

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



ปีการศึกษา 2541

การออกแบบสัญญาณควบคุม PWM โดยใช้เทคนิค อินทิกรัลคอนโทรล  
เพื่อแก้ไขผลกระทบของ ดีซี ลิงค์ โวลต์เตจที่ไม่เรียบ

( OUTPUT VOLTAGE INTEGRAL CONTROL TECHNIQUE FOR  
COMPENSATING NONIDEAL DC BUSES IN PWM VOLTAGE  
SOURCE INVERTERS )

ผู้ดำเนินโครงการ .

1. นายอนุชา กาญจนตลอด
2. นายประทุม มากระโทก
3. นายวิโรจน์ พรหมคนตรี

เลขที่.....  
เลขทะเบียน 34145  
วัน, เดือน, ปี - 6 ต.ค. 2542

อาจารย์ที่ปรึกษาโครงการ

ดร.วิจิตร กิณเรศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2541

ภาควิชาวิศวกรรมศาสตร์ไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การออกแบบสัญญาณควบคุม PWM โดยใช้เทคนิค อินทิกรัลคอนโทรลเพื่อแก้ไขผลกระทบ  
ของดีซี ลิงค์ โวลต์เตจที่ไม่เรียบ

ผู้จัดทำ

- 
1. นายอนุชา กาญจนตลอด
  2. นายประทุม มากระโทก
  3. นายวิโรจน์ พรหมคนตรี



อาจารย์ที่ปรึกษา

(ดร.วิจิตร กิณเรศ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การออกแบบสัญญาควบคุมพิคัปบลิวเอ็มโดยใช้เทคนิคอินทิกรัลคอนโทรล**  
**เพื่อแก้ไขผลกระทบของดีซีลิงค์โวลต์แดงที่ไม่เรียบ**

นฤนาท กาญจนคลอด

ประทุม มากระโทก

วิโรจน์ พรหมคนตรี

ดร.วิจิตร กิมเรศ อาจารย์ที่ปรึกษา

ปีการศึกษา 2541

**บทคัดย่อ**

ผลกระทบของการแปลงเอชเป็นดีซีสำหรับ โวลต์ดีซีลิงค์ของอินเวอร์เตอร์เป็นผลมาจาก ริปเปิล ดังนั้นจึงต้องการฟิลเตอร์ที่มีขนาดใหญ่เพื่อลดผลกระทบนี้ ฟิลเตอร์จะใช้ค่าตัวเก็บประจุ ขนาดใหญ่เพื่อขจัดริปเปิลของโวลต์แดงดีซี จึงมีผลทำให้ราคาแพงขึ้น เสียค่าใช้จ่ายเพิ่มขึ้น เป็นต้น จุดมุ่งหมายของโครงการคือการศึกษานโยบายอินทิกรัลคอนโทรลเพื่อแก้ไขผลกระทบของ ริปเปิลของโวลต์แดงซึ่งเป็นสาเหตุจากการใช้ตัวเก็บประจุขนาดเล็กและผลที่ได้จะช่วยปรับปรุง เอ้าท์พุทโวลต์แดงด้วย ปริมาณนิพจน์ฉบับนี้จะนำเสนอหลักการอย่างง่ายของการกำเนิดสัญญา ควบคุมพิคัปบลิวเอ็มเพื่อให้มั่นใจว่าโวลต์เอ้าท์พุทมีคุณภาพสูงและช่วยแก้ไขดีซีบัสไม่อุดมคติ และสวิตชิงคิเล็ หลักการนี้จะมีพื้นฐานอยู่ที่การรักษาสัญญา ไขนุชอยด์ของโวลต์เอ้าท์พุท อินเวอร์เตอร์และการกำเนิดสัญญาออนไลน์

**OUTPUT VOLTAGE INTEGRAL CONTROL TECHNIQUE**  
**FOR COMPENSATING NON IDEAL DC BUS IN PWM VOLTAGE**  
**SOURCE INVERTER**

Narunart Kanjanklaod

Pratum Makrathok

Wirod Promdontree

Dr.Vijit Kinnares Advisor

1998

**Abstract**

Effect of the AC/DC rectifier for dc link voltage of the inverter causes the ripple. Therefore, the very large filter is required in order to reduce such effect. Such filter is likely to use a large capacitor to obtain the rippleless dc link voltage. However, it is costly, bulky, etc. The aim of this project is study the integral control technique for compensating the effect of the ripple voltage which is caused by the somewhat small capacitor; In addition this method improves the output voltage. This paper proposes a simple method of generating PWM switching patterns which ensures a high-quality output voltage. This paper proposes a simple method of generating PWM switching patterns which ensures a high-quality output voltage and inherently compensates for a nonideal dc bus and switching delay. The method is based on maintaining a sinusoidal at the inverter output voltage and generating the pattern on line.

## สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
สารบัญ	III
สารบัญรูป	VI
สารบัญตาราง	X
บทที่ 1 บทนำ	1
1.1 ความเบื้องต้น	1
1.2 วัตถุประสงค์ของโครงการ	2
1.3 ประโยชน์ที่ได้รับจากงานปริญญานิพนธ์	3
1.4 ขอบเขตของปริญญานิพนธ์	3
บทที่ 2 ทฤษฎีและหลักการ	4
2.1 ทฤษฎีโครงการ	4
2.1.1 การออกแบบ	6
2.1.2 การกำจัดฮาร์โมนิกส์	8
2.2 ทฤษฎีพื้นฐานอินเวอร์เตอร์	10
2.2.1 ประเภทของอินเวอร์เตอร์ (Inverter)	10
2.2.2 อินเวอร์เตอร์แบบป้อนแรงดัน	10
2.2.3 ความรู้พื้นฐานเกี่ยวกับการทำงานของอินเวอร์เตอร์	11
2.2.4 วิธีการในการควบคุมแรงดันและความถี่ของอินเวอร์เตอร์	12
2.2.5 การมอดูเลตตามความกว้างพัลส์ (PWM)	12
2.2.6 อินเวอร์เตอร์เฟสเดียว	16
2.3 วงจรออปแอมป์พื้นฐาน	19
2.3.1 วงจรเปรียบเทียบแรงดัน	19
2.3.2 วงจรเปรียบเทียบเฟสของสัญญาณ	20
2.3.3 วงจรขยายกลับเฟส	21
2.3.4 วงจรขยายไม่กลับเฟส	22

	หน้า
2.3.5 วงจรตามแรงดัน	23
2.3.6 วงจรบวกแรงดัน	24
2.3.7 วงจรอินทิเกรเตอร์	26
2.4 เพาเวอร์มอสเฟต	28
2.4.1 กำลังสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต	28
2.4.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต	30
2.4.3 วงจรขับเพาเวอร์มอสเฟตด้วย TTL	34
2.4.4 วงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลง	35
2.4.5 ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต	36
<b>บทที่ 3 การออกแบบและวงจรที่ใช้ในการสร้าง</b>	<b>38</b>
3.1 แหล่งจ่ายแรงดันดีซีลิงค์ ( dc link )	38
3.2 วงจรกำลัง	38
3.3 ตัวกรอง O/P LC Low Pass Filter	39
3.4 วงจรควบคุม	39
3.4.1 โครงสร้างของวงจรควบคุม	39
3.4.2 วงจรเรกกูเลเตอร์โพลที่ปรับค่าได้	40
3.4.3 วงจรสร้างสัญญาณไซน์	40
3.4.4 วงจรสร้างสัญญาณสามเหลี่ยม	41
3.4.5 วงจร MODULATION	42
3.4.6 วงจรสร้างแคดโทมและสัญญาณอินเวอร์ต	42
3.4.7 วงจรที่ใช้ขับเกทและส่วนแยกกราวน์	42
<b>บทที่ 4 การซิมูเลทและผลการซิมูเลทของวงจรควบคุมและวงจรกำลัง</b>	<b>43</b>
4.1 บทนำ	43
4.2 ผลการทดลองที่ได้จากการซิมูเลทของวงจรควบคุม และวงจรกำลังอินเวอร์เตอร์	43
4.2.1 ผลการซิมูเลทของวงจรอินเวอร์เตอร์กรณี Open loop	46
4.2.2 ผลการซิมูเลทของวงจรอินเวอร์เตอร์กรณี Feedback	48
4.3 ผลการเปรียบเทียบค่าเปอร์เซ็นต์ THD ที่ความถี่สวิตชิงระหว่าง SPWM อินเวอร์เตอร์กับการใช้เทคนิคอินทิกรัลคอนโทรล	53

	หน้า
บทที่ 5 การทดลองและผลการทดลอง	54
5.1 รูปคลื่นสัญญาณขณะ Open loop	55
5.2 รูปคลื่นสัญญาณขณะ Feedback โดยใช้เทคนิคอินทิกรัลคอนโทรล	61
5.3 ผลการเปรียบเทียบค่าแรงดันคีชีลิงค์และค่า rms ของแรงดันเอาต์พุต ด้านปฐมภูมิของหม้อแปลงในกรณีต่างๆ	68
5.4 ผลการวิเคราะห์ฮาร์โมนิกส์	69
บทที่ 6 บทวิจารณ์และสรุป	74
ภาคผนวก ก ลักษณะวงจรชุดอินทิกรัลคอนโทรล	
ภาคผนวก ข ไอซีเบอร์ XR-2206	
ไอซีเบอร์ ICL8038	
ไอซีเบอร์ 6N136	
ไอซีเบอร์ LM741	
ภาคผนวก ค เพาเวอร์มอสเฟตเบอร์ IRFP450	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	

	หน้า
บทที่ 5 การทดลองและผลการทดลอง	54
5.1 รูปคลื่นสัญญาณขณะ Open loop	55
5.2 รูปคลื่นสัญญาณขณะ Feedback โดยใช้เทคนิคอินทิกรัลคอนโทรล	61
5.3 ผลการเปรียบเทียบค่าแรงดันดีซีลิงค์และค่า rms ของแรงดันเอาต์พุต ค่านปฐมภูมิของหม้อแปลงในกรณีต่างๆ	68
5.4 ผลการวิเคราะห์ฮาร์โมนิกส์	69
บทที่ 6 บทวิจารณ์และสรุป	74
ภาคผนวก ก ลักษณะวงจรชุดอินทิกรัลคอนโทรล	
ภาคผนวก ข ไอซีเบอร์ XR-2206	
ไอซีเบอร์ ICL8038	
ไอซีเบอร์ 6N136	
ไอซีเบอร์ LM741	
ภาคผนวก ค เพาเวอร์มอสเฟตเบอร์ IRFP450	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	

	หน้า
2.19 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟต เมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส	29
2.20 แสดงตัวเก็บประจุที่แผงที่ต่ออยู่ที่ขาต่าง ๆ ภายในตัวเพาเวอร์มอสเฟต	31
2.21 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟต ถูกไบแอสให้นำกระแส	31
2.22 แสดงตัวอย่างของ Gate charge chat	32
2.23 แสดงลักษณะการชาร์จที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส ( ก ) และผลเมื่อหยุดนำกระแสของเพาเวอร์มอสเฟต ( ข )	33
2.24 ( ก ) แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี TTL และพัลส์ฟรีซิสเตอร์ ( ข ) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาในวงจรรูป 2.24 ( ก ) ( ค ) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาอีก 1 ตัวในวงจรรูป 2.24 ( ข )	35
2.25 แสดงตัวอย่างการจับวงจรขับเพาเวอร์มอสเฟตให้นำกระแสด้วยหม้อแปลง	36
2.26 แสดงตัวอย่างพิกัดปลอดภัย FBSOA ของเพาเวอร์มอสเฟต	37
2.27 แสดงตัวอย่างพิกัดปลอดภัย SSOA ของเพาเวอร์มอสเฟต	37
3.1 แสดงวงจรกำลังของอินเวอร์เตอร์	38
3.2 แสดงบล็อกไดอะแกรมของโครงสร้างวงจรควบคุม	39
3.3 แสดงวงจรไฟลอปปรับค่าได้	40
3.4 แสดงการต่ออุปกรณ์ต่างๆ เข้ากับ XR2206 เพื่อสร้างสัญญาณไซน์	
3.5 ( บน ) แสดงสร้างสัญญาณสามเหลี่ยมและส่วนที่ยกกระดืบสัญญาณ ( ถ่าง ) แสดงวงจร Modulation โดยใช้ LM741 เป็นคอมพาราเตอร์	41
3.6 แสดงวงจรสร้างเคดไทม์	42
3.7 วงจรขับเกทที่มีส่วนแยกกราวน์โดยใช้ IC6NI36	42
4.1 วงจรอินเวอร์เตอร์ 1 เฟส พูลบริดจ์ และส่วนของอินทิกรัลคอนโทรล	43
4.2 วงจรควบคุมที่ใช้ในการชิมูเลท	44
4.3 สัญญาณแรงดันแคเรียร์ ( $V_{cm}$ ) และแรงดันอ้างอิง ( $V_{ref}$ )	45
4.4 สัญญาณเอสพีดับบลิวเอ็ม	45
4.5 สัญญาณแรงดันที่โหลด เมื่อใช้ตัวเก็บประจุรองคิซีติงค์ 500 $\mu$ F	46
4.6 สัญญาณฟูเรียร์ของแรงดันที่โหลด	46

4.7	สัญญาณแรงดันที่โหลด เมื่อใช้ตัวเก็บประจุรองคิซีลิ่งค์ 750 $\mu\text{F}$	47
4.8	สัญญาณฟูรีเยร์ของแรงดันที่โหลด	47
4.9	ลักษณะวงจรอินทิกรัดคอนโทรล	48
4.10	สัญญาณที่ผ่าน Sensor และสัญญาณอ้างอิง ( $V_{ref}$ )	48
4.11	สัญญาณที่ผ่านวงจรรวมแรงดัน (Summing)	49
4.12	สัญญาณที่ผ่านวงจรรวมแรงดัน	49
4.13	สัญญาณที่ผ่านวงจรอินทิเกรต( $V_m$ ) เปรียบเทียบกับสัญญาณสามเหลี่ยม( $V_{cm}$ )	50
4.14	สัญญาณที่ผ่านวงจรคอมพาราเตอร์	50
4.15	สัญญาณแรงดันที่โหลด เมื่อใช้ตัวเก็บประจุรองคิซีลิ่งค์ 500 $\mu\text{F}$	51
4.16	สัญญาณฟูรีเยร์ของแรงดันที่โหลด	51
4.17	สัญญาณแรงดันที่โหลด เมื่อใช้ตัวเก็บประจุรองคิซีลิ่งค์ 750 $\mu\text{F}$	52
4.18	สัญญาณฟูรีเยร์ของแรงดันที่โหลด	52
5.1	วงจรการทดลอง	54
5.2	สัญญาณการมีอคตูละชั้นระหว่างสัญญาณไซน์กับสัญญาณสามเหลี่ยม	55
5.3	สัญญาณจากวงจรเคคใหม่	55
5.4	สัญญาณที่ใช้ขั้วเกท	56
5.5	สัญญาณเอาท์พุท	56
5.6	สัญญาณแรงดันเอาท์พุทขณะไม่มีโหลด เมื่อใช้ตัวเก็บประจุรองคิซีลิ่งค์ 1000 $\mu\text{F}$	57
5.7	สัญญาณแรงดันเอาท์พุทขณะมีโหลด 50 วัตต์	57
5.8	สัญญาณแรงดันเอาท์พุทขณะไม่มีโหลด เมื่อใช้ตัวเก็บประจุรองคิซีลิ่งค์ 6500 $\mu\text{F}$	58
5.9	สัญญาณแรงดันเอาท์พุทขณะมีโหลด 50 วัตต์	58
5.10	สัญญาณแรงดันคิซีลิ่งค์ขณะไม่มีโหลด เมื่อใช้ตัวเก็บประจุรองคิซีลิ่งค์ 1000 $\mu\text{F}$	59
5.11	สัญญาณแรงดันคิซีลิ่งค์ขณะมีโหลด	59
5.12	สัญญาณแรงดันคิซีลิ่งค์ขณะไม่มีโหลด เมื่อใช้ตัวเก็บประจุรองคิซีลิ่งค์ 6500 $\mu\text{F}$	60
5.13	สัญญาณแรงดันคิซีลิ่งค์ขณะมีโหลด 50 วัตต์	60
5.14	สัญญาณที่ผ่าน Voltage Sensor	61

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.15	สัญญาณที่ผ่าน Voltage Sensor และสัญญาณอ้างอิง ( $V_{ref}$ )	61
5.16	สัญญาณที่ผ่านวงจร Summing	62
5.17	สัญญาณที่ผ่านวงจรอินทิเกรต	62
5.18	สัญญาณมีอคตูละชั้นระหว่างสัญญาณอินทิเกรต ( $V_m$ ) กับสัญญาณแคเรียร์ ( $V_{car}$ )	63
5.19	สัญญาณที่ผ่านวงจรคอมพาราเตอร์	63
5.20	สัญญาณแรงดันเอาต์พุตขณะไม่มีโหลด เมื่อใช้ตัวเก็บประจุกรอง คิซีลิ่งค์ 1000 $\mu F$	64
5.21	สัญญาณแรงดันเอาต์พุตขณะมีโหลด 50 วัตต์	64
5.22	สัญญาณแรงดันเอาต์พุตขณะไม่มีโหลด เมื่อใช้ตัวเก็บประจุกรอง คิซีลิ่งค์ 6500 $\mu F$	65
5.23	สัญญาณแรงดันเอาต์พุตขณะมีโหลด 50 วัตต์	65
5.24	สัญญาณแรงดันเอาต์พุตขณะไม่มีโหลด เมื่อใช้ตัวเก็บประจุกรอง คิซีลิ่งค์ 1000 $\mu F$	66
5.25	สัญญาณแรงดันเอาต์พุตขณะมีโหลด 50 วัตต์	66
5.26	สัญญาณแรงดันเอาต์พุตขณะไม่มีโหลด เมื่อใช้ตัวเก็บประจุกรอง คิซีลิ่งค์ 6500 $\mu F$	67
5.27	สัญญาณแรงดันเอาต์พุตขณะมีโหลด 50 วัตต์	67
5.28	กราฟฮาร์โมนิกส์แรงดันขณะไม่มีโหลด เมื่อใช้ SPWM อินเวอร์เตอร์	70
5.29	กราฟฮาร์โมนิกส์แรงดันขณะไม่มีโหลด เมื่อใช้เทคนิคอินทิกรัลคอนโทรล	70
5.30	กราฟฮาร์โมนิกส์แรงดันขณะมีโหลด 50 วัตต์ เมื่อใช้ SPWM อินเวอร์เตอร์	71
5.31	กราฟฮาร์โมนิกส์แรงดันขณะมีโหลด 50 วัตต์ เมื่อใช้เทคนิคอินทิกรัลคอนโทรล	71
5.32	กราฟฮาร์โมนิกส์แรงดันขณะไม่มีโหลด เมื่อใช้ SPWM อินเวอร์เตอร์	72
5.33	กราฟฮาร์โมนิกส์แรงดันขณะไม่มีโหลด เมื่อใช้เทคนิคอินทิกรัลคอนโทรล	72
5.34	กราฟฮาร์โมนิกส์แรงดันขณะมีโหลด 50 วัตต์ เมื่อใช้ SPWM อินเวอร์เตอร์	73
5.35	กราฟฮาร์โมนิกส์แรงดันขณะมีโหลด 50 วัตต์ เมื่อใช้เทคนิคอินทิกรัลคอนโทรล	73

## สารบัญตาราง

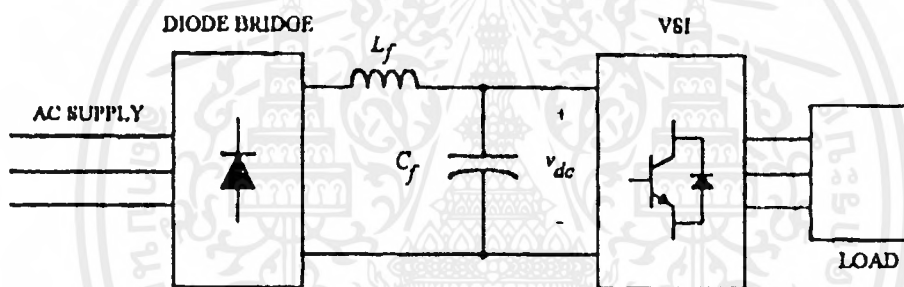
ตารางที่	หน้า
1.1 ผลกระทบระลอกคลื่นในคิซิปัสในอินเวอร์เตอร์เอาต์พุท	1
4.1 ผลการเปรียบเทียบค่า % THD ระหว่าง SPWM อินเวอร์เตอร์กับเทคนิคอินทิกรัลคอนโทรล เมื่อใช้ตัวเก็บประจุกรองคิซิปัส 500 $\mu\text{F}$	53
4.2 ผลการเปรียบเทียบค่า % THD ระหว่าง SPWM อินเวอร์เตอร์กับเทคนิคอินทิกรัลคอนโทรล เมื่อใช้ตัวเก็บประจุกรองคิซิปัส 750 $\mu\text{F}$	53
5.1 ผลการเปรียบเทียบค่าแรงดันคิซิปัสและแรงดัน rmsเอาต์พุท ของการใช้ SPWM อินเวอร์เตอร์กับเทคนิคอินทิกรัลคอนโทรล	68
5.2 ผลการเปรียบเทียบค่า % THD ของการใช้ SPWM อินเวอร์เตอร์กับเทคนิคอินทิกรัลคอนโทรล	69

## บทที่ 1

### บทนำ

#### 1.1 ความเบื้องต้น

แหล่งจ่ายแรงดันอินเวอร์เตอร์ PWM (VSI 's) นำมาใช้ประโยชน์ในภาคอุตสาหกรรม เช่น แหล่งจ่ายแรงดันที่ปราศจากการตัดกระแส ตัวเปลี่ยนความถี่คงที่ และใช้ควบคุมความเร็วของตัวขับเคลื่อนเนื่องจากความสามารถของการควบคุมความถี่ และส่วนประกอบของแรงดันออกอย่างต่อเนื่องเชิงเส้นตรง นอกจากนี้แบบ optimized ขนาดของเอาต์พุตฟิลเตอร์เพื่อที่ลดทอนฮาร์โมนิกส์ที่ไม่ต้องการลง



รูปที่ 1 ระบบการแปลงไฟ ดีซี-เอซี

ตาราง 1.1

ผลกระทบระลอกคลื่นดีซีบัสในอินเวอร์เตอร์เอาต์พุต

ความถี่อินเวอร์เตอร์ เอาต์พุต (Hz)	ความถี่รีเปิล ดีซีบัส (Hz)	ฮาร์โมนิกส์อันดับต่ำใน อินเวอร์เตอร์เอาต์พุต (Hz)	
		$f_r - f_o$	$f_r + f_o$
$f_o$	$f_r$		
60	120	60	180
60	360	300	420

โดยทั่วไปแล้วเทคนิค PWM ตามข้อสมมุติฐาน ideal dc bus (ระลอกคลื่นอิสระ) ได้จากค่ากลางของฟิลเตอร์ดีซีลิงค์พาสซีฟ (รูปที่ 1) ผลสัมฤทธิ์ของระลอกคลื่นที่ต่ำมากต้องการฟิลเตอร์จำนวนมาก การเพิ่มต้นทุน ขนาดและน้ำหนัก และการลดประสิทธิภาพลดลง

นอกจากนี้ในระบบคอนเวอร์เตอร์ในทางปฏิบัตินับเป็นอุปสรรคต่อการทำให้ ideal dc bus สัมฤทธิ์ผลในจำนวนของเงื่อนไขบังคับในทางปฏิบัติระบบคอนเวอร์เตอร์ดีซีลิงค์ ส่วนใหญ่ใช้ไคโอบริคจังก์ชันส่วนหน้าของตัวเรียงกระแสสลับกระแสซึ่งจะทำให้ฮาร์มอนิกส์อันดับที่  $6nf_1$  (เมื่อ  $f_1$  เป็นความถี่แหล่งจ่ายไฟกระแสสลับ) ในดีซีบัส อย่างไรก็ตามการไม่สมดุลกันของแหล่งจ่ายไฟอินพุท จะทำให้ฮาร์มอนิกส์อันดับ  $2nf_1$  ผลของการเกิดฮาร์มอนิกส์ที่ไม่มีลักษณะเฉพาะคือ ไม่เป็นเชิงเส้นตรงและการไม่ได้สมดุลย์ในการโหลดอินเวอร์เตอร์เป็นสาเหตุทำให้เกิดการบิดเบือนของรูปคลื่น ในทางปฏิบัตินับเป็นอุปสรรคในการออกแบบฟิลเตอร์กระแสตรงที่ควรกำหนดฟิลเตอร์ที่เหมาะสมต่อฮาร์มอนิกจากแหล่งกำเนิดทั้งหมดที่กล่าวมาในเบื้องต้น

ระลอกคลื่น (พร้อมกับความถี่  $f_1$ ) ในดีซีบัสที่ไม่ต้องการเหมือนกับที่เป็นสาเหตุของฮาร์มอนิกส์อันดับต่ำที่  $f_1 + f_0$  ที่เกิดขึ้นในเอาต์พุทอินเวอร์เตอร์ (เมื่อ  $f_0$  คือ ความถี่อินเวอร์เตอร์เอาต์พุทพื้นฐาน (ตารางที่ 1)) ฮาร์มอนิกนี้เป็นอุปสรรคต่อฟิลเตอร์และเป็นสาเหตุของการเสื่อมคุณภาพของแรงดันเอาต์พุท

ผลของการเสนอการชดเชย nonideal dc bus ในทางแบบไปข้างหน้าที่ฟังก์ชันการผสมคลื่นที่ถูกเปลี่ยนเพื่อขจัดระลอกคลื่น dc-link เป็นการนำมาใช้เพื่อเทคนิค PWM

ปริญญาบัตรฉบับนี้เสนอการออกแบบสัญญาณควบคุม SPWM แบบ online PWM โดยใช้เทคนิคอินทิกรัลคอนโทรล (Integral Control Technique) ซึ่งเป็นการควบคุมแบบ loop ต่อ loop ของแรงดันเอาต์พุท แบบสวิตชิงทำให้เกิดการพิสูจน์การกระจาย volt-sec แบบไซน์ที่เอาต์พุท ทำให้รูปคลื่นเอาต์พุทมีคุณภาพดีขึ้น เอกสารฉบับนี้นำเสนอลักษณะเด่นของการกระจายฮาร์มอนิกส์เป็นเรื่องสำคัญ ผลของการเปรียบเทียบกับมาตรฐานเอาต์พุท PWM แบบไซน์ การจำลองแบบและการทดลองถูกนำไปใน 1 เฟส

## 1.2 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาค้นคว้าและปรับปรุงประสิทธิภาพเกี่ยวกับการสร้างสัญญาณควบคุมพีดีบีทวิเอมโวลต์เดจซอร์สอินเวอร์เตอร์ (PWM Voltage Source Inverter (VSI 's)) โดยใช้เทคนิคอินทิกรัลคอนโทรล
2. ทำการจำลอง (simulate) วงจรพีดีบีทวิเอม และเปรียบเทียบกับวงจรทดลองจริง

### 1.3 ประโยชน์ที่ได้รับจากงานปริญญานิพนธ์

- 1.3.1 เป็นการสร้างแบบจำลองวงจร พีดีบีบลิวเอ็ม 1 เฟส ขึ้นมา พร้อมทั้งสร้างวงจรทดลองจริง เพื่อใช้กับอินเวอร์เตอร์ 1 เฟส
- 1.3.2 ได้เรียนรู้เพื่อความเข้าใจในเทคนิคอินทิเกรตคอนโทรล
- 1.3.3 ได้เรียนรู้และเข้าใจหลักการทำงานของอุปกรณ์ทางเพาเวอร์อิเล็กทรอนิกส์ และอุปกรณ์อิเล็กทรอนิกส์อื่นๆ

### 1.4 ขอบเขตของปริญญานิพนธ์

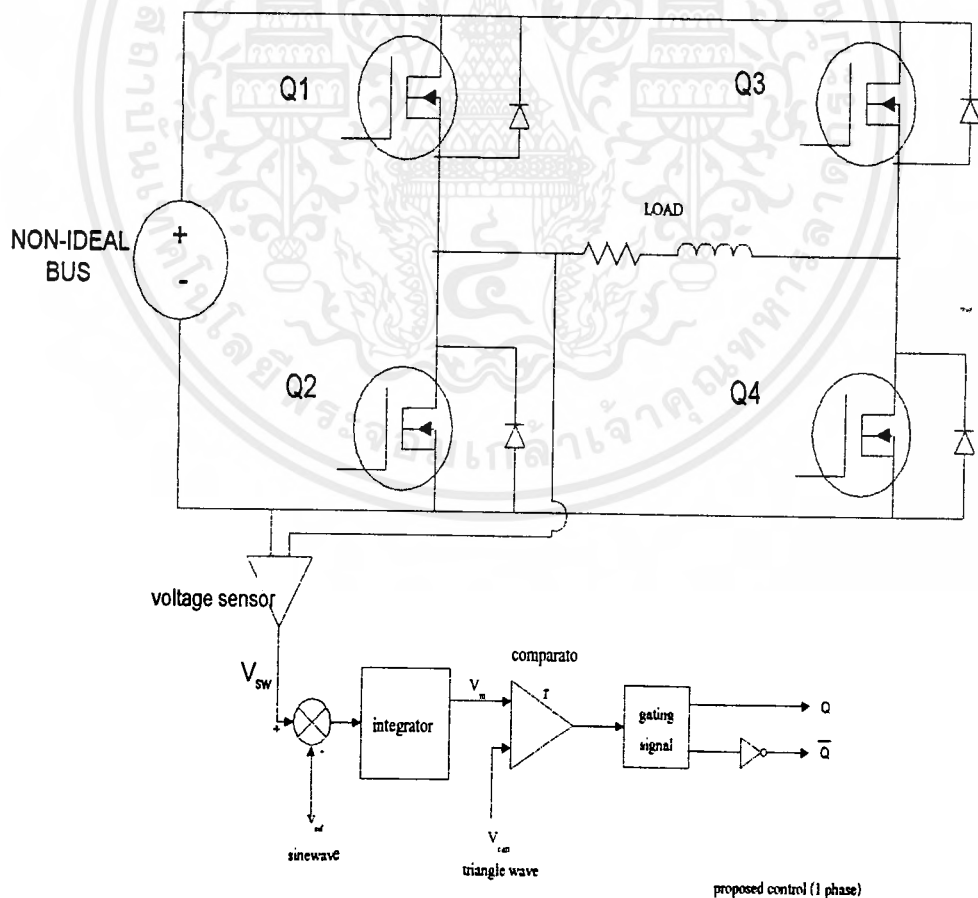
- 1.4.1 จำลองการทำงานของ พีดีบีบลิวเอ็มอินเวอร์เตอร์ ( PWM Inverter ) โดยใช้โปรแกรมคอมพิวเตอร์
- 1.4.2 จำลองการทำงานของวงจรควบคุม โดยใช้โปรแกรมคอมพิวเตอร์
- 1.4.3 ออกแบบสร้างวงจรควบคุม 1 เฟส

## บทที่ 2

### ทฤษฎีและหลักการ

#### 2.1 ทฤษฎีโครงงาน

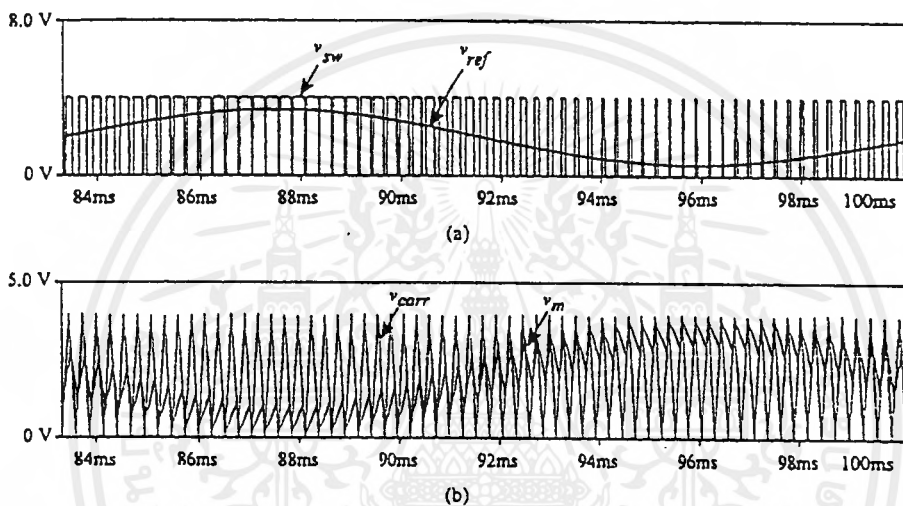
เทคนิคอินทิกรัลคอนโทรล (Integral control) นี้จะมีพื้นฐานอยู่ที่ การตรวจจัดการเปลี่ยนแปลงของแรงดันที่ตกคร่อมสวิตช์ ในช่วงนั้นๆ มาควบคุมช่วงการนำกระแสของสวิตช์ โดยนำสัญญาณที่ตรวจจับมาเปรียบเทียบกับค่าอ้างอิง ( $V_{ref}$ ) ดังในรูปที่ 2.1 แสดง 1 เฟส พีคิปบลิวเอ็มอินเวอร์เตอร์ที่ออกแบบโดยใช้เทคนิคโวลท์เดจซ์ช่วงใดๆ ที่ตกคร่อมสวิตช์ตัวล่าง ( $V_{sw}$ ) จะถูกตรวจจับมา โดยโวลท์นี้จะเป็นสัดส่วนกับกับโวลท์เดจ ระหว่างสายที่ออกมา โดยรวมกับ dc ไปด้วยกัน มันจึงถูกเลือกให้เป็นสัญญาณที่ส่งย้อนกลับไปสำหรับการทดลองซึ่งมันจะออกแบบกำเนิดสัญญาณบนพื้นฐานต่อเฟส



รูปที่ 2.1 แสดงการสร้างรูปแบบสำหรับ อินเวอร์เตอร์ 1 เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์ระหว่างสัญญาณที่ตรวจจับนี้และโวลต์เดจควบคุมที่ใช้เป็นตัวอ้างอิง ( $V_{ref}$ ) จะถูกอินทิเกรตได้เป็น  $V_m$  แล้วนำมาเปรียบเทียบกับสัญญาณสามเหลี่ยมพาหะที่เรา กำหนดความถี่ไว้ให้มัน (triangle carrier) เพื่อกำหนดสัญญาณ gating รูปแบบคลื่นที่ใช้ควบคุม ได้จากรูปที่ 2.2 เนื่องจากการที่มีส่วนของคิซี รวมเข้าไปด้วยในโวลต์เดจสวิทช์ ที่เราจะมาฟีดแบค (feedback) เราจึงจะมำเลือกสัญญาณควบคุมที่มำอ้างอิงเป็นสัญญาณไซน์ซอซด์ (sinusoid) และ คิซี ( $V_{bias}$ )



รูปที่ 2.2 แสดง (a) แรงดันคคกร่อมสวิทช์  $V_{sw}$  และแรงดันอ้างอิง  $V_{ref}$   
(b) รูปคลื่นผสมสัญญาณ  $V_m$  และสัญญาณพาหะ  $V_{carr}$

มี 2 ประโยชน์ที่เด่นชัดในเทคนิคนี้คือ

1. ลดผลกระทบของคิซีรีปเปิล
2. ปรับปรุงแก้ไขสวิทช์คิเล็ (switch delays) และเดด ไทม์ (dead time)

เมื่อ switch ดับบนทำงาน ความชันของการอินทิเกรตจะแปรไปตาม ค่าขณะใด ๆ ของ อินพุท คิซีบัสโวลต์เดจ (input dc bus voltage) และ เทคนิคอินทิกรัลคอนโทรล นี้จะลดสัญญาณที่ มารบกวน เพราะว่าคิซีบัสโวลต์เดจ ที่ลดลงจะมีผลกระทบทันทีกับผลลัพท์ ที่ได้จากการอินทิเกรต โดยมันจะเปลี่ยนช่วงจังหวะการสวิทช์ และลดผลกระทบของคิซีบัสที่ลดลงในเอาท์พุท ในทาง กลับกัน เทคนิคที่น่าเสนอนี้จะมีคิซีอินทิเกรตที่ทำงานอย่างอิสระ และมันจะสะสมความผิดพลาด จากไซเคิล (cycle) ที่แล้วเพื่อจะเปลี่ยนสวิทช์ คิเล็ และ เดด ไทม์ ไปใช้ใน 2-3 ไซเคิล ถัดไป

เพื่อให้สัญญาณถูกต้อง ไม่เหมือนกับ SPWM เทคนิคที่สัญญาณจะประยุกต์บนไลน์(line) และผลของแฟคเตอร์ (factor) ที่กล่าวมาแล้วจะตรงข้ามกัน ( ลดลง )

### 2.1.1 การออกแบบ

พารามิเตอร์หลักในตัวควบคุมนี้ เป็นค่าเวลาคงที่ของตัวอินทิเกรต  $\tau$  ซึ่งขึ้นอยู่กับความถี่ของการทำงานและแอมพลิจูดของโวลต์เดจดีซีบัส ดังนั้นการออกแบบจะรวมทั้งเงื่อนไขของ ดีซีบัสในอุดมคติและไม่อุดมคติ

#### ๑. ดีซี ในอุดมคติ

เราจะให้ขนาดของโวลต์ของดีซีลิงค์ เป็น  $V_{dc}$  และค่าขยายที่เราตรวจมาเป็น  $k_s$  พิจารณาการชดเชยในโวลต์ที่เราจัดเราจะเลือกให้โวลต์ควบคุมที่นำมาอ้างอิงเป็น

$$V_{ref} = V_{bias} + MV_{bias} \sin(\omega_0 t) \quad (2.1)$$

โดยที่  $M$  เป็น modulation index และ  $V_{bias}$  และเป็น dc ที่เราชดเชยในการอ้างอิงโดยมีค่าเป็น  $V_{bias} = K_s$

slope ที่ชันขึ้น ( เมื่อ switch ตัวบนทำงาน ) จะได้  $m_r = \frac{(k_s V_{dc} - V_{ref,min})}{\tau}$  (2.2)

ขณะที่ slope ลดลง ( เมื่อสวิตช์ ตัวล่างทำงาน ) จะได้  $m_r = \frac{|V_{ref}|}{\tau}$  (2.3)

จากสมการข้างบนและสำหรับแรงดันของดีซีบัส

-ค่า slope จะชันขึ้นมากที่สุด เมื่อสัญญาณอ้างอิงเป็นค่าน้อยสุด

-ค่า slope จะชันลงมากที่สุด เมื่ออ้างอิงมากที่สุด

เพื่อเป็นการให้แน่ชัดว่าจะมีส่วนที่เหมือนกันความชันที่ชันขึ้นและชันลงของสัญญาณที่มีอคติเลขนั้นจะต้องเล็กกว่า คลื่นพาหะตลอดเวลา อีกอย่างหนึ่ง การทำงานที่ช่วงความถี่คงที่จะสูญเสียไป

มี 2 เงื่อนไขที่แสดงได้ คือ

$$\frac{2V_c}{T_{sw}} = \left( \frac{k_s V_{dc} - V_{ref,min}}{\tau} \right) \quad (2.4)$$

$$\frac{2V_c}{T_{sw}} = \frac{V_{ref,min}}{\tau} \quad (2.5)$$

โดย  $V_c$  เป็นแอมพลิจูดของคลื่นทาทะและ  $\tau$  เป็นช่วงเวลาในการ switching จากสมการ 1,4 เขียนใหม่ได้เป็น

$$\frac{2V_c}{T_{sw}} > \left( \frac{k_s V_{dc} - V_{bias} (1-M)}{\tau} \right) \quad (2.6)$$

ให้  $V_c = k_s V_{dc}$  และ  $\frac{k_s V_{dc}}{2}$  จากสมการที่ 6 เราจะเขียนใหม่ได้เป็น

$$\tau > \left( \frac{1+M}{4f_{sw}} \right) \quad (2.7)$$

ในการทดลอง จะเป็นค่าที่เรากำหนดและจะพิจารณาถึงค่า  $V_{dc}$  และ  $k_s$  (เอาค่าน้อยสุด) แต่ถ้าเราต้องการค่าโวลต์สูงๆเราสามารถประมาณค่า  $V_{dc}$  และเพิ่มค่า  $V_{bias}$

ในการเลือกค่าคงที่เวลาของตัวอินทิเกรต เราจะพิจารณาถึง เงื่อนไขในการทำงานที่ความเร็วสูงสุดเมื่อ  $M=1.0$  จากสมการที่ 7 จะได้

$$\tau_{min} = \frac{1}{2f_{sw}} = 0.5T_{sw} \quad (2.8)$$

### b. กรณี ดิซีบัต ที่ไม่อุดมคติ

ในกรณีนี้เราจะแสดงในเทอมของส่วนประกอบของดิซีและความถี่อาร์โมนิกส์ที่สำคัญ  $f_r$  และขนาดของมัน  $k_r V_{dc}$  โดย  $k_r$  เป็น dc bus ripple

$$\text{จะได้} \quad V_{dc} = V_{dc} + k_r V_{dc} \sin(\omega_r t) \quad (2.9)$$

ค่าความชันจะเกิดมากที่สุดเมื่อแรงดันดิซีบัตมีค่าสูงสุดและแรงดันอ้างอิงเป็นค่าต่ำสุด ซึ่งจะแสดงเงื่อนไข

$$\tau > \left( \frac{1+M+2k_r}{4f_{sw}} \right) \quad (2.10)$$

เลือกเงื่อนไขที่ความเร็วสูงสุด  $M = 1.0$  จากสมการที่ 2.10 เขียนใหม่ได้เป็น

$$\tau_{min} = \frac{(1+k_r)T_{sw}}{2} \quad (2.11)$$

### 2.1.2 การกำจัดฮาร์โมนิกส์

จากแรงดันที่ตกคร่อม  $Q_4$  เป็น  $V_m \sin 2\pi f_0 t$

ให้  $\omega_0 = 2\pi f_0$

ดังนั้น  $V_m \sin 2\pi f_0 t = V_m \sin \omega_0 t$

โดยให้คาบ  $T = \tau = \frac{\pi}{\omega}; \omega = 2\pi f$

$f = f_0 f_r$ ;  $f_r = f_{base} = 50 \text{ Hz}$ ;  $f_0 = f_{pu} = 33 \text{ pu}$ .

เราจะได้

$$f(t) = V_m \sin \omega_0 t$$

$$a_n = \frac{2}{T_0} \int_0^{T_0} f(t) \cos(n\omega t) dt \quad (2.12)$$

$$\begin{aligned} a_n &= \frac{2}{\left(\frac{T}{\omega}\right)} \int_0^{\frac{\pi}{\omega_0}} V_m \sin \omega_0 t \cos(n\omega t) dt \\ &= \frac{2f_r V_m}{\pi(1-n^2 f_r^2)} \left[ \cos \frac{\pi}{f_r} \cos n\pi - 1 \right] \end{aligned} \quad (2.13)$$

ที่  $f_r$  มีค่าสูงๆ จะได้  $\cos \frac{\pi}{f_r} \approx 1$

$$a_n = -\frac{2f_r V_m}{\pi(1-n^2 f_r^2)} [\cos n\pi - 1]$$

$$= -\frac{2f_r V_m}{\pi(1-n^2 f_r^2)} [(-1)^n - 1]; \quad n = 0, 1, 2, 3, \dots$$

จะได้ 
$$a_n = -\frac{2f_r V_{dc} \sqrt{2}}{\pi(1-n^2 f_r^2)} [(-1)^n - 1] \quad (2.14)$$

$$b_n = \frac{2}{T_0} \int_0^{T_0} f(t) \sin(n\omega t) dt \quad (2.15)$$

$$b_n = \frac{2}{\left(\frac{\pi}{\omega}\right)} \int_0^{\frac{\pi}{\omega}} V_m \sin \omega_0 t \sin n\omega t dt$$

จะได้  $b_n = 0$  ;  $n=0, 1, 2, 3, \dots$  และ  $f_t$  มีค่ามาก ๆ

$$\text{จาก } f(t) = \frac{a_0}{2} + \sum_{n=1}^N (a_n \cos n\omega t + b_n \sin n\omega t) \quad (2.16)$$

จากผลที่ได้จากการกระจายฟูเรียร์นำมาเขียนสเปกตรัม โดยใช้สมการ

$$c_n^2 = a_n^2 + b_n^2 \quad \text{เมื่อ } b_n = 0$$

จะได้สเปกตรัมมีหน่วยเป็นโวลต์ซึ่งเป็นฮาร์โมนิกส์สเปกตรัม

$$c_n = \sqrt{a_n^2} \quad (2.17)$$

จากสมการฟูเรียร์ค่า  $a_n$  จะแปรผกผันกับค่าของ  $f_t$  เมื่อ  $V_{dc}$  มีค่าคงที่ เมื่อ  $f_t$  มีค่าเพิ่มมากขึ้น จะทำให้  $|a_n|$  มีค่าลดลง ส่งผลให้ค่าของสเปกตรัมมีค่าลดลงตามไปด้วย เมื่อนำมาคิดหาโททอลฮาร์โมนิกส์ดีสตอร์ชัน [ Total Harmonic Distortion ; THD ]

$$\text{THD} = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{\sqrt{2}V_{dc}} \times 100\% \quad (2.18)$$

## 2.2 ทฤษฎีพื้นฐานอินเวอร์เตอร์ (inverter)

อินเวอร์เตอร์ หรือ การแปลงไฟตรงเป็นไฟสลับ (DC to AC converter) เป็นอุปกรณ์ที่ใช้ในการแปลงแรงดันอินพุตไฟตรง เป็นแรงดันเอาต์พุตไฟสลับ ที่สามารถปรับความถี่และขนาดได้ตามความต้องการ

### 2.2.1 ประเภทของอินเวอร์เตอร์

แบ่งตามลักษณะของจำนวนเฟสของเอาต์พุตได้ 2 ประเภท คือ

1. อินเวอร์เตอร์เฟสเดียว ( Single Phase Inverter) เป็นอินเวอร์เตอร์ที่เอาต์พุตเป็นไฟกระแสสลับเฟสเดียว

2. อินเวอร์เตอร์ 3 เฟส (Three Phase Inverter) เป็นอินเวอร์เตอร์ที่เอาต์พุต เป็นไฟกระแสสลับ 3 เฟส

แบ่งตามลักษณะการใช้งานได้ 2 ประเภท คือ

1. อินเวอร์เตอร์แบบป้อนแรงดัน ( Voltage Source Inverter : VSIs ) เป็นอินเวอร์เตอร์ที่อินพุตที่จ่ายให้เป็นแหล่งจ่ายแรงดันไฟตรง ( DC Voltage Source)

2. อินเวอร์เตอร์แบบป้อนกระแส ( Current source Inverter : CSIs ) เป็นอินเวอร์เตอร์ที่อินพุตที่จ่ายให้เป็นแหล่งจ่ายกระแสไฟตรง ( DC Current Source ) ซึ่งอินเวอร์เตอร์ชนิดนี้ส่วนใหญ่จะใช้กับงานที่ต้องการกำลังสูง ๆ

### 2.2.2 อินเวอร์เตอร์แบบป้อนแรงดัน ( Voltage Source Inverter : VSIs )

อินเวอร์เตอร์แบบป้อนแรงดัน ยังสามารถแบ่งได้อีก 3 ชนิด ตามลักษณะของสัญญาณที่ใช้ป้อนอุปกรณ์สวิตช์ ดังนี้

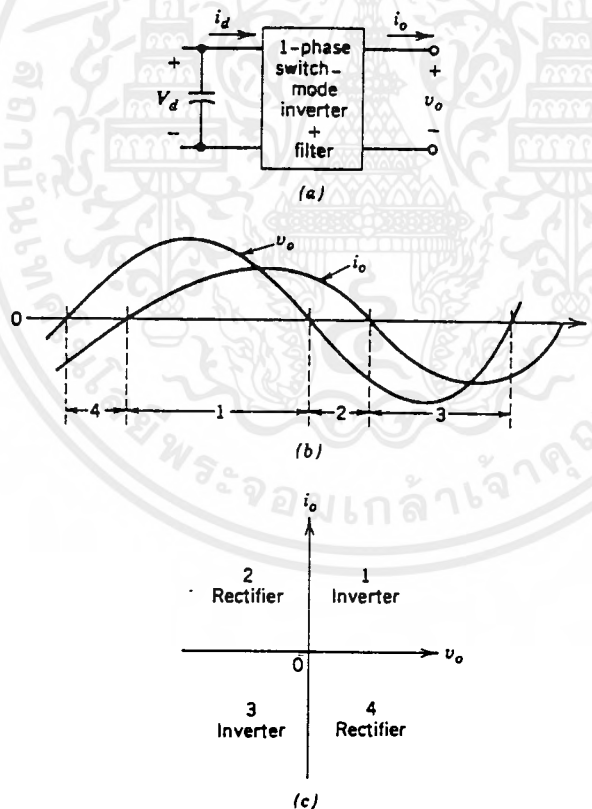
1. อินเวอร์เตอร์แบบมอดูเลตตามความกว้างของพัลส์ ( pulse-width-modulated inverter PWM inverter ) เป็นอินเวอร์เตอร์ที่สามารถปรับขนาดและความถี่ ของเอาต์พุตได้ที่ตัวอินเวอร์เตอร์เลย โดยแรงดันอินพุตจะมีค่าคงที่ สัญญาณที่นำไปสวิตช์ตัวอุปกรณ์จะเกิดจากวิธีการที่เรียกว่า PWM มีวิธีการในการสร้างสัญญาณ โดยวิธีนี้หลายวิธีซึ่งจะกล่าวต่อไป

2. อินเวอร์เตอร์แบบรูปคลื่นสี่เหลี่ยม ( square-wave inverter ) เป็นอินเวอร์เตอร์ที่ขนาดแรงดันด้านเอาต์พุตถูกควบคุมโดยการปรับแรงดันด้านอินพุต ส่วนการปรับความถี่จะปรับที่ตัวอินเวอร์เตอร์ได้อย่างเดียว และสัญญาณที่นำมาสวิตช์จะเป็นสี่เหลี่ยมเป็นผลให้สัญญาณเอาต์พุตมีลักษณะเป็นสี่เหลี่ยมด้วย

3. อินเวอร์เตอร์แบบเฟสเดียวที่มีโวลต์เดจแคนเซิลเลชัน ( single-phase inverter with voltage cancellation ) เป็นอินเวอร์เตอร์ที่ไม่สามารถปรับความถี่และขนาดของสัญญาณเอาต์พุตที่ตัวอินเวอร์เตอร์แต่เราจะสามารถใช้เทคนิคที่เรียกว่าโวลต์เดจแคนเซิลเลชันมาช่วยได้

### 2.2.3 ความรู้พื้นฐานเกี่ยวกับการทำงานของอินเวอร์เตอร์

เราสามารถอธิบายการทำงานพื้นฐานของอินเวอร์เตอร์ได้ โดยพิจารณาอินเวอร์เตอร์เฟสเดียวที่มีบด็อกไดอะแกรม ดังรูปที่ 2.3 (a) จากรูปเราจะสมมุติได้ว่าแรงดันเอาต์พุต ( $V_o$ ) จะถูกกรองจนกระทั่งสัญญาณมีลักษณะเป็นรูปคลื่นไซน์และถ้าเราเอาอินเวอร์เตอร์ไปต่อเข้ากับโหลดที่มีลักษณะเป็นอินดักทีฟ ( inductive load ) กระแสเอาต์พุต ดังรูป 2.3 (b) แสดงให้เห็นว่าช่วงหมายเลข 1  $V_o$  และ  $i_o$  จะเป็นลบทั้งคู่ แสดงว่ามีการไหลของกำลังงาน ( $P_o = V_o I_o$ ) จากด้านไฟตรงไปด้านไฟสลับของอินเวอร์เตอร์ ในทางตรงข้ามในช่วง 2 และ 4  $V_o$  และ  $i_o$  จะมีเครื่องหมายตรงกันข้าม แสดงว่ามีการไหลของกำลังงานจากด้านไฟสลับ ไปทางด้านไฟตรง ซึ่งเป็นลักษณะของการทำงานเป็นเรกติไฟร์ ( rectifier ) ดังนั้น อินเวอร์เตอร์ในรูปที่ 2.3 (a) จะสามารถทำงานได้ 4 ลักษณะตามกราฟ  $V_o$  และ  $i_o$  ในรูป 2.3 (c) ในแต่ละไซเคิลของเอาต์พุตไฟสลับ



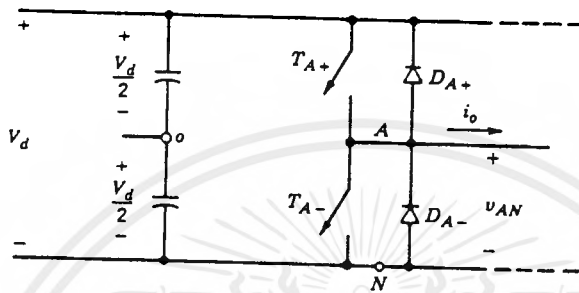
รูปที่ 2.3 (a) บด็อกไดอะแกรมพื้นฐานของอินเวอร์เตอร์

(b) ลักษณะของสัญญาณเอาต์พุตเมื่อมีโหลดแบบอินดักทีฟ

(c) กราฟ  $V_o$  และ  $i_o$  แสดงการทำงานของ อินเวอร์เตอร์ ใน 1 ไซเคิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรที่ใช้อธิบายหลักการทำงานของอินเวอร์เตอร์ทุกวงจร จะมีพื้นฐานมาจากการวงจรในรูป 2.4 ซึ่งจะเป็นวงจรพื้นฐานง่าย ๆ ของอินเวอร์เตอร์ จะมีลักษณะเป็นวงจรฮาล์ฟเวฟอินเวอร์เตอร์นั่นเอง



รูปที่ 2.4 วงจรของอินเวอร์เตอร์

### 2.2.4 วิธีการในการควบคุมแรงดันและความถี่ของอินเวอร์เตอร์

วิธีการในการควบคุมสามารถแบ่งได้คร่าว ๆ 3 แบบ คือ

1. การมอดดูเลทตามความกว้างพัลส์ (pulse width modulation : PWM)
2. การควบคุมโดยใช้สัญญาณสี่เหลี่ยม (square wave operation)
3. การควบคุมโดยใช้หลักการอื่น ๆ เข้าช่วย

วิธีการในการควบคุมแรงดันและความถี่ของอินเวอร์เตอร์มีอยู่หลายแบบ แต่วิธีนิยมมากที่สุดในปัจจุบันและมีประสิทธิภาพดี คือ วิธีควบคุมโดยการใช้อนุภาคที่ได้จากการมอดดูเลทตามความกว้างของพัลส์ (pulse width modulation: PWM) ซึ่งเป็นวิธีการที่ใช้ในโครงการนี้ด้วย ดังนั้นจะขอกล่าวในรายละเอียดของวิธีการนี้

### 2.2.5 การมอดดูเลทตามความกว้างพัลส์ (pulse with moddulation : PWM)

เทคนิคของ PWM จะเริ่มจากการผลิตที่มีแอมพลิจูดคงที่ (อาจเป็นสามเหลี่ยมหรือฟันเลื่อยก็ได้) และนำไปเปรียบเทียบกับรูปคลื่นแบบต่าง ๆ ขึ้นอยู่กับรูปแบบในการทำ PWM รูปแบบในการมอดดูเลทตามความกว้างของพัลส์แบ่งได้ 3 แบบ คือ

1. การมอดดูเลทตามความกว้างของพัลส์แบบเดี่ยว (single-pulse modulation)
2. การมอดดูเลทตามความกว้างของพัลส์แบบหลายพัลส์ (multiple-pulse modulation)
3. การมอดดูเลทตามความกว้างของพัลส์แบบไซน์ (sinusoidal pulse modulation)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.5.1 มอดูเลตตามความกว้างของพัลส์แบบเดี่ยว (single-pulse modulation)

เป็นการควบคุมความกว้างของพัลส์ที่สัญญาณที่นำไปสวิตช์ไทรสเตอร์มีจำนวน

1 พัลส์ในครึ่งโวลต์ทำให้รูปคลื่นแรงดันมีจำนวน 1 ถูกคลื่นในครึ่งโวลต์เช่นกัน

การควบคุมความกว้างของพัลส์สามารถทำได้โดย

- คงที่ขอบเขตบน (leading edge) แต่แปรเปลี่ยนของขอบเขตล่าง (trailing edge) ของพัลส์
- คงที่ขอบเขตล่าง (trailing edge) แต่แปรเปลี่ยนขอบเขตบน (leading edge) ของพัลส์
- แปรเปลี่ยนทั้งของขอบเขตบนและล่างโดยคงความสมมาตรของรูปพัลส์เอาไว้

ลักษณะของการมอดูเลตตามความกว้างของพัลส์แบบเดี่ยว พัลส์จะมีเส้นสมมาตรอยู่

ที่  $\frac{\pi}{2}, \frac{3\pi}{2}, \frac{5\pi}{2}, \dots$  และจะสามารถหาอนุกรมฟูเรียร์ของ รูปคลื่นแรงดันออกมาได้ ดังนี้

$$V(\omega t) = \frac{4V}{\pi} \left( \frac{\sin \delta}{2 \sin \omega t} - \frac{1}{3} \frac{\sin 3\delta}{2 \sin 3\omega t} + \frac{1}{5} \frac{\sin 5\delta}{2 \sin 5\omega t} - \dots \right) \quad (2.1)$$

$\delta$  เป็นความกว้างของพัลส์และมีค่าสูงสุด =  $\pi$

สำหรับฮาร์โมนิกลำดับที่  $n$  ค่าสูงสุดของความกว้างพัลส์หาได้จาก

$$\delta = 2\pi/n \quad (2.2)$$

จะเห็นว่ามีฮาร์โมนิกลำดับต่าง ๆ มากี่ขงข้อด้วย ทำให้ค่าของแรงดันมูลฐานมีค่าลดลงเรื่อย ๆ และค่า rms ของรูปคลื่นแบบพัลส์เดี่ยวหาได้จาก

$$V_{rms} = \left[ \frac{2}{2\pi} \left( \frac{\pi+\alpha}{2} \right) \int_{\frac{\pi-\alpha}{2}}^{\frac{\pi+\alpha}{2}} V^2 d(\omega t) \right]^{\frac{1}{2}} \quad (2.3)$$

สำหรับฮาร์โมนิกลำดับที่  $n$  จะมีค่าสูงสุดของรูปคลื่นแรงดัน  $V_n$  เท่ากับ

$$V_n = \frac{4V}{n\pi} \sin \frac{n\pi}{2} \quad (2.4)$$

ค่าความผิดเพี้ยนของสัญญาณ (Distortion Factor : DF) จะมีค่าเท่ากับ

$$DF = \frac{\left( \frac{V_1}{\sqrt{2}} \right)}{V_{rms}} = \frac{2\sqrt{2}}{\sqrt{\pi\delta}} \sin \frac{\delta}{2} \quad (2.5)$$

จะเห็นว่าค่าสูงสุดมีค่า = 0.8 เมื่อ  $\delta = \pi$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.5.2 การมอดูเลตตามความกว้างของพัลส์แบบหลายพัลส์

#### (multiple-pulse modulation)

เป็นการทำให้จำนวนพัลส์ ในแต่ละครึ่งไซเคิลของรูปคลื่นแรงดันมีจำนวนมากขึ้นกว่าเดิมและสามารถลดองค์ประกอบฮาร์โมนิกส์ ในคลื่นแรงดันเอาท์พุท จะเห็นว่าพื้นที่ใต้กราฟในครึ่งไซเคิลของการมอดูเลตตามความกว้างของพัลส์แบบหลายพัลส์ (multiple-pulse modulation) มีค่าเท่ากับของการมอดูเลตแบบพัลส์เดี่ยว เป็นผลให้ค่าของแรงดัน rms มีค่าเท่ากัน แต่ฮาร์โมนิกส์ จะแตกต่างกันออกไป ถ้าความถี่ของพัลส์แครีเรีย (carrier) เป็น  $f_c$  และความถี่ของการมอดูเลตมีค่า  $f$  โดยที่  $f_c > f$  แล้วจำนวนลูกคลื่นใน 1 ไซเคิล ( $N$ ) จะมีค่าเท่ากับ

$$N = \frac{f_c}{2f} = \frac{\omega_c}{2\omega} \quad (2.6)$$

และค่า rms ของแรงดันเอาท์พุทหาได้จาก

$$V_{rms} = \left[ \frac{2N}{2\pi} \int_{\frac{\pi}{2}-\delta}^{\frac{\pi}{2}+\delta} V^2 d(\omega t) \right]^{1/2} \quad (2.7)$$

### 2.2.5.3 การมอดูเลตตามความกว้างของพัลส์แบบไซน์

#### (sinusoidal pulse width modulation : SPWM)

เป็นการนำสัญญาณไซน์มาทำเป็น สัญญาณมอดูเลต (modulating signal) แทนสัญญาณสี่เหลี่ยมความกว้างของพัลส์แต่ละพัลส์จะมีค่าไม่คงที่เหมือนที่ผ่านมา โดยจะแปรตามรูปของสัญญาณไซน์

สัญญาณมอดูเลต ซึ่งเป็นสัญญาณไซน์  $V_m(\omega t) = V_m \sin \omega t$  ได้ถูกนำมาเปรียบเทียบกับสัญญาณพาหะ  $V_c(\omega t)$  ที่มีค่าแอมพลิจูดเท่ากับ  $V_c$  จุดตัดของสัญญาณทั้งสองจะทำให้เกิดช่วงเวลาของการ on-off ก็เกิดจากการจำสัญญาณดังกล่าวนี้ไปใช้

ความกว้างของพัลส์จะขึ้นอยู่กับ อัตราส่วนของค่าสูงสุดของสัญญาณมอดูเลต ( $V_m$ ) กับค่าสูงสุดของสัญญาณคลื่นพาหะ ( $V_c$ ) หรือเรียกว่า มอดูเลชันอินเด็กซ์ ( $M_a$ ) นั่นคือ

$$M_a = \frac{\tilde{V}_m}{V_c} \quad (2.8)$$

ค่าแอมพลิจูดของแรงดันเอาท์พุทจะแปรตามค่า (modulation index) โดยที่ค่าสูงสุดของ  $M_a$  คือ 1 ถ้า  $M_a > 1$  หรือ  $V_m > V_c$  จะเกิดฮาร์โมนิกส์ต่ำๆ ที่ไม่ต้องการขึ้น

อัตราส่วน  $N = \frac{f_c}{2f} = \frac{\omega_c}{2\omega}$  ยังสามารถนำมาใช้ได้ และเราจะสามารถนำมาช่วยค่าฮาร์มอนิกที่สูงสุด

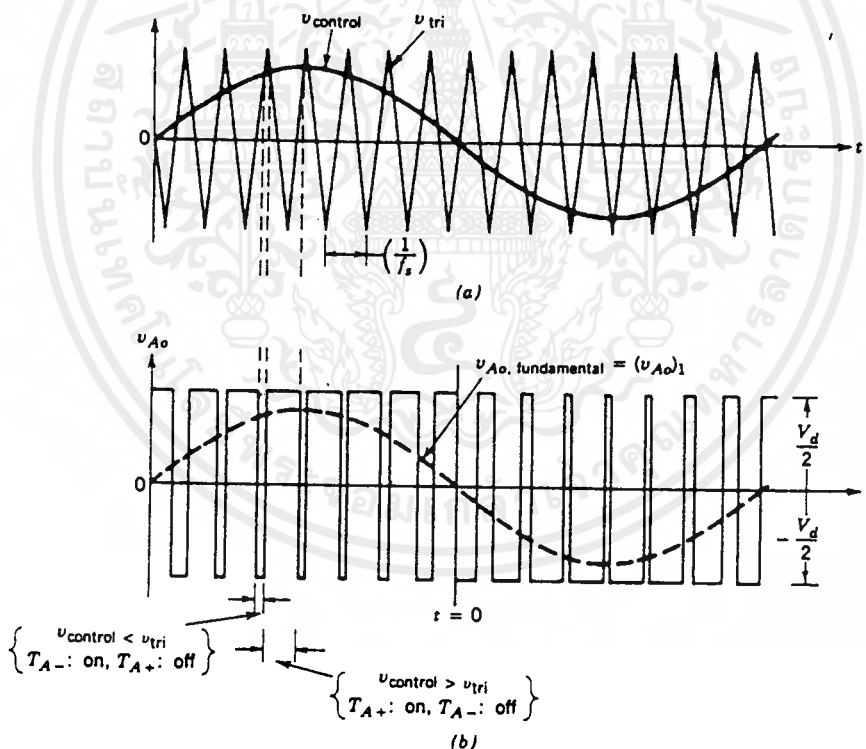
จะเกิดขึ้นที่ไหนจาก  $2N \pm 1$

การเพิ่มของ  $N$  จะทำให้ฮาร์มอนิกสล็อตสเพิ่มขึ้นและจะมีผลให้

PWM - จะทำให้จำนวนฮาร์มอนิกเพิ่มขึ้นแต่ขนาดของฮาร์มอนิกเพิ่มขึ้น

SPWM - จำนวนฮาร์มอนิกจะเพิ่มขึ้นแต่ขนาดของฮาร์มอนิกยังคงเดิม

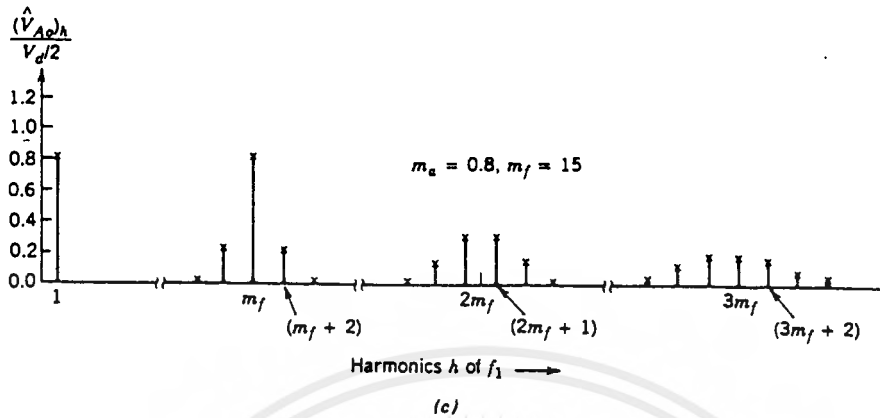
การใช้สัญญาณสามเหลี่ยมที่มีทั้งซีกบวกและลบมาเป็นสัญญาณพาหะ (double-sided triangle wave) เป็นการนำเอาสัญญาณสามเหลี่ยมที่มีทั้งซีกบวกและซีกลบมาเปรียบเทียบกับสัญญาณไซน์ดังรูปที่ 2.5 จะมีผลดีหลายอย่างทั้งช่วยลดความผิดเพี้ยนของสัญญาณและสามารถนำไปพัฒนาในวงจรอินเวอร์เตอร์ต่าง ๆ ได้



รูปที่ 2.5 แสดงสัญญาณ PWM ที่เกิดจากการใช้ double-sided triangular wave

(a) และ (b) แสดงการเปรียบเทียบของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(c) ค่าฮาร์โมนิกส์ที่เกิดขึ้นที่ค่า  $M_r$  ต่างๆ

จากรูปที่ 2.5 ค่ามอดูเลชันอินเด็กซ์ (modulation index) ของสัญญาณยังคงหาได้ดังเดิมคือ

$$M_a = \frac{V_{\text{control}}}{V_{\text{tri}}}$$

ยังมีค่าอีกค่าที่จะกล่าวถึง คือ อัตราส่วนการมอดูเลชันของความถี่ (frequency

modulation ratio :  $M_r$ ) หาได้จาก

$$M_r = \frac{f_s}{f_1} \quad (2.9)$$

ค่า  $M_r$  จะช่วยในการหาการเกิดฮาร์โมนิกส์ว่าเกิดขึ้นที่ใดได้ (ดังรูป 2.5 c) และวิธีการในการหาจุดตัดต่าง ๆ บนกราฟหาได้จากสมการ

$$V_m \sin \omega t = V_c \left[ 1 - \frac{4N}{\pi} \omega t \right] \quad (2.10)$$

### 2.2.6 อินเวอร์เตอร์เฟสเดียว (Single phase inverter)

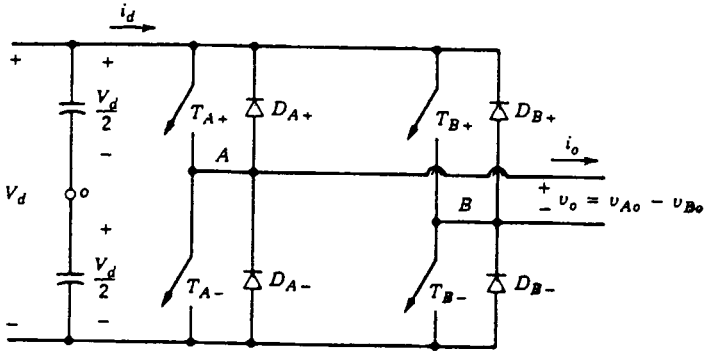
สามารถแบ่งเป็นชนิดย่อยได้ 3 ชนิดคือ

1. ฮาล์ฟบริดจ์อินเวอร์เตอร์ (half bridge inverter)
2. ฟูลบริดจ์อินเวอร์เตอร์ (full bridge inverter)
3. พูชพูลอินเวอร์เตอร์ (push pull inverter)

#### 2.2.6.1 ฮาล์ฟบริดจ์อินเวอร์เตอร์ (half bridge inverter) วงจรฮาล์ฟบริดจ์

อินเวอร์เตอร์เป็นวงจรที่ใช้สวิตช์ในการควบคุมเพียง 2 ตัว ดังรูปที่ 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

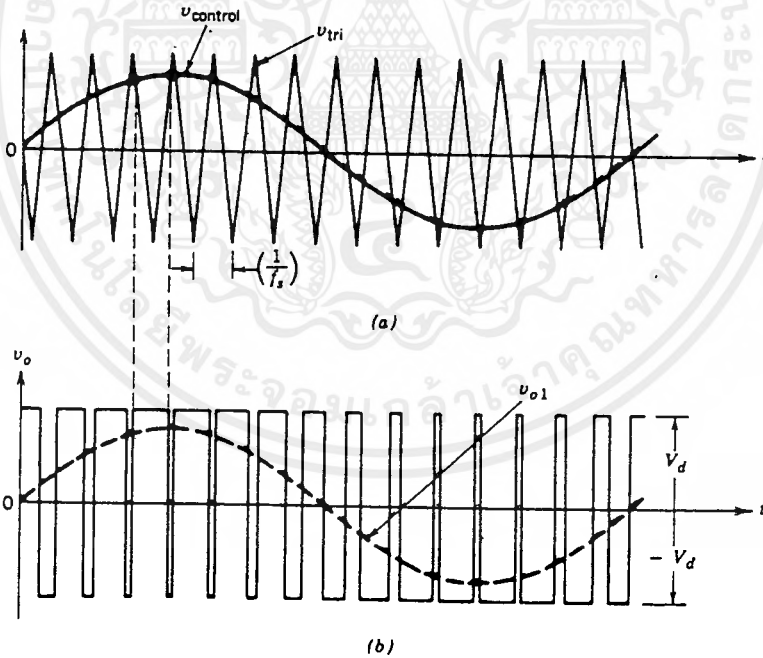


รูปที่ 2.6 แสดงวงจรฮาล์ฟบริดจ์ คอนเวอร์เตอร์ (half bridge converter)

จากรูป สวิตช์  $T_{A+}$  จะเปิดเมื่อ  $V_{control} > V_{tri}$  และจะได้แรงดันสัญญาณเอาต์พุต  $(V_{AO}) = \frac{1}{2} V_d$

สวิตช์  $T_{A-}$  จะเปิดเมื่อ  $V_{control} < V_{tri}$  และจะได้สัญญาณแรงดันเอาต์พุต  $(V_{AO}) = -\frac{1}{2} V_d$

ดังรูปที่ 2.6



รูปที่ 2.7 สัญญาณที่ได้จากวงจรอินเวอร์เตอร์

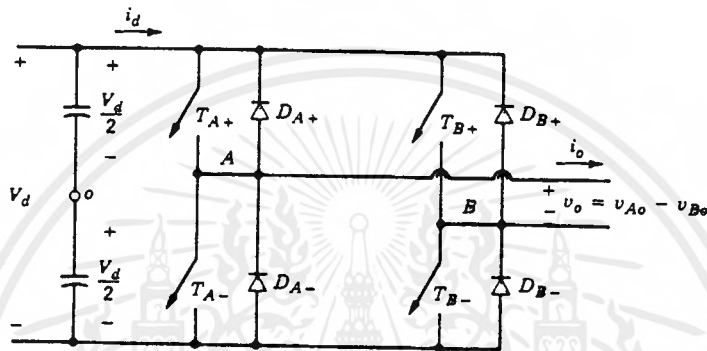
และจะสังเกตได้ว่าแรงดันที่ตกคร่อมสวิตช์ ( $V_T$ ) สูงสุดจะมีค่าเท่ากับแรงดันอินพุต

$$V_T = V_d \tag{2.11}$$

และกระแสไหลผ่านสวิตช์สูงสุดจะมีค่า  $L_T = 0$  ; peak

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.6.2 **ฟูลบริดจ์อินเวอร์เตอร์ (full bridge inverter)** มีวงจรดังรูปที่ 2.8 อินเวอร์เตอร์ชนิดนี้จะประกอบด้วยสวิตช์ 4 ตัว และมี 2 สวิตช์ในแต่ละกึ่งจะ on พร้อมกันไม่ได้ อินเวอร์เตอร์ชนิดนี้จะได้เปรียบกว่าแบบแรกคือสามารถที่จะรับกำลังได้สูง ๆ เพราะ switch แต่ละตัวจะได้รับแรงดันครึ่งหนึ่งของแรงดันอินพุท ไม่เหมือนแบบฮาล์ฟบริดจ์ (half bridge) และอุปกรณ์ที่ต่อขนาดจะมีขนาดเล็กลงด้วย



รูปที่ 2.8 วงจรฟูลบริดจ์ อินเวอร์เตอร์ (full bridge inverter)

การใช้สัญญาณ PWM ควบคุมแบบไบโพลาร์โวลต์เดจสวิตซ์ซิง (PWM with bipolar voltage switching)

การควบคุมในลักษณะนี้เราจะสร้างสัญญาณ PWM ขึ้นมาควบคุมสวิตซ์ให้เปิดหรือปิด พร้อมกันเป็นคู่ ๆ โดยสวิตซ์ที่อยู่บนกึ่งเดียวกันจะเปิดพร้อมกันไม่ได้ดังนั้นจากรูปที่ 2.8 เราจะได้ว่า

$$T_{A+} \text{ และ } T_{B-} \text{ จะเปิดเมื่อ } V_{\text{control}} > V_{\text{tri}} \text{ และ } V_{AO} = \frac{V_d}{2}$$

$$T_{A-} \text{ และ } T_{B+} \text{ จะเปิดเมื่อ } V_{\text{control}} < V_{\text{tri}} \text{ และ } V_{BO} = -\frac{V_d}{2}$$

สัญญาณทั้งสองจะมีลักษณะอินเวอร์สกันและจะมี dead time ด้วยและจะได้ว่า

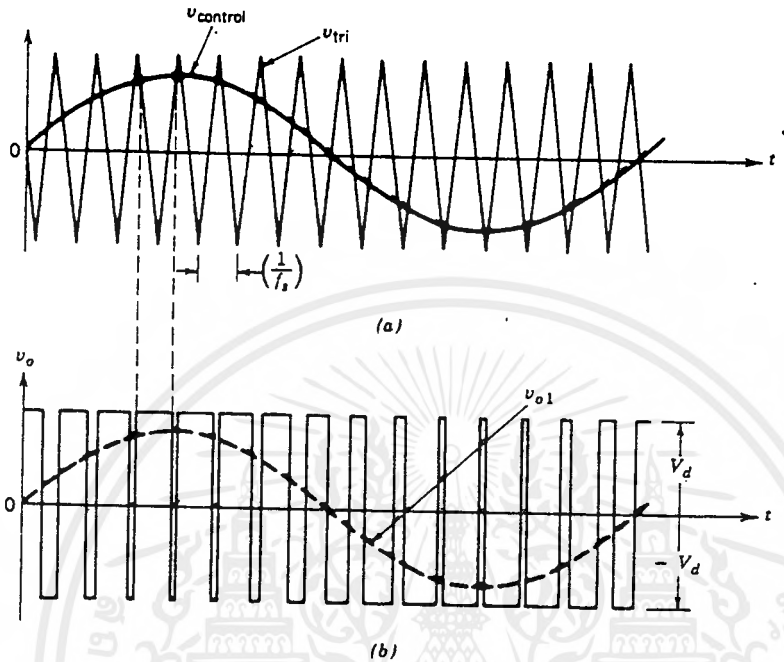
$$V_o(t) = V_{AO}(t) - V_{BO}(t) = 2V_{AO}(t) = V_d(\text{peak})$$

$$\text{ถ้า } M_a \leq 1 \quad ; \quad V_{o1} = M_a V_d \quad (\text{ค่า voltage fundamental})$$

$$\text{ถ้า } M_a > 1 \quad ; \quad V_d < V_{o1} < \frac{4V_d}{\pi}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปคลื่นสัญญาณที่เอาไปสวิตช์และรูปสัญญาณเอาต์พุต จะมีลักษณะดังรูปที่ 2.9



รูปที่ 2.9 แสดงรูปคลื่นสัญญาณของ bipolar

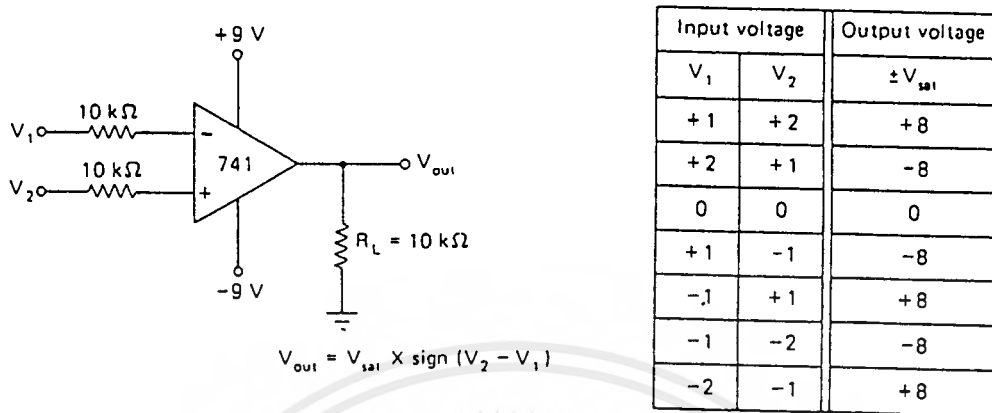
(a) สัญญาณที่เอาเปรียบเทียบกับกัน

(b) สัญญาณเอาต์พุต

## 2.3 วงจรออปแอมป์พื้นฐาน

### 2.3.1 วงจรเปรียบเทียบแรงดัน (คอมพาราเตอร์)

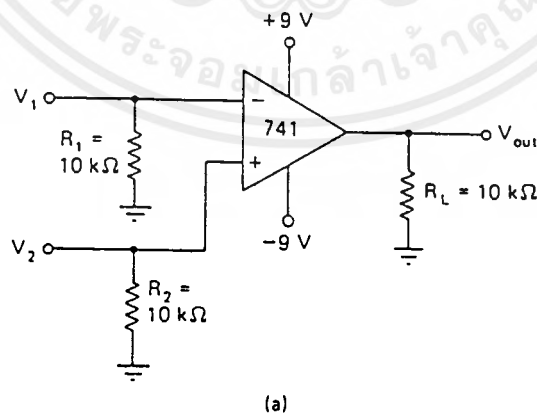
การทำงานเป็นคอมพาราเตอร์ในขณะเปิดดูรูปนั้น ออปแอมป์จะสามารถเปรียบเทียบระดับสัญญาณระหว่างขั้วอินพุต ซึ่งอธิบายได้ว่าเมื่อแรงดันที่ขั้วลบมีค่าเป็นบวกสูงกว่าแรงดันอินพุตที่ขั้วบวก สัญญาณที่เอาต์พุตจะเป็นลบ และมีค่าเกือบเท่า  $-V_{\infty}$  จากแหล่งจ่ายไฟดังตัวอย่างในรูปที่ 2.10



รูปที่ 2.10 วงจรเปรียบเทียบแรงดัน

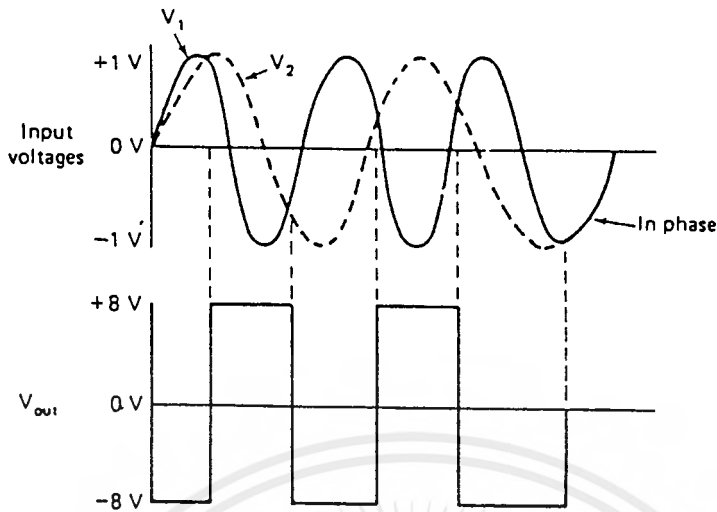
### 2.3.2 วงจรเปรียบเทียบเฟสของสัญญาณ

วงจรคอมพาราเตอร์อาจถูกใช้เป็นตัวเปรียบเทียบเฟสของสัญญาณสองตัวซึ่งแต่ละตัวอาจมีความถี่ไม่แน่นอน นั่นคือมีการเปลี่ยนแปลงตลอดเวลา ดังนั้นเมื่อใดก็ตามที่เฟสและขนาดของสัญญาณอินพุตทั้งสองตรงกัน เอาท์พุทของออปแอมป์จะมีค่าเป็นศูนย์ทันที ดังแสดงในรูปที่ 2.11



รูปที่ 2.11 วงจรเปรียบเทียบเฟสของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

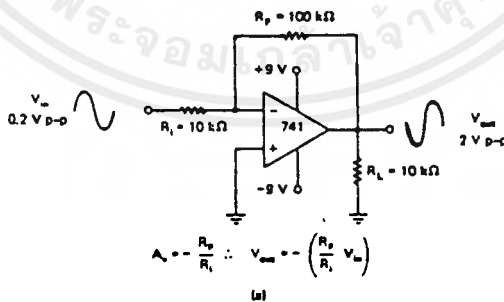


(b)

รูปที่ 2.11 (ต่อ)

**2.3.3 วงจรขยายกลับเฟส (อินเวอร์ตติ้งแอมป์)**

โดยทั่วไปวงจรขยายจะหมายความว่าเปลี่ยนสัญญาณอินพุตน้อยๆมาเป็นสัญญาณเอาต์พุตที่มีขนาดสูงขึ้นมาซึ่งสัญญาณที่ว่าอาจเป็นได้ทั้งแรงดันหรือกระแสในลักษณะเดียวกัน วงจรขยายของออปแอมป์ก็คือวงจรที่มีอัตราขยายแรงดันสูงมาก และยังมีลักษณะของการขยายเป็นเส้นตรง นั่นคืออัตราส่วนระหว่างเอาต์พุตต่ออินพุตจะคงที่เสมอ(ในอุดมคติ) และนอกจากนี้เรายังสามารถควบคุมอัตราขยายของออปแอมป์ได้โดยใช้อุปกรณ์ภายนอกเพียงไม่กี่ตัว



$$A_v = -\frac{R_2}{R_1} \therefore V_{out} = -\left(\frac{R_2}{R_1}\right) V_{in}$$

(a)

$V_{in}$	$V_{out}$
+0.3	-3
-0.3	+3
+0.52	-5.2
-0.52	+5.2

(b)

รูปที่ 2.12 แสดงวงจรขยายกลับเฟสแบบมาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.12 ซึ่งวิธีที่ใช้เป็นแบบลูปิด เรียกว่า “การป้อนกลับแบบลบ” โดยนำเอาที่พุทซึ่งกลับเฟสกับอินพุตมาป้อนที่จุดอินพุตอีกที ผลก็คือวงจรภายในออปแอมป์จะพยายามปรับเอาที่พุทจนกระทั่งความต่างศักย์ระหว่างอินพุตมีค่าเข้าใกล้ศูนย์ (แต่ต้องเข้าใจว่า แรงดันระหว่างขั้วอินพุตจะต้องไม่เท่ากับศูนย์โวลต์ทีเดียว กล่าวคือ ผลต่างระหว่าง  $V_{in}$  และบางส่วนของ  $V_{out}$  ที่ขั้วอินพุตลบเพียงมีค่าต่ำพอที่จะทำให้เกิดแรงดันเอาที่พุทได้พอดีเท่านั้น )

จากสมการของอัตราขยายแรงดัน  $A_v$

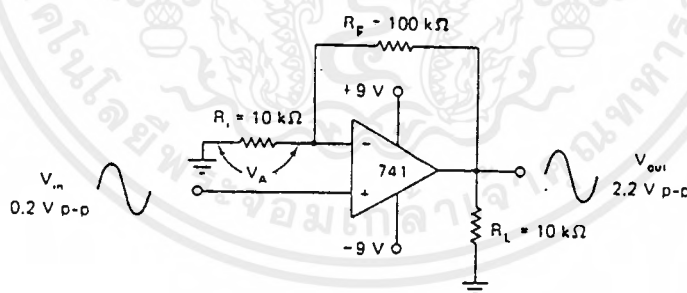
$$A_v = \frac{V_{in}}{V_{out}}$$

เราจะพิสูจน์ให้เห็นว่า ค่าขยายแรงดัน  $A_v$  ของออปแอมป์เมื่อใช้ในโหมดของลูปิดจะสามารถหาได้สมการ

$$A_v = \frac{-R_f}{R_{in}}$$

### 2.3.4 วงจรขยายไม่กลับเฟส ( นันอินเวอร์ตติ้งแอมป์ )

วงจรขยายไม่กลับเฟสหรือนันอินเวอร์ตติ้งแอมป์จะแตกต่างกับอินเวอร์ตติ้งแอมป์ในแง่ของอัตราขยายและเฟสของเอาที่พุท แต่อย่างไรก็ตามอัตราขยายแรงดันของวงจรมันอินเวอร์ตติ้งก็ยังถูกควบคุมจากอุปกรณ์ภายนอกเช่นเดิม โดยเราจะวิเคราะห์วงจรเพื่อหาค่าขยายสำหรับวงจรชนิดนี้



$$A_v = \frac{R_f}{R_1} + 1 \quad \therefore \quad V_{out} = \left( \frac{R_f}{R_1} + 1 \right) V_{in}$$

(a)

$V_{in}$	$V_{out}$
+0.3	+3.3
-0.3	-3.3
+0.52	+5.72
-0.52	-5.72

(b)

รูปที่ 2.13 แสดงวงจรขยายไม่กลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.13 แรงดันอินพุตจะถูกป้อนเข้าที่ขั้วบวก ( ในขณะที่สัญญาณอินพุตใน วงจรชนิดอินเวอร์ตติ้งจะถูกป้อนเข้าที่ขั้วลบ ) และมีแรงดัน  $V_A$  ซึ่งเกิดจากการแบ่งแรงดันของ เอาท์พุตตลอดตัวต้านทาน  $R_F$  จากคุณสมบัติของออปแอมป์ที่ว่า ศักดาที่ขั้วอินพุตลบจะถูก บังคับให้มีขนาดเข้าใกล้ศักดาที่ขั้วอินพุตบวกเสมอ จะได้ว่า

$$V_{in} = V_A$$

ดังนั้นเราสามารถเขียนค่าขยายแรงดัน  $A_V$  ได้เท่ากับ

$$A_V = \frac{V_{out}}{V_{in}}$$

และเนื่องจาก  $V_A$  เกิดจากการแบ่งแรงดัน  $V_{out}$  จะได้ว่า

$$V_A = \frac{R_{in}}{R_F + R_{in}} V_{out}$$

จัดสมการใหม่ได้เป็น

$$V_{out} = \left( \frac{R_F}{R_{in}} + 1 \right) V_{in}$$

### 2.3.5 วงจรตามแรงดัน (VOLTAGE FOLLOWER)

ในบางครั้งเราอาจต้องการวงจรรออปแอมป์ซึ่งให้อัตราขยายเท่ากับหนึ่ง เพื่อนำไปใช้ เป็นบัฟเฟอร์ ในกรณีนี้สามารถใช้วงจรรันอินเวอร์ตติ้ง หรือ ชนิดอินเวอร์ตติ้งก็ได้ ดังในรูปที่ 2.14 ซึ่งจะสามารถอธิบาย ได้ดังนี้

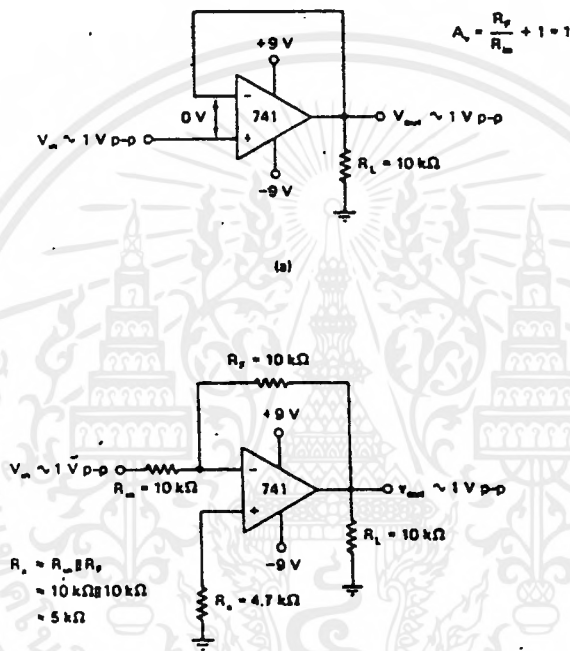
จากรูป เมื่อ  $R_F$  มีค่าเป็นศูนย์ อัตราขยายแรงดันจะมีค่าเป็น

$$A = \frac{R_F}{R_{in}} + 1 = \frac{0}{R_{in}} + 1 = 1$$

โดยที่แรงดันเอาท์พุตจะมีเฟสตรงกับอินพุต และยังมีขนาดเท่ากับอินพุตอีกด้วย แต่ เมื่อวงจรอินเวอร์ตติ้งแอมป์เป็นวงจรตามแรงดันดังรูปที่ 2.14 (b)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั่นคือ แรงดันเอาต์พุตจะกลับเฟส 180 องศาเทียบกับอินพุต แต่จะมีขนาดเท่ากัน อย่างไรก็ตามข้อเสียของการใช้วงจรอินเวอร์ตติ้ง คือ อินพุตอิมพีแดนซ์ของวงจรจะมีค่าลดลงเหลือเพียงเท่ากับความต้านทานของ  $R_m$  (10 k $\Omega$ ) ส่วนตัวต้านทาน  $R_x$  ที่ขั้วบวกมีไว้เพื่อลดกระแสออฟเซ็ทที่อินพุต (ทำให้เกิดสมดุลที่ขั้วอินพุตทั้งสอง) ค่า  $R_x$  นี้ควรมีขนาดประมาณ  $R_m$  ขนานกับ  $R_F$  ( $R_m // R_F$ )



รูปที่ 2. 14 แสดงวงจรตามแรงดัน

### 2.3.6 วงจรบวกแรงดัน (SUMMING)

วงจรบวกแรงดันสามารถอธิบายโดยใช้หลักที่ว่า ผลรวมเชิงพีชคณิตของกระแส ณ จุดกราวด์เสมือนจะทำให้เกิดแรงดันเอาต์พุตซึ่งมีขนาดเท่ากับผลคูณของ  $R_F$  กับผลรวมของกระแสเหล่านี้ ดังนั้น แรงดันเอาต์พุต จึงเปรียบเสมือนผลรวมเชิงพีชคณิตของแรงดันอินพุตทั้งหมดด้วย

รูปที่ 2. 15

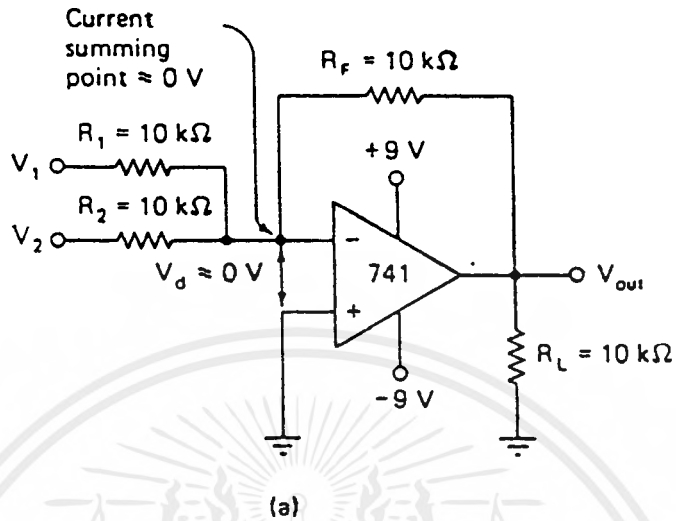
$$V_{\text{รวม}} = I_F R_F = (I_1 + I_2 + I_3 + \dots + I_n) R_F$$

และเนื่องจาก  $R_1 = R_2 = \dots = R_n = R_F$  จะได้ว่า

$$V_{\text{รวม}} = I_1 R_1 + I_2 R_2 + \dots + I_n R_n$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น  $V_{รวม} = V_1 + V_2 + \dots + V_n$



Input voltage		Output voltage
$V_1$	$V_2$	Algebraic sum
+1	+1	-2
+1	-1	0
+2	+1	-3
-1	+1	0
-1	+2	-1
-2	+1	+1

$$V_{out} = -\frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \dots + \frac{R_f}{R_n} V_n$$

When  $R_1 = R_2 = R_f = \dots = R_n$

$$V_{out} = -(V_1 + V_2 + \dots + V_n)$$

(b)

รูปที่ 2.15 วงจรบวกแรงดัน

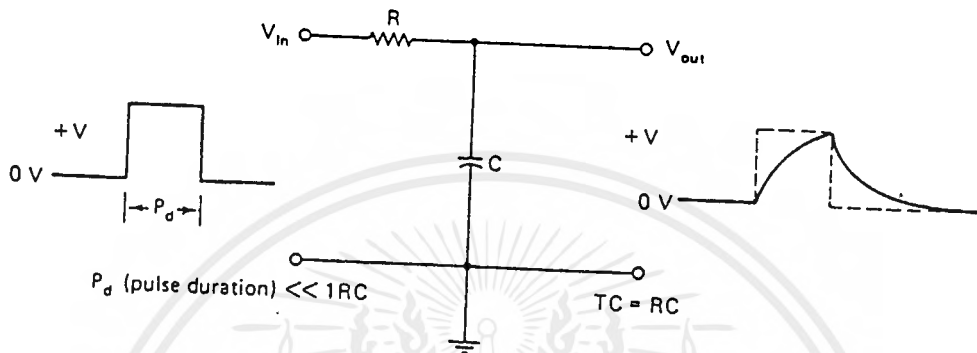
$$V_{out} = -\left(\frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \dots + \frac{R_f}{R_n} V_n\right)$$

เมื่อ  $R_1 = R_2 = R_f = R_n$   
 $V_{out} = -(V_1 + V_2 + \dots + V_n)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.7 วงจรอินทิเกรเตอร์ (INTEGRATOR)

วงจรอินทิเกรเตอร์ก็คือ วงจรที่สามารถทำการอินทิเกรตสัญญาณที่ป้อน ณ ขั้วอินพุท หรือกล่าวอีกนัยหนึ่งก็คือ วงจรนี้จะสะสมสัญญาณที่ป้อนเข้าจากขั้วอินพุทเรื่อย ๆ ภายในช่วงเวลาหนึ่งและแสดงผลของการสะสมนี้ออกทางเอาต์พุท



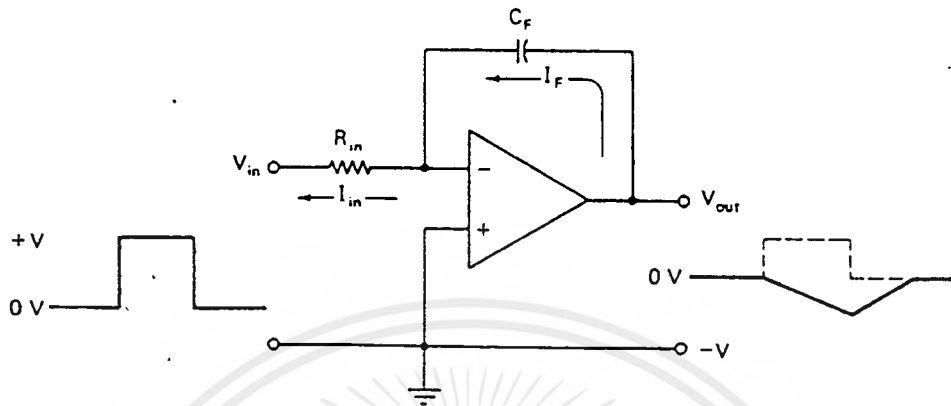
รูปที่ 2. 16 แสดงวงจรอินทิเกรเตอร์พื้นฐานที่ใช้อุปกรณ์พาสซีฟ

รูปที่ 2. 16 แสดงวงจรอินทิเกรเตอร์พื้นฐานซึ่งใช้อุปกรณ์พาสซีฟ (ตัวต้านทานและตัวเก็บประจุ) แต่ก่อนที่จะวิเคราะห์ห้วงวงจรนี้ ควรทราบคุณสมบัติบางอย่างของตัวเก็บประจุเสียก่อน คือ

1. แรงดันที่ตกคร่อมตัวเก็บประจุไม่สามารถเปลี่ยนแปลงแบบทันทีทันใดได้ และแรงดันเริ่มต้นมักจะทำให้มีค่าเท่ากับศูนย์
2. ขณะที่ตัวเก็บประจุกำลังเก็บ (ชาร์จ) ประจุอยู่นั้น กระแสที่ไหลผ่านตัวเก็บประจุจะค่อย ๆ ลดลง

เมื่อทราบคุณสมบัติดังกล่าวแล้ว เราสามารถศึกษาการทำงานของวงจรในรูป ได้ง่ายขึ้น จากข้อกำหนดแรก เมื่อเริ่มต้นแรงดันคร่อมตัวเก็บประจุ (C) จะมีค่าเท่ากับศูนย์ ดังนั้นเมื่อเราวัดเอาต์พุทคร่อมตัวเก็บประจุ แรงดันที่ได้จึงมีค่าเป็นศูนย์ หลังจากนั้นเมื่อตัวเก็บประจุค่อย ๆ ถูกชาร์จขึ้น แรงดันคร่อม (C) จึงมีค่าสูงขึ้นเรื่อย ๆ (ความเร็วในการชาร์จประจุจะขึ้นกับค่าคงตัวเวลามีค่าเท่ากับผลคูณของ R และ C) ซึ่งเป็นผลให้กระแสที่ไหลผ่านตัวเก็บประจุ (C) มีค่าลดลง นั่นคือ แรงดันที่ตกคร่อมตัวต้านทานจะต่ำลง และทำให้แรงดันเอาต์พุทตกลงเหลือศูนย์โวลต์ ตัวเก็บประจุก็จะคายประจุผ่านตัวต้านทาน (R) ลงกราวด์ (ในขณะนั้นตัวเก็บประจุทำตัวเสมือนเป็นแหล่งจ่ายไฟเอง) จากลักษณะของวงจรพาสซีฟที่ได้แสดงมานี้ จะเห็นว่าแรงดันที่เอาต์พุทจะไม่มีทางสูงกว่าแรงดันอินพุทได้เลย นอกจากนี้ต้องระวังด้วยว่า วงจรนี้จะทำงานได้ดีเมื่อ

ความกว้างของสัญญาณพัลส์มีค่าต่ำกว่าค่าคงตัวเวลา RC มากเท่านั้น (RC คือ ผลคูณของความต้านทานและคาปาซิแตนซ์)



รูปที่ 2.17 วงจรอินทิเกรเตอร์ที่ใช้โอปแอมป์

เมื่อนำโอปแอมป์มาใช้ในวงจรอินทิเกรเตอร์ดังรูปที่ 2.17 ตัวเก็บประจุจะทำหน้าที่เป็นอุปกรณ์สำหรับป้อนสัญญาณกลับ จากการศึกษาคุณสมบัติของโอปแอมป์ เราสามารถวิเคราะห์วงจรนี้ได้โดยยึดหลักที่ว่า กระแส  $I_{in}$  จะเท่ากับ  $I_F$  และเกิดคราวด์เสมือนที่ขั้วอินพุตลบนอกจากนั้น หากนั่นคือ  $I_F$  จะมีค่าคงที่ตามด้วย และจากสมการของตัวเก็บประจุ

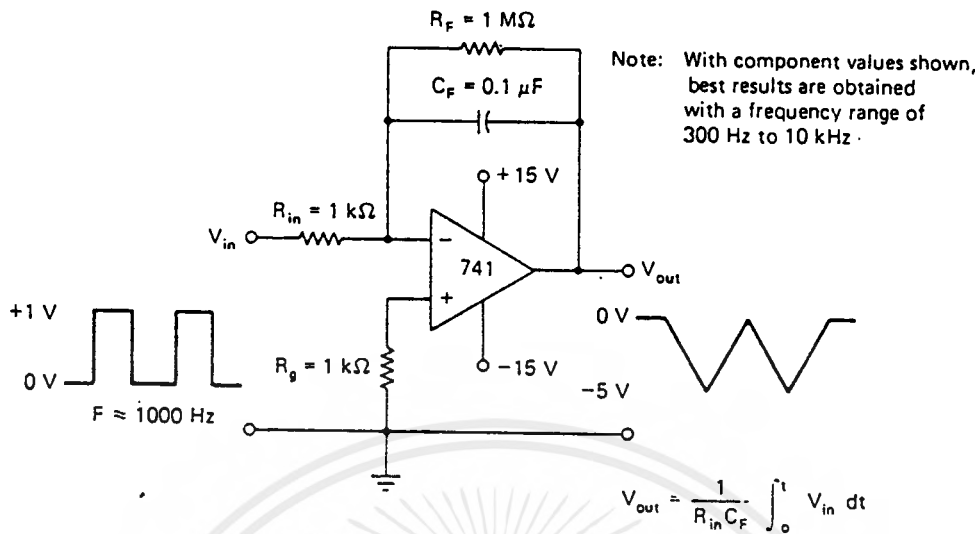
$$I_F = -C \frac{dV_{out}}{dt}$$

จะพบว่าอัตราการเปลี่ยนแปลงของเอาต์พุตจะมีค่าคงที่ด้วย หรืออีกนัยหนึ่ง ความชันของแรงดันเอาต์พุตจะเพิ่มขึ้นแบบเส้นตรง และเมื่อแรงดันอินพุตตกลงเหลือศูนย์โวลต์ตัวเก็บประจุก็คายประจุแบบเชิงเส้นเช่นกัน ผลคือ แรงดันที่เอาต์พุตจะมีลักษณะเป็นรูปสามเหลี่ยมกลับเฟส (เนื่องจากอินพุตถูกป้อน ณ ขั้วอินพุต ลบ เอาต์พุตจะกลับเฟส 180 องศา

วงจรเช่นในรูป 2.17 มีข้อเสียหลักที่ว่า ถึงแม้ในขณะที่  $V_{in}$  มีค่าเป็นศูนย์โวลต์ก็ตาม กระแสไบอัสอินพุตจะทำให้ตัวเก็บประจุถูกชาร์จอยู่ตลอดเวลา จนกระทั่งผลสุดท้ายแรงดันเอาต์พุตจะอิ่มตัวและมีค่าสูงประมาณแหล่งจ่ายไฟซีกลบ (ทั้ง ๆ ที่ยังไม่มีการป้อนสัญญาณอินพุตเลย) ดังนั้นการนำวงจรในรูปที่ 2.18 มาใช้ โดยมีการต่อตัวต้านทานป้อนกลับขนานกับตัวเก็บประจุจะทำให้วงจรมีเสถียรภาพดีขึ้น และจะมีค่าของอัตราขยายตั้งแต่ 10 ถึง 100 โดยมีขนาดของแรงดันเอาต์พุตตามสมการ

$$V_{out} = -\frac{1}{R_{in} C_F} \int_0^t dV_{in} dt$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 แสดงวงจรอินทิเกรต

โดยเครื่องหมาย  $\int_0^t$  แสดงการอินทิเกรต และ  $dt$  คือช่วงเวลาในการอินทิเกรต

## 2.4 เพาเวอร์มอสเฟต

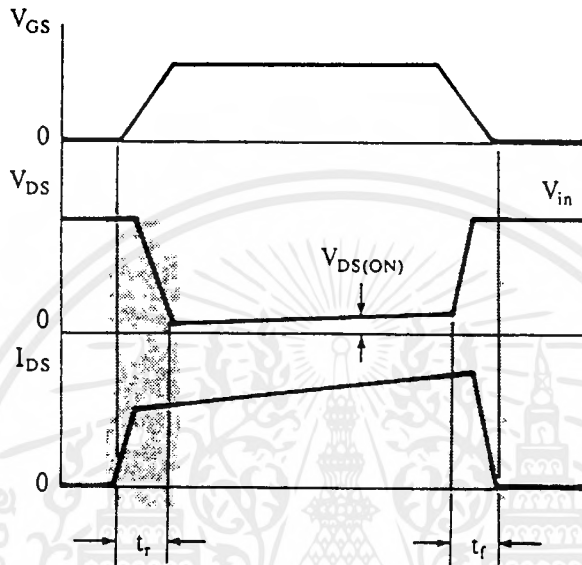
เพาเวอร์มอสเฟต (mosfet power transistor) สามารถทำงานได้ที่ความถี่สูง ตั้งแต่ 50 กิโลเฮิร์ตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิร์ตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีกซึ่งจะเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟตให้ทำงานได้จากไอซีควบคุมเช่น UC3842 โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ ไบโพลาร์เพาเวอร์ทรานซิสเตอร์ในตลาดอุตสาหกรรมปัจจุบัน

โครงสร้างของเพาเวอร์มอสเฟตจะเป็นไปได้ทั้งในลักษณะ N-channel และ P-channel อย่างไรก็ตาม ในที่นี้จะกล่าวถึงเฉพาะเพาเวอร์มอสเฟตชนิด N-channel เท่านั้น

### 2.4.1 กำล้างานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

กำล้างานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงาน จะเป็นไปได้ 2 ลักษณะเช่นเดียวกับ ไบโพลาร์เพาเวอร์ทรานซิสเตอร์ คือ กำล้างานสูญเสียขณะเปลี่ยนสถานะและกำล้างานสูญเสียขณะนำกระแส แต่สำหรับเพาเวอร์มอสเฟตจะมีช่วงเวลาดำเนินการนำกระแส และช่วงเวลาดำเนินการนำกระแสสั้นกว่า ไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟต

จะไม่มีประจุสะสมเกิดขึ้นจึงไม่มีปัญหาในลักษณะเดียวกันไบโเพพาเวอร์ซิสเตอร์ อย่างไรก็ตามเพพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะมันนำกระแสค่อนข้างสูง การสูญเสียเพพาเวอร์มอสเฟตขณะนำกระแสจึงสูงกว่าไบโพลาร์เพพาเวอร์ทรานซิสเตอร์ รูปที่ 2.19 แสดงลักษณะการตอบสนองของเพพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิตช์



รูปที่ 2.19 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส ในส่วนที่แรงจะเป็นส่วนที่จะเกิดกำลังสูญเสียในรูปความร้อนได้สูง ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิร์ตซ์ การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส (turn off time) กับช่วงเวลาเริ่มนำกระแส (turn on time) ของเพพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย ดังนั้นกำลังงานสูญเสียของเพพาเวอร์มอสเฟตขณะทำงาน  $P_D$  จะมีค่าเท่ากับ

$$P_D = P_{SW(on)} + P_{SW(off)} + P_C \quad (2.12)$$

$$P_{SW(on)} = \frac{0.5I_{PK(on)}V_{in} \cdot t_r}{T} \quad (2.13)$$

$$P_{SW(off)} = \frac{0.5I_{PK(off)}V_{in} \cdot t_f}{T} \quad (2.14)$$

$$P_C = I_{D_{rms}}^2 \times R_{DS(on)}(T_j) \quad (2.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

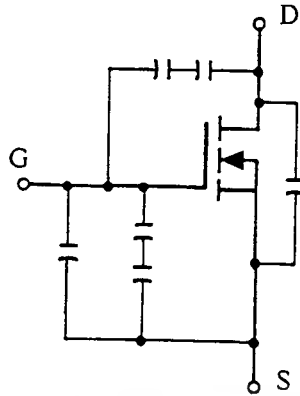
เมื่อ $P_{SW(on)}$	คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต
$P_{SW(off)}$	คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต
$P_C$	คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต
$I_{PK(on)}$	คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส
$I_{PK(off)}$	คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส
$I_{D_{rms}}$	คือ ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน
$R_{DS(on)} (T_j)$	คือ ค่าความต้านทานระหว่างเดรนและซอร์สที่อุณหภูมิรอยต่อสูงสุดขณะทำงานของเพาเวอร์มอสเฟต
$t_r$	คือ ช่วงเริ่มนำกระแสของเพาเวอร์มอสเฟต
$t_f$	คือ ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

## 2.4.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

การขับเพาเวอร์มอสเฟตให้นำกระแสที่แตกต่างจากการขับกระแสไบโพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบแอสที่แตกต่างกัน สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่านคอลเล็กเตอร์และอิมิตเตอร์ได้ ก็ต่อเมื่อมีกระแสไบแอสไหลผ่านที่เบสและอิมิตเตอร์แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อแรงดันตกคร่อมที่ขาเกตและซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมัน แต่ใช้กระแสต่ำ การขับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่าย และยุ่งยากน้อยกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก อย่างไรก็ตาม เพื่อให้เพาเวอร์มอสเฟตทำงานได้อย่างมีประสิทธิภาพสูงสุด จึงจำเป็นต้องศึกษาเงื่อนไขต่างๆสำหรับการบังคับให้เพาเวอร์มอสเฟตนำกระแส เป็นอันดับแรกเสียก่อน

### 2.4.2.1 ค่าความจุไฟฟ้าด้านอินพุท (Input Capacitor)

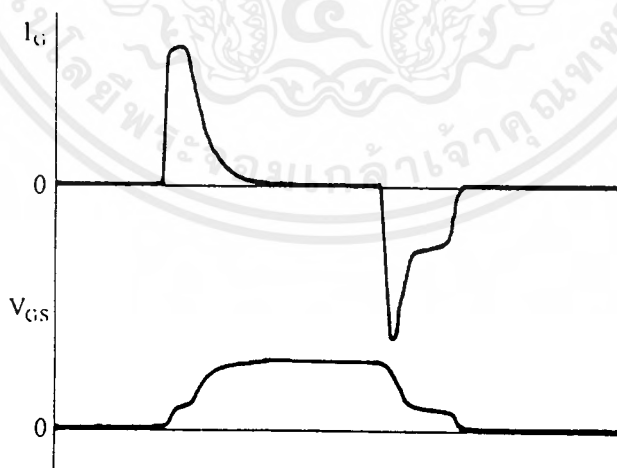
เนื่องจากลักษณะโครงสร้างภายในตัวเพาเวอร์มอสเฟตจึงเหมือนกับมีตัวเก็บประจุต่ออยู่รอบๆขาต่างๆของมันดังรูปที่ 2.20



รูปที่ 2.20 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต

ตัวเก็บประจุเหล่านี้ บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเสียก่อน เพื่อให้แรงดันตกคร่อมที่ขาเกต  $V_{gs}$  มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจะเริ่มนำกระแสในทางกลับกันการหยุดการนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุออกไปจนแรงดันตกคร่อมที่ขาเกต  $V_{gs}$  มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงหยุดนำกระแสลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังในรูปที่ 2.21

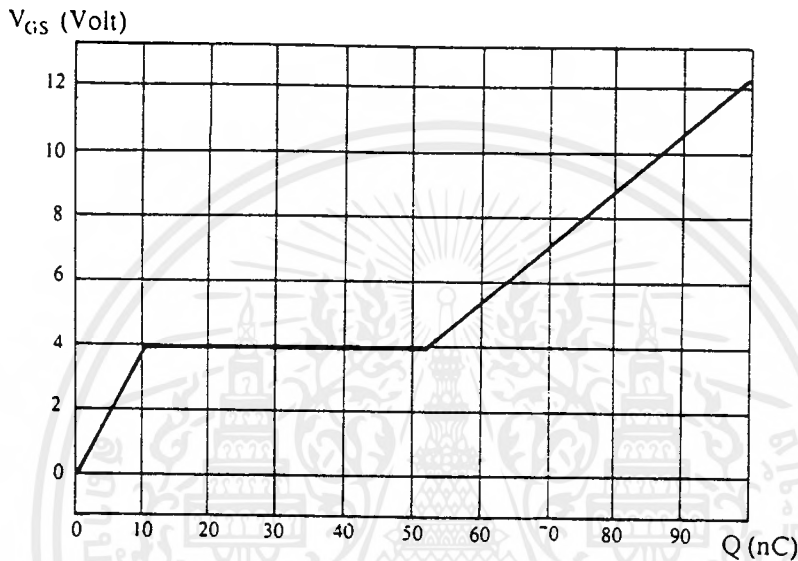
โดยทั่วไปแล้ว ค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน



รูปที่ 2.21 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไบแอสให้นำกระแส

### 2.4.2.2 การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของค่าแรงดัน  $V_{GS}$  ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือเรียกว่า Gate Charge Chart มาในค่าชิตด้วย (รูปที่ 2.22) กราฟนี้มักมีประโยชน์มากในการคำนวณค่ากระแสไบแอสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต



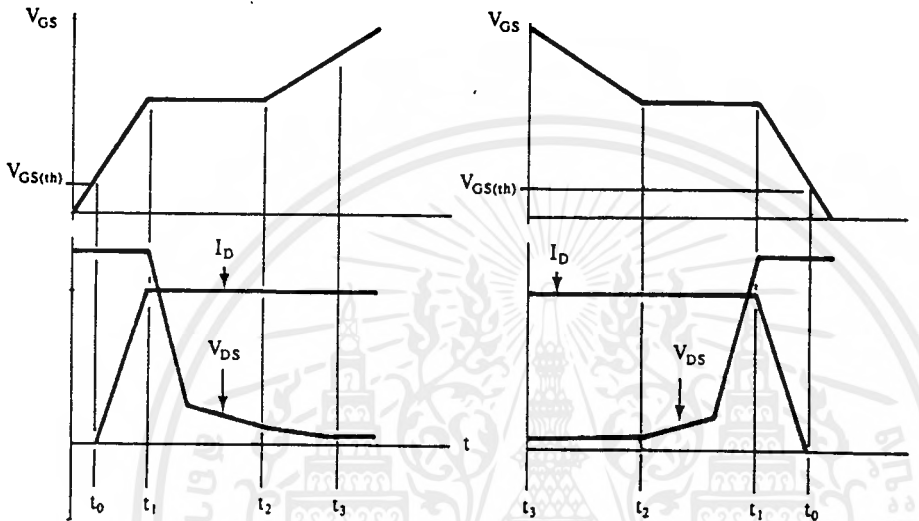
รูปที่ 2.22 แสดงตัวอย่างของ Gate Charge Chart

ลักษณะของกราฟจะแบ่งออกได้เป็น 3 ช่วง ตามผลของประจุที่เพิ่มขึ้นคือ

1. ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (turn on delay)  $t_0$
2. ช่วงเวลาเริ่มนำกระแส (rise time)  $t_1 - t_0$
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge time)  $t_2 - t_1$

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์จประจุที่ขาเกต จนกระทั่งพ้นช่วงเวลาหน่วงก่อนเริ่มนำกระแสเมื่อแรงดันที่ขาเกตมากกว่า แรงดันขีดเริ่ม ( $V_{GS(th)}$ ) จึงจะเริ่มมีกระแสไหลผ่านเดรนและซอร์สที่เวลา  $t_0$  ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ  $t_1$  แรงดันตกคร่อมเดรนและซอร์ส  $V_{DS}$  จึงมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เปอร์เซ็นต์ จนถึงเหลือเพียง 10 เปอร์เซ็นต์ของค่าแรงดันตกคร่อม  $V_{DS}$  สูงสุด เพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ในช่วงเวลาเริ่มนำกระแส  $t_1$  ถึง  $t_2$  นี้เอง และแรงกตกคร่อมที่ขาเกต  $V_{GS}$  จะคงที่ จนกว่าเพาเวอร์มอสเฟตจะสามารถนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 2.23 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างเดรนและซอร์สจะมีค่าลดลงได้เรื่อยๆ หากปล่อยให้มีการสะสมประจุ

ต่อไปในช่วงเวลา  $t_2$  ถึง  $t_3$  แต่ประจุสะสมที่เพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มที่ขุดนำกระแส เนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลานานในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มขุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย



รูปที่ 2.23 แสดงลักษณะการชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส (ก) และผลเมื่อเริ่มขุดนำกระแสของเพาเวอร์มอสเฟต (ข)

เนื่องจากเพาเวอร์มอสเฟตไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดการนำกระแสของเพาเวอร์มอสเฟตจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มขุดนำกระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมมากในช่วงเวลา  $t_2$  ถึง  $t_3$  การขุดนำกระแสจะมีช่วงเวลาหน่วงเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินทิ้งไป

จากกราฟในรูปที่ 2.21 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จะนำมาหาค่าช่วงเวลาเริ่มนำกระแส  $t_r$  และช่วงเวลาเริ่มขุดนำกระแส  $t_f$  ได้จาก

$$t = \frac{Q_G}{I_G} \quad (2.16)$$

เมื่อ  $Q_G$  คือ ค่าประจุที่ได้จากกราฟ เป็นคูลอมบ์

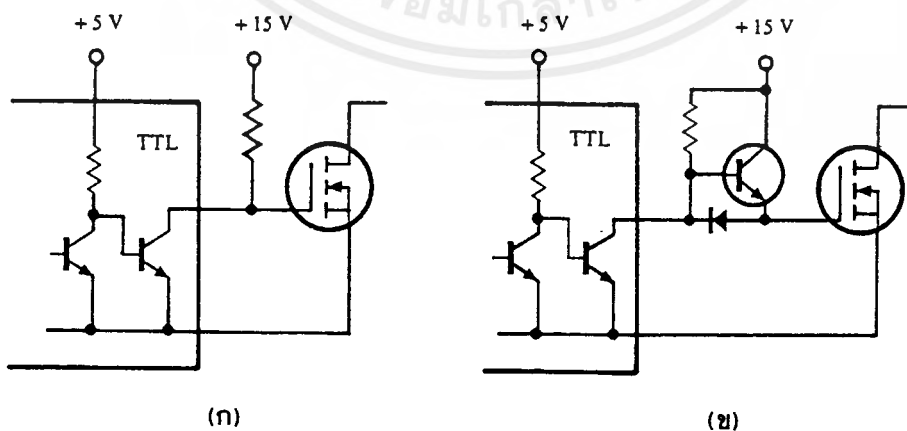
$I_G$  คือ ค่ากระแสที่ใช้ชาร์จประจุที่ค่ากระแสคงที่ เป็นแอมป์

**หมายเหตุ** กราฟ Gate Charge Chart ที่ได้จากค่าจำกัด ปกติในการวัดผู้ผลิตจะกำหนดให้กระแสเกต  $I_G$  สำหรับซาร์จประจุมีค่าคงที่ ในการใช้งานจริงแล้ว วงจรขับเพาเวอร์มอสเฟตอาจให้ค่า  $I_G$  ไม่คงที่ จึงจำเป็นต้องใช้ข้อมูลทีนอกเหนือจากข้อมูลใน Gate Charge Chart ซึ่งจะไม่บอกกล่าวในที่นี้ อย่างไรก็ตามถ้าสามารถออกแบบวงจรขับเพาเวอร์มอสเฟตให้จ่ายกระแสได้มากพอ การคำนวณที่ได้จากสมการ (2.16) ก็นับได้ว่าใกล้เคียงจะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการซาร์จประจุคายประจุที่ขาเกต วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายและรับกระแส (source and sink) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วย และต้องให้แรงดันตกคร่อมที่ขาเกต  $V_{gs}$  ค่ามากพอ เพื่อที่เพาเวอร์มอสเฟตจะทำงานได้อย่างเต็มที่ด้วย (ประมาณ 10 โวลต์)

### 2.4.3 วงจรขับเพาเวอร์มอสเฟตด้วย TTL

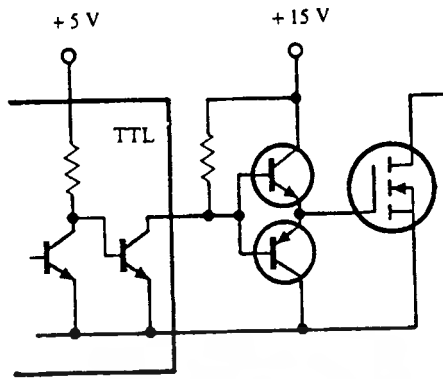
การขับเพาเวอร์มอสเฟตจากไอซี TTL โดยตรงนั้นเป็นไปได้ แต่ไอซี TTL มีขีดจำกัดในการจ่ายและรับกระแสของมันที่เอาต์พุต ซึ่งจะมีผลโดยตรงต่อความเร็วในการเปลี่ยนสถานะของเพาเวอร์มอสเฟตและทำให้เกิดกำลังงานสูญเสียสูงได้ การต่อวงจรขับเพาเวอร์มอสเฟตด้วยไอซี TTL จึงจำเป็นต้องเพิ่มตัวอุปกรณ์อื่น ๆ เพื่อช่วยให้เกิดการเปลี่ยนสถานะของเพาเวอร์มอสเฟตเป็นไปได้อย่างรวดเร็ว

รูปที่ 2.24 (ก) แสดงการต่อวงจรขับเพาเวอร์มอสเฟตด้วยไอซี TTL ที่มีเอาต์พุตเป็นแบบคอลเล็กเตอร์เปิดการต่อพูลอัพริซิสเตอร์เข้าช่วย จะทำให้มีแรงดันสูงพอที่จะขับ เพาเวอร์มอสเฟตให้ทำงานและการหยุดนำกระแสของเพาเวอร์มอสเฟตเป็นไปได้อย่างเร็วขึ้น อย่างไรก็ตามความเร็วขณะเริ่มนำกระแสนี้ยังมีค่าจำกัดอยู่ เนื่องจากกระแสนี้ยังถูกจำกัดด้วยพูลอัพริซิสเตอร์



รูปที่ 2.24 (ก) , (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

รูปที่ 2.24 (ก) แสดงการขับเพาเวอร์มอสเฟตให้นำกระแสด้วยไอซี TTL และฟูลอ์ฟริซิสเตอร์

- (ข) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาในวงจรรูป 2.24 (ก) เพื่อเพิ่มความเร็วขณะเริ่มนำกระแส และ
- (ค) แสดงการต่อทรานซิสเตอร์เพิ่มเข้ามาอีก 1 ตัวในวงจรรูป 2.24 (ข) เพื่อเพิ่มความเร็วในขณะเริ่มหยุดนำกระแส

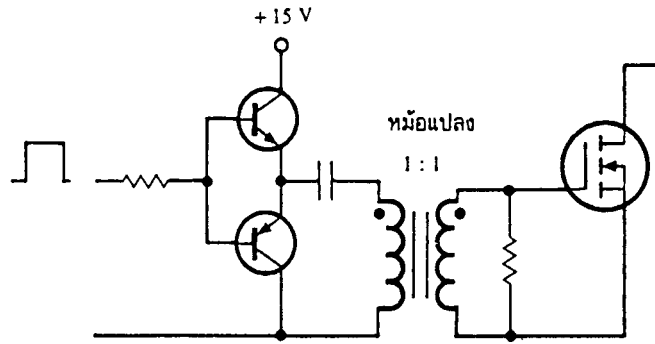
การต่อทรานซิสเตอร์เพิ่มเข้ามาดังในรูปที่ 2.24 (ข) ทรานซิสเตอร์จะช่วยจ่ายกระแสได้มากขึ้นทำให้ความเร็วขณะเริ่มนำกระแสของเพาเวอร์มอสเฟตดีขึ้น และลดกำลังงานสูญเสียในตัวไอซี TTL ด้วย เพื่อให้การคายประจุที่ขาเกิดเป็นไปอย่างรวดเร็ว การเพิ่มทรานซิสเตอร์เข้ามาในวงจรอีก 1 ตัว ก็จะทำให้ความเร็วในขณะหยุดนำกระแสเป็นไปได้อย่างรวดเร็วมากขึ้น

ทรานซิสเตอร์ที่ใช้สามารถใช้ทรานซิสเตอร์กำลังต่ำ เช่น เบอร์ 2N 2222A และเบอร์ 2N 2907 ก็สามารถทำให้วงจรขับจ่ายและรับกระแสได้ถึง 800 มิลลิแอมป์ ซึ่งก็นับว่าเพียงพอแล้ว

#### 2.4.4 วงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลง

ในกรณีวงจรคอนเวอร์เตอร์แบบฮาล์ฟบริดจ์และฟูลบริดจ์ วงจรขับเพาเวอร์มอสเฟตตัวบนและตัวล่างต้องแยกกราวด์ออกจากกัน และอาจจำเป็นต้องใช้หม้อแปลง หรือในกรณีที่ต้องการขับเพาเวอร์มอสเฟตมากกว่าหนึ่งตัวพร้อมกัน ก็อาจต้องใช้หม้อแปลงช่วย

การต่อหม้อแปลงพันส์เข้ากับขาเกตและวงจรควบคุมโดยตรงอาจเกิดปัญหาการเลื่อนระดับของแรงดันที่เอาท์พุทหม้อแปลง และอาจมีปัญหาในการทำงานของเพาเวอร์มอสเฟตได้ การต่อวงจรขับเพาเวอร์มอสเฟตด้วยหม้อแปลงควรทำได้ในลักษณะดังรูปที่ 2.25



รูปที่ 2.25 แสดงตัวอย่างการจัดวงจรขับเพาเวอร์มอสเฟตให้นำกระแสด้วยหม้อแปลง

#### 2.4.5 ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต

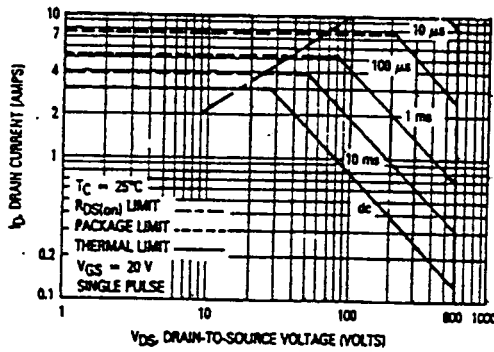
สำหรับเพาเวอร์มอสเฟต การเกิดเซชันคาร์เรียเบรคดาวน์เช่น ในไบโพลาร์เพาเวอร์ทรานซิสเตอร์จะไม่เกิดขึ้น เพราะค่าความต้านทานระหว่างเดรนและซอร์สขณะนำกระแส  $R_{ds(on)}$  ของมันจะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิเพิ่มขึ้น ทำให้กระแสที่ไหลผ่านมีค่าน้อยลง ต่างจากกรณีไบโพลาร์ทรานซิสเตอร์ขณะเกิดเซชันคาร์เรียเบรคดาวน์ เมื่ออุณหภูมิเพิ่มขึ้นกระแสจะไหลมากยิ่งขึ้นซึ่งจะเกิดการพังเสียหายได้อย่างรวดเร็ว เพาเวอร์มอสเฟตจึงมีพิทักดความปลอดภัยในกราฟ SOA กว้างกว่าเมื่อเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ และเนื่องจากเพาเวอร์มอสเฟตไม่เกิดเซชันคาร์เรียเบรคดาวน์ อัตราทนกำลังสูญเสียสูงสุดของมันจะถูกจำกัดด้วยค่าความร้อนที่เกิดที่รอยต่อภายในตัวมันเท่านั้น

##### 2.4.5.1 พิกัดปลอดภัย FBSOA

ขีดจำกัดกำลังที่พิทักดปลอดภัย FBSOA ของเพาเวอร์มอสเฟตนั้น อาจแบ่งออกได้เป็น 4 ลักษณะดังนี้คือ

1. ขีดจำกัดแรงดันตกคร่อมเดรนและซอร์ส  $V_{ds}$  สูงสุดที่สามารถทนได้ (Maximum Drain-Source Voltage)
2. ค่ากระแสเดรน  $I_d$  สูงสุดที่สามารถไหลผ่านได้ และไม่ทำให้โครงสร้างภายในเสียหาย (Thermal Limit)
3. ขีดจำกัดเนื่องจากค่าความต้านทานขณะนำกระแส ( $R_{ds(on)}$  Limit)
4. ขีดจำกัดการระบายความร้อนของตัวถัง (Package Limit)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



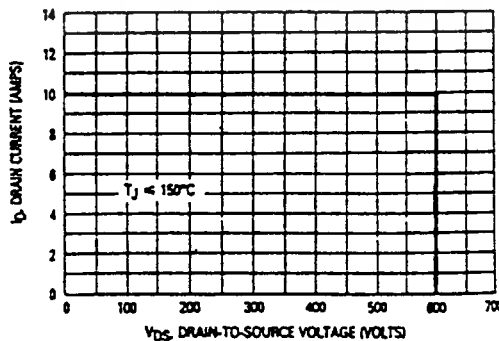
รูปที่ 2.26 แสดงตัวอย่างกราฟพิทัดปลอดภัย FBSOA ของเพาเวอร์มอสเฟต

ตัวอย่างกราฟ FBSOA ของเพาเวอร์มอสเฟต แสดงไว้ในรูปที่ 2.26 และเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ การระวังไม่ให้เกิดเรื่องไขที่ทำให้เพาเวอร์มอสเฟตต้องทำงานภายนอกพิทัดของกราฟ FBSOA เป็นสิ่งสำคัญแล้ว ผู้ออกแบบจะต้องให้ความสนใจก่อนการเลือกเพาเวอร์มอสเฟตมาใช้งานของวงจรที่ออกแบบด้วย

#### 2.4.5.2 พิทัดความปลอดภัย SSOA

SSOA (Switching safe Operation Area) เป็นกราฟแสดงพิทัดกระแสและพิทัดแรงดันที่ปลอดภัยของเพาเวอร์มอสเฟตขณะเปลี่ยนสถานะ การใช้งานที่ปลอดภัยทั้งในช่วงเวลาเริ่มจะนำกระแส และช่วงเวลาหยุดนำกระแสของเพาเวอร์มอสเฟต

ปกติกราฟ SSOA จะใช้เพื่อพิจารณาเงื่อนไขปลอดภัยของเพาเวอร์มอสเฟต ตัวอย่างกราฟ SSOA แสดงไว้ในรูปที่ 2.27



รูปที่ 2.27 แสดงตัวอย่างกราฟพิทัดปลอดภัย SSOA ของเพาเวอร์มอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3

#### การออกแบบและวงจรที่ใช้ในการสร้าง

##### 3.1 แหล่งจ่ายแรงดันดีซีลิงค์ (DC link)

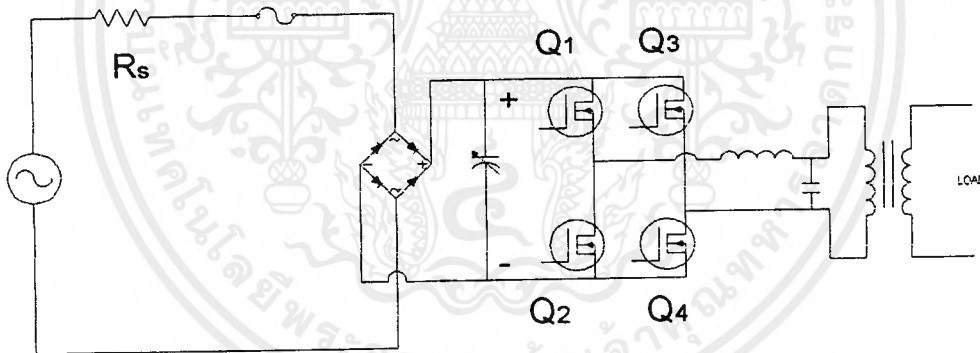
ป้อนไฟกระแสสลับ (ไฟบ้าน 220 volt) เข้าไป ผ่านฟิวส์ และ  $R_s$  ซึ่ง  $R_s$  จะช่วย limit กระแสกระชากผ่านบริดจ์เรกติไฟร์ ใช้ตัวเก็บประจุความถี่สูงขนานกับความต้านทาน เพื่อลดผลกระทบจาก transient

ค่าของตัวเก็บประจุเป็นค่าที่เราจะมีการปรับเปลี่ยน เพื่อศึกษาผลกระทบของ ripple ดัง

รูปที่ 3.1

##### 3.2 วงจรกำลัง

ในโครงการนี้ใช้อินเวอร์เตอร์แบบฟูลบริดจ์ในการแปลงผันไฟตรงให้เป็นแรงดันไฟสลับ โดยใช้ มอสเฟตเป็นตัวสวิตช์



รูปที่ 3.1 วงจรกำลังของวงจรอินเวอร์เตอร์

การทำงานของวงจรเราจะใช้สัญญาณควบคุมมอสเฟต ทั้ง 4 ตัวเป็นแบบไบโพลาร์ สวิตช์ซึ่ง คือ จะทำให้มอสเฟต นำกระแสพร้อมกันเป็นคู่ โดย มอสเฟต ที่อยู่บนกึ่งเดียวกันจะไม่ นำกระแสพร้อมกันจากรูปที่ 3.1 คือ มอสเฟต ตัวที่ 1 กับ 4 จะทำงานพร้อมกันและเมื่อ 1 กับ 4 หยุดการนำกระแสแล้วมอสเฟตตัวที่ 2 กับ 3 จะนำกระแสแทนที่และทำงานสลับกันไปเรื่อย ๆ

ส่วนไดโอดที่ทำหน้าที่เป็นคอมมิวเตตติ้งไดโอดให้กับวงจร โดย

1. ป้องกันการเกิดแรงดันสไปค์ขณะที่มอสเฟต เริ่มหยุดนำกระแสเนื่องจากความเหนี่ยวนำแฝงในตัวเหนี่ยวนำ โดยพลังงานที่สะสมในตัวเหนี่ยวนำนี้จะถูกถ่ายทอดไปยังภาคอินพุตด้วยคอมมิวเตตติ้งไดโอด จะไม่ทำให้เกิดแรงดันสไปค์ก็ต่อเมื่อมอสเฟต หยุดนำกระแส
2. เป็นการลดค่าแรงดันที่ตกคร่อมมอสเฟตขณะหยุดนำกระแส ที่มีผลมาจากตัวเหนี่ยวนำกลับขั้วเพื่อป้องกันมอสเฟต

### 3.3 ตัวกรอง O/P LC Low pass filter

การออกแบบตัวเหนี่ยวนำและตัวเก็บประจุในวงจรกรองความถี่ด้านเอาต์พุต

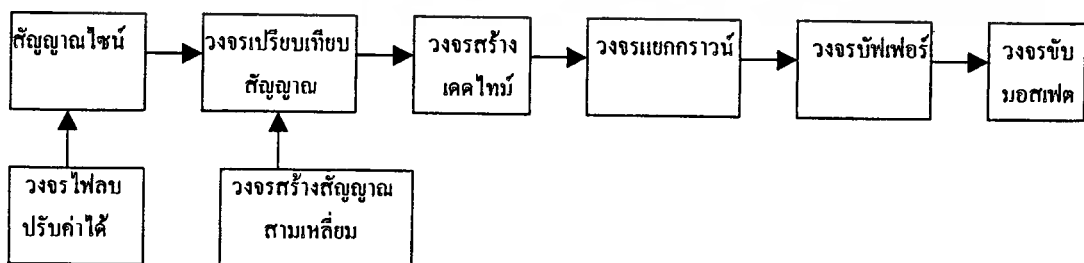
วงจรที่เราใช้ในการกรองสัญญาณที่ออกจากอินเวอร์เตอร์ เราจะใช้วงจรกรองที่ผ่านได้เฉพาะความถี่ต่ำ (Low pass filter) เนื่องจากวงจรสวิทซ์ซึ่งที่ความถี่ 5 kHz ดังนั้นในโครงงานนี้จะออกแบบให้วงจรกรองคัทออฟ (cut off) ที่ความถี่ 1 kHz เราต้องเลือกค่าเหนี่ยวนำและตัวเก็บประจุที่เหมาะสมกับความถี่คัทออฟ ซึ่งจากรูปที่ 3.1 L และ C ในส่วนของวงจร Low Pass Filter เรากำหนดให้  $C = 10 \mu\text{F}$

$$\text{จะได้ค่า } L \approx 2.33 \text{ mH}$$

### 3.4 วงจรควบคุม

#### 3.4.1 โครงสร้างของวงจรควบคุม

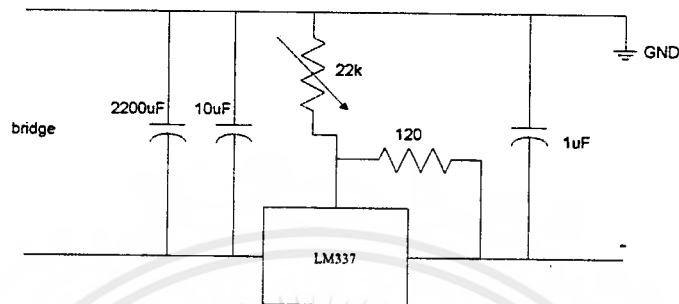
ในโครงงานนี้ควบคุมมอสเฟต ทั้ง 4 ตัว โดยวิธีการมอดูเลตตามความกว้างพัลส์แบบไซน์ (Sinusoidal pulse width Modulate) โดยการควบคุม มอสเฟต ทั้ง 4 ตัว มีลักษณะเป็นแบบ Bipolar คือ มอสเฟตจะทำงานพร้อมกันเป็นคู่ ๆ สลับกันโดยที่กิ่งเดียวกันจะไม่สามารถทำงานพร้อมกันได้ โดยจะมีโครงสร้างของวงจรควบคุมดังรูปที่ 3.2



รูปที่ 3.2 แสดงบล็อกไดอะแกรมของโครงสร้างวงจรควบคุม

### 3.4.2 วงจรเรกกูเลเตอร์ไฟลอปที่ปรับค่าได้

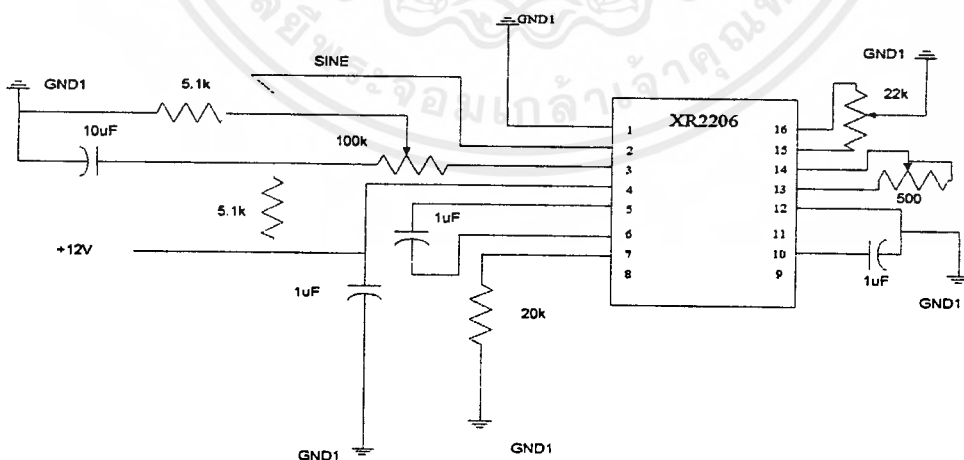
โดยวงจรนี้จะต่ออนุกรมเข้ากับวงจรสร้างสัญญาณไซน์ (XR2206) เพื่อที่เราจะสามารถลดระดับสัญญาณไซน์ให้ขึ้นลงได้ วงจรที่ต่อจะเป็นดังรูปที่ 3.3



รูปที่ 3.3 แสดงวงจรไฟลอปปรับค่าได้

### 3.4.3 วงจรสร้างสัญญาณไซน์

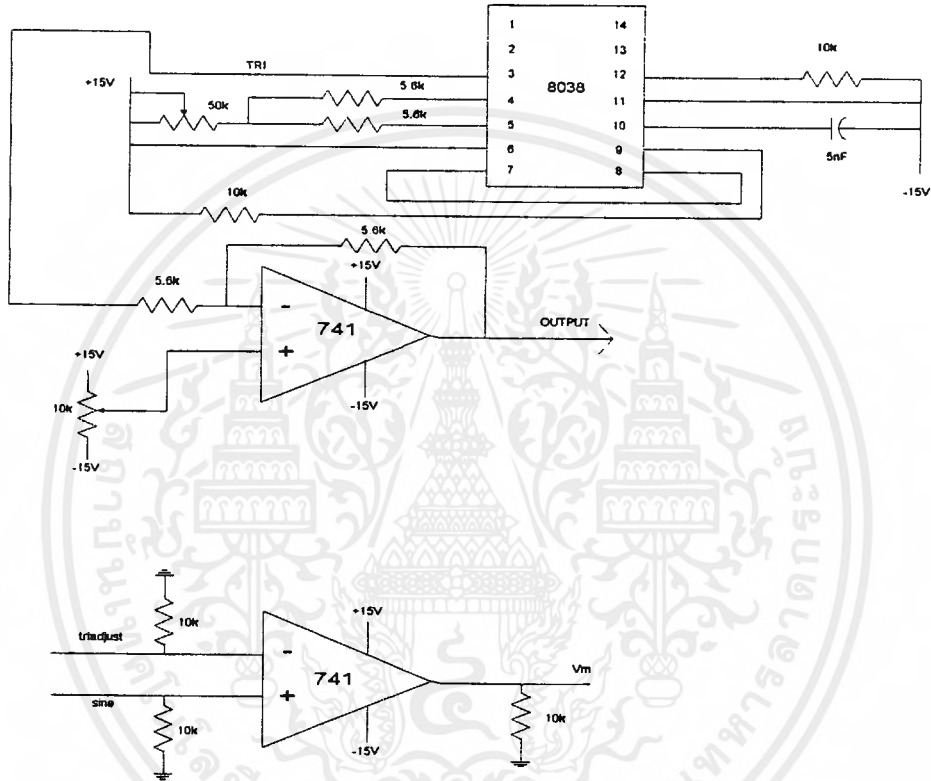
ใช้ IC XR2206 เป็นตัวกำเนิดสัญญาณไซน์ 50 Hz ที่สามารถปรับแอมพลิจูดและความถี่ได้ ซึ่งสัญญาณไซน์ที่ออกจาก IC XR2206 นี้จะเป็นสัญญาณไซน์ที่ขึ้นอยู่กับไฟตรงบวกประมาณ 7 โวลต์ ดังนั้นเพื่อที่เราจะสามารถลดระดับสัญญาณไซน์ลงมา และสามารถเปลี่ยนระดับสัญญาณไซน์ได้เราจึงต่อวงจรเรกกูเลเตอร์ไฟลอปที่สามารถปรับค่าแรงดันได้อนุกรมเข้ากับวงจรนี้ วงจร XR2206 มีการต่อวงจรอุปกรณ์ต่าง ๆ ดังรูปที่ 3.4



รูปที่ 3.4 แสดงการต่ออุปกรณ์ต่าง ๆ เข้ากับ XR2206 เพื่อสร้างสัญญาณไซน์

### 3.4.4 วงจรสร้างสัญญาณสามเหลี่ยม

สัญญาณสามเหลี่ยมสร้างโดยใช้ IC เบอร์ ICL8038 ใช้ R ปรับค่าได้ เพื่อให้สามารถปรับความถี่ได้ตามต้องการสามเหลี่ยมเอาต์พุตที่ออกมา จะนำมาผ่าน LM741 เพื่อให้สามารถเปลี่ยนระดับสัญญาณสามเหลี่ยมได้ ดังรูปที่ 3.5



รูปที่ 3.5 (บน) แสดงวงจรสร้างสัญญาณสามเหลี่ยมและส่วนที่ยกระดับสัญญาณ  
(ล่าง) แสดงวงจร Modulation โดยใช้ LM741 เป็นคอมพาราเตอร์

### 3.4.5 วงจร MODULATION

จะใช้การ modulation ของไซน์กับสามเหลี่ยมโดยใช้ออปแอมป์ LM741 เป็นวงจรคอมพาราเตอร์อย่างง่าย โดยนำสัญญาณสามเหลี่ยมมาเข้าขาลบ สัญญาณไซน์ มาเข้าขาบวกของออปแอมป์ แสดงได้ดังรูปที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



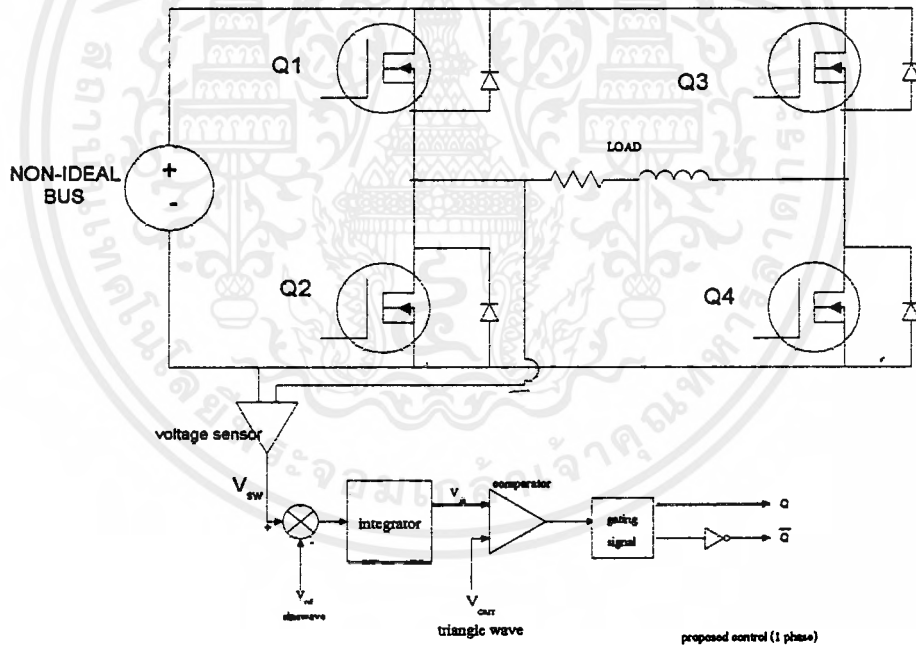
## บทที่ 4

### การซิมูเลทและผลการซิมูเลทวงจรควบคุมและวงจรกำลัง

#### 4.1 บทนำ

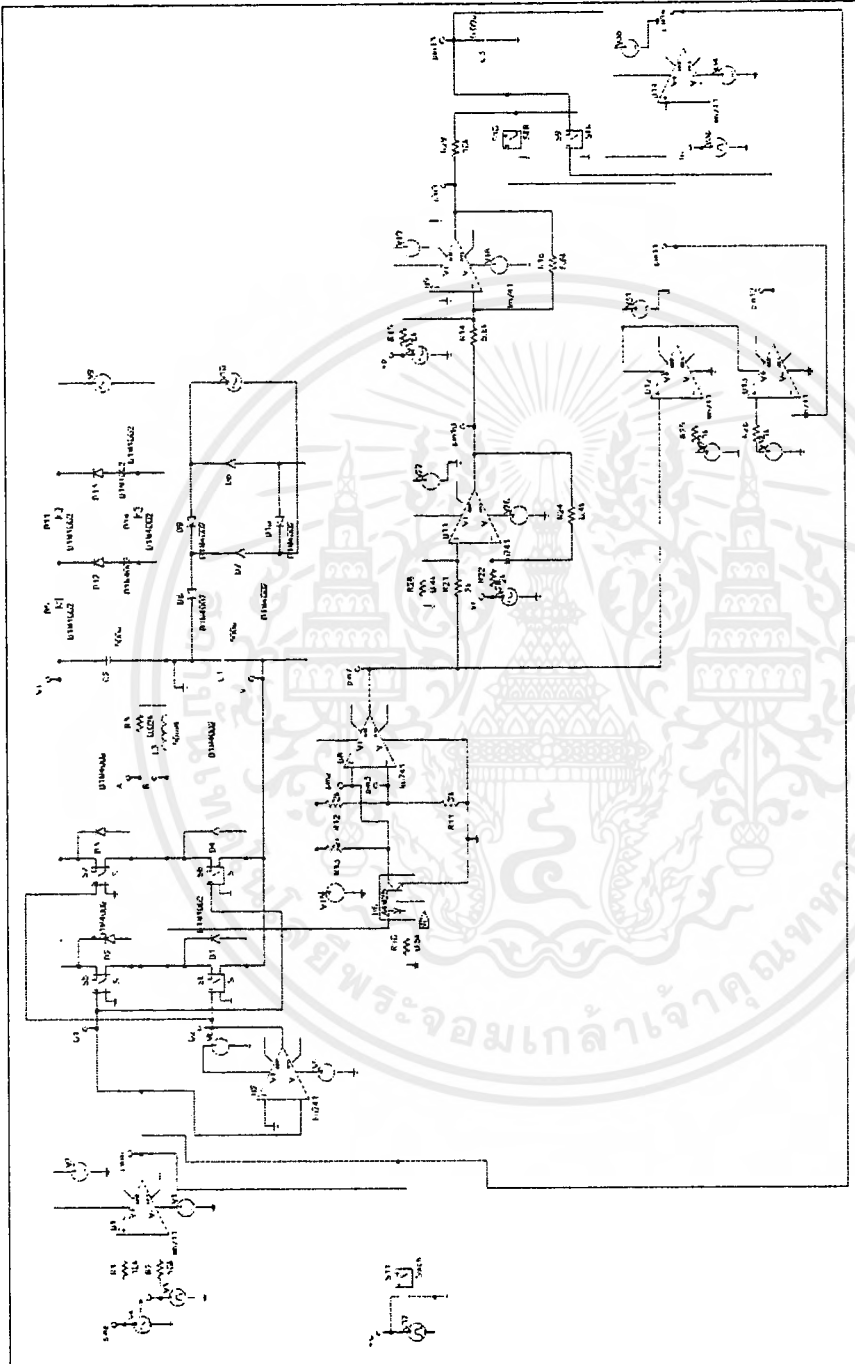
ในบทนี้จะเป็นการเสนอผลการทดลองที่ได้จากการซิมูเลทด้วยโปรแกรมคอมพิวเตอร์ ซึ่งใช้ Program Pspice ซิมูเลทวงจรควบคุมและวงจรกำลังอินเวอร์เตอร์ โดยใช้หลักการทฤษฎีเบื้องต้นที่กล่าวมาแล้วในบทก่อนเป็นพื้นฐานในการออกแบบวงจรควบคุมที่จะนำมาใช้ขับวงจรกำลังอินเวอร์เตอร์ การซิมูเลทวงจรได้มีการเปลี่ยนแปลงค่าพารามิเตอร์ของวงจรเพื่อดูความแตกต่างของสัญญาณว่าเปลี่ยนไปอย่างไร และเพื่อทดสอบการทำงานของวงจรที่ออกแบบว่าสามารถนำไปขับวงจรกำลังอินเวอร์เตอร์ว่าได้หรือไม่ และเปรียบเทียบสัญญาณที่ได้

#### 4.2 ผลการทดลองที่ได้จากการซิมูเลทวงจรควบคุมและวงจรกำลังอินเวอร์เตอร์



รูปที่ 4.1 วงจรอินเวอร์เตอร์ 1 เฟส – พูลบริดจ์และส่วนของอินทิกรัลคอนโทรล

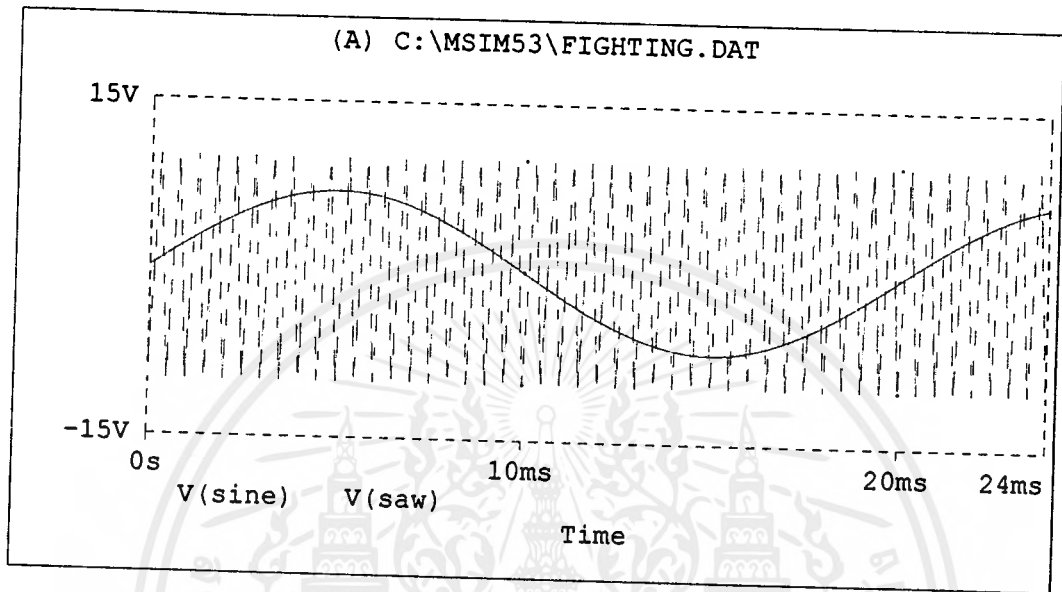
จากรูปที่ 4.1 เป็นการนำเอาสัญญาณคร่อมสวิทช์ตัวต่างมาปรับปรุงเป็นสัญญาณควบคุมอินเวอร์เตอร์ ซึ่งเป็นการฝึกแบบคัลสัญญาณแบบ Closed loop ส่วนรูปที่ 4.2 เป็นวงจรควบคุมที่ใช้ในการซิมูเลท



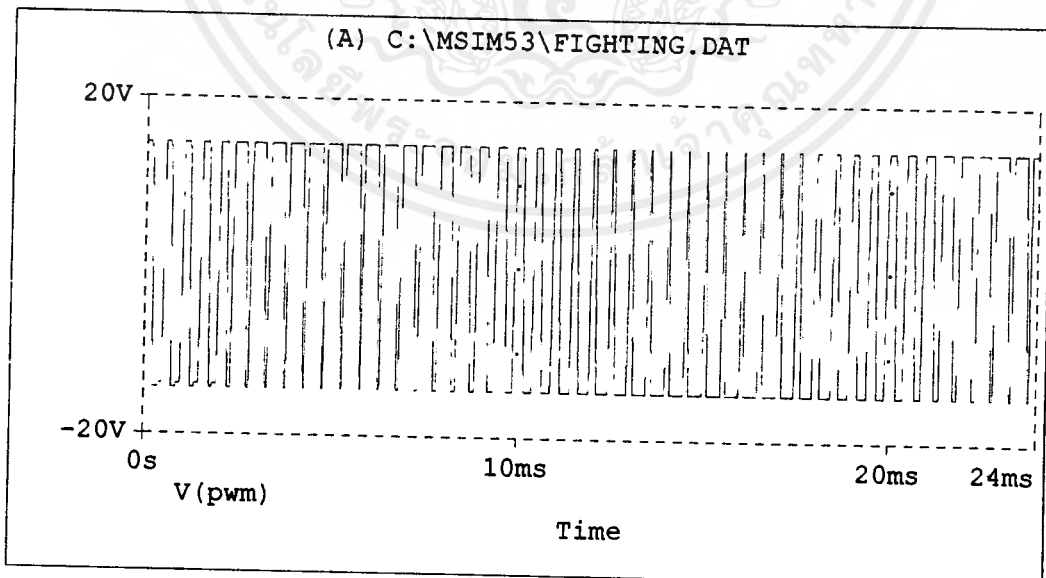
รูปที่ 4.2 วงจรควบคุมที่ใช้ในการรีบูต

เอกสารนี้เป็นเอกสารที่สวอนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการซึ่มเลขของวงจรอินที่ใช่วงจรทั่วไปสร้างสัญญาณพีคดับลิว โดยใช้ความถี่สัญญาณอ้างอิง ( $V_{ref}$ ) ที่ 50 Hz และ ความถี่ของสัญญาณแคเรียร์ ( $V_c$ ) เท่ากับ 2 kHz



รูปที่ 4.3 สัญญาณแรงดันแคเรียร์ ( $V_c$ ) และแรงดันอ้างอิง ( $V_{ref}$ )

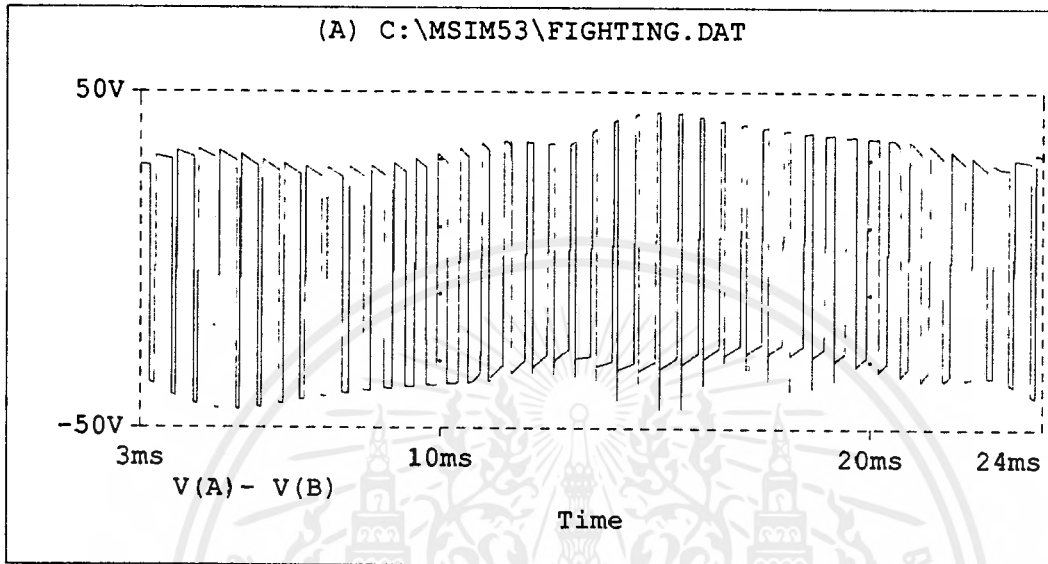


รูปที่ 4.4 สัญญาณเอสพีคดับลิวเอ็ม

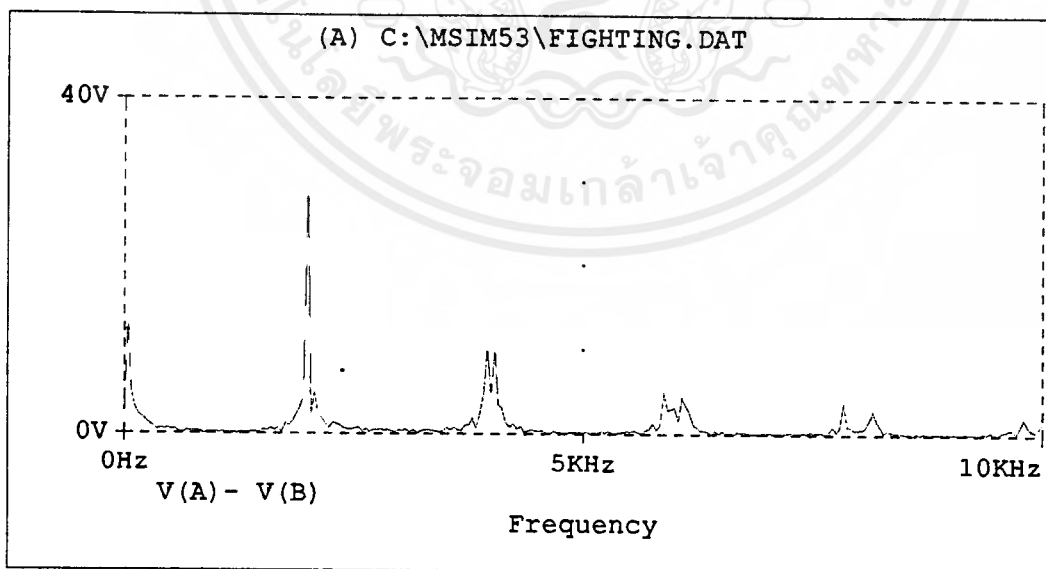
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.1 ผลการซิมูเลตของวงจรอินเวอร์เตอร์กรณี Openloop

##### 4.2.1.1 เมื่อใช้ตัวเก็บประจุกรองดีซีลิ้งค์ 500 $\mu\text{F}$



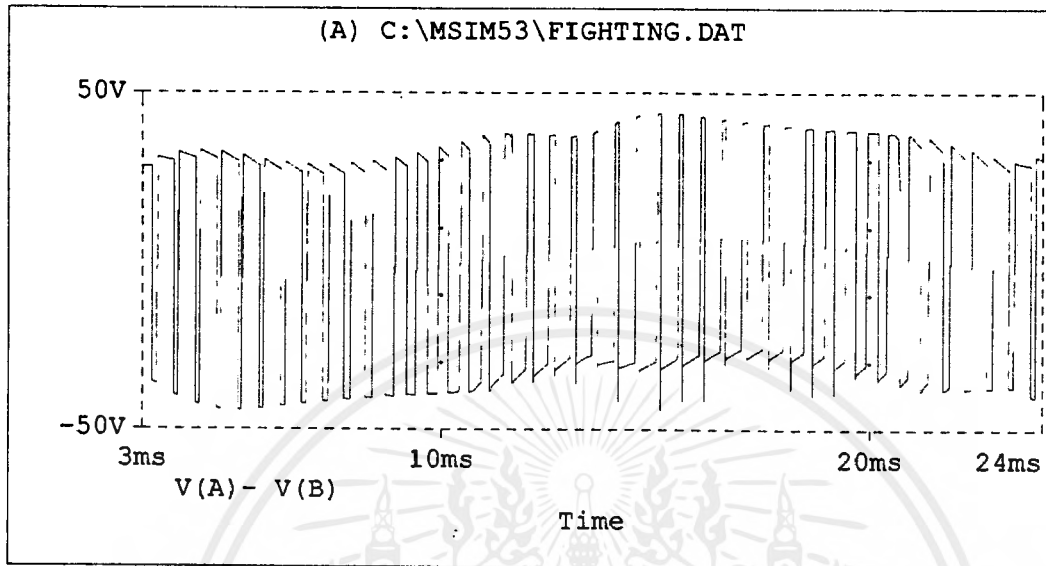
รูปที่ 4.5 สัญญาณแรงดันที่โหลด



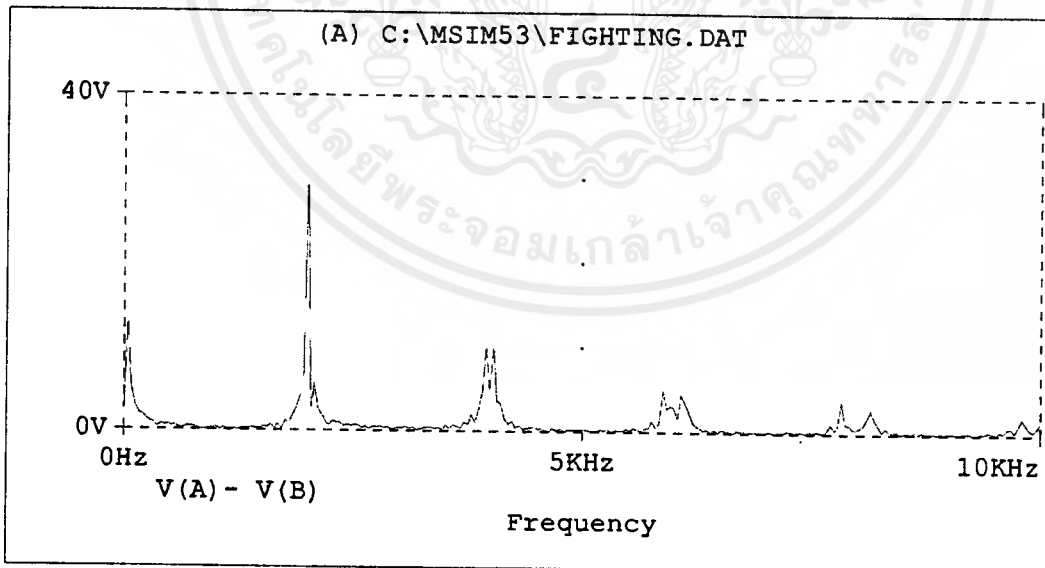
รูป4.6 สัญญาณฟูเรียร์ของแรงดันที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.1.2 เมื่อใช้ตัวเก็บประจุกรองคี่ซีลิ่ง 750 $\mu\text{F}$



รูปที่ 4.7 สัญญาณแรงดันที่โหลด

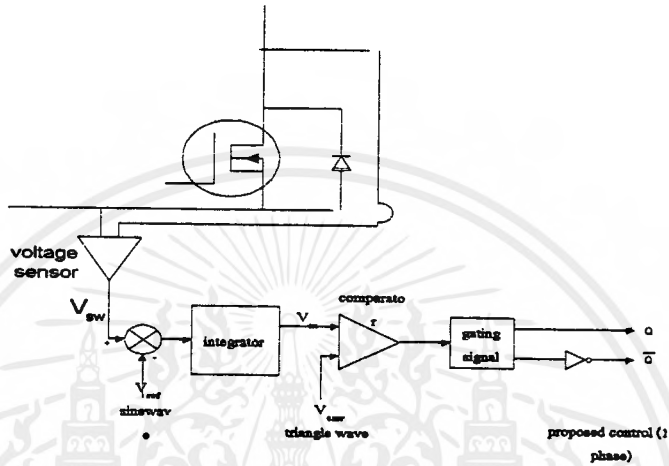


รูปที่ 4.8 สัญญาณฟูเรียร์ของแรงดันที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

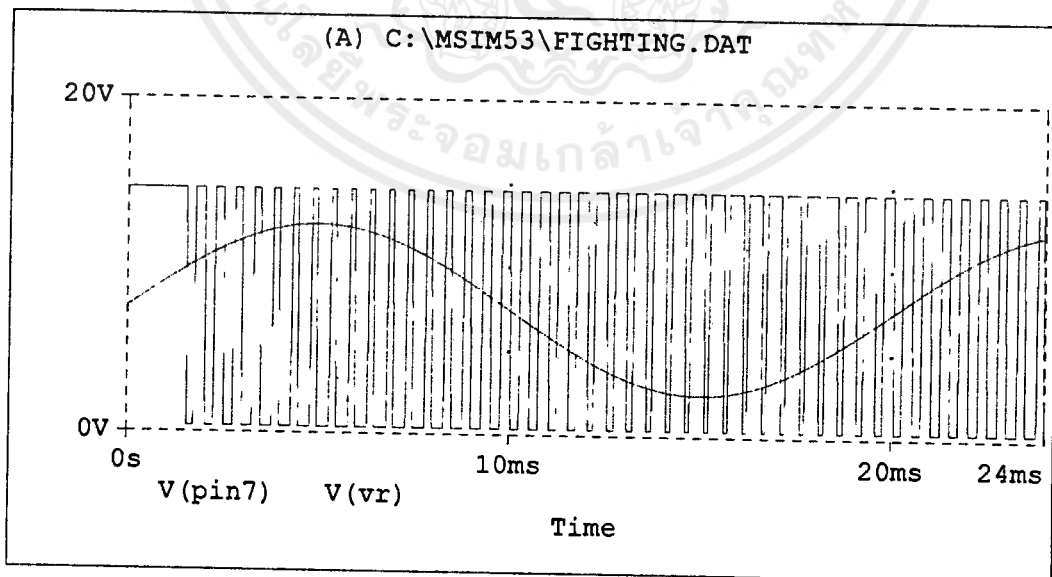
#### 4.2.2 ผลการซึ่มูเลทของวงจรมอเตอร์ที่มีการ Feedback

ผลการซึ่มูเลทหลังจากการ Feedback โดยใช้เทคนิคอินทิกรัลคอนโทรลซึ่งมีลักษณะ วงจรดังรูปที่ 4.9



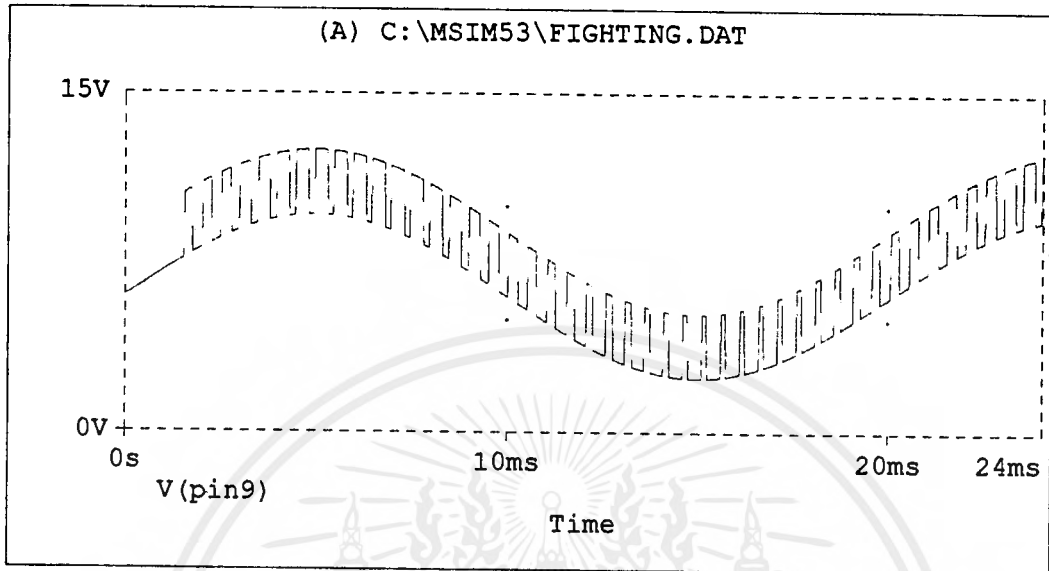
รูปที่ 4.9 ลักษณะวงจรมอเตอร์อินทิกรัลคอนโทรล

#### 4.2.2.1 ผลของสัญญาณต่างๆ ของสัญญาณควบคุมอินทิกรัลคอนโทรล

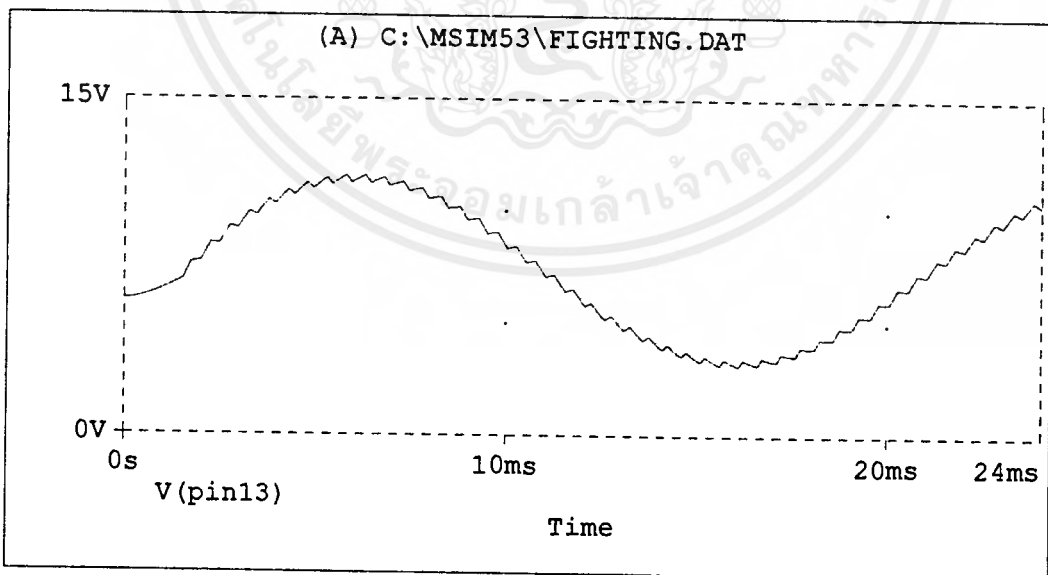


รูปที่ 4.10 สัญญาณที่ผ่าน Sensor และสัญญาณอ้างอิง ( $V_{ref}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

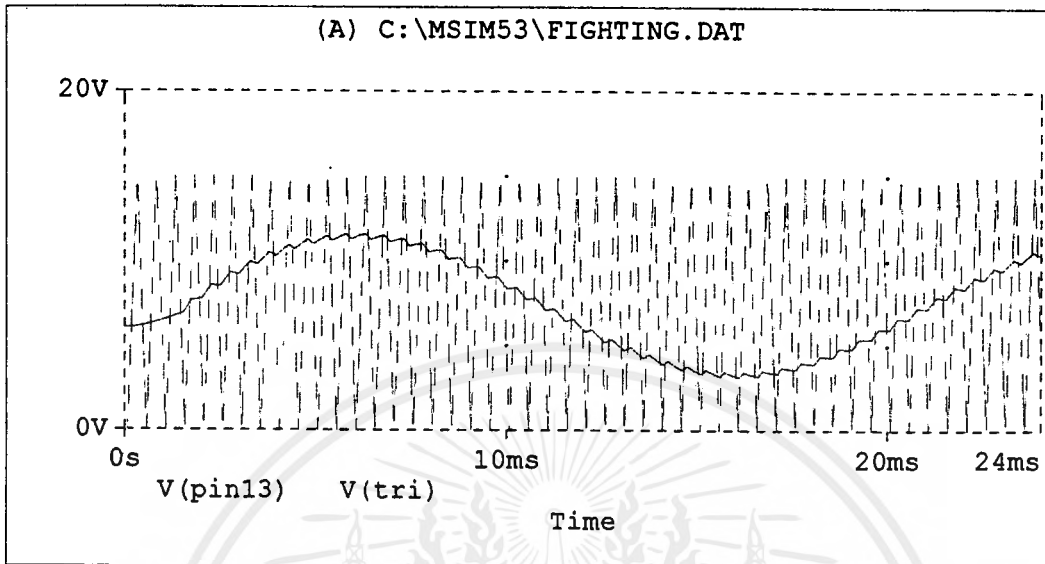


ที่ 4.11 สัญญาณที่ผ่านวงจรรวมแรงดัน (Summing)

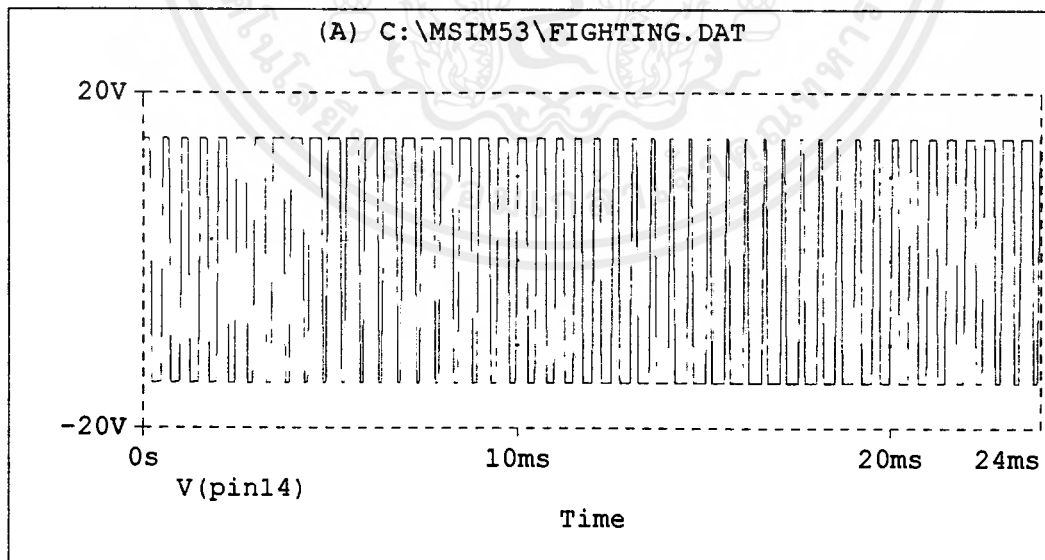


รูปที่ 4.12 สัญญาณที่ผ่านวงจรอินทิเกรต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



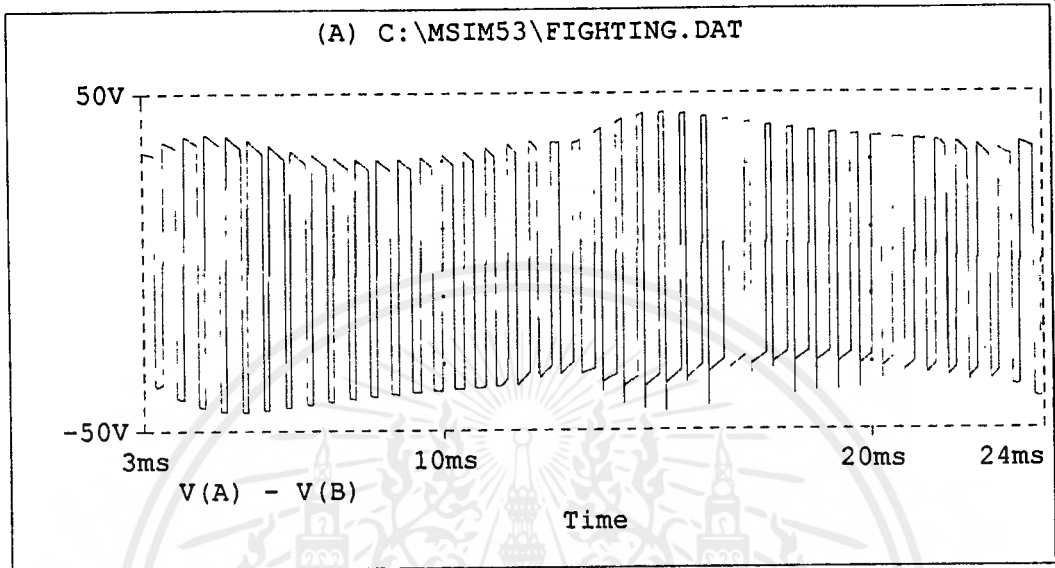
รูปที่ 4.13 สัญญาณที่ผ่านวงจรถอนทีเกรด ( $V_{tri}$ ) นำมาเปรียบเทียบกับสัญญาณสามเหลี่ยม ( $V_{pin}$ )



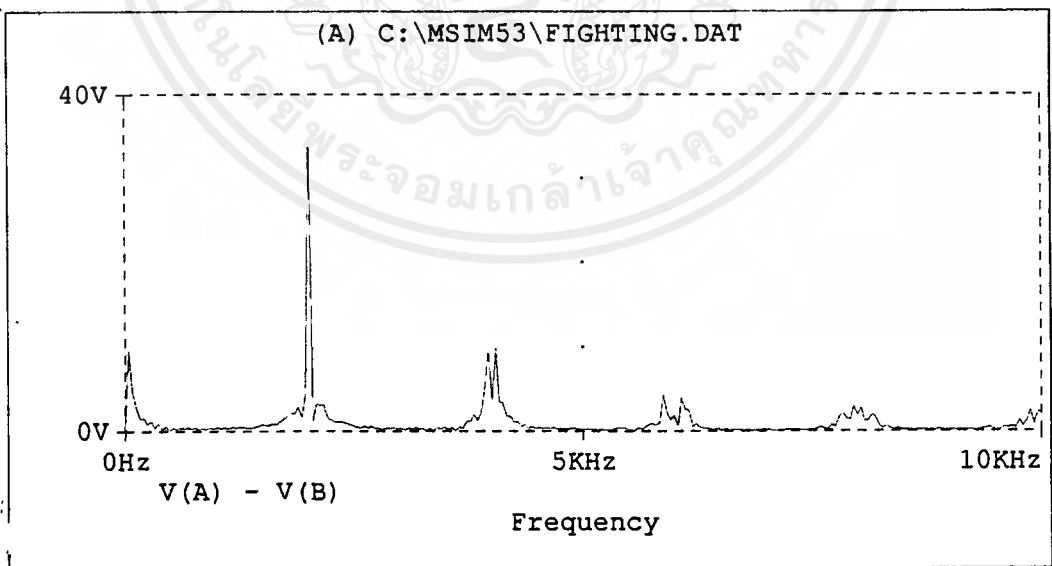
รูปที่ 4.14 สัญญาณที่ผ่านวงจรถอมพาราเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.2.2 ผลของสัญญาณเอาต์พุต เมื่อใช้ตัวเก็บประจุกรองดีซีลิ่ง 500 $\mu\text{F}$



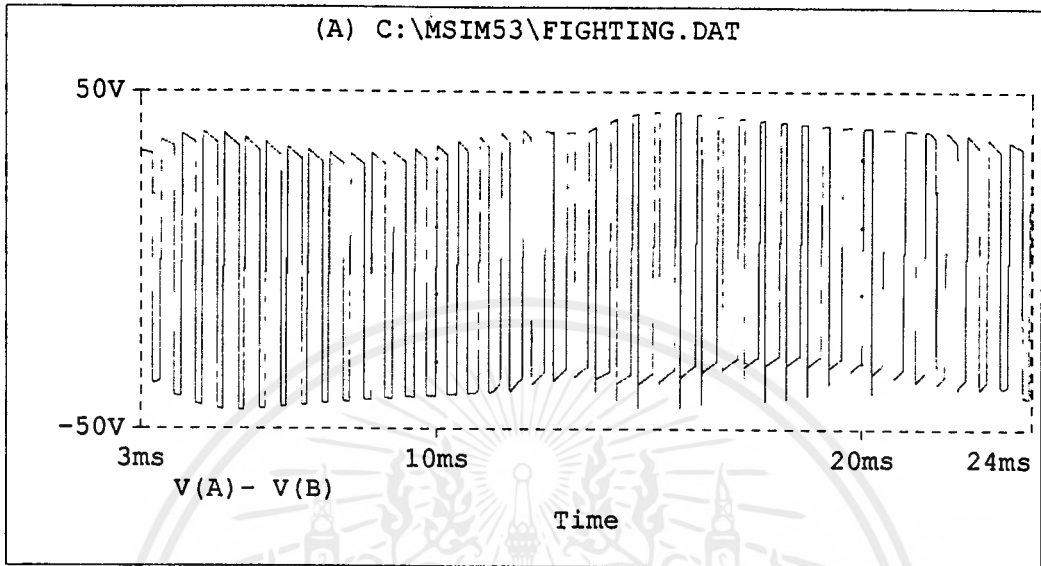
รูปที่ 4.15 สัญญาณแรงดันที่โหลด



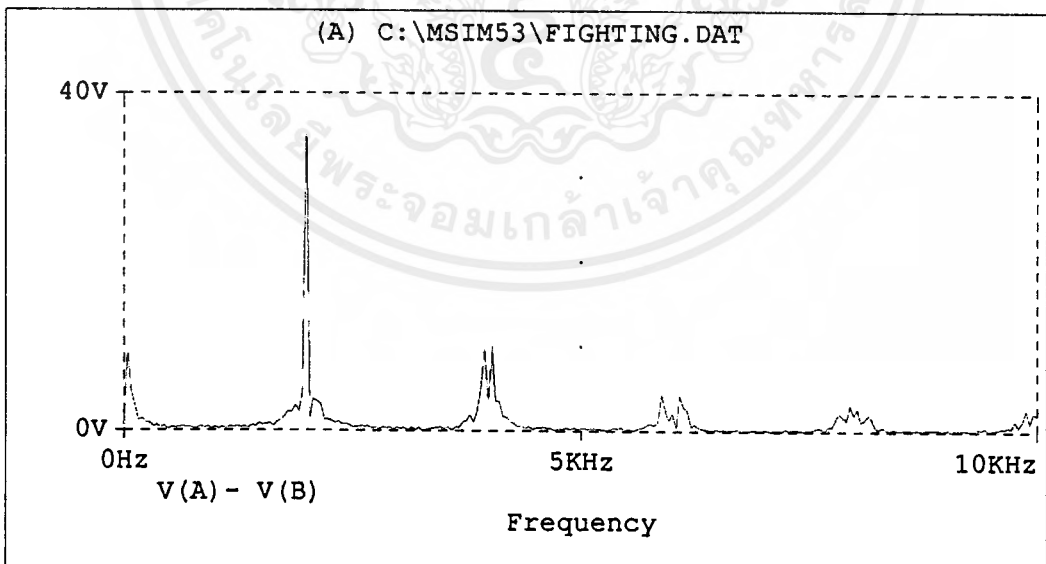
รูปที่ 4.16 สัญญาณฟูรีเยร์ของแรงดันที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.2.2.3 ผลของสัญญาณเอาต์พุต เมื่อใช้ตัวเก็บประจุกรองดีซีลิงค์ 750 $\mu\text{F}$



รูปที่4.17 สัญญาณแรงดันที่โหลด



รูปที่4.18 สัญญาณฟูเรียร์ของแรงดันที่โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.3 ผลการเปรียบเทียบค่าเปอร์เซ็นต์ THD ที่ความถี่สวิตซิ่ง 2 kHz ระหว่าง SPWM อินเวอร์เตอร์กับการใช้เทคนิคอินทิกรัลคอนโทรล

จากรูปสัญญาณแรงดันเอาต์พุตในกรณีต่างๆ ที่กล่าวมาแล้ว สามารถสรุปเป็นตารางได้ดังนี้

##### 4.3.1 ใช้ตัวเก็บประจุกรองดีซีลิ้งค์ 500 $\mu$ F

ลำดับฮาร์โมนิกที่	ค่าฮาร์โมนิก / 1 pu.	
	SPWM อินเวอร์เตอร์	เทคนิคอินทิกรัลคอนโทรล
1	1	1
3	0.839	0.143
5	0.134	0.213
7	0.404	0.050
% THD	12.106	6.856

ตาราง 4.1 ผลการเปรียบเทียบค่า % THD ระหว่าง SPWM อินเวอร์เตอร์กับเทคนิคอินทิกรัลคอนโทรล เมื่อใช้ตัวเก็บประจุกรองดีซีลิ้งค์ 500  $\mu$ F

##### 4.3.2 ใช้ตัวเก็บประจุกรองดีซีลิ้งค์ 750 $\mu$ F

ลำดับฮาร์โมนิกที่	ค่าฮาร์โมนิก / 1 pu.	
	SPWM อินเวอร์เตอร์	เทคนิคอินทิกรัลคอนโทรล
1	1	1
3	0.568	1.426
5	0.085	0.213
7	0.157	0.046
% THD	10.778	6.834

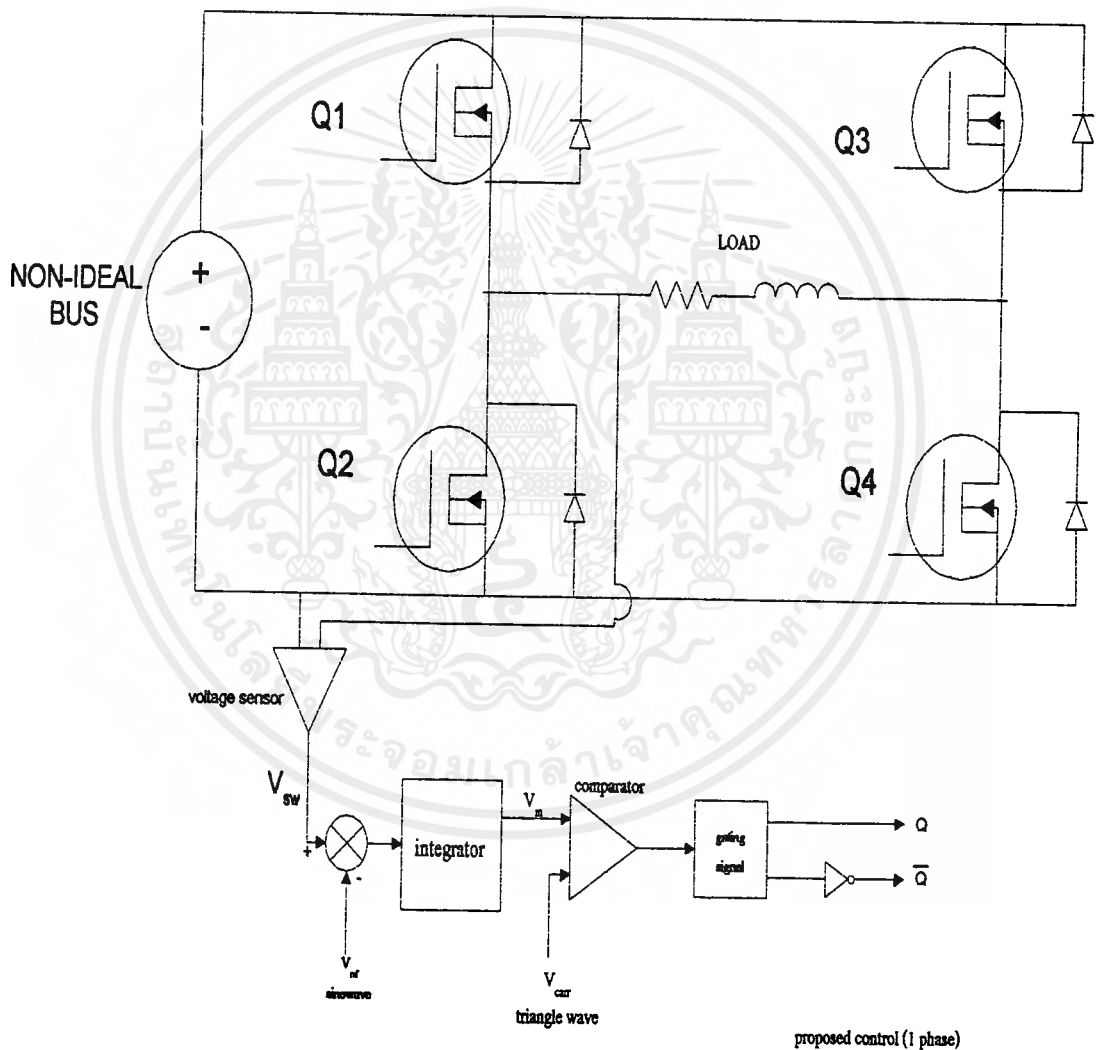
ตาราง 4.2 ผลการเปรียบเทียบค่า % THD ระหว่าง SPWM อินเวอร์เตอร์กับเทคนิคอินทิกรัลคอนโทรล เมื่อใช้ตัวเก็บประจุกรองดีซีลิ้งค์ 750  $\mu$ F

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### การทดลองและผลการทดลอง

ในบทนี้จะกล่าวถึงผลการทดลองที่ได้จากวงจรทดลองจริง ลักษณะวงจรทดลองของวงจรควบคุมและวงจรถ้าตั้งของพีคบัปลิวเอ็มอินเวอร์เตอร์โดยใช้เทคนิคอินทิกรัลคอนโทรลมีลักษณะดังรูปที่ 5.1

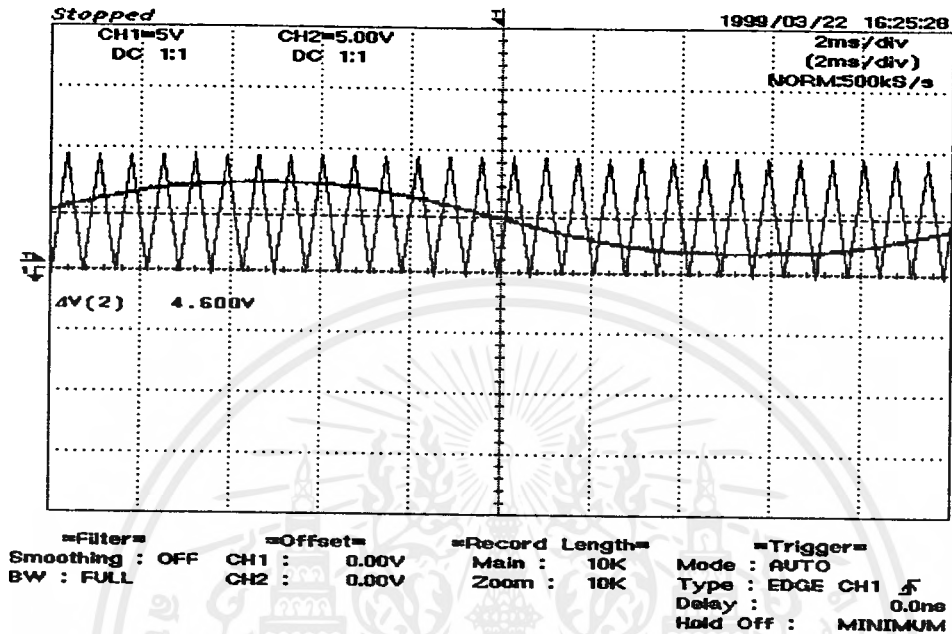


รูปที่ 5.1 แสดงวงจรการทดลอง

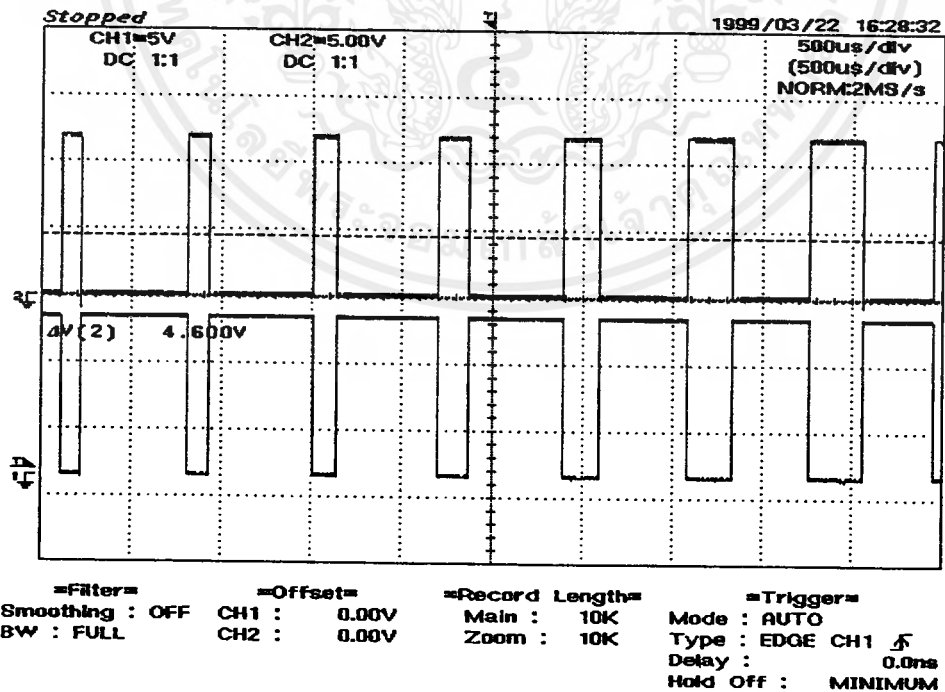
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.1 รูปคลื่นสัญญาณขณะ Open loop

### 5.1.1 รูปคลื่นสัญญาณควบคุม

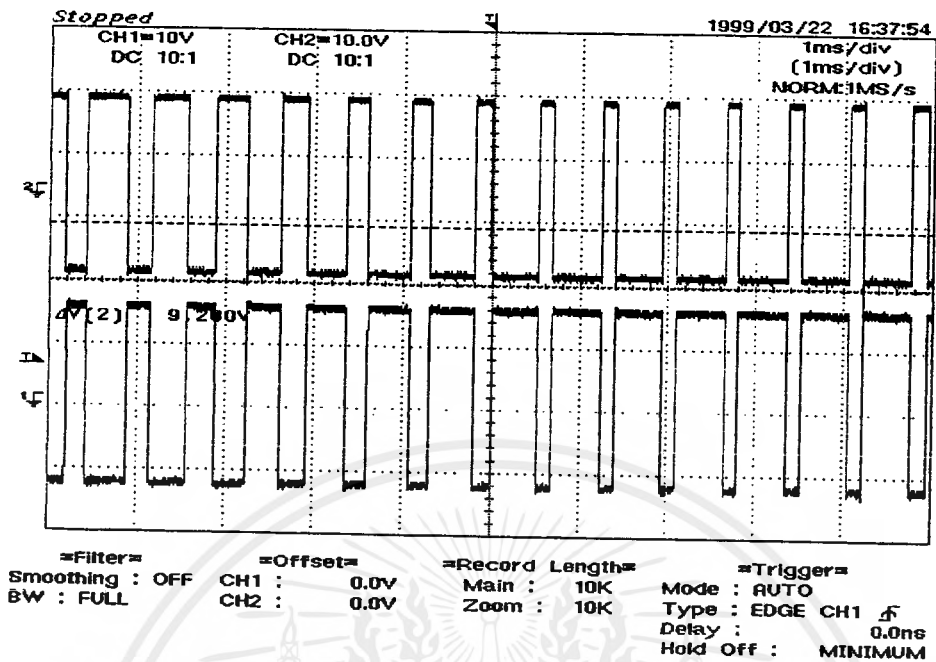


รูปที่ 5.2 รูปคลื่นสัญญาณมอดูเลชันระหว่างสัญญาณไซน์กับสัญญาณสามเหลี่ยม



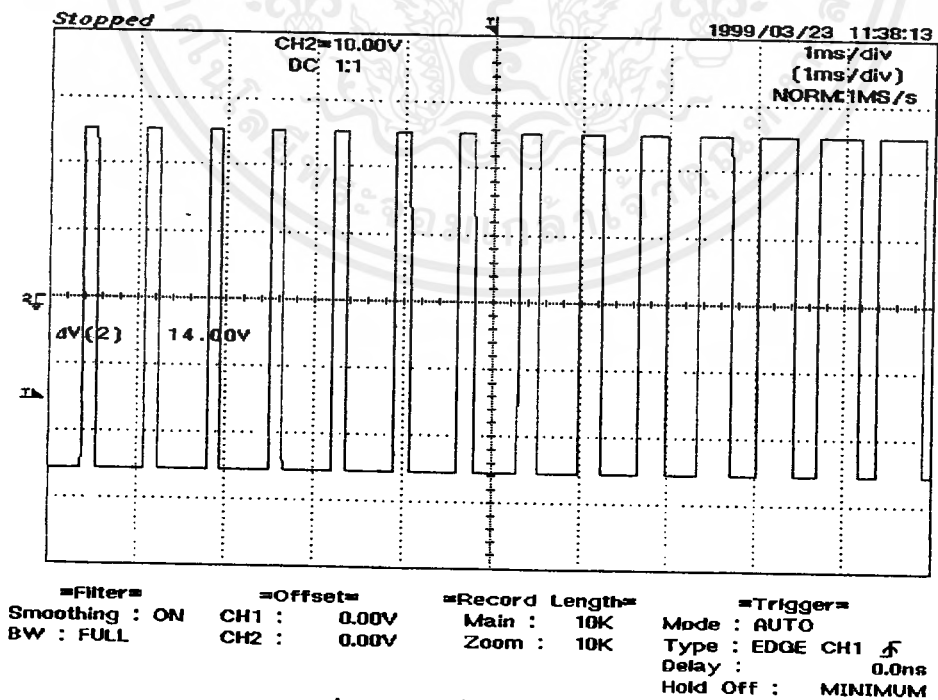
รูปที่ 5.3 รูปคลื่นสัญญาณวงจรถอดใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 สัญญาณที่ใช้ขับเกท

5.1.2 รูปคลื่นสัญญาณเอาต์พุต

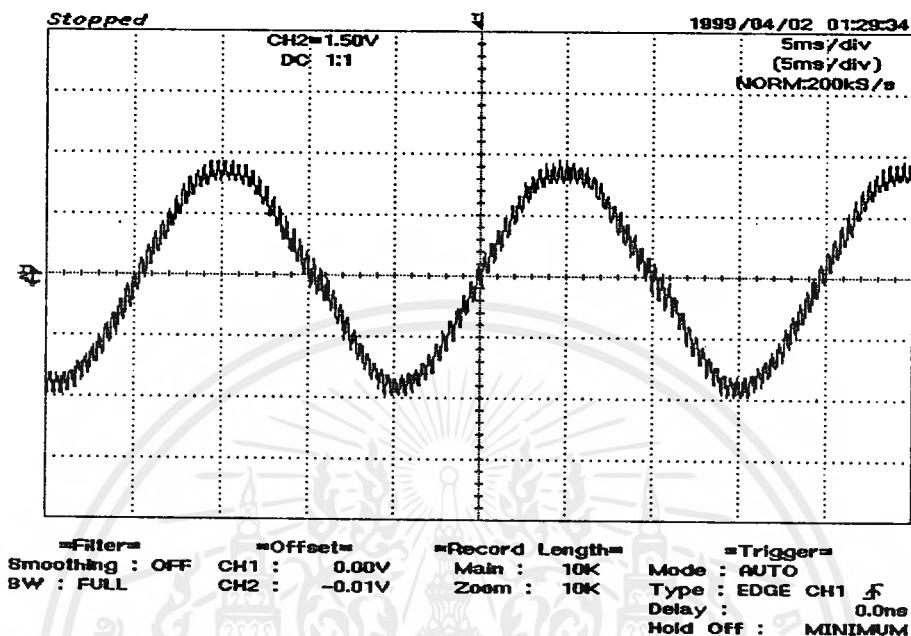


รูปที่ 5.5 รูปคลื่นสัญญาณเอาต์พุต

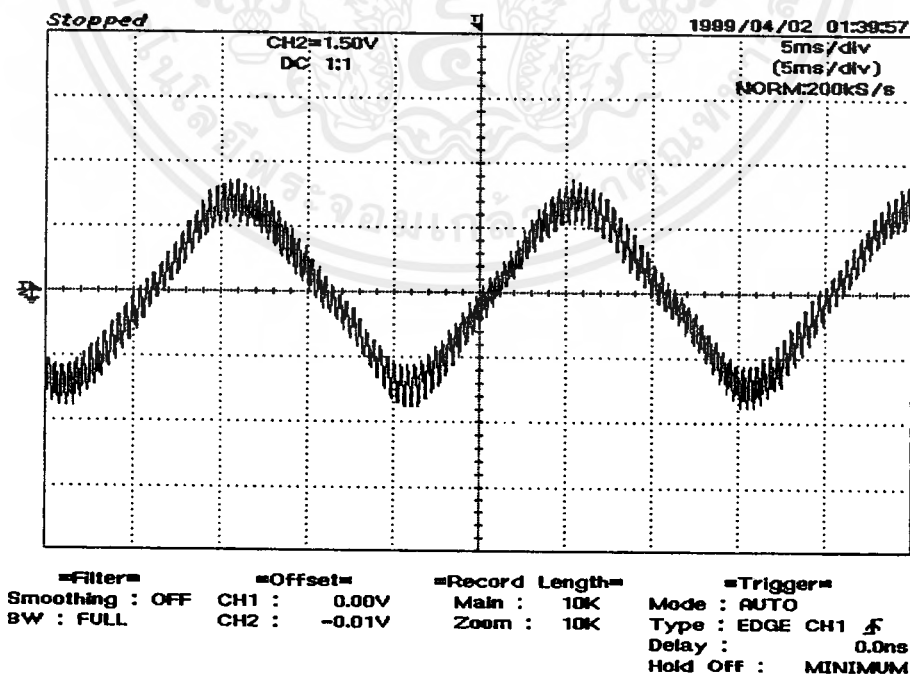
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.3 สัญญาณแรงดันเอาต์พุตที่โหลดในกรณีต่าง ๆ

#### 5.1.3.1 ใช้ตัวเก็บประจุกรองดีซีลิงค์ 1000 $\mu\text{F}$



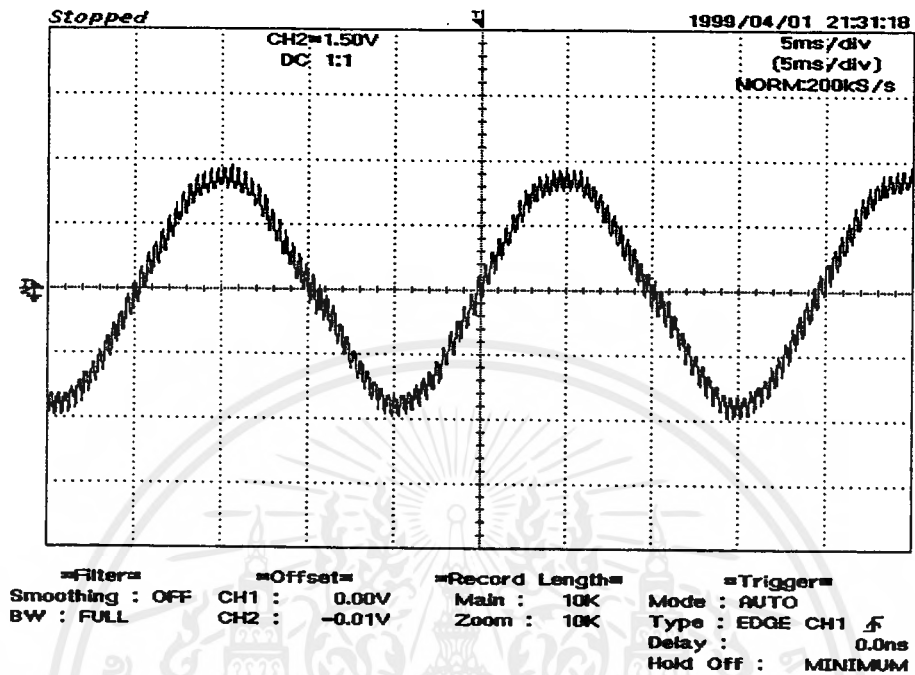
รูปที่ 5.6 สัญญาณแรงดันเอาต์พุตขณะ ไม่มีโหลด



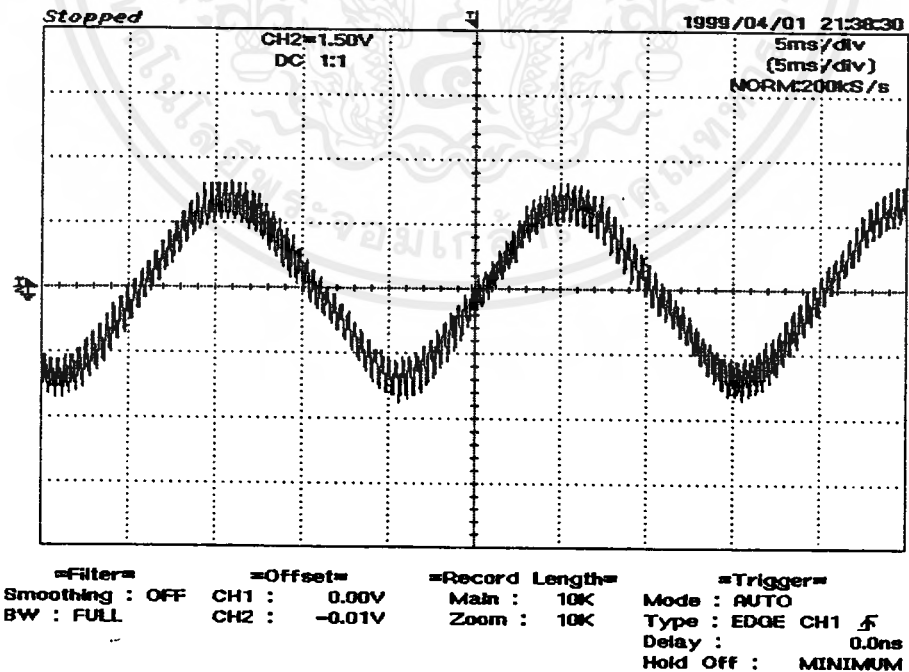
รูปที่ 5.7 สัญญาณแรงดันเอาต์พุตขณะมีโหลด 50 วัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.3.2 ใช้ตัวเก็บประจุกรองดีซีลิงค์ 6500 $\mu$ F



รูปที่ 5.8 สัญญาณแรงดันเอาต์พุตขณะไม่มีโหลด

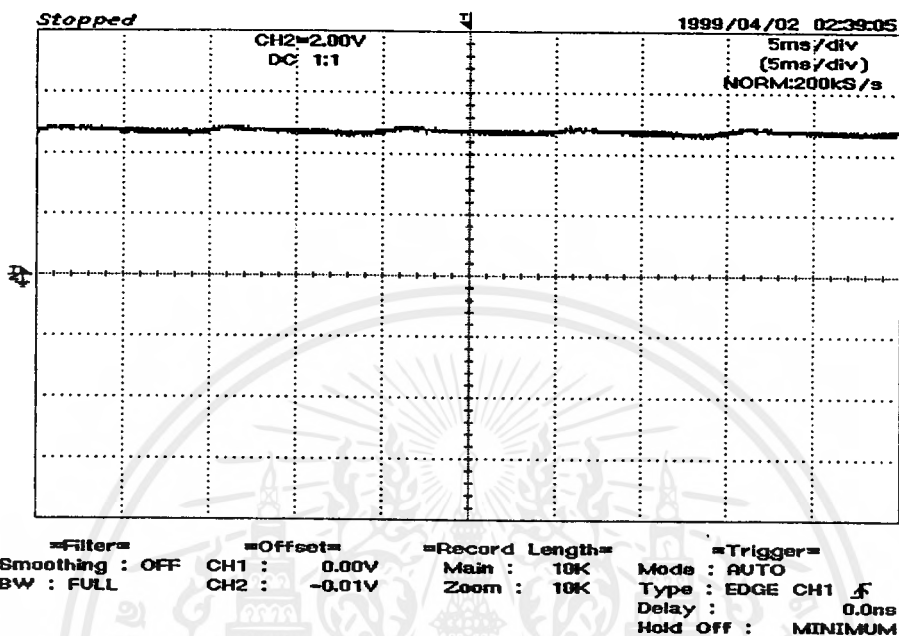


รูปที่ 5.9 สัญญาณแรงดันเอาต์พุตขณะมีโหลด 50 วัตต์

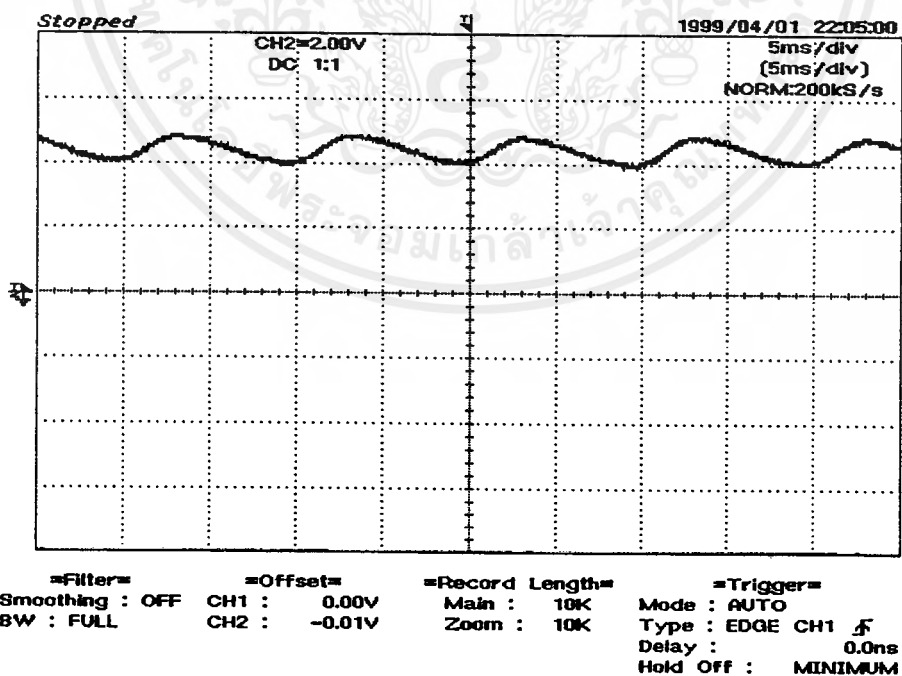
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.4 สัญญาณแรงดันคิซีลิ่งในกรณีต่างๆ

#### 5.1.4.1 ใช้ตัวเก็บประจุกรองคิซีลิ่ง 1000 $\mu$ F



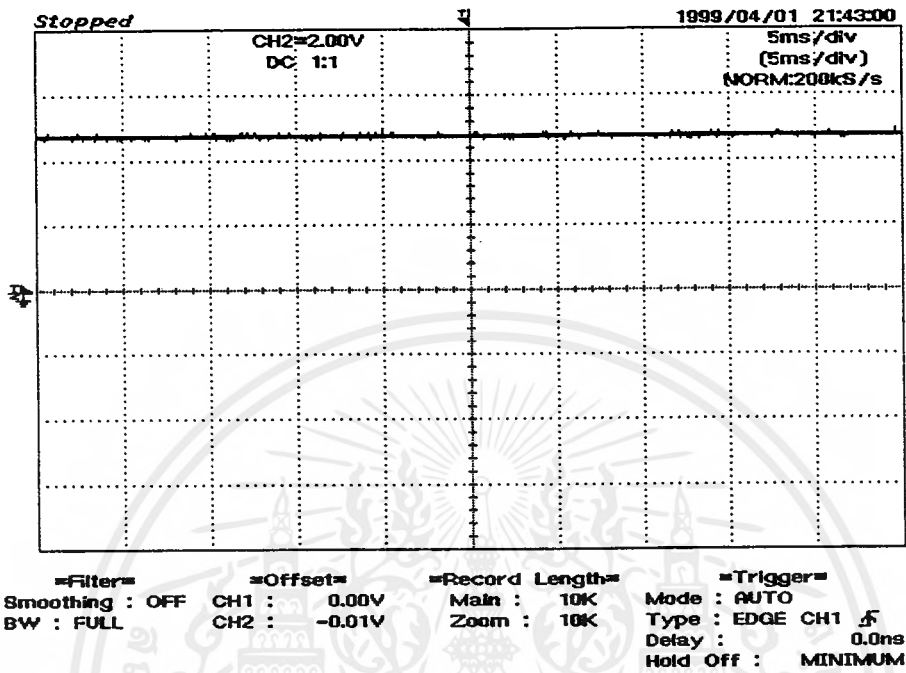
รูปที่ 5.10 สัญญาณแรงดันคิซีลิ่งถึงค้ขณะไม่มีโหลด



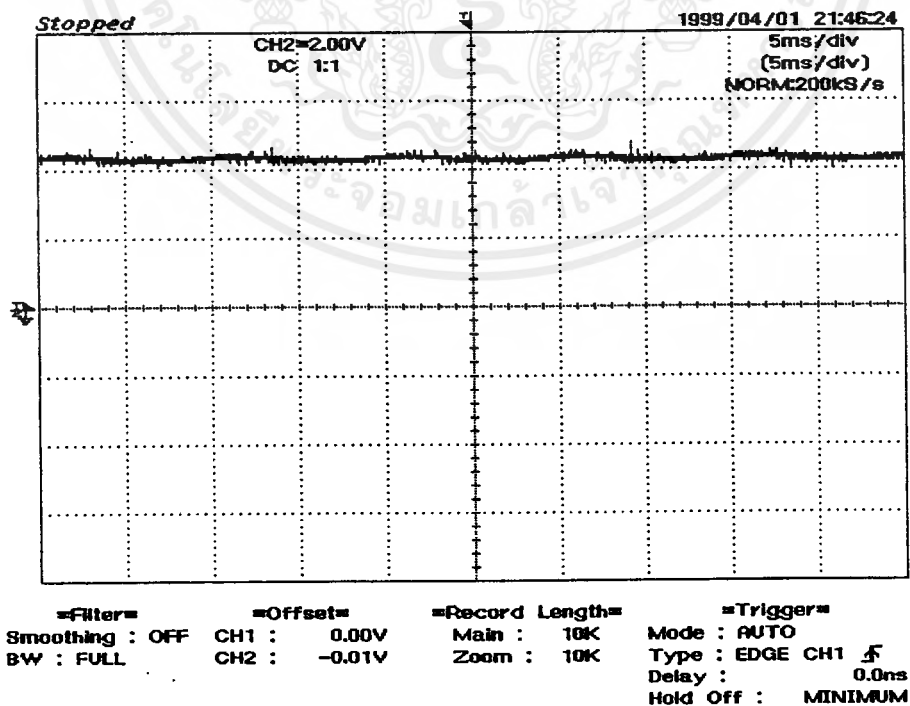
รูปที่ 5.11 สัญญาณแรงดันคิซีลิ่งถึงค้ขณะมีโหลด 50 วัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1.4.2 ใช้ตัวเก็บประจุกรองดีซีลิงค์ 6500 $\mu\text{F}$



รูปที่ 5.12 สัญญาณแรงดันดีซีลิงค์ขณะไม่มีโหลด

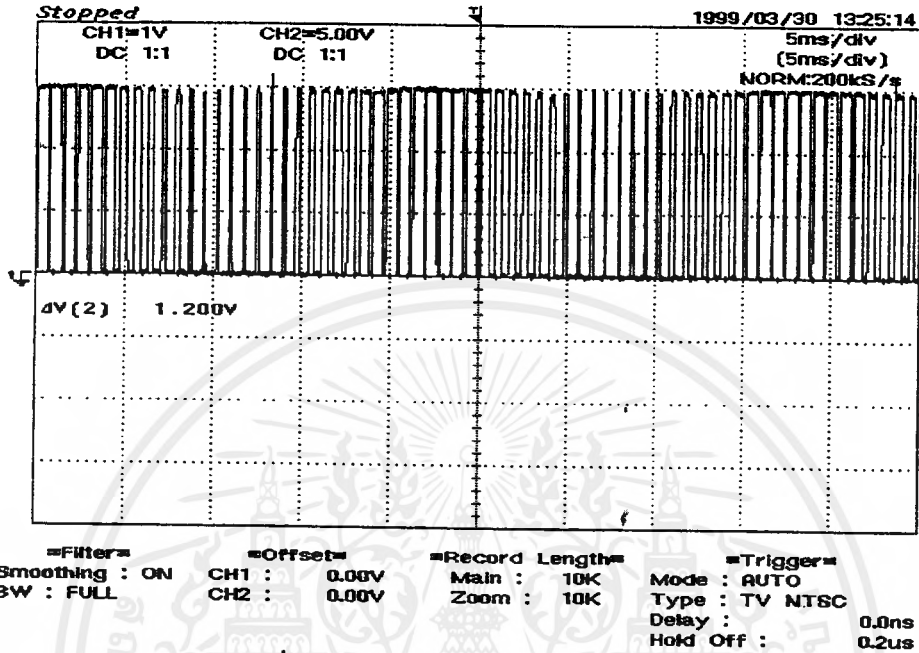


รูปที่ 5.13 สัญญาณแรงดันดีซีลิงค์ขณะมีโหลด 50 วัตต์

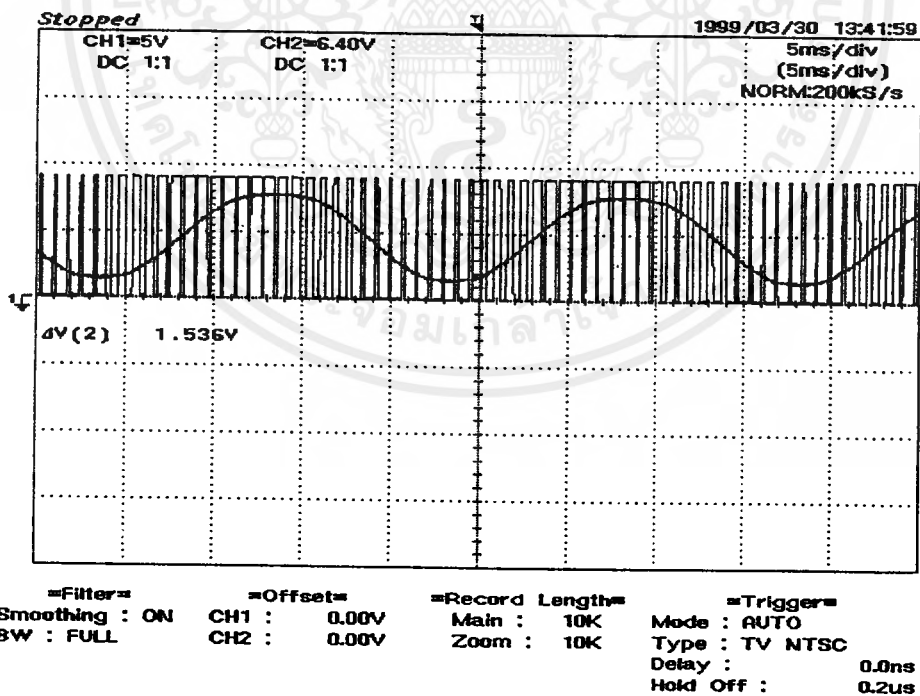
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.2 รูปคลื่นสัญญาณขณะ Feedback โดยใช้เทคนิคอินทิกรัลคอนโทรล

### 5.2.1 สัญญาณต่างๆ จากวงจรมินทิกรัลคอนโทรล

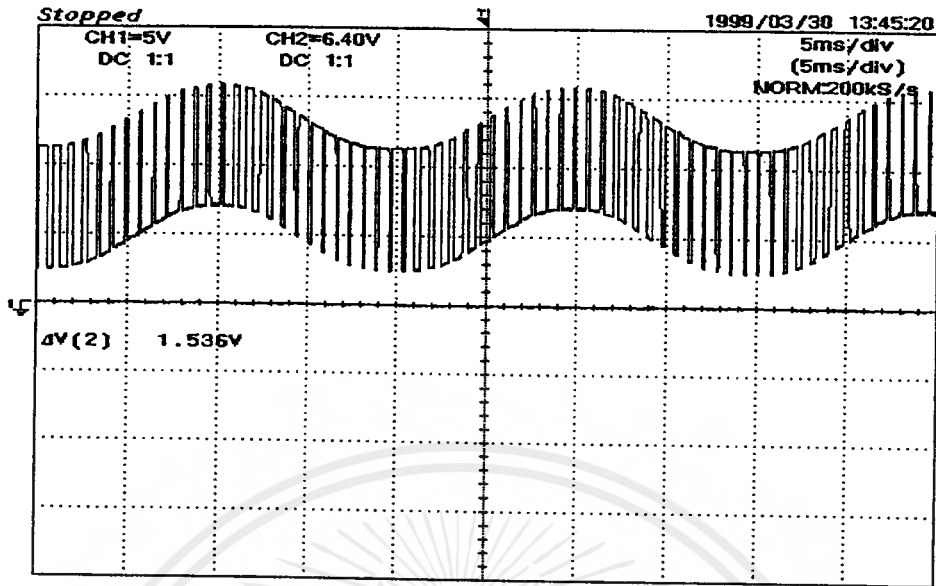


รูปที่ 5.14 สัญญาณที่ผ่าน Voltage Sensor



รูปที่ 5.15 สัญญาณที่ผ่าน Voltage Sensor และสัญญาณอ้างอิง ( $V_{ref}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



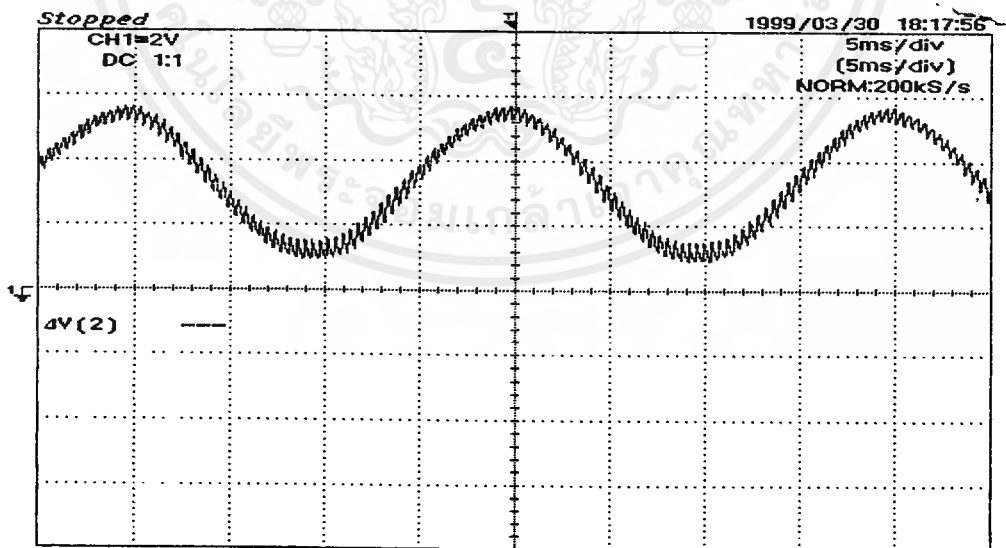
=Filter= Smoothing : ON BW : FULL

=Offset= CH1 : 0.00V CH2 : 0.00V

=Record Length= Main : 10K Zoom : 10K

=Trigger= Mode : AUTO Type : TV NTSC Delay : 0.0ns Hold Off : 0.2us

รูปที่ 5.16 สัญญาณที่ผ่านวงจร Summing



=Filter= Smoothing : ON BW : FULL

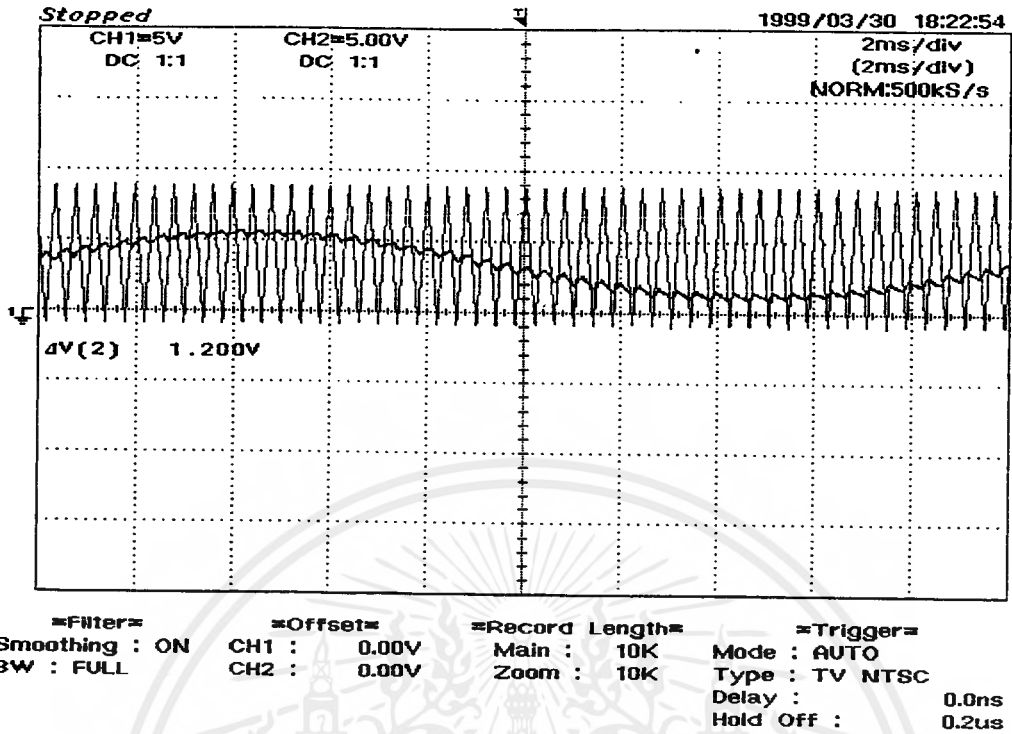
=Offset= CH1 : 0.00V CH2 : 0.00V

=Record Length= Main : 10K Zoom : 10K

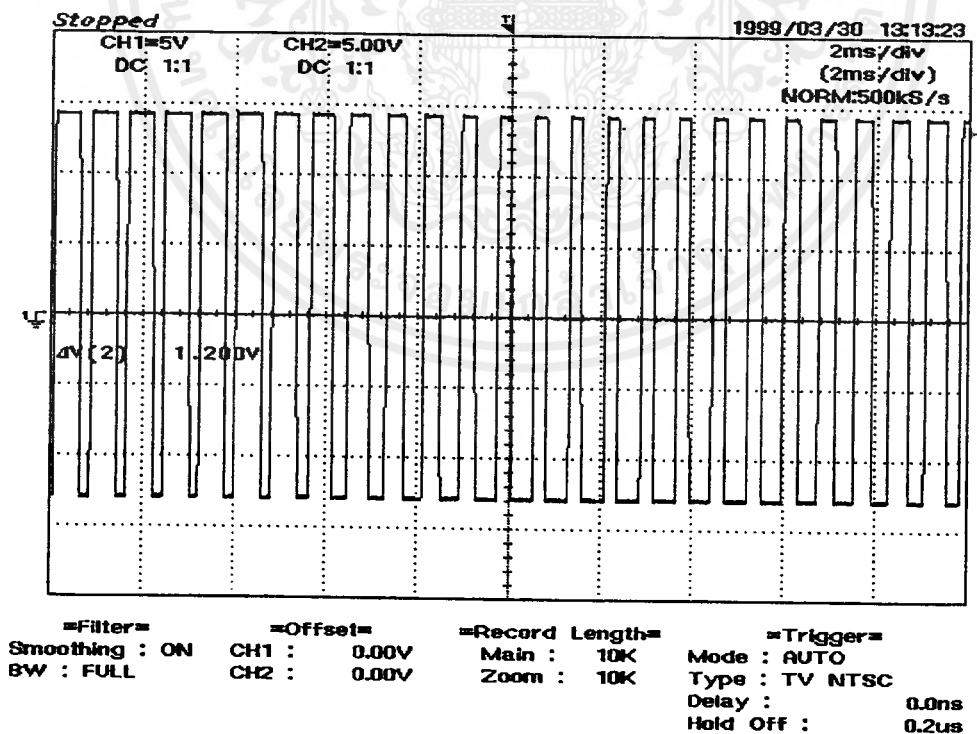
=Trigger= Mode : AUTO Type : TV NTSC Delay : 0.0ns Hold Off : 0.2us

รูปที่ 5.17 สัญญาณที่ผ่านวงจรอินทิเกรต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.18 สัญญาณมอดดูเลขระหว่างสัญญาณอินทิเกรต ( $V_m$ ) กับ สัญญาณแคเรียร์ ( $V_{car}$ )

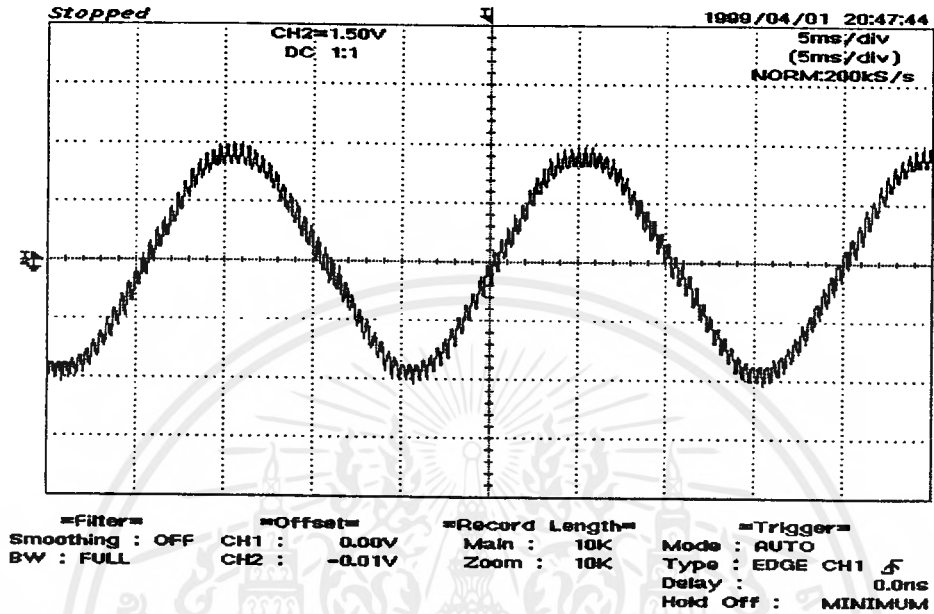


รูปที่ 5.19 สัญญาณที่ผ่านวงจรคอมพาราเตอร์

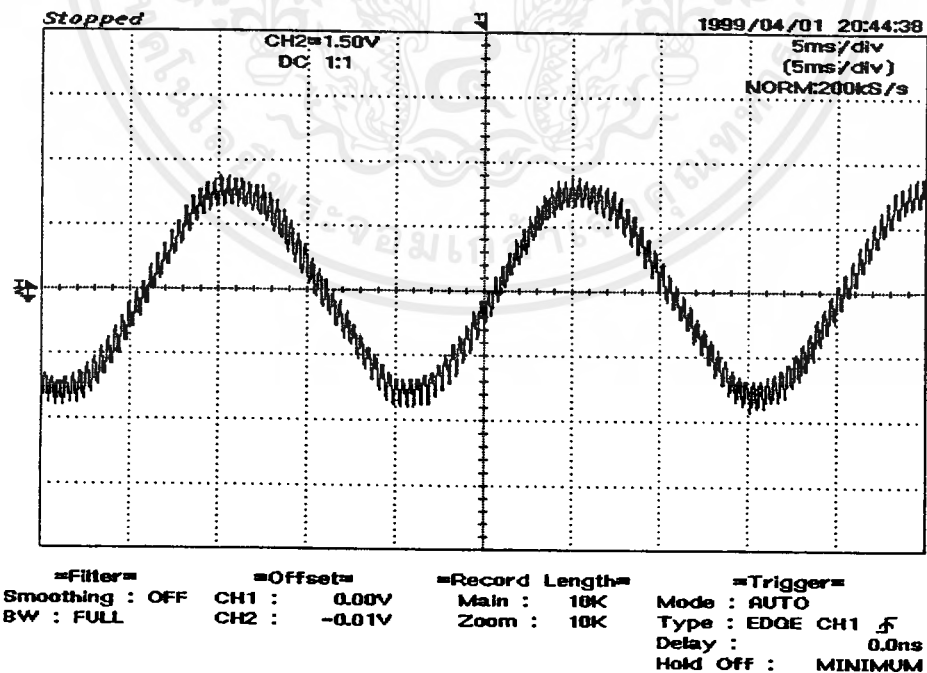
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.2.2 สัญญาณแรงดันเอาต์พุตที่โหลดในกรณีต่าง ๆ

### 5.2.2.1 ใช้ตัวเก็บประจุกรองดีซีลิงค์ 1000 $\mu\text{F}$



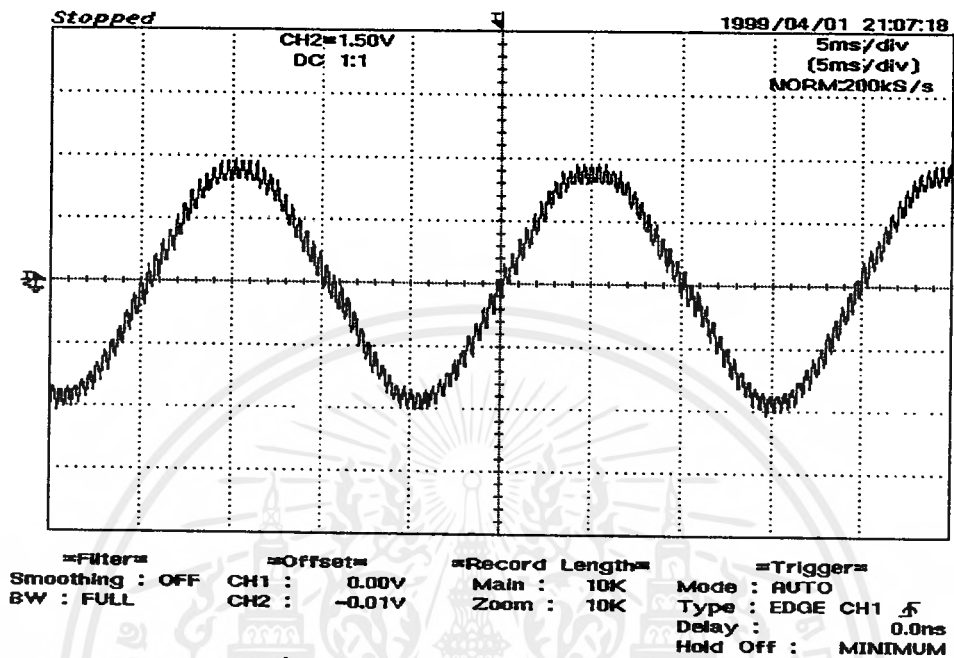
รูปที่ 5.20 สัญญาณแรงดันเอาต์พุตขณะ ไม่มีโหลด



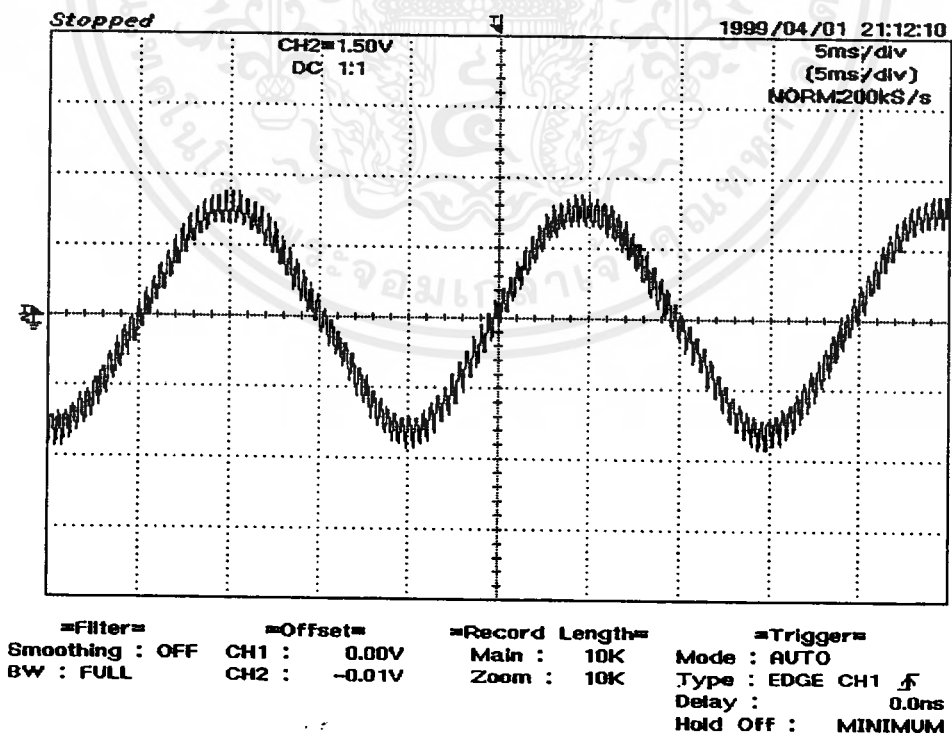
รูปที่ 5.21 สัญญาณแรงดันเอาต์พุตเมื่อมีโหลด 50 วัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.2.2.2 ใช้ตัวเก็บประจุกรองดีซีลิงค์ 6500 $\mu\text{F}$



รูปที่ 5.22 สัญญาณแรงดันเอาต์พุตขณะไม่มีโหลด

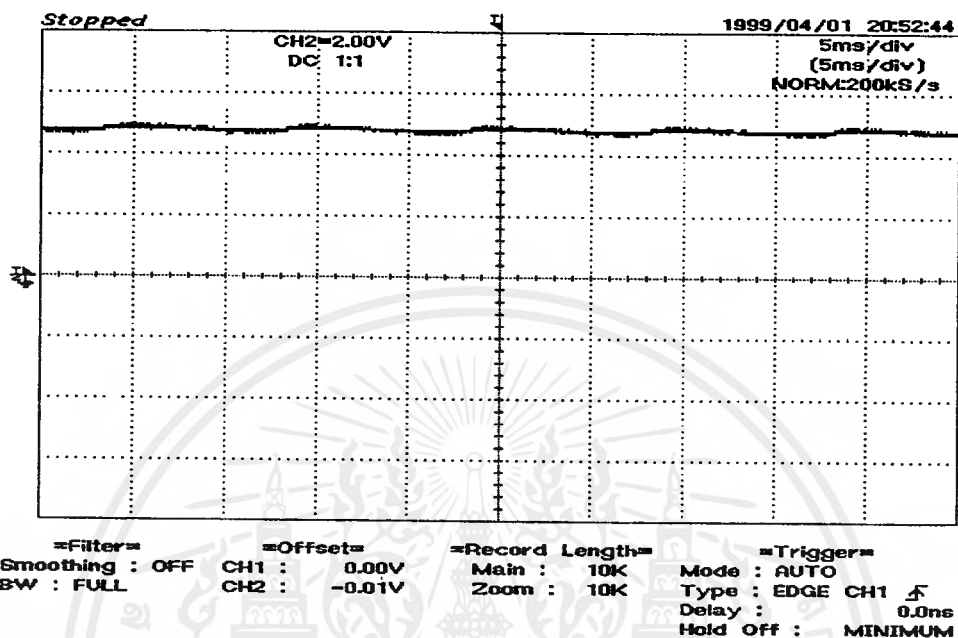


รูปที่ 5.23 สัญญาณแรงดันเอาต์พุตขณะมีโหลด 50 วัตต์

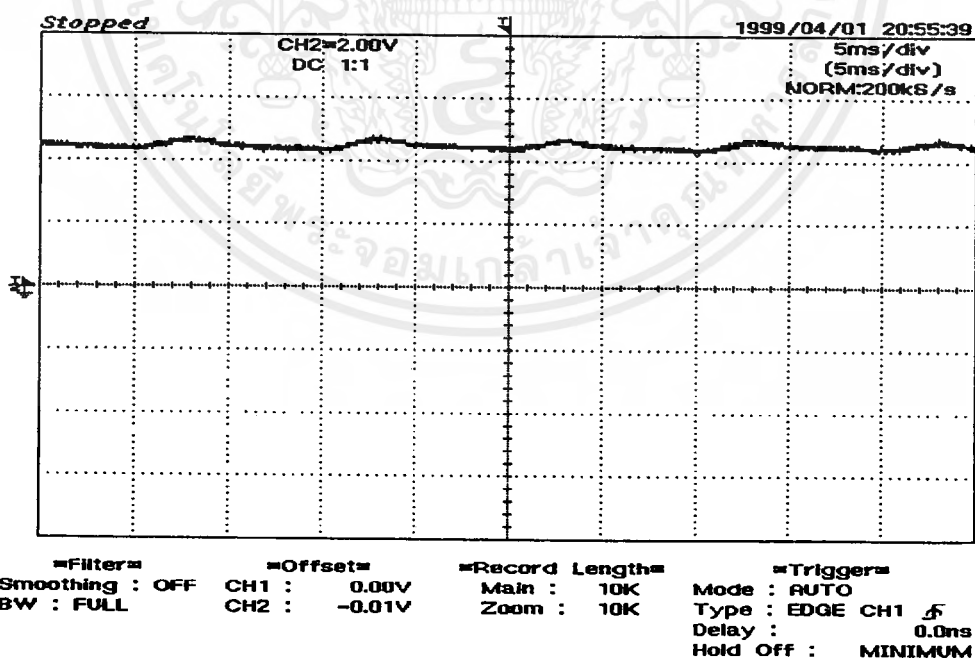
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.2.3 สัญญาณแรงดันดิจิทัลในกรณีต่างๆ

#### 5.2.3.1 ใช้ตัวเก็บประจุกรองดิจิทัล 1000 $\mu$ F



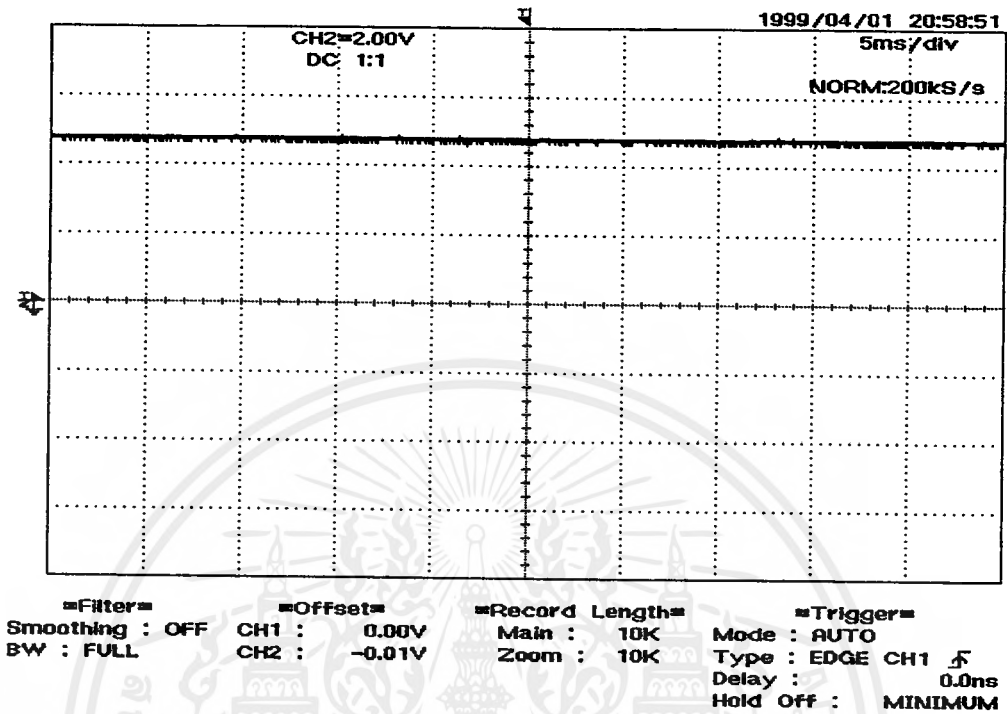
รูปที่ 5.24 สัญญาณแรงดันดิจิทัลซึ่งขณะไม่มีโหลด



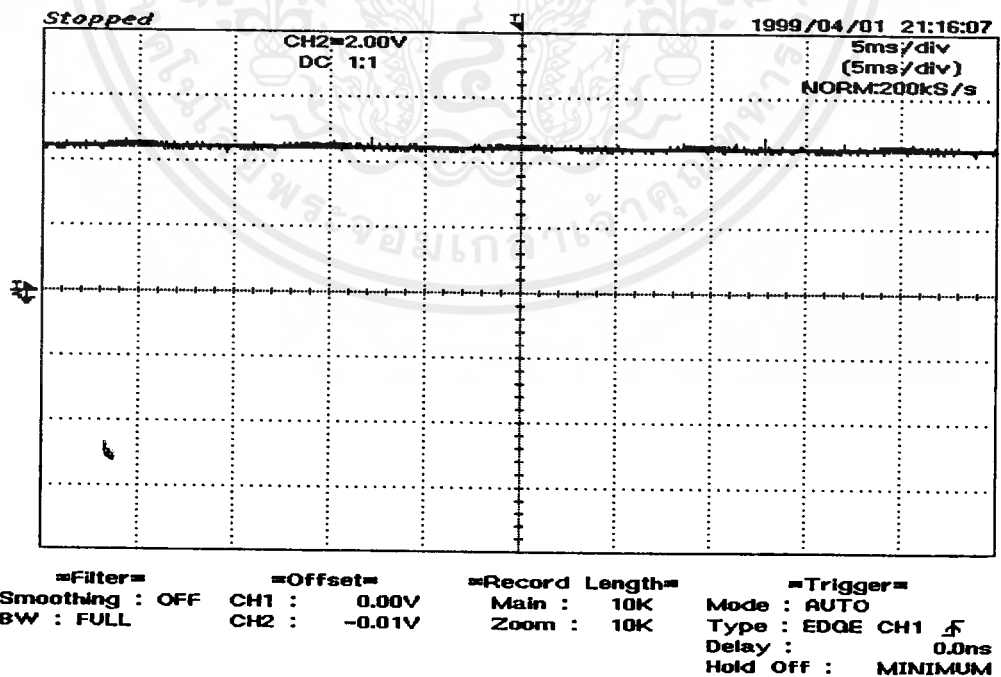
รูปที่ 5.25 สัญญาณแรงดันดิจิทัลซึ่งขณะมีโหลด 50 วัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.2.3.2 ใช้ตัวเก็บประจุกรองดีซีลิงค์ 6500 $\mu$ F



รูปที่ 5.26 สัญญาณแรงดันดีซีลิงค์ขณะไม่มีโหลด



รูปที่ 5.27 สัญญาณแรงดันดีซีลิงค์ขณะมีโหลด 50 วัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3 ผลการเปรียบเทียบค่าแรงดันคิซีลิ่งและค่า rms ของแรงดันเอาต์พุตด้านปฐมภูมิของหม้อแปลงในกรณีต่างๆ

จากรูปสัญญาณแรงดันในกรณีต่างๆ ที่กล่าวมาแล้วข้างต้น เป็นผลที่ได้จากการทดลองที่ใช้ค่าต่างๆ ที่ใช้ในการสร้างสัญญาณควบคุมและและวงจรกำลังดังนี้

- ค่าความถี่สวิตชิ่งที่ 2.5 kHz
- ค่ามีอดดูเลชันอินเด็คซ์ (M) เท่ากับ 0.6
- แรงดันคิซีลิ่ง เท่ากับ 48 โวลท์
- พิกัดแรงดันหม้อแปลงด้านเอาต์พุตอินเวอร์เตอร์ 18/ 220 Step Up

ผลของค่าแรงดันคิซีลิ่งและแรงดัน rms เอาต์พุตอินเวอร์เตอร์ สามารถสรุปเป็นตารางดังนี้

ลักษณะอินเวอร์เตอร์	ค่าตัวเก็บประจุกรองคิซีลิ่ง ( $\mu\text{F}$ )	ค่าโหลด (วัตต์)	ค่าแรงดันคิซีลิ่ง (V)	ค่า rms แรงดันเอาต์พุต (V)
SPWM	1000	ไม่มี	48	17
		50	44	13.6
	6500	ไม่มี	48	17.5
		50	44.5	13.8
ใช้เทคนิคอินทิกรัลคอนโทรล	1000	ไม่มี	48	17.6
		50	46	16.5
	6500	ไม่มี	48	17.6
		50	46	16.5

ตารางที่ 5.1 ผลการเปรียบเทียบค่าแรงดันคิซีลิ่งและแรงดัน rms เอาต์พุตของการใช้ SPWM อินเวอร์เตอร์กับการใช้เทคนิคอินทิกรัลคอนโทรล

#### 5.4 ผลการวิเคราะห์ฮาร์โมนิกส์

ในการทำการทดลองวิเคราะห์ฮาร์โมนิกส์ของแรงดันที่โหลดที่เกิดขึ้นเปรียบเทียบกับ 2 เทคนิคคือ SPWM และเทคนิคอินทิกรัลคอนโทรลโดยกำหนดค่าต่างๆให้คงที่ไว้ดังนี้

- ค่าความถี่สวิตซิ่งที่ 2.5 kHz
- ค่า Modulation Index = 0.6
- แรงดัน DC Link 4.8 Volt
- พิกัดแรงดันหม้อแปลงด้าน output Inverter 18/220 step up

โดยมีการเปลี่ยนแปลงค่าตัวเก็บประจุไว้ 2 ค่าคือ 1000 $\mu$ F และ 6500 $\mu$ F และเปลี่ยนโหลดไว้ 2 ค่า เช่นเดียวกันคือ ไม่มีโหลด และ มีโหลดโหลดไฟ 50 วัตต์ โดยรูปแรงดันโหลดที่ได้นำมาวิเคราะห์ฮาร์โมนิกส์โดยใช้ Program Matlab พร้อมทั้งคำนวณหาค่า % THD จากการกระจายฮาร์โมนิกส์ 2000 ค่า ซึ่งสามารถสรุปเป็นตารางได้ดังนี้

ตัวเก็บประจุ ( $\mu$ F )	SPWM อินเวอร์เตอร์		อินทิกรัลคอนโทรล	
	ไม่มีโหลด	มีโหลด 50 วัตต์	ไม่มีโหลด	มีโหลด 50วัตต์
1000	1.158	2.081	1.031	1.363
6500	1.154	2.180	1.023	1.350

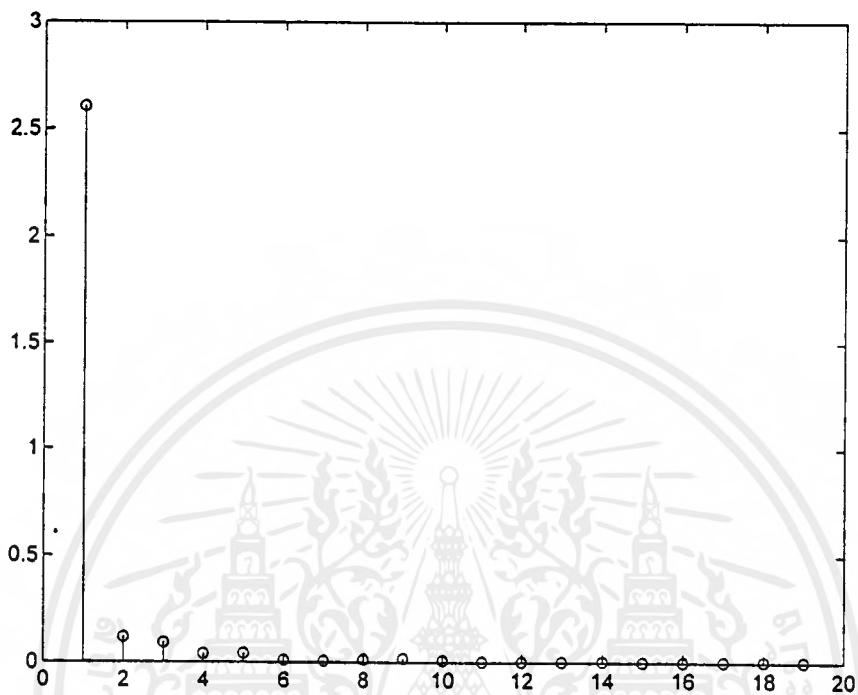
ตาราง 5.2 ผลการเปรียบเทียบค่า %THD ของการใช้ SPWM กับเทคนิคอินทิกรัลคอนโทรล

ผลของฮาร์โมนิกส์สามารถแสดงได้ดังรูปต่อไปนี้

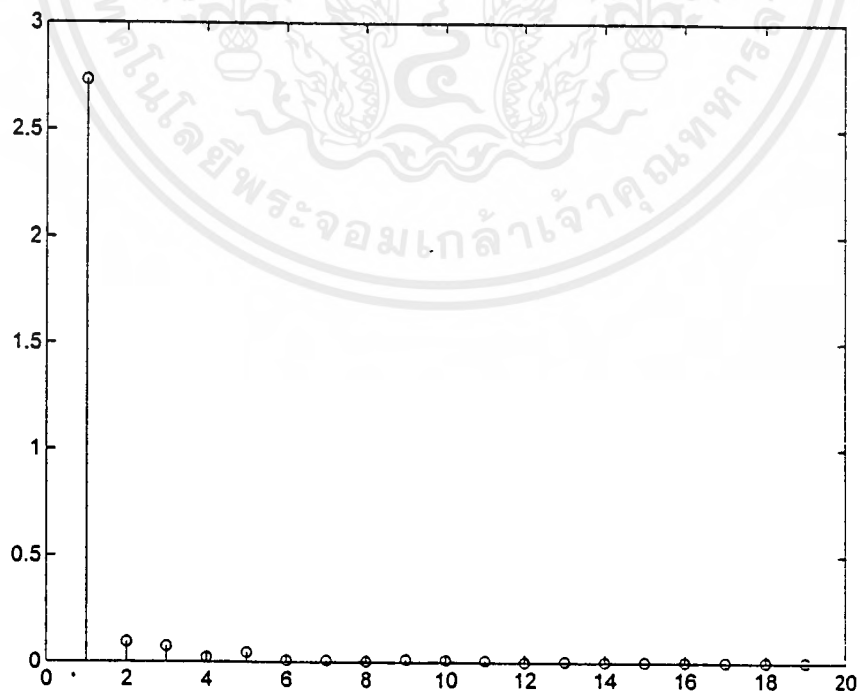
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลของฮาร์มอนิกส์สามารถแสดงได้ดังรูปต่อไปนี้

**5.4.1 เมื่อใช้ตัวเก็บประจุกรองคลื่น 1000  $\mu$ F**

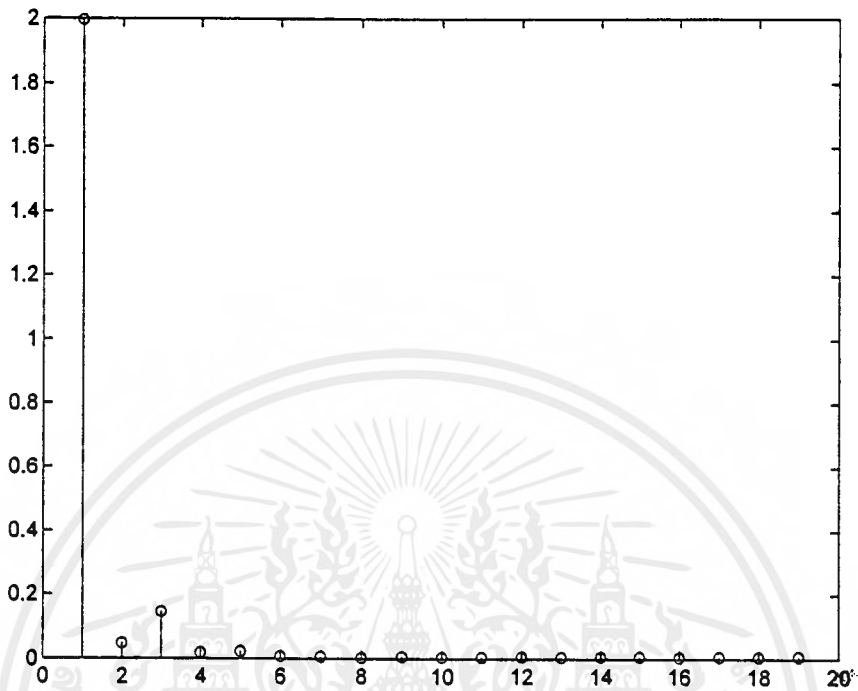


รูปที่ 5.28 กราฟฮาร์มอนิกส์แรงดันขณะไม่มีโหลด เมื่อใช้ SPWM อินเวอร์เตอร์

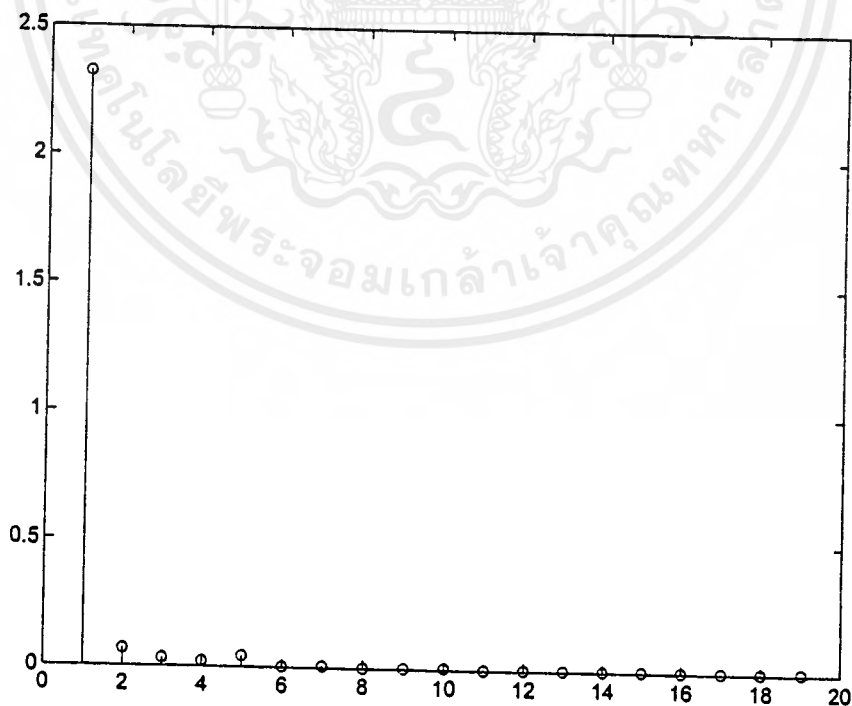


รูปที่ 5.29 กราฟฮาร์มอนิกส์แรงดันขณะไม่มีโหลด เมื่อใช้ เทคนิคอินทิกรอลคอนโทรล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



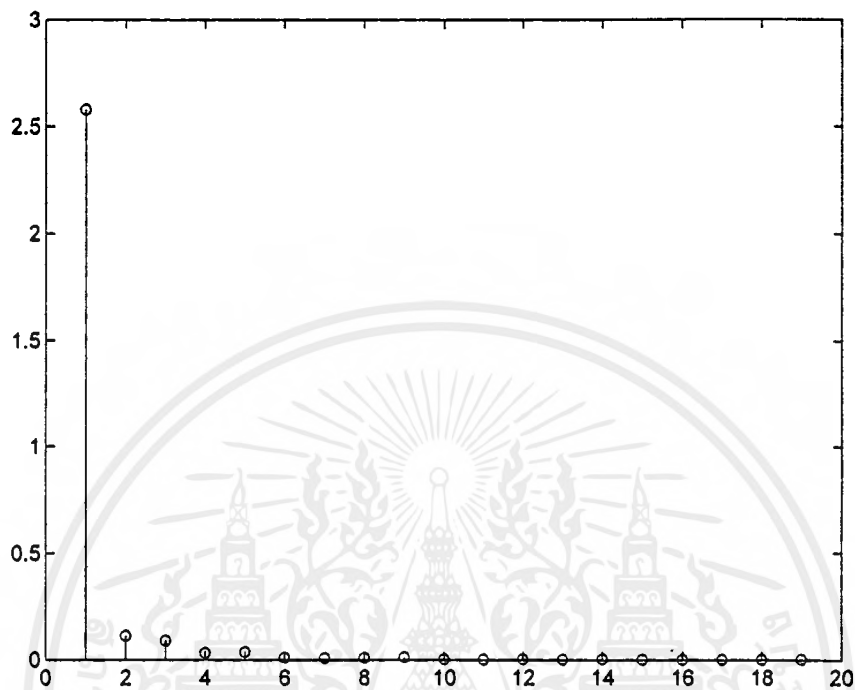
รูปที่ 5.30 กราฟฮาร์โมนิกส์แรงดันขณะมีโหลด 50 วัตต์ เมื่อใช้เทคนิค SPWM อินเวอร์เตอร์



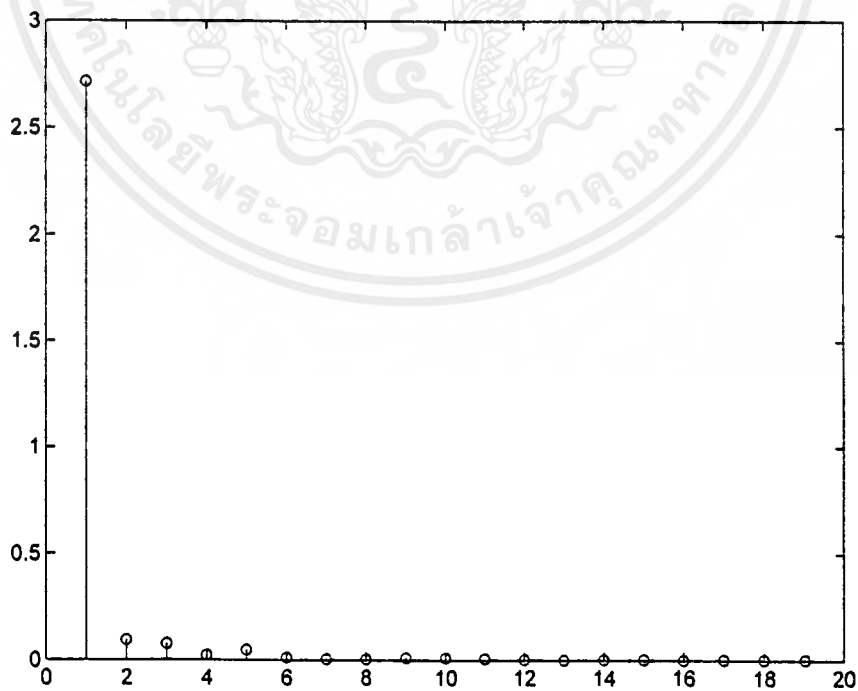
รูปที่ 5.31 กราฟฮาร์โมนิกส์แรงดันขณะมีโหลด 50 วัตต์ เมื่อใช้เทคนิคอินทิกรัลคอนโทรล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.4.2 ใช้ตัวเก็บประจุกรองคลื่นที่ 6500 $\mu\text{F}$

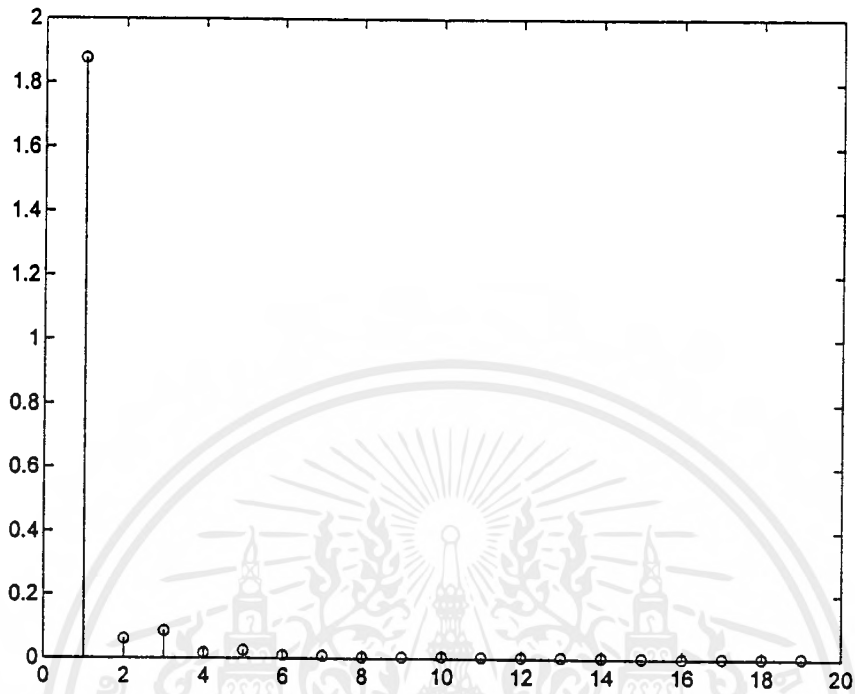


รูปที่ 5.32 กราฟฮาร์โมนิกส์แรงดันขณะไม่มีโหลด เมื่อใช้ SPWM อินเวอร์เตอร์

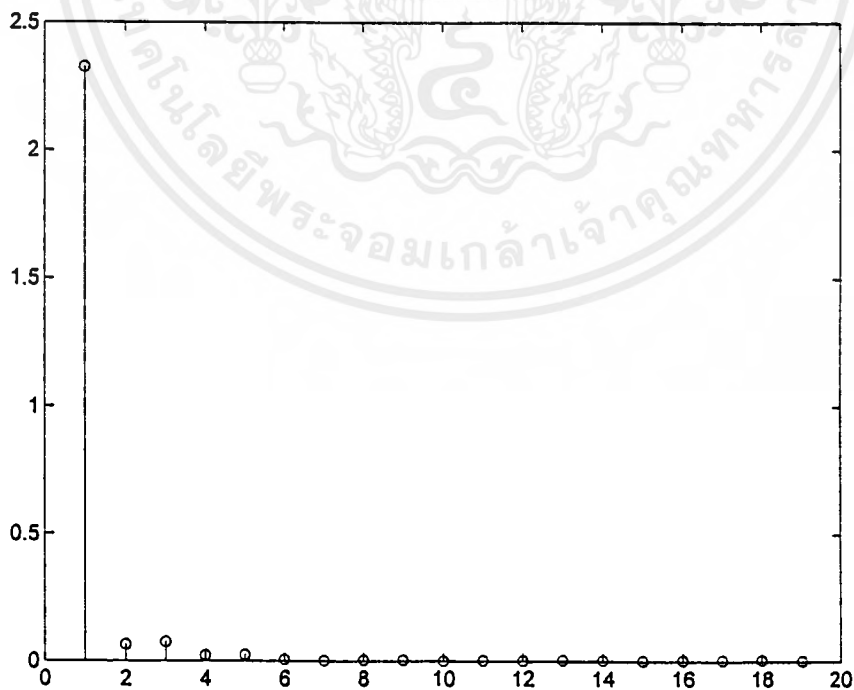


รูปที่ 5.33 กราฟฮาร์โมนิกส์แรงดันขณะไม่มีโหลด เมื่อใช้ เทคนิคอินทิกรัลคอนโทรล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.34 กราฟฮาร์โมนิกส์แรงดันขณะมีโหลด 50 วัตต์ เมื่อใช้เทคนิค SPWM อินเวอร์เตอร์



รูปที่ 5.35 กราฟฮาร์โมนิกส์แรงดันขณะมีโหลด 50 วัตต์ เมื่อใช้เทคนิคอินทิกรัลคอนโทรล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### สรุปและวิจารณ์การทดลอง

#### สรุปผลการทดลอง

จากโครงการงานสามารถสรุปได้ว่า ทั้งผลการทดลองและผลของการซิมูเลทวงจรโดยโปรแกรม P-spice เป็นไปในแนวทางเดียวกัน คือ สามารถลดผลกระทบของริบเปิด โวลต์เดจซึ่งเป็นสาเหตุจากการใช้ ตัวเก็บประจุขนาดเล็ก และผลที่ได้ช่วยปรับปรุงคุณภาพเอาท์พุทด้วย คือช่วยให้เอาท์พุทโวลต์เดจตกน้อยลงเมื่อเทียบกับ SPWM Inverter และ ฮาร์โมนิกส์ที่เกิดขึ้นจะน้อยลงด้วย

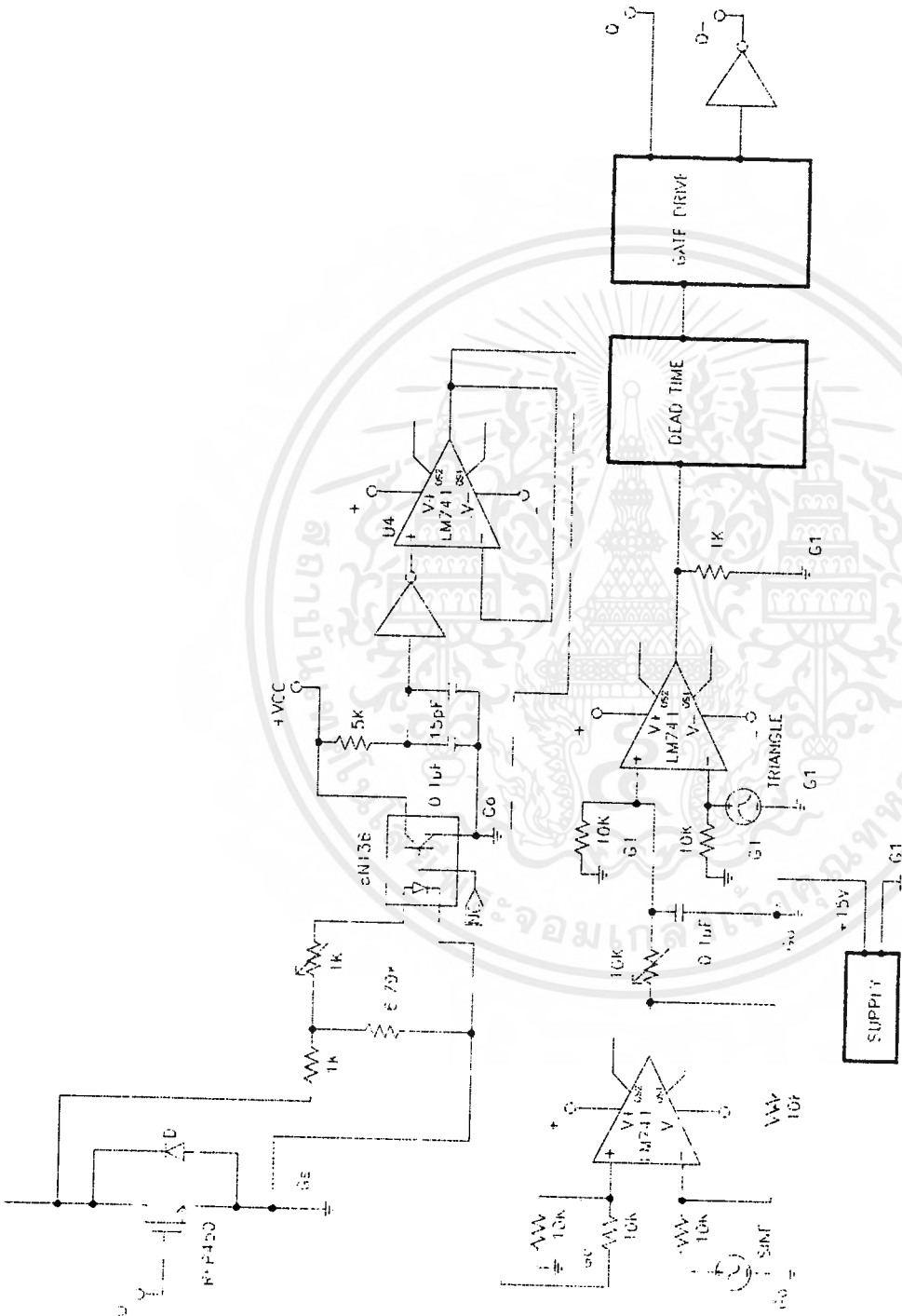
#### วิจารณ์การทดลอง

ในการ simulate วงจรโดยใช้ Program P-spice เป็นแค่แนวทางในการจำลองวงจรขึ้นมาแต่ในการสร้างวงจรจริงๆ ขึ้นมานั้นต้องมีการปรับปรุงเปลี่ยนแปลงให้เข้ากับสภาพความเป็นจริง ทำให้วงจรที่ใช้ simulate กับที่สร้างขึ้นจริงๆ มีบางส่วนแตกต่างกันบ้างขึ้นอยู่กับเทคนิคการออกแบบวงจรและข้อจำกัดของอุปกรณ์อิเล็กทรอนิกส์แต่ละตัว

#### ปัญหาและอุปสรรคของโครงการ

1. วงจรอินทิกรัลคอนโทรลยังไม่ดีพอ เพราะสามารถปรับ Modulation Index ได้น้อย
2. เพาเวอร์มอสเฟตเสียบ่อยครั้ง เนื่องจากมีปัญหาด้านวงจรขับเกท เมื่อทำการเปลี่ยนวงจรขับเกทแล้วทำให้ดีขึ้น
3. หม้อแปลงที่ใช้คุณภาพไม่ดี เพราะมี losses สูง และยังมีผลกระทบจากค่าความเหนี่ยวนำในหม้อแปลง ทำให้ค่าความเหนี่ยวนำของ O/P LC Filter มีความผิดพลาด

ภาคผนวก ก



INTEGRAL CONTROL CIRCUIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Monolithic Function Generator

## GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small effect on distortion.

## FEATURES

Low-Sine Wave Distortion	.5%, Typical
Excellent Temperature Stability	20 ppm/°C, Typical
Wide Sweep Range	2000:1, Typical
Low-Supply Sensitivity	0.01%V, Typical
Linear Amplitude Modulation	
TTL Compatible FSK Controls	
Wide Supply Range	10V to 26V
Adjustable Duty Cycle	1% to 99%

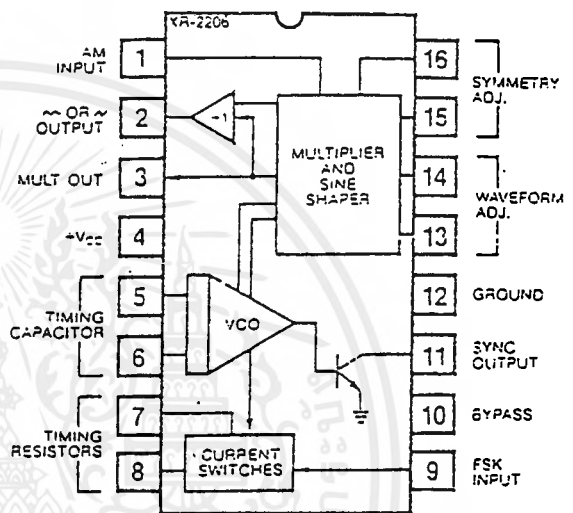
## APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

## ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	5 mA
Storage Temperature	-65°C to +150°C

## FUNCTIONAL BLOCK DIAGRAM



## ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206C	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

## SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper, a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

# XR-2206

## ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1,  $V^+ = 12V$ ,  $T_A = 25^\circ C$ ,  $C = 0.01 \mu F$ ,  $R_1 = 100 k\Omega$ ,  $R_2 = 10 k\Omega$ ,  $R_3 = 25 k\Omega$  unless otherwise specified.  $S_1$  open for triangle, closed for sine wave.

PARAMETER	XR-2206M			XR-2206C			UNIT	CONDITIONS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
<b>GENERAL CHARACTERISTICS</b>								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	$\pm 5$		$\pm 13$	$\pm 5$		$\pm 13$	V	
Supply Current		12	17		14	20	mA	$R_1 > 10 k\Omega$
<b>OSCILLATOR SECTION</b>								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 \mu F$ , $R_1 = 1 k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50 \mu F$ , $R_1 = 2 M\Omega$
Frequency Accuracy		$\pm 1$	$\pm 4$		$\pm 2$		% of $f_0$	$f_0 = 1/R_1 C$
Temperature Stability		$\pm 10$	$\pm 50$		$\pm 20$		ppm/ $^\circ C$	$0^\circ C < T_A < 75^\circ C$ , $R_1 = R_2 = 20 k\Omega$
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$ , $V_{HIGH} = 20V$ , $R_1 = R_2 = 20 k\Omega$
Sweep Range	1000:1	2000:1		2000:1			$f_H = f_L$	$f_H @ R_1 = 1 k\Omega$ $f_L @ R_1 = 2 M\Omega$
Sweep Linearity								
10:1 Sweep		2		2			%	$f_L = 1 kHz$ , $f_H = 10 kHz$
1000:1 Sweep		8		8			%	$f_L = 100 Hz$ , $f_H = 100 kHz$
FM Distortion		0.1		0.1			%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	$\mu F$	See Figure 4.
Timing Resistors: $R_1$ & $R_2$	1		2000	1		2000	$k\Omega$	
Triangle Sine Wave Output								See Note 1, Figure 2.
Triangle Amplitude		160		160			mV/ $k\Omega$	Figure 1, $S_1$ Open
Sine Wave Amplitude	40	60	80	60			mV/ $k\Omega$	Figure 1, $S_1$ Closed
Max. Output Swing		6		6			V <sub>p-p</sub>	
Output Impedance		600		600			$\Omega$	
Triangle Linearity		1		1			%	
Amplitude Stability		0.5		0.5			dB	For 1000:1 Sweep
Sine Wave Amplitude Stability		$\pm 600$		$\pm 500$			ppm/ $^\circ C$	See Note 2.
Sine Wave Distortion								
Without Adjustment		2.5		2.5			%	$R_1 = 30 k\Omega$
With Adjustment		0.4	1.0	0.5	1.5		%	See Figures 6 and 7.
Amplitude Modulation								
Input Impedance	50	100		50	100		$k\Omega$	
Modulation Range		100		100			%	
Carrier Suppression		55		55			dB	
Linearity		2		2			%	For 95% modulation
Square-Wave Output								
Amplitude		12		12			V <sub>p-p</sub>	Measured at Pin 11.
Rise Time		250		250			nsec	$C_L = 10 pF$
Fall Time		50		50			nsec	$C_L = 10 pF$
Saturation Voltage		0.2	0.4	0.2	0.6		V	$I_L = 2 mA$
Leakage Current		0.1	20	0.1	100		$\mu A$	$V_{11} = 26V$
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance  $R_3$  on Pin 3. See Figure 7.

Note 2: For maximum amplitude stability,  $R_3$  should be a positive temperature coefficient resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# XR-2206

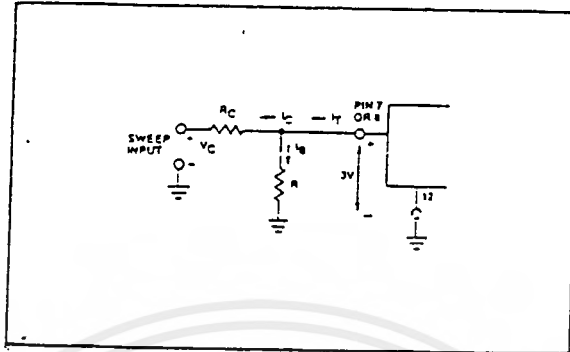


Figure 9: Circuit Connection for Frequency Sweep.

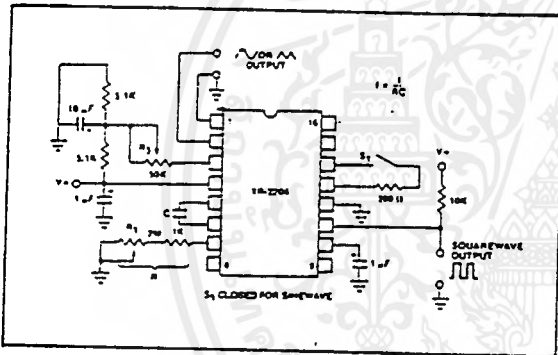


Figure 10: Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of  $R_3$ .)

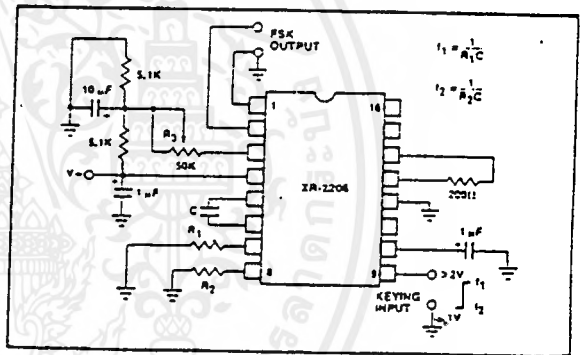


Figure 12: Sinusoidal FSK Generator.

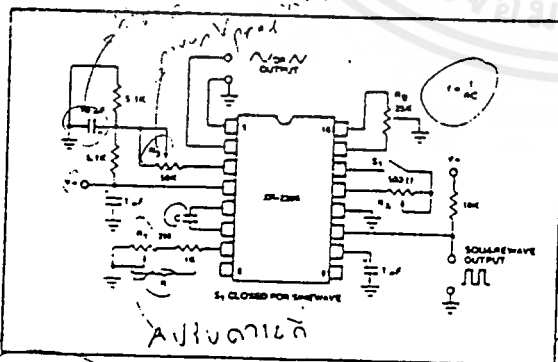


Figure 11: Circuit for Sine Wave Generation with Minimum Harmonic Distortion. ( $R_3$  Determines Output Swing - See Figure 2.)

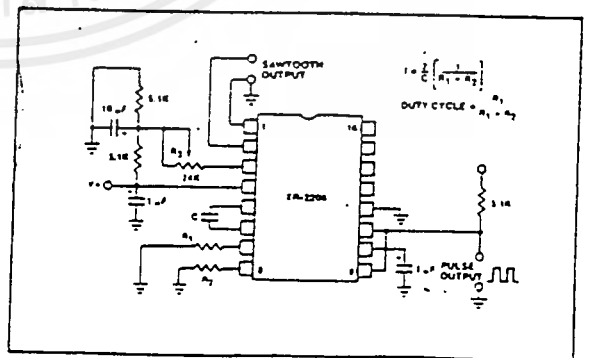


Figure 13: Circuit for Pulse and Ramp Generation.

**Frequency-Shift Keying:**

The XR-2206 can be operated with two separate timing resistors,  $R_1$  and  $R_2$ , connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage  $\geq 2V$ , only  $R_1$  is activated. Similarly, if the voltage level at Pin 9 is  $\leq 1V$ , only  $R_2$  is activated. Thus, the output frequency can be keyed between two levels,  $f_1$  and  $f_2$ , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to  $V^-$ .

**Output DC Level Control:**

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between  $V^-$  and ground, to give an output dc level of  $\approx V^-/2$ .

**APPLICATIONS INFORMATION****Sine Wave Generation****Without External Adjustment:**

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer,  $R_1$  at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than  $V^-/2$ , and the typical distortion (THD) is  $< 2.5\%$ . If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with  $V^-$ . For split-supply operation,  $R_3$  can be directly connected to ground.

**With External Adjustment:**

The harmonic content of sinusoidal output can be reduced to  $\approx 0.5\%$  by additional adjustments as shown in Figure 11. The potentiometer,  $R_A$ , adjusts the sine-shaping resistor, and  $R_B$  provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set  $R_B$  at midpoint, and adjust  $R_A$  for minimum distortion.
2. With  $R_A$  set as above, adjust  $R_B$  to further reduce distortion.

**Triangle Wave Generation**

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e.,  $S_1$  open). Amplitude of the triangle is approximately twice the sine wave output.

**FSK Generation**

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors,  $R_1$  and  $R_2$ ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with  $V^-$ .

**Pulse and Ramp Generation**

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of  $R_1$  and  $R_2$ . The values of  $R_1$  and  $R_2$  should be in the range of  $1 \text{ k}\Omega$  to  $2 \text{ M}\Omega$ .

# XR-2206

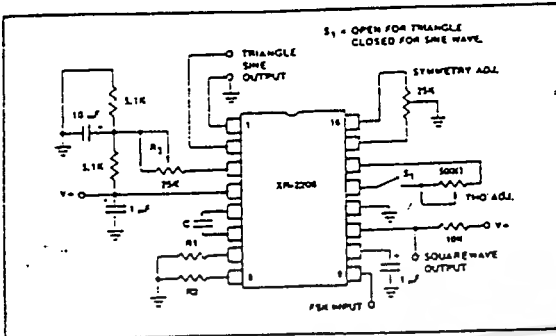


Figure 1: Basic Test Circuit.

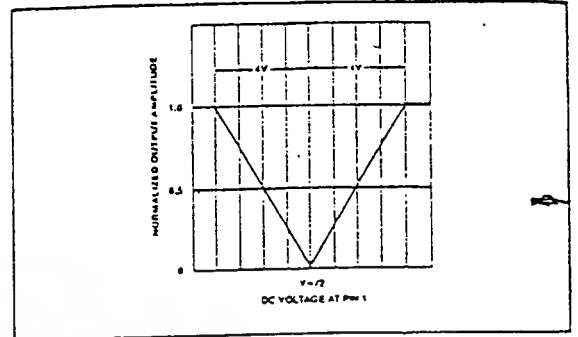


Figure 5: Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

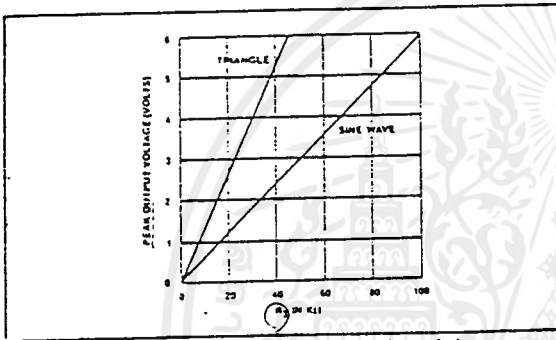


Figure 2: Output Amplitude as a Function of the Resistor,  $R_3$ , at Pin 3.

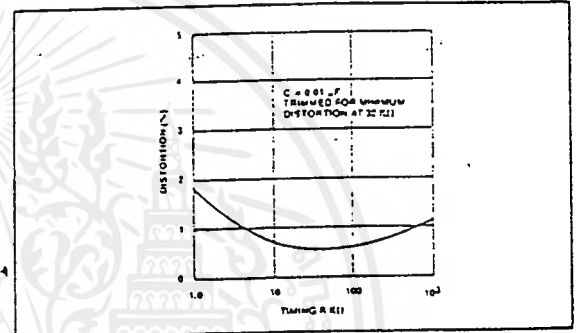


Figure 6: Trimmed Distortion versus Timing Resistor.

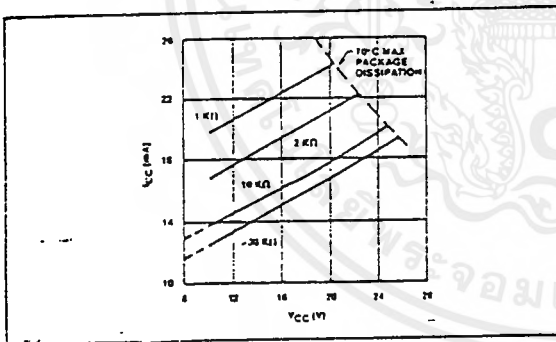


Figure 3: Supply Current versus Supply Voltage, Timing,  $R$ .

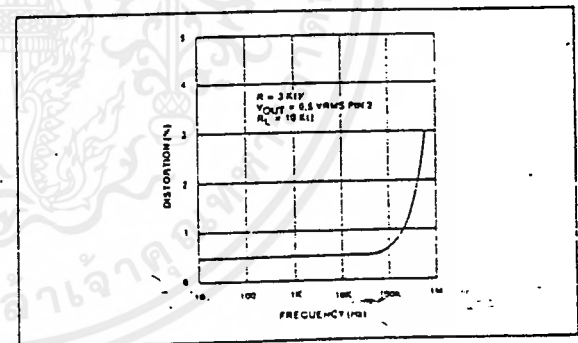


Figure 7: Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

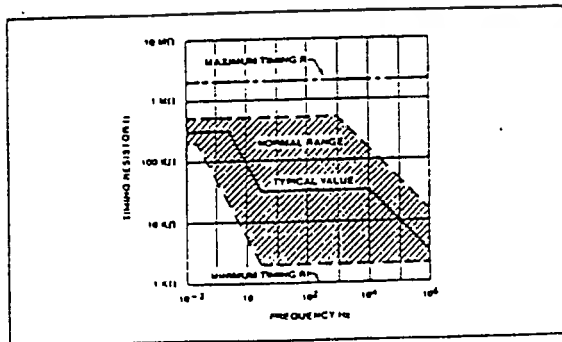


Figure 4:  $R$  versus Oscillation Frequency.

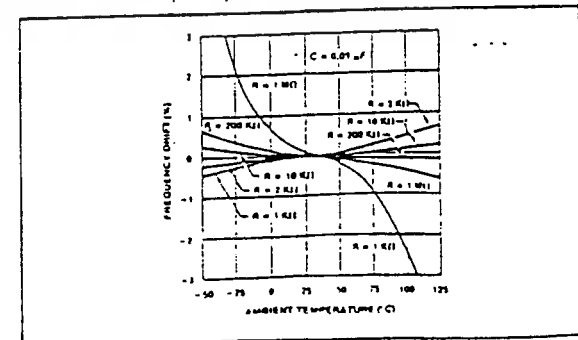


Figure 8: Frequency Drift versus Temperature.

## PRINCIPLES OF OPERATION

### Description of Controls

#### Frequency of Operation:

The frequency of oscillation,  $f_o$ , is determined by the external timing capacitor, C, across Pin 5 and 6, and by the timing resistor, R, connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C. The recommended values of R, for a given frequency range, are shown in Figure 4. Temperature stability is optimum for  $4 \text{ k}\Omega < R < 200 \text{ k}\Omega$ . Recommended values of C are from 1000 pF to 100  $\mu\text{F}$ .

#### Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current,  $I_T$ , drawn from Pin 7 or 8:

$$f = \frac{320 I_T (\text{mA})}{C (\mu\text{F})} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with  $I_T$ , over a wide range of current values, from 1  $\mu\text{A}$  to 3 mA. The frequency can be controlled by applying a control voltage,  $V_C$ , to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to  $V_C$  as:

$$f = \frac{1}{RC} \left( 1 + \frac{3}{R_C} \left( 1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

where  $V_C$  is in volts. The voltage-to-frequency conversion gain, K, is given as:

$$K = \partial f / \partial V_C = - \frac{0.32}{RC} \text{ Hz/V}$$

**CAUTION:** For safe operation of the circuit,  $I_T$  should be limited to  $\leq 3 \text{ mA}$ .

#### Output Amplitude:

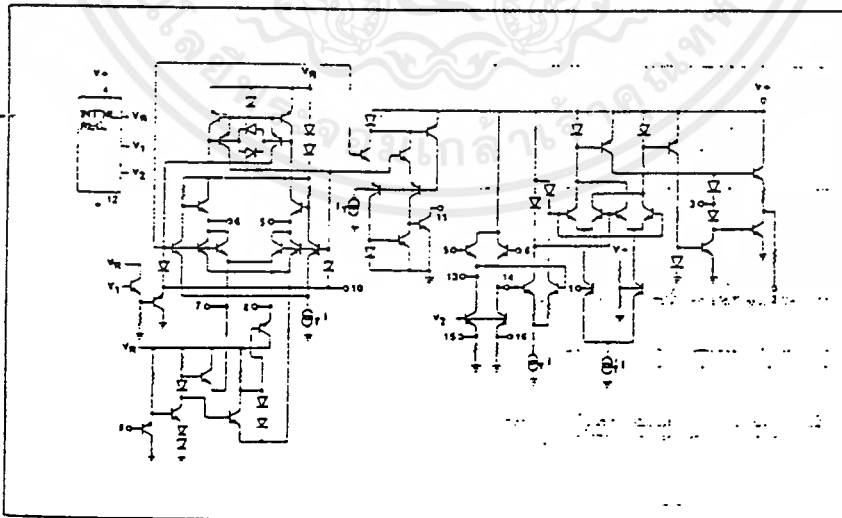
Maximum output amplitude is inversely proportional to the external resistor,  $R_3$ , connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately 50 mV peak per  $\text{k}\Omega$  of  $R_3$ ; for triangle, the peak amplitude is approximately 150 mV peak per  $\text{k}\Omega$  of  $R_3$ . Thus, for example,  $R_3 = 50 \text{ k}\Omega$  would produce approximately  $\pm 3\text{V}$  sinusoidal output amplitude.

#### Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately 100  $\text{k}\Omega$ . Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within  $\pm 4$  volts of  $V^+/2$  as shown in Figure 5. As this bias level approaches  $V^+/2$ , the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB.

**CAUTION:** AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of  $V^+$ .

### EQUIVALENT SCHEMATIC DIAGRAM



# ICL8038

## Precision Waveform Generator/ Voltage Controlled Oscillator

### Features

- Low Frequency Drift with Temperature - 250ppm/°C
- Simultaneous Sine, Square, and Triangle Wave Outputs
- Low Distortion - 1% (Sine Wave Output)
- High Linearity - 0.1% (Triangle Wave Output)
- Wide Operating Frequency Range - 0.001Hz to 300kHz
- Variable Duty Cycle - 2% to 98%
- High Level Outputs - TTL to 28V
- Easy to Use - Just a Handful of External Components Required

### Description

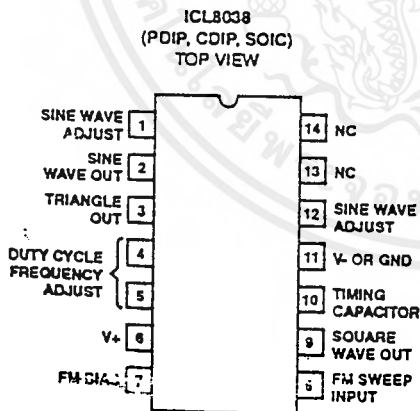
The ICL8038 waveform generator is a monolithic integrated circuit capable of producing high accuracy sine, square, triangular, sawtooth and pulse waveforms with a minimum of external components. The frequency (or repetition rate) can be selected externally from 0.001Hz to more than 300kHz using either resistors or capacitors, and frequency modulation and sweeping can be accomplished with an external voltage. The ICL8038 is fabricated with advanced monolithic technology, using Schottky barrier diodes and thin film resistors, and the output is stable over a wide range of temperature and supply variations. These devices may be interfaced with phase locked loop circuitry to reduce temperature drift to less than 250ppm/°C.

### Ordering Information

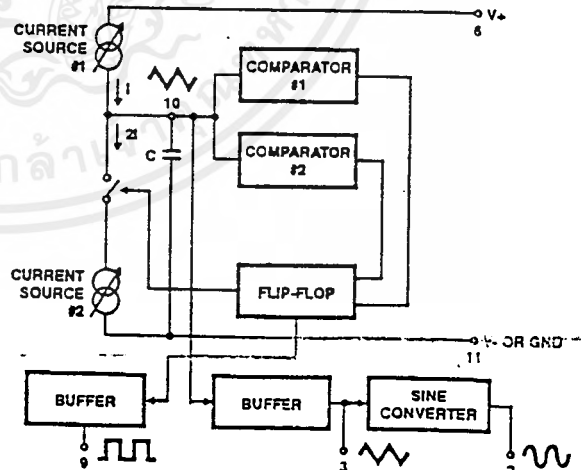
PART NUMBER	STABILITY	TEMPERATURE RANGE	PACKAGE
ICL8038CCPD	250ppm/°C Typ.	0°C to +70°C	14 Lead Plastic DIP
ICL8038CCJD	250ppm/°C Typ.	0°C to +70°C	14 Lead Ceramic DIP
ICL8038BCJD	180ppm/°C Typ.	0°C to +70°C	14 Lead Ceramic DIP
ICL8038ACJD	120ppm/°C Typ.	0°C to +70°C	14 Lead Ceramic DIP
ICL8038BMJD*	350ppm/°C Max.	-55°C to +125°C	14 Lead Ceramic DIP
ICL8038AMJD*	250ppm/°C Max.	-55°C to +125°C	14 Lead Ceramic DIP

\* Add /883B to part number if 883 processing is required.

### Pinout



### Functional Diagram



CAUTION: These devices are sensitive to electrostatic discharge. Users should follow proper I.C. Handling Procedures.  
Copyright © Harris Corporation 1993

## Specifications ICL8038

### Absolute Maximum Ratings

Supply Voltage (V- to V+)	36V
Power Dissipation (Note 1)	750mW
Input Voltage (Any Pin)	V- to V+
Input Current (Pins 4 and 5)	25mA
Output Sink Current (Pins 3 and 9)	25mA
Lead Temperature (Soldering 10 Sec.)	+300°C

### Operating Conditions

Operating Temperature Range	ICL8038AM, ICL8038BM	-55°C to +125°C
	ICL8038AC, ICL8038BC, ICL8038CC	0°C to +70°C
Storage Temperature Range		-65°C to +150°C

**CAUTION:** Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

### Electrical Specifications

$V_{SUPPLY} = \pm 10V$  or  $+20V$ ,  $T_A = +25^\circ C$ ,  $R_L = 10k\Omega$ , Test Circuit Unless Otherwise Specified

PARAMETERS	SYMBOL	TEST CONDITIONS	ICL8038CC			ICL8038BC(BM)			ICL8038AC(AM)			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Supply Voltage Operating Range	$V_{SUPPLY}$											
Single Supply	V+		+10		+30	+10		30	+10		30	V
Dual Supplies	V+, V-		$\pm 5$		$\pm 15$	$\pm 5$		$\pm 15$	$\pm 5$		$\pm 5$	V
Supply Current	$I_{SUPPLY}$	$V_{SUPPLY} = \pm 10V$ (Note 2)										
8038AM, 8038BM							12	15		12	15	mA
8038AC, 8038BC, 8038CC				12	20		12	20		12	20	mA
FREQUENCY CHARACTERISTICS (ALL WAVEFORMS)												
Max. Frequency of Oscillation	$f_{MAX}$		100			100			100			kHz
Sweep Frequency of FM Input	$f_{SWEEP}$			10			10			10		kHz
Sweep FM Range (Note 3)				35:1			35:1			35:1		
FM Linearity		10:1 Ratio		0.5			0.2			0.2		%
Frequency Drift with Temperature (Note 5)	$\Delta f/\Delta T$											
8038 AC, BC, CC		0°C to +70°C		250			180			120		ppm/°C
8038 AM, BM		-55°C to +125°C						350			250	ppm/°C
Frequency Drift with Supply Voltage	$\Delta f/\Delta V$	Over Supply Voltage Range		0.05			0.05			0.05		%/V
OUTPUT CHARACTERISTICS												
Square Wave												
Leakage Current	$I_{OLK}$	$V_O = 30V$			1			1			1	$\mu A$
Saturation Voltage	$V_{SAT}$	$I_{SINK} = 2mA$		0.2	0.5		0.2	0.4		0.2	0.4	V
Rise Time	$t_R$	$R_L = 4.7k\Omega$		180			180			180		ns
Fall Time	$t_F$	$R_L = 4.7k\Omega$		40			40			40		ns
Typical Duty Cycle Adjust (Note 6)	$\Delta D$		2		98	2		98	2		98	%
Triangle/Sawtooth/Ramp												
Amplitude	$V_{TRIANGLE}$	$R_{TRI} = 100k\Omega$	0.30	0.33		0.30	0.33		0.30	0.33		$\times V_{SUPPLY}$
Linearity				0.1			0.05			0.05		%
Output Impedance	$Z_{OUT}$	$I_{OUT} = 5mA$		200			200			200		$\Omega$
Sine Wave												
Amplitude	$V_{SINE}$	$R_{SINE} = 100k\Omega$	0.2	0.22		0.2	0.22		0.2	0.22		$\times V_{SUPPLY}$
THD	THD	$R_S = 1M\Omega$ (Note 4)		2.0	5		1.5	3		1.0	1.5	%
THD Adjusted	THD	Use Figure 14		1.5			1.0			0.8		%

#### NOTES:

1. Derate ceramic package at 12.5mW/°C for ambient temperatures above 100°C.
2.  $R_A$  and  $R_B$  currents not included.
3.  $V_{SUPPLY} = 20V$ ;  $R_A$  and  $R_B = 10k\Omega$ ,  $f \cong 10kHz$  nominal; can be extended 1000 to 1. See Figures 15A and 15B.
4. 82k $\Omega$  connected between pins 11 and 12, Triangle Duty Cycle set at 50%. (Use  $R_A$  and  $R_B$ .)
5. Figure 1, pins 7 and 8 connected,  $V_{SUPPLY} = \pm 10V$ . See Typical Curves for T.C. vs  $V_{SUPPLY}$ .
6. Not tested, typical value for design purposes only.

7  
SPECIAL ANALOG  
CIRCUITS

Typical Performance Curves (Continued)

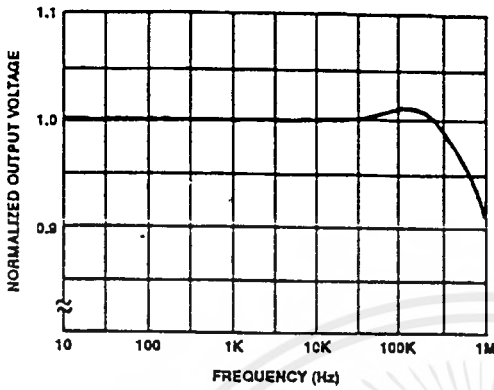


FIGURE 10. SINE WAVE OUTPUT VOLTAGE vs FREQUENCY

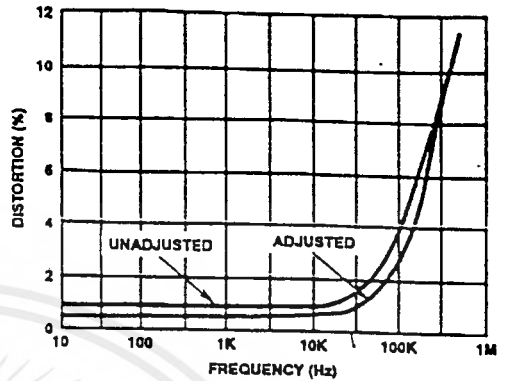


FIGURE 11. SINE WAVE DISTORTION vs FREQUENCY

Waveform Timing

The *symmetry* of all waveforms can be adjusted with the external timing resistors. Two possible ways to accomplish this are shown in Figure 13. Best results are obtained by keeping the timing resistors  $R_A$  and  $R_B$  separate (A).  $R_A$  controls the rising portion of the triangle and sine wave and the 1 state of the square wave.

The magnitude of the triangle waveform is set at  $1/3 V_{SUPPLY}$ ; therefore the rising portion of the triangle is,

$$t_1 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V_{SUPPLY} \times R_A}{0.22 \times V_{SUPPLY}} = \frac{R_A \times C}{0.66}$$

The falling portion of the triangle and sine wave and the 0 state of the square wave is:

$$t_2 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V_{SUPPLY}}{2(0.22) \frac{V_{SUPPLY}}{R_B} - 0.22 \frac{V_{SUPPLY}}{R_A}} = \frac{R_A R_B C}{0.66(2R_A - R_B)}$$

Thus a 50% duty cycle is achieved when  $R_A = R_B$ .

If the duty cycle is to be varied over a small range about 50% only, the connection shown in Figure 13B is slightly more convenient.

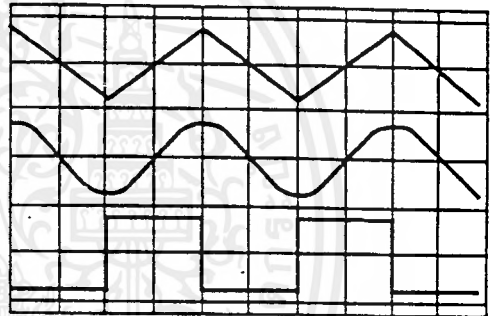
With two separate timing resistors, the frequency is given by

$$f = \frac{1}{t_1 + t_2} = \frac{1}{\frac{R_A C}{0.66} \left(1 + \frac{R_B}{2R_A - R_B}\right)}$$

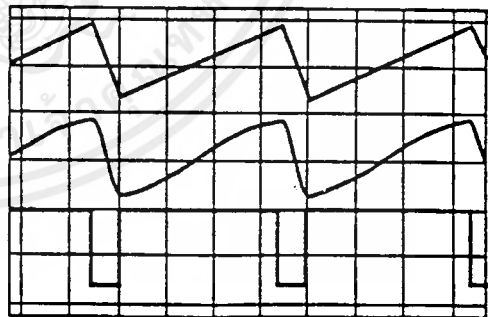
or, if  $R_A = R_B = R$

$$f = \frac{0.33}{RC} \text{ (for Figure 13A)}$$

Neither time nor frequency are dependent on supply voltage, even though none of the voltages are regulated inside the integrated circuit. This is due to the fact that both currents and thresholds are direct, linear functions of the supply voltage and thus their effects cancel.



SQUARE WAVE DUTY CYCLE - 50%



SQUARE WAVE DUTY CYCLE - 80%

FIGURE 12. PHASE RELATIONSHIP OF WAVEFORMS

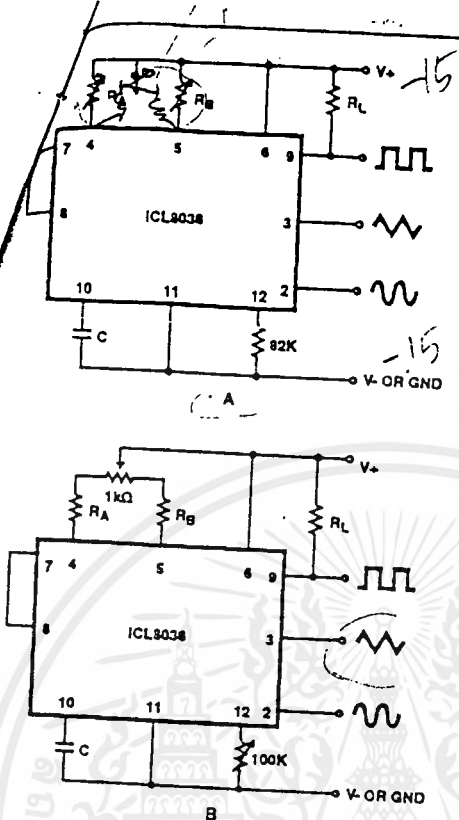


FIGURE 13. POSSIBLE CONNECTIONS FOR THE EXTERNAL TIMING RESISTORS

To minimize sine wave distortion the 82kΩ resistor between pins 11 and 12 is best made variable. With this arrangement distortion of less than 1% is achievable. To reduce this even further, two potentiometers can be connected as shown in Figure 14; this configuration allows a typical reduction of sine wave distortion close to 0.5%

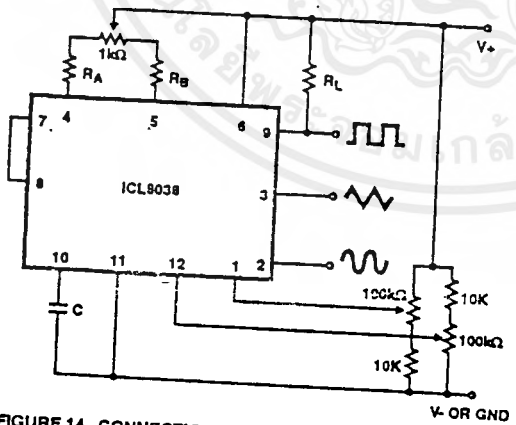


FIGURE 14. CONNECTION TO ACHIEVE MINIMUM SINE WAVE DISTORTION

### Selecting $R_A$ , $R_B$ and $C$

For any given output frequency, there is a wide range of RC combinations that will work, however certain constraints are placed upon the magnitude of the charging current for optimum performance. At the low end, currents of less than 1μA are undesirable because circuit leakages will contribute significant errors at high temperatures. At higher currents ( $I > 5\text{mA}$ ), transistor betas and saturation voltages will contribute increasingly larger errors. Optimum performance will, therefore, be obtained with charging currents of 10μA to 1mA. If pins 7 and 8 are shorted together, the magnitude of the charging current due to  $R_A$  can be calculated from:

$$I = \frac{R_1 \times (V_+ - V_-)}{(R_1 + R_2)} \times \frac{1}{R_A} = \frac{0.22(V_+ - V_-)}{R_A}$$

$R_1$  and  $R_2$  are shown in the Detailed Schematic.

A similar calculation holds for  $R_B$ .

The capacitor value should be chosen at the upper end of its possible range.

### Waveform Out Level Control and Power Supplies

The waveform generator can be operated either from a single power supply (10V to 30V) or a dual power supply ( $\pm 15\text{V}$ ). With a single power supply the average levels of the triangle and sine wave are at exactly one-half of the supply voltage, while the square wave alternates between  $V_+$  and ground. A split power supply has the advantage that all waveforms move symmetrically about ground.

The square wave output is not committed. A load resistor can be connected to a different power supply, as long as the applied voltage remains within the breakdown capability of the waveform generator (30V). In this way, the square wave output can be made TTL compatible (load resistor connected to +5V) while the waveform generator itself is powered from a much higher voltage.

### Frequency Modulation and Sweeping

The frequency of the waveform generator is a direct function of the DC voltage at terminal 8 (measured from  $V_+$ ). By altering this voltage, frequency modulation is performed. For small deviations (e.g.  $\pm 10\%$ ) the modulating signal can be applied directly to pin 8, merely providing DC decoupling with a capacitor as shown in Figure 15A. An external resistor between pins 7 and 8 is not necessary, but it can be used to increase input impedance from about 8kΩ (pins 7 and 8 connected together), to about  $(R + 8\text{k}\Omega)$ .

For larger FM deviations or for frequency sweeping, the modulating signal is applied between the positive supply voltage and pin 8 (Figure 15B). In this way the entire bias for the current sources is created by the modulating signal, and a very large (e.g. 1000:1) sweep range is created ( $f = 0$  at  $V_{\text{SWEEP}} = 0$ ). Care must be taken, however, to regulate the supply voltage; in this configuration the charge current is no longer a function of the supply voltage (yet the trigger thresholds still are) and thus the frequency becomes dependent on

the supply voltage. The potential on Pin 8 may be swept down from  $V+$  by  $(\frac{1}{3} V_{SUPPLY} - 2V)$ .

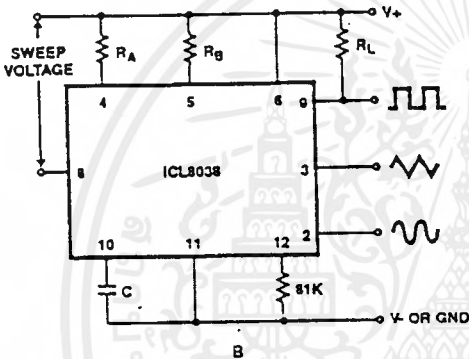
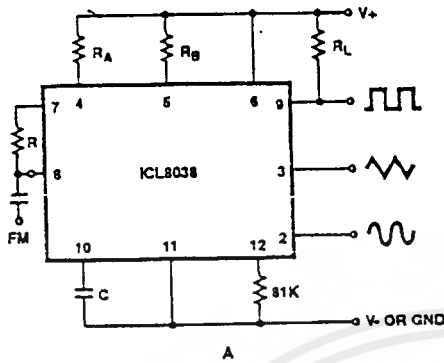


FIGURE 15. CONNECTIONS FOR FREQUENCY MODULATION (A) AND SWEEP (B)

**Applications**

The sine wave output has a relatively high output impedance (1kΩ Typ). The circuit of Figure 16 provides buffering, gain and amplitude adjustment. A simple op amp follower could also be used.

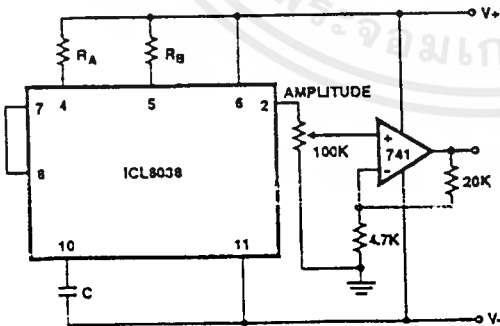


FIGURE 16. SINE WAVE OUTPUT BUFFER AMPLIFIERS

With a dual supply voltage the external capacitor on Pin-10 can be shorted to ground to halt the ICL8038 oscillation. Figure 17 shows a FET switch, diode ANDed with an input strobe signal to allow the output to always start on the same slope.

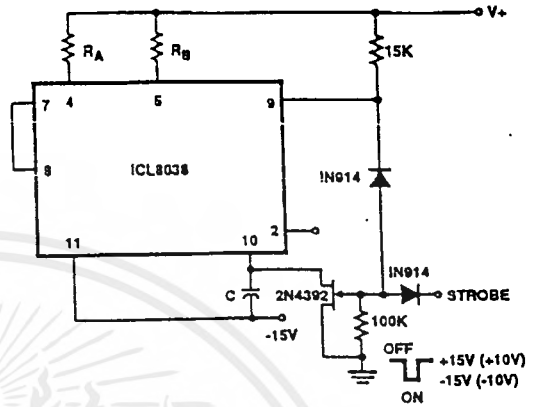


FIGURE 17. STROBE TONE BURST GENERATOR

To obtain a 1000:1 Sweep Range on the ICL8038 the voltage across external resistors  $R_A$  and  $R_B$  must decrease to nearly zero. This requires that the highest voltage on control Pin 8 exceed the voltage at the top of  $R_A$  and  $R_B$  by a few hundred mV. The Circuit of Figure 18 achieves this by using a diode to lower the effective supply voltage on the ICL8038. The large resistor on pin 5 helps reduce duty cycle variations with sweep.

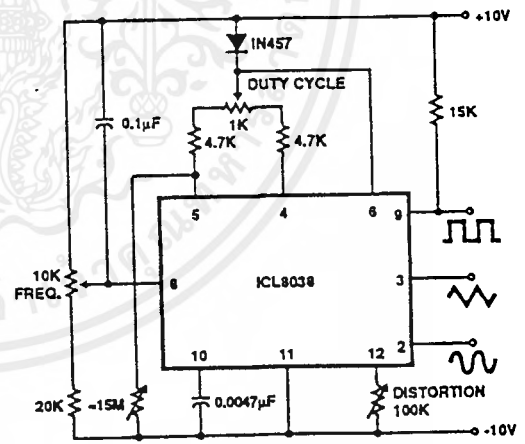


FIGURE 18. VARIABLE AUDIO OSCILLATOR, 20Hz TO 20kHz

The linearity of input sweep voltage versus output frequency can be significantly improved by using an op amp as shown in Figure 19.





# Single Channel, High Speed Optocouplers

## Technical Data

**6N135/6**  
**HCNW135/6**  
**HCNW4502/3**  
**HCPL-0452/3**  
**HCPL-0500/1**  
**HCPL-4502/3**

### Features

- 15 kV/ $\mu$ s Minimum Common Mode Transient Immunity at  $V_{CM} = 1500$  V (4503/0453)
- High Speed: 1 Mb/s
- TTL Compatible
- Available in 8-Pin DIP, SO-8, Widebody Packages
- Open Collector Output
- Guaranteed Performance from Temperature: 0°C to 70°C
- Safety Approval  
 UL Recognized – 2500 V rms for 1 minute (5000 V rms for 1 minute for HCNW and Option 020 devices) per UL1577  
 CSA Approved  
 VDE 0884 Approved  
 - $V_{IORM} = 630$  V peak for HCPL-4503#060  
 - $V_{IORM} = 1414$  V peak for HCNW devices  
 BSI Certified (HCNW devices only)
- Dual Channel Version Available (253X/4534/053X/0534)
- MIL-STD-1772 Version Available (55XX/65XX/4N55)

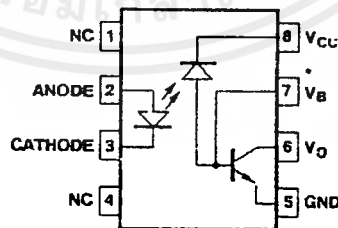
### Applications

- High Voltage Insulation
- Video Signal Isolation
- Power Transistor Isolation in Motor Drives
- Line Receivers
- Feedback Element in Switched Mode Power Supplies
- High Speed Logic Ground Isolation – TTL/TTL, TTL/CMOS, TTL/LSTTL
- Replaces Pulse Transformers
- Replaces Slow Phototransistor Isolators
- Analog Signal Ground Isolation

### Description

These diode-transistor optocouplers use an insulating layer between a LED and an integrated photodetector to provide electrical insulation between input and output. Separate connections for the photodiode bias and output-transistor collector increase the speed up to a hundred times that of a conventional phototransistor coupler by reducing the base-collector capacitance.

### Functional Diagram



TRUTH TABLE  
(POSITIVE LOGIC)

LED	$V_O$
ON	LOW
OFF	HIGH

\* NOTE: FOR 4502/3, 0452/3,  
PIN 7 IS NOT CONNECTED.

A 0.1  $\mu$ F bypass capacitor must be connected between pins 5 and 8.

**CAUTION:** It is advised that normal static precautions be taken in handling and assembly of this component to prevent damage and/or degradation which may be induced by ESD.

These single channel optocouplers are available in 8-Pin DIP, SO-8 and Widebody package configurations.

The 6N135, HCPL-0500, and HCNW135 are for use in TTL/CMOS, TTL/LS TTL or wide bandwidth analog applications. Current transfer ratio (CTR) for these devices is 7% minimum at  $I_F = 16$  mA.

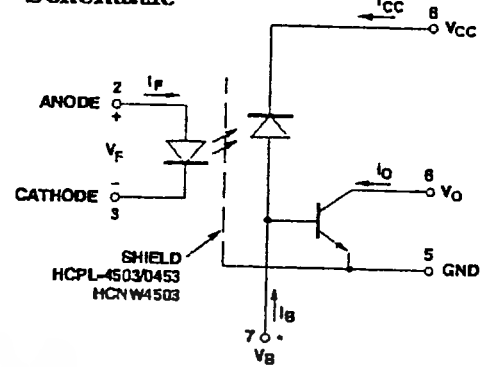
The 6N136, HCPL-0501, and HCNW136 are designed for high speed TTL/TTL applications. A standard 16 mA TTL sink current through the input LED will provide enough output current

for 1 TTL load and a 5.6 k $\Omega$  pull-up resistor. CTR for these devices is 19% minimum at  $I_F = 16$  mA.

The HCPL-4502, HCPL-0452, and HCNW4502 provide the electrical and switching performance of the 6N136, HCPL-0501, and HCNW136 with increased ESD protection.

The HCPL-4503, HCPL-0453, and HCNW4503 are similar to the HCPL-4502, HCPL-0452, and HCNW4502 optocouplers but have increased common mode transient immunity of 15 kV/ $\mu$ s minimum at  $V_{CM} = 1500$  V guaranteed.

## Schematic



\* NOTE: FOR HCPL-4502/3, HCPL-0452/3, HCNW4502/3, PIN 7 IS NOT CONNECTED.

## Selection Guide

Minimum CMR		Current Transfer Ratio (%)	8-Pin DIP (300 Mil)		Small-Outline SO-8		Widebody (400 Mil)	Hermetic
dV/dt (V/ $\mu$ s)	$V_{CM}$ (V)		Single Channel Package	Dual Channel Package*	Single Channel Package	Dual Channel Package*	Single Channel Package	Single and Dual Channel Packages*
1,000	10	7	6N135	HCPL-2530	HCPL-0500	HCPL-0530	HCNW135	
		19	6N136 HCPL-4502†	HCPL-2531	HCPL-0501 HCPL-0452†	HCPL-0531	HCNW136 HCNW4502†	
15,000	1500	19	HCPL-4503†	HCPL-4534	HCPL-0453†	HCPL-0534	HCNW4503†	
1,000	10	9						HCPL-55XX HCPL-65XX 4N55

\*Technical data for these products are on separate HP publications.

†Pin 7, transistor base, is not connected.

## Ordering Information

Specify Part Number followed by Option Number (if desired).

Example:

HCPL-4503#XXX

- 020 = UL 5000 V rms/1 Minute Option\*
- 060 = VDE 0884  $V_{IORM} = 630$  V peak Option\*\*
- 300 = Gull Wing Surface Mount Option†
- 500 = Tape and Reel Packaging Option

Option data sheets available. Contact your Hewlett-Packard sales representative or authorized distributor for information.

\*For 6N135/6 and HCPL-4502/3 only.

\*\*For HCPL-4503 only. Combination of Option 020 and Option 060 is not available.

†Gull wing surface mount option applies to through hole parts only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 6N135, 6N136, HCPL4502 OPTOCOUPPLERS/OPTOISOLATORS

SOES022A - JULY 1986 - REVISED APRIL 1998

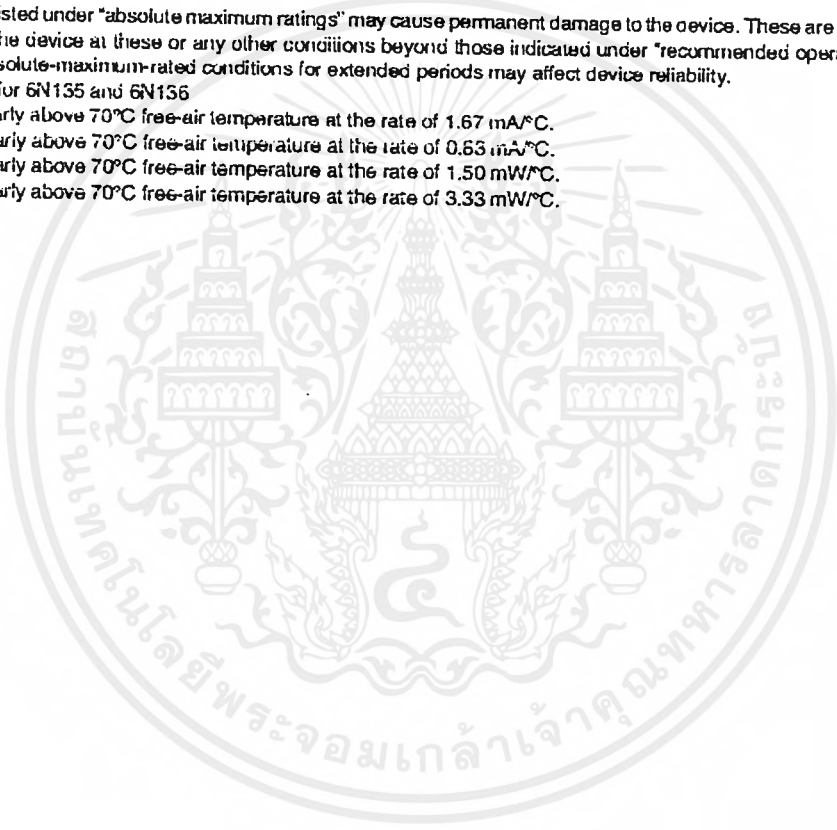
## absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)†‡

Supply and output voltage range, $V_{CC}$ and $V_O$ .....	-0.5 V to 15 V
Reverse input voltage .....	5 V
Emitter-base reverse voltage .....	5 V
Peak input forward current (pulse duration = 1 ms, 50% duty cycle, see Note 1) .....	50 mA
Peak transient input forward current (pulse duration 1 $\mu$ s, 300 Hz) .....	1 A
Average forward input current(see Note 2) .....	25 mA
Peak output current .....	16 mA
Average output current .....	8 mA
Base current .....	5 mA
Input power dissipation at (or below) 70°C free-air temperature (see Note 3) .....	45 mW
Output power dissipation at (or below) 70°C free-air temperature (see Note 4) .....	100 mW
Storage temperature range, $T_{stg}$ .....	-55°C to 125°C
Operating free-air temperature range, $T_A$ .....	-55°C to 100°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds .....	260°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

‡ JEDEC registered data for 6N135 and 6N136

- NOTES:
1. Derate linearly above 70°C free-air temperature at the rate of 1.67 mA/°C.
  2. Derate linearly above 70°C free-air temperature at the rate of 0.63 mA/°C.
  3. Derate linearly above 70°C free-air temperature at the rate of 1.50 mW/°C.
  4. Derate linearly above 70°C free-air temperature at the rate of 3.33 mW/°C.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics over operating free-air temperature range of 0°C to 70°C (unless otherwise noted)

PARAMETER	TEST CONDITIONS	6N135		6N136, HCPL4502			UNIT	
		MIN	TYP†	MAX	MIN	TYP†		MAX
$V_{F\ddagger}$	Input forward voltage	$I_F = 16 \text{ mA}$ , $T_A = 25^\circ\text{C}$		1.6	1.7	1.6	1.7	V
$\Delta V_F$	Temperature coefficient of forward voltage	$I_F = 16 \text{ mA}$		-1.8		-1.8		mV/°C
$V_{BR\ddagger}$	Input breakdown voltage	$I_R = 10 \mu\text{A}$ , $T_A = 25^\circ\text{C}$		5		5		V
$V_{OL}$	Low-level output voltage	$V_{CC} = 4.5 \text{ V}$ , $I_F = 16 \text{ mA}$ , $I_B = 0$	$I_{OL} = 1.1 \text{ mA}$	0.1	0.4			V
			$I_{OL} = 2.4 \text{ mA}$			0.1	0.4	
$I_{OH\ddagger}$	High-level output current	$I_F = 0$ , $I_B = 0$ , $T_A = 25^\circ\text{C}$	$V_{CC} = V_O = 5.5 \text{ V}$	3	500	3	500	nA
			$V_{CC} = V_O = 15 \text{ V}$	0.01	1	0.01	1	$\mu\text{A}$
$I_{OH}$	High-level output current	$V_{CC} = 15 \text{ V}$ , $I_F = 0$	$V_O = 15 \text{ V}$ , $I_B = 0$	50		50		$\mu\text{A}$
$I_{CCH\ddagger}$	Supply current, high-level output	$V_{CC} = 15 \text{ V}$ , $I_F = 0$ , $T_A = 25^\circ\text{C}$	$I_O = 0$ , $I_B = 0$	0.02	1	0.02	1	$\mu\text{A}$
$I_{CCH}$	Supply current, high-level output	$V_{CC} = 15 \text{ V}$ , $I_F = 0$	$I_O = 0$ , $I_B = 0$	2		2		$\mu\text{A}$
$I_{CCL}$	Supply current, low-level output	$V_{CC} = 15 \text{ V}$ , $I_F = 16 \text{ mA}$	$I_O = 0$ , $I_B = 0$	40		40		$\mu\text{A}$
$h_{FE}$	Transistor forward current transfer ratio	$V_O = 5 \text{ V}$	$I_O = 3 \text{ mA}$	100		100 (6N136 only)		
$CTR\ddagger$	Current transfer ratio	$V_{CC} = 4.5 \text{ V}$ , $I_F = 16 \text{ mA}$ , $T_A = 25^\circ\text{C}$	$V_O = 0.4 \text{ V}$ , $I_B = 0$ , See Note 5	7%	18%	19%	24%	
$CTR$	Current transfer ratio	$V_{CC} = 4.5 \text{ V}$ , $I_F = 16 \text{ mA}$ , See Note 5	$V_O = 0.5 \text{ V}$ , $I_B = 0$	5%		15%		
$r_{IO}$	Input-output resistance	$V_{IO} = 500 \text{ V}$ , See Note 6	$T_A = 25^\circ\text{C}$	1012		1012		$\Omega$
$I_{IO\ddagger}$	Input-output insulation leakage current	$V_{IO} = 3000 \text{ V}$ , $T_A = 25^\circ\text{C}$ , See Note 6	$t = 5 \text{ s}$ , $RH = 45\%$	1		1		$\mu\text{A}$
$C_i$	Input capacitance	$V_F = 0$	$f = 1 \text{ MHz}$	60		60		pF
$C_{io}$	Input-output capacitance	$f = 1 \text{ MHz}$	See Note 6	0.6		0.6		pF

† All typical values are at  $T_A = 25^\circ\text{C}$ .

‡ JEDEC registered data for 6N135 and 6N136

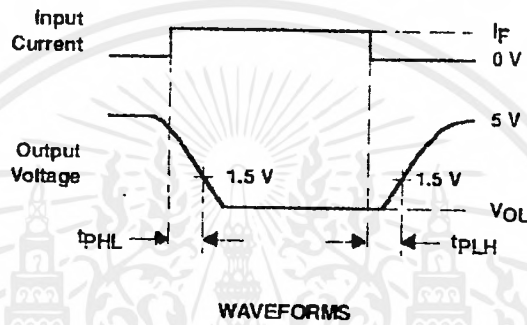
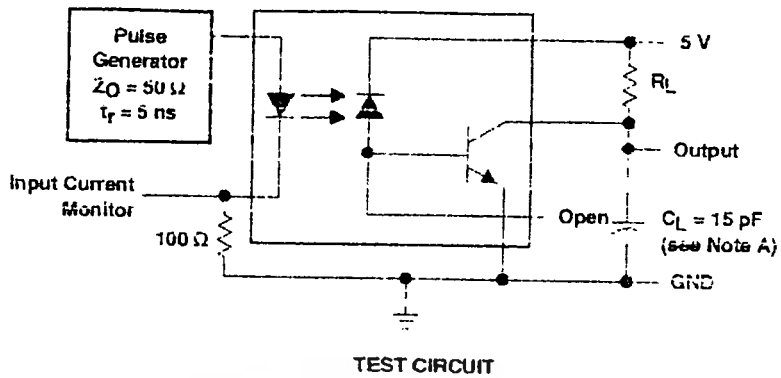
NOTES: 5. Current transfer ratio is defined as the ratio of output collector current  $I_O$  to the forward LED input current  $I_F$  times 100%.  
6. These parameters are measured with terminals 2 and 3 shorted together and terminals 5, 6, 7, and 8 shorted together.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75285

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARAMETER MEASUREMENT INFORMATION



NOTE A:  $C_L$  induces probe and stray capacitance.

Figure 1. Switching Test Circuit and Waveforms

# μA741

## FREQUENCY-COMPENSATED OPERATIONAL AMPLIFIER

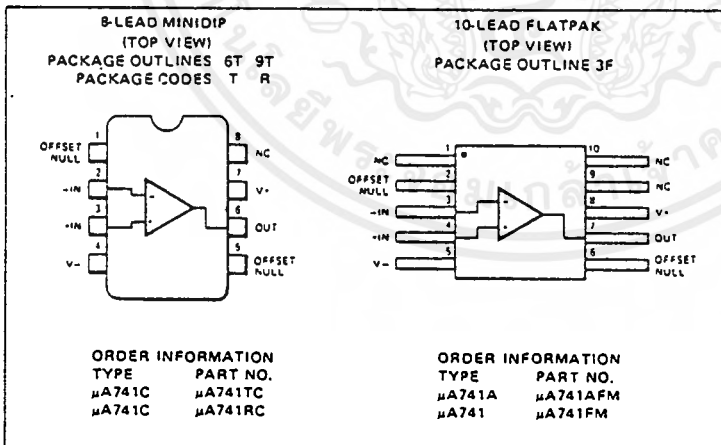
### FAIRCHILD LINEAR INTEGRATED CIRCUIT

**GENERAL DESCRIPTION** — The μA741 is a high performance monolithic Operational Amplifier constructed using the Fairchild Planar\* epitaxial process. It is intended for a wide range of analog applications. High common mode voltage range and absence of latch-up tendencies make the μA741 ideal for use as a voltage follower. The high gain and wide range of operating voltage provides superior performance in integrator, summing amplifier, and general feedback applications. Electrical characteristics of the μA741A and E are identical to MIL-M-38510/10101.

- NO FREQUENCY COMPENSATION REQUIRED
- SHORT CIRCUIT PROTECTION
- OFFSET VOLTAGE NULL CAPABILITY
- LARGE COMMON MODE AND DIFFERENTIAL VOLTAGE RANGES
- LOW POWER CONSUMPTION
- NO LATCH-UP

#### ABSOLUTE MAXIMUM RATINGS

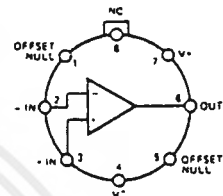
<b>Supply Voltage</b>	
μA741A, μA741, μA741E	±22 V
μA741C	±18 V
<b>Internal Power Dissipation (Note 1)</b>	
Metal Can	500 mW
Molded and Hermetic DIP	670 mW
Mini DIP	310 mW
Flatpak	570 mW
<b>Differential Input Voltage</b>	
	±30 V
<b>Input Voltage (Note 2)</b>	
	±15 V
<b>Storage Temperature Range</b>	
Metal Can, Hermetic DIP, and Flatpak	-65°C to +150°C
Mini DIP, Molded DIP	-55°C to +125°C
<b>Operating Temperature Range</b>	
Military (μA741A, μA741)	-55°C to +125°C
Commercial (μA741E, μA741C)	0°C to +70°C
<b>Lead Temperature (Soldering)</b>	
Metal Can, Hermetic DIPs, and Flatpak (60 s)	300°C
Molded DIPs (10 s)	260°C
<b>Output Short Circuit Duration (Note 3)</b>	
	Indefinite



Notes on following pages.

#### CONNECTION DIAGRAMS

**8-LEAD METAL CAN**  
(TOP VIEW)  
PACKAGE OUTLINE 5B

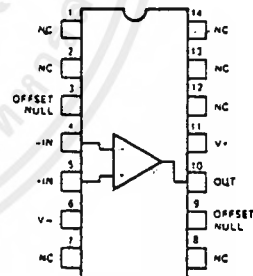


Note: Pin 4 connected to case

#### ORDER INFORMATION

TYPE	PART NO.
μA741A	μA741AHM
μA741	μA741HM
μA741E	μA741EHC
μA741C	μA741HC

**14-LEAD DIP**  
(TOP VIEW)  
PACKAGE OUTLINE 6A, 9A



#### ORDER INFORMATION

TYPE	PART NO.
μA741A	μA741ADM
μA741	μA741DM
μA741E	μA741EDC
μA741C	μA741DC
μA741C	μA741PC

\*Planar is a patented Fairchild process.

FAIRCHILD LINEAR INTEGRATED CIRCUITS •  $\mu A741$

$\mu A741A$

ELECTRICAL CHARACTERISTICS ( $V_S = \pm 15V$ ,  $T_A = 25^\circ C$  unless otherwise specified)

PARAMETERS (see definitions)	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage	$R_S < 50\Omega$		0.8	3.0	mV
Average Input Offset Voltage Drift				15	$\mu V/^\circ C$
Input Offset Current			3.0	30	nA
Average Input Offset Current Drift				0.5	$nA/^\circ C$
Input Bias Current			30	80	nA
Power Supply Rejection Ratio	$V_S = +10, -20; V_S = +20, -10V, R_S = 50\Omega$		15	50	$\mu V/V$
Output Short Circuit Current		10	25	35	mA
Power Dissipation	$V_S = \pm 20V$			150	mW
Input Impedance	$V_S = \pm 20V$	1.0	6.0		M $\Omega$
Large Signal Voltage Gain	$V_S = \pm 20V, R_L = 2k\Omega, V_{OUT} = \pm 15V$	50			V/mV
Transient Response (Unity Gain)	Rise Time		0.25	0.8	$\mu s$
	Overshoot		6.0	20	%
Bandwidth (Note 4)		.437	1.5		MHz
Slew Rate (Unity Gain)	$V_{IN} = \pm 10V$	0.3	0.7		V/ $\mu s$
The following specifications apply for $-55^\circ C < T_A < +125^\circ C$					
Input Offset Voltage				4.0	mV
Input Offset Current				70	nA
Input Bias Current				210	nA
Common Mode Rejection Ratio	$V_S = \pm 20V, V_{IN} = \pm 15V, R_S = 50\Omega$	80	95		dB
Adjustment For Input Offset Voltage	$V_S = \pm 20V$	10			mV
Output Short Circuit Current		10		40	mA
Power Dissipation	$V_S = \pm 20V$	$-55^\circ C$		165	mW
		$+125^\circ C$		135	mW
Input Impedance	$V_S = \pm 20V$	0.5			M $\Omega$
Output Voltage Swing	$V_S = \pm 20V, R_L = 10k\Omega$		:16		V
		$R_L = 2k\Omega$	:15		V
Large Signal Voltage Gain	$V_S = \pm 20V, R_L = 2k\Omega, V_{OUT} = \pm 15V$	32			V/mV
	$V_S = \pm 5V, R_L = 2k\Omega, V_{OUT} = \pm 2V$	10			V/mV

NOTES

1. Rating applies to ambient temperatures up to  $70^\circ C$ . Above  $70^\circ C$  ambient derate linearly at  $8.3mW/^\circ C$  for the metal can,  $8.3mW/^\circ C$  for the DIP and  $7.1mW/^\circ C$  for the Flatpak.
2. For supply voltages less than  $\pm 15V$ , the absolute maximum input voltage is equal to the supply voltage.
3. Short circuit may be to ground or either supply. Rating applies to  $+125^\circ C$  case temperature or  $75^\circ C$  ambient temperature.
4. Calculated value from:  $BW(MHz) = \frac{0.35}{\text{Rise Time}(\mu s)}$



# IRFP450/451/452/453 IRFP450R/451R/452R/453R

N-Channel Power MOSFETs  
Avalanche Energy Rated\*

July 1991

### Features

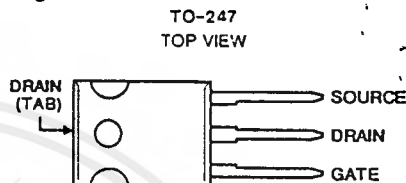
- 12A and 14A, 450V - 500V
- $r_{DS(on)} = 0.4\Omega$  and  $0.5\Omega$
- Single Pulse Avalanche Energy Rated\*
- SOA is Power-Dissipation Limited
- Nanosecond Switching Speeds
- Linear Transfer Characteristics
- High Input Impedance

### Description

The IRFP450, IRFP451, IRFP452, and IRFP453 are n-channel enhancement-mode silicon-gate power field-effect transistors. IRFP450R, IRFP451R, IRFP452R and IRFP453R types are advanced power MOSFETs designed, tested, and guaranteed to withstand a specified level of energy in the breakdown avalanche mode of operation. All of these power MOSFETs are designed for applications such as switching regulators, switching converters, motor drivers, relay drivers, and drivers for high-power bipolar switching transistors requiring high speed and low gate-drive power. These types can be operated directly from integrated circuits.

The IRFP types are supplied in the JEDEC TO-247 plastic package.

### Package



### Terminal Diagram

N-CHANNEL ENHANCEMENT MODE



### Absolute Maximum Ratings ( $T_C = +25^\circ\text{C}$ ), Unless Otherwise Specified

	IRFP450 IRFP450R	IRFP451 IRFP451R	IRFP452 IRFP452R	IRFP453 IRFP453R	UNITS
Drain-Source Voltage (1) .....	$V_{DS}$ 500	450	500	450	V
Drain-Gate Voltage ( $R_{GS} = 20k\Omega$ ) (1) .....	$V_{DGR}$ 500	450	500	450	V
Continuous Drain Current					
$T_C = +25^\circ\text{C}$ .....	$I_D$ 14	14	12	12	A
$T_C = +100^\circ\text{C}$ .....	$I_D$ 8.8	8.8	7.9	7.9	A
Pulsed Drain Current (3) .....	$I_{DM}$ 56	56	48	48	A
Gate-Source Voltage .....	$V_{GS}$ $\pm 20$	$\pm 20$	$\pm 20$	$\pm 20$	V
Maximum Power Dissipation					
$T_C = +25^\circ\text{C}$ .....	$P_D$ 180	180	180	180	W
Linear Derating Factor .....	1.44	1.44	1.44	1.44	W/ $^\circ\text{C}$
Inductive Current, Clamped .....	$I_{LM}$ 52	52	48	48	A
(See Figure 14, $L = 100\mu\text{H}$ )					
Single Pulse Avalanche Energy Rating (4) .....	$E_{AS}^*$ 860	860	860	860	mJ
Operating and Storage Junction .....	$T_J, T_{STG}$ -55 to +150	-55 to +150	-55 to +150	-55 to +150	$^\circ\text{C}$
Temperature Range					
Maximum Lead Temperature for Soldering .....	$T_L$ 300	300	300	300	$^\circ\text{C}$
(0.063" (1.6mm) from case for 10s)					

### NOTES:

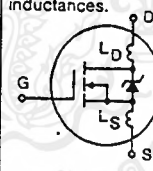
1.  $T_J = +25^\circ\text{C}$  to  $+150^\circ\text{C}$ .
  2. Pulse Test: Pulse width  $\leq 300\mu\text{s}$ , Duty Cycle  $\leq 2\%$ .
  3. Repetitive rating: Pulse width limited by maximum junction temperature. See Transient Thermal Impedance Curve (Figure 5).
  4.  $V_{DD} = 50\text{V}$ , starting  $T_J = +25^\circ\text{C}$ ,  $L = 7.9\text{mH}$ ,  $R_{GS} = 25\Omega$ ,  $I_{PEAK} = 14\text{A}$ . See Figure 15.
- \*R Suffix Types Only

CAUTION: These devices are sensitive to electrostatic discharge. Proper I.C. handling procedures should be followed.  
Copyright © Harris Corporation 1991

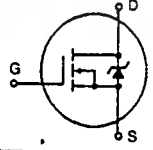
File Number 2331.1

IRFP450, IRFP451, IRFP452, IRFP453 IRFP450R, IRFP451R, IRFP452R, IRFP453R

Electrical Characteristics  $T_C = 25^\circ\text{C}$ , Unless Otherwise Specified

CHARACTERISTIC	SYMBOL	TEST CONDITIONS	LIMITS			UNITS	
			MIN	TYP	MAX		
Drain-Source Breakdown Voltage IRFP450/452, IRFP450R/452R IRFP451/453, IRFP451R/453R	BV <sub>DSS</sub>	$V_{GS} = 0V, I_D = 250\mu A$	500	-	-	V	
			450	-	-	V	
Gate Threshold Voltage	$V_{GS(TH)}$	$V_{DS} = V_{GS}, I_D = 250\mu A$	2.0	-	4.0	V	
Gate-Source Leakage Forward	$I_{GSS}$	$V_{GS} = 20V$	-	-	500	nA	
Gate-Source Leakage Reverse	$I_{GSS}$	$V_{GS} = -20V$	-	-	-500	nA	
Zero Gate Voltage Drain Current	$I_{DSS}$	$V_{DS} = \text{Max Rating}, V_{GS} = 0V$	-	-	250	$\mu A$	
		$V_{DS} = \text{Max Rating} \times 0.8, V_{GS} = 0V, T_J = +125^\circ\text{C}$	-	-	1000	$\mu A$	
On-State Drain Current (Note 2) IRFP450/451, IRFP450R/451R IRFP452/453, IRFP452R/453R	$I_{D(ON)}$	$V_{DS} > I_{D(ON)} \times r_{DS(ON)} \text{ Max}, V_{GS} = 10V$	14	-	-	A	
			12	-	-	A	
Static Drain-Source On-State Resistance (Note 2) IRFP450/451, IRFP450R/451R IRFP452/453, IRFP452R/453R	$r_{DS(ON)}$	$V_{GS} = 10V, I_D = 7.9A$	-	0.3	0.4	$\Omega$	
			-	0.4	0.5	$\Omega$	
			-	-	-	-	
Forward Transconductance (Note 2)	$g_{fs}$	$V_{DS} \geq 50V, I_D = 7.9A$	9.3	13.8	-	S( $\bar{I}$ )	
Input Capacitance	$C_{ISS}$	$V_{GS} = 0V, V_{DS} = 25V, f = 1.0\text{MHz}$	-	2000	-	pF	
Output Capacitance	$C_{OSS}$	See Figure 10	-	400	-	pF	
Reverse Transfer Capacitance	$C_{RSS}$		-	100	-	pF	
Turn-On Delay Time	$t_{d(ON)}$	$V_{DD} = 250V, I_D = 14A, R_G = 6.1\Omega$ See Figure 16. (MOSFET switching times are essentially independent of operating temperature)	-	16	27	ns	
Rise Time	$t_r$		-	45	66	ns	
Turn-Off Delay Time	$t_{d(OFF)}$		-	68	100	ns	
Fall Time	$t_f$		-	41	60	ns	
Total Gate Charge (Gate-Source + Gate-Drain)	$Q_g$	$V_{GS} = 10V, I_D = 14A, V_{DS} = 0.8V \text{ Max Rating}$ . See Figure 17 for test circuit. (Gate charge is essentially independent of operating temperature.)	-	82	130	nC	
Gate-Source Charge	$Q_{gs}$		-	12	-	nC	
Gate-Drain ("Miller") Charge	$Q_{gd}$		-	42	-	nC	
Internal Drain Inductance	$L_D$	Measured between the contact screw on header that is closer to source and gate pins and center of center of die.		-	5.0	-	nH
Internal Source Inductance	$L_S$	Measured from the source lead, 6mm (0.25") from header and source bonding pad.		-	12.5	-	nH
Junction-to-Case	$R_{\theta JC}$		-	-	0.70	$^\circ\text{C/W}$	
Case-to-Sink	$R_{\theta CS}$	Mounting surface flat, smooth and greased	-	0.10	-	$^\circ\text{C/W}$	
Junction-to-Ambient	$R_{\theta JA}$	Free air operation	-	-	30	$^\circ\text{C/W}$	

Source Drain Diode Ratings and Characteristics

Continuous Source Current (Body Diode)	$I_S$	Modified MOSFET symbol showing the integral reverse P-N junction rectifier.		-	-	14	A
Pulse Source Current (Body Diode) (Note 3)	$I_{SM}$			-	-	56	A
Diode Forward Voltage (Note 2)	$V_{SD}$	$T_J = +25^\circ\text{C}, I_S = 14A, V_{GS} = 0V$	-	-	1.4	V	
Reverse Recovery Time	$t_{rr}$	$T_J = +150^\circ\text{C}, I_F = 13A, di_F/dt = 100A/\mu s$	-	1300	-	ns	
Reverse Recovered Charge	$Q_{RR}$	$T_J = +150^\circ\text{C}, I_F = 13A, di_F/dt = 100A/\mu s$	-	7.4	-	$\mu\text{C}$	
Forward Turn-on Time	$t_{ON}$	Intrinsic turn-on time is negligible. Turn-on speed is substantially controlled by $L_S + L_D$ .	-	-	-	-	

NOTES: 1.  $T_J = +25^\circ\text{C}$  to  $+150^\circ\text{C}$

2. Pulse Test: Pulse width  $\leq 300\mu s$ ,  
Duty Cycle  $\leq 2\%$

3. Repetitive Rating: Pulse width limited by max. junction temperature. See Transient Thermal Impedance Curve (Figure 5)

4.  $V_{DD} = 50V$ , Start  $T_J = +25^\circ\text{C}$ ,  $L = 7.9\text{mH}$   
 $R_{GS} = 25\Omega, I_{PEAK} = 14A$  (See Figure 15)

Performance Curves

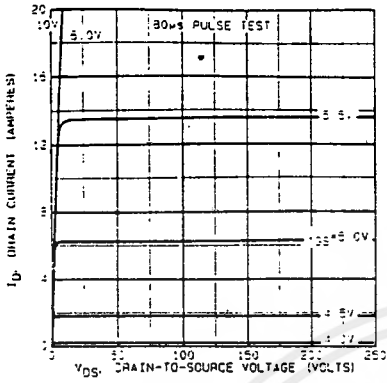


FIGURE 1. TYPICAL OUTPUT CHARACTERISTICS

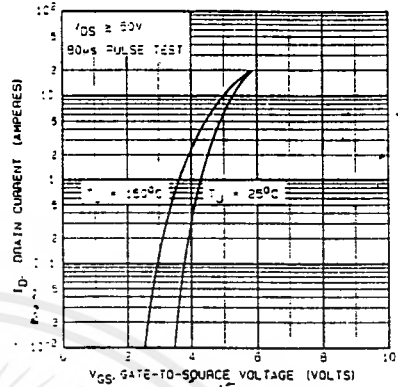


FIGURE 2. TYPICAL TRANSFER CHARACTERISTICS

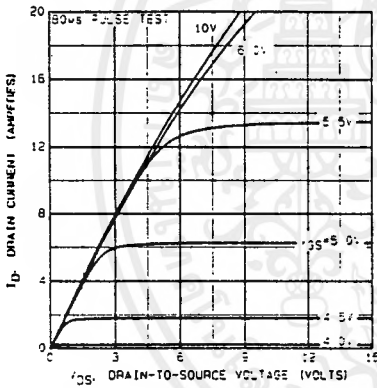


FIGURE 3. TYPICAL SATURATION CHARACTERISTICS

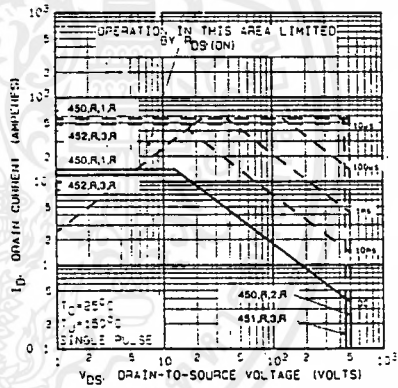


FIGURE 4. MAXIMUM SAFE OPERATING AREA

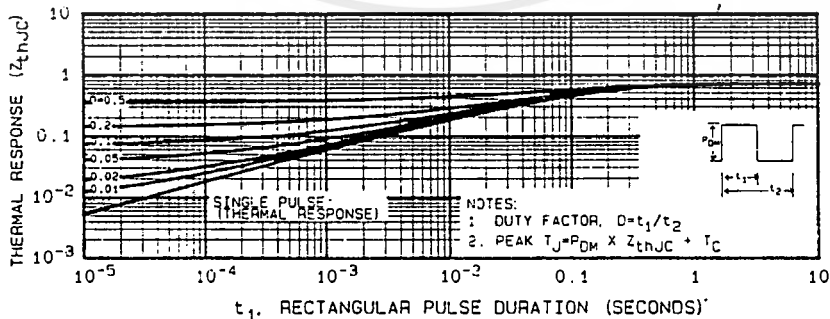


FIGURE 5. MAXIMUM EFFECTIVE TRANSIENT THERMAL IMPEDANCE, JUNCTION-TO-CASE vs PULSE DURATION

4  
N-CHANNEL  
POWER MOSFETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Performance Curves (Continued)

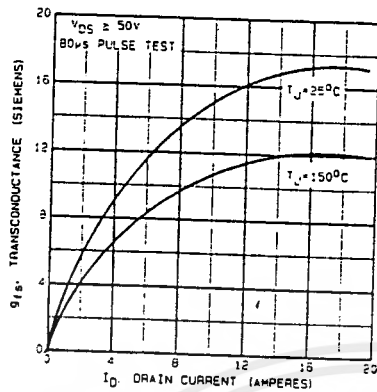


FIGURE 6. TYPICAL TRANSCONDUCTANCE vs DRAIN CURRENT

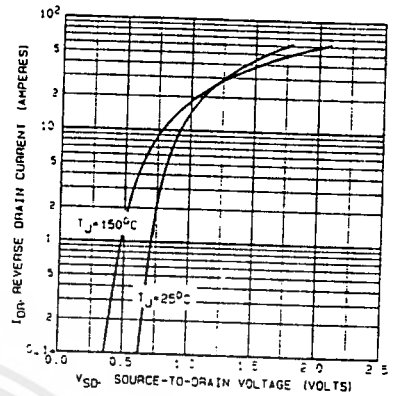


FIGURE 7. TYPICAL SOURCE-DRAIN DIODE FORWARD VOLTAGE

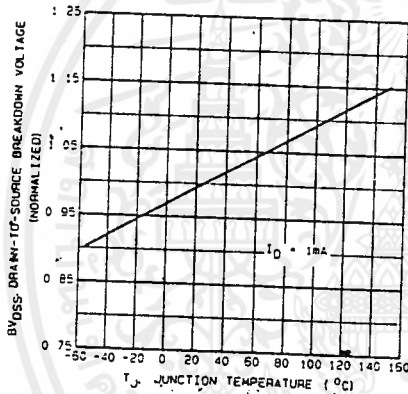


FIGURE 8. BREAKDOWN VOLTAGE vs TEMPERATURE

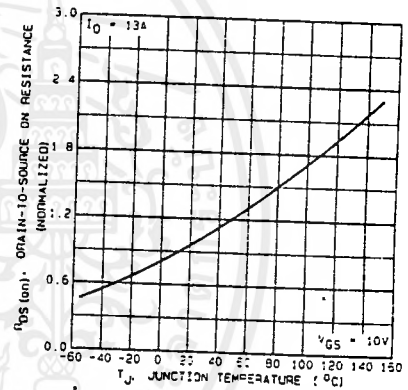


FIGURE 9. NORMALIZED ON-RESISTANCE vs TEMPERATURE

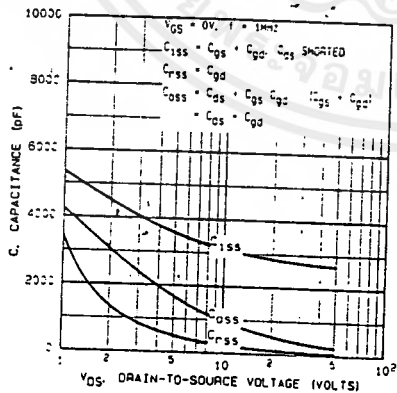


FIGURE 10. TYPICAL CAPACITANCE vs DRAIN-TO-SOURCE VOLTAGE

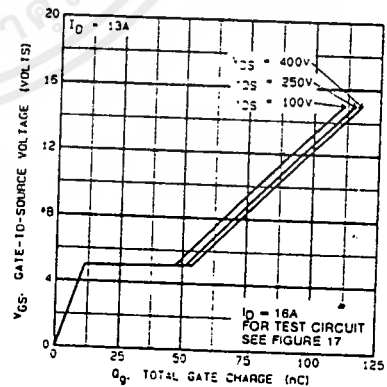


FIGURE 11. TYPICAL GATE CHARGE vs GATE-TO-SOURCE VOLTAGE

IRF450, IRF451, IRF452, IRF453, IRF450R, IRF451R, IRF452R, IRF453R

Performance Curves (Continued)

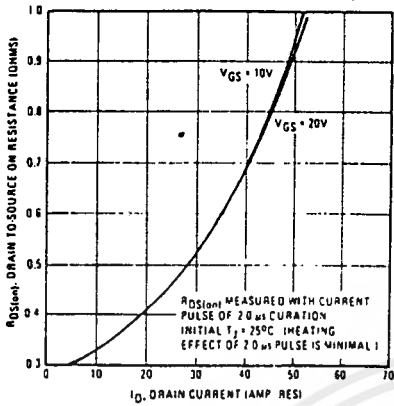


FIGURE 12. TYPICAL ON-RESISTANCE VS. DRAIN CURRENT

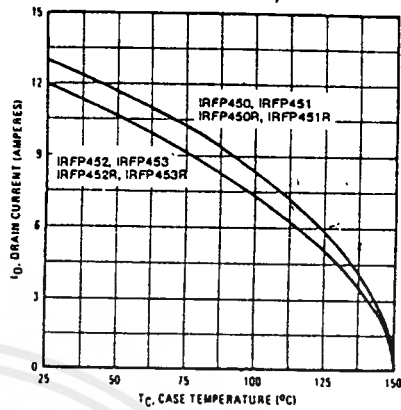


FIGURE 13. MAXIMUM DRAIN CURRENT VS. CASE TEMPERATURE

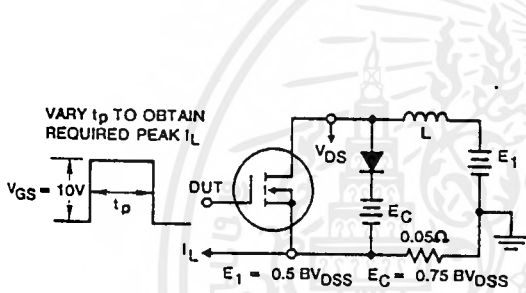


FIGURE 14a. CLAMPED INDUCTIVE TEST CIRCUIT

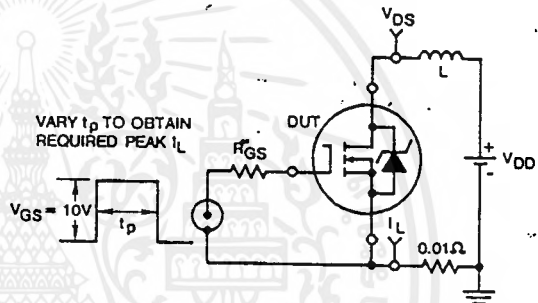


FIGURE 15a. UNCLAMPED ENERGY TEST CIRCUIT

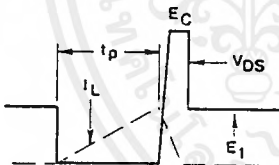


FIGURE 14b. CLAMPED INDUCTIVE WAVEFORMS

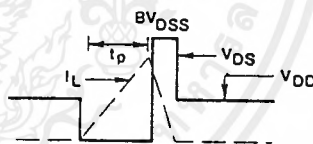


FIGURE 15b. UNCLAMPED ENERGY WAVEFORMS

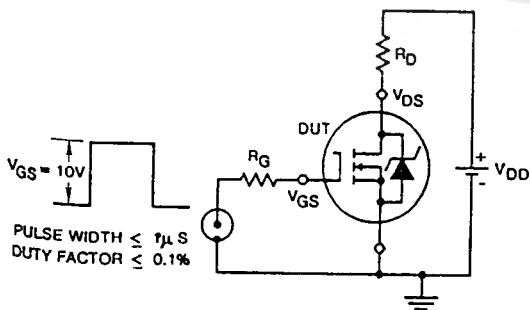


FIGURE 16. SWITCHING TIME TEST CIRCUIT

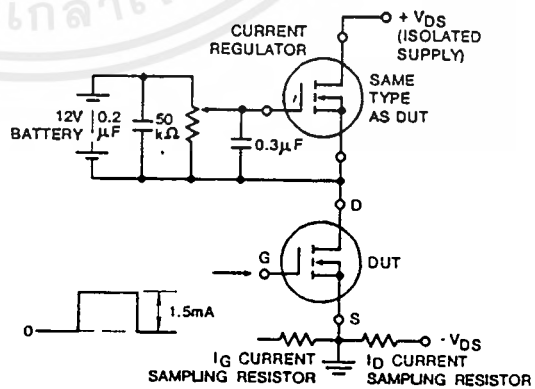


FIGURE 17. GATE CHARGE TEST CIRCUIT

4  
N-CHANNEL  
POWER MOSFETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ปริญญานิพนธ์นี้ได้สำเร็จลุล่วงไปได้ด้วยดี ก็เพราะได้รับการช่วยเหลืออย่างดียิ่งจาก อาจารย์ ดร.วิจิตร กิณเรศ และอาจารย์สุรินทร์ คำฝอย ที่ให้คำแนะนำเกี่ยวกับตำราและข้อชี้แนะ ต่างๆที่เป็นประโยชน์ต่อโครงการนี้ ผู้จัดทำจึงใคร่ถือโอกาสนี้ขอบพระคุณเป็นอย่างสูง

นอกจากนี้ปริญญานิพนธ์ฉบับนี้ยังได้รับความช่วยเหลือทางด้านอุปกรณ์ เอกสาร คำปรึกษา และข้อมูลต่างๆเกี่ยวกับโครงการนี้ โดยมีคณาจารย์ คณะวิศวกรรมศาสตร์ภาควิชา วิศวกรรมศาสตร์ไฟฟ้า พี่เฉลิมชาติ มานพ , พี่ชาญวิทย์ ตั้งสิริวรกุล , พี่ชัยทัต มณีอินทร์ พี่ๆ ปริญญาโทที่ให้คำแนะนำ ให้ความช่วยเหลือทางด้านเครื่องมือ เครื่องวัดต่างๆ รวมทั้งกำลังใจจากพี่ๆ เพื่อนๆ และน้องๆ

ผู้จัดทำมีความรู้สึกทราบบ้างในความกรุณาเป็นอย่างมากจึงขอขอบคุณอย่างสูงไว้ ณ โอกาสนี้

ผู้จัดทำ

## เอกสารอ้างอิง

1. นรินทร์ เนาวประทีป, “ออปแอมป์ 741”, ฟิสิกส์เซ็นเตอร์
2. สุวัฒน์ คั่น, “เทคนิคการออกแบบสวิตซ์เพาเวอร์ซัพพลาย”, พิมพ์ครั้งที่ 2 , เอนเทคไทย, มิถุนายน 2538
3. M.Pande,H.Jin and G.Joos,”Modulated Intergral Control Tecchnique for compensating switchDelays and Nonideal DC Buses in Voltage-Source Inverters”,IEEE trans. Ind. Electronics.,vol.44,pp.182-189,Apr.1997.
4. M.Pande,G.Joos and H.Jin,”Output Voltage Intergral Control Technique for compensating Nonideal DC Buses in Voltage Source Inverters”, IEEE trans.Power Eleétronics,vol.12 pp. 302-308 March 1997.
5. Muhammad H.Rashid,”Power Electronics”, Prentice-Hall,1993.
6. Fredrick W. Hughes,”Op-Amp Hand book”,2<sup>nd</sup> ed.,Prentice-Hall,A Division of Simon Schuster,Inc.Englewood Cliffs,New Jersey.1986.
7. Muhammad H.Rashid.”Spice for Power Electronics and Electric Power”.Prentice-Hall.1993