

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

อินเวอร์เตอร์สามเฟสประสิทธิภาพสูงสำหรับขับเคลื่อนมอเตอร์เหนี่ยวนำ
3-PHASE HIGH EFFICIENCY INVERTER FOR INDUCTION MOTOR DRIVE



โดย
นายบัญชา รังสาคร
นางสาวรุจิรา แจ่มศรี
นายสัญญา ใจศิริ
นายเอกรัตน์ พิราพิมพ์

ปพ.
พ ๑๖๖๑
๒๕๖๑

เลขหม.....
เลขทะเบียน 34180
วัน, เดือน, ปี 6 ต.ค. 2542

ปฏิญานี้พินนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมไฟฟ้า

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2541

อินเวอร์เตอร์สามเฟสประสิทธิภาพสูงสำหรับขับเคลื่อนมอเตอร์เหนี่ยวนำ

3-PHASE HIGH EFFICIENCY INVERTER FOR INDUCTION MOTOR DRIVE

โดย

นายบัญชา รังสาคร

นางสาวรุจิรา แจ่มศรี

นายสัญญา ใจศิริ

นายเอกรัตน์ พิราพิมพ์

อาจารย์ที่ปรึกษา

รศ.ดร. วิริยะ พิเชฐจำเริญ

ดร. วิจิตร กิณเรศ

อ. สุรินทร์ คำฝอย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2541

ภาควิชา วิศวกรรมไฟฟ้า

คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง สามเฟส อินเวอร์เตอร์ประสิทธิภาพสูงสำหรับขับเคลื่อนมอเตอร์เหนี่ยวนำ

3- ϕ HIGH EFFICIENCY INVERTER FOR INDUCTION MOTOR DRIVE

ผู้จัดทำ


1. นายบัญชา รัชสาคร รหัส 39013090


2. นางสาวจุฑิรา แจ่มศรี รหัส 39013099

3. นายสัญญา ใจศิริ รหัส 39013105

4. นายเอกรัตน์ พิราพิมพ์ รหัส 39013112

.....อาจารย์ที่ปรึกษา
(รศ.ดร. วิริยะ พิเชฐจำเริญ)

.....อาจารย์ที่ปรึกษา
(ดร.วิจิตร กิณเรศ)

.....อาจารย์ที่ปรึกษา
(อ. สุรินทร์ คำฝอย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์สามเฟสประสิทธิภาพสูงสำหรับขับเคลื่อนมอเตอร์เหนี่ยวนำ

นายบัญชา ริงสาคร

นางสาวรุจิรา แจ่มศรี

นายสัญญา ใจศิริ

นายเอกรัตน์ พิราพิมพ์

อาจารย์ที่ปรึกษา

รศ.ดร. วิริยะ พิเชฐจำเริญ

ดร. วิจิตร กิณเรศ

อ. สุรินทร์ คำฝอย

ปีการศึกษา 2541

บทคัดย่อ

โครงการนี้ได้นำเสนอการสร้างอินเวอร์เตอร์ที่เป็นแบบพีคดับบลิวเอ็ม ที่เป็นชนิดแหล่งจ่ายแรงดัน เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำแบบกรงกระรอกพิกัด 1 แรงม้า 220 โวลท์ 3.5 แอมแปร์ โดยใช้ ไอจีบีทีเป็นอุปกรณ์ในการตัดต่อ โดยใช้หลักการของพีคดับบลิวเอ็มแบบใหม่และใช้วงจรยกระดับแรงดัน ซึ่งสามารถลดการสูญเสียจากการตัดต่อของอุปกรณ์ตัดต่อที่ใช้ และทำให้เพาเวอร์แฟกเตอร์ทางด้านอินพุตดีขึ้น จึงทำให้ประสิทธิภาพโดยรวมของระบบดีขึ้น

ในส่วนขอเทคนิคแบบพีคดับบลิวเอ็มนั้น จะใช้การรวมของสัญญาณมูลฐานกับฮาร์โมนิกส์ที่ 3 ซึ่งจะได้สัญญาณที่ออกมาเป็นคลื่น ไชน์ที่มีลักษณะเว้าทางด้านบน จากนั้นก็นำเอาสัญญาณที่ได้ไปเก็บในหน่วยความจำแล้วจึงนำมาเปรียบเทียบกับสัญญาณสามเหลี่ยมที่สร้างขึ้นส่วนการควบคุมแรงดันโดยใช้วงจรยกระดับแรงดันนั้น จะใช้ในการยกระดับแรงดันไฟฟ้ากระแสตรงให้สูงขึ้นโดยการเปิด-ปิด สวิตช์เพื่อควบคุมให้กระแสทางด้านอินพุตอินเฟสกับแรงดัน เพื่อให้เพาเวอร์แฟกเตอร์ทางด้านอินพุตดีขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3-PHASE HIGH EFFICIENCY INVERTER FOR INDUCTION MOTOR DRIVE

Mr. Bancha Rangsakron

Miss Rujira Chamsri

Mr. Sanya Jaisiri

Mr. Aekkarrat Pirapim

Advisor

Assoc. Prof. Dr. Viriya Pichetjamroen

Dr. Vijit Kinnares

Mr. Surin Kumfoi

Year 1998

Abstract

This project proposes a three phase PWM inverter of voltage source type (VSI) for driving three phase squirrel cage induction motor rated at 1 Hp 220 V 3.5 A, using IGBT as solid state power switching devices and new PWM technique and boost regulator which reduces switching loss, increases the input power factor and improves all system efficiency.

In this PWM technique, modulation of three phase is mixed with the third harmonics which results in three phase distorted sine waves and then the values of these waveforms are stored in EPROM and is used to compare with the triangle wave.

Boost regulator is used to increase direct voltage link by on-off switch method so as to make the line input current and voltage to be in phase and then increase the input power factor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	
Abstract	
สารบัญ	I
สารบัญรูปภาพ	II
สารบัญตาราง	IV
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีพื้นฐานเกี่ยวกับโครงการนี้	4
2.1 ทฤษฎีพื้นฐานเกี่ยวกับอินดักชันมอเตอร์	4
2.2 ทฤษฎีเกี่ยวกับอินเวอร์เตอร์	12
2.3 ทฤษฎีเกี่ยวกับ พี ดับเบิลยู เอ็ม (PWM)	18
2.4 ทฤษฎีเกี่ยวกับ ไอจีบีที(IGBT)	24
2.5 ทฤษฎีเกี่ยวกับวงจรยกระดับแรงดัน	39
บทที่ 3 การออกแบบคำนวณและการสร้าง	43
3.1 บทนำ	43
3.2 วงจรบริดจ์ไดโอดเรกติไฟเออร์	44
3.3 วงจรกำลังของวงจรยกระดับแรงดัน	45
3.4 วงจรควบคุมวงจรยกระดับแรงดัน	48
3.5 การออกแบบสร้างวงจรควบคุมในส่วนของอินเวอร์เตอร์	52
3.6 วงจรกำลังของอินเวอร์เตอร์	59
บทที่ 4 การทดลองและผลการทดลอง	60
4.1 การทดลองอินเวอร์เตอร์ในการขับมอเตอร์เหนี่ยวนำ	60
4.2 การทดลองขับมอเตอร์ในย่านแรงบิดคงที่	63
4.3 การทดลองใช้อินเวอร์เตอร์แบบมีวงจรยกระดับแรงดัน	63
บทที่ 5 บทวิจารณ์และสรุป	68
ภาคผนวก ก ข้อมูลที่เก็บในหน่วยความจำ	70
ภาคผนวก ข ข้อมูลเกี่ยวกับ ไอซีที่ใช้ในการทำปริยญาณิพนธ์นี้	73
ภาคผนวก ค บทความที่ใช้เป็นแนวทางในการปฏิบัติงาน	113
กิตติกรรมประกาศ	118
เอกสารอ้างอิง	119

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่	
2.1 แสดงวงจรสมมูลย์ทางไฟฟ้าของมอเตอร์เหนี่ยวนำ	5
2.2 แสดงวงจรสมมูลย์อย่างง่ายของมอเตอร์เหนี่ยวนำ	6
2.3 กราฟแรงบิด-ความเร็วของมอเตอร์เหนี่ยวนำและโหลด	8
2.4 แสดงวงจร 3 เฟส ac power controller	9
2.5 แสดงการเปลี่ยนแปลงแรงดัน แรงบิด กระแสเตเตอร์กับความถี่	10
2.6 แสดงกราฟความเร็ว-แรงบิดของมอเตอร์เมื่อใช้วิธีควบคุมแบบ VVVF	11
2.7 แสดงบล็อกไดอะแกรมของระบบอินเวอร์เตอร์เพื่อขับมอเตอร์เหนี่ยวนำ	13
2.8(a) แสดงวงจรกำลังของ 6 สเต็ป อินเวอร์เตอร์	14
2.8(b) แสดงรูปคลื่นทางค่านเอาต์พุทของ 6 สเต็ป อินเวอร์เตอร์	15
2.9(a) แสดงวงจรกำลังของพีคดับลิแวม อินเวอร์เตอร์	16
2.9(b) แสดงรูปคลื่นของพีคดับลิแวม อินเวอร์เตอร์	16
2.10(a) แสดงวงจรกำลังของอินเวอร์เตอร์แบบแหล่งจ่ายกระแส	17
2.10(b) แสดงแรงดันและกระแสทางค่านเอาต์พุทของอินเวอร์เตอร์ แบบแหล่งจ่ายกระแส	17
2.11(a) แสดงรูปคลื่นกรณีนจอลแชนบิ่งพัลส์วิคมีอคดูเลชัน 2 ระดับ	19
2.11(b) แสดงรูปคลื่นกรณีนจอลแชนบิ่งพัลส์วิคมีอคดูเลชัน 3 ระดับ	20
2.12 แสดงความสัมพันธ์ระหว่างแรงมูลฐานและดัชนีการมีอคดูเลทของ SPWM	21
2.13 แสดงรูปคลื่น PWM แบบ Uniform Sampling	23
2.14(a) ภาพตัดแแนวคั้งไอจีบีที	25
2.14(b) ภาพโครงสร้างของไอจีบีที	26
2.15 คุณลักษณะของกระแสและความต่างศักย์	27
2.16 แสดงทิศทางการไหลของอิเล็คตรอนและ โฮล	29
2.17(a) แสดงโครงที่มีทรานซิสเตอร์และมอสเฟทแฝงอยู่	31
2.17(b) วงจรสมมูลย์สำหรับการทำงานปกติของไอจีบีที	31
2.17(c) วงจรสมมูลย์ของไทรสเตอร์ที่แฝงอยู่ในไอจีบีที	31
2.18 โครงสร้างที่ป้องกันการแลทซ์ใน ไอจีบีที	32
2.19 แสดงรูปคลื่นของกระแสและความต่างศักย์ขณะนำกระแส	34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่	
2.20	แสดงรูปคลื่นของกระแสและความต่างศักย์ขณะหยุดนำกระแส 35
2.21 (a)	พื้นที่การทำงานที่ปลอดภัยในขณะที่ไบแอสตรง 38
2.21 (b)	พื้นที่การทำงานที่ปลอดภัยในขณะที่ไบแอสกลับ 38
2.22	วงจรรายกระดับ รูปคลื่นกระแสและแรงดันเอาต์พุต 39
2.23	แสดงวงจรรายระดับแรงดัน วงจรสมมูลย์และรูปคลื่นกระแส 41
3.1	วงจรกำลังทั้งหมดรวมทั้งบล็อกไดอะแกรมของชุดควบคุมต่างๆ 44
3.2	แสดงวงจรรีจเรกติฟาย 1 เฟส 45
3.3	วงจรรควบคุมกระแสทางด้านอินพุต 49
3.4	วงจรรควบคุมแรงดันทางด้านดีซีลิงค์ให้คงที่ 50
3.5	วงจรกำลังและควบคุมในส่วนวงจรรายระดับแรงดัน 51
3.6	วงจรรควบคุมทั้งหมดในส่วนอินเวอร์เตอร์ 53
3.7	การสร้างสัญญาณ พี คับบิว เอ็ม 55
3.8	วงจรกำลังการสร้างสัญญาณ พี คับบิว เอ็ม 57
3.9	แสดงวงจรถูกเอาท์ที่ใช้ 58
3.10	แสดงวงจรรูปกรณ์ตัดต่อ 56
4.1	แสดงวงจรรการทดลองและต่อเครื่องมือวัด 60
4.2	แสดงรูปสัญญาณแรงดันที่วัดจริงจากการทดลองขับมอเตอร์ 61
4.3	สเปกตรัมของแรงดันเอาต์พุต 62
4.4	กระแสเอาต์พุตของอินเวอร์เตอร์ 63
4.5	สัญญาณกระแสและแรงดันทางด้านอินพุตขณะไม่มีวงจรรายระดับแรงดัน 65
4.6	สัญญาณกระแสและแรงดันทางด้านอินพุตขณะมีวงจรรายระดับแรงดัน 65
4.7	สเปกตรัมของกระแสอินพุตขณะไม่มีวงจรรายระดับแรงดัน 66
4.8	สเปกตรัมของสัญญาณกระแสอินพุตขณะมีวงจรรายระดับแรงดัน 66
4.9	สัญญาณกระแสอินพุตขณะไม่มีวงจรรายระดับแรงดัน 67
4.10	สัญญาณกระแสอินพุตขณะมีวงจรรายระดับแรงดัน 67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่	
4.1 แสดงค่าต่างๆที่ได้จากการทดลองจ่ายโพลคมอเตอร์	61
4.2 แสดงแรงดันที่จ่ายให้กับมอเตอร์ 4 โพลที่เปลี่ยนตามความถี่	63
4.3 แสดงค่าต่างๆที่กำลังเอาท์พุทเท่ากัน	63



บทที่ 1

บทนำ

ในปัจจุบันการใช้งานอินเวอร์เตอร์ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ (induction motor drive) ในอุตสาหกรรมเป็นไปอย่างกว้างขวาง ทั้งนี้เพราะการควบคุมความเร็วรอบโดยการเปลี่ยนแรงดันและความถี่ของแหล่งจ่ายไฟเหมาะสมมากกว่าวิธีการอื่นๆ เช่น การเปลี่ยนขั้วของสเตเตอร์ (pole changing) การควบคุมแรงดันที่สเตเตอร์ (stator voltage control) นอกจากนี้มอเตอร์เหนี่ยวนำ (induction motor) ยังมีข้อดีกว่ามอเตอร์ไฟฟ้ากระแสตรงที่โครงสร้างที่แข็งแรงกว่า ราคาไม่แพง มีประสิทธิภาพสูงกว่า ไม่มีปัญหาเกี่ยวกับคอมมิวเตเตอร์แต่ราคาของระบบในการควบคุมการขับเคลื่อนของ (AC drive) มีราคาแพงกว่า อินเวอร์เตอร์ที่ใช้ทำงานกันอยู่มีหลายเทคนิค เช่น 6-สแต็ป, พี ดับเบิลยู เอ็ม แต่ที่นิยมมากได้แก่เทคนิค พี ดับเบิลยู เอ็ม ซึ่งมีข้อดีคือ จะให้แรงดันเอาต์พุตใกล้เคียงรูปคลื่นไซน์มากกว่าวิธีอื่นและช่วยลดทอนฮาร์โมนิกส์อันดับต่ำไม่มีปัญหาในการกระพือของแรงบิด (torque pulsation) แต่จะมีปัญหาคือ มีการสูญเสียจากการสวิตช์ค่อนข้างสูง แต่ปัญหาของอินเวอร์เตอร์คือประสิทธิภาพโดยรวมของระบบไม่ดีนักเนื่องจากอินเวอร์เตอร์จะต้องแปลงไฟกระแสสลับให้เป็นกระแสตรงด้วยเรกติไฟเออร์เสียก่อนแล้วจึงแปลงกลับ เป็นไฟกระแสสลับ ทางด้านอินพุตซึ่งเป็นเรกติไฟเออร์นั้นรูปคลื่นกระแสทางด้านอินพุตจะไม่เป็นรูปคลื่นไซน์ เนื่องจากผลของอุปกรณ์ตัดต่อและตัวเก็บประจุส่งผลทำให้เพาเวอร์แฟกเตอร์ทางด้านอินพุตค่อนข้างต่ำทำให้ประสิทธิภาพของระบบโดยรวมไม่ดีนัก

โครงการนี้มีจุดประสงค์เพื่อให้เพาเวอร์แฟกเตอร์ทางด้านอินพุตดีขึ้นและลดการสูญเสียเนื่องจากการสวิตช์ของอุปกรณ์สวิตช์ในอินเวอร์เตอร์ ซึ่งในการเพิ่มเพาเวอร์แฟกเตอร์ทางด้านอินพุตนั้นทำได้โดยการเพิ่มวงจรยกระดับแรงดัน (Boost converter) เพื่อให้กระแสทางด้านอินพุตมีรูปร่างดีขึ้นและลดฮาร์โมนิกส์ที่เกิดขึ้น นอกจากนี้วงจรยกระดับแรงดันยังได้มีการส่งสัญญาณแรงดันกลับมาเพื่อให้แรงดันเชื่อมโยคคงที่ (Constant dc link voltage) ส่วนการลดการสูญเสียจากการสวิตช์ในอินเวอร์เตอร์นั้นทำได้โดยการใช้เทคนิค พี ดับเบิลยู เอ็ม โดยการนำเอาสัญญาณรูปไซน์ที่รวมกับฮาร์โมนิกส์ที่มีสามหารลงตัวนำมาเปรียบเทียบกับ สัญญาณรูปสามเหลี่ยม ซึ่งสัญญาณที่ได้จะลดการนำกระแสลงไปในสาม ส่งผลให้ลดการสูญเสียจากการตัด-ต่อ ลงไปได้

ในโครงการนี้ได้ทำการศึกษาเพื่อออกแบบและทดลองเทคนิคดังกล่าวเพื่อใช้กับ 3 เฟสอินเวอร์เตอร์นี้เพื่อใช้ขับมอเตอร์เหนี่ยวนำซึ่งรายละเอียดที่จะกล่าวถึงในปฏิญานพันธแบ่ง เป็นบทนี้ได้ดังนี้

บทที่ 1 บทนำ เนื้อหาคร่าวๆในแต่ละบท วัตถุประสงค์ ขอบเขต ตลอดจนประโยชน์ ที่ได้จากโครงการนี้

บทที่ 2 ทฤษฎีพื้นฐานเกี่ยวกับมอเตอร์เหนี่ยวนำอินเวอร์เตอร์และอุปกรณ์สวิทซ์

บทที่ 3 การคำนวณ การสร้างวงจรกำลังและวงจรควบคุมโดยใช้วงจรกระดัดแรงดันและเทคนิค พี ดับบลิว เอ็ม มีการอธิบายวงจรและหลักการสร้างทดลองเทคนิคต่างๆที่นำมาแก้ปัญหาที่เกิดขึ้นในวงจร

บทที่ 4 ผลการทดลองของอินเวอร์เตอร์ ความสัมพันธ์ของแรงดันและกระแสทาง ด้านอินพุทและเอาต์พุทของอินเวอร์เตอร์ขณะขับเคลื่อนมอเตอร์เหนี่ยวนำรวมถึงสเปคตรัมของรูปคลื่น แรงดันและกระแสทั้งทางด้านอินพุทและเอาต์พุท

บทที่ 5 บทสรุปและวิจารณ์ผลการทดลอง พร้อมทั้งข้อเสนอแนะ

วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาเทคนิคในการแก้เพาเวอร์แฟกเตอร์ทางด้านอินพุทและลดการสูญเสียจากการคัด-ต่อ

2. เพื่อแก้เพาเวอร์แฟกเตอร์ทางด้านอินพุท

3. สร้างเครื่องต้นแบบระบบอินเวอร์เตอร์โดยใช้เทคนิค พี ดับบลิว เอ็ม ขอบเขตของโครงการ

1. สามารถเข้าใจทฤษฎีเกี่ยวกับอินเวอร์เตอร์ที่ใช้เทคนิค พี ดับบลิว เอ็ม และสร้างสัญญาณ พี ดับบลิว เอ็มจากเทคนิคดังกล่าว

2. สามารถเข้าใจทฤษฎีเกี่ยวกับวงจรกระดัดแรงดันและสร้างวงจรเพื่อแก้เพาเวอร์แฟกเตอร์ทางด้านอินพุท

3. สร้างชุดต้นแบบของอินเวอร์เตอร์ประสิทธิภาพสูงที่สามารถปรับความเร็วรอบได้ในย่านๆหนึ่งเพื่อใช้เปรียบเทียบกับอินเวอร์เตอร์ธรรมดาพร้อมทั้งเก็บผลการทดลองแสดงข้อแตกต่าง

ประโยชน์ที่ได้จากโครงการนี้

1. สามารถลดการสูญเสียของการสวิทซ์จากเทคนิค พี ดับบลิว เอ็ม ลงไปได้หนึ่งในสาม

2. สามารถเพิ่มเพาเวอร์แฟกเตอร์ทางด้านอินพุทได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. สามารถรักษาระดับแรงดันทางด้านคิซี ถึงค้ให้คงที่
4. เป็นพื้นฐานในการพัฒนาอินเวอร์เตอร์ด้วยเทคนิคใหม่เพื่อให้ประสิทธิภาพโดยรวมของระบบคิซีน
5. สามารถนำเทคนิคจากโครงการนี้ไปใช้กับวงจรทางด้านเพาเวอร์อิเล็กทรอนิกส์อื่น เช่น ยู พี เอส, การขับเคลื่อนมอเตอร์เหนี่ยวนำ, เอ ซี / ดี ซี คอนเวอร์เตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีพื้นฐานเกี่ยวกับการขับเคลื่อนมอเตอร์เหนี่ยวนำ อินเวอร์เตอร์และอุปกรณ์ตัดต่อ

2.1 ทฤษฎีเบื้องต้นและวงจรสมมูลย์ของมอเตอร์เหนี่ยวนำ

2.1.1 หลักการมอเตอร์ที่เหนี่ยวนำ

มอเตอร์เหนี่ยวนำจะประกอบด้วยส่วนสเตเตอร์ และส่วนโรเตอร์ โดยส่วนโรเตอร์จะทำหน้าที่รับพลังงานจากแหล่งจ่ายไฟผ่านส่วนสเตเตอร์โดยอาศัยหลักการเหนี่ยวนำจะทำให้เกิดสนามแม่เหล็กอยู่ในช่องว่างอากาศ (air-gap) ซึ่งอยู่ระหว่างส่วนสเตเตอร์และส่วนโรเตอร์สนามแม่เหล็กนี้จะหมุนด้วยความเร็วเชิงโรตัส ตามสมการ

$$N_s = \frac{120f}{p} \quad (2.1)$$

โดยที่ N_s = ความเร็วเชิงโรตัสของสนามแม่เหล็ก (rpm)

f = ความถี่ไฟที่จ่ายให้กับขดสเตเตอร์ (Hz)

p = จำนวนขั้วแม่เหล็กของขดสเตเตอร์

ในขณะที่โรเตอร์อยู่กับที่จะมีการเหนี่ยวนำทำให้เกิดกระแสไหลในโรเตอร์ซึ่งมีความถี่เดียวกับแหล่งจ่ายไฟ แรงบิดเริ่มต้นที่เกิดขึ้นจะเป็นผลจากการกระทำระหว่างเส้นแรงแม่เหล็กในช่องว่างอากาศ และแรงเคลื่อนแม่เหล็กในโรเตอร์ (rotor magnetomotive force (mmf)) แต่ในขณะที่โรเตอร์มีความเร็วเท่ากับความเร็วเชิงโรตัสของสนามแม่เหล็กจะไม่มีการเหนี่ยวนำขึ้นที่โรเตอร์ ดังนั้นจะไม่มีแรงบิดเกิดขึ้น และขณะที่ความเร็วโรเตอร์ใด ๆ ที่มีความแตกต่างสัมพัทธ์ของความเร็วทั้งสองนี้เรียกว่า สลิป หรือ การ ไถล (slip, S)

$$\begin{aligned}
 S &= \frac{N_s - N_r}{N_s} & (2.2) \\
 &= \frac{\omega_s - \omega_r}{\omega_s} \\
 &= \frac{\omega_l}{\omega_s}
 \end{aligned}$$

โดยที่ ω คือ ความถี่เชิงมุมของสเตเตอร์ (stator angular frequency)

ω_r คือ ความถี่เชิงมุมทางไฟฟ้าของโรเตอร์ (rotor angular frequency)

ω_l คือ ความถี่เชิงมุมสลลิป (slip angular frequency)

2.1.2 วงจรสมมูลย์

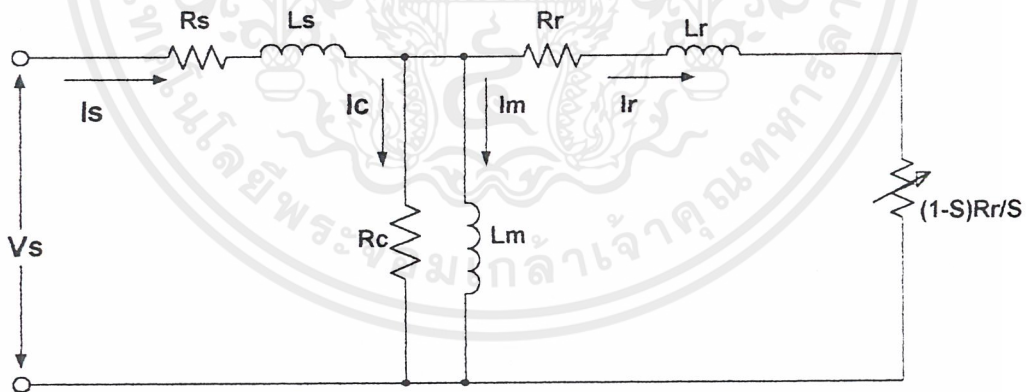
จากรูปที่ 2.1 เป็นวงจรสมมูลย์ค่อเฟสของมอเตอร์เหนี่ยวนำประกอบด้วยพารามิเตอร์

ต่อไปนี้

L_m คือ ค่าเหนี่ยวนำรวม (mutual inductance)

R_r, R_s คือ ความต้านทานขดลวดของสเตเตอร์และโรเตอร์ตามลำดับ

$\frac{R_r}{s}$ คือ ความต้านทานโหลด



รูปที่ 2.1 แสดงวงจรสมมูลย์ทางไฟฟ้าของมอเตอร์เหนี่ยวนำ

การวิเคราะห์ห้วงจรสมมูลย์

กำลังขาเข้าของมอเตอร์ $P_{in} = 3V_s I_s \cos \theta$ (2.3)

กำลังสูญเสียที่ขดลวดสเตเตอร์ $P_s = 3I_s^2 R_s$ (2.4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{กำลังที่ผ่านช่องว่างอากาศ} \quad P_g = \frac{3I_r^2 R_r}{S} \quad (2.5)$$

$$\text{กำลังการสูญเสียที่โรเตอร์} \quad P_r = 3I_r^2 R_r \quad (2.6)$$

$$\text{กำลังขาออก} \quad P_o = P_g - P_r \quad (2.7)$$

$$\text{กำลังที่เพลลา} \quad P_{sh} = P_o - P_{fr} \quad (2.8)$$

P_{fr} = กำลังไฟฟ้าที่สูญเสียเนื่องจากแรงเสียดทานและกำลังลมต้าน

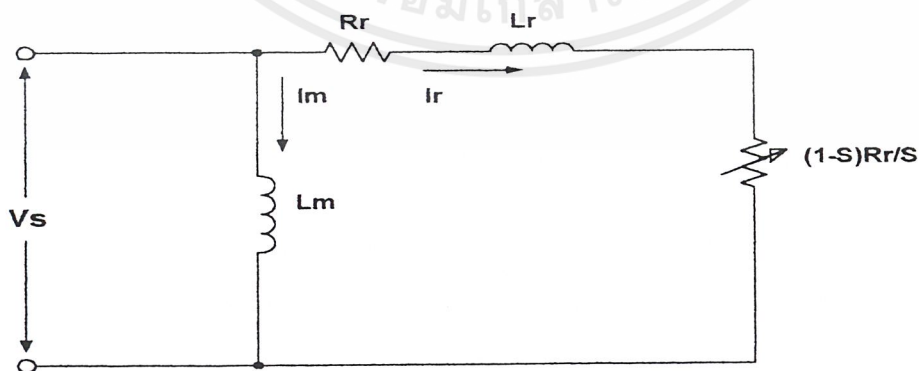
ทอร์กมอเตอร์ (develop torque, T_d) หาได้จากสมการ

$$T_d = P_g = 3I_r^2 R_r (1-S) = 3I_r^2 R_r \quad (2.9)$$

ซึ่ง $\omega_m = \frac{2}{P} \omega_r$ คือความเร็วเชิงกลของโรเตอร์ (rad/s)

วงจรสมมูลย์อยู่ในรูปที่ 2.1 สามารถทำได้ง่ายขึ้นดังในรูปที่ 2.2 ดังนั้นกระแส I_r สามารถคำนวณจากสมการดังต่อไปนี้

$$I_r = \frac{V}{\sqrt{(R + R_r/S)^2 + \omega^2 (L_1 + L_{lr})^2}} \quad (2.10)$$



รูปที่ 2.2 แสดงวงจรสมมูลย์อย่างง่ายของมอเตอร์เหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าความต้องทานขดสเตเตอร์(R_s)มีค่าน้อยมาก จากวงจรสมมูลอย่างประมาณ สามารถตัดค่า R_s และ L_1 ออกได้ เมื่อความเร็วของโรเตอร์มีค่าต่ำกว่าปกติ 10% ดังนั้นสมการแรงบิดจะเป็นดังนี้

$$T_d = \frac{3P(V/\omega)^2 \omega_1 R_r}{2R_r^2 + \omega_1^2 L_{1r}^2} \quad (2.11)$$

โดยที่
$$l_r = \frac{SV}{R_r^2 + \omega_1^2 + L_{1r}^2} \quad (2.12)$$

$$\cos \theta_r = \frac{R_r}{\sqrt{R_r^2 + \omega_1^2 L_{1r}^2}} \quad (2.13)$$

จากสมการที่ (2.11) ค่าของ $\frac{V}{f}$ คือ เส้นแรงแม่เหล็กในช่องอากาศ (ϕ_n) ถ้าพิจารณาการทำงานที่มีสลลิปต่ำ (low slip) ดังนั้น $R_r^2 \gg \omega_1^2 L_{1r}^2$ สมการ (2.11) สามารถเขียนเป็นสมการใหม่ได้ดังนี้

$$T_d = \frac{3}{2R_r} P \phi_n^2 \omega_1 \quad (2.14)$$

$$T_d \propto \phi_n^2 \omega_1 \quad (2.15)$$

ซึ่ง ถ้ากำหนดให้ ϕ_n หรือ $\frac{V}{f}$ มีค่าคงที่ก็จะได้ว่าทอร์คขึ้นอยู่กับค่า ω_1 (slip angular frequency)

2.1.3 วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ

วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำไฟฟ้ากระแสสลับนี้ เมื่อพิจารณาสมการความเร็วของมอเตอร์สมการที่ (2.16) ซึ่งมาจากสมการที่ (2.1) และ (2.2)

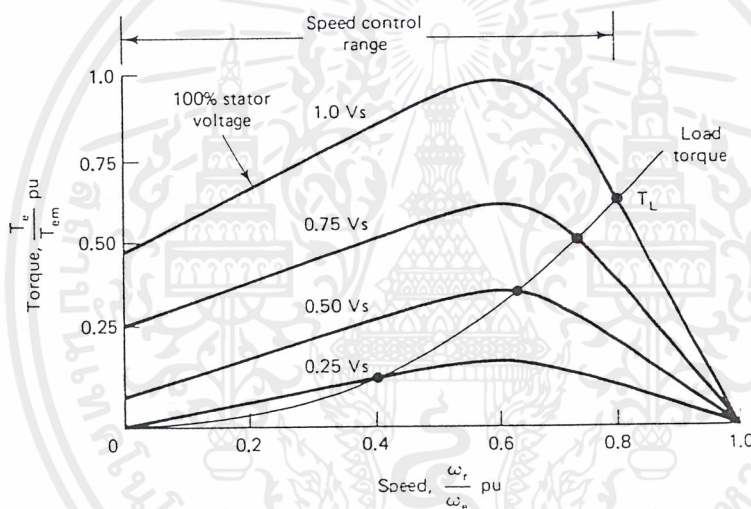
$$N_r = (1-S) \times \frac{120}{P} \times f \quad (rpm) \quad (2.16)$$

ดังนั้น การควบคุมความเร็วทำได้โดยการควบคุมความถี่ของแหล่งจ่ายไฟ (f) สลลิปของโรเตอร์ (S) และจำนวนขั้วของสเตเตอร์ (P) และวิธีการควบคุมที่เหมาะสมที่สุด คือการควบคุมเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุมความถี่ของแหล่งจ่ายไฟโดยใช้อินเวอร์เตอร์ เพราะจะทำให้การควบคุมมีการต่อเนื่องประสิทธิภาพของมอเตอร์สูงในขณะที่การควบคุมความเร็วของอินดัคชั่นมอเตอร์ โดยการเปลี่ยนจำนวนขั้ว จะทำได้จำกัดช่วงการเปลี่ยนความเร็วแคบและไม่ต่อเนื่องและใช้ได้กับอินดัคชั่นที่ออกแบบไว้พิเศษเท่านั้น ส่วนการควบคุมความเร็วของมอเตอร์โดยการควบคุมสลลิป ทำได้โดยการเปลี่ยนค่าสลลิปทำให้มอเตอร์มีประสิทธิภาพต่ำลงเพราะประสิทธิภาพของมอเตอร์ขึ้นอยู่กับค่าสลลิป

2.1.4 การควบคุมแรงดันของสเตเตอร์ (Stator Voltage Control)

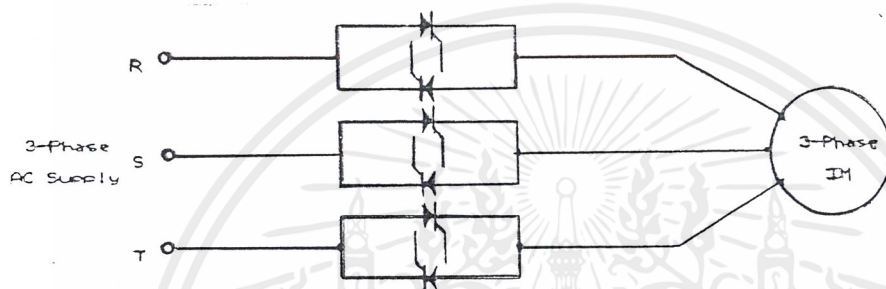
การควบคุมแรงดันของสเตเตอร์ในช่วงของความเร็วของมอเตอร์ จะแคบและไม่เหมาะสมกับงานที่ต้องการแรงบิดเริ่มต้นสูง สำหรับกราฟความสัมพันธ์ระหว่าง แรงบิด-ความเร็วของอินดัคชั่นมอเตอร์ที่ได้จากวิธีการควบคุมแรงดันขดสเตเตอร์นี้แสดงได้ตามรูปที่ 2.3



รูปที่ 2.3 กราฟของแรงบิด-ความเร็วของมอเตอร์เหนี่ยวนำและ โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งแรงบิดจะเปลี่ยนตามแรงดันที่จ่ายให้กับขดลวดเตเตอร์ และ กราฟคุณสมบัติของ โทลค(Torque-speed curve) นั้นๆ แสดงในรูปที่ 2.3 เช่นกัน ลักษณะของแรงบิดของ โทลคนี้จะ แปร โดยตรงกับความเร็วกำลังสอง ดังนั้นเราสามารถปรับความเร็วของระบบได้โดยการปรับแรงดันมอเตอร์ เพื่อให้จุดตัดระหว่าง กราฟคุณสมบัติของ โทลค ของมอเตอร์ตัดกับกราฟของความเร็ว (Torque-speed curve) ของ โทลคที่ความเร็วหรือสลิปที่ต้องการ



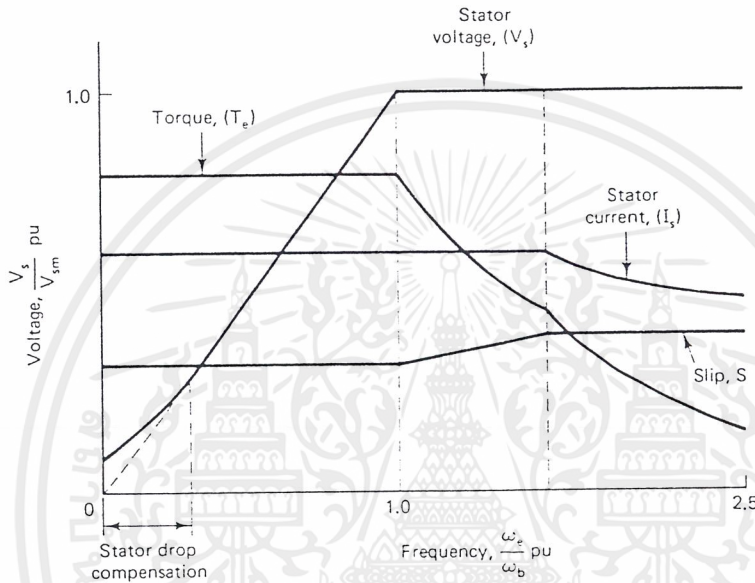
รูปที่ 2.4 แสดงวงจรกำลัง 3- Φ AC Power Controller

การควบคุมความเร็วของมอเตอร์ไฟฟ้าเหนี่ยวนำไฟฟ้ากระแสสลับ โดยการควบคุมแรงดันของสเตเตอร์จะใช้วิธีการควบคุมแบบควบคุมเฟส (phase control) ซึ่งแสดงในรูปที่ 2.4 เป็นวิธีที่ทำได้ง่ายและราคาถูก แต่ระบบจะมีประสิทธิภาพต่ำ เนื่องจากเปอร์เซ็นต์ของกำลังการสูญเสียในโรเตอร์ของมอเตอร์จะเพิ่มขึ้นตามสลิป (S) นอกจากนี้แล้วกำลังสูญเสียในสเตเตอร์จะเพิ่มขึ้นด้วยเนื่องจากการเพิ่มขึ้นของกระแสในสเตเตอร์เมื่อสลิปเพิ่มขึ้นประสิทธิภาพของมอเตอร์รวมทั้ง ทอร์คจะลดลงมาก โดยเฉพาะที่ความเร็วต่ำ ๆ เนื่องจากมอเตอร์ต้องทำงานที่สลิปค่าสูง นอกจากนี้วิธีควบคุมเฟสนี้ จะทำให้เกิดฮาร์โมนิกส์ขึ้นทั้งในเอซีไลน์และมอเตอร์เอง ทำให้เกิดการสูญเสียเพิ่มขึ้นอีกทั้งเพาเวอร์แฟคเตอร์ของระบบก็จะลดลงตามความเร็วของมอเตอร์ด้วย

จากข้อเสียที่ได้กล่าวมาแล้วทำให้การใช้งานของระบบควบคุมความเร็ว โดยการใช้การควบคุมแรงดันของขดลวดเตเตอร์ ถูกจำกัดอยู่เฉพาะในระบบที่มีขนาดเล็กและขนาดกลาง ซึ่งต้องการราคาถูกมากกว่าจะสนใจเรื่องประสิทธิภาพ และเพาเวอร์แฟคเตอร์ โดยทั่วไปจะใช้กับ โทลคที่ต้องการทอร์คสตาร์ทต่ำ เช่น บิ๊มหรือ พัดลม ซึ่งมีทอร์คเพิ่มความเร็วกำลังสองและลักษณะของความเร็วทอร์คดังกล่าวนี้จะทำให้ระบบควบคุมแรงดันของสเตเตอร์มีเสถียรภาพมากขึ้นด้วย

2.1.5 การควบคุมด้วยการเปลี่ยนแรงดันและความถี่ (Variable Voltage Variable frequency) หรือ VVVF

เทคนิคนี้เป็นที่รู้จักกันดี และเป็นเทคนิคที่เหมาะสมที่สุดสำหรับการขับเคลื่อนมอเตอร์เหนี่ยวนำ ซึ่งจะใช้อินเวอร์เตอร์ขับเคลื่อนเพื่อที่จะให้ได้แรงดันและความถี่ทางด้านเอาต์พุตเป็นไปตามที่ต้องการของหลักการควบคุมความเร็วรอบของมอเตอร์ แสดงในรูปที่ 2.5

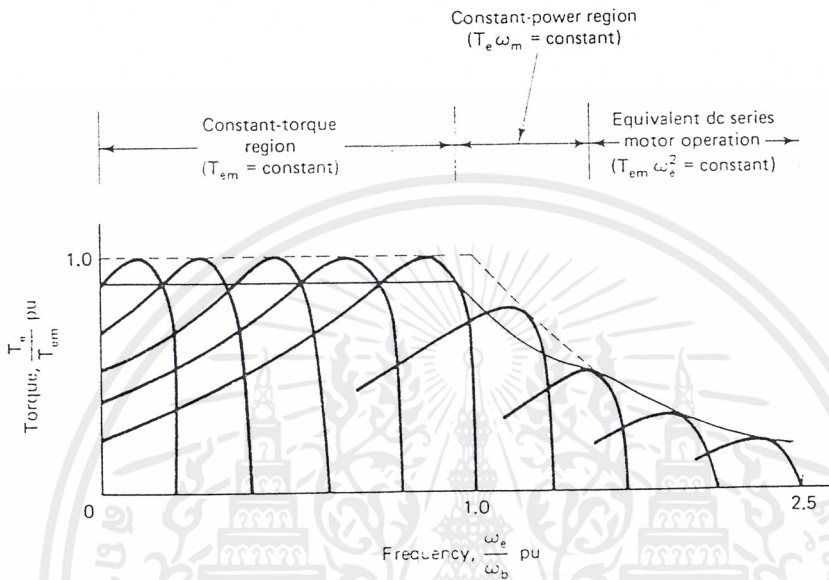


รูปที่ 2.5 แสดงการเปลี่ยนแปลงของแรงดัน แรงบิด กระแสสเตเตอร์กับความถี่

ชนิดมอเตอร์ที่ใช้จะต้องมีคุณสมบัติสลลิป ต่ำซึ่งจะเป็นการเพิ่มประสิทธิภาพและความเร็วมอเตอร์จะเปลี่ยนตามการเปลี่ยนความเร็วเชิงโคโรนัสของสนามแม่เหล็กในช่องอากาศอยู่ระหว่างส่วนสเตเตอร์และโรเตอร์ การที่จะเปลี่ยนความเร็วเชิงโคโรนัสได้นี้สามารถทำได้โดยการแปรเปลี่ยนความถี่ของอินเวอร์เตอร์ ซึ่งลักษณะการควบคุมความถี่นั้นจะคล้ายกับการควบคุมดิซีมอเตอร์กล่าวคือ เมื่อต้องการเพิ่มความเร็วของอินดักชันมอเตอร์ทำได้โดยการเพิ่มความถี่ของแรงดันเอาต์พุตของอินเวอร์เตอร์ แต่การเพิ่มความถี่อย่างเดียวนี้จะทำให้เส้นแรงแม่เหล็กในช่องว่างอากาศของมอเตอร์ลดลงเนื่องจากการลดลง อันเป็นผลเนื่องจากการเพิ่มของความต้านทานทางแม่เหล็ก (magnetizing reactance) ซึ่งเมื่อเส้นแรงแม่เหล็กในช่องอากาศลดลงจะทำให้แรงบิดสูงสุดของมอเตอร์ลดลง เพื่อที่จะรักษาเส้นแรงแม่เหล็กในช่องว่างอากาศและแรงบิดสูงสุดให้คงที่จำเป็นต้องเพิ่มแรงดันเอาต์พุตของอินเวอร์เตอร์ตามความถี่คือ รักษาอัตราส่วนของแรงดันเอาต์พุต ต่อความถี่ให้คงที่จะทำให้แรงบิดคงที่เช่นเดียวกันกับการควบคุมมอเตอร์ไฟฟ้ากระแสตรง ที่ควบคุมแรงดันอาร์เมเจอร์ และรักษาสนามแม่เหล็กให้คงที่ ทำให้อัตราส่วนไฟฟ้ากระแสสลับ มีลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นการขับเคลื่อนที่ให้แรงบิดคงที่การควบคุมให้มอเตอร์เหนี่ยวนำไฟฟ้ากระแสสลับ มีแรงบิดสูงสุดที่จะทำได้ในย่านความเร็วที่ต่ำกว่าความเร็วกำหนด (base speed) หรือความถี่ต่ำกว่าความถี่พื้นฐาน (base frequency) (1.p.u.) ดังแสดงในรูปที่ 2.6



รูปที่ 2.6 แสดงกราฟความเร็ว-แรงบิดของมอเตอร์เมื่อใช้วิธีควบคุมแบบ VVVF

ในย่านความถี่ต่ำ ๆ การรักษาให้ $\frac{V}{f}$ คงที่จะไม่เป็นการเพียงพอที่จะทำให้แรงบิดสูงสุดที่ค่าคงที่ ทั้งนี้เพราะที่ความถี่ต่ำ ๆ กระแสที่ทำให้เกิดแรงบิดมีค่าน้อย เนื่องจากความต้านทานของสเตเตอร์ ดังนั้น จะต้องเพิ่มแรงดันที่จ่ายให้กับสเตเตอร์ของเพื่อชดเชยแรงดันที่ตกคร่อมความต้านทานของสเตเตอร์ ทำให้การเปลี่ยนแปลงแรงดันกับความถี่เป็นไปตามเส้นทึบของกราฟรูปที่ 2.6 แทนการเปลี่ยนแปลงตามเส้นประ ซึ่งเป็นกราฟ แรงดันต่อความถี่มีค่าคงที่

ส่วนในย่านความเร็วที่สูงกว่า ความถี่พื้นฐานไม่สามารถรักษาแรงบิดให้คงที่ ได้เนื่องจากจะทำให้มอเตอร์ทำงานเกินพิกัด ซึ่งจะทำให้มอเตอร์เสียหายได้ ดังนั้น จึงรักษาแรงดันให้คงที่ที่กำหนดซึ่งจะทำให้แรงบิดสูงสุดลดลง เนื่องจากการลดลงของ เส้นแรงแม่เหล็กในช่องว่างอากาศของมอเตอร์ การควบคุมความเร็วในย่านนี้กำลังออกสูงสุดของมอเตอร์จะมีค่าคงที่เช่นเดียวกับมอเตอร์ไฟฟ้ากระแสตรง ด้วยการลดความเข้มของสนามแม่เหล็กกลางซึ่งเรียกว่าเป็นการทำงานในย่านกำลังคงที่ (constant power region) ดังในรูปที่ 2.5 ซึ่งเป็นแรงบิดความเร็วเชิงของอินดัคชั่นมอเตอร์สำหรับแรงดันและความถี่เห็นได้ว่าจุดทำงานจะอยู่ที่จุดตัดระหว่าง กราฟความเร็ว-แรงบิดของมอเตอร์กับแรงบิดของโหลด จุด A เป็นจุดทำงานกรณี แรงบิดของ โหลด(load torque) มีค่าคงที่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขณะที่จุด B เป็นจุดทำงานในกรณีที่แรงบิดของ โทลด์แปรผันกับความเร็ว เนื่องจากการควบคุมความเร็วของมอเตอร์เหนี่ยวนำไฟฟ้ากระแสสลับ โดยวิธีนี้จะเป็นการแปรผันทั้งความถี่และแรงดัน จึงเรียกรวมการควบคุมนั้นว่าการควบคุมแรงดันและความถี่ (Variable voltage variable frequency drive (VVVF)) การควบคุมมอเตอร์เหนี่ยวนำไฟฟ้ากระแสสลับ โดยวิธีควบคุมแรงดันและความถี่ นี้ จะทำให้สามารถเร่งเครื่องจากความเร็วเป็นศูนย์ไปสู่ความเร็วที่ต้องการ โดยมีแรงบิดสูงสุดได้ และสามารถควบคุมให้เข้าสู่สภาวะอยู่คงตัว (steady state) นอกจากนี้ในตอนที่ต้องการหยุดมอเตอร์ อาจจะควบคุมให้สลีปมีค่าเป็นลบซึ่งจะทำให้มอเตอร์ทำงานเป็นเครื่องกำเนิดไฟฟ้า (generator) เปลี่ยนพลังงานกลเป็นพลังงานไฟฟ้าป้อนกลับเข้าไปยังอินเวอร์เตอร์ ถ้ามีการสลายพลังงานนี้ทิ้งไปที่ตัวต้านทานเรียกว่า ไดนามิกเบรคกิ้ง (dynamic braking) หรือถ้าป้อนกลับเข้าไปในระบบจะเรียกว่า รีเจนเนอเรทีฟเบรคกิ้ง (regenerative braking) ซึ่งทำได้ยากกว่า

เนื่องจากแรงดันเอาต์พุตของอินเวอร์เตอร์ ที่ใช้ในการขับเคลื่อนมอเตอร์ไม่ได้เป็นรูปไซน์ ดังนั้นมอเตอร์จะได้รับแรงดันฮาร์โมนิกส์ ซึ่งจะทำให้เกิดสนามแม่เหล็กหมุนในช่องว่างอากาศด้วยความเร็วที่สูงกว่าสนามแม่เหล็ก เนื่องจากความถี่พื้นฐานมาก ดังนั้นกระแสที่เกิดเนื่องจากฮาร์โมนิกส์ จะไม่ขึ้นกับสลีปของมอเตอร์ ทำให้กระแสเนื่องจากแรงดันฮาร์โมนิกส์อาจจะมีค่ามากกว่ากระแสขององค์ประกอบมูลฐาน (fundamental component) เมื่อมอเตอร์มีโหลดน้อยๆ ทำให้กระแสของมอเตอร์ไม่ลดลงเท่าที่ควรเมื่อ โทลด์ลดลง แรงดันฮาร์โมนิกส์ของอินเวอร์เตอร์จะทำให้เกิดการสูญเสียในมอเตอร์มากขึ้น ดังนั้นเราจำเป็นต้องนำมาพิจารณาในการเลือกขนาดของมอเตอร์ด้วย นอกจากนี้สนามแม่เหล็กที่เกิดจากแรงดันฮาร์โมนิกส์ที่อาจจะหมุนไปทางเดียวกัน หรือสวนทางกับสนามแม่เหล็กหลัก จะทำให้เกิดแรงบิดขึ้น ซึ่งโดยทั่วไปจะถูกกรองออกไปเนื่องจากความเฉื่อย (inertia) ของระบบ แต่ถ้าความถี่ที่เกิดขึ้น มีค่าใกล้เคียงกับความถี่เรโซแนนซ์ (resonance) ของระบบเชิงกลอาจจะทำให้เกิดการสั่น (hunt) อันจะเป็นผลเสียต่อระบบได้

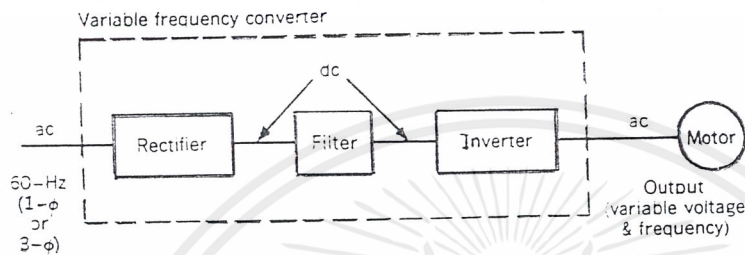
2.2 อินเวอร์เตอร์

อินเวอร์เตอร์ที่ใช้ในงานการควบคุมมอเตอร์เหนี่ยวนำไฟฟ้ากระแสสลับจะต้องสามารถเปลี่ยนแปลงแรงดันและความถี่ได้ซึ่งจะทำหน้าที่เชื่อมโยกระหว่างแหล่งจ่ายไฟ (utility power system) กับระบบกำลังของมอเตอร์ ดังนั้นอินเวอร์เตอร์จะต้องมีคุณสมบัติพื้นฐานเพื่อรองรับความต้องการของมอเตอร์ได้ดังนี้

1. สามารถที่จะปรับความถี่ได้เป็นสัดส่วนกับความเร็วรอบที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. สามารถปรับแรงดันเอาต์พุตเพื่อรักษาอัตราส่วนแรงดันต่อความถี่ ให้คงที่ตลอดช่วงแรงบิดที่ต้องการ
3. สามารถจ่ายกระแสคงที่ ที่พิกัดความถี่ใดๆที่อยู่ในช่วงแรงบิดคงที่



รูปที่ 2.7 แสดงบล็อกไดอะแกรมของระบบอินเวอร์เตอร์เพื่อขับมอเตอร์เหนี่ยวนำ

ในรูปที่ 2.7 แสดงหลักการพื้นฐานซึ่งแหล่งจ่ายไฟกระแสสลับจะถูกเปลี่ยนเป็นแรงดันไฟฟ้ากระแสตรง โดยวงจรแปลงไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงที่สามารถควบคุมแรงดันได้หรือไม่ก็ได้ และอินเวอร์เตอร์จะทำหน้าที่เปลี่ยนแรงดันไฟฟ้ากระแสตรงให้เป็นแรงดันไฟฟ้ากระแสสลับ ที่สามารถเปลี่ยนความถี่และแรงดัน ได้โดยที่อินเวอร์เตอร์สามารถแบ่งได้เป็น 2 ชนิดใหญ่ๆคือ

1. อินเวอร์เตอร์แบบแหล่งจ่ายแรงดัน (Voltage Source Inverter : VSI)

- 6 สเต็ปอินเวอร์เตอร์ (6 Step Inverter)

- พัลส์วิดท์มอดูเลชันอินเวอร์เตอร์ (Pulse Width Modulator)

2. อินเวอร์เตอร์แบบจ่ายกระแส (Current Source Inverter : CSI)

2.2.1 อินเวอร์เตอร์แบบแหล่งจ่ายแรงดัน (Voltage Source Inverter)

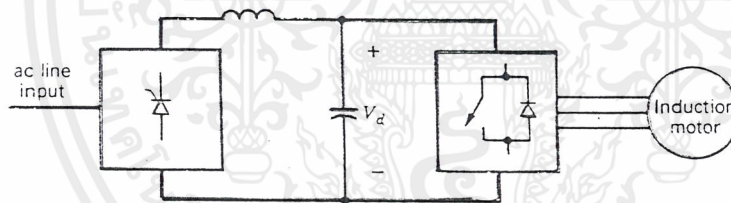
จากโครงสร้างแรงดันไฟฟ้ากระแสตรงที่ต่อเป็นแรงดันเชื่อม โยง (dc link) ขนาดของตัวเก็บประจุที่มีค่ามาก ซึ่งอาจกล่าวได้ว่าแรงดันอินพุตของอินเวอร์เตอร์มีค่าคงที่ ทำให้แรงดันเอาต์พุตของอินเวอร์เตอร์คงที่ไม่ขึ้นอยู่กับการโหลดโดยทั่วไปแบ่งออกเป็น 2 ชนิดด้วยกันคือ 6-ขั้นอินเวอร์เตอร์ (6-step inverter) และแบบพัลส์วิดท์มอดูเลชัน (PWM inverter) ข้อดีของอินเวอร์เตอร์แหล่งจ่ายแรงดันคือ สามารถควบคุมแรงดันและความถี่ได้ง่าย ปรับความถี่ได้ในย่านกว้างและใช้ได้กับมอเตอร์หลายๆตัวพร้อมกัน ส่วนข้อเสียมักมีปัญหาในเรื่องลัดวงจรของอุปกรณ์ตัด-ต่อภายในกึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดียวกันของอินเวอร์เตอร์ ในทางปฏิบัติใช้วงจรถือคเอาท์ที่มีการสร้างเดดไทม์(dead time)เป็นส่วนช่วยในการป้องกัน

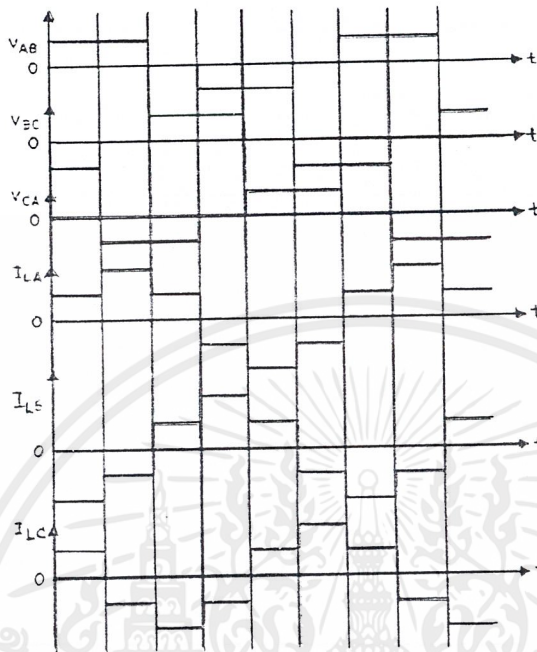
6-สเต็ป อินเวอร์เตอร์ (6 step inverter)

6-สเต็ป อินเวอร์เตอร์ สามารถควบคุมจ่ายแรงดันเอาท์พุทที่ปรับเปลี่ยนความถี่ได้จาก รูปที่ 2.8(a) จะมีการควบคุมแรงดันเอาท์พุทที่ส่วนของแรงดันเชื่อม โยงซึ่งใช้วงจรแปลงแบบเต็มคลื่น (full controlled rectifier) และจะมีการควบคุมความถี่ของอินเวอร์เตอร์ แรงดันไลน์ที่ได้จากแรงดันเอาท์พุทจะมีรูปร่างเป็นคลื่นกึ่งสมแควร์(quasi square) ส่วนแรงดันเฟสจะมีรูปคลื่นเป็น 6 สเต็ป ดังแสดงในรูปที่ 2.8(b) อุปกรณ์ตัด-ต่อ แต่ละตัวจะมีการตัดต่อ 2 ครั้งในหนึ่งคาบความถี่ของแรงดันมูลฐาน และเนื่องจากว่าต้องมีการควบคุมแรงดันเชื่อม โยงโดยใช้ไทรสเตอร์เป็นอุปกรณ์ตัดต่อ โดยการควบคุมเฟสทำให้เพาเวอร์แฟคเตอร์ ทางด้านอินพุทมีค่าต่ำซึ่งเป็นข้อเสีย สามารถแก้ไขได้โดยเปลี่ยนมาใช้ ดีซี คอนเวอร์เตอร์(dc/dc converter) ที่เป็นชอปเปอร์ควบคุมทำให้ค่าเพาเวอร์แฟคเตอร์ดีขึ้นได้



รูปที่ 2.8(a) แสดงวงจรกำลังของ 6-ขั้น อินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8(b) แสดงรูปคลื่นทางด้านออกของ 6-สแต็ป อินเวอร์เตอร์

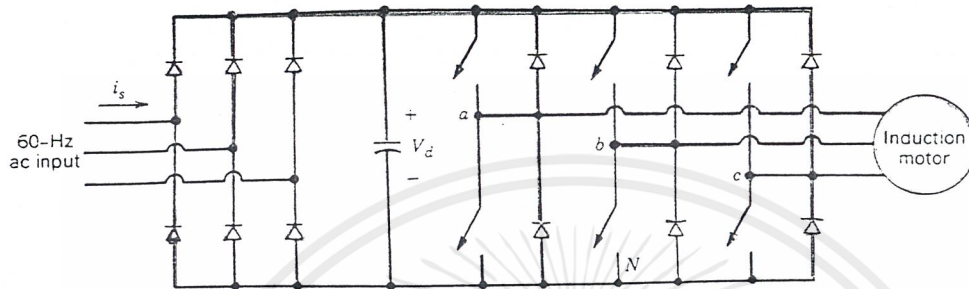
โดยปกติอินเวอร์เตอร์ชนิด 6-สแต็ป นี้ใช้กับมอเตอร์ขนาดต่ำไปจนถึงขนาดปานกลาง และใช้ได้ดีในช่วงความถี่ของอินเวอร์เตอร์สูงจะไม่มีปัญหาของการสูญเสียเนื่องจากการตัดต่อ แต่อย่างไรก็ตามลักษณะการควบคุมเพื่อที่จะให้ $\left(\frac{V}{f}\right)$ คงที่ที่จะต้องควบคุมวงจรกำลัง 2 ส่วนคือส่วนของแรงดันเชื่อมโยงและอินเวอร์เตอร์ทำให้ระบบซับซ้อนและยุ่งยากทำให้เสถียรภาพของระบบต่ำลง

พัลส์วิดมอดคูเลชันอินเวอร์เตอร์ (PWM Inverter)

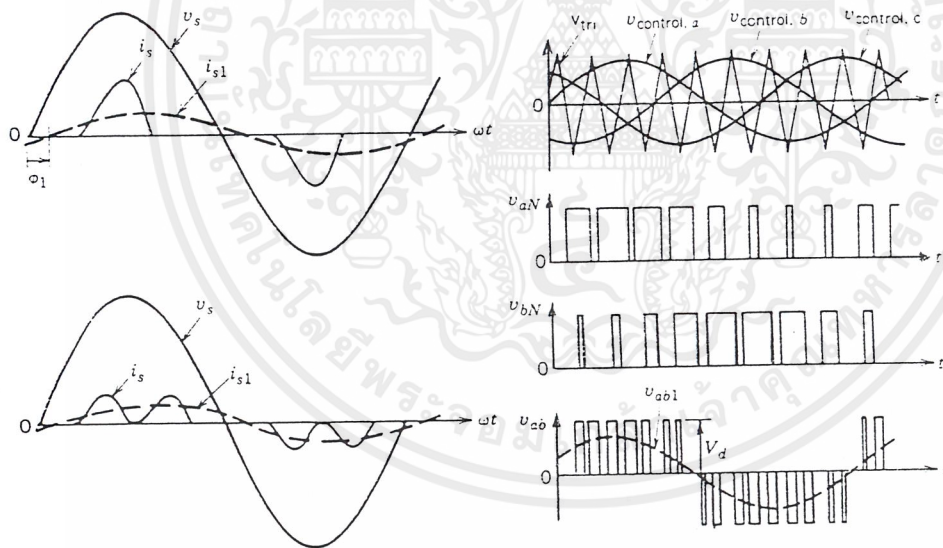
โครงสร้างของพัลส์วิดมอดคูเลชันอินเวอร์เตอร์ ในส่วนของแรงดันเชื่อมโยงสามารถใช้เรกติไฟเออร์ที่เป็นไดโอดทำให้แรงดันเชื่อมโยงมีค่าคงที่ไม่สามารถควบคุมแรงดันได้ทำให้ค่าเพาเวอร์แฟคเตอร์ทางด้านอินพุตดีขึ้นและลดขนาดแอลซีฟิลเตอร์ (LC Filter) ให้เล็กลง ความถี่และแรงดันเอาต์พุตสามารถควบคุมได้โดยใช้เทคนิคซึ่งจะให้แรงดันเอาต์พุตที่มีองค์ประกอบของฮาร์โมนิกส์อันดับต่ำน้อยลงแต่จำนวนครั้งของการตัด-ต่อสูงขึ้น จึงมีปัญหาเนื่องจากการสูญเสียจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การตัด-ต่อ แแต่จะใช้งานได้ดีในย่านความถี่ต่ำทำให้แรงบิดเริ่มต้นสูงและลดปัญหาการกระเพื่อมของแรงบิด



รูปที่ 2.9(a) แสดงวงจรกำลังของฟัลส์วิคคอมดคูเลชั่นอินเวอร์เตอร์



รูปที่ 2.9(b) แสดงรูปคลื่นของฟัลส์วิคคอมดคูเลชั่นอินเวอร์เตอร์

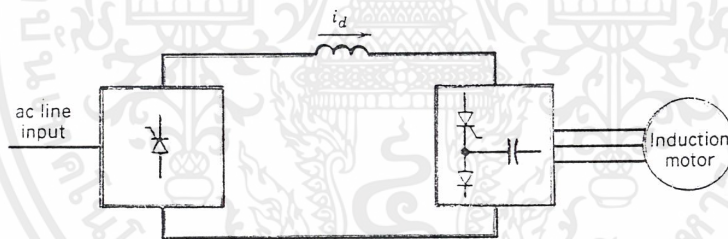
ถึงแม้ว่าฟัลส์วิคคอมดคูเลชั่นอินเวอร์เตอร์จะลดการสูญเสียของมอเตอร์เนื่องจากผลของฮาร์โมนิกส์ก็ตามแต่ประสิทธิภาพของอินเวอร์เตอร์ค่อนข้างจะต่ำลงเพราะผลของจำนวนการตัดต่อสูงขึ้น ดังนั้นในการออกแบบวงจรจะคำนึงถึงความถี่ของการตัดต่อวงจรจะเพิ่มขึ้นในค่าที่ยอมรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

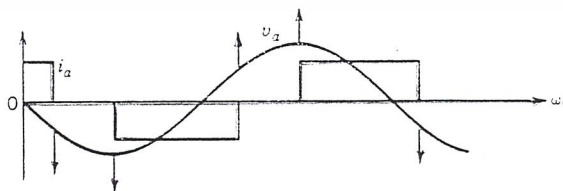
รับได้ของอุปกรณ์ตัด-ต่อเพื่อจะรักษาความสมดุลระหว่างการสูญเสียของอินเวอร์เตอร์ที่สูงขึ้นกับการลดลงของการสูญเสียในมอเตอร์

2.2. อินเวอร์เตอร์แบบแหล่งจ่ายกระแส

วงจรกำลังของอินเวอร์เตอร์แบบแหล่งจ่ายแรงดันแสดงในรูปที่ 2.10(a) จะประกอบด้วยไทรสเตอร์เรกติไฟเออร์ที่ควบคุมได้โดยการควบคุมเฟสของแรงดันระหว่างสายและยังมีตัวเหนี่ยวนำขนาดใหญ่ต่ออนุกรมอยู่แต่ไม่มีตัวเก็บประจุต่อขนานอยู่ด้วยเพื่อสร้างแหล่งจ่ายกระแสให้กับอินเวอร์เตอร์ อย่างไรก็ตามอาจใช้ไดโอดเรกติไฟเออร์กับคิซึชอปเปอร์เพื่อที่จะทำหน้าที่ควบคุมกระแสได้เหมือนกัน ในส่วนของอินเวอร์เตอร์จะมีไทรสเตอร์ทำหน้าที่ควบคุมกระแสที่สามารถเปลี่ยนความถี่ได้เพื่อจ่ายให้แมชชีนรูปร่างของกระแสที่จ่ายออกทางด้านออกขึ้นอยู่กับแพทเทิร์นของการควบคุมที่อินเวอร์เตอร์อาจจะเป็น 6-ขั้นหรือพัลส์วีดมอดดูเลชัน ก็ได้แต่แรงดันทางด้านออกจะมีรูปร่างใกล้เคียงรูปไซน์ นอกจากนี้แรงดันทางด้านเอาต์พุตยังเกิดสไปค์เนื่องจากการคอมมิวเตทดังรูปที่ 2.10(b)



รูปที่ 2.10(a) แสดงวงจรกำลังของ อินเวอร์เตอร์แบบแหล่งจ่ายกระแส



รูปที่ 2.10 (b) แสดงแรงดันและกระแสทางด้านเอาต์พุตของ อินเวอร์เตอร์แบบแหล่งจ่ายกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปคลื่น 6-สเต็ปที่เกิดขึ้นนี้อาจเป็นปัญหาทำให้เกิดความร้อนเนื่องจากฮาร์โมนิกส์ และการออสซิลเลทของแรงบิดในขณะที่ทำงานที่ความเร็วรอบต่ำๆ การกระเพื่อมของแรงบิด (torque pulsation) นี้สามารถที่จะลดให้น้อยลงได้โดยการใช้เทคนิคพัลส์วิดมอดคูเลชัน

อินเวอร์เตอร์แบบแหล่งจ่ายกระแส มีข้อดีหลายอย่างซึ่งสรุปได้ดังนี้ วงจรกำลังจะใหญ่และไว้วางใจได้ดี ไม่มีโอกาสที่จะมีการทะลุผ่าน (short through) อินเวอร์เตอร์สามารถฟื้นตัวจากการล้มเหลวในการหยุดการนำกระแส (commutation) ของไทรสเตอร์ได้ นอกจากนี้ยังสามารถทำงานในโหมดของรีเจนเนอเรทีฟได้ แต่ก็มีข้อเสียคือ ช่วงความถี่ของอินเวอร์เตอร์สามารถปรับได้ค่อนข้างต่ำและไม่สามารถทำงานที่สภาวะไร้อะไหล่ซึ่งต้องการกระแสไหลค้อย่างน้อยที่สุดที่จะทำให้ออมมิวเตทในอินเวอร์เตอร์ได้ นอกจากนี้ขนาดของตัวเหนี่ยวนำ และตัวเก็บประจุของการคอมมิวเตทจะใหญ่ขึ้นทำให้อินเวอร์เตอร์มีขนาดใหญ่ขึ้น

2.3 เทคนิคการสร้างพัลส์วิดมอดคูเลชันแบบต่างๆ สำหรับอินเวอร์เตอร์

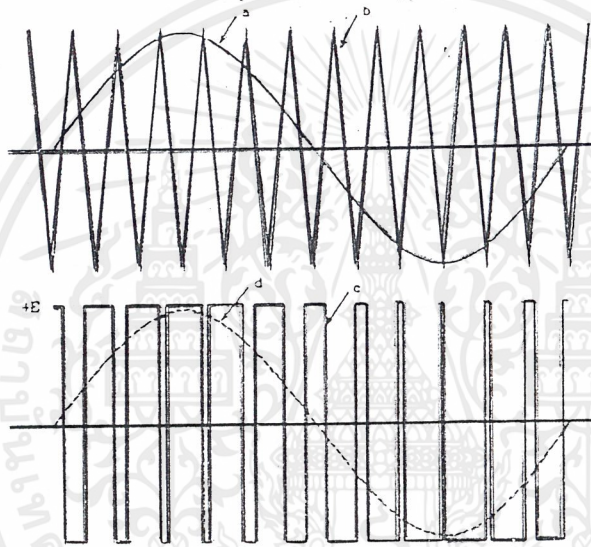
อินเวอร์เตอร์ที่ใช้เทคนิค 6-สเต็ป เหมาะกับอินเวอร์เตอร์ในช่วงความถี่สูงเพราะ สัญญาณควบคุมค่อนข้างง่ายและการสูญเสียของการตัด-ต่อ คำนึงจากจำนวนครั้งในการตัด-ต่อ ในหนึ่งคาบของสัญญาณมอดูเลชันมีค่าต่ำ แต่ปัญหาที่พบในอินเวอร์เตอร์ชนิดนี้คือผลของฮาร์โมนิกส์ จะมีผลต่อการสูญเสียในมอเตอร์ และการกระเพื่อมของแรงบิดที่ความถี่ต่ำๆ ของอินเวอร์เตอร์ นอกจากนี้ค่าเพาเวอร์แฟคเตอร์ทางด้านอินพุทจะมีค่าต่ำเนื่องจากการใช้รีคตีไฟเออร์ที่มีการควบคุมการเลื่อนเฟส และปัญหาการเสถียรภาพจะมีมากขึ้นที่ความเร็วรอบมอเตอร์ต่ำเนื่องจากแอลซีฟิลเตอร์ของแรงดันเชื่อมโยง จากปัญหาเหล่านี้สามารถที่จะแก้ไขได้โดยการใช้พัลส์วิดมอดคูเลชันอินเวอร์เตอร์ซึ่งแรงดันเชื่อมโยงได้จากรีคตีไฟเออร์ที่เป็นบริดจ์ไดโอดและแอลซีฟิลเตอร์ ดังนั้นแรงดันและความถี่ขององค์ประกอบมูลฐานจะถูกควบคุมโดยวงจรอิเล็กทรอนิกส์ในอินเวอร์เตอร์โดยสร้างเป็นพัลส์วิดมอดคูเลชันพัลส์โครงสร้างของอินเวอร์เตอร์แสดงได้ในรูปที่ แต่อุปกรณ์ตัดต่อจะถูกตัดต่อเป็นจำนวนหลายๆครั้งในหนึ่งคาบของการควบคุมแรงดัน ดังนั้นองค์ประกอบของฮาร์โมนิกส์ อันดับต่ำจึงไม่เกิดขึ้น เทคนิคของพัลส์วิดมอดคูเลชัน ทั่วๆ ไปสามารถแยกได้ดังนี้

2.3.1 Sinusoidal Pulse Width Modulation (SPWM)

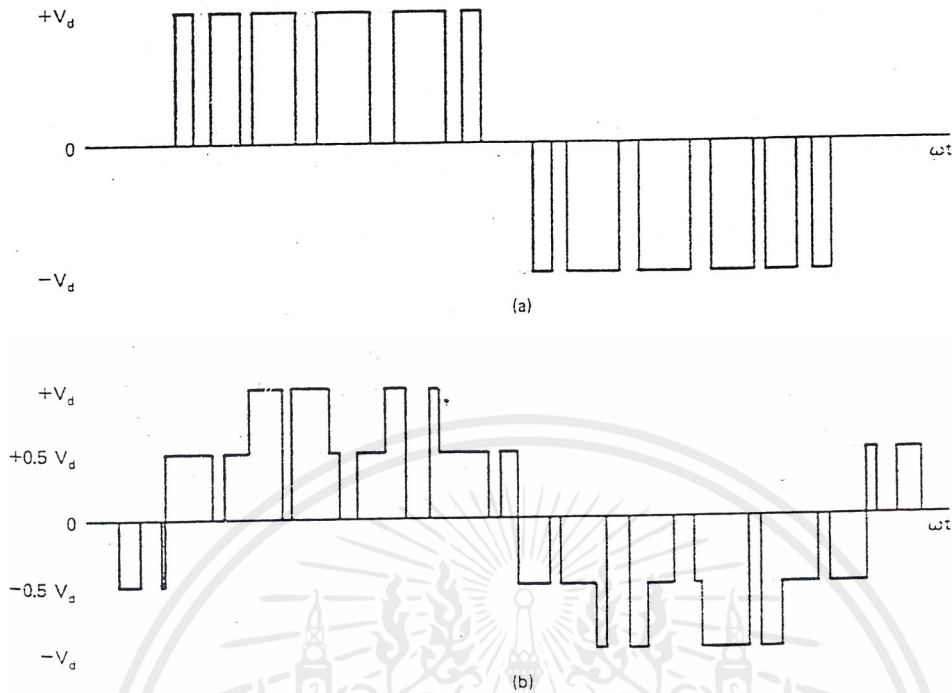
เป็นเทคนิคที่นิยมใช้ในโรงงานอุตสาหกรรมสามารถสร้างได้โดยการใช้วงจรอิเล็กทรอนิกส์ ซึ่งเป็นวิธีที่สะดวกที่สุดหรืออาจใช้วิธีไมโครโปรเซสเซอร์โดยโปรแกรมให้ไมโครโปรเซสเซอร์ส่งสถานะสวิทชิง เป็นวิธีที่แน่นอน หลักการของเนเจอร์อลแซมเป็งพัลส์วิดมอดคูเลชัน (Natural Sampled PWM) จะใช้คลื่นพาหะเป็นรูปสามเหลี่ยมนำมาเปรียบเทียบกับสัญญาณรูปไซน์ ซึ่งเป็นสัญญาณมอดูเลชันที่มีความถี่เท่ากับความถี่พื้นฐานผลของการเปรียบเทียบจะเกิดจุดตัดกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของคลื่นทั้งสองลูก ซึ่งสัญญาณที่ออกมาจะถูกนำมากำหนดการสวิทช์ของอุปกรณ์สวิทช์ซึ่งในวงจรหลักของอินเวอร์เตอร์ ในรูปที่ 2.11(a) เป็นลักษณะของ เนเจอร์ลเซมบิงพัลส์วิดมอดคูเลชันชนิด 2 ระดับ ซึ่งเป็นรูปคลื่นที่มีการสวิทช์ 2 ระดับ $+E$ และ $-E$ และลักษณะของเนเจอร์ลเซมบิงพัลส์วิดมอดคูเลชัน ชนิด 3 ระดับซึ่งเป็นรูปคลื่นที่มีการสวิทช์ 3 ระดับ คือ $+E, 0$ และ $-E$ พัลส์วิดมอดคูเลชันชนิด 3 ระดับ ขนาดของฮาโมนิคส์อันดับต่ำจะมีค่าน้อยกว่าชนิด 2 ระดับสำหรับคลื่นพาหะที่เป็นสามเหลี่ยมนี้จะใช้ร่วมกันของทั้งสามเฟสทำให้ได้รูปคลื่นเอาท์พุทของสามเฟสอินเวอร์เตอร์



รูปที่ 2.11(a) กรณีเนเจอร์ลเซมบิงพัลส์วิดมอดคูเลชัน 2 ระดับ



รูปที่ 2.11(b) กรณีเนเจอร์อลแสมบึงพัลส์วีดมอดคูเลชั่น 3 ระดับ

- a : สัญญาณอ้างอิงรูปไซน์ b : สัญญาณคลื่นพาหะ
c : สัญญาณสวีทซ์ซิ่ง d : สัญญาณพื้นฐาน

ลักษณะรูปคลื่นพัลส์วีดมอดคูเลชั่นนี้จะประกอบไปด้วยองค์ประกอบมูลฐานที่มีทั้งความถี่และความสูงซึ่งสามารถเปลี่ยนแปลงได้ ควบคุมความถี่และแรงดันตามลำดับของรูปคลื่นสัญญาณมอดคูเลต ในการวิเคราะห์ฮาร์โมนิกส์ของรูปคลื่นเอาต์พุตสามารถหาได้จากการกระจายฟูเรียร์แบบธรรมดาและแบบ Double Fourier Series Expansion ซึ่งสมการที่เกิดขึ้น โดยใช้วิธีการ Double Fourier Series คือ

$$V_{(t)} = M \left(\frac{V_d}{2} \right) + \sin(\omega_r t + \phi) + \text{Bessel function harmonics term} \quad (2.21)$$

เมื่อ M คือ ดัชนีของการมอดคูเลต

$$M = \frac{V_p}{V_r}$$

ω_r เป็นความถี่มูลฐานซึ่งเป็นความถี่เดียวกับการมอดคูเลต

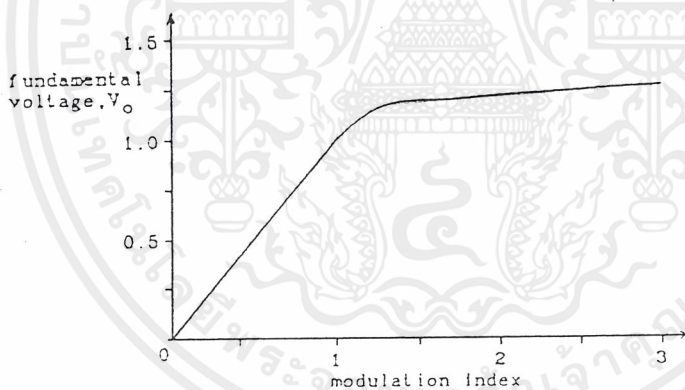
ϕ เป็นเฟสซิงของเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V_p คือ ค่าพีคของสัญญาณมีอดดูลูเลต

V_T คือ ค่าพีคของแอมพลิจูดคลื่นพาหะ

ในทางอุดมคติแล้วค่า M จะอยู่ระหว่าง 0 และ 1 และความสัมพันธ์ระหว่างแรงดันมีอดดูลูเลตและเอาต์พุตจะเป็นแบบเชิงเส้นถ้าหากค่า M มากกว่า 1 จะเกิดการ “Overmodulation” เป็นผลให้เกิดการหายไปของจำนวนพัลส์ ทำให้ความสัมพันธ์ระหว่างแรงดันมูลฐานและดัชนีการมีอดดูลูเลตไม่เป็นเชิงเส้นถ้าเพิ่มค่า M มากๆ ในที่สุดจำนวนพัลส์จะลดลงจนเป็นคลื่นสี่เหลี่ยม ซึ่งจะให้ค่ายูติลิตี้แฟกเตอร์สูง ซึ่งจะให้แรงดันมูลฐานสูงขึ้นด้วย ความสัมพันธ์ระหว่างแรงดันมูลฐานและดัชนีการมีอดดูลูเลตแสดงได้ดังรูปที่ 2.12 มีเทคนิคบางอย่างที่สามารถเพิ่มแรงดันมูลฐานได้ในขณะที่อยู่ในช่วงที่เป็นเชิงเส้นโดยการเพิ่มฮาร์โมนิกส์ที่สามเข้าไปรวมกับสัญญาณการมีอดดูลูเลต แต่อย่างไรก็ตาม ปัญหาของพัลส์ที่แคบที่สุดของพัลส์วิดมอดดูลูเลชัน สามารถทำให้ปัญหาเกี่ยวกับการหยุดการนำกระแสของไทรสโตร์ และ snubber relaxation) รวมทั้งการลัดวงจรในกิ่ง (short through) ของอินเวอร์เตอร์ ดังนั้นเวลาน้อยที่สุดของวงจรถูกเอาทิ้งจึงเป็นสิ่งที่จะต้องคำนึง



รูปที่ 2.12 แสดงความสัมพันธ์ระหว่างแรงดันมูลฐานและดัชนีการมีอดดูลูเลตของเทคนิค SPWM

อัตราส่วนของคลื่นพาหะต่อความถี่ของสัญญาณการมีอดดูลูเลต หรือสัญญาณอ้างอิง (frequency ratio) จะมีผลต่อฮาร์โมนิกส์ที่เกิดขึ้นและการสูญเสียของอุปกรณ์ตัด-ต่อ และจะเป็นตัวกำหนดจำนวนพัลส์ ที่เกิดขึ้นในหนึ่งคาบ ถ้ามอดดูลูเลชันอินเด็กมีค่าสูงจำนวนพัลส์ PWM จะสูง และถ้าหากมอดดูลูเลชันอินเด็กต่ำจะทำให้จำนวนพัลส์ PWM ต่ำจากการวิเคราะห์หองค์ประกอบฮาร์โมนิกส์สรุปได้ว่าลำดับฮาร์โมนิกส์ที่เกิดขึ้นคือ

$$n \left(\frac{\omega_c}{\omega_R} \right) \pm K \quad (2.22)$$

เมื่อ ω_c คือ carrier frequency

ω_R คือ modulating frequency

โดยที่ $n = 1, 3, 5, \dots$ $K = 0, 2, 4, \dots$

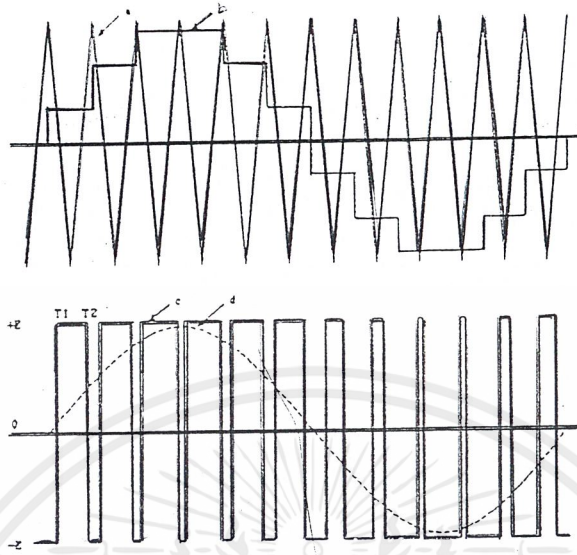
$n = 2, 4, 6, \dots$ $K = 1, 3, 5, \dots$

เมื่อ n คือ กลุ่มของฮาร์โมนิกส์อันดับหลัก

K คือ อันดับฮาร์โมนิกส์ย่อยหรือรอบข้าง

ลักษณะการเกิดฮาร์โมนิกส์ของเทคนิค SPWM นี้จะเกิดเป็นกลุ่มๆ และมีฮาร์โมนิกส์ย่อยอยู่รอบข้างฮาร์โมนิกส์หลัก ดังนั้นลำดับกลุ่มของฮาร์โมนิกส์หลักจะขึ้นอยู่กับดัชนีการมอดและขนาดของฮาร์โมนิกส์จะขึ้นอยู่กับดัชนีการมอด ซึ่งหมายความว่าที่ค่าดัชนีการมอดเดียวกันแต่ค่าอัตราส่วนแรงดันต่างกัน ขนาดขององค์ประกอบฮาร์โมนิกส์กลุ่มเดียวกันจะมีขนาดเท่ากันแต่ตำแหน่งการเกิดจะต่างกันเมื่อ frequency ratio มีค่าสูงขึ้นจำนวนฮาร์โมนิกส์ของกระแสในสายของอินเวอร์เตอร์ถูกกรองออกด้วยฟิลเตอร์แอกแดนท์ของมอเตอร์ และรูปคลื่นของกระแสยิ่งเข้าใกล้รูปไซน์มากขึ้น การสูญเสียของการสวิตช์ของอุปกรณ์ตัด-ต่อ ยิ่งมีค่ามากขึ้น ดังนั้นการเลือกค่า อัตราความถี่จึงขึ้นอยู่กับการยอมรับระหว่างการสูญเสียในอินเวอร์เตอร์ เมื่อค่าอัตราส่วนของความถี่สูงขึ้นการสูญเสียในมอเตอร์จะลดลงก็ตาม แต่จะมีการสูญเสียในอุปกรณ์ตัด-ต่อของอินเวอร์เตอร์มากขึ้นด้วย

เทคนิคพัลส์วิดมอดเลชันที่นิยมใช้เทคนิคหนึ่ง โดยอาศัยเทคนิคแบบ Uniform sampling ดังแสดงในรูปที่ 2.13 ซึ่งใช้วิธีการของคลื่นพาหะในหลักการของ Natural sampling พัลส์ที่ได้จะไม่สมมาตรกับแหล่งของคลื่นพาหะ ในขณะที่แบบ Uniform sampling จะสมมาตรกันเสมอ วิธี Uniform sampling จะเป็นวิธีการที่ง่ายกับการที่จะสร้าง โดยการใช้ไมโครคอมพิวเตอร์จะให้ผลในการลดขนาดของฮาร์โมนิกส์ความถี่ต่ำและสามารถกำจัด subharmonics ซึ่งเกิดในโหมดของฟรีรันนิ่ง (free – running)



รูปที่ 2.13 แสดง PWM แบบ Uniform Sampling

นอกจากการใช้สัญญาณการมอดูเลตที่เป็นรูปไซน์แล้วยังมีการใช้คลื่นสี่เหลี่ยมคางหมูได้เหมือนกัน ซึ่งจะให้พัลส์ที่สมมาตรที่เอาท์พุทของอินเวอร์เตอร์และสามารถควบคุมแรงดันเอาท์พุทได้อย่างเชิงเส้นในช่วงศูนย์จนถึงรูปคลื่นสี่เหลี่ยม โดยการเปลี่ยนแอมพลิจูดของคลื่นมอดูเลตแต่อย่างไรก็ตาม เมื่อมีการเปลี่ยนไปสู่โหมคคลื่นสี่เหลี่ยม (Square wave) แล้วฮาร์โมนิกส์ของเอาท์พุทขณะทำงานในโหมคคลื่นสี่เหลี่ยมจะน้อยกว่าในขณะที่ทำงานแบบ PWM ในขณะที่ยูทิลิตี้เฟลคเตอร์ของคลื่นสี่เหลี่ยมจะสูงกว่า พี คับบิว เอ็ม

ในหัวข้อนี้ได้เสนอทฤษฎีพื้นฐานเกี่ยวกับการขับเคลื่อนมอเตอร์เหนี่ยวนำและชนิดของอินเวอร์เตอร์เพื่อใช้ขับเคลื่อนมอเตอร์ ตลอดจนการสร้างแพทเทิร์นต่างๆเพื่อใช้กับอินเวอร์เตอร์ซึ่งจะให้ข้อดีและข้อเสียที่แตกต่างกัน โดยจุดมุ่งหมายหลักของเทคนิคเหล่านี้ได้แก่

1. สามารถควบคุมแรงดันและความถี่ได้ง่าย
2. ลดทอนองค์ประกอบของฮาร์โมนิกส์อันดับต่ำให้น้อยลง
3. ให้มีการทำงานในโหมคของอัตราส่วนแรงดันเอาท์พุทต่อความถี่คงที่และโหมคของแรงดันเอาท์พุทคงที่
4. ให้ค่ายูทิลิตี้เซชันเฟลคเตอร์รูปคลื่นที่แรงดันคิซีลิ่งสูง
5. ลดการสูญเสียของการสวิตชิงและฮาร์โมนิกส์ในแมชชีน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. วงจรที่ควบคุมไม่ยุ่งยากซับซ้อนราคาประหยัดมีความไว้วางใจและประสิทธิภาพสูง

2.4 พื้นฐานเกี่ยวกับไอจีบีที(IGBT)

อุปกรณ์เพาเวอร์อิเล็กทรอนิกส์ที่พอจะคุ้นเคยและใช้งานกันกว้างขวางในขณะนี้เช่น เอสซีอาร์ ไตรแอค ทรานซิสเตอร์และมอสเฟท โดยเฉพาะทรานซิสเตอร์และมอสเฟท จะใช้กันมากในปัจจุบันและเป็นจุดเริ่มต้นของอุปกรณ์ชนิดใหม่ขึ้นมา ซึ่งอุปกรณ์ทั้งสองชนิดก็มีคุณสมบัติที่แตกต่างกันออกไปกล่าวคือ ทรานซิสเตอร์จะอยู่ในสถานะนำกระแสจะมีอัตราการสูญเสียพลังงานต่ำ มีอัตราทนแรงดัน และการขยายกระแสได้สูงแต่ความเร็วในการตัด-ต่อยังช้าอยู่โดยเฉพาะช่วงเวลานำกระแสจะมีช่วงเวลาที่ยาวกว่า ซึ่งจะเป็นคุณสมบัติที่ตรงกันข้ามกับมอสเฟท ที่จะมีความเร็วในการตัด-ต่อเร็วกว่ามาก แต่ก็มีอัตราการสูญเสียสูงขณะทำงานมากเช่นกัน จากสาเหตุที่ผ่านมาของอุปกรณ์ทั้งสองจึงได้มีการพัฒนาอุปกรณ์ใหม่ขึ้นมาโดยจะมีคุณสมบัติต่างที่จะเอื้อข้อได้เปรียบของทรานซิสเตอร์และมอสเฟทเข้ามาไว้ในอุปกรณ์ตัวใหม่นี้ โดยมีชื่อใหม่ว่า ไอจีบีที (Insulated Gate Bipolar Transistor :IGBT)

2.4.1 โครงสร้างพื้นฐานของไอจีบีที

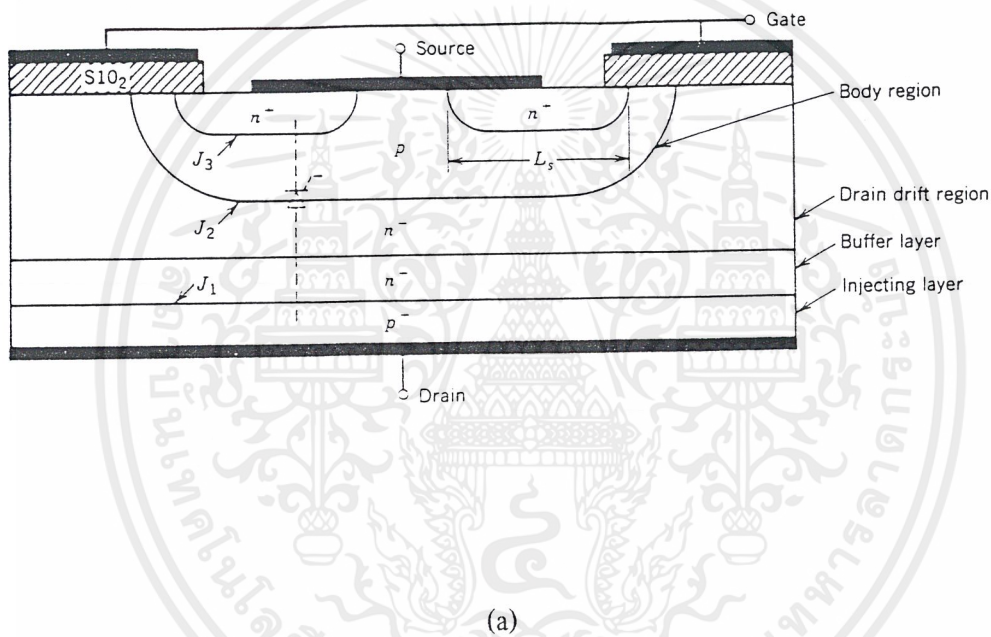
รูปตัดในแนวดิ่งของไอจีบีที เอ็นแชนแนล (N-Channel) ดังรูปที่ 2.14(a) ซึ่งโครงสร้างเหมือนกับมอสเฟทมากจะแตกต่างกันที่ ไอจีบีทีมีชั้นสาร P_+ หรืออินเจกติ้ง(injecting)ระหว่างชาดรัน(Drain)ซึ่งในมอสเฟทนั้นไม่มี

ระดับของสารเจือ (Dopping Levels) ในแต่ละชั้นของไอจีบีทีจะคล้ายกับที่ใช้ในแต่ละชั้นของมอสเฟท ยกเว้นส่วนบริเวณบอดี้(Body Rigion)ซึ่งจะอธิบายในภายหลังในกรณีของไอจีบีที พี - แชนแนล (P- Channel) สามารถทำได้โดยเปลี่ยนชนิดของสารเจือในแต่ละชั้นของโครงสร้างในรูปที่ 2.14(b) เป็นโครงสร้างของไอจีบีที ซึ่งจะมีไทรสเตอร์แอมป์อยู่การเปิด(turn on)ของไทรสเตอร์นี่เป็นสิ่งที่ต้องการพยายามหลีกเลี่ยงและรายละเอียดของอุปกรณ์จริงๆมีหลายอย่างที่แตกต่างไปจาก ดังเช่นบริเวณของบอดี้ที่เป็นสารกึ่งตัวนำประเภทพีจะมีบริเวณรอยต่อ J_2 และ J_3 ที่แตกต่างไปจากรูป เพื่อให้โอกาสที่ไทรสเตอร์ทำงานน้อยที่สุด ส่วนเซอรส์ที่เป็นโลหะในไอจีบีทีมีขนาดสั้นกว่าในส่วนของมอสเฟทซึ่งมีส่วนช่วยให้ไทรสเตอร์แอมป์นี้ทำงานน้อยลง ส่วนบัฟเฟอร์ของสารกึ่งตัวนำที่มีสารเจือสูง (N_+ buffer layer) ซึ่งอยู่ระหว่างชั้น P_+ ที่สัมผัสกับครนและ N- ของชั้นคริป(Drift layer) ไม่มีความสำคัญกับการทำงานของไอจีบีที และ ไอจีบีทีบางตัวก็ตัดส่วนนี้ไป เรียกว่า ไอจีบีทีแบบสมมาตรส่วน ไอจีบีทีที่ยังมีส่วนนี้เรียกว่า ไอจีบีทีแบบไม่สมมาตรถ้าความหนา

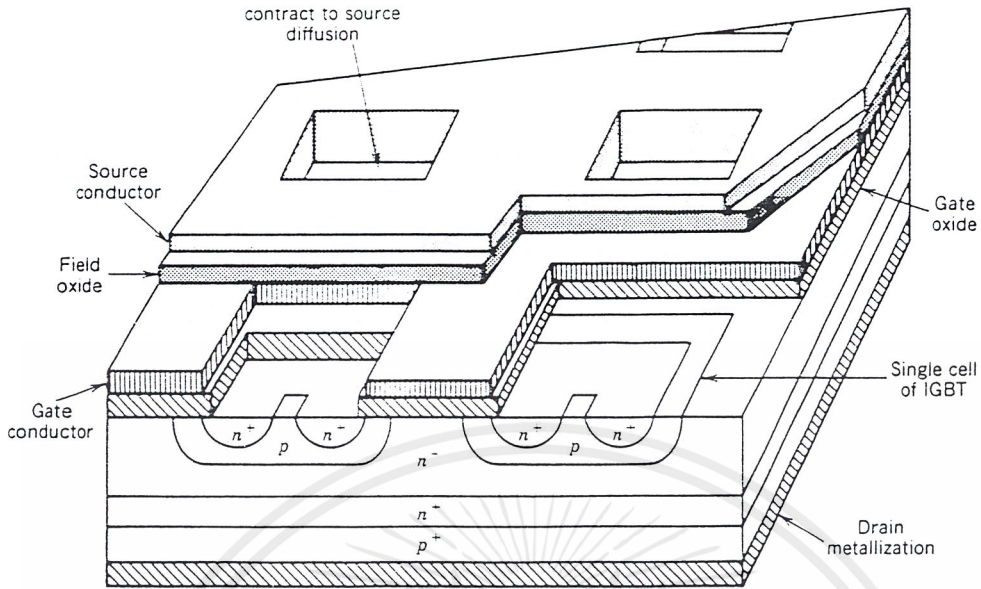
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แน่นของสารเจือและความหนาแน่นของชั้นนี้ถูกเลือกอย่างเหมาะสมการที่มีชั้นนี้จะช่วยให้การทำงานของไอจีบีทีดีขึ้นได้สองอย่างด้วยกันคือ

1. ทำให้แรงดันตกคร่อมขณะนำกระแสมีค่าลดลง
2. ทำให้เวลาในการหยุดนำกระแส (Turn Off Time) ลดลงแต่มีข้อเสียคือทำให้ความสามารถในการทนแรงดันรีเวิร์สลดลง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

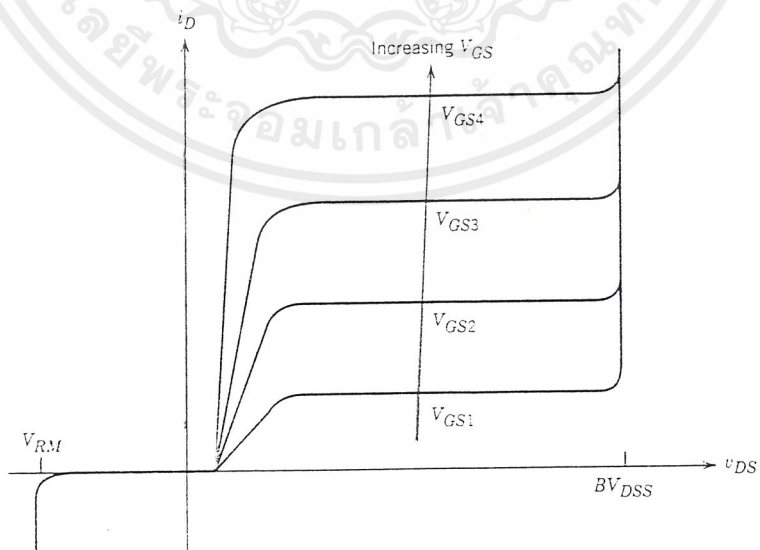


(b)

รูปที่ 2.14 (a) ภาพตัดแนวตั้งของไอจีบีที

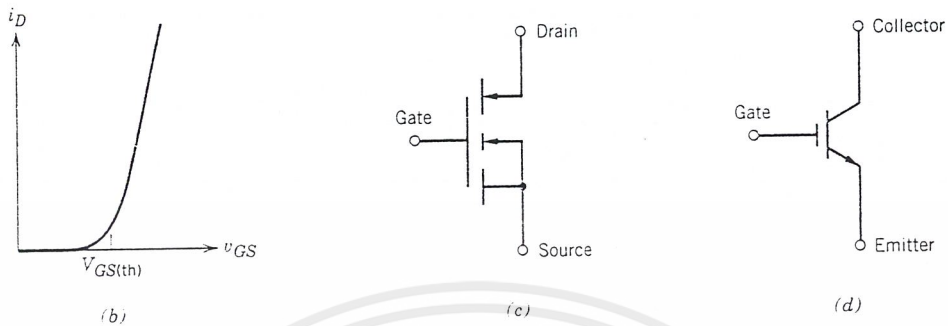
(b) ภาพโครงสร้างของไอจีบีที

สัญลักษณ์ของวงจรรองของ ไอจีบีทีชนิดเอ็น-แซนแนลแสดงไว้ในรูปที่ 2.15 ทิศทางของ ลูกศรจะกับทิศในกรณี ไอจีทีชนิดพี-แซนแนล



(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 คุณสมบัติของกระแสและความต่างศักย์

(a) ลักษณะเอาต์พุต (b) Transfer Characteristic

(c), (d) สัญลักษณ์ของ ไอจีบีทีชนิดเอ็น-แซนแนล

2.4.2 คุณสมบัติของกระแสและศักดาไฟฟ้า

ลักษณะของกระแสและศักดาไฟฟ้าของ ไอจีบีทีชนิดเอ็น-แซนแนลดังแสดงในรูปที่ 2.15 (a) ในทิศทางฟอร์เวิร์ดจะเหมือนกับของ ไบโพลาร์ทรานซิสเตอร์ ที่ใช้ในลอจิกเซอร์กิตแตกต่างกันเพียงการควบคุมการทำงานด้วยความต่างศักย์ แทนที่จะควบคุมการทำงานด้วยกระแสเหมือนกับทรานซิสเตอร์ คุณสมบัติของ ไอจีบีทีชนิดพี-แซนแนลจะเหมือนกันแต่ขั้วของความต่างศักย์และทิศทางของกระแสจะกลับกันที่รอยต่อ J_1 ในรูปที่ 2.15 (a) จะกันแรงดันฟอร์เวิร์ดเมื่อ ไอจีบีทีอยู่ในสถานะหยุดนำกระแสการทนาการ กระแสในทิศทางรีเวิร์ส (Reverse Blocking Voltage) จะสามารถมีค่าเท่ากับการทนความต่างศักย์ในทิศทางฟอร์เวิร์ดได้ ถ้าไม่มีชั้นบัฟเฟอร์ n^+ ที่รอยต่อ J_1 ในรูปที่ 2.15(a) เรียกว่า เป็นรอยต่อของรีเวิร์สบล็อกกิง (Reverse Blocking) ในโครงสร้างของอุปกรณ์มีชั้นบัฟเฟอร์ n^+ จะทำให้ค่าแรงดันเบรคดาวน์มีค่าลดลงเหลือเพียงสิบกว่าโวลต์ เพราะมีปริมาณสารเจือสูงมากทั้ง 2 ด้านของรอยต่อทำให้ไม่สามารถกันกระแสรีเวิร์สได้

ในรูปที่ 2.15(b) เป็นกราฟแสดงความสัมพันธ์ระหว่าง I_D และ V_{GS} ลักษณะเหมือนของมอสเฟต ลักษณะเส้นกราฟจะเป็นเชิงเส้นตลอดช่วงของกระแสครนและไม่เป็นเชิงเส้น ณ จุดที่กระแสครนมีค่าต่ำกว่าค่าหนึ่งเรียกว่า $V_{GS(th)}$ (threshold Voltage) ไอจีบีทีจะอยู่ในสถานะ OFF (หยุดนำกระแส) ความต่างศักย์คร่อมเกตและซอร์ส สูงสุดที่ยอมให้ใช้ได้ขึ้นอยู่กับกระแสครนสูงสุดที่ยอมให้ไหลในตัวไอจีบีที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.3 คุณลักษณะการทำงาน

สถานะการนำกระแส

เมื่อขาเดรนได้รับแรงดันไบแอสตรงคือเป็นบวกเมื่อเทียบกับซอร์สและแรงดันระหว่างเกตและซอร์สมีค่าเกิน $V_{GS(th)}$ ประจุไฟฟ้าบวกที่เกิดจากแรงดันที่ขาเกตจะดึงอิเล็กตรอนให้มารวมอยู่ในบริเวณภายใต้เกตทำให้ชั้นบ่อที่ตรงส่วนใต้เกตแปรสภาพเป็น n (Drift Region) เข้ากับบริเวณซอร์ส n (Source Region) ซึ่งลักษณะเช่นนี้เหมือนกับการทำงานของมอสเฟต

กระแสอิเล็กตรอนที่ไหลจากขาซอร์สผ่านบริเวณใต้เกตมายังบริเวณลอยเลื่อน n จะรวมกับโฮลที่เป็นพาหะข้างน้อยที่ถูกฉีดมาจากชั้นอินเจกต์ P (ดูโครงสร้างในรูปที่ 2.14(b)) เพราะรอยต่อ $J1$ ได้รับแรงดันไบแอสตรงทำให้ไอจีบีที่อยู่ในสถานะนำกระแส เกิดการไหลของกระแสจากเดรน ไปซอร์สได้การทำงานรวมกันของโฮลและอิเล็กตรอนภายใต้บริเวณ n เรียกว่าการมอดดูเลตสภาพนำ (Conductivity Modulation)

ผลการมอดดูเลตนี้จะทำให้ความต้านทานบริเวณ n มีค่าต่ำลงเป็นการเพิ่มความสามารถในการจับผ่านกระแสให้สูงขึ้นซึ่งจะเป็นลักษณะเหมือนกับทรานซิสเตอร์ ผลของความต้านทานที่ลดลงทำให้แรงดันตกคร่อมต่ำลง การสูญเสียกำลังงานขณะนำกระแสจึงลดลงไปด้วยทิศทางการไหลของอิเล็กตรอนและโฮลแสดงในรูปที่ 2.16

สถานะหยุดนำกระแส

เมื่อแรงดันระหว่างเกตและซอร์สลดลงต่ำกว่าแรงดัน $V_{GS(th)}$ จะทำให้แรงดันไม่เพียงพอสำหรับการแปรสภาพชั้นบ่อ $J1$ เป็น $J2$ ไม่ต่อกับบริเวณซอร์ส n ไอจีบีที่จึงอยู่ในสถานะหยุดนำกระแส ในสถานะนี้รอยต่อ $J2$ ที่ได้รับแรงดันไบแอสกลับจะเกิดการรั่วไหลเพียงเล็กน้อยเท่านั้น นอกจากนี้ยังทำให้เกิดบริเวณปลอดพาหะขึ้นที่รอยต่อ $J2$ ด้วยบริเวณปลอดพาหะนี้จะขยายบริเวณกว้างขึ้นจนเกินเข้าไปในบริเวณ n ทั้งนี้บริเวณชั้นบ่อ P มีความหนาแน่นในการได้ปัสสารมากกว่า ถ้าความหนาแน่นของสารที่ได้อุปในบริเวณลอยเลื่อน n มากพอก็จะทำให้การขยายบริเวณปลอดพาหะไม่สามารถแตะกับชั้นอินเจกต์ P ได้ชั้นบัพเฟอร์ n ดังในรูปที่ 2.14(b) ก็ไม่จำเป็นต้องทำให้เกิดขึ้น หรือ ไม่จำเป็นต้องได้ปัสสาร ทั้งนี้เพราะการแตะกันของบริเวณทั้งสองจะทำให้เกิดการพังทลายทางด้านไบแอสตรงสำหรับไอจีบีที่ที่ไม่มีสารได้อุปในชั้นบัพเฟอร์ n^+ นี้จะเรียกว่าไอจีบีที่แบบสมมาตรซึ่งจะมีอัตราทวนแรงดันย้อนกลับสูงพอๆกับการทวนแรงดันไหลตรงเหมาะสำหรับการนำไปประยุกต์ใช้ในวงจรไฟฟ้ากระแสลับ

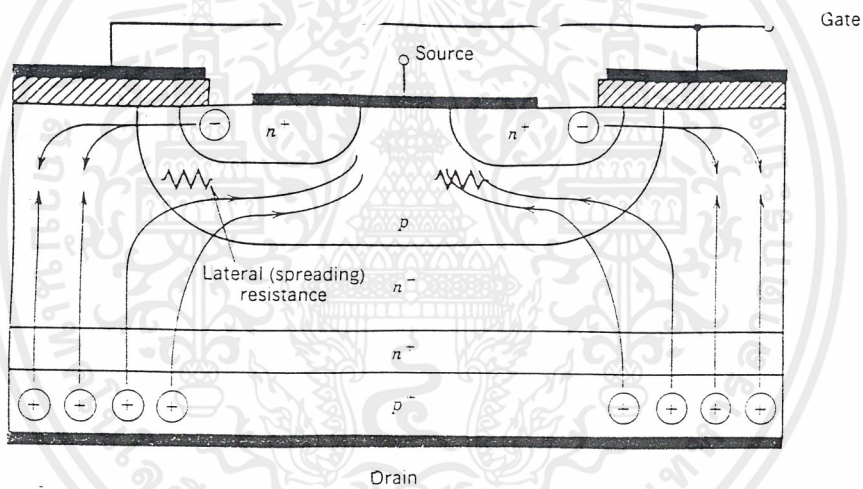
การลดความหนาแน่นของบริเวณ n ลงแต่ยังมีความสามารถของอัตราทวนแรงดันไหลตรงไว้สามารถนำไปต่อเพิ่มในชั้นสาร n^+ เข้าไปเพื่อป้องกันการแตะกันของบริเวณปลอดพาหะกับ

บริเวณอินเจ็คติงซึ่งจะเรียก ไอจีบีทีชนิดนี้ว่า ไอจีบีทีแบบไม่สมมาตร และจะมีการลดความหนาของ บริเวณลอยเลื่อน n^- ลงจะส่งผลให้เกิดผลดีสองประการคือ

1. ทำให้แรงดันตกคร่อมขณะนำกระแสต่ำลงเป็นผลให้การสูญเสียกำลังงานลดน้อยลงด้วย

2. ช่วยลดช่วงเวลาหยุดนำกระแสให้น้อยลง

แต่มีข้อเสียของการเพิ่มขึ้นสาร n^+ ก็คือจะลดความสามารถของอัตราทนแรงดันย้อนกลับให้น้อยลงเหลือเพียงไม่กี่สิบ โวลต์ ทั้งนี้เพราะเมื่อ ไอจีบีทีได้รับแรงดันไบแอสกลับที่ขาแตรนรอยต่อ J_1 ซึ่งทั้งสองข้างจะมีความหนาแน่นในการโด๊ปสารมากจะไม่สามารถทนแรงดันย้อนกลับได้สูงดังนั้น ไอจีบีทีชนิดนี้จึงไม่เหมาะกับงานวงจรไฟฟ้ากระแสสลับ



รูปที่ 2.16 แสดงทิศทางการไหลของอิเล็กตรอนและโฮลในขณะนำกระแส

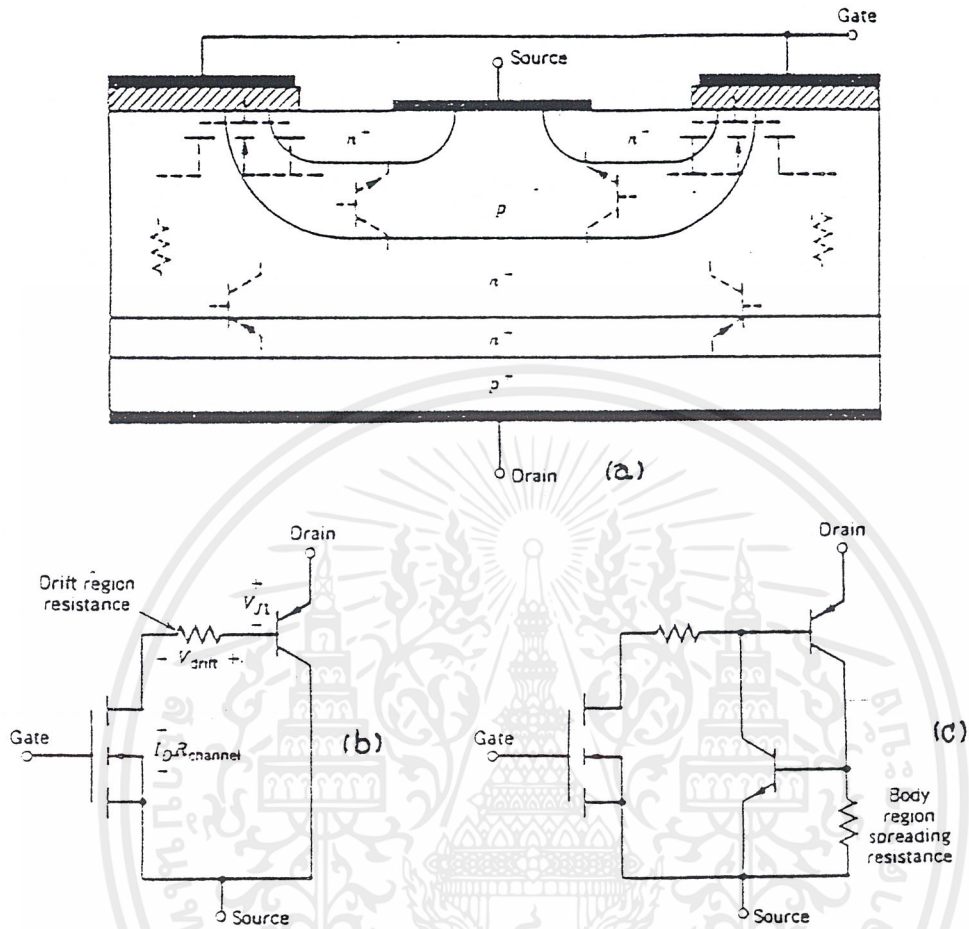
2.4.4 การแลทซ์ใน ไอจีบีที

นอกจากโฮลส่วนใหญ่ที่รวมกับวงจรรอยต่ออิเล็กตรอนภายใต้บริเวณ n^- แล้วยังมีกระแสโฮลที่ไหลเข้าบริเวณ n^+ เข้าสู่บริเวณชั้นบอดี้ P โดยตรง ผลของกระแสโฮลนี้ทำให้เกิดแรงดันตกคร่อมความต้านทานข้างเคียงดังในรูปที่ 2.17 ถ้าแรงดันนี้มีค่ามากพอคือประมาณ 0.7 โวลต์จะทำให้ลอยต่อ J_3 ได้รับการไบแอสตรงเป็นผลให้อิเล็กตรอนจากบริเวณซอร์ส n^+ ถูกฉีดเข้าไปในบริเวณชั้นบอดี้ P

ถ้าดูจากรูปวงจรมูลฐานในรูปที่ 2.17(C) จะหมายถึงขาเบสและขาอิมิตเตอร์ของทรานซิสเตอร์ชนิดเอ็นพีเอ็นได้รับแรงดันไบแอสตรงส่งผลให้ทรานซิสเตอร์ ซึ่งแฝงอยู่ในโครงเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สร้างของ ไอจีบีทีอยู่ในสภาวะแลทซ์ การนำกระแสทำให้ขาที่เกทไม่สามารถควบคุมปริมาณของกระแสได้อีกต่อไปแต่การควบคุมกระแสตอนนี้จะขึ้นอยู่กับตัวความต้านทานที่นำมาต่อจากวงจรภายนอกถ้าหากมีการแลทซ์เกิดขึ้นเป็นเวลานานอาจทำให้ตัว ไอจีบีทีเสียหายได้

ส่วนใหญ่หรือเป็นมาตรฐานคู่มือของผู้ผลิตมักจะมีการบอกค่ากระแสตรงสูงสุดที่สามารถไหลผ่าน ไอจีบีทีได้โดยไม่เกิดการแลทซ์ขึ้นแต่เนื่องจากกระแสตรงถูกกำหนดและควบคุมโดยแรงดันระหว่างขาเกทกับขาซอร์ส บางครั้งคู่มือจึงบอกค่าแรงดันระหว่างขาเกทและขาซอร์สสูงสุดที่ไม่ทำให้เกิดการแลทซ์แทนการบอกค่ากระแสตรงสูงสุด (I_{DM}) การแลทซ์ที่เกิดขึ้นข้างต้นเรียกว่าการแลทซ์ใน โหมดสแตติกเพราะเกิดขึ้นเมื่อกระแสที่ไหลในสภาวะนำกระแสมีค่าเกิน (I_{DM}) แต่ลักษณะการแลทซ์นี้ก็สามารถเกิดขึ้นได้เรียกว่า โหมดไดนามิกซึ่งจะเกิดขึ้นเมื่อมีการเปลี่ยนแปลงการทำงานจากสภาวะนำกระแสเข้าสู่ช่วงหยุดนำกระแสได้ด้วย บางครั้งการแลทซ์นี้อาจเกิดขึ้นได้แม้ว่ากระแสตรงขณะนำกระแสยังมีค่าต่ำกว่า ทั้งนี้เพราะเมื่อ ไอจีบีทีหยุดนำกระแสกระแสตรงจะตกลงอย่างรวดเร็วรอยต่อ J_2 จะต้องรับแรงดันย้อนกลับอย่างรวดเร็วเช่นกัน ผลที่เกิดขึ้นจะทำให้บริเวณปลอดภัยขยายบริเวณขึ้นพอดี P โดยเฉพาะจะขยายเข้าสู่บริเวณ n^- มากกว่าเพราะมีความหนาแน่นของการ โด๊ปต่ำกว่าการขยายบริเวณปลอดภัยอย่างรวดเร็วจะทำให้โฮลที่ค้างอยู่ในบริเวณ n^- ขณะนำกระแสและยังไม่ได้รวมกับอิเล็กตรอนหลุดรอดจากการขีดขวางของชั้นพาหะเข้าไปสะสมอยู่ในบริเวณรอยต่อ J_2 เป็นการเพิ่มกระแสที่ไหลผ่านตัวความต้านทานข้างเคียงให้สูงขึ้นแรงดันตกคร่อมขาเรณและขาซอร์สขณะนำกระแสจะมีค่าต่ำกว่าระดับพิคปกติ นอกจากนี้การแลทซ์ยังสามารถเกิดขึ้นอีกเนื่องจากการเพิ่มขึ้นของอุณหภูมิที่รอยต่อ ในขณะที่กระแสตรงยังมีค่าต่ำกว่า (I_{DM}) อยู่ได้เช่นกัน



รูปที่ 2.17 (a) แสดง โครงสร้างที่มีทรานซิสเตอร์และมอสเฟตฝังอยู่
 (b) วงจรสมมูลสำหรับการทำงานสภาพปกติของไอจีบีที
 (c) วงจรสมมูลที่แสดงส่วนของทรานซิสเตอร์ที่ฝังอยู่ในไอจีบีที

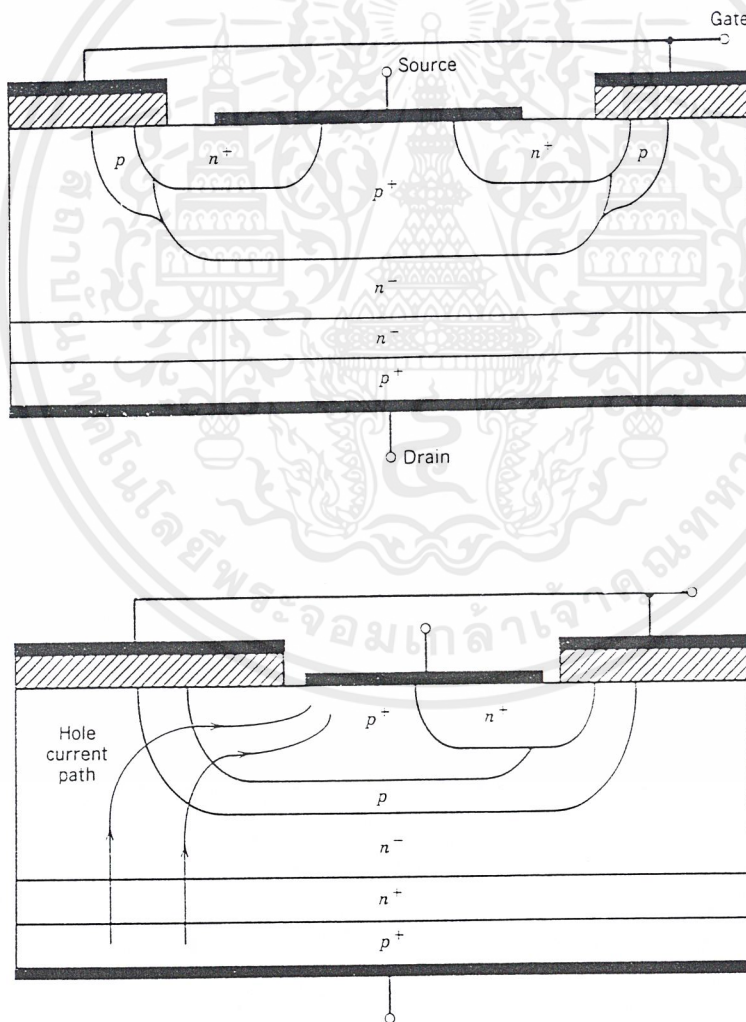
2.4.5 การป้องกันการแลตซ์

การหลีกเลี่ยงการแลตซ์ของไอจีบีทีสามารถทำได้ทั้งผู้ผลิตและผู้ใช้งานเองผู้ผลิตอาจจะออกแบบโครงสร้างในส่วนบริเวณบอดี p ให้มีความต้านทานข้างเคียงมีค่าต่ำที่สุดเพื่อจะเพิ่มค่าของ I_{DM} ให้มากที่สุด ซึ่งเป็นการลดความโอกาสที่เกิดการแลตซ์ลงได้

วิธีแรก อาจทำได้โดยลดความกว้างของบริเวณซอร์ส n⁺ ลงคือ ลดค่า I_{DM} ที่แสดงในรูปที่ 2.14(a) ลงนั่นเอง

วิธีที่สอง เป็นการแบ่งระดับความหนาแน่นของการโด๊ปสารของบริเวณบอดี p ดังในรูปที่ 2.18 จะเห็นว่าบริเวณบอดี P ภายใต้เกตจะโด๊ปด้วยความหนาแน่นในระดับปกติ 10^{16} cm^{-3} และมีความเอกซารันเป็นเอกซารันที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนาแน่นน้อยกว่าของบริเวณซอร์ส n^+ แต่ส่วนอื่นที่เหลือของบริเวณบอดี P จะได้ด้วยความหนาแน่นที่มากกว่าคือ 10^{19} cm^{-3} รวมถึงความหนาแน่นก็จะมากกว่าด้วย การทำแบบนี้จะทำให้เพิ่มความสามารถในการนำกระแสให้สูงขึ้นเป็นลดความต้านทานข้างเคียงให้น้อยลงได้ สำหรับผู้ใช้งานก็สามารถป้องกันการแลทซ์ในโหมดสแตติก โดยออกแบบไม่ให้กระแสที่ไหลในโพลดีโพลเกินค่ากระแส และป้องกันการแลทซ์ในโหมดไดนามิกได้โดยในช่วงเวลาขณะหยุดนำกระแสยาวนานขึ้นเพื่อโฮลที่ยังค้างอยู่ในบริเวณ n^- มีเวลา (I_{DM}) พอที่จะรวมกับอิเล็กตรอนในการลดกระแสที่ไหลผ่านความต้านทานข้างเคียงให้น้อยลงได้ การในช่วงเวลาขณะหยุดนำกระแสให้ยาวนานขึ้นทำได้โดยเพิ่มความต้านทานภายนอกอนุกรมเข้ากับขาเกตของ ไอจีบีที



รูปที่ 2.18 โครงสร้างที่ป้องกันการแลทซ์ใน ไอจีบีที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.6 วงจรสมมูลย์ของไอจีบีที

วงจรสมมูลย์ของไอจีบีทีที่แสดงไว้ในรูปที่ 2.17(a) นั้นจะเห็นว่าบริเวณบอดี P ชั้นบริเวณ n^+ และ ชั้นอินเจ็กต์ P^+ จะคล้ายกับทรานซิสเตอร์ชนิดพีเอ็นพี (PNP) โดยแทนได้ด้วยขาคอลเลคเตอร์ (Collector) , เบส (Base) , และอีมิเตอร์ (Emitter) ตามลำดับ และบริเวณภายใต้เกทก็แทนได้ด้วยมอสเฟตซึ่งจะมีความต้านทานบริเวณ n^- เชื่อมขาเบสของทรานซิสเตอร์ชนิดพีเอ็นพีเข้ากับขา เกรนของมอสเฟต ซึ่งเมื่อเขียนวงจรสมมูลย์ออกมาจะได้วงจรดังรูปที่ 2.17(b)

จากรูปที่ 2.17(b) จะเห็นว่าเป็นวงจรคาร์ลิงตัน โดยมีมอสเฟตเป็นตัวขับทรานซิสเตอร์ชนิดพีเอ็นพี แต่มีจุดพิเศษที่แตกต่างจากวงจรทั่วไปคือ กระแสเกรนส่วนใหญ่จะไหลจากอีมิเตอร์มายังเบสผ่านความต้านทานบริเวณรอยเลื่อน และผ่านขาเกรนของมอสเฟตมาจบลงที่ขาซอร์ส จะมีกระแสส่วนน้อยเท่านั้นที่ไหลจากอีมิเตอร์มายังคอลเลคเตอร์และขาซอร์ส สำหรับวงจรสมมูลย์ในรูปที่ 2.17(c) จะแสดงให้เห็นว่าภายใน ไอจีบีทีมีไทรสเตอร์แฝงอยู่ด้วย โดยได้จากการที่ทรานซิสเตอร์ชนิดพีเอ็นพีต่อเข้าด้วยกันในลักษณะที่มีการป้อนกลับทำให้เห็นได้ชัดถึงเหตุที่ทำให้เกิดการแลทซ์ของ ไอจีบีที

โดยถ้ากระแสส่วนน้อยที่ไหลผ่านจากอีมิเตอร์มายังคอลเลคเตอร์ของทรานซิสเตอร์ชนิด พีเอ็นพีผ่านความต้านทานข้างเคียงแล้วทำให้เกิดแรงดันตกคร่อมความต้านทานสูงกว่า 0.7 โวลต์ทรานซิสเตอร์ชนิดพีเอ็นพีจะนำกระแสส่งผลให้เกิดการแลทซ์ขึ้น ใน ไอจีบีทีสำหรับแรงดันตกคร่อมขาเกรนและซอร์สของ ไอจีบีทีขณะนำกระแส ($V_{DS(OH)}$) สามารถเขียนเป็นสมการได้ดังนี้

$$V_{DS} = V_{11} + V_{drift} + I_D R_{channel} \quad (2.23)$$

เมื่อ เป็นแรงดันไบแอสตรงที่ตกคร่อมรอยต่อพีเอ็น จึงมีค่าค่อนข้างคงที่ จะมีการเปลี่ยนแปลงบ้างก็เพียงเล็กน้อย เพราะมีความสัมพันธ์โดยตรงในลักษณะเอ็กโพเนนเชียล กับกระแส ทำให้มีค่าอยู่ระหว่าง 0.7 - 1 โวลต์

V_{drift} เป็นแรงดันที่ตกคร่อมความต้านทานบริเวณรอยเลื่อน ซึ่งความต้านทานนี้จะมีค่าค่อนข้างคงที่ แต่เมื่อเทียบกับค่าแรงดันในมอสเฟตแล้วจะมีค่าน้อยกว่าเพราะผลของการมอดดูเลตสภาพนาที่เกดขึ้นใน ไอจีบีที

$R_{channel}$ เป็นค่าความต้านทานในย่าน 1-1000 โอห์ม มีค่าค่อนข้างคงที่

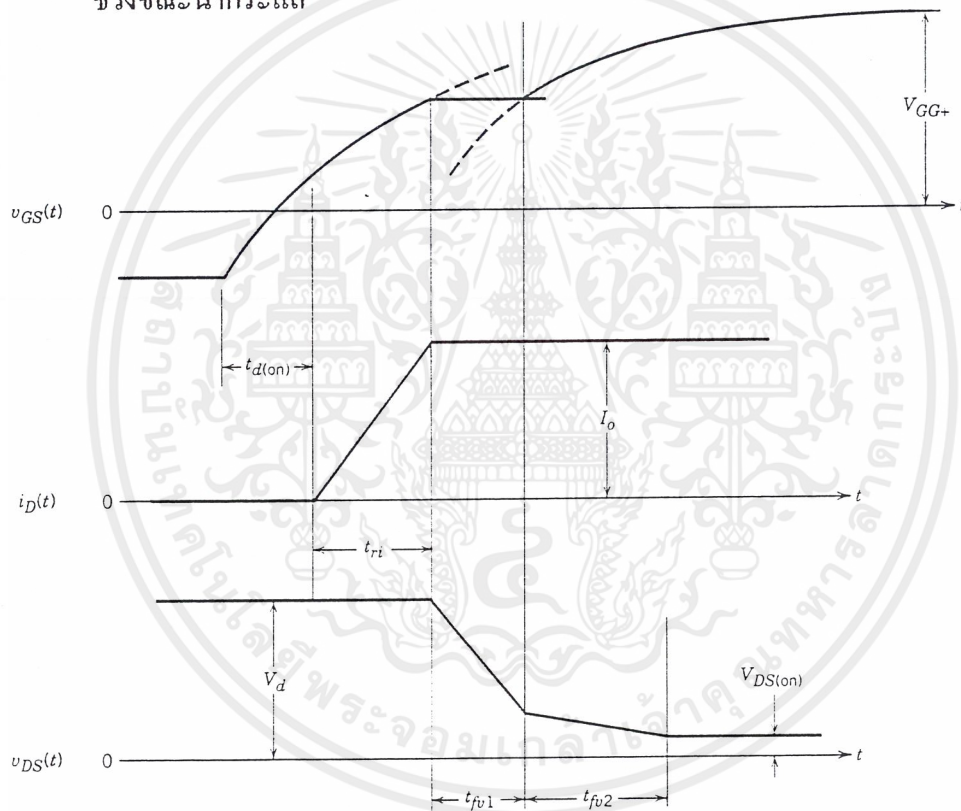
$I_D \times R_{channel}$ เป็นแรงดันตกคร่อมมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจึงพอสรุปได้ว่า V_{DS} จะมีค่ากระแสเดรนที่สูงขึ้น โดยทั่วไป ไอจีบีทีที่จะสามารถทำงานได้ในอุณหภูมิต่ำสุดถึง 150 องศาเซลเซียส และผลการเปลี่ยนแปลงอุณหภูมิจากค่าอุณหภูมิต่ำสุดนี้จะส่งผลให้เกิดการเปลี่ยนแปลง $V_{DS(OH)}$ เพียงเล็กน้อยเท่านั้นเพราะ ไอจีบีทีจะมีค่า $V_{DS(OH)}$ เป็นผลรวมระหว่างแรงดันตกคร่อมมอสเฟตที่มีสัมประสิทธิ์ทางอุณหภูมิต่ำ (หมายถึงอุณหภูมิต่ำขึ้นแรงดันตกคร่อมก็สูงขึ้นตาม) กับแรงดันตกคร่อมความต้านทานบริเวณรอยต่อที่มีสัมประสิทธิ์อุณหภูมิต่ำ

2.4.7 คุณลักษณะของการสวิทซ์ซิ่ง

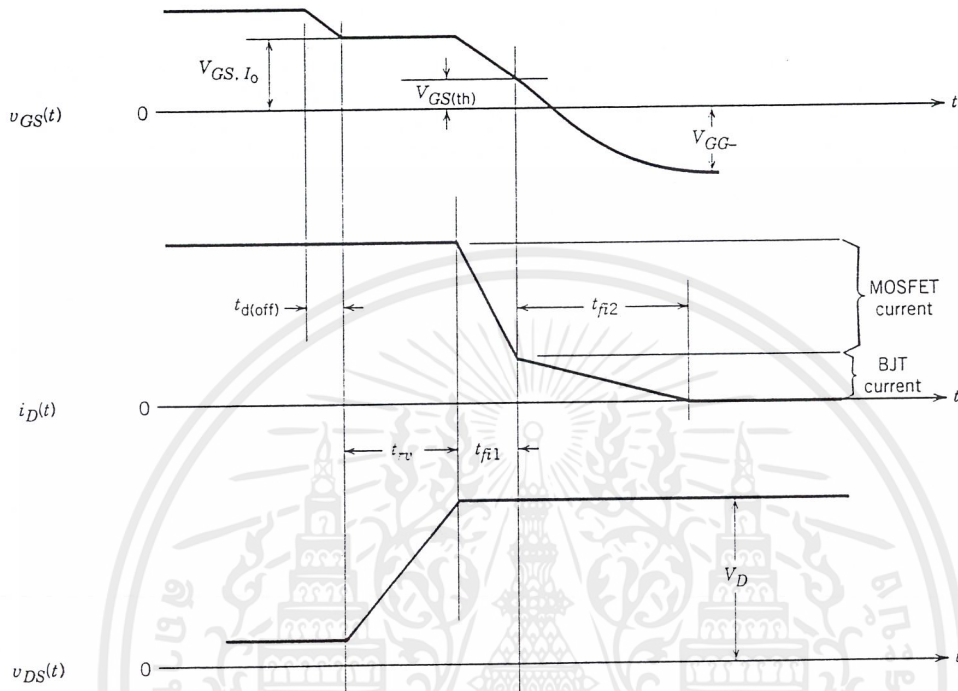
ช่วงขณะนำกระแส



รูปที่ 2.19 แสดงรูปคลื่นของกระแสและความต่างศักย์ขณะนำกระแส

มีลักษณะเหมือนการนำกระแสของมอสเฟตมาก โดยในช่วงการนำกระแสจะมีปัจจัยสองอย่างที่ส่งผลต่อลักษณะของการนำกระแสในช่วง t_{fv2} ตัวแรกคือ ค่าตัวเก็บประจุระหว่างขาเกตและเดรนจะมีค่าสูงขึ้นในส่วนมอสเฟตภายใน ไอจีบีทีแต่ความแตกต่างสำคัญระหว่างเดรนกับซอร์สที่ต่ำ ส่วนปัจจัยที่สองคือ ทรานซิสเตอร์พีเอ็นพีใน ไอจีบีทีจะเปลี่ยนจากสภาวะแอกทีฟไปสู่สภาวะนำกระแสได้ช้ากว่าส่วนของมอสเฟตในตัว ไอจีบีทีมาก ทำให้ความต่างศักย์คร่อมระหว่างขาเดรนและซอร์สในสภาวะนำกระแสไม่ตกลงจนถึงค่า $V_{DS(OH)}$ ในช่วงแรกไม่เหมือนกับในมอสเฟต เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงขณะ หยุดนำกระแส



รูปที่ 2.20 แสดงรูปคลื่นของกระแสและความต่างศักย์ ในขณะหยุดนำกระแส

ข้อแตกต่างสำคัญระหว่างการหยุดนำกระแสของไอจีบีทีและของมอสเฟตคือให้สังเกตรูปคลื่นของกระแสซึ่งแตกต่างกันในสองช่วงเวลากการลดลงอย่างรวดเร็วของกระแสในช่วงเวลา การตกลงอย่างรวดเร็วกระแสในช่วงเวลา t_{fr2} สืบเนื่องมาจากการหยุดนำกระแสของช่วงที่เป็นมอสเฟตในตัวไอจีบีทีที่ส่วนหางของกระแสครน ในช่วงเวลาที่สองเนื่องจากประจุที่สะสมอยู่ในบริเวณ n^- เพราะมอสเฟตถูกทำให้หยุดนำกระแสแล้วและไม่มีรีเวิร์สโวลเตจจ่ายให้แก่ขั้วของ ไอจีบีที ซึ่งสามารถทำให้เกิดกระแสเนกาทีฟ(negative current)ของครน ไม่มีทางที่จะเคลื่อนย้ายประจุ โดยการแคร์เรียสเวฟเอาท์(carrier sweep out)วิธีเดียวที่ประจุเกินเหล่านี้จะถูกกำจัด ไปได้คือ ให้พิจารณาส่วนของ ไอจีบีทีที่ไม่มีบริเวณบัพเฟอร์ n^- ก็โดยการรวมกันโนบริเวณครีฟ n^- ซึ่งต้องการที่จะให้โวลท์โทม์ของประจุเกินในบริเวณนี้มีค่ายาวอยู่แล้วเพื่อทำให้ความต่างศักย์ตกคร่อมบริเวณมีค่าต่ำ ในสภาวะนำกระแสดังนั้นทำให้ช่วงระยะเวลา t_{fr2} มีค่ายาว ไปด้วยแค่ช่วงเวลา t_{fr2} ที่ยาวขึ้นก็จะทำให้มีการสูญเสียมากขึ้น ในขณะหยุดนำกระแสซึ่งจะทำให้มีอุณหภูมิสูงขึ้นเนื่องจากการสูญเสียจึงต้องมีการรวมชอมกันระหว่างการการสูญเสียขณะนำกระแสกับการสูญเสียขณะหยุดนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสการย้ายประจุจากบริเวณครีฟ โดยวิธีการแพร่ไปยังชั้น P^+ เรียกวิธีการนี้ว่า เบรก อินเจกชัน (Back injection) สามารถช่วยให้เวลาคลงได้ถ้าหลักการจากการแพร่ดังกล่าวได้เพราะความหนาของชั้นโฮลมีทิศทางการกระจายของความหนาแน่นที่ไม่สามารถทำให้เกิดได้เนื่องจากความหนาแน่นของโฮลในชั้น P^+ มีความหนาแน่นมากกว่าความหนาแน่นของโฮลที่เกิดมาในส่วนของบริเวณครีฟ ดังนั้นโฮลส่วนเกินจึงถูกกักในส่วนครีฟนั้นแต่ไอจีบีทีที่มีบัพเฟอร์ n^+ บริเวณนี้จะมีโลฟใหม่ขงประจุสั้นมาก และจะทำหน้าที่เสมือนเป็นตัวลประจุเหล่านี้่อตราการรวมตัวที่สูงขึ้นของโฮลในบริเวณชั้นบัพเฟอร์ n^+ ทำให้ความหนาแน่นของโฮลค่อยๆลดลงในบริเวณครีฟนี้ในขณะที่กำลังหยุดนำกระแสซึ่งทำให้ฟลักซ์จำนวนมากของการแพร่ของโฮลในทิศทางบัพเฟอร์ซึ่งจะช่วยส่งเสริมการย้ายของโฮลออกมาจากบริเวณครีฟเป็นอย่างมากและทำให้เวลา t_{22} สั้นลง ควรจำไว้ว่าวิธีการลดเวลาขณะหยุดนำกระแสวิธีการนี้ไม่ได้ลดโลฟใหม่ ในบริเวณครีฟ เพราะฉะนั้นจึงไม่ส่งผลให้ค่าการสูญเสียขณะนำกระแสเปลี่ยนแปลงไป

2.4.8 ข้อจำกัดของอุปกรณ์และพื้นที่ทำงานที่ความปลอดภัย

ไอจีบีทีมีพื้นที่ทำงานที่ปลอดภัยทั้งในระหว่างนำกระแสและหยุดนำกระแส โดยมีพื้นที่ความปลอดภัยในขณะ ไบแอสตรง (Forward Bias Safe Operating Area :FBSOA) ที่กว้างมากเปรียบได้กับเกือบเป็นสิ่งเดียวกันสำหรับเวลาในการสวิตช์สั้นๆแค่จะแคบลงเมื่อเวลาในการสวิตช์ยาวนานขึ้นซึ่งถ้าเปรียบกับเพาเวอร์มอสเฟสแล้ว ไอจีบีทีจะทำงานในช่วงที่กว้างกว่าเมื่อเวลาในการสวิตช์เท่ากัน สำหรับค่ากระแส J_{DM} สูงสุดจะถูกกำหนดไว้ดังรูปที่ 2.21 โดยมากมีค่าเป็น ไดนามิกเพื่อป้องกันการแลทช้อฟ และยังกำหนดค่าความต่างศักย์สูงสุดระหว่างเกตและซอร์สและมีค่าความต่างศักย์ที่เกิดฟลัดกระแสเดรน ที่มีค่าสูงมากจะสามารถไหลได้ซึ่งมีค่าประมาณ 4-10 เท่าของกระแสที่รับได้ ภายในสถานะนี้ไอจีบีทีจะทำงานในย่านแอคทีฟโดยความต่างศักย์ระหว่างเดรนและซอร์สจะเท่ากับโวลต์ขณะหยุดนำกระแส จากการทดลองยืนยันว่าอุปกรณ์สามารถทนกระแสดังกล่าวได้เป็นเวลา 5-10 ไมโครวินาทีขึ้นกับความต่างศักย์ระหว่างเดรนกับซอร์ส และสามารถหยุดนำกระแสได้ ด้วยความต่างศักย์ระหว่างเกตและซอร์ส ค่าความต่างศักย์สูงสุดระหว่างขาเดรนและซอร์สขึ้นอยู่กับค่าความต่างศักย์เบรคควานซ์ของทรานซิสเตอร์ชนิดพีเอ็นพี ค่าอัตราขยายของทรานซิสเตอร์ชนิดพีเอ็นพีมีค่าค่อนข้างต่ำ ดังนั้นค่าความต่างศักย์เบรคควานซ์ที่พิจารณาคือ V_{BCBO} เป็นค่าเบรคควานซ์ของบริเวณครีฟ (รอยต่อ J_2) ในปัจจุบัน ไอจีบีทีได้มีความสามารถทนแรงดันได้สูงประมาณ 1700 โวลต์ และอนาคตก็มีแนวโน้มจะสูงกว่านี้ต่อไป

ค่าอุณหภูมิที่ทนได้ในปัจจุบันประมาณ 150 องศาเซลเซียส ไอจีบีทีถูกออกแบบให้ทำงานในสถานะ โวลต์เดจและกระแสเปลี่ยนแปลงเล็กน้อยขณะทำงานเมื่อมีการเปลี่ยนแปลงอุณหภูมิห้อง

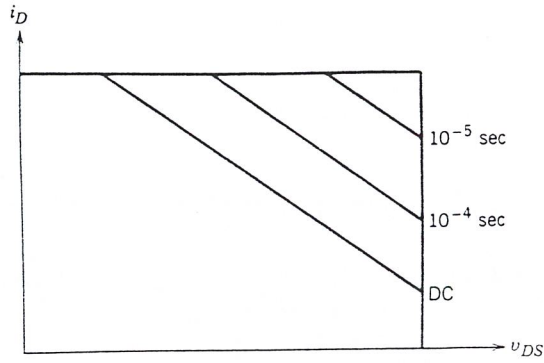
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับค่ากระแสสูงสุดของไอจีบีทีในปัจจุบันนี้ประมาณ 200-400 แอมแปร์แต่เราสามารถขยายพิกัดกระแสได้โดยการเอาไอจีบีทีมาต่อขนานกัน ซึ่งค่าเมื่อขนานแล้วก็สามารถควบคุมได้ง่ายเพราะค่าความต่างศักย์ตกคร่อมในสภาวะนำกระแสค่อนข้างคงที่ไม่ขึ้นกับอุณหภูมิ

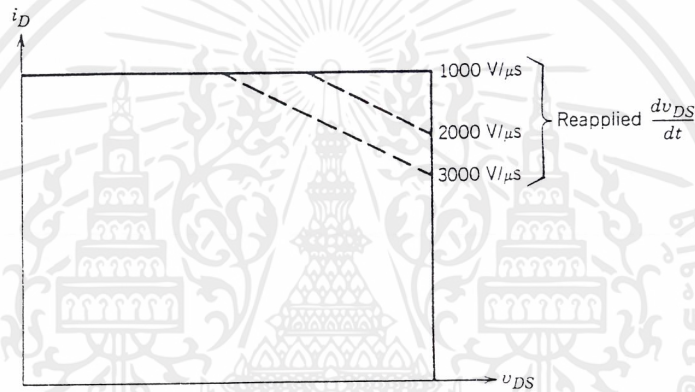
ในช่วงระหว่างเริ่มนำกระแสและขณะที่นำกระแสแล้วจุดการทำงานของไอจีบีทีจะต้องมีขนาดแรงดันและกระแสครนอยู่ในภายใต้พื้นที่การทำงานที่ปลอดภัย ในช่วงไบแอสตรงเสมอคงแสดงในรูปหากไม่เช่นนั้นแล้วจะทำให้เกิดความเสียหายกับไอจีบีที และยังสามารถแสดงขีดจำกัดของกระแสครนอัตราครนแรงดัน ไบแอสตรง และอุณหภูมิของรอยต่อของไอจีบีทีตามลำดับ

สำหรับพื้นที่ความปลอดภัยในช่วงไบแอสกลับจะแตกต่างกับช่วงไบแอสตรง โดยในรูปจะแสดงขีดจำกัดของค่าของอัตราครนเปลี่ยนแปลงแรงดันที่ขาครนต่อเวลา ($\frac{dV_{DS}}{dt}$) ซึ่งจะเกิดขึ้นระหว่างหยุดนำกระแสแทนขีดจำกัดด้านอุณหภูมิรอยต่อและพื้นที่แคบลงถ้า ($\frac{dV_{DS}}{dt}$) มีค่าสูงมากขึ้นที่จำกัดกระแสนี้เพราะไม่ต้องการให้เกิดกระแสแลทซ์ ขึ้นที่ไอจีบีที

ค่า ($\frac{dV_{DS}}{dt}$) นี้มีผลโดยตรงกับช่วงหยุดนำกระแส หมายความว่าถ้ามีอัตราครนเปลี่ยนแปลงเร็วจะทำให้ช่วงหยุดนำกระแสน้อยลงแต่ก็ถือว่าโชคดีที่ขีดจำกัด ($\frac{dV_{DS}}{dt}$) ของไอจีบีทีมีค่าสูงมากเมื่อเปรียบเทียบกับอุปกรณ์ไทรสเตอร์ตัวอื่นๆ ดังนั้นจึงไม่จำเป็นต้องมีวงจรมีเบรคเกอร์เพื่อป้องกันกระแสแลทซ์ และการควบคุม ($\frac{dV_{DS}}{dt}$) ก็ทำได้ง่ายขึ้นด้วยการออกแบบวงจรขับเคลื่อนที่มีค่าความต้านทานที่ต่อกับขาเกตและมีค่า V_{GH} ที่เหมาะสม



(a)



(b)

รูปที่ 2.21 (a) พื้นที่การทำงานที่ปลอดภัยในการไบแอสตรง

(b) พื้นที่การทำงานปลอดภัยในสภาวะไบแอสกลับ

2.4.9 การเปรียบเทียบคุณสมบัติของไอจีบีทีกับอุปกรณ์สวิทช์ซึ่งประเภทอื่น

ดังที่ได้กล่าวมาแล้ว ไอจีบีทีที่มีความต่างศักย์ตกคร่อมใกล้เคียงกับทรานซิสเตอร์ ในขณะที่มีความต้านทานด้านอินพุตสูงและมีความเร็วในการนำกระแสสูงเหมือนมอสเฟตในการทำงานที่ย่านความถี่ปานกลางสามารถใช้ไอจีบีทีแทนมอสเฟต ทรานซิสเตอร์ ไทริสเตอร์ ได้อย่างมีประสิทธิภาพ เมื่อเปรียบเทียบกับ ไทริสเตอร์ทั่วไป ไอจีบีทีจะมีความเร็วในการสวิตช์สูงกว่าและมีความต้านทานอินพุตสูงที่สามารถทนอัตราการเปลี่ยนแปลงของความต่างศักย์ $\frac{dv}{dt}$ ที่สูงกว่าและมีวงจรรุ่นยากกว่าในขณะที่ ไทริสเตอร์บางประเภท เช่น จีทีโอ ก็สามารถควบคุมการนำและหยุดนำกระแสได้ แต่ก็ต้องการกระแสไหลกลับที่สภาวะหยุดนำกระแสของจีทีโอ ในขณะที่หยุดนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

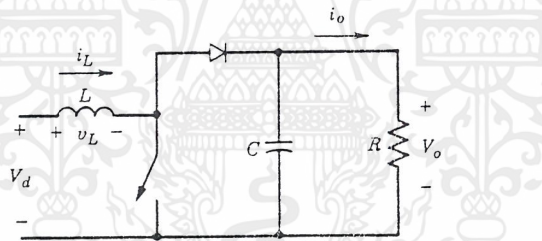
ของจีโอทำได้โดยการให้ตัวเก็บประจุที่ขาเกตได้จับประจุออกมา แต่ไทริสเตอร์มีแรงดันตกคร่อมขณะนำกระแสต่ำกว่าไอจีบีที และมีพิกัดการทนต่อกระแสเสิร์จที่สูงกว่าไอจีบีที

หากเปรียบเทียบกับทรานซิสเตอร์แล้วทรานซิสเตอร์การทำงานจะต้องการกระแสในการขับจำนวนมาก ส่วนไอจีบีทีควบคุมการทำงานด้วยแรงดันระหว่างขาเกตและขาซอร์ส ซึ่งต้องการกระแสต่ำกว่าในหน่วยนาโนแอมป์ก็สามารถทำให้ไอจีบีทีทำงานได้

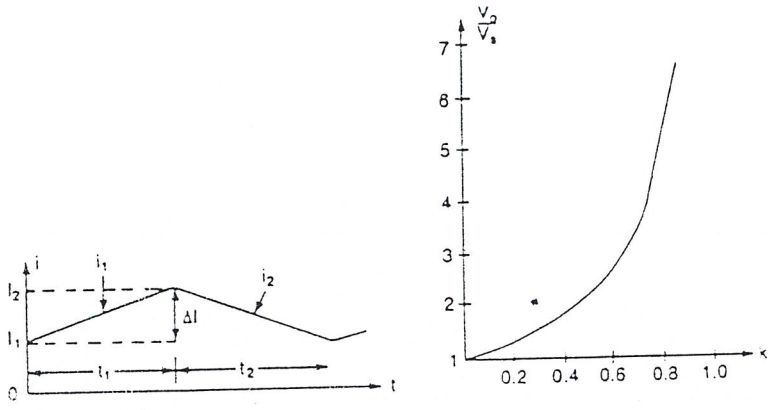
ส่วนไอจีบีทีกับมอสเฟตนั้นจะมีคุณสมบัติใกล้เคียงกันมากจนสามารถใช้งานแทนกันได้ แต่ถ้าในย่านความถี่ปานกลางที่พิกัดกระแสและความต่างศักย์ที่สูงแล้วควรใช้ไอจีบีทีแทนมอสเฟตเนื่องจากแรงดันตกคร่อมในสภาวะนำกระแสต่ำกว่า

2.5 หลักการแปลงแรงดันให้สูงขึ้น (Principle of step up Operation)

วงจรชอปเปอร์พื้นฐานที่ใช้ในการแปลงแรงดันดิวตีให้สูงขึ้นแปลงแรงดันเอาท์พุทให้มีค่าสูงกว่าแรงดันอินพุทมีลักษณะดังรูปที่ 2.22(a)



(a) วงจรชอปเปอร์ขึ้นแรงดัน



(b) รูปคลื่นกระแส

(c) แรงดันเอาต์พุต

รูปที่ 2.22 วงจรยกระดับแรงดัน รูปคลื่นกระแส และแรงดันเอาต์พุต

เมื่อสวิตช์ เปิดเป็นเวลา t กระแสที่อินดักเตอร์จะเพิ่มขึ้นและเก็บพลังงานไว้ในตัวอินดักเตอร์ ถ้าสวิตช์ปิดเป็นเวลา t พลังงานที่เก็บในอินดักเตอร์จะถ่ายโอนผ่านไดโอด D1 ไปยังโหลด จากนั้นกระแสที่อินดักเตอร์จึงค่อยๆ ลดลง ถ้ากระแสไหลอย่างต่อเนื่องรูปคลื่นของกระแสที่อินดักเตอร์จะเป็นดังรูป 2.22(b)

เมื่อสวิตช์ของชอปเปอร์เปิดแรงดันตกคร่อมอินดักเตอร์มีค่าเป็น

$$V = L \frac{di}{dt} \tag{2.24}$$

หาค่าพีคของกระแสรีปเปลในอินดักเตอร์ได้จาก

$$I = \frac{V_s}{L} t_1 \tag{2.25}$$

ค่าชั่วขณะของแรงดันเอาต์พุต มีค่าเป็น

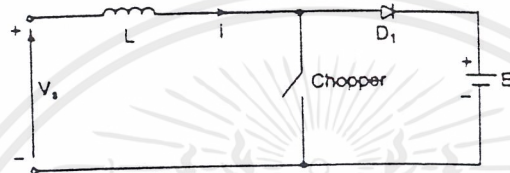
$$V_o = V_s + L \frac{I}{t} = V_s \left(1 + \frac{t_1}{t_2} \right) = V_s \left(\frac{1}{(1-k)} \right) \tag{2.26}$$

จากสมการ 2.26 สังเกตว่า การแปลงแรงดันตกคร่อม โหลดให้มีค่าสูงขึ้นทำได้โดยปรับ ดิวตี้ไซเคิล (k) ผลก็คือ เมื่อ $k = 0$ แรงดันเอาต์พุตจะมีค่าต่ำสุดคือ V_o อย่างไรก็ตามเมื่อเราพิจารณา

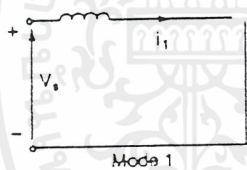
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป 2.22(c) จะเห็นได้ว่าเราไม่สามารถทำให้ $k = 1$ ได้ทั้งนี้เพราะเมื่อ k มีค่าใกล้ 1 แรงดันเอาต์พุตเริ่มมีค่ามากและไวต่อการเปลี่ยนแปลงของค่า k ดังนั้น V_o จึงมีค่าสูงกว่า V_s เสมอ

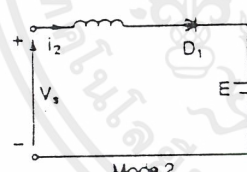
เพื่อให้เข้าใจได้ง่ายเราอาจพิจารณาการชอปเปอร์ในรูปการถ่านอินพลังงานจากแหล่งจ่ายแรงดันแหล่งจ่ายหนึ่ง V_s ไปยังอีกแหล่งจ่ายหนึ่ง (E) ได้ดังรูป 2.23(a) มีวงจรเทียบเคียงสำหรับโหมดการทำงานเป็นดังรูป 2.23(b)



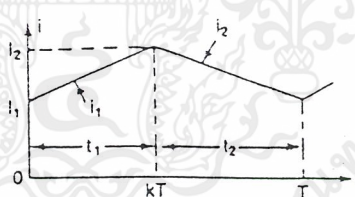
(a) วงจรระดับแรงดัน



Mode 1



Mode 2



(b) วงจรสมมูลย์

(c) รูปคลื่นกระแส

รูปที่ 2.23 วงจรระดับแรงดัน วงจรสมมูลย์ และรูปคลื่นกระแส

โหมดที่ 1 : กระแสชั่วขณะของวงจรมีค่าเป็น

$$V_s = L \frac{di_t}{dt} \quad (2.27)$$

$$I_1(t) = \frac{V_s}{L}t + I_1 \quad (2.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ I_1 เป็นกระแสเริ่มต้นของโหมดที่ 1
ในช่วงโหมดที่ 1 กระแสจะเพิ่มขึ้นสถานะของกระแสและแรงดันไฟฟ้าที่เป็นไปได้คือ

$$\frac{di_1}{dt} > 0 \text{ หรือ } V_s > 0$$

โหมดที่ 2 : กระแสชั่วขณะของวงจรมีค่าเป็น

$$V_s = L \frac{di_2}{dt} + E \quad (2.29)$$

$$I_3(t) = \frac{V_s - E}{L} t + I_2 \quad (2.30)$$

เมื่อ I_2 เป็นกระแสเริ่มต้นของโหมดที่ 2
ในช่วงโหมดที่ 2 กระแสจะลดลงสถานะของกระแสแรงดันไฟฟ้าที่เป็นไปได้คือ

$$\frac{di_2}{dt} < 0 \text{ หรือ } V_s < E$$

ดังนั้นเงื่อนไขที่เป็นไปได้สำหรับแรงดันทั้งสองคือ

$$0 < V_s < E$$

สมการที่ผ่านมาแสดงให้เห็นว่าแรงดันที่แหล่งจ่ายมีค่าต่ำกว่าแรงดันซึ่งเป็นข้อยืนยัน
หลักการแปลงแรงดันให้สูงขึ้น

บทที่ 3

การออกแบบส่วนของ วงจรยกระดับแรงดันและส่วนวงจรกำลังของ อินเวอร์เตอร์

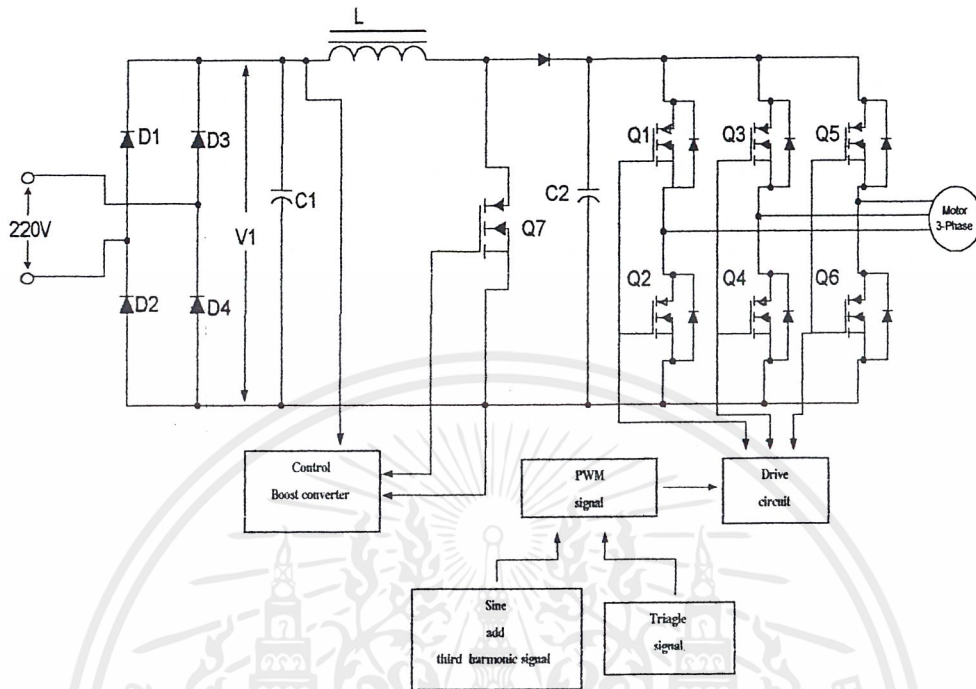
3.1 บทนำ

ในบทนี้จะกล่าวถึงวงจรกำลังทั้งหมดโดยขอแบ่งวงจรกำลังนั้นเป็นออกสองส่วน คือส่วนของวงจรอินเวอร์เตอร์(Inverter)และส่วนของวงจรยกระดับแรงดัน(Boost Converter) ในส่วนของวงจรยกระดับแรงดันนั้นจะมีส่วนประกอบของวงจรกำลังและส่วนนของวงจรควบคุม ในส่วนของวงจรควบคุมของวงจรยกระดับแรงดันจะใช้ IC สำเร็จ เป็น IC ที่ใช้ควบคุมวงจรยกระดับแรงดันโดยเฉพาะคือพี ดับบีวี เอ็ม IC เบอร์ L4981A โดยICตัวนี้จะควบคุมให้กระแสทางด้านอินพุท เป็น ไชน์ และ อินเฟส กับแรงดันรวมทั้งรักษาระดับแรงดันทางด้านเอาต์พุท ให้คงที่ตลอดไม่ว่าโหลดจะเปลี่ยนแปลงไปหรือแรงดันทางด้านอินพุท เปลี่ยนไปก็ตามในช่วงที่ได้การออกแบบไว้ และส่วนของอินเวอร์เตอร์นั้นจะใช้ ไอจีบีที ป้อนอุปกรณ์สวิตช์ ซึ่งจะเป็นการแปลงไฟกระแสตรงเป็นไฟกระแสสลับ3เฟสโดยใช้เทคนิคการสร้างสัญญาณ พี ดับบีวี เอ็ม เป็นสัญญาณที่ใช้ขับอุปกรณ์สวิตช์ โดยสัญญาณ พี ดับบีวี เอ็ม จะสร้างจากชุดสร้างมาผ่านชุดขับเพื่อนำมาขับอุปกรณ์อีกที โดยสัญญาณ พี ดับบีวี เอ็ม ได้จะนำไปขับมอเตอร์เหนี่ยวนำขนาด 1 แรงม้า ส่วนประกอบของวงจรกำลัง ยกระดับแรงดันและอินเวอร์เตอร์ดังรูปที่3.1

จากรูปที่3.1เป็นส่วนประกอบของวงจรกำลังของ โครงานนี้ ซึ่งสามารถแบ่งออกเป็นส่วนต่างๆดังต่อไปนี้

- 1.ฟิวส์พร้อมฐานที่ใช้ในการป้องกันในส่วนของวงจรกำลัง
- 2.วงจรแปลงไฟกระแสสลับ1เฟสเป็นไฟกระแสตรง(1 phase bridge diode rectifier)
- 3.วงจรกำลังในส่วนของวงจรยกระดับแรงดัน(Boost Converter)ซึ่งประกอบไปด้วย ตัวเหนี่ยวนำ(L) ตัวเก็บประจุ(C) อุปกรณ์ที่ใช้เป็นสวิตช์(จากรูปเป็น ไอจีบีที) และ ไดโอดที่ใช้ในวงจรยกระดับแรงดัน
- 4.ส่วนของวงจรควบคุมของวงจรยกระดับแรงดัน ในส่วนนี้จะมีการป้อนกลับของแรงดันและกระแสทั้งทางด้านอินพุท และเอาต์พุท ของวงจรยกระดับแรงดัน
- 5.ส่วนของวงจรกำลังอินเวอร์เตอร์สามเฟส โดยใช้อุปกรณ์สวิตช์เป็น ไอจีบีที
- 6.ส่วนของวงจรควบคุมอินเวอร์เตอร์ ซึ่งจะประกอบไปด้วยวงจรขั้ววงจรสร้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

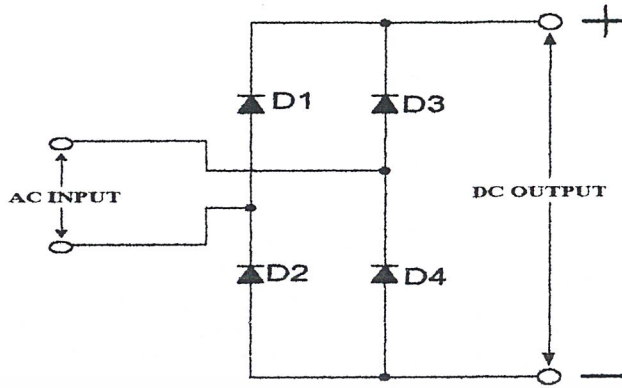


รูปที่3.1 วงจรกำลังทั้งหมดรวมถึง บล็อก ไดอะแกรมของชุดควบคุมต่างๆ

สัญญาณ PWM ที่เกิดจากการนำสัญญาณไซน์ บวกฮาร์โมนิกส์(harmonic) ที่3กับสัญญาณสามเหลี่ยมมาเปรียบเทียบกันออกมาเป็นสัญญาณ พี ดับบีว เอ็ม แล้วผ่านวงจร เดค ไทม์ วงจรล๊อคเอาท์ วงจรจับ ซึ่งทั้งหมดอยู่ใน บล็อก ไดอะแกรม ของชุดควบคุมอินเวอร์เตอร์

3.2 วงจรบริดจ์ไดโอดเรกติไฟเออร์ (Bridge diode rectifier)

วงจรบริดจ์ไดโอดเรกติไฟเออร์จะมีหน้าที่ในการแปลงไฟกระแสสลับ1เฟส ให้เป็นไฟกระแสตรงเพื่อส่งให้กับวงจรยกระดับแรงดันต่อไป โดยวงจรจะประกอบไปด้วยไดโอด4ตัวดังรูปที่3.2



รูปที่3.2 แสดงวงจรไดโอดบริดจ์เรกติฟาย 1 เฟส

$$V_{dc} = \frac{2V_m}{\pi} \quad (3.1)$$

$$PIV = V_m \quad (3.2)$$

เมื่อ V_{dc} คือแรงดันไฟกระแสตรงทางด้านเอาต์พุต
 V_m คือค่าแรงดันสูงสุดของไฟกระแสสลับ
 PIV คือระดับแรงดันไฟป้องกันสูงสุดที่ไดโอดทนได้ (peak inverse voltage)

3.3 ชุดวงจรกำลังของวงจรยกระดับแรงดัน (Power Boost Converter)

ในการทำงานของวงจรยกระดับแรงดันนั้นจะทำงานในโหมดกระแสต่อเนื่อง (Continuous) ในการออกแบบวงจรกำลังเราต้องรู้ข้อมูลต่างๆเหล่านี้คือ

- ค่าแรงดันสูงสุด $V_{1,max}$ ในโครงงานนี้คือ

$$V_{1,max} = \sqrt{2} \times 220 \times 15\% = 357.8V$$

-ค่ากำลังเอาต์พุต พร้อมด้วยกระแสและแรงดันทางด้านเอาต์พุต โดยโครงงานนี้ได้ออกแบบกำลัง output ประมาณ 1000 W แรงดันเอาต์ประมาณ 350V กระแสเอาต์พุตโดยประมาณ 2.85A

-ความถี่ที่ใช้ในการสวิตช์ของวงจรยกระดับแรงดัน (f_{sw}) โดยในโครงงานนี้เลือก 80Khz

- ค่าระดับแรงดันเอาต์พุตสูงสุดของโครงงานนี้ประมาณ ± 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ค่าระดับกำลังด้านอินพุทและกระแสทางด้านอินพุท

$$P_{in} = \frac{P_{out}}{0.9} = \frac{1000}{0.9} = 1111W$$

$$I_{1,max} = \frac{\sqrt{2}P_{in}}{V_{1,rms}} = \frac{\sqrt{2} \times 1111}{220} = 7.14A$$

3.3.1 การออกแบบตัวเก็บประจุทางด้านอินพุท(C1)

ตัวเก็บประจุC1นี้จะต่อจากไดโอดบริดจ์เรกติไฟาย ตัวเก็บประจุนี้ต้องสามารถให้ริปลที่ความถี่สูงเรียบ และต้องทนกับแรงดันสูงสุดทางด้านอินพุทได้

$$C_{in} > K_r \frac{I_{1,rms}}{2 \cdot \pi \cdot f_{rms} \cdot r \cdot V_{rms}} \quad (3.3)$$

เมื่อ K_r คือสัมประสิทธิ์ของกระแสริปเปอรั r มีค่า 0.02 ถึง 0.08

ในโครงการนี้

$$C_{in} > 0.25 \frac{5.05}{2 \times \pi \times 80 \times 10^3 \times 0.06 \times 220} = 0.2 \mu F$$

3.3.2 การออกแบบตัวเก็บประจุทางด้านเอาต์พุท(C2)

ขนาดของตัวเก็บประจุทางด้านเอาต์พุทจะขึ้นกับขนาดของแรงดันริปล(ripple) ที่เรากำหนดทางด้านเอาต์พุทซึ่งขึ้นกับผู้ออกแบบ

$$C_{out} = \frac{P_{out}}{4 \cdot \pi \cdot f \cdot \Delta V_o \cdot V_o} \quad (3.4)$$

เมื่อ f คือความถี่ทางด้านอินพุทคือ 50 HZ

ในโครงการนี้ค่า $C_{out} = \frac{1000}{4 \times \pi \times 50 \times 8 \times 360} = 552.62 \mu F$

3.3.3 การหาขนาดสวิทช์ในวงจรระดับแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{Q1} = V_{out} + V_{ripple} + 20\% \quad (3.5)$$

เมื่อ V_{Q1} คือแรงดันคร่อมสวิตช์ในวงจรระดับแรงดัน

กล่าวคือขนาดของอุปกรณ์ที่ใช้ทำสวิตช์ต้องมีขนาดของแรงดันมากกว่าแรงดัน V_{Q1} ซึ่งในความเป็นจริงแล้วการเลือกควรมีขนาดมากกว่าเพื่อป้องกันระดับแรงดันสไปค์ (Spikes)

กระแสที่ไหลผ่านสวิตช์ Q1 คือ

$$I_{Q1} = \frac{2 \cdot I_{1,max}}{\pi} \quad (3.6)$$

กล่าวคือการออกแบบขนาดของกระแสที่ไหลผ่านสวิตช์ในวงจรระดับแรงดัน ต้องมากกว่าระดับกระแส I_{Q1} และก็ต้องมีการเผื่อไว้เพื่อป้องกันกระแสสไปค์

$$V_{Q1} = 360 + 8 + 20\% = 429.6V$$

$$I_{Q1} = \frac{2 \times 7.14}{\pi} = 4.54A$$

3.3.4 การออกแบบไดโอดในวงจรระดับแรงดัน(Ds)

ไดโอด Ds ต้องเป็น ไดโอดที่ทำงานที่ความถี่สูงเช่นพวก ไดโอดความถี่สูง (Fast recovery diode) เป็นต้น กระแสที่ไหลผ่านไดโอดเฉลี่ยประมาณกระแสเอาพุท

3.3.5 การออกแบบตัวเหนี่ยวนำในวงจรระดับแรงดัน(L)

ขนาดของตัวเหนี่ยวนำในวงจรระดับแรงดันนั้นจะขึ้นกับระดับแรงดันเอาท์พุท กระแสรีปเปิลที่ผ่านตัวเหนี่ยวนำ ที่ยอมรับได้ และค่าความถี่ที่ใช้งานด้วย ซึ่งค่ากระแสรีปเปิลที่ผ่านตัวเหนี่ยวนำ (ΔI_L) นั้นจะขึ้นกับค่า K_r ด้วย โดยค่า K_r นี้ โดยทั่วไปจะอยู่ระหว่าง 10%-30%

$$K_r = \frac{\Delta I_L}{2 \cdot \sqrt{2} \cdot I_{L,rms}} \quad (3.7)$$

หากค่า K_r ของโครงการนี้ที่เลือกใช้คือ 20% ซึ่งก็จะหาค่า ΔI_L ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\Delta IL = 0.2 \times 2 \times \sqrt{2} \times 8.978 = 5.078 A$
 เพราะฉะนั้นเลือกใช้กระแส ΔIL ประมาณ 5 A

$$\Delta IL = \frac{(V_{out} - V_{inpek}) \cdot V_{inpek}}{V_{out} \cdot f_{sw} \cdot L} \quad (3.8)$$

เมื่อ V_{inpek} คือระดับแรงดันทางด้านอินพุตสูงสุด

$$L = \frac{(360 - 180) \times 180}{360 \times 80 \times 10^3 \times 5} = 0.23 \text{ mH}$$

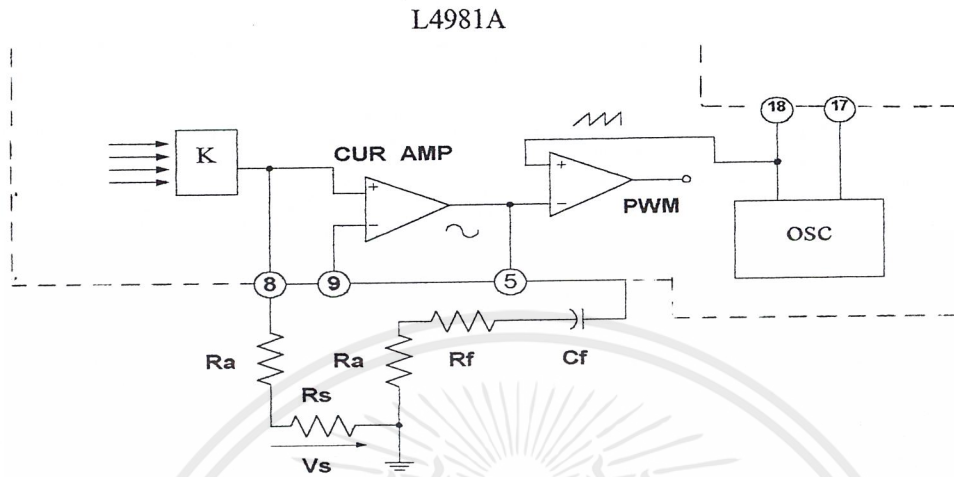
เลือกออกแบบ L ใช้ประมาณ 0.26mH

3.4 การออกแบบวงจรควบคุมวงจรระดับแรงดัน

ในการควบคุมวงจรระดับแรงดันจะใช้ IC ลำเรียง L4981A โดย IC สร้างสัญญาณเป็นสัญญาณ พี คับบิว เอ็ม ด้วยความถี่ 80 KHz ตามที่เราออกแบบไปจับสวิตช์ Q1 ของวงจรระดับแรงดันให้ไ้ระดับแรงดันตามที่เราต้องการและมีการ ควบคุมกระแสทางด้านอินพุตให้อินเฟสกับแรงดันและมีลักษณะให้เป็น ไชน่ มากที่สุด ส่วนแรงดันเอาท์พุทก็ให้คงที่มากที่สุดตลอดเวลาไม่ว่าแรงดันอินพุทเปลี่ยนไปหรือ โหลดทางด้านเอาท์พุทจะมากเท่าใด ในพิกัดที่เราออกแบบไว้และมีการป้องกันเกินซึ่งทั้งหมดนี้ขึ้นอยู่กับ การออกแบบวงจร ประกอบที่จะนำมาต่อกับ IC L4981A

3.4.1 การออกแบบวงจรควบคุมกระแส

การออกทำงานของวงจรควบคุมกระแสจะเป็นดังรูปที่ 3.3 สัญญาณ พี คับบิว เอ็ม ที่ได้จะเกิดจากการนำสัญญาณซอธูมาเปรียบเทียบกับสัญญาณ ไชน่ จะได้สัญญาณ พี คับบิว เอ็ม ออกมาที่อินเฟสกับแรงดัน อินพุท โดยมีเปอร์เซ็นต์จะขึ้นกับชุด Current Amplifier ซึ่งชุดนี้จะขึ้นกับ R_f, R_a และ R_s ตามรูปที่ 3.3 ส่วนการกำหนดความถี่ของสัญญาณซอธูจะกำหนดจากชุดกำเนิดสัญญาณ (Oscillator) ที่จะต่อ ไปยัง R และ C ที่ต่อกับขา 17 และขา 18 ของ IC ดังรูปที่ 3.3 ซึ่งค่า R และ C นี้จะเป็นตัวกำหนดความถี่และค่า R และ C นี้จะหาได้จากกราฟคู่มือของ IC ทางด้านหลัง การหาค่า R_f, R_a และ R_s จากสมการที่ 3.9



รูปที่3.3วงจรการควบคุมกระแสทางอินพุท

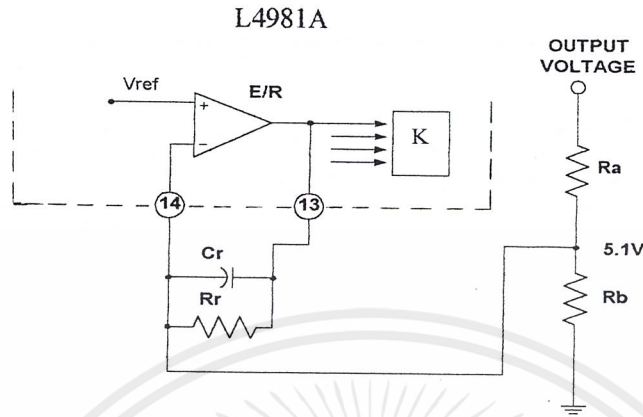
$$Gca = \frac{R_f}{R_a} + 1 \leq \frac{V_{srp} \cdot f_{sw} \cdot L}{V_{out} \cdot R_s} \quad (3.9)$$

เมื่อ Gca คือ gain ของ current amplifier
 V_{srp} คือ Oscillator ramp peak-peak voltage
 ส่วนการหาค่า C_f หาได้จากสมการที่3.10

$$\frac{f_{sw}}{4 \cdot \pi} = \frac{1}{2 \cdot \pi \cdot C_f \cdot R_f} \quad (3.10)$$

3.4.2 การออกแบบวงจรควบคุมแรงดันให้คงที่

จากรูปที่3.4ในการควบคุมแรงดันเอาต์พุทให้คงที่นั้นจะมีการป้อนกลับของแรงดันเอาต์พุทโดยใช้วงจรแบ่งระดับแรงดันของความต้านทาน R_a และ R_b ทางด้านเอาต์พุท และหากแรงดันเอาต์พุทมีการเปลี่ยนแปลงจะมีผลกับชุดE/Rดังรูปที่3.4 ซึ่งจะส่งผลให้กับอัตราค่า K ของตัวต่อไปดังรูปที่3.4ส่งผลถึงสัญญาณพีคดับเบิล เอ็ม ที่ได้ เนื่องจากอัตราเปอร์เซ็นต์มีอดเปลี่ยนแปลงไป ทำให้เรารักษาแรงดันเอาต์พุทให้คงที่ได้ ส่วนค่า R_a และ C_f จากรูปที่3.4จะมีผลกับค่าเกน(gain)ของชุดE/R ซึ่งจะขึ้นกับความถี่ กำลังเอาต์พุทและกระแสเอาต์พุทตามที่ต้องการ



รูปที่ 3.4 วงจรกำลังและควบคุมแรงดันด้านตีซีลิงค์

$$C_r > \frac{K_r \cdot \Delta V_{out}}{R_a} \quad (3.11)$$

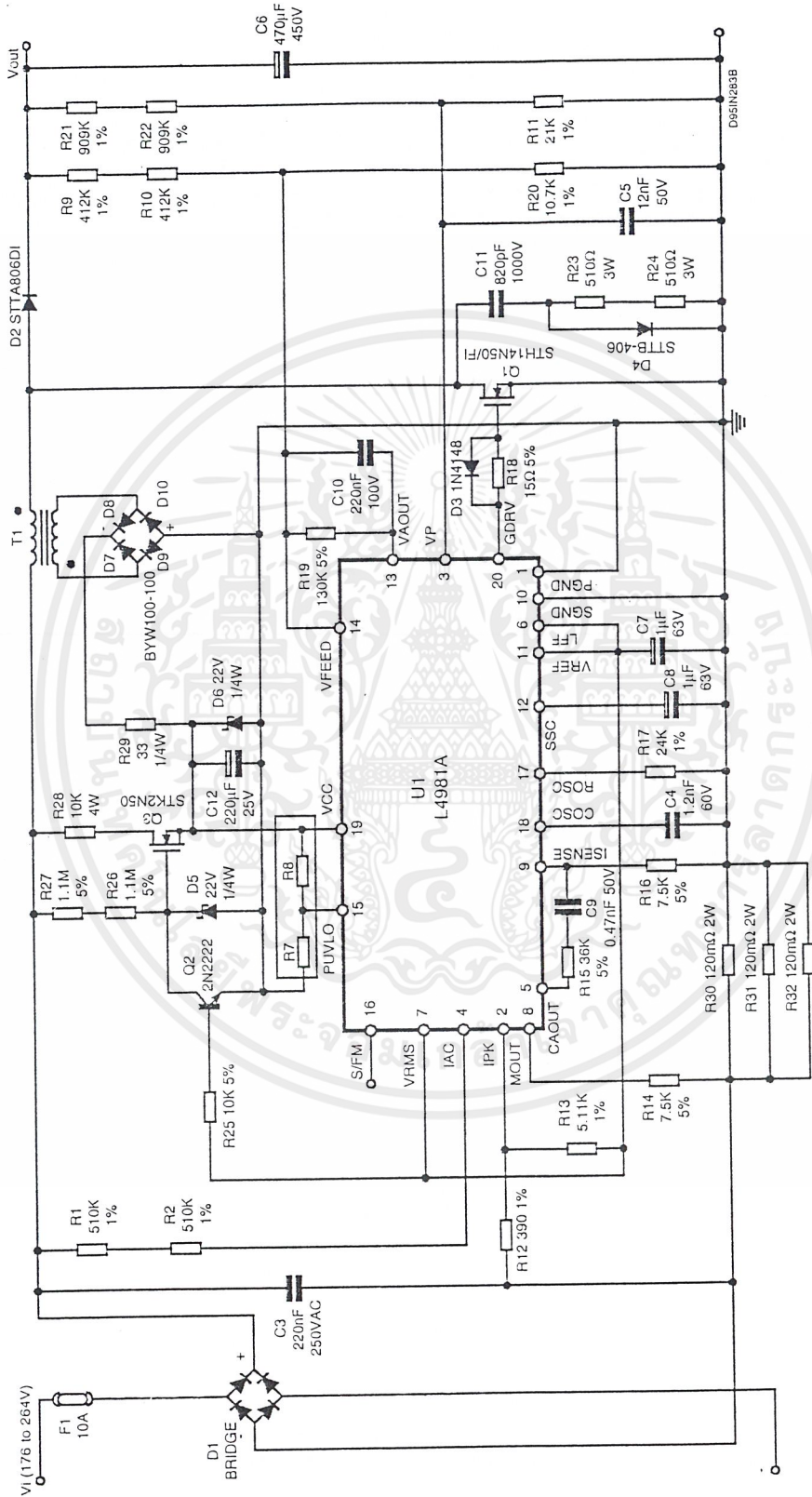
เมื่อ R_a คือความต้านทานที่ป้อนแรงดันกลับทางด้านเอาต์พุต
 ΔV_{out} คือค่าริปเปิ้ลเอาต์พุตสูงสุด
 K_r คือค่าคงที่ขึ้นกับความถี่ใช้งาน โครงการนี้ 50HZ มีค่า 1/60

$$f_c = \sqrt{\left(\frac{P_{out}}{V_{out} \cdot \Delta V_{ea} \cdot 2\pi \cdot C_{out}} \right) \left(\frac{1}{2\pi \cdot R_a \cdot C_r} \right)} \quad (3.12)$$

$$R_r \geq \frac{1}{2\pi \cdot f_c \cdot C_r} \quad (3.13)$$

ส่วนขาอื่นๆของICจะเป็นขาที่เกี่ยวข้องกับ แหล่งจ่าย กระแส แรงดันที่ป้อนให้กับ IC ส่วนสัญญาณ พี ดับบีว เอ็ม ที่ได้จากICที่ขา20ส่ง ไปขับอุปกรณ์ที่เป็นสวิทซ์ในวงจรระดับแรงดัน ในส่วนของแหล่งจ่ายที่ใช้กับICตัวนี้จะมีการใช้ขดลวดอีกชุดหนึ่งพันที่ตัวเหนี่ยวนำเพื่อป้อนกลับจ่ายเป็นแหล่งจ่ายให้กับIC ข้อดีของการใช้แหล่งจ่ายลักษณะนี้คือICจะทำงานมีสัญญาณ พี ดับบีว เอ็ม ออกมาก็ต่อเมื่อมีการป้อนแรงดันให้กับวงจรกำลังของวงจรระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรควบคุมและวงซอร์กัดังในส่วนของวงจรยกระดับแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันก่อนนั้นเอง นอกจากนี้ก็มีการป้องกัน แรงดันและกระแสเกินทางด้านอินพุทและเอาต์พุทอีกด้วย วงจรที่สมบูรณ์ของวงจรระดับแรงดันและชุดควบคุมดังรูปต่อไป

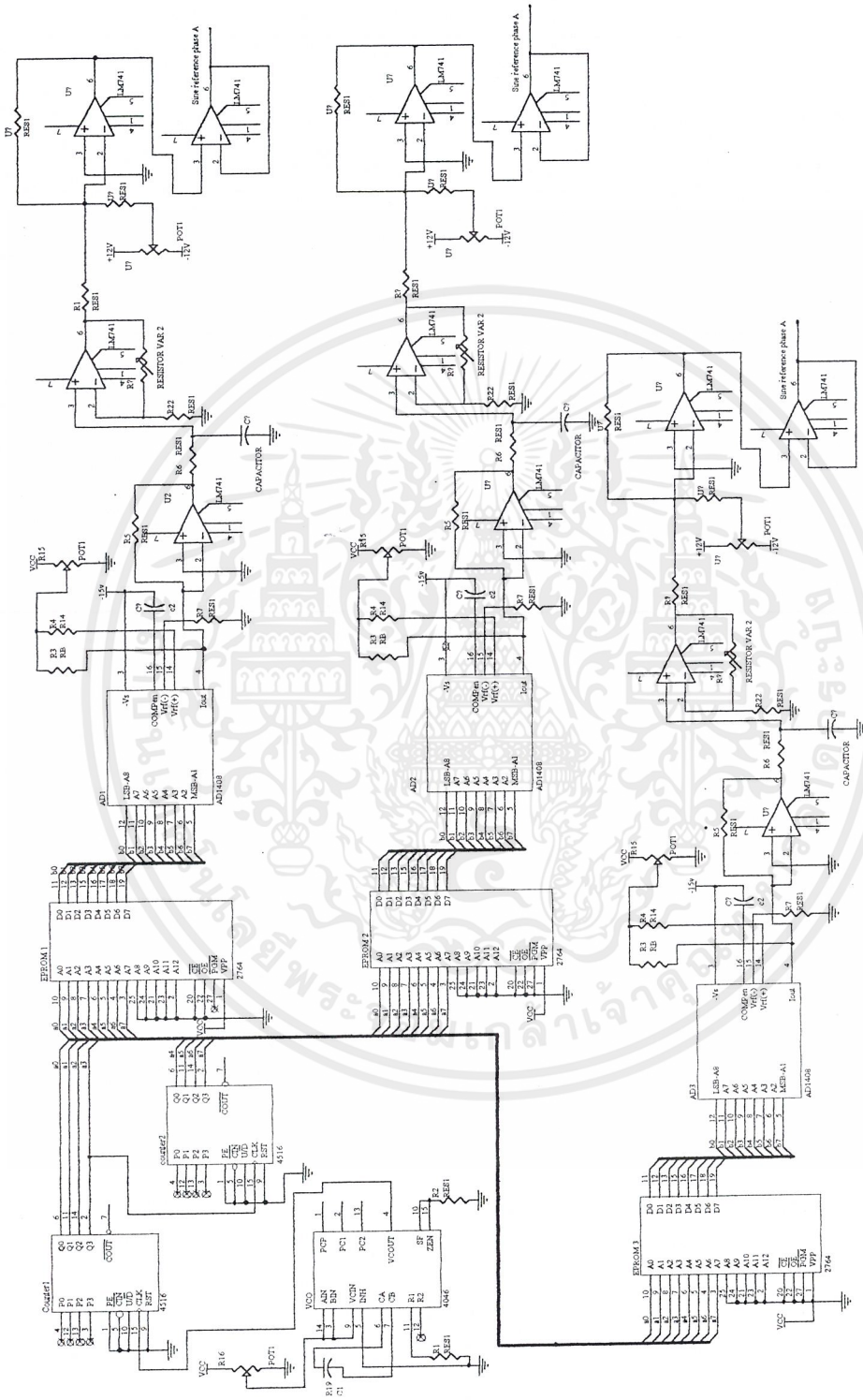
3.5 การออกแบบสร้างวงจรควบคุมในส่วนอินเวอร์เตอร์

3.5.1 เทคนิคการสร้างสัญญาณ พี คับบีว เอ็ม

เทคนิค พี คับบีว เอ็ม สามารถใช้ในบ้านความถี่สูงได้ขึ้นอยู่กับค่าความถี่ของคลื่นพาหะ ดังนั้นรูปคลื่นเอาต์พุทของอินเวอร์เตอร์ พี คับบีว เอ็ม โดยทั่วไปจะขึ้นอยู่กับอัตราส่วนระหว่างความถี่ของคลื่นพาหะและความถี่มูลฐานของเอาต์พุทแต่จะมีการสูญเสียในอุปกรณ์สวิตซ์ซึ่งค่อนข้างมาก อย่างไรก็ตามเมื่อใช้วงจรช่วย เช่นวงจรสับเบอริ์โดยต่อขนานกับอุปกรณ์สวิตซ์ซึ่งทำให้ค่า การสูญเสียจากการสวิตซ์ซึ่ง ลดลงได้ ถ้าให้อินเวอร์เตอร์มีช่วงของการหยุดการสวิตซ์ในหนึ่งคาบเวลาความร้อนที่เกิดขึ้นในอุปกรณ์สวิตซ์จะมีค่าลดลงเนื่องจากได้มีโอกาสถ่ายเทไปให้อุปกรณ์ระบายความร้อนได้มากขึ้นแอมพลิจูดของรูปคลื่นมูลฐานจะน้อยกว่ารูปคลื่นสามเหลี่ยมเทคนิคนี้จะสร้างรูปคลื่น พี คับบีว เอ็ม 3 เฟสของอินเวอร์เตอร์โดยใช้รูปคลื่นพาหะสามเหลี่ยมและรูปคลื่นไซน์ 3 เฟสเปรียบเทียบกันดังแสดงในรูปที่ 3.5 จะได้แรงดันไลน์ทูไลน์คือ

$$V_{UV1} = \frac{\sqrt{3}}{2} ME_d \sin(\omega_s t + \frac{\pi}{6}) \quad (3.14)$$

เมื่อ M คือ Modulation degree ($0 \leq M \leq 1$)



รูปที่ 3.6 วงจรควบคุมทั้งหมดในส่วนของอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อีกวิธีหนึ่งในการสร้างสัญญาณ พี คับบีว เอ็ม โดยการรวมฮาร์โมนิกส์ที่สามกับรูปคลื่นไซน์สามเฟส รูปคลื่นแรงดันของอินเวอร์เตอร์ที่เป็นสัญญาณ พี คับบีว เอ็ม แสดงได้ในรูปที่ 2 จะได้แรงดันเป็น EU, EV และ EW ช่วงระยะเวลาที่อุปกรณ์สวิตช์หยุดทำงานจะเป็นหนึ่งในสามของคาบการทำงานทำให้ความร้อนที่เกิดขึ้นจากการสวิตช์ลดลงจะได้แรงดันไลนทูไลน

$$V_{UV} = ME_a \sin(\omega_s t) \quad (3.15)$$

3.5.2 เทคนิคการสร้างสัญญาณ พี คับบีว เอ็ม

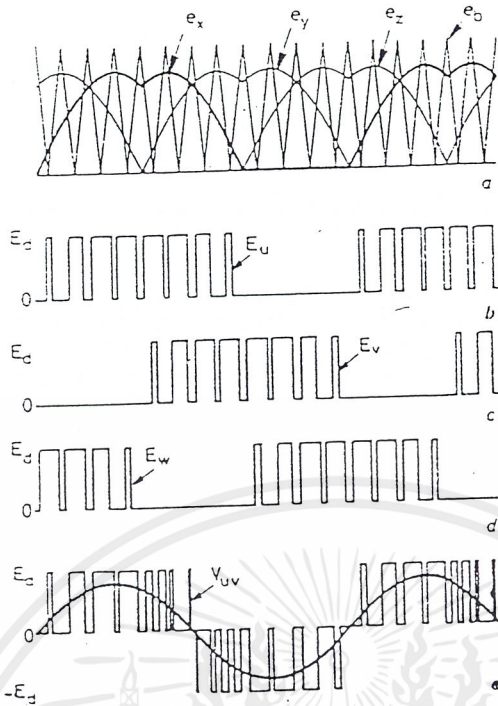
เทคนิค พี คับบีว เอ็ม สามารถใช้ในย่านความถี่สูงได้ขึ้นอยู่กับค่าความถี่ของคลื่นพาหะ ดังนั้นรูปคลื่นเอาต์พุตของ อินเวอร์เตอร์พี คับบีว เอ็ม โดยทั่วไปจะขึ้นอยู่กับอัตราส่วนระหว่างความถี่ของคลื่นพาหะและความถี่มูลฐานของเอาต์พุตแต่จะมีการสูญเสียในอุปกรณ์สวิตช์ค่อนข้างมาก อย่างไรก็ตามเมื่อใช้วงจรช่วย เช่น วงจรสับเบอริ์โดยค่อขนานกับอุปกรณ์สวิตช์ซึ่งทำให้ค่า การสูญเสียจากการสวิตช์ ลดลงได้ ถ้าให้อินเวอร์เตอร์มีช่วงของการหยุดการสวิตช์ในหนึ่งคาบเวลาความร้อนที่เกิดขึ้นในอุปกรณ์สวิตช์จะมีค่าลดลงเนื่องจากได้มีโอกาสถ่ายเทไปให้อุปกรณ์ระบายความร้อนได้มากขึ้นแอมพลิจูดของรูปคลื่นมูลฐานจะน้อยกว่ารูปคลื่นสามเหลี่ยมเทคนิคนี้จะสร้างรูปคลื่น พี คับบีว เอ็ม 3 เฟสของอินเวอร์เตอร์โดยใช้รูปคลื่นพาหะสามเหลี่ยมและรูปคลื่นไซน์ 3 เฟสเปรียบเทียบกันดังแสดงในรูปที่ 3.6 จะได้แรงดันไลนทูไลนคือ

$$V_{UV1} = \frac{\sqrt{3}}{2} ME_a \sin(\omega_s t + \frac{\pi}{6}) \quad (3.16)$$

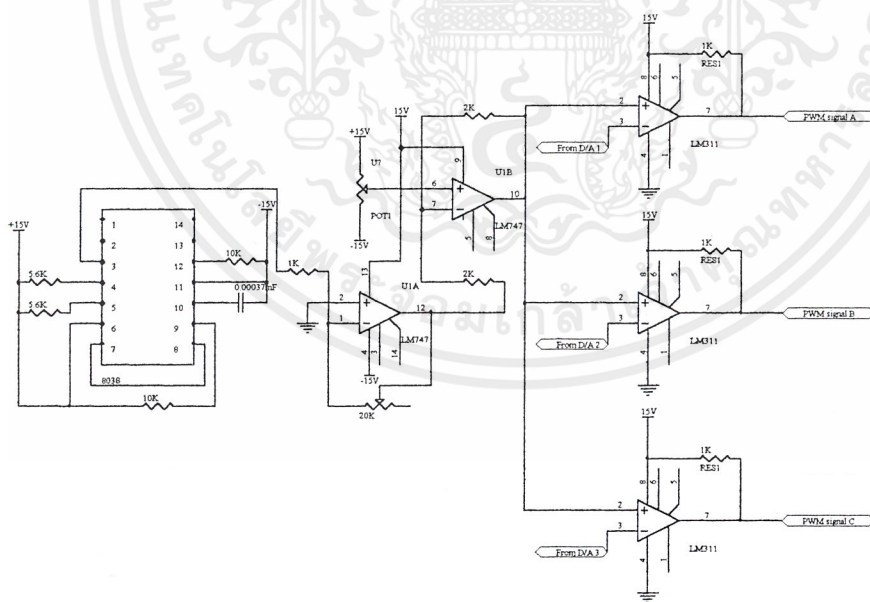
เมื่อ M คือ Modulation degree ($0 \leq M \leq 1$)

อีกวิธีหนึ่งในการสร้างสัญญาณ พี คับบีว เอ็ม โดยการรวมฮาร์โมนิกส์ที่สามกับรูปคลื่นไซน์สามเฟส รูปคลื่นแรงดันของอินเวอร์เตอร์ที่เป็นสัญญาณ พี คับบีว เอ็ม แสดงได้ในรูปที่ 2 จะได้แรงดันเป็น EU, EV และ EW ช่วงระยะเวลาที่อุปกรณ์สวิตช์หยุดทำงานจะเป็นหนึ่งในสามของคาบการทำงานทำให้ความร้อนที่เกิดขึ้นจากการสวิตช์ลดลงจะได้แรงดันไลนทูไลน

$$V_{UV} = ME_a \sin(\omega_s t) \quad (3.17)$$



รูปที่ 3.7 การสร้างสัญญาณ พี คับบีว เอ็ม



รูปที่ 3.8 วงจรการสร้างสัญญาณ พี คับบีว เอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.3 การออกแบบและสร้างสัญญาณอ้างอิง 3 เฟส

การสร้างสัญญาณอ้างอิง 3 เฟสทำได้โดยการเก็บข้อมูลของสัญญาณอ้างอิงในรูปแบบ look up table ไว้ในหน่วยความจำแบบ อิพรอม โดยที่แต่ละข้อมูลเป็นเลขคี่จិតอลที่แทนแอมพลิจูดของคลื่นไซน์ที่แทนค่าที่มุมต่างๆค่าความระเอียดของสัญญาณอ้างอิงที่เก็บไว้ ดังนั้นถ้าสมมติว่ามีการเก็บข้อมูลรูปไซน์หนึ่งไซเคิลจำนวน 2^8 หรือ 256 ข้อมูลคั้งนั้นข้อมูลแต่ละตำแหน่งอยู่ห่างกัน 1.406 องศา ข้อมูลที่จะเก็บในหน่วยความจำนี้เก็บอยู่ในรูปของเลขฐานสิบหก ซึ่งสามารถคำนวณหาค่าข้อมูลเหล่านี้จากสมการ 3.18

$$V_M \sin \omega t = \frac{V_{ref} R_0}{R_{14}} \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right) - \frac{V_{ref} R_0}{R_B} \quad (3.18)$$

เมื่อ V_M คือ แรงดันสูงสุดคลื่นไซน์

V_{ref} คือ แรงดันไฟฟ้ากระแสตรงซึ่งเป็นแรงดันอ้างอิง

$A_1 - A_8$ คือ ข้อมูลที่คำนวณได้เมื่อแปลงเป็นเลขฐาน 2

R_0, R_{14}, R_B คือ ค่าความต้านทาน โดยที่ $R_B = 2R_{14}$

ค่าของข้อมูลทั้ง 256 ข้อมูลตามตำแหน่งที่อยู่ใน อิพรอม การสร้างสัญญาณอ้างอิงโดยการเก็บค่าไว้ในหน่วยความจำแล้วใช้การอ้างอิงแอดเดรสเพื่อเรียกข้อมูลออกมาใช้งานเป็นวิธีการของการเปิดตาราง (look-up table) การอ้างอิงแอดเดรสจะใช้ไอซีเบอร์ 4516 ซึ่งเป็น 8 bit up / down counter เป็นตัวนับสัญญาณนาฬิกา ในการนับนี้จะนับขึ้นจาก 0 ถึง 255 หรือนับลงจาก 255 ถึง 0 ซึ่งเป็นการนับคลื่นอ้างอิงครบหนึ่งไซเคิล ตัวนับจะมีการรีเซ็ตแล้วกลับมาเริ่มนับใหม่เพื่อสร้างคลื่นอ้างอิงไซเคิลถัดไป ในการออกแบบถ้าต้องการสัญญาณไซน์มีความถี่จาก 0 – 100 Hz จะต้องใช้สัญญาณในการออกสเตลท ประมาณ 0-26.5 KHz โดยประมาณ ที่เอาท์พุทของอิพรอม เป็นสัญญาณคี่จิตอลจึงต้องเปลี่ยนเป็นสัญญาณอะนาล็อกของรูปไซน์โดยใช้ DAC ไอซีเบอร์ 1408 ที่สามารถควบคุม voltage command เพื่อปรับเปลี่ยนแอมพลิจูดของคลื่น ไซน์ได้ และสัญญาณอะนาล็อกรูปไซน์ที่จะต้องผ่านวงจร current to voltage converter เพื่อเปลี่ยนสัญญาณอะนาล็อกที่อยู่ในรูปกระแสให้เป็นแรงดันที่เป็นคลื่น ไซน์สามารถนำไปใช้งานได้

คั้งนั้นสัญญาณ ไซน์ที่สร้างจากวงจรนี้สามารถปรับเปลี่ยนความถี่ได้โดยการปรับเปลี่ยนแรงดันไฟตรงที่แทน frequency command ที่ VCO ในขณะเดียวกัน แอมพลิจูดของสัญญาณ ไซน์ ก็สามารถปรับเปลี่ยนได้ โดยการเปลี่ยนแปลงแรงดันกระแสตรงที่ V_{ref} ของ

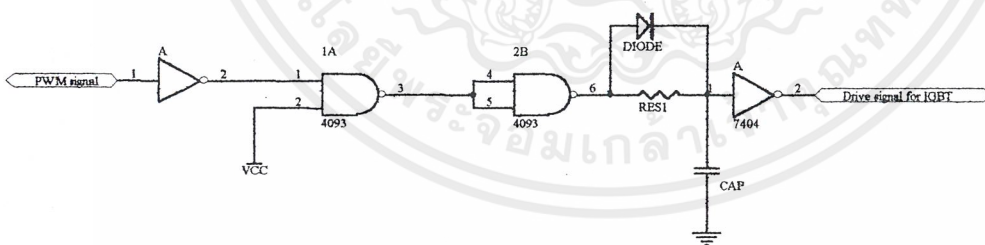
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DAC ซึ่งก็คือ voltage command V_f ลักษณะของสัญญาณ ไซน์ที่สร้างขึ้นนี้จึงเป็นแบบ VVVF ในทำนองเดียวกันที่เฟส B และเฟส C ของสัญญาณ ไซน์ก็มีการเก็บข้อมูลที่มีค่าเหมือนเฟส A เพียงแต่มีการเลื่อนตำแหน่งไปจากเฟส A เท่ากับ 120 องศา และ 240 องศาตามลำดับ ส่วนสัญญาณควบคุมต่าง ๆ ก็เป็นสัญญาณเดียวกันกับเฟส A นอกจากนี้ การกลับเฟส ซีควเรนซ์ของสัญญาณ ไซน์ทำได้โดยอาศัย forward/reverse command ของ counter มีประโยชน์ในการกลับเฟสหรือเปลี่ยนทิศการหมุนของมอเตอร์เหนี่ยวนำ

3.5.4 วงจรล๊อคเอาท์ (Lockout circuit)

เป็นวงจรที่แยกสัญญาณที่จะนำไปควบคุมสวิตช์ตัวบนและตัวล่างในกึ่งเดียวกันตามรูป โดยมีการสร้างเดดไทม์ (dead time) ซึ่งเป็นการป้องกันไม่ให้สวิตช์ทั้งสองตัวทำงานพร้อมกันขณะที่มีการสับเปลี่ยนช่วงการนำกระแสทำให้เกิดการลัดวงจรในกึ่งทำให้สวิตช์เกิดการเสียหายได้ หลักการสร้างเดดไทม์ทำได้โดยการหน่วงสัญญาณการนำกระแสของสวิตช์แต่ละตัวออกไปเท่ากับ t_d ดังแสดงในรูป

ในทางทฤษฎีพบว่าถ้าค่าเดดไทม์สูงเกินไปจะทำให้แรงดันมูลฐานมีค่าลดลงไปจากเดิมและมีผลทำให้ฮาร์โมนิกสั่นคืบต่ำมีค่าสูงขึ้น ดังนั้นการกำหนดค่าเดดไทม์ต้องมีค่าที่เหมาะสมซึ่งจะขึ้นอยู่กับค่า t_r, t_s ของสวิตช์ซึ่งจากการทดลองเลือกค่าที่เหมาะสมได้ประมาณ $3\mu\text{s}$ ซึ่งสามารถตั้งค่าได้จากวงจร RC ที่อยู่ในรูปที่ 3.9



รูปที่ 3.9 แสดงวงจรล๊อคเอาท์ที่ใช้

3.5.6 วงจรขับเกท (Gate drive circuit)

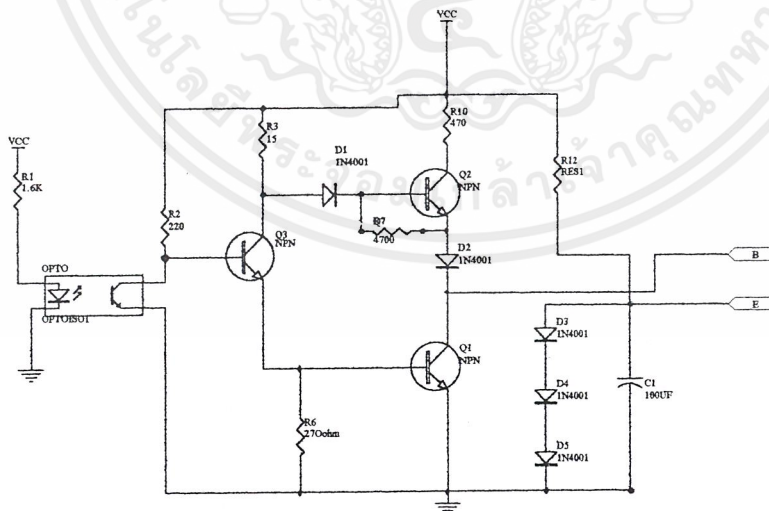
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มากเพียงพอที่จะทำให้เพาเวอร์สวิตช์ซึ่งทำงานอยู่ในย่านอิ่มตัว(saturate)จากการศึกษาพบว่า กระแสที่อยู่ในย่าน 500-700 mA ดังนั้นวงจรขับเคลื่อนโดยส่วนใหญ่จะมีวงจรคาร์ลิงตันเพื่อทำหน้าที่ขยายกระแสให้สูงขึ้น โดยวงจรขับเคลื่อนส่วนใหญ่ประกอบด้วย

1. ส่วนแยกกราวด์ระหว่างวงจรควบคุมและวงจรถูกำลัง เพื่อป้องกันการรบกวน และเป็นอันตรายจากไฟแรงดันสูงจากวงจรถูกำลัง โดยใช้ออปโตคัปเปิล(opto couple)ในที่นี้ใช้ ไอซีเบอร์ 4N25 และมีการต่อวงจรช่วยในลักษณะที่เพิ่มขีดความสามารถในด้านความเร็ว และให้มีการเลื่อนเฟสระหว่างสัญญาณอินพุตและเอาต์พุตให้น้อยที่สุด

2. ส่วนของการให้กระแสไหลย้อนกลับโดยใช้ไดโอด D2-D4 แรงในการหยุดนำกระแสให้เร็วขึ้น

จากรูปที่ 3.10 เมื่อสัญญาณ พี คับบิว เอ็ม เข้ามาที่ออปโตคัปเปิลโดยมี R1 ทำหน้าที่จำกัดกระแสให้กับออปโตคัปเปิล กระแสที่ไหลเข้าออปโตคัปเปิลจะไปไบอัสให้แอลอีดี (LED) ที่อยู่ในออปโตคัปเปิลติดและดับตามสัญญาณพี คับบิว เอ็ม ที่ป้อนเข้าไป เมื่อแอลอีดี ติด โฟโตทรานซิสเตอร์(Phototransister)ที่อยู่ภายใน ไอซีได้รับการไบอัสให้เกิดการนำกระแส และสัญญาณเอาต์พุตที่ได้จะถูกนำไปขยายสัญญาณ โดยใช้ทรานซิสเตอร์เบอร์ BD139 สัญญาณที่ได้จะผ่านวงจรคาร์ลิงตันเพื่อทำหน้าที่ขยายกระแสให้สูงขึ้นพอที่จะนำไปขับเพาเวอร์สวิตช์ซึ่งได้โดยสัญญาณที่ได้เป็นสัญญาณพีคับบิวเอ็ม 3 ระดับ(บวก กราวด์และลบ) ทั้งนี้เพื่อให้แรงดันคิซึลบททำให้เพาเวอร์สวิตช์ซึ่งหยุดนำกระแสได้เร็วขึ้นโดยใช้ไดโอด D2-D4 นั้นเอง



รูปที่ 3.10 แสดงวงจรขับอุปกรณ์ตัด-ต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

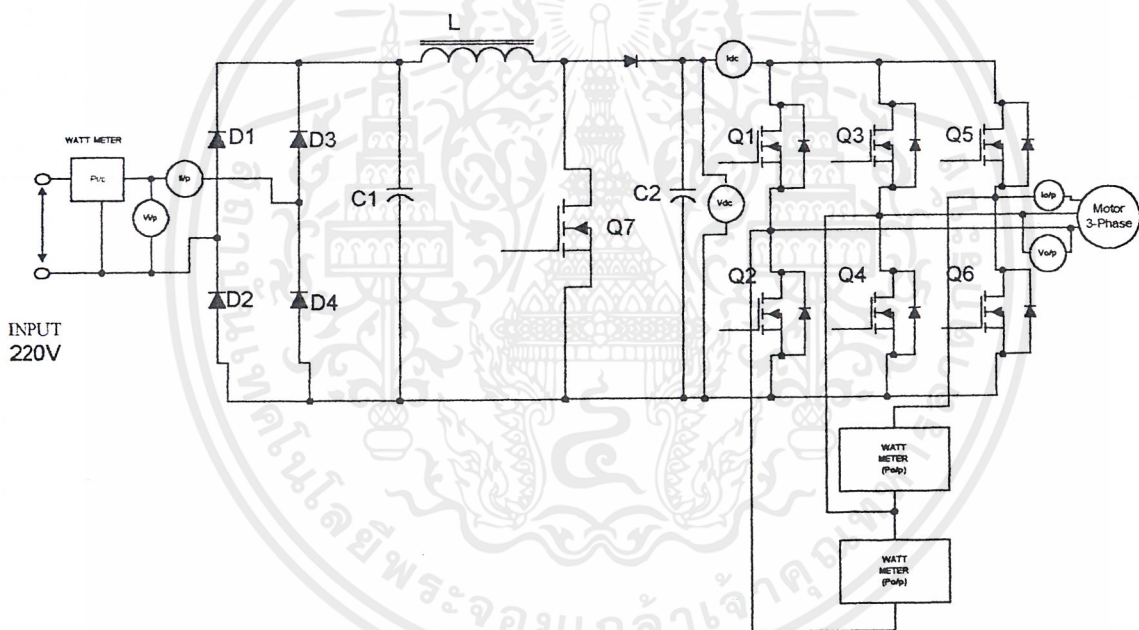
3.6 วงจรกำลังในส่วนของวงจรอินเวอร์เตอร์(Inverter)

วงจรในส่วนนี้จะทำหน้าที่แปลงไฟกระแสตรงให้กลายเป็นไฟกระแสสลับ โดยจะรับไฟกระแสตรงจากวงจรระดับแรงดันแล้วจะมีการสับสวิทช์ทั้ง 6 ตัว โดยรับสัญญาณขับจากวงจรขับ ซึ่งวงจรขับนี้จะมีการรับสัญญาณ พี คับบีว เอ็ม จากชุดสร้างสัญญาณPWM สัญญาณแรงดันเอาท์พุทที่ได้จากชุดอินเวอร์เตอร์นี้จะเป็นสัญญาณพี คับบีว เอ็มตามจังหวะของสวิทช์ทั้ง 6 ตัว พิกัดแรงดันของสวิทช์ทั้ง 6 ตัวจะขึ้นกับระดับแรงดันไฟฟ้ากระแสตรงที่รับจากชุดวงจรระดับแรงดันส่วนพิกัดกระแสจะขึ้นกับ โหลดที่เราจะออกแบบ ซึ่งโหลดในโครงการนี้เป็นมอเตอร์เหนี่ยวนำขนาด 1 แรงม้าซึ่งก็ต้องคำนึงถึงกระแสขณะที่มอเตอร์เริ่มเดินด้วยซึ่งก็จะใช้ในการเลือกขนาดกระแสของอุปกรณ์ที่ใช้เป็นสวิทช์ของอินเวอร์เตอร์ทั้ง 6 ตัว ส่วนชนิดของอุปกรณ์ที่ใช้เป็นสวิทช์ในโครงการนี้เป็น ไอจีบีที เนื่องจากการออกแบบในส่วนของสัญญาณPWMที่ใช้ประมาณ 5KHZ ระดับกำลังที่จ่ายให้กับมอเตอร์ประมาณ 1 แรงม้า ซึ่งจะเห็นว่าระดับกำลังและความถี่ที่ใช้ระดับนี้ควรจะเลือก ไอจีบีที เป็นสวิทช์(จริงแล้วใช้มอสเฟทก็ได้)จะเหมาะที่สุด นอกจากนี้แล้วการเลือก ไอจีบีที ก็เพราะข้อดีของ ไอจีบีที ตามที่กล่าวมาแล้วในบทที่ 1 ทฤษฎีของ ไอจีบีที ส่วนค่าของไดโอดที่ต่อขนานอุปกรณ์เพื่อป้องกันการไหลกลับคืนของพลังงานตอนที่หยุดการทำงานของอินเวอร์เตอร์

บทที่ 4

การทดลองและผลการทดลอง

อินเวอร์เตอร์เครื่องต้นแบบที่ได้ออกแบบสร้างขึ้นโดยเทคนิคเคลด้ามีอคแบบอะซิงโครนัสและมีการเพิ่มวงจรถ่ายระดับแรงดันไปในส่วนของดีซีลิคด้วย สามารถนำไปขับเครื่องมอเตอร์เหนี่ยวนำขนาด 1 แรงม้า 4 โพลได้จริงและมีการทดสอบเพื่อหาคุณสมบัติและและคุณลักษณะของมอเตอร์พร้อมทั้งมีการเปรียบเทียบข้อดีข้อเสียกับอินเวอร์เตอร์ที่ใช้งานทั่วไปที่ไม่มีวงจรถ่ายระดับแรงดัน โดยวงจรที่ทดลองจะต่อวงจรการทดลองและเครื่องมือวัดดังรูปที่ 4.1



รูปที่ 4.1 แสดงวงจรการทดลองและการต่อเครื่องมือวัด

4.1 การทดลองอินเวอร์เตอร์ไปขับมอเตอร์เหนี่ยวนำเพื่อดูพฤติกรรมของมอเตอร์และอินเวอร์เตอร์

การทดลองนี้จะทำการทดลอง โดยนำอินเวอร์เตอร์ไปขับมอเตอร์เหนี่ยวนำและบันทึกค่ากระแส แรงดันทั้งทางด้านอินพุตและเอาต์พุตพร้อมทั้งรูปกระแสแรงดันทั้งทางด้านอินพุตและเอาต์พุต โดยต่อวงจรการทดลองดังรูปที่ 4.1 และมีการเปลี่ยน โหลดที่ค่าต่างๆ โดยค่าต่างๆที่ได้จากการทดลองจะบันทึกในตารางที่ 4.1

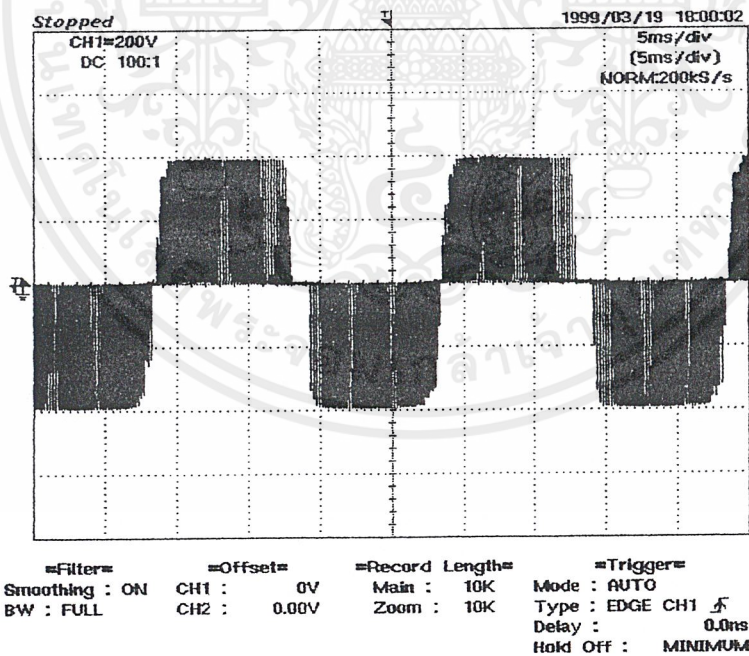
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาท์พุท โดยต่อวงจรการทดลองดังรูปที่ 4.1 และมีการเปลี่ยนโหลดที่ค่าต่างๆ โดยค่าต่างๆ ที่ได้จากการทดลองจะบันทึกในตารางที่ 4.1

แรงบิด เอาท์พุท (N-M)	แรงดัน อินพุท (V)	กระแส อินพุท (A)	กำลังทาง ด้านอิน พุท(W)	กระแสดี ซีลิงค์ (A)	แรงดันดี ซีลิงค์ (V)	แรงดัน เอาท์พุท (V)	ความเร็ว รอบ (RMS)
0.36	220	1.6	160	0.59	375	200	1388
0.66	220	1.95	210	0.75	375	200	1382
0.95	220	2.3	280	0.9	375	200	1378
1.32	220	1.15	330	2.4	375	200	1364

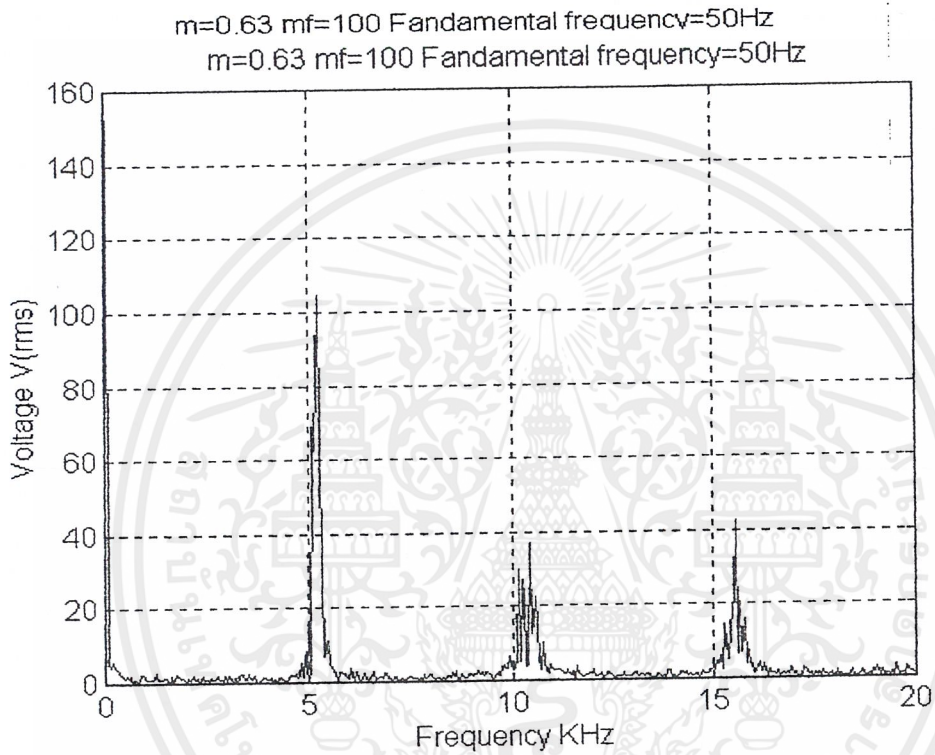
หมายเหตุ ค่าในตารางเป็นค่าที่อ่านจากมิเตอร์เข็มทำให้ไม่แน่นอนอนนัก

ตารางที่ 4.1 แสดงค่าต่างๆ ที่ได้จากการทดลองจ่ายโหลดมอเตอร์



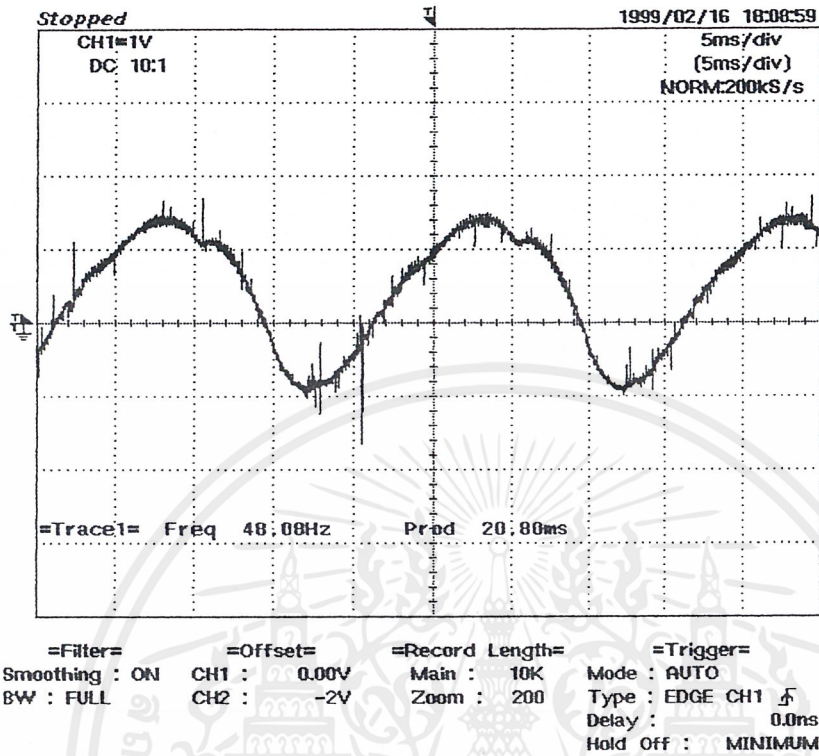
รูปที่ 4.2 แสดงรูปสัญญาณแรงดันที่วัดจริงจากการทดลองขับมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 สเปกตรัมของแรงดันเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 กระแสเอาต์พุทของอินเวอร์เตอร์

4.2 การทดลองการขับมอเตอร์ที่ความถี่ต่างๆแรงดันที่ช่วงแรงบิดที่

การทดลองนี้จะทดลองขับมอเตอร์ขณะที่ไม่มีโหลดแล้วเปลี่ยนความถี่ พร้อมทั้งบันทึกค่าความถี่ แรงดัน ความเร็วของมอเตอร์ เพื่อดูว่าอินเวอร์เตอร์สามารถเปลี่ยนความถี่และแรงดันไปด้วยกันในย่านๆหนึ่ง โดยค่าต่างๆที่ได้ดังตารางที่4.2

ความถี่(HZ)	10	20	30	40	50
แรงดัน(V)	124	147.5	171.4	198.7	220
ความเร็ว (RPM)	196	595	892	1149	1462

ตารางที่4.2แสดงแรงดันที่จ่ายให้กับมอเตอร์(4 โพล)ที่เปลี่ยนตามความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

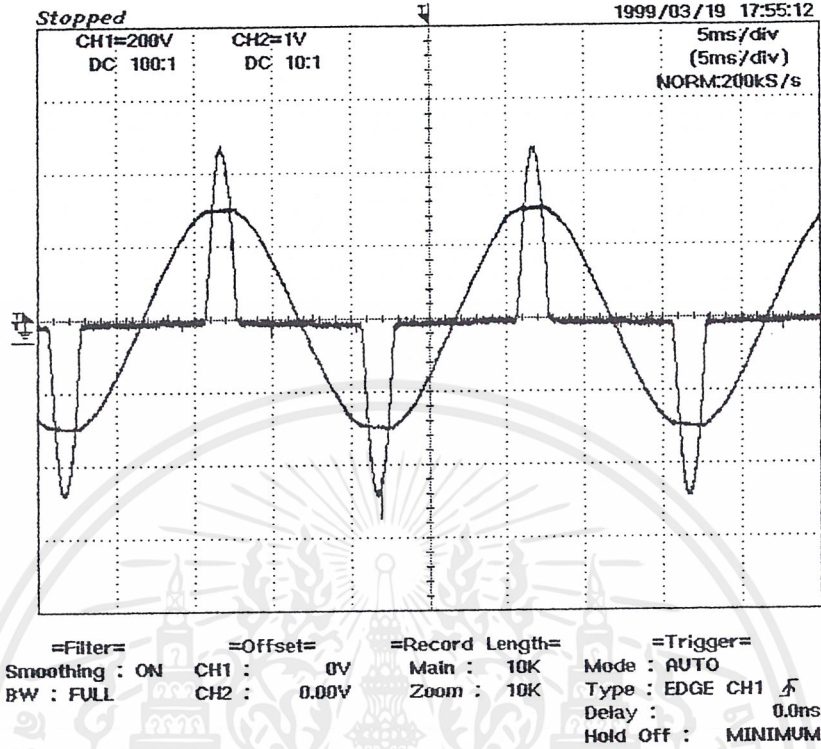
4.3 การทดลองอินเวอร์เตอร์แบบมีวงจรระดับแรงดันและไม่มีวงจรระดับแรงดัน ในการทดลองนี้จะทดลองนำอินเวอร์เตอร์ไปขับมอเตอร์เหนี่ยวนำที่กำลังเอาต์พุทของมอเตอร์เท่ากัน เปรี่เช่นมีอดเท่ากัน แล้วบันทึกค่ากระแส แรงดัน กำลังทั้งทางด้านอินพุทและเอาต์พุทค่าต่างๆจะแสดงดังตารางที่ 4.3 พร้อมทั้งบันทึกรูปภาพกระแสแรงดันด้วย โดยการทดลองจะทดลองแบบมีวงจรระดับแรงดันและไม่มีวงจรระดับแรงดัน เพื่อที่จะนำค่าต่างๆมาเปรียบเทียบกันว่าแบบไหนมีผลดีผลเสียอย่างไรและหาข้อแตกต่าง

	$V_{i/p}$ (volt)	$I_{i/p}$ (Amp)	$I_{1i/p}$ (Amp)	$I_{\theta i/p}$ (Amp)	$P_{i/p}$ (Watt)	PF input	I_{dc} (Amp)
Boost	220	1.11	0.66	0.55	230	0.942	0.4
No-Boost	220	1.8	0.64	1.16	240	0.606	0.65

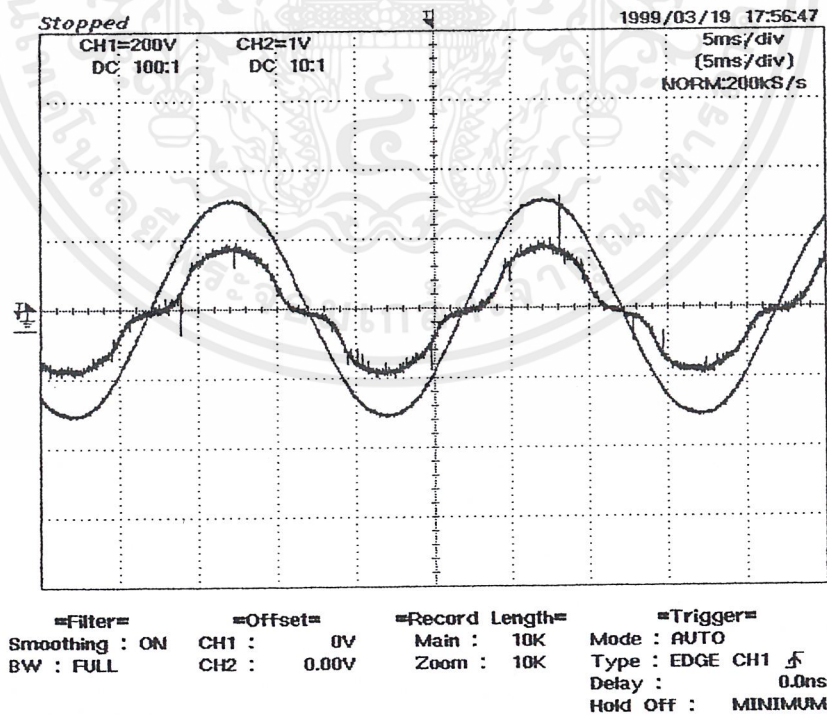
	V_{dc} (volt)	$I_{o/p}$ (Amp)	$P_{o/p}$ 3เฟส (Watt)	$V_{o/p}$ (L-L) (volt)
Boost	380	1.21	190	220
No-Boost	280	1.5	190	220

ตารางที่ 4.3 แสดงค่าต่างๆที่กำลังเอาต์พุทเท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

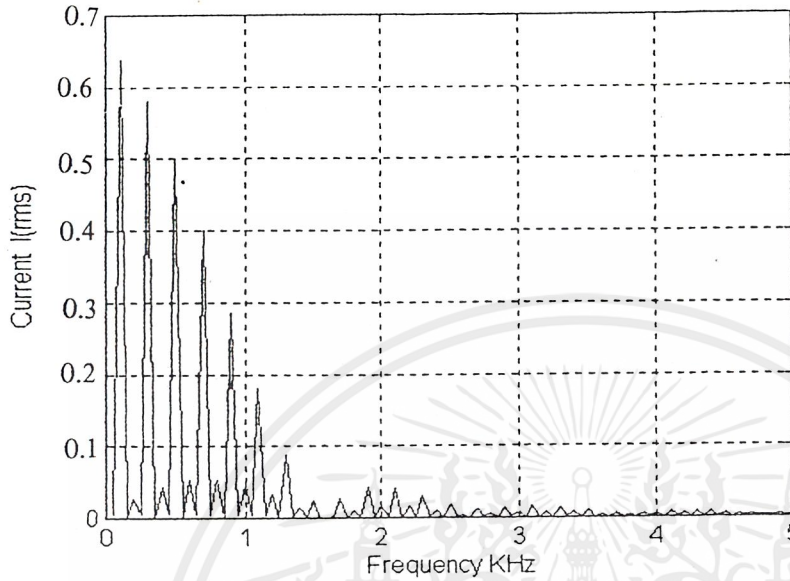


รูปที่ 4.5 สัญญาณกระแสและแรงดันทางด้านอินพุทขณะไม่มีวงจรระดับแรงดัน

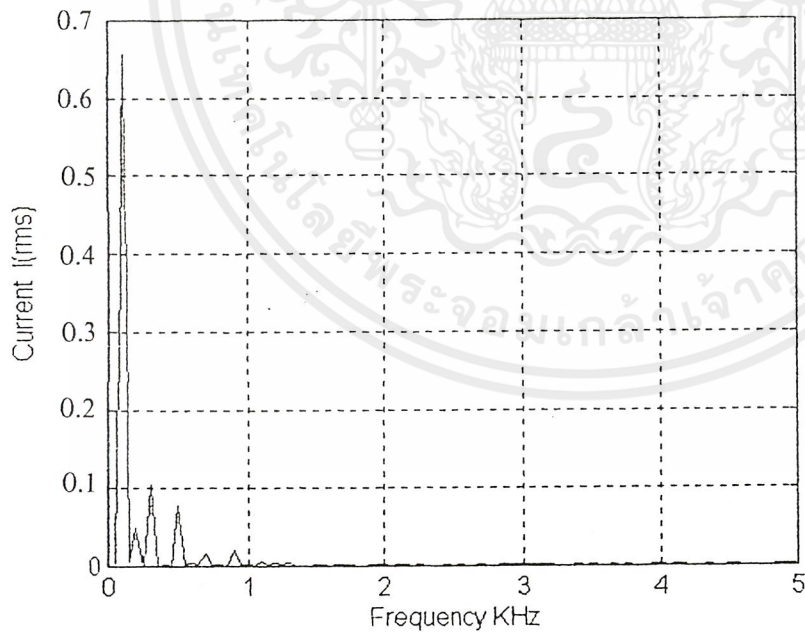


รูปที่ 4.6 สัญญาณกระแสและแรงดันทางด้านอินพุทขณะมีวงจรระดับแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

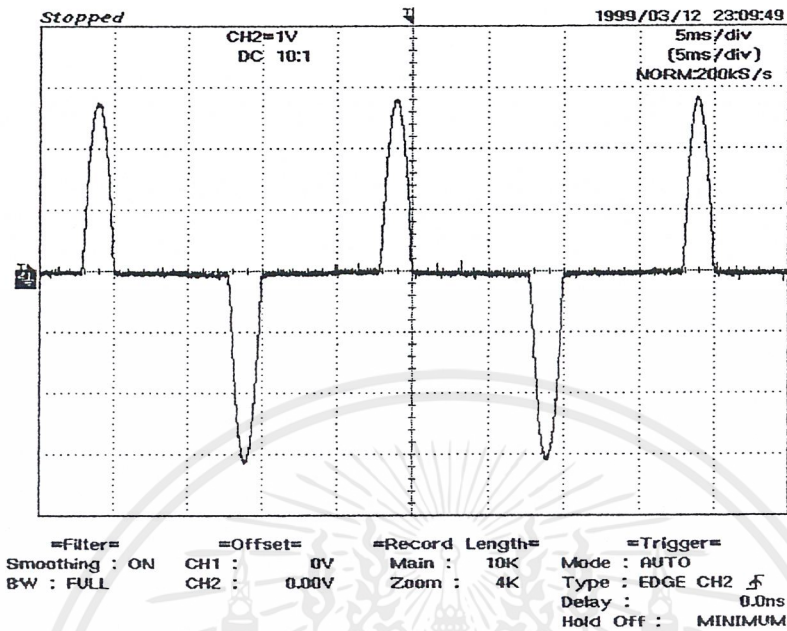


รูปที่ 4.7 สเปกตรัมของสัญญาณกระแสอินพุทขณะไม่มีวงจรระดับแรงดัน

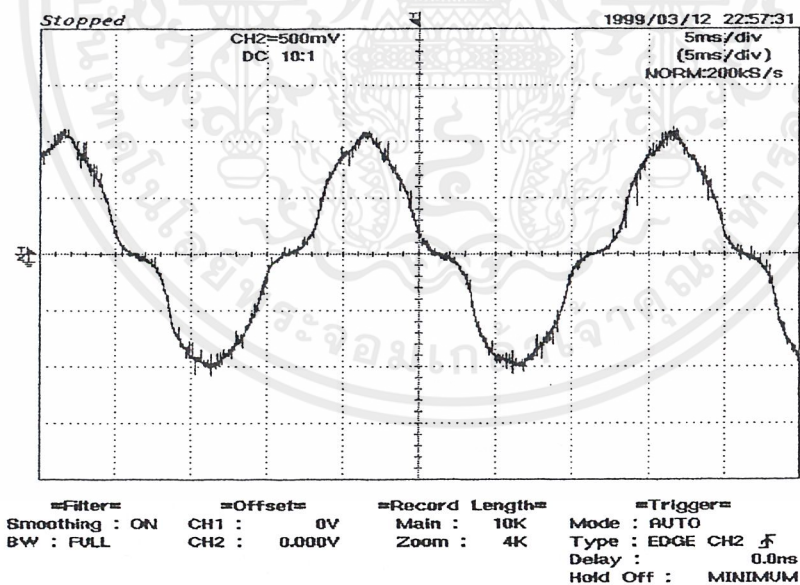


รูปที่ 4.8 สเปกตรัมของสัญญาณกระแสทางอินพุทขณะมีวงจรระดับแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 สัญญาณกระแสอินพุทขณะไม่มีวงจรระดับแรงดัน



รูปที่ 4.10 สัญญาณกระแสอินพุทขณะมีวงจรระดับแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุปและวิจารณ์ผลการทดลอง

วิจารณ์

จากการทดลองอินเวอร์เตอร์สามเฟสแบบมีวงจรระดับแรงดันสามารถนำไปใช้ขับโหลดมอเตอร์เหนี่ยวนำสามเฟสได้ผลเป็นที่น่าพอใจพอสมควร ซึ่งผลที่ได้ก็เป็นไปตามทฤษฎีคือสามารถช่วยให้ค่าเพาเวอร์แฟคเตอร์ดีขึ้นจริง ลดผลกระแสฮาร์โมนิกได้

ในส่วนของอินเวอร์เตอร์ที่ใช้เทคนิคการสร้างโดยใช้ไซน์บวกรหัสโมนิคส์มาเปรียบเทียบกับสัญญาณสามเหลี่ยมเกิดเป็นพีคดับทิว เอ็ม ขึ้นมาสามารถนำไปขับมอเตอร์ได้จริงและยังคงรักษาคุณลักษณะการทำงานของมอเตอร์ไว้ได้ อินเวอร์เตอร์สามารถทำงานที่ช่วงแรงบิดคงที่ (V/F) ในช่วงๆหนึ่ง

ส่วนของวงจรระดับแรงดันที่ใส่เข้าไปส่งผลทำให้ค่าเพาเวอร์แฟคเตอร์ดีขึ้นจริงและยังรักษาระดับแรงดันทางด้านคิซึลิ่งค์ให้คงที่ด้วย ในการทำให้ค่าเพาเวอร์แฟคเตอร์ดีขึ้นส่งผลกระทบจากผลของฮาร์โมนิกส์ดีขึ้น จากผลการทดลองที่มีการนำค่ากระแสมากระจายฮาร์โมนิกส์แล้วเปรียบเทียบกันจะเห็นได้ชัดเจนว่าดีขึ้นจริง

แต่อินเวอร์เตอร์เครื่องนี้ยังมีบางส่วน คือในเรื่องของระบบป้องกันและการแสดงผลยังไม่ดีนักและส่วนของวงจรระดับแรงดันที่ใส่เพิ่มเข้ามายังทำให้เป็นการเพิ่มการสูญเสียขึ้นอีกด้วยคือเพาเวอร์แฟคเตอร์ดีขึ้นแต่กำลังก็มีขึ้นไม่มากนัก

ปัญหาที่สำคัญอีกอย่างคือการทดลองและวัดค่าต่างๆผลที่ได้ออกมายังไม่ดีนักคือค่าที่ได้ไม่เที่ยงตรงนักผลจากมิเตอร์ที่ใช้เป็นแบบเข็มสัญญาณที่วัดไม่ใช่ไซน์และบางทีก็ไม่ใช่ความถี่ที่ 50Hz ทำให้ค่าที่ได้ไม่แน่นอน

ข้อเสนอแนะ

- ควรมีการเปลี่ยนแปลงระบบอินเวอร์เตอร์จากการใช้เทคนิคการมอดูเลตที่เป็นแบบอะนาล็อกมาเป็นแบบดิจิทัลที่ได้สัญญาณออกมาแน่นอนและค่าแรงดันแต่ละเฟสแน่นอนขึ้น
- ควรมีการเพิ่มระบบป้องกันและการแสดงผลให้ดีขึ้น
- ในส่วนของวงจรระดับแรงดันควรมีการปรับปรุงเพื่อลดการสูญเสียให้น้อยลงเช่น เปลี่ยนความถี่ที่ใช้สวิทช์หรือปรับปรุงวงจรสับเบอร์เป็นคีน
- ในการใช้งานในส่วนของวงจรระดับแรงดันอาจนำไปจ่ายโหลดอื่นก็ได้ตาม

ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุป

การวิจัยในการนำวงจรระดับแรงดันและเทคนิคการมอดโดยใช้โซ่บวกลงโมนิคส์ ที่มาใช้กับอินเวอร์เตอร์นั้นสามารถนำไปจับมอเตอร์เหนี่ยวนำสามเฟสได้จริงและข้อดีที่สำคัญของอินเวอร์เตอร์คือ

-ผลของเพอร์เวอร์แฟคเตอร์ดีขึ้นทำให้ลดผลของฮาร์โมนิคส์ให้ดีขึ้นทำให้ส่งผลดีให้กับระบบเช่นลดขนาดหม้อแปลงที่ใช้ลง ลดการลบกวนประสิทธิภาพดีขึ้นเป็นต้น

-รักษาระดับแรงดันทางด้านซีลิ่งให้คงที่ไม่ว่าแรงดันอินพุทและโหลดเปลี่ยนแปลงไปเท่าใด(ในย่านที่ออกแบบ)

-ในส่วนของอินเวอร์เตอร์สามารถลดการสูญเสียเนื่องจากการสวิตซ์ลงไปได้ถึงอย่างไรก็ตามในส่วนของวงจรระดับแรงดันนั้นมันก็มีการเพิ่มการสูญเสียไปด้วยส่วนหนึ่งและระบบการป้องกันและแสดงผลก็ยังไม่ดีนัก

จึงขอสรุปได้ว่าการวิจัยสามารถทำได้ตามเป้าหมายที่วางไว้พอสมควรแต่ควรมีการศึกษาและพัฒนาส่วนที่บกพร่องต่อไป

ภาคผนวก ก

ข้อมูลที่เก็บใน EPROM

EPROM A

ADDRESS	DATA
0000	80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1
0011	B3 B6 B9 BC BF C1 C4 C7 C9 CC CED1 D3 D5 D8 DA DC
0022	DE E0 E2 E4 E6 E8 EA EC ED EF F0 F2 F3 F5 F6 F7 F8
0033	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
0044	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 F0
0055	EF EF F0 F2 F3 F5 F6 F7 F8 F9 FA FB FC FC FD FE FE
0066	FF FF FF FF FF FF FF FF FF FF FF FE FE FD FC FC FB
0077	FA F9 F8 F7 F6 F5 F3 F2 F0 EF ED EC EA E8 E6 E4 E2
0088	E0 DE DC DA D8 D5 D3 D1 CE CC C9 C7 C4 C1 BF BC B9
0099	B6 B3 B1 AE AB A8 A5 A2 9F 9C 99 96 92 8F 8C 89 86
00AA	83 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
00BB	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
00CC	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
00DD	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
00EE	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
00FF	80

EPROM B

ADDRESS	DATA
0000	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0011	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0022	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0033	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0044	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0055	80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1
0066	B3 B6 B9 BC BF C1 C4 C7 C9 CC CED1 D3 D5 D8 DA DC
0077	DE E0 E2 E4 E6 E8 EA EC ED EF F0 F2 F3 F5 F6 F7 F8
0088	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
0099	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 F0
00AA	EF EF F0 F2 F3 F5 F6 F7 F8 F9 FA FB FC FC FD FE FE
00BB	FF FF FF FF FF FF FF FF FF FF FF FE FE FD FC FC FB
00CC	FA F9 F8 F7 F6 F5 F3 F2 F0 EF ED EC EA E8 E6 E4 E2
00DD	E0 DE DC DA D8 D5 D3 D1 CE CC C9 C7 C4 C1 BF BC B9
00EE	B6 B3 B1 AE AB A8 A5 A2 9F 9C 99 96 92 8F 8C 89 86
00FF	83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EPROM C

ADDRESS	DATA
0000	EF F0 F2 F3 F5 F6 F7 F8 F9 FA FB FC FC FD FE FE FF
0011	FF FF FF FF FF FF FF FF FF FF FE FE FD FC FC FB FA
0022	F9 F8 F7 F6 F5 F3 F2 F0 EF ED EC EA E8 E6 E4 E2 E0
0033	DE DC DA D8 D5 D3 D1 CE CC C9 C7 C4 C1 BF BC B9 B6
0044	B3 B1 AE AB A8 A5 A2 9F 9C 99 96 92 8F 8C 89 86 83
0055	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0066	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0077	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0088	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
0099	80 80 80 80 80 80 80 80 80 80 80 80 80 80 80 80
00AA	80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1
00BB	B3 B6 B9 BC BF C1 C4 C7 C9 CC CE D1 D3 D5 D8 DA DC
00CC	DE E0 E2 E4 E6 E8 EA EC ED EF F0 F2 F3 F5 F6 F7 F8
00DD	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
00EE	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 F0
00FF	EF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข
 ข้อมูลเกี่ยวกับไอซีที่ใช้ในโครงการนี้



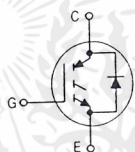
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
 SEMICONDUCTOR TECHNICAL DATA

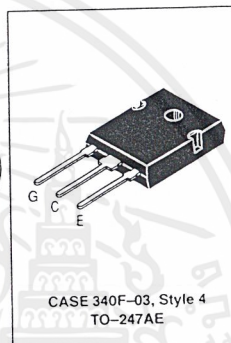
Designer's™ Data Sheet
Insulated Gate Bipolar Transistor
with Anti-Parallel Diode
N-Channel Enhancement-Mode Silicon Gate

This Insulated Gate Bipolar Transistor (IGBT) is co-packaged with a soft recovery ultra-fast rectifier and uses an advanced termination scheme to provide an enhanced and reliable high voltage-blocking capability. Short circuit rated IGBT's are specifically suited for applications requiring a guaranteed short circuit withstand time such as Motor Control Drives. Fast switching characteristics result in efficient operation at high frequencies. Co-packaged IGBT's save space, reduce assembly time and cost.

- Industry Standard High Power TO-247 Package with Isolated Mounting Hole
- High Speed E_{off} : 160 μ s per Amp typical at 125°C
- High Short Circuit Capability - 10 μ s minimum
- Soft Recovery Free Wheeling Diode is included in the package
- Robust High Voltage Termination
- Robust RBSOA


MGW12N120D

Motorola Preferred Device

 IGBT & DIODE IN TO-247
 12 A @ 90°C
 20 A @ 25°C
 1200 VOLTS
 SHORT CIRCUIT RATED

MAXIMUM RATINGS ($T_J = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	V_{CES}	1200	Vdc
Collector-Gate Voltage ($R_{GE} = 1.0 \text{ M}\Omega$)	V_{CGR}	1200	Vdc
Gate-Emitter Voltage — Continuous	V_{GE}	-20	Vdc
Collector Current — Continuous @ $T_C = 25^\circ\text{C}$	I_{C25}	20	Adc
— Continuous @ $T_C = 90^\circ\text{C}$	I_{C90}	12	
— Repetitive Pulsed Current (1)	I_{CM}	40	Apk
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	123 0.98	Watts W/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to 150	°C
Short Circuit Withstand Time ($V_{CC} = 720 \text{ Vdc}, V_{GE} = 15 \text{ Vdc}, T_J = 125^\circ\text{C}, R_G = 20 \Omega$)	t_{sc}	10	μ s
Thermal Resistance — Junction to Case — IGBT	$R_{\theta JC}$	1.0	°C/W
— Junction to Case — Diode	$R_{\theta JC}$	1.4	
— Junction to Ambient	$R_{\theta JA}$	45	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 5 seconds	T_L	260	°C
Mounting Torque, 6-32 or M3 screw		10 lb•in (1.13 N•m)	

(1) Pulse width is limited by maximum junction temperature. Repetitive rating.

Designer's Data for "Worst Case" Conditions — The Designer's Data Sheet permits the design of most circuits entirely from the information presented. SOA Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

Preferred devices are Motorola recommended choices for future use and best overall value.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MGW12N120D

ELECTRICAL CHARACTERISTICS ($T_J = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Collector-to-Emitter Breakdown Voltage ($V_{GE} = 0\text{ Vdc}$, $I_C = 25\ \mu\text{Adc}$) Temperature Coefficient (Positive)	BV_{CES}	1200 —	— 870	— —	Vdc mV/°C
Zero Gate Voltage Collector Current ($V_{CE} = 1200\text{ Vdc}$, $V_{GE} = 0\text{ Vdc}$) ($V_{CE} = 1200\text{ Vdc}$, $V_{GE} = 0\text{ Vdc}$, $T_J = 125^\circ\text{C}$)	I_{CES}	— —	— —	100 2500	μAdc
Gate-Body Leakage Current ($V_{GE} = \pm 20\text{ Vdc}$, $V_{CE} = 0\text{ Vdc}$)	I_{GES}	—	—	250	nAdc
ON CHARACTERISTICS (1)					
Collector-to-Emitter On-State Voltage ($V_{GE} = 15\text{ Vdc}$, $I_C = 5.0\text{ Adc}$) ($V_{GE} = 15\text{ Vdc}$, $I_C = 5.0\text{ Adc}$, $T_J = 125^\circ\text{C}$) ($V_{GE} = 15\text{ Vdc}$, $I_C = 10\text{ Adc}$)	$V_{CE(on)}$	— — —	2.71 3.78 3.72	3.37 — 4.42	Vdc
Gate Threshold Voltage ($V_{CE} = V_{GE}$, $I_C = 1.0\text{ mAdc}$) Threshold Temperature Coefficient (Negative)	$V_{GE(th)}$	4.0 —	6.0 10	8.0 —	Vdc mV/°C
Forward Transconductance ($V_{CE} = 10\text{ Vdc}$, $I_C = 10\text{ Adc}$)	g_{fe}	—	12	—	Mhos
DYNAMIC CHARACTERISTICS					
Input Capacitance	C_{ies}	—	1003	—	pF
Output Capacitance	C_{oes}	—	126	—	pF
Transfer Capacitance	C_{res}	—	106	—	
SWITCHING CHARACTERISTICS (1)					
Turn-On Delay Time	$t_{d(on)}$	—	74	—	ns
Rise Time	t_r	—	83	—	
Turn-Off Delay Time	$t_{d(off)}$	—	76	—	
Fall Time	t_f	—	231	—	mJ
Turn-Off Switching Loss	E_{off}	—	0.55	1.33	
Turn-On Switching Loss	E_{on}	—	1.21	1.88	
Total Switching Loss	E_{ts}	—	1.76	3.21	ns
Turn-On Delay Time	$t_{d(on)}$	—	66	—	
Rise Time	t_r	—	87	—	
Turn-Off Delay Time	$t_{d(off)}$	—	120	—	
Fall Time	t_f	—	575	—	
Turn-Off Switching Loss	E_{off}	—	1.49	—	
Turn-On Switching Loss	E_{on}	—	2.37	—	
Total Switching Loss	E_{ts}	—	3.86	—	mJ
Gate Charge	Q_T	—	29	—	
	Q_1	—	13	—	
	Q_2	—	12	—	nC
DIODE CHARACTERISTICS					
Diode Forward Voltage Drop ($I_{EC} = 5.0\text{ Adc}$) ($I_{EC} = 5.0\text{ Adc}$, $T_J = 125^\circ\text{C}$) ($I_{EC} = 10\text{ Adc}$)	V_{FEC}	— — —	2.26 1.37 2.86	3.32 — 4.18	Vdc

(1) Pulse Test: Pulse Width $\leq 300\ \mu\text{s}$, Duty Cycle $\leq 2\%$.

(continued)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MGW12N120D

ELECTRICAL CHARACTERISTICS — continued ($T_J = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit	
DIODE CHARACTERISTICS — continued						
Reverse Recovery Time	$(I_F = 10 \text{ A dc}, V_R = 720 \text{ V dc}, di_F/dt = 100 \text{ A}/\mu\text{s})$	t_{rr}	—	116	—	ns
		t_a	—	69	—	
		t_b	—	47	—	
Reverse Recovery Stored Charge		Q_{RR}	—	0.36	—	μC
Reverse Recovery Time	$(I_F = 10 \text{ A dc}, V_R = 720 \text{ V dc}, di_F/dt = 100 \text{ A}/\mu\text{s}, T_J = 125^\circ\text{C})$	t_{rr}	—	234	—	ns
		t_a	—	149	—	
		t_b	—	85	—	
Reverse Recovery Stored Charge		Q_{RR}	—	1.40	—	μC
INTERNAL PACKAGE INDUCTANCE						
Internal Emitter Inductance (Measured from the emitter lead 0.25" from package to emitter bond pad)	L_E	—	13	—	nH	

TYPICAL ELECTRICAL CHARACTERISTICS

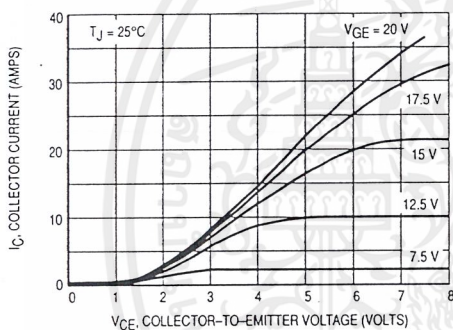


Figure 1. Output Characteristics, $T_J = 25^\circ\text{C}$

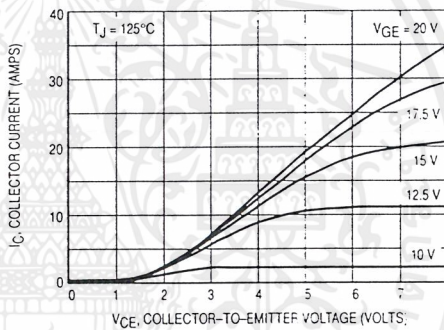


Figure 2. Output Characteristics, $T_J = 125^\circ\text{C}$

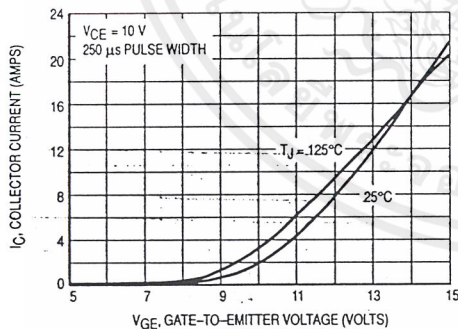


Figure 3. Transfer Characteristics

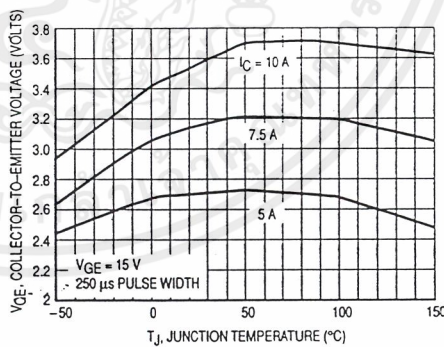


Figure 4. Collector-to-Emitter Saturation Voltage versus Junction Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MGW12N120D

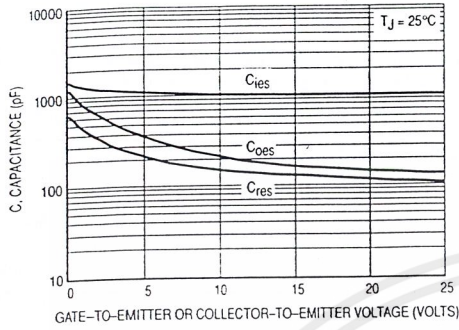


Figure 5. Capacitance Variation

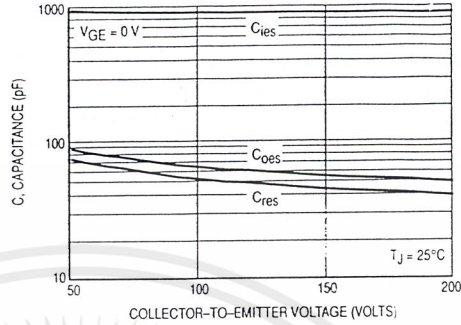


Figure 5b. High Voltage Capacitance Variation

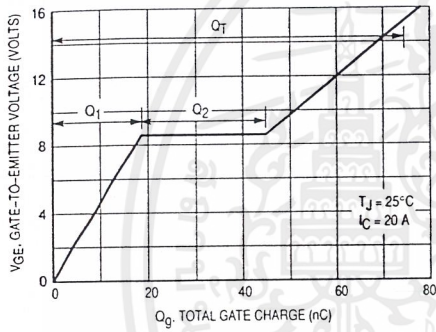


Figure 6. Gate-to-Emitter and Collector-to-Emitter Voltage versus Total Charge

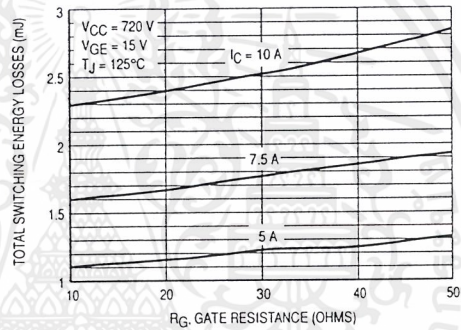


Figure 7. Total Switching Losses versus Gate Resistance

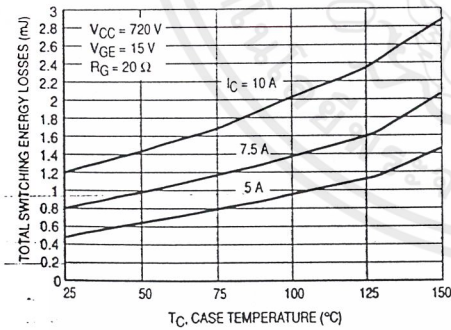


Figure 8. Total Switching Losses versus Case Temperature

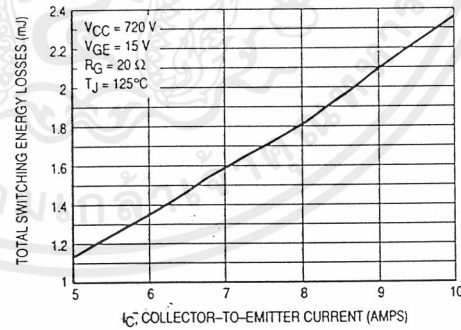


Figure 9. Total Switching Losses versus Collector-to-Emitter Current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MGW12N120D

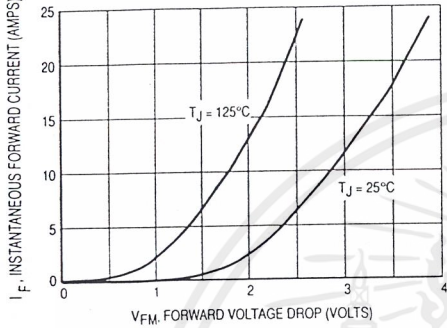


Figure 10. Maximum Forward Drop versus Instantaneous Forward Current

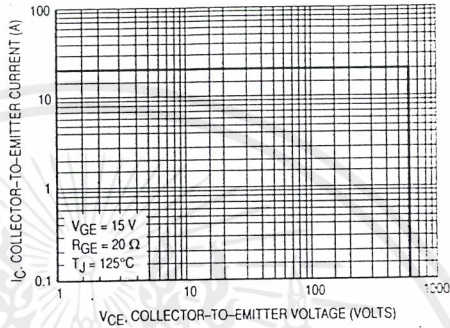
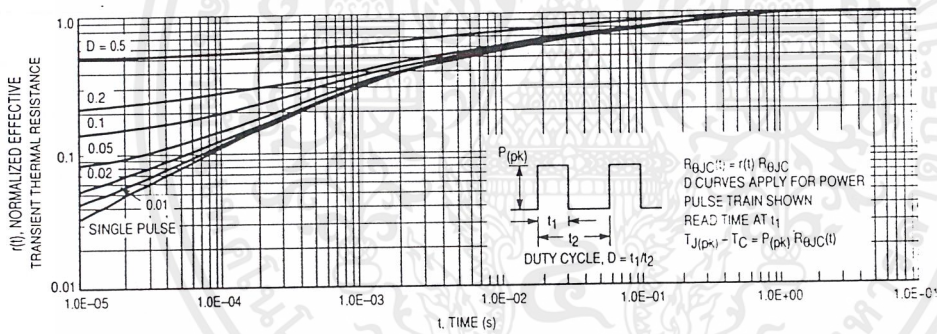


Figure 11. Reverse Biased Safe Operating Area



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

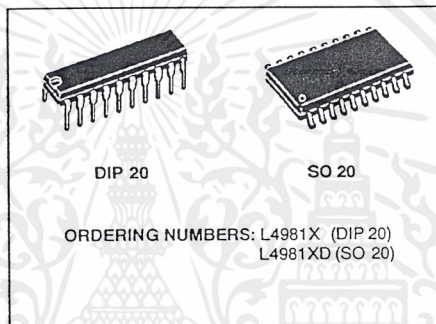
POWER FACTOR CORRECTOR

ADVANCE DATA

- CONTROL BOOST PWM UP TO 0.99P.F.
- LIMIT LINE CURRENT DISTORTION TO < 5%
- UNIVERSAL INPUT MAINS
- FEED FORWARD LINE AND LOAD REGULATION
- AVERAGE CURRENT MODE PWM FOR MINIMUM NOISE SENSITIVITY
- HIGH CURRENT BIPOLAR AND DMOS TO-TEM POLE OUTPUT
- LOW START-UP CURRENT (0.3mA TYP.)
- UNDER VOLTAGE LOCKOUT WITH HYS-TERESIS AND PROGRAMMABLE TURN ON THRESHOLD
- OVERVOLTAGE, OVERCURRENT PROTEC-TION
- PRECISE 2% ON CHIP REFERENCE EX-TERNALLY AVAILABLE
- SOFT START

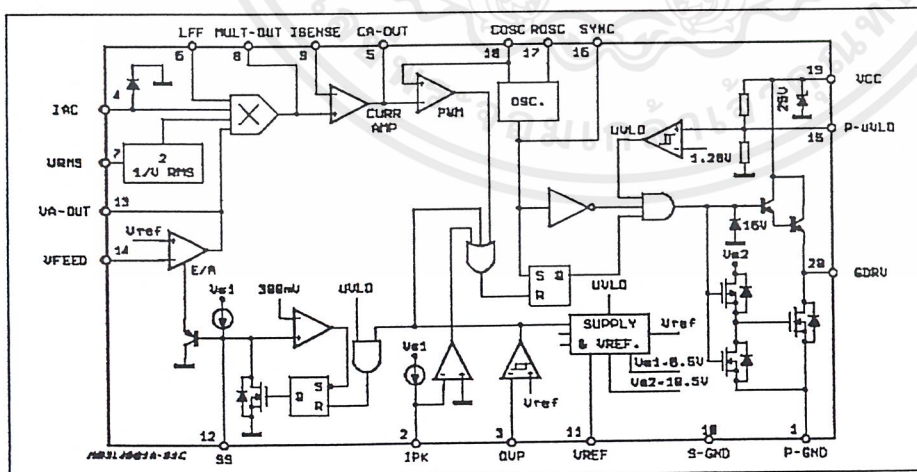
DESCRIPTION

The L4981 I.C. provides the necessary features to achieve a very high power factor up to 0.99. Realized in BCD 60II technology this power factor corrector (PFC) pre-regulator contains all the con-

MULTIPOWER BCD TECHNOLOGY


rol functions for designing a high efficiency-mode power supply with sinusoidal line current consumption.

The L4981 can be easily used in systems with mains voltages between 85V to 265V without any line switch. This new PFC offers the possibility to work at fixed frequency (L4981A) or modulated frequency (L4981B) optimizing the size of the in-

BLOCK DIAGRAM


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L4981A - L4981B

put filter; both the operating frequency modes working with an average current mode PWM controller, maintaining sinusoidal line current without slope compensation. Besides power MOSFET gate driver, precise voltage reference (externally available), error amplifier, undervoltage lockout, current sense and the

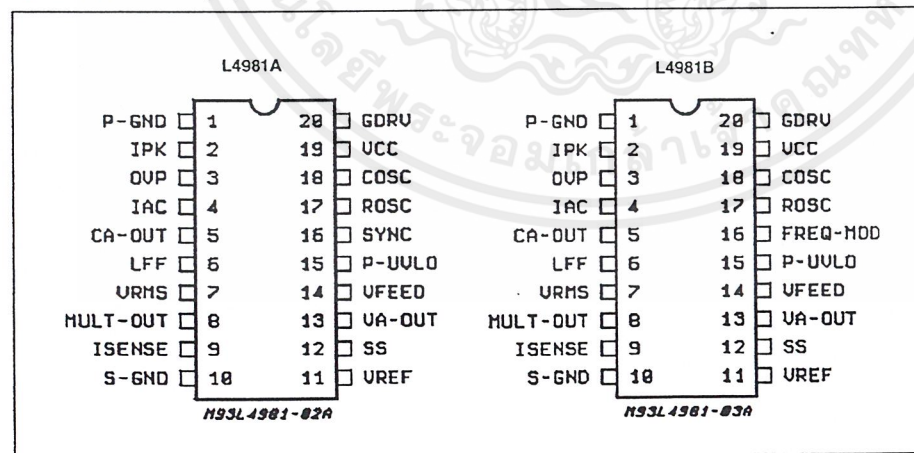
soft start are included. To limit the number of the external components, the device integrates protections as overvoltage and overcurrent. The overcurrent level can be programmed using a simple resistor for L4981A. For a better precision and for L4981B an external divider must be used.

ABSOLUTE MAXIMUM RATINGS

Symbol	Pin	Parameter	Value	Unit	
V _{CC}	19	Supply Voltage (I _{CC} ≤ 50mA) (*)	selflimit	V	
I _{GDRV}	20	Gate driv. output peak current (t = 1μs)	SINK	2	A
			SOURCE	1.5	A
V _{GDRV}		Gate driv. output voltage t = 0.1μs	-1	V	
		Voltages at pins 3, 14, 7, 6, 12, 15	-0.3 to 9	V	
V _{VA-OUT}	13	Error Amplifier Voltage	-0.3 to 8.5	V	
I _{AC}	4	AC Input Current	5	mA	
		Voltages at pin 8, 9	-0.5 to 7	V	
V _{CA-OUT}	5	Current Amplifier Volt. (I _{source} = -20mA; I _{sink} = 20mA)	-0.3 to 8.5	V	
V _{ROSC}	17	Voltage at pin 17	-0.3 to 3	V	
	11, 18	Voltage at pin 11, 18	-0.3 to 7	V	
I _{COSC}	18	Input Sink Current	15	mA	
I _{FREQ-MOD}	16	Frequency Modulation Sink Current (L4981B)	5	mA	
V _{SYNC}	16	Sync. Voltage (L4981A)	-0.3 to 7	V	
V _{IPK}	2	Voltage at pin 2	-0.3 to 5.5	V	
		Voltage at Pin 2 t = 1μs	-2	V	
P _{tot}		Power Dissipation at T _{amb} = 70°C (DIP20)	1	W	
		Power Dissipation at T _{amb} = 70°C (SO20)	0.6	W	
T _{stg}		Storage Temperature	-55 to 150	°C	

(*) Maximum package power dissipation limits must be observed.

PIN CONNECTIONS (Top views)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L4981A - L4981B

THERMAL DATA

Symbol	Parameter	DIP 20	SO 20	Unit
R _{th j-amb}	Thermal Resistance Junction-ambient	80	120	°C/W

PIN FUNCTIONS

N.	Name	Description
1	P-GND	Power ground.
2	IPK	L4981A peak current limiting. A current limitation is obtained using a single resistor connected between Pin 2 and the sense resistor. To have a better precision another resistor between Pin 2 and a reference voltage (Pin 11) must be added. L4981B peak current limiting. A precise current limitation is obtained using two external resistor only. These resistors must be connected between the sense resistor, Pin 2 and the reference voltage.
3	OVP	Overvoltage protection. At this input are compared an internal precise 5.1V (typ) voltage reference with a sample of the boost output voltage obtained via a resistive voltage divider in order to limit the maximum output peak voltage.
4	IAC	Input for the AC current. An input current proportional to the rectified mains voltage generates, via a multiplier, the current reference for the current amplifier.
5	CA-OUT	Current amplifier output. An external RC network determinates the loop gain.
6	LFF	Load feedforward; this voltage input pin allows to modify the multiplier output current proportionally to the load, in order to give a faster response versus load transient. The best control is obtained working between 1.5V and 5.3V. If this function is not used, connect this pin to the voltage reference (pin = 11).
7	VRMS	Input for proportional RMS line voltage. the VRMS input compesates the line voltage changes. Connecting a low pass filter between the rectified line and the pin 7, a DC voltage proportional to the input line RMS voltage is obtained. The best control is reached using input voltage between 1.5V and 6.5V. If this function is not used connect this pin to the voltage reference (pin = 11).
8	MULT-OUT	Multiplier output. This pin common to the multiplier output and the current amplifier N.I. input is an high impedance input like I _{SENSE} . The MULT-OUT pin must be taken not below -0.5V.
9	I _{SENSE}	Current amplifier inverting input. Care must be taken to avoid this pin goes down -0.5V.
10	S-GND	Signal ground.
11	VREF	Output reference voltage (typ = 5.1V). Voltage refence at ± 2% of accuracy externally available, it's internally current limited and can deliver an output current up to 10mA.
12	SS	A capacitor connected to ground defines the soft start time. An internal current generator delivering 100µA (typ) charges the external capacitor defining the soft start time constant. An internal MOS discharge, the external soft start capacitor both in overvoltage and UVLO conditions.
13	VA-OUT	Error amplifier output, an RC network fixes the voltage loop gain characteristics.
14	VFEED	Voltage error amplifier inverting input. This feedback input is connected via a voltage divider to the boost output voltage.
15	P-UVLO	Programmable under voltage lock out threshold input. A voltage divider between supply voltage and GND can be connected in order to program the turn on threshold.
16	SYNC (L4981A) FREQ-MOD (L4981B)	This synchronization input/output pin is CMOS logic compatible. Operating as SYNC in, a rectangular wave must be applied at this pin. Opearting as SYNC out, a rectangular clock pulse train is available to synchronize other devices. Frequency modulation current input. An external resistor must be connected between pin 16 and the rectified line voltage in order to modulate the oscillator frequency. Connecting pin 16 to ground a fixed frequency imposed by R _{osc} and C _{osc} is obtained.
17	R _{osc}	An external resistor connected to ground fixes the constant charging current of C _{osc} .
18	C _{osc}	An external capacitor connected to GND fixes the switching frequency.
19	V _{cc}	Supply input voltage.
20	GDRV	Output gate driver. Bipolar and DMOS transistors totem pole output stage can deliver peak current in excess 1A useful to drive MOSFET or IGBT power stages.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3: MULTI-OUT vs. I_{AC} (V_{RMS} = 4.4V; V_{LFFD} = 5.1V)

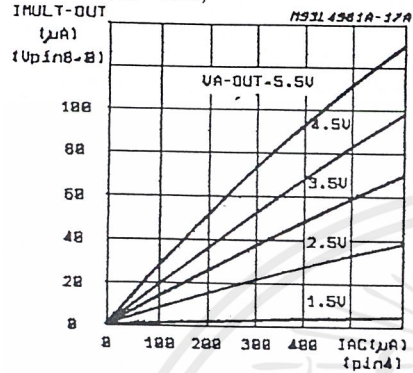


Figure 4: MULTI-OUT vs. I_{AC} (V_{RMS} = 5.3V; V_{LFFD} = 5.1V)

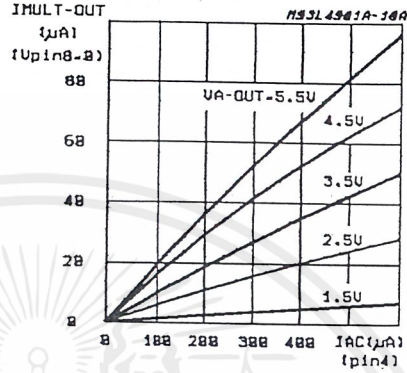


Figure 5: MULTI-OUT vs. I_{AC} (V_{RMS} = 1.7V; V_{LFFD} = 2.5V)

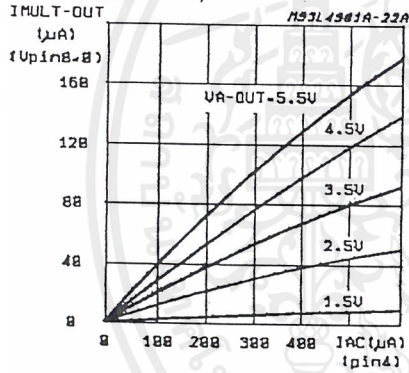


Figure 6: MULTI-OUT vs. I_{AC} (V_{RMS} = 2.2V; V_{LFFD} = 2.5V)

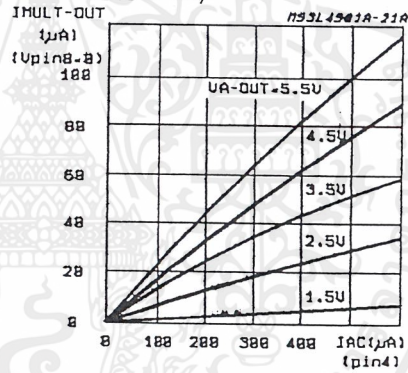


Figure 7: MULTI-OUT vs. I_{AC} (V_{RMS} = 4.4V; V_{LFFD} = 2.5V)

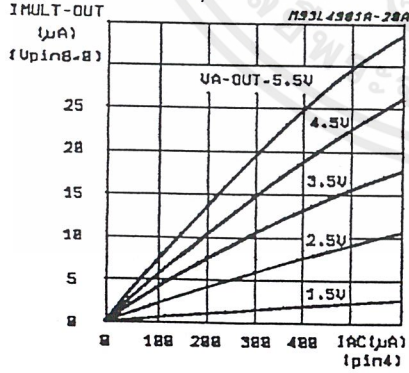
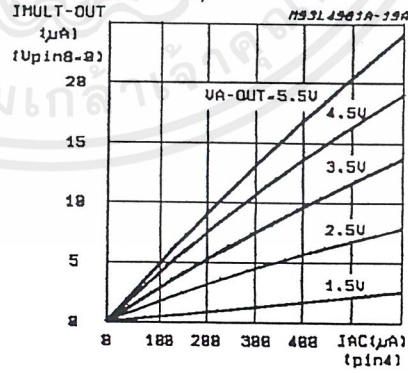


Figure 8: MULTI-OUT vs. I_{AC} (V_{RMS} = 5.3V; V_{LFFD} = 2.5V)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L4981A - L4981B

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
MULTIPLIER SECTION						
	Multiplier Output Current	$V_{VA-OUT} = 4V, V_{RMS} = 2V,$ $V_{MULTIOUT} = 0, V_{LFF} = 5.1V$ $I_{AC} = 50\mu A, C_{OSC} = 0V$	20	35	52	μA
		$V_{VA-OUT} = 4V, V_{RMS} = 2V,$ $V_{MULTIOUT} = 0, V_{LFF} = 5.1V$ $I_{AC} = 200\mu A, C_{OSC} = 0V$	100	135	170	μA
		$V_{VA-OUT} = 2V, V_{RMS} = 2V,$ $V_{MULTIOUT} = 0, V_{LFF} = 5.1V$ $I_{AC} = 100\mu A, C_{OSC} = 0V$	10	20	30	μA
		$V_{VA-OUT} = 2V, V_{RMS} = 4V,$ $V_{MULTIOUT} = 0, V_{LFF} = 5.1V$ $I_{AC} = 100\mu A, C_{OSC} = 0V$	2	5.5	11	μA
		$V_{VA-OUT} = 4V, V_{RMS} = 4V,$ $V_{MULTIOUT} = 0, V_{LFF} = 5.1V$ $I_{AC} = 100\mu A, C_{OSC} = 0V$	10	22	34	μA
		$V_{VA-OUT} = 4V, V_{RMS} = 2V,$ $V_{MULTIOUT} = 0, V_{LFF} = 2.5V$ $C_{OSC} = 0V, I_{AC} = 200\mu A$	20	37	54	μA
		$V_{VA-OUT} = 4V, V_{RMS} = 4V,$ $V_{MULTIOUT} = 0, V_{LFF} = 5.1V$ $I_{AC} = 200\mu A, C_{OSC} = 0V$	20	39	54	μA
		$V_{VA-OUT} = 2V, V_{RMS} = 4V,$ $V_{MULTIOUT} = 0, V_{LFF} = 5.1V$ $I_{AC} = 0, C_{OSC} = 0V$	-2	0	2	μA
K	Multiplier Gain			0.37		

$$I_{MULTI-OUT} = K \cdot I_{AC} \frac{(V_{VA\pm OUT} \pm 1.28) \cdot (0.8 \cdot V_{LFF} \pm 1.28)}{(V_{RMS})^2}$$

$$\text{if } V_{LFF} = V_{REF}: I_{MULTI-OUT} = I_{AC} \frac{(V_{VA\pm OUT} \pm 1.28)}{(V_{RMS})^2} \cdot K1$$

where: $K1 = 1V$

Figure 1: MULTI-OUT vs. I_{AC} ($V_{RMS} = 1.7V$;
 $V_{LFFD} = 5.1V$)

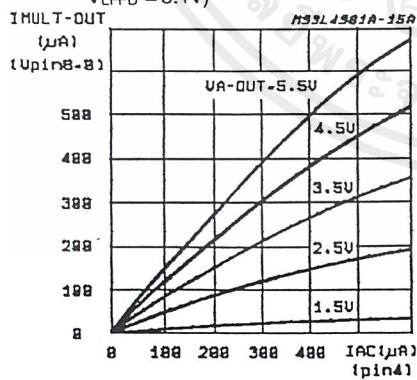
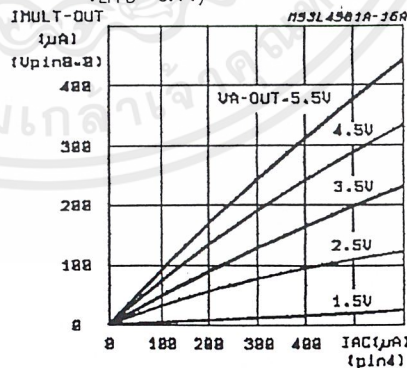


Figure 2: MULTI-OUT vs. I_{AC} ($V_{RMS} = 2.2V$;
 $V_{LFFD} = 5.1V$)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L4981A - L4981B

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
SUPPLY VOLTAGE						
V _{CC}	Operating Supply Voltage				19.5	V
OVER VOLTAGE PROTECTION COMPARATOR						
V _{thr}	Rising Threshold Voltage		V _{ref} -20mV	5.1	V _{ref} +20mV	V
V _{3Hys}	Hysteresis		180	250	320	mV
I _b	Input Bias Current			0.05	1	μA
t _d	Propagation delay to output	V _{OVP} = V _{thr} + 100mV		1	2	μs
OVER CURRENT PROTECTION COMPARATOR						
V _{th}	Threshold Voltage				±30	mV
t _d	Propagation delay to Output	V _{OCP} = V _{thr} - 0.2V		0.4	0.9	μs
I _{ipk}	Current Source Generator	V _{IPK} = -0.1V only for L4981A	65	85	105	μA
I _L	Leakage Current	V _{IPK} = -0.1V only for L4981B			5	μA
CURRENT AMPLIFIER SECTION						
V _{offset}	Input Offset Voltage	V _{MULT OUT} = V _{SENSE} = 3.5V			±2	mV
I _{bias}	Input Bias Current	V _{SENSE} = 0V	-500	50	500	nA
	Open Loop Gain	1.1V ≤ V _{CA OUT} ≤ 6V	70	100		dB
SVR	Supply Voltage Rejection	12V ≤ V _{CC} ≤ 19V V _{MULT OUT} = 3.5V V _{SENSE} = 3.5V	68	90		dB
V _{SH}	Output High Voltage	V _{MULT OUT} = 200mV I _{CA OUT} = -0.5mA, V _{IAC} = 0V	6.2			V
V _{SL}	Output Low Voltage	V _{MULT OUT} = -200mV I _{CA OUT} = 0.5mA, V _{IAC} = 0V			0.9	V
-I _s	Output Source Current	V _{MULT OUT} = 200mV, V _{IAC} = 0V, V _{CA-OUT} = 3.5V	2	10		mA
I _s	Output Sink Current	V _{MULT OUT} = 200mV, V _{IAC} = 0V, V _{CA-OUT} = 3.5V	2	10		mA
OUTPUT SECTION						
V _{20L}	Output Voltage Low	I _{SINK} = 250mA		0.5	0.8	V
V _{20H}	Output Voltage High	I _{SOURCE} = 250mA V _{CC} = 15V	11.5	12.5		V
t _r	Output Voltage Rise Time	C _{OUT} = 1nF		50	150	ns
t _f	Output Voltage Fall Time	C _{OUT} = 1nF		30	100	ns
V _{GDRV}	Voltage Clamp	I _{SOURCE} = 0mA	13	16	19	V
TOTAL STANDBY CURRENT SECTION						
I _{19start}	Supply Current before start up	V _{CC} = 14V		0.3	0.5	mA
I _{19on}	Supply Current after turn on	V _{IAC} = 0V, V _{COSC} = 0, Pin17 = Open		8	12	mA
I ₁₉	Operating Supply Current	Pin20 = 1nF		12	16	mA
V _{CC}	Zener Voltage	(*)	20	25	30	V
UNDER VOLTAGE LOCKOUT SECTION						
V _{thON}	Turn on Threshold		14.5	15.5	16.5	V
V _{thOFF}	Turn off Threshold		9	10	11	V
	Programmable Turn-on Threshold	Pin 15 to V _{CC} = 220K Pin15 to GND = 33K	10.6	12	13.4	V
LOAD FEED FORWARD						
I _{LFF}	Bias Current	V ₆ = 1.6V		70	140	μA
		V ₆ = 5.3V		200	300	μA
V _i	Input Voltage Range		1.6		5.3	V

(*) Maximum package power dissipation limits must be observed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L4981A - L4981B

ELECTRICAL CHARACTERISTICS (Unless otherwise specified $V_{CC} = 18V$, $C_{OSC} = 1nF$, $R_{OSC} = 24K\Omega$, $C_{SS} = 1\mu F$, $V_{CA-OUT} = 3.5V$, $V_{ISENSE} = 0V$, $V_{LFF} = V_{REF}$, $I_{AC} = 100\mu A$, $V_{RMS} = 1V$, $V_{FEED} = GND$, $V_{IPK} = 1V$, $V_{OVP} = 1V$, $T_J = 25^\circ C$)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
ERROR AMPLIFIER SECTION						
V_{IO}	Input Offset Voltage	$-25^\circ C < T_J < 85^\circ C$			± 8	mV
I_{IB}	Input Bias Current	$V_{FEED} = 0V$	-500	-50	500	nA
	Open Loop Gain		70	100		dB
V_{13H}	Output High voltage	$V_{FEED} = 4.7V$ $I_{VA-OUT} = -0.5mA$	5.5	6.5	7.5	V
V_{13L}	Output Low Voltage	$V_{FEED} = 5.5V$ $I_{VA-OUT} = 0.5mA$		0.4	1	V
$-I_{13}$	Output Source Current	$V_{FEED} = 4.7V$; $V_{VA-OUT} = 3.5V$	2	10		mA
I_{13}	Output Sink Current	$V_{FEED} = 5.5V$; $V_{VA-OUT} = 3.5V$	4	20		mA
REFERENCE SECTION						
V_{ref}	Reference Output Voltage	$-25^\circ C < T_J < 85^\circ C$	4.97	5.1	5.23	V
		$T_J = 25^\circ C$, $I_{ref} = 0$	5.01	5.1	5.19	V
ΔV_{ref}	Load Regulation	$1mA \leq I_{ref} \leq 10mA$ $-25^\circ C < T_J < 85^\circ C$		3	15	mV
ΔV_{ref}	Line Regulation	$12V \leq V_{CC} \leq 19V$ $-25^\circ C < T_J < 85^\circ C$		3	10	mV
$I_{ref\ sc}$	Short Circuit Current	$V_{ref} = 0V$	20	30	50	mA
OSCILLATOR SECTION						
f_{osc}	Initial Accuracy	$T_J = 25^\circ C$	85	100	115	KHz
	Frequency Stability	$12V \leq V_{CC} \leq 19V$ $-25^\circ C < T_J < 85^\circ C$	80	100	120	KHz
V_{svp}	Ramp Valley to Peak		4.7	5	5.3	V
I_{18C}	Charge Current	$V_{COSC} = 3.5V$	0.45	0.55	0.65	mA
I_{18D}	Discharge Current	$V_{COSC} = 3.5V$		11.5		mA
V_{18}	Ramp Valley Voltage		0.9	1.15	1.4	V
SYNC SECTION (Only for L4981A)						
t_w	Output Pulse Width	50% Amplitude	0.3	0.8		μs
I_{16}	Sink Current with Low Output Voltage	$V_{SYNC} = 0.4V$ $V_{COSC} = 0V$	0.4	0.8		mA
$-I_{16}$	Source Current with High Output Voltage	$V_{SYNC} = 4.5V$ $V_{COSC} = 6.7V$	1	6		mA
V_{16L}	Low Input Voltage				0.9	V
V_{16H}	High Input Voltage		3.5			V
t_d	Pulse for Synchronization		800			ns
FREQUENCY MODULATION FUNCTION (Only for L4981B)						
f_{18max}	Maximum Oscillation Frequency	$V_{FREQ-MOD} = 0V$ (Pin 16) $I_{req} = 0$	85	100	115	KHz
f_{18min}	Minimum Oscillator Frequency	$I_{FREQ-MOD} = 360\mu A$ (Pin 16) $V_{VRMS} = 4V$ (Pin 7)		74		KHz
		$I_{FREQ-MOD} = 180\mu A$ (Pin 16) $V_{VRMS} = 2V$ (Pin 7)		76		KHz
SOFT START SECTION						
I_{SS}	Soft Start Source Current	$V_{SS} = 3V$	60	100	140	μA
V_{12sat}	Output Saturation Voltage	$V_3 = 6V$, $I_{SS} = 2mA$		0.1	0.25	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2764 (8K x 8) UV ERASABLE PROM

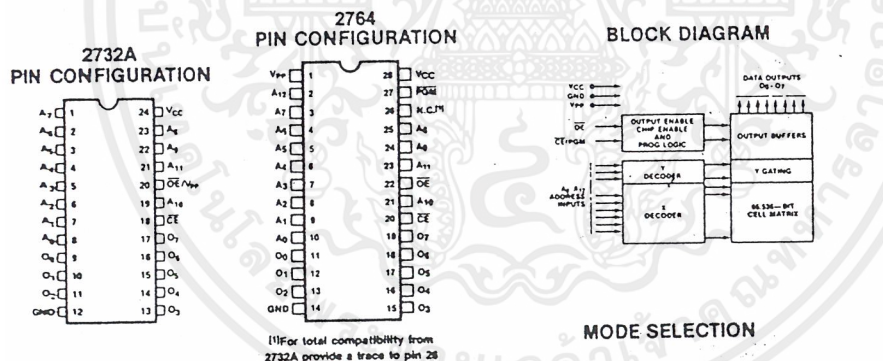
- 200 ns (2764-2) Maximum Access Time . . . HMOS*E Technology
- Compatible to high speed 8MHz 8086-2 MPU . . . Zero WAIT State
- Two Line Control
- Pin Compatible to 2732A EPROM
- Industry Standard Pinout . . . JEDEC Approved
- Low Standby Current . . . 35mA Max.

The Intel® 2764 is a 5V only 65,536 bit ultraviolet erasable and electrically programmable read-only memory (EPROM). The standard 2764 access time is 250ns with speed selection available at 200ns. The access time is compatible to high performance microprocessors, such as Intel's 8MHz 8086-2. In these systems, the 2764 allows the microprocessor to operate without the addition of WAIT states.

An important 2764 feature is the separate output control, Output Enable (\overline{OE}) from the Chip Enable control (\overline{CE}). The \overline{OE} control eliminates bus contention in multiple bus microprocessor systems. Intel's Application Note AP-72 describes the microprocessor system implementation of the \overline{OE} and \overline{CE} controls on Intel's EPROMs. AP-72 is available from Intel's Literature Department.

The 2764 has a standby mode which reduces the power dissipation without increasing access time. The active current is 150mA, while the standby current is only 35mA, a 75% savings. The standby mode is achieved by applying a TTL-high signal to the \overline{CE} input.

The 2764 is fabricated with HMOS*E technology, Intel's high-speed N-channel MOS Silicon Gate technology.



PIN NAMES

A ₀ -A ₁₂	ADDRESSES
\overline{CE}	CHIP ENABLE
\overline{OE}	OUTPUT ENABLE
O ₀ -O ₇	OUTPUTS
PGM	PROGRAM
N.C.†	NO CONNECT

MODE SELECTION

MODE	PINS	\overline{CE} (20)	\overline{OE} (22)	PGM (27)	V _{pp} (1)	V _{CC} (28)	Outputs (11-13, 15-19)
Read		V _{IL}	V _{IL}	V _{IH}	V _{CC}	V _{CC}	DOUT
Standby		V _{IH}	x	x	V _{CC}	V _{CC}	High Z
Program		V _{IL}	x	V _{IL}	V _{pp}	V _{CC}	DIN
Program Verify		V _{IL}	V _{IL}	V _{IH}	V _{pp}	V _{CC}	DOUT
Program Inhibit		V _{IH}	x	x	V _{pp}	V _{CC}	High Z

x can be either V_{IL} or V_{IH}

*HMOS is a patented process of Intel Corporation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



National Semiconductor

DAC0808/DAC0807/DAC0806 8-Bit D/A Converters

General Description

The DAC0808 series is an 8-bit monolithic digital-to-analog converter (DAC) featuring a full scale output current settling time of 150 ns while dissipating only 33 mW with $\pm 5V$ supplies. No reference current (I_{REF}) trimming is required for most applications since the full scale output current is typically ± 1 LSB of $255 I_{REF}/256$. Relative accuracies of better than $\pm 0.19\%$ assure 8-bit monotonicity and linearity while zero level output current of less than $4 \mu A$ provides 8-bit zero accuracy for $I_{REF} \geq 2$ mA. The power supply currents of the DAC0808 series are independent of bit codes, and exhibits essentially constant device characteristics over the entire supply voltage range.

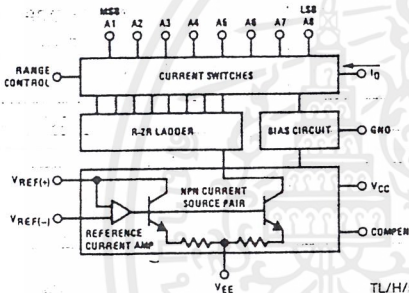
The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the

MC1508/MC1408. For higher speed applications, see DAC0800 data sheet.

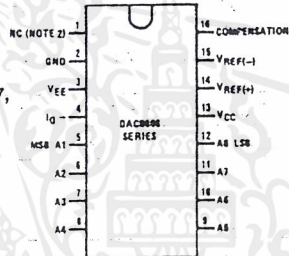
Features

- Relative accuracy: $\pm 0.19\%$ error maximum (DAC0808)
- Full scale current match: ± 1 LSB typ
- 7 and 6-bit accuracy available (DAC0807, DAC0806)
- Fast settling time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: 8 mA/ μ s
- Power supply voltage range: $\pm 4.5V$ to $\pm 18V$
- Low power consumption: 33 mW @ $\pm 5V$

Block and Connection Diagrams



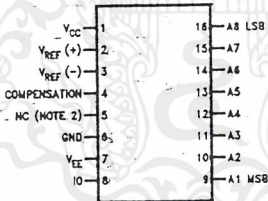
Dual-In-Line Package



Order Number
DAC0808, DAC0807,
or DAC0806
See NS Package
Number J16A,
M16A or N16A

TL/H/5687-1

Small-Outline Package



Top View

TL/H/5687-13

Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	ORDER NUMBERS				
		J PACKAGE (J16A)*		N PACKAGE (N16A)*		SO PACKAGE (M16A)
7-bit	$0^{\circ}C \leq T_A \leq +75^{\circ}C$	DAC0807LCJ	MC1408L7	DAC0807LCN	MC1408P7	DAC0807LCM
6-bit	$0^{\circ}C \leq T_A \leq +75^{\circ}C$	DAC0806LCJ	MC1408L6	DAC0806LCN	MC1408P6	DAC0806LCM

*Note. Devices may be ordered by using either order number.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Supply Voltage	V_{CC}	+18 V _{DC}
	V_{EE}	-18 V _{DC}
Digital Input Voltage, V ₅ -V ₁₂		-10 V _{DC} to +18 V _{DC}
Applied Output Voltage, V _O		-11 V _{DC} to +18 V _{DC}
Reference Current, I ₁₄		5 mA
Reference Amplifier Inputs, V ₁₄ , V ₁₅		V_{CC} , V_{EE}
Power Dissipation (Note 3)		1000 mW
ESD Susceptibility (Note 4)		TBD

Storage Temperature Range	-65°C to +150°C
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (Plastic)	260°C
Dual-In-Line Package (Ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

Operating Ratings

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
DAC0808LC Series	$0 \leq T_A \leq +75^\circ\text{C}$

Electrical Characteristics

($V_{CC} = 5\text{V}$, $V_{EE} = -15\text{V}_{DC}$, $V_{REF}/R_{14} = 2\text{mA}$, DAC0808: $T_A = -55^\circ\text{C}$ to $+125^\circ\text{C}$, DAC0808C, DAC0807C, DAC0806C, $T_A = 0^\circ\text{C}$ to $+75^\circ\text{C}$, and all digital inputs at high logic level unless otherwise noted.)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
E_r	Relative Accuracy (Error Relative to Full Scale I _O)	(Figure 4)				%
	DAC0808LC (LM1408-8)				± 0.19	%
	DAC0807LC (LM1408-7), (Note 5)				± 0.39	%
	DAC0806LC (LM1408-6), (Note 5)				± 0.78	%
	Settling Time to Within 1/2 LSB (Includes t _{PLH})	$T_A = 25^\circ\text{C}$ (Note 6), (Figure 5)		150		ns
t _{PLH} , t _{PHL}	Propagation Delay Time	$T_A = 25^\circ\text{C}$, (Figure 5)		30	100	ns
T _{ClO}	Output Full Scale Current Drift			± 20		ppm/°C
MSB V _{IH} V _{IL}	Digital Input Logic Levels	(Figure 3)				
	High Level, Logic "1" Low Level, Logic "0"		2		0.8	V _{DC} V _{DC}
MSB	Digital Input Current	(Figure 3)				
	High Level Low Level	$V_{IH} = 5\text{V}$ $V_{IL} = 0.8\text{V}$		0 -0.003	0.040 -0.8	mA mA
I ₁₅	Reference Input Bias Current	(Figure 3)		-1	-3	μA
	Output Current Range	(Figure 3) $V_{EE} = -5\text{V}$ $V_{EE} = -15\text{V}$, $T_A = 25^\circ\text{C}$	0 0	2.0 2.0	2.1 4.2	mA mA
I _O	Output Current	$V_{REF} = 2.000\text{V}$, $R_{14} = 1000\Omega$, (Figure 3)	1.9	1.99	2.1	mA
	Output Current, All Bits Low	(Figure 3)		0	4	μA
	Output Voltage Compliance (Note 2) $V_{EE} = -5\text{V}$, I _{REF} = 1 mA V_{EE} Below -10V	$E_r \leq 0.19\%$, $T_A = 25^\circ\text{C}$			-0.55, +0.4 -5.0, +0.4	V _{DC} V _{DC}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

($V_{CC} = 5V, V_{EE} = -15V_{DC}, V_{REF}/R14 = 2\text{ mA}, DAC0808: T_A = -55^\circ\text{C to } +125^\circ\text{C}, DAC0808C, DAC0807C, DAC0806C, T_A = 0^\circ\text{C to } +75^\circ\text{C}$, and all digital inputs at high logic level unless otherwise noted.)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
SRI_{REF}	Reference Current Slew Rate	(Figure 6)	4	8		$\text{mA}/\mu\text{s}$
	Output Current, Power Supply Sensitivity	$-5V \leq V_{EE} \leq -16.5V$		0.05	2.7	$\mu\text{A}/V$
I_{CC} I_{EE}	Power Supply Current (All Bits Low)	(Figure 3)		2.3 -4.3	22 -13	 mA
V_{CC} V_{EE}	Power Supply Voltage Range	$T_A = 25^\circ\text{C}, (Figure 3)$	4.5 -4.5	5.0 -15	5.5 -16.5	V_{DC} V_{DC}
	Power Dissipation All Bits Low	$V_{CC} = 5V, V_{EE} = -5V$		33	170	mW
	All Bits High	$V_{CC} = 5V, V_{EE} = -15V$		106	305	mW
		$V_{CC} = 15V, V_{EE} = -5V$		90		mW
		$V_{CC} = 15V, V_{EE} = -15V$		160		mW

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: Range control is not required.

Note 3: The maximum power dissipation must be derated at elevated temperatures and is dictated by T_{JMAX}, θ_{JA} , and the ambient temperature, T_A . The maximum allowable power dissipation at any temperature is $P_D = (T_{JMAX} - T_A)/\theta_{JA}$ or the number given in the Absolute Maximum Ratings, whichever is lower. For this device, $T_{JMAX} = 125^\circ\text{C}$, and the typical junction-to-ambient thermal resistance of the dual-in-line J package when the board mounted is $100^\circ\text{C}/\text{W}$. For the dual-in-line N package, this number increases to $175^\circ\text{C}/\text{W}$ and for the small outline M package this number is $100^\circ\text{C}/\text{W}$.

Note 4: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Note 5: All current switches are tested to guarantee at least 50% of rated current.

Note 6: All bits switched.

Note 7: Pin-out numbers for the DAL080X represent the dual-in-line package. The small outline package pinout differs from the dual-in-line package.

Typical Application

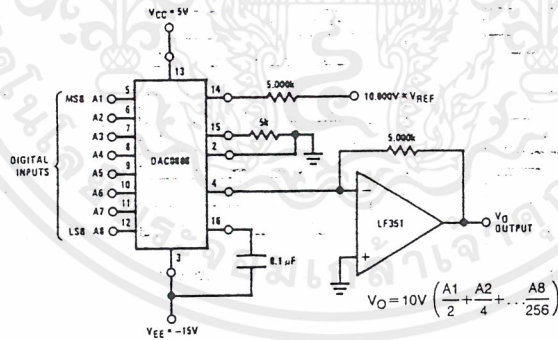


FIGURE 1. +10V Output Digital to Analog Converter (Note 7)

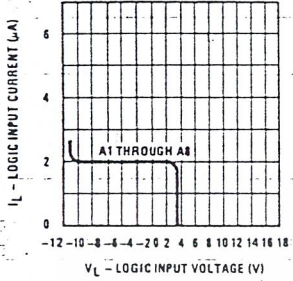
TL/H/5687-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

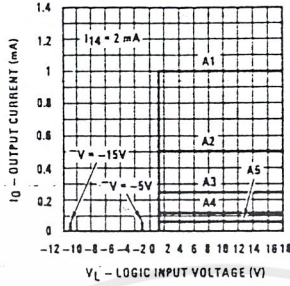
Typical Performance Characteristics

$V_{CC} = 5V$, $V_{EE} = -15V$, $T_A = 25^\circ C$, unless otherwise noted

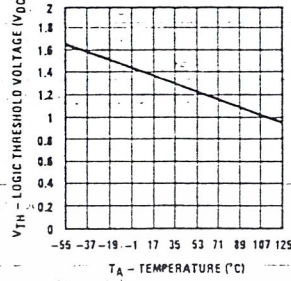
Logic Input Current vs Input Voltage



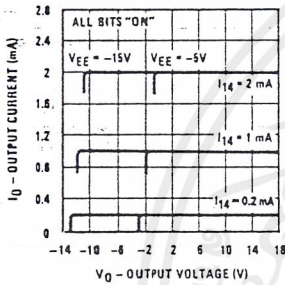
Bit Transfer Characteristics



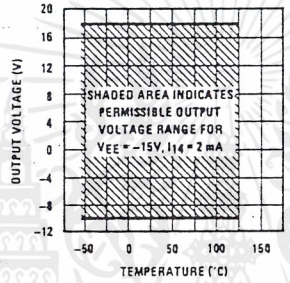
Logic Threshold Voltage vs Temperature



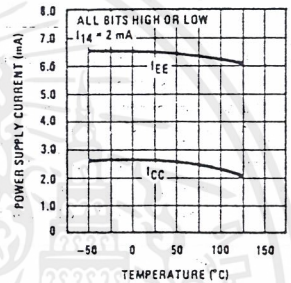
Output Current vs Output Voltage (Output Voltage Compliance)



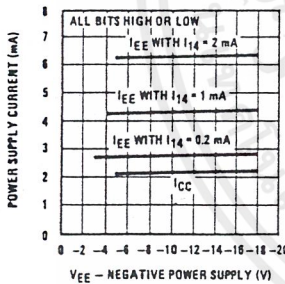
Output Voltage Compliance vs Temperature



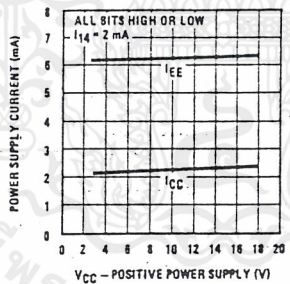
Typical Power Supply Current vs Temperature



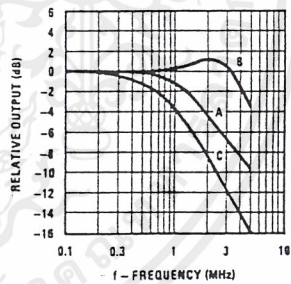
Typical Power Supply Current vs V_EE



Typical Power Supply Current vs V_CC



Reference Input Frequency Response



TL/H/5687-5

Unless otherwise specified: $R_{14} = R_{15} = 1\text{ k}\Omega$, $C = 15\text{ pF}$, pin 16 to V_{EE} ; $R_L = 50\Omega$, pin 4 to ground.

Curve A: Large Signal Bandwidth Method of Figure 7, $V_{REF} = 2\text{ Vp-p}$ offset 1 V above ground.

Curve B: Small Signal Bandwidth Method of Figure 7, $R_L = 250\Omega$, $V_{REF} = 50\text{ mVp-p}$ offset 200 mV above ground.

Curve C: Large and Small Signal Bandwidth Method of Figure 9 (no op amp, $R_L = 50\Omega$, $R_S = 50\Omega$, $V_{REF} = 2V$, $V_S = 100\text{ mVp-p}$ centered at 0V).

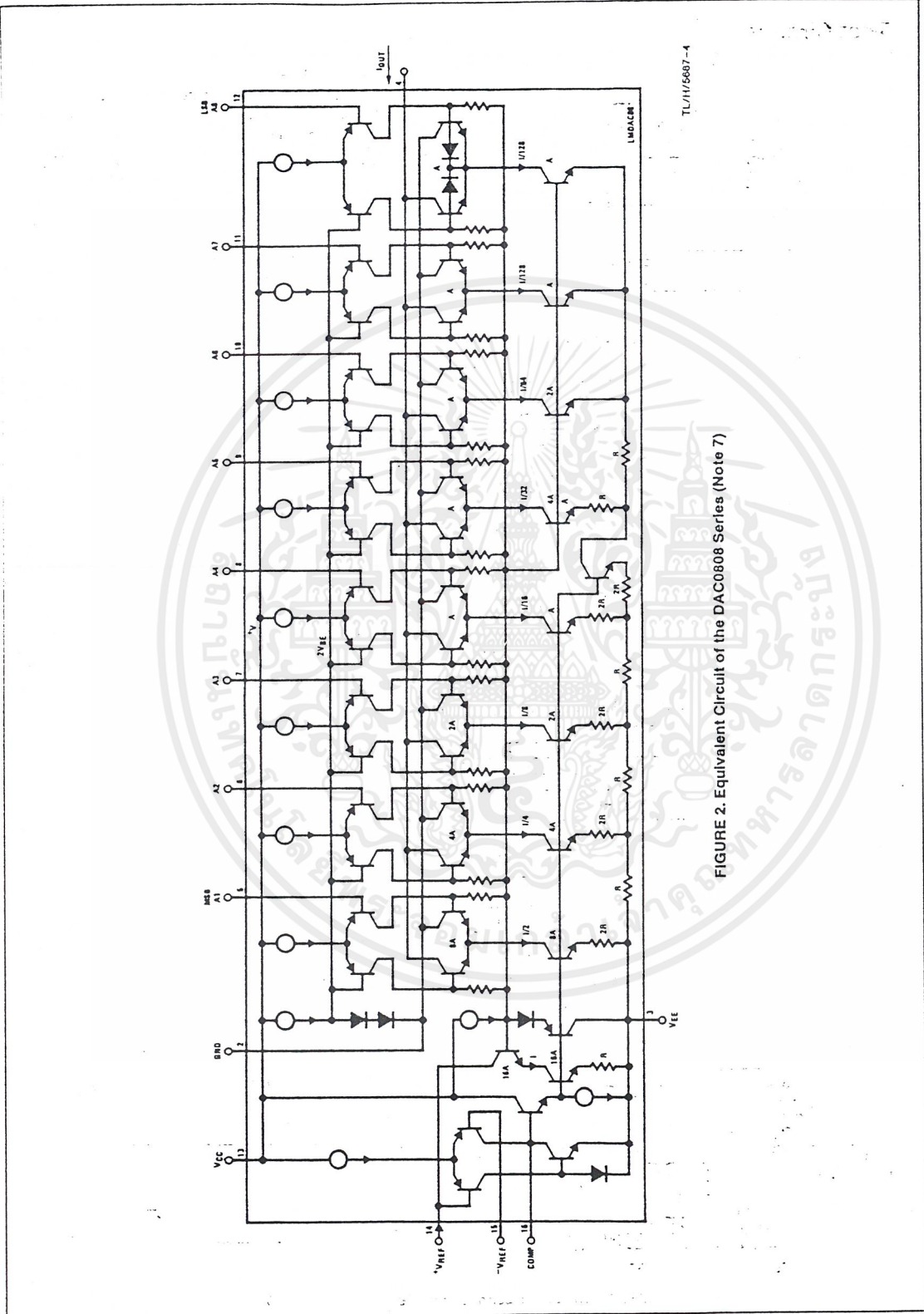
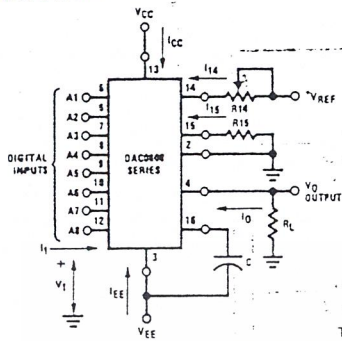


FIGURE 2. Equivalent Circuit of the DAC0808 Series (Note 7)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits



V_1 and I_1 apply to inputs A1-A8.

The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_O = K \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right)$$

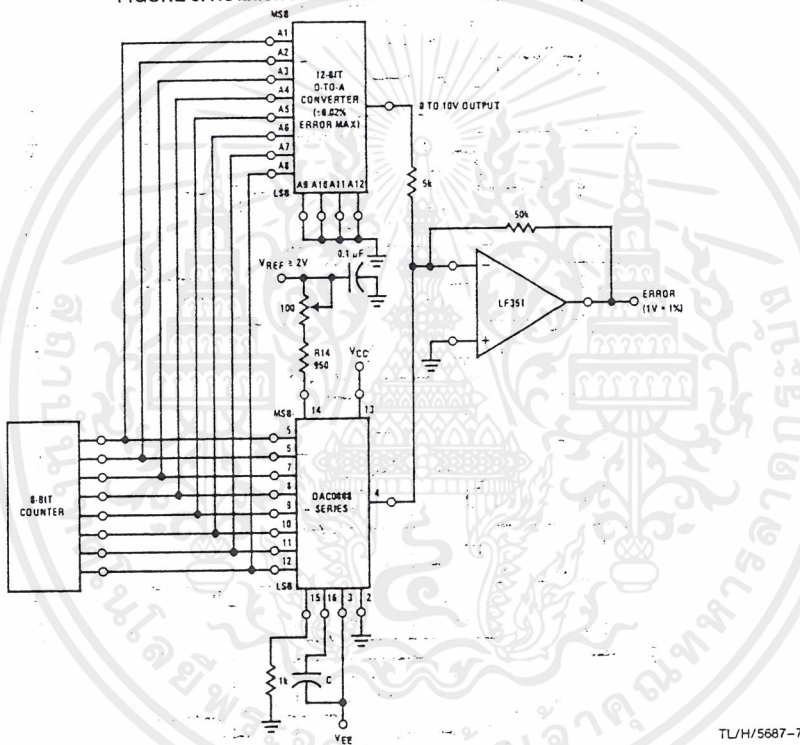
where $K \approx \frac{V_{REF}}{R_{14}}$

and $A_N = "1"$ if A_N is at high level

$A_N = "0"$ if A_N is at low level

TL/H/5687-6

FIGURE 3. Notation Definitions Test Circuit (Note 7)



TL/H/5687-7

FIGURE 4. Relative Accuracy Test Circuit (Note 7)

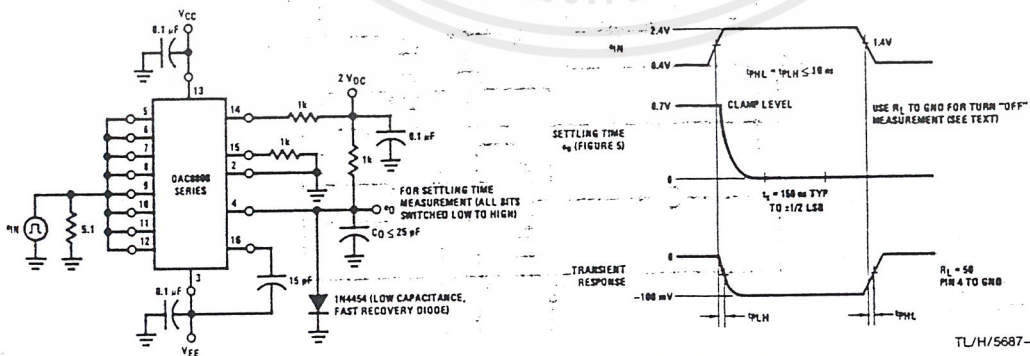


FIGURE 5. Transient Response and Settling Time (Note 7)

TL/H/5687-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits (Continued)

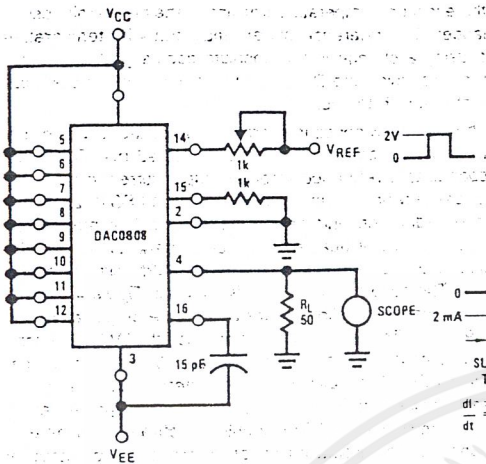


FIGURE 6. Reference Current Slew Rate Measurement (Note 7)

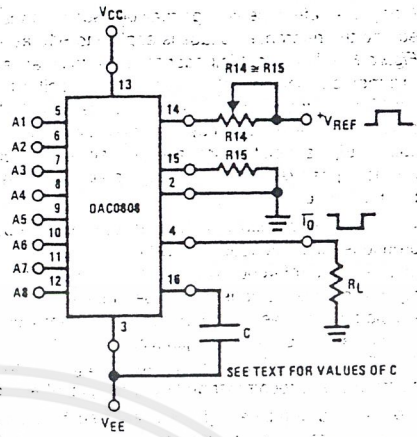


FIGURE 7. Positive VREF (Note 7)

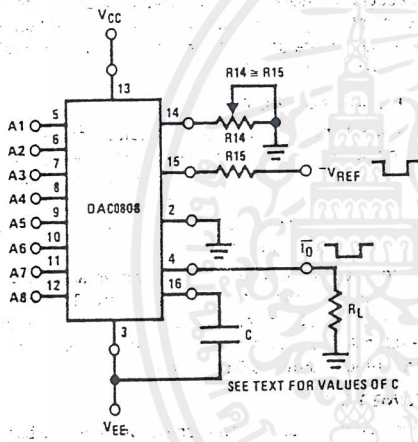


FIGURE 8. Negative VREF (Note 7)

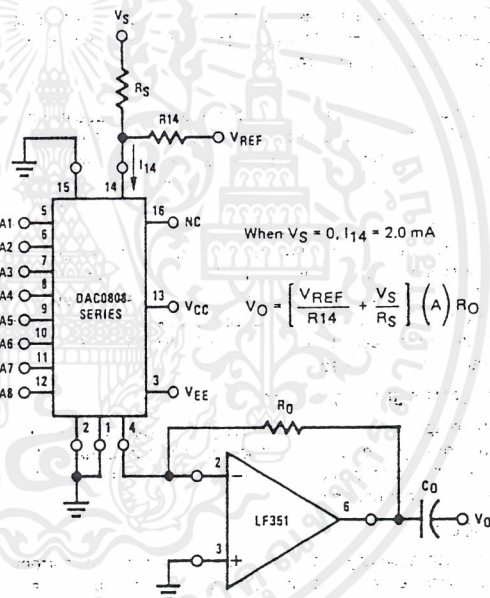


FIGURE 9. Programmable Gain Amplifier or Digital Attenuator Circuit (Note 7)

Application Hints

REFERENCE AMPLIFIER DRIVE AND COMPENSATION

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. The reference amplifier input current, I_{14} , must always flow into pin 14, regardless of the set-up method or reference voltage polarity. Connections for a positive voltage are shown in Figure 7. The reference voltage source supplies the full current I_{14} . For bipolar reference signals, as in the multiplying mode,

R_{15} can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R_{15} with only a small sacrifice in accuracy and temperature drift.

The compensation capacitor value must be increased with increases in R_{14} to maintain proper phase margin; for R_{14} values of 1, 2.5 and 5 k Ω , minimum capacitor values are 15, 37 and 75 pF. The capacitor may be tied to either V_{EE} or ground, but using V_{EE} increases negative supply rejection.

Application Hints (Continued)

A negative reference voltage may be used if R14 is grounded and the reference voltage is applied to R15 as shown in *Figure 8*. A high input impedance is the main advantage of this method. Compensation involves a capacitor to V_{EE} on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 4V above the V_{EE} supply. Bipolar input signals may be handled by connecting R14 to a positive reference voltage equal to the peak positive input level at pin 15.

When a DC reference voltage is used, capacitive bypass to ground is recommended. The 5V logic supply is not recommended as a reference voltage. If a well regulated 5V supply which drives logic is to be used as the reference, R14 should be decoupled by connecting it to 5V through another resistor and bypassing the junction of the 2 resistors with 0.1 μ F to ground. For reference voltages greater than 5V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

OUTPUT VOLTAGE RANGE

The voltage on pin 4 is restricted to a range of -0.55 to 0.4 V when $V_{EE} = -5$ V due to the current switching methods employed in the DAC0808.

The negative output voltage compliance of the DAC0808 is extended to -5 V where the negative supply voltage is more negative than -10 V. Using a full-scale current of 1.992 mA and load resistor of 2.5 k Ω between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.980 V. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500 Ω do not significantly affect performance, but a 2.5 k Ω load increases worst-case settling time to 1.2 μ s (when all bits are switched ON). Refer to the subsequent text section on Settling Time for more details on output loading.

OUTPUT CURRENT RANGE

The output current maximum rating of 4.2 mA may be used only for negative supply voltages more negative than -8 V, due to the increased voltage drop across the resistors in the reference current amplifier.

ACCURACY

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full-scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full-scale current. The relative accuracy of the DAC0808 is essentially constant with temperature due to

the excellent temperature tracking of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the DAC0808 has a very low full-scale current drift with temperature.

The DAC0808 series is guaranteed accurate to within $\pm 1/2$ LSB at a full-scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2 mA, with the loss of 1 LSB (8 μ A) which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in *Figure 4*. The 12-bit converter is calibrated for a full-scale output current of 1.992 mA. This is an optional step since the DAC0808 accuracy is essentially the same between 1.5 and 2.5 mA. Then the DAC0808 circuits' full-scale current is trimmed to the same value with R14 so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accuracy D-to-A converter. 16-bit accuracy implies a total error of $\pm 1/2$ of one part in 65,536 or $\pm 0.00076\%$, which is much more accurate than the $\pm 0.019\%$ specification provided by the DAC0808.

MULTIPLYING ACCURACY

The DAC0808 may be used in the multiplying mode with 8-bit accuracy when the reference current is varied over a range of 256:1. If the reference current in the multiplying mode ranges from 16 μ A to 4 mA, the additional error contributions are less than 1.6 μ A. This is well within 8-bit accuracy when referred to full-scale.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the DAC0808 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a DC reference current is 0.5 to 4 mA.

SETTLING TIME

The worst-case switching condition occurs when all bits are switched ON, which corresponds to a low-to-high transition for all bits. This time is typically 150 ns for settling to within $\pm 1/2$ LSB, for 8-bit accuracy, and 100 ns to $1/2$ LSB for 7 and 6-bit accuracy. The turn OFF is typically under 100 ns. These times apply when $R_L \leq 500\Omega$ and $C_O \leq 25$ pF.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μ F supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

SCL4516B



CMOS
BINARY UP/DOWN COUNTER

FEATURES

- ◆ Internally Synchronous for High Speed
- ◆ Asynchronous Preset Enable
- ◆ Asynchronous Reset
- ◆ Logic Edge-Clocked Design
- ◆ 6MHz Counting Rate @ 10Vdc
- ◆ Carry Output for Cascading Stages

DESCRIPTION

The SCL4516B consists of a four-stage Up/Down Counter with provisions for "look-ahead" carry in both counting modes. The inputs consist of a single Clock, Carry-in (Clock Enable), Reset, Up/Down, Preset Enable, and four individual Jam signals. Four separate buffered Q signals and a Carry-out signal are provided as outputs.

A high Preset Enable signal allows information on the Jam inputs to preset the counter to any state asynchronously with the Clock. A high on the Reset line resets all stages to the "zero" state. The counter is advanced one count at the positive transition of the Clock when the Carry-in and Preset Enable signals are low. Advancement is inhibited when the Carry-in or Preset Enable signals are high. The Carry-out signal is normally high and goes low when the counter reaches its maximum count in the Up mode or the minimum count in the Down mode, provided the Carry-in signal is low. The Carry-in signal in the low state can thus be considered a "Clock Enable." The Carry-in terminal must be connected to V_{SS} when not in use.

The counter counts Up when the Up/Down input is high, and Down when the Up/Down input is low. Multiple packages can be connected in either a parallel-clocking or a ripple-clocking arrangement. Parallel clocking provides synchronous control and hence faster response from all counting outputs. Ripple-clocking allows for longer clock input rise and fall times.

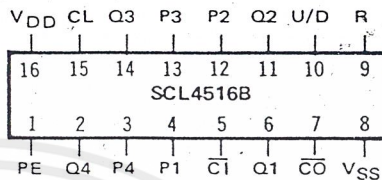
This counter finds primary use in up/down and differential counting and frequency synthesizer applications. It is also useful in A/D and D/A conversion and for magnitude and sign generation.

TRUTH TABLE

CARRY IN	UP/DOWN	PRESET ENABLE	RESET	ACTION
1	X	0	0	No Count
0	1	0	0	Count Up
0	0	0	0	Count Down
X	X	1	0	Preset
X	X	X	1	Reset

X = Don't Care

CONNECTION DIAGRAM
(all packages)



Add suffix for package:

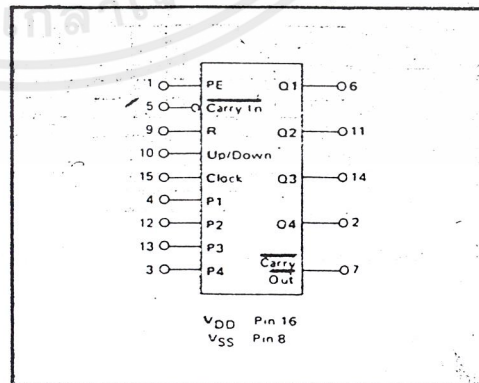
- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

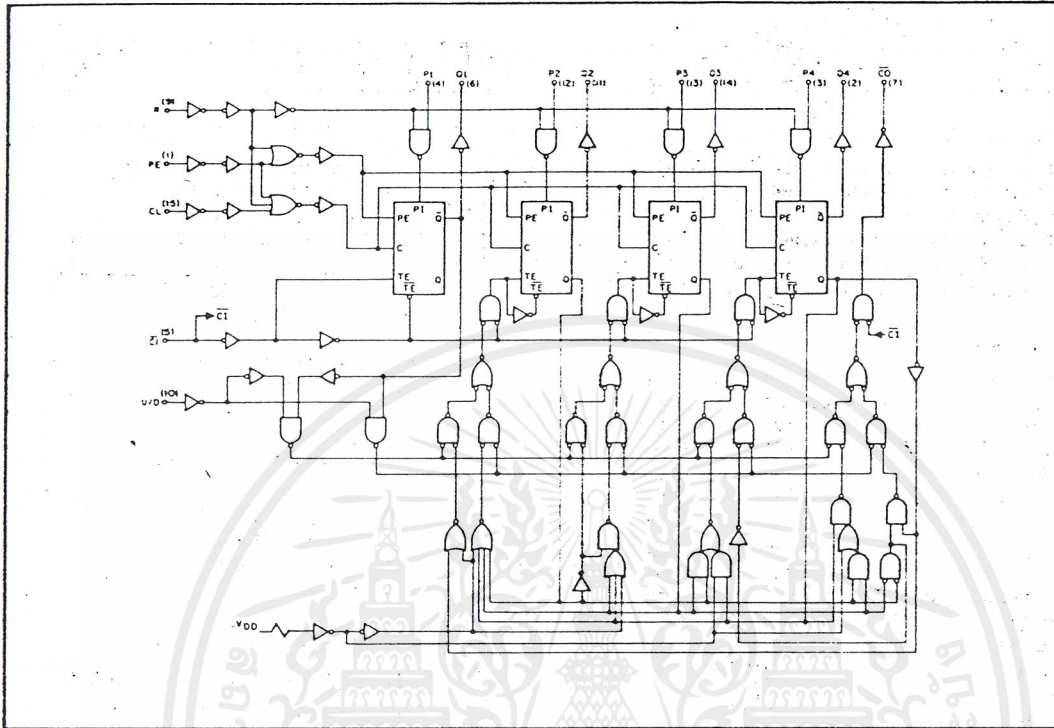
DC Supply Voltage	V _{DD} - V _{SS}	3 to 15	Vdc
Operating Temperature	T _A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

BLOCK DIAGRAM

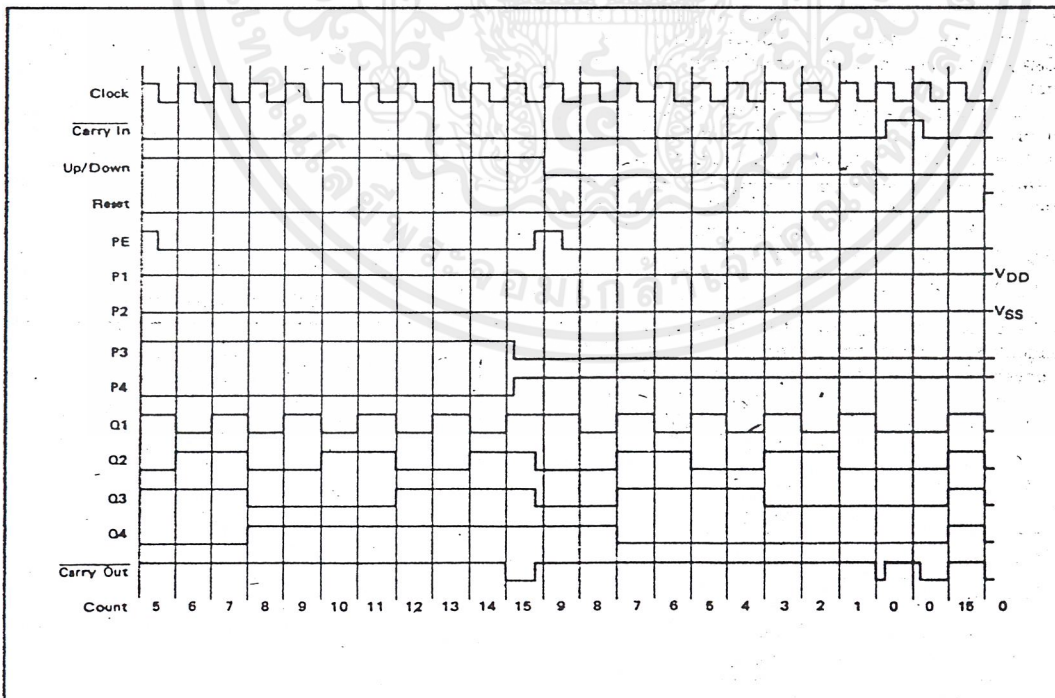


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOGIC DIAGRAM



TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4516B

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS¹

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} =V _{SS} or V _{DD} All valid input combinations	—	5	—	0.05	5	—	150	μA _{dc}
			—	10	—	0.1	10	—	300	
			—	20	—	0.2	20	—	600	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.

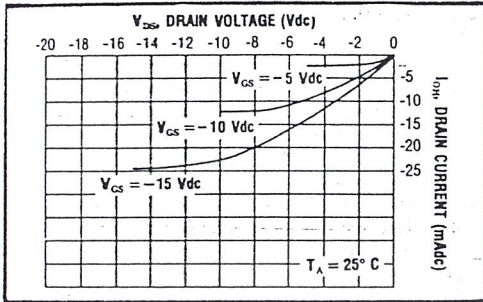
= + 85°C for E device.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

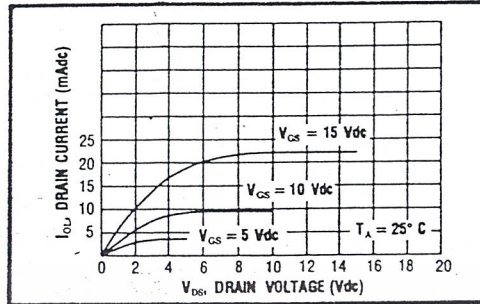
PARAMETER	V _{DD} (Vdc)	Min.	Typ.	Max.	Units
CLOCKED OPERATION					
PROPAGATION DELAY TIME Clock to Q	t _{PLH} , t _{PHL}	5	—	325	ns
		10	—	125	
		15	—	100	
Clock to <u>Carry Out</u>	t _{PLH} , t _{PHL}	5	—	325	ns
		10	—	125	
		15	—	100	
Carry In to <u>Carry Out</u>	t _{PLH} , t _{PHL}	5	—	175	ns
		10	—	75	
		15	—	55	
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	5	—	130	ns
		10	—	65	
		15	—	50	
MINIMUM CLOCK PULSE WIDTH	PW _{CL}	5	—	170	ns
		10	—	85	
		15	—	70	
MAXIMUM CLOCK FREQUENCY	f _{CL}	5	1.5	3.0	MHz
		10	3.0	6.0	
		15	4.0	8.0	
MAXIMUM CLOCK RISE AND FALL TIME ¹	t _{rCL} , t _{fCL}	5	15	—	μs
		10	15	—	
		15	15	—	
MINIMUM SETUP TIME Carry In	t _{setup}	5	—	130	ns
		10	—	65	
		15	—	50	
Up/Down	t _{setup}	5	—	250	ns
		10	—	100	
		15	—	75	
PRESET OR RESET OPERATION					
PROPAGATION DELAY TIME Preset Enable or Reset to Q	t _{PLH} , t _{PHL}	5	—	325	ns
		10	—	125	
		15	—	100	
Preset Enable or Reset to <u>Carry Out</u>	t _{PLH} , t _{PHL}	5	—	410	ns
		10	—	165	
		15	—	130	
MINIMUM PRESET ENABLE OR RESET PULSE WIDTH	PW _{PE} , PW _R	5	—	100	ns
		10	—	50	
		15	—	40	
PRESET ENABLE OR RESET REMOVAL TIME	t _{rem}	5	—	325	ns
		10	—	110	
		15	—	90	

¹ When units are cascaded, the maximum rise and fall times of the clock input should be equal to or less than the transition times of the data outputs driving data inputs, plus the propagation delay of the output driving stage for the output capacitive load.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



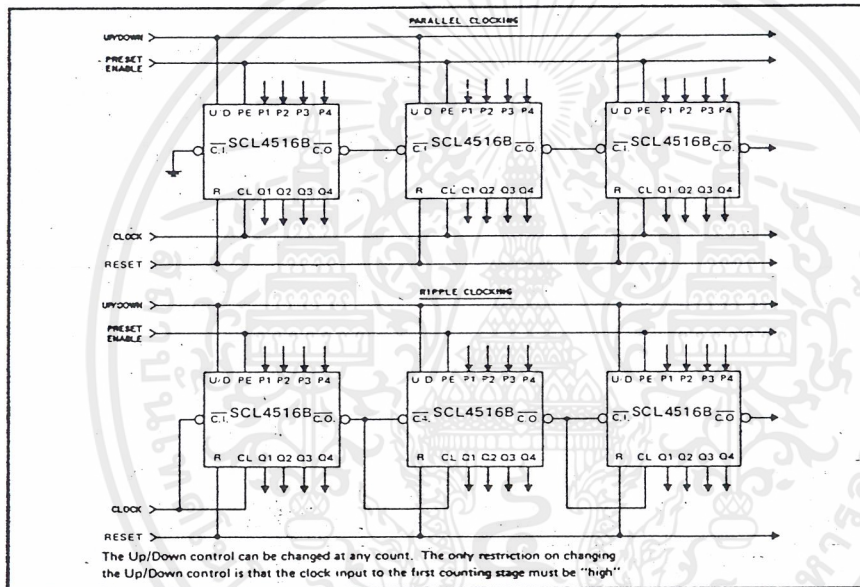
Typical P-Channel Source Current Characteristics



Typical N-Channel Sink Current Characteristics

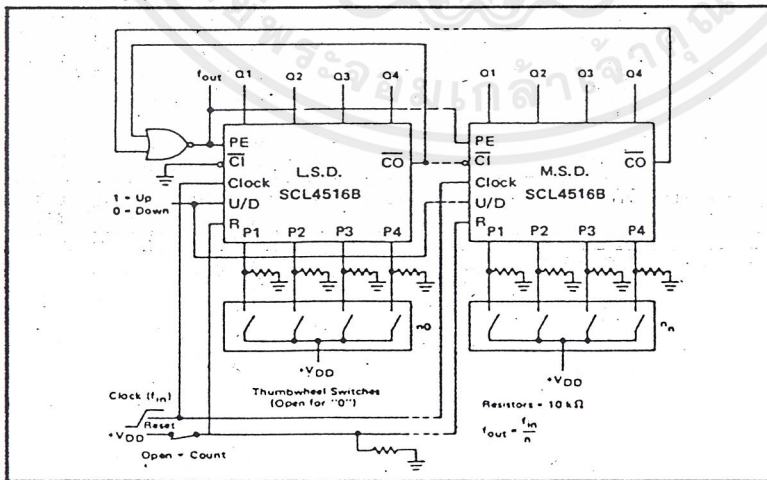
APPLICATIONS INFORMATION

CASCADING COUNTERS



The Up/Down control can be changed at any count. The only restriction on changing the Up/Down control is that the clock input to the first counting stage must be "high"

Cascading counter packages.



Programmable Cascaded Frequency Divider

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B
SCL4446B



CMOS PHASE-LOCKED LOOPS

FEATURES

- ◆ Very low power consumption – 70 μ W (typ) @ $f_o = 10$ kHz, 5Vdc
- ◆ Operating frequency range (no offset) – Up to 3MHz (typ) @ 10Vdc (SCL4046B) Up to 4MHz (typ) @ 10Vdc (SCL4446B)
- ◆ Low frequency drift – 0.04%/°C (typ) @ 10Vdc
- ◆ Choice of two phase comparators:
 1. Exclusive-OR network
 2. Edge-controlled memory network with phase-pulse output for lock indication
- ◆ VCO Inhibit control for ON-OFF keying and ultra-low standby power consumption
- ◆ High VCO linearity 1% (typ)
- ◆ Source-follower output of VCO control input (Demodulator Output)
- ◆ Zener Diode to assist Supply Regulation
- ◆ Balanced Output Drive Current Specifications

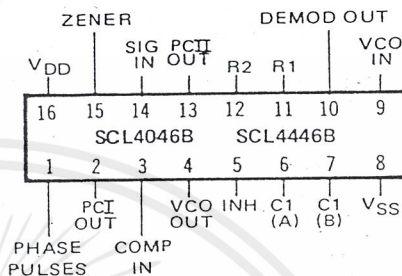
APPLICATIONS

- ◆ FM demodulator and modulator
- ◆ Frequency synthesis and multiplication
- ◆ Frequency discriminator
- ◆ Data synchronization
- ◆ Voltage-to-frequency conversion
- ◆ Tone decoding
- ◆ FSK-Modems
- ◆ Signal conditioning

DESCRIPTION

The SCL4046B and SCL4446B phase-locked loops contain two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common inputs. The Signal input can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator I (an exclusive-OR gate) provides a digital error signal PCI_{OUT} , and maintains 90° phase shift at the center frequency between Signal and Comparator inputs (both at 50% duty cycle). Phase comparator II (with leading edge sensing logic) provides digital error signals $PCII_{OUT}$ and Phase Pulses, and maintains a 0° phase shift between input signals (duty cycle is immaterial). The linear VCO produces an output signal VCO_{OUT} whose frequency is determined by the voltage of input VCO_{IN} and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source follower output, Demod Out, with an external resistor is used where the VCO_{IN} signal is needed but no loading can be tolerated. The inhibit input Inh , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

CONNECTION DIAGRAM
(all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C

BLOCK DIAGRAM

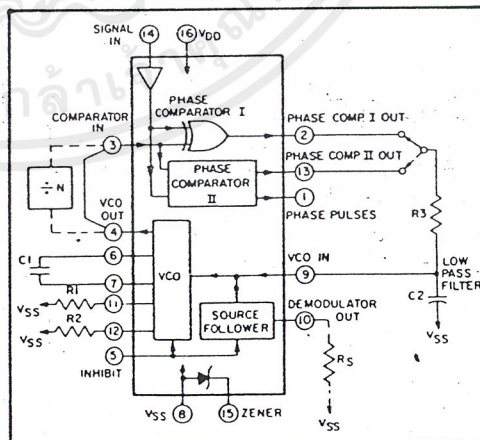


Fig. 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VCO SECTION

The VCO requires one external capacitor (C1) and one to two external resistors (R1 or R1 and R2). Resistor R1 and capacitor C1 determine the frequency range of the VCO and resistor R2 enables the VCO to have a frequency offset if required. The high input impedance ($10^{12}\Omega$) of the VCO simplifies the design of low-pass filters by permitting the designer a wide choice of resistor-to-capacitor ratios. In order not to load the low-pass filter, a source-follower output of the VCO input voltage is provided at terminal 10 (DEMODULA-

TOR OUTPUT). If this terminal is used, a load resistor (R_S) of $50k\Omega$ or more should be connected from this terminal to V_{SS} . If unused, this terminal should be left open. The VCO can be connected directly or through frequency dividers to the comparator input of the phase comparators. A full CMOS logic swing is available at the output of the VCO. A logic 0 on the INHIBIT input "enables" the VCO and the source follower, while a logic 1 "turns off" both to minimize stand-by power consumption.

PHASE-COMPARATORS

The phase-comparator signal input (terminal 14) can be direct-coupled provided the signal swing is within CMOS logic levels [logic "0" $\leq 30\%$ ($V_{DD} - V_{SS}$), logic "1" $\geq 70\%$ ($V_{DD} - V_{SS}$)]. For smaller swings the signal must be capacitively coupled to the self-biasing amplifier at the signal input.

Phase comparator I is an exclusive-OR network; it operates analogously to an over-driven balanced mixer. To maximize the lock range, the signal and comparator-input frequencies must have a 50% duty cycle. With no signal or noise on the signal input, this phase comparator has an average output voltage equal to $V_{DD}/2$. The low-pass filter connected to the output of phase comparator I supplies the averaged voltage to the VCO input, and causes the VCO to oscillate at the center frequency (f_o).

The frequency range of input signals on which the PLL will lock, if it was initially out of lock, is defined as the frequency capture range ($2f_c$).

The frequency range of input signals on which the loop will stay locked if it was initially in lock is defined as the frequency lock range ($2f_L$). The capture range can not exceed the lock range.

With phase comparator I, the range of frequencies over which the PLL can acquire lock (capture range) is dependent on the low-pass-filter characteristics, and can be made as large as the lock range. Phase-comparator I enables a PLL system to remain in lock in spite of high amounts of noise in the input signal.

One characteristic of this type of phase comparator is that it may lock onto input frequencies that are close to harmonics of the VCO center-frequency. A second characteristic is that the phase angle between the signal and the comparator input varies between 0° and 180° , and is 90° at the center frequency. Figure 2 shows the (typical) triangular phase-to-output response characteristic of phase-comparator I. Typical waveforms for a CMOS phase-locked-loop employing phase comparator I in locked condition is shown in Figure 3.

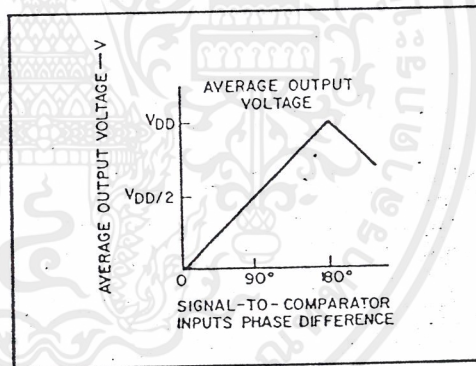


Fig. 2 - Phase-comparator I characteristics at low-pass filter output.

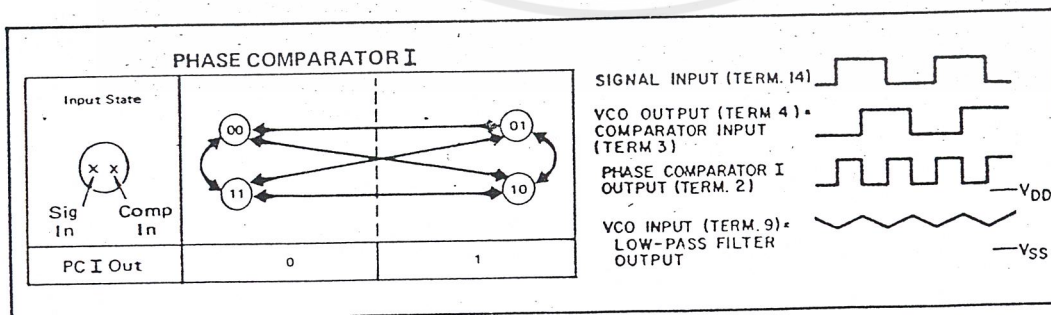


Fig. 3 - Typical waveforms employing phase comparator I in locked condition

SCL4046B, SCL4446B

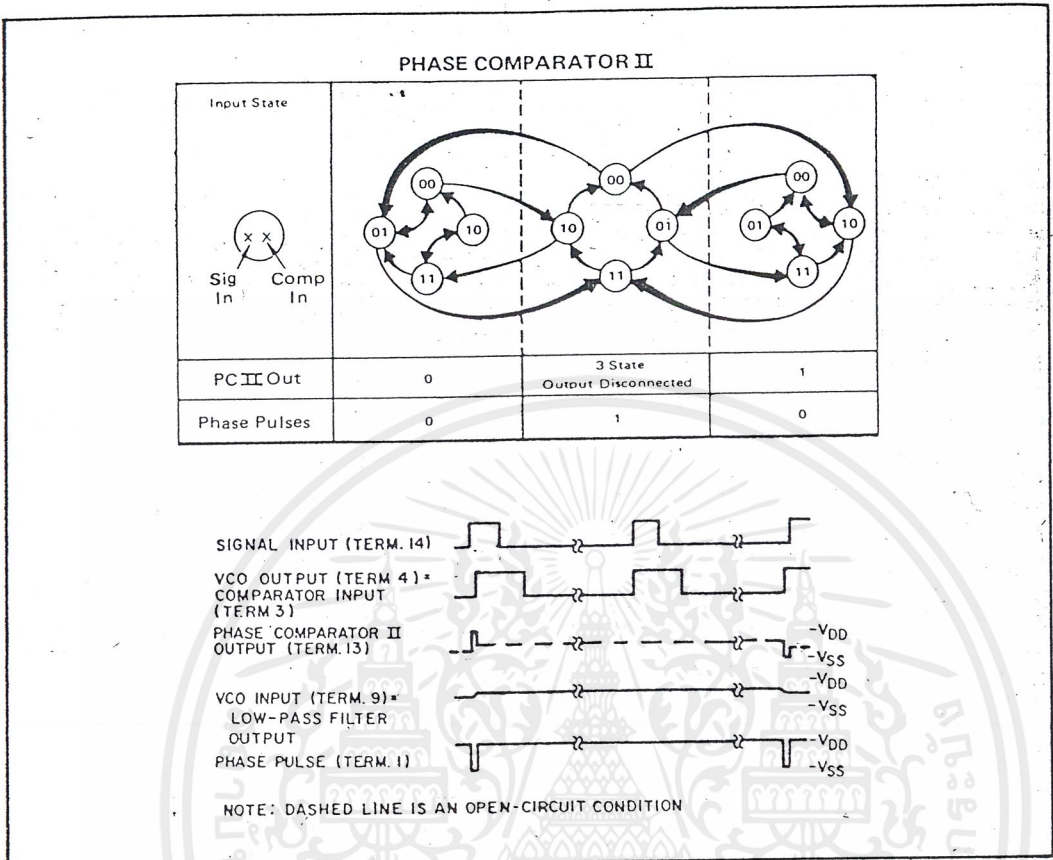


Fig. 4 – Typical waveforms employing phase comparator II in locked condition.

Phase-comparator II is an edge-controlled digital memory network. It consists of several flip-flop stages, control gating, and a three state output circuit comprising p- and n-type drivers having a common output node. When the p-MOS or n-MOS drivers are ON, they pull the output up to V_{DD} or down to V_{SS}, respectively. This type of phase comparator acts only on the positive edges of the signal and comparator inputs. The duty cycles of the signal and comparator inputs are not important since positive transitions control the PLL system utilizing this type of comparator. If the signal lags the comparator input in phase, the n-type output driver is maintained ON for a time corresponding to the phase difference. If the comparator input lags the signal in phase, the p-type output driver is maintained ON for a time corresponding to the phase difference. Subsequently, the capacitor voltage of the low-pass filter connected to this phase comparator is adjusted until the signal and comparator inputs are equal in both phase and frequency. At this stable point, both p- and n-type output

drivers remain OFF. Thus, the phase comparator output becomes an open circuit and holds the voltage on the capacitor of the low-pass filter constant. Moreover, the signal at the "phase pulses" output is a high level which can be used for indicating a locked condition. Thus, for phase comparator II, no phase difference exists between signal and comparator input over the full VCO frequency range. Moreover, the power dissipation due to the low-pass filter is reduced when this type of phase comparator is used because both the p- and n-type output drivers are OFF for most of the signal input cycle.

It should be noted that the PLL lock range for this type of phase comparator is equal to the capture range, independent of the low-pass filter. With no signal present at the signal input, the VCO is adjusted to its lowest frequency for phase comparator II. Figure 4 shows typical waveforms for a CMOS PLL employing phase comparator II in a locked condition.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGN INFORMATION

This information is a guide for approximating the values of external components for the SCL4046B and SCL4446B in a Phase-Locked Loop system. The selected external components must be within the following ranges:

$R1, R2 \geq 2k\Omega, R5 \geq 10k\Omega$
 $C1 \geq 15pF$

In addition to the given design information refer to Figure 5 for R1, R2, and C1 component selections.

CHARACTERISTICS	USING PHASE COMPARATOR I		USING PHASE COMPARATOR II	
	VCO WITHOUT OFFSET $R2 = \infty$	VCO WITH OFFSET	VCO WITHOUT OFFSET $R2 = \infty$	VCO WITH OFFSET
VCO Frequency				
For No Signal Input	VCO in PLL system will adjust to center frequency, f_0		VCO in PLL system will adjust to lowest operating frequency, f_{min}	
Frequency Lock Range, $2f_L$	$2f_L = \text{full VCO frequency range}$ $2f_L = f_{max} - f_{min}$			
Frequency Capture Range, $2f_C$	$2f_C \approx \frac{1}{\pi} \sqrt{\frac{2\pi^2 f_L}{T1}}$			
Loop Filter Component Selection				
Phase Angle between Signal and Comparator	90° at center frequency (f_0), approximating C^0 and 180° at ends of lock range ($2f_L$)		Always 0° in lock	
Locks on Harmonics of Center Frequency	Yes		No	
Signal Input Noise Rejection	High		Low	
VCO Component Selection	<ul style="list-style-type: none"> - Given: f_0 - Use f_0 with Fig.5a to determine R1 and C1 	<ul style="list-style-type: none"> - Given: f_0 and f_L - Calculate f_{min} from the equation $f_{min} = f_0 - f_L$ - Use f_{min} with Fig. 5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ from the equation $\frac{f_{max}}{f_{min}} = \frac{f_0 + f_L}{f_0 - f_L}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1 	<ul style="list-style-type: none"> - Given: f_{max} - Calculate f_0 from the equation $f_0 = \frac{f_{max}}{2}$ - Use f_0 with Fig.5a to determine R1 and C1 	<ul style="list-style-type: none"> - Given: f_{min} & f_{max} - Use f_{min} with Fig.5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1

REF. G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B, SCL4446B

ELECTRICAL CHARACTERISTICS ^{1,3}

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	Inhibit = V _{DD} Signal Input = V _{DD}	—	5	—	0.05	5	—	150	μA _{dc}
			—	10	—	0.01	10	—	300	
			—	20	—	0.2	20	—	600	
TOTAL POWER DISSIPATION	P _T	Inh = V _{SS} , VCO _{IN} = $\frac{V_{DD}}{2}$ f _o = 10kHz, ² C _L = 15pF R1 = 1MΩ, R2 = R _S = ∞	—	—	—	0.07	—	—	—	mW
			—	—	—	0.6	—	—	—	
			—	—	—	2.4	—	—	—	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.

= + 85°C for E device.

³ VCO output (pin 4) and Phase Comparator Outputs (pins 2 and 13) have been designed for balanced output drive current specifications. Consult Family Specifications.

PARAMETER	CONDITIONS	V _{DD}	25°C			UNIT				
			Min.	Typ.	Max.					
VCO SECTION										
MAXIMUM OPERATING FREQUENCY SCL4046B SCL4446B	f _{max} R2 = ∞ VCO _{IN} = V _{DD}	R1 C1	10k 50pF	5	0.5	0.8	—	MHz		
				10	1.0	1.5	—			
				15	1.3	1.9	—			
			5k 50pF	5	0.6	1.0	—	MHz		
				10	1.4	2.1	—			
				15	1.8	2.7	—			
			2k 50pF	5	—	1.3	—	MHz		
				10	—	2.9	—			
				15	—	3.8	—			
			R2 = ∞ VCO _{IN} = V _{DD}	R1 C1	10k 50pF	5	0.7	1.0	—	MHz
						10	1.3	2.0	—	
						15	1.9	2.8	—	
5k 50pF	5	0.9			1.3	—	MHz			
	10	1.9			2.9	—				
	15	2.6			3.9	—				
2k 50pF	5	—	1.8	—	MHz					
	10	—	3.9	—						
	15	—	5.4	—						
LINEARITY	R2 = ∞ VCO _{IN} = 2.5±0.3V, R1 ≥ 10kΩ VCO _{IN} = 5.0±2.5V, R1 ≥ 400kΩ VCO _{IN} = 7.5±5.0V, R1 ≥ 1MΩ	5	—	1	—	%				
		10	—	1	—					
		15	—	1	—					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	CONDITIONS	V _{DD}	+25°C			UNIT		
			Min.	Typ.	Max.			
VCO SECTION (Continued)								
TEMPERATURE-FREQUENCY STABILITY	No Offset	R ₂ = ∞	5	—	0.12-0.24	—	% / °C	
			10	—	0.04-0.08	—		
			15	—	0.015-0.03	—		
	With Offset	R ₂ ≤ 10X R ₁	5	—	0.06-0.12	—	% / °C	
			10	—	0.05-0.1	—		
			15	—	0.03-0.06	—		
INPUT RESISTANCE (VCO _{IN})	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ		
OUTPUT DUTY CYCLE		All valid input combinations and voltages	—	50	—	%		
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	C _L = 50pF	5 10 15	— — —	100 50 40	200 100 80	ns	
PHASE COMPARATORS								
INPUT RESISTANCE Signal Input	R _{IN}		5	1	3	—	MΩ	
			10	0.2	0.7	—		
			15	0.1	0.3	—		
Comparator Input	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ		
AC-COUPLED INPUT SENSITIVITY Signal Input	V _{IN}		5 10 15	— — —	200 400 700	400 800 1400	mV	
OUTPUT TRANSITION TIME	PCI, PCII Outputs	t _{TLH} , t _{THL}	C _L = 50pF	5	—	100	200	ns
				10	—	50	100	
				15	—	40	80	
	Phase Pulses Output	t _{TLH} , t _{THL}		5	—	130	260	ns
				10	—	65	130	
				15	—	50	100	
DEMODULATOR OUTPUT								
OFFSET VOLTAGE	VCO _{IN} , V _{DEM}	R _S ≥ 50kΩ	5 10 15	— — —	1.4 1.6 1.8	2.2 2.2 2.2	V _{dc}	
LINEARITY		R _S ≥ 50kΩ VCO _{IN} = 2.5±0.3V VCO _{IN} = 5.0±2.5V VCO _{IN} = 7.5±5.0V	5 10 15	— — —	0.1 0.6 0.8	— — —	%	
ZENER DIODE								
ZENER VOLTAGE	V _Z	I _Z = 50μA	—	6.3	7.0	7.7	V	
DYNAMIC RESISTANCE	R _Z	I _Z = 1mA	—	—	100	—	Ω	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B, SCL4446B

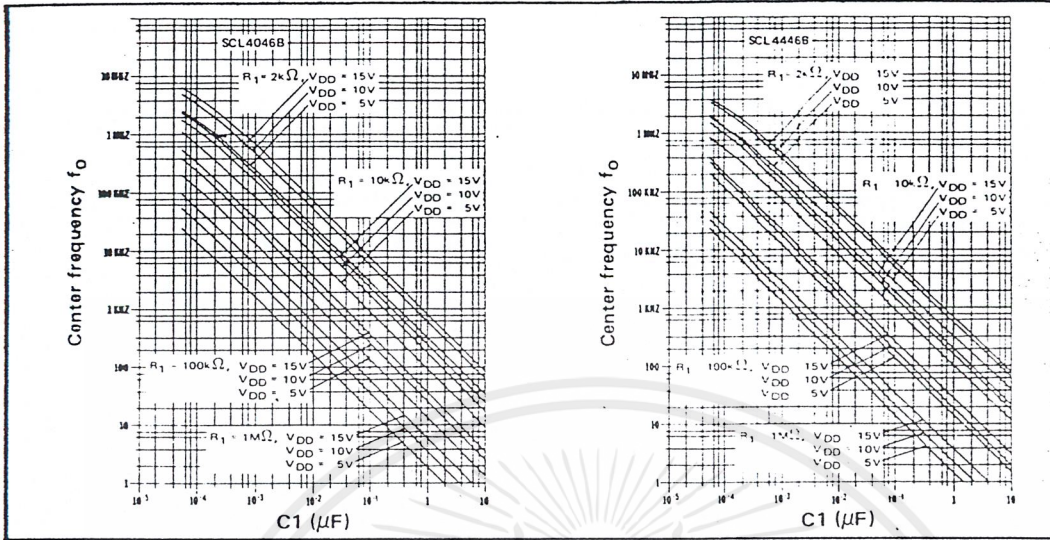


Fig. 5 (a) Typical center frequency (f_0) vs C_1 ($R_2 = \infty$, $V_{COIN} = \frac{V_{DD}}{2}$, $T_A = 25^\circ\text{C}$)

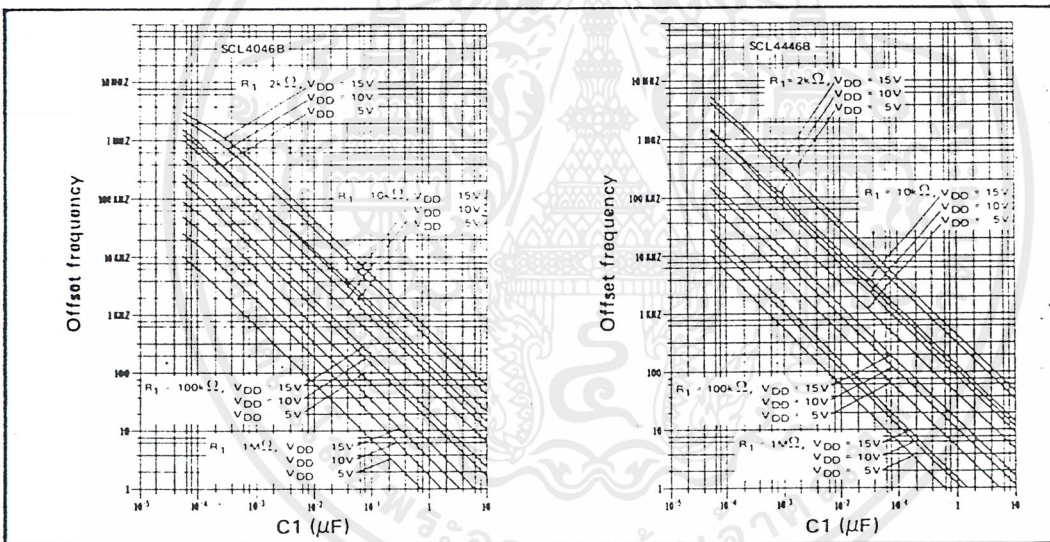


Fig. 5 (b) Typical frequency offset vs C_1 ($V_{COIN} = V_{SS}$, $T_A = 25^\circ\text{C}$)

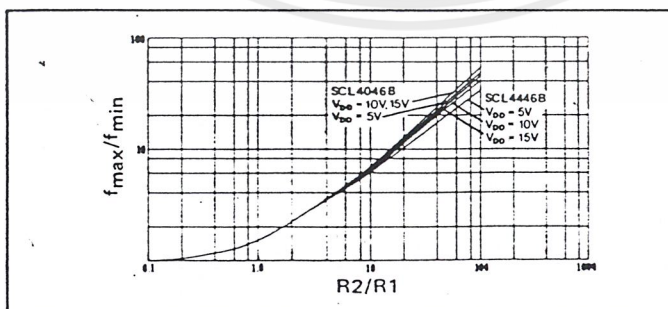


Fig. 5 (c) Typical f_{max}/f_{min} vs R_2/R_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

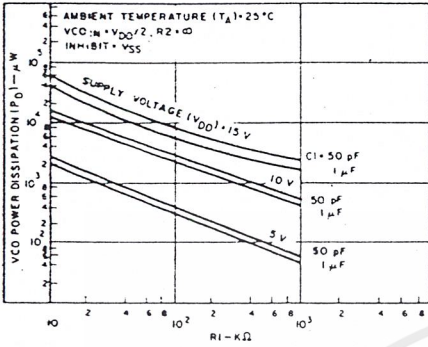


Fig. 6 (a) - Typical VCO power dissipation at center frequency vs R1.

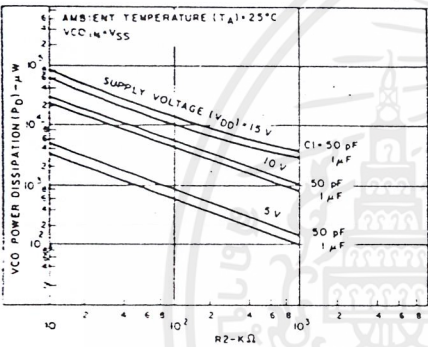


Fig. 6 (b) - Typical VCO power dissipation at f_{min} vs R2.

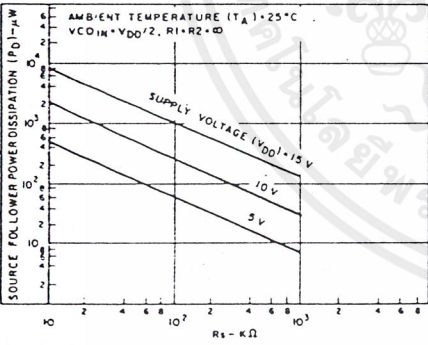


Fig. 6 (c) - Typical source follower power dissipation vs R_S .

NOTE: To obtain approximate total power dissipation of PLL system for no-signal input

$$P_D (\text{Total}) = P_D (f_o) + P_D (f_{MIN}) + P_D (R_S) - \text{Phase Comparator I}$$

$$P_D (\text{Total}) = P_D (f_{MIN}) - \text{Phase Comparator II}$$

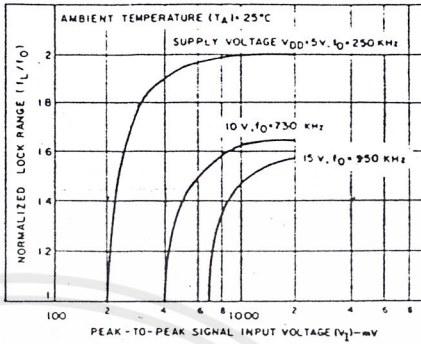


Fig. 7 - Typical lock range vs signal input amplitude

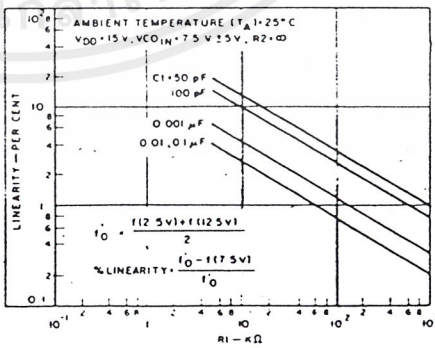
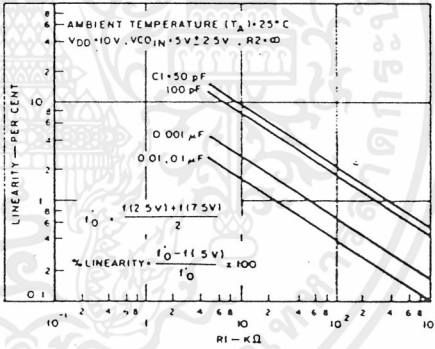


Fig. 8(a, b) - Typical VCO linearity vs R1 and C1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4093B Preliminary



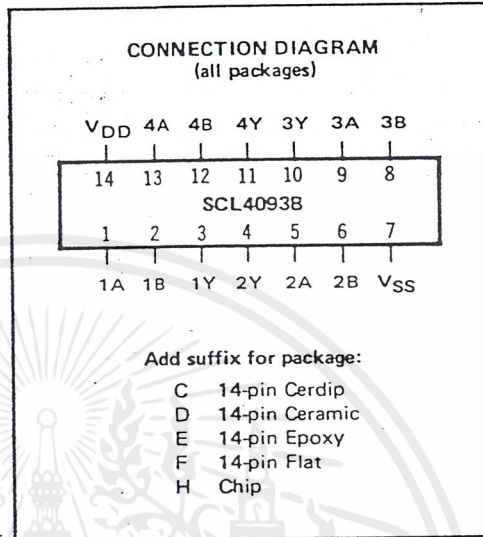
CMOS
QUAD SCHMITT TRIGGER

FEATURES

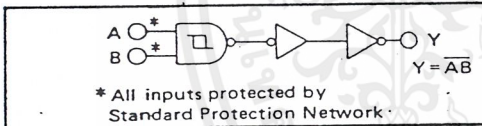
- ◆ Schmitt Trigger Action on each Input with no External Components
- ◆ Quad 2-Input NAND Configuration
- ◆ Noise Immunity Greater than 50%
- ◆ No Limit on Input Rise and Fall Times
- ◆ Balanced Output Drive Current Specifications

DESCRIPTION

The SCL4093B consists of four Schmitt trigger circuits. Each circuit functions as a 2-input NAND gate with Schmitt trigger action on both inputs. The gate switches at different points for positive- and negative-going signals. The difference between the positive voltage (V_P) and the negative voltage (V_N) is defined as the hysteresis voltage (V_H). This device is useful in high-noise environments and in wave and pulse shapers and multivibrators.



LOGIC DIAGRAM

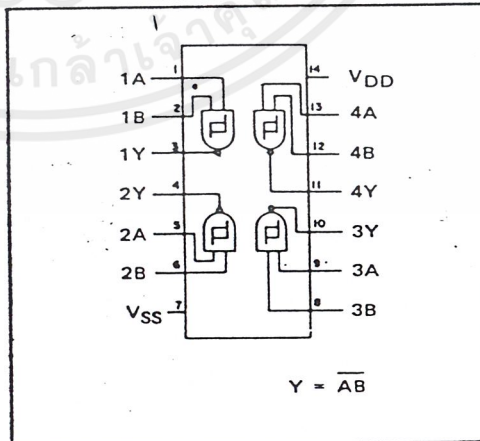


RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

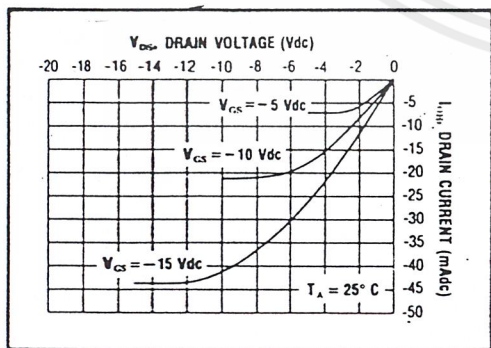
STATIC CHARACTERISTICS 1,3

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	V _{IN} =V _{SS} or V _{DD} All valid input combinations	-	0.05	-	0.0005	0.05	-	1.5	μA _{dc}
			10	0.10	-	0.001	0.10	-	3.0	
			15	0.20	-	0.002	0.20	-	6.0	
POSITIVE TRIGGER THRESHOLD VOLTAGE	V _P (V _L)		3 typ		2.9 typ			2.9 typ		Vdc
			5.9 typ		5.9 typ			5.9 typ		
			8.9 typ		8.9 typ			8.9 typ		
NEGATIVE TRIGGER THRESHOLD VOLTAGE	V _N (V _H)		2.6 typ		2.3 typ			2.1 typ		Vdc
			4 typ		3.9 typ			3.8 typ		
			5.5 typ		5.4 typ			5.3 typ		

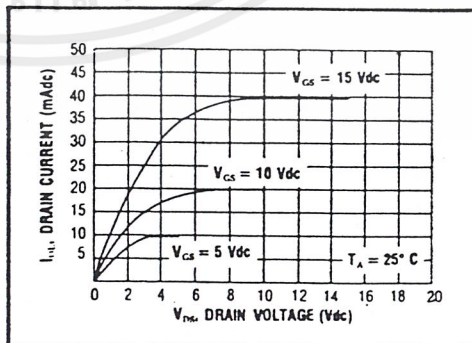
- NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = + 85°C for E device.
³ This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER		V _{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t _{PLH} , t _{PHL}	5	-	300	600	ns
		10	-	150	300	
		15	-	120	240	
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	5	-	100	200	ns
		10	-	50	100	
		15	-	40	80	



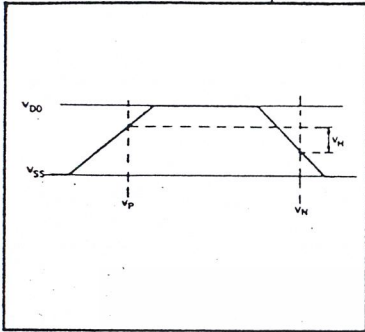
Typical P-Channel Source Current Characteristics



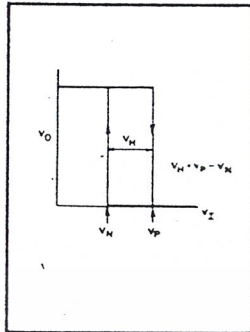
Typical N-Channel Sink Current Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

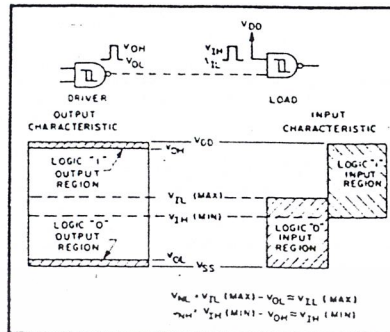
SCL4093B (Preliminary)



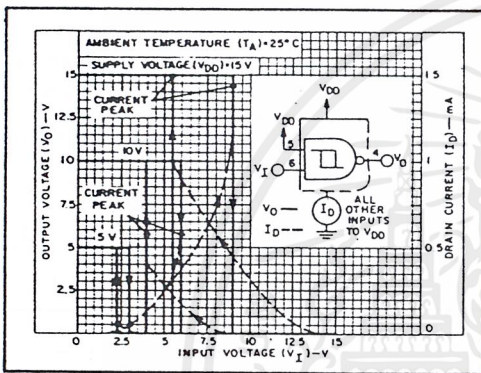
Definition of V_P, V_N and V_H .



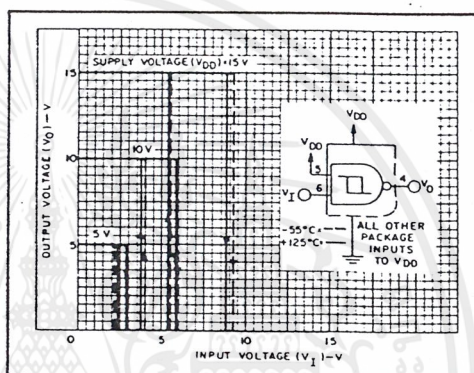
Transfer characteristic of 1 of 4 gates.



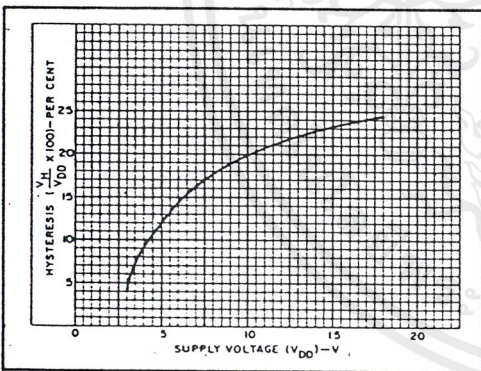
Input and output characteristics.



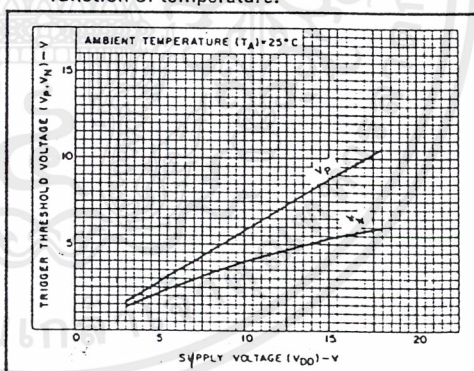
Typical current and voltage transfer characteristics.



Typical voltage transfer characteristics as a function of temperature.

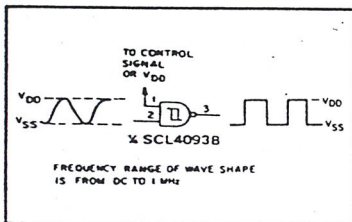


Typical trigger threshold voltage vs. V_{DD} .

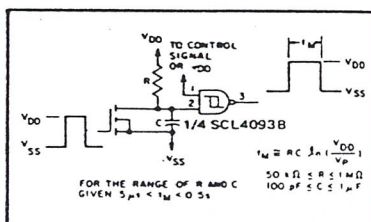


Typical per cent hysteresis vs. supply voltage.

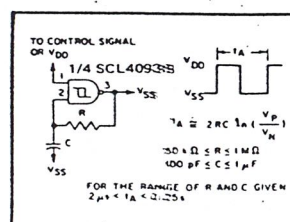
APPLICATIONS INFORMATION



Wave shaper.



Monostable multivibrator.



Astable multivibrator.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4049UB Inverting
SCL4050B Non-Inverting



CMOS
HEX BUFFERS/CONVERTERS

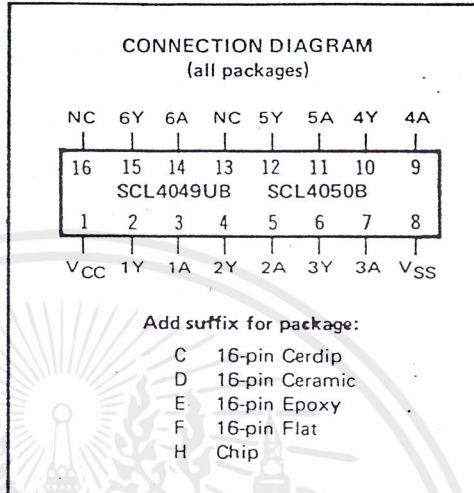
FEATURES

- ◆ Direct Drive of 2 TTL/DTL Loads
- ◆ Operation from Single Supply
- ◆ Pin-for-Pin Replacements for SCL4009B, SCL4010B

DESCRIPTION

The SCL4049UB and SCL4050B are Inverting and Non-Inverting Hex Buffers, respectively, and feature logic-level conversion using only one supply voltage (V_{CC}). The Input-signal high level (V_{IH}) can exceed the V_{CC} supply voltage when these devices are used for logic-level conversions. These devices are intended for use as CMOS-to-DTL/TTL converters and can drive directly two DTL/TTL Loads.

The SCL4049UB and SCL4050B are interchangeable with SCL4009UB and SCL4010B devices, respectively. In these applications the SCL4049UB and SCL4050B are pin-compatible with the SCL4009UB and SCL4010B, respectively, and can be substituted for these devices in existing as well as in new designs. Terminal No. 16 is not connected internally on the SCL4049UB or SCL4050B; therefore, connection to this terminal is of no consequence to circuit operation.



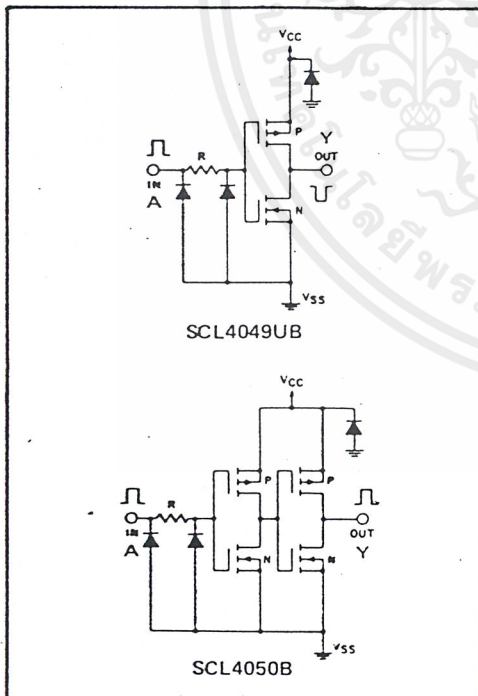
RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

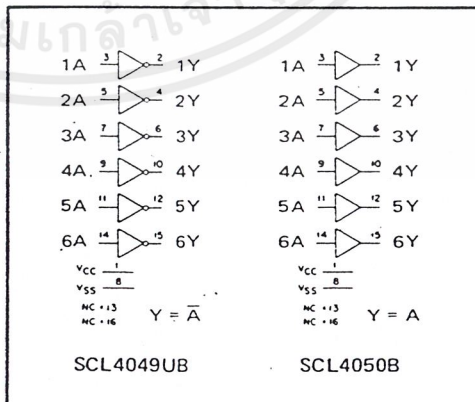
DC Supply Voltage	$V_{CC} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

Note: These devices contain input protection networks to V_{SS} only. Therefore, V_{IH} (max) may exceed V_{CC} without damage (subject to absolute maximum ratings).

SCHMATIC DIAGRAMS



LOGIC DIAGRAMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS^{1,2}

PARAMETER	V _{CC} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units		
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.			
QUIESCENT DEVICE CURRENT	V _{CC}	5	V _{IN} =V _{SS} or V _{DD}	-	1.0	-	0.005	1.0	-	30	μAdc	
		10	All valid input combinations	-	2.0	-	0.01	2.0	-	60		
		15		-	4.0	-	0.02	4.0	-	120		
MINIMUM INPUT HIGH VOLTAGE SCL4049UB	V _{IH}	5	V _{OL} =0.5V	-	4.0	-	2.75	4.0	-	4.0	Vdc	
		10	V _{OL} =1.0V	-	8.0	-	5.5	8.0	-	8.0		
		15	V _{OL} =1.5V	-	12.0	-	8.25	12.0	-	12.0		
MAXIMUM INPUT LOW VOLTAGE SCL4049UB	V _{IL}	5	V _{OH} =3.6V	1.0	-	1.0	2.25	-	1.0	-	Vdc	
		10	V _{OH} =7.2V	2.0	-	2.0	4.5	-	2.0	-		
		15	V _{OH} =10.8V	3.0	-	3.0	6.75	-	3.0	-		
OUTPUT LOW (SINK) CURRENT C, D, F, H devices	I _{OL}	5	V _{OL} =0.4V	4.0	-	3.2	6.4	-	2.4	-	mAdc	
		10	V _{OL} =0.5V	10	-	8.0	16	-	5.6	-		
		15	V _{OL} =1.5V	30	-	24.0	40	-	16.8	-		
				V _{IN} =V _{SS} or V _{DD}								
		E device	5	V _{OL} =0.4V	3.8	-	3.2	6.4	-	2.6	-	mAdc
			10	V _{OL} =0.5V	9.6	-	8.0	16	-	6.4	-	
15	V _{OL} =1.5V		28	-	24.0	40	-	19	-			
		V _{IN} =V _{SS} or V _{DD}										

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.

= + 85°C for E device.

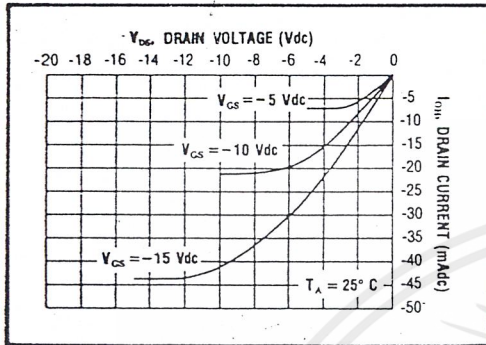
³ These devices have been designed to meet the balanced output drive current specifications for Output High (Source) Current. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

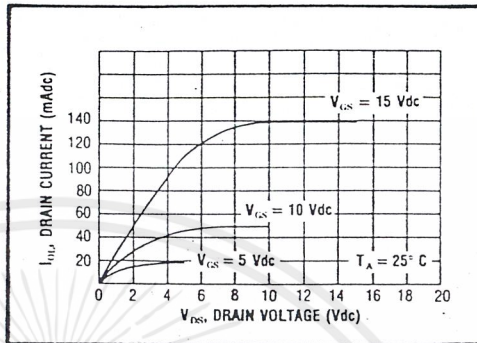
PARAMETER		V _{IN} (Vdc)	V _{CC} (Vdc)	Min.	Typ.	Max.	Units	
PROPAGATION DELAY TIME SCL4049UB	t _{PLH}	5	5	-	60	120	ns	
		10	10	-	32	65		
		15	15	-	25	50		
	SCL4050B	t _{PLH}	10	5	-	45	90	ns
			15	5	-	45	90	
			5	5	-	70	140	
SCL4049UB	t _{PLH}	10	10	-	40	80	ns	
		15	15	-	30	60		
		10	5	-	45	90		
	SCL4050B	t _{PHL}	15	5	-	40	80	ns
			5	5	-	32	65	
			10	10	-	20	40	
SCL4049UB	t _{PHL}	15	15	-	15	30	ns	
		10	5	-	15	30		
		15	5	-	10	20		
	SCL4050B	t _{PHL}	5	5	-	55	110	ns
			10	10	-	27	55	
			15	15	-	15	30	
SCL4049UB	t _{PHL}	10	5	-	50	100	ns	
		15	5	-	50	100		
		5	5	-	80	160		
	OUTPUT TRANSITION TIME	t _{TLH}	10	10	-	40	80	ns
			15	15	-	30	60	
			5	5	-	30	60	
SCL4050B	t _{THL}	10	10	-	20	40	ns	
		15	15	-	15	30		
		5	5	-	15	30		
INPUT CAPACITANCE SCL4049UB	C _{IN}	-	-	-	15	22.5	pF	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

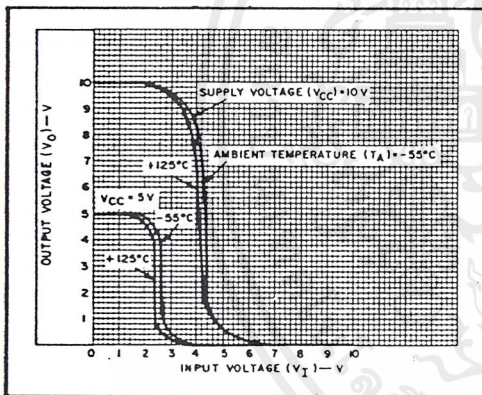
SCL4049B, SCL4050B



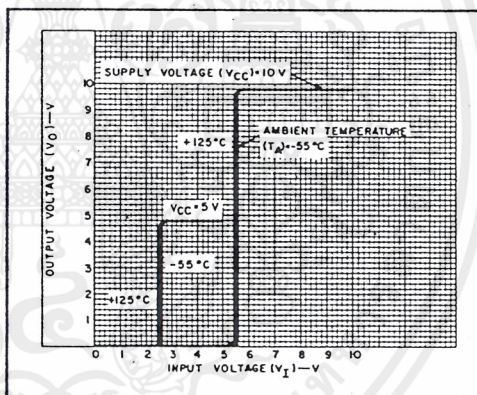
Typical P-Channel Source Current Characteristics



Typical N-Channel Sink Current Characteristics



Typical voltage transfer characteristics as a function of temperature for SCL4049UB.



Typical voltage transfer characteristics as a function of temperature for SCL4050B.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Paper 4.1

NEW SINGLE-PHASE UNITY POWER FACTOR
PWM CONVERTER-INVERTER SYSTEMMasayuki Morimoto, Katsumi Oshitani, Kiyotaka Sumito,
Shinji Sato, Muneaki Ishida* and Shigeru Okuma**

Mitsubishi Heavy Industries, Ltd.

*Mie University

**Nagoya University

Abstract

A new single-phase, unity power factor converter-inverter is presented. The converter circuit which delivers sinusoidal input current regulates dc voltage. The inverter which is with the magnetic flux control PWM method generates variable voltage, variable frequency PWM waveform in order to minimize the output voltage distortion factor. The experimental result shows that the motor efficiency is as high as that of the sinusoidal output voltage. As a result, the system efficiency and the power factor are improved.

1. Introduction

Variable Voltage, Variable Frequency (VVVF) drive of an induction motor is widely used both in industrial and household applications. Especially in household, single-phase input and three-phase-output inverters for motor drive become popular. A voltage source PWM inverter is a key device for such VVVF drives of small induction motors.

For the converter circuit of the PWM inverter, a capacitor-input-type rectifier converter has been used. However, it causes the harmonic distortion of the ac current and the low power factor operation.

Recently, a unity power factor converter circuit for ac to dc voltage regulator has been reported [1][2]. This PWM converter is one of the solutions for the problems of the converter circuit.

The converter-inverter systems for motor drive have been reported. Hombu *et al* [3] reported mainly on the control scheme of the converter circuit of the converter-inverter system. Nonaka *et al* [4] reported the control method of inverter circuit based on dc link voltage. B.T. Ooi *et al* [5] reported the design method of the converter-inverter system based on the loss of controllability and the output harmonic distortion. However, in designing

high efficiency VVVF drive system for practical application, it is the motor efficiency that should be taken into consideration.

In this paper, new control strategy of the converter-inverter system for motor drives is studied. For the new system, the single phase, unity power factor ac to dc voltage converter is used. The magnetic flux control PWM method is used as the PWM strategy of the inverter. The modulation factor of the inverter which uses controllable dc voltage is studied in order to make motor efficiency high. It is shown that over-modulation resulting from low dc link voltage is a key design factor.

2. Control strategy of the converter-inverter

Fig. 1 shows the circuit configuration of the new converter-inverter system. The single phase converter is connected to the three phase inverter circuit through dc link. The converter is a so called "Buck-Boost" converter with a single power switch. The inverter circuit is a conventional bridge circuit which has six power switches. The control strategy of the converter is described hereafter.

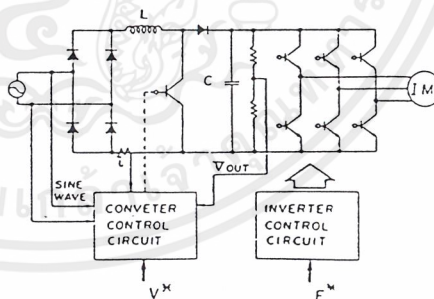


Fig.1. Circuit configuration.

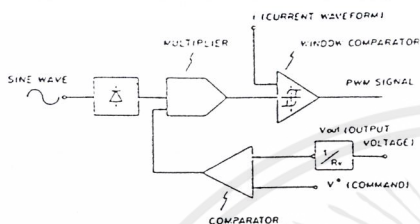


Fig.2. Control diagram of converter.

Fig. 2 shows the control diagram of the converter circuit. The PWM control of the converter has a double control loop. The input current waveform is controlled with the window comparator so that it follows phase and shape of the source voltage. The rectified source voltage is used as the sinusoidal reference waveform. The output dc voltage of the converter is controlled by the outer control loop so that the dc voltage of the inverter circuit may change. The feedback dc voltage and the command voltage are compared. The error is multiplied in order to make instantaneous reference waveform. In the inner current control loop, the feedback current waveform and the reference waveform are hysteresis-controlled with the window comparator. The output signal of the window

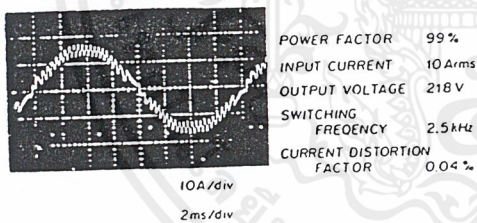


Fig.3. Ac line current waveform.

comparator is the PWM waveform of the converter.

Fig. 3 shows the typical ac line current waveform of the converter. The input power factor is nearly unity, although, the switching frequency is below several kilohertz. A bipolar transistor is used as the power switch, and it contributes to improve power factor.

In this system, the voltage V^* is used as the command of the converter control because the converter operates as the voltage source for the inverter.

3 Control strategy of the inverter

The control strategy of the inverter is the magnetic flux control PWM method[6], which is based on eight kinds of voltage vectors made of a inverter bridge, shown in Fig. 4. In the figure, on state of the upper inverter bridge denotes "1", and off state, "0".

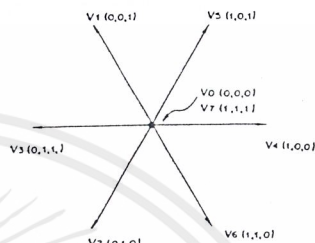


Fig.4. Voltage vectors made by inverter.

The flux locus produced from the inverter output voltage is divided into equal blocks. Each block corresponds to the digital control interval of the PWM pattern. voltage vectors are selected every time interval so that the flux vectors produced from inverter output line voltage may move along the ideal circle.

In the converter-inverter system, dc link voltage controlled by the PWM control of the converter. In order to make motor efficiency high, the modulation method of the magnetic flux control method with controlled input voltage is discussed hereafter.

3.1 The fundamental component of PWM waveform

In the high efficiency VVVF drives of induction motor, the design of the fundamental component of the terminal voltage is the major design factor, because it affects motor characteristics such as torque, efficiency.

The principle of the conventional triangular-sinusoidal PWM method is shown in Fig. 5. The output PWM pulses are generated by comparing the sinusoidal wave and the triangular wave. Ideally, the amplitude of the sinusoidal wave corresponds to that of the output fundamental voltage. The rms value of output fundamental line to line voltage of the conventional PWM pulses is expressed as follows:

$$V_f = \frac{\sqrt{3}}{\sqrt{2}} A_f \frac{E_{DC}}{2}$$

where

- V_f : fundamental component of the line to line voltage (rms value)
- A_f : modulation factor ($0 < A_f < 1$)
- E_{DC} : dc link voltage.

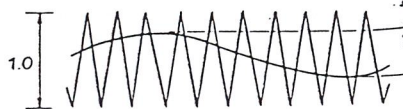


Fig.5. The principle of triangular-sinusoidal PWM

line current waveforms of various distortion factors. Over-modulation ($A_f > 1.0$) with low dc link voltage is a key design factor of the new system.

4 VVVF drive of the new system

A new VVVF drive system is realized by using controllable dc voltage of the converter and the magnetic flux control PWM method of the inverter. In Fig. 9, the voltage distortion factor of the new system and that of the conventional inverter with an uncontrolled rectifier circuit are shown. The distortion factor of the conventional system is high especially at low motor frequency, while that of the new system is low for all motor frequencies. The over-modulation can reduce the distortion factor.

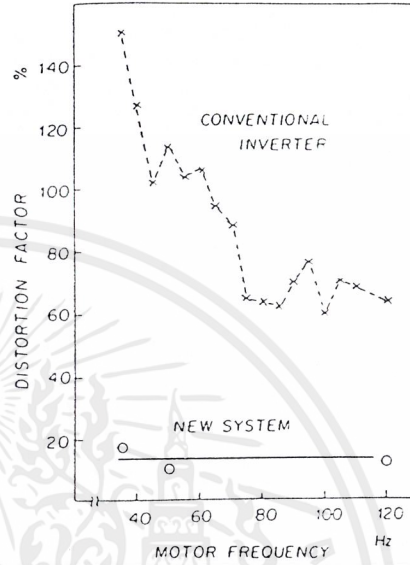
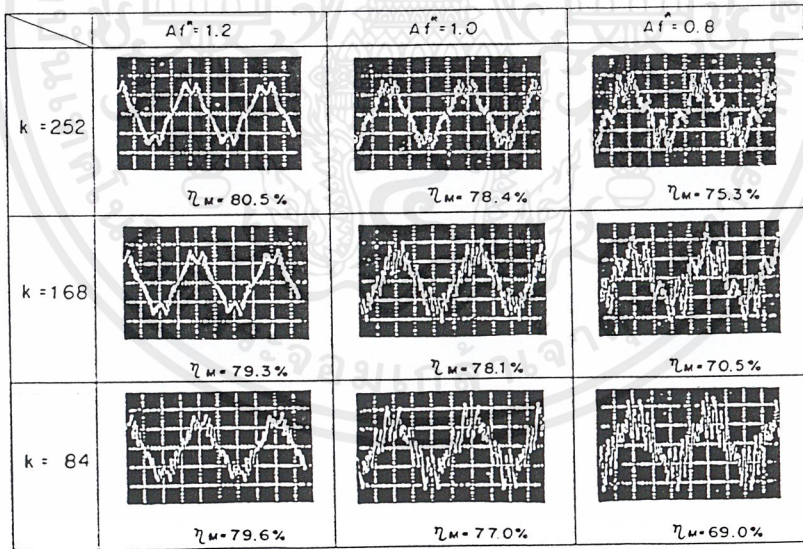


Fig.9. Distortion factor of VVVF drive



MOTOR FREQUENCY : 50Hz 5A/div, 2ms/div

Fig.8. Motor line current waveforms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The voltage utilization factor is defined by the amplitude of the fundamental component when $A_f = 1.0$. That is:

$$\frac{\sqrt{3}}{2} = 0.866$$

On the other hand, in the magnetic flux control PWM method, the output fundamental voltage is proportional to the radius of the flux locus, and is expressed as:

$$V_f = \frac{\sqrt{3}}{\sqrt{2}} A_f^* \frac{E_{DC}}{2} \quad (2)$$

$$A_f^* = \frac{4}{\pi} (1 - \gamma) \quad (3)$$

where

A_f^* : modulation factor of the flux control PWM method

γ : ratio of the zero vectors in the PWM pattern.

The radius of the flux locus is determined by the ratio of zero vectors in the PWM pattern. The circle of the flux locus is made from six voltage vectors ($V_1 \sim V_6$), although, the PWM pattern consists of eight vectors including zero vectors (V_0, V_7) which indicate zero output voltage. Accordingly, $(1 - \gamma)$ is proportional to the modulation factor. The maximum value of A_f^* is

$$\frac{4}{\pi} = 1.27$$

when the flux locus is a hexagon. The modulation factor can be varied from 0 to 1.27 in the magnetic flux control PWM method.

In the conventional inverter, as shown in equation (1), output voltage is controlled by changing the modulation factor A_f , because the dc link voltage E_{DC} is constant. On the other hand, in the new system, both dc link voltage E_{DC} and the modulation factor A_f^* , in equation (2), can be controlled. In the next subsection, the procedure of determining A_f^* when E_{DC} is controllable is discussed.

3.2 The effect of A_f^*

The inverter PWM pattern design by the magnetic flux control method with controllable dc voltage is studied experimentally. The motor used is a two pole, 800W three phase induction motor.

Fig. 6 shows the effect of the modulation factor A_f^* on motor efficiency. The fundamental component of the motor terminal voltage is kept at 120V. The experimental result shows that the motor efficiency is high when A_f^* is large, as the voltage distortion factor is small.

Fig. 7 shows the motor efficiency η_M when the distortion factor is varied by changing the number of blocks k and the fundamental component of the motor terminal voltage will be kept constant. Fig. 8 shows the motor

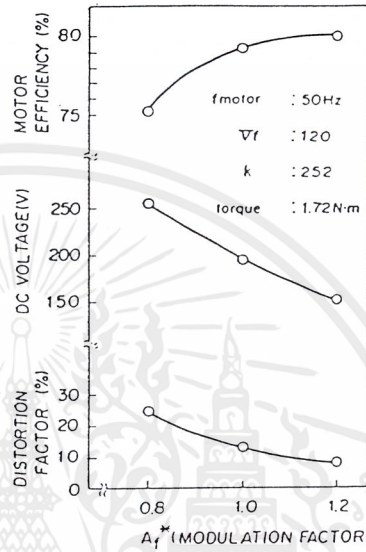


Fig.6. The effect of the modulation factor A_f^* .

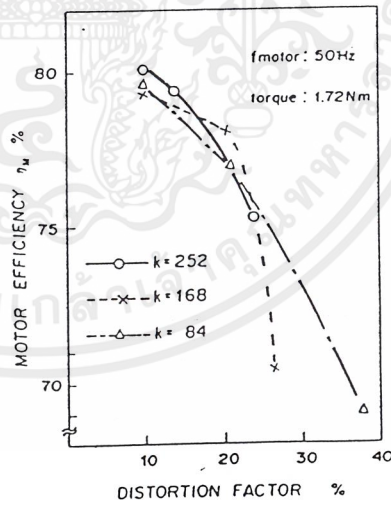


Fig.7. The effect of distortion factor on motor efficiency.

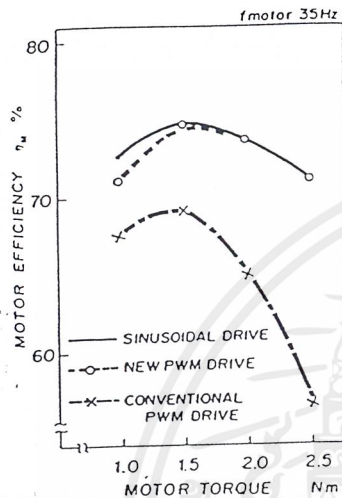


Fig.10. Motor characteristics.

Fig.10 shows the motor characteristics at 35 Hz. The motor efficiency of the new system is as high as that of the sinusoidal drive. On the other hand, the motor efficiency given with the conventional inverter is low.

Fig.11 shows the system efficiency and the power factor. System efficiency is defined by (motor shaft output power)/(system input power). The power factor is calculated by the system input rms value. High efficiency and power factor VVVF drive system has been achieved.

Conclusion

Control strategy of a new VVVF drive system is presented. The new system which delivers sinusoidal current, uses PWM waveforms by the magnetic flux control method. The modulation factor of the magnetic flux control method with controllable dc link voltage is studied. The distortion factor is reduced by the over-modulation with low dc link voltage. The experimental results show that the motor efficiency is as high as that of the sinusoidal output voltage. High efficiency, high power VVVF drive system has been achieved.

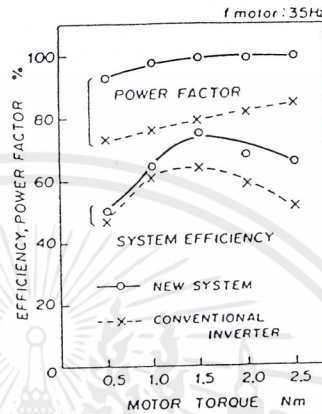


Fig.11. System efficiency and power factor.

References

- [1] C. P. Henze and N. Mohan, "A DIGITALLY CONTROLLED AC TO DC POWER CONDITIONER THAT DRAWS SINUSOIDAL INPUT CURRENT", *IEEE-PESC Conference Record*, p531-540(1986).
- [2] K.K. Sen and A.E. Emanuel, "UNITY POWER FACTOR SINGLE PHASE POWER CONDITIONING", *IEEE-PESC Conference Record*, p516-524(1987).
- [3] M. Hombu, S. Ueda and A. Ueda, "A CURRENT SOURCE GTO INVERTER WITH SINUSOIDAL INPUTS AND OUTPUTS", *20th IEEE-IAS Annual Meeting Conference Record*, p1033-1039(1985).
- [4] S. Nonaka and Y. Neba, "A PWM GTO CURRENT SOURCE CONVERTER-INVERTER SYSTEM WITH SINUSOIDAL INPUTS AND OUTPUTS", *22th IEEE-IAS Annual Meeting Conference Record*, p247-252(1987).
- [5] B.T. Ooi, J.W. Dixon, A.B. Kulkarni and N. Nishimoto, "AN INTEGRATED AC DRIVE SYSTEM USING A CONTROLLED-CURRENT PWM RECTIFIER/INVERTER LINK", *IEEE-PESC Conference Record*, p494-501(1986).
- [6] M. Morimoto, S. Sato, K. Sumito and K. Oshitani, "Single-Chip Microcomputer control of the Inverter by the Magnetic Flux Control PWM Method", *IEEE Trans. Ind. Electron.*, vol.IE-36, No.1, p42-47(1989).

กิตติกรรมประกาศ

ขอขอบพระคุณ บิดา มารดา ที่ให้กำเนิดและสนับสนุนในเรื่องของทุนการศึกษาขอ
ขอบคุณอาจารย์ที่ปรึกษาเป็นอย่างสูงที่ให้ความรู้ ให้คำปรึกษาแนะนำให้แก่งคิดต่างๆพร้อมและให้
ความช่วยเหลือในการทำปริญญาโทมาโดยตลอด ขอขอบคุณ คณะวิศวกรรมศาสตร์ลาดกระบัง ที่
เป็นแหล่งสนับสนุนเครื่องมือและอุปกรณ์ที่ใช้ในการทดลองและวิจัย รวมทั้งห้องสมุดของสถาบัน
ที่เป็นแหล่งสนับสนุนด้านตำราและหนังสืออ้างอิง

ขอบคุณรุ่นพี่ในภาคไฟฟ้าทุกคนและเพื่อนๆที่ให้การสนับสนุนช่วยเหลือและเป็นแรงผลักดัน
ในการทำงานครั้งนี้สำเร็จลงได้ด้วยดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. วิจิตร กิณเรศ, “ สามเฟส เดลต้ามีอดดูลท พี ดับบลิว เอ็ม อินเวอร์เตอร์ สำหรับขับเคลื่อนมอเตอร์เหนี่ยวนำ ” วิทยานิพนธ์ วิศวกรรมศาสตรมหาบัณฑิต บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง พศ. 2534
2. Bimal K. Bose, “Power Electronics and AC Drives,Prentice-Han 1986”
3. Dragan Maksimovic, “ Nonlinear Carrier Control For High Power Factor Boost Rectifier ”
IEE Trans. On Power Electronics, Vol. 11, No. 4, July 1996, pp. 578-584
4. Masauki Morimoto,Katsumi Oshitani,Kiyotaka Sumito,Shiji Sato,Muneaki Ishida and Shigeru Okuma, “ New Single Phase Unity Power PWM Converter Inverter System” IEEE Power Electronics Specialist conf(Pesc) Rec, 1989, pp. 585-589
5. MuHamad H. Rasid, “ Power Electronics Circuit Devices and Application second Edition P Prentive Han 1993”
6. Ned Mohan,Tore M. Undeland and William P. Robbins, “ Power Electronics converter application and design”.Jonh Wiley and Son,Inc,1995
7. Prasad N. Enjeeti and Roberto Matinez, “A High Performance Single Phase ac to dc Rectifier With Input Power Factor Correction ”, IEEE Trans on Power Electronics,1993 pp. 190- 195
8. K.Tanigushi,H. Irie and S. Kuku, “A Three Phase Sinusidal PWM Inverter ”, IEEE-IAS Annual Meeting Conference Record, 1985, pp. 1269-1273

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้