

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



ปีการศึกษา 2541

การศึกษาวจรแอกทีฟฟิลเตอร์สำหรับปรับปรุงค่าเพาเวอร์แฟกเตอร์
STUDY OF ACTIVE FILTER FOR POWER FACTOR CORRECTION



โดย
น.ส.เพ็ญภัค รัตนวงศ์สว่าง
นายสุรยุทธ แซ่เจียม

อาจารย์ที่ปรึกษา

น.พ.
พ 90
ก.ค.

ดร.วิจิตร กิณเรศ
อาจารย์สุรินทร์ คำฝอย

เลขหมู่.....
เลขทะเบียน..... 34171
วัน, เดือน, ปี..... 6 ต.ค. 2542

การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2541

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การศึกษาวงจรแอกทีฟเฟล็กเตอร์สำหรับปรับปรุงค่าเพาเวอร์เฟล็กเตอร์

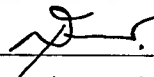
ผู้จัดทำ

1. น.ส.เพ็ญกัศ รัตนวงศ์สว่าง
2. นายสุรยุทธ แซ่เจียม



อาจารย์ที่ปรึกษา

(ดร.วิจิตร กิณเรศ)



อาจารย์ที่ปรึกษา

(อาจารย์สุรินทร์ คำฝอย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การศึกษาวงจรแอกทีฟฟิลเตอร์สำหรับปรับปรุงค่าเพาเวอร์แฟกเตอร์

น.ส.เพ็ญกัต รัตนวงศ์สว่าง

นายสุรยุทธ แซ่เจียม

ดร.วิจิตร กิณเรศ อาจารย์ที่ปรึกษา

อาจารย์สุรินทร์ คำฝอย อาจารย์ที่ปรึกษา

ปีการศึกษา 2541

บทคัดย่อ

ปัญหาของระบบการส่งจ่ายกำลังไฟฟ้าที่มักพบอยู่เสมอ เมื่อจ่ายกำลังให้กับโหลดที่ไม่ต่อเนื่อง อาทิเช่น อุปกรณ์เพาเวอร์อิเล็กทรอนิกส์ต่าง ๆ นั้นคือปัญหาของค่าเพาเวอร์แฟกเตอร์ที่มีค่าต่ำลงและฮาร์โมนิกส์ที่เกิดขึ้นกับกระแสทางด้านอินพุท ทำให้เกิดผลเสียต่อทั้งแหล่งจ่ายและอุปกรณ์โหลด ดังนั้นจึงมีการวิจัยค้นคว้าหาวิธีต่าง ๆ เพื่อนำมาใช้ลดปัญหาเหล่านี้ วงจรพาสซีฟฟิลเตอร์เป็นวงจรหนึ่งที่สามารถนำมาปรับปรุงค่าเพาเวอร์แฟกเตอร์ให้สูงขึ้นได้ แต่ยังมีข้อเสียอยู่มาก ดังนั้นวงจรแอกทีฟฟิลเตอร์จึงเป็นวงจรที่มีความเหมาะสมกว่า โดยสามารถแบ่งออกได้เป็นสองชนิดคือ แบบฉีดกระแสฮาร์โมนิกส์และแบบปริเรกกูเลเตอร์ ในปฏิญานิพนธ์ฉบับนี้ได้ทำการศึกษาทฤษฎีและหลักการดำเนินงานของวงจรแอกทีฟฟิลเตอร์ทั้งสองชนิด พร้อมทั้งเทคนิคที่ใช้โดยเริ่มจากการจำลองด้วยโปรแกรมคอมพิวเตอร์ จากนั้นจะเลือกวงจรหนึ่งที่เหมาะสมนำมาทดลองสร้างเป็นเครื่องต้นแบบเพื่อเปรียบเทียบผลการทดลองจริงกับผลจากการจำลองด้วยคอมพิวเตอร์

STUDY OF ACTIVE FILTER FOR POWER FACTOR CORRECTION

Phenpuck Rattanawongswang

Surayuth Sae-Chiem

Dr. Vijit Kinnares Advisor

Surin Khomfoi Advisor

1998

ABSTRACT

A serious problem of transmission power system that always found when distribute to nonlinear load , such as power electronics equipment , is lower power factor and harmonics in line current. It is an effect to power supply and load equipment. Then, there are many researches to find the method to reduce these problems. Conventionally, LC passive filter can used to improve the input power factor but have many disadvantages. For this reason , the active power filters are more suitable. The active filters used in power factor correction can divide into two types , Harmonic Current Injection Type and Preregulator Type. This thesis study the theory and operating principle of both active power filters by computer simulation. A suitable circuit is chosen for making a prototype and compared the results with computer simulation.

4.3.2.3	พิจารณาผลจากการเปลี่ยนแปลงอันดับ(Order) ของวงจรกรองความถี่ต่ำผ่าน	32
4.4	การวิเคราะห์คุณสมบัติไดนามิกและเสถียรภาพ	33
4.4.1	ประเด็นในการศึกษา	33
4.4.2	การวิเคราะห์โดยโปรแกรมคอมพิวเตอร์	35
4.5	สรุป	42
บทที่ 5	วงจรแอกทีฟฟิลเตอร์แบบปรีเรกกูเลเตอร์	43
5.1	ทฤษฎีเบื้องต้น	43
5.1.1	โครงสร้าง	43
5.1.2	หลักการทำงาน	44
5.1.3	ส่วนประกอบ	44
5.1.4	สถานะการทำงาน	46
5.1.5	รูปและประเภทของสัญญาณพัลส์วิดมอดดูเลต	47
5.2	การทดสอบโดยใช้โปรแกรม Pspice	49
5.3	ผลการจำลองวงจรแอกทีฟฟิลเตอร์แบบปรีเรกกูเลเตอร์โดยใช้ โปรแกรม Pspice	52
5.3.1	แสดงผลการวิเคราะห์ของวงจรที่ยังไม่ได้ปรับปรุงค่า เพาเวอร์แฟกเตอร์	52
5.3.2	แสดงผลการวิเคราะห์ห้วงจรแบบ 1 สวิตช์	54
5.3.3	แสดงผลการวิเคราะห์ห้วงจรแบบ 2 สวิตช์เอชบริดจ์(H-Bridge)	59
5.3.4	แสดงผลการวิเคราะห์ห้วงจรแบบ 2 สวิตช์อะซิมเมตริกัล ฮาร์ฟบริดจ์(Asymmetrical Half Bridge)	65
5.4	การเปรียบเทียบวงจรแอกทีฟฟิลเตอร์แบบปรีเรกกูเลเตอร์	71
5.5	สรุป	72
บทที่ 6	วงจรต้นแบบ	73
6.1	หลักการทำงานของวงจร	74
6.2	แบบวงจรและส่วนประกอบต่างๆของวงจรต้นแบบ	76
6.3	ผลการทดลอง	78
6.4	การวิเคราะห์ผลการทดลองกับผลจากการจำลองด้วยโปรแกรม Pspice	85
6.5	สรุป	86

บทที่ 7 บทสรุปและวิจารณ์	87
7.1 บทสรุปจากการศึกษาด้วยโปรแกรมคอมพิวเตอร์	87
7.2 บทสรุปจากการสร้างวงจรต้นแบบ	87
7.3 แนวทางในการพัฒนาต่อ	87

ภาคผนวก

กิตติกรรมประกาศ

เอกสารอ้างอิง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 1.1 แสดงการเชื่อมต่ออุปกรณ์เพาเวอร์อิเล็กทรอนิกส์กับแหล่งจ่าย	1
รูปที่ 2.1 วงจรเรกติไฟร์ชนิดใช้ไดโอดอย่างเดียว	3
รูปที่ 2.2 รูปคลื่นกระแสอินพุทเทียบกับแรงดันอินพุท	3
รูปที่ 3.1 วงจรพาสซีฟฟิลเตอร์สำหรับปรับปรุงค่าเพาเวอร์แฟกเตอร์ของ กระแสด้านอินพุท	6
รูปที่ 3.2 สัญญาณกระแสอินพุทที่เปลี่ยนไปตามค่า L ในฟังก์ชันของ K_1 สำหรับระบบไฟฟ้า 1 เฟส	7
รูปที่ 3.3 กราฟแสดงค่าเพาเวอร์แฟกเตอร์และค่าเปอร์เซ็นต์การผิดเพี้ยน ที่สัมพันธ์กับค่า K_1 สำหรับระบบไฟฟ้า 1 เฟส	8
รูปที่ 3.4 ไดอะแกรมแบบเส้นเดียว (One line diagram) ของแอกทีฟ ฟิลเตอร์แบบฉีดกระแสฮาร์โมนิกส์	9
รูปที่ 4.1 ระบบที่ไม่มีการปรับปรุงค่าอินพุทเพาเวอร์แฟกเตอร์	12
รูปที่ 4.2 ระบบที่มีการปรับปรุงค่าอินพุทเพาเวอร์แฟกเตอร์	12
รูปที่ 4.3 รูปกระแสตามสมการที่ 4.2	13
รูปที่ 4.4 ส่วนประกอบของวงจรแอกทีฟฟิลเตอร์	14
รูปที่ 4.5 ไดอะแกรมแบบลูปเปิด (Open Loop) ที่ใช้คำนวณกระแสชดเชย	16
รูปที่ 4.6 ไดอะแกรมแบบลูปปิด (Close Loop) ที่ใช้คำนวณกระแสชดเชย	17
รูปที่ 4.7 โครงสร้างของ Line Voltage In-Phase Sinusoidal Generator	18
รูปที่ 4.8 ไดอะแกรมในรูปของ Laplace Domain	18
รูปที่ 4.9 (ก) บล็อกการจำลองกระแสอินพุทของไดโอดบริดจ์เรกติไฟร์ (ข) กระแสอินพุทของไดโอดบริดจ์เรกติไฟร์เทียบกับแรงดันอินพุท	20
รูปที่ 4.10 (ก) บล็อกการจำลองกระแสอินพุทของคอนเวอร์เตอร์ 3 เฟส (ข) กระแสอินพุทของคอนเวอร์เตอร์เทียบกับแรงดันอินพุท	21
รูปที่ 4.11 ไดอะแกรมที่ใช้วิเคราะห์ผลแบบลูปเปิด	22
รูปที่ 4.12 รูปสัญญาณ $i_L(t)$, $i_p(t)$ ของไดอะแกรมแบบลูปเปิด เมื่อแอมพลิจูด ของแรงดันอ้างอิงเท่ากับ 1 โวลท์	23

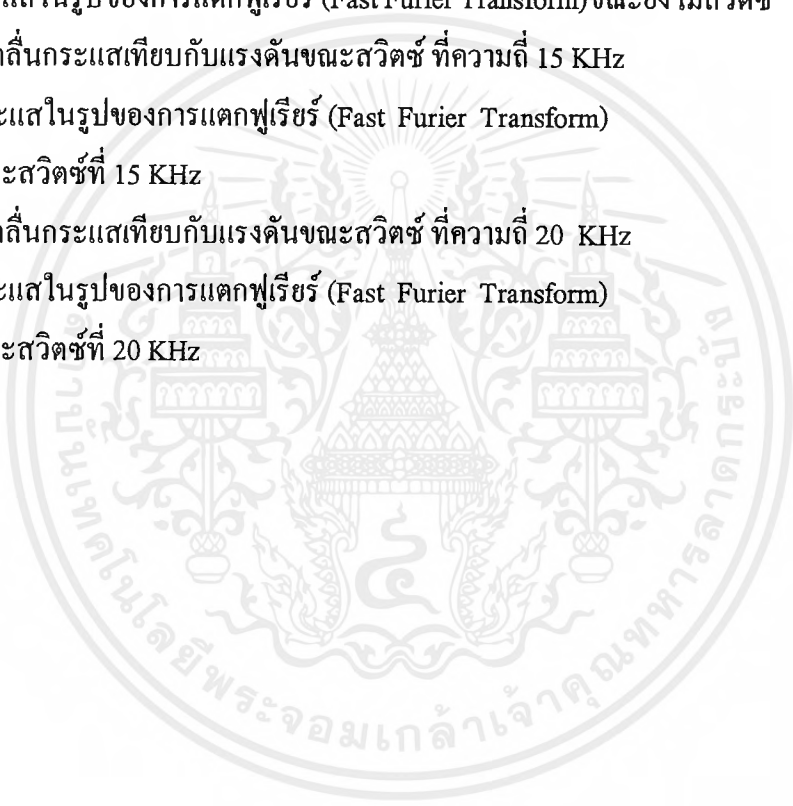
รูปที่ 4.13	รูปสัญญาณ $i_p(t)$ ของไดโอดแกรมแบบรูปเปิด เมื่อแอมพลิฟิแคชัน ของแรงดันอ้างอิงเท่ากับ 1.1 โวลต์	23
รูปที่ 4.14	ไดโอดแกรมที่ใช้วิเคราะห์ผลแบบรูปเปิด	24
รูปที่ 4.15	รูปสัญญาณ $i_L(t)$, $i_p(t)$, $i_f(t)$ ของไดโอดแกรมแบบรูปปิด เมื่อแอมพลิฟิแคชัน ของแรงดันอ้างอิงเท่ากับ 1 โวลต์	24
รูปที่ 4.16	รูปสัญญาณ $i_L(t)$, $i_p(t)$, $i_f(t)$ ของไดโอดแกรมแบบรูปปิด เมื่อแอมพลิฟิแคชัน ของแรงดันอ้างอิงเท่ากับ 1.1 โวลต์	25
รูปที่ 4.17	รูปสัญญาณที่ความถี่ 40 เฮิร์ตซ์ (ก) $V_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_f(t)$ (ค) $V_s(t)$ เทียบกับ $i_L(t)$	26
รูปที่ 4.18	รูปสัญญาณที่ความถี่ 50 เฮิร์ตซ์ (ก) $V_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_f(t)$ (ค) $V_s(t)$ เทียบกับ $i_L(t)$	27
รูปที่ 4.19	รูปสัญญาณที่ความถี่ 65 เฮิร์ตซ์ (ก) $V_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_f(t)$ (ค) $V_s(t)$ เทียบกับ $i_L(t)$	28
รูปที่ 4.20	รูปสัญญาณ Quasi ที่ความถี่ 40 เฮิร์ตซ์ (ก) $V_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_f(t)$ (ค) $V_s(t)$ เทียบกับ $i_L(t)$	29
รูปที่ 4.21	รูปสัญญาณ Quasi ที่ความถี่ 50 เฮิร์ตซ์ (ก) $V_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_f(t)$ (ค) $V_s(t)$ เทียบกับ $i_L(t)$	30
รูปที่ 4.22	รูปสัญญาณ Quasi ที่ความถี่ 65 เฮิร์ตซ์ (ก) $V_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_f(t)$	31

(ค) $V_s(t)$ เทียบกับ $i_L(t)$

รูปที่ 4.23	รูปสัญญาณของ $V_s(t)$ เทียบกับ $i_L(t)$, $i_F(t)$ และ $V_s(t)$ เทียบกับ $i_L(t)$ เมื่อมีการเปลี่ยนแปลงแอมพลิจูดแรงดันแหล่งจ่ายอย่างกะทันหัน	32
รูปที่ 4.24	อัตรายายสุดท้าย (Gain Margin) และมุมเฟสสุดท้าย (Phase Margin)	34
รูปที่ 4.25	ย่านความถี่การตอบสนองของระบบควบคุม	35
รูปที่ 4.26	โบคพล็อต (Bode Diagram) ของฟังก์ชันถ่ายโอนแบบเปิด	36
รูปที่ 4.27	ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบสเต็ป (Step)	37
รูปที่ 4.28	ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบแรมพ์ (Ramp)	37
รูปที่ 4.29	ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบอิมพัลส์ (Impulse)	38
รูปที่ 4.30	โบคพล็อต (Bode Diagram) ของฟังก์ชันถ่ายโอนแบบปิด	39
รูปที่ 4.31	ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบสเต็ป (Step)	39
รูปที่ 4.32	ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบแรมพ์ (Ramp)	40
รูปที่ 4.33	ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบอิมพัลส์ (Impulse)	40
รูปที่ 5.1	แสดงลักษณะของวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์	43
รูปที่ 5.2	แสดงรูปสัญญาณกระแสจากแหล่งจ่ายเปรียบเทียบกับแรงดันด้านแหล่งจ่าย (ก) ขณะยังไม่ใช้แอกทีฟฟิลเตอร์	44
	(ข) ขณะที่ใช้แอกทีฟฟิลเตอร์	
รูปที่ 5.3	แสดงส่วนประกอบของวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์	45
รูปที่ 5.4	แสดงสถานะการเปิดปิดของอุปกรณ์ที่ใช้ในการสวิตช์	45
รูปที่ 5.5	แสดงรูปสัญญาณของ Bipolar PWM	47
รูปที่ 5.6	แสดงรูปสัญญาณของ Unipolar PWM	48
รูปที่ 5.7	แสดงรูปวงจรที่ยังไม่ได้ปรับปรุงค่าเพาเวอร์แฟกเตอร์	52
รูปที่ 5.8	กราฟแสดงความสัมพันธ์ระหว่าง I_r, V_r กับแกนเวลา	52
รูปที่ 5.9	กราฟแสดงความสัมพันธ์ระหว่าง I_r กับแกนของความถี่	53
รูปที่ 5.10	กราฟแสดงความสัมพันธ์ระหว่าง I_r กับแกนของเวลา	53
รูปที่ 5.11	แสดงรูปวงจรแบบ 1 Switch	53
รูปที่ 5.12	แสดงรูปสัญญาณควบคุมของวงจรแบบ 1 Switch	54
รูปที่ 5.13	กราฟแสดงความสัมพันธ์ระหว่าง I_r, V_r กับแกนเวลา	55
รูปที่ 5.14	กราฟแสดงความสัมพันธ์ระหว่าง I_r กับแกนของความถี่	55
รูปที่ 5.15	กราฟแสดงความสัมพันธ์ระหว่าง I_r กับแกนเวลา	56

รูปที่ 5.16	กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา	56
รูปที่ 5.17	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของความถี่	57
รูปที่ 5.18	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนเวลา	57
รูปที่ 5.19	กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา	58
รูปที่ 5.20	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของความถี่	58
รูปที่ 5.21	แสดงรูปวงจรแบบ 2 Switch H-Bridge	59
รูปที่ 5.22	แสดงรูปสัญญาณควบคุมของวงจรแบบ 2 Switch H-Bridge	60
รูปที่ 5.23	กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา	60
รูปที่ 5.24	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของความถี่	61
รูปที่ 5.25	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนเวลา	61
รูปที่ 5.26	กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา	62
รูปที่ 5.27	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของความถี่	62
รูปที่ 5.28	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนเวลา	63
รูปที่ 5.29	กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา	63
รูปที่ 5.30	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของความถี่	64
รูปที่ 5.31	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนเวลา	64
รูปที่ 5.32	แสดงรูปวงจรแบบ 2 Switch Asymmetrical half bridge	65
รูปที่ 5.33	แสดงรูปสัญญาณการควบคุมวงจรแบบ 2 Switch Asymmetrical half bridge	66
รูปที่ 5.34	กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา	66
รูปที่ 5.35	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของความถี่	67
รูปที่ 5.36	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนเวลา	67
รูปที่ 5.37	กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา	68
รูปที่ 5.38	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของความถี่	68
รูปที่ 5.39	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนเวลา	69
รูปที่ 5.40	กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา	69
รูปที่ 5.41	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของความถี่	70
รูปที่ 5.42	กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนเวลา	70
รูปที่ 6.1	วงจรปรับปรุงค่าเพาเวอร์แบบเดิม	73
รูปที่ 6.2	วงจรปรับปรุงค่าเพาเวอร์แบบใหม่	74

รูปที่ 6.3 โหมตการทำงานของวงจร	75
(a) โหมต 1 , (b) โหมต 2 , (c) โหมต 3 (d) โหมต 4	
รูปที่ 6.4 แสดงไดอะแกรมของวงจรต้นแบบ	76
รูปที่ 6.5 ส่วนประกอบของวงจรสร้างพัลส์วีคิมอดคูลเกต	76
รูปที่ 6.6 วงจรขับสัญญาณ	77
รูปที่ 6.7 วงจรกำลัง	78
รูปที่ 6.8 รูปคลื่นกระแสเทียบกับแรงดันขณะยังไม่สวิตซ์	79
รูปที่ 6.9 กระแสในรูปของการแตกฟูเรียร์ (Fast Furier Transform)ขณะยังไม่สวิตซ์	79
รูปที่ 6.10 รูปคลื่นกระแสเทียบกับแรงดันขณะสวิตซ์ ที่ความถี่ 15 KHz	80
รูปที่ 6.11 กระแสในรูปของการแตกฟูเรียร์ (Fast Furier Transform) ขณะสวิตซ์ที่ 15 KHz	80
รูปที่ 6.12 รูปคลื่นกระแสเทียบกับแรงดันขณะสวิตซ์ ที่ความถี่ 20 KHz	81
รูปที่ 6.13 กระแสในรูปของการแตกฟูเรียร์ (Fast Furier Transform) ขณะสวิตซ์ที่ 20 KHz	81



สารบัญตาราง

	หน้า
ตารางที่ 4.1 แสดงข้อดีข้อเสียของวงจรแบบฉีดกระแสฮาร์โมนิกส์	42
ตารางที่ 5.1 แสดงสถานะการทำงานของอุปกรณ์สวิตซ์และไดโอด	46
ตารางที่ 5.2 เปรียบเทียบข้อดีข้อเสียของวงจรแบบปริเรกกูเลเตอร์ 4 แบบ	72
ตารางที่ 6.1 ผลการทดลองของวงจรต้นแบบ	82



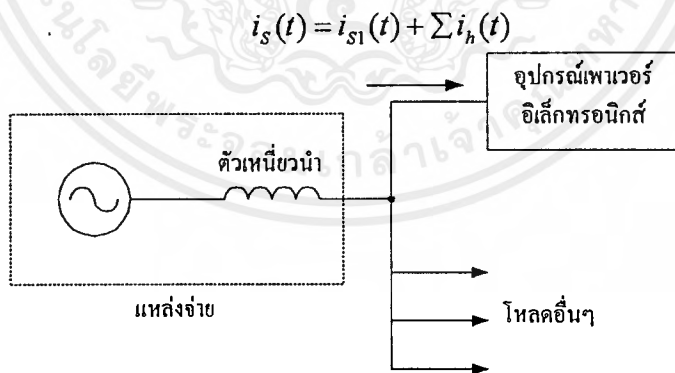
บทที่ 1

บทนำ

การส่งจ่ายกำลังไฟฟ้าของแหล่งจ่ายให้กับโหลดที่เป็นโหลดไม่ต่อเนื่อง (Nonlinear Load) เช่น อุปกรณ์เพาเวอร์อิเล็กทรอนิกส์ต่างๆ จะทำให้กระแสด้านอินพุตที่มีความผิดเพี้ยน (Distortion) ไปจากแรงดันที่ป้อนเข้า นั่นคือมีองค์ประกอบของกระแสฮาร์โมนิกส์รวมอยู่ด้วยและค่าเพาเวอร์แฟกเตอร์ต่ำลง ซึ่งส่งผลกระทบต่อแหล่งจ่ายคือ อาจทำให้

- การจ่ายกำลังไฟฟ้าเกิดภาวะแรงดันเกิน (Over Voltage)
- อุปกรณ์ส่งจ่าย (Transmission Equipment) เกิดความร้อนเพิ่มขึ้น
- รีเลย์ที่แหล่งจ่ายทำงานผิดปกติ
- เกิดสัญญาณรบกวนต่อระบบสื่อสารและสัญญาณควบคุมต่างๆ

ในปัจจุบันมีการนำอุปกรณ์เพาเวอร์อิเล็กทรอนิกส์มาใช้งานอย่างแพร่หลายเช่น แหล่งจ่ายแรงดันไฟตรงแบบสวิตซ์ซิ่ง (Switch Mode DC Power Supplies), แหล่งจ่ายไฟสำรอง (UPS), มอเตอร์ไครฟ์แบบแรงดันไฟสลับและไฟตรง (AC and DC Motor Drive), คอนเวอร์เตอร์แปลงแรงดันไฟสลับเป็นไฟตรง (AC to DC Converter) เป็นต้น โดยเชื่อมต่อกับแหล่งจ่ายดังรูป



รูปที่ 1.1 แสดงการเชื่อมต่ออุปกรณ์เพาเวอร์อิเล็กทรอนิกส์กับแหล่งจ่าย

การใช้อุปกรณ์เหล่านี้ร่วมกับแหล่งจ่ายจะทำให้มีผลกระทบด้านลบกับแหล่งจ่ายดังที่กล่าวไว้ข้างต้น นอกจากนั้นยังส่งผลกระทบต่อตัวอุปกรณ์เองด้วยเช่น

- อุปกรณ์ได้รับกำลังงานต่ำกว่าที่แหล่งจ่ายส่งมา
- เกิดการสูญเสียมากขึ้นเนื่องจากมีแรงดันตกคร่อมที่อุปกรณ์มากขึ้น
- เนื่องจากกระแสสูงสุด(Peak)สูงขึ้นอาจเป็นอันตรายกับอุปกรณ์ในวงจร

จะเห็นได้ว่าปัญหาของฮาร์โมนิกส์และค่าเพาเวอร์แฟกเตอร์ที่ต่ำ ส่งผลเสียอย่างมากดังนั้นจึงต้องหาวิธีเพื่อลดผลกระทบเหล่านี้ซึ่งทำได้โดย ใช้วงจรปรับปรุงค่าเพาเวอร์แฟกเตอร์และวงจรกรองฮาร์โมนิกส์ หรือออกแบบอุปกรณ์เพาเวอร์อิเล็กทรอนิกส์ให้เกิดผลกระทบเหล่านี้น้อยที่สุด วงจรที่สามารถนำมาใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์ได้มีหลายวงจรอาทิเช่นวงจรพาสซีฟฟิลเตอร์ (Passive Filter) และวงจรแอคทีฟฟิลเตอร์(Active Filter)

วัตถุประสงค์ของงานปริญญานิพนธ์

1. เพื่อศึกษาทฤษฎีและหลักการของการปรับปรุงค่าอินพุตเพาเวอร์แฟกเตอร์(Input Power Factor)
2. เพื่อศึกษาวงจรที่สามารถนำมาใช้ปรับปรุงค่าอินพุตเพาเวอร์แฟกเตอร์
3. เพื่อศึกษาการจำลอง(Simulation)วงจรและเทคนิคที่ใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์ด้วยโปรแกรม MATLAB, CODAS และ Pspice
4. เพื่อสามารถนำผลการจำลองทางด้านซอฟต์แวร์ทั้งสามมาเปรียบเทียบกันได้
5. เพื่อสามารถนำผลการทดสอบทางด้านฮาร์ดแวร์มาเปรียบเทียบกับผลการจำลองทางด้านซอฟต์แวร์ได้

ประโยชน์ที่ได้จากงานปริญญานิพนธ์

1. สามารถนำงานปริญญานิพนธ์นี้ไปเป็นข้อมูลในการสร้างวงจรปรับปรุงค่าเพาเวอร์แฟกเตอร์จริงต่อไปได้
2. ได้เรียนรู้ถึงวิธีการศึกษาวงจรไฟฟ้าโดยใช้โปรแกรมคอมพิวเตอร์เพื่อดูแนวโน้มของผลที่จะได้ก่อนสร้างวงจรจริง
3. ได้เรียนรู้งานทางด้านฮาร์ดแวร์ที่เกี่ยวข้องกับด้านเพาเวอร์อิเล็กทรอนิกส์

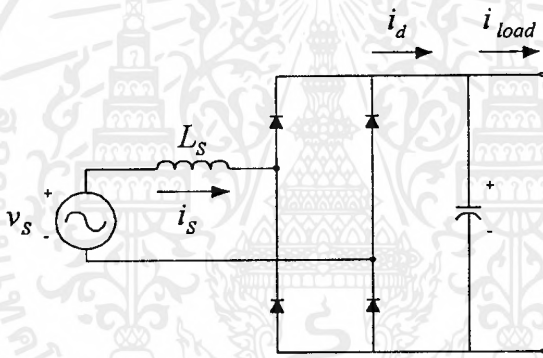
ขอบเขตของงานปริญญานิพนธ์

1. ศึกษาทฤษฎีและวงจรที่ใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์โดยการจำลองด้วยโปรแกรมคอมพิวเตอร์เพื่อพิจารณาผลการจำลองและเปรียบเทียบข้อดีข้อเสีย
2. ทดลองสร้างวงจรต้นแบบ(Prototype) เพื่อนำผลการทดลองมาเปรียบเทียบกับผลการจำลองด้วยโปรแกรมคอมพิวเตอร์

บทที่ 2

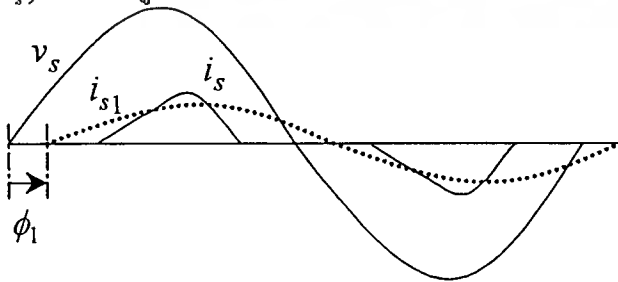
ทฤษฎีพื้นฐาน

อุปกรณ์เพาเวอร์อิเล็กทรอนิกส์ เช่น แหล่งจ่ายไฟแรงดันกระแสตรง, แหล่งจ่ายไฟสำรอง, คอนเวอร์เตอร์แปลงแรงดันกระแสสลับเป็นกระแสตรง ฯลฯ ที่กล่าวมาส่วนใหญ่จะต้องประกอบด้วยส่วนที่ทำหน้าที่เปลี่ยนแรงดันกระแสสลับให้เป็นแรงดันกระแสตรงนั่นคือ วงจรเรกติไฟร์ ซึ่งในที่นี่จะกล่าวถึงแต่ชนิดที่ใช้ไดโอดอย่างเดียว(Line-frequency diode bridge rectifier) ส่วนชนิดที่ใช้ทรานซิสเตอร์ด้วย จะใช้กับระบบที่ซับซ้อนขึ้นไปอีกเช่น ระบบการส่งไฟฟ้าแรงสูงด้วยแรงดันกระแสตรง(High voltage DC Transmission line :HVDC)



รูปที่ 2.1 วงจรเรกติไฟร์ชนิดใช้ไดโอดอย่างเดียว

จากรูปที่ 2.1 แสดงวงจรเรกติไฟร์ที่ใช้ไดโอดอย่างเดียว จากวงจรนี้ถ้าเราพิจารณาที่กระแสอินพุท (Input Current : i_s) จะได้ดังรูปที่ 2.2



รูปที่ 2.2 รูปคลื่นกระแสอินพุทเทียบกับแรงดันอินพุท

จากรูปที่ 2.2 จะเห็นว่ากระแสอินพุต (i_s) มีความผิดเพี้ยนไปจากแรงดันอินพุต (v_s) และจากการวิเคราะห์ด้วยวิธีฟูริเยร์ (Fourier Method) จะพบว่ากระแสอินพุตประกอบด้วยองค์ประกอบ สองชนิดคือ

1. องค์ประกอบความถี่มูลฐาน (Fundamental Component : i_{s1})
2. องค์ประกอบฮาร์โมนิกส์ (Harmonic Component : i_h)

นั่นคือ

$$i_s = i_{s1} + i_h \quad (2.1)$$

และกำหนดให้ V_s คือ ค่า RMS ของ v_s

I_s คือ ค่า RMS ของ i_s

I_{s1} คือ ค่า RMS ของ i_{s1}

โดย

$$I_s = \sqrt{\frac{1}{T} \int_0^T i_s^2(t) dt} \quad (2.2)$$

จากหลักการที่ว่ากำลังงานจะเกิดจากแรงดันและองค์ประกอบกระแสที่มีความถี่เดียวกัน ดังนั้น กำลังงานที่ผ่านไปยังวงจรเรกติไฟร์คือ

$$P = V_s I_s \cos \phi_1 \quad (2.3)$$

มุม ϕ_1 คือมุมที่ i_s ตามหลัง (Lagging) v_s ดังรูปที่ 2.2

สำหรับขนาดกำลังเสมือน (Apparent Power) สามารถหาได้จาก

$$S = V_s I_s \quad (2.4)$$

ค่าเพาเวอร์แฟกเตอร์คือ

$$\text{PowerFactor} = \frac{P}{S} = \frac{V_s I_{s1} \cos \phi_1}{V_s I_s} \quad (2.5)$$

ดังนั้น

$$PowerFactor = \frac{I_{s1}}{I_s} \cos \phi_1 \quad (2.6)$$

โดย $\frac{I_{s1}}{I_s}$ คือ Distortion Factor (DF) เป็นอัตราส่วนที่บอกว่ากระแสอินพุตมีความผิดเพี้ยน
 มากน้อยแค่ไหน
 ถ้าอัตราส่วนนี้ เท่ากับ 1 - แสดงว่ากระแสเป็นรูปไซน์ปกติไม่ผิดเพี้ยน
 ถ้าอัตราส่วนนี้ น้อยกว่า 1 - แสดงว่ากระแสมีการผิดเพี้ยน ถ้าค่ายิ่งต่ำกระแสจะ
 ยิ่งผิดเพี้ยนมากขึ้น

$\cos \phi_1$ คือ Displacement Power Factor (DPF) เป็นค่าที่บอกว่ากระแสนำหน้า (Lead),
 ตามหลัง (Lag) กับแรงดันเท่าไร ถ้าเป็นศูนย์แสดงว่าตามเฟส (Unity) แรงดัน

สำหรับปริมาณของการผิดเพี้ยนของกระแสสามารถหาได้จากค่าเปอร์เซ็นต์การผิดเพี้ยน
 รวมของฮาร์โมนิกส์ (% Total Harmonic Distortion) ดังสมการที่ 2.7

$$\%THD = 100 \times \frac{\sqrt{\sum_{n=2}^{\infty} I_h^2}}{I_{s1}} \quad (2.7)$$

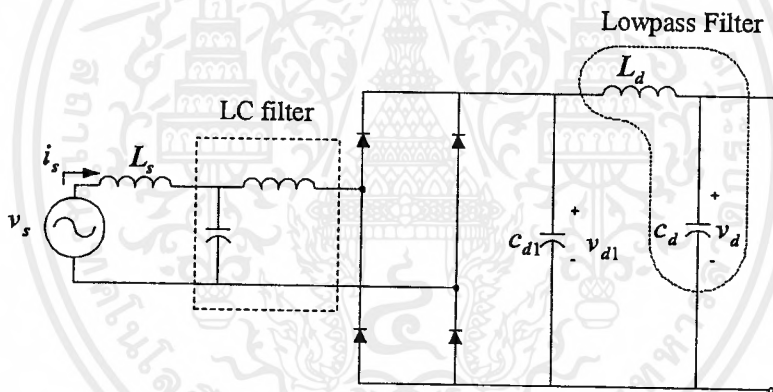
บทที่ 3

วงจรที่ใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์

วงจรไฟฟ้าที่สามารถนำมาใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์ ของกระแสด้านอินพุตมีอยู่มากมายหลายชนิด แต่ที่สำคัญๆ มีอยู่ 2 ชนิดคือ วงจรพาสซีฟฟิลเตอร์ และวงจรแอคทีฟฟิลเตอร์

3.1 วงจรพาสซีฟฟิลเตอร์ (Passive Filter)

วงจรพาสซีฟฟิลเตอร์ที่ใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์จะมีโครงสร้างดังรูปที่ 3.1



รูปที่ 3.1 วงจรพาสซีฟฟิลเตอร์สำหรับปรับปรุงค่าเพาเวอร์แฟกเตอร์ของกระแสด้านอินพุต

โครงสร้างประกอบด้วย

1. ตัวเหนี่ยวนำกรองสัญญาณด้านอินพุต (Inductive Input Filter : L_s)
2. รีโซแนนท์แอลซีฟิลเตอร์ (Resonant series LC-filter) โดยต้องใช้ตัวเหนี่ยวนำขนาดใหญ่ และตัวเก็บประจุความถี่เดียวกับแหล่งจ่าย
3. Ferroresonant Transformer จะมีขนาดใหญ่และน้ำหนักมาก

ขนาดของ C_{d1} จะมีขนาดเล็ก ดังนั้น V_{d1} จะมีการกระเพื่อมมาก ซึ่งสามารถแก้ไขได้โดยวงจรกรองสัญญาณความถี่ต่ำ (Low-pass Filter) ที่มีขนาดของ C_d ใหญ่กว่า สำหรับในระบบไฟฟ้า 1 เฟส

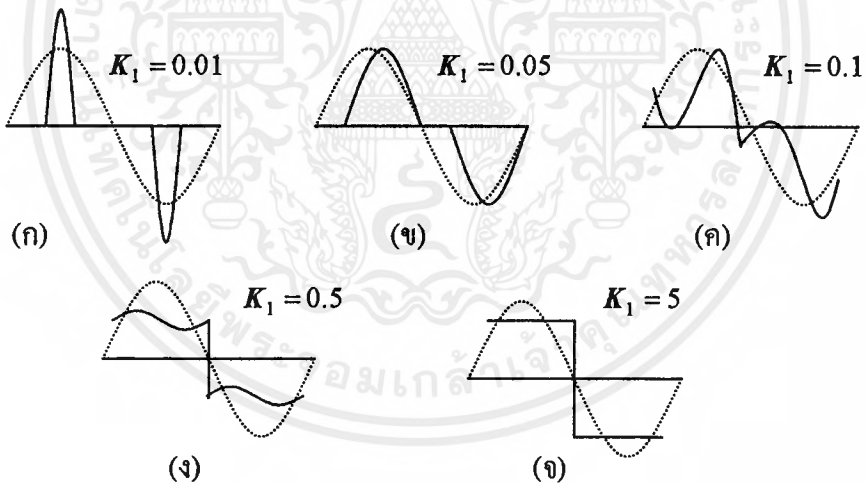
ตัวเหนี่ยวนำสามารถต่ออนุกรมกับไฟกระแสสลับจากแหล่งจ่าย หรืออยู่ทางด้านไฟกระแสตรงก็ได้ แต่ในระบบไฟฟ้าแบบ 3 เฟส จะใช้ตัวเหนี่ยวนำไฟฟ้า 3 เฟส หรือตัวเหนี่ยวนำไฟฟ้า 1 เฟส 3 ตัว ต่ออนุกรมกับไฟกระแสสลับเท่านั้น ซึ่งในปริยญาณพินธ์ฉบับนี้จะกล่าวถึงในระบบไฟฟ้า 1 เฟสเท่านั้น

ในระบบไฟฟ้า 1 เฟส

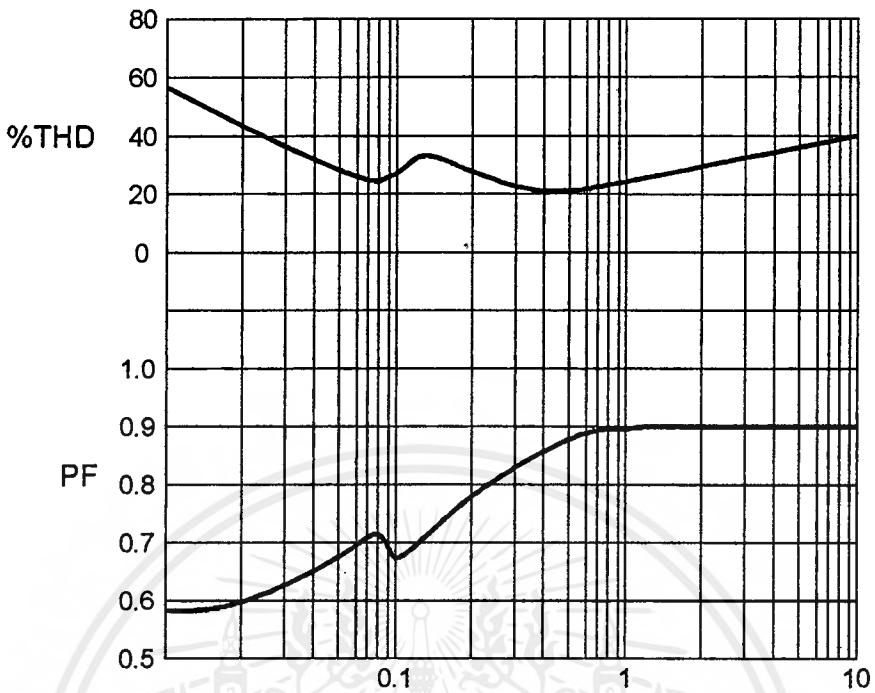
เราจะศึกษารูปคลื่นกระแสอินพุทเทียบกับแรงดันป้อนเข้า ค่าเพาเวอร์แฟกเตอร์และค่าเปอร์เซ็นต์การผิดเพี้ยน(% Total Harmonic Distortion) เมื่อตัวเหนี่ยวนำกรอด้านอินพุทเปลี่ยนไปโดยวิเคราะห์ค่าความเหนี่ยวนำในรูปพารามิเตอร์การนำ(Conduction resistance) ที่ค่าความเหนี่ยวนำมีความสัมพันธ์กับความต้านทานของโหลดดังสมการที่ 3.1

$$K_1 = \omega L / \pi R \quad (3.1)$$

โดยค่า K_1 จะแปรผันตาม L เมื่อ L เปลี่ยนไปจะทำให้ K_1 เปลี่ยนไปในแนวโน้มเดียวกัน จะได้รูปคลื่นกระแสด้านอินพุทเทียบกับแรงดันอินพุทดังรูปที่ 3.2 และค่าเพาเวอร์แฟกเตอร์ดังรูปที่ 3.3



รูปที่ 3.2 สัญญาณกระแสอินพุทที่เปลี่ยนไปตามค่า L
ในฟังก์ชันของ K_1 สำหรับระบบไฟฟ้า 1 เฟส



รูปที่ 3.3 กราฟแสดงค่าเพาเวอร์แฟกเตอร์และค่าเปอร์เซ็นต์การผิดเพี้ยน
ที่สัมพันธ์กับค่า K_1 สำหรับระบบไฟฟ้า 1 เฟส

ค่าเพาเวอร์แฟกเตอร์ของกระแสต่อเนื่องสามารถหาได้จากสมการที่ 3.2

$$PF = 0.9 / \sqrt{1 + (0.075 / K_1)^2} \quad (3.2)$$

จากรูปที่ 3.2 และ 3.3 จะเห็นว่าเมื่อค่า K_1 เพิ่มขึ้นเรื่อยๆ โดยเริ่มจาก $K_1 = 0.01$ ค่ากระแสอินพุทจะมีค่าเพาเวอร์แฟกเตอร์มากขึ้นและค่าเปอร์เซ็นต์การผิดเพี้ยนลดลง แต่เมื่อ $K_1 = 0.1$ ซึ่งเป็นจุดสุดท้ายก่อนที่กระแสจะเปลี่ยนจากไม่ต่อเนื่อง (Discontinuous current) เป็นกระแสต่อเนื่อง (Continuous current) กระแสจะมีลักษณะดังรูปที่ 3.2C และค่าเพาเวอร์แฟกเตอร์จะลดลงช่วงหนึ่ง คือ ค่าเพาเวอร์แฟกเตอร์มีค่าเท่ากับ 0.72 ที่นี้เป็นเช่นนี้ก็เนื่องจากการเลื่อนเฟส (Shift Phase) ระหว่าง Harmonic Distortion Factor และ Phase angle และเมื่อ ค่า $K_1 = 0.5$ กระแส จะเริ่มต่อเนื่อง และมีค่าเพาเวอร์แฟกเตอร์สูงสุดเท่ากับ 0.9 และมีเปอร์เซ็นต์การผิดเพี้ยนต่ำสุดเท่ากับ 20% เมื่อค่า K_1 เพิ่มขึ้นต่อไปจะได้ค่าเพาเวอร์แฟกเตอร์เท่าเดิมแต่มีเปอร์เซ็นต์การผิดเพี้ยนเพิ่มขึ้น

ข้อดีข้อเสียของพาสซีฟฟิลเตอร์

ข้อดี 1. เป็นวงจรที่ง่าย

2. ค่า EMI (Electromagnetic Interference) ต่ำ

3. ค่าเพาเวอร์แฟกเตอร์สูงสุดเท่ากับ 0.9

ข้อเสีย 1. มีขนาดและน้ำหนักมาก เนื่องจากใช้ตัวเหนี่ยวนำขนาดใหญ่

2. ราคาแพง

3. มีค่า %THD สูง

4. มีค่าความสูญเสียมาก เนื่องจากในตัวเหนี่ยวนำ

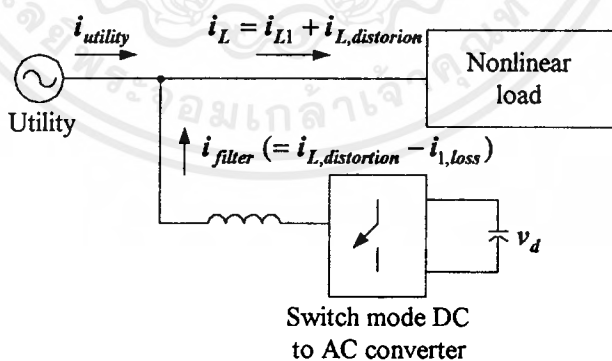
5. มีผลกระทบต่อค่าเฉลี่ยของแรงดันไฟฟ้ากระแสตรงที่จะจ่ายโหลด

3.2 วงจรแอคทีฟฟิลเตอร์ (Active Filter Circuit)

วงจรแอคทีฟฟิลเตอร์ที่นำมาปรับปรุงค่าเพาเวอร์แฟกเตอร์สามารถแบ่งเป็น 2 ประเภทใหญ่ๆ ได้ดังนี้

1. วงจรแอคทีฟฟิลเตอร์แบบฉีดกระแสฮาร์โมนิกส์ (Harmonics Current Injection)
2. วงจรแอคทีฟฟิลเตอร์แบบปรับเรกกูเลเตอร์ (Preregulator)

3.2.1 วงจรแอคทีฟฟิลเตอร์แบบฉีดกระแสฮาร์โมนิกส์



รูปที่ 3.4 โค้ดแกรมแบบเส้นเดียว (One line diagram) ของ
แอคทีฟฟิลเตอร์แบบฉีดกระแสฮาร์โมนิกส์

จากรูปที่ 3.4 จะเห็นว่ากระแสอินพุทที่เข้าโหลดจะประกอบด้วย

1. องค์ประกอบความถี่มูลฐาน (Fundamental component : i_{L1})
2. องค์ประกอบความถี่ผิดเพี้ยน (Distortion component : $i_{L, distortion}$)

สำหรับวิธีการนี้อาศัยการฉีดกระแสชดเชย หรือกระแสผิดเพี้ยน (Compensating Current or Distortion Current) ที่สร้างจากตัวคอนเวอร์เตอร์แปลงแรงดันกระแสตรงเป็นแรงดันกระแสสลับแบบสวิทช์โหมด (Switch-mode dc to ac Converter) หรือ Inverter เข้าไปที่ด้านอินพุทเพื่อหักล้างกับกระแสฮาร์โมนิกส์ในวงจรให้เหลือแต่องค์ประกอบความถี่มูลฐานทำให้ค่าเพาเวอร์แฟกเตอร์ดีขึ้น ดังนั้นสิ่งที่สำคัญคือต้องมีเทคนิคการคำนวณหากระแสชดเชยที่เหมาะสม จากนั้นจะต้องออกแบบวงจรแอกทีฟฟิลเตอร์ให้สามารถสร้างสัญญาณกระแสชดเชยตามที่คำนวณได้ โดยการออกแบบสัญญาณพัลส์วิดมอดคูเลตเพื่อควบคุมการสวิทช์ของอุปกรณ์สวิทช์ในอินเวอร์เตอร์เช่น มอสเฟท(Mosfet)หรือ ไอจีบีที(IGBT) เป็นต้น

3.2.2 วงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์

สำหรับวงจรแอกทีฟฟิลเตอร์แบบนี้จะอาศัยพื้นฐานของพัลส์วิดมอดคูเลต (Pulse width modulate) ที่นำมาควบคุมสวิทช์เป็นหลัก มีอยู่หลายวิธีคือ

1. วิธีแบบฟลายแบค (Flyback Method)
2. วิธีแบบบัค (Buck Method)
3. วิธีแบบบูสต์ (Boost Method)

1. วิธีแบบฟลายแบค (Flyback Method)

วิธีนี้มีผลทำให้กระแสอินพุทมีลักษณะไม่ต่อเนื่อง(Discontinuous Current) ซึ่งทำให้กระแสสูงสุด(Peak Current) สูงกว่ากระแสไลน์(Line current) ขนาดตัวเหนี่ยวนำที่ใช้ต้องมีขนาดใหญ่กว่าวิธีแบบบัคและวิธีแบบบูสต์และแรงดันเอาท์พุท สามารถปรับให้สูงหรือต่ำกว่าแรงดันอินพุทได้

2. วิธีแบบบัค (Buck Method)

วิธีนี้มีผลทำให้แรงดันด้านเอาท์พุท จะมีค่าต่ำกว่า แรงดันด้านอินพุท

3. วิธีแบบบูต (Boost Method)

กระแสอินพุตที่ผ่าน ตัวเหนี่ยวนำที่ต่ออนุกรม (Series Inductor) จะมีลักษณะเป็นกระแสต่อเนื่อง และแรงดันด้านเอาต์พุต จะกระเพื่อมอยู่ที่แรงดันสูงสุดของแรงดันอินพุต

จากที่กล่าวมาวิธีแบบบูต (Boost Method) นี้มีข้อได้เปรียบมากกว่า และนิยมใช้ในระบบไฟฟ้าหนึ่งเฟส ดังนั้นจะกล่าวถึงแต่วิธีแบบบูต ซึ่งถ้าพิจารณาตามความถี่จะสามารถแบ่งออกเป็น

- Low Frequency Power Factor Correction

การปรับปรุงค่าอินพุตเพาเวอร์แฟกเตอร์แบบนี้จะใช้ความถี่ในการสวิตช์เป็น 2 เท่าของความถี่ที่แหล่งจ่าย โดยอุปกรณ์สวิตช์อาจใช้ ไอจีบีที (IGBT) หรือ มอดเฟต ก็ได้ มีหลักการทำงานคือ จะส่งสัญญาณพัลส์วีดมอดดูเลตเพื่อควบคุมการปิดเปิดสวิตช์เป็นจังหวะ ซึ่งจะทำให้ตัวเหนี่ยวนำที่ต่ออนุกรมกับแหล่งจ่ายทำการช่วยจ่ายกระแสให้กับโหลด ซึ่งเป็นไปตามโหมดการควบคุมกระแส (Current Mode Control) ที่เรากำหนด ทำให้กระแสด้านอินพุตมีรูปคลื่นใกล้เคียง Sinusoidal มากขึ้น ทำให้มีค่าเพาเวอร์แฟกเตอร์ดีขึ้น โดยจะมีค่าประมาณ 0.96 และผลของฮาร์โมนิกก็จะลดลง

- High Frequency Power Factor Correction

การปรับปรุงค่าเพาเวอร์แฟกเตอร์จะคล้ายกับแบบ Low Frequency Power Factor Correction แต่ต่างกันที่ตัวเหนี่ยวนำของ High Frequency Power Factor Correction จะต่ออยู่ด้านหลังของวงจรบริดจ์เรกติไฟร์ และตัวเหนี่ยวนำของแบบนี้จะมีความถี่สูงกว่าแบบ Low Frequency Power Factor

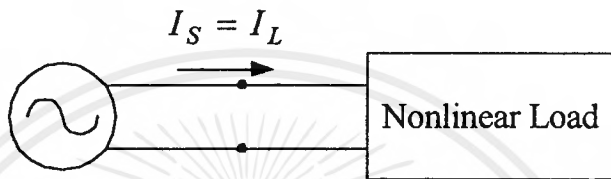
สำหรับปริญญาโทฉบับนี้จะศึกษาวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์โดยใช้วิธีแบบบูตชนิด Low Frequency Power Factor Correction ดังที่อธิบายโดยละเอียดในบทที่ 5

บทที่ 4

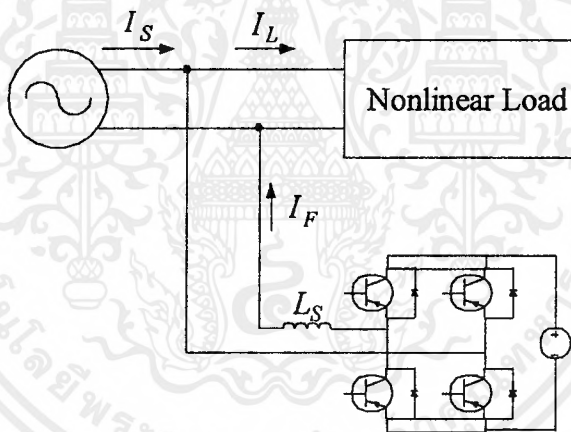
วงจรแยกที่ฟิวดเตอร์แบบฉีกกระแสฮาร์โมนิกส์

4.1 ทฤษฎีเบื้องต้น

พิจารณาระบบการส่งจ่ายกำลังไฟฟ้าดังรูป



รูปที่ 4.1 ระบบที่ไม่มีการปรับปรุงค่าอินพุตเพาเวอร์แฟกเตอร์



รูปที่ 4.2 ระบบที่มีการปรับปรุงค่าอินพุตเพาเวอร์แฟกเตอร์

- โดยที่ I_S คือ กระแสอินพุต
 I_L คือ กระแสที่โหลด
 I_F คือ กระแสชดเชย(ที่วงจรแยกที่ฟิวดเตอร์สร้างขึ้นมา)

ในรูปที่ 4.1 แสดงระบบที่ไม่มีการปรับปรุงค่าอินพุทเพาเวอร์แฟกเตอร์นั่นคือกระแสอินพุทจะมีค่าเท่ากับกระแสโหลดคงสมการ

$$I_S = I_L \quad (4.1)$$

ส่วนในรูปที่ 4.2 แสดงการนำวงจรแอกทีฟฟิลเตอร์ต่อขนานกับระบบเพื่อปรับปรุงค่าอินพุทเพาเวอร์แฟกเตอร์และช่วยลดกระแสฮาร์โมนิกส์ ดังนั้นกระแสอินพุทจะมีค่าดังสมการ

$$I_S = I_L - I_F \quad (4.2)$$

จากหลักการนี้จะทำให้กระแสอินพุทมีความเป็นไซน์ซอซอไซด์คอลล (Sinusoidal) มากขึ้นนั่นคือมีค่าอินพุทเพาเวอร์แฟกเตอร์ดีขึ้นและมีฮาร์โมนิกส์ลดลงดังอธิบายจากรูป



รูปที่ 4.3 รูปกระแสตามสมการที่ 4.2

สำหรับวงจรแอกทีฟฟิลเตอร์จะประกอบด้วย 3 ส่วนคือ

1. หนึ่งเฟสฟูลบริดจ์อินเวอร์เตอร์ (1- Phase full bridge Inverter)

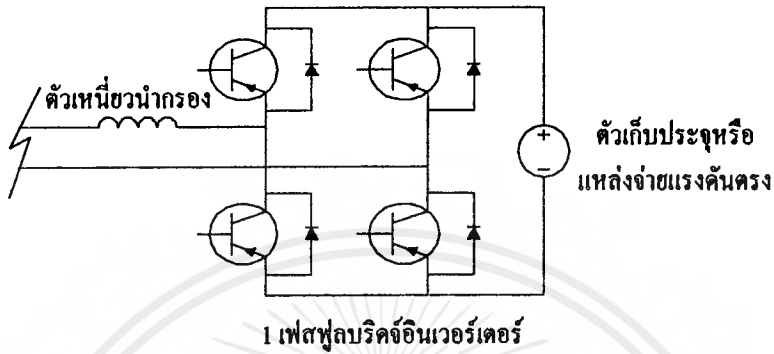
ทำหน้าที่จ่ายกระแสชดเชยที่ต้องการและอัดประจุกำลังงาน (Charging power) การออกแบบควบคุมจะใช้สัญญาณพัลส์วิดมอดดูเลตแบบยูนิโพลาร์ (Unipolar PWM) ควบคุมการปิด-เปิดของสวิตช์

2. ตัวเก็บประจุแรงดันตรงหรือแหล่งจ่ายแรงดันตรง (DC Busbar capacitor or DC Source)

ทำหน้าที่คงค่าแรงดันกระแสตรง (Constant DC voltage) และลดการกระเพื่อมของแรงดัน (Voltage fluctuation) ขณะที่โหลดเปลี่ยนแปลง สำหรับขนาดที่เลือกใช้จะขึ้นอยู่กับพิกัดกำลังของแอกทีฟฟิลเตอร์และ ชนิด โหลด

3. ตัวเหนี่ยวนำกรอง (Filter Inductor)

ทำให้ กระแสชดเชย ที่ได้จากอินเวอร์เตอร์มีความราบเรียบขึ้น



รูปที่ 4.4 ส่วนประกอบของวงจรแอกทีฟฟิลเตอร์

ประสิทธิภาพในการแก้ไขค่าอินพุทเพาเวอร์แฟกเตอร์

ประสิทธิภาพในการแก้ไขค่าอินพุทเพาเวอร์แฟกเตอร์ของวงจรแอกทีฟฟิลเตอร์ ขึ้นอยู่กับปัจจัย 3 ประการคือ

1. ค่าพารามิเตอร์ของอินเวอร์เตอร์
2. วิธีควบคุม PWM ที่ใช้
3. วิธีการหากระแสชดเชย (I_F)

สำหรับเทคนิคในการคำนวณหาค่ากระแสชดเชยเป็นปัจจัยหนึ่งที่มีความสำคัญอย่างยิ่ง ซึ่งมียู่ด้วยกันหลายเทคนิคอาทิเช่น Electronics Tuned Filters , Instantaneous Power Theory เป็นต้น แต่เทคนิคเหล่านี้ มักมีวงจรที่ยุ่งยากซับซ้อน และหากมีการเปลี่ยนแปลงความถี่ของแหล่งจ่าย เพียงเล็กน้อยก็จะมีผลต่อการเลื่อนเฟส (Phase Shift) ที่ด้านเอาต์พุตอย่างมาก

4.2 เทคนิคแบบ ซิมเปิ้ลฟรีแควนซีอินดิเพนเดนท (Simple Frequency –Independent Method)

เทคนิคแบบซิมเปิ้ลฟรีแควนซีอินดิเพนเดนท (Simple Frequency-Independent Method) เป็นวิธีในการคำนวณหากระแสขดเซย (I_F) โดยประมาณแบบใหม่ที่ยากกว่าและสามารถทำงานในช่วงความถี่ 40-65 เฮิร์ตซ์ ได้โดยอัตโนมัติดังอธิบายต่อไปนี้

จากหลักการพื้นฐาน กระแสไหลดจะประกอบด้วยองค์ประกอบต่างๆดังนี้

$$i_l(t) = i_o(t) + i_p(t) + i_q(t) + i_h(t) \quad (4.3)$$

- โดย $i_o(t)$ คือ องค์ประกอบกระแสตรง (DC Component)
 $i_p(t)$ คือ กระแสที่อินเฟสกับแรงดันของแหล่งจ่ายหรือกระแสแอคทีฟ (Active Current)
 $i_q(t)$ คือ กระแสรีแอคทีฟ (Reactive Current)
 $i_h(t)$ คือ กระแสฮาร์โมนิกส์ (Harmonic Current)

จากสมการที่ 4.3 สามารถกระจายพจน์ได้เป็น

$$i_l(t) = I_o + I_p \cos \omega t + I_q \sin \omega t + \underbrace{\sum_{j=1}^{\infty} I_{2j} \cos(2j\omega t + \phi_{2j})}_{\text{ฮาร์โมนิกส์คู่}} + \underbrace{\sum_{k=1}^{\infty} I_{2k+1} \cos[(2k+1)\omega t + \phi_{2k+1}]}_{\text{ฮาร์โมนิกส์คี่}} \quad (4.4)$$

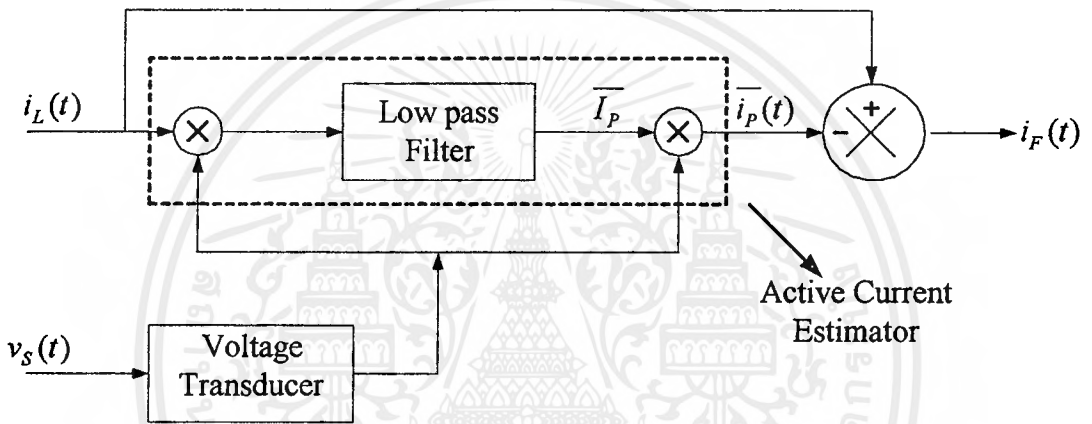
สมการ(4.4) เป็นสมการรูปทั่วไปของกระแสที่ไหลด แต่ในทางปฏิบัติจะถือว่าองค์ประกอบกระแสตรง (I_o) มีค่าน้อยมากเสมือนว่าไม่มีอยู่ในสมการ

จากสมการ(4.3) ถ้าให้วงจรแอคทีฟฟิลเตอร์เป็นตัวจ่ายองค์ประกอบกระแสตรง (I_o) ,

กระแสรีแอกทีฟ(I_q) ,กระแสฮาร์โมนิกส์(I_h) ดังนั้นแหล่งจ่ายต้องจ่ายเพียงกระแสแอกทีฟ (I_p) จากหลักการนี้เราสามารถหาค่ากระแสชดเชย(I_F) ซึ่งวงจรแอกทีฟฟิลเตอร์สร้างออกมา คือ

$$i_F(t) = i_L(t) - i_p(t) = i_L(t) - I_p \cos \omega t \quad (4.5)$$

จากสมการนี้เราจะต้องหาค่าประมาณของ I_p ซึ่งเป็นขนาดของกระแสอินเฟส(In-phase current) ให้ได้โดยใช้ หลักการตามรูปนี้



รูปที่ 4.5 โค้ดอะแกรมแบบรูปเปิด(Open Loop) ที่ใช้คำนวณกระแสชดเชย

การประมาณค่าของ I_p โดยวิธีรูปเปิดสามารถอธิบายได้ดังนี้

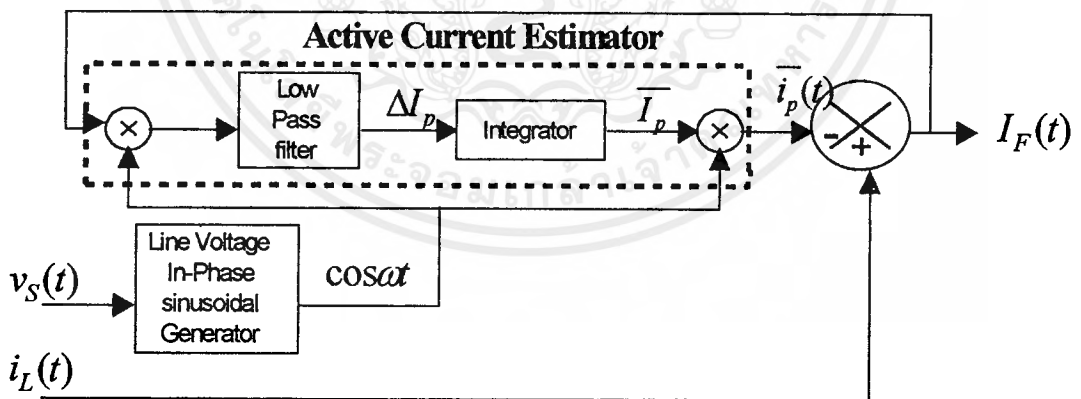
ลองพิจารณาผลคูณของสมการที่ 4.4 กับแรงดันอ้างอิง(Reference Voltage)ซึ่งเป็นสัญญาณ Sinusoidal ที่อินเฟสกับแรงดันของแหล่งจ่าย ในที่นี้ใช้แรงดันอ้างอิงในรูปฟังก์ชันของ $\cos \omega t$ จะได้สมการดังนี้

$$\begin{aligned} i_L(t) \cos \omega t &= I_o \cos \omega t + \frac{I_p}{2} (1 + \cos 2\omega t) + \frac{I_q}{2} \sin 2\omega t \\ &+ \sum_{j=1}^{\infty} \frac{I_{2j}}{2} \{ \cos[(2j+1)\omega t + \phi_{2j}] + \cos[(2j-1)\omega t + \phi_{2j}] \} \\ &+ \sum_{k=1}^{\infty} \frac{I_{2k+1}}{2} \{ \cos[(2k+2)\omega t + \phi_{2k+1}] + \cos[(2k)\omega t + \phi_{2k+1}] \} \end{aligned} \quad (4.6)$$

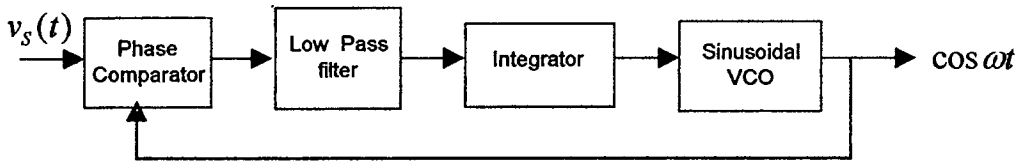
สมการที่ 4.6 จะถูกวางจรรยาความถี่ต่ำผ่าน(Low pass Filter) ที่ตั้งความถี่ตัดออฟ(Cut off frequency)ไว้เท่ากับ ω กรองออกมาเหลือเพียงพจน์ $\frac{I_p}{2}$ หรือ \bar{I}_p จากนั้นนำไปคูณกับฟังก์ชัน $\cos \omega t$ จะได้ $\bar{i}_p(t)$ หรือกระแสแอกทีฟ แล้วนำลบออกจาก $i_L(t)$ เพื่อหาค่า $i_F(t)$ แต่วิธีการนี้จะมีปัญหาอยู่ 3 ประการคือ

1. ขนาดแอมพลิจูดของแรงดันอ้างอิง(Reference Voltage) , สเกลแฟกเตอร์(Scaling Factor) ของการคูณและค่าขยาย(Gain) ของวงจรรองความถี่ต่ำผ่าน(Low pass Filter) มีผลต่อขนาด $\bar{i}_p(t)$
2. หากมีการเลื่อนเฟส(Phase Shift) เพียงเล็กน้อยที่ Voltage transducer จะมีผลต่อความแม่นยำของวงจร
3. ถ้าแรงดันที่แหล่งจ่ายมีการผิดเพี้ยน จะทำให้ $\cos \omega t$ ซึ่งเป็นแรงดันอ้างอิงผิดเพี้ยนไป

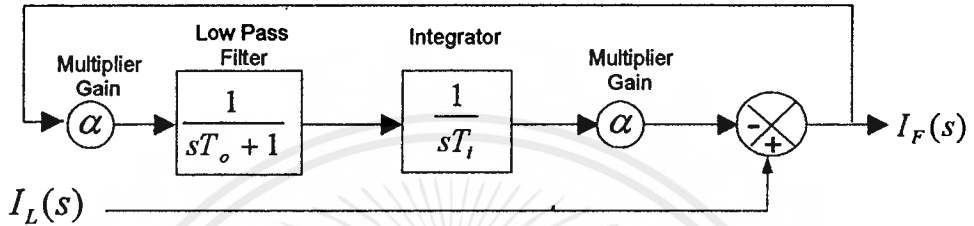
ด้วยปัญหาทั้ง 3 ประการนี้จะทำให้ความแม่นยำในการประมาณค่า $\bar{i}_p(t)$ ลดน้อยลง ดังนั้นจึงได้มีการปรับปรุง เป็นไดอะแกรมแบบลูปปิด(Close-Loop) ดังรูป



รูปที่ 4.6 ไดอะแกรมแบบลูปปิด (Close Loop) ที่ใช้คำนวณกระแสชดเชย



รูปที่ 4.7 โครงสร้างของ Line Voltage In-Phase Sinusoidal Generator



รูปที่ 4.8 โค้ดอะแกรมในรูปของ Laplace Domain

จากรูปที่ 4.6 ถึงรูปที่ 4.8 เป็นการปรับปรุงให้มีลููปป้อนกลับ (Feedback Loop) ของ $i_F(t)$ และบล็อกอินทิเกรต(Integrator Block) เพื่อตรวจสอบว่าวงจรเข้าสู่สภาวะคงตัว(Steady state)หรือยัง โดยถ้า ΔI_p ก่อนเข้าบล็อกอินทิเกรตเป็นศูนย์เมื่อไรแสดงว่าวงจรได้เข้าสู่สภาวะคงตัวแล้วทำให้ค่า $i_p(t)$ ที่ประมาณ ได้มีความถูกต้องแม่นยำมากขึ้น ดังนั้นค่าของ $i_p(t)$ จากโค้ดอะแกรมแบบลููปปิดจะสามารถแก้ปัญหาก็เกิดกับโค้ดอะแกรมแบบลููปเปิดได้คือ

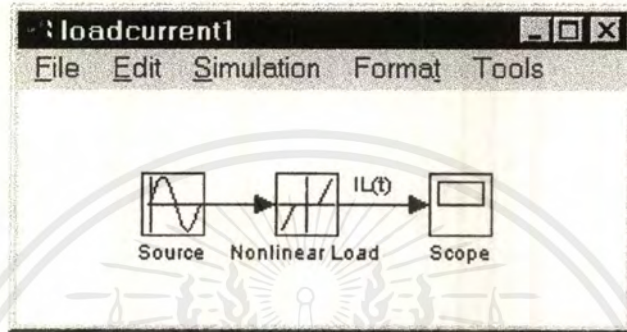
1. ขนาดแอมพลิจูดของแรงดันอ้างอิง (Reference Voltage), สเกลแฟกเตอร์ (Scaling Factor) ของการคูณและค่าขยาย(Gain) ของวงจรกรองความถี่ต่ำผ่าน(Low pass Filter) จะไม่มีผลต่อขนาด $\overline{i_p(t)}$
2. ในโค้ดอะแกรมแบบลููปปิดจะมี Line Voltage In-phase Sinusoid Generator เป็นตัวสร้างแรงดันอ้างอิงหรือ $\cos \omega t$ ซึ่งมีโครงสร้างดังรูปที่ 4.7 และ ค่าแรงดันอ้างอิงทางด้านเอาต์พุตสามารถปรับเปลี่ยนตามความถี่ของแรงดันอินพุตได้ในช่วงกว้าง โดยการควบคุมของ Sinusoidal Voltage-Controlled Oscillator (VCO)

นอกจากนั้นการประมาณค่าของกระแสแอกที่เพียงสามารถใช้วัดประสิทธิภาพของการจ่ายกำลังไฟฟ้าให้โหลดได้อีกด้วย

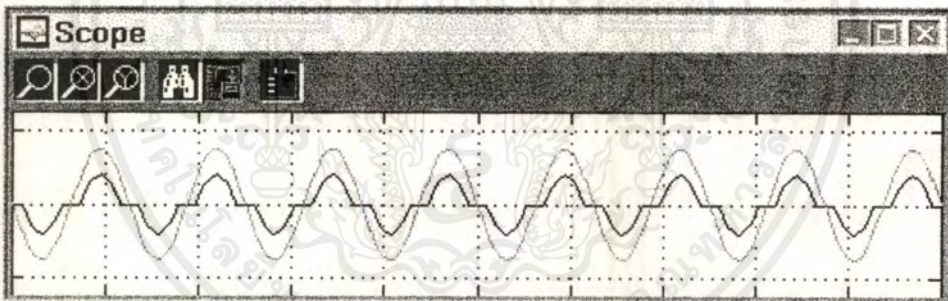
การจำลองโหลด

ในการศึกษาจะจำลองกระแสอินพุทของโหลดไม่ต่อเนื่อง 2 ลักษณะคือ

- เมื่อโหลดเป็นไดโอดบริดจ์เรกติไฟร์ธรรมดา จะได้สัญญาณจำลองดังรูปที่ 4.9
- เมื่อโหลดเป็นคอนเวอร์เตอร์ 3 เฟสจะได้สัญญาณจำลองที่เรียกว่าQuasi ดังรูปที่4.10



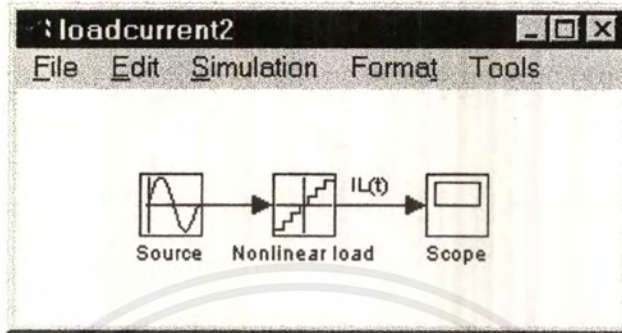
(ก)



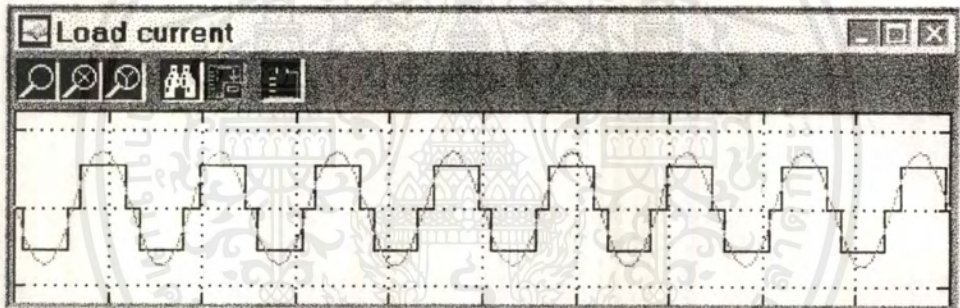
(ข)

รูปที่ 4.9 (ก) บล็อกการจำลองกระแสอินพุทของไดโอดบริดจ์เรกติไฟร์

(ข) กระแสอินพุทของไดโอดบริดจ์เรกติไฟร์เทียบกับแรงดันอินพุท



(ก)

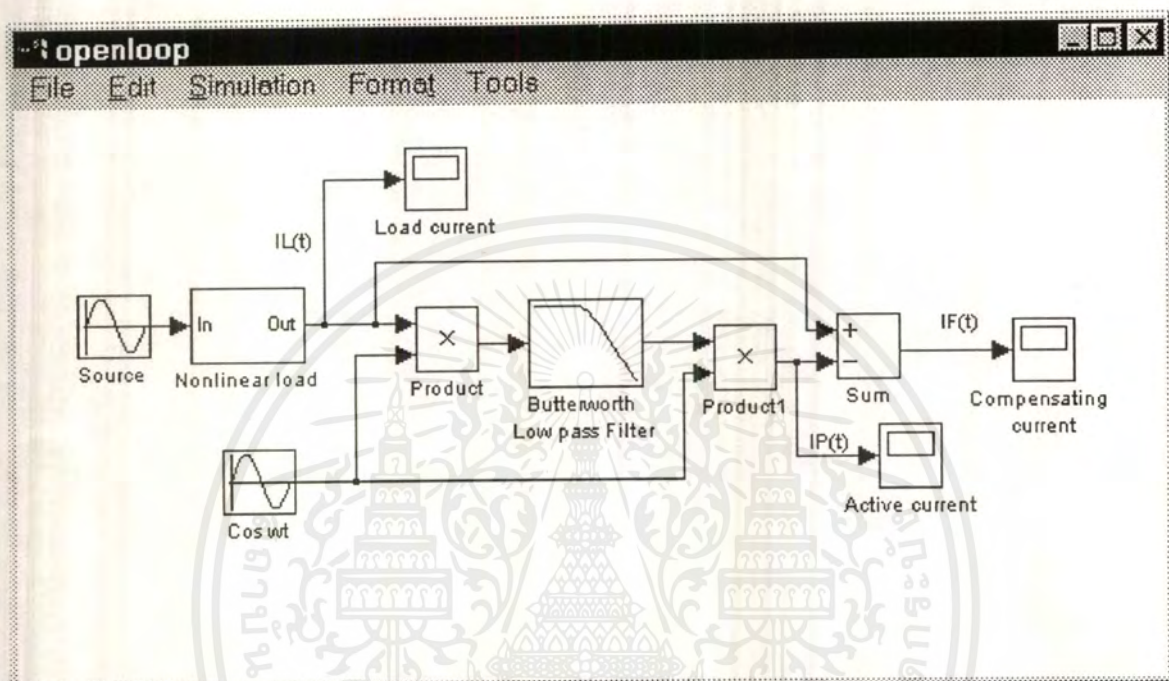


(ข)

รูปที่ 4.10 (ก) บล็อกการจำลองกระแสอินพุทของคอนเวอร์เตอร์ 3 เฟส

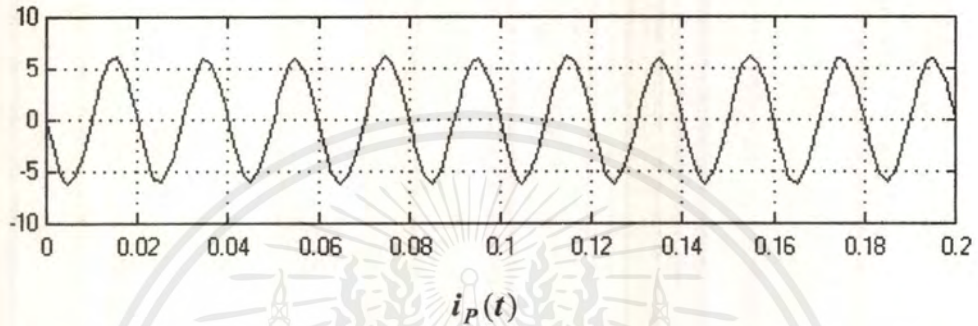
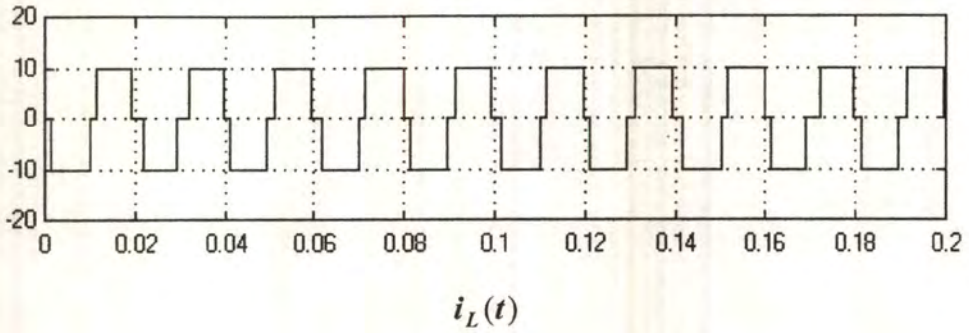
(ข) กระแสอินพุทของคอนเวอร์เตอร์เทียบกับแรงดันอินพุท

4.3.1 การศึกษาผลของรูปสัญญาณต่างๆของไดอะแกรมแบบลูปเปิด(Open Loop)

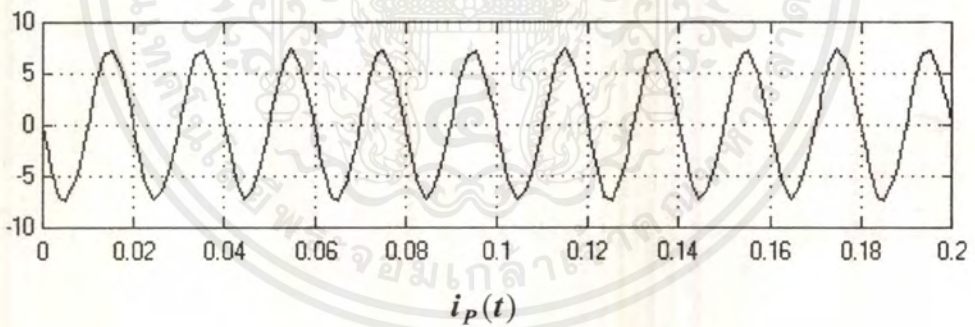


รูปที่ 4.11 ไดอะแกรมที่ใช้วิเคราะห์ผลแบบลูปเปิด

จากที่ได้กล่าวไว้ข้างต้นว่าการวิเคราะห์ด้วยไดอะแกรมแบบลูปเปิดจะมีข้อเสีย นั่นคือ ถ้าพารามิเตอร์บางตัว อาทิเช่น แอมพลิจูดของแรงดันอ้างอิงเปลี่ยนแปลงไป จะทำให้ค่า $i_p(t)$ ที่ได้มีการเปลี่ยนแปลงด้วยดังผลการทดลองในรูปที่ 4.12 และ 4.13



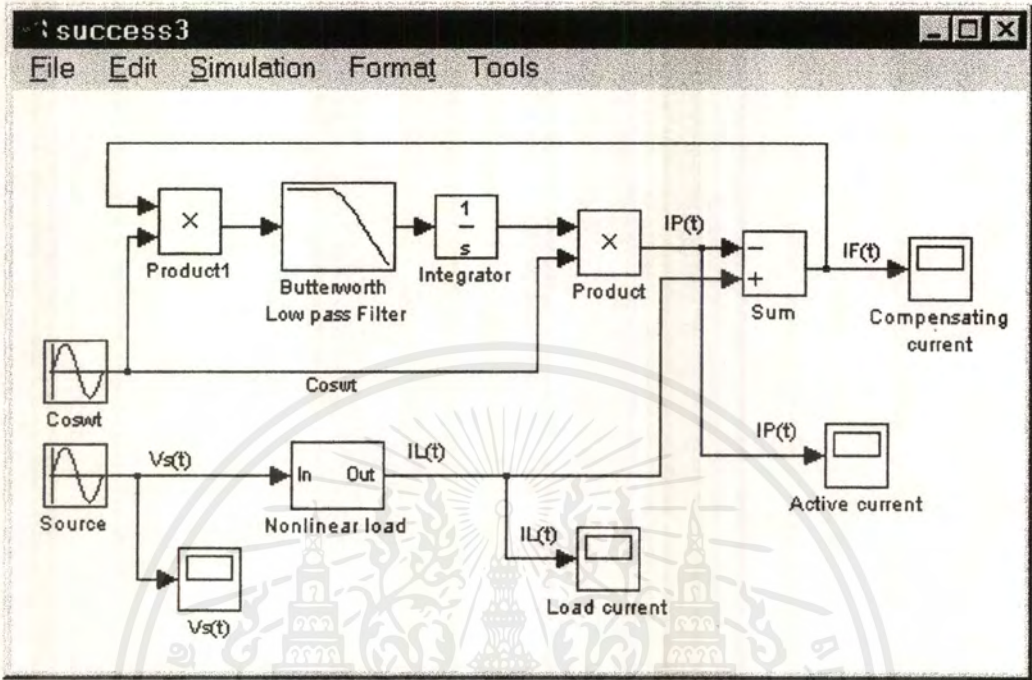
รูปที่ 4.12 รูปสัญญาณ $i_L(t), i_p(t)$ ของไดโอดแกรมแบบรูปเปิด
เมื่อแอมพลิจูดของแรงดันอ้างอิงเท่ากับ 1 โวลต์



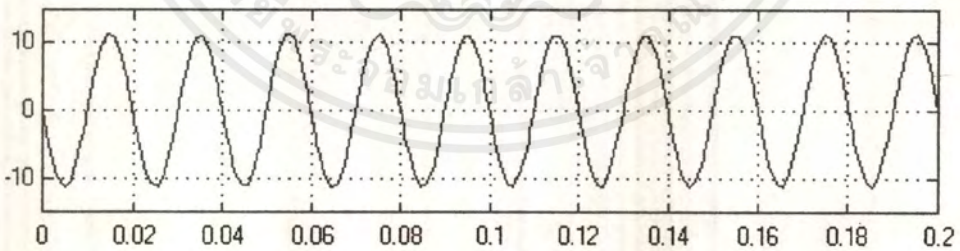
รูปที่ 4.13 รูปสัญญาณ $i_p(t)$ ของไดโอดแกรมแบบรูปเปิด
เมื่อแอมพลิจูดของแรงดันอ้างอิงเท่ากับ 1.1 โวลต์

จากรูปเมื่อแรงดันอ้างอิงมีการเปลี่ยนแปลงไป 10% (จาก 1 โวลต์เป็น 1.1 โวลต์) จะมีผลทำให้แอมพลิจูดของกระแสเอกทิฟเปลี่ยนแปลงไปถึง 25% (จาก 6 โวลต์เป็น 7.5 โวลต์) ซึ่งแสดงให้เห็นว่าการประมาณค่า $i_p(t)$ มีความไม่แน่นอน นั่นคือมีความแม่นยำน้อยลง ดังนั้นจึงมีการปรับปรุงเป็นไดโอดแกรมแบบรูปปิดดังรูปที่ 4.14

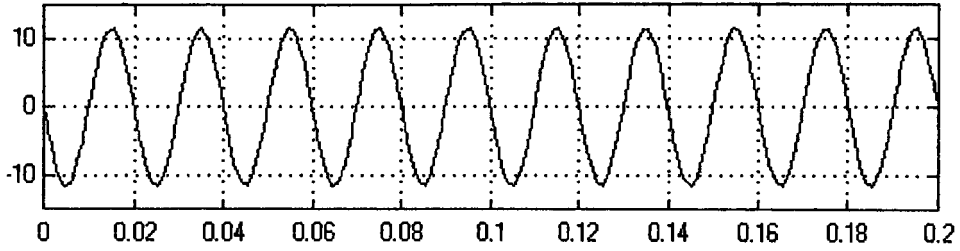
4.3.2 การศึกษาผลของรูปสัญญาณต่างๆของไดอะแกรมแบบลูปปิด(Close Loop)



รูปที่ 4.14 ไดอะแกรมที่ใช้วิเคราะห์ผลแบบลูปปิด



รูปที่ 4.15 รูปสัญญาณ $i_L(t)$, $i_p(t)$, $i_F(t)$ ของไดอะแกรมแบบลูปปิด
เมื่อแอมพลิจูดของแรงดันอ้างอิงเท่ากับ 1 โวลท์



รูปที่ 4.16 รูปสัญญาณ $i_L(t)$, $i_p(t)$, $i_F(t)$ ของไดอะแกรมแบบลูปปิด
เมื่อแอมพลิจูดของแรงดันอ้างอิงเท่ากับ 1.1 โวลต์

ในรูปที่ 4.15 และ 4.16 แสดงให้เห็นว่าการเปลี่ยนแปลงแอมพลิจูดของแรงดันอ้างอิงแทบจะไม่มีผลต่อขนาดของ $i_p(t)$ เมื่อเข้าสู่สภาวะคงตัวแล้ว โดยเมื่อแรงดันอ้างอิงมีการเปลี่ยนแปลงไป 10 % (จาก 1 โวลต์เป็น 1.1 โวลต์) จะมีผลทำให้แอมพลิจูดของกระแสแอกทีฟที่สภาวะคงตัวเปลี่ยนแปลงไปเพียง 4 % (จาก 11 โวลต์เป็น 11.5 โวลต์) นั่นคือการประมาณค่า $i_p(t)$ มีความแม่นยำมากขึ้น

ผลตอบสนองสถานะทรานเซียนท์ (Transient Response) และสภาวะคงตัว (Steady State)

ผลที่ได้จากไดอะแกรมแบบลูปปิดในช่วงแรกเรียกว่า ผลตอบสนองสถานะทรานเซียนท์ (Transient Response) โดยแอมพลิจูดของสัญญาณจะมีการเปลี่ยนแปลงตลอดเวลา และเมื่อแอมพลิจูดคงที่แล้วแสดงว่าระบบได้เข้าสู่สภาวะคงตัว (Steady State) แล้ว

4.3.2.1 การพิจารณาผลของรูปสัญญาณเมื่อความถี่ของแหล่งจ่ายมีการเปลี่ยนแปลง

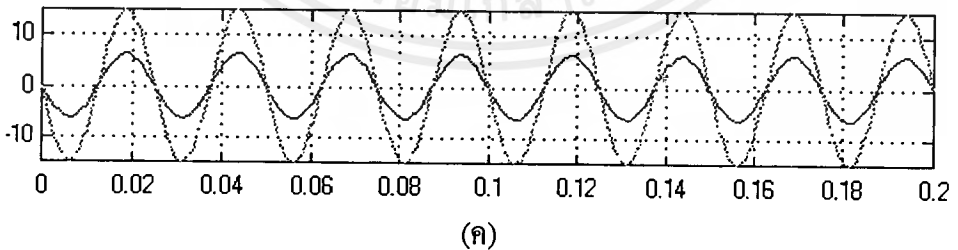
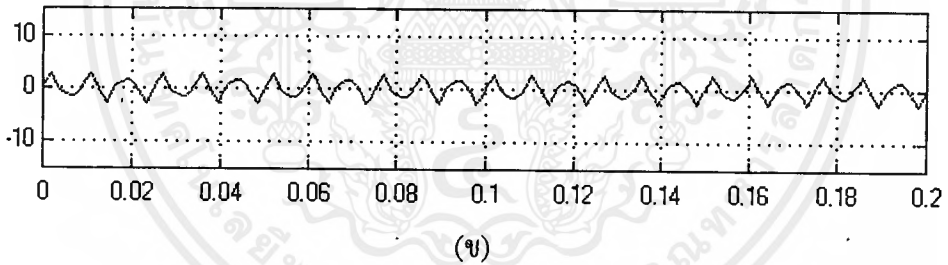
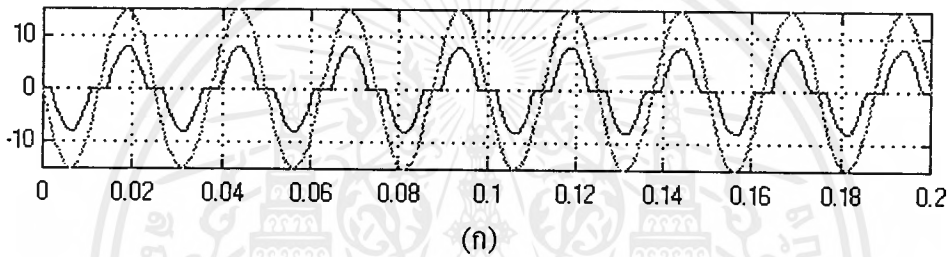
โดย $v_s(t)$ คือ แรงดันอินพุต

$i_L(t)$ คือ กระแสอินพุต(ที่ยังไม่ปรับปรุงค่าเพาเวอร์แฟกเตอร์)

$i_F(t)$ คือ กระแสชดเชย

$i_s(t)$ คือ กระแสอินพุต(ที่ปรับปรุงค่าเพาเวอร์แฟกเตอร์แล้ว โดย $i_s(t) = i_L - i_F$)

เมื่อโหลดเป็นไดโอดบริดจ์เรกติไฟร์ธรรมดา

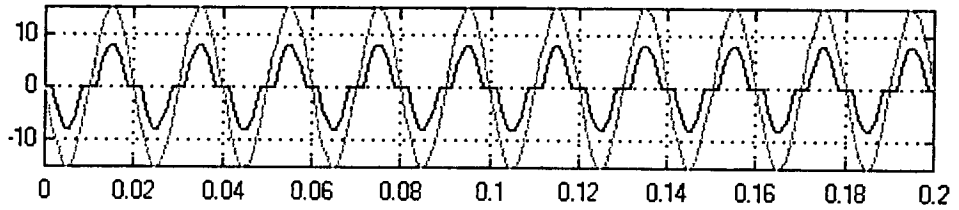


รูปที่ 4.17 รูปสัญญาณที่ความถี่ 40 เฮิร์ตซ์

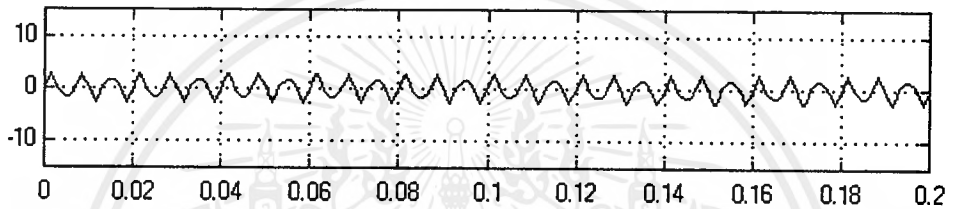
(ก) $v_s(t)$ เทียบกับ $i_L(t)$

(ข) $i_F(t)$

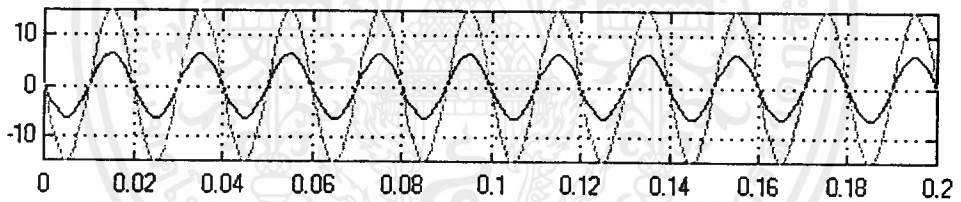
(ค) $v_s(t)$ เทียบกับ $i_s(t)$



(ก)



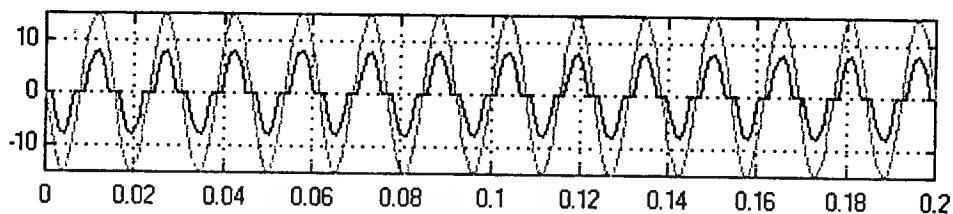
(ข)



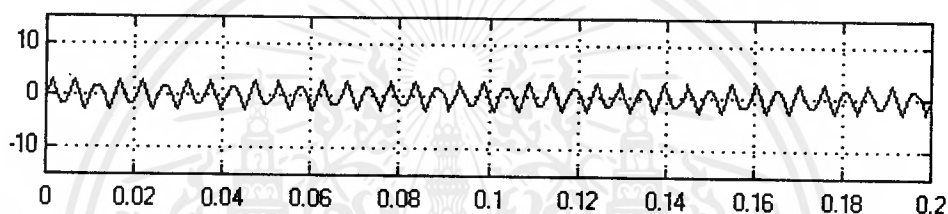
(ค)

รูปที่ 4.18 รูปสัญญาณที่มีความถี่ 50 เฮิรตซ์

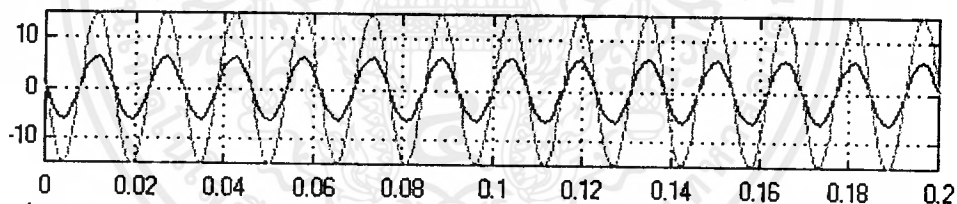
(ก) $v_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_F(t)$ (ค) $v_s(t)$ เทียบกับ $i_s(t)$



(ก)



(ข)

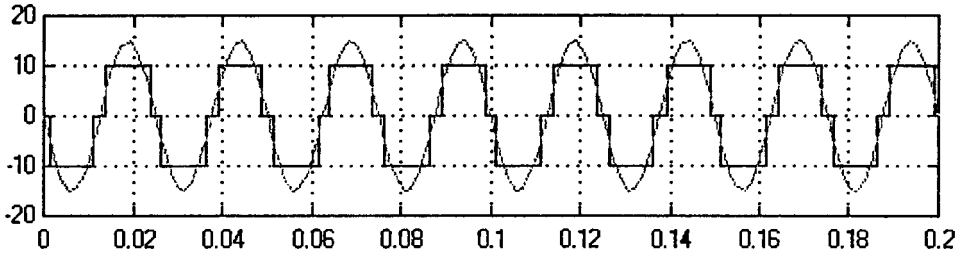


(ค)

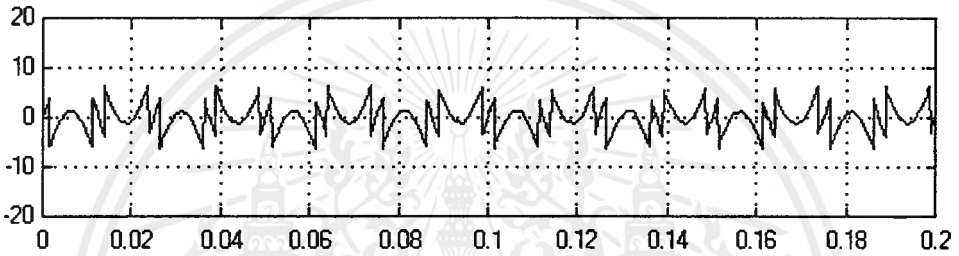
รูปที่ 4.19 รูปสัญญาณที่ความถี่ 65 เฮิรตซ์

(ก) $v_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_F(t)$ และ(ค) $v_s(t)$ เทียบกับ $i_s(t)$

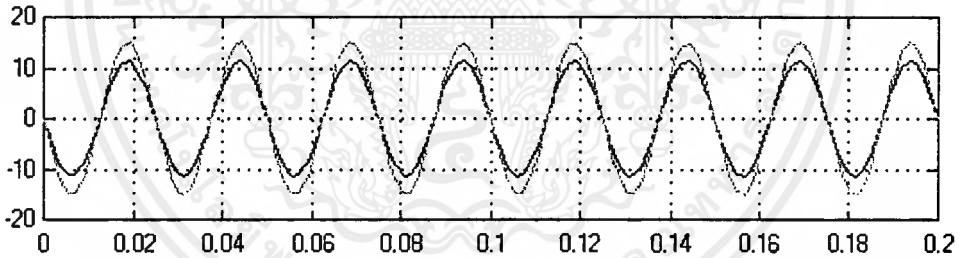
เมื่อโหลดเป็นคอนเวอร์เตอร์ 3 เฟส



(ก)



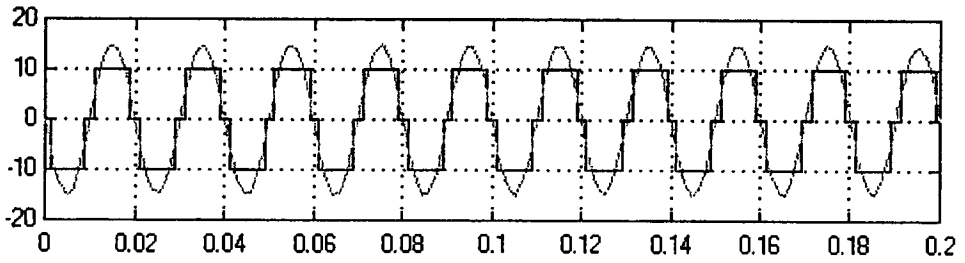
(ข)



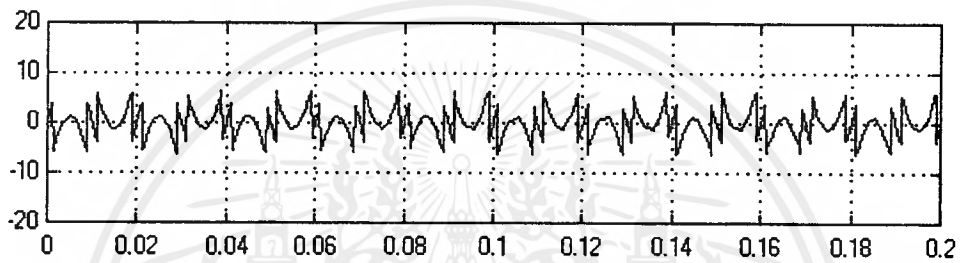
(ค)

รูปที่ 4.20 รูปสัญญาณ Quasi ที่ความถี่ 40 เฮิร์ตซ์

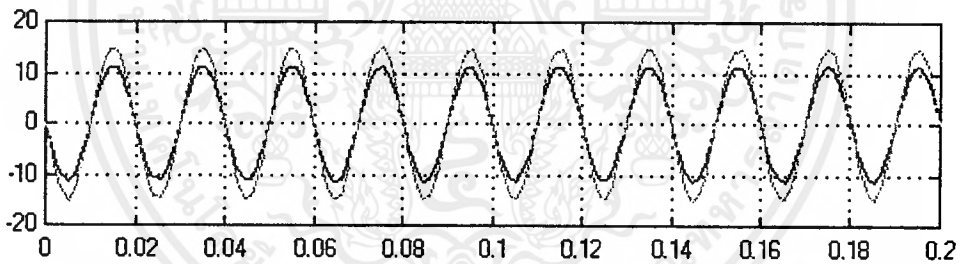
(ก) $v_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_F(t)$ (ค) $v_s(t)$ เทียบกับ $i_s(t)$



(ก)



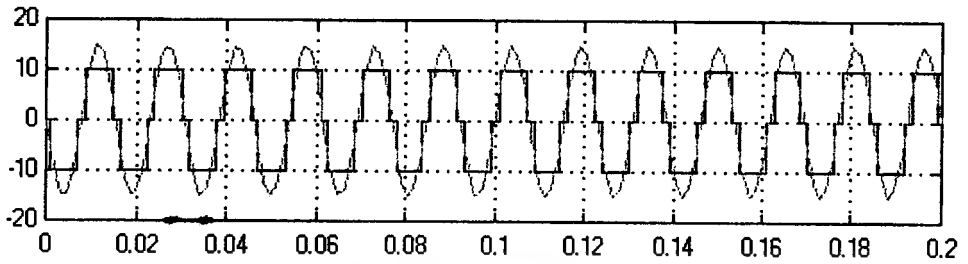
(ข)



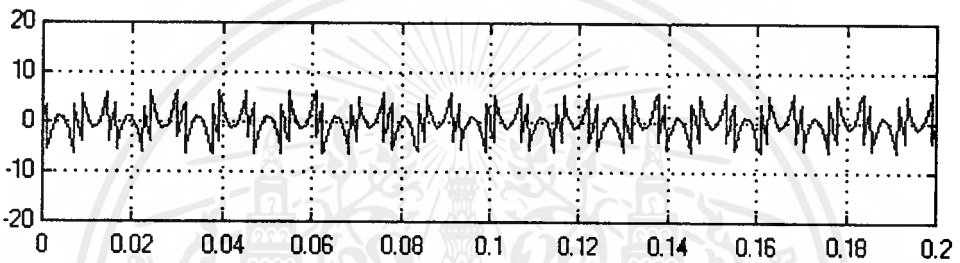
(ค)

รูปที่ 4.21 รูปสัญญาณ Quasi ที่ความถี่ 50 เฮิรตซ์

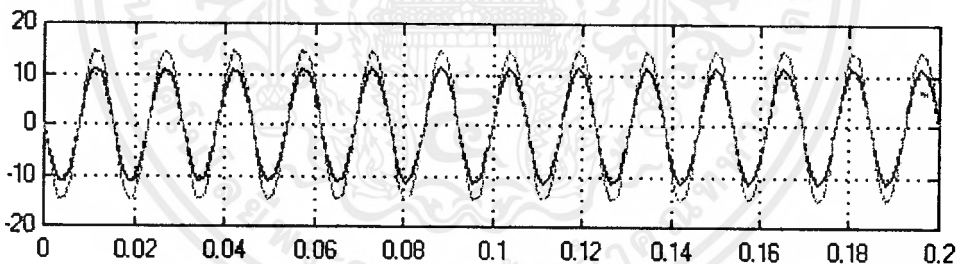
(ก) $v_s(t)$ เทียบกับ $i_L(t)$ (ข) $i_F(t)$ (ค) $v_s(t)$ เทียบกับ $i_s(t)$



(ก)



(ข)



(ค)

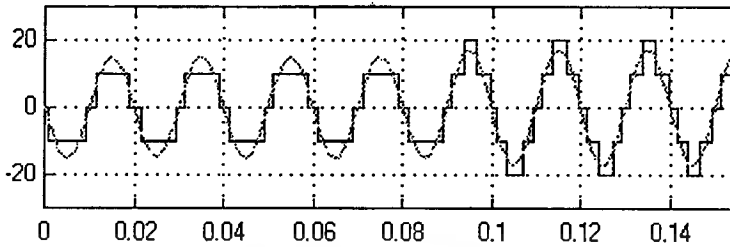
รูปที่ 4.22 รูปสัญญาณ Quasi ที่ความถี่ 65 เฮิรตซ์

(ก) $v_s(t)$ เทียบกับ $i_L(t)$

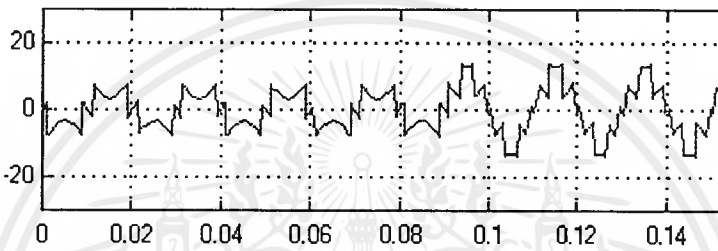
(ข) $i_F(t)$ และ

(ค) $v_s(t)$ เทียบกับ $i_s(t)$

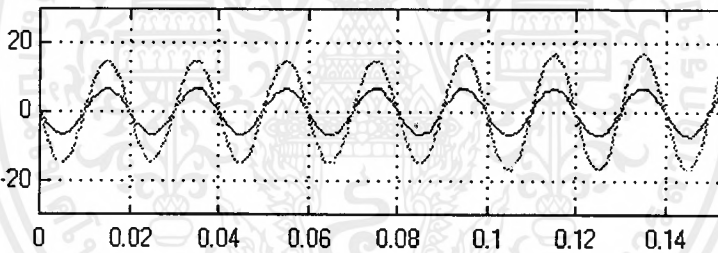
4.3.2.2 พิจารณาผลของรูปสัญญาณเมื่อแอมพลิจูดแรงดันของแหล่งจ่ายมีการเปลี่ยนแปลงอย่างกระทันหัน (พิจารณาที่ความถี่ 50 เฮิรตซ์)



(ก)



(ข)



(ค)

รูปที่ 4.23 รูปสัญญาณของ $v_s(t)$ เทียบกับ $i_L(t)$, $i_F(t)$ และ $v_s(t)$ เทียบกับ $i_s(t)$

เมื่อมีการเปลี่ยนแปลงแอมพลิจูดแรงดันแหล่งจ่ายอย่างกระทันหัน

จากรูปที่ 4.23 ได้ทำการทดลองเพิ่มแอมพลิจูดของแรงดันที่เวลาประมาณ 0.09 จะเห็นว่าสัญญาณกระแสอินพุตที่ยังไม่ได้ปรับปรุงค่าเพาเวอร์แฟกเตอร์และกระแสชดเชยมีการเปลี่ยนแปลงไปอย่างเห็นได้ชัด แต่กระแสที่ปรับปรุงค่าเพาเวอร์แฟกเตอร์แล้วเปลี่ยนแปลงน้อยมาก

4.3.2.3 พิจารณาผลจากการเปลี่ยนแปลงอันดับ(Order)ของวงจรรองความถี่ต่ำผ่าน

จากการทดสอบผลที่อันดับต่าง ๆ ของวงจรรองความถี่ต่ำผ่านจะสามารถสรุปได้ว่า ถ้าใช้วงจรรองความถี่ต่ำผ่านที่อันดับต่ำเช่น อันดับหนึ่ง รูปสัญญาณจะใช้เวลาในการเข้าสู่สภาวะคงตัวน้อยกว่าที่อันดับสูงๆ เช่น อันดับสามหรืออันดับสี่

4.4 การวิเคราะห์คุณสมบัติไดนามิกและเสถียรภาพ

ปัจจัยที่มีผลในการพิจารณาคุณสมบัติไดนามิกและเสถียรภาพของวงจร คือ

1. ฟังก์ชันถ่ายโอนแบบลูปปิด(Closed - loop transfer function)
2. การเปลี่ยนแปลงพารามิเตอร์ต่างๆ ในวงจรเช่น สเกลแฟกเตอร์(Scaling factor)ในการคูณ, ขนาดแอมพลิจูดของ Reference Voltage
3. การตอบสนองของวงจรกรองความถี่ต่ำผ่าน(Low pass filter)ซึ่งมีผลต่อความแม่นยำในการคำนวณ

ไคอะแกรมแบบลูปปิดในรูปที่ 4.6 เป็นไคอะแกรมที่เหมาะสมในการพิจารณาวิเคราะห์คุณสมบัติไดนามิกและเสถียรภาพของวงจร เมื่อแปลงให้อยู่ในรูปลาปลาซ (Laplace Domain) จะได้ดังรูปที่ 4.8 อัตราขยายของฟังก์ชันถ่ายโอนแบบเปิด(Open Loop Transfer gain) ของรูปที่ 4.8 แสดงได้ดังสมการที่ 4.7

$$G(s) = \frac{\alpha^2}{sTi(sTo + 1)} \quad (4.7)$$

ฟังก์ชันถ่ายโอนแบบปิด(Close Loop Transfer function) ของรูปที่ 4.8 แสดงดังสมการที่ 4.8

$$G(s) = \frac{\frac{\alpha^2}{TiTo}}{s^2 + s\left(\frac{1}{To}\right) + \frac{\alpha^2}{TiTo}} \quad (4.8)$$

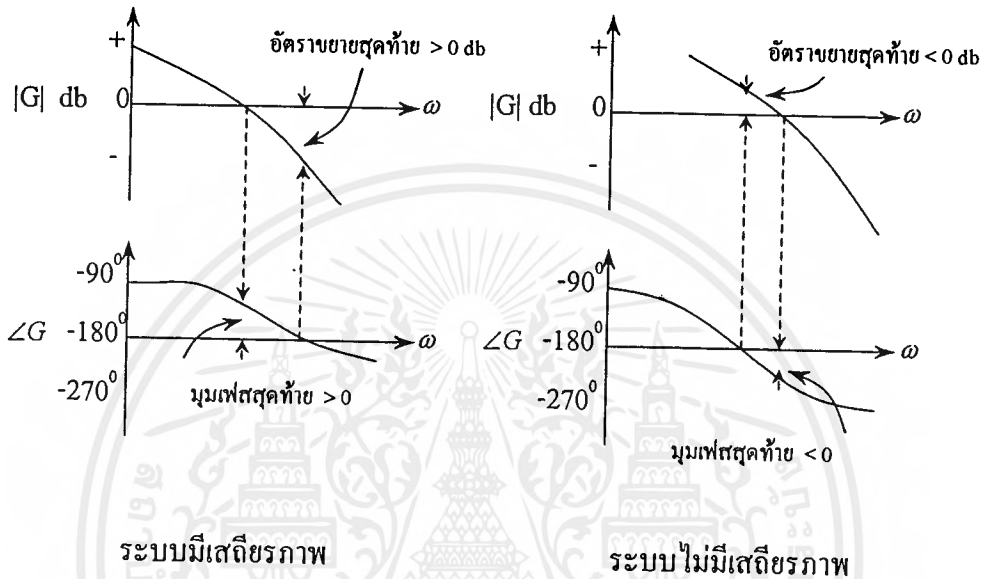
4.4.1 ประเด็นในการศึกษา

ประเด็นในการศึกษามีดังนี้

1. วิเคราะห์เสถียรภาพของระบบ (Stability)
2. พิจารณาย่านความถี่การตอบสนอง (Bandwidth)

1. การวิเคราะห์เสถียรภาพของระบบ (Stability)

การวิเคราะห์เสถียรภาพของระบบสามารถทำได้หลายวิธีแต่ในที่นี้จะเลือกใช้วิธีวิเคราะห์จากอัตรายายสุดท้าย (Gain Margin) และมุมเฟสสุดท้าย (Phase Margin) ดังนี้



รูปที่ 4.24 อัตรายายสุดท้าย (Gain Margin) และมุมเฟสสุดท้าย (Phase Margin)

อัตรายายสุดท้าย (Gain Margin)

คือ อัตรายายของระบบที่สามารถเพิ่มขึ้น โดยระบบควบคุมยังคงมีเสถียรภาพหรืออัตรายายที่ต้องลดลงเพื่อให้ระบบควบคุมกลับมีเสถียรภาพ

มุมเฟสสุดท้าย (Phase Margin)

คือ ค่ามุมตาม (ค่ามุมตาม คือมุมเฟสที่ค่าน้อยกว่าศูนย์) ของระบบที่สามารถเพิ่มขึ้นได้ โดยระบบควบคุมยังคงมีเสถียรภาพหรือค่ามุมตามที่ต้องลดลงเพื่อให้ระบบกลับมีเสถียรภาพ

ความถี่ที่อัตรายายผ่านจุดเสถียรภาพ (Gain Crossover frequency)

คือ ความถี่ที่ทำให้อัตรายายเชิงความถี่ของระบบควบคุมวงปิดมีค่าเท่ากับ 1 หรือ 0 เดซิเบล

ความถี่ที่มุมเฟสผ่านจุดเสถียรภาพ (Phase Crossover frequency)

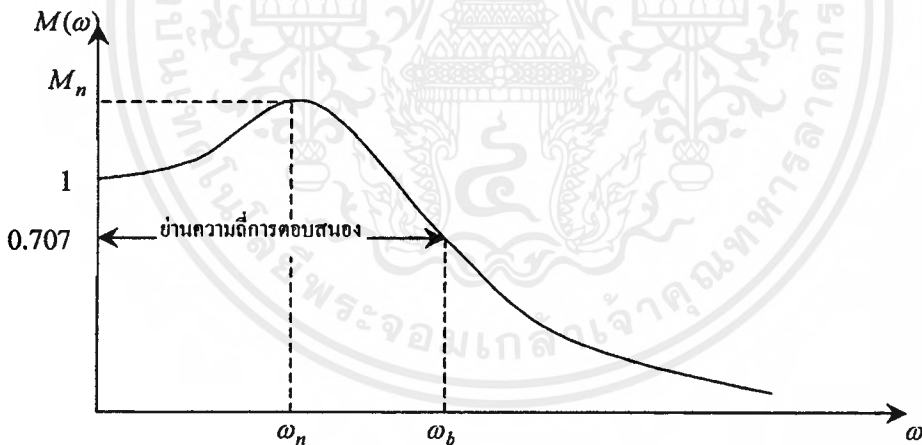
คือ ความถี่ที่ทำให้มุมเฟสของระบบควบคุมวงปิดมีค่าเท่ากับ 180°

ถ้ามุมตามของระบบมีค่ารวมน้อยกว่า 180° แสดงว่าระบบควบคุมมีเสถียรภาพ และสามารถเพิ่มค่ามุมตามของระบบได้ค่าหนึ่งจนมีค่ารวมเท่ากับ 180° ระบบจึงเริ่มไม่มีเสถียรภาพ ในทำนองเดียวกัน ถ้ามุมตามของระบบมีค่ารวมมากกว่า 180° แสดงว่าระบบควบคุมไม่มีเสถียรภาพ จะต้องลดมุมตามของระบบลงค่าหนึ่ง จนมีค่ารวมเท่ากับ 180° ระบบควบคุมจึงกลับมีเสถียรภาพอีกครั้งหนึ่ง

ถ้าอัตราขยายของระบบมีค่ารวมน้อยกว่า 1 หรือ 0 เดซิเบล แสดงว่าระบบควบคุมมีเสถียรภาพ และสามารถเพิ่มค่าอัตราขยายของระบบได้ค่าหนึ่งจนมีค่ารวมเท่ากับ 0 เดซิเบล ระบบจึงเริ่มไม่มีเสถียรภาพ ในทำนองเดียวกัน ถ้าอัตราขยายของระบบมีค่ารวมมากกว่า 0 เดซิเบล แสดงว่าระบบควบคุมไม่มีเสถียรภาพต้องลดค่าอัตราขยายของระบบลงค่าหนึ่ง จนมีค่ารวมเท่ากับ 0 เดซิเบล ระบบควบคุมจึงกลับมีเสถียรภาพอีกครั้งหนึ่ง

2. พิจารณาหาค่าความถี่การตอบสนอง (Bandwidth)

คือย่านความถี่ที่ระบบควบคุมมีอัตราขยายอยู่ในช่วง 1 ถึง 0.707 หรือ 0 เดซิเบล ถึง -3 เดซิเบล ระบบควบคุมที่มีย่านการตอบสนองกว้าง แสดงว่าระบบควบคุมนั้นมีการตอบสนองต่อสัญญาณต่างๆ ได้ดีและ ในขณะเดียวกันสัญญาณรบกวนต่างๆ ที่มักเกิดในย่านความถี่สูงก็สามารถเข้ามารบกวนระบบควบคุมได้ง่าย ซึ่งจะทำให้เสถียรภาพของระบบควบคุมลดลงด้วย



รูปที่ 4.25 ย่านความถี่การตอบสนองของระบบควบคุม

4.4.2 การวิเคราะห์โดยโปรแกรมคอมพิวเตอร์

การวิเคราะห์โดยโปรแกรมคอมพิวเตอร์จะใช้โปรแกรมโคแดส (CODAS : Control System Design And Simulation) ซึ่งเป็นโปรแกรมที่ใช้วิเคราะห์ผลตอบสนองของระบบควบคุมต่างๆ จากฟังก์ชันถ่ายโอนในลักษณะของกราฟ

จะกำหนดค่าพารามิเตอร์ดังนี้

$$\begin{aligned} \text{ค่าแฟกเตอร์การขยาย}(\alpha) &= \text{สเกลแฟกเตอร์} \times \text{แอมพลิจูดของแรงดันอ้างอิง} \\ &= 0.1 \times 0.5 \text{ v/v} \end{aligned}$$

$$\text{ค่าเวลาคงตัวของอินทิเกรเตอร์} (T_i) = 1.5 \times 10^{-3}$$

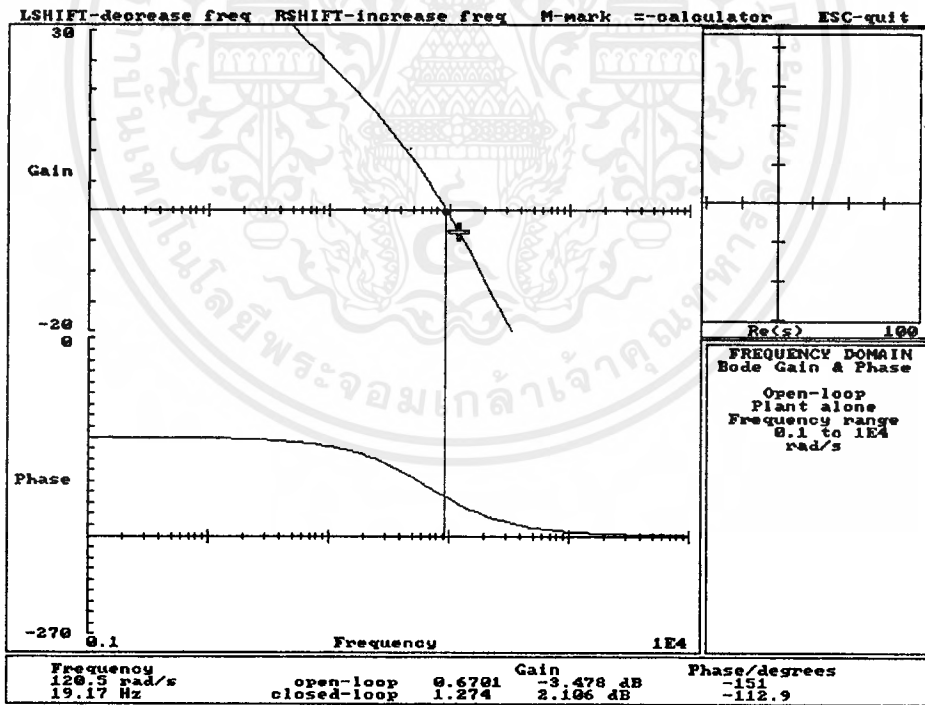
$$\text{ค่าเวลาคงตัวของวงจรถองความถี่ต่ำผ่าน}(T_o) = 1.5 \times 10^{-2}$$

การวิเคราะห์ฟังก์ชันถ่ายโอนแบบเปิด

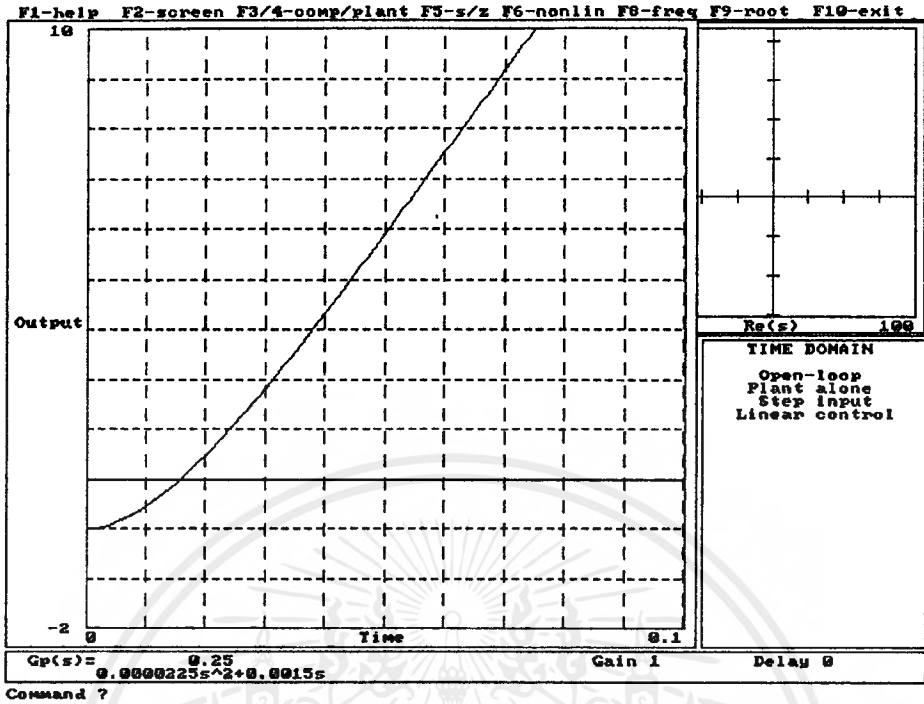
เมื่อนำค่าพารามิเตอร์มาแทนในสมการที่ 4.7 จะได้ฟังก์ชันถ่ายโอนแบบเปิดดังสมการที่ 4.9

$$G(s) = \frac{0.25}{2.25 \times 10^{-5} s^2 + 1.5 \times 10^{-3}} \tag{4.9}$$

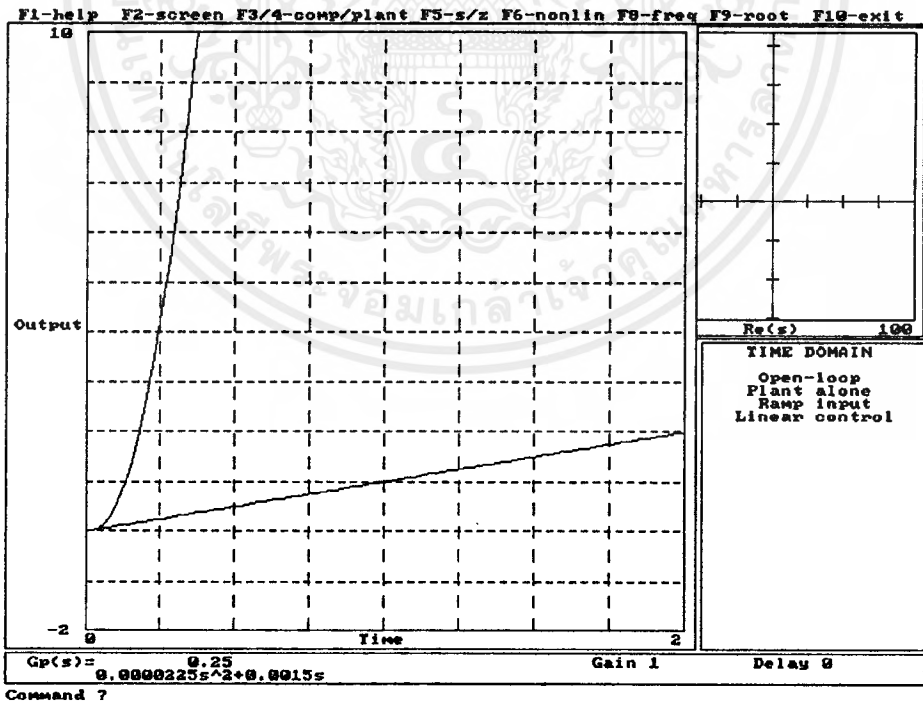
แล้วนำไปพล็อตกราฟด้วยโปรแกรมโคแคสจะได้



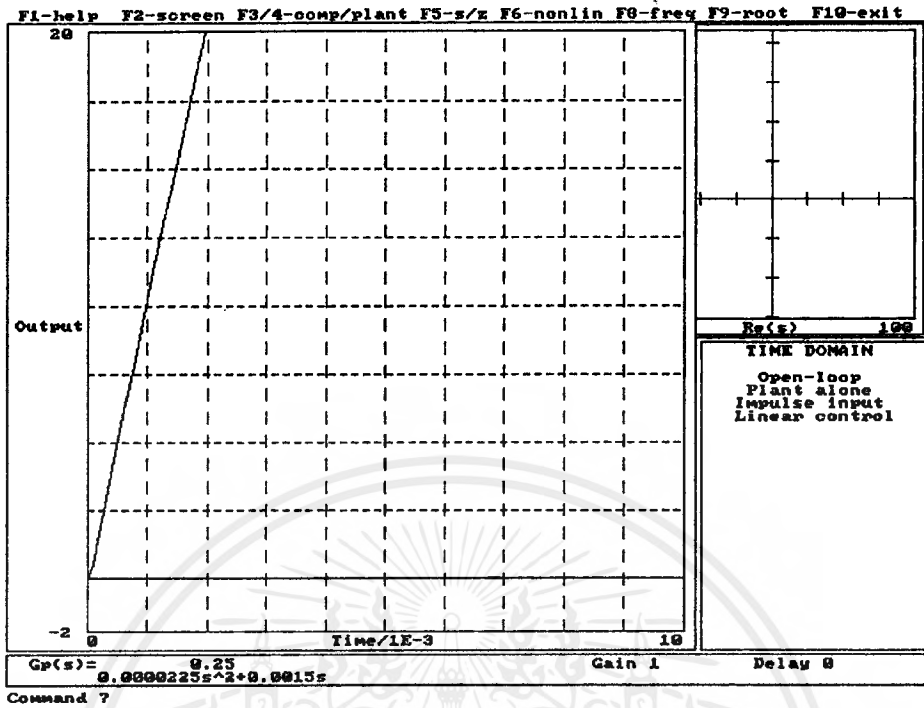
รูปที่ 4.26 โบทพล็อต(Bode diagram)ของฟังก์ชันถ่ายโอนแบบเปิด



รูปที่ 4.27 ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบสเต็ป(Step)



รูปที่ 4.28 ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบแรมพ์(Ramp)



รูปที่ 4.29 ผลตอบสนองต่อเวลาเมื่ออินพุตเป็นแบบอิมพัลส์(Impulse)

จากรูปที่ 4.26 จะเห็นว่าที่ความถี่คราซผ่านจุดเสถียรภาพ ระบบจะมีมุมตามน้อยกว่า 180° แสดงว่าระบบมีเสถียรภาพ และมีย่านความถี่ตอบสนอง 116.89 เรเดียนต่อวินาที และจากรูปที่ 4.27 ถึง 4.29 แสดงผลตอบสนองต่อเวลาเมื่ออินพุตเปลี่ยนไป การวิเคราะห์ฟังก์ชันถ่ายโอนแบบเปิด

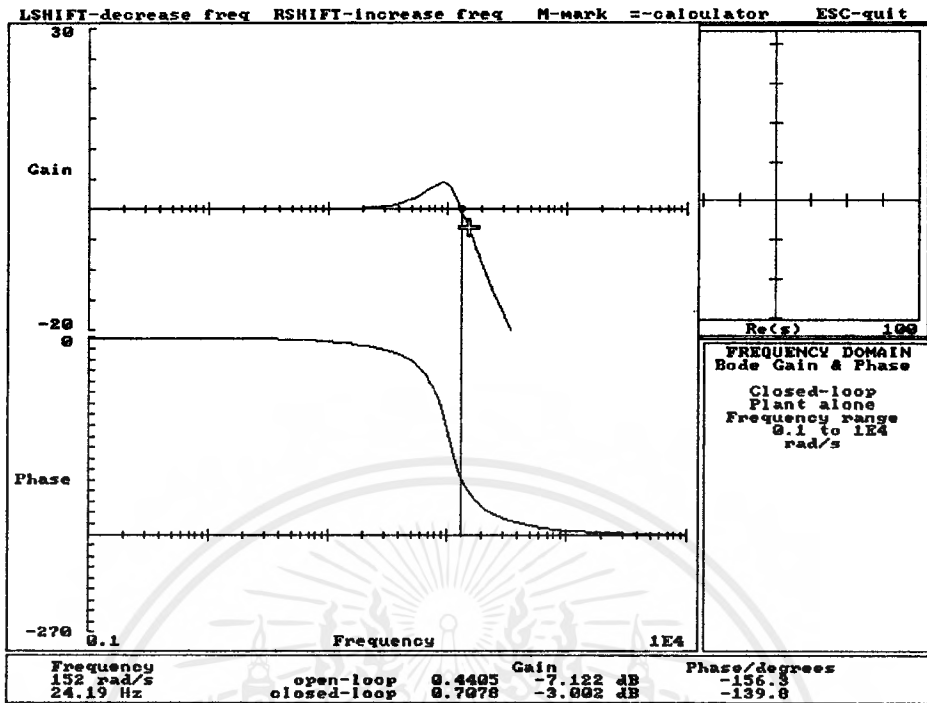
เมื่อนำค่าพารามิเตอร์มาแทนในสมการที่ 4.8 จะได้ฟังก์ชันถ่ายโอนแบบเปิดดังสมการที่ 4.10

$$G(s) = \frac{11111}{s^2 + 66.7s + 11111} \tag{4.10}$$

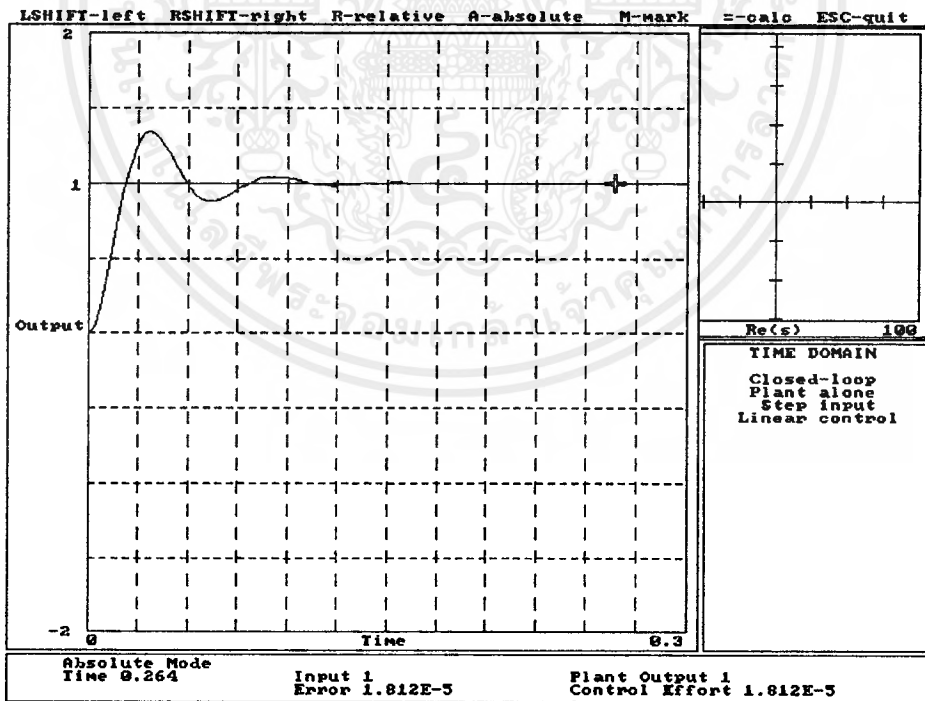
$$= \frac{\omega_n^2}{s^2 + 66.7s + 11111}$$

จากสมการนี้จะได้ ω_n (Natural resonance frequency) = 105.4 เรเดียนต่อวินาที

ξ (Damping ratio) = 0.633

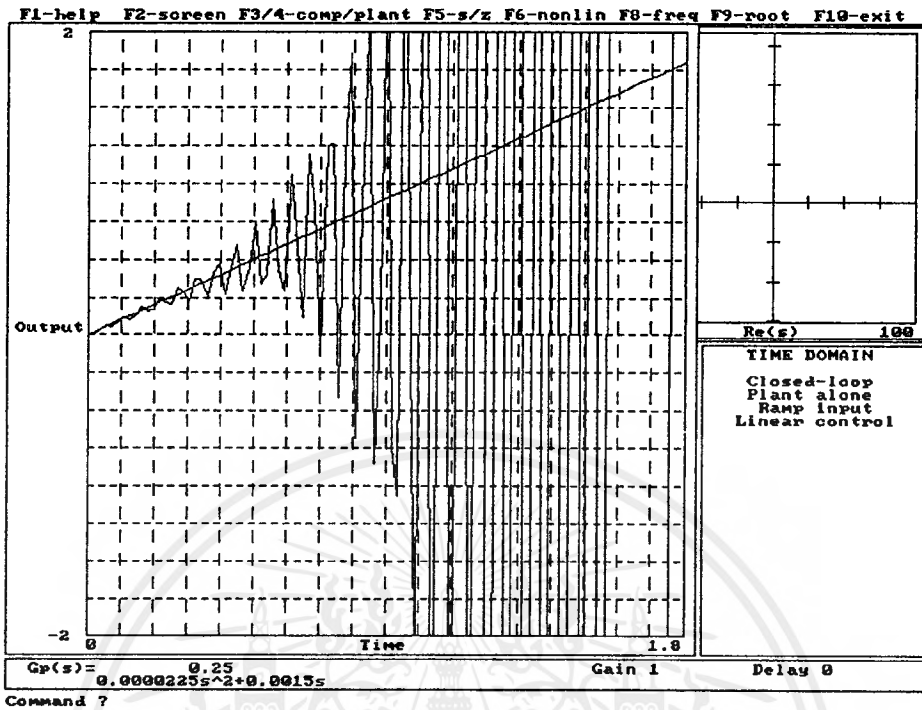


รูปที่ 4.30 โบทพล็อต(Bode diagram)ของฟังก์ชันถ่ายโอนแบบปิด

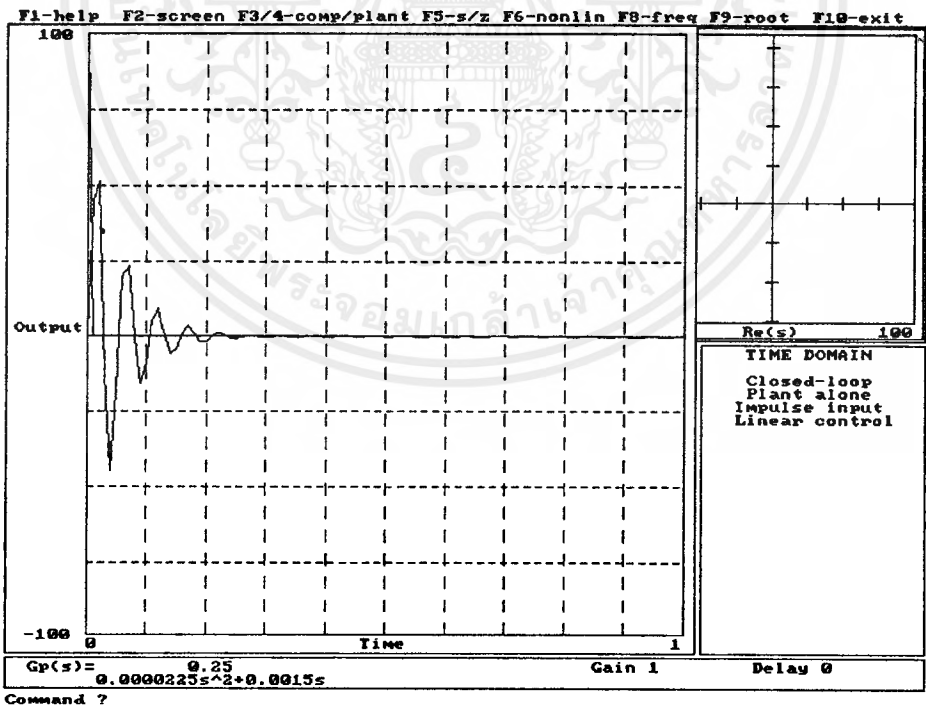


รูปที่ 4.31 ผลตอบสนองต่อเวลาเมื่ออินพุทเป็นแบบสเต็ป(Step)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.32 ผลตอบสนองต่อเวลาเมื่ออินพุตเป็นแบบเรมพ์(Ramp)



รูปที่ 4.33 ผลตอบสนองต่อเวลาเมื่ออินพุตเป็นแบบอิมพัลส์(Impulse)

จากรูปที่ 4.30 จะเห็นว่าที่ความถี่อัตราขยายผ่านจุดเสถียรภาพ ระบบจะมีมุมตามน้อยกว่า 180° แสดงว่าระบบมีเสถียรภาพ และมีย่านความถี่ตอบสนอง 152 เรเดียนต์ต่อวินาที และจากรูปที่ 4.27 ถึง 4.29 แสดงผลตอบสนองต่อเวลาเมื่ออินพุทเปลี่ยนไป จะเห็นว่าระบบแบบรูปปิดมีย่านความถี่ตอบสนองที่กว้างกว่าแต่ก็อาจมีสัญญาณรบกวนเข้ามาในระบบได้ง่ายกว่าแบบรูปเปิด และจากกราฟผลตอบสนองต่อเวลาเมื่ออินพุทต่างไปของทั้งสองระบบเราสามารถสรุปได้ว่าเอาต์พุทระบบแบบรูปปิดจะเข้าสู่เสถียรภาพได้เร็วและดีกว่าระบบแบบรูปเปิด



4.5 สรุป

วงจรแอกทีฟฟิลเตอร์แบบดิคฮาร์โมนิกส์เป็นวงจรหนึ่งที่สามารถนำมาใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์และลดฮาร์โมนิกส์ให้กับกระแสด้านอินพุทที่เกิดการผิดเพี้ยนอันเนื่องมาจากอุปกรณ์เพาเวอร์อิเล็กทรอนิกส์ได้ โดยการดิคกระแสชดเชยเข้าไปในด้านอินพุทของวงจร ผลที่ได้คือจะทำให้กระแสด้านอินพุทมีเพาเวอร์แฟกเตอร์ดีขึ้นโดยตามทฤษฎีจะได้ค่าเพาเวอร์แฟกเตอร์เกือบถึงหนึ่ง ดังนั้นสิ่งที่สำคัญของการใช้วงจรแอกทีฟฟิลเตอร์แบบนี้คือเทคนิควิธีการหากระแสชดเชยที่ต้องสร้างขึ้น เทคนิคแบบฟรีแควนซีอินดิเพนเดนท์เป็นเทคนิคหนึ่งที่ใช้ในการประมาณค่าหากระแสชดเชยที่ต้องสร้างขึ้นซึ่งเป็นเทคนิคแบบใหม่ที่ยืดหยุ่นและสามารถเปลี่ยนแปลงความถี่ได้ช่วงกว้างคือ 40-65 เฮิรตซ์โดยควบคุมที่เครื่องกำเนิดไฟฟ้าชนิดไลน์โวลท์เดจอินเฟสไซนูซอยดอล(Line Voltage In-Phase Sinusoidal Generator) สำหรับข้อดีข้อเสียมีดังนี้

ข้อดี	ข้อเสีย
1. สามารถใช้ได้กับ Nonlinear Load ทั่วไป 2. ใช้ได้กับความถี่ที่ค่อนข้างกว้าง	1. วงจรมีความซับซ้อนยุ่งยาก 2. ราคาแพง

ตารางที่ 4.1 แสดงข้อดีข้อเสียของวงจรแบบดิคกระแสฮาร์โมนิกส์

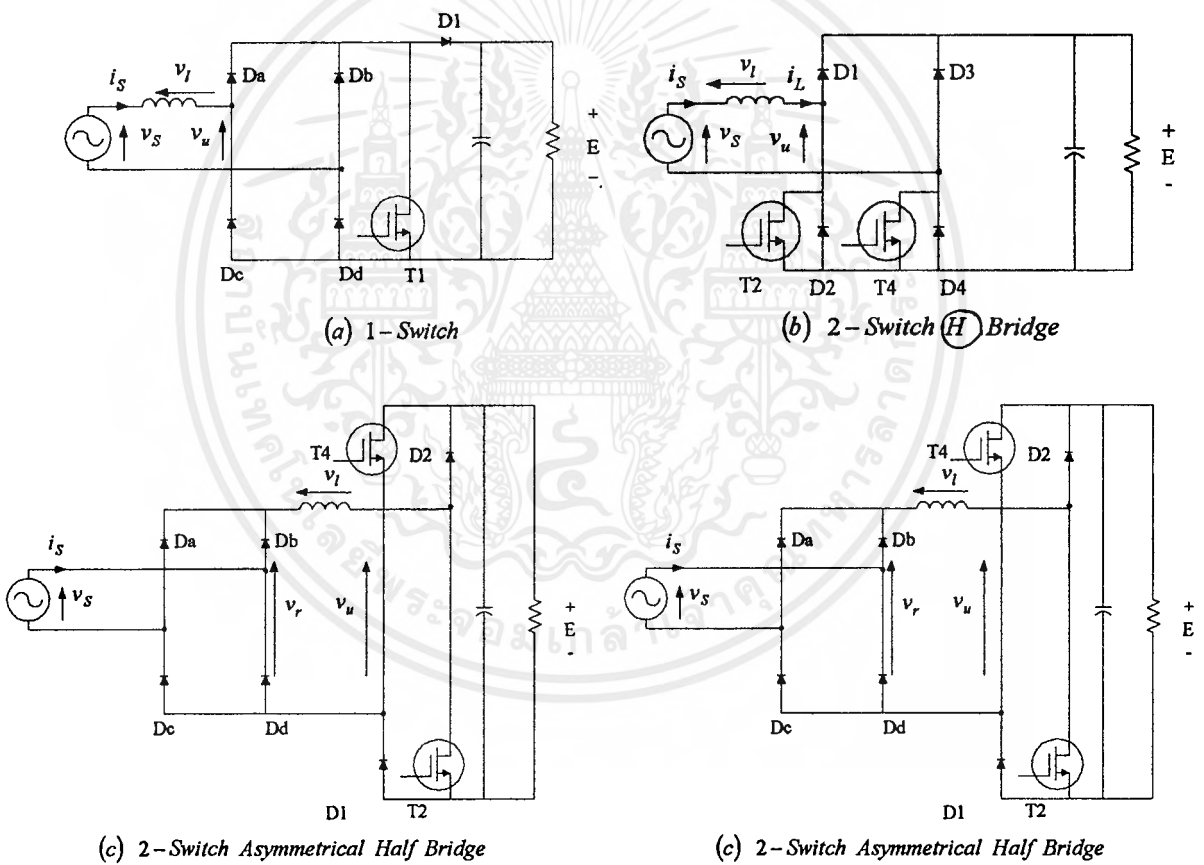
บทที่ 5

วงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์

5.1 ทฤษฎีเบื้องต้น

5.1.1 โครงสร้าง

โครงสร้างของวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์ ในระบบไฟฟ้าหนึ่งเฟส เราสามารถแบ่งชนิดวงจรตามลักษณะการติดตั้งอุปกรณ์ในการสวิตช์ได้ดังรูป



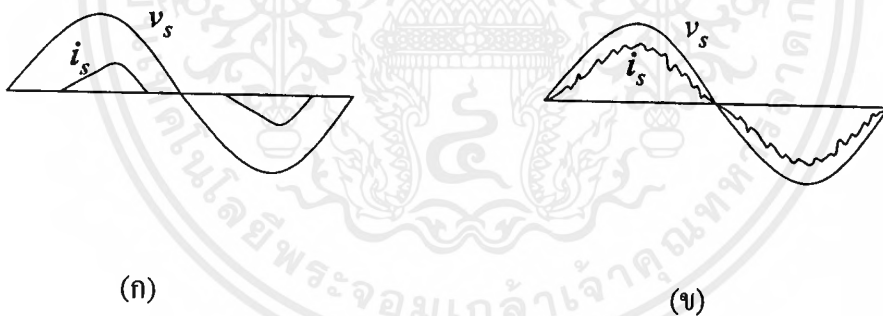
รูปที่ 5.1 แสดงลักษณะของวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์

5.1.2 หลักการทำงาน

หลักการทำงานของวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์ทั้ง 4 แบบนี้ จะมีลักษณะที่คล้ายกันคือ ใช้เทคนิคการเปิดและปิดของอุปกรณ์ในการสวิตช์ ช่วยในการรับและจ่ายพลังงาน หรือกระแสจากตัวเหนี่ยวนำขาเข้า (Input Inductor) ซึ่งเรียกอีกชื่อหนึ่งว่า “Boost Inductor”

อุปกรณ์ที่ใช้ในการสวิตช์จะทำงานตามความถี่ค่าคงที่ที่หนึ่งๆ ที่ต้องการ ซึ่งเราจะเรียกว่าเป็นการควบคุมแบบความถี่คงที่ (Constant Frequency Control) จุดประสงค์ของการสร้างวงจรเหล่านี้ก็เพื่อปรับปรุงค่าเพาเวอร์แฟกเตอร์ ($\cos \phi$) และลดผลของกระแสฮาร์มอนิกส์ (I_h) ที่เกิดในระบบ ในที่นี้เราจะพิจารณาโหลดที่เป็นเรกติไฟร์ซึ่งมีอยู่ในอุปกรณ์เพาเวอร์อิเล็กทรอนิกส์เป็นส่วนใหญ่เท่านั้น เนื่องจากวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์นี้ สามารถปรับปรุงค่าเพาเวอร์แฟกเตอร์ และลดผลของกระแสฮาร์มอนิกส์ได้เฉพาะโหลดที่มีเรกติไฟร์เป็นส่วนประกอบในวงจรเท่านั้น ซึ่งอันที่จริงแล้วผลจากกระแสฮาร์มอนิกส์สามารถเกิดกับโหลดประเภทอื่นอีกมากมาย

จากรูปที่ 5.2 จะแสดงรูปสัญญาณของกระแสจากแหล่งจ่าย ขณะที่มีการปรับปรุงค่าเพาเวอร์แฟกเตอร์แล้วและยังไม่ได้ปรับปรุง



รูปที่ 5.2 จะแสดงรูปสัญญาณกระแสจากแหล่งจ่ายเปรียบเทียบกับแรงดันด้านแหล่งจ่าย

(ก) ขณะยังไม่ใช้แอกทีฟฟิลเตอร์

(ข) ขณะที่ใช้แอกทีฟฟิลเตอร์แล้ว

5.1.3 ส่วนประกอบ

ส่วนประกอบที่สำคัญของวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์แสดงตามรูปที่ 5.3 และแบ่งออกเป็น 4 ส่วนสำคัญคือ

1. ตัวเหนี่ยวนำด้านขาเข้า (Input Inductor)

2. อุปกรณ์ที่ใช้ในการสวิตช์ (Switching Devices)
3. วงจรควบคุมสัญญาณพัลส์วัดมอดดูเลต (Pulse Width Modulation : PWM)
4. ตัวเก็บประจุด้านขาออก (Bulk Output Filter Capacitor)

1. ตัวเหนี่ยวนำด้านขาเข้า

เป็นตัวเหนี่ยวนำบูต (boost inductor) คือช่วยจ่ายพลังงานหรือ กระแสเพิ่มให้กับระบบ นอกจากนี้ยังช่วยลดผลของ EMI (Electromagnetic Interference) ที่เกิดทางด้านแหล่งจ่ายไฟฟ้า และเนื่องจากอยู่ด้านแหล่งจ่ายไฟฟ้า เวลาจะทำการออกแบบตัวเหนี่ยวนำนี้จึงไม่ต้องคำนึงถึงความถี่เหมือนตัวเหนี่ยวนำที่อยู่ทางด้านไฟกระแสตรง

2. อุปกรณ์ที่ใช้ในการสวิตช์ซิ่ง

เป็นอุปกรณ์ทางด้านอิเล็กทรอนิกส์ เช่น มอดเฟต, ไอจีบีที ฯลฯ ทำหน้าที่สลับทางเดินกระแสในวงจรหลัก (Main Circuit) จะเลือกใช้ได้ตามขนาดกระแสและความถี่ใช้งานที่อุปกรณ์ตัวนั้นจะใช้ได้

3. วงจรสัญญาณควบคุมพัลส์วัดมอดดูเลต

ทำหน้าที่ส่งสัญญาณพัลส์วัดมอดดูเลต ไปเปิด-ปิดอุปกรณ์สวิตช์ แบ่งออกเป็น 2 แบบใหญ่ ๆ คือ Unipolar PWM , Bipolar PWM การใช้งานก็ขึ้นกับวงจรแอกทีฟฟิลเตอร์นั้นๆ พัลส์วัดมอดดูเลต จะช่วยลดเปอร์เซ็นต์การผิเคเพี้ยนของกระแสจากแหล่งจ่าย (I_r) แต่ก็ยังมีข้อเสียคือ ควบคุมยากและการสูญเสียเนื่องจากการสวิตช์สูงถ้าเพิ่มความถี่ขึ้น

4. ตัวเก็บประจุทางด้านขาออก

ทำหน้าที่จำกัดการกระเพื่อม (ripple) ของแรงดันเอาท์พุท โดยขนาดของตัวเก็บประจุ มีผลของความถี่เข้ามาเกี่ยวข้องด้วย

1. ตัวเหนี่ยวนำด้านขาเข้า

เป็นตัวเหนี่ยวนำมอด (boost inductor) คือช่วยจ่ายพลังงานหรือ กระแสเพิ่มให้กับระบบ นอกจากนี้ยังช่วยลดผลของ EMI (Electromagnetic Interference) ที่เกิดทางด้านแหล่งจ่ายไฟฟ้า และเนื่องจากอยู่ด้านแหล่งจ่ายไฟฟ้า เวลาจะทำการออกแบบตัวเหนี่ยวนำนี้จึงไม่ต้องคำนึงถึงความถี่เหมือนตัวเหนี่ยวนำที่อยู่ทางด้านไฟกระแสตรง

2. อุปกรณ์ที่ใช้ในการสวิตซ์ซิง

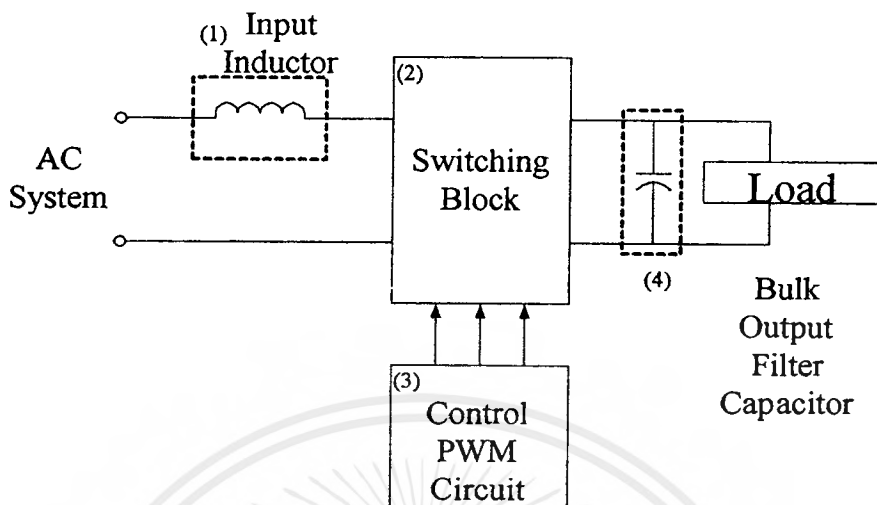
เป็นอุปกรณ์ทางด้านอิเล็กทรอนิกส์ เช่น มอดเฟต, ไอจีบีที ฯลฯ ทำหน้าที่สลับทางเดินกระแสในวงจรหลัก (Main Circuit) จะเลือกใช้ได้ตามขนาดกระแสและความถี่ใช้งานที่อุปกรณ์ตัวนั้นจะทำได้

3. วงจรสัญญาณควบคุมพัลส์วิดมอดมูเลต

ทำหน้าที่ส่งสัญญาณพัลส์วิดมอดมูเลต ไป on/off อุปกรณ์ แบ่งออกเป็น 2 แบบใหญ่ ๆ คือ Unipolar PWM , Bipolar PWM การใช้งานก็ขึ้นกับวงจรแอกทีฟไฟเตอร์นั้นๆ พัลส์วิดมอดมูเลต จะช่วยลดเปอร์เซ็นต์การผิดเพี้ยนของกระแสจากแหล่งจ่าย (I_r) แต่ก็มีข้อเสียคือควบคุมยากและการสูญเสียเนื่องจากการสวิตซ์สูงถ้าเพิ่มความถี่ขึ้น

4. ตัวเก็บประจุทางด้านขาออก

ทำหน้าที่จำกัดการกระเพื่อม (ripple) ของแรงดันเอาท์พุท โดยขนาดของตัวเก็บประจุมีผลของความถี่เข้ามาเกี่ยวข้องด้วย

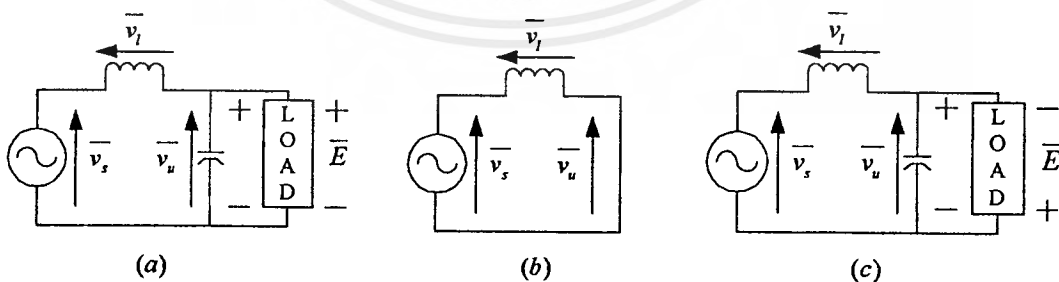


รูปที่ 5.3 แสดงส่วนประกอบของวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์

5.1.4 สถานะการทำงาน

วงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์ ทุกชนิดจะมีสถานะการทำงานของการเปิดปิดอุปกรณ์ที่ใช้ในการสวิตช์ในแต่ละครึ่งคาบของสัญญาณไฟฟ้าสลับอยู่ 3 สถานะดังนี้
 สัญญลักษณ์ที่ใช้

- \bar{v}_u = Voltage wave form used to shaped the line current
- \bar{v}_s = Source Voltage
- \bar{I}_s = RMS ac line current
- \bar{E} = Output dc Voltage



รูปที่ 5.4 แสดงสถานะการเปิดปิดของอุปกรณ์ที่ใช้ในการสวิตช์

(a) $|\bar{v}_l| = |\bar{v}_s| - \bar{E}$; (b) $|\bar{v}_l| = |\bar{v}_s|$; (c) $|\bar{v}_l| = |\bar{v}_s| + \bar{E}$

	$\overline{v_u}$	$\overline{v_l}$	1-Switch	2-Switch H-bridge	4-Switch H-bridge	2-Switch asymmetrical half-bridge
Positive cycle	$+\overline{E}$	$ \overline{v_l} = \overline{v_s} - \overline{E}$	D_a, D_d, D_1	D_2, D_3	D_2, D_3	D_b, D_c, D_1, D_2
	0	$ \overline{v_l} = \overline{v_s} $	D_a, D_d, T_1	T_4, D_2	T_4, D_2 or T, D_3	D_b, D_c, D_2, T_1
	$-\overline{E}$	$ \overline{v_l} = \overline{v_s} + \overline{E}$	Not possible	Not possible	T_4, T_1	D_b, D_c, T_1, T_2
Negative cycle	$-\overline{E}$	$ \overline{v_l} = \overline{v_s} - \overline{E}$	D_b, D_c, D_1	D_1, D_4	D_1, D_4	D_a, D_d, D_1, D_2
	0	$ \overline{v_l} = \overline{v_s} $	D_b, D_c, T_1	T_2, D_4	T_2, D_4 or T_3, D_1	D_b, D_c, D_1, T_2
	$+\overline{E}$	$ \overline{v_l} = \overline{v_s} + \overline{E}$	Not possible	Not possible	T_2, T_3	D_a, D_d, T_1, T_2

ตารางที่ 5.1 แสดงสถานะการทำงานของอุปกรณ์สวิตช์และไดโอด

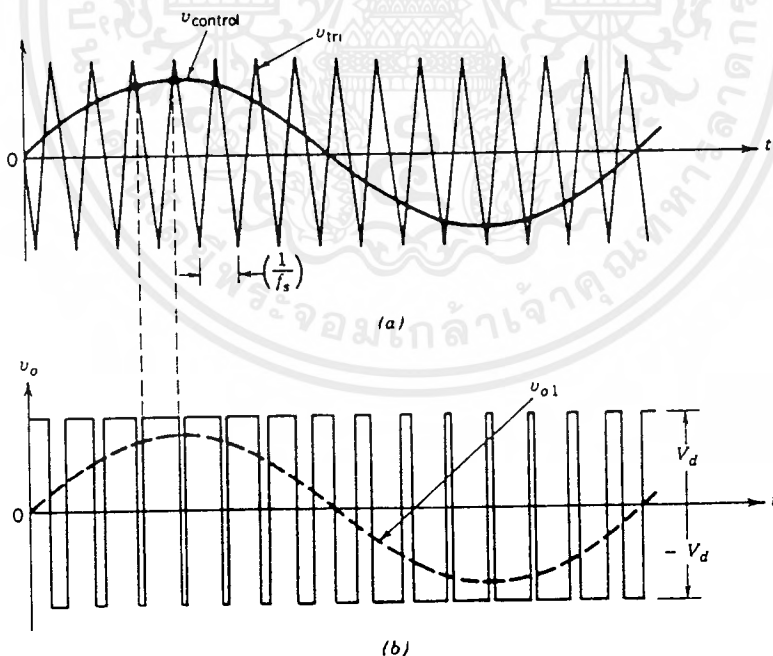
จากตารางที่ 5.1 จะเป็นการแสดงสถานะการทำงานของอุปกรณ์สวิตช์และไดโอด ซึ่งจะมีการแยกพิจารณาเป็นช่วงครึ่งไซเคิลบวก(Positive cycle) กับ ช่วงครึ่งไซเคิลลบ(Negative cycle) แต่ละครึ่งไซเคิลแบ่งออกเป็น 3 สถานะด้วยกัน จะสังเกตเห็นว่าวงจรที่ใช้อุปกรณ์สวิตช์แบบสวิตช์หนึ่งตัว(1-Sw.) และแบบสวิตช์สองตัว(2-Sw. H-bridge) จะมีการทำงานในแต่ละครึ่งไซเคิลแบ่งเป็นครึ่งไซเคิลละ 2 สถานะเนื่องจากในแบบสวิตช์หนึ่งตัว(1-Sw.)มีสวิตช์เพียงตัวเดียว และแบบสวิตช์สองตัว(2-Sw. H-bridge) นั้นสวิตช์ทั้งสองตัวไม่สามารถทำงานพร้อมกันได้ ทำให้มีการไหลของไฟกระแสดตรงในทิศทางเดียว ดังนั้นแรงดันขาออก(V_{dc})จึงมีค่าเป็น $+\overline{E}$ เท่านั้น ส่วนอีก 2 ชนิดที่เหลือคือแบบสวิตช์สองตัวไม่สมมาตร(2-Sw. Asym. half bridge) กับแบบสวิตช์สี่ตัว(4 Sw. H-bridge) จะมีการทำงานครบทั้ง 3 สถานะในแต่ละครึ่งไซเคิลเนื่องจากว่าจะมีสถานะการทำงานของสวิตช์ได้สองตัวพร้อมกัน ทำให้มีการไหลของไฟกระแสดตรงในทิศทางที่กลับทางได้ จึงทำให้แรงดันขาออก(V_{dc}) มีค่าเป็นได้ทั้ง $+\overline{E}$ และ $-\overline{E}$

5.1.5 รูปและประเภทของสัญญาณพัลส์สวิตมอดคูเลต

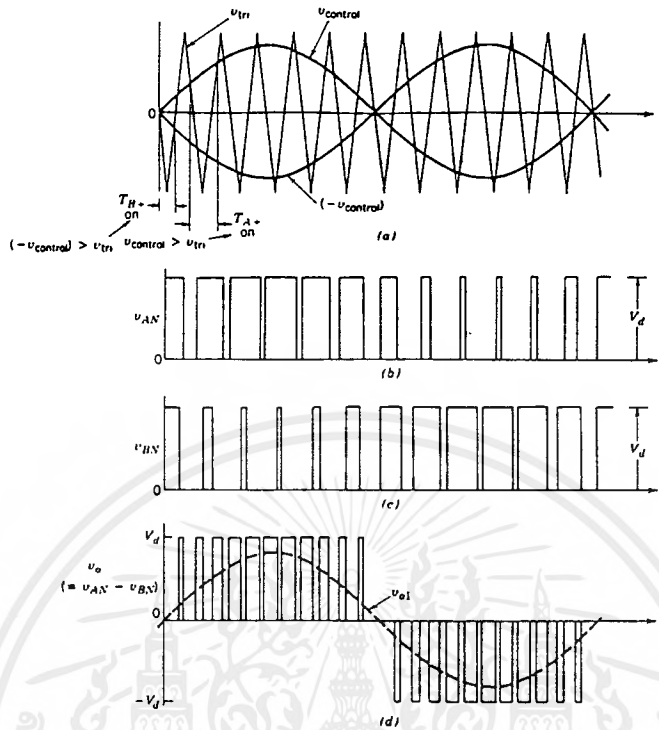
สัญญาณพัลส์สวิตมอดคูเลตที่ใช้ในวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์นี้แบ่งออกเป็น 2 ชนิดใหญ่ด้วยกันคือ

1. ยูนิโพลาร์ พิว ดับบลิว เอ็ม (Unipolar PWM) พิจารณาจากรูปที่ 5.4 และรูปที่ 5.6 ค่า $\overline{v_u}$ ที่ได้จะมีค่าอยู่ในช่วง 0 ถึง $+\overline{E}$ ในครึ่งไซเคิลบวก และ $-\overline{E}$ ถึง 0 ในครึ่งไซเคิลลบ เราสามารถสร้างสัญญาณนี้ได้โดยการเอาสัญญาณชานน์ เป็นสัญญาณอ้างอิง(referable signal) กับสัญญาณสามเหลี่ยม(Triangle signal) เป็นสัญญาณพาหะ(carrier signal) ไปผ่านวงจรเปรียบเทียบสัญญาณ (Voltage Comparator Circuit) ก็จะได้สัญญาณพัลส์วิดมอดคูเลตออกมาแต่ต้องกำหนดขอบเขตของพัลส์ให้อยู่ในช่วง 0 ถึง V_{∞} ของแหล่งจ่ายที่จ่ายให้กับวงจรเปรียบเทียบสัญญาณ วงจรแอกทีฟฟิลเตอร์แบบปริเรกกุลเลเตอร์ที่ใช้สัญญาณแบบนี้คือ วงจรแบบสวิตช์หนึ่งตัว(1 Sw.) , แบบสองสวิตช์(2 Sw. H-bridge) และแบบสี่สวิตช์ (4 Sw. H-bridge)

2. ไบโพลาร์ พิว ดับบลิว เอ็ม (Bipolar PWM) พิจารณารูปที่ 5.4 กับรูปที่ 5.5 ค่าของ $\overline{v_u}$ ที่ได้จะมีค่าอยู่ในช่วง $+\overline{E}$ ถึง $-\overline{E}$ การสร้างสัญญาณแบบนี้ก็ใช้วิธีการคล้ายกับแบบแรกเพียงแต่กำหนดขอบเขตของพัลส์ให้อยู่ในช่วง V_{∞} ถึง V_{∞} วงจรแอกทีฟฟิลเตอร์แบบปริเรกกุลเลเตอร์ที่ใช้สัญญาณแบบนี้คือ วงจรแบบสองสวิตช์ไม่สมมาตร(2 Sw. Asym. half bridge) และแบบสี่สวิตช์(4 Sw. H-bridge)



รูปที่ 5.5 แสดงรูปสัญญาณของBipolar PWM



รูปที่ 5.6 แสดงรูปสัญญาณของ Unipolar PWM

5.2 การทดสอบผลโดยใช้โปรแกรม Pspice

จุดประสงค์ในการวิเคราะห์วงจร โดยใช้โปรแกรม Pspice ก็เพื่อต้องการเปรียบเทียบวงจร แยกที่ฟิลเตอร์แบบปริเรกกูเลเตอร์ แบบต่างๆถึงข้อดี ข้อเสีย และสามารถเลือกวงจรที่เหมาะสมนำมา ทำวงจรต้นแบบ (Prototype) ต่อไป

นอกจากนี้ยังสามารถนำผลที่ได้จากการวิเคราะห์จากโปรแกรม Pspice มาเป็นมาตรฐานในการเปรียบเทียบผลที่ได้จากการทดลองด้วยอุปกรณ์จริงที่เป็นวงจรต้นแบบ (Prototype) ได้อีกด้วย

ขั้นตอนในการทำการทดสอบ

1. กำหนดความถี่ที่ต้องการใช้งาน ซึ่งก็คือความถี่ของสัญญาณของพัลส์รูปสามเหลี่ยม (Triangle pulse) เพื่อใช้ในการเปรียบเทียบกับสัญญาณขาเข้าจากแหล่งจ่าย และความถี่ที่กำหนดขึ้นมา นี้จะเป็นความถี่ของการสวิตซ์ด้วย

2. ทำการคำนวณหาค่าความเหนี่ยวนำขาเข้า (Input Inductor) และค่าของตัวเก็บประจุทางขาออก (Bulk Output Filter Capacitor) ที่เหมาะสมโดยใช้หลักการเปอรียูนิต (Per Unit) ช่วยในการคำนวณ ซึ่งเราจะต้องกำหนดค่าของแรงดันไฟกระแสสลับขาเข้า (V_s) , แรงดันไฟกระแสตรงขาออก (V_{out}) , กำลังของโหลดที่เราต้องการและความถี่ที่ใช้งานก่อน

3. ทำการวิเคราะห์โปรแกรม (Simulate Program) เพื่อแสดงผลในรูปกราฟสัญญาณของกระแสไฟสลับจากแหล่งจ่าย (I_{L1}) , แรงดันอ้างอิงที่เป็นรูปไซน์ , แรงดันไฟกระแสตรงขาออกกับแกนของเวลา และกระแสไฟสลับจากแหล่งจ่าย (I_{L1}) กับแกนของความถี่ หรือที่อยู่ในรูปแบบของฟูรีเยร์ (Fourier Transform)

ตัวอย่างการคำนวณหาค่าความเหนี่ยวนำขาเข้า(Input Inductor) และค่าของตัวเก็บประจุขาออก (Bulk Output Filter Capacitor)

กำหนดให้พิจารณาโหลดที่ $600W$, แรงดันขาเข้าที่ $120 V_{rms}$ ต้องการแรงดันขาออก $200 V_{dc}$ และทำงานที่ความถี่ $15 kHz$.

คำนวณตามหลักการ Per Unit

$$V_{rms,base} = 120 V = 1 \text{ p.u.}$$

$$P_{base} = 600 W = 1 \text{ p.u.}$$

ให้พิจารณาค่าความสูญเสียในการสวิตช์ (Switching Loss) เป็นศูนย์ คือ $P_{in} \cong P_{out} = 1 \text{ p.u.}$

$$I_{base} = \frac{P_{base}}{I_{base}} = \frac{600W}{120V} = 5 A$$

$$Z_{base} = \frac{V_{base}}{I_{base}} = \frac{120V}{5A} = 24 \Omega$$

$$V_{out(p.u.)} = \frac{200V}{120V} = 16.7 \text{ p.u.}$$

$$I_{out} = \frac{P_{base}}{V_{out}} = \frac{600W}{200V} = 3 A$$

คำนวณหาค่าตัวเก็บประจุทางขาออก (Bulk Output Filter Capacitor) เราคำนวณที่ค่าแรงดันกระเพื่อม (Voltage ripple) ที่ 5%

$$V_{ripple(p.u.)} = \Delta V = (0.05)V_{out,(p.u.)} = (0.05)(1.67) = 0.083 \text{ p.u.}$$

$$V_{ripple} = 0.083 \times 120 = 10 \text{ V}$$

$$C = \frac{I_{out}}{n\omega \Delta V} = \frac{I_{out}}{2(2\pi f)\Delta V}$$

$$C = \frac{3A}{2(2\pi)(50\text{Hz})(10V)} = 477.5 \text{ } \mu\text{F}$$

เลือก C ขนาด $1000 \text{ } \mu\text{F}$. คำนวณหาค่าตัวเหนี่ยวนำขาเข้า (Input Inductor) คิดที่ $f = 15 \text{ kHz}$ กำหนดให้กระแสกระเพื่อม (ripple current) มีค่าเท่ากับ 10%

$$I_{15\text{kHz}} = (0.1)(I_{50\text{Hz}}) = (0.1)(1.0 \text{ p.u.}) = 0.1 \text{ p.u.}$$

$$X_L = \omega L = \frac{V}{I}$$

$$X_{Ln} = n\omega L = \frac{V_n}{I_n} = nX_{L,p.u.}$$

$$\text{เมื่อ } n = \frac{f_s}{f} = \frac{15\text{kHz}}{50\text{Hz}}, \quad V_n = 1.0 \text{ p.u.}$$

$$X_L = X_{L,p.u.} \times Z_{base} = \frac{V_n}{I_n} \times \frac{1}{n} \times Z_{base}$$

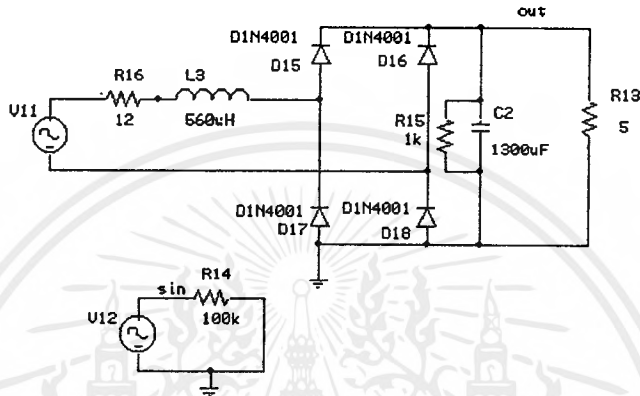
$$= \left(\frac{1.0}{0.1}\right) \left(\frac{50\text{Hz}}{15\text{kHz}}\right) \times 24 = 0.8 \text{ } \Omega$$

$$L = \frac{X_L}{\omega} = \frac{0.8}{2\pi \times 50} = 2.55 \text{ mH}$$

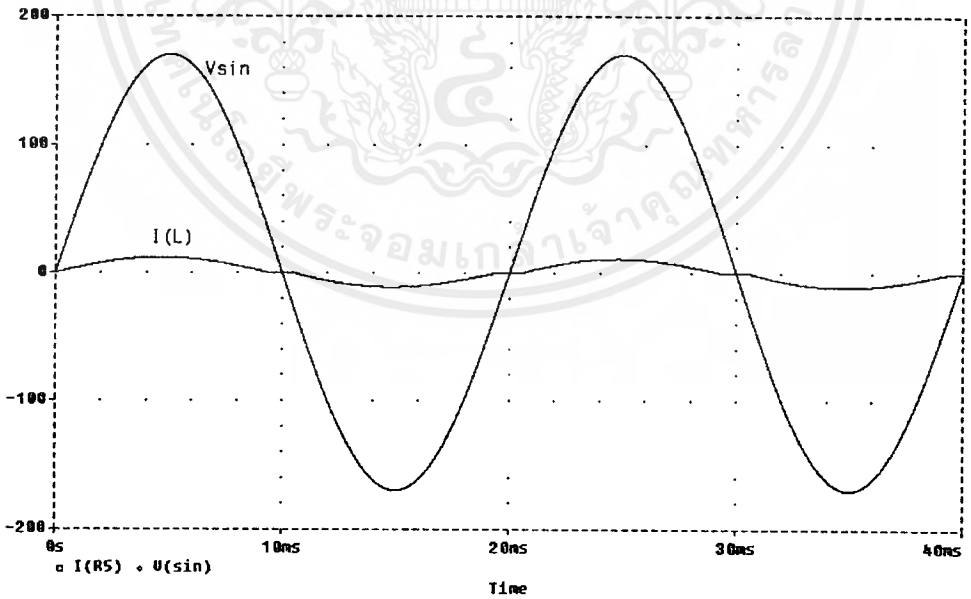
5.3 ผลการจำลองวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์โดยใช้โปรแกรม Pspice

5.3.1 แสดงผลการวิเคราะห์ของวงจรที่ยังไม่ได้ทำการปรับปรุ่งค่าเพาเวอร์แฟกเตอร์

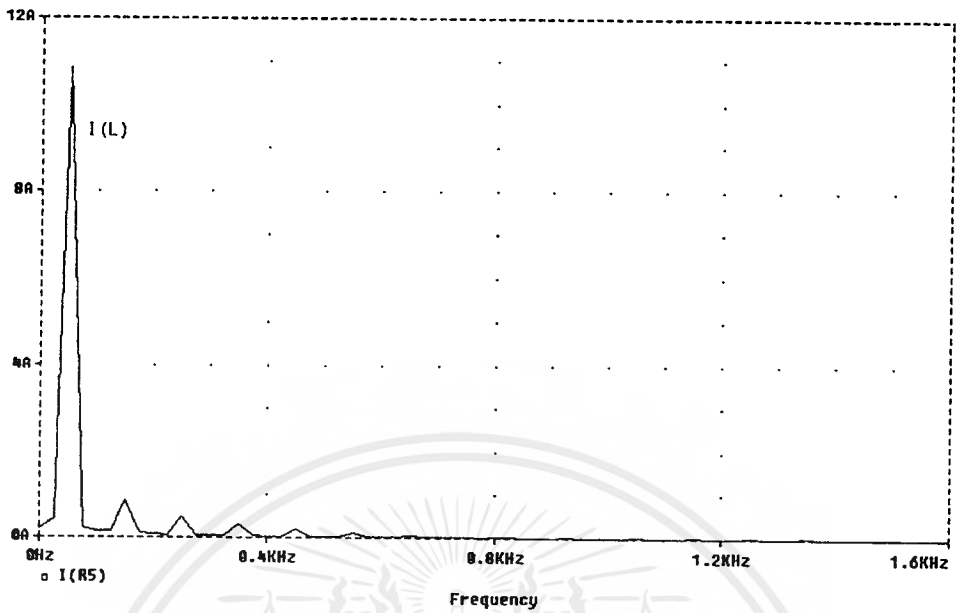
Fig.1 no_SH



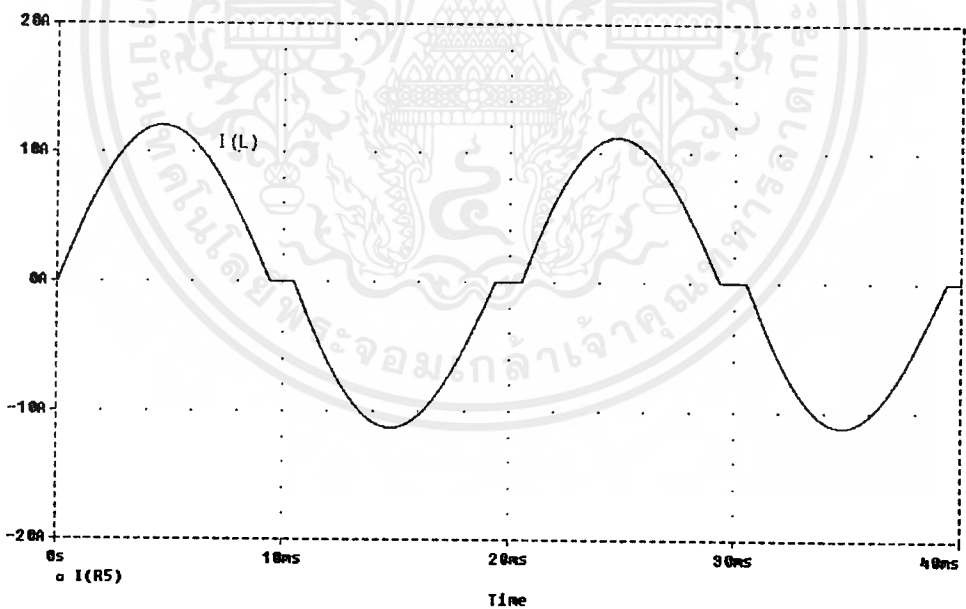
รูปที่ 5.7 แสดงรูปวงจรที่ยังไม่ได้ปรับปรุ่งค่าเพาเวอร์แฟกเตอร์



รูปที่ 5.8 กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนเวลา

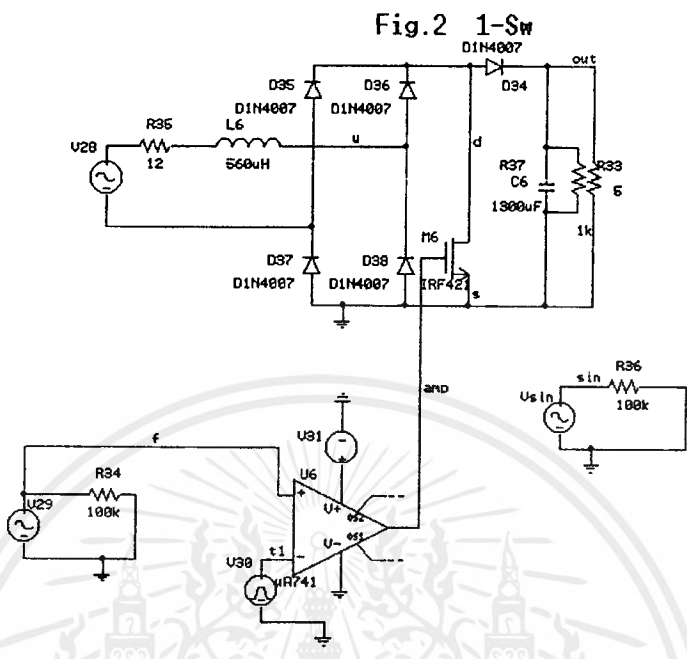


รูปที่ 5.9 กราฟแสดงความสัมพันธ์ระหว่าง I , กับแกนของความถี่

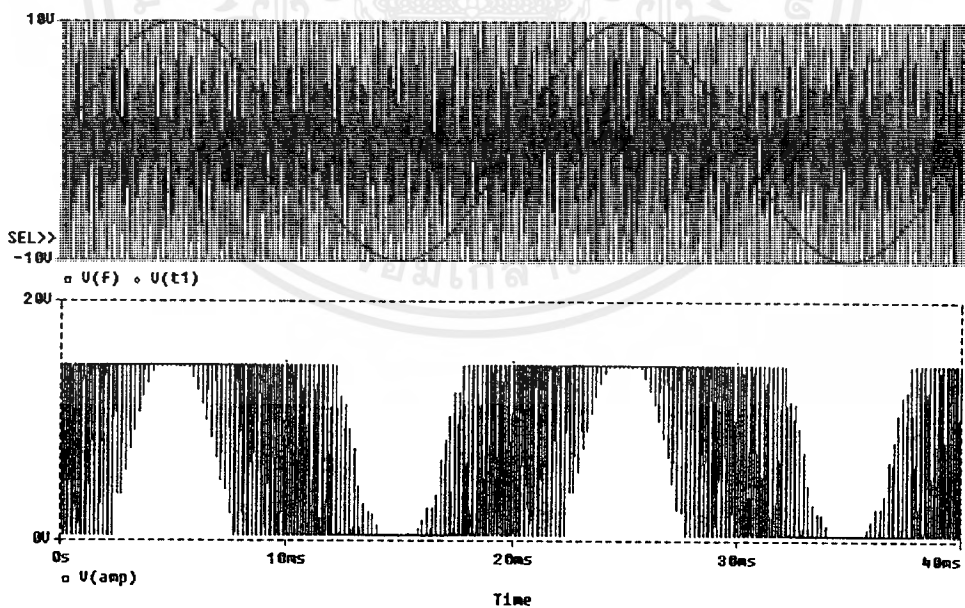


รูปที่ 5.10 กราฟแสดงความสัมพันธ์ระหว่าง I , กับแกนของเวลา

5.3.2 แสดงผลการวิเคราะห์ของวงจรแบบ 1 Switch



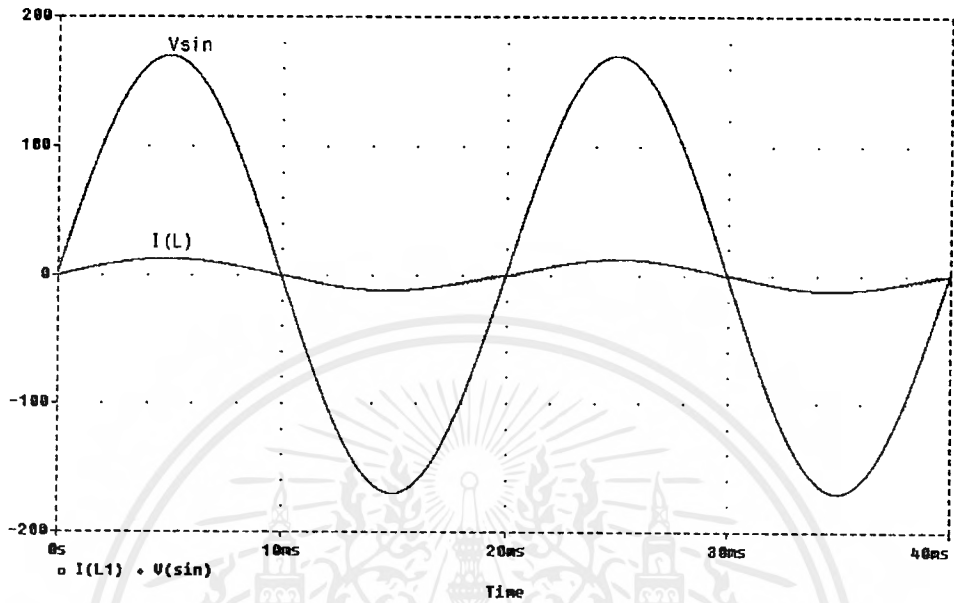
รูปที่ 5.11 แสดงรูปวงจรแบบ 1-Switch



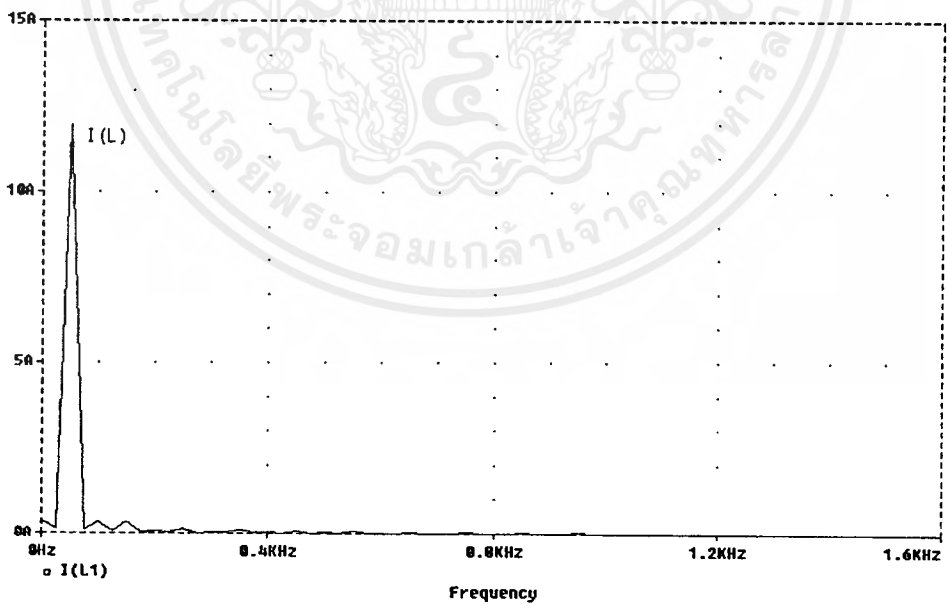
รูปที่ 5.12 แสดงรูปสัญญาณควบคุมของวงจรแบบ 1 Switch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

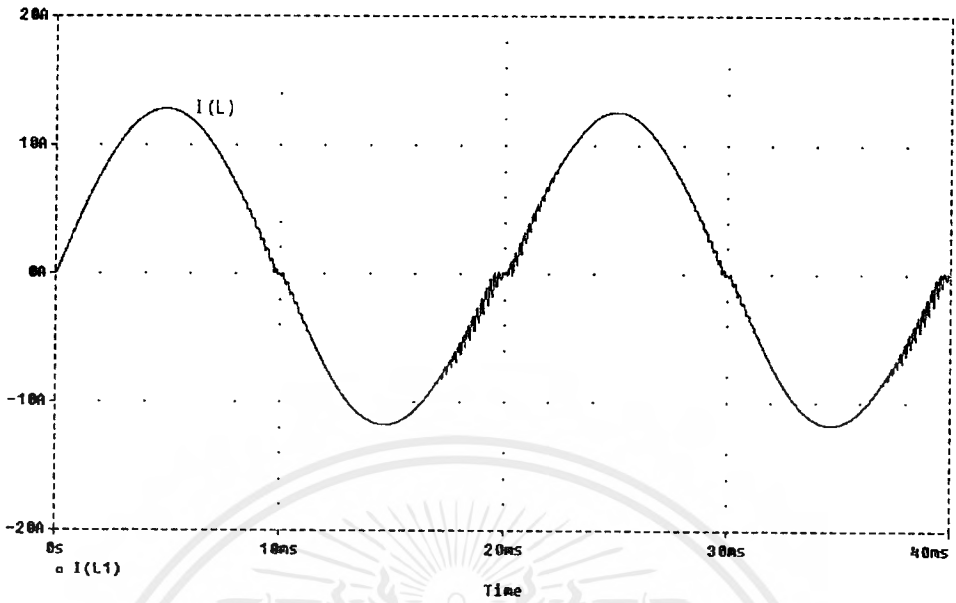
- ผลการวิเคราะห์ที่ความถี่ 5 KHz



รูปที่ 5.13 กราฟแสดงความสัมพันธ์ระหว่าง I_r , V_r กับแกนเวลา

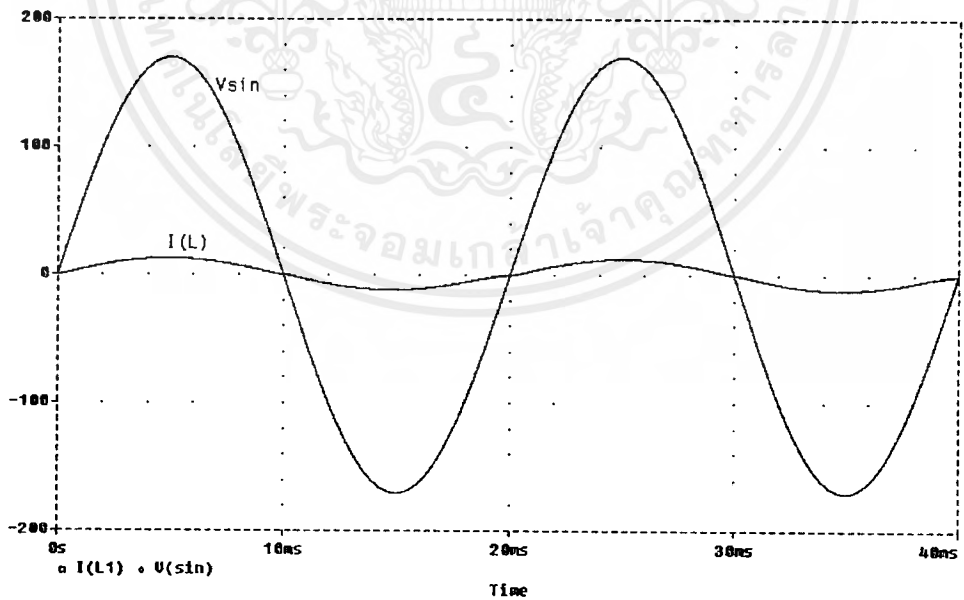


รูปที่ 5.14 กราฟแสดงความสัมพันธ์ระหว่าง I_r กับแกนของความถี่



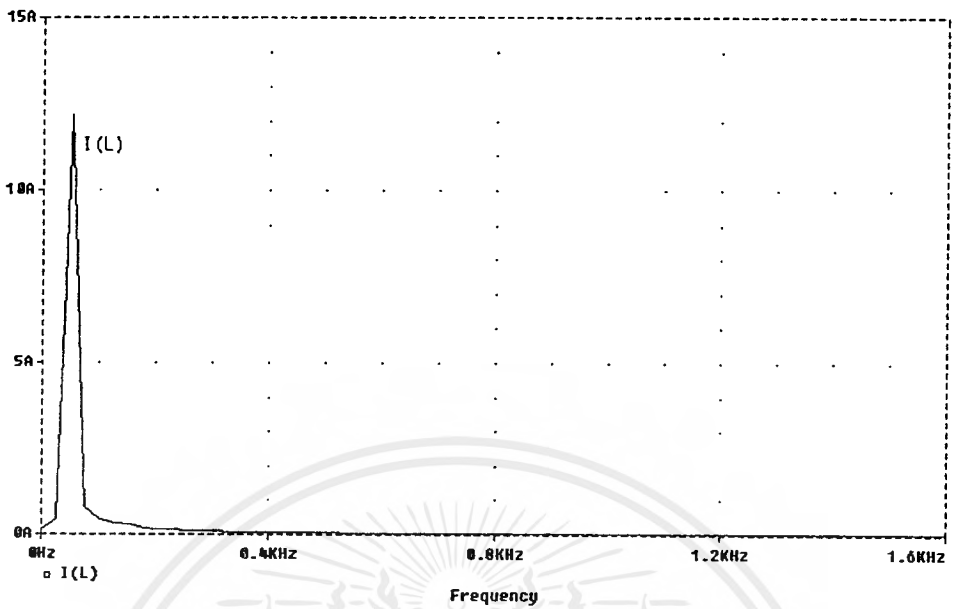
รูปที่ 5.15 กราฟแสดงความสัมพันธ์ระหว่าง I_s กับแกนของเวลา

- ผลการวิเคราะห์ที่ความถี่ 15 KHz

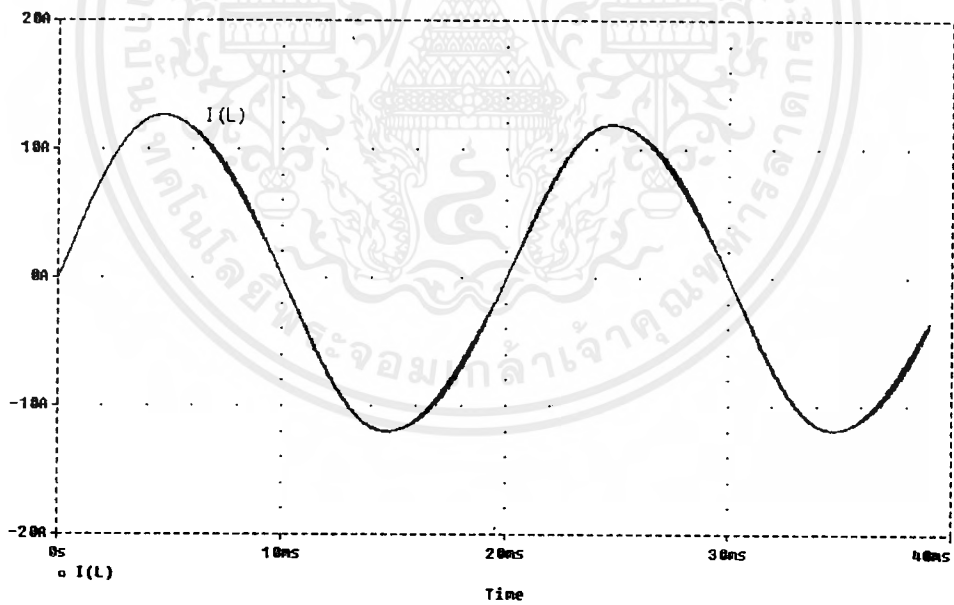


รูปที่ 5.16 กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



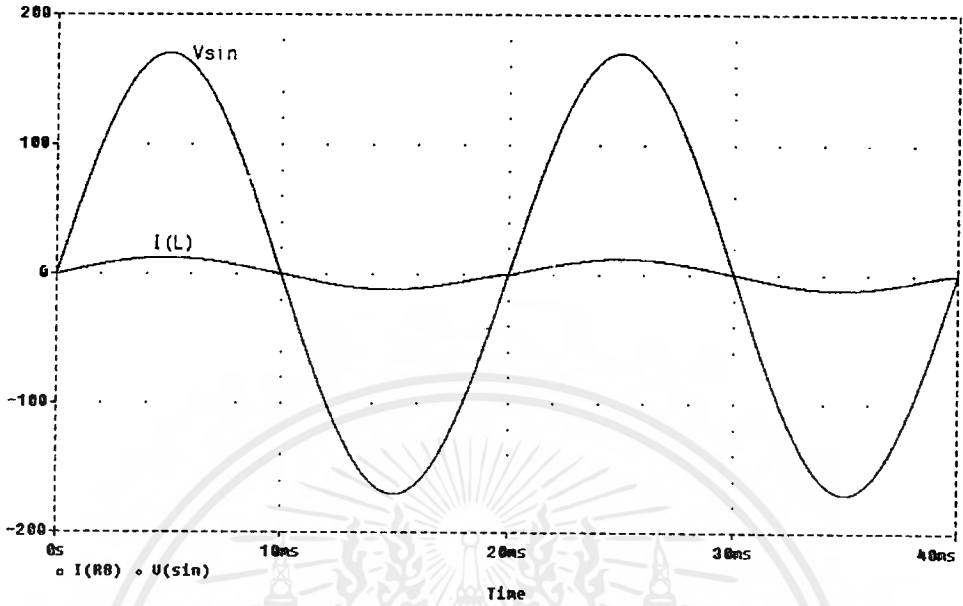
รูปที่ 5.17 กราฟแสดงความสัมพันธ์ระหว่าง I_s กับความถี่



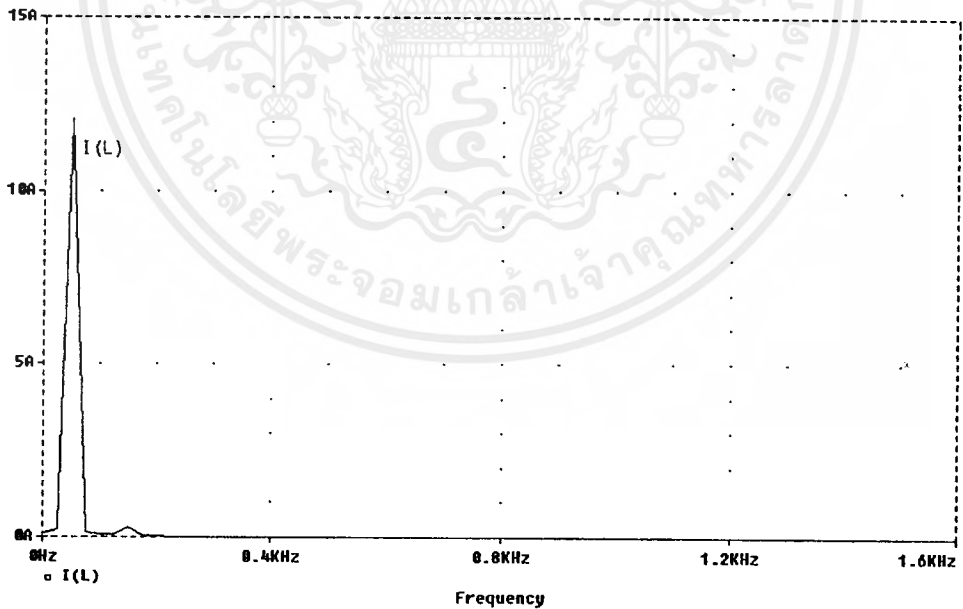
รูปที่ 5.18 กราฟแสดงความสัมพันธ์ระหว่าง I_s กับ แกนของเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ผลการวิเคราะห์วงจรที่ความถี่ 20 KHz

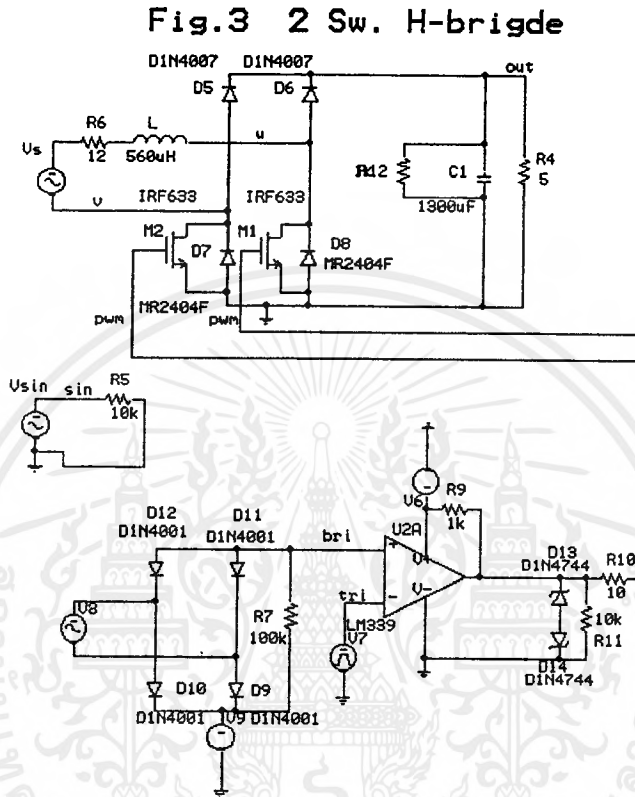


รูปที่ 5.19 กราฟความสัมพันธ์ระหว่าง I_s, V_s กับ แกนของเวลา



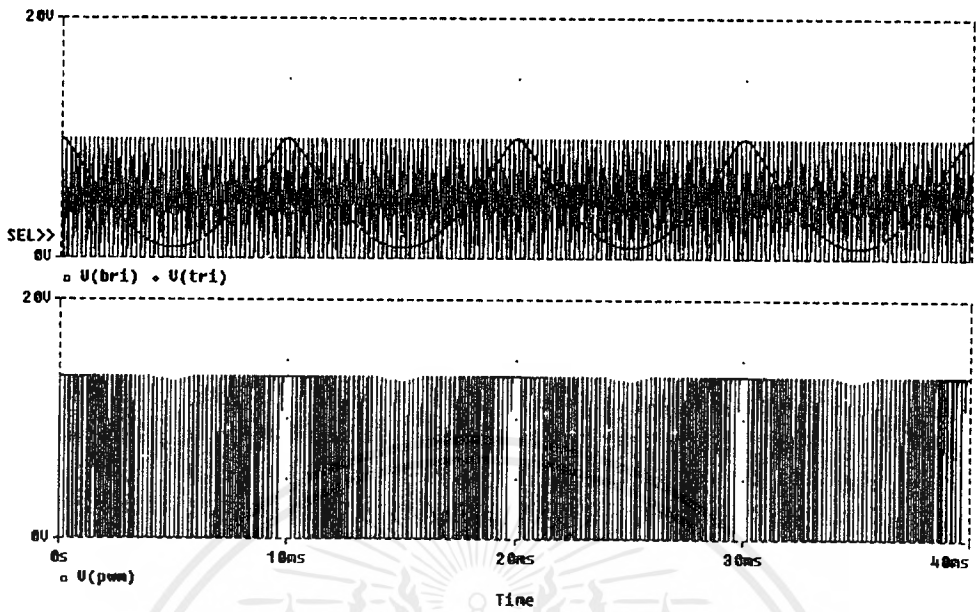
รูปที่ 5.20 กราฟความสัมพันธ์ระหว่าง I_s กับ แกนของความถี่

5.3.3 แสดงผลการวิเคราะห์ของวงจรแบบ 2 Switch H-Bridge



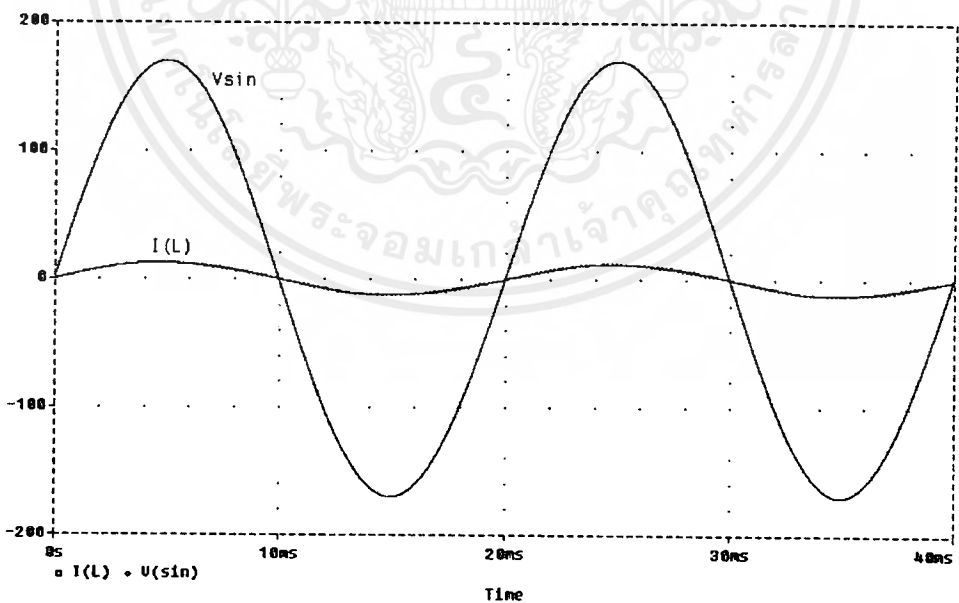
รูปที่ 5.21 แสดงรูปวงจรแบบ 2 Switch H- Bridge

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



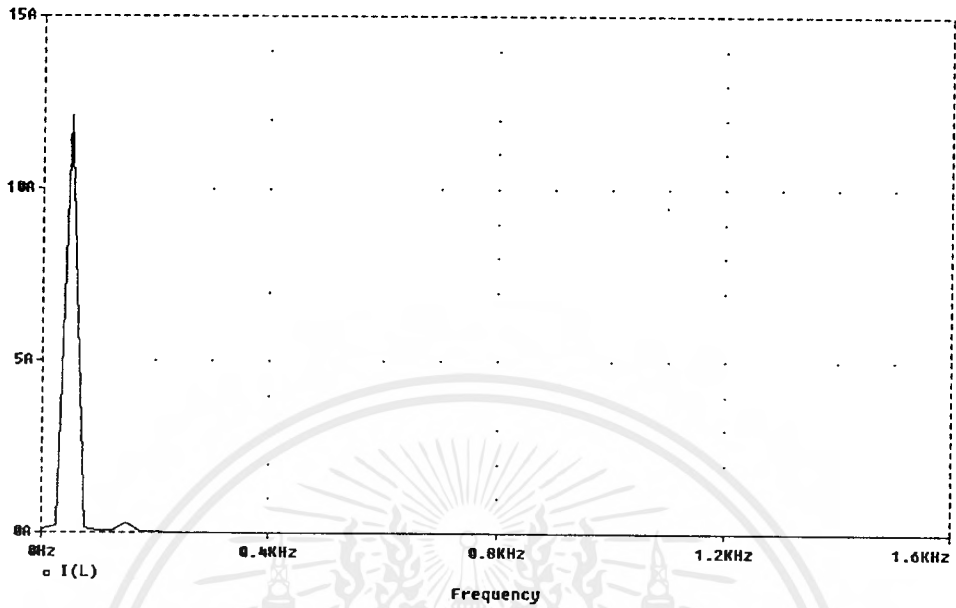
รูปที่ 5.22 แสดงรูปสัญญาณควบคุมของวงจรแบบ 2 Switch H- Bridge

-ผลการวิเคราะห์ที่ความถี่ 5 KHz

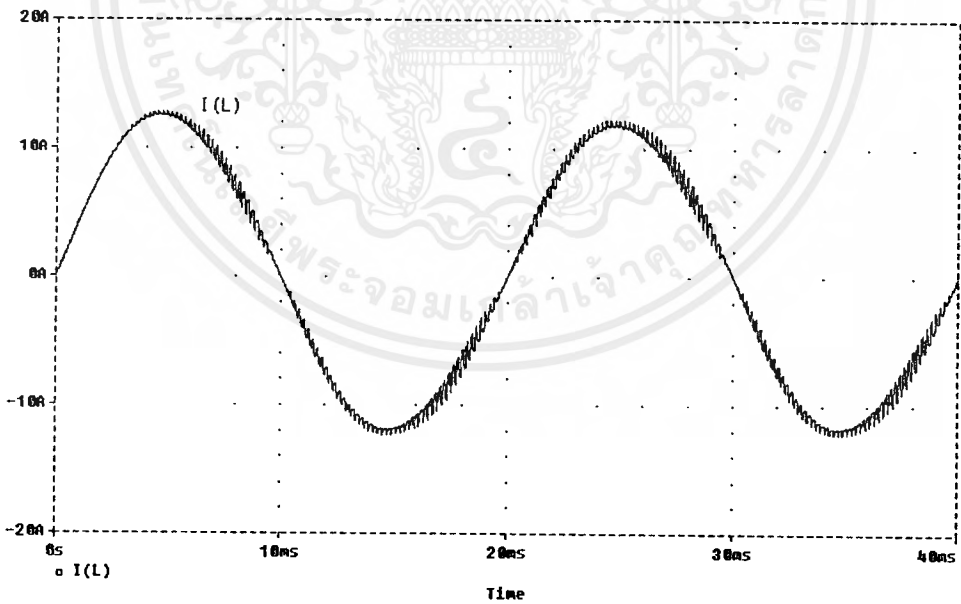


รูปที่ 5.23 กราฟแสดงความสัมพันธ์ระหว่าง I_s, V_s กับแกนของเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

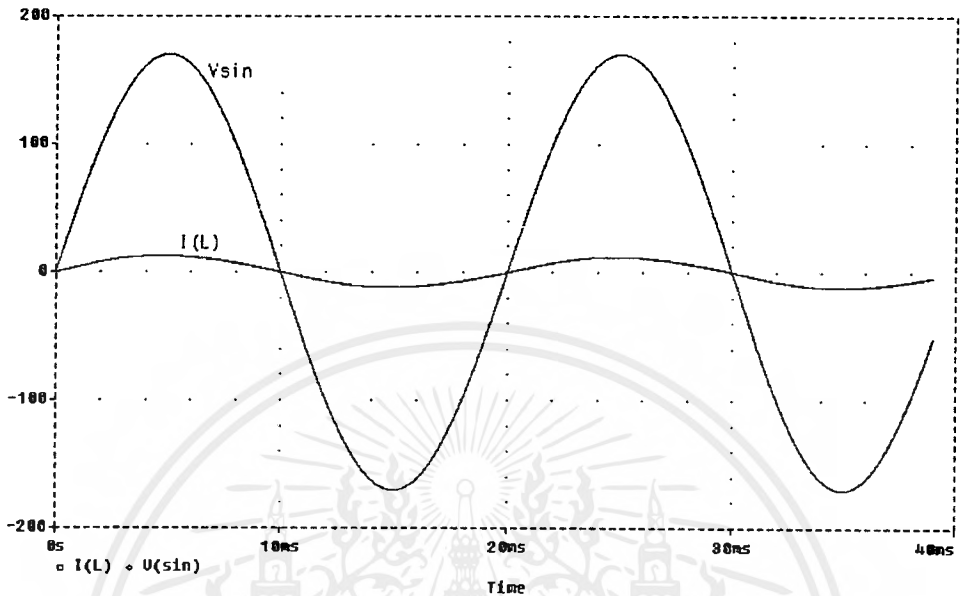


รูปที่ 5.24 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของความถี่

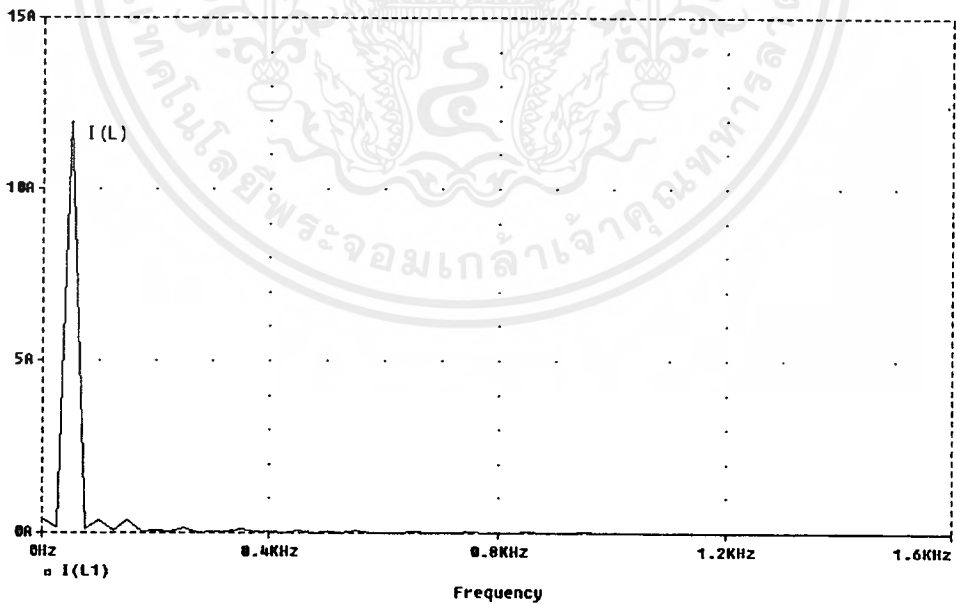


รูปที่ 5.25 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของเวลา

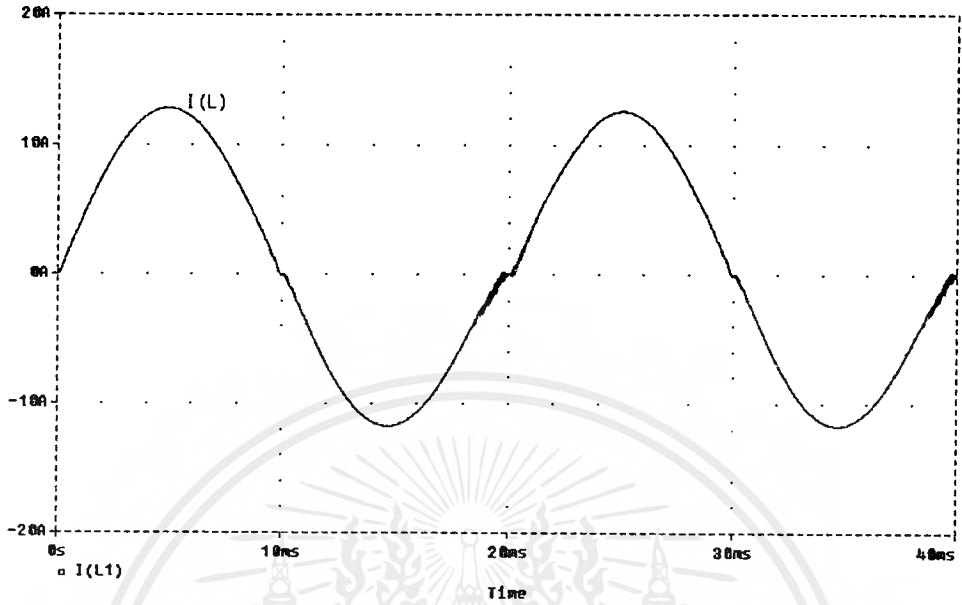
-ผลการวิเคราะห์ที่ความถี่ 15 KHz



รูปที่ 5.26 กราฟแสดงความสัมพันธ์ระหว่าง I_r , V_r กับแกนของเวลา

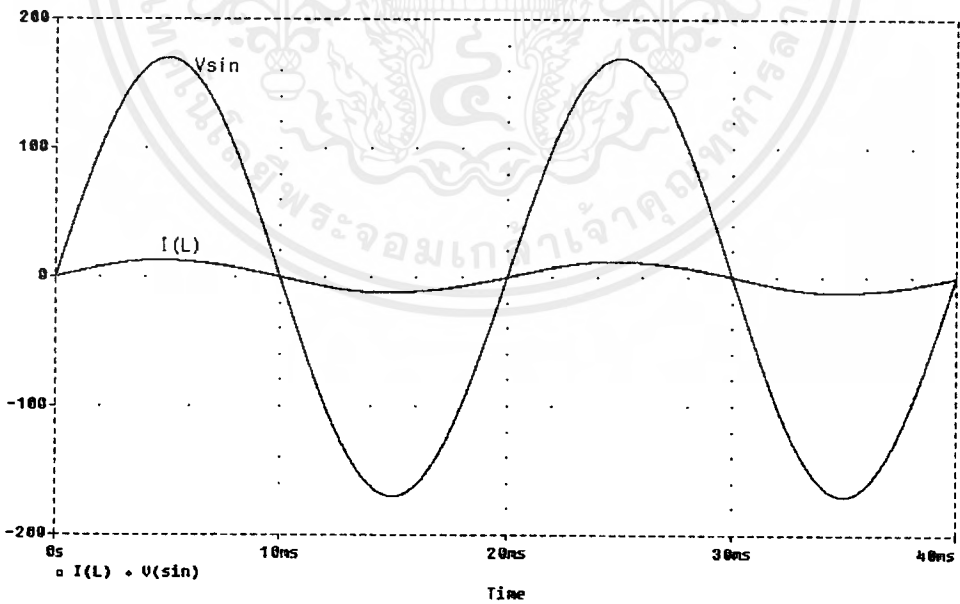


รูปที่ 5.27 กราฟแสดงความสัมพันธ์ระหว่าง I_r กับแกนของความถี่

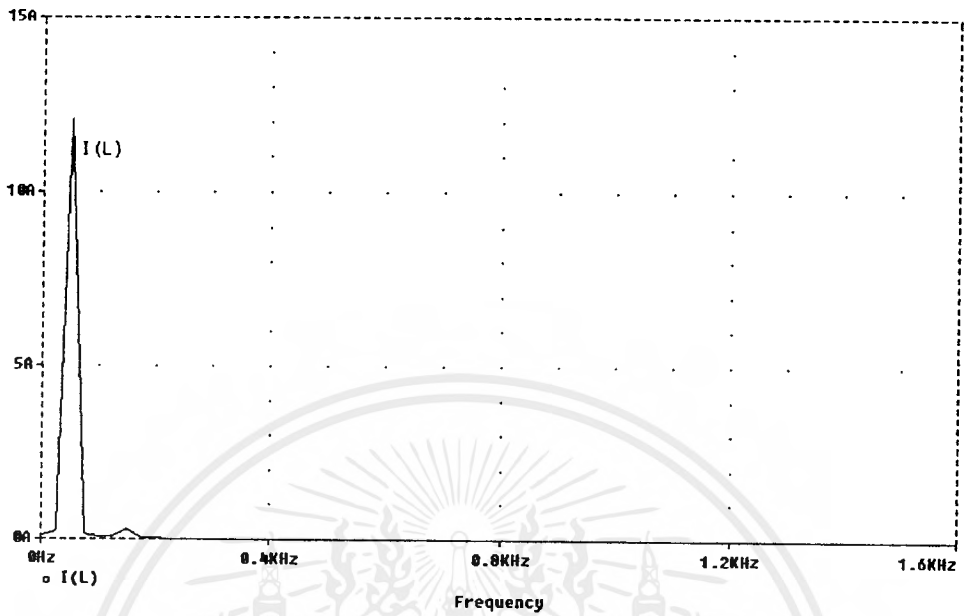


รูปที่ 5.28 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของเวลา

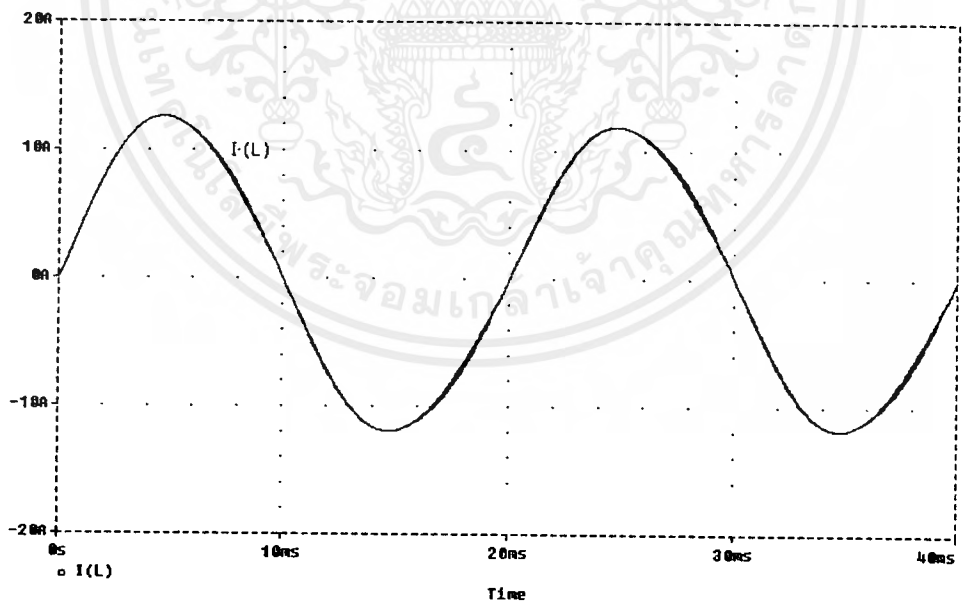
-ผลการวิเคราะห์ที่ความถี่ 20 KHz



รูปที่ 5.29 กราฟแสดงความสัมพันธ์ระหว่าง I_L, V_L กับแกนของเวลา



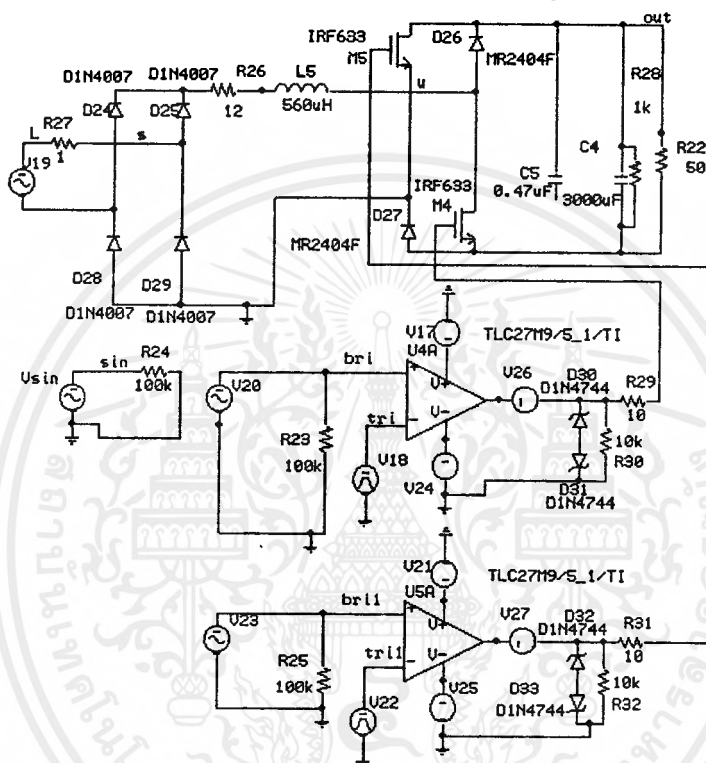
รูปที่ 5.30 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของความถี่



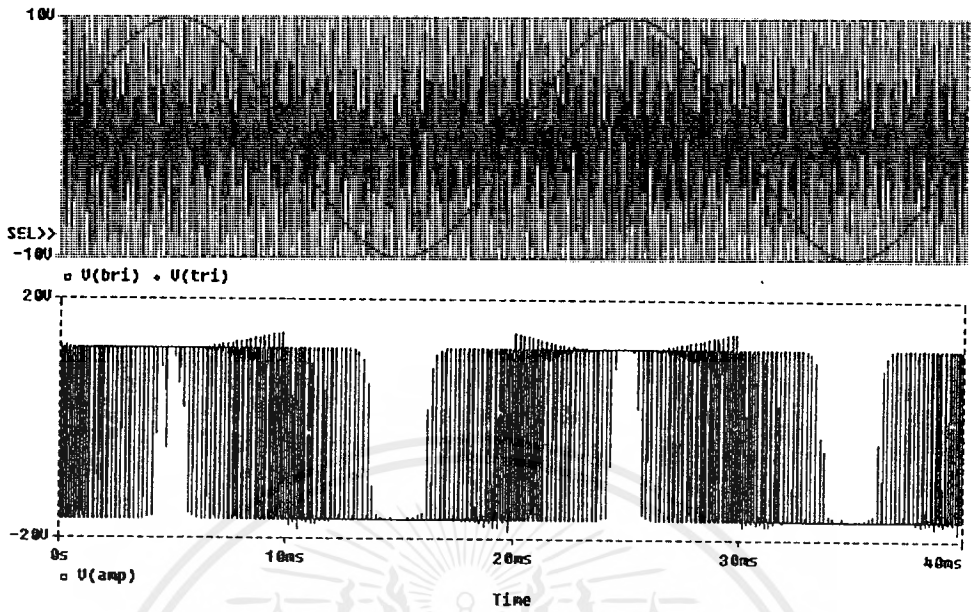
รูปที่ 5.31 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของเวลา

5.3.4 แสดงผลการวิเคราะห์ของวงจรแบบ 2 Switch Asymmetrical half bridge

Fig.4 2-Sw asym.

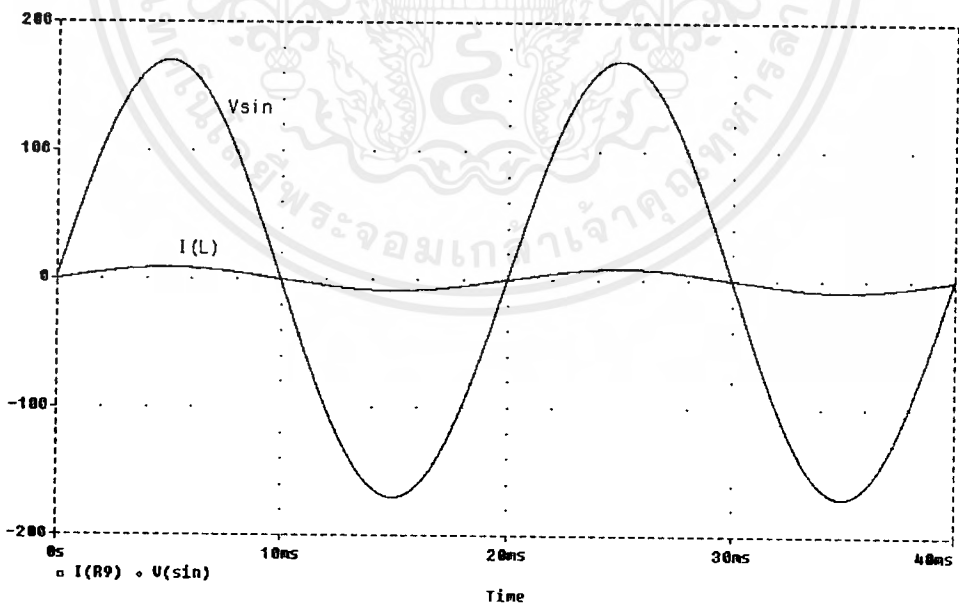


รูปที่ 5.32 แสดงรูปวงจรแบบ 2 Switch Asymmetrical half bridge

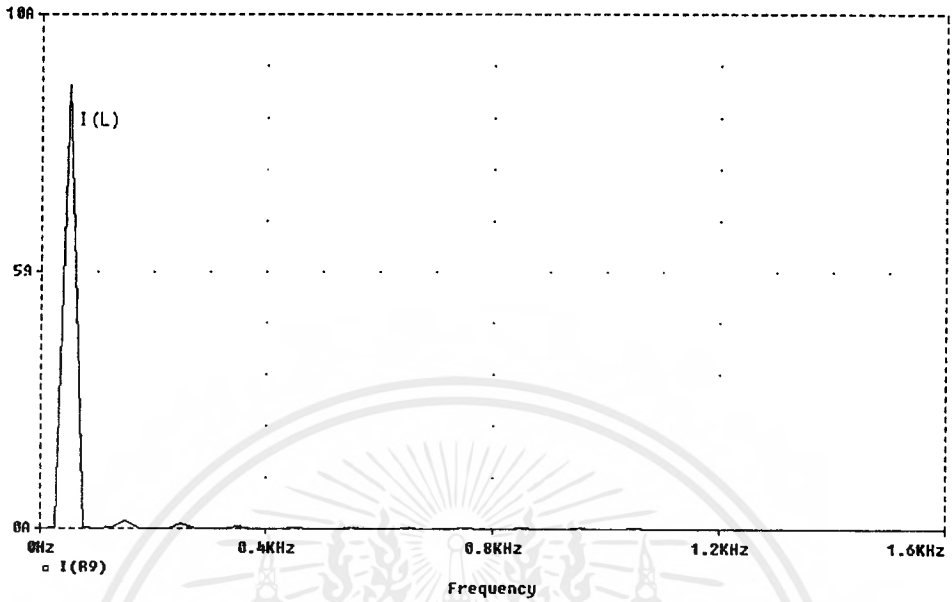


รูปที่ 5.33 แสดงรูปสัญญาณการควบคุมวงจรแบบ 2 Switch Asymmetrical half bridge

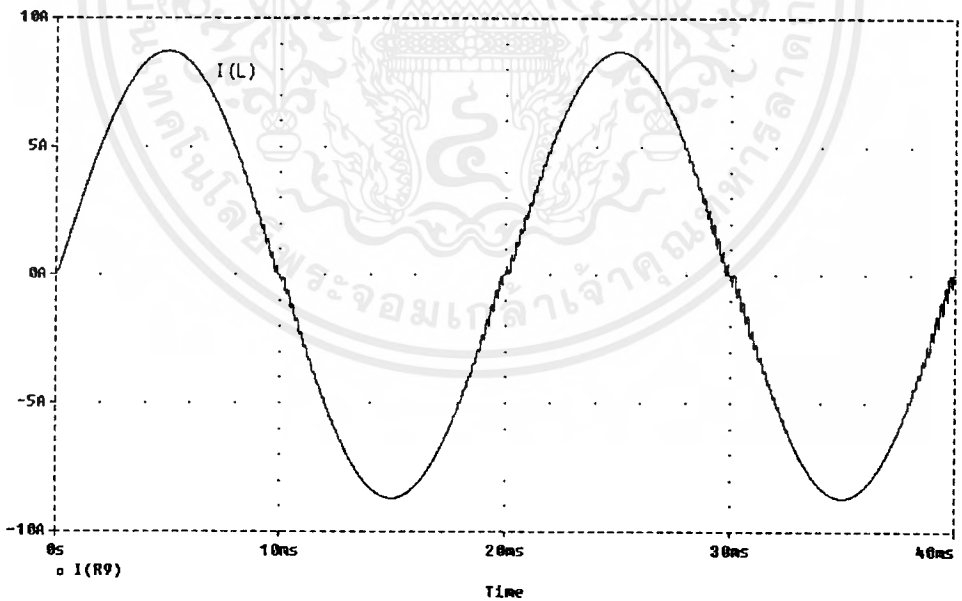
-ผลการวิเคราะห์ที่ความถี่ 5 KHz



รูปที่ 5.34 กราฟแสดงความสัมพันธ์ระหว่าง I_s , V_s กับแกนของเวลา

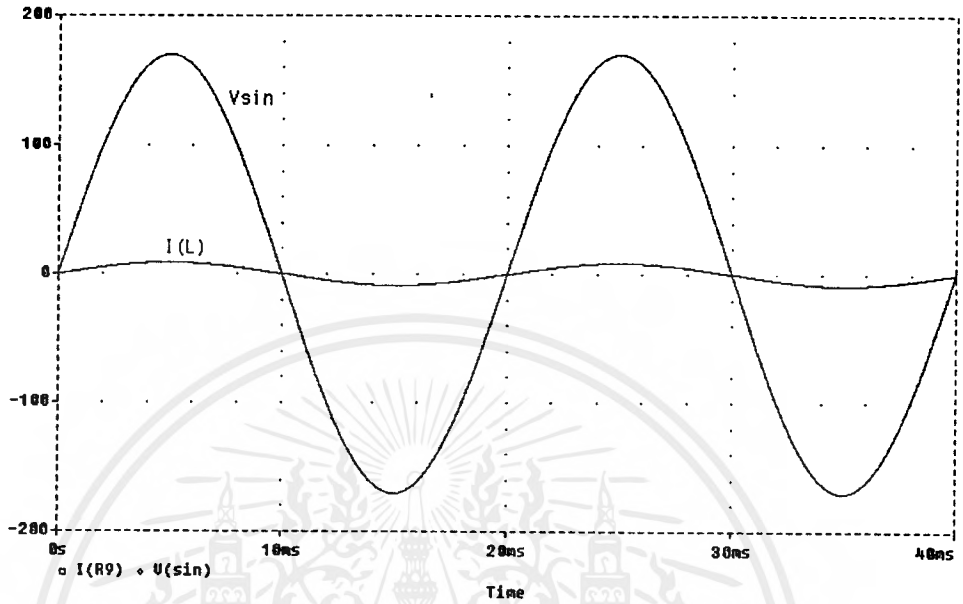


รูปที่ 5.35 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของความถี่

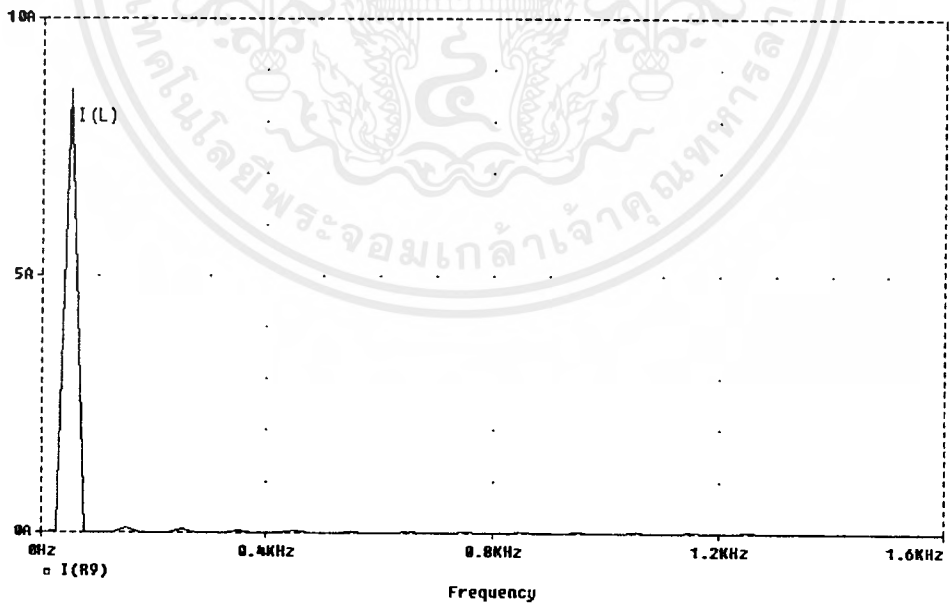


รูปที่ 5.36 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของเวลา

-ผลการวิเคราะห์ที่ความถี่ 15 KHz

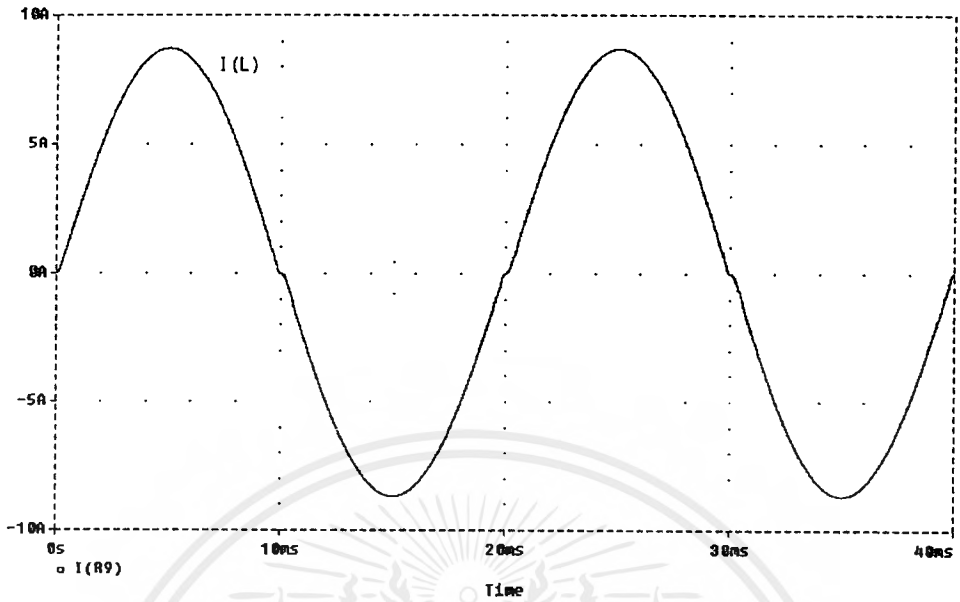


รูปที่ 5.37 กราฟแสดงความสัมพันธ์ระหว่าง I_r , V_r กับแกนของเวลา



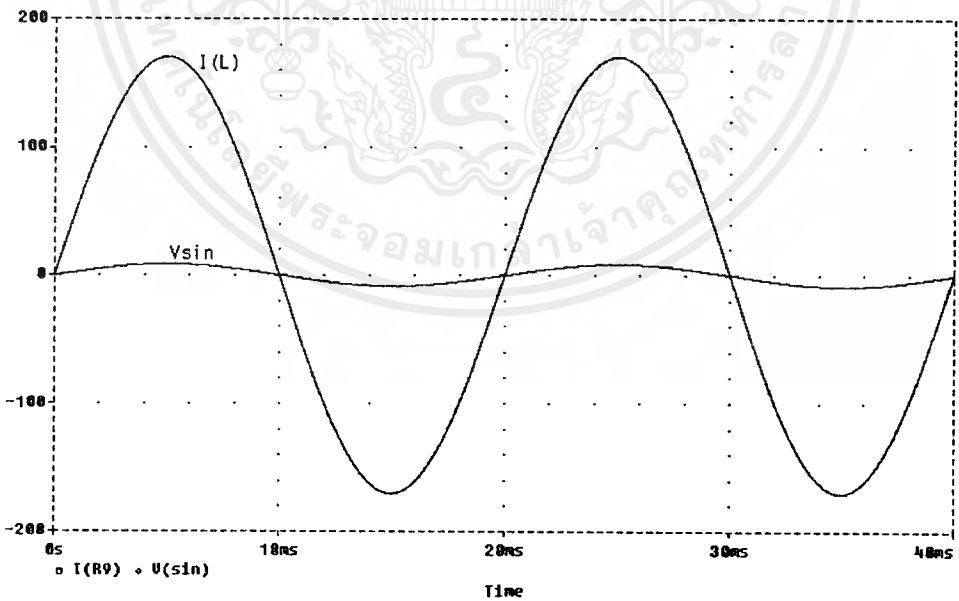
รูปที่ 5.38 กราฟแสดงความสัมพันธ์ระหว่าง I_r กับแกนของความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

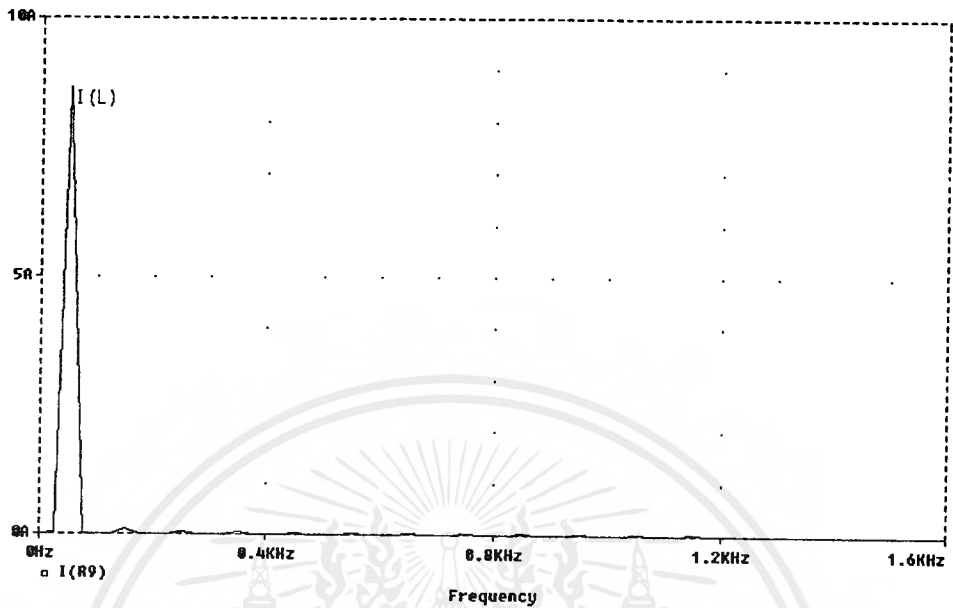


รูปที่ 5.39 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของเวลา

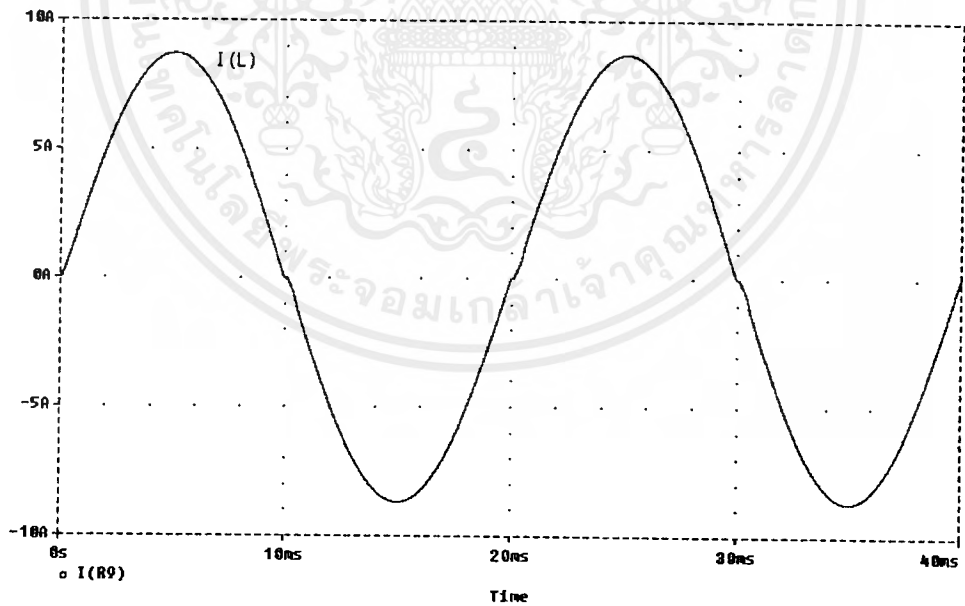
-ผลการวิเคราะห์ที่ความถี่ 20 KHz



รูปที่ 5.40 กราฟแสดงความสัมพันธ์ระหว่าง I_L, V_L กับแกนของเวลา



รูปที่ 5.41 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของความถี่



รูปที่ 5.42 กราฟแสดงความสัมพันธ์ระหว่าง I_L กับแกนของเวลา

5.4 การเปรียบเทียบวงจรแอกทีฟฟิลเตอร์แบบปริรอกูลเตอร์

1. พิจารณาผลการจำลองวงจรที่ความถี่ 5 กิโลเฮิร์ตซ์ของทุกสวิตช์

จากกราฟวงจรเรกติไฟร์ธรรมดากระแสจะไม่อินเฟสกับแรงดันและเกิดการผิดเฟี้ยนสูงมาก เมื่อทำการวัดและเทียบความถี่ปรากฏว่ากระแสฮาร์โมนิกส์เกิดขึ้นหลายอันดับ และเป็นลำดับฮาร์โมนิกส์เลขคี่ เปรียบเทียบกับผลเมื่อใช้วงจรแอกทีฟฟิลเตอร์ชนิดอื่นทุกชนิดแล้วจะให้ผลที่แยกว่ามาก

จากกราฟของวงจรที่ใช้แอกทีฟฟิลเตอร์ทั้งสี่ชนิด จะเห็นว่าสัญญาณกระแสที่ได้เกือบอินเฟสกับแรงดันยังใช้จำนวนสวิตช์มากยิ่งทำให้กระแสด้านอินพุทมีรูปคลื่นดียิ่งขึ้น และเมื่อพิจารณากราฟกระแสกับความถี่จะเห็นได้ชัดว่าวงจรแบบ 2 สวิตช์จะมีผลของกระแสฮาร์โมนิกส์น้อยกว่าแบบอื่น

2. พิจารณาผลการจำลองของวงจรแบบ 2 สวิตช์ที่ความถี่สวิตช์หลายค่า

จากการวิเคราะห์ในข้อหนึ่ง เราจึงเลือกวงจรแบบ 2 สวิตช์มาพิจารณาผลที่ความถี่ค่าต่างๆ จะเห็นว่าเมื่อความถี่สูงขึ้นรูปกระแสด้านอินพุทจะใกล้เคียงรูปคลื่นแรงดันมากขึ้น และมีค่ากระแสฮาร์โมนิกส์ลดลง ดังนั้นสามารถสรุปได้ว่าการควบคุมวงจรแอกทีฟฟิลเตอร์ให้ความถี่สวิตช์สูงๆจะทำให้ค่าทำให้ค่าเพาเวอร์แฟกเตอร์มีค่าสูงขึ้นและกระแสฮาร์โมนิกส์ลดลง

	ขณะยังไม่สวิตช์	1-SW	2-SW	2-SW Asym.
<u>พิจารณาที่กระแส</u>	- ไม่อินเฟส - มีฮาร์โมนิกส์สูง	- ค่อนข้างอินเฟส - มีฮาร์โมนิกส์ น้อยลง	- เกือบอินเฟส - มีฮาร์โมนิกส์ น้อยมาก	- เกือบอินเฟส - มีฮาร์โมนิกส์ น้อยมาก
<u>พิจารณาที่ตัวสวิตช์</u>	-	- ต้องทนกระแสมาก - แรงดันสูงใช้โหลด ขนาดไม่ใหญ่	- ทนกระแสน้อยลง - สวิตช์ 2 ตัวใช้ กราวด์รวมได้	- ทนกระแสน้อยลง - สวิตช์ 2 ตัวใช้ กราวด์รวมได้
<u>พิจารณาที่ราคา</u>	-	- ราคาถูกเพราะมีชุด ควบคุมชุดเดียว	- ราคาถูกเพราะมีชุด ควบคุมชุดเดียว	- ราคาไม่แพงมาก

ตารางที่ 5.2 เปรียบเทียบข้อดีข้อเสียของวงจรแบบปริเรกกูเลเตอร์ 4 แบบ

จากตารางที่ได้ทำการเปรียบเทียบมาจะเห็นว่าวงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์สองสวิตช์เหมาะสมที่สุดที่จะนำมาทำเป็นวงจรต้นแบบเพื่อใช้ในการทดลองต่อไป

5.5 สรุป

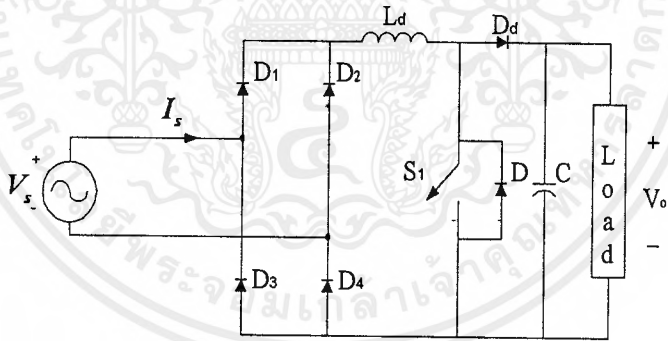
วงจรแอกทีฟฟิลเตอร์แบบปริเรกกูเลเตอร์เป็นวงจรหนึ่งที่สามารถนำมาใช้ปรับปรุงค่าเพาเวอร์แฟกเตอร์และฮาร์โมนิกส์ให้กับกระแสด้านอินพุทอันเนื่องมาจากอุปกรณ์เพาเวอร์อิเล็กทรอนิกส์ได้ โดยอาศัยหลักการของการอัดและคายประจุของตัวเหนี่ยวนำตามจังหวะความถี่คงที่ค่าหนึ่ง (Constant Frequency Control) รูปสัญญาณที่นำมาควบคุมนั้นจะเป็นสัญญาณที่เรียกว่า “สัญญาณพัลส์วิดมอดคูเลต” เทคนิคของวงจรแบบปริเรกกูเลเตอร์นี้ก็มีอีกหลายแบบตามลักษณะการจำนวนอุปกรณ์ในการสวิตช์ แต่วงจรดังกล่าวก็มีข้อจำกัดอยู่ก็คือจะใช้ได้กับอุปกรณ์อิเล็กทรอนิกส์ที่ใช้งานกับเรกติไฟร์เท่านั้น ค่าเพาเวอร์แฟกเตอร์ที่สามารถปรับปรุงตามทฤษฎีได้นั้นมีค่าสูงถึง 0.96

บทที่ 6

วงจรต้นแบบ

การใช้งานทางด้านเพาเวอร์อิเล็กทรอนิกส์ที่เกี่ยวข้องกับพวกสวิทซ์ซึ่งเพาเวอร์ซัพพลาย อาทิ เช่น อุปกรณ์ทางด้านดาต้าโปรเซสซิง (Data processing equipment) , วงจรส่วนที่ใช้ขับมอเตอร์ (motor drive system) นั้น มักจะมีการใช้วงจรเรกติไฟร์และตัวเก็บประจุกรองสัญญาณ (C filter) ซึ่งอุปกรณ์ทั้งสองนี้ทำให้เกิดผลของกระแสผิดเพี้ยนทางด้านแหล่งจ่ายอย่างมาก โดยเฉพาะผลที่เกิดกับกระแสจากฮาร์โมนิกส์ที่ 3 ทำให้ค่าเพาเวอร์แฟกเตอร์ทางด้านแหล่งจ่ายต่ำลงโดยมีค่าประมาณ 0.6 หรือต่ำกว่านี้ ดังนั้นเราจึงต้องมีการปรับปรุงค่าเพาเวอร์แฟกเตอร์และค่าของฮาร์โมนิกส์ที่เกิดขึ้น ให้เหมาะสมตามมาตรฐาน IEC-555 ที่กำหนดให้กระแสอันเกิดจากฮาร์โมนิกส์ที่ 3 มีค่า 3.6 mA/W

วงจรหนึ่งที่สามารถนำมาใช้แก้ไขปัญหาล่านี้ คือ วงจรแอกทีฟฟิลเตอร์แบบปริเรกดูเลเตอร์นั่นเอง แต่เดิมลักษณะวงจรที่ใช้ในการแก้ไขจะเป็นดังรูป 6.1

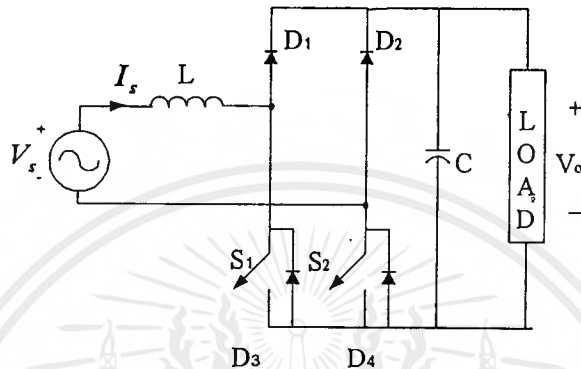


รูปที่ 6.1 วงจรปรับปรุงค่าเพาเวอร์แฟกเตอร์แบบเดิม

แต่วงจรดังกล่าวยังมีข้อเสียอยู่คือ

1. สวิทซ์ต้องทำงานที่ความถี่สูงมาก ส่งผลให้ค่าสูญเสียของการสวิทซ์ซิง (Switching Loss) สูงและประสิทธิภาพต่ำ
2. มีแรงดันตกคร่อม (Voltage Drop) ในตัวไดโอด ทำให้กำลังที่ส่งไปทางเอาต์พุตลดลง คือมีกำลังงานสูญเสีย (Power loss) สูงขึ้นและค่าความน่าเชื่อถือ (Reliability) ลดลง

3. ต้องมีการออกแบบตัวเหนี่ยวนำทางด้านอินพุทให้ทำงานที่ความถี่สูง
 4. จะมีผลของแรงดันตกคร่อมที่ตัวอุปกรณ์เซมิคอนดักเตอร์ ถึง 3 ตัว
- เนื่องจากข้อเสียดังกล่าวจึงมีการปรับปรุงลักษณะของวงจรใหม่ เป็นดังรูป 6.2



รูปที่ 6.2 วงจรปรับปรุงค่าเพาเวอร์แฟกเตอร์แบบใหม่

ข้อดีของวงจรปรับปรุงค่าเพาเวอร์แฟกเตอร์แบบใหม่เมื่อเปรียบเทียบกับวงจรเก่ามีดังนี้

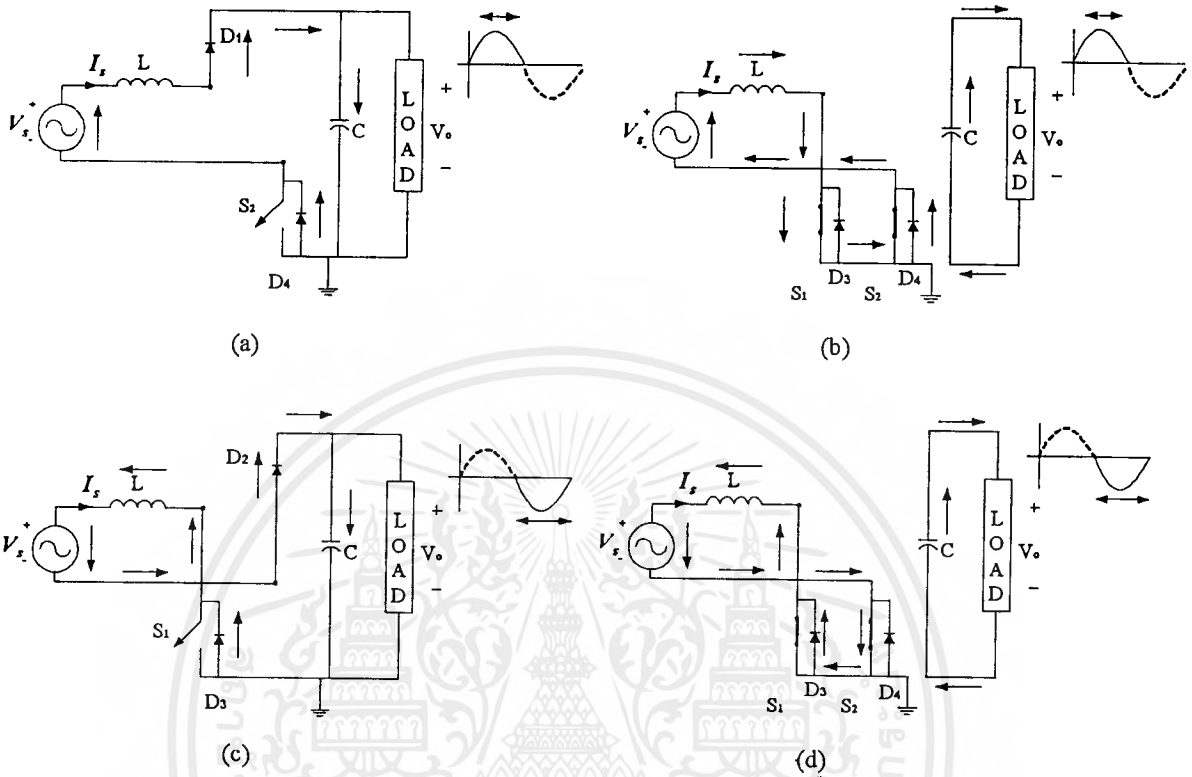
1. ให้ค่าอินพุทเพาเวอร์แฟกเตอร์สูง และรูปสัญญาณกระแสด้านอินพุทใกล้เคียงรูปไซน์มากขึ้น
2. มีแรงดันตกคร่อมในอุปกรณ์เซมิคอนดักเตอร์เพียง 2 ตัวเท่านั้น
3. กระแสใช้งานของสวิตช์ S1 และ S2 มีค่าต่ำ
4. ตัวเหนี่ยวนำย้ายมาทางด้านไฟสลับทำให้ออกแบบง่ายขึ้น และลดผลของ EMI ได้

ด้วย

5. สัญญาณที่จะมานำขับสวิตช์ S1 และ S2 สามารถใช้กราวด์ร่วมกันได้

6.1 หลักการทำงานของวงจร

หลักการทำงานของวงจรแอกทีฟฟิลเตอร์แบบนี้ สามารถแบ่งการทำงานออกเป็น 4 โหมดด้วยกันดังรูป



รูปที่ 6.3 โหมดการทำงานของวงจร (a)โหมด 1, (b)โหมด 2, (c)โหมด 3, (d)โหมด 4,

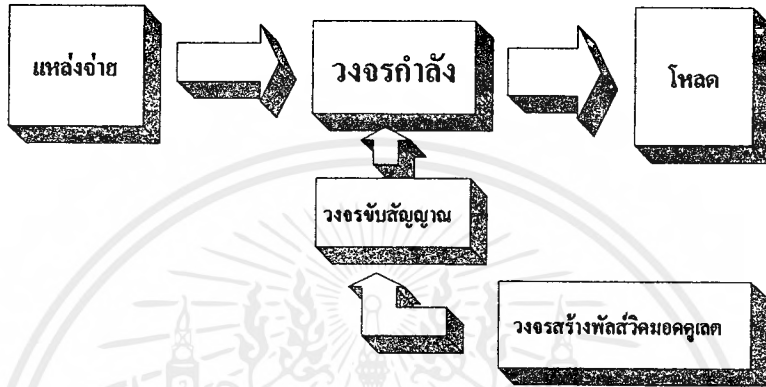
จากรูปที่ 6.3

- โหมด 1 : สถานะที่แรงดันอินพุตเป็นช่วงบวก และ สวิตช์ปิดอยู่ กระแสจะไหลผ่านไดโอด D_1 ผ่านไปยัง C และ ไหลกลับผ่านไดโอดที่ต่อกลับทางกันกับสวิตช์ T_2
- โหมด 2 : สถานะที่แรงดันอินพุตเป็นช่วงบวก และสวิตช์เปิดอยู่ กระแสอินพุต จะไหลผ่าน สวิตช์ T_1 และ ไหลย้อนกลับผ่าน ไดโอด ที่ต่อกลับทางกันกับสวิตช์ T_2 ขณะเดียวกัน C ทำหน้าที่เป็นแหล่งจ่ายกระแสให้กับโหลดแทน
- โหมด 3 : สถานะที่แรงดันอินพุต เป็นช่วงลบ และสวิตช์ปิดอยู่ กระแสจะไหลผ่านไดโอด D_2 ผ่าน C และ โหลด และ ไหลกลับผ่านไดโอดที่ต่อกลับทางกับสวิตช์ T_1
- โหมด 4 : สถานะที่แรงดันอินพุตช่วงลบและสวิตช์เปิดอยู่ กระแสจะไหลผ่านสวิตช์ T_2 และ ไหลย้อนกลับผ่าน ไดโอดที่ต่อกลับทางกับสวิตช์ T_1 ขณะที่ C จะจ่ายกระแสให้กับโหลด

6.2 แบบวงจรและส่วนประกอบต่าง ๆ ของวงจรต้นแบบ

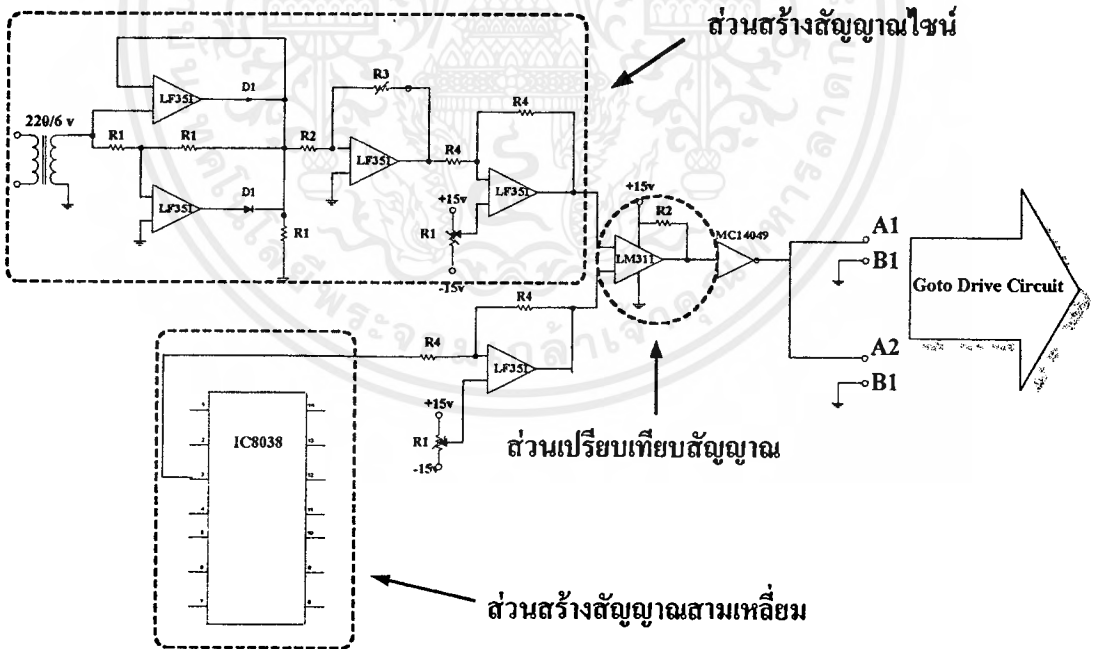
วงจรที่จะนำมาทำเป็นวงจรต้นแบบนี้เราแบ่งเป็น 3 ส่วนใหญ่ๆ คือ

1. วงจรสร้าง พัลส์วิดมอดคูเลต (Control circuit)
2. วงจรขับขับสัญญาณ (Drive circuit)
3. วงจรกำลัง (Power circuit)



รูปที่ 6.4 แสดงไดอะแกรมของวงจรต้นแบบ

1. วงจรสร้างสัญญาณ PWM



รูปที่ 6.5 ส่วนประกอบของวงจรสร้างพัลส์วิดมอดคูเลต

- ส่วนสร้างสัญญาณไซน์

การทำงานส่วนสร้างสัญญาณไซน์ คือ ให้หม้อแปลงแปลงแรงดัน 220 โวลต์ ลงมาเป็น 6 โวลต์ แล้วให้อุปแอมป์ A ,B กับไดโอด ทำการเรกติไฟร์เปลี่ยนสัญญาณเป็นไซน์ full bridge ออปแอมป์ที่เหลือคือ C,D ทำหน้าที่เพิ่มคลื่นพัลส์และยกระดับแรงดันให้เป็นพัลส์สี่เหลี่ยมคดเคลด มีเนื้อพัลส์มากขึ้นตามลำดับ โดยออปแอมป์ทุกตัวจะใช้แหล่งจ่ายกระแส $\pm 15\text{ V}$

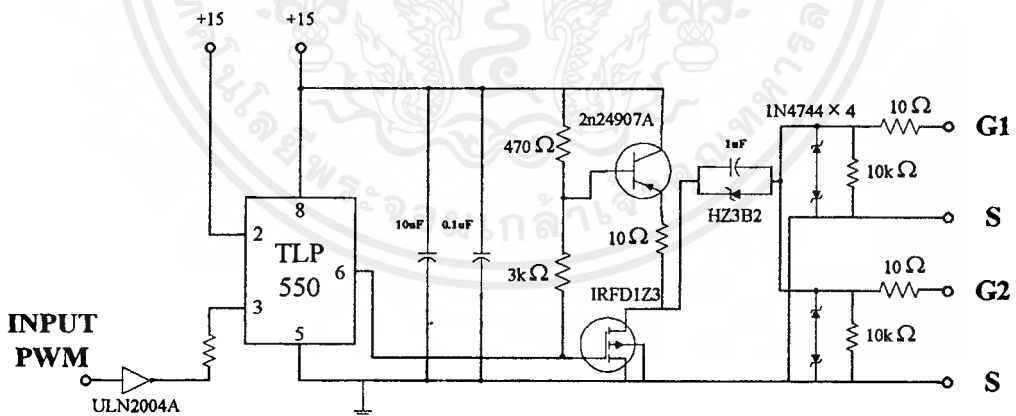
- ส่วนสร้างสัญญาณสามเหลี่ยม(Triangle)

กำเนิดสัญญาณโดยไอซีแอล 8038 โดยสัญญาณ จะอยู่ที่ขา 3 เราสามารถปรับความถี่ของสัญญาณได้โดยการปรับค่าตัวต้านทานที่ค่า 4.5 ของตัวไอซีและก่อนที่จะนำสัญญาณไปเปรียบเทียบต้องผ่านออปแอมป์ที่ต่อไว้เพื่อยกระดับของสัญญาณก่อน และใช้แหล่งจ่ายกระแส $\pm 15\text{ V}$

- ส่วนเปรียบเทียบสัญญาณ

สัญญาณที่นำมาเปรียบเทียบมี 2 สัญญาณคือไซน์และสามเหลี่ยมที่กล่าวมาแล้ว โดยใช้ไอซี LM 311 เป็นตัวเปรียบเทียบสัญญาณ (Voltage Comparator) โดยใช้วิธีการต่อแบบ Open Corrector หลังจากนั้นเอาสัญญาณพัลส์สี่เหลี่ยมคดเคลดที่ได้มาเข้าไอซี Buffer Inverting เบอร์ MC 14049 เพื่อกลับสัญญาณและรักษาระดับสัญญาณไว้ โดยใช้แหล่งจ่าย $+15\text{ V}$ ทั้งสองไอซี

2. วงจรขับสัญญาณ (Drive circuit)

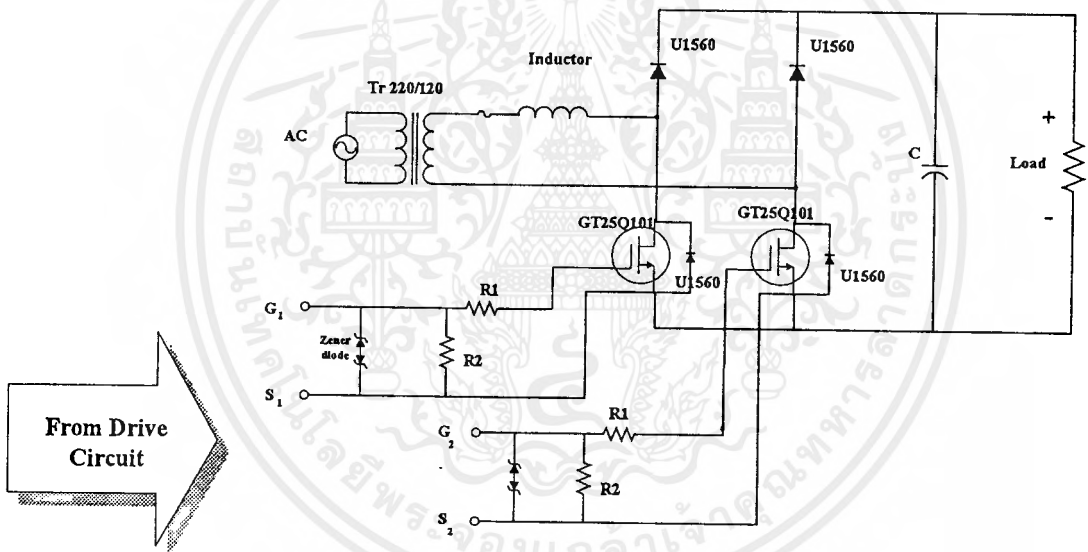


รูปที่ 6.6 วงจรขับสัญญาณ

การทำงานของชุดขับสัญญาณนี้คือจะต้องผ่านสัญญาณพัลส์วิดมอดดูเลตเข้าที่ไอซี ULN2004A ทำหน้าที่กลับสัญญาณ แล้วตัวอปโด้จะให้สัญญาณพัลส์วิดมอดดูเลตที่คล้ายกับสัญญาณเอาท์พุท ของ ULN2004 ออกมา แต่เนื่องจากเราต้องสร้างสัญญาณไฟลค่าน้อย ๆ ค่าหนึ่งเพื่อใช้ในการปิด(Off)อุปกรณ์สวิตซ์ที่วงจรกำลัง ดังนั้นจึงต่อตัวเก็บประจุ 1 ไมโครฟารัด , ซีเนอร์ไดโอดขนาดประมาณ 3 V เข้าไปดังรูปทำให้สัญญาณพัลส์วิดมอดดูเลตมีส่วนของไฟลคด้วย สัญญาณสุดท้ายนี้เราก็จะนำไปขับตัว IGBT ต่อไป

3. วงจรกำลัง (Power Circuit)

วงจรกำลัง (Power Circuit)



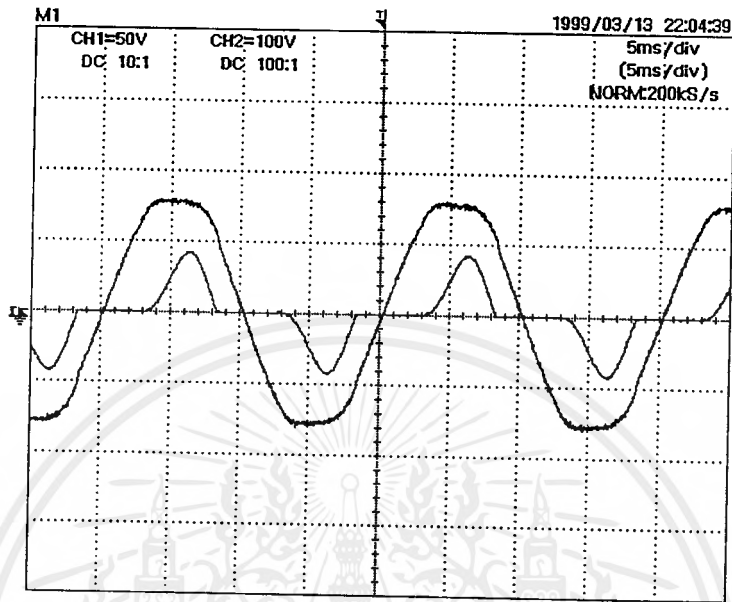
รูปที่ 6.7 วงจรกำลัง

จะนำสร้างสัญญาณที่ออกจากวงจรขับสัญญาณป้อนเข้าวงจรกำลังที่ขาเกตของอุปกรณ์สวิตซ์ เพื่อปิดเปิดการทำงาน โดยวงจรต้องมีการปรับค่าตัวเหนี่ยวนำ ให้เหมาะสมเพื่อให้ได้ผลตามต้องการ

6.3 ผลการทดลอง

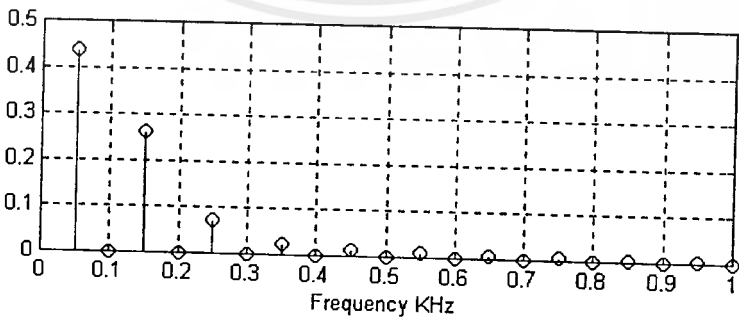
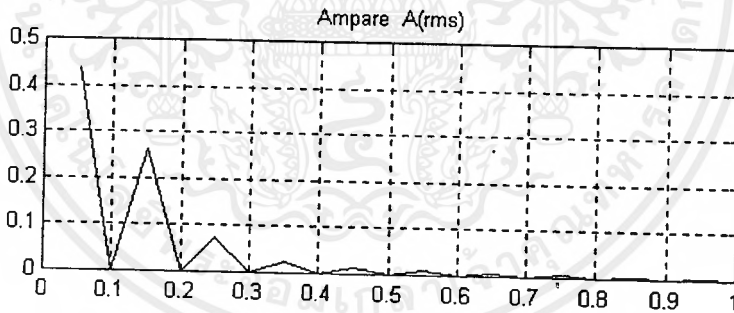
ได้ทำการทดลองวงจรต้นแบบที่โหลด 600 วัตต์ แรงดันอินพุท 120 V_{rms} ที่ขณะยังไม่สวิตซ์ และขณะสวิตซ์แล้วที่ความถี่ต่าง ๆ ดังนี้

1. ขณะยังไม่สวิตช์



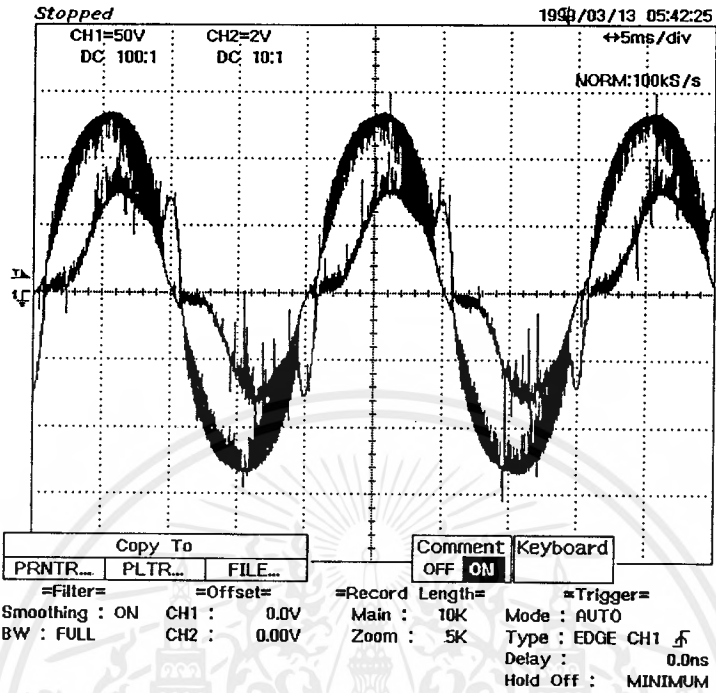
=Filter= =Offset= =Record Length= =Trigger=
 Smoothing : ON CH1 : 0.0V Main : 10K Mode : AUTO
 BW : FULL CH2 : 0V Zoom : 4K Type : EDGE CH2 5

รูปที่ 6.8 รูปคลื่นกระแสเทียบกับแรงดันขณะยังไม่สวิตช์

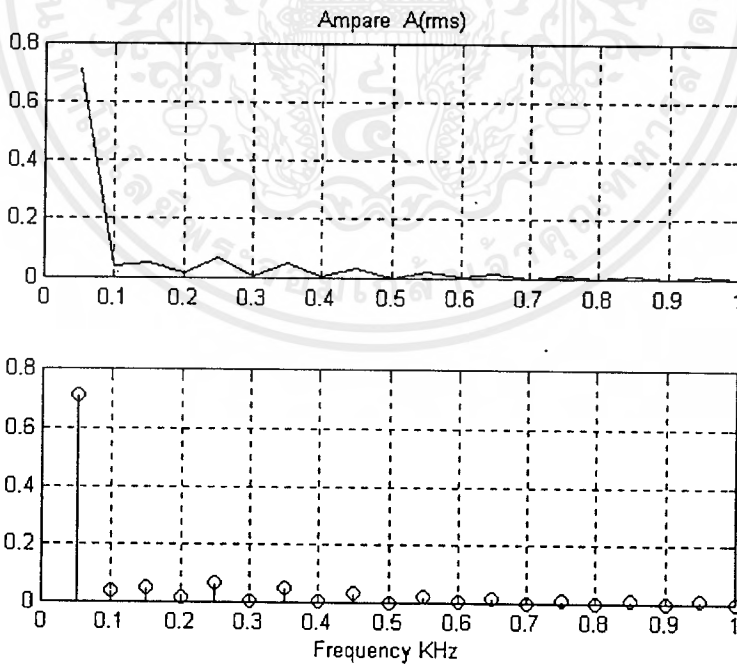


รูปที่ 6.9 สเปกตรัมของกระแสอินพุตขณะยังไม่สวิตช์

2. ขณะสวิตซ์ที่ความถี่ 15 KHz

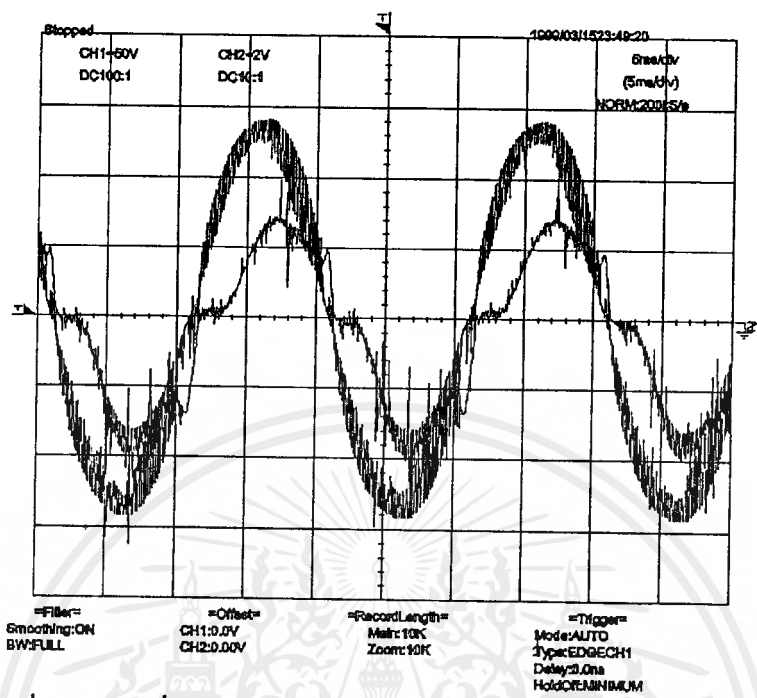


รูปที่ 6.10 รูปคลื่นกระแสเทียบกับแรงดันขณะสวิตซ์ที่ความถี่ 15 KHz

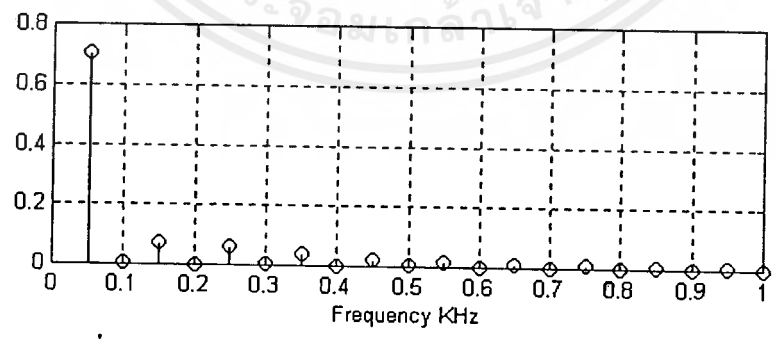
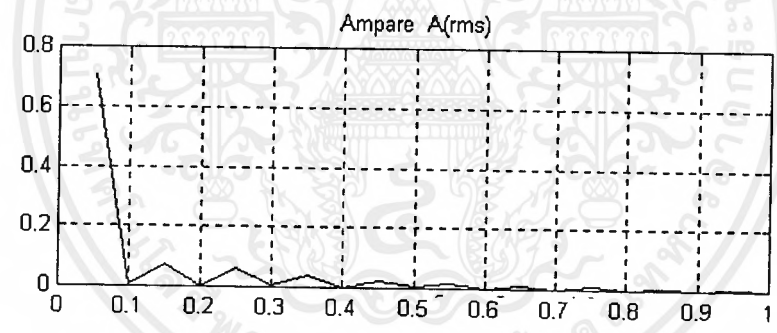


รูปที่ 6.11 สเปกตรัมของกระแสอินพุทขณะสวิตซ์ที่ 15KHz

3. ขณะสวิตซ์ที่ความถี่ 20 KHz



รูปที่ 6.12 รูปคลื่นกระแสเทียบกับแรงดันขณะสวิตซ์ที่ความถี่ 20 KHz



รูปที่ 6.13 สเปกตรัมของกระแสอินพุทขณะสวิตซ์ที่ 20 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางผลการทดลอง

	$V_{i/p}(rms)$	$I_{i/p}(rms)$	$V_{o/p}dc$	$I_{o/p}dc$	$P_{in}(watt)$	$V_{i/p}(rms)$
ขณะยังไม่ได้ ปรับปรุ้ง	120	3.325	140.6	2.1	318	0.6265
ปรับปรุ้งที่ ความถี่ 15 KHz	120	4.3	180.9	2.4	480	0.8320
ปรับปรุ้งที่ ความถี่ 20 KHz	120	4.425	183.8	2.4	480	0.8103

ตารางที่ 6.1 ผลการทดลองของวงจรต้นแบบ

วิธีการคำนวณค่าเพาเวอร์แฟกเตอร์จากการทดลอง

ในที่นี้เราจะถือว่าเพาเวอร์ด้านอินพุทจะเท่ากับเพาเวอร์ด้านเอาต์พุทเนื่องจากกำหนดให้ค่าความสูญเสียทางสวิตช์(Switching Loss)เป็นศูนย์ จากสมการที่ 2.6 ซึ่งเป็นสูตรการคำนวณค่าเพาเวอร์แฟกเตอร์

$$PowerFactor = \frac{I_{s1}}{I_s} \cos \phi_1 \quad (6.1)$$

- หาค่า Displacement Factor

จากสูตร

$$DPF = \cos \phi = \frac{V_{dc} \times I_{dc}}{V_{rms} \times I_{rms}} \quad (6.2)$$

- หาค่า Distortion Factor

จากสูตร

$$DF = \frac{\%I_{s1}}{\%I_s} \quad (6.3)$$

$$\%I_s = \sqrt{\%I_{s1}^2 + \sum_{n=2}^{13} \%I_n^2} \quad (6.4)$$

(ค่า % กระแสฮาร์โมนิกส์ หาจากกราฟกระแสฟูรีเยร์ที่กระจายโดยโปรแกรม MATLAB)

จากตารางผลการทดลองนำผลที่ได้มาคำนวณ

1. ขณะที่ยังไม่ได้ปรับปรุงค่าเพาเวอร์แฟกเตอร์

- หาค่า *DPF*

$$DPF = \frac{140.6 \times 2.1}{120 \times 3.325} = 0.7400$$

- หาค่า *DF*

$$\%I_s = \sqrt{0.4377^2 + 0.265^2 + 0.074^2 + 0.0361^2 + 0.0138^2 + 0.0107^2 + 0.0061^2} = 0.5170$$

$$DF = \frac{0.4377}{0.5170} = 0.8467$$

ดังนั้นเราจะได้ค่าเพาเวอร์แฟกเตอร์เป็น

$$PowerFactor = 0.8467 \times 0.7400 = 0.6265$$

2. ขณะที่ปรับปรุงค่าเพาเวอร์แฟกเตอร์ที่ความถี่ 15 KHz

- หาค่า DPF

$$DPF = \frac{180.9 \times 2.4}{120 \times 4.3} = 0.8414$$

- หาค่า DF

$$\%I_s = \sqrt{0.7106^2 + 0.0523^2 + 0.0669^2 + 0.0489^2 + 0.0320^2 + 0.0240^2 + 0.0171^2} = 0.7186$$

$$DF = \frac{0.7106}{0.7186} = 0.9888$$

ดังนั้นเราจะได้อัตราการสูญเสียเป็น

$$PowerFactor = 0.9888 \times 0.8414 = 0.8320$$

3. ขณะที่ปรับปรุงค่าเพาเวอร์แฟกเตอร์ที่ความถี่ 20 KHz

- หาค่า DPF

$$DPF = \frac{183.8 \times 2.4}{120 \times 4.425} = 0.8307$$

- หาค่า DF

$$\%I_s = \sqrt{0.7056^2 + 0.0709^2 + 0.0605^2 + 0.0378^2 + 0.0235^2 + 0.0177^2 + 0.0113^2} = 0.7182$$

$$DF = \frac{0.7056}{0.7182} = 0.9755$$

ดังนั้นเราจะได้ค่าเพาเวอร์แฟกเตอร์เป็น

$$\text{PowerFactor} = 0.9755 \times 0.8307 = 0.8103$$

สรุปผลการทดลองได้ดังนี้

1. รูปสัญญาณขณะยังไม่ได้ทำการสวิตช์ จะเกิดการผิดเพี้ยนของกระแสสูงมาก พิจารณาได้จากรูปที่ 6.8 และมีฮาร์โมนิกส์สูงด้วยพิจารณาได้จากรูปที่ 6.9
2. เมื่อทำการสวิตช์ที่ความถี่ต่าง ๆ จะมีผลทำให้รูปคลื่นกระแสมีความผิดเพี้ยนน้อยลงโดยรูปสัญญาณกระแสจะอินเฟสกับแรงดันมากขึ้นพิจารณาได้จากรูปที่ 6.10 ถึง 6.13
3. เมื่อพิจารณาเปรียบเทียบจากตารางผลการทดลองและการคำนวณจะพบว่าเมื่อมีการปรับปรุ่ค่าเพาเวอร์แฟกเตอร์แล้วค่าเพาเวอร์แฟกเตอร์จะดีขึ้นจริง
4. จากการคำนวณค่าเพาเวอร์แฟกเตอร์ที่ความถี่ 15 KHz และ 20 KHz แล้ว จะเห็นว่าค่าเพาเวอร์แฟกเตอร์มีค่าลดลงทั้งนี้เนื่องมาจากผลของตัวเหนี่ยวนำที่ใช้ยังไม่เหมาะสมที่จะใช้ที่ความถี่ 20 KHz เพราะได้ทำการออกแบบมาเพื่อความถี่ 15 KHz

6.4 การวิเคราะห์ผลการทดลองกับผลจากการจำลองด้วยโปรแกรม Pspice

จากการเปรียบเทียบรูปกระแส ณ ที่ความถี่สวิตช์เดียวกันคือที่ความถี่ 15 KHz และ 20 KHz จะเห็นว่ามีความถี่ใกล้เคียงกันคือรูปกระแสจะอินเฟสกับแรงดันนั่นคือมีค่าเพาเวอร์แฟกเตอร์ดีขึ้น และมีฮาร์โมนิกส์ลดลงกว่าเมื่อไม่ได้ทำการปรับปรุ่ค่าเพาเวอร์แฟกเตอร์ และตามทฤษฎีเมื่อความถี่ในการสวิตช์สูงขึ้นจะทำให้ค่าเพาเวอร์แฟกเตอร์ดีขึ้นแต่ผลการคำนวณจากการทดลองจะเห็นว่าค่าเพาเวอร์แฟกเตอร์ลดลงทั้งนี้เนื่องมาจากตัวเหนี่ยวนำที่ใช้ไม่เหมาะสม และอาจเนื่องมาจากคุณภาพของชุดควบคุมและอุปกรณ์ที่ใช้ยังไม่เหมาะสม

6.5 สรุป

วงจรต้นแบบเป็นวงจรที่สร้างขึ้นเพื่อเปรียบเทียบผลตามทฤษฎีของวงจรแอกทีฟฟิลเตอร์แบบปริเรกกุลเตอร์ โดยทดลองสร้างวงจรชนิด 2 สวิตช์ เนื่องจากมีความเหมาะสมที่สุด และทำการทดลองเมื่อทำการปรับเปลี่ยนความถี่ไป และนำผลการทดลองมาเปรียบเทียบกับผลที่ได้จากทดลองจำลองโปรแกรม Pspice จากผลการทดลอง ที่ได้จะเห็นว่ามีความใกล้เคียงกัน อาจมีความคลาดเคลื่อนไปบ้างแต่ก็สามารถยอมรับได้



A Simple Frequency-Independent Method for Calculating the Reactive and Harmonic Current in a Nonlinear Load

J. Sebastián Tepper, Juan W. Dixon, *Senior Member, IEEE*, Gustavo Venegas,
and Luis Morán, *Senior Member, IEEE*

Abstract—A basic criterion that determines the behavior of an active power filter is the method of calculating the reference current. There are many ways of generating this reference, but the methods are generally complex and hard to tune. This paper describes a simple and effective method for calculating the reference current, necessary to feed a shunt active power filter to compensate the power factor and harmonic currents generated by a nonlinear load. Simulations and experimental results are presented, showing that the proposed circuit may operate at frequencies ranging from 40 to 65 Hz without adjustment.

I. INTRODUCTION

HARMONIC contamination in power systems is a serious problem due to the increase of nonlinear loads over the last 20 years, such as static power converters, arc furnaces, and others.

The harmonic problem is not solved adequately by passive LC filters due to their inability to compensate random frequency variations in the currents, tuning problems, and parallel resonance. To overcome these problems, active power filters have been developed, such as the shunt active filter shown in Fig. 1, one of the most common topologies [1], [2]. In this figure, a full-wave rectifier with a dc filter inductor has been added as an example of harmonic contaminating load.

The shunt active power filter is a voltage source inverter controlled as a current source by means of a pulsewidth modulation (PWM) signal. As it can be seen in Fig. 1, the shunt active filter is connected in parallel with the load that is being compensated. If the filter generates the harmonic currents I_F that are required by the load, the mains supply delivers only the fundamental current I_S and the harmonics are eliminated from the power lines. Adequate control of the active filter not only eliminates the power line harmonics, but can also improve power factor.

The performance of these active filters is based on three basic design criteria [3], [8]:

Manuscript received April 12, 1995; revised October 22, 1995. This work was supported by the Conicyt (the Comisión Nacional de Ciencia y Tecnología or the National Science and Technology Commission) under Proyecto Fondecyt 997-94 (Fondecyt is the Fondo de Desarrollo Científico y Tecnológico or the Scientific and Technological Development Foundation).

J. S. Tepper, J. W. Dixon, and G. Venegas are with the Department of Electrical Engineering, Catholic University of Chile, Casilla 306, Correo 22, Santiago, Chile.

L. Morán is with the Department of Electrical Engineering, University of Concepción, Concepción, Chile.

Publisher Item Identifier: S 0278-0046(96)04147-0.

- 1) inverter parameters;
- 2) PWM control method used;
- 3) method used to obtain the current reference, which is the subject of this paper.

Traditional methods used to obtain the reference current required by the active filter are based on electronic tuned filters and instantaneous power theory [4]–[6]. Electronic filters, usually of the bandpass type, have the disadvantage that a small change in the mains frequency may cause significant phase shift at the output. This forces the use of precision components and the need for frequent adjustment. Even if it were possible to trim components to tune the circuit, this would be valid only for a specific operating frequency and would not compensate variations due to component aging and temperature. On the other hand, the instantaneous power theory requires complex circuitry to implement the transformations, usually from four to six high-precision analog multipliers per phase. This makes the circuit complex and sensitive to component parameter variations.

A new circuit that is simpler than the instantaneous power theory-based design will be presented. This circuit requires no adjustments at all and can work properly in the continuous range of frequencies from 40 to 65 Hz, covering both 50- and 60-Hz distribution systems. The proposed circuit permits both harmonic current cancellation and power factor improvement.

II. GENERAL DESCRIPTION OF THE ACTIVE SYSTEM

A. Basic Principle

Without active filter compensation, the line current, which is distorted by the power factor and harmonics of the characteristics of the load, results in a load current I_L made up of the following four terms:

$$i_L(t) = i_o(t) + i_p(t) + i_q(t) + i_h(t) \quad (1)$$

where

- i_o dc component;
- i_p in-phase line current;
- i_q reactive current;
- i_h harmonic currents.

Equation (1) can be further expanded as shown in (2), where the first and second summation represent the even and odd harmonics, respectively. This is a very general form

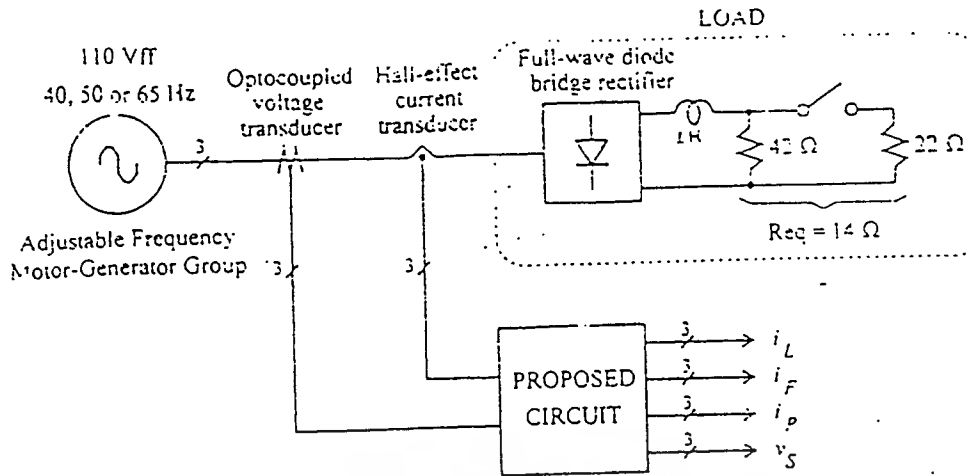


Fig. 4. Experimental circuit with a rectifier load.

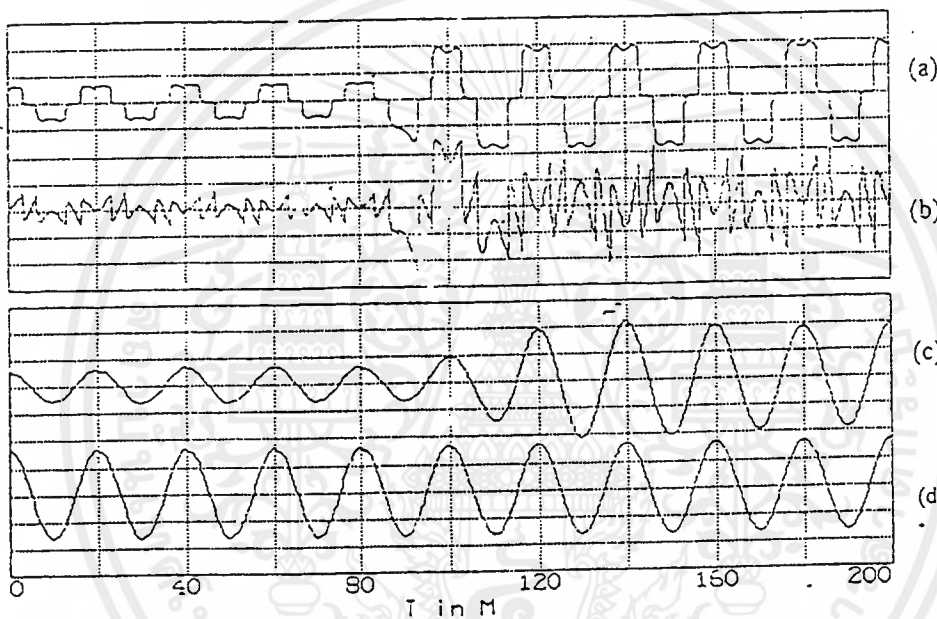


Fig. 5. Simulation with a rectifier load (50 Hz). (a) Load current $i_L(t)$, 5 A/div. (b) Calculated compensating current $i_F(t)$, 2.5 A/div. (c) Estimated active current $i_p(t)$, 5 A/div. (d) Line voltage reference $v_S(t)$, 5 V/div.

3) Voltage waveform distortion in the reference voltage $v_S(t)$ will introduce a "nonclean" $\cos(\omega t)$ signal into the circuit.

B. Proposed Circuit

To overcome the aforementioned problems, the block diagram of Fig. 2 has been modified by adding a feedback loop and an integral gain block, as shown in Fig. 3(a). To analyze the circuit, assume it has reached a steady-state condition. The hypothesis is that at the summing node, the inputs are $i_L(t)$ and $\tilde{i}_p(t)$ (a precise estimation of the instantaneous active current in the load). After the subtraction takes place, the feedback signal to the active current estimator block will be $i_F(t)$, as stated in (3). Then, by definition and in agreement with (3), $i_F(t)$ should not have an in-phase component because it has been subtracted from the load current $i_L(t)$. Otherwise, the input $\Delta \tilde{I}_p$ in the integrator would not be zero, and then

the circuit would not be in a steady-state condition previously assumed. After multiplication with the in-phase sinusoid, no dc component will be present, as can be observed in (4) by letting $I_p = 0$. This means that the integral gain block input $\Delta \tilde{I}_p$, shown in Fig. 3(a) will be zero, which will keep constant the output of the integrator \tilde{I}_p . Finally, if the output of the integrator corresponds exactly to the magnitude of the active current $\tilde{i}_p(t)$, the input at the summing node will remain unchanged, and therefore the circuit will remain in this steady-state condition. In this form, the estimated active current $\tilde{i}_p(t)$ is an accurate representation of the in-phase component in the power circuit.

Observe that scaling factors in the analog multipliers, in the integral gain block (\int), in the low-pass filter, or in the in-phase sinusoidal generator shown in Fig. 3(a), are not relevant to the circuit operation because of the closed-loop operation. Also, the estimated value of the active current $\tilde{i}_p(t)$ could be used to measure the effective power applied to the load.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

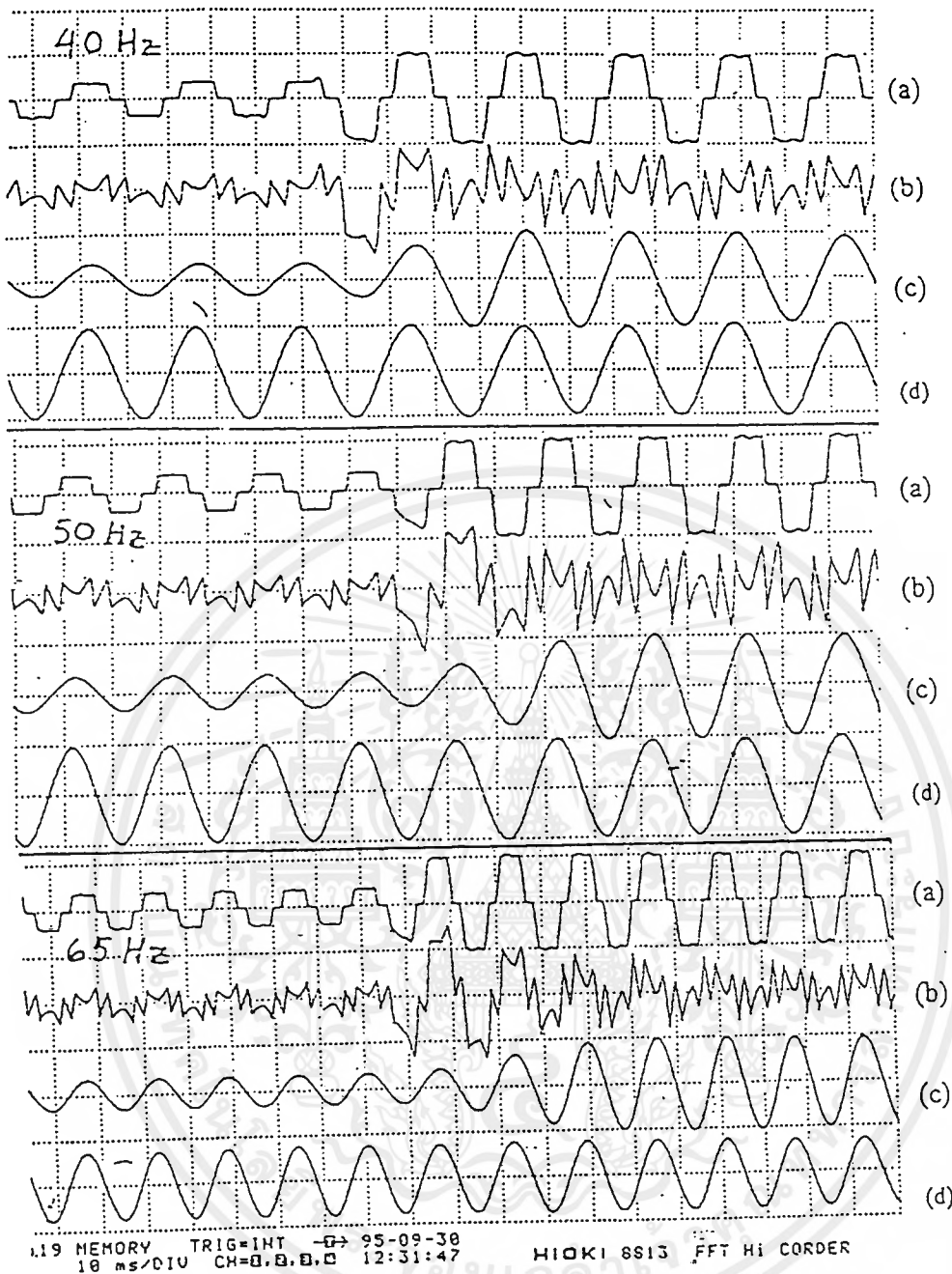


Fig. 6. Experiment with a rectifier load for 40, 50, and 65 Hz, respectively. (a) Load current $i_L(t)$, 10 A/div. (b) Calculated compensating current $i_F(t)$, 5 A/div. (c) Estimated active current $i_p(t)$, 10 A/div. (d) Line voltage reference $v_L(t)$, 5 V/div.

The presented method requires a low-distortion sinusoid with good phase tracking with respect to the line voltage. To get this clean in-phase sinusoid $[\cos(\omega t)]$, a *line voltage in-phase sinusoid generator* block is required. However, its amplitude is not relevant. It is not feasible to obtain this sinusoid by using a voltage transformer due to the relatively high third-harmonic present in most line utility voltages and the transformer phase shift. It is also impractical to apply a bandpass filter at the transformer output due to the frequency dependence of the output phase.

The method used to implement the *line voltage in-phase sinusoid generator* block shown in Fig. 3(a), consists in a si-

nusoidal PLL with error filtering and integration. This permits one to obtain zero phase error under steady state in a wide range of input frequencies, as shown in Fig. 3(b). As seen, the circuit output is a sinusoid that can follow input frequency variations over a wide range, restricted only by the control range of the sinusoidal voltage-controlled oscillator (VCO). The exact phase tracking with respect to the input is ensured by the integrator after the error filter. Since the PLL can accept a squarewave as input, the ideal transducer for this circuit is a fast optocoupler which not only provides galvanic isolation, but also ensures good phase tracking with respect to the line voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

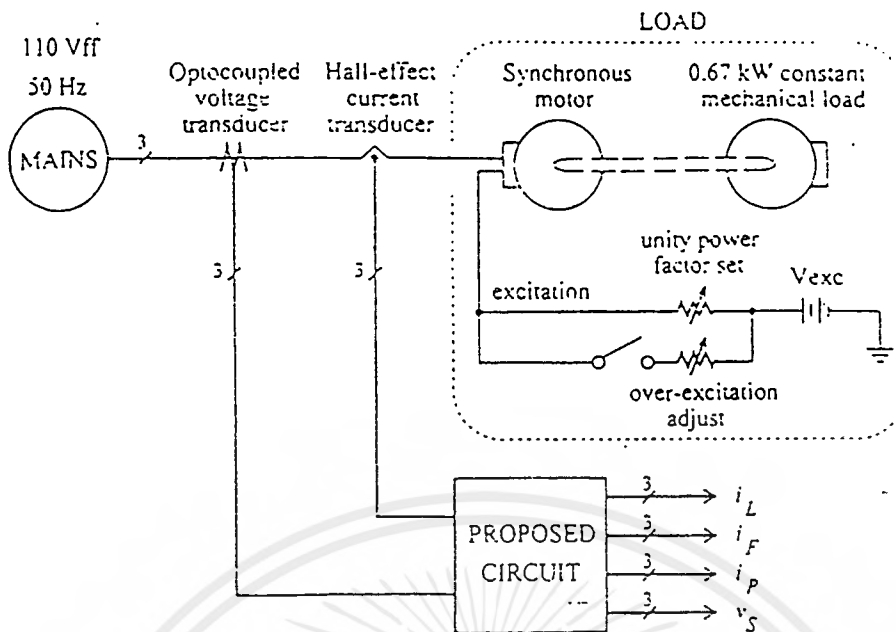


Fig. 7., Experimental circuit with a synchronous motor as a load.

C. Operational Characteristics of the Circuit

The following factors determine the dynamic behavior and stability of the proposed circuit:

- 1) closed-loop transfer function;
- 2) variations on circuit parameters (multiplier scale factors, in-phase sinusoid amplitude);
- 3) frequency response of the low-pass filter, which also affects the accuracy of i_F .

The resulting closed-loop transfer function determines basically the dynamic response of the circuit. Fig. 3(c) shows a simplified closed-loop diagram of the circuit suitable for analyzing its dynamic performance. For simplicity, a first-order low-pass filter has been chosen. The gain α accounts for scaling factors in the multipliers and variations in the in-phase sinusoid voltage. The open-loop transfer gain of the circuit $G(s)$ is shown in (5). The closed-loop transfer function $H(s)$, after rearranging terms, is shown in (6). It has a second-order polynomial with only positive coefficients in the denominator; therefore, it is always stable [7]

$$G(s) = \frac{\alpha^2}{s \cdot T_i \cdot (s \cdot T_o + 1)} \tag{5}$$

$$H(s) = \frac{\frac{\alpha^2}{T_i \cdot T_o}}{s^2 + s \cdot \frac{1}{T_o} + \frac{\alpha^2}{T_i \cdot T_o}} \tag{6}$$

The damping characteristics of the denominator polynomial (overdamped, critically damped, or underdamped) determine the dynamic response of the circuit to a change in the input. It was found empirically that a slightly underdamped polynomial gives a good compromise between output overshoot and settling time.

The filtering characteristics of the open loop transfer function $G(s)$ in (5) affect the steady-state response of the circuit or, in other words, its accuracy. Equation (4) shows that the estimation of I_p is based on filtering the non-dc terms that

appear. The lowest frequency is ω (the mains frequency), so in order to get a good estimation of I_p , $G(s)$ must provide enough attenuation for ω and above frequencies. Any frequency-dependent terms remaining after the filtering will introduce harmonic distortion on the estimated active current $i_p(t)$ and in the calculated compensating current i_F .

Finally, it can be seen in (6) that the variations in some circuit parameters (multiplier scale factors, in-phase sinusoid amplitude), represented by changes in α , modify the closed-loop transfer function, and therefore may modify the dynamic response of the circuit; however, it is likely to expect small variations only. Therefore, the dynamic performance will not change significantly. On the other hand, the steady-state response or the accuracy of the circuit is not affected.

The performance analysis of the in-phase sinusoid generator is less critical than the active current estimator because step changes in the mains frequency are not expected to occur. Care must be taken, however, to ensure that the sinusoidal PLL is capable of staying locked in the range of frequencies of interest.

III. SIMULATIONS AND EXPERIMENTAL RESULTS

A. Parameter Election

The parameters for the filter and integrator [see Fig. 3(c)] were adjusted empirically by means of computer simulations for a 50-Hz system. The time constant for the low-pass filter was adjusted to $T_o = 1.5E-2$ s. For the integrator $T_i = 1.5E-3$ s was used. The gain factor α of the multiplier and the in-phase sinusoid is 0.5 V/V (in fact, the multiplier introduces a $0.1 \cdot V^{-1}$ scaling factor and the in-phase reference sinusoid has 5-V amplitude, thus giving an overall gain factor of 0.5 V/V). According to these values and from (6), the closed-loop transfer function is

$$H(s) = \frac{11111}{s^2 + s \cdot 66.7 + 11111} = \frac{\omega_n^2}{s^2 + s \cdot \xi \cdot \omega_n + \omega_n^2} \tag{7}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการเรียนการสอน ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

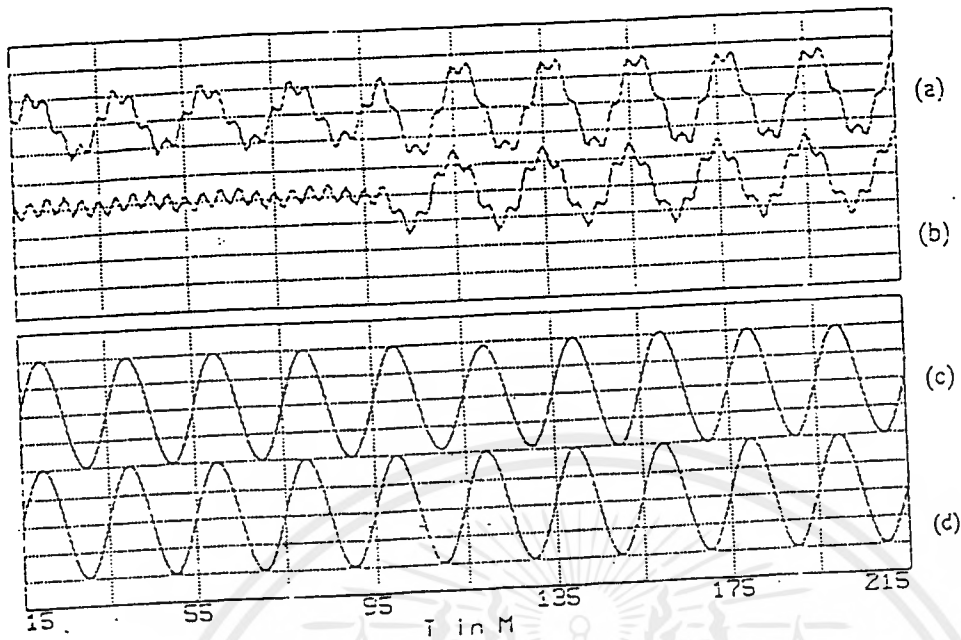


Fig. 8. Simulation for an excitation step in the synchronous motor (50 Hz). (a) Load current $i_L(t)$, 5 A/div. (b) Calculated compensating current $i_F(t)$, 5 A/div. (c) Estimated active current $i_p(t)$, 2.5 A/div. (d) Line voltage reference $v_L(t)$, 5 V/div.

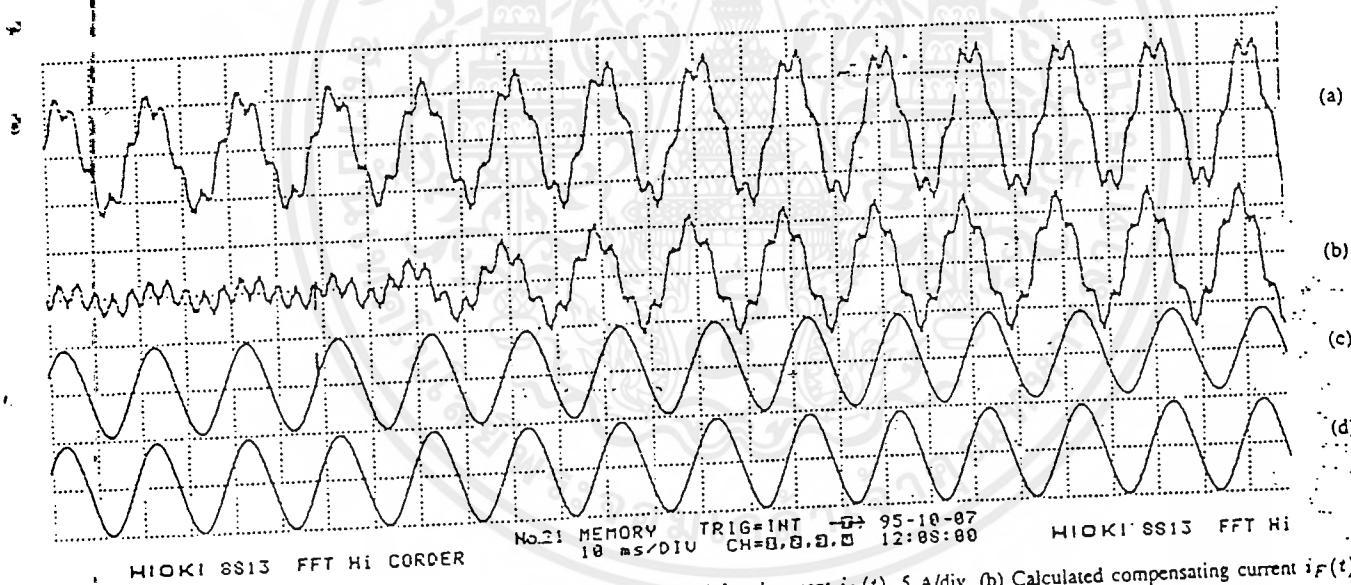


Fig. 9. Experiment for an excitation step in the synchronous motor (50 Hz). (a) Load current $i_L(t)$, 5 A/div. (b) Calculated compensating current $i_F(t)$, 5 A/div. (c) Estimated active current $i_p(t)$, 5 A/div. (d) Line voltage reference $v_L(t)$, 5 V/div.

In (7) ω_n is the natural resonance frequency and ξ is the damping factor. The resonance frequency is 105.4 rad/seg or 16.8 Hz. The damping factor is 0.633 (a value of two is a critically damped system). Both the natural resonance frequency and the damping factor are related to the response time of the circuit.

It is important to evaluate the overall attenuation for the undesired frequency-dependent terms shown in (4). The lowest frequency term that appears is dependent on ω (the mains frequency). The attenuation at this frequency is obtained by letting $s = j \cdot 2\pi \cdot (50 \text{ Hz})$ in the open-loop transfer function $G(s)$ in (5), and then taking the absolute value. The result is 0.11 or -19.2 dB. At first sight this could be interpreted as a poor attenuation and a 11% undesired residue from

this frequency. However, after inspecting (2) and (4), one comes to the conclusion that only the dc component and a second harmonic present in the load current can generate an ω frequency term, so they are likely to be small or not present at all. Further inspection of (4) shows that the next term is 2ω , given by the active and reactive current in the load. The attenuation obtained at this frequency is given by letting $s = j \cdot 2\pi \cdot (100 \text{ Hz})$ in (5) and taking into account the additional 1/2 factor in (4). This gives an attenuation of 0.014 or -37.1 dB. From this result it is reasonable to suppose a near 2% harmonic distortion in the output.

The sinusoidal PLL was adjusted in order to operate properly in the range of frequencies from 40 to 65 Hz, however, a larger frequency operating range is possible.

B. Simulations and Experiments with a Rectifier Load

Several computer simulations and experiments were run with a rectifier load in order to check the performance of the circuit. Fig. 4 shows the circuit implemented for the experiment.

Fig. 5 shows a simulation with a load current similar to that of a six-pulse rectifier. Trace (a) is the load current $i_L(t)$. Trace (b) is the calculated compensating current $i_F(t)$. Trace (c) is the estimated active current $i_p(t)$, which reaches a steady state after two and a half cycles. Finally, trace (d) is the line voltage reference $v_L(t)$.

Fig. 6 shows the experimental results obtained with the circuit shown in Fig. 4. The traces shown are the same as in Fig. 5, and the experiment was repeated for 40, 50, and 65 Hz without any adjustment (the circuit parameters used are the same as in Section III-A for the three frequencies). Again, it can be noted that the setup time is near two and a half cycles.

C. Simulations and Experiments with a Synchronous Motor

Fig. 7 shows the circuit implemented with a synchronous motor driving a constant mechanical load. The machine generates several harmonics due to its slots and the power factor can be adjusted by varying the excitation current.

With the machine driving a constant load in order to have a fixed active current, the excitation was adjusted until the power factor was near unity. Under these conditions, the compensating current $i_F(t)$ should correspond mainly to the induced harmonics since there is no reactive current. Then, the machine excitation was suddenly increased in order to have a reactive current step in the machine. After this, the estimated active current remains unchanged, as shown in the simulation of Fig. 8 and in the experiment of Fig. 9.

In Figs. 8 and 9, trace (a) is the machine current $i_L(t)$, trace (b) is the calculated compensating current $i_F(t)$, trace (c) is the calculated active current $i_p(t)$, and trace (d) is the reference line voltage. It should be noted that trace (c) remains constant in both the simulation and the experiment, and no significant perturbation is introduced by the reactive current step in the mains.

IV. CONCLUSION

A simple and effective method for calculating the current reference required by a shunt active power filter was presented. This method allows harmonic elimination and power factor correction in nonlinear loads.

It was experimentally verified that the proposed method requires no adjustment at all and it can tolerate circuit parameter variations. The circuit operated satisfactorily in the range of frequencies from 40 to 65 Hz without adjustments. However, a wider range can be obtained by appropriate parameter selection of the circuit components. These characteristics, along with its simplicity, demonstrate that this circuit is superior to traditional methods of evaluating the harmonic and reactive currents in a nonlinear load.

Simulations and experimental results showed that a transient response of two and a half cycles of the mains fundamental was achieved. In fact, this apparently slow transient response

can be advantageous to soften transient phenomena from the mains point of view.

This method also calculates the active current in the load, which can be further used to measure the active power in the load.

Finally, the ability to operate under varying frequencies makes this circuit useful for variable frequency power systems.

ACKNOWLEDGMENT

The authors would like to thank I. Moreno and D. Guzmán for their valuable help in the preparation of this work.

REFERENCES

- [1] W. M. Grady, M. J. Samotyj, and A. H. Noyola, "Survey of active power line conditioning methodologies," *IEEE Trans. Power Delivery*, vol. 5, pp. 1536-1542, July 1990.
- [2] J. Dixon, J. García, and L. Morán, "A control system for three phase active power filter, which simultaneously compensates power factor and unbalanced loads," in *Proc. IECON'93*, HI, Nov. 15-19, 1993, pp. 1083-1087.
- [3] L. Morán, P. Godoy, R. Wallace, and J. Dixon, "A new current control strategy for active power filters using three PWM voltage source inverters," in *IEEE PESC'93*, Seattle, WA, June 20-24, 1993.
- [4] H. Akagi, Y. Kanazawa, and A. Nabae, "Instantaneous reactive power compensators comprising switching devices without energy storage components," *IEEE Trans. Ind. Applicat.*, vol. IA-20, pp. 625-630, May/June 1984.
- [5] H. Akagi, A. Nabae, and S. Atoh, "Control strategy of active power filters using multiple-voltage source PWM converters," *IEEE Trans. Ind. Applicat.*, vol. IA-20, pp. 460-465, May/June 1984.
- [6] T. Furuhashi, S. Okuma, and Y. Uchikawa, "A study on the theory of instantaneous reactive power," *IEEE Trans. Ind. Electron.*, vol. IE-37, pp. 86-90, Feb. 1980.
- [7] R. Dorf, *Sistemas Modernos de Control*. Reading, MA: Addison-Wesley, 1989.
- [8] P. D. Ziogas, L. Morán, G. Joos, and D. Vicentini, "A refined PWM scheme for voltage and current source converters," in *Conf. Rec. IEEE Ind. Applicat. Soc. Annu. Mtg.*, 1990, pp. 977-983.



J. Sebastián Tepper received the B.Sc. degree in industrial engineering with a major in electricity from the Pontificia Universidad Católica de Chile, Santiago, Chile, in 1994. He is currently working toward the M.Sc. degree in industrial automation.

He has also been working as a Project Engineer at DESA, a company specializing in automatic control, development for industrial and military applications. His main areas of interest include active power filters, digital signal processing, and automatic control.



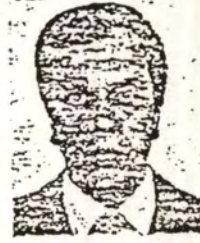
Juan W. Dixon (M'90-SM'95) was born in Santiago, Chile. He received the degree in electrical engineering from the University of Chile in 1977 and the M.Eng. and Ph.D. degrees in electrical engineering, both from McGill University, Montreal, Canada, in 1986 and 1988, respectively.

Since 1979, he has been working at the Catholic University of Chile, Santiago, Chile, where he is an Associate Professor in the Department of Electrical Engineering, in the areas of power electronics and electrical machines. His research interests have included electric traction, machine drives, frequency changers, high-power rectifiers, static voltage compensators, and active power filters.



Gustavo Venegas was born in Santiago, Chile. He received the Elec.Eng. and M.Sc. degrees at the Catholic University of Chile, Santiago, Chile, in 1995.

He is currently working at Pangué S.A., a Chilean utility company. His research interests are active power filters, electrical machines, power electronics, and power systems.



Luis Morán (S'79-M'81-SM'94) received the degree in electrical engineering from the University of Concepción, Concepción, Chile, in 1982, and the Ph.D. degree from Concordia University, Montreal, Canada, in 1990.

Since 1990 he has been at the Department of Electrical Engineering of the University of Concepción, where he is an Associate Professor. He is a Consultant for several industrial projects. His main areas of interests are in static var compensators, active power filters, ac drives, and power distribution systems.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Circuit Topologies for Single-Phase Voltage-Doubler Boost Rectifiers

John C. Salmon, *Member, IEEE*

Abstract—A new family of single-phase voltage-doubler PWM boost rectifiers is presented in this paper. By examining the switching states of several "standard" single-phase boost rectifier circuits, three characteristic PWM voltage switching patterns are identified: unipolar PWM; bipolar PWM and phase-adjusted unipolar PWM. From this analysis, an equivalent family of voltage-doubler rectifiers is derived. When high output voltages are required, voltage-doubler rectifiers are shown to be able to generate ac-line currents with the lowest current distortion. All circuits presented in this paper are examined using circuit simulators and experimental results.

I. INTRODUCTION

SINGLE-PHASE pulswidth-modulated (PWM) rectifiers have been the source of interest in the literature [1]–[10]. Tougher regulations on the harmonics generated by electronic equipment, together with lower costs of control circuits and power semiconductors, have made PWM boost rectifiers more attractive in recent years. This paper is concerned with voltage-doubler boost rectifier circuit topologies. These rectifiers are used to generate high per-unit output voltages while controlling the rectifier input current waveshape to achieve unity fundamental power factor (ufpf) current at a low distortion. Each circuit within the family of voltage-doubler rectifiers has a specific performance feature, such as high efficiency, low cost, and low current-distortion levels. Analysis of circuit functionality shows that voltage-doubler rectifiers can generate an output voltage twice as large as an equivalent "standard" boost rectifier with the same ac-line current distortion.

Voltage-doubler boost rectifiers have switching frequencies and current distortion levels that are lower than the equivalent "standard" rectifier producing the same output voltage and power flow. Since voltage-doublers have the same number of switches as their "standard" rectifier counterparts, there are no significant economic reasons for choosing one rectifier over its equivalent rectifier. The switches in the voltage-doubler circuits can, in some cases, be exposed to half the peak voltage stress that the switch in the equivalent "standard" rectifier would be exposed to. This can produce an increased reliability or, alternatively, devices can be chosen with lower voltage ratings.

II. CIRCUIT TOPOLOGIES

Several "standard" pwm boost rectifier topologies have been described in the literature in recent years (see Fig. 1 and references [1]–[10]). The 1-switch rectifier, as shown in Fig. 1(a), has one of the simplest circuit structures. The 2-switch H-bridge (see Fig. 1(c) and [4], [7]) performs the same switching action as the 1-switch rectifier but has the advantage of higher efficiencies. The 4-switch H-bridge rectifier [see Fig. 1(b) and (e)], can produce sinewave currents of a higher quality than the 1-switch rectifier. The bridge can be operated with unipolar or bipolar PWM switching patterns. The 2-switch asymmetrical half-bridge is a 2-switch alternative to the 4-switch H-bridge (see Fig. 1(d) and [9]–[10]). The 2-switch half-bridge voltage-doubler rectifier [see Fig. 2(b)] is a low-cost means of generating a high voltage output. This circuit can claim to have a high energy efficiency, only one semiconductor being in series with the current, but with a nonoptimal PWM switching pattern: bipolar PWM.

The voltage-doubler rectifiers shown in Fig 2(a), (c), (d), and (e), are described in detail in this paper. For comparison purposes, the voltage-doubler rectifiers are shown beside their equivalent "standard" boost rectifier.

III. PWM SWITCHING PATTERNS

This section, with reference to the voltage waveform denoted \bar{v}_u , describes the switching states and PWM switching patterns of the rectifiers shown in Fig. 1. The switching patterns are assumed to be generated by a hysteresis current controller. This controller is assumed to choose switching states that best reproduce the ideal "time-averaged" waveforms (see [10]). This is achieved by comparing the inductor current with a reference current template, the demand current i_D , using a hysteresis comparator. The switching states of the proposed voltage-doubler-circuits are examined and compared with the single-gain "standard" boost rectifiers.

A. Per-Unit System

The base quantities for the per-unit system are defined as follows:

$$\begin{aligned} V_{base} &= V_s & I_{base} &= V_s/(\omega L) \\ Z_{base} &= \omega L & f_{base} &= f_s \end{aligned} \quad (1)$$

The following list defines the circuit parameters used in this paper together with their per-unit symbols (per-unit values are identified with a "u" located above the symbol):

Manuscript received February 10, 1992; revised June 24, 1993. This work was supported by the National Science and Engineering Research Council of Canada.

The author is with the Department of Electrical Engineering, University of Alberta, Edmonton, Alberta, Canada T6G 2G7.

IEEE Log Number 9213633.

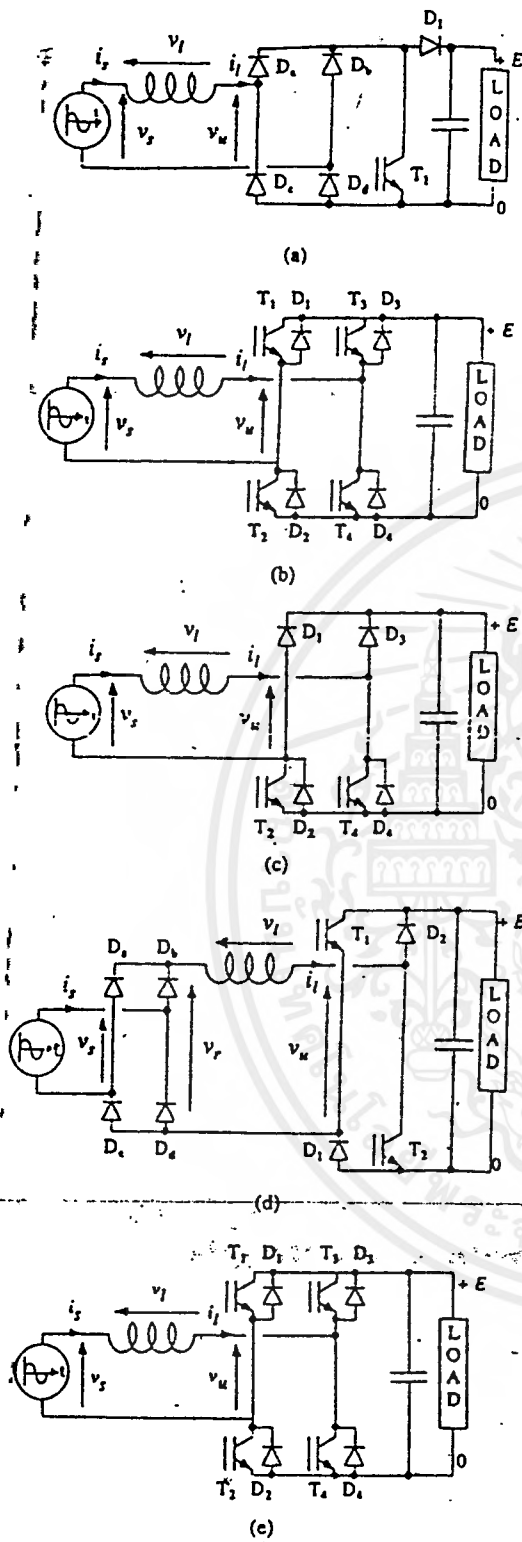


Fig. 1. "Standard" PWM boost rectifiers. (a) 1-switch; (b) 4-switch H-bridge with bipolar PWM; (c) 2-switch H-bridge; (d) 2-switch asymmetrical half-bridge; (e) 4-switch H-bridge with unipolar PWM.

v_u, \tilde{v}_u Voltage waveform used to shape the line current.
 V_S, \tilde{V}_s Source voltage.
 I_D, \tilde{I}_D RMS demand current.
 E, \tilde{E} Output dc voltage.
 L, \tilde{L} Rectifier inductance.
 $\Delta I, \tilde{\Delta I}$ Current hysteresis band.
 V_D, \tilde{V}_D Demand voltage magnitude for v_u .

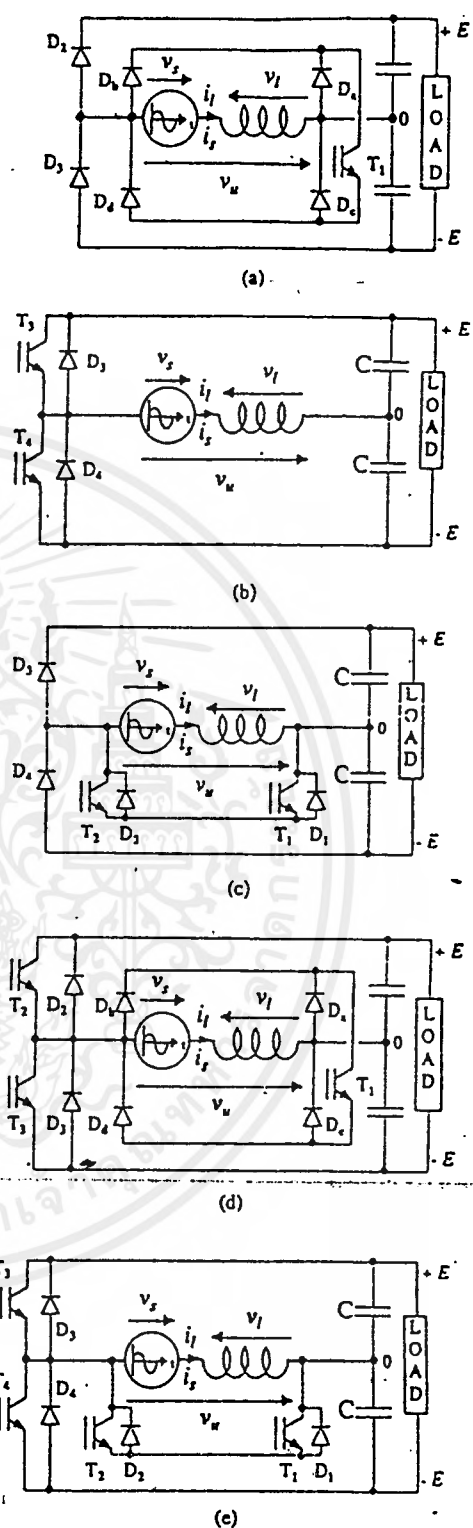


Fig. 2. Voltage-doubler PWM boost rectifiers. (a) 1-switch; (b) 2-switch half-bridge; (c) 2-switch; (d) 3-switch; (e) 4-switch.

I_S, \tilde{I}_s RMS ac-line current.
 f_S, \tilde{f}_s Supply frequency.
 This per-unit system places the per-unit output dc voltage \tilde{E} at 1.414 (or $\sqrt{2}$) when the output dc voltage E is equal in magnitude to the peak of the ac input voltage ($= \sqrt{2} V_s$). The rectifier output voltage is assumed in this paper to be ripple-free. The line current and demand current are scaled relative to the size of the rectifier inductor in the per-unit

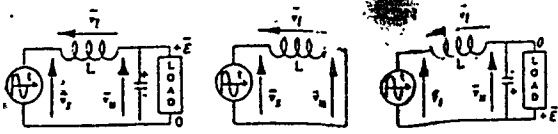


Fig. 3. Switching states for the 1-phase boost rectifier circuits during the positive half-cycle. (a) $|\bar{v}_l| = |\bar{v}_s| - \bar{E}$; (b) $|\bar{v}_l| = |\bar{v}_s|$, (c) $|\bar{v}_l| = |\bar{v}_s| + \bar{E}$.

system chosen. This is a useful per-unit system since the ac-line current distortion is dependent upon the size of the inductance. The demand current waveform \bar{i}_D is assumed to be a sinusoidal waveshape in phase with the line voltage. ΔI is the peak magnitude of the current hysteresis band. The demand current magnitude \bar{I}_D is an important parameter and it is used as the reference variable for monitoring the line current distortion. The rectifier controller may request a specific current magnitude \bar{I}_D , but the actual rms line current drawn, \bar{I}_S , may differ owing to current distortion.

B. Possible Rectifier Switching States

Any boost rectifier circuit uses an inductor in series with the ac source (Fig. 3). Since the rectifiers have an output capacitor with a voltage \bar{E} , three fundamental switching states exist for resultant inductor voltage \bar{v}_l (Fig. 3). The inductor voltage associated with each of these switching states can be used to classify the switching characteristics of each of the boost rectifiers.

$|\bar{v}_l| = |\bar{v}_s| - \bar{E}$: Since the output voltage is normally larger than the ac-line voltage, this switching state is used to decrease the magnitude of the ac-line current.

$|\bar{v}_l| = |\bar{v}_s|$: This switching state increases the absolute magnitude of the ac-line current. However, if the current reference template is increasing rapidly, such as at the beginning of each half-cycle of the mains ac voltage, this switching state can be used to reduce the magnitude of the ac-line current relative to the reference template.

$|\bar{v}_l| = |\bar{v}_s| + \bar{E}$: This switching state tends to increase the magnitude of the ac-line current at a much faster rate than would be obtained by using only the ac-line voltage \bar{v}_s . This switching state is useful at the beginning of each half-cycle of the mains voltage, where the current reference can be increasing rapidly.

C. "Standard Rectifier" Switching States

Table I lists the permissible switching states for each rectifier using the inductor voltage classification described above and shown in Fig. 3. The rectifier switching states are given for both half-cycles of the ac-mains voltage.

The 1-switch rectifier has the same switching states as the 2-switch H-bridge. This implies that the performance of these two rectifiers is identical in terms of current distortion. However, the 2-switch H-bridge has a higher power conversion efficiency owing to the lower number of devices in series with the current.

The 2-switch asymmetrical half-bridge has the same possible switching states as the 4-switch H-bridge. This implies that the performance of these two rectifiers can be made to be

TABLE I
SWITCHING STATES OF "STANDARD" BOOST RECTIFIERS

	\bar{v}_s	$ \bar{v}_l $	1-switch	2-switch H-bridge	4-switch H-bridge	2-switch asymmetrical half-bridge	2-switch half-bridge voltage doubler
positive cycle	$+\bar{E}$	$ \bar{v}_l = \bar{v}_s - \bar{E}$	D_u, D_d, T_1	D_2, D_7	D_2, D_7	D_u, D_d, D_1, D_2	D_d
	0	$ \bar{v}_l = \bar{v}_s $	D_u, D_d, T_1	T_4, D_2	T_4, D_7 or T_1, D_7	D_u, D_d, D_2, T_1	not possible
	$-\bar{E}$	$ \bar{v}_l = \bar{v}_s + \bar{E}$	not possible	not possible	T_4, T_1	D_u, D_d, T_1, T_2	T_1
negative cycle	$-\bar{E}$	$ \bar{v}_l = \bar{v}_s - \bar{E}$	D_u, D_d, D_1	D_1, D_4	D_1, D_4	D_u, D_d, D_1, D_2	D_7
	0	$ \bar{v}_l = \bar{v}_s $	D_u, D_d, T_1	T_2, D_4	T_2, D_4 or T_3, D_4	D_u, D_d, D_1, T_2	not possible
	$+\bar{E}$	$ \bar{v}_l = \bar{v}_s + \bar{E}$	not possible	not possible	T_2, T_3	D_u, D_d, T_1, T_2	T_4

identical in terms of the current distortion, e.g., they can both implement the same PWM control strategy. Note that when comparing the two rectifiers, the 2-switch asymmetrical half-bridge has a fewer number of switches and that the 4-switch H-bridge rectifier has a higher power conversion efficiency.

The 2-switch half-bridge voltage-doubler cannot generate a zero voltage loop for \bar{v}_u . This can be a disadvantage in terms of achieving low switching frequencies. However, the small number of devices in series with the current makes this rectifier very efficient.

D. Boost Rectifier PWM Waveforms

Using the voltage waveform \bar{v}_u , the PWM switching patterns of each of the rectifiers can be classified into three types:

Unipolar PWM: \bar{v}_u switches between $+\bar{E}$ and zero in the positive cycle of the ac supply, and between $-\bar{E}$ and zero in the negative cycle. Table I shows that both the 1-switch and 2-switch rectifiers generate this type of waveform. Distortion of the ac-line current is inevitable at the start of each cycle, since the PWM waveform is not capable of generating the desired value for \bar{v}_u .

Bipolar PWM: \bar{v}_u switches between $+\bar{E}$ and $-\bar{E}$ in both halves of the ac mains cycle. Table I shows that the 2-switch half-bridge voltage-doubler, the 4-switch H-bridge, and the 2-switch asymmetrical half-bridge can generate this type of waveform (see also [10]). This waveform permits negative and positive time-averaged values of \bar{v}_u in both half-cycles of the ac voltage and the desired ideal time-averaged waveform can be generated for ufof operation [10]. However, bipolar PWM is commonly associated with elevated switching frequencies and significant high-frequency current distortion.

Phase-Adjusted Unipolar PWM: \bar{v}_u switches between $+\bar{E}$ and 0 or $-\bar{E}$ and 0 in both half cycles of the ac voltage, depending upon whether the ideal time-averaged value for \bar{v}_u is negative or positive (see [10]). Table I shows that both the 4-switch H-bridge and the 2-switch asymmetrical half-bridge can generate this type of waveform. However, unlike bipolar PWM, the unipolar nature of the voltage waveform tends to lower device switching frequencies or, alternatively, to lower the current distortion.

IV. VOLTAGE-DOUBLER BOOST RECTIFIERS

This section describes the voltage-doubler circuit topologies and examines their operation with reference to simulated and experimental waveforms.

TABLE II
SWITCHING STATES OF VOLTAGE-DOUBLER BOOST RECTIFIERS

	v_a	\bar{v}_i	1-switch	2-switch	3-switch	4-switch
positive cycle	$+\bar{E}$	$ \bar{v}_i = \bar{v}_a - \bar{E}$	D_3	D_4	D_3	D_4
	0	$ \bar{v}_i = \bar{v}_a $	D_4, D_4, T_1	T_1, D_7	D_4, D_4, T_1	T_1, D_7
	$-\bar{E}$	$ \bar{v}_i = \bar{v}_a + \bar{E}$	not possible	not possible	T_2	T_3
negative cycle	$-\bar{E}$	$ \bar{v}_i = \bar{v}_a - \bar{E}$	D_2	D_3	D_2	D_3
	0	$ \bar{v}_i = \bar{v}_a $	D_4, D_4, T_1	T_2, D_1	D_4, D_4, T_1	T_2, D_1
	$+\bar{E}$	$ \bar{v}_i = \bar{v}_a + \bar{E}$	not possible	not possible	T_3	T_4
number of devices in series with the current	$ \bar{v}_i = \bar{v}_a - \bar{E}$		1	1	1	1
	$ \bar{v}_i = \bar{v}_a $		3	2	3	2
	$ \bar{v}_i = \bar{v}_a + \bar{E}$		not possible	not possible	1	1

A. Circuit Topologies

The switching actions of existing "standard" PWM rectifiers can be duplicated in voltage-doubler rectifier topologies. Figs. 1 and 2 are drawn to place equivalent rectifier circuits beside each other. Table II lists the switching states of the remaining voltage-doubler circuits and can be compared with the switching states in Table I.

1-Switch: This is a low-cost rectifier [see Fig. 2(a)], suitable for operation at low per-unit current magnitudes. A low switch count is obtained at the cost of a poor power conversion efficiency.

2-Switch Half-Bridge: This is a relatively low-cost rectifier [see Fig. 2(b)], suitable for operation at high per-unit current magnitudes. A low switch count is obtained at a much higher power conversion efficiency than the 1-switch rectifier. However, the rectifier uses high switching frequencies for any given current distortion level.

2-Switch: This is a relatively low-cost rectifier [see Fig. 2(c)], suitable for operation at low per-unit current magnitudes. A low switch count is obtained at a higher power conversion efficiency than the single-switch rectifier.

3-Switch: This is a high-performance rectifier with low input current distortion. A high power factor is possible at high per-unit current magnitudes. A poor rectifier efficiency is obtained. This circuit has one more switch than the "standard" rectifier equivalent circuit.

4-Switch: This is a high-performance rectifier with low input current distortion. A high power factor is possible at high per-unit current magnitudes. This rectifier has a relatively high switch component count.

Voltage-doubler rectifiers permit the generation of a large output dc voltage with the advantage of having an input performance of the equivalent "standard" rectifier operating at half the output voltage. Voltage-doublers have switching frequencies and current distortion levels that are lower than the equivalent "standard" rectifier producing the same output voltage and power flow. Since voltage-doublers have the same number of switches as their "standard" rectifier counterparts, there are no significant economic reasons for choosing one rectifier over its equivalent rectifier. However, devices in the voltage-doubler can, in some cases, be exposed to half the peak voltage stress applied to the switch that the switches in the "standard" rectifier would be exposed to. This can mean an increased reliability or, alternatively, devices can be chosen with lower voltage ratings.

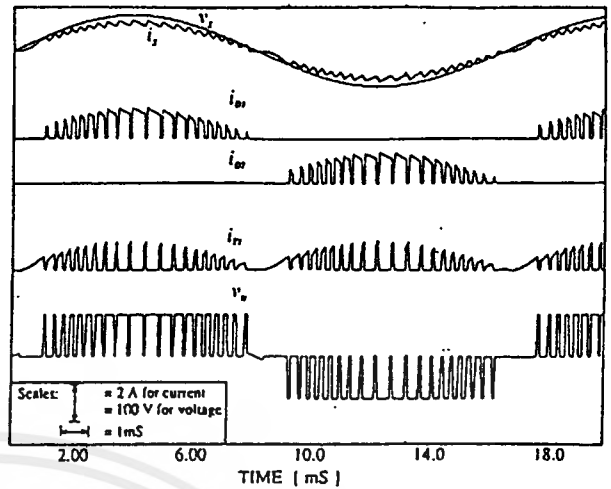


Fig. 4. 1-switch voltage-doubler simulated waveforms.

The following sections in this paper examine the switching patterns of the voltage-doublers in greater detail. For this purpose, reference is made to waveforms obtained from practical experiments and from circuit simulators. Reference is also made to waveforms obtained from the "standard" boost rectifiers. Distortion analysis of the ac-line current is used to illustrate performances of different circuit operations.

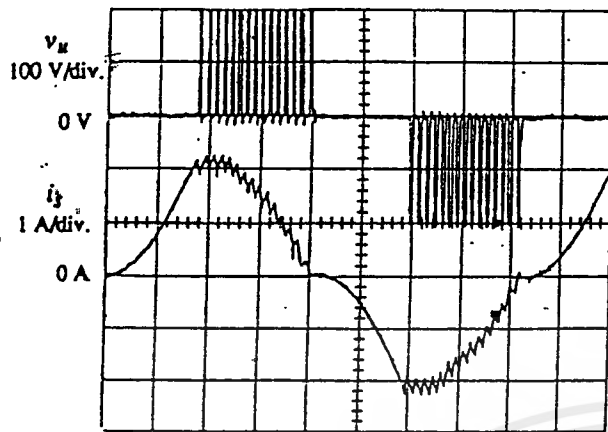
B. 1-Switch Voltage-Doubler

The results of a circuit simulator, shown in Fig. 4, illustrates the functional operation of this rectifier. A low per-unit demand current was chosen for these waveforms.

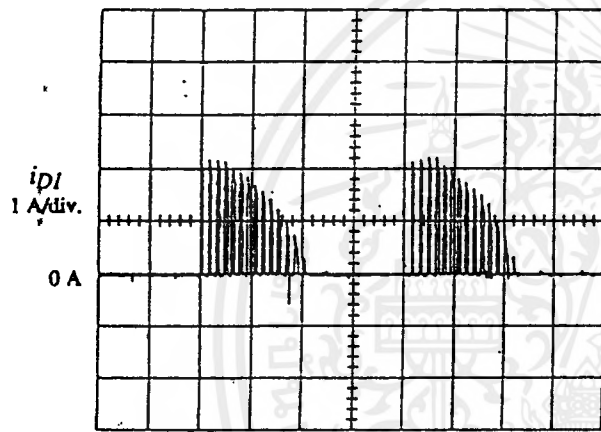
The waveform for v_a illustrates that this rectifier produces unipolar PWM waveforms: unipolar PWM waveforms can result in current waveforms with a low distortion. However, the line current i_s can be highly distorted at the beginning of each half-cycle. This is caused by the fact that the rectifier cannot produce the switching state: $|\bar{v}_i| = |\bar{v}_a| + \bar{E}$. Fig. 4 also shows the currents i_{D2} and i_{D3} . These waveforms illustrate that energy is passed to the upper and lower capacitors every alternate half-cycle [see Fig. 2(a)]. This is very characteristic of voltage-doubler rectifiers.

Figs. 5 and 6 show experimental waveforms that compare the operation of the "standard" 1-switch rectifier with the voltage-doubler equivalent circuit. A large per-unit current was chosen, $\bar{I}_D \approx 0.75$, and each rectifier was made to operate with the same input and output voltages and power level. The same per-unit hysteresis band was also used in both tests. The figures show the rectifiers generating the same output voltage and drawing the same line current with an identical peak-to-peak current ripple. However, the "standard" rectifier has a higher switching frequency than the voltage-doubler: Examination of the waveforms show that the switching frequency is approximately double. Note also that the voltage doubler exposes the switch to half the peak voltage stress that the switch in the "standard" rectifier experiences.

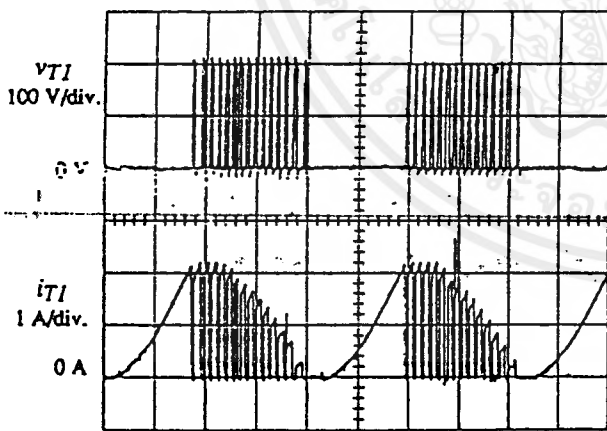
One could also conclude that if the rectifiers were operated with the same switching frequency with a small per-unit current demand, then the voltage-doubler would produce ac-line currents with a lower high-frequency current distortion than that of the "standard" rectifier.



(a)

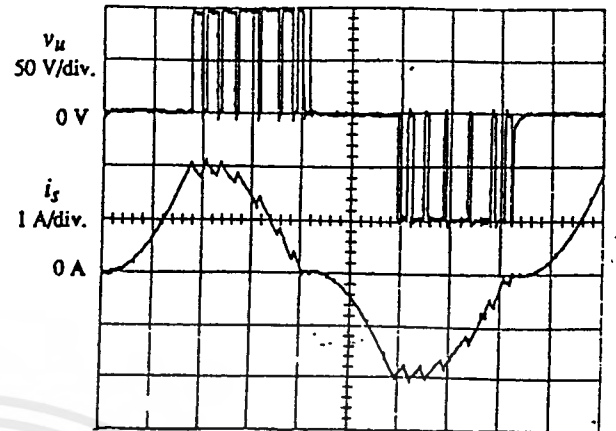


(b)

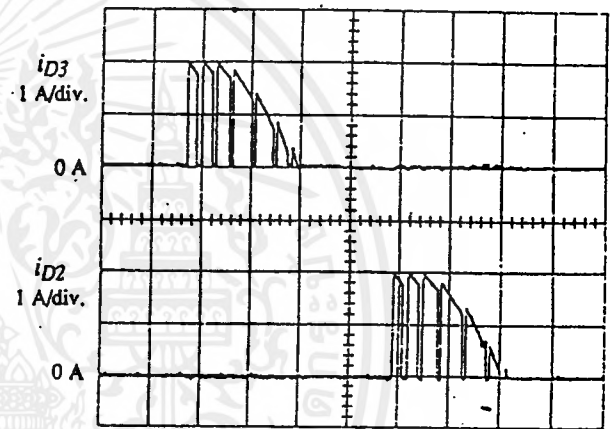


(c)

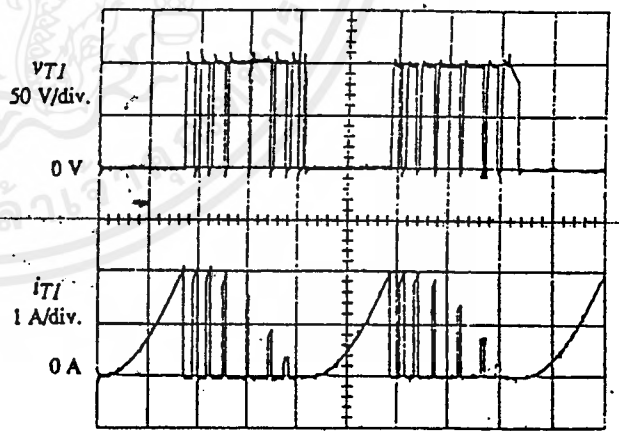
Fig. 3. 1-switch standard rectifier experimental waveforms (time scale: 2 ms/div). $V_S = 50$ V, $E = 200$ V. (a) v_u, i_s ; (b) i_{D1} ; (c) i_{T1}, v_{T1} .



(a)



(b)



(c)

Fig. 6. 1-switch voltage-doubler experimental waveforms: $V_S = 50$ V, $E = 100$ V (time scale: 2 ms/div). (a) v_u, i_s ; (b) i_{D3}, i_{D2} ; (c) i_{T1}, v_{T1} .

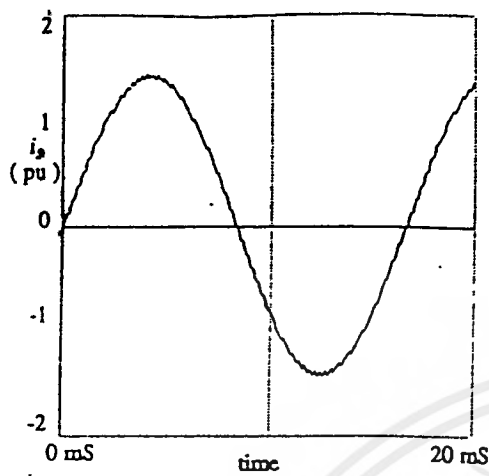
C. 2-Switch Half-Bridge Voltage-Doubler

This circuit [see Fig. 2(b)], has been described in the literature and the discussion presented here concentrates on assessing and comparing the performance of the circuit with rectifiers that produced phase-adjusted unipolar PWM, such as the 4-switch standard H-bridge and the 4-switch voltage-doubler [see Fig. 1(e) and 2(e), respectively].

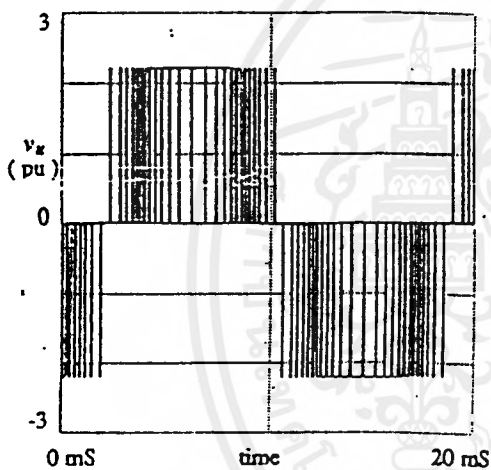
Figs. 7 and 8 show the results of spice circuit simulations. The per-unit output voltage was chosen to be 2.2 and the per-unit demand current was chosen to be 1.0 with a per-unit peak

current hysteresis band of 0.025. The waveforms shown are the per-unit line current \bar{i}_s and per-unit rectifier voltage \bar{v}_u for the standard 4-switch H-bridge and the 2-switch half-bridge voltage-doubler rectifiers, respectively. The voltage waveform of the standard 4-switch is a phase-adjusted unipolar PWM waveform, whereas the 2-switch half-bridge voltage-doubler uses a bipolar PWM waveform.

The current distortion of the ac-line currents were obtained taking harmonics up to 190 (= 11.4 kHz). The current distortion of the 2-switch voltage-doubler was measured at 1.94%

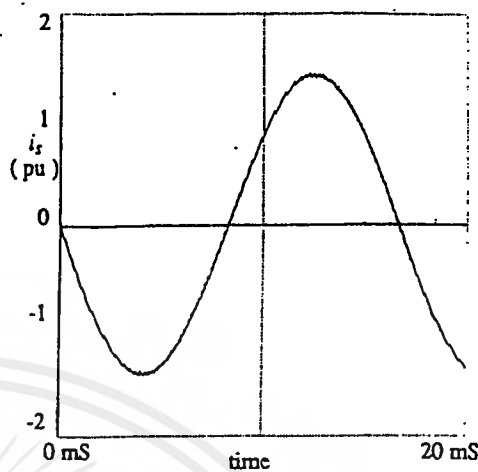


(a)

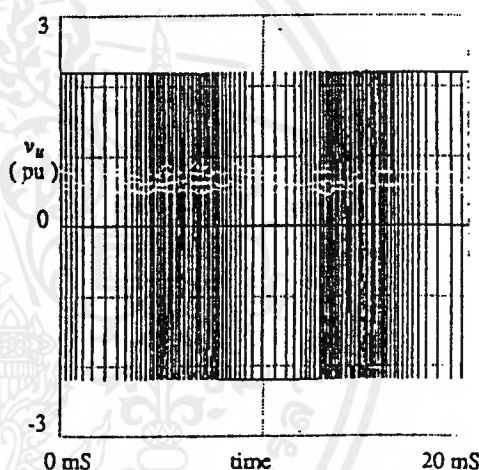


(b)

Fig. 7. Phase-adjusted unipolar PWM. $E = 2.2$ p.u., $I_D = 1$ p.u. (a) Line currents— i_s ; (b) rectifier input voltage— v_u .



(a)



(b)

Fig. 8. Bipolar PWM. $E = 2.2$ p.u., $I_D = 1$ p.u. (a) Line current— i_s ; (b) rectifier input voltage— v_u .

and the 4-switch H-bridge was measured at 2.1%. However, the switching frequency of the 2-switch voltage-doubler is much higher than the 4-switch H-bridge. The converse is also true; with the same switching frequency, the 2-switch voltage-doubler produces a larger high-frequency current distortion. These observations are caused by the differences between the performance of unipolar PWM voltage waveforms and bipolar voltage waveforms.

The main advantage of the 2-switch voltage-doubler is its low component count and the small number of devices in series with the current (one).

D. 2-Switch Voltage-Doubler

The results of a circuit simulator, shown in Fig. 9, illustrate the functional operation of this rectifier. A low per-unit demand current was chosen for these waveforms.

The waveform for v_u illustrates that this rectifier produces unipolar PWM waveforms; Unipolar PWM waveforms result in current waveforms with a low distortion. However, the line current i_s is distorted at the beginning of each half-cycle. This is caused by the fact that the rectifier cannot produce the switching state $|\bar{v}_1| = |\bar{v}_2| + \bar{E}$. Fig. 9 also shows the currents i_{D1} and i_{D2} . These waveforms illustrate that energy is passed

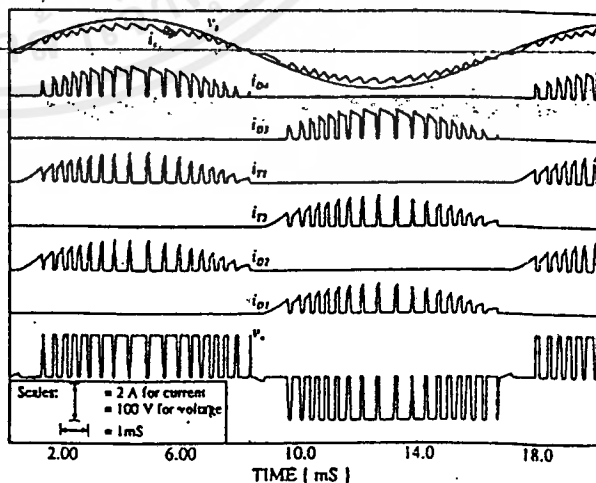
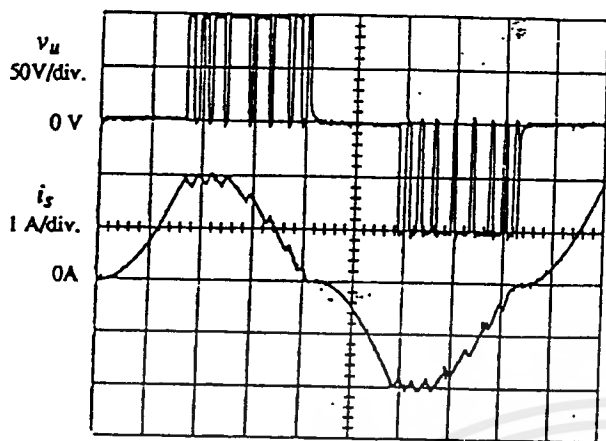


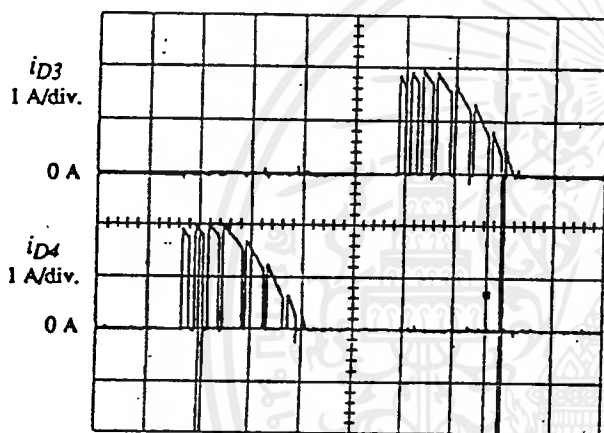
Fig. 9. 2-switch voltage-doubler simulated waveforms.

to the upper and lower capacitors every alternate half-cycle [see Fig. 2(c)]. This is very characteristic of voltage-doubler rectifiers.

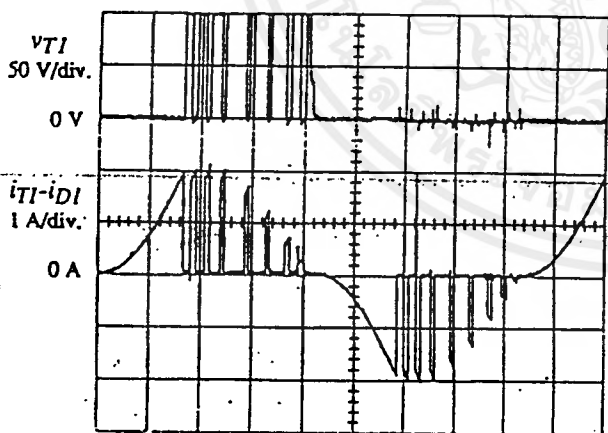
Fig. 10 shows experimental waveforms where a large per-unit current was chosen, $\bar{I}_D \approx 0.75$, with input and output voltages: $E = 100$ V and $V_S = 50$ V. These settings are identical to the ones used for the 1-switch voltage-doubler



(a)



(b)



(c)

Fig. 10. 2-switch voltage-doubler experimental waveforms: $V_S = 50$ V, $E = 100$ V (time scale: 2 ms/div). (a) v_u, i_s ; (b) i_{D4}, i_{D3} ; (c) $i_{T1} - i_{D1}, v_{T1}$.

waveforms shown in Fig. 6. Comparisons of the waveforms shown in Fig. 6 and those in Fig. 10 reveal that the ac-line current and rectifier voltage v_u are almost identical. As a result, the operation of these two rectifiers can be assumed to be very similar.

The magnitude of the voltage waveform v_{T1} in Fig. 10 can be compared with the switch voltage waveform of the "standard" 1-switch rectifier in Fig. 5. The 2-switch voltage-doubler, as well as the 1-switch voltage doubler, exposes the switches to lower voltage stresses than the equivalent

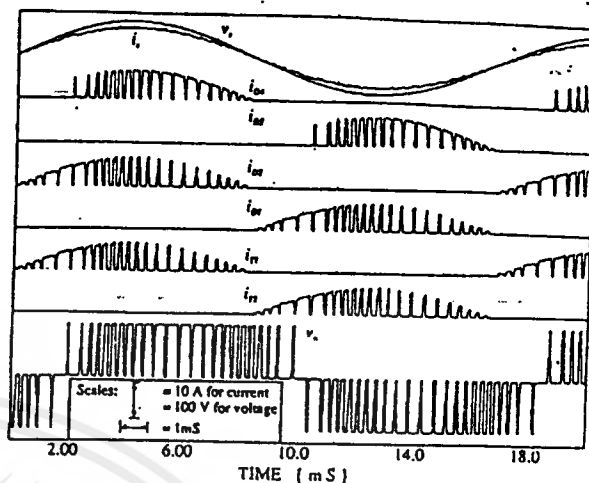


Fig. 11. 4-switch voltage-doubler simulated waveforms.

"standard" rectifier. This fact can be used to increase the reliability of the circuit or to use switches with lower voltage ratings.

The 1-switch voltage-doubler has only one switch as compare to the 2-switch voltage-doubler. This could give the former circuit a cost advantage. The main advantage of the 2-switch circuit is the lower number of devices in series with the current (see Table II). This can allow the circuit to have a higher power conversion efficiency. An additional advantage of the 2-switch circuit could be the smaller overall number of semiconductor devices. This could make the circuit smaller with a smaller heatsink. This could result in a smaller size and weight, and possibly a lower cost.

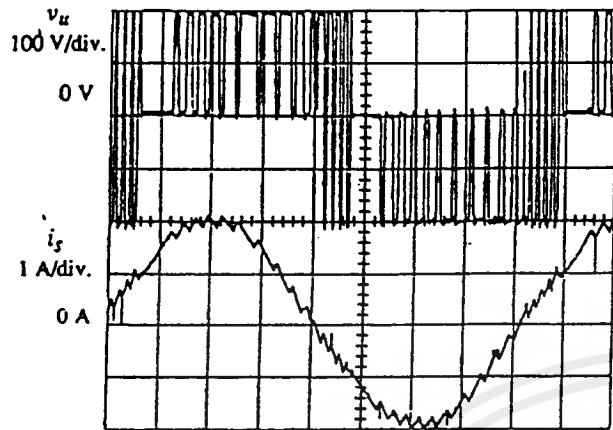
E. 4-Switch Voltage-Doubler

The results of a circuit simulator, shown in Fig. 11, illustrate the functional operation of this rectifier. A large per-unit demand current was chosen for these waveforms.

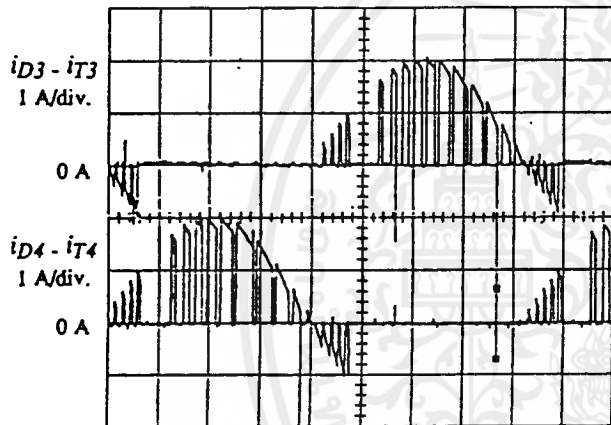
The waveform for v_u illustrates that this rectifier can produce phase-adjusted unipolar PWM waveforms. The line current i_s never deviates from the hysteresis current bounds and has a low current distortion. The i_{D4} and i_{D3} current waveforms are typical of voltage-doubler rectifiers.

Figs. 12 and 13 show experimental waveforms that compare the operation of the rectifier using bipolar switching and unipolar switching at the beginning of each half-cycle. A large per-unit current was chosen, $\bar{I}_D \approx 0.75$, and each rectifier was made to operate with the same input and output voltages. The same per-unit hysteresis band was also used in both tests. Thus, the figures show the rectifier generating the same output voltage and drawing the same line current with an identical current ripple magnitude.

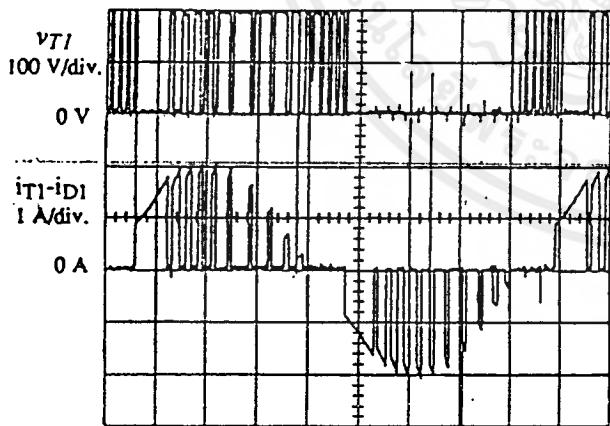
Applying bipolar switching at the beginning of each cycle is the simpler and more reliable switching strategy. Adopting unipolar PWM in this region requires turning on either T_3 or T_4 to increase the current, and turning on either T_1 or T_2 to generate the zero voltage and so decrease the current relative to the current demand. This action requires significant overlaps when turning the devices on and off.



(a)



(b)



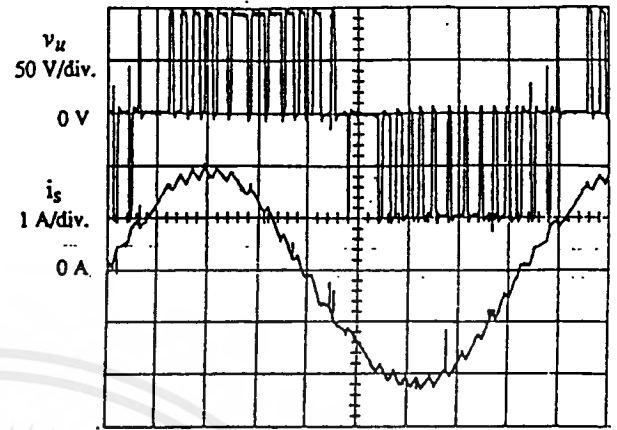
(c)

Fig. 12. 4-switch rectifier with bipolar PWM at beginning of each half-cycle: $V_S = 50$ V, $2^*E = 200$ V (time scale: 2 ms/div). (a) i_s and v_u ; (b) $i_{D3} - i_{T3}$ and $i_{D4} - i_{T4}$; (c) v_{T1} , $i_{T1} - i_{D1}$.

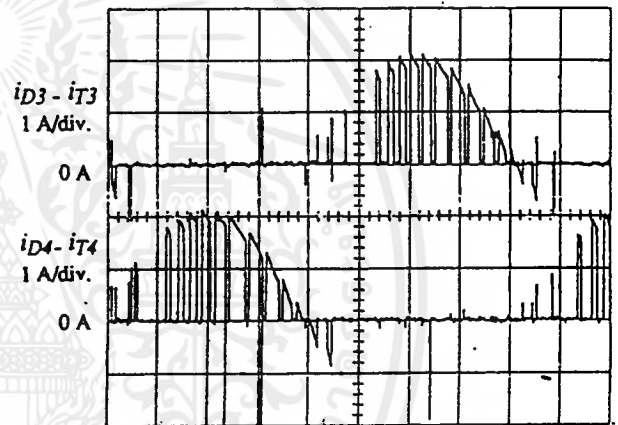
Unipolar switching in the first portion of each cycle, tends to produce a lower switching frequency or a lower current ripple.

F. 3-Switch Voltage-Doubler

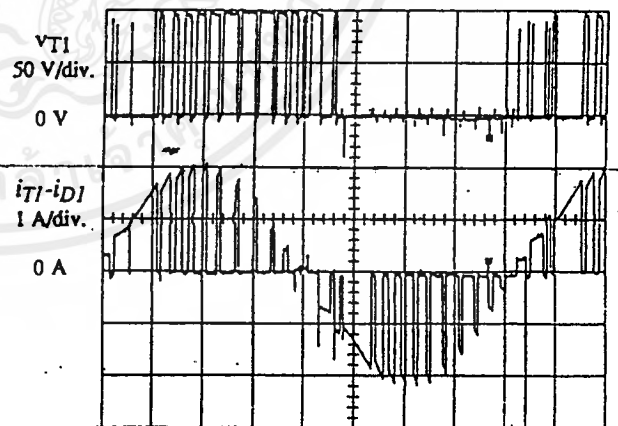
The results from a circuit simulator, shown in Fig. 14, illustrate the functional operation of this rectifier using a high per-unit demand current. The waveforms show that this circuit can generate phase-adjusted PWM waveforms for producing ac-line currents with low distortion. The action of this rectifier



(a)



(b)



(c)

Fig. 13. Experimental waveforms for 4-switch voltage-doubler with phase-adjusted unipolar PWM: $V_S = 50$ V, $2^*E = 200$ V (time scale: 2 ms/div). (a) i_s and v_u ; (b) $i_{D3} - i_{T3}$ and $i_{D4} - i_{T4}$; (c) v_{T1} , $i_{T1} - i_{D1}$.

of this circuit is its lower efficiency given the larger number of devices in series with the current. The circuit's advantage, relative to the 4-switch circuit, is its use of one less switch.

V. CONCLUSION

The results from circuit simulators were used to confirm the circuit functionality of several new voltage-doubler rectifier circuit topologies. The family of rectifiers described represents an alternative to the family of "standard" PWM boost rectifiers. The

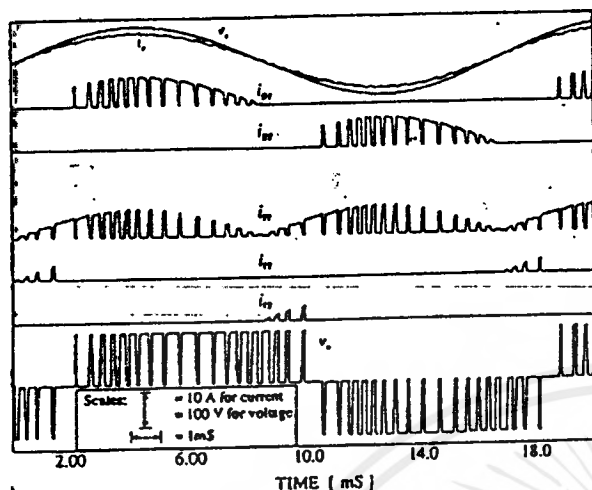


Fig. 14. 3-switch voltage-doubler simulated waveforms.

tifiers and the voltage-doubler rectifiers with reference to the circuit operation and the ac-supply current distortion. The new family of circuits is shown to be capable of producing unipolar, bipolar, and phase-adjusted unipolar voltage PWM patterns identical to the standard boost rectifier circuit topologies. The circuit family represents circuit alternatives based upon the number of switches used in the rectifier. A small number of switches can be used for low-cost, but poor-quality ac currents are generated if high per-unit current magnitudes are used. Alternatively, four switches can be used to generate high quality waveforms.

ACKNOWLEDGMENT

The author wishes to thank the University of Alberta for providing facilities used in this work. Particular recognition is

given to A. Huijzinga for his patience and help in obtaining the experimental results used in this paper.

REFERENCES

- [1] M. F. Schlecht and B. A. Miwa, "Active power factor correction for switching power supplies," *IEEE Trans on P.E.*, vol. 2, no. 4, pp. 273-281, Oct. 1987.
- [2] M. Kazerani, P. D. Ziogas, and G. Joos, "A novel active current waveshaping technique for solid-state input power factor conditioners," *IEEE Trans. on I.E.*, vol. 38, no. 1, pp. 72-78, Feb. 1991.
- [3] A. R. Prasad, P. D. Ziogas, and S. Manias, "A novel passive waveshaping method for single-phase diode rectifiers," *IEEE Trans. on I.E.*, vol. 37, no. 6, Dec. 1990.
- [4] R. Itoh and K. Ishizaka, "Single-phase sinusoidal converter using MOSFETS," *Proc. Inst. Elec. Eng.*, vol. 136, Part B, no. 5, pp. 521-530, Sept. 1989, pp. 237-242.
- [5] P. T. Krein, J. Bentsman, R. M. Bass, and B. L. Lesieutre, "On the use of averaging for the analysis of power electronic systems," *IEEE Trans. on P.E.*, vol. 5, no. 2, pp. 182-190, Apr. 1990.
- [6] A. W. Green and J. T. Boys, "Hysteresis current-forced three-phase voltage-sourced reversible rectifier," *Proc. Inst. Elec. Eng.*, vol. 136, Part B, no. 3, pp. 113-120, May 1989.
- [7] A. W. Green and J. T. Boys, "Current forced single-phase reversible rectifier," *Proc. Inst. Elec. Eng.*, vol. 136, Part B, no. 5, pp. 205-212, Sept. 1989.
- [8] L. Borle and J. C. Salmon, "A single-phase unity power factor soft switching resonant tank boost rectifier," *IEEE IAS Annual Meeting*, pp. 904-910, Oct. 1991.
- [9] J. C. Salmon, "Performance of a single-phase pwm boost rectifier using hysteresis current control," *European Power Electronics Conf.*, pp. 4-384-4-389, Sept. 1991.
- [10] J. C. Salmon, "Techniques for minimizing the input current distortion of the current-controlled single-phase boost rectifier," in *Conf. Proc., IEEE APEC 92*, 1992, pp. 368-375.

John C. Salmon (M'86) for a photograph and biography, see this issue, p. 520.

A High-Performance Single-Phase Rectifier with Input Power Factor Correction

Roberto Martinez, *Member, IEEE*, and Prasad N. Enjeti, *Senior Member, IEEE*

Abstract—In this paper, a high-performance single-phase ac-to-dc rectifier with input power factor correction is proposed. The proposed approach has many advantages, including fewer semiconductor components, simplified control, and high-performance features, and satisfies IEC 555 harmonic current standards. Simulation and experimental results obtained on a laboratory prototype are discussed. A hybrid power module of the proposed approach is also shown.

I. INTRODUCTION

MANY conventional switching power supplies in data processing equipment and low power motor drive systems operate by rectifying the input ac line voltage and filtering it with large electrolytic capacitors. This process involves both nonlinear and storage elements and results in undesirable side effects such as the generation of distorted input current waveform rich in harmonics. The resulting input power factor is also poor (0.6 or less). Further, the input current has the shape of narrow pulses, which in turn increases its rms. value. Buildings with large number of computers and data processing equipment also experience large neutral currents rich in third (180 Hz) harmonic currents [9]. The reduction in input current harmonics and improved power factor operation of motor drive systems and switching power supplies is important from the energy saving point of view and also to satisfy the forthcoming harmonic standards such as IEC-555. The present IEC 555 regulations allow a third harmonic level of 2.3 A maximum for power levels above 200 W. These limits are further expected to go down with future revisions. The expected new limit is 3.6 mA/W or 1.08 A maximum for the third harmonic with much lower limits for higher harmonic components. Several switching regulator topologies are suitable for power factor improvement and harmonic current reduction. The most popular among them is the boost topology in Fig. 1. Several dedicated power factor controller integrated circuits (IC's), such as Microlinear's ML4812 [8] and Unitrode UC2854 [9], are currently available. Despite the improved performance of the existing boost topology shown in Fig. 1, there are several disadvantages associated with this approach.

- 1) The required switching frequency of the boost switch is high. This in turn increases the switching losses and lowers the efficiency.

Manuscript received April 26, 1993; revised September 5, 1995.
The authors are with the Power Electronics Laboratory, Department of Electrical Engineering, Texas A&M University, College Station, TX 77843-3128 USA.

Publisher Item Identifier S 0885-8993(96)01928-X.

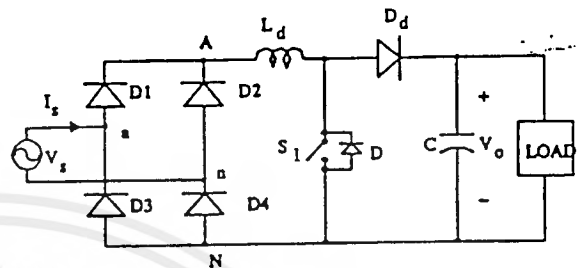


Fig. 1. Conventional boost-type rectifier with input power factor correction.

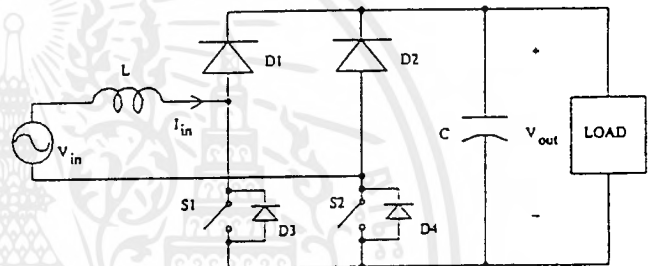


Fig. 2. Proposed single-phase rectifier with input power factor correction.

- 2) The diode D_d is in the series path of the power flow and contributes to voltage drop, increased power loss, and reduced reliability (see Fig. 1).
- 3) Special design of the dc-side inductor is necessary to carry dc current as well as high frequency ripple current.
- 4) At any given instant, three semiconductor device drops exist in the power flow path.

In response to these concerns, this paper proposes and investigates an alternative power factor correction and harmonic current reduction topology for switching power converters and motor drive systems fed from single-phase ac mains. Analysis and design of the proposed approach, along with experimental results, are discussed. An integrated power module of the proposed topology is also shown.

II. PROPOSED POWER FACTOR CORRECTION TOPOLOGY

Fig. 2 illustrates the proposed single-phase power factor correction approach. In this approach, series diode D_d in the boost topology has been eliminated. Another notable change is that the dc-side inductor is no longer necessary, and instead an ac-side inductor is required. The advantages of the proposed approach are as follows:

- 1) Improved characteristics in terms of high input power factor and sinusoidal shape of the input current (see Figs. 7 and 9).

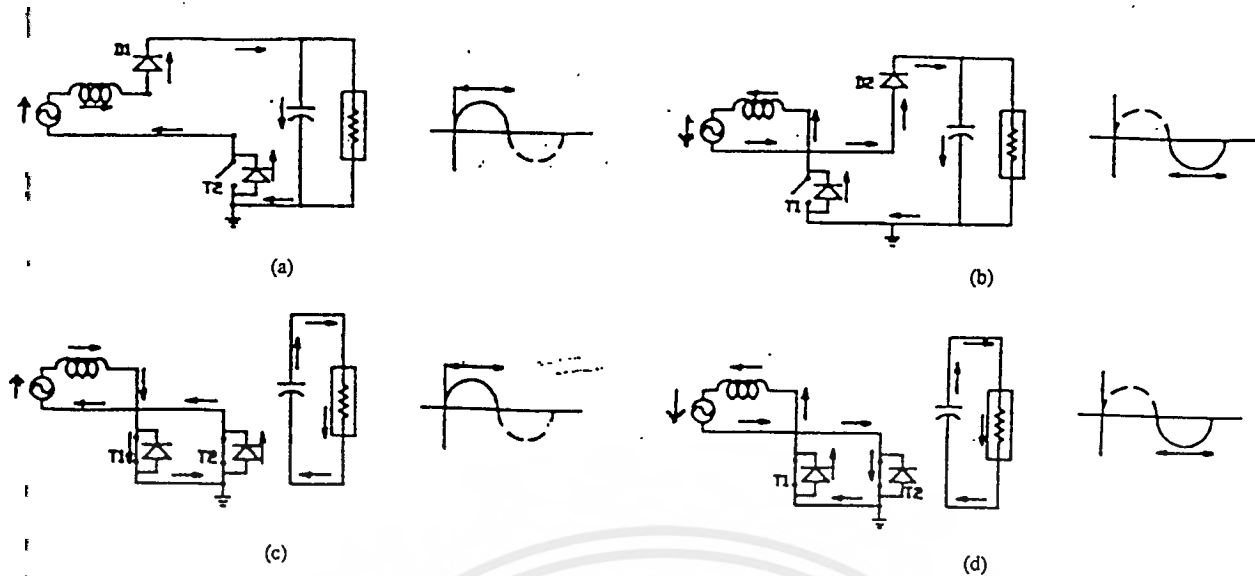


Fig. 3. Modes of operation. (a) Mode 1. (b) Mode 2. (c) Mode 3. (d) Mode 4.

- 2) At any given instant, only two semiconductor device drops exist in the power flow path.
- 3) The rms current rating of the boost switches S_1 and S_2 is low.
- 4) The location of the boost inductor L on the ac side contributes to reductions in EMI interference.
- 5) The gate drives for switches S_1 and S_2 are referenced to the same ground.

Fig. 3 illustrates the various modes of operation for the proposed approach. Mode 1 in Fig. 3(a) occurs when the input ac voltage is positive and the switches are open (off). Current flows through diode D_1 , through the capacitor and load, and back through the antiparallel diode of T_2 . Fig. 3(b) shows Mode 2, which occurs when the input ac voltage is positive and the switches are closed (on). Input current flows through switch T_1 and back through the antiparallel diode of T_2 , thus providing a path for the input current. At the same time, the bulk capacitor discharges and supplies current to the load. Mode 3 in Fig. 3(c) occurs when the input ac voltage is negative and the switches are open (off). Current flows through diode D_2 , through the capacitor and load, and back through the antiparallel diode of T_1 . Fig. 3(d) shows Mode 4, which occurs when the input ac voltage is negative and the switches are closed (on). Input current flows through switch T_2 and back through the antiparallel diode of T_1 , thus providing a path for the input current. At the same time, the dc capacitor discharges and supplies current to the load.

III. PSPICE SIMULATION

Fig. 4 shows the schematic of the circuit used to simulate on PSPICE software. Suitable gating signals are generated to the MOSFET switches by comparing a high frequency triangular carrier with a rectified sine wave of line frequency [see Fig. 5-(a) and (b)]. The component values employed in simulation are given in Section IV. Fig. 5(c) shows the resulting input current, and Fig. 5(d) shows the input voltage and the output dc voltage. Fig. 5(e) illustrates the frequency spectrum of the

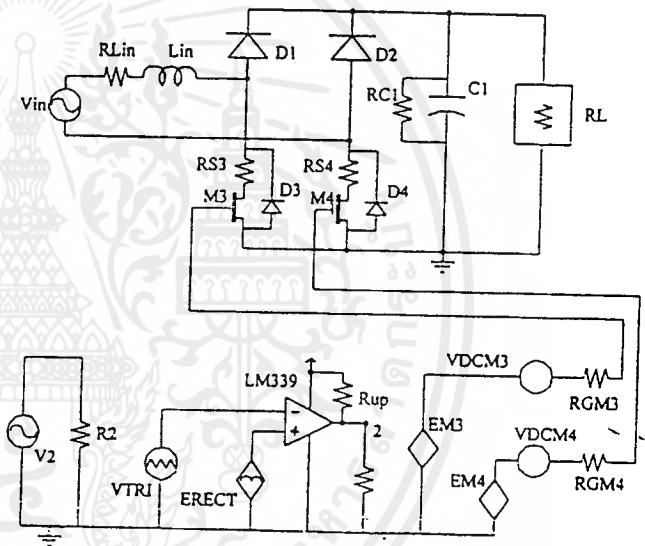


Fig. 4. Circuit schematic used for PSPICE simulation.

input current. The simulation results demonstrate near unity input power factor and near sinusoidal input current shape.

IV. DESIGN EXAMPLE

Fig. 6 shows the proposed rectifier circuit, designed for a 1.5 kW load specification from a 120 V_{rms} single-phase source. The output voltage of 200 V_{dc} requires minimal boosting. Using per-unit values to simplify calculations we get

$$V_{base} = 120 \text{ V} = 1 \text{ pu} \quad P_{base} = 1.5 \text{ kW} = 1 \text{ pu.}$$

Assuming zero switching losses, $P_{in} \approx P_{out} = 1.0 \text{ pu}$. This yields

$$I_{base} = \frac{P_{base}}{V_{base}} = \frac{1.5 \text{ kW}}{120 \text{ V}} = 12.5 \text{ A} \quad (1)$$

$$Z_{base} = \frac{V_{base}}{I_{base}} = \frac{120 \text{ V}}{12.5 \text{ A}} = 9.6 \Omega \quad (2)$$

$$V_{out}(\text{pu}) = \frac{200 \text{ V}}{120 \text{ V}} = 16.7 \text{ pu} \quad (3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

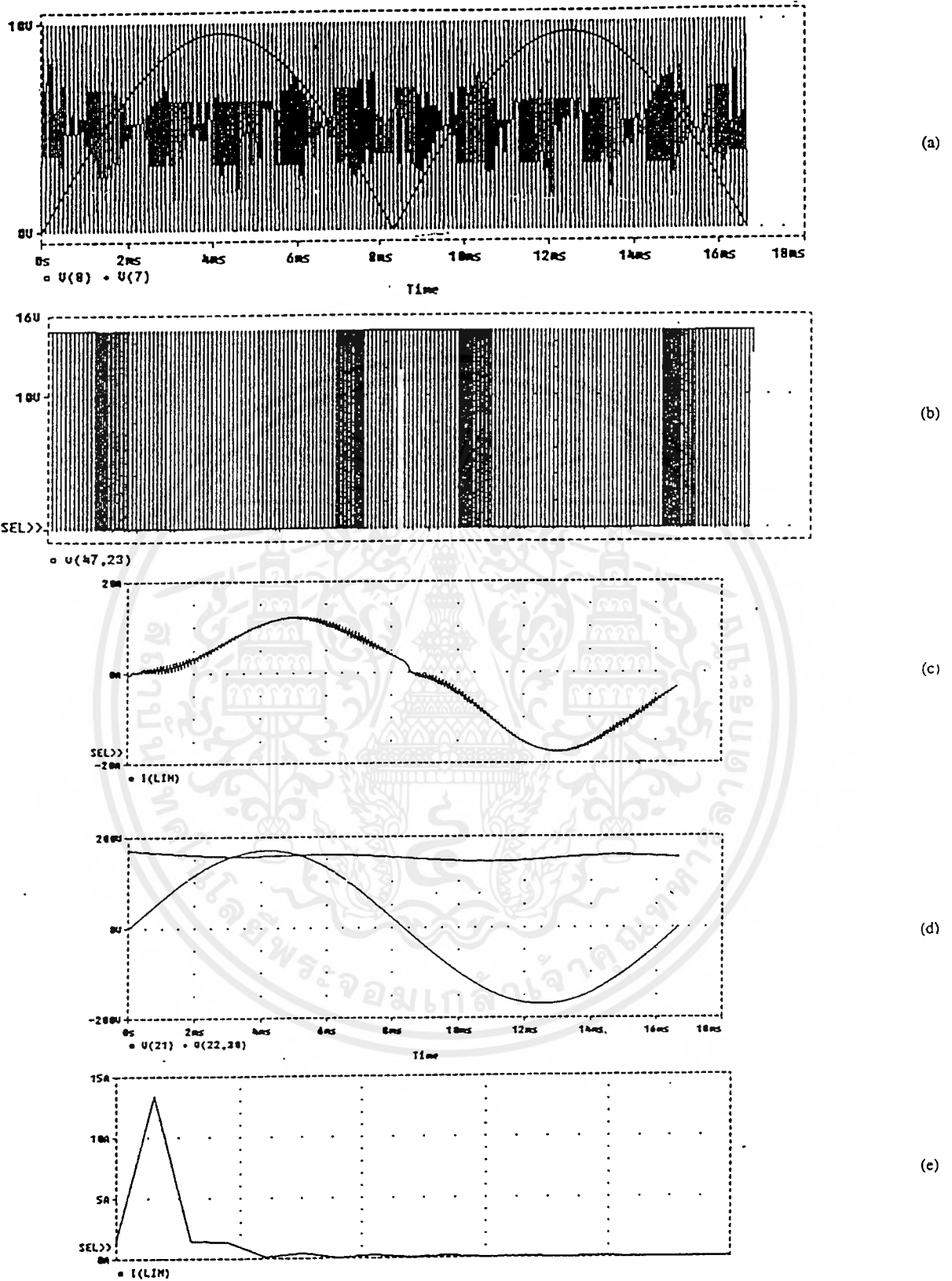


Fig. 5. PSPICE simulation results. (a) Comparison of the rectified sine wave and the triangular carrier. (b) PWM gating signals for the switches. (c) Input current. (d) Input voltage and output (dc) voltage. (e) Frequency spectrum of the input current.

$$I_{out} = \frac{P_{base}}{V_{out}} = \frac{1500}{200} = 7.5 \text{ A.}$$

(4) The bulk output filter capacitor may be determined by setting the output ripple constraint. By allowing a 5% output voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการวิจัยเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

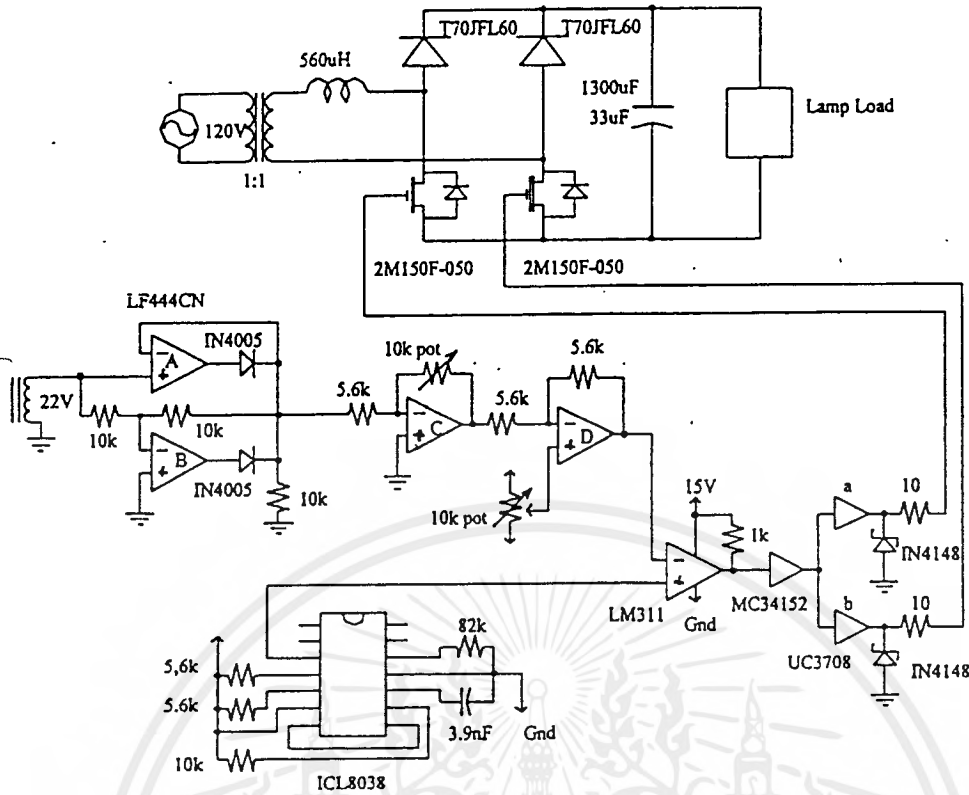


Fig. 6. Prototype circuit design used.

ripple and considering the ripple frequency to be twice the line frequency, we get.

$$V_{\text{ripple}} = (0.05)V_{\text{out}}(\text{pu}) = (0.05)(1.67) = 0.083 \quad (5)$$

$$\Rightarrow V_{\text{ripple}} = 0.083 * 120 = 10 \text{ V} \quad (6)$$

$$C = \frac{I_2}{n\omega\Delta V} = \frac{I_2}{2(2\pi f)\Delta V} \quad (7)$$

and I_2 is the twice the line frequency current. Equating instantaneous input power to output dc power

$$I_2 = \frac{120 * 12.5}{200} = 7.5 \text{ A.} \quad (8)$$

Therefore, from (7)

$$C = \frac{7.5 \text{ A}}{(2)(2\pi)(60 \text{ Hz})(10 \text{ V})} = 99\mu\text{F.} \quad (9)$$

We chose $C = 1300 \mu\text{F}$ to assure a stiffer dc voltage.

The input inductor, L , may be determined knowing the switching frequency is 36.5 kHz. To obtain a 10% input current ripple we find L by

$$I_{36.5\text{kHz}} = (0.1)(I_{60\text{Hz}}) = (0.1)(1 \text{ pu}) = 0.1 \text{ pu} \quad (9)$$

$$X_L = \omega L = \frac{V}{I} \quad (10)$$

$$X_{\text{in}} = n\omega L = \frac{V_n}{I_n} = nX_L. \quad (11)$$

Letting $n = f_s/f = 36.5 \text{ kHz}/60 \text{ Hz}$ and assuming $V_n = 1.0 \text{ pu}$

$$X_L = 0.15781 \Omega \quad (12)$$

$$L = \frac{X_L}{\omega} = 419 \mu\text{H.} \quad (13)$$

We chose an available 560- μH inductor.

The upper two diodes are fast-recovery diodes, while the two lower diodes already exist as the antiparallel diodes of the power MOSFET's; therefore, a total of only four semiconductors need to be used. The diodes and MOSFET's need to be rated higher than the sum of the dc output rail voltage plus the anticipated voltage ripple. Fig. 6 shows the circuit diagram of the power circuit evaluated. Fig. 7 shows the hybrid power module of the proposed approach. Fig. 7(b) and (c) shows the dimension diagram of the power module (courtesy International Rectifier Corp.).

As shown in Fig. 6, the PWM gating signals were generated through a feed-forward approach. The input voltage was sensed through a voltage transformer, then rectified by an opamp full-wave rectifier. An opamp amplifier stage follows to control the modulation by adjusting the gain. The rectified waveform is then compared, via an LM311 comparator, to a triangle wave generated by an ICL8038 function generator IC. The comparison is such that the comparator output voltage is high when the triangle signal is above the rectified reference signal. A current buffer, MC34152, takes the output from the comparator into both inputs of the UC3708 dual driver. Finally, the outputs from the driver are given to the gates of power MOSFET's, S_1 and S_2 , while tying both MOSFET sources and control circuit ground to the same node.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติเห็นาไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

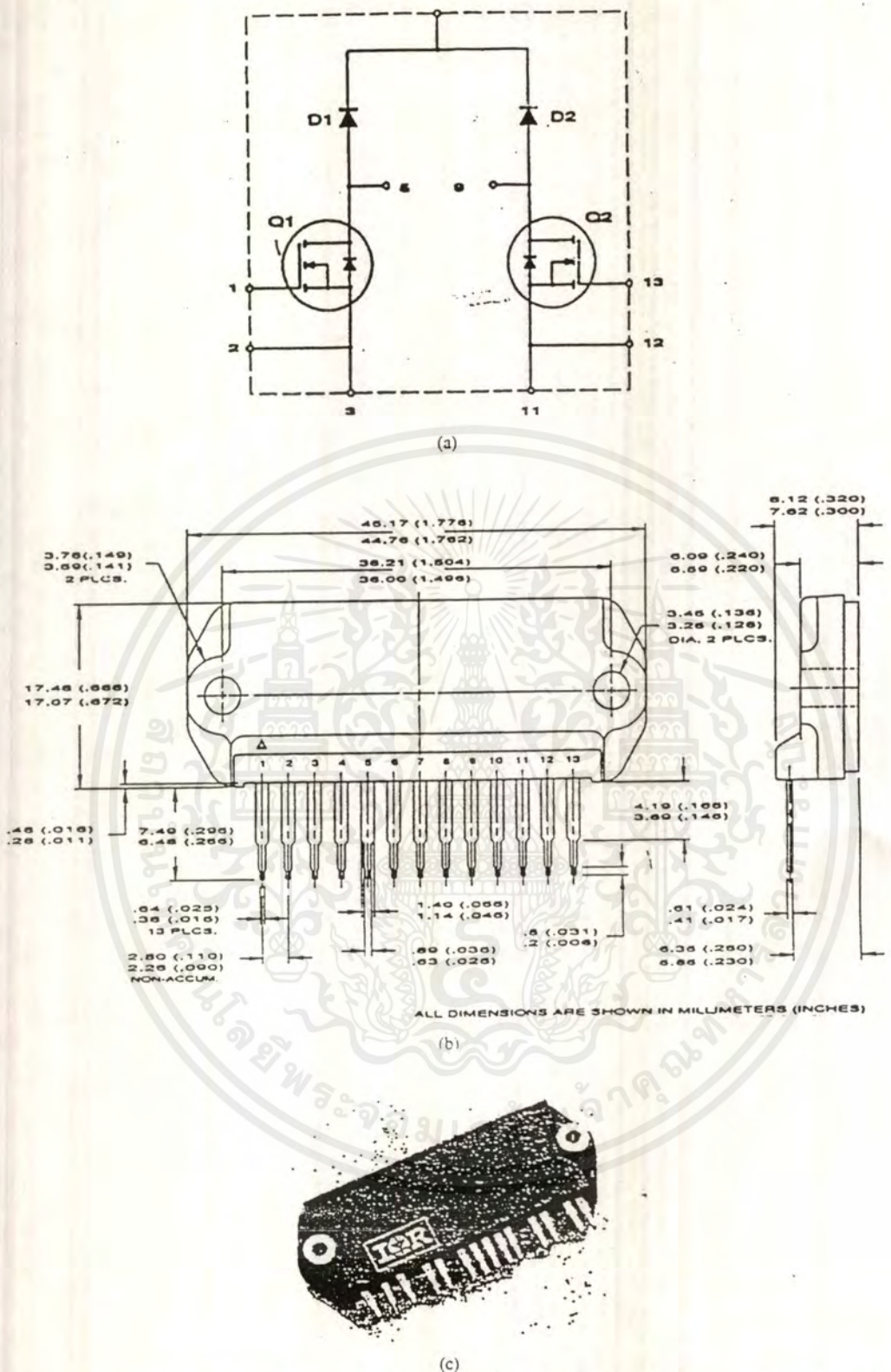


Fig. 7. Hybrid power module of the proposed power factor corrected rectifier topology (courtesy International Rectifier Corp., CA). (a) Pin assignment schematic diagram. (b) Power module dimension diagram. (c) Packaging and appearance.

V. EXPERIMENTAL RESULTS

Fig. 8(a) shows the input voltage and input current of the implemented circuit without power factor correction (switches off) at 1.4 kW. Fig. 8(b) shows the frequency spectrum of the current of Fig. 8(a). The high harmonic content of the current is observed. Fig. 8(c) shows the input voltage and

current of the proposed approach (Fig. 2) with power factor correction at 1.4 kW and Fig. 8(d) shows the frequency spectrum of the input current of Fig. 8(c). Fig. 9(a) and (b) illustrates the performance of the proposed topology (Fig. 2) with power factor correction when the output power is 800 W. The experimental results demonstrate that the line current is

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

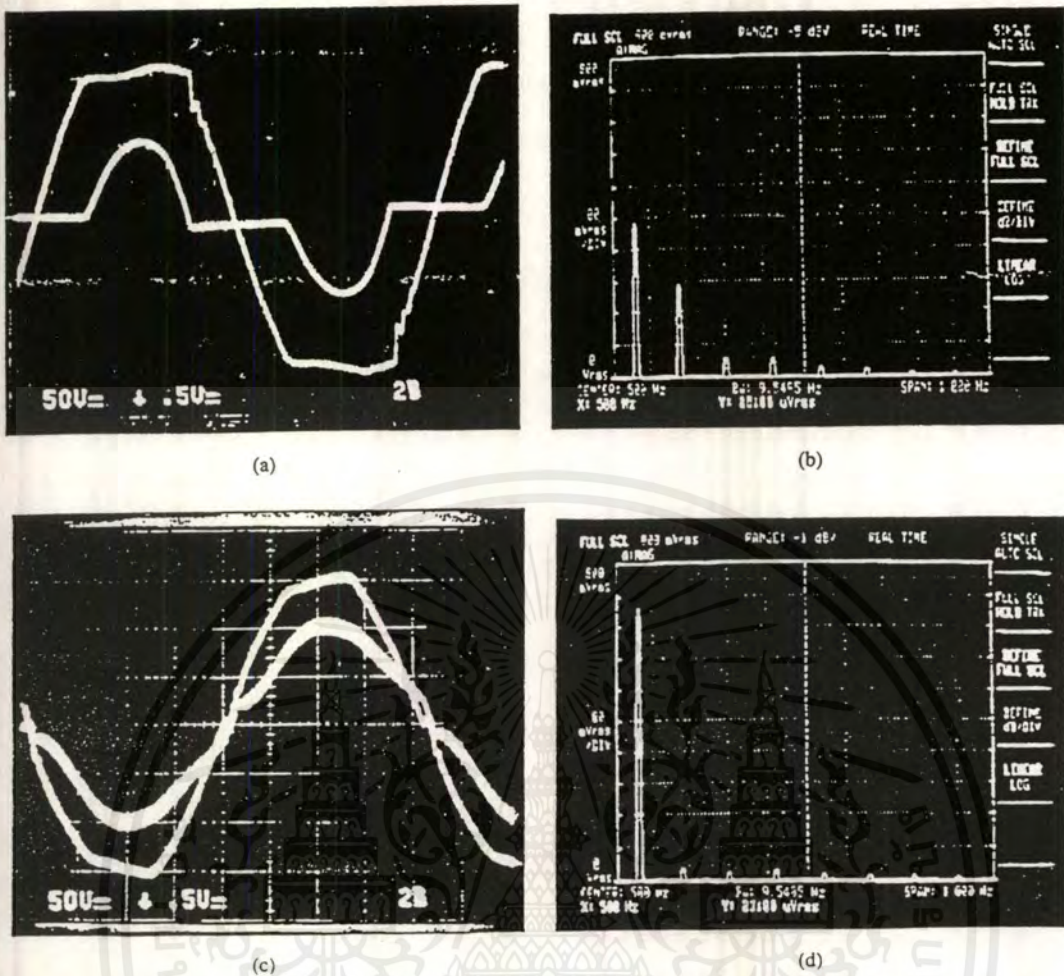


Fig. 8. Experimental results for $P_o = 1400$ W. (a) Input voltage and current without power factor correction. (b) Fourier spectrum of the input current. (c) Input voltage and current with power factor correction. (d) Fourier spectrum of the input current in (c).

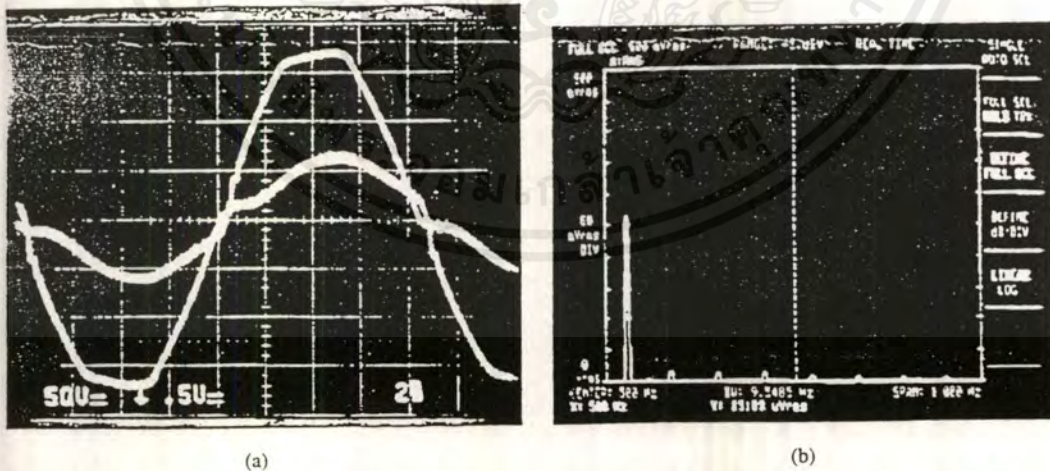


Fig. 9. Experimental results for $P_o = 800$ W. (a) Input voltage and current with power factor correction. (b) Fourier spectrum of the input current in (a).

of high quality and near sinusoidal, with negligible harmonic content.

Tables I-III show the experimental data collected from the circuit designed in the previous section. The load was varied at values of 300 W, 600 W, 800 W, 1 kW, and 1.4 kW. Table I

gives the results without power factor correction, while Tables II and III give the results with power factor correction. The data are the measured percent harmonic content with respect to the fundamental, the total harmonic distortion, and the power factor. The table shows nearly unity power factor at 1.4 kW

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE I
MEASURED DATA WITHOUT POWER FACTOR CORRECTION

P _{out} W	I ₃ %	I ₅ %	I ₇ %	I ₉ %	I ₁₁ %	I ₁₃ %	I ₁₅ %	THD of I %	Input PF
300	81.2	46.1	16.5	10.7	10.4	5.97	5.03	96.31	0.7200
600	73.0	30.8	8.76	11.6	5.93	4.94	4.28	81.01	0.7770
800	66.9	21.3	9.71	9.76	3.70	4.86	2.36	71.86	0.8120
1000	62.2	14.7	11.2	7.37	3.88	3.91	1.64	65.54	0.8364
1400	59.0	10.6	11.3	5.42	4.09	2.70	1.70	61.44	0.8520

TABLE II
MEASURED DATA WITH POWER FACTOR CORRECTION

P _{out} W	I ₂ %	I ₃ %	I ₄ %	I ₅ %	I ₆ %	I ₇ %	I ₈ %	I ₉ %
300	39.3	40.9	7.68	27.5	2.77	10.8	4.55	10.2
600	2.03	7.23	1.59	6.75	3.44	5.52	0.57	4.37
800	1.73	2.69	0.66	3.67	1.12	4.39	0.49	3.00
1000	-	2.40	-	2.51	-	3.49	-	2.17
1400	-	3.33	-	1.77	-	3.10	-	1.66

TABLE III
MEASURED DATA WITH POWER FACTOR CORRECTION

P _{out} W	I ₁₀ %	I ₁₁ %	I ₁₂ %	I ₁₃ %	I ₁₄ %	I ₁₅ %	THD of I %	Input PF
300	1.70	3.92	1.61	4.11	0.71	4.11	63.91	0.8430
600	1.15	2.65	0.53	2.38	0.44	1.90	13.58	0.9909
800	0.46	2.14	0.35	1.97	0.26	1.45	8.06	0.9968
1000	-	1.61	-	1.50	-	1.15	5.93	0.9982
1400	-	1.11	-	1.16	-	0.86	5.47	0.9985

with diminishing power factor as the power decreases

$$I_n \% = \frac{I_n}{I_1} 100\% \quad (14)$$

$$THD \% = \frac{100\% \sqrt{I_2^2 + I_3^2 + I_4^2 + I_5^2 + \dots + I_{15}^2}}{I_1} \quad (15)$$

$$PF = \frac{I_1}{\sqrt{I_1^2 + I_2^2 + I_3^2 + I_4^2 + I_5^2 + \dots + I_{15}^2}} \cos \phi \quad (16)$$

VI. CONCLUSION

Typical ac current waveforms in single-phase rectifier circuits are far from being sinusoidal. The theoretical and experimental results demonstrate that the power factor can be improved to almost unity by implementing the proposed topology with a simple control circuit. By having only two semiconductors in the current path at any time, losses can be reduced over the conventional boost topology. The proposed topology is appropriate for low and medium power applications, such as in power supplies and motor drives.

REFERENCES

- [1] Mohan, T. M. Undeland, and W. P. Robbins, *Power Electronics: Converters, Applications, and Design*. New York: Wiley, 1989, pp. 25-39, 409, 429.
- [2] C. Zhou, "Design and analysis of an active power factor correction circuit," thesis, VPI & State University, September 1989.
- [3] L. H. Dixon, "High power factor pre-regulator for off-line power supplies," *Unirode Linear Integrated Circuits Data and Applications Handbook*, April, 1990.
- [4] Schlecht, B. A. Miwa, "Active power factor correction for switching power supplies," *IEEE Trans. Power Electron.*, vol. 2, no. 4, Oct. 1987.
- [5] Wenekink, A. Kawamura, and R. G. Hoft, "A high frequency ac/dc converter with unity power factor and minimum harmonic distortion," *IEEE Trans. Power Electron.*, vol. 6, no. 3, July 1991.
- [6] A. R. Prasad, P. D. Ziogas, and S. Manias, "An active power factor correction technique for three phase diode rectifiers," *IEEE Trans. Power Electron.*, vol. 6, no. 1, Jan. 1991.
- [7] Hudson, S. Hong, and R. Hoft, "Modeling and simulation of a digitally controlled active rectifier for power conditioning," in *Proc. APEC'91 Conf.*, 1991, pp. 423-429.
- [8] *Micro Linear Corp. Data Book*, 1990, pp. 5-20-5-30. *Unirode Linear Integrated Circuits Data and Applications Handbook*, 1990, pp. 9-287-9-296.
- [9] P. Enjeti, W. Shireen, P. Packebush, and I. Pitel, "Analysis and design of a new active power filter to cancel neutral current harmonics in three phase four wire electric distribution systems," *IEEE Trans. Ind. Appl.*, vol. 30, no. 6, Nov./Dec. 1994, pp. 1565-1572.



Roberto Martinez (S'90-M'94) received the B.S. and M.S. degrees in electrical engineering, with a concentration in power electronics, from Texas A&M University, College Station, in 1991 and 1994, respectively.

From 1990 to 1993 he was with the Texas A&M University TEES Power Electronics Laboratory, where he did work related to single-phase and three-phase power factor correction, three-phase inverters, and three-phase active filters. Since 1993 he has been with International Rectifier, first as Rotation Engineer, working on the testing of Schottky diodes, fast recovery diodes, power MOSFET's, and IGBT's at the manufacturing facility in Mexico from 1993 to 1995. He helped develop next-generation fast-recovery diodes at the Research and Development Group in El Segundo, CA, and then worked on power MOSFET wafer fabrication issues at the Temecula, CA, HEXFET America wafer fabrication facility. He is working currently as Applications Engineer in the International Rectifier Applications Department, El Segundo, CA, with a concentration on off-line power supplies and battery-charging, and power-management applications.



Prasad N. Enjeti (S'86-M'88-SM'88) received the B.E. degree in Hyderabad, India, in 1980, the M. Tech. degree from the Indian Institute of Technology, Kanpur, in 1982, and the Ph.D. degree from Concordia University, Montreal, Canada, in 1987, all in electrical engineering.

He joined the Electrical Engineering Department at Texas A&M University, College Station, where he is Associate Professor. His primary research interests include advance converters for power supplies and motor drives, power quality issues and active power filter development, utility interface issues, "clean" power converter designs, and electronic ballasts for fluorescent HID lamps. He is actively involved in many projects with industries and is engaged in teaching, research, and consulting in the area of power electronics.

Dr. Enjeti received the second-best paper award in 1993 and the second-best transaction paper published from midyear 1994 to midyear 1995 in IEEE INDUSTRY APPLICATIONS. He is Chair of Special Activities for the Industrial Power Converter Committee (IPCC) of the IEEE Industry Applications Society and Associate Editor of IEEE TRANSACTIONS ON POWER ELECTRONICS. He is a Registered Professional Engineer in Texas.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA INSULATED GATE BIPOLAR TRANSISTOR SILICON N-CHANNEL IGBT

GT25Q101

HIGH POWER SWITCHING APPLICATIONS

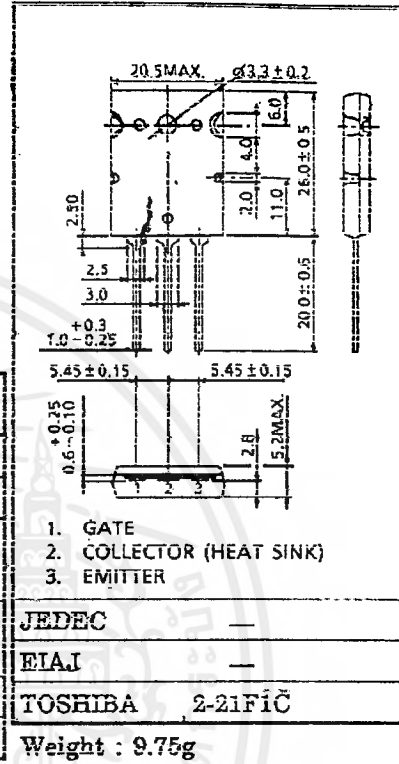
MOTOR CONTROL APPLICATIONS

Unit in mm

- High Input Impedance
- High Speed : $t_f = 0.5 \mu s$ (Max.)
- Low Saturation Voltage : $V_{CE(sat)} = 4.0V$ (Max.)
- Enhancement-Mode

MAXIMUM RATINGS ($T_a = 25^\circ C$)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Emitter Voltage	V_{CES}	1200	V
Gate-Emitter Voltage	V_{GES}	± 20	V
Collector Current	DC	25	A
	1ms	50	
Collector Power Dissipation ($T_c = 25^\circ C$)	P_C	200	W
Junction Temperature	T_j	150	$^\circ C$
Storage Temperature Range	T_{stg}	-55~150	$^\circ C$



ELECTRICAL CHARACTERISTICS ($T_a = 25^\circ C$)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT	
Gate Leakage Current	I_{GES}	$V_{GE} = \pm 20V, V_{CE} = 0$	—	—	± 500	nA	
Collector Cut-off Current	I_{CES}	$V_{CE} = 1200V, V_{GE} = 0$	—	—	1.0	mA	
Gate-Emitter Cut-off Voltage	$V_{GE(OFF)}$	$I_C = 25mA, V_{CE} = 5V$	3.0	—	6.0	V	
Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	$I_C = 25A, V_{GE} = 15V$	—	3.0	4.0	V	
Input Capacitance	C_{ies}	$V_{CE} = 10V, V_{GE} = 0, f = 1MHz$	—	9200	—	pF	
Switching Time	Rise Time	t_r		—	0.2	0.6	μs
	Turn-on Time	t_{on}		—	0.3	0.8	
	Fall Time	t_f		—	0.3	0.5	
	Turn-off Time	t_{off}		—	0.8	1.5	

961001EAA2

TOSHIBA is continually working to improve the quality and the reliability of its products. Nevertheless, semiconductor devices in general can malfunction or fail due to their inherent electrical sensitivity and vulnerability to physical stress. It is the responsibility of the buyer, when utilizing TOSHIBA products, to observe standards of safety, and to avoid situations in which a malfunction or failure of a TOSHIBA product could cause loss of human life, bodily injury or damage to property. In developing your designs, please ensure that TOSHIBA products are used within specified operating ranges as set forth in the most recent products specifications. Also, please keep in mind the precautions and conditions set forth in the TOSHIBA Semiconductor Reliability Handbook.

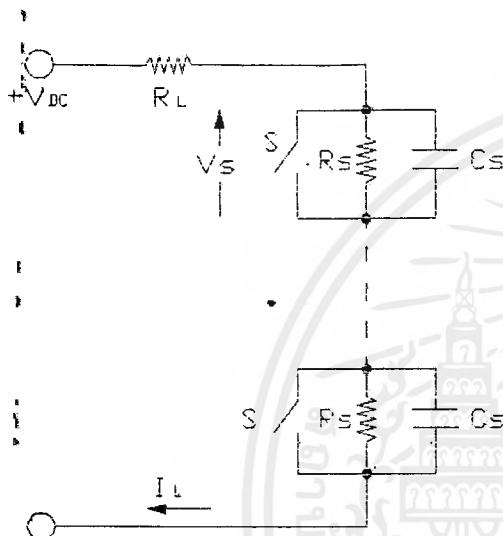
The information contained herein is presented only as a guide for the applications of our products. No responsibility is assumed by TOSHIBA CORPORATION for any infringements of intellectual property or other rights of the third parties which may result from its use. No license is granted by implication or otherwise under any intellectual property or other rights of TOSHIBA CORPORATION or others.

The information contained herein is subject to change without notice.

Considerations for Series-Connection of IGBT and MOSFET Switches

Figure 1 shows the typical RC snubber networks for voltage sharing for switches (S) connected in series in a capacitive discharge circuit. A static voltage sharing resistor R_S is required so that the switch with the lowest leakage current is not forced into avalanche and a dynamic voltage sharing capacitor C_S is needed so that the slowest switch is not forced into avalanche voltage breakdown during turn-on. A compromise must be reached between the number of switches in series, values for R_S and C_S and cost of the total switch.

The values of the resistors R_S and capacitors C_S can be computed from the following:



1. Static voltage sharing resistor R_S :

$$R_S \leq (n V_S(\text{MAX}) - V_{DC}) (n-1)^{-1} I_S^{-1} \quad (1)$$

where: n = number of devices in series

$V_S(\text{MAX})$ = maximum allowable voltage across a switch (normally 80% of the maximum switch voltage rating)

I_S = maximum leakage current of a switch.

Power dissipation in resistor R_S :

$$P_D = (V_S(\text{MAX}))^2 / R_S \quad (2)$$

2. Dynamic voltage sharing capacitor C_S : Assuming no reverse current flow through the switches, then the major factor to consider in sizing capacitor C_S is the voltage buildup on the last switch to turn-on. It is desirable to prevent the MOSFET from avalanching in order to limit its turn-on losses. The worst case scenario is that the switch sustaining the highest voltage is also the slowest to turn-on.

Figure 1. Definition of terms and components.

Then:

where:

$$\Delta V = I_L \Delta t_{D(\text{ON})} / C_S$$

$$\Delta V = \text{Avalanche voltage} - V_S(\text{MAX})$$

$$\Delta t_{D(\text{ON})} = \text{difference in turn-on times}$$

$$I_L = (V_{DC} - V_S(\text{MAX})) / R_L$$

Solving for C_S :

$$C_S > I_L \Delta t_{D(\text{ON})} / \Delta V \quad (3)$$

Example:

$$V_{DC} = 2,000\text{V}; R_L = 30\Omega; BV_S = 1,200\text{V}; V_S(\text{MAX}) = 960\text{V}; I_{DSS} = 1\text{mA};$$

$$n = 3; \Delta t_{D(\text{ON})} = 200\text{ns}.$$

Substituting these values into the above equations:

$$R_S \leq 880\text{K}$$

$$P_D = 1.05\text{W (use closest 2W, 5% resistors)}$$

$$C_S = 28.9\text{nF (use 33nF/2000V, low ESL type)}$$

Precision Waveform Generator/ Voltage Controlled Oscillator

Features

- Low Frequency Drift with Temperature - 250ppm/°C
- Simultaneous Sine, Square, and Triangle Wave Outputs
- Low Distortion - 1% (Sine Wave Output)
- High Linearity - 0.1% (Triangle Wave Output)
- Wide Operating Frequency Range - 0.001Hz to 300kHz
- Variable Duty Cycle - 2% to 98%
- High Level Outputs - TTL to 28V
- Easy to Use - Just a Handful of External Components Required

Description

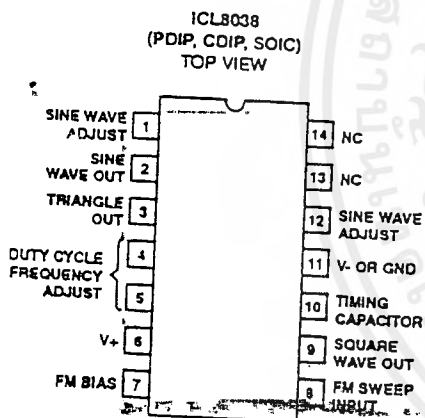
The ICL8038 waveform generator is a monolithic integrated circuit capable of producing high accuracy sine, square, triangular, sawtooth and pulse waveforms with a minimum of external components. The frequency (or repetition rate) can be selected externally from 0.001Hz to more than 300kHz using either resistors or capacitors, and frequency modulation and sweeping can be accomplished with an external voltage. The ICL8038 is fabricated with advanced monolithic technology, using Schottky barrier diodes and thin film resistors, and the output is stable over a wide range of temperature and supply variations. These devices may be interfaced with phase locked loop circuitry to reduce temperature drift to less than 250ppm/°C.

Ordering Information

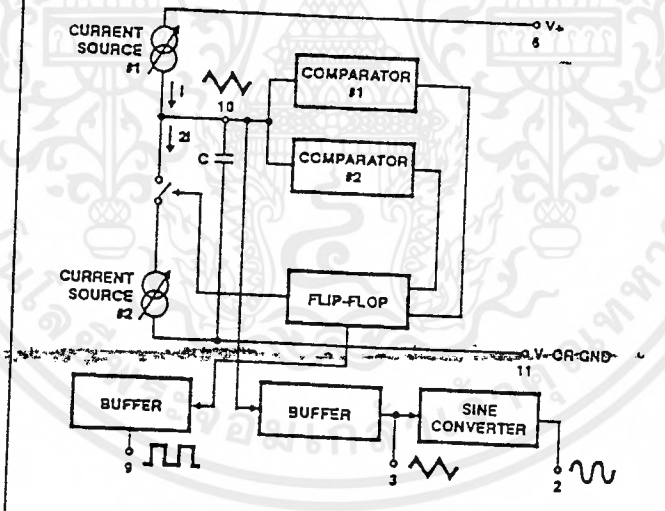
PART NUMBER	STABILITY	TEMPERATURE RANGE	PACKAGE
ICL8038CCPD	250ppm/°C Typ.	0°C to +70°C	14 Lead Plastic DIP
ICL8038CCJD	250ppm/°C Typ.	0°C to +70°C	14 Lead Ceramic DIP
ICL8038BCJD	180ppm/°C Typ.	0°C to +70°C	14 Lead Ceramic DIP
ICL8038ACJD	120ppm/°C Typ.	0°C to +70°C	14 Lead Ceramic DIP
ICL8038BMJD*	350ppm/°C Max.	-55°C to +125°C	14 Lead Ceramic DIP
ICL8038AMJD*	250ppm/°C Max.	-55°C to +125°C	14 Lead Ceramic DIP

* Add /883B to part number if 883 processing is required.

Pinout



Functional Diagram



CAUTION: These devices are sensitive to electrostatic discharge. Users should follow proper I.C. Handling Procedures.
Copyright © Harris Corporation 1993

Absolute Maximum Ratings

- Supply Voltage (V- to V+)
- Power Dissipation (Note 1)
- Input Voltage (Any Pin)
- Input Current (Pins 4 and 5)
- Output Sink Current (Pins 3 and 9)
- Lead Temperature (Soldering 100°C)

CAUTION: Stresses above those listed are not recommended for the device at these or any other conditions.

Electrical Specifications

PARAMETERS
Supply Voltage Operating Range
Single Supply
Dual Supplies
Supply Current
8038AM, 8038EM
8038AC, 8038BC, 8038CC
FREQUENCY CHARACTERISTICS
Max. Frequency of Oscillation
Sweep Frequency of FM Input
Sweep FM Range (Note 3)
FM Linearity
Frequency Drift with Temperature (Note 5)
8038 AC, BC, CC
8038 AM, BM
Frequency Drift with Supply Voltage
OUTPUT CHARACTERISTICS
Square Wave
Leakage Current
Saturation Voltage
Rise Time
Fall Time
Typical Duty Cycle Adjust (Note 8)
Triangle/Sawtooth/Ramp
Amplitude
Linearity
Output Impedance
Sine Wave
Amplitude
THD
THD Adjusted

NOTES:

1. Derate ceramic package.
2. R_A and R_B currents not in spec.
3. $V_{SUPPLY} = 20V$; R_A and $R_B = 82k\Omega$ connected between pins 7 and 8.
4. $82k\Omega$ connected between pins 7 and 8.
5. Figure 1, pins 7 and 8 cc.
6. Not tested, typical value.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Specifications ICL8038

Absolute Maximum Ratings

Supply Voltage (V_+ to V_+)	36V
Power Dissipation (Note 1)	750mW
Input Voltage (Any Pin)	V_- to V_+
Input Current (Pins 4 and 5)	25mA
Output Sink Current (Pins 3 and 9)	25mA
Lead Temperature (Soldering 10 Sec.)	+300°C

Operating Conditions

Operating Temperature Range	ICL8038AM, ICL8038BM	-55°C to +125°C
	ICL8038AC, ICL8038BC, ICL8038CC	0°C to +70°C
Storage Temperature Range		-65°C to +150°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

Electrical Specifications $V_{SUPPLY} = \pm 10V$ or $+20V$, $T_A = +25^\circ C$, $R_L = 10k\Omega$, Test Circuit Unless Otherwise Specified

PARAMETERS	SYMBOL	TEST CONDITIONS	ICL8038CC			ICL8038BC(BM)			ICL8038AC(AM)			UNITS		
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX			
Supply Voltage Operating Range	V_{SUPPLY}													
Single Supply	V_+		+10		+30	+10		30	+10		30	V		
Dual Supplies	V_+, V_-		± 5		± 15	± 5		± 15	± 5		± 5	V		
Supply Current	I_{SUPPLY}	$V_{SUPPLY} = \pm 10V$ (Note 2)												
8038AM, 8038BM								12	15		12	15	mA	
8038AC, 8038BC, 8038CC					12	20		12	20		12	20	mA	
FREQUENCY CHARACTERISTICS (ALL WAVEFORMS)														
Max. Frequency of Oscillation	f_{MAX}				100			100			100		kHz	
Sweep Frequency of FM Input	f_{SWEEP}			10			10		10				kHz	
Sweep FM Range (Note 3)				35:1			35:1		35:1					
FM Linearity		10:1 Ratio		0.5			0.2		0.2				%	
Frequency Drift with Temperature (Note 5)	$\Delta f/\Delta T$												ppm/°C	
8038 AC, BC, CC		0°C to +70°C		250			180		120				ppm/°C	
8038 AM, BM		-55°C to +125°C					350		250				ppm/°C	
Frequency Drift with Supply Voltage	$\Delta f/\Delta V$	Over Supply Voltage Range		0.05			0.05		0.05				%/V	
OUTPUT CHARACTERISTICS														
Square Wave														
Leakage Current	I_{OLK}	$V_S = 30V$			1			1			1		μA	
Saturation Voltage	V_{SAT}	$I_{SINK} = 2mA$		0.2	0.5		0.2	0.4		0.2	0.4		V	
Rise Time	t_R	$R_L = 4.7k\Omega$		180			180		180				ns	
Fall Time	t_F	$R_L = 4.7k\Omega$		40			40		40				ns	
Typical Duty Cycle Adjust (Note 6)	ΔD			2		98		2		98		2	98	%
Triangle/Sawtooth/Ramp														
Amplitude	$V_{TRIANGLE}$	$R_{TRI} = 100k\Omega$		0.30	0.33		0.30	0.33		0.30	0.33		$\times V_{SUPPLY}$	
Linearity				0.1			0.05		0.05				%	
Output Impedance	Z_{OUT}	$I_{OUT} = 5mA$		200			200		200				Ω	
Sine Wave														
Amplitude	V_{SINE}	$R_{SINE} = 100k\Omega$		0.2	0.22		0.2	0.22		0.2	0.22		$\times V_{SUPPLY}$	
THD	THD	$R_S = 1M\Omega$ (Note 4)		2.0	5		1.5	3		1.0	1.5		%	
THD Adjusted	THD	Use Figure 14		1.5			1.0		0.8				%	

NOTES:

- Derate ceramic package at 12.5mW/°C for ambient temperatures above 100°C.
- R_A and R_B currents not included.
- $V_{SUPPLY} = 20V$; R_A and $R_B = 10k\Omega$, $f \approx 10kHz$ nominal; can be extended 1000 to 1. See Figures 15A and 15B.
- 82k Ω connected between pins 11 and 12, Triangle Duty Cycle set at 50%. (Use R_A and R_B .)
- Figure 1, pins 7 and 8 connected, $V_{SUPPLY} = \pm 10V$. See Typical Curves for T.C. vs V_{SUPPLY} .
- Not tested, typical value for design purposes only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Performance Curves (Continued)

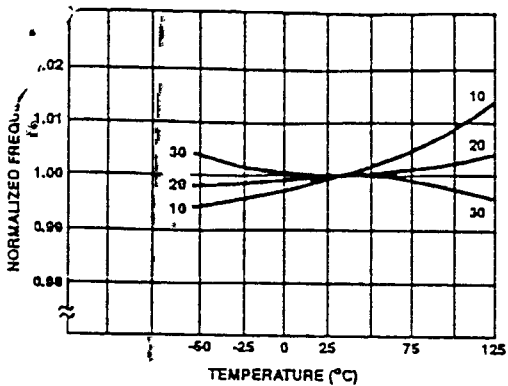


FIGURE 4. FREQUENCY vs TEMPERATURE

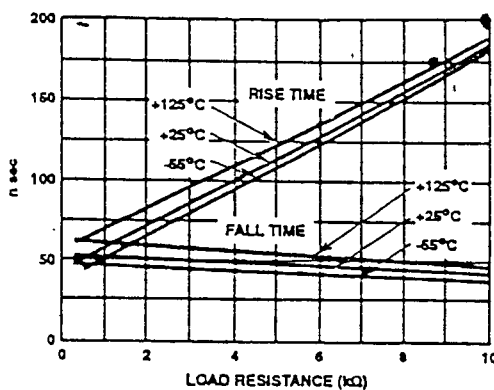


FIGURE 5. SQUARE WAVE OUTPUT RISE/FALL TIME vs LOAD RESISTANCE

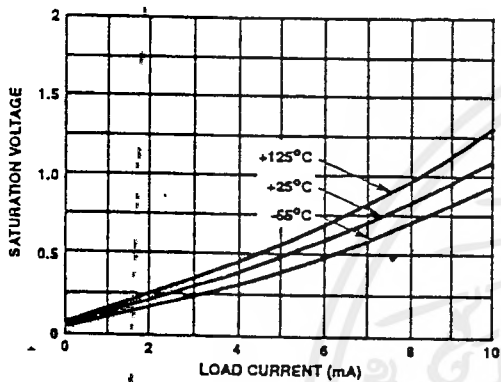


FIGURE 6. SQUARE WAVE SATURATION VOLTAGE vs LOAD CURRENT

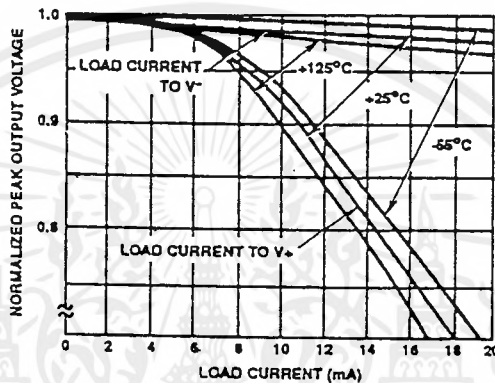


FIGURE 7. TRIANGLE WAVE OUTPUT VOLTAGE vs LOAD CURRENT

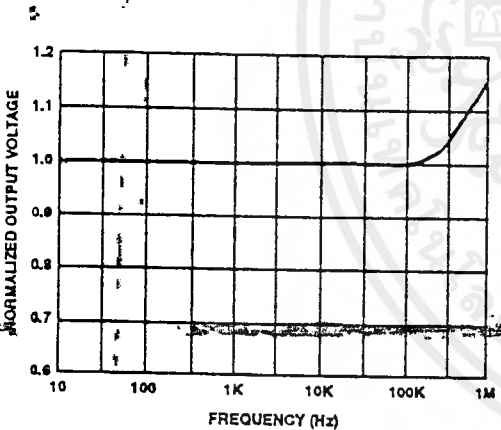


FIGURE 8. TRIANGLE WAVE OUTPUT VOLTAGE vs FREQUENCY

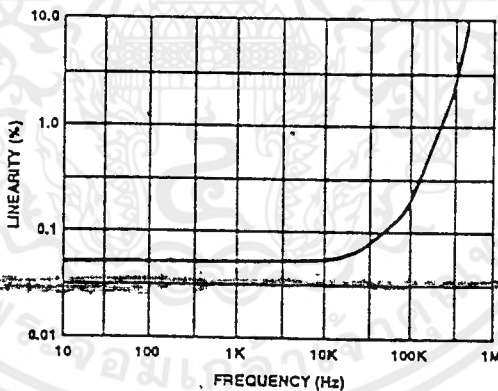


FIGURE 9. TRIANGLE WAVE LINEARITY vs FREQUENCY

Typical Performance Curves

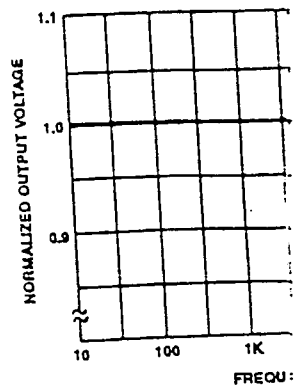


FIGURE 10. SINE WAVE OUTPUT

Waveform Timing

The symmetry of all waveforms is determined by the ratio of the external timing resistors. Two examples are shown in Figure 13. By keeping the timing resistors equal, the circuit controls the rising portion of the square wave to the 1 state of the square wave.

The magnitude of the rising portion is V_{SUPPLY} ; therefore the rising time t_1 is:

$$t_1 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V}{0.22 \times V}$$

The falling portion of the triangle wave is the falling portion of the square wave is:

$$t_2 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V}{2(0.22) \frac{V_{SUPPLY}}{R_B}}$$

Thus a 50% duty cycle is achieved.

If the duty cycle is to be varied, the connection shown is convenient.

With two separate timing resistors R_A and R_B , the duty cycle is:

$$f = \frac{1}{t_1 + t_2}$$

or, if $R_A = R_B = R$

Neither time nor frequency is affected by the value of the timing resistors even though none of the thresholds are direct. This is because the timing resistors are connected to the same node and thus their effects are cumulative.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves (Continued)

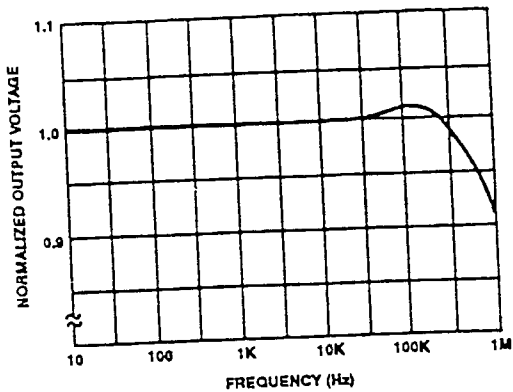


FIGURE 10. SINE WAVE OUTPUT VOLTAGE vs FREQUENCY

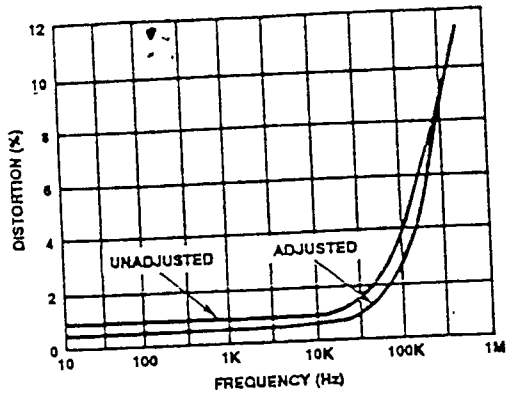


FIGURE 11. SINE WAVE DISTORTION vs FREQUENCY

Waveform Timing

The symmetry of all waveforms can be adjusted with the external timing resistors. Two possible ways to accomplish this are shown in Figure 13. Best results are obtained by keeping the timing resistors R_A and R_B separate (A). R_A controls the rising portion of the triangle and sine wave and the 1 state of the square wave.

The magnitude of the triangle waveform is set at $1/3 V_{SUPPLY}$; therefore the rising portion of the triangle is,

$$t_1 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V_{SUPPLY} \times R_A}{0.22 \times V_{SUPPLY}} = \frac{R_A \times C}{0.66}$$

The falling portion of the triangle and sine wave and the 0 state of the square wave is:

$$t_2 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V_{SUPPLY}}{2(0.22) \frac{V_{SUPPLY}}{R_B} - 0.22 \frac{V_{SUPPLY}}{R_A}} = \frac{R_A R_B C}{0.66(2R_A - R_B)}$$

Thus a 50% duty cycle is achieved when $R_A = R_B$.

If the duty cycle is to be varied over a small range about 50% only, the connection shown in Figure 13B is slightly more convenient.

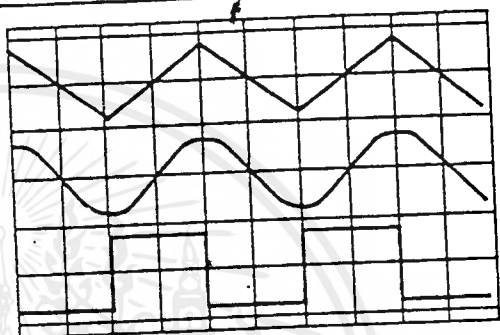
With two separate timing resistors, the frequency is given by

$$f = \frac{1}{t_1 + t_2} = \frac{1}{\frac{R_A C}{0.66} \left(1 + \frac{R_B}{2R_A - R_B} \right)}$$

or, if $R_A = R_B = R$,

$$f = \frac{0.33}{RC} \text{ (for Figure 13A)}$$

Neither time nor frequency are dependent on supply voltage, even though none of the voltages are regulated inside the integrated circuit. This is due to the fact that both currents and thresholds are direct, linear functions of the supply voltage and thus their effects cancel.



SQUARE WAVE DUTY CYCLE - 50%



SQUARE WAVE DUTY CYCLE - 80%

FIGURE 12. PHASE RELATIONSHIP OF WAVEFORMS

f = $\frac{C}{RC}$
= 5.6K 10 p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Selecting R_A , R_B and C

For any given output frequency, there is a wide range of RC combinations that will work, however certain constraints are placed upon the magnitude of the charging current for optimum performance. At the low end, currents of less than $1\mu\text{A}$ are undesirable because circuit leakages will contribute significant errors at high temperatures. At higher currents ($I > 5\text{mA}$), transistor betas and saturation voltages will contribute increasingly larger errors. Optimum performance will, therefore, be obtained with charging currents of $10\mu\text{A}$ to 1mA . If pins 7 and 8 are shorted together, the magnitude of the charging current due to R_A can be calculated from:

$$I = \frac{R_1 \times (V_+ - V_-)}{(R_1 + R_2)} \times \frac{1}{R_A} = \frac{0.22 (V_+ - V_-)}{R_A}$$

R_1 and R_2 are shown in the Detailed Schematic.

A similar calculation holds for R_B .

The capacitor value should be chosen at the upper end of its possible range.

Waveform Out Level Control and Power Supplies

The waveform generator can be operated either from a single power supply (10V to 30V) or a dual power supply ($\pm 5\text{V}$ to $\pm 15\text{V}$). With a single power supply the average levels of the triangle and sine wave are at exactly one-half of the supply voltage, while the square wave alternates between V_+ and ground. A split power supply has the advantage that all waveforms move symmetrically about ground.

The square wave output is not committed. A load resistor can be connected to a different power supply, as long as the applied voltage remains within the breakdown capability of the waveform generator (30V). In this way, the square wave output can be made TTL compatible (load resistor connected to +5V) while the waveform generator itself is powered from a much higher voltage.

Frequency Modulation and Sweeping

The frequency of the waveform generator is a direct function of the DC voltage at terminal 8 (measured from V_+). By altering this voltage, frequency modulation is performed. For small deviations (e.g. $\pm 10\%$) the modulating signal can be applied directly to pin 8, merely providing DC decoupling with a capacitor as shown in Figure 15A. An external resistor between pins 7 and 8 is not necessary, but it can be used to increase input impedance from about $8\text{k}\Omega$ (pins 7 and 8 connected together), to about $(R + 8\text{k}\Omega)$.

For larger FM deviations or for frequency sweeping, the modulating signal is applied between the positive supply voltage and pin 8 (Figure 15B). In this way the entire bias for the current sources is created by the modulating signal, and a very large (e.g. 1000:1) sweep range is created ($f = 0$ at $V_{\text{SWEEP}} = 0$). Care must be taken, however, to regulate the supply voltage; in this configuration the charge current is no longer a function of the supply voltage (yet the trigger thresholds still are) and thus the frequency becomes dependent on

the supply voltage. The voltage is then taken down from V_+ by $(1/3) V_{\text{SWEEP}}$.

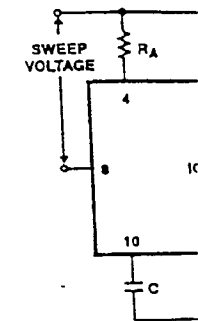
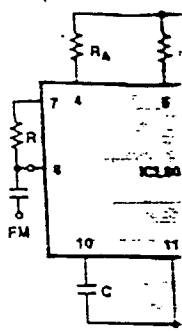


FIGURE 15. CONNECT (A) AND (B)

Applications

The sine wave output ($1\text{k}\Omega$ Typ). The circuit and amplitude adjust also be used.

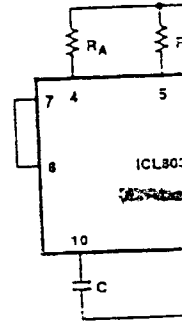


FIGURE 16. SINE WAVE

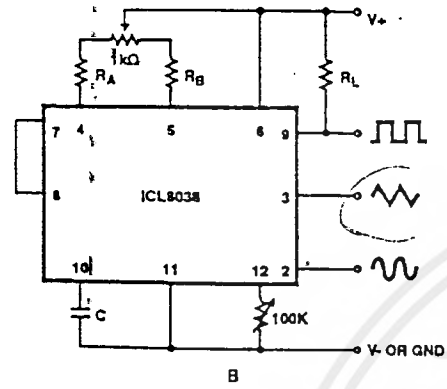
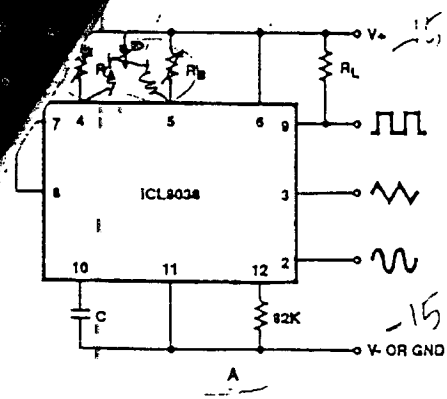


FIGURE 13. POSSIBLE CONNECTIONS FOR THE EXTERNAL TIMING RESISTORS

To minimize sine wave distortion the $82\text{k}\Omega$ resistor between pins 11 and 12 is best made variable. With this arrangement distortion of less than 1% is achievable. To reduce this even further, two potentiometers can be connected as shown in Figure 14; this configuration allows a typical reduction of sine wave distortion close to 0.5%.

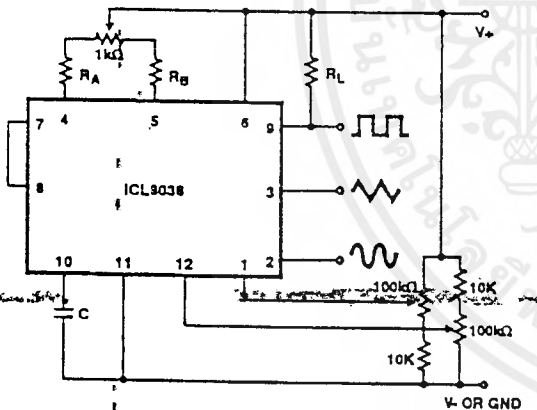


FIGURE 14. CONNECTION TO ACHIEVE MINIMUM SINE WAVE DISTORTION



$$f = \frac{0.22}{R_1 C}$$

$$f = \frac{0.22}{1000 \times 10^{-6}} = 220 \text{ Hz}$$

$$f = \frac{0.22}{1000 \times 10^{-6}} = 220 \text{ Hz}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

the supply voltage. The potential on Pin 8 may be swept down from $V+$ by $(1/3 V_{SUPPLY} - 2V)$.

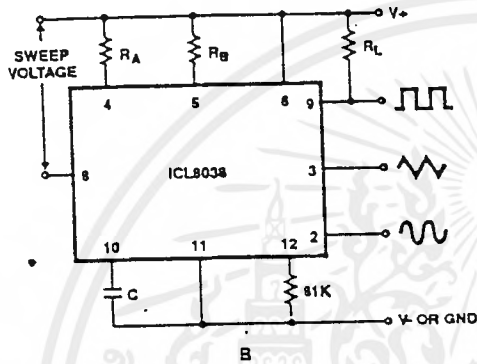
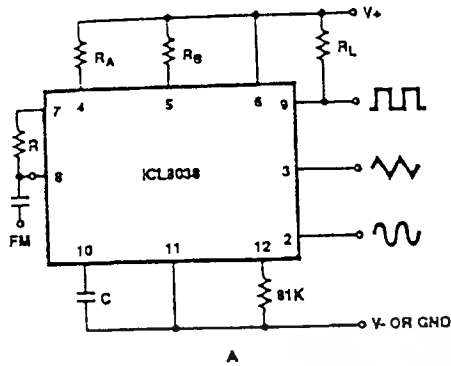


FIGURE 15. CONNECTIONS FOR FREQUENCY MODULATION (A) AND SWEEP (B)

Applications

The sine wave output has a relatively high output impedance ($1k\Omega$ Typ). The circuit of Figure 16 provides buffering, gain and amplitude adjustment. A simple op amp follower could also be used.

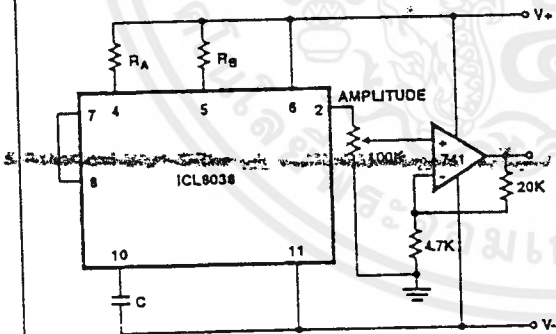


FIGURE 16. SINE WAVE OUTPUT BUFFER AMPLIFIERS

With a dual supply voltage the external capacitor on Pin 10 can be shorted to ground to halt the ICL8038 oscillation. Figure 17 shows a FET switch, diode ANDed with an input strobe signal to allow the output to always start on the same slope.

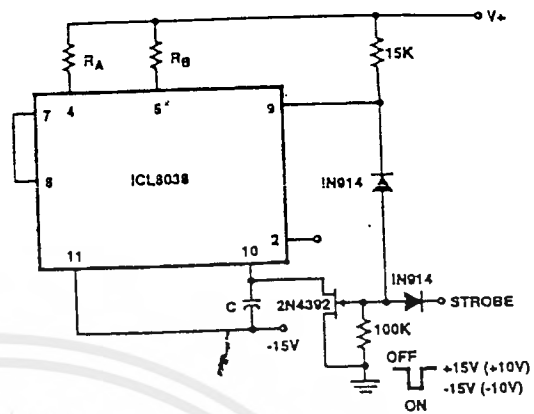


FIGURE 17. STROBE TONE BURST GENERATOR

To obtain a 1000:1 Sweep Range on the ICL8038 the voltage across external resistors R_A and R_B must decrease to nearly zero. This requires that the highest voltage on control Pin 8 exceed the voltage at the top of R_A and R_B by a few hundred mV. The Circuit of Figure 18 achieves this by using a diode to lower the effective supply voltage on the ICL8038. The large resistor on pin 5 helps reduce duty cycle variations with sweep.

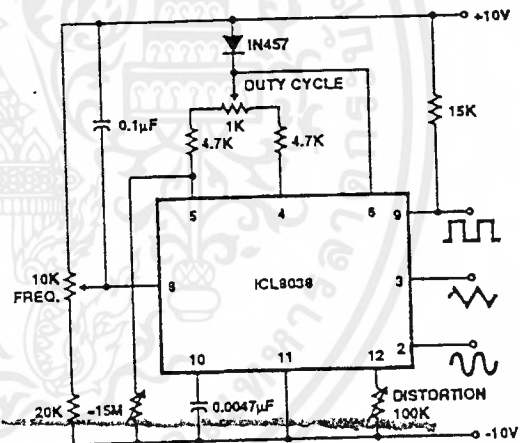


FIGURE 18. VARIABLE AUDIO OSCILLATOR, 20Hz TO 20kHz

The linearity of input sweep voltage versus output frequency can be significantly improved by using an op amp as shown in Figure 19.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

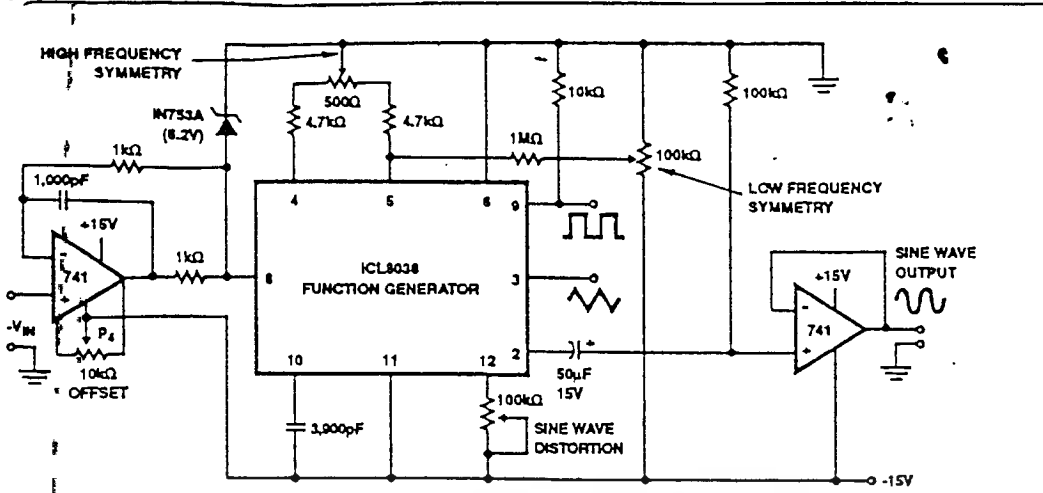


FIGURE 19. LINEAR VOLTAGE CONTROLLED OSCILLATOR

Use in Phase Locked Loops

Its high frequency stability makes the ICL8038 an ideal building block for a phase locked loop as shown in Figure 20. In this application the remaining functional blocks, the phase detector and the amplifier, can be formed by a number of available IC's (e.g. MC4344, NE562, HA2800, HA2820).

In order to match these building blocks to each other, two steps must be taken. First, two different supply voltages are used and the square wave output is returned to the supply of the phase detector. This assures that the VCO input voltage will not exceed the capabilities of the phase detector. If a smaller VCO signal is required, a simple resistive voltage divider is connected between pin 9 of the waveform generator and the VCO input of the phase detector.

Second, the DC output level of the amplifier must be made compatible to the DC level required at the FM input of the waveform generator (pin 8, 0.8V+). The simplest solution here is to provide a voltage divider to V+ (R₁, R₂ as shown) if the amplifier has a lower output level, or to ground if its level is higher. The divider can be made part of the low-pass filter.

This application not only provides for a free-running frequency with very low temperature drift, but is also has the unique feature of producing a large reconstituted sine wave signal with a frequency identical to that at the input.

For further information, see Harris Application Note A013, "Everything You Always Wanted to Know About the ICL8038".

Definition of Terms

Supply Voltage (V_{SUPPLY}). The total supply voltage from V+ to V-.

Supply Current. The supply current required from the power supply to operate the device, excluding load currents and the currents through R_A and R_B.

Frequency Range. The frequency range at the square wave output through which circuit operation is guaranteed.

Sweep FM Range. The ratio of maximum frequency to minimum frequency which can be obtained by applying a sweep voltage to pin 8. For correct operation, the sweep voltage should be within the range

$$\left(\frac{2}{3} V_{SUPPLY} + 2V\right) < V_{SWEEP} < V_{SUPPLY}$$

FM Linearity. The percentage deviation from the best fit straight line on the control voltage versus output frequency curve.

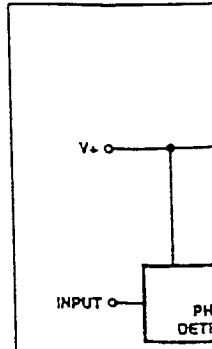
Output Amplitude. The peak-to-peak signal amplitude appearing at the outputs.

Saturation Voltage. The output voltage at the collector of Q₂₃ when this transistor is turned on. It is measured for a sink current of 2mA.

Rise and Fall Times. The time required for the square wave output to change from 10% to 90%, or 90% to 10%, of its final value.

Triangle Waveform Linearity. The percentage deviation from the best fit straight line on the rising and falling triangle waveform.

Total Harmonic Distortion. The total harmonic distortion at the sine wave output.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

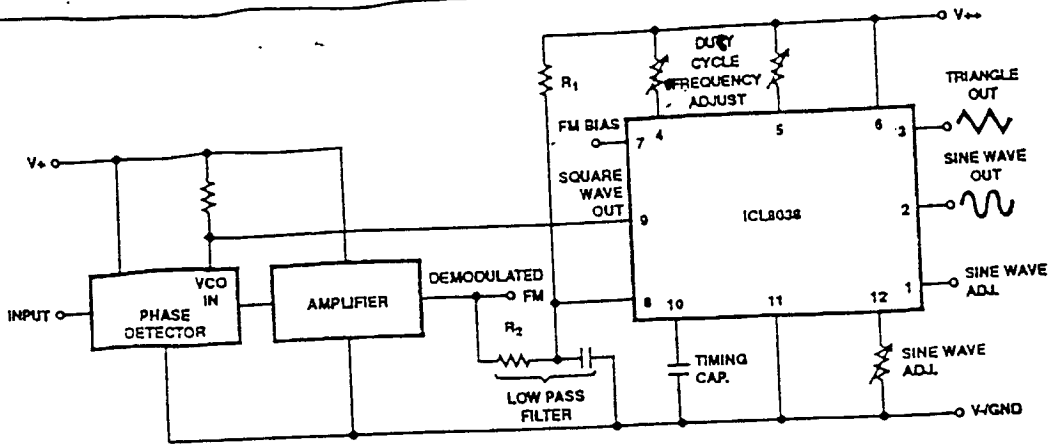


FIGURE 20. WAVEFORM GENERATOR USED AS STABLE VCO IN A PHASE-LOCKED LOOP



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- (TLP550)
- DEGITAL LOGIC ISOLATION
 - LINE RECEIVER FEEDBACK CONTROL
 - POWER SUPPLY CONTROL
 - SWITCHING POWER SUPPLY
 - TRANSISTOR INVERTOR

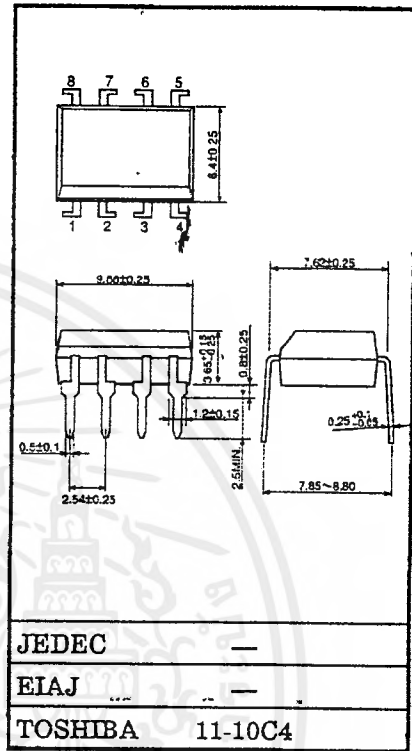
TLP550 constructs a high emitting diode and a one chip photo diode-transistor.

TLP550 has no base connection, and is suitable for application at noisy environmental condition.

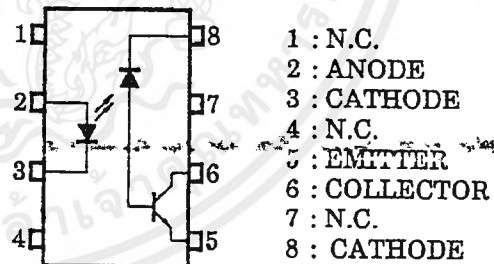
This unit is 8-lead DIP package.

- Isolation Voltage : 2500Vrms (MIN.)
- Switching Speed : $t_{pHL}, t_{pLH} = 0.5\mu s$ (TYP.) ($R_L = 1.9k\Omega$)
- TTL Compatible
- UL Recognized : File No. E67349

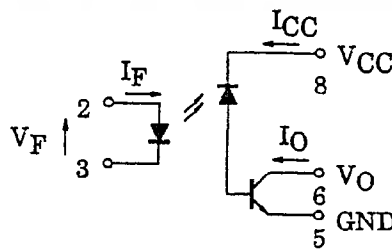
Unit in mm



PIN CONFIGURATION (TOP VIEW)



SCHEMATIC



(TLP550)

MAXIMUM RATINGS (Ta = 25°C)

	CHARACTERISTIC	SYMBOL	RATING	UNIT
LED	Forward Current (Note 1)	I _F	25	mA
	Pulse Forward Current (Note 2)	I _{FP}	50	mA
	Peak Transient Forward Current (Note 3)	I _{FPT}	1	A
	Reverse Voltage	V _R	5	V
	Diode Power Dissipation (Note 4)	P _D	45	mW
	DETECTOR	Output Current	I _O	8
Peak Output Current		I _{OP}	16	mA
Supply Voltage		V _{CC}	-0.5~15	V
Output Voltage		V _O	-0.5~15	V
Output Power Dissipation (Note 5)		P _O	100	mW
	Operating Temperature Range	T _{opr}	-55~100	°C
	Storage Temperature Range	T _{stg}	-55~125	°C
	Lead Solder Temperature (10s)	T _{sol}	260	°C
	Isolation Voltage (AC, I _{min.} , R.H=40~60%) (Note 6)	BV _S	2500	V _{rms}

Note 1 : Derate 0.8mA above 70°C.

Note 2 : 50% duty cycle, 1ms pulse width.
Derate 1.6mA/°C above 70°C.

Note 3 : Pulse width 1μs, 300pps.

Note 4 : Derate 0.9mW/°C above 70°C.

Note 5 : Derate 2mW/°C above 70°C.

TLP550 - 2

1996 - 4 - 8

TOSHIBA CORPORATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ซ้ำโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(TLP550)

ELECTRICAL CHARACTERISTICS (Ta = 25°C)

CHARACTERISTIC		SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT	
LED	Forward Voltage	V _F	I _F = 16mA	1.45	1.65	1.85	V	
	Forward Voltage Temperature Coefficient	ΔV _F /ΔTa	I _F = 16mA	—	-2	—	mV/°C	
	Reverse Current	I _R	V _R = 5V	—	—	10	μA	
	Capacitance Between Terminal	C _T	V _F = 0, f = 1MHz	—	60	—	pF	
DETECTOR	High Level Output Current	I _{OH} (1)	I _F = 0mA, V _{CC} = V _O = 5.5V	—	3	500	nA	
		I _{OH} (2)	I _F = 0mA, V _{CC} = V _O = 15V	—	—	5	μA	
		I _{OH}	I _F = 0mA, V _{CC} = V _O = 15V Ta = 70°C	—	—	50	μA	
	High Level Supply Voltage	I _{CCH}	I _F = 0mA, V _{CC} = 15V	—	0.01	1	μA	
COUPLED	Current Transfer Ratio	I _O /I _F	I _F = 16 mA V _{CC} = 4.5V V _O = 0.4V	Ta = 25°C	10	30	—	%
				Rank : 0	19	30	—	
				Ta = 0~70°C	5	—	—	
	Low Level Output Voltage	V _{OL}	I _F = 16mA, V _{CC} = 4.5V, I _O = 1.1mA (Rank 0 : I _O = 2.4mA)	—	—	0.4	V	
				Isolation Resistance	R _S	R.H. = 40~60%, V = 1kV DC (Note 6)	—	10 ¹²
Stray Capacitance Between Input to Output	C _S	V = 0, f = 1MHz	—	0.8	—	pF		

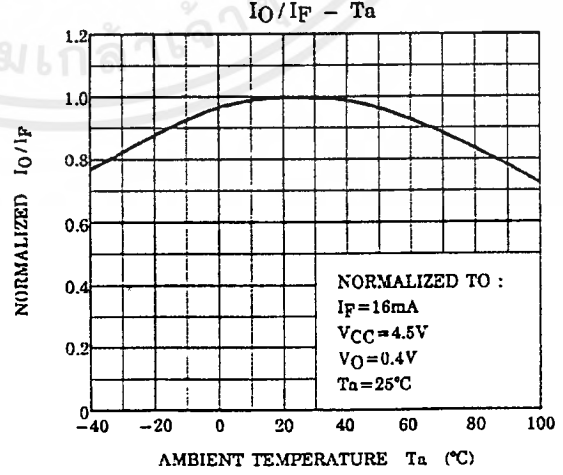
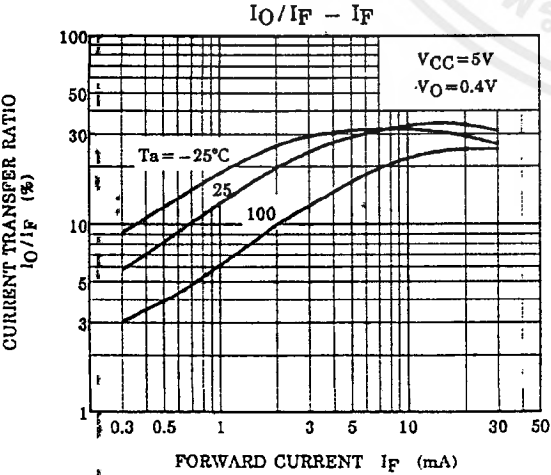
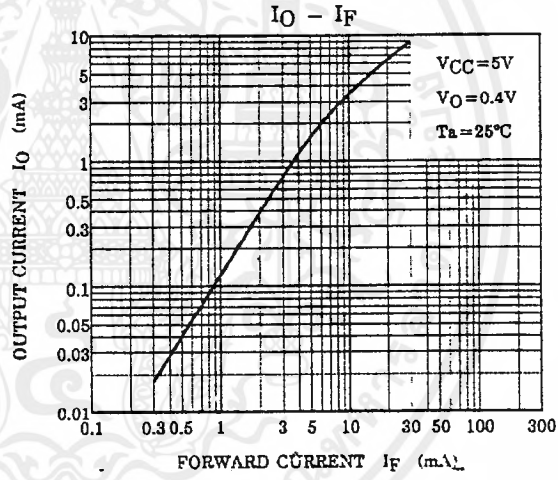
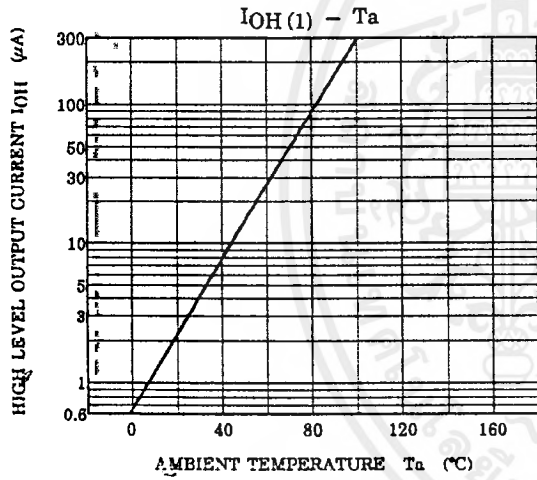
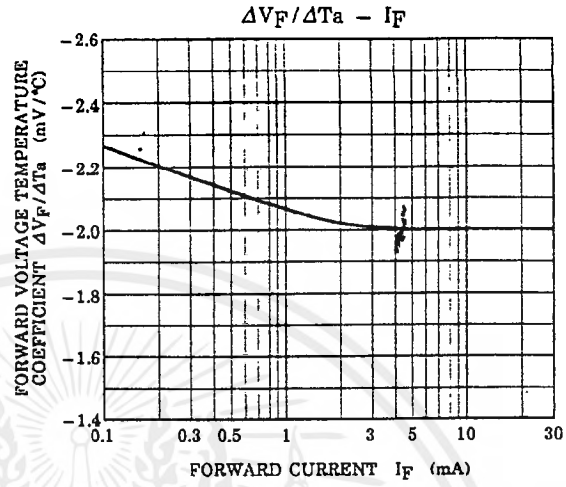
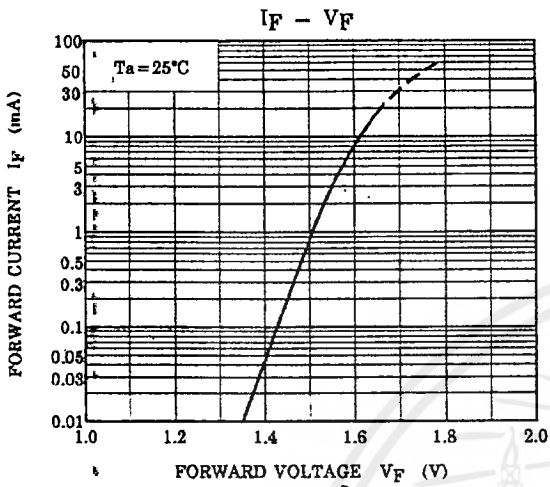
SWITCHING CHARACTERISTICS (Ta = 25°C)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Propagation Delay Time (H→L)	t _{pHL}	I _F = 0→16mA, V _{CC} = 5V, R _L = 4.1kΩ	—	0.3	0.8	μs
		(Note 7) Rank 0 : R _L = 1.9kΩ	—	0.5	0.8	
Propagation Delay Time (L→H)	t _{pLH}	I _F = 16→0mA, V _{CC} = 5V, R _L = 4.1kΩ	—	1.0	2.0	μs
		(Note 7) Rank 0 : R _L = 1.9kΩ	—	0.6	1.2	
Common Mode Transient Immunity at High Output Level	C _{MH}	I _F = 0mA, V _{CM} = 200Vp-p R _L = 4.1kΩ (Rank 0 : R _L = 1.9kΩ) (Note 8)	—	1500	—	V / μs
Common Mode Transient Immunity at Low Output Level	C _{M L}	I _F = 16mA, V _{CM} = 200Vp-p R _L = 4.1kΩ (Rank 0 : R _L = 1.9kΩ) (Note 8)	—	-1500	—	V / μs

TLP550 - 3
 1996 - 4 - 8
TOSHIBA CORPORATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(TLP550)

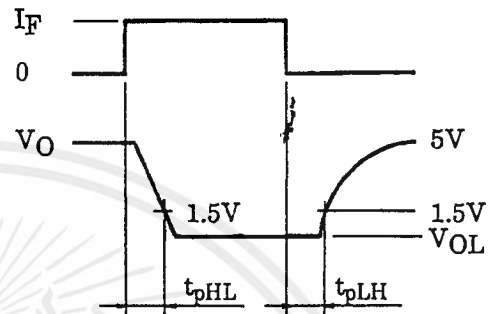
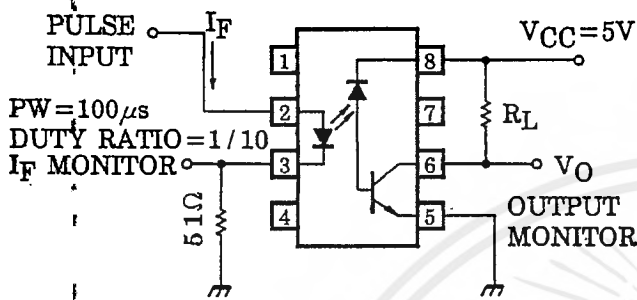


TTLP550 - 5
1996 - 4 - 8
TOSHIBA CORPORATION

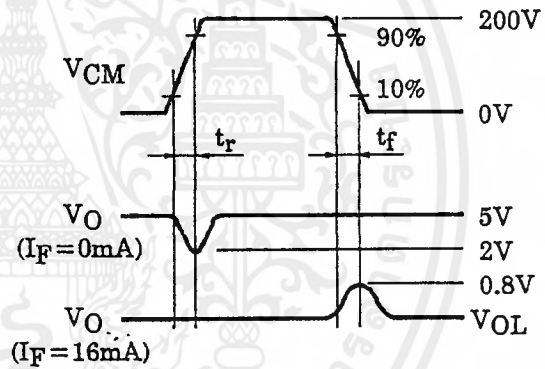
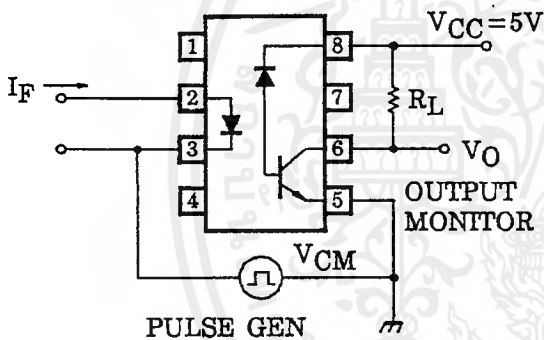
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้เชิงพาณิชย์โดยไม่ได้รับอนุญาต
 ไม่รับประกันใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(TLP550)

- Note 6 : Device considered a two-terminal device : Pins 1, 2, 3 and 4 shorted together and Pin 5, 6, 7 and 8 shorted together.
- Note 7 : Switching time test circuit.



- Note 8 : Common mode transient immunity test circuit.



$$Z_O = 50\Omega$$

$$CM_H = \frac{160(V)}{t_r(\mu s)}, CM_L = \frac{160(V)}{t_f(\mu s)}$$

- Note 9 : Maximum electrostatic discharge voltage for any pins : 100V (C=200pF, R=0)

TLP550 - 4
1996 - 4 - 8
TOSHIBA CORPORATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ซ้ำโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRFD120, IRFD121, IRFD122, IRFD123

N-Channel Enhancement-Mode Power Field-Effect Transistor

August 1991

Features

- 0.4A and 0.5A, 60V - 100V
- rDS(on) = 2.4Ω and 3.2Ω
- SOA is Power-Dissipation Limited
- Nanosecond Switching Speeds
- Linear Transfer Characteristics
- High Input Impedance
- Majorily Carrier Device

Package

4-PIN DIP
TOP VIEW



Terminal Diagram



Description
The IRFD120, IRFD121, IRFD122, and IRFD123 are N-channel enhancement-mode silicon-gate power field-effect transistors designed for applications such as switching regulators, switching converters, motor drivers, relay drivers, and drivers for high-power bipolar switching transistors requiring high speed and low gate-drive power. These types can be operated directly from integrated circuits.

The IRFD types are supplied in the 4-pin DIP package.

Absolute Maximum Ratings (Tc = +25°C). Unless Otherwise Specified

Parameter	IRFD120	IRFD121	IRFD122	IRFD123	Units
Drain-Source Voltage (V) _{DS}	100	60	60	60	V
Drain-Gate Voltage (V) _{DG}	100	60	60	60	V
Continuous Drain Current (I _D) Tc = +25°C	0.5	0.5	0.5	0.4	A
Pulsed Drain Current (I _{DM}) Tc = +25°C	4.0	4.0	4.0	3.2	A
Gate-Source Voltage (V _{GS})	±20	±20	±20	±20	V
Maximum Power Dissipation (P _D) Tc = +25°C (See Figure 13)	1.0	1.0	1.0	1.0	W
Linear Derating Factor (See Figure 13)	0.008	0.008	0.008	0.008	W/°C
Inductive Current, Clamped (I _{L1})	4.0	4.0	4.0	3.2	A
Operating and Storage Temperature Range	-55 to +150	-55 to +150	-55 to +150	-55 to +150	°C
Maximum Lead Temperature for Soldering (0.063" (1.6mm) from case for 10s)	300	300	300	300	°C

NOTES:

1. T_J = +25°C to +150°C.
2. Pulse Test: Pulse width ≤ 200μs, Duty Cycle ≤ 2%.

CAUTION: These devices are sensitive to electrostatic discharge. Proper ESD handling procedures should be followed. Refer to Harris Corporation 1991.

4-386

File Number 2313

Specifications IRFD120, IRFD121, IRFD122, IRFD123

Electrical Characteristics @ Tc = 25°C (Unless Otherwise Specified)

Parameter	Type	Min.	Typ.	Max.	Units	Test Conditions
BVDSS Drain-Source Breakdown Voltage	IRFD122, 1 IRFD121, 3	100	-	-	V	V _{GS} = 0V I _D = 250μA
VGS(th) Gate Threshold Voltage	ALL	2.0	-	4.0	V	V _{DS} = V _{GS} = 10V
VGS(on) Gate-Source Leakage Forward	ALL	-	-	500	nA	V _{GS} = 20V
VGS(off) Gate-Source Leakage Reverse	ALL	-	-	-500	nA	V _{GS} = -20V
I _{DSS} Zero Gate Voltage Drain Current	ALL	-	-	250	μA	V _{DS} = Max. Rating, V _{GS} = 0V, Tc = 125°C
I _{D(on)} On-State Drain Current	IRFD120, 1 IRFD122, 1	0.5	-	-	A	V _{GS} 1.0μs = V _{GS(on)} max., V _{GS} = 10V, V _{DS} = 10V
r _{DS(on)} Static Drain-Source On-State Resistance	IRFD120, 1 IRFD122, 1	-	2.2	2.4	Ω	V _{GS} = 10V, I _D = 0.25A
r _{DS(on)} Forward Transconductance	ALL	0.25	0.25	-	5 mS	V _{GS} 1.0μs = V _{GS(on)} max., I _D = 0.25A
Ciss Input Capacitance	ALL	-	50	-	pF	V _{GS} = 0V, V _{DS} = 35V, f = 1.0 MHz
Coss Output Capacitance	ALL	-	30	-	pF	See Fig. 9
Crss Reverse Transfer Capacitance	ALL	-	5.0	-	pF	See Fig. 9
t _{ON} Turn-On Delay Time	ALL	-	10	20	ns	V _{DS} = 0.5 BV _{DSS} , I _D = 0.25A, f _{sw} = 500 kHz
t _{OFF} Turn-Off Delay Time	ALL	-	15	25	ns	See Fig. 16
t _{RISE} Rise Time	ALL	-	18	25	ns	MOSFET switching times are assembly (lead) independent of operating temperature.
t _{FALL} Fall Time	ALL	-	10	20	ns	
t _{tot} Total Gate Charge (Gate-Source Plus Gate-Drain)	ALL	-	2.0	3.0	nC	V _{GS} = 10V, I _D = 1.2A, V _{DS} = 0.8 V _{GS} , f _{sw} = 500 kHz, V _{GS} = 0V, V _{DS} = 35V, f = 1.0 MHz
Q _g Gate-Source Charge	ALL	-	1.0	-	nC	See Fig. 9
Q _{gd} Gate-Drain ("Miller") Charge	ALL	-	1.0	-	nC	
L _D Internal Drain Inductance	ALL	-	4.0	-	nH	Measure from the 0.08 in. from package to center of die.
L _S Internal Source Inductance	ALL	-	6.0	-	nH	Measured from the source lead, 2.0mm from package to source bonding pad.

Thermal Resistance

Parameter	ALL	120	°C/W	Free Air Operation
R _{th(j-a)} Junction-to-Ambient	ALL	-	-	-

Source-Drain Diode Ratings and Characteristics

Parameter	IRFD120, 1 IRFD122, 3	IRFD121, 3 IRFD122, 1	IRFD122, 1 IRFD123, 1	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3	IRFD120, 1 IRFD122, 3
I _S Continuous Source Current (Body Diode)	-	-	0.5	-	-	-	-	-	-	-	-	-	-
I _{SM} Pulse Source Current (Body Diode)	-	-	4.0	-	-	-	-	-	-	-	-	-	-
V _{SD} Diode Forward Voltage (V) _F	-	-	1.4	-	-	-	-	-	-	-	-	-	-
t _{rr} Reverse Recovery Time	-	-	1.3	-	-	-	-	-	-	-	-	-	-
Q _{RR} Reverse Recovered Charge	-	-	100	-	-	-	-	-	-	-	-	-	-
t _{on} Intrinsic Turn-on Time as Indicated	ALL	-	0.2	-	-	-	-	-	-	-	-	-	-

① T_J = 25°C to 150°C. ② Pulse Test: Pulse width ≤ 200μs, Duty Cycle ≤ 2%.

4-387

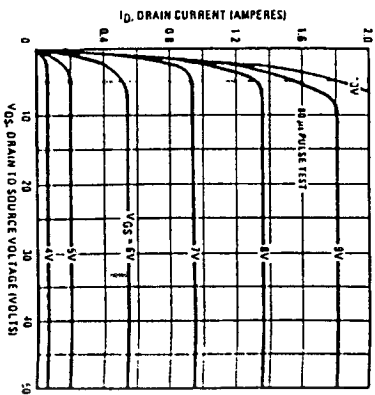


Fig. 1 - Typical Output Characteristics

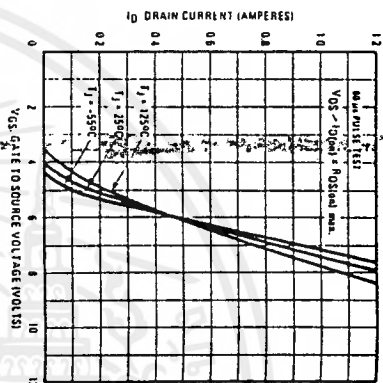


Fig. 2 - Typical Transfer Characteristics

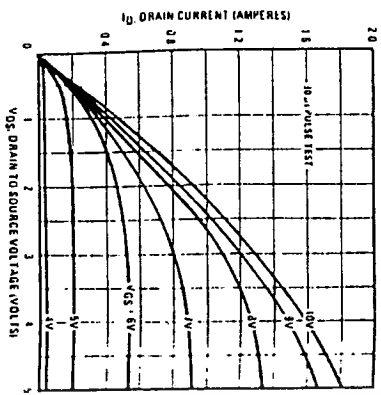


Fig. 3 - Typical Saturation Characteristics

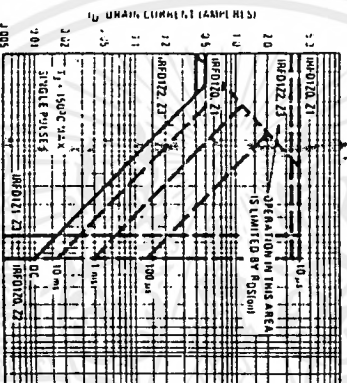


Fig. 4 - Maximum Safe Operating Area

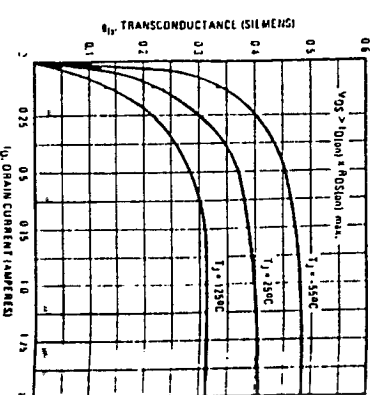


Fig. 5 - Typical Transconductance Vs. Drain Current

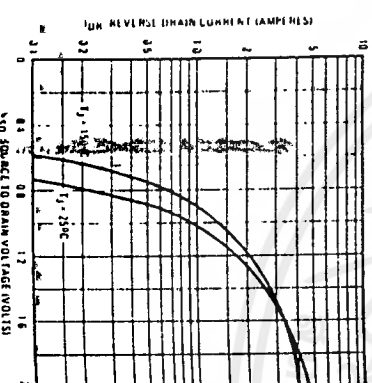


Fig. 6 - Typical Spikes-Drain Diode Forward Voltage

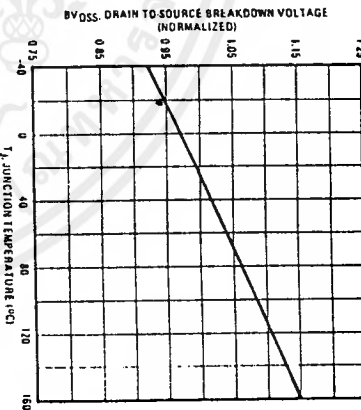


Fig. 7 - Breakdown Voltage Vs. Temperature

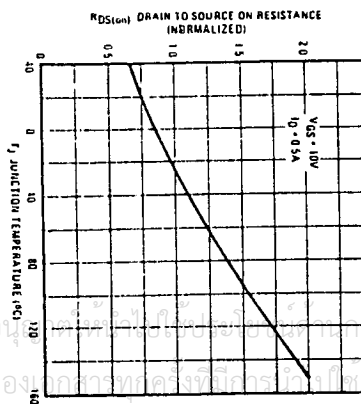


Fig. 8 - Normalized On-Resistance Vs. Temperature

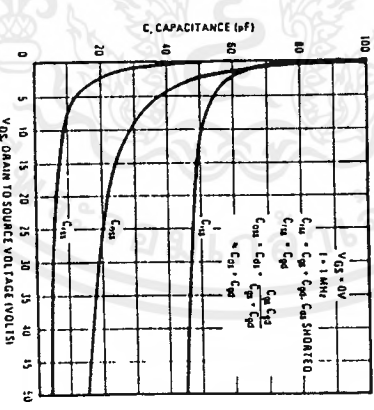


Fig. 9 - Typical Capacitance Vs. Drain-to-Source Voltage

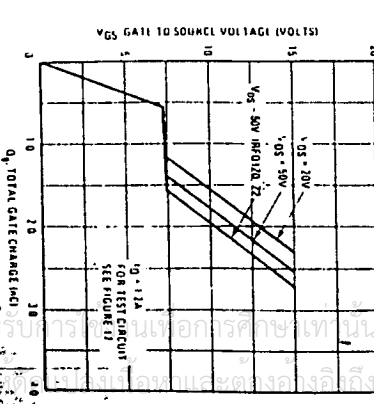


Fig. 10 - Typical Gate Charge Vs. Gate-to-Source Voltage

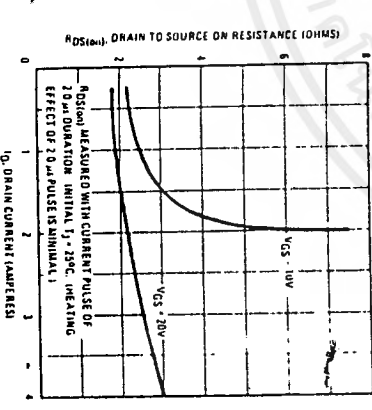


Fig. 11 - Typical On-Resistance Vs. Drain Current

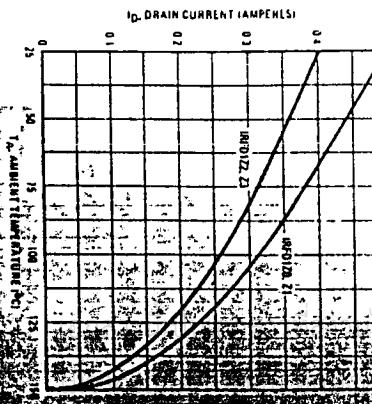


Fig. 12 - Maximum Drain Current Vs. Case Temperature

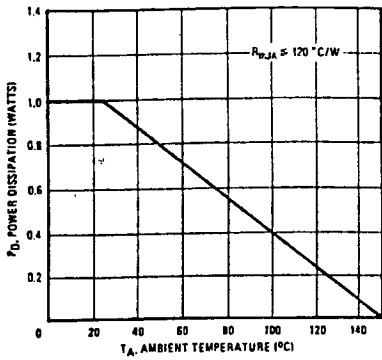


Fig. 13 - Power Vs. Temperature Derating Curve

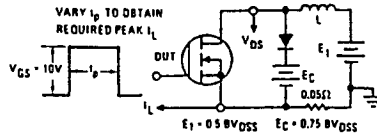


Fig. 14 - Clamped Inductive Test Circuit

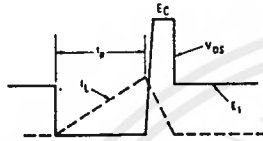


Fig. 15 - Clamped Inductive Waveforms

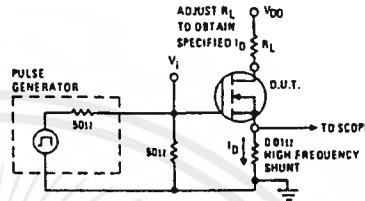


Fig. 16 - Switching Time Test Circuit

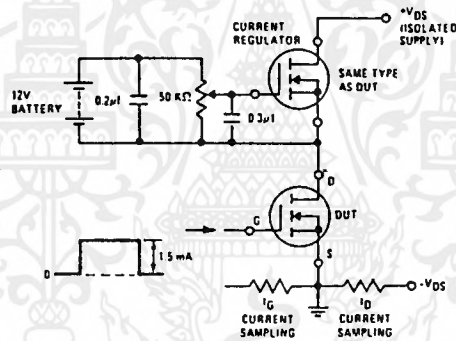


Fig. 17 - Gate Charge Test Circuit

Features

- 0.8A and 0.45A, 150V
- $r_{DS(on)} = 1.5\Omega$ and 2
- Single Pulse Avalanche
- SOA Is Power-Dissipa
- Nanosecond Switching
- Linear Transfer Chara
- High Input Impedance

Description

The IRFD210, IRFD211 n-channel enhancement-m transistors. IRFD210R, IRFD211R types are advanced power regulators guaranteed to withstand a breakdown avalanche mode MOSFETs are designed for regulators, switching converters and drivers for high-power applications requiring high speed and low gate charge. The IRFD types are supplied in a package.

Absolute Maximum Ratings

- Drain-Source Voltage (1)
- Drain-Gate Voltage (RGS = 20kΩ)
- Continuous Drain Current
- $T_C = +25^\circ\text{C}$
- Pulsed Drain Current
- Gate-Source Voltage
- Maximum Power Dissipation
- $T_C = +25^\circ\text{C}$ (See Figure 13)
- Linear Derating Factor (See Figure 13)
- Inductive Current, Clamped (See Figure 14, $L = 100\mu\text{H}$)
- Single Pulse Avalanche Energy
- Operating and Storage Junction Temperature Range
- Maximum Lead Temperature for Soldering (1.6mm) from case for 10 seconds

- NOTES:
1. $T_J = +25^\circ\text{C}$ to $+150^\circ\text{C}$
 2. Pulse Test: Pulse width < 300μs
- R Buffer Types Only

CAUTION: These devices are sensitive to electrostatic discharge. Copyright © Harris Corporation 1991

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้นอกจากจะทำให้ผู้จัดทำได้รับประสบการณ์จากการศึกษาและปฏิบัติงานจริงแล้วยังทำให้ผู้จัดทำได้รับน้ำใจจากบุคคลต่างๆ มากมาย บุคคลแรกคือท่านอาจารย์ที่ปรึกษาที่คอยให้คำแนะนำเกี่ยวกับโครงสร้างของงานและช่วยชี้แนะแนวทางการแก้ปัญหาต่างๆ ที่เกิดขึ้น ต่อมาก็คือเพื่อนๆ 4B ที่มีน้ำใจให้ยืมวัสดุอุปกรณ์ที่ขาดเหลือต่างๆ และคอยให้กำลังใจเสมอมา พี่เจ้าหน้าที่สโตร์ที่ช่วยอำนวยความสะดวกในการเก็บยืมอุปกรณ์ตลอดการทำปริญญานิพนธ์ พี่ธุรการภาคที่ช่วยอำนวยความสะดวกในการติดต่อกับงานธุรการต่างๆ ได้อย่างเรียบร้อย

สุดท้ายที่สำคัญที่สุดขอขอบพระคุณภาควิชาวิศวกรรมไฟฟ้าและคณาจารย์ทุกท่านที่ช่วยสอนสั่งให้ความรู้แก่นักศึกษาเพื่อที่นักศึกษาจะได้นำความรู้ไปพัฒนาประเทศชาติต่อไป

เอกสารอ้างอิง

1. สุวัฒน์ คั่น, “เทคนิคและการออกแบบสวิตชิ่งเพาเวอร์ซัพพลาย”, บริษัทเอนเทคไทย
2. Mohan Ned, “Power electronics : converters, applications, and design” Seconding edition, John Wiley & Sons, Inc.
3. Daniel W. Hart, “Induction to Power Electronics, Prentice-Hall International Inc.
4. James B. Dabney, “Mastering Simulink2”, Prentice-Hall Upper Sadde River New Jersey 07458
5. John Keown, “Microsim Spice and Circuit Analysis”, Prentice -Hall International, Inc.
6. Katsuhiko Okata, “Madern Control Engineering”, Prentice-Hall International
7. IEEE Transactions ON Industrial Electronics Vol. 43 No. 6 Dec. 1995 “A Simple Frequency-Independent Method For Calculating the Reactive and Harmonic Current in a Nonlinear Load
8. IEE. Proc-Electr, Power Appl., Vol.141, No.3 May 1994 “New Single-phase active power filter”
9. IEEE Transactions ON Power Electronics Vol. 10 NO. 3 May 1995 “Single-Phase Active Power Filters for Multiple Number loads”
10. IEEE Transactions ON Power Electronics Vol.8 ,NO 4 Oct. 1992 “Circuit Topologies for Single-Phase Voltage -Doubler Boost Retifiers”
11. Member IEEE , Power Electronics Laboratory , Texas A&M University “A High Performance single phase AC to DC Rectifier with Input Power Factor Correction”