

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ปีการศึกษา 2541

การปรับปรุงการตอบสนองของวงจรพีรีเรกูเลเตอร์
ด้วยวงจร โปสเรกูเลเตอร์แบบ 2 อินพุต ประสิทธิภาพสูง

Improving Dynamic Response of Preregulators by
Using Two-Input High Efficient Postregulators



T 0 3 4 1 4 3

โดย

นาย ฉัตรชัย

จินกรวี

นาย ชนันต์ชัย

คนตรง

อาจารย์ที่ปรึกษา

อาจารย์ อนุวัฒน์

จางวนิขลิส

ผศ. ประภาส

ไพโรสุวรรณา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เลขหนังสือพิมพ์.....
เลขทะเบียน..... 34143
วัน, เดือน, ปี..... 6 ต.ค. 2542

ปริญญาบัตรปีการศึกษา 2541

ภาควิชา วิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง การปรับปรุงการตอบสนองของวงจรพีเร็กกูเลเตอร์ ด้วยวงจรโพสเร็กกูเลเตอร์
แบบ 2 อินพุต ประสิทธิภาพสูง

ผู้จัดทำ

1. นาย นิตร์ชัย จินศรีวิ
2. นาย ชนนต์ชัย คนตรง



(Handwritten signature in blue ink)

อาจารย์ที่ปรึกษา

(อ. อนุวัฒน์ จางวนิชเลิศ)

(Handwritten signature in black ink)

อาจารย์ที่ปรึกษา

(ผศ. ประภาส ไพรสุวรรณ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การปรับปรุงการตอบสนองของวงจรพีเร็กกูเลเตอร์
ด้วยวงจร โปสเร็กกูเลเตอร์ แบบ 2 อินพุต ประสิทธิภาพสูง

นั้ตรชั้ย จินครวั
 ชนนั้ตชั้ย คนตรง
 อ. อนุวัณนั้ จางวนิชเลิศ อาจารย์ที่ปรึ่กษา
 ผศ. ประภาษ ไพรสวัรรณา อาจารย์ที่ปรึ่กษา
 ปีการศึ่กษา 2542

บทคัดย่อ

ในปริญญานิพนธ์นี้ ได้นำเสนอวิธีการใหม่ ในการปรับปรุงการตอบสนองของวงจรพีเร็กกูเลเตอร์ (Preregulator) โดยอาศัยวงจรโปสเร็กกูเลเตอร์ (Postregulator) แบบ 2 อินพุต ซึ่ง วงจรโปสเร็กกูเลเตอร์แบบนี้ จะมีประสิทธิภาพสูงกว่าวงจรแบบ อินพุตเดียว เนื่องจาก ในวงจรจะมีกระบวนการ เปลี่ยนรูปกำลังไฟฟ้า (Power Conversion Processing) เพียงบางส่วนเท่านั้น จากกำลังไฟฟ้าที่ผ่านทั้งหมด และการเลือกใช้อินพุตพีเร็กกูเลเตอร์ที่มี 2 เอาต์พุตสามารถทำได้ไม่ยากนัก อาศัยเพียงวงจรพีเร็กกูเลเตอร์ชนิดที่มีหม้อแปลงภายใน หรือการใช้วงจรพีเร็กกูเลเตอร์ จำนวน 2 ชุด ต่อขนานกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Improving Dynamic Response of Preregulators by
Using Two-Input High-Efficient Postregulators**

Chatchai	Jeankraw	
Chananchai	Kontrong	
Mr. Anuwat	Jangwanitlert	Advisor
Asst. Prof. Prapas	Praisuwanna	Advisor

1998

Abstract

A new method for improving dynamic response of Preregulators is developed in this paper. The method is based on the use of a very high efficient postregulator with two-input instead of only one. This two-input postregulator exhibits a very high efficiency due to the fact that only a part of the total power undergoes a power-conversion process. They need two-output Preregulator at their inputs, which can be easily obtained in Preregulator with transformers or with two Preregulator working in parallel.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญภาพ	III
สารบัญตารางและกราฟ	V
สัญลักษณ์	VI
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎี และหลักการ	3
บทที่ 3 การออกแบบและสร้างวงจร	15
บทที่ 4 การทดลอง และผลการทดลอง	25
บทที่ 5 บทวิจารณ์ และสรุปผลการทดลอง	35
ภาคผนวก	36
กิตติกรรมประกาศ	44
เอกสารอ้างอิง	45

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพที่		หน้า
2.1	ระบบ 2 ชั้นที่ใช้คอนเวอร์เตอร์ 2 ชุดต่ออนุกรมกัน	3
2.2	ระบบ ชั้นเดียวที่ประยุกต์มาจากระบบ 2 ชั้น	4
2.3	ระบบ ชั้นเดียว ที่ใช้ทรานซิสเตอร์ 4 ตัว	4
2.4	ระบบ 2 ชั้นที่ทำงานร่วมกัน แบบขนาน	5
2.5	ระบบ ชั้นเดียวที่ประยุกต์มาจากระบบขนาน 2 ชั้น	5
2.6	ระบบ 2 ชั้น ที่มี 2 อินพุต และเป็นแบบที่ได้สร้างขึ้น	6
2.7	โครงสร้างพื้นฐานของระบบ 2 ชั้น 2 อินพุต	7
2.8	โครงสร้างวงจรพรีเร็กกูเลเตอร์ แบบ ฟลายแบค คอนเวอร์เตอร์	7
2.9	โครงสร้างวงจรพรีเร็กกูเลเตอร์ แบบ พุช-พูล คอนเวอร์เตอร์	8
2.10	โครงสร้างวงจรพรีเร็กกูเลเตอร์ แบบ บูล คอนเวอร์เตอร์	8
2.11	โครงสร้างอย่างง่ายของวงจร โปสเร็กกูเลเตอร์แบบ 2 อินพุต	11
2.12	สัญญาณของระดับแรงดันในแต่ละส่วนของระบบโดยรวม	11
2.13	สัญญาณของระดับแรงดันในระบบที่ได้ทำการออกแบบไว้	12
2.14	วงจรเสมือนของ TI Buck โปสเร็กกูเลเตอร์	12
2.15	ความสัมพันธ์ของระดับแรงดัน v_1, v_2, v_o	13
3.1	วงจรฟลายแบค คอนเวอร์เตอร์ แบบ 2 เอาต์พุต	15
3.2	วงจรควบคุมพรีเร็กกูเลเตอร์ ด้วย ไอซี เบอร์ UC-3844	17
3.3	วงจรบัค คอนเวอร์เตอร์ แบบ 2 อินพุต	18
3.4	วงจรควบคุม โปสเร็กกูเลเตอร์ ด้วย ไอซี เบอร์ UC-3843	21
3.5	โบคพล็อต อัตราขยายของวงจร โปสเร็กกูเลเตอร์	23
3.6	วงจรพรีเร็กกูเลเตอร์และวงจร โปสเร็กกูเลเตอร์	24
4.1	แสดงสัญญาณ V_{GS} และ V_{DS} ของวงจรพรีเร็กกูเลเตอร์ ขณะ Full Load	25
4.2	แสดงสัญญาณ กระแสที่ขดปฐมภูมิของหม้อแปลง	26

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ ซึ่งงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ 4.3 ลีน อี แอสต์ดิงสัญญาณแรงดันกระแสที่เอาต์พุต ขณะ Half Load ทุกครั้งที่ 26 นำไปใช้

สารบัญภาพ (ต่อ)

ภาพที่		หน้า
4.4	แสดงสัญญาณ แรงดันกระแสที่เอาต์พุต ขณะ Full Load	27
4.5	แสดงระดับแรงดันเอาต์พุตเมื่อมีการเปลี่ยนแปลง โหลดจาก Half Load สู่ Full Load เพื่อทดสอบการตอบสนองของวงจร	27
4.6	แสดงสัญญาณ V_{GS} และ V_{DS} ของวงจรถือสเวทช์ทรานซิสเตอร์ ขณะ Half Load	31
4.7	แสดงสัญญาณแรงดันกระแสที่เอาต์พุต ขณะ Half Load	31
4.8	แสดงสัญญาณแรงดันกระแสที่เอาต์พุต ขณะ Full Load	32
4.9	แสดงระดับแรงดันเอาต์พุตเมื่อมีการเปลี่ยนแปลง โหลดจาก Half Load สู่ Full Load เพื่อทดสอบการตอบสนองของวงจร	32
4.10	แสดงการเปรียบเทียบระดับแรงดันเอาต์พุต v_o กับ v_i เมื่อมีการเปลี่ยนแปลง โหลดจาก Half Load สู่ Full Load	33

สารบัญตารางและกราฟ

ตารางที่		หน้า
2.1	ตารางแสดงการเปรียบเทียบความแตกต่างระหว่าง โพสรีกกูเลเตอร์ที่ใช้วงจรบัสค คอนเวอร์เตอร์ แบบ 2 อินพุต กับแบบอินพุต เดียว	10
4.1	ตารางแสดงผลการทดสอบ วงจรโพสรีกกูเลเตอร์	29
กราฟที่		
4.1	แสดงความสัมพันธ์ระหว่างประสิทธิภาพกับกำลังไฟฟ้าเอาต์พุต ของวงจรโพสรีกกูเลเตอร์	30



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญลักษณ์

- v_1 : แรงดันอินพุตระดับสูงของวงจรโพสเร็กกูเลเตอร์
 v_2 : แรงดันอินพุตระดับต่ำของวงจรโพสเร็กกูเลเตอร์
 v_0 : แรงดันเอาต์พุตของวงจรโพสเร็กกูเลเตอร์
 I_1 : กระแสอินพุตระดับสูงของวงจรโพสเร็กกูเลเตอร์
 I_2 : กระแสอินพุตระดับต่ำของวงจรโพสเร็กกูเลเตอร์
 P_{i1} : กำลังไฟฟ้าอินพุตระดับสูงของวงจรโพสเร็กกูเลเตอร์
 P_{i2} : กำลังไฟฟ้าอินพุตระดับต่ำของวงจรโพสเร็กกูเลเตอร์
 P_{O1} : กำลังไฟฟ้าเอาต์พุตระดับสูงของวงจรโพสเร็กกูเลเตอร์
 P_{O2} : กำลังไฟฟ้าเอาต์พุตระดับต่ำของวงจรโพสเร็กกูเลเตอร์
 P_0 : กำลังไฟฟ้าเอาต์พุต
 P_i : กำลังไฟฟ้าอินพุต
 L_0 : ตัวเหนี่ยวนำในวงจรฟิลเตอร์ด้านเอาต์พุต
 C_0 : ตัวเก็บประจุในวงจรฟิลเตอร์ด้านเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในปัจจุบัน สวิตซ์เพาเวอร์ซัพพลาย (Switching Power Supply) มีบทบาทมากในวงการเครื่องใช้ไฟฟ้าและวงจรอิเล็กทรอนิกส์ เนื่องจากสวิตซ์เพาเวอร์ซัพพลายเป็นแหล่งจ่ายไฟฟ้ากระแสตรง ที่มีขนาดกระทัดรัด และมีประสิทธิภาพสูง เมื่อเทียบกับลิเนียร์เพาเวอร์ซัพพลาย (Linear Power Supply) ในอดีต นอกจากนี้สวิตซ์เพาเวอร์ซัพพลาย ยังสามารถเพิ่มคุณสมบัติในการปรับปรุงค่าเพาเวอร์แฟคเตอร์ในระบบไฟฟ้า โดยอาศัยวงจรควบคุมแบบพิเศษได้อีกด้วย

สวิตซ์เพาเวอร์ซัพพลายโดยทั่วไปถูกออกแบบให้สามารถรักษาระดับแรงดันเอาต์พุตให้คงที่ ประกอบกับการลดระดับแรงดันกระแสเพื่อให้เกิดขึ้นน้อยที่สุด ซึ่งจะใช้หลักการของวงจรฟิลเตอร์ (Output Filter) ที่ประกอบด้วยตัวเหนี่ยวนำและตัวเก็บประจุ และจากการใช้วงจรฟิลเตอร์นี้เอง จะเป็นผลทำให้การตอบสนองของสวิตซ์เพาเวอร์ซัพพลาย เมื่อมีการเปลี่ยนแปลงโหลดทันทีทันใด (Sudden Load Change) มีการตอบสนองที่ไม่ค่อยดีนัก เนื่องจากจะมีช่วงการคืนตัว (Transient Recovery Time) ที่ค่อนข้างนาน ประกอบกับแรงดันเอาต์พุต ณ ช่วงเวลาที่มีการเปลี่ยนแปลงโหลด เกิดการตก หรือพุ่ง (dip and jump) [1] จากระดับแรงดันปรกติ ซึ่งจะมีค่ามากหรือน้อยขึ้นกับชนิดของตัวเก็บประจุที่นำมาใช้ในวงจรฟิลเตอร์ ซึ่งจุดนี้เอง อาจจะทำให้เกิดปัญหาเกี่ยวกับอุปกรณ์ไฟฟ้า หรือวงจรอิเล็กทรอนิกส์ที่นำมาใช้งาน กับสวิตซ์เพาเวอร์ซัพพลายนั่นๆ ได้

ในปฏิญานิพนธ์ฉบับนี้จะแสดงแนวทางการปรับปรุงการตอบสนองต่อการเปลี่ยนแปลงโหลด ของวงจรเร็กกูเลเตอร์ หรือสวิตซ์เพาเวอร์ซัพพลาย โดยอาศัยหลักการทำงานของวงจรโพสเร็กกูเลเตอร์ (Postregulator) ประสิทธิภาพสูง ที่จะนำมาต่อ (Cascade) กับวงจรพรีเร็กกูเลเตอร์ (Preregulator) [5] หรือวงจรเร็กกูเลเตอร์เดิม เพื่อให้ระบบรวมมีการตอบสนองต่อการเปลี่ยนแปลงโหลดทันทีทันใด ดีขึ้น

เนื้อหาของปฏิญานิพนธ์นี้แบ่งเป็น 5 บท ซึ่งในแต่ละบทจะมีเนื้อหาสาระดังนี้

บทที่ 2 ทฤษฎีและหลักการ จะอธิบายถึงแนวความคิดและหลักการในการสร้างวงจรโพสเร็กกูเลเตอร์แบบต่างๆ ที่จะนำมาต่อร่วมกับวงจรพรีเร็กกูเลเตอร์เดิม ซึ่งในที่นี้จะเลือกใช้ วงจรฟลายแบคคอนเวอร์เตอร์ (Flyback - Converter) เป็นพรีเร็กกูเลเตอร์

บทที่ 3 การคำนวณและการสร้าง จะอธิบายถึงการออกแบบวงจรกำลัง วงจรควบคุม ของทั้ง
วงจรพรีเร็กกูเลเตอร์และวงจร โฟสเร็กกูเลเตอร์

บทที่ 4 การทดลองและผลการทดลอง จะแสดงผลการทดลองและการเปรียบเทียบประสิทธิภาพ
ในด้านต่างๆของวงจรที่สร้างขึ้น

บทที่ 5 บทวิจารณ์และสรุปผลการทดลอง จะเป็นการสรุปผลการทดลองที่ได้ทั้งหมด พร้อมทั้ง
นำเสนอข้อวิจารณ์ต่างๆจากผลการทดลองที่ได้

ในตอนท้ายของปริิญาานิพนธ์นี้ จะเป็นภาคผนวกที่จะแสดงรายละเอียด ข้อมูล ของ
ไอซี ที่นำมาใช้ในวงจรควบคุมทั้งสองชุด (พรีเร็กกูเลเตอร์ และ โฟสเร็กกูเลเตอร์) และเอกสาร
อ้างอิงที่ใช้ประกอบการเขียนปริิญาานิพนธ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

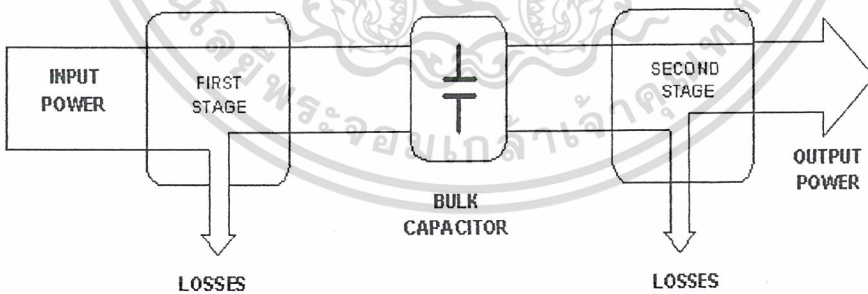
บทที่ 2

ทฤษฎีและหลักการ

โดยทั่วไปแล้วเร็กกูเลเตอร์ (Regulator) หรือคอนเวอร์เตอร์ (Converter) จะถูกออกแบบมา เพื่อรักษาระดับแรงดันเอาต์พุต ในช่วงเวลาใดเวลาหนึ่ง (Static Output) [5] ให้มีค่าค่อนข้างคงที่ แต่การตอบสนองต่อโหลดที่มีการเปลี่ยนแปลงตลอดเวลาจะไม่ดีนัก เนื่องมาจากการที่เอาต์พุตของเร็กกูเลเตอร์ มีวงจรฟิลเตอร์ ซึ่งประกอบด้วยตัวเก็บประจุที่มีขนาดใหญ่ ที่ใช้สำหรับลดค่าแรงดันกระเพื่อมความถี่ต่ำๆ (ประมาณ 100 - 120 Hz) ร่วมอยู่ในลูบของการป้อนกลับ (Feedback Loop) นั้นเอง

ด้วยเหตุนี้เพื่อเป็นการปรับปรุง ไดนามิก เร็กกูเลชัน (Dynamic Regulation) ของเร็กกูเลเตอร์ดังกล่าวให้ดีขึ้น รวมทั้งลดขนาดของตัวเก็บประจุ ในวงจรจริง สามารถทำได้โดย

1. นำ DC to DC คอนเวอร์เตอร์ ชุดที่สอง มาต่ออนุกรมเข้าไปกับคอนเวอร์เตอร์ชุดแรกโดยมีตัวเก็บประจุกั้นกลางระหว่างคอนเวอร์เตอร์ทั้งสอง รูปแบบนี้จะเรียกว่า " ระบบ 2 ชั้น (2 Stage System) " (ภาพที่ 2.1) ระบบแบบนี้เหมาะที่จะใช้กับงานที่ต้องการกำลังระดับกลาง ขึ้นไป (เกินกว่า 1 กิโลวัตต์)

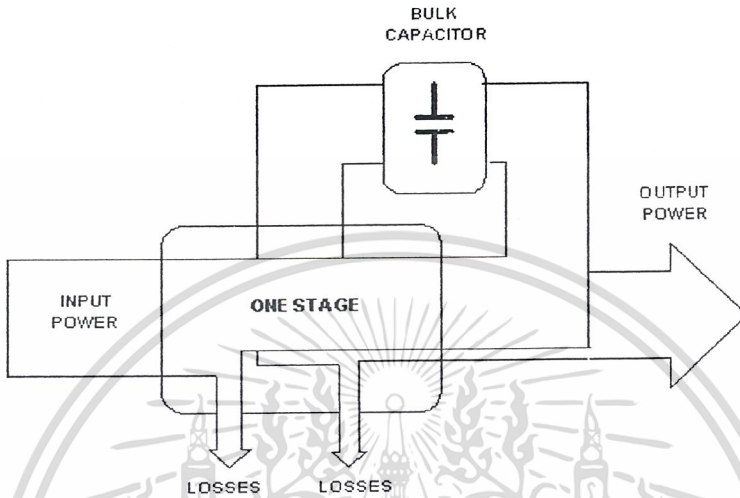


ภาพที่ 2.1 ระบบ 2 ชั้นที่ใช้คอนเวอร์เตอร์ 2 ชุดต่ออนุกรมกัน

2. เพื่อที่จะลดขั้นตอนที่ซับซ้อนของระบบ 2 ชั้น ข้างต้นลง จึงมีการออกแบบให้วงจรมีเพียงชั้นเดียว (ภาพที่ 2.2) แต่รูปแบบนี้ กำลังไฟฟ้าในระบบจะถูกจัดการในชั้น ดังกล่าว 2 รอบ ดังนั้นกระแสและแรงดันที่ตกคร่อมตัวทรานซิสเตอร์หรืออุปกรณ์สวิตซ์ (Switching Device)

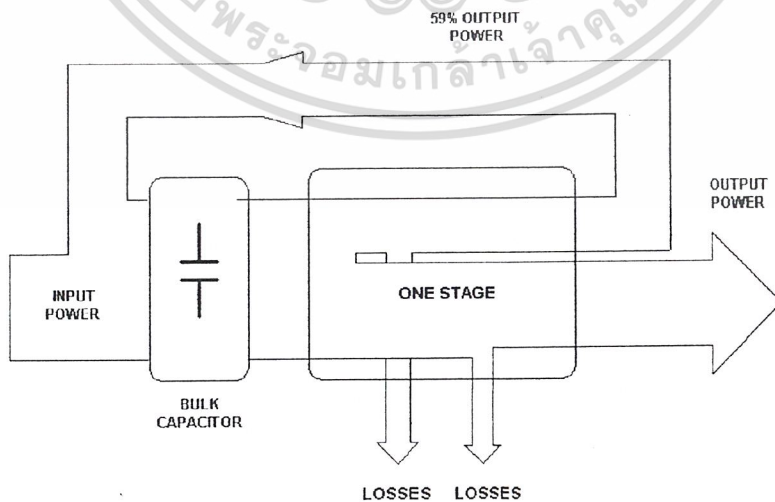
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในตัวคอนเวอร์เตอร์ จะมีค่าสูงมาก จึงทำให้วงจรแบบนี้มีประสิทธิภาพโดยรวมค่อนข้างต่ำ เพราะมีการสูญเสียเกิดขึ้นที่อุปกรณ์สวิตซ์ซึ่งดังกล่าวมาก นั่นเอง



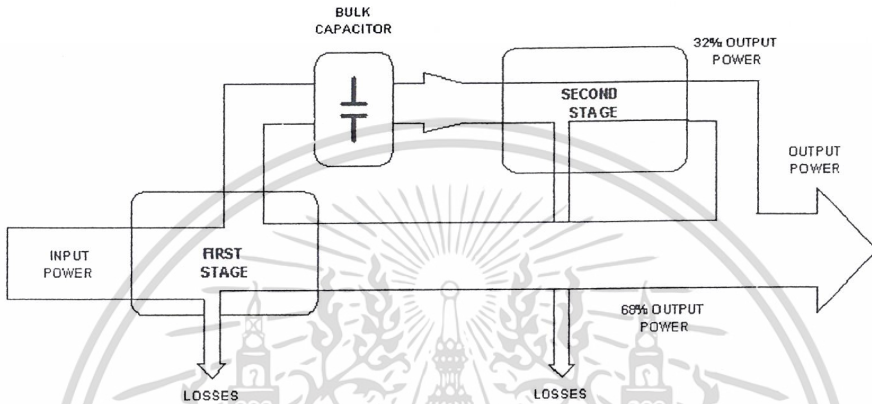
ภาพที่ 2.2 ระบบ ชั้นเดียวที่ประยุกต์มาจากระบบ 2 ชั้น

3. นอกจากนี้ยังมีการประยุกต์ระบบ ชั้นเดียว โดยการ ใช้โทโพโลยี (Topology) ภายใน ที่ประกอบด้วยทรานซิสเตอร์ 4 ตัว (ภาพที่ 2.3) ระบบแบบนี้ จะใช้เวียนกลับของกำลังไฟฟ้า (Power Recycled) ประมาณ 60 % ของกำลังไฟฟ้าที่ป้อนเข้า



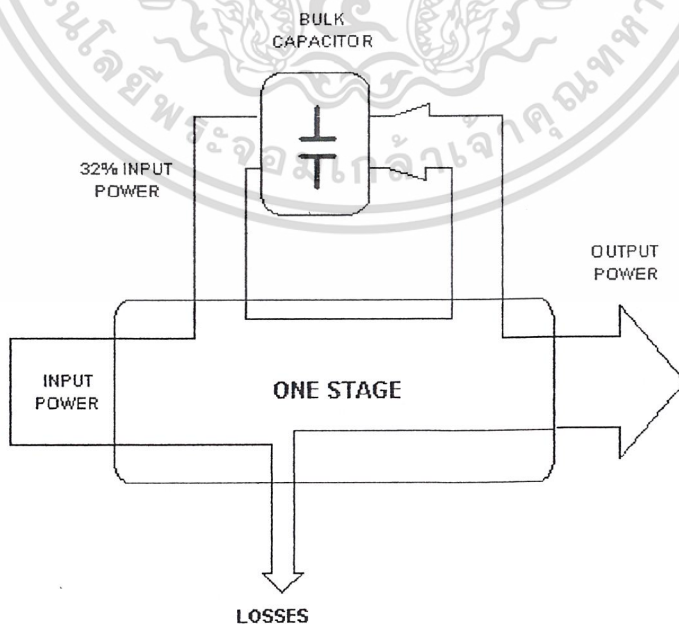
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ภาพที่ 2.3 ระบบ ชั้นเดียว ที่ใช้ทรานซิสเตอร์ 4 ตัว
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ใช้ระบบ 2 ชั้น ที่มีโทโพโลยี ภายในประกอบด้วยทรานซิสเตอร์ 4-5 ตัว (ภาพที่ 2.4) รูปแบบนี้ จะให้ชั้นแรก จัดการกับกำลังไฟฟ้าป้อนเข้าทั้งหมด ในขณะที่ชั้นถัดไปจะจัดการเพียง 32% ของกำลังไฟฟ้าป้อนเข้าเท่านั้น และด้วยลักษณะ โครงสร้างเช่นนี้เอง จึงเรียกระบบแบบนี้ว่า " ระบบแบบขนาน " (Parallel System)



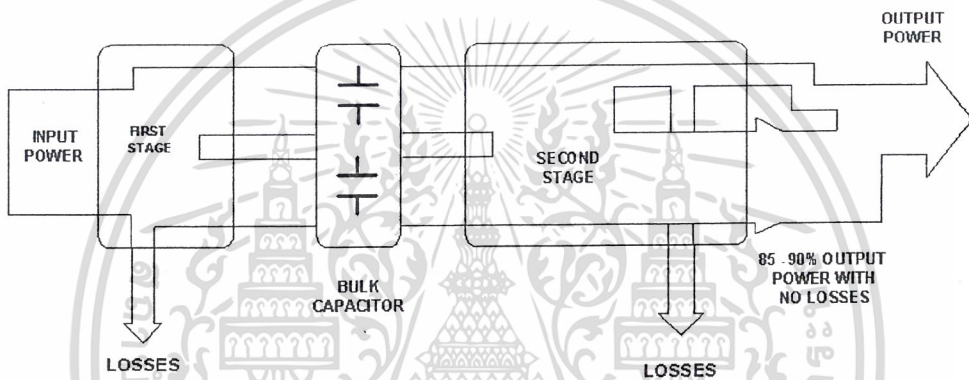
ภาพที่ 2.4 ระบบ 2 ชั้นที่ทำงานร่วมกัน แบบขนาน

5. ใช้การประยุกต์จากระบบข้างต้น แต่ใช้เพียงชั้นเดียวในการจัดการกับกำลังไฟฟ้าที่ป้อนเข้าทั้งหมด พร้อมกับกำลังไฟฟ้าเวียนกลับอีก 32% (ภาพที่ 2.5)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น ภาพที่ 2.5 ระบบ ชั้นเดียวที่ประยุกต์มาจากระบบขนาน 2 ชั้น ทุกครั้งที่มีการนำไปใช้

ในการปรับปรุงวงจรเร็กกูเลเตอร์นี้ มีจุดมุ่งหมายเพื่อลดขนาดของตัวเก็บประจุในระบบลง เพื่อให้เร็กกูเลเตอร์ ตอบสนองต่อการเปลี่ยนแปลงโหลดได้เร็วยิ่งขึ้นในขณะเดียวกันต้องไม่ทำให้เกิดการลดทอนประสิทธิภาพโดยรวมของทั้งระบบมากนัก ด้วยเหตุนี้เอง จึงเลือกที่จะออกแบบวงจรโพสเร็กกูเลเตอร์ หรือวงจรในขั้นที่ 2 แบบพิเศษ คือมี 2 อินพุต เพื่อเพิ่มประสิทธิภาพของวงจรโพสเร็กกูเลเตอร์ให้สูงขึ้น และนำมาทำงานร่วมกับวงจรพรีเร็กกูเลเตอร์ (ภาพที่ 2.6)



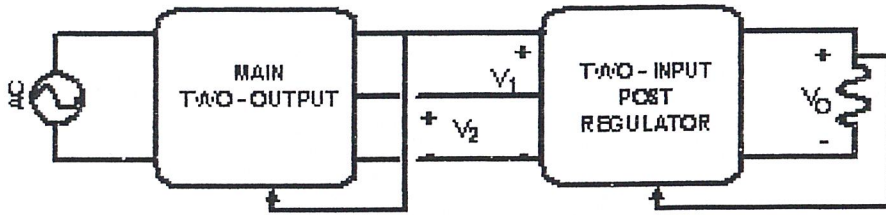
ภาพที่ 2.6 ระบบ 2 ขั้น ที่มี 2 อินพุต และเป็นแบบที่ได้สร้างขึ้น

ในการออกแบบวงจรพรีเร็กกูเลเตอร์ เพื่อนำมาใช้งานร่วมกับวงจรโพสเร็กกูเลเตอร์ดังกล่าว สามารถเลือกทำได้ 2 วิธีคือ

1. การใช้พรีเร็กกูเลเตอร์ ที่มีวงจรภายในประกอบด้วยหม้อแปลงไฟฟ้าที่มีการพันขดลวดทุติยภูมิ (Secondary Windings) 2 ชุด โดยให้แต่ละชุดมีระดับแรงดันเอาต์พุต ที่ใกล้เคียงกัน
2. การใช้พรีเร็กกูเลเตอร์ธรรมดาที่มีเอาต์พุตเดียว จำนวน 2 ตัวนำมาต่อขนานกัน โดยที่แต่ละตัว จะต้องมีแรงดันเอาต์พุตในระดับที่ใกล้เคียงกันหรือไม่แตกต่างกันมากนัก

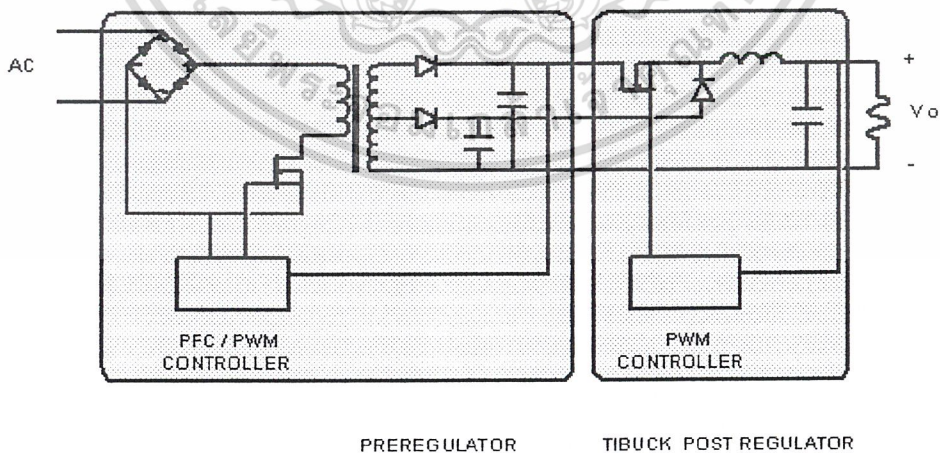
ในภาพที่ 2.7 จะแสดงถึงโครงสร้างพื้นฐาน (Basic Block Diagram) ของระบบดังกล่าว และด้วยโครงสร้างเช่นนี้เองจะพบว่า ส่วนควบคุมของแต่ละวงจร (ทั้งพรีเร็กกูเลเตอร์ และโพสเร็กกูเลเตอร์) จะทำงานเป็นอิสระต่อกัน ทำให้วงจรทั้งสอง สามารถใช้ชุดควบคุม PWM (PWM Controller) [2] ธรรมดา มาควบคุมการทำงานได้ โดยไม่ต้องอาศัยวงจรควบคุมแบบพิเศษที่มีความยุ่งยากซับซ้อนแต่อย่างใด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการเชิงงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



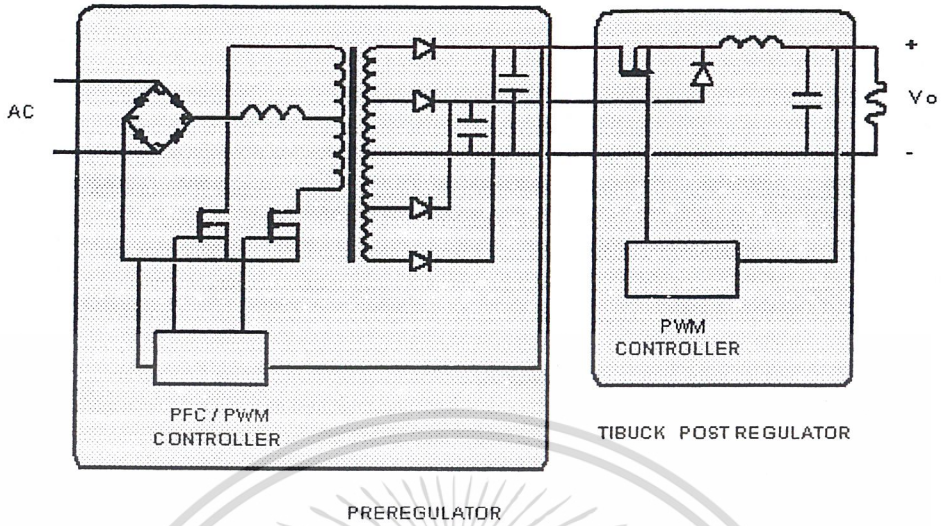
ภาพที่ 2.7 โครงสร้างพื้นฐานของระบบ 2 ชั้น 2 อินพุต

การออกแบบวงจรพรีเร็กกูเลเตอร์นี้ สามารถเลือกใช้โทโพโลยีได้หลายแบบขึ้นอยู่กับระดับกำลังไฟฟ้าที่ต้องการจะนำไปใช้ เช่น ใช้ฟลายแบค คอนเวอร์เตอร์ (Flyback Converter) สำหรับรับงานที่ใช้กำลังไฟฟ้าระดับต่ำๆ (ภาพที่ 2.8) ใช้พุช-พูล คอนเวอร์เตอร์ (Push-Pull Converter) ในงานที่ต้องกำลังไฟฟ้าระดับที่สูงขึ้นมาอีก (ภาพที่ 2.9) หรือการใส่บูส คอนเวอร์เตอร์ (Boost Converter) (ภาพที่ 2.10) เป็นต้น แต่ไม่ว่าจะใช้โทโพโลยีของพรีเร็กกูเลเตอร์เป็นแบบใด ในส่วนของวงจรโพสเร็กกูเลเตอร์ จะมีลักษณะโครงสร้างภายในที่เหมือนกันโดยพรีเร็กกูเลเตอร์นี้ จะมีโครงสร้างและหลักการทำงานเป็น DC to DC คอนเวอร์เตอร์ แบบ บัค (Buck Converter) ที่มี 2 อินพุต (2-Input Buck Converter - "TIBuck")

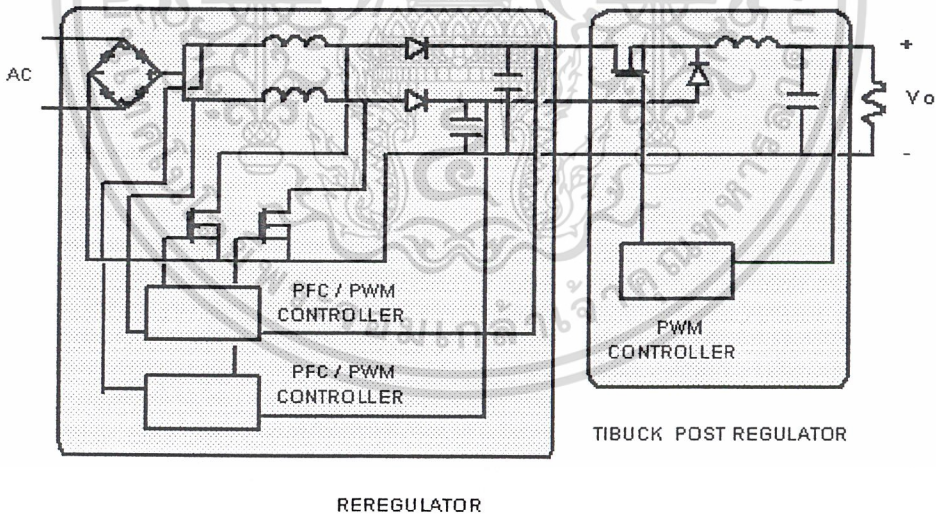


ภาพที่ 2.8 โครงสร้างวงจรพรีเร็กกูเลเตอร์ แบบ ฟลายแบค คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.9 โครงสร้างวงจรพรีเรกกูเลเตอร์ แบบ พุช-พูล คอนเวอร์เตอร์



ภาพที่ 2.10 โครงสร้างวงจรพรีเรกกูเลเตอร์ แบบ บูส คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการใช้ TIBuck เป็นโพสเร็กกูเลเตอร์นี้ จะมีข้อได้เปรียบกว่า การใช้ บัค คอนเวอร์เตอร์ แบบธรรมดา (อินพุตเดียว) คือ

1. มีระดับแรงดันตกคร่อม ทรานซิสเตอร์และ ไดโอดที่น้อยกว่า
2. ใช้วงจรควบคุมที่ไม่ยุ่งยากซับซ้อน (สามารถใช้ PWM Controller ธรรมดาได้)
3. มีขนาดของ ตัวเหนี่ยวนำที่เล็กกว่า ที่ใช้ใน บัค คอนเวอร์เตอร์แบบอินพุตเดียว
4. มีราคาถูกลง เพราะเหตุผลข้างต้น
5. ขนาดของเร็กกูเลเตอร์ โดยรวมจะเล็กกว่า และมีประสิทธิภาพที่สูงกว่า

อย่างไรก็ตาม การใช้ TIBuck เป็นโพสเร็กกูเลเตอร์ นี้จะมีข้อจำกัดบางประการ เช่น

1. ระดับของแรงดันเอาต์พุต จะถูกจำกัดด้วยระดับแรงดันอินพุต ทำให้มีย่านเร็กกูเลชัน (Regulation Range) น้อยกว่า บัค คอนเวอร์เตอร์แบบธรรมดา
2. การป้องกันการลัดวงจรในระบบ (Short Circuit Protection) ไม่สามารถทำได้ด้วย วงจรโพสเร็กกูเลเตอร์ แต่ต้องอาศัยการทำงานจากวงจรพรีเร็กกูเลเตอร์เป็นหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

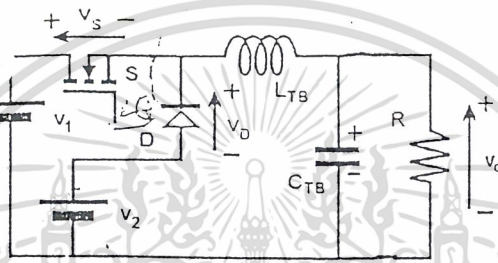
ตารางที่ 2.1 แสดงการเปรียบเทียบความแตกต่าง ระหว่างโพสเร็กกูเลเตอร์ที่ใช้วงจร บัค คอนเวอร์เตอร์ แบบ 2 อินพุต กับ แบบ อินพุต เดียว

ข้อเปรียบเทียบ	Buck	TI Buck
จำนวนอินพุต	1	2
ย่านแรงดันเอาต์พุต	$0 < V_o < V_1$	$V_2 < V_o < V_1$
แรงดันเอาต์พุต	$D(V_1)$	$D(V_1 - V_2)$
$V_{DS(Max)} , V_{GS(Max)}$	V_1	$V_1 - V_2$
วงจร LC ฟิลเตอร์	$L_B C_B$	$L_B C_B / 3$
ประสิทธิภาพ	80 - 90 %	96 - 99 %
การป้องกันการลัดวงจร	มี	ไม่มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

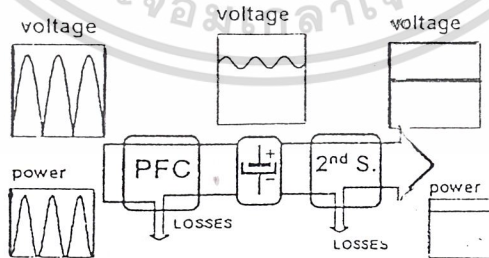
โครงสร้างและหลักการทำงานของวงจรโพลาร์เรกกูเลเตอร์

จากที่ได้กล่าวไว้ข้างต้นแล้วจะพบว่าวงจรโพลาร์เรกกูเลเตอร์แบบ 2 อินพุต (TI Buck) นี้ สามารถนำไปเชื่อมต่อ เข้ากับเอาต์พุตของวงจรพรีเรกกูเลเตอร์ ในโทโพโลยีแบบใดๆ ก็ได้ เพื่อให้ระบบโดยรวมใช้ตัวเก็บประจุที่มีขนาดเล็กลง และจะทำให้ได้การตอบสนองต่อการเปลี่ยนแปลงโหลดที่ดีขึ้น ในภาพที่ 2.11 จะแสดงถึงโครงสร้างวงจรอย่างง่าย ของวงจรโพลาร์เรกกูเลเตอร์แบบ 2 อินพุต



ภาพที่ 2.11 โครงสร้างอย่างง่ายของวงจรโพลาร์เรกกูเลเตอร์แบบ 2 อินพุต

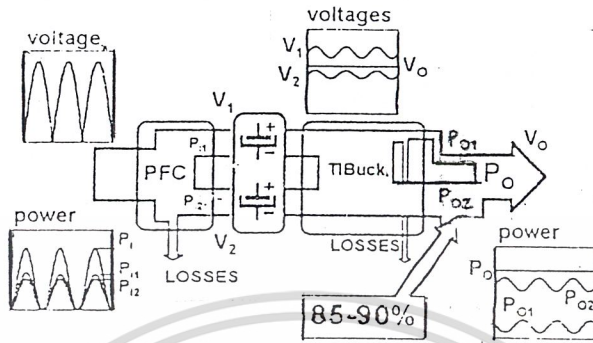
ในภาพที่ 2.12 จะแสดงถึงสัญญาณของระดับแรงดันในแต่ละส่วนของระบบโดยรวมที่มี 2 ชั้น และในภาพที่ 2.13 จะแสดงถึงสัญญาณของระดับแรงดัน ในระบบที่ได้ทำการออกแบบไว้ (วงจรพรีเรกกูเลเตอร์ + TI Buck)



(a)

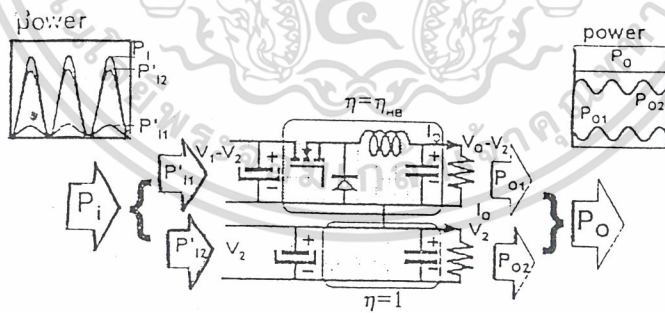
ภาพที่ 2.12 แสดงสัญญาณของระดับแรงดันในแต่ละส่วนของระบบโดยรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.13 แสดงสัญญาณของระดับแรงดันในระบบที่ได้ทำการออกแบบไว้

ภาพที่ 2.14 จะแสดงวงจรเสมือนของ TI Buck โปสเตอร์กุกูเลเตอร์ ซึ่งจะพบว่าโทโพโลยีของโปสเตอร์กุกูเลเตอร์แบบนี้จะจัดการกำลังไฟฟ้าเพียงบางส่วน ในขณะที่กำลังไฟฟ้าส่วนใหญ่จะถูกส่งผ่านออกไปยังเอาต์พุตโดยตรง



ภาพที่ 2.14 วงจรเสมือนของ TI Buck โปสเตอร์กุกูเลเตอร์

กำลังไฟฟ้าขาเข้าของวงจร TI Buck (P_i) จะถูกแบ่งออกเป็นสองส่วนคือ P_{11} และ P_{12}

$$P_i = P_{11} + P_{12} \tag{1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังไฟฟ้าที่ถูกแบ่งนี้จะแบ่งในอัตราส่วน ($P_{i1} : P_{i2}$) ประมาณ 1 ต่อ 20 และกำลังไฟฟ้าที่แบ่งในแต่ละส่วนจะมีค่า

$$P_{i1} = I_1(v_1 - v_2) \quad (2)$$

$$P_{i2} = I_2v_2 = I_O v_2 \quad (3)$$

ในขณะที่กำลังไฟฟ้าขาออกของแต่ละส่วนจะมีค่า

$$P_{O1} = I_O(v_1 - v_2) \quad (4)$$

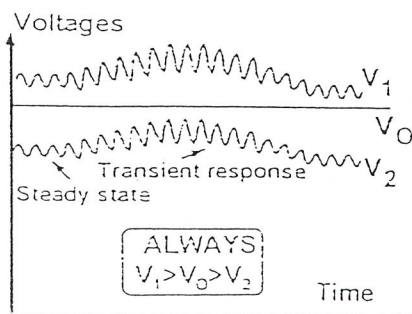
$$P_{O2} = P_{i2} = I_O v_2 \quad (5)$$

$$P_O = I_O v_O \quad (6)$$

จากวงจรสมมูลจะพบว่ากำลังไฟฟ้า P_{i2} ซึ่งมีค่าประมาณ 85-95 % ของกำลังไฟฟ้าอินพุตทั้งหมดจะถูกส่งผ่านออกเอาต์พุต โดยไม่มีการสูญเสีย ($P_{O2} = P_{i2}$) ด้วยเหตุนี้เองประสิทธิภาพของวงจรโพสเร็กกูเลเตอร์แบบ TI Buck นี้จึงสูงกว่าวงจรโพสเร็กกูเลเตอร์แบบธรรมดาที่มีอินพุตเดียว

ในส่วนของวงจรบัค คอนเวอร์เตอร์ในวงจรโพสเร็กกูเลเตอร์ จะเป็นส่วนที่จัดการกำลังไฟฟ้า P_{i1} จากวงจรเสมือนในภาพที่ 2.14 จะพบว่า ถ้าออกแบบให้ v_1 และ v_2 มีค่าใกล้เคียงกันมากเท่าไร ประสิทธิภาพของวงจรบัค คอนเวอร์เตอร์ (η_{HB}) ก็จะมีสูงขึ้นไปนั้น

ถึงแม้ว่าเราสามารถทำให้ v_1 และ v_2 มีค่าใกล้เคียงกันมาก แต่การออกแบบจะถูกจำกัดอยู่ที่ย่านเร็กกูเลชัน ของวงจร TI Buck (TI Buck Regulation Range) ซึ่งจะทำให้ความสามารถในการรักษาระดับแรงดันเอาต์พุต (v_O) ลดลง เมื่อมีการรบกวนจากการเปลี่ยนแปลงโหลด ในภาพที่ 2.15 จะแสดงถึงความสัมพันธ์ของระดับแรงดัน v_1, v_2, v_O และย่าน $v_1 - v_2$ ที่ควรจะต้องเลือกใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น ภาพที่ 2.15 แสดงความสัมพันธ์ของระดับแรงดัน v_1, v_2, v_O ของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ความแตกต่างของระดับแรงดัน v_1 และ v_2 จะสัมพันธ์กับขนาดของชุดตัวเก็บประจุ (Bulk Capacitor) ที่นำมาคั่นกลางระหว่างขั้นด้วย เนื่องจากการศึกษาครั้งนี้จะมุ่งเน้นไปที่การลดขนาดของตัวเก็บประจุลง ซึ่งจะทำให้แรงดันกระแสเฟืองของ v_1 และ v_2 มีมากขึ้น ดังนั้นเพื่อที่จะรักษาระดับแรงดัน v_0 ให้คงที่ ไม่ขึ้นลงตามระดับแรงดันกระแสเฟืองของ v_1 และ v_2 จึงต้องเพิ่มระดับความแตกต่าง ($v_1 - v_2$) ให้มากขึ้นด้วย แต่ก็ไม่ควรมากเกินไปจนทำให้ประสิทธิภาพของวงจรบัสคอนเวอร์เตอร์ ตกลงมากนัก

การเลือกระดับความแตกต่างของ v_1 และ v_2 เพื่อให้เกิดความเหมาะสม ทั้งในด้านประสิทธิภาพและขนาดของวงจรโพสเทรีกยูเลเตอร์ จะทำการเลือกค่า v_2 ให้อยู่ประมาณ 0.7 ถึง 0.8 เท่า ของระดับแรงดัน v_1 และให้ระดับแรงดันเอาต์พุต v_0 มีค่าประมาณ $(v_1 + v_2) / 2$ ซึ่งวิธีการนี้ จะทำให้ขนาดของชุดตัวเก็บประจุโดยรวมลดลงกว่าระบบเดิม ประมาณ 25 เท่า ประกอบกับประสิทธิภาพของวงจรโพสเทรีกยูเลเตอร์ที่สูงขึ้นประมาณ 97 - 98 %

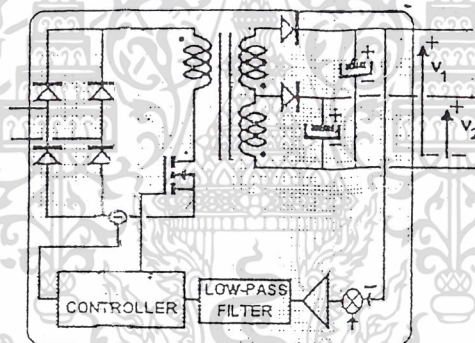
นอกจากนี้เพื่อทำให้วงจรโพสเทรีกยูเลเตอร์ มีความสามารถในการลดขนาดของแรงดันกระแสเฟืองที่เอาต์พุตให้มากยิ่งขึ้น จะต้องทำให้รูปของการป้อนกลับในวงจรควบคุม มีค่าความถี่ผ่าน (Crossover frequency) สูงที่สุดเท่าที่จะทำได้ หรืออาจจะเพิ่มความสามารถด้าน ฟีด-ฟอรวอร์ด (feed forward) [5] ให้กับวงจรควบคุมเป็นต้น

บทที่ 3

การออกแบบและสร้างวงจร

บทนี้จะแสดงถึงการคำนวณ ออกแบบและสร้างวงจรพรีเร็กกูเลเตอร์อย่างคร่าวๆ เพื่อใช้เป็นตัวเปรียบเทียบผลการทำงาน (พรีเร็กกูเลเตอร์ที่สร้างขึ้นนี้ จะใช้เป็นตัวแทนสำหรับทดสอบการตอบสนองขณะเปลี่ยนแปลงโหลดของเร็กกูเลเตอร์ทั่วไป) โดยเลือกใช้โทโพโลยีแบบฟลายแบค คอนเวอร์เตอร์ ส่วนในเนื้อหาหลัก จะเน้นไปที่การคำนวณ ออกแบบ และสร้างวงจรโพสเร็กกูเลเตอร์แบบ 2 อินพุต ที่ใช้โทโพโลยีแบบ บัค คอนเวอร์เตอร์

3.1 วงจรฟลายแบค คอนเวอร์เตอร์ แบบ 2 เอาต์พุต (วงจรพรีเร็กกูเลเตอร์)



ภาพที่ 3.1 วงจรฟลายแบค คอนเวอร์เตอร์ แบบ 2 เอาต์พุต

3.1.1 วงจรกำลัง

การออกแบบวงจรกำลัง จะใช้พิกัดดังนี้คือ

แรงดันไฟฟ้าอินพุต $V_{in} = 25 - 35 V_{rms}$

แรงดันไฟฟ้าเอาต์พุต ชุดที่ 1 $V_1 = 10 V_{DC}$

แรงดันไฟฟ้าเอาต์พุต ชุดที่ 2 $V_2 = 8 V_{DC}$

กำลังไฟฟ้าเอาต์พุต $P_o = 20 W$

ความถี่ที่ใช้งาน $f = 45 kHz$

การคำนวณและกำหนดขนาดอุปกรณ์ที่สำคัญมีดังนี้
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และสงวนสิทธิ์ในเนื้อหาวิชาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.1.1 หม้อแปลงสวิตชิง [3]

ความเหนี่ยวนำด้านปฐมภูมิ (L_p)

$$\begin{aligned} L_p &= \frac{(V_{DC(\min)} T_{ON(\max)})^2}{2.5TP_{O(\max)}} \\ &= \frac{(35 \times 8.8 \times 10^{-6})^2}{2.5 \times 22 \times 10^{-6} \times 20} = 86 \mu\text{H} \end{aligned}$$

กระแสด้านปฐมภูมิ (I_p)

$$\begin{aligned} I_p &= \frac{V_{DC(\min)} T_{ON(\max)}}{L_p} \\ &= \frac{35 \times 8.8 \times 10^{-6}}{86 \times 10^{-6}} = 3.58 \text{ A} \end{aligned}$$

เลือก อุปกรณ์ที่ทนกระแสได้ มากกว่า 4 A

หาขนาดของแกนเฟอร์ไรต์ ($A_e A_c$)

$$\begin{aligned} A_e A_c &= \frac{25.32 L_p I_p D^2 \times 10^8}{B_{\max}} \\ &= \frac{25.32 \times 86 \times 10^{-6} \times 3.58 \times (0.0359)^2 \times 10^8}{1200} = 0.83 \text{ cm}^4 \end{aligned}$$

เลือกแกนเฟอร์ไรต์ที่มีขนาด $A_e A_c$ ใหญ่กว่า 0.83 cm^4

เลือกแกนเฟอร์ไรต์เบอร์ ETD 49

หาขนาดของช่องว่างอากาศ (I_g)

$$\begin{aligned} I_g &= \frac{0.4 L_p I_p 10^8 \pi}{A_e B_{\max}^2} \\ &= \frac{0.4 \times 86 \times 10^{-6} \times (3.58)^2 \times 10^8 \times 3.141}{2.31 \times (1200)^2} = 0.042 \text{ cm} \end{aligned}$$

หาจำนวนรอบของขดลวดปฐมภูมิ (N_p) [2]

$$\begin{aligned} N_p &= \frac{L_p I_p 10^8}{A_e B_{\max}} \\ &= \frac{86 \times 10^{-6} \times 3.58 \times 10^8}{2.31 \times 1200} = 11.0 \approx 12 \text{ รอบ} \end{aligned}$$

หาจำนวนรอบของขดลวดทุติยภูมิชุดที่ 1 และชุดที่ 2 (N_{S1}, N_{S2}) [2]

$$\begin{aligned} N_{S1} &= \frac{N_p (V_o + V_D)(1 - \sigma_{\max})}{V_{DC(\min)} \sigma_{\max}} \\ &= \frac{12 \times (10 + 1.2) \times (1 - 0.35)}{12 \times (10 + 1.2) \times (1 - 0.35)} = 7.13 \approx 8 \text{ รอบ} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ อีกทั้งห้ามทำซ้ำโดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$N_{S2} = \frac{12 \times 0.35}{35 \times 0.35} = 5.85 \approx 6 \text{ รอบ}$$

3.1.1.2 ตัวเก็บประจุเอาต์พุต

หาขนาดตัวเก็บประจุที่เอาต์พุต [3]

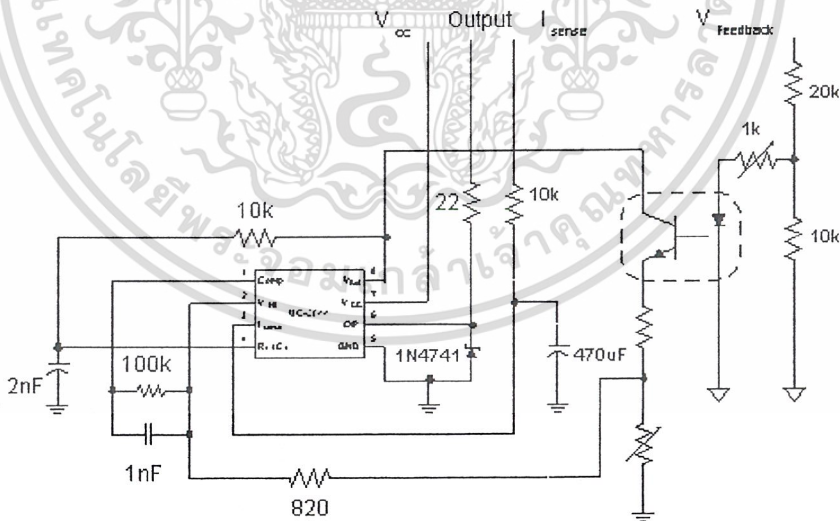
$$C_o = \frac{T_{OFF} I_o}{\Delta V_o}$$

$$= \frac{0.65 \times 22 \times 10^{-6} \times 2}{0.01} = 2860 \mu F$$

เลือกตัวเก็บประจุขนาด 3300 μF ที่ทนแรงดันได้อย่างต่ำ 25 V

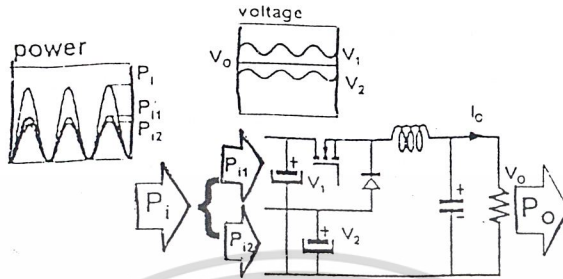
3.1.2 วงจรควบคุม

วงจรพรีเร็กกูเลเตอร์นี้ใช้ไอซีควบคุมการทำงาน ในโหมดควบคุมจากกระแส (Current Mode Controller) เบอร์ UC-3844 พร้อมการชดเชยลูปในวงจรรขยายความแตกต่าง (Error Amplifier Compensation) แบบโพลเดี่ยว (Single Pole Compensate) [4] และทำงานในโหมดกระแสไม่ต่อเนื่อง (Discontinuous Mode) ดังแสดงในภาพที่ 3.2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ภาพที่ 3.2 วงจรควบคุมพรีเร็กกูเลเตอร์ ด้วยไอซี เบอร์ UC-3844
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อผู้อื่นและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรบัค คอนเวอร์เตอร์ แบบ 2 อินพุต (โปสเตอร์กฤเลเตอร์)



ภาพที่ 3.3 วงจรบัค คอนเวอร์เตอร์ แบบ 2 อินพุต

3.2.1 วงจรกำลัง

การออกแบบวงจรกำลังจะใช้พิกัดดังนี้คือ

แรงดันไฟฟ้าอินพุต ชุดที่ 1

$$V_1 = 8 - 12 \text{ V}_{DC}$$

แรงดันไฟฟ้าอินพุต ชุดที่ 2

$$V_2 = 6 - 10 \text{ V}_{DC}$$

ความแตกต่างของแรงดันไฟฟ้าสูงสุด

$$V_1 - V_{2(max)} = 10 \text{ V}_{DC}$$

กระแสเอาต์พุต

$$I_o = 0.2 - 2 \text{ A}$$

ความถี่ที่ใช้งาน

$$f = 40 \text{ kHz}$$

การคำนวณและกำหนดขนาดอุปกรณ์ที่สำคัญมีดังนี้

3.2.1.1 ตัวเหนี่ยวนำในวงจรฟิลเตอร์ [3]

การหาค่าความเหนี่ยวนำที่น้อยที่สุดที่ทำให้ คอนเวอร์เตอร์ทำงานในโหมดกระแสต่อเนื่อง จะใช้การออกแบบด้วยวงจรสมมูลย์ของ บัค คอนเวอร์เตอร์ในวงจรโปสเตอร์กฤเลเตอร์

$$\begin{aligned} L_{min} &= \frac{5(v_{in} - v_o)v_o}{v_{in} I_o f} \\ &= \frac{5((v_1 - v_2) - (v_o - v_2))(v_o - v_2)}{(v_1 - v_2) I_o f} \\ &= \frac{5((10 - 8) - (9 - 8))(9 - 8)}{(10 - 8) \times 2 \times 40 \times 10^3} = 31 \mu\text{H} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้รูปของการป้อนกลับในวงจรโพสรีกกูเลเตอร์มีการตอบสนองที่เร็วที่สุด ดังนั้นจะต้องให้คอนเวอร์เตอร์ทำงานในโหมดกระแสไม่ต่อเนื่อง จึงเลือกใช้ตัวเหนี่ยวนำที่มีค่าความเหนี่ยวนำน้อยกว่า $31 \mu\text{H}$

เนื่องจากเอาต์พุตฟิวดเตอร์ต้องรับ ดีซี ไบแอส (DC Bias) ที่ค่อนข้างสูง ดังนั้นจึงเลือกใช้แกนเหล็ก ที่มีค่าความหนาแน่นสนามแม่เหล็กสูงด้วยเช่นกัน เพื่อป้องกันการอิ่มตัวในที่นี้เลือกใช้ แกนไอรอน เพาเคอร์ (Iron Power)

คำนวณหาจำนวนรอบในการพันขดลวด [3]

$$W = 0.5 LI^2 = 0.5 \times 30 \times (2)^2 = 60 \text{ ไมโครจูล}$$

เปิดตารางข้อมูลแกนเหล็ก จากค่าพลังงานสะสมที่ได้จากการคำนวณ จะได้แกนไอรอน เพาเคอร์เบอร์ T-106 ซึ่งต้องใช้ค่า แอมแปร์ - เทอร์น (Ampere - Turn) สำหรับพลังงานสะสมจำนวนดังกล่าว 30 A-T ดังนั้นต้องใช้จำนวนรอบ $20/2 = 10$ รอบ

3.2.1.2 ตัวเก็บประจุในวงจรฟิวดเตอร์ [3]

กำหนดค่าแรงดันกระเพื่อมที่เอาต์พุต V_r มีค่า $0.05 V_{P-P}$ และ ΔI มีค่า $0.2 I_o$

$$\begin{aligned} \text{จาก } R_{ESR} &= \frac{V_r}{\Delta I} \\ &= \frac{0.05}{0.2 \times 2} = 0.125 \Omega \end{aligned}$$

เนื่องจากค่า $R_{ESR} C_o$ ในตัวเก็บประจุแบบอิเล็กโทรไลติก (Electrolytic) มีแนวโน้มที่จะเป็นผลคูณคงที่ [3] ในย่าน 50 ถึง $80 \times 10^{-6} \text{ s}$ ดังนั้น จึงทำการออกแบบขนาดตัวเก็บประจุโดยใช้ผลคูณในย่านดังกล่าว

$$\begin{aligned} \text{เมื่อ ผลคูณมีค่า } 50 \times 10^{-6} \text{ s} \\ C_o &= \frac{RC}{R_{ESR}} \\ &= \frac{50 \times 10^{-6}}{0.125} = 400 \mu\text{F} \end{aligned}$$

$$\begin{aligned} \text{และเมื่อผลคูณมีค่า } 80 \times 10^{-6} \text{ s} \\ C_o &= \frac{80 \times 10^{-6}}{0.125} = 640 \mu\text{F} \end{aligned}$$

ดังนั้นเลือกค่าความจุของตัวเก็บประจุให้มีค่าประมาณ $400 \mu\text{F}$ เพื่อให้รูปของการป้อนกลับมีการตอบสนองที่เร็วมากขึ้น ห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1.3 ไดโอด (Diode)

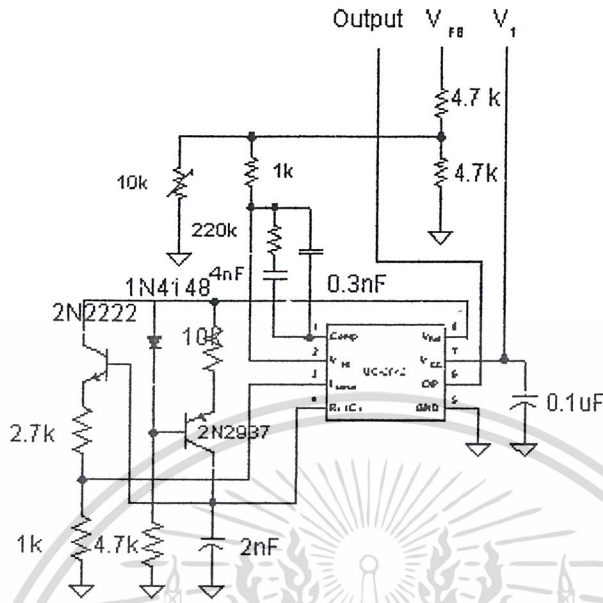
เนื่องจากไดโอดใน วงจรบัค คอนเวอร์เตอร์ จะทำงานภายใต้แรงดันไบแอสย้อนกลับ (Reverse Bias) ค่าต่ำ (แรงดัน $v_1 - v_2$) ประมาณ 2 โวลต์ ที่กระแสเอาต์พุต 2A ดังนั้นจึงเลือกใช้ไดโอดที่สามารถทนแรงดันได้ไม่น้อยกว่า 20 โวลต์ และทนกระแสได้ไม่น้อยกว่า 5A เพื่อความปลอดภัย และไดโอดที่ใช้ในวงจรบัคคอนเวอร์เตอร์นี้จะใช้ไดโอดประเภทช็อตตี้ ไดโอด (Schottky Diode) เนื่องจากมีความเร็วสูง และมีแรงดันขณะฟอร์เวิร์ด [4] ต่ำกว่า ไดโอดทั่วไป

3.2.1.4 อุปกรณ์สวิตชิง

เลือกอุปกรณ์สวิตชิงที่มีความเร็วในการสวิตชิงสูง ทำการขับ(Drive)ได้ง่าย และสามารถทนแรงดันเบรกดาวน์ (Breakdown Voltage) ได้ไม่น้อยกว่า 3 ถึง 5 เท่าของแรงดัน $v_1 - v_2$ คือ ประมาณ 10 โวลต์ ที่ทนกระแสเอาต์พุตได้ไม่น้อยกว่า 5A ประกอบกับเลือกใช้อุปกรณ์สวิตชิงที่มีค่าความต้านทานขณะนำกระแสให้น้อยที่สุด เพื่อลดการสูญเสียขณะนำกระแสและขณะสวิตชิง (Turn on Loss and Switching Loss) [4] ในวงจรนี้เลือกมอสเฟตกำลัง (Power MOSFET) เป็นอุปกรณ์สวิตชิง ด้วยเหตุผลดังกล่าวข้างต้น

3.2.2 วงจรควบคุม

วงจรโพลาร์กึ่งเลเตอร์นี้ เลือกใช้ ไอซีควบคุมการทำงาน ในโหมดควบคุมจากแรงดัน (Voltage Mode Controller) เบอร์ UC-3843 พร้อมการชดเชยลูป ในวงจรรขยายความแตกต่าง (Error Amplifier Compensation) แบบที่ 2 หรือการชดเชยแบบโพลเดี่ยว (Single Pole Compensation) และทำงานในโหมดกระแสไม่ต่อเนื่อง (Discontinuous Mode) ดังแสดงในภาพที่ 3.4



ภาพที่ 3.4 วงจรควบคุมโพสเร็กกูเลเตอร์ ด้วยไอซี เบอร์ UC-3843

การคำนวณค่า R , C สำหรับวงจรขยายความแตกต่างเพื่อให้รูปของการป้อนกลับมีเสถียรภาพ และมีการตอบสนองที่เร็วที่สุด[3]

กำหนดค่าความถี่ผ่าน (Cross Over Frequency)

ให้มีค่าอยู่ประมาณ 1 ใน 5 ของความถี่ใช้งาน

$$f_c = \frac{f_{Switching}}{5}$$

$$= \frac{40 \times 10^3}{5} = 8 \text{ kHz}$$

หาค่าความถี่หักมุม (Corner Frequency) ของวงจรกำลัง

จากค่าตัวเหนี่ยวนำ และตัวเก็บประจุที่ได้จากการคำนวณ จะได้ว่าความถี่หักมุม ของวงจรถูกำลังจะอยู่ที่ความถี่

$$f_c = \frac{1}{2\pi \sqrt{L_o C_o}}$$

$$= \frac{1}{2\pi \sqrt{(31 \times 10^{-6})(400 \times 10^{-6})}} = 1429.25 \text{ Hz}$$

หาค่าความถี่หักมุมของ ESR Zero

$$f_{zero} = \frac{1}{2\pi (R_{ESR} C_o)}$$

$$= \frac{1}{2\pi (0.125 \times 400 \times 10^{-6})} = 3183 \text{ Hz}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลง 3183 Hz ของอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หาอัตราขยายพัลส์วิด มอดูเลเตอร์ (Pulse Width Modulator Gain) [2]

$$\begin{aligned} G_m &= 20 \log \left(\frac{0.5(V_1 - 1)}{2.8} \right) \\ &= 20 \log \left(\frac{0.5(10 - 1)}{2.8} \right) = +4.08 \text{ dB} \end{aligned}$$

หาอัตราขยายของวงจรแบ่งแรงดันเพื่อป้อนกลับที่เอาต์พุต [2]

$$G_s = 20 \log \left(\frac{R_2}{R_1 + R_2} \right)$$

เพื่อให้อัตราขยายของวงจรแบ่งแรงดันถูกลดทอนน้อยที่สุดจึงต้องเลือกให้ค่า $R_1 = R_2$ ซึ่งจะทำให้ $G_s = -6 \text{ dB}$

หาอัตราขยายรวม $G_m + G_s$

$$G_m + G_s = +4.08 - 6.0 = -1.92 \text{ dB}$$

จาก โบทพล็อต (ภาพที่ 3.5) ของอัตราขยายรวม $G_m + G_s$ จะได้ว่าอัตราขยายความแตกต่างที่ค่าความถี่ผ่าน 8 kHz จะต้องมีค่าเท่ากับ + 15.74 dB และจากวงจรฟิลเตอร์ LC มีการเลื่อนเฟสไปเท่ากับ -90° ที่ความถี่ผ่าน เพื่อให้มีขอบเขตของมุมเฟสเท่ากับ 60° จะกำหนดค่าของบูส (Boost) ให้มีค่าดังนี้

$$\begin{aligned} \text{Boost} &= M - P - 90^\circ \\ &= 60^\circ - (-90^\circ) - 90^\circ \\ &= 60^\circ \end{aligned}$$

ในที่นี้เลือกวงจรขยายแบบที่ 2 (Type 2 Amplifier) เพื่อใช้ในการชดเชยรูปของการป้อนกลับในโหมดกระแสไม่ต่อเนื่อง

กำหนดค่า K เพื่อหาค่า RC ของวงจรขยายแบบที่ 2

$$\begin{aligned} K &= \tan \left[\frac{\text{Boost}}{2} + 45^\circ \right] \\ &= \tan \left[\frac{60^\circ}{2} + 45^\circ \right] = 3.73 \end{aligned}$$

คำนวณหาค่า R_1, R_2, C_1, C_2 (กำหนดค่า $R_1 = 1$ กิโลโอห์ม)

$$C_2 = \frac{1}{2\pi(f_c GKR_1)}$$

$$= \frac{1}{2\pi(8 \times 10^3 \times 15.74 \times 3.73 \times 1000)} = 338 \times 10^{-12} \text{ F}$$

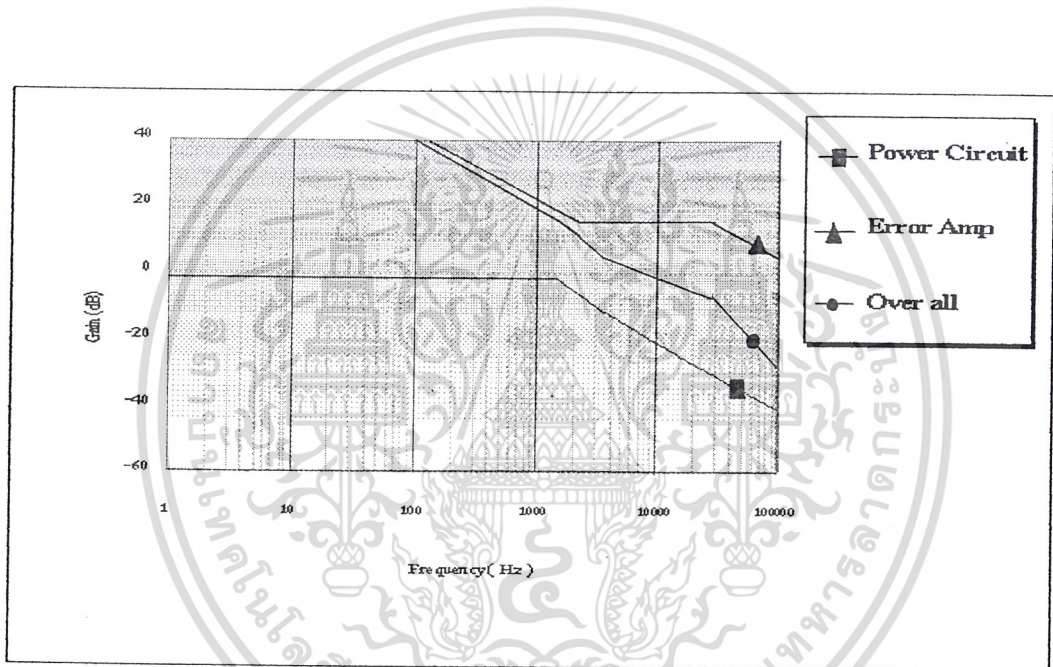
เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_1 = C_2(K^2 - 1)$$

$$= 338 \times 10^{-12} (3.73)^2 - 1 = 4364 \times 10^{-12} \text{ F}$$

$$R_2 = \frac{K}{2\pi(f_c C_1)}$$

$$= \frac{3.73}{2\pi(8 \times 10^3 \times 338 \times 10^{-12})} = 219 \approx 220 \text{ k}\Omega$$



ภาพที่ 3.5 โบทพล็อต อัตราขยายของวงจรโพสเร็กกูเลเตอร์

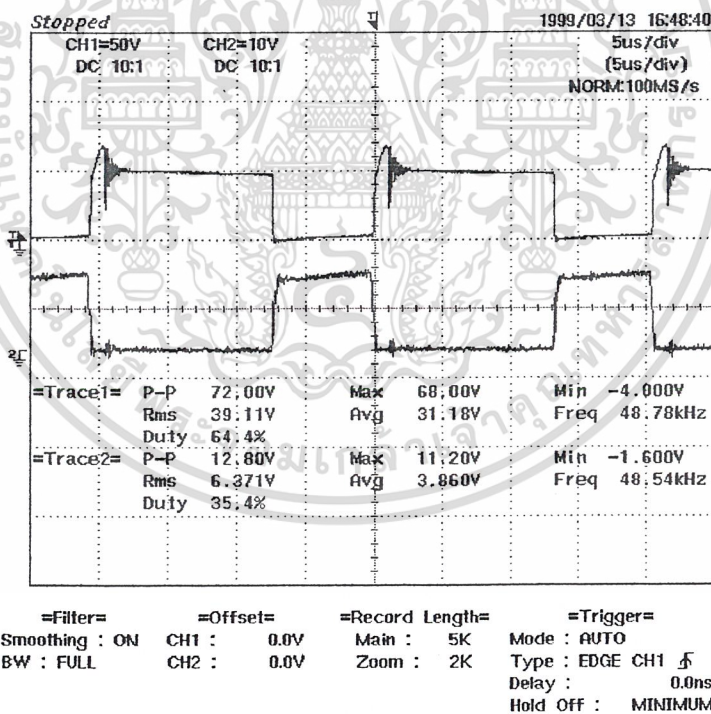
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลอง และผลการทดลอง

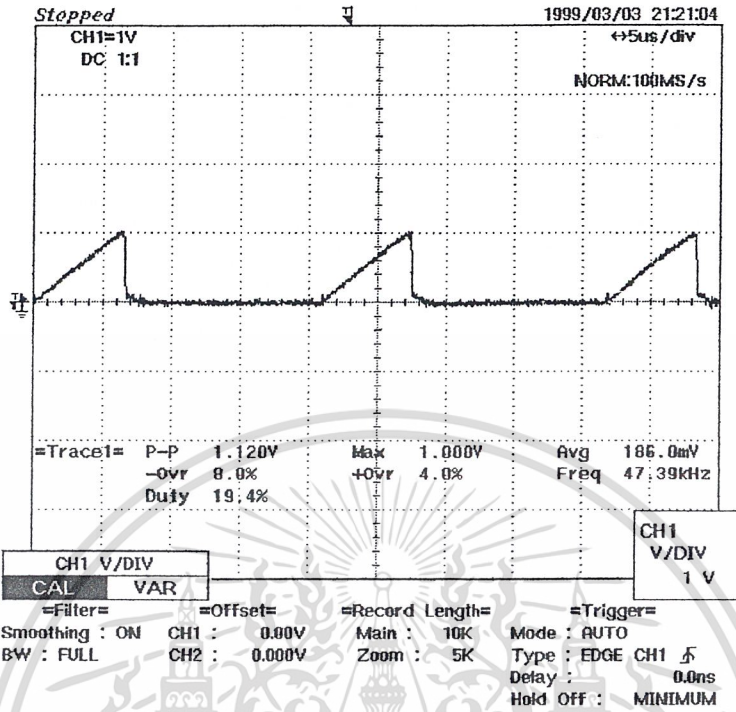
บทนี้แสดงถึงผลการทำงานของวงจร โดยแบ่งการทดลองเป็นสองส่วน ในส่วนแรกจะแสดงผลการทำงานของวงจรพรีเร็กกูเลเตอร์เพียงวงจรเดียว (วงจรฟลายแบค คอนเวอร์เตอร์) โดยจะทำการทดสอบประสิทธิภาพ รวมทั้งทดสอบความสามารถในการตอบสนองต่อการเปลี่ยนแปลงโหลดทันทีทันใด และในส่วนที่สองจะแสดงผลการทำงานของวงจรรวม (วงจรพรีเร็กกูเลเตอร์ + วงจรโพสเร็กกูเลเตอร์) โดยจะทำการทดสอบประสิทธิภาพ รวมทั้งทดสอบความสามารถในการตอบสนองต่อการเปลี่ยนแปลงโหลดเช่นกัน

การทำงานของวงจรพรีเร็กกูเลเตอร์ (วงจรฟลายแบค คอนเวอร์เตอร์)

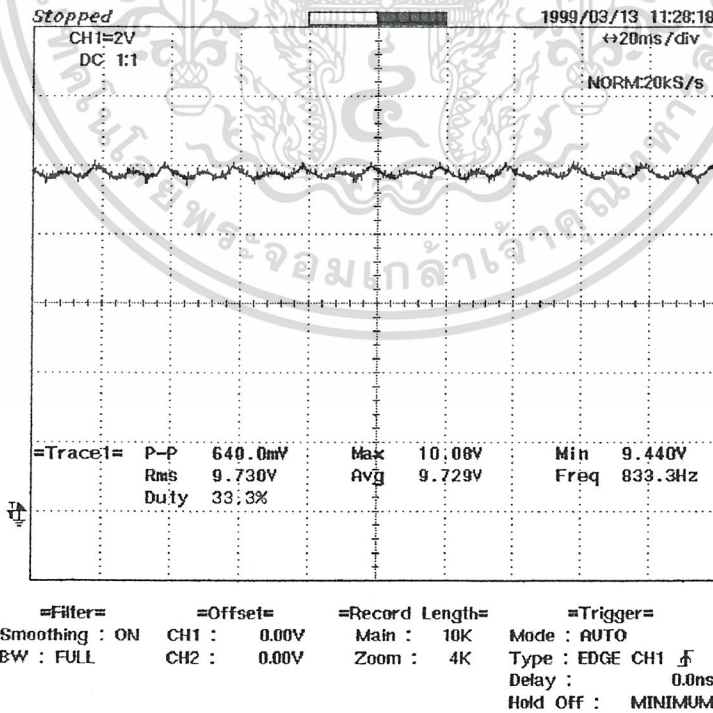


ภาพที่ 4.1 แสดงสัญญาณ V_{CS} (ภาพล่าง) และ V_{DS} (ภาพบน) ขณะ Full Load ที่ความถี่ใช้งาน 45 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

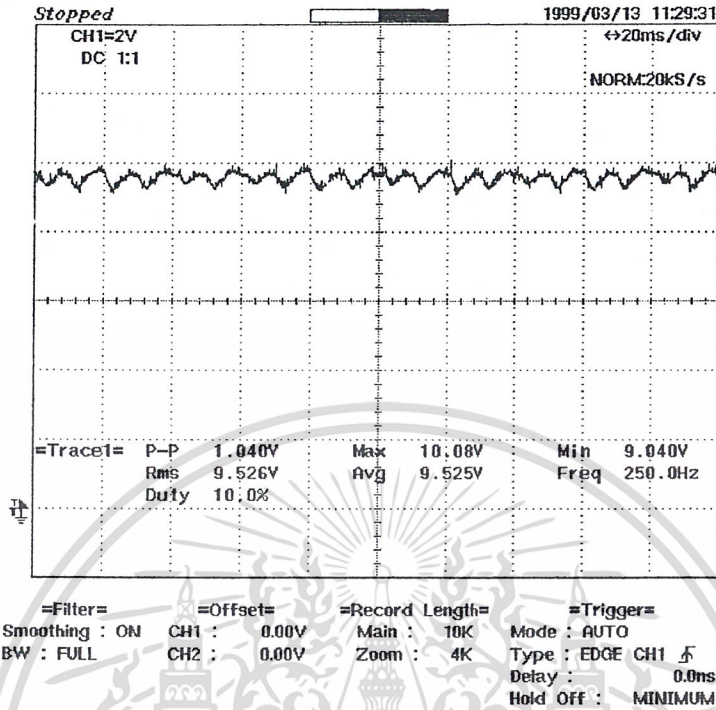


ภาพที่ 4.2 แสดงสัญญาณ กระแสที่ขดปฐมภูมิของหม้อแปลง ($I_{primary}$)
ขณะ Full Load

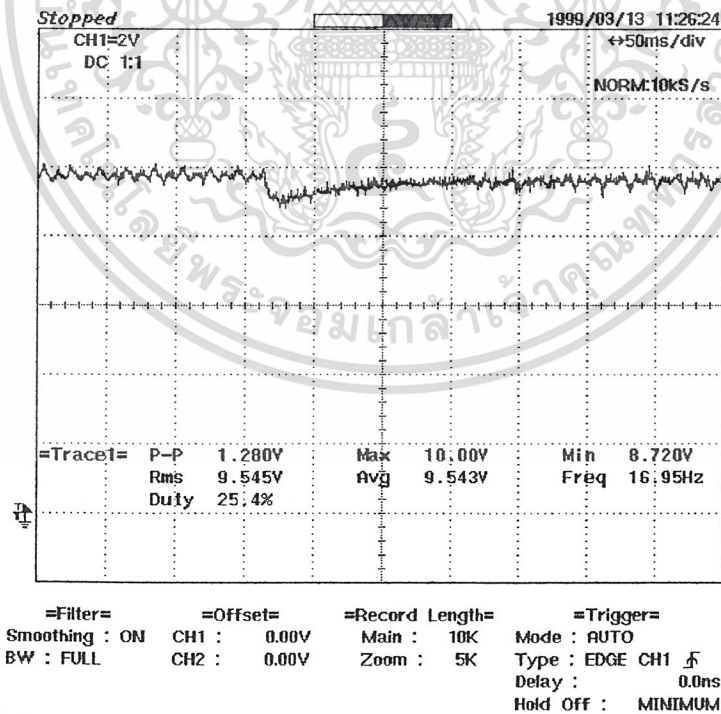


ภาพที่ 4.3 แสดงสัญญาณ แรงดันกระแสฟลักซ์ที่เอาต์พุต ขณะ Half Load

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.4 แสดงสัญญาณแรงดันกระแสเฟืองที่เอาต์พุต ขณะ Full Load



ภาพที่ 4.5 แสดงระดับแรงดันดันเอาต์พุตเมื่อมีการเปลี่ยนแปลงโหลด จาก Half Load สู่

Full Load เพื่อทดสอบการตอบสนองของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดสอบหาประสิทธิภาพของวงจรพีเร็กกูเลเตอร์

เมื่อทำการทดสอบประสิทธิภาพของวงจรพีเร็กกูเลเตอร์ ที่โหลด และระดับแรงดันอินพุต ต่างๆกัน จะได้ผลดังตารางที่ 4.1 และกราฟที่ 4.1

การตอบสนองต่อการเปลี่ยนแปลงโหลดของวงจรพีเร็กกูเลเตอร์

เพื่อเป็นการทดสอบประสิทธิภาพ และความเร็วในการตอบสนองของวงจรพีเร็กกูเลเตอร์ต่อการเปลี่ยนแปลงโหลด จึงได้ทำการทดสอบภายใต้สภาวะดังนี้

สภาวะโหลด ครึ่งพิกัด (Half Load) ไปยัง สภาวะ โหลดเต็มพิกัด (Full Load)

$$I_{\text{Half Load}} = 0.9 \text{ A}$$

$$I_{\text{Full Load}} = 2.05 \text{ A}$$

$$\text{อัตราการเปลี่ยนแปลงกระแส} = 0.01 \text{ A} / \mu\text{s}$$

$$\text{ที่ความถี่การสวิตซิง โหลด} = 0.6 \text{ Hz}$$

$$\text{คิวตี้ไซเคิล (Duty Cycle)} = 55 \%$$

จากภาพที่ 4.5 จะพบว่า การตอบสนองของวงจรพีเร็กกูเลเตอร์ มีช่วงเวลาในการคืนตัวประมาณ 100 -120 ms และมีระดับแรงดันตก (dip) ประมาณ 1 ถึง 1.25 โวลต์ ก่อนที่จะคืนตัวเข้าสู่ระดับแรงดันปรกติ

และการทดลองถัดไปจะนำวงจร โปสเร็กกูเลเตอร์ มาต่อร่วมกับวงจรพีเร็กกูเลเตอร์ และทำการทดสอบ ความสามารถในการตอบสนองของระบบ รวมอีกครั้งหนึ่ง

เมื่อแรงดัน $V_{in} = 35 \text{ V}$

Input			Output				
แรงดัน V_i (Volt)	กระแส I_i (A)	กำลังไฟฟ้า P_i (Watt)	แรงดัน V_o (Volt)	กระแส I_o (A)	กำลังไฟฟ้า P_o (Watt)	แรงดัน กระแสเพิ่ม V_{pp} (mV)	Efficiency %
35	0.22	7.00	10.18	0.35	3.56	400.00	50.80
35	0.42	14.70	10.07	0.75	7.55	400.00	51.36
35	0.65	22.75	9.94	1.22	12.12	420.00	53.27
35	0.82	28.70	9.82	1.65	16.20	450.00	56.44
35	0.95	33.25	9.77	1.95	19.05	520.00	57.29

เมื่อแรงดัน $V_{in} = 40 \text{ V}$

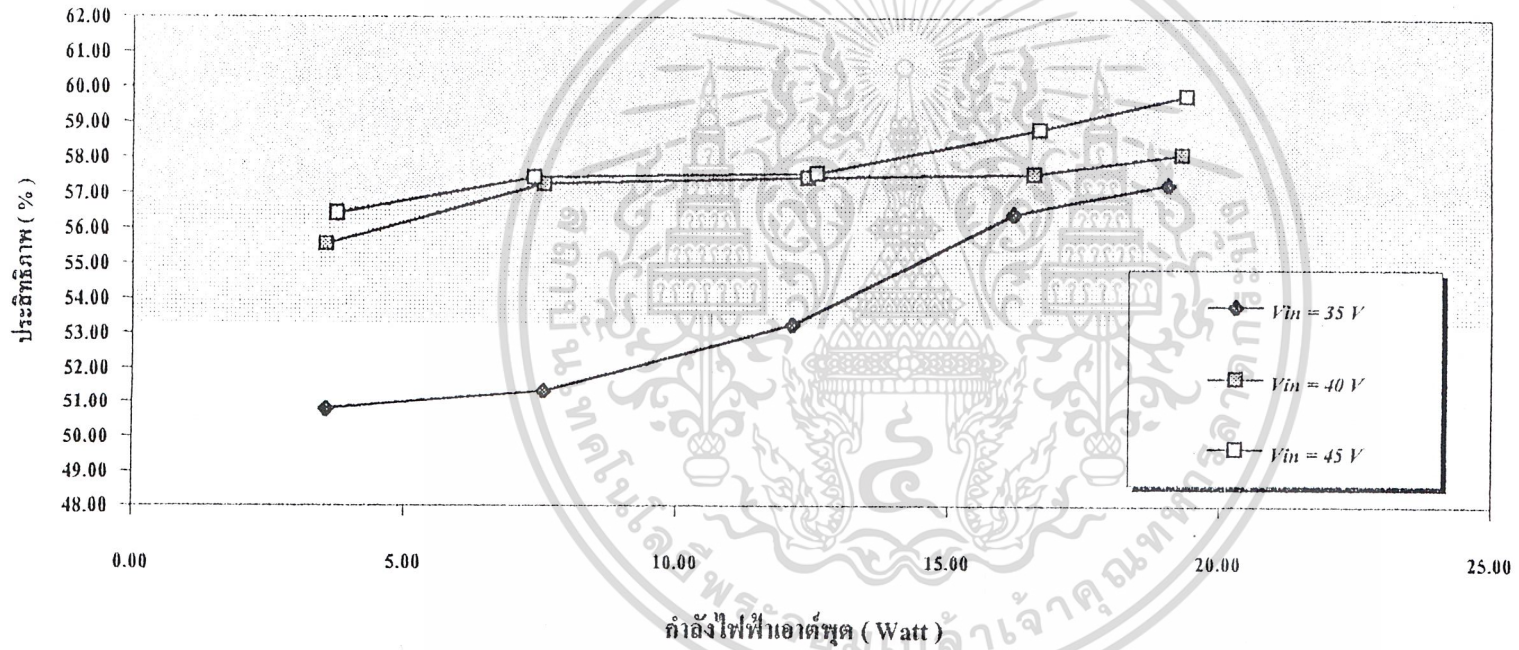
Input			Output				
แรงดัน V_i (Volt)	กระแส I_i (A)	กำลังไฟฟ้า P_i (Watt)	แรงดัน V_o (Volt)	กระแส I_o (A)	กำลังไฟฟ้า P_o (Watt)	แรงดัน กระแสเพิ่ม V_{pp} (mV)	Efficiency %
40	0.16	6.40	10.15	0.35	3.55	380.00	55.56
40	0.33	13.20	10.08	0.75	7.56	470.00	57.27
40	0.34	21.60	9.93	1.25	12.41	450.00	57.45
40	0.72	28.80	9.87	1.68	16.58	480.00	57.56
40	0.8	33.20	9.80	1.97	19.30	550.00	58.13

เมื่อแรงดัน $V_{in} = 45 \text{ V}$

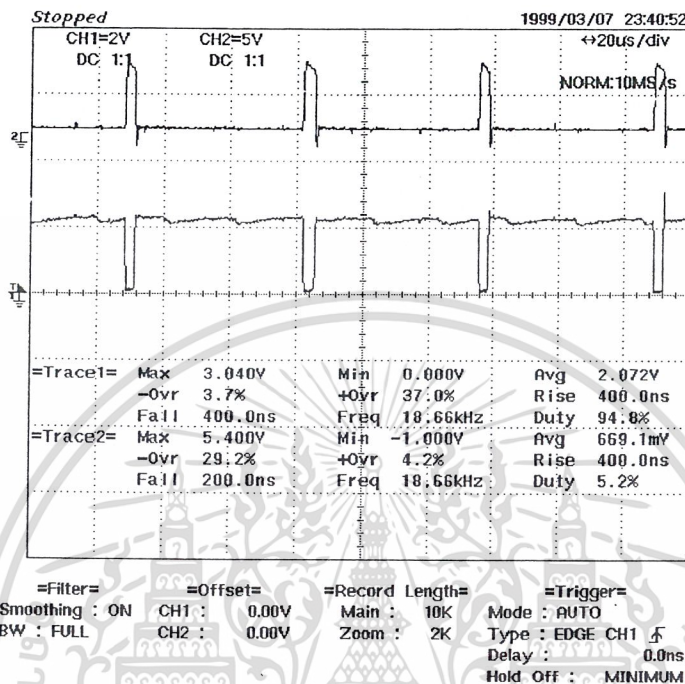
Input			Output				
แรงดัน V_i (Volt)	กระแส I_i (A)	กำลังไฟฟ้า P_i (Watt)	แรงดัน V_o (Volt)	กระแส I_o (A)	กำลังไฟฟ้า P_o (Watt)	แรงดัน กระแสเพิ่ม V_{pp} (mV)	Efficiency %
45	0.14	6.30	10.16	0.35	3.75	400.00	56.44
45	0.3	13.50	10.12	0.73	7.37	420.00	57.46
45	0.48	21.86	10.06	1.25	12.57	480.00	57.57
45	0.63	28.35	9.93	1.68	16.68	480.00	58.83
45	0.72	32.40	9.79	1.98	19.38	550.00	59.81

ตารางที่ 4.1 แสดงผลการทดสอบ วงจรโพสเร็กกูเลเตอร์

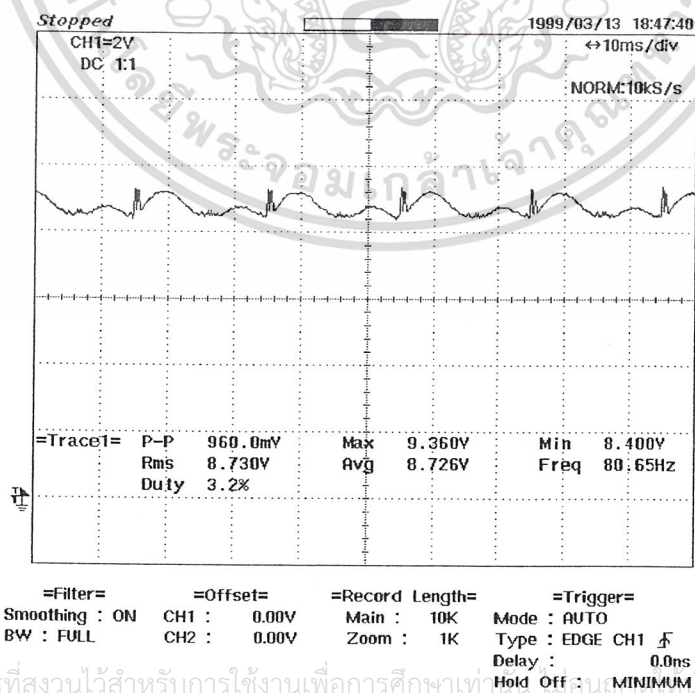
กราฟที่ 4.1 แสดงความสัมพันธ์ระหว่างประสิทธิภาพกับกำลังไฟฟ้าเอาต์พุต
ของวงจรพีเร่อกูเลเตอร์



การทำงานของวงจรโพสเทรกเกเตอร์ (วงจรบัค คอนเวอร์เตอร์ แบบ 2 อินพุต)

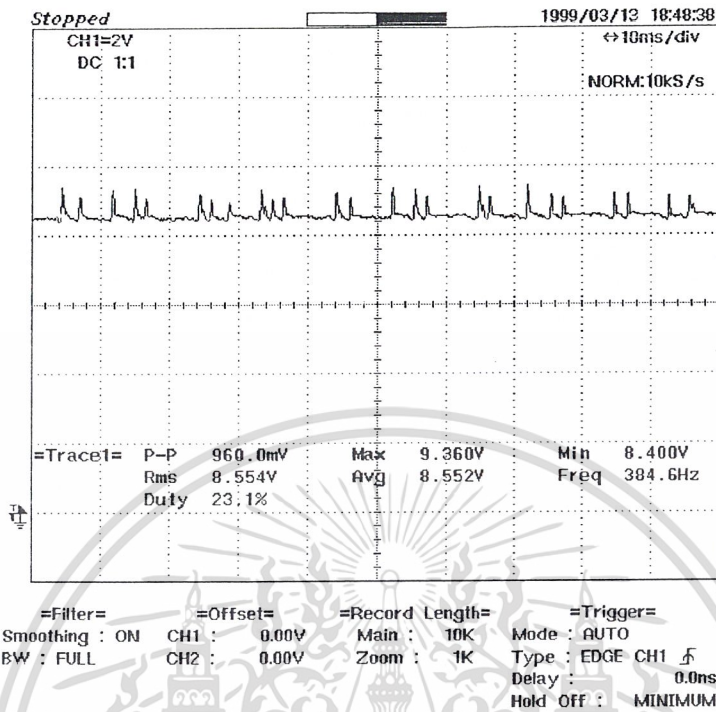


ภาพที่ 4.6 แสดงสัญญาณ V_{GS} (ภาพบน) และ V_{DS} (ภาพล่าง) ขณะ Half Load ที่ความถี่ใช้งาน 40 kHz

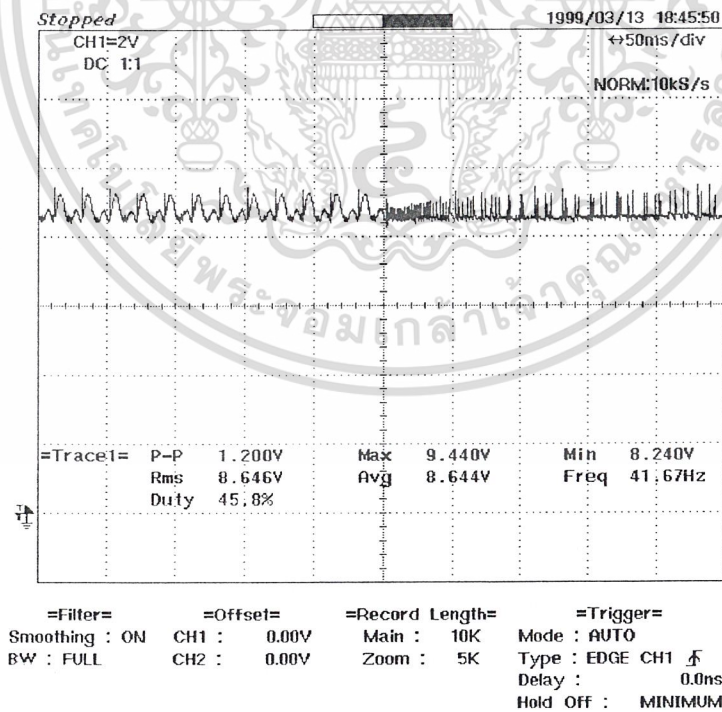


ภาพที่ 4.7 แสดงสัญญาณแรงดันกระแสที่เอาต์พุต ขณะ Half Load

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำไปใช้ประโยชน์ด้านการค้า
 ทั่วทุกแห่งที่เห็นมีแต่สิ่งนี้เอง และที่ยังมีสิ่งนี้เอง



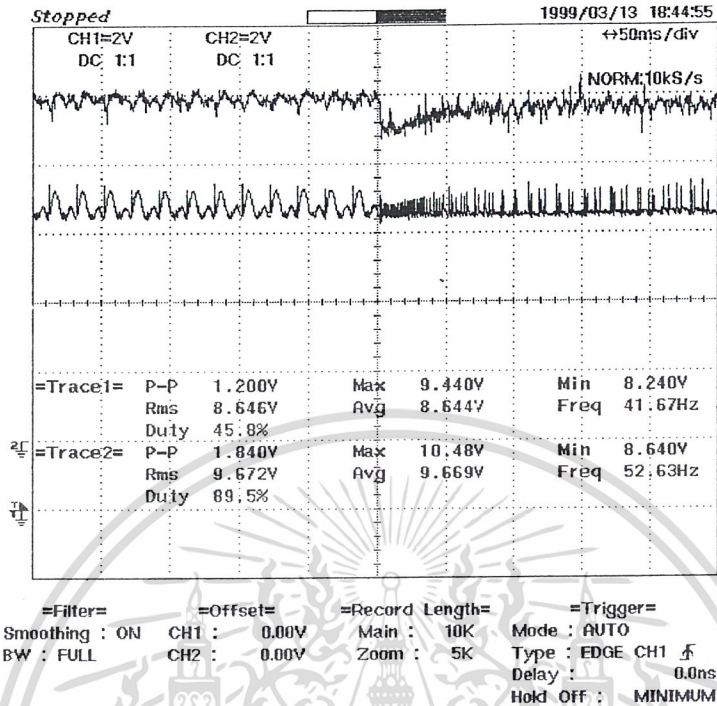
ภาพที่ 4.8 แสดงสัญญาณแรงดันกระแสเฟืองที่เอาต์พุต ขณะ Full Load



ภาพที่ 4.9 แสดงระดับแรงดันเอาต์พุตเมื่อมีการเปลี่ยนแปลงโหลด จาก Half Load สู่

Full Load เพื่อทดสอบการตอบสนองของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.10 แสดงการเปรียบเทียบระดับแรงดันเอาต์พุต v_o กับ v_1 เมื่อมีการเปลี่ยนแปลงโหลด จาก Half Load ถึง Full Load

การทดสอบประสิทธิภาพของวงจรโพลาร์กึ่งเลเตอร์

เมื่อทำการทดสอบหาประสิทธิภาพของวงจรโพลาร์กึ่งเลเตอร์ที่สภาวะ โหลดเต็มพิกัด แล้วทำการเก็บผลการทดลอง จะได้ค่าต่างๆดังนี้

$$v_1 = 9.60 \text{ V} , \quad v_2 = 8.42 \text{ V} , \quad v_o = 8.56 \text{ V}$$

$$I_1 = 0.3 \text{ A} , \quad I_2 = I_o = 1.62 \text{ A}$$

$$P_{i1} = (v_1 - v_2)I_1 = (9.60 - 8.56)(0.3) = 0.312 \text{ W}$$

$$P_{i2} = (v_2)I_2 = P_{O2} = (8.42)(1.62) = 13.64 \text{ W}$$

$$P_{O1} = (v_o - v_2)I_o = (8.56 - 8.42)(1.62) = 0.227 \text{ W}$$

$$P_o = v_o I_o = (8.56)(1.62) = 13.86 \text{ W}$$

จากวงจรเสมือนในภาพที่ 2.14 จะได้ว่า

$$\text{ประสิทธิภาพของวงจรบัส คอนเวอร์เตอร์} = 0.227 / 0.312 = 0.72 = 72 \%$$

$$\text{กำลังไฟฟ้าเอาต์พุตที่ออกจาก วงจรบัส คอนเวอร์เตอร์} = P_o - P_{O2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$= 13.86 - 13.64 = 0.22 \text{ W}$$

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วยประสิทธิภาพของวงจรบัส คอนเวอร์เตอร์ 72 %

$$\begin{aligned} \text{ดังนั้นกำลังไฟฟ้าอินพุตที่เข้าวงจรบัส คอนเวอร์เตอร์} &= 0.22 / 0.72 \\ &= 0.30 \text{ W} \end{aligned}$$

$$\text{ดังนั้นกำลังไฟฟ้าสูญเสียมีค่า} = 0.30 - 0.22 = 0.08 \text{ W}$$

$$\begin{aligned} \text{จะได้ว่า ประสิทธิภาพของวงจร โฟสเร็กกูเลเตอร์ มีค่า} &= P_o / (P_o + \text{Loss}) \\ &= 13.86 / 13.86 + 0.08 \\ &= 0.994 \\ &= 99.4 \% \end{aligned}$$

การตอบสนองต่อการเปลี่ยนแปลงโหลดของระบบรวม

จากภาพที่ 4.9 และ 4.10 จะพบว่า วงจร โฟสเร็กกูเลเตอร์ จะช่วยให้การตอบสนองต่อการเปลี่ยนแปลง โหลด ของระบบ ดีขึ้น ไม่ว่าจะเป็น ระดับแรงดันตก (dip) หรือช่วงเวลาในการคืนตัวกลับเข้าสู่ระดับแรงดันปรกติที่ดีและเร็วกว่า ระบบที่มีวงจรพรีเร็กกูเลเตอร์เพียงอย่างเดียว

นอกจากนี้ เมื่อทำการศึกษาถึงระดับแรงดันกระแสที่เอาต์พุต ขณะ Full Load จะพบว่าระบบที่มีวงจร โฟสเร็กกูเลเตอร์ จะมีให้ระดับแรงดันกระแสที่น้อยมาก ทั้งนี้เนื่องมาจากส่วนควบคุมในวงจร โฟสเร็กกูเลเตอร์มีความสามารถสูงนั่นเอง

บทที่ 5

บทวิจารณ์และสรุปผลการทดลอง

วงจรโพสเร็กกูเลเตอร์แบบ 2 อินพุตนี้เป็นวงจรที่น่าสนใจวงจรหนึ่ง ที่นำมาต่อร่วมกับวงจรโพสเร็กกูเลเตอร์ เพื่อให้ระบบโดยรวมมีการตอบสนองต่อการเปลี่ยนแปลงโหลดที่ดียิ่งขึ้น มีระดับแรงดันกระแสเพื่อม่น้อยลง ประกอบกับมีขนาดวงจรที่เล็กลงด้วย เพราะจากการใช้วงจรโพสเร็กกูเลเตอร์ ทำให้ตัวเก็บประจุที่ต้องใช้มีค่าน้อยลงกว่าระบบที่ไม่มีวงจรโพสเร็กกูเลเตอร์ ที่ระดับแรงดันกระแสเพื่อมใกล้เคียงกัน นอกจากนี้วงจรโพสเร็กกูเลเตอร์แบบ 2 อินพุตจะมีประสิทธิภาพที่สูงกว่าวงจรโพสเร็กกูเลเตอร์ที่มีอินพุตเดียว เนื่องมาจากระดับแรงดันที่ตกคร่อมอุปกรณ์สวิตซิ่ง ในตัววงจรมีค่าน้อยมากนั่นเอง

แต่อย่างไรก็ตามวงจรโพสเร็กกูเลเตอร์แบบ 2 อินพุตนี้ มีความสามารถในการตอบสนองต่อการเปลี่ยนแปลงโหลด ยังไม่ดีเท่าที่ควร เนื่องมาจากไอซี ที่ใช้ในการควบคุมวงจรโพสเร็กกูเลเตอร์ และวงจรไดรฟ์ (Driving Circuit) มีประสิทธิภาพที่ไม่สูงมากนัก โดยเฉพาะเรื่องความเร็วในการเปลี่ยนแปลงเอาต์พุต (Output delay time) ที่ค่อนข้างช้า นอกจากนี้ความสามารถในการป้องกันการลัดวงจรของระบบ จะทำงานได้ช้ากว่าระบบที่ใช้โพสเร็กกูเลเตอร์แบบอินพุตเดียว เพราะต้องอาศัยการตรวจจับสัญญาณลัดวงจรจากวงจรโพสเร็กกูเลเตอร์เท่านั้น

โดยสรุปถ้าเราสามารถแก้ไขข้อเสียดังกล่าวข้างต้นให้ดีขึ้น วงจรโพสเร็กกูเลเตอร์แบบ 2 อินพุตนี้ จะเป็นอีกแนวทางหนึ่ง ที่จะช่วยเพิ่มประสิทธิภาพของเร็กกูเลเตอร์ หรือสวิตซิ่งเพาเวอร์ซัพพลายให้สูงมากยิ่งขึ้น

ภาคผนวก



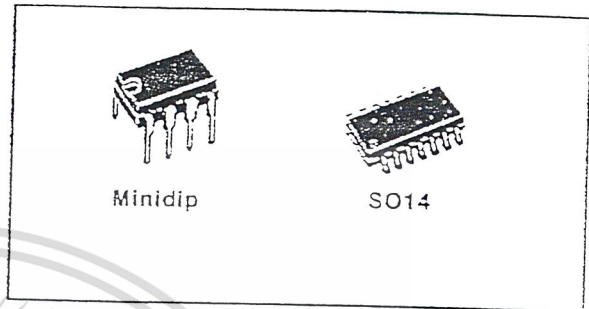
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



UC2842/3/4/5 UC3842/3/4/5

CURRENT MODE PWM CONTROLLER

- OPTIMIZED FOR OFF-LINE AND DC TO DC CONVERTERS
- LOW START-UP CURRENT (< 1 mA)
- AUTOMATIC FEED FORWARD COMPENSATION
- PULSE-BY-PULSE CURRENT LIMITING
- ENHANCED LOAD RESPONSE CHARACTERISTICS
- UNDER-VOLTAGE LOCKOUT WITH HYSTERESIS
- DOUBLE PULSE SUPPRESSION
- HIGH CURRENT TOTEM POLE OUTPUT
- INTERNALLY TRIMMED BANDGAP REFERENCE
- 500 KHz OPERATION
- LOW R_{O} ERROR AMP



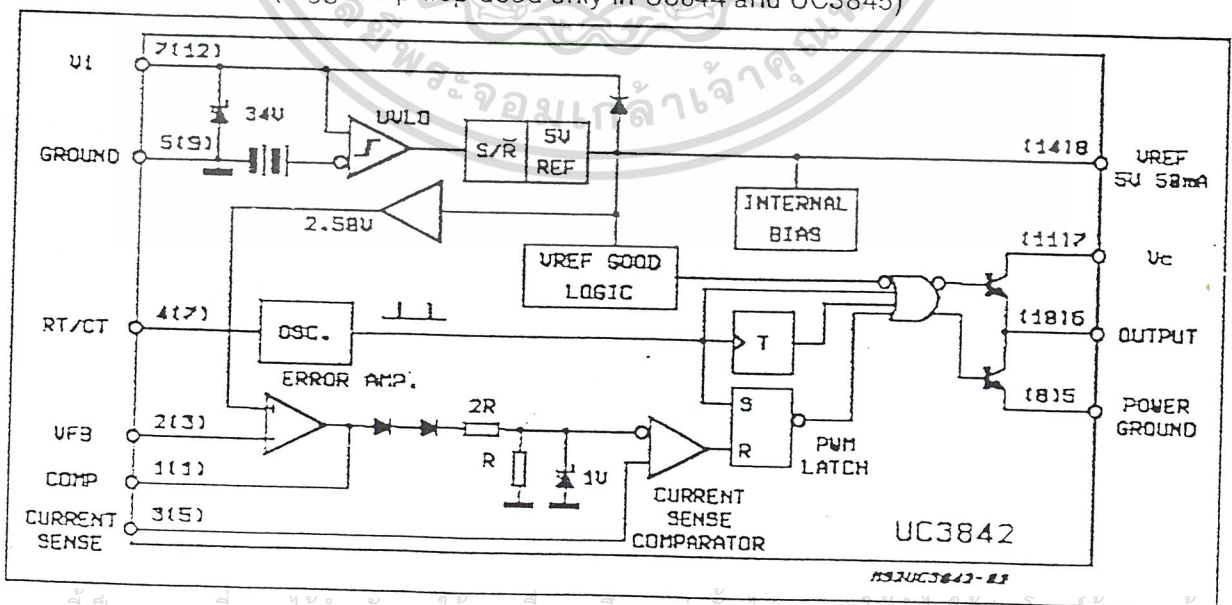
DESCRIPTION

The UC3842/3/4/5 family of control ICs provides the necessary features to implement off-line or DC to DC fixed frequency current mode control schemes with a minimal external parts count. Internally implemented circuits include undervoltage lockout featuring start-up current less than 1 mA, a precision reference trimmed for accuracy at the error amp input,

logic to insure latched operation, a PWM comparator which also provides current limit control, and a totem pole output stage designed to source or sink high peak current. The output stage, suitable for driving N-Channel MOSFETs, is low in the off-state.

Differences between members of this family are the under-voltage lockout thresholds and maximum duty cycle ranges. The UC3842 and UC3844 have UVLO thresholds of 16V (on) and 10V (off), ideally suited off-line applications. The corresponding thresholds for the UC3843 and UC3845 are 8.5 V and 7.9 V. The UC3842 and UC3843 can operate to duty cycles approaching 100%. A range of the zero to < 50 % is obtained by the UC3844 and UC3845 by the addition of an internal toggle flip flop which blanks the output off every other clock cycle.

BLOCK DIAGRAM (toggle flip flop used only in U3844 and UC3845)

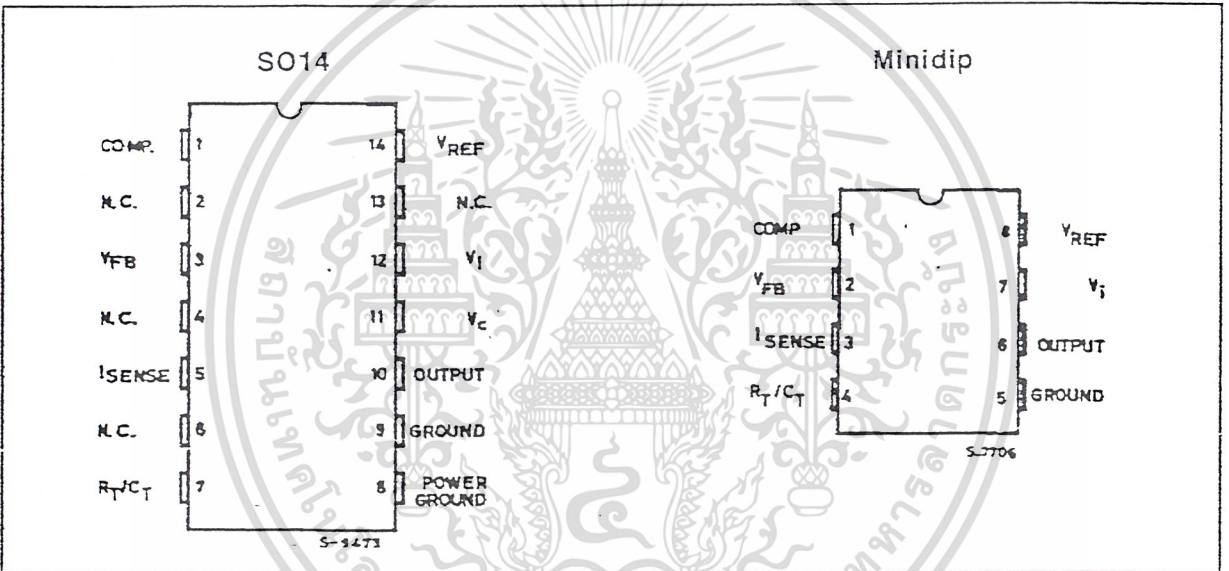


ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_i	Supply Voltage (low impedance source)	30	V
V_i	Supply Voltage ($I_i < 30\text{mA}$)	Self Limiting	
I_o	Output Current	± 1	A
E_o	Output Energy (capacitive load)	5	μJ
	Analog Inputs (pins 2, 3)	- 0.3 to 6.3	V
	Error Amplifier Output Sink Current	10	mA
P_{tot}	Power Dissipation at $T_{amb} \leq 50^\circ\text{C}$ (minidip, DIP-14)	1	W
P_{tot}	Power Dissipation at $T_{amb} \leq 25^\circ\text{C}$ (SO14)	725	mW
T_{stg}	Storage Temperature Range	- 65 to 150	$^\circ\text{C}$
T_L	Lead Temperature (soldering 10s)	300	$^\circ\text{C}$

* All voltages are with respect to pin 5, all currents are positive into the specified terminal.

PIN CONNECTIONS (top views)



ORDERING NUMBERS

Type	Minidip	SO14
UC2842	UC2842N	UC2842D
UC3843	UC2843N	UC2843D
UC2844	UC2844N	UC2844D
UC2845	UC2845N	UC2845D
UC3842	UC3842N	UC3842D
UC3843	UC3843N	UC3843D
UC3844	UC3844N	UC3844D
UC3845	UC3845N	UC3845D

THERMAL DATA

Symbol	Description	Minidip	SO14	Unit
$R_{thj-amb}$	Thermal Resistance Junction-ambient.	max. 100	165	$^\circ\text{C}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ELECTRICAL CHARACTERISTICS (Unless otherwise stated, these specifications apply for $-25 \leq T_{amb} \leq 85^\circ\text{C}$ for UC2824X; $0 \leq T_{amb} \leq 70^\circ\text{C}$ for UC384X; $V_i = 15\text{V}$ (note 5); $R_T = 10\text{K}$; $C_T = 3.3\text{nF}$)

Symbol	Parameter	Test Conditions	UC284X			UC384X			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
REFERENCE SECTION									
V_{REF}	Output Voltage	$T_j = 25^\circ\text{C}$ $I_o = 1\text{mA}$	4.95	5.00	5.05	4.90	5.00	5.10	V
ΔV_{REF}	Line Regulation	$12\text{V} \leq V_i \leq 25\text{V}$		6	20		6	20	mV
ΔV_{REF}	Load Regulation	$1 \leq I_o \leq 20\text{mA}$		6	25		6	25	mV
$\Delta V_{REF}/\Delta T$	Temperature Stability	(Note 2)		0.2	0.4		0.2	0.4	mV/°C
	Total Output Variant	Line, Load, Temperature (2)	4.9		5.1	4.82		5.18	V
e_N	Output Noise Voltage	$10\text{Hz} \leq f \leq 10\text{KHz}$ $T_j = 25^\circ\text{C}$ (2)		50			50		μV
	Long Term Stability	$T_{amb} = 125^\circ\text{C}$, 1000Hrs (2)		5	25		5	25	mV
I_{SC}	Output Short Circuit		-30	-100	-180	-30	-100	-180	mA
OSCILLATOR SECTION									
f_s	Initial Accuracy	$T_j = 25^\circ\text{C}$ (6)	47	52	57	47	52	57	KHz
	Voltage Stability	$12 \leq V_i \leq 25\text{V}$		0.2	1		0.2	1	%
	Temperature Stability	$T_{MIN} \leq T_{amb} \leq T_{MAX}$ (2)		5			5		%
V_4	Amplitude	V_{PIN4} Peak to Peak		1.7			1.7		V
ERROR AMP SECTION									
V_2	Input Voltage	$V_{PIN1} = 2.5\text{V}$	2.45	2.50	2.55	2.42	2.50	2.58	V
I_b	Input Bias Current			-0.3	-1		-0.3	-2	μA
	A_{VOL}	$2 \leq V_o \leq 4\text{V}$	65	90		65	90		dB
B	Unity Gain Bandwidth	(2)	0.7	1		0.7	1		MHz
SVR	Supply Voltage Rejection	$12\text{V} \leq V_i \leq 25\text{V}$	60	70		60	70		dB
I_o	Output Sink Current	$V_{PIN2} = 2.7\text{V}$ $V_{PIN1} = 1.1\text{V}$	2	6		2	6		V
I_o	Output Source Current	$V_{PIN2} = 2.3\text{V}$ $V_{PIN1} = 5\text{V}$	-0.5	-0.8		-0.5	-0.8		mA
	V_{OUT} High	$V_{PIN2} = 2.3\text{V}$; $R_L = 15\text{K}\Omega$ to Ground	5	6		5	6		V
	V_{OUT} Low	$V_{PIN2} = 2.7\text{V}$; $R_L = 15\text{K}\Omega$ to Pin 8		0.7	1.1		0.7	1.1	V
CURRENT SENSE SECTION									
G_V	Gain	(3 & 4)	2.85	3	3.15	2.8	3	3.2	V/V
V_3	Maximum Input Signal	$V_{PIN1} = 5\text{V}$ (3)	0.9	1	1.1	0.9	1	1.1	V
SVR	Supply Voltage Rejection	$12 \leq V_i \leq 25\text{V}$ (3)		70			70		dB
I_b	Input Bias Current			-2	-10		-2	-10	μA
	Delay to Output			150	300		150	300	ns
OUTPUT SECTION									
I_{OL}	Output Low Level	$I_{SINK} = 20\text{mA}$		0.1	0.4		0.1	0.4	V
		$I_{SINK} = 200\text{mA}$		1.5	2.2		1.5	2.2	V
I_{OH}	Output High Level	$I_{SOURCE} = 20\text{mA}$	13	13.5		13	13.5		V
		$I_{SOURCE} = 200\text{mA}$	12	13.5		12	13.5		V
t_r	Rise Time	$T_j = 25^\circ\text{C}$ $C_L = 1\text{nF}$ (2)		50	150		50	150	ns
t_f	Fall Time	$T_j = 25^\circ\text{C}$ $C_L = 1\text{nF}$ (2)		50	150		50	150	ns

 นี่เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Conditions	UC284X			UC384X			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
UNDER-VOLTAGE LOCKOUT SECTION									
	Start Threshold	X842/4	15	16	17	14.5	16	17.5	V
		X843/5	7.8	8.4	9.0	7.8	8.4	9	V
	Min Operating Voltage After Turn-on	X842/4	9	10	11	8.5	10	11.5	V
		X843/5	7.0	7.6	8.2	7.0	7.6	8.2	V
PWM SECTION									
	Maximum Duty Cycle	X842/3	93	97	100	93	97	100	%
		X844/5	46	48	50	47	48	50	%
	Minimum Duty Cycle				0			0	%
TOTAL STANDBY CURRENT									
I_{st}	Start-up Current			0.5	1		0.5	1	mA
I_i	Operating Supply Current	$V_{PIN2} = V_{PIN3} = 0V$		11	20		11	20	mA
V_{iz}	Zener Voltage	$I_i = 25mA$		34			34		V

Notes : 2. These parameters, although guaranteed, are not 100% tested in production.

3. Parameter measured at trip point of latch with $V_{PIN2} = 0$.

4. Gain defined as :

$$A = \frac{\Delta V_{PIN1}}{\Delta V_{PIN3}} ; 0 \leq V_{PIN3} \leq 0.8V$$

5. Adjust V_i above the start threshold before setting at 15V.

6. Output frequency equals oscillator frequency for the UC3842 and UC3843.

Output frequency is one half oscillator frequency for the UC3844 and UC3845.

Figure 1 : Error Amp Configuration.

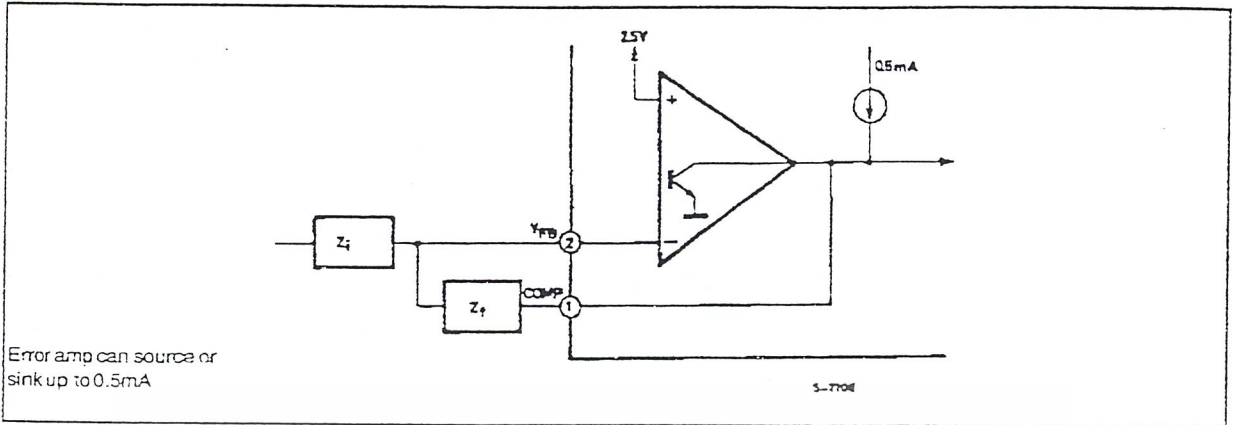
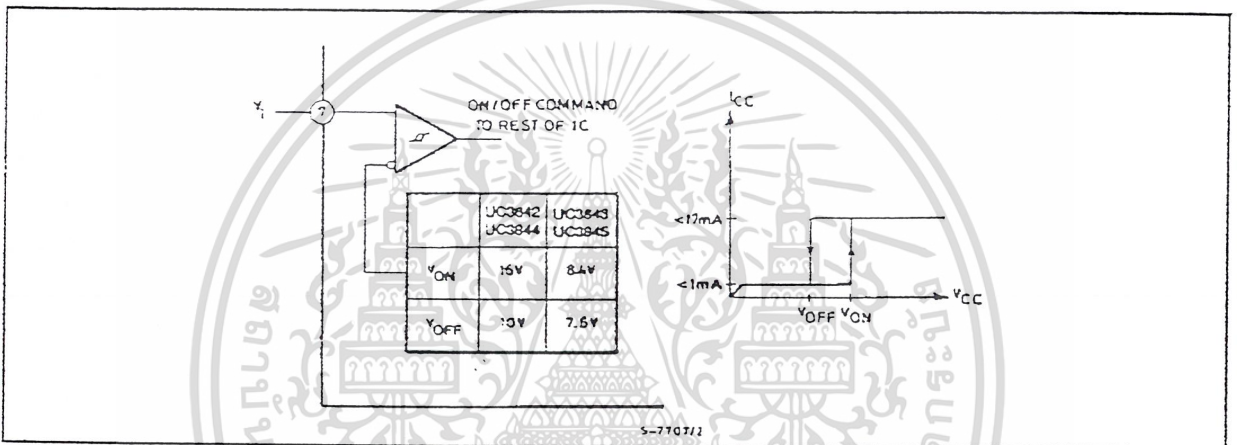
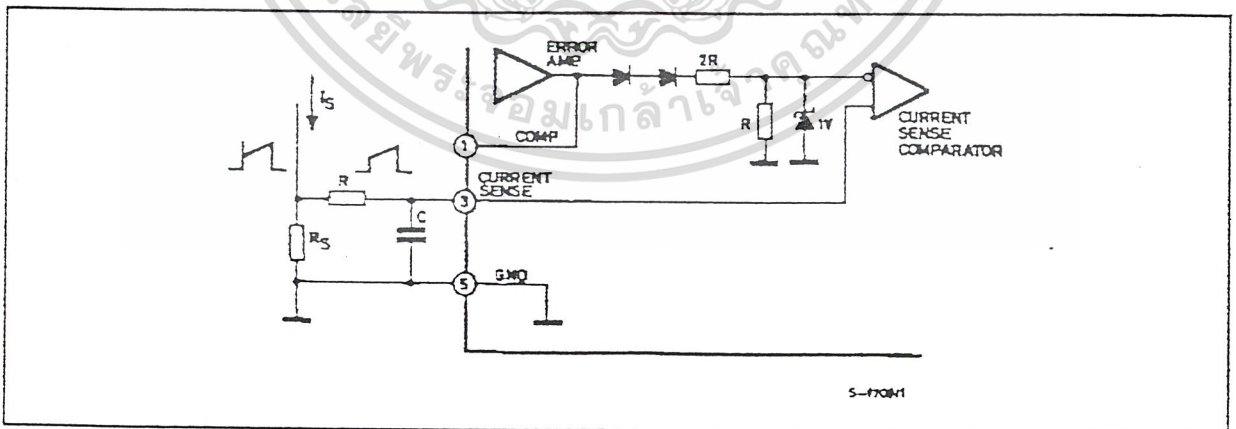


Figure 2 : Under Voltage Lockout.



During Under-Voltage Lockout, the output driver is biased to sink minor amounts of current. Pin 6 should be shunted to ground with a bleeder resistor to prevent activating the power switch with extraneous leakage currents.

Figure 3 : Current Sense Circuit.



Peak current (I_s) is determined by the formula

$$I_{s \max} \approx \frac{1.0 \text{ V}}{R_s}$$

A small RC filter may be required to suppress switch transients.

Figure 4.

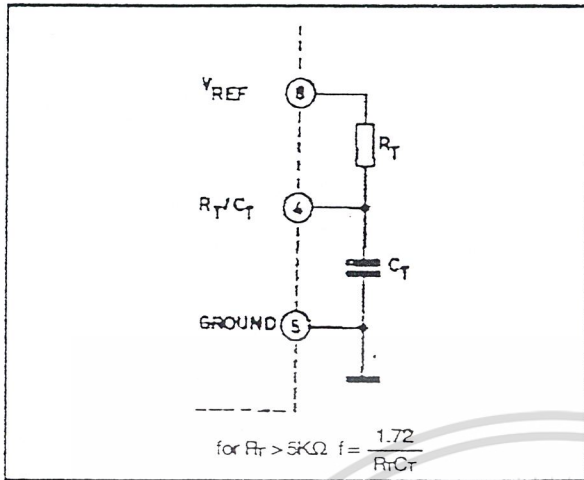


Figure 5 : Deadtime vs. C_T ($R_T > 5K\Omega$).

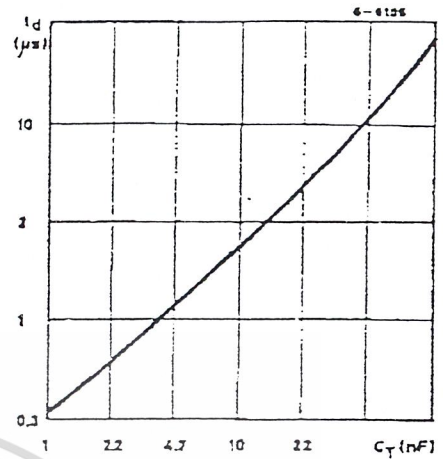


Figure 6 : Timing Resistance vs. Frequency.

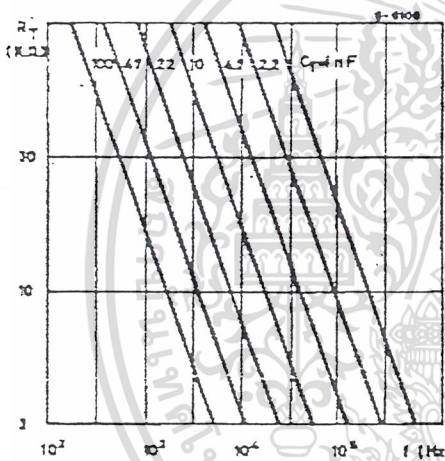


Figure 7 : Output Saturation Characteristics.

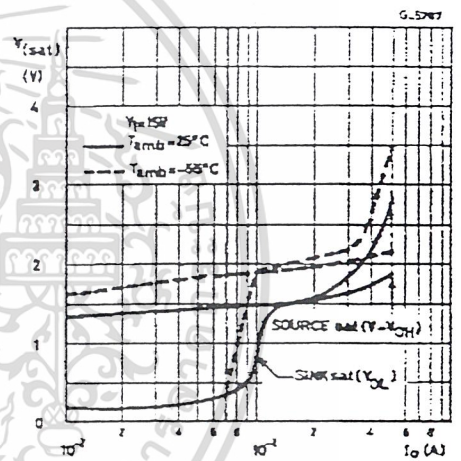
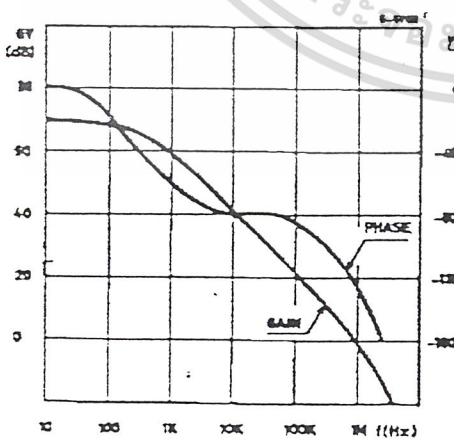
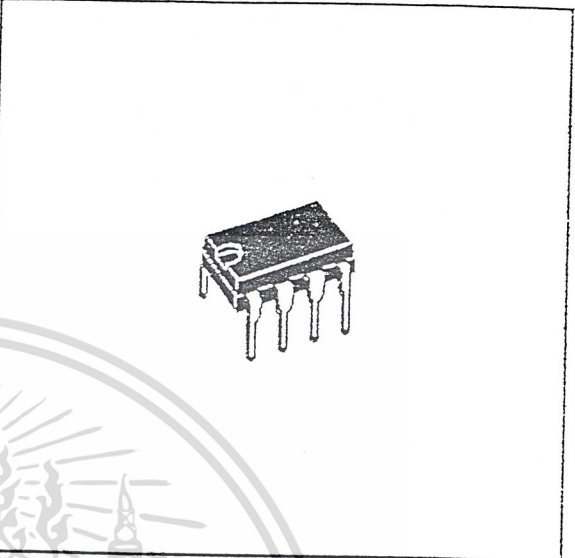


Figure 8 : Error Amplifier Open-loop Frequency Response.

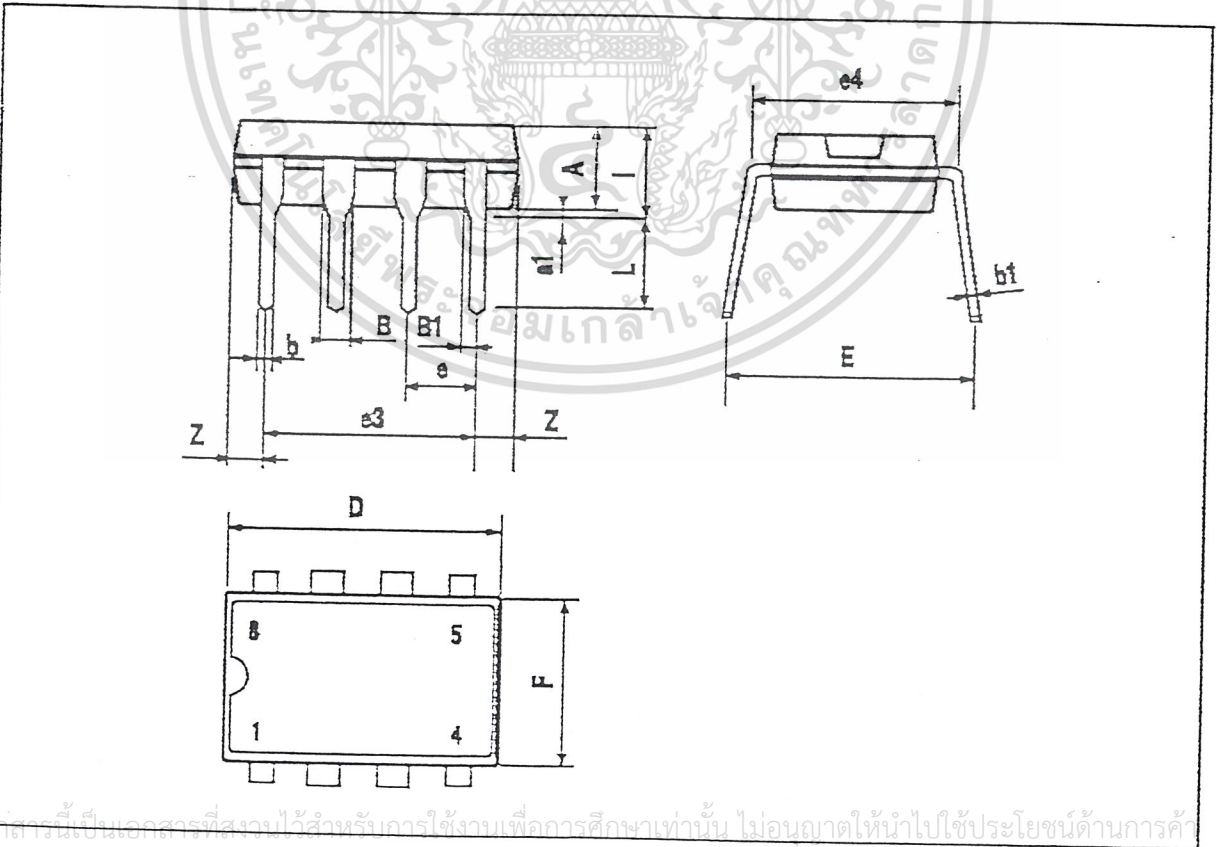


DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A		3.3			0.130	
a1	0.7			0.028		
B	1.39		1.65	0.055		0.065
B1	0.91		1.04	0.036		0.041
b		0.5			0.020	
b1	0.38		0.5	0.015		0.020
D			9.8			0.386
E		8.8			0.346	
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			7.1			0.280
I			4.8			0.189
L		3.3			0.130	
Z	0.44		1.6	0.017		0.063

OUTLINE AND MECHANICAL DATA



Minidip 0.300"



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้เฉพาะเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไป



กิตติกรรมประกาศ

ปริญญานิพนธ์ สำเร็จลุล่วง ตามวัตถุประสงค์ที่ตั้งไว้ด้วยดี เนื่องด้วยบุคคลต่างๆ
จึงต้องขอขอบคุณมา ณ ที่นี้

- อาจารย์ที่ปรึกษาหลายๆท่าน ได้แก่
 อาจารย์ อนุวัฒน์ จางวนิชเลิศ
 อาจารย์ ประภาพร ไพรสสุวรรณ
รวมทั้งอาจารย์จากภาควิชาอื่น ที่ให้คำแนะนำต่างๆเกี่ยวกับโครงการ
- รุ่นพี่ ระดับปริญญาโท ที่มากอยช่วยเหลือ และ แนะนำข้อผิดพลาดต่างๆของโครงการ
- ภาควิชาวิศวกรรมไฟฟ้า ที่มีการสนับสนุนด้านเงินทุน ในการซื้ออุปกรณ์ต่างๆ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] สุวัฒน์ ดัน , " เทคนิคและการออกแบบ สวิตซ์เพาเวอร์ซัพพลาย " , เอนเนลไทย , 2538 , 245 หน้า
- [2] สมบูรณ์ มาลานนท์ , สมคิด วิริยะประสิทธิ์ชัย , " แหล่งจ่ายไฟแบบสวิตซ์ " สำนักพิมพ์ฟิสิกส์เซนเตอร์ , 2538 , 246 หน้า
- [3] Abraham I. Pressman , " Switching Power Supply Design " , McGraw-Hill , 540 p., 1991.
- [4] H.W. Whittington , B. W. Flynn and D. E. Macpherson , " Switched Mode Power Supplies : Design and Construction " , John Wiley & Son , 215 p., 1992.
- [5] J. Sebastian. P. Villegas, F. Nuno and M. Mc Hernando. " Very efficient two-input DC to DC switching post regulator " , IEEE PESC'96 , pp. 874-880 , 1996.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้