

การประยุกต์ใช้งาน RS-485

INTERFACE RS-485 APPLICATION



โดย
นาย เกษมสุข เสพศิริสุข
นาย ทัพพ์ รุ่งสว่าง
นาย มงคล อังคณาวิริยารักษ์

เลขหมู่.....
เลขทะเบียน..... 34055
วัน, เดือน, ปี..... 1 ต.ค. 2542

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2541

การประยุกต์ใช้งาน RS-485

INTERFACE RS-485 APPLICATION



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

ปริญญาโทปีการศึกษา 2541

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การประยุกต์ใช้งาน RS-485

ผู้จัดทำ

1. นาย เกษมสุข เสพศิริสุข 38014037
2. นาย ทัพพ์ รุ่งสว่าง 38014179
3. นาย มงคล อังคณาวิริยรักษ์ 38014383




กิตติกรรมประกาศ

รายงานและผลงาน การประยุกต์ใช้งานวงจรอิเล็กทรอนิกส์ที่ได้จัดทำสำเร็จลุล่วงได้เป็นอย่างดี ขอกราบขอบพระคุณบิดา-มารดา ที่คอยอบรมสั่งสอนและได้ให้โอกาสการศึกษาแก่ข้าพเจ้า อีกทั้งยังคอยให้กำลังใจอยู่เสมอ และทางด้านเนื้อหา ความรู้ในการทำงานครั้งนี้ได้รับการชี้แนะและคำปรึกษา จาก รศ.ดร.มนัส สังวรศิลป์ ซึ่งเป็นอาจารย์ที่ปรึกษา ผู้จัดทำรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านและขอขอบพระคุณเป็นอย่างสูง

ขอขอบคุณ ชุมhuriอิเล็กทรอนิกส์ที่ได้ เอื้อเฟื้อและให้การสนับสนุนทางด้านอุปกรณ์ , เครื่องมือ และอื่น ๆ อีกมากมายในการทำงาน ขอขอบคุณพี่ ๆ น้อง ๆ ชุมhuriอิเล็กทรอนิกส์ที่ได้ให้คำปรึกษา, ช่วยเหลือและเป็นกำลังใจอย่างใกล้ชิดเสมอมา

สุดท้ายขอขอบคุณภาควิชาอิเล็กทรอนิกส์ ที่ได้สนับสนุนสถานที่และเครื่องมือต่าง ๆ รวมทั้งคำปรึกษาจากอาจารย์ทุกท่าน

คุณค่าและประโยชน์อันพึงเกิดมีจากรายงานฉบับนี้ ผู้จัดทำขอขอบแต่ผู้มีพระคุณทุกท่าน


.....
(นายเกษมสุข เสพศิริสุข)

ทำขึ้น ณ กรุงเทพมหานคร
.....
(นายทัฬหะ รุ่งสว่าง)

.....
.....
(นายมงคล อังคณาวิริยรักษ์)

ผู้จัดทำ

การประยุกต์ใช้งาน RS - 485

นายเกษมสุข เสพศิริสุข

นายทัฬหี รุ่งสว่าง

นายมงคล อังคณาวิริยรักษ์

รศ.ดร.มนัส สังวรศิลป์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2541

บทคัดย่อ

ในปัจจุบัน เทคโนโลยีในการสื่อสารข้อมูลนั้นได้รับการพัฒนาขึ้นอย่างรวดเร็ว เนื่องจากความต้องการที่จะใช้ข้อมูลโดยมีการส่งและรับข้อมูลที่ถูกต้องแม่นยำ รวดเร็ว และติดต่อกันได้ แม้จะอยู่ห่างไกลก็ตาม ทั้งเพื่อผลทางเศรษฐกิจ การเมือง หรือการพัฒนาทางวิทยาศาสตร์และเทคโนโลยี ส่วนแต่จำเป็นที่จะต้องใช้การสื่อสารข้อมูลทั้งสิ้น สำหรับโครงการนี้จะเป็นการศึกษาถึงระบบการสื่อสารข้อมูลแบบอนุกรม ตามมาตรฐาน RS-485 และนำมาประยุกต์ใช้งานในการควบคุมระบบต่างๆภายในตัวอาคารเพื่อเพิ่มประสิทธิภาพและความสะดวกสบายในชีวิตประจำวัน โดยใช้คอมพิวเตอร์ส่วนบุคคลเป็นตัวควบคุมหลักเพื่อที่จะควบคุมส่วนควบคุมย่อยอื่นต่อไปโดยอาศัยไมโครคอนโทรลเลอร์ทำหน้าที่ในแต่ละส่วนควบคุมย่อยเพื่อให้เกิดประสิทธิภาพและความยืดหยุ่นในการทำงาน

INTERFACE RS-485 APPLICATION

Mr. Kasemsuk Sepsirisuk

Mr. Tan Rungsawang

Mr. Mongkon Ang-kanawiriyarak

Assoc.Prof.Dr. Manas Sangworasil Advisor

1998

ABSTRACT

Everyday, more and more business, government agencies, and academic departments require a faster and more reliable transmission of information and data. Thus, the field of data communications have become a rapidly growing area. The main purpose of this project is to study the serial transmission by RS-485 standard, and its application to control the building system by control the data transmission between micro computer (or personal computer), that work as the main-controller and another control unit such as microcontroller, that work as terminal control or a control box. By this way we can improve the efficiency and flexibility of the system control

สารบัญ

	หน้า
กิตติกรรมประกาศ.....	I
บทคัดย่อ.....	II
Abstract.....	III
สารบัญ.....	IV
สารบัญภาพ.....	VII
บทที่ 1 บทนำ.....	1
1.1 แนวความคิดของระบบควบคุม.....	1
1.2 โครงสร้างของระบบควบคุม.....	2
1.3 การนำระบบควบคุมไปประยุกต์ใช้งาน.....	4
บทที่ 2 พื้นฐานในการออกแบบระบบควบคุม.....	6
2.1 ลักษณะของการติดต่อสื่อสาร.....	6
2.1.1 การติดต่อสื่อสารแบบอนุกรม.....	6
2.1.2 การติดต่อสื่อสารแบบขนาน.....	7
2.2 ลักษณะการติดต่อสื่อสารตามมาตรฐานต่างๆ.....	8
2.2.1 มาตรฐาน RS-232C.....	8
2.2.2 มาตรฐาน RS-423.....	9
2.2.3 มาตรฐาน RS-422.....	10
2.2.4 Current Loop.....	11
2.2.5 มาตรฐาน RS-485.....	12
2.3 เหตุผลในการเลือกใช้มาตรฐาน RS-485.....	12
บทที่ 3 ตัวแปลงสัญญาณ.....	16
3.1 โครงสร้างของตัวแปลงสัญญาณ.....	16
3.2 การออกแบบตัวแปลงสัญญาณ.....	16
3.3 วงจรของออปโตคอปเลอร์.....	18

สารบัญ

(ต่อ)

	หน้า
บทที่ 4 ตัวควบคุมหลัก.....	20
4.1 โครงสร้างของตัวควบคุมหลัก.....	20
4.2 การออกแบบตัวควบคุมหลัก.....	20
4.3 วงจรของตัวควบคุมหลัก.....	23
บทที่ 5 ตัวลูกข่าย.....	26
5.1 คุณสมบัติโดยรวมและชนิดของตัวลูกข่าย.....	26
5.2 ตัวลูกข่ายกำลัง.....	28
5.2.1 โครงสร้างของตัวลูกข่ายกำลัง.....	28
5.2.2 การออกแบบตัวลูกข่ายกำลัง.....	28
5.2.3 วงจรของตัวลูกข่าย กำลัง.....	29
5.3 ตัวลูกข่ายอินฟาเรด.....	31
5.3.1 โครงสร้างของตัวลูกข่ายอินฟาเรด.....	31
5.3.2 การออกแบบตัวลูกข่ายอินฟาเรด.....	31
5.3.3 วงจรของตัวลูกข่ายอินฟาเรด.....	33
5.4 ตัวลูกข่ายระบบเสียง.....	36
5.4.1 โครงสร้างของตัวลูกข่ายระบบเสียง.....	36
5.4.2 การออกแบบตัวลูกข่ายระบบเสียง.....	36
5.4.3 วงจรของตัวลูกข่าย ระบบเสียง.....	37
บทที่ 6 โปรแกรมควบคุม.....	39
6.1 โครงสร้างของโปรแกรม.....	39
6.2 การออกแบบโปรแกรม.....	39
6.3 โปรแกรมควบคุม.....	40
6.3.1 โปรแกรมหลัก.....	40
6.3.2 ส่วนตั้งค่าของพอร์ทอนุกรม.....	40
6.3.3 ส่วนเพิ่มอุปกรณ์ควบคุม.....	41
6.3.4 ส่วนแก้ไขข้อมูลของอุปกรณ์ควบคุม.....	41

สารบัญ

(ต่อ)

	หน้า
บทที่ 7 การทดลองและผลการทดลอง.....	45
7.1 การทดลองในการส่งข้อมูล.....	45
7.2 การทดลองในข้อจำกัดของระบบควบคุม.....	46
บทที่ 8 สรุปผลและวิจารณ์.....	47
8.1 ปัญหาที่พบและการแก้ไขปัญหา.....	47
8.1.1 ปัญหาของสัญญาณรบกวนในการส่งข้อมูล.....	47
8.1.2 ปัญหาในการรับข้อมูลของตัวควบคุมหลัก.....	47
8.2 สรุปผลและวิจารณ์.....	48
บรรณานุกรม.....	49
ภาคผนวก.....	50



สารบัญภาพ

หน้า

บทที่ 1 บทนำ

รูปที่ 1.1 แสดงแนวความคิดของระบบควบคุม.....	2
รูปที่ 1.2 แสดงโครงสร้างของระบบควบคุม.....	2
รูปที่ 1.3 แสดงการเชื่อมต่อเครือข่ายของระบบควบคุม	3
รูปที่ 1.4 แสดงการเชื่อมต่อ ตัวควบคุม ตัวลูกข่าย และอุปกรณ์ที่ต้องการควบคุม.....	4
รูปที่ 1.5 แสดงการประยุกต์ใช้งานในการควบคุมระบบงานทั่วไป.....	5
รูปที่ 1.6 แสดงการประยุกต์ใช้งานในการควบคุมระบบทางอุตสาหกรรม.....	5

บทที่ 2 พื้นฐานในการออกแบบระบบควบคุม

รูปที่ 2.1 แสดงลักษณะการสื่อสารแบบอนุกรม.....	6
รูปที่ 2.2 แสดงการส่งข้อมูลแบบอนุกรม.....	6
รูปที่ 2.3 แสดงลักษณะการสื่อสารแบบขนาน.....	7
รูปที่ 2.4 แสดงการส่งข้อมูลแบบขนาน.....	7
รูปที่ 2.5 แสดงวงจรจับและรับสัญญาณที่ใช้กับมาตรฐาน RS-232-C.....	9
รูปที่ 2.6 แสดงวงจรจับและรับสัญญาณที่ใช้กับมาตรฐาน RS-423.....	10
รูปที่ 2.7 แสดงวงจรจับและรับสัญญาณที่ใช้กับมาตรฐาน RS-422.....	11
รูปที่ 2.8 แสดงวงจรจับและรับสัญญาณที่ใช้กับการเชื่อมต่อแบบ Current Loop.....	11
รูปที่ 2.9 แสดงวงจรจับและรับสัญญาณที่ใช้กับมาตรฐาน RS-485.....	12
รูปที่ 2.10 แสดงการเชื่อมต่อเครือข่ายตามมาตรฐาน RS-485.....	13
รูปที่ 2.11 แสดงช่วงของกระแสและแรงดันในการทำงาน (Loading Curve of a FULL UL).....	13
รูปที่ 2.12 แสดงเครือข่ายที่สมดุลกันตามมาตรฐาน RS-485.....	14
รูปที่ 2.13 แสดงความสัมพันธ์ระหว่างระยะทางและอัตราการส่งข้อมูล.....	14

บทที่ 3 ตัวแปลงสัญญาณ

รูปที่ 3.1 แสดงโครงสร้างของตัวแปลงสัญญาณ.....	16
รูปที่ 3.2 แสดงลักษณะการเชื่อมต่อของพอร์ตสื่อสารที่ใช้.....	17
รูปที่ 3.3 แสดงลักษณะการเชื่อมต่อของไอซี MAX-483.....	17
รูปที่ 3.4 แสดงการเชื่อมต่อเครือข่ายของไอซี MAX-487.....	18

สารบัญญภาพ

(ต่อ)

	หน้า
รูปที่ 3.5 แสดงวงจรของอแดปเตอร์.....	18
บทที่ 4 ตัวควบคุม	
รูปที่ 4.1 แสดงโครงสร้างของตัวควบคุม.....	20
รูปที่ 4.2 แสดงส่วนประกอบของตัวควบคุม.....	21
รูปที่ 4.3 แสดงรายละเอียดของไอซี DS75176B.....	21
รูปที่ 4.4 แสดงรายละเอียดของไอซี 74LS138.....	22
รูปที่ 4.5 แสดงรายละเอียดของไอซี 74LS244.....	22
รูปที่ 4.6 แสดงวงจรของตัวควบคุม.....	24
รูปที่ 4.7 แสดงตัวควบคุมที่ประกอบเสร็จแล้ว.....	25
บทที่ 5 ตัวลูกข่าย	
รูปที่ 5.1 แสดงโครงสร้างโดยรวมของตัวลูกข่าย.....	26
รูปที่ 5.2 แสดงรายละเอียดของไอซี 74LS244.....	27
รูปที่ 5.3 แสดงรายละเอียดของไอซี 74LS373.....	27
รูปที่ 5.4 แสดงโครงสร้างของตัวลูกข่ายกำลัง.....	28
รูปที่ 5.5 แสดงส่วนประกอบของตัวลูกข่ายกำลัง.....	28
รูปที่ 5.6 แสดงวงจรของตัวลูกข่ายกำลัง.....	30
รูปที่ 5.7 แสดงโครงสร้างของตัวลูกข่ายอินฟาเรด.....	31
รูปที่ 5.8 แสดงส่วนประกอบของตัวส่งอินฟาเรด.....	31
รูปที่ 5.9 แสดงค่าเลขฐาน 16 ที่ได้จากการถอดรหัสสัญญาณจากคีย์บอร์ด.....	32
รูปที่ 5.10 แสดงส่วนประกอบของตัวรับอินฟาเรด.....	32
รูปที่ 5.11 แสดงวงจรของตัวส่งสัญญาณอินฟาเรด.....	34
รูปที่ 5.12 แสดงวงจรของตัวรับสัญญาณอินฟาเรด.....	35
รูปที่ 5.13 แสดงโครงสร้างของตัวลูกข่ายระบบเสียง.....	36
รูปที่ 5.14 แสดงส่วนประกอบของตัวลูกข่ายระบบเสียง.....	36
รูปที่ 5.15 แสดงรายละเอียดของไอซี ADC0820.....	37
รูปที่ 5.16 แสดงวงจรของตัวลูกข่ายระบบเสียง.....	38

สารบัญญภาพ

(ต่อ)

หน้า

บทที่ 6 โปรแกรมควบคุม

รูปที่ 6.1 แสดงลักษณะของกลุ่มข้อมูลที่ใช้ในการควบคุม.....	39
รูปที่ 6.2 แสดงหน้าจอหลักของโปรแกรม.....	40
รูปที่ 6.3 แสดงส่วนตั้งค่าพอร์ทอนุกรม.....	41
รูปที่ 6.4 แสดงส่วนเพิ่มอุปกรณ์ควบคุม.....	41
รูปที่ 6.5 แสดงส่วนแก้ไขข้อมูลของอุปกรณ์ควบคุม.....	42
รูปที่ 6.6 แสดงส่วนควบคุมอุปกรณ์กำลัง.....	42
รูปที่ 6.7 แสดงส่วนควบคุมระบบเสียง.....	43
รูปที่ 6.8 แสดงส่วนควบคุมด้านรีโมต.....	43
รูปที่ 6.9 แสดงส่วนควบคุมอุปกรณ์แบบสวิทช์.....	44



บทที่ 1

บทนำ

1.1 แนวความคิดของระบบควบคุม

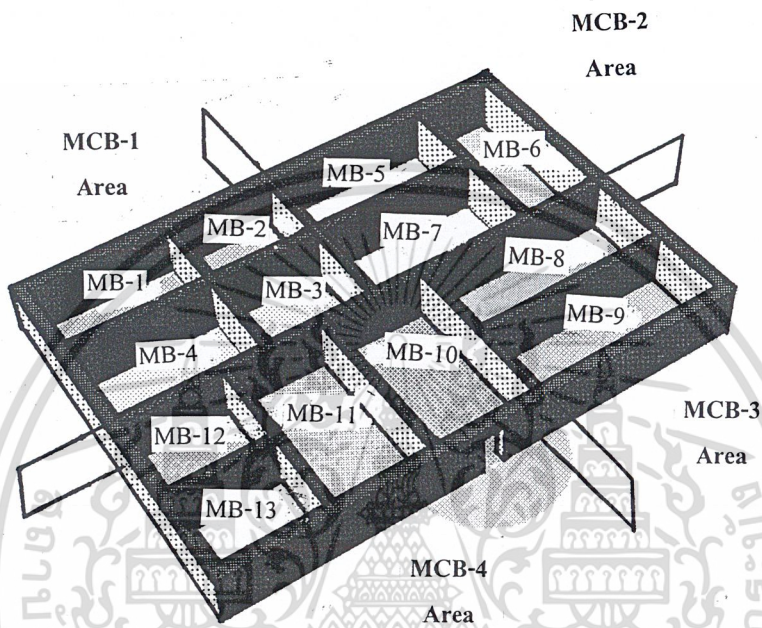
ในปัจจุบันการสื่อสารและการควบคุมอุปกรณ์มีความจำเป็นมากขึ้นเนื่องจากจำนวนของอุปกรณ์ที่มากขึ้น ความต้องการในการใช้งาน ความสะดวกสบาย ความรวดเร็วในการทำงานที่มีเพิ่มมากขึ้น แนวทางที่จะตอบสนองความต้องการดังกล่าวแนวทางหนึ่งคือการสร้างระบบควบคุมที่สามารถทำงานได้ดี กล่าวคือ ใช้งานได้ง่าย มีความยืดหยุ่น มีความผิดพลาดเกิดขึ้นน้อย อีกทั้งยังต้องสามารถขยายระบบที่ต้องการควบคุมออกไปได้ จึงทำให้เกิดแนวความคิดที่จะสร้างระบบควบคุมโดยการประยุกต์ใช้งาน RS-485 ขึ้น

การกำหนดขอบเขตของระบบควบคุมนั้นจะถือว่สิ่งที่ต้องการควบคุมทั้งหมดนั้นเป็นส่วนหนึ่งของระบบควบคุม ในที่นี้จะขอยกตัวอย่างเป็นห้องหลายๆห้องในอาคารชั้นหนึ่ง ซึ่งภายในห้องๆหนึ่งนั้นจะมีอุปกรณ์ที่ต้องการควบคุม อาทิ หลอดไฟ เครื่องปรับอากาศ และเครื่องใช้ไฟฟ้าอื่นๆ โดยแต่ละอุปกรณ์ที่ต้องการควบคุม(Controlled Device: CD) จะต่อเข้ากับตัวลูกข่าย (Module Box: MB) ที่ใช้ควบคุมอุปกรณ์นั้น และตัวลูกข่ายหลายๆตัวจะต่อรวมเข้ากับตัวควบคุม (Master Control Box: MCB) ซึ่งตัวควบคุมนี้จะทำหน้าที่เสมือนกับเป็นสถานีจ่ายงานย่อย เนื่องจากระบบควบคุมนี้สามารถเชื่อมต่อตัวควบคุมได้มากกว่าหนึ่งตัวทำให้สามารถแบ่งการควบคุมอุปกรณ์ออกเป็นกลุ่มย่อย (Section, Zone) ทำให้ง่ายและสะดวกต่อการควบคุมกว่าการควบคุมอุปกรณ์ที่ต้องการควบคุมทีเดียวทั้งหมด

แนวคิดของระบบควบคุมสามารถแสดงให้เห็นได้ดังรูปที่ 1.1 โดยจะมีการแบ่งห้องต่างๆในชั้นของตัวอาคารออกเป็นกลุ่มซึ่งอุปกรณ์ที่ต้องการควบคุมหนึ่งตัวจะทำการเชื่อมต่อเข้ากับตัวลูกข่ายหนึ่งตัว และตัวลูกข่ายจะถูกแบ่งเป็นกลุ่มตามการเชื่อมต่อเข้ากับตัวควบคุม ดังจะเห็นได้จากในรูปที่มีการแบ่งห้องในชั้นออกเป็น 4 กลุ่ม คือ

1. กลุ่มตัวควบคุมที่ 1(MCB-1 Area) เชื่อมต่อกับตัวลูกข่ายที่ 1-4 (MB 1-4)
2. กลุ่มตัวควบคุมที่ 2(MCB-2 Area) เชื่อมต่อกับตัวลูกข่ายที่ 5-7 (MB 5-7)
3. กลุ่มตัวควบคุมที่ 3(MCB-3 Area) เชื่อมต่อกับตัวลูกข่ายที่ 8-9 (MB 8-9)
4. กลุ่มตัวควบคุมที่ 4(MCB-4 Area) เชื่อมต่อกับตัวลูกข่ายที่ 10-13 (MB 8-9)

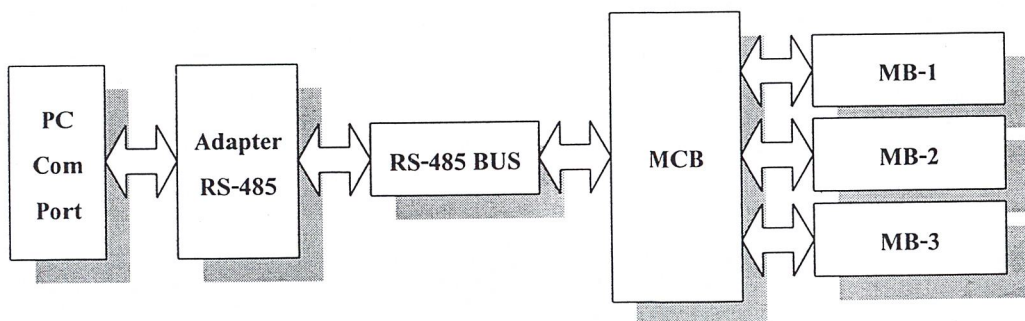
โดยอุปกรณ์ที่ต้องการควบคุมจะเป็นอุปกรณ์ประเภทรับข้อมูล(Input)หรือแสดงผล (Output) ก็ได้เนื่องจากระบบควบคุมนี้เป็นการสื่อสารแบบสองทางในคนละเวลา(Half-duplex) ทำให้ระบบควบคุมนี้สามารถรับและส่งข้อมูลได้บนคู่สายคู่หนึ่ง



รูปที่ 1.1 แสดงแนวความคิดของระบบควบคุม

1.2 โครงสร้างของระบบควบคุม

การทำงานของระบบควบคุมทั้งหมดจะถูกควบคุมโดยคอมพิวเตอร์ส่วนบุคคล(Personal Computer: PC) โดยจะเป็นการควบคุมแบบรวมศูนย์(Centralize Control) ซึ่งคอมพิวเตอร์ส่วนบุคคลจะทำหน้าที่เป็นตัวหลักในการติดต่อกับผู้ใช้งาน(User Interface) และควบคุมระบบโดยการจ่ายงานให้กับตัวควบคุมที่เชื่อมต่อกันเป็นเครือข่าย

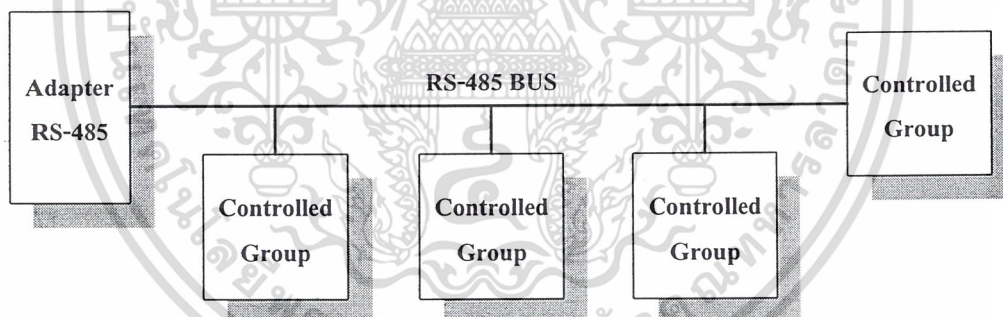


รูปที่ 1.2 แสดงโครงสร้างของระบบควบคุม

รูปที่ 1.2 แสดงให้เห็นถึงโครงสร้างของการเชื่อมต่อระบบควบคุม โดยใช้การเชื่อมต่อ (Interface) กับคอมพิวเตอร์ส่วนบุคคลโดยผ่านทางพอร์ตสื่อสาร(Communication Port: Com Port) ของคอมพิวเตอร์ส่วนบุคคล ซึ่งในที่นี้จะเลือกใช้พอร์ต DB-25 (Com Port 2) ในการเชื่อมต่อ โดยการสื่อสารของระบบควบคุมจะเป็นดังนี้คือ สัญญาณที่ออกจากพอร์ตสื่อสารจะถูกแปลงจากสัญญาณตามมาตรฐาน RS-232c ให้เป็นสัญญาณตามมาตรฐาน RS-485 โดยอแดปเตอร์(Adapter) จากนั้นสัญญาณจะถูกส่งผ่านสายสัญญาณ(RS-485 BUS)ไปยังตัวควบคุม และตัวลูกข่ายตามลำดับ

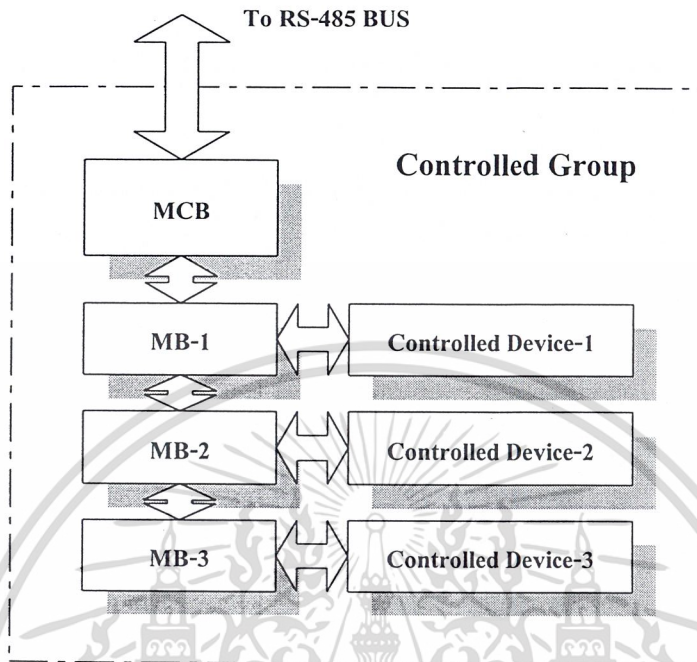
ส่วนการเชื่อมต่อตัวควบคุมเข้าเป็นเครือข่าย(Network) นั้น จะเป็นการเชื่อมต่อเครือข่ายแบบบัส(Bus-type Network) โดยไม่ต้องมีการปิดปลายสายสัญญาณ(Terminate) เนื่องจากอัตราการส่งข้อมูลที่ใช้มีค่าต่ำ สัญญาณรบกวนจึงมีผลต่อการส่งสัญญาณในระดับต่ำซึ่งจะไม่ทำให้เกิดความเสียหายในการสื่อสาร

การเชื่อมต่อเป็นเครือข่ายของระบบควบคุมจะแสดงให้เห็นดังรูปที่ 1.3 โดยจะจัดตัวควบคุมกับตัวลูกข่ายที่เชื่อมต่อเข้าด้วยกันเป็นกลุ่มเรียกว่ากลุ่มตัวควบคุม(MCB Area) และการเชื่อมต่อกลุ่มตัวควบคุมเข้าเป็นเครือข่ายจะใช้สายสัญญาณเพียงคู่เดียวในการเชื่อมต่อ



รูปที่ 1.3 แสดงการเชื่อมต่อเครือข่ายของระบบควบคุม

ในกลุ่มของตัวควบคุมนั้นจะประกอบไปด้วย ตัวควบคุม ตัวลูกข่าย และอุปกรณ์ที่ต้องการควบคุม โดยตัวลูกข่ายแต่ละตัวจะเป็นอิสระต่อกันในการทำงาน กล่าวคือสามารถสลับที่หรือต่อตัวลูกข่ายเพิ่มเข้ามาในกลุ่มของตัวควบคุมได้โดยไม่มีผลกระทบต่อระบบควบคุม แต่มีข้อจำกัดคือตัวลูกข่ายจะเชื่อมต่อกับอุปกรณ์ที่ต้องการควบคุมได้แบบหนึ่งต่อหนึ่ง เนื่องจากตัวลูกข่ายหนึ่งตัวสามารถควบคุมอุปกรณ์ได้เพียงหนึ่งอุปกรณ์เท่านั้น โดยจะแสดงการเชื่อมต่อกลุ่มตัวควบคุมดังรูปที่ 1.4



รูปที่ 1.4 แสดงการเชื่อมต่อ ตัวควบคุม ตัวลูกข่าย และ อุปกรณ์ที่ต้องการควบคุม

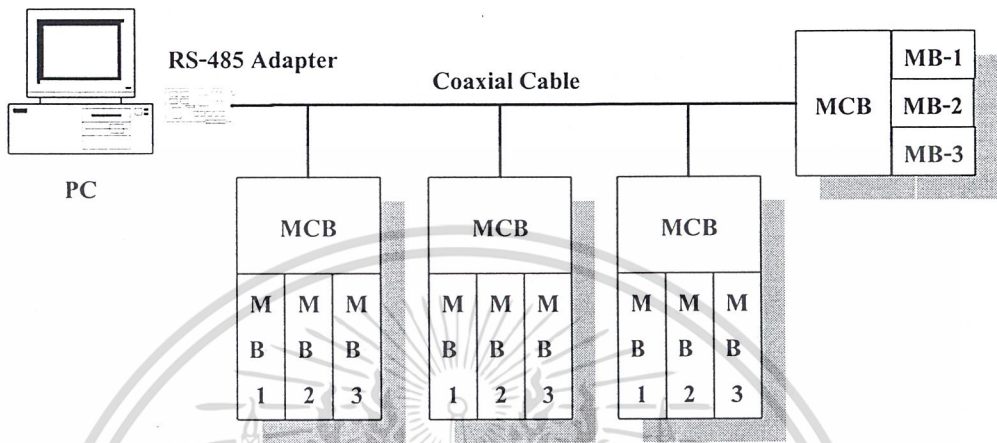
1.3 การนำระบบควบคุมไปประยุกต์ใช้งาน

ระบบควบคุมนี้นอกจากจะนำไปประยุกต์ใช้งานในการควบคุมอุปกรณ์ภายในตัวอาคารแล้วยังสามารถนำระบบควบคุมนี้ไปประยุกต์ใช้ในการควบคุมระบบงานประเภทอื่นได้อีกด้วย โดยอาศัยการปรับเปลี่ยนส่วนประกอบที่ใช้ในการควบคุมอุปกรณ์ให้มีความเหมาะสมกับงานที่จะใช้ ซึ่งส่วนประกอบสำคัญที่จะต้องมีการปรับเปลี่ยนประกอบด้วย 2 ส่วนใหญ่ๆคือ

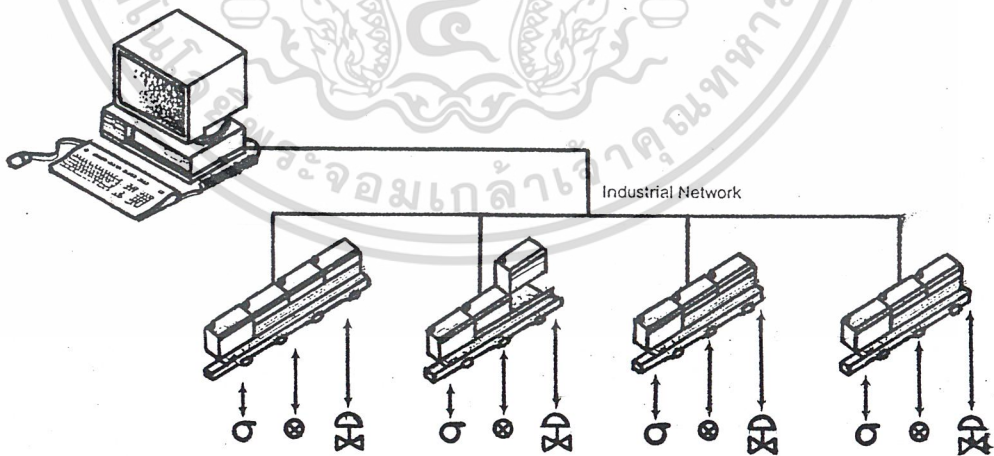
1. ส่วนของตัวลูกข่ายที่ใช้ควบคุมอุปกรณ์ จะต้องมีการปรับเปลี่ยนให้ตัวลูกข่ายมีความสามารถในการควบคุมอุปกรณ์ได้ดี มีการทำงานที่เหมาะสมและเข้ากันได้กับอุปกรณ์ที่ต้องการควบคุม โดยการปรับเปลี่ยนตัวลูกข่ายนี้จะขึ้นอยู่กับคุณสมบัติของอุปกรณ์ที่ต้องการควบคุมว่าเป็นอุปกรณ์ชนิดใด มีการทำงานแบบใด และอาศัยอะไรในการควบคุมอุปกรณ์ เนื่องจากปัจจัยเหล่านี้มีผลต่อประสิทธิภาพในการทำงานของระบบควบคุม

2. ส่วนของโปรแกรมที่ใช้ควบคุมการทำงานของอุปกรณ์ จะต้องมีการปรับเปลี่ยนให้โปรแกรมมีความสามารถในการควบคุมตัวลูกข่ายได้อย่างมีประสิทธิภาพ โดยมีความเข้ากันได้กับตัวลูกข่ายและมีการทำงานที่สอดคล้องกับตัวลูกข่ายที่ใช้ควบคุมอุปกรณ์

ตัวอย่างการประยุกต์ใช้งานแสดงดังรูปที่ 1.5 และ 1.6



รูปที่ 1.5 แสดงการประยุกต์ใช้งานในการควบคุมระบบงานต่างๆไป



รูปที่ 1.6 แสดงการประยุกต์ใช้งานในการควบคุมระบบทางอุตสาหกรรม

บทที่ 2

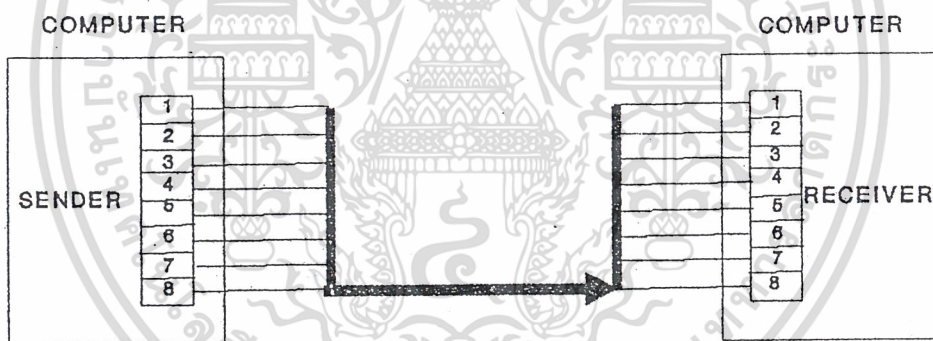
พื้นฐานในการออกแบบระบบควบคุม

2.1 ลักษณะของการสื่อสาร

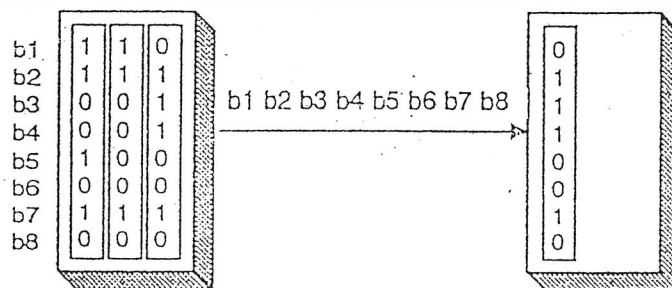
ในการสื่อสารหรือการส่งข้อมูลโดยใช้คอมพิวเตอร์ส่วนบุคคลนั้น มีรูปแบบในการสื่อสารที่สำคัญอยู่ 2 รูปแบบ คือ

2.1.1 การสื่อสารแบบอนุกรม(Serial Communication)

เป็นการสื่อสารโดยการส่งข้อมูลที่ละบิต(bit) ผ่านสายสัญญาณเส้นเดียวจนครบทั้ง 8 บิตหรือ ไบท์(byte) โดยจะส่งบิตต่ำ(LSB)ออกไปก่อน ซึ่งการสื่อสารและการส่งข้อมูลแบบอนุกรมจะแสดงให้เห็นได้ดังรูปที่ 2.1 และ 2.2



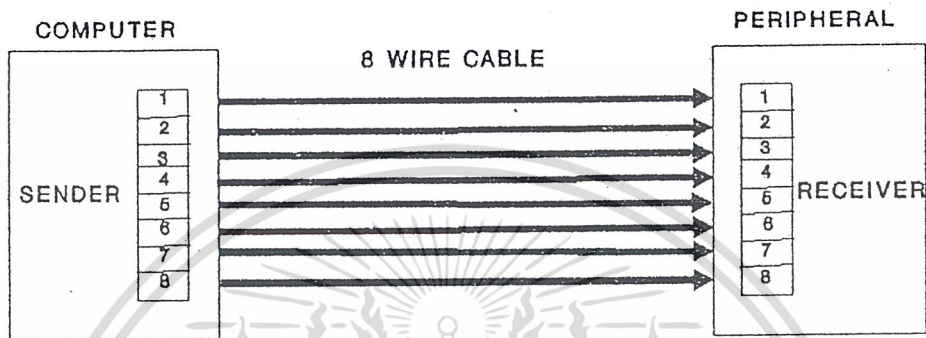
รูปที่ 2.1 แสดงลักษณะการสื่อสารแบบอนุกรม



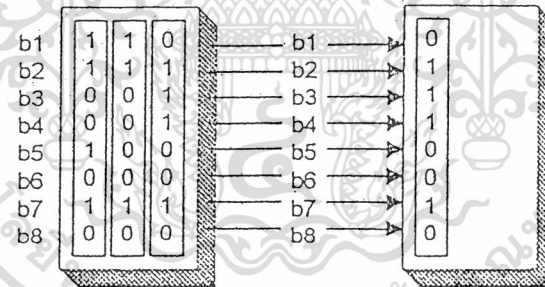
รูปที่ 2.2 แสดงการส่งข้อมูลแบบอนุกรม

2.1.2 การสื่อสารแบบขนาน(Parallel Communication)

เป็นการสื่อสารโดยการส่งข้อมูลไปทีละตัวพร้อมๆกันทั้ง 8 บิตผ่านสายสัญญาณทั้ง 8 เส้น ซึ่งการสื่อสารและการส่งข้อมูลแบบขนานจะแสดงให้เห็นได้ดังรูปที่ 2.3 และ 2.4



รูปที่ 2.3 แสดงลักษณะการสื่อสารแบบขนาน



รูปที่ 2.4 แสดงการส่งข้อมูลแบบขนาน

จะเห็นได้ว่าการสื่อสารแบบขนานมีข้อดีคือทำให้สามารถส่งข้อมูลได้ทีละมากๆ และมีความรวดเร็วกว่าการส่งแบบอนุกรม แต่การสื่อสารแบบขนานก็มีข้อจำกัดคือไม่สามารถส่งข้อมูลในระยะทางไกลๆได้และยังต้องใช้สายสัญญาณหลายเส้นในการส่งข้อมูลทำให้สิ้นเปลืองกว่าการสื่อสารแบบอนุกรม รวมทั้งทำให้ไม่สะดวกในการใช้งาน

ตัวอย่างของการสื่อสารแบบอนุกรม เช่น การสื่อสารด้วย MODEM และ เมาส์

ตัวอย่างของการสื่อสารแบบขนาน เช่น เครื่องพิมพ์(Printer) และ การสื่อสารทางพอร์ทขนาน(ECP Printer Port) เป็นต้น

2.2 ลักษณะของการสื่อสารตามมาตรฐาน

ในการติดต่อสื่อสารและการรับส่งข้อมูลนั้นจำเป็นต้องมีมาตรฐานในการสื่อสาร เพื่อให้สามารถติดต่อสื่อสารกันได้โดยไม่มีปัญหาในการสื่อสารเกิดขึ้น โดยส่วนมากมาตรฐานในการสื่อสารจะกล่าวถึงคุณสมบัติสำคัญๆที่ต้องใช้ในการสื่อสาร เช่น ลักษณะทางกล ลักษณะของสัญญาณไฟฟ้า ลักษณะการทำงานที่ใช้ในการเชื่อมต่อ

ในปัจจุบันสัญญาณที่ใช้ในการสื่อสารส่วนใหญ่จะใช้สัญญาณดิจิทัล(Digital Signal)เป็นหลักและสัญญาณที่ใช้ในการสื่อสารส่วนมากจะเป็นสัญญาณดิจิทัลที่มีระดับสัญญาณแบบ TTL ซึ่งถ้าทำการติดต่อสื่อสารในลักษณะของระดับสัญญาณแบบ TTL แล้วจะสามารถทำการติดต่อสื่อสารได้โดยตรง แต่ในหลายกรณีที่มีความจำเป็นที่จะต้องสื่อสารด้วยสัญญาณในระดับอื่นที่ไม่ใช่ระดับสัญญาณแบบ TTL หรือไม่ได้เป็นสัญญาณดิจิทัล ซึ่งจะทำให้เกิดปัญหาในการสื่อสาร แต่ปัญหาดังกล่าวสามารถแก้ไขได้โดยอาศัยการแปลงสัญญาณที่ต้องการสื่อสารให้เป็นสัญญาณตามมาตรฐาน โดยที่แต่ละมาตรฐานจะมีข้อกำหนดที่แตกต่างกันไป ในที่นี้จะกล่าวถึงมาตรฐานสำคัญๆที่ใช้ในการสื่อสารดังนี้

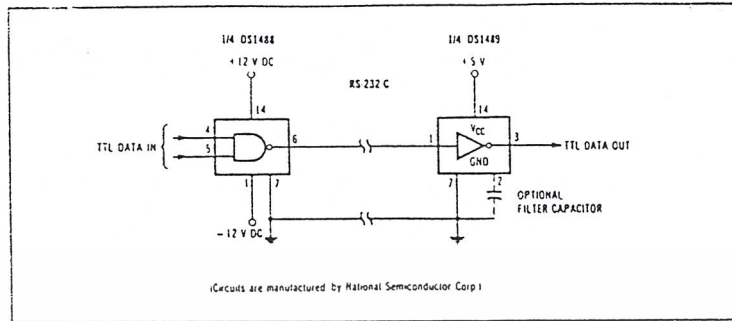
2.2.1 ลักษณะการเชื่อมต่อตามมาตรฐาน RS-232-C

มาตรฐาน RS-232-C เป็นมาตรฐานที่ได้รับการพัฒนามานานและถูกใช้งานกันอย่างแพร่หลาย รวมทั้งยังใช้เป็นมาตรฐานในการเชื่อมต่อ DTE(Data Terminal Equipment)เข้ากับ DCE(Data Communication Equipment) เช่น การต่อคอมพิวเตอร์ส่วนบุคคลเข้ากับโมเด็ม

ลักษณะการเชื่อมต่อตามมาตรฐาน RS-232-C นั้นจะใช้สายสัญญาณเพียงคู่เดียวในการส่งสัญญาณ โดยสามารถส่งสัญญาณไปได้ในทิศทางเดียว อัตราเร็วสูงสุดในการส่งข้อมูลมีค่าเท่ากับ 20 kbps(กิโลบิตต่อวินาที) และระยะทางที่ใช้ในการส่งข้อมูลไม่ควรเกิน 50 ฟุต สำหรับการส่งข้อมูลจะใช้ระดับแรงดันแทนค่าทางตรรก(Logic)ของข้อมูล โดยระดับแรงดันที่มีค่าอยู่ระหว่าง -5 โวลต์ ถึง -15 โวลต์ จะแทนค่าสถานะ 0 และระดับแรงดันที่มีค่าอยู่ระหว่าง +5 โวลต์ ถึง +15 โวลต์ จะแทนค่าสถานะ 1 ส่วนในช่วงระดับแรงดันที่มีค่าอยู่ระหว่าง -5 โวลต์ ถึง +5 โวลต์ นั้นจะใช้ในการแบ่งแยกระดับสถานะของสัญญาณระหว่างสถานะ 0 และสถานะ 1

ตัวอย่างของอุปกรณ์ที่ใช้ในการเชื่อมต่อตามมาตรฐาน RS-232-C ได้แก่ เทอร์มินัล(Terminal) พล็อตเตอร์(Plotter) ลอจิกอานาไลเซอร์(Logic analyzer) และเครื่องพิมพ์

ตัวอย่างของวงจรที่ใช้ในการเชื่อมต่อตามมาตรฐาน RS-232-C จะแสดงให้เห็นได้ดังรูปที่ 2.5 โดยจะมีการแปลงระดับสัญญาณแบบ TTL ไปเป็นระดับแรงดันสัญญาณตามที่กำหนดไว้ในมาตรฐาน RS-232-C แล้วส่งไปตามสายสัญญาณและแปลงกลับจากระดับแรงดันสัญญาณในมาตรฐาน RS-232-C ไปเป็นระดับสัญญาณแบบ TTL



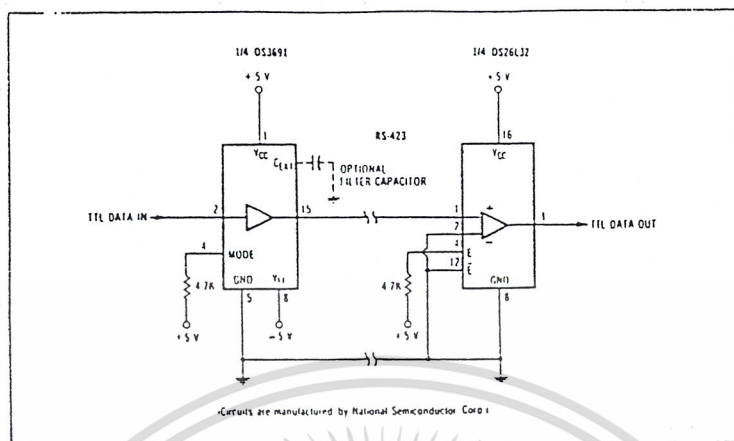
รูปที่ 2.5 แสดงวงจรขับและรับสัญญาณที่ใช้กับมาตรฐาน RS-232-C

2.2.2 ลักษณะการเชื่อมต่อตามมาตรฐาน RS-423

มาตรฐาน RS-423 เป็นมาตรฐานที่ได้รับการพัฒนามาจากมาตรฐาน RS-232-C ให้มีประสิทธิภาพในการสื่อสารเพิ่มมากขึ้น โดยมีการพัฒนาให้ตัวรับข้อมูลมีความสามารถในการรับข้อมูลสูงมากขึ้นและอัตราเร็วในการส่งข้อมูลได้ถูกพัฒนาให้มีอัตราเร็วสูงกว่าอัตราการส่งข้อมูลตามมาตรฐาน RS-232-C ซึ่งอุปกรณ์ที่ผลิตขึ้นมาใหม่ๆ มักจะใช้การเชื่อมต่อแบบนี้ โดยเฉพาะอุปกรณ์ที่ต้องการให้อัตราเร็วในการส่งข้อมูลมีค่าสูงขึ้นกว่าเดิม

ลักษณะการเชื่อมต่อตามมาตรฐาน RS-423 นั้นจะใช้สายสัญญาณเพียงคู่เดียวในการส่งสัญญาณ โดยสามารถส่งสัญญาณไปได้ทิศทางเดียว อัตราเร็วสูงสุดในการส่งข้อมูลมีค่าเท่ากับ 100 kbps ที่ระยะห่าง 40 ฟุต ตัวรับข้อมูลเป็นแบบ Balanced-1 (ดูรูปที่ 2.6) ดังนั้นตัวรับข้อมูล (receiver) จึงรับข้อมูลแบบขยายความแตกต่างของสัญญาณระหว่างสายกราวด์กับตัวขับสัญญาณ (driver) การทำเช่นนี้ช่วยแก้ปัญหาในกรณีที่เกิดความแตกต่างระหว่างแรงดันที่กราวด์ของตัวรับข้อมูลกับตัวขับสัญญาณ สำหรับการส่งข้อมูลจะใช้ระดับแรงดันแทนค่าทางตรรกของข้อมูลโดยระดับแรงดันที่มีค่าอยู่ระหว่าง -4 โวลต์ ถึง -6 โวลต์ จะแทนค่าสถานะ 0 และระดับแรงดันที่มีค่าอยู่ระหว่าง +4 โวลต์ ถึง +6 โวลต์ จะแทนค่าสถานะ 1 ส่วนในช่วงระดับแรงดันที่มีค่าอยู่ระหว่าง -4 โวลต์ ถึง +4 โวลต์ นั้นจะใช้ในการแบ่งแยกระดับสถานะของสัญญาณระหว่างสถานะ 0 และสถานะ 1

ตัวอย่างของวงจรที่ใช้ในการเชื่อมต่อตามมาตรฐาน RS-423 จะแสดงให้เห็นได้ดังรูปที่ 2.6 โดยจะมีการแปลงระดับสัญญาณแบบ TTL ไปเป็นระดับแรงดันสัญญาณตามที่กำหนดไว้ในมาตรฐาน RS-423 แล้วส่งไปตามสายสัญญาณและแปลงกลับจากระดับแรงดันสัญญาณในมาตรฐาน RS-423 ไปเป็นระดับสัญญาณแบบ TTL



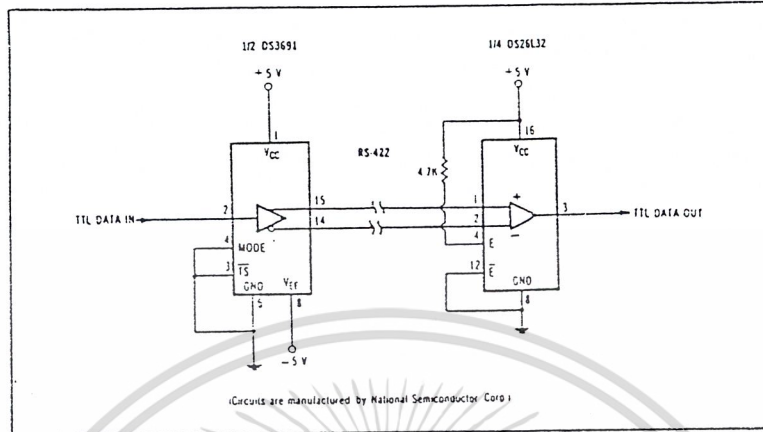
รูปที่ 2.6 แสดงวงจรขับและรับสัญญาณที่ใช้กับมาตรฐาน RS-422

2.2.3 ลักษณะการเชื่อมต่อตามมาตรฐาน RS-422

มาตรฐาน RS-422 เป็นมาตรฐานที่ได้รับการพัฒนามาจากมาตรฐาน RS-423 ให้มีประสิทธิภาพในการสื่อสารเพิ่มมากขึ้น โดยมีการพัฒนาให้อัตราเร็วในการส่งข้อมูลมีค่าสูงกว่าในมาตรฐาน RS-423 และระยะทางที่ใช้ในการส่งข้อมูลระหว่างตัวส่งและตัวรับก็มากกว่าในมาตรฐาน RS-423 นอกจากนี้ยังมีความไวต่อสัญญาณมากกว่าในมาตรฐาน RS-423 อีกด้วย

ลักษณะการเชื่อมต่อตามมาตรฐาน RS-422 นั้นจะใช้สายสัญญาณเพียงคู่เดียวในการส่งสัญญาณ โดยสามารถส่งสัญญาณไปได้ทิศทางเดียวในลักษณะของ one-way balanced-line (ดูรูป 2.7) อัตราเร็วสูงสุดในการส่งข้อมูลมีค่าเท่ากับ 10 Mbps โดยระยะห่างที่ใช้ในการส่งข้อมูลสามารถขยายได้ถึง 4000 ฟุต สำหรับการส่งข้อมูลจะใช้ระดับแรงดันแทนค่าทางตรรกของข้อมูล โดยระดับแรงดันที่มีค่าอยู่ระหว่าง -2 โวลต์ ถึง -6 โวลต์ จะแทนค่าสถานะ 0 และระดับแรงดันที่มีค่าอยู่ระหว่าง +2 โวลต์ ถึง +6 โวลต์ จะแทนค่าสถานะ 1 ส่วนในช่วงระดับแรงดันที่มีค่าอยู่ระหว่าง -2 โวลต์ ถึง +2 โวลต์ นั้นจะใช้ในการแบ่งแยกระดับสถานะของสัญญาณระหว่างสถานะ 0 และสถานะ 1 นอกจากนี้ตัวรับสัญญาณยังสามารถจับสัญญาณที่มีระดับแรงดันต่ำกว่า 200 mV ได้อีกด้วยทำให้มีความไวต่อสัญญาณเพิ่มมากขึ้น

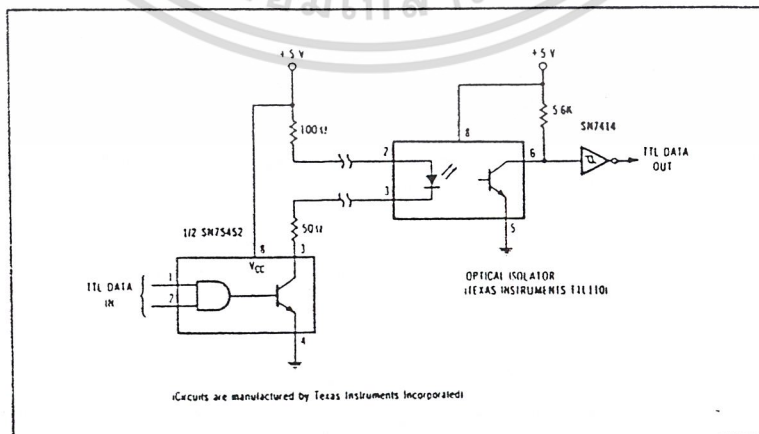
ตัวอย่างของวงจรที่ใช้ในการเชื่อมต่อตามมาตรฐาน RS-422 จะแสดงให้เห็นได้ดังรูปที่ 2.7 โดยจะมีการแปลงระดับสัญญาณแบบ TTL ไปเป็นระดับแรงดันสัญญาณตามที่กำหนดไว้ในมาตรฐาน RS-422 แล้วส่งไปตามสายสัญญาณและแปลงกลับจากระดับสัญญาณในมาตรฐาน RS-422 ไปเป็นระดับสัญญาณแบบ TTL



รูปที่ 2.7 แสดงวงจรขับและรับสัญญาณที่ใช้มาตรฐาน RS-422

2.2.4 ลักษณะการเชื่อมต่อแบบ Current-Loop

ลักษณะการเชื่อมต่อแบบ Current-Loop นั้นจะใช้สายสัญญาณเพียงคู่เดียวในการส่งสัญญาณ โดยมีหลักการส่งสัญญาณคือ เมื่อลูปถูกปิดวงจร(close-loop)ระดับแรงดันจะถูกเปลี่ยนเป็นกระแสตามสมการ $V=IR$ แต่เมื่อลูปถูกเปิดวงจร(open-loop)จะไม่มีกระแสไหลในลูป ทำให้สามารถส่งข้อมูลได้โดยอาศัยการไหลของกระแสในวงจร เนื่องจากวงจรของการเชื่อมต่อแบบนี้มีอิมพีแดนซ์ต่ำดังนั้นจึงทนต่อสัญญาณรบกวนได้ดี เรามักใช้การเชื่อมต่อแบบนี้ในกรณีที่ต้องเดินสายผ่านบริเวณที่มีสัญญาณรบกวนมากๆ

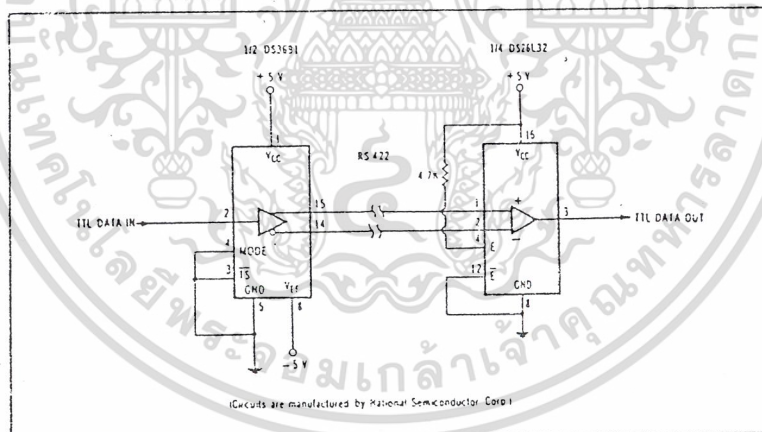


รูปที่ 2.8 แสดงวงจรขับและรับสัญญาณที่ใช้กับการเชื่อมต่อแบบ Current Loop

จากรูปที่ 2.8 แสดงให้เห็นถึงการเชื่อมต่อแบบ Current Loop ซึ่งใช้แยกกราวด์ของระบบ 2 ระบบออกจากกัน ตามในรูปเป็นการแยก Current Loop ของวงจรผลิตสัญญาณ (Transmitter) ออกจากวงจรรับสัญญาณ (Receiver) นอกจากนี้วงจรนี้ยังสามารถใช้ส่งข้อมูลได้ในอัตราเร็ว 50 kbps โดยระยะทางที่ใช้ในการส่งสัญญาณไม่เกิน 3000 ฟุต ซึ่งตัวจำกัดระยะทางที่ใช้ในการส่งสัญญาณคือ ความต้านทานของสายที่ประกอบกันอยู่เป็นรูป โดยไม่ควรมีค่าเกิน 30 โอห์ม การเชื่อมต่อแบบ Current Loop นี้มีส่วนดีคือสามารถส่งข้อมูลได้ในระยะทางไกลๆ และค่าใช้จ่ายในการเชื่อมต่อแบบนี้มีราคาไม่สูงนัก

2.2.5 ลักษณะการเชื่อมต่อตามมาตรฐาน RS-485

มาตรฐาน RS-485 เป็นมาตรฐานที่ได้รับการพัฒนาจากมาตรฐาน RS-422 ให้มีประสิทธิภาพในการสื่อสารเพิ่มขึ้นเป็นอย่างมาก โดยมีการพัฒนาให้วงจรของตัวขับสัญญาณเป็นแบบ 3 สถานะ (Tri State) ทำให้สามารถส่งข้อมูลได้สองทิศทางบนสายคู่เดียวและสามารถต่อเครือข่ายแบบ Multidrop ซึ่งอุปกรณ์หลายๆตัวสามารถรับและส่งข้อมูลแบบ (Half-duplex) บนสายสัญญาณคู่เดียวได้

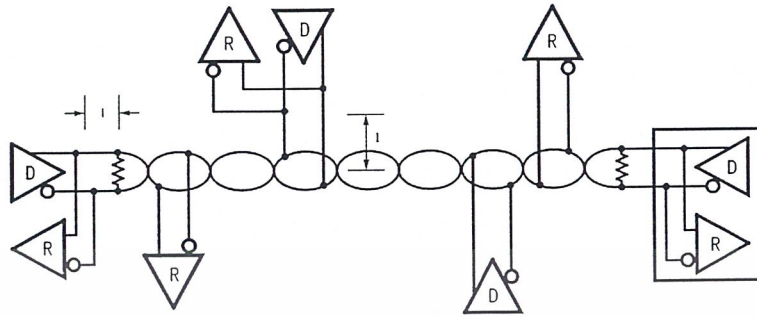


รูปที่ 2.9 แสดงวงจรขับและรับสัญญาณที่ใช้มาตรฐาน RS-485

2.3 เหตุผลในการเลือกใช้มาตรฐาน RS-485

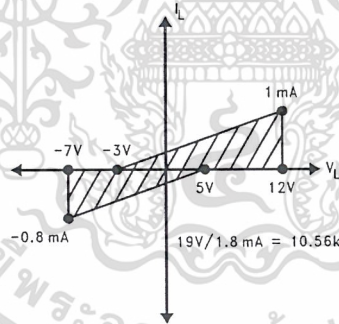
2.3.1 คุณสมบัติในการสื่อสารแบบสองทิศทางในคนละเวลา (Half-duplex)

เนื่องจากตัวรับและตัวส่งตามมาตรฐาน RS-485 ถูกออกแบบให้เป็นแบบ 3 สถานะ (Tri-state) จึงสามารถทำการสื่อสารได้สองทิศทางบนสายสัญญาณเพียงคู่เดียว (bidirectional) ซึ่งมีข้อดีคือทำให้สะดวกและประหยัดต่อการใช้งาน



รูปที่ 2.10 แสดงการเชื่อมต่อเครือข่ายตามมาตรฐาน RS-485

นอกจากนี้ตามมาตรฐาน RS-485 นั้นยังสามารถที่จะเชื่อมต่อเป็นเครือข่ายได้มากถึง 32 จุด (Unit Loads: ULs) บนสายสัญญาณคู่เดียว ซึ่งช่วงของกระแสและแรงดันในการทำงานเมื่อเชื่อมต่อทั้ง 32 จุดจะแสดงให้เห็น ได้ดังรูปที่ 2.11

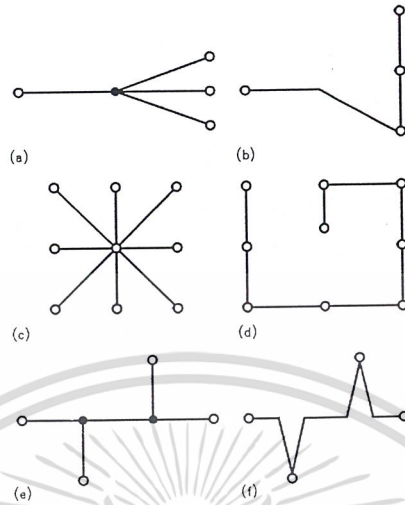


รูปที่ 2.11 แสดงช่วงของกระแสและแรงดันในการทำงาน

(Loading Curve of a FULL UL)

2.3.2 คุณสมบัติทางการเชื่อมต่อเป็นเครือข่าย

ตามมาตรฐาน RS-485 นั้นเครือข่ายสามารถเชื่อมต่อได้หลายจุดบนสายสัญญาณเพียงคู่เดียว (Multiple Transceivers) และการเชื่อมต่อตามมาตรฐาน RS-485 นั้นจะมีพื้นฐานอยู่บนการเชื่อมต่อเครือข่ายแบบบัส (Bus-Type Network) ซึ่งสามารถเชื่อมต่อได้หลายแบบโดยอาศัยการแปลงให้เป็นเครือข่ายเสมือนเพื่อให้เกิดประสิทธิภาพสูงที่สุดในการทำงาน ดังในรูปที่ 2.12 เครือข่ายทางขวามือจะเป็นเครือข่ายเสมือนของเครือข่ายทางซ้ายมือ



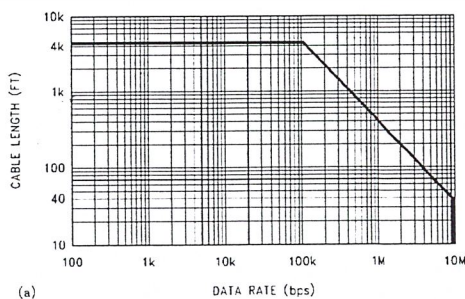
รูปที่ 2.12 แสดงเครือข่ายที่สมมูลกันตามมาตรฐาน RS-485

2.3.3 คุณสมบัติของสายสัญญาณที่ใช้

สายสัญญาณที่ใช้ตามมาตรฐาน RS-485 นั้นสามารถใช้สายเกลียวคู่(Twist Pair)ซึ่งเป็นสายสัญญาณโทรศัพท์ที่ใช้งานโดยทั่วไปได้โดยไม่มีผลกระทบต่อการสื่อสาร แต่ถ้าต้องการคุณภาพของการสื่อสารที่สูงขึ้นอาจใช้สายสัญญาณที่มีคุณภาพดีกว่าสายเกลียวคู่ เช่น สายโคแอกเซียล(Coaxial) เป็นสายสัญญาณในการสื่อสารแทนได้

2.3.4 คุณสมบัติทางด้านอัตราเร็วและระยะทางในการส่งข้อมูล

ในการส่งข้อมูลตามมาตรฐาน RS-485 นั้นสามารถที่จะส่งข้อมูลได้สูงที่สุดถึง 10 Mbps และส่งข้อมูลได้ไกลที่สุดถึง 4000 ฟุต(1200 เมตร) โดยความสัมพันธ์ของอัตราเร็วในการส่งข้อมูลและระยะทางในการส่งข้อมูลจะแสดงให้เห็นได้ดังรูปที่ 2.13



รูปที่ 2.13 แสดงความสัมพันธ์ระหว่างระยะทางและอัตราการส่งข้อมูล

2.3.5 คุณสมบัติทางด้านสัญญาณรบกวน

สัญญาณรบกวนจะมีผลต่อการสื่อสารตามมาตรฐาน RS-485 น้อยมากถ้าเลือกอัตราเร็วในและระยะทางในการส่งข้อมูลให้เหมาะสม เนื่องจากตามมาตรฐาน RS-485 นั้นการสื่อสารจะเป็นแบบ Current Loop และใช้ความต่างศักย์ของคู่สายสัญญาณในการส่งข้อมูล ทำให้สามารถทนต่อสัญญาณรบกวนได้ดี โดยเฉพาะสัญญาณรบกวนในลักษณะของ Common-mode noise

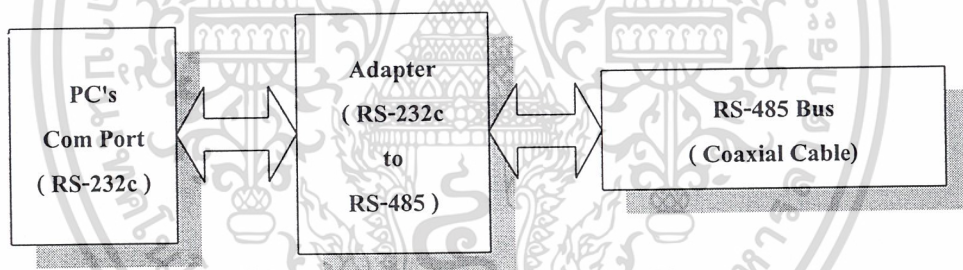


บทที่ 3

ตัวแปลงสัญญาณ

3.1 โครงสร้างของตัวแปลงสัญญาณ

การทำงานของตัวแปลงสัญญาณ(Adapter)นั้นจะต้องทำการปรับสัญญาณระหว่างพอร์ตสื่อสารของคอมพิวเตอร์ส่วนบุคคลซึ่งเป็นมาตรฐาน RS-232-C กับสายสัญญาณที่ใช้ในการส่งข้อมูล(RS-485 BUS)ซึ่งเป็นมาตรฐาน RS-485 และเนื่องจากการสื่อสารตามมาตรฐาน RS-485 นั้นสามารถทำการสื่อสารได้ 2 ทิศทาง ดังนั้นตัวแปลงสัญญาณที่ใช้จะต้องสามารถแปลงสัญญาณจากมาตรฐาน RS-485 ให้กลับไปเป็นสัญญาณตามมาตรฐาน RS-232-C ได้ด้วย เพื่อให้สามารถรับและส่งข้อมูลผ่านทางตัวแปลงสัญญาณได้ ซึ่งโครงสร้างการทำงานของตัวแปลงสัญญาณสามารถแสดงให้เห็นได้ดังรูปที่ 3.1

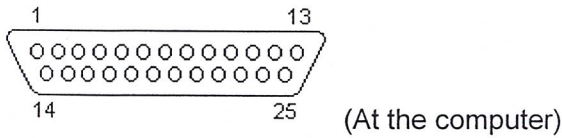


รูปที่ 3.1 แสดงโครงสร้างของตัวแปลงสัญญาณ

3.2 การออกแบบตัวแปลงสัญญาณ

จากโครงสร้างของตัวแปลงสัญญาณซึ่งทำให้ทราบหน้าที่และลักษณะการทำงานของตัวแปลงสัญญาณ เนื่องจากข้อมูลเหล่านี้มีความจำเป็นในการออกแบบตัวแปลงสัญญาณที่จะใช้กับระบบควบคุมเพื่อให้ระบบควบคุมสามารถสื่อสารกันได้อย่างมีประสิทธิภาพ

การเชื่อมต่อกับพอร์ตสื่อสารของคอมพิวเตอร์ส่วนบุคคลจะเลือกใช้พอร์ตสื่อสารแบบอนุกรม 25 เข็ม(DB-25)ซึ่งสามารถทำการรับและส่งข้อมูลได้แบบอนุกรมโดยลักษณะของสัญญาณจะเป็นไปตามมาตรฐาน RS-232-C โดยลักษณะของการเชื่อมต่อของพอร์ตสื่อสารแบบอนุกรม 25 เข็มสามารถแสดงให้เห็นได้ดังรูปที่ 3.2

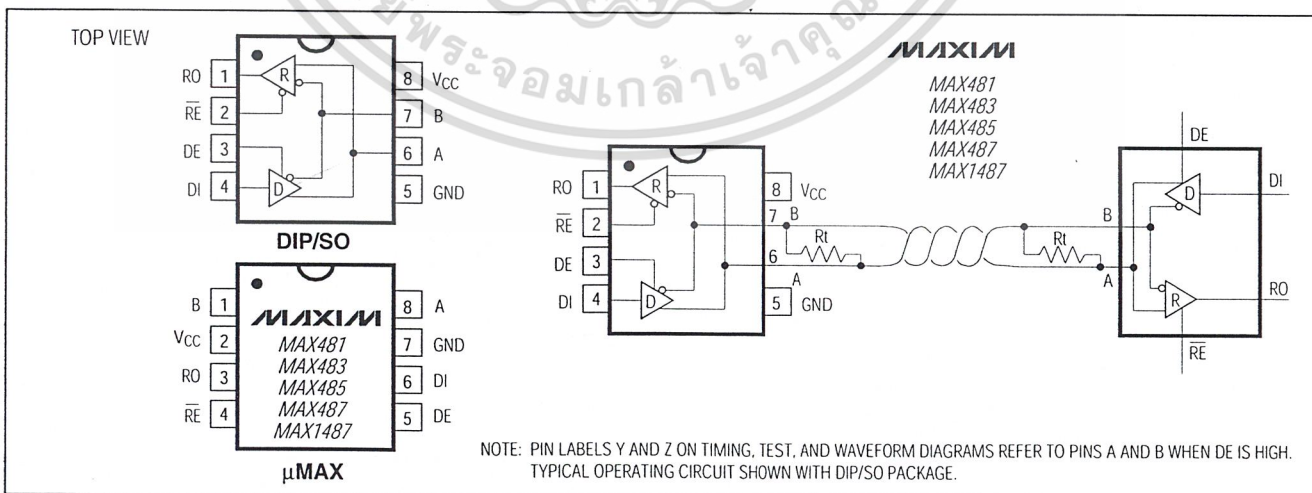


25 PIN D-SUB MALE at the computer.

Pin	Name	Dir	Description			
1	SHIELD	-	Shield Ground	14	n/c	-
2	TXD	→	Transmit Data	15	n/c	-
3	RXD	←	Receive Data	16	n/c	-
4	RTS	→	Request to Send	17	n/c	-
5	CTS	←	Clear to Send	18	n/c	-
6	DSR	←	Data Set Ready	19	n/c	-
7	GND	-	System Ground	20	DTR	→ Data Terminal Ready
8	CD	←	Carrier Detect	21	n/c	-
9	n/c	-		22	RI	← Ring Indicator
10	n/c	-		23	n/c	-
11	n/c	-		24	n/c	-
12	n/c	-		25	n/c	-
13	n/c	-				

รูปที่ 3.2 แสดงลักษณะการเชื่อมต่อของพอร์ตสื่อสารที่ใช้

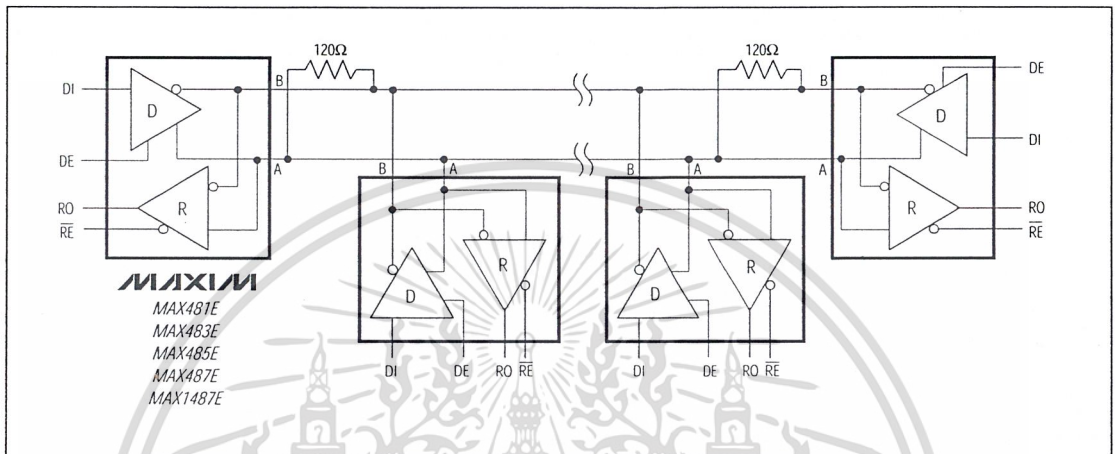
ในส่วนของการแปลงสัญญาณจากมาตรฐาน RS-232-C ให้เป็นสัญญาณตามมาตรฐาน RS-485 นั้นจะใช้ไอซี MAX-483 ซึ่งลักษณะของการเชื่อมต่อแสดงไว้ในรูปที่ 3.3



MAX481/MAX483/MAX485/MAX487/MAX1487 Pin Configuration and Typical Operating Circuit

รูปที่ 3.3 แสดงลักษณะการเชื่อมต่อของไอซี MAX-483

ไอซี MAX-483 มีข้อดีคือมีตัวส่งสัญญาณและตัวรับสัญญาณรวมอยู่ในไอซีตัวเดียวซึ่งทำให้ง่ายและสะดวกต่อการใช้งาน นอกจากนี้ไอซี MAX-483 ยังสามารถเชื่อมต่อเป็นเครือข่ายตามมาตรฐาน RS-485 ได้อย่างสมบูรณ์ ซึ่งเครือข่ายของไอซี MAX-483 แสดงไว้ในรูปที่ 3.4

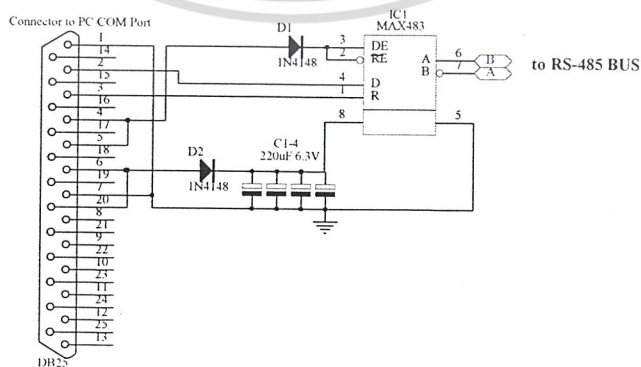


MAX481E/MAX483E/MAX485E/MAX487E/MAX1487E Typical Half-Duplex RS-485 Network

รูปที่ 3.4 แสดงการเชื่อมต่อเครือข่ายของไอซี MAX-487

3.3 วงจรของอแดปเตอร์

วงจรของตัวแปลงสัญญาณจากมาตรฐาน RS-232-C ไปเป็นสัญญาณตามมาตรฐาน RS-485 นั้นสามารถแสดงให้เห็นได้ดังรูปที่ 3.5



รูปที่ 3.5 แสดงวงจรของอแดปเตอร์

ในส่วนวงจรของตัวแปลงสัญญาณจะมีการเชื่อมต่อขาที่ทำหน้าที่ในการรับและส่งสัญญาณของพอร์ตสื่อสารแบบอนุกรมเข้ากับขาที่ใช้ในการรับและส่งสัญญาณของไอซี MAX-483 เพื่อใช้ในการรับและส่งข้อมูล โดยมีการป้องกันไม่ให้เกิดการรับสัญญาณและการส่งสัญญาณเกิดขึ้นพร้อมกันซึ่งจะทำให้เกิดความเสียหายในการสื่อสารได้

นอกจากนี้ยังได้มีการเชื่อมต่อขาไฟเลี้ยงของพอร์ตสื่อสารแบบอนุกรมเข้ากับขาไฟเลี้ยงของไอซี MAX-483 เพื่อนำไฟเลี้ยงจากพอร์ตสื่อสารไปเป็นพลังงานให้แก่ไอซีในการทำงานในการรับและส่งข้อมูล ทำให้ไม่ต้องใช้ไฟเลี้ยงไอซีจากวงจรภายนอกและภายในวงจรยังได้ต่อตัวเก็บประจุไว้เพื่อเป็นแหล่งจ่ายพลังงานสำรองในกรณีที่ตัวแปลงสัญญาณต้องการใช้พลังงานมากกว่าปกติ ซึ่งก็คือการทำงานในช่วงที่ตัวแปลงสัญญาณต้องการส่งข้อมูลออกไปตามสายสัญญาณ แต่ในการรับสัญญาณ ไอซีจะใช้พลังงานในระดับที่น้อยมากจึงไม่ต้องอาศัยพลังงานจากตัวเก็บประจุในการรับสัญญาณ



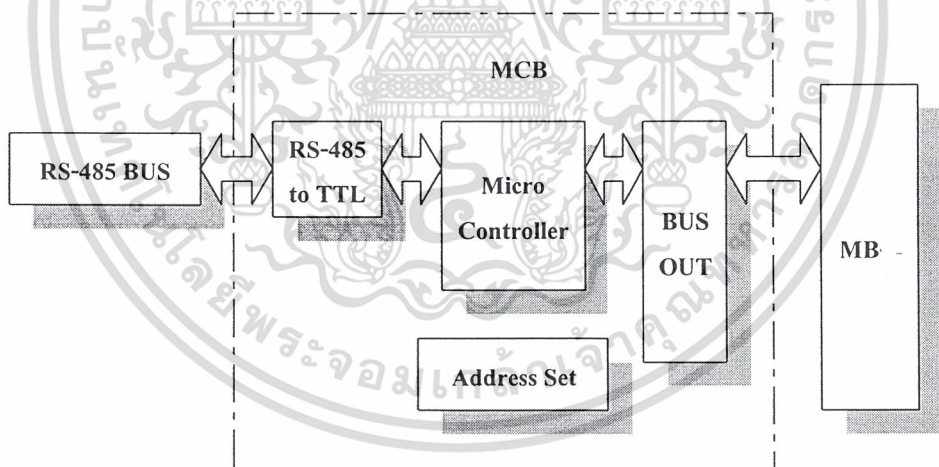
บทที่ 4

ตัวควบคุม

4.1 โครงสร้างของตัวควบคุม

ตัวควบคุมจะต้องคอยทำหน้าที่เป็นตัวเชื่อมระหว่างสายสัญญาณกับตัวลูกข่าย โดยจะรับข้อมูลจากสายสัญญาณแล้วทำการแปลงสัญญาณจากสัญญาณตามมาตรฐาน RS-485 ให้เป็นระดับสัญญาณแบบ TTL เพื่อนำไปประมวลผลและส่งข้อมูลไปยังตัวลูกข่ายต่อไป

ซึ่งโครงสร้างของตัวควบคุมสามารถแสดงให้เห็นได้ดังรูปที่ 4.1 โดยภายในตัวควบคุมนอกจากจะมีส่วนที่ทำหน้าที่ปรับระดับสัญญาณแล้วยังมีส่วนที่ทำการตั้งค่าแอดเดรส (Address) สำหรับตัวควบคุม เพื่อกำหนดค่าแอดเดรสให้กับตัวควบคุมทำให้สามารถเลือกใช้งานตัวควบคุมได้โดยการอ้างอิงถึงแอดเดรสของตัวควบคุมแต่ละตัว

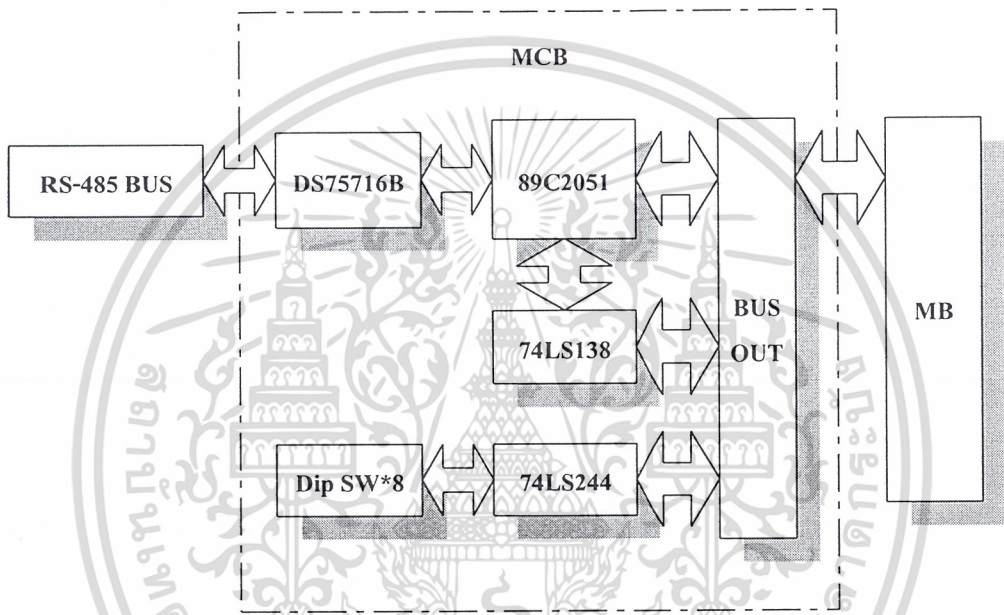


รูปที่ 4.1 แสดงโครงสร้างของตัวควบคุม

4.2 การออกแบบตัวควบคุม

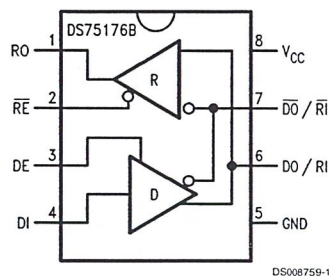
โดยอาศัยข้อมูลที่ได้จากโครงสร้างของตัวควบคุมทำให้สามารถออกแบบตัวควบคุมให้มีลักษณะการทำงานและหน้าที่ตามที่ต้องการได้โดยส่วนประกอบของตัวควบคุมสามารถแสดงให้เห็นได้ดังรูปที่ 4.2 โดยในส่วนของตัวควบคุมนั้นจะมีไมโครคอนโทรลเลอร์คอยทำหน้าที่ในการจัดการกับข้อมูล การจ่ายงาน การตัดสินใจขั้นพื้นฐาน ซึ่งเป็นลักษณะของอุปกรณ์อัตโนมัติ

(Smart Device) เพื่อลดภาระของคอมพิวเตอร์ส่วนบุคคลและยังช่วยเพิ่มประสิทธิภาพของระบบควบคุมอีกด้วย นอกจากนี้การทำงานข้างต้นแล้วไมโครคอนโทรลเลอร์ยังทำหน้าที่ในการเลือกปฏิบัติตามคำสั่งโดยดูจากค่าของแอสแตเรสที่มากับข้อมูลว่าตรงกับแอสแตเรสของตนหรือไม่ ถ้าตรงกันก็จะนำคำสั่งไปปฏิบัติตาม



รูปที่ 4.2 แสดงส่วนประกอบของตัวควบคุม

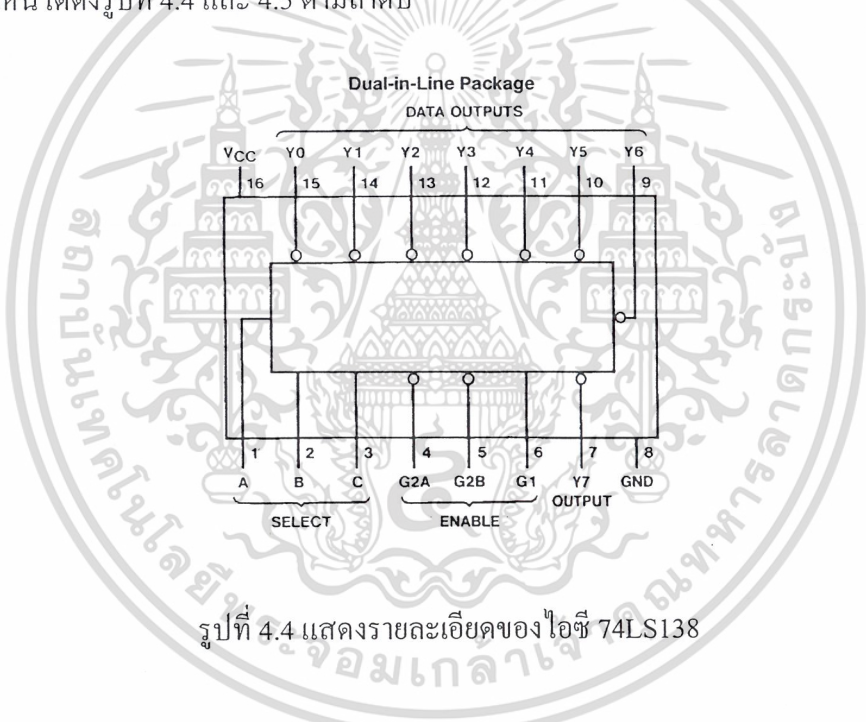
ในส่วนของการแปลงสัญญาณจากสัญญาณตามมาตรฐาน RS-485 ให้เป็นระดับสัญญาณแบบ TTL จะใช้ไอซี DS75176B ในการทำงาน โดยรายละเอียดของไอซีจะเป็นดังรูปที่ 4.3



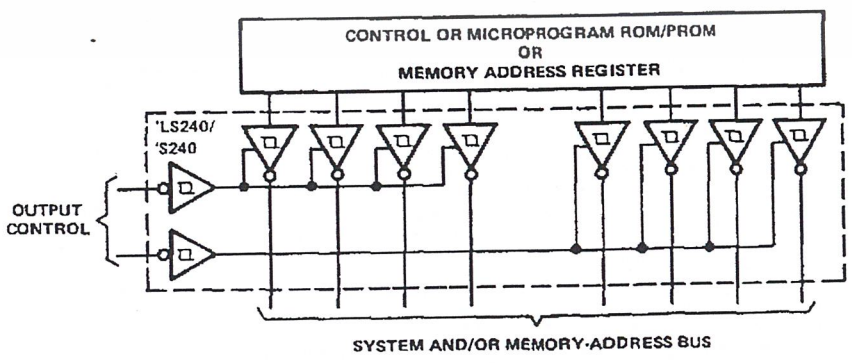
รูปที่ 4.3 แสดงรายละเอียดของไอซี DS75176B

สำหรับการติดต่อระหว่างตัวควบคุมกับตัวลูกข่ายเพื่อการสั่งงานและการส่งข้อมูลนั้นจะใช้บัสในการติดต่อโดยจะมีไอซี 74LS138 เป็นตัวจัดการการกับแอดเดรส(Address Decoder). ในการติดต่อ และในส่วนของ การตั้งค่าแอดเดรสสำหรับตัวควบคุมนั้นจะใช้ดิพสวิทช์(Dip Switch) ในการตั้งค่าแอดเดรสของตัวควบคุมโดยมีไอซี 74LS244 ทำหน้าที่ในการจัดการเกี่ยวกับแอดเดรส ซึ่งไอซีนี้จะทำหน้าที่ในการคงข้อมูล(Latch)และเป็นตัวพักข้อมูล(Buffer)สำหรับการติดต่อผ่านบัสระหว่างตัวควบคุมและตัวลูกข่ายเพื่อให้สามารถทำการส่งและรับข้อมูลได้โดยไม่มี การผิดพลาด และไม่มี การสูญเสียข้อมูลระหว่างการรับและส่งข้อมูล

โดยการเชื่อมต่อและรายละเอียดของไอซี 74LS138 และไอซี 74LS244 สามารถแสดงให้เห็นได้ดังรูปที่ 4.4 และ 4.5 ตามลำดับ



รูปที่ 4.4 แสดงรายละเอียดของไอซี 74LS138



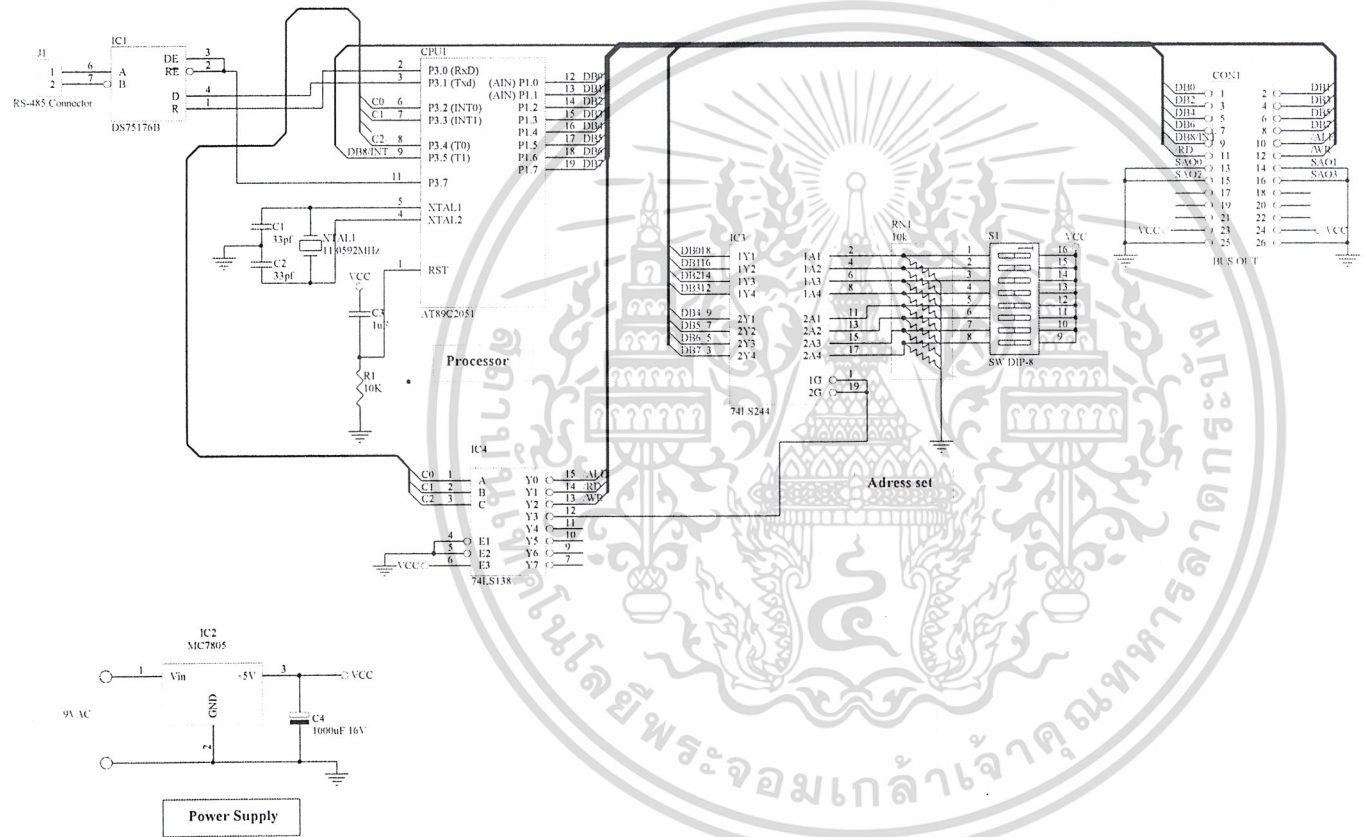
รูปที่ 4.5 แสดงรายละเอียดของไอซี 74LS244

4.3 วงจรของตัวควบคุม

วงจรของตัวควบคุมสามารถแสดงให้เห็นได้ดังรูปที่ 4.6 โดยมี การเชื่อมต่อตามที่ได้ออกแบบไว้และมีการใช้ไฟเลี้ยงวงจรจากวงจรภายนอก ในที่นี้จะใช้ไอซี 7805 ทำหน้าที่ในการจ่ายไฟเลี้ยงให้แก่วงจร

วงจรจะทำงานโดยเริ่มจากรับสัญญาณตามมาตรฐาน RS-485 จากสายสัญญาณ แล้วทำการแปลงให้เป็นระดับสัญญาณแบบ TTL โดยไอซี DS75176B ส่งข้อมูลที่ได้ไปยังไมโครคอนโทรลเลอร์ AT89C2051 เพื่อตรวจดูแอดเดรสในคำสั่งว่าเป็นแอดเดรสของตนหรือไม่ ถ้าไม่ใช่ก็จะไม่นำคำสั่งไปปฏิบัติ แต่ถ้าเป็นแอดเดรสของตนก็จะปฏิบัติตามคำสั่งต่อไปโดยการส่งคำสั่งไปยังบัสเพื่อให้ตัวลูกข่ายรับไปปฏิบัติ ซึ่งการทำงานเกี่ยวกับแอดเดรสนั้นจะมีไอซี 74LS138 เป็นตัวจัดการ และการเชื่อมต่อบัสกับตัวลูกข่ายนั้นจะใช้การเชื่อมต่อโดยผ่านคอนเนคเตอร์(Connector) เพื่อให้สะดวกและง่ายต่อการใช้งาน





รูปที่ 4.6 แสดงวงจรตัวควบคุม

Title

Size Number

H

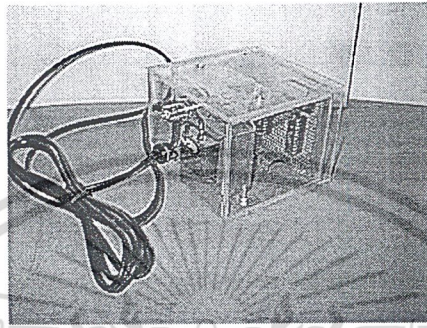
Date: 19-Apr-1999

File: Client\Motherboard.sch

Revision

Sheet of

Drawn By:



รูปที่ 4.7 แสดงตัวควบคุมที่ประกอบเสร็จแล้ว

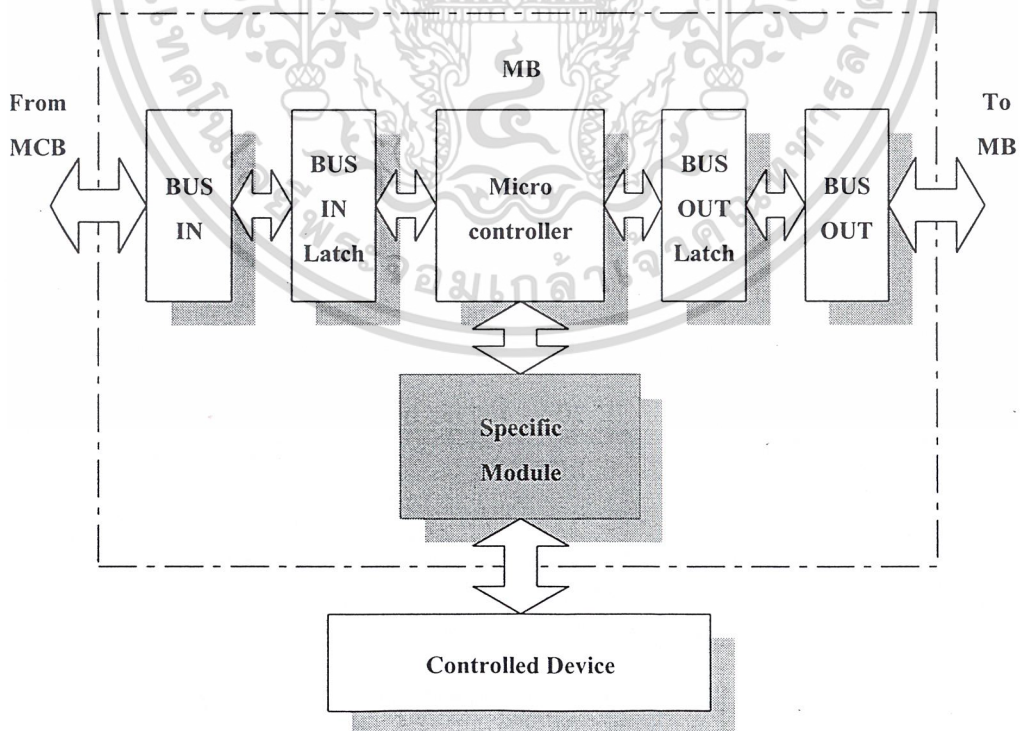


บทที่ 5

ตัวลูกข่าย

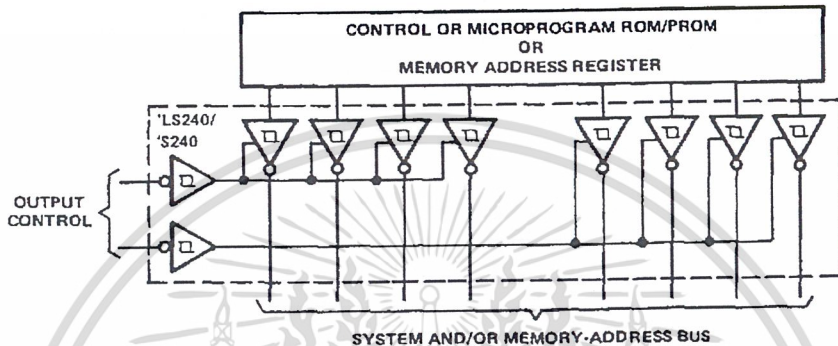
5.1 คุณสมบัติทั่วไปและชนิดของตัวลูกข่าย

คุณสมบัติทั่วไปของตัวลูกข่ายคือสามารถรับและส่งข้อมูลได้โดยผ่านทางบัส สามารถควบคุมอุปกรณ์ได้ โดยโครงสร้างโดยรวมของตัวลูกข่ายสามารถแสดงให้เห็นได้ดังรูปที่ 5.1 ซึ่งคุณสมบัติร่วมของตัวลูกข่ายทุกตัวคือ การรับข้อมูลเข้าโดยผ่านทางบัสขาเข้า(BUS IN) การส่งข้อมูลออกโดยผ่านทางบัสขาออก(BUS OUT) การควบคุมอุปกรณ์ที่ต้องการควบคุม(Controlled Device)โดยผ่านทางส่วนที่มีการทำงานเฉพาะ(Specific Module)ที่ใช้ควบคุมอุปกรณ์ ซึ่งในส่วนที่มีการทำงานเฉพาะนี้เท่านั้นที่จะแตกต่างกันไปในแต่ละตัวลูกข่ายทำให้สามารถแบ่งชนิดของตัวลูกข่ายได้โดยอาศัยส่วนที่มีการทำงานเฉพาะ เนื่องจากในส่วนที่ทำงานเฉพาะที่แตกต่างกันจะมีหน้าที่และลักษณะการทำงานที่แตกต่างกัน ซึ่งจะรวมไปถึงการเชื่อมต่อที่แตกต่างกันด้วย ดังนั้นส่วนที่มีการทำงานเฉพาะนี้จะเป็นคุณสมบัติเฉพาะตัวของตัวลูกข่ายชนิดนั้นๆ

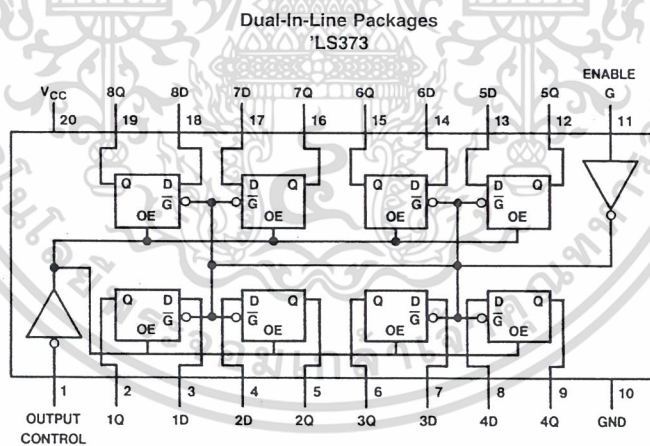


รูปที่ 5.1 แสดง โครงสร้างโดยรวมของตัวลูกข่าย

โดยในส่วนของบัสขาเข้าจะมีไอซี 74LS244 เป็นตัวคอยจัดการกับการสื่อสารข้อมูลของบัสขาเข้าและในส่วนของบัสขาออกจะมีไอซี 74LS373 เป็นตัวคอยจัดการกับการสื่อสารข้อมูลของบัสขาออก ซึ่งไอซีทั้ง 2 ตัวนี้จะทำหน้าที่คงค่าและพักข้อมูลที่มีการรับและส่งบนบัส โดยรายละเอียดของไอซีทั้ง 2 เบอร์นี้สามารถแสดงให้เห็นได้ดังรูปที่ 5.2 และ 5.3 ตามลำดับ



รูปที่ 5.2 แสดงรายละเอียดของไอซี 74LS244



รูปที่ 5.3 แสดงรายละเอียดของไอซี 74LS373

การแบ่งชนิดของตัวลูกข่ายที่ได้ทำการทดลองสร้างโดยแบ่งตามส่วนที่มีการทำงานเฉพาะจะแบ่งออกได้เป็น 3 ชนิด ดังนี้

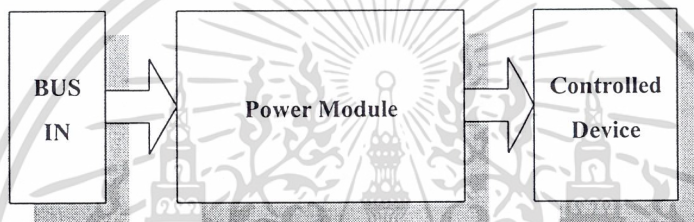
- ก.) ตัวลูกข่ายกำลัง
- ข.) ตัวลูกข่ายอินฟาเรด
- ค.) ตัวลูกข่ายระบบเสียง

5.2 ตัวลูกข่ายกำลัง

5.2.1 โครงสร้างของตัวลูกข่ายกำลัง

ตัวลูกข่ายกำลัง(Power Module)จะทำงาน โดยการรับข้อมูลจากบัสขาเข้าแล้วจะส่งสัญญาณไปควบคุมอุปกรณ์ที่ต้องการทำการควบคุมต่อไป ซึ่งสัญญาณที่ใช้ควบคุมอุปกรณ์นั้นจะส่งออกไปทางพอร์ตทางออก(PORT OUT)

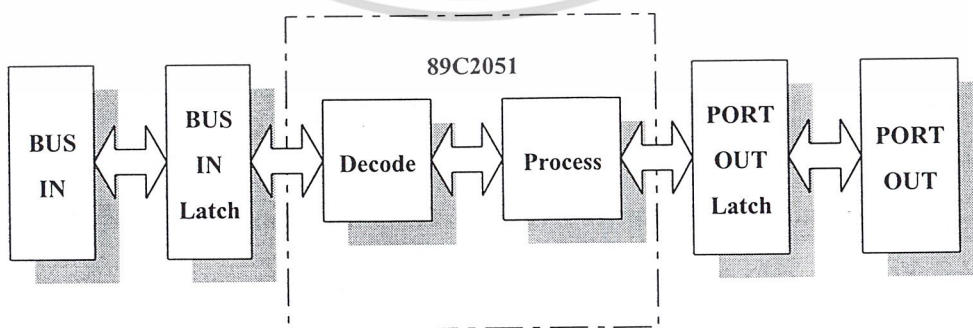
โครงสร้างของตัวลูกข่ายกำลังสามารถแสดงให้เห็นได้ดังรูปที่ 5.4 โดยจะเป็นการสื่อสารทางเดียว



รูปที่ 5.4 แสดงโครงสร้างของตัวลูกข่ายกำลัง

5.2.2 การออกแบบตัวลูกข่ายกำลัง

ตัวลูกข่ายกำลังจะรับคำสั่งกับข้อมูลเข้ามาทางบัสขาเข้าแล้วจะทำการถอดรหัสและประมวลผลคำสั่งกับข้อมูลที่ได้รับแล้วทำการส่งงานไปยังตัวอุปกรณ์ที่ต้องการควบคุมโดยผ่านทางพอร์ตทางออก



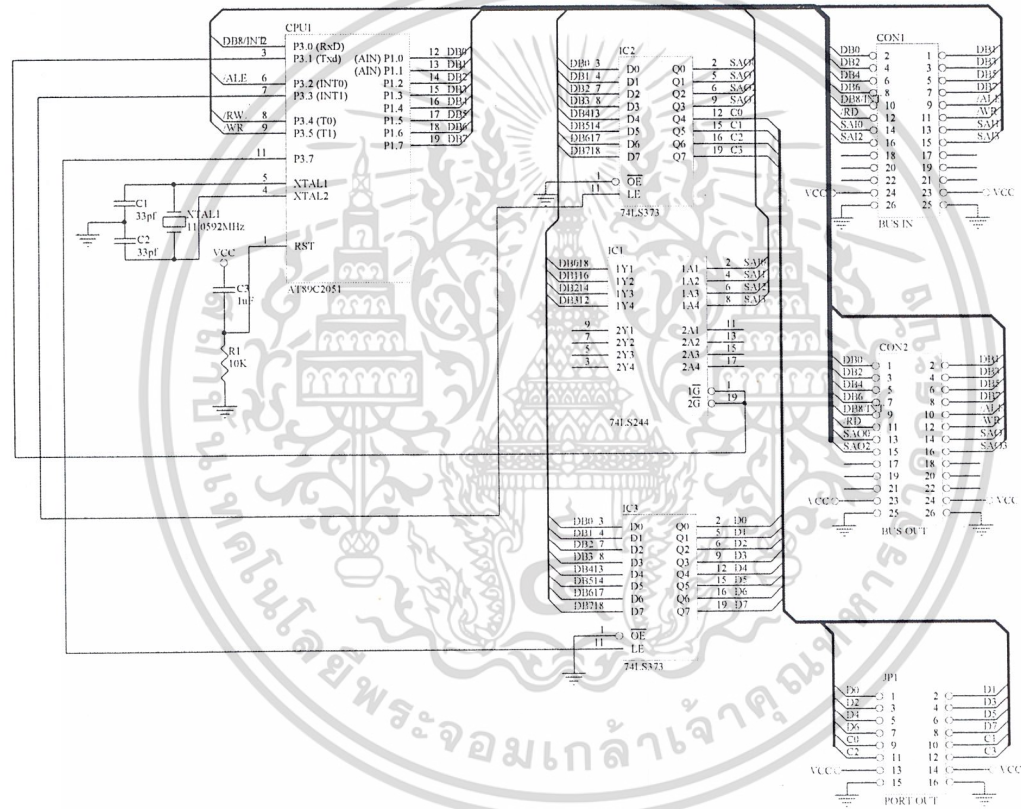
รูปที่ 5.5 แสดงส่วนประกอบของตัวลูกข่ายกำลัง

5.2.3 วงจรของตัวลูกข่ายกำลัง

วงจรตัวลูกข่ายกำลังจะทำงานโดยการรับข้อมูลจากบัสขาเข้าซึ่งมาจากตัวควบคุม จากนั้นข้อมูลจะถูกนำไปประมวลผลโดยไมโครคอนโทรลเลอร์ 89C2051 แล้วทำการส่งคำสั่งและข้อมูลที่ใช้ในการควบคุมอุปกรณ์ออกไปทางพอร์ททางออกซึ่งพอร์ททางออกนี้จะมีไอซี 74LS373 ทำหน้าที่ในการจัดการการสื่อสารของพอร์ททางออกเพื่อให้การส่งข้อมูลผ่านพอร์ททางออกเป็นไปอย่างมีประสิทธิภาพและเกิดการผิดพลาดน้อยที่สุด

วงจรของตัวลูกข่ายกำลังสามารถแสดงให้เห็นได้ดังรูปที่ 5.6 โดยการรับและส่งข้อมูลที่ผ่านทางบัสและพอร์ทจะอาศัยการต่อผ่านคอนเนคเตอร์เพื่อให้สะดวกต่อการใช้งาน





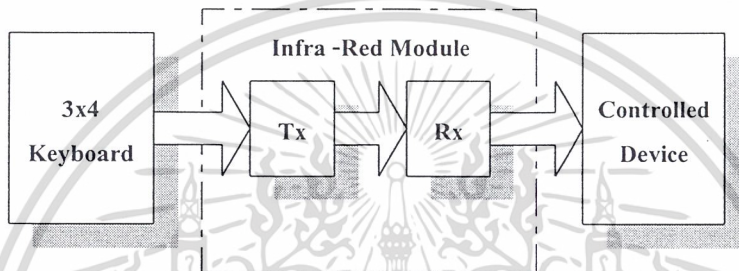
รูปที่ 5.6 แสดงวงจรตัวลูกข่ายกำลัง

Title		Revision
Size	Number	
Date	21-Apr-1996	Sheet of
File	Power_Module.sch	Drawn By

5.3 ตัวลูกข่ายอินฟราเรด

5.3.1 โครงสร้างของตัวลูกข่ายอินฟราเรด

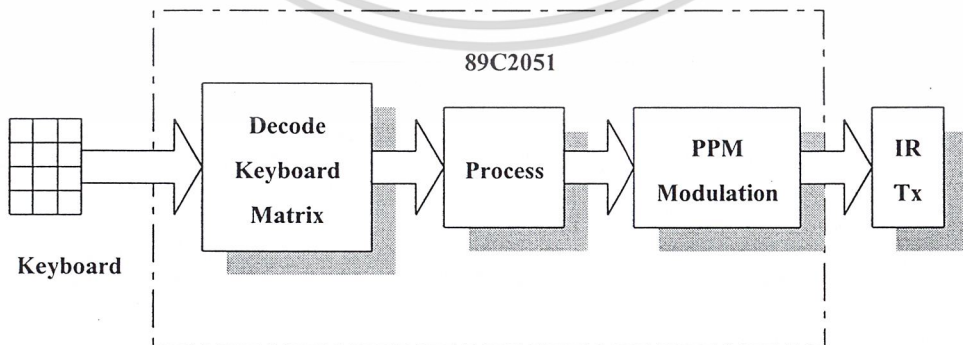
ตัวลูกข่ายอินฟราเรดจะทำหน้าที่ในการสื่อสารแบบไร้สายโดยจะมีการส่งสัญญาณในลักษณะของสัญญาณอินฟราเรดและจะมีตัวรับสัญญาณอินฟราเรดเพื่อนำสัญญาณที่ได้ไปควบคุมอุปกรณ์ที่ต้องการควบคุม ซึ่ง โครงสร้างของตัวลูกข่ายอินฟราเรดสามารถแสดงให้เห็นได้ดังรูปที่ 5.7



รูปที่ 5.7 แสดงโครงสร้างของตัวลูกข่ายอินฟราเรด

5.3.2 การออกแบบตัวลูกข่ายอินฟราเรด

ตัวลูกข่ายอินฟราเรดจะประกอบไปด้วย 2 ส่วนคือส่วนตัวส่งสัญญาณอินฟราเรดและส่วนตัวรับสัญญาณอินฟราเรด โดยส่วนประกอบของตัวส่งสัญญาณอินฟราเรดนั้นสามารถแสดงให้เห็นได้ดังรูปที่ 5.8



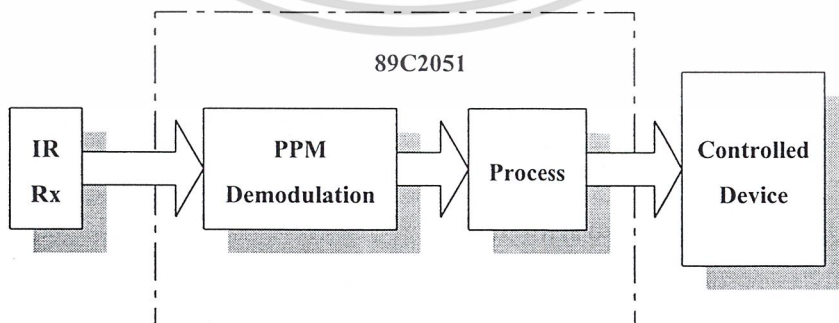
รูปที่ 5.8 แสดงส่วนประกอบของตัวส่งอินฟราเรด

ในส่วนของตัวส่งอินฟราเรดนั้นจะใช้คีย์บอร์ดแบบเมตริกซ์(Matrix Keyboard)ในการทำงาน โดยค่าของคีย์บอร์ดในแต่ละสมาชิกของเมตริกซ์จะถูกแทนค่าด้วยเลขฐาน 16 ซึ่งการถอดรหัส(Decode)เมตริกซ์คีย์บอร์ดนี้สามารถแสดงให้เห็นได้ดังรูปที่ 5.9 โดยการถอดรหัสและการเข้ารหัส(ในที่นี้จะใช้การเข้ารหัสแบบ Pulse Position Modulation: PPM) รวมทั้งการประมวลผลต่างๆที่เกิดขึ้นจะใช้ไมโครคอนโทรลเลอร์ 89C2051 ในการทำงานเหล่านี้เนื่องจากทำให้การทำงานมีความรวดเร็วและมีความยืดหยุ่นในการทำงาน อีกทั้งยังสามารถปรับปรุงการทำงานได้โดยอาศัยการปรับปรุงโปรแกรมของตัวไมโครคอนโทรลเลอร์

1	2	3	09	0A	0C
4	5	6	11	12	14
7	8	9	21	22	24
A	B	C	41	42	44

รูปที่ 5.9 แสดงค่าเลขฐาน 16 ที่ได้จากการถอดรหัสสัญญาณจากคีย์บอร์ด

ส่วนตัวรับอินฟราเรดนั้นจะทำงานโดยการรับสัญญาณอินฟราเรดจากตัวส่งแล้วทำการถอดรหัสและประมวลผล จากนั้นจึงทำการส่งสัญญาณไปควบคุมอุปกรณ์ต่อไปซึ่งลักษณะของสัญญาณที่ส่งไปจะขึ้นอยู่กับชนิดของอุปกรณ์ที่ต้องการควบคุม



รูปที่ 5.10 แสดงส่วนประกอบของตัวรับอินฟราเรด

5.3.3 วงจรของตัวส่งอินฟาเรด

วงจรของตัวส่งอินฟาเรดนั้นจะทำงานโดยการรับสัญญาณจากเมตริกซ์คีย์บอร์ด แล้วทำการแปลงค่าจากสมาชิกของเมตริกซ์คีย์บอร์ด(ปุ่มแต่ละปุ่ม)ให้เป็นค่าของเลขในฐาน 16 แล้วส่งไปที่ไมโครคอนโทรลเลอร์เพื่อทำการประมวลผลและเข้ารหัสสัญญาณให้พร้อมที่จะส่งออกไป โดยการส่งสัญญาณอินฟาเรดจะส่งออกไปโดยใช้ อินฟาเรด LED ในการส่งสัญญาณโดย วงจรของตัวส่งสัญญาณสามารถแสดงให้เห็นได้ดังรูปที่ 5.11

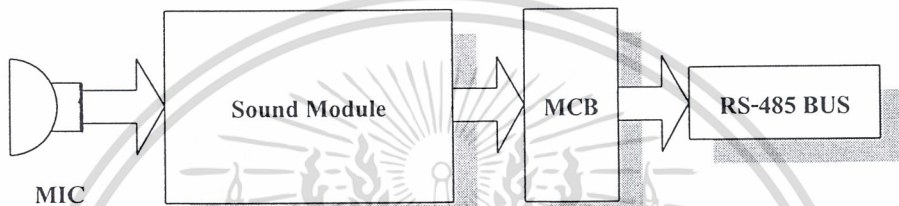
ส่วนตัวรับอินฟาเรดนั้นจะใช้ไอซี SL486 ในการรับสัญญาณอินฟาเรดและขยายสัญญาณจากนั้นส่งสัญญาณต่อไปยังไมโครคอนโทรลเลอร์ 89C2051 เพื่อทำการถอดรหัสและประมวลผลคำสั่ง หลังจากนั้นไมโครคอนโทรลเลอร์จะทำการส่งงานไปยังตัวอุปกรณ์ที่ต้องการควบคุมต่อไป โดยวงจรของตัวรับสัญญาณอินฟาเรดสามารถแสดงให้เห็นได้ดังรูปที่ 5.12



5.4 ตัวลูกข่ายระบบเสียง

5.4.1 โครงสร้างของตัวลูกข่ายระบบเสียง

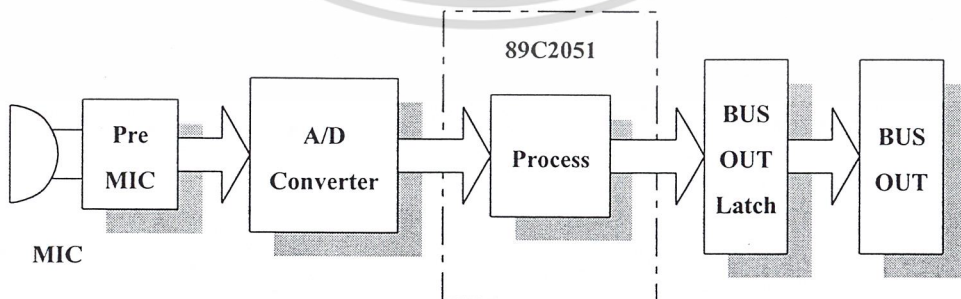
ตัวลูกข่ายระบบเสียงจะทำงานโดยการรับสัญญาณเสียงจากไมโครโฟนแล้วส่งสัญญาณเสียงที่ได้ผ่านไปยังบัสที่เชื่อมต่อเข้ากับตัวควบคุม และจะส่งข้อมูลที่ได้ทำการแปลงแล้วผ่านสายสัญญาณ(RS-485 BUS) ซึ่งโครงสร้างของตัวลูกข่ายระบบเสียงสามารถแสดงให้เห็นได้ดังรูปที่ 5.13



รูปที่ 5.13 แสดงโครงสร้างของตัวลูกข่ายระบบเสียง

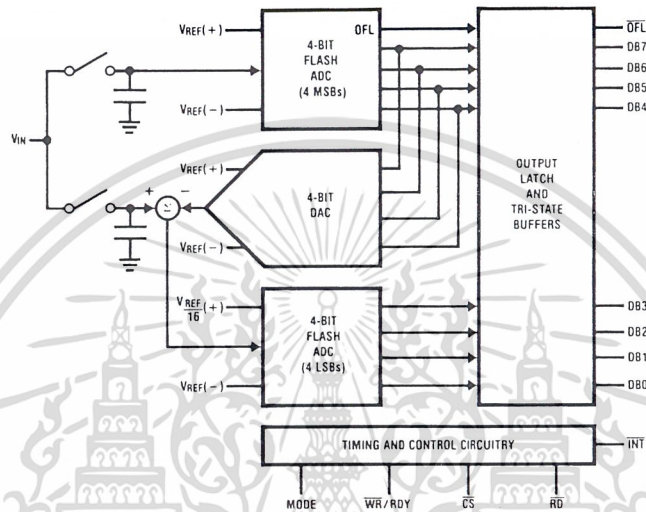
5.4.2 การออกแบบตัวลูกข่ายระบบเสียง

ในการทำงานนั้นจะออกแบบให้ตัวลูกข่ายระบบเสียงทำงานกับสัญญาณแบบดิจิทัลโดยมีการแปลงสัญญาณอนาล็อกจากไมโครโฟนให้เป็นสัญญาณดิจิทัล เพื่อให้ไมโครคอนโทรลเลอร์สามารถนำไปประมวลผลและส่งออกไปยังบัสขาออกได้ ซึ่งส่วนประกอบของตัวลูกข่ายระบบเสียงสามารถแสดงให้เห็นได้ดังรูปที่ 5.14



รูปที่ 5.14 แสดงส่วนประกอบของตัวลูกข่ายระบบเสียง

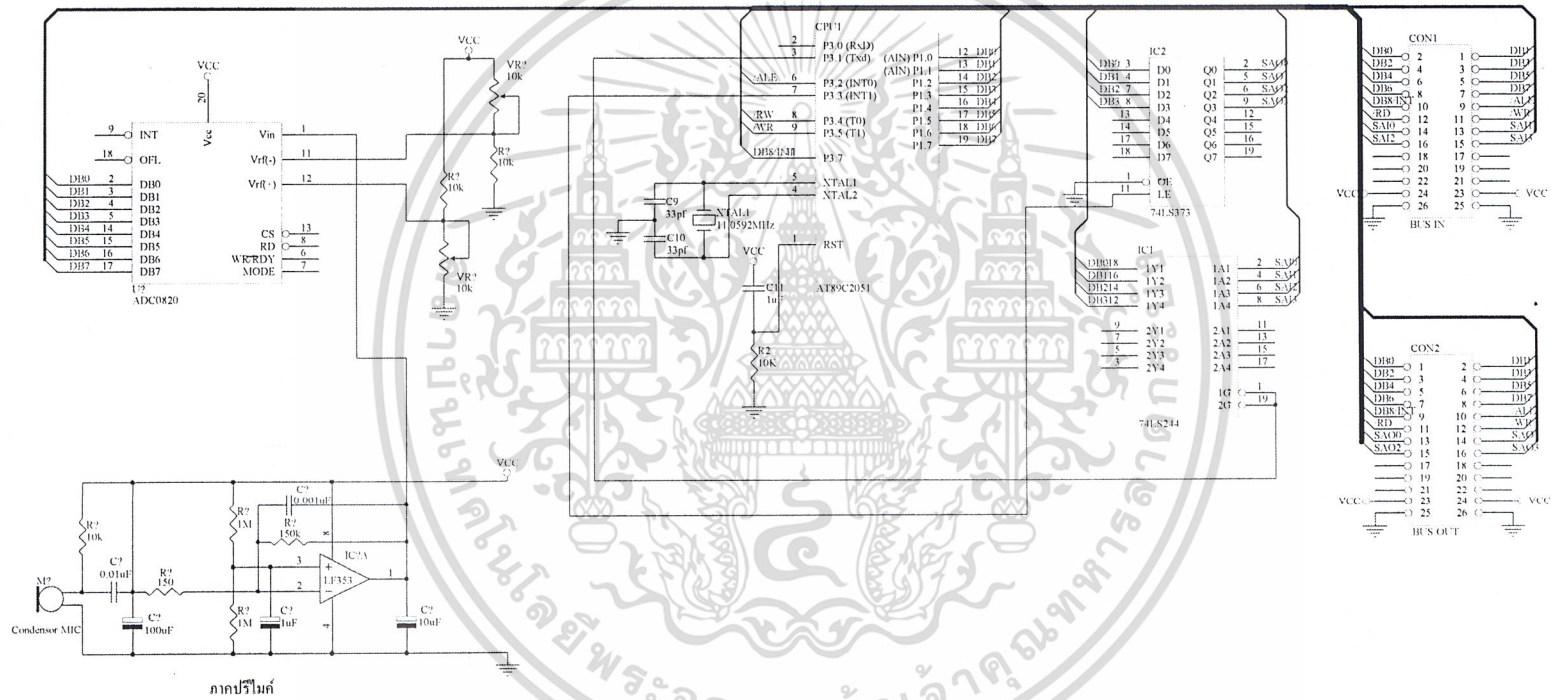
โดยในส่วนของการแปลงสัญญาณอนาลอกไปเป็นสัญญาณดิจิทัล(Analog to Digital Converter)นั้นจะใช้ไอซี ADC0820 ในการแปลงสัญญาณก่อนส่งข้อมูลไปให้ไมโครคอนโทรลเลอร์ ซึ่งรายละเอียดของไอซี ADC0820 สามารถแสดงให้เห็นได้ดังรูปที่ 5.15



รูปที่ 5.15 แสดงรายละเอียดของไอซี ADC0820

5.4.3 วงจรของตัวลูกข่ายระบบเสียง

วงจรของตัวลูกข่ายระบบเสียงจะมีความทำงาน โดยการรับสัญญาณเสียงจากไมโครโฟนซึ่งเป็นสัญญาณอนาลอกเข้ามาแล้วทำการแปลงสัญญาณจากสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัลโดยไอซี ADC0820 จากนั้นสัญญาณที่ได้ จะถูกส่งไปประมวลผลที่ไมโครคอนโทรลเลอร์ 89C2051 และทำการเข้ารหัสข้อมูลเพื่อใช้ในการส่งออกไปทางบัสขาออกโดยจะมีการคงค่าของข้อมูลที่ทางบัสขาออกไว้เพื่อป้องกันการสูญเสียของข้อมูล จากนั้นจะทำการส่งข้อมูลออกทางบัสขาออก ซึ่งวงจรของตัวลูกข่ายระบบเสียงสามารถแสดงให้เห็นได้ดังรูปที่ 5.16



รูปที่ 5.16 แสดงวงจรตัวถูกจ่ายระบบเสียง

Title		Revision	
Size	Number		
B			
Date	21-Apr-1996	Sheet	of
File	Sound_Module.sch	Drawn	By

บทที่ 6

โปรแกรมควบคุม

6.1 โครงสร้างของโปรแกรมควบคุม

โปรแกรมควบคุมที่ใช้ในการทำงานของระบบควบคุมจะแบ่งออกเป็น 2 ส่วน คือ โปรแกรมบนไมโครคอมพิวเตอร์ และโปรแกรมบนไมโครคอนโทรลเลอร์ โดยโปรแกรมบนไมโครคอมพิวเตอร์จะทำหน้าที่ติดต่อกับผู้ใช้ ประมวลผล และสั่งการไปยังตัวควบคุม ส่วนโปรแกรมบนไมโครคอนโทรลเลอร์นั้นจะมีหน้าที่คอยตรวจสอบดูว่าคำสั่งนั้นเป็นคำสั่งของตนหรือไม่โดยตรวจจากค่าแอดเดรสที่มากับกลุ่มคำสั่ง(Package) ซึ่งถ้าตรงกับแอดเดรสของตนก็จะนำคำสั่งไปปฏิบัติ แต่ถ้าไม่ใช่แอดเดรสของตนก็จะไม่นำคำสั่งไปปฏิบัติ

นอกจากนี้ยังมีการใช้ฐานข้อมูล(Database)ในการทำงานกับอุปกรณ์ที่ควบคุมด้วย ซึ่งจะทำให้สามารถเพิ่มชนิดและฟังก์ชันการทำงานของอุปกรณ์เข้าไปในระบบฐานข้อมูลได้โดยที่ไม่มีผลกระทบต่อการทำงานของระบบทำให้ระบบควบคุมนี้มีความยืดหยุ่นในการทำงานสูง

6.2 การออกแบบโปรแกรมควบคุม

โปรแกรมที่ใช้ในการควบคุมนั้นจะส่งข้อมูลออกไปจากคอมพิวเตอร์ส่วนบุคคล ในลักษณะของกลุ่มคำสั่งหรือกลุ่มข้อมูล(Package) โดยสามารถแสดงส่วนประกอบของกลุ่มข้อมูลให้เห็นได้ดังรูปที่ 6.1 ซึ่งภายใน 1 กลุ่มข้อมูลจะประกอบไปด้วยข้อมูล 4 ไบต์ซึ่งในแต่ละไบต์ก็จะเก็บข้อมูลที่ใช้งานต่างกัน

Address	Sub-address	Command	Data
Byte-1	Byte-2	Byte-3	Byte-4

MCB Address MB Address

รูปที่ 6.1 แสดงลักษณะของกลุ่มข้อมูลที่ใช้ในการควบคุม

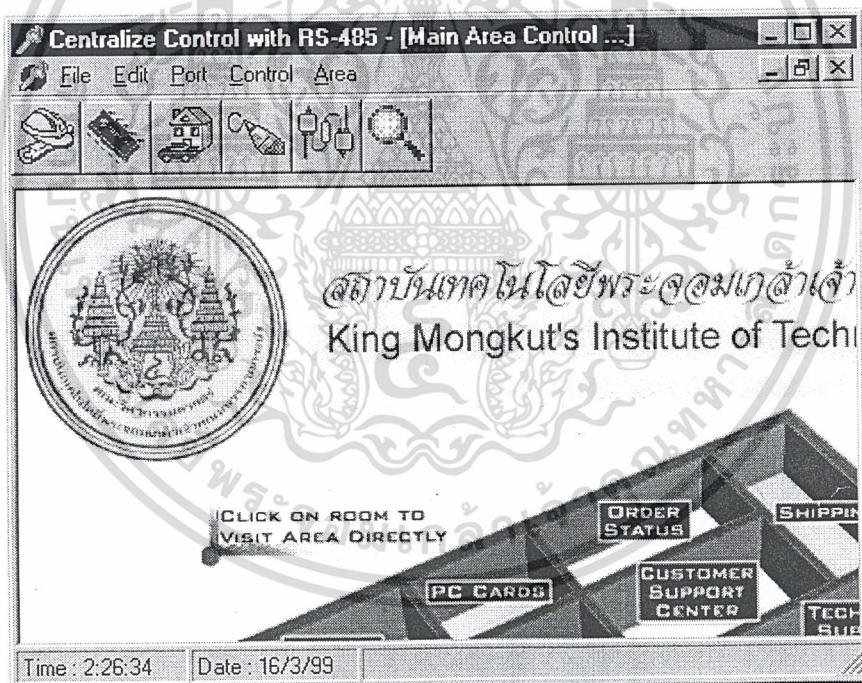
6.3 โปรแกรมควบคุม

เนื่องจากได้มีการเขียนโปรแกรมให้ใช้การควบคุมแบบเหมือนจริง(Visual Control)ซึ่งจะทำให้ผู้ใช้งานสามารถใช้งานได้ง่าย โดยในโปรแกรมสามารถจะใส่รูปภาพของบริเวณที่ต้องการควบคุมทำให้ทราบตำแหน่งของอุปกรณ์ต่างๆได้ง่าย และสามารถตั้งค่าสำหรับอุปกรณ์ที่เชื่อมต่อเข้ากับบัส และบัสข้อมูลในฐานข้อมูลของตัวควบคุมต่างๆ

ซึ่งโปรแกรมจะประกอบไปด้วยส่วนสำคัญดังนี้

6.3.1 โปรแกรมหลัก

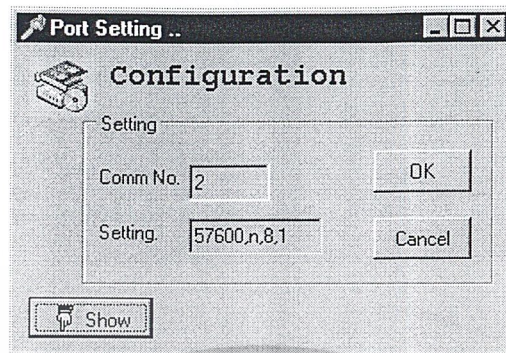
เป็นหน้าจอหลักเมื่อมีการเปิดโปรแกรมขึ้นมา จะมีการแสดงบริเวณที่ควบคุมทั้งหมดซึ่งเราสามารถที่จะเข้าไปตามห้องต่างๆเพื่อควบคุมอุปกรณ์ภายในห้องนั้น ในส่วนของโปรแกรมหลักจะประกอบไปด้วยทูลบาร์(Toolbar) และเมนู(Menu)ต่างๆ



รูปที่ 6.2 แสดงหน้าจอหลักของโปรแกรม

6.3.2 ส่วนตั้งค่าของพอร์ตทอโนม

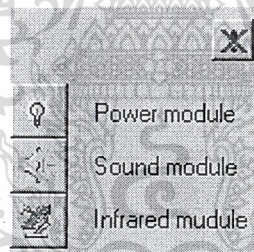
ในการส่งข้อมูลทางพอร์ตทอโนมนั้น ตัวส่งและตัวรับต้องมีการตั้งค่าในการสื่อสารให้สัมพันธ์กันเพื่อไม่ให้เกิดความผิดพลาดทางการส่งและการรับข้อมูล



รูปที่ 6.3 แสดงส่วนตั้งค่าพอร์ทอนุกรม

6.3.3 ส่วนเพิ่มอุปกรณ์ควบคุม

ใช้สำหรับเพิ่มอุปกรณ์ควบคุมเพื่อใช้ควบคุมการทำงานของอุปกรณ์ต่างๆภายใน
ห้องนั้นๆ



รูปที่ 6.4 แสดงส่วนเพิ่มอุปกรณ์ควบคุม

6.3.4 ส่วนแก้ไขข้อมูลของอุปกรณ์ควบคุม

เป็นส่วนที่สามารถเปลี่ยนแปลงค่าต่างๆประจำอุปกรณ์นั้นได้ เช่น ค่าแอดเดรส
ประจำอุปกรณ์ รายละเอียดของตำแหน่งในรูปภาพ

Module Config

Module ID: M001

Module Addr.: 01 Ch. 4

Master Addr.: 03

Control Mode: Power Module

X1: 183

Y1: 94

X2: 203

Y2: 114

Description: Dimmer 2

Installed:

รูปที่ 6.5 แสดงส่วนแก้ไขข้อมูลของอุปกรณ์ควบคุม

ส่วนการควบคุมอุปกรณ์ชนิดต่างๆ

ส่วนควบคุมอุปกรณ์กำลัง

ในส่วนควบคุมอุปกรณ์กำลัง เช่น การปรับความสว่างของหลอดไฟ ในการควบคุมนี้สามารถที่จะทำการปรับค่าได้ละเอียดจาก 0 ถึง 100 โดยอุปกรณ์ที่จะควบคุมนั้นจะมีข้อมูลเฉพาะอยู่ในฐานข้อมูล หากมีการเปลี่ยนแปลงค่าก็จะมีการอัปเดต(Update)ฐานข้อมูลด้วย

Power module Control

Module ID: M001

Descript: Dimmer 2

Ch.: 4

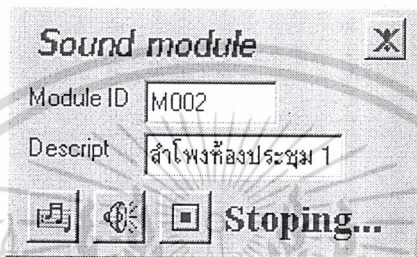
Variable Value: 43%

OK

รูปที่ 6.6 แสดงส่วนควบคุมอุปกรณ์กำลัง

ส่วนควบคุมอุปกรณ์ระบบเสียง

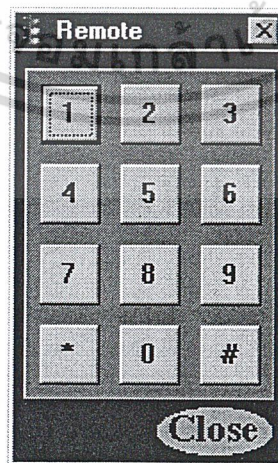
ในส่วนของระบบเสียงจะประกอบไปด้วยส่วนที่เป็นตัวส่งข้อมูลเสียงและตัวรับสัญญาณเสียง



รูปที่ 6.7 แสดงส่วนควบคุมระบบเสียง

ส่วนควบคุมด้วยรีโมต

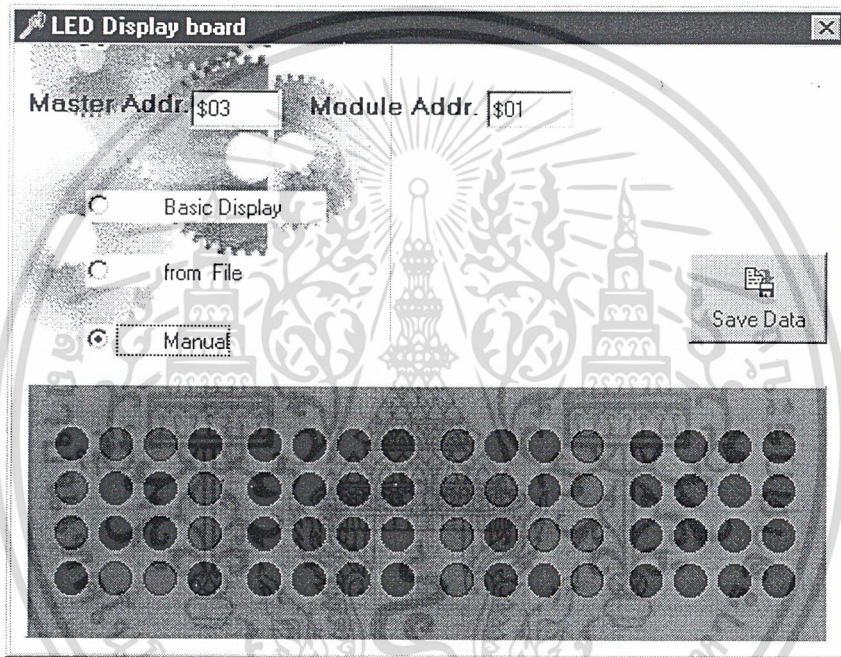
การควบคุมอุปกรณ์ด้วยรีโมตนั้นจะต้องทำการติดตั้งค่าต่างๆและสร้างความสัมพันธ์ระหว่างปุ่มบนรีโมตกับคำสั่งที่ใช้งานในการควบคุมอุปกรณ์ต่างๆซึ่งต้องทำการเก็บข้อมูลไว้ในฐานข้อมูล



รูปที่ 6.8 แสดงส่วนควบคุมด้วยรีโมต

ส่วนควบคุมอุปกรณ์ชนิดสวิทช์

เป็นส่วนที่ใช้ควบคุมอุปกรณ์ที่มีการทำงานแบบปิดเปิด ซึ่งอุปกรณ์ควบคุมชนิดนี้สามารถที่จะควบคุมอุปกรณ์ได้ 8 ช่อง ช่องละ 8 ดวง รวมทั้งหมด 64 ดวงต่อ 1 ตัวควบคุม และยังสามารถนำไปประยุกต์ใช้กับจอแสดงผลได้อีกด้วย



รูปที่ 6.9 แสดงส่วนควบคุมอุปกรณ์แบบสวิทช์

บทที่ 7

ผลการทดลอง

7.1 การทดลองในการส่งข้อมูล

เป็นการทดลองโดยการส่งข้อมูลจากคอมพิวเตอร์ส่วนบุคคลผ่านทางอแดคเตอร์ส่งไปยังตัวควบคุมหลัก จากนั้นตัวควบคุมหลักจะทำการสลับไบท์สูงกับไบท์ต่ำ แล้วส่งค่ากลับมาที่คอมพิวเตอร์ส่วนบุคคล แล้วทำการเปรียบเทียบค่าที่ส่งกับค่าที่รับว่าเหมือนกันหรือไม่เพื่อทดสอบว่าเกิดความผิดพลาดในการส่งได้อย่างไร และจะมีวิธีแก้ไขอย่างไร ได้ทำการทดสอบที่

- ใช้สายสัญญาณเป็นสาย โคแอกเซียล (Coaxial) ความยาว 50 เมตร
- อัตราเร็วในการส่ง (Baud rate) 56.7 kbps

ทำการทดสอบโดยมีการส่งข้อมูลและตอบกลับทีละไบท์ ในเงื่อนไขต่าง ๆ กันเพื่อหารูปแบบที่ดีที่สุดในการสื่อสาร

ค่าหน่วยเวลาก่อนปิดพอร์ท (บนพีซี)	จำนวนรอบในการนำส่งก่อนตอบกลับ (บนตัวควบคุมหลัก)	ค่าหน่วยเวลาก่อนส่งไบท์ถัดไป	ความผิดพลาดในการส่ง 256 ไบท์
2000	A0h*FFh	100 ms	มีภายใน 40 ไบท์
2300	A0h*FFh	100 ms	ไม่มี
2300	A0h*FFh	0 ms	ไม่มี
2100	A0h*FFh	0 ms	ไม่มี
2100	10h*FFh	0 ms	ไม่มี
2100	0	0 ms	ไม่มี
Check TI	0	0 ms	ไม่มี

ได้ทำการทดสอบเพื่อหาเปอร์เซ็นต์ของความผิดพลาดในการส่ง โดยทำการส่งข้อมูลและทำการตรวจสอบการตอบกลับที่ผิดพลาด ในช่วงเวลาประมาณ 10 นาที ได้ผลออกมาเป็นดังนี้

เงื่อนไขตาม ตารางด้านบน	เวลาที่ใช้ในการ ส่ง	จำนวนไบท์ที่ส่ง ไปทั้งหมด	Rate (Byte/s)	Err byte
2100/0/0	604.78	1337678	2211.84	94(0.007%)
Chk TI/0/0	555.13	1231866	2219.06	79(0.0064%)
Chk TI/05h/0	676.74	1439521	2127.14	0

จากนั้นทำการทดสอบส่งข้อมูลที่ละ 1 แพ็กเกจ (Package) ที่ประกอบไปด้วยข้อมูล 4 ไบท์ ได้ผลดังนี้

เงื่อนไขตาม ตารางด้านบน	เวลาที่ใช้ในการ ส่ง	จำนวนแพ็กเกจที่ ส่งไปทั้งหมด	Rate (Pkg/s)	Err Pkg
Chk TI/05h/0	687.66	398799	579.94	0
Chk TI/30h/0	13222.27	7579158	573.21	0

หมายเหตุ

- Chk TI คือ การให้พีซีส่งข้อมูลออกทันทีที่พอร์ตว่าง
- ต้องมีการหน่วงเวลาก่อนการปิดพอร์ตเพื่อให้แน่ใจว่าข้อมูลส่งไปหมดแล้ว
- การส่งเป็นกลุ่ม(Package) ถ้ามีสัญญาณรบกวนเข้ามาจะทำให้เสียหายได้ แก้ไขโดยการแทรกคิง

7.2 ข้อจำกัดในการเชื่อมต่ออุปกรณ์ควบคุม

จากรูปแบบในการสื่อสารเป็นแบบแพ็กเกจ จึงมีข้อจำกัดในการต่ออุปกรณ์ควบคุมดังนี้

- ตัวควบคุมหลัก สามารถต่อพ่วงกันได้มากที่สุด 255 ตัว เนื่องจากมี แอดเดรส 1-255 ส่วน แอดเดรส 0 สงวนไว้สำหรับสั่งตัวควบคุมหลักทุกตัว
- ในแต่ละตัวควบคุมหลัก สามารถต่อตัวลูกข่าย ได้มากที่สุด 15 ตัว ตั้งแต่ แอดเดรส 1-15 แอดเดรส 0 สงวนไว้สำหรับสั่งตัวลูกข่ายทุกตัว ที่ต่อกับตัวควบคุมหลักนั้น

บทที่ 8

สรุปผลและวิจารณ์

8.1 ปัญหาที่พบ และการแก้ไข

จากการทดลองการประยุกต์ใช้งาน RS-485 ในการควบคุมระบบนั้น ได้พบปัญหาใหญ่ๆ 2 ปัญหาด้วยกันคือ

8.1.1 ปัญหาของสัญญาณรบกวนในการส่งข้อมูล

ในการส่งข้อมูลตามมาตรฐานการเชื่อมต่อ RS-485 นั้น เมื่อทำการแปลงสัญญาณจากพอร์ตสื่อสาร(Com Port DB-25) ปรากฏว่า เมื่อทำการส่งสัญญาณจะเกิดความผิดพลาดขึ้น เมื่อทำการตรวจสอบจึงทราบว่าเป็นเพราะ อแดปเตอร์ที่ใช้ทำการส่งเป็นแบบใช้พลังงานในการทำงานต่ำ(Low Power) ดังนั้นกำลังในการส่งจึงมีน้อยตามไปด้วย ทำให้สัญญาณรบกวนมีผลต่อสัญญาณที่ส่งไป และเมื่อทำการส่งสัญญาณจะมีการดึงกำลังไฟจากพอร์ตสื่อสาร ซึ่งพอร์ตสื่อสารไม่สามารถจะจ่ายกำลังให้เพียงพอได้ แต่การดึงกำลังนี้จะเกิดขึ้นเฉพาะช่วงที่อแดปเตอร์มีการส่งสัญญาณเท่านั้น

แก้ไขปัญหานี้ได้โดยการต่อตัวเก็บประจุเพิ่มเข้าไปในอแดปเตอร์ เพื่อให้ตัวเก็บประจุทำหน้าที่เป็นแหล่งสำรองพลังงานในกรณีที่ อแดปเตอร์ต้องการกำลังในการส่ง ซึ่งการแก้ไขโดยวิธีนี้ทำให้การส่งข้อมูลมีประสิทธิภาพมากขึ้น เนื่องจากสัญญาณรบกวนมีผลต่อสัญญาณที่ส่งน้อยลง และเมื่ออแดปเตอร์ทำการส่งสัญญาณก็มีกำลังเพียงพอในการส่ง โดยไม่ต้องพึ่งไฟเลี้ยงจากวงจรภายนอก

8.1.2 ปัญหาในการรับข้อมูลของตัวควบคุมหลัก

เนื่องจากการส่งข้อมูลในระบบควบคุมจะมีการส่งข้อมูลเป็นกลุ่ม(package) ทำให้เกิดปัญหาขึ้นได้ที่ตัวรับข้อมูล ซึ่งเกิดจากการที่ตัวควบคุมหลักกรับข้อมูลแล้วรับข้อมูลได้ไม่ครบ อันเนื่องมาจากสัญญาณรบกวนหรือการสูญเสียภายในสายส่งสัญญาณ ทำให้ตัวควบคุมหลักไม่สามารถทำงานได้เพราะการรอข้อมูลให้ครบ

ปัญหานี้สามารถแก้ไขได้ด้วยวิธีแทรคคิง(Tracking) ซึ่งจะอธิบายวิธีแทรคคิงได้ดังนี้ ในการส่งสัญญาณออกมาเป็นกลุ่ม(เช่น 1 กลุ่มมี 4 ไบท์) จะต้องมียาระยะห่างระหว่างไบท์และระยะห่างระหว่างกลุ่ม โดยที่ระยะห่างระหว่างกลุ่มจะต้องมากกว่าระยะห่างระหว่างไบท์ และที่ตัวควบคุมหลักจะมีไมโครคอนโทรลเลอร์คอยตรวจสอบว่า ถ้าได้รับไบท์แรกแล้ว เวลาที่รอไบท์ที่สองนานเกินกว่าระยะเวลาห่างไบท์ในกลุ่ม ก็จะมีการรีเซ็ต เพื่อรอคำสั่งกลุ่มต่อไป แต่ถ้าไบท์ที่

สองและไบท์ต่อไปเข้ามาในช่วงเวลาที่ไม่เกินระยะเวลาระหว่างไบท์ ตัวควบคุมหลักก็จะเก็บข้อมูลไปจนครบ แล้วนำไปประมวลผลและปฏิบัติตามคำสั่งต่อไป

8.2 สรุปผลและวิจารณ์

จากการทดลองประยุกต์ใช้งาน RS-485 ในระบบควบคุมนี้ ทำให้ทราบว่าในการส่งสัญญาณนั้นกำลังในการส่งสัญญาณจะมีผลอย่างมากต่อสัญญาณรบกวน ซึ่งทำให้การสื่อสารผิดพลาดหรืออาจถึงขั้นล้มเหลวได้ นอกจากนี้ยังทำให้ได้เรียนรู้ปัญหาในการส่งสัญญาณผ่านสายสัญญาณและการแก้ไขปัญหาในการรับส่งข้อมูล ซึ่งนอกจากจะมีอุปสรรคจากสัญญาณรบกวนแล้ว ขั้นตอนและวิธีในการรับข้อมูลก็มีส่วนสำคัญอย่างยิ่งในการสื่อสาร

และจากการที่ได้ศึกษาเกี่ยวกับการสื่อสารแบบอนุกรม ก็ได้นำเอาความสามารถของการเชื่อมต่อตามมาตรฐาน RS-485 มาประยุกต์ใช้งานในการออกแบบระบบควบคุมโดยมีศูนย์กลางที่คอมพิวเตอร์ ซึ่งเราสามารถจะขยายโครงข่ายออกให้ได้ และในระยะทางที่ไกลมากขึ้น

ในส่วนของอุปกรณ์ลูกข่ายได้มีการออกแบบ และจัดทำวงจรเป็นที่เรียบร้อยซึ่งสามารถติดต่อสื่อสารกันได้ ในระบบรีโมทยังต้องมีการปรับปรุงวงจขยายสัญญาณ เนื่องจากระยะทางที่ใช้งานได้ใกล้ๆ เท่านั้น

ในส่วนของการเขียนโปรแกรมบนคอมพิวเตอร์ ได้จัดทำเป็นระบบฐานข้อมูล ซึ่งสามารถเพิ่มหรือลบอุปกรณ์ได้ สามารถควบคุมในส่วนของสวิทช์เปิด-ปิด การควบคุมการหรีไฟได้ แต่ในส่วนของวงจรส่งข้อมูลเสียงยังมีปัญหาในเรื่องของการจัดข้อมูลออกทาง การ์ดเสียง (Sound Card) ของคอมพิวเตอร์ ซึ่งเป็นปัญหาที่แก้ไขยาก เนื่องจากต้องอาศัยความรู้ในหลายๆด้าน

บรรณานุกรม

1. Frederick F. Driscoll, "Data Communication" : Saunders College Publishing, 1992, 313 p.
2. Byron W. Putman, "RS-232 Simplified" : Prentice-Hall, Inc., 1987, 190 p.
3. Charles M. Gilmore, "Microprocessors: Principles and Applications" : McGraw-Hall, Inc., 1989, 508 p.
4. ชานินทร์ ถาวรศาสนวงศ์, "การอินเทอร์เฟส IBM/PC" : ฟิสิกส์เซ็นเตอร์ การพิมพ์, 2536, 250 หน้า.
5. สุเจตน์ จันทรัมย์, "ไมโครคอนโทรลเลอร์ชิพเดี่ยว 8051" : โครงการตำราวิชาการ วิทยาลัยมหานคร, 2535, 178 หน้า.
5. สุนทร วิฑูสรพจน์, "การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051" : ซีเอ็ดดูชัน จำกัด, 180 หน้า.
6. สมาคมวิศวกรรมสถานแห่งประเทศไทย ในพระบรมราชูปถัมภ์, "ศัพท์เทคนิควิศวกรรมอิเล็กทรอนิกส์" : โรงพิมพ์จุฬาลงกรณ์มหาวิทยาลัย, พิมพ์ครั้งที่ 7, 2539, 184 หน้า.



ภาคผนวก

ORG 0000H

; MASTER CONTROL BOX PROGRAM

; SERIAL MODE 3 SINGLE BAUD 57600 bps

; LAST UPDATE 12/03/1999 01:55

SJMP START ;JUMP OVER INTURRUPT

;===== INTURRUPT TABLE =====

ORG 000BH ;INTERRUPT TIMER 0

AJMP TM0

;===== START PROGRAM =====

;
#DECLAIRE VARIABLE

START: BUF1 EQU 30H ;INIT PACKAGE BUFFER

BUF2 EQU 31H

BUF3 EQU 32H

BUF4 EQU 33H

BXNO EQU 36H ;BOX NO.

PD EQU 37H ;PACKAGE DELAY

PDB EQU 38H ;PD TIME BUFFER

PDBB EQU 39H ;PDB BUFFER

PBD EQU 3AH ;PACKAGE BYTE DELAY

PBDB EQU 3BH ;PBD BUFFER

RVST EQU 3FH ;RECIEVE STATUS

RVST.BTO EQU 78H ; (BIT 0 SET =BYTE TIME OUT

RVST.PTO EQU 79H ; BIT 1 SET =PACKAGE TIME OUT

RVST.BTC EQU 7AH ; BIT 5 SET =BYTE TIME OUT CHK ON

RVST.PTC EQU 7BH ; BIT 6 SET =PKG TIME OUT CHK ON)

;*78H-7FH = BIT ACCESS OF 2FH

;
#INIT VARIABLE ;1 MACHINE CYCLE = 1.085 uS

```
SETB INTO
SETB INT1
CLR T0
MOV BXNO,P1
SETB T0
```

```
;/INIT HARDWARE
```

```
;/INIT SYSTEM
```

```
MOV SCON,#50H ;INIT SERIAL BAUD RATE 57600 N 8 1
ORL PCON,#80H
MOV TMOD,#20H
MOV TH1,#0FFH

SETB EA ;ENABLE ALL INTURRUPT
SETB ET0 ;ENABLE INTURRUPT TIMER 0
CLR ET1 ;DISABLE INTURRUPT TIMER 1
CLR TR0 ;STOP TIMER 0
SETB TR1 ;START TIMER 1

MOV P1,#00H ;SET OUTPUT STARTUP VALUE
CLR P3.7 ;SET 75176 TO RECIEVE MODE

SETB T1 ;SET RB8
MOV A,#07H
CALL SETCTR ;OFF CTRL
```

```
===== MAIN LOOP =====
```

```
JMP STARTUP
```

```
STR:
```

```
LOOP:
```

```
CALL RECV
JNB T1,INTPROC
MOV A,BUF1
JNZ $+4
SJMP ALLPROC ;CHK PKG SENT TO ALL
```

```
CJNE A,BXNO,$+5 ;PKG SENT TO ME?
SJMP MYPROC
JMP LOOP
```

```
ALLPROC:
```

```
JMP LOOP
```

```
MYPROC:
```

```
MOV A,BUF2
```

```
CALL SDADDR
```

```
MOV A,BUF3
```

```
CALL SDDATA
```

```
MOV A,BUF4
```

```
CALL SDDATA
```

```
JMP LOOP
```

```
INTPROC:
```

```
JMP LOOP
```

```
===== SUB ROUTINE =====
```

```
ERR1: MOV P1,#0FFH
```

```
CALL DLY1
```

```
MOV P1,#00H
```

```
CALL DLY1
```

```
JMP ERR1
```

```
TP2: MOV A,#01H
```

```
CALL SDADDR
```

```
MOV A,#00H
```

```
CALL SDDATA
```

```
MOV A,R7
```

```
CALL SDDATA
```

```
RET
```

```
dly1: mov r0,#0ffh
```

```
loop1: mov r1,#0Ffh
```

```
    djnz r1,$
```

```
    djnz r0,loop1
```

```
    ret
```

```
SETCTR: ANL A,#00000111B ;SET CONTROL PORT P3.2-4 INPUT = A
```

```
    MOV B,#00000100B
```

```
    MUL AB    ;A SHL 2
```

```
    ORL A,#11100011B
```

```
    ORL P3,#00011100B
```

```
    ANL P3,A
```

```
    RET
```

```
TM0: JNB RVST.BTC,$+5
```

```
    DEC PDBB    ;CHK MODE ACTIVE?
```

```
    JNB RVST.PTC,$+5
```

```
    DEC PDBB    ;CHK MODE ACTIVE?
```

```
    MOV A,PDBB
```

```
    JZ TM0_2    ;CHK PDBB=0? | = 0 DEC PDB
```

```
TM0_1: MOV A,PDB
```

```
    JZ ERP2    ;PKG TIME OUT
```

```
    MOV A,PBDB
```

```
    JZ ERP1    ;BYTE TIME OUT
```

```
    RETI
```

```
TM0_2: DEC PDB
```

```
    JMP TM0_1
```

```
ERP1: CLR EA    ;DISABLE ALL INTERRUPT
```

```
    CLR TR0    ;STOP TIMER0
```

```
    SETB RVST.BTO ;SET ERROR CODE
```

```
    SETB EA    ;ENABLE ALL INTERRUPT
```

```
    SETB TR0
```

```
    RETI
```

```
ERP2: CLR EA    ;DISABLE ALL INTERRUPT
```

```
    CLR TR0    ;STOP TIMER0
```

```
    SETB RVST.PTO ;SET ERROR CODE
```

```
SETB EA    ;ENABLE ALL INTERRUPT
SETB TR0
RETI
```

```
STARTUP:    ;WAIT FOR STARTUP CODE
```

```
CLR RVST.PTC ;PKG TIME CHK : OFF
```

```
RD1: CALL RECV ;READ PACKAGE
```

```
MOV A,BUF1
```

```
JZ $+5    ;IF BUF1 = 0 READ NEXT BYTE
```

```
CJNE A,BXNO,RD1 ;CHECK BYTE1
```

```
MOV A,BUF2
```

```
CJNE A,#0F0H,RD1 ;CHECK BYTE2
```

```
MOV A,BUF3
```

```
CJNE A,#0B3H,RD1 ;CHECK BYTE3
```

```
MOV A,BUF4
```

```
CJNE A,#8FH,RD1 ;CHECK BYTE4
```

```
MOV R1,#00H
```

```
DJNZ R1,$ ;DELAY
```

```
JMP STR    ;RETURN AND CONTINUE
```

```
RECV: MOV PBDB,PBD ;RESET BYTE TIME CHK BUFFER
```

```
MOV PDB,PD ;RESET PKG TIME CHK BUFFER
```

```
MOV PBDB,#0FFH ;RESET BUFFER
```

```
MOV TH0,#00H
```

```
MOV TL0,#00H
```

```
SETB TR0 ;START TIMER 0
```

```
RV_ST: ANL RVST,#0CFH ;RESET ERROR CODE
```

```
RV_P1: JB RVST.PTO,RV_ED ;CHK PKG TIME OUT
```

```
JNB T1,RV_ED ;HAVE INTERRUPT (RB8 CLR)
```

```
JNB RI,RV_P1 ;WAIT FOR DATA COMIN
```

```
CLR RI
```

```
MOV BUF1,SBUF ;READ 1ST BYTE OF PACKAGE
```

```
MOV PBDB,PBD ;RESET BUFFER
```

```
SETB RVST.BTC ;TRACKING CHK : ON
```

```
CLR RVST.BTO
```

```

RV_P2: JB RVST.PTO,RV_ED    ;CHK PKG TIME OUT
      JB RVST.BTO,RV_ST    ;CHK BYTE TIME OUT
      JNB T1,RV_ED
      JNB RI,RV_P2        ;WAIT FOR DATA COMIN
      CLR RI
      MOV BUF2,SBUF        ;READ 2ND BYTE OF PACKAGE
      MOV PBDB,PBD        ;RESET BUFFER

```

```

RV_P3: JB RVST.PTO,RV_ED    ;CHK PKG TIME OUT
      JB RVST.BTO,RV_ST    ;CHK BYTE TIME OUT
      JNB T1,RV_ED
      JNB RI,RV_P3        ;WAIT FOR DATA COMIN
      CLR RI
      MOV BUF3,SBUF        ;READ 2ND BYTE OF PACKAGE
      MOV PBDB,PBD        ;RESET BUFFER

```

```

RV_P4: JB RVST.PTO,RV_ED    ;CHK PKG TIME OUT
      JB RVST.BTO,RV_ST    ;CHK BYTE TIME OUT
      JNB T1,RV_ED
      JNB RI,RV_P4        ;WAIT FOR DATA COMIN
      CLR RI
      MOV BUF4,SBUF        ;READ 3RD BYTE OF PACKAGE

```

```

RV_ED: CLR TR0            ;STOP TIMER 0
      CLR RVST.BTC        ;TRACKING CHK : OFF
      RET

```

```

SEND: SETB P3.7          ;SET 75176 TO SEND MODE
      MOV SBUF,BUF1        ;SEND 1ST BYTE OF PACKAGE
      JNB TI,$            ;WAIT FOR SENDING COMPLETE
      CLR TI
      MOV SBUF,BUF2        ;SEND 2ND BYTE OF PACKAGE
      JNB TI,$
      CLR TI
      MOV SBUF,BUF3        ;SEND 3RD BYTE OF PACKAGE
      JNB TI,$
      CLR TI
      CLR P3.7            ;SET 75176 TO RECIEVE MODE

```

RET

SEND1: SETB P3.7

MOV SBUF,A

JNB TI,\$

CLR TI

CLR P3.7

RET

SDADDR: MOV P1,A ;ALE ADDR = 1

MOV A,#00H

CALL SETCTR

JB TI,\$; WAIT RB8 -> 0

MOV A,#07H ; CLR ALL CTRL S

CALL SETCTR

MOV P1,#0FFH

JNB TI,\$

RET

SDDATA: MOV P1,A

MOV A,#02H

CALL SETCTR

JB TI,\$

MOV A,#07H

CALL SETCTR

MOV P1,#0FFH

JNB TI,\$

RET

PROC: MOV P1,BUF4

RET

MOV A,BUF1

XRL A,BXNO

JNZ PEND1

MOV A,BUF2

```
XRL A,#00H
JZ SC
MOV A,BUF2
XRL A,#01H
JNZ PEND1
MOV A,BUF4
XRL A,#0FFH
JNZ ACN
MOV A,BUF3
ORL P1,A
JMP PEND1
ACN:
MOV A,BUF3
CPL A
ANL P1,A
PEND1: RET
SC: MOV A,BUF3
XRL A,#0AAH
JNZ PEND1
MOV A,BUF4
XRL A,#55H
JNZ PEND1
MOV P1,#0FFH
CLR INT0
CLR INT1
CLR T1
MOV A,P1
CALL DLY1
SETB INT0
SETB INT1
SETB T0
XRL A,#0AAH
JZ CC
JMP PEND1
```



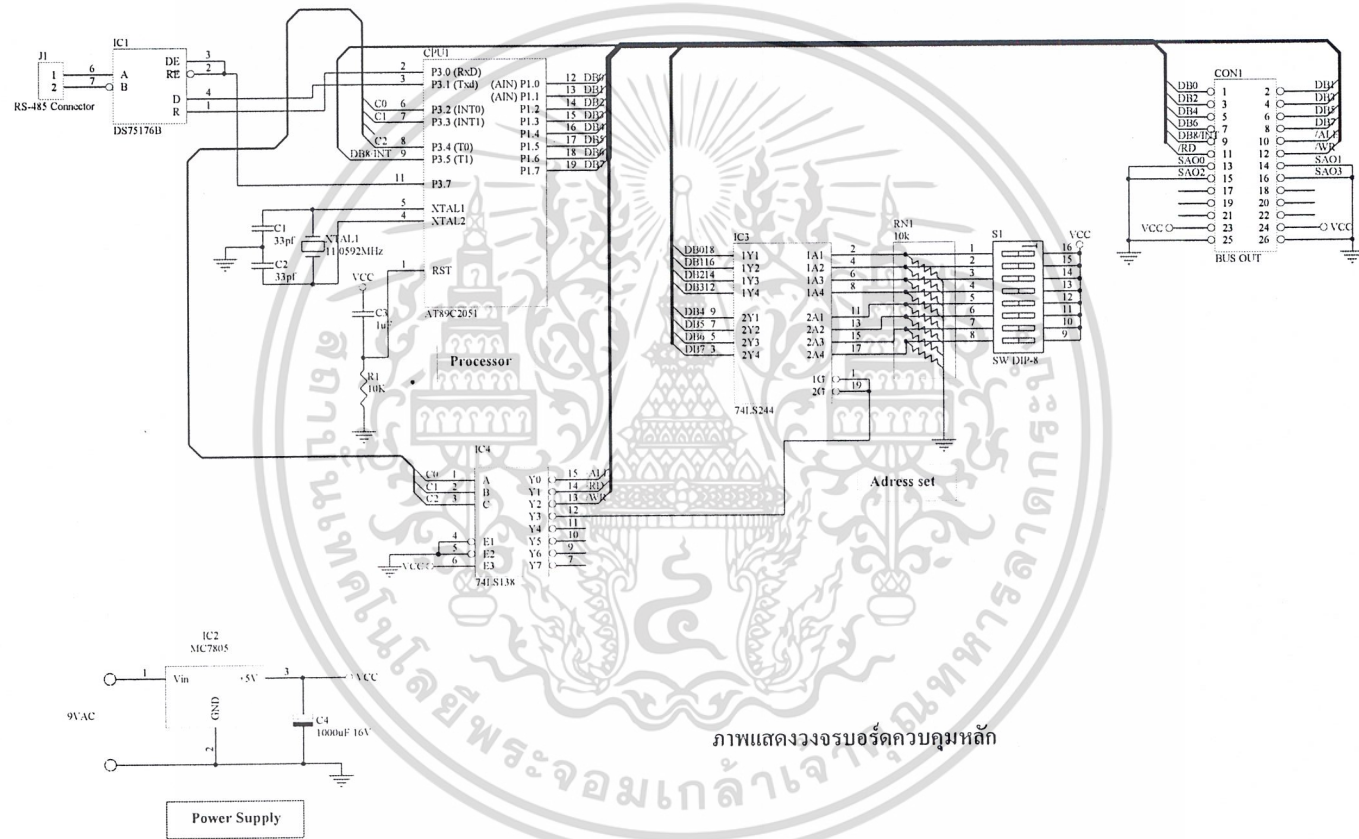
CC: MOV A,#0FFH

CALL SEND1

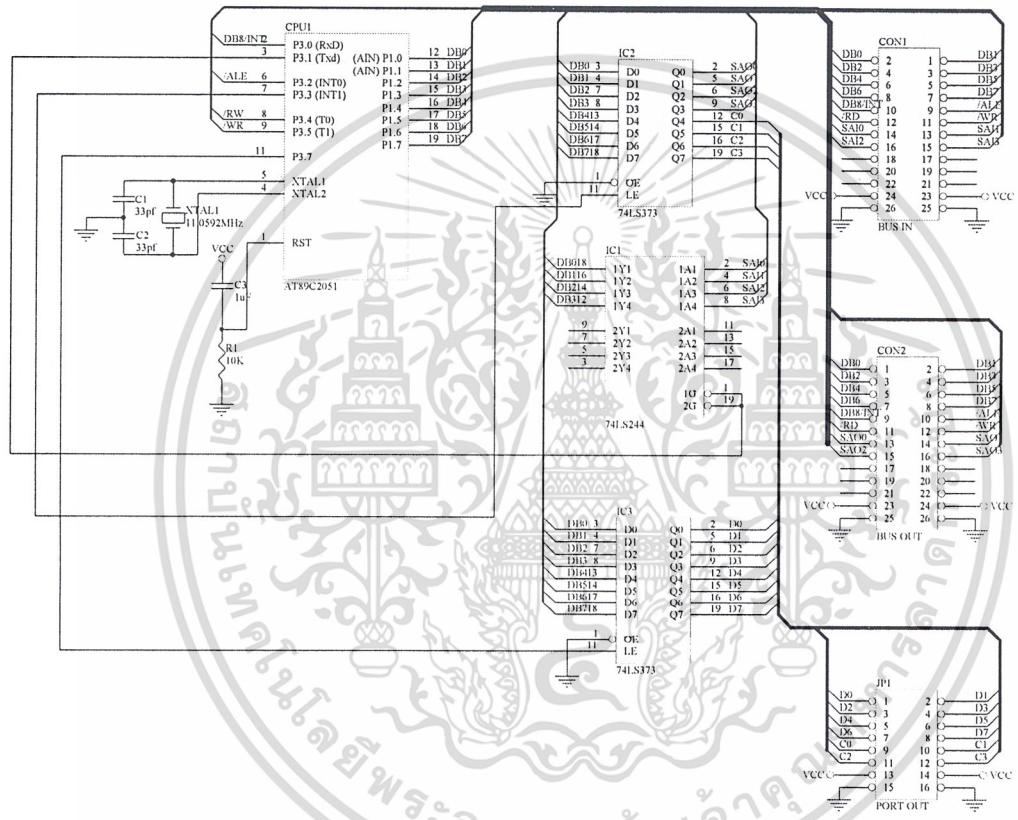
JMP PEND1

END



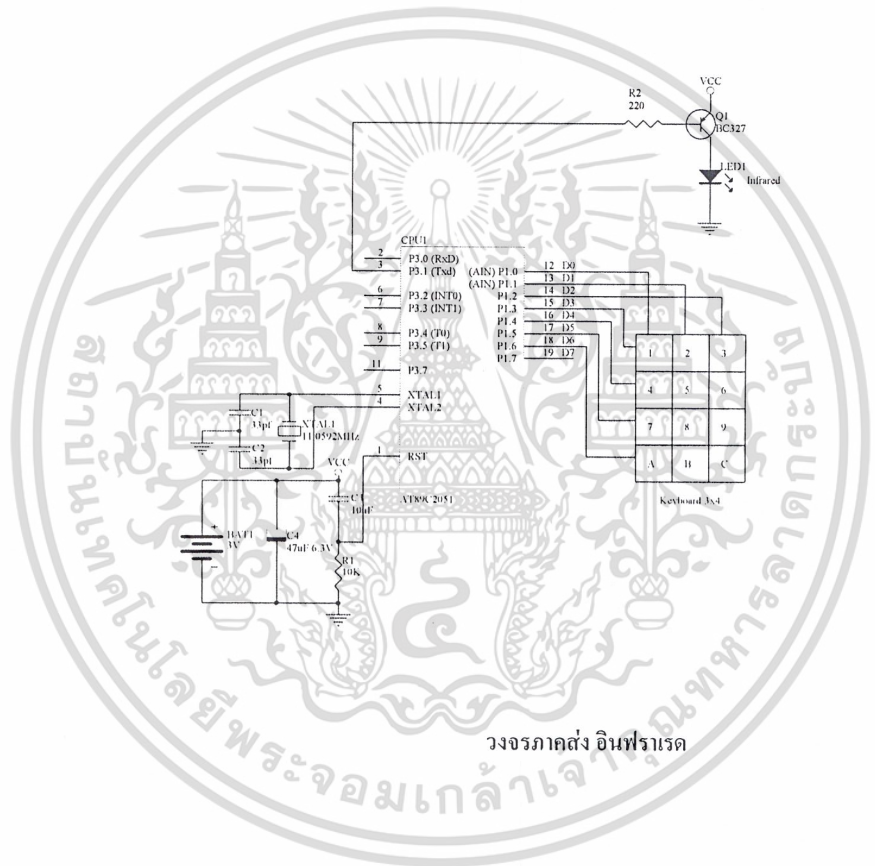


Title		
Size	Number	Revision
B		
Date:	26-Mar-1996	Sheet of
File:	H:\Schematic\Client\Mother Board sch	Drawn By:



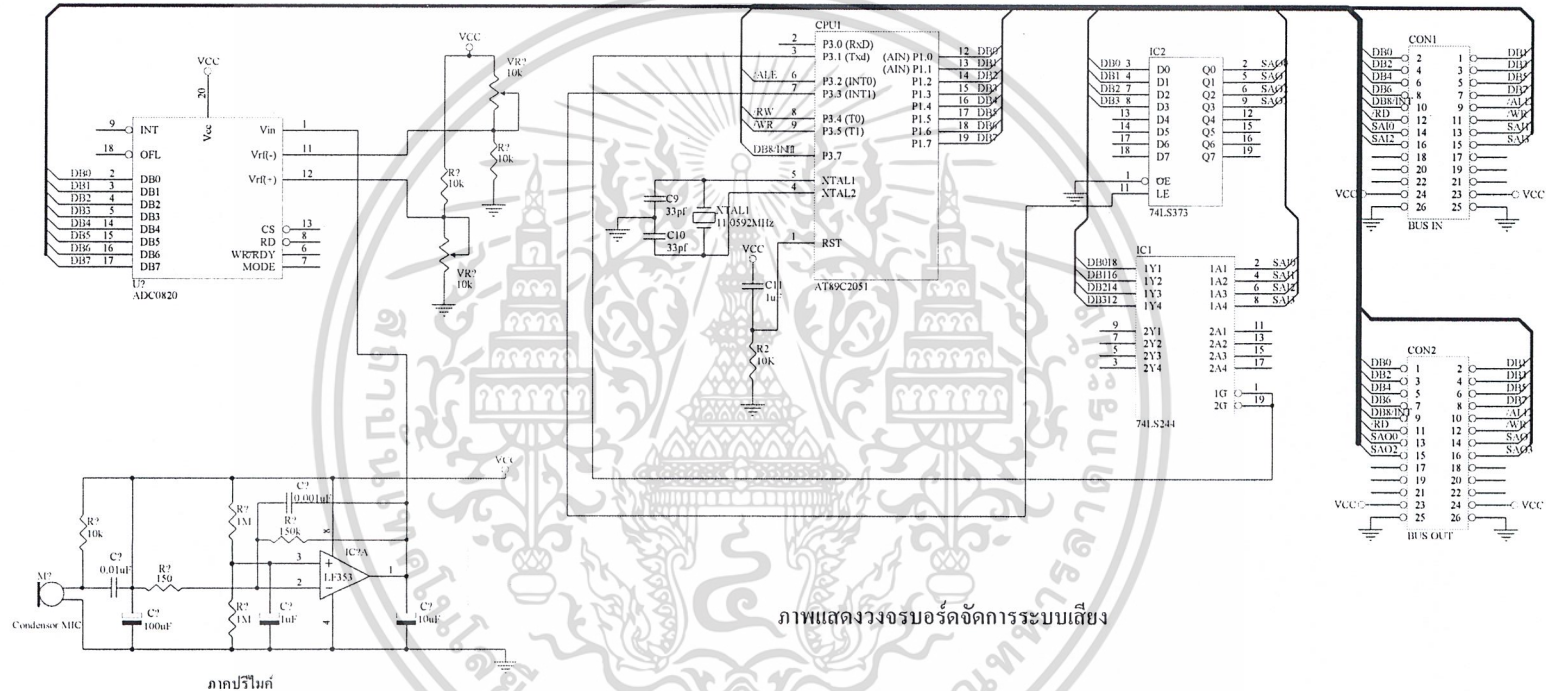
ภาพแสดงวงจร ส่วนควบคุมกำลัง

Title		
Size	Number	Revision
B		
Date:	26-Mar-1996	Sheet of
File:	H:\Schematic\Power_Module.sch	Drawn By:



วงจรภาคส่ง อินฟราเรด

Title		
Size	Number	Revision
B		
Date:	26-Mar-1996	Sheet of
File:	I:\Schematic\Remote_Transmitter.sch	Drawn By:



Title		
Size	Number	Revision
B		
Date:	26-Mar-1996	Sheet of
File:	11:Schematic:Sound_Module.sch	Drawn By:

เอกสารอ้างอิง



MAXIM**Low-Power, Slew-Rate-Limited
RS-485/RS-422 Transceivers****General Description**

The MAX481, MAX483, MAX485, MAX487-MAX491, and MAX1487 are low-power transceivers for RS-485 and RS-422 communication. Each part contains one driver and one receiver. The MAX483, MAX487, MAX488, and MAX489 feature reduced slew-rate drivers that minimize EMI and reduce reflections caused by improperly terminated cables, thus allowing error-free data transmission up to 250kbps. The driver slew rates of the MAX481, MAX485, MAX490, MAX491, and MAX1487 are not limited, allowing them to transmit up to 2.5Mbps.

These transceivers draw between 120 μ A and 500 μ A of supply current when unloaded or fully loaded with disabled drivers. Additionally, the MAX481, MAX483, and MAX487 have a low-current shutdown mode in which they consume only 0.1 μ A. All parts operate from a single 5V supply.

Drivers are short-circuit current limited and are protected against excessive power dissipation by thermal shutdown circuitry that places the driver outputs into a high-impedance state. The receiver input has a fail-safe feature that guarantees a logic-high output if the input is open circuit.

The MAX487 and MAX1487 feature quarter-unit-load receiver input impedance, allowing up to 128 MAX487/MAX1487 transceivers on the bus. Full-duplex communications are obtained using the MAX488-MAX491, while the MAX481, MAX483, MAX485, MAX487, and MAX1487 are designed for half-duplex applications.

Applications

Low-Power RS-485 Transceivers
Low-Power RS-422 Transceivers
Level Translators
Transceivers for EMI-Sensitive Applications
Industrial-Control Local Area Networks

Features

- ◆ In μ MAX Package: Smallest 8-Pin SO
- ◆ Slew-Rate Limited for Error-Free Data Transmission (MAX483/487/488/489)
- ◆ 0.1 μ A Low-Current Shutdown Mode (MAX481/483/487)
- ◆ Low Quiescent Current:
 - 120 μ A (MAX483/487/488/489)
 - 230 μ A (MAX1487)
 - 300 μ A (MAX481/485/490/491)
- ◆ -7V to +12V Common-Mode Input Voltage Range
- ◆ Three-State Outputs
- ◆ 30ns Propagation Delays, 5ns Skew (MAX481/485/490/491/1487)
- ◆ Full-Duplex and Half-Duplex Versions Available
- ◆ Operate from a Single 5V Supply
- ◆ Allows up to 128 Transceivers on the Bus (MAX487/MAX1487)
- ◆ Current-Limiting and Thermal Shutdown for Driver Overload Protection

Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX481CPA	0°C to +70°C	8 Plastic DIP
MAX481CSA	0°C to +70°C	8 SO
MAX481CUA	0°C to +70°C	8 μ MAX
MAX481C/D	0°C to +70°C	Dice*

Ordering Information continued at end of data sheet.
* Contact factory for dice specifications.

Selection Table

PART NUMBER	HALF/FULL DUPLEX	DATA RATE (Mbps)	SLEW-RATE LIMITED	LOW-POWER SHUTDOWN	RECEIVER/DRIVER ENABLE	QUIESCENT CURRENT (μ A)	NUMBER OF TRANSMITTERS ON BUS	PIN COUNT
MAX481	Half	2.5	No	Yes	Yes	300	32	8
MAX483	Half	0.25	Yes	Yes	Yes	120	32	8
MAX485	Half	2.5	No	No	Yes	300	32	8
MAX487	Half	0.25	Yes	Yes	Yes	120	128	8
MAX488	Full	0.25	Yes	No	No	120	32	8
MAX489	Full	0.25	Yes	No	Yes	120	32	14
MAX490	Full	2.5	No	No	No	300	32	8
MAX491	Full	2.5	No	No	Yes	300	32	14
MAX1487	Half	2.5	No	No	Yes	230	128	8

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487
MAXIM

Maxim Integrated Products 1

For free samples & the latest literature: <http://www.maxim-ic.com>, or phone 1-800-998-8800

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

ABSOLUTE MAXIMUM RATINGS

Supply Voltage (V _{CC})12V	14-Pin SO (derate 8.33mW/°C above +70°C)667mW
Control Input Voltage (RE, DE)-0.5V to (V _{CC} + 0.5V)	8-Pin μMAX (derate 4.1mW/°C above +70°C)830mW
Driver Input Voltage (DI)-0.5V to (V _{CC} + 0.5V)	8-Pin Cerdip (derate 8.00mW/°C above +70°C)640mW
Driver Output Voltage (A, B)-8V to +12.5V	14-Pin Cerdip (derate 9.09mW/°C above +70°C)727mW
Receiver Input Voltage (A, B)-8V to +12.5V	Operating Temperature Ranges	
Receiver Output Voltage (RO)-0.5V to (V _{CC} + 0.5V)	MAX4_C_/MAX1487C_A0°C to +70°C
Continuous Power Dissipation (T _A = +70°C)		MAX4_E_/MAX1487E_A-40°C to +85°C
8-Pin Plastic DIP (derate 9.09mW/°C above +70°C)727mW	MAX4_MJ_/MAX1487MJA-55°C to +125°C
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C)800mW	Storage Temperature Range-65°C to +160°C
8-Pin SO (derate 5.88mW/°C above +70°C)471mW	Lead Temperature (soldering, 10sec)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Differential Driver Output (no load)	V _{OD1}				5	V
Differential Driver Output (with load)	V _{OD2}	R = 50Ω (RS-422)	2			V
		R = 27Ω (RS-485), Figure 4	1.5		5	V
Change in Magnitude of Driver Differential Output Voltage for Complementary Output States	ΔV _{OD}	R = 27Ω or 50Ω, Figure 4			0.2	V
Driver Common-Mode Output Voltage	V _{OC}	R = 27Ω or 50Ω, Figure 4			3	V
Change in Magnitude of Driver Common-Mode Output Voltage for Complementary Output States	ΔV _{OD}	R = 27Ω or 50Ω, Figure 4			0.2	V
Input High Voltage	V _{IH}	DE, DI, RE	2.0			V
Input Low Voltage	V _{IL}	DE, DI, RE			0.8	V
Input Current	I _{IN1}	DE, DI, RE			±2	μA
Input Current (A, B)	I _{IN2}	DE = 0V; V _{CC} = 0V or 5.25V, all devices except MAX487/MAX1487	V _{IN} = 12V		1.0	mA
			V _{IN} = -7V		-0.8	
		MAX487/MAX1487, DE = 0V, V _{CC} = 0V or 5.25V	V _{IN} = 12V		0.25	mA
			V _{IN} = -7V		-0.2	
Receiver Differential Threshold Voltage	V _{TH}	-7V ≤ V _{CM} ≤ 12V	-0.2		0.2	V
Receiver Input Hysteresis	ΔV _{TH}	V _{CM} = 0V		70		mV
Receiver Output High Voltage	V _{OH}	I _O = -4mA, V _{ID} = 200mV	3.5			V
Receiver Output Low Voltage	V _{OL}	I _O = 4mA, V _{ID} = -200mV			0.4	V
Three-State (high impedance) Output Current at Receiver	I _{OZR}	0.4V ≤ V _O ≤ 2.4V			±1	μA
Receiver Input Resistance	R _{IN}	-7V ≤ V _{CM} ≤ 12V, all devices except MAX487/MAX1487	12			kΩ
		-7V ≤ V _{CM} ≤ 12V, MAX487/MAX1487	48			kΩ

MAX401, MAX483, MAX485, MAX487, MAX491, MAX1487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

DC ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
No Load Supply Current (Note 3)	I _{CC}	MAX488/MAX489, DE, DI, RE = 0V or V _{CC}		120	250	μA
		MAX490/MAX491, DE, DI, RE = 0V or V _{CC}		300	500	
		MAX481/MAX485, RE = 0V or V _{CC}	DE = V _{CC}	500	900	
			DE = 0V	300	500	
		MAX1487, RE = 0V or V _{CC}	DE = V _{CC}	300	500	
			DE = 0V	230	400	
MAX483/MAX487, RE = 0V or V _{CC}	DE = 5V	MAX483	350	650		
		MAX487	250	400		
Supply Current in Shutdown	I _{SHDN}	MAX481/483/487, DE = 0V, RE = V _{CC}		0.1	10	μA
Driver Short-Circuit Current, V _O = High	I _{OSD1}	-7V ≤ V _O ≤ 12V (Note 4)	35		250	mA
Driver Short-Circuit Current, V _O = Low	I _{OSD2}	-7V ≤ V _O ≤ 12V (Note 4)	35		250	mA
Receiver Short-Circuit Current	I _{OSR}	0V ≤ V _O ≤ V _{CC}	7		95	mA

SWITCHING CHARACTERISTICS—MAX481/MAX485, MAX490/MAX491, MAX1487

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t _{PLH}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	10	30	60	ns
	t _{PHL}		10	30	60	
Driver Output Skew to Output	t _{SKEW}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF		5	10	ns
Driver Rise or Fall Time	t _R , t _F	MAX481, MAX485, MAX1487	3	15	40	ns
		MAX490C/E, MAX491C/E	5	15	25	
		MAX490M, MAX491M	3	15	40	
Driver Enable to Output High	t _{ZH}	Figures 7 and 9, C _L = 100pF, S2 closed		40	70	ns
Driver Enable to Output Low	t _{ZL}	Figures 7 and 9, C _L = 100pF, S1 closed		40	70	ns
Driver Disable Time from Low	t _{LZ}	Figures 7 and 9, C _L = 15pF, S1 closed		40	70	ns
Driver Disable Time from High	t _{HZ}	Figures 7 and 9, C _L = 15pF, S2 closed		40	70	ns
Receiver Input to Output	t _{PLH} , t _{PHL}	MAX481, MAX485, MAX1487	20	90	200	ns
		MAX490C/E, MAX491C/E	20	90	150	
		MAX490M, MAX491M	20	90	200	
t _{PLH} - t _{PHL} Differential Receiver Skew	t _{SKD}	Figures 6 and 10, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF		13		ns
Receiver Enable to Output Low	t _{ZL}	Figures 5 and 11, C _{R1} = 15pF, S1 closed		20	50	ns
Receiver Enable to Output High	t _{ZH}	Figures 5 and 11, C _{R1} = 15pF, S2 closed		20	50	ns
Receiver Disable Time from Low	t _{LZ}	Figures 5 and 11, C _{R1} = 15pF, S1 closed		20	50	ns
Receiver Disable Time from High	t _{HZ}	Figures 5 and 11, C _{R1} = 15pF, S2 closed		20	50	ns
Maximum Data Rate	f _{MAX}		2.5			Mbps
Time to Shutdown	t _{SHDN}	MAX481 (Note 5)	50	200	600	ns

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

SWITCHING CHARACTERISTICS—MAX481/MAX485, MAX490/MAX491, MAX1487 (continued)

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Enable from Shutdown to Output High (MAX481)	t _{ZH} (SHDN)	Figures 7 and 9, C _L = 100pF, S2 closed		40	100	ns
Driver Enable from Shutdown to Output Low (MAX481)	t _{ZL} (SHDN)	Figures 7 and 9, C _L = 100pF, S1 closed		40	100	ns
Receiver Enable from Shutdown to Output High (MAX481)	t _{ZH} (SHDN)	Figures 5 and 11, C _L = 15pF, S2 closed, A - B = 2V		300	1000	ns
Receiver Enable from Shutdown to Output Low (MAX481)	t _{ZL} (SHDN)	Figures 5 and 11, C _L = 15pF, S1 closed, B - A = 2V		300	1000	ns

SWITCHING CHARACTERISTICS—MAX483, MAX487/MAX488/MAX489

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t _{PLH}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	250	800	2000	ns
	t _{PHL}		250	800	2000	
Driver Output Skew to Output	t _{SKEW}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF		100	800	ns
Driver Rise or Fall Time	t _{R, F}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	250		2000	ns
Driver Enable to Output High	t _{ZH}	Figures 7 and 9, C _L = 100pF, S2 closed	250		2000	ns
Driver Enable to Output Low	t _{ZL}	Figures 7 and 9, C _L = 100pF, S1 closed	250		2000	ns
Driver Disable Time from Low	t _{LZ}	Figures 7 and 9, C _L = 15pF, S1 closed	300		3000	ns
Driver Disable Time from High	t _{HZ}	Figures 7 and 9, C _L = 15pF, S2 closed	300		3000	ns
Receiver Input to Output	t _{PLH}	Figures 6 and 10, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	250		2000	ns
	t _{PHL}		250		2000	
t _{PLH} - t _{PHL} Differential Receiver Skew	t _{SKD}	Figures 6 and 10, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF		100		ns
Receiver Enable to Output Low	t _{ZL}	Figures 5 and 11, C _{RL} = 15pF, S1 closed		20	50	ns
Receiver Enable to Output High	t _{ZH}	Figures 5 and 11, C _{RL} = 15pF, S2 closed		20	50	ns
Receiver Disable Time from Low	t _{LZ}	Figures 5 and 11, C _{RL} = 15pF, S1 closed		20	50	ns
Receiver Disable Time from High	t _{HZ}	Figures 5 and 11, C _{RL} = 15pF, S2 closed		20	50	ns
Maximum Data Rate	f _{MAX}	t _{PLH} , t _{PHL} < 50% of data period	250			kbps
Time to Shutdown	t _{SHDN}	MAX483/MAX487 (Note 5)	50	200	600	ns
Driver Enable from Shutdown to Output High	t _{ZH} (SHDN)	MAX483/MAX487, Figures 7 and 9, C _L = 100pF, S2 closed			2000	ns
Driver Enable from Shutdown to Output Low	t _{ZL} (SHDN)	MAX483/MAX487, Figures 7 and 9, C _L = 100pF, S1 closed			2000	ns
Receiver Enable from Shutdown to Output High	t _{ZH} (SHDN)	MAX483/MAX487, Figures 5 and 11, C _L = 15pF, S2 closed			2500	ns
Receiver Enable from Shutdown to Output Low	t _{ZL} (SHDN)	MAX483/MAX487, Figures 5 and 11, C _L = 15pF, S1 closed			2500	ns

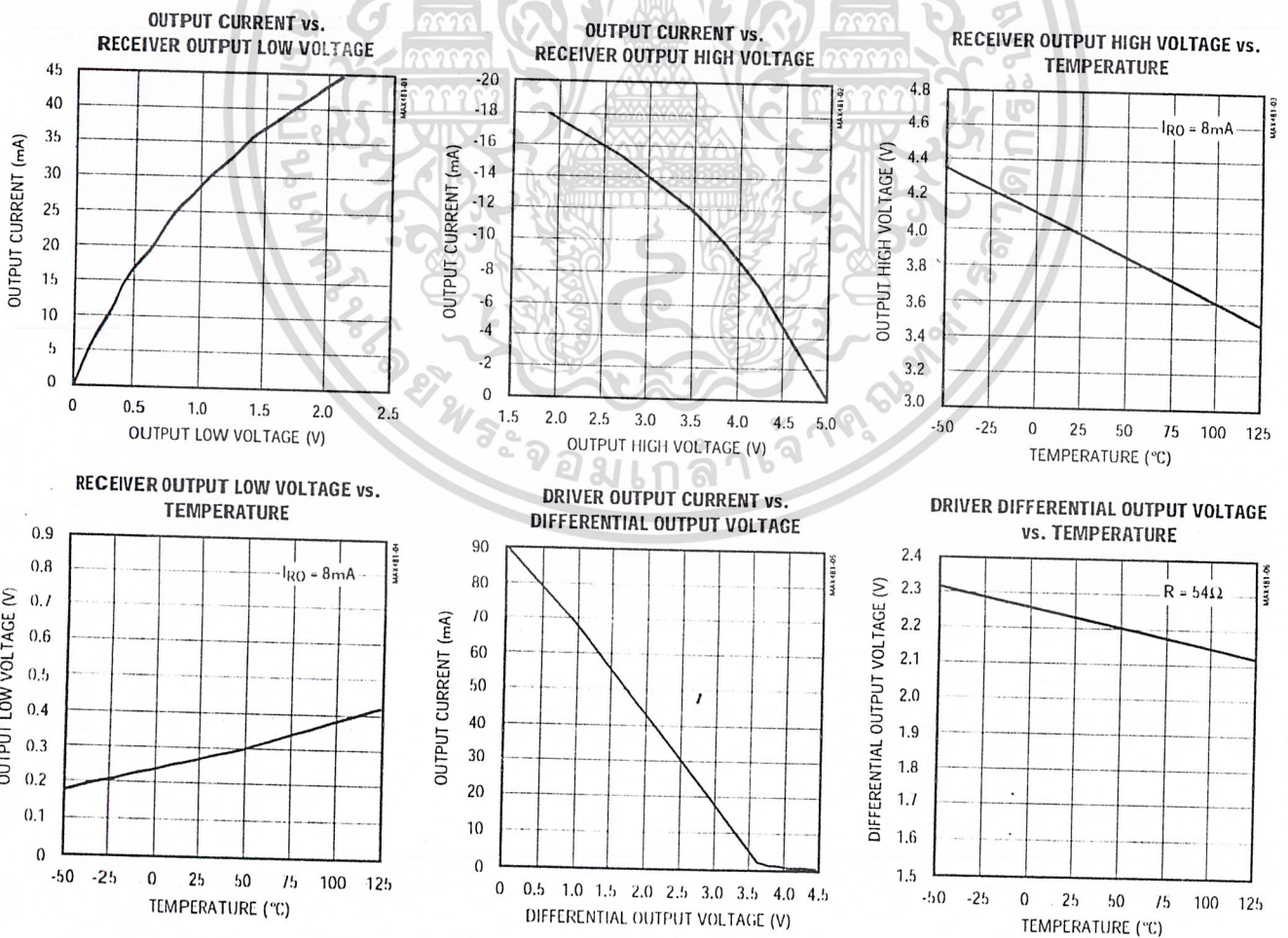
Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

NOTES FOR ELECTRICAL/SWITCHING CHARACTERISTICS

- Note 1:** All currents into device pins are positive; all currents out of device pins are negative. All voltages are referenced to device ground unless otherwise specified.
- Note 2:** All typical specifications are given for $V_{CC} = 5V$ and $T_A = +25^\circ C$.
- Note 3:** Supply current specification is valid for loaded transmitters when $DE = 0V$.
- Note 4:** Applies to peak current. See *Typical Operating Characteristics*.
- Note 5:** The MAX481/MAX483/MAX487 are put into shutdown by bringing \overline{RE} high and DE low. If the inputs are in this state for less than 50ns, the parts are guaranteed not to enter shutdown. If the inputs are in this state for at least 600ns, the parts are guaranteed to have entered shutdown. See *Low-Power Shutdown Mode* section.

Typical Operating Characteristics

($V_{CC} = 5V$, $T_A = +25^\circ C$, unless otherwise noted.)

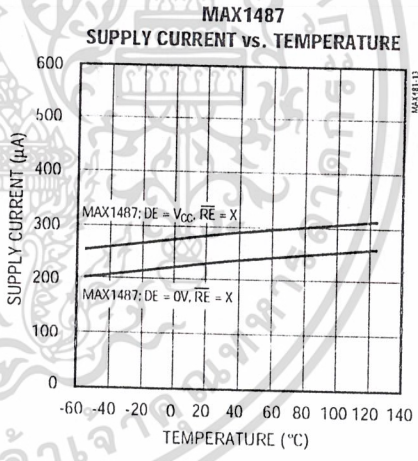
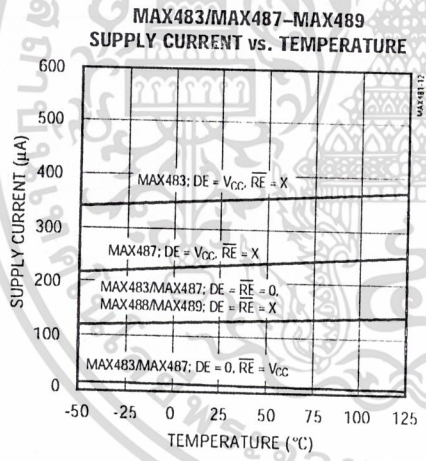
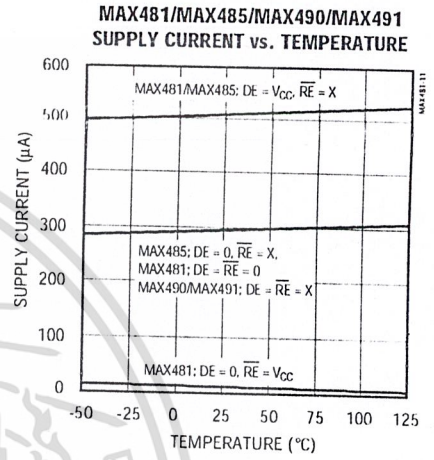
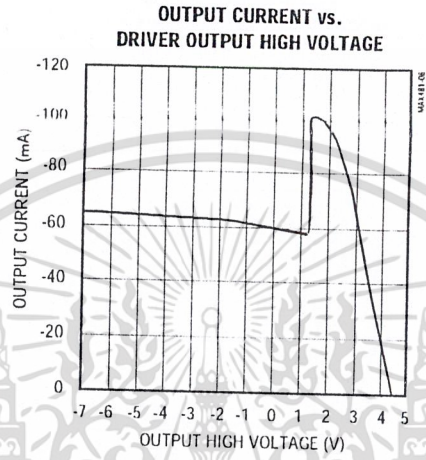
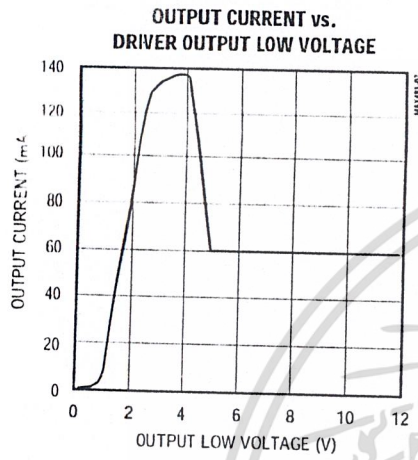


MAX487/MAX485/MAX487-MAX491/MAX487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Typical Operating Characteristics (continued)

($V_{CC} = 5V$, $T_A = +25^\circ C$, unless otherwise noted.)



Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Pin Description

PIN					NAME	FUNCTION
MAX481/MAX483/ MAX485/MAX487/ MAX1487		MAX488/ MAX490		MAX489/ MAX491		
DIP/SO	μ MAX	DIP/SO	μ MAX	DIP/SO		
1	3	2	4	2	RO	Receiver Output: If A > B by 200mV, RO will be high; If A < B by 200mV, RO will be low.
2	4	—	—	3	\overline{RE}	Receiver Output Enable. RO is enabled when \overline{RE} is low; RO is high impedance when \overline{RE} is high.
3	5	—	—	4	DE	Driver Output Enable. The driver outputs, Y and Z, are enabled by bringing DE high. They are high impedance when DE is low. If the driver outputs are enabled, the parts function as line drivers. While they are high impedance, they function as line receivers if \overline{RE} is low.
4	6	3	5	5	DI	Driver Input. A low on DI forces output Y low and output Z high. Similarly, a high on DI forces output Y high and output Z low.
5	7	4	6	6, 7	GND	Ground
—	—	5	7	9	Y	Noninverting Driver Output
—	—	6	8	10	Z	Inverting Driver Output
6	8	—	—	—	A	Noninverting Receiver Input and Noninverting Driver Output
—	—	8	2	12	A	Noninverting Receiver Input
7	1	—	—	—	B	Inverting Receiver Input and Inverting Driver Output
—	—	7	1	11	B	Inverting Receiver Input
8	2	1	3	14	VCC	Positive Supply: $4.75V \leq VCC \leq 5.25V$
—	—	—	—	1, 8, 13	N.C.	No Connect—not internally connected

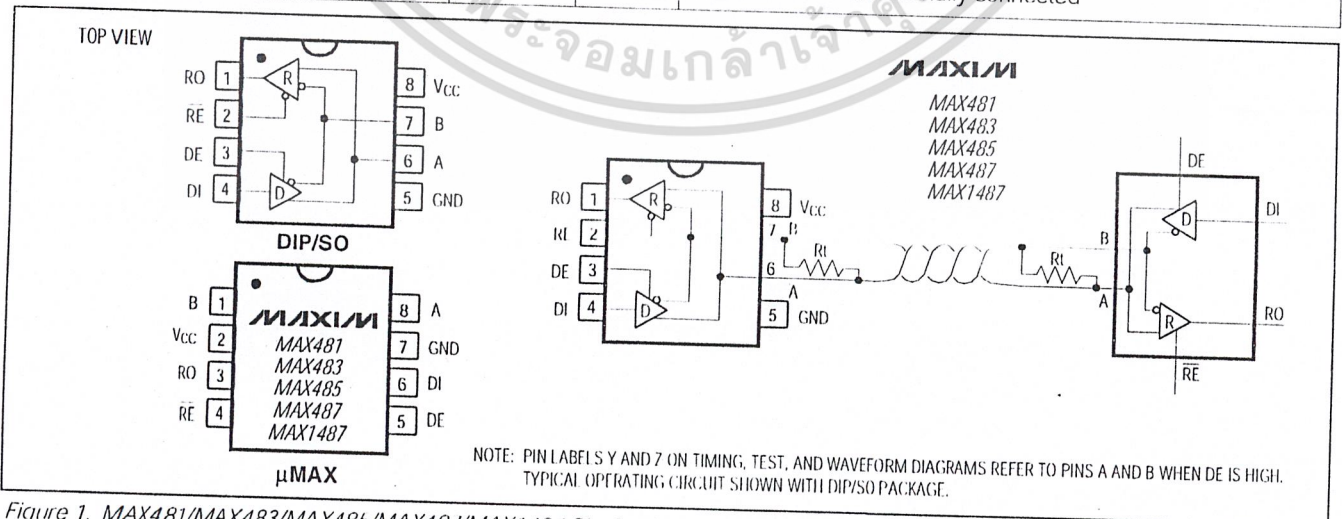


Figure 1. MAX481/MAX483/MAX485/MAX487/MAX1487 Pin Configuration and Typical Operating Circuit

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

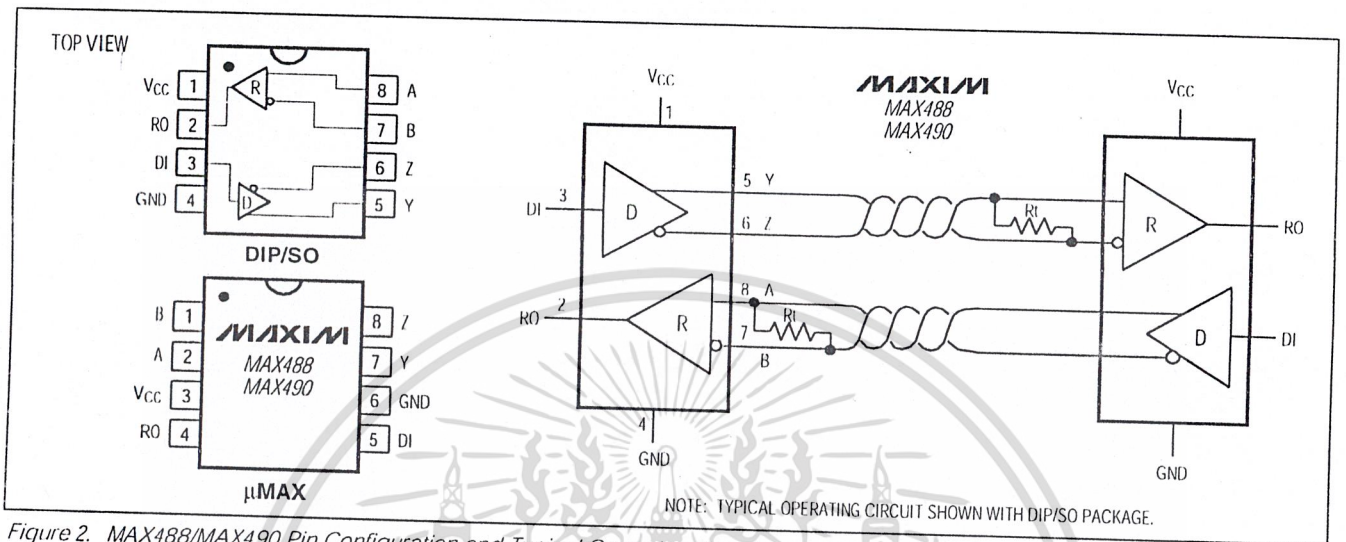


Figure 2. MAX488/MAX490 Pin Configuration and Typical Operating Circuit

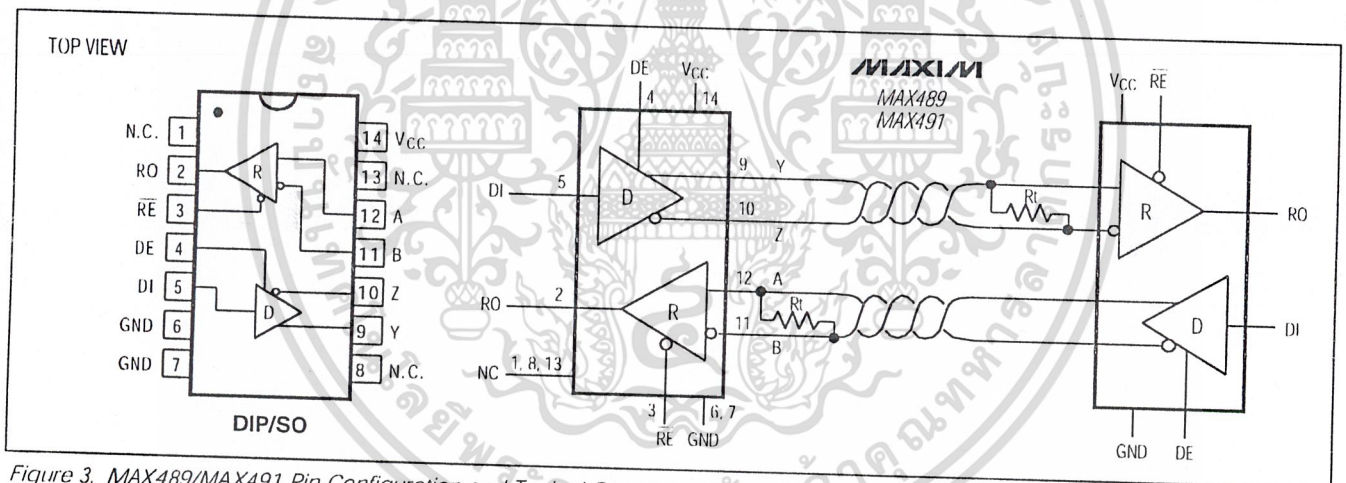


Figure 3. MAX489/MAX491 Pin Configuration and Typical Operating Circuit

Applications Information

The MAX481/MAX483/MAX485/MAX487-MAX491 and MAX1487 are low-power transceivers for RS-485 and RS-422 communications. The MAX481, MAX485, MAX490, MAX491, and MAX1487 can transmit and receive at data rates up to 2.5Mbps, while the MAX483, MAX487, MAX488, and MAX489 are specified for data rates up to 250kbps. The MAX488-MAX491 are full-duplex transceivers while the MAX481, MAX483, MAX485, MAX487, and MAX1487 are half-duplex. In addition, Driver Enable (DE) and Receiver Enable (\overline{RE}) pins are included on the MAX481, MAX483, MAX485, MAX487, MAX489, MAX491, and MAX1487. When disabled, the driver and receiver outputs are high impedance.

MAX487/MAX1487: 128 Transceivers on the Bus

The 48k Ω , $1/4$ -unit-load receiver input impedance of the MAX487 and MAX1487 allows up to 128 transceivers on a bus, compared to the 1-unit load (12k Ω input impedance) of standard RS-485 drivers (32 transceivers maximum). Any combination of MAX487/MAX1487 and other RS-485 transceivers with a total of 32 unit loads or less can be put on the bus. The MAX481/MAX483/MAX485 and MAX488-MAX491 have standard 12k Ω Receiver Input impedance.

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Test Circuits

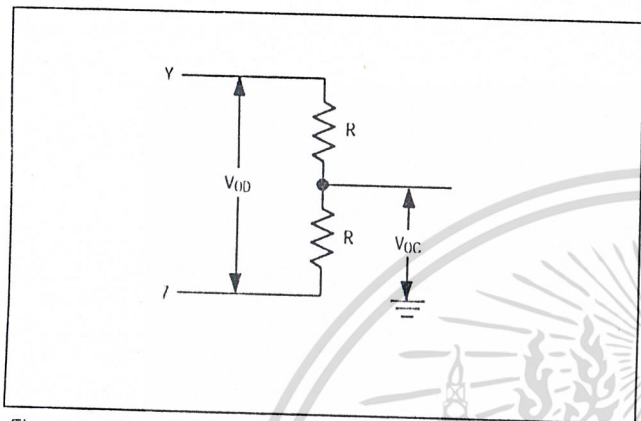


Figure 4. Driver DC Test Load

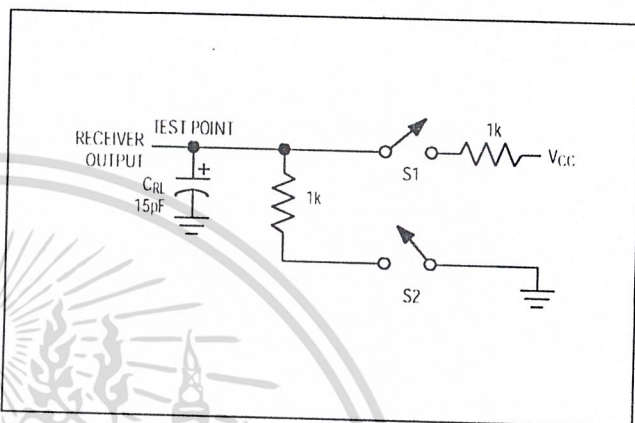


Figure 5. Receiver Timing Test Load

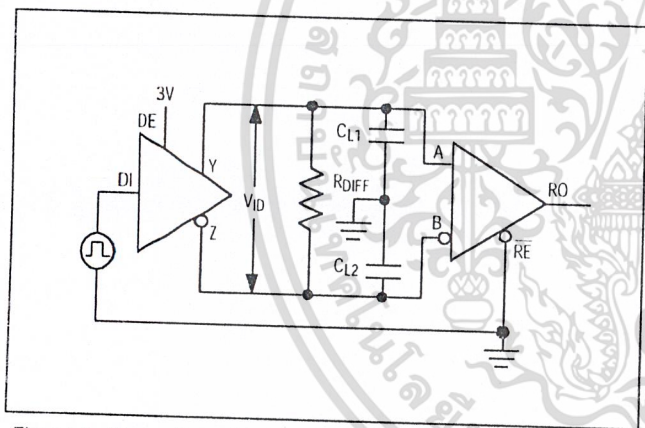


Figure 6. Driver/Receiver Timing Test Circuit

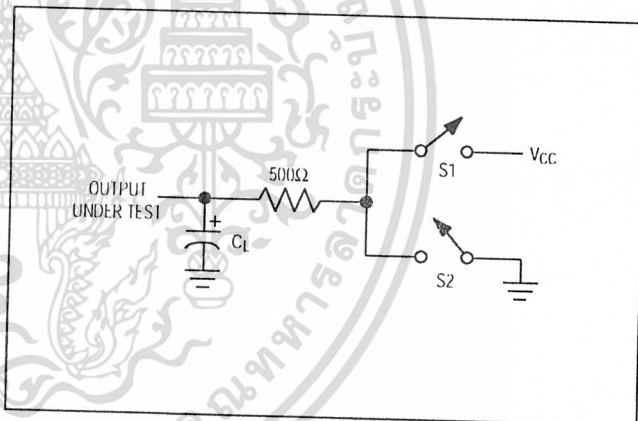


Figure 7. Driver Timing Test Load

MAX483/MAX487/MAX488/MAX489: Reduced EMI and Reflections

The MAX483 and MAX487-MAX489 are slew-rate limited, minimizing EMI and reducing reflections caused by improperly terminated cables. Figure 12 shows the driver output waveform and its Fourier analysis of a 150kHz signal transmitted by a MAX481, MAX485, MAX490, MAX491, or MAX1487. High-frequency har-

monics with large amplitudes are evident. Figure 13 shows the same information displayed for a MAX483, MAX487, MAX488, or MAX489 transmitting under the same conditions. Figure 13's high-frequency harmonics have much lower amplitudes, and the potential for EMI is significantly reduced.

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Switching Waveforms

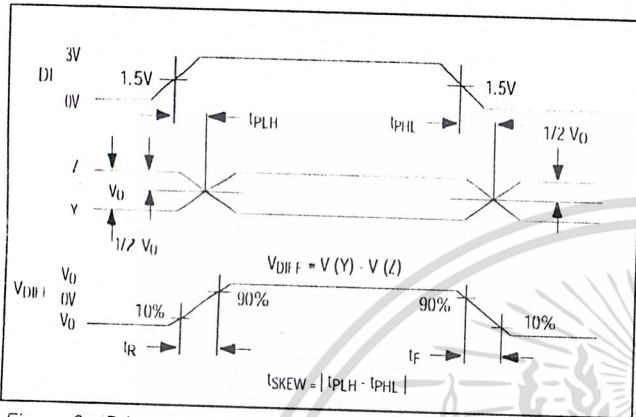


Figure 8. Driver Propagation Delays

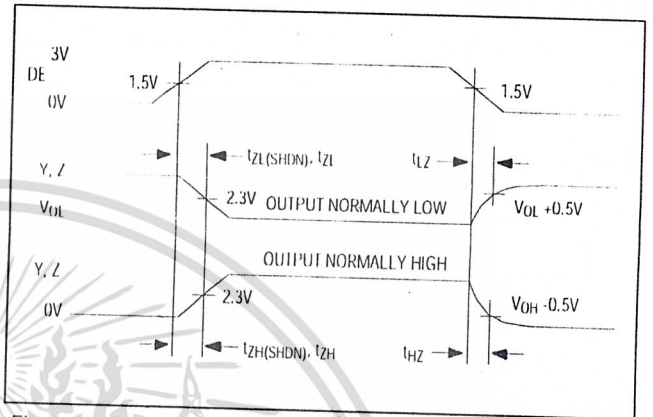


Figure 9. Driver Enable and Disable Times (except MAX488 and MAX490)

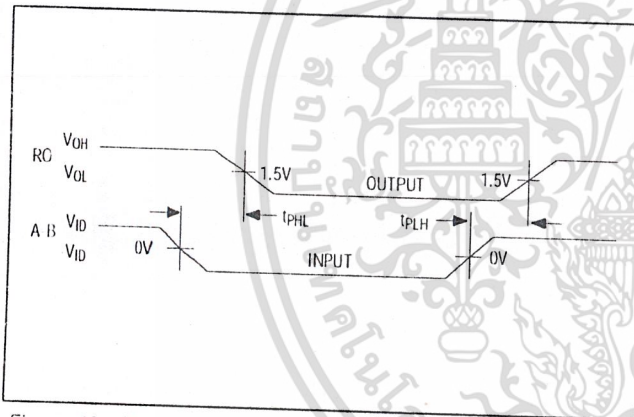


Figure 10. Receiver Propagation Delays

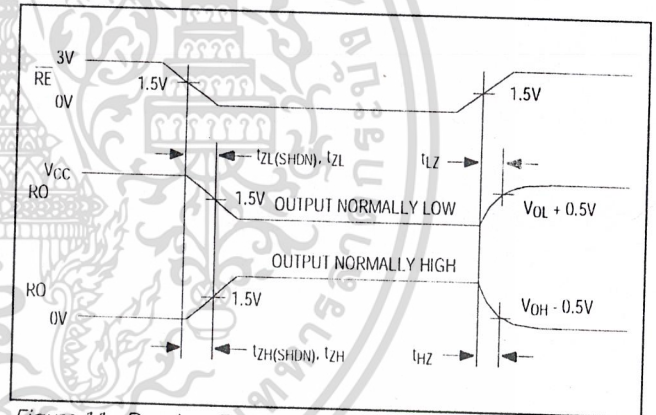


Figure 11. Receiver Enable and Disable Times (except MAX488 and MAX490)

Function Tables (MAX481/MAX483/MAX485/MAX487/MAX1487)

Table 1. Transmitting

INPUTS			OUTPUTS	
RE	DE	DI	Z	Y
X	1	1	0	1
X	1	0	1	0
0	0	X	High-Z	High-Z
1	0	X	High-Z*	High-Z*

X = Don't care
High-Z = High impedance
* Shutdown mode for MAX481/MAX483/MAX487

Table 2. Receiving

INPUTS			OUTPUT
RE	DE	A-B	RO
0	0	$\geq +0.2V$	1
0	0	$\leq -0.2V$	0
0	0	Inputs open	1
1	0	X	High-Z*

X = Don't care
High-Z = High impedance
* Shutdown mode for MAX481/MAX483/MAX487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

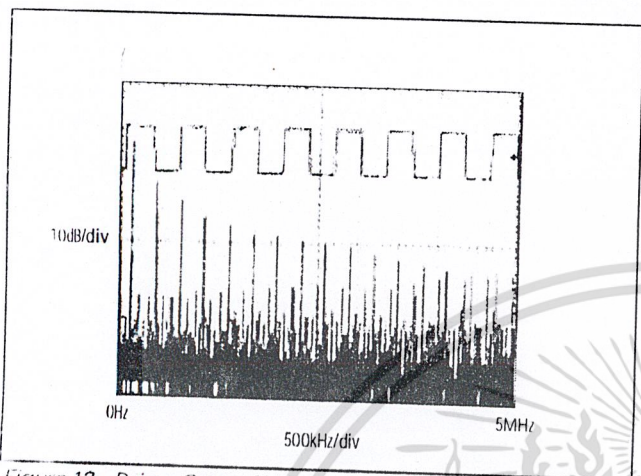


Figure 12. Driver Output Waveform and FFT Plot of MAX481/MAX485/MAX490/MAX491/MAX1487 Transmitting a 150kHz Signal

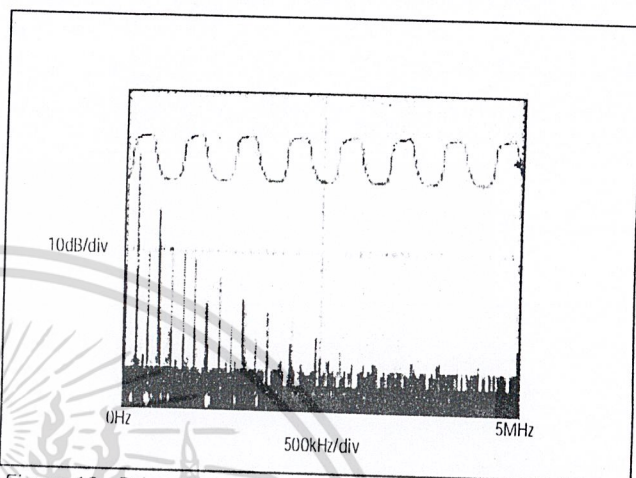


Figure 13. Driver Output Waveform and FFT Plot of MAX483/MAX487-MAX489 Transmitting a 150kHz Signal

Low-Power Shutdown Mode (MAX481/MAX483/MAX487)

A low-power shutdown mode is initiated by bringing both \overline{RE} high and DE low. The devices will not shut down unless both the driver and receiver are disabled. In shutdown, the devices typically draw only 0.1 μ A of supply current.

\overline{RE} and DE may be driven simultaneously; the parts are guaranteed not to enter shutdown if \overline{RE} is high and DE is low for less than 50ns. If the inputs are in this state for at least 600ns, the parts are guaranteed to enter shutdown.

For the MAX481, MAX483, and MAX487, the tZH and tZL enable times assume the part was not in the low-power shutdown state (the MAX485/MAX488-MAX491 and MAX1487 can not be shut down). The tZH(SHDN) and tZL(SHDN) enable times assume the parts were shut down (see *Electrical Characteristics*).

It takes the drivers and receivers longer to become enabled from the low-power shutdown state (tZH(SHDN), tZL(SHDN)) than from the operating mode (tZH, tZL). (The parts are in operating mode if the \overline{RE} , DE inputs equal a logical 0, 1 or 1, 1 or 0, 0.)

Driver Output Protection

Excessive output current and power dissipation caused by faults or by bus contention are prevented by two mechanisms. A foldback current limit on the output stage provides immediate protection against short circuits over the whole common-mode voltage range (see *Typical Operating Characteristics*). In addition, a thermal shutdown circuit forces the driver outputs into a high-impedance state if the die temperature rises excessively.

Propagation Delay

Many digital encoding schemes depend on the difference between the driver and receiver propagation delay times. Typical propagation delays are shown in Figures 15-18 using Figure 14's test circuit.

The difference in receiver delay times, |tPLH - tPHL|, is typically under 13ns for the MAX481, MAX485, MAX490, MAX491, and MAX1487 and is typically less than 100ns for the MAX483 and MAX487-MAX489.

The driver skew times are typically 5ns (10ns max) for the MAX481, MAX485, MAX490, MAX491, and MAX1487, and are typically 100ns (800ns max) for the MAX483 and MAX487-MAX489.

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

MAX487/MAX488/MAX489/MAX490/MAX491/MAX492/MAX493/MAX494/MAX495/MAX496/MAX497/MAX498/MAX499/MAX500/MAX501/MAX502/MAX503/MAX504/MAX505/MAX506/MAX507/MAX508/MAX509/MAX510/MAX511/MAX512/MAX513/MAX514/MAX515/MAX516/MAX517/MAX518/MAX519/MAX520/MAX521/MAX522/MAX523/MAX524/MAX525/MAX526/MAX527/MAX528/MAX529/MAX530/MAX531/MAX532/MAX533/MAX534/MAX535/MAX536/MAX537/MAX538/MAX539/MAX540/MAX541/MAX542/MAX543/MAX544/MAX545/MAX546/MAX547/MAX548/MAX549/MAX550/MAX551/MAX552/MAX553/MAX554/MAX555/MAX556/MAX557/MAX558/MAX559/MAX560/MAX561/MAX562/MAX563/MAX564/MAX565/MAX566/MAX567/MAX568/MAX569/MAX570/MAX571/MAX572/MAX573/MAX574/MAX575/MAX576/MAX577/MAX578/MAX579/MAX580/MAX581/MAX582/MAX583/MAX584/MAX585/MAX586/MAX587/MAX588/MAX589/MAX590/MAX591/MAX592/MAX593/MAX594/MAX595/MAX596/MAX597/MAX598/MAX599/MAX600/MAX601/MAX602/MAX603/MAX604/MAX605/MAX606/MAX607/MAX608/MAX609/MAX610/MAX611/MAX612/MAX613/MAX614/MAX615/MAX616/MAX617/MAX618/MAX619/MAX620/MAX621/MAX622/MAX623/MAX624/MAX625/MAX626/MAX627/MAX628/MAX629/MAX630/MAX631/MAX632/MAX633/MAX634/MAX635/MAX636/MAX637/MAX638/MAX639/MAX640/MAX641/MAX642/MAX643/MAX644/MAX645/MAX646/MAX647/MAX648/MAX649/MAX650/MAX651/MAX652/MAX653/MAX654/MAX655/MAX656/MAX657/MAX658/MAX659/MAX660/MAX661/MAX662/MAX663/MAX664/MAX665/MAX666/MAX667/MAX668/MAX669/MAX670/MAX671/MAX672/MAX673/MAX674/MAX675/MAX676/MAX677/MAX678/MAX679/MAX680/MAX681/MAX682/MAX683/MAX684/MAX685/MAX686/MAX687/MAX688/MAX689/MAX690/MAX691/MAX692/MAX693/MAX694/MAX695/MAX696/MAX697/MAX698/MAX699/MAX700/MAX701/MAX702/MAX703/MAX704/MAX705/MAX706/MAX707/MAX708/MAX709/MAX710/MAX711/MAX712/MAX713/MAX714/MAX715/MAX716/MAX717/MAX718/MAX719/MAX720/MAX721/MAX722/MAX723/MAX724/MAX725/MAX726/MAX727/MAX728/MAX729/MAX730/MAX731/MAX732/MAX733/MAX734/MAX735/MAX736/MAX737/MAX738/MAX739/MAX740/MAX741/MAX742/MAX743/MAX744/MAX745/MAX746/MAX747/MAX748/MAX749/MAX750/MAX751/MAX752/MAX753/MAX754/MAX755/MAX756/MAX757/MAX758/MAX759/MAX760/MAX761/MAX762/MAX763/MAX764/MAX765/MAX766/MAX767/MAX768/MAX769/MAX770/MAX771/MAX772/MAX773/MAX774/MAX775/MAX776/MAX777/MAX778/MAX779/MAX780/MAX781/MAX782/MAX783/MAX784/MAX785/MAX786/MAX787/MAX788/MAX789/MAX790/MAX791/MAX792/MAX793/MAX794/MAX795/MAX796/MAX797/MAX798/MAX799/MAX800/MAX801/MAX802/MAX803/MAX804/MAX805/MAX806/MAX807/MAX808/MAX809/MAX810/MAX811/MAX812/MAX813/MAX814/MAX815/MAX816/MAX817/MAX818/MAX819/MAX820/MAX821/MAX822/MAX823/MAX824/MAX825/MAX826/MAX827/MAX828/MAX829/MAX830/MAX831/MAX832/MAX833/MAX834/MAX835/MAX836/MAX837/MAX838/MAX839/MAX840/MAX841/MAX842/MAX843/MAX844/MAX845/MAX846/MAX847/MAX848/MAX849/MAX850/MAX851/MAX852/MAX853/MAX854/MAX855/MAX856/MAX857/MAX858/MAX859/MAX860/MAX861/MAX862/MAX863/MAX864/MAX865/MAX866/MAX867/MAX868/MAX869/MAX870/MAX871/MAX872/MAX873/MAX874/MAX875/MAX876/MAX877/MAX878/MAX879/MAX880/MAX881/MAX882/MAX883/MAX884/MAX885/MAX886/MAX887/MAX888/MAX889/MAX890/MAX891/MAX892/MAX893/MAX894/MAX895/MAX896/MAX897/MAX898/MAX899/MAX900/MAX901/MAX902/MAX903/MAX904/MAX905/MAX906/MAX907/MAX908/MAX909/MAX910/MAX911/MAX912/MAX913/MAX914/MAX915/MAX916/MAX917/MAX918/MAX919/MAX920/MAX921/MAX922/MAX923/MAX924/MAX925/MAX926/MAX927/MAX928/MAX929/MAX930/MAX931/MAX932/MAX933/MAX934/MAX935/MAX936/MAX937/MAX938/MAX939/MAX940/MAX941/MAX942/MAX943/MAX944/MAX945/MAX946/MAX947/MAX948/MAX949/MAX950/MAX951/MAX952/MAX953/MAX954/MAX955/MAX956/MAX957/MAX958/MAX959/MAX960/MAX961/MAX962/MAX963/MAX964/MAX965/MAX966/MAX967/MAX968/MAX969/MAX970/MAX971/MAX972/MAX973/MAX974/MAX975/MAX976/MAX977/MAX978/MAX979/MAX980/MAX981/MAX982/MAX983/MAX984/MAX985/MAX986/MAX987/MAX988/MAX989/MAX990/MAX991/MAX992/MAX993/MAX994/MAX995/MAX996/MAX997/MAX998/MAX999/MAX1000

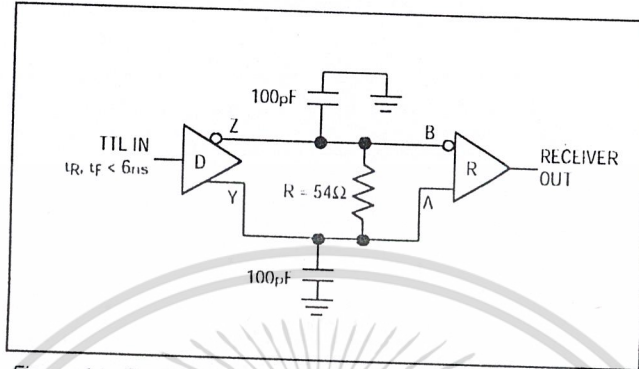


Figure 14. Receiver Propagation Delay Test Circuit

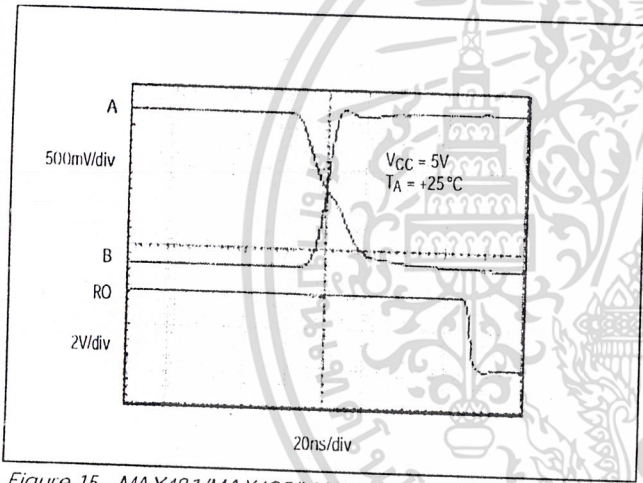


Figure 15. MAX481/MAX485/MAX490/MAX491/MAX1487 Receiver t_{PH}

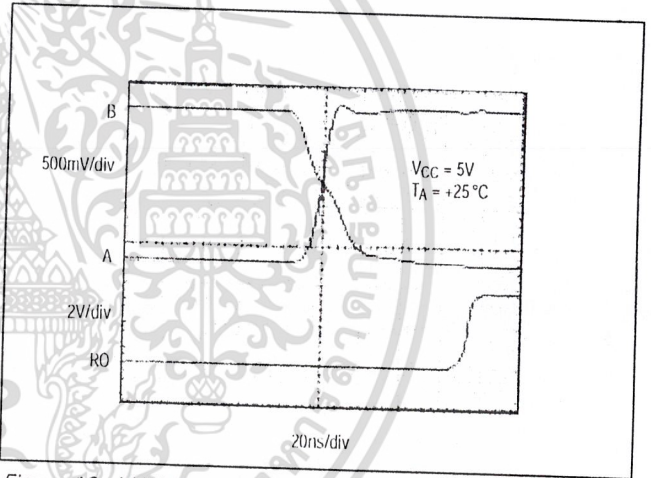


Figure 16. MAX481/MAX485/MAX490/MAX491/MAX1487 Receiver t_{PLH}

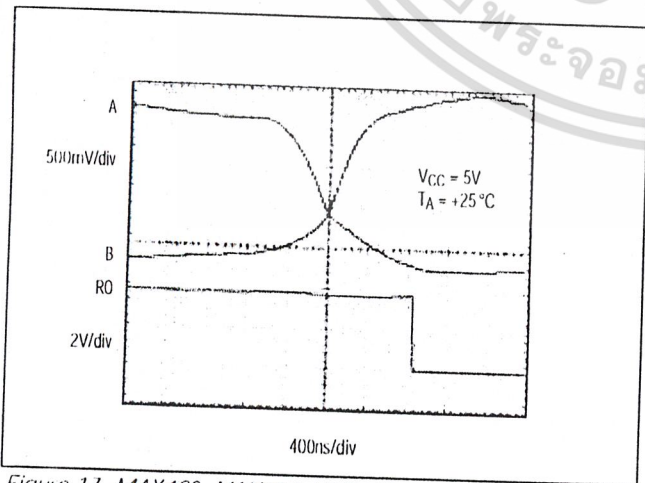


Figure 17. MAX483, MAX487-MAX489 Receiver t_{PH}

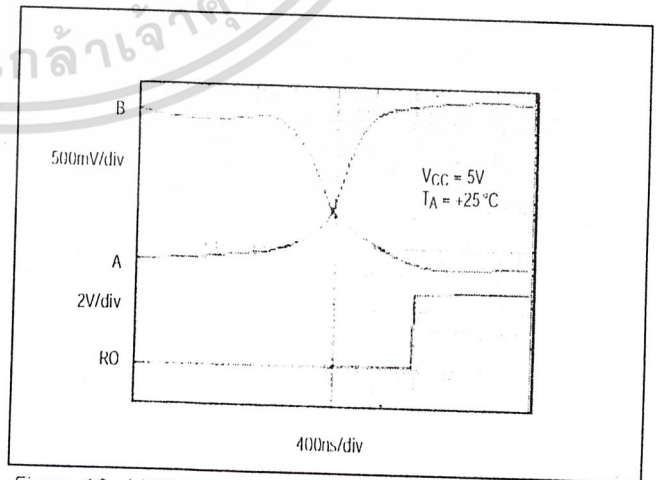


Figure 18. MAX483, MAX487-MAX489 Receiver t_{PLH}

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Line Length vs. Data Rate

The RS-485/RS-422 standard covers line lengths up to 4000 feet. For line lengths greater than 4000 feet, see Figure 23.

Figures 19 and 20 show the system differential voltage for the parts driving 4000 feet of 26AWG twisted-pair wire at 110kHz into 120Ω loads.

Typical Applications

The MAX481, MAX483, MAX485, MAX487-MAX491, and MAX1487 transceivers are designed for bidirectional data communications on multipoint bus transmission lines.

Figures 21 and 22 show typical network applications circuits. These parts can also be used as line repeaters, with cable lengths longer than 4000 feet, as shown in Figure 23.

To minimize reflections, the line should be terminated at both ends in its characteristic impedance, and stub lengths off the main line should be kept as short as possible. The slew-rate-limited MAX483 and MAX487-MAX489 are more tolerant of imperfect termination.

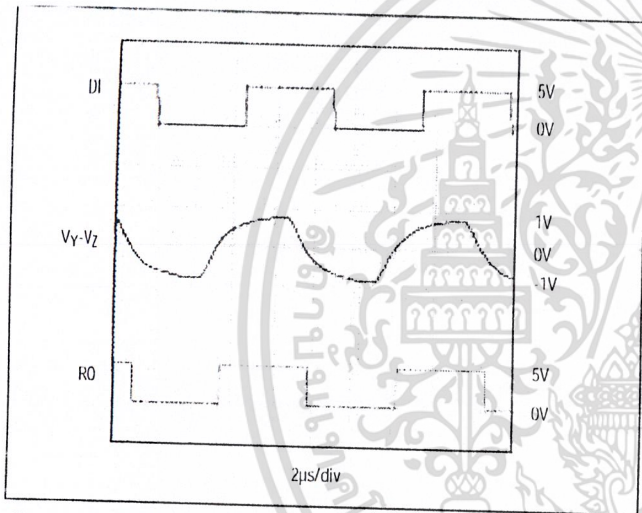


Figure 19. MAX481/MAX485/MAX490/MAX491/MAX1487 System Differential Voltage at 110kHz Driving 4000ft of Cable

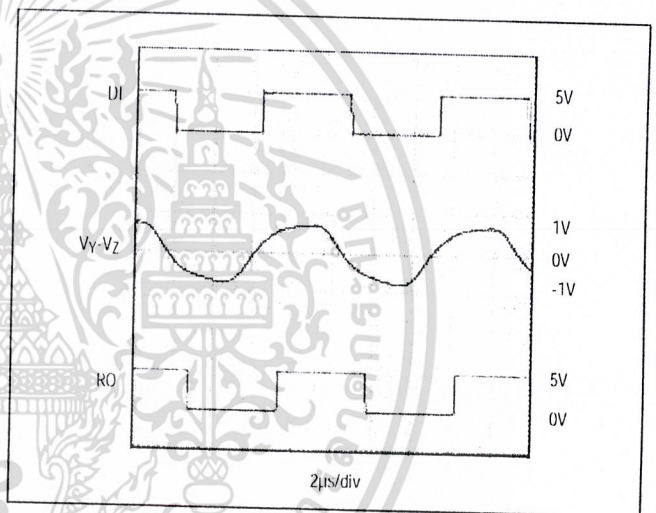


Figure 20. MAX483, MAX487-MAX489 System Differential Voltage at 110kHz Driving 4000ft of Cable

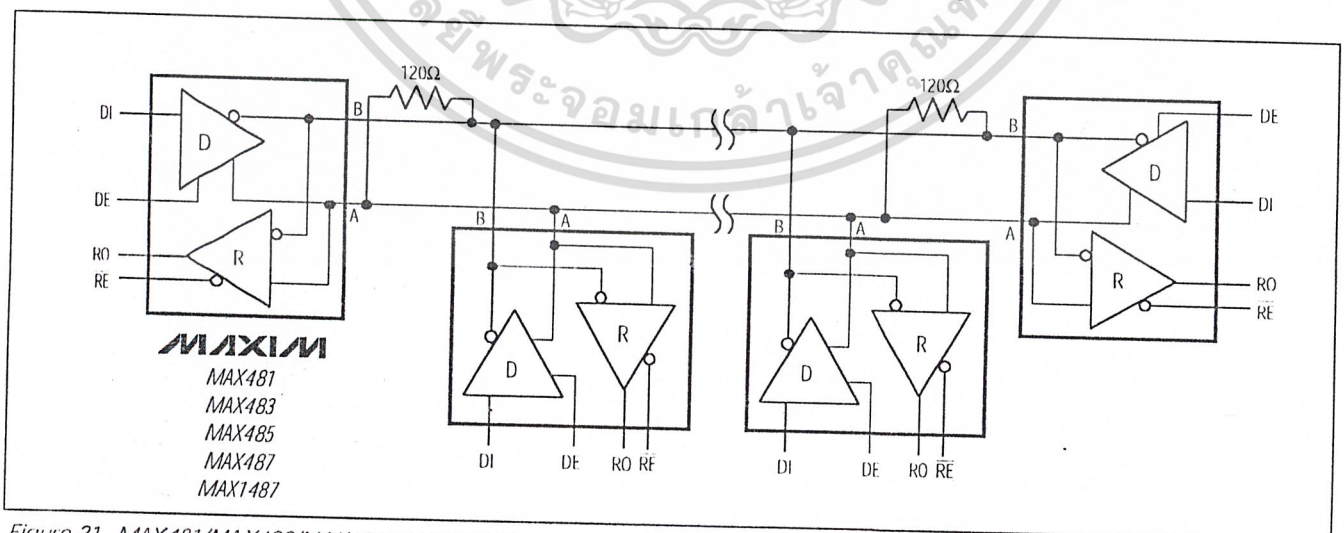


Figure 21. MAX481/MAX483/MAX485/MAX487/MAX1487 Typical Half-Duplex RS-485 Network

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX481EPA	-40°C to +85°C	8 Plastic DIP
MAX481ESA	-40°C to +85°C	8 SO
MAX481MJA	-55°C to +125°C	8 CERDIP
MAX483 CPA	0°C to +70°C	8 Plastic DIP
MAX483CSA	0°C to +70°C	8 SO
MAX483CUA	0°C to +70°C	8 μ MAX
MAX483C/D	0°C to +70°C	Dice*
MAX483EPA	-40°C to +85°C	8 Plastic DIP
MAX483ESA	-40°C to +85°C	8 SO
MAX483MJA	-55°C to +125°C	8 CERDIP
MAX485 CPA	0°C to +70°C	8 Plastic DIP
MAX485CSA	0°C to +70°C	8 SO
MAX485CUA	0°C to +70°C	8 μ MAX
MAX485C/D	0°C to +70°C	Dice*
MAX485EPA	-40°C to +85°C	8 Plastic DIP
MAX485ESA	-40°C to +85°C	8 SO
MAX485MJA	-55°C to +125°C	8 CERDIP
MAX487 CPA	0°C to +70°C	8 Plastic DIP
MAX487CSA	0°C to +70°C	8 SO
MAX487CUA	0°C to +70°C	8 μ MAX
MAX487C/D	0°C to +70°C	Dice*
MAX487EPA	-40°C to +85°C	8 Plastic DIP
MAX487ESA	-40°C to +85°C	8 SO
MAX487MJA	-55°C to +125°C	8 CERDIP
MAX488 CPA	0°C to +70°C	8 Plastic DIP
MAX488CSA	0°C to +70°C	8 SO
MAX488CUA	0°C to +70°C	8 μ MAX
MAX488C/D	0°C to +70°C	Dice*
MAX488EPA	-40°C to +85°C	8 Plastic DIP
MAX488ESA	-40°C to +85°C	8 SO
MAX488MJA	-55°C to +125°C	8 CERDIP
MAX489 CPD	0°C to +70°C	14 Plastic DIP
MAX489CSD	0°C to +70°C	14 SO
MAX489C/D	0°C to +70°C	Dice*
MAX489EPD	-40°C to +85°C	14 Plastic DIP
MAX489ESD	-40°C to +85°C	14 SO
MAX489MJD	-55°C to +125°C	14 CERDIP

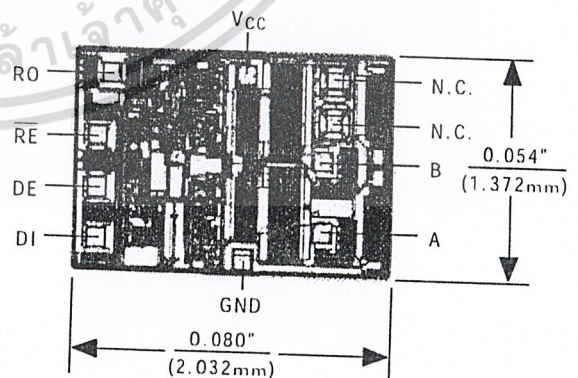
Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX490 CPA	0°C to +70°C	8 Plastic DIP
MAX490CSA	0°C to +70°C	8 SO
MAX490CUA	0°C to +70°C	8 μ MAX
MAX490C/D	0°C to +70°C	Dice*
MAX490EPA	-40°C to +85°C	8 Plastic DIP
MAX490ESA	-40°C to +85°C	8 SO
MAX490MJA	-55°C to +125°C	8 CERDIP
MAX491 CPD	0°C to +70°C	14 Plastic DIP
MAX491CSD	0°C to +70°C	14 SO
MAX491C/D	0°C to +70°C	Dice*
MAX491EPD	-40°C to +85°C	14 Plastic DIP
MAX491ESD	-40°C to +85°C	14 SO
MAX491MJD	-55°C to +125°C	14 CERDIP
MAX1487 CPA	0°C to +70°C	8 Plastic DIP
MAX1487CSA	0°C to +70°C	8 SO
MAX1487CUA	0°C to +70°C	8 μ MAX
MAX1487C/D	0°C to +70°C	Dice*
MAX1487EPA	-40°C to +85°C	8 Plastic DIP
MAX1487ESA	-40°C to +85°C	8 SO
MAX1487MJA	-55°C to +125°C	8 CERDIP

* Contact factory for dice specifications.

Chip Topographies

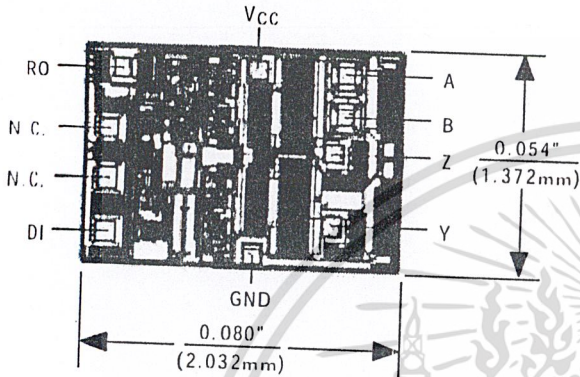
MAX481/MAX483/MAX485/MAX487/MAX1487



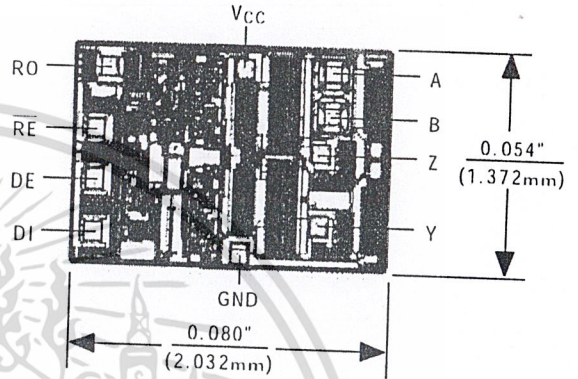
Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Chip Topographies (continued)

MAX488/MAX490

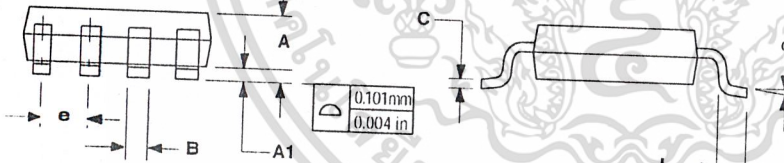


MAX489/MAX491



TRANSISTOR COUNT: 248
SUBSTRATE CONNECTED TO GND

Package Information



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.036	0.044	0.91	1.11
A1	0.004	0.008	0.10	0.20
B	0.010	0.014	0.25	0.36
C	0.005	0.007	0.13	0.18
D	0.116	0.120	2.95	3.05
E	0.116	0.120	2.95	3.05
e	0.0256		0.65	
H	0.188	0.198	4.78	5.03
L	0.016	0.026	0.41	0.66
α	0°	6°	0°	6°

21-0036D

8-PIN μ MAX MICROMAX SMALL-OUTLINE PACKAGE

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

MAX485/MAX487/MAX490/MAX491/MAX497/MAX498/MAX499

Features

- Compatible with MCS-51™ Products
- 2 Kbytes of Reprogrammable Flash Memory
Endurance: 1,000 Write/Erase Cycles
- 2.7 V to 6 V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Two-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 15 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial UART Channel
- Direct LED Drive Outputs
- On-Chip Analog Comparator
- Low Power Idle and Power Down Modes

Description

The AT89C2051 is a low-voltage, high-performance CMOS 8-bit microcomputer with 2 Kbytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C2051 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89C2051 provides the following standard features: 2 Kbytes of Flash, 128 bytes of RAM, 15 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, a precision analog comparator, on-chip oscillator and clock circuitry. In addition, the AT89C2051 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

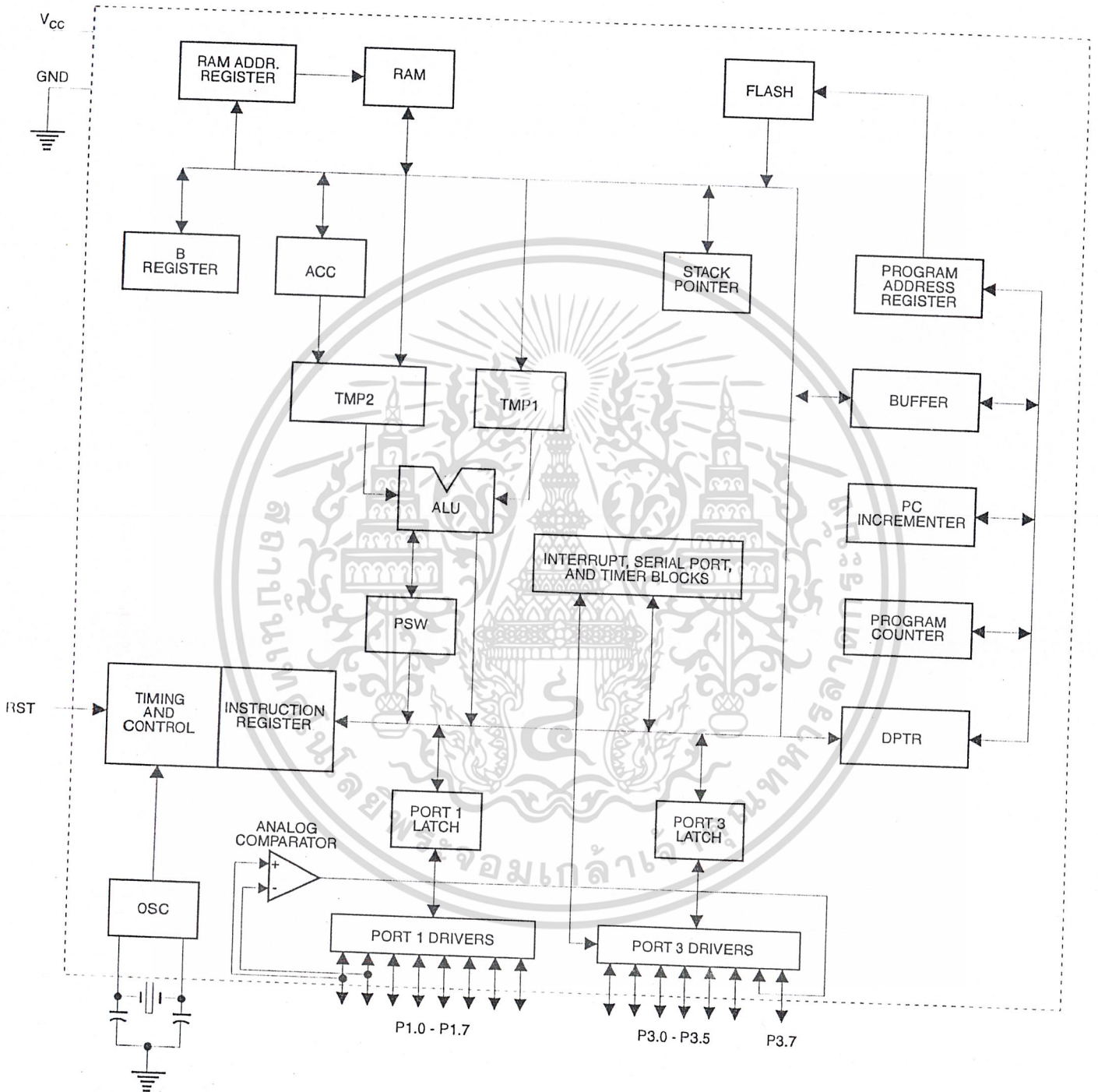
Pin Configuration

PDIP/SOIC

RST	1	20	VCC
(RXD) P3.0	2	19	P1.7
(TXD) P3.1	3	18	P1.6
XTAL2	4	17	P1.5
XTAL1	5	16	P1.4
(INT0) P3.2	6	15	P1.3
(INT1) P3.3	7	14	P1.2
(T0) P3.4	8	13	P1.1 (AIN1)
(T1) P3.5	9	12	P1.0 (AIN0)
GND	10	11	P3.7

**8-Bit
Microcontroller
with 2 Kbytes
Flash**

Block Diagram



Pin Description

V_{CC}

Supply voltage.

GND

Ground.

Port 1

Port 1 is an 8-bit bidirectional I/O port. Port pins P1.2 to P1.7 provide internal pullups. P1.0 and P1.1 require external pullups. P1.0 and P1.1 also serve as the positive input (AIN0) and the negative input (AIN1), respectively, of the on-chip precision analog comparator. The Port 1 output buffers can sink 20 mA and can drive LED displays directly. When 1s are written to Port 1 pins, they can be used as inputs. When pins P1.2 to P1.7 are used as inputs and are externally pulled low, they will source current (I_{IL}) because of the internal pullups.

Port 1 also receives code data during Flash programming and program verification.

Port 3

Port 3 pins P3.0 to P3.5, P3.7 are seven bidirectional I/O pins with internal pullups. P3.6 is hard-wired as an input to the output of the on-chip comparator and is not accessible as a general purpose I/O pin. The Port 3 output buffers can sink 20 mA. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C2051 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)

Port 3 also receives some control signals for Flash programming and programming verification.

RST

Reset input. All I/O pins are reset to 1s as soon as RST goes high. Holding the RST pin high for two machine cycles while the oscillator is running resets the device.

Each machine cycle takes 12 oscillator or clock cycles.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

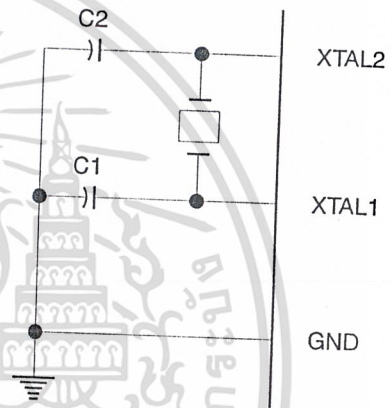
XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

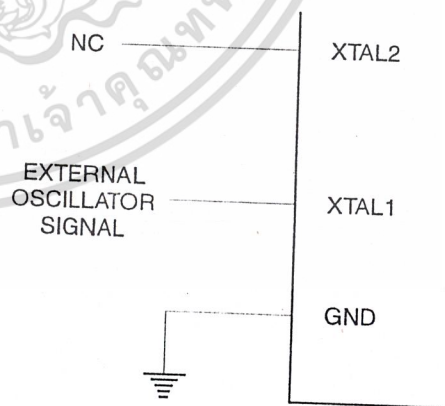
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 1. Oscillator Connections



Notes: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in the table below.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return

random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Table 1. AT89C2051 SFR Map and Reset Values

0F8H										0FFH
0F0H	B 00000000									0F7H
0E8H										0EFH
0E0H	ACC 00000000									0E7H
0D8H										0DFH
0D0H	PSW 00000000									0D7H
0C8H										0CFH
0C0H										0C7H
0B8H	IP XX000000									0BFH
0B0H	P3 11111111									0B7H
0A8H	IE 0XX00000									0AFH
0A0H										0A7H
98H	SCON 00000000	SBUF XXXXXXXX								9FH
90H	P1 11111111									97H
88H	TCON 00000000	TMOD 00000000	TLO 00000000	TL1 00000000	TH0 00000000	TH1 00000000				8FH
80H		SP 00001111	DPL 00000000	DPH 00000000					PCON 0XXX0000	87H

Restrictions on Certain Instructions

The AT89C2051 and is an economical and cost-effective member of Atmel's growing family of microcontrollers. It contains 2 Kbytes of flash program memory. It is fully compatible with the MCS-51 architecture, and can be programmed using the MCS-51 instruction set. However, there are a few considerations one must keep in mind when utilizing certain instructions to program this device.

All the instructions related to jumping or branching should be restricted such that the destination address falls within the physical program memory space of the device, which is 2K for the AT89C2051. This should be the responsibility of the software programmer. For example, LJMP 7E0H would be a valid instruction for the AT89C2051 (with 2K of memory), whereas LJMP 900H would not.

1. Branching instructions:

LCALL, LJMP, ACALL, AJMP, SJMP, JMP @A+DPTR

These unconditional branching instructions will execute correctly as long as the programmer keeps in mind that the destination branching address must fall within the physical boundaries of the program memory size (locations 00H to 7FFH for the 89C2051). Violating the physical space limits may cause unknown program behavior.

CJNE [...], DJNZ [...], JB, JNB, JC, JNC, JBC, JZ, JNZ
With these conditional branching instructions the same rule above applies. Again, violating the memory boundaries may cause erratic execution.

For applications involving interrupts the normal interrupt service routine address locations of the 80C51 family architecture have been preserved.

2. MOVX-related instructions, Data Memory:

The AT89C2051 contains 128 bytes of internal data memory. Thus, in the AT89C2051 the stack depth is limited to 128 bytes, the amount of available RAM. External DATA memory access is not supported in this device, nor is external PROGRAM memory execution. Therefore, no MOVX [...] instructions should be included in the program.

A typical 80C51 assembler will still assemble instructions, even if they are written in violation of the restrictions mentioned above. It is the responsibility of the controller user to know the physical features and limitations of the device being used and adjust the instructions used correspondingly.

Program Memory Lock Bits

On the chip are two lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

Lock Bit Protection Modes⁽¹⁾

Program Lock Bits	Lock Bits		Protection Type
	LB1	LB2	
1	U	U	No program lock features.
2	P	U	Further programming of the Flash is disabled.
3	P	P	Same as mode 2, also verify is disabled.

Note: 1. The Lock Bits can only be erased with the Chip Erase operation

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

P1.0 and P1.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before Vcc is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

P1.0 and P1.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

Programming The Flash

The AT89C2051 is shipped with the 2 Kbytes of on-chip PEROM code memory array in the erased state (i.e., contents = FFH) and ready to be programmed. The code memory array is programmed one byte at a time. *Once the array is programmed, to re-program any non-blank byte, the entire memory array needs to be erased electrically.*

Internal Address Counter: The AT89C2051 contains an internal PEROM address counter which is always reset to 000H on the rising edge of RST and is advanced by applying a positive going pulse to pin XTAL1.

Programming Algorithm: To program the AT89C2051, the following sequence is recommended.

1. Power-up sequence:
Apply power between Vcc and GND pins
Set RST and XTAL1 to GND
With all other pins floating, wait for greater than 10 milliseconds
 2. Set pin RST to 'H'
Set pin P3.2 to 'H'
 3. Apply the appropriate combination of 'H' or 'L' logic levels to pins P3.3, P3.4, P3.5, P3.7 to select one of the programming operations shown in the PEROM Programming Modes table.
- To Program and Verify the Array:
4. Apply data for Code byte at location 000H to P1.0 to P1.7.
 5. Raise RST to 12V to enable programming.
 6. Pulse P3.2 once to program a byte in the PEROM array or the lock bits. The byte-write cycle is self-timed and typically takes 1.2 ms.
 7. To verify the programmed data, lower RST from 12V to logic 'H' level and set pins P3.3 to P3.7 to the appropriate levels. Output data can be read at the port P1 pins.
 8. To program a byte at the next address location, pulse XTAL1 pin once to advance the internal address counter. Apply new data to the port P1 pins.
 9. Repeat steps 5 through 8, changing data and advancing the address counter for the entire 2 Kbytes array or until the end of the object file is reached.
 10. Power-off sequence:
set XTAL1 to 'L'
set RST to 'L'
Float all other I/O pins
Turn Vcc power off

Data Polling: The AT89C2051 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P1.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The Progress of byte programming can also be monitored by the RDY/BSY output signal. Pin P3.1 is pulled low after P3.2 goes High during programming to indicate BUSY. P3.1 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed code data can be read back via the data lines for verification:

1. Reset the internal address counter to 000H by bringing RST from 'L' to 'H'.
2. Apply the appropriate control signals for Read Code data and read the output data at the port P1 pins.
3. Pulse pin XTAL1 once to advance the internal address counter.
4. Read the next code data byte at the port P1 pins.
5. Repeat steps 3 and 4 until the entire array is read.

The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire PEROM array (2 Kbytes) and the two Lock Bits are erased electrically by using the proper combination of control signals and by holding P3.2 low for 10 ms. The code array is written with all "1"s in the Chip Erase operation and must be executed before any non-blank memory byte can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 001H, and 002H, except that P3.5 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(001H) = 21H indicates 89C2051

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode	RST	P3.2/ PROG	P3.3	P3.4	P3.5	P3.7
Write Code Data ^(1,3)	12V		L	H	H	H
Read Code Data ⁽¹⁾	H	H	L	L	H	H
Write Lock	Bit - 1	12V	H	H	H	H
	Bit - 2	12V	H	H	L	L
Chip Erase	12V	(2)	H	L	L	L
Read Signature Byte	H	H	L	L	L	L

Notes: 1. The internal PEROM address counter is reset to 000H on the rising edge of RST and is advanced by a positive pulse at XTAL1 pin.

2. Chip Erase requires a 10 ms $\overline{\text{PROG}}$ pulse.
3. P3.1 is pulled Low during programming to indicate RDY/BSY.

Figure 3. Programming the Flash Memory

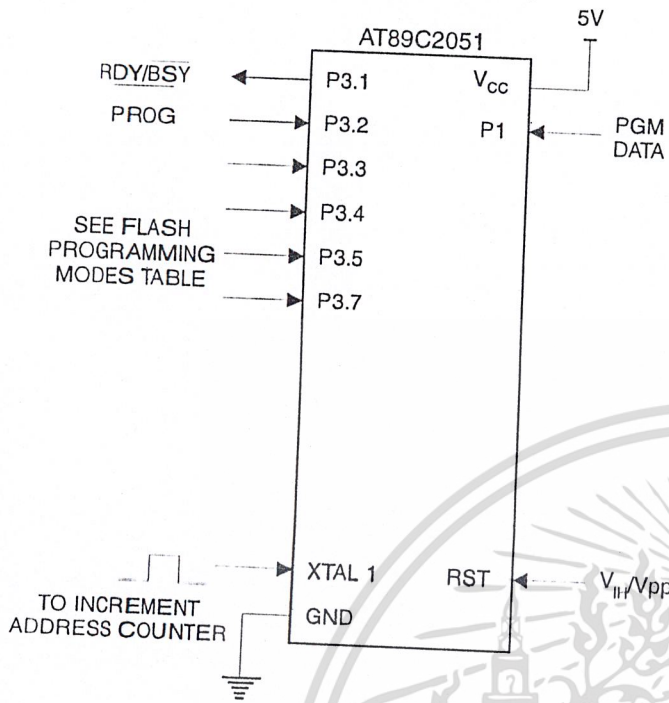
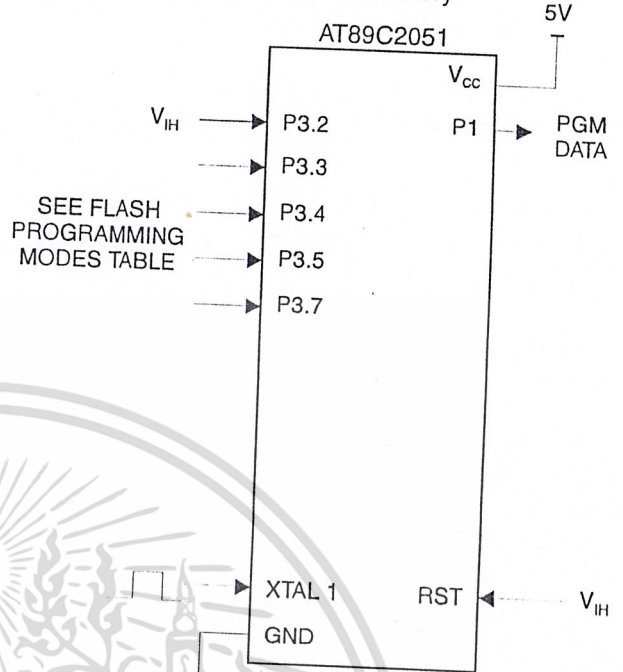


Figure 4. Verifying the Flash Memory



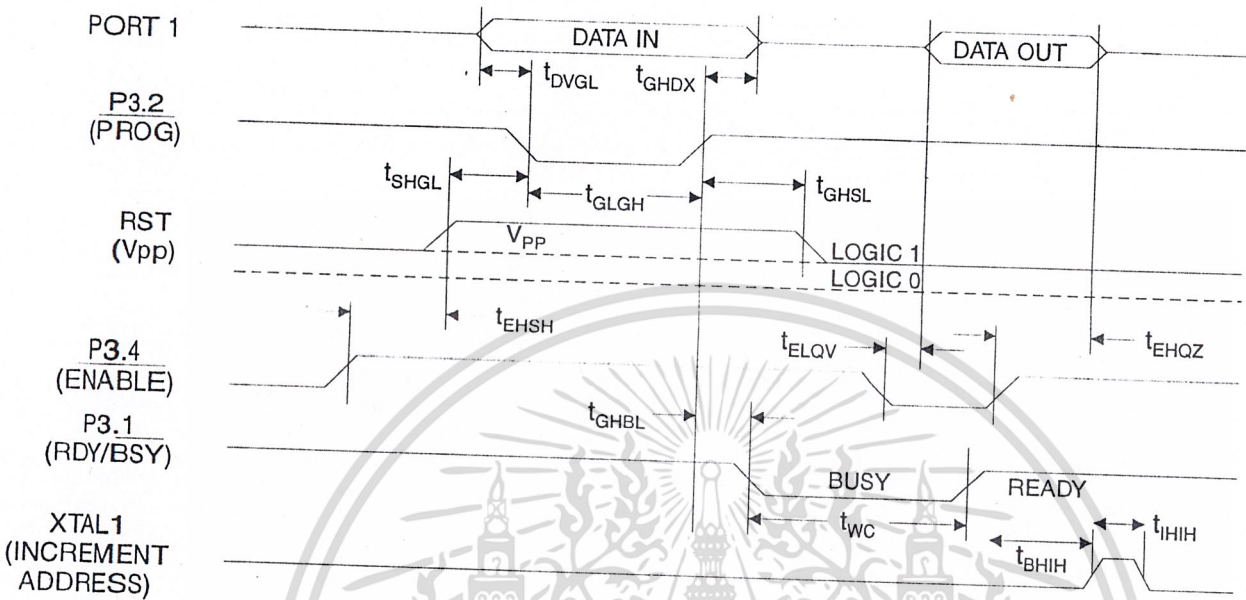
Flash Programming and Verification Characteristics

$T_A = 21^\circ\text{C}$ to 27°C , $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		250	μA
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	1.0		μs
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	1.0		μs
t_{EHSH}	P3.4 ($\overline{\text{ENABLE}}$) High to V_{PP}	1.0		μs
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t_{GHSL}	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	1	110	μs
t_{LELQV}	$\overline{\text{ENABLE}}$ Low to Data Valid		1.0	μs
t_{CHQZ}	Data Float After $\overline{\text{ENABLE}}$	0	1.0	μs
t_{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		50	ns
t_{WC}	Byte Write Cycle Time		2.0	ms
t_{BHIH}	$\text{RDY}/\overline{\text{BSY}}$ to Increment Clock Delay	1.0		μs
t_{IHIL}	Increment Clock High	200		ns

Note: 1. Only used in 12-volt programming mode.

Flash Programming and Verification Waveforms



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0 V to +7.0 V
Maximum Operating Voltage	6.6 V
DC Output Current.....	25.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.



D.C. Characteristics

$T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 2.7\text{ V}$ to 6.0 V (unless otherwise noted)

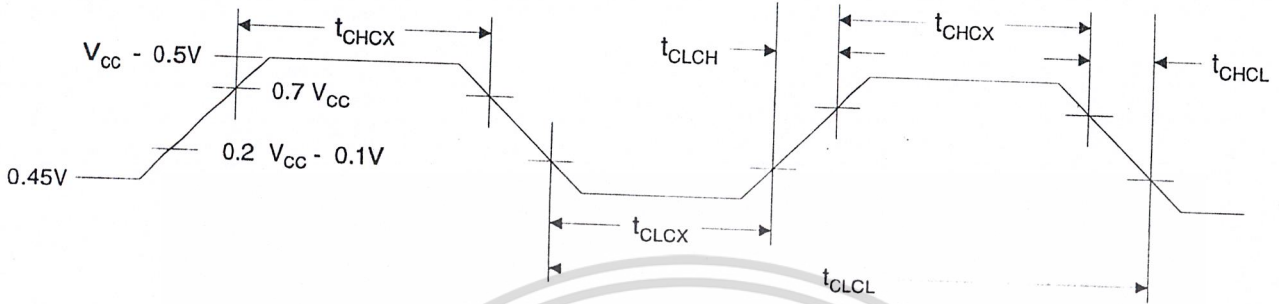
Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage		-0.5	$0.2 V_{CC} - 0.1$	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1, 3)	$I_{OL} = 20\text{ mA}$, $V_{CC} = 5\text{ V}$			
		$I_{OL} = 10\text{ mA}$, $V_{CC} = 2.7\text{ V}$		0.5	V
V_{OH}	Output High Voltage (Ports 1, 3)	$I_{OH} = -80\text{ }\mu\text{A}$, $V_{CC} = 5\text{ V} \pm 10\%$	2.4		V
		$I_{OH} = -30\text{ }\mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -12\text{ }\mu\text{A}$	$0.9 V_{CC}$		V
I_{IL}	Logical 0 Input Current (Ports 1, 2, 3)	$V_{IN} = 0.45\text{ V}$		-50	μA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1, 2, 3)	$V_{IN} = 2\text{ V}$		-750	μA
I_{LI}	Input Leakage Current (Port P1.0, P1.1)	$0 < V_{IN} < V_{CC}$		± 10	μA
V_{OS}	Comparator Input Offset Voltage	$V_{CC} = 5\text{ V}$		20	mV
V_{CM}	Comparator Input Common Mode Voltage		0	V_{CC}	V
RRST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz, $V_{CC} = 6\text{ V}/3\text{ V}$		15/5.5	mA
		Idle Mode, 12 MHz, $V_{CC} = 6\text{ V}/3\text{ V}$ $P1.0 \& P1.1 = 0\text{V}$ or V_{CC}		5/1	mA
	Power Down Mode ⁽²⁾	$V_{CC} = 6\text{ V}$ $P1.0 \& P1.1 = 0\text{V}$ or V_{CC}		100	μA
		$V_{CC} = 3\text{ V}$ $P1.0 \& P1.1 = 0\text{V}$ or V_{CC}		20	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 20 mA
 Maximum total I_{OL} for all output pins: 80 mA

2. Minimum V_{CC} for Power Down is 2 V.

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	$V_{CC} = 2.7 V \text{ to } 6.0 V$		$V_{CC} = 4.0 V \text{ to } 6.0 V$		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	12	0	24	MHz
t_{CLCL}	Clock Period	83.3		41.6		ns
t_{CHCX}	High Time	30		15		ns
t_{CLCX}	Low Time	30		15		ns
t_{CLCH}	Rise Time		20		20	ns
t_{CHCL}	Fall Time		20		20	ns

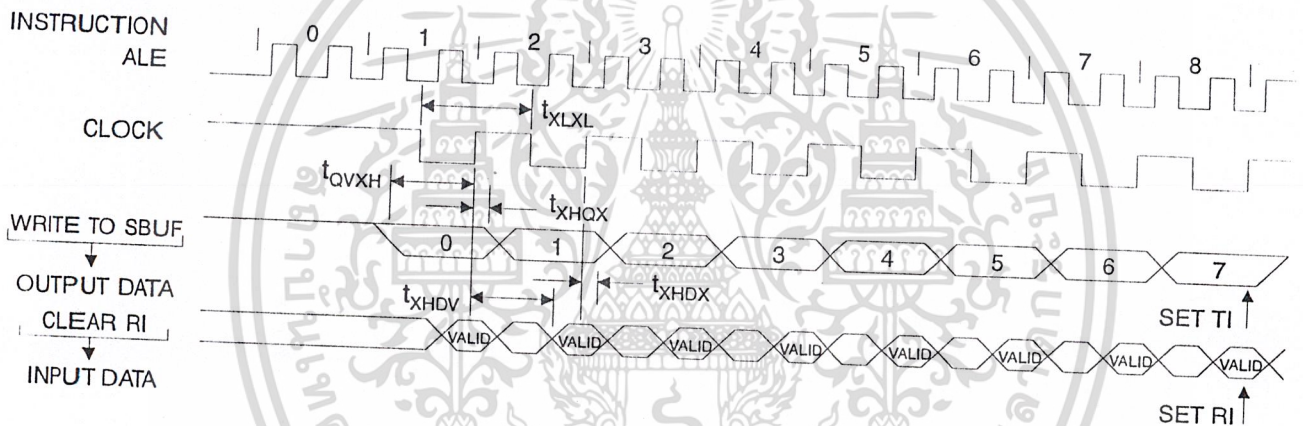


Serial Port Timing: Shift Register Mode Test Conditions

($V_{CC} = 5.0\text{ V} \pm 20\%$; Load Capacitance = 80 pF)

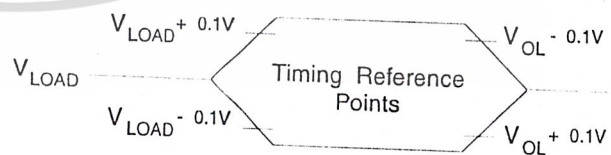
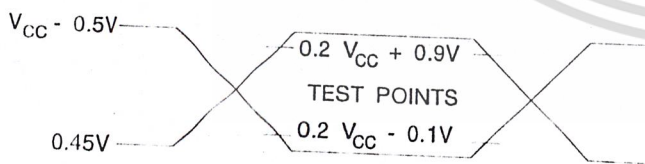
Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-33$		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms



AC Testing Input/Output Waveforms ⁽¹⁾

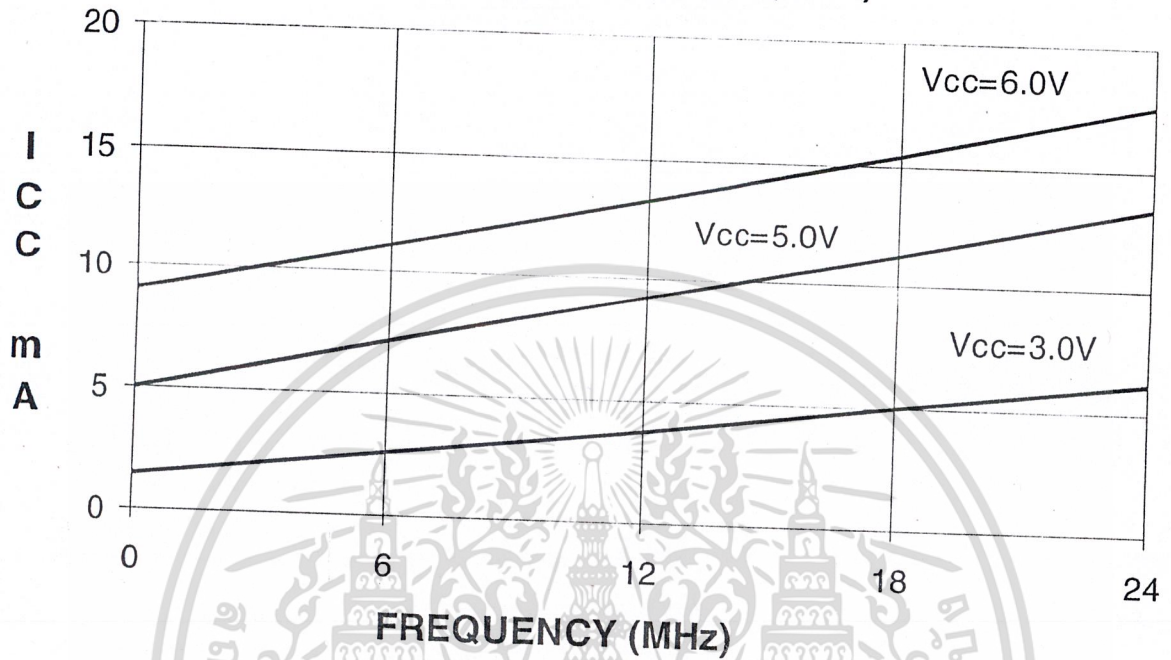
Float Waveforms ⁽¹⁾



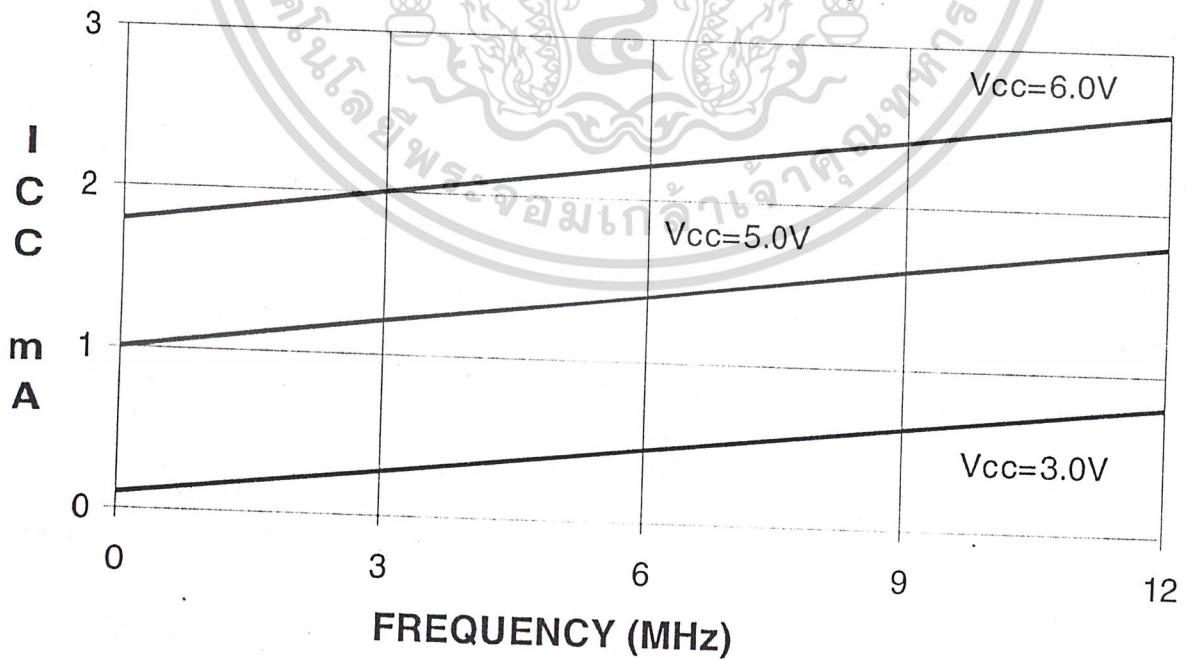
Note: 1. AC Inputs during testing are driven at $V_{CC} - 0.5\text{ V}$ for a logic 1 and 0.45 V for a logic 0. Timing measurements are made at $V_{IH\text{ min.}}$ for a logic 1 and $V_{IL\text{ max.}}$ for a logic 0.

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

AT89C2051
TYPICAL ICC - ACTIVE (85°C)

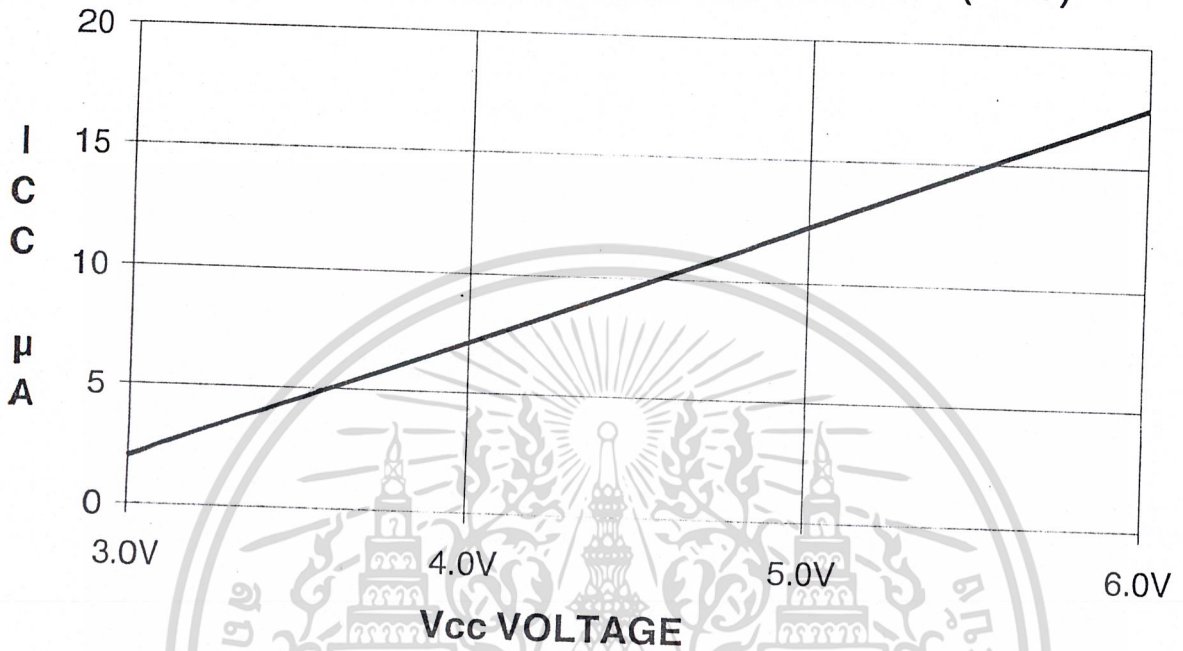


AT89C2051
TYPICAL ICC - IDLE (85°C)



AT89C2051

TYPICAL ICC vs. VOLTAGE- POWER DOWN (85°C)



- Note:
1. XTAL1 tied to GND for I_{CC} (power down).
 2. P.1.0 and P1.1 = V_{CC} or GND.
 3. Lock bits programmed.

Figure 2. Page Write

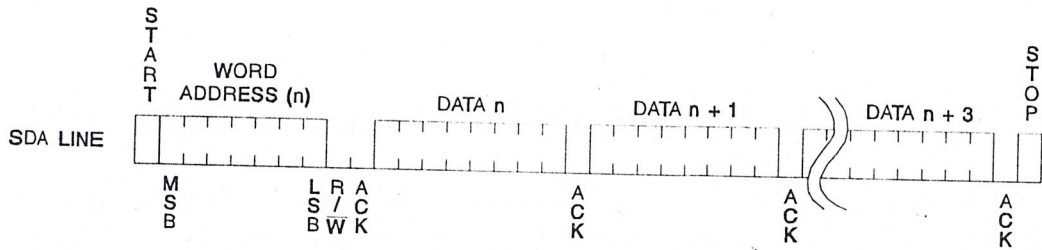


Figure 3. Byte Read

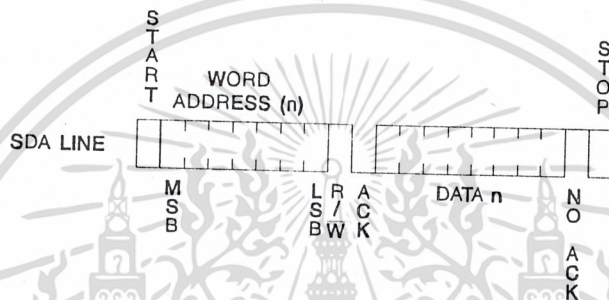
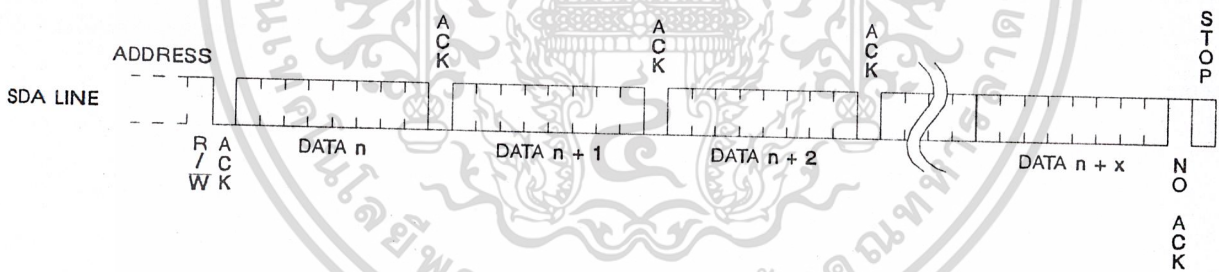


Figure 4. Sequential Read



Ordering Information

t_{WR} (max) (ms)	I_{CC} (max) (μ A)	I_{SB} (max) (μ A)	f_{MAX} (kHz)	Ordering Code	Package	Operation Range
10	3000	18	400	AT24C01-10PC AT24C01-10SC AT24C01-10MC AT24C01-10TC	8P3 8S1 8M 8T	Commercial (0°C to 70°C)
	3000	18	400	AT24C01-10PI AT24C01-10SI AT24C01-10MI AT24C01-10TI	8P3 8S1 8M 8T	Industrial (-40°C to 85°C)
10	1500	4	100	AT24C01-10PC-2.7 AT24C01-10SC-2.7 AT24C01-10MC-2.7 AT24C01-10TC-2.7	8P3 8S1 8M 8T	Commercial (0°C to 70°C)
	1500	4	100	AT24C01-10PI-2.7 AT24C01-10SI-2.7 AT24C01-10MI-2.7 AT24C01-10TI-2.7	8P3 8S1 8M 8T	Industrial (-40°C to 85°C)
10	1000	4	100	AT24C01-10PC-2.5 AT24C01-10SC-2.5 AT24C01-10MC-2.5 AT24C01-10TC-2.5	8P3 8S1 8M 8T	Commercial (0°C to 70°C)
	1000	4	100	AT24C01-10PI-2.5 AT24C01-10SI-2.5 AT24C01-10MI-2.5 AT24C01-10TI-2.5	8P3 8S1 8M 8T	Industrial (-40°C to 85°C)
10	800	3	100	AT24C01-10PC-1.8 AT24C01-10SC-1.8 AT24C01-10MC-1.8 AT24C01-10TC-1.8	8P3 8S1 8M 8T	Commercial (0°C to 70°C)
	800	3	100	AT24C01-10PI-1.8 AT24C01-10SI-1.8 AT24C01-10MI-1.8 AT24C01-10TI-1.8	8P3 8S1 8M 8T	Industrial (-40°C to 85°C)

Package Type

8M	8-Lead, 0.118" Wide, Miniature Small Outline Package (MSOP)
8P3	8-Lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)
8S1	8-Lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
8T	8-Lead, 0.170" Wide, Thin Shrink Small Outline Package (TSSOP)

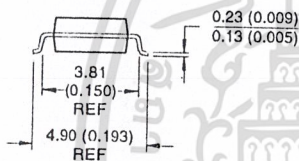
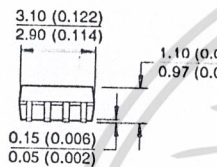
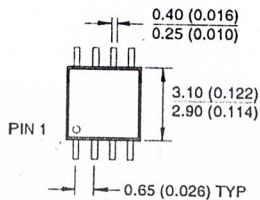
Options

Blank	Standard Operation (4.5V to 5.5V)
-2.7	Low-Voltage (2.7V to 5.5V)
-2.5	Low-Voltage (2.5V to 5.5V)
-1.8	Low-Voltage (1.8V to 5.5V)



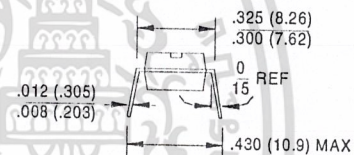
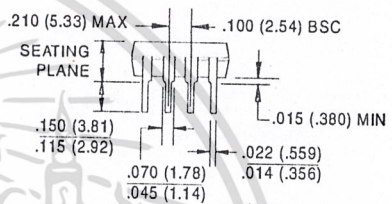
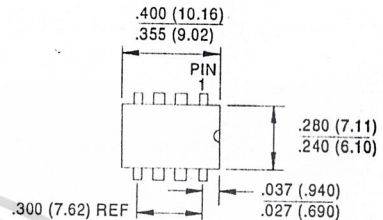
Packaging Information

8M, 8-Lead, 0.118" Wide, Miniature Small Outline Package (MSOP)



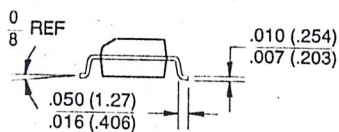
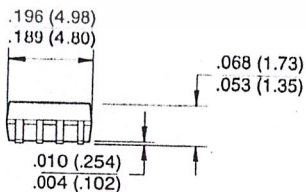
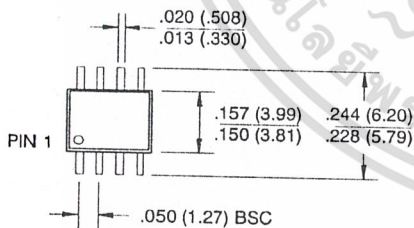
8P3, 8-Lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)

Dimensions in Inches and (Millimeters)
JEDEC STANDARD MS-001 BA



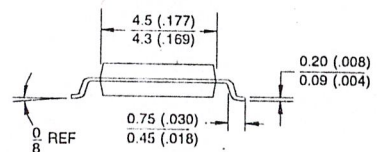
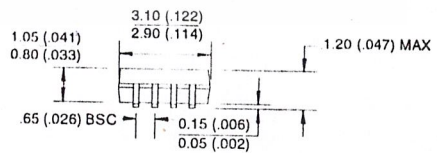
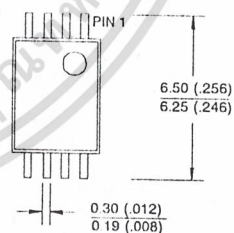
8S1, 8-Lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)

Dimensions in Inches and (Millimeters)



8T, 8-Lead 0.170" Wide, Thin Shrink Small Outline Package (TSSOP)

Dimensions in Millimeters and (Inches)*



*Controlling dimension: millimeters

Ordering Information

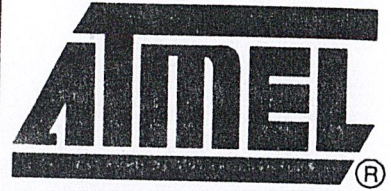
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	2.7 V to 6.0 V	AT89C2051-12PC AT89C2051-12SC	20P3 20S	Commercial (0°C to 70°C)
		AT89C2051-12PI AT89C2051-12SI	20P3 20S	Industrial (-40°C to 85°C)
24	4.0 V to 6.0 V	AT89C2051-24PC AT89C2051-24SC	20P3 20S	Commercial (0°C to 70°C)
		AT89C2051-24PI AT89C2051-24SI	20P3 20S	Industrial (-40°C to 85°C)



Package Type	
20P3	20 Lead, 0.300" Wide, Plastic Dual In-line Package (PDIP)
20S	20 Lead, 0.300" Wide, Plastic Gull Wing Small Outline (SOIC)

Features

- Low Voltage and Standard Voltage Operation
 - 5.0 ($V_{CC} = 4.5V$ to 5.5V)
 - 2.7 ($V_{CC} = 2.7V$ to 5.5V)
 - 2.5 ($V_{CC} = 2.5V$ to 5.5V)
 - 1.8 ($V_{CC} = 1.8V$ to 5.5V)
- Internally Organized 128 x 8
- 2-Wire Serial Interface
- Bidirectional Data Transfer Protocol
- 100 kHz (1.8V, 2.5V, 2.7V) and 400 kHz (5V) Compatibility
- 4-Byte Page Write Mode
- Self-Timed Write Cycle (10 ms max)
- High Reliability
 - Endurance: 1 Million Write Cycles
 - Data Retention: 100 Years
 - ESD Protection: >3000V
- Automotive Grade and Extended Temperature Devices Available
- 8-Pin PDIP, 8-Pin MSOP, 8-Pin TSSOP and 8-Pin JEDEC SOIC Packages



2-Wire Serial EEPROM

1K (128 x 8)

AT24C01

Description

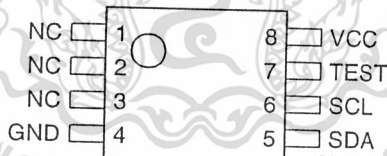
The AT24C01 provides 1024 bits of serial electrically erasable and programmable read only memory (EEPROM) organized as 128 words of 8 bits each. The device is optimized for use in many industrial and commercial applications where low power and low voltage operation are essential. The AT24C01 is available in space saving 8-pin PDIP, 8-pin MSOP, 8-pin TSSOP, and 8-pin JEDEC SOIC packages and is accessed via a 2-wire serial interface. In addition, the entire family is available in 5.0V (4.5V to 5.5V), 2.7V (2.7V to 5.5V), 2.5V (2.5V to 5.5V) and 1.8V (1.8V to 5.5V) versions.

Pin Configurations

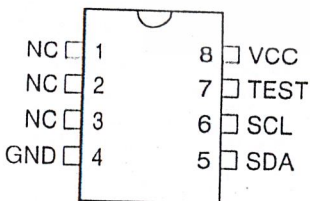
Pin Name	Function
NC	No Connect
SDA	Serial Data
SCL	Serial Clock Input
Test	Test Input (GND or V_{CC})

8-Pin MSOP

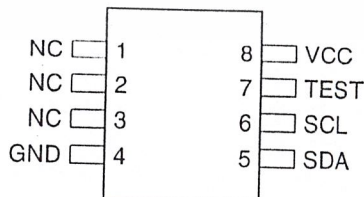
8-Pin TSSOP



8-Pin PDIP



8-Pin SOIC



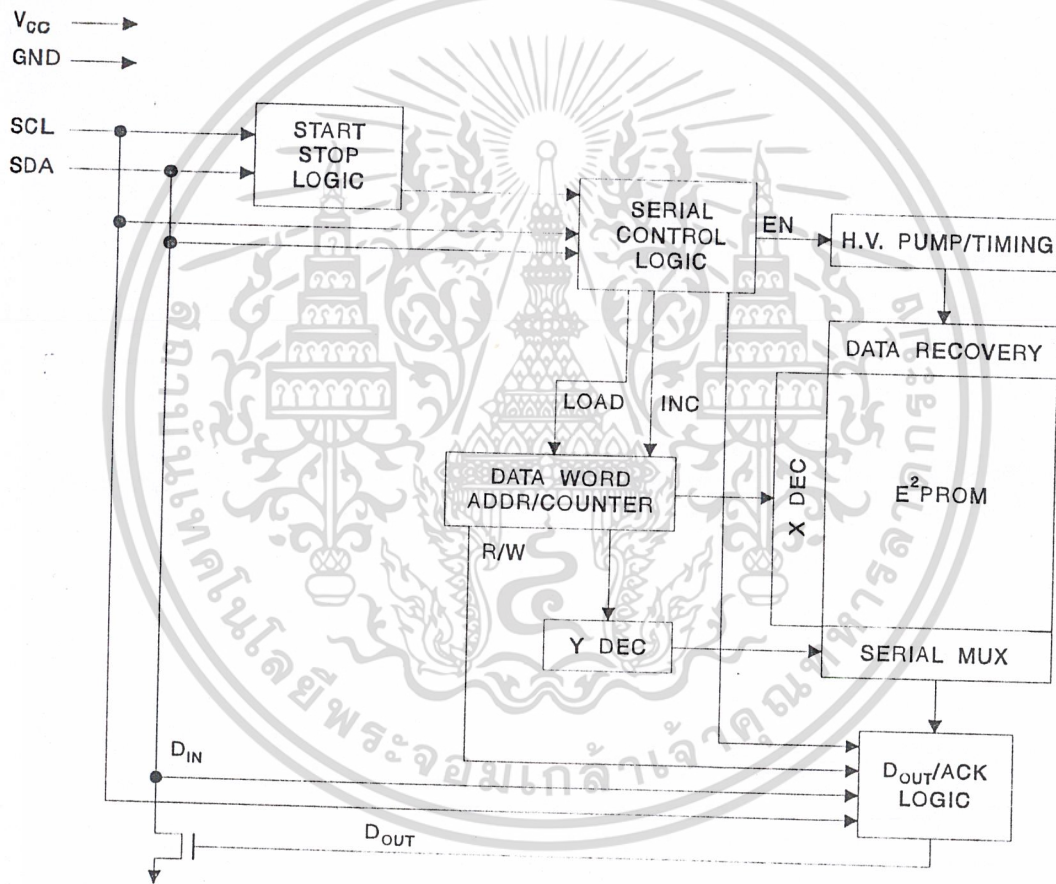


Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage.....	6.25V
DC Output Current.....	5.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Block Diagram



Pin Description

SERIAL CLOCK (SCL): The SCL input is used to positive edge clock data into each EEPROM device and negative edge clock data out of each device.

SERIAL DATA (SDA): The SDA pin is bidirectional for serial data transfer. This pin is open-drain driven and may be wire-ORed with any number of other open-drain or open collector devices.

Memory Organization

AT24C01, 1K SERIAL EEPROM: Internally organized with 128 pages of 1 byte each. The 1K requires a 7-bit data word address for random word addressing.

Pin Capacitance

Applicable over recommended operating range from $T_A = 25^\circ\text{C}$, $f = 1.0\text{ MHz}$, $V_{CC} = +1.8\text{V}$.

Symbol	Test Condition	Max	Units	Condition
$C_{I/O}$	Input/Output Capacitance (SDA)	8	pF	$V_{I/O} = 0\text{V}$
C_{IN}	Input Capacitance (A0, A1, A2, SCL)	6	pF	$V_{IN} = 0\text{V}$

DC Characteristics

Applicable over recommended operating range from: $T_{AI} = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{CC} = +1.8\text{V}$ to $+5.5\text{V}$, $T_{AC} = 0^\circ\text{C}$ to $+70^\circ\text{C}$, $V_{CC} = +1.8\text{V}$ to $+5.5\text{V}$ (unless otherwise noted).

Symbol	Parameter	Test Condition	Min	Typ	Max	Units
V_{CC1}	Supply Voltage		1.8		5.5	V
V_{CC2}	Supply Voltage		2.5		5.5	V
V_{CC3}	Supply Voltage		2.7		5.5	V
V_{CC4}	Supply Voltage		4.5		5.5	V
I_{CC}	Supply Current $V_{CC} = 5.0\text{V}$	READ at 100 KHz		0.4	1.0	mA
I_{CC}	Supply Current $V_{CC} = 5.0\text{V}$	WRITE at 100 KHz		2.0	3.0	mA
I_{SB1}	Standby Current $V_{CC} = 1.8\text{V}$	$V_{IN} = V_{CC}$ or V_{SS}		0.6	3.0	μA
I_{SB2}	Standby Current $V_{CC} = 2.5\text{V}$	$V_{IN} = V_{CC}$ or V_{SS}		1.4	4.0	μA
I_{SB3}	Standby Current $V_{CC} = 2.7\text{V}$	$V_{IN} = V_{CC}$ or V_{SS}		1.6	4.0	μA
I_{SB4}	Standby Current $V_{CC} = 5.0\text{V}$	$V_{IN} = V_{CC}$ or V_{SS}		8.0	18.0	μA
I_{LI}	Input Leakage Current	$V_{IN} = V_{CC}$ or V_{SS}		0.10	3.0	μA
I_{LO}	Output Leakage Current	$V_{OUT} = V_{CC}$ or V_{SS}		0.05	3.0	μA
V_{IL}	Input Low Level ⁽¹⁾		-0.6		$V_{CC} \times 0.3$	V
V_{IH}	Input High Level ⁽¹⁾		$V_{CC} \times 0.7$		$V_{CC} + 0.5$	V
V_{OL2}	Output Low Level $V_{CC} = 3.0\text{V}$	$I_{OL} = 2.1\text{ mA}$			0.4	V
V_{OL1}	Output Low Level $V_{CC} = 1.8\text{V}$	$I_{OL} = 0.15\text{ mA}$			0.2	V

Note: 1. V_{IL} min and V_{IH} max are reference only and are not tested.



AC Characteristics

Applicable over recommended operating range from $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{CC} = +1.8\text{V}$ to $+5.5\text{V}$, $CL = 1$ TTL Gate and 100 pF (unless otherwise noted).

Symbol	Parameter	2.7-, 2.5-, 1.8-volt		5.0-volt		Units
		Min	Max	Min	Max	
f_{SCL}	Clock Frequency, SCL		100		400	KHz
t_{LOW}	Clock Pulse Width Low	4.7		1.2		μs
t_{HIGH}	Clock Pulse Width High	4.0		0.6		μs
t_I	Noise Suppression Time ⁽¹⁾		100		50	ns
t_{AA}	Clock Low to Data Out Valid	0.1	4.5	0.1	0.9	μs
t_{BUF}	Time the bus must be free before a new transmission can start ⁽¹⁾	4.7		1.2		μs
$t_{HD,STA}$	Start Hold Time	4.0		0.6		μs
$t_{SU,STA}$	Start Set-up Time	4.7		0.6		μs
$t_{HD,DAT}$	Data In Hold Time	0		0		μs
$t_{SU,DAT}$	Data In Set-up Time	200		100		ns
t_R	Inputs Rise Time ⁽¹⁾		1.0		0.3	μs
t_F	Inputs Fall Time ⁽¹⁾		300		300	ns
$t_{SU,STO}$	Stop Set-up Time	4.7		0.6		μs
t_{DH}	Data Out Hold Time	100		50		ns
t_{WR}	Write Cycle Time		10		10	ms
Endurance ⁽¹⁾	5.0V, 25°C , Page Mode	1M		1M		Write Cycles

Note: 1. This parameter is characterized and is not 100% tested.

Device Operation

CLOCK and DATA TRANSITIONS: The SDA pin is normally pulled high with an external device. Data on the SDA pin may change only during SCL low time periods (refer to Data Validity timing diagram). Data changes during SCL high periods will indicate a start or stop condition as defined below.

START CONDITION: A high-to-low transition of SDA with SCL high is a start condition which must precede any other command (refer to Start and Stop Definition timing diagram).

STOP CONDITION: A low-to-high transition of SDA with SCL high is a stop condition which terminates all communications. After a read sequence, the stop command will place the EEPROM in a standby power mode (refer to Start and Stop Definition timing diagram).

ACKNOWLEDGE: All addresses and data words are serially transmitted to and from the EEPROM in 8-bit words. Any device on the system bus receiving data (when com-

municating with the EEPROM) must pull the SDA bus low to acknowledge that it has successfully received each word. This must happen during the ninth clock cycle after each word received and after all other system devices have freed the SDA bus. The EEPROM will likewise acknowledge by pulling SDA low after receiving each address or data word (refer to Acknowledge Response from Receiver timing diagram).

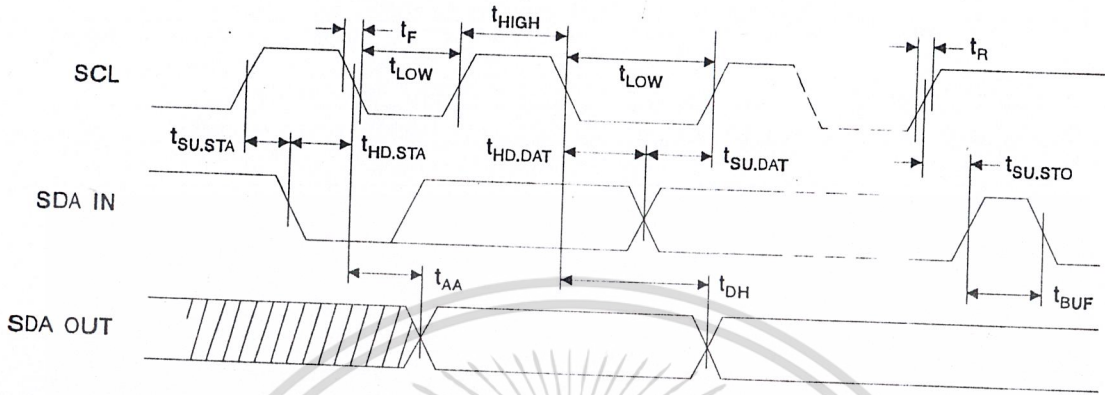
STANDBY MODE: The AT24C01 features a low power standby mode which is enabled: (a) upon power-up and (b) after the receipt of the STOP bit and the completion of any internal operations.

MEMORY RESET: After an interruption in protocol, power loss or system reset, any 2-wire part can be reset by following these steps:

(a) Clock up to 9 cycles, (b) look for SDA high in each cycle while SCL is high and then (c) create a start condition as SDA is high.

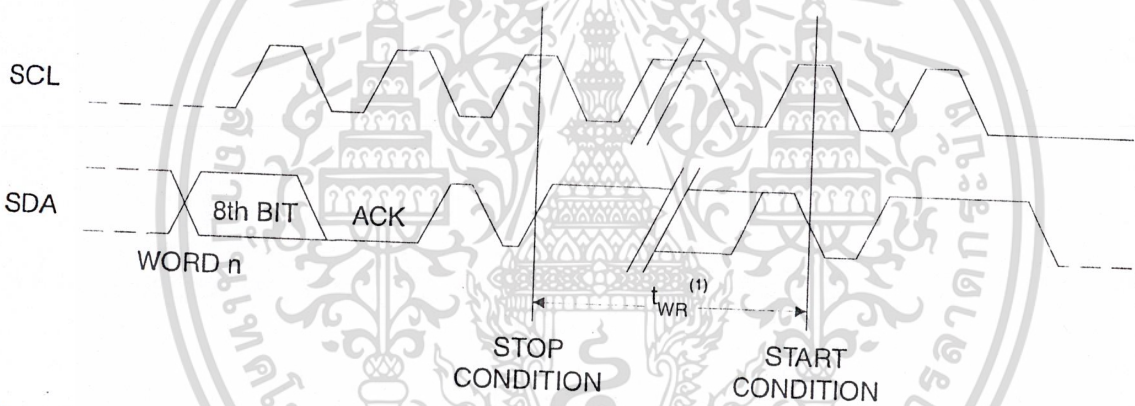
Bus Timing

SCL: Serial Clock, SDA: Serial Data I/O



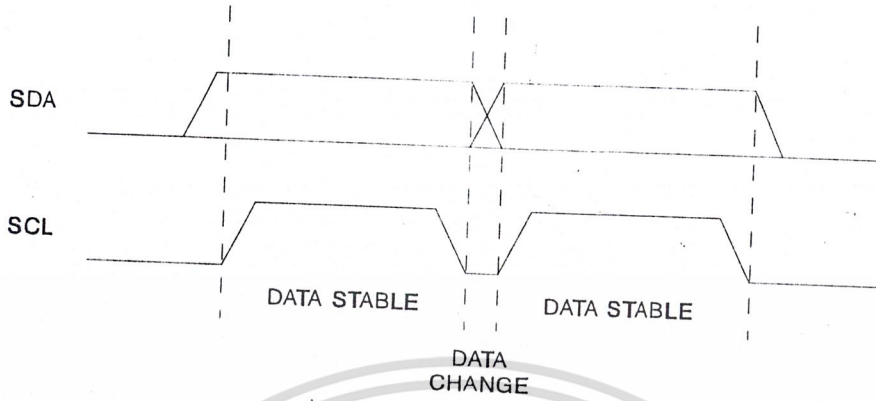
Write Cycle Timing

SCL: Serial Clock, SDA: Serial Data I/O

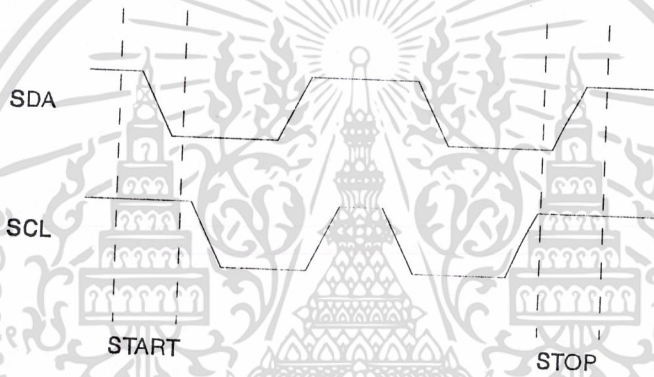


Note: 1. The write cycle time $t_{WR}^{(1)}$ is the time from a valid stop condition of a write sequence to the end of the internal clear/write cycle.

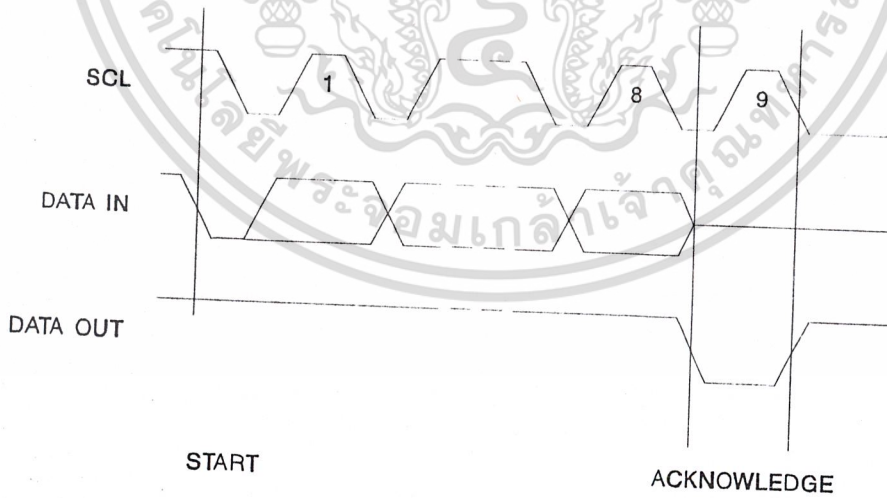
Data Validity



Start and Stop Definition



Output Acknowledge



Write Operations

BYTE WRITE: Following a start condition, a write operation requires a 7-bit data word address and a low write bit. Upon receipt of this address, the EEPROM will again respond with a zero and then clock in the first 8-bit data word. Following receipt of the 8-bit data word, the EEPROM will output a zero and the addressing device, such as a microcontroller, must terminate the write sequence with a stop condition. At this time the EEPROM enters an internally-timed write cycle to the nonvolatile memory. All inputs are disabled during this write cycle, t_{WR} , and the EEPROM will not respond until the write is complete (refer to Figure 1).

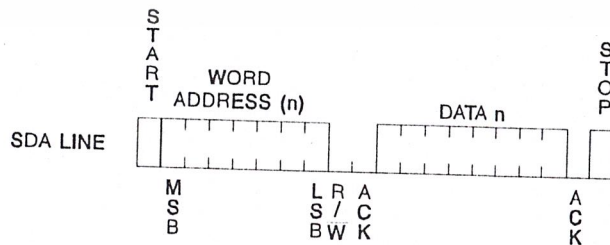
PAGE WRITE: The AT24C01 is capable of a 4-byte page write.

A page write is initiated the same as a byte write but the microcontroller does not send a stop condition after the first data word is clocked in. Instead, after the EEPROM acknowledges receipt of the first data word, the microcontroller can transmit up to three more data words. The EEPROM will respond with a zero after each data word received. The microcontroller must terminate the page write sequence with a stop condition (refer to Figure 2).

The data word address lower 2 bits are internally incremented following the receipt of each data word. The higher five data word address bits are not incremented, retaining the memory page row location. When the word address, internally generated, reaches the page boundary, the following byte is placed at the beginning of the same page. If more than four data words are transmitted to the EEPROM, the data word address will "roll over" and previous data will be overwritten.

ACKNOWLEDGE POLLING: Once the internally-timed write cycle has started and the EEPROM inputs are disabled, acknowledge polling can be initiated. This involves sending a start condition followed by the device address word. The read/write bit is representative of the operation desired. Only if the internal write cycle has completed will the EEPROM respond with a zero allowing the read or write sequence to continue.

Figure 1. Byte Write



Read Operations

Read operations are initiated the same way as write operations with the exception that the read/write select bit in the device address word is set to one. There are two read operations: byte read and sequential read.

BYTE READ: A byte read is initiated with a start condition followed by a 7-bit data word address and a high read bit. The AT24C01 will respond with an acknowledge and then serially output 8 data bits. The microcontroller does not respond with a zero but does generate a following stop condition (refer to Figure 3).

SEQUENTIAL READ: Sequential reads are initiated the same as a byte read. After the microcontroller receives an 8-bit data word, it responds with an acknowledge. As long as the EEPROM receives an acknowledge, it will continue to increment the data word address and serially clock out sequential data words. When the memory address limit is reached, the data word address will "roll over" and the sequential read will continue. The sequential read operation is terminated when the microcontroller does not respond with an input zero but does generate a following stop condition (refer to Figure 4).