

ดีซี – เอซี อินเวอร์เตอร์ 500 วีเอ

DC – AC INVERTER 500 VA



โดย  
นายแก้ว พงศ์อายุกุล  
นายสมบัติ พูลเมือง

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

สาขาเทคโนโลยีโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

เลขหมู่.....

เลขทะเบียน...34008

วัน, เดือน, ปี 27 ก.ย. 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาโท

ดีซี-เอซี อินเวอร์เตอร์  
DC-AC INVERTER

โดย

นายแก้ว พงศ์อายุกุล  
นายสมบัติ พูลเมือง

สาขาวิชา

เทคนิคอุตสาหกรรม

อาจารย์ที่ปรึกษา

ผศ. วิชัย สุรพัฒน์ คณะวิศวกรรมศาสตร์ สจล.  
อาจารย์ประสิทธิ์ จันทร์มนตรี วทอ. สจพ.

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังอนุมัติให้  
รับปริญญาโท ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต  
คณะกรรมการสอบปริญญาโท

.....อาจารย์ที่ปรึกษา

( )

.....กรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

**หัวข้อปริญญานิพนธ์**

ดีซี-เอซี อินเวอร์เตอร์  
DC-AC INVERTER

**โดย**

นายแก้ว พงศ์อายุgul  
นายสมบัติ พูลเมือง

**ภาควิชา**

เทคนิคอุตสาหกรรม

**อาจารย์ที่ปรึกษา**

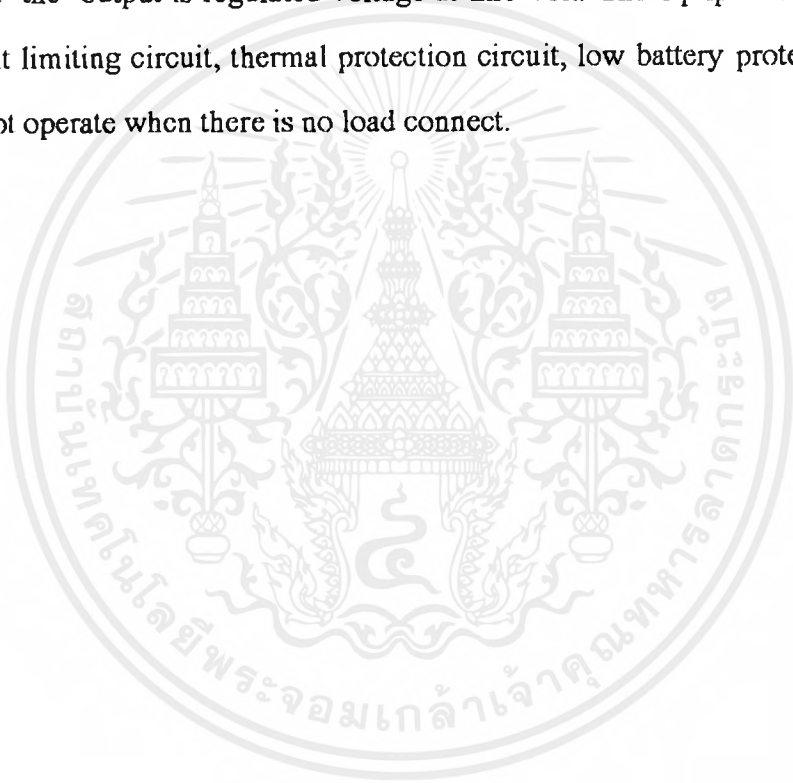
ผศ. วิรัช สุรพัฒน์ คณะวิศวกรรมศาสตร์ สจล.  
อาจารย์ประสิทธิ์ จันทร์มนตรี วทอ. สจพ.

**บทคัดย่อ**

ปริญญานิพนธ์ฉบับนี้ได้ศึกษาค้นคว้าและทำการทดลองเกี่ยวกับเครื่องมือสำหรับแปลงไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับหรืออินเวอร์เตอร์ด้วยการใช้หม้อแปลงเป็นตัวส่งถ่ายสัญญาณจากวงจรออสซิลเลเตอร์ อินเวอร์เตอร์นี้จะให้แรงดันเอาต์พุต 220 V ความถี่ 50 Hz. และใช้กับโหลดสูงสุด 500 VA. ใช้คริสตัลเป็นตัวกำเนิดความถี่ออสซิลเลเตอร์ ที่เอาต์พุตจะมีการควบคุมให้ได้แรงดัน 220 V. มีวงจรจำกัดกระแส วงจรป้องกันอุณหภูมิเกิน วงจรตรวจแรงดันเบตเตอร์ และเครื่องจะไม่ทำงานเมื่อไม่มีโหลด

## ABSTRACT

This project report is studies and research in equipment for inverted D.C. power supply to A.C. power supply. For being the electric supply to electric devices. By using the transformer transfers the signal form the oscillator circuit to the transistor power for amplifier the signal. Capable of supplying 220 volts at 50 Hz. from 12 volt D.C. source to A.C. Maximum load is 500 VA. Oscillator is control by Crystal and the output is regulated voltage at 220 volt. The equipment is including with current limiting circuit, thermal protection circuit, low battery protection circuit and does not operate when there is no load connect.



## กิตติกรรมประกาศ

การทำปฏิญานพันธสำเร็จลุล่วงได้ดี โดยได้คำแนะนำตลอดจนความช่วยเหลืออย่างดียิ่งจากท่านอาจารย์ ผศ. วิชัย สุรพัฒน์ และท่านอาจารย์ประสิทธิ์ จันทรมนตรี ซึ่งเป็นอาจารย์ที่ปรึกษา รวมทั้งคณาจารย์ของภาควิชาเทคนิคอุตสาหกรรมทุกท่าน และแผนกช่างไฟฟ้าพระจอมเกล้าพระนครเหนือที่ได้ให้ความช่วยเหลือในการให้อุปกรณ์และเครื่องมือ เพื่อทดลองจนสำเร็จ

นอกจากนี้ผู้จัดทำขอขอบคุณบิดา มารดาที่ให้การสนับสนุนในการศึกษาเป็นอย่างดี สุดท้ายนี้ผู้จัดทำขอขอบพระคุณทุกท่านไว้ ณ. ที่นี้

นายแก้ว พงศ์อาชูกุล  
นายสมบัติ พูลเมือง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
<b>บทที่ 1 บทนำ</b>	
1.1 วัตถุประสงค์ของการทำปริญญานิพนธ์	1
1.2 ขอบเขตของการทำปริญญานิพนธ์	1
<b>บทที่ 2 ทฤษฎีส่วนประกอบของวงจร</b>	
2.1 หลักการของอินเวอร์เตอร์	2
2.2 OP-AMP	19
2.3 ออสซิลเลเตอร์	26
<b>บทที่ 3 การออกแบบและการทำงานของวงจร</b>	
3.1 บล็อกไดอะแกรม	53
3.2 การออกแบบการทำงานของวงจร	53
3.2.1 วงจรกำเนิดความถี่	55
3.2.2 วงจรควบคุมการสวิตช์	55
3.2.3 วงจรจำกัดอุณหภูมิ	58
3.2.4 วงจรรักษาแรงดัน	58
3.2.5 วงจรตรวจแรงดันแบตเตอรี่	59
<b>บทที่ 4 ผลการทดลอง</b>	
4.1 วัตถุประสงค์การทดลอง	60
4.2 เครื่องมือและอุปกรณ์	60
4.3 ลำดับขั้นการทดลอง	60
4.4 ผลการทดลอง	61
4.5 สรุปและวิจารณ์	62

**บรรณานุกรม**

**ภาคผนวก**

# บทที่ 1

## บทนำ

โครงการนี้ออกแบบขึ้นมาเพื่อสนองความต้องการจากการขาดแคลนพลังงานไฟฟ้าจากการไฟฟ้าฯ เนื่องจากว่าไฟสลับ 220V ของการไฟฟ้าไม่สามารถสนองความต้องการได้ในทุกสถานที่ เช่น ในรถยนต์หรือตามชนบทห่างไกลแต่มีพลังงานสะสมอยู่ในแบตเตอรี่ 12V ซึ่งเป็นแรงดันไฟตรง

เครื่องใช้ไฟฟ้าส่วนใหญ่ถูกออกแบบมาให้ใช้กับแรงดันไฟสลับ 220V แต่ก็ยังมีความต้องการบางอย่างที่จะใช้เครื่องใช้ไฟฟ้า 220V นี้ในรถยนต์ รถบัส รถทัวร์บ้าง เช่น ที่วีลชี วีดีโอ หลอดไฟ หรือจะเป็นในบ้านตามชนบท หรือจะเป็นในสถานที่ที่ไม่สามารถลากสายไฟฟ้าบ้านเข้าไปได้ลำบากมาก ๆ เป็นต้น

ด้วยเหตุนี้ความจำเป็นในการใช้ “อินเวอร์เตอร์” จึงมีอยู่มาก แต่ก็เป็นที่สงสัยกันว่าเราสามารถสร้าง “อินเวอร์เตอร์” ได้เองจากอุปกรณ์อิเล็กทรอนิกส์ และเมื่อมีความคิดที่จะสร้างโครงการนี้ขึ้นมา ก็ต้องทำให้พิเศษกว่าที่มีจำหน่ายอยู่ทั่วไป อย่างแรกคือ... มีวงจรป้องกันตัวเองจากอุณหภูมิสูงเกินไป เครื่องจะหยุดทำงานชั่วคราวเพื่อให้อุณหภูมิลดลงก่อนจึงทำงานใหม่ อย่างที่สอง... มีวงจรปรับแรงดัน 220V ทางเอาต์พุตให้คงที่กับโหลดทุกขนาด อย่างที่สาม... มีวงจรจำกัดกระแสไม่ให้เกินกว่าค่าที่ตั้งไว้ เพื่อความปลอดภัยของอุปกรณ์ อย่างที่สี่... มีวงจรตรวจแรงดันแบตเตอรี่ อย่างที่ห้า... เครื่องจะไม่ทำงานขณะที่ไม่มีโหลด และอย่างสุดท้าย... ควบคุมความถี่ 50Hz ทางเอาต์พุตให้คงที่สม่ำเสมอด้วยคริสตอล

### 1.1 วัตถุประสงค์

- เพื่อศึกษาการทำงานของวงจรอินเวอร์เตอร์
- เพื่อออกแบบและปรับปรุงวงจรอินเวอร์เตอร์ให้มีประสิทธิภาพมากกว่าเดิม
- เพื่อศึกษาข้อดี ข้อเสียของวงจรแบบต่าง ๆ ที่ใช้ทำวงจรอินเวอร์เตอร์

### 1.2 ขอบเขตการทำงาน

สร้างเครื่องอินเวอร์เตอร์ที่มีแรงดัน 220V ความถี่ 50 Hz สามารถจ่ายโหลดได้อย่างน้อยที่ 500 VA และมีวงจรป้องกันความปลอดภัย เช่น วงจรจำกัดกระแส วงจรตรวจจับอุณหภูมิ วงจรตรวจแรงดันแบตเตอรี่ วงจรรักษาระดับแรงดัน เป็นต้น

## บทที่ 2

### ทฤษฎีส่วนประกอบของวงจร

#### 2.1 หลักการของอินเวอร์เตอร์

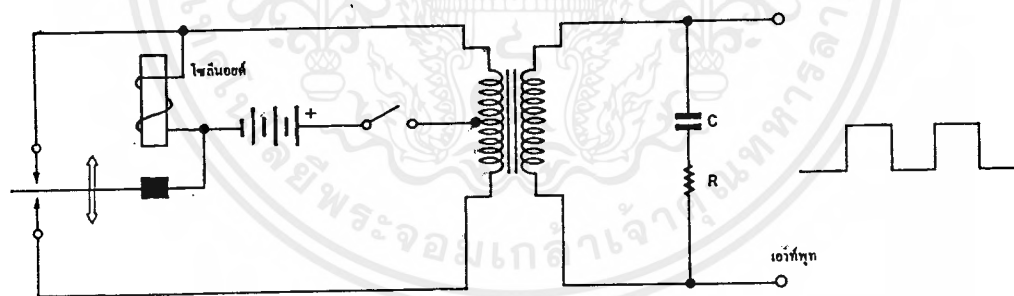
##### 2.1.1 หลักเบื้องต้นของอินเวอร์เตอร์

การที่จะเปลี่ยนแหล่งจ่ายไฟคิซี ให้เป็นแอสซิงโครนัสเรกิวเลเตอร์ และวิธีการได้หลายแบบหลายวิธี ซึ่งพอสรุปได้ดังนี้

##### การใช้หลักทางกล (mechanical)

การใช้หลักการทางกลนั้นเป็นหลักการในยุคแรกๆ ซึ่งในปัจจุบันหลักการวิธีเหล่านี้บางวิธีเกือบจะไม่ได้นำมาใช้แล้ว แต่ในที่นี้จะได้กล่าวถึงวิธีการต่างๆ ไว้พอเป็นสังเขป

ไวเบเรเตอร์อินเวอร์เตอร์ (vibrator inverter) เป็นหลักการทางกล ที่ไม่ต้องใช้อุปกรณ์อิเล็กทรอนิกส์กำลังเลย การทำงานจะอาศัยโซลินอยด์คิงแกนอาร์เมเจอร์ให้สวิทช์สับไปมา เพื่อจ่ายกระแสไฟฟ้ากับขดหม้อแปลง

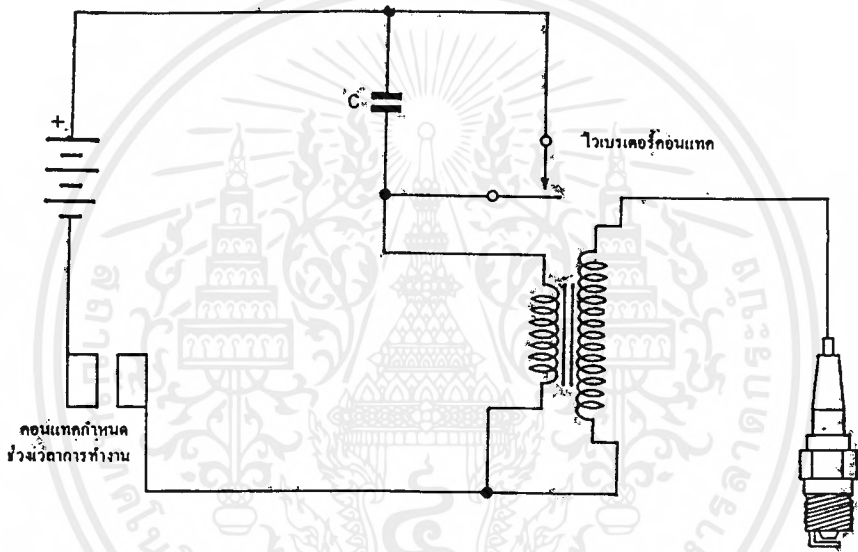


รูปที่ 2.1 วงจรแสดงหลักการทำงานของไวเบเรเตอร์อินเวอร์เตอร์

หลักการอาศัยการขยับและขยายตัวของสนามแม่เหล็กในโซลินอยด์ ทั้งนี้เพราะจะมีกระแสไหลในโซลินอยด์ทางด้านไฟตรง แต่เมื่อโซลินอยด์ดูดคอนแทกให้ปิดวงจร ก็จะเกิดการเปลี่ยนแปลงของสนามแม่เหล็กขึ้น ในโซลินอยด์ในลักษณะที่มีสปริงดึงคอนแทกออกสลับไปมา เช่นนี้ การสั่นของหน้าคอนแทก จะทำให้เกิดการไหลในขดลวดปฐมภูมิขึ้นในลักษณะทิศทางของกระแสสลับไปมา เอาท์พุทที่ได้จึงมีลักษณะเป็นคลื่นรูปสี่เหลี่ยม ข้อเสียที่เห็นเด่นชัด คือ จะมีกระแสไหลที่หน้าสัมผัส และเมื่อมีการปิดเปิดไปมาด้วยเวลาเร็ว ก็จะทำให้เกิดการอาร์คและอายุการใช้งานของหน้าสัมผัสไม่คงทน นอกจากนี้ ความถี่ในการสั่นไปมาของหน้าสัมผัสไปมาของไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าสัมผัสก็เป็นไปด้วยความเร็วจำกัด จึงไม่สามารถใช้งานที่ความถี่สูงๆ ได้ ประจวบกับการควบคุมความถี่ที่เกิดขึ้นก็ไม่แน่นอน

การใช้ในระบบจุดระเบิดหัวเทียน ระบบจุดระเบิดหัวเทียนเป็นอินเวอร์เตอร์ที่ใช้ระบบการสั่น (vibrator) เช่นกัน การจะจุดระเบิดที่หัวเทียนได้ต้องอาศัย ความต่างศักย์ที่เขี้ยวหัวเทียนค่อนข้างสูงในกรณีนี้ วิธีการแปลงไฟจากแบตเตอรี่ 12 โวลต์ให้เป็นไฟสลับแล้ว เพิ่มค่าแรงดันขึ้นด้านหม้อแปลง ลักษณะการแปลงไฟก็อาศัยการปิดเปิดของคอนแทกด้วยกลไกการหมุนของลูกสูบ เพื่อให้ได้จังหวะการทำงานที่ถูกต้อง



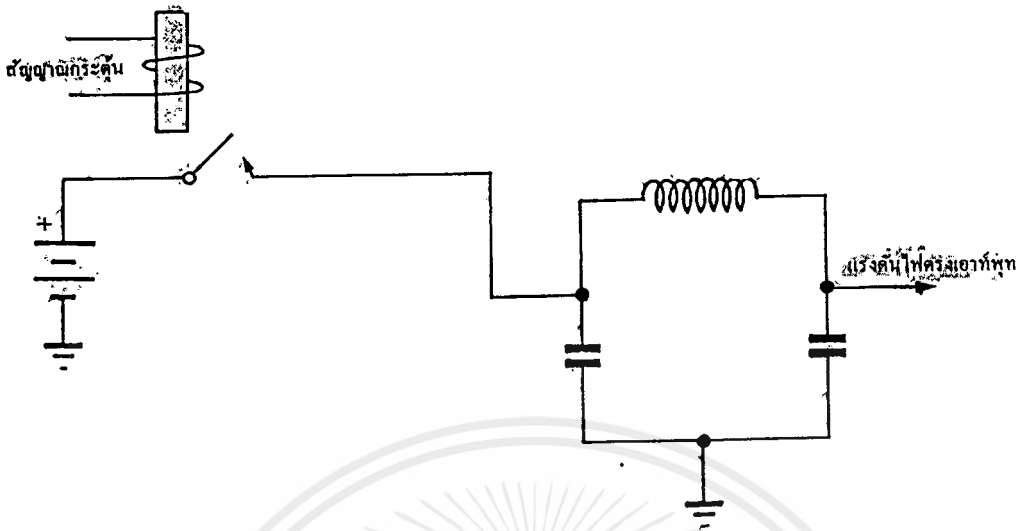
รูปที่ 2.2 วงจรจุดระเบิดหัวเทียนเครื่องยนต์

เมื่อคอนแทกกำหนดช่วงเวลาให้ทำงาน ไวเบเรเตอร์คอนแทกจะสั้นไปมาข้อนกระแสเป็นพัลส์ผ่านหม้อแปลง แปลงเป็นแรงดันไฟฟ้าสูงไปจุดระเบิดที่หัวเทียนได้ ตัวเก็บประจุ C ที่เห็นในวงจรจะต่อคร่อมกับไวเบเรเตอร์คอนแทก เพื่อลดค่าการเปลี่ยนแปลง  $dv/dt$  ที่หน้าคอนแทกเป็นผลทำให้ลดการอาร์คที่เกิดขึ้นที่หน้าคอนแทกลงได้มาก

ในปัจจุบันระบบการจุดระเบิดหัวเทียนได้หันมาใช้วิธีการทางโซลิตสเทท เพราะมีการทำงานได้แม่นยำ และแน่นอนกว่าวิธีการทางกลมาก

วงจรชอปเปอร์ (chopper) ชอปเปอร์เป็นวงจรที่อาศัยตัวขับจากภายนอก อนุออสซิลเลเตอร์ไฟตรง เพื่อให้เกิดการไหลของกระแสเป็นพัลส์เกิดขึ้น การไหลของกระแสพัลส์นี้มีผลทำให้เกิดลักษณะการไหลของกระแสไฟสลับขึ้น ถ้ามีการต่อหม้อแปลงมาใช้งาน หรือในบางกรณีอาจใช้เป็นวงจรคอนเวอร์เตอร์ในการลดค่าแรงดันลงจากแรงดัน อินพุตสูงมาเป็นแรงดันเอาต์พุตต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 คิงรูปที่ 2.3  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

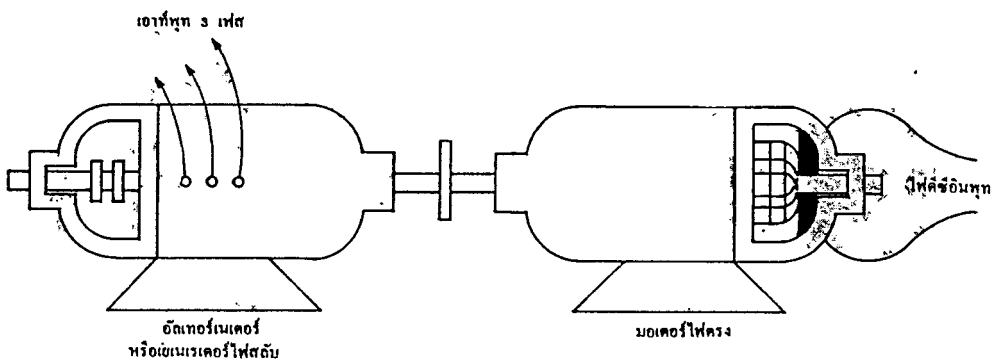


รูปที่ 2.3 แสดงหลักการทางคอนเวอร์เตอร์แบบง่าย

ในกรณีคอนเวอร์เตอร์ในลักษณะนี้เราอาศัยวิธีการใช้หลักการชอปเปอร์ ทำการปิดเปิด แหล่งจ่ายไฟตรงให้เกิดการไหลของกระแสเป็นพัลส์ แล้วจึงควบคุมที่ความกว้างของพัลส์ เพื่อให้ได้ค่าเฉลี่ยของแรงดันเอาต์พุตตามต้องการ แต่หากว่าเราต้องการเพิ่มค่าทางด้านแรงดันเอาต์พุต ก็ทำได้ด้วยการใช้หม้อแปลงฯ ไฟให้สูงขึ้นก่อน

อินเวอร์เตอร์ใช้มอเตอร์-เจนเนอเรเตอร์ (motor-generator) การเปลี่ยนพลังงานในลักษณะนี้เป็นลักษณะที่เข้าใจได้ง่าย โดยใช้มอเตอร์ไฟตรงขับเจนเนอเรเตอร์ไฟสลับ เพื่อสร้างแหล่งจ่ายไฟสลับลักษณะของมอเตอร์ และเจนเนอเรเตอร์จะมีแกนเหลาหมุนไปพร้อมกันดังแสดงในรูปที่

2.4



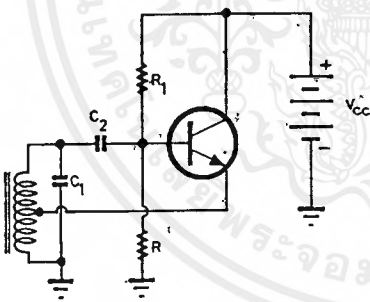
เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 2.4 อินเวอร์เตอร์ใช้มอเตอร์-เจนเนอเรเตอร์ให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประสิทธิภาพของมอเตอร์ และของเบนเรอเตอร์โดยทั่วไปไม่สูงมากนักอยู่ในช่วงประมาณ 60% ดังนั้นการแปลงพลังงานในรูปนี้ จะมีกำลังงานสูญเสียไปค่อนข้างมาก โดยหลักการของดีซีมอเตอร์สามารถ ได้รับการควบคุมด้วยการปรับกระแสไฟล์ ดังนั้นจึงทำการควบคุมความเร็ว ความถี่ และเพาเวอร์แฟคเตอร์ได้ง่าย

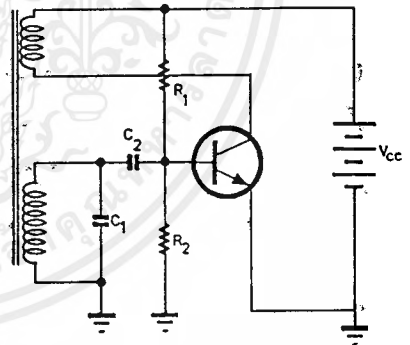
**การใช้หลักการออสซิลเลชัน**

ออสซิลเลเตอร์ด้วยวงจรป้อนกลับ (feedback oscillators) วงจรออสซิลเลเตอร์มักจะเป็นส่วนหนึ่งของวงจรอินเวอร์เตอร์ในสมัยปัจจุบัน และเรามักจะไขว้เขวระหว่างคำว่าออสซิลเลเตอร์กับอินเวอร์เตอร์ ออสซิลเลเตอร์เป็นวงจรสร้างสัญญาณไฟสลับ ที่ให้ค่าแรงดันโดยให้กำลังงานออกต่ำ แต่ถ้าเราใช้ออสซิลเลเตอร์สร้างสัญญาณ และจ่ายกำลังงานไปใช้ประโยชน์เราจะเรียกว่าอินเวอร์เตอร์

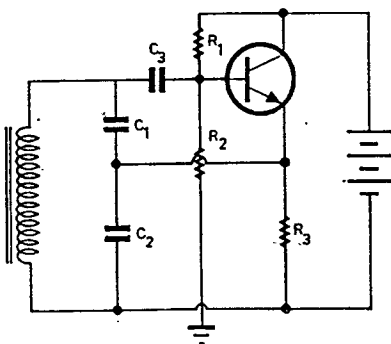
หลักการออสซิลเลเตอร์เบื้องต้นคือ การป้อนกลับ การป้อนกลับนั้นจะต้องพอเหมาะในลักษณะของการป้อนกลับแบบบวก (positive feedback) ลักษณะการป้อนกลับแบบพื้นฐานพอจะยกตัวอย่างได้ดังรูปที่ 2.5



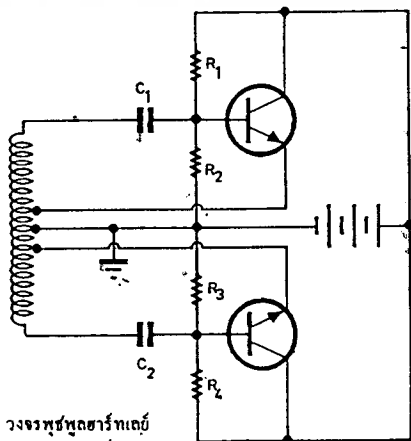
(ก) วงจรอาร์แทลย์ออสซิลเลเตอร์



(ข) วงจรทริกเกอร์ออสซิลเลเตอร์



(ค) วงจรโคลทท์ออสซิลเลเตอร์

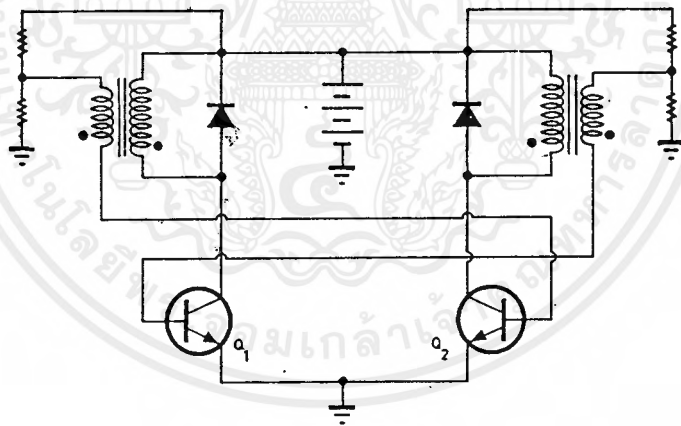


(ง) วงจรพู่ทูลสตาร์ทเลย์ออสซิลเลเตอร์

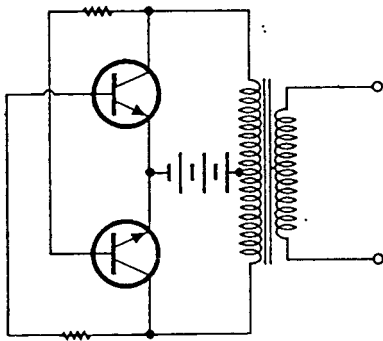
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
รูปที่ 2.5 วงจรป้อนกลับแบบพื้นฐาน  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรออสซิลเลเตอร์เหล่านี้อาศัยหลักการป้อนกลับของสัญญาณจากเอาต์พุตกลับมายังอินพุตทางค่านเบส ลักษณะการป้อนกลับนี้ ถ้าควบคุมค่า C และ L ของขดลวดให้ดีจะได้ค่าความถี่ตามต้องการ แต่อย่างไรก็ตามความถี่ที่ได้จากวงจรออสซิลเลเตอร์เหล่านี้ยังมีค่าสูงอยู่ โดยทั่วไปอาจมากกว่า 1,000 เฮิรตซ์ขึ้นไป การออสซิลเลเตอร์ก็เหมือนกับในวงจรขยายที่สามารถกำหนด ให้ทรานซิสเตอร์ทำงานในคลาสเอ บี หรือซีได้ การแปลงพลังงานในรูปลักษณะของออสซิลเลเตอร์เหล่านี้ให้กลายเป็นอินเวอร์เตอร์ โดยตรงอาจทำได้ด้วยประสิทธิภาพมากกว่า 70 เปอร์เซ็นต์

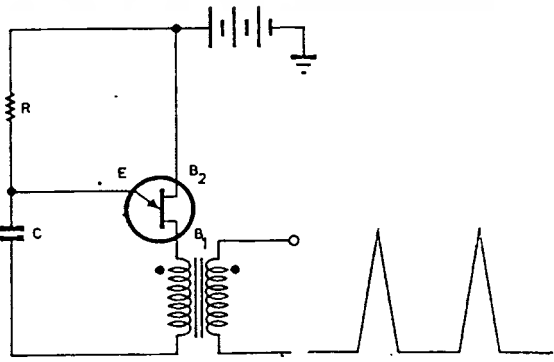
วงจรรีแลกเซชันออสซิลเลเตอร์ (relaxation oscillators) ลักษณะพิเศษของการออสซิลเลทแบบนี้คือ มันจะให้สัญญาณเอาต์พุตมีรูปร่างไม่เป็นคลื่นรูปไซน์ ซึ่งอาจเป็นรูปพัลส์ ฟันเลื่อยหรือรูปสี่เหลี่ยม การออสซิลเลทแบบนี้จึงอาศัยอุปกรณ์อิเล็กทรอนิกส์ ที่มีภาวะการทำงานที่อิ่มตัวได้ (saturation) การทำงานมักต้องมีส่วนประกอบวงจรเป็นรูปวงจรร C หรือ L/R เป็นต้น รูปที่ 2.6 เป็นตัวอย่างของวงจรออสซิลเลเตอร์แบบนี้



(ก) วงจรมัลติไวเบรเตอร์ที่ใช้ L/R



(ข) วงจร L/R ออสซิลเลเตอร์



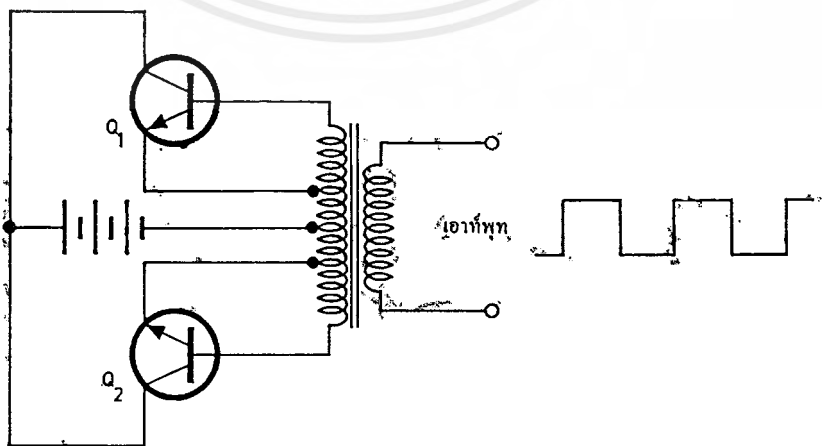
(ค) วงจรรีแลกเซชันออสซิลเลเตอร์ที่รีเซตได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ประกอบการเรียนการสอนเท่านั้น ไม่ควรนำไปเผยแพร่โดยไม่ได้รับอนุญาต  
รูปที่ 2.6 เป็นตัวอย่างของวงจรออสซิลเลเตอร์แบบนี้ ใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรอสซิลเลเตอร์ดังกล่าวให้ลักษณะสัญญาณเอาต์พุตไม่เป็นรูปซายน์ ดังตัวอย่างในรูป (ก) ทรานซิสเตอร์  $Q_1$  อยู่ในสภาวะออน  $Q_2$  จะอยู่ในสภาวะออฟ และเมื่อ  $Q_1$  อยู่ในสภาวะออฟ  $Q_2$  จะอยู่ในสภาวะออน ลักษณะการทำงานจึงสลับกันไปเช่นนี้เหมือนกับ กรณีของวงจรมัลติไวเบรเตอร์ที่ใช้ RC แต่กรณีนี้ใช้ LR ในการใช้งานเราอาจพันขดลวดรอบแกน หรือร่วมกับแกนเหล็ก เพื่อเหนี่ยวนำกระแสที่ได้จากกระแสคอลเลคเตอร์ ในกรณีรูป (ก) ต้องใช้แกนหม้อแปลงถึงสอปแกนพันแยกจากกัน รูป (ข) เป็นรูปตัวอย่างที่นิยมใช้กันมากในวงจรอินเวอร์เตอร์ การนำกระแสของ  $Q_1$  และ  $Q_2$  ในลักษณะสลับกันจะเป็นผลทำให้เกิดการเปลี่ยนแปลงทิศทางของสนามแม่เหล็กในหม้อแปลงกลับไปมา และเหนี่ยวนำให้เกิดแรงดันเอาต์พุตขึ้นมาได้

รูปที่ 2.6 (ค) เป็นการใช้งานของยูเจที ในวงจรรอสซิลเลเตอร์ ยูเจทีเป็นอุปกรณ์ที่สร้างให้เกิดการอสซิลเลตขึ้นง่าย โดยการเติมเพียง R และ C เท่านั้น การอสซิลเลตของยูเจทีในกรณีนี้ จะให้สัญญาณเพียงรูปพัลส์แหลมเล็กๆ ที่ขา  $B_1$  ของวงจร โดยปกติลักษณะของพัลส์ ที่ได้รับการนำไปใช้ประโยชน์อย่างอื่นได้ เช่น ให้เป็นสัญญาณทริกเกอร์

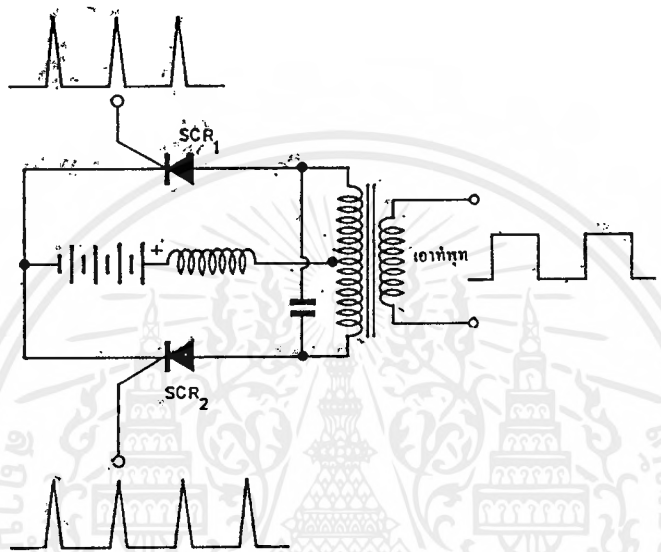
โซลิดสเตตอินเวอร์เตอร์และคอนเวอร์เตอร์ กล่าวถึงอุปกรณ์อิเล็กทรอนิกส์กำลังที่เป็นโซลิดสเตต ซึ่งได้แก่ทรานซิสเตอร์กำลัง มอสเฟตชนิดกำลัง ไทริสเตอร์ อุปกรณ์เหล่านี้ล้วนแล้วแต่มีความสำคัญต่อการประยุกต์ใช้งานในวงจรอินเวอร์เตอร์และคอนเวอร์เตอร์ ทรานซิสเตอร์กำลังเป็นอุปกรณ์ ที่มีมาก่อนไทริสเตอร์การประยุกต์ทรานซิสเตอร์ในวงจรทำได้ง่ายกว่า เพราะสามารถควบคุมการออน-ออฟ ของทรานซิสเตอร์ได้ง่ายกว่าไทริสเตอร์ (เอสซีอาร์) ส่วนไทริสเตอร์มีอัตราใช้งานทางกระแส และแรงดันสูงกว่าจึงเหมาะที่จะใช้ในวงจรที่ต้องการกำลังงานเอาต์พุตสูงๆ ในปัจจุบันมอสเฟตกำลังให้คุณสมบัติ ในการทนกระแสและแรงดันสูงขึ้น และแนวโน้มในอนาคตจะได้รับความสนใจในวงจรอินเวอร์เตอร์มากขึ้น



รูปที่ 2.7 อินเวอร์เตอร์ชนิดใช้ทรานซิสเตอร์อสซิลเลต

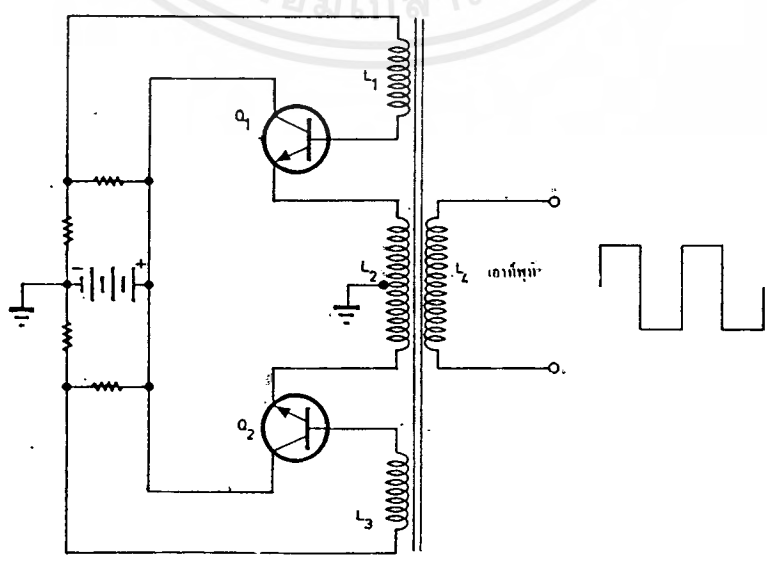


ติดกับ SCR<sub>2</sub> จะมีศักดาเป็นลบทันทีทันใด ทำให้ที่อานโคของ SCR<sub>1</sub> ยังมีค่าเป็นลบมากขึ้นเป็นผลทำให้เกิดการไบแอสกลับในตัว SCR<sub>1</sub> SCR<sub>1</sub> ก็จะหยุดนำกระแส และครั้นเมื่อ SCR<sub>1</sub> ได้รับการทริก SCR<sub>2</sub> ก็จะหยุดนำกระแสสลับไปเช่นนี้เรื่อยไป การไหลของกระแสใน SCR แต่ละตัวเป็นผลทำให้เกิดการไหลของกระแสในหม้อแปลง สลับทิศทางไปมาเกิดการเหนี่ยวนำทางขดทุติยภูมิได้



รูปที่ 2.9 การใช้แอสซีอาร์ในวงจรอินเวอร์เตอร์

2.1.2 การทำงานของอินเวอร์เตอร์

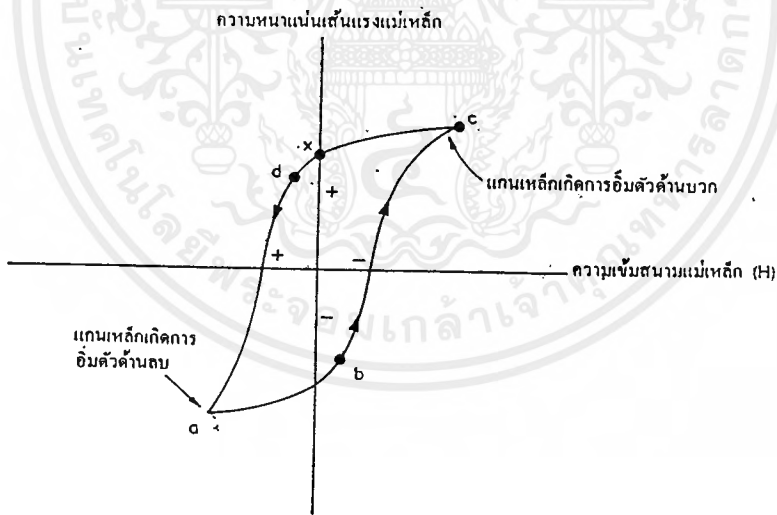


เอกสารนี้เป็นเอกสารที่สงวนรูปที่ 2.10 วงจรอินเวอร์เตอร์ใช้ทรานซิสเตอร์สองตัวไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

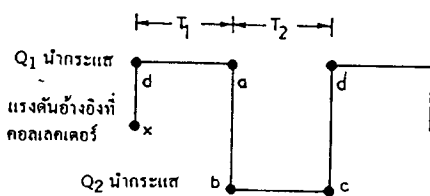
ลักษณะของวงจรอินเวอร์เตอร์ที่ใช้หลักการอิมตัวของเส้นแรงแม่เหล็ก มีได้หลายแบบ แต่ที่อาศัยลักษณะการทำงานเหมือนกัน วงจรที่พบเห็นมากที่สุดคือ การใช้ทรานซิสเตอร์สองตัวต่อดังวงจรรูปที่ 2.10

โดยคุณสมบัติของทรานซิสเตอร์  $Q_1$  และ  $Q_2$  จะไม่มีลักษณะสมบัติที่เหมือนกันในทุกๆ ประการ ดังนั้นเมื่อเราต่อแหล่งจ่ายไฟตรง ให้กับวงจรทรานซิสเตอร์สองตัวนี้ จะนำกระแสและจะนำกระแสได้ไม่เท่ากัน การที่คุณสมบัติของทรานซิสเตอร์ทั้งสองตัวนี้ไม่เหมือนกันทำให้เกิดการออสซิลเลทได้

ลองพิจารณาเมื่อเปิดสวิตช์ให้วงจรเริ่มทำงาน สมมติให้  $Q_1$  เป็นทรานซิสเตอร์ที่เริ่มนำกระแสได้มากกว่า  $Q_2$  นั่นคือ การไหลของกระแสคอลเลกเตอร์ของ  $Q_1$  จะมีผลทำให้ทิศทางสนามแม่เหล็กเพิ่มขึ้นจนกว่ากระแสเบสของ  $Q_1$  ในทางที่เพิ่มขึ้น และจะมีทิศทางในการลดกระแสเบสของ  $Q_2$  ซึ่งคุณสมบัติของเส้นแรงแม่เหล็กนี้จะทำให้  $Q_2$  เกิดการออฟได้ ในกรณีนี้  $Q_1$  จะออนและ  $Q_2$  จะออฟ ถ้าพิจารณาดังนี้จะเห็นว่า  $Q_1$  นำจะออกตลอดและ  $Q_2$  นำจะออฟตลอด แต่ตามความเป็นจริงแล้วเราต้องมาพิจารณาถึงคุณสมบัติของเส้นแรงแม่เหล็กในแง่ของ ลูปฮิสเทอเรซิส หรือกราฟ B-H ของแกนดังแสดงในรูปที่ 2.11



ก. ลูปทางด้านฮิสเทอเรซิสของ B-H

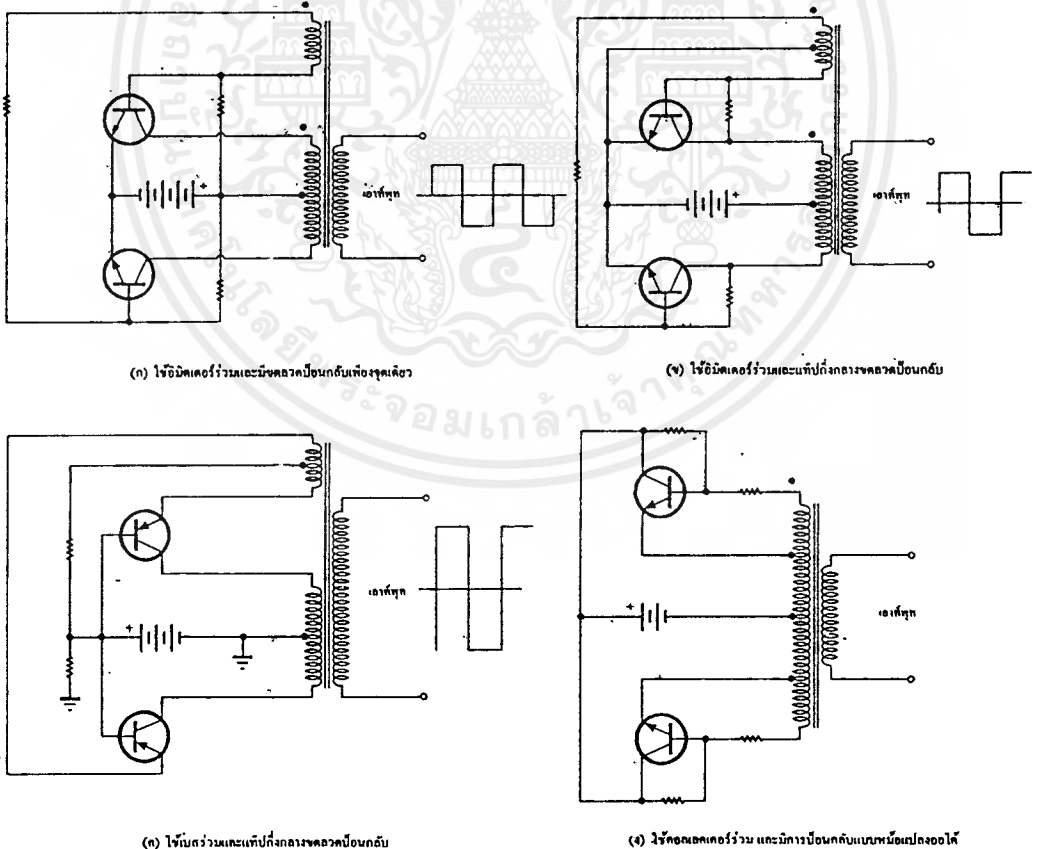


(ข) แรงดันระหว่างอิมิตเตอร์-อิมิตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามรูปที่ 2.11 คุณสมบัติของเส้นแรงแม่เหล็กเอกสารทุกครั้งที่มีการนำไปใช้

สมมติว่าที่แรงดันไฟตรงจากแหล่งจ่ายไฟ เมื่อป้อนเข้าไปยังขดลวด จะมีความหนาแน่น  
 เส้นแรงอยู่ที่จุด X และเมื่อเริ่มต้นให้  $Q_1$  เริ่มนำกระแส เกิดการเปลี่ยนแปลงของเส้นแรงจาก X  
 จะมายัง d การนำกระแสจะเป็นผลทำให้เกิดการขยายตัวของเส้นแรงแม่เหล็ก ครั้นเส้นแรงแม่  
 เหล็กลงมาด้านล่างจนถึงจุด a ซึ่งเป็นจุดที่อิมตัว คุณสมบัติการเกิดเส้นแรงแม่เหล็กจาก  $Q_1$  ก็  
 หมุดอำนาจลวดกล่าวคือ  $L_1$  ขดลวด  $L_2$  หรือ ทางด้าน  $Q_1$  จะเสมือนกับเป็นเส้นลวดที่ไม่ใช่ตัว  
 เหนียวนำ ขดลวด  $L_3$  ก็เป็นผลทำให้เกิดการขยายตัวของเส้นแรงแม่เหล็กในทิศทางกลับ ซึ่งจะ  
 เป็นผลทำให้  $Q_1$  จะคัทออฟเคลื่อนที่จาก ไปยัง และมายัง และจะวนกลับไปมาเช่นนี้เรื่อยไป การ  
 ทำงานของ  $Q_1$  และ  $Q_2$  จึงออนและออฟสลับกันไปมา ลักษณะของรูปคลื่นที่ได้จะให้สัญญาณเป็น  
 รูปสี่เหลี่ยมที่มีค่าเปอร์เซนต์ดูดีไซเคิลเท่ากับ 50% พอดี ทั้งนี้เนื่องจากคุณสมบัติทางคาน  
 สมมาตรในรูปฮิสเทอเรซิสของกราฟ B-H นั้นเอง

นอกจากนี้เรายังสามารถสร้างวงจรในรูปแบบอื่นอีกได้ โดยอาศัยคุณสมบัติทางคาน  
 สมมาตรของเส้นแรงแม่เหล็กได้ดังรูปที่ 2.12



(ก) ใช้ฉนวนเคอร์รับแรงและมิชขดลวดป้อนกับเพียงจุดเดียว

(ข) ใช้ฉนวนเคอร์รับแรงและแบ่งขดลวดป้อนกับขดลวดรับ

(ค) ใช้กับควมและแบ่งขดลวดป้อนกับขดลวดรับ

(ง) ใช้จุดยอดเคอร์รับแรง และมีการป้อนกับแบบหนึ่งขดลวดได้

### รูปที่ 2.12 วงจรป้อนกลับแบบต่างๆ

แต่ละแบบของวงจรก็อาศัยหลักการเดียวกันกับที่กล่าวมาแล้ว วงจรที่นิยมใช้กันมากที่สุด

และพบเห็นได้บ่อยที่สุดคือ วงจรในรูป ง. แต่สำหรับรูปที่ 2.12 (ข) และ (ค) มีที่นำสังเกตคือ  
 ไม่วากกรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขดลวดป้อนกลับ และขดลวดกระแสคอลเลกเตอร์มีเฟสต่างกัน การพันหม้อแปลงในกรณีนี้ต้องมีทิศทางให้ถูกต้อง

นอกจากนี้การพิจารณาความถี่ของการอออสซิลเลท อาจคำนวณได้จากความสัมพันธ์ของสมการการเหนี่ยวนำของขดลวดดังนี้

$$E = (4.44 \times 10^{-8}) f \phi_{\max}$$

- เมื่อ  $E$  คือ ค่าแรงดันเหนี่ยวนำสูงสุดของคลื่นรูปไซน์ที่มีค่าเป็นโวลต์  
 $f$  คือ ความถี่มีหน่วยเป็นเฮิรตซ์  
 $N$  คือ จำนวนรอบของขดลวดมีหน่วยเป็นรอบ  
 $\phi_{\max}$  คือ ค่าเส้นแรงแม่เหล็กสูงสุดในแกน

สมการนี้เราจะคิดที่ขดใดขดหนึ่ง โดยที่  $\phi_{\max} = B_{\text{sat}} \times A$  หรือจำนวนเส้นแรงแม่เหล็กกับความหนาแน่นเส้นแรงแม่เหล็กพื้นที่หน้าตัด หรือเขียนในรูปความถี่ได้

$$f = \frac{E \times 10^8}{4.44 \times N \times B_{\text{sat}} \times A}$$

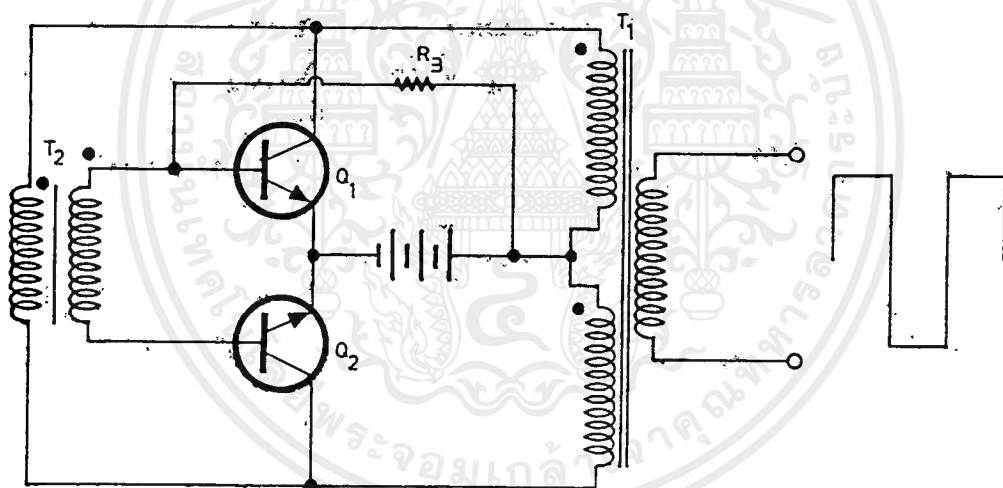
- เมื่อ  $f$  คือ ความถี่มีหน่วยเป็นเฮิรตซ์  
 $E$  คือ ค่าแรงดันสูงสุดที่เกิดขึ้นพร้อมขดลวดครั้งหนึ่งทางด้านขดปฐมภูมิ  
 $N$  คือ จำนวนรอบในส่วนครั้งหนึ่งของขดลวดด้านปฐมภูมิ  
 $B_{\text{sat}}$  คือ ค่าเข้มเส้นแรงแม่เหล็กอิ่มตัว  
 $A$  คือ พื้นที่หน้าตัดของแกน

เมื่อพิจารณาจากสมการความถี่จะเห็นว่า ความถี่ของการอออสซิลเลทไม่ขึ้นกับค่าตัวเก็บประจุตัวต้านทานเลย แต่จะขึ้นกับจำนวนรอบของการพันรอบแกนซึ่งเป็นค่าคงที่ นอกจากนี้ถ้าพิจารณาถึงคุณสมบัติของทรานซิสเตอร์ ที่จะมีผลต่อความถี่ก็เห็นได้ว่า ถ้าทรานซิสเตอร์นั้นมีผลต่อแรงดัน  $E$  แต่ในความเป็นจริงแล้วผลส่วนนี้เป็นทางอ้อมที่มีผลไม่มากนัก ดังนั้นความถี่ของการอออสซิลเลทในกรณีนี้ จึงให้ความถี่ที่มีเสถียรภาพดีมากวิธีหนึ่ง

### 2.1.3 วงจรอินเวอร์เตอร์ที่ใช้หม้อแปลงสองชุด

ในวงจรอินเวอร์เตอร์ที่ใช้หลักการของหม้อแปลงชุดเดียว การคับปลิงทางด้านพลังงานเพื่อจ่ายไปยังเอาต์พุตก็จะผ่านทางหม้อแปลงนี้ ดังนั้นถ้าต้องการคั้งกระแสมากแกนของหม้อแปลงก็จะต้องใหญ่ และอาจมีผลโดยตรงกับการทำงานของวงจรได้ ดังนั้นจึงมีผู้ออกแบบแยกหม้อแปลงป้อนกลับกับหม้อแปลงเอาต์พุตออกจากกันดังแสดงในรูปที่ 2.13

หลักการของวงจรในกรณีนี้ก็เหมือนกับกรณีที่ใช้การอ้อมตัวของเส้นแรงแม่เหล็ก หม้อแปลง  $T_2$  เป็นหม้อแปลงที่อาศัยหลักคั้งกล่าว กล่าวคือเมื่อ  $Q_1$  นำกระแสมันจะนำในทิศทางที่เพิ่มกระแสเบสให้  $Q_1$  และคลกระแสให้  $Q_2$  ครั้นเมื่อมันนำกระแสถึงจุดอ้อมตัวการคงคุณสมบัติของหม้อแปลงหมดไป กระแสก็จะไม่มีการคายตัวของหม้อแปลง  $T_2$  ก็เกิดขึ้นในทิศทางเพิ่มกระแสเบสของทรานซิสเตอร์  $Q_2$  ดังนั้น  $Q_2$  จึงเริ่มนำกระแสและจะทำงานสลับไป



รูปที่ 2.13 วงจรอินเวอร์เตอร์ที่ใช้หม้อแปลงสองชุด

การแยกหม้อแปลงออกเป็นสองชุดมีข้อดี ในแง่ของกำลังสูญเสียในแกนหม้อแปลง กล่าวคือ การทำงานเราต้องให้กราฟใน B-H เพิ่มจนถึงจุดอ้อมตัว แต่เมื่อแยกหม้อแปลงแล้วหม้อแปลง  $T_2$  มีกระแสเบสไหล ซึ่งมีค่าจำนวนไม่มากนัก เราจึงใช้หม้อแปลงตัวเล็กๆ ได้ ผลที่ได้คือการสูญเสียใน  $T_2$

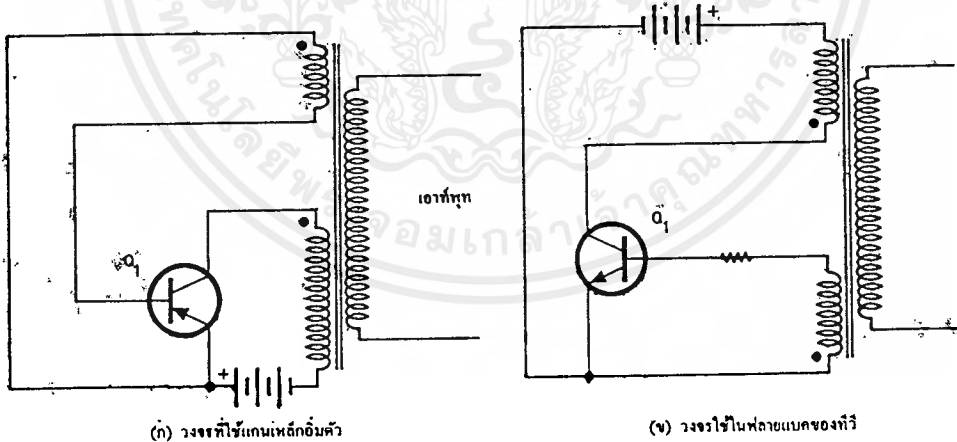
## 2.1.4 วงจรอินเวอร์เตอร์ที่ใช้ทรานซิสเตอร์ตัวเดียว

ในกรณีที่ต้องการอินเวอร์เตอร์ไปใช้กับโหลดไม่มากนัก เช่น วงจรจุดหลอดเรืองแสงจากแบตเตอรี่ และเราต้องการให้วงจรประกอบเสร็จแล้ว ค่อนข้างจะกระทัดรัด เพื่อบรรจุลงในอุปกรณ์อื่นได้สะดวก ลักษณะดังกล่าวนี้เรามักใช้วงจรทรานซิสเตอร์ตัวเดียว

การป้อนกลับผ่านทางเบสก็อาศัยหลักการเดิมกล่าวคือการไหลของกระแสคอลเลคเตอร์มีผลโดยตรงต่อกระแสเบส จนถึงภาวะที่แกนเหล็กอิ่มตัวแล้วกระแสจะคืนตัวและหยุดไหล ดังนั้นจึงมีการไหลของกระแสเป็นช่วง ๆ ไป

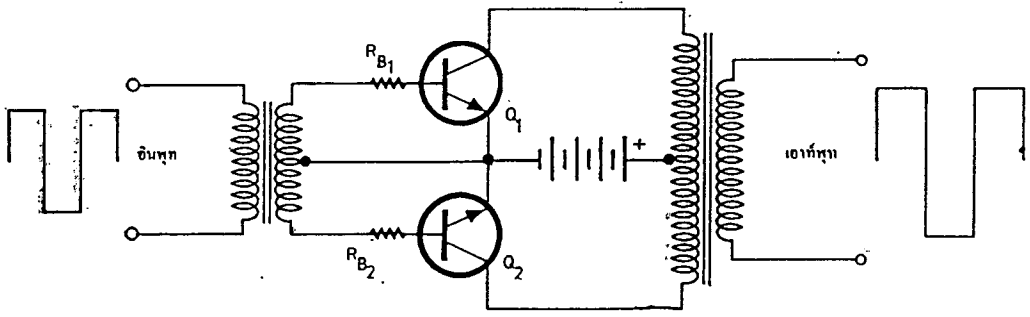
## 2.1.5 หลักการของการใช้วงจรขับในวงจรอินเวอร์เตอร์

วงจรขับแบบพหุผล หลักการของวงจรแบบนี้ก็อาศัยหลักการของวงจรขยายกำลังดังตัวอย่างในวงจรแอมป์ของเครื่องเสียงนั่นเอง รูปที่ 2.15 เป็นวงจรขยายกำลังคลาสบี ซึ่งเป็นวงจรมอเตอร์ที่ใช้ในวงจรเครื่องเสียง แต่ในปัจจุบันวงจรทางเครื่องเสียงไม่นิยมใช้วงจรแบบนี้ เพราะคุณภาพของเสียงไม่ดีพอ

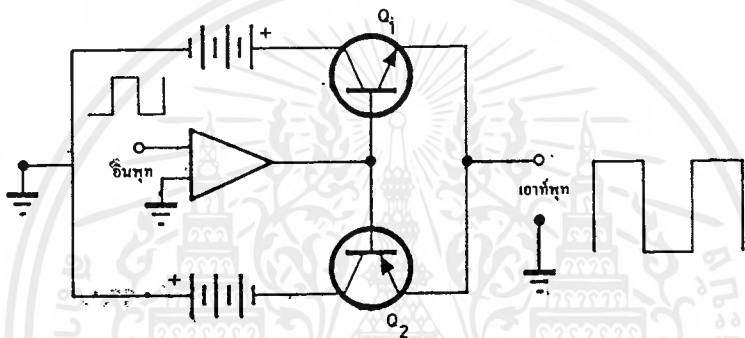


รูปที่ 2.14 วงจรอินเวอร์เตอร์ใช้ทรานซิสเตอร์ตัวเดียว

นอกจากนี้เรายังอาศัยหลักการของวงจรคอมพลิเมินทารี ที่ใช้ในวงจรเครื่องขยายส่วนใหญ่ในปัจจุบันนี้ เป็นอินเวอร์เตอร์ได้เช่นกัน ลักษณะของวงจรแสดงให้เห็นดังรูปที่ 2.16



รูปที่ 2.15 วงจรขยายพหุพหุที่ใช้เป็นอินเวอร์เตอร์

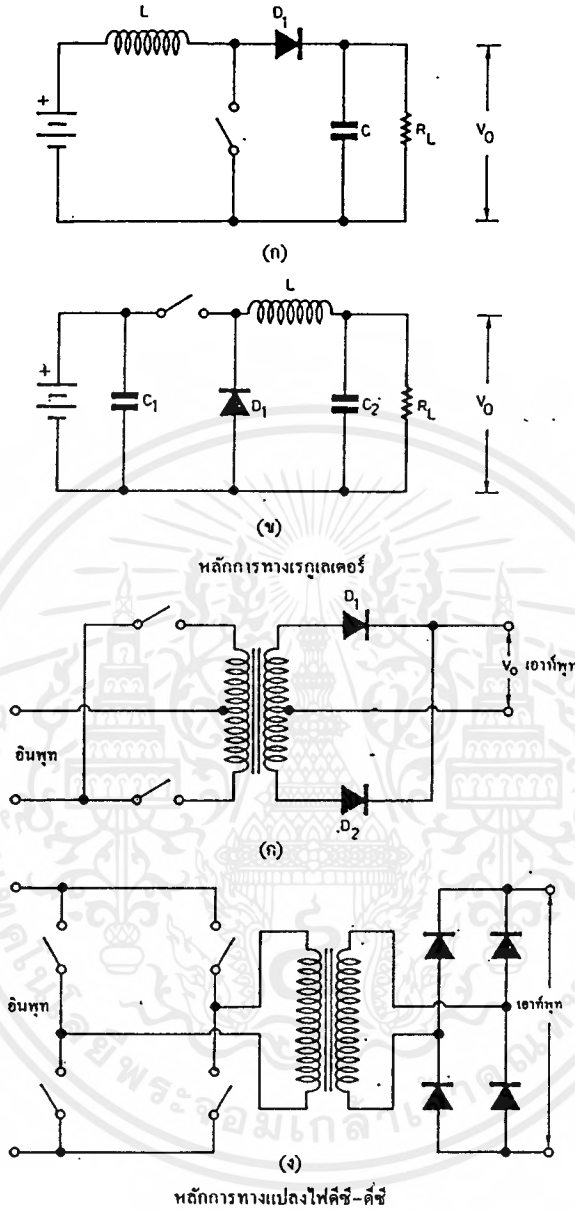


รูปที่ 2.16 วงจรขยายคลาสบีชนิดคอมพลีเมนต์ารี

หลักการสวิตช์โหมดอินเวอร์เตอร์และคอนเวอร์เตอร์ (switch mode inverter and converter) หลักการทางด้านสวิตช์โหมดกำลังได้รับความนิยมในปัจจุบัน กล่าวคือ อุปกรณ์สวิตช์กำลังทางอิเล็กทรอนิกส์กำลังได้รับพัฒนา ให้มีขีดการทำงานได้สูงมาก และสามารถทำงานได้ที่กระแสสูงๆ ด้วยความเร็วสูง อีกทั้งการเลือกหาอุปกรณ์เหล่านี้ก็หาได้ไม่ยากนัก อุปกรณ์เหล่านี้ เช่น ทรานซิสเตอร์ ทรานซิสเตอร์ VMOS เป็นต้น หลักการของวงจรที่ใช้สวิตช์ในอินเวอร์เตอร์และคอนเวอร์เตอร์ พอสรุปได้ดังนี้

หลักการในรูป ก และ ข เป็นวิธีการเรกูเลทแรงดันไฟตรงกล่าวคือ แรงดันเอาต์พุตนั่นเองจะต้องมีค่าน้อยกว่าแรงดันอินพุท เราจึงจะเรกูเลทได้ วิธีการเรกูเลทในที่นี้จะอาศัยหลักการในการสวิตช์นั่นเอง ถ้าหากแรงดันเอาต์พุตตก ก็จะมีการเพิ่มคู่ดีไซเคิลของการสวิตช์ให้มากขึ้น และถ้าแรงดันเอาต์พุตสูง ก็จะลดขนาดความกว้างของพัลส์ในทางการสวิตช์ลง หรือเป็นการปรับความกว้างของพัลส์ ให้ได้แรงดันเฉลี่ยที่เอาต์พุตดีที่สุด ส่วนรูป ค และ ง เป็นหลักการในวงจรอินเวอร์เตอร์ หรือคอนเวอร์เตอร์ โดยอาศัยหลักการของอุปกรณ์สวิตช์ทางอิเล็กทรอนิกส์ ในที่นี้เราจะให้ความสนใจของวงจรในรูป ค และ ง เป็นพิเศษ เราลองมาพิจารณาจากรูปใน ค โดย

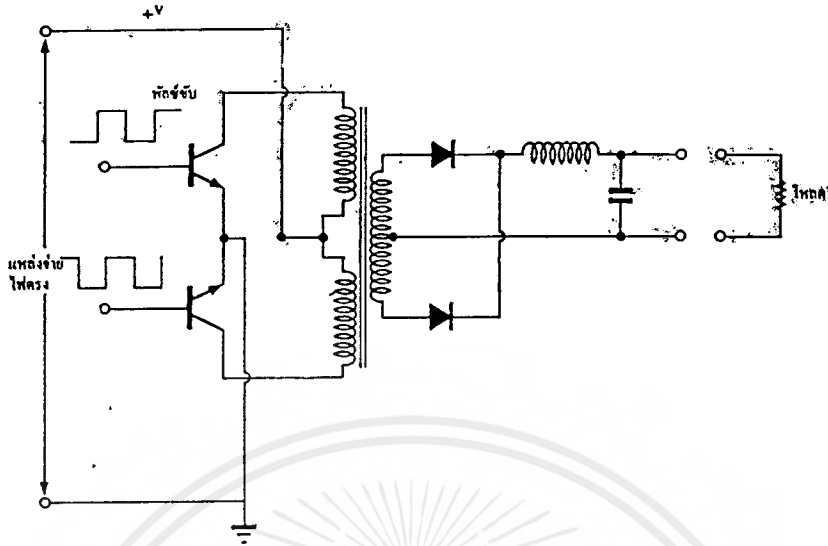
เอกสารนี้ใช้ทรานซิสเตอร์ เป็นสวิตช์ การใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 วงจรเรกกูเลเตอร์และวงจรแปลงไฟซี-ดีซี

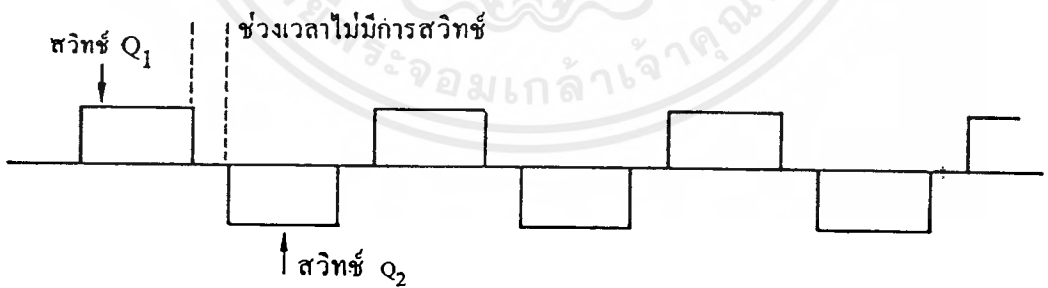
การประยุกต์ใช้งานวงจรอินเวอร์เตอร์ในปัจจุบัน เป็นไปอย่างกว้างขวางประกอบกับการ ออกแบบวงจร อินเวอร์เตอร์ในลักษณะสวิทช์ก็เป็นไปได้ง่ายขึ้น เพราะเราสามารถประยุกต์หลัก การทางด้านคิจริตอลลอจิกมาเป็นตัวขับสวิทช์ในวงจรอินเวอร์เตอร์ ซึ่งให้ข้อดีกว่าวงจรที่ใช้หลัก การป้อนกลับ เพราะในกรณีนี้เราสามารถควบคุมการทำงานได้อย่างเหมาะสม เช่นต้องการควบคุม การสวิทช์ซ้ำของทรานซิสเตอร์สองตัวในเวลาเดียวกัน และจะทำให้ทรานซิสเตอร์เสียหายได้ ลักษณะดังกล่าวจึงต้องควบคุมเวลาในการสวิทช์ของแต่ละตัวดัง โคเดแกรมเวลารูปที่ 2.19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 วงจรอินเวอร์เตอร์

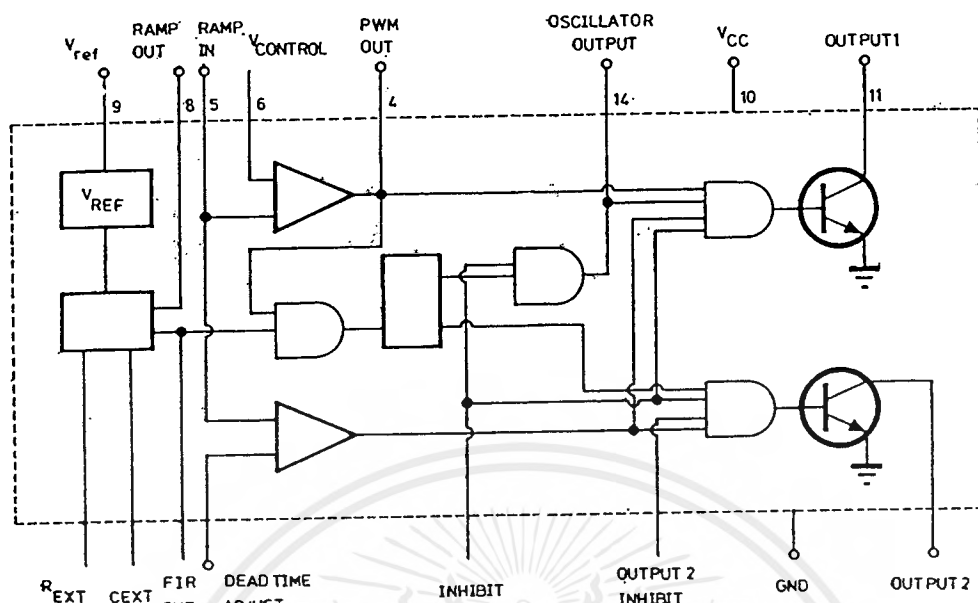
โดยปกติเราจะไม่ให้การสวิตช์ของ  $Q_1$  และ  $Q_2$  เริ่มและหยุดที่เวลาเดียวกัน ทั้งนี้เพราะคุณสมบัติของสารกึ่งตัวนำในขณะการหยุดการสวิตช์ จะมีช่วงเวลาออฟที่ยาวนานกว่าช่วงเวลาออน ดังนั้นการทำงานของสวิตช์จะประสบกับปัญหาการสวิตช์พร้อมกันอยู่ชั่วขณะที่ทรานซิสเตอร์ตัวที่จะออฟยังไม่ออฟ ปัญหาดังกล่าวนี้จะสร้างปัญหาให้กับ วงจรอินเวอร์เตอร์บางวงจรอย่างมาก



รูปที่ 2.19 ลักษณะรูปคลื่นที่ใช้ในการขับอินเวอร์เตอร์

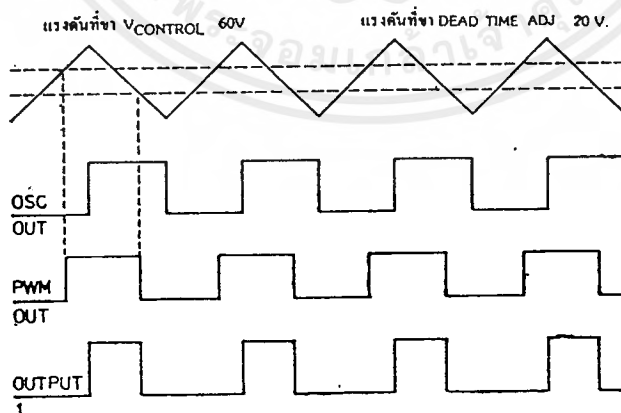
บริษัทผู้ผลิตไอซีหลายบริษัท จึงได้คิดออกแบบไอซีที่ไว้สำหรับขับวงจรอินเวอร์เตอร์ โดยเฉพาะ ดังตัวอย่างเช่น ไอซีเบอร์ MC 3420 เป็นวงจรควบคุมส่วนของอินเวอร์เตอร์ ดังแสดงในรูปที่ 2.20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 โครงสร้างของไอซีเบอร์ MC 3420

ไอซีเบอร์ MC 3420 เป็นไอซีขนาด 16 ขา เป็นวงจรสร้างสัญญาณขับวงจรอินเวอร์เตอร์ โดยมีจุดมุ่งหมายหลักในการสร้างเอทพุท รูปสี่เหลี่ยมขับทรานซิสเตอร์ หรือไทรสเตอร์ ชนิด GTO (Gate Turn On) โดยวงจรสามารถควบคุมความกว้างของรูปคลื่นสี่เหลี่ยมได้ โดยมีขา  $V_{control}$  (ขา 6) เป็นขาที่ควบคุมวงจรพัลส์แปรตามแรงดันควบคุม นอกจากนี้ความถี่ของออสซิลเลเตอร์กำหนดได้ด้วยตัว  $R_{EXT}$  และ  $C_{EXT}$  ลักษณะของสัญญาณควบคุมเป็นดังรูปที่ 2.21



รูปที่ 2.21 แสดงรูปคลื่นที่ขาต่างๆ ของไอซีเบอร์ MC 3420

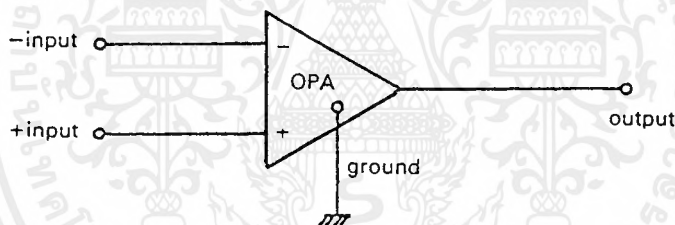
การกำหนดความถี่ของการทำงานเรากำหนดด้วย  $R_{EXT}$  และ  $C_{EXT}$  ซึ่งเป็นตัวต้านทาน และตัวเก็บประจุที่ต่อไว้ภายนอก ค่าความถี่ของการออสซิลเลท สามารถหาได้จากกราฟของผู้ผลิตที่กำหนดมาให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2 OP-AMP

### 2.2.1 คุณสมบัติของ OP-AMP และการนำไปใช้งาน

Operational amplifier ถูกนำมาใช้กับงานทางคณิตศาสตร์ (mathematical operation) ใน analog computer operational amplifier เป็น amplifier ที่มีอัตราขยายสัญญาณ (gain) สูง และเป็น direct coupled amplifier ที่สามารถควบคุม gain-impedance characteristic ได้ด้วย feedback network ภายนอก เราเขียนแทน operational amplifier ด้วยสัญลักษณ์รูปสามเหลี่ยมที่มี input 2 จุด กับ output 1 จุด ดังในรูปที่ 2.22 ในที่นี้ไม่ได้แสดงถึง connection อื่นๆ เช่น power supply terminal, feedback และ phase compensation เป็นต้น “(-) input” หมายถึง inverting input กล่าวคือสัญญาณ output กับที่จุดนี้กลับ phase กัน ส่วน “(+) input” หรือ non-inverting input หมายถึงสัญญาณ output มี phase เดียวกันกับสัญญาณที่จุดนี้ นอกจากนี้เรายังอาจป้อนสัญญาณ input เข้าระหว่างขา “inverting input” กับ “non-inverting input” ก็ได้



รูปที่ 2.22 สัญลักษณ์ของออปแอมป์

Operational amplifier ที่เป็น ideal ได้แสดงในรูปที่ 2.23 มีคุณสมบัติดังนี้

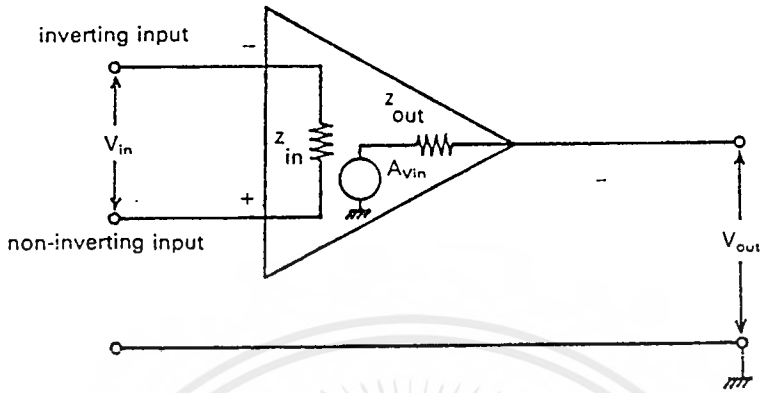
1. Voltage amplification (A) มีค่า infinite (Open loop)
2. Input impedance ( $Z_{in}$ ) มีค่า infinite (Open loop)
3. Input impedance ( $Z_{out}$ ) มีค่าเป็นศูนย์
4. Bandwidth มีค่า infinite
5. การ swing ของ output voltage ระหว่างแกน 0 volt เป็นไปในรูป linear
6. Output voltage ถูก limit ด้วยระดับ saturation ให้ symmetrical ทั้งบวก และลบ

ได้โดย op-amp ไม่เสียหาย

7.  $V_{out} = -A V_{in}$
8.  $V_{out} = 0$  เมื่อ  $V_{in} = 0$

9. คืนตัวจาก saturation ได้เร็ว

10. ภาค input เป็น differential amplifier



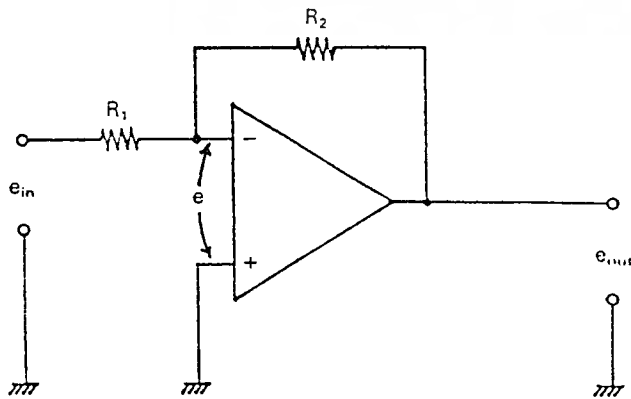
รูปที่ 2.23 ออปแอมป์ทางอุดมคติ

ในทางปฏิบัติเรามักถือว่า ให้คุณสมบัติข้อ 1 และ ข้อ 2 เป็นจริงเสมอ

**Inverting Amplifier**

Inverting Amplifier ได้แสดงไว้ในรูปที่ 2.24 “+input” ต่อลง ground ในบางกรณีอาจผ่านตัว resistor เป็น bias compensation ด้วย ตามรูป R2 เป็น feedback path จาก output มายัง input ถ้าให้ e เป็นค่าของ voltage ระหว่าง Inverting input กับ ground เราจะได้

$$\frac{e_{in} - e}{R_1} = \frac{e - e_{out}}{R_2} \dots\dots\dots(2.1)$$



รูปที่ 2.24 วงจรขยายแบบกลับเฟส

สมการ 2.1 เป็นจริงเนื่องจากได้กล่าวมาแล้วว่า input impedance ของ operational amplifier มีค่า infinite นั่นคือ ไม่มีกระแสไหลเข้าไปใน amplifier กระแสผ่าน  $R_1$  จึงมีค่าเท่ากับกระแสที่ผ่าน  $R_2$  อีกทั้ง open loop gain ของ operational amplifier มีค่า infinite. Voltage  $e$  จึงเป็นศูนย์ เพราะฉะนั้นสมการ (2.1) จะกลายเป็น

$$\frac{e_{out}}{e_{in}} = -\frac{R_2}{R_1} \dots\dots\dots(2.2)$$

สมการ (2.2) ถือเป็น closed loop gain ของ amplifier (เพราะมี feed-back network) ใช้สัญลักษณ์  $A_f$

$$\therefore A_f = -\frac{R_2}{R_1} \dots\dots\dots(2.3)$$

สำหรับ open loop gain ของ amplifier เราแทนด้วยสัญลักษณ์  $A_o$  ส่วน input impedance ( $R_{in}$ ) ของ inverting amplifier มีค่าเท่ากับ input voltage หารด้วย input current

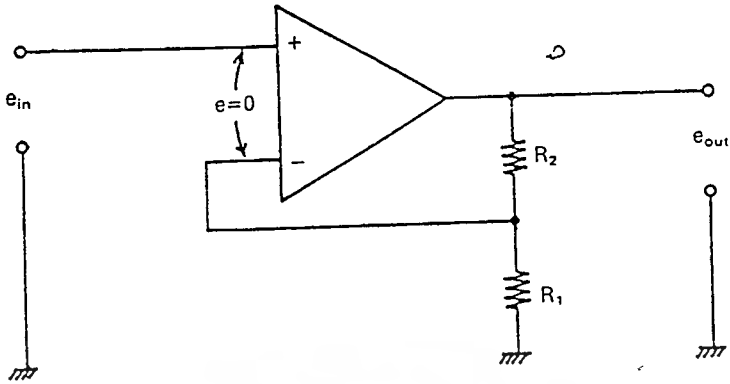
$$R_{in} = \frac{e_{in}}{(e_{in} - 0)/R_1} \dots\dots\dots(2.4)$$

แต่เนื่องจาก input impedance ของ operational amplifier มีค่าเป็น infinite เราจึงได้

$$R_{in} = R_1 \dots\dots\dots(2.5)$$

**Non-Inverting Amplifier**

Non-Inverting Amplifier ได้แสดงในรูปที่ 2.25 เมื่อ open loop gain ของ amplifier มีค่าเป็น infinite. Voltage ระหว่าง inverting terminal และ non-inverting terminal จึงมีค่าน้อยมากแทบไม่ต้องคำนึงถึง Voltage ครอบ  $R_1$  ก็มีค่าเท่ากับ  $e_{in}$  และเมื่อไม่มีกระแสไหลผ่าน inverting input กระแสผ่าน  $R_2$  จะเท่ากับกระแสผ่าน  $R_1$



รูปที่ 2.25 วงจรขยายแบบไม่กลับเฟส

$$\therefore \frac{e_{out} - e_{in}}{R_2} = \frac{e_{in}}{R_1} \dots\dots\dots(2.6)$$

จะได้  $A_v = \frac{e_{out}}{e_{in}} = 1 + \frac{R_2}{R_1} \dots\dots\dots(2.7)$

แม้ input impedance ของ non-inverting amplifier ที่เป็น ideal มีค่าเป็น infinite ก็จริง แต่ในทางปฏิบัติมักใช้ความต้านทานค่าสูงๆ ต่อไว้ที่ input resistance ( $Z_{in}$ ) และเมื่อนำ  $Z_{in}$  คูณกับ ratio ของ  $A_o$  ต่อ  $A_v$  จะได้ค่า input impedance ของวงจร non-inverting amplifier

$$R_{in} = Z_{in} \frac{A_o}{A_v} = \frac{Z_{in} A_o}{1 + (R_2/R_1)} \dots\dots\dots(2.8)$$

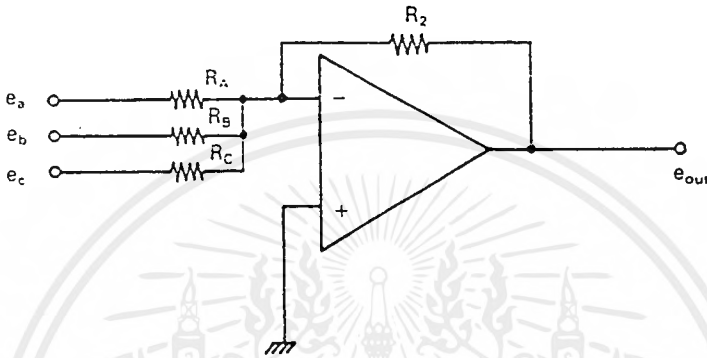
จะเห็นได้ว่า non-inverting amplifier ให้ input impedance สูงกว่า inverting amplifier

**Adder**

วงจร Adder ให้ output signal ที่เป็นสัดส่วนกับผลรวมของ input signal หลายๆ อัน ดังแสดงในรูปที่ 2.26 ซึ่งเป็น 3 input adder circuit. Input ทั้ง 3 ป้อนแยกผ่าน resistor ให้กับ inverting input แต่ voltage ที่ non-inverting input และ inverting input มีค่าใกล้เคียงกัน เหมือนเช่นเคย inverting input จึงเป็น virtual source voltage  $e_s, e_b, e_c$  ที่เป็นสัญญาณ input จึงมอง input ของ op-amp เห็นเพียง resistor เท่านั้น ผลรวมของ input current ที่ผ่าน  $R_A,$

$R_B, R_C$  จะมีค่าเท่ากับกระแสที่ผ่าน  $R_2$  และ amplifier นี้มี open loop gain สูงมากไม่ถึง input current เพราะฉะนั้น

$$\frac{e_a}{R_A} + \frac{e_b}{R_B} + \frac{e_c}{R_C} = -\frac{e_{out}}{R_2} \quad \dots\dots\dots(2.9)$$



รูปที่ 2.26 วงจรบวกแบบ 3 อินพุต

หาก  $R_A = R_B = R_C = R$  เราจะได้

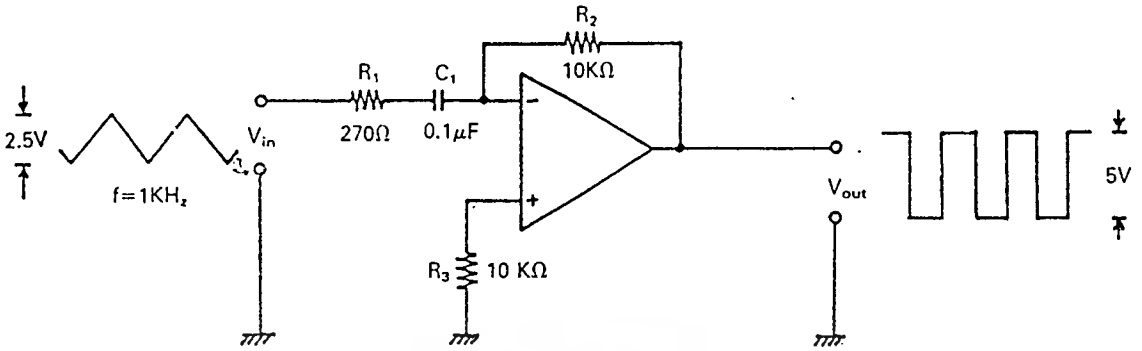
$$e_{out} = -\frac{R_2}{R} (e_a + e_b + e_c) \quad \dots\dots\dots(2.10)$$

ในที่นี้ ถ้า  $R_2 = R$  output voltage จะมีค่าเท่ากับผลรวมของ input voltage ถ้า  $R_2 = 1/3 R$ ; output voltage จะมีค่าเท่ากับผลรวมของ input voltage หารด้วย 3 หรือ output voltage เป็น average ของ input voltage

**Differentiator**

วงจร differentiator ได้แสดงไว้ในรูปที่ 2.27 ใช้ประโยชน์ในการทำ differentiate ในทาง mathematic. output signal จะเป็นสัดส่วนกับอนุพันธ์ของ input signal

$$v_{out} = -R_2 C_1 \cdot \frac{dv_1}{dt} \quad \dots\dots\dots(2.11)$$



รูปที่ 2.27 วงจรดิฟเฟอเรนทิเอเตอร์

ด้วยเหตุที่การทำงานของ differentiator ตรงกันข้ามกับ integrator จึงได้ output เป็น square wave จาก input ที่เป็น triangular signal ในที่นี้เราให้ มีขนาด 2.5 V<sub>pp</sub> ความถี่ 1 KHz หรือ period เท่ากับ 1 msec ดังนั้น

$$\frac{dV}{dt} = \frac{2.5 \nabla}{0.5 \text{ msec}} = 5 \text{ V / msec}$$

แทนค่า dV / dt จะได้

$$\begin{aligned} V_{out} &= -(10\text{k } \Omega \times 0.1 \mu\text{F} \times 5\text{v / msec}) \\ &= 5 \text{ V}_{pp} \end{aligned}$$

ตามรูป ความต้านทาน R<sub>1</sub> ทำหน้าที่จำกัด gain ของ differentiator ที่ความถี่สูง โดยมี corner frequency อยู่ที่

$$f = \frac{1}{2\pi R_1 C_1} \dots\dots\dots (2.12)$$

f ควรมีค่าน้อยเป็น 10 เท่าของ input frequency โดยทั่วไป f ควรมีค่าอยู่ในระหว่าง 1 / 2 π R<sub>1</sub> C<sub>1</sub> กับค่า gain-bandwidth product ของ op-amp ซึ่ง μ A741 มี gain-bandwidth product ประมาณ 1 MHz

∴ ขอบเขตจำกัดของ f จึงเป็น

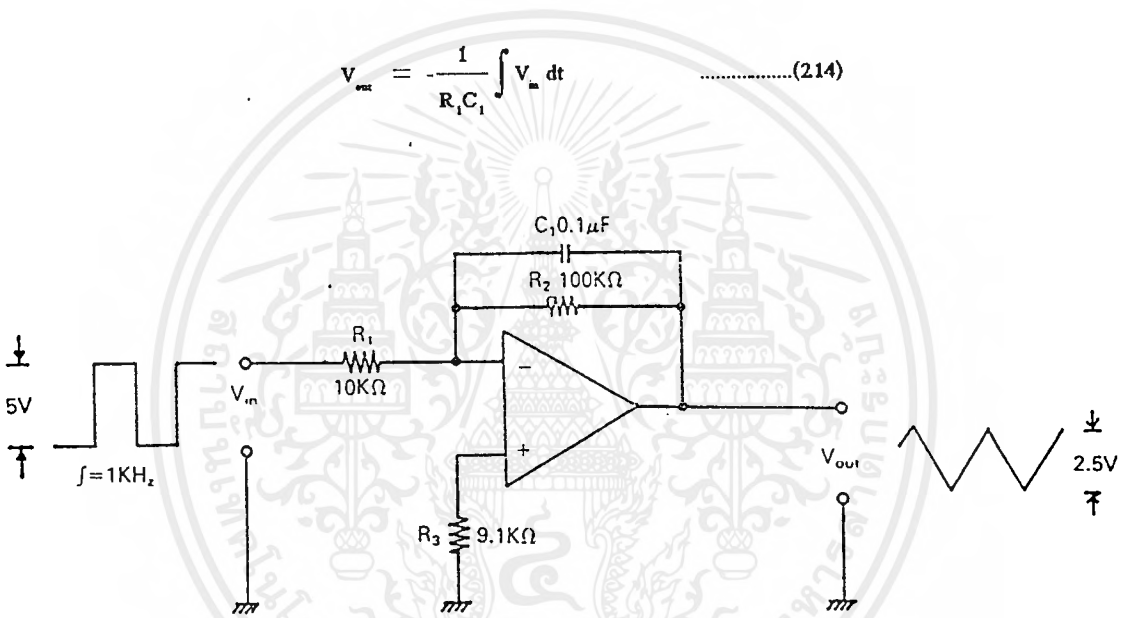
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f < \sqrt{\frac{1 \times 10^4}{2\pi R_2 C_1}} \quad \dots\dots\dots(2.13)$$

**Integrator**

วงจร Integrator ได้แสดงไว้ในรูปที่ 2.28 output signal จะเป็นสัดส่วนกับ time integral ของ input signal โดยมี

$$V_{out} = -\frac{1}{R_1 C_1} \int V_{in} dt \quad \dots\dots\dots(2.14)$$



รูปที่ 2.28 วงจรอินทิเกรเตอร์

พิจารณาถึง response ของวงจร integrator ที่มีผลต่อสัญญาณ square wave ที่ symmetry มี average value เป็น 0 V หากสัญญาณ input มี peak amplitude เป็น A V ใน period T เราสามารถหา p-p output ได้โดยการ integrate ตลอดครึ่ง period ของ input signal ดังนี้

$$\begin{aligned} |V_{out\ p-p}| &= \frac{1}{R_1 C_1} \int_0^T A dt \\ &= \frac{A}{R_1 C_1} \left(\frac{T}{2}\right) V \quad \dots\dots\dots(2.15) \end{aligned}$$

output waveform เป็น integral ของ input waveform ที่เป็น square wave เราจึงได้

เอกสาร output เป็นรูป triangular เมื่อ A = 5 V และ T = 1 msec ดังรูปข้างบนจะได้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_1 C_1 = 10^{-3} \text{ sec}$$

$$V_{out\ pp} = (5/10^{-3})(10^{-2}/2) = 2.5 V_{pp}$$

Resistor  $R_2$  ในรูปทำหน้าที่ DC stabilization ให้กับวงจร integrator โดยจำกัด gain ที่ความถี่ต่ำของ amplifier เพื่อลด drift ให้เกิดได้น้อยที่สุด และความถี่ที่วงจรเริ่มต้นทำงานเป็น integrator ได้คือ

$$f = \frac{1}{2\pi R_2 C_1} \text{ Hz} \dots\dots\dots(2.16)$$

เพื่อให้ได้ linearity ที่ดี ความถี่ของสัญญาณ input ควรมีค่าอย่างน้อยเป็น 10 เท่าของความถี่ที่ได้จาก (2.16)

**2.3 ออสซิลเลเตอร์**

วงจรออสซิลเลเตอร์แบ่งออกได้เป็น วงจรออสซิลเลเตอร์คลื่นรูปไซน์ และวงจรออสซิลเลเตอร์ที่ไม่ใช่คลื่นรูปไซน์ เช่น รูปสี่เหลี่ยม พัลส์ เป็นต้น ในที่นี้จะได้ทำการศึกษาเฉพาะวงจรออสซิลเลเตอร์คลื่นรูปไซน์ ซึ่งจะให้กำเนิดคลื่นรูปไซน์ออกที่จุดสัญญาณออก ส่วนวงจรออสซิลเลเตอร์คลื่นรูปสี่เหลี่ยม จะได้ศึกษาต่อไปในหัวข้อวงจรพัลส์

วงจรออสซิลเลเตอร์คลื่นรูปไซน์ (sine-wave oscillator) จะให้กำเนิดสัญญาณคลื่นรูปไซน์ออกมาตลอดเวลา โดยมีขนาดและความถี่คงที่ ชนิดของการออสซิลเลทแบ่งได้จากอุปกรณ์ที่ใช้ ฉะนั้นวงจรออสซิลเลเตอร์คลื่นรูปไซน์จะแบ่งได้เป็น

- 1) วงจรออสซิลเลเตอร์ที่ใช้ LC
- 2) วงจรออสซิลเลเตอร์ที่ใช้ CR
- 3) วงจรออสซิลเลเตอร์ที่ใช้ก้อนผลึก (Crystal)

จากการแบ่งตามข้างบนนี้ยังสามารถแยกออกไปเพื่อให้ชัดเจนยิ่งขึ้น ได้อีกตามตารางที่ 2.1

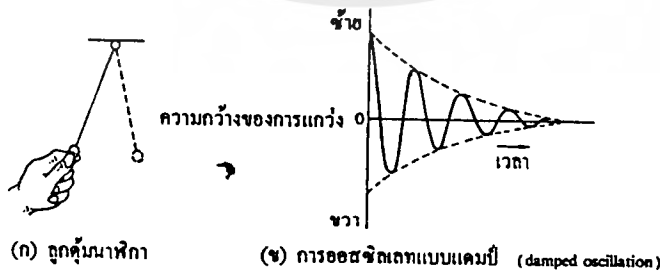
ตารางที่ 2.1 วงจรออสซิลเลเตอร์แบบคลื่นไซน์

องค์ประกอบของออสซิลเลเตอร์	ชื่อของออสซิลเลเตอร์	ลักษณะการใช้งาน	ที่ใช้งาน
วงจรออสซิลเลเตอร์ที่ใช้ LC	1.เลือกความถี่ที่ 2.คอลเลคเตอร์ (เดรน)	1.ความถี่เปลี่ยนแปลงได้ง่าย	1.ใช้ในเครื่องรับวิทยุทีวี เอฟเอ็ม ฯลฯ

	3.เลือกความถี่ที่เบส (เกท) 4.เลือกความถี่อิมิตเตอร์ 5.ฮาร์ทเลย์ 6.คอลพิทท์	2.โดยทั่วไปเสถียรภาพของความถี่ไม่ดี 3.มักจะใช้กันโดยทั่วไป 4.ใช้ในย่านความถี่สูง	2.ใช้เป็นตัวออสซิลเลเตอร์ในการวัดทางด้านความถี่สูง
วงจรออสซิลเลเตอร์ที่ใช้ CR	1.แบบเลื่อนเฟส 2.แบบเวนบริดจ์	1.ใช้ช่วงความถี่ต่ำ 2.ความถี่สามารถเปลี่ยนแปลงได้ 3.เสถียรภาพของความถี่ไม่ดี	ใช้เป็นตัวออสซิลเลเตอร์ในการวัดทางด้านความถี่ต่ำ
วงจรออสซิลเลเตอร์ที่ใช้ก้อนผลึก (Crystal)	1.ชั้นผลึกต่อระหว่าง B กับ E 2.ชั้นผลึกต่อระหว่าง C กับ B	1.เสถียรภาพของความถี่ดีเป็นพิเศษ : $10^5 - 10^7$ / องศา 2.ใช้ในย่านความถี่สูง 3.การทำให้ความถี่เปลี่ยนแปลงทำได้ยาก	1.ใช้ในเครื่องส่งวิทยุ นาฬิกา เครื่องมือวัดต่างๆ ฯลฯ 2.เมื่อนำมาใช้ร่วมกับ วงจรเฟสล็อก (PLL) จะนำมาใช้งานได้กว้างขวาง

2.3.1 หลักการเบื้องต้นของการออสซิลเลท

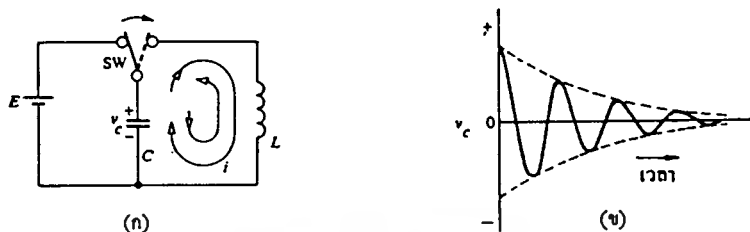
1. กระแสที่ช่วยให้เกิดการออสซิลเลทอย่างต่อเนื่อง



รูปที่ 2.29 แสดงการออสซิลเลททางกล

ตามรูปที่ 2.29 (ก) เมื่อลูกค้ำน้ำหนักถูกปล่อยจากมือ ก็จะเกิดการแกว่ง หรือออสซิลเลทด้วยความคงที่ดังรูปที่ 2.29 (ข) แต่ต่อมาขนาดหรือระยะทางของการแกว่งจะลดลงเรื่อยๆ จนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระทั่งหยุดลง เนื่องมาจากผลของการต้านของอากาศ และความฝืดของจุดที่ยึดลูกตุ้มนาฬิกาไว้ ด้วยลักษณะแนวความคิดนี้ สามารถนำมาใช้กับวงจรไฟฟ้าดังรูปที่ 2.30 ได้เหมือนกัน

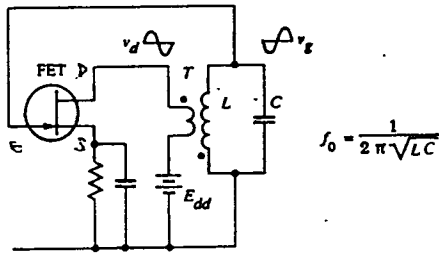


รูปที่ 2.30 แสดงการเกิดออสซิลเลททางด้านวงจรไฟฟ้า

จากรูปที่ 2.30 (ก) ถ้าสวิตช์ถูกเลื่อนออกมาด้านขวาหลัง ที่ทำการประจุตัวเก็บประจุ C เต็มแล้วกระแส  $i$  จะเริ่มไหลออกจากตัวเก็บประจุ ผ่านไปยังขดลวด L แต่เนื่องจากขดลวดมีคุณสมบัติของการเฉื่อย หรือไม่สามารถที่จะเปลี่ยนแปลงอย่างทันทีทันใดได้ตามที่กล่าวไว้ ดังนั้นเมื่อกระแสที่ไหลจากตัวเก็บประจุ C ไปยังขดลวด L หมดแล้ว (ภายในประจุจนเป็นศูนย์) ก็จะเกิดกระแสไหลย้อนกลับทางกับทิศทางแรก เข้าที่การประจุตัวเก็บประจุอีก กลับไปกลับมาเช่นนี้ สภาวะการไหลของกระแสออสซิลเลท จะเป็นคั้งที่กล่าวมาแล้วข้างต้น เนื่องจากผลของความต้านทาน R ภายในวงจรทำให้เกิดการสูญเสียกำลังงานไปเป็น  $i^2R$  นั้นหมายความว่า การออสซิลเลท จะถูกลดทอนลง ค่าศักดาที่ตกคร่อมตัวเก็บประจุ C จะสามารถเขียนมาเป็นกราฟได้ดังรูปที่ 2.30 (ข) ซึ่งเหมือนกับการออสซิลเลททางกล (โดยที่เฟสของศักดาจะตามกระแสอยู่ 90 องศา)

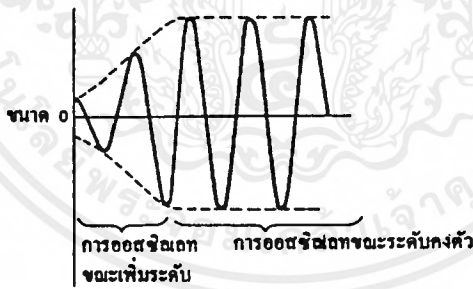
การออสซิลเลทในลักษณะที่ได้กล่าวมาแล้วนี้ เรียกว่า การออสซิลเลทแบบแฉมบี (damped oscillation) เพื่อที่จะช่วยให้การออสซิลเลทเป็นไปอย่างต่อเนื่อง จะต้องใส่กำลังเข้าไป ในระบบมีค่าเท่ากับกำลังที่สูญเสียไป หรือกล่าวได้ว่า ลูกตุ้มนาฬิกาจะต้องถูกผลักเล็กน้อย เมื่อเคลื่อนที่ไปจนถึงด้านซ้ายสุดของการแกว่ง ในกรณีของการออสซิลเลททางไฟฟ้า สวิตช์จะต้องถูกผลักกลับมาทางด้านซ้ายมือทันที ที่ค่าศักดา  $V_c$  มีค่าสูงสุด เพื่อที่จะรับค่ากำลังทางด้านไฟฟ้า จากแหล่งจ่ายไฟแล้ว ทำการผลักกลับตำแหน่งเดิม

โดยอาศัยหลักการการออสซิลเลททางกลม มาทำความเข้าใจกับการออสซิลเลททางไฟฟ้า ลองมาพิจารณาจากวงจรจริงๆ ดูบ้างตามรูปที่ 2.31



รูปที่ 2.31 แสดงวงจรออสซิลเลเตอร์แบบเลือกความถี่จากเกท

เมื่อเริ่มจ่ายไฟให้กับวงจร จะทำให้เกิดการกระชากของศักดาขึ้น ยังผลให้เกิดกระแส ออสซิลเลทอ่อนๆ ขึ้นในวงจร LC และเกิดศักดา  $v_g$  ขึ้นด้วย ค่าศักดา  $v_g$  จะถูกขยายโดยเฟต ผลที่ได้ถูกป้อนไปยังขดปฐมภูมิของทรานฟอเมอร์มีค่าเป็น  $v_d$  (แหล่งจ่ายไฟตรงขนาด เมื่อคิดในแง่ของไฟสลับแล้วให้มีค่าเป็น  $v_d$ ) โดยผลอันนี้จะทำให้กำลังงานป้อนไปให้วงจรเกิดออสซิลเลท ได้ ขนาดของการออสซิลเลทจะเพิ่มขึ้นดังรูปที่ 2.32 และการออสซิลเลทในลักษณะแรกนี้เรียก ว่า การออสซิลเลทช่วงเริ่มแรก หลังจากผ่านช่วงนี้ไปขนาดของสัญญาณจะเริ่มคงที่สภาวะนี้ เรียกว่า การออสซิลเลทแบบต่อเนื่อง



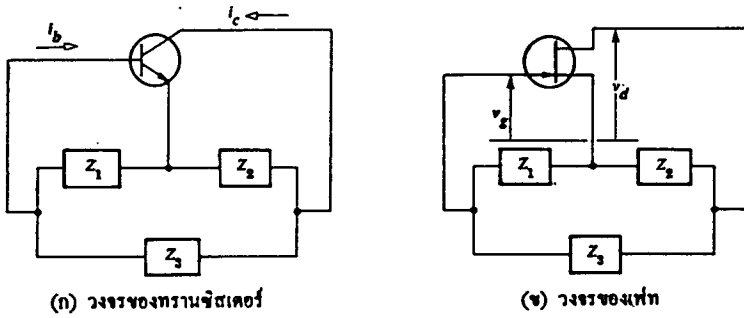
รูปที่ 2.32 การออสซิลเลทในช่วงเริ่มแรก และการออสซิลเลทแบบต่อเนื่อง

การออสซิลเลทตามที่ได้อธิบายมานี้ กระแสที่ช่วยทำให้เกิดการออสซิลเลทอย่างต่อเนื่อง ได้รับมาจากกำลังงานที่จ่ายออกมา โดยแหล่งจ่ายไฟเลี้ยงวงจร

### 2.3.2 วงจรออสซิลเลเตอร์แบบเชื่อมต่อกัน 3 จุด

วงจรออสซิลเลเตอร์ที่มีวงจรป้อนกลับประกอบด้วยอุปกรณ์สามตัว โดยทั่วไปจะเรียกว่า วงจรออสซิลเลเตอร์แบบเชื่อมต่อกันสามจุด ยกตัวอย่างเช่นวงจรแบบฮาร์ทลีย์ (Hartley) คอลพิทท์ (Colpitts) และแบบใช้แก๊นผลึกเป็นต้น

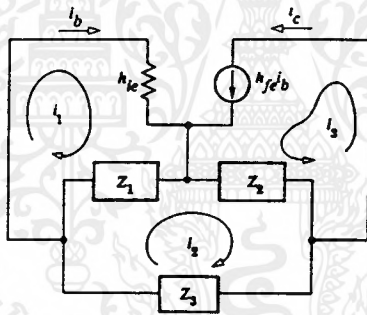
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.33 แสดงวงจรออสซิลเลเตอร์แบบเชื่อมต่อกันสามจุด

รูปแบบโดยทั่วไปของวงจรในลักษณะนี้จะเป็นดังรูปที่ 2.32

1. วงจรออสซิลเลเตอร์แบบเชื่อมต่อกันตามจุดของทรานซิสเตอร์  
วงจรตัดเทียมนของวงจรในรูปที่ 2.33 (ก) สามารถเขียนได้ดังรูปที่ 2.34



รูปที่ 2.34 แสดงวงจรตัดเทียมนของรูปที่ 2.33 (ก)

จากรูปที่ 2.34 จะได้ว่า

$$\begin{aligned} (h_{oe} + Z_1) i_1 - Z_1 i_2 &= 0 \\ -Z_1 i_1 + (Z_1 + Z_2 + Z_3) i_2 + Z_2 i_3 &= 0 \end{aligned} \quad \dots\dots\dots (2.17)$$

เพราะว่า  $i_1 = i_b$ ,  $i_3 = i_c = h_{fe} i_b$  ดังนั้นสมการที่ 2.17 จะได้เป็น

$$\begin{aligned} (h_{oe} + Z_1) i_b - Z_1 i_2 &= 0 \\ (h_{fe} Z_2 - Z_1) i_b + (Z_1 + Z_2 + Z_3) i_2 &= 0 \end{aligned} \quad \dots\dots\dots (2.18)$$

ตามสมการบนจะได้คำตอบก็ต่อเมื่อ  $i_b \neq 0$  และ  $i_2 \neq 0$  ดังนั้นค่าสัมประสิทธิ์ซีดีเทอมิแนนท์  $\Delta$

จะต้องเป็น  $\Delta = 0$  นั่นคือ

$$\begin{aligned}\Delta &= (h_{ic} + Z_1)(Z_1 + Z_2 + Z_3) + Z_1(h_{ic}Z_2 - Z_1) \\ &= h_{ic}(Z_1 + Z_2 + Z_3) + Z_1\{Z_2(1 + h_{ic}) + Z_3\} = 0 \quad \dots\dots\dots(2.19)\end{aligned}$$

ถ้าค่า  $Z_1$ ,  $Z_2$  และ  $Z_3$  เป็นค่ารีแอกแตนซ์จริงๆ แล้ว  $jX_1$ ,  $jX_2$  และ  $jX_3$  จากสมการที่ (2.20) จะมีค่าเป็น

$$jh_{ic}(X_1 + X_2 + X_3) - X_1X_2(1 + h_{ic}) - X_1X_3 = 0 \quad \dots\dots\dots(2.20)$$

และจากจำนวนจินตภาพ และจำนวนจริงจากสมการบนทำได้ว่า

$$X_1 + X_2 + X_3 = 0 \quad \dots\dots\dots(2.21)$$

$$X_2(1 + h_{ic}) + X_3 = 0 \quad \dots\dots\dots(2.22)$$

สมการที่ (2.21) จะแสดงข้อกำหนดของความถี่สัญญาณ ส่วนสมการที่ (2.22) จะแสดงข้อกำหนดของคักดาสัญญาณ จากสมการที่ (2.22) จะได้ว่า

$$X_2 = -\frac{X_3}{1 + h_{ic}} \quad \dots\dots\dots(2.23)$$

จากสมการนี้จะเห็นว่า  $X_2$  และ  $X_3$  จะเป็นค่ารีแอกแตนซ์ต่างชนิดกัน แทนสมการที่ (2.23) ลงไปในสมการที่ (2.21) ทำให้

$$X_1 = -\frac{h_{ic}X_3}{1 + h_{ic}} \quad \dots\dots\dots(2.24)$$

จากสมการนี้จะเห็นว่าค่า  $X_1$  และ  $X_3$  จะเป็นค่ารีแอกแตนซ์ต่างชนิดกัน และจากสมการที่ (2.25) และ (2.24) จะได้ว่า

$$h_{ic} = \frac{X_1}{X_2} \quad \dots\dots\dots(2.26)$$

ผลจากสมการเหล่านี้สรุปได้ว่า :

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
1) ค่ารีแอกแตนซ์ของ  $X_1$  และ  $X_3$  จะต้องเป็นคนละชนิดกับ  $X_2$   
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุเปลี่ยนแปลงเงื่อนไขและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

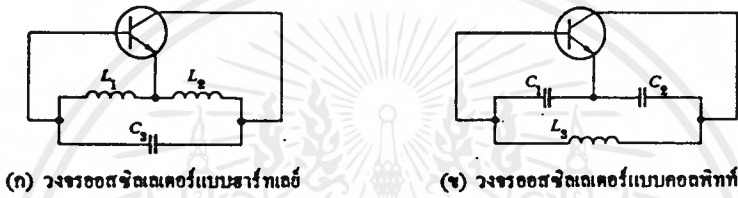
2) ค่ารีแอกแตนซ์ต่างๆ ควรจะเป็นไปตามข้อกำหนดดังนี้

$$[X_2] < [X_3], [X_1] < [X_3]$$

3)  $h_{fe}$  ควรจะมีค่าเป็น  $h_{fe} = X_1/X_2$

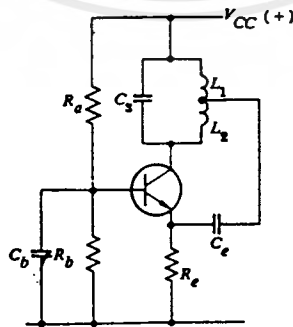
ค่า  $h_{fe}$  ของ 3) นี้จะเป็นค่าที่การออสซิลเลทเป็นแบบอิมตัวแล้ว ถ้าในกรณีของเพิ่มจะเริ่มเกิดการออสซิลเลท ค่า  $h_{fe}$  ควรจะเป็น  $h_{fe} = X_1/X_2$

จากข้อกำหนดข้อ 1) และ 2) จะได้ว่าวงจรพื้นฐานดังรูปที่ 2.35 (ก) และ (ข) วงจรรูป (ก) เรียกว่า วงจรออสซิลเลทแบบฮาร์ทเลย์ ส่วนรูป (ข) เรียกว่าวงจรออสซิลเลเตอร์แบบคอลพิทท์



รูปที่ 2.35 แสดงวงจรเบื้องต้นของฮาร์ทเลย์ และคอลพิทท์ของทรานซิสเตอร์

ในวงจรออสซิลเลเตอร์แบบฮาร์ทเลย์ ขดลวด  $L_1$  และ  $L_2$  มักจะประกอบรวมกันเป็นขดลวดเดียวกัน แต่ทำให้เกิด  $L_1$  และ  $L_2$  โดยการไว้เทปออกมา การกระทำในลักษณะนี้ ทำให้เกิดค่าความเหนี่ยวนำแบบมิวชวล (mutual) เพิ่มขึ้นในวงจร และความเหนี่ยวนำที่ได้จากข้อกำหนดของความถี่สัญญาณ จะต้องมากกว่าหรือเท่ากับ  $L_1 + L_2 + 2M$  วงจรนี้เหมาะสมกับการออสซิลเลทที่ความถี่ต่ำ



รูปที่ 2.36 เป็นตัวอย่างวงจรออสซิลเลเตอร์แบบฮาร์ทเลย์ชนิดเบสร่วม จะหาความถี่ของการออสซิลเลทได้จากสมการที่ (2.21)

เพราะว่าอัตราส่วนของค่าอิมพีแดนซ์ ด้านสัญญาณเข้าของทรานซิสเตอร์  $h_{ie}$  ของด้านเบสกับค่าอิมพีแดนซ์ด้านสัญญาณออกของ  $1/h_{oe}$  ของด้านคอลเลคเตอร์ จะมีค่าประมาณ 10 ถึง 30 เท่า ดังนั้นค่า  $X_2$  มักจะเลือกให้มีค่ามากกว่า  $X_1$  10 ถึง 30 เสมอ ( $L_2 / L_1 = C_1 / C_2$  10 ถึง 30 เท่า) เพื่อที่จะได้ข้อกำหนดของการออสซิลเลตอร์ที่ดีที่สุด

$$j\omega L_1 + j\omega L_2 + \frac{1}{j\omega C_3} = 0 \quad \dots\dots\dots(2.27)$$

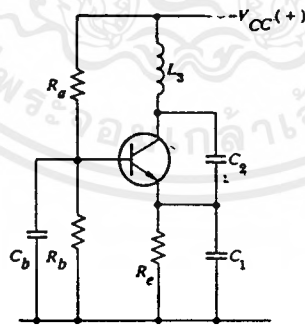
ฉะนั้นความถี่  $f$  จะมีค่าเป็น

$$\therefore f = \frac{1}{\sqrt{(L_1 + L_2) C_3}} \quad \dots\dots\dots(2.28)$$

เมื่อ  $M$  มีค่าคงที่  $f$  จะเป็น

$$f = \frac{1}{\sqrt{(L_1 + L_2 + 2M) C_3}} \quad \dots\dots\dots(2.29)$$

รูปที่ 2.37 จะเป็นตัวอย่างของวงจรออสซิลเลเตอร์แบบคอลพิทท์ชนิดเบสร่วม



รูปที่ 2.37 แสดงวงจรออสซิลเลเตอร์แบบคอลพิทท์แบบเบสร่วม

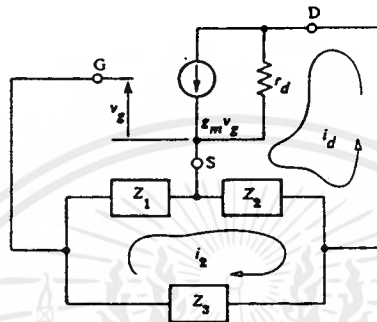
ความถี่ที่ออสซิลเลต  $f$  จะหาได้คล้ายกับวงจรออสซิลเลเตอร์แบบฮาร์ทลีย์ โดยอาศัยจากสมการที่ (2.21) จะได้ว่า

$$\frac{1}{j\omega C_1} + \frac{1}{j\omega C_2} + j\omega L_3 = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\therefore f = \frac{1}{\sqrt{2\pi L_s \frac{C_1 C_2}{C_1 + C_2}}} \dots\dots\dots(230)$$

2. วงจรออสซิลเลเตอร์แบบเชื่อมต่อกันตามจุดของเฟท (รวมทั้งหลอดสูญญากาศด้วย)  
 วงจรที่คิดเทียบของวงจรจะเป็นดังรูปที่ 2.38



รูปที่ 2.38 แสดงวงจรที่คิดเทียบของวงจร

จากรูปที่ 2.38 ถ้าให้กระแสไหลวนอยู่ในรูปเป็น  $i_d$  และ  $i_2$  จะได้สมการดังนี้

$$r_d(i_d - g_m v_g) + Z_2(i_d + i_2) = 0 \dots\dots\dots(2.31)$$

$$(Z_1 + Z_2 + Z_3) i_2 + Z_2 i_d = 0 \dots\dots\dots(2.32)$$

เพราะว่าค่า  $v_g = Z_2 i_d$  ดังสมการ (2.31) จะจัดเทอมใหม่ได้เป็น

$$\begin{aligned} (r_d + Z_2) i_d + (Z_2 - g_m r_d Z_1) i_2 &= 0 \\ Z_2 i_d + (Z_1 + Z_2 + Z_3) i_2 &= 0 \end{aligned} \dots\dots\dots(2.33)$$

จากสมการที่ (2.33) ข้อกำหนดของการออสซิลเลทแบบต่อเนื่อง จะเป็นจริงเมื่อ  $\Delta = 0$  จะได้สมการดังต่อไปนี้

$$\Delta = r_d(Z_1 + Z_2 + Z_3) + Z_2 \{Z_1(1 + g_m r_d) + Z_3\} = 0 \dots\dots\dots(2.34)$$

เมื่อ  $Z_1, Z_2$  และ  $Z_3$  เป็นค่ารีแอกแตนซ์อย่างแท้จริง (pure reactance) แล้ว  $jX_1, jX_2$  และ  $jX_3$  ของเทอมแรกของสมการที่ (2.34) จะเป็นส่วนของจำนวนจินตภาพ และเทอมที่สองจะเป็นส่วนของจำนวนจริง นั่นคือ

$$X_1 + X_2 + X_3 = 0 \quad \dots\dots\dots(2.35)$$

$$X_1(1 + g_{ur_d}) + X_3 = 0 \quad \dots\dots\dots(2.36)$$

โดยความสัมพันธ์ของเฟส ซึ่ง  $g_{ur_d} = \mu$  จากสมการบนจะได้ว่า

$$x_1 = \frac{x_3}{1 + \mu} \quad \dots\dots\dots(2.37)$$

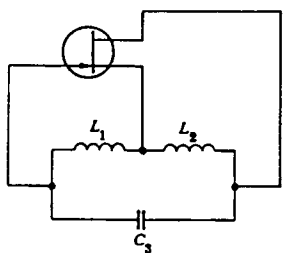
$$x_2 = -\frac{\mu x_3}{1 + \mu} \quad \dots\dots\dots(2.38)$$

และจากสมการที่ (2.37) (2.38) จะได้ว่า

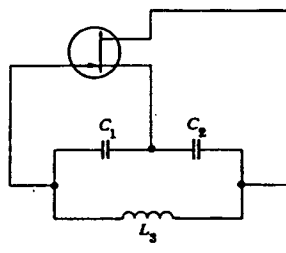
$$\frac{x_2}{x_1} = \mu \quad \dots\dots\dots(2.39)$$

จากสมการบนจะเห็นว่าทั้ง  $X_1$  และ  $X_2$  จะมีค่ารีแอกแตนซ์ต่างจากของ  $X_3$  และข้อกำหนดที่ว่า  $[X_1] < [X_3], [X_2] < [X_3]$  จะเป็นจริง ความถี่ของการออสซิลเลท จะหาได้จากสมการ (2.35)

วิธีการกราวด์สามจุดมักจะพบบ่อยๆ ในวงจรเฟสที่เป็นวงจรออสซิลเลเตอร์ วงจรที่พบบ่อยๆ คือ วงจรออสซิลเลเตอร์แบบคอลพิทท์ ชนิดต่อเดรนลงกราวด์ดังรูปที่ 2.40

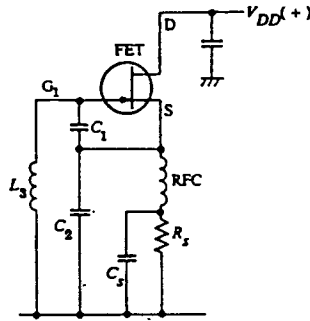


(ก) วงจรออสซิลเลเตอร์แบบฮาร์ทเลย์ที่ใช้เฟส



(ข) วงจรออสซิลเลเตอร์แบบคอลพิทท์ที่ใช้เฟส

เอกสารนี้เป็นเอกสารที่ 2.39 แสดงวงจรออสซิลเลเตอร์แบบฮาร์ทเลย์และคอลพิทท์ที่เบื้องต้น นโยบายด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.40 แสดงวงจรออสซิลเลเตอร์แบบคอลพิทท์

ตามรูปที่ 2.40 ตัว RFC คือ คอยล์ความถี่สูง (high frequency choke) ที่ทำหน้าที่ป้องกันกระแสของสัญญาณความถี่สูงไหลผ่าน และค่าความต้านทาน  $R_s$  เป็นความต้านทานไบอัสวงจร ความถี่ของการออสซิลเลทหาได้จากสมการที่ 2.35 ดังนี้

$$\frac{1}{j\omega C_1} + \frac{1}{j\omega C_2} + j\omega L_3 = 0$$

$$\therefore f = \frac{1}{\sqrt{2\pi L_3 \frac{C_1 C_2}{C_1 + C_2}}}$$

**3. การเบี่ยงเบนความถี่ของวงจรออสซิลเลเตอร์แบบ LC และวิธีแก้ไขให้ความถี่ออสซิลเลเตอร์คงที่**

สาเหตุของการเบี่ยงเบนความถี่ของวงจรออสซิลเลเตอร์แบบ LC สามารถแบ่งออกเป็นพวกๆ ได้ดังนี้

- 1) การเปลี่ยนแปลงของตัวคงที่ของทรานซิสเตอร์หรือเฟท
- 2) การเปลี่ยนค่าคงที่ของ L และ C ในวงจร
- 3) การเปลี่ยนแปลงของโหลด

การป้องกันสาเหตุในข้อ 1),2) และ 3) เพื่อให้ค่าความถี่ของวงจรออสซิลเลเตอร์คงที่จะได้ทำการศึกษารายละเอียดดังต่อไปนี้

**ก. การเปลี่ยนแปลงของตัวคงที่ของทรานซิสเตอร์หรือเฟท**

ค่าคงที่  $h_{ie}$ ,  $h_{oe}$ ,  $C_c$ ,  $r_d$  และ  $C_{dg}$  ของทรานซิสเตอร์ หรือเฟทจะมีความเกี่ยวพันกันอย่างไร้ขีดกับความถี่ที่ออสซิลเลทขึ้นมา ยกตัวอย่างเช่น จากข้อกำหนดของความถี่สัญญาณเป็นดังนี้

$$\omega^2 = \frac{1}{L_1 C_1} \left( 1 + \frac{r_1}{r_4} \right)$$

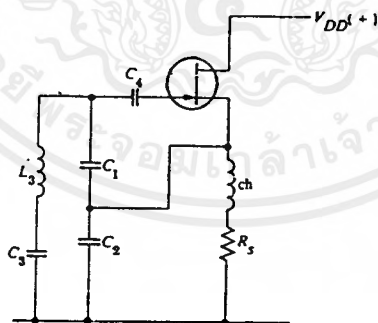
$$\omega^2 = \frac{1}{L_1 C_1} \cdot \frac{1}{\left( 1 + \frac{L_2 r_1}{L_1 h_u} \right)}$$

ทั้งสองสมการนี้จะมีค่า  $r_d$ ,  $h_u$ ,  $C_1$ ,  $C_c$  และ  $C_{\mu}$  ประกอบกับค่าอื่น ซึ่งจะเห็นได้ว่า ความถี่ของวงจรออสซิลเลเตอร์ จะแปรเปลี่ยนไปเมื่อค่าคงที่เหล่านี้ ของทรานซิสเตอร์หรือของ เฟทเปลี่ยนแปลงไป เพื่อแก้ปัญหาเหล่านี้ต้อง

- 1) ต้องกันค่าคงที่ของทรานซิสเตอร์ หรือของเฟทเหล่านี้ ไม่ให้เกิดการเปลี่ยนแปลง
- 2) การคับปลิ่งสัญญาณระหว่างวงจร LC และทรานซิสเตอร์หรือเฟท จะต้องทำให้มีค่าน้อยที่สุดเท่าที่จะทำได้

โดยวิธีที่ประกอบด้วย

- 1) แหล่งจ่ายศักดาไฟเลี้ยงวงจรจะต้องทำให้มีเสถียรภาพดี
- 2) การใช้งานวงจรควรจะทำให้มีการเปลี่ยนแปลงของอุณหภูมิน้อยที่สุด หรือสร้างการชดเชยผลของอุณหภูมิให้วงจร
- 3) ใส่ตัวเก็บประจุ  $C_3$  ( $C_3 \ll C_1 C_2$ ) อนุกรมกับ  $L_3$  ในวงจรตามรูปที่ 2.40 ซึ่งเป็นพัฒนาวงจรออสซิลเลเตอร์แบบคอลพิทท์ให้มีประสิทธิภาพดีขึ้น



รูปที่ 2.41 วงจรออสซิลเลเตอร์แบบคอลพิทท์ที่ถูกพัฒนาขึ้น

วงจรรูป 2.41 เรียกกันทั่วไปว่า วงจรออสซิลเลเตอร์แบบแคลปปี้ (Clapp oscillator Circuit) และวงจรนี้นิยมใช้กันมากในทางด้านปฏิบัติ ค่าความจุของตัวเก็บประจุ  $C_1$  และ  $C_2$  จะต้องมีค่ามากกว่าค่าความจุของตัวเก็บประจุ  $C_3$  เป็นพิเศษ จนทำให้ค่าความจุแบบสเตอร์ชักรวมเข้ากับค่าความจุของ  $C_1$  และ  $C_2$  ซึ่งค่านี้มีค่าถือได้ไม่มีผลต่อวงจรอย่างแน่นอน ด้วยสาเหตุนี้

ความถี่ของวงจรรอสซิลเลเตอร์ ซึ่งมีค่าประมาณได้จากค่าของ  $L_3$  และ  $C_3$  แต่เนื่องจากการคับปลิงของวงจรมีเป็นแบบอ่อนหรือสัญญาณต่ำๆ ดังนั้นการอสซิลเลท จึงเป็นแบบอ่อนด้วยเป็นผล ทำให้ต้องใส่วงจรมายสัญญาณในภาคหลังของวงจรรอสซิลเลเตอร์นี้ด้วย

4) ทำให้อัตราส่วนของ  $C/L$  มีค่ามาก เพื่อจะได้ทำให้ผลของความจุของอิเล็กโทรดมีผลกระทบวงจรมีน้อยที่สุด แต่เมื่อใช้ตัวเก็บประจุ  $C$  มีค่าความจุมาแล้ว อัตราการขยายศักดาสัญญาณลดลงด้วย ( $R_o = L/Cr$  มีค่าลดลง) พร้อมทั้งการอสซิลเลทจะเป็นแบบอ่อนๆ

5) ควรเลือกใช้ทรานซิสเตอร์ที่มีค่าความถี่  $f_r$  สูง

6) ค่า  $Q$  ของวงจรถูกควรทำให้มีค่ามาก

### ข. การเปลี่ยนค่าของ $L$ และ $C$ ในวงจร

ผลของค่าความเหนียวนำของขดลวด และค่าความจุด้านอิเล็กโทรสแตติกของตัวเก็บประจุ จะมีผลต่อความถี่ของการอสซิลเลทของวงจรโดยตรง ดังนั้นตัวเก็บประจุและขดลวดควรจะได้รับการป้องกันจากอุณหภูมิและความชื้น พร้อมทั้งโครงสร้างของอุปกรณ์  $L$  และ  $C$  ที่นำมาใช้งาน ควรหลีกเลี่ยงจากแบบที่เป็นการเคลื่อนไหวทางกล

### ค. การเปลี่ยนแปลงของโหลด

เมื่อมีการเปลี่ยนแปลงของโหลดที่ต่ออยู่โดยตรงกับวงจรรอสซิลเลเตอร์ ความถี่ของวงจรมีผลกระทบโดยการเปลี่ยนแปลงค่าความจุ ที่เกิดจากผลของมิลเลอร์หรือในบางกรณี  $L$  หรือ  $C$  ของโหลดจะมีผลกระทบต่อวงจรรอสซิลเลเตอร์โดยตรง เพื่อหลีกเลี่ยงผลต่างๆ เหล่านี้ควรใช้วงจรมายสัญญาณบัฟเฟอร์ (buffer amplifier) ใส่ไว้ระหว่างวงจรรอสซิลเลเตอร์กับโหลด

นอกจากวิธีที่ได้อธิบายมาแล้วนี้ วิธีการทำให้คาร์แคสเซอร์มีเสถียรภาพ การทำให้มีเสถียรภาพแบบบริดจ์ หรือวิธีการอื่นๆ ก็ใช้ได้ แต่ไม่ค่อยเหมาะสมกับการใช้งานด้านปฏิบัติ

## 2.3.3 วงจรรอสซิลเลเตอร์แบบใช้ชั้นผลึก

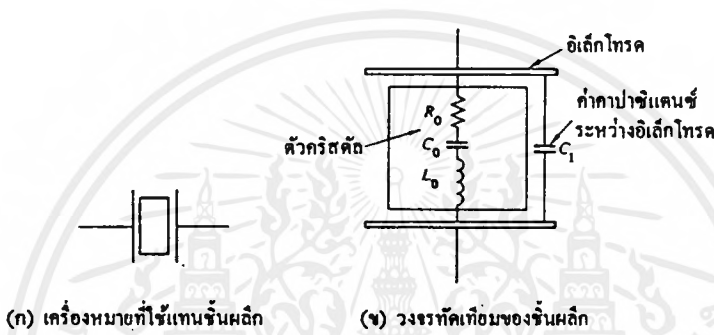
วงจรรอสซิลเลเตอร์แบบใช้ก้อนผลึก อาศัยการสั่นของชั้นผลึกแทนการใช้อุปกรณ์ที่นำมากำเนิดความถี่ และเป็นวงจรที่มีเสถียรภาพทางด้านความถี่สูงมาก

จากการศึกษาที่ผ่านมา ความถี่ของวงจรรอสซิลเลเตอร์  $LC$  จะเปลี่ยนแปลงไปเมื่อค่าศักดา อุณหภูมิโหลดและอื่นๆ เปลี่ยนแปลงไป การทำให้วงจร  $LC$  มีเสถียรภาพดี ทำได้ยาก

หรือด้านเครื่องส่งก็ตาม มักจะเลือกใช้วงจรจโรสซิลเลเตอร์แบบใช้ก้อนผลึกเป็นแหล่งกำเนิด สัญญาณความถี่ทั้งสิ้น

1. ชั้นผลึกที่ใช้กำเนิดความถี่

ชั้นผลึกที่ใช้กำเนิดความถี่เป็นแบบควอทซ์เปียโซอิเล็กทริก (quartz piezoelectric) การสั่นไหวของมันจะทำให้เกิดความถี่ขึ้น โดยอาศัยคุณสมบัติของสารเปียโซอิเล็กทริก สัญลักษณ์ของชั้นผลึก จะเป็นดังรูปที่ 2.42 (ก)



รูปที่ 2.42 ชั้นผลึกที่ใช้กำเนิดความถี่

ปรากฏการณ์ของเปียโซอิเล็กทริกถูกค้นพบโดย สองพี่น้อง j. Curie และ P. Curie ในปี 1880 โดยทำการป้อนแรงจากภายนอกเข้าที่ ด้านทั้งสองของวงจรมีเปียโซอิเล็กทริกแล้ว จะได้ประจุไฟฟ้าทั้งประจุบวก และประจุลบออกมาเป็นสัดส่วนตรงกับแรงภายนอกที่ป้อนเข้าไปในทางกลับกัน เมื่อทำการป้อนศักดาตรงกับศักดาที่ป้อนเข้าไป

โดยอาศัยคุณสมบัติของชั้นผลึกที่มีความยืดหยุ่นได้นี้ ถ้าป้อนแรงกดดันทันทีทันใดให้กับชั้นผลึกแล้ว เอาแรงกดดันนี้ออกไป ชั้นผลึกจะเริ่มเกิดการสั่นตามคุณสมบัติความถี่ของตัวมัน ในลักษณะกลับไปมา (บวกและลบ) การสั่นนี้จะทำให้เกิดศักดาบวกและลบ ขึ้นเป็นสัดส่วนตรงกับความแรงของการไหวตัว และเกิดขึ้นทั้งสองข้างของชั้นผลึก นั่นคือ ศักดาไฟสลับซึ่งมีความถี่เท่ากับคุณสมบัติด้านความถี่ของชั้นผลึก

ต่อไปเมื่อป้อนศักดาสัญญาณที่มีความถี่สอดคล้องกับ คุณสมบัติด้านความถี่ของชั้นผลึกเข้าไปให้ชั้นผลึก จะทำให้ชั้นผลึกเกิดการกำจรด้านทางกล และการสั่นจะเกิดขึ้นสูงสุด ที่จุดนี้ค่าศักดาที่ได้จากชั้นผลึกจะมีค่ามากที่สุด และกระแสที่ไหลเข้าชั้นผลึกจากแหล่งกำเนิดสัญญาณความถี่สูง ก็จะมีค่ามากที่สุดด้วย เนื่องจากกระแสของวงจรมีขึ้นอย่างทันทีทันใดที่ความถี่ที่กำหนด ซึ่งลักษณะของวงจรมีขึ้นเหมือนกับวงจรมีขึ้นแบบอนุกรม ดังนั้นวงจรที่เทียบทางด้านไฟ

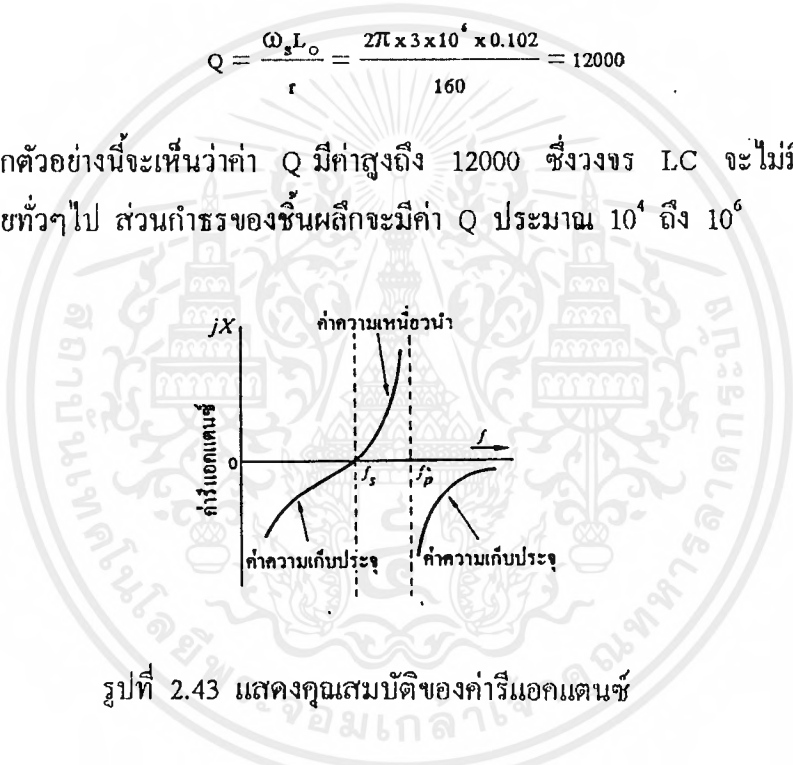
เอกสารนี้ของชั้นผลึกจะเป็นดังรูปที่ 2.42 (ข) เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อค่าคงที่ทางไฟฟ้าของวงจรของชิ้นผลึกส่วนที่เป็นตัวกำรคือ  $R_o$ ,  $C_o$  และ  $L_o$  สมบัติให้มีค่าเป็น  $R_o = 160 \Omega$ ,  $C_o = 2.76 \times 10^{-2} \text{ pF}$  และ  $L_o = 0.102 \text{ H}$  ค่าของความถี่ที่กำร  $f_s$  และค่า  $Q$  จะหาได้เป็น ( $C_1$  ในรูปที่ 2.42 เป็นค่าความถี่ที่เกิดจากแผ่นอิเล็กโทรดภายในจะยังไม่สนใจในขณะนี้)

$$f_s = \frac{1}{\sqrt{L_o C_o}} = \frac{1}{\sqrt{0.102 \times 2.76 \times 10^{-14}}} = 3.0 \text{ MHz}$$

$$Q = \frac{\omega_s L_o}{r} = \frac{2\pi \times 3 \times 10^6 \times 0.102}{160} = 12000$$

จากตัวอย่างนี้จะเห็นว่าค่า  $Q$  มีค่าสูงถึง 12000 ซึ่งวงจร LC จะไม่มีทางทำได้สูงถึงขนาดนี้ โดยทั่วไป ส่วนกำรของชิ้นผลึกจะมีค่า  $Q$  ประมาณ  $10^4$  ถึง  $10^6$



รูปที่ 2.43 แสดงคุณสมบัติของค่ารีแอคแตนซ์

เมื่อชิ้นผลึกเกิดการกำรที่ความถี่ที่ถูกต้อง  $f_s$  แล้ว วงจรกำรแบบอนุกรมของชิ้นผลึกจะมีผลเป็นอิมพีแดนซ์ของความถี่ที่ความถี่ต่ำกว่า  $f_s$  และจะเป็นอิมพีแดนซ์ของความเหนี่ยวนำที่ความถี่สูงกว่า  $f_s$  เมื่อไม่สนใจต่อค่าความต้านทาน  $R_o$  ดังรูปที่แสดงไว้ในรูปที่ 2.43 เมื่อความถี่มีค่าเพิ่มขึ้นจนมีค่าสูงมาก ค่ารีแอคแตนซ์ของความเหนี่ยวนำและตัวเก็บประจุ  $C_1$  จะประกออบกันขึ้นเป็นวงจรกำรแบบขนาน โดยกำรที่ความถี่  $f_p$  ที่จุดนี้อิมพีแดนซ์ของวงจร จะเป็นอิมพีแดนซ์ของตัวเหนี่ยวนำคือ  $\pm \alpha$  ค่า  $f_p$  สามารถแสดงเป็นสมการได้ดังนี้

$$f_p = \frac{1}{\sqrt{L_o \frac{C_o C_1}{C_o + C_1}}} = f_s \sqrt{1 + \frac{C_o}{C_1}} \dots\dots\dots(2.40)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าให้  $C_1 = 10\text{pF}$  ในตัวอย่างที่ผ่านมา  $f_p$  จะเป็น

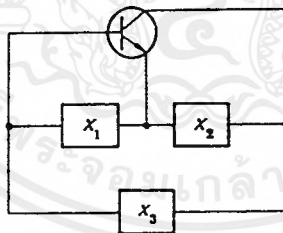
$$f_p = 3\sqrt{1 + \frac{2.76}{10} \times 10^{-2}} = 3.004 \text{ MHz}$$

จากตัวอย่างที่ยกมานี้ จะเห็นว่าระยะห่างระหว่าง  $f_s$  และ  $f_p$  จะแคบมากเป็นพิเศษ (3.000MHz กับ 3.004 MHz หรือประมาณ 0.004 MHz) และส่วนกำไรของชั้นผลึก จะเห็นความถี่ขยับมาเมื่อความถี่เหนือช่วงนี้ขึ้นไป เมื่ออุปกรณ์ประเภทความถี่ขยับมาที่ต่อกันแบบสามจุดถูกแทนด้วยชั้นผลึก วงจรออสซิลเลเตอร์ที่ได้จะมีเสถียรภาพทางความถี่สูงมาก ยิ่งไปกว่านั้น เนื่องจากชั้นผลึกนี้ มีการสั่นไหวแบบทางกล ดังนั้นมันจึงไม่มีผลต่อการเปลี่ยนแปลงของอุณหภูมิ ค่าสัมประสิทธิ์ของอุณหภูมิโดยทั่วไปของชั้นผลึก จะประมาณ  $10^{-6}/^{\circ}\text{C}$  หรือน้อยกว่า

**2. วงจรออสซิลเลเตอร์แบบใช้ชั้นผลึก**

ตามรูปที่ 2.44 ซึ่งเป็นวงจรออสซิลเลเตอร์แบบต่อกันสามจุด ค่ารีแอกแตนซ์ทั้งสามตัว จะถูกแทนด้วยชั้นผลึกได้โดยอาศัยหลักการเบื้องต้นดังตารางที่ 2.2

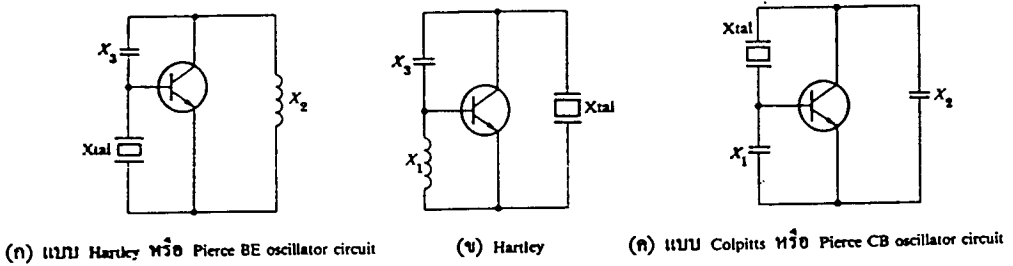
วงจรแบบพื้นฐานของวงจรออสซิลเลเตอร์แบบใช้ชั้นผลึก จะแสดงได้ดังรูปที่ 2.45 ซึ่งได้มาจากหลักการในตารางที่ 2.2



รูปที่ 2.44 วงจรออสซิลเลเตอร์แบบต่อกันสามจุด

	$X_1$	$X_2$	$X_3$	
ชนิดฮาร์ตเลย์				วงจร Pierce BE
ชนิดฮาร์ตเลย์				
ชนิดคอลลพัทท์				วงจร Pierce CB

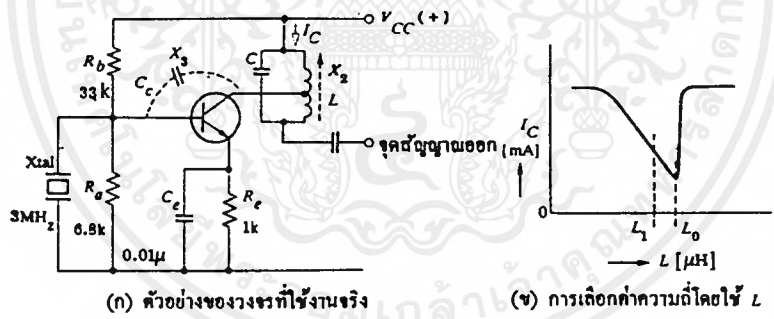
ตารางที่ 2.2 รูปแบบพื้นฐานของวงจรออสซิลเลเตอร์แบบอาศัยชั้นผลึก



รูปที่ 2.45 วงจรพื้นฐานของวงจรออสซิลเลเตอร์แบบใช้ซีพียูเฟลิก

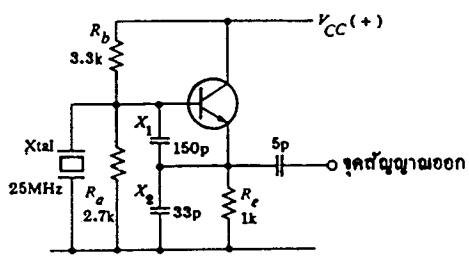
ตามรูปวงจรของรูปที่ 2.45 สามารถใช้เพทแทนทรานซิสเตอร์ได้เลย โดยไม่ต้องเปลี่ยนรูปแบบของวงจร แต่ควรจะศึกษาถึงวงจรทางด้านปฏิบัติเสียก่อน เพื่อความเข้าใจได้ดีขึ้น

รูปที่ 2.46 เป็นวงจรแบบฮาร์ทลีย์ที่ใช้งานจริง โดยมีค่าความจุภายในเป็น  $X_3$  ของวงจร LC แบบขนานเป็น  $X_2$  ค่ารีแอคแตนซ์ของมันจะเป็นแบบความเหนี่ยวนำตามรูปที่ 2.46 (ก) ส่วนรูปที่ 2.46 (ข) แสดงถึงการเปลี่ยนแปลงของค่ากระแส  $I_C$  เมื่อ  $L$  ถูกปรับค่าไป เมื่อค่ากระแส  $I_C$  มีค่าต่ำสุด การออสซิลเลทก็จะมีค่าสูงสุดที่จุดกำร  $L_0$  แต่ที่จุดนี้การทำงานจะยังไม่เสถียรภาพดีพอ จุดที่ดีที่สุดควรจะเป็นที่  $L_1$  ซึ่งเป็นจุดที่  $L$  จะเริ่มมีค่าความเหนี่ยวนำ



รูปที่ 2.46 วงจรออสซิลเลเตอร์แบบฮาร์ทลีย์

รูปที่ 2.47 เป็นวงจรคอลเลกเตอร์ร่วมแบบไม่เลือกความถี่ ซึ่งตัดแปลงมาจากวงจรแบบคอสพิทท์



เอกสารนี้เป็นเอกสารที่ส่งรูปที่ 2.47 แสดงวงจรแบบไม่เลือกความถี่ หน้าไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.4 วงจรออสซิลเลเตอร์แบบ CR

เมื่อต้องการให้วงจรรออสซิลเลเตอร์แบบ LC มีค่าความถี่ต่ำ จะต้องเลือกใช้ค่า L และ C ที่มีค่ามากซึ่งความถี่ต่ำมากๆ แล้ว ในวงจรรออสซิลเลเตอร์แบบ LC จะต้องใช้ขดลวดเหนี่ยวนำเป็นแบบแกนเหล็ก ซึ่งผลให้มีราคาแพง น้ำหนักมาก และกินเนื้อที่ ในกรณีเช่นนี้มักจะเลือกใช้วงจรรออสซิลเลเตอร์แบบ RC แทน เนื่องจากวงจรรออสซิลเลเตอร์แบบ RC ใช้ความต้านทานแทนตัวเหนี่ยวนำ จึงตัดปัญหาต่างๆ ออกไป ฉะนั้นวงจรรออสซิลเลเตอร์แบบ RC มักจะถูกเลือกใช้บ่อยๆ เมื่อต้องการความถี่ต่ำ

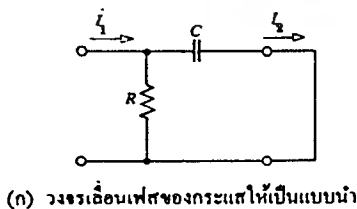
#### 1. วงจรออสซิลเลเตอร์แบบเลื่อนเฟส (Phase-shift type oscillator)

วงจรรออสซิลเลเตอร์แบบเลื่อนเฟส จะประกอบด้วยวงจรขยายสัญญาณ และวงจรเลื่อนเฟสแบบ CR

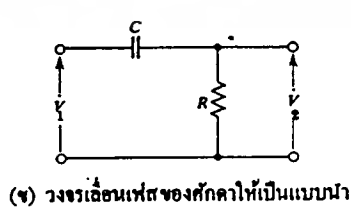
รูปที่ 2.48 เป็นหลักการของวงจรเลื่อนเฟส โดยการใช้ CR ในรูปที่ 2.48 (ก) ถ้า  $R < 1/\omega C$  แล้ว ค่ากระแส  $I_2$  จะเป็น

$$i_2 = \frac{R}{R + \frac{1}{j\omega C}} i_1 = j\omega C R i_1 \quad \dots\dots\dots(2.41)$$

หรือกล่าวได้ว่า เมื่อ  $i_2$  มีค่าเข้าใกล้ศูนย์ ( $i_2 \rightarrow 0$ ) เฟสของกระแส  $I_2$  จะนำเฟสของกระแสต้านสัญญาณเข้า  $i_1$  อยู่ 80 องศา แม้ว่าดูจะไม่มี ความหมายเมื่อค่า  $i_2$  เป็นศูนย์ แต่ในทางปฏิบัติ เมื่อนำมาต่ออนุกรมกัน 3 วงจร หรือมากกว่า (ของรูปที่ 2.48 (ก)) จะทำให้เฟสของกระแสเลื่อนนำไปได้ถึง 180 องศา



(ก) วงจรเลื่อนเฟสของกระแสให้เป็นแบบนำ



(ข) วงจรเลื่อนเฟสของศักดาให้เป็นแบบนำ

รูปที่ 2.48 วงจรเลื่อนเฟสแบบ CR

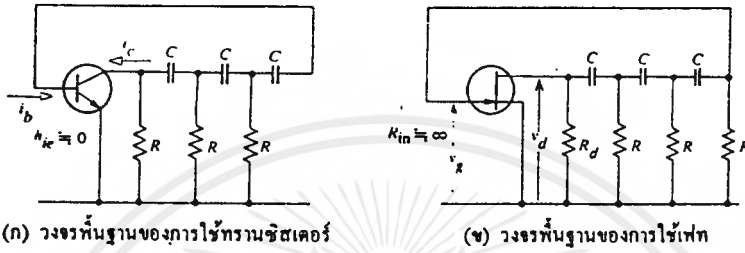
จากรูปที่ 2.48 (ข) ค่า  $V_2$  จะเป็น

$$V_2 = \frac{R}{1 + j\omega CR} V_1 = j\omega C R V_1 \quad \dots\dots\dots(2.42)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในหลักสูตรศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $1/\omega C \gg R$

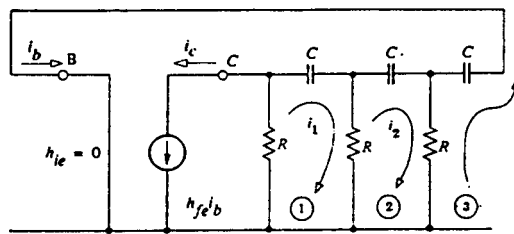
ในทำนองเดียวกัน ถ้านำวงจรในรูปที่ 2.48 (ข) ต่ออนุกรมกัน 3 วงจรหรือมากกว่า ก็จะทำให้เฟสของศักดาเลื่อนนำไป 180 องศาเช่นกัน โดยการนำเอาวงจรเลื่อนเฟสเหล่านี้ มาต่อเข้ากับวงจรขยายสัญญาณแบบกลับศักดา เป็นผลให้ที่ความถี่แน่นอนค่าหนึ่งของการป้อนกลับ จะทำให้การป้อนกลับเป็นบวก ยังผลให้วงจรเกิดการออสซิลเลตขึ้นตามความถี่ที่ต้องการ



รูปที่ 2.49 แสดงวงจรออสซิลเลเตอร์แบบเลื่อนเฟสโดยใช้ CR

รูปที่ 2.49 (ก) อาศัยการผ่านสัญญาณเข้าไปยังวงจร RC สามวงจรต่ออนุกรมกัน ทำให้  $i_c$  มีเฟสเลื่อนไป 180 องศา เมื่อกลายเป็น  $i_e$  เมื่อการลดทอนของกระแสเริ่มต้นเกิดจากวงจรเลื่อนเฟสได้ถูกขยายชดเชยขึ้นมาด้วย อัตราขยายของกระแสของทรานซิสเตอร์ ทำให้  $i_c$  มีค่าคงที่นั่นคือ การออสซิลเลตจะอยู่ในลักษณะต่อเนื่อง

รูปที่ 2.49 (ข) สามารถพิจารณาได้เหมือนกับกรณีบน จะมีข้อแตกต่างกันเล็กน้อยคือ ค่าอิมพีแดนซ์ด้านสัญญาณเข้าของทรานซิสเตอร์ จะมีค่าต่ำ  $h_{ie}$  จึงถือว่าลัดวงจรไป แต่ในกรณีของเฟตค่าอิมพีแดนซ์ด้านสัญญาณเข้าจะมีค่าสูง ดังนั้น  $R_{in}$  ของเฟตจึงถือได้ว่ามากจนเป็นต้นตอวงจรตัดเทียมของรูปที่ 2.49 (ก) จะเขียนได้ดังรูปที่ 2.50



รูปที่ 2.50) วงจรตัดเทียมของรูปที่ 2.49

จากรูปที่ 2.50 จะเขียนได้เป็น

$$\begin{aligned} \text{Mesh (1)} \quad (2R + 1/j\omega C) i_1 - Ri_2 + Rh_e i_b &= 0 \\ \text{Mesh (2)} \quad -Ri_1 + (2R + 1/j\omega C) i_2 - Ri_b &= 0 \quad \dots\dots\dots(2.43) \\ \text{Mesh (3)} \quad -Ri_2 + (R + 1/j\omega C) i_b &= 0 \end{aligned}$$

เมื่อการอสซิลเลทเป็นระบบต่อเนื่องค่ากระแส  $i_b$  และ  $i_c$  จะไม่เป็นศูนย์ ดังนั้นจากสมการ (2.43) ค่าสัมประสิทธิ์ของดีเทอร์มิแนนต์จะเป็น  $\Delta = 0$

$$\Delta = \begin{vmatrix} 2R + \frac{1}{j\omega C} & -R & Rh_e \\ -R & 2R + \frac{1}{j\omega C} & -R \\ 0 & -R & R + \frac{1}{j\omega C} \end{vmatrix} = 0 \quad \dots\dots\dots(2.44)$$

ตามสมการบนเมื่อจัดเทอมใหม่  $\Delta$  จะกลายเป็น

$$\Delta = \frac{5R}{\omega^2 C^2} - R^3(1+h_e) + \frac{1}{j\omega C} \left( \frac{1}{\omega^2 C^2} - 6R^2 \right) = 0 \quad \dots\dots\dots(2.45)$$

ในส่วนของจำนวนจินตภาพจากสมการบน ค่าความถี่จะได้เป็น

$$\frac{1}{\omega^2 C^2} = 6R^2 \quad \dots\dots\dots(2.46)$$

$$\therefore f_0 = \frac{1}{\sqrt{6CR}} \quad \dots\dots\dots(2.47)$$

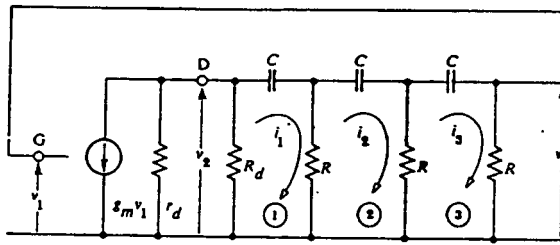
ในส่วนของจำนวนจริง ข้อกำหนดของขนาดคิกคาสัญญาณจะได้เป็น

$$R^3 (1+h_e) = 5R / \omega^2 C^2 = 30 R^3 \quad \dots\dots(2.48)$$

$$\therefore h_e = 29$$

ส่วนวงจรตัดเทียมนของวงจรในรูปที่ 2.49 (ข) จะเขียนได้ดังรูปที่ 2.51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.51 แสดงวงจรหลักที่เชื่อมของวงจรในรูปที่ 2.49 (ข)

เพราะว่า  $V_1 = R i_3$  จากเมช (1) จะได้ว่า

$$V_2 = A_v V_1 = A_v R i_3 = (R + 1/j\omega C) i_1 - R i_2$$

$$\therefore (R + 1/j\omega C) i_1 - R i_2 - A_v R i_3 = 0 \quad \dots\dots\dots(2.49)$$

โดยอาศัยวิธีเดียวกันนี้ สมการของเมชที่ (2) และ (3) จะได้เป็น

$$\begin{aligned} \text{Mesh (1)} \quad & (R + 1/j\omega C) i_1 - R i_2 - A_v R i_3 = 0 \\ \text{Mesh (2)} \quad & -R i_1 + (2R + 1/j\omega C) i_2 - R i_3 = 0 \quad \dots\dots(2.50) \\ \text{Mesh (3)} \quad & 0 - R i_2 + (2R + 1/j\omega C) i_3 = 0 \end{aligned}$$

เพราะว่า สัมประสิทธิ์ของดีเทอมิแนนท์จะต้องเป็นศูนย์หรือ  $\Delta = 0$

$$\Delta = \begin{vmatrix} R + \frac{1}{j\omega C} & -R & -A_v R \\ -R & 2R + \frac{1}{j\omega C} & -R \\ 0 & -R & 2R + \frac{1}{j\omega C} \end{vmatrix} = 0 \quad \dots\dots\dots(2.51)$$

เมื่อค่าตอบของสมการที่ (2.51) ได้และจัดเทอมใหม่จะได้เป็น

$$\Delta = R^3 (A_v - 1) + \frac{5R}{\omega^2 C^2} + \frac{1}{j\omega C} \left( \frac{1}{\omega^2 C^2} - 6R^2 \right) = 0 \quad \dots\dots\dots(2.52)$$

จากค่าจำนวนจินตภาพของสมการบน จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{i}{\omega^2 C^2} = 6R^3 \therefore f_0 = \frac{i}{\sqrt[3]{6CR}} \quad \dots\dots(2.53)$$

และจากค่าจำนวนจริงจะได้ว่า

$$\begin{aligned} R^3 (A_v - 1) &= 5R / \omega^2 C^2 = -30 R^3 \\ \therefore A_v &= -29 \quad \dots\dots(2.54) \end{aligned}$$

โดยทั่วๆ ไปแล้ว ค่า  $r_d \gg R_d$  และถ้าถือว่า  $R_d \ll R$  แล้วค่า  $A_v$  จะเป็น

$$A_v = -g_m R_d \quad \dots\dots(2.55)$$

นั่นคือ ข้อกำหนดของขนาดคัตคา สัญญาณของสมการที่ (2.55) จะกลายเป็น

$$g_m = 29 / R_d \quad \dots\dots(2.56)$$

ถ้า  $R_d = 10 \text{ k}\Omega$  เพื่อให้เกิดการออสซิลเลทแบบต่อเนื่องมีค่าเป็น 2.9 ms แทนลงไป  
ในสมการ จะหาค่า  $g_m$  ได้

จากที่อธิบายผ่านมาแล้ว ในกรณีของวงจรออสซิลเลเตอร์แบบเลื่อนเฟส จะสามารถ  
กล่าวได้ว่า

- 1) ข้อกำหนดของความถี่จะเป็น

$$\therefore f_0 = \frac{1}{\sqrt[3]{6CR}}$$

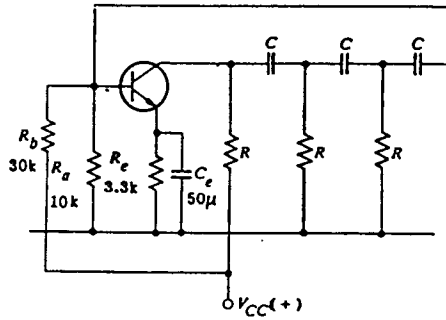
- 2) ข้อกำหนดของขนาดคัตคาสัญญาณจะเป็น

$$h_{ic} = 29 \text{ (ทรานซิสเตอร์)}$$

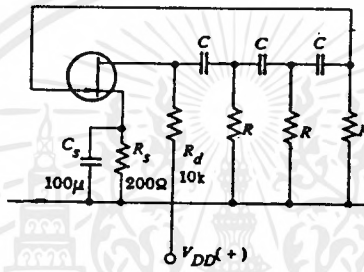
$$A_v = -29 \text{ (หลอดสูญญากาศ เฟท)}$$

วงจรที่ใช้งานทางด้านปฏิบัติจริงๆ มักจะเป็นดังรูปที่ 2.52 และ 2.52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



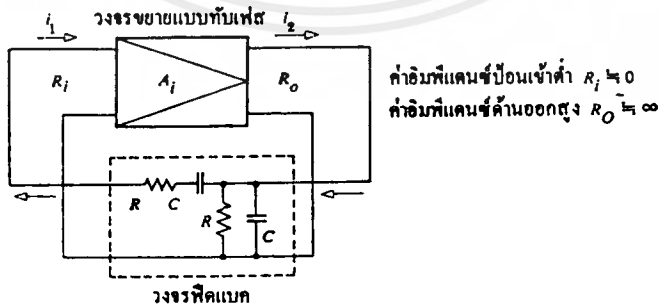
รูปที่ 2.52 แสดงวงจรออสซิลเลเตอร์แบบเลื่อนเฟสของทรานซิสเตอร์



รูปที่ 2.53 แสดงวงจรออสซิลเลเตอร์แบบเลื่อนเฟสของเฟท

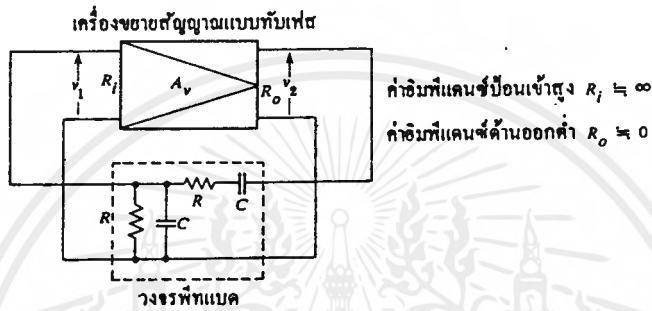
2. วงจรออสซิลเลเตอร์แบบเทอแมน (Terman type oscillator circuits)

วงจรออสซิลเลเตอร์แบบเทอแมน จะประกอบด้วยวงจรป้อนกลับที่เลือกความถี่ได้เป็นแบบอนุกรม หรือขนานหรือทั้งอนุกรมและขนานของวงจร CR และวงจรขยายสัญญาณแบบไม่กลับศักดาสัญญาณ

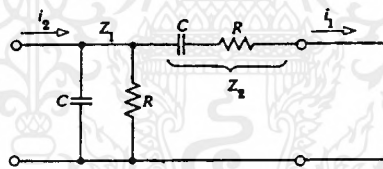


รูปที่ 2.54 แสดงวงจรออสซิลเลเตอร์แบบเทอแมน ชนิดการป้อนกลับอนุกรมกับค่านสัญญาณเข้าวงจร

ในวงจรรูปที่ 2.54 เป็นวงจรออสซิลเลเตอร์แบบเทอแมน ที่มีการป้อนกลับอนุกรมกับด้านสัญญาณเข้าวงจร เหมาะสำหรับใช้กับวงจรขยายสัญญาณ ที่มีอิมพีแดนซ์ทางด้านสัญญาณเข้าต่ำและอิมพีแดนซ์ทางด้านสัญญาณออกสูง ซึ่งก็คือวงจรของทรานซิสเตอร์นั่นเอง ในทางกลับกันรูปที่ 2.55 เป็นวงจรออสซิลเลเตอร์แบบเทอแมน ที่มีการป้อนกลับขนานกับด้านสัญญาณเข้าวงจร เหมาะที่จะใช้กับวงจรขยายสัญญาณ ที่มีอิมพีแดนซ์ทางด้านสัญญาณเข้าสูง และอิมพีแดนซ์ทางด้านสัญญาณออกต่ำ ซึ่งก็คือวงจรของเฟทหรือหลอดสูญญากาศ



รูปที่ 2.55 แสดงวงจรออสซิลเลเตอร์แบบเทอแมน ชนิดการป้อนกลับขนานกับสัญญาณเข้าวงจร



รูปที่ 2.56 แสดงวงจรป้อนกลับโดยใช้กระแส

รูปที่ 2.56 เป็นวงจรป้อนกลับของรูปที่ 2.54 เมื่อให้วงจร RC แบบขนานมีค่าเป็น  $Z_1$  และแบบอนุกรมมีค่าเป็น  $Z_2$  ดังนั้น

$$i_1 = \frac{Z_1}{Z_1 + Z_2} i_2 = \frac{1}{1 + \frac{Z_2}{Z_1}} i_2 \quad \dots\dots\dots(2.66)$$

และค่า  $1/Z_1$  และ  $Z_2$  จะมีค่าเป็น

$$1/Z_1 = 1/R + j\omega C, \quad Z_2 = R + 1/j\omega C$$

ค่าของ  $\beta_i$  จะหาได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\beta_i = \frac{i_1}{i_2} = \frac{1}{1 + (R + \frac{1}{j\omega C}) (\frac{1}{R} + j\omega C)} = \frac{1}{3 + j(\omega CR - \frac{1}{\omega CR})} \dots\dots(2.67)$$

เมื่อส่วนของจำนวนจินตภาพของตัวส่วนในสมการบนมีค่าเป็นศูนย์  $i_1$  จะมีเฟสเดียวกับ  $i_2$  ให้เกิดการออสซิลเลชัน โดยมีค่าความถี่  $f_0$  เป็น

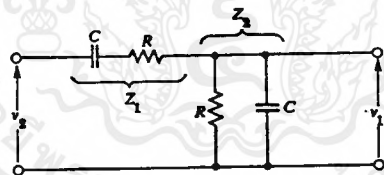
$$\omega CR = 1 / \omega CR$$

$$\therefore f_0 = 1 / 2\pi CR \dots\dots\dots(2.68)$$

ตามความถี่ที่แสดงไว้ข้างบนนี้เป็นความถี่ที่  $\beta_i = 1 / 3$  นั่นคือ ค่าอัตราขยายกระแส  $A_i$  จะเป็น

$$A_i = 3 \dots\dots\dots(2.69)$$

ต่อไปลองศึกษาในกรณีของรูปที่ 2.57 ซึ่งเป็นวงจรป้อนกลับโดยอาศัยคักคาของรูปที่ 2.55



รูปที่ 2.57 แสดงวงจรป้อนกลับแบบอาศัยคักคา

จากรูปที่ 2.57 ความสัมพันธ์ของ  $V_2$  และ  $V_1$  จะเป็น

$$v_1 = \frac{Z_2}{Z_1 + Z_2} v_2 \quad v_2 = \frac{1}{\frac{Z_1}{Z_2} + 1} v_1 \dots\dots\dots(2.70)$$

และค่า  $Z_1$  กับ  $1/Z_2$  เป็น

$$Z_1 = R + 1/j\omega C, \quad 1/Z_2 = 1/R + j\omega C$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเกิดการอสซิลเลทขึ้น สัญญาณออก  $V_2$  จะมีขนาดใหญ่ กระแส  $i_f$  ที่ไหลในวงจรป้อนกลับแบบลบ จะมีค่าเพิ่มขึ้น ส่งผลให้อุณหภูมิของ  $R_{th}$  เพิ่มขึ้น จะทำให้ความต้านทานของ  $R_{th}$  ลดลง ฉะนั้นการป้อนกลับแบบลบ จะมีค่าเพิ่มขึ้น อัตราการขยายสัญญาณ  $A_{vf}$  ก็จะลดลง โดยผลอันนี้ ทำให้ขนาดของสัญญาณที่ได้มีค่าคงที่ และจะเกิดการผิดเพี้ยนของสัญญาณเล็กน้อยเท่านั้น



## บทที่ 3

### การออกแบบและการทำงานของวงจร

#### 3.1 บล็อกไดอะแกรม

ในรูปที่ 3.1 คือบล็อกไดอะแกรม แสดงการเชื่อมโยงการทำงานในส่วนต่าง ๆ ของอินเวอร์เตอร์ชุดนี้ แบตเตอรี่จะถูกต่อผ่านส่วนป้องกันการกลับขั้วก่อนส่งไปยังส่วนควบคุมส่วนเพาเวอร์ ซึ่งส่วนเพาเวอร์นี้จะเปลี่ยนแรงดันไฟตรงจากแบตเตอรี่ไปเป็นสัญญาณไฟสลับขนาดไม่สูงนัก เพื่อจ่ายให้กับเซกชันคาร์ของหม้อแปลงหลัก จากอัตราส่วนจำนวนรอบของหม้อแปลงหลักก็จะทำให้เกิดแรงดันไฟสลับขึ้นที่ขดไฟร์มารีในระดับ 200-240V โดยที่ส่วนเพาเวอร์จะได้รับแรงดันควบคุมมาจากส่วนควบคุมอีกทอดหนึ่ง ซึ่งส่วนควบคุมนี้จะรับการควบคุมมาจากหลาย ๆ ส่วนของวงจร เช่น วงจรจำกัดกระแสอินพุต วงจรตรวจจับอุณหภูมิ วงจรควบคุมแรงดัน วงจรตรวจแรงดันแบตเตอรี่ และวงจรถูกกำเนิดความถี่

วงจรถูกกำเนิดความถี่ของอินเวอร์เตอร์ชุดนี้ถูกกำหนดตายตัวที่ 50 Hz ด้วยคริสตอลและวงจรหารความถี่ เพื่อหลีกเลี่ยงปัญหาเนื่องจากแรงดันและอุณหภูมิแปรเปลี่ยน ที่อาจทำให้ความถี่ของวงจรเปลี่ยนแปลง

#### 3.2 การออกแบบการทำงานของวงจร

สำหรับผังวงจรได้แสดงไว้ในรูปที่ 3.2 จะเห็นส่วนที่ซ้ำกันในเส้นประอยู่ 4 ชุด ซึ่งแต่ละชุดก็คือ แต่ละโมดูลของส่วนเพาเวอร์ที่จะมาเชื่อมต่อกับบอร์ดแม่อีกทีหนึ่ง แต่ละชุดประกอบด้วยเพาเวอร์ทรานซิสเตอร์ 2N 3055 ชุดละ 4 ตัว ขนานกัน โดยมี  $R_{sb} - R_{se}$  เป็นตัวต้านทานที่เบส และ  $R_{ce} - R_{ce}$  เป็นตัวต้านทานที่อิมิตเตอร์ ซึ่งตัวต้านทานค่าต่ำ ๆ ที่ใช้อิมิตเตอร์นี้ มีไว้เพื่อให้แน่ใจว่ากระแสส่วนที่เพาเวอร์ทรานซิสเตอร์แต่ละตัวมีค่าประมาณหรือใกล้เคียงกัน ไม่ผ่านทรานซิสเตอร์ตัวใดตัวหนึ่งมากกว่ากัน

เพาเวอร์โมดูลทั้ง 4 ชุดนี้ทำงานแบบพหุขลุ โดยมีโมดูล 1 และ 2 ทำงานพร้อมกัน สลับกันโมดูล 3 และ 4 สาเหตุที่ต้องแบ่งแยกย่อยหลายชุด (2 ชุดต่อจังหวะในที่นี้) ก็เพราะว่าสามารถจัดหาและจัดทำได้ง่ายกว่าการที่จะต้องเลือกใช้เพียงชุดเดียว แต่หาซื้ออุปกรณ์ยาก ราคาแพง และจัดทำลำบาก เสียหายที่ไม่คุ้มชุด โมดูลเหล่านี้จะต่อผ่านเซกชันคาร์ทั้ง 2 ชุด ของหม้อแปลงหลัก  $T_1$  ซึ่งอยู่ในวงจรอนุกรมกับแบตเตอรี่ โดยแต่ละชุดจะถูกส่งให้ตัดหรือต่อวงจรกับแบตเตอรี่จากวงจรควบคุม จึงเกิดเป็นแรงดันไฟสลับขึ้นที่ขดลวดทางด้านเซกชันคาร์ และเหนี่ยวนำไปเป็นแรงดันไฟสลับเอาต์พุตทางด้านไฟร์มารีต่อไป

ไดโอดทั้ง 2 ตัว คือ  $D_{1A}$  และ  $D_{2A}$  ทำหน้าที่รับกระแสเหนี่ยวนำของ  $T_1$  หลังจากที่ถูกทรานซิสเตอร์เอาต์พุตจะเฟสตรงกันข้าม หยุดนำกระแส การต่อไดโอดในลักษณะนี้จะช่วยป้องกันทรานซิสเตอร์ไม่ให้เสียหายจากแรงดันเหนี่ยวนำซึ่งมีค่าสูงมาก

### 3.2.1 วงจรกำเนิดความถี่

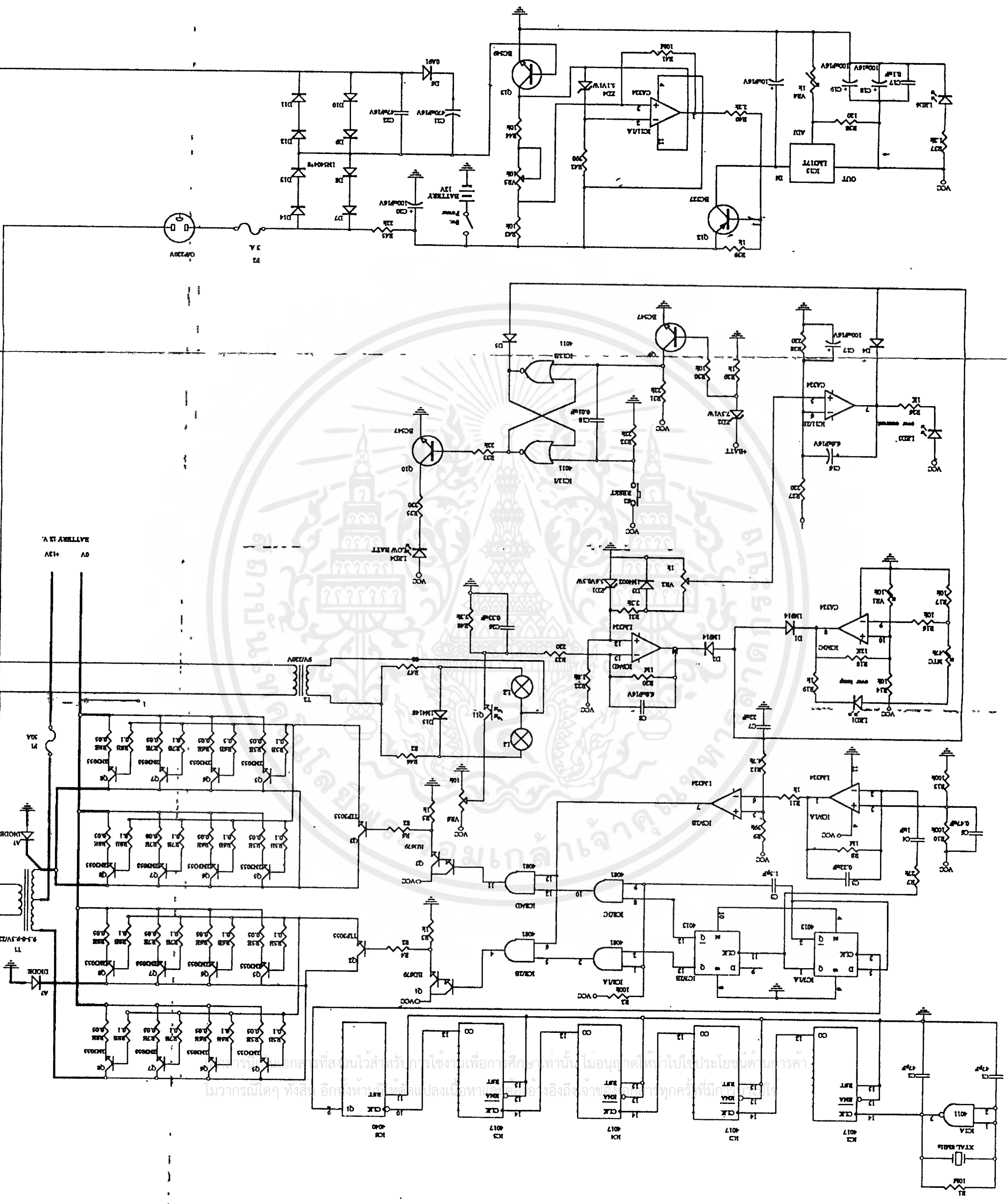
ในส่วนของวงจรควบคุมนี้จะมีคริสตอล Xtal 4 MHz เป็นตัวกำเนิดความถี่คงที่ โดย  $IC_2 - IC_6$  จะหารความถี่ลงจนเหลือเพียง 200 Hz และส่งให้  $IC_{71}$  และ  $IC_{72}$  4013 ไบสเตเบิลทอนความถี่ลงครึ่งหนึ่งเป็น 100 Hz และ 50 Hz ตามลำดับ ซึ่งความถี่ 50 Hz จากขา 12 และ 13 ของ  $IC_{72}$  นี้จะต่างเฟสกัน 180 องศา

สัญญาณนาฬิกาฐานเวลา 50 Hz ที่ต่างเฟสกันนี้จะต่อผ่านแอนด์เกต  $IC_{81}$  และ  $IC_{83}$  ซึ่งได้ออกแบบให้มีการเปิดเกตในแต่ละรอบความถี่ไม่ซ้อนทับกัน กำหนดด้วยค่าคงตัวเวลา  $R_2$  และ  $C_3$

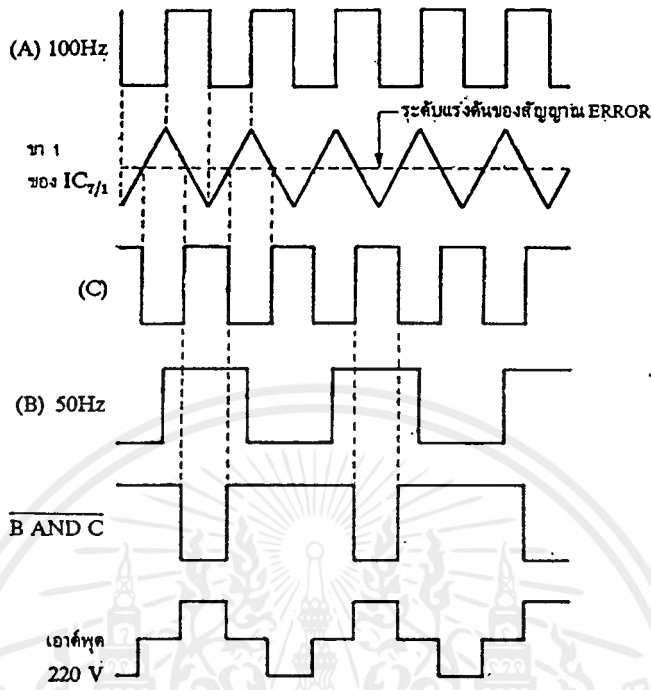
เพื่อป้องกันไม่ให้เพาเวอร์ทรานซิสเตอร์มีโอกาสทำงานพร้อมกัน เป็นการลดกำลังงานไปในตัว นอกจากนี้ สัญญาณนาฬิกาฐานเวลานี้ยังต้องผ่านแอนด์เกต  $IC_{82}$  และ  $IC_{84}$  อีกด้าน ซึ่งเป็นด้านสำคัญที่รอกคอยสัญญาณควบคุมจากวงจรควบคุมความปลอดภัยต่าง ๆ เพื่อกำหนดความกว้างของพัลส์เอาต์พุตก่อนที่จะส่งไปไบแอสให้กับทรานซิสเตอร์  $Q_1$  และ  $Q_3$  (BD 679) และสัญญาณนี้จะถูกขยายให้แรงขึ้นอีกครั้งด้วย  $Q_2$  และ  $Q_4$  (TIP 3055) ให้มีกำลังพอเพียงก่อนส่งไปไบแอสให้กับชุด โมดูลเพาเวอร์ทรานซิสเตอร์ในขั้นสุดท้ายต่อไป

### 3.2.2 วงจรควบคุมการสวิตช์

สัญญาณนาฬิกา 100 Hz จาก  $IC_{71}$  จะถูกส่งไปยังขาอินพุตกลับเฟส (ขา 2) ของ  $IC_{91}$  LM324 ซึ่งต่อเป็นวงจรอินทิเกรเตอร์ เพื่อให้ได้เอาต์พุต (ขา 1) เป็นสัญญาณรูปสามเหลี่ยมสำหรับเปรียบเทียบกับแรงดันที่ขา 5 ของ  $IC_{92}$  ซึ่งสัญญาณที่ขา 5 นี้อาจจะถูกส่งมาจากวงจรจำกัดกระแส วงจรรักษาแรงดัน หรือวงจรจำกัดอุณหภูมิ โดยผ่านออร์เกตที่สร้างขึ้นจากไดโอด  $D_1$ ,  $D_2$  ผลการเปรียบเทียบกับจาก  $IC_{92}$  นี้ ทำให้ได้สัญญาณควบคุมความกว้างของพัลส์ โดยป้อนเข้า AND เกต ( $IC_{82}$  และ  $IC_{84}$ ) เมื่อเอาต์พุตของ  $IC_{92}$  เป็น "0" จะไม่มีสัญญาณป้อนเข้าหม้อแปลง  $T_1$  เลข อันเป็นการหยุดการทำงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นานแต่ให้ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่หรือแจกจ่ายแก่บุคคลที่มิได้รับอนุญาต



รูปที่ 3.3 รูปคลื่นตามจุดต่าง ๆ ของวงจรแสดงสัญญาณควบคุมการปรับความกว้างของพัลส์เอาต์พุต

รูปที่ 3.3 แสดงรูปคลื่น ณ จุดต่าง ๆ รูป (A) เป็นสัญญาณสี่เหลี่ยม 100 Hz ซึ่งส่งเข้ามาอินทิเกรตโดย IC<sub>9/1</sub> ได้รูปคลื่นสามเหลี่ยมทางขา 1 แล้วนำไปเปรียบเทียบกับสัญญาณ error ทำให้ได้เป็นรูปคลื่น (C) ซึ่งเป็นรูปคลื่นสี่เหลี่ยม 100 Hz เช่นกัน แต่เฟสจะเลื่อนไปตามสัญญาณ error

เมื่อนำรูปคลื่นสี่เหลี่ยม 50 Hz (B) มา AND กับรูปคลื่น (C) ด้วย IC และรูปคลื่น (C) ยัง AND กับรูปคลื่น (B) โดย IC<sub>9/2</sub> เพื่อให้ได้สัญญาณ 2 เฟสตรงกันข้ามป้อนเข้าภาคขับทรานซิสเตอร์ ก็จะได้รูปคลื่นสุดท้ายขนาด 220V ออกจากหม้อแปลง ซึ่งมีการปรับความกว้างของพัลส์ได้ตามสัญญาณ error

ถ้าหากว่าสัญญาณ error มีค่าสูงจะทำให้ความกว้างของพัลส์เต็มก็คือ เป็นรูปคลื่นสี่เหลี่ยม แต่ถ้าสัญญาณ error มีค่าต่ำอันเนื่องมาจากโหลด 220V มีค่าน้อยหรือกระแสมากเกินไป จะทำให้ความกว้างของพัลส์แคบลง แต่สังเกตได้ว่าไม่ว่าความกว้างของพัลส์จะเปลี่ยนไปอย่างไร รูปคลื่น 220V ที่ได้ก็ยังคงมีความถี่ 50 Hz ตลอดเวลา ตัวการที่สร้างความเปลี่ยนแปลงให้กับขนาดความกว้างของพัลส์เอาต์พุต IC<sub>9/2</sub> ก็คือสัญญาณที่มาจาก IC<sub>9/2</sub> วงจรจำกัดอุณหภูมิ, IC<sub>9/4</sub> วงจรรักษาแรงดัน IC<sub>11/1</sub> วงจรจำกัดกระแส, IC<sub>13/1</sub> วงจรตรวจแรงดันแบตเตอรี่ โดยผ่านไดโอด D<sub>1</sub>, D<sub>2</sub>, D<sub>4</sub>, D<sub>5</sub> ดังที่กล่าวมาแล้วข้างต้น

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการเรียนการสอนเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ทางการค้า  
ไม่ว่าจะโดยวิธีใดก็ตาม หากท่านมีเหตุเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มี การนำไปใช้

### 3.2.3 วงจรจำกัดอุณหภูมิ

ในส่วนของวงจรจำกัดอุณหภูมิ ขาอินพุตกลับเฟสของ  $IC_{93}$  ขา 9 จะถูกป้อนด้วยแรงดันที่แปรผกผันกับอุณหภูมิจากตัวต้านทาน  $R_{15}$  ซึ่งเป็นตัวต้านทานแบบ NTC ( Negative temperature coefficient ) และจะถูกติดตั้งไว้บนแผ่นระบายความร้อนของชุดโมดูลเพาเวอร์ทรานซิสเตอร์ชุดใดชุดหนึ่ง ส่วนขาอินพุตของ  $IC_{93}$  นั้นจะได้รับแรงดันคงที่จากวงจรแบ่งแรงดัน  $R_{14}$  และ VR1 ในขณะที่อุณหภูมิเริ่มสูงขึ้น ค่าความต้านทานของ  $R_{15}$  ก็จะต่ำลง และเป็นผลทำให้แรงดันเอาต์พุต (ขา 8) ของ  $IC_{93}$  ลดต่ำลงใกล้เคียงกับกราวด์ ทำให้สามารถลดระดับแรงดันที่ขาไม่กลับเฟส (ขา 5  $IC_{92}$  ) ลงสู่กราวด์ได้โดยผ่านทางไดโอด  $D_1$  ในจังหวะนี้จะสังเกตเห็น LED1 สว่างขึ้นและพัลส์เอาต์พุตของ  $IC_{92}$  ก็จะแคบลง ทำให้ค่ากระแสเฉลี่ยที่ผ่านเพาเวอร์ทรานซิสเตอร์และแรงดันไฟสลับทางด้านเอาต์พุตลดต่ำลง ทั้งนี้ก็เพื่อให้อุณหภูมิที่เกิดขึ้นมีแนวโน้มลดลง ป้องกันการเสียหายที่จะเกิดขึ้นเนื่องจากอุณหภูมิสูงเกินไป สำหรับค่าความต้านทาน  $R_{18}$  นั้นถูกต่อเป็นวงจรป้อนกลับให้  $IC_{93}$  สำหรับสร้างฮิสเตอร์ซิสทางความร้อนประมาณ 10 องศาเซลเซียส นั่นคือสมมติถ้า  $IC_{93}$  หยุดการทำงานที่ 60 องศาเซลเซียส  $IC_{93}$  จะเริ่มทำงานอีกครั้งก็ต่อเมื่ออุณหภูมิมู่ราวๆ 50 องศาเซลเซียส

### 3.2.4 วงจรรักษาแรงดันที่เอาต์พุต

สำหรับในส่วนของวงจรรักษาแรงดัน  $IC_{94}$  ก็จะเปรียบเทียบกับระดับแรงดันคงที่ที่ขาอินพุตไม่กลับเฟส (ขา 12) จาก  $ZD_1$  กับแรงดันที่ขาอินพุตกลับเฟส (ขา 13) ที่ส่งมาจากส่วนของออปโตไอโซเลเตอร์ ซึ่งประกอบด้วยโฟโตรีซิสเตอร์  $Q_{11}$  และหลอดอินแคนเดสเซนต์  $L_1$  และ  $L_2$  นั้นขึ้นอยู่กับปริมาณแรงดันจากหม้อแปลง  $T_2$  ซึ่งป้อนกลับมาจากหม้อแปลงหลัก  $T_1$

ในเวลาปกติโฟโตรีซิสเตอร์  $Q_1$  จะได้รับการไปแอสเบสจากการจัดวงจรของ VR<sub>6</sub>  $R_{48}$  ในกรณีที่ได้รับความสว่างจากหลอดไฟเพิ่มมากขึ้น (หลังจากที่ปรับตั้งไปแอสด้วย VR<sub>6</sub> ไว้แล้ว) แรงดันตกคร่อม  $R_{48}$  ก็จะมากขึ้นทำให้แรงดันที่ขาอินพุตกลับเฟส (ขา 9) ของ  $IC_{94}$  มีค่าสูงกว่าแรงดันอ้างอิงที่ขาอินพุตไม่กลับเฟส (ขา 12) จึงทำให้เอาต์พุตลดต่ำลงระดับกราวด์ จะสังเกตได้ว่าพัลส์เอาต์พุตของ  $IC_{92}$  แคบลงเพื่อไปปรับระดับแรงดันเอาต์พุตให้เข้าสู่สมดุลย์

### 3.2.5 วงจรตรวจแรงดันแบตเตอรี่

การแสดงผลสถานะจะแสดงผลด้วย LED ซึ่งขับโดยวงจรไบสเตรเบิล IC<sub>121</sub> และ IC<sub>122</sub> เพื่อขับให้แก่ทรานซิสเตอร์ Q<sub>10</sub> เริ่มแรกที่จ่ายแบตเตอรี่เข้าวงจรเอาต์พุต IC<sub>121</sub> อยู่สถานะลอจิก “1” และทรานซิสเตอร์ Q<sub>10</sub> จะได้รับไบแอสตรงและ LED1 จะสว่างแสดงผล “LOW BATT” ก่อน ดังนั้นเมื่อต้องการให้วงจรทำงานขับเอาต์พุตจะต้องกดสวิต S2 เพื่อให้เอาต์พุตของวงจรไบสเตรเบิลเปลี่ยนสถานะให้เอาต์พุตของ IC<sub>122</sub> มีสถานะลอจิก “1” แต่เมื่อแรงดันของแบตเตอรี่ลดลงต่ำกว่าที่กำหนด โดยกำหนดจากแรงดันตกคร่อม ZD<sub>2</sub> ดังนั้นทรานซิสเตอร์ Q<sub>9</sub> ที่เขย่นกระแสจะหยุดนำกระแส ดังนั้นขา 6 ของ IC<sub>122</sub> จะได้รับลอจิก “1” วงจรไบสเตรเบิลจะเปลี่ยนสถานะสลับกัน ดังนั้น LED4 จะติดขึ้น เป็นการบอกให้รู้ว่าตอนนี้แบตเตอรี่มีแรงดันต่ำ และในเวลาเดียวกันเอาต์พุตของ IC<sub>122</sub> จะนำมาควบคุมแก่ส่วนของการควบคุมสวิตซึ่งเป็นผลให้เอาต์พุตของ IC<sub>92</sub> มีพัลส์แคบลงเพื่อไปปรับแรงดันเอาต์พุตให้เข้าสู่สมดุล



## บทที่ 4

### ผลการทดลอง

#### 4.1 วัตถุประสงค์การทดลอง

- 4.1.1 เพื่อศึกษาผลการทำงานของวงจรอินเวอร์เตอร์
- 4.1.2 เพื่อศึกษาลักษณะของรูปคลื่นของสัญญาณที่จุดต่าง ๆ
- 4.1.3 เพื่อศึกษาลักษณะการทำงานของเครื่องมือเมื่อโหลดค่าต่าง ๆ

#### 4.2 เครื่องมืออุปกรณ์

- 4.2.1 ออสซิลโลสโคป 1 เครื่อง
- 4.2.2 หลอดไฟขนาด 100 วัตต์ 5 หลอด
- 4.2.3 มัลติมิเตอร์ 1 ตัว
- 4.2.4 แบตเตอรี่ 12 โวลต์
- 4.2.5 เครื่องอินเวอร์เตอร์

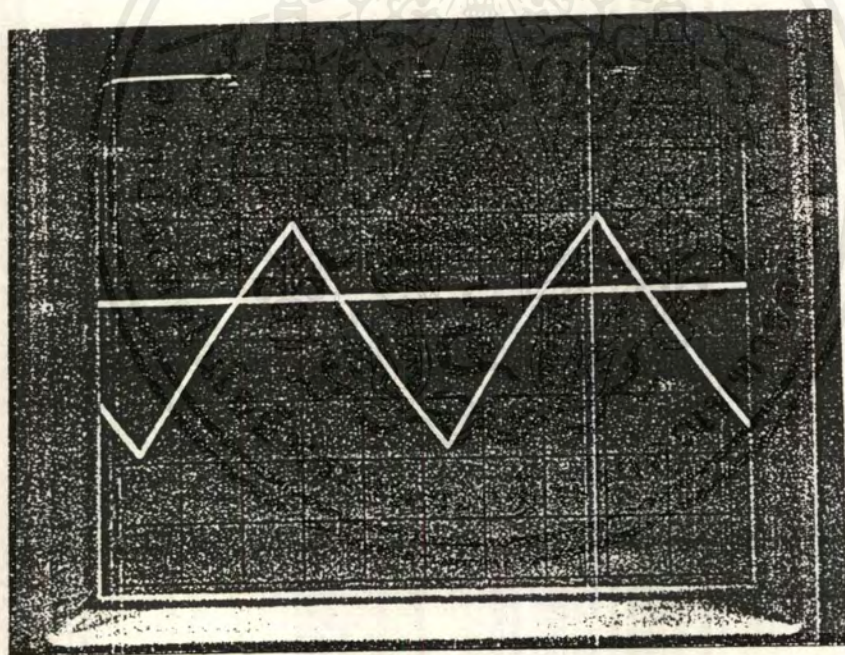
#### 4.3 ลำดับขั้นการทดลอง

- 4.3.1 ต่อแบตเตอรี่ขนาด 12 โวลต์เข้าที่อินพุตของเครื่องอินเวอร์เตอร์และเปิดสวิตช์ วัดค่ากระแสอินพุตและแรงดันเอาต์พุตของเครื่องอินเวอร์เตอร์และบันทึกผลในตาราง
- 4.3.2 ใช้หลอดไฟขนาด 100 วัตต์ จำนวน 1 หลอดต่อที่เอาต์พุต 220
  - 4.3.2.1 ใช้มิเตอร์วัดแรงดันที่เอาต์พุต
  - 4.3.2.2 ใช้มิเตอร์วัดกระแสอินพุตของแบตเตอรี่
  - 4.3.2.3 ใช้ออสซิลโลสโคป CH1 วัดสัญญาณที่ขา 5 ของไอซี 9/2 CH2 วัดสัญญาณที่ขา 6 ของไอซี 9/2
  - 4.3.2.4 ใช้ออสซิลโลสโคป วัดสัญญาณที่ขา 7 ของไอซี 9/2
  - 4.3.2.5 ใช้ออสซิลโลสโคป วัดสัญญาณที่ O/P ของหม้อแปลง T2 บันทึกผลและรูปกราฟที่ได้
- 4.3.3 ต่อเพิ่มหลอดไฟขนาด 100 วัตต์ เข้าที่หลอดและทำตามขั้นตอน 4.3.2.1 ถึง 4.3.2.5

## 4.4 ผลการทดลอง

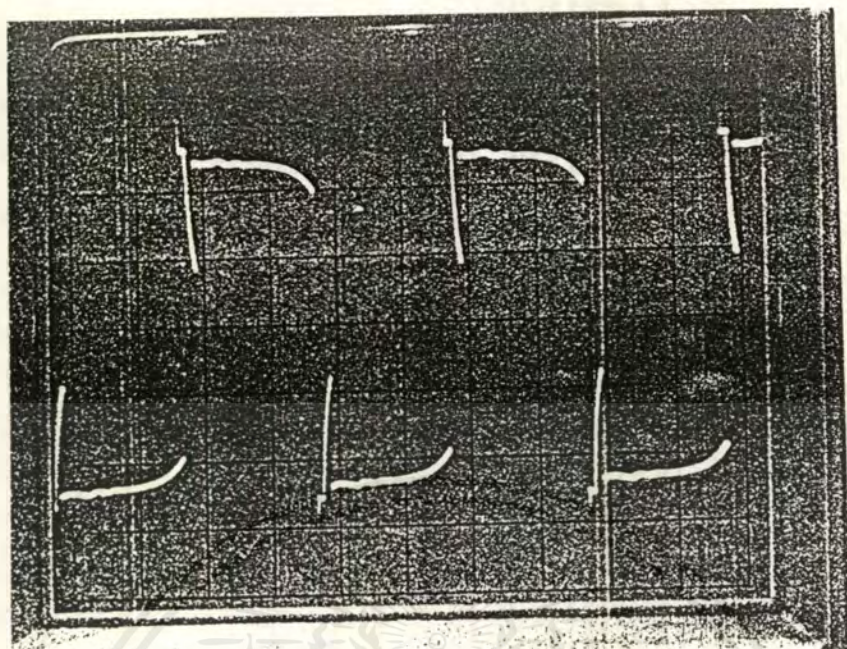
โหลด (W)	กระแส I/P (A)	แรงดัน O/P (V)	ประสิทธิภาพ (%)
100	11	220	76
200	21	223	79
300	30	225	83
400	40	223	83
500	50	220	83

ตารางที่ 4.1 ผลการทดลอง



รูปที่ 4.1 สัญญาณขา 5 และขา 6 ของ IC 9/2 โหลด 100 W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 สัญญาณที่ O/P ของหม้อแปลง T2 โหลด 100 W

#### 4.5 สรุปและวิจารณ์

จากผลการทดลอง เมื่อยังไม่ต่อโหลดเครื่องอินเวอร์เตอร์จะยังไม่ทำงาน และเมื่อต่อโหลด 100 W เครื่องอินเวอร์เตอร์จะทำงาน โดยมีกระแส L/P 11 A สัญญาณ O/P จะมีความกว้างของพัลส์ไม่มากนักที่ความถี่ 50 Hz. เพิ่มโหลดเข้าไปอีก 100 W ความกว้างของพัลส์จะกว้างขึ้นเพื่อให้แรงดัน O/P คงที่ แต่ความถี่ก็ยัง 50 Hz. เหมือนเดิม ประสิทธิภาพของเครื่องอินเวอร์เตอร์จะอยู่ที่ประมาณ 80 % เวลาใช้เครื่องอินเวอร์เตอร์ควรจะติดเครื่องรถยนต์ไว้ด้วย มิฉะนั้นแบตเตอรี่จะหมด และกระแสไม่พอจ่ายให้กับเครื่องอินเวอร์เตอร์ เพราะกระแส L/P จะสูงมากเมื่อใช้โหลดสูงขึ้น

เครื่องอินเวอร์เตอร์ชุดนี้ สามารถปรับปรุงให้ใช้กับโหลดได้มากขึ้น โดยการออกแบบหม้อแปลงและชุด Power Transister ให้สามารถทนกระแส L/P และ O/P ได้มากขึ้น

## บรรณานุกรม

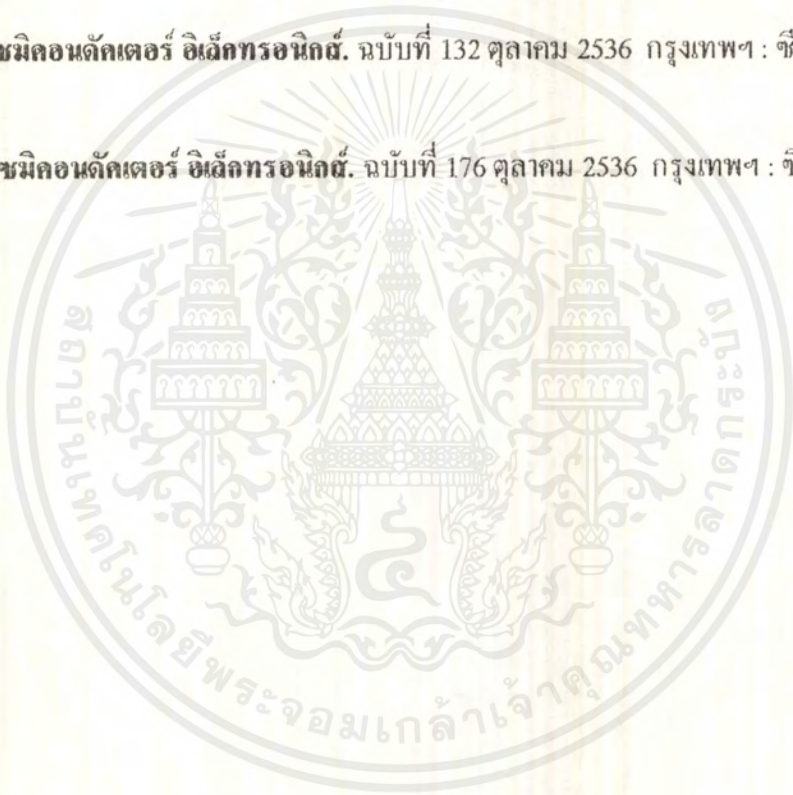
ปิ่น ภูสุวรรณ. อิเลกทรอนิกส์ อุตสาหกรรม. กรุงเทพฯ : ซีเอ็ด ยูเคชั่นจำกัด.

\_\_\_\_\_ . ออป แอมป์. กรุงเทพฯ : พิภพเซ็นเตอร์.

\_\_\_\_\_ . เขมิกอนดักเตอร์ อิเลกทรอนิกส์. ฉบับที่ 76 มีนาคม 2530 กรุงเทพฯ : ซีเอ็ด ยูเคชั่นจำกัด.

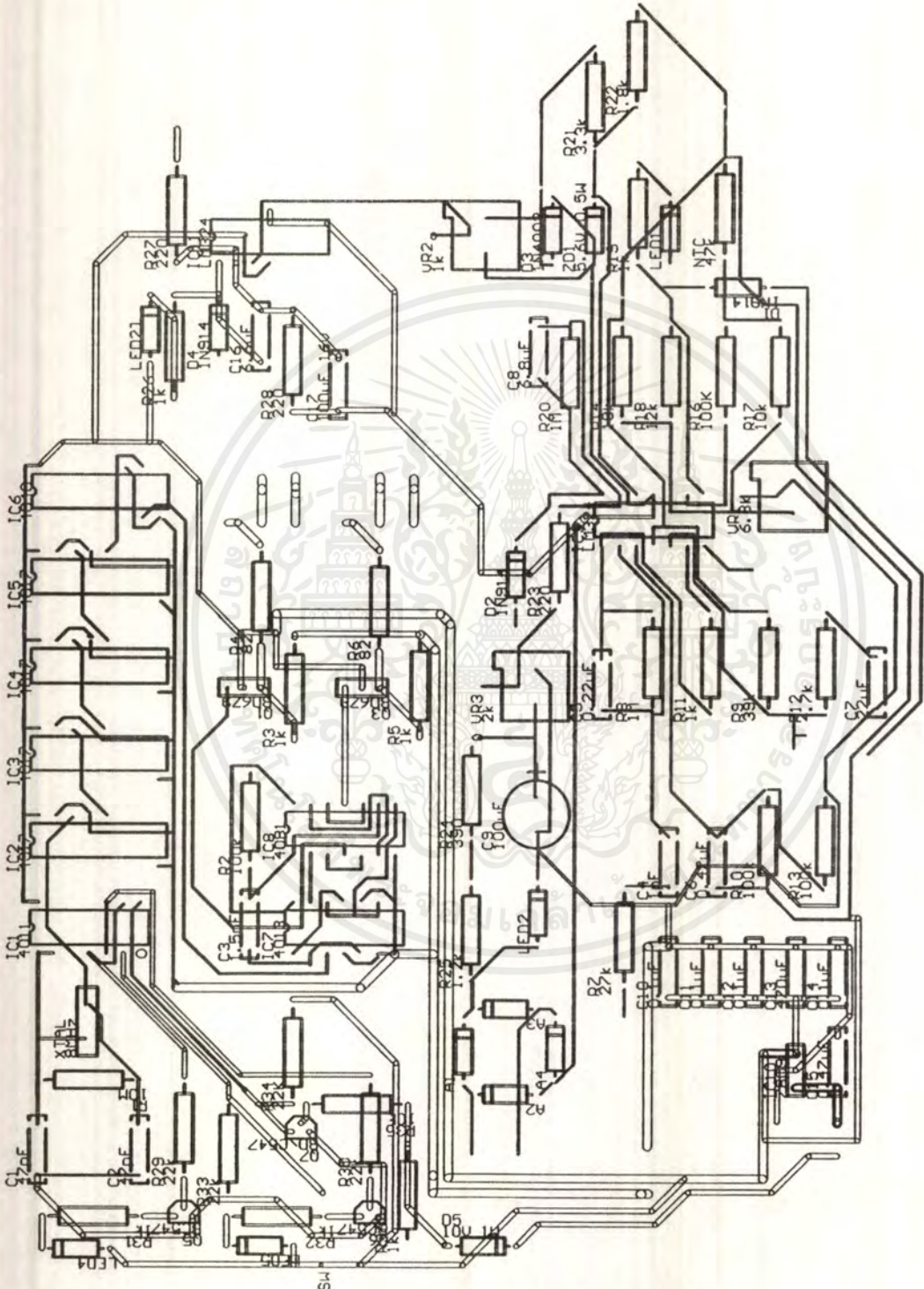
\_\_\_\_\_ . เขมิกอนดักเตอร์ อิเลกทรอนิกส์. ฉบับที่ 132 ตุลาคม 2536 กรุงเทพฯ : ซีเอ็ด ยูเคชั่นจำกัด.

\_\_\_\_\_ . เขมิกอนดักเตอร์ อิเลกทรอนิกส์. ฉบับที่ 176 ตุลาคม 2536 กรุงเทพฯ : ซีเอ็ด ยูเคชั่นจำกัด.



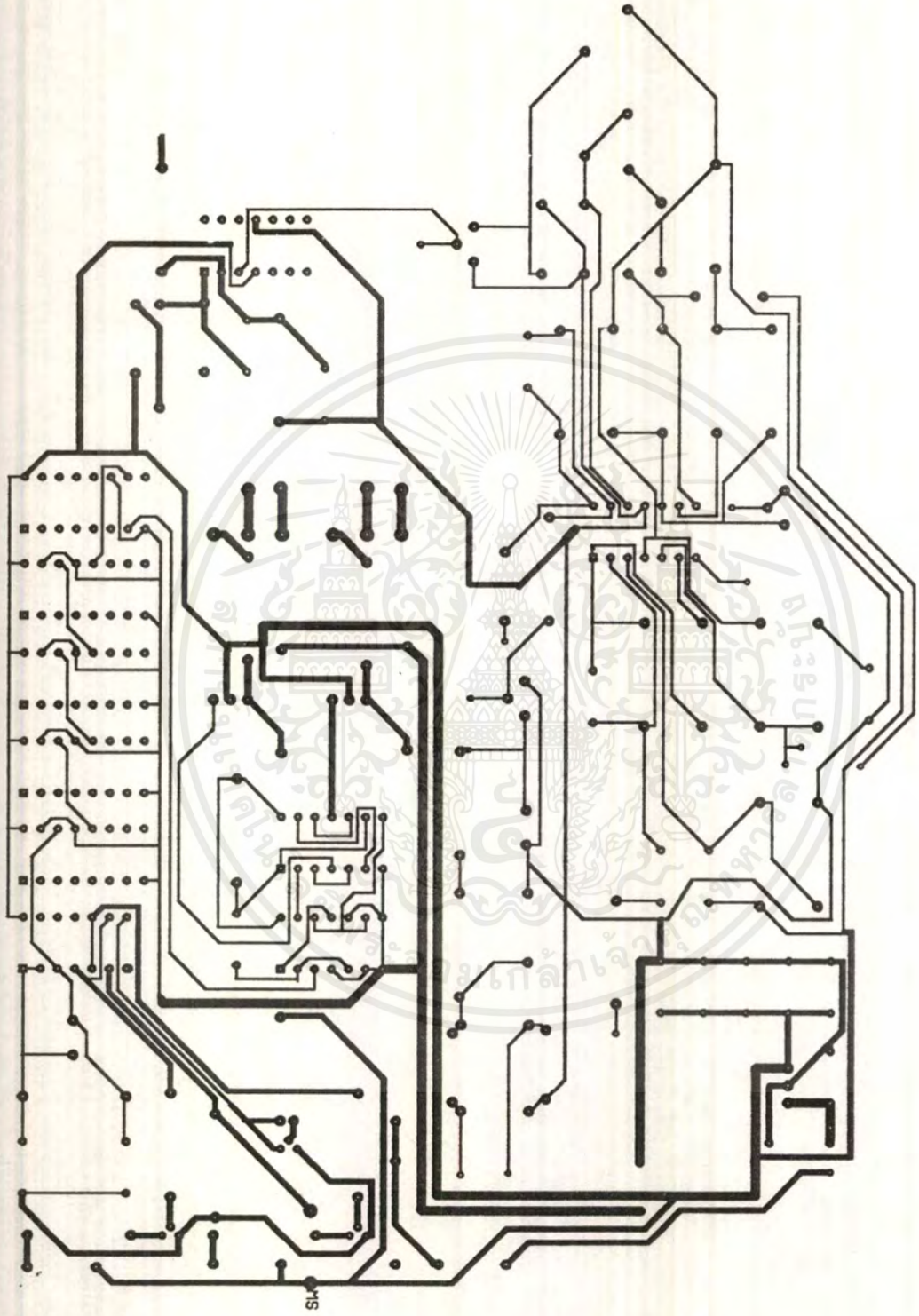


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



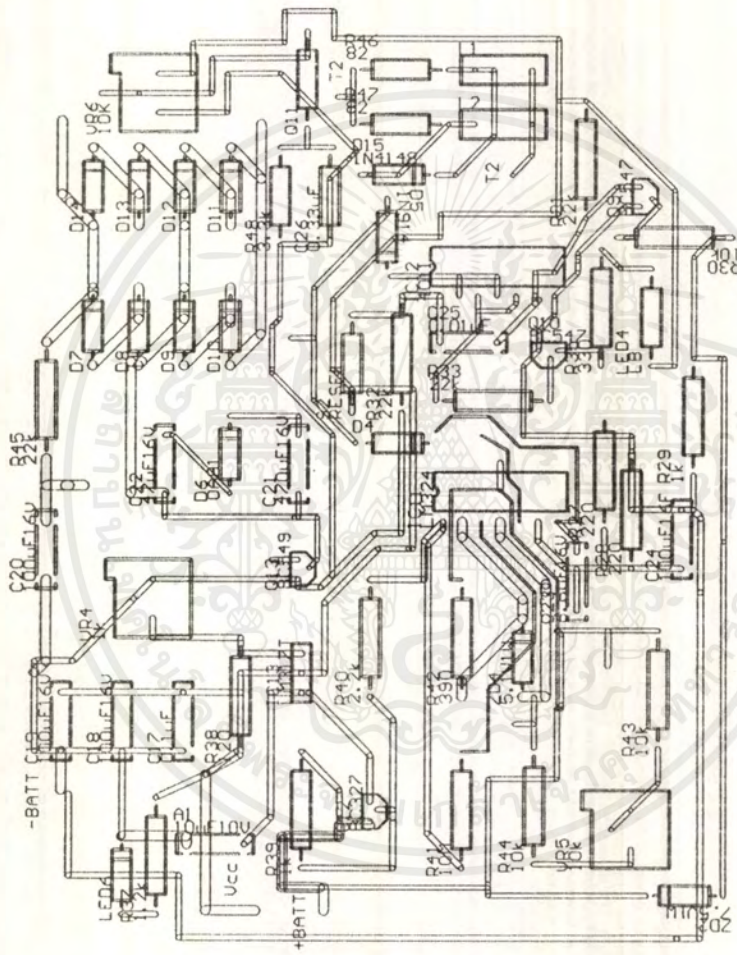
ตำแหน่งอุปกรณ์บนแผ่นปริ้น แผ่นที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



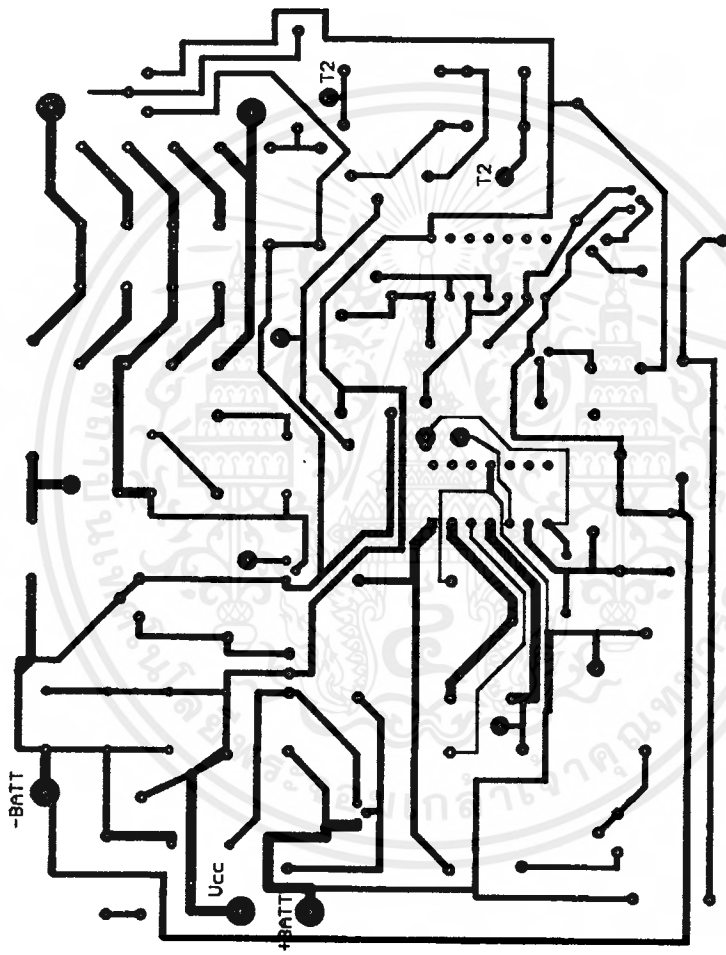
ภาพของแผงวงจร แผ่นที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ตำแหน่งอุปกรณ์บนแผ่นปรินต์ แผ่นที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ลายทองแดงแท้ของจริง แผ่นที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# CD4001BM/CD4001BC Quad 2-Input NOR Buffered B Series Gate

## CD4011BM/CD4011BC Quad 2-Input NAND Buffered B Series Gate

### General Description

These quad gates are monolithic complementary MOS (CMOS) integrated circuits constructed with N- and P-channel enhancement mode transistors. They have equal source and sink current capabilities and conform to standard B series output drive. The devices also have buffered outputs which improve transfer characteristics by providing very high gain.

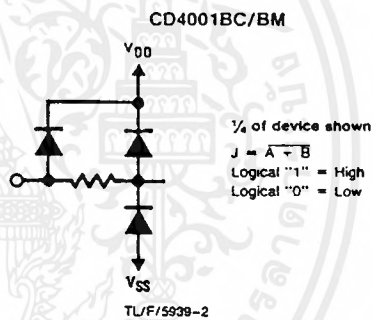
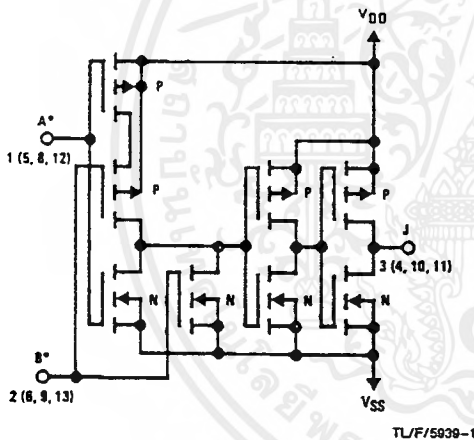
All inputs are protected against static discharge with diodes to  $V_{DD}$  and  $V_{SS}$ .

### Features

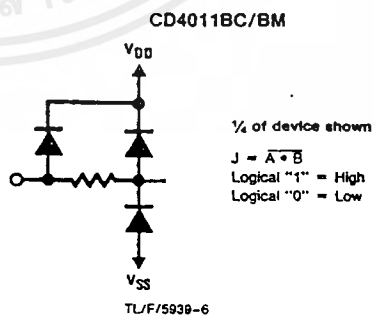
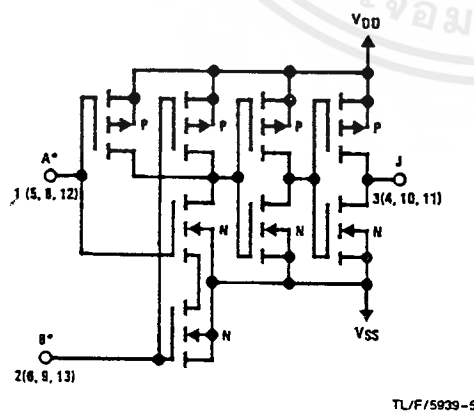
- Low power TTL compatibility
- 5V-10V-15V parametric ratings
- Symmetrical output characteristics
- Maximum input leakage 1  $\mu$ A at 15V over full temperature range

Fan out of 2 driving 74L or 1 driving 74LS

### Schematic Diagrams



\*All inputs protected by standard CMOS protection circuit.



\*All inputs protected by standard CMOS protection circuit.

## Absolute Maximum Ratings (Notes 1 and 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Voltage at any Pin	-0.5V to $V_{DD} + 0.5V$
Power Dissipation ( $P_D$ )	
Dual-In-Line	700 mW
Small Outline	500 mW
$V_{DD}$ Range	-0.5 $V_{DC}$ to +18 $V_{DC}$
Storage Temperature ( $T_S$ )	-65°C to +150°C
Lead Temperature ( $T_L$ )	
(Soldering, 10 seconds)	260°C

## Operating Conditions

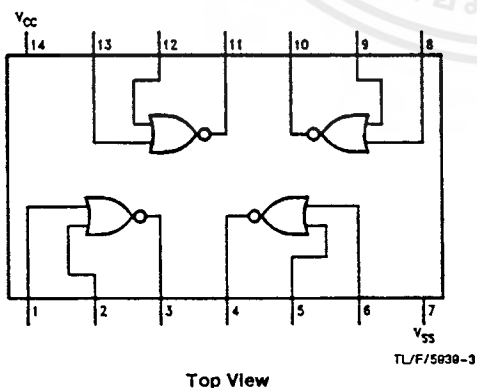
Operating Range ( $V_{DD}$ )	3 $V_{DC}$ to 15 $V_{DC}$
Operating Temperature Range	
CD4001BM, CD4011BM	-55°C to +125°C
CD4001BC, CD4011BC	-40°C to +85°C

## DC Electrical Characteristics CD4001BM, CD4011BM (Note 2)

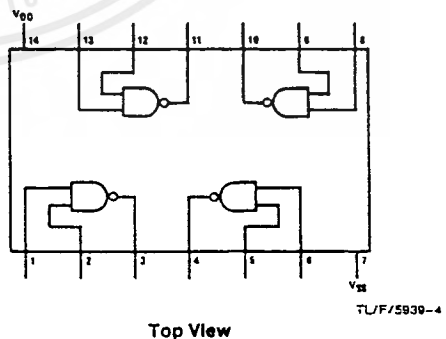
Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
$I_{DD}$	Quiescent Device Current	$V_{DD} = 5V, V_{IN} = V_{DD}$ or $V_{SS}$		0.25		0.004	0.25		7.5	$\mu A$
		$V_{DD} = 10V, V_{IN} = V_{DD}$ or $V_{SS}$		0.50		0.005	0.50		15	$\mu A$
		$V_{DD} = 15V, V_{IN} = V_{DD}$ or $V_{SS}$		1.0		0.006	1.0		30	$\mu A$
$V_{OL}$	Low Level Output Voltage	$V_{DD} = 5V$	} $ I_O  < 1 \mu A$	0.05	0	0.05		0.05		V
		$V_{DD} = 10V$		0.05	0	0.05		0.05		V
		$V_{DD} = 15V$		0.05	0	0.05		0.05		V
$V_{OH}$	High Level Output Voltage	$V_{DD} = 5V$	} $ I_O  < 1 \mu A$	4.95	4.95	5		4.95		V
		$V_{DD} = 10V$		9.95	9.95	10		9.95		V
		$V_{DD} = 15V$		14.95	14.95	15		14.95		V
$V_{IL}$	Low Level Input Voltage	$V_{DD} = 5V, V_O = 4.5V$		1.5		2	1.5		1.5	V
		$V_{DD} = 10V, V_O = 9.0V$		3.0		4	3.0		3.0	V
		$V_{DD} = 15V, V_O = 13.5V$		4.0		6	4.0		4.0	V
$V_{IH}$	High Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$	3.5		3.5	3		3.5		V
		$V_{DD} = 10V, V_O = 1.0V$	7.0		7.0	6		7.0		V
		$V_{DD} = 15V, V_O = 1.5V$	11.0		11.0	9		11.0		V
$I_{OL}$	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$	0.64		0.51	0.88		0.36		mA
		$V_{DD} = 10V, V_O = 0.5V$	1.6		1.3	2.25		0.9		mA
		$V_{DD} = 15V, V_O = 1.5V$	4.2		3.4	8.8		2.4		mA
$I_{OH}$	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$	-0.64		-0.51	-0.88		-0.36		mA
		$V_{DD} = 10V, V_O = 9.5V$	-1.6		-1.3	-2.25		-0.9		mA
		$V_{DD} = 15V, V_O = 13.5V$	-4.2		-3.4	-8.8		-2.4		mA
$I_{IN}$	Input Current	$V_{DD} = 15V, V_{IN} = 0V$		-0.10		$-10^{-5}$	-0.10		-1.0	$\mu A$
		$V_{DD} = 15V, V_{IN} = 15V$		0.10		$10^{-5}$	0.10		1.0	$\mu A$

## Connection Diagrams

CD4001BC/CD4001BM  
Dual-In-Line Package



CD4011BC/CD4011BM  
Dual-In-Line Package



Order Number CD4001B\* or CD4011B\*

\*Please look into Section 8, Appendix D for availability of various package types.

## DC Electrical Characteristics CD4001BC, CD4011BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I <sub>DD</sub>	Quiescent Device Current	V <sub>DD</sub> = 5V, V <sub>IN</sub> = V <sub>DD</sub> or V <sub>SS</sub>		1		0.004	1		7.5	μA
		V <sub>DD</sub> = 10V, V <sub>IN</sub> = V <sub>DD</sub> or V <sub>SS</sub>		2		0.005	2		15	μA
		V <sub>DD</sub> = 15V, V <sub>IN</sub> = V <sub>DD</sub> or V <sub>SS</sub>		4		0.006	4		30	μA
V <sub>OL</sub>	Low Level Output Voltage	V <sub>DD</sub> = 5V } V <sub>DD</sub> = 10V } V <sub>DD</sub> = 15V }  I <sub>O</sub>   < 1 μA		0.05		0	0.05		0.05	V
				0.05		0	0.05		0.05	V
				0.05		0	0.05		0.05	V
V <sub>OH</sub>	High Level Output Voltage	V <sub>DD</sub> = 5V } V <sub>DD</sub> = 10V } V <sub>DD</sub> = 15V }  I <sub>O</sub>   < 1 μA	4.95		4.95	5		4.95		V
			9.95		9.95	10		9.95		V
			14.95		14.95	15		14.95		V
V <sub>IL</sub>	Low Level Input Voltage	V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.5V V <sub>DD</sub> = 10V, V <sub>O</sub> = 9.0V V <sub>DD</sub> = 15V, V <sub>O</sub> = 13.5V		1.5		2	1.5		1.5	V
				3.0		4	3.0		3.0	V
				4.0		6	4.0		4.0	V
V <sub>IH</sub>	High Level Input Voltage	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V V <sub>DD</sub> = 10V, V <sub>O</sub> = 1.0V V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V	3.5		3.5	3		3.5		V
			7.0		7.0	6		7.0		V
			11.0		11.0	9		11.0		V
I <sub>OL</sub>	Low Level Output Current (Note 3)	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.4V V <sub>DD</sub> = 10V, V <sub>O</sub> = 0.5V V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V	0.52		0.44	0.88		0.36		mA
			1.3		1.1	2.25		0.9		mA
			3.6		3.0	6.8		2.4		mA
I <sub>OH</sub>	High Level Output Current (Note 3)	V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.6V V <sub>DD</sub> = 10V, V <sub>O</sub> = 9.5V V <sub>DD</sub> = 15V, V <sub>O</sub> = 13.5V	-0.52		-0.44	-0.88		-0.36		mA
			-1.3		-1.1	-2.25		-0.9		mA
			-3.6		-3.0	-8.8		-2.4		mA
I <sub>IN</sub>	Input Current	V <sub>DD</sub> = 15V, V <sub>IN</sub> = 0V V <sub>DD</sub> = 15V, V <sub>IN</sub> = 15V		-0.30		-10 <sup>-5</sup>	-0.30		-1.0	μA
				0.30		10 <sup>-5</sup>	0.30		1.0	μA

## AC Electrical Characteristics\* CD4001BC, CD4001BM

T<sub>A</sub> = 25°C, Input t<sub>r</sub>; t<sub>f</sub> = 20 ns, C<sub>L</sub> = 50 pF, R<sub>L</sub> = 200k. Typical temperature coefficient is 0.3%/°C.

Symbol	Parameter	Conditions	Typ	Max	Units
t <sub>PHL</sub>	Propagation Delay Time, High-to-Low Level	V <sub>DD</sub> = 5V	120	250	ns
		V <sub>DD</sub> = 10V	50	100	ns
		V <sub>DD</sub> = 15V	35	70	ns
t <sub>PLH</sub>	Propagation Delay Time, Low-to-High Level	V <sub>DD</sub> = 5V	110	250	ns
		V <sub>DD</sub> = 10V	50	100	ns
		V <sub>DD</sub> = 15V	35	70	ns
t <sub>THL</sub> , t <sub>TLH</sub>	Transition Time	V <sub>DD</sub> = 5V	90	200	ns
		V <sub>DD</sub> = 10V	50	100	ns
		V <sub>DD</sub> = 15V	40	80	ns
C <sub>IN</sub>	Average Input Capacitance	Any Input	5	7.5	pF
C <sub>PD</sub>	Power Dissipation Capacity	Any Gate	14		pF

\*AC Parameters are guaranteed by DC correlated testing.

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: All voltages measured with respect to V<sub>SS</sub> unless otherwise specified.

Note 3: I<sub>OL</sub> and I<sub>OH</sub> are tested one output at a time.

## AC Electrical Characteristics\* CD4011BC, CD4011BM

$T_A = 25^\circ\text{C}$ , Input  $t_r = 20$  ns,  $C_L = 50$  pF,  $R_L = 200\text{k}$ . Typical Temperature Coefficient is  $0.3\%/^\circ\text{C}$ .

Symbol	Parameter	Conditions	Typ	Max	Units
$t_{PHL}$	Propagation Delay, High-to-Low Level	$V_{DD} = 5\text{V}$	120	250	ns
		$V_{DD} = 10\text{V}$	50	100	ns
		$V_{DD} = 15\text{V}$	35	70	ns
$t_{PLH}$	Propagation Delay, Low-to-High Level	$V_{DD} = 5\text{V}$	85	250	ns
		$V_{DD} = 10\text{V}$	40	100	ns
		$V_{DD} = 15\text{V}$	30	70	ns
$t_{THL}, t_{TLH}$	Transition Time	$V_{DD} = 5\text{V}$	90	200	ns
		$V_{DD} = 10\text{V}$	50	100	ns
		$V_{DD} = 15\text{V}$	40	80	ns
$C_{IN}$	Average Input Capacitance	Any Input	5	7.5	pF
$C_{PD}$	Power Dissipation Capacity	Any Gate	14		pF

\*AC Parameters are guaranteed by DC correlated testing.

## Typical Performance Characteristics

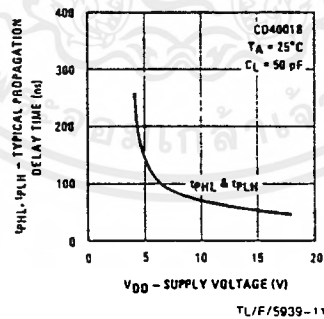
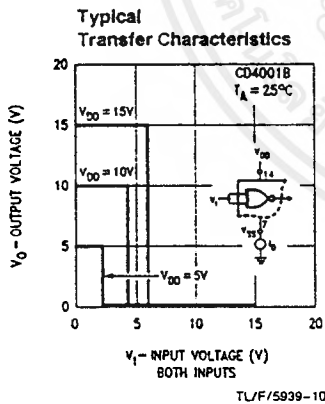
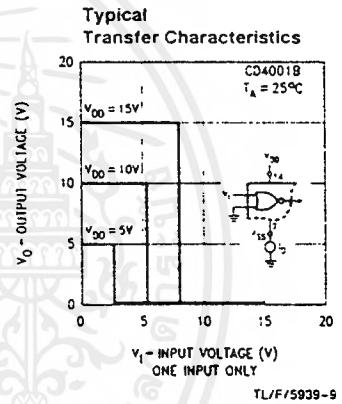
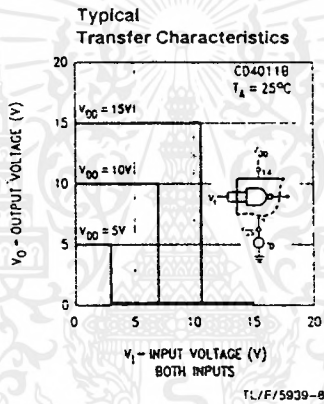
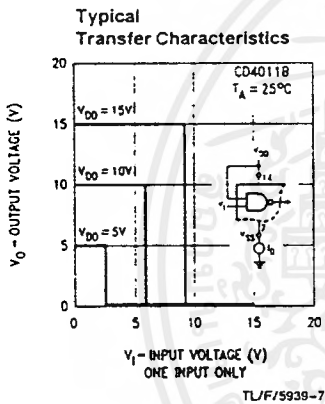


FIGURE 5

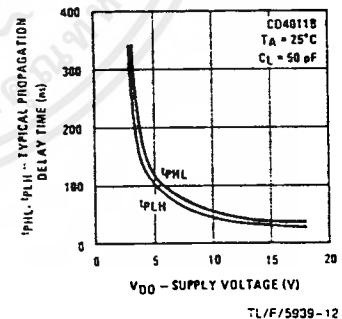


FIGURE 6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Performance Characteristics (Continued)

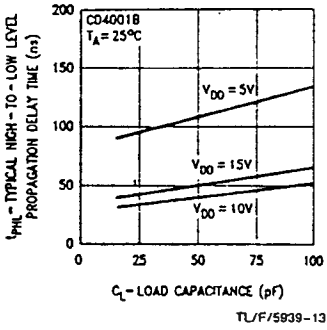


FIGURE 7

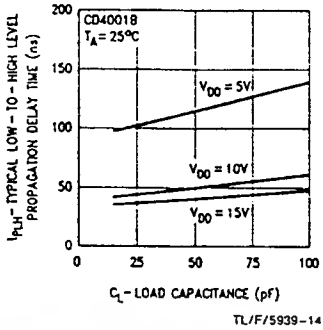


FIGURE 8

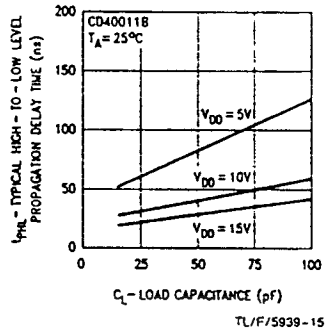


FIGURE 9

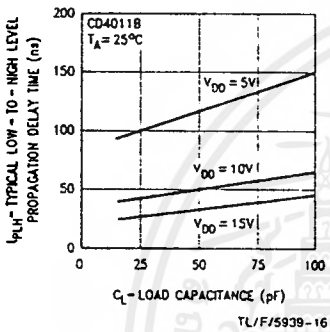


FIGURE 10

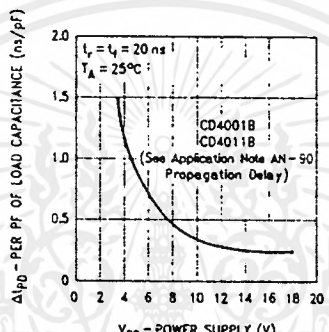


FIGURE 11

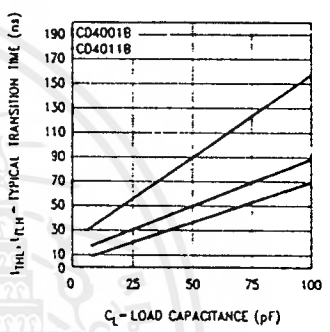


FIGURE 12

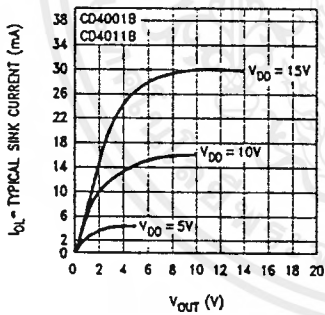


FIGURE 13

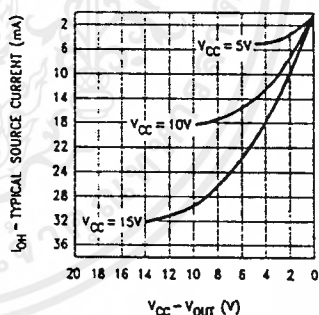


FIGURE 14



# CD4017BM/CD4017BC Decade Counter/Divider with 10 Decoded Outputs

## CD4022BM/CD4022BC Divide-by-8 Counter/Divider with 8 Decoded Outputs

### General Description

The CD4017BM/CD4017BC is a 5-stage divide-by-10 Johnson counter with 10 decoded outputs and a carry out bit.

The CD4022BM/CD4022BC is a 4-stage divide-by-8 Johnson counter with 8 decoded outputs and a carry-out bit.

These counters are cleared to their zero count by a logical "1" on their reset line. These counters are advanced on the positive edge of the clock signal when the clock enable signal is in the logical "0" state.

The configuration of the CD4017BM/CD4017BC and CD4022BM/CD4022BC permits medium speed operation and assures a hazard free counting sequence. The 10/8 decoded outputs are normally in the logical "0" state and go to the logical "1" state only at their respective time slot. Each decoded output remains high for 1 full clock cycle. The carry-out signal completes a full cycle for every 10/8 clock input cycles and is used as a ripple carry signal to any succeeding stages.

### Features

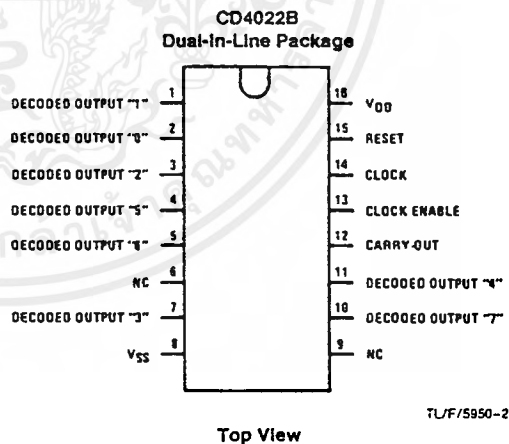
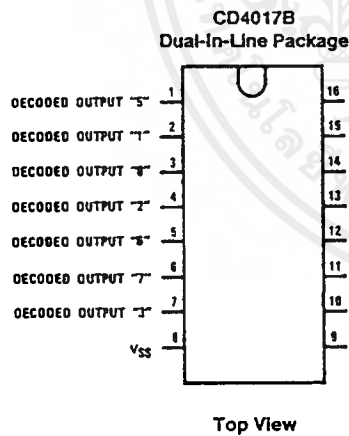
- Wide supply voltage range
- High noise immunity
- Low power TTL compatibility
- Medium speed operation
- Low power
- Fully static operation

3.0V to 15V  
0.45 V<sub>DD</sub> (typ.)  
Fan out of 2 driving 74L  
or 1 driving 74LS  
5.0 MHz (typ.)  
with 10V V<sub>DD</sub>  
10 μW (typ.)

### Applications

- Automotive
- Instrumentation
- Medical electronics
- Alarm systems
- Industrial electronics
- Remote metering

### Connection Diagrams



Order Number CD4017B\* or CD4022B\*

\*Please look into Section 8, Appendix D for availability of various package types.

### Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

DC Supply Voltage ( $V_{DD}$ )	-0.5 $V_{DC}$ to +18 $V_{DC}$
Input Voltage ( $V_{IN}$ )	-0.5 $V_{DC}$ to $V_{DD}$ + 0.5 $V_{DC}$
Storage Temperature ( $T_S$ )	-65°C to +150°C
Power Dissipation ( $P_D$ )	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature ( $T_L$ )	
(Soldering, 10 seconds)	260°C

### Recommended Operating Conditions (Note 2)

DC Supply Voltage ( $V_{DD}$ )	+3 $V_{DC}$ to +15 $V_{DC}$
Input Voltage ( $V_{IN}$ )	0 to $V_{DD}$ $V_{DC}$
Operating Temperature Range ( $T_A$ )	
CD4017BM, CD4022BM	-55°C to +125°C
CD4017BC, CD4022BC	-40°C to +85°C

### DC Electrical Characteristics CD4017BM, CD4022BM (Note 2)

Symbol	Parameter	Conditions	-55°C		+25°			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
$I_{DD}$	Quiescent Device Current	$V_{DD} = 5V, V_{IN} = V_{DD}$ or $V_{SS}$		5		0.3	5		150	$\mu A$
		$V_{DD} = 10V, V_{IN} = V_{DD}$ or $V_{SS}$		10		0.5	10		300	$\mu A$
		$V_{DD} = 15V, V_{IN} = V_{DD}$ or $V_{SS}$		20		1.0	20		600	$\mu A$
$V_{OL}$	Low Level Output Voltage	$ I_{O1}  < 1.0 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
$V_{OH}$	High Level Output Voltage	$ I_{O1}  < 1.0 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95		V
		$V_{DD} = 10V$	9.95		9.95	10		9.95		V
$V_{IL}$	Low Level Input Voltage	$ I_{O1}  < 1.0 \mu A$								
		$V_{DD} = 5V, V_O = 0.5V$ or 4.5V		1.5			1.5		1.5	V
		$V_{DD} = 10V, V_O = 1.0V$ or 9.0V		3.0			3.0		3.0	V
$V_{IH}$	High Level Input Voltage	$ I_{O1}  < 1.0 \mu A$								
		$V_{DD} = 5V, V_O = 0.5V$ or 4.5V	3.5		3.5			3.5		V
		$V_{DD} = 10V, V_O = 1.0V$ or 9.0V	7.0		7.0			7.0		V
$I_{OL}$	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$	0.64		0.51	0.88		0.36		mA
		$V_{DD} = 10V, V_O = 0.5V$	1.6		1.3	2.25		0.9		mA
		$V_{DD} = 15V, V_O = 1.5V$	4.2		3.4	8.8		2.4		mA
$I_{OH}$	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$	-0.25		-0.2	-0.36		-0.14		mA
		$V_{DD} = 10V, V_O = 9.5V$	-0.62		-0.5	-0.9		-0.35		mA
		$V_{DD} = 15V, V_O = 13.5V$	-1.8		-1.5	-3.5		-1.1		mA
$I_{IN}$	Input Current	$V_{DD} = 15V, V_{IN} = 0V$		-0.1		-10 <sup>-5</sup>		-0.1		$\mu A$
		$V_{DD} = 15V, V_{IN} = 15V$		0.1		10 <sup>-5</sup>		0.1		$\mu A$

### DC Electrical Characteristics CD4017BC, CD4022BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
$I_{DD}$	Quiescent Device Current	$V_{DD} = 5V$		20		0.5	20		150	$\mu A$
		$V_{DD} = 10V$		40		1.0	40		300	$\mu A$
		$V_{DD} = 15V$		80		5.0	80		600	$\mu A$
$V_{OL}$	Low Level Output Voltage	$ I_{O1}  < 1.0 \mu A$								
		$V_{DD} = 5V$		0.05		0	0.05		0.05	V
		$V_{DD} = 10V$		0.05		0	0.05		0.05	V
$V_{OH}$	High Level Output Voltage	$ I_{O1}  < 1.0 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95		V
		$V_{DD} = 10V$	9.95		9.95	10		9.95		V
$V_{OH}$	High Level Output Voltage	$V_{DD} = 15V$	14.95		14.95	15		14.95		V

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed, they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2:  $V_{SS} = 0V$  unless otherwise specified.

Note 3:  $I_{OL}$  and  $I_{OH}$  are tested one output at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## DC Electrical Characteristics CD4017BC, CD4022BC (Note 2) (Continued)

Symbol	Parameter	Conditions	-40°C		+25°			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
$V_{IL}$	Low Level Input Voltage	$ I_O  < 1.0 \mu A$ $V_{DD} = 5V, V_O = 0.5V \text{ or } 4.5V$ $V_{DD} = 10V, V_O = 1.0V \text{ or } 9.0V$ $V_{DD} = 15V, V_O = 1.5V \text{ or } 13.5V$		1.5 3.0 4.0			1.5 3.0 4.0		1.5 3.0 4.0	V V V
$V_{IH}$	High Level Input Voltage	$ I_O  < 1.0 \mu A$ $V_{DD} = 5V, V_O = 0.5V \text{ or } 4.5V$ $V_{DD} = 10V, V_O = 1.0V \text{ or } 9.0V$ $V_{DD} = 15V, V_O = 1.5V \text{ or } 13.5V$	3.5 7.0 11.0		3.5 7.0 11.0			3.5 7.0 11.0		V V V
$I_{OL}$	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$ $V_{DD} = 10V, V_O = 0.5V$ $V_{DD} = 15V, V_O = 1.5V$	0.52 1.3 3.6		0.44 1.1 3.0	0.88 2.25 8.8		0.36 0.9 2.4		mA mA mA
$I_{OH}$	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$ $V_{DD} = 10V, V_O = 9.5V$ $V_{DD} = 15V, V_O = 13.5V$	-0.2 -0.5 -1.4		-0.16 -0.4 -1.2	-0.36 -0.9 -3.5		-0.12 -0.3 -1.0		mA mA mA
$I_{IN}$	Input Current	$V_{DD} = 15V, V_{IN} = 0V$ $V_{DD} = 15V, V_{IN} = 15V$		-0.3 0.3		$-10^{-5}$ $10^{-5}$	-0.3 0.3		-1.0 1.0	$\mu A$ $\mu A$

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed, they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2:  $V_{SS} = 0V$  unless otherwise specified.

Note 3:  $I_{OL}$  and  $I_{OH}$  are tested one output at a time.

## AC Electrical Characteristics\*

$T_A = 25^\circ C$ ,  $C_L = 50 \text{ pF}$ ,  $R_L = 200k$ ,  $t_{rCL}$  and  $t_{fCL} = 20 \text{ ns}$ , unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>CLOCK OPERATION</b>						
$t_{PHL}, t_{PLH}$	Propagation Delay Time Carry Out Line	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		415 160 130	800 320 250	ns ns ns
	Carry Out Line	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		240 85 70	480 170 140	ns ns ns
	Decode Out Lines	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		500 200 160	1000 400 320	ns ns ns
$t_{TLH}, t_{THL}$	Transition Time Carry Out and Decode Out Lines $t_{TLH}$	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		200 100 80	360 180 130	ns ns ns
	$t_{THL}$	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		100 50 40	200 100 80	ns ns ns
$f_{CL}$	Maximum Clock Frequency	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		1.0 2.5 3.0	2 5 6	MHz MHz MHz
$t_{WL}, t_{WH}$	Minimum Clock Pulse Width	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		125 45 35	250 90 70	ns ns ns
$t_{rCL}, t_{fCL}$	Clock Rise and Fall Time	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$			20 15 5	$\mu s$ $\mu s$ $\mu s$
$t_{SU}$	Minimum Clock Inhibit Data Setup Time	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		120 40 32	240 80 65	ns ns ns
$C_{IN}$	Average Input Capacitance			5	7.5	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

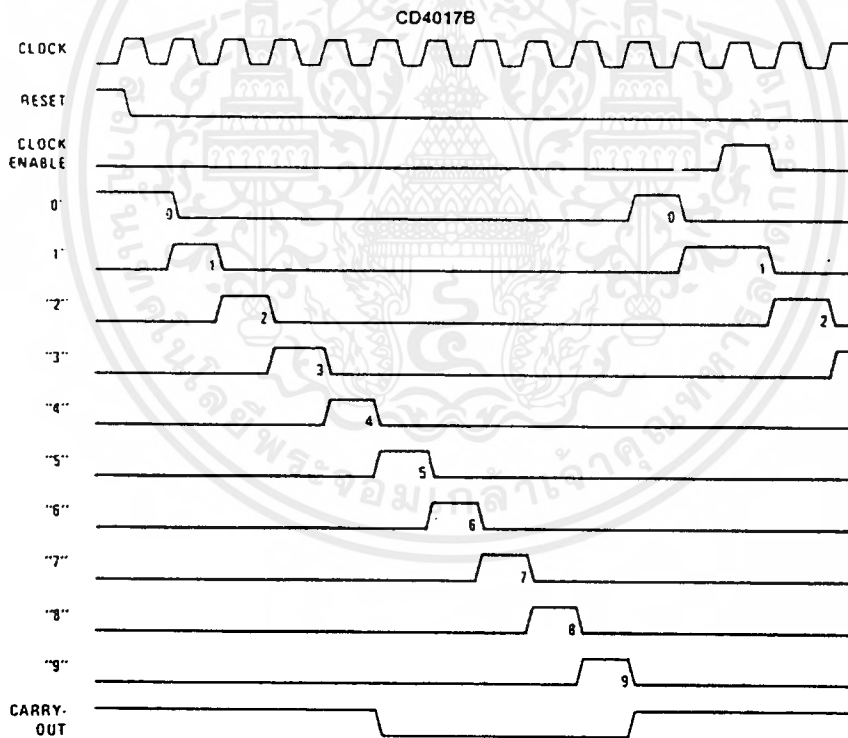
## AC Electrical Characteristics\*

$T_A = 25^\circ\text{C}$ ,  $C_L = 50\text{ pF}$ ,  $R_L = 200\text{ k}$ ,  $t_{\text{CL}}$  and  $t_{\text{rCL}} = 20\text{ ns}$ , unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>RESET OPERATION</b>						
$t_{\text{PHL}}$ , $t_{\text{PLH}}$	Propagation Delay Time Carry Out Line	$V_{\text{DD}} = 5\text{V}$		415	800	ns
		$V_{\text{DD}} = 10\text{V}$		160	320	ns
		$V_{\text{DD}} = 15\text{V}$		130	250	ns
	Carry Out Line	$V_{\text{DD}} = 5\text{V}$	$C_L = 15\text{ pF}$	240	480	ns
		$V_{\text{DD}} = 10\text{V}$		85	170	ns
		$V_{\text{DD}} = 15\text{V}$		70	140	ns
	Decode Out Lines	$V_{\text{DD}} = 5\text{V}$		500	1000	ns
		$V_{\text{DD}} = 10\text{V}$		200	400	ns
		$V_{\text{DD}} = 15\text{V}$		160	320	ns
$t_w$	Minimum Reset Pulse Width	$V_{\text{DD}} = 5\text{V}$		200	400	ns
		$V_{\text{DD}} = 10\text{V}$		70	140	ns
		$V_{\text{DD}} = 15\text{V}$		55	110	ns
$t_{\text{REM}}$	Minimum Reset Removal Time	$V_{\text{DD}} = 5\text{V}$		75	150	ns
		$V_{\text{DD}} = 10\text{V}$		30	60	ns
		$V_{\text{DD}} = 15\text{V}$		25	50	ns

\*AC Parameters are guaranteed by DC correlated testing.

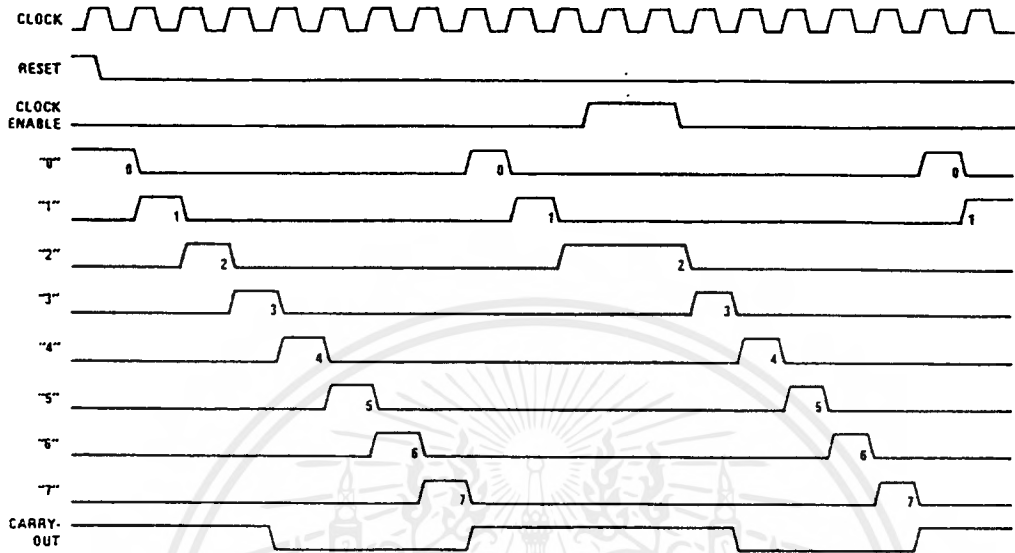
## Timing Diagrams



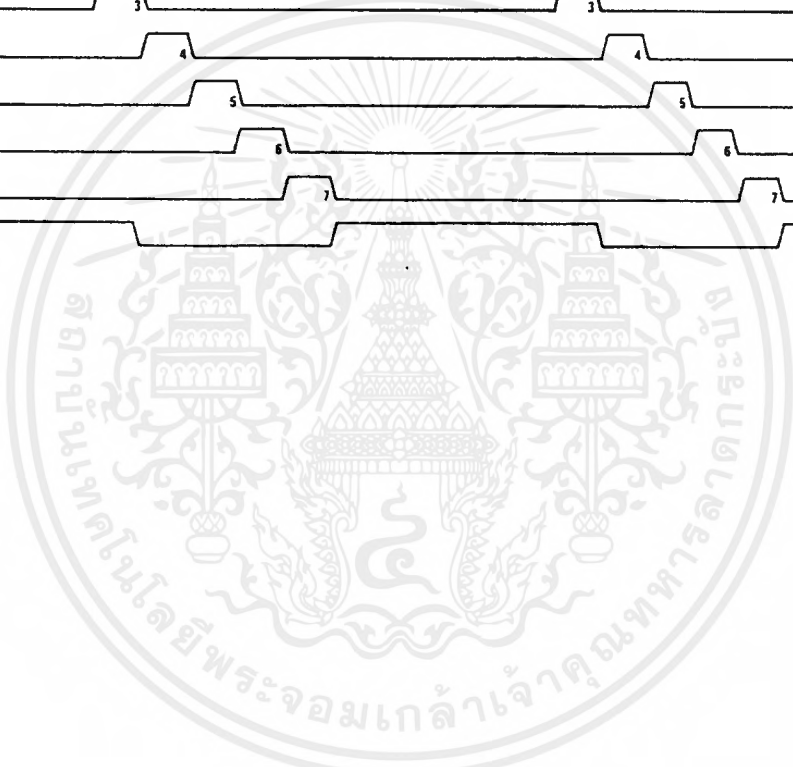
TL/F/5950-3

Timing Diagrams (Continued)

CD4022B

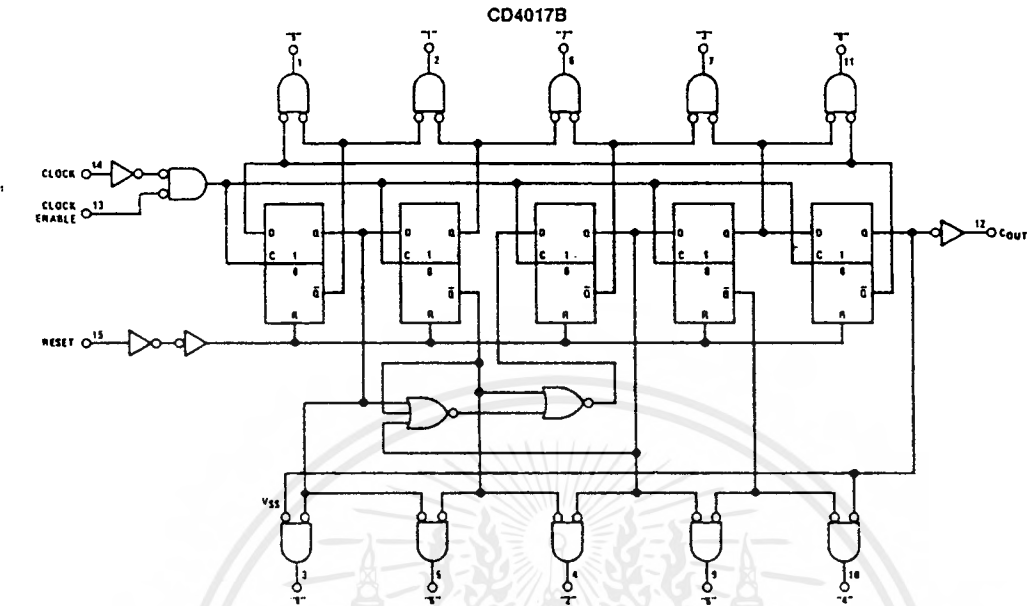


TL/F/5850-4

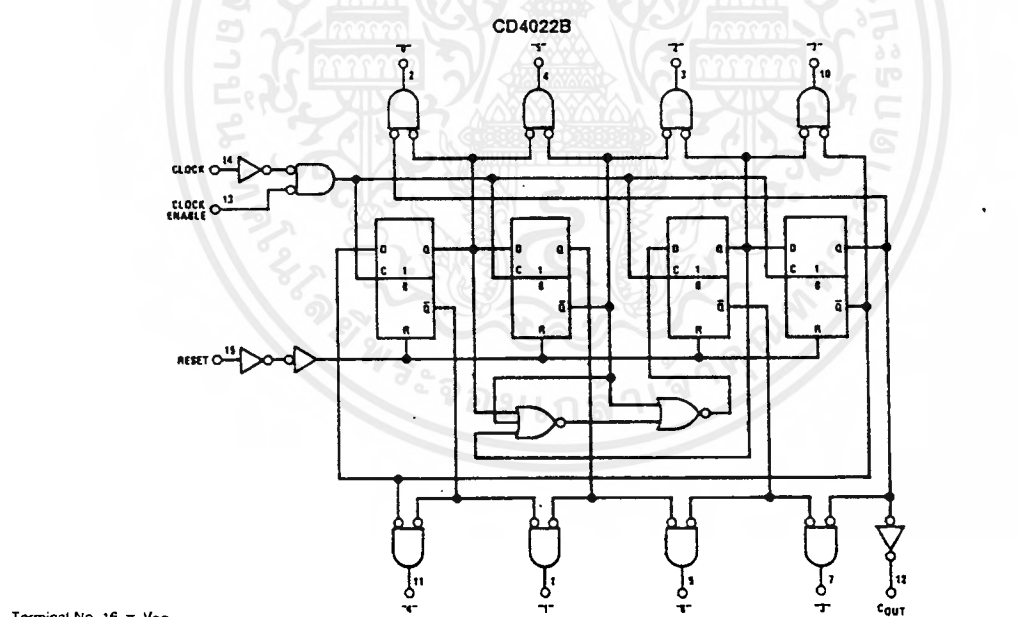


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Logic Diagrams



TL/F/5950-5



TL/F/5950-6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## CD4029BM/CD4029BC Presettable Binary/Decade Up/Down Counter

### General Description

The CD4029BM/CD4029BC is a presettable up/down counter which counts in either binary or decade mode depending on the voltage level applied at binary/decade input. When binary/decade is at logical "1", the counter counts in binary, otherwise it counts in decade. Similarly, the counter counts up when the up/down input is at logical "1" and vice versa.

A logical "1" preset enable signal allows information at the "jam" inputs to preset the counter to any state asynchronously with the clock. The counter is advanced one count at the positive-going edge of the clock if the carry in and preset enable inputs are at logical "0". Advancement is inhibited when either or both of these two inputs is at logical "1". The carry out signal is normally at logical "1" state and goes to logical "0" state when the counter reaches its maximum

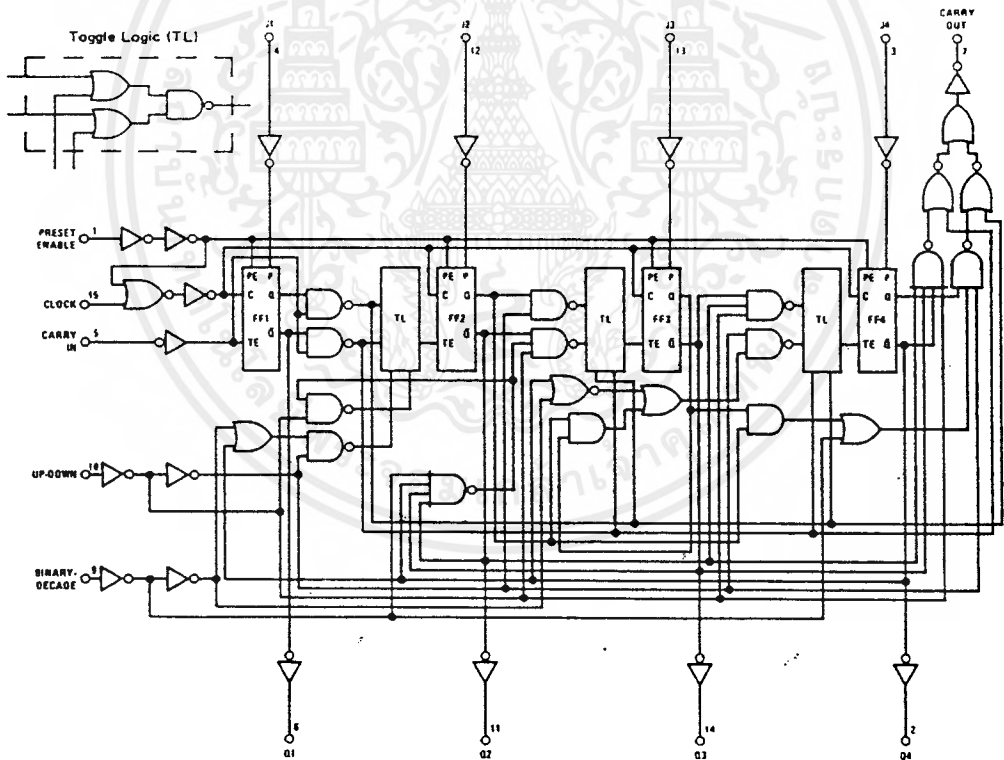
count in the "up" mode or the minimum count in the "down" mode provided the carry input is at logical "0" state.

All inputs are protected against static discharge by diode clamps to both  $V_{DD}$  and  $V_{SS}$ .

### Features

- Wide supply voltage range 3V to 15V
- High noise immunity 0.45  $V_{DD}$  (typ.)
- Low power fan out of 2
- TTL compatibility driving 74L
- Parallel jam inputs or 1 driving 74LS
- Binary or BCD decade up/down counting

### Logic Diagram



TU/F/5960--1

## Absolute Maximum Ratings

(Notes 1 and 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

DC Supply Voltage ( $V_{DD}$ )	-0.5V to +18 $V_{DD}$
Input Voltage ( $V_{IN}$ )	-0.5V to $V_{DD}$ + 0.5 $V_{DD}$
Storage Temperature Range ( $T_S$ )	-65°C to +150°C
Power Dissipation ( $P_D$ )	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature ( $T_L$ )	
(Soldering, 10 seconds)	260°C

## Recommended Operating Conditions (Note 2)

DC Supply Voltage ( $V_{DD}$ )	3V to 15 $V_{DC}$
Input Voltage ( $V_{IN}$ )	0V to $V_{DD}$ $V_{DC}$
Operating Temperature Range ( $T_A$ )	
CD4029BM	-55°C to +125°C
CD4029BC	-40°C to +85°C

## DC Electrical Characteristics CD4029BM (Note 2)

Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
$I_{DD}$	Quiescent Device Current	$V_{DD} = 5V$		5			5	5	150	$\mu A$
		$V_{DD} = 10V$		10			10		300	$\mu A$
		$V_{DD} = 15V$		20			20		600	$\mu A$
$V_{OL}$	Low Level Output Voltage	$ I_{O}  < 1 \mu A$								
		$V_{DD} = 5V$		0.05	0	0.05		0.05	V	
		$V_{DD} = 10V$		0.05	0	0.05		0.05	V	
		$V_{DD} = 15V$		0.05	0	0.05		0.05	V	
$V_{OH}$	High Level Output Voltage	$ I_{O}  < 1 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95	V	
		$V_{DD} = 10V$	9.95		9.95	10		9.95	V	
		$V_{DD} = 15V$	14.95		14.95	15		14.95	V	
$V_{IL}$	Low Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or 4.5V		1.5			1.5		1.5	V
		$V_{DD} = 10V, V_O = 1V$ or 9V		3.0			3.0		3.0	V
		$V_{DD} = 15V, V_O = 1.5V$ or 13.5V		4.0			4.0		4.0	V
$V_{IH}$	High Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or 4.5V	3.5		3.5			3.5		V
		$V_{DD} = 10V, V_O = 1V$ or 9V	7.0		7.0			7.0		V
		$V_{DD} = 15V, V_O = 1.5V$ or 13.5V	11.0		11.0			11.0		V
$I_{OL}$	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$	0.64		0.51	0.88		0.36		mA
		$V_{DD} = 10V, V_O = 0.5V$	1.6		1.3	2.25		0.9		mA
		$V_{DD} = 15V, V_O = 1.5V$	4.2		3.4	8.8		2.4		mA
$I_{OH}$	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$	-0.64		-0.51	-0.88		-0.36		mA
		$V_{DD} = 10V, V_O = 9.5V$	-1.6		-1.3	-2.25		-0.9		mA
		$V_{DD} = 15V, V_O = 13.5V$	-4.2		-3.4	-8.8		-2.4		mA
$I_{IN}$	Input Current	$V_{DD} = 15V, V_{IN} = 0V$		-0.1		-10 <sup>-5</sup>	-0.1		-1.0	$\mu A$
		$V_{DD} = 15V, V_{IN} = 15V$		0.1		10 <sup>-5</sup>	0.1		1.0	$\mu A$

## DC Electrical Characteristics CD4029BC (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
$I_{DD}$	Quiescent Device Current	$V_{DD} = 5V$		20			20		150	$\mu A$
		$V_{DD} = 10V$		40			40		300	$\mu A$
		$V_{DD} = 15V$		80			80		600	$\mu A$
$V_{OL}$	Low Level Output Voltage	$ I_{O}  < 1 \mu A$								
		$V_{DD} = 5V$		0.05	0	0.05		0.05	V	
		$V_{DD} = 10V$		0.05	0	0.05		0.05	V	
		$V_{DD} = 15V$		0.05	0	0.05		0.05	V	
$V_{OH}$	High Level Output Voltage	$ I_{O}  < 1 \mu A$								
		$V_{DD} = 5V$	4.95		4.95	5		4.95	V	
		$V_{DD} = 10V$	9.95		9.95	10		9.95	V	
		$V_{DD} = 15V$	14.95		14.95	15		14.95	V	

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2:  $V_{SS} = 0V$  unless otherwise specified.

Note 3:  $I_{OH}$  and  $I_{OL}$  are tested one output at a time.

## DC Electrical Characteristics CD4029BC (Note 2) (Continued)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
V <sub>IL</sub>	Low Level Input Voltage	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V or 4.5V		1.5				1.5	1.5	V
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 1V or 9V		3.0				3.0	3.0	V
		V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V or 13.5V		4.0				4.0	4.0	V
V <sub>IH</sub>	High Level Input Voltage	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V or 4.5V	3.5		3.5			3.5		V
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 1V or 9V	7.0		7.0			7.0		V
		V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V or 13.5V	11.0		11.0			11.0		V
I <sub>OL</sub>	Low Level Output Current (Note 3)	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.4V	0.52		0.44	0.88		0.36		mA
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 0.5V	1.3		1.1	2.25		0.9		mA
		V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V	3.6		3.0	8.8		2.4		mA
I <sub>OH</sub>	High Level Output Current (Note 3)	V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.6V	-0.52		-0.44	-0.88		-0.36		mA
		V <sub>DD</sub> = 10V, V <sub>O</sub> = 9.5V	-1.3		-1.1	-2.25		-0.9		mA
		V <sub>DD</sub> = 15V, V <sub>O</sub> = 13.5V	-3.6		-3.0	-8.8		-2.4		mA
I <sub>IN</sub>	Input Current	V <sub>DD</sub> = 15V, V <sub>IN</sub> = 0V		-0.3		-10 <sup>-5</sup>	-0.3		-1.0	μA
		V <sub>DD</sub> = 15V, V <sub>IN</sub> = 15V		0.3		10 <sup>-5</sup>	0.3		1.0	μA

## AC Electrical Characteristics \*

T<sub>A</sub> = 25°C, C<sub>L</sub> = 50 pF, R<sub>L</sub> = 200k, Input t<sub>rCL</sub> = t<sub>rCL</sub> = 20 ns, unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>CLOCKED OPERATION</b>						
t <sub>PHL</sub> or t <sub>PLH</sub>	Propagation Delay Time to Q Outputs	V <sub>DD</sub> = 5V		200	400	ns
		V <sub>DD</sub> = 10V		85	170	ns
		V <sub>DD</sub> = 15V		70	140	ns
t <sub>PHL</sub> or t <sub>PLH</sub>	Propagation Delay Time to Carry Output	V <sub>DD</sub> = 5V		320	640	ns
		V <sub>DD</sub> = 10V		135	270	ns
		V <sub>DD</sub> = 15V		110	220	ns
t <sub>PHL</sub> or t <sub>PLH</sub>	Propagation Delay Time to Carry Output	C <sub>L</sub> = 15 pF				
		V <sub>DD</sub> = 5V		285	570	ns
		V <sub>DD</sub> = 10V		120	240	ns
		V <sub>DD</sub> = 15V		95	190	ns
t <sub>THL</sub> or t <sub>TLH</sub>	Transition Time/Q or Carry Output	V <sub>DD</sub> = 5V		100	200	ns
		V <sub>DD</sub> = 10V		50	100	ns
		V <sub>DD</sub> = 15V		40	80	ns
t <sub>WH</sub> or t <sub>WL</sub>	Minimum Clock Pulse Width	V <sub>DD</sub> = 5V		160	320	ns
		V <sub>DD</sub> = 10V		70	135	ns
		V <sub>DD</sub> = 15V		55	110	ns
t <sub>rCL</sub> or t <sub>rCL</sub>	Maximum Clock Rise and Fall Time	V <sub>DD</sub> = 5V	15			μs
		V <sub>DD</sub> = 10V	10			μs
		V <sub>DD</sub> = 15V	5			μs
t <sub>SU</sub>	Minimum Set-Up Time	V <sub>DD</sub> = 5V		180	360	ns
		V <sub>DD</sub> = 10V		70	140	ns
		V <sub>DD</sub> = 15V		55	110	ns
f <sub>CL</sub>	Maximum Clock Frequency	V <sub>DD</sub> = 5V	1.5	3.1		MHz
		V <sub>DD</sub> = 10V	3.7	7.4		MHz
		V <sub>DD</sub> = 15V	4.5	9		MHz
C <sub>IN</sub>	Average Input Capacitance	Any Input		5	7.5	pF
C <sub>PD</sub>	Power Dissipation Capacitance	Per Package (Note 4)		65		pF

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V<sub>SS</sub> = 0V unless otherwise specified.

Note 3: I<sub>OH</sub> and I<sub>OL</sub> are tested one output at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## AC Electrical Characteristics\*

$T_A = 25^\circ\text{C}$ ,  $C_L = 50\text{ pF}$ ,  $R_L = 200\text{ k}$ , Input  $t_{rCL} = t_{fCL} = 20\text{ ns}$ , unless otherwise specified (Continued)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>PRESET ENABLE OPERATION</b>						
$t_{PHL}$ or $t_{PLH}$	Propagation Delay Time to Q output	$V_{DD} = 5\text{V}$		285	570	ns
		$V_{DD} = 10\text{V}$		115	230	ns
		$V_{DD} = 15\text{V}$		95	195	ns
$t_{PHL}$ or $t_{PLH}$	Propagation Delay Time to Carry Output	$V_{DD} = 5\text{V}$		400	800	ns
		$V_{DD} = 10\text{V}$		165	330	ns
		$V_{DD} = 15\text{V}$		135	260	ns
$t_{WH}$	Minimum Preset Enable Pulse Width	$V_{DD} = 5\text{V}$		80	160	ns
		$V_{DD} = 10\text{V}$		30	60	ns
		$V_{DD} = 15\text{V}$		25	50	ns
$t_{REM}$	Minimum Preset Enable Removal Time	$V_{DD} = 5\text{V}$		150	300	ns
		$V_{DD} = 10\text{V}$		60	120	ns
		$V_{DD} = 15\text{V}$		50	100	ns
<b>CARRY INPUT OPERATION</b>						
$t_{PHL}$ or $t_{PLH}$	Propagation Delay Time to Carry Output	$V_{DD} = 5\text{V}$		265	530	ns
		$V_{DD} = 10\text{V}$		110	220	ns
		$V_{DD} = 15\text{V}$		90	180	ns
$t_{PHL}$ , $t_{PLH}$	Propagation Delay Time to Carry Output	$C_L = 15\text{ pF}$				
		$V_{DD} = 5\text{V}$		200	400	ns
		$V_{DD} = 10\text{V}$		85	170	ns
		$V_{DD} = 15\text{V}$		70	140	ns

\*AC Parameters are guaranteed by DC correlated testing.

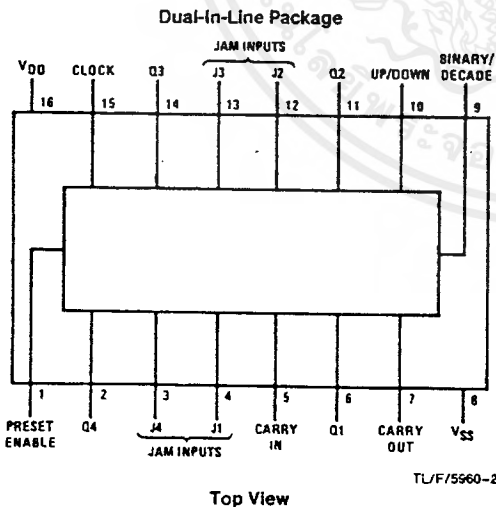
Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2:  $V_{SS} = 0\text{V}$  unless otherwise specified.

Note 3:  $I_{OH}$  and  $I_{OL}$  are tested one output at a time.

Note 4:  $C_{PD}$  determines the no load AC power consumption of any CMOS device. For complete explanation, see 54C/74C Family Characteristics application note, AN-90.

## Connection Diagram

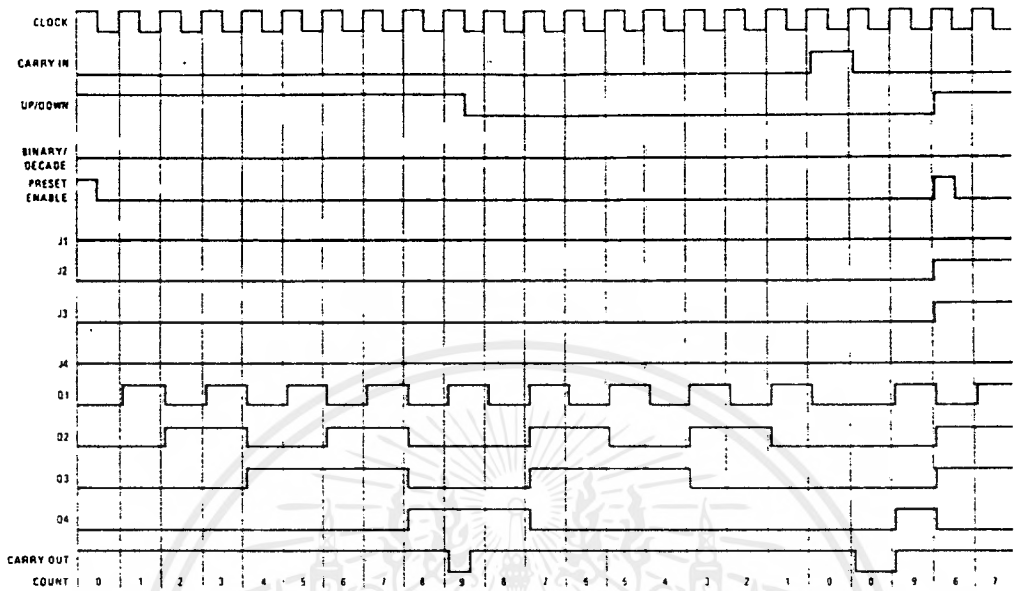


Order Number CD4029B\*

\*Please look into Section 8, Appendix D for availability of various package types.

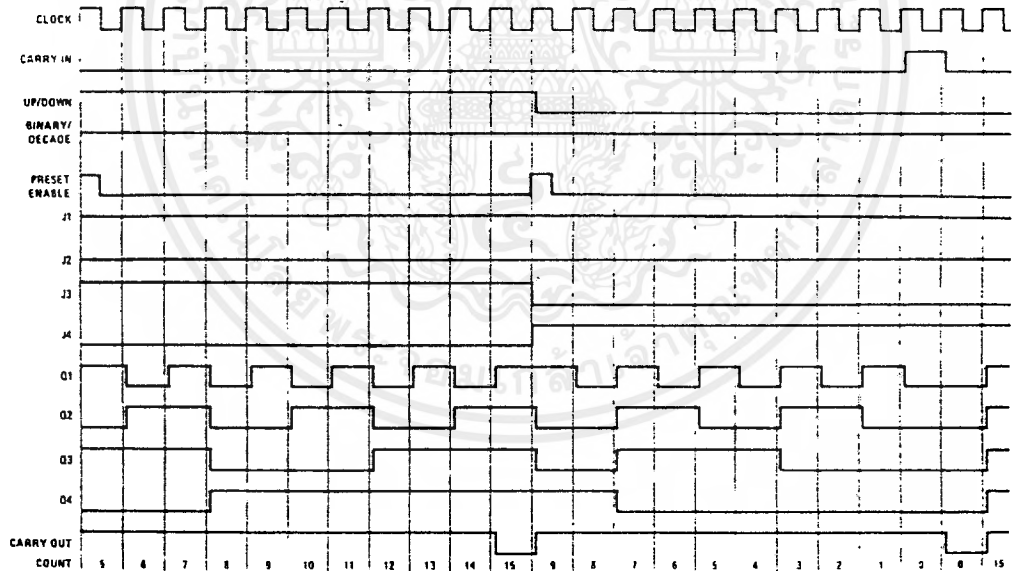
# Logic Waveforms

## Decade Mode



TL/F/5960-3

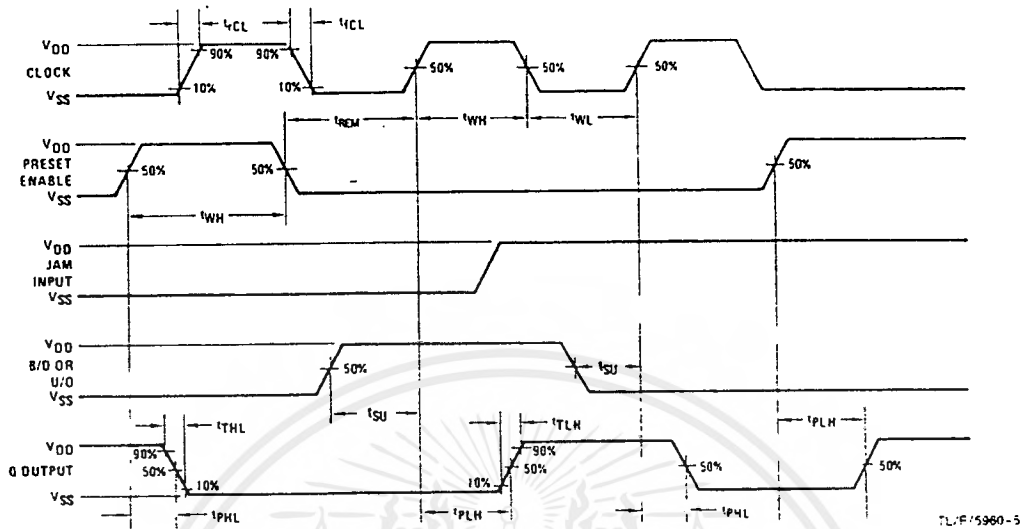
## Binary Mode



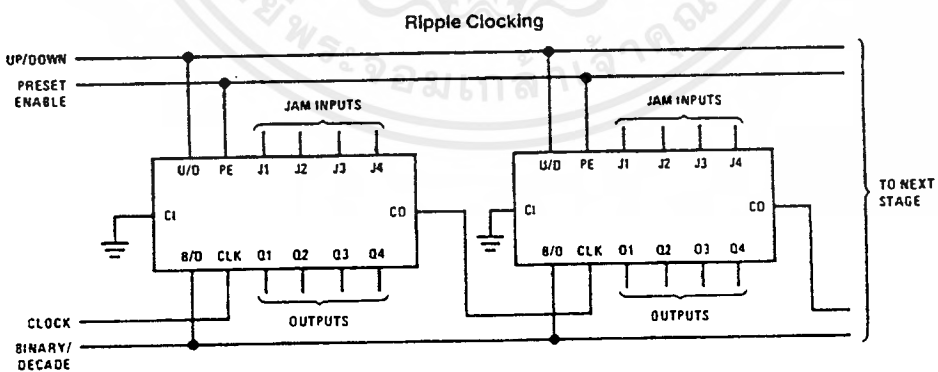
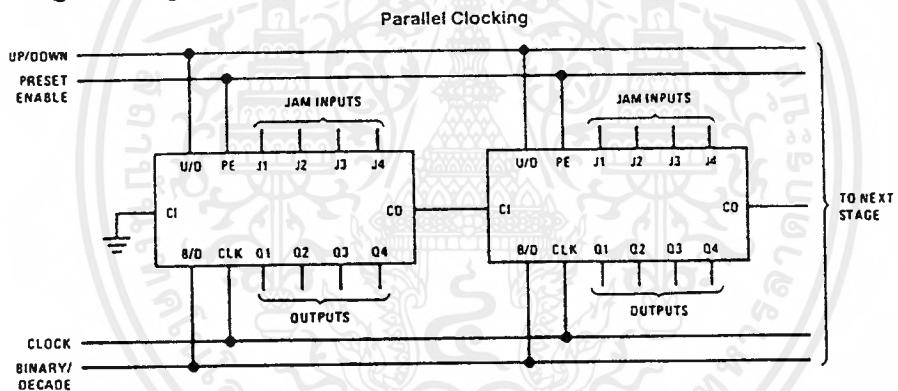
TL/F/5960-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Switching Time Waveforms



## Cascading Packages



Carry out lines at the 2nd or later stages may have a negative-going spike due to differential internal delays. These spikes do not affect counter operation, but if the carry out is used to trigger external circuitry the carry out should be gated with the clock.



**MOTOROLA**

**LM317M**

**THREE-TERMINAL ADJUSTABLE  
OUTPUT POSITIVE VOLTAGE REGULATOR**

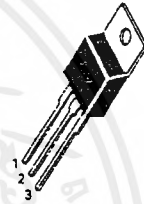
The LM317M is an adjustable 3-terminal positive voltage regulator capable of supplying in excess of 500 mA over an output voltage range of 1.2 V to 37 V. This voltage regulator is exceptionally easy to use and requires only two external resistors to set the output voltage. Further, it employs internal current limiting, thermal shutdown and safe area compensation, making it essentially blow-out proof.

The LM317M serves a wide variety of applications including local, on-card regulation. This device also makes an especially simple adjustable switching regulator, a programmable output regulator, or by connecting a fixed resistor between the adjust and output, the LM317M can be used as a precision current regulator.

- Output Current in Excess of 500 mA
- Output Adjustable Between 1.2 V and 37 V
- Internal Thermal Overload Protection
- Internal Short-Circuit-Current Limiting
- Output Transistor Safe-Area Compensation
- Floating Operation for High Voltage Applications
- Standard 3-Lead Transistor Packages
- Eliminates Stocking Many Fixed Voltages

**MEDIUM-CURRENT  
THREE-TERMINAL  
ADJUSTABLE POSITIVE  
VOLTAGE REGULATOR**

**SILICON MONOLITHIC  
INTEGRATED CIRCUIT**



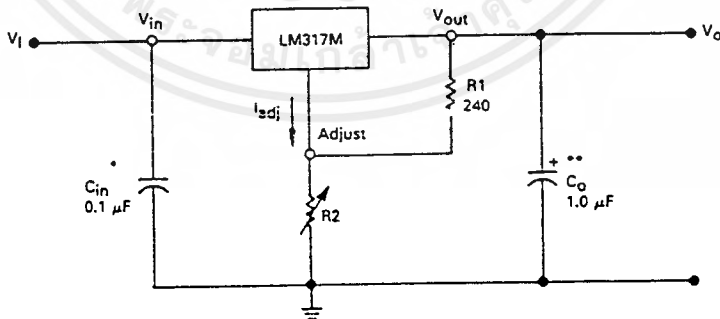
PIN 1. ADJUST  
2. V<sub>out</sub>  
3. V<sub>in</sub>

T SUFFIX  
PLASTIC PACKAGE  
CASE 221A-04

**ORDERING INFORMATION**

Device	Tested Operating Temperature Range	Package
LM317MT	T <sub>J</sub> = 0°C to ~125°C	Plastic Power

**STANDARD APPLICATION**



\*C<sub>in</sub> is required if regulator is located in appreciable distance from power supply filter.  
 \*\*C<sub>o</sub> is not needed for stability, however it does improve transient response.

$$V_O = 1.25 V \left( 1 + \frac{R_2}{R_1} \right) - I_{adj} R_2$$

Since I<sub>adj</sub> is controlled to less than 100 μA, the error associated with this term is negligible in most applications.

# LM317M

## MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Input-Output Voltage Differential	$V_I - V_O$	40	Vdc
Power Dissipation	$P_D$	Internally Limited	
Operating Junction Temperature Range	$T_J$	0 to +150	°C
Storage Temperature Range	$T_{stg}$	-65 to +150	°C

## ELECTRICAL CHARACTERISTICS

( $V_I - V_O = 5.0$  V,  $I_O = 0.1$  A,  $T_J = T_{low}$  to  $T_{high}$  [see Note 1],  $P_{max}$  per Note 2, unless otherwise specified.)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Line Regulation (Note 3) $T_A = 25^\circ\text{C}$ , $3.0$ V $\leq V_I - V_O \leq 40$ V	1	Regline	—	0.01	0.04	% V
Load Regulation (Note 3) $T_A = 25^\circ\text{C}$ , $10$ mA $\leq I_O \leq 0.5$ A $V_O \leq 5.0$ V $V_O \geq 5.0$ V	2	Regload	—	5.0 0.1	25 0.5	mV % $V_O$
Adjustment Pin Current	3	$I_{adj}$	—	50	100	$\mu\text{A}$
Adjustment Pin Current Change $2.5$ V $\leq V_I - V_O \leq 40$ V, $10$ mA $\leq I_L \leq 0.5$ A, $P_D \leq P_{max}$	1,2	$\Delta I_{adj}$	—	0.2	5.0	$\mu\text{A}$
Reference Voltage (Note 4) $3.0$ V $\leq V_I - V_O \leq 40$ V, $10$ mA $\leq I_O \leq 0.5$ A, $P_D \leq P_{max}$	3	$V_{ref}$	1.20	1.25	1.30	V
Line Regulation (Note 3) $3.0$ V $\leq V_I - V_O \leq 40$ V	1	Regline	—	0.02	0.07	% V
Load Regulation (Note 3) $10$ mA $\leq I_O \leq 0.5$ A $V_O \leq 5.0$ V $V_O \geq 5.0$ V	2	Regload	—	20 0.3	70 1.5	mV % $V_O$
Temperature Stability ( $T_{low} \leq T_J \leq T_{high}$ )	3	$T_S$	—	0.7	—	% $V_O$
Minimum Load Current to Maintain Regulation ( $V_I - V_O = 40$ V)	3	$I_{Lmin}$	—	3.5	10	mA
Maximum Output Current $V_I - V_O \leq 15$ V, $P_D \leq P_{max}$ $V_I - V_O = 40$ V, $P_D \leq P_{max}$ , $T_A = 25^\circ\text{C}$	3	$I_{max}$	0.5 0.15	0.9 0.25	—	A
RMS Noise, % of $V_O$ $T_A = 25^\circ\text{C}$ , $10$ Hz $\leq f \leq 10$ kHz	—	N	—	0.003	—	% $V_O$
Ripple Rejection, $V_O = 10$ V, $f = 120$ Hz (Note 5) Without $C_{adj}$ $C_{adj} = 10$ $\mu\text{F}$	4	RR	— 66	65 80	—	dB
Long Term Stability, $T_J = T_{high}$ (Note 6) $T_A = 25^\circ\text{C}$ for Endpoint Measurements	3	S	—	0.3	1.0	%/1.0 k Hrs.
Thermal Resistance Junction to Case	—	$R_{\theta JC}$	—	7.0	—	°C/W

### NOTES:

(1)  $T_{low}$  to  $T_{high} = 0^\circ\text{C}$  to  $-125^\circ\text{C}$

(2)  $P_{max} = 7.5$  W

(3) Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

(4) Selected devices with tightened tolerance reference voltage available.

(5)  $C_{adj}$ , when used, is connected between the adjustment pin and ground.

(6) Since Long Term Stability cannot be measured on each device before shipment, this specification is an engineering estimate of average stability from lot to lot.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# LM317M

## SCHEMATIC DIAGRAM

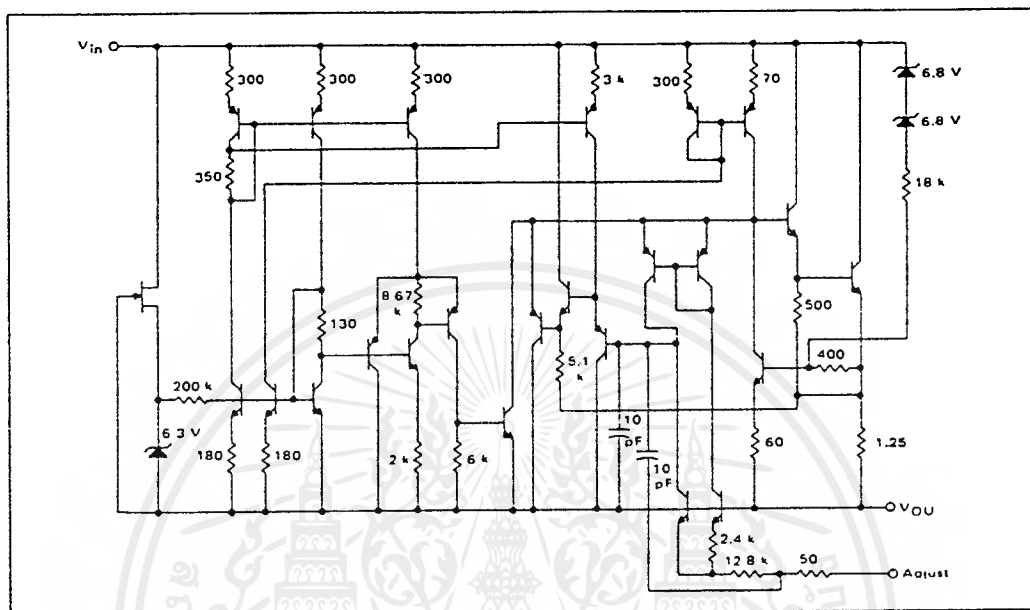
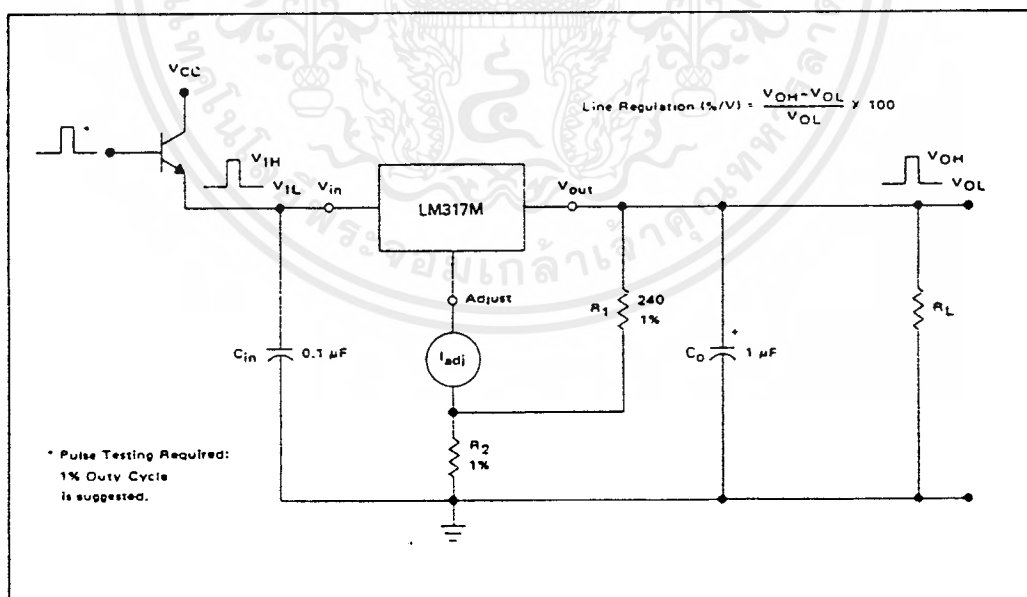


FIGURE 1 - LINE REGULATION AND  $\Delta I_{Adj}/LINE$  TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# LM317M

FIGURE 2 – LOAD REGULATION AND  $\Delta I_{Adj}$ /LOAD TEST CIRCUIT

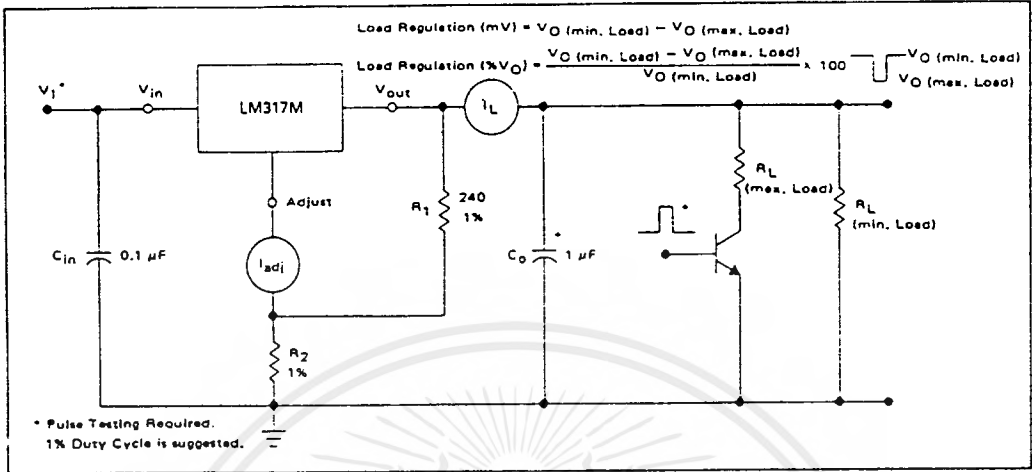


FIGURE 3 – STANDARD TEST CIRCUIT

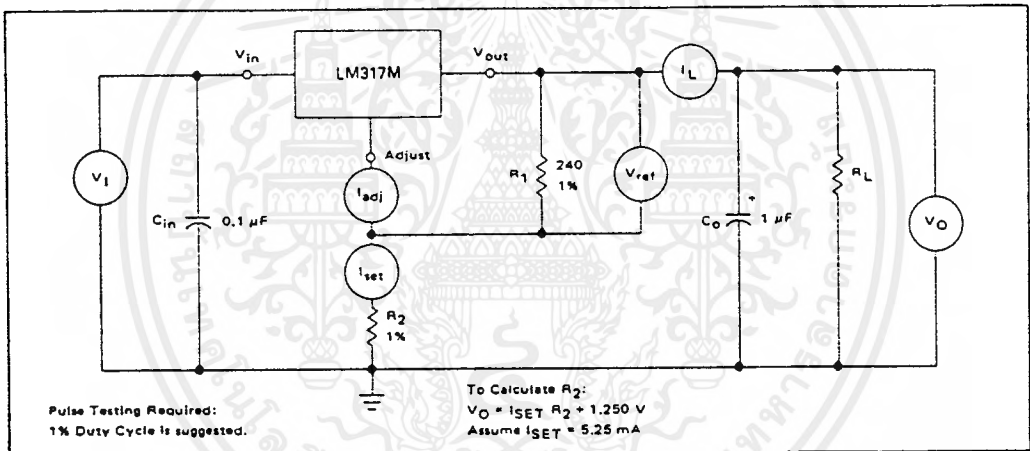
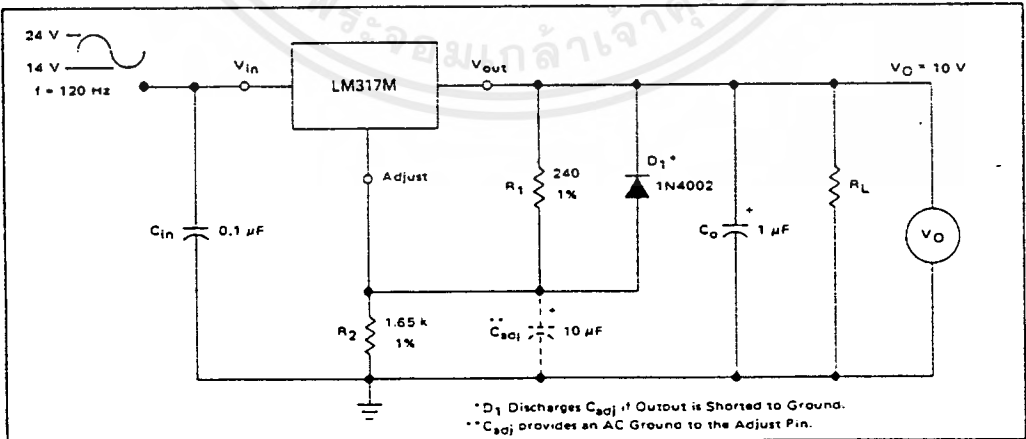


FIGURE 4 – RIPPLE REJECTION TEST CIRCUIT



# LM317M

FIGURE 5 - LOAD REGULATIO..

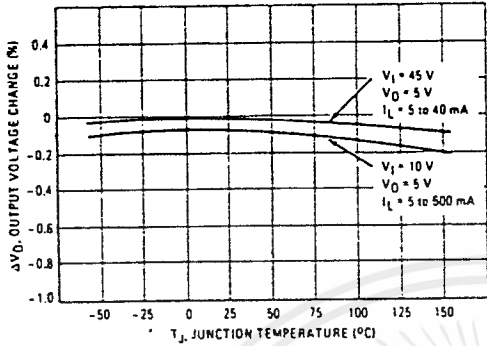


FIGURE 6 - RIPPLE REJECTION

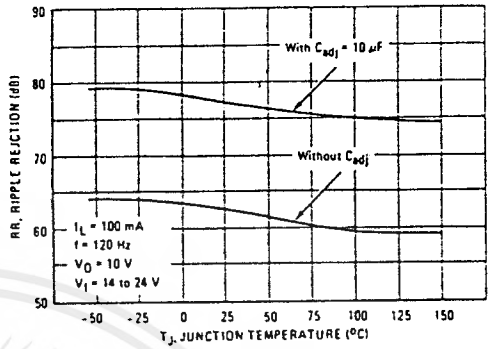


FIGURE 7 - CURRENT LIMIT

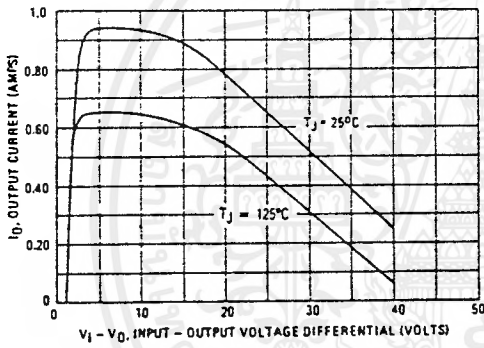


FIGURE 8 - DROPOUT VOLTAGE

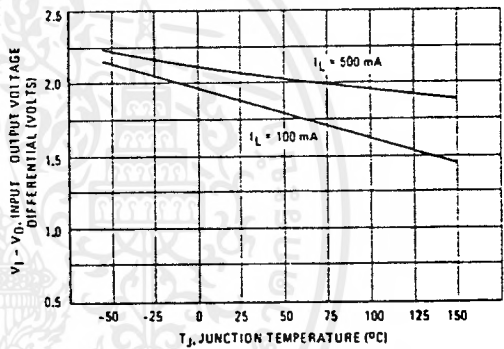


FIGURE 9 - MINIMUM OPERATING CURRENT

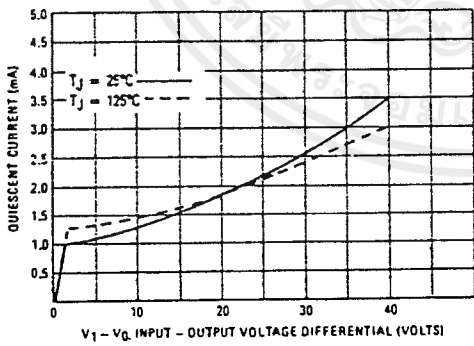
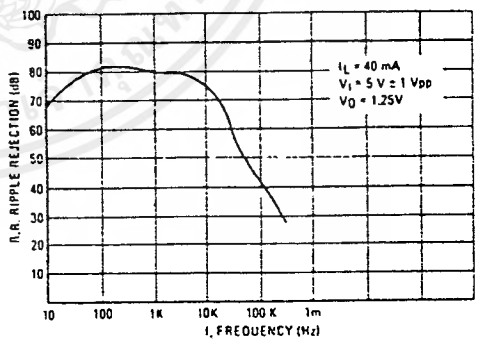


FIGURE 10 - RIPPLE REJECTION versus FREQUENCY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# LM317M

FIGURE 11 – TEMPERATURE STABILITY

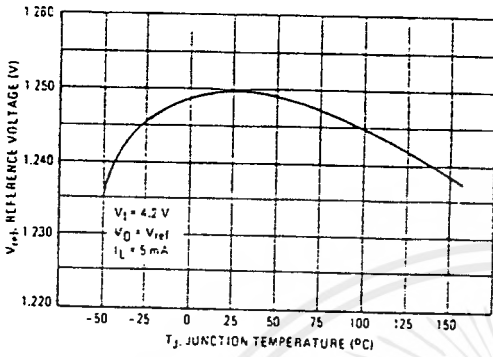


FIGURE 12 – ADJUSTMENT PIN CURRENT

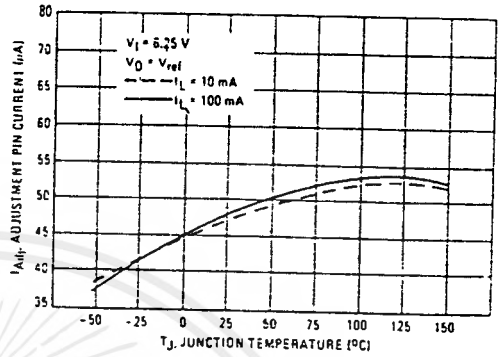


FIGURE 13 – LINE REGULATION

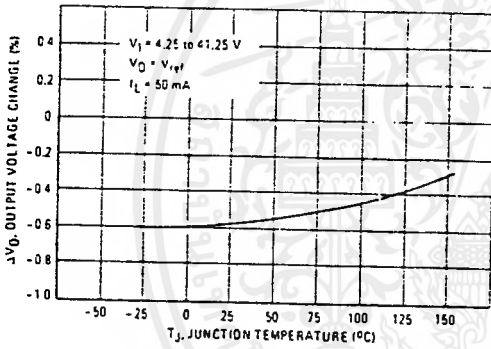


FIGURE 14 – OUTPUT NOISE

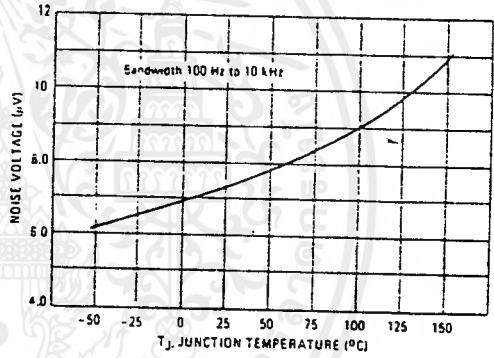


FIGURE 15 – LINE TRANSIENT RESPONSE

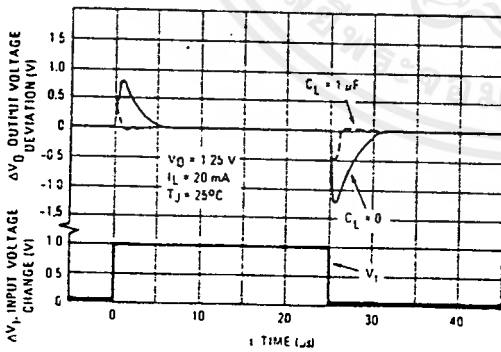
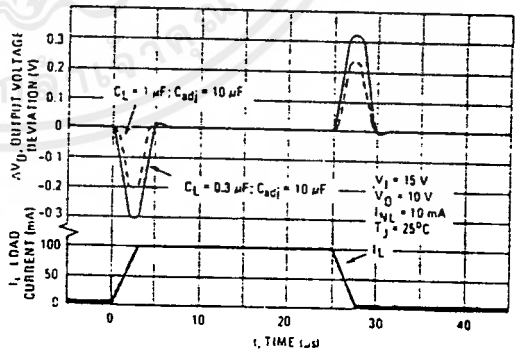


FIGURE 16 – LOAD TRANSIENT RESPONSE



# LM317M

## APPLICATIONS INFORMATION

### BASIC CIRCUIT OPERATION

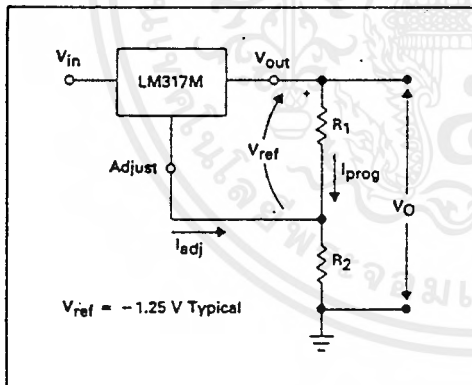
The LM317M is a 3-terminal floating regulator. In operation, the LM317M develops and maintains a nominal 1.25 volt reference ( $V_{ref}$ ) between its output and adjustment terminals. This reference voltage is converted to a programming current ( $I_{prog}$ ) by  $R_1$  (see Figure 17), and this constant current flows through  $R_2$  to ground. The regulated output voltage is given by:

$$V_O = V_{ref} \left( 1 + \frac{R_2}{R_1} \right) + I_{adj} R_2$$

Since the current from the adjustment terminal ( $I_{adj}$ ) represents an error term in the equation, the LM317M was designed to control  $I_{adj}$  to less than  $100 \mu A$  and keep it constant. To do this, all quiescent operating current is returned to the output terminal. This imposes the requirement for a minimum load current. If the load current is less than this minimum, the output voltage will rise.

Since the LM317M is a floating regulator, it is only the voltage differential across the circuit that is important to performance, and operation at high voltages with respect to ground is possible.

FIGURE 17 — BASIC CIRCUIT CONFIGURATION



### LOAD REGULATION

The LM317M is capable of providing extremely good load regulation, but a few precautions are needed to obtain maximum performance. For best performance, the programming resistor ( $R_1$ ) should be connected as close to the regulator as possible to minimize line drops which effectively appear in series with the reference, thereby degrading regulation. The ground end of  $R_2$  can be returned near the load ground to provide remote ground sensing and improve load regulation.

### EXTERNAL CAPACITORS

A  $0.1 \mu F$  disc or  $1 \mu F$  tantalum input bypass capacitor ( $C_{in}$ ) is recommended to reduce the sensitivity to input line impedance.

The adjustment terminal may be bypassed to ground to improve ripple rejection. This capacitor ( $C_{adj}$ ) prevents ripple from being amplified as the output voltage is increased. A  $10 \mu F$  capacitor should improve ripple rejection about 15 dB at 120 Hz in a 10 volt application.

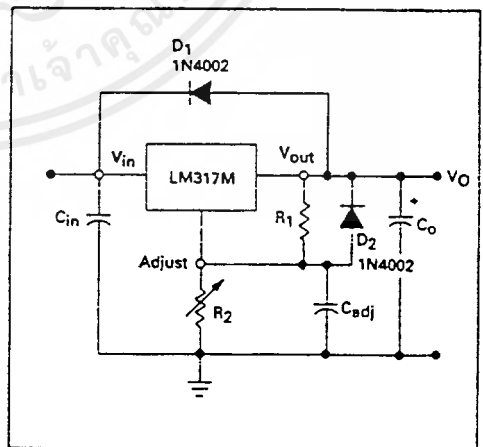
Although the LM317M is stable with no output capacitance, like any feedback circuit, certain values of external capacitance can cause excessive ringing. An output capacitance ( $C_O$ ) in the form of a  $1 \mu F$  tantalum or  $25 \mu F$  aluminum electrolytic capacitor on the output swamps this effect and insures stability.

### PROTECTION DIODES

When external capacitors are used with any I.C. regulator it is sometimes necessary to add protection diodes to prevent the capacitors from discharging through low current points into the regulator.

Figure 18 shows the LM317M with the recommended protection diodes for output voltages in excess of 25 V or high capacitance values ( $C_O > 25 \mu F$ ,  $C_{adj} > 5.0 \mu F$ ). Diode  $D_1$  prevents  $C_O$  from discharging thru the I.C. during an input short circuit. Diode  $D_2$  protects against capacitor  $C_{adj}$  discharging through the I.C. during an output short circuit. The combination of diodes  $D_1$  and  $D_2$  prevents  $C_{adj}$  from discharging through the I.C. during an input short circuit.

FIGURE 18 — VOLTAGE REGULATOR WITH PROTECTION DIODES



# LM317M

FIGURE 19 – ADJUSTABLE CURRENT LIMITER

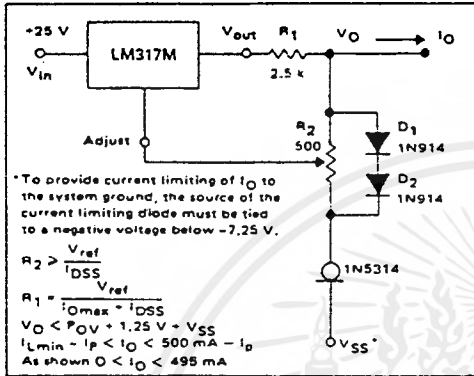


FIGURE 20 – 5 V ELECTRONIC SHUTDOWN REGULATOR

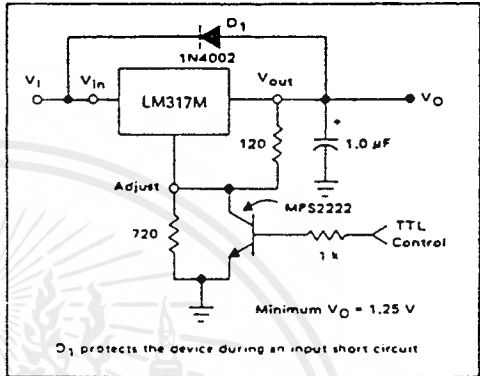


FIGURE 21 – SLOW TURN-ON REGULATOR

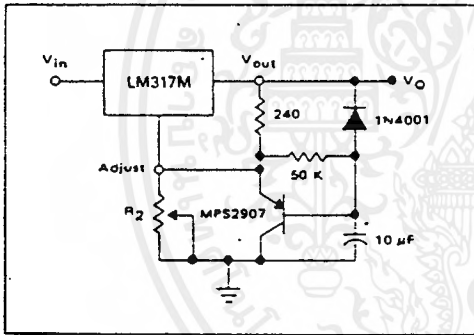
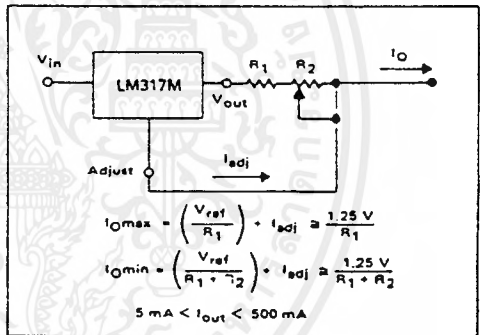
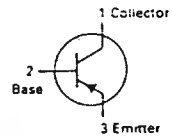


FIGURE 22 – CURRENT REGULATOR



# BC327,-16,-25 BC328,-16,-25

CASE 29-04, STYLE 17  
TO-92 (TO-226AA)



AMPLIFIER TRANSISTORS

PNP SILICON

## MAXIMUM RATINGS

Rating	Symbol	BC327	BC328	Unit
Collector-Emitter Voltage	$V_{CE0}$	- 45	- 25	Vdc
Collector-Base Voltage	$V_{CB0}$	- 50	- 30	Vdc
Emitter-Base Voltage	$V_{EB0}$	- 5.0		Vdc
Collector Current — Continuous	$I_C$	- 800		mA dc
Total Device Dissipation $\mu$ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	PD	625	5.0	mW
Total Device Dissipation $\mu$ $T_C = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	PD	1.5	12	Watt mW/°C
Operating and Storage Junction Temperature Range	$T_J, T_{stg}$	- 55 to	- 150	°C

## THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	°C/W
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	°C/W

## ELECTRICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
<b>OFF CHARACTERISTICS</b>					
Collector-Emitter Breakdown Voltage ( $I_C = -10\text{ mA}, I_B = 0$ )	$V_{(BR)CEO}$	- 45 - 25	—	—	Vdc
Collector-Emitter Breakdown Voltage ( $I_C = -100\text{ }\mu\text{A}, I_E = 0$ )	$V_{(BR)CES}$	- 50 - 30	—	—	Vdc
Emitter-Base Breakdown Voltage ( $I_E = -10\text{ }\mu\text{A}, I_C = 0$ )	$V_{(BR)EBO}$	- 5.0	—	—	Vdc
Collector Cutoff Current ( $V_{CB} = -30\text{ V}, I_E = 0$ ) ( $V_{CB} = -20\text{ V}, I_E = 0$ )	$I_{CBO}$	— —	—	- 100 - 100	nA dc
Collector Cutoff Current ( $V_{CE} = -45\text{ V}, V_{BE} = 0$ ) ( $V_{CE} = -25\text{ V}, V_{BE} = 0$ )	$I_{CES}$	— —	—	- 100 - 100	nA dc
Emitter Cutoff Current ( $V_{EB} = -4.0\text{ V}, I_C = 0$ )	$I_{EBO}$	—	—	- 100	nA dc
<b>ON CHARACTERISTICS</b>					
DC Current Gain ( $I_C = -100\text{ mA}, V_{CE} = -1.0\text{ V}$ )  ( $I_C = -300\text{ mA}, V_{CE} = -1.0\text{ V}$ )	$h_{FE}$	100 100 160 40	— — — —	630 250 400 —	—
Base-Emitter On Voltage ( $I_C = -300\text{ mA}, V_{CE} = -1.0\text{ V}$ )	$V_{BE(on)}$	—	—	- 1.2	Vdc
Collector-Emitter Saturation Voltage ( $I_C = -500\text{ mA}, I_B = -50\text{ mA}$ )	$V_{CE(sat)}$	—	—	- 0.7	Vdc
<b>SMALL-SIGNAL CHARACTERISTICS</b>					
Output Capacitance ( $V_{CB} = -10\text{ V}, I_E = 0, f = 1.0\text{ MHz}$ )	$C_{ob}$	—	11	—	pF
Current-Gain — Bandwidth Product ( $I_C = -10\text{ mA}, V_{CE} = -5.0\text{ V}, f = 100\text{ MHz}$ )	$f_T$	—	260	—	MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 1 - THERMAL RESPONSE

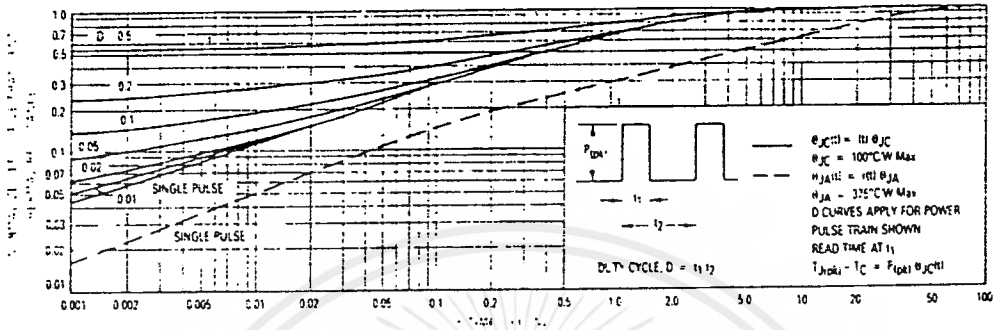


FIGURE 2 - ACTIVE REGION SAFE OPERATING AREA

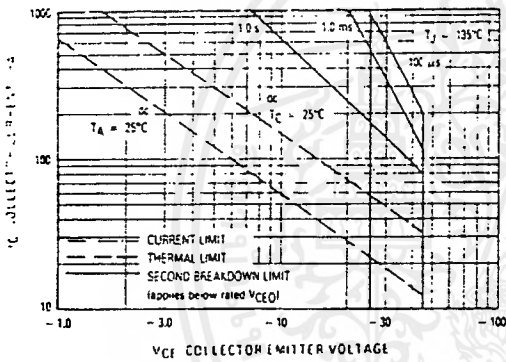


FIGURE 3 - DC CURRENT GAIN

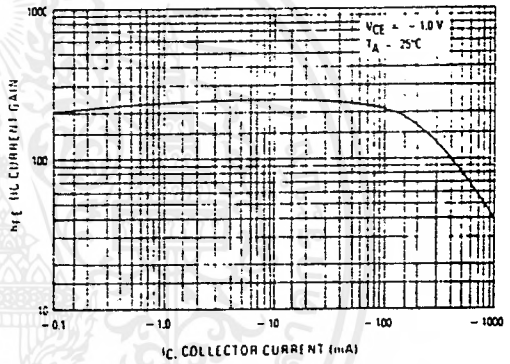


FIGURE 4 - SATURATION REGION

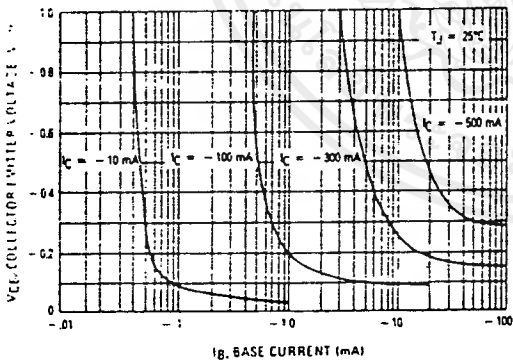


FIGURE 5 - "ON" VOLTAGES

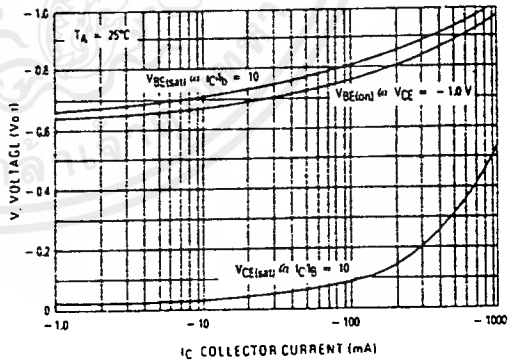


FIGURE 6 - TEMPERATURE COEFFICIENTS

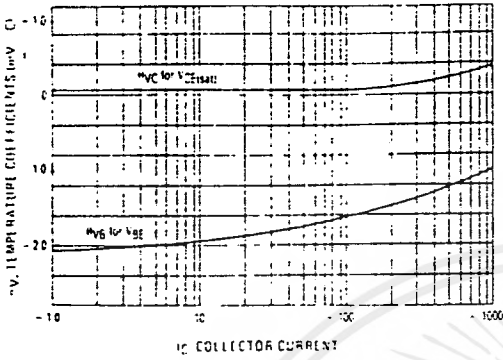
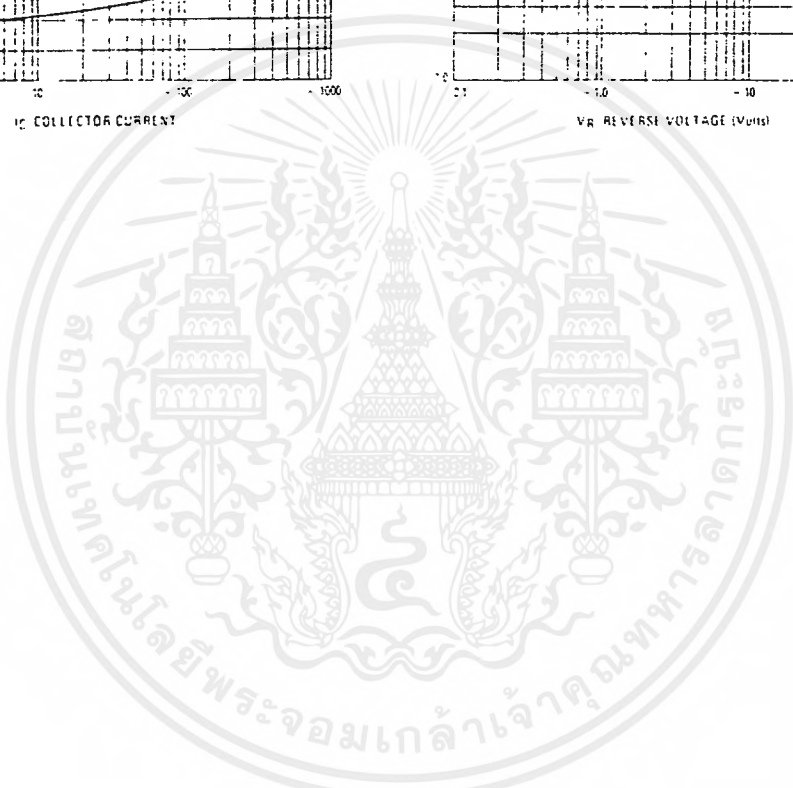
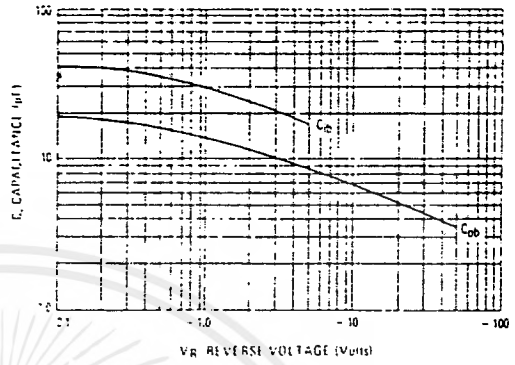


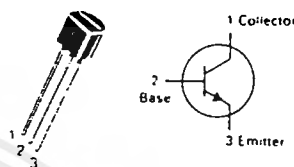
FIGURE 7 - CAPACITANCES



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# BC549B,C BC550B,C

CASE 29-04, STYLE 17  
TO-92 (TO-226AA)



LOW NOISE TRANSISTORS

NPN SILICON

## MAXIMUM RATINGS

Rating	Symbol	BC 549	BC 550	Unit
Collector-Emitter Voltage	V <sub>CEO</sub>	30	45	V <sub>dc</sub>
Collector-Base Voltage	V <sub>CBO</sub>	30	50	V <sub>dc</sub>
Emitter-Base Voltage	V <sub>EB0</sub>	5.0		V <sub>dc</sub>
Collector Current - Continuous	I <sub>C</sub>	100		mA <sub>dc</sub>
Total Device Dissipation @ T <sub>A</sub> = 25 °C Derate above 25 °C	P <sub>D</sub>	625	5.0	mW mW/°C
Total Device Dissipation @ T <sub>C</sub> = 25 °C Derate above 25 °C	P <sub>D</sub>	1.5	12	Watt mW/°C
Operating and Storage Junction Temperature Range	T <sub>J</sub> , T <sub>stg</sub>	-55 to +150		°C

## THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	R <sub>θJA</sub>	200	°C/W
Thermal Resistance, Junction to Case	R <sub>θJC</sub>	83.3	°C/W

## ELECTRICAL CHARACTERISTICS (I<sub>A</sub> = 25 °C unless otherwise noted)

Characteristic	Symbol	Min.	Typ.	Max.	Unit
----------------	--------	------	------	------	------

### OFF CHARACTERISTICS

Collector-Emitter Breakdown Voltage (I <sub>C</sub> = 10 mA <sub>dc</sub> , I <sub>B</sub> = 0) BC549B,C BC550B,C	V <sub>(BR)CEO</sub>	30 45			V <sub>dc</sub>
Collector-Base Breakdown Voltage (I <sub>C</sub> = 10 μA <sub>dc</sub> , I <sub>E</sub> = 0) BC549B,C BC550B,C	V <sub>(BR)CBO</sub>	30 50			V <sub>dc</sub>
Emitter-Base Breakdown Voltage (I <sub>E</sub> = 10 μA <sub>dc</sub> , I <sub>C</sub> = 0)	V <sub>(BR)EBO</sub>	5			V <sub>dc</sub>
Collector Cutoff Current (V <sub>CB</sub> = 30 V <sub>dc</sub> , I <sub>E</sub> = 0) (V <sub>CB</sub> = 30 V <sub>dc</sub> , I <sub>C</sub> = 0, T <sub>A</sub> = 125 °C)	I <sub>CBO</sub>			15 5	nA <sub>dc</sub> μA <sub>dc</sub>
Emitter Cutoff Current (V <sub>EB</sub> = 4 V <sub>dc</sub> , I <sub>C</sub> = 0)	I <sub>EBO</sub>			15	nA <sub>dc</sub>

### ON CHARACTERISTICS

DC Current Gain (I <sub>C</sub> = 10 μA <sub>dc</sub> , V <sub>CE</sub> = 5 V <sub>dc</sub> ) BC549B 550B BC549C 550C (I <sub>C</sub> = 2 mA <sub>dc</sub> , V <sub>CE</sub> = 5 V <sub>dc</sub> ) BC549B 550B BC549C 550C	h <sub>FE</sub>	100 100 200 420	150 270 290 500	450 800	
Collector-Emitter Saturation Voltage (I <sub>C</sub> = 10 mA <sub>dc</sub> , I <sub>B</sub> = 0.5 mA <sub>dc</sub> ) (I <sub>C</sub> = 10 mA <sub>dc</sub> , I <sub>B</sub> = see note 1) (I <sub>C</sub> = 100 mA <sub>dc</sub> , I <sub>B</sub> = 5 mA <sub>dc</sub> , see note 2)	V <sub>CE(sat)</sub>		0.075 0.3 0.25	0.25 0.6 0.6	V <sub>dc</sub>
Base-Emitter Saturation Voltage (I <sub>C</sub> = 100 mA <sub>dc</sub> , I <sub>B</sub> = 5 mA <sub>dc</sub> )	V <sub>BE(sat)</sub>		1.1		V <sub>dc</sub>
Base-Emitter On Voltage (I <sub>C</sub> = 10 μA <sub>dc</sub> , V <sub>CE</sub> = 5 V <sub>dc</sub> ) (I <sub>C</sub> = 100 μA <sub>dc</sub> , V <sub>CE</sub> = 5 V <sub>dc</sub> ) (I <sub>C</sub> = 2 mA <sub>dc</sub> , V <sub>CE</sub> = 5 V <sub>dc</sub> )	V <sub>BE(on)</sub>	0.55	0.52 0.55 0.62	0.7	V <sub>dc</sub>

### SMALL SIGNAL CHARACTERISTICS

Current-Gain-Bandwidth Product (I <sub>C</sub> = 10 mA <sub>dc</sub> , V <sub>CE</sub> = 5 V <sub>dc</sub> , f = 100 MHz)	f <sub>T</sub>		250		MHz
Collector-Base Capacitance (V <sub>CB</sub> = 10 V <sub>dc</sub> , I <sub>E</sub> = 0, f = 1.0 MHz)	C <sub>cbo</sub>		2.5		pf

Note 1: I<sub>B</sub> is value for which I<sub>C</sub> = 11 mA at V<sub>CE</sub> = 1 V

Note 2: Pulse test, 300 μs - Duty cycle = 2%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC549B,C, BC550B,C

ELECTRICAL CHARACTERISTICS (continued) (T<sub>A</sub> = 25 °C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Small-Signal Current Gain (I <sub>C</sub> = 2.0 mA <sub>dc</sub> , V <sub>CE</sub> = 5.0 V, f = 1.0 kHz)	h <sub>fe</sub>	240	330	500	—
		450	600	900	—
Noise Figure (I <sub>C</sub> = 200 μA <sub>dc</sub> , V <sub>CE</sub> = 5.0 V <sub>dc</sub> , R <sub>S</sub> = 2.0 kΩ, f = 1.0 kHz)	NF <sub>1</sub>	—	0.6	2.5	dB
(I <sub>C</sub> = 200 μA <sub>dc</sub> , V <sub>CE</sub> = 5.0 V <sub>dc</sub> , R <sub>S</sub> = 100 kΩ, f = 1.0 kHz)	NF <sub>2</sub>	—	—	10	—

FIGURE 1 — TRANSISTOR NOISE MODEL

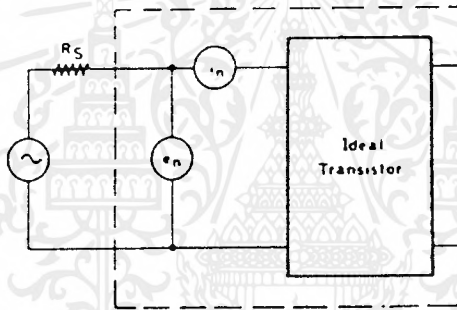


FIGURE 2 — NORMALIZED DC CURRENT GAIN

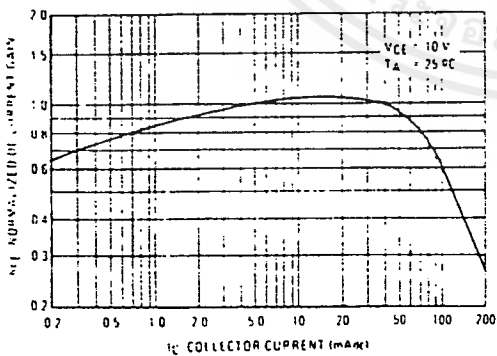
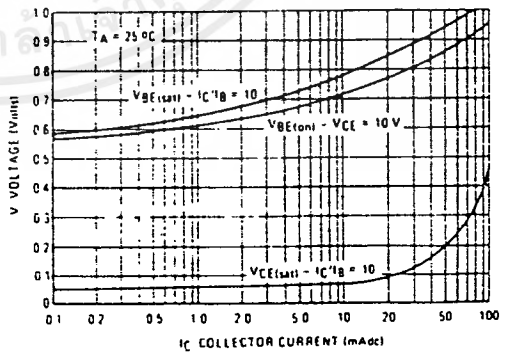


FIGURE 3 — "SATURATION" AND "ON" VOLTAGES



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC549B,C, BC550B,C

FIGURE 4 — CURRENT-GAIN BANDWIDTH PRODUCT

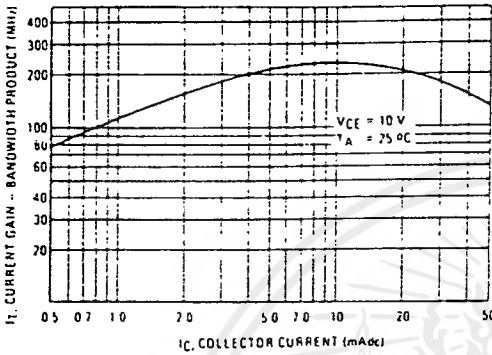


FIGURE 5 — CAPACITANCE

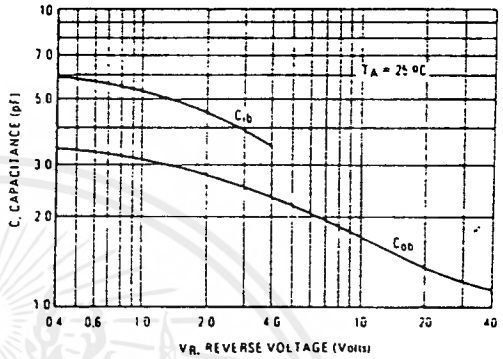
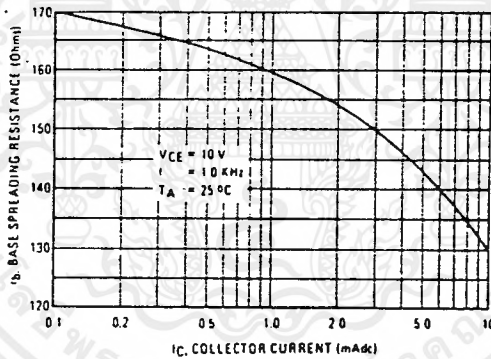


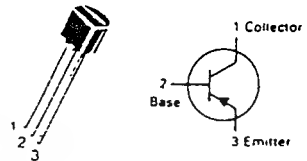
FIGURE 6 — BASE SPREADING RESISTANCE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# BC559, B, C BC560, B, C

CASE 29-04, STYLE 17  
TO-92 (TO-226AA)



## LOW NOISE TRANSISTORS

PNP SILICON

### MAXIMUM RATINGS

Rating	Symbol	BC559	BC560	Unit
Collector-Emitter Voltage	$V_{CE0}$	-30	-45	Vdc
Collector-Base Voltage	$V_{CBO}$	-30	-50	Vdc
Emitter-Base Voltage	$V_{EBO}$	-5.0		Vdc
Collector Current — Continuous	$I_C$	-100		mA dc
Total Device Dissipation ( $T_A = 25^\circ\text{C}$ ) Derate above $25^\circ\text{C}$	$P_D$	625	5.0	mW mW/°C
Total Device Dissipation ( $T_C = 25^\circ\text{C}$ ) Derate above $25^\circ\text{C}$	$P_D$	1.5	12	Watt mW/°C
Operating and Storage Junction Temperature Range	$T_J, T_{stg}$	-55 to +150		°C

### THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	°C/W
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	°C/W

### ELECTRICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

#### OFF CHARACTERISTICS

Collector-Emitter Breakdown Voltage ( $I_C = -10\text{ mA dc}, I_B = 0$ )	BC559 BC560	$V_{(BR)CEO}$	-30 -45	—	—	Vdc
Collector-Base Breakdown Voltage ( $I_C = -10\text{ }\mu\text{A dc}, I_E = 0$ )	BC559 BC560	$V_{(BR)CBO}$	-30 -50	—	—	Vdc
Emitter-Base Breakdown Voltage ( $I_E = -10\text{ }\mu\text{A dc}, I_C = 0$ )		$V_{(BR)EBO}$	-5	—	—	Vdc
Collector Cutoff Current ( $V_{CB} = -30\text{ Vdc}, I_E = 0$ ) ( $V_{CB} = -30\text{ Vdc}, I_E = 0, T_A = +125^\circ\text{C}$ )		$I_{CBO}$	—	—	-15 -5	nA dc $\mu\text{A dc}$
Emitter Cutoff Current ( $V_{EB} = -4.0\text{ Vdc}, I_C = 0$ )		$I_{EBO}$	—	—	-15	nA dc

#### ON CHARACTERISTICS

DC Current Gain ( $I_C = -10\text{ }\mu\text{A dc}, V_{CE} = -5.0\text{ Vdc}$ ) ( $I_C = -2.0\text{ mA dc}, V_{CE} = -5.0\text{ Vdc}$ )	BC559B/560B BC559C/560C BC559B/560B BC559C/560C BC559/560	$h_{FE}$	100 100 180 380 120	150 270 290 500 —	— — 460 800 800	—
Collector-Emitter Saturation Voltage ( $I_C = -10\text{ mA dc}, I_B = -0.5\text{ mA dc}$ ) ( $I_C = -10\text{ mA dc}, I_B = \text{see note 1}$ ) ( $I_C = -100\text{ mA dc}, I_B = -5.0\text{ mA dc}$ , see note 2)		$V_{CE(sat)}$	— — —	-0.075 -0.3 -0.25	-0.25 -0.6 —	Vdc
Base-Emitter Saturation Voltage ( $I_C = -100\text{ mA dc}, I_B = -5.0\text{ mA dc}$ )		$V_{BE(sat)}$	—	-1.1	—	Vdc
Base-Emitter On Voltage ( $I_C = -10\text{ }\mu\text{A dc}, V_{CE} = -5.0\text{ Vdc}$ ) ( $I_C = -100\text{ }\mu\text{A dc}, V_{CE} = -5.0\text{ Vdc}$ ) ( $I_C = -2.0\text{ mA dc}, V_{CE} = -5.0\text{ Vdc}$ )		$V_{BE(on)}$	— — -0.55	-0.52 -0.55 -0.62	— — -0.7	Vdc

#### SMALL-SIGNAL CHARACTERISTICS

Current-Gain — Bandwidth Product ( $I_C = -10\text{ mA dc}, V_{CE} = -5.0\text{ Vdc}, f = 100\text{ MHz}$ )		$f_T$	—	250	—	MHz
Collector-Base Capacitance ( $V_{CB} = -10\text{ Vdc}, I_E = 0, f = 1.0\text{ MHz}$ )		$C_{cbo}$	—	2.5	—	pF
Small-Signal Current Gain ( $I_C = -2.0\text{ mA dc}, V_{CE} = -5.0\text{ V}, f = 1.0\text{ kHz}$ )	BC559B/BC560B BC559C/BC560C	$h_{fe}$	240 450	330 600	500 900	—
Noise Figure ( $I_C = -200\text{ }\mu\text{A dc}, V_{CE} = -5.0\text{ Vdc}, R_S = 2.0\text{ k}\Omega, f = 1.0\text{ kHz}$ ) ( $I_C = -200\text{ }\mu\text{A dc}, V_{CE} = -5.0\text{ V}, R_S = 100\text{ k}\Omega, f = 1.0\text{ kHz}, \Delta f = 200\text{ Hz}$ )		$NF_1$ $NF_2$	— —	0.5 —	2.0 10	dB

Note 1:  $I_B$  is value for which  $I_C = -11\text{ mA}$  at  $V_{CE} = -1.0\text{ V}$

Note 2: Pulse test =  $300\text{ }\mu\text{s}$  — Duty cycle = 2%.

MOTOROLA SMALL-SIGNAL TRANSISTORS, FETs AND DIODES.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BC559, B, C, BC560, B, C

FIGURE 1 — NORMALIZED DC CURRENT GAIN

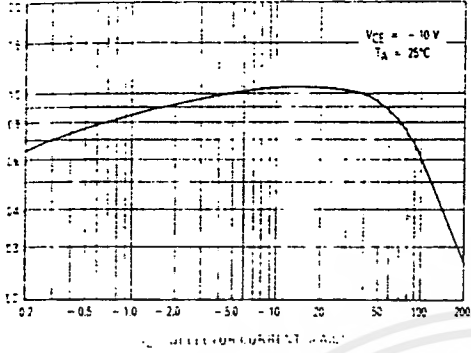


FIGURE 2 — "SATURATION" AND "ON" VOLTAGES

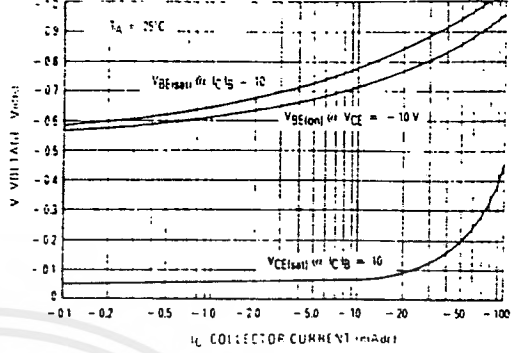


FIGURE 3 — CURRENT-GAIN BANDWIDTH PRODUCT

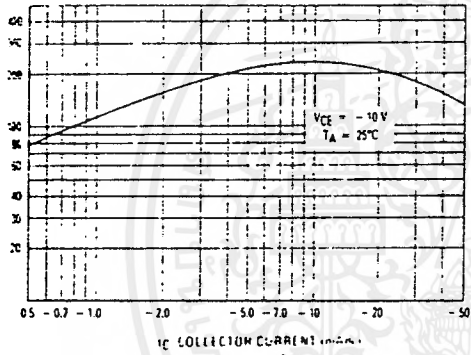


FIGURE 4 — CAPACITANCE

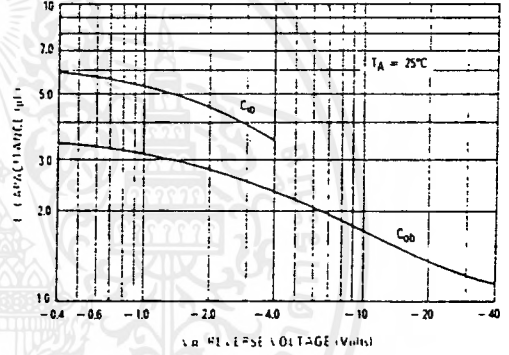
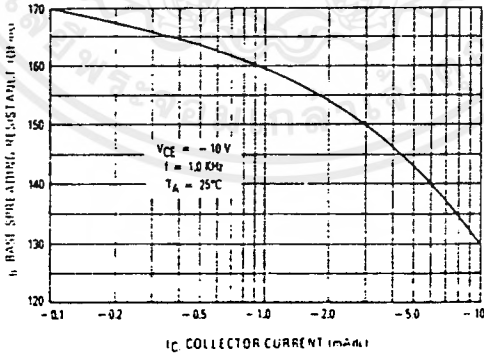


FIGURE 5 — BASE SPREADING RESISTANCE



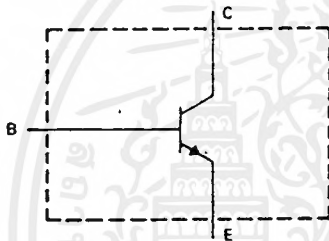
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIP3055  
N-P-N SILICON POWER TRANSISTOR

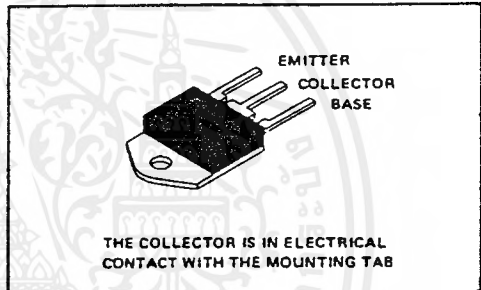
DECEMBER 1970 - REVISED OCTOBER 1984

- Designed for Complementary Use with TIP2955
- 90 W at 25°C Case Temperature
- 15 A Continuous Collector Current
- Plastic-Case Version of 2N3055
- Designed for Automotive Ignition, Linear Amplifier and Power Amplifier Applications

device schematic



TO-218AA PACKAGE



absolute maximum ratings at 25°C case temperature (unless otherwise noted)

	TIP3055
Collector-base voltage	100 V
Collector-emitter voltage (see Note 1)	70 V
Emitter-base voltage	7 V
Continuous collector current	15 A
Continuous base current	7 A
Safe operating region at (or below) 25°C case temperature	See Figure 4
Continuous device dissipation at (or below) 25°C case temperature (see Note 2)	90 W
Continuous device dissipation at (or below) 25°C free-air temperature (see Note 3)	3.5 W
Unclamped inductive load energy (see Note 4)	62.5 mJ
Operating collector junction and storage temperature range	-65°C to 150°C
Lead temperature 3.2 mm (0.125 inch) from case for 10 seconds	260°C

- NOTES: 1. This value applies when the base-emitter resistance  $R_{BE} = 100 \Omega$ .  
 2. Derate linearly to 150°C case temperature at the rate of 0.72 W/°C.  
 3. Derate linearly to 150°C free-air temperature at the rate of 28 mW/°C.  
 4. This rating is based on the capability of the transistor to operate safely in the circuit of Figure 2.  $L = 20 \text{ mH}$ ,  $R_{BB2} = 200 \Omega$ ,  $V_{BB2} = 0 \text{ V}$ ,  $R_S = 0.1 \Omega$ ,  $V_{CC} = -10 \text{ V}$ . Energy =  $I_C^2 L / 2$ .



TIP Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIP3055  
N-P-N SILICON POWER TRANSISTOR

electrical characteristics at 25°C case temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$V_{(BR)CEO}$	$I_C = 30 \text{ mA}$ , $I_B = 0$ See Note 5	60			V
$I_{CER}$	$V_{CE} = 70 \text{ V}$ , $R_{BE} = 100 \Omega$		1		mA
$I_{CEO}$	$V_{CE} = 30 \text{ V}$ , $I_B = 0$		0.7		mA
$I_{CEV}$	$V_{CE} = 100 \text{ V}$ , $V_{BE} = -1.5 \text{ V}$		5		mA
$I_{EBO}$	$V_{EB} = 7 \text{ V}$ , $I_C = 0$		5		mA
$h_{FE}$	$V_{CE} = 4 \text{ V}$ , $I_C = 4 \text{ A}$ See Notes 5 and 6	20		70	
	$V_{CE} = 4 \text{ V}$ , $I_C = 10 \text{ A}$ See Notes 5 and 6		5		
$V_{BE}$	$V_{CE} = 4 \text{ V}$ , $I_C = 4 \text{ A}$ See Notes 5 and 6		1.8		V
$V_{CE(sat)}$	$I_B = 0.4 \text{ A}$ , $I_C = 4 \text{ A}$ See Notes 5 and 6		1.1		V
	$I_B = 3.3 \text{ A}$ , $I_C = 10 \text{ A}$ See Notes 5 and 6		3		V
$f_{te}$	$V_{CE} = 10 \text{ V}$ , $I_C = 1 \text{ A}$ , $f = 1 \text{ kHz}$	15			
$f_{thel}$	$V_{CE} = 10 \text{ V}$ , $I_C = 0.5 \text{ A}$ , $f = 1 \text{ MHz}$	3			MHz

NOTES: 5. These parameters must be measured using pulse techniques.  $t_w = 300 \mu\text{s}$ , duty cycle  $< 2\%$ .  
6. These parameters are measured with voltage-sensing contacts separate from the current-carrying contacts and located within 3.2 mm (0.125 inch) from the device body.

thermal characteristics

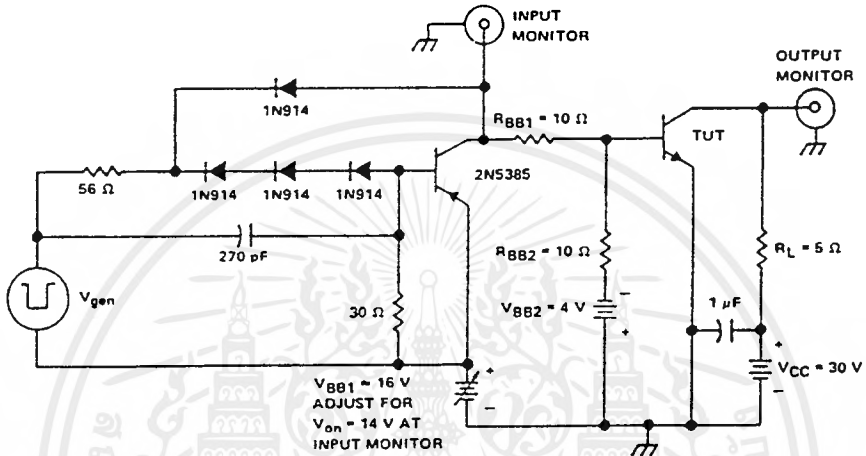
PARAMETER	MIN	TYP	MAX	UNIT
$R_{\theta JC}$		1.39		°C/W
$R_{\theta JA}$		35.7		°C/W

resistive-load switching characteristics

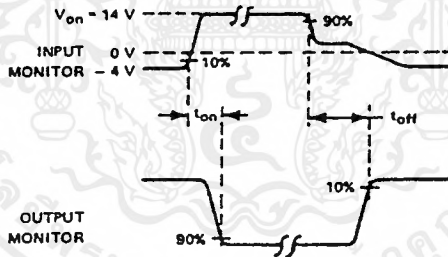
PARAMETER	TEST CONDITIONS <sup>†</sup>	MIN	TYP	MAX	UNIT
$t_{on}$	$I_C = 6 \text{ A}$ , $I_{B(1)} = 0.6 \text{ A}$ , $I_{B(2)} = -0.6 \text{ A}$ , $V_{BE(off)} = -4 \text{ V}$ , $R_L = 5 \Omega$ See Figure 1		0.6		$\mu\text{s}$
$t_{off}$			1		$\mu\text{s}$

<sup>†</sup> Voltage and current values shown are nominal; exact values vary slightly with transistor parameters.

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT



VOLTAGE WAVEFORMS

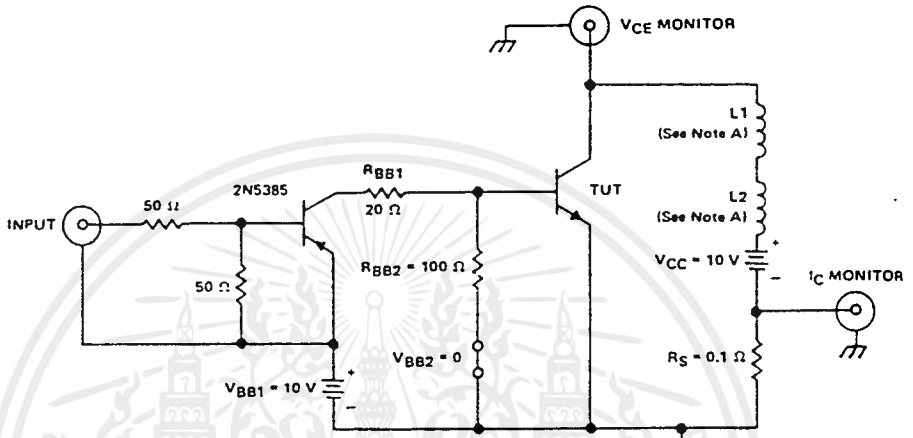
- NOTES:
- $V_{gen}$  is a  $-30\text{-V}$  pulse into a  $50\ \Omega$  termination.
  - The  $V_{gen}$  waveform is supplied by a generator with the following characteristics:  $t_f < 15\text{ ns}$ ,  $t_r < 15\text{ ns}$ ,  $Z_{out} = 50\ \Omega$ ,  $t_w = 20\ \mu\text{s}$ .
  - Waveforms are monitored on an oscilloscope with the following characteristics:  $t_f < 15\text{ ns}$ ,  $R_{in} > 10\text{ M}\Omega$ ,  $C_{in} < 11.5\text{ pF}$ .
  - Resistors must be noninductive types.
  - The d-c power supplies may require additional bypassing in order to minimize ringing.

FIGURE 1. RESISTIVE-LOAD SWITCHING

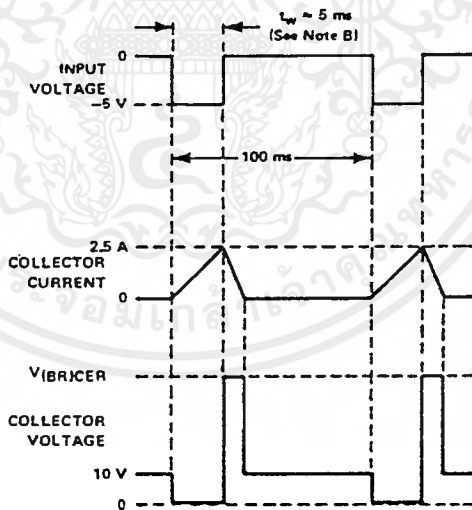


TIP3055  
N-P-N SILICON POWER TRANSISTOR

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT



VOLTAGE AND CURRENT WAVEFORMS

NOTES: A. L1 and L2 are 10 mH, 0.11  $\Omega$ . Chicago Standard Transformer Corporation C-2688, or equivalent.  
B. Input pulse duration is increased until  $I_{CM} = 2.5$  A.

FIGURE 2. INDUCTIVE-LOAD SWITCHING

5

TIP Devices

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS  
STATIC FORWARD CURRENT TRANSFER RATIO  
vs  
COLLECTOR CURRENT

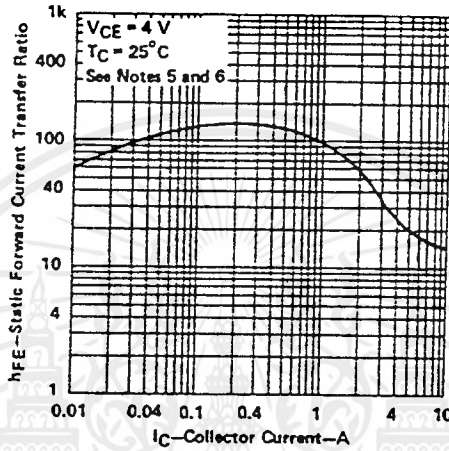


FIGURE 3

5. These parameters must be measured using pulse techniques,  $t_w = 300 \mu s$ , duty cycle  $< 2\%$ .  
6. These parameters are measured with voltage-sensing contacts separate from the current-carrying contacts and located within 3,2 mm (0.125 inch) from the device body.

MAXIMUM SAFE OPERATING AREA  
FORWARD-BIAS SAFE OPERATING AREA

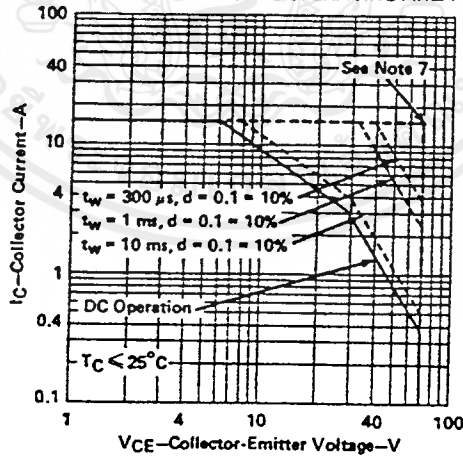


FIGURE 4

NOTE 7: This combination of maximum voltage and current may be achieved only when switching from saturation to cutoff with a clamped inductive load.

TIP3055  
N-P-N SILICON POWER TRANSISTOR

THERMAL INFORMATION

DISSIPATION DERATING CURVE

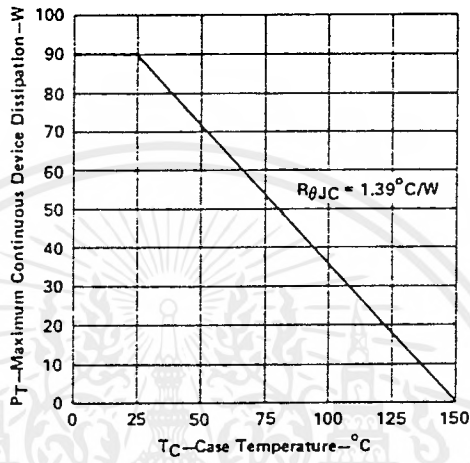


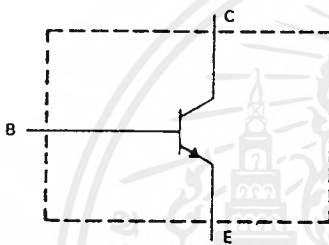
FIGURE 5

2N3771, 2N3772  
N-P-N SILICON POWER TRANSISTORS

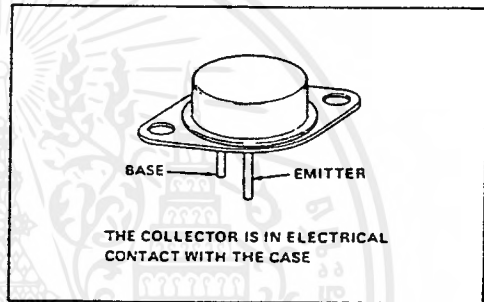
DECEMBER 1971 - REVISED OCTOBER 1984

- 150 W at 25°C Case Temperature
- 30 A Continuous Collector Current (2N3771)
- 20 A Continuous Collector Current (2N3772)
- 30 A Peak Collector Current
- Designed for Untuned Power-Amplifier Applications

device schematic



TO-3 PACKAGE



2

2N Devices

absolute maximum ratings at 25°C case temperature (unless otherwise noted)

	2N3771	2N3772
*Collector-base voltage	50 V	100 V
*Collector-emitter voltage ( $V_{BE} = -1.5 V$ )	50 V	80 V†
*Collector-emitter voltage ( $I_B = 0$ )	40 V	60 V
*Emitter-base voltage	5 V	7 V
*Continuous collector current	30 A	20 A
*Continuous base current	7.5 A	5 A
*Peak collector current (see Note 1)	30 A	
*Peak base current	15 A	
*Safe operating region	See Figure 1	
*Continuous device dissipation at (or below) 25°C case temperature (see Note 2)	150 W	
*Operating junction and storage temperature range	- 65°C to 200°C	
*Lead temperature 1,6 mm (0.0625 inch) from case for 10 seconds	235°C	

† Texas Instruments guarantees a 100 V value for this parameter in addition to the JEDEC registered value shown.

- NOTES: 1. This value applies for a nonrepetitive pulse of any duration for the 2N3771, or of 500 ms maximum duration for the 2N3772.  
2. Derate linearly to 200°C case temperature at the rate of 0.655 W/°C as shown in Figure 2.

\*JEDEC registered data.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3771, 2N3772  
N-P-N SILICON POWER TRANSISTORS

2  
2N Devices

electrical characteristics at 25°C case temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	2N3771			2N3772			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
$V_{IBRICEO}$	$I_C = 0.2 \text{ A}$ , $I_B = 0$ , See Note 3	40			60			V
$I_{CB0}$	$V_{CB} = 50 \text{ V}$ , $I_E = 0$			2				mA
	$V_{CB} = 100 \text{ V}$ , $I_E = 0$					5		
$I_{CEO}$	$V_{CE} = 30 \text{ V}$ , $I_B = 0$			10				mA
	$V_{CE} = 50 \text{ V}$ , $I_B = 0$					10		
$I_{CEV}$	$V_{CE} = 50 \text{ V}$ , $V_{BE} = -1.5 \text{ V}$			2				mA
	$V_{CE} = 100 \text{ V}$ , $V_{BE} = -1.5 \text{ V}$					5		
	$V_{CE} = 30 \text{ V}$ , $V_{BE} = -1.5 \text{ V}$ , $T_C = 150^\circ\text{C}$			10		10		
$I_{EBO}$	$V_{EB} = 5 \text{ V}$ , $I_C = 0$			5				mA
	$V_{EB} = 7 \text{ V}$ , $I_C = 0$					5		
$h_{FE}$	$V_{CE} = 4 \text{ V}$ , $I_C = 10 \text{ A}$ , See Notes 3 and 4				15	60		
	$V_{CE} = 4 \text{ V}$ , $I_C = 15 \text{ A}$ , See Notes 3 and 4							
	$V_{CE} = 4 \text{ V}$ , $I_C = 20 \text{ A}$ , See Notes 3 and 4					5		
	$V_{CE} = 4 \text{ V}$ , $I_C = 30 \text{ A}$ , See Notes 3 and 4			5				
$V_{BE}$	$V_{CE} = 4 \text{ V}$ , $I_C = 10 \text{ A}$ , See Notes 3 and 4						2.2	V
	$V_{CE} = 4 \text{ V}$ , $I_C = 15 \text{ A}$ , See Notes 3 and 4			2.7				
$V_{CE(sat)}$	$I_B = 1 \text{ A}$ , $I_C = 10 \text{ A}$ , See Notes 3 and 4						1.4	V
	$I_B = 1.5 \text{ A}$ , $I_C = 15 \text{ A}$ , See Notes 3 and 4			2				
	$I_B = 4 \text{ A}$ , $I_C = 20 \text{ A}$ , See Notes 3 and 4						4	
	$I_B = 6 \text{ A}$ , $I_C = 30 \text{ A}$ , See Notes 3 and 4			4				
$h_{fe}$	$V_{CE} = 4 \text{ V}$ , $I_C = 1 \text{ A}$ , $f = 1 \text{ kHz}$	40			40			
$h_{fe1}$	$V_{CE} = 4 \text{ V}$ , $I_C = 1 \text{ A}$ , $f = 50 \text{ kHz}$	4			4			

NOTES: 3. These parameters must be measured using pulse techniques,  $t_w = 300 \mu\text{s}$ , duty cycle  $\leq 2\%$ .  
4. These parameters are measured with voltage-sensing contacts separate from the current-carrying contacts.

\*JEDEC registered data.

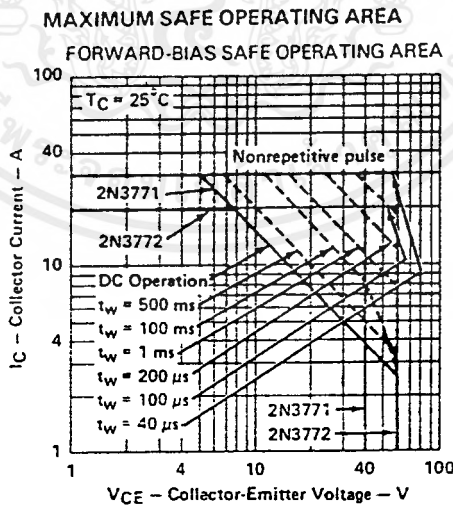


FIGURE 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THERMAL INFORMATION  
DISSIPATION DERATING CURVE

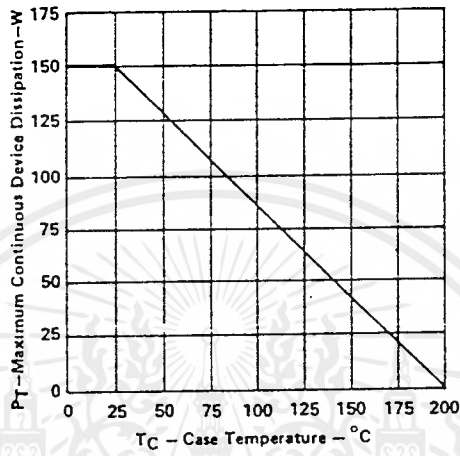
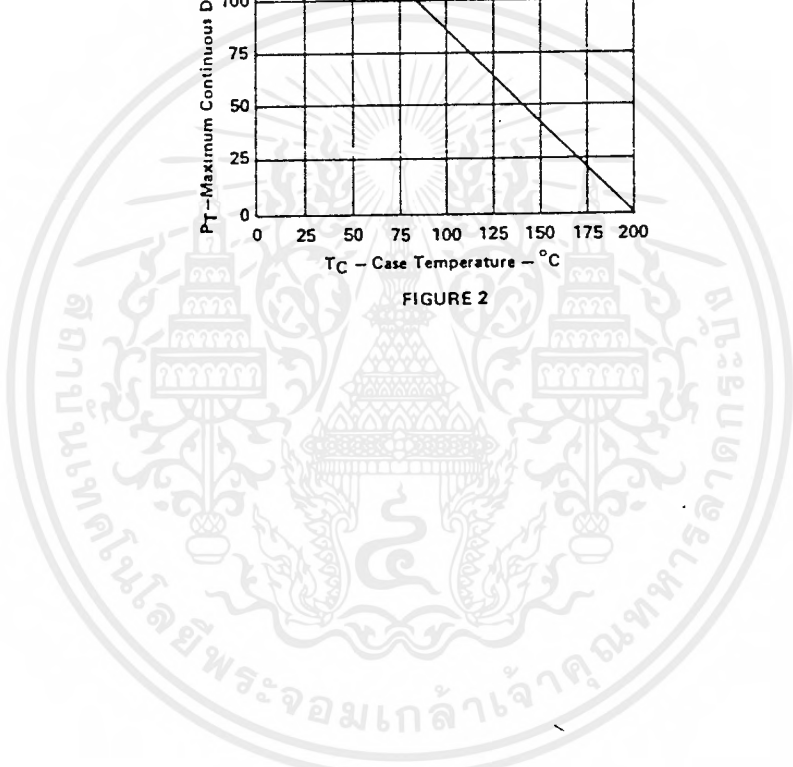


FIGURE 2





# LM124/LM224/LM324, LM124A/LM224A/LM324A, LM2902 Low Power Quad Operational Amplifiers

## General Description

The LM124 series consists of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, DC gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM124 series can be directly operated off of the standard  $\pm 5$  V<sub>DC</sub> power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional  $\pm 15$  V<sub>DC</sub> power supplies.

## Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The unity gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

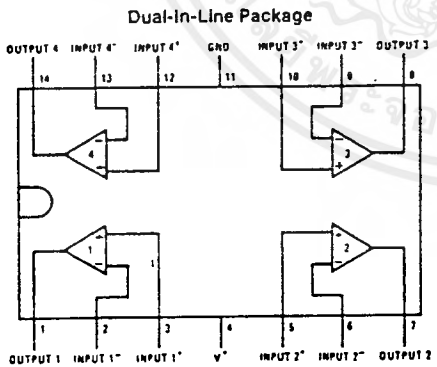
## Advantages

- Eliminates need for dual supplies
- Four internally compensated op amps in a single package
- Allows directly sensing near GND and V<sub>OUT</sub> also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

## Features

- Internally frequency compensated for unity gain
- Large DC voltage gain 100 dB
- Wide bandwidth (unity gain) 1 MHz (temperature compensated)
- Wide power supply range:
  - Single supply 3 V<sub>DC</sub> to 32 V<sub>DC</sub>
  - or dual supplies  $\pm 1.5$  V<sub>DC</sub> to  $\pm 16$  V<sub>DC</sub>
- Very low supply current drain (700  $\mu$ A)—essentially independent of supply voltage
- Low input biasing current 45 nA<sub>DC</sub> (temperature compensated)
- Low input offset voltage 2 mV<sub>DC</sub> and offset current 5 nA<sub>DC</sub>
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing 0 V<sub>DC</sub> to V<sup>+</sup> - 1.5 V<sub>DC</sub>

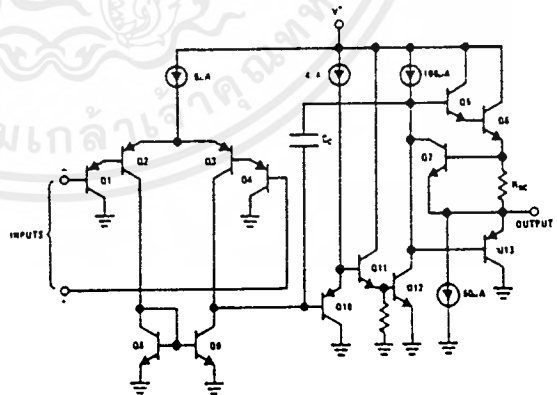
## Connection Diagram



Top View

Order Number LM124J, LM124AJ, LM224J, LM224AJ, LM324J, LM324AJ, LM324M, LM324AM, LM2902M, LM324N, LM324AN or LM2902N  
See NS Package Number J14A, M14A or N14A

## Schematic Diagram (Each Amplifier)



## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 9)

	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902
Supply Voltage, $V^+$	32 VDC or $\pm 16$ VDC	26 VDC or $\pm 13$ VDC	Storage Temperature Range -65°C to +150°C	260°C
Differential Input Voltage	32 VDC	26 VDC	Lead Temperature (Soldering, 10 seconds)	260°C
Input Voltage	-0.3 VDC to +32 VDC	-0.3 VDC to +26 VDC	Soldering Information	260°C
Input Current ( $V_{IN} < -0.3$ VDC) (Note 3)	50 mA	50 mA	Dual-In-Line Package	260°C
Power Dissipation (Note 1)	1130 mW 1260 mW 800 mW	1130 mW 1260 mW 800 mW	Soldering (10 seconds)	215°C
Molded DIP			Small Outline Package	220°C
Cavity DIP			Vapor Phase (60 seconds)	215°C
Small Outline Package			Infrared (15 seconds)	220°C
Output Short-Circuit to GND (One Amplifier) (Note 2)	Continuous	Continuous	See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	250V
Operating Temperature Range	LM324/LM324A LM224/LM224A LM124/LM124A	LM2902	ESD Tolerance (Note 10)	250V
	0°C to +70°C -25°C to +85°C -55°C to +125°C	26 VDC or $\pm 13$ VDC 26 VDC -0.3 VDC to +26 VDC 50 mA 1130 mW 1260 mW 800 mW Continuous -40°C to +85°C		

## Electrical Characteristics $V^+ = +5.0$ VDC. (Note 4), unless otherwise stated

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 5) $T_A = 25^\circ\text{C}$	1	1	2	1	2	1	2	1	2	1	2	1	mVDC
Input Bias Current (Note 6)	$I_{IN(+)}$ or $I_{IN(-)}$ , $V_{CM} = 0\text{V}$ , $T_A = 25^\circ\text{C}$	20	50	40	80	45	100	45	150	45	250	45	250	nADC
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$ , $V_{CM} = 0\text{V}$ , $T_A = 25^\circ\text{C}$	$\pm 2$	$\pm 10$	$\pm 2$	$\pm 15$	$\pm 5$	$\pm 30$	$\pm 3$	$\pm 30$	$\pm 5$	$\pm 50$	$\pm 5$	$\pm 50$	nADC
Input Common-Mode Voltage Range (Note 7)	$V^+ = 30$ VDC; (LM2902, $V^+ = 26$ VDC), $T_A = 25^\circ\text{C}$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	0	$V^+ - 1.5$	VDC
Supply Current	Over Full Temperature Range $R_L = \infty$ On All Op Amps $V^+ = 30\text{V}$ (LM2902 $V^+ = 26\text{V}$ ) $V^- = 5\text{V}$	1.5	3	1.5	3	1.5	3	1.5	3	1.5	3	1.5	3	mADC
Large Signal Voltage Gain	$V^+ = 15$ VDC, $R_L \geq 2$ k $\Omega$ , ( $V_O = 1$ VDC to 11 VDC), $T_A = 25^\circ\text{C}$	50	100	50	100	25	100	50	100	25	100	25	100	V/mV
Common-Mode Rejection Ratio	DC, $V_{CM} = 0\text{V}$ to $V^+ - 1.5$ VDC, $T_A = 25^\circ\text{C}$	70	85	70	85	65	85	70	85	65	85	50	70	dB
Power Supply Rejection Ratio	DC, $V^+ = 5$ VDC to 30 VDC (LM2902, $V^+ = 5$ VDC to 26 VDC), $T_A = 25^\circ\text{C}$	65	100	65	100	65	100	65	100	65	100	50	100	dB

**Electrical Characteristics**  $V^+ = +5.0\text{ VDC}$  (Note 4) unless otherwise stated (Continued)

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Amplifier-to-Amplifier Coupling (Note 8)	$f = 1\text{ kHz}$ to $20\text{ kHz}$ , $T_A = 25^\circ\text{C}$ (Input Referred)	-120		-120		-120		-120		-120		-120		dB
Output Current Source	$V_{IN}^+ = 1\text{ VDC}$ , $V_{IN}^- = 0\text{ VDC}$ , $V^+ = 15\text{ VDC}$ , $V_O = 2\text{ VDC}$ , $T_A = 25^\circ\text{C}$	20	40	20	40	20	40	20	40	20	40	20	40	mA <sub>DC</sub>
	Sink	10	20	10	20	10	20	10	20	10	20	10	20	
Short Circuit to Ground	$V_{IN}^- = 1\text{ VDC}$ , $V_{IN}^+ = 0\text{ VDC}$ , $V^+ = 15\text{ VDC}$ , $V_O = 200\text{ mVDC}$ , $T_A = 25^\circ\text{C}$	12	50	12	50	12	50	12	50	12	50	12	50	$\mu\text{A}_{DC}$
	(Note 2) $V^+ = 15\text{ VDC}$ , $T_A = 25^\circ\text{C}$	40	60	40	60	40	60	40	60	40	60	40	60	
Input Offset Voltage	(Note 5)		±4		±4		±5		±7		±9		±10	mV <sub>DC</sub>
Input Offset Voltage Drift	$R_S = 0\Omega$	±7	±20	±7	±20	±7	±30	±7	±30	±7	±30	±7	±30	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$I_{IN}(+) = I_{IN}(-)$ , $V_{CM} = 0\text{V}$		±30		±30		±75		±100		±150		±200	nA <sub>DC</sub>
Input Offset Current Drift	$R_S = 0\Omega$	±10	±200	±10	±200	±10	±200	±10	±200	±10	±200	±10	±200	pA <sub>DC}/^\circ\text{C}</sub>
Input Bias Current	$I_{IN}(+)$ or $I_{IN}(-)$	40	100	40	100	40	200	40	300	40	500	40	500	nA <sub>DC</sub>
Input Common-Mode Voltage Range (Note 7)	$V^+ = +30\text{ VDC}$ (LM2902, $V^+ = 26\text{ VDC}$ )	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	0	$V^+ - 2$	V <sub>DC</sub>
Large Signal Voltage Gain	$V^+ = +15\text{ VDC}$	25	25	25	25	15	15	15	25	15	15	15	15	V/mV
	( $V_O$ Swing = $1\text{ VDC}$ to $11\text{ VDC}$ ) $R_L \geq 2\text{ k}\Omega$	26	26	26	26	26	26	26	26	26	26	26	26	
Output Voltage Swing	$V^+ = +30\text{ VDC}$ , $R_L = 2\text{ k}\Omega$	27	28	27	28	27	28	27	28	27	28	27	28	V <sub>DC</sub>
	$R_L \geq 10\text{ k}\Omega$ (LM2902, $V^+ = 26\text{ VDC}$ )	27	28	27	28	27	28	27	28	27	28	27	28	
$V_{OL}$	$V^+ = 5\text{ VDC}$ , $R_L \geq 10\text{ k}\Omega$	5	20	5	20	5	20	5	20	5	20	5	20	mV <sub>DC</sub>

## Electrical Characteristics $V^+ = +5.0\text{ VDC}$ (Note 4) unless otherwise stated (Continued)

Parameter	Conditions	LM124A		LM224A		LM324A		LM124/LM224		LM324		LM2902		Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Current	Source	$V_O = 2\text{ VDC}$		$V_{IN}^+ = +1\text{ VDC}$ , $V_{IN}^- = 0\text{ VDC}$ , $V^+ = 15\text{ VDC}$		10		20		10		20		mA <sub>DC</sub>
	Sink	10		15		5		8		5		8		

Note 1: For operating at high temperatures, the LM324/LM324A, LM2902 must be derated based on a  $+125^\circ\text{C}$  maximum junction temperature and a thermal resistance of  $88^\circ\text{C/W}$  which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM224/LM224A and LM124/LM124A can be derated based on a  $+150^\circ\text{C}$  maximum junction temperature. The dissipation is the total of all four amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.

Note 2: Short circuits from the output to  $V^+$  can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of  $V^+$ . At values of supply voltage in excess of  $+15\text{ VDC}$ , continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the op amps to go to the  $V^+$  voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than  $-0.3\text{ VDC}$  (at  $25^\circ\text{C}$ ).

Note 4: These specifications are limited to  $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$  for the LM124/LM124A. With the LM224/LM224A, all temperature specifications are limited to  $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ , the LM324/LM324A temperature specifications are limited to  $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$ , and the LM2902 specifications are limited to  $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ .

Note 5:  $V_O \approx 1.4\text{ VDC}$ ,  $R_S = 0\Omega$  with  $V^+$  from  $5\text{ VDC}$  to  $30\text{ VDC}$ ; and over the full input common-mode range ( $0\text{ VDC}$  to  $V^+ - 1.5\text{ VDC}$ ) at  $25^\circ\text{C}$ ; for LM2902,  $V^+$  from  $5\text{ VDC}$  to  $26\text{ VDC}$ .

Note 6: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.

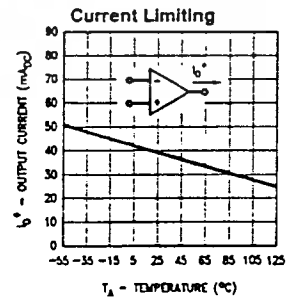
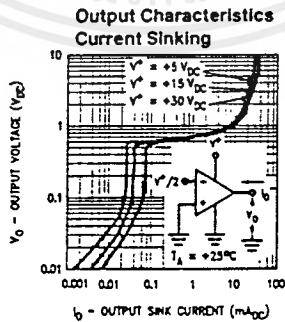
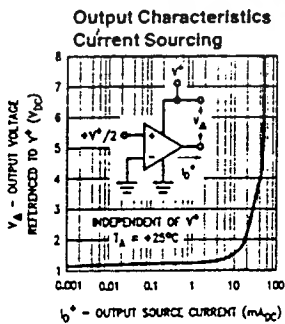
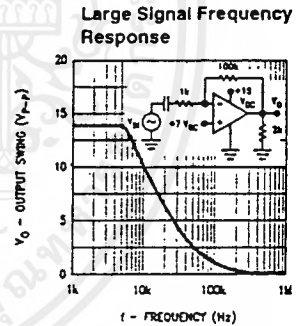
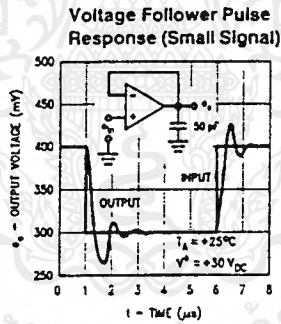
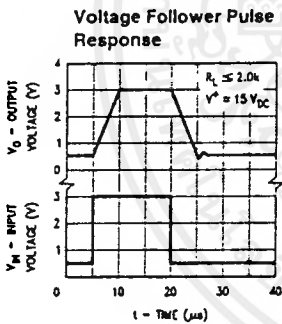
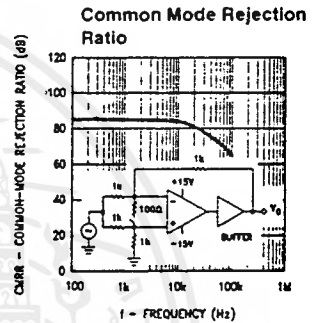
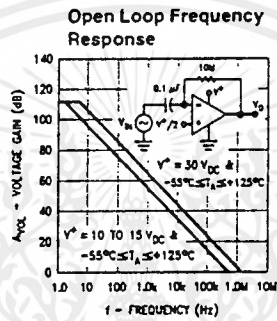
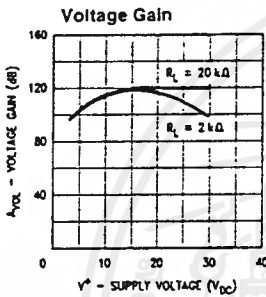
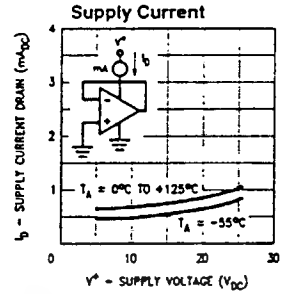
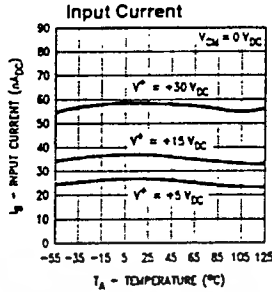
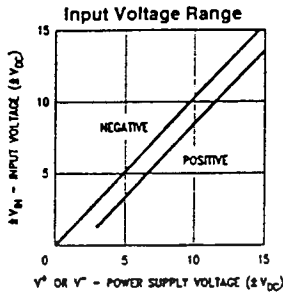
Note 7: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than  $0.3\text{ V}$  (at  $25^\circ\text{C}$ ). The upper end of the common-mode voltage range is  $V^+ - 1.5\text{ V}$  (at  $25^\circ\text{C}$ ), but either or both inputs can go to  $+32\text{ VDC}$  without damage (126 VDC for LM2902), independent of  $V^+$ .

Note 8: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases, at higher frequencies.

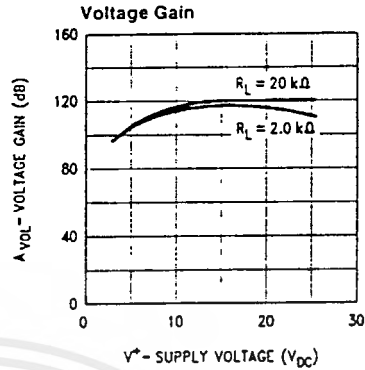
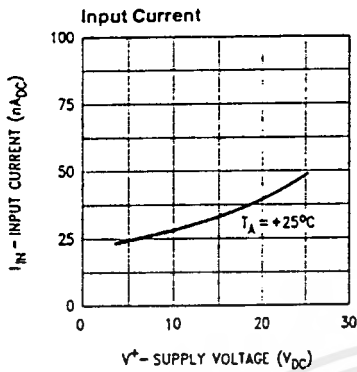
Note 9: Refer to PETS124AX for LM124A military specifications and refer to PETS124X for LM124 military specifications.

Note 10: Human body model, 1.5 k $\Omega$  in series with 100 pF.

# Typical Performance Characteristics



## Typical Performance Characteristics (LM2902 only)



TL/H/9299-4

## Application Hints

The LM124 series are op amps which operate with only a single power supply voltage, have true-differential inputs, and remain in the linear mode with an input common-mode voltage of 0  $V_{DC}$ . These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25°C amplifier operation is possible down to a minimum supply voltage of 2.3  $V_{DC}$ .

The pinouts of the package have been designed to simplify PC board layouts. Inverting inputs are adjacent to outputs for all of the amplifiers and the outputs have also been placed at the corners of the package (pins 1, 7, 8, and 14).

Precautions should be taken to insure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a test socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than  $V^+$  without damaging the device. Protection should be provided to prevent the input voltages from going negative more than  $-0.3 V_{DC}$  (at 25°C). An input clamp diode with a resistor to the IC input terminal can be used.

To reduce the power supply drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should be used, from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion.

Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

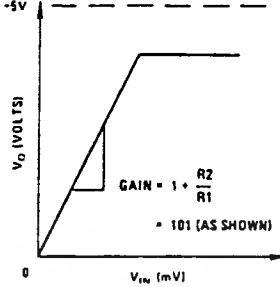
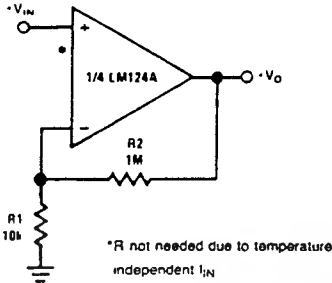
The bias network of the LM124 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 3  $V_{DC}$  to 30  $V_{DC}$ .

Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25°C provides a larger output current capability at elevated temperatures (see typical performance characteristics) than a standard IC op amp.

The circuits presented in the section on typical applications emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of  $V^+ / 2$ ) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

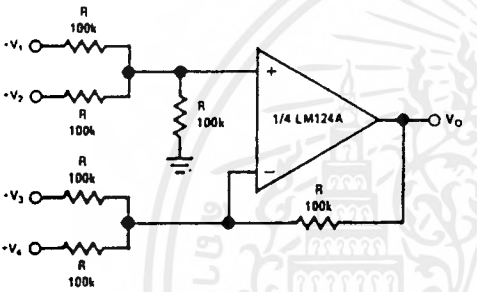
# Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ )

Non-Inverting DC Gain (0V Input = 0V Output)



TL/H/9299-5

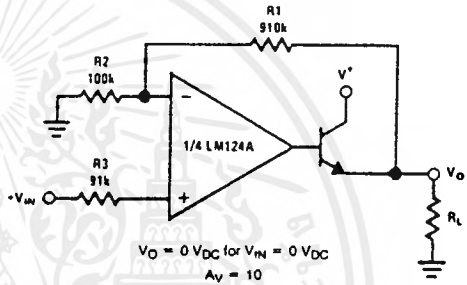
DC Summing Amplifier ( $V_{IN'S} \geq 0 V_{DC}$  and  $V_O \geq V_{DC}$ )



Where:  $V_O = V_1 + V_2 - V_3 - V_4$   
 $(V_1 + V_2) \geq (V_3 + V_4)$  to keep  $V_O > 0 V_{DC}$

TL/H/9299-6

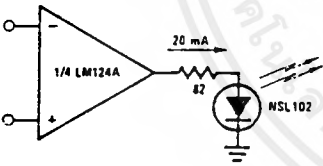
Power Amplifier



$V_O = 0 V_{DC}$  for  $V_{IN} = 0 V_{DC}$   
 $A_V = 10$

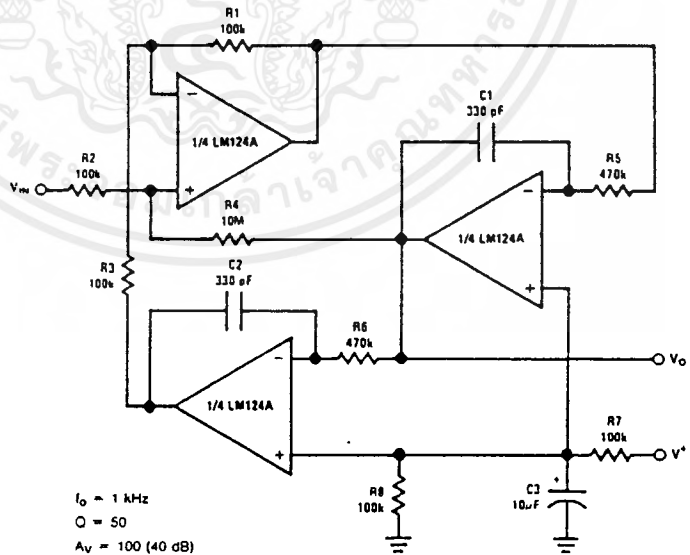
TL/H/9299-7

LED Driver



TL/H/9299-8

"BI-QUAD" RC Active Bandpass Filter



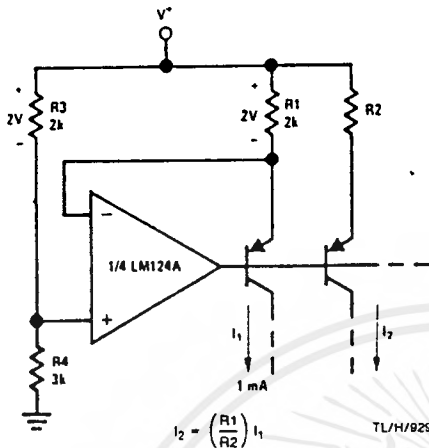
$f_0 = 1 \text{ kHz}$   
 $Q = 50$   
 $A_V = 100 \text{ (40 dB)}$

TL/H/9299-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

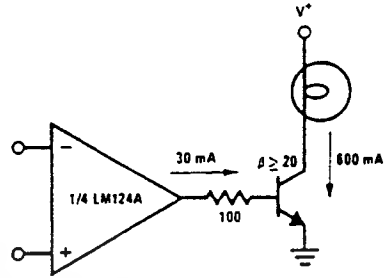
Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)

Fixed Current Sources



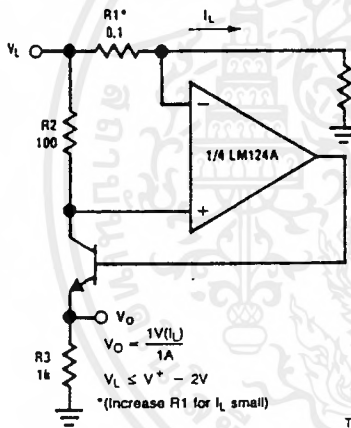
TL/H/9299-10

Lamp Driver



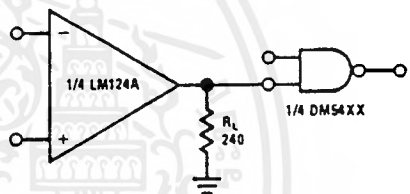
TL/H/9299-11

Current Monitor



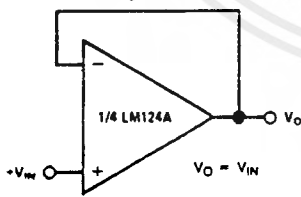
TL/H/9299-12

Driving TTL



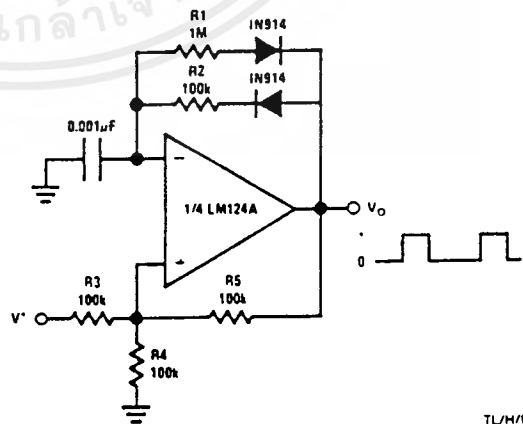
TL/H/9299-13

Voltage Follower



TL/H/9299-14

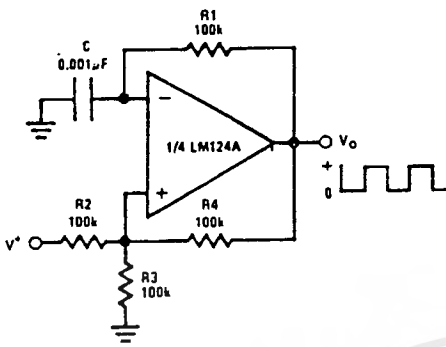
Pulse Generator



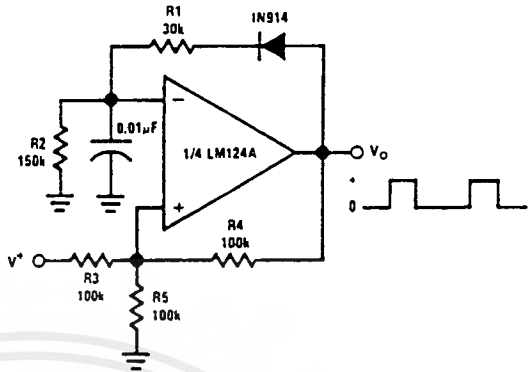
TL/H/9299-15

## Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)

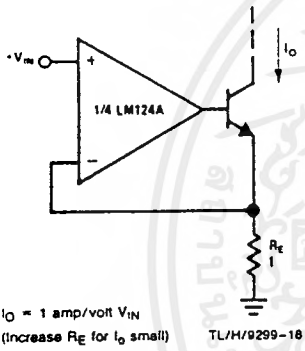
Squarewave Oscillator



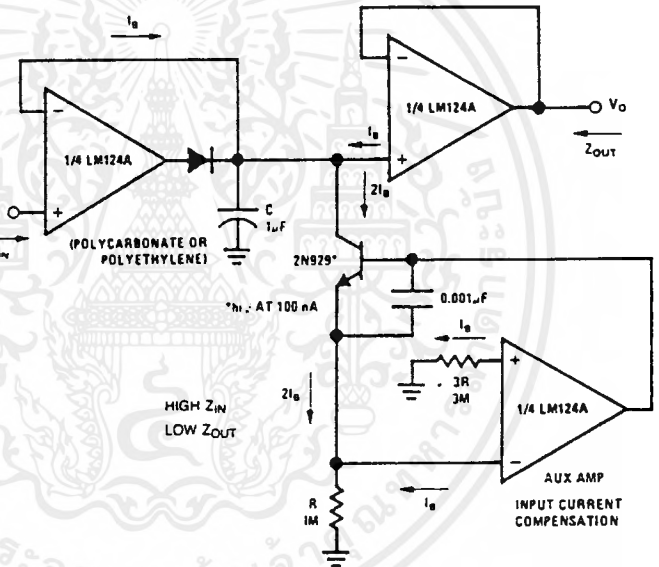
Pulse Generator



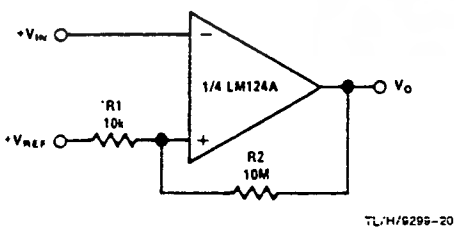
High Compliance Current Sink



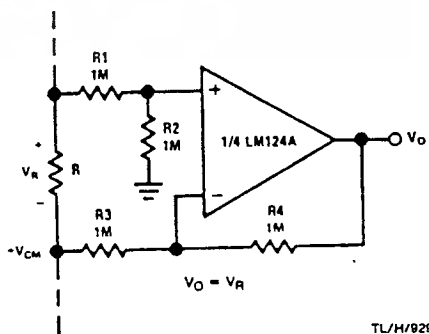
Low Drift Peak Detector



Comparator with Hysteresis

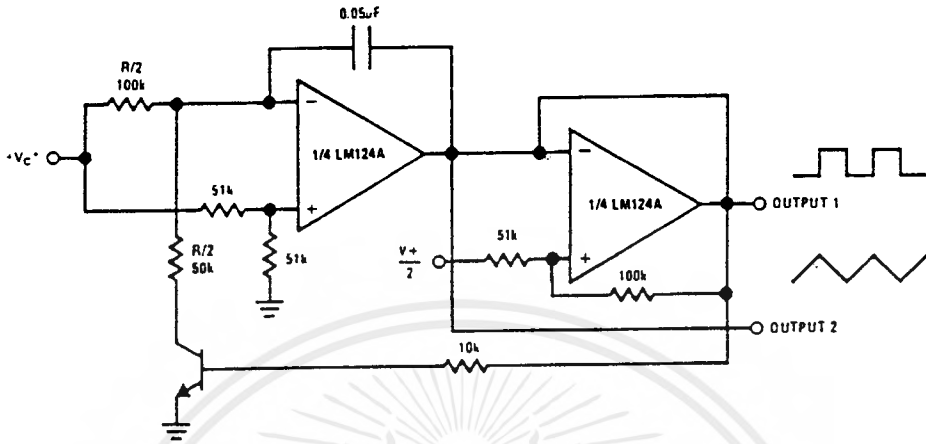


Ground Referencing a Differential Input Signal



Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)

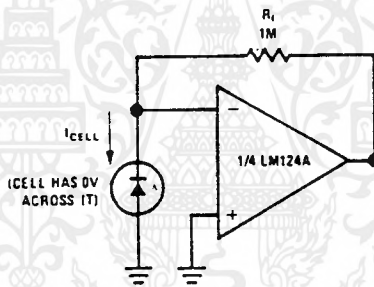
Voltage Controlled Oscillator Circuit



TL/H/9299-22

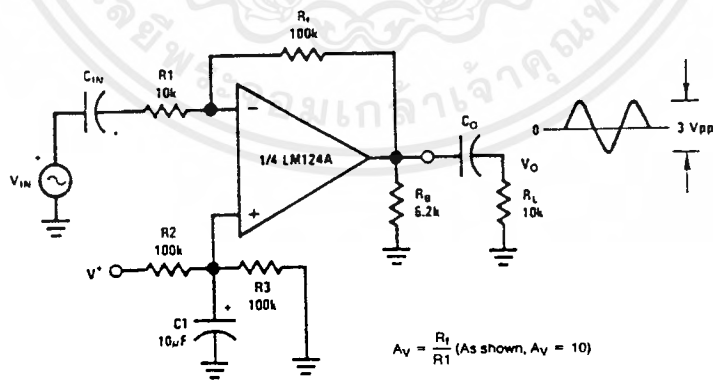
\*Wide control voltage range:  $0 V_{DC} \leq V_C \leq 2 (V^+ - 1.5 V_{DC})$

Photo Voltaic-Cell Amplifier



TL/H/9299-23

AC Coupled Inverting Amplifier

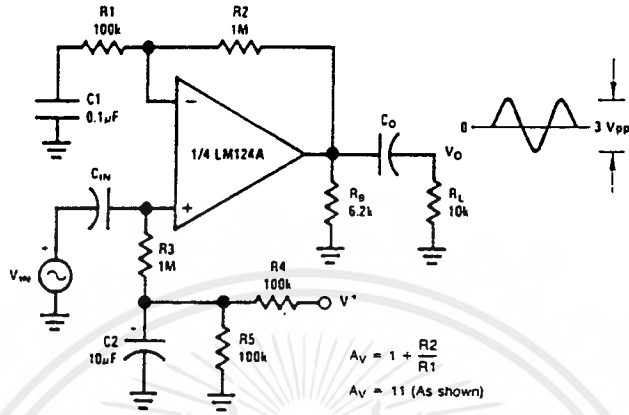


TL/H/9299-24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

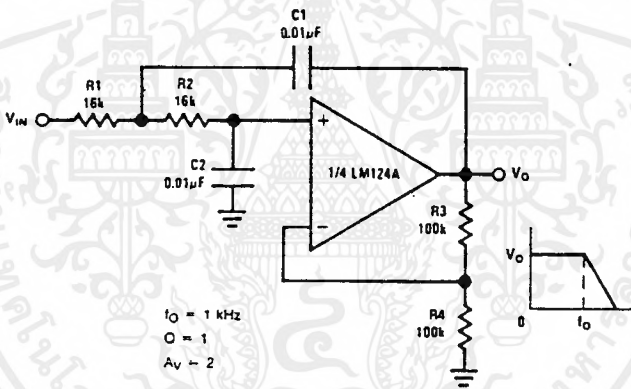
Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)

AC Coupled Non-Inverting Amplifier



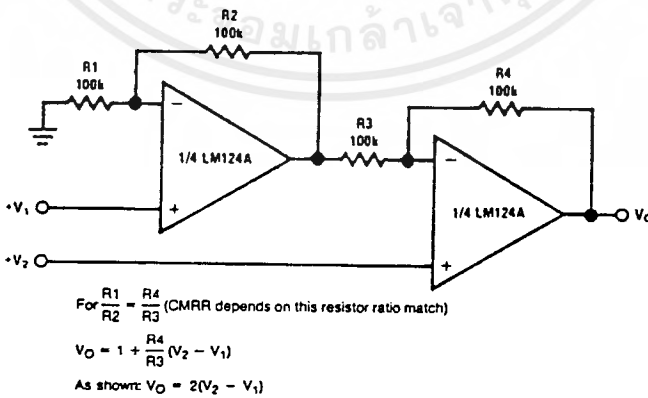
TL/H/9299-25

DC Coupled Low-Pass RC Active Filter



TL/H/9299-26

High Input Z, DC Differential Amplifier

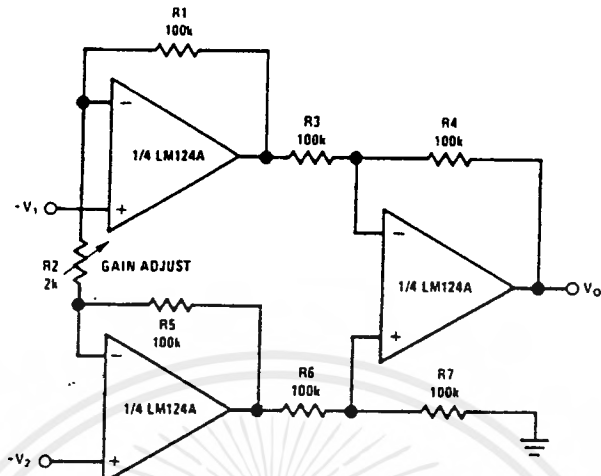


TL/H/9299-27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)

High Input Z Adjustable-Gain DC Instrumentation Amplifier



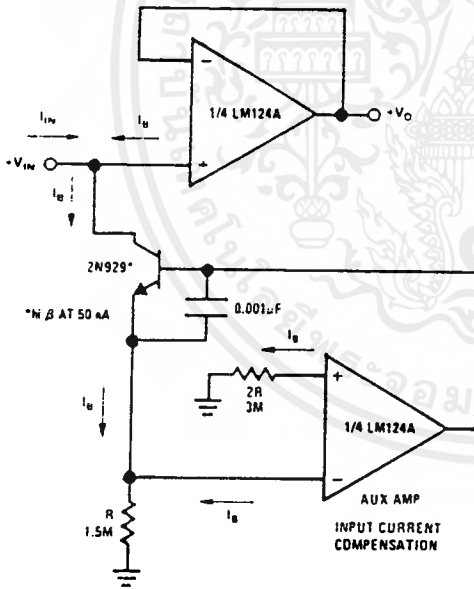
If  $R1 = R5$  &  $R3 = R4 = R6 = R7$  (CMRR depends on match)

$$V_O = 1 + \frac{2R1}{R2} (V_2 - V_1)$$

As shown  $V_O = 101 (V_2 - V_1)$

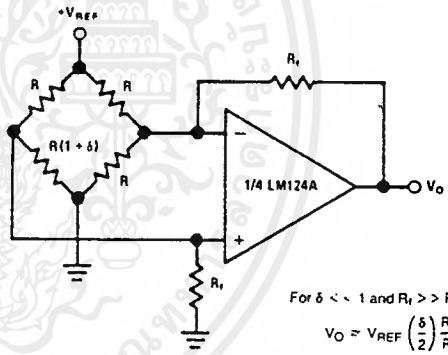
TL/H/9299-28

Using Symmetrical Amplifiers to Reduce Input Current (General Concept)



TL/H/9299-29

Bridge Current Amplifier

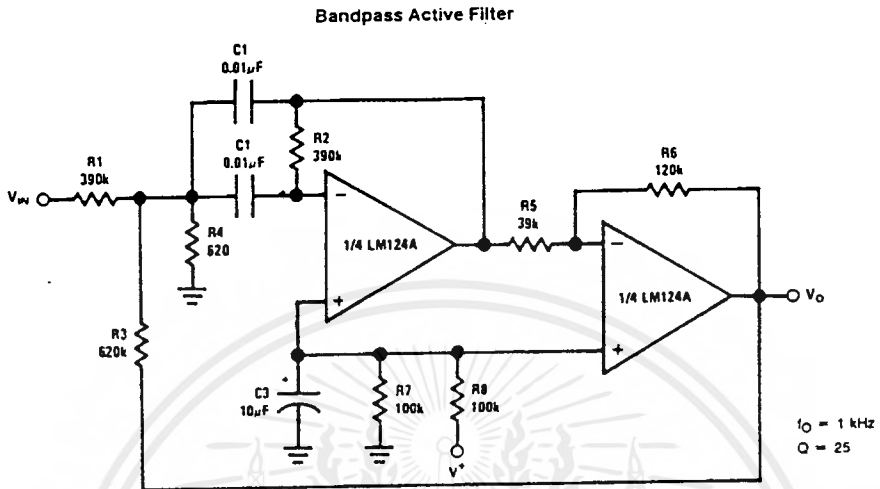


For  $\delta \ll 1$  and  $R_f \gg R$

$$V_O \approx V_{REF} \left( \frac{\delta}{2} \right) \frac{R_f}{R}$$

TL/H/9299-30

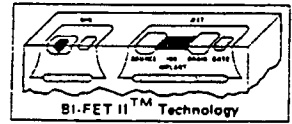
Typical Single-Supply Applications ( $V^+ = 5.0 V_{DC}$ ) (Continued)



TL/H/8299-31



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# LF353 Wide Bandwidth Dual JFET Input Operational Amplifier

## General Description

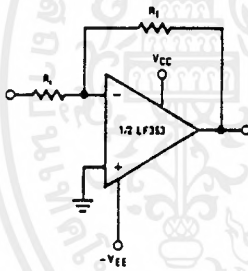
These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET II™ technology). They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF353 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and LM358 designs.

These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

## Features

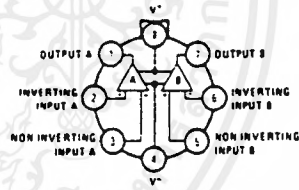
- Internally trimmed offset voltage 10 mV
- Low input bias current 50pA
- Low input noise voltage 16 nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 3.6 mA
- High input impedance 10<sup>12</sup>Ω
- Low total harmonic distortion  $A_V = 10$ ,  $R_L = 10k$ ,  $V_O = 20V_{p-p}$ ,  $BW = 20 \text{ Hz} - 20 \text{ kHz}$  < 0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

## Typical Connection



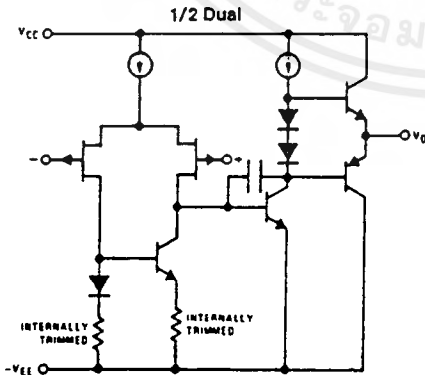
## Connection Diagrams

Metal Can Package (Top View)

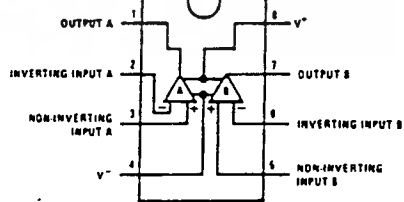


Order Number LF353H  
See NS Package Number H08C

## Simplified Schematic



Dual-In-Line Package (Top View)



Order Number LF353J, LF353M or LF353N  
See NS Package Number J08A, M08A or N08E

TL/H/5649-1

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	$\pm 15\text{V}$
Power Dissipation	(Note 1)
Operating Temperature Range	$0^\circ\text{C}$ to $+70^\circ\text{C}$
$T_j(\text{MAX})$	$150^\circ\text{C}$
Differential Input Voltage	$\pm 30\text{V}$
Input Voltage Range (Note 2)	$\pm 15\text{V}$
Output Short Circuit Duration	Continuous

Storage Temperature Range	$-65^\circ\text{C}$ to $+150^\circ\text{C}$
Lead Temp. (Soldering, 10 sec.)	$260^\circ\text{C}$
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	$260^\circ\text{C}$
Small Outline Package	
Vapor Phase (60 sec.)	$215^\circ\text{C}$
Infrared (15 sec.)	$220^\circ\text{C}$
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
ESD rating to be determined.	

## DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
$V_{OS}$	Input Offset Voltage	$R_S = 10\text{k}\Omega$ , $T_A = 25^\circ\text{C}$ Over Temperature		5	10 13	mV mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 10\text{k}\Omega$		10		$\mu\text{V}/^\circ\text{C}$
$I_{OS}$	Input Offset Current	$T_j = 25^\circ\text{C}$ , (Notes 4, 5) $T_j \leq 70^\circ\text{C}$		25	100 4	pA nA
$I_B$	Input Bias Current	$T_j = 25^\circ\text{C}$ , (Notes 4, 5) $T_j \leq 70^\circ\text{C}$		50	200 8	pA nA
$R_{IN}$	Input Resistance	$T_j = 25^\circ\text{C}$		$10^{12}$		$\Omega$
$A_{VOL}$	Large Signal Voltage Gain	$V_S = \pm 15\text{V}$ , $T_A = 25^\circ\text{C}$ $V_O = \pm 10\text{V}$ , $R_L = 2\text{k}\Omega$ Over Temperature	25	100		V/mV V/mV
$V_O$	Output Voltage Swing	$V_S = \pm 15\text{V}$ , $R_L = 10\text{k}\Omega$	$\pm 12$	$\pm 13.5$		V
$V_{CM}$	Input Common-Mode Voltage Range	$V_S = \pm 15\text{V}$	$\pm 11$	+15 -12		V V
CMRR	Common-Mode Rejection Ratio	$R_S \leq 10\text{k}\Omega$	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	70	100		dB
$I_S$	Supply Current			3.6	6.5	mA

## AC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
	Amplifier to Amplifier Coupling	$T_A = 25^\circ\text{C}$ , $f = 1\text{ Hz} - 20\text{ kHz}$ (Input Referred)		-120		dB
SR	Slew Rate	$V_S = \pm 15\text{V}$ , $T_A = 25^\circ\text{C}$	8.0	13		$\text{V}/\mu\text{s}$
GBW	Gain Bandwidth Product	$V_S = \pm 15\text{V}$ , $T_A = 25^\circ\text{C}$	2.7	4		MHz
$e_n$	Equivalent Input Noise Voltage	$T_A = 25^\circ\text{C}$ , $R_S = 100\Omega$ , $f = 1000\text{ Hz}$		25		$\text{nV}/\sqrt{\text{Hz}}$
$i_n$	Equivalent Input Noise Current	$T_j = 25^\circ\text{C}$ , $f = 1000\text{ Hz}$		0.01		$\text{pA}/\sqrt{\text{Hz}}$

Note 1: For operating at elevated temperatures, the device must be derated based on a thermal resistance of  $115^\circ\text{C}/\text{W}$  typ junction to ambient for the N package, and  $158^\circ\text{C}/\text{W}$  typ junction to ambient for the H package.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: The power dissipation limit, however, cannot be exceeded.

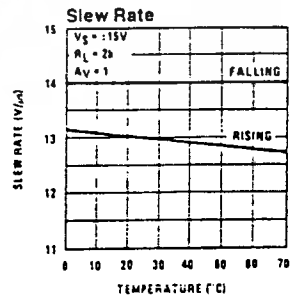
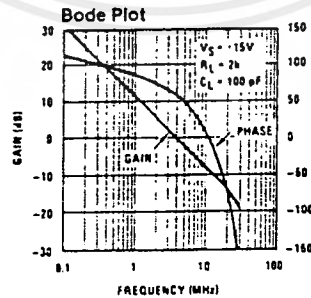
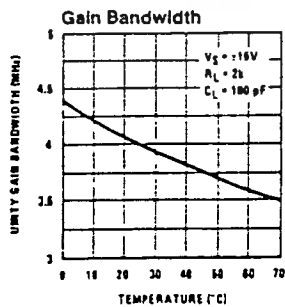
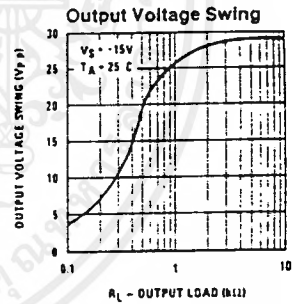
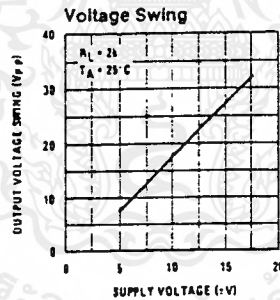
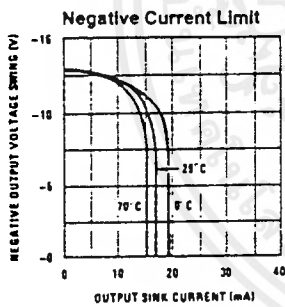
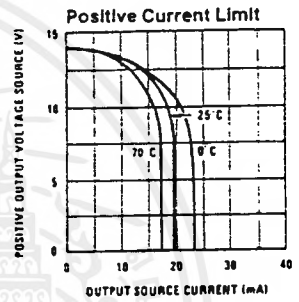
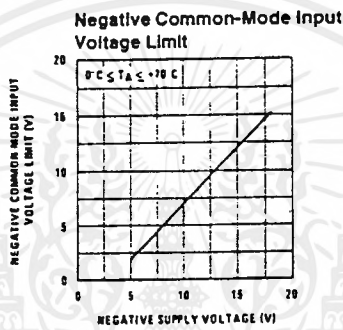
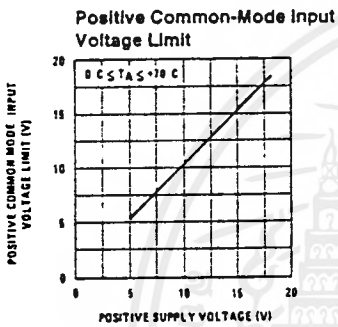
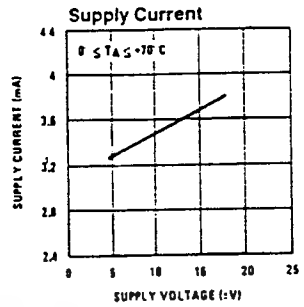
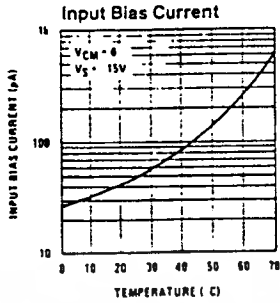
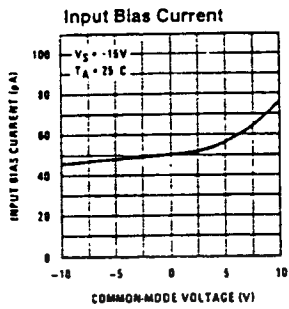
Note 4: These specifications apply for  $V_S = \pm 15\text{V}$  and  $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$ .  $V_{OS}$ ,  $I_B$  and  $I_{OS}$  are measured at  $V_{CM} = 0$ .

Note 5: The input bias currents are junction leakage currents which approximately double for every  $10^\circ\text{C}$  increase in the junction temperature,  $T_j$ . Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation,  $P_D$ .  $T_j = T_A + \theta_{JA} P_D$  where  $\theta_{JA}$  is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 6: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice.  $V_S = \pm 6\text{V}$  to  $\pm 15\text{V}$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

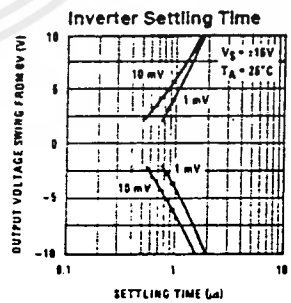
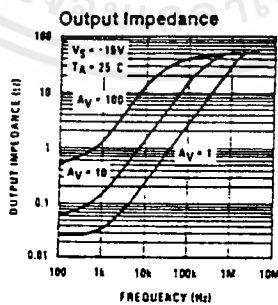
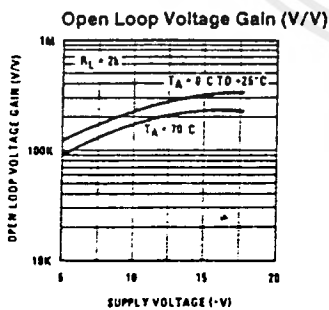
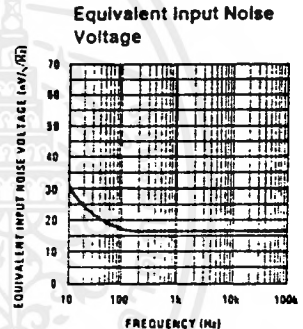
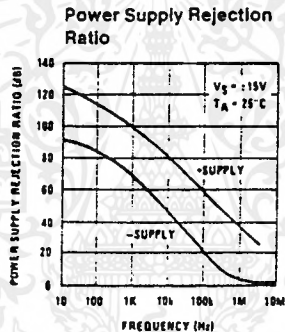
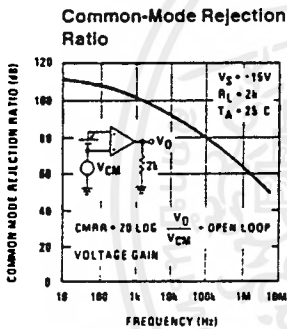
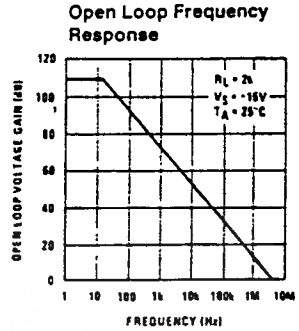
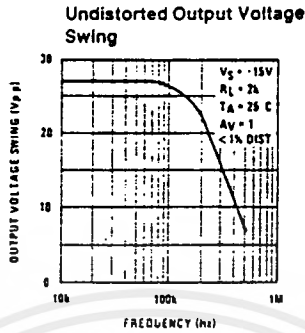
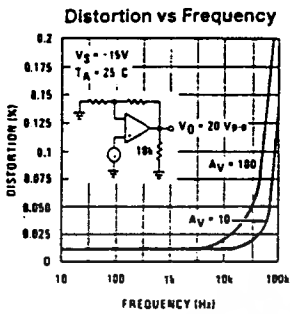
# Typical Performance Characteristics



TL/H/5649-2

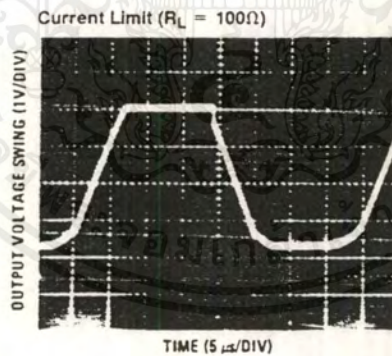
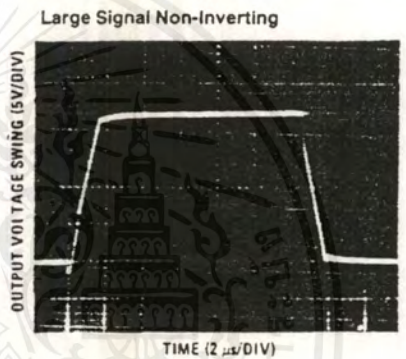
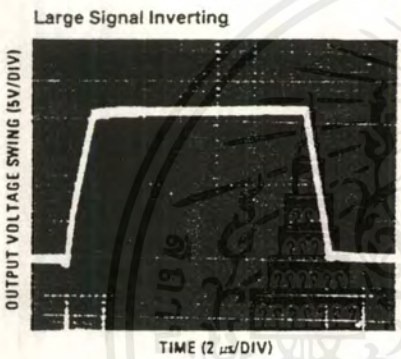
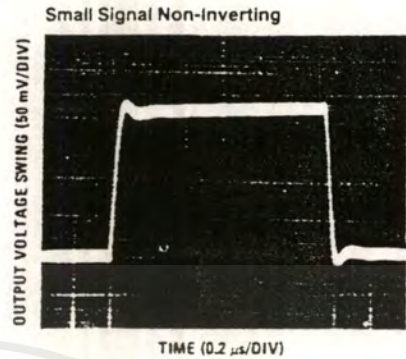
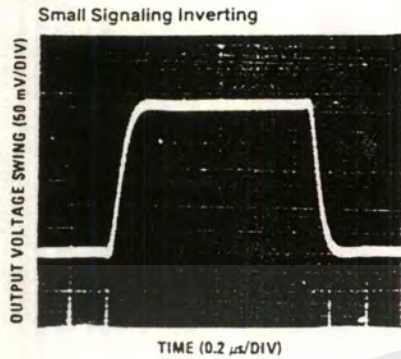
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Performance Characteristics (Continued)



TL45649-3

## Pulse Response



## Application Hints

These devices are op amps with an internally trimmed input offset voltage and JFET input devices (BI-FET II). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output. Exceeding the negative common-mode limit on both inputs will force the amplifier output to a high state. In neither case does a latch occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

## Application Hints (Continued)

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifiers will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

Each amplifier is individually biased by a zener reference which allows normal circuit operation on  $\pm 6V$  power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

The amplifiers will drive a  $2\text{ k}\Omega$  load resistance to  $\pm 10V$  over the full temperature range of  $0^\circ\text{C}$  to  $+70^\circ\text{C}$ . If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a socket as an unlimited current surge through the result-

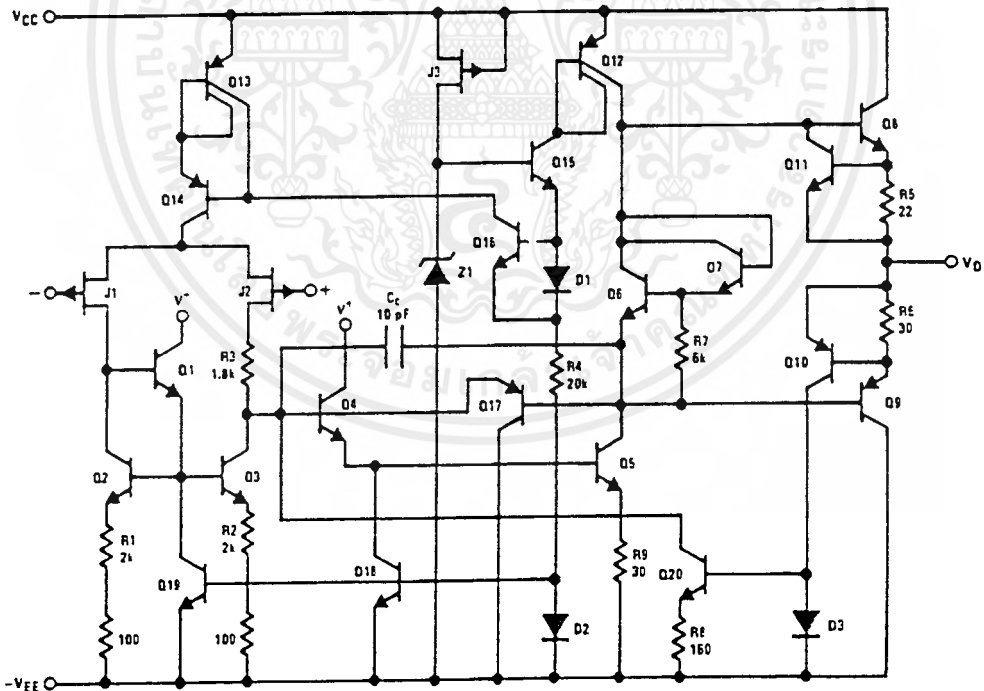
ing forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Because these amplifiers are JFET rather than MOSFET input op amps they do not require special handling.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

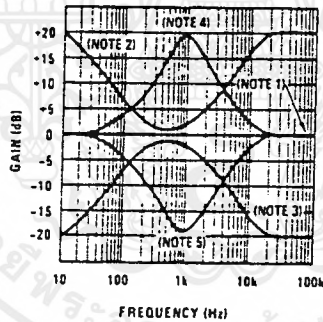
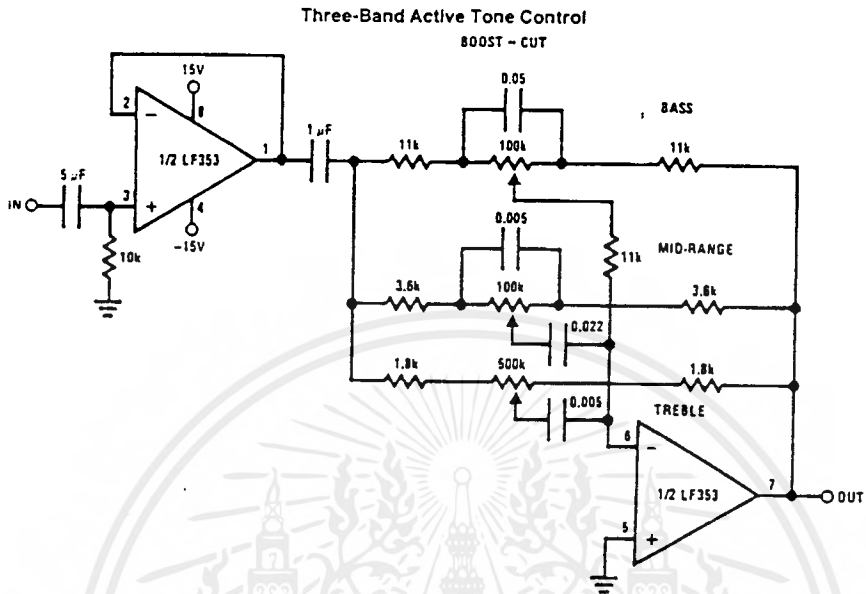
A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

## Detailed Schematic



TL/H/5646-9

## Typical Applications



TL/H/5649-10

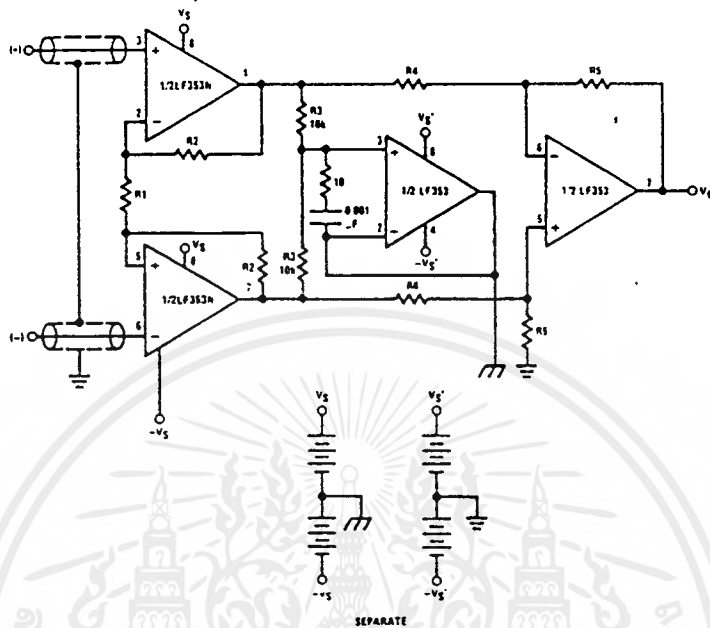
- Note 1: All controls flat.  
 Note 2: Bass and treble boost, mid flat.  
 Note 3: Bass and treble cut, mid flat.  
 Note 4: Mid boost, bass and treble flat.  
 Note 5: Mid cut, bass and treble flat.

- All potentiometers are linear taper
- Use the LF347 Quad for stereo applications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)

### Improved CMRR Instrumentation Amplifier



$$A_V = \left( \frac{2R_2}{R_1} + 1 \right) \frac{R_5}{R_4}$$

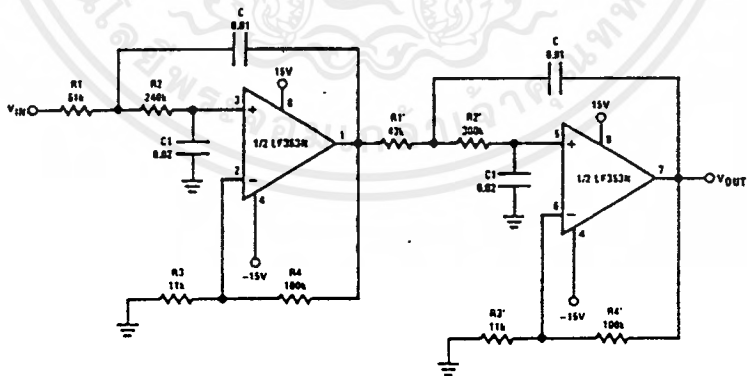
⏏ and ⏏ are separate isolated grounds

Matching of R2's, R4's and R5's control CMRR

With  $A_{VT} = 1400$ , resistor matching = 0.01%: CMRR = 136 dB

- Very high input impedance
- Super high CMRR

### Fourth Order Low Pass Butterworth Filter

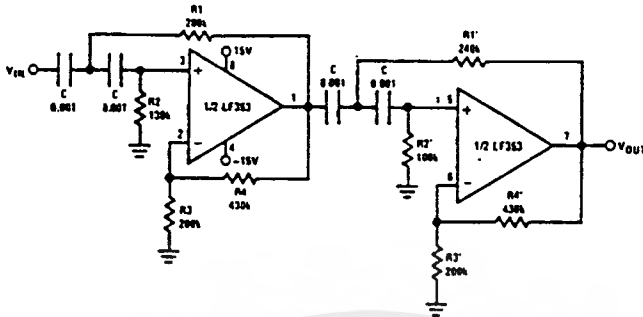


$$\bullet \text{ Corner frequency } (f_c) = \sqrt{\frac{1}{R_1 R_2 C C_1}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R_1' R_2' C C_1}} \cdot \frac{1}{2\pi}$$

- Passband gain ( $H_0$ ) =  $(1 + R_4/R_3) (1 + R_4'/R_3')$
- First stage  $Q = 1.31$
- Second stage  $Q = 0.541$
- Circuit shown uses nearest 5% tolerance resistor values for a filter with a corner frequency of 100 Hz and a passband gain of 100
- Offset nulling necessary for accurate DC performance

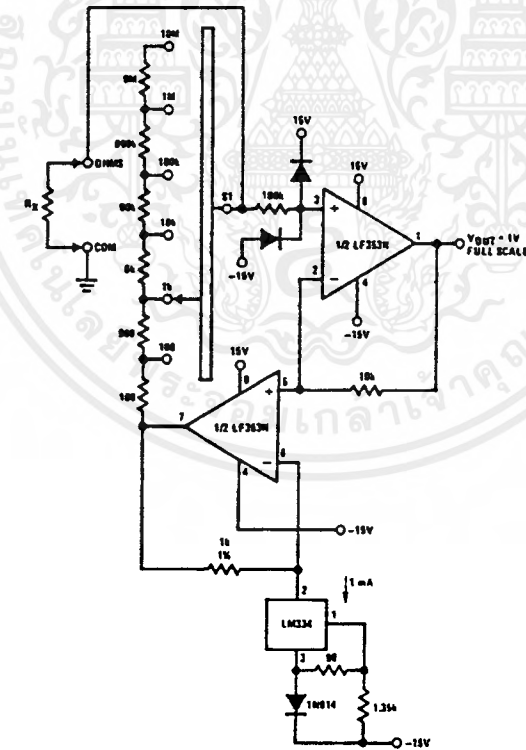
## Typical Applications (Continued)

### Fourth Order High Pass Butterworth Filter



- Corner frequency ( $f_c$ ) =  $\sqrt{\frac{1}{R_1 R_2 C^2}} = \frac{1}{2\pi} \sqrt{\frac{1}{R_1' R_2' C^2}} = \frac{1}{2\pi}$
- Passband gain ( $H_0 = (1 + R_4/R_3) (1 + R_4'/R_3')$ )
- First stage Q = 1.31
- Second stage Q = 0.541
- Circuit shown uses closest 5% tolerance resistor values for a filter with a corner frequency of 1 kHz and a passband gain of 10.

### Ohms to Volts Converter



$$V_O = \frac{1V}{R_{LADDER}} \times R_X$$

Where  $R_{LADDER}$  is the resistance from switch S1 pole to pin 7 of the LF353.

TU/H/5649-13