โทรศัพท์สาธารณะแบบใช้บัตรสมาร์ทการ์ด

PUBLIC TELEPHONE USING SMART CARD

T034091

โดย

นาย ไพโรจน์ ผาสุวรรณ์

อาจารย์ที่ปรึกษา

ผศ. สมศักดิ์ มิตะถา

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

ภาควิชาวิศวกรรมคอมพิวเตอร์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

เลขหมู่.....
เลขทะเบียน..... 34091
วัน, เดือน, ปี- 5 ต.ค. 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2541

ภาควิชา วิศวกรรมคอมพิวเตอร์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง โทรศัพท์สาธารณะแบบใช้บัตรสมาร์ทการ์ด

PUBLIC TELEPHONE USING SMART CARD

ผู้จัดทำ

1. นาย ไพโรจน์ ผาสุวรรณ์ รหัสประจำตัว 36013165

อาจารย์ที่ปรึกษา

(ผศ. สมศักดิ์ มิตะถา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โทรศัพท์สาธารณะแบบใช้สมาร์ทการ์ด

นาย ไพโรจน์ ผาสุวรรณ์
ผศ. สมศักดิ์ มิตะถา อาจารย์ที่ปรึกษา
ปีการศึกษา 2541

บทคัดย่อ

ในปัจจุบันความก้าวหน้าของเทคโนโลยีวงจรรวม (Integrated Circuit) สามารถทำการพัฒนาให้ตัววงจรรวมมีขนาดเล็กจนบรรจุลงในบัตรขนาดเท่ากับบัตรเครดิตซึ่งเรียกว่าบัตรสมาร์ทการ์ด และมีข้อดีกว่าบัตรแม่เหล็กที่ใช้กันอยู่ทั่วไป เช่น สามารถนำกลับมาใช้ใหม่ การเก็บข้อมูลที่ได้ในจำนวนมากถึง 16 กิโลไบท์และโดยเฉพาะเรื่องความปลอดภัยของข้อมูล ปริญญานิพนธ์นี้นำเสนอการออกแบบโทรศัพท์สาธารณะโดยใช้บัตรสมาร์ทการ์ดตามมาตรฐาน ISO 7816 ซึ่งเป็นบัตรชนิดหน่วยความจำแบบอีพรอม (EPROM)สำหรับเก็บข้อมูลของค่าโทรศัพท์ในการใช้แต่ละครั้งจนกระทั่งหมดมูลค่าของบัตร โดยมีไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 89C51 เป็น ตัวควบคุมการทำงานของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Public Telephone Using Smart Card

Pairoj Pasuwan 36013165

Asst. Prof. Somsak Mitatha Advisor

Abstract

Now a day, the development of the integrated circuit technology can decreased to very small size and can be contained in the card which its size is equal the credit card. This card is called smartcard. The smartcard is better more than the magnetic card such as it can reuse, and record a lot of data to 16 Kbyte and the particular is the information security. In this thesis presents the public telephone using the ISO 7816 smartcard EPROM type used for record the value of money for each of calling . The MCS-51 microcontroller is used for controlling the system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์โทรศัพท์สาธารณะแบบใช้บัตรสมาร์ทการ์ด สำเร็จลุล่วงไปได้ด้วยดีเพราะได้รับการช่วยเหลือและสนับสนุนจากอาจารย์ สมศักดิ์ มิตะถา ซึ่งเป็นที่ปรึกษาปริญญานิพนธ์ที่ให้ความรู้และคำปรึกษาที่ดีมาตลอดทำให้สำเร็จตามวัตถุประสงค์จนกลายเป็นปริญญานิพนธ์ฉบับนี้ได้อย่างสมบูรณ์ และขอบคุณอาจารย์ประจำภาควิชาวิศวกรรมคอมพิวเตอร์ และเจ้าหน้าที่ ที่เกี่ยวข้องที่ได้ให้ความร่วมมือและความสะดวกในการทำงานอย่างมาก จึงขอกราบขอบพระคุณมา ณ ที่นี้

ไพโรจน์ ผาสุวรรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้าที่

บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VI
สารบัญภาพ	VII
บทที่ 1 บทนำ	1
บทที่ 2 หลักการทำงานและทฤษฎีเบื้องต้น	2
2.1 บัตรสมาร์ทการ์ด	2
2.1.1 ประเภทของหน่วยความจำภายในการ์ด	2
2.1.2 การเลือกบัตรที่จะใช้	3
2.1.3 ข้อดีของบัตรสมาร์ทการ์ด	3
2.1.4 ลักษณะบัตรสมาร์ทการ์ดที่นำมาใช้งาน	4
2.1.4.1 คุณสมบัติของบัตรสมาร์ทการ์ด	4
2.1.4.2 ลักษณะโครงสร้างภายในบัตร	5
2.2 หลักการทำงานของระบบโทรศัพท์	6
2.2.1 ระบบโทรศัพท์แบบส่งสัญญาณความถี่คู่	8
2.2.2 ข้อดีของระบบการส่งสัญญาณแบบ DTMF	8
2.2.3 สัญญาณที่ส่งมาจากชุมสาย	8
2.3 ไมโครคอนโทรลเลอร์	9
2.3.1 รายละเอียดของขาต่างๆ	10
2.3.2 โครงสร้างของ 8031	11
2.3.3 การอินเทอร์รัพท์	13
2.4 8255 Programmable Peripheral Interface (PPI)	14
2.1.4 โครงสร้างภายใน 8255	14
2.4.2 ขาสัญญาณต่างๆ ของ8255	15
2.4.3 การอินเทอร์เฟส 8255	17
2.5 หน่วยแสดงผล (LCD Modual)	19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.1 ขาสัญญาณของ LCD GRAPHIC 20
2.5.2 หลักการต่อ LCD 20
2.5.3 การเขียนข้อมูลพื้นฐานให้ LCD 21
บทที่ 3 การออกแบบการทำงาน 24
3.1 วงจรควบคุมเสียงพูด MC34114 25
3.2 วงจรกำเนิดสัญญาณเลขหมายโทรศัพท์ระบบ DTMF 32
3.3 วงจรส่วนถอดรหัสสัญญาณความถี่โทรศัพท์ 36
3.4 การออกแบบวงจรการอ่านและเขียนข้อมูลลงบนบัตรสมาร์ทการ์ด 37
3.5 วงจรควบคุมการทำงานของ LCD 38
3.6 การเขียนโปรแกรมควบคุมการทำงานของระบบโทรศัพท์แบบใช้สมาร์ทการ์ด 38
3.6.1 การเขียนโปรแกรมติดต่อกับบัตรสมาร์ทการ์ด 39
3.7 ขั้นตอนการทำงานของโปรแกรม 40
บทที่ 4 ผลการทดลอง 45
4.1 การทดลองการทำงานของวงจรการอ่าน/เขียนข้อมูลบนบัตรสมาร์ทการ์ด 45
4.2 การทดลองการทำงานของวงจรโทรศัพท์ 46
4.3 การทดลองการทำงานของเครื่องโทรศัพท์แบบใช้สมาร์ทการ์ดทั้งระบบ 46
บทที่ 5 บทสรุปและวิจารณ์ 48
5.1 สรุปผลการทดลอง 48
5.2 แนวทางการพัฒนา 48
บรรณานุกรม 49
ภาคผนวก ก. 50
ภาคผนวก ข. 56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้าที่
2-1 แสดงรายละเอียดหน้าสัมผัสของชิปบนสมาร์ทการ์ด	4
2-2 แสดงหน้าที่หน้าสัมผัสบัตรสมาร์ทการ์ด	5
2-3 อินเทอร์รัพท์เวกเตอร์ของ 89C51	14
2-4 การอ่าน-เขียนพอร์ทของ 8255	17
2-5 แสดงขาสัญญาณของจอแสดงผล LCD GRAPHIC	20
3-1 แสดงความสัมพันธ์ระหว่างโหมดการทำงานกับลอจิกของ MUTE และ MS	32
3-2 ตาราง 3-2 แสดงความสัมพันธ์ระหว่างแรงดันที่ขา MS กับโหมดการทำงาน	34
4-1 แสดงข้อมูลที่อ่านได้จากบัตรที่ปรากฏบน LCD	45
4-2 แสดงข้อมูลที่อ่านได้จากบัตรที่ปรากฏบน LCD หลังเขียนบิตสุดท้าย	45

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

รูปที่	หน้าที่
2-1 แสดงลักษณะตำแหน่งของการติดตั้งหน้าสัมผัสบนบัตรสมาร์ทการ์ด	4
2-2 แสดงหน้าสัมผัสของสมาร์ทการ์ด	5
2-3 แสดงโครงสร้างภายในของสมาร์ทการ์ด	5
2-4 บล็อกไดอะแกรมของโทรศัพท์	6
2-5 วงจรหมุนหมายเลขแบบพัลซ์อย่างง่าย	7
2-6 แสดงปุ่มกดเลขหมายและตำความถี่ในแนวแกนนอนและแกนตั้ง	8
2-7 แสดงการจัดเรียงขาต่างๆ ของ 8031	10
2-8 โครงสร้างภายในของ 8031	12
2-9 แสดงโครงสร้างหน่วยความจำของ 8031	13
2-10 แสดงโครงสร้างของ 8255	15
2-11 แสดงการจัดเรียงขาต่างๆ ของ 8255	16
2-12 แสดงโครงสร้างภายในและขาควบคุม	19
2-13 แสดงการแบ่งการควบคุมออกเป็น Segment และ Page	20
3-1 ไดอะแกรมแสดงการทำงานของเครื่องโทรศัพท์แบบใช้บัตรสมาร์ทการ์ด	24
3-2 แสดงบล็อกไดอะแกรมภายในของ MC34114	26
3-3 วงจรสมมูลย์ของการอินเทอร์เฟสกับคู่สายโทรศัพท์	27
3-4 แสดงลักษณะของแรงดัน VR และ AGC Gain	27
3-5 แสดง INPUT STATE	28
3-5 แสดงบล็อกไดอะแกรมและอุปกรณ์ภายนอกของ MC 34114	30
3-6 แสดงบล็อกไดอะแกรมของไอซีเบอร์ MC145412	33
3-7 แสดงไทมิ่งไดอะแกรมการทำงานของไอซี MC 145412	35
3-8 วงจรโทรศัพท์ต้นแบบ	35
3-9 วงจรถอดรหัสสัญญาณความถี่โทรศัพท์	36
3-10 แสดงการเชื่อมต่อหน้าสัมผัสของบัตรกับ 8031	37
3-11 วงจรทวีคูณแรงดัน VPP	38
3-12 แสดงการเชื่อมต่อ LCD กับไมโครคอนโทรลเลอร์ 89C51	38
3-13 ไทม์มิ่งไดอะแกรมในการทำงานของบัตรไอซี	39
3-14 แสดงลักษณะของข้อมูลที่อ่านได้จากบัตร	40
3-15 FLOW CHART แสดงขั้นตอนการรับบัตรโทรศัพท์	41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ **หน้าที่**

3-16 FLOW CHART การตรวจสอบการรับสายปลายทาง 42
3-17 FLOW CHART แสดงการลดมูลค่าของบัตร 43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความสำคัญและที่มา

ในปัจจุบันเทคโนโลยีของวงจรรวม (Integrated Circuit) ได้พัฒนาไปไกลมากถึงขนาดย่อขนาดลงมา อยู่บนเครดิตการ์ด เรียกว่าสมาร์ทการ์ด (Smart card) จึงได้รับความนิยมที่จะใช้การ์ดที่บรรจุชิปไอซีแทนบัตรแถบแม่เหล็กในงานด้านต่าง ๆ มากขึ้นเรื่อย ๆ เนื่องจากความสามารถที่เหนือกว่าบัตรแถบแม่เหล็ก (Magnetic strip card) ในหลาย ๆ ด้าน เช่น ความสามารถในการประมวลผลข้อมูลได้ในตัวเอง ไม่มีผลกระทบของสนามแม่เหล็กไฟฟ้า ขนาดของหน่วยความจำ สมาร์ทการ์ดจึงได้ถูกนำมาใช้อย่างแพร่หลายไม่ว่าจะใช้ในเชิงธุรกิจ การเก็บข้อมูล การรักษาความปลอดภัยและการเก็บคุณสมบัติของสิ่งต่าง ๆ เป็นต้น

โครงงานนี้จึงทำการศึกษาเกี่ยวกับการนำคุณสมบัติด้านหนึ่งของสมาร์ทการ์ดมาใช้งานทางด้านระบบโทรศัพท์แบบใช้สมาร์ทการ์ด โดยจะทำการสร้างเครื่องอ่านและบันทึกข้อมูลบนบัตรสมาร์ทการ์ดเพื่อกำหนดมูลค่าของบัตรเพื่อใช้ในการโทรศัพท์ทำให้เกิดความสะดวกในการใช้งานและยังสามารถป้องกันการลักลอบใช้โทรศัพท์จากผู้ไม่หวังดีได้อีกด้วย

1.2 วัตถุประสงค์และขอบเขตของโครงงาน

- ศึกษาความเป็นมาของสมาร์ทการ์ด
- ศึกษารูปแบบของสัญญาณและการสื่อสารข้อมูลของบัตรสมาร์ทการ์ดตามมาตรฐาน ISO 7816
- ศึกษาการทำงานของระบบโทรศัพท์
- ศึกษาการทำงานของไมโครคอนโทรลเลอร์ตระกูลMCS-51การโปรแกรมและการใช้งานเพื่ออ่าน/เขียนข้อมูลบนบัตรสมาร์ทการ์ดและควบคุมระบบโทรศัพท์
- สร้างโทรศัพท์ต้นแบบที่ใช้งานกับบัตรสมาร์ทการ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
หลักการทำงานและทฤษฎีเบื้องต้น

2.1 บัตรสมาร์ทการ์ด

บัตรสมาร์ทการ์ดคือบัตรพลาสติกขนาดมาตรฐาน ISO ที่มีวงจรอิเล็กทรอนิกส์ หรือที่เรียกว่า Microchip ติดอยู่เพื่อเก็บข้อมูล หรือประมวลผลข้อมูลได้ภายในตัว โดยวิธีการเข้ารหัสตามมาตรฐานของ DES Algorithm (Data Encryption Standard) จึงทำให้ระบบความปลอดภัยของระบบสูง และทำให้การปลอมแปลงตัวบัตรหรือข้อมูลเป็นไปได้ยาก

สมาร์ทการ์ดแบ่งเป็น 3 ประเภทตามคุณสมบัติและระดับของความสามารถ ได้แก่

1. Memory Card คือบัตรที่มีวงจรหน่วยความจำบรรจุอยู่ภายในเพื่อใช้เก็บข้อมูล ซึ่งมีการเปลี่ยนแปลงได้อย่างจำกัด เช่น สำหรับบันทึกข้อมูลค่าเงินซึ่งจะถูกหักออกหรือลบมูลค่าลงเมื่อนำไปใช้

2. Microprocessor Card คือบัตรที่มีวงจรซับซ้อนกว่าชนิดแรก เพื่อเก็บข้อมูลและ มีระบบประมวลผลในตัวเอง เรียกว่า COS (Card Operating System) สำหรับข้อมูลที่มีปริมาณมากหรือต้องการความปลอดภัยสูง หรือต้องการแก้ไขข้อมูลในระดับที่สูงขึ้น เช่น ข้อมูลส่วนบุคคล ข้อมูลด้านการเงิน บัญชี PIN ข้อมูลสุขภาพ ฯลฯ

3. Super SmartCard คือบัตรที่มีแผงวงจรหน่วยความจำ และหน่วยประมวลผลที่ซับซ้อนขึ้นไปอีกรวมทั้งอาจมีคีย์บอร์ดบนตัวบัตรในลักษณะที่คล้ายๆกับเครื่องคิดเลขขนาดบัตรเครดิต จนถึงรุ่นที่สามารถทำงานได้เสมือนเครื่องคอมพิวเตอร์ขนาดย่อม ๆ ได้ ปัจจุบัน อยู่ในขั้นการทดลองพัฒนา เพราะราคายังสูงมากเกินกว่าที่จะนำมาใช้งานในเชิงพาณิชย์

2.1.1 ประเภทของหน่วยความจำภายในการ์ด

ภายในบัตรนั้นประกอบไปด้วยหน่วยความจำชนิดต่างๆเพื่อเก็บค่าข้อมูล,โปรแกรมและข้อมูลพิเศษเพื่อใช้ในการทำงานต่างๆ ปกติจะมี หน่วยความจำถาวร และ หน่วยความจำชั่วคราว ทั้งชนิดที่ต้องการไฟเลี้ยง (Volatile Memory)และชนิดที่ไม่ต้องการไฟเลี้ยง(Nonvolatile Memory)

หน่วยความจำชนิดที่ต้องการไฟเลี้ยง (Volatile Memory)

หน่วยความจำประเภทนี้ประกอบด้วย ไดนามิกและสแตติกแรม ซึ่งถูกนำมาใช้งานในบัตรหลายชนิด ข้อแตกต่างระหว่างไดนามิกและสแตติกแรมคือ สแตติกแรมไม่ต้องการการรีเฟรช และเก็บข้อมูลได้โดยใช้พลังงานต่ำแต่ข้อมูลจะสูญหายถ้าไม่มีไฟเลี้ยงซึ่งสแตติกแรมมักนิยมใช้ในบัตรที่มีแบตเตอรี่ภายในส่วนไดนามิกแรมใช้งานกับบัตรที่ต้องการไฟเลี้ยงภายนอก (จากหน้าสัมผัสของบัตร) เพื่อใช้งานเป็นที่เก็บข้อมูลชั่วคราวในการคำนวณ

หน่วยความจำชนิดที่ไม่ต้องการไฟเลี้ยง (Nonvolatile Memory)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัตรส่วนใหญ่นิยมใช้หน่วยความจำชนิดนี้เพราะข้อมูลต่างๆ ภานในสามารถจัดเก็บไว้ได้แม้ขณะไม่มีไฟเลี้ยงซึ่งได้มีการทำเทคโนโลยีเหล่านี้มาใช้งานในการเก็บข้อมูลประเภทต่างๆ ดังนี้

ROM (Read Only Memory) ใช้เก็บข้อมูลที่ถาวร ซึ่งบันทึกในขณะผลิตชิพ ซึ่งประกอบไปด้วยข้อมูลประจำบัตร,รหัสคำสั่ง,โปรแกรมและอื่นๆ ข้อดีของROM คือ ราคาไม่แพงมีความน่าเชื่อถือสูงและเก็บข้อมูลได้จำนวนมาก ซึ่งถ้าเราต้องการเปลี่ยนแปลงข้อมูลใดๆก็ต้องกระทำร่วมกับผู้ผลิตชิพ

PROM (Programmable ROMs) หน่วยความจำนี้สามารถเขียนได้ 1 ครั้งผู้ผลิตบัตรสามารถป้อนข้อมูลได้เองจึงทำให้สะดวกกว่าแบบแรกเพราะสามารถป้องกันไม่ให้ผู้อื่นทราบ ข้อมูลที่ต้องการปกปิดได้

EEPROM (Electrically Erasable Programmable ROMs) หน่วยความจำชนิดนี้สามารถ บันทึกค่าและแก้ไขใหม่ได้โดยใช้สัญญาณไฟฟ้าซึ่งหน่วยความจำชนิดนี้มีการนำมาประยุกต์ใช้งานมาก เพราะมีการทำงานคล้ายแรม แต่ข้อมูลภายในไม่สูญหายไปขณะไม่มีไฟเลี้ยง แต่มีราคาสูงกว่ามากและปัญหาหลักของการนำ EEPROM มาใช้งานก็คือในการลบและเขียนใหม่จะต้องใช้ขนาดแรงดันที่สูงกว่าปกติคือค่าแรงดันมาตรฐานในการอ่านและเขียนจะอยู่ที่ 5 โวลท์ แต่ถ้าการลบและเขียนใหม่จะต้องใช้ขนาดแรงดัน 21 โวลท์ซึ่งทำให้ต้องหาแหล่งจ่ายแรงดันมามาใช้ในงานนี้เพิ่มขึ้นอีกชุดหนึ่ง

Flash Memory เป็นเทคโนโลยีที่เกิดจากการพัฒนา EEPROM แต่มีขนาดความจุสูงขึ้นราคาถูกลงและมีความน่าเชื่อถือสูงขึ้น ซึ่ง Flash Memory นี้สามารถใช้ขนาดแรงปกติในการลบและเขียนใหม่ได้ทันที และสามารถลบข้อมูลเฉพาะเอดเดรสได้อีกด้วย จึงเหมาะที่จะนำมาใช้งานในส่วนข้อมูลที่มีการเปลี่ยนแปลงค่าบ่อยๆ

2.1.2 การเลือกบัตรที่จะใช้

การเลือกบัตรที่จะใช้พิจารณาถึงความเหมาะสมกับการใช้งาน (Application) ซึ่งการใช้งานแต่ละชนิดจะมีความต้องการต่าง ๆ กันในด้านของปริมาณข้อมูลที่ใช้ วิธีการนำข้อมูลมาใช้อาจเป็นการให้อ่านได้อย่างเดียว (Read Only) หรือสามารถเขียน (Read and Write) และแก้ไขข้อมูลได้ (Update) ข้อพิจารณาอีกประการหนึ่งคือ จำนวนการใช้งานในบัตรจะมีเพียงหนึ่ง หรือหลาย Application ก็ได้ ซึ่งเป็นส่วนที่ต้องตัดสินใจในการเลือกใช้บัตรให้มีความสามารถพอเพียงกับการใช้งาน ซึ่งในปัจจุบันนี้บัตรประจำตัวนักศึกษาที่ใช้อยู่สามารถนำมาใช้งานได้ทันที

2.1.3 ข้อดีของบัตรสมาร์ทการ์ด

เนื่องจากได้รับการออกแบบให้มีความสามารถที่แถบแม่เหล็ก และบัตรแสงเลเซอร์ (Optical Card) ไม่สามารถทำได้ บัตรสมาร์ทการ์ดจึงมีความได้เปรียบดังนี้

1. เก็บข้อมูลได้มากกว่าทั้งในรายละเอียด และปริมาณ
2. มีหน่วยความจำ และหน่วยประมวลผลในตัวเอง
3. สามารถเปลี่ยนแปลงแก้ไขข้อมูลได้ตามความต้องการใช้งาน
4. ป้องกันการปลอมแปลงได้ดีกว่า
5. ข้อมูลในไมโครชิปไม่ถูกทำลายลงได้ง่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. สร้างจากเทคโนโลยีสมัยใหม่ และมีการพัฒนาอยู่เสมอ
7. อายุการใช้งานนานกว่า
8. ลดค่าใช้จ่ายในการดำเนินงานในระยะยาว

2.1.4 ลักษณะบัตรสมาร์ทการ์ดที่นำมาใช้งาน

ในเครื่องโทรศัพท์แบบใช้บัตรสมาร์ทการ์ดที่ออกแบบไว้ได้นำบัตรสมาร์ทการ์ดชนิดหน่วยความจำ มาใช้งานเป็นบัตรโทรศัพท์ โดยข้อมูลภายในบัตรจะเก็บมูลค่าของบัตรและข้อมูลส่วนตัวของบัตร การพัฒนาในขั้นต้นนี้ได้นำเอาบัตร มาประยุกต์ใช้กับเครื่องโทรศัพท์ที่ออกแบบไว้ ซึ่งบัตรดังกล่าวมีรูปแบบการบันทึกข้อมูลเก็บภายในไอซีบนบัตร เป็นไปตามมาตรฐาน ISO (International Organization for Standardization)

2.1.4.1.คุณสมบัติของบัตรสมาร์ทการ์ด

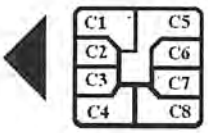
หน้าสัมผัสของบัตรสมาร์ทการ์ดที่ใช้งานกันโดยทั่วไปจะมีหลายแบบ แต่ตามมาตรฐานจะใช้แบบ 8 หน้าสัมผัส โดยหน้าสัมผัสที่มีจะเป็นช่องทางในการสื่อสารข้อมูลกันระหว่างตัวบัตรกับเครื่องอ่าน / เขียนบัตร ตำแหน่งการวางหน้าสัมผัสทั้ง 8 ของบัตรไอซีตามมาตรฐาน ISO 7816 ดังแสดงในรูปที่ 2-1

รูปที่2-1 แสดงลักษณะตำแหน่งการติดตั้งหน้าสัมผัสบนบัตรสมาร์ทการ์ด

หน้าสัมผัส	ขอบซ้าย	ขอบบน	หน้าสัมผัส	ขอบซ้าย	ขอบบน
C1	11.25 มม.	20.08 มม.	**C5**	18.87 มม.	20.08 มม.
C2	11.25 มม.	22.62 มม.	**C6**	18.87 มม.	22.62 มม.
C3	11.25 มม.	25.16 มม.	**C7**	18.87 มม.	25.16 มม.
C4	11.25 มม.	27.70 มม.	**C8**	18.87 มม.	27.70 มม.

ตารางที่2-1 แสดงรายละเอียดหน้าสัมผัสของชิปบนสมาร์ทการ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

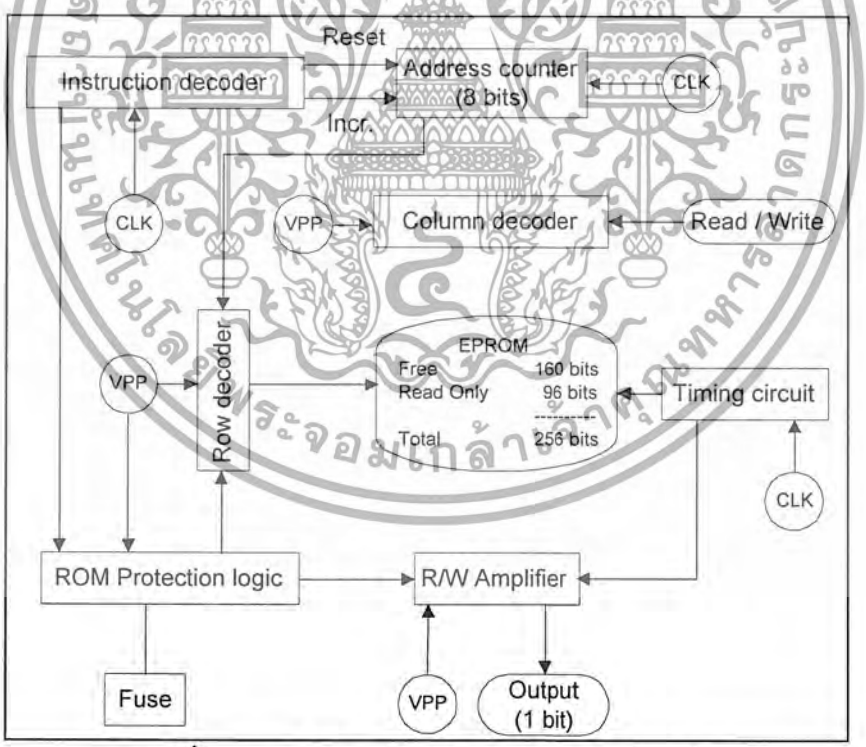


รูปที่ 2-2 แสดงหน้าสัมผัสของสมาร์ทการ์ด

หน้าสัมผัส	หน้าที่		หน้าสัมผัส	หน้าที่	
C1	VCC	แรงดันไฟเลี้ยงขนาด +5 V	C5	GND	แรงดันอ้างอิง
C2	RST	ป้อนสัญญาณรีเซ็ต	C6	VPP	แรงดันโปรแกรม
C3	CK	ขาสัญญาณนาฬิกา	C7	I/O	จุดรับ-ส่งข้อมูล
C4	NC	สำรองไว้	C8	NC	สำรองไว้

ตารางที่ 2-2 แสดงหน้าที่ของหน้าสัมผัสบัตรสมาร์ทการ์ด

2.1.4.2 ลักษณะโครงสร้างภายในบัตร



รูปที่ 2-3 แสดงโครงสร้างภายในของบัตรสมาร์ทการ์ด

โครงสร้างภายในของบัตรสมาร์ทการ์ดประกอบด้วย

1. EPROM ขนาด 256 บิต มีวงจรถอดรหัสแอดเดรสทั้ง หลักและแถวขนาด 16 x 16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. วงจรถอดรหัสคำสั่งเพื่อควบคุมสัญญาณต่างๆ ที่ต้องการ เช่น สัญญาณในการอ่าน-เขียนข้อมูล สัญญาณรีเซต และอื่นๆ
3. หน่วยความจำภายในถูกแบ่งออกเป็น 2 ส่วนคือ
   3.1 หน่วยความจำอ่านได้อย่างเดียว ขนาด 96 บิต ส่วนนี้จะเก็บข้อมูลประจำบัตร เช่นจำนวนหน่วยของบัตร , รหัสของบริษัทผู้ผลิต ,รหัสของบัตร
   3.2 หน่วยความจำที่อ่าน-เขียนได้ (EPROM) ขนาด 160 บิต ใช้กำหนดจำนวนหน่วยที่ ใช้งานไปแล้วและมูลค่าที่คงเหลือ
4. วงจรกำเนิดสัญญาณนาฬิกา เพื่อสร้างสัญญาณควบคุมการอ่านและเขียนข้อมูล
5. วงจรขยายสัญญาณที่รับ-ส่งข้อมูลจากขา I/O กับเครื่องอ่าน-เขียนบัตรภายนอก

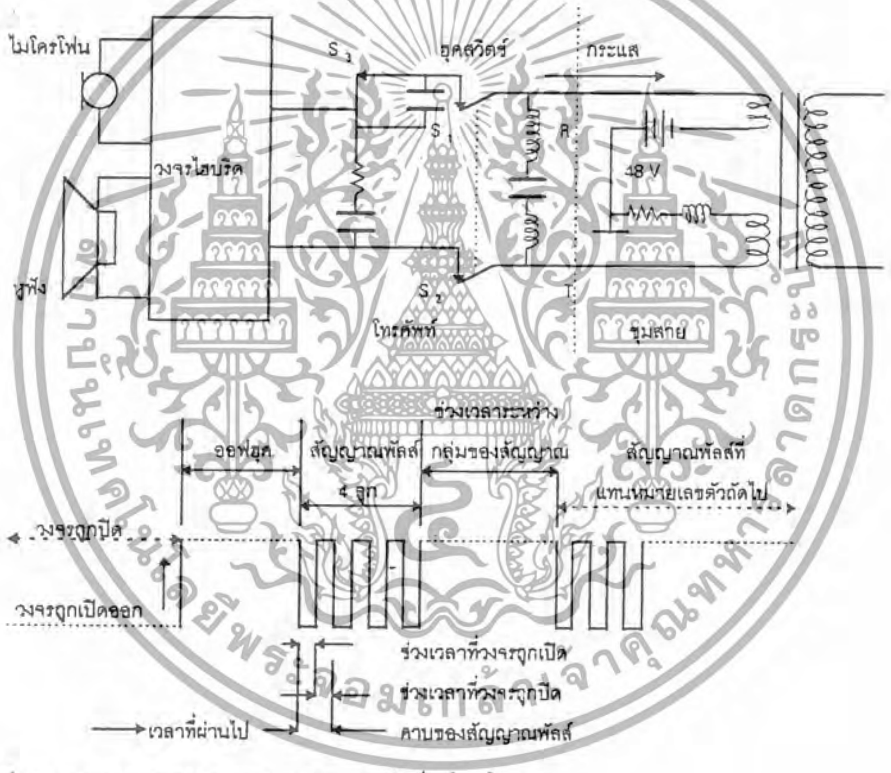
2.2 หลักการทำงานของระบบโทรศัพท์

รูปที่ 2-4 บล็อกไดอะแกรมของโทรศัพท์

ในรูปเป็นส่วนต่างๆที่จำเป็นในเครื่องโทรศัพท์ โดยจะเชื่อมต่อกับชุมสายด้วยสาย T (tip) และ R(ring)วงจรแรกที่เชื่อมต่อระหว่างวงจรภายในเครื่องโทรศัพท์กับอุปกรณ์ของชุมสายคือ วงจรกำเนิดเสียงเรียก (Ringer) ซึ่งจะส่งสัญญาณเรียก (Ringing signal) เมื่อมีการติดต่อมาจากผู้อื่นเหตุผลประการสำคัญที่ต้องนำวงจรส่วนนี้มาเชื่อมต่อกับชุมสายโดยตรงก็คือ เมื่อวางหูโทรศัพท์ไว้กับที่วางตามปกติ ฮุคสวิทช์ (Hook Switch) จะถูกเปิดวงจรออกทำให้ไม่มีแรงดันจากชุมสายผ่านไปยังวงจรที่อยู่ส่วนหลังของฮุคสวิทช์ได้ดังนั้นถ้าวงจรกำเนิดสัญญาณเรียกอยู่หลังจากฮุคสวิทช์ ก็จะไม่สามารถสร้างสัญญาณเรียกได้ในเวลาที่มีผู้ติดต่อเข้ามา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อมีการยกหูโทรศัพท์ขึ้นฮุคสวิทช์ S1 และ S2 ก็จะปิดวงจรทำให้มีกระแสจากชุมสายไหลครบวงจรผ่านเครื่องโทรศัพท์ได้ ในขณะเดียวกัน กระแสค่าเดียวกันนี้ก็จะไหลผ่านขดลวดของรีเลย์ที่ชุมสายด้วย จะทำให้หน้าสัมผัสของรีเลย์ที่ชุมสายปิดลง เพื่อที่อุปกรณ์ต่างๆในชุมสายพร้อมที่จะทำการติดต่อกับเครื่องโทรศัพท์ จากนั้นชุมสายก็จะส่งสัญญาณหมุน (Dial signal) ไปยังผู้ที่ยกหูโทรศัพท์ เพื่อให้ผู้นั้นส่งหมายเลขโทรศัพท์ของผู้ที่ต้องการจะติดต่อด้วยมายังชุมสาย หลังจากที่ชุมสายได้รับข้อมูลจากผู้เรียกแล้ว ก็จะแปลงสัญญาณที่รับมาสั่งให้อุปกรณ์สวิทชิ่งทำงานเพื่อทำการต่อสายให้กับผู้เรียกถ้าปลายสายที่ต้องการติดต่อด้วยไม่ว่างชุมสายก็จะส่งสัญญาณไม่วาง(Busytone)ไปยังผู้เรียกเพื่อแจ้งให้ทราบว่าไม่สามารถติดต่อกับผู้รับปลายทางได้ แต่ถ้าปลายสายว่างชุมสายก็จะส่งสัญญาณเรียก (Ringing signal) ไปยังปลายสายและส่งสัญญาณเรียกกลับ (Ringing Back tone) ไปยังผู้เรียก เพื่อแจ้งให้ทราบว่าไม่สามารถต่อวงจรให้ได้ตามที่ต้องการ



รูป 2-5 (ก) วงจรหมุนหมายเลขแบบพัลซ์อย่างง่าย

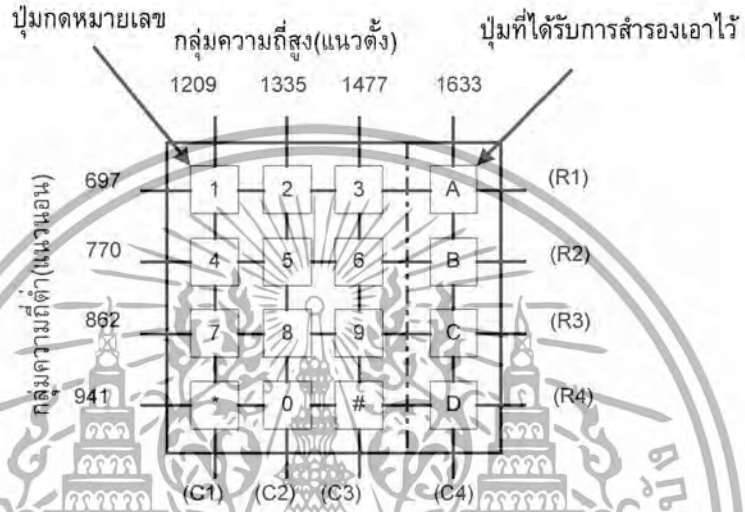
(ข) ไดอะแกรมของเวลาอย่างคร่าวๆของสัญญาณที่เกิดจากการหมุนเลข "4"

การส่งหมายเลขโทรศัพท์ไปยังปลายทางนั้น สามารถกระทำได้ 2 วิธี วิธีแรกเป็นการส่งสัญญาณพัลซ์ที่แสดงถึงค่าของหมายเลขต่างๆ และอีกวิธีคือ การส่งสัญญาณเป็นความถี่ต่างๆ กัน โดยค่าของตัวเลขจะถูกแทนด้วยค่าของความถี่ 2 ความถี่ที่มอดูเลตกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1 ระบบโทรศัพท์แบบส่งสัญญาณความถี่คู่

ระบบโทรศัพท์แบบส่งสัญญาณความถี่คู่มีชื่อเรียกย่อๆ ว่า DTMF (Dual Tone Multiple Frequency Dialing) มีวิธีการส่งเลขหมายของผู้ที่ต้องการจะติดต่อด้วย โดยการส่งสัญญาณความถี่ 2 ความถี่ที่มอดูเลตกันไป แทนเลขหมายที่กด ซึ่งความถี่ที่ถูกกดส่งออกไปจะอยู่ในย่านความถี่ของเสียงพูด (0-4 กิโลเฮิรตซ์) ซึ่งค่าความถี่ที่ต่ำกว่าจะเป็นความถี่ที่แสดงในแนวแกนนอน และอีกค่าหนึ่งก็จะแสดงค่าความถี่ในแนวแกนตั้ง ซึ่งค่าต่างๆ แสดงในรูป



รูปที่ 2-6 แสดงปุ่มกดเลขหมายและค่าความถี่ในแนวแกนนอนและแกนตั้ง

2.2.2 ข้อดีของระบบการส่งสัญญาณแบบ DTMF

ลดระยะเวลาในการส่งหมายเลขโทรศัพท์ไปยังชุมสาย

สามารถใช้อุปกรณ์ที่ใช้อุปกรณ์ประเภทโซลิดสเตตได้ ซึ่งจะทำให้ประหยัดและสะดวก

สามารถลดอุปกรณ์จำพวกหน่วยความจำที่ใช้ภายในชุมสายได้

สามารถนำไปเชื่อมต่อกับอุปกรณ์อื่นๆ ภายในชมสายได้อย่างมีประสิทธิภาพ

2.2.3 สัญญาณที่ส่งมาจากชุมสาย

เป็นที่ทราบดีอยู่แล้วว่าโทรศัพท์มีสัญญาณต่างๆ มากมายหลายสัญญาณ สำหรับบอกผู้ใช้โทรศัพท์ ให้ทราบถึงสถานะของการใช้โทรศัพท์ ดังต่อไปนี้

1. สัญญาณให้หมุน (Dial signal)

คือสัญญาณที่แจ้งให้ผู้เรียกทราบว่าคู่สายว่างพร้อมที่จะให้หมุนหมายเลขติดต่อไปยังเครื่องปลายทางได้ สัญญาณพร้อมให้หมุนนี้จะเป็นสัญญาณ sine wave มีความถี่ 425 เฮิร์ต มอดูเลตด้วย 50 เฮิร์ตผู้ใช้บริการจะได้ยินสัญญาณนี้เมื่อยกหูโทรศัพท์เพื่อทำการเรียกไปยังปลายทาง

2. สัญญาณไม่ว่าง (Busy signal)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คือสัญญาณที่ส่งไปยังผู้เรียกเพื่อแสดงให้ผู้เรียกทราบว่าปลายทางไม่ว่างหรือการต่อระหว่างชุมสายไม่ว่าง จึงไม่สามารถทำการติดต่อได้ ให้ผู้ใช้บริการทำการวางหูโทรศัพท์สักระยะเวลาหนึ่งก่อนแล้วจึงทำการเรียกใหม่ สัญญานไม่ว่างนี้จะเป็นสัญญาน sine wave มีความถี่ 425 เฮิร์ตส่งมาในคู่สายเป็นช่วงๆโดยเป็นช่วงจังหวะดังนาน 0.5 วินาทีและเงียบ 0.5 วินาทีสลับกัน

3. สัญญาณเรียกกลับ (Ringback signal)

คือสัญญาณที่ส่งไปยังผู้เรียกเพื่อบอกให้ผู้เรียกทราบว่าเครื่องโทรศัพท์ต้นทางสามารถดำเนินการติดต่อกับปลายทางได้สำเร็จ โดยสัญญาณเรียกกลับนี้จะเป็นสัญญาณ sine wave มีความถี่ 425 เฮิร์ต ส่งออกมาเป็นจังหวะดัง 2 วินาทีและเงียบ 4 วินาทีสลับกัน

4. สัญญานกระดิ่ง (Ringing signal) เป็นสัญญานที่ส่งไปยังผู้รับเพื่อแสดงว่าการต่อทุกขั้นตอนตามความต้องการของผู้เรียกไปยังผู้รับนั้น ชุมสายโทรศัพท์สามารถดำเนินการต่อได้สำเร็จแล้วและส่งสัญญานกระดิ่งไปยังผู้ถูกเรียกเพื่อให้มาตอบการเรียก สัญญานกระดิ่งนี้ เป็นสัญญาณ sine waveมีความถี่ 425 เฮิร์ตส่งออกมาเป็นจังหวะดัง 2 วินาทีและเงียบ 4 วินาทีสลับกัน

2.2.4 ระบบการกำหนดหมายเลขโทรศัพท์

การต่อโทรศัพท์ของสมาชิกผู้เช่าแต่ละราย ฝ่ายชุมสายโทรศัพท์จำเป็นต้องมีหมายเลขโทรศัพท์แทนชื่อผู้เช่า และเลขหมายที่ใช้ต้องเกิดความสะดวกรวดเร็วในการติดต่อในประเทศการเรียกโทรศัพท์ที่อยู่ภายในท้องถิ่นเดียวกันกำหนดว่าจะต้องหมุนหมายเลขท้องถิ่นแล้วจึงหมุนหมายเลขของผู้เช่า ในกรณีการต่อในท้องถิ่นอื่นจะต้องมีเลขแสดงการผ่านศูนย์ทางไกล ซึ่งขึ้นต้นด้วยเลขศูนย์ "0" ก่อน แล้วจึงหมายเลขของโทรศัพท์ทางไกล และตามด้วยหมายเลขชุมสายท้องถิ่นและหมายเลขผู้เช่าที่ต้องการติดต่อ

<u>กรณีที่เรียกเลขหมายในท้องถิ่นเดียวกัน</u>

KKK-XXXX

หมายเลขชุมสายท้องถิ่น - หมายเลขผู้เช่า

<u>กรณีเรียกทางไกล</u>

0FF-KKK-XXXX

หมายเลขศูนย์ทางไกล -เลขชุมสายท้องถิ่น - หมายเลขผู้เช่า

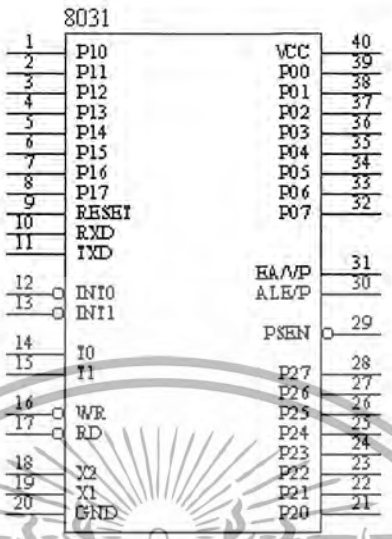
2.3 ไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ที่ใช้ในโครงงานนี้เป็นเบอร์ 8031 ซึ่งเป็นไมโครคอนโทรลเลอร์ที่เหมาะสำหรับการควบคุมอุปกรณ์ต่างๆขนาด 8 บิตทำงานได้โดยการเขียนโปรแกรมควบคุมการทำงานถูกบรรจุอยู่ในวงจรรวม(SINGLE CHIP) ขนาด 40 ขา ดังรูป 2-7 ซึ่งสามารถที่จะออกแบบให้ระบบมีขนาดเล็ก สามารถตรวจสอบความผิดพลาดได้ง่าย และช่วยลดปัญหาสัญญาณรบกวนในระบบที่จะทำให้ระบบเกิดการทำงานที่ผิดพลาดได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 รายละเอียดของขาต่างๆ

การจัดเรียงขาต่างๆของ 8031 แสดงไว้ดังรูป 2-7



รูปที่ 2-7 แสดงการจัดเรียงขาต่างๆ ของ 8031

จากรูปขาสัญญาณทั้ง 40 ขามีรายละเอียดดังนี้

VCC ขา 40 เป็นขาที่ต้องการไฟเลี้ยง +5V ให้แก่ 8031

VSS ขา 20 เป็นขาที่ต่อกับ GROUND ของแหล่งจ่ายไฟ

PORT 0 ขา 39-32 เริ่มจาก P0.0-P0.7 ตามลำดับ โดย P0.0 เป็น LEAST SIGNIFICANTBIT

PORT 1 ขา 1-8 เริ่มจาก P1.0-P1.7 ตามลำดับ

PORT 2 ขา 21-28 เริ่มจาก P2.0-P2.7 ตามลำดับ

PORT3 ขา 10-17 เริ่มจาก P3.0-P3.7ตามลำดับโดยที่ PORT 3 นี้จะมีการทำงานเป็น FUNCTION อื่นด้วย โดยใช้คำสั่งควบคุมการทำงาน โดยแต่ละบิทของ PORT 3 มี FUNCTION ดังนี้

P3.0 / RXD (SERIAL INPUT PORT) เป็นขาที่ใช้รับข้อมูลอนุกรม

P3.1 / TXD (SERIAL OUTPUT PORT) เป็นขาที่ใช้ส่งข้อมูลอนุกรม

P3.2 / INTO (EXTERNAL INTERRUPT) ใช้รับสัญญาณขัดจังหวะจากภายนอก

P3.3 / INTI (EXTERNAL INTERRUPT) ใช้รับสัญญารขัดจังหวะจากภายนอก

P3.4 / TO (TIMER / COUNTER EXTERNAL INPUT) ทำหน้าที่นับ CYCLE ของสัญญาณที่ป้อนมายัง TO

P3.5 / TI (TIMER / COUNTER 1 EXTERNAL INPUT) ทำหน้าที่นับ CYCLE ของสัญญาณที่ป้อนเข้ามายัง TI

P3.6 / WR (EXTERNAL DATA MEMORY WRITE SYROBE) ขาสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับข้อมูลภายนอกของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RST ขา 9 ขา REST ขานี้จะทำการ Rest การทำงาน 8051 ถ้าป้อนสัญญาณ HIGH เข้าไป ALE ขา 30 (ADDRESS LATCH ENABLE) ขานี้จะส่งสัญญาณความถี่ 1/6 เท่าของ CLOCK ตลอดเวลา สัญญาณนี้ใช้บอกกับอุปกรณ์ภายนอก 8051 ว่าขณะที่ ACTIVE (HIGH)
จะมีการส่งข้อมูลที่เป็น 8 BIT ล่างของ EXTERNAL MEMORY ที่ 8051 ต้องการติดต่อออกไปทาง PORT 0 จะส่ง ADDRESS ออกมาเพียงชั่วขณะเท่านั้น ซึ่งในเวลาต่อมา PORT 0 จะใช้รับส่งข้อมูลกับ EXTERNAL MEMORY

PSEN ขา 29 (PROGRAM STORE ENABLE) ปกติ จะเป็น LOGIC 1 แต่จะส่ง LOGIC 0 ออกไป เมื่อต้องการอ่านคำสั่ง (FETCH INSTRUCTION) ที่นำมาจาก EXTERNAL PROGRAM MEMORY

EA ขา 31 (EXTERNAL ACCESS) เป็นขา INPUT ที่ต่อเข้าไปยังวงจร TIMING AND CONTROL เพื่อควบคุมการสร้างสัญญาณ PSEN ถ้าป้อน LOGIC เข้าที่ขานี้จะทำให้ 8051
สร้างสัญญาณ PSEN ออกไปภายนอกเพื่อ FETCH คำสั่งออกไปเรียกใช้ PROGRAM MEMORY จากภายนอก

XTAL1 ขา 19 ขานี้จะต่อกับสัญญาณ OSCILLATOR จากภายนอกถ้าต้องการใช้ CLOCK จากภายนอก

XTAL2 ขา 18 ขานี้จะปล่อยลอยไว้ถ้าใช้ EXTERNAL OSCILLATOR แต่ถ้าใช้ INTERNAL OSILLATOR ต้องต่อใช้งานร่วมกับ XTAL1

2.3.2 โครงสร้างของ 8031

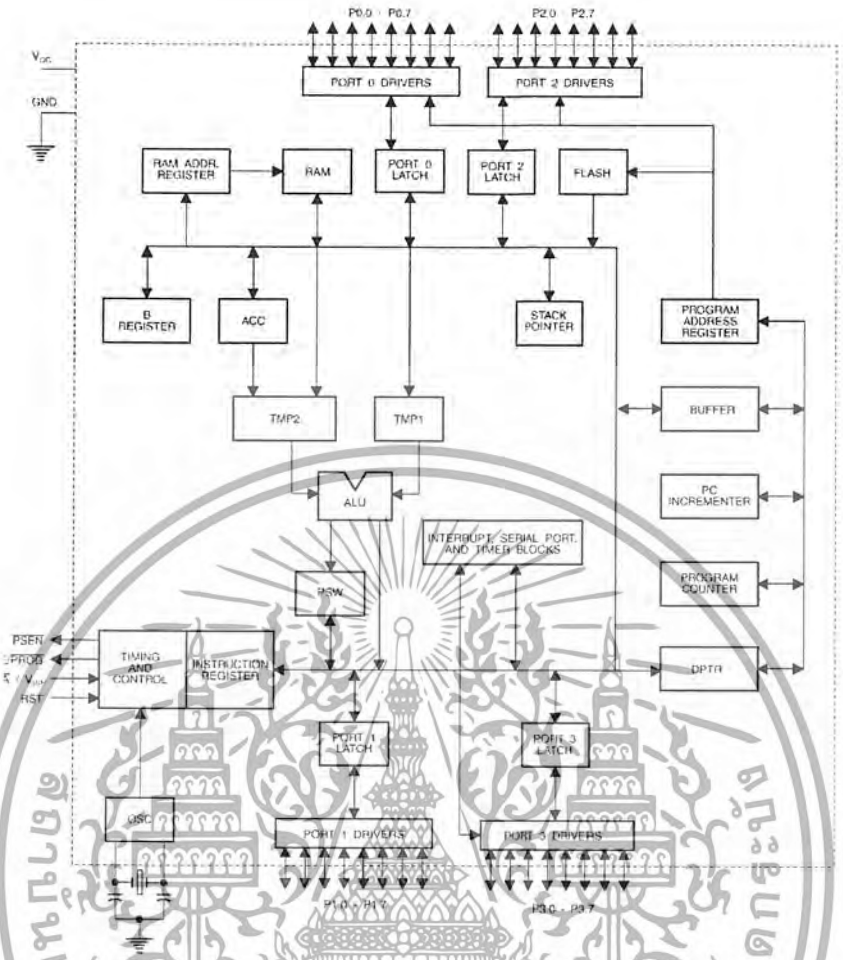
โครงสร้างภายใน 8031 ประกอบด้วยส่วนต่างๆ ซึ่งออกแบบมาให้มีหน้าที่การทำงานที่แตกต่างกันดังนี้

ส่วนที่ 1 คือส่วนของ CPU (CENTRAL PROCESSING UNIT) หรือหน่วยประมวลผลกลาง ส่วนนี้ทำหน้าที่ในการสร้างสัญญาณ3ชนิดคือ CONTROL SINGNAL ADDRESS SIGNAL และ DATA SIGNAL ส่งไปยังบัสภายในของ ซีพียู สัญญาณ CONTROL มีหน้าที่ในการควบคุมการทำงานของระบบโดยอ้างอิงกับสัญญาณนาฬิกาของระบบ เพื่อให้การทำงานเป็นไปอย่างสอดคล้องกันอย่างถูกต้อง สัญญาณ ADDRESS มีหน้าที่ส่ง ADDRESS ของ MEMORY ออกไปอ้างอิงถึงหน่วยความจำที่ต้องการREAD หรือ WRITE สัญญาณ DATA คือส่วนของข้อมูลที่อ่านหรือเขียนลงไปยังหน่วยความจำ หน้าที่ของ ซีพียู อีกอย่างคือ ทำหน้าที่ประมวลผลโดย ALU (ARITHMETIC LOGIC UNIT) จะทำการประมวลผลข้อมูล เช่น การบวก ลบ คูณ หาร แล้วนำผลลัพธ์เก็บลงไปใน REGISTER หรือ MEMORY

ส่วนที่สอง คือส่วนของ MEMORY ทำหน้าที่ในการเก็บข้อมูลแบ่งออกเป็น 2 แบบ ตามลักษณะการใช้งาน

แบบแรกคือ PROGRAM MEMORY เป็นหน่วยความจำที่ใช้เก็บคำสั่งในรูปรหัสภาษาเครื่อง หน่วยความจำแบบนี้จะเป็นแบบ READ ONLY MEMORY (ROM) คือสามรถอ่านได้อย่างเดียว จำนวนตำแหน่งสูงสุดที่ 8031 จะสามารถเข้าถึงได้คือ 65536 ตำแหน่ง เขียนเป็นเลขฐาน 16 ได้ตั้งแต่ 0000H-FFFFH ซึ่งความจุของ ROM ภายในจะขึ้นอยู่กับไมโครคอนโทรลเลอร์แต่ละเบอร์

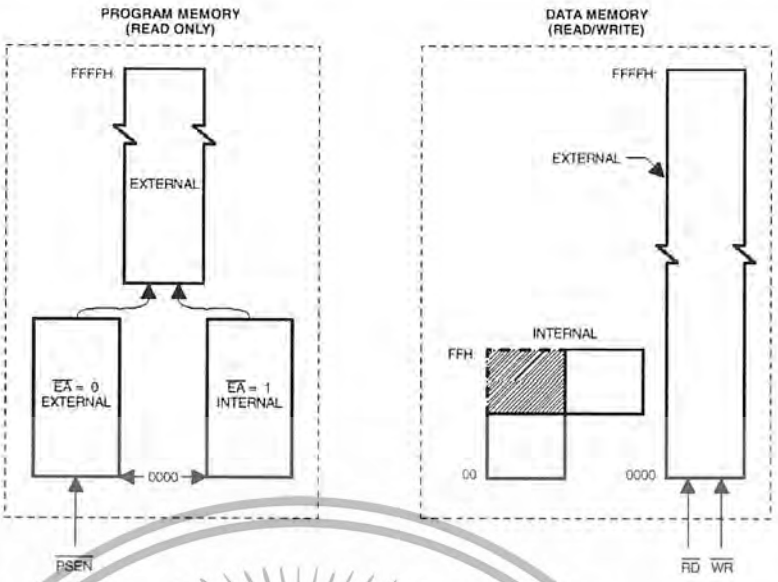
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป2-8 โครงสร้างภายในของ 8031

หน่วยความจำประเภทที่สองคือ DATA MEMORY จะใช้สำหรับพัก หรือเก็บข้อมูลหน่วยความจำประเภทนี้เรียกว่า RANDOM ACCESS MEMORY (RAM) หน่วยความจำนี้ภายใน 8031 จะแบ่งออกเป็น 2 ชุดคือชุดที่อยู่ภายในกับชุดที่อยู่ภายนอก ชุดที่อยู่ภายในจะมีจำนวน 128 ไบต์ที่ตำแหน่ง 00H-7FH หากเป็นเบอร์อื่นอาจมีมากกว่านี้ และชุดที่อยู่ภายนอกจะมีได้สูงสุด 65536 ไบต์ดังรูป 2-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2-9 แสดงโครงสร้างหน่วยความจำของ 8031

ส่วนที่สาม อินพุต/เอาต์พุตพอร์ตไมโครคอนโทรลเลอร์ 8031 จะมีคำสั่งที่สามารถแยกพอร์ตอินพุต/เอาต์พุต ได้โดยไม่เกี่ยวข้องกัน พอร์ต 1,2,3 สามารถที่จะขับ ทีทีแอลหรือ NMOS MCS-51 ทั้งแบบHMOS CHMOS สามารถทำงานได้ในลักษณะ OPEN-COLLECTORและเอาต์พุต OPEN-DRAIN โดยไม่ต้องมีพูลอัพภายนอก โดยที่พอร์ต 1 สามารถที่จะขับทีทีแอลได้ 8 ตัว เมื่อทำการรีเซต 8031 จะเขียนลอจิก 1 ไปที่แต่ละขาของพอร์ต 0 ซึ่งเป็นการบังคับให้ส่วนทางด้านเอาท์พุตเป็นอิมพลีแดนซ์สูง (HIGH IMPEDANCE) เนื่องมาจากวงจรภายในเป็นแบบ OPEN DRAIN OUTPUT ส่วนพอร์ต 1,2,3 จะถูกเขียนด้วยลอจิก 1 เป็นการบังคับให้แต่ละขาอยู่ในโหมดของเอาต์พุตแต่จะไม่เป็นอิมพลีแดนซ์สูง เนื่องจากวงจรภายในเป็นแบบ WEAK DEPLETION PULLUP FET ที่เหมาะสำหรับเชื่อมต่อเข้ากับ ทีทีแอล ใน MCS-51 มีพอร์ต 4 พอร์ต แบบสองทิศทาง พอร์ต 0 และพอร์ต 2 ที่จะทำหน้าที่ติดต่อกับหน่วยความจำภายนอกโดยที่พอร์ต 0 เป็นตัวกำหนดไบต์ต่ำของแอดเดรสหน่วยความจำภายนอกโดยค่าแอดเดรส และค่าของข้อมูลจะถูกมัลติเพลกซ์ด้วยช่วงจังหวะการอ่านและการเขียน ส่วนพอร์ตที่ 2 จะทำหน้าที่เป็นตัวกำหนดแอดเดรสทางด้านสูงในการเข้าถึงข้อมูลภายนอก ส่วนพอร์ต 1 และพอร์ต 3 จะทำหน้าที่หลายอย่างในส่วนของพอร์ต 1 ของ 8031 สามารถที่จะทำเป็นพอร์ตอินพุตและเอาต์พุตได้

2.3.3 การอินเทอร์รัปต์

การอินเทอร์รัปต์ของ 8031 จะมีแหล่งเกิดอินเทอร์รัปต์ได้สองแหล่งคือ เกิดอินเทอร์รัปจากไทม์เมอร์/เคาน์เตอร์ทั้งสองชุดได้หนึ่งแหล่ง และเกิดอินเทอร์รัปต์จากพอร์ตอนุกรม การเกิดการอินเทอร์รัปต์แต่ละแหล่งจะมีเวกเตอร์แอดเดรส ดังแสดงในตารางที่ 2-3 เราสามารถที่จะกำหนดให้เกิดการอินเทอร์รัปต์ หรือไม่ยอมให้เกิดการอินเทอร์รัปต์ได้ และยังสามารถที่จะกำหนดลำดับความสำคัญของการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเทอร์รัปต์และยังมีการเกิดการอินเทอร์รัปต์จากภายนอกที่ผ่านทางไทเมอร์/เคาน์เตอร์จะทำ ให้เพิ่มค่าที่ตั้งไว้ผ่านทางขา T0 และ T1

แหล่งการเกิดอินเทอร์รัปต์	เวกเตอร์แอดเดรส
IE0	0003h
TF0	000Bh
IE1	0013h
TF1	001Bh
RI+TI	0023h

ตารางที่ 2-3 อินเทอร์รัปต์เวกเตอร์ 89C51

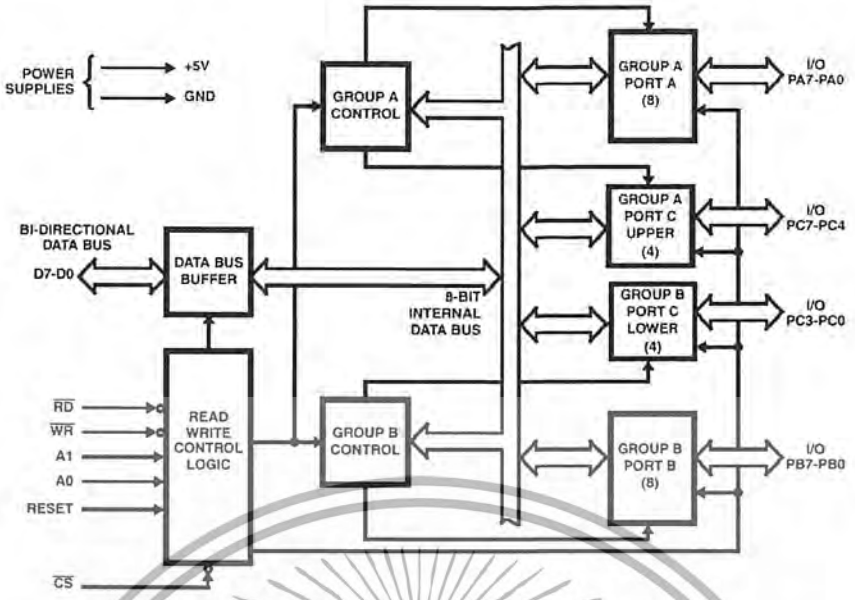
2.4 8255 Programable Peripheral Interface (PPI)

เป็นส่วนที่ทำหน้าที่ติดต่อกับอุปกรณ์รอบข้างได้แก่ ควบคุมการทำงานของตัวตรวจจับอุปกรณ์ไฟฟ้า และ ส่วนของโทรศัพท์ โดยการใช้พอร์ตสำหรับการติดต่อได้แก่พอร์ต A,Bและ C โดยมีการรับข้อมูลจากไมโครคอนโทรลเลอร์ทาง DATA BUS

2.4.1 โครงสร้างภายใน **8255**

8255 เป็นอุปกรณ์ LSI (LARGE SCALE INTEGRATED CIRCUIT) บรรจุอยู่ในแพกเกทขนาด 40 ขา แบบ DIP(DUAL-IN-LINE PACKAGE) คุณสมบัติเบื้องต้นของการนำ 8255 มาใช้งานคือเป็นอินพุต/เอาต์พุตพอร์ต โดยมีพอร์ตขนาด 8 บิต ที่สามารถสั่งให้เป็นอินพุตหรือเอาต์พุตก็ได้จำนวน 3 พอร์ต รูปที่ 2-10 แสดงโครงสร้างภายในของ 8255 ซึ่งหน้าที่การทำงานแต่ละบล๊อกมีดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป2-10 แสดงโครงสร้างภายในของ 8255

บล๊อกกลุ่มแรกได้แก่บล๊อกส่วนที่อยู่ขวามือของรูปซึ่งเป็นส่วนที่เชื่อมต่อกับอุปกรณ์ภายนอกอื่นๆ โดยมีขา PA0-PA7,PB0-PB7 และ PC0-PC7 เป็นทางผ่านของข้อมูลระหว่างอุปกรณ์ภายนอกกับ 8255 ขาสัญญาณเหล่านี้จะถูกแบ่งออกเป็นอินพุต เอาต์พุต 3 พอร์ตได้แก่ พอร์ต A(PA) พอร์ต B (PB)และพอร์ต C(PC) พอร์ตเหล่านี้แต่ละพอร์ตสามารถเป็นได้ทั้งพอร์ตอินพุตและเอาต์พุต แล้วแต่ผู้ใช้จะกำหนด แต่ละบล๊อกจะมีสัญญาณเชื่อมเข้ากับบัสข้อมูลภายในของ 8255

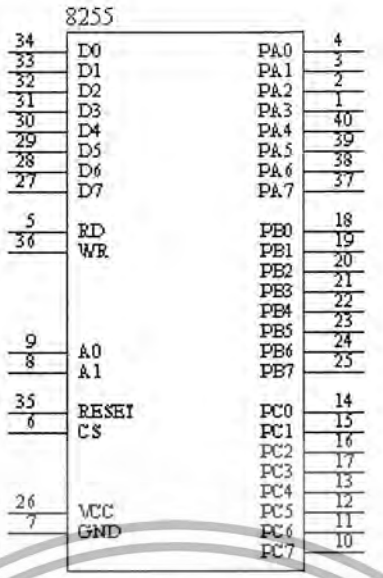
บล๊อกกลุ่มถัดมาได้แก่ GROUP A CONTROL และ GROUP B CONTROL ทำหน้าที่เป็นตัวกำหนดลักษณะการทำงานของพอร์ตอินพุตเอาต์พุตทั้ง 3 พอร์ต (8255 มีลักษณะการทำงานที่แตกต่างกันอยู่ 3 โหมด สามารถกำหนดได้จากการโปรแกรม โดยส่งคำสั่งควบคุม) ให้กับ 8255 ในพอร์ตนี้ประกอบด้วยพอร์ตขนาด 4 บิต จำนวน 2 พอร์ตได้แก่ GROUP A CONTROL กับ GROUP B CONTROL โดย GROUP CONTROL จะควบคุมพอร์ต A กับพอร์ต C สี่บิตด้านสูงส่วน GROUP B CONTROL จะควบคุมพอร์ต B กับ พอร์ต C สี่บิตด้านต่ำ

บล๊อกสุดท้ายได้แก่ บัฟเฟอร์ของบัสข้อมูล(DATA BUS BUFFER) และส่วนควบคุมการอ่าน/เขียน(READ/WRITE CONTROL) ซึ่งบล๊อกเหล่านี้จะเป็นส่วนติดต่อกับไมโครโปรเซสเซอร์ ทำหน้าที่เป็นบัฟเฟอร์ให้กับบัสข้อมูลของไมโครโปรเซสเซอร์และส่วนที่ควบคุมให้ข้อมูลเข้าออกจากรีจีสเตอร์ภายในตัวให้ถูกต้องสอดคล้องกับการทำงานของระบบ

2.4.2 ขาสัญญาณต่างๆ ของ 8255

ส่วนนี้เป็นหน้าที่ของขาแต่ละขาของ 8255 ซึ่งข้อมูลเหล่านี้จะใช้ประโยชน์ในการเชื่อมต่อเข้ากับระบบบัสของไมโครโปรเซสเซอร์ สำหรับขาต่างๆ แสดงดังรูป 2-11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-11 แสดงการจัดเรียงขาต่างๆ ของ 8255

รายละเอียดของขามีดังนี้

D0-D7 - เป็นขาที่ทั้งข้อมูลอินพุทและเอาท์พุต ต้องผ่านเข้าออก จะต่อเข้ากับบัสของไมโครโปรเซสเซอร์ เพื่อให้สามารถอ่านเขียนข้อมูลจากพอร์ตเหล่านี้ได้

CS - ขานี้เป็นขาสัญญาณอินพุทที่จะรับสัญญาณภายนอกเพื่อเลือกชิป 8255 เพื่อให้ไมโครโปรเซสเซอร์สามารถเขียนหรืออ่านข้อมูลจากพอร์ตได้

RD - เป็นสัญญาณอินพุทที่ต้องส่งมาจากซีพียูเมื่อสัญญาณ ที่ขานี้เป็น 0 และสัญญาณที่ CS เป็น 0 ด้วย 8255 จะให้ซีพียูอ่านข้อมูลจากบัสในขณะที่เป็นพอร์ตอินพุท

WR - เป็นสัญญาณการเขียนจะแอคทีฟเมื่อสัญญาณ WR และสัญญาณ CS เป็น 0 สัญญาณนี้จะมาจาก ซีพียูเมื่อต้องการเขียนข้อมูลลงพอร์ตที่กำหนด

A0-A1 -ลอจิกของสัญญาณทั้งสองจะถอดรหัสออกมาเป็น4รหัสเพื่อกำ าหนดรีจีสเตอร์ภายในที่เชื่อมต่อกับพอร์ตอินพุทเอาท์พุทของพอร์ต 8255

RESET - เป็นสัญญาณที่ส่งมาจากภายนอกเข้ามาทำการรีเซ็ท 8255 เพื่อเคลีย สถานะต่างๆ ของ 8255

PA0-PA7- เป็นสายสัญญาณที่เป็นพอร์ตของ 8255 ที่ชื่อพอร์ต A การเลือกพอร์ตเลือกโดยสัญญาณแอดเดรส A0-A1

PB0-PB7 - เป็นสายสัญญาณที่เป็นพอร์ตของ 8255 ที่ชื่อพอร์ต B การเลือกพอร์ตเลือกโดยสัญญาณแอดเดรส A0-A1

PC0-PC7 - เป็นสายสัญญาณที่เป็นพอร์ตของ 8255 ที่ชื่อพอร์ต C การเลือกพอร์ตเลือกโดยสัญญาณแอดเดรส A0-A1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.3 การอินเทอร์เฟส 8255

จากระบบบัสที่เป็นแบบสองทิศทางจะเห็นได้ว่าการติดต่อระหว่าง 8255 กับซีพียูจะผ่านบัสข้อมูลทั้งแปดเส้น และถ้ามองจากซีพียูจะเห็นว่ามีพอร์ตอยู่ 4 พอร์ตโดยการอ้างพอร์ตให้ใช้ A0 กับ A1 ประกอบกับสัญญาณ CS ซึ่งทำงานที่ 0

A1	A0	RD	WR	CS	
					Input operation (READ)
0	0	0	1	0	Port A-->Data Bus
0	1	0	1	0	Port B-->Data Bus
1	0	0	1	0	Port C --> Data Bus
					Output operation(WRITE)
0	0	1	0	0	Port A ---> Data Bus
0	1	1	0	0	Port B ---> Data Bus
1	0	1	0	0	Port C ---> Data Bus
1	1	1	0	0	Control ---> Data Bus
					Disable Function
X	X	X	X	1	Data Bus ---> 3-state
1	1	0	1	0	Illegal condition
X	X	1	1	0	Data Bus ---> 3-state

ตาราง 2-4 การอ่าน-เขียนพอร์ท 8255

จากตาราง 2-4 เป็นสรุปการอ่านและเขียนของ 8255 เมื่อสัญญาณ RD เป็น 0 จะเป็นการอ่านค่าจากพอร์ทใดพอร์ทหนึ่งจาก 3 พอร์ท ซึ่งถูกเลือกด้วย A0 กับ A1แต่ถ้า A0 กับ A1 เป็น 1 ทั้งคู่ ก็จะเป็นการระบุว่าต้องการติดต่อกับพอร์ทควบคุม ซึ่งเป็นรีจิสเตอร์พิเศษสำหรับควบคุมการทำงานของ 8255 ซึ่งรีจิสเตอร์นี้ซีพียูสามารถเขียนค่าลงไปได้แต่ไม่สามารถอ่านค่าได้ เมื่อ 8255 ไม่ได้ถูกติดต่อด้วย (CS = 1 หรือ RD และ WR = 1) บัสของ 8255 ที่ติดต่อกับซีพียูจะอยู่ในสถานะ High Impedance ซึ่งจะเป็นการแยกตัวออกจากระบบเพื่อให้ซีพียูติดต่อกับระบบอื่นๆ

2.4.4 โหมดการทำงานของ 8255

- Mode 0 : Basic I/O

เมื่อ 8255 เชื่อมต่อกับซีพียูจะต้องมีการกำหนดโหมดการทำงาน เป็นโหมด 3 หรืออาจจะเพิ่มโหมดบิทเซ็ท/รีเซ็ทก็ได้ สมมุติว่าถ้าเลือกที่โหมดการทำงานแบบ Nonhandshaking หรือแบบไม่มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เงื่อนไข ในโหมด 0 โหมดนี้มันจะต้องส่งคำสั่งควบคุมหนึ่งเวิร์ดไปยังพอร์ทควบคุม ซึ่งควบคุมโหมดของ 8255A

- โหมดบิทเซ็ท/รีเซ็ท

เมื่อบิท 7 ของค่าควบคุม 8255 เป็น 0 จะเป็นการเลือกการทำงานโหมดบิทเซ็ท/รีเซ็ท แต่ละบิทของพอร์ท C สามารถเซ็ทให้เป็นค่า 1 หรือรีเซ็ทให้เป็นค่า 0 มีข้อสังเกตว่าบิทหนึ่งอาจถูกเซ็ทหรือรีเซ็ทได้เพียงค่าเดียวในเวลาใดเวลาหนึ่งเท่านั้น ลักษณะนี้เหมาะสำหรับการสร้างสัญญาณสโตรป

- Mode 1 ; Strobed I/O

ใน Mode นี้ เป็นเรื่องเกี่ยวกับการตรวจสอบสัญญาณ handshak และการอินเทอรัปต์ของการติดต่อระหว่าง I/O ในโหมดนี้พอร์ท A และ B จะเป็นพอร์ทข้อมูล ส่วนพอร์ท C ถูกใช้สำหรับการสร้างและตรวจสอบสถานะสัญญาณเรียกว่าพอร์ทควบคุม ในโหมดนี้การทำ DATA TRANSFER นี้ซีพียูไม่สามารถแทรกแซงการทำงานของ 8255 ได้

ลักษณะการทำงานของ 8255 ในโหมด 1 จะมีการเลือกว่าจะให้พอร์ท A B เป็น Input หรือ Output รวม 4 แบบ นอกจากนี้ยังสามารถสั่งให้พอร์ท A ทำงานที่โหมด 1 ขณะที่ พอร์ท B ทำงานที่โหมด 0 ได้อีก

Polling และ Interrupts

การโพลลิง 8255 ในโหมด 1 โดยการอ่านข้อมูลจากพอร์ท C เป็นการโหลด Status Word ของโหมด 1 มาไว้ที่ Accumulator ซึ่งถ้าพอร์ท A เป็นพอร์ทอินพุท และพอร์ท B เป็นพอร์ทเอาท์พุท ทำให้สามารถตรวจสอบได้ว่าเป็นค่า 0BF หรือ 1BF ได้

PC 6 หรือ 7 (พอร์ท A เป็น Input) หรือ PC 4 หรือ 5 (พอร์ท A เป็น Output) ถ้าไม่ได้ใช้ในการทำ Handshak ก็อาจจะสั่งให้ทำงานเป็น I/O ทั่วไปได้ และอาจจะถูกอ่านเป็นค่าส่วนหนึ่งของสถานะของโหมด 1

ถ้าใช้การทำงานแบบอินเทอรัปต์ สัญญาณ INTR จะถูกเซ็ทเมื่อ ACK กลายเป็น 1 (Buffer ว่างสำหรับข้อมูลแล้ว) หรือเมื่อ STB กลายเป็น 1 (ที่ I/P Buffer มีข้อมูลแล้ว) INTR อาจถูกเซ็ทถ้า INTE ที่สอดคล้องกันได้ถูกเซ็ทโดยซีพียู ซึ่งกลายเป็นโหมดบิทเซ็ท/รีเซ็ทไป

- Mode 2 : Strobed Bidirectional I/O

ในโหมด 2 พอร์ท A ของ 8255 จะกลายเป็นพอร์ทรับส่งข้อมูลแบบ สองทิศทางมีการทำงานด้วยวิธี Handshake จากสัญญาณจำนวน 5 สัญญาณ สัญญาณ Handshake เหล่านี้จะมีลักษณะการทำงานดังเช่นในโหมด 1 แต่ว่าจะอ้างอิงกับพอร์ท A เท่านั้น การใช้งานในโหมดนี้ได้แก่การส่งข้อมูลระหว่างคอมพิวเตอร์ 2 เครื่อง

เมื่อพอร์ท A ถูกโปรแกรมเพื่อให้ทำงานในโหมด 2 พอร์ท B สามารถทำงานในโหมด 0 หรือ โหมด 1 ถ้าถูกโปรแกรมสำหรับ โหมด 0 PC0-PC2 สามารถถูกโปรแกรมให้เป็น Input หรือ Output ถ้าพอร์ท B เป็นโหมด 1 แล้ว PC0-PC2 จะกลายเป็นสัญญาณ Handshake สำหรับพอร์ทนี้

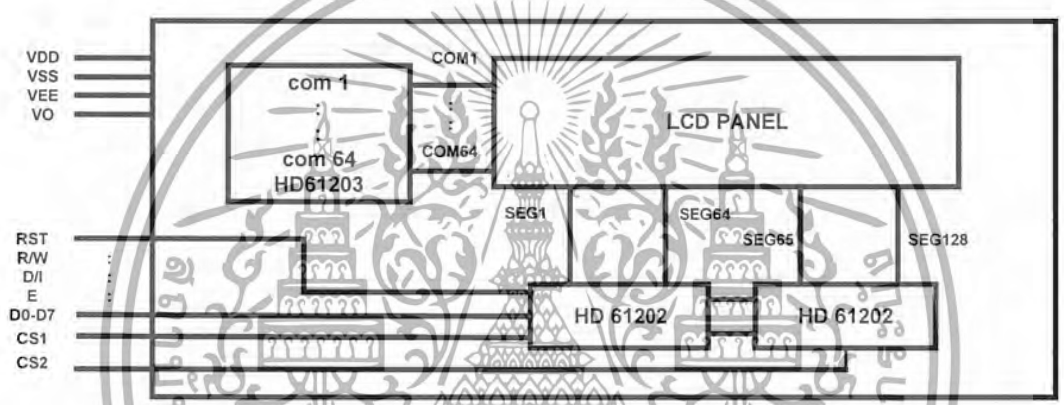
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการพิจารณาการโปรแกรมโหมดที่เป็นไปได้ทั้งหมดแล้ว 8255 จะมีลักษณะการทำงานอยู่ 4 ลักษณะในโหมด 2 ถ้าเลือกที่จะโปรแกรมพอร์ท A โหมด 2 พอร์ท B เป็น Input โหมด 0 และ PC0-PC2 เป็น Output โหมด 0 โดย Control Word คือ 11XX X010

2.5 หน่วยแสดงผล (LCD MODULE)

หน่วยแสดงผลแบบ GRAPHIC เป็นส่วนที่ใช้ในการแสดงผลของเครื่องโทรศัพท์โดยจะแสดงขั้นตอนในการทำงานของโทรศัพท์,แสดงเลขหมายที่ทำการติดต่อและแสดงมูลค่าเงินในบัตรที่คงเหลือ โดยจอ LCD GRAPHIC ที่ใช้งานเป็นแบบขนาด 128*64 จุด มีลักษณะดังนี้

จอ LCD ที่ใช้ภายในจะมีตัวคอนโทลเลอร์ HD61202 หรือ HD 61203 อยู่ ซึ่งจะมีลักษณะการควบคุมดังนี้



รูป2-12 แสดงโครงสร้างภายในและขาควบคุม

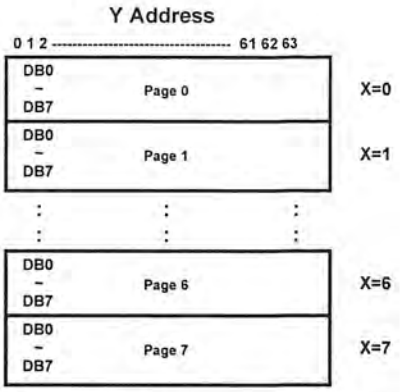
LINE คือการอ้างอิงบรรทัดของข้อมูล ภายในจะมี 64 แถว

PAGE (X-Address) เป็นการอ้างอิงค่าของหน้าต่างในการแสดงผลซึ่งภายใน หนึ่งหน้าต่างจะประกอบด้วย 8 บรรทัด ซึ่งถูกกำหนดโดย X รีจิสเตอร์ โดย เมื่อเราต้องการให้แสดงผลที่หน้าต่างใดก็เพียงกำหนดค่า ให้ X รีจิสเตอร์

ค่าของ X รีจิสเตอร์ จะไม่มีการเปลี่ยนแปลงจนกว่าจะมีการกำหนดค่าให้

SEGMENT (Y-Address) เป็นค่าพอยท์เตอร์ชี้ที่อยู่ของข้อมูล ซึ่งภายในของ LCD จะ ถูกควบคุมการชี้ของข้อมูลโดย HD61202 ซึ่ง 1 ตัวสามารถชี้แอดเดรสของข้อมูลได้ 64 Segment ดังนั้น 2 ตัวก็ชี้แอดเดรสได้ถึง 128 Segment

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2-13 แสดงการแบ่งการควบคุมออกเป็น Segment และ Page

2.5.1 ขาสัญญาณของ LCD GRAPHIC

หมายเลขขา	สัญลักษณ์	ระดับสัญญาณ	หน้าที่การทำงาน
1	VSS	0 V	Ground
2	VDD	+5 V	Power Supply for LCD
3	VO	0-5 V	Power Supply for LCD Bright
4	D / $\overline{I}$	H/L	High : Data Input Low : Instruction Code Input
5	$R / \overline{W}$	H/L	High : Data Read Low : Data Write
6	E	H,H---L	Enable Signal
7-14	DB0-DB7	H/L	Data Bus Line
15	CS1	H	Chip Select for Page 1
16	CS2	H	Chip Select for Page 2
17	$\overline{RST}$	L	Reset
18	VEE		Negative Voltage Output
19,20	NC		No Connect

ตาราง 2-5 แสดงขาสัญญาณของจอแสดงผล LCD GRAPHIC

2.5.2 หลักการต่อ LCD

การต่อ LCDมีการต่อเพื่อใช้งานสามารถต่อได้ 2 วิธีคือ

การต่อแบบ MEMORY MAP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. สามารถต่อเข้ากับ CHIP เบอร์ทั่วๆไปได้เช่น 8051 หรือ Z-80 โดยจะทำให้ระบบไมโครคอมพิวเตอร์มองเห็น LCD MODULE ในลักษณะของ MEMORY ได้ทันที
2. สามารถเขียนอ่านข้อมูลจาก LCD MODULE ได้ ทำให้มองเสมือนว่าเป็น MEMORY BUFFER ไปในตัว
3. เนื่องจากสามารถอ่านข้อมูลกลับได้ จึงทำให้สามารถสอบ BUSY FLAG ความพร้อมในขณะที่ LCD ในขณะที่ กำลังทำงานได้
4. ใช้ได้กับบอร์ดที่มี LCD BUS มาให้พร้อมเท่านั้น
5. ทำให้กินพื้นที่ของหน่วยความจำไปส่วนหนึ่ง และต้องการ DECODE ละเอียด
6. การจัดขาสัญญาณจะต้องเป็นไปตามแบบของ CHIP แต่ละเบอร์

การต่อแบบ **I/O PORT**

1. สามารถต่อเข้ากับ I/O PORT ใดๆ ก็ได้ โดยใช้สายสัญญาณจำนวน 18 เส้น และใช้โปรแกรมเป็นตัวสร้างสัญญาณขึ้นมาให้ตรงกับข้อกำหนดของ LCD
2. ผู้ใช้จะเขียนข้อมูลให้ LCD MODULE ได้อย่างเดียวซึ่งผู้ใช้ควรกำหนดMEMORY ส่วนหนึ่งให้เป็นเสมือน BUFFER ให้กับ LCD MODULE อีกที
3. เนื่องจากไม่สามารถอ่านข้อมูลกลับได้จึงต้องใช้การหน่วงเวลาของระบบไมโครคอนโทรลเลอร์เพื่อรอให้ LCD MODULE กระทำขบวนการต่างๆจนเสร็จสิ้น
4. ใช้ได้กับบอร์ดทั่วๆ ไปที่มี PORT
5. ไม่เปลืองส่วนของ MEMORY ในการใช้งาน
6. การจัดขาสัญญาณกระทำได้อย่างอิสระ

2.5.3การเขียนข้อมูลพื้นฐานให้ LCD

1. คำสั่ง Display On/OFF

	R/W	D/I	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
CODE	0	0	0	0	1	1	1	1	1	D

เป็นคำสั่งควบคุมการแสดงผล โดยการแสดงจะขึ้นอยู่กับค่า D (DB0) เมื่อค่า D มีค่าเป็น 1 LCD จะทำการแสดงผล และ เมื่อค่า D มีค่าเป็น 0 LCD จะไม่ทำการแสดงผล ข้อมูลภายใน LCD จะไม่มีการเปลี่ยนแปลงจากการทำงานของคำสั่งนี้

2. Display Start line

	R/W	D/I	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
CODE	0	0	1	1	A	A	A	A	A	A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า A จะเป็นหมายเลขบรรทัด ที่จะให้ LCD แสดงผลเป็นเป็นบรรทัดแรกของ จอภาพ ในรูปจะแสดงให้เห็นเป็นตัวอย่างของการเลือกค่า LINE จาก 0-3 ซึ่งจะทำให้การแสดงผลแตกต่างกันออกไป

3. Set Page (X address)

	R/W	D/I	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
CODE	0	0	1	0	1	1	1	A	A	A

ค่า AAA ของคำสั่ง จะเป็นการตั้งค่า X-Address ซึ่งหลังจากการทำคำสั่งนี้แล้ว ข้อมูลของ DB0-DB7 จะเป็นการติดต่อกับ RAM ที่ PAGE นี้ตลอด จนกว่าจะมีการกำหนดค่าใหม่ให้กับ LCD

4. Set Y-address

	R/W	D/I	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
CODE	0	0	1	A	A	A	A	A	A	A

ค่า A จะเป็นการตั้งค่าของ Y-Address (ค่า Y จะมีค่าระหว่าง 0-63) และ ค่า Y จะมีค่าเพิ่มขึ้นครั้งละ 1 เมื่อมีการอ่านค่าหรือเขียนข้อมูลจาก ซีพียู

5. Status Read

	R/W	D/I	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
CODE	1	0	BUSY	0	ON/OFF	RST	0	0	0	0

เป็นการอ่านค่าสถานะของ LCD โดยถ้าค่า BUSY มีค่าเป็น 1 แสดงว่า LCD กำลังทำงานคำสั่งภายในอยู่ ซึ่งจะไม่สามารถทำการควบคุม LCD ได้ในขณะนี้ เพราะ ฉะนั้นเพื่อให้แน่ใจในการควบคุม LCD ครั้งต่อไปควรรอตรวจสอบค่า BUSY ให้มีค่าเป็น 0 ก่อนเสมอ

6. Write Display Data

	R/W	D/I	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
CODE	0	1	D	D	D	D	D	D	D	D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเขียนข้อมูลไปยัง LCD ซึ่งข้อมูลที่เขียนไปคือ DDDDDDDD จะถูกเก็บไว้ที่ LCD RAM และค่า Y จะมีค่าเพิ่มขึ้น 1 หลังทำคำสั่งนี้

7. Read Display Data

	R/W	D/I	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
CODE	1	1	D	D	D	D	D	D	D	D

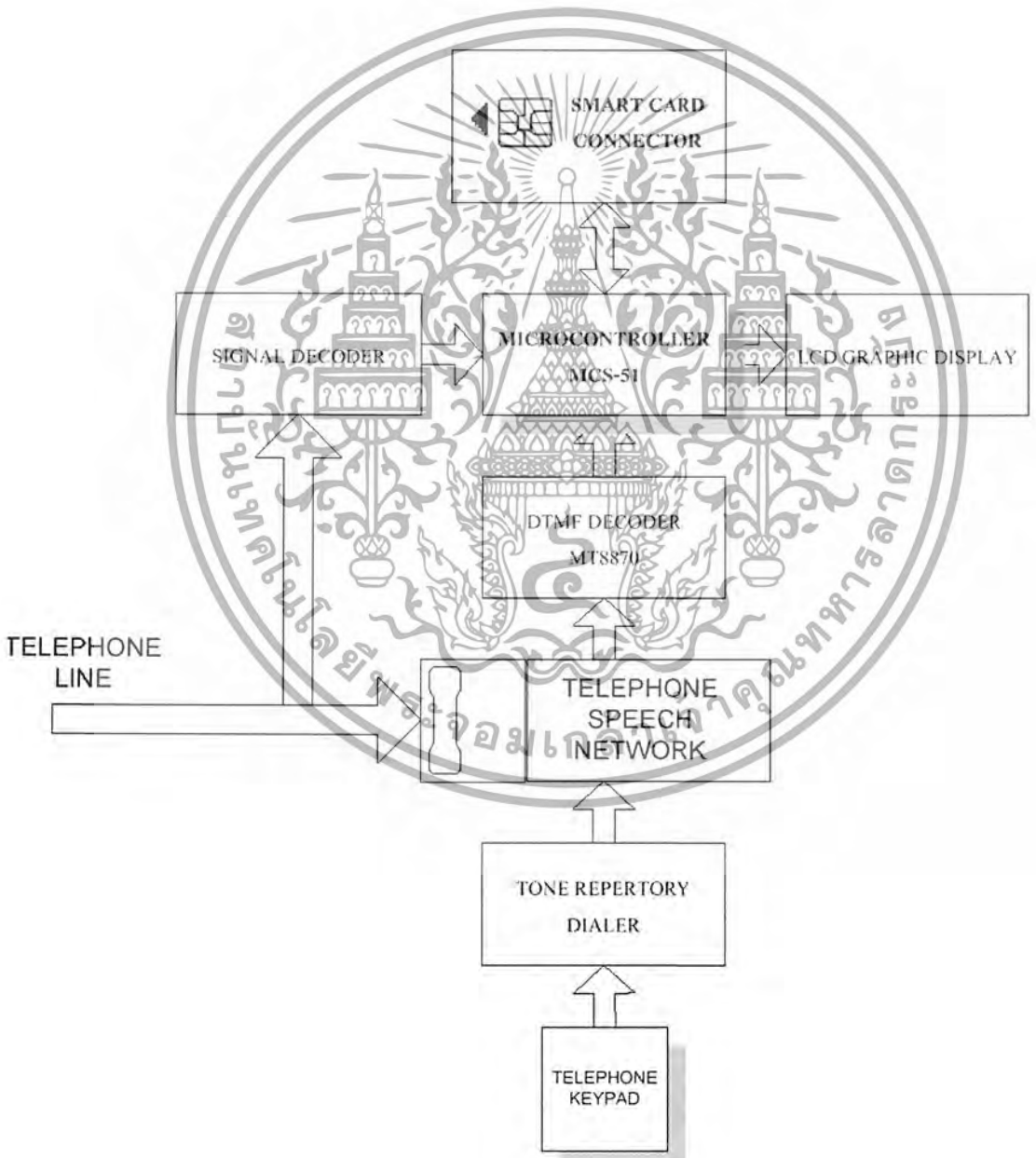
เป็นการอ่านค่าข้อมูลที่แสดงผล โดย LCD จะให้ค่าของข้อมูลออกมาที่ Data Bus และค่า Y จะมีค่าเพิ่มขึ้น 1 หลังทำคำสั่งนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบการทำงาน

การออกแบบการทำงานของเครื่องโทรศัพท์แบบใช้บัตรสมาร์ทการ์ดจะแบ่งออกเป็น 2 ส่วนใหญ่ๆ คือ ส่วนที่ทำหน้าที่เชื่อมต่อสัญญาณต่างๆ กับระบบสัญญาณโทรศัพท์ และส่วนที่ 2 คือส่วนที่ทำหน้าที่ในการอินเทอร์เฟสกับบัตรสมาร์ทการ์ดและแสดงผลการทำงานบนจอ LCD โดยสามารถแสดงเป็นบล็อกไดอะแกรม ได้ดังรูป



รูปที่ 3-1ไดอะแกรมแสดงการทำงานของเครื่องโทรศัพท์แบบใช้บัตรสมาร์ทการ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนต่างๆ ของเครื่องโทรศัพท์แบบใช้บัตรสมาร์ทการ์ด

1. Telephone Speech Network คือวงจรที่ทำหน้าที่เชื่อมต่อระหว่างเครื่องโทรศัพท์กับชุมสายโทรศัพท์
2. Tone repertory dialer คือวงจรกำเนิดสัญญาณเลขหมายโทรศัพท์ระบบDTMF
3. DTMF Decoder คือวงจรถอดรหัสสัญญาณ DTMF ที่เกิดจากการกดคีย์บอร์ดบนหน้าปัดของโทรศัพท์ เพื่อนำค่าของเลขหมายมาแสดงบนจอ LCD
4. Signal Detector คือวงจรถอดรหัสสัญญาณโทรศัพท์เพื่อนำมาควบคุมลำดับการทำงานของระบบโทรศัพท์ มีดังนี้

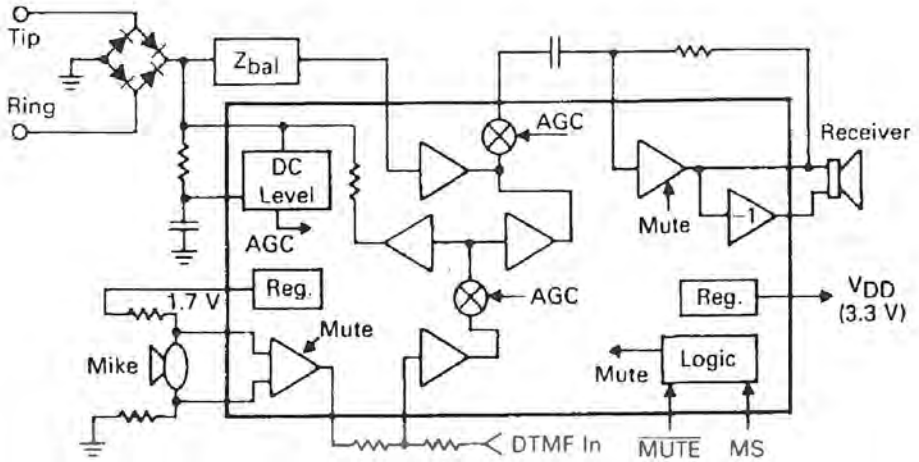
- Hook switch decoder วงจรตรวจจับการยกหูโทรศัพท์
- Dial tone decoder วงจรตรวจจับการไดอัล เพื่อเช็คสภาพสายสัญญาณว่ายังคงใช้งานได้เป็นปกติหรือไม่
- Ring backtone decoder วงจรตรวจจับการรับสายของเครื่องรับโทรศัพท์ปลายทาง

5. Smart Card interface คือส่วนของหน้าสัมผัสของบัตรสมาร์ทการ์ดเพื่อใช้เป็นช่องทางในการรับส่งสัญญาณภายในบัตรและมีสวิทช์เพื่อตรวจสอบการ ใส่บัตร
6. LCD Graphic Display คือจอแสดงผลที่สามารถแสดงผลภาษาไทยได้ โดยจะแสดงขั้นตอนการใช้โทรศัพท์ให้ผู้ใช้งานทราบได้
7. Microcontroller Circuit คือวงจรที่ใช้ควบคุมการทำงานของเครื่องโทรศัพท์แบบใช้บัตรสมาร์ทการ์ดทั้งระบบให้ทำงานตามที่ได้กำหนดไว้

3.1 วงจรควบคุมเสียงพูด MC34114 (Telephone Speech Network)

วงจรควบคุมเสียงพูดแบบ 2 ทิศทาง (two way speech circuit) เป็นอีกส่วนหนึ่งภายในเครื่องโทรศัพท์ที่จัดว่ามีความสำคัญต่อการทำงานของตัวเครื่องโทรศัพท์ เพราะเป็นส่วนหนึ่งที่ทำงานเกี่ยวกับสัญญาณเสียงพูดที่เราพูดผ่านไมโครโฟน หรือสัญญาณเสียงที่จะได้ยินจากคู่สนทนา ข้อสำคัญในการออกแบบวงจรนี้คือแมตชิ่งอิมพีแดนซ์ของสายส่งสัญญาณชุมสายกับวงจรอิมพีแดนซ์ของวงจร ซึ่งต้องมีความใกล้เคียงกันที่สุดเพื่อประสิทธิภาพของการส่งสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



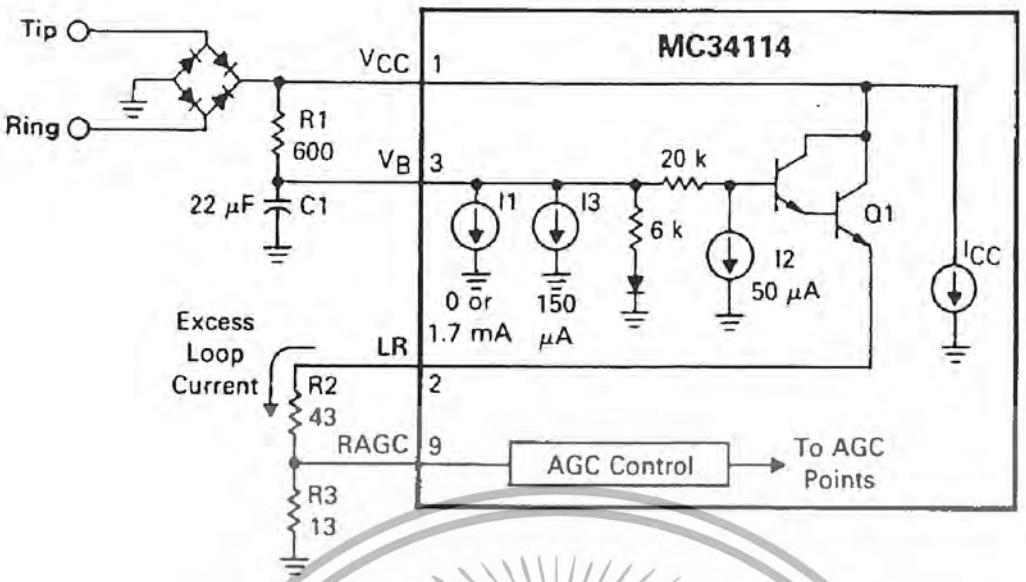
รูป 3-2 แสดงบล็อกไดอะแกรมภายในของ MC34114

ภายในไอซี MC 34114 ประกอบไปด้วยวงจรควบคุมเสียงพูดที่มีวงจรไฮบริด (วงจรแยกระบบสายส่ง จาก 2 สาย เป็น 4 สาย) วงจรเชื่อมต่อกระแสตรงที่ต่อกับสายโทรศัพท์ (Tip & Ring) สามารถปรับอัตราการขยายของสัญญาณด้านรับ ด้านส่งและไซด์โทนได้ (Side tone : การที่เสียงของผู้พูดสามารถได้ยินในส่วนของหูฟัง เพื่อให้ทราบได้ว่าเราควรพูดค่อยดังขนาดไหนในการสนทนา) มีส่วนวงจรชดชเยผล อันเนื่องมาจากความยาวของสายส่งสัญญาณ (Line length compensation) ที่อัตราการเปลี่ยนแปลงตามค่ากระแสในลูป รวมทั้งวงจรขยายไมโครโฟนแบบผลต่างเพื่อจะลดการรบกวนเนื่องจากความถี่วิทยุ

วงจรเชื่อมต่อไฟตรง

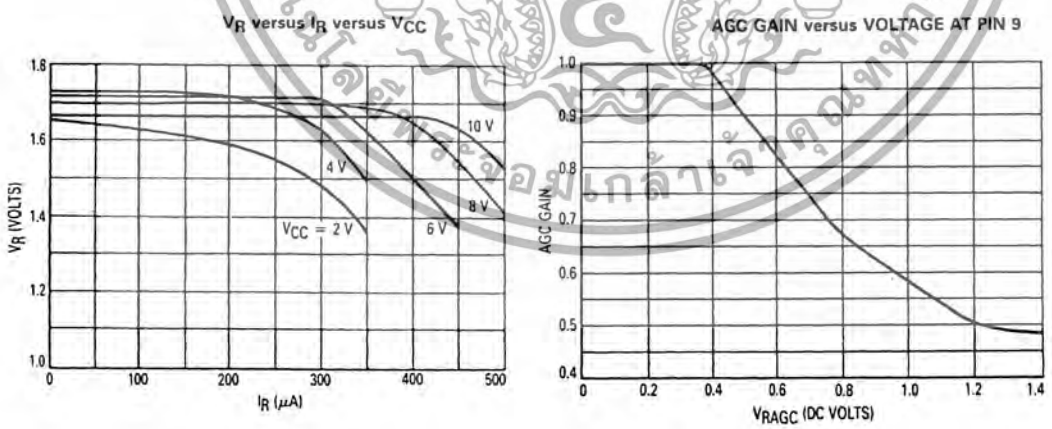
วงจรเชื่อมต่อไฟตรง (ขา1,2,3) จะกำหนดคุณสมบัติของไฟตรงจากค่ากระแสในลูปจากรูประดับแรงดันไฟตรงที่ Vcc ถูกจำกัดโดยการยกระดับแรงดันที่ขา 1 กับ ขา 2 บวกกับแรงดันตกคร่อม R2 และ R3 ไอซี MC34114 ต้องการ Icc เป็นกระแสไบอัสภายใน ซึ่งปกติมีค่าประมาณ 10 mA เราสามารถลดกระแส Icc ได้หากจำเป็น โดยการเพิ่มค่า R12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3-3 วงจรสมมูลย์ของการอินเตอร์เฟสกับคู่สายโทรศัพท์

ในระหว่างการพูดและการส่งสัญญาณแบบพัลซ์ ตัวกำเนิดกระแส I1 จะยังไม่ทำงาน การยกระดับแรงดันจะตกลงเนื่องจากขา B และของทรานซิสเตอร์ Q1 ประมาณ 1.4 โวลท์ โดย 1 โวลท์ตกคร่อม โดยตกคร่อมตัวต้านทาน 20 K และแรงดันตกคร่อม R1 ซึ่งทำให้ Vcc จะเปลี่ยนแปลงตั้งแต่ 0.15 ไปจนถึงประมาณ 1.0 โวลท์ เมื่อกระแสลูปที่มาจากสาย Tip กับ Ring มีค่าเกินกว่า Icc จะต้องการ กระแสที่เกินจะไหลผ่าน Q1,R2,R3 เพื่อให้เป็นไปตามคุณสมบัติของ V-1 ดังรูป



รูป 3-4 แสดงลักษณะของแรงดัน VR และ AGC Gain

ในการส่งสัญญาณแบบโทน แหล่งจ่ายกระแส I1 ทำงาน ทำให้มีกระแสไหลผ่าน R1 เพิ่มขึ้นเป็น 1.7 mA ยกระดับแรงดันขึ้นอีกประมาณ 1.0 โวลท์ (เมื่อ R1 มีค่า 600 โอห์ม) คุณสมบัติพิเศษนี้เป็นการประกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ว่าเมื่อกระแสลูปมีค่าน้อย จะมีแรงดันที่ Vcc มากพอสำหรับสัญญาณ DTMF และแหล่งจ่ายไฟ Vdd จะสามารถจ่างแรงดันที่พอเพียงไปให้แก่ส่วนของวงจรแป้นกดสัญญาณภายนอก กระแส Icc ในการทำงานแบบนี้จะเพิ่มขึ้นประมาณ 1.3 mA

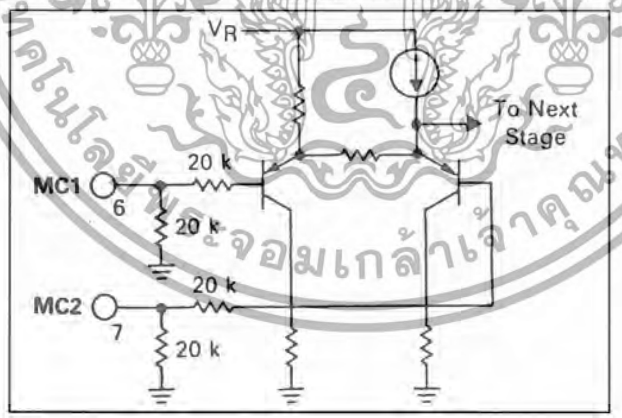
ค่าความต้านทาน R1 ใช้ได้ตั้งแต่ 100 ไปจนถึง 1800 โอห์ม ถ้าใช้ค่าที่มากเกินไป กระแสที่ไหลไปยัง VB จะมีค่าไม่เพียงพอ แต่ถ้ามีค่าน้อยเกินไป กรกรองที่ VB จะไม่เป็นผล ถึงแม้ว่าจะมีการเพิ่มค่า C1 ก็ตาม (สัญญาณเสียงพูดจะถูกกรองด้วย VB)

แรงดันตกคร่อม R3 เป็นตัวควบคุมการทำงานของวงจร AGC (เป็นส่วนชดเชยผลอันเนื่องมาจากความยาวของสายส่งสัญญาณ) เมื่อความต้านทานที่ตกคร่อม RAGC เพิ่มยื้นจากประมาณ 0.4 โวลท์ เป็น 1.2 โวลท์ ส่วนควบคุมการทำงานของ AGC จะเปลี่ยนแปลงอัตราการขยายของกระแส AGC ตั้งแต่ค่า 1.0 ถึง 0.5 (ซึ่งจะลดอัตราการขยายของส่วนรับและส่งไปประมาณ 6 dB ตามรูปที่ 3.12)

ค่าของ R2 และ R3 สามารถที่จะเปลี่ยนแปลงค่าได้ เมื่อมีการเพิ่มเติมวงจรที่ใช้กระแสจากลูป อาทิเช่น ไมโครโปรเซสเซอร์ต่างๆ หรือเพื่อการเปลี่ยนแปลงจุดเริ่มต้นการทำงานของ AGC ควรจะต่อขา 9 เข้ากับGnd เพื่อให้ได้อัตราการขยายที่สูงสุด หรือเข้ากับ VR เพื่ออัตราการขยายต่ำสุด

ตัวจ่ายแรงดันคงที่

ไอซี MC34114 มีตัวจ่ายแรงดันคงที่ 2 ตัว เพื่อจ่ายแรงดันให้แก่ทั้งวงจรภายในและวงจรภายนอก ตัวจ่ายแรงดันคงที่ VR จ่ายแรงดัน 1.7 โวลท์ กระแสสูงสุด 500 uA (ตามรูปที่ 3.9)ซึ่งผลที่ได้มานี้จะนำไปใช้ไบอัสขา 10 (TXI) และไบอัสไมโครโฟน โดยปกติ VR มีค่าน้อยกว่า Vcc ประมาณ 0.3 โวลท์ เมื่อ Vcc มีค่าน้อยกว่า 2.0 โวลท์



รูป 3-5 แสดง Input stage

ตัวจ่ายแรงดันคงที่ VDD จ่ายแรงดัน 3.3 โวลท์ ที่กระแสสูงสุด 1.0 mA ในขณะใช้พูดแบบปกติ และกระแสสูงสุด 2.5 mA ในการส่งสัญญาณแบบพัลซ์หรือโทน ปกติเราใช้แรงดัน VDD เพื่อจ่ายให้แก่วงจรแป้นกดที่อยู่ภายนอกรวมทั้งวงจรอื่นๆที่ต่ออยู่ ด้วย ปกติ VDD จะมีค่าน้อยกว่า VCC ประมาณ 0.5 โวลท์ VDD เป็นตัวจ่ายกระแสคงที่แบบขนานซึ่งจะเปลี่ยนไปเป็นค่าความต้านทานสูงโดยอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ VCC มีค่าต่ำกว่า 1.4 โวลท์ คุณลักษณะนี้จะช่วยป้องกันการกินกระแส เมื่อ VCC มีค่า 0 โวลท์ กระแสรั่วไหลจะมีค่า 0.02 uA เมื่อมีการป้อนแรงดันที่มีค่าเกินกว่า 6.0 โวลท์ เข้าที่ VDD โดยที่ขา 17 เปิดวงจรหรือต่อกับ VDD หากขา 17 ต่อลงกราวด์ กระแสหลายร้อยไมโครแอมป์จะไหลเข้า VDD และไหลลงกราวด์ที่ขา 17

วงจรขยายสัญญาณจากไมโครโฟน

วงจรขยายสัญญาณจากไมโครโฟน (ขา 6,7,8) มีสัญญาณเข้าแบบผลต่าง (Differential) สัญญาณออกแบบซิงเกิ้ลเอนด์ และอัตราขยายภายในคงที่ +30 dB เอาท์พุทตรงเฟสกันกับ MC2 และกลับเฟสกับ MC1 อินพุท มีความต้านทาน 20 KΩ และแมทชิ่งเป็นอย่างดีเพื่อ CMRR (Common Mode Rejection) ที่สูง เพื่อที่จะมีการขจัดสัญญาณจากการเหนี่ยวนำจากสายนำสัญญาณที่ไม่ต้องการ ไมโครโฟนจึงมีการไบอัสจากค่าความต้านทานที่เท่ากันดังรูปหน้าถัดไป

เอาท์พุท (MCO) มีค่าแรงดันไบอัสอยู่ประมาณ 1.1 โวลท์ มีอัตราการแกว่ง2.0 โวลท์ เอาท์พุทอิมพีแดนท์ประมาณ 270 โอห์ม และมีค่ากระแสสูงสุด 160 uA ที่ 5 % ของ THD(Total Harmonic Distrotion)

เมื่อ MC34114 อยู่ในระหว่างการส่งสัญญาณหมุน วงจรขยายไมโครโฟนภายในจะถูกลดกำลังลงประมาณ 70 dB ซึ่งเพียงพอในการหยุดการทำงานของไมโครโฟน ระดับแรงดันไฟตรงที่ MC0 มีค่าประมาณ 80mV เมื่อถูกลดกำลังส่ง

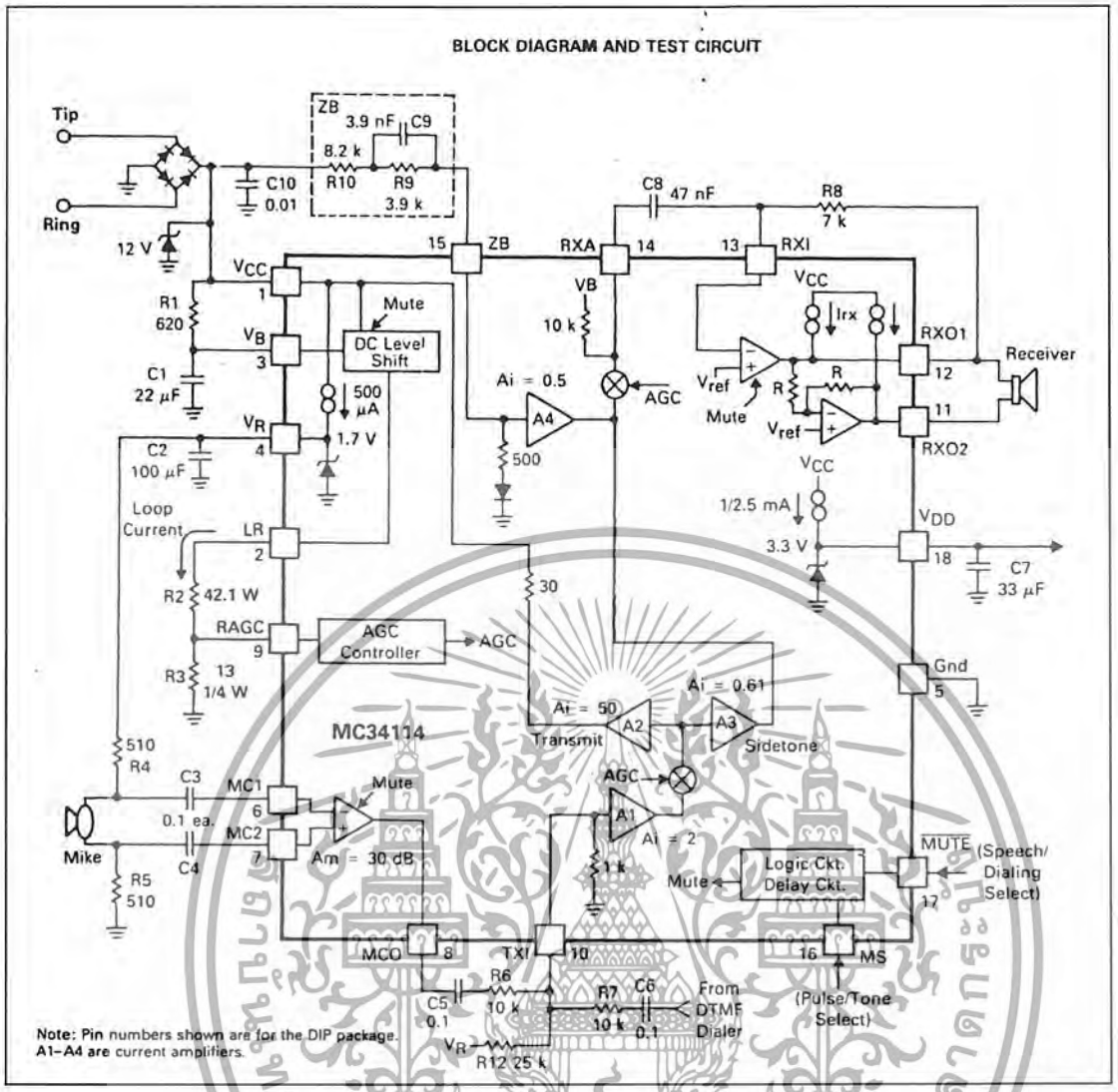
วงจรในการส่งสัญญาณ

วงจรที่ใช้ในการส่งสัญญาณออกไปมีอุปกรณ์ดังรูปที่ 3.16 แรงดันที่เอาท์พุทที่ MCO ถูกเปลี่ยนไปเป็นกระแสเข้าที่ขา TXI โดย C5,R6 และค่าความต้านทานภายในของ TXI 1 KΩ A1c]tA2 คืออุปกรณ์ขยายกระแสที่มีอัตราขยายรวมกันเป็น 100 AGC ที่เข้ามามีค่าเป็น 1 เมื่อมีกระแสลูบน้อยและลดลงเป็น 0.5 เมื่อกระแสลูบมีค่าเพิ่มขึ้น ดังนั้นจะทำให้อัตราขยายจาก Txi ไปจนถึง VCC มีค่าตั้งแต่ 100 ถึง 50 เป็นผลให้กระแสที่ VCC กระทำต่อ R1 และอิมพีแดนท์ของสายส่ง ทำให้ขา MC1 และ MC2 มีค่าตามสมการ GTX=(Am*100*AGC*R1/Zline)/(R6+1000)

Am เป็นอัตราการขยายของวงจรขยายไมโครโฟน ที่กระแสลูบน้อยๆ GTX มีค่าเป็น 38.5 dB และมีค่าเป็น 32.5 dB เมื่อค่ากระแสลูบมากๆ

สัญญาณที่ VCC กลับเฟสกันกับสัญญาณที่ TXI แต่มีเฟสเดียวกับสัญญาณที่ MC1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3-5 แสดงบล็อกไดอะแกรมและอุปกรณ์ภายนอกของ MC34114

วงจรในการรับสัญญาณ

วงจรที่ใช้ในการรับสัญญาณมีอุปกรณ์ดังในรูป R1 ซึ่งโดยปกติมีค่าเป็น 600 โอห์ม จะเป็นตัวกำหนดจุดสิ้นสุดของสัญญาณที่มาจากคู่สายโทรศัพท์ สัญญาณที่ได้รับจะสร้างกระแสไฟสลับผ่าน ZB network (Balance Impedance Network) และตัวต้านทาน 500 โอห์ม ที่ขา ZB A4 จะลดกระแสลงครึ่งหนึ่งแล้วส่งต่อไปให้ AGC ผ่าน C8 ไปที่ขา RXI ซึ่งถ้า C8 มีค่ามาก RXA จะมีสภาพเป็นกราวด์เสมือนและจะไม่มีกระแสสลับไหลผ่าน แรงดันที่ขา RXO1 จะถูกกำหนดโดยค่ากระแสที่ผ่าน C8 และตัวต้านทานป้อนกลับ R8 ออปแอมป์ตัวที่ 2 มีการกำหนดไว้แล้วว่าให้มีการขยายแบบกลลับขั้วและกำหนดให้อัตราขยายมีค่าเป็น 1 (Inverting Unity Gain) อัตราการขยายแรงดันเป็นไปตามสมการดังนี้

$$GRX = (R8 * AGC) / (ZB + 500)$$

เมื่อ ZB มีค่าเท่ากับ R10 + R9 // C9) ประมาณ R10 + R9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อใช้ค่าอุปกรณ์ตามรูป 3.15 อัตราการขยายจะมีค่าเป็น -6.1 dB เมื่อกระแสในลูปมีค่าน้อย และ จะมีอัตราขยายกลายเป็น -12 dB เมื่อมีกระแสในลูบสูง

เมื่อ MC34114 อยู่ในระหว่างการส่งสัญญาณเลขหมายออก (Mute มีค่าเป็น 0) อัตราการขยายของวงจรภาครับจะลดลงด้วย เพราะมีการต่อ Rfint ที่มีค่า 1 กิโลโอห์ม ขนานกับ R8 อัตราการลดลงของสัญญาณมีค่าดังสมการต่อไปนี้

GRXM = 20 * Log((R8 + Rfint) / Rfint)

เมื่อขา MUTE กลับสู่สภาวะ 1 อีกครั้งหนึ่ง จะมีการหน่วงเวลาประมาณ 11 mSec ก่อนที่ความต้านทานจะถูกทำให้กลับสู่สภาพเดิม เพราะเหตุที่ว่าจะได้ป้องกันสัญญาณทรานเซียนส์อันเนื่องมาจากการส่งสัญญาณแบบพัลซ์ อันเป็นเหตุให้เกิดเสียงคลิ้กขึ้นที่หูฟัง

แรงดันไบอัสที่ขา RXI,RXO1 และ RXO2 มีค่าประมาณ 0.65 โวลท์ กระแสไบอัสที่ขา RXI มีค่าประมาณ 50nA แรงดันสูงสุดที่ RXO และ RXO2 อยู่ในเทอมของความต้านทานของหูฟังและกระแส Irx โดยค่านี้หาได้จากสมการ

Irx = (VR * 50 * AGC) / (R12+1000)

วงจรขจัดไซด์โทน

การขจัดไซด์โทนสามารถทำได้โดยการนำเอาตัวขยายกระแส A3 มาสร้างสัญญาณที่คล้ายคลึงกับสัญญาณด้านส่ง แล้วนำมาขจัดไซด์โทนที่ผ่านเข้ามาทาง ZB และ A4 เพื่อที่จะได้ขจัดสัญญาณที่สมบูรณ์ (ไม่มีกระแสไหลออกมาทาง RXA) จำเป็นที่จะต้องให้ ZB มีค่าตามสมการ

ZB = (40 * r1 //Zline) - 500

ซึ่ง ZB เป็นวงจรที่ประกอบขึ้นจาก R9,R10 และ C9 และ ZB เป็นความต้านทานทางAC ของสายส่ง อุปกรณ์ที่มีปฏิกริยาตอบสนองต่อความต้านทานของสายส่งสามารถชดเชยได้ด้วยวงจร ZB ที่มีปฏิกริยาตอบสนองอย่างเปรียบเทียบกันได้ ในรูปที่ 3.15 Cg จะเป็นตัวชดเชยการเลื่อนเฟสอันเนื่องมาจากสายส่ง

เนื่องจากปกติในสายส่งสัญญาณที่มีการเชื่อมต่อระหว่างชุมสายกับเครื่องโทรศัพท์จะมีค่าความต้านทาน ตัวเก็บประจุ และขดลวดเหนี่ยวนำอยู่ โดยเฉลี่ยแล้วทุกๆ ระยะ 1 ไมล์ที่เพิ่มขึ้นของสายส่ง จะเสมือนมีตัวเก็บประจุค่าประมาณ 0.07 uF ต่อคร่อมระหว่างสายส่งอยู่ และมีความต้านทาน 42 โอห์ม กับขดลวด 1 mH ต่ออนุกรมกันอยู่ ซึ่งอุแกรณ์แฝงเหล่านี้จะมีผลทำให้สัญญาณที่ส่งไปตามสายเกิดความผิดเพี้ยนทั้งขนาดและเวลา ดังนั้นจึงต้องมีการออกแบบวงจรเพื่อที่จะรับรู้ความผิดพลาดเหล่านี้ได้

การเชื่อมต่อของสัญญาณลอจิก

ขาอินพุทลอจิก 2 ขาของ MC 34114 ถูกใช้ในการเปลี่ยนแปลงโหมดการทำงานดังตารางต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Mute	MS	Mode
High	-	Speech
Low	High	Pulse Dialing
Low	Low	Tone Dialing

ตาราง 3-1 แสดงความสัมพันธ์ระหว่างโหมดการทำงานกับลอจิกของ MUTE และ MS

ค่าลอจิก 1 ของขา MUTE มีค่าระหว่าง VDD-0.5 จนถึง VDD ส่วนค่าลอจิก 0 ของ ขา MUTE มีค่าระหว่าง 0-1 โวลท์ การเปลี่ยนแปลงลอจิกจึงต้องมีค่าเทรชโฮล 2.3 โวลท์ เมื่อขา MUTE เปลี่ยนไปเป็น 0 หรือขา MS เกิดการเปลี่ยนแปลงลอจิก การเปลี่ยนแปลงภายในวงจรจะเกิดขึ้นภายใน 10 uS แต่ถ้าขา MUTE เปลี่ยนไปเป็นค่า 1 การเปลี่ยนแปลงจะเกิดขึ้นหลังการหน่วงเวลา 11 mSec เนื่องจากมีการป้องกันสัญญาณทรานเซียนส์ที่เกิดขึ้นจากสัญญาณพัลซ์อันจะทำให้ได้ยินเสียงคลิ๊กที่หูฟัง

ขา MS จะทำงานเมื่อขา MUTE มีลอจิก 0 หน้าที่ที่แท้จริงของ MS คือ การให้แรงดันซิพท์แก่ VCC และ LR ในการส่งสัญญาณแบบโทน ค่าลอจิก 0 มีค่าระหว่าง 0-0.3 โวลท์ และ ลอจิก 1 มีค่าระหว่าง 2-VDD โวลท์ ค่าเทรชโฮลมีค่า 0.75 โวลท์ เมื่อไม่มีการเลือกทำงานระหว่างการส่งแบบพัลซ์หรือโทน ให้ต่อลงกราวด์ หรือ VDD ห้ามปล่อยลอยไว้เป็นอันขาด

เมื่อ VCC มีค่าเท่ากับ 0 และมีค่าแรงดันไม่เกิน 6 โวลท์ต่ออยู่ที่ขา MS จะมีกระแสรั่วไหลเกิดขึ้น 0.01 uA ตลอดเวลาที่ขา MUTE ปล่อยลอย หรือต่อกับ VDD หากขา MUTE ต่อลงกราวด์จะมีค่าความต้านทาน 3.5 กิโลโอห์มเกิด ขึ้นที่ระหว่างขา MUTE และ MS

หากขา VCC มีค่าน้อยกว่า 1.5 โวลท์ ขา MUTE จะไม่ทำงานเป็นเหตุให้ไอซี MC34114 จะทำงานอยู่ในโหมดการสนทนา

3.2 วงจรกำเนิดสัญญาณเลขหมายโทรศัพท์ระบบ DTMF

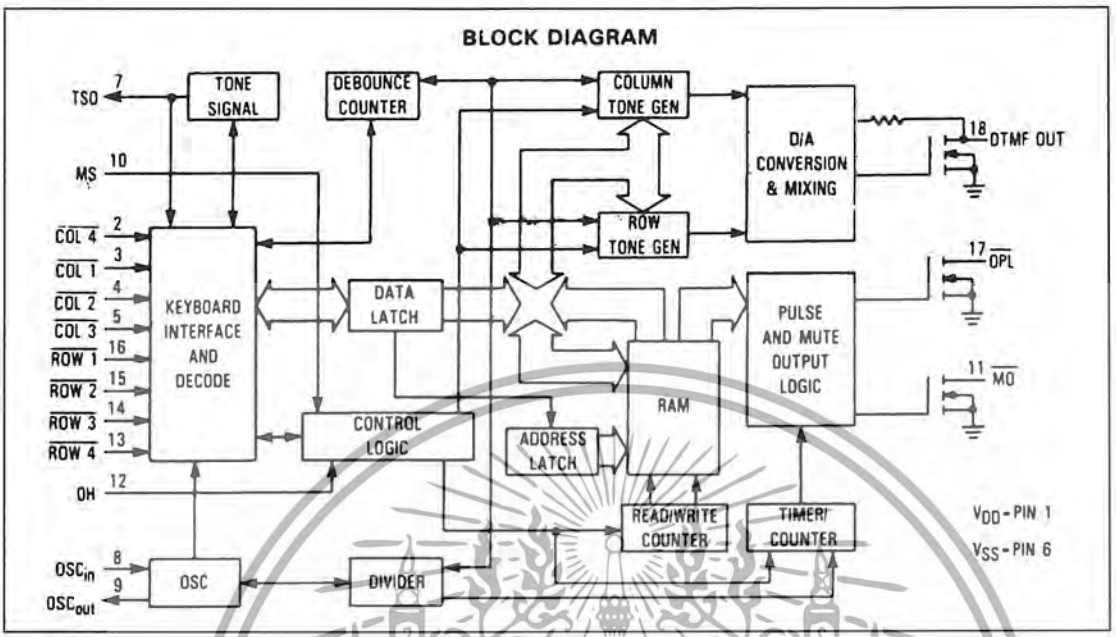
ในการทำโครงงานนี้ใช้ไอซี MC145412 มาใช้ในวงจรส่งรหัสเลขหมายไอซี MC145412สามารถที่จะทำงานได้ทั้งการส่งสัญญาณเลขหมายแบบพัลซ์และโทน โดยการเลือกทำโดยกำหนดที่ขา MS และภายในมีหน่วยความจำ 10 ช่อง แต่ละช่องมี 18 หลัก มีการRedial เลขหมายสุดท้ายได้

เมื่อให้พลังงานแก่ไอซี จะมีการใช้เวลา 64 mSec ในการตรวจสอบออสซิลเลเตอร์และรูปแบบของแป้นกด หาก COL4 มีค่าอิมพีแดนซ์เป็น 1 เป็นการบอกให้รู้ว่าเป็นการทำงานแบบ 3*4 หากขา COL4 มีอิมพีแดนซ์เป็น 0 จะเป็นการบอกให้ไอซีรู้ว่าเป็นการใช้งานแป้นกดแบบ 4*4

การส่งสัญญาณเลขหมาย ออสซิลเลเตอร์จะทำงานหลังจากการกดปุ่มแรก 32 mSec ภายใน 32 mSec นี้จะไม่มีการทำงานของ RAM และวงจรภายในไอซีทั้งหมด หลังจากนั้นขา MS จะถูกตรวจสอบว่าเป็นการใช้งานในโหมดใด (10 pps,20 pps หรือ DTMF) หลังจากนั้น การกดปุ่มใดๆ ก็จะถูกตรวจสอบ และเก็บไว้ใน LNR (Last Number Redial) ตามด้วย Stop Code กระบวนการนี้จะดำเนินไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อยๆ จนกระทั่งครบ 18 หลัก หากมีการใส่เลขหมายที่ 19 ตามไป ก็จะทำการบันทึกเลขหมายทับหลักที่ 1 แล้วตามด้วย Stop code หรือ ครบ 18 หลัก



รูป 3-6 แสดงบล็อกไดอะแกรมของไอซีเบอร์ MC145412

ในระหว่างการส่งสัญญาณ DTMF โดยใช้มือกดแป้น จะมีสัญญาณ DTMF ที่น้อยที่สุดส่งออกมาคือ 60 mS จากนั้นจะส่งออกมาเรื่อยๆ ทีละ 32 mS จนกว่าจะยกนิ้วออกจากปุ่มกด สัญญาณที่ออกจากขา DTMF OUT ได้ถูกออกแบบให้สามารถไปขับทรานซิสเตอร์ชนิด PNP ได้ ซึ่งทรานซิสเตอร์นี้สามารถนำสัญญาณไปมอดูเลตกับแรงดัน TIP กับ RING ที่ความถี่ DTMF ได้

ถ้ากรณีที่ปุ่มแรกที่กดเป็นปุ่ม Redial หรือ Recall ไอซีจะทำการดึงข้อมูลตามที่ต้องการออกมาจากหน่วยความจำ

ไอซี MC145412 สามารถที่จะต่อใช้งานกับแหล่งจ่ายภายนอกได้ แหล่งจ่ายไฟนี้สามารถใช้สำหรับเก็บรักษาข้อมูลที่อยู่ในหน่วยความจำได้ และสามารถทำการโปรแกรมขณะที่ไม่ได้ยกหูได้ หากมีส่วนนี้ในวงจรและทำการกดปุ่มใดๆ ขณะที่ไม่ได้ยกหูโทรศัพท์ ออสซิลเลเตอร์ก็จะเริ่มทำงานและเลขหมายจะถูกเก็บในหน่วยความจำทันที เช่นเดียวกับการโปรแกรมขณะยกหูโทรศัพท์

คุณสมบัติของ MC145412

- VDD,VSS POWER SUPPLY
- MS MODE SELECT

เป็นขาที่ใช้กำหนดโหมดการทำงานของไอซีว่าจะเป็นการส่งสัญญาณแบบใด ความสัมพันธ์ระหว่างแรงดันที่ขา MS และโหมดการทำงานแสดงในตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MS	DIALING MODE
VDD	20 PPS PULSE DIALING
OPEN	10 PPS PULSE DIALING
VSS	DTMF DIALING

ตาราง 3-2 แสดงความสัมพันธ์ระหว่างแรงดันที่ขา MS กับโหมดการทำงาน

- OH (ON HOOK)

ป้อนแรงดัน VDD หรือปล่อยลอยไว้ เป็นการกำหนดให้ไอซีทำงานในโหมด ON HOOK หากต่อกับ VSS เป็นการเลือกโหมด OFF HOOK

- TSO (TONE SIGNAL OUTPUT)

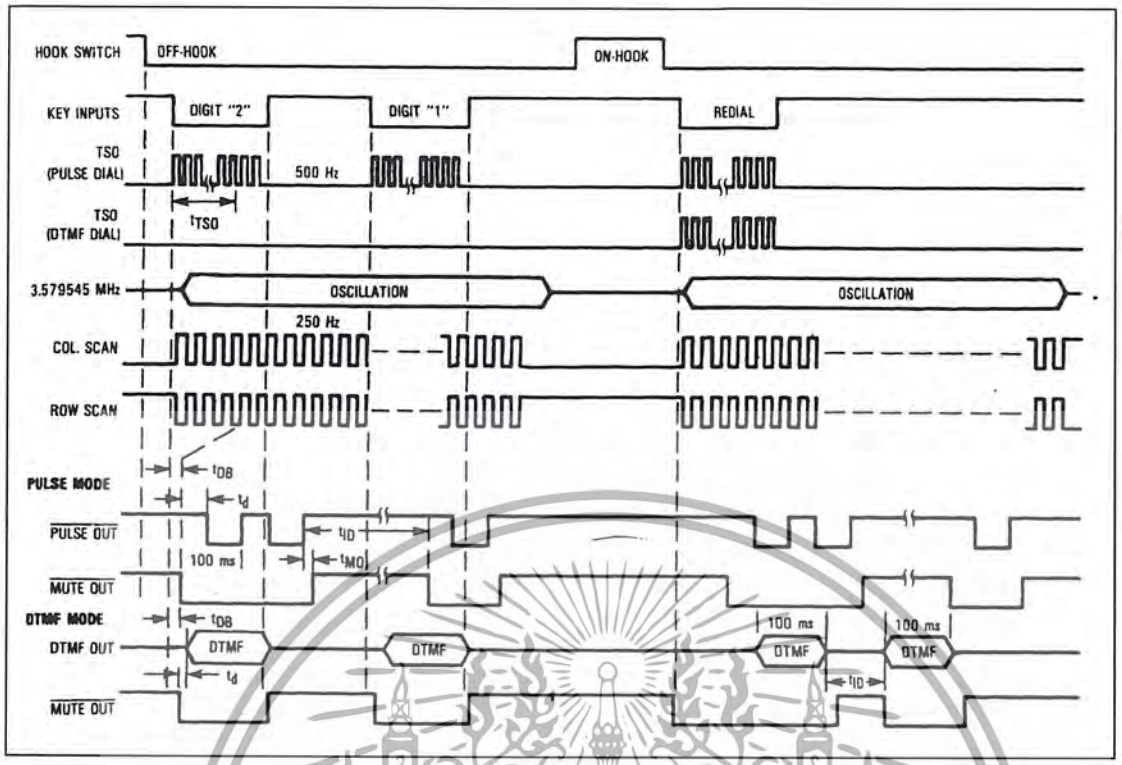
กำเนิดสัญญาณความถี่ 500 Hz หลังจากที่มีการกดเลขหมาย เพื่อให้ทราบได้ว่ามีการกดเลขหมาย ยกเว้นเมื่อมีการกำเนิดสัญญาณ DTMF

- DTMF OUT DUAL TONE MULTIFREQUENCY OUTPUT

เมื่อขา MS ถูกต่อกับแรงดัน VSS ขา DTMF OUT จะส่งสัญญาณ DTMF ตามแถวและแนวที่ทำการกดปุ่มบน key pad ขานี้จะมีค่าเป็น high impedance ในโหมดพัลซ์และการโปรแกรมในขณะ on-hook

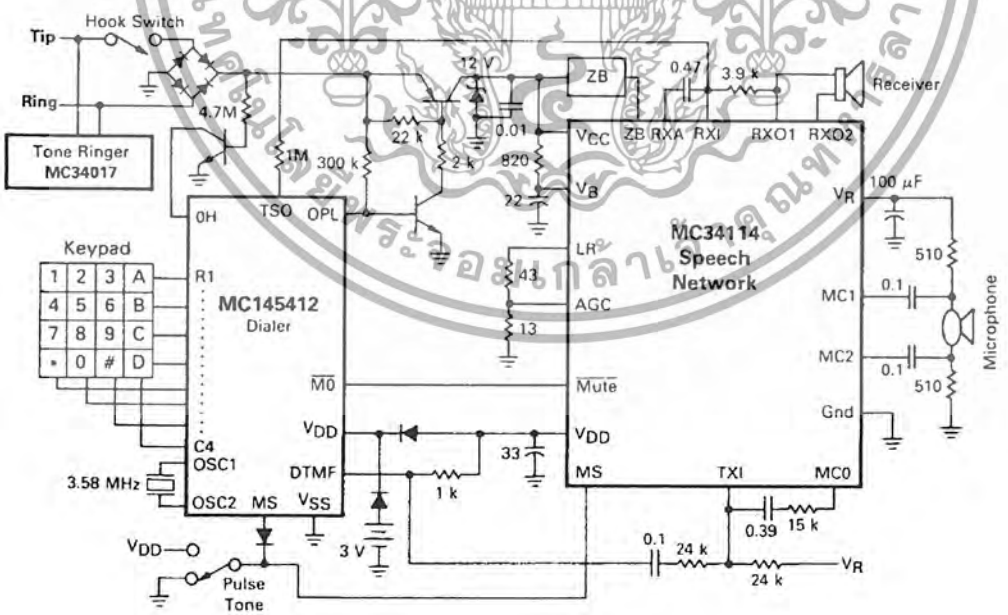
- OPL (OUTPUT PULSING) กำเนิดสัญญาณพัลซ์ 10 pss เมื่อขา MS ถูกปล่อยลอย หรือกำเนิดสัญญาณ 20 pps เมื่อขา MS ต่อกับแรงดัน VDD มีอัตราการเปิดปิดเป็น 60/40 ในโหมด DTMF เอาท์พุทเป็น High impedance ในระหว่างการโปรแกรมแบบ On-hook จะไม่มีเอาท์พุทออกมา
- MO (MUTE OUTPUT) ขานี้จะเปลี่ยนสถานะเป็น 0 เมื่อขา POL ทำงาน หรือระหว่างการกดปุ่ม off-hook หรือ หารหมุนเบอร์โทรศัพท์จากหน่วยความจำในโหมด DTMF
- KEY IN การกดปุ่มที่ใช้ได้คือการที่ขาสัญญาณแถวที่กดถูกต่อกับขาสัญญาณแนวตั้ง
- OSCin,OSCout วงจรออสซิลเลเตอร์ภายในชิบต้องการต่อกับคริสตอลค่า 3.57945 MHz เพื่อใช้ในการอ้างอิงความถี่ที่จะสร้างขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3-7 แสดงไทมิ่งไดอะแกรมการทำงานของไอซี MC145412

วงจรส่วนของโทรศัพท์

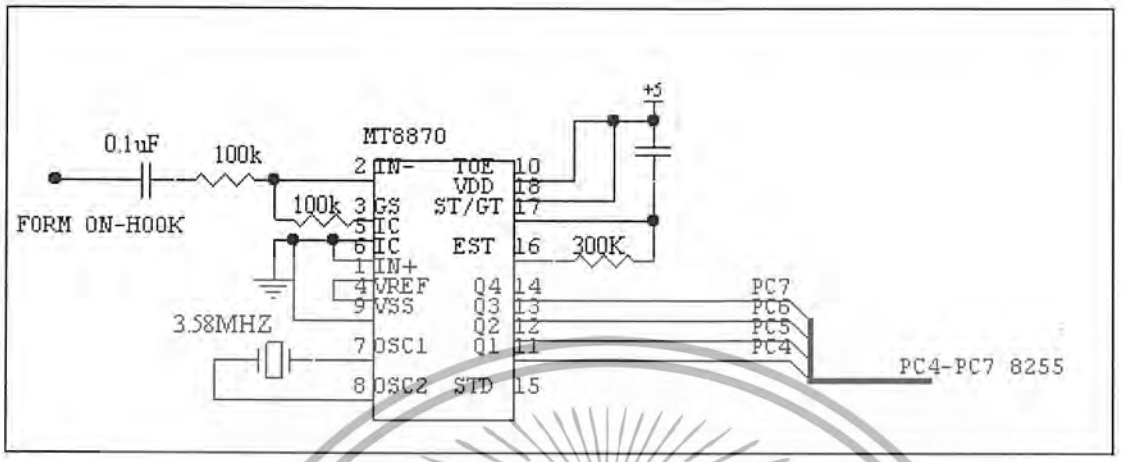


รูป 3-8 วงจรโทรศัพท์ต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 วงจรส่วนถอดรหัสสัญญาณความถี่โทรศัพท์

ในการออกแบบวงจรส่วนนี้ได้ใช้ไอซีสำเร็จรูปเบอร์MT8870มาทำหน้าที่ในการถอดรหัสสัญญาณโทรศัพท์เป็น BCD



รูป 3-9 วงจรถอดรหัสสัญญาณความถี่โทรศัพท์

การทำงานของวงจรเมื่อมีสัญญาณ DTMF เข้ามาจะถูกคับปลิ้งผ่านตัวคาปาซิเตอร์0.1 μF และความต้านทาน 100K เข้ามาที่ขา 2 ซึ่งเป็นอินเวอร์ติ้งอินพุท (Inverting Input) ของออปแอมป์ ซึ่งออปแอมป์นี้จะจัดวงจรขยายแบบอินเวอร์ติ้งแอมป์ โดยภายในจะมี R ต่อในลักษณะป้อนกลับซึ่งเป็นตัวกำหนดอัตราขยายของออปแอมป์ ส่วนที่ขา 1 ซึ่งเป็นนอนอินเวอร์ติ้ง (Non Inverting) จะได้รับแรงดันไฟจากขา 4(Vref) ซึ่งจะมีค่าประมาณ VDD/2 สัญญาณ Tone ที่ถูกขยายแล้วจากออปแอมป์จะผ่านเข้าไปยังภาคกรองสัญญาณโทรศัพท์ และต่อไปที่ ไฮฟิลเตอร์และโลว์ฟิลเตอร์ จากนั้นจะถูกตรวจจับและถอดรหัสออกเป็นสัญญาณในระบบเลขฐาน 2 ทางเอาท์พุทที่ขา Q1-Q4 เพื่อเข้าพอร์ตควบคุมของ 8255#1 พอร์ต PC4-PC7ตามลำดับ

หลักการทำงานของการถอดรหัสสัญญาณ Tone ที่ถูกส่งมาตามสายโทรศัพท์ จะถูกส่งผ่านมาที่วงจรส่วนถอดรหัสความถี่ DTMF ที่รับเข้ามาจะถูกกรองความถี่ก่อนที่จะส่งมาเข้าวงจรส่วนถอดรหัส ซึ่งการทำงานทั้งหมดจะอยู่ภายในตัว IC MT8870 ซึ่งการทำงานภายในประกอบด้วย

- ภาคกรองสัญญาณความถี่ จะทำการแยกสัญญาณ DTMF ที่เข้ามาออกเป็น 2 กลุ่มความถี่ คือช่วงความถี่ต่ำ และช่วงความถี่สูง

- **ภาคถอดรหัส** ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้วจะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิตอล และมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสมเมื่อตรวจสอบว่าความถี่นั้นถูกต้อง สัญญาณที่ขา Est (early steering) ก็จะแอคทีฟ

- **ภาคตรวจสอบสัญญาณ** ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาท์พุท จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มให้มีความถี่ออกมาเป็นช่วงเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

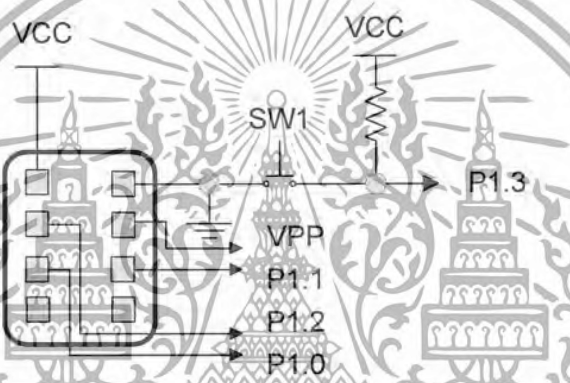
พอสมควรมิฉะนั้นวงจรส่วนนี้จะไม่รับ โดยถือว่าสัญญาณไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใดสามรถตั้งได้โดยใช่ RC ต่อภายนอก สัญญาณที่ขา ESt จะเป็น "High" นานใกล้เคียงกับระยะเวลาที่ความถี่ DTMF เข้ามา

- **ภาคขยายสัญญาณความแตกต่าง** วงจรส่วนอินพุทของ MT8870 เป็นภาคขยายออปแอมป์ที่สามารถปรับอัตราการขยายโดยต่อวงจรภายนอกเพิ่มเข้าไป

- **ภาคกำเนิดความถี่** ภายในไอซีจะมีวงจรฐานเวลาอยู่ภายใน เพียงต่อแร่คริสตอลขนาด 3.58 MHz ก็สามารถใช้งานได้

3.4 การออกแบบวงจรการอ่านและเขียนข้อมูลลงบนบัตรสมาร์ทการ์ด

วงจรนี้มีการอินเทอร์เฟสกับ 8031เพื่อสร้างสัญญาณในการควบคุมการทำงานร่วมกับวงจรภายใน



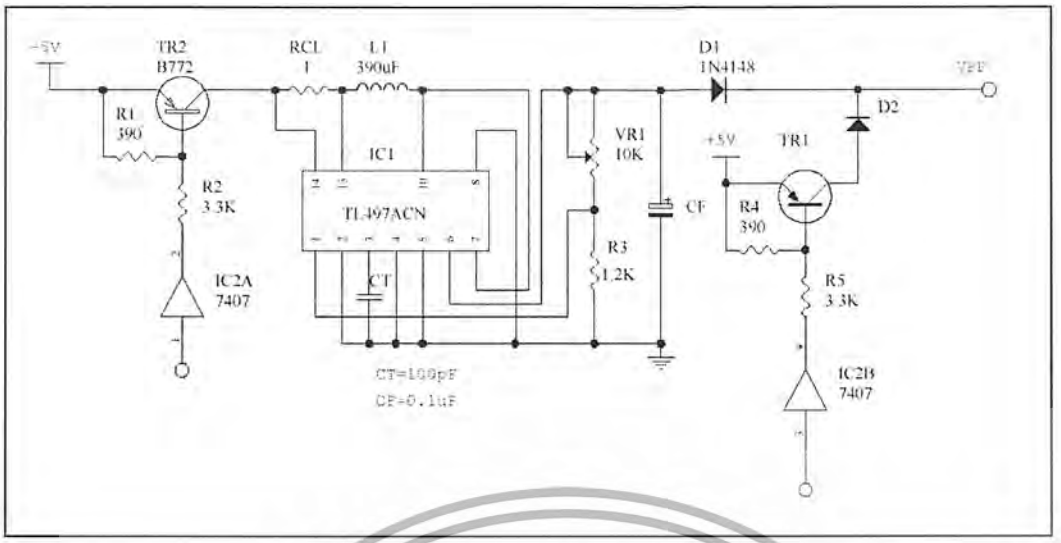
รูป 3-10 แสดงการเชื่อมต่อหน้าสัมผัสของบัตรกับ 8031

สัญญาณนาฬิกาที่ป้อนให้กับบัตรสมาร์ทการ์ดจะได้มาจากการเขียนโปรแกรมจำลองสัญญาณเพื่อควบคุมจังหวะในการอ่านและเขียนข้อมูลบนบัตร โดยจะปรับให้มีค่า 104 uS ซึ่งเป็นค่าคาบเวลาสัญญาณนาฬิกาที่ใช้กับบัตรสมาร์ทการ์ดทั่วไป มีผลให้อัตราการส่งถ่ายข้อมูลของบัตรสมาร์ทการ์ดคงที่อยู่ที่ 9600 บิตต่อวินาที

แรงดัน VPP ในสภาวะปกติจะอยู่ที่ระดับ 5 โวลท์ซึ่งไม่มีผลต่อ EPROM ภายในบัตรสมาร์ทการ์ดซึ่งเป็นระดับแรงดันที่ใช้ในการอ่านข้อมูล แรงดันไฟ VPP ในสภาวะการเขียน (ปกติ ใช้แรงดัน 21 โวลท์) ได้มาจากวงจรทวีค่าแรงดันโดยใช้ IC TL497 โดยมีสัญญาณที่ใช้ควบคุมการทำงานอยู่ 2 สัญญาณ คือ สภาวะการอ่านข้อมูลค่าลอจิกที่ขา P1.4 = 0 P1.5 = 1

สภาวะการเขียนข้อมูลค่าลอจิกที่ขา P1.4 = 1 P1.5 = 0

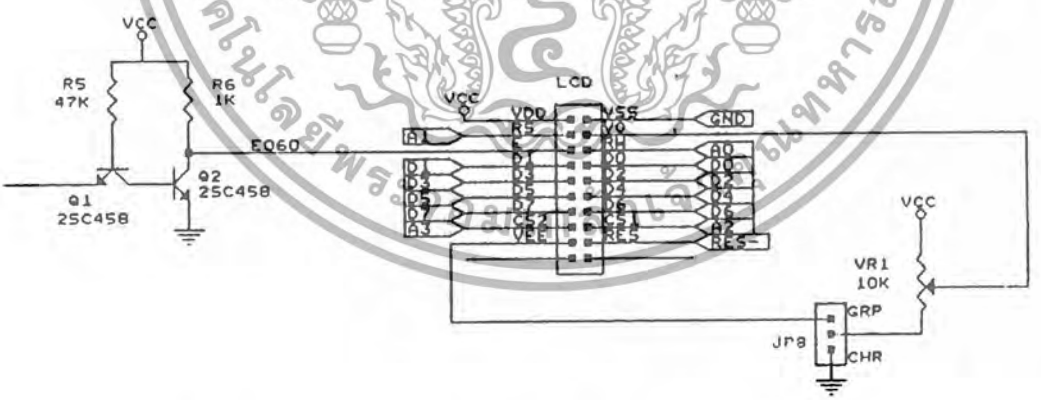
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3-11 วงจรทวีคูณแรงดัน VPP

3.5 วงจรควบคุมการทำงานของ LCD

การออกแบบวงจรสำหรับการควบคุมการทำงานของ LCD จะใช้การติดต่อแบบหน่วยความจำ โดยจะรับส่งข้อมูลโดยใช้ DATA BUS ของไมโครคอนโทรลเลอร์ 89C51 ผ่านทาง DATA BUS ของไอซี 8255 เพื่อที่จะส่งข้อมูลที่ได้จากโปรแกรมผ่านไปยัง LCD โดยกำหนดแอดเดรสเริ่มต้นที่ E060H ซึ่งเป็นแอดเดรสที่ได้จากการถอดรหัสของไอซี 74LS138 โดยมีลักษณะการเชื่อมต่อดังนี้



รูป 3-12 แสดงการเชื่อมต่อ LCD กับ ไมโครคอนโทรลเลอร์ 89C51

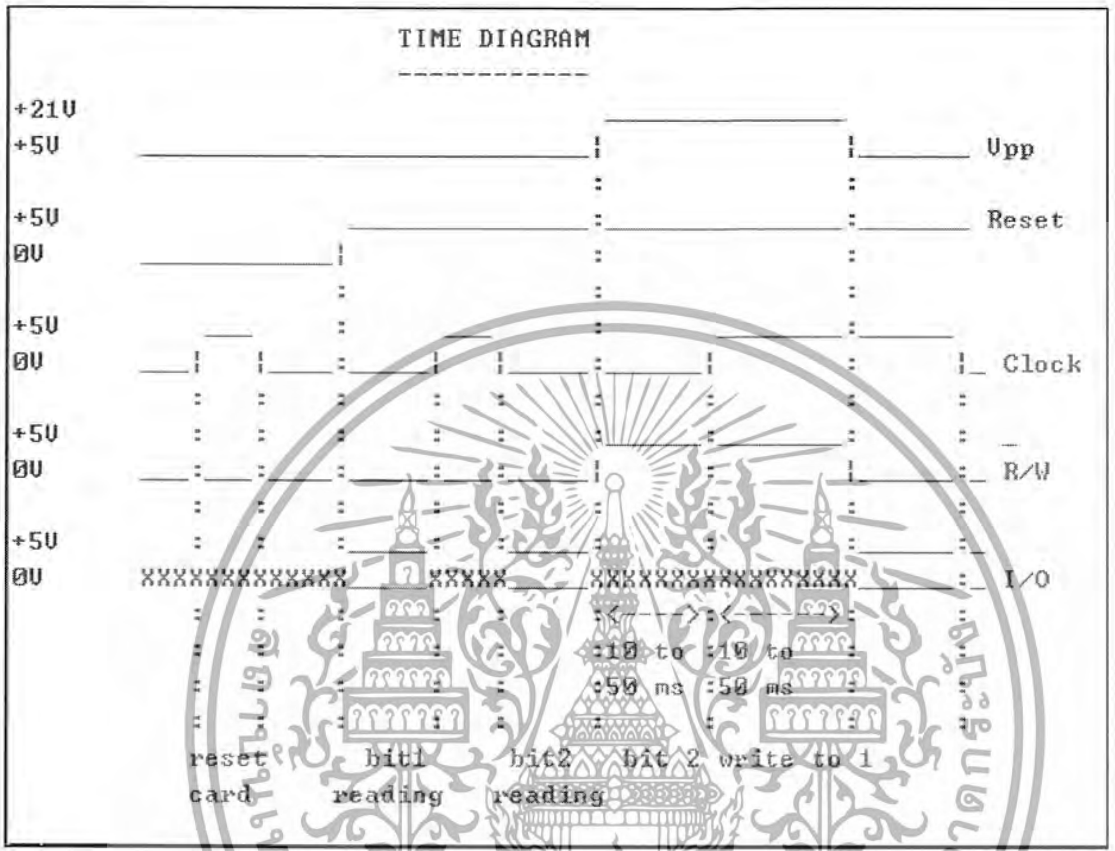
3.6 การเขียนโปรแกรมควบคุมการทำงานของระบบโทรศัพท์แบบใช้สมาร์ทการ์ด

การเขียนโปรแกรมเพื่อควบคุมการทำงานของทั้งระบบจะมี 2 ส่วนคือส่วนของการติดต่อกับบัตรสมาร์ทการ์ดและส่วนของการควบคุมระบบโทรศัพท์ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.1 การเขียนโปรแกรมติดต่อกับบัตรสมาร์ทการ์ด

การเขียนโปรแกรมการติดต่อกับบัตรสมาร์ทการ์ดต้องทำตามรูปแบบไดอะแกรมของสัญญาณ โดยขึ้นอยู่กับชนิดของบัตรที่นำมาใช้งาน ลักษณะของสัญญาณขาต่างมีดังนี้



รูป 3-13 ไทม์มิ่งไดอะแกรมในการทำงานของบัตรไอซี

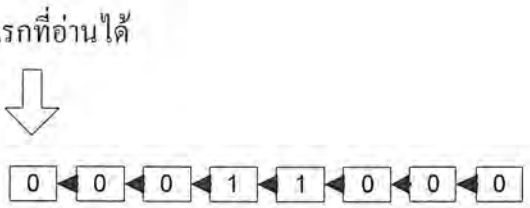
การรีเซ็ตบัตร

การรีเซ็ตบัตรจะเป็นการเริ่มสั่งให้วงจรภายในของบัตรเริ่มทำงานทำได้โดยการป้อนสัญญาณนาฬิกาเข้าที่ขา I/O จำนวน 1 พัลซ์ แล้วหน่วงเวลาเพื่อรอให้วงจรต่างๆ กำหนดค่าเริ่มต้นในการทำงานแล้วจึงกำหนดให้สัญญาณรีเซ็ตมีค่าเป็นลอจิก "1" วงจรภายในก็พร้อมที่จะรับ-ส่ง ข้อมูลได้ทันที

การอ่านข้อมูลจากบัตร

การอ่านข้อมูลจากบัตรจะกระทำได้ในขณะที่ระดับสัญญาณนาฬิกามีค่าเป็น 0 เท่านั้นโดยบิตแรกที่อ่านได้จะเป็นข้อมูลบิตที่ 7 ของไบท์ ที่1 แล้วป้อนสัญญาณนาฬิกาเพื่อให้วงจรนับภายในส่งข้อมูลบิตถัดไปออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3-14 แสดงลักษณะของข้อมูลที่อ่านได้จากบัตร

การเขียนข้อมูลลงบนบัตร

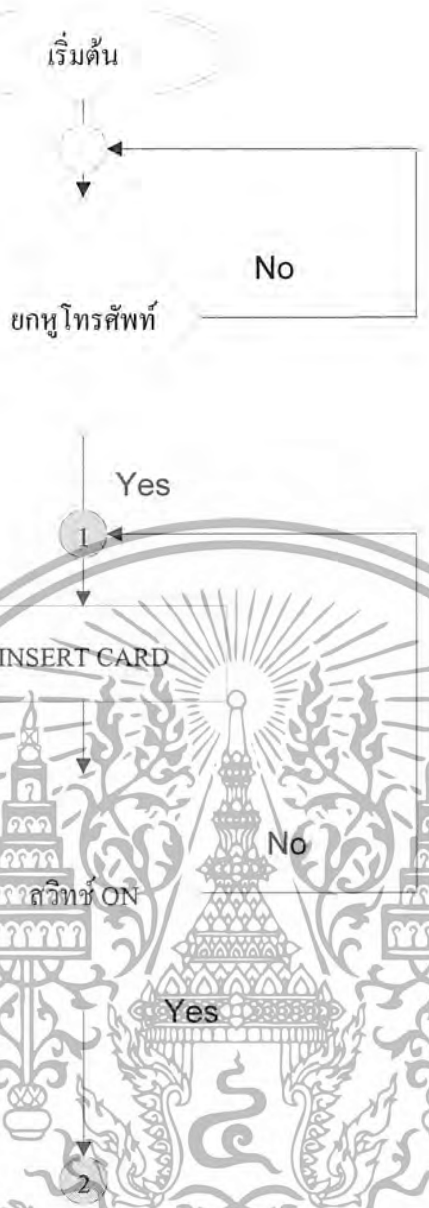
การเขียนข้อมูลลงบนบัตรต้องป้อนสัญญาณนาฬิกาเข้าไปก่อนเพื่อเลื่อนแอดเดรสของข้อมูลให้ไปยังแอดเดรสที่ต้องการจะเขียนข้อมูลลงไป หลังจากเลื่อนแอดเดรสไปยังบิตที่ต้องการแล้วให้ป้อนค่าป้อนแรงดัน VPP ขนาด 21 โวลท์และทำการเซ็ตค่าสัญญาณ R/W ให้มีค่าเป็น 1 ค้างไว้เป็นเวลาอย่างน้อย 20 มิลลิวินาที หลังจากนั้นให้ลดระดับแรงดัน VPP ลงมาที่ระดับแรงดัน 5 โวลท์ปกติ การเขียนข้อมูลสามารถทำการเขียนได้ครั้งละกี่บิตก็ได้แต่ต้องกำหนดลำดับของสัญญาณที่เกี่ยวข้องให้เป็นไปตามขั้นตอนเสมอ

3.7 ขั้นตอนการทำงานของโปรแกรม

การทำงานของโปรแกรมจะแบ่งออกเป็น 3ขั้นตอนดังนี้

1. การตรวจสอบการใส่บัตรและเช็คมูลค่าของบัตร
2. ตรวจสอบการกดเลขหมายโทรศัพท์
3. การลดมูลค่าข้อมูลในบัตรและขั้นตอนการเปลี่ยนบัตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3-15 FLOWCHART แสดงขั้นตอนการรับบัตรโทรศัพท์

เริ่มต้นการทำงานเมื่อมีการยกหูโทรศัพท์ขึ้นจะเช็คสถานะของสวิทช์ในช่องเสียบบัตรว่ามีการใส่บัตรโทรศัพท์หรือยัง หากว่ายังไม่มีบัตรอยู่ จะแสดงข้อความบนจอ LCD "INSERT CARD" เพื่อเตือนผู้ใช้ ซึ่งในกรณีนี้จะสั่งให้โปรแกรมส่งสัญญาณไปล็อกการทำงานของวงจรกำเนิดสัญญาณเลขหมายโทรศัพท์ DTMF ไว้ แต่ถ้าใส่บัตรในช่องเสียบจะทำให้สวิทช์ ON โปรแกรมจะส่งสัญญาณไปยังวงจรกำเนิดสัญญาณเลขหมายโทรศัพท์ DTMF ให้เริ่มต้นรอการกดคีย์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป 3-16 FLOWCHART การตรวจสอบการรับสายปลายทาง

จากรูป 3-16 เริ่มต้นด้วยการอ่านข้อมูลบนบัตรโทรศัพท์มาทำการเปรียบเทียบว่ามูลค่าของข้อมูลที่เก็บบนบัตรสามารถใช้งานได้หรือไม่ หากข้อมูลบนบัตรหมดแล้วจะแจ้งมูลค่าให้ทราบแล้วว่าคงเหลือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0 บาท แล้วให้ทำการใส่บัตรใบใหม่ แต่ถ้าข้อมูลบนบัตรยังมีมูลค่าอยู่จะแสดงมูลค่าของบัตรพร้อมทั้งแสดงข้อความให้กดเลขหมายโทรศัพท์ ซึ่งเลขหมายที่กดจะแสดงบนจอ LCD ทันทีเพื่อให้ผู้ใช้งานทราบว่ากดหมายเลขใดอยู่ เมื่อกดเลขหมายโทรศัพท์ครบตามที่ต้องการแล้วโปรแกรมจะรอสัญญาณการรับการยกหูจากปลายสายเพื่อเริ่มการลดมูลค่าของบัตรตามระยะเวลาที่ทำการใช้งานต่อไป

การลดมูลค่าของข้อมูลบนบัตรและการเปลี่ยนบัตรใหม่

รูป 3-17 FLOWCHART แสดงการลดมูลค่าของบัตร

จากรูปเมื่อปลายทางรับสายแล้วโปรแกรมจะรอสัญญาณการลดมูลค่าของการใช้โทรศัพท์เพื่อนำมากระตุ้นการทำงานของวงจรเขียนข้อมูลบนบัตร ขณะทำการเขียนข้อมูลจะมีการตรวจสอบมูลค่าของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัตรเสมอเพื่อตรวจสอบว่าบัตรสามารถใช้งานได้ต่อไปหรือไม่ หากพบว่าบัตรไม่มีมูลค่าแล้วจะแจ้งให้ผู้ใช้เปลี่ยนบัตรใบใหม่หากต้องการใช้งานต่อ แต่ถ้าไม่เปลี่ยนบัตรในเวลาที่กำหนด โปรแกรมจะสั่งให้วงจรทำการยุติการสนทนาทันที โดยระยะเวลาในส่วนนี้จะตรวจสอบจากช่วงของสัญญาณการลดมูลค่าบัตรในแต่ละครั้งดังนั้นหากโปรแกรมตรวจสอบพบว่ามูลค่าที่เหลืออยู่บนบัตรเพียงพอสำหรับการใช้งานในระยะเวลา 30 วินาทีก็จะทำการเตือนทันที ทั้งนี้เพื่อให้ผู้ใช้งานได้มีเวลาในการเปลี่ยนบัตรได้ทัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

การทดลองการทำงานของเครื่องโทรศัพท์แบบใช้บัตรสมาร์ทการ์ดจะกระทำทีละส่วนเพื่อตรวจสอบการทำงานแบบแยกส่วนก่อน แล้วจึงนำทั้งหมดมาทดลองร่วมกันอีกครั้ง เพื่อให้สามารถหาข้อบกพร่องที่อาจเกิดขึ้นได้โดยง่าย

4.1 การทดลองการทำงานของวงจรการอ่าน/เขียนข้อมูลบนบัตรสมาร์ทการ์ด

ทดสอบการทำงานโดยต่อชุดอินเทอร์เฟสของบัตรสมาร์ทการ์ดกับไมโครคอนโทรลเลอร์และทำการอ่าน/เขียนข้อมูล โดยข้อมูลที่อ่านได้จะแสดงผลบนจอ LCD

ข้อมูลที่อ่านได้จากบัตรมีขนาด 32 ไบต์แบ่งเป็น 2 ส่วนดังนี้

ROM	18 81 65 4B 3C D7 33 FA 6D 3A 61 22
EPROM	3C 5F 6D 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00

ตาราง 4-1 แสดงข้อมูลที่อ่านได้จากบัตรที่ปรากฏบน LCD

ข้อมูลที่อ่านได้จากบัตรหลังจากสั่งให้เขียนข้อมูลที่แอดเดรส 31 บิตที่ 7แล้วทำการอ่านข้อมูลทั้งหมดอีกครั้ง

ROM	18 81 65 4B 3C D7 33 FA 6D 3A 61 22
EPROM	3C 5F 6D 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 01

ตาราง 4-2 แสดงข้อมูลที่อ่านได้จากบัตรที่ปรากฏบน LCDหลังการเขียนบิตสุดท้าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดลองการทำงานของวงจรโทรศัพท์

ประกอบวงจรโทรศัพท์ดังรูปที่ 3-8 ในบทที่ 3 เข้ากับสายโทรศัพท์ที่ใช้งานขององค์การโทรศัพท์เมื่อยกหูโทรศัพท์จะได้ยินสัญญาณให้หมุน (Dial Tone) เมื่อกดเลขหมายปลายทางที่ต้องการจะได้ยินเสียงสัญญาณ DTMF ตามเลขหมายที่กด และเมื่อครบ 7 ตัว สามารถใช้สนทนาได้ปกติ แสดงว่าวงจร Telephone speech network และ วงจร Tone repertory dialer สามารถทำงานได้ตามต้องการ

4.3 การทดลองการทำงานของเครื่องโทรศัพท์แบบใช้สมาร์ทการ์ดทั้งระบบ

เมื่อป้อนไฟเข้าเครื่อง โปรแกรมจะทำการตรวจสอบสวิทช์ในช่องอินเทอร์เฟสของบัตรสมาร์ทการ์ดว่ามีบัตรอยู่หรือไม่ ในครั้งแรกของการใช้งานยังไม่มีบัตรบนจอ LCD จะไม่แสดงข้อความใดออกมาจนกว่าจะมีการยกหูโทรศัพท์จึงจะแจ้งสถานะการทำงานของเครื่องว่าพร้อมทำงานหรือไม่โดยเมื่อยกหูโทรศัพท์ขึ้นจะได้ยินเสียงให้กดเลขหมาย (Dial Tone) บนจอ LCD จะปรากฏข้อความดังนี้

INSERT CARD

ทดลองปลดสายโทรศัพท์ที่ต่อกับคู่สายขององค์การโทรศัพท์ออก แล้วทำการยกหูโทรศัพท์ใหม่อีกครั้งคราวนี้จะไม่ได้ยินเสียงใดๆ และบนจอ LCD จะปรากฏข้อความดังนี้

OUT OF SERVICE

แสดงว่าวงจรตรวจสอบสถานะการทำงานของคู่สายโทรศัพท์ทำงานเป็นปกติ

ต่อคู่สายโทรศัพท์เข้ากับเครื่องแล้วใส่บัตรเข้าช่องใส่บัตรระบบจะให้เราทำการกดเลขหมายโทรศัพท์ทดลองกดเบอร์ 3269969 บนจอ LCD จะปรากฏข้อความดังนี้

Telephone Number	
3269969	**98 Bath**

หลังจากกดเลขหมายโทรศัพท์ปลายทาง พร้อมทั้งแสดงเลขหมายที่กดปรากฏบนจอ LCD แล้วเมื่อปลายทางรับสายจอ LCD จะเปลี่ยนเป็นดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3269969

52 Bath

หลังจากสนทนาจนมูลค่าของบัตรลดลงมีค่าใกล้ 0 บาทหน้าจอ LCD จะกระพริบเพื่อให้ทำการเปลี่ยนบัตรโทรศัพท์ใบใหม่หากต้องการสนทนาต่อไป

หลังเสร็จสิ้นการสนทนาเมื่อวางหูโทรศัพท์ หน้าจอจะกลับไปเป็นสถานะเริ่มต้นอีกครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทสรุปและวิจารณ์

5.1 สรุปผลการทดลอง

โครงงาน และ ปริญญานิพนธ์เรื่องโทรศัพท์สาธารณะแบบใช้บัตรสมาร์ทการ์ดที่ออกแบบมานั้น สามารถทำงานได้ตามที่กำหนดไว้ แต่ยังพบปัญหาที่เกิดขึ้นในระหว่างการพัฒนาดังนี้

1. วงจรทวีคูณแรงดันที่ใช้ไอซี TL 497 บางครั้งมีการทำงานที่ไม่มีเสถียรภาพที่ดีพอทำให้ระดับ แรงดัน VPP ไม่คงที่มีผลต่อการเขียนข้อมูลลงบนบัตรสมาร์ทการ์ดจึงควรพัฒนาวงจรให้มีประสิทธิภาพมากกว่านี้

2. ขณะใช้งานโทรศัพท์สามารถดึงบัตรโทรศัพท์ออกได้ทันทีทำให้การสนทนาต้องหยุดลง ดังนั้นจึงควรมีอุปกรณ์ที่ล็อกบัตรไว้ขณะใช้งานโทรศัพท์เพื่อป้องกันปัญหานี้

5.2 แนวทางการพัฒนา

จากการทำงานของระบบที่ออกแบบมานั้นเป็นเพียงการประยุกต์ใช้งานด้านหนึ่งของบัตรสมาร์ทการ์ดเท่านั้น ดังนั้นจึงควรศึกษาการทำงานของบัตรชนิดอื่นๆ ที่มีความสามารถมากขึ้นเช่นบัตรสมาร์ทการ์ดชนิด Microcontroller Card เพราะสามารถเก็บและแก้ไขข้อมูลภายในได้ อีกทั้งยังมีระบบเข้ารหัสข้อมูลเพื่อรักษาความปลอดภัยของข้อมูลภายในบัตรที่มีประสิทธิภาพสูงเหมาะสำหรับการนำมาใช้งานในระบบมีการเก็บข้อมูลที่มีความซับซ้อนมากขึ้น เช่นบัตรโทรศัพท์ชนิดเติมมูลค่าในบัตรได้ใหม่ หรือนำมาใช้เป็นบัตรสุขภาพ เพื่อเก็บข้อมูลส่วนตัวและประวัติการรักษาของผู้ป่วยทำให้ง่ายในการหาข้อมูลของ คนไข้เพื่อทำการรักษาและวินิจฉัยโรคได้รวดเร็วยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

[1] Jose Luis Zoreda and Jose Manuel Oton,"Smart Cards",Artech House,1994

[2] Kenneth,Ayala,"The 8051 Microcontroller Architechture Programming and Application",West Publishing ,1991

[3] ปรเมษฐ์ ประนยานนท์ และปิยะพงษ์ เผ่าวณิช,"คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์ 8031",บริษัทซีเอ็ดยูเคชั่นจำกัด,2536

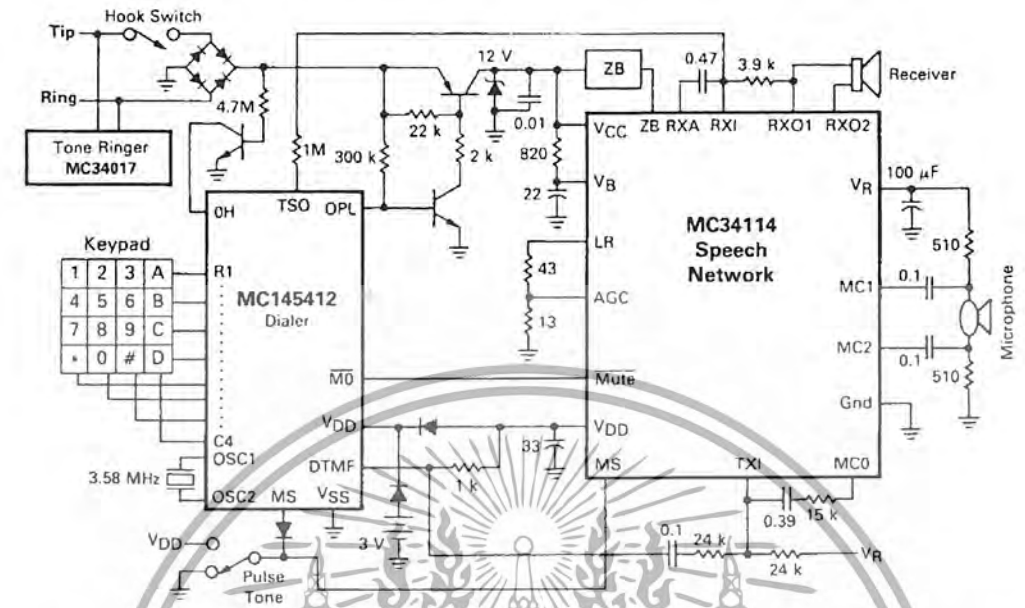
[4] "รวมโครงงานอิเล็กทรอนิกส์ โทรศัพท์และอินเทอร์คอม",บริษัทซีเอ็ดยูเคชั่นจำกัด,2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

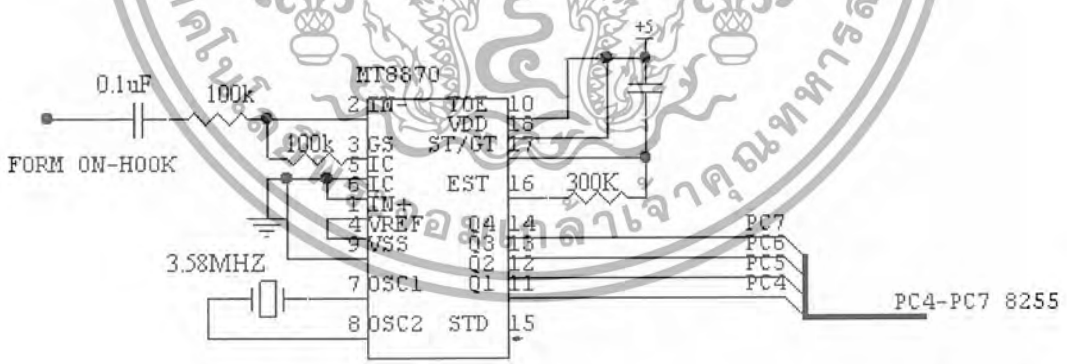
ภาคผนวก ก.

วงจรรวมของระบบโทรศัพท์สาธารณะแบบใช้บัตรสมาร์ทการ์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

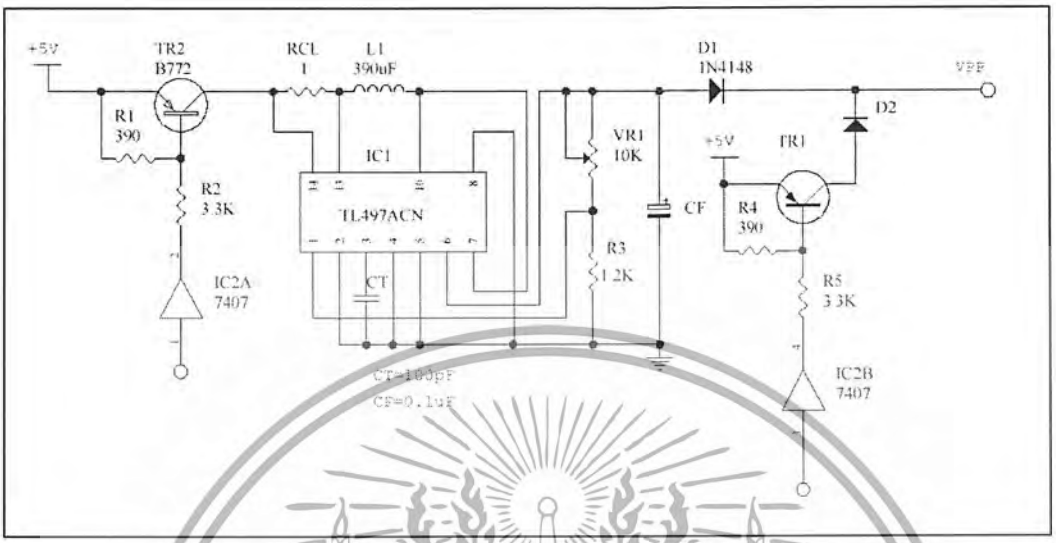


วงจรเครื่องโทรศัพท์



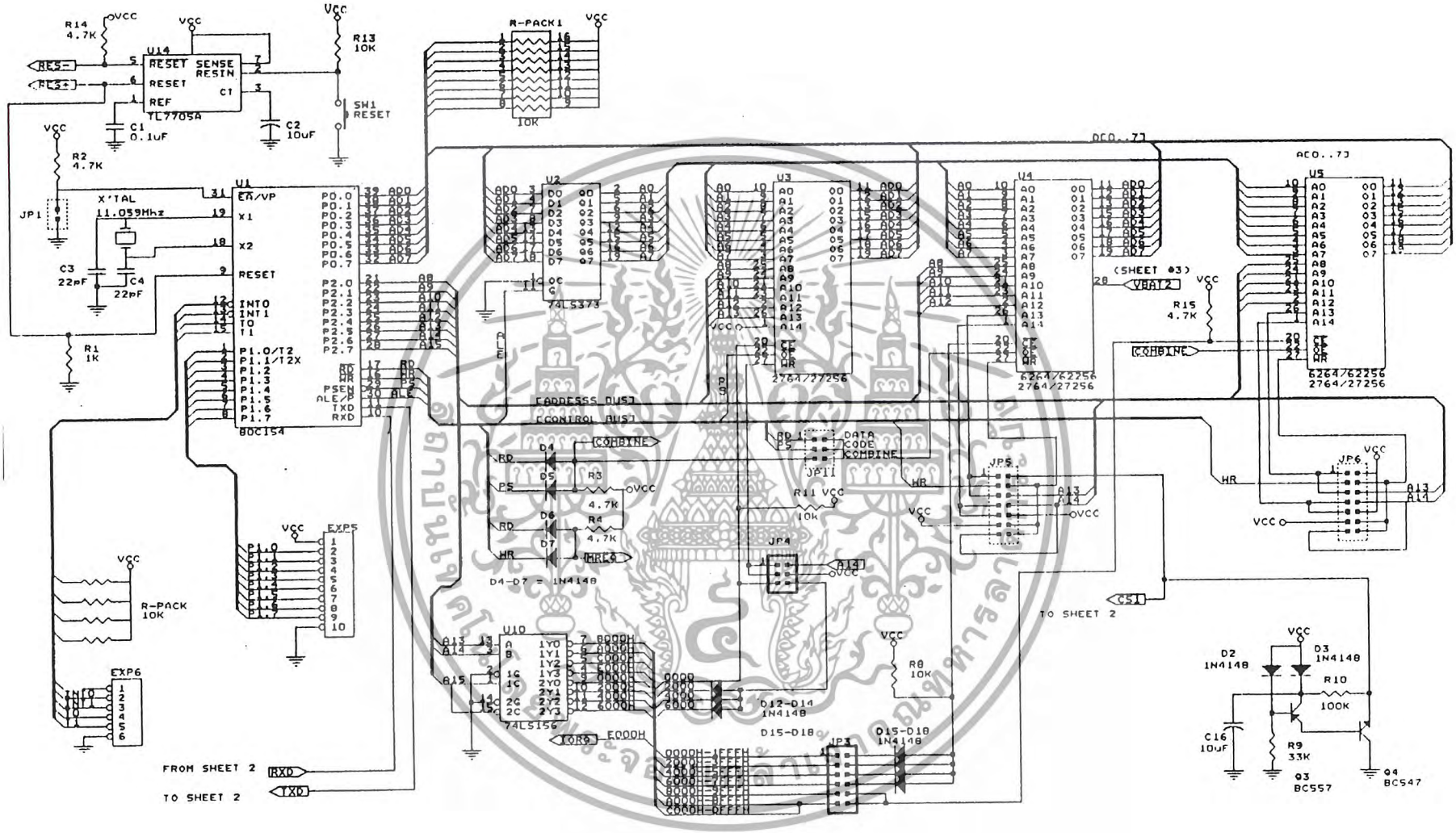
วงจรถอดรหัสสัญญาณความถี่โทรศัพท์

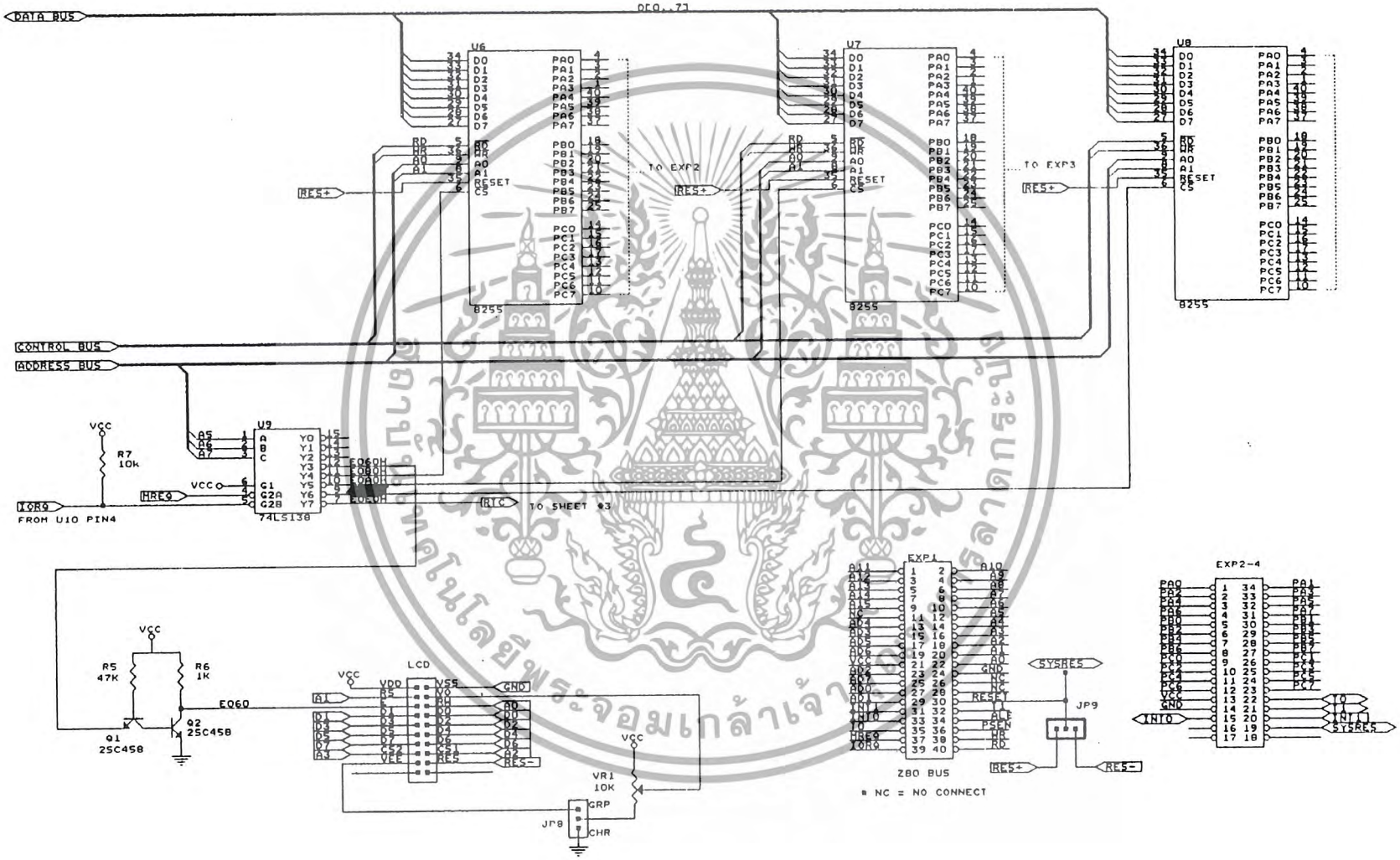
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

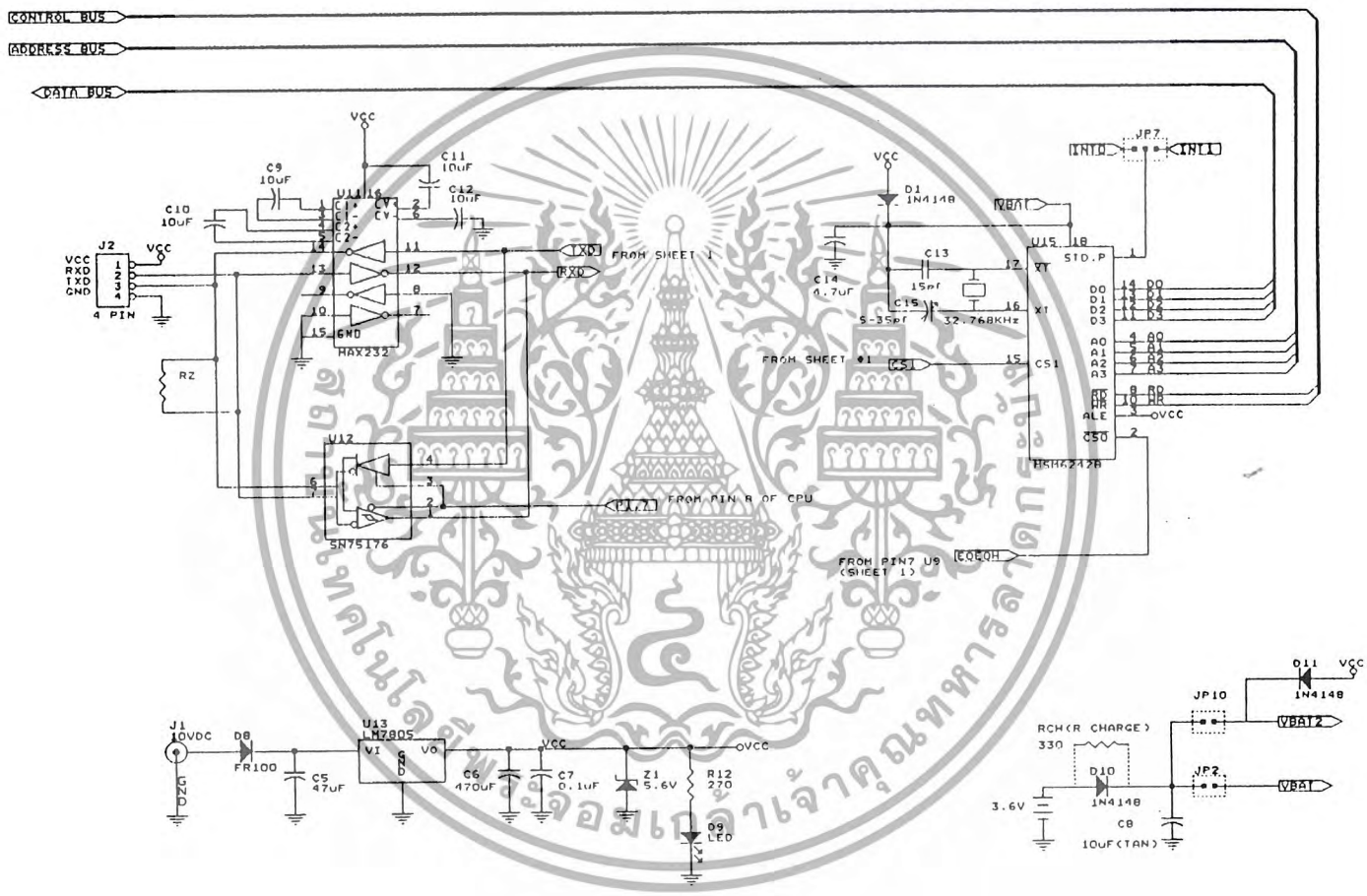


วงจรทวีคูณแรงดัน VPP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


U1
80C154
U2
74LS373
U3
2764/27256
U4
6264/62256
2764/27256
U5
6264/62256
2764/27256
U10
74LS156
U14
TL7705A
X'TAL
11.059Mhz
SW1
RESET
R-PACK1
10K
R-PACK
10K
EXP5
EXP6
JP1
JP3
JP4
JP5
JP6
JP11
ADDRESS BUS
CONTROL BUS
DATA
CODE
COMBINE
D4-D7 = 1N4148
D12-D14
1N4148
D15-D18
1N4148
FROM SHEET 2
TO SHEET 2
(SHEET #3)
Q3
BC557
Q4
BC547


DATA BUS
DE0..7]
U6
U7
U8
8255
TO EXP2
TO EXP3
RES+
CONTROL BUS
ADDRESS BUS
U9
74LS138
VCC
R7
10k
IORQ
FROM U10 PIN4
MREQ
EQ60H
EQ70H
EQ80H
EQ90H
RIC
TO SHEET #3
R5
47K
R6
1K
Q1
2SC458
Q2
2SC458
EQ60
LCD
VR1
10K
JP8
GRP
CHR
EXP1
Z80 BUS
NC = NO CONNECT
SYSRES
JP9
RES-
EXP2-4
INT0
INT1
INT2


CONTROL BUS
ADDRESS BUS
DATA BUS
VCC
C9 10uF
C11 10uF
C10 10uF
C12 10uF
U11 MAX232
J2
VCC
RXD
TXD
GND
4 PIN
RZ
TXD FROM SHEET 1
RXD
U12 SN75176
P1.7 FROM PIN 8 OF CPU
D1 1N4148
VBAT
U15 S1D.P
C13 15pF
C14 4.7uF
C15 5-35pF
32.768KHz
FROM SHEET #1
CS1
HSHA242A
INT0
INT1
JP7
ALE
CE0H
FROM PIN7 U9 (SHEET 1)
J1 10VDC
GND
D8 FR100
C5 47uF
U13 LM7805
VI
VO
GND
VCC
OVCC
C6 470uF
C7 0.1uF
Z1 5.6V
R12 270
D9 LED
D11 1N4148
JP10
VBAT2
RCH(R CHARGE)
330
D10 1N4148
JP2
VBAT
3.6V
C8 10uF(TAN)

ภาคผนวก ข.

เอกสารอ้างอิงของไอซีที่นำมาใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 4K Bytes of In-System Reprogrammable Flash Memory
  - Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial Channel
- Low Power Idle and Power Down Modes

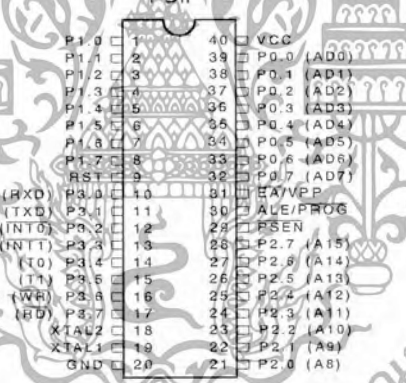
Description

The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4K bytes of Flash Programmable and Erasable Read Only Memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

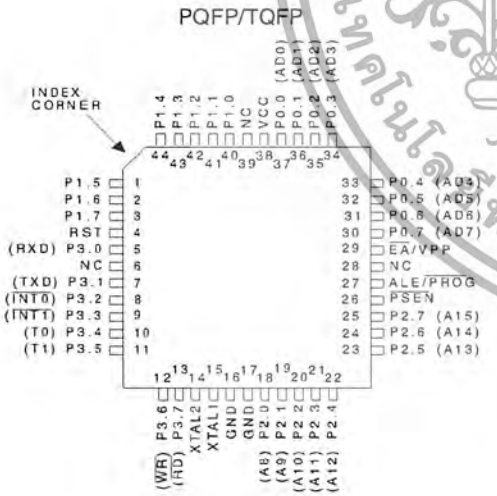
(continued)

Pin Configurations

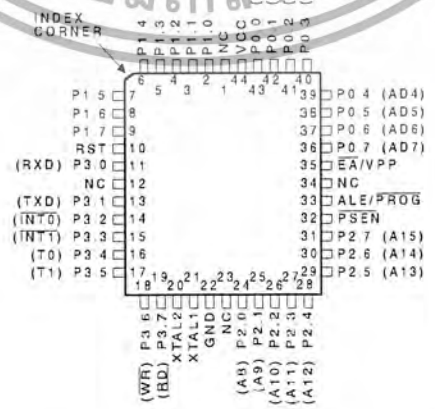
PDIP



PQFP/TQFP



PLCC



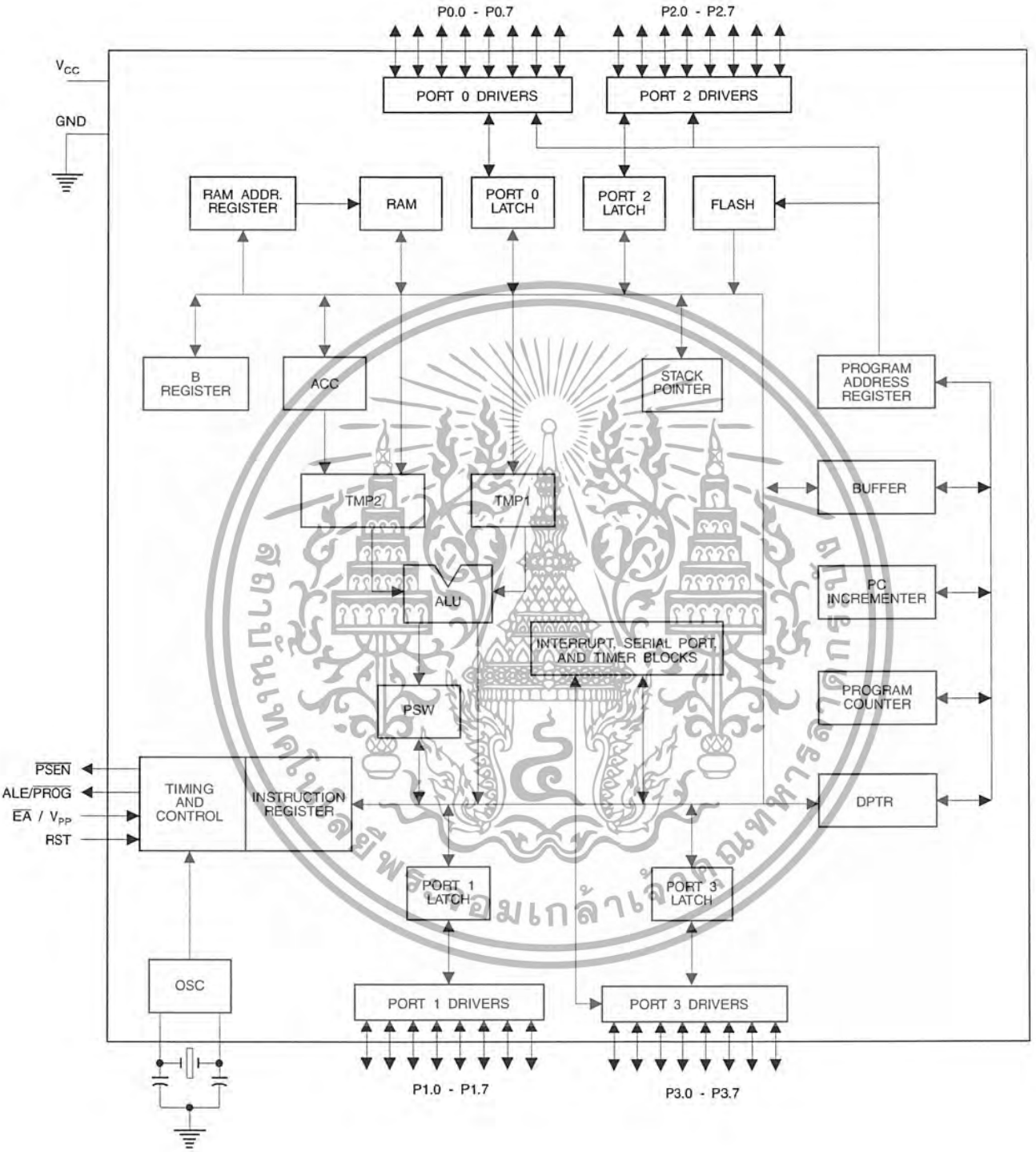
8-Bit Microcontroller with 4K Bytes Flash

AT89C51

0265F-A–12/97

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The AT89C51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Description

V_{CC}
Supply voltage.

GND
Ground.

Port 0
Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1
Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2
Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application it uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3
Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and verification.

RST
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/$\overline{PROG}$
Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{PSEN}$
Program Store Enable is the read strobe to external program memory.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

When the AT89C51 is executing code from external program memory, $\overline{PSEN}$ is activated twice each machine cycle, except that two $\overline{PSEN}$ activations are skipped during each access to external data memory.

$\overline{EA}$/V_{PP}

External Access Enable. $\overline{EA}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{EA}$ will be internally latched on reset.

$\overline{EA}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming, for parts that require 12-volt V_{PP}.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

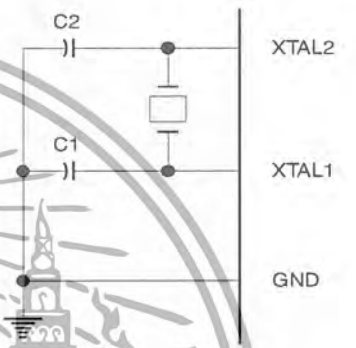
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

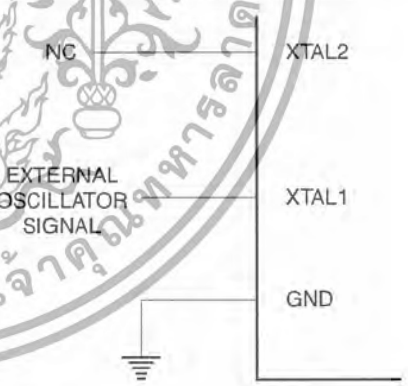
It should be noted that when idle is terminated by a hard ware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Figure 1. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



Status of External Pins During Idle and Power Down Modes

Mode	Program Memory	ALE	$\overline{PSEN}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of $\overline{EA}$ be in agreement with the current logic level at that pin in order for the device to function properly.

Lock Bit Protection Modes

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash is disabled.
3	P	P	U	Same as mode 2, also verify is disabled.
4	P	P	P	Same as mode 3, also external execution is disabled.

Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V_{CC}) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	V_{PP} = 12V	V_{PP} = 5V
Top-Side Mark	AT89C51 xxxx yyww	AT89C51 xxxx-5 yyww
Signature	(030H)=1EH (031H)=51H (032H)=FFH	(030H)=1EH (031H)=51H (032H)=05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

Programming Algorithm: Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise $\overline{EA}/V_{PP}$ to 12V for the high-voltage programming mode.
5. Pulse ALE/$\overline{PROG}$ once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89C51 features $\overline{Data}$ Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. $\overline{Data}$ Polling may begin any time after a write cycle has been initiated.

Ready/$\overline{Busy}$: The progress of byte programming can also be monitored by the RDY/$\overline{BSY}$ output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/$\overline{PROG}$ low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H,

031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(030H) = 1EH indicates manufactured by Atmel
(031H) = 51H indicates 89C51
(032H) = FFH indicates 12V programming
(032H) = 05H indicates 5V programming

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode		RST	PSEN	ALE/PROG	EA/V_{PP}	P2.6	P2.7	P3.6	P3.7
Write Code Data		H	L		H/12V	L	H	H	H
Read Code Data		H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L		H/12V	H	H	H	H
	Bit - 2	H	L		H/12V	H	H	L	L
	Bit - 3	H	L		H/12V	H	L	H	L
Chip Erase		H	L	(1)	H/12V	H	L	L	L
Read Signature Byte		H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10-ms PROG pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Programming the Flash

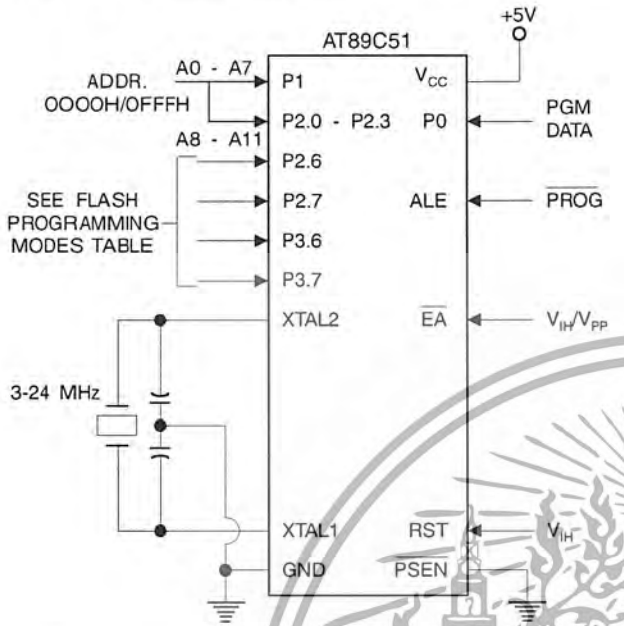
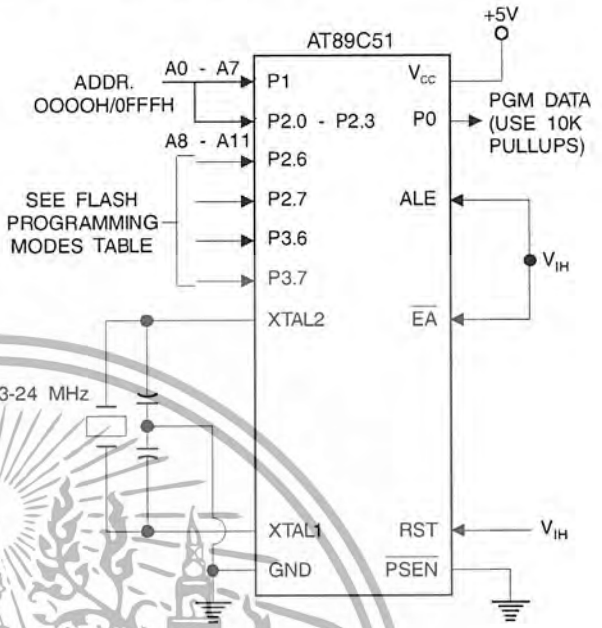


Figure 4. Verifying the Flash



Flash Programming and Verification Characteristics

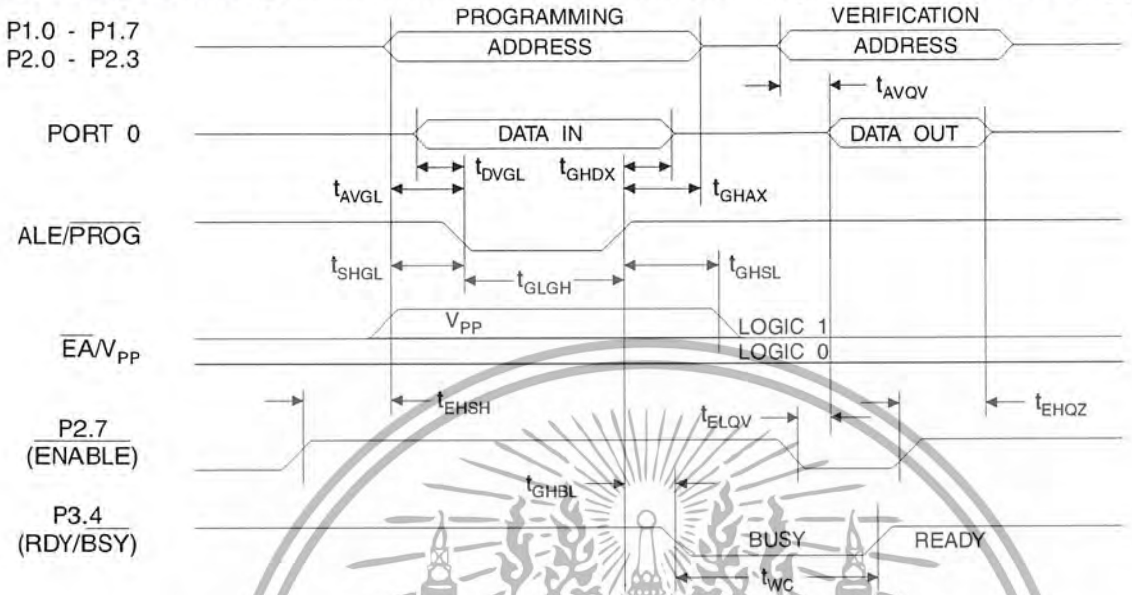
$T_A = 0°C$ to $70°C$, $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
V_{PP}(1)	Programming Enable Voltage	11.5	12.5	V
I_{PP}(1)	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
t_{AVGL}	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After $\overline{PROG}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{PROG}$	$48t_{CLCL}$		
t_{EHSH}	P2.7 ($\overline{ENABLE}$) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GHSL}(1)	V_{PP} Hold After $\overline{PROG}$	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float After $\overline{ENABLE}$	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	µs
t_{WC}	Byte Write Cycle Time		2.0	ms

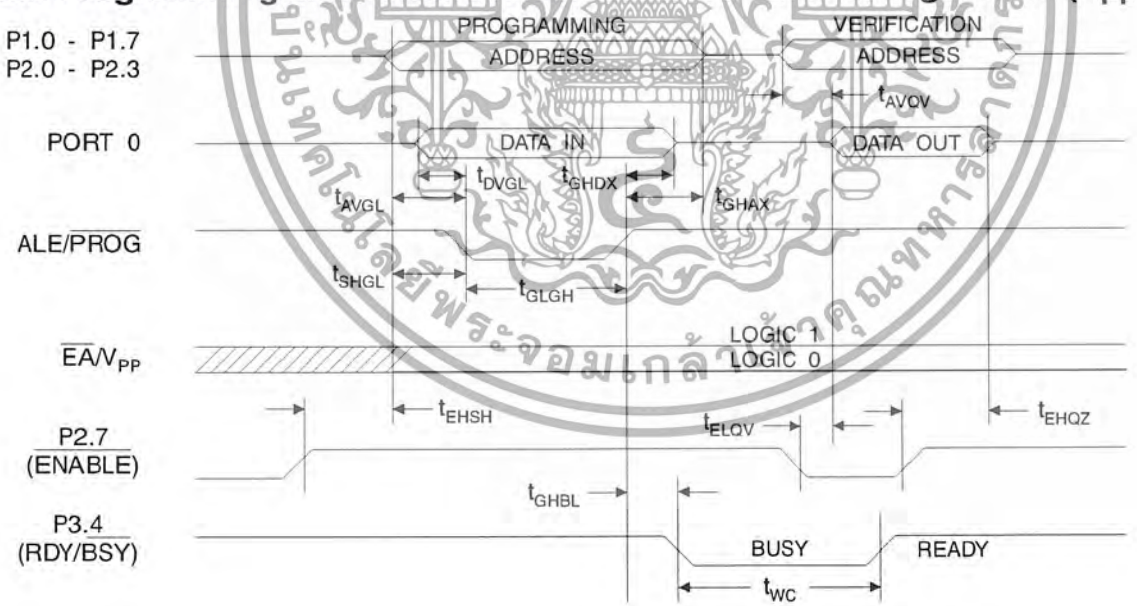
Note: 1. Only used in 12-volt programming mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash Programming and Verification Waveforms - High Voltage Mode (V_{PP} = 12V)



Flash Programming and Verification Waveforms - Low Voltage Mode (V_{PP} = 5V)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

T_A = -40°C to 85°C, V_{CC} = 5.0V ± 20% (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except $\overline{EA}$)	-0.5	0.2 V_{CC} - 0.1	V
V_{IL1}	Input Low Voltage ($\overline{EA}$)		-0.5	0.2 V_{CC} - 0.3	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	0.2 V_{CC} + 0.9	V_{CC} + 0.5	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC} + 0.5	V
V_{OL}	Output Low Voltage[1] (Ports 1,2,3)	I_{OL} = 1.6 mA		0.45	V
V_{OL1}	Output Low Voltage[1] (Port 0, ALE, $\overline{PSEN}$)	I_{OL} = 3.2 mA		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, $\overline{PSEN}$)	I_{OH} = -60 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -25 µA	0.75 V_{CC}		V
		I_{OH} = -10 µA	0.9 V_{CC}		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	I_{OH} = -800 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -300 µA	0.75 V_{CC}		V
		I_{OH} = -80 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	V_{IN} = 0.45V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V_{IN} = 2V, VCC = 5V ± 10%		-650	µA
I_{LI}	Input Leakage Current (Port 0, $\overline{EA}$)	0.45 < V_{IN} < V_{CC}		±10	µA
RRST	Reset Pulldown Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		20	mA
		Idle Mode, 12 MHz		5	mA
	Power Down Mode[2]	V_{CC} = 6V		100	µA
		V_{CC} = 3V		40	µA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin: 10 mA
Maximum I_{OL} per 8-bit port: Port 0: 26 mA
Ports 1, 2, 3: 15 mA
Maximum total I_{OL} for all output pins: 71 mA
If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power Down is 2V.

ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

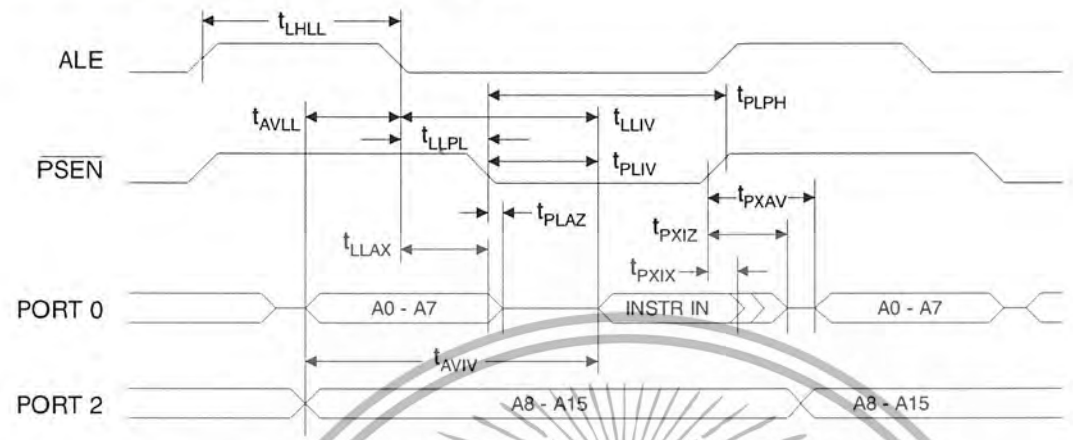
(Under Operating Conditions; Load Capacitance for Port 0, ALE/$\overline{PROG}$, and $\overline{PSEN}$ = 100 pF; Load Capacitance for all other outputs = 80 pF)

External Program and Data Memory Characteristics

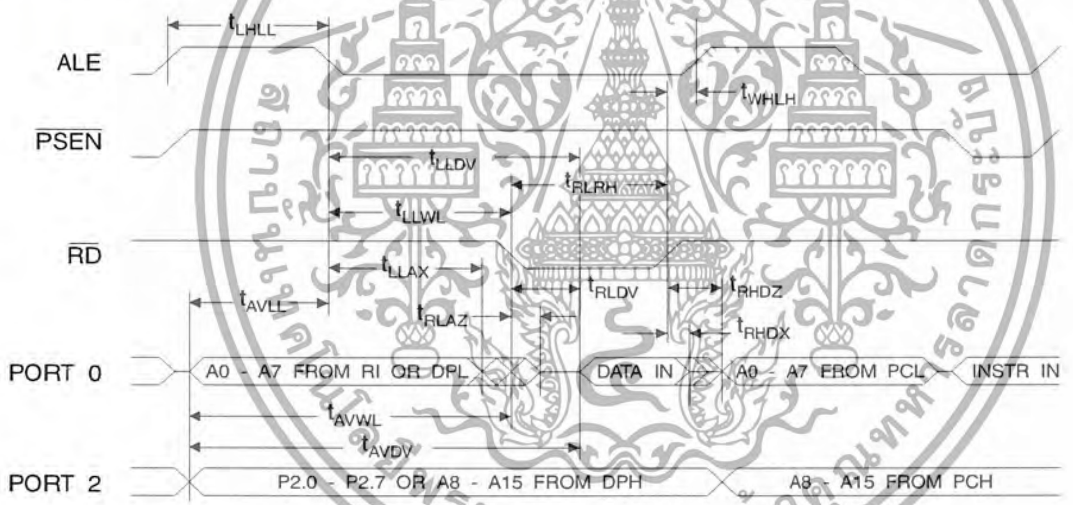
Symbol	Parameter	12 MHz Oscillator		16 to 24 MHz Oscillator		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency			0	24	MHz
t_{LHLL}	ALE Pulse Width	127		$2t_{CLCL}$-40		ns
t_{AVLL}	Address Valid to ALE Low	43		t_{CLCL}-13		ns
t_{LLAX}	Address Hold After ALE Low	48		t_{CLCL}-20		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{CLCL}$-65	ns
t_{LLPL}	ALE Low to $\overline{PSEN}$ Low	43		t_{CLCL}-13		ns
t_{PLPH}	$\overline{PSEN}$ Pulse Width	205		$3t_{CLCL}$-20		ns
t_{PLIV}	$\overline{PSEN}$ Low to Valid Instruction In		145		$3t_{CLCL}$-45	ns
t_{PXIX}	Input Instruction Hold After $\overline{PSEN}$	0		0		ns
t_{PXIZ}	Input Instruction Float After $\overline{PSEN}$		59		t_{CLCL}-10	ns
t_{PXAV}	$\overline{PSEN}$ to Address Valid	75		t_{CLCL}-8		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{CLCL}$-55	ns
t_{PLAZ}	$\overline{PSEN}$ Low to Address Float		10		10	ns
t_{RLRH}	$\overline{RD}$ Pulse Width	400		$6t_{CLCL}$-100		ns
t_{WLWH}	$\overline{WR}$ Pulse Width	400		$6t_{CLCL}$-100		ns
t_{RLDV}	$\overline{RD}$ Low to Valid Data In		252		$5t_{CLCL}$-90	ns
t_{RHDX}	Data Hold After $\overline{RD}$	0		0		ns
t_{RHDZ}	Data Float After $\overline{RD}$		97		$2t_{CLCL}$-28	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{CLCL}$-150	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{CLCL}$-165	ns
t_{LLWL}	ALE Low to $\overline{RD}$ or $\overline{WR}$ Low	200	300	$3t_{CLCL}$-50	$3t_{CLCL}$+50	ns
t_{AVWL}	Address to $\overline{RD}$ or $\overline{WR}$ Low	203		$4t_{CLCL}$-75		ns
t_{QVWX}	Data Valid to $\overline{WR}$ Transition	23		t_{CLCL}-20		ns
t_{QVWH}	Data Valid to $\overline{WR}$ High	433		$7t_{CLCL}$-120		ns
t_{WHQX}	Data Hold After $\overline{WR}$	33		t_{CLCL}-20		ns
t_{RLAZ}	$\overline{RD}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{RD}$ or $\overline{WR}$ High to ALE High	43	123	t_{CLCL}-20	t_{CLCL}+25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle

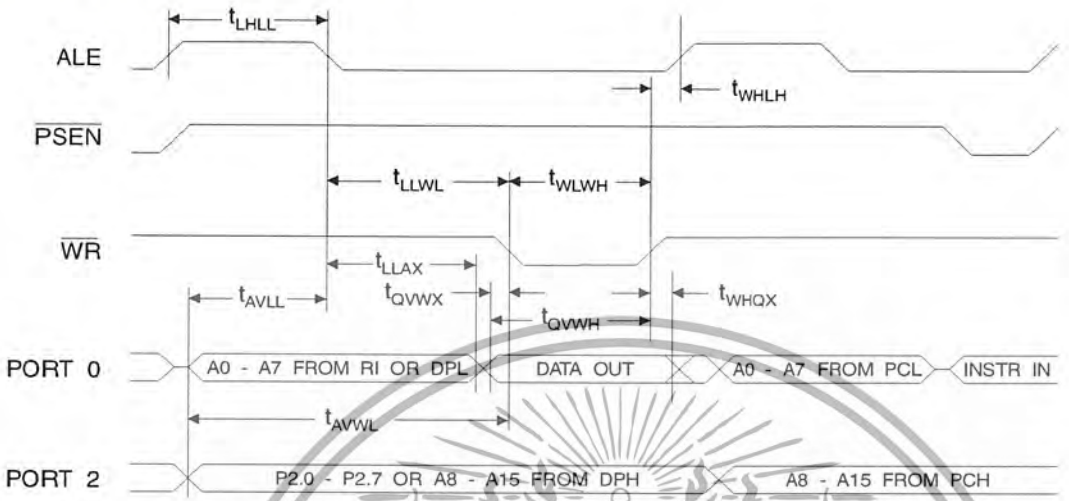


External Data Memory Read Cycle

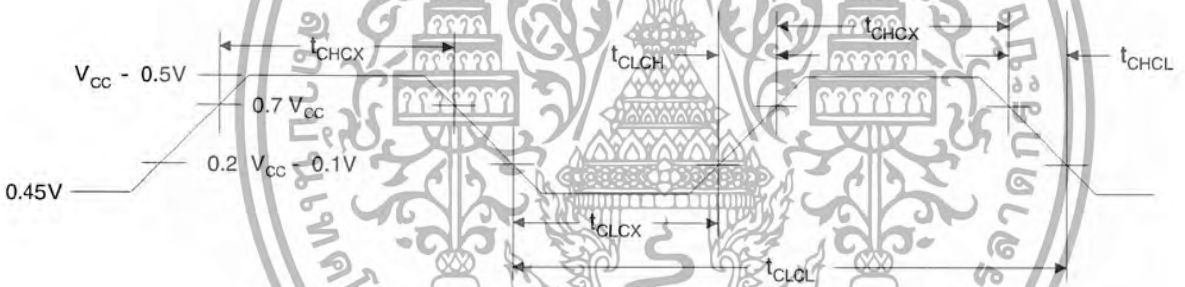


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

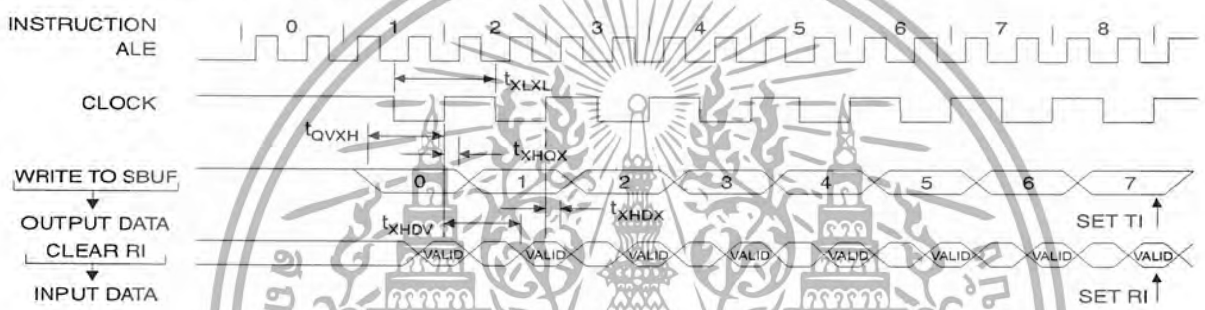
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

(V_{CC} = 5.0 V ± 20%; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}$-133		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}$-117		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}$-133	ns

Shift Register Mode Timing Waveforms



AC Testing Input/Output Waveforms[1]

Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms[1]

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C51-12AC	44A	Commercial
		AT89C51-12JC	44J	(0°C to 70°C)
		AT89C51-12PC	40P6	
		AT89C51-12QC	44Q	
		AT89C51-12AI	44A	Industrial
		AT89C51-12JI	44J	(-40°C to 85°C)
		AT89C51-12PI	40P6	
		AT89C51-12QI	44Q	
		AT89C51-12AA	44A	Automotive
		AT89C51-12JA	44J	(-40°C to 105°C)
		AT89C51-12PA	40P6	
		AT89C51-12QA	44Q	
16	5V ± 20%	AT89C51-16AC	44A	Commercial
		AT89C51-16JC	44J	(0°C to 70°C)
		AT89C51-16PC	40P6	
		AT89C51-16QC	44Q	
		AT89C51-16AI	44A	Industrial
		AT89C51-16JI	44J	(-40°C to 85°C)
		AT89C51-16PI	40P6	
		AT89C51-16QI	44Q	
		AT89C51-16AA	44A	Automotive
		AT89C51-16JA	44J	(-40°C to 105°C)
		AT89C51-16PA	40P6	
		AT89C51-16QA	44Q	
20	5V ± 20%	AT89C51-20AC	44A	Commercial
		AT89C51-20JC	44J	(0°C to 70°C)
		AT89C51-20PC	40P6	
		AT89C51-20QC	44Q	
		AT89C51-20AI	44A	Industrial
		AT89C51-20JI	44J	(-40°C to 85°C)
		AT89C51-20PI	40P6	
		AT89C51-20QI	44Q	

เอกสารนี้เป็นเอกสาร... ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	5V ± 20%	AT89C51-24AC	44A	Commercial (0°C to 70°C)
		AT89C51-24JC	44J	
		AT89C51-24PC	44P6	
		AT89C51-24QC	44Q	
		AT89C51-24AI	44A	Industrial (-40°C to 85°C)
		AT89C51-24JI	44J	
		AT89C51-24PI	44P6	
		AT89C51-24QI	44Q	

Package Type	
44A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
40P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
APPLICATION NOTE

Order this document
by AN1004/D

AN1004

A Handsfree Featurephone Design Using the MC34114 Speech Network and the MC34118 Speakerphone ICs

Prepared by
Dennis Morgan
Bipolar Analog IC Division

INTRODUCTION

This application note describes the procedure for combining the MC34114 speech network with the MC34118 speakerphone circuit into a featurephone which includes the following functions: ten number memory pulse/tone dialer, tone ringer, a "Privacy" (Mike Mute) function and line length compensation for both handset and speakerphone operation.

Three circuits are developed in this discussion: a line-powered featurephone, a line-powered featurephone with a booster (for using the speakerphone on long lines), and one powered from a power supply. The circuits are nearly identical, except for the Tip and Ring interface. Their performance however, differs noticeably, particularly in the low loop current range. Initially, the discussion will focus on the line-powered circuit.

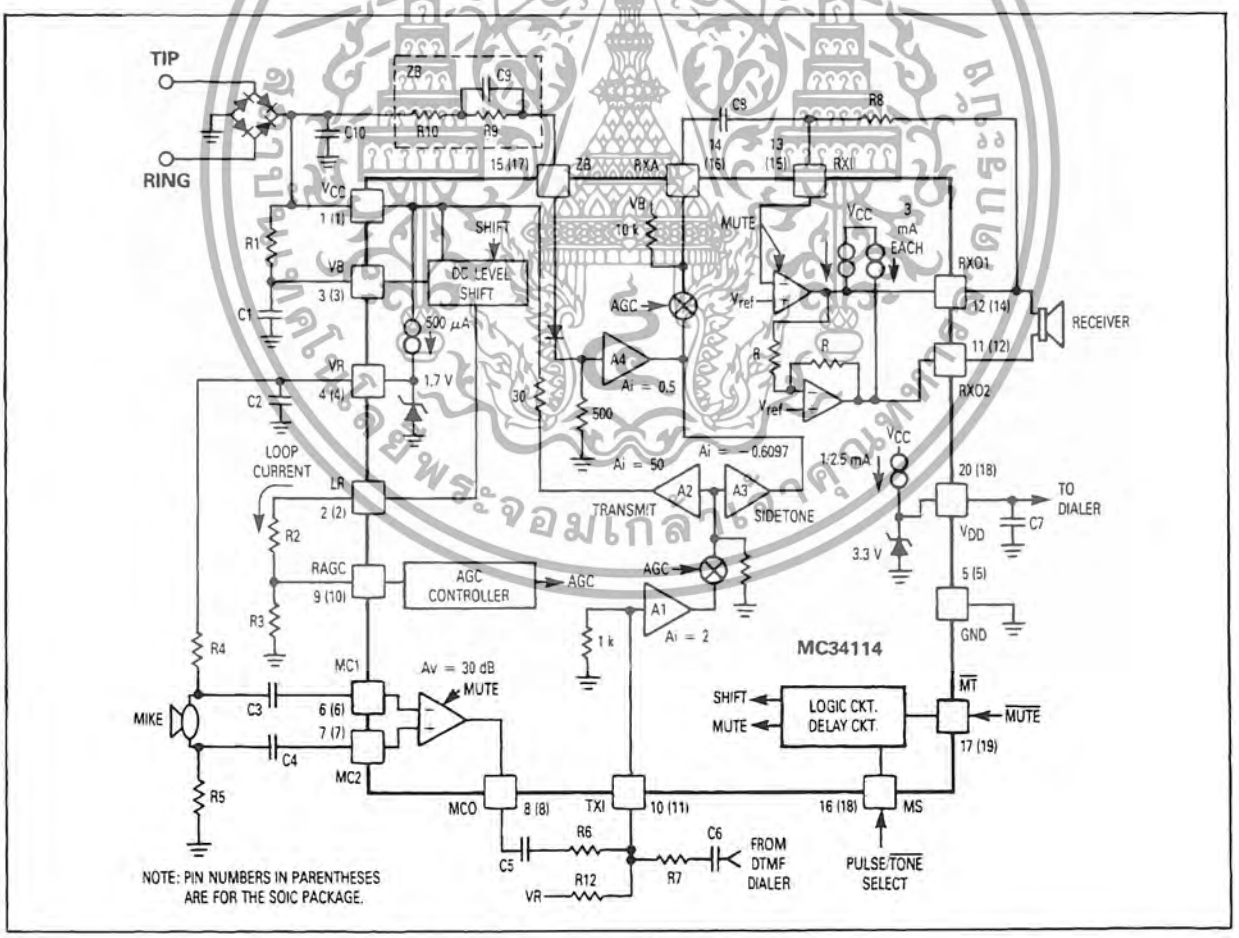


Figure 1. MC34114 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

©MOTOROLA INC., 1988

DESCRIPTION OF THE BUILDING BLOCKS

NOTE: Several pins on the ICs used in this application note have identical nomenclature (V_{CC}, VB, TXI, MS, V_{DD} and RXI). They provide separate functions, and are not to be connected together unless so noted.

MC34114 Speech Network

The MC34114 is a speech network which interfaces with Tip and Ring, and provides the 2-to-4 wire conversion (see Figure 1). The transmit gain is determined by the microphone amplifier (fixed gain of 30 dB), R6, C5, the internal current gains of A1, A2, the AGC, and the line impedance in parallel with R1. The receive gain is determined by ZB, the internal current gains of A4 and the AGC, C8 and R8. The sidetone cancellation is determined by A3 and the ZB network. The AGC points have a current gain of 1 at low loop current, and decrease to 0.5 (−6 dB) at higher loop currents, thus providing line length compensation. R1 (typically 600 Ω) sets the circuit's terminating impedance for ac (return loss) purposes.

The $\overline{\text{MUTE}}$ input (when low) disables the microphone amplifier, and partially mutes the receive amplifier (with an internal 1 k feedback resistor), when dialing. DTMF dialing signals are injected at TXI through R7 and C6. The Mode Select (MS) input (when low, and $\overline{\text{MT}}$ is low) provides a voltage boost at V_{CC} to ensure adequate voltage during DTMF dialing at low loop currents. The 3.3 volt regulated output (V_{DD}) powers the dialer, and the 1.7 volt regulated output (VR) is used to bias the microphone.

The dc characteristics at Tip and Ring are determined by the diode bridge (1.4 volts), a level shift of approximately 2.9 volts from V_{CC} to LR, and the voltage across R2 + R3 (typically 43 Ω and 13 Ω). All the loop current, minus ≈10 mA, flows through those two resistors. The level shift (V_{CC} − LR) increases to ≈3.9 volts when both $\overline{\text{MUTE}}$ and MS are low (tone dialing mode). The voltage at RAGC, when within the range of 0.5 to 1 volt, controls the internal AGC as a function of loop current.

MC34118 Speakerphone

The MC34118 speakerphone IC (see Figure 2) provides all the necessary functions for a complete speakerphone circuit in a single integrated circuit. Included are the transmit and receive attenuators, which operate in a complementary manner, to provide the necessary half-duplex function. The four level detectors, in conjunction with the two background noise monitors and control algorithm, provide a four point sensing and decision making system to control the attenuators based on the levels and timing of the transmit and receive signals. Additional functions include the microphone amplifier, a Mute input for the microphone amplifier, volume control for the receive path, a filter, and a Chip Disable pin. The gain of the receive attenuator, normally +6 dB at max. volume, is reduced by the AGC circuit as V_{CC} falls below 3.5 volts to control the amount of voltage sag in a line powered application. The component values shown are typical.

Connections to the MC34118 circuit are made to several points around the circuit as follows:

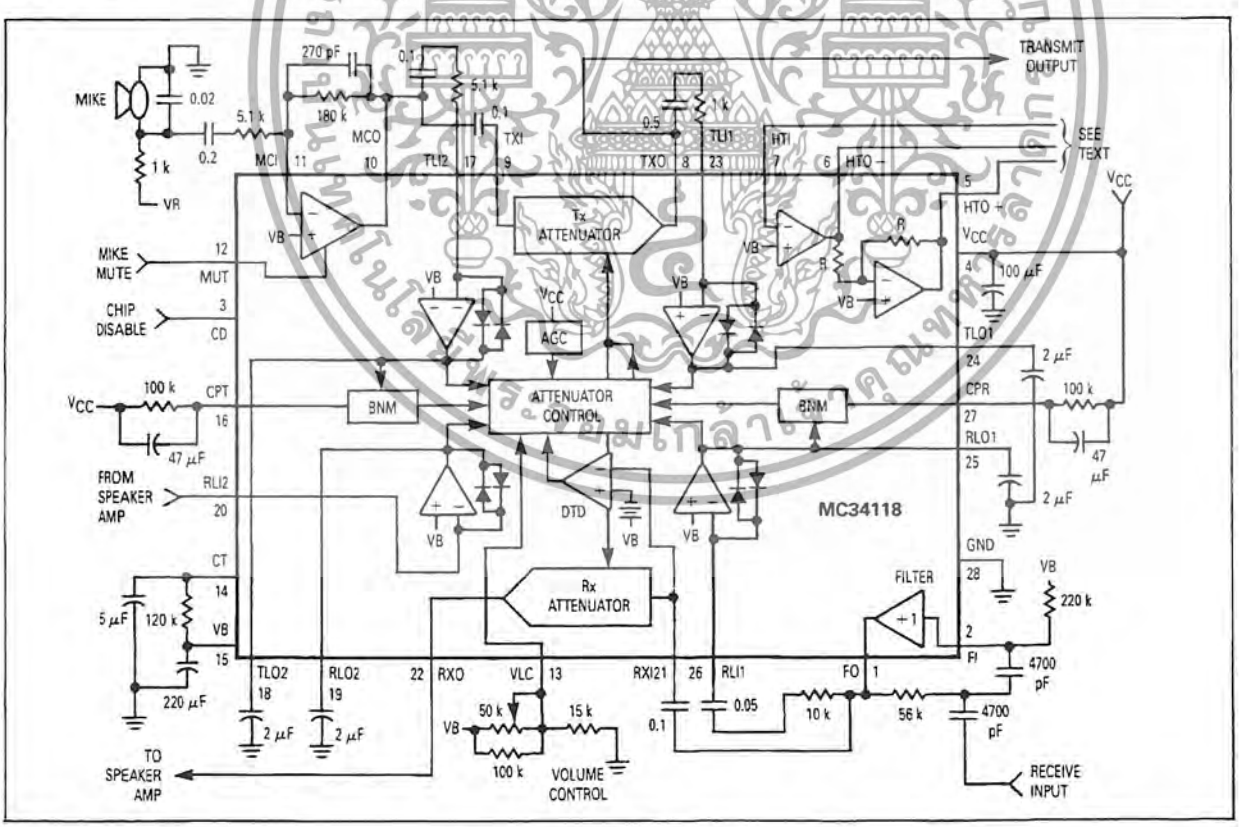


Figure 2. MC34118 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The TRANSMIT OUTPUT (upper right) connects to the 4 wire side of the speech network. The transmit gain, from the microphone to TRANSMIT OUTPUT, is +37 dB (+31 dB in the mike amp, +6 dB in the Tx attenuator), and does not vary with the volume control. In the receive mode, the transmit gain is ≈−15 dB.

The RECEIVE INPUT (lower right) is derived from the 4 wire side of the speech network. The gain from RXI to RXO is +6 dB when in the receive mode at maximum volume. At minimum volume, the attenuator's gain reduces by ≈46 dB, for an overall gain of −40 dB. In the transmit mode, the gain is ≈−46 dB. Pins 22 (Receive out) and 20 (Receive level detector input) connect to the external speaker amplifier (MC34119).

The overall speakerphone's transmit and receive gains to and from Tip and Ring are adjusted at the mike and speaker amplifier and at the 4-wire interface.

The MIKE MUTE input disables the mike amplifier when at a logic high. $\overline{\text{Chip Disable}}$ disables the MC34118 when at a logic high, reducing the MC34118's supply current from a normal ≈5.5 mA to ≈600 μA.

The two op amps (pins 5, 6, 7) are available for a variety of uses. Figure 23 of the MC34118 data sheet, for example, indicates their use with a transformer to form a stand-alone speakerphone. Later in this application note however, they will be used with the MC34114 as part of the receive path.

V_{CC} (Pin 4) is the power supply input, requiring 3 – 6.5 volts @ ≈5.5 mA. The 100 μF capacitor must be physically adjacent to pin 4 in the board layout to prevent oscillations.

VB is the ac ground for the IC, and must be well filtered, as shown.

MC34119 Speaker Amplifier

The MC34119 (Figure 3) is a 400 mW speaker amplifier, capable of 500 mW peaks. With a supply voltage range down to 2 volts, it is well suited for speakerphone applications. The gain is adjustable from less than 0 dB (it is unity gain stable) to a maximum of ≈46 dB to cover the voiceband. It provides a differential output to the speaker, eliminating the bulky series capacitor normally needed with single-ended outputs. Additionally, the device has a Chip Disable pin which, when taken high, sets the outputs to a high impedance state.

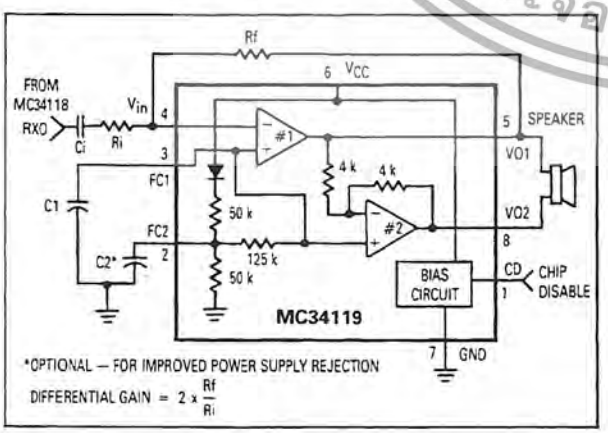


Figure 3. Speaker Amplifier

The dc supply at V_{CC} must be well filtered to prevent oscillations when the speaker amplifier is operating. In a typical line powered circuit, an inductor (1H) is used, in conjunction with a 1000 μF capacitor at V_{CC}, to filter the voltage derived from the loop current. Capacitors C1 and C2 shown in Figure 3 are not used in this application. Instead, bias is provided to Pin 3 from the MC34118's VB pin.

MC145412 Dialer

The dialer is a pulse/tone dialer with 10 number memory, including last number redial (Figure 4). The pulse/tone functions are selectable at Pin 10 (MS). The circuit uses a standard 3.58 MHz crystal, and a standard 3x4 or 4x4 keypad.

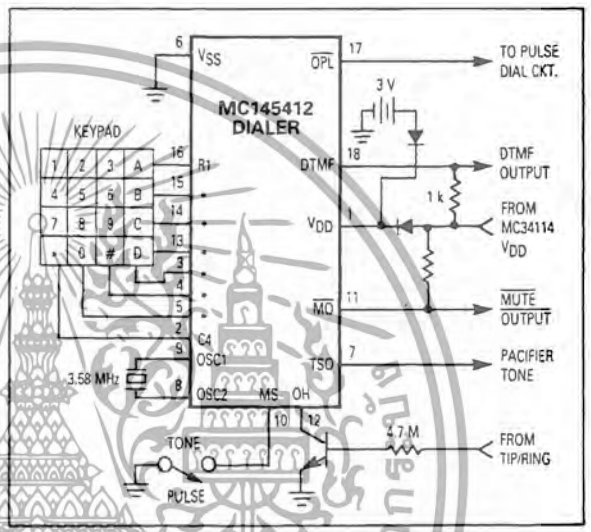


Figure 4. Pulse/Tone Dialer

The NPN transistor at Pin 12 indicates the on-hook/off-hook status to the IC. Power for the dialer is the MC34114's V_{DD} (3.3 volts), diode connected with a memory sustaining battery. The DTMF output goes to C6/R7 of Figure 1.

The $\overline{\text{OPL}}$ ($\overline{\text{OUTPULSING}}$) pin is used to interrupt the loop current when pulse dialing. The pin is an active low open drain. TSO (Tone Signal Output) provides a 500 Hz pacifier tone during pulse dialing. The tone is a square wave, which swing from V_{DD} to V_{SS}.

The Mute Output ($\overline{\text{MO}}$) is active low, open drain and pulls to ground while dialing. It is used to mute the speech paths during dialing.

SWITCHING THE CIRCUIT AROUND

The logic functions involve: a) switching the circuit from handset mode to and from speakerphone mode, b) switching in and out of either dialing mode while in either handset or speakerphone mode, and c) muting the two microphones for the "Privacy" function. Table 1 tabulates the fundamental requirements applicable to any featurephone:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1.

Function	HANDSET		SPEAKERPHONE	
	Mike	R'cvr	Mike	Speaker
Handset Speech	On	On	Off	Off
Handset Dialing	Off	Mute	Off	Off
Handset Mike Mute	Off	On	Off	Off
Speakerphone Speech	Off	Off	On	On
Speakerphone Dialing	Off	Off	Off	Mute
Speakerphone Mike Mute	Off	Off	Off	On

In Table 1, "ON" means fully functional, "OFF" means non-functional, and "MUTE" means partially muted (10 to 20 dB). To apply Table 1 to the specific ICs described previously, the requirements are expanded in Table 2:

Table 2.

Function	MC34114		MC34118		MC34119	Loop	MC145412
	$\overline{MT}$	MS	CD	MUT	CD	Current	MS
Handset Speech	Hi	X	Hi	X	Hi	Thru MC34114	X
Handset Pulse Dialing	Lo	Hi	Hi	X	Hi	Thru MC34114	Open
Handset Tone Dialing	Lo	Lo	Hi	X	Hi	Thru MC34114	Gnd
Handset Mike Mute	Lo	X	Hi	X	Hi	Thru MC34114	X
Speakerphone Speech	Lo	X	Lo	Lo	Lo	To MC34119	X
Speakerphone Pulse Dialing	Lo	Hi	Lo	Hi	Lo	To MC34119	Open
Speakerphone Tone Dialing	Lo	Lo	Lo	Hi	Lo	To MC34119	Gnd
Speakerphone Mike Mute	Lo	X	Lo	Hi	Lo	To MC34119	X

X = Don't Care

A summary of Table 2 is:

a) The MC34114 speech network is put into the Mute mode ($\overline{MT}$ = Lo) not only for dialing, but also to mute the microphone and receiver for the Privacy function (Mike Mute), and when in the speakerphone mode.
b) The MC34118 and MC34119 are disabled for all the handset functions, and enabled for all the speakerphone functions.
c) The MC34118's Mike Mute function is activated for dialing and for the Privacy function.
d) The loop current, which normally flows through the LR pin of the MC34114 (see Figure 1), is directed instead to the MC34119 in the speakerphone mode so as to make the power available to the speaker.
d) The MS pins of the dialer and of the MC34114, are significant only during dialing.

PUTTING IT ALL TOGETHER

Switching Between Handset and Speakerphone Modes

To switch between modes, two actions are necessary: 1) Divert the excess loop current, which normally flows through the MC34114, to the MC34119 during speakerphone mode, and 2) enable and disable the speech network and speakerphone circuits appropriately. The circuit of Figure 5 fullfills those requirements:

HS (3 poles) is the hookswitch operated by lifting the handset. SS (1 pole) activates the speakerphone when the handset is on-hook. The switches are shown on-hook in Figure 5.

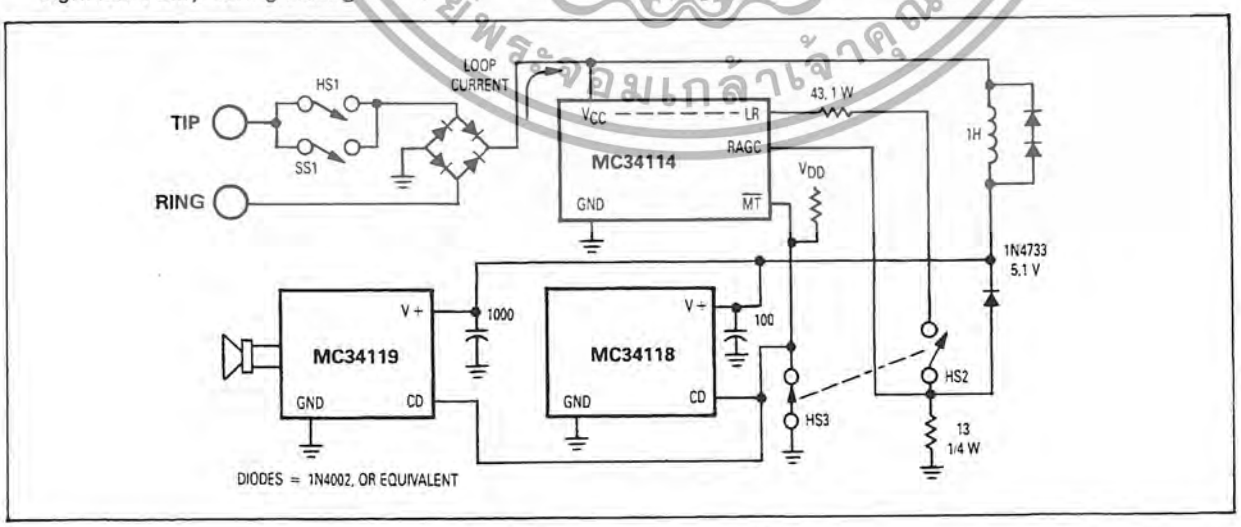


Figure 5. Switching Between Modes

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

If the handset is on-hook, and switch SS1 is closed (speakerphone mode), the MC34114 uses ≈10 mA internally, but the excess loop current flows through the 1 Henry choke, the zener diode and the 13 Ω resistor. The voltage across the 13 Ω resistor controls the line length compensation function of the MC34114. The MC34118 and MC34119's CD pins are held low by HS3, enabling the speakerphone circuit. The MC34114's $\overline{MT}$ is low, muting its microphone and receive amplifiers. If the handset is lifted while the speakerphone is in operation, the circuit automatically switches to the handset mode.

When the handset is lifted (HS transfers), the MC34114 consumes ≈10 mA internally, but the excess loop current now flows through the MC34114, out of the LR pin and through the 43 Ω and 13 Ω resistors. The voltage across the 13 Ω resistor still controls the line length compensation. This configuration is similar to that of Figure 1. Since the MC34118 and MC34119 are disabled (their CD pins are pulled high), their current consumption is reduced to <1 mA.

Joining the Receive Paths

Referring to Figure 1, receive signals arriving at Tip and Ring generate a current through the ZB network, into pin 15. That current is modified by A4 and the AGC, made available (as a current) at RXA, and coupled to RXI, where it is converted to a voltage by the receive amplifiers and R8. The ZB network is typically 12 kΩ, and R8 is typically 3.9 kΩ. The receive gain to the handset receiver is therefore nominally −10 dB at low loop currents.

To feed the receive signals to the speakerphone, the circuit of Figure 6 is used.

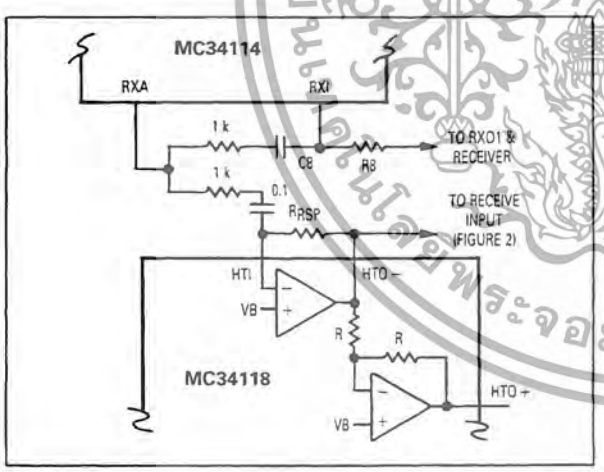


Figure 6. Joining the Receive Paths

The current out of RXA is now split by the 1 kΩ resistors so that approximately half goes to RXI (of the MC34114) via C8, and the other half is converted to a voltage (by the op amp) for the speakerphone's Receive Input (Figure 2). The second op-amp (at HTO+) is unused in this application. The receive gain for the speakerphone (from Tip/Ring to the speaker) is determined by the following equation:

$$G_{RX} = 20 \log \left(\frac{R_{RSP} \times A4 \times AGC \times 0.5}{ZB + 500\ \Omega} \right) + 6\ dB + 20 \log \left(\frac{2 \times Rf}{Ri} \right)$$

The terms A4, ZB, and AGC (from Figure 1) are set at 0.5, 12 kΩ, and 1 respectively for low loop currents. The 0.5 in the first term is due to the current splitting of Figure 6. The +6 dB is the gain of the MC34118's receive attenuator at maximum volume. The third term is the gain of the speaker amplifier.

It is desirable to have as much gain as possible early in the receive path to minimize the effects of noise generated or picked up by the circuit. Since the maximum allowable input at RXI is 350 mVrms, a gain of 3.5 (10.9 dB) was chosen for the first term above, in order to accommodate receive signals of 100 mVrms (−17.8 dBm) at Tip and Ring. R_{RSP} calculates to approximately 160 kΩ. For an overall gain of ≈+30 dB, Rf/Ri must be ≈2.2. At higher loop currents, the overall gain will be ≈+24 dB, due to the line length compensation function.

Joining the Transmit Paths

In the transmit path of Figure 1, the microphone signals are gained up by 30 dB by the mike amplifier. The output at MCO creates a current into TXI through R6 and C5. That current is gained up by 100 by A1 and A2 (assume AGC = 1), and A2's output current then acts on the parallel combination of R1 and the line's ac impedance. Typical values are: R6 = 15 kΩ, R1 = 600 Ω, and 600 Ω for the line's impedance. Neglecting the slight loading of R7, R12, and ZB, the overall handset transmit gain is ≈+36 dB at low loop currents.

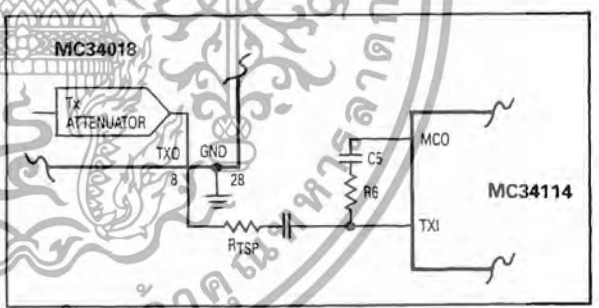


Figure 7. Joining the Transmit Paths

The transmit output from the speakerphone circuit (Figure 2) is applied to the speech network at TXI in Figure 1, through a resistor (R_{TSP}) and a coupling capacitor (see Figure 7). For a nominal gain +40 dB (from the microphone to the MC34114's V_{CC}), R_{TSP} calculates to be ≈11 kΩ. The coupling capacitor (typically 0.1 μF) can be adjusted to set the low frequency rolloff.

Fitting in the Dialer

The DTMF output in Figure 4 is simply connected to C6 and R7 of Figure 1 to get the DTMF signals to Tip and Ring. Using 20 kΩ for R7, and 0.1 μF for C6, DTMF levels of ≈−2.2 dBm will result at Tip and Ring at low loop currents.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

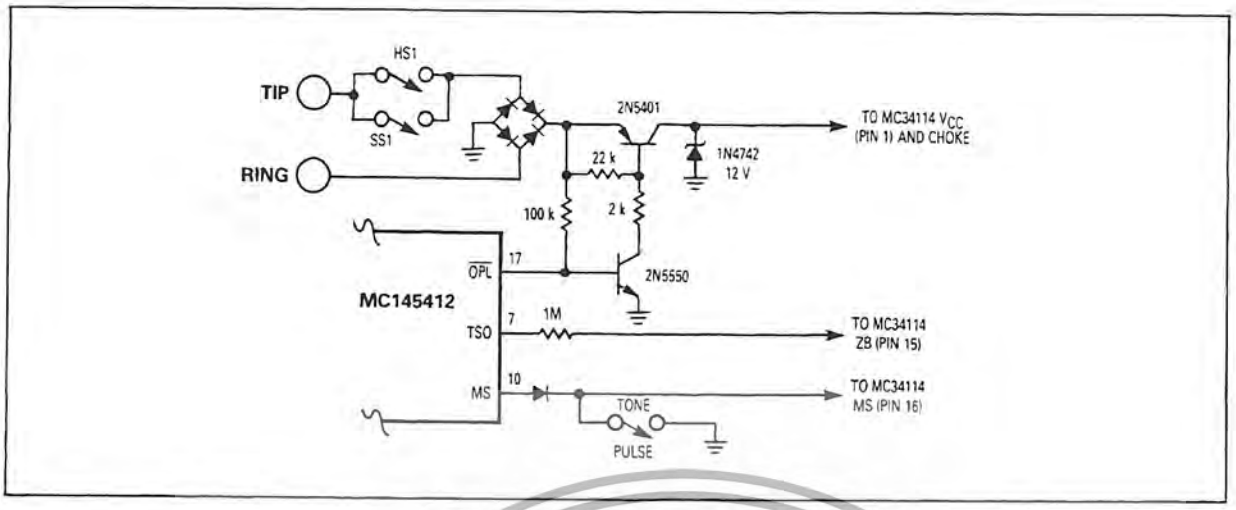


Figure 8. Pulse Dialing Circuit

For pulse dialing, Pin 17 of the MC145412 dialer ($\overline{OPL}$) is connected to a standard two transistor network to interrupt the loop current (Figure 8). The 12 volt zener diode protects the circuitry from voltage spikes during pulse dialing (and whenever a hook switch is opened).

The TSO output (pacifier tone), which is generated only when a keypad button is depressed in the pulse dialing mode, is injected to the MC34114's ZB pin so as to make it available to both the handset receiver and the speakerphone. This tone is not generated during DTMF dialing.

To select between pulse and tone dialing modes, the switch on the dialer's Pin 10 (Figure 4) is connected to the MC34114's MS pin (Pin 16). Since the MC34114's MS pin requires a pull-up resistor for a logic high, a diode must be added (Figure 8) so the dialer's MS pin is open when the switch is in the pulse position.

Muting and Privacy

The Mute Output of Figure 4 must mute (by at least 45 dB) both microphone paths, and partially mute (10–20 dB) both receive paths during dialing. The privacy (Mike Mute) function requires muting the microphones only by at least 55 dB. This is accomplished with the circuit of Figure 9 using an MC14023 CMOS triple NAND gate. The inputs to the logic circuit are the Mute Output ($\overline{MO}$) from the dialer, the Mike Mute (Privacy) switch and the speakerphone/handset mode select switch HS3 (same as that of Figure 5). The outputs are to the speakerphone's receive path, the MC34114's Mute (which mutes both its transmit and receive paths), the speakerphone's microphone, and to the speakerphone and speaker amp's CD pins. The MC14023 is powered by the MC34114's V_{DD} output.

The circuit of Figure 9 will:

a) Mute the receiver and speaker and disable both microphones during dialing;

b) Disable both microphones when the Privacy switch is closed;

c) Enable either the MC34114 or the MC34118/MC34119 combination in response to the Mode Select

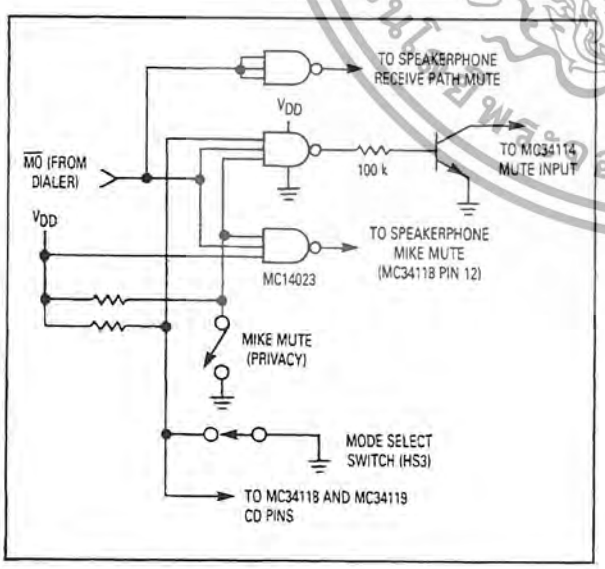


Figure 9. Muting Circuit

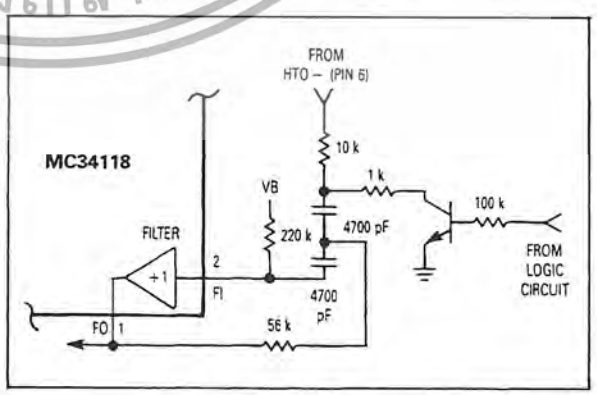


Figure 10. Receive Path Muting

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

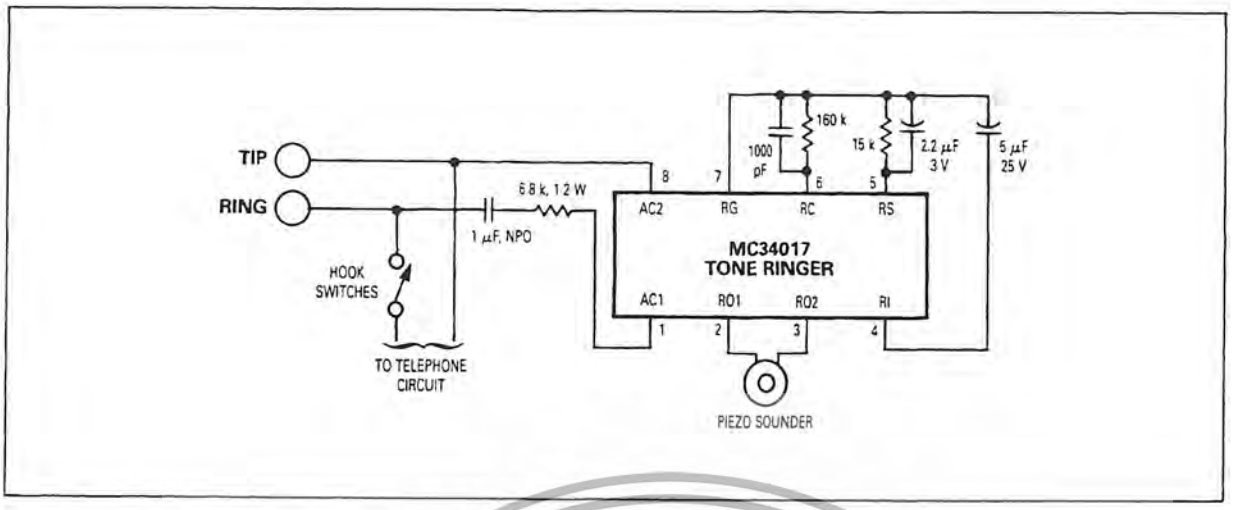


Figure 11. Tone Ringer Circuit

Switch. HS3 is shown on-hook in Figure 9, which enables the speakerphone when SS1 of Figure 5 is closed. (Note: In Figure 5, HS3 is shown controlling the MC34114's $\overline{MT}$ pin directly. In Figure 9 the same function is achieved through the NAND gate).

Muting of the speakerphone's receive path (from the above circuit) is accomplished with the circuit of Figure 10. The muting is inserted in the speakerphone's receive path leading to the filter. Normally, the transistor is off and the 10 k resistor has little effect on the circuit due to the filter's high input impedance (>200 kΩ @ 1 kHz). When Mute is asserted, the signal to the filter is muted by ≈20 dB.

Adding the Tone Ringer

The MC34017 tone ringer circuit, shown in Figure 11, is simply connected directly across Tip and Ring. It is not necessary to disconnect the tone ringer when off-hook. This circuit will provide a ringer with an REN of ≈0.5, and meet all the EIA-470-A and Bell system requirements for impedance, anti-bell tapping and turn-on/off thresholds.

Finally, the Complete Circuit

The complete line-powered featurephone is shown in Figure 12. Some notes concerning this circuit:

a) The resistor and capacitor (R6/C5 shown in Figure 1) between MCO and TXI of the MC34114 was replaced with the network of Figure 12 to provide high frequency roll off.

b) The 13 Ω resistor normally spec'd for R3 of the MC34114 (and shown in Figure 5) was increased to 18 Ω to decrease the point at which line length compensation begins.

c) A 470 μF capacitor was added across the 18 Ω resistor to suppress interaction which occurs between the line length compensation function of the MC34114 and the AGC function of the MC34118.

d) The dc resistance of the 1 Henry inductor must be kept below 50 Ω to keep the dc voltage at Tip and Ring and at the MC34114's V_{CC} pin within safe bounds at both low and high loop current values.

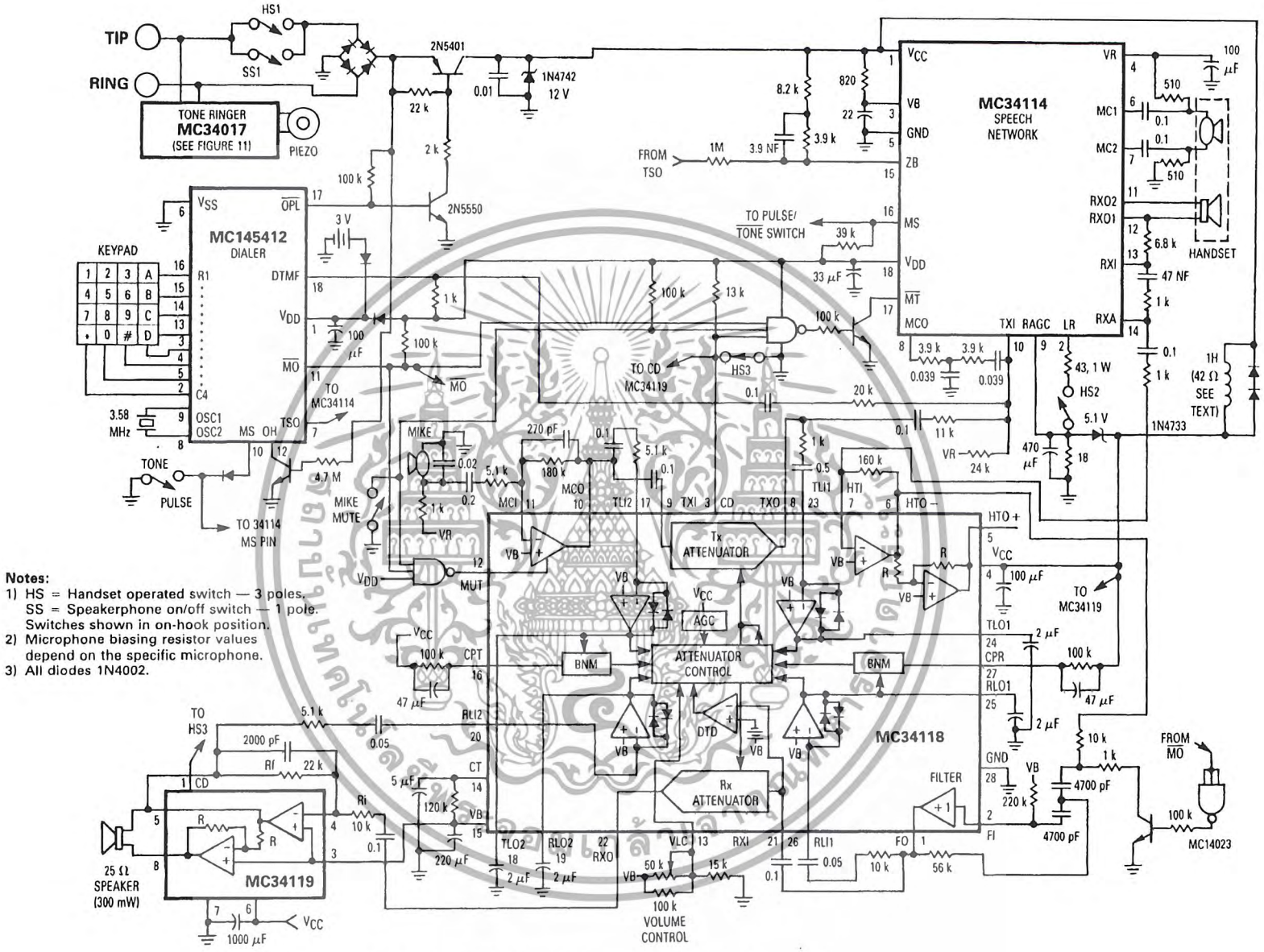
The performance curves for this circuit are shown in Figures 13–18. The "Speaker Amp Max Output Swing" is the maximum rms voltage available at the speaker terminals. The transmit gain tests involved replacing each microphone with a signal generator and adjusting for a level of approximately −11 dBm at Tip and Ring into a 600 Ω resistive load. The receive tests involve applying approximately −27 dB to Tip and Ring, and measuring the gain to the receiver or speaker.

As can be seen in Figure 14, the maximum available speaker power is a function of the loop current since all of the speaker current must come from the loop. Consequently, the receive gain for the speakerphone (Figure 17) shows a marked decrease at low loop currents. It must be remembered that in a line powered speakerphone, as the speaker draws current in response to a receive signal, the voltage at Tip and Ring decreases quickly. As the V_{CC} at the MC34119 falls with the Tip and Ring voltage, the speaker amp's output capability is reduced. Consequently, a 25 Ω speaker is recommended for a line powered speakerphone as this makes the best use of the power available from the phone line. A lower impedance speaker will require more current, causing V+ to sag further for a given signal level. A higher impedance speaker draws less current, but produces less sound power.

Additionally, the following muting specs apply:

1) **Handset microphone**: >70 dB while dialing, or when Mike mute switch is closed. 80 dB in speakerphone mode.
2) **Speakerphone microphone**: >90 dB while dialing, in the handset mode, or when the Mike mute switch is closed.
3) **Handset receiver**: ≈17 dB while dialing, or when in the speakerphone mode.
4) **Speaker**: ≈20 dB while dialing, >100 dB when in handset mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Notes:
1) HS = Handset operated switch — 3 poles,
   SS = Speakerphone on/off switch — 1 pole.
   Switches shown in on-hook position.
2) Microphone biasing resistor values
   depend on the specific microphone.
3) All diodes 1N4002.

Figure 12. Pulse/Tone Featurephone w/Memory — Line Powered

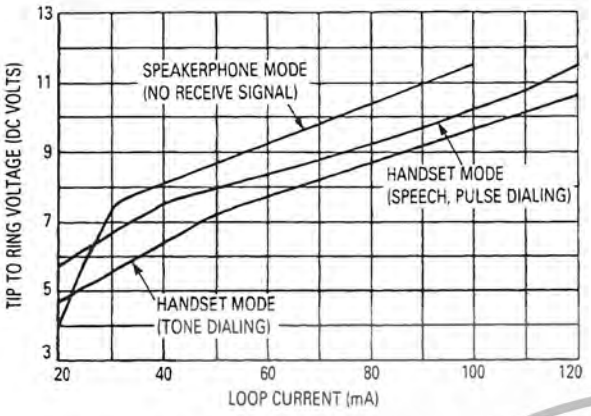


Figure 13. Tip to Ring DC Voltage versus Loop Current

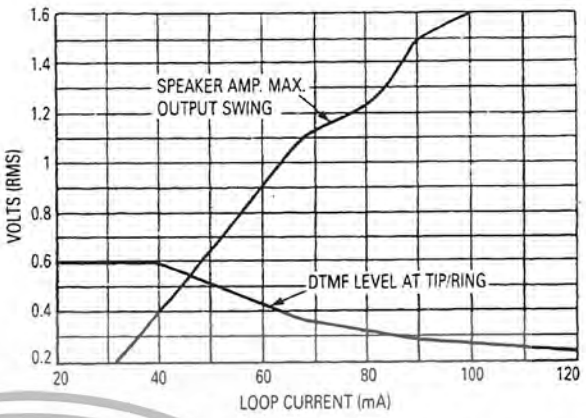


Figure 14. Speaker Amplifier Output and DTMF Level versus Loop Current

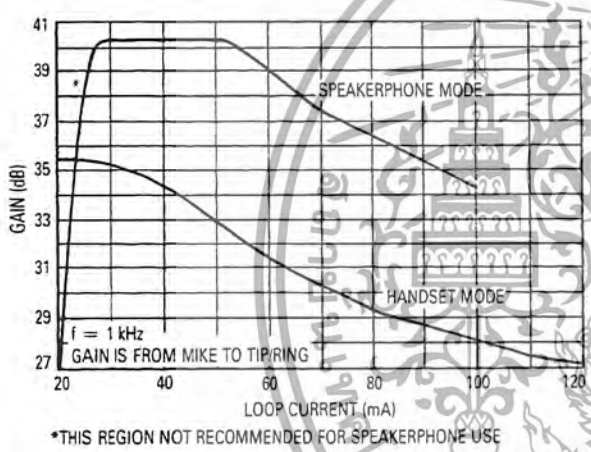


Figure 15. Transmit Gain versus Loop Current

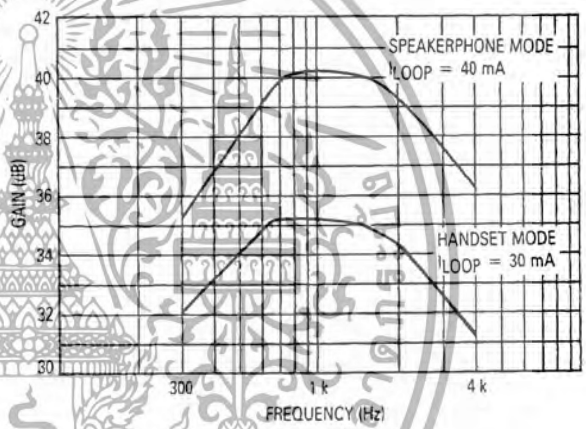


Figure 16. Transmit Gain versus Frequency

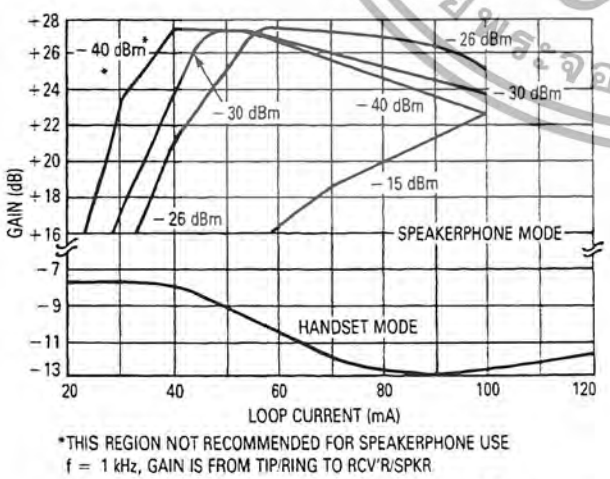


Figure 17. Receive Gain versus Loop Current and Input Signal

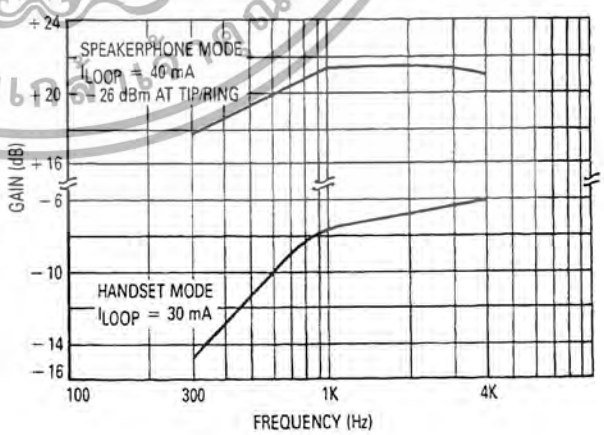


Figure 18. Receive Gain versus Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BOOSTING THE SPEAKERPHONE AT LOW LOOP CURRENTS

Adding a Booster

To improve the performance of the speakerphone at low loop currents (below 40 mA), a minimal cost approach is to add an optional booster to the power supply portion of the MC34119. The approach in this application note is to use a wall mount transformer, similar to calculator chargers. A 6 volt ac Adapter, Radio Shack model #273-1454A, which contains the diode bridge and filter capacitor, was used to minimize the additional circuitry within the speakerphone itself. Since this particular ac adapter is specified for use with Radio Shack's speakerphones, it is this author's assumption that it complies with applicable FCC specifications, although that is not so stated on the transformer.

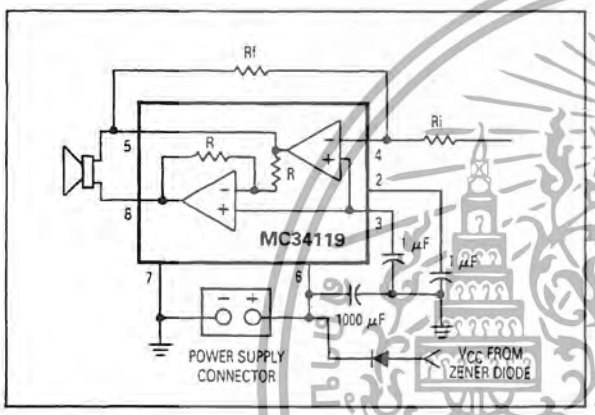


Figure 19. Adding a Speakerphone Booster

This application does not require a regulated voltage from the ac adapter, which further simplifies the design. The circuit of Figure 19 adds the ac adapter to the circuit of Figure 12.

The power supply connector is added to the MC34119 V_{CC} pin, and diode connected to the system's 5.1 volt zener diode of Figure 12. Pin 3 of the MC34119, which previously had been connected to the VB bias line of the MC34118, now is biased from an internal circuit. The 1 μF capacitors on pins 2 and 3 provide power supply noise and ripple rejection.

On long lines, where the system V_{CC} tends to sag easily in the presence of receive signals, the booster provides the current to the speaker amplifier. The system V_{CC}, in turn, does not sag, but remains at a stable and consistent level over all values of loop current.

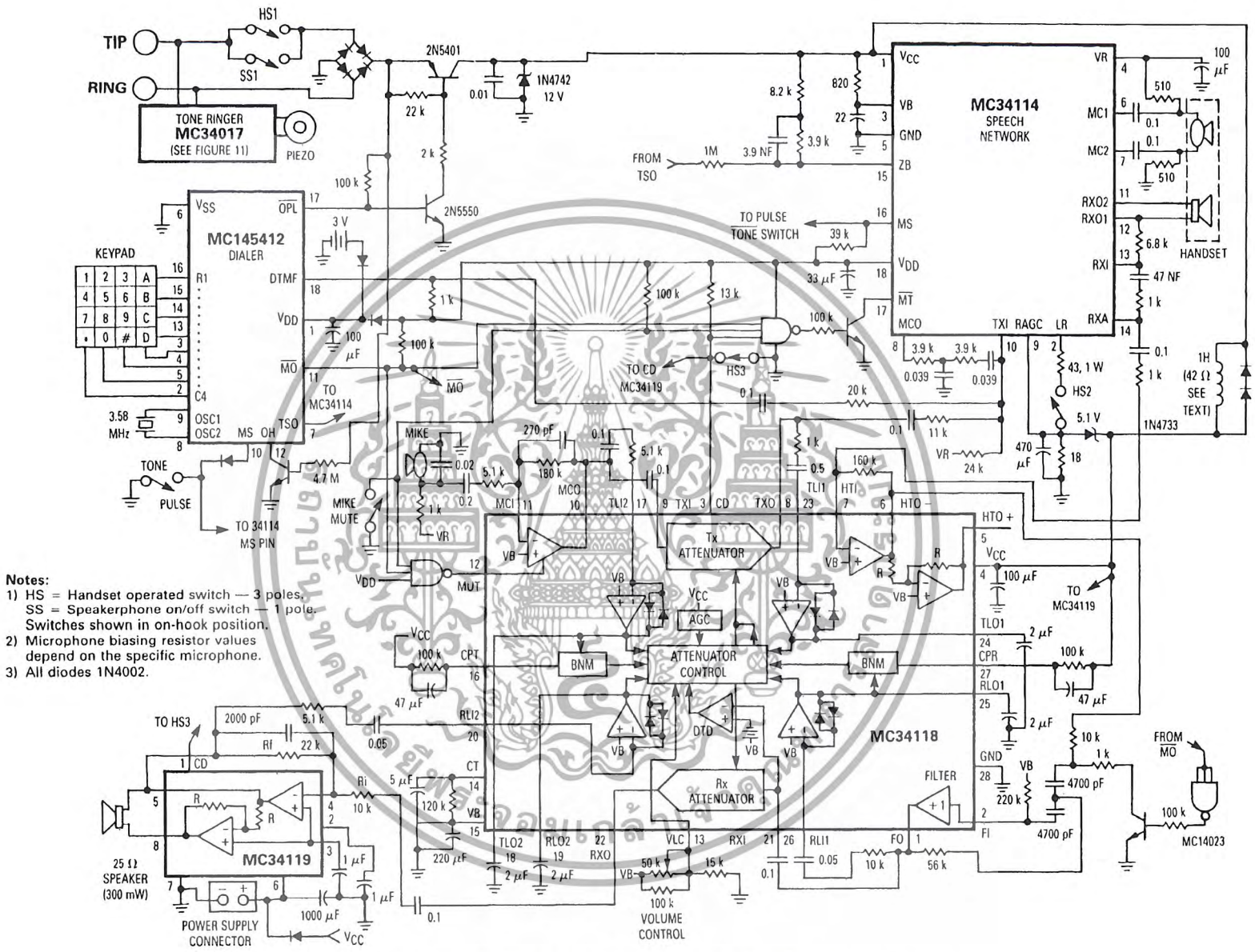
Without the adapter plugged in, the circuit will act similar to that of Figure 12. In the handset mode, the circuit characteristics are the same as that of Figure 12 when it is in the handset mode.

The Complete Circuit with the Booster

The complete circuit is shown in Figure 20. A quick comparison shows it is identical to that of Figure 12, except for the booster section in the lower left hand corner. The performance curves for this circuit are shown in Figures 21–26. As can be seen in Figures 22, 23 and 25, the speakerphone's performance does not degrade below 40 mA as had happened in Figures 14, 15 and 17. The muting specs for this circuit are the same as for Figure 12.

The current required from the booster varies from ≈3 mA (no receive signal) to ≈120 mA with a −15 dBm signal at Tip and Ring.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Notes:
1) HS = Handset operated switch — 3 poles,
   SS = Speakerphone on/off switch — 1 pole.
   Switches shown in on-hook position.
2) Microphone biasing resistor values
   depend on the specific microphone.
3) All diodes 1N4002.

Figure 20. Pulse/Tone Featurephone w/Memory — Line Powered w/Booster

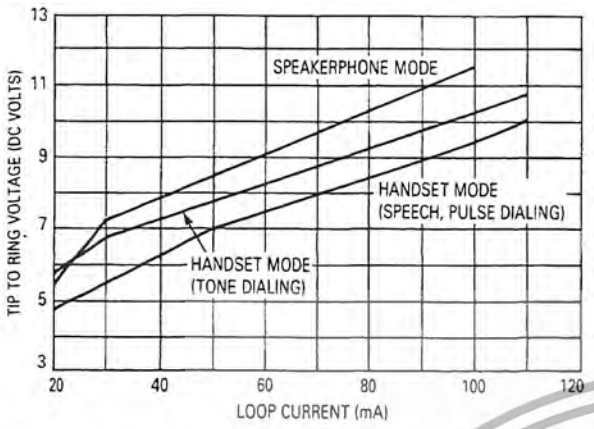


Figure 21. Tip to Ring DC Voltage versus Loop Current

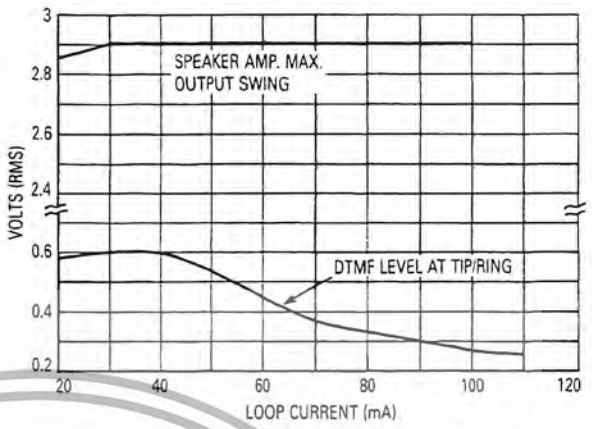


Figure 22. Speaker Amplifier Output and DTMF Level versus Loop Current

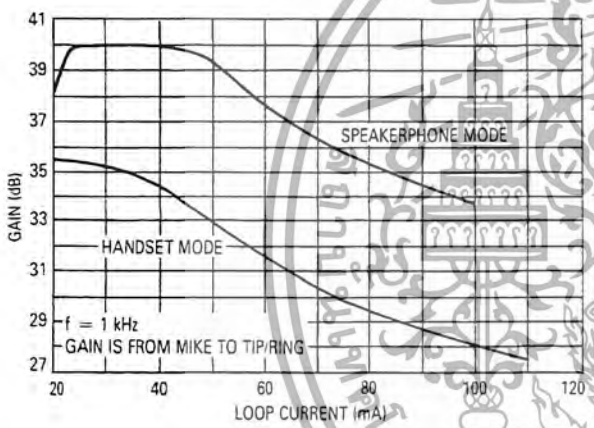


Figure 23. Transmit Gain versus Loop Current

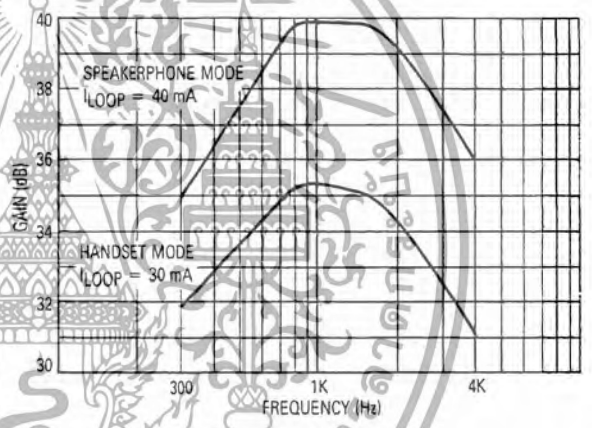


Figure 24. Transmit Gain versus Frequency

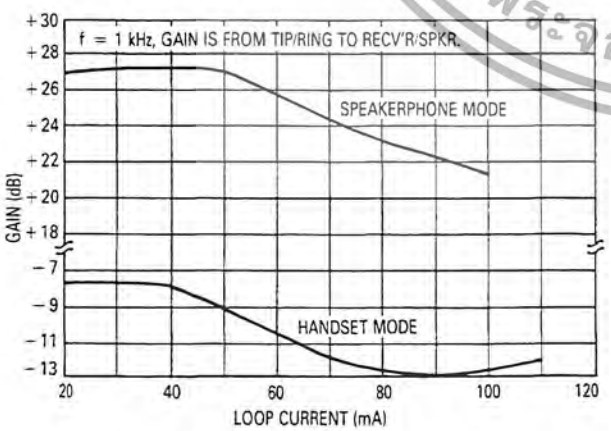


Figure 25. Receive Gain versus Loop Current

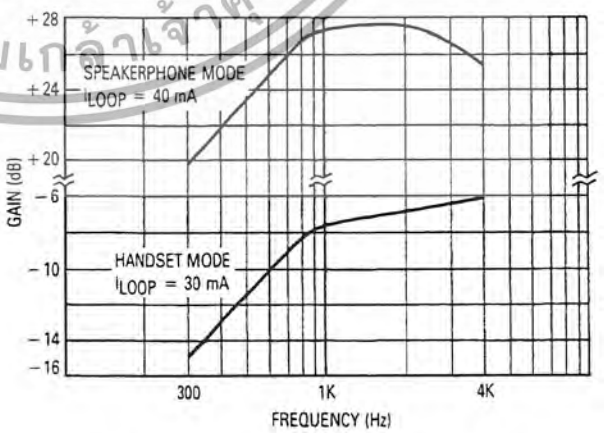


Figure 26. Receive Gain versus Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

USING A POWER SUPPLY INSTEAD OF LINE POWER

Using A Transformer

For those cases where it is desirable to power the featurephone from a regulated power supply, rather than from loop current, a transformer is required at Tip and Ring to provide the isolation needed between the phone line and any ac power and earth ground. The primary change to the circuit of Figure 12 is in the area of the Tip and Ring interface, as shown in Figure 27. It must be remembered that loop length compensation is not possible in this circuit since the loop current is not monitored. The MC34114's RAGC pin is grounded in this circuit, setting the transmit and receive gains to maximum.

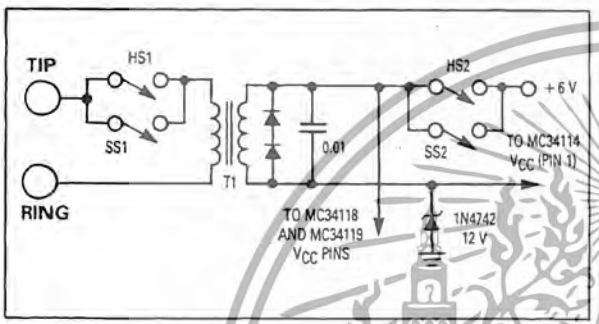


Figure 27. Tip/Ring Interface with a Power Supply

The +6 volt supply powers the MC34114 through the transformer winding. In this manner the speech signals are coupled between the MC34114 and Tip and Ring. The two diodes provide transient clamping, as does the 12 volt zener diode. The MC34118 and MC34119 are powered directly from the +6 volt supply, eliminating the need for the 1H choke. The SS switch (speakerphone on/off) requires one more pole, as shown in Figure 27. The tolerance on the +6 volt supply is ±0.5 volt.

Changes in the Switching and the Dialer

The use of a power supply simplifies the selection of handset versus speakerphone mode of operation. The diversion of the excess loop current is not an issue in this circuit, so the switching of that current is eliminated, along with 5.1 volt zener diode.

Because of the isolation requirement, the MC145412 dialer requires a relay to break the loop current during pulse dialing. Figure 28 depicts this circuit.

The relay is normally off, and energized only for the pulse dialing function. The 1 μF capacitor (rated 250 volts min., NPO) helps absorb the transients generated during pulse dialing.

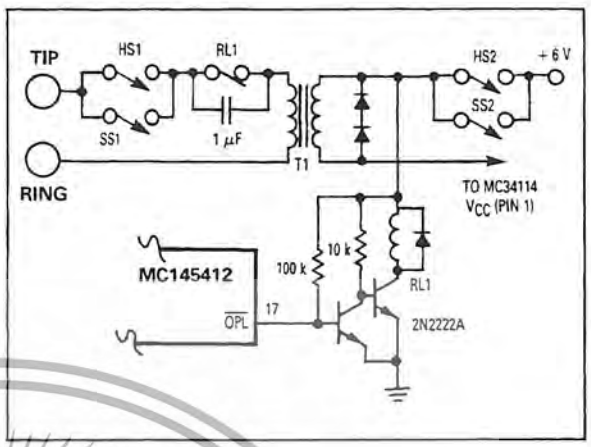


Figure 28. Pulse Dialer Circuit

The Complete Circuit with the Power Supply

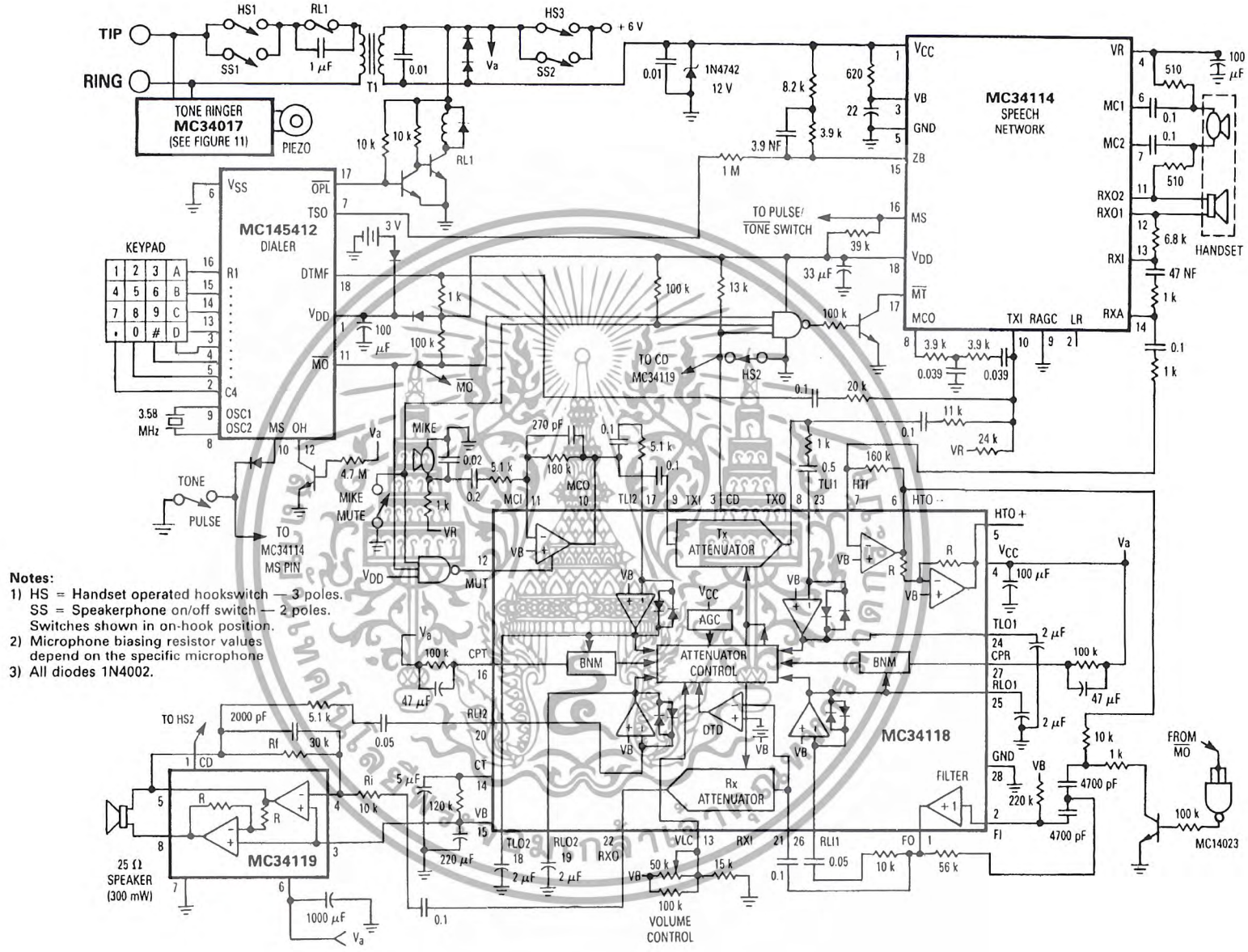
The complete circuit is shown in Figure 29. The performance curves are shown in Figures 30–35. The Tip to Ring dc voltage (Figure 30), determined solely by the dc resistance of the transformer winding, is somewhat lower than in the previous circuits at low loop currents. Figures 31, 32, and 34 show the performance is fairly constant with loop current, except for a slight reduction in gain at the higher currents. This is due to the characteristics of the transformer used in developing this circuit (model #1TPC-13 from Stancor, Inc.). Also noticeable in the curves, compared to Figures 13–18 and 21–26, is the lack of loop length compensation — a natural consequence of this type of circuit.

The muting specifications for this circuit are the same as for the line powered circuit. The current required from the +6 volt power supply is as follows:

a) Handset mode: ≈13 mA.
b) Speakerphone mode (no sound at the speaker): ≈24 mA.
c) Speakerphone mode (max. volume at the speaker): ≈144 mA.

Although Figure 29 indicates the use of a 25 ohm speaker, any impedance speaker within the range of 8 to 50 Ω can be used, since this circuit is not line powered. The receive gain may have to be adjusted, however, if a different speaker is used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Notes:
1) HS = Handset operated hookswitch — 3 poles.
   SS = Speakerphone on/off switch — 2 poles.
   Switches shown in on-hook position.
2) Microphone biasing resistor values depend on the specific microphone
3) All diodes 1N4002.

Figure 29. Pulse/Tone Featurephone w/Memory — Powered From a Power Supply

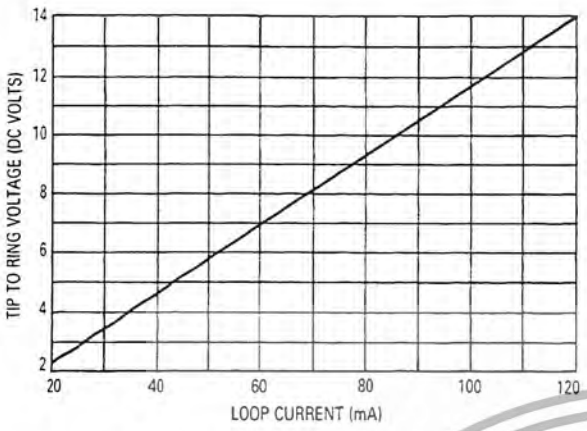


Figure 30. Tip to Ring DC Voltage versus Loop Current

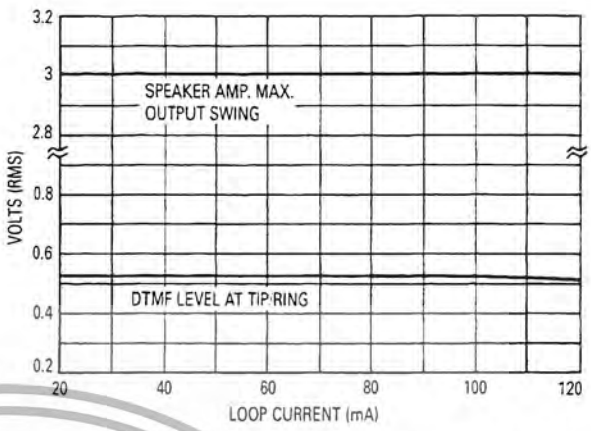


Figure 31. Speaker Amplifier Output and DTMF Level versus Loop Current

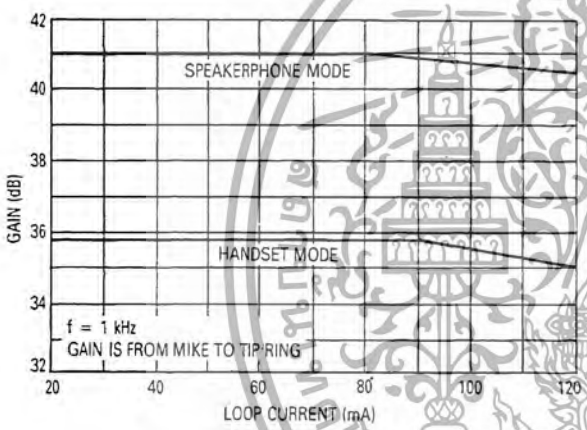


Figure 32. Transmit Gain versus Loop Current

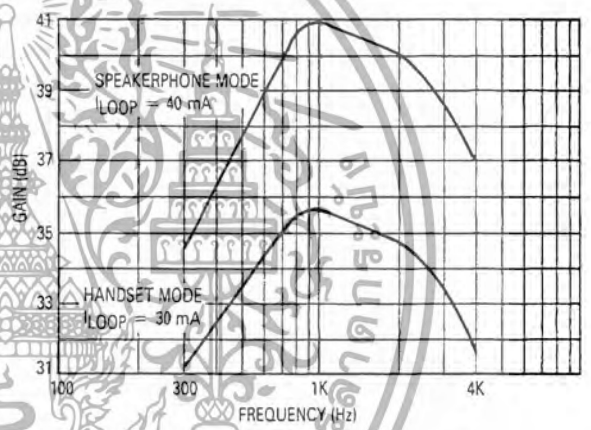


Figure 33. Transmit Gain versus Frequency

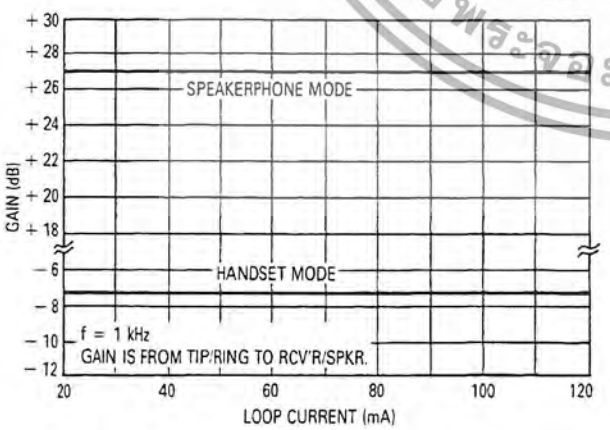


Figure 34. Receive Gain versus Loop Current

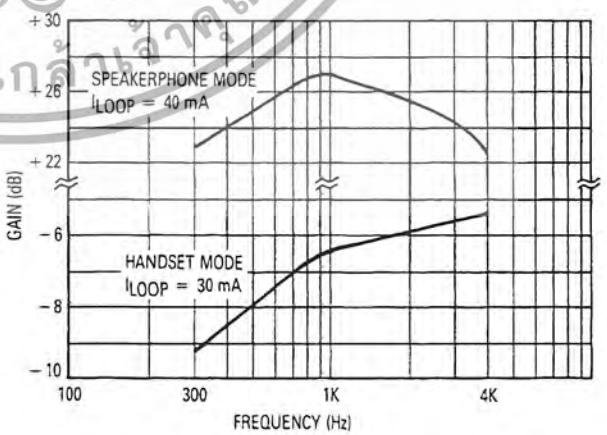


Figure 35. Receive Gain versus Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONSTRUCTION HINTS

Board Layout

The filter capacitor for the speakerphone IC and for the speaker amp (typically 100 μF and 1000 μF respectively) must be physically adjacent to the ICs, within 1". This is particularly important in the line-powered versions, where V_{CC} can vary with the speech intensity. Since most of the current is used in the speaker amplifier, the PC board track leading to Pin 6 of the MC34119 should be laid out with care, preferably close to the zener diode, or the power supply connector. The ground tracks should be as wide as possible, and laid out with care.

EMI Susceptibility

Potential EMI susceptibility problems should be addressed early in the electrical and mechanical design of the speakerphone. EMI may enter the circuit through Tip and Ring, through the microphone wiring to the amplifiers, or through any of the PC board traces. The most sensitive pins on the MC34118 are the inputs to the level detectors (RLI1, RLI2, TLI1, and TLI2) since, when there is no speech present, the inputs are high impedance and these op amps are in a near open loop condition. These board traces should be kept short, and the resistor and capacitor for each input should be physically close to the pins. Other high impedance input pins (MCI, VLC, HTI, FI) should be considered sensitive to EMI signals.

The microphone wires within the handset cord can act as an antenna, and pick up nearby radio stations. If this is a problem in the final design, adding RF filters (consisting of ferrite beads and small (0.001 μF) ceramic capacitors) to the PC board where the wires attach to the board can generally reduce the problem.

Acoustics

a) In the design of any speakerphone, acoustics are extremely important, and **must** be considered from the very beginning. Building a breadboard with the microphone and speaker "hanging out in mid air" simply **will not work!!!** One of the most common problems in a speakerphone design is acoustic feedback (the speaker is closely coupled to the microphone) which results either in oscillations (2–10 kHz) or "motor-boating" (1–10 Hz switching). A properly designed enclosure for the finished product should provide at least 50 dB of acoustic loss (speaker drive voltage to microphone output voltage). The physical location of the microphone, along with its characteristics, will play a large role in the quality of the transmitted sound. The microphone and speaker vendors can usually provide additional information on the use of their products.

b) The quality of the speaker, and the acoustic cavity in which it resides, have a major impact on the quality of the sound. A little time spent here can go a long way towards improving the sound of the finished speakerphone. As a general rule, good electronics cannot compensate for poor acoustics and/or low speaker quality.

In the Final Analysis . . .

In the final analysis, the circuits shown in this application note will have to be "fined tuned" to match the acoustics of the enclosure, and the specific microphone and speaker selected. The component values shown in this application note should be considered as starting points only. The gains of the transmit and receive paths are easily adjusted at key points in the circuits (see appropriate text). The switching response of the speakerphone can then be fine tuned by varying (in small steps) the components at the level detector inputs until satisfactory operation is obtained for both long and short lines. The references can be consulted for additional speakerphone design theory.

GLOSSARY

Attenuation — A decrease in magnitude of a communication signal, usually expressed in dB.

Bandwidth — The range of information carrying frequencies of a communication system.

C-Message Filter — A frequency weighting which evaluates the effects of noise on a typical subscriber's system.

Central Office — Abbreviated CO, it is a main telephone office, usually within a few miles of its subscribers, that houses switching gear for interconnection within its exchange area, and to the rest of the telephone system. A typical CO can handle up to 10,000 subscriber numbers.

dB — A power or voltage measurement unit, referred to another power or voltage. It is generally computed as:
$10 \times \log (P_1/P_2)$ for power measurements, and
$20 \times \log (V_1/V_2)$ for voltage measurements.

dBm — An indication of signal power. 1 mW across 600 Ω, or 0.775 volts rms, is defined as 0 dBm. Any other voltage level is converted to dBm by:
dBm = 20 x log (Vrms/0.775), or
dBm = [20 x log (Vrms)] + 2.22.

dBmp — Indicates dBm measurement using a psophometric weighting filter.

dBrn — Indicates a dBm measurement relative to 1 pW power level into 600 Ω. Generally used for noise measurements, 0 dBrn = −90 dBm.

dBrnC — Indicates a dBrn measurement using a C-message weighting filter.

dBrnC0 — Noise measured in dBrnC referred to zero transmission level.

DTMF — Dual Tone Multi-Frequency. It is the "tone dialing" system based on outputting two non-harmonic related frequencies simultaneously to identify the number dialed. Eight frequencies have been assigned to the four rows and four columns of a typical keypad.

Four Wire Circuit — The portion of a telephone, or central office, which operates on two pairs of wires. One pair is for the Transmit path (generally from the microphone), and one pair is for the Receive path (generally to the receiver).

Full Duplex — A transmission system which permits communication in both directions simultaneously. The standard handset telephone is full duplex.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Gain — The change in signal amplitude (increase or decrease) after passing through an amplifier, or other circuit stage. Usually expressed in dB, an increase is a positive number, and a decrease is a negative number.

Half Duplex — A transmission system which permits communication in one direction at a time. CB radios, with "push-to-talk" switches, and voice activated speakerphones, are half duplex.

Hookswitch — A switch which connects the telephone circuit to the subscriber loop. The name derives from old telephones where the switch was activated by lifting the receiver off and onto a hook on the side of the phone.

Line Length Compensation — Also referred to as loop compensation, it involves changing the gain of the transmit and receive paths, within a telephone, to compensate for different signal levels at the end of different line lengths. A short line (close to the CO) will attenuate signals less, and therefore less gain is needed. Compensation circuits generally use the loop current as an indication of the line length.

Loop — The loop formed by the two subcriber wires (Tip and Ring) connected to the telephone at one end, and the central office (or PBX) at the other end. Generally it is a floating system, not referred to ground, or ac power.

Loop Current — The dc current which flows through the subscriber loop. Typically provided by the central office or PBX, it ranges from 20 to 120 mA.

Off Hook — The condition when the telephone is connected to the phone system, permitting the loop current to flow. The central office detects the dc current as an indication that the phone is busy.

On Hook — The condition when the telephone is disconnected from the phone system, and no dc loop current flows. The central office regards an on-hook phone as available for ringing.

PABX — Private Automatic Branch Exchange. In effect, a miniature central office, it is a customer owned switching system servicing the phones within a facility, such as an office building. A portion of the PABX connects to the Bell (or other local) telephone system.

Pulse Dialing — A dialing system whereby the loop current is interrupted a number of times in quick succession. The number of interruptions corresponds to the number dialed, and the interruption rate is typically 10 times per second. The old rotary phones, and many new pushbutton phones, use pulse dialing.

REN — Ringer Equivalence Number. An indication of the impedance, or loading factor, of a telephone bell or ringer circuit. An REN of 1 equals ≈8 k ohms. The Bell system typically permits a maximum of 5 REN (1.6 kΩ) on an individual subscriber line. A minimum REN of 0.2 (40 kΩ) is required by the Bell system.

Ring — One of the two wires connecting the central office to a telephone. The name derives from the ring portion of the plugs used by operators (in older equipment) to make the connection. Ring is traditionally negative with respect to Tip.

Sidetone — The sound fed back to the receiver as a result of speaking into the microphone. It is a natural consequence of the 2-to-4 wire conversion system. Sidetone was recognized by Alexander Graham Bell as necessary for a person to be able to speak properly while using a handset.

Speech Network — A circuit which provides 2-to-4 wire conversion, i.e. connects the microphone and receiver (or the transmit and receive paths) to the Tip and Ring phone lines. Additionally it provides sidetone control, and in many cases, the dc loop current interface.

Subscriber Line — The system consisting of the user's telephone, the interconnecting wires, and the central office equipment dedicated to that subscriber (also referred to as a loop).

Tip — One of the two wires connecting to the central office to a telephone. The name derives from the tip of the plugs used by operators (in older equipment) to make the connection. Tip is traditionally positive with respect to Ring.

Tone Ringer — The modern solid state equivalent of the old electromechanical bell. It provides the sound when the central office alerts the subscriber that someone is calling. Ringing voltage is typically 80–90 Vrms, 20 Hz.

Two-Wire Circuit — Refers to the two wires connecting the central office to the subscriber's telephone. Commonly referred to as Tip and Ring, the two wires carry both transmit and receive signals in a differential manner.

Voiceband — That portion of the audio frequency range used for transmission across the telephone system. Typically it is 300–3400 Hz.

REFERENCES

MC34118 Data Sheet, April, 1987, Motorola Inc.

MC34119 Data Sheet, March, 1988, Motorola Inc.

MC34017 Data Sheet, January, 1984, Motorola Inc.

MC34114 Product Preview Data Sheet, Sept. 1987, Motorola Inc.

MC145412 Data Sheet, February, 1987, Motorola Inc.

Busala, A., Fundamental Considerations in the Design of a Voice Switched Speakerphone, B.S.T.J., 39, 1960, p. 265.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SUGGESTED VENDORS

Microphones

Primo Microphones Inc.
Bensenville, Ill. 60106
312-595-1022
Model EM-60

MURA Corp.
Westbury, N.Y. 11590
516-935-3640
Model EC-983-7

Hosiden America Corp.
Elk Grove Village, Ill. 60007
312-981-1144
Model KUC2123

25 Ω Speakers

Panasonic Industrial Co.
Seacaucus, N.J. 07094
201-348-5233
Model EAS-45P19S

Telecom Transformers

Microtran Co., Inc.
Valley Stream, N.Y. 11528
516-561-6050
Ask for Applications
Bulletin F232

Stancor Products
Logansport, IN 46947
219-722-2244

PREM Magnetics, Inc.
McHenry, Ill. 60050
815-385-2700

Onan Power/Electronics
Minneapolis, MN 55437
612-921-5600

Motorola Inc. does not endorse or warrant the suppliers referenced.

Compliance with FCC or other regulatory agencies of the circuits described herein is not implied or guaranteed by Motorola Inc.

Motorola reserves the right to make changes without further notice to any products herein to improve reliability, function or design. Motorola does not assume any liability arising out of the application or use of any product or circuit described herein; neither does it convey any license under its patent rights nor the rights of others. Motorola products are not authorized for use as components in life support devices or systems intended for surgical implant into the body or intended to support or sustain life. Buyer agrees to notify Motorola of any such intended end use whereupon Motorola shall determine availability and suitability of its product or products for the use intended. Motorola and Ⓜ are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Employment Opportunity/Affirmative Action Employer.

Literature Distribution Centers:

USA: Motorola Literature Distribution; P.O. Box 20912; Phoenix, Arizona 85036.
EUROPE: Motorola Ltd.; European Literature Center; 88 Tanners Drive, Blakelands Milton Keynes, MK145BP, England.
ASIA PACIFIC: Motorola Semiconductors H.K. Ltd.; P.O. Box 80300; Cheung Sha Wan Post Office; Kowloon Hong Kong.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

23117 PRINTED IN USA 10-88 IMPERIAL LITHO 03803 85,000 TCABAM