



# อินเวอร์เตอร์ควบคุมมอเตอร์เอซี

## AC MOTOR DRIVE INVERTER

โดย

นาย จักรฤทธิ หัตถะแสน

อาจารย์ที่ปรึกษา

อ. ชินภัทร นันทจิวารัชย์

วัน เดือน ปี..... 24.ค.ค.2541  
เลขทะเบียน..... 039153  
เลขเรียกหนังสือ..... T 20329 จ 29.11.0

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

ปริญญาานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง อินเวอร์เตอร์ควบคุมมอเตอร์เอซี

AC MOTOR DRIVE INVERTER

ผู้จัดทำ

1. นาย จักรฤทธิ์ หัตถะแสน 37014052



*(Handwritten signature)*

(นาย ชินภัทร นันทจิวงกรชัย )

อาจารย์ที่ปรึกษา

## กิตติกรรมประกาศ

ขอขอบคุณ อ.ชินภัทร นันทจิวารัชย์ ที่ได้ให้คำแนะนำและการสนับสนุนเป็นอย่างดี  
ขอขอบคุณพ่อและแม่ที่ยังให้ความรักและความห่วงใยอยู่เสมอ ขอขอบคุณทุกท่านที่ให้ความช่วยเหลือ  
ทางด้านข้อมูลที่ใช้ในการทำโครงการ และขอบคุณเพื่อนๆ ทุกคนที่ยังคอยช่วยเหลือกันตลอดมา

สิ่งสุดท้ายที่อยากจะขอบคุณ คือ ครู อาจารย์ ทุกท่านที่เคยสั่งสอนและให้ความรู้ต่างๆ มาก  
มาย และเทคโนโลยี-เยอรมันขอนแก่นสถาบันที่เป็นที่เติบโตมาของข้าพเจ้า และสถาบันอันเป็นที่  
รักแห่งนี้ที่ชื่อ พระจอมเกล้าลาดกระบัง

(นาย จักรฤทธิ์ หัตถะแสน)

## อินเวอร์เตอร์ควบคุมมอเตอร์เอซี

นาย จักรฤทธิ์ หัตถะแสน

อ. ชินภัทร นันทจิวารักษ์ (อาจารย์ที่ปรึกษา)

ปีการศึกษา 2540

### บทคัดย่อ

มอเตอร์เอซีถือได้ว่ามีการใช้งานมากในงานอุตสาหกรรมต่างๆ จากข้อดีในเรื่องของความสะดวกในการใช้งานและมีราคาต่ำกว่ามอเตอร์ดีซี แต่ต้องใช้อุปกรณ์ที่เป็นตัวจ่ายกำลังขั้วที่มีประสิทธิภาพด้วย วัตถุประสงค์ของการทำโครงการนี้เพื่อศึกษาและพัฒนาอินเวอร์เตอร์ที่ใช้ไอจีบีทีเป็นอุปกรณ์สวิทซ์ และใช้ไมโครคอนโทรลเลอร์ 16 บิต ในการสร้างสัญญาณควบคุมจาก หลักการของสเปซ เวกเตอร์ โดยให้สามารถทำการควบคุมมอเตอร์เหนี่ยวนำ หรือมอเตอร์ใช้งานทั่วไปได้ดี เพื่อการใช้งานที่มีประสิทธิภาพ

## AC MOTOR DRIVE INVERTER

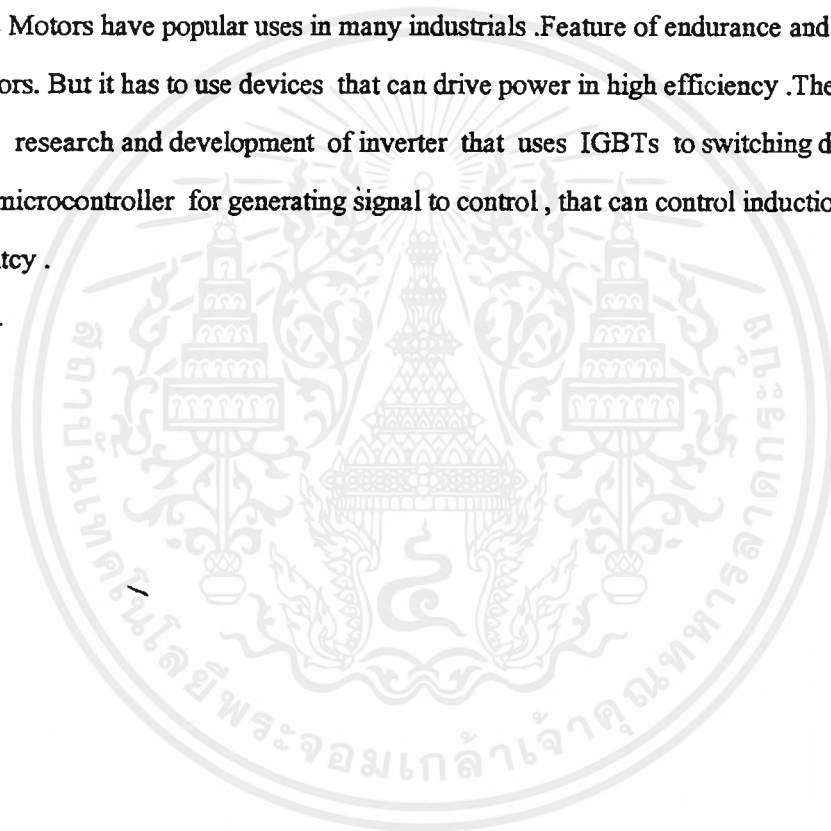
Mr. Jukrit Hataeaen

Mr. Chinnaphat Nanthajivakornchai (Advisor)

Education Year 1997

### Abstract

AC Motors have popular uses in many industrials .Feature of endurance and more cheap than DC Motors. But it has to use devices that can drive power in high efficiency .The purpose of this project is research and development of inverter that uses IGBTs to switching device , and uses 16 bits microcontroller for generating signal to control , that can control induction motor for higher efficiency .



## สารบัญ

	หน้า
กิตติกรรมประกาศ	I
บทคัดย่อ	II
Abstract	III
สารบัญ	IV
บทที่ 1 บทนำ	1
1.1 โครงสร้างพื้นฐานของอินเวอร์เตอร์	1
1.2 โครงสร้างของอินเวอร์เตอร์ที่ใช้ในโรงงาน	2
1.3 วัตถุประสงค์ในการทำโรงงาน	2
บทที่ 2 หลักการควบคุมมอเตอร์เหนี่ยวนำสามเฟส	3
2.1 อินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน ( Voltage Source Inverter )	4
2.2 การควบคุมแรงดันในอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน	5
บทที่ 3 การออกแบบวงจรส่วนกำลัง	9
3.1 ภาคคอนเวอร์เตอร์	9
3.1.1 วงจรเรียงกระแส	9
3.1.2 วงจรวัดค่าแรงดันและกระแสไฟตรง ( Vdc and Idc Sensor )	12
3.1.3 หม้อแปลงเพิ่มแรงดัน ( Step-Up Transformer )	13
3.2 ภาคอินเวอร์เตอร์	14
3.2.1 ส่วนวงจรขับด้วย ไอจีบีที ( IGBT Drive )	14
3.2.2 ส่วนวงจรขับเกทของ ไอจีบีที ( Opto Isolate Drive )	15
3.2.3 ส่วนวงจรสร้างเวลาเฉดไทม์ ( Deadtime Generator )	17
บทที่ 4 ระบบควบคุมโดยไมโครคอนโทรลเลอร์	20
4.1 โครงสร้างของระบบควบคุม	20
4.2 พื้นฐานของไมโครคอนโทรลเลอร์ 80C196KB	21
4.3 วงจรส่วนควบคุม	24
4.3.1 วงจรส่วนไมโครคอนโทรลเลอร์	24
4.3.2 วงจรส่วนดิจิทัลพัลส์วิดท์มอดูเลเตอร์	27
4.3.3 วงจรส่วนรับการควบคุมและแสดงผล	29
บทที่ 5 การทำงานของโปรแกรมชุดควบคุม	32

	หน้า
5.1 ส่วนโปรแกรมหลัก	32
5.2 โปรแกรมย่อยตอบสนองการอินเทอร์รัปต์จากตัวนับภายนอก	34
บทที่ 6 การทดลองและผลการทดลอง	37
6.1 การวิเคราะห์คลื่นของกระแสที่ไหลผ่านมอเตอร์กรณีไม่มีโหลด	37
6.2 การวิเคราะห์คลื่นของกระแสที่ไหลผ่านมอเตอร์กรณีมีโหลด	37
บทที่ 7 สรุปและวิจารณ์โครงการ	42
ภาคผนวก	
เอกสารอ้างอิง	



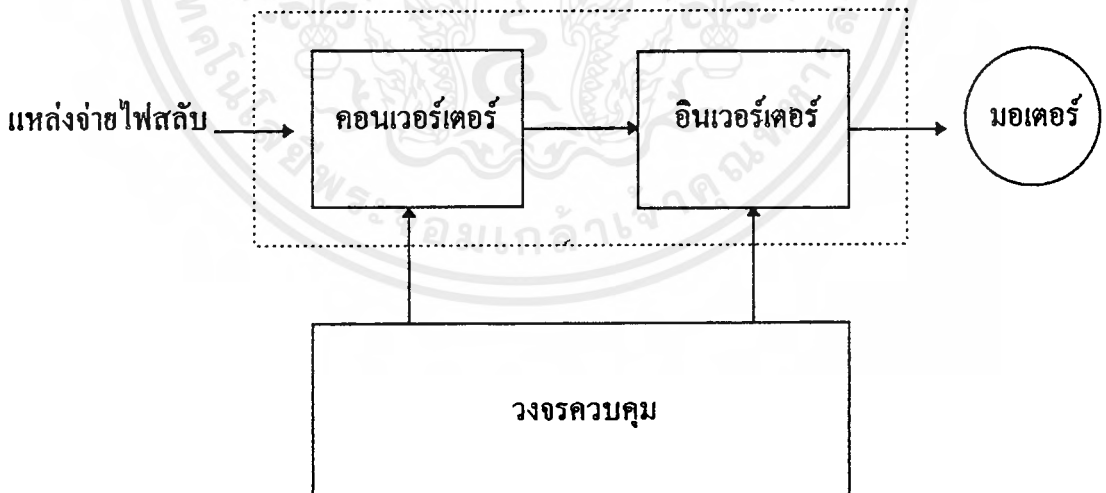
# บทที่ 1

## บทนำ

อินเวอร์เตอร์ (Inverter) เป็นอุปกรณ์แปลงไฟชนิดหนึ่ง ที่แปลงไฟสลับที่มีความถี่และแรงดันคงที่ ไปเป็นไฟสลับที่มีความถี่และแรงดันขนาดต่างๆ แหล่งจ่ายไฟที่ป้อนเป็นอินพุตของอินเวอร์เตอร์จะเป็นแหล่งจ่ายไฟสลับทั่วไปที่มีรูปคลื่นไซน์ แต่เอาต์พุตของอินเวอร์เตอร์จะมีรูปคลื่นแตกต่างจากรูปไซน์เนื่องจากผลของฮาร์โมนิก (Harmonic) ที่เกิดขึ้น

### 1.1 โครงสร้างพื้นฐานของอินเวอร์เตอร์

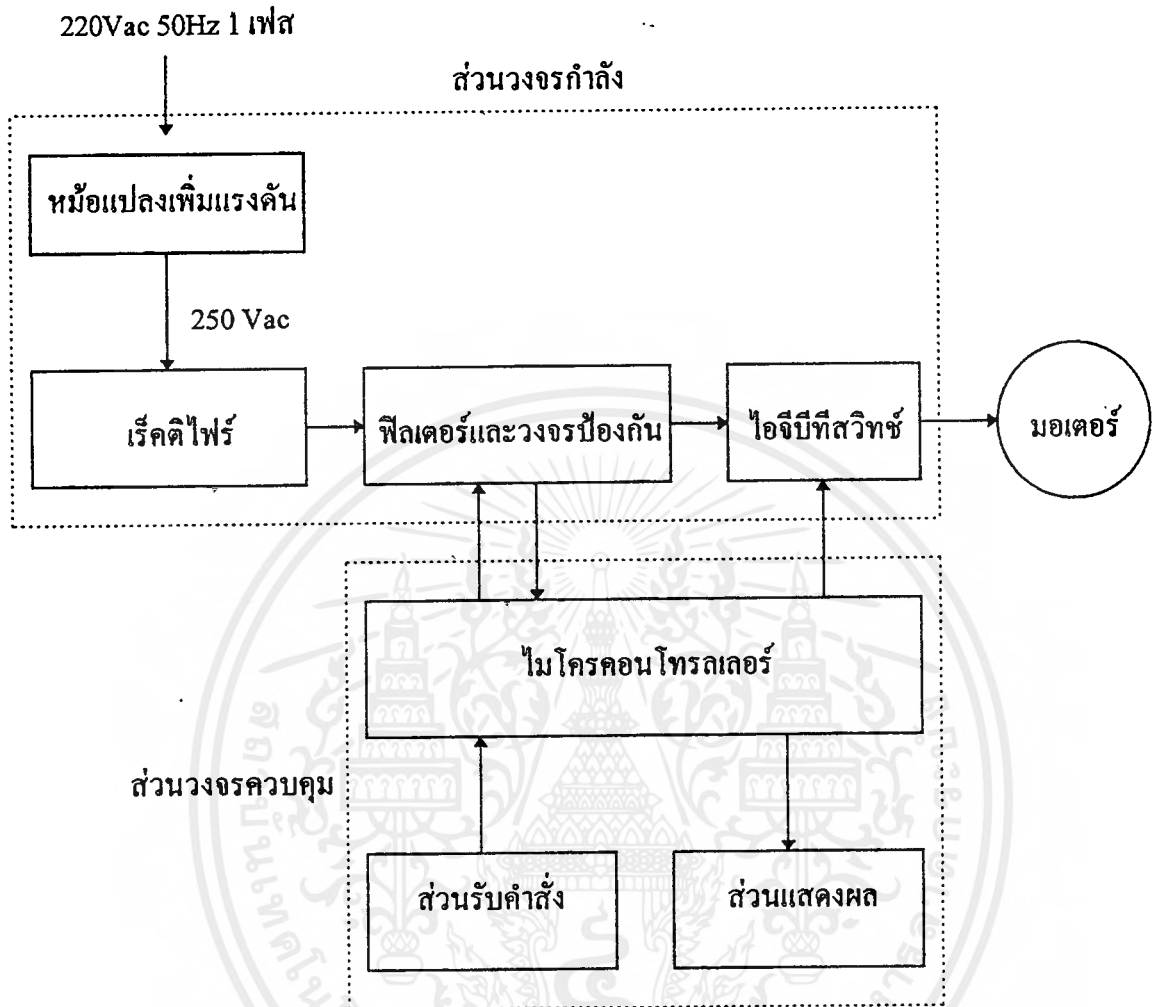
รูปที่ 1.1 แสดงโครงสร้างของอินเวอร์เตอร์ อินพุตของอินเวอร์เตอร์เป็นไฟสลับจากแหล่งจ่ายไฟ (50 Hz หรือ 60 Hz) ไฟสลับจะถูกแปลงเป็นไฟตรงโดยวงจรคอนเวอร์เตอร์ (Converter) จากนั้นไฟตรงจะถูกแปลงเป็นไฟสลับ ที่สามารถแปรขนาดแรงดันและความถี่ได้โดยวงจรอินเวอร์เตอร์ วงจรทั้งสองส่วนนี้เป็นวงจรหลักที่ทำหน้าที่แปลงรูปคลื่นและผ่านพลังงานของอินเวอร์เตอร์ นอกจากนี้ยังมีวงจรควบคุมสำหรับควบคุมการทำงานของวงจรทั้งสองส่วนนั้น ซึ่งอินเวอร์เตอร์ชนิดใช้งานทั่วไป (GENERAL PURPOSE INVERTER) จะประกอบด้วยส่วนคอนเวอร์เตอร์ และอินเวอร์เตอร์รวมอยู่ในเครื่องเดียวกันเสมอ



รูปที่ 1.1 แสดงโครงสร้างพื้นฐานของอินเวอร์เตอร์

คอนเวอร์เตอร์มีหน้าที่แปลงไฟสลับเป็นไฟตรง ส่วนอินเวอร์เตอร์ก็เป็นอุปกรณ์แปลงไฟตรงเป็นไฟสลับ ทั้งสองส่วนนี้จะใช้องค์ประกอบวงจรที่แตกต่างกัน และมีการทำงานที่ต่างกันซึ่งจะอธิบายในรายละเอียดต่อไป





รูปที่ 1.2 แสดง โครงสร้างของอินเวอร์เตอร์ที่ใช้ในโครงการ

### 1.3 วัตถุประสงค์ในการทำโครงการ

เพื่อศึกษาหลักการควบคุมมอเตอร์ด้วยอินเวอร์เตอร์ จนสามารถออกแบบวงจรกำลังและพัฒนาระบบควบคุมที่ใช้ไมโครคอนโทรลเลอร์ 16 บิต และสร้างเครื่องต้นแบบที่นำไปใช้ขับเคลื่อนมอเตอร์เอชไอโดยที่ใช้งานกันทั่วไปได้อย่างมีประสิทธิภาพ ซึ่งการออกแบบกำหนดพิกัดของมอเตอร์สูงสุดไว้ที่ 1/2 แรงม้า 220 Vac 3 เฟส (Phase) โคมอเตอร์ที่ใช้ทำการทดลองจะใช้มอเตอร์เหนี่ยวนำ (Induction Motor) มีพิกัด 1/4 แรงม้า 220Vac 3 เฟส 4 โพล (Pole) และแหล่งจ่ายแรงดันที่ป้อนให้เครื่องจะใช้ไฟ 220 Vac 50 Hz 1 เฟส ซึ่งสามารถจัดหาได้ง่าย

$a = 0$  ; เมื่อ SA เปิด และ SA' ปิด

1 ; เมื่อ SA ปิด และ SA' เปิด

$b = 0$  ; เมื่อ SB เปิด และ SB' ปิด

1 ; เมื่อ SB ปิด และ SB' เปิด

$c = 0$  ; เมื่อ SC เปิด และ SC' ปิด

1 ; เมื่อ SC ปิด และ SC' เปิด

ซึ่งจะได้แรงดันระหว่างสาย (Line-To-Line) ดังนี้

$$V_{ab} = V_{dc} (a-b)$$

$$V_{bc} = V_{dc} (b-c)$$

$$V_{ca} = V_{dc} (c-a)$$

เมื่อให้  $V_{dc}$  เป็นค่าแรงดันไฟตรงที่ป้อนให้กับวงจรอินเวอร์เตอร์

และสำหรับระบบสามเฟสสมดุลย์ (Balance Three-Phase System) จะได้แรงดันสาย

เทียบกับจุดสะเทิน (Line-To-Neutral) ดังนี้

$$V_a = 1/3 (V_{ab} - V_{ca})$$

$$V_b = 1/3 (V_{ca} - V_{ab})$$

$$V_c = 1/3 (V_{ab} - V_{bc})$$

และเมื่อแทนค่าแรงดันระหว่างสายลงในสมการของแรงดันสายเทียบกับจุดสะเทินจะได้ว่า

$$V_a = V_{dc}/3 (2a-b-c)$$

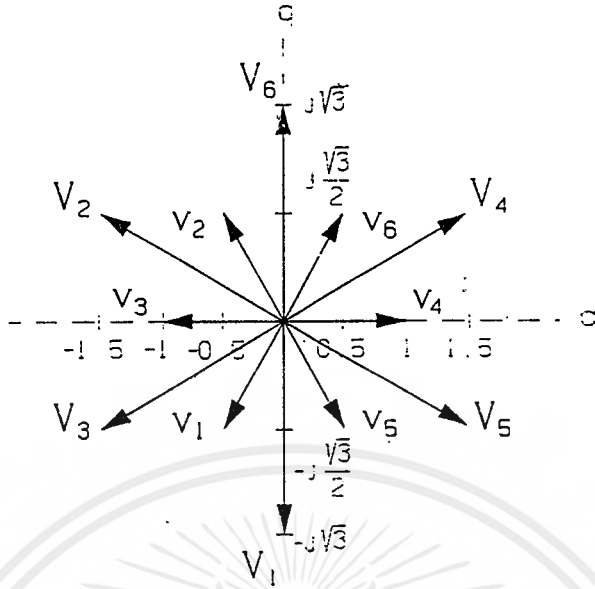
$$V_b = V_{dc}/3 (2b-c-a)$$

$$V_c = V_{dc}/3 (2c-a-b)$$

เมื่อพิจารณาสมการของแรงดันระหว่างสายจะพบว่า เมื่อแทนค่าสถานะของ a,b, และ c แล้วจะได้ค่าแรงดันที่แตกต่างกัน 3 ค่าด้วยกัน คือ  $V_{dc}$ , 0 และ  $-V_{dc}$  และเมื่อพิจารณาสมการของแรงดันสายเทียบกับจุดสะเทินโดยแทนค่าสถานะของ a,b, และ c เช่นเดียวกัน จะได้ค่าแรงดันที่แตกต่างกัน 5 ค่าด้วยกัน คือ  $2/3 V_{dc}$ ,  $1/3 V_{dc}$ , 0,  $-1/3 V_{dc}$  และ  $-2/3 V_{dc}$  ซึ่งจะเห็นได้ว่ามีความแตกต่างกันของแรงดัน 8 ค่าด้วยกันหรืออาจกล่าวได้ว่ามี 8 สถานะ (State) ยกตัวอย่างเช่น ถ้าเราให้  $a = 1$ ,  $b = 0$  และ  $c = 1$  ดังนั้น  $abc_2 = 101_2 = 5$  เรียกว่าขณะนี้อยู่ที่สถานะที่ 5

เมื่อทำการแปลงสถานะจากแกน abc ไปสู่แกน dq (abc to dq transformation) หรือกล่าวได้ว่าเป็นการแสดงสเปซเวกเตอร์ (Space Vector) ในกรอบอ้างอิงของสเตเตอร์ (Stator Reference Frame) ซึ่งให้แต่ละเวกเตอร์แทนค่าของแต่ละสเตตของอินเวอร์เตอร์

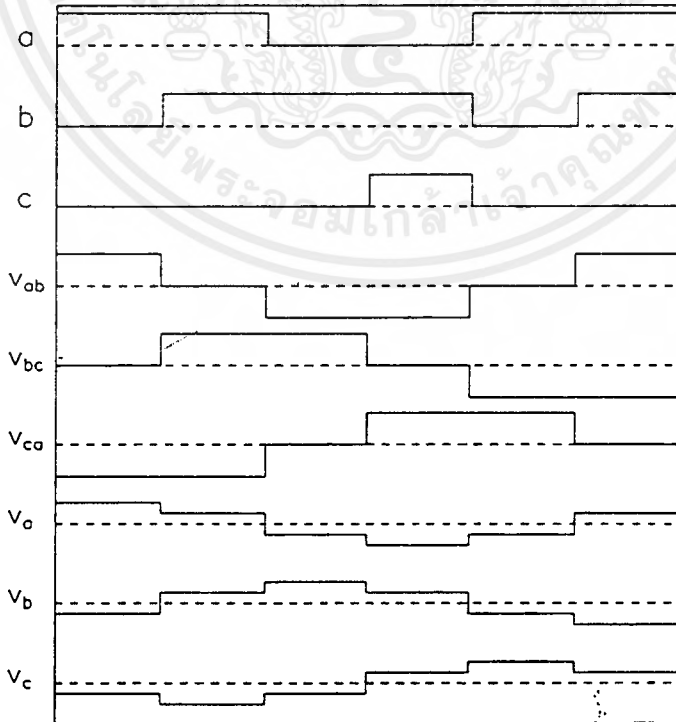
สเปซเวกเตอร์ของแรงดันระหว่างสายและของแรงดันสายเทียบกับจุดสะเทิน สำหรับอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน จะแสดงได้ดังในรูปที่ 2.2 โดยแสดงในรูปต่อหนึ่งหน่วยเวกเตอร์



รูปที่ 2.2 แสดงสเปซเวกเตอร์ (Space Vector) ของแรงดันที่ได้จากวงจร VSI

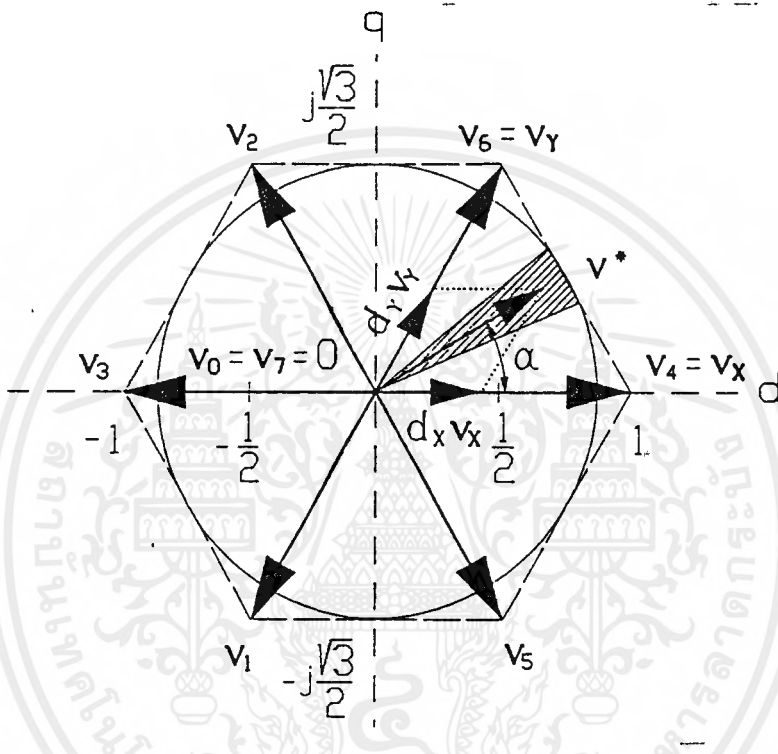
**2.2 การควบคุมแรงดันในอินเวอร์เตอร์ชนิดแหล่งจ่ายแรงดัน**

การแปรค่าแรงดันจะใช้หลักการแปรค่าควิตีไซเคิล (Duty Cycle) ของคลื่นสี่เหลี่ยม ซึ่งเรียกว่าพัลส์วิตดมอดคูเลชัน (Pulse Width Modulation, PWM) ดังแสดงในรูปที่ 2.3



รูปที่ 2.3 แสดงการใช้สัญญาณสี่เหลี่ยมในการควบคุมแรงดัน

หลักการของการสร้างคลื่นพีคดับลิเอ็มหลายรูปแบบ ได้รับการพัฒนาขึ้นใช้กับอินเวอร์เตอร์ ซึ่งในปัจจุบัน หลักการพื้นฐานของสเปซเวกเตอร์ (Space Vector) เป็นที่นิยมนำมาใช้ ซึ่งแสดงดังรูปที่ 2.4 โดยจะพิจารณาว่าโหนดของอินเวอร์เตอร์เป็นอินดักชันมอเตอร์ที่ต่อสายแบบวาย (Wye) เป็นผลให้กระแสที่ไหลผ่านโหนดจะถูกกำหนดจากแรงดันสายเทียบกับจุดสะเทิน ซึ่งเราจะใช้การเปลี่ยนแรงดันนี้ในการควบคุม



รูปที่ 2.4 แสดงสเปซเวกเตอร์ของการควบคุมโดยใช้หลักการของพีคดับลิเอ็ม

เวกเตอร์ฐานจะได้จากการแบ่งวงกลมออกเป็น 6 ส่วนทำให้ได้เซกเตอร์ที่มีมุม 60 องศา เท่าๆ กัน 6 เซกเตอร์ โดยให้แรงดันที่ต้องการ  $V^*$  ถูกวางอยู่ในเซกเตอร์หนึ่งๆ และแรงดันที่ได้จะสร้างจากเวกเตอร์แรงดันที่ประกอบกันอยู่ทั้งสองข้างของเซกเตอร์นั้น กับเวกเตอร์ศูนย์

พิจารณาสเปซเวกเตอร์ในรูปที่ 2.4 แล้วจะเห็นว่าเราได้ค่าเวกเตอร์  $V^*$  ดังนี้ คือ

$$V^* = d_x V_x + d_y V_y + d_z V_z$$

โดยที่  $V_z$  แทนเวกเตอร์ศูนย์ ในขณะที่  $d_x$ ,  $d_y$  และ  $d_z$  เป็นค่าตัวชี้โวลเทจเคิลของการสวิตช์ที่สถานะ X, Y และ Z ในช่วงของคาบเวลาการสวิตช์ นั่นคือ

$$d_x + d_y + d_z = 1$$

เมื่อพิจารณาแบ่งสเปซเวกเตอร์ในรูปที่ 2.4 เป็นเซกเตอร์ (Sector) ได้ 6 เซกเตอร์ แล้วถ้า

พิจารณาจากรูปจะเห็นว่าอยู่ในเซกเตอร์ที่ 1 และจะได้ค่าเวกเตอร์  $V^*$

$$V^* = MV_{\max} e^{j\alpha} = d_x V_4 + d_y V_6 + d_z V_2$$

เมื่อ  $M$  คือ คำนวณของการมอดูเลต (Modulation Index) มีค่าในช่วง 0 ถึง 1

$\alpha$  คือ ค่ามุมที่กระทำกับด้านของเซกเตอร์ที่กำลังวางตัวอยู่

ซึ่ง  $V_{\max} = \sqrt{3}/2 V_{dc}$

และจะได้สมการสำหรับ  $d_x, d_y$  และ  $d_z$  ดังนี้

$$d_x = M \sin(60 - \alpha)$$

$$d_y = M \sin(\alpha)$$

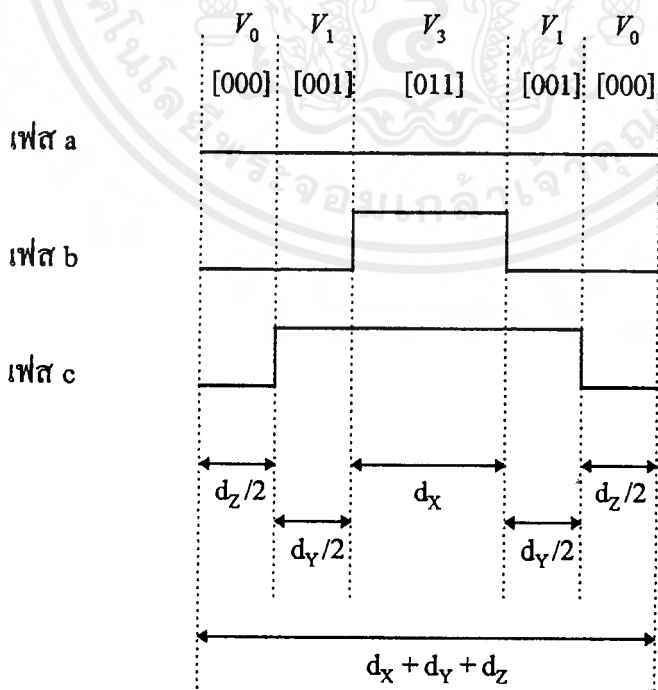
$$d_z = 1 - d_x - d_y$$

จากสมการหาค่าคิวดี้ไซเคลดั่งกล่าว จะใช้เพื่อคำนวณหาช่วงเวลาการสวิตช์สำหรับแต่ละสถานะเป็นลำดับต่อเนื่องกันไป โดยที่จะต้องกระทำให้ได้ทันเวลาจริง (Real Time) และถ้าต้องการให้การขับด้วยอินเวอร์เตอร์มีประสิทธิภาพที่ดีจะใช้เทคนิคในการเรียงลำดับการสวิตช์ตามนี้คือ

$$| X - Y - Z | Z - Y - X | \dots$$

ซึ่งให้  $Z=0$  สำหรับเซกเตอร์  $V_6 - V_2, V_3 - V_1$  และ  $V_5 - V_4$  ส่วน  $Z=7$  สำหรับเซกเตอร์ที่เหลือทั้ง 3 เซกเตอร์

ตัวอย่างของรูปคลื่นที่ใช้ขับอินเวอร์เตอร์จะได้แสดงดังในรูปที่ 2.5 โดยให้  $X = V_1 [001]$   
 $Y = V_3 [011]$  และ  $Z = V_0 [000]$



รูปที่ 2.5 แสดงตัวอย่างรูปคลื่นของสัญญาณขับในแต่ละเฟส

ในการเลือกชุดของเวกเตอร์แรงดัน เมื่อค่ามุม  $\alpha$  มีค่าต่างๆ แสดงได้ดังตารางที่ 2.1 ซึ่งจะพิจารณาการหมุนของมุม  $\alpha$  ในทิศทางทวนเข็มนาฬิกา (ดูรูปที่ 2.4)

ตารางที่ 2.1 การเลือกชุดเวกเตอร์แรงดัน เมื่อมุม  $\alpha$  มีค่าต่างๆ

1	0 - 60 องศา	$V_4$	$V_6$	$V_7$
2	60 - 120 องศา	$V_6$	$V_2$	$V_0$
3	120 - 180 องศา	$V_2$	$V_3$	$V_7$
4	180 - 240 องศา	$V_3$	$V_1$	$V_0$
5	240 - 300 องศา	$V_1$	$V_5$	$V_7$
6	300 - 360 องศา	$V_5$	$V_4$	$V_0$

ซึ่งการใช้งานจริงในทางปฏิบัติ กรณีที่ต้องการหมุนในทิศทางตรงกันข้ามก็สามารถทำได้ โดยการเลือกชุดเวกเตอร์ใหม่จากการพิจารณาตามรูปที่ 2.4 อีกครั้ง ในทิศทางหมุนตามเข็มนาฬิกา หรืออาจจะใช้วิธีการสลับเฟสที่ต่อเข้ามอเตอร์ก็จะสามารถกลับทิศทางหมุนได้เช่นเดียวกัน

## บทที่ 3

### การออกแบบวงจรส่วนกำลัง

#### 3.1 ภาคคอนเวอร์เตอร์

วงจรในภาคคอนเวอร์เตอร์ทำหน้าที่แปลงไฟสลับเป็นไฟตรง ซึ่งจะประกอบด้วยวงจรเรียงกระแส (RECTIFIER) และวงจรป้องกัน (PROTECTION) ดังต่อไปนี้ คือ

##### 3.1.1 วงจรเรียงกระแส

จากรูปที่ 3.1 จะทำการเรียงกระแสโดยการใช้ ไดโอดกำลัง 4 ตัว และจัดวงจรเรียงกระแสแบบบริดจ์ (Bridge Rectifier) ซึ่งในการกำหนดพิคคของกระแสและแรงดันสูงสุด สามารถหาได้จากพิคคของมอเตอร์ (1/2 แรงม้า) และแรงดันที่จ่ายให้อินเวอร์เตอร์ (250 V 1 เฟส)

##### ไดโอดเรียงกระแส

- พิกคกระแสที่ใช้ จะกำหนดไว้ที่ 200% ของพิคคของมอเตอร์ จะได้ว่า

$$\begin{aligned} I_{DC} &= [1/2] * [P_{out} / V_{in(RMS)}] * [200 / 100] \\ &= [1/2] * [(1/2) * 746] / 250 * [2] \\ &= 1.5 \text{ A} \end{aligned}$$

สามารถเลือกใช้ไดโอดที่ทนกระแสได้ 2A เป็นอย่างต่ำ

- พิกคแรงดันที่ใช้ จะกำหนดไว้ที่ 150% ของค่าแรงดันขอด (Peak)

$$\begin{aligned} V_B &= 1.414 * V_{in(RMS)} * (150/100) \\ &= 1.414 * 250 * 1.5 \\ &= 530 \text{ V} \end{aligned}$$

สามารถเลือกใช้ไดโอดที่ทนแรงดันได้ 600V เป็นอย่างต่ำ

##### ตัวเก็บประจุฟิลเตอร์ (Filter Capacitor)

ตัวเก็บประจุฟิลเตอร์จะทำหน้าที่กรองแรงดันให้เรียบ และโดยทั่วไปจะใช้ตัวเก็บประจุแบบอิเล็กโทรไลต์ สำหรับการกำหนดค่าความจุและค่าแรงดันพิคคของตัวเก็บประจุฟิลเตอร์ มีการคำนวณตามสูตรดังนี้

- พิกคแรงดัน จะคิดจากค่าแรงดันไฟตรง ซึ่งก็คือแรงดันขอด โดยกำหนดแรงดันที่พิคค

$$\begin{aligned} V_{DC} &= 1.414 * V_{in(MAX)} \\ &= 1.414 * 285 \\ &= 403 \text{ V} \end{aligned}$$

เลือกใช้ที่ค่าแรงดัน 400 V ซึ่งสามารถหาซื้อได้

- ค่าความจุของตัวเก็บประจุ สามารถคำนวณได้จากสูตรคือ

$$C = (I_{dc} * t) / V_{ripple}$$

เมื่อ  $V_{ripple}$  = ค่าแรงดันกระเพื่อมที่ยอมรับได้ ( ในที่นี้จะกำหนดให้มีค่า  $10 V_{pp}$  )

$$I_{dc} = \text{ค่ากระแสโหลด} = P_{out} / V_{dc}$$

$$t = \text{ค่าคาบเวลาการจ่ายกระแส} = 1 / f$$

ดังนั้นจะได้ค่าความจุที่ต้องการ

$$C = [((1/2 * 746) / 311) * (1/50)] / 10$$

$$= 2,400 \mu F$$

เลือกใช้ค่า 2,700  $\mu F$  แบบอิเล็กโทรไลต์ เพราะสามารถหาซื้อได้

#### ตัวต้านทานจำกัดค่ากระแสกระชาก ( Inrush Current Limit )

สำหรับค่าความต้านทานของตัวต้านทาน ที่นำมาใช้จำกัดค่ากระแสกระชากในขณะที่เปิดเครื่อง จะคิดที่เงื่อนไขที่ในขณะที่แรงดันตกคร่อมตัวต้านทานเท่ากับค่าแรงดันขด ( เนื่องจากค่าแรงดันตกคร่อมตัวเก็บประจุฟิลเตอร์มีค่าเป็นศูนย์ ) และต้องกำหนดกระแสกระชากสูงสุดซึ่งกำหนดไว้ที่ 30 A

$$R_{inrush} = (1.414 * V_{in(RMS)}) / I_{inrush(MAX)}$$

$$= (1.414 * 220) / 30$$

$$= 10.3 \text{ โอห์ม}$$

เลือกใช้ค่า 10 โอห์ม ซึ่งเป็นค่าที่หาซื้อได้

#### ตัวเหนี่ยวนำ

สำหรับตัวเหนี่ยวนำที่เพิ่มขึ้นในวงจรมีจุดประสงค์เพื่อลดค่าแรงดันกระเพื่อม และช่วยเพิ่มค่าเพาเวอร์แฟคเตอร์ได้ แต่ไม่มากนัก ใช้ลวดคอบน่ายาเบอร์ 18 พันบนแกนเฟอร์ไรท์ ( Ferrite ) แบบวงแหวน ( Toroid ) ประมาณ 120 รอบ

#### รีเลย์ ( Relay )

รีเลย์จะทำหน้าที่ตัดวงจรของตัวต้านทานจำกัดกระแสกระชาก เมื่อมีแรงดันตกคร่อมตัวเก็บประจุฟิลเตอร์มากพอแล้ว ซึ่งหน้าสัมผัสของรีเลย์ต้องทนกระแสและแรงดันที่พิกัดได้ ในโครงการเลือกใช้ขนาด 5 A 220 VAC ( ขดอาร์เมเจอร์ใช้แรงดัน 12 VDC )

#### ตัวความต้านทานเบรก ( R Break )

ใช้สำหรับการคายประจุจากตัวเก็บประจุฟิลเตอร์ ในกรณีที่มีแรงดันตกคร่อมเพิ่มขึ้นที่เกิดจากการเบรก เพื่อไม่ให้แรงดันไฟตรงมีค่าเกินพิกัดที่สามารถทำงานได้ ซึ่งในโครงการใช้ตัวความต้านทานค่า 25 กิโลโอมห์ขนานกัน 2 ตัว มีขนาดพิกัดรวมกันเป็น 50 วัตต์ และใช้ไอซีบีทีเป็นตัวสวิทช์ซึ่งรับสัญญาณควบคุมมาจากออปโตไอโซเลเตอร์ ( Opto Isolator ) เบอร์ 4N36 โดยมีการควบคุมการใช้งานมาจากตัวไมโครคอนโทรลเลอร์

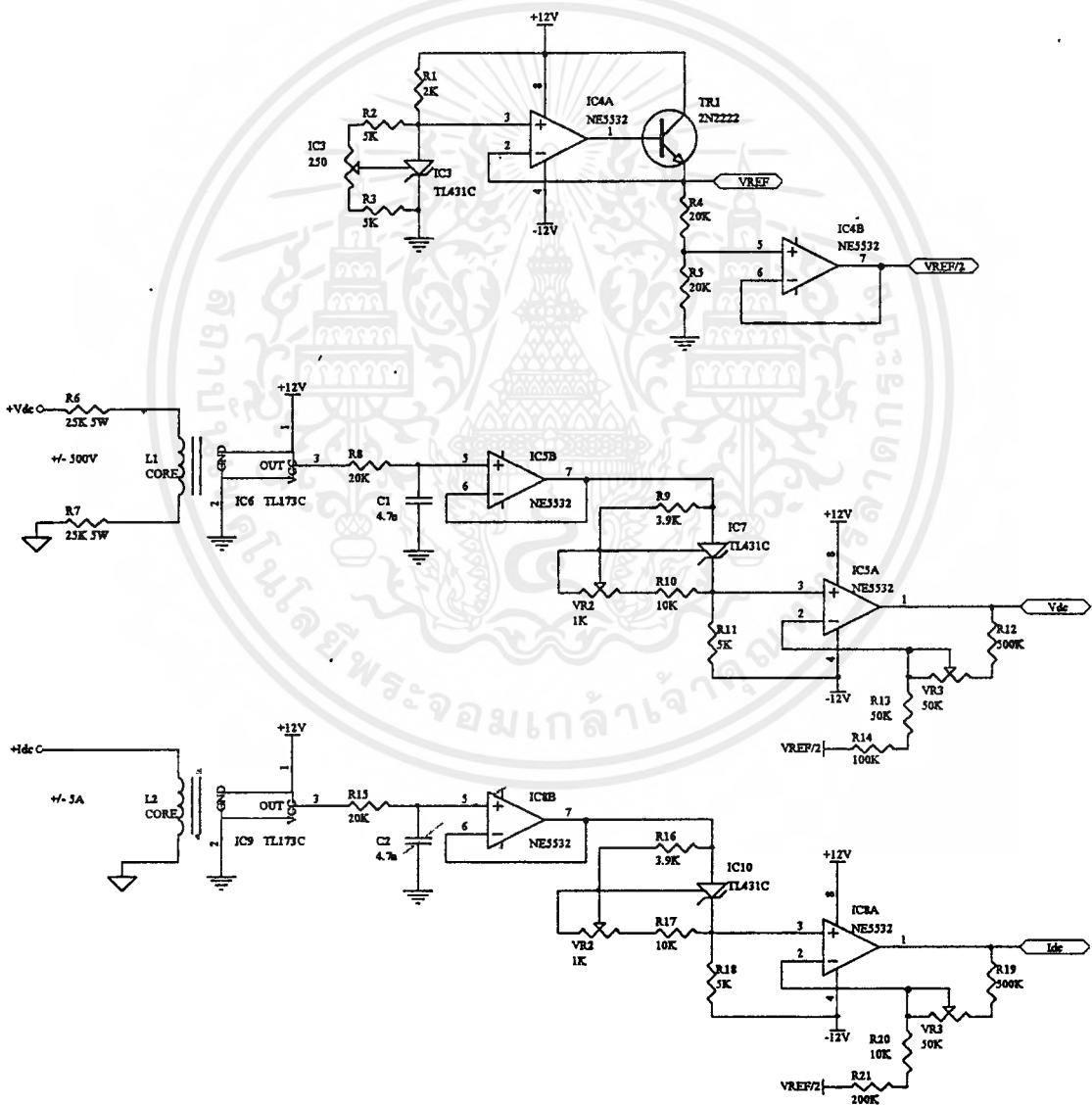
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



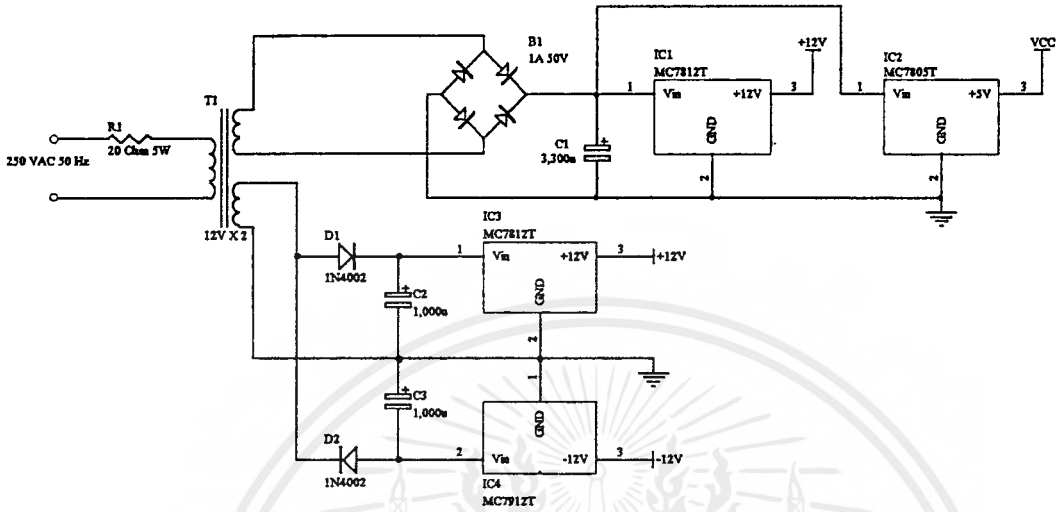
### 3.1.2 วงจรวัดค่าแรงดันและกระแสไฟตรง (Vdc and Idc Sensor)

จากวงจรในรูปที่ 3.2 ในการวัดค่าแรงดันและกระแสไฟตรงจะใช้การแปลงค่าแรงดันและกระแสมาเป็นความเข้มสนามแม่เหล็ก ด้วยการใช้อุปกรณ์นำยาพันบนแกนเฟอร์ไรท์รูปตัว E แล้วเว้นช่องไว้เพื่อใส่ตัวฮอลล์เซ็นเซอร์ (Hall Sensor) เข้าไป โดยค่าแรงดันจากตัวเซ็นเซอร์จะแปรตามค่าความเข้มสนามแม่เหล็กที่เกิดจากแรงดันหรือกระแสไฟตรงที่ทำการตรวจวัด จากนั้นนำค่าที่ได้มาปรับเทียบ (Calibrate) ให้ได้ค่าที่ถูกต้องก่อนนำไปเข้าวงจรส่วนควบคุม



รูปที่ 3.2 แสดงวงจรวัดค่าแรงดันและกระแสไฟตรง

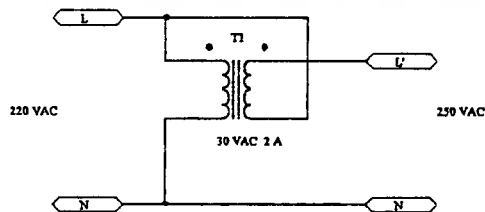
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงวงจรแหล่งจ่ายไฟเลี้ยงของวงจรวัดค่าแรงดันและกระแสไฟตรง

### 3.1.3 หม้อแปลงเพิ่มแรงดัน ( Step-Up Transformer )

จากวงจรในรูปที่ 3.4 จะใช้หม้อแปลงแปลงแรงดันจาก 220 โวลต์เป็น 30 โวลต์แล้วนำมาอนุกรมกันในทิศทางที่ให้แรงดันเสริมกันเป็น 250 โวลต์ ซึ่งมีความจำเป็นที่จะต้องเพิ่มแรงดันขึ้นเนื่องจากต้องการใช้แรงดันไฟตรงสูงประมาณ 350 โวลต์สำหรับภาคคอนเวอร์เตอร์



รูปที่ 3.4 แสดงวงจรหม้อแปลงเพิ่มแรงดัน

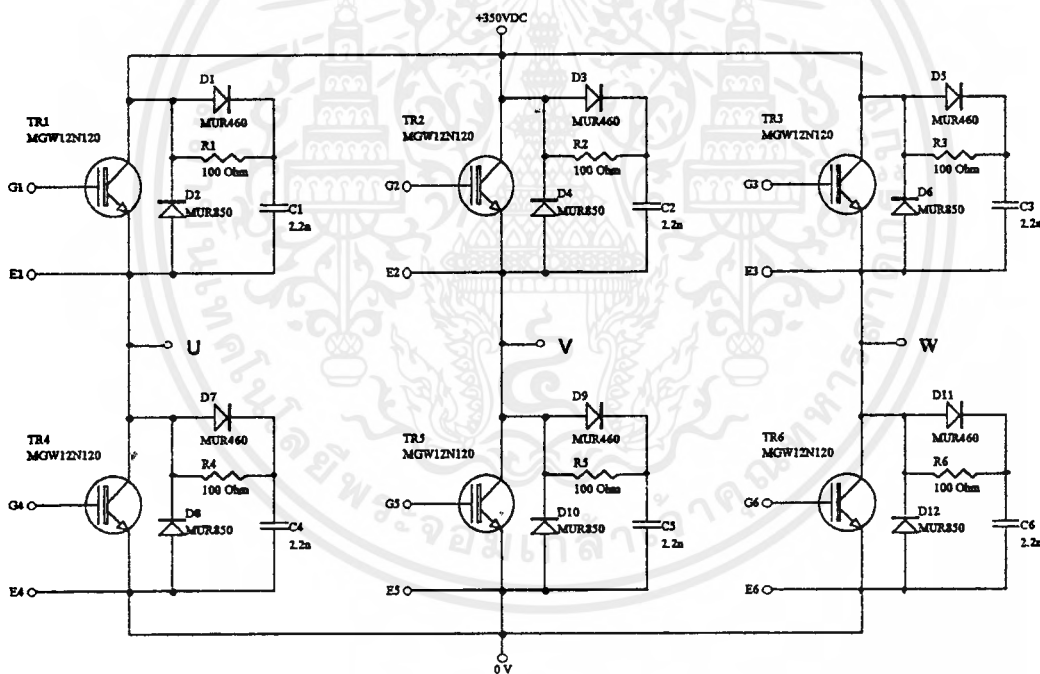
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2 ภาคอินเวอร์เตอร์

ในส่วนภาคอินเวอร์เตอร์ ทำหน้าที่แปลงแรงดันไฟตรงเป็นแรงดันไฟสลับเพื่อขับมอเตอร์ตามต้องการ ซึ่งมีส่วนประกอบหลัก 3 ส่วน คือ ส่วนวงจรขับด้วยไอจีบีที , ส่วนวงจรขับเกทของไอจีบีที และส่วนวงจรสร้างเวลาเคดไทม์

#### 3.2.1 ส่วนวงจรขับด้วยไอจีบีที (IGBT Drive)

เหตุผลสำคัญของการเลือกอุปกรณ์สวิทช์ซึ่งโดยใช้ไอจีบีที ก็เนื่องมาจากข้อดีในด้านของความเร็วในการสวิทช์ที่สูงเกือบเท่ามอสเฟต และมีแรงดันตกคร่อมขณะนำกระแสที่ต่ำเหมือนกับทรานซิสเตอร์ ทำให้สามารถขับไอจีบีทีที่มีความถี่สูงและในการใช้งานเกิดความร้อนน้อยเนื่องจากกำลังสูญเสียที่ตกคร่อมบนตัวไอจีบีทีมีค่าต่ำ โดยในโครงการเลือกใช้เบอร์ MGW12N120 เนื่องจากมีความเร็วในการสวิทช์สูงและสามารถทนกระแสและแรงดันที่พิกัดได้



รูปที่ 3.5 แสดงวงจรขับด้วยไอจีบีที

จากวงจรในรูปที่ 3.5 จะเห็นว่ามียุ๊ปกรณที่ประกอบเข้ากับ ไอจีบีทีแต่ละตัว ดังนี้คือ

- ฟรีวีลิ่ง ไดโอด (Freewheeling Diode) จะทำหน้าที่ป้องกันแรงดันย้อนกลับจากค่าความเหนี่ยวนำของตัวมอเตอร์ซึ่งมีค่าสูงและสามารถทำให้ไอจีบีทีเสียหายได้ และในโครงการเลือกใช้ ไดโอดเบอร์ MUR850 ซึ่งทนกระแสได้ 8A และทนแรงดันได้ 500V

- วงจร snubber (Snubber) จะทำหน้าที่จำกัดแรงดันตกคร่อมตัว ไอจีบีที และลดความสูญเสียที่เกิดขึ้นจากการสวิตช์ที่ความถี่สูง ซึ่งมีการคำนวณค่า R และ C ที่ใช้ดังนี้

$$C = [I_p(PK) * t_{OFF}] / 2V_{in}$$

$$R = t_{ON(min)} / (2 * 3C)$$

ในที่นี้  $t_{OFF}$  จะกำหนดจากข้อมูลของตัว ไอจีบีที (แสดงไว้ในภาคผนวก) ซึ่งมีค่าประมาณ 0.5  $\mu$ S และกำหนด  $t_{ON(min)}$  ไว้ที่ประมาณ 1.25  $\mu$ S ดังนั้น

$$C = [(((1/2) * 746 / 220) * 1.414) * 0.5 * 10^{-6}] / 2 (1.414 * 220)$$

$$= 1.93 \text{ nF}$$

เลือกใช้ค่า 2.2 nF ซึ่งเป็นค่าที่หาซื้อได้

$$R = (1.25 * 10^{-6}) / (2 * 3 * 2.2 * 10^{-9})$$

$$= 100 \text{ โอห์ม}$$

ค่ากำลังสูญเสียที่เกิดขึ้นบนตัวต้านทานคำนวณได้จาก

$$P_D = C (2V_{in})^2 / 2T$$

เมื่อ T = คาบเวลาการทำงานของ ไอจีบีที

$$= 1/f = 1 / (16 * 10^3)$$

$$= 66.7 \text{ } \mu$$
S

$$P_D = [2.2 * 10^{-9} (2 * 1.414 * 220)^2] / [2 * 66.7 * 10^{-6}]$$

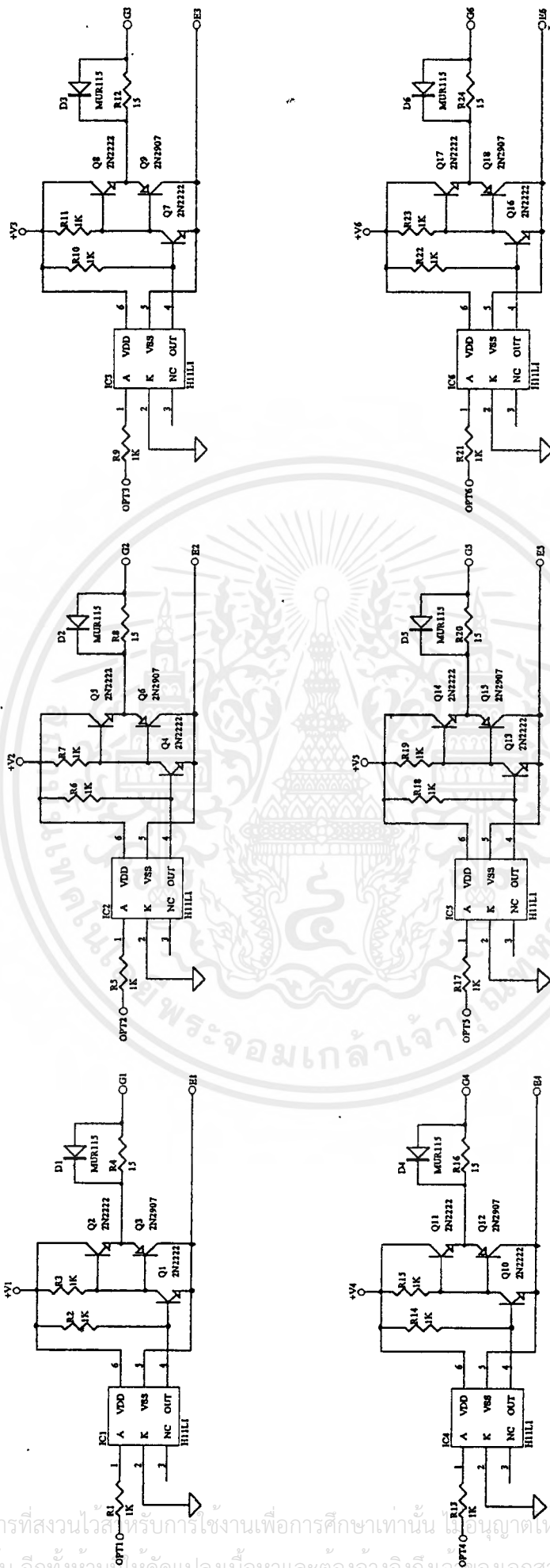
$$= 6.4 \text{ W}$$

เลือกใช้ค่า 10 W

### 3.2.2 ส่วนวงจรขับเคลื่อนของ ไอจีบีที ( Opto Isolate Drive )

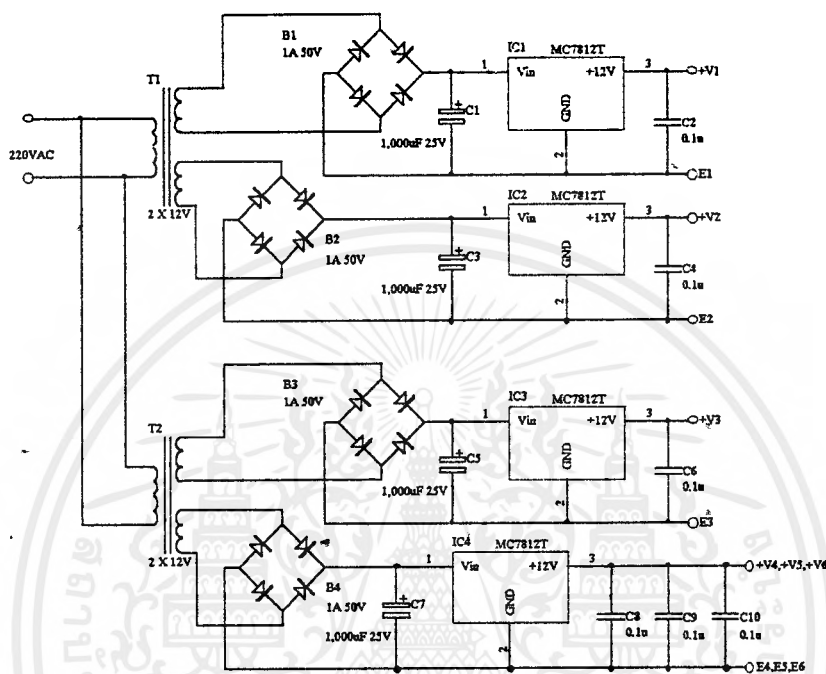
ไอจีบีทีแต่ละตัวจะมีวงจรขับเคลื่อนสำหรับแต่ละตัวแยกกันไป (วงจรในรูปที่ 3.6) ซึ่งจะเห็นว่าวงจรขับเคลื่อนแต่ละชุดจะรับสัญญาณขับ โดยผ่านออปโตไอโซเลเตอร์ (Opto Isolator) เพื่อทำการแยกกราวด์ ในโครงงานใช้ออปโตไอโซเลเตอร์ เบอร์ H11L1 โดยมีเอาต์พุตเป็นลอจิกแบบชmitt trigger (Schmitt trigger) ซึ่งสามารถป้องกันสัญญาณรบกวนได้ดีและสามารถใช้งานได้ที่ความเร็วสูง แล้วเอาต์พุตจากออปโตไอโซเลเตอร์จะผ่านวงจรบัฟเฟอร์ (Buffer) ที่ใช้ทรานซิสเตอร์เพื่อเพิ่มกระแสที่ใช้ในการอัดและคายประจุของค่าความจุภายในเกทของ ไอจีบีที ซึ่งจะทำให้ใช้เวลาในการสวิตช์สั้นลง และสามารถใช้งานที่ความถี่สูงได้ (สวิตช์ไดโอดที่ต่อขนานกับตัวต้านทานจำกัดกระแสที่ขับเคลื่อน จะทำหน้าที่ช่วยในการคายประจุออกจากเกทให้เร็วขึ้นด้วย)

สำหรับแหล่งจ่ายไฟเลี้ยงของวงจรขับเคลื่อนของ ไอจีบีที (วงจรในรูปที่ 3.7) จะเห็นว่า มีแหล่งจ่ายแรงดัน 3 ชุด สำหรับวงจรขับเคลื่อนของ ไอจีบีที 3 ตัวบน และอีก 1 ชุดสำหรับวงจรขับเคลื่อนของ



รูปที่ 3.6 แสดงวงจรขับเคลื่อนของ ไดโอดซีบีซี

ไอจีบีที 3 ตัวต่าง ซึ่งแหล่งจ่ายไฟแต่ละชุดจะทำการแยกกราวด์ออกจากกัน โดยแรงดันที่ใช้มีค่าเท่ากับ 12 V ซึ่งเพียงพอที่จะขับ ไอจีบีทีให้น่ากระแสนอิมตัวได้

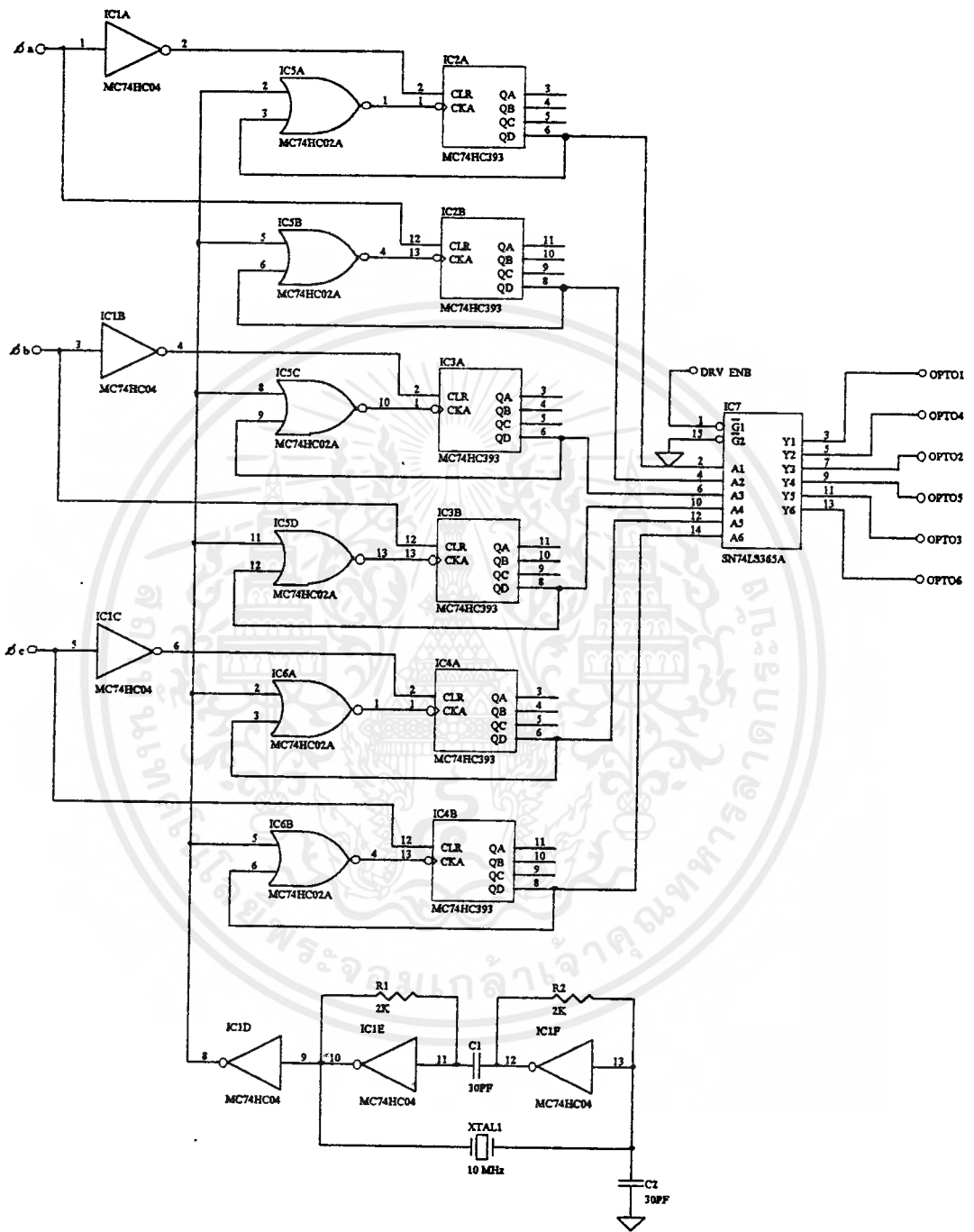


รูปที่ 3.7 แสดงแหล่งจ่ายไฟเลี้ยงของวงจรขับเกทของไอจีบีที

### 3.2.3 ส่วนวงจรสร้างเวลาเดดไทม์ ( Deadtime Generater )

ในการเปลี่ยนสถานะ จากสถานะนำกระแส (ON) ไปเป็น สถานะหยุดนำกระแส (OFF) หรือกลับกันของอุปกรณ์สวิตซ์ซึ่งโดยทั่วไปจะต้องใช้เวลาค่าหนึ่ง ซึ่งจะมากหรือน้อยก็ขึ้นอยู่กับค่าเวลาการ สวิตซ์ (Switching Time) ของอุปกรณ์นั้นๆ และในช่วงเวลาดังกล่าวค่ากระแสจะมีการเปลี่ยนแปลงอย่างต่อเนื่อง ซึ่งในกรณีที่ใช้งานอุปกรณ์สวิตซ์ซึ่งโดยอนุกรมกันแล้วต้องการให้สลับกันนำกระแส แต่ถ้าเกิดเหตุการณ์ที่อุปกรณ์ทั้งสองตัวมีการเปลี่ยนสถานะการนำกระแสโดยมีช่วงเวลาคาบเกี่ยวกันจะทำให้มีกระแสไหลเป็นจำนวนมากและสามารถทำให้อุปกรณ์นั้นเสียหายได้

เพื่อป้องกันความเสียหายจากสาเหตุดังกล่าว จึงจำเป็นต้องเผื่อค่าเวลาสำหรับที่ใช้ในการเปลี่ยนสถานะการนำกระแสเพื่อไม่ให้คาบเกี่ยวกันหรือเรียกว่าค่าเวลาเดดไทม์ และจากข้อมูลของ ไอจีบีทีที่ใช้ในโครงการ ซึ่งมีช่วงเวลาการสวิตซ์ประมาณ 0.8 us ซึ่งจะใช้เป็นค่าที่กำหนดเวลาเดดไทม์ได้



รูปที่ 3.8 แสดงวงจรสร้างเวลาเคตใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญูญาติให้ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จากวงจรในรูปที่ 3.8 สัญญาณขับทั้ง 3 เฟสจะถูกแยกออกเป็น 6 สัญญาณ โดยสัญญาณขับแต่ละเฟสนั้น จะถูกแยกออกเป็นสัญญาณที่มีเฟสตรงข้ามกัน โดยการใช้ไอซีอินเวอร์เตอร์เกท (Inverter Gate) จากนั้นจะเข้าสู่วงจรหน่วงเวลา (Delay) ที่สร้างจากวงจรรีบแบบริปเปิ้ล (Ripple Counter) ขนาด 4 หลัก โดยค่าเวลาที่ได้จะเป็น 8 เท่าของค่าคาบเวลาของสัญญาณนาฬิกาที่ใช้ ซึ่งค่าสัญญาณนาฬิกาที่ใช้ในวงจรมีค่าเท่ากับ 10 เมกะเฮิร์ต ทำให้ได้ค่าเวลาเคดไทม์เป็น 0.8 us แต่มีค่าผิดพลาดไปได้ 1 คาบเวลาของสัญญาณนาฬิกา (0.1 us) เนื่องจากสัญญาณขับที่เข้ามาไม่ได้เป็นการซิงโครไนซ์ (Non Synchronizing) กับสัญญาณนาฬิกาของวงจร ทำให้มีผลกระทบต่อความถูกต้องของค่าเวลาที่ต้องการ ซึ่งถือว่าเป็นข้อบกพร่องเล็กน้อยของวงจร แต่ข้อดีที่เห็นได้ชัดเจน คือ ค่าของดีเลย์ไทม์ (Delay Time) ที่ได้มีค่าคงที่แน่นอนในช่วงหนึ่ง ซึ่งดีกว่าวงจรหน่วงเวลาที่ใช้ R และ C ในการกำหนดค่าเวลาที่ซึ่งต้องมีการปรับแต่ง และมีการเปลี่ยนแปลงได้ตามค่าอุณหภูมิ

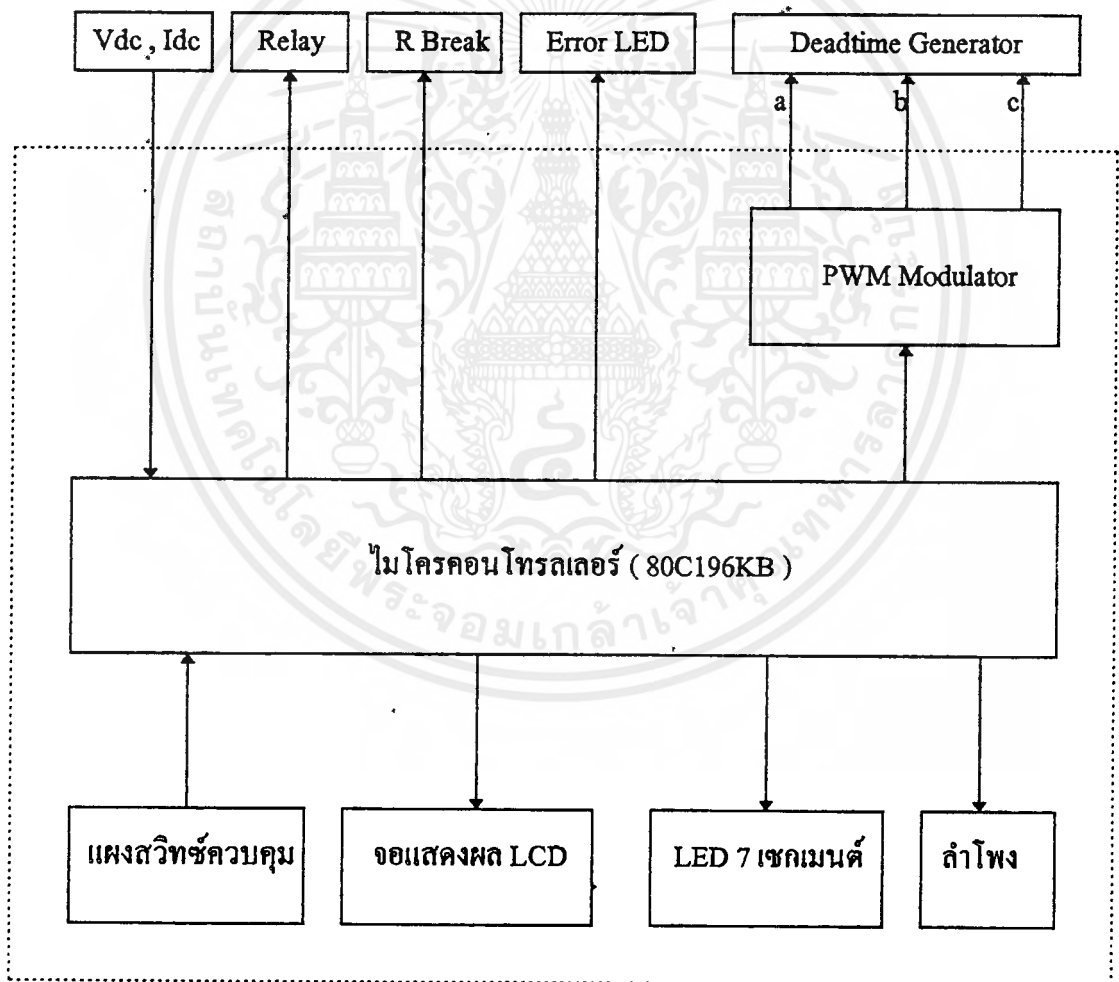
สัญญาณที่ได้จากวงจรหน่วงเวลาทั้ง 6 สัญญาณ จะมาผ่านไอซีบัฟเฟอร์เกท (Buffer Gate) เบอร์ 74LS365 ซึ่งกำหนดให้สัญญาณผ่านได้หรือไม่ด้วยขา EN ซึ่งรับสัญญาณมาจากตัวไมโครคอนโทรลเลอร์ของวงจรส่วนควบคุม โดยเมื่อสัญญาณอนุญาตขาดหายไป (ในช่วง 4 วินาทีแรกของการเปิดเครื่อง หรือมีความผิดปกติต่างๆ เกิดขึ้น) ทำให้มีค่าลอจิกเป็น '1' ซึ่งจะทำให้สัญญาณทั้ง 6 สัญญาณไม่สามารถผ่านไปขับวงจรส่วนต่อไปได้ เป็นผลให้ไอจีบีทีทุกตัวหยุดนำกระแสทั้งหมด ซึ่งจะทำให้มอเตอร์หมุนฟรี (Free) จึงไม่เกิดความเสียหาย

## บทที่ 4

### ระบบควบคุมโดยไมโครคอนโทรลเลอร์

#### 4.1 โครงสร้างของระบบควบคุม

ในการสร้างสัญญาณควบคุมเพื่อใช้กำหนดเวลาการสวิตช์ให้กับไอจีบีที จะถูกสร้างขึ้นมาด้วยการใช้โปรแกรมที่ทำงานโดยไมโครคอนโทรลเลอร์ (80C196KB) และทำการรับคำสั่งควบคุมจากภายนอกด้วยเพื่อให้สามารถปรับค่าพารามิเตอร์ต่างๆ สำหรับการขับเคลื่อนมอเตอร์ได้ตามต้องการ ซึ่งสามารถแสดงโครงสร้างของระบบควบคุมได้ดังในรูปที่ 4.1



รูปที่ 4.1 แสดงโครงสร้างของระบบควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 พื้นฐานของไมโครคอนโทรลเลอร์ 80C196KB

ไมโครคอนโทรลเลอร์ 80C196KB เป็นไมโครคอนโทรลเลอร์ขนาด 16 บิต ในตระกูล MCS-96 ของอินเทล ซึ่งกล่าวได้ว่าเป็นการพัฒนาจาก MCS-48 และ MCS-51 โดยมีคุณสมบัติเพิ่มขึ้นมากมาย ไม่ว่าจะเป็นชุดคำสั่งงาน (Instruction Set) ที่มีพร้อมทั้งการ บวก ลบ คูณ และหาร ระดับ 16 บิต และการตรวจสอบบิตโดยตรงที่บิตที่ต้องการ และอุปกรณ์ต่อพ่วงมาตรฐานที่พบในการใช้งานในระบบจริง เช่น หน่วยแปลงสัญญาณอะนาล็อกเป็นดิจิตอล (A/D) หน่วยรับ/ส่งข้อมูลความเร็วสูง (HSI/HSO) พอร์ตสัญญาณอนุกรม (Serial Port) เป็นต้น นอกจากนี้ยังใช้โครงสร้างในการทำงานระดับคณิตศาสตร์ของเครื่อง (Arithmetic Logic Unit) ด้วยการใช้โครงสร้างแบบรีจิสเตอร์ต่อรีจิสเตอร์ (Register to Register Architecture) ที่สามารถอธิบายได้ว่าเป็นไมโครคอนโทรลเลอร์ที่มีแอสเซมบลีเลอร์ขนาด 8 บิต จำนวน 232 ตัวที่สามารถเลือกใช้เป็นฐานในการทำงานได้

ข้อดีของการใช้โครงสร้างที่สามารถใช้รีจิสเตอร์เป็นฐานในการคำนวณในคำสั่งงานได้ จึงทำให้การออกแบบและเขียนโปรแกรมทำได้โดยง่าย กล่าวคือโดยปกติชุดคำสั่งงานของไมโครคอนโทรลเลอร์หรือไมโครโปรเซสเซอร์ขนาด 8 บิตที่รู้จักกันทั่วไป จะมีแอสเซมบลีเลอร์จำนวนไม่กี่ตัวที่ใช้เป็นฐานคำสั่งทุกคำสั่ง ดังนั้นการทำงานส่วนใหญ่จะต้องผ่านแอสเซมบลีเลอร์ก่อน เมื่อต้องการคำนวณข้อมูลหลายๆ ตัวที่จะต้องเปลี่ยนค่าไปพร้อมๆ กัน จึงจำเป็นต้องเก็บข้อมูลพักไว้ที่หน่วยความจำเพื่อให้แอสเซมบลีเลอร์ว่าง ซึ่งขั้นตอนของการย้ายข้อมูลกลับไปมานี้ทำให้ต้องใช้คำสั่งงานที่ยาวและเกิดการเสียเวลา แต่ถ้ากรณีที่มีแอสเซมบลีเลอร์ขนาด 8 บิตเป็นฐานในการคำนวณของคำสั่งงานได้โดยตรง ก็จะช่วยให้ใช้ชุดคำสั่งงานที่สั้นและใช้เวลาในการทำงานน้อยลง

สรุปคุณสมบัติพื้นฐานของ 80C196KB มีดังต่อไปนี้คือ

- ทำงานที่สัญญาณนาฬิกาได้สูงสุด 16 เมกกะเฮิร์ต
- มีรีจิสเตอร์ภายใน 232 ไบท์ที่ใช้เป็นหน่วยความจำเก็บข้อมูลหรือเป็นรีจิสเตอร์ไฟล์ได้
- ต่อกับแหล่งกำเนิดสัญญาณอินเตอร์รัปต์ (Interrupt Source) ได้ 28 แหล่ง และกำหนดเวกเตอร์ (Vector) ตอบสนองการอินเตอร์รัปต์ได้ 16 ตำแหน่ง
- มีพอร์ต (Port) เชื่อมต่อภายนอกขนาด 8 บิต 5 พอร์ต
- หน่วยแปลงสัญญาณอะนาล็อกเป็นดิจิตอลขนาด 8 หรือ 10 บิต จำนวน 8 ช่อง (ทำงานได้ทีละช่อง (Multiplex) พร้อมวงจรคงค่าข้อมูล (Simple and Hold ; S/H) ในตัว
- มีตัวนับสังเกตการณ์ (Watchdog Timer) ขนาด 16 บิต
- มีตัวนับชุด 1 (Timer1) ขนาด 16 บิต
- มีตัวนับชุด 2 (Timer2) ขนาด 16 บิต ซึ่งสามารถกำหนดให้นับขึ้นหรือลงได้
- มีพอร์ตอนุกรมแบบสวนทาง (Full Duplex)
- มีตัวนับโดยโปรแกรม (Software Timer) 4 ตัว



จากบล็อกไออะแกรมตามในรูปที่ 4.2 แสดงฟังก์ชันต่างๆ และการเชื่อมต่อกับภายนอก ซึ่งประกอบด้วยขาไฟเลี้ยง พอร์ตอินพุทเอาต์พุทขนาด 8 บิต จำนวน 5 พอร์ต และขาสัญญาณควบคุม สำหรับพอร์ตทั้ง 5 พอร์ตของ 80C196KB ผู้ใช้สามารถกำหนดให้เป็นพอร์ตอินพุท หรือเอาต์พุท หรือจะใช้เป็นแบบสองทิศทางก็ได้ และบางพอร์ตยังสามารถเลือกฟังก์ชันพิเศษได้ด้วย ในส่วนของอินพุทพอร์ตจะต่อโดยตรงกับบัฟเฟอร์แล้วต่อเข้ากับบัส สำหรับเอาต์พุทพอร์ตจะต่อเข้ากับบัฟเฟอร์และรีจิสเตอร์ภายใน ส่วนพอร์ตสองทิศทางจะต่อกันทั้งบัฟเฟอร์อินพุทเอาต์พุทและรีจิสเตอร์ภายใน ในการเลือกการทำงานแต่ละพอร์ตผู้ผลิตได้กำหนดคุณสมบัติดังนี้

- พอร์ต 0 จะเป็นอินพุทอย่างเดียว และขาของพอร์ต 0 จะใช้ร่วมกับส่วนแปลงสัญญาณอนาล็อกเป็นดิจิทัลด้วย
- พอร์ต 1 เป็นอินพุทเอาต์พุทแบบสองทิศทาง
- พอร์ต 2 เป็นพอร์ตที่ทำงานได้หลายฟังก์ชัน การใช้งานสำหรับพอร์ตนี้จะแสดงได้ดังในตารางที่ 4.1

ตารางที่ 4.1 แสดงการกำหนดฟังก์ชันการใช้งานของพอร์ต 2

P2.0	เอาต์พุท	พอร์ตอนุกรม TXD
P2.1	อินพุท	พอร์ตอนุกรม RXD
P2.2	อินพุท	อินเทอร์รัพท์ภายนอก EXTINT
P2.3	อินพุท	ไทมเมอร์ 2 อินพุท T2CLK
P2.4	อินพุท	ไทมเมอร์ 2 รีเซท T2RSC
P2.5	เอาต์พุท	พัลส์วิดท์มอดูเลท PWM
P2.6	สองทิศทาง	-
P2.7	สองทิศทาง	-

- พอร์ต 3 และ 4 ทำหน้าที่เป็นพอร์ตแบบสองทิศทาง หรือเป็นบัสของระบบเพื่อการเชื่อมต่อกับภายนอก โดยใช้ตัดต่อกับหน่วยความจำภายนอก การใช้งานร่วมกันแสดงได้ดังตารางที่ 4.2

ตารางที่ 4.2 แสดงตำแหน่งขาที่ต่อกับบัสของระบบสำหรับพอร์ต 3 และ 4

พอร์ต	บัสของระบบ
P3.0	AD 0
P3.1	AD 1
P3.2	AD 2
P3.3	AD 3
P3.4	AD 4
P3.5	AD 5
P3.6	AD 6
P3.7	AD 7
P4.0	AD 8
P4.1	AD 9
P4.2	AD 10
P4.3	AD 11
P4.4	AD 12
P4.5	AD 13
P4.6	AD 14
P4.7	AD 15

### 4.3 วงจรส่วนควบคุม

ในส่วนควบคุมแบ่งส่วนการทำงานได้ 3 ส่วนดังต่อไปนี้คือ

#### 4.3.1 วงจรส่วนไมโครคอนโทรลเลอร์

วงจรมิโครคอนโทรลเลอร์ใช้ไอซี 80C196KB เป็นหลักในการควบคุม โดยกำหนดให้ทำงานที่ความถี่สัญญาณนาฬิกา 16 เมกะเฮิร์ต และใช้โปรแกรมที่เก็บไว้ในอีพรอม (EPROM) ภายนอกซึ่งใช้ชิปเบอร์ 27C256 ขนาด 32 กิโลไบต์ ส่วนแรม (RAM) เบอร์ 6264 ขนาด 8 กิโลไบต์ที่ต่อไว้จะใช้สำหรับเก็บค่าพารามิเตอร์ต่างๆ ในกรณีที่ปิดเครื่องซึ่งจะมีแบตเตอรี่แรงดัน 3.6 โวลต์ไว้เป็นแหล่งจ่ายไฟเลี้ยงให้กับแรมเพื่อไม่ให้ข้อมูลสูญหาย ซึ่งการจัดการกับพื้นที่หน่วยความจำและค่าแอดเดรส (Address) ต่างๆ แสดงได้ดังรูปที่ 4.3

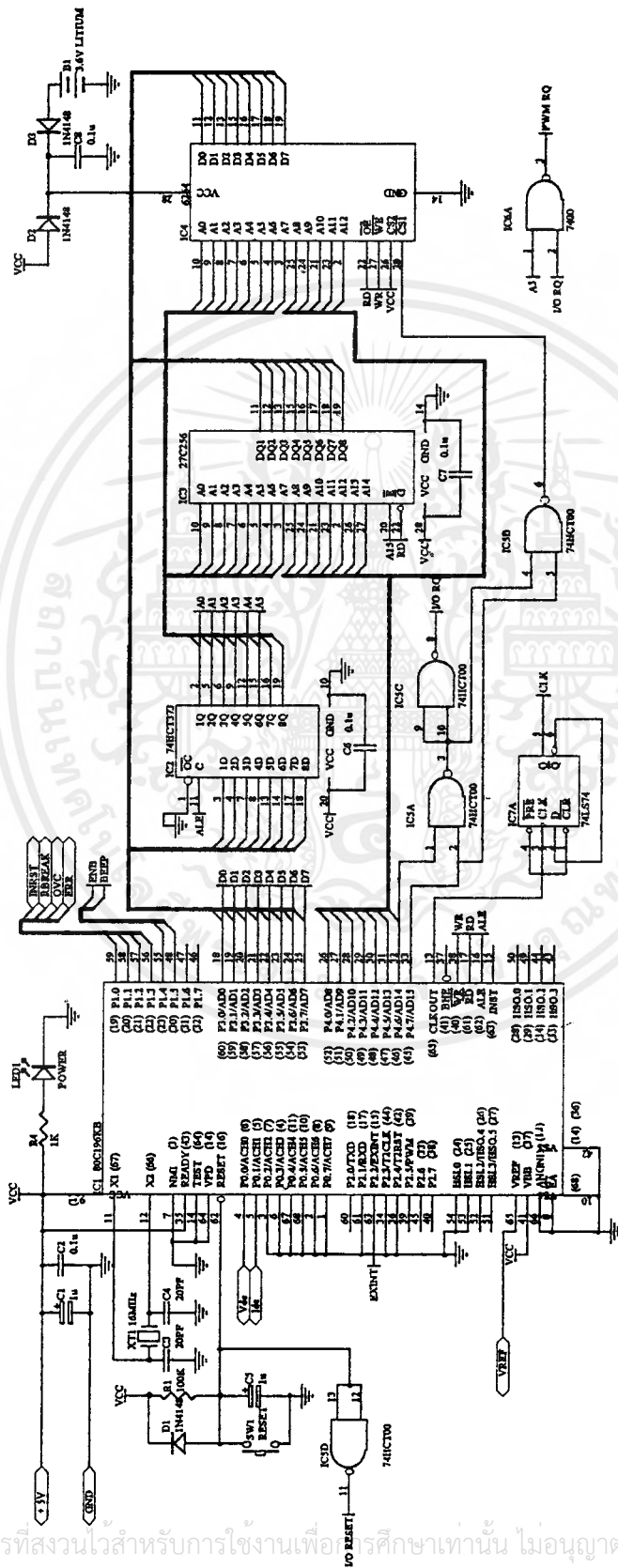
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FFFFH	ไม่ได้ใช้งาน
C023H	8255 # 3
C020H	ไม่ได้ใช้งาน
C013H	LCD
C010H	ไม่ได้ใช้งาน
C00CH	8255 # 2
C008H	8255 # 1
C004H	ไม่ได้ใช้งาน
A000H	แรมภายนอก 6264
8000H	อีพ롬ภายนอก 27C256
0100H	รีจิสเตอร์ภายใน
0000H	

รูปที่ 4.3 แสดงโครงสร้างของพื้นที่หน่วยความจำและค่าแอดเดรส

จากรูปที่ 4.3 จะเห็นว่าการต่อเชื่อมไมโครคอนโทรลเลอร์เข้ากับอุปกรณ์ภายนอกต่างๆ จะใช้การอ้างอิงแอดเดรสแบบเมมโมรีแมป (Memory Map I/O) ซึ่งจะต้องสูญเสียพื้นที่ของหน่วยความจำบางส่วนไป ในการสร้างพอร์ทเพิ่มเติมจากที่มีอยู่ของไมโครคอนโทรลเลอร์เพื่อให้เพียงพอกับการใช้งานจะใช้ไอซีเบอร์ 8255 จำนวน 3 ตัว ซึ่งจะได้กล่าวถึงการใช้งานพอร์ทที่สร้างเพิ่มขึ้นนี้ต่อไปภายหลัง และจะเห็นว่าพื้นที่หน่วยความจำส่วนล่างสุด (0000H - 00FFH) จะเป็นส่วนของรีจิสเตอร์ภายในซึ่งมีแอดเดรสซ้อนกันกับอีพ롬ที่ต่ออยู่ภายนอก ทำให้ไม่สามารถใช้พื้นที่ของอีพ롬ในช่วงแอดเดรสดังกล่าวได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 แสดงวงจรของส่วนไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.4 แสดงวงจรส่วนไมโครคอนโทรลเลอร์ จะใช้ไอซี 80C196KB (IC1) เป็นตัวควบคุมหลัก โดยจะใช้คริสตัล (Crystal) ความถี่ 16 เมกกะเฮิร์ตซ์เพื่อสร้างสัญญาณนาฬิกาในการทำงานของไมโครคอนโทรลเลอร์ ไอซี 74HCT373 (IC2) ใช้ในการแลทช์ (Latch) ค่าแอดเดรสจากพอร์ท 3 เพื่อใช้ในการอ้างอิงแอดเดรสสำหรับหน่วยความจำที่ต่อภายนอก ไอซี 27C256 (IC3) ใช้ในการเก็บโปรแกรมการทำงาน ไอซี 6264 (IC4) เป็นแรมที่ใช้เก็บค่าพารามิเตอร์โดยมีแบตเตอรี่ลิเทียม (Lithium) แรงดัน 3.6 โวลต์ต่อไว้สำหรับจ่ายไฟเลี้ยงเพื่อคงค่าข้อมูลไว้

ที่ขา CLKOUT ของตัวไอซี 80C196KB จะมีสัญญาณนาฬิกาออกมามีความถี่เป็นครึ่งหนึ่งของสัญญาณนาฬิกาจากวงจรออสซิลเลเตอร์ภายใน ซึ่งในกรณีนี้มีค่า 8 เมกกะเฮิร์ตซ์และจะนำมาใช้ประโยชน์โดยนำมาเข้าไอซีฟลิปฟลอปแบบที่อ็อกเกิ้ล (Toggle Flipflop) หาความถี่ถึงอีกครึ่งหนึ่งจนได้สัญญาณนาฬิกา 4 เมกกะเฮิร์ตซ์ด้วยไอซี 74LS74 (IC7) เพื่อป้อนให้กับวงจรดิจิทัล PWM ที่อยู่ภายนอกต่อไป

พอร์ท 1 ของไอซี 80C196KB จะกำหนดเป็นเอาต์พุตพอร์ทซึ่งมีหน้าที่ของขาต่างๆ คือ

- P1.0 (INRST) ใช้ขั้วบรีลีย์สำหรับป้องกันกระแสกระชากในตอนเริ่มเปิดไฟเข้าเครื่อง
- P1.1 (RBREAK) ใช้ขั้วผ่านออปโตไอโซเลเตอร์เพื่อใช้งานตัวต้านทานเบรก
- P1.2 (OVC) ใช้ขั้ว LED เพื่อแสดงสภาวะการใช้งานเกินกำลัง
- P1.3 (ERR) ใช้ขั้ว LED เพื่อแสดงเตือนว่าเกิดความผิดปกติในการทำงาน
- P1.4 (ENB) ใช้ขั้วผ่านออปโตไอโซเลเตอร์เพื่อกำหนดการอนุญาตการขับไอจีบีที ของ

วงจรสร้างเวลาแคค ไทม์

- P1.5 (BEEP) ใช้กระตุ้นการสร้างเสียงของวงจรกำเนิดเสียงออกทางลำโพง

พอร์ท 0 จะใช้รับค่าสำหรับการแปลงสัญญาณอะนาล็อกเป็นดิจิทัล ซึ่งใช้แรงดันอ้างอิง (VREF) ค่า 5.12 โวลต์ มาจากส่วนวงจรวัดค่าแรงดันและกระแสไฟตรงในส่วนของวงจรกำลังโดยมีการใช้งานคือ

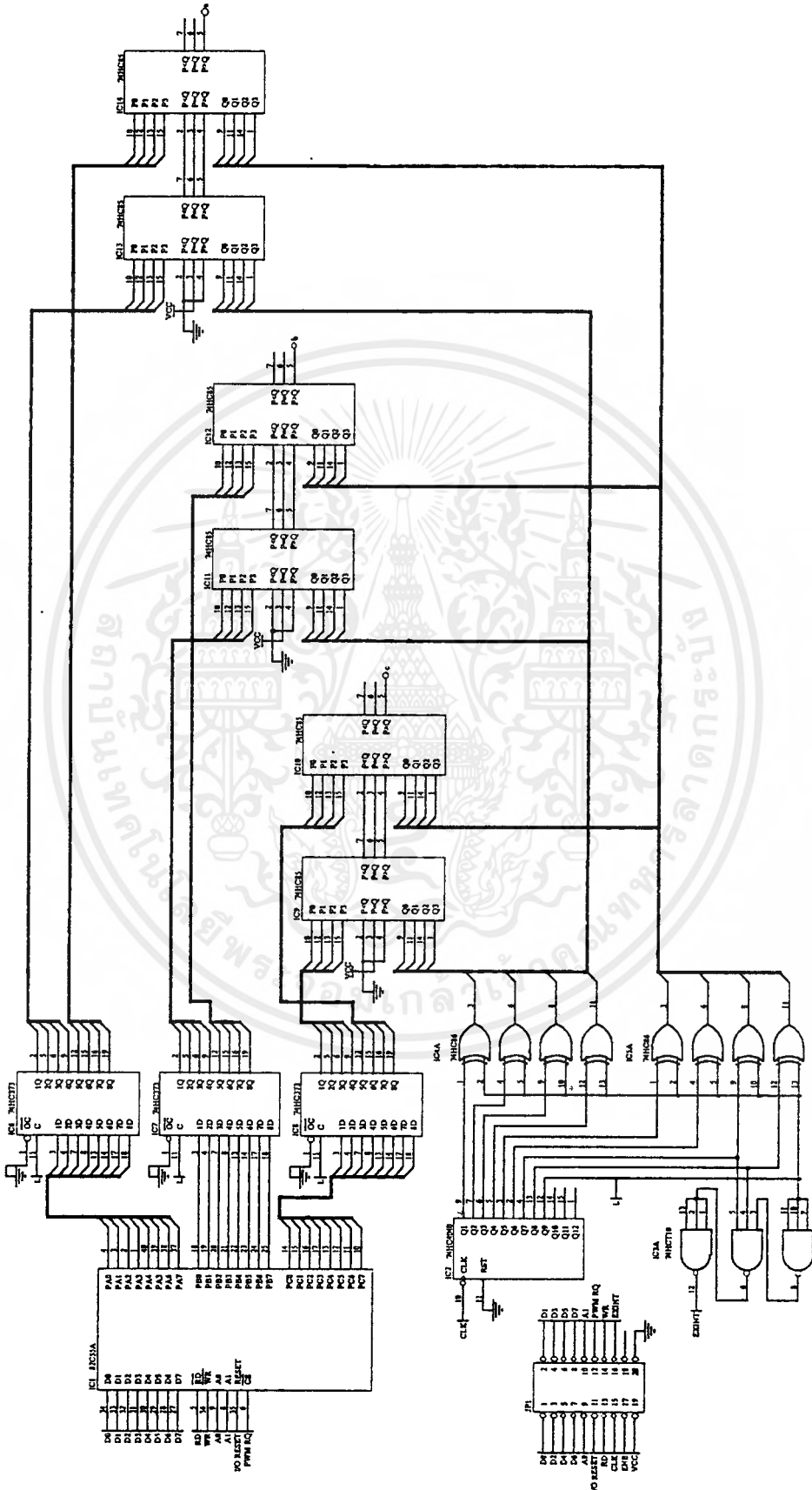
- P0.0 (VDC) ใช้รับค่าแรงดันไฟตรง
- P0.1 (IDC) ใช้รับค่ากระแสไฟตรง

สำหรับการใช้งานพอร์ท 2 จะใช้เพียงขาเดียวคือ P2.2 (EXTINT) ซึ่งจะรับสัญญาณการอินเตอร์รัปท์จากวงจรส่วนดิจิทัลพัลส์วิดท์มอดูเลเตอร์ภายนอก

#### 4.3.2 วงจรส่วนดิจิทัลพัลส์วิดท์มอดูเลเตอร์

ในการขับมอเตอร์ 3 เฟส เราจำเป็นที่จะต้องสร้างสัญญาณ PWM จำนวน 3 ชุดด้วยกัน ซึ่งการสร้างโดยวงจรดิจิทัลจะมีความเที่ยงตรงมากกว่าการใช้วงจรอะนาล็อก แต่จะมีข้อเสียในด้านของความเร็วและความละเอียดของความกว้างพัลส์ที่ได้ และในบางครั้งอาจต้องใช้วงจรที่มีจำนวนอุปกรณ์และความยุ่งยากมากกว่าด้วย ซึ่งวงจรที่ใช้แสดงได้ดังรูปที่ 4.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงวงจรส่วนดิจิทัลที่ผลิตด้วยไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 4.5 จะใช้ไอซี 8255 (IC1) ในการเพิ่มพอร์ทเอาต์พุตอีก 3 พอร์ท เพื่อกำหนดค่าเปอร์เซ็นต์ความกว้างพัลส์ที่ต้องการ ซึ่งในการอ้างอิงแอดเดรสจะตรงกับช่วงของ 8255 # 3 (ดูรูปที่ 4.3) โดยค่าที่ออกมาจากพอร์ททั้งสามจะถูกแลทซ์ด้วยไอซี 74HC373 (IC6,7 และ 8) ก่อนเพื่อให้ได้เปอร์เซ็นต์ความกว้างพัลส์ที่ต้องการ (กำหนดได้จาก 0 - 100 เปอร์เซ็นต์) ซึ่งค่าที่กำหนดจะมีความละเอียดเป็น 256 ค่า เนื่องจากข้อมูลมีขนาด 8 บิต จากนั้นจะนำค่าที่กำหนดออกจากพอร์ทที่ผ่านการแลทซ์แล้วมาเข้าวงจรเปรียบเทียบกับค่าด้วยไอซี 74HC85 (IC9 - IC14) โดยไอซี 1 ตัวจะใช้เปรียบเทียบได้ 4 บิต ดังนั้นจึงต้องใช้ไอซี 2 ตัวในการเปรียบเทียบข้อมูลใน 1 ช่อง และคำสั่งสัญญาณอ้างอิงที่จะนำมาเปรียบเทียบนั้นจะใช้ค่าการนับแบบแรมพ์ (Ramp) ซึ่งนำมาแทนได้กับคลื่นสามเหลี่ยมในวงจรแบบอะนาล็อก

ในการสร้างคลื่นสามเหลี่ยมเพื่อใช้ในการเปรียบเทียบจะใช้ไอซี 74HC4040 (IC2) เป็นตัวนับค่าแบบริปเปิ้ล (Ripple Counter) ขนาด 9 บิต (0 - 511 หรือ 00H - 1FFH) จากนั้นนำค่าที่ได้ผ่านไอซี 74HC86 (IC4 และ IC5) เพื่อแปลงเป็นค่าการนับขนาด 8 บิต แต่เป็นการนับขึ้นและนับลง (นับขึ้นจาก 00H - 0FFH จากนั้นนับลงจาก 0FFH - 00H สลับกันไป) ซึ่งสัญญาณนาฬิกาที่ป้อนให้กับวงจรนับได้จากวงจรส่วนไมโครคอนโทรลเลอร์โดยมีค่า 4 เมกกะเฮิรตซ์ เมื่อผ่านการนับด้วย 512 แล้วจะได้เป็นความถี่ 7.8125 กิโลเฮิรตซ์ถือเป็นความถี่ของสัญญาณ PWM ที่ได้

สัญญาณการอินเตอร์รัปท์ที่ใช้กระตุ้นให้ไมโครคอนโทรลเลอร์ EXTINT สร้างมาจากไอซี 74HCT10 (IC3) ซึ่งจะส่งสัญญาณกระตุ้น (LOW) เมื่อการนับขึ้นมีค่าในช่วง 0C0H - 0FFH เพื่อแจ้งให้ไมโครคอนโทรลเลอร์ทำการส่งค่าความกว้างพัลส์สำหรับสัญญาณ PWM ออกมา และทำการคำนวณสำหรับชุดถัดไป

#### 4.3.3 วงจรส่วนรับการควบคุมและแสดงผล

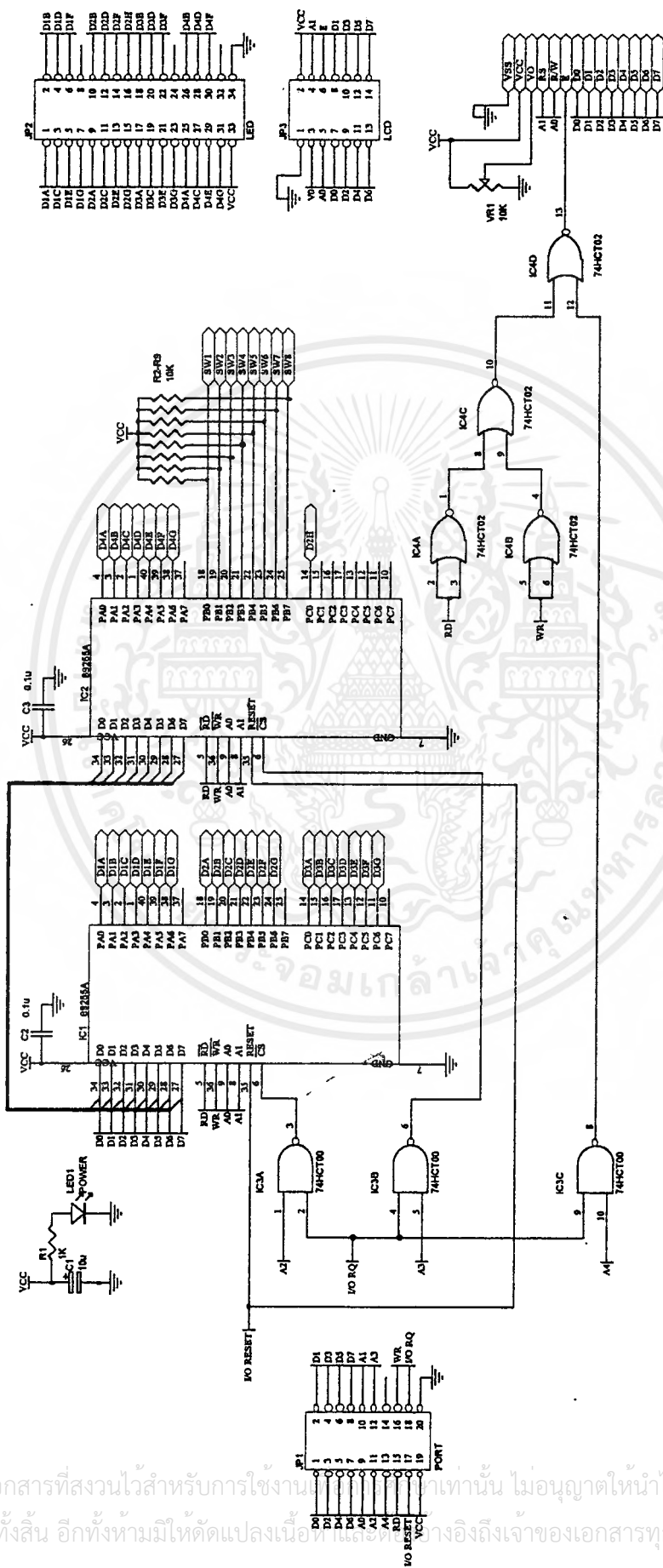
ในการรับการควบคุมจะผ่านทางสวิทช์กด 8 ตัว และการแสดงผลจะผ่านทาง LED 7-เซกเมนต์ (7-Segment LED Display) จำนวน 4 หลัก และทางจอแสดงผล LCD (LCD Display) ขนาด 16 หลัก 2 แถว ซึ่งจะแสดงวงจรที่ใช้ในรูปที่ 4.6

สำหรับในการขับ LED 7-เซกเมนต์ และการรับการควบคุมจากสวิทช์ จะผ่านทางพอร์ทที่ขยายขึ้นโดยไอซี 8255 (IC1 และ IC2) ซึ่งมีค่าแอดเดรสในช่วงของ 8255 # 1 และ 8255 # 2 ตามลำดับโดยใช้พอร์ททั้งสามของ 8255 # 1 และพอร์ท A กับ C ของ 8255 # 2 สำหรับขับหน่วยแสดงผล LED 7-เซกเมนต์ และใช้พอร์ท B ของ 8255 # 2 สำหรับรับอินพุตการควบคุมจากปุ่มสวิทช์ โดยต่อดั้วด้วยตัวต้านทานพูลอัพ (Pull Up Resistor) และต่อขาอีกด้านของสวิทช์แต่ละตัวลงกราวด์ ซึ่งให้ค่าสถานะที่จุดอินพุตเป็น LOW เมื่อมีการกดปุ่มสวิทช์

และนอกจากการแสดงผลผ่านทางจอแสดงผลทั้งสองแบบแล้ว ยังมีการใช้การแสดงผลด้วยเสียงออกทางลำโพงภายในเครื่องด้วย ซึ่งจะแสดงวงจรที่ใช้ในรูปที่ 4.7

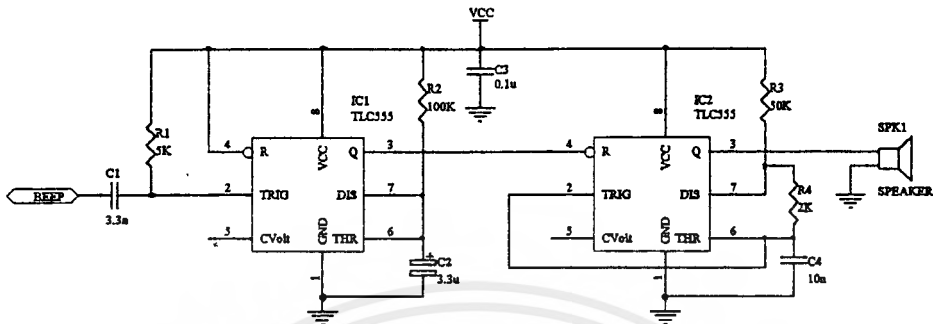
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 แสดงวงจรส่วนรับการควบคุมและแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และตัดทอนข้อมูลอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงวงจรกำเนิดเสียงออกทางลำโพง

จากวงจรในรูปที่ 4.7 จะแบ่งส่วนประกอบของวงจรได้เป็นสองส่วนดังนี้ คือ ส่วนของวงจรโมโนสเตเบิล (Monostable) และส่วนของวงจรออสซิลเลเตอร์ (Oscillator) ซึ่งอธิบายการทำงานของวงจรได้ดังนี้

- วงจร โมโนสเตเบิลสร้างจาก ไอซี 555 (IC1) ซึ่งจะรับการกระตุ้นที่ขอบขาลง (Falling Edge) ของสัญญาณกระตุ้นซึ่งใช้สัญญาณ BEEP จากส่วนไมโครคอนโทรลเลอร์ ซึ่งวงจรจะสร้างพัลส์ที่มีค่าเวลาคงที่ออกมาโดยจากวงจรกำหนดค่าเวลาโดย R2 กับ C2 ได้ค่าเวลาประมาณ 0.2 วินาทีนำไปกระตุ้นให้วงจรออสซิลเลเตอร์กำเนิดสัญญาณขับลำโพงให้เกิดเสียงต่อไป

- วงจรออสซิลเลเตอร์สร้างจาก ไอซี 555 (IC2) ซึ่งรับการกระตุ้นจากวงจรโมโนสเตเบิล และจะออสซิลเลตคลื่นสี่เหลี่ยมไปขับลำโพงโดยกำหนดค่าความถี่ด้วย R3, R4 และ C4 ในวงจรจะกำเนิดความถี่ค่าประมาณ 1 กิโลเฮิรท์

การแสดงผลด้วยเสียงนี้จะมีประโยชน์โดยจะช่วยส่งเสียงเตือนเมื่อเกิดความผิดปกติในการทำงานเกิดขึ้น และยังช่วยในการป้องกันคำสั่งควบคุมด้วยเนื่องจากการสร้างเสียงขึ้นเมื่อได้ทำการกดสวิทช์แล้วทำให้ผู้ควบคุมสามารถป้องกันคำสั่งการควบคุมได้โดยสะดวก

## บทที่ 5

### การทำงานของโปรแกรมชุดควบคุม

โครงสร้างการทำงานของโปรแกรมแบ่งได้เป็น 2 ส่วนที่สำคัญ คือ ส่วนโปรแกรมหลัก และส่วนโปรแกรมห้อยจากการอินเตอร์รัปต์

#### 5.1 ส่วนโปรแกรมหลัก

ส่วนโปรแกรมหลักจะเริ่มการทำงานเมื่อจ่ายไฟเข้าสู่ระบบหรือมีการรีเซทระบบ เริ่มต้นจากการกำหนดค่าสถานะเริ่มต้นให้กับระบบ (Initialization) แล้วจะทำการตรวจสอบสถานะการทำงานของเครื่องว่าเกิดความผิดพลาดใดขึ้นหรือไม่ ซึ่งถ้าเกิดก็จะแสดงความผิดพลาดให้ทราบทางหน่วยแสดงผล และจะรอการรีเซทระบบใหม่ แต่ถ้าไม่มีความผิดพลาดก็จะทำการหน่วงเวลาเพื่อป้องกันการเกิดกระแสกระชากเป็นเวลา 4 วินาที แล้วทำการปิดหน้าสัมผัสของรีเลย์ จากนั้นก็จะโหลดค่าพารามิเตอร์ต่างๆ จากแรม (จ่ายไฟเลี้ยงจากแบตเตอรี่) แต่ถ้าเป็นการเริ่มใช้งานในครั้งแรกหรือเกิดความผิดพลาดของแรงดันจากแบตเตอรี่ จะโหลดค่าที่กำหนดเป็นค่าเริ่มต้นที่เก็บไว้ในอีพ롬แทน และจะแสดงให้ทราบทางหน่วยแสดงผลด้วย หลังจากนั้นจะเป็นการเข้าสู่ส่วนโปรแกรมที่จะรอการควบคุมจากผู้ใช้ทางสวิทซ์ทั้ง 8 ปุ่ม และจะมีการแสดงผลทางหน่วยแสดงผลเพื่อให้ผู้ใช้ทราบด้วย โดยหน้าที่ของปุ่มต่างๆ คือ

- RUN KEY ใช้ในการสั่งเริ่มการหมุนของมอเตอร์ หรือใช้ในการเริ่มการเปลี่ยนแปลงค่าพารามิเตอร์เป็นค่าใหม่ที่ต้องการ

- STOP / RESET KEY ใช้ในการสั่งหยุดหรือใช้รีเซทระบบใหม่ในกรณีที่เกิดความผิดพลาดในการทำงานขึ้น

- FORWARD KEY ใช้ในการเปลี่ยนการหมุนในทิศทางที่กำหนดเริ่มต้นไว้

- REVERSE KEY ใช้ในการเปลี่ยนการหมุนในทิศทางตรงกันข้าม

- FUNCTION KEY ใช้ในการเริ่มการดูหรือเปลี่ยนค่าพารามิเตอร์ตามฟังก์ชันที่ต้องการ

- UP KEY ใช้ในการเพิ่มค่าพารามิเตอร์

- DOWN KEY ใช้ในการลดค่าพารามิเตอร์

- ESC KEY ใช้ในการยกเลิกการเปลี่ยนแปลงค่าพารามิเตอร์ที่ฟังก์ชันในขณะนั้น

ในการตรวจการกดปุ่มจะทำแบบสแกนทีละปุ่ม (Scan Key) โดยเมื่อพบการกดปุ่มตามหน้าที่ใดก็จะกระโดดไปทำโปรแกรมตามหน้าที่ของปุ่มนั้น และจะมีการแสดงผลด้วยเสียงด้วยเมื่อมีการกดปุ่มใดๆ

การป้อนค่าและคู่ค่าพารามิเตอร์ต่างๆ จะถูกแบ่งเป็น 12 ฟังก์ชันที่สำคัญ ดังจะแสดงตามตารางที่ 5.1 คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.1 แสดงฟังก์ชันการทำงานของเครื่อง

ฟังก์ชัน	พารามิเตอร์	ช่วงการตั้งค่า	ความละเอียด
FNCT1	Running Frequency	1.0 - 360.0 Hz	0.1 Hz
FNCT2	Acceleration Time	0.1 - 360.0 S	0.1 S
FNCT3	Deceleration Time	0.1 - 360.0 S	0.1 S
FNCT4	Torque Boost	0.0 - 30.0 %	0.1 %
FNCT5	DC Brake Frequency	0.0 - 120.0 Hz	0.1 Hz
FNCT6	DC Brake Voltage	0.0 - 30.0 %	0.1 %
FNCT7	DC Brake Time	0.0 - 10.0 S	0.1 S
FNCT8	Minimum Frequency	1.0 - 60.0 Hz	0.1 Hz
FNCT9	Maximum Frequency	1.0 - 360.0 Hz	0.1 Hz
FNCT10	V/F Base Frequency	50.0 - 360.0 Hz	0.1 Hz
FNCT11	DC Voltage	-	1.0 V
FNCT12	DC Current	-	0.01 A

ซึ่งสามารถอธิบายการใช้งานของฟังก์ชันต่างๆ ดังนี้

- FNCT1 = ค่าความถี่ไฟฟ้กลับที่จ่ายให้มอเตอร์ (Running Frequency)  
กำหนดได้ในช่วง 1.0 - 360.0 เฮิร้ท
- FNCT2 = ค่าเวลาของการเพิ่มความถี่ (Acceleration Time)  
กำหนดได้ในช่วง 0.1 - 360.0 วินาที
- FNCT3 = ค่าเวลาของการลดความเร็ว (Deceleration Time)  
กำหนดได้ในช่วง 0.1 - 360.0 วินาที
- FNCT4 = ค่าทอร์คบูส้ท  
กำหนดได้ในช่วง 0.0 - 30.0 เปอร์เซ็นต์
- FNCT5 = ค่าความถี่เริ่มการเบรคด้วยแรงดันไฟ้ตรง (DC Brake Frequency)  
กำหนดได้ในช่วง 0.0 - 120.0 เฮิร้ท
- FNCT6 = ค่าแรงดันไฟ้ตรงที่ใช้เบรค (DC Brake Voltage)  
กำหนดได้ในช่วง 0.0 - 30.0 เปอร์เซ็นต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- FNCT7 = ค่าเวลาของการเบรกด้วยแรงดันไฟตรง ( DC Break Time )

กำหนดได้ในช่วง 0.0 - 10.0 วินาที

- FNCT8 = ค่าความถี่ต่ำสุด ( Minimum Frequency )

กำหนดได้ในช่วง 1.0 - 60.0 เฮิรท์

- FNCT9 = ค่าความถี่สูงสุด ( Maximum Frequency )

กำหนดได้ในช่วง 1.0 - 360.0 เฮิรท์

- FNCT10 = ค่าความถี่ฐาน ( V/F Base Frequency )

กำหนดได้ในช่วง 50.0 - 360.0 เฮิรท์

- FNCT11 = ค่าแรงดันไฟตรง ( VDC ) วัดได้สูงสุด 500 โวลท์

- FNCT12 = ค่ากระแสไฟตรง ( IDC ) วัดได้สูงสุด 5.00 แอมป์

แม้ว่าจะทำการเปลี่ยนแปลงค่าพารามิเตอร์แล้ว แต่ว่าค่าที่ได้ก็จะยังไม่ถูกใช้ในการหมุนมอเตอร์ในทันทีจนกว่าจะได้ทำการกดปุ่ม RUN KEY ก่อน และค่าพารามิเตอร์ต่างๆ นี้ก็จะนำเข้าไปเก็บในแรมที่ได้มีการต่อแบตเตอรี่สำรองไว้ เพื่อเก็บค่าไว้ใช้ในเวลาที่มีการปิดเครื่องแล้วต้องการเปิดเครื่องขึ้นใหม่โดยที่ต้องการใช้ค่าพารามิเตอร์เดิม

## 5.2 โปรแกรมย่อยตอบสนองการอินเตอร์รัปท์จากตัวนับภายนอก

การอินเตอร์รัปท์ภายนอกจะเกิดจากการถูกกระตุ้นด้วยสัญญาณนาฬิกาความถี่ 7.8125 กิโลเฮิรท์ ที่ได้โดยการนำสัญญาณนาฬิกาจากวงจรของส่วนดิจิทัล PWM ซึ่งเมื่อเกิดสัญญาณอินเตอร์รัปท์ขึ้น โปรแกรมหลักก็จะเข้าสู่ส่วนของโปรแกรมย่อยที่ทำหน้าที่คำนวณเพื่อให้ได้ค่าช่วงเวลาของสถานะต่างๆ ส่งให้กับส่วนดิจิทัล PWM ทั้ง 3 เฟส จากค่าพารามิเตอร์ที่มีอยู่ให้เสร็จสิ้นก่อนที่จะเกิดสัญญาณอินเตอร์รัปท์ครั้งต่อไป และในขณะที่เดียวกันก็จะทำการตรวจค่าแรงดันและกระแสไฟตรงด้วยเพื่อป้องกันการใช้งานเกินกำลังของมอเตอร์ โดยกำหนดค่าการป้องกันดังนี้

- แรงดันเกินพิกัด ( Over Voltage ) เป็นเวลานานกว่า 4 วินาที ( ERROR 1 )

- แรงดันต่ำกว่าพิกัด ( Under Voltage ) เป็นเวลานานกว่า 4 วินาที ( ERROR 2 )

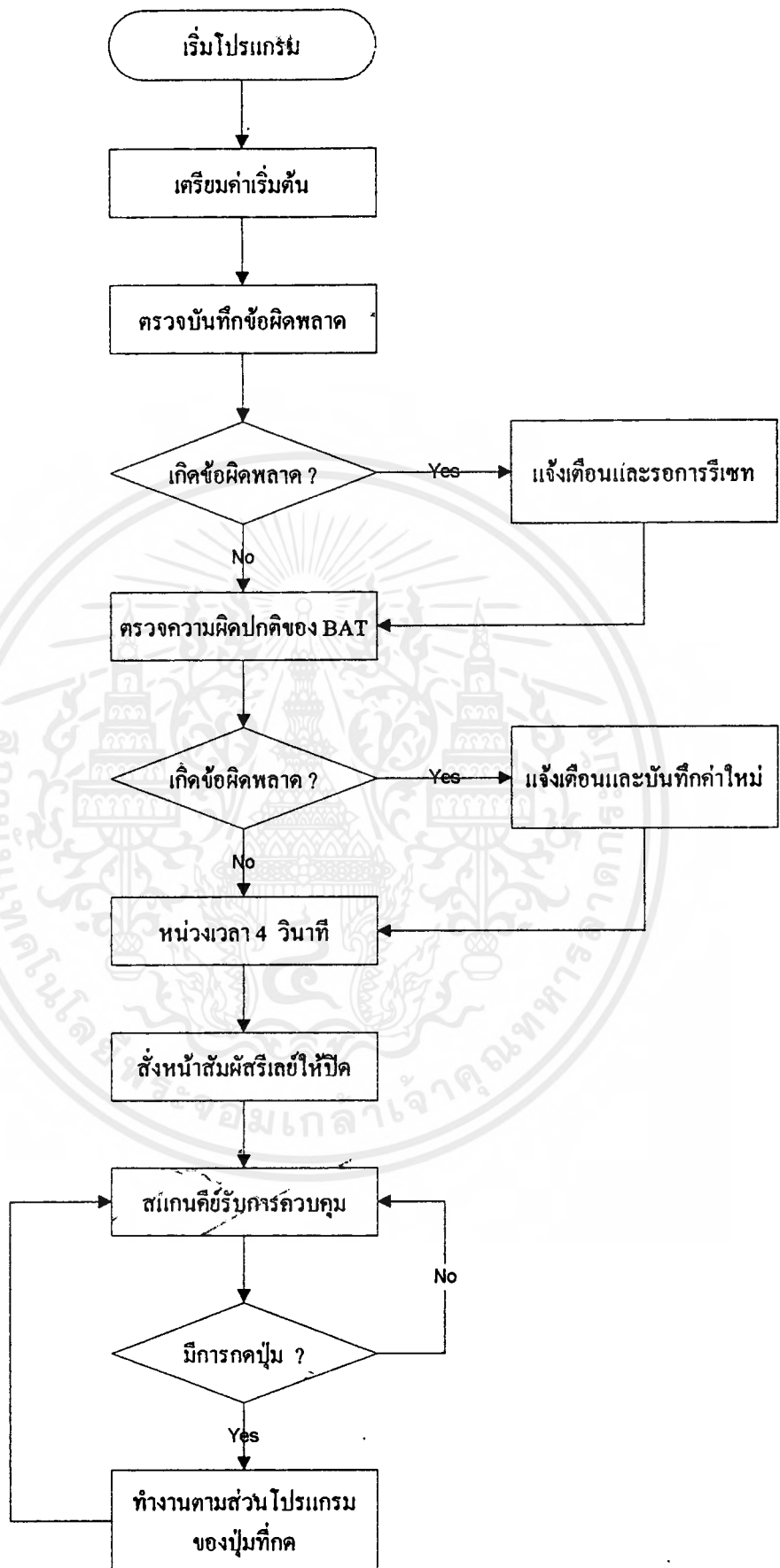
- กระแสเกิน 200 เปอร์เซ็นต์ที่พิกัด ( Over Current 200 % ) เป็นเวลานานกว่า 4 วินาที ( ERROR 3 )

- กระแสเกิน 150 เปอร์เซ็นต์ที่พิกัด ( Over Current 150 % ) เป็นเวลานานกว่า 6 วินาที ( ERROR 4 )

ซึ่งเมื่อเกิดข้อผิดพลาดใดขึ้น ตัวไมโครคอนโทรลเลอร์จะทำการเก็บชนิดของข้อผิดพลาดนั้นแล้วจะรีเซ็ตตัวเอง และจะแจ้งการเกิดความผิดพลาดให้ผู้ใช้ทราบเพื่อรอการกดปุ่มรีเซ็ตเพื่อเริ่มการทำงานใหม่ต่อไป

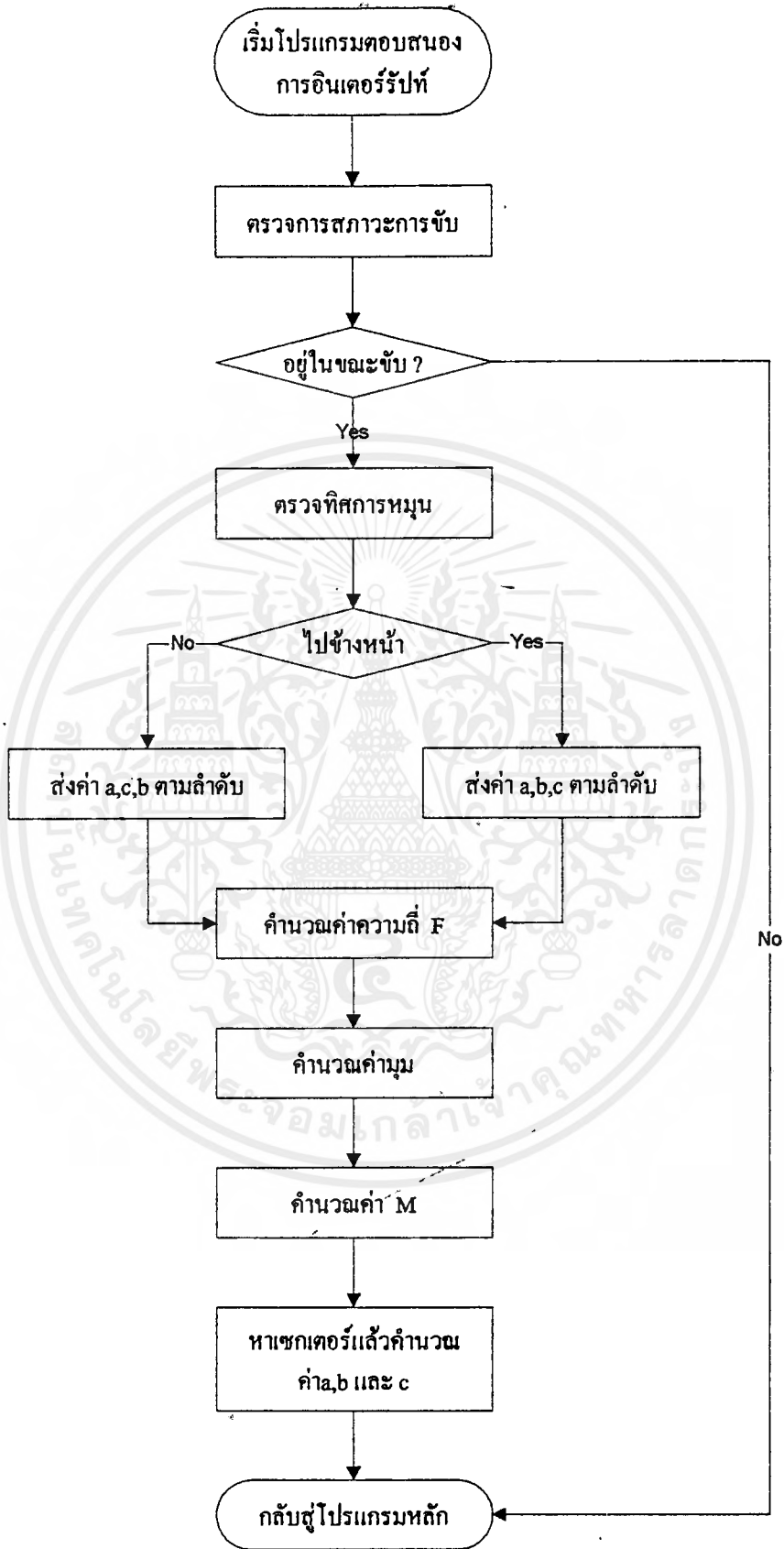
สำหรับโฟลวชาร์ทการทำงานของโปรแกรมทั้งสองส่วนจะแสดงได้ดังต่อไปนี้

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนสำหรับโครงการวิจัยนี้เพื่อการศึกษาเท่านั้น และไม่อนุญาตให้นำไปใช้  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 แสดงโฟลวชาร์ทของส่วนโปรแกรมหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 แสดงโฟลวชาร์ทของส่วนโปรแกรมย่อยตอบสนองการอินเตอร์รัปต์จากตัวนับภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### การทดลองและผลการทดลอง

#### 6.1 การวัดรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีไม่มีโหลด

ในการทดลองจะนำเครื่องต้นแบบของโครงการไปใช้ขับมอเตอร์ที่ไม่ได้ต่อโหลดไว้ ซึ่งในการทดลองเป็นมอเตอร์เหนี่ยวนำ ขนาดแรงดันพิกัด 220 โวลต์ 3 เฟส ขนาด 1/4 แรงม้า โดยจะต่อแบบเดลต้า แล้วบันทึกรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ที่ความถี่ค่าต่างๆกัน ดังนี้

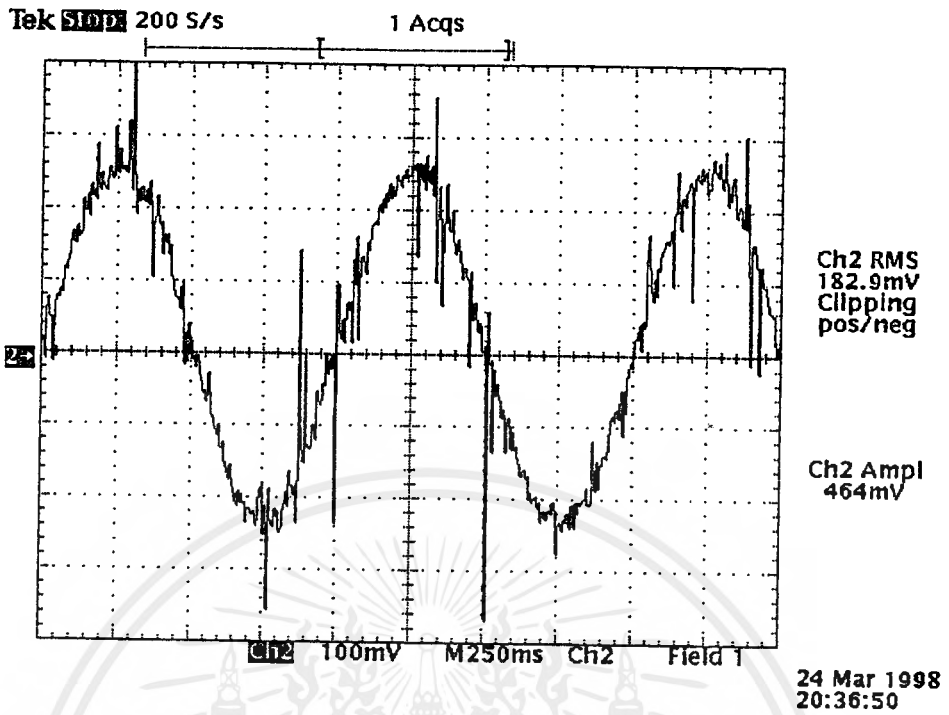
- ที่ความถี่ 1 Hz ดังรูปที่ 6.1
- ที่ความถี่ 10 Hz ดังรูปที่ 6.2
- ที่ความถี่ 25 Hz ดังรูปที่ 6.3
- ที่ความถี่ 50 Hz ดังรูปที่ 6.4

โดยในการวัดกระแสจะใช้การนำตัวต้านทานขนาด 0.1 โอห์ม ไปต่ออนุกรมกับสายไฟที่ต่อเข้าที่มอเตอร์เส้นใดเส้นหนึ่ง (วัดเฟสเดียว) แล้ววัดแรงดันที่ตกคร่อมเป็นค่ากระแส (100 มิลลิโวลต์ ต่อกระแส 1 แอมป์)

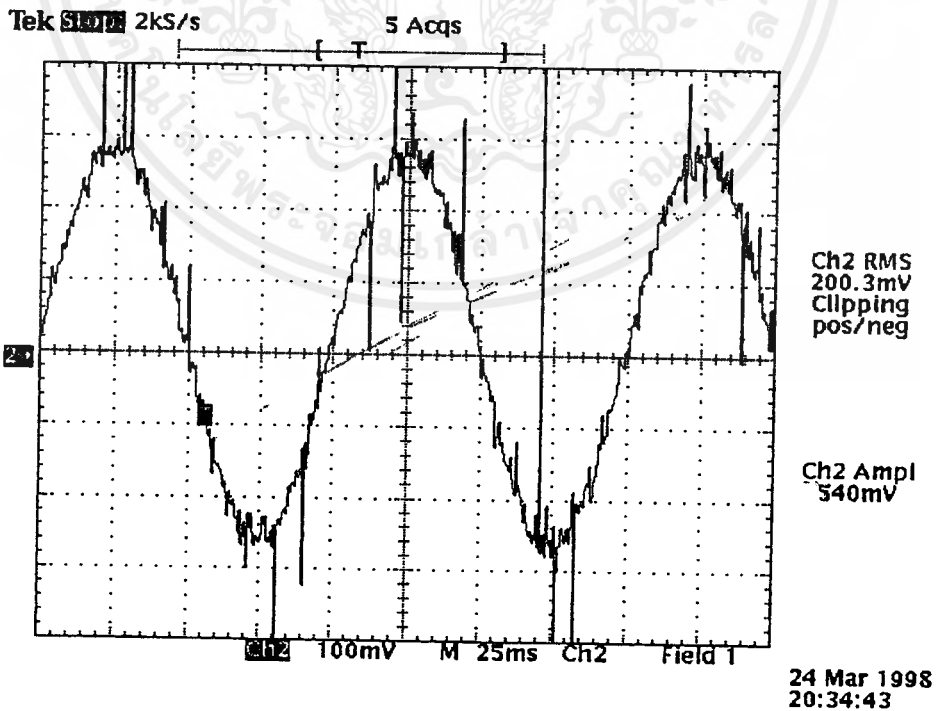
#### 6.2 การวัดรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีมีโหลด

ในการทดลองจะนำเครื่องต้นแบบของโครงการไปใช้ขับมอเตอร์ที่ต่อโหลดไว้ ซึ่งใช้กับมอเตอร์ตัวเดิม และการใส่โหลดให้กับมอเตอร์จะกระทำโดยการใช้เชือกพันรอบมุ่ที่ใส่ไว้ที่แกนมอเตอร์ แล้วตรึงด้านหนึ่งของปลายเชือกไว้ ส่วนอีกด้านหนึ่งจะผูกกับค้อนน้ำหนักเพื่อให้เกิดเป็นแรงต้านการหมุนของมอเตอร์ ในการทดลองใช้ค้อนน้ำหนักขนาด 2 กิโลกรัม และมุ่ทำจากอลูมิเนียมรัศมี 4 เซนติเมตร แล้วบันทึกรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ที่ความถี่ค่าต่างๆกัน ดังนี้

- ที่ความถี่ 1 Hz ดังรูปที่ 6.5
- ที่ความถี่ 10 Hz ดังรูปที่ 6.6
- ที่ความถี่ 25 Hz ดังรูปที่ 6.7
- ที่ความถี่ 50 Hz ดังรูปที่ 6.8

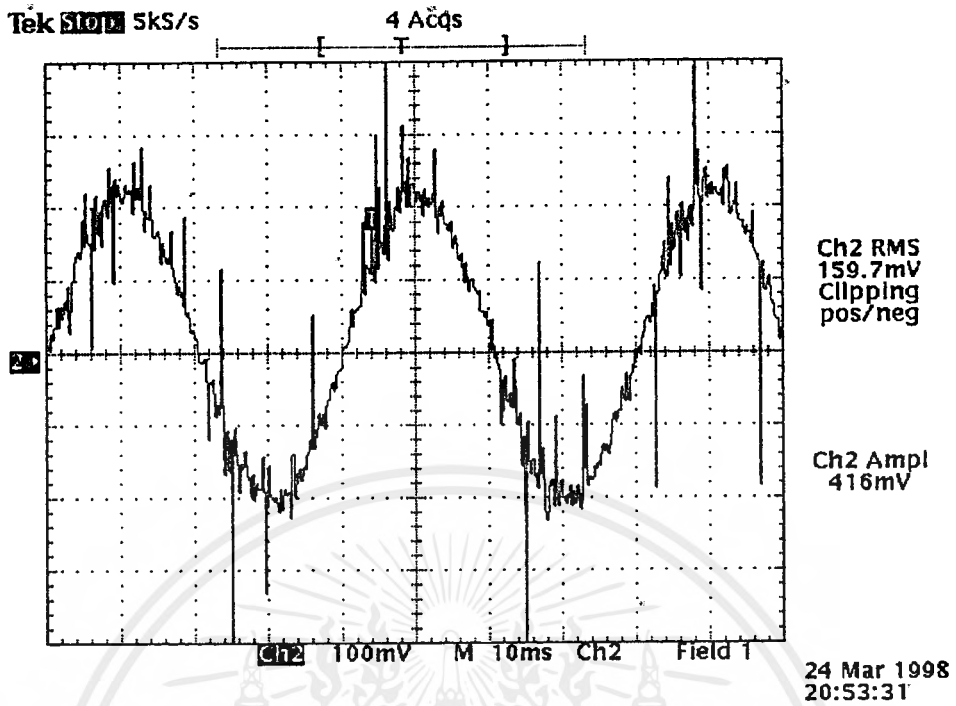


รูปที่ 6.1 แสดงรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีไม่มีโหลดที่ความถี่ 1 Hz

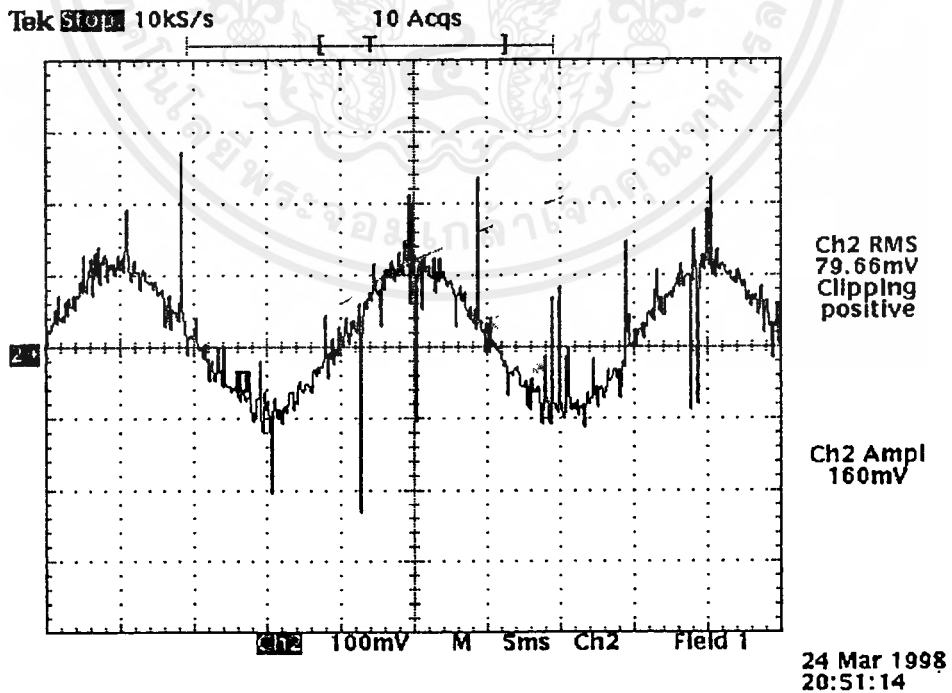


รูปที่ 6.2 แสดงรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์กรณีไม่มีโหลดที่ความถี่ 10 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

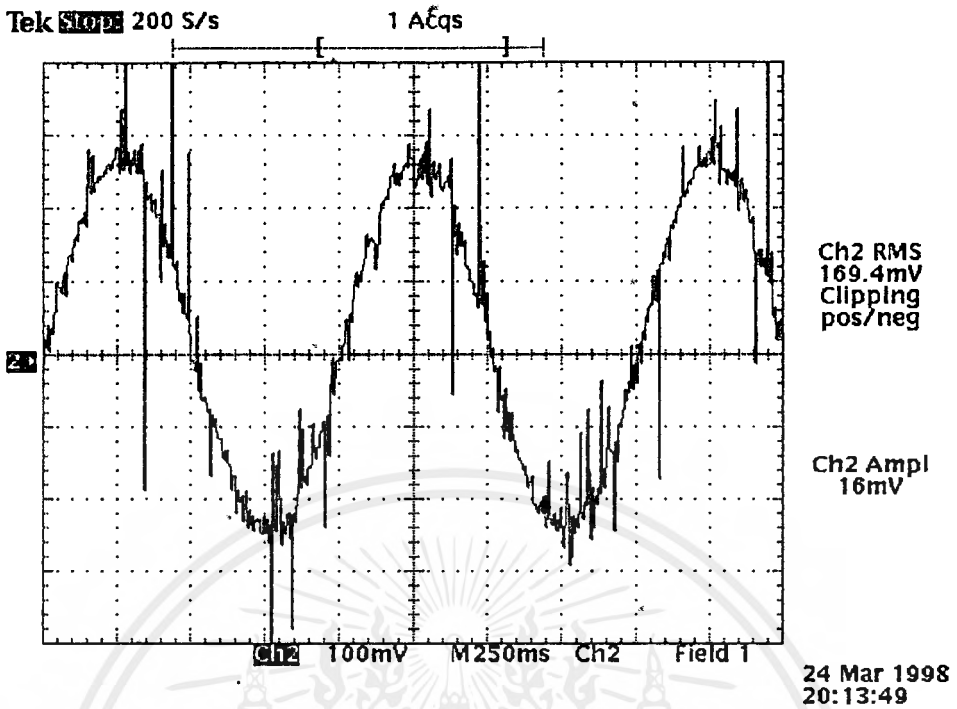


รูปที่ 6.3 แสดงรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีไม่มีโหลดที่ความถี่ 25 Hz

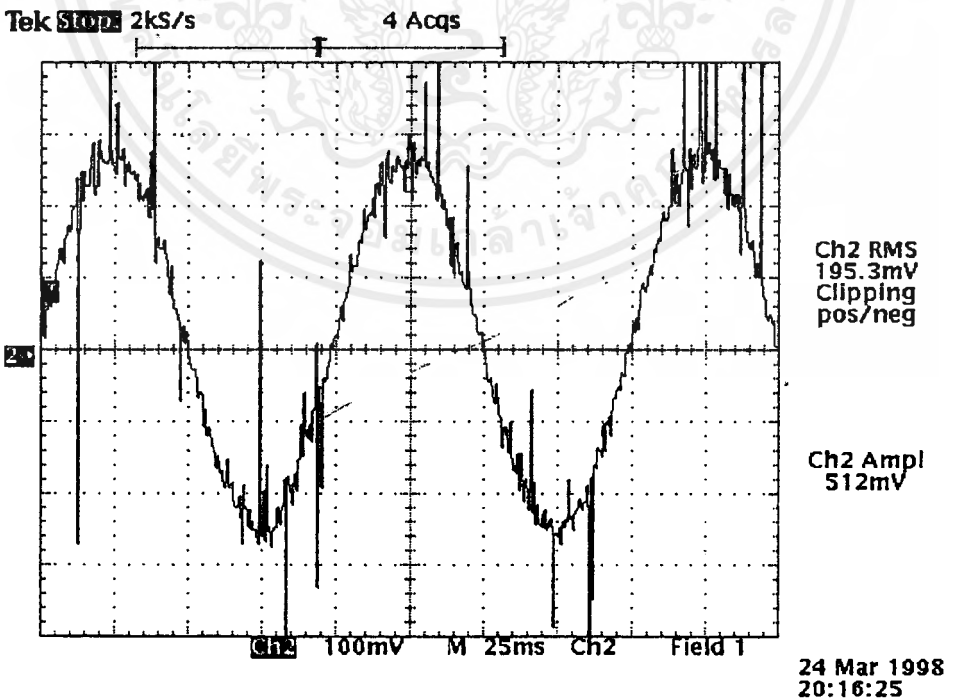


รูปที่ 6.4 แสดงรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีไม่มีโหลดที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

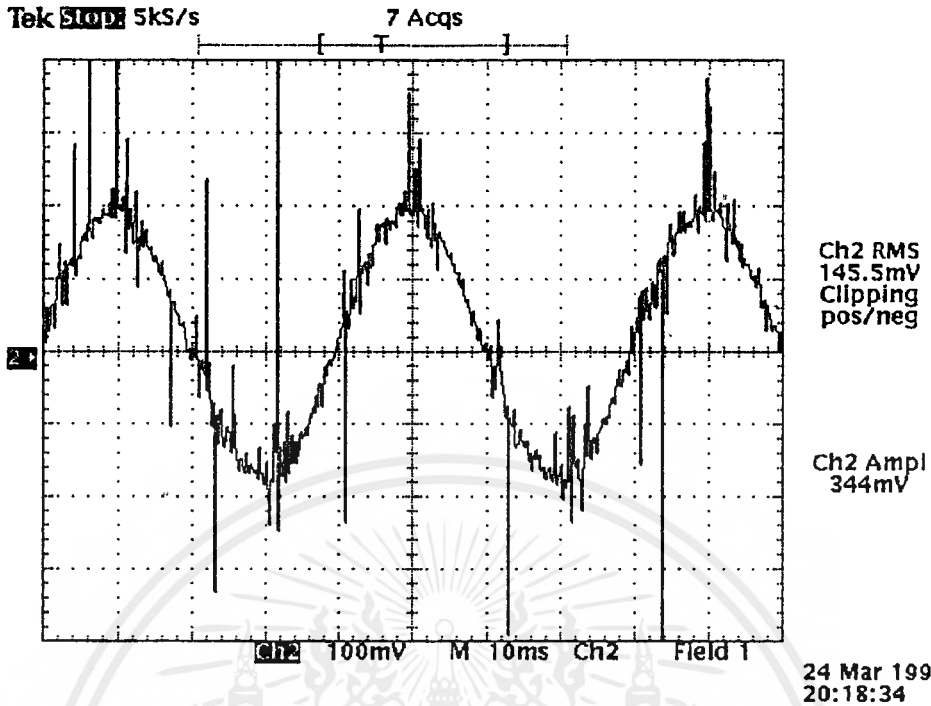


รูปที่ 6.5 แสดงรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีมีโหลดที่ความถี่ 1 Hz

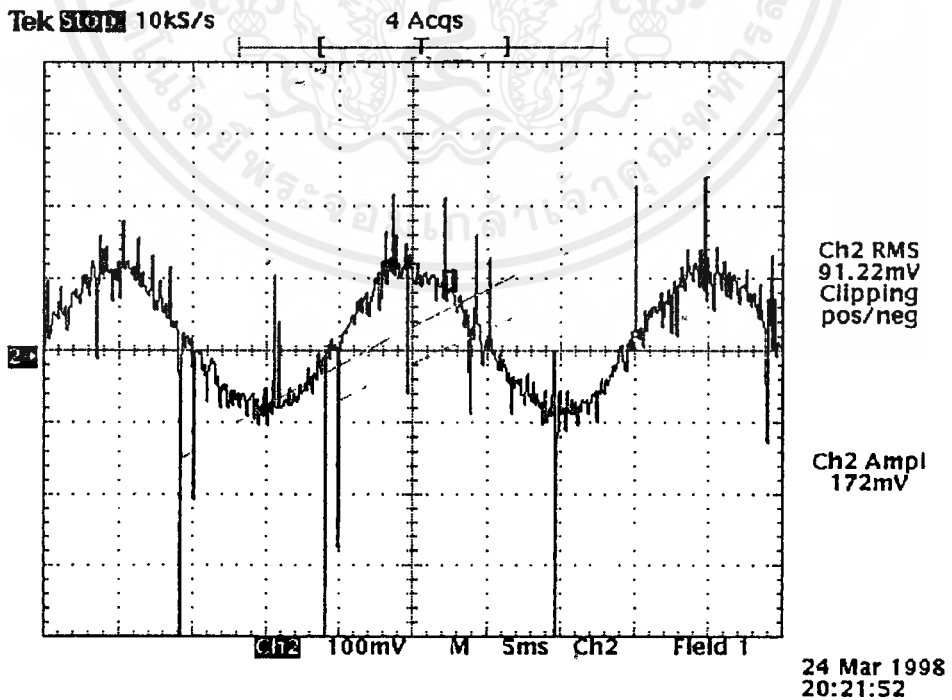


รูปที่ 6.6 แสดงรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีมีโหลดที่ความถี่ 10 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 แสดงรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีมีโหลดที่ความถี่ 25 Hz



รูปที่ 6.8 แสดงรูปคลื่นของกระแสที่ไหลผ่านมอเตอร์ในกรณีมีโหลดที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ผู้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 7

### สรุปและวิจารณ์โครงการ

จากการนำเครื่องต้นแบบของโครงการไปใช้ทดลองขับมอเตอร์เหนี่ยวนำ ทั้งกรณีไม่มีโหลดและมีโหลด เมื่อพิจารณาผลการทดลองที่ได้รับแล้วพบว่าได้ผลเป็นที่น่าพอใจ โดยสามารถขับโหลดด้วยค่าแรงบิดที่สูงพอสมควรตามพิกัดของมอเตอร์ และจากการศึกษาและออกแบบชุดควบคุมที่ใช้ไมโครคอนโทรลเลอร์ขนาด 16 บิต ซึ่งก็สามารถสร้างชุดควบคุมที่สามารถควบคุมการขับมอเตอร์ได้อย่างมีประสิทธิภาพและมีความน่าเชื่อถือดีพอสมควร แต่ปัญหาของการพัฒนาของโครงการนี้ก็คือ ความเร็วในการประมวลผลของไมโครคอนโทรลเลอร์ที่ใช้ ยังไม่มากพอที่จะทำการควบคุมแบบเวกเตอร์ได้ ดังนั้นค่าแรงบิดในช่วงเริ่มหมุนจึงยังไม่ดีเท่าที่ควร และยังไม่ได้ประสิทธิภาพสูงสุด นอกจากนั้นค่าความถี่ในการสุ่มสัญญาณพีคดับลิวเอมที่ใช้ก็ยังไม่สูงมากพอจึงยังได้ยืนยันถึงความถี่สูงจากตัวมอเตอร์อยู่บ้าง

แนวทางในการพัฒนาโครงการนี้ต่อไป มีข้อเสนอแนะโดยการใช้ไมโครคอนโทรลเลอร์หรือไมโครโปรเซสเซอร์ที่มีความเร็วในการประมวลผลที่สูงขึ้น เพื่อให้ได้ความถี่ในการสุ่มสัญญาณพีคดับลิวเอมที่สูงขึ้น และสามารถทำการควบคุมแบบเวกเตอร์ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมใช้งานจริงของโครงการ

; PROJECT : AC MOTOR CONTROL INVERTER  
; PROGRAMMER : MR. JUKRIT HATASAEN  
; : 37014052 4C  
; : ELECTRONICS ENGINEER  
; : KMITL

; \*\*\*\*\* INITIAL ADDRESS \*\*\*\*\*

R0 EQU 00H:WORD ; R  
AD\_COMMAND EQU 02H:BYTE ; W  
AD\_RESULT EQU 02H:WORD ; R  
WATCHDOG EQU 0AH:BYTE ; W  
TIMER1 EQU 0AH:WORD ; R  
IOC2 EQU 0BH:BYTE ; W  
TIMER2 EQU 0CH:WORD ; R  
BAUD\_RATE EQU 0EH:BYTE ; W  
IOPORT0 EQU 0EH:BYTE ; R  
IOPORT1 EQU 0FH:BYTE ; R/W  
IOPORT2 EQU 10H:BYTE ; R/W  
SP\_CON EQU 11H:BYTE ; W  
SP\_STAT EQU 11H:BYTE ; R  
INT\_MASK EQU 13H:BYTE ; W  
WSR EQU 14H:BYTE ; W  
IOC0 EQU 15H:BYTE ; W  
IOS0 EQU 15H:BYTE ; R  
IOC1 EQU 16H:BYTE ; W  
IOS1 EQU 16H:BYTE ; R  
PWM\_CONTROL EQU 17H:BYTE ; W  
IOS2 EQU 17H:BYTE ; R  
SP EQU 18H:WORD ; R/W  
PTR1 EQU 1AH:WORD ; R/W  
COUNT1 EQU 1CH:WORD ; R/W  
COUNT2 EQU 1EH:WORD ; R/W  
PTR2 EQU 20H:WORD ; R/W  
OUT EQU 22H:BYTE ; R/W  
IN EQU 23H:BYTE ; R/W  
AX EQU 24H:BYTE ; R/W  
BX EQU 25H:BYTE ; R/W  
CX EQU 26H:BYTE ; R/W  
DX EQU 27H:BYTE ; R/W  
DBW EQU 28H ; R/W  
DBWL EQU 28H:WORD ; R/W  
DBWH EQU 2AH:WORD ; R/W  
DBW2 EQU 2CH ; R/W  
DBW2L EQU 2CH:WORD ; R/W  
DBW2LH EQU 2DH:BYTE ; R/W  
DBW2H EQU 2EH:WORD ; R/W  
VDC EQU 30H:WORD ; R/W  
IDC EQU 32H:WORD ; R/W  
;  
TEMP1 EQU 34H:WORD ; R/W  
TEMP1L EQU 34H:BYTE ; R/W

TEMP1H	EQU	35H:BYTE	; R/W	
PTR3	EQU	36H:WORD	; R/W	
RUN	EQU	38H:BYTE	; R/W	
WAIT_TIME	EQU	39H:BYTE	; R/W	
TEMP_SECTOR	EQU	40H:BYTE	; R/W	
;				
RUNFRQ	EQU	42H:WORD	; R/W	; 100 - 36000
ACCTIME	EQU	44H:WORD	; R/W	; 1 - 3600
DECTIME	EQU	46H:WORD	; R/W	; 1 - 3600
TBOOST	EQU	48H:WORD	; R/W	; 0 - 300
DCFRQ	EQU	4AH:WORD	; R/W	; 0 - 12000
DCVOLT	EQU	4CH:WORD	; R/W	; 0 - 300
DCTIME	EQU	4EH:WORD	; R/W	; 0 - 100
MINFRQ	EQU	50H:WORD	; R/W	; 100 - 12000
MAXFRQ	EQU	52H:WORD	; R/W	; 100 - 36000
BASEFRQ	EQU	54H:WORD	; R/W	; 5000 - 36000
;				
TMP_RUNFRQ	EQU	56H:WORD	; R/W	; 100 - 36000
TMP_ACCTIME	EQU	58H:WORD	; R/W	; 1 - 3600
TMP_DECTIME	EQU	5AH:WORD	; R/W	; 1 - 3600
TMP_TBOOST	EQU	5CH:WORD	; R/W	; 0 - 300
TMP_DCFRQ	EQU	5EH:WORD	; R/W	; 0 - 12000
TMP_DCVOLT	EQU	60H:WORD	; R/W	; 0 - 300
TMP_DCTIME	EQU	62H:WORD	; R/W	; 0 - 100
TMP_MINFRQ	EQU	64H:WORD	; R/W	; 100 - 12000
TMP_MAXFRQ	EQU	66H:WORD	; R/W	; 100 - 36000
TMP_BASEFRQ	EQU	68H:WORD	; R/W	; 5000 - 36000
;				
DIR	EQU	70H:BYTE	; R/W	; 1 = FORWD , 0 = REV
CHK_BAT	EQU	72H:WORD	; R/W	; 0AAAAH
;				
HIGH_F	EQU	74H:WORD	; R/W	; 100 - 36000
LOW_F	EQU	76H:WORD	; R/W	; 100 - 36000
RMDEG	EQU	78H:WORD	; R/W	
SET_F	EQU	7AH:WORD	; R/W	; 100 - 36000
REMAIN_F	EQU	7CH	; R/W	
REMAIN_FL	EQU	7EH:WORD	; R/W	
REMAIN_FH	EQU	7EH:WORD	; R/W	
STEP_F	EQU	80H:WORD	; R/W	
T	EQU	82H:WORD	; R/W	
TIME	EQU	84H	; R/W	
TIMEL	EQU	84H:WORD	; R/W	
TIMEH	EQU	86H:WORD	; R/W	
DEG	EQU	88H:WORD	; R/W	; 0 - 3599
TEMP_M	EQU	8AH:WORD	; R/W	
RMSTEP_F	EQU	8CH	; R/W	
RMSTEP_FL	EQU	8CH:WORD	; R/W	
RMSTEP_FH	EQU	8EH:WORD	; R/W	
DBWINT	EQU	90H	; R/W	
DBWINTL	EQU	90H:WORD	; R/W	
DBWINTH	EQU	92H:WORD	; R/W	
TMP_FNCT	EQU	94H:WORD	; R/W	
OVER_VDC	EQU	96H:WORD	; R/W	
UNDER_VDC	EQU	98H:WORD	; R/W	
OVER_200	EQU	9AH:WORD	; R/W	

```

OVER_150      EQU 9CH:WORD      ; R/W
OVER_LED      EQU 9EH:BYTE      ; R/W
FAST          EQU 9FH:BYTE      ; R/W
ERR_CODE      EQU 0A0H:WORD     ; R/W
ERR           EQU 0A2H:BYTE     ; R/W
;
M_RUNFRQ      EQU 8000H:WORD    ; R/W
M_ACCTIME     EQU 8002H:WORD    ; R/W
M_DECTIME     EQU 8004H:WORD    ; R/W
M_TBOOST      EQU 8006H:WORD    ; R/W
M_DCFRQ       EQU 8008H:WORD    ; R/W
M_DCVOLT      EQU 800AH:WORD    ; R/W
M_DCTIME      EQU 800CH:WORD    ; R/W
M_MINFRQ      EQU 800EH:WORD    ; R/W
M_MAXFRQ      EQU 8010H:WORD    ; R/W
M_BASEFRQ     EQU 8012H:WORD    ; R/W
M_DIR         EQU 8014H:BYTE    ; R/W
M_CHK_BAT     EQU 8016H:BYTE    ; R/W
M_ERR_CODE    EQU 8018H:WORD    ; R/W
M_ERR         EQU 801AH:BYTE    ; R/W
;
P1A           EQU 0C004H:BYTE   ; R/W
P1B           EQU 0C005H:BYTE   ; R/W
P1C           EQU 0C006H:BYTE   ; R/W
P1X           EQU 0C007H:BYTE   ; W
P2A           EQU 0C008H:BYTE   ; R/W
P2B           EQU 0C009H:BYTE   ; R/W
P2C           EQU 0C00AH:BYTE   ; R/W
P2X           EQU 0C00BH:BYTE   ; W
LCDX          EQU 0C010H:BYTE   ; W
LCDBSY        EQU 0C011H:BYTE   ; R
LCDW          EQU 0C012H:BYTE   ; W
PA            EQU 0C020H:BYTE   ; R/W
PB            EQU 0C021H:BYTE   ; R/W
PC            EQU 0C022H:BYTE   ; R/W
P3X           EQU 0C023H:BYTE   ; W
;
CSEG          AT 2018H          ; CONFIG AFTER RESET
DCB           0ECH              ; START PROGRAM AT 2080H
;
CSEG          AT 203AH          ; EXTINT1
DCW           EXTINT1_ISR
;
***** MAIN PROGRAM *****
;
CSEG          AT 2080H
;
LDB           WSR,#00010000B    ; SET INTERNAL RAM AREA
LD            SP,#00FEH         ; SET STACK TABLE
LDB           IOC2,#00010000B   ; FAST A TO D
LDB           IOPORT1,#0FFH
LD            DEG,#0
CLR           REMAIN_FL
CLR           REMAIN_FH
CLR           SET_F

```

```

CLR  RUN
CLR  OVER_VDC
CLR  UNDER_VDC
CLR  OVER_200
CLR  OVER_150
CLRB OVER_LED
LDB  INT_MASK,#00100000B ; ENABLE EXINT INTERUPT
EI
LDB  COUNT1,#100          ; DELAY 100 mS FOR HARDWARE SETUP
WAIT_SETUP: LCALL DELAY
          DJNZ  COUNT1,WAIT_SETUP

```

```

LD   PTR1,#P1X          ; 8255#1 ALL OUT
LDB  OUT,#80H
STB  OUT,[PTR1]
LD   PTR1,#P2X          ; 8255#2 A&C=OUT B=IN
LDB  OUT,#82H
STB  OUT,[PTR1]
LD   PTR1,#P3X          ; 8255#3 ALL OUT
LDB  OUT,#80H
STB  OUT,[PTR1]

```

```

LD   PTR1,#LCDX         ; FUNCTION SET LCD
LDB  OUT,#00111000B
STB  OUT,[PTR1]
LCALL DELAY
LD   PTR1,#LCDX
LDB  OUT,#00001111B     ; DISPLAY SET
STB  OUT,[PTR1]
LCALL DELAY
LD   PTR1,#LCDX
LDB  OUT,#00000110B     ; ENTRY MODE SET
STB  OUT,[PTR1]
LCALL DELAY
LCALL CLR_LCD          ; CLEAR LCD

```

```

LD   PTR1,#M_ERR_CODE
LD   ERR_CODE,[PTR1]
CMP  ERR_CODE,#0AAAAH
JNE  J_J_INRUST

```

\*\*\*\*\* ERROR \*\*\*\*\*

```

LD   PTR2,#MSG7
LCALL SHOW_LCD
LD   PTR1,#M_ERR
LDB  ERR,[PTR1]
CMPB ERR,#1
JE   ERR1
CMPB ERR,#2
JE   ERR2
CMPB ERR,#3
JE   ERR3
LJMP ERR4

```

```

ERR1: LDB IOPORT1,#11110111B ; RUN DISABLE , ERR LED ON
      LCALL L2LCD
      LD PTR2,#MSG8
      LCALL SHOW_LCD
      LDB OUT,#06H ;'1'
      LD PTR1,#P2A
      STB OUT,[PTR1]
      LJMP WAIT_RESET

```

```

ERR2: LDB IOPORT1,#11110111B ; RUN DISABLE , ERR LED ON
      LCALL L2LCD
      LD PTR2,#MSG9
      LCALL SHOW_LCD
      LDB OUT,#5BH ;'2'
      LD PTR1,#P2A
      STB OUT,[PTR1]
      LJMP WAIT_RESET

```

```

ERR3: LDB IOPORT1,#11110111B ; RUN DISABLE , ERR LED ON
      LCALL L2LCD
      LD PTR2,#MSG10
      LCALL SHOW_LCD
      LDB OUT,#4FH ;'3'
      LD PTR1,#P2A
      STB OUT,[PTR1]
      LJMP WAIT_RESET

```

```

ERR4: LDB IOPORT1,#11110111B ; RUN DISABLE , ERR LED ON
      LCALL L2LCD
      LD PTR2,#MSG11
      LCALL SHOW_LCD
      LDB OUT,#66H ;'4'
      LD PTR1,#P2A
      STB OUT,[PTR1]

```

```

WAIT_RESET:LDB OUT,#50H ;'5'
          LD PTR1,#P1C
          STB OUT,[PTR1]
          LD PTR1,#P1B ;'6'
          STB OUT,[PTR1]
          LDB OUT,#79H ;'E'
          LD PTR1,#P1A
          STB OUT,[PTR1]
          LDB OUT,#00000000B
          LD PTR1,#P2C
          STB OUT,[PTR1]
          LD PTR1,#P2B ; WAIT RESET KEY
          LCALL BEEP

```

```

WAIT_ERROR:LDB IN,[PTR1]
            CMPB IN,#11011111B
            JNE WAIT_ERROR
            LD ERR_CODE,#0
            LD PTR1,#M_ERR_CODE
            ST ERR_CODE,[PTR1]

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RST ; RESET SYSTEM

\*\*\*\*\* NO ERROR \*\*\*\*\*

J\_INRUST: LDB OUT,#0

LD PTR1,#P2C  
STB OUT,[PTR1]  
LDB OUT,#01000000B  
LD PTR1,#P2A  
STB OUT,[PTR1]  
LD PTR1,#P1A  
STB OUT,[PTR1]  
LD PTR1,#P1B  
STB OUT,[PTR1]  
LD PTR1,#P1C  
STB OUT,[PTR1]

LD PTR2,#MSG1  
LCALL SHOW\_LCD  
LCALL L2LCD  
LD PTR2,#MSG2  
LCALL SHOW\_LCD

LD COUNT1,#4000 ; DELAY FOR 4 SECOND  
INRUST: LCALL DELAY  
DJNZW COUNT1,INRUST  
LDB IOPORT1,#1111110B ; RELAY CLOSED

\*\*\*\*\* LOAD DATA \*\*\*\*\*

LOAD\_BACKUP:LD PTR1,#M\_RUNFRQ

LD RUNFRQ,[PTR1]  
LD PTR1,#M\_ACCTIME  
LD ACCTIME,[PTR1]  
LD PTR1,#M\_DECTIME  
LD DECTIME,[PTR1]  
LD PTR1,#M\_TBOOST  
LD TBOOST,[PTR1]  
LD PTR1,#M\_DCFRQ  
LD DCFRQ,[PTR1]  
LD PTR1,#M\_DCVOLT  
LD DCVOLT,[PTR1]  
LD PTR1,#M\_DCTIME  
LD DCTIME,[PTR1]  
LD PTR1,#M\_MINFRQ  
LD MINFRQ,[PTR1]  
LD PTR1,#M\_MAXFRQ  
LD MAXFRQ,[PTR1]  
LD PTR1,#M\_BASEFRQ  
LD BASEFRQ,[PTR1]  
LD PTR1,#M\_DIR  
LDB DIR,[PTR1]  
LD PTR1,#M\_CHK\_BAT  
LD CHK\_BAT,[PTR1]  
CMP CHK\_BAT,#0AAAAH

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JNE     NEW_SET
LJMP    BAT_PASS
NEW_SET: LD  RUNFRQ,#6000      ; 60.0 Hz
LD      PTR1,#M_RUNFRQ
ST      RUNFRQ,[PTR1]
LD      ACCTIME,#10          ; 1 S
LD      PTR1,#M_ACCTIME
ST      ACCTIME,[PTR1]
LD      DECTIME,#10         ; 1 S
LD      PTR1,#M_DECTIME
ST      DECTIME,[PTR1]
LD      TBOOST,#100         ; 10.0 %
LD      PTR1,#M_TBOOST
ST      TBOOST,[PTR1]
LD      DCFRQ,#100          ; 1.0 Hz
LD      PTR1,#M_DCFRQ
ST      DCFRQ,[PTR1]
LD      DCVOLT,#50          ; 5.0 %
LD      PTR1,#M_DCVOLT
ST      DCVOLT,[PTR1]
LD      DCTIME,#10          ; 1 S
LD      PTR1,#M_DCTIME
ST      DCTIME,[PTR1]
LD      MINFRQ,#100         ; 1.0 Hz
LD      PTR1,#M_MINFRQ
ST      MINFRQ,[PTR1]
LD      MAXFRQ,#36000       ; 360.0 Hz
LD      PTR1,#M_MAXFRQ
ST      MAXFRQ,[PTR1]
LD      BASEFRQ,#6000      ; 60.0 Hz
LD      PTR1,#M_BASEFRQ
ST      BASEFRQ,[PTR1]
LDB     DIR,#1              ; FORWARD
LD      PTR1,#M_DIR
STB     DIR,[PTR1]
LD      CHK_BAT,#0AAAAH    ; 0AAAAH
LD      PTR1,#M_CHK_BAT
ST      CHK_BAT,[PTR1]
LCALL   CLRLCD              ; DISPLAY ERROR MESSAGE
LD      PTR2,#MSG17
LCALL   SHOW_LCD
LDB     OUT,#00000000B
LD      PTR1,#P2C
STB     OUT,[PTR1]
LDB     OUT,#3FH            ; '0'
LD      PTR1,#P2A
STB     OUT,[PTR1]
LDB     OUT,#50H            ; 'r'
LD      PTR1,#P1C
STB     OUT,[PTR1]
LD      PTR1,#P1B            ; 'r'
STB     OUT,[PTR1]
LDB     OUT,#79H            ; 'E'
LD      PTR1,#P1A
STB     OUT,[PTR1]

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD    COUNT1,#1000      ; DELAY FOR 1 SECOND
BAT_FAIL: LCALL DELAY
        LCALL BEEP
        DJNZW COUNT1,BAT_FAIL
;
BAT_PASS: LD TMP_RUNFRQ,RUNFRQ
        LD    TMP_ACCTIME,ACCTIME
        LD    TMP_DECTIME,DECTIME
        LD    TMP_TBOOST,TBOOST
        LD    TMP_DCFRQ,DCFQRQ
        LD    TMP_DCVOLT,DCVOLT
        LD    TMP_DCTIME,DCTIME
        LD    TMP_MINFRQ,MINFRQ
        LD    TMP_MAXFRQ,MAXFRQ
        LD    TMP_BASEFRQ,BASEFRQ
        LCALL CLRLCD
        LD    PTR2,#MSG3
        LCALL SHOW_LCD
        LCALL L2LCD
        LCALL SHOW_DIR
        LD    COUNT1,#1000      ; DELAY FOR 1 SECOND
J_BAT_PASS: LCALL DELAY
        DJNZW COUNT1,J_BAT_PASS
        LCALL BEEP
;
STANDBY: LCALL CLRLCD
        CMPB  RUN,#0
        JE    STANDBY_STOP
        LD    PTR2,#MSG4      ; < RUN >
        LCALL SHOW_LCD
        LJMP  J_STANDBY1
STANDBY_STOP:
        LD    PTR2,#MSG13     ; < STOP >
        LCALL SHOW_LCD
J_STANDBY1: LCALL L2LCD
        LCALL SHOW_DIR
LOOP_STANDBY:
        LCALL DELAY
        LD    DBWH,#0
        LD    DBWL,SET_F
        LCALL DISPLAY_F
        LD    PTR1,#P2B      ; CHECK KEY
        LDB  IN,[PTR1]
        CMPB IN,#11101111B   ; RUN KEY
        JE    J_RUN_NOW
        CMPB IN,#11111101B   ; FUNCTION KEY
        JE    J_SET_FNCT
        CMPB IN,#01111111B   ; FORWARD KEY
        JE    J_SET_FORWARD
        CMPB IN,#10111111B   ; REVERSE KEY
        JE    J_SET_REVERSE
        CMPB IN,#11011111B   ; STOP/RESET KEY
        JE    J_BREAK
        LJMP  LOOP_STANDBY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

J_RUN_NOW: LCALL BEEP
           LJMP  RUN_NOW
J_SET_FNCT: LCALL BEEP
           LJMP  SET_FNCT
J_SET_FORWARD:
           LCALL BEEP
           LJMP  SET_FORWARD
J_SET_REVERSE:
           LCALL BEEP
           LJMP  SET_REVERSE
J_BREAK: LCALL BEEP
L_J_BREAK: LCALL DELAY
           LD    PTR1,#P2B           ; WAIT FOR KEY RELEASE
           LDB  IN,[PTR1]
           CMPB IN,#11111111B
           JNE  L_J_BREAK
           LCALL BREAK
           LJMP  STANDBY
;
SET_FORWARD:LCALL DELAY
           LD    PTR1,#P2B           ; WAIT FOR KEY RELEASE
           LDB  IN,[PTR1]
           CMPB IN,#11111111B
           JNE  SET_FORWARD
           CMPB DIR,#1
           JNE  INVERSE_F
           LJMP  STANDBY
INVERSE_F: CMPB RUN,#0
           JE   NOT_RUN2
           LCALL BREAK
           LDB  DIR,#1
           LD   PTR1,#M_DIR
           STB  DIR,[PTR1]
           LJMP  RUN_NOW
NOT_RUN2: LDB  DIR,#1
           LD   PTR1,#M_DIR
           STB  DIR,[PTR1]
           LJMP  STANDBY
;
SET_REVERSE:LCALL DELAY
           LD    PTR1,#P2B           ; WAIT FOR KEY RELEASE
           LDB  IN,[PTR1]
           CMPB IN,#11111111B
           JNE  SET_REVERSE
           CMPB DIR,#0
           JNE  INVERSE_R
           LJMP  STANDBY
INVERSE_R: CMPB RUN,#0
           JE   NOT_RUN3
           LCALL BREAK
           LDB  DIR,#0
           LD   PTR1,#M_DIR
           STB  DIR,[PTR1]
           LJMP  RUN_NOW
NOT_RUN3: LDB  DIR,#0

```

```

LD PTR1,#M_DIR
STB DIR,[PTR1]
LJMP STANDBY

```

```

;
; *****
;

```

```

RUN_NOW: LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE RUN_NOW
DI
LD ACCTIME,TMP_ACCTIME
LD DECTIME,TMP_DECTIME
LD TBOOST,TMP_TBOOST
LD BASEFRQ,TMP_BASEFRQ
CMP SET_F,TMP_RUNFRQ
JE J_RUN_STANDBY
SJMP J_RUN1

```

```

J_RUN_STANDBY:
LCALL RUN_ENABLE
EI
LJMP STANDBY
J_RUN1: LD RUNFRQ,TMP_RUNFRQ
CMP RUNFRQ,SET_F
JH ACC
LD LOW_F,RUNFRQ ; DECREASED FRQ
LD HIGH_F,SET_F
LD T,DECTIME
SJMP J_RUN2

```

```

ACC: CMP SET_F,#0
JE LOAD_START
SJMP BEGIN_ACC

```

```

LOAD_START: LD SET_F,#100
BEGIN_ACC: LD HIGH_F,RUNFRQ
LD LOW_F,SET_F
LD T,ACCTIME

```

```

J_RUN2: LCALL CAL_STEP_F
LCALL RUN_ENABLE
EI
LJMP STANDBY

```

```

;
; *****
;

```

```

SET_FNCT: LCALL CLRLCD
LD PTR2,#MSG16
LCALL SHOW_LCD
LDB OUT,#01000000B
LD PTR1,#P2C
STB OUT,[PTR1]
LD PTR1,#P2A
STB OUT,[PTR1]
LD PTR1,#P1A
STB OUT,[PTR1]
LD PTR1,#P1B

```

```

        STB    OUT,[PTR1]
        LD     PTR1,#P1C
        STB    OUT,[PTR1]
RELEASE_SET_FNCT:
        LCALL  DELAY
        LD     PTR1,#P2B          ; WAIT FOR KEY RELEASE
        LDB   IN,[PTR1]
        CMPB  IN,#11111111B
        JNE   RELEASE_SET_FNCT
LOOP_SET_FNCT:
        LCALL  DELAY
        LD     PTR1,#P2B          ; CHECK KEY
        LDB   IN,[PTR1]
        CMPB  IN,#11111101B      ; FUNCTION KEY
        JE    J_FNCT1
        CMPB  IN,#11111110B      ; ESC KEY
        JE    J_OUT_SET_FNCT
        CMPB  IN,#11011111B      ; STOP/RESET KEY
        JE    J_BREAK_SET_FNCT
        LJMP  LOOP_SET_FNCT
;
J_FNCT1: LCALL BEEP
        LJMP  FNCT1
J_OUT_SET_FNCT:
        LCALL  BEEP
        LJMP  STANDBY
J_BREAK_SET_FNCT:
        LJMP  J_BREAK
;
; *****
;
FNCT1: LCALL CLRLCD
        LD     PTR2,#F1_MSG
        LCALL  SHOW_LCD
        LCALL  L2LCD
        LCALL  SHOW_LCD
        LDB   FAST,#0
RELEASE_FNCT1:
        LCALL  DELAY
        LD     PTR1,#P2B          ; WAIT FOR KEY-RELEASE
        LDB   IN,[PTR1]
        CMPB  IN,#11111111B
        JNE   RELEASE_FNCT1
        LD     TMP_FNCT,TMP_RUNFRQ
WAIT_FNCT1: LCALL DELAY
        LD     DBWH,#0
        LD     DBWL,TMP_FNCT
        LCALL  DISPLAY_F
        LD     PTR1,#P2B
        LDB   IN,[PTR1]
        CMPB  IN,#11111101B      ; FUNCTION KEY
        JE    SAVE_FNCT1
        CMPB  IN,#11111110B      ; ESC KEY
        JE    ESC_FNCT1
        CMPB  IN,#11110111B      ; UP KEY

```

```

JE      UP_FNCT1
CMPB   IN,#11111011B      ; DOWN KEY
JE      DOWN_FNCT1
CMPB   IN,#11011111B      ; STOP/RESET KEY
JE      J_BREAK_FNCT1
LDB    FAST,#0
LJMP   WAIT_FNCT1
J_BREAK_FNCT1:
LJMP   J_BREAK
SAVE_FNCT1: LCALL BEEP
LD      TMP_RUNFRQ,TMP_FNCT
LD      PTR1,#M_RUNFRQ
ST      TMP_RUNFRQ,[PTR1]
LJMP   FNCT2
ESC_FNCT1: LCALL BEEP
L_ESC_FNCT1: LCALL DELAY
LD      PTR1,#P2B          ; WAIT FOR KEY RELEASE
LDB    IN,[PTR1]
CMPB   IN,#11111111B
JNE    L_ESC_FNCT1
LJMP   SET_FNCT
;
UP_FNCT1: CMP MAXFRQ,TMP_FNCT
JNE    UP_RUNFRQ
LJMP   WAIT_FNCT1
UP_RUNFRQ: ADD TMP_FNCT,#10
;
TEST_FAST1: CMPB FAST,#1
JE      J_FAST1
LCALL  BEEP
CLR    COUNT1
LOOP_FAST1: LD PTR1,#P2B
LDB    IN,[PTR1]
CMPB   IN,#11111111B
JE      OUT_FAST1
LCALL  DELAY
INC    COUNT1
CMP    COUNT1,#500
JH     SET_FAST1
SJMP   LOOP_FAST1
OUT_FAST1: LJMP WAIT_FNCT1
SET_FAST1: LDB FAST,#1
LJMP   WAIT_FNCT1
J_FAST1: LCALL LDELAY
LJMP   WAIT_FNCT1
;
DOWN_FNCT1: CMP TMP_FNCT,MINFRQ
JNE    DOWN_RUNFRQ
LJMP   WAIT_FNCT1
DOWN_RUNFRQ: SUB TMP_FNCT,#10
LJMP   TEST_FAST1
;
; *****
;
FNCT2:  LCALL CLRLCD

```

```

LD PTR2,#F2_MSG
LCALL SHOW_LCD
LCALL L2LCD
LCALL SHOW_LCD
LDB FAST,#0
RELEASE_FNCT2:
LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE RELEASE_FNCT2
LD TMP_FNCT,TMP_ACCTIME
WAIT_FNCT2: LCALL DELAY
LD DBWH,#0
LD DBWL,TMP_FNCT
LCALL DISPLAY
LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#11111101B ; FUNCTION KEY
JE SAVE_FNCT2
CMPB IN,#11111110B ; ESC KEY
JE ESC_FNCT2
CMPB IN,#11110111B ; UP KEY
JE UP_FNCT2
CMPB IN,#11111011B ; DOWN KEY
JE DOWN_FNCT2
CMPB IN,#11011111B ; STOP/RESET KEY
JE J_BREAK_FNCT2
LDB FAST,#0
LJMP WAIT_FNCT2
J_BREAK_FNCT2:
LJMP J_BREAK
SAVE_FNCT2: LCALL BEEP
LD TMP_ACCTIME,TMP_FNCT
LD PTR1,#M_ACCTIME
ST TMP_ACCTIME,[PTR1]
LJMP FNCT3
ESC_FNCT2: LCALL BEEP
L_ESC_FNCT2: LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE L_ESC_FNCT2
LJMP SET_FNCT
UP_FNCT2: CMP TMP_FNCT,#3600
JLT UP_ACCTIME
LJMP WAIT_FNCT2
UP_ACCTIME: ADD TMP_FNCT,#1
;
TEST_FAST2: CMPB FAST,#1
JE J_FAST2
LCALL BEEP
CLR COUNT1
LOOP_FAST2: LD PTR1,#P2B
LDB IN,[PTR1]

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    CMPB  IN,#11111111B
    JE    OUT_FAST2
    LCALL DELAY
    INC   COUNT1
    CMP   COUNT1,#500
    JH    SET_FAST2
    SJMP  LOOP_FAST2
OUT_FAST2: LJMP WAIT_FNCT2
SET_FAST2: LDB  FAST,#1
           LJMP  WAIT_FNCT2
J_FAST2:  LCALL LDELAY
           LJMP  WAIT_FNCT2
;
DOWN_FNCT2: CMP  TMP_FNCT,#1
            JH   DOWN_ACCTIME
            LJMP WAIT_FNCT2
DOWN_ACCTIME:
            SUB  TMP_FNCT,#1
            LJMP TEST_FAST2
;
;*****
;
FNCT3:  LCALL CLRLCD
        LD   PTR2,#F3_MSG
        LCALL SHOW_LCD
        LCALL L2LCD
        LCALL SHOW_LCD
        LDB  FAST,#0
RELEASE_FNCT3:
        LCALL DELAY
        LD   PTR1,#P2B           ; WAIT FOR KEY RELEASE
        LDB  IN,[PTR1]
        CMPB IN,#11111111B
        JNE  RELEASE_FNCT3
        LD   TMP_FNCT,TMP_DECTIME
WAIT_FNCT3: LCALL DELAY
            LD   DBWH,#0
            LD   DBWL,TMP_FNCT
            LCALL DISPLAY
            LD   PTR1,#P2B
            LDB  IN,[PTR1]
            CMPB IN,#11111011B           ;FUNCTION KEY
            JE   SAVE_FNCT3
            CMPB IN,#11111110B           ;ESC KEY
            JE   ESC_FNCT3
            CMPB IN,#11110111B           ;UP KEY
            JE   UP_FNCT3
            CMPB IN,#11111011B           ;DOWN KEY
            JE   DOWN_FNCT3
            CMPB IN,#11011111B           ;STOP/RESET KEY
            JE   J_BREAK_FNCT3
            LDB  FAST,#0
            LJMP WAIT_FNCT3
J_BREAK_FNCT3:
            LJMP J_BREAK

```

```

SAVE_FNCT3: LCALL BEEP
            LD    TMP_DECTIME,TMP_FNCT
            LD    PTR1,#M_DECTIME
            ST    TMP_DECTIME,[PTR1]
            LJMP  FNCT4
ESC_FNCT3: LCALL BEEP
L_ESC_FNCT3:LCALL DELAY
            LD    PTR1,#P2B                ; WAIT FOR KEY RELEASE
            LDB  IN,[PTR1]
            CMPB IN,#11111111B
            JNE  L_ESC_FNCT3
            LJMP SET_FNCT
UP_FNCT3:  CMP  TMP_FNCT,#3600
            JLT  UP_DECTIME
            LJMP WAIT_FNCT3
UP_DECTIME: ADD  TMP_FNCT,#1
;
TEST_FAST3: CMPB FAST,#1
            JE   J_FAST3
            LCALL BEEP
            CLR  COUNT1
LOOP_FAST3: LD  PTR1,#P2B
            LDB  IN,[PTR1]
            CMPB IN,#11111111B
            JE   OUT_FAST3
            LCALL DELAY
            INC  COUNT1
            CMP  COUNT1,#500
            JH   SET_FAST3
            SJMP LOOP_FAST3
OUT_FAST3: LJMP WAIT_FNCT3
SET_FAST3: LDB  FAST,#1
            LJMP WAIT_FNCT3
J_FAST3:  LCALL LDELAY
            LJMP WAIT_FNCT3
;
DOWN_FNCT3: CMP  TMP_FNCT,#1
            JH   DOWN_DECTIME
            LJMP WAIT_FNCT3
DOWN_DECTIME:
            SUB  TMP_FNCT,#1
            LJMP TEST_FAST3
;

```

\*\*\*\*\*

```

FNCT4:  LCALL CLRLCD
            LD    PTR2,#F4_MSG
            LCALL SHOW_LCD
            LCALL L2LCD
            LCALL SHOW_LCD
            LDB  FAST,#0
RELEASE_FNCT4:
            LCALL DELAY
            LD    PTR1,#P2B                ; WAIT FOR KEY RELEASE
            LDB  IN,[PTR1]

```

```

    CMPB   IN,#11111111B
    JNE    RELEASE_FNCT4
    LD     TMP_FNCT,TMP_TBOOST
WAIT_FNCT4: LCALL DELAY
    LD     DBWH,#0
    LD     DBWL,TMP_FNCT
    LCALL DISPLAY
    LD     PTR1,#P2B
    LDB   IN,[PTR1]
    CMPB  IN,#11111101B           ; FUNCTION KEY
    JE    SAVE_FNCT4
    CMPB  IN,#11111110B           ; ESC KEY
    JE    ESC_FNCT4
    CMPB  IN,#11110111B           ; UP KEY
    JE    UP_FNCT4
    CMPB  IN,#11111011B           ; DOWN KEY
    JE    DOWN_FNCT4
    CMPB  IN,#11011111B           ; STOP/RESET KEY
    JE    J_BREAK_FNCT4
    LDB   FAST,#0
    LJMP  WAIT_FNCT4
J_BREAK_FNCT4:
    LJMP  J_BREAK
SAVE_FNCT4: LCALL BEEP
    LD     TMP_TBOOST,TMP_FNCT
    LD     PTR1,#M_TBOOST
    ST     TMP_TBOOST,[PTR1]
    LJMP  FNCT5
ESC_FNCT4: LCALL BEEP
L_ESC_FNCT4: LCALL DELAY
    LD     PTR1,#P2B           ; WAIT FOR KEY RELEASE
    LDB   IN,[PTR1]
    CMPB  IN,#11111111B
    JNE   L_ESC_FNCT4
    LJMP  SET_FNCT
UP_FNCT4:  CMP  TMP_FNCT,#300
    JLT   UP_TBOOST
    LJMP  WAIT_FNCT4
UP_TBOOST: ADD  TMP_FNCT,#1
;
TEST_FAST4: CMPB FAST,#1
    JE    J_FAST4
    LCALL BEEP
    CLR   COUNT1
LOOP_FAST4: LD  PTR1,#P2B
    LDB   IN,[PTR1]
    CMPB  IN,#11111111B
    JE    OUT_FAST4
    LCALL DELAY
    INC   COUNT1
    CMP   COUNT1,#500
    JH    SET_FAST4
    SJMP  LOOP_FAST4
OUT_FAST4: LJMP WAIT_FNCT4
SET_FAST4: LDB  FAST,#1

```

```

LJMP WAIT_FNCT4
J_FAST4: LCALL LDELAY
LJMP WAIT_FNCT4
;
DOWN_FNCT4: CMP TMP_FNCT,#0
JH DOWN_TBOOST
LJMP WAIT_FNCT4
DOWN_TBOOST:SUB TMP_FNCT,#1
LJMP TEST_FAST4
;
;*****
;
FNCT5: LCALL CLRLCD
LD PTR2,#F5_MSG
LCALL SHOW_LCD
LCALL L2LCD
LCALL SHOW_LCD
LDB FAST,#0
RELEASE_FNCT5:
LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#1111111B
JNE RELEASE_FNCT5
LD TMP_FNCT,TMP_DCFRQ
WAIT_FNCT5: LCALL DELAY
LD DBWH,#0
LD DBWL,TMP_FNCT
LCALL DISPLAY_F
LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#1111101B ; FUNCTION KEY
JE SAVE_FNCT5
CMPB IN,#1111110B ; ESC KEY
JE ESC_FNCT5
CMPB IN,#1111011B ; UP KEY
JE UP_FNCT5
CMPB IN,#11111011B ; DOWN KEY
JE DOWN_FNCT5
CMPB IN,#1101111B ; STOP/RESET KEY
JE J_BREAK_FNCT5
LDB FAST,#0
LJMP WAIT_FNCT5
J_BREAK_FNCT5:
LJMP J_BREAK
SAVE_FNCT5: LCALL BEEP
LD TMP_DCFRQ,TMP_FNCT
LD PTR1,#M_DCFRQ
ST TMP_DCFRQ,[PTR1]
LJMP FNCT6
ESC_FNCT5: LCALL BEEP
L_ESC_FNCT5: LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#1111111B

```

```

JNE L_ESC_FNCT5
LJMP SET_FNCT
UP_FNCT5: CMP TMP_FNCT,#12000
JNE UP_DCFRQ
LJMP WAIT_FNCT5
UP_DCFRQ: ADD TMP_FNCT,#10
;
TEST_FAST5: CMPB FAST,#1
JE J_FAST5
LCALL BEEP
CLR COUNT1
LOOP_FAST5: LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#11111111B
JE OUT_FAST5
LCALL DELAY
INC COUNT1
CMP COUNT1,#500
JH SET_FAST5
SJMP LOOP_FAST5
OUT_FAST5: LJMP WAIT_FNCT5
SET_FAST5: LDB FAST,#1
LJMP WAIT_FNCT5
J_FAST5: LCALL LDELAY
LJMP WAIT_FNCT5
;
DOWN_FNCT5: CMP TMP_FNCT,#0
JH DOWN_DCFRQ
LJMP WAIT_FNCT5
DOWN_DCFRQ: SUB TMP_FNCT,#10
LJMP TEST_FAST5

```

\*\*\*\*\*

```

FNCT6: LCALL CLRLCD
LD PTR2,#F6_MSG
LCALL SHOW_LCD
LCALL L2LCD
LCALL SHOW_LCD
LDB FAST,#0
RELEASE_FNCT6:
LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE RELEASE_FNCT6
LD TMP_FNCT,TMP_DCVOLT

```

```

WAIT_FNCT6: LCALL DELAY
LD DBWH,#0
LD DBWL,TMP_FNCT
LCALL DISPLAY
LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#11111101B ; FUNCTION KEY
JE SAVE_FNCT6

```

```

CMPB IN,#1111110B ; ESC KEY
JE ESC_FNCT6
CMPB IN,#1111011B ; UP KEY
JE UP_FNCT6
CMPB IN,#1111101B ; DOWN KEY
JE DOWN_FNCT6
CMPB IN,#1101111B ; STOP/RESET KEY
JE J_BREAK_FNCT6
LDB FAST,#0
LJMP WAIT_FNCT6
J_BREAK_FNCT6:
LJMP J_BREAK
SAVE_FNCT6: LCALL BEEP
LD TMP_DCVOLT,TMP_FNCT
LD PTR1,#M_DCVOLT
ST TMP_DCVOLT,[PTR1]
LJMP FNCT7
ESC_FNCT6: LCALL BEEP
L_ESC_FNCT6: LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#1111111B
JNE L_ESC_FNCT6
LJMP SET_FNCT
UP_FNCT6: CMP TMP_FNCT,#300
JNE UP_DCVOLT
LJMP WAIT_FNCT6
UP_DCVOLT: ADD TMP_FNCT,#1
;
TEST_FAST6: CMPB FAST,#1
JE J_FAST6
LCALL BEEP
CLR COUNT1
LOOP_FAST6: LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#1111111B
JE OUT_FAST6
LCALL DELAY
INC COUNT1
CMP COUNT1,#500
JH SET_FAST6
SJMP LOOP_FAST6
OUT_FAST6: LJMP WAIT_FNCT6
SET_FAST6: LDB FAST,#1
LJMP WAIT_FNCT6
J_FAST6: LCALL LDELAY
LJMP WAIT_FNCT6
;
DOWN_FNCT6: CMP TMP_FNCT,#0
JH DOWN_DCVOLT
LJMP WAIT_FNCT6
DOWN_DCVOLT: SUB TMP_FNCT,#1
LJMP TEST_FAST6
;

```

\*\*\*\*\*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

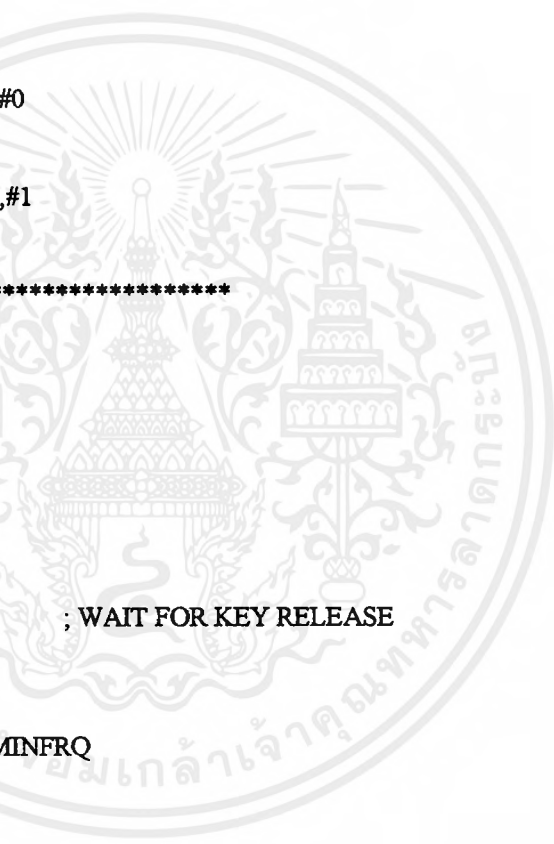
;
FNCT7: LCALL CLRLCD
      LD   PTR2,#F7_MSG
      LCALL SHOW_LCD
      LCALL L2LCD
      LCALL SHOW_LCD
      LDB  FAST,#0
RELEASE_FNCT7:
      LCALL DELAY
      LD   PTR1,#P2B           ; WAIT FOR KEY RELEASE
      LDB  IN,[PTR1]
      CMPB IN,#11111111B
      JNE  RELEASE_FNCT7
      LD   TMP_FNCT,TMP_DCTIME
WAIT_FNCT7: LCALL DELAY
      LD   DBWH,#0
      LD   DBWL,TMP_FNCT
      LCALL DISPLAY
      LD   PTR1,#P2B
      LDB  IN,[PTR1]
      CMPB IN,#11111101B       ; FUNCTION KEY
      JE   SAVE_FNCT7
      CMPB IN,#1111110B        ; ESC KEY
      JE   ESC_FNCT7
      CMPB IN,#11110111B       ; UP KEY
      JE   UP_FNCT7
      CMPB IN,#11111011B       ; DOWN KEY
      JE   DOWN_FNCT7
      CMPB IN,#11011111B       ; STOP/RESET KEY
      JE   J_BREAK_FNCT7
      LDB  FAST,#0
      LJMP WAIT_FNCT7
J_BREAK_FNCT7:
      LJMP J_BREAK
SAVE_FNCT7: LCALL BEEP
      LD   TMP_DCTIME,TMP_FNCT
      LD   PTR1,#M_DCTIME
      ST   TMP_DCTIME,[PTR1]
      LJMP FNCT8
ESC_FNCT7: LCALL BEEP
L_ESC_FNCT7: LCALL DELAY
      LD   PTR1,#P2B           ; WAIT FOR KEY RELEASE
      LDB  IN,[PTR1]
      CMPB IN,#11111111B
      JNE  L_ESC_FNCT7
      LJMP SET_FNCT
UP_FNCT7:  CMP  TMP_FNCT,#100
      JNE  UP_DCTIME
      LJMP WAIT_FNCT7
UP_DCTIME: ADD  TMP_FNCT,#1
;
TEST_FAST7: CMPB FAST,#1
      JE   J_FAST7
      LCALL BEEP
      CLR  COUNT1

```

```

LOOP_FAST7: LD PTR1,#P2B
            LDB IN,[PTR1]
            CMPB IN,#11111111B
            JE OUT_FAST7
            LCALL DELAY
            INC COUNT1
            CMP COUNT1,#500
            JH SET_FAST7
            SJMP LOOP_FAST7
OUT_FAST7: LJMP WAIT_FNCT7
SET_FAST7: LDB FAST,#1
            LJMP WAIT_FNCT7
J_FAST7: LCALL LDELAY
            LJMP WAIT_FNCT7
;
DOWN_FNCT7: CMP TMP_FNCT,#0
            JH DOWN_DCTIME
            LJMP WAIT_FNCT7
DOWN_DCTIME: SUB TMP_FNCT,#1
            LJMP TEST_FAST7
;
; *****
;
FNCT8: LCALL CLRLCD
        LD PTR2,#F8_MSG
        LCALL SHOW_LCD
        LCALL L2LCD
        LCALL SHOW_LCD
        LDB FAST,#0
RELEASE_FNCT8:
        LCALL DELAY
        LD PTR1,#P2B ; WAIT FOR KEY RELEASE
        LDB IN,[PTR1]
        CMPB IN,#11111111B
        JNE RELEASE_FNCT8
        LD TMP_FNCT,TMP_MINFRQ
WAIT_FNCT8: LCALL DELAY
            LD DBWH,#0
            LD DBWL,TMP_FNCT
            LCALL DISPLAY_F
            LD PTR1,#P2B
            LDB IN,[PTR1]
            CMPB IN,#1111101B ; FUNCTION KEY
            JE SAVE_FNCT8
            CMPB IN,#1111110B ; ESC KEY
            JE ESC_FNCT8
            CMPB IN,#1111011B ; UP KEY
            JE UP_FNCT8
            CMPB IN,#11111011B ; DOWN KEY
            JE J_DOWN_FNCT8
            CMPB IN,#1101111B ; STOP/RESET KEY
            JE J_BREAK_FNCT8
            LDB FAST,#0
            LJMP WAIT_FNCT8
J_BREAK_FNCT8:

```



```

LJMP J_BREAK
J_DOWN_FNCT8:
LJMP DOWN_FNCT8
SAVE_FNCT8: LCALL BEEP
LD TMP_MINFRQ,TMP_FNCT
LD PTR1,#M_MINFRQ
ST TMP_MINFRQ,[PTR1]
LD MINFRQ,TMP_MINFRQ
CMP TMP_RUNFRQ,MINFRQ
JLT NEWSET_MIN
LJMP FNCT9
NEWSET_MIN: LD TMP_RUNFRQ,MINFRQ
LJMP FNCT9
ESC_FNCT8: LCALL BEEP
L_ESC_FNCT8: LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE L_ESC_FNCT8
LJMP SET_FNCT
UP_FNCT8: CMP TMP_FNCT,#12000
JNE UP_MINFRQ
LJMP WAIT_FNCT8
UP_MINFRQ: ADD TMP_FNCT,#10
;
TEST_FAST8: CMPB FAST,#1
JE J_FAST8
LCALL BEEP
CLR COUNT1
LOOP_FAST8: LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#11111111B
JE OUT_FAST8
LCALL DELAY
INC COUNT1
CMP COUNT1,#500
JH SET_FAST8
SJMP LOOP_FAST8
OUT_FAST8: LJMP WAIT_FNCT8
SET_FAST8: LDB FAST,#1
LJMP WAIT_FNCT8
J_FAST8: LCALL LDELAY
LJMP WAIT_FNCT8
;
DOWN_FNCT8: CMP TMP_FNCT,#100
JH DOWN_MINFRQ
LJMP WAIT_FNCT8
DOWN_MINFRQ: SUB TMP_FNCT,#10
LJMP TEST_FAST8
;

```

\*\*\*\*\*

```

FNCT9: LCALL CLRLCD
LD PTR2,#F9_MSG
LCALL SHOW_LCD

```

```

LCALL L2LCD
LCALL SHOW_LCD
LDB FAST,#0
RELEASE_FNCT9:
LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE RELEASE_FNCT9
LD TMP_FNCT,TMP_MAXFRQ
WAIT_FNCT9: LCALL DELAY
LD DBWH,#0
LD DBWL,TMP_FNCT
LCALL DISPLAY_F
LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#1111101B ; FUNCTION KEY
JE SAVE_FNCT9
CMPB IN,#1111110B ; ESC KEY
JE ESC_FNCT9
CMPB IN,#1111011B ; UP KEY
JE UP_FNCT9
CMPB IN,#1111011B ; DOWN KEY
JE J_DOWN_FNCT9
CMPB IN,#1101111B ; STOP/RESET KEY
JE J_BREAK_FNCT9
LDB FAST,#0
LJMP WAIT_FNCT9
J_BREAK_FNCT9:
LJMP J_BREAK
J_DOWN_FNCT9:
LJMP DOWN_FNCT9
SAVE_FNCT9: LCALL BEEP
LD TMP_MAXFRQ,TMP_FNCT
LD PTR1,#M_MAXFRQ
ST TMP_MAXFRQ,[PTR1]
LD MAXFRQ,TMP_MAXFRQ
CMP TMP_RUNFRQ,MAXFRQ
JH NEWSET_MAX
LJMP FNCT10
NEWSET_MAX: LD TMP_RUNFRQ,MAXFRQ
LJMP FNCT10
ESC_FNCT9: LCALL BEEP
L_ESC_FNCT9: LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE L_ESC_FNCT9
LJMP SET_FNCT
UP_FNCT9: CMP TMP_FNCT,#36000
JNE UP_MAXFRQ
LJMP WAIT_FNCT9
UP_MAXFRQ: ADD TMP_FNCT,#10
;
TEST_FAST9: CMPB FAST,#1

```

```

JE      J_FAST9
LCALL  BEEP
CLR    COUNT1
LOOP_FAST9: LD  PTR1,#P2B
LDB    IN,[PTR1]
CMPB   IN,#11111111B
JE     OUT_FAST9
LCALL  DELAY
INC    COUNT1
CMP    COUNT1,#500
JH     SET_FAST9
SJMP   LOOP_FAST9
OUT_FAST9: LJMP WAIT_FNCT9
SET_FAST9: LDB  FAST,#1
LJMP   WAIT_FNCT9
J_FAST9:  LCALL LDELAY
LJMP   WAIT_FNCT9
;
DOWN_FNCT9: CMP  TMP_FNCT,#100
JH     DOWN_MAXFRQ
LJMP   WAIT_FNCT9
DOWN_MAXFRQ: SUB  TMP_FNCT,#10
LJMP   TEST_FAST9
;
*****
FNCT10:  LCALL CLRLCD
LD      PTR2,#F10_MSG
LCALL  SHOW_LCD
LCALL  L2LCD
LCALL  SHOW_LCD
LDB    FAST,#0
RELEASE_FNCT10:
LCALL  DELAY
LD     PTR1,#P2B          ; WAIT FOR KEY RELEASE
LDB    IN,[PTR1]
CMPB   IN,#11111111B
JNE    RELEASE_FNCT10
LD     TMP_FNCT,TMP_BASEFRQ
WAIT_FNCT10:LCALL DELAY
LD     DBWH,#0
LD     DBWL,TMP_FNCT
LCALL  DISPLAY_F
LD     PTR1,#P2B
LDB    IN,[PTR1]
CMPB   IN,#1111101B      ; FUNCTION KEY
JE     SAVE_FNCT10
CMPB   IN,#11111110B      ; ESC KEY
JE     ESC_FNCT10
CMPB   IN,#11110111B      ; UP KEY
JE     UP_FNCT10
CMPB   IN,#11111011B      ; DOWN KEY
JE     DOWN_FNCT10
CMPB   IN,#11011111B      ; STOP/RESET KEY
JE     J_BREAK_FNCT10

```

เอกสารนี้เป็นเอกสารที่สงวนเวลาสำหรับบริการเชิงงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LDB FAST,#0
LJMP WAIT_FNCT10
J_BREAK_FNCT10:
LJMP J_BREAK
SAVE_FNCT10:LCALL BEEP
LD TMP_BASEFRQ,TMP_FNCT
LD PTR1,#M_BASEFRQ
ST TMP_BASEFRQ,[PTR1]
LJMP FNCT11
ESC_FNCT10: LCALL BEEP
L_ESC_FNCT10:
LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE L_ESC_FNCT10
LJMP SET_FNCT
UP_FNCT10: CMP TMP_FNCT,#36000
JNE UP_BASEFRQ
LJMP WAIT_FNCT10
UP_BASEFRQ: ADD TMP_FNCT,#10
;
TEST_FAST10:CMPB FAST,#1
JE J_FAST10
LCALL BEEP
CLR COUNT1
LOOP_FAST10:LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#11111111B
JE OUT_FAST10
LCALL DELAY
INC COUNT1
CMP COUNT1,#500
JH SET_FAST10
SJMP LOOP_FAST10
OUT_FAST10: LJMP WAIT_FNCT10
SET_FAST10: LDB FAST,#1
LJMP WAIT_FNCT10
J_FAST10: LCALL LDELAY
LJMP WAIT_FNCT10
;
DOWN_FNCT10:CMP TMP_FNCT,#5000
JNE DOWN_BASEFRQ
LJMP WAIT_FNCT10
DOWN_BASEFRQ:
SUB TMP_FNCT,#10
LJMP TEST_FAST10
;
*****
FNCT11: LCALL CLRLCD
LD PTR2,#F11_MSG
LCALL SHOW_LCD
RELEASE FNCT11:
LCALL DELAY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE RELEASE_FNCT11
WAIT_FNCT11:LCALL LDELAY
LCALL LDELAY
LCALL LDELAY
LCALL LDELAY
LD DBWH,#0
LD DBWL,VDC
LCALL DISPLAY_V
LD PTR1,#P2B
LDB IN,[PTR1]
CMPB IN,#11111101B ; FUNCTION KEY
JE OUT_FNCT11
CMPB IN,#1111110B ; ESC KEY
JE ESC_FNCT11
CMPB IN,#11011111B ; STOP/RESET KEY
JE J_BREAK_FNCT11
LJMP WAIT_FNCT11
J_BREAK_FNCT11:
LJMP J_BREAK
OUT_FNCT11: LCALL BEEP
LJMP FNCT12
ESC_FNCT11: LCALL BEEP
L_ESC_FNCT11:
LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE L_ESC_FNCT11
LJMP SET_FNCT

```

```

*****
FNCT12: LCALL CLRLCD
LD PTR2,#F12_MSG
LCALL SHOW_LCD
RELEASE_FNCT12:
LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#11111111B
JNE RELEASE_FNCT12
WAIT_FNCT12:LCALL LDELAY
LCALL LDELAY
LCALL LDELAY
LCALL LDELAY
LD DBWH,#0
LD DBWL,IDC
LCALL DISPLAY_I
LD PTR1,#P2B
LDB IN,[PTR1]

```

```

CMPB IN,#1111101B ; FUNCTION KEY
JE OUT_FNCT12
CMPB IN,#1111110B ; ESC KEY
JE ESC_FNCT12
CMPB IN,#1101111B ; STOP/RESET KEY
JE J_BREAK_FNCT12
LJMP WAIT_FNCT12
J_BREAK_FNCT12:
LJMP J_BREAK
OUT_FNCT12: LCALL BEEP
LJMP SET_FNCT
ESC_FNCT12: LCALL BEEP
L_ESC_FNCT12:
LCALL DELAY
LD PTR1,#P2B ; WAIT FOR KEY RELEASE
LDB IN,[PTR1]
CMPB IN,#1111111B
JNE L_ESC_FNCT12
LJMP SET_FNCT

```

```

; ***** ENDING MAIN PROGRAM *****
;

```

```

MSG1: DCB 'INRUST PROTECT '
MSG2: DCB ' PLEASE WAIT '
MSG3: DCB ' READY TO RUN '
MSG4: DCB ' < RUN > '
MSG5: DCB '>> [ FORWARD ] '
MSG6: DCB '<<- [ REVERSE ] '
MSG7: DCB ' !!! ERROR !!! '
MSG8: DCB ' OVER VOLTAGE '
MSG9: DCB ' UNDER VOLTAGE '
MSG10: DCB 'OVER 200% RATING'
MSG11: DCB 'OVER 150% RATING'
MSG12: DCB ' !! OVERLOAD !! '
MSG13: DCB ' < STOP > '
MSG14: DCB ' < BREAK > '
MSG15: DCB ' < RESET > '
MSG16: DCB 'SELECT FUNCTION '
MSG17: DCB 'BACKUP FAILED ! '
MSG18: DCB '< USED R BREAK > '

```

```

F1_MSG: DCB 'F1:RUNNING FREQ '
DCB '[1.0 - 360.0 Hz]'
F2_MSG: DCB 'F2:ACCELERATION '
DCB '[0.1 - 360.0 S]'
F3_MSG: DCB 'F3:DECELERATION '
DCB '[0.1 - 360.0 S]'
F4_MSG: DCB 'F4:TORQUE BOOST '
DCB '[0.0 - 30.0 %] '
F5_MSG: DCB 'F5:DC BRAKE FREQ'
DCB '[0.0 - 120.0 Hz]'
F6_MSG: DCB 'F6:DC BRAKE VOLT'
DCB '[0.0 - 30.0 %] '
F7_MSG: DCB 'F7:DC BRAKE TIME'
DCB '[0.0 - 10.0 S]'

```

```

F8_MSG:      DCB 'F8:MINIMUM FREQ.'
              DCB '[1.0 - 60.0 Hz]'
F9_MSG:      DCB 'F9:MAXIMUM FREQ.'
              DCB '[1.0 - 360.0 Hz]'
F10_MSG:     DCB 'F10:V/F BASE FRQ'
              DCB '[50.0 - 360.0Hz]'
F11_MSG:     DCB 'F11:DC VOLTAGE '
F12_MSG:     DCB 'F12:DC CURRENT '
;
NUM:         DCB 3FH,06H,5BH,4FH,66H,6DH,7DH,07H,7FH,6FH
;

```

```

CSEG      AT 3200H
SIN:

```

```

DCW 0,114,229,343,458,572,686,801,915,1029 ; SIN 0.0 - 0.9
DCW 1144,1258,1372,1487,1601,1716,1830,1944,2059,2173 ; SIN 1.0 - 1.9
DCW 2287,2402,2516,2630,2744,2859,2973,3087,3201,3316 ; SIN 2.0 - 2.9
DCW 3430,3544,3658,3772,3887,4001,4115,4229,4343,4457 ; SIN 3.0 - 3.9
DCW 4571,4686,4800,4914,5028,5142,5256,5370,5484,5598 ; SIN 4.0 - 4.9
DCW 5712,5823,5940,6054,6167,6281,6395,6509,6623,6737 ; SIN 5.0 - 5.9
DCW 6850,6964,7078,7191,7305,7419,7532,7646,7760,7873 ; SIN 6.0 - 6.9
DCW 7987,8100,8214,8327,8441,8554,8667,8781,8894,9007 ; SIN 7.0 - 7.9
DCW 9121,9234,9347,9460,9574,9687,9800,9913,10026,10139 ; SIN 8.0 - 8.9
DCW 10252,10365,10478,10591,10704,10816,10929,11042,11155,11267 ; SIN 9.0 - 9.9
DCW 11380,11493,11605,11718,11830,11943,12055,12168,12280,12392 ; SIN 10.0 - 10.9
DCW 12505,12617,12729,12841,12954,13066,13178,13290,13402,13514 ; SIN 11.0 - 11.9
DCW 13625,13737,13849,13961,14073,14184,14296,14408,14519,14631 ; SIN 12.0 - 12.9
DCW 14742,14854,14965,15076,15188,15299,15410,15522,15632,15743 ; SIN 13.0 - 13.9
DCW 15854,15965,16076,16187,16298,16409,16519,16630,16741,16851 ; SIN 14.0 - 14.9
DCW 16962,17072,17183,17293,17403,17513,17624,17734,17844,17954 ; SIN 15.0 - 15.9
DCW 18064,18174,18284,18393,18503,18613,18723,18832,18942,19051 ; SIN 16.0 - 16.9
DCW 19161,19270,19380,19488,19600,19707,19816,19925,20034,20143 ; SIN 17.0 - 17.9
DCW 20251,20360,20469,20577,20686,20795,20903,21011,21120,21228 ; SIN 18.0 - 18.9
DCW 21336,21444,21552,21660,21768,21876,21984,22092,22199,22307 ; SIN 19.0 - 19.9
DCW 22414,22522,22629,22736,22844,22951,23058,23165,23272,23379 ; SIN 20.0 - 20.9
DCW 23486,23592,23699,23806,23912,24019,24125,24231,24338,24444 ; SIN 21.0 - 21.9
DCW 24550,24656,24762,24868,24973,25079,25185,25290,25396,25501 ; SIN 22.0 - 22.9
DCW 25607,25712,25817,25922,26027,26132,26237,26342,26446,26551 ; SIN 23.0 - 23.9
DCW 26655,26760,26864,26969,27073,27177,27281,27385,27489,27593 ; SIN 24.0 - 24.9
DCW 27696,27800,27903,28007,28110,28214,28317,28420,28523,28626 ; SIN 25.0 - 25.9
DCW 28729,28831,28934,29037,29139,29242,29344,29446,29548,29650 ; SIN 26.0 - 26.9
DCW 29752,29854,29956,30058,30159,30261,30362,30463,30565,30666 ; SIN 27.0 - 27.9
DCW 30767,30868,30969,31069,31170,31271,31371,31471,31572,31672 ; SIN 28.0 - 28.9
DCW 31772,31872,31972,32072,32171,32271,32370,32470,32569,32668 ; SIN 29.0 - 29.9
DCW 32767,32867,32965,33064,33163,33262,33360,33458,33557,33655 ; SIN 30.0 - 30.9
DCW 33753,33851,33949,34047,34144,34242,34339,34437,34534,34631 ; SIN 31.0 - 31.9
DCW 34728,34825,34922,35019,35115,35212,35308,35405,35501,35597 ; SIN 32.0 - 32.9
DCW 35693,35789,35885,35980,36076,36171,36267,36362,36457,36552 ; SIN 33.0 - 33.9
DCW 36647,36741,36836,36931,37025,37119,37214,37308,36457,37496 ; SIN 34.0 - 34.9
DCW 37589,37683,37776,37870,37963,38056,38149,38242,38335,38428 ; SIN 35.0 - 35.9
DCW 38521,38613,38705,38798,38890,38982,39074,39165,39257,39349 ; SIN 36.0 - 36.9
DCW 39440,39531,39622,39713,39804,39895,39986,40076,40167,40257 ; SIN 37.0 - 37.9
DCW 40347,40437,40527,40617,40707,40796,40886,40975,41064,41154 ; SIN 38.0 - 38.9
DCW 41243,41331,41420,41509,41597,41685,41774,41862,41950,42037 ; SIN 39.0 - 39.9
DCW 42125,42213,42300,42387,42475,42562,42648,42735,42822,42908 ; SIN 40.0 - 40.9
DCW 42995,43081,43167,43253,43339,43425,43510,43596,43681,43766 ; SIN 41.0 - 41.9

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสำนักงานส่งเสริมการค้าในต่างประเทศ ณ นครโฮจิมินห์ ให้บริการแก่ผู้ติดต่อให้มา หรือส่งไปยังบริษัทด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DCW 43851,43936,44021,44106,44190,44275,44359,44443,44527,44611 ; SIN 42.0 - 42.9
DCW 44695,44778,44862,44945,45028,45111,45194,45277,45360,45442 ; SIN 43.0 - 43.9
DCW 45524,45607,45689,45771,45852,45934,46016,46097,46178,46259 ; SIN 44.0 - 44.9
DCW 46340,46421,46502,46582,46663,46743,46823,46903,46983,47062 ; SIN 45.0 - 45.9
DCW 47142,47221,47301,47380,47459,47537,47616,47695,47773,47851 ; SIN 46.0 - 46.9
DCW 47929,48007,48085,48163,48240,48317,48395,48472,48549,48625 ; SIN 47.0 - 47.9
DCW 48702,48778,48855,48931,49007,49083,49159,49234,49310,49385 ; SIN 48.0 - 48.9
DCW 49460,49535,49610,49684,49759,49833,49907,49981,50055,50129 ; SIN 49.0 - 49.9
DCW 50203,50276,50349,50423,50496,50568,50641,50714,50786,50858 ; SIN 50.0 - 50.9
DCW 50930,51002,51074,51146,51217,51288,51359,51430,51501,51572 ; SIN 51.0 - 51.9
DCW 51642,51713,51783,51853,51923,51992,52062,52131,52201,52270 ; SIN 52.0 - 52.9
DCW 52339,52407,52476,52544,52613,52681,52749,52817,52884,52912 ; SIN 53.0 - 53.9
DCW 53019,53086,53153,53220,53287,53353,53419,53486,53552,53617 ; SIN 54.0 - 54.9
DCW 53683,53747,53814,53879,53944,54009,54074,54138,54203,54267 ; SIN 55.0 - 55.9
DCW 54331,54395,54459,54522,54585,54649,54712,54775,54837,54900 ; SIN 56.0 - 56.9
DCW 54962,55024,55087,55148,55210,55272,55333,55394,55455,55516 ; SIN 57.0 - 57.9
DCW 55577,55637,55698,55758,55818,55878,55937,55997,56056,56115 ; SIN 58.0 - 58.9
DCW 56174,56233,56292,56350,56409,56467,56525,56583,56640,56698 ; SIN 59.0 - 59.9
SIN60: DCW 56755 ; SIN 60.0

```

```

;
; ***** SUBROUTINE *****
;

```

```

DELAY: CLRB WAIT_TIME ; DELAY 1 ms
J_WT: CMPB WAIT_TIME,#8
JNE J_WT
RET

```

```

LDELAY: LD COUNT1,#20 ; DELAY 20 ms
J_LDELAY: LCALL DELAY
DJNZW COUNT1,J_LDELAY
RET

```

```

; *****
;

```

```

CLRLCD: LD PTR1,#LCDX
LDB OUT,#01H
STB OUT,[PTR1]
LCALL DELAY
LCALL DELAY
RET

```

```

L2LCD: LD PTR1,#LCDX
LDB OUT,#00H
STB OUT,[PTR1]
LCALL DELAY
RET

```

```

WRTLCD: LD PTR1,#LCDW
STB OUT,[PTR1]
LCALL DELAY
RET

```

```

SHOW_LCD:LD COUNT2,#16 ; SHOW MESSAGE

```

```

LSHOW: LDB OUT,[PTR2]+
LCALL WRTLCD

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
DJNZ COUNT2,LSHOW
RET
```

```
SHOW_DIR: CMPB DIR,#0
            JE REVD
            LD PTR2,#MSG5
            LCALL SHOW_LCD
            RET
REVD: LD PTR2,#MSG6
      LCALL SHOW_LCD
      RET
```

```
*****
BEEP: ANDB IOPORT1,#11011111B ; BIT 6 LOW
      LCALL DELAY
      ORB IOPORT1,#00100000B ; BIT 6 HIGH
      RET
```

```
*****
RUN_ENABLE: LDB IOPORT1,#11101110B ; RELAY CLOSED,ENABLE
            LDB RUN,#1
            RET
```

```
RUN_DISABLE: LDB IOPORT1,#11111110B ; RELAY CLOSED,DISABLE
            CLRB RUN
            RET
```

```
*****
DISPLAY: LD PTR1,#P2C ; DOT1 ON , DOT2 OFF
          LDB OUT,#00000001B
          STB OUT,[PTR1]
          DIVU DBW,#10 ; DEVIDE BY 10
          LD PTR1,#P2A
          ADD DBWH,#NUM
          LDB OUT,[DBWH] ; GET REMAINDER FOR 1'st
          STB OUT,[PTR1]
          CLR DBWH
          DIVU DBW,#10 ; DEVIDE BY 10
          LD PTR1,#P1C
          ADD DBWH,#NUM
          LDB OUT,[DBWH] ; GET REMAINDER FOR 2'nd
          STB OUT,[PTR1]
          CLR DBWH
          LDB OUT,#00H
          LD PTR1,#P1B ; BLANK 3'rd
          STB OUT,[PTR1]
          LD PTR1,#P1A ; BLANK 4'th
          STB OUT,[PTR1]
          CMP DBWL,#00H ; TEST AND JUMP IF ZERO
          JE OUT_DISPLAY
          DIVU DBW,#10 ; DEVIDE BY 10
          LD PTR1,#P1B
```

```

ADD    DBWH,#NUM
LDB    OUT,[DBWH]          ; GET REMAINDER FOR 3'rd
STB    OUT,[PTR1]
CLR    DBWH
CMP    DBWL,#00H          ; TEST AND JUMP IF ZERO
JE     OUT_DISPLAY
DIVU   DBW,#10            ; DEVIDE BY 10
LD     PTR1,#P1A
ADD    DBWH,#NUM
LDB    OUT,[DBWH]          ; GET REMAINDER FOR 4'th
STB    OUT,[PTR1]
OUT_DISPLAY:RET

```

```

*****
DISPLAY_F: LD  PTR1,#P2C          ; DOT1 ON , DOT2 OFF
LDB    OUT,#00000001B
STB    OUT,[PTR1]
DIVU   DBW,#10            ; DEVIDE BY 10
CLR    DBWH
DIVU   DBW,#10            ; DEVIDE BY 10
LD     PTR1,#P2A
ADD    DBWH,#NUM
LDB    OUT,[DBWH]          ; GET REMAINDER FOR 1'st
STB    OUT,[PTR1]
CLR    DBWH
DIVU   DBW,#10            ; DEVIDE BY 10
LD     PTR1,#P1C
ADD    DBWH,#NUM
LDB    OUT,[DBWH]          ; GET REMAINDER FOR 2'nd
STB    OUT,[PTR1]
CLR    DBWH
LDB    OUT,#00H
LD     PTR1,#P1B          ; BLANK 3'rd
STB    OUT,[PTR1]
LD     PTR1,#P1A          ; BLANK 4'th
STB    OUT,[PTR1]
CMP    DBWL,#00H          ; TEST AND JUMP IF ZERO
JE     OUT_DISPLAY_F
DIVU   DBW,#10            ; DEVIDE BY 10
LD     PTR1,#P1B
ADD    DBWH,#NUM
LDB    OUT,[DBWH]          ; GET REMAINDER FOR 3'rd
STB    OUT,[PTR1]
CLR    DBWH
CMP    DBWL,#00H          ; TEST AND JUMP IF ZERO
JE     OUT_DISPLAY_F
DIVU   DBW,#10            ; DEVIDE BY 10
LD     PTR1,#P1A
ADD    DBWH,#NUM
LDB    OUT,[DBWH]          ; GET REMAINDER FOR 4'th
STB    OUT,[PTR1]
OUT_DISPLAY_F:
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DISPLAY_I: LD PTR1,#P2C ; DOT1 OFF , DOT2 ON
LDB OUT,#00000010B
STB OUT,[PTR1]
DIVU DBW,#10 ; DEVIDE BY 10
LD PTR1,#P2A
ADD DBWH,#NUM
LDB OUT,[DBWH] ; GET REMAINDER FOR 1'st
STB OUT,[PTR1]
CLR DBWH
DIVU DBW,#10 ; DEVIDE BY 10
LD PTR1,#P1C
ADD DBWH,#NUM
LDB OUT,[DBWH] ; GET REMAINDER FOR 2'nd
STB OUT,[PTR1]
CLR DBWH
LDB OUT,#00H
LD PTR1,#P1A ; BLANK 4'th
STB OUT,[PTR1]
DIVU DBW,#10 ; DEVIDE BY 10
LD PTR1,#P1B
ADD DBWH,#NUM
LDB OUT,[DBWH] ; GET REMAINDER FOR 3'rd
STB OUT,[PTR1]
CLR DBWH
CMP DBWL,#00H ; TEST AND JUMP IF ZERO
JE OUT_DISPLAY_I
DIVU DBW,#10 ; DEVIDE BY 10
LD PTR1,#P1A
ADD DBWH,#NUM
LDB OUT,[DBWH] ; GET REMAINDER FOR 4'th
STB OUT,[PTR1]
OUT_DISPLAY_I:
RET

```

```

;
DISPLAY_V: LD PTR1,#P2C ; DOT1 ON , DOT2 OFF
LDB OUT,#00000000B
STB OUT,[PTR1]
DIVU DBW,#10 ; DEVIDE BY 10
LD PTR1,#P2A
ADD DBWH,#NUM
LDB OUT,[DBWH] ; GET REMAINDER FOR 1'st
STB OUT,[PTR1]
CLR DBWH
DIVU DBW,#10 ; DEVIDE BY 10
LD PTR1,#P1C
ADD DBWH,#NUM
LDB OUT,[DBWH] ; GET REMAINDER FOR 2'nd
STB OUT,[PTR1]
CLR DBWH
LDB OUT,#00H
LD PTR1,#P1A ; BLANK 4'th
STB OUT,[PTR1]
DIVU DBW,#10 ; DEVIDE BY 10
LD PTR1,#P1B
ADD DBWH,#NUM

```

```

LDB OUT,[DBWH] ; GET REMAINDER FOR 3'td
STB OUT,[PTR1]
CLR DBWH
CMP DBWL,#00H ; TEST AND JUMP IF ZERO
JE OUT_DISPLAY_V
DIVU DBW,#10 ; DEVIDE BY 10
LD PTR1,#P1A
ADD DBWH,#NUM
LDB OUT,[DBWH] ; GET REMAINDER FOR 4'th
STB OUT,[PTR1]
OUT_DISPLAY_V:
RET
;
;
; *****
;
;
CAL_STEP_F: CLR STEP_F
LD RMSTEP_FL,HIGH_F
SUB RMSTEP_FL,LOW_F
MULU RMSTEP_FL,#10 ; ( HIGH_F - LOW_F ) * 10
MULU TIME,T,#7813 ; T * 7813
L_DIV: SUB RMSTEP_FL,TIMEL ; DIVIDE 32BIT BY 32BIT
SUBC RMSTEP_FH,TIMEH
JLT OUT_CAL_STEP_F
INC STEP_F
SJMP L_DIV
OUT_CAL_STEP_F:
ADD RMSTEP_FL,TIMEL
ADDC RMSTEP_FH,TIMEH
RET
;
; ***** EXTINT1 ROUTINE *****
;
;
EXTINT1_ISR:PUSHA
INCB WAIT_TIME
CMPB RUN,#1 ; 1 RUN , 0 STOP
JE RUNNING
;
READ_VDC: LDB AD_COMMAND,#00011000B ; START CH0 ( VDC )
WAIT_VDC: NOP
JBS AD_RESULT,3,WAIT_VDC
LD VDC,AD_RESULT
SHR VDC,#6
SUB VDC,#511
;
READ_IDC: LDB AD_COMMAND,#00011001B ; START CH1 ( IDC )
WAIT_IDC: NOP
JBS AD_RESULT,3,WAIT_IDC
LD IDC,AD_RESULT
SHR IDC,#6
SUB IDC,#511
;
POPA
RET
;
RUNNING: CMPB DIR,#00H

```

```

JE      REV
FWD:   LD   PTR3,#PA
       STB  AX,[PTR3]
       LD   PTR3,#PB
       STB  BX,[PTR3]
       LD   PTR3,#PC
       STB  CX,[PTR3]
       SJMP CAL
;
REV:   LD   PTR3,#PA
       STB  AX,[PTR3]
       LD   PTR3,#PB
       STB  CX,[PTR3]
       LD   PTR3,#PC
       STB  BX,[PTR3]
;
CAL:   LDB  AD_COMMAND,#00011000B ; START CHO ( VDC )
;
CAL_SET_F: CMP  RUNFRQ_HIGH_F ; CHECK UP OR DOWN
          JNE  DOWN_SET_F
UP_SET_F: ADD  REMAIN_FL, RMSTEP_FL ; REMAIN = REMAIN+RMSTEP
          ADDC REMAIN_FH, RMSTEP_FH
          SUB  REMAIN_FL, TIMEL ; (REMAIN)/TIME
          SUBC REMAIN_FH, TIMEH
          JLT  OUT_UP_SET_F
          INC  SET_F
          ADD  SET_F, STEP_F
          SJMP TEST_UP_SET_F
OUT_UP_SET_F:
          ADD  REMAIN_FL, TIMEL
          ADDC REMAIN_FH, TIMEH
          ADD  SET_F, STEP_F
TEST_UP_SET_F:
          CMP  SET_F, HIGH_F ; SET_F <= HIGH_F
          JH   LIMIT_HIGH_F
          LJMP CAL_DEG
LIMIT_HIGH_F:
          LD   SET_F, HIGH_F
          LJMP CAL_DEG
;
DOWN_SET_F: SUB  REMAIN_FL, RMSTEP_FL ; REMAIN = REMAIN-RMSTEP
          SUBC REMAIN_FH, RMSTEP_FH
          JLT  OUT_DOWN_SET_F
          SUB  SET_F, STEP_F
          SJMP TEST_DOWN_SET_F
OUT_DOWN_SET_F:
          ADD  REMAIN_FL, TIMEL
          ADDC REMAIN_FH, TIMEH
          DEC  SET_F
          SUB  SET_F, STEP_F
TEST_DOWN_SET_F:
          CMP  SET_F, LOW_F ; SET_F >= LOW_F
          JLT  LIMIT_LOW_F
          LJMP CAL_DEG
LIMIT_LOW_F:

```

```
LD SET_F,LOW_F
LJMP CAL_DEG
```

```
*****
```

```
CAL_DEG: MULU DBWINT,SET_F,#36 ; DEG = DEG + [( 36*SET_F ) / 7813]
DIVU DBWINT,#7813
ADD DEG,DBWINTL
ADD RMDEG,DBWINTH
SUB RMDEG,#7813
JLT OUT_CAL_DEG
INC DEG
SJMP TEST_DEG
```

```
OUT_CAL_DEG:ADD RMDEG,#7813
```

```
TEST_DEG: CMP DEG,#3599
```

```
JH RELOAD_DEG
```

```
LJMP CAL_M
```

```
RELOAD_DEG: LD DEG,#0
```

```
*****
```

```
CAL_M: LD VDC,AD_RESULT
```

```
SHR VDC,#6
```

```
SUB VDC,#511
```

```
LDB AD_COMMAND,#00011001B ; START CH1 ( IDC )
```

```
VDC] LD TEMP_M,#1000 ;M = [(SET_F/BASEFRQ)*(1,000-TBOOST) + TBOOST]*[360/
```

```
SUB TEMP_M,TBOOST
```

```
MULU DBWINT,TEMP_M,SET_F
```

```
DIVU DBWINT,BASEFRQ
```

```
ADD DBWINTL,TBOOST
```

```
MULU DBWINT,DBWINTL,#360
```

```
DIVU DBWINT,VDC
```

```
CMP DBWINTL,#1000 ; M <= 1000
```

```
JH RELOAD_M
```

```
LD TEMP_M,DBWINTL
```

```
LJMP FIND_SECTOR
```

```
RELOAD_M: LD TEMP_M,#1000
```

```
*****
```

```
FIND_SECTOR:LD TEMP1,DEG
```

```
CLR PTR3
```

```
DIVU TEMP1,#600
```

```
CMPB TEMP1L,#0
```

```
JE J_SECTOR1
```

```
CMPB TEMP1L,#1
```

```
JE J_SECTOR2
```

```
CMPB TEMP1L,#2
```

```
JE J_SECTOR3
```

```
CMPB TEMP1L,#3
```

```
JE J_SECTOR4
```

```
CMPB TEMP1L,#4
```

```
JE J_SECTOR5
```

```
LJMP SECTOR6
```

```
;
J_SECTOR1: LJMP SECTOR1
J_SECTOR2: LJMP SECTOR2
J_SECTOR3: LJMP SECTOR3
J_SECTOR4: LJMP SECTOR4
J_SECTOR5: LJMP SECTOR5
```

```
;
SECTOR1: LD TEMP1,PTR3
```

```
;
SHL TEMP1,#1 ; MULTIPLY 2
LD PTR3,#SIN
ADD PTR3,TEMP1 ; Y = V6 [ 110 ]
LD DBW2L,[PTR3] ; Y = B
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB BX,DBW2LH
```

```
;
LD PTR3,#SIN60
SUB PTR3,TEMP1 ; X = V4 [ 100 ]
LD DBW2L,[PTR3] ; X = A
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB AX,DBW2LH
ADDB AX,BX
```

```
;
LDB CX,#0 ; Z = C = V0 [ 000 ]
LJMP TEST_VDC
```

```
;
SECTOR2: LD TEMP1,PTR3
```

```
;
SHL TEMP1,#1 ; MULTIPLY 2
LD PTR3,#SIN
ADD PTR3,TEMP1 ; Y = V2 [ 010 ]
LD DBW2L,[PTR3] ; Y = A
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB AX,#255
SUBB AX,DBW2LH
LDB TEMP_SECTOR,DBW2LH
```

```
;
LD PTR3,#SIN60
SUB PTR3,TEMP1 ; X = V6 [ 110 ]
LD DBW2L,[PTR3] ; X = C
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB CX,#255
SUBB CX,DBW2LH
SUBB CX,TEMP_SECTOR
```

```
;
LDB BX,#255 ; Z = B [ V7 , 111 ]
LJMP TEST_VDC
```

```
;
SECTOR3: LD TEMP1,PTR3
```

```
;
SHL TEMP1,#1 ; MULTIPLY 2
```

เอกสารนี้เป็นเอกสารที่สร้างขึ้นสำหรับการใช้งาน; คู่มือการที่ขอใช้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LD PTR3,#SIN
ADD PTR3,TEMP1 ; Y = V3 [ 011 ]
LD DBW2L,[PTR3] ; Y = C
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB CX,DBW2LH

LD PTR3,#SIN60
SUB PTR3,TEMP1 ; X = V2 [ 010 ]
LD DBW2L,[PTR3] ; X = B
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB BX,DBW2LH
ADDB BX,CX

LDB AX,#0 ; Z = A = V0 [ 000 ]
LJMP TEST_VDC

```

SECTOR4: LD TEMP1,PTR3

```

SHL TEMP1,#1 ; MULTIPLY 2
LD PTR3,#SIN
ADD PTR3,TEMP1 ; Y = V1 [ 001 ]
LD DBW2L,[PTR3] ; Y = B
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB BX,#255
SUBB BX,DBW2LH
LDB TEMP_SECTOR,DBW2LH

```

```

LD PTR3,#SIN60
SUB PTR3,TEMP1 ; X = V3 [ 011 ]
LD DBW2L,[PTR3] ; X = A
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB AX,#255
SUBB AX,DBW2LH
SUBB AX,TEMP_SECTOR

```

```

LDB CX,#255 ; Z = C = V7 [ 111 ]
LJMP TEST_VDC

```

SECTOR5: LD TEMP1,PTR3

```

SHL TEMP1,#1 ; MULTIPLY 2
LD PTR3,#SIN
ADD PTR3,TEMP1 ; Y = V5 [ 101 ]
LD DBW2L,[PTR3] ; Y = A
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB AX,DBW2LH

```

```

LD PTR3,#SIN60
SUB PTR3,TEMP1 ; X = V1 [ 001 ]
LD DBW2L,[PTR3] ; X = C

```

```

MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB CX,DBW2LH
ADDB CX,AX
;
LDB BX,#0 ; Z = B = V0 [ 000 ]
LJMP TEST_VDC
;
SECTOR6: LD TEMP1,PTR3
;
SHL TEMP1,#1 ; MULTIPLY 2
LD PTR3,#SIN
ADD PTR3,TEMP1 ; Y = V4 [ 100 ]
LD DBW2L,[PTR3] ; Y = C
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB CX,#255
SUBB CX,DBW2LH
LDB TEMP_SECTOR,DBW2LH
;
LD PTR3,#SIN60
SUB PTR3,TEMP1 ; X = V5 [ 101 ]
LD DBW2L,[PTR3] ; X = B
MULU DBW2,TEMP_M ; * M
DIVU DBW2,#1000 ; DIV 1000
LDB BX,#255
SUBB BX,DBW2LH
SUBB BX,TEMP_SECTOR
;
LDB AX,#255 ; Z = A = V7 [ 111 ]
;
TEST_VDC: LD IDC,AD_RESULT
SHR IDC,#6
SUB IDC,#511
CMPB WAIT_TIME,#8
JNE J_NO_TEST
CMP VDC,#385 ; MAX VDC
JH INC_OVER_VDC
CMP VDC,#310 ; MIN VDC
JLT INC_UNDER_VDC
CMP OVER_VDC,#0
JNE DEC_OVER_VDC
CMP UNDER_VDC,#0
JNE DEC_UNDER_VDC
LJMP TEST_IDC
J_NO_TEST: LJMP OUT_TEST
INC_OVER_VDC:
LDB OVER_LED,#1
INC OVER_VDC
CMP OVER_VDC,#4000 ; 4 S
JH J_ERROR1
LJMP TEST_IDC
J_ERROR1: LDB ERR,#1
LJMP OUT_ERROR
DEC_UNDER_VDC:

```

```

    DEC    OVER_VDC
    LJMP   TEST_IDC
INC_UNDER_VDC:
    LDB    OVER_LED,#1
    INC    UNDER_VDC
    CMP    UNDER_VDC,#4000    ; 4 S
    JH     J_ERROR2
    LJMP   TEST_IDC
J_ERROR2: LDB ERR,#2
    LJMP   OUT_ERROR
DEC_UNDER_VDC:
    DEC    UNDER_VDC
;
TEST_IDC: CMP IDC,#200        ; 200 % RATING
    JH     INC_OVER_200
    CMP    OVER_200,#0
    JNE    DEC_OVER_200
    LJMP   TEST_150
INC_OVER_200:
    LDB    OVER_LED,#1
    INC    OVER_200
    CMP    OVER_200,#10000    ; 1 S
    JH     J_ERROR3
    LJMP   TEST_150
J_ERROR3: LDB ERR,#3
    LJMP   OUT_ERROR
DEC_OVER_200:
    DEC    OVER_200
TEST_150: CMP IDC,#150       ; 150 % RATING
    JH     INC_OVER_150
    CMP    OVER_150,#0
    JNE    DEC_OVER_150
    LJMP   OUT_TEST
INC_OVER_150:
    LDB    OVER_LED,#1
    INC    OVER_150
    CMP    OVER_150,#60000    ; 60 S
    JH     J_ERROR4
    LJMP   OUT_TEST
J_ERROR4: LDB ERR,#4
    LJMP   OUT_ERROR
DEC_OVER_150:
    DEC    OVER_150
OUT_TEST: CMPB OVER_LED,#1
    JE     ON_OVER_LED
    ORB    IOPORT1,#00000100B ; OVER LED OFF
    CLRB   OVER_LED
    POPA
    RET
ON_OVER_LED:ANDB IOPORT1,#11111011B ; OVER LED ON
    CLRB   OVER_LED
    POPA
    RET
;
OUT_ERROR: LD ERR_CODE,#0AAAAH

```

```

LD PTR1,#M_ERR_CODE
ST ERR_CODE,[PTR1]
LD PTR1,#M_ERR
STB ERR,[PTR1]
RST ;RESET SYSTEM

```

```

*****

```

```

BREAK: LD DCFRQ,TMP_DCFRQ
LD DCVOLT,TMP_DCVOLT
LD DCTIME,TMP_DCTIME
CMPB RUN,#0
JE J_NOTRUN_B
CMP RUNFRQ,DCFREQ
JLE BEGIN_STOP
LD T,DECTIME
DI
LD HIGH_F,RUNFRQ
LD LOW_F,DCFREQ
LCALL CAL_STEP_F
LD RUNFRQ,#0
EI
SJMP BEGIN_STOP

```

```

J_NOTRUN_B: LJMP NOTRUN_B

```

```

BEGIN_STOP: LCALL CLRLCD
LD PTR2,#MSG13
LCALL SHOW_LCD

```

```

WAIT_B: CLR DBWH
LD DBWL,SET_F
LCALL DISPLAY_F
CMP VDC,#400
JH J_USED_RB1
LCALL NOT_USED_RB
SJMP J_WAIT_B

```

```

J_USED_RB1: LCALL USED_RB

```

```

J_WAIT_B: CMP SET_F,DCFREQ
JH WAIT_B

```

```

BEGIN_BREAK:DI
LD RUN,#0
LD TEMP_M,DCVOLT
EI

```

```

FIND_SECTOR_B:
LD TEMP1,DEG
CLR PTR3
DIVU TEMP1,#600
CMPB TEMP1L,#0
JE J_SECTOR1_B
CMPB TEMP1L,#1
JE J_SECTOR2_B
CMPB TEMP1L,#2
JE J_SECTOR3_B
CMPB TEMP1L,#3
JE J_SECTOR4_B
CMPB TEMP1L,#4
JE J_SECTORS_B

```

```

LJMP    SECTOR6_B
;
J_SECTOR1_B:LJMP SECTOR1_B
J_SECTOR2_B:LJMP SECTOR2_B
J_SECTOR3_B:LJMP SECTOR3_B
J_SECTOR4_B:LJMP SECTOR4_B
J_SECTOR5_B:LJMP SECTOR5_B
;
SECTOR1_B: LD  TEMP1,PTR3
;
        SHL   TEMP1,#1           ; MULTIPLY 2
        LD    PTR3,#SIN
        ADD   PTR3,TEMP1         ; Y = V6 [ 110 ]
        LD    DBW2L,[PTR3]      ; Y = B
        MULU  DBW2,TEMP_M        ; * M
        DIVU  DBW2,#1000         ; DIV 1000
        LDB   BX,DBW2LH
;
        LD    PTR3,#SIN60
        SUB   PTR3,TEMP1         ; X = V4 [ 100 ]
        LD    DBW2L,[PTR3]      ; X = A
        MULU  DBW2,TEMP_M        ; * M
        DIVU  DBW2,#1000         ; DIV 1000
        LDB   AX,DBW2LH
        ADDB  AX,BX
;
        LDB   CX,#0             ; Z = C = V0 [ 000 ]
        LJMP  OUT_FIND_SECTOR_B
;
SECTOR2_B: LD  TEMP1,PTR3
;
        SHL   TEMP1,#1           ; MULTIPLY 2
        LD    PTR3,#SIN
        ADD   PTR3,TEMP1         ; Y = V2 [ 010 ]
        LD    DBW2L,[PTR3]      ; Y = A
        MULU  DBW2,TEMP_M        ; * M
        DIVU  DBW2,#1000         ; DIV 1000
        LDB   AX,#255
        SUBB  AX,DBW2LH
        LDB   TEMP_SECTOR,DBW2LH
;
        LD    PTR3,#SIN60
        SUB   PTR3,TEMP1         ; X = V6 [ 110 ]
        LD    DBW2L,[PTR3]      ; X = C
        MULU  DBW2,TEMP_M        ; * M
        DIVU  DBW2,#1000         ; DIV 1000
        LDB   CX,#255
        SUBB  CX,DBW2LH
        SUBB  CX,TEMP_SECTOR
;
        LDB   BX,#255           ; Z = B [ V7 , 111 ]
        LJMP  OUT_FIND_SECTOR_B
;
SECTOR3_B: LD  TEMP1,PTR3

```

```

SHL    TEMP1,#1           ; MULTIPLY 2
LD     PTR3,#SIN
ADD    PTR3,TEMP1        ; Y = V3 [ 011 ]
LD     DBW2L,[PTR3]      ; Y = C
MULU   DBW2,TEMP_M       ; * M
DIVU   DBW2,#1000        ; DIV 1000
LDB    CX,DBW2LH

LD     PTR3,#SIN60
SUB    PTR3,TEMP1        ; X = V2 [ 010 ]
LD     DBW2L,[PTR3]      ; X = B
MULU   DBW2,TEMP_M       ; * M
DIVU   DBW2,#1000        ; DIV 1000
LDB    BX,DBW2LH
ADDB   BX,CX

LDB    AX,#0             ; Z = A = V0 [ 000 ]
LJMP   OUT_FIND_SECTOR_B

```

SECTOR4\_B: LD TEMP1,PTR3

```

SHL    TEMP1,#1           ; MULTIPLY 2
LD     PTR3,#SIN
ADD    PTR3,TEMP1        ; Y = V1 [ 001 ]
LD     DBW2L,[PTR3]      ; Y = B
MULU   DBW2,TEMP_M       ; * M
DIVU   DBW2,#1000        ; DIV 1000
LDB    BX,#255
SUBB   BX,DBW2LH
LDB    TEMP_SECTOR,DBW2LH

```

```

LD     PTR3,#SIN60
SUB    PTR3,TEMP1        ; X = V3 [ 011 ]
LD     DBW2L,[PTR3]      ; X = A
MULU   DBW2,TEMP_M       ; * M
DIVU   DBW2,#1000        ; DIV 1000
LDB    AX,#255
SUBB   AX,DBW2LH
SUBB   AX,TEMP_SECTOR

```

```

LDB    CX,#255           ; Z = C = V7 [ 111 ]
LJMP   OUT_FIND_SECTOR_B

```

SECTOR5\_B: LD TEMP1,PTR3

```

SHL    TEMP1,#1           ; MULTIPLY 2
LD     PTR3,#SIN
ADD    PTR3,TEMP1        ; Y = V5 [ 101 ]
LD     DBW2L,[PTR3]      ; Y = A
MULU   DBW2,TEMP_M       ; * M
DIVU   DBW2,#1000        ; DIV 1000
LDB    AX,DBW2LH

```

```

LD     PTR3,#SIN60
SUB    PTR3,TEMP1        ; X = V1 [ 001 ]

```

```

LD     DBW2L,[PTR3]           ; X = C
MULU  DBW2,TEMP_M           ; * M
DIVU  DBW2,#1000           ; DIV 1000
LDB   CX,DBW2LH
ADDB  CX,AX

;

LDB   BX,#0                 ; Z = B = V0 [ 000 ]
LJMP  OUT_FIND_SECTOR_B

;
SECTOR6_B: LD TEMP1,PTR3

;

SHL   TEMP1,#1              ; MULTIPLY 2
LD    PTR3,#SIN
ADD   PTR3,TEMP1            ; Y = V4 [ 100 ]
LD    DBW2L,[PTR3]         ; Y = C
MULU  DBW2,TEMP_M          ; * M
DIVU  DBW2,#1000          ; DIV 1000
LDB   CX,#255
SUBB  CX,DBW2LH
LDB   TEMP_SECTOR,DBW2LH

;

LD    PTR3,#SIN60
SUB   PTR3,TEMP1            ; X = V5 [ 101 ]
LD    DBW2L,[PTR3]         ; X = B
MULU  DBW2,TEMP_M          ; * M
DIVU  DBW2,#1000          ; DIV 1000
LDB   BX,#255
SUBB  BX,DBW2LH
SUBB  BX,TEMP_SECTOR

;

LDB   AX,#255               ; Z = A = V7 [ 111 ]
OUT_FIND_SECTOR_B:
CMPB  DIR,#0
JE    REV_B
FWD_B:LD PTR3,#PA
STB   AX,[PTR3]
LD    PTR3,#PB
STB   BX,[PTR3]
LD    PTR3,#PC
STB   CX,[PTR3]
SJMP  J_B1
REV_B: LD PTR3,#PA
STB   AX,[PTR3]
LD    PTR3,#PB
STB   CX,[PTR3]
LD    PTR3,#PC
STB   BX,[PTR3]
J_B1: LD SET_F,#0
LD    DBWH,#0
LD    DBWL,SET_F
LCALL DISPLAY_F
LD    COUNT1,DCTIME
MULU  COUNT1,#100
ADD   COUNT1,#1
LCALL CLR_LCD

```

```

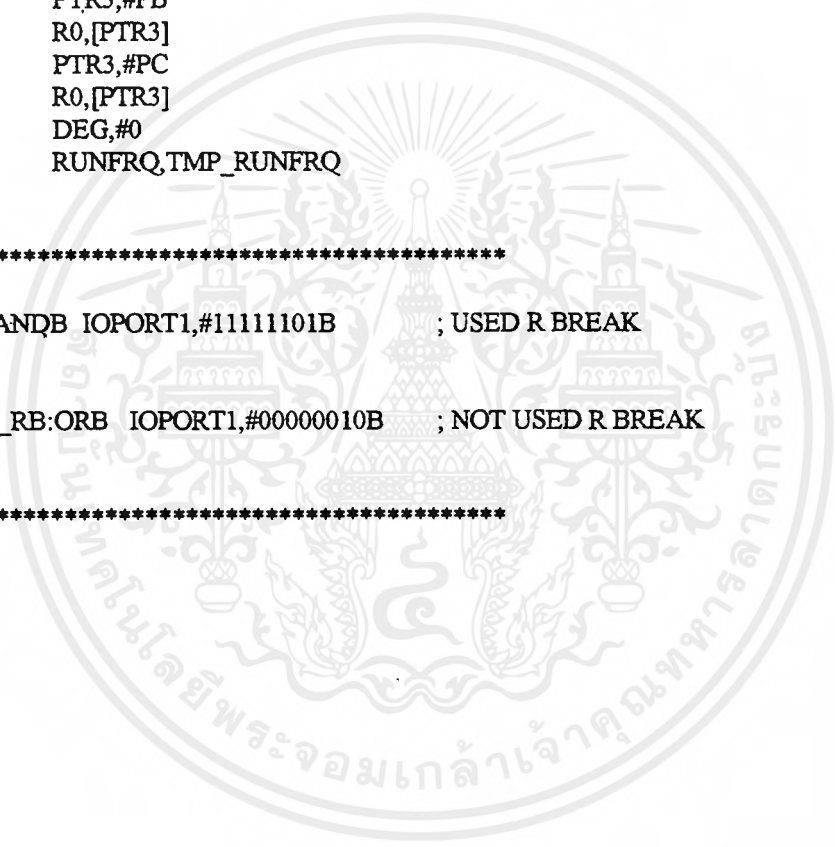
LD PTR2,#MSG14
LCALL SHOW_LCD
WAIT_DCB:LCALL DELAY
CMP VDC,#400
JH J_USED_RB2
LCALL NOT_USED_RB
SJMP J_WAIT_DCB
J_USED_RB2:LCALL USED_RB
J_WAIT_DCB:DJNZW COUNT1,WAIT_DCB
NOTRUN_B:LCALL RUN_DISABLE
LD PTR3,#PA
STB R0,[PTR3]
LD PTR3,#PB
STB R0,[PTR3]
LD PTR3,#PC
STB R0,[PTR3]
LD DEG,#0
LD RUNFRQ,TMP_RUNFRQ
RET

```

```

;
; *****
;
;
USED_RB: ANDB IOPORT1,#11111101B ; USED R BREAK
RET
;
;
NOT_USED_RB:ORB IOPORT1,#00000010B ; NOT USED R BREAK
RET
;
; *****
;
;
END

```



# 8XC196KB ADVANCED 16-BIT CHMOS MICROCONTROLLER ROMless OR ROM *Automotive*

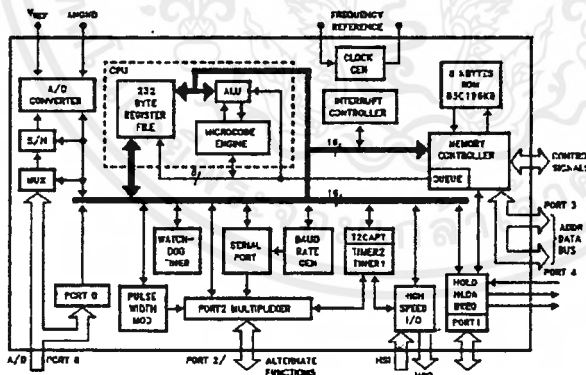
- -40°C to +125°C Ambient
- 232 Bytes of On-Chip Register RAM
- 8 Kbytes of On-Chip ROM (Optional)
- High-Performance CHMOS Process
- Register-to-Register Architecture
- 10-Bit A/D Converter with S/H
- Five 8-Bit I/O Ports
- 28 Interrupt Sources
- Pulse Width Modulated Output
- Powerdown and Idle Modes
- High Speed I/O Subsystem
- Dynamically Configurable 8/16-Bit Buswidth
- Full Duplex Serial Port
- Dedicated Baud Rate Generator
- 1.725  $\mu$ s 16 x 16 Multiply
- 3  $\mu$ s 32/16 Divide
- 16-Bit Watchdog Timer
- 16-Bit Timer
- 16-Bit Up/Down Counter w/Capture
- Four 16-Bit Software Timers
- HOLD/HOLDA Bus Protocol

The 8XC196KB 16-bit microcontroller comes with 8 Kbytes of on-chip mask programmable ROM or in ROMless versions. All devices are high performance members of the 8096 microcontroller family. The 8XC196KB is pin-to-pin compatible and uses a true superset of the 8096 instructions. Intel's CHMOS process provides a high performance processor along with low-power consumption. To further reduce power requirements, the processor can be placed into Idle or Powerdown Mode.

Bit, byte, word and some 32-bit operations are available on the 8XC196KB. With a 16 MHz oscillator, a 16-bit addition takes 0.495  $\mu$ s, and the instruction times average 0.375  $\mu$ s to 1.125  $\mu$ s in typical applications.

Four high-speed capture inputs are provided to record times when events occur. 4 + 2 high-speed outputs are available for pulse or waveform generation. The high-speed output can also generate four software timers or start an A/D conversion. Events can be based on the 16-bit timer or a 16-bit up/down counter.

Also provided on-chip are an 8 channel, 10-bit A/D converter with Sample and Hold, a serial port with synchronous/asynchronous modes and on-chip baud rate generator, a 16-bit watchdog timer, pulse width modulated output with prescaler and an on-chip clock failure detect circuitry.



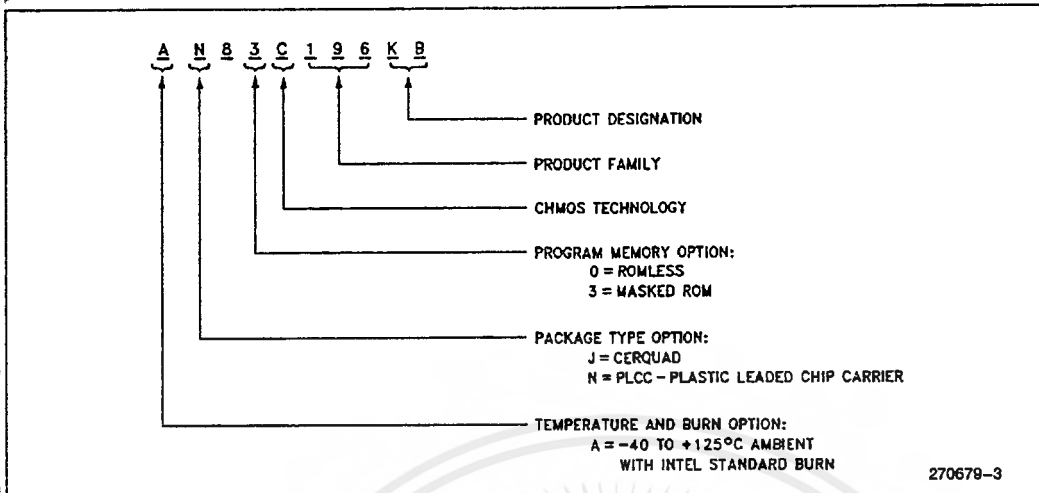


Figure 2. The 8XC196KB Family Nomenclature

## ARCHITECTURE

The 8XC196KB is a member of the 8096 family, as such has the same architecture and uses the same instruction set as the 8096. Many new features have been added on the 8XC196KB including:

### CPU FEATURES

Divide by 2 instead of divide by 3 clock for a 1.5x performance improvement

Faster instructions, especially indexed/indirect data operations

1.725  $\mu$ s 16 x 16 multiply with 16 MHz clock (is 6.25  $\mu$ s on the 8096)

Faster interrupt response (almost twice as fast)

Powerdown and Idle Modes

6 new instructions

8 new interrupt vectors/6 new interrupt sources

### PERIPHERAL FEATURES

GFR window switching allows read-only SFRs to be written and vice-versa

Timer 2 can count up and down by external selection

Timer 2 has an independent capture register on rising edges of (P2.7)

HSD line events are stored in a register

HSD has CAM lock and CAM clear commands

New baud rate values are needed for serial port, which enables higher speeds in all modes.

Double buffered serial port transmit register (before, only receive was double buffered)

Serial port receive overrun and framing error detection

PWM has a divide by 2 prescaler

HOLD/HLDA bus protocol

### THERMAL CHARACTERISTICS

	PLCC
$\theta_{JA}$	35°C/W
$\theta_{JC}$	12°C/W
Max Case Temperature	135°C

### NEW INSTRUCTIONS

**PUSHA** PUSHes the PSW, IMASK, IMASK1 and WSR (used instead of PUSHF when using the new interrupts and registers)

**POPA** POPs the PSW, IMASK, IMASK1 and WSR (used instead of POPF when using the new interrupts and registers)

**PRELIMINARY**

- IDLPD** Sets the device into Idle or Powerdown Mode. The instruction has the following format: IDLPD #key (where key = 1 for Idle and key = 2 for Powerdown. Illegal keys are processed, but no action is taken.
- CMPL** Compare 2 long direct values. Only the direct addressing mode is supported for this instruction and the format follows the CMP format.
- BMOV** Block move using 2 auto-incrementing pointers and a counter. The instruction has the following format: BMOV IPTR.wCNT. The IPTR is a long word, with the low word being the address of the source and the upper word being the address of the destination. wCNT is the number of words to be transferred.

**DJNZ\*** Decrement Jump Not Zero using a word counter. The instruction format follows the DJNZ instruction.

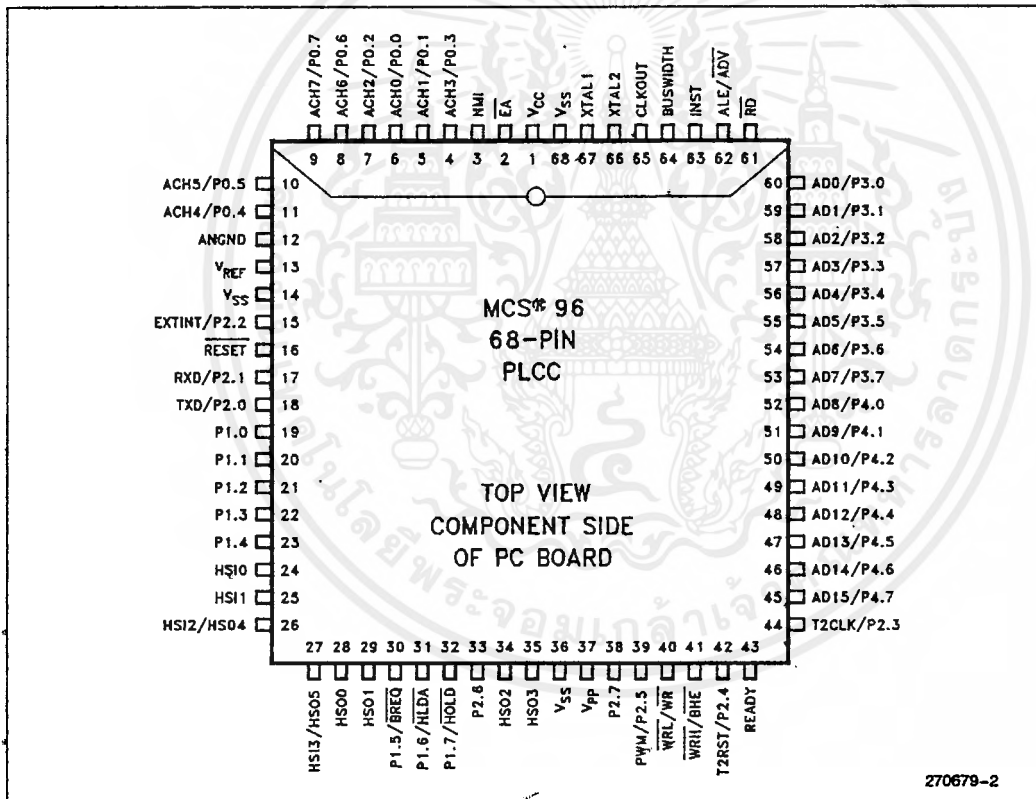
\*See the Functional Deviations section for details.

**SFR OPERATION**

All of the registers that were present on the 8096 work the same way as they did, except that the baud rate value will be different on the 8XC196KB. The new registers shown in the memory map control new functions. The most important register is the Window Select Register (WSR) which allows the reading of the formerly write-only registers, and vice-versa.

**PACKAGING**

The 8XC196KB is available in 68-pin plastic leaded chip carrier (PLCC) and 68-pin CERQUAD packages. Contact your local sales office to determine the exact ordering code for the part desired.



**Figure 3. 68-Pin PLCC Package**



PLCC	Description	PLCC	Description
9	ACH7/PO.7/PMD3	43	READY
8	ACH6/PO.6/PMD2	42	T2RST/P2.4/AINC
7	ACH2/PO.2	41	BHE/WRH
6	ACH0/PO.0	40	WR/WRL
5	ACH1/PO.1	39	PWM/P2.5
4	ACH3/PO.3	38	P2.7/T2CAPTURE/PACT
3	NMI	37	V <sub>pp</sub>
2	EA	36	V <sub>ss</sub>
1	V <sub>CC</sub>	35	HSO.3
68	V <sub>SS</sub>	34	HSO.2
67	XTAL1	33	P2.6
66	XTAL2	32	P1.7/HOLD
65	CLKOUT	31	P1.6/HLDA
64	BUSWIDTH	30	P1.5/BREQ
63	INST	29	HSO.1
62	ALE/AD $\overline{V}$	28	HSO.0
61	$\overline{RD}$	27	HSO.5/HSI.3/SID3
60	AD0/P3.0	26	HSO.4/HSI.2/SID2
59	AD1/P3.1	25	HSI.1/SID1
58	AD2/P3.2	24	HSI.0/SID0
57	AD3/P3.3	23	P1.4
56	AD4/P3.4	22	P1.3
55	AD5/P3.5	21	P1.2
54	AD6/P3.6	20	P1.1
53	AD7/P3.7	19	P1.0
52	AD8/P4.0	18	TXD/P2.0/PVER
51	AD9/P4.1	17	RXD/P2.1/PALE
50	AD10/P4.2	16	RESET
49	AD11/P4.3	15	EXTINT/P2.2/PROG
48	AD12/P4.4	14	V <sub>ss</sub>
47	AD13/P4.5	13	V <sub>REF</sub>
46	AD14/P4.6	12	ANGND
45	AD15/P4.7	11	ACH4/PO.4/PMD0
44	T2CLK/P2.3	10	ACH4/PO.5/PMD1

Figure 4. PLCC Functional Pinouts

**PIN DESCRIPTIONS**

Symbol	Name and Function
V <sub>CC</sub>	Main Supply Voltage (+5V)
V <sub>SS</sub>	Digital Circuit Ground (0V). There are three V <sub>SS</sub> pins, all of which MUST be connected.
V <sub>REF</sub>	Reference for the A/D Converter (+5V). V <sub>REF</sub> is also the supply voltage to the analog portion of the A/D converter and the logic used to read Port 0. Must be connected for A/D and Port 0 to function.
ANGND	Reference Ground for the A/D Converter. Must be held at nominally the same potential as V <sub>SS</sub> .
V <sub>pp</sub>	Programming Voltage for the EPROM Parts. It should be +12.75V for programming. This pin was V <sub>BB</sub> on 8X9X-90 parts. It is also the timing pin for the return from powerdown circuit. Connect this pin with a 1 μF capacitor to V <sub>SS</sub> and a 1 MΩ resistor to V <sub>CC</sub> . If this function is not used, V <sub>pp</sub> may be tied to V <sub>CC</sub> .
XTAL1	Input of the Oscillator Inverter and the Internal Clock Generator
XTAL2	Output of the Oscillator Inverter
CLKOUT	Output of the Internal Clock Generator. The frequency of CLKOUT is 1/2 the oscillator frequency. It has a 50% duty cycle.
RESET	Reset Input to the Chip. Input low for at least 4 state times will reset the chip. The subsequent low to high transition resynchronizes CLKOUT and commences a 10-state time sequence in which the PSW is cleared, a byte is read from 2018H loading the CCB, and a jump to location 2080H is executed. Input high for normal operation. RESET has an internal pullup.
BUSWIDTH	Input for Bus Width Selection. If CCR bit 1 is a one, this pin selects the buswidth for the bus cycle in progress. If BUSWIDTH is low, an 8-bit cycle occurs. If BUSWIDTH is high, a 16-bit cycle occurs. If CCR bit 1 is a 0, the bus is always an 8-bit bus. This pin is the TEST pin on the 8X9X-90 parts. Systems with TEST tied to V <sub>CC</sub> need NOT change.
NMI	A positive transition causes an interrupt vector through external memory location 203EH.
INST	Output High during an External Memory Read. Indicates the read is an instruction fetch. INST is valid throughout the bus cycle. INST is active only during external memory fetches, during internal EPROM/ROM fetches INST is held low.
EA	Input for Memory Select (External Access). EA equal to a TTL-high causes memory accesses to locations 2000H through 3FFFH to be directed to on-chip EPROM/ROM. EA equal to a TTL-low causes accesses to these locations to be directed to off-chip memory. EA = +12.75V causes execution to begin in the Programming Mode. EA has an internal pulldown, so it defaults to execute from external memory, unless otherwise driven. EA is latched at reset.
ALE/ADV	Address Latch Enable or Address Valid Output, as Selected by CCR. Both pin options provide a latch to demultiplex the address from the address/data bus. When the pin is ADV, it goes inactive (high) at the end of the bus cycle. ADV can be used as a chip select for external memory. ALE/ADV is active only during external memory accesses.

**PRELIMINARY**

## PIN DESCRIPTIONS (Continued)

Symbol	Name and Function
$\overline{RD}$	Read Signal Output to External Memory. $\overline{RD}$ is active only during external memory reads.
$\overline{WR}/\overline{WRL}$	Write and Write Low Output to External Memory, as Selected by the CCR. $\overline{WR}$ will go low for every external write, while $\overline{WRL}$ will go low only for external writes where an even byte is being written. $\overline{WR}/\overline{WRL}$ is active during external memory writes.
$\overline{BHE}/\overline{WRH}$	Byte High Enable or Write High Output as Selected by the CCR. $\overline{BHE} = 0$ selects the bank of memory that is connected to the high byte of the data bus. $A0 = 0$ selects that bank of memory that is connected to the low byte. Thus accesses to a 16-bit wide memory can be to the low byte only ( $A0 = 0, \overline{BHE} = 1$ ), to the high byte only ( $A0 = 1, \overline{BHE} = 0$ ) or both bytes ( $A0 = 0, \overline{BHE} = 0$ ). If the $\overline{WRH}$ function is selected, the pin will go low if the bus cycle is writing to an odd memory location. $\overline{BHE}/\overline{WRH}$ is only valid during 16-bit external memory write cycles.
READY	Ready Input to lengthen external memory cycles, for interfacing with slow or dynamic memory, or for bus sharing. If the pin is high, CPU operation continues in a normal manner. If the pin is low prior to the falling edge of CLKOUT, the memory controller goes into a wait state mode until the next positive transition in CLKOUT occurs with READY high. When external memory is not used, READY has no effect. The number of wait states inserted into the bus cycle is controlled by the CCR.
HSI	Inputs to High Speed Input Unit. Four HSI pins are available: HSI.0, HSI.1, HSI.2, HSI.3. Two of which are shared with the HSO Unit (HSI.2 and HSI.3). The HSI pins are also used as the SID in Slave Programming Mode.
HSO	Outputs from High Speed Output Unit. Six HSO pins are available (HSO.0 through HSO.5). HSO.4 and HSO.5 are shared with HSI.
PORT 0	8-Bit High Impedance Input-Only Port. These pins can be used as digital inputs and/or as analog inputs to the on-chip A/D converter. These pins are also used as inputs to EPROM parts to select the Programming Mode.
PORT 1	8-Bit Quasi-Bidirectional I/O Port.
PORT 2	8-Bit Multi-Functional Port. All of its pins are shared with other functions.
PORT 3 and 4	8-Bit Bidirectional I/O Ports with Open Drain Outputs. These pins are shared with the multiplexed address/data bus which has strong internal pullups.
HOLD	Bus Hold Input Requesting Control of the Bus. Enabled by Setting WSR.7
HLDA	Bus Hold Acknowledge Output Indicating Release of the Bus. Enabled by setting WSR.7.
$\overline{BREQ}$	Bus Request Output. Activated when the bus controller has a pending external memory cycle. Enabled by setting WSR.7.



### ELECTRICAL CHARACTERISTICS

#### Absolute Maximum Ratings\*

- Storage Temperature ..... -60°C to +150°C
- Voltage from V<sub>PP</sub> or  $\overline{EA}$  to V<sub>SS</sub> or ANGND ..... -0.5V to +13.0V
- Voltage on Any Pin to V<sub>SS</sub> or ANGND ..... -0.5V to +7.0V  
This includes V<sub>PP</sub> on ROM and CPU devices.
- Power Dissipation.....1.5W

**NOTICE:** This data sheet contains preliminary information on new products in production. The specifications are subject to change without notice. Verify with your local Intel Sales office that you have the latest data sheet before finalizing a design.

**\*WARNING:** Stressing the device beyond the "Absolute Maximum Ratings" may cause permanent damage. These are stress ratings only. Operation beyond the "Operating Conditions" is not recommended and extended exposure beyond the "Operating Conditions" may affect device reliability.

### OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Units
T <sub>A</sub>	Ambient Temperature under Bias	-40	+125	°C
V <sub>CC</sub>	Digital Supply Voltage	4.50	5.50	V
V <sub>REF</sub>	Analog Supply Voltage	4.50	5.50	V
F <sub>OSC</sub>	Oscillator Frequency	3.5	16	MHz

**NOTE:** ANGND and V<sub>SS</sub> should be nominally at the same potential.

### DC CHARACTERISTICS (Under Listed Operating Conditions)

Symbol	Parameter	Min	Typ	Max	Units	Test Conditions
I <sub>CC</sub>	V <sub>CC</sub> Supply Current (-40°C to +125°C Ambient)		50	70	mA	XTAL1 = 16 MHz, V <sub>CC</sub> = V <sub>PP</sub> = V <sub>REF</sub> = 5.5V
I <sub>PD</sub>	Powerdown Mode Current		5		µA	V <sub>CC</sub> = V <sub>PP</sub> = V <sub>REF</sub> = 5.5V
I <sub>REF</sub>	A/D Reference Supply Current		2	5	mA	XTAL1 = 16 MHz, V <sub>CC</sub> = V <sub>PP</sub> = V <sub>REF</sub> = 5.5V
I <sub>IDLE</sub>	Idle Mode Current		10	35	mA	XTAL1 = 16 MHz, V <sub>CC</sub> = V <sub>PP</sub> = V <sub>REF</sub> = 5.5V
V <sub>IL</sub>	Input Low Voltage	-0.5V		+0.8	V	
V <sub>IH</sub>	Input High Voltage <sup>(1)</sup>	0.2 V <sub>CC</sub> + 1.1		V <sub>CC</sub> + 0.5	V	
V <sub>IH1</sub>	Input High Voltage on XTAL1	0.7 V <sub>CC</sub>		V <sub>CC</sub> + 0.5	V	
V <sub>IH2</sub>	Input on High Voltage on RESET	2.6		V <sub>CC</sub> + 0.5	V	
V <sub>OL</sub>	Output Low Voltage			0.3 0.45 1.5	V	I <sub>OL</sub> = 200 µA I <sub>OL</sub> = 3.2 mA I <sub>OL</sub> = 7.0 mA
V <sub>OH</sub>	Output High Voltage (Standard Outputs)	V <sub>CC</sub> - 0.3 V <sub>CC</sub> - 0.7 V <sub>CC</sub> - 1.5			V	I <sub>OH</sub> = -200 µA I <sub>OH</sub> = -3.2 mA I <sub>OH</sub> = -7.0 mA
V <sub>OH1</sub>	Output High Voltage (Quasi-Bidirectional Outputs)	V <sub>CC</sub> - 0.3 V <sub>CC</sub> - 0.7 V <sub>CC</sub> - 1.5			V	I <sub>OH</sub> = -15 µA I <sub>OH</sub> = -30 µA I <sub>OH</sub> = -60 µA

PRELIMINARY



**DC CHARACTERISTICS** (Under Listed Operating Conditions) (Continued)

Symbol	Parameter	Min	Typ	Max	Units	Test Conditions
$I_{LI}$	Input Leakage Current (Std. Inputs)			$\pm 10$	$\mu A$	$0 < V_{IN} < V_{CC} - 0.3V$
$I_{LI1}$	Input Leakage Current (Port 0)			$\pm 3$	$\mu A$	$0 < V_{IN} < V_{REF}$
$I_{TL}$	1 to 0 Transition Current (QBD Pins)			-800	$\mu A$	$V_{IN} = 2.0V$
$I_{IL}$	Logical 0 Input Current (QBD Pins)			-50	$\mu A$	$V_{IN} = 0.45V$
$I_{IL1}$	Logical 0 Input Current in Reset (ALE, $\overline{RD}$ , INST)			-9	mA	$V_{IN} = 0.45V$
$I_{IL2}$	Logical 0 Input Current in Reset (WR, P2.0, BHE)			-700	$\mu A$	$V_{IN} = 0.45V$
HYST	Hysteresis on RESET Pin	250			mV	
$R_{RST}$	Reset Pullup Resistor	6K		50	$\Omega$	
$C_S$	Pin Capacitance (Any Pin to $V_{SS}$ )			10	pF	$F_{TEST} = 1.0 \text{ MHz}$

**NOTES:** (Notes apply to all specifications)

- All pins except RESET and XTAL1. QBC (Quasi-bidirectional) pins include Port 1, P2.6, P2.7.
- Standard Outputs include AD0-15,  $\overline{RD}$ , WR, ALE, BHE, INST, HSO pins, PWM/P2.5, CLKOUT, RESET, Port 3 and 4, TXD/P2.0 and RXD (in serial mode 0). The  $V_{OH}$  specification is not valid for RESET. Ports 3 and 4 are open drain outputs.
- Standard Inputs include HSI pins, CDE, EA, READY, BUSWIDTH, NMI, RXD/P2.1, EXTINT/P2.2, T2CLK/P2.3 and T2RST/P2.4
- Maximum current per pin must be externally limited to the following values if  $V_{OL}$  is held above 0.45V or  $V_{OH}$  is held below  $V_{CC} - 0.7V$ :
  - $I_{OL}$  on Output pins: 10 mA
  - $I_{OL}$  on QBD pins: self limiting
  - $I_{OL}$  on Standard Output pins: 10 mA
- Maximum current per bus pin (data and control) during normal operation is  $\pm 3.2 \text{ mA}$ .
- During normal (non-transient) conditions the following total current limits apply:
 

Port 1, P2.6	$I_{OL}$ : 29 mA	$I_{OH}$ : is Self Limiting
HSO, P2.0, RXD, RESET	$I_{OL}$ : 29 mA	$I_{OH}$ : 26 mA
P2.5, P2.7, WR, BHE	$I_{OL}$ : 13 mA	$I_{OH}$ : 11 mA
AD0-AD15	$I_{OL}$ : 52 mA	$I_{OH}$ : 52 mA
$\overline{RD}$ , ALE, INST, CLKOUT	$I_{OL}$ : 13 mA	$I_{OH}$ : 13 mA
- Typicals are based on limited number of samples and are not guaranteed. The values listed are at room temperature and  $V_{REF} = V_{CC} = 5V$ .

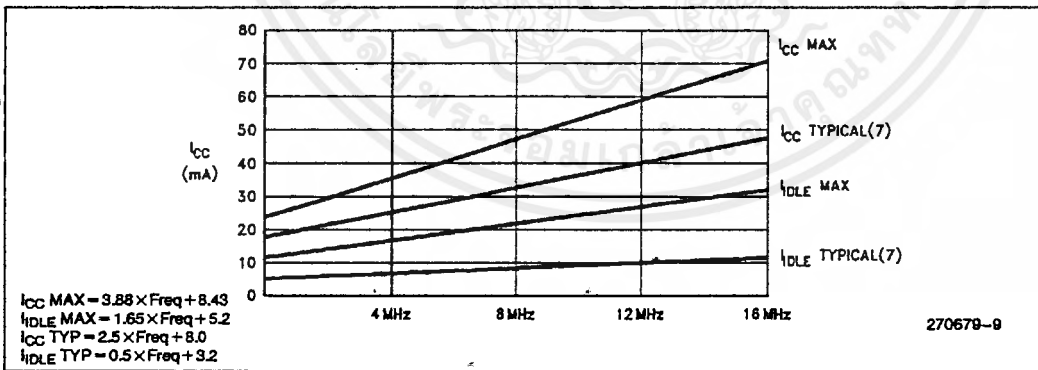


Figure 5.  $I_{CC}$  vs Frequency

**AC CHARACTERISTICS** Over Specified Operating ConditionsTest Conditions: Capacitance load on all pins = 100 pF, Rise and fall times = 10 ns,  $F_{OSC} = 16$  MHz**The system must meet these specifications to work with the 8XC196KB**

Symbol	Parameter	Min	Max	Units
$T_{AVV}$	Address Valid to READY Setup		$2 T_{OSC} - 75$	ns
$T_{LLV}$	ALE Low to READY Setup		$T_{OSC} - 60$	ns
$T_{LYLH}$	Non READY Time	No Upper Limit		ns
$T_{CLYX}$	READY Hold after CLKOUT Low	0	$T_{OSC} - 30$	ns <sup>(1)</sup>
$T_{LLYX}$	READY Hold after ALE Low	$T_{OSC} - 15$	$2 T_{OSC} - 40$	ns <sup>(1)</sup>
$T_{AVGV}$	Address Valid to Buswidth Setup		$2 T_{OSC} - 75$	ns
$T_{LLGV}$	ALE Low to Buswidth Setup		$T_{OSC} - 60$	ns
$T_{CLGX}$	Buswidth Hold after CLKOUT Low	0		ns
$T_{AVDV}$	Address Valid to Input Data Valid		$3 T_{OSC} - 55$	ns
$T_{RLDV}$	$\overline{RD}$ Active to Input Data Valid		$T_{OSC} - 23$	ns
$T_{CLDV}$	CLKOUT Low to Input Data Valid		$T_{OSC} - 50$	ns
$T_{RHDZ}$	End of $\overline{RD}$ to Input Data Float		$T_{OSC} - 20$	ns
$T_{RXDX}$	Data hold after $\overline{RD}$ Inactive	0		ns
$F_{XTAL}$	Oscillator Frequency	3.5	16	MHz
$T_{OSC}$	Oscillator Period ( $1/f_{XTAL}$ )	62.5	286	ns
$T_{XHCH}$	XTAL1 High to CLKOUT High or LOW <sup>(1)</sup>	20	110	ns
$T_{CLCL}$	CLKOUT Period	$2 T_{OSC}$		ns
$T_{CHCL}$	CLKOUT High Period	$T_{OSC} - 10$	$T_{OSC} + 10$	ns
$T_{CLLH}$	CLKOUT Falling Edge to ALE Rising	-10	10	ns
$T_{LLCH}$	ALE/ $\overline{ADV}$ Falling Edge to CLKOUT Rising	-15	15	ns
$T_{LHLH}$	ALE/ $\overline{ADV}$ Cycle Time	$4 T_{OSC}$		ns
$T_{LHLL}$	ALE/ $\overline{ADV}$ High Period	$T_{OSC} - 10$	$T_{OSC} + 10$	ns
$T_{AVLL}$	Address Setup to ALE/ $\overline{ADV}$ Falling Edge	$T_{OSC} - 30$		ns
$T_{LLAX}$	Address Hold after ALE/ $\overline{ADV}$ Falling Edge	$T_{OSC} - 40$		ns
$T_{LLRL}$	ALE/ $\overline{ADV}$ Falling Edge to $\overline{RD}$ Falling Edge	$T_{OSC} - 35$		ns
$T_{RLCL}$	$\overline{RD}$ Low to CLKOUT Falling Edge	4	25	ns
$T_{RLRH}$	$\overline{RD}$ Low Period	$T_{OSC} - 10$	$T_{OSC} + 25$	ns
$T_{RHLH}$	$\overline{RD}$ Rising Edge to ALE/ $\overline{ADV}$ Rising Edge <sup>(3)</sup>	$T_{OSC}$	$T_{OSC} + 25$	ns
$T_{RLAZ}$	$\overline{RD}$ Low to Address Float		5	ns
$T_{LLWL}$	ALE/ $\overline{ADV}$ Falling Edge to $\overline{WR}$ Falling Edge	$T_{OSC} - 10$		ns
$T_{CLWL}$	CLKOUT Low to $\overline{WR}$ Falling Edge	0	25	ns
$T_{QVWH}$	Data Stable to $\overline{WR}$ Rising Edge	$T_{OSC} - 23$		ns
$T_{CHWH}$	CLKOUT High to $\overline{WR}$ Rising Edge	-5	15	ns
$T_{WLWH}$	$\overline{WR}$ Low Period	$T_{OSC} - 15$	$T_{OSC} + 5$	ns

**PRELIMINARY**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**AC CHARACTERISTICS** Over Specified Operating Conditions (Continued)

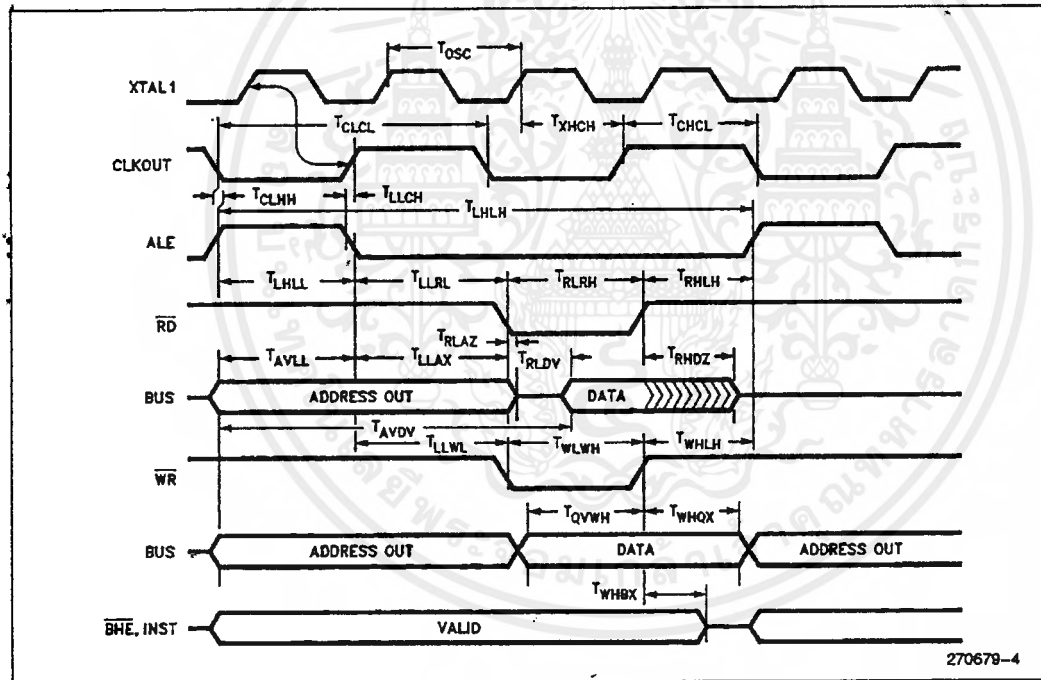
Test Conditions: Capacitance load on all pins = 100 pF, Rise and fall times = 10 ns,  $F_{OSC} = 16$  MHz  
 The system must meet these specifications to work with the 8XC196KB

Symbol	Parameter	Min	Max	Units
$T_{WHQX}$	Data Hold after $\overline{WR}$ Rising Edge	$T_{OSC} - 15$		ns
$T_{WHLH}$	$\overline{WR}$ Rising Edge to ALE/ $\overline{ADV}$ Rising Edge <sup>(3)</sup>	$T_{OSC} - 20$	$T_{OSC} + 10$	ns
$T_{WHBX}$	$\overline{BHE}$ , INST, HOLD after $\overline{WR}$ , $\overline{RD}$ Rising Edge	$T_{OSC} - 15$		ns
$T_{WHAX}$	AD8-15 Hold after $\overline{WR}$ / $\overline{RD}$ Rising Edge	$T_{OSC} - 30$		ns
$T_{RHBX}$	$\overline{BHE}$ , INST HOLD after $\overline{RD}$ Rising	$T_{OSC} - 10$		ns
$T_{RHAX}$	AD8-15 HOLD after $\overline{RD}$ Rising	$T_{OSC} - 25$		ns

**NOTES:**

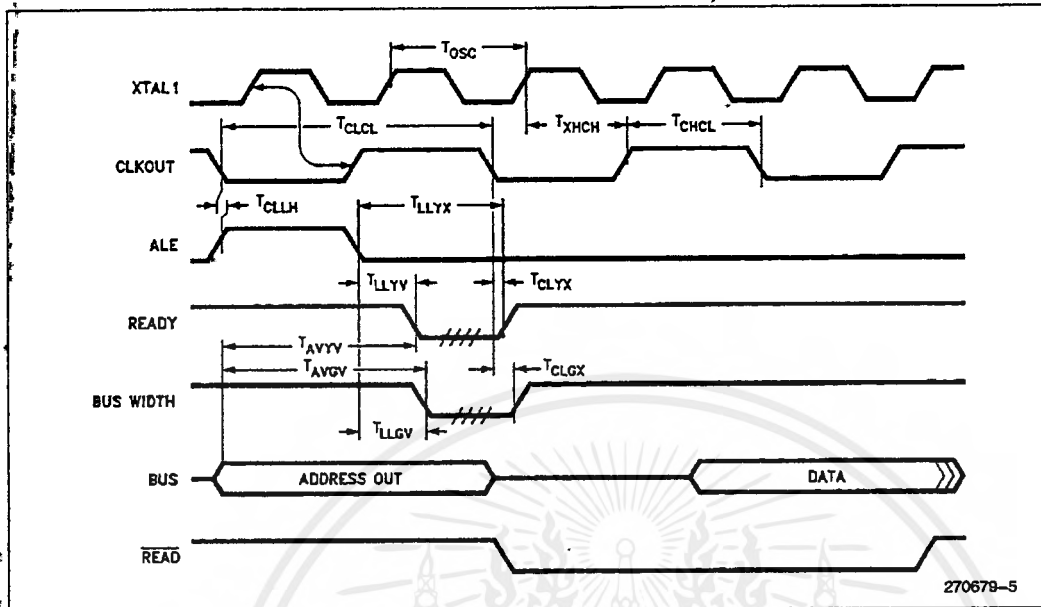
1. Typical specification, not guaranteed.
  2. Assuming back-to-back bus cycles.
- $T_{OSC} = 62.5$  ns at 16 MHz;  $T_{OSC} = 100$  ns at 10 MHz;  $T_{OSC} = 125$  ns at 8 MHz.

**System Bus Timing**



270679-4

Ready/Buswidth Timing



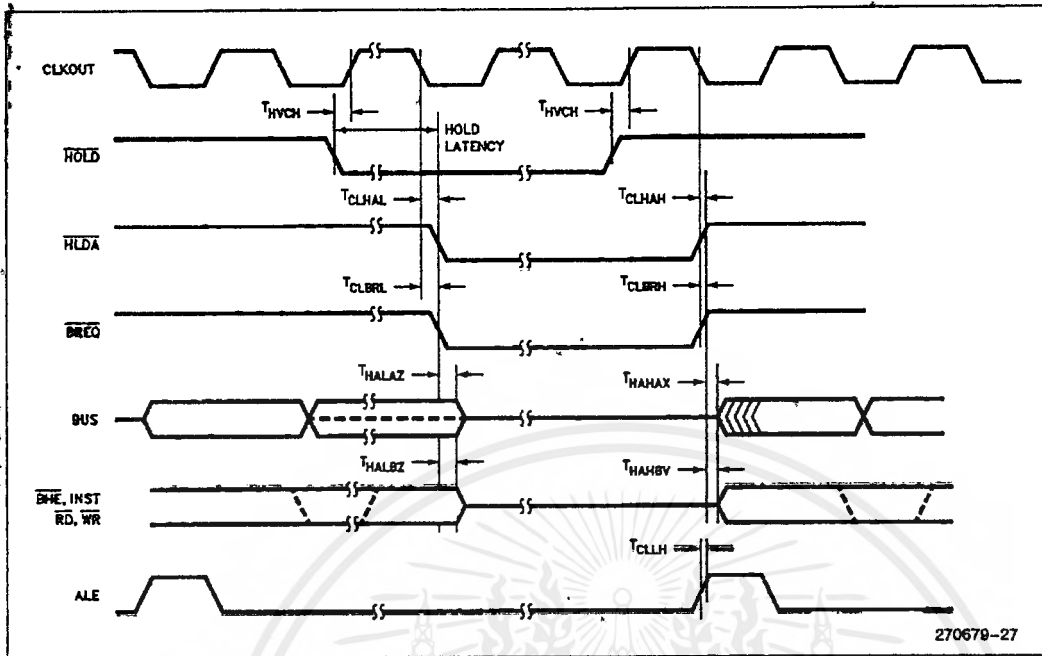
HOLD/HLDA Timings

Symbol	Description	Min	Max	Units	Notes
$T_{HVCH}$	HOLD Setup 80C196KB 83C196KB	75 85		ns	1
$T_{CLHAL}$	CLKOUT Low to $\overline{HLDA}$ Low	-15	15	ns	
$T_{CLBRL}$	CLKOUT Low to $\overline{BREQ}$ Low	-15	15	ns	
$T_{HALAZ}$	$\overline{HLDA}$ Low to Address Float 80C196KB 83C196KB		15 20	ns	
$T_{HALBZ}$	$\overline{HLDA}$ Low to BHE, INST, RD, WR Float			ns	
$T_{CLHAH}$	CLKOUT Low to $\overline{HLDA}$ High	-15	15	ns	
$T_{CLBRH}$	CLKOUT Low to $\overline{BREQ}$ High	-15	15	ns	
$T_{HAHAX}$	$\overline{HLDA}$ High to Address No Longer Float	-5		ns	
$T_{HAHEV}$	$\overline{HLDA}$ High to BHE, INST, RD, WR Valid	-20		ns	
$T_{CLLH}$	CLKOUT Low to ALE High	-5	15	ns	

NOTE:

1. To guarantee recognition at next clock.

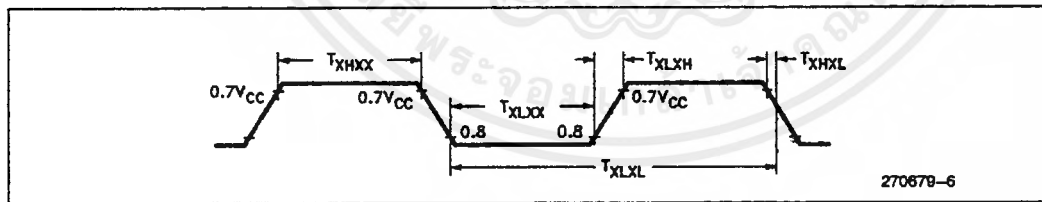
PRELIMINARY



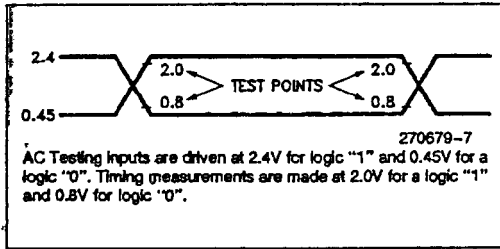
**External Clock Drive**

Symbol	Parameter	Min	Max	Units
1/TXLXL	Oscillator Frequency	3.5	16	MHz
TXLXL	Oscillator Period (Tosc)	62.5	286	ns
TXHXX	High Time	Tosc - 51		ns
TXLXX	Low Time	Tosc - 51		ns
TXLXH	Rise Time		Tosc - 73	ns
TXHXL	Fall Time		Tosc - 73	ns

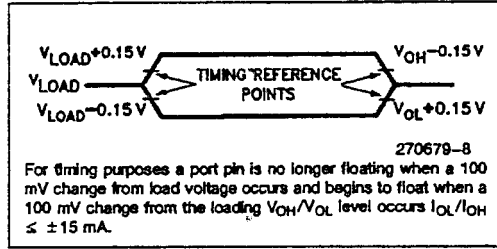
**EXTERNAL CLOCK DRIVE WAVEFORMS**



**AC TESTING INPUT, OUTPUT WAVEFORMS**



**FLOAT WAVEFORMS**



**EXPLANATION OF AC SYMBOLS**

Each symbol is two pairs of letters prefixed by "t" for time. The characters in a pair indicate a signal and its condition, respectively. Symbols represent the time between the two signal/condition points.

**Conditions:**

- H— High
- L— Low
- V— Valid
- X— No Longer Valid
- Z— Floating

**Signals:**

- A— Address
- B— BHE
- C— CLKOUT
- D— Data
- G— Buswidth
- L— ALE/ADV
- R— RD
- W— WR/WRH/WRT
- X— XTAL1
- Y— Ready.

**AC CHARACTERISTICS—SERIAL PORT—SHIFT REGISTER MODE**

**SERIAL PORT TIMING—SHIFT REGISTER MODE**

Test Conditions:  $T_C = -40^\circ\text{C}$  to  $+125^\circ\text{C}$ ;  $V_{CC} = 5.0\text{V} \pm 10\%$ ;  $V_{SS} = 0.0\text{V}$ ; Load Capacitance = 80 pF

Symbol	Parameter	Min	Max	Unit
T <sub>XLXL</sub>	Serial Port Clock Period <sup>(9)</sup>	6 T <sub>OSC</sub> /4 T <sub>OSC</sub>		ns
T <sub>XLXH</sub>	Serial Port Clock Falling Edge to Rising Edge <sup>(9)</sup>	4 T <sub>OSC</sub> - 50/2 T <sub>OSC</sub> - 50	4 T <sub>OSC</sub> + 50/2 T <sub>OSC</sub> - 50	ns
T <sub>QVXH</sub>	Output Data Setup to Clock Rising Edge	2 T <sub>OSC</sub> - 50		ns
T <sub>XHQX</sub>	Output Data Hold after Clock Rising Edge	2 T <sub>OSC</sub> - 50		ns
T <sub>XHQV</sub>	Next Output Data Valid after Clock Rising Edge		2 T <sub>OSC</sub> + 50	ns
T <sub>DVXH</sub>	Input Data Setup to Clock Rising Edge	T <sub>OSC</sub> + 50		ns
T <sub>XHDX</sub> <sup>(8)</sup>	Input Data Hold after Clock Rising Edge	0		ns
T <sub>XHQZ</sub> <sup>(8)</sup>	Last Clock Rising to Output Float		T <sub>OSC</sub>	ns

**NOTES:**

- 8. Parameter not tested.
- 9. Baud Rate Register  $\geq 8002\text{H}$ /Baud Rate Register = 8001H.



**A to D CHARACTERISTICS**

There are two modes of A/D operation: with and without clock prescaler. The modes are shown in the table below. In mode 2, with the clock prescaler disabled, the maximum XTAL1 frequency is 8.0 MHz. Accuracy will degrade at higher frequencies in this mode. The frequency divider option is provided to obtain higher accuracy outside of the currently specified operating conditions.

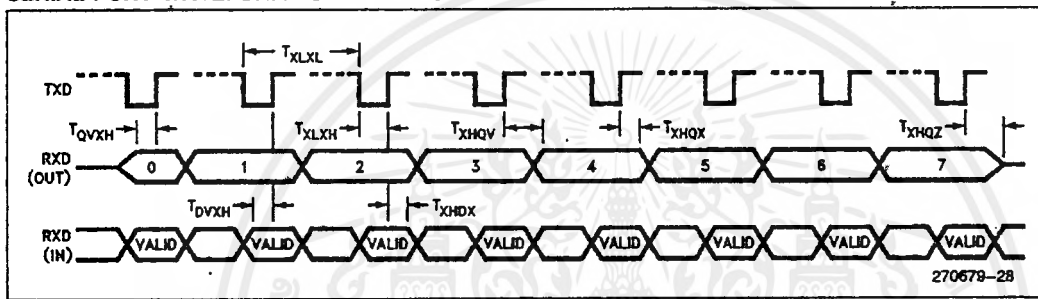
The converter is ratiometric, so the absolute accuracy is directly dependent on the accuracy and stability of  $V_{REF}$ .  $V_{REF}$  must be close to  $V_{CC}$  since it supplies both the resistor ladder and the digital section of the converter.

**A/D Converter Specifications**

The specifications given below assume adherence to the operating conditions section of this data sheet. Testing is performed in mode 2 with  $V_{REF} = 5.12V$  and 8 MHz operating clock frequency.

**WAVEFORM—SERIAL PORT—SHIFT REGISTER MODE**

**SERIAL PORT WAVEFORM—SHIFT REGISTER MODE**



Clock Prescaler ON IOC2.4 = 0	Clock Prescaler OFF IOC2.4 = 1
Mode 1— 158 States for Execution 26.33 $\mu s$ @ 12 MHz	Mode 2— 91 States for Execution 22.75 $\mu s$ @ 8 MHz (Maximum)

**NOTE:**  
IOC2.3 = 0, The No Sample and Hold feature is not available on the 8XC196KB device.

Parameter	Typical*(1)	Minimum	Maximum	Units**
Resolution		512 9	1024 10	Level Bits
Absolute Error		0	±6	LSBs
Full Scale Error	0.25 ± 0.5			LSBs
Zero Offset Error	-0.25 ± 0.5			LSBs
Non-Linearity	1.5 ± 2.5	0	±4	LSBs
Differential Non-Linearity		> -1	+2	LSBs
Channel-to-Channel Matching	±0.1	0	±1	LSBs
Repeatability	±0.25			LSBs(1)
Temperature Coefficients:				
Offset	0.009			LSB/C(1)
Full Scale	0.009			LSB/C(1)
Differential Non-Linearity	0.009			LSB/C(1)
Off Isolation		-60		dB(1, 2, 4)
Feedthrough	-60			dB(1, 2)
VCC Power Supply Rejection	-60			dB(1, 2)
Input Resistance		1K	5K	Ω(1)
DC Input Leakage		0	3	μA
Sample Time (Prescaler on/off)	15/8			States (3)
Input Capacitance	3			pF

**NOTES:**

- \*These values are expected for most parts at 25°C but are not tested or guaranteed.
- \*\*An "LSB", as used here, has a value of approximately 5 mV. (See Automotive Handbook, for A/D glossary of terms.)
- 1. These values are not tested in production and are based on theoretical estimates and/or laboratory test.
- 2. DC to 100 KHz.
- 3. One state = 125 ns @ 16 MHz; 333 ns @ 6 MHz.
- 4. Multiplexer Break-Before-Make Guaranteed.

**80C196KB FUNCTIONAL DEVIATIONS**

The 80C196KB has the following problems.

1. The HSI unit has two errata: one dealing with resolution and the other with first entries into the FIFO.

The HSI resolution is 9 states instead of 8 states. Events on the same line may be lost if they occur faster than once every 9 state times.

There is a mismatch between the 9 state time HSI resolution and the 8 state time timer. This causes one time value to be unused every 9 timer counts. Events may receive a time-tag one count later than expected because of this "skipped" time value.

If the first two events into an empty FIFO (not including the Holding Register) occur in the same internal phase, both are recorded with one time-tag. Otherwise, if the second event occurs within 9 states after the first, its time-tag is one count later than the first's. If this is the "skipped" time value, the second event's time-tag is 2 counts later than the first's.

If the FIFO and Holding Register are empty, the first event will transfer into the Holding Register after 8 state times, leaving the FIFO empty again. If the second event occurs after this time, it will act as a new first event into an empty FIFO.

2. If an A/D conversion in progress is aborted by starting a new A/D conversion, results of the second conversion may be inaccurate.

**PRELIMINARY**

15

## AUTOMOTIVE 8XC196KB



The work-around is to wait for the conversion in progress to finish before starting the second conversion. Polling or an interrupt will detect the conversion completion.

3. If the unsigned divide instruction (word or byte) is in the queue as HOLD or READY is asserted, the result may be incorrect. TechBit (MC1791). (B-step only.)

## DIFFERENCES BETWEEN THE 80C196KA AND THE 80C196KB

The 8XC196KB is identical to 8XC196KA except for the following differences.

1. ALE is high after reset on the 80C196KB instead of low as on the 80C196KA.
2. The DJNZW instruction is not guaranteed to work on the 80C196KB. (A-step only.)
3. The HOLD/HLDA bus protocol is available on the 80C196KB.

## CONVERTING FROM OTHER 8096BH FAMILY PRODUCTS TO THE 80C196KB

The following list of suggestions for designing an 8096BH system will yield a design that is easily converted to the 80C196KB.

1. Do not base critical timing loops on instruction or peripheral execution times.
2. Use equate statements to set all timing parameters, including the baud rate.
3. Do not base hardware timings on CLKOUT or XTAL1. The timings of the 80C196KB are different than those of the 8X96BH, but they will function with standard ROM/EPROM/Peripheral type memory systems.

4. Make sure all inputs are tied high or low and not left floating.
5. Indexed and indirect operations relative to the stack pointer (SP) work differently on the 80C196KB than on the 8096BH. On the 8096BH, the address is calculated based on the un-updated version of the stack pointer. The 80C196KB uses the updated version. The offset for POP[SP] and POP nn[SP] instructions may need to be changed by a count of 2.
6. The V<sub>PD</sub> pin on the 8096BH has changed to a V<sub>SS</sub> pin on the 80C196KB.

## OTHER DESIGN CONSIDERATIONS (KB B-0 to KB C-1)

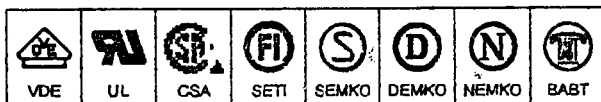
1. The NMI pin on the KB ROM (C-1) has a weak pulldown. I<sub>HH1</sub> max is 100  $\mu$ A. The KB ROM (B-0) did not have a pulldown on NMI. If KB ROM (B-0) designs have NMI tied to V<sub>CC</sub>, the NMI pin must be tied to V<sub>SS</sub>. If NMI is tied to V<sub>SS</sub> or is floating, it is okay.
2. The ALE, RD, and INST pins on the KB ROM (C-1) have stronger pullups during RESET than on the KB ROM (B-0). I<sub>IL1</sub> is -7 mA on the KB ROM (C-1) compared to -1.2 mA on the KB ROM (B-0). Designs which pull these pins low to enter ONCE mode must have strong enough pull-downs to overcome the pullups.
3. Pin on the PLCC package on the KB ROM (B-0) was the CDE pin. That function did not work so the pin was assigned to V<sub>SS</sub>. On the KB ROM (C-1) this pin is tied directly to V<sub>SS</sub> on the device and MUST be tied to V<sub>SS</sub> externally.
4. Several AC/DC specifications have changed. (See Data Sheet Revision History; review them carefully.)

**DATA SHEET REVISION HISTORY**

This is the -005 revision of the 8XC196KB data sheet and is valid for devices marked with a "F" or "G" at the end of the topside tracking number. The following differences exist between the -004 revision and the -005 revision:

1. All performance related data is now quoted at 16 MHz. The maximum clock rate has changed from 12 MHz to 16 MHz.
2. Max power dissipation changes from 0.43W to 1.5W.
3. I<sub>CC</sub> max has changed from 60 mA to 70 mA.
4. I<sub>CC</sub> typical has changed from 40 mA to 50 mA.
5. I<sub>REF</sub> typical has changed from 1 mA to 2 mA.
6. I<sub>IDLE</sub> has changed from 25 mA to 35 mA.
7. V<sub>IH2</sub> min has changed from 2.4V to 2.5V.
8. V<sub>OH1</sub> test condition for V<sub>CC</sub> = 0.3V has changed from -7 μA to -15 μA.
9. I<sub>TL</sub> has changed from -650 μA to -800 μA.
10. I<sub>IL1</sub> has changed from -1.2 mA to -9 mA.
11. I<sub>IL1</sub> now only applies to ALE,  $\overline{RD}$  and INST.
12. R<sub>RST</sub> max has changed from 100 KΩ to 50 KΩ.
13. Added spec for RESET pin hysteresis and I<sub>IL2</sub> for WR, P2.0, and BHE.
14. T<sub>AVV</sub> has changed from 2 T<sub>OSC</sub> - 85 ns to 2 T<sub>OSC</sub> - 75 ns.
15. T<sub>LLV</sub> has changed from T<sub>OSC</sub> - 72 ns to T<sub>OSC</sub> - 60 ns.
16. T<sub>AVG</sub> has changed from 2 T<sub>OSC</sub> - 85 ns to 2 T<sub>OSC</sub> - 75 ns.
17. T<sub>AVD</sub> has changed from 3 T<sub>OSC</sub> - 65 ns to 3 T<sub>OSC</sub> - 55 ns.
18. F<sub>XTAL</sub> max has changed from 12 MHz to 16 MHz.
19. T<sub>OSC</sub> min has changed from 83 ns to 62.5 ns.
20. T<sub>XCH</sub> min has changed from 40 ns to 20 ns.
21. T<sub>CLLH</sub> min/max has changed from -5 ns/15 ns to -10 ns/10 ns.
22. T<sub>LHLL</sub> min/max has changed from T<sub>OSC</sub> ± 12 ns to T<sub>OSC</sub> ± 10 ns.
23. T<sub>AVLL</sub> has changed from T<sub>OSC</sub> - 20 ns to T<sub>OSC</sub> - 30 ns.
24. T<sub>LLRL</sub> has changed from T<sub>OSC</sub> - 40 ns to T<sub>OSC</sub> - 35 ns.
25. T<sub>RLCL</sub> min/max has changed from 5 ns/30 ns to 4 ns/25 ns.
26. T<sub>RLRH</sub> has changed from T<sub>OSC</sub> - 5 ns to T<sub>OSC</sub> - 10 ns.
27. T<sub>RLAZ</sub> has changed from 12 ns to 5 ns.
28. T<sub>CHWH</sub> min/max has changed from -10 ns/10 ns to -5 ns/15 ns.
29. T<sub>WLWH</sub> min/max has changed from T<sub>OSC</sub> - 30 ns to T<sub>OSC</sub> - 15 ns.
30. T<sub>WHOX</sub> has changed from T<sub>OSC</sub> - 10 ns to T<sub>OSC</sub> - 15 ns.
31. T<sub>WHLH</sub> min/max has changed from T<sub>OSC</sub> - 10 ns/T<sub>OSC</sub> + 15 ns to T<sub>OSC</sub> - 20 ns/T<sub>OSC</sub> + 10 ns.
32. T<sub>WHBX</sub> has changed from T<sub>OSC</sub> - 10 ns to T<sub>OSC</sub> - 15 ns.
33. T<sub>WHAX</sub> has changed from T<sub>OSC</sub> - 50 ns to T<sub>OSC</sub> - 30 ns.
34. T<sub>RHAX</sub> has changed from T<sub>OSC</sub> - 50 ns to T<sub>OSC</sub> - 25 ns.
35. Functional deviation number 1 has been removed (DJWZ is now functional).
36. Functional deviation number 3 has been removed (SIO framing flag now works correctly).
37. Functional deviation number 5 has been removed (SIO RI now correctly generated).
38. Functional deviation number 6 has been corrected. The divide during HOLD bug has been fixed.
39. The section "Other Design Considerations KB, B-0 to KB C-1" has been added.

**PRELIMINARY**



## 6-Pin DIP Optoisolators Logic Output

The H11L1 and H11L2 have a gallium arsenide IRED optically coupled to a high-speed integrated detector with Schmitt trigger output. Designed for applications requiring electrical isolation, fast response time, noise immunity and digital logic compatibility.

- Guaranteed Switching Times —  $t_{on}, t_{off} < 4 \mu s$
- Built-in On/Off Threshold Hysteresis
- High Data Rate, 1 MHz Typical (NRZ)
- Wide Supply Voltage Capability
- Microprocessor Compatible Drive
- *To order devices that are tested and marked per VDE 0884 requirements, the suffix "V" must be included at end of part number. VDE 0884 is a test option.*

### Applications

- Interfacing Computer Terminals to Peripheral Equipment
- Digital Control of Power Supplies
- Line Receiver — Eliminates Noise
- Digital Control of Motors and Other Servo Machine Applications
- Logic to Logic Isolator
- Logic Level Shifter — Couples TTL to CMOS

### MAXIMUM RATINGS ( $T_A = 25^\circ C$ unless otherwise noted)

Rating	Symbol	Value	Unit
--------	--------	-------	------

#### INPUT LED

Reverse Voltage	$V_R$	6	Volts
Forward Current — Continuous	$I_F$	60	mA
— Peak		1.2	Amp
Pulse Width = 300 $\mu s$ , 2% Duty Cycle			
LED Power Dissipation @ $T_A = 25^\circ C$	$P_D$	120	mW
Derate above $25^\circ C$		1.41	mW/ $^\circ C$

#### OUTPUT DETECTOR

Output Voltage Range	$V_o$	0–16	Volts
Supply Voltage Range	$V_{CC}$	3–16	Volts
Output Current	$I_O$	50	mA
Detector Power Dissipation @ $T_A = 25^\circ C$	$P_D$	150	mW
Derate above $25^\circ C$		1.76	mW/ $^\circ C$

#### TOTAL DEVICE

Total Device Dissipation @ $T_A = 25^\circ C$	$P_D$	250	mW
Derate above $25^\circ C$		2.94	mW/ $^\circ C$
Maximum Operating Temperature <sup>(2)</sup>	$T_A$	-40 to +85	$^\circ C$
Storage Temperature Range <sup>(2)</sup>	$T_{stg}$	-55 to +150	$^\circ C$
Soldering Temperature (10 s)	$T_L$	260	$^\circ C$
Isolation Surge Voltage (Pk ac Voltage, 60 Hz, 1 Second Duration) <sup>(1)</sup>	$V_{ISO}$	7500	Vac(pk)

1. Isolation surge voltage is an internal device dielectric breakdown rating.

For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.

2. Refer to Quality and Reliability Section in Opto Data Book for information on test conditions.

Preferred devices are Motorola recommended choices for future use and best overall value.

Global Optoisolator is a trademark of Motorola, Inc.

**H11L1\***

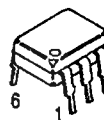
[ $I_F(\text{on}) = 1.6 \text{ mA Max}$ ]

**H11L2**

[ $I_F(\text{on}) = 10 \text{ mA Max}$ ]

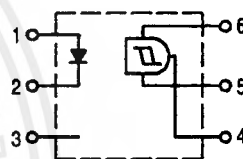
\*Motorola Preferred Device

### STYLE 5 PLASTIC



STANDARD THRU HOLE  
CASE 730A-04

### SCHEMATIC



- PIN 1. ANODE  
2. CATHODE  
3. NC  
4. OPEN COLLECTOR  
OUTPUT  
5. GND  
6. VCC



# H11L1 H11L2

ELECTRICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$  unless otherwise noted)<sup>(1)</sup>

Characteristic	Symbol	Min	Typ <sup>(1)</sup>	Max	Unit
----------------	--------	-----	--------------------	-----	------

## INPUT LED

Reverse Leakage Current ( $V_R = 3\text{ V}$ , $R_L = 1\text{ M}\Omega$ )	$I_R$	—	0.05	10	$\mu\text{A}$
Forward Voltage ( $I_F = 10\text{ mA}$ ) ( $I_F = 0.3\text{ mA}$ )	$V_F$	— 0.75	1.2 0.95	1.5	Volts
Capacitance ( $V_R = 0\text{ V}$ , $f = 1\text{ MHz}$ )	$C$	—	18	—	$\text{pF}$

## OUTPUT DETECTOR

Operating Voltage	$V_{CC}$	3	—	15	Volts
Supply Current ( $I_F = 0$ , $V_{CC} = 5\text{ V}$ )	$I_{CC(\text{off})}$	—	1	5	$\text{mA}$
Output Current, High ( $I_F = 0$ , $V_{CC} = V_O = 15\text{ V}$ )	$I_{OH}$	—	—	100	$\mu\text{A}$

## COUPLED

Supply Current ( $I_F = I_{F(\text{on})}$ , $V_{CC} = 5\text{ V}$ )	$I_{CC(\text{on})}$	—	1.6	5	$\text{mA}$	
Output Voltage, Low ( $R_L = 270\ \Omega$ , $V_{CC} = 5\text{ V}$ , $I_F = I_{F(\text{on})}$ )	$V_{OL}$	—	0.2	0.4	Volts	
Threshold Current, ON ( $R_L = 270\ \Omega$ , $V_{CC} = 5\text{ V}$ )	$I_{F(\text{on})}$	— —	1.2 —	1.6 10	$\text{mA}$	
Threshold Current, OFF ( $R_L = 270\ \Omega$ , $V_{CC} = 5\text{ V}$ )	$I_{F(\text{off})}$	0.3 0.3	0.75 —	— —	$\text{mA}$	
Hysteresis Ratio ( $R_L = 270\ \Omega$ , $V_{CC} = 5\text{ V}$ )	$\frac{I_{F(\text{off})}}{I_{F(\text{on})}}$	0.5	0.75	0.9		
Isolation Voltage <sup>(2)</sup> 60 Hz, AC Peak, 1 second, $T_A = 25^\circ\text{C}$	$V_{ISO}$	7500	—	—	$\text{Vac(pk)}$	
Turn-On Time	$R_L = 270\ \Omega^{(3)}$ $V_{CC} = 5\text{ V}$ , $I_F = I_{F(\text{on})}$ $T_A = 25^\circ\text{C}$	$t_{on}$	—	1.2	4	$\mu\text{s}$
Fall Time		$t_f$	—	0.1	—	
Turn-Off Time		$t_{off}$	—	1.2	4	
Rise Time		$t_r$	—	0.1	—	

1: Always design to the specified minimum/maximum electrical limits (where applicable).

2: For this test, IRED Pins 1 and 2 are common and Output Gate Pins 4, 5, 6 are common.

3:  $R_L$  value effect on switching time is negligible.

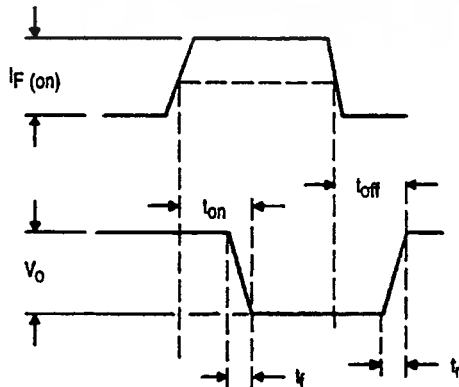
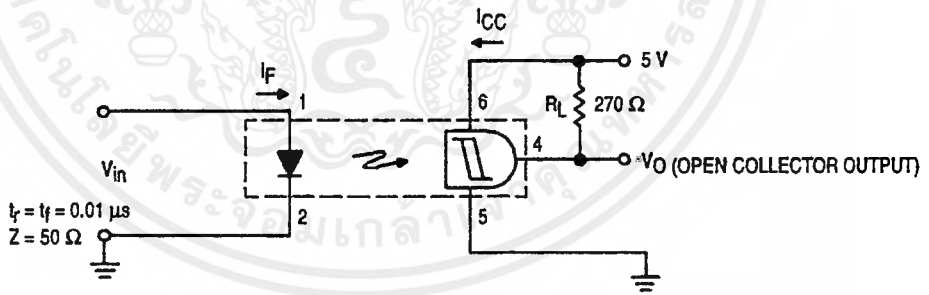


Figure 1. Switching Test Circuit

TYPICAL CHARACTERISTICS

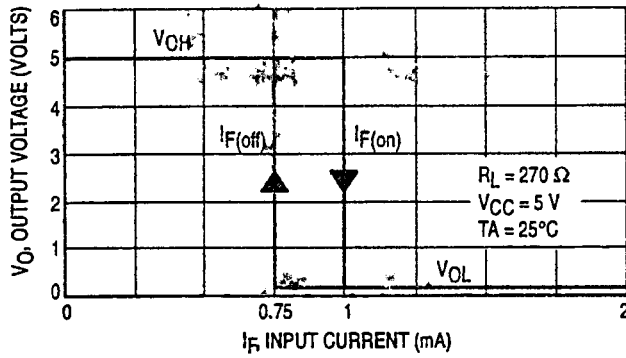


Figure 2. Transfer Characteristics for H11L1

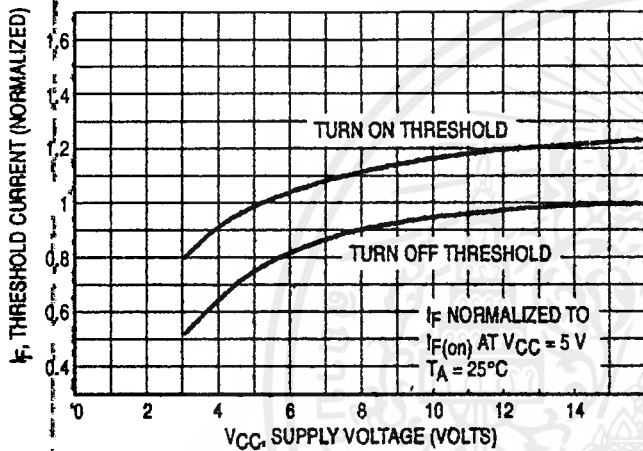


Figure 3. Threshold Current versus Supply Voltage

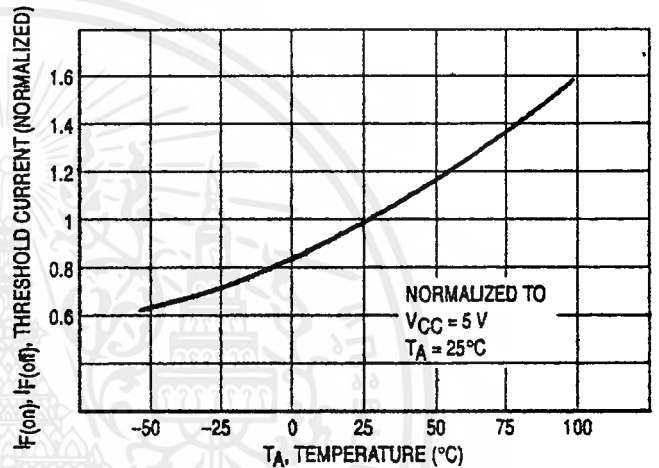


Figure 4. Threshold Current versus Temperature

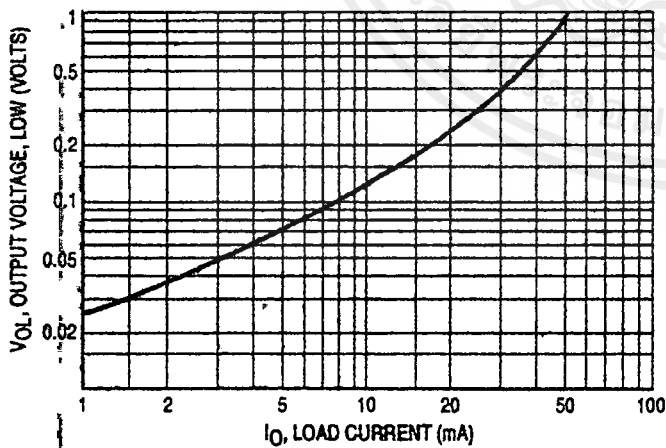


Figure 5. Output Voltage, Low versus Load Current

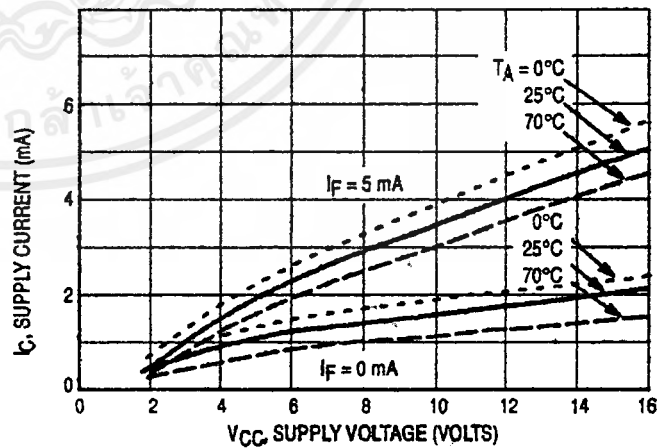


Figure 6. Supply Current versus Supply Voltage

# Designer's™ Data Sheet

## Insulated Gate Bipolar Transistor

### N-Channel Enhancement-Mode Silicon Gate

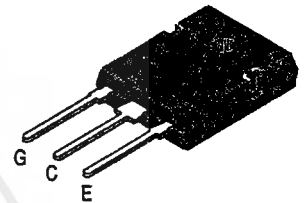
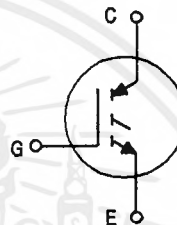
**MGW12N120**

Motorola Preferred Device

This Insulated Gate Bipolar Transistor (IGBT) uses an advanced termination scheme to provide an enhanced and reliable high voltage-blocking capability. Short circuit rated IGBT's are specifically suited for applications requiring a guaranteed short circuit withstand time such as Motor Control Drives. Fast switching characteristics result in efficient operation at high frequencies.

**IGBT IN TO-247**  
12 A @ 90°C  
20 A @ 25°C  
1200 VOLTS  
SHORT CIRCUIT RATED

- Industry Standard High Power TO-247 Package with Isolated Mounting Hole
- High Speed  $E_{off}$ : 160  $\mu$ J/A typical at 125°C
- High Short Circuit Capability – 10  $\mu$ s minimum
- Robust High Voltage Termination



CASE 340F-03, Style 4  
TO-247AE

**MAXIMUM RATINGS** ( $T_J = 25^\circ\text{C}$  unless otherwise noted)

Rating	Symbol	Value	Unit
Collector-Emitter Voltage	$V_{CES}$	1200	Vdc
Collector-Gate Voltage ( $R_{GE} = 1.0 \text{ M}\Omega$ )	$V_{CGR}$	1200	Vdc
Gate-Emitter Voltage — Continuous	$V_{GE}$	$\pm 20$	Vdc
Collector Current — Continuous @ $T_C = 25^\circ\text{C}$ — Continuous @ $T_C = 90^\circ\text{C}$ — Repetitive Pulsed Current (1)	$I_{C25}$ $I_{C90}$ $I_{CM}$	20 12 40	Adc Adc Apk
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	PD	123 0.98	Watts W/°C
Operating and Storage Junction Temperature Range	$T_J, T_{stg}$	-55 to 150	°C
Short Circuit Withstand Time ( $V_{CC} = 720 \text{ Vdc}$ , $V_{GE} = 15 \text{ Vdc}$ , $T_J = 125^\circ\text{C}$ , $R_G = 20 \Omega$ )	$t_{sc}$	10	$\mu$ s
Thermal Resistance — Junction to Case — IGBT — Junction to Ambient	$R_{\theta JC}$ $R_{\theta JA}$	1.0 45	°C/W
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 5 seconds	$T_L$	260	°C
Mounting Torque, 6-32 or M3 screw		10 lbf•in (1.13 N•m)	

(1) Pulse width is limited by maximum junction temperature. Repetitive rating.

**Designer's Data for "Worst Case" Conditions** — The Designer's Data Sheet permits the design of most circuits entirely from the information presented. SOA Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

Preferred devices are Motorola recommended choices for future use and best overall value.

REV 1

# MGW12N120

## ELECTRICAL CHARACTERISTICS ( $T_J = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit	
<b>OFF CHARACTERISTICS</b>						
Collector-to-Emitter Breakdown Voltage ( $V_{GE} = 0\text{ Vdc}$ , $I_C = 25\ \mu\text{Adc}$ ) Temperature Coefficient (Positive)	$BV_{CES}$	1200 —	— 870	— —	Vdc mV/°C	
Emitter-to-Collector Breakdown Voltage ( $V_{GE} = 0\text{ Vdc}$ , $I_{EC} = 100\text{ mAdc}$ )	$BV_{ECS}$	25	—	—	Vdc	
Zero Gate Voltage Collector Current ( $V_{CE} = 1200\text{ Vdc}$ , $V_{GE} = 0\text{ Vdc}$ ) ( $V_{CE} = 1200\text{ Vdc}$ , $V_{GE} = 0\text{ Vdc}$ , $T_J = 125^\circ\text{C}$ )	$I_{CES}$	— —	— —	100 2500	$\mu\text{Adc}$	
Gate-Body Leakage Current ( $V_{GE} = \pm 20\text{ Vdc}$ , $V_{CE} = 0\text{ Vdc}$ )	$I_{GES}$	—	—	250	nAdc	
<b>ON CHARACTERISTICS (1)</b>						
Collector-to-Emitter On-State Voltage ( $V_{GE} = 15\text{ Vdc}$ , $I_C = 5.0\text{ Adc}$ ) ( $V_{GE} = 15\text{ Vdc}$ , $I_C = 5.0\text{ Adc}$ , $T_J = 125^\circ\text{C}$ ) ( $V_{GE} = 15\text{ Vdc}$ , $I_C = 10\text{ Adc}$ )	$V_{CE(on)}$	— — —	2.51 2.36 3.21	3.37 — 4.42	Vdc	
Gate Threshold Voltage ( $V_{CE} = V_{GE}$ , $I_C = 1.0\text{ mAdc}$ ) Threshold Temperature Coefficient (Negative)	$V_{GE(th)}$	4.0 —	6.0 10	8.0 —	Vdc mV/°C	
Forward Transconductance ( $V_{CE} = 10\text{ Vdc}$ , $I_C = 10\text{ Adc}$ )	$g_{fe}$	—	12	—	Mhos	
<b>DYNAMIC CHARACTERISTICS</b>						
Input Capacitance	$(V_{CE} = 25\text{ Vdc}$ , $V_{GE} = 0\text{ Vdc}$ , $f = 1.0\text{ MHz}$ )	$C_{ies}$	—	930	pF	
Output Capacitance		$C_{oes}$	—	126		
Transfer Capacitance		$C_{res}$	—	16		
<b>SWITCHING CHARACTERISTICS (1)</b>						
Turn-On Delay Time	$(V_{CC} = 720\text{ Vdc}$ , $I_C = 10\text{ Adc}$ , $V_{GE} = 15\text{ Vdc}$ , $L = 300\ \mu\text{H}$ , $R_G = 20\ \Omega$ , $T_J = 25^\circ\text{C}$ ) Energy losses include "tail"	$t_{d(on)}$	—	74	ns	
Rise Time		$t_r$	—	83		
Turn-Off Delay Time		$t_{d(off)}$	—	76		
Fall Time		$t_f$	—	231		
Turn-Off Switching Loss		$E_{off}$	—	0.55	1.33	mJ
Turn-On Delay Time	$(V_{CC} = 720\text{ Vdc}$ , $I_C = 10\text{ Adc}$ , $V_{GE} = 15\text{ Vdc}$ , $L = 300\ \mu\text{H}$ , $R_G = 20\ \Omega$ , $T_J = 125^\circ\text{C}$ ) Energy losses include "tail"	$t_{d(on)}$	—	66	ns	
Rise Time		$t_r$	—	87		
Turn-Off Delay Time		$t_{d(off)}$	—	120		
Fall Time		$t_f$	—	575		
Turn-Off Switching Loss		$E_{off}$	—	1.49	—	mJ
Gate Charge	$(V_{CC} = 720\text{ Vdc}$ , $I_C = 10\text{ Adc}$ , $V_{GE} = 15\text{ Vdc}$ )	$Q_T$	—	31	nC	
		$Q_1$	—	13		
		$Q_2$	—	14		
<b>INTERNAL PACKAGE INDUCTANCE</b>						
Internal Emitter Inductance (Measured from the emitter lead 0.25" from package to emitter bond pad)	$L_E$	—	13	—	nH	

(1) Pulse Test: Pulse Width  $\leq 300\ \mu\text{s}$ , Duty Cycle  $\leq 2\%$ .

TYPICAL ELECTRICAL CHARACTERISTICS

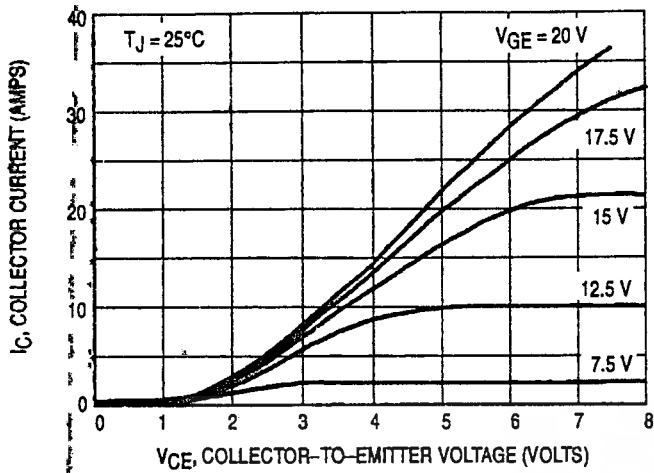


Figure 1. Output Characteristics,  $T_J = 25^\circ\text{C}$

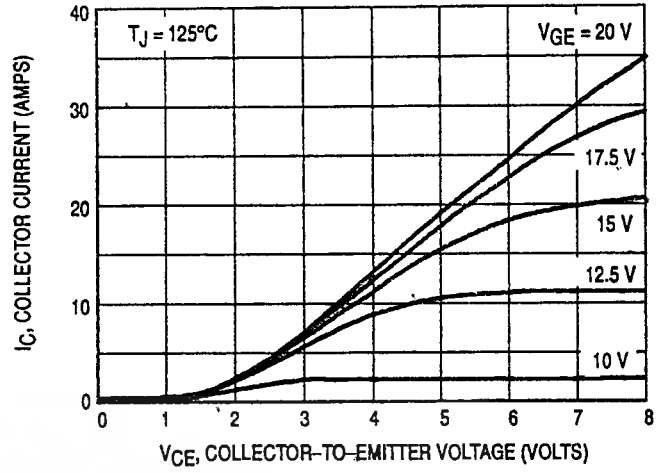


Figure 2. Output Characteristics,  $T_J = 125^\circ\text{C}$

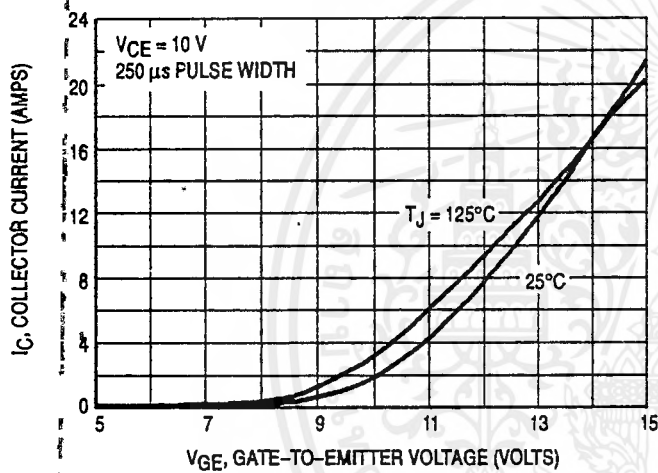


Figure 3. Transfer Characteristics

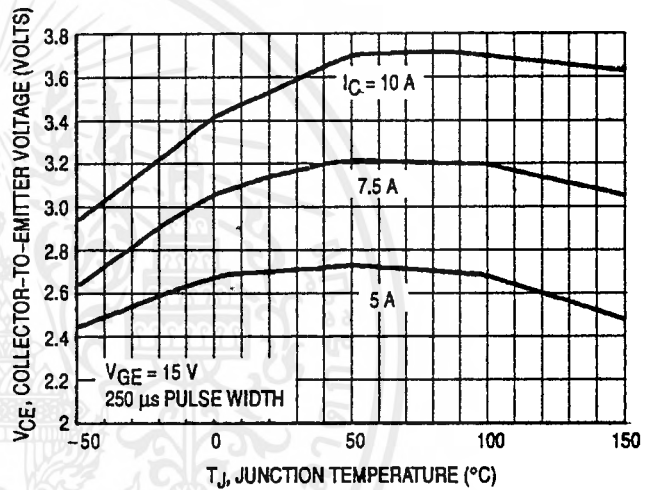


Figure 4. Collector-to-Emitter Saturation Voltage versus Junction Temperature

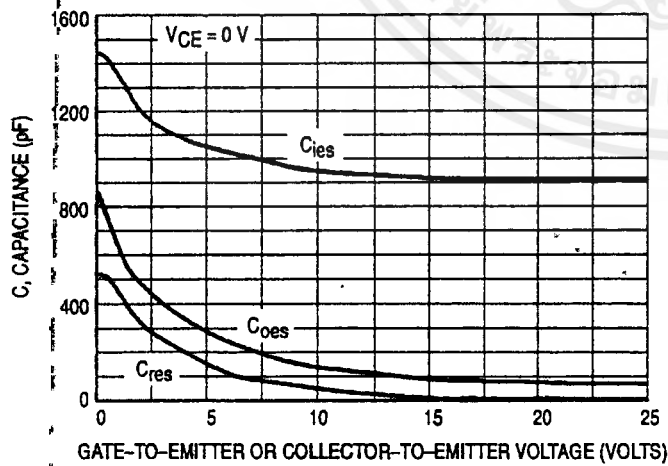


Figure 5. Capacitance Variation

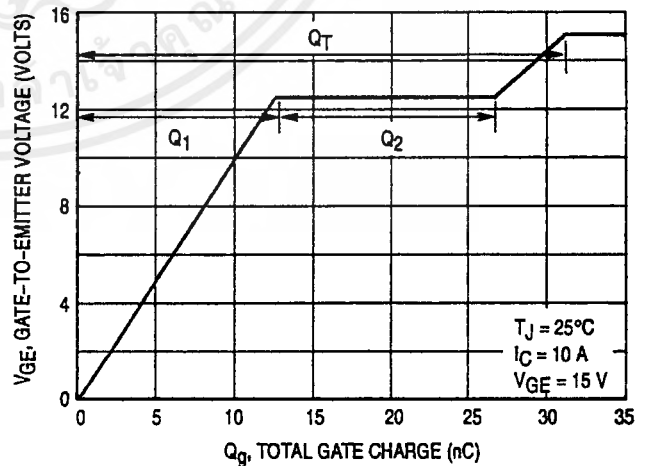


Figure 6. Gate-to-Emitter Voltage versus Total Charge

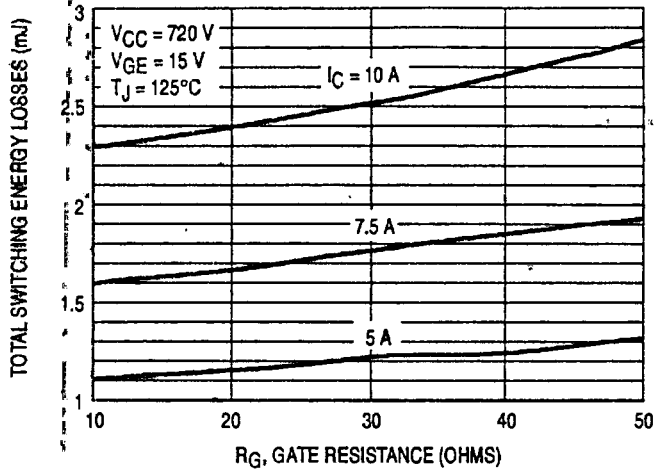


Figure 7. Total Switching Losses versus Gate Resistance

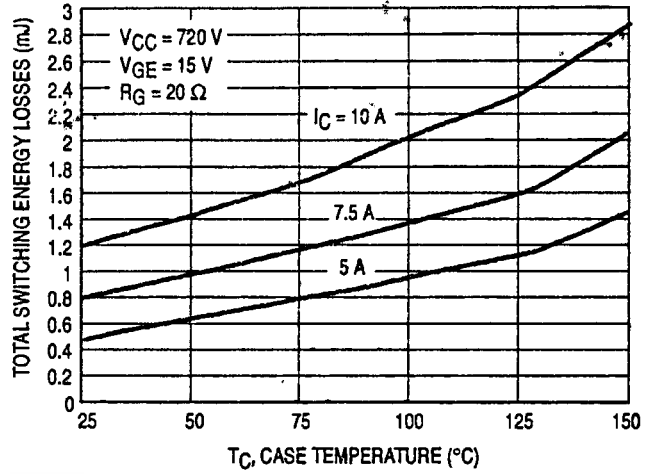


Figure 8. Total Switching Losses versus Case Temperature

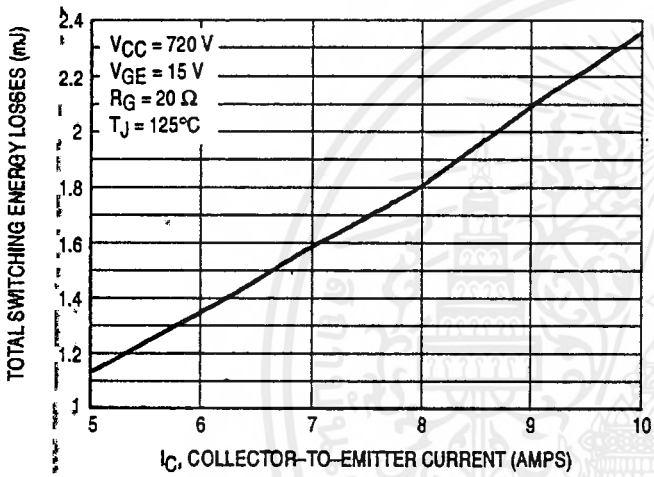


Figure 9. Total Switching Losses versus Collector-to-Emitter Current

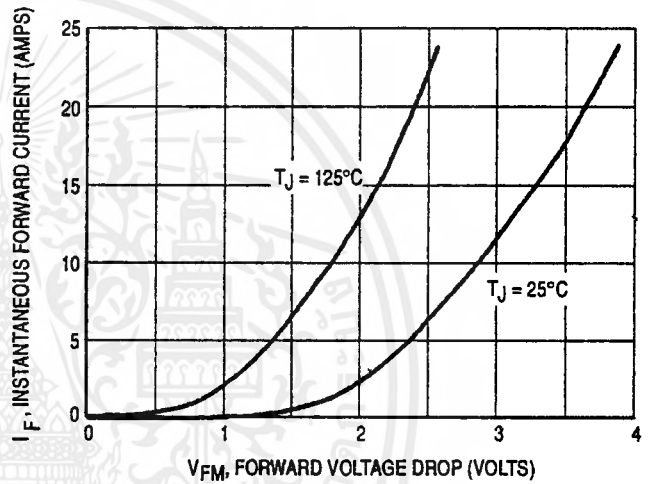


Figure 10. Maximum Forward Drop versus Instantaneous Forward Current

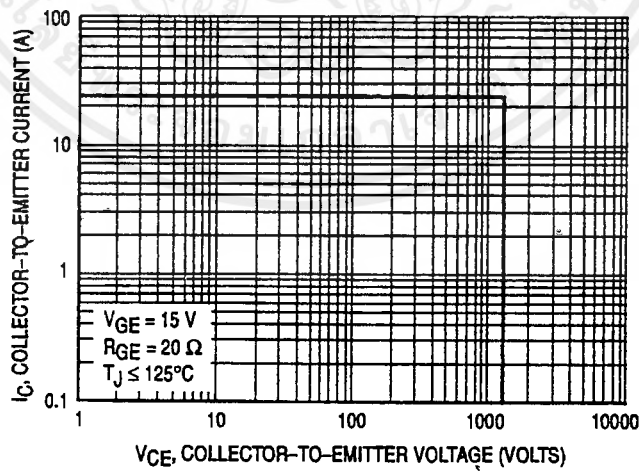


Figure 11. Reverse Biased Safe Operating Area

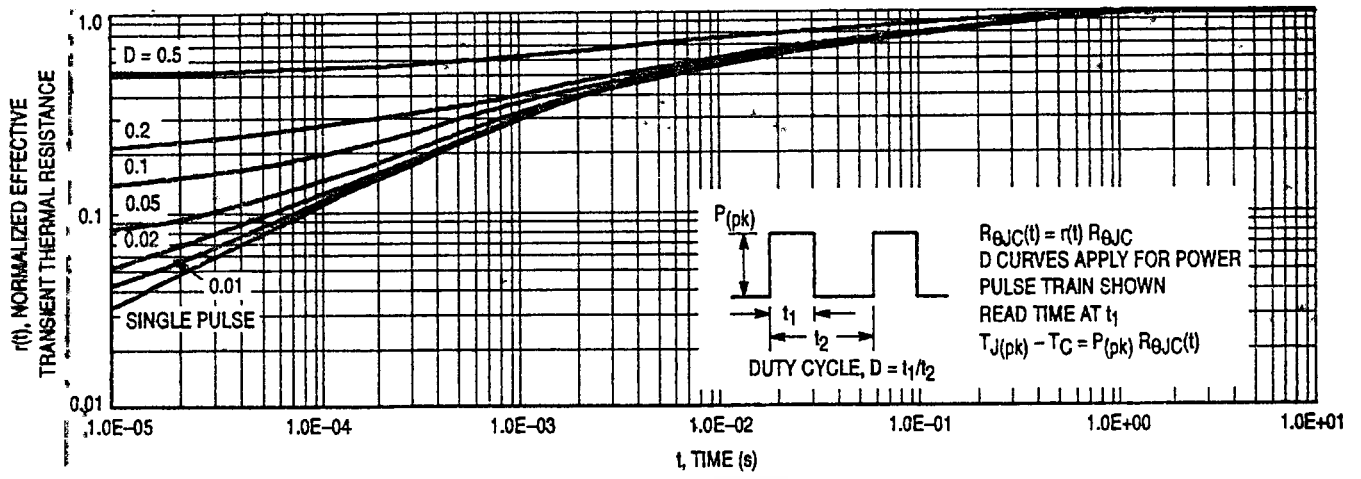
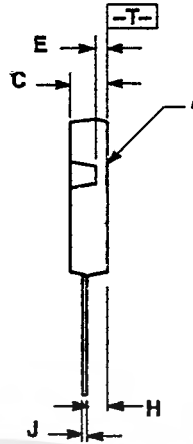
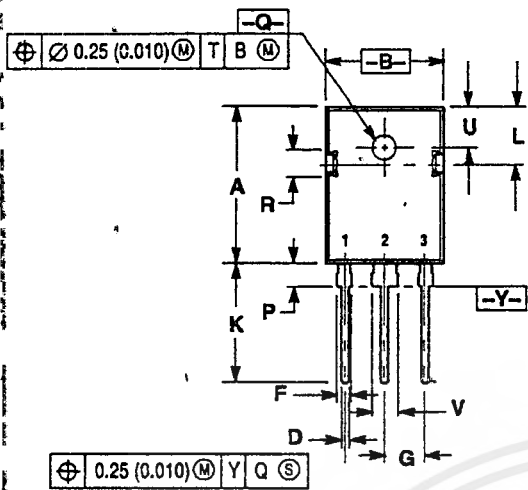


Figure 12. Thermal Response



PACKAGE DIMENSIONS



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	20.20	20.80	0.803	0.823
B	15.44	15.95	0.608	0.628
C	4.70	5.21	0.185	0.205
D	1.69	1.30	0.043	0.051
E	1.90	1.83	0.059	0.064
F	1.80	2.18	0.071	0.086
G	5.45 BSC		0.215 BSC	
H	2.56	2.87	0.101	0.113
J	0.48	0.68	0.019	0.027
K	15.57	16.08	0.613	0.633
L	7.25	7.50	0.286	0.295
P	3.10	3.39	0.122	0.133
Q	3.50	3.70	0.138	0.145
R	3.90	3.80	0.130	0.150
U	5.30 BSC		0.209 BSC	
V	3.05	3.40	0.120	0.134

STYLE 4:

1. GATE
2. COLLECTOR
3. EMITTER
4. COLLECTOR

CASE 340F-03  
TO-247AE  
ISSUE E

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and M are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;  
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447 or 602-303-5454

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center,  
3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

MFAX: RMFAXO email.sps.mot.com - TOUCHTONE 602-244-6609  
INTERNET: http://Design-NET.com

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,  
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



MOTOROLA

MGW12N120/D

มีวาทกรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึง: MOTOROLA



1. สุวัฒน์ แซ่ตัน , “ เทคนิคและการออกแบบสวิตชิงเพาเวอร์ซัพพลาย “ , บริษัทเอนเทลไทยจำกัด , 245 หน้า , 2538 .
2. กฤษดา วิศวีรานนท์ , “ INVERTER หลักการทำงานและเทคนิคการใช้งาน “ , จุฬาลงกรณ์มหาวิทยาลัย , 207 หน้า , 2536
- 3 . Andrzej M. Trzynałowski , ‘ The Field Orientation Principle in Control of Induction Motors ‘ , Kluwer Academic Publishers , 223 p. , 1994

