



ระบบรักษาความปลอดภัยในบ้าน  
HOME SECURITY SYSTEM

โดย

นายอาจินต์ น่วมสำราญ

นายสุชาติ ชีวชานนท์

วัน เดือน ปี.....5 ต.ค. 2541
เลขทะเบียน.....038498
เลขเรียกหนังสือ.....J.400880612.7

ปริญญาานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร

ปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

038498

ปริญญาโทบริหารการศึกษา 2540

ภาควิชา วิศวกรรมการวัดคุม.

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบรักษาความปลอดภัยในบ้าน  
(HOME SECURITY SYSTEM)

ผู้จัดทำ

นายอาจันต์ น่วมสำราญ เลขประจำตัว 38012131

นายสุชาติ ชิวชานนท์ เลขประจำตัว 38013430

356. (๗๗๖.๖)

(อาจารย์วิริยะ กองรัตน์)

อาจารย์ที่ปรึกษา

ระบบรักษาความปลอดภัยภายในบ้าน

HOME SECURITY SYSTEM

ผู้จัดทำ นายอาจินต์ น่วมสำราญ 38012131  
นายสุชาติ ชิวชานนท์ 38013430

อาจารย์ที่ปรึกษา ผศ.วิริยะ กองรัตน์

### บทคัดย่อ

โครงการนี้จัดทำขึ้น เพื่อเป็นประโยชน์ทางด้านการเตือนภัย และส่งรหัสตัวเลข ไปยังเพจเจอร์ เมื่อเกิดเหตุการณ์ต่าง ๆ ขึ้นภายในบ้าน เช่น เมื่ออุปกรณ์ตรวจพบสิ่งผิดปกติ เป็นต้น ส่วนควบคุมการทำงานของระบบทั้งหมด คือ ไมโครคอนโทรลเลอร์ ตระกูล MCS-51 ซึ่งจะทำหน้าที่รับสัญญาณจากตัวตรวจจับ ควบคุมการส่งหมายเลขโทรศัพท์ และเมื่อมีการตอบรับจากปลายทาง ก็จะส่งรหัสตัวเลขออกไป ข้อมูลที่ถูกบันทึกไว้ในหน่วยความจำ จะไม่สูญหายไปเมื่อเกิดกรณีไฟฟ้าดับ นอกจากนี้ ตัวคอนโทรลเลอร์ จะทำหน้าที่ติดต่อสื่อสารกับตัวคีย์แพ็ด เพื่อติดต่อกับผู้ใช้งาน เข้ามาประมวลผลและควบคุมต่อไป โดยการติดต่อสื่อสารเป็นแบบมาตรฐาน RS-485

### ABSTRACT

This project is produced for warning . It will inform Code Number to pager when something is wrong at home. Such as robbery when the owner is not there. All system control by MCS-51. The microcontroller master controller receives signal from the sensor. It will be sending the telephone number to the telephone line. After that , the call is answer before is send the code number. The data will be recorded in memory and it will not be lost even without AC current. The master controller will communicate with keypad(slave) for function user interface for process and generate. The communication of system by RS-485.

# สารบัญ

	หน้า
บทคัดย่อ	
สารบัญ	
<b>บทที่ 1 บทนำ</b>	
1.1 วัตถุประสงค์ของโครงการ	1
1.2 ขอบเขตของโครงการ	1
1.3 วิธีการดำเนินโครงการ	2
1.4 คุณสมบัติของระบบที่จะออกแบบ	2
1.5 อุปกรณ์ตรวจจับ	2
1.6 ประโยชน์ที่ได้รับจากโครงการ	3
<b>บทที่ 2 ทฤษฎีที่เกี่ยวข้องกับโครงการ</b>	
2.1 ระบบโทรศัพท์	4
2.2 ทฤษฎีภาษาซี	11
2.3 DS5000	22
<b>บทที่ 3 การออกแบบและโครงสร้างโครงการ</b>	
4.1 HARDWARE สำหรับ Central Control Unit	28
4.2 HARDWARE สำหรับ Slave Key	33
4.3 SOFTWARE สำหรับ Slave Key	36
4.4 SOFTWARE สำหรับ Central Control Unit	37
<b>บทที่ 4 การทดลองการใช้งาน</b>	
4.1 MODE SETUP	39
4.2 MODE RUN	40
4.3 การตรวจสอบเหตุการณ์	41
4.4 สรุปผลการทดลอง	42
4.5 ปัญหาที่พบและแนวทางแก้ไข	42
ภาคผนวก	
ภาคผนวก ก. HARDWARE CIRCUIT	
ภาคผนวก ข. ประมวลภาพโครงการ	
ภาคผนวก ค. DATASHEET IC	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

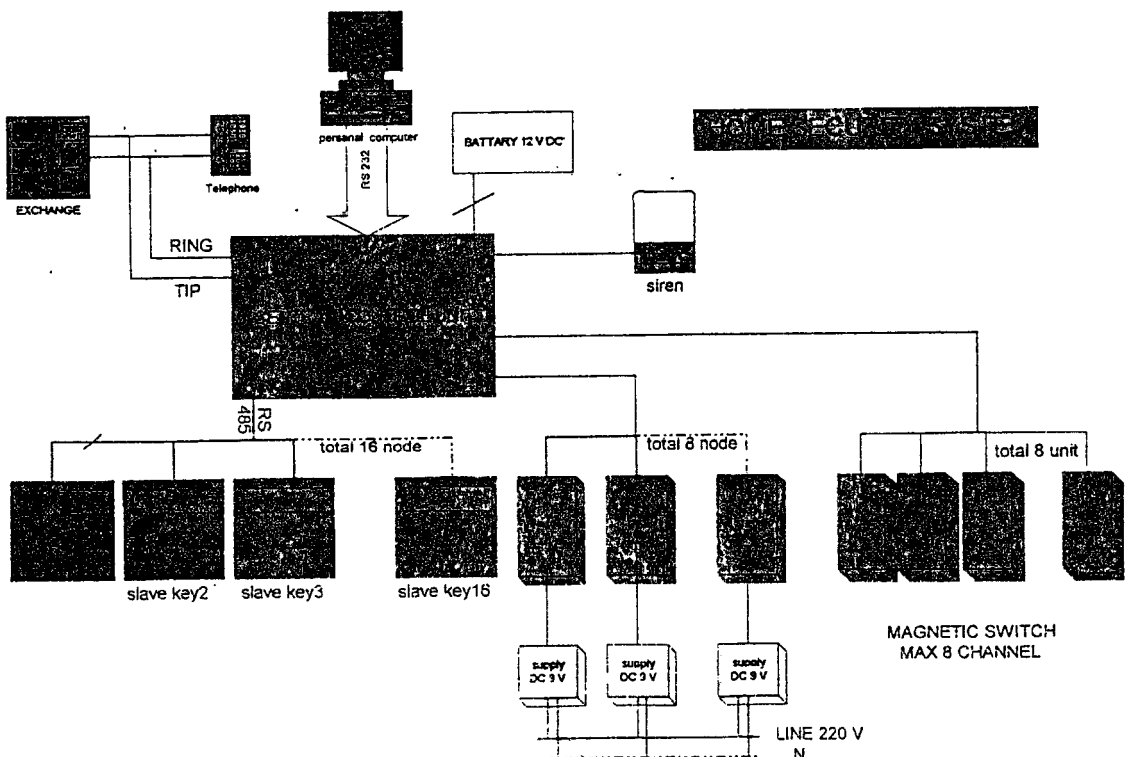
# บทที่ 1

## บทนำ

### 1.1 วัตถุประสงค์ของโครงการ

1. เพื่อนำทฤษฎีที่ได้ศึกษาจาก ไมโครคอนโทรลเลอร์ มาประยุกต์ใช้ กับการปฏิบัติงานจริง
2. เพื่อศึกษาและทดลองเขียนโปรแกรมสำหรับส่วนต่าง ๆ ของระบบป้องกันภัย
3. เพื่อนำโปรแกรมที่เขียนได้นั้นมาประยุกต์ใช้ในงานจริง
4. เพื่อศึกษาการเลือกอุปกรณ์และการวางตำแหน่งอุปกรณ์ รวมทั้งออกแบบวงจรส่วนต่าง ๆ เพื่อรวมเข้าด้วยกัน
5. เพื่อศึกษาความสัมพันธ์ของส่วนประกอบทางด้าน SOFTWARE และ HARDWARE ร่วมกัน
6. เพื่อแสดงให้เห็นระบบการทำงานตามเงื่อนไขที่กำหนด และการทำงานของอุปกรณ์ต่อร่วมการทำงาน
7. เพื่อเป็นประโยชน์แก่สังคม

### 1.2 ขอบเขตของโครงการ



### 1.3 วิธีการดำเนินโครงการ

1.3.1 ศึกษาแนวทางและความเป็นไปได้ของโครงการ

1.3.2 เสนอโครงการ

1.3.3 ดำเนินการทดลองและสร้าง HARDWARE

1.3.4 ดำเนินการเขียน SOFTWARE

1.3.5 ทดลองและสรุปผลโครงการ

1.3.6 ทำหนังสือประกอบโครงการ



### 1.4 คุณสมบัติของระบบที่จะออกแบบ (PROPERTY OF SYSTEM)

1.4.1 สามารถต่อกับตัวตรวจจับสวิตช์แม่เหล็ก และ PASSIVE INFRARED MOTION SENSORS ได้โดยตรง

1.4.2 สามารถให้ตัวตรวจจับ ทำงานแบบหน่วงเวลา ทำงานทันที หรือทำงานตลอด 24 ชั่วโมงได้โดยอิสระ

1.4.3 กำหนดการหน่วงเวลาเข้า และเวลาออกจากอาคาร แตกต่างกันได้ตั้งแต่ 1 วินาที ถึง 45 วินาที

1.4.4 กำหนดเวลาให้ไซเรนดังได้ตั้งแต่ 1 นาที ถึง 30 นาที

1.4.5 มีระบบป้องกันการตัดสาย และข้อตสายของตัวตรวจจับ โดยจะส่งเสียงเตือนภัยทันทีที่มีการตัดสายหรือข้อตสาย

### 1.5 อุปกรณ์ตรวจจับ

1.5.1 มี BATTERY สำรอง ใช้ในกรณีไฟฟ้ามดับ หรือถูกตัดไฟฟ้าได้นานเท่ากับประสิทธิภาพการใช้งานของ BATTERY

1.5.2 มีระบบตรวจสอบการทำงานของเครื่องด้วยระบบ WATCH DOG

1.5.3 สามารถแจ้งเหตุทางวิทยุติดตามตัวได้ทันทีที่มีการบุกรุก ตลอด 24 ชั่วโมง

1.5.4 สามารถใช้ SOFTWARE ที่เขียนขึ้นมาเพื่อควบคุม PROGRAM CONFIGURATION ผ่าน COMPUTER ได้

## 1.6 ประโยชน์ที่ได้รับจากโครงการ

1.5.1 ช่วยลดแรงงานในการตรวจสอบความปลอดภัย

1.5.2 สร้างความมั่นใจให้กับผู้ใช้ระบบ

1.5.3 การตรวจจับและเรียกเตือนที่รวดเร็ว ช่วยให้เกิดความเสียหายที่น้อยลง

1.5.4 สะดวกทั้งเรียกเตือนทางโทรศัพท์ และวิทยุติดตามตัว

๕

## บทที่ 2

### ทฤษฎีที่เกี่ยวข้องกับโครงงาน

#### 2.1 ระบบโทรศัพท์

ระบบโทรศัพท์ คือ ระบบสื่อสารที่มีโครงข่ายชุมสาย บริการสมาชิก และผู้รู้เลขหมายสมาชิก ให้สามารถเรียกสลับคู่สนทนาต่าง ๆ ได้ โดยจะช่วยลดการเดินทางที่ไม่จำเป็นลง

ระบบโทรศัพท์ที่ใช้อยู่ในปัจจุบัน มี 2 ระบบด้วยกันคือ

1. ระบบ CROSS BAR (หน้าปิดแบบหมุน) เป็นระบบเดิมที่มีอยู่ในยุคแรก
2. ระบบ DTMF (Dual Tone Multi Frequency) เป็นระบบใหม่ที่นำมาใช้แทนระบบ CROSS BAR ซึ่งในที่นี้จะขอกล่าวเฉพาะระบบ DTMF เท่านั้น

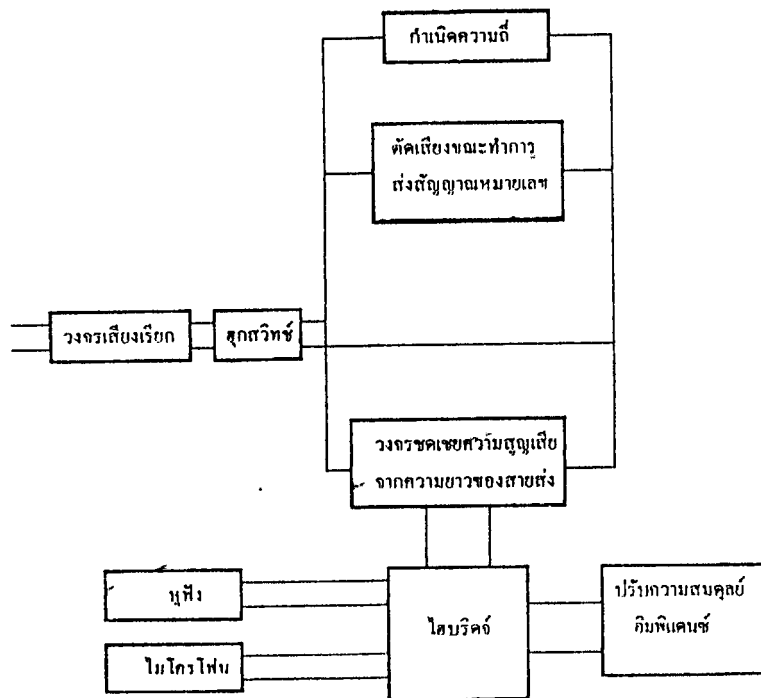
ระบบโทรศัพท์จะประกอบไปด้วย

1. เครื่องโทรศัพท์ (Telephone Set) คือ อุปกรณ์สำหรับสมาชิกในการพูดและฟังในการสนทนาผ่านโครงข่ายโทรศัพท์ เมื่อต้องการเรียกก็หมุน หรือกดหมายเลขผู้รับ ที่หน้าปิด
2. การเรียกทางโทรศัพท์ (Telephone Call) คือ การเรียกผ่านระบบโทรศัพท์ระหว่างสมาชิกผู้เรียกและผู้รับ
3. ผู้เรียก (Calling Subscriber) คือ สมาชิกที่เป็นผู้เริ่มต้นเรียก ด้วยการแจ้งให้พนักงานช่วยต่อกับผู้รับ หมุนหรือกดหมายเลขของผู้รับเมื่อ เครื่องโทรศัพท์นั้นเป็นคู่สายของเครื่องชุมสายอัตโนมัติ
4. ผู้รับ (Called Subscriber) คือ ผู้ตอบรับการเรียกทางโทรศัพท์ เมื่อได้ยินเสียงกริ่งเรียก (Ringing Signal)
5. คู่สายสมาชิก (Subscriber Line) คือ คู่ตัวนำกระแสไฟฟ้า ที่เปลี่ยนมาจากเสียงพูด แจกจ่ายออกมา จากสถานีที่ติดตั้งเครื่องชุมสายท้องถิ่น ไปยังบ้านของผู้เช่า หรือสมาชิกแต่ละราย อย่างอิสระ
6. เครื่องชุมสายโทรศัพท์อัตโนมัติ (Automatic Telephone Switching) คือ อุปกรณ์ที่ทำหน้าที่ต่อสลับคู่สายระหว่างสมาชิกผู้เรียกกับผู้รับโดยอัตโนมัติ

### หลักการทํางานของเครื่องโทรศัพท์

โทรศัพท์จะมี Block diagram การทํางาน ดังแสดงในรูปที่ 2.1 ซึ่งจะแสดงส่วนต่าง ๆ ที่จําเป็นในเครื่องโทรศัพท์ โดยจะเชื่อมต่อด้วยสาย T (Tip) และสาย R (Ring)

วงจรแรกที่เชื่อมต่อระหว่างวงจรภายในเครื่องโทรศัพท์ กับอุปกรณ์ของชุมสายก็คือ วงจรกำเนิดสัญญาณเรียก (Ringer) ซึ่งจะส่งสัญญาณเรียก (Ringing signal) เมื่อมีการติดต่อมาจากผู้อื่น สำหรับเหตุผลที่ต้องมีการนำเอาวงจรส่วนนี้ มาเชื่อมต่อกับชุมสายโดยตรง คือ เมื่อวางโทรศัพท์ไว้บนแป้นตามปกติ สุกสวิทช์ (Hook Switch) ก็จะถูกเปิดวงจรออก ทำให้ไม่มีแรงดันจากชุมสายผ่านไปยังวงจรส่วนที่อยู่หลังสุกสวิทช์ได้ ดังนั้นถ้าวงจรกำเนิดสัญญาณเรียก อยู่หลังจากสุกสวิทช์ ก็จะทำให้โทรศัพท์ไม่สามารถสร้างสัญญาณเรียกได้ในเวลาที่มีผู้เรียกเข้ามา



รูปที่ 2.1 แสดงบล็อกไดอะแกรมของโทรศัพท์

ขณะที่มีการยกหูโทรศัพท์ขึ้น ชุกสวิทช์ก็จะเปิดวงจรทำให้มีกระแส จากขุมสายไหลครบวงจรผ่านเครื่องโทรศัพท์ได้ ซึ่งกระแสค่าเดียวกันนี้ ก็จะไหลผ่านขดลวดรีเลย์ที่ขุมสายด้วย ขณะนี้ หน้าสัมผัสของรีเลย์ที่ขุมสายจะถูกปิดลง ทำให้อุปกรณ์ต่าง ๆ ในขุมสายพร้อมที่จะทำการติดต่อกับเครื่องโทรศัพท์ได้

จากนั้นขุมสายก็จะส่งสัญญาณให้หมุนหรือไดอัล โทน (Dial Tone) ไปยังเครื่องโทรศัพท์ที่ยกหู เพื่อให้ผู้ที่ยกหูนั้น สามารถส่งหมายเลขโทรศัพท์ของผู้ที่ต้องการติดต่อด้วยมายังขุมสาย หลังจากที่ยกหูสายได้รับหมายเลขที่ถูกส่งออกมาแล้วขุมสายก็จะเลิกส่งไดอัล โทน ซึ่งกระบวนการนี้จะเกิดขึ้นอย่างรวดเร็ว

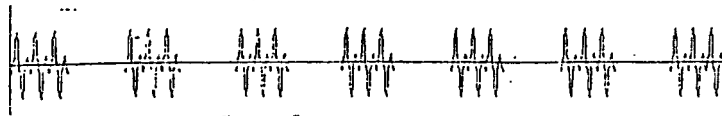
### สัญญาณพื้นฐานของระบบโทรศัพท์

สัญญาณพื้นฐาน คือ สัญญาณที่เครื่องขุมสายโทรศัพท์ส่งออกมา เพื่อแสดงถึงลักษณะการทำงานในแต่ละสถานะ ซึ่งจะประกอบด้วยสัญญาณต่าง ๆ ดังนี้

1. สัญญาณให้หมุน (Dial Tone) คือ สัญญาณที่ใช้เพื่อแสดงให้ผู้เรียกให้ทำการหมุนหมายเลขของผู้รับ ซึ่งสัญญาณนี้ จะเป็นสัญญาณที่ได้ยินเมื่อทำการยกหูโทรศัพท์ เป็นสัญญาณที่ได้จากการ มอดูเลท (Modulate) ระหว่างความถี่ 350 Hz กับความถี่ 440 Hz
2. สัญญาณไม่ว่าง (Busy Tone) คือ สัญญาณที่ใช้เพื่อบอกให้ผู้เรียกทราบว่า เครื่องโทรศัพท์ทางด้านผู้รับไม่ว่างให้วางหูสักระยะหนึ่งก่อนแล้วจึงเริ่มทำการติดต่อใหม่อีกครั้ง เป็นสัญญาณเสียงที่ได้จากการ มอดูเลท ระหว่างความถี่ 480 Hz กับความถี่ 620 Hz โดยจะดัง 0.5 วินาที เงียบ 0.5 วินาที
3. สัญญาณกริ่งเรียก (Ringing Tone) คือ สัญญาณที่แสดงว่าการต่อทุกชั้นตอนตามความประสงค์ของผู้เรียกมายังผู้รับสำเร็จ นั่นคือเครื่องขุมสายโทรศัพท์ดำเนินการต่อกับทางด้านผู้รับสำเร็จ เป็นสัญญาณความถี่ 16 Hz มอดูเลท กับความถี่ 400 Hz แบบ AM โดยจะส่ง 0.67-1.5 วินาที เงียบ 2-4 วินาที
4. สัญญาณเรียกกลับ (Ring Back Tone) คือ สัญญาณที่แสดงว่า การต่อทุกชั้นตอนสำเร็จ เป็นการแจ้งให้ผู้เรียกทราบว่า การเรียกสำเร็จ เป็นสัญญาณความถี่ 440 Hz มอดูเลทกับความถี่ 480 Hz โดยจะส่ง 0.67-1.5 วินาที และจะเงียบ 2-4 วินาที



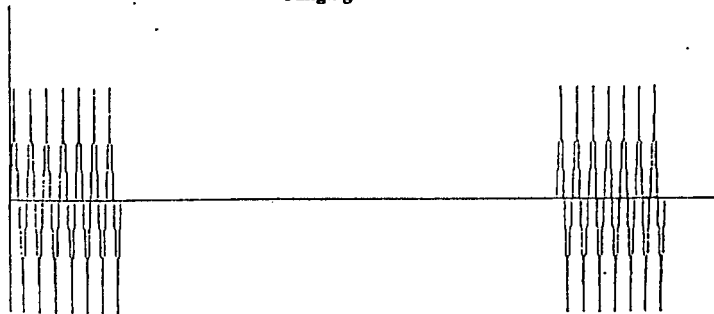
Dial Tone



Busy Tone



Ringing Back Tone



Ringing Tone

รูปที่ 2.2 แสดงสัญญาณพื้นฐาน

### หลักการติดต่อระหว่างเครื่องรับและเครื่องส่งโทรศัพท์

#### 1. ด้านเครื่องส่ง

- ขณะที่ไม่ได้มีการยกหูโทรศัพท์ จะมีศักดาคร่อมสายโทรศัพท์เป็นสัญญาณไฟกระแสดตรง 48 V
- เมื่อผู้เรียกทำการยกหูโทรศัพท์ ศักดาจะลดลงเหลือ 8 V พร้อมทั้งมีสัญญาณให้หมุน ซึ่งเป็นสัญญาณกระแสลับ ขนาด 250 mV ความถี่ 400 Hz กว่าความถี่ประมาณ 50 Hz ซึ่งเมื่อถอดรหัสสัญญาณความถี่แล้ว สัญญาณให้หมุนนี้ก็หายไป

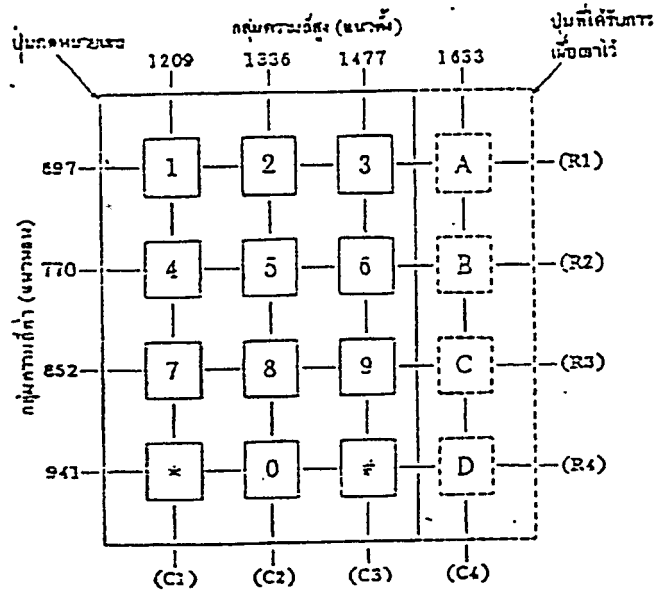
- การกดรหัสหรือหมายเลขโทรศัพท์ จะเป็นการกดหมายเลขโทรศัพท์ซึ่งแต่ละหมายเลขจะเกิดการผสมกันของสัญญาณความถี่สูง และความถี่ต่ำ โดยแต่ละหมายเลขจะมี DTMF อยู่ 1 คู่
- ขณะที่รอรับจะมีสัญญาณตอบกลับ 2 แบบ เพื่อที่จะบอกว่าสายว่างหรือไม่ คือ สัญญาณเรียกกลับหรือสัญญาณสายไม่ว่าง ตามลำดับ
- เมื่อมีการรับสายแล้ว สัญญาณจะขึ้นกับความดังของเสียงพูดตามสาย
- เมื่อมีการวางหูโทรศัพท์เลิกการติดต่อ ขนาดของศักดาคร่อมสายโทรศัพท์จะกลับไปที่ 48 V ตามเดิม

## 2. ด้านเครื่องรับ

- ขณะที่วางหูโทรศัพท์อยู่ จะมีศักดาคร่อมสายโทรศัพท์อยู่ 48 V
- เมื่อมีสัญญาณกริ่งเรียก ศักดาจะเพิ่มขึ้นเป็นประมาณ 100 V โดยจะมีจังหวะดัง 1 วินาที หยุด 4 วินาที ซึ่งจะตรงกับสัญญาณเรียกกลับที่เครื่องส่ง
- เมื่อผู้รับทำการยกหูโทรศัพท์ ขนาดศักดาจะลดลงเหลือ 8 V และจะมีการกระเพื่อมตามขนาดและความถี่ของเสียงพูด
- เมื่อสิ้นสุดการสนทนา วางหูโทรศัพท์ ขนาดศักดาจะกลับไปที่ 48 V ตามเดิม

## ระบบโทรศัพท์แบบ Dual Tone Multi Frequency (DTMF)

หลักการทำงาน ของระบบโทรศัพท์แบบนี้ จะใช้วิธีการส่งหมายเลข ของผู้ที่ต้องการจะติดต่อด้วย โดยการส่งสัญญาณความถี่ 2 ความถี่ มอดูเลทกันไป ซึ่งจะเป็นตัวแทนหมายเลขที่กด ซึ่งความถี่ที่ส่งออกไป จะอยู่ในย่านความถี่เสียงพูด (ประมาณ 0-4 KHz) ซึ่งค่าความถี่ต่ำจะเป็นความถี่ที่แสดงในแนวนอน และอีกค่าหนึ่ง ก็จะเป็นความถี่ในแนวตั้ง ซึ่งค่าต่าง ๆ จะแสดงไว้ในรูปที่ 2.3 ตัวอย่างเช่น เมื่อมีการกดหมายเลข 5 ก็จะมีความถี่ 770 Hz และความถี่ 1336 Hz มอดูเลทกันออกมา



รูปที่ 2.3 แสดงเป็นกหนดหมายเลขและค่าความถี่ในแนวนอนและแนวตั้ง

#### ข้อดีของโทรศัพท์ระบบ DTME

1. สามารถลดเวลา ในการหมุนหมายเลขโทรศัพท์ลงได้ ทำให้เวลาเฉลี่ย ในการใช้โทรศัพท์แต่ละครั้งลดลง จะมีผลทำให้ชุมสายโทรศัพท์สามารถรับ Traffic ได้มากขึ้น
2. สามารถนำเอาอุปกรณ์ทางด้าน Solid State Electronics มาใช้แทนอุปกรณ์ทางด้าน Mechanic จึงทำให้มีความรวดเร็ว และแม่นยำในการส่งหมายเลขมากขึ้น
3. สามารถเพิ่มปุ่มกดขึ้น ได้อีก 4 ปุ่ม (Column ที่ 4) เพื่อใช้ในการส่งสัญญาณการบริการประเภทอื่น ๆ
4. มีความเหมาะสมที่จะใช้กับชุมสายระบบ Stored Program Control

#### การเข้ารหัสและถอดรหัสความถี่ของโทรศัพท์ระบบ DTME

1. การเข้ารหัสความถี่ระบบ DTMF (Dual Tone Multi Frequency Encoder) ระบบโทรศัพท์แบบ DTMF นี้ จะใช้การส่งสัญญาณไปบนสายส่ง ของระบบโทรศัพท์ โดยจะมีข้อดีเหนือกว่า ระบบพัลส์หลายประการ เช่น สามารถหมุนโทรศัพท์ได้เร็วกว่า และสามารถที่จะส่งสัญญาณไปบนสายส่งสัญญาณระดับใดก็ได้ วิธีนี้เป็นการส่งสัญญาณแถบความถี่เสียงที่แตกต่างกัน 16 ค่า โดยแต่ละค่าจะเป็นสัญญาณคลื่นรูปซายน์ 2 แบบ แบ่งเป็นกลุ่มความถี่ต่ำและกลุ่มความถี่สูง และจะมีลักษณะแสดงดังตารางข้างล่างนี้

กลุ่มของความถี่ต่ำ (Hz)	กลุ่มของความถี่สูง (Hz)			
	1209	1336	1477	1633
697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D

ตารางที่ 2.1 แสดงค่าความถี่ของระบบ DTMF

2. การถอดรหัสความถี่ระบบ DTMF (Dual Tone Multi Frequency Decoder) การถอดรหัสความถี่ทางโทรศัพท์ หมายถึง การแปลงสัญญาณความถี่ซึ่งเกิดจากการกดปุ่มตัวเลข ทางโทรศัพท์ชนิดกดปุ่ม (ชนิด Tone หรือ DTMF) ให้เป็นสัญญาณดิจิทัล เพื่อนำไปใช้กับระบบดิจิทัล ข้อกำหนดต่าง ๆ ที่จำเป็น เพื่อที่จะไม่ทำให้การถอดรหัส DTMF เกิดความผิดพลาดขึ้น ซึ่งผู้ออกแบบวงจร ต้องคำนึงถึงเสมอ มีรายละเอียดดังต่อไปนี้

1. วงจรจะยังคงสามารถถอดรหัสได้อย่างถูกต้อง ถึงแม้สัญญาณที่รับเข้ามาจะมีความถี่เบี่ยงเบนไปจากค่าที่กำหนดไว้เป็นมาตรฐาน แต่ต้องไม่เกิน 2% และจะไม่ยอมให้สัญญาณ ที่มีค่าเบี่ยงเบนมากกว่า 3% จากค่ามาตรฐาน ผ่านวงจรของความถี่ได้
2. วงจรถอดรหัส จะสามารถถอดรหัสได้ ก็ต่อเมื่อได้รับสัญญาณเข้ามามีระยะเวลาอย่างน้อย 40 mS
3. วงจรถอดรหัส จะทำการถอดรหัสได้ถูกต้อง ก็ต่อเมื่อสัญญาณ DTMF ที่รับเข้ามาในวงจร จะต้องมีช่วงเวลาที่ห่างกับสัญญาณ DTMF ที่รับเข้ามาก่อนหน้านี้เป็นเวลาอย่างน้อย 35 mS
4. วงจรถอดรหัส จะต้องสามารถถอดรหัสสัญญาณ DTMF ที่มี ไดนามิก เรนจ์ สูงกว่า 27.5 dB ได้โดยไม่เกิดการผิดพลาด และยังสามารถทำงานได้ในกรณีที่สัญญาณทั้ง 2 ความถี่ ที่ประกอบกันขึ้นเป็นสัญญาณ DTMF มีแอมพลิจูด ต่างกันมากกว่า 6 dB
5. วงจรถอดรหัส ยังคงทำงานได้ตลอดเวลา ไม่ว่าขณะนั้นจะปรากฏเสียงพูด หรือมีสัญญาณรบกวนจากภายนอก เข้ามายังวงจรถอดรหัส ก็ไม่ทำให้การถอดรหัสผิดพลาด

## 2.2 หลักการและรูปแบบภาษาซี

### คำสั่งควบคุม (Control Constructions)

#### 1. โครงสร้างของโปรแกรมแบบธรรมดา (Structure of Simple C Program)

```
void main(void)
{
    คำสั่ง 1;
    คำสั่ง 2;
    :
}
```

#### 2. ลูป for (The for Loop)

```
for (j=0; j<9; j++)           // ลูปคำสั่งเดียว
    คำสั่ง 1;
```

```
for (j=0; j<9; j++)           // วนลูปมากกว่า 1 คำสั่ง
{
    คำสั่ง 1;
    คำสั่ง 2;
}
```

#### 3. ลูป While

```
while (ch != 'x')              // วนลูปคำสั่งเดียว
    คำสั่ง 1;
```

```
while (y < 9)                  // วนลูปมากกว่า 1 คำสั่ง
{
    คำสั่ง 1;
    คำสั่ง 2;
}
```

```
while (getche() != 'A')        // ฟังก์ชันใช้เป็นตัวแปร
    คำสั่ง 3;
```

```
while ((ch=getche()) !='A') // กำหนดคำสั่งใช้เป็นตัวแปร
    คำสั่ง 4;
```

#### 4. ลูป do-while (The do while Loop)

```
do // ลูปคำสั่งเดียว
    คำสั่ง 1;
while (ch !='A');
```

```
do // ลูปมากกว่า 1 คำสั่ง
{
    คำสั่ง 1;
    คำสั่ง 2;
while (x <= 10);
```

#### 5. คำสั่ง if และ if-else (The if and if-else Statements)

```
if (x==10) // if มีคำสั่งเดียว
    คำสั่ง 1;
```

```
if (x < 5) // if มีมากกว่า 1 คำสั่ง
{
    คำสั่ง 1;
    คำสั่ง 2;
}
```

```
if (ch=='c') // if-else
    คำสั่ง 1;
```

```
else
    คำสั่ง 2;
```

```
if (x < 4) // nested ifs
    if (y > 5)
```

```

        คำสั่ง 1;
if (ch=='a')                // คำสั่ง else-if
        คำสั่ง 1;
else if (ch=='b')
        คำสั่ง 2;
else if (ch=='c')
        คำสั่ง 3;
if (x > 7)                  // else คู่กับ if ตัวที่สอง
        if (y < 10)
                คำสั่ง 1;
else
        คำสั่ง 2;

if (x > 5)                  // else คู่กับ if ตัวแรก
        {                  // (braces are necessary)
                if (y < 10)
                        คำสั่ง 1;
        }
else
        คำสั่ง 2;

```

## 6. คำสั่ง Break (The break Statement)

```

while (ch != "X")
{
        คำสั่ง 1;
        if ( count > MAX)
                break;        // causes exit form loop
        คำสั่ง 2;
}

```

### 7. คำสั่ง Continue (The continue Statement)

```

while (ch != 'X')
{
    if (ch==SPACE)
        continue;           // skip other loop statements
    คำสั่ง 1;                 // goto start of loop
    คำสั่ง 2;
}

```

### 8. คำสั่ง switch (The switch Statement)

```

switch(x)                // integer switch
{
    case 1;
        printf("x is 1")
        break ;
    case 2;
        printf("x is 2")
        คำสั่ง;
        break ;
    default ;
        printf("x is anything else")
}

switch (ch)              // character switch
{
    case 'a' :
    case 'b' :
        printf("ch is 'a' or 'b' ,");
        break;
    case 'c' :
        printf("ch is 'c' ,");
}

```

## รูปแบบฟังก์ชัน (Function Formats)

### 1. ฟังก์ชันธรรมดา (Simple Function)

```

void fun1 (void);           // prototype
void main (void)           // define main
{
    puts("\nMain program.")
    fun1();                 // call function
}

void fun1 (void)           // define function
{
    puts("\nFunction.");    // body of function
}

```

### 2. ส่งค่าของฟังก์ชันกลับ (Returning a Value from a Function)

```

int always4 (void);       // ฟังก์ชันต้นแบบ
void main(void)           // กำหนดฟังก์ชัน main ()
{
    printf ("Value returned is %d.",always4 ());
}

int always4 (void)       // กำหนดฟังก์ชัน
{
    return (4),           // ส่งค่า 4 กลับ
}

```

### 3. ส่งผ่านอาร์กิวเมนต์ไปให้ฟังก์ชัน (Passing Arguments to Fncion)

```

int sum (int, int);       // ฟังก์ชันต้นแบบ
void main (void)
{

```

```

int x=2, y=3;
printf ("Sum of x and y is %d.",sum(x,y));
} // เรียกใช้ฟังก์ชัน sum ()
// โดยผ่านค่า r และ s ไปให้
int sum (int a , int b) // ประกาศฟังก์ชันพร้อมพารามิเตอร์
{
return (a+b); // ส่งค่า 5 ที่ได้จาก 2+3 กลับ
}

```

#### 4. การใช้พอยน์เตอร์ ผ่านอาร์กิวเมนต์ (Passing Arguments Using Pointers)

```

int sumarray (int *); // ต้นแบบ
void main(void)
{
static int list[3] = {10,20,30}; // กำหนดค่าให้อะเรย์
printf ("Sum=%d.",sumarray(list)); // ผ่านค่าอะเรย์ไปฟังก์ชัน

int summarray (int *ptr); // กำหนดฟังก์ชัน
{
return (*(ptr)+*(ptr+1)+*(ptr+2)); // ส่งค่า 60 ซึ่งเป็นผลบวก
// ของสมาชิกอะเรย์กลับ
}

```

#### คำสั่งเกี่ยวกับข้อมูล (Data Constructions)

##### 1. อะเรย์ (Arrays)

```

void main (void) // กำหนดอะเรย์
{
int list[3]; // อะเรย์ 1 มิติ มี 3 สมาชิก
char table[4][3]; // อะเรย์ 2 มิติ มี 4 แถว และ 3 คอลัมน์
list[2] = 44 // อ้างถึงสมาชิกอะเรย์
table[1][3] = 'c' :
:
}

```

```

// initializing arrays
int lista[3] = { 1, 2, 3, }; // กำหนดค่าให้ตัวแปรชนิด Global
void man (void)
{
    int list[2][3] = { { 4, 5, 6 },
                      { 7, 8, 9 } };
}

```

## 2. สตริง (Strings)

```

char name[30]; // จะเรียกชนิดอักษร
char welcome[ ] = "Greetings! "; // กำหนดค่าสตริง
char welcome[ ] = "Greetings!"; // กำหนดค่าสตริง
puts(welcome); // ช้างถึงตัวสตริง
salute [2] == 'e' // อักษรในสตริง
char names [3][30] = // จะเรียกของสตริง
    {"Jenvit", "Piyada", "Piyavi"};
char *name[30] = // จะเรียกของสตริง
    {"Bird", "Sam", "Villy"};
puts(&names [2][0] ); // ช้างถึงสตริงในอะเรย์

```

## 3. พอยน์เตอร์ (Pointers)

```

// การกำหนดพอยน์เตอร์
int *int_ptr; // พอยน์เตอร์ชี้ไปที่ int
char *char_ptr // พอยน์เตอร์ชี้ไปที่ char

```

```

// other variables used in example below

```

```

int numb; // integer variable
int table[3] = {2, 4, 6 }; // array

```

```

// using pointers
ptr = &numb;           // กำหนดแอดเดรสให้พอยน์เตอร์
*ptr = 10;            // กำหนด 10 ให้ numb
ptr = table;          // กำหนดแอดเดรสของอะเรย์ให้พอยน์เตอร์
printf ("%d",*ptr);   // พิมพ์สมาชิกตัวแรกของอะเรย์
printf (" %d",*(ptr+1)); // พิมพ์สมาชิกตัวที่สองของอะเรย์

```

#### 4. โครงสร้าง (Structures)

```

struct employee       // ประกาศโครงสร้างของข้อมูลชนิด
{
    // employee
    int id;           // สมาชิกทั้งสามอยู่ในโครงสร้างนี้
    float salary;
    char name [40];
}

struct employee clerks; // กำหนด clerks เป็นตัวแปรของข้อมูล
                        // ชนิด struct employee

struct employee staff;

printf ("Clerk's employee number is %d",clerks.id);
printf ("Clerk's salary is %f",clerks,salary);

// shorthand way to define a structure variable
struct                // ไม่ต้องการชื่อโครงสร้าง
{
    int id
    float salary;
    char name [40];
} clerks;             // กำหนด clerk เป็นตัวแปรของข้อมูลชนิด
                    // struct

```



## 5. ยูเนียน (Unions)

```
union int_float // ประกาศยูเนียน สามารถอ้างถึงที่ตั้ง
{ // หน่วยความจำ float หรือ int
    int int_num;
    float float_num;
} union_var // กำหนดตัวแปรยูเนียน
union_var. int_num; // อ้างถึงตัวแปร int_num (2 ไบต์)
union_bar. Float_num; // อ้างถึงตัวแปร float_num (4 ไบต์)
```

## ตัวดำเนินการ (Operators)

### 1. ตัวดำเนินการเลขคณิต (Arithmetic Operators)

<u>สัญลักษณ์</u>	<u>ตัวดำเนินการ</u>	<u>ตัวอย่าง</u>
+	Addition	a + b
-	Subtraction	a - b
*	Multiplication	a * b
/	Division	a / b
%	Remainder	a % b

### 2. ตัวดำเนินการเพิ่มขึ้นและลดลง (Increment and Decrement Operators)

<u>สัญลักษณ์</u>	<u>ตัวดำเนินการ</u>	<u>ตัวอย่าง</u>
++	increment	a ++ or ++a
--	Decrement	a -- or --a

### 3. ตัวดำเนินการเปรียบเทียบ (Relational Operators)

<u>สัญลักษณ์</u>	<u>ตัวดำเนินการ</u>	<u>ตัวอย่าง</u>
<	Less than	a < b
>	Greater than	a > b
<=	Less than or equal	a <= b
>=	Greater than or equal	a >= b

สัญลักษณ์	ตัวดำเนินการ	ตัวอย่าง
==	Equal	a == b
!=	Not equal	a != b

#### 4. ตัวดำเนินการตรรก (Logical Operators)

สัญลักษณ์	ตัวดำเนินการ	ตัวอย่าง
&&	AND	a < b && c > d
>>	OR	a < b    c > d
!	NOT	!(a < b)

#### 5. ตัวดำเนินการบิตไวด์ (Bitwise Operators)

สัญลักษณ์	ตัวดำเนินการ	ตัวอย่าง
&	AND	a & b
	Inclusive OR	a   b
^	Exclusive OR	a ^ b
~	Complement	~ a
>>	Right shift	a >> 2
<<	Left shift	b << 3

#### 6. ตัวดำเนินการกำหนดค่า (Assignment operators)

สัญลักษณ์	ตัวดำเนินการ	ตัวอย่าง
=	Equal	a = b
+=	Addition	a += b
-=	Subtraction	a -= b
*=	Multiplication	a *= b
/=	Division	a /= b
%=	Remainder	a %= b
&=	Bitwise AND	a &= b
=	Bitwise inclusive OR	a  = b
^=	Bitwise exclusive OR	a ^= b

สัญลักษณ์	ตัวดำเนินการ	ตัวอย่าง
<<=	Left shift	a<<=2
>>=	Right shift	a>>=3

### 7. ตัวดำเนินการเงื่อนไข (Conditional Operator)

result = (expression) ? value 1 : value 2 ;

ถ้าจริงจะได้ result = value1 แต่ถ้าเท็จจะได้ result = value 2

### 8. ตัวดำเนินการ (Precedence and Associativity of Operators)

สัญลักษณ์	ตัวดำเนินการ	ตัวอย่าง
() [] . ->	Groups, membership	Left to right
~ ! * &	Unary	Right to left
++ -- sizeof casts	Unary	Right to left
* / %	Multiplicative	Left to right
+ -	Additive	Left to right
<< >>	Shift	Left to right
< > <= >=	Relational	Left to right
== !=	Equality	Left to right
&	Bitwise AND	Left to right
^	Bitwise excl OR	Left to right
	Bitwise incl OR	Left to right
&&	Logical AND	Left to right
	Logical OR	Left to right
? :	Conditional	Right to left
= *= /= %= += -=	Assignment	Right to left
<<= >>= &= ^=  =	Comma (Series)	Left to right

### 2.3 DS5000

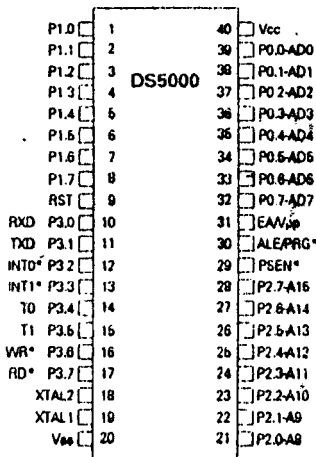
ในการใช้งานในไมโครคอนโทรลเลอร์ MCS-51 หลายท่านคงคุ้นเคยกับชิพ 80C31 กันเป็นอย่างดี แต่สำหรับงานบางอย่าง ที่ต้องการให้ขนาดของระบบเล็กลง ก็จำเป็นต้องใช้ชิพที่มีหน่วยความจำสำหรับเก็บโปรแกรมอยู่ในตัว เป็นชิพที่ต้องสามารถจะทำการพัฒนาได้ไม่ง่าย ในด้านการใช้งาน มีอยู่ในตระกูลเดียวกัน คือเบอร์ 8751 ซึ่งจะมีหน่วยความจำเก็บโปรแกรมเป็นระบบ EPROM อยู่ภายใน ซึ่งเราสามารถนำ Port ที่มีอยู่บนตัวของ CPU ทั้ง 4 Port ไปใช้งานได้ อย่างเต็มที่ (32 bit I/O) ทำให้ระบบรวมเล็กลงอย่างมาก และยังสามารถทำการ Security Lock bit เพื่อป้องกันการ Copy โปรแกรมได้อีกด้วย แต่ในทางพัฒนาแล้ว การแก้ไขโปรแกรมที่อยู่บนตัว CPU สามารถทำได้ โดยการใช้แสงอุลตราไวโอเล็ต ทำการล้างหน่วยความจำแล้ว นำไปทำการบันทึกโปรแกรมใหม่ ตรงนี้เองที่จะทำให้เวลาของการพัฒนาโปรแกรมโดยรวมแล้ว เพิ่มขึ้นโดยไม่จำเป็นเนื่องจากเป็นขั้นตอนที่ต้องใช้เวลาพอสมควร และยังพบว่าเมื่อทำการล้างโปรแกรมหลาย ๆ ครั้ง ก็จะทำให้ CPU ไม่สามารถทำการบันทึกโปรแกรมได้อีก หรือที่เรามักจะเรียกว่า เกิดการ "ด้าน" คือ การโปรแกรมไม่เข้าเนื่องจากจำนวนครั้งที่จำกัดของ CPU

ปัจจุบัน เทคโนโลยีได้ถูกพัฒนาให้ข้อจำกัดต่าง ๆ ลดลง นั่นก็คือ ขั้นตอนและเวลาของการพัฒนาจะใช้เวลาน้อยลง หรือกล่าวได้ว่าจะไม่เกิดเวลาที่สูญเสียขึ้นเมื่อเราเลือก CPU ที่ใช้งานได้เหมือนกัน และที่สำคัญคือ ต้องใช้ภาษาเดิมได้ รวมทั้งค่าใช้จ่ายในการพัฒนาลดลง โดยเลือกใช้ CPU ของบริษัท Dallas semiconductor แทน CPU 8751 ชิพ ที่กล่าวถึงนี้ก็คือ DS5000 Soft Microcontroller

#### คุณสมบัติทั่วไป

1. เป็นชิพไมโครคอนโทรลเลอร์ขนาด 8 bit ภายในประกอบด้วย NVRAM (nonvolatile RAM) มีให้เลือก 2 ขนาด คือ 8K และ 32K ซึ่ง NVRAM นี้สามารถกำหนดให้เป็นได้ทั้งหน่วยความจำ โปรแกรม (program memory) และ/หรือหน่วยความจำข้อมูล (data memory)
2. มีซอฟต์แวร์ Serial Bootstrap Loader อยู่ภายในเพื่อช่วยในการ Download โปรแกรมที่ต้องการลงบนตัวชิพโดยผ่านพอร์ทอนุกรม
3. มีรีจิสเตอร์ภายใน 128 byte สำหรับเก็บค่าตัวแปรและเป็นพื้นที่ในการใช้งาน
4. สามารถเก็บรักษาข้อมูลของ NVRAM ได้นานถึง 10 ปี ด้วยแบตเตอรี่เทียมภายใน

5. มีระบบรักษาความปลอดภัย (Security Lock) ของซอฟต์แวร์ภายในชิพ เพื่อป้องกันการ Copy
6. มีพอร์ทอนุกรมแบบ Full-duplex,time/counter 2 channels และ Watchdog timer ภายใน
7. มีพอร์ทขนาน I/O bits
8. การจัดขาและชุดคำสั่งเหมือนกัน 8051



Pin connections

PIN DESCRIPTION (\Denotes Condition Low)

Vcc, GND	Power Supply inputs.
P0.0-P0.7	Port 0: Bidirectional I/O: open drain.
AD0.0 AD0.7	These pins also serve the funtion of Address/Data Bus: Bidirectional
P1.0-P1.7	Port 1: Bidirectional I/O.
P2.0-P2.7	Port 2: Bidirectional I/O.
A8-A15	These pins also serve the funtion of Address/Data Bus: Bidirectional
P3.0-P3.7	Port 3: Bidirectional I/O. Each of the pins on Port 3 may be selected to serve an alter funtion; as described below

## PIN DESCRIPTION (\Denotes Condition Low)

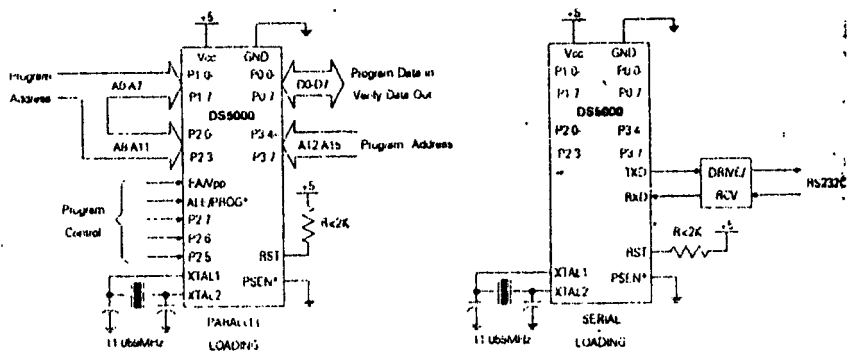
RD\ ;(P3.7)	Expanded Data Memory Read Strobe: Output; active low
WR\ ;(P3.6)	Expanded Data Memory Read Strobe: Output; active low
T0, T1 ;(P3.4,P3.5)	Timer/Counter pins: Inputs; active high.
INT0\,INT1\;(P3.2,P3.3)	External interrupt pins: Inputs: active low.
TXD ;(P3.1)	Transmit Data: Output.
RXD ;(P3.0)	Receive Data: Input.
RST	Reset: Input; active high
ALE ;(PROG\)	Address Latch Enable: Out put; active high (or program byte enable : input; active low).
PSEN\	Program Store Enable: Output active low.
EAL ;(VPP)	External Access Enable: Input; active low (or VPP programming voltage input).
XTAL1,XTAL2	Crystal inputs.

DS5000 Soft Microcontroller เป็นชิพ 8 bit CMOS microcontroller มี NVRAM ภายในทำหน้าที่แทน EPROM ที่ใช้เก็บโปรแกรมของ 8751 ซึ่งสามารถใช้งานได้สะดวกกว่า กล่าวคือสามารถโปรแกรม และลบใหม่ได้ไม่จำกัด และยังสามารถเก็บรักษาข้อมูลอยู่ได้เมื่อปลดไฟ Vcc ออกไปแล้ว NVRAM ภายใน ชิพนี้มีให้เลือกอยู่ 2 รุ่น คือ ขนาด 8 Kbyte และ 32 Kbyte ซึ่งสามารถกำหนดให้เป็น ทั้ง Program memory และ/หรือ Data memory รวมทั้ง Internal data registers และ Key configuration registers ก็เป็นแบบ Nonvolatile (ข้อมูลยังคงอยู่แม้จะปลดไฟ Vcc ออกไปแล้ว)

DS5000 มีการทำงานในฟังก์ชันพิเศษ สำหรับการงานสถานะไม่ปกติ (crash proof operation) อันได้แก่ Power Fail Warning interrupt, Automatic Power Down, และ Power On Reset ส่วนระบบ Software Security สำหรับป้องกันการ Copy โปรแกรม ภายในชิพใช้ Software encryption logic เพื่อป้องกันการอ่านและทำการดิสแอสแซมเบเลอร์

ส่วนโครงสร้างทางฮาร์ดแวร์ ของ DS5000 นอกจากหน่วยความจำแล้ว ยังประกอบไปด้วย 16 bit Counter/timers , Serial I/O port ชนิด Full-duplex ซึ่งสามารถทำงานได้ทั้งแบบ Asynchronous หรือ Synchronous, 32 bits Parallel I/O และ Watchdog timer ถ้าต้องการต่อหน่วยความจำภายในเพิ่มเติมในส่วนที่เกินจาก Embedded program/data RAM สามารถทำได้

โดยใช้สัญญาณของ Parallel I/O 18 bit เพื่อต่อเป็น Expanded Bus สำหรับหน่วยความจำภายนอก สำหรับรีจิสเตอร์ภายในของ DS5000 แบ่งออกเป็น 2 ส่วนคือ Data Registers และ Special Function registers, Data registers มีทั้งหมด 128 byte รวมทั้ง Bank registers (R0-R7) อีก 4 ชุด (32 byte) ส่วน Special Function registers รวมทั้ง CPU registers ซึ่งใช้เก็บค่าคุมและสถานะต่าง ๆ สำหรับการจัดหน่วยความจำทั้ง Program และ Data memory



Program loading configurations

การโหลดโปรแกรม

ก่อนที่จะนำ DS5000 ไปทำการทดสอบการทำงานของระบบ จะต้องทำการโหลดโปรแกรม ที่เขียนขึ้นมาเฉพาะงาน (application software) ลง NVRAM ในตัวชิพเสียก่อน วิธีการโหลดโปรแกรมนี้อาจทำได้ 2 วิธี

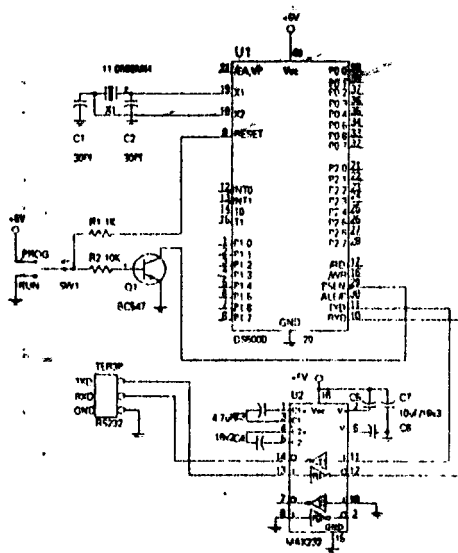
1. การโหลดโปรแกรม แบบอนุกรม (serial program loading) ซึ่งจะทำการโหลดโปรแกรม โดยผ่านพอร์ทอนุกรม RS-232 บนตัวชิพกับไมโครคอมพิวเตอร์ PC
2. การโหลดโปรแกรมแบบขนาน (parallel program load cycle) วิธีนี้จะทำการโหลดจากสัญญาณ Address และ Data ในแบบขนานโดยผ่านทางขา I/O prot ซึ่งการโหลดแบบนี้ จะเหมือนกับการโปรแกรมข้อมูลลงบนชิพ 8751H microcontroller นั่นเอง

การโหลดโปรแกรมลง DS5000 ทั้ง 2 วิธีนี้ จะกระทำได้โดยต้องให้สถานะที่ขา RST เป็นลอจิก "1" และที่ขา PSEN เป็นลอจิก "0" ซึ่งเมื่อเข้าสู่สภาวะดังนี้แล้ว DS5000 พร้อมทั้งจะรับพัลส์ สำหรับการโหลดโปรแกรมแบบขนานหรือการรับรหัสแอสกี 0DH (carriage return character ที่ baudrate 9600,2400,1200 หรือ 300 ผ่านทาง พอร์ตอนุกรมเข้าสู่ Serial bootstrap loader) เพื่อทำการโหลดโปรแกรมต่อไป

ลักษณะการต่อฮาร์ดแวร์ สำหรับการทำงาน ในการโหลดโปรแกรมทั้งสองวิธี แสดงไว้ดังรูป การโหลดโปรแกรมในแบบขนานนั้น ขั้นตอนการโหลดค่อนข้างจะยุ่งยากพอสมควร ดังนั้น ในที่นี้จะขอลำถึง เฉพาะการโหลดโปรแกรมแบบอนุกรมซึ่งใช้งานได้ง่ายกว่า การโหลดโปรแกรมแบบอนุกรมนี้ จะต้องมีซอฟต์แวร์ Serial bootstrap loader อยู่ภายใน ซึ่งจะช่วยในการโหลดโปรแกรมได้สะดวกยิ่งขึ้น

**SERIAL BOOTSTRAP LOADER**

การโหลดโปรแกรมแบบอนุกรมนี้ สามารถใช้งานได้ง่าย , เร็ว ประสิทธิภาพสูงและเป็นวิธีที่สะดวกที่สุด สำหรับการโหลด Application software ลงบน NVRAM ของ DS5000 การติดต่อสื่อสาร จะกระทำได้โดย ผ่านพอร์ตสื่อสารอนุกรมแบบ Asynchronous โดยใช้ RS-232c Serial interface เพื่อโหลดโปรแกรมลง DS5000 วงจรสมบูร์นสำหรับการโหลดโปรแกรมแบบอนุกรมแสดงไว้ตามรูปด้านล่าง โดยสายสัญญาณที่ใช้ติดต่อกับไมโครคอมพิวเตอร์ PC กับ DS5000 ทางพอร์ตอนุกรม RE-232c จะใช้เพียง 3 เส้น เท่านั้น คือ RXD (receive), TXD (transmit) และ GND (ground)



วงจรสมบูร์นของ DS5000 Serial

Serial bootstrap loader เป็นซอฟต์แวร์ที่บรรจุอยู่ใน DS5000 ใช้เป็นเครื่องมือช่วยในการโหลด Application program จะต้องอยู่รูปของ Intel hex format โดยสามารถทำการโหลด และอ่านโปรแกรมจาก DS5000 ได้ Intel hex format ได้จากการแปล Source program (assembly) โดยใช้ 8051 Assembler ซึ่งก็คือไฟล์ .HEX นั้นเอง คำสั่งของ Serial loader มีทั้งหมด 11 คำสั่ง ดังต่อไปนี้

<u>COMMAND</u>	<u>FUNCTION</u>
C	Return CRC-16 checksum of embedded RAM
D	Dump Intel Hex File
F	Fill Embedded RAM block with constant
K	Load 40-bit Encryption Key
L	Load Intel Hex File
R	Read MCON Register
T	Trace (Echo) incoming Intel Hex Data
U	Clear Security Lock
V	Verify Embedded RAM with incoming Intel Hex
W	Write MCON Register
Z	Set Security Lock

ก่อนที่จะใช้งาน Serial loader ที่ไมโครคอมพิวเตอร์ PC ต้องใช้ซอฟต์แวร์การสื่อสารข้อมูลแบบอนุกรม เช่น Crosstalk หรือ PROCOMM ก็ได้ และเมื่อเรียกใช้ซอฟต์แวร์ดังกล่าวแล้ว ให้กดคีย์ Enter เพื่อทำการติดต่อกับ DS5000 เข้าสู่ Serial bootstrap loader เพื่อใช้งานตามคำสั่งต่อไป

## บทที่ 3

### การออกแบบและโครงสร้างโครงการ

#### 3.1 HARDWARE สำหรับ CENTRAL CONTROL UNIT

##### สิ่งที่ต้องจัดเตรียม

1. วงจรหน่วยประมวลผล (CPU) และ COMMUNICATE WATCH DOG REAL TIME CLOCK
2. วงจร INPUT UNIT และ INPUT BUFFER
3. วงจร OUTPUT UNIT
4. วงจร TELEPHONE INTERFACE
5. วงจร SUPPLY +12V, +5V
6. วงจร BATTERY, BUZZER, MAGNETIC SWITCH และ PASSIVE INFRARED SENSOR
7. เลือกภาษาที่จะให้เขียนโปรแกรม MONITOR (ASM51,C51)
8. โปรแกรมออกแบบวงจรพิมพ์ (PROTEL PCB)

##### เครื่องมือและอุปกรณ์

1. SCOPE
2. แหล่งจ่ายไฟ
3. หัวแร้งที่ดูดตะกั่ว , ตะกั่ว
4. ตัวแปลงสัญญาณ 232 เป็น 485
5. สายต่อวงจร
6. แผ่นวงจรทดลอง และ BOARD ทดลองวงจร
7. MULTIMETER

##### ขั้นตอนการทดลอง

ขั้นตอนการทดลองแบ่งออกเป็น 5 ส่วนดังนี้

1. INPUT

■ ต่อวงจร INPUT UNIT และ INPUT BUFFER เข้ากับ CPU UNIT

■ ทดลองเขียน PROGRAM SCAN INPUT

2. OUTPUT

■ ต่อดวงจร OUTPUT UNIT และ TELEPHONE INTERFACE เข้ากับ CPU UNIT

■ ทดลองเขียน PROGRAM SCAN OUTPUT

3. การ PROGRAM สำหรับเก็บ CONFIG

■ ทดลองเขียน PROGRAM

■ ต่อดวงจรทดลองจริง

4. COMMUNICATE PROTOCOL

■ ต่อดวงจร COMMUNICATE กับ COMPUTER

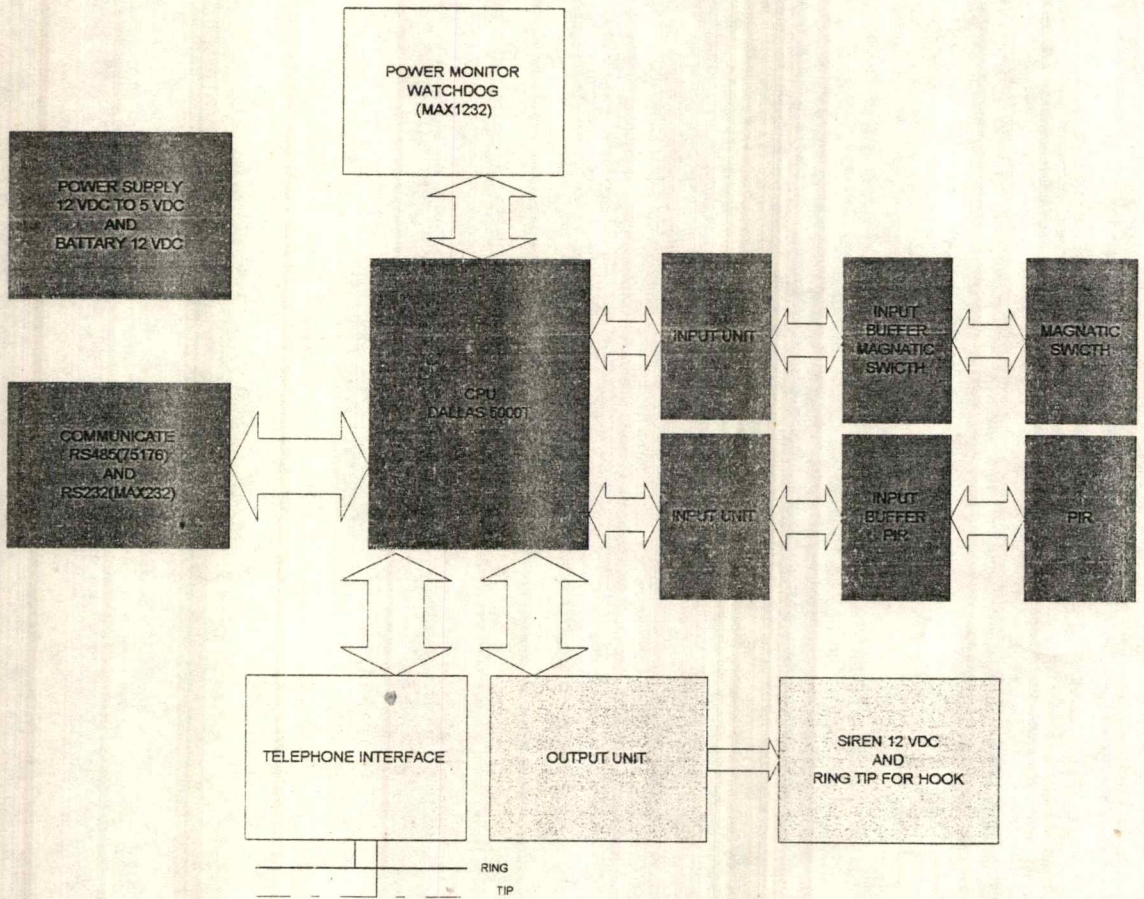
■ ต่อดวงจร COMMUNICATE ระหว่าง CONTROL UNIT กับ SLAVE KEY

■ เขียน PROGRAM ในการติดต่อสื่อสาร

ขั้นตอนการรวม HARDWARE และ SOFTWARE ที่ออกแบบ

1. รวมวงจร UNIT ต่าง ๆ เข้าด้วยกัน
2. ทดลองรวม PROGRAM ทั้งหมดให้เป็น MONITOR ตาม FUNCTION ที่เรากำหนด
3. ออกแบบวงจรจริง ออกแบบบนลายวงจร
4. ทดลองกัดลายวงจร ประกอบวงจร
5. ใส่โปรแกรม MONITOR ทดลองการทำงาน
6. ปรับปรุงแก้ไขให้ทำงานตามที่กำหนด
7. ประกอบชุดจริงชิ้นใหม่หลังจากปรับปรุงแล้ว

ส่วน Central Control Unit



BLOCK DIAGRAM OF CENTRAL CONTROL UNIT

3.1.1 ภาคจ่ายไฟ (Power Supply) จากแรงดันไฟกระแสสลับ 220 VAC เปลี่ยนเป็นแรงดัน 12 VDC และ 5 VDC และส่วนแหล่งจ่ายไฟจากแบตเตอรี่ 12 VDC จะใช้จ่ายแรงดันเมื่อไม่มีแรงดันไฟ AC แต่ในขณะที่มีแรงดัน DC ทั้งสองแหล่งจ่ายชนกัน โดยใช้ Diode ป้องกัน

แรงดันไฟ 12 VDC ใช้สำหรับจ่ายวงจรในส่วนของ Slave Key ทั้งหมด และจ่ายให้ Siren และส่วนแรงดันไฟ 5 VDC จะใช้จ่ายให้กับวงจรใน Central Unit ทั้งหมด

3.1.2 ภาค Power Monitor และ Watchdog ในภาคนี้ หัวใจหลัก คือ IC เบอร์

MAX1232 ทำหน้าที่เป็นตัวตรวจสอบระดับแรงดันเมื่อต่ำกว่าที่กำหนดจะทำการส่งสัญญาณไป Reset CPU และยังคงควบคุม Switch Reset เมื่อมีการกด Reset ก็ส่งสัญญาณไป Reset CPU และ IC เบอร์นี้ จะรับสัญญาณจาก CPU ทุก ๆ คาบเวลาที่ตั้งไว้ ถ้า CPU ไม่ส่งสัญญาณมา Strobe ที่ขา Strobe ของ IC เบอร์ MAX1232 จะทำให้ MAX1232 ส่งสัญญาณไป Reset CPU เนื่องจาก CPU ทำงานไม่ครบ 1 วงรอบ (ในการเขียน Software จะต้องทำการเขียนโปรแกรมให้ Strobe ไม่ให้เกินช่วงเวลาที่กำหนด เพื่อจะตรวจสอบการทำงานของ CPU ได้ถูกต้องว่า CPU ทำงานปกติ)

3.1.3 ภาค Magnetic Buffer ภาคนี้ออกแบบโดยใช้ OPAMP แบบ Single Supply โดยใช้เงื่อนไข ในการออกแบบ ให้ตรวจสอบ ระดับแรงดัน 3 ระดับ โดยให้ระดับสัญญาณ Output เปลี่ยนเป็น Digital เพื่อ Interface กับ CPU ได้สะดวก Magnetic Switch เป็นอุปกรณ์ที่ทำงานเป็น Switch แม่เหล็ก เมื่อไม่มีสนามแม่เหล็ก ก็จะเปิดวงจร ดังนั้นในการออกแบบภาคนี้ จึงใช้ Voltage Divider จ่ายแรงดันให้ Magnetic Switch เมื่อมีการตัดและต่อหรือ Shot จะทำให้ระดับแรงดันที่ส่งให้ภาคนี้ เปลี่ยนไปจากเงื่อนไข เมื่ออยู่ในย่านแรงดันปกติคือ 1.6-3.1 Volt จะให้สัญญาณ Output ออกมาเป็น Low และถ้าอยู่ในย่านแรงดันปกติ คือ อยู่ในช่วง 0-1.5 Volt และ 3.2-5 Volt จะให้สัญญาณ Output ออกมาเป็น High เพื่อส่งไปยังหน่วยประมวลผล

3.1.4 ภาค PIR Buffer ภาคนี้จะมีลักษณะคล้ายกับภาค Magnetic Buffer คือใช้ลักษณะเช่นเดียวกันในการออกแบบ แต่อุปกรณ์ PIR (Passive Infrared Sensor) เป็นอุปกรณ์ ที่ใช้ตรวจสอบการเคลื่อนไหวของวัตถุ โดยให้ Output เป็นแบบ Loop Switch (Normal Close) เมื่อมีการตรวจจับพบวัตถุเคลื่อนที่ จะทำให้ Output เปิดวงจร ซึ่งมีลักษณะ คล้ายกับการทำงานของ Magnetic Switch ดังนั้น ในการออก

แบบ จึงใช้วงจรเดียวกับภาค Magnetic Buffer ได้เช่นเดียวกัน

3.1.5 ภาค Output จะใช้ Relay 5 VDC 2 Contac ในการตัดต่อของภาค Telephone Interface และใช้ในการตัดต่อ Siren 12 VDC

3.1.6 ภาค Telephone Interface ภาคนี้เลือกใช้ IC ของบริษัท MITEL เบอร์

MT8880C ซึ่งทำหน้าที่ ส่งค่า BCD ออกเป็น DTMF ส่งไปยังสายโทรศัพท์ และรับสัญญาณ DTMF จากโทรศัพท์ มาเปลี่ยนเป็น BCD เพื่อส่งให้ CPU แต่สำหรับในโครงการนี้ ใช้สำหรับในการโทรออก เรียกว่าวิทยุติดตามตัว ดังนั้น จึงขอกว่าแต่การเปลี่ยน BCD เป็น DTMF ซึ่งการทำงานคร่าว ๆ CPU จะส่งค่าออกทาง Port เพื่อไปติดต่อกับ Register ในตัว MT8880C เพื่อเปลี่ยนไปเป็น DTMF ส่งไปยังสายโทรศัพท์แต่ในการโทรออกต้องมีการเช็คสัญญาณ อีก 3 ตัว คือ Dial Tone Detector และ Ring Back Tone Detector และ Busy Tone Detector เพื่อเป็นการตรวจสอบลำดับขั้นการโทรออกที่สมบูรณ์

3.1.7 ภาค Communication แบ่งเป็น 2 ส่วนคือ

1. การติดต่อแบบ Half Duplex ใช้ IC เบอร์ 75176 ซึ่งเป็นมาตรฐานการสื่อสารแบบอนุกรม (RS485) เพื่อใช้ในการติดต่อระหว่าง Central Control Unit กับตัว Slave Key
2. การติดต่อแบบ Full Duplex ใช้ IC เบอร์ MAX232 ซึ่งเป็นมาตรฐานการสื่อสารแบบอนุกรม (RS232) เพื่อใช้ในการติดต่อระหว่าง Central Control Unit กับตัว Computer ซึ่งใช้ในการ Config ระบบ ซึ่งเวลาติดต่อกับตัว Computer ในการขอแบบ Address ของตัว Slave Key จะไม่ตรงกับ Host Computer ซึ่งเป็นการ Disable ตัว Slave Key ทำให้ Host Computer ติดต่อกับ Central Control Unit โดยตรง ซึ่งจะช่วยให้การ Config ระบบเป็นไปได้ง่ายขึ้น ถ้าไม่ต้องการติดต่อกับ Host Computer ก็สามารถใช้ Slave Key Config ระบบได้เช่นกัน

#### FUNCTION ในระบบที่การทำงานที่ต้องการมีดังนี้

- |                    |   |
|--------------------|---|
| 1. Arm/Disarm      | - function เข้าสู่และออกจากระบบเตือนภัย |
| 2. Bypass Zone (n) | - function การทำงานแบบ Zone             |
| 3. Chime On/Off    | - function การเปิด-ปิด เสียงกระดิ่ง     |
| 4. Change Combo    | - function การเปลี่ยนรหัส (password)    |

5. Entry/Exit Pre-Alarm - function การเปิด-ปิด หน่วงเวลา เข้า-ออกจาก ระบบ
6. Error Tones - function การเปิด-ปิด เสียงเมื่อมีการกด Key ผิด พลาด
7. Exit Programming - function การออกจาก Configuration ของระบบ
8. Reset after telout - function การ Reset ระบบหลังจากการโทรออก
9. Setup - function การ Setup Configuration

### 3.2 HARDWARE สำหรับ SLAVE KEY

#### สิ่งที่ต้องจัดเตรียม

1. วงจรหน่วยประมวลผล (CPU) และ Communicate Watch Dog Real Time Clock
2. วงจร Key Matrix
3. วงจร Display
4. วงจร Power Supply 12 VDC to 5 VDC
5. วงจร Output unit
6. เลือกภาษาที่จะใช้เขียนโปรแกรม
7. โปรแกรมออกแบบ PCB

#### เครื่องมือและอุปกรณ์

1. Scope
2. แหล่งจ่ายไฟ
3. หัวแร้ง/ที่ดูดตะกั่ว , ตะกั่ว
4. ตัวแปลงสัญญาณ 232 เป็น 485
5. สายต่อวงจร
6. แผ่นวงจรทดลองและ Board ทดลอง
7. Multimeter

## ขั้นตอนการทดลอง

แบ่งเป็น 4 ส่วน คือ

### 1. KEY MATRIX

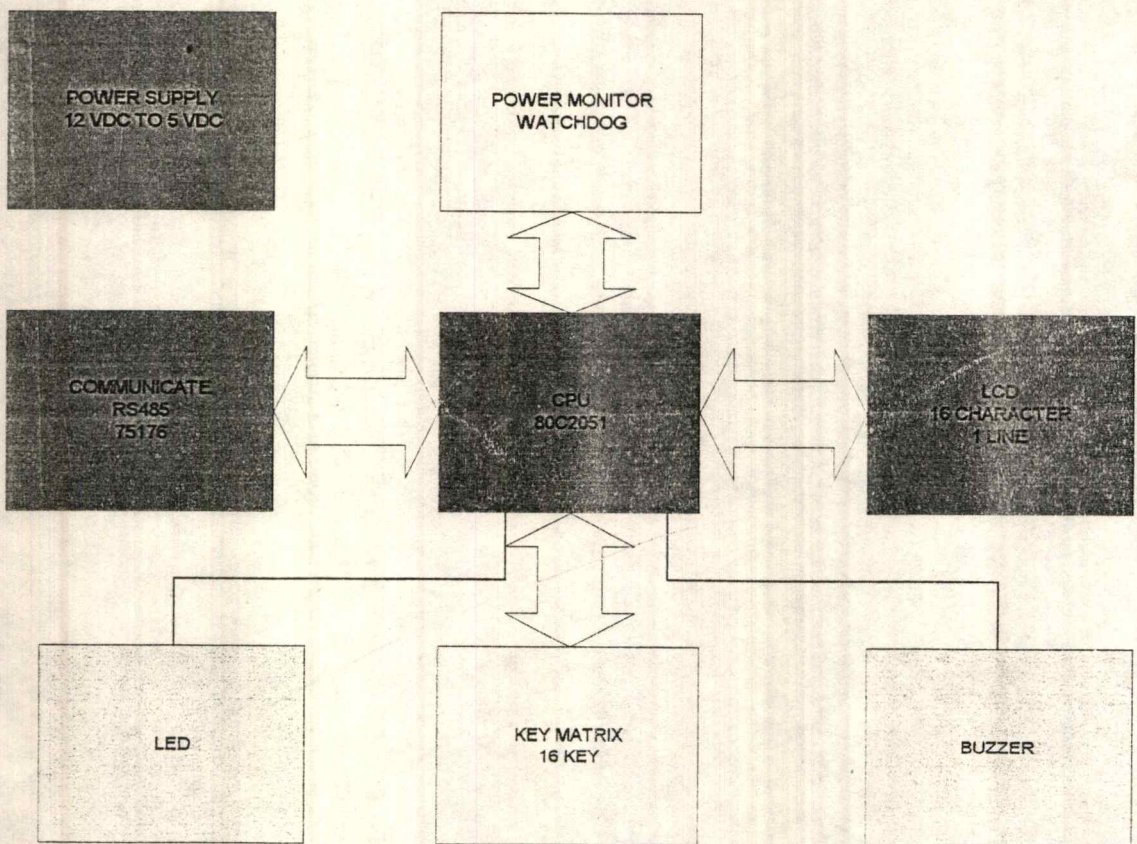
- ต้องวงจร Key Matrix เข้ากับ CPU unit
- ทดลองเขียน Program

### 2. SCAN DISPLAY

- ต้องวงจร Scan Display เข้ากับ CPU unit
- ทดสอบเขียน Program Scan Display

### 3. COMMUNICATE PROTOCOL

- ต้องวงจร Communicate ระหว่าง Central Unit กับ Slave Key



BLOCK DIAGRAM OF SLAVE KEYBOARD

#### 4. SCAN OUTPUT

- รวมวงจร Unit ต่าง ๆ เข้าด้วยกัน
- ทดลองรวม Program ทั้งหมดให้เป็น Motion ตาม Function ที่เรากำหนด
- ออกแบบวงจรจริง ออกแบบบนลายวงจร
- ทดลองกัคลายวงจร ประกอบวงจร
- ใส่โปรแกรม Monitor ทดลองการทำงานปรับปรุงแก้ไขและทำการประกอบชุดจริงขึ้นใหม่

3.2.1 ภาค Power Supply ใช้ IC เบอร์ LM723C ทำการเปลี่ยนแรงดัน 12VDC เพื่อจ่ายให้ วงจร Slave Key ทั้งหมด เนื่องจากในการส่งแรงดันไปยัง Keyboard แต่ละตัว ซึ่งระยะทางของสายในการส่งแรงดัน อาจมีระยะทางไกล ถ้าส่ง 5 VDC อาจทำให้แรงดันตก ทำให้ CPU ทำงานผิดพลาดได้ ดังนั้น จึงเลือกในการออกแบบการส่งแรงดันที่ 12 VDC เป็น 5 VDC ที่ปลายทางเพื่อแก้ปัญหาแรงดันตก

3.2.2 ภาค Power Monitor และ Watchdog ในภาคนี้หัวใจหลัก คือ IC เบอร์ MAX1232 ทำหน้าที่เป็นตัวตรวจสอบระดับแรงดันเมื่อต่ำกว่าที่กำหนด จะทำการส่งสัญญาณไป Reset CPU และยังคงควบคุม Switch Reset เมื่อมีการกด Reset ก็จะมีสัญญาณไป Reset CPU และ IC เบอร์นี้ จะรับสัญญาณจาก CPU ทุก ๆ คาบเวลาที่ตั้งไว้ ถ้า CPU ไม่ส่งสัญญาณมา Strobe ที่ขา Strobe ของ IC เบอร์ MAX1232 ส่งสัญญาณไป Reset CPU เนื่องจาก CPU ทำงานไม่ครบ 1 วงรอบ (ในการเขียน Software จะต้องทำการเขียนโปรแกรมให้ Strobe ไม่ให้เกินช่วงเวลาที่กำหนด เพื่อจะตรวจสอบการทำงานของ CPU ได้ถูกต้องกว่า CPU ทำงานปกติ)

3.2.3 ภาค Communication การติดต่อแบบ Half Duplex ใช้ IC เบอร์ 75176 ซึ่งเป็นมาตรฐานการสื่อสารแบบอนุกรม (RS485) เพื่อใช้ในการติดต่อระหว่าง Central Control Unit กับตัว Slave Key

3.2.4 ภาค Output จะใช้ CPU ขับ LED และ Buffer เพื่อใช้ในการแสดงผลการทำงาน และเสียงในการกด Key

3.2.5 ภาคแสดงผล จะใช้ LCD ในการ Display ค่าต่าง ๆ ที่ต้องการแสดง และค่าต่าง ๆ ที่ได้รับจาก Key ตาม Function ที่กำหนด เลือกใช้ LCD 16 ตัวอักษร 1 บรรทัด

3.2.6 ภาค Key Metrix ใช้ Switch แบบกดติดปลั๊ยกดดับ และใช้ Software ในการตรวจสอบการกด Key แต่ละ Key

### 3.3 SOFTWARE สำหรับ SLAVE KEY

แบ่งออกเป็น 2 ส่วน คือ

#### 1. ระดับ BIOS

- LCD (WRITE LCD) ทุก ๆ 2 msec.
- SCAN KEY (อ่านค่าการกด KEY) read\_key ทุก ๆ 20 msec
- BUZZER (beep generate) ทุก ๆ 200 microsec.
- LED STATUS (แสดงสถานะ OUTPUT LED) ทุก ๆ 100 msec.

#### 2. ระดับ MANAGE TASK

ส่วน INTERRUPT

- INTERRUPT SERIAL แบ่งออกเป็น 2 ส่วน

1. ส่วนรับ เก็บ DATA ที่รับมาแล้วเพิ่มค่า POINTER ในการรับ

2. ส่วนส่ง จะทำการ set ค่า ดังนี้  $ti = 0$  ,  $tx\_empty = 1$  ,  $txe = 0$

- INTERRUPT TIMER0 เพิ่มค่า  $cnt\_timer0 + 1$

ส่วน COMMUNICATION (RS 485)

- CHECK\_RX ตรวจ Pointer ในการรับว่า มีข้อมูลหรือเปล่า และ Check Pack ถูกต้องหรือเปล่า ถ้าถูกต้อง Pack in = 1

- CHECK\_TX ส่งข้อมูลใน Datasend

- RX\_MASTER ตรวจสอบว่า Pack on ถูกต้องกับ address แล้ว เตรียมทำตามคำสั่ง Pack out = 1

- ANS\_MASTER Pack ข้อมูลที่จะส่งลงใน DataSend

- WRITE\_LCD นำข้อมูลใน LCD Buffer เขียนลงหน้าจอ LCD

Manage Task

- เรียก Sub 100 ms

- เรียก Scan 0

- เรียก Checktime

### 3.4 SOFTWARE สำหรับ CENTRAL CONTROL UNIT

แบ่งออกเป็น 2 ส่วน คือ

#### 1. ระดับ BIOS

- ฟังก์ชันการส่งพัลส์ DTMF เป็น function ในการติดต่อเกี่ยวกับ DTMF ในการส่ง Tone.
- ฟังก์ชัน Ser\_led (x) เป็นการแสดงสถานะการทำงานของ CPU ผ่านทาง LED บน board CPU
- ฟังก์ชันการส่ง KEY DTMF
- ฟังก์ชัน check\_action() เป็น FUNCTION ในส่วนของการตรวจสอบ INPUT และ ส่วนของการโทรออก
- ฟังก์ชัน check\_armtime() เป็น FUNCTION ในส่วนของเวลาของ ARM
- ฟังก์ชัน check\_wait () เป็น FUNCTION หน่วงเวลานาน ๆ โดยที่ไม่ทำให้ watch dog ทำงาน จนกระทั่งถึงเวลาที่กำหนด
- ฟังก์ชัน Senddata(x) เป็นการ Pack data เป็น Protocol ดังต่อไปนี้ ลงใน memory ในส่วน Buffer ของการส่ง เป็นรูปแบบดังนี้

$F5\ H+ADD+data0+data1+data2+data3+data4+data5+data6+sum$

#### 2. ระดับ MANAGE TASK

ส่วน INTERRUPT

- INTERRUPT SERIAL แบ่งออกเป็น 2 ส่วน

1. ส่วนรับ เก็บ DATA ที่รับมาแล้วเพิ่มค่า POINTER ในการรับ
2. ส่วนส่ง ถ้า Pointer ส่วนหัว ไม่เท่ากับส่วนหาง ก็จะทำกาการส่งข้อมูลใน

DataSend ออกไปแล้วเพิ่มค่าส่วนหาง ถ้าส่วนหัวเท่ากับส่วนหาง จะทำการ set ดังนี้  
 $tx\_busy = 0$  (พร้อมที่จะส่ง) ,  $txe = 0$  (Enable การรับ)

- INTERRUPT TIMER0 เพิ่มค่า  $cnt\_timer0 + 1$

ส่วน COMMUNICATION (RS 485 และ RS 232)

- CHECK\_RX เป็นการตรวจสอบ ว่าอยู่ใน Mode ไหน ถ้าอยู่ใน Mode Setup จะเป็นการติดต่อทั้ง Computer และ Slave Key โดยใน Function นี้จะแยกส่วนการรับจาก Computer และ Slave Key โดยถ้าเป็นรหัส Alt 204 จะเป็นการติดต่อกับ Computer ซึ่งในทาง Hardware ก็ต้องโยก Switch มาที่ 232 ก่อนแล้ว ทำให้ภาคส่งของ Computer ต่อเข้ากับ Central Control Unit ซึ่งจะใช้ในส่วนของ Program

Central Control Unit ผ่าน Computer ซึ่ง Stat ของ Program จะถูกเปลี่ยนไปเรื่อย ๆ ตามขั้นตอนในการเขียน Program ตามสถานะ ของผู้ใช้

ถ้า Switch ถูกโยกไปทาง 485 Function นี้จะทำการตรวจสอบในส่วนการรับว่า ข้อมูลที่รับเข้ามาเป็น F5 หรือยัง ถ้าเป็น F5 จะรอข้อมูลอีก 3 Byte ซึ่งประกอบไปด้วย F5 Address DataKey Sum ถ้า Sum ถูกต้อง จะทำการเก็บข้อมูลในตำแหน่งของ Memory ในส่วนของ Address ของ Slave Key นั้น

- CHECK\_TX จะเป็นการ check flag tx\_busy ถ้าเท่ากับ 0 แสดงว่าพร้อมที่จะส่ง แล้ว Check Pointer ส่วนหัวกับส่วนหาง ว่าเท่ากันหรือไม่ ถ้าไม่เท่าแล้วไม่ได้อยู่ใน Mode setup หรือ Mode โทรคอก จะ Set txe=1 (Disable การรับ) และ ti=1(เท่ากับเป็นการเริ่มต้นของการส่งเพราะจะเกิดการ Interrupt Serial ตรงนี้) และ tx\_busy = 1 (การส่งไม่ว่าง)

#### Manage Task

- initial Ram เป็นการ load ค่าที่ Program ไว้ นำไปใส่ใน Memory
  - check\_time เป็นการตรวจสอบว่า timer0 = 25 หรือยัง ถ้ายังจะทำการเรียก Check TX() ถ้าครบ 25 แล้ว จะทำการเรียก Check\_rx() แล้วให้ timer0 = 0 เป็นการ Reset time
  - check\_slave(x) เป็นการนำค่าของข้อมูลในส่วนของ Slave Key นั้น
  - mng\_slave(x) เป็นการนำค่า State ของ Key แต่ละตัวมาทำการเลือก Menu ของ Key slave นั้นอยู่ใน State ไหน และทำตาม State นั้น จนกว่าจะมีการเปลี่ยน State เพื่อทำหน้าที่ต่อไป ซึ่งแต่ละ Slave Key แต่ละตัว จะมี Buffer ในการเก็บหน้าจอของตัวเอง , state , key , time slave ของตัวเอง
- สรุปว่า ใน Manage Task ในส่วนการเรียก เรียงตามลำดับคือ Check\_Slave(x) , mng\_slave(x) , check\_time()

## บทที่ 4

### ทดลองการใช้งาน

#### FUNCTION USER INTERFACT

##### 4.1 MODE SETUP

###### 4.1.1 การ Setup ระบบ ผ่าน Computer

เมื่อทำการเลื่อนสวิทช์ไปยังตำแหน่ง RS 232 ที่อยู่ในตัว Central Control Unit กดคีย์ Alt 204 ตามด้วย Password ของ Computer จะ function ให้ Setup ดังนี้

- |                   |   |
|-------------------|---|
| 0 Setpu Password  | เป็น function ที่ setup password ของ User ประกอบด้วยตัวเลข 4 หลัก                     |
| 1 PABX Num        | เป็นการตั้งค่าตัดสายนอกของ PABX ถ้าระบบนั้นต่ออยู่ เช่น ตัด 9 เป็นต้น                 |
| 2 PABX telephone  | เป็นเบอร์โทรศัพท์ที่จะเรียก Pager   |
| 3 Pager Number    | เป็นเบอร์หมายเลขเครื่อง Pager   |
| 4 Pager Massage   | เป็นรหัสตัวเลขที่จะส่งออกไปหา Pager   |
| 5 Delay entry     | เป็นการหน่วงเวลาหลังจาก DisArm ประกอบด้วยตัวเลข 2 หลัก หน่วยเป็นวินาที                |
| 6 Delay exit      | เป็นการหน่วงเวลาหลังจาก Arm ประกอบด้วยตัวเลข 2 หลัก หน่วยเป็นวินาที                   |
| 7 Time of Siren   | เป็นเวลา ที่ Siren ดัง  |
| 8 Total of Dial   | เป็นการระบุจำนวน Tel ออกทั้งหมด   |
| 9 Bypass Zone     | เป็นการโปรแกรมค่าในการยกเว้น Zone เป็นแบบ 4 หลัก ถ้าจะ Bypass Zone ให้ bit นั้นเป็น 0 |
| 10 Test telephone | เป็น function ในการตรวจสอบใน Mode telephone   |
| 11 Test Siren     | เป็น function ทดสอบ on/off siren  |
| 12 Exit Program   | ออกจากกรร Program หรือ กดคีย์ ESC   |

###### 4.1.2 การ Setup ระบบ ผ่าน slave key

เมื่อเลื่อนสวิทช์ไปยังตำแหน่ง RS 485 ที่อยู่ในตัว Central Control Unit แล้ว กดคีย์ Setup ตามด้วย Password ของ LCD ที่ Salve Key จะให้เลือกการ Setup ซึ่งเหมือนกับการ Setup ผ่าน computer

- 0 Setpu Password
- 1 PABX Num
- 2 PABX telephone
- 3 Pager Number
- 4 Pager Massage
- 5 Delay entry
- 6 Delay exit
- 7 Time of Siren
- 8 Total of Dial
- 9 Bypass Zone
- \* Exit program

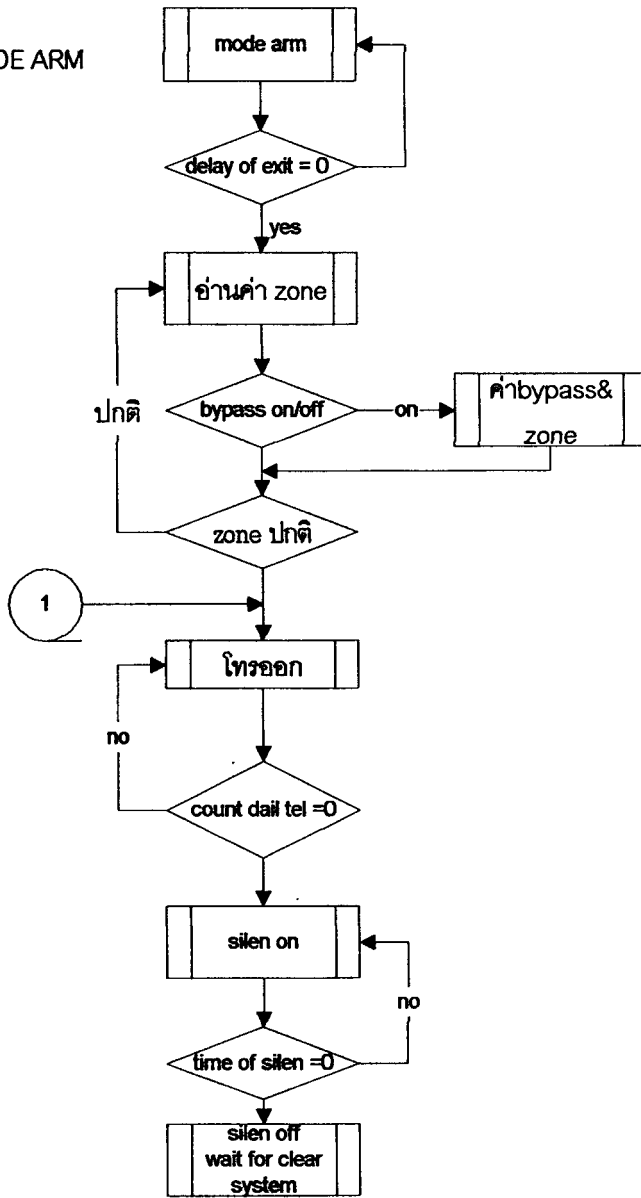
#### 4.2 MODE RUN

- 4.2.1 Bypass Zone on/off เป็น function ใช้หรือไม่ใช้ ค่า Bypass ที่ Program ไว้  
ใน Memory
- 4.2.2 Arm/DisArm เป็น function อยู่ใน Mode ป้องกัน หรือ Mode ปกติ
- 4.2.3 Siren off เป็น function off Siren
- 4.2.4 Setup เป็น function เข้าสู่การ Setup ระบบ

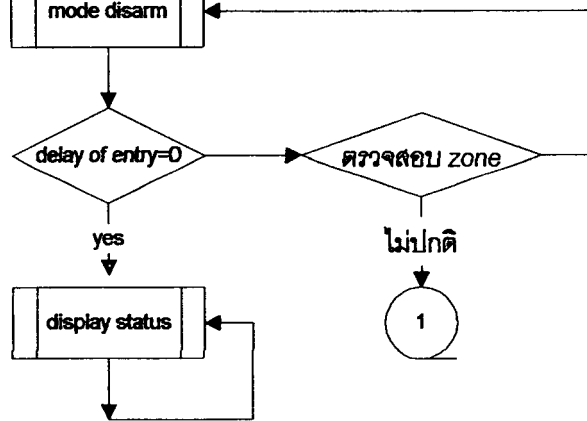
ในขณะที่ Run หน้าจอ LCD ของ Slave จะแสดงสถานะ Zone ถ้า Zone ไหนปกติ จะมีสถานะเป็น "0" ถ้า Zone ไหนผิดปกติ จะแสดงตัวอักษร "1"

### 4.3 การตรวจสอบเหตุการณ์

เมื่อเข้าสู่ MODE ARM



เมื่อเข้าสู่ MODE DISARM



#### 4.4 สรุปผลการทดลอง

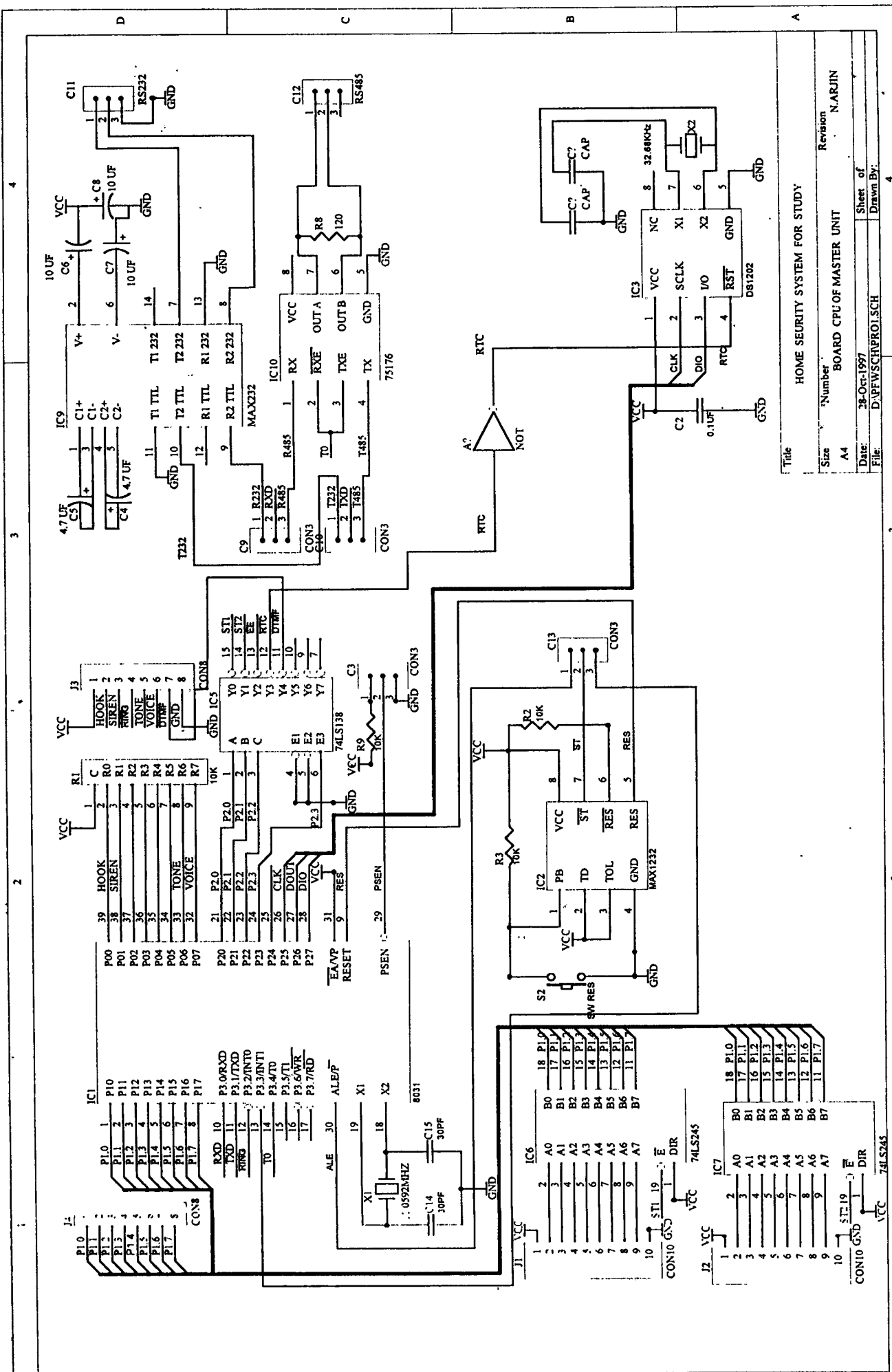
ผลการทดลอง เป็นที่น่าพอใจในระดับหนึ่ง สามารถที่จะ Tel ออกอัตโนมัติได้ เมื่อเกิดเหตุการณ์ที่ผิดปกติ สามารถติดต่อกับผู้ใช้ในลักษณะ Real time ได้ สามารถ Program ระบบผ่านทาง Computer และ Slave Key ได้ถูกต้อง ซึ่งระบบนี้น่าจะเป็น Prototype ได้ดีในระดับหนึ่ง

#### 4.5 ปัญหาที่พบและแนวทางแก้ไข

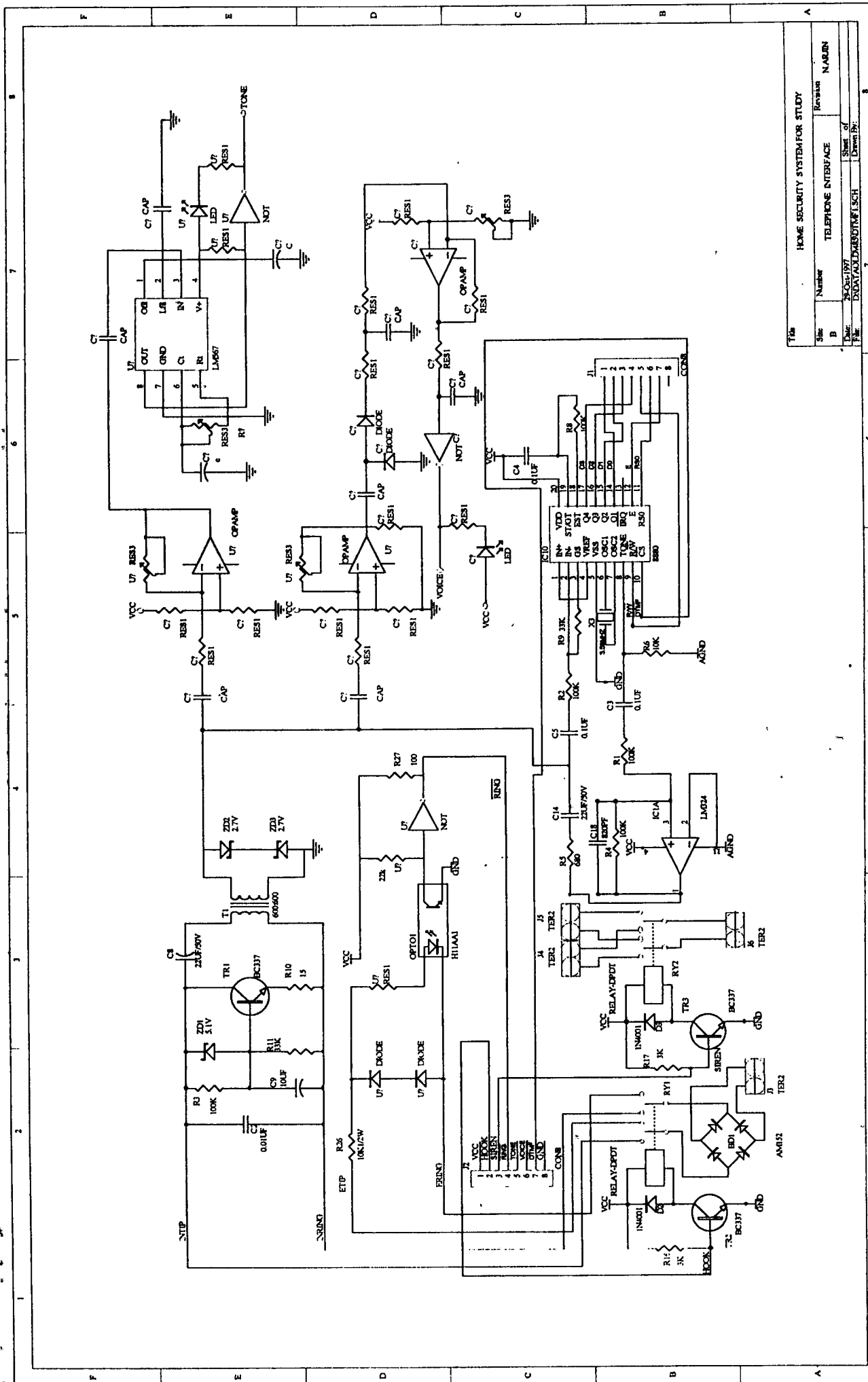
1. เนื่องจากระยะเวลาในการทำระบบโทรเข้า เพื่อตรวจสอบการทำงาน ยังไม่ทัน แต่ได้เตรียมส่วนรับ Tone DTMF ไว้แล้ว และได้ทำส่วนของ การตรวจ Ring ไว้แล้วด้วย ดังนั้น ในการพัฒนาระบบนี้ต่อไป ผู้จัดทำหวังว่าจะมีรุ่นน้องมาสานต่อในการเขียน Program monitor ในส่วนนี้ด้วยต่อไปอีก
2. ระบบเสียงในการ Let out นั้น ถ้าเพิ่มภาค Voice ที่สามารถ Program เสียงไว้ได้ ก็สามารถทำให้ระบบส่งเป็นเสียงเตือนออกไปได้ด้วย น่าจะมีการพัฒนาในส่วนนี้ด้วยต่อไปอีก
3. ปัญหาเรื่องสาย จากตัว Key ไปยังตัว Central Control Unit นั้น ความยาวของสายทางผู้จัดทำได้ทดลองแค่ 15 ฟุต ซึ่งตาม Spec น่าที่จะยาวได้ถึง 1.2 Km. ยังไม่ได้ทดสอบว่ายาว 1.2 Km. จะเกิดปัญหาในการติดต่อ (Communicate) หรือไม่
4. ปัญหาเรื่องการ Tel out นั้น คือ ต้องให้ DTMF ดังนานกว่า 50 msec ขึ้นไป และเว้นช่วงห่าง 50 msec ขึ้นไป ระบบโทรศัพท์ถึงจะตรวจสอบได้ ถ้าช่วงเวลาต่ำกว่านี้อาจเกิดปัญหาได้
5. การ Program ผ่าน Computer น่าจะเขียน Program ด้วย Visual Basic for Windows หรือ Program อื่น ที่สามารถให้ผู้ใช้งานเติมค่าได้สะดวกกว่านี้ เนื่องจากทางผู้จัดทำทำได้เพียงในส่วนรับคีย์ แล้วส่งไปยัง Central Control Unit แต่ไม่ได้มีการ Show ค่าคีย์ที่ผู้ใช้กด ในการ Program ซึ่งเป็นการพัฒนาผ่าน Port com ด้วยมาตรฐาน RS 232 อยู่แล้ว การพัฒนาในส่วนนี้ต่อไป จึงน่าทำได้ไม่ยากนัก
6. ในระบบไฟ Back up เวลาไฟดับ ทางผู้จัดทำยังไม่ได้ทำในส่วนของการชาร์จ Battery หรือมีการตรวจสอบระดับไฟของ Battery จึงน่าจะพัฒนาต่อในส่วนนี้ด้วย
7. เนื่องจากระบบ Program monitor เขียนด้วยภาษา C จึงทำให้ Hex files มีขนาดใหญ่ ถ้าผู้พัฒนาต่อ เขียน Program เพิ่ม Row อาจแบ่งเพิ่มขึ้นได้ ซึ่งวิธีการแบ่ง Partition ใน Dallas ให้ดูในคู่มือการ Program

8. เนื่องจาก Source Code ใหญ่มาก จึงไม่ได้จัดพิมพ์ลงในนี้ แต่ได้ Copy ใส่แผ่น Disk อยู่ด้านหลัง ถ้ามีปัญหาเกี่ยวกับ C Compiler ให้ติดต่อ บ. ศิลาเรีเสริท จำกัด ส่วน Asm Compiler ใช้ Asm51 ทั่วไป

ภาคผนวก ก.



Title		HOME SECURITY SYSTEM FOR STUDY	
Size	Number	Revision	
A4		N.ARJIN	
Date:	38-Oct-1997	Sheet of	4
File:	D:\PFW\SCH\PROJ1.SCH	Drawn By:	



HOME SECURITY SYSTEM FOR STUDY			
Title	Number	Revision	DATE
TELEPHONE INTERFACE			
Sheet of	Drawn by:		
26	26		
197			
DATE	DESIGNED BY		

Title: HOME SECURITY SYSTEM FOR STUDY  
 Number: TELEPHONE INTERFACE  
 Revision: NARJUN  
 Sheet of: 26  
 Drawn by: 26  
 DATE: 197  
 DESIGNED BY:

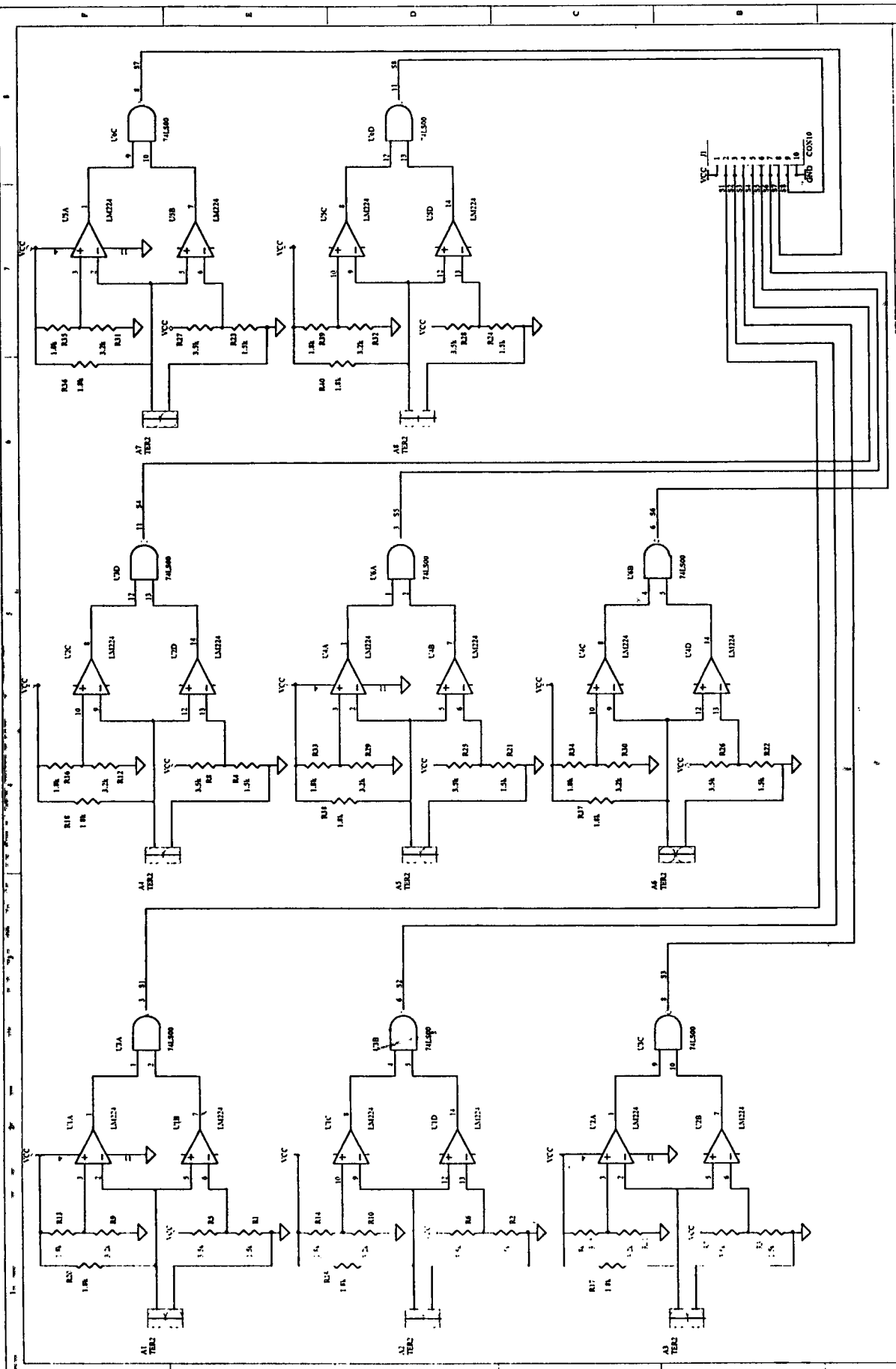
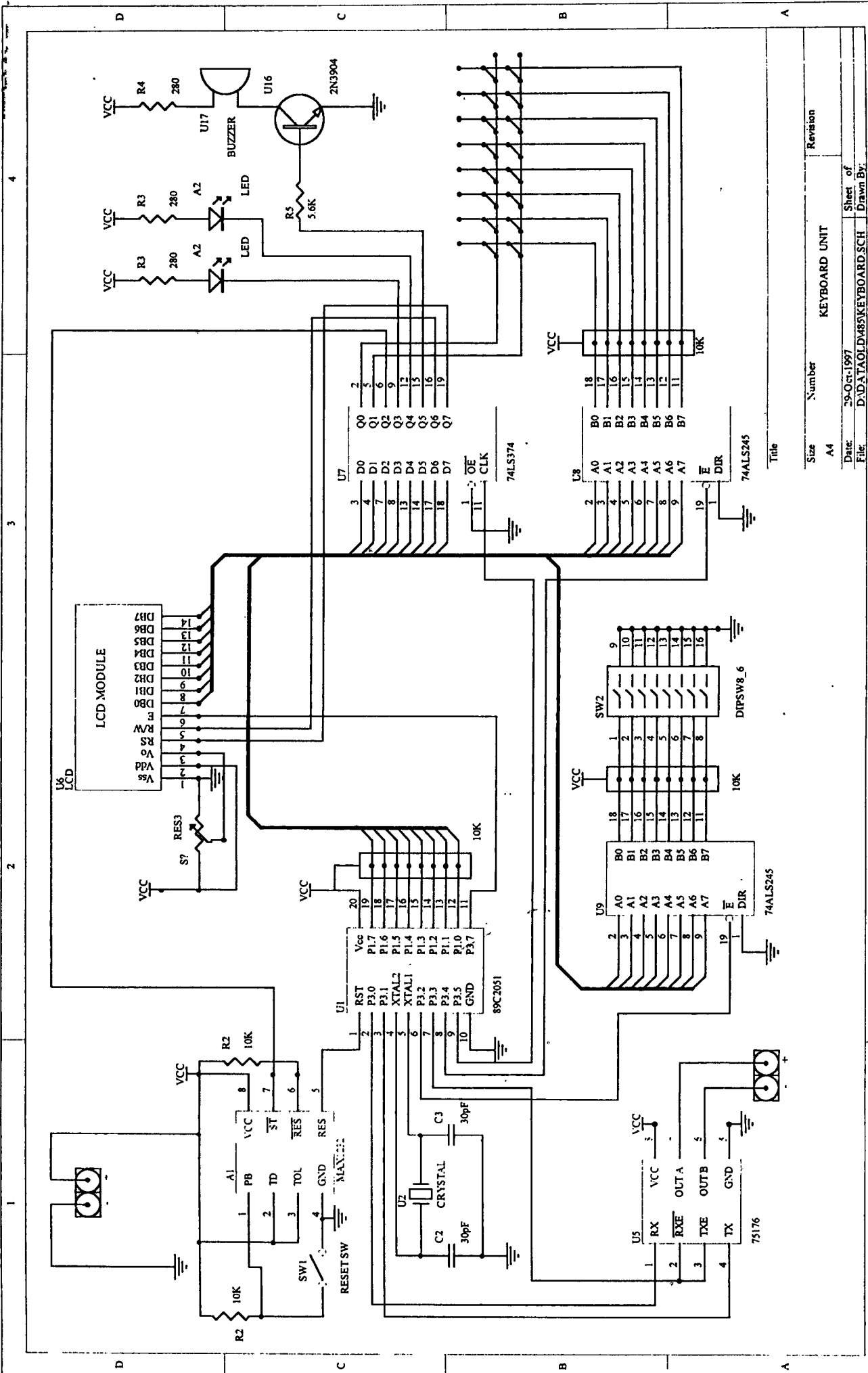


FIG. 10. HOME SECURITY SYSTEM FOR STUDY

Item	Number	Description	Quantity
U1	LM1224	OP-AMP	12
U2	LM1224	OP-AMP	12
U3	74LS00	NAND GATE	24
R1	10K	RESISTOR	24
R2	10K	RESISTOR	24
R3	10K	RESISTOR	24
R4	10K	RESISTOR	24
R5	10K	RESISTOR	24
R6	10K	RESISTOR	24
R7	10K	RESISTOR	24
R8	10K	RESISTOR	24
R9	10K	RESISTOR	24
R10	10K	RESISTOR	24
R11	10K	RESISTOR	24
R12	10K	RESISTOR	24
R13	10K	RESISTOR	24
R14	10K	RESISTOR	24
R15	10K	RESISTOR	24
R16	10K	RESISTOR	24
R17	10K	RESISTOR	24
R18	10K	RESISTOR	24
R19	10K	RESISTOR	24
R20	10K	RESISTOR	24
R21	10K	RESISTOR	24
R22	10K	RESISTOR	24
R23	10K	RESISTOR	24
R24	10K	RESISTOR	24
C1	0.01	CAPACITOR	4
C2	0.01	CAPACITOR	4
C3	0.01	CAPACITOR	4
C4	0.01	CAPACITOR	4

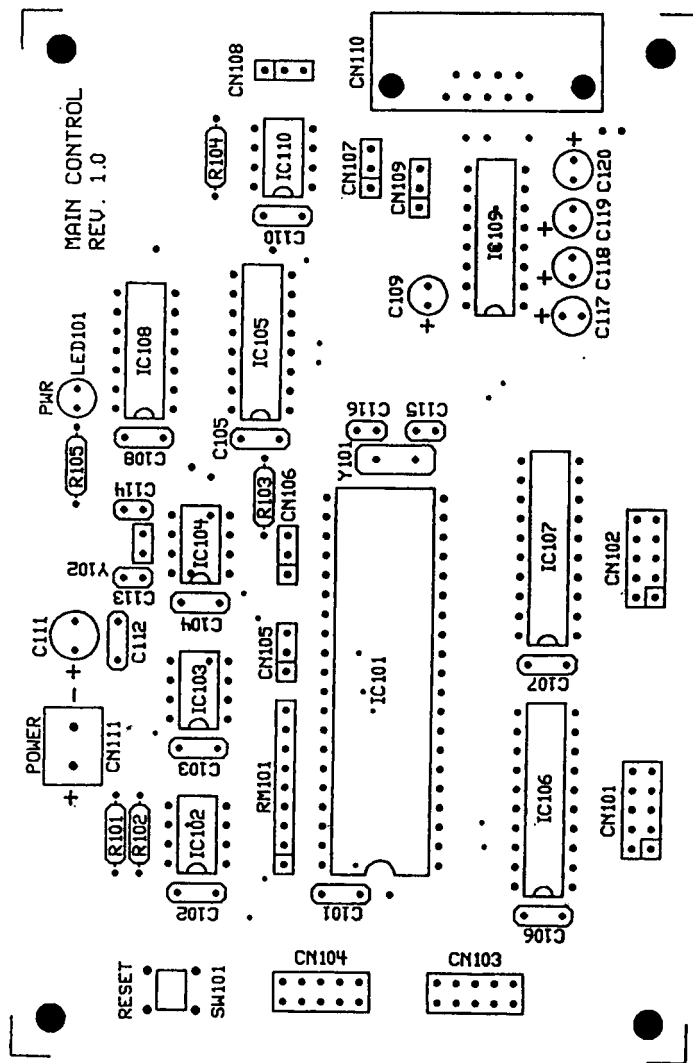


Title  
Size A4  
Number  
Revision

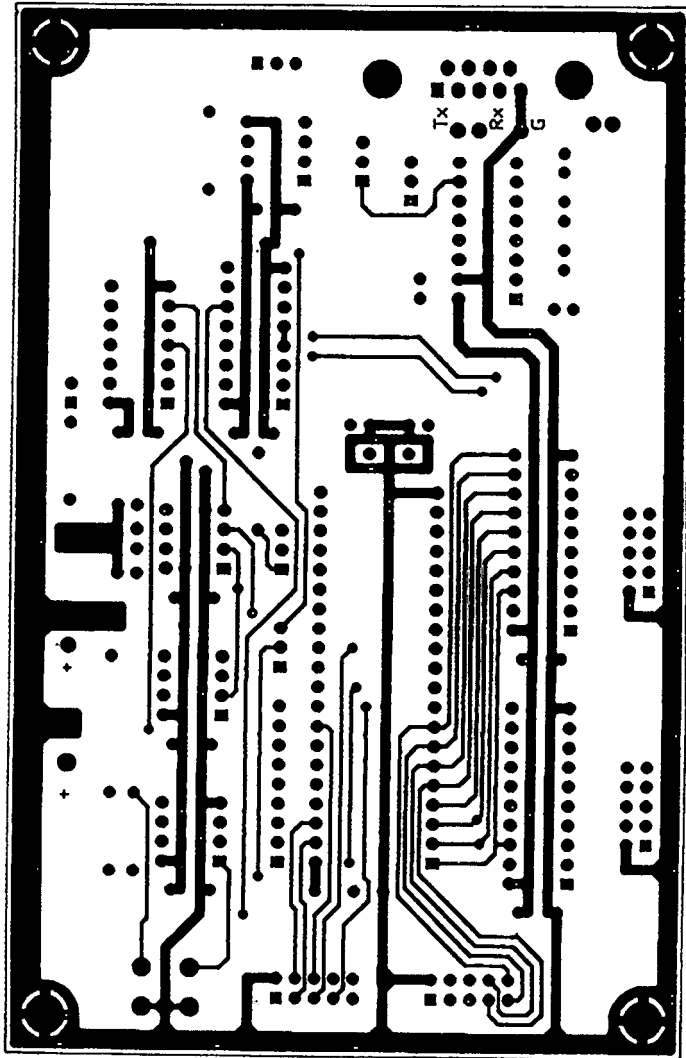
KEYBOARD UNIT  
Date: 29-Oct-1997  
File: D:\DATA\TAO\LDH85\KEYBOARD.SCH  
Sheet of 4  
Drawn By:

1 2 3 4

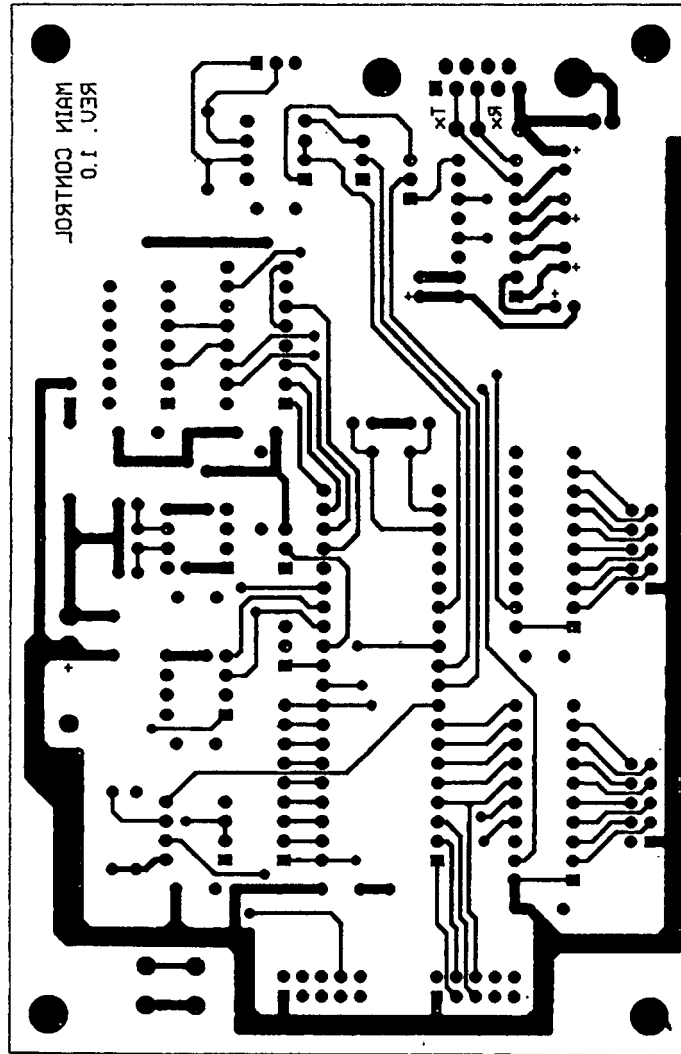
D C B A



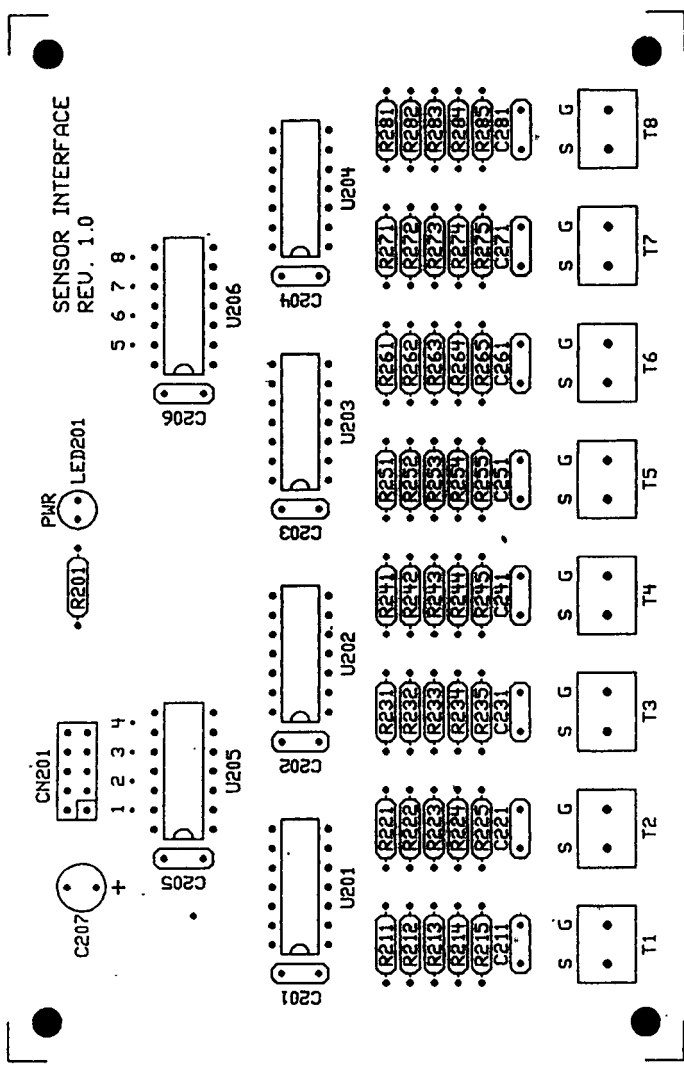
ตำแหน่งการวางอุปกรณ์ของ Central Control Unit



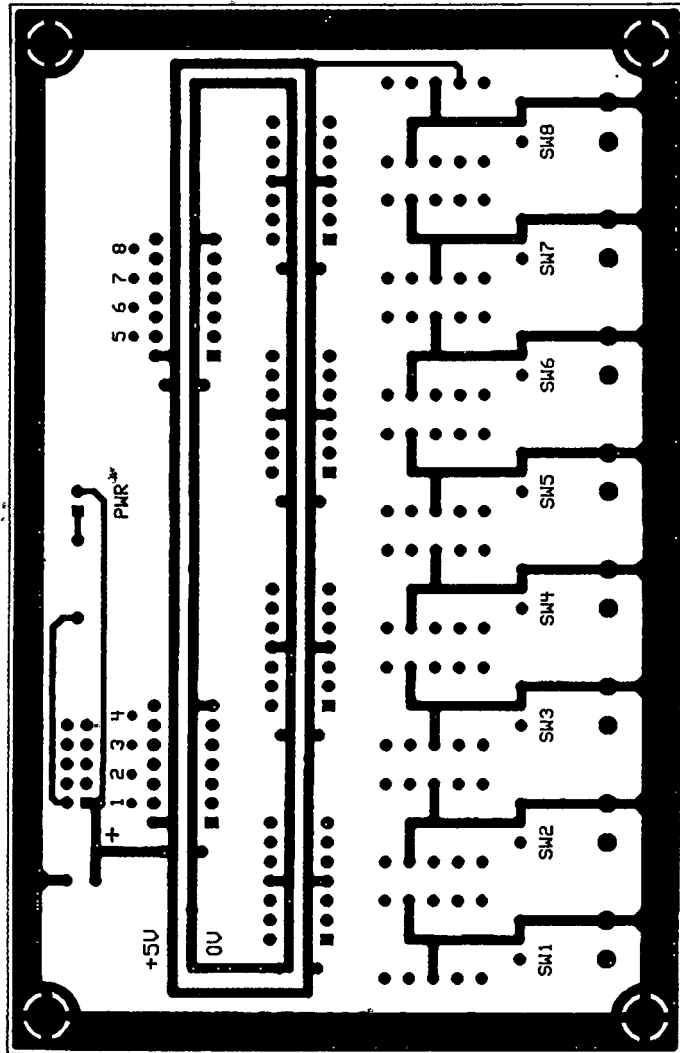
ลายปกรันท์ด้านบนของ Central Control Unit



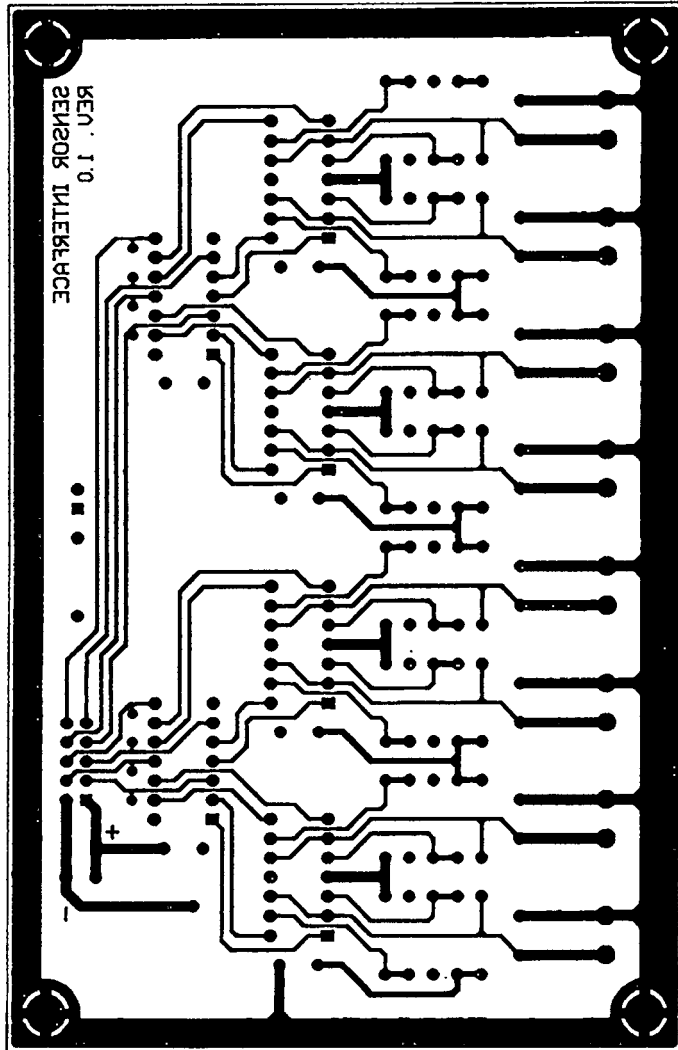
ลายปรินต์ด้านล่างของ Central Control Unit



ตำแหน่งการวางอุปกรณ์ของภาค Input Buffer Interface

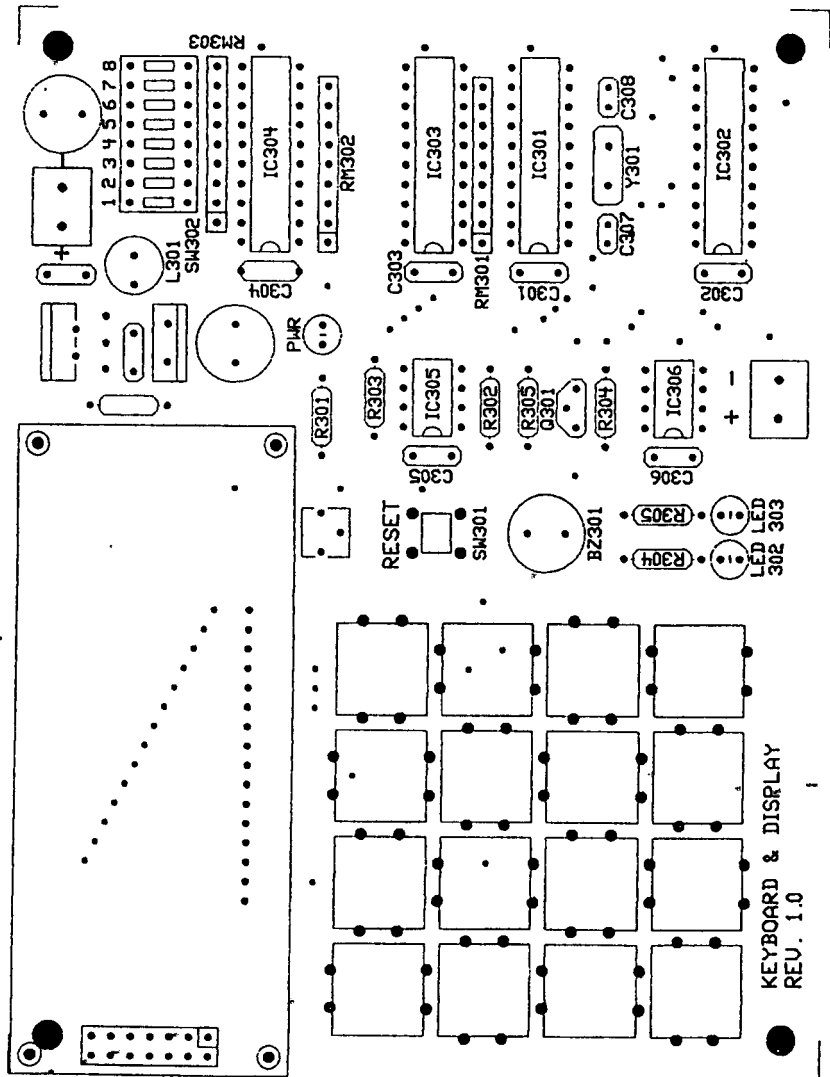


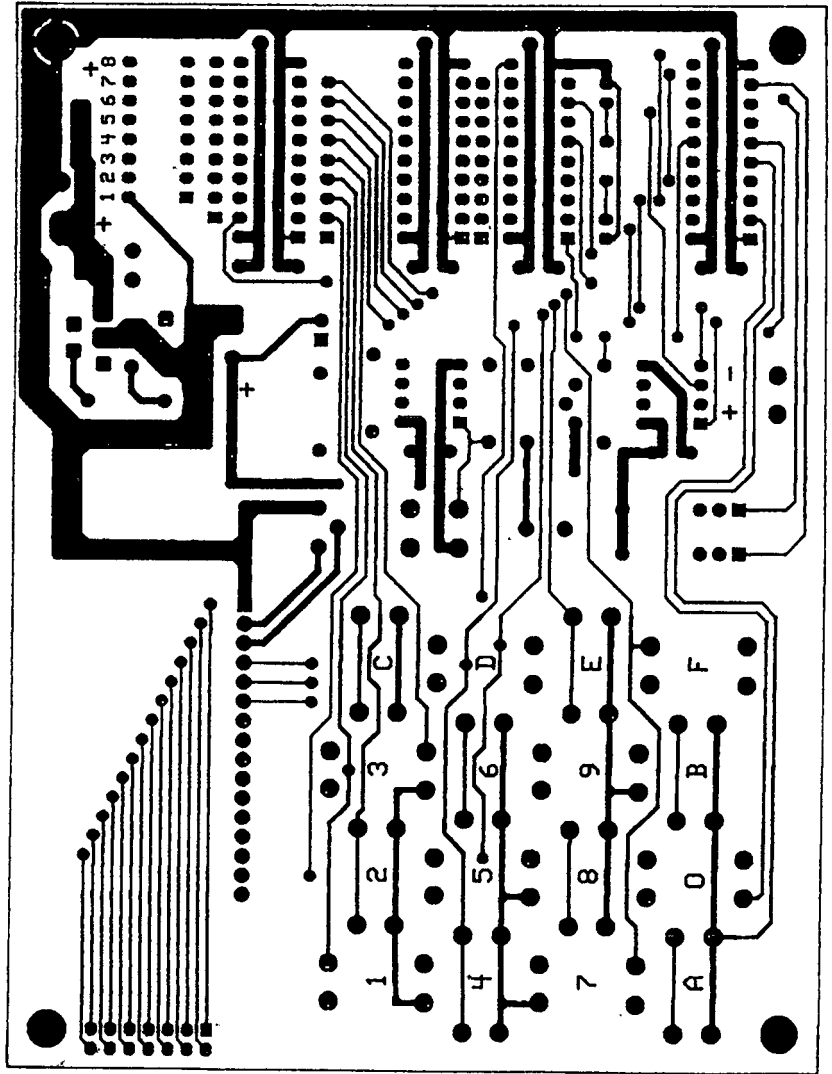
ลายปกรินท์ด้านบนของ ภาค Input Buffer Interface



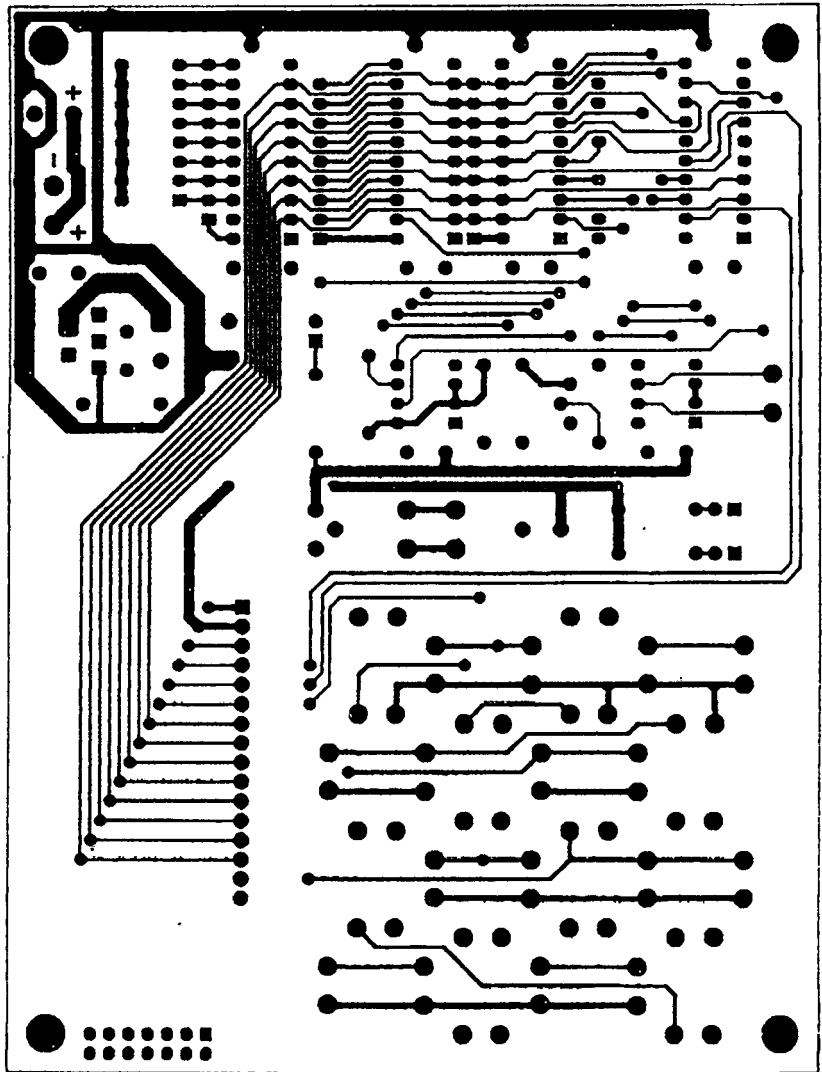
ลายปกรินที่ด้านล่างของ ภาค Input Buffer Interface

# ตำแหน่งการวางอุปกรณ์ของ Slave Keyboard



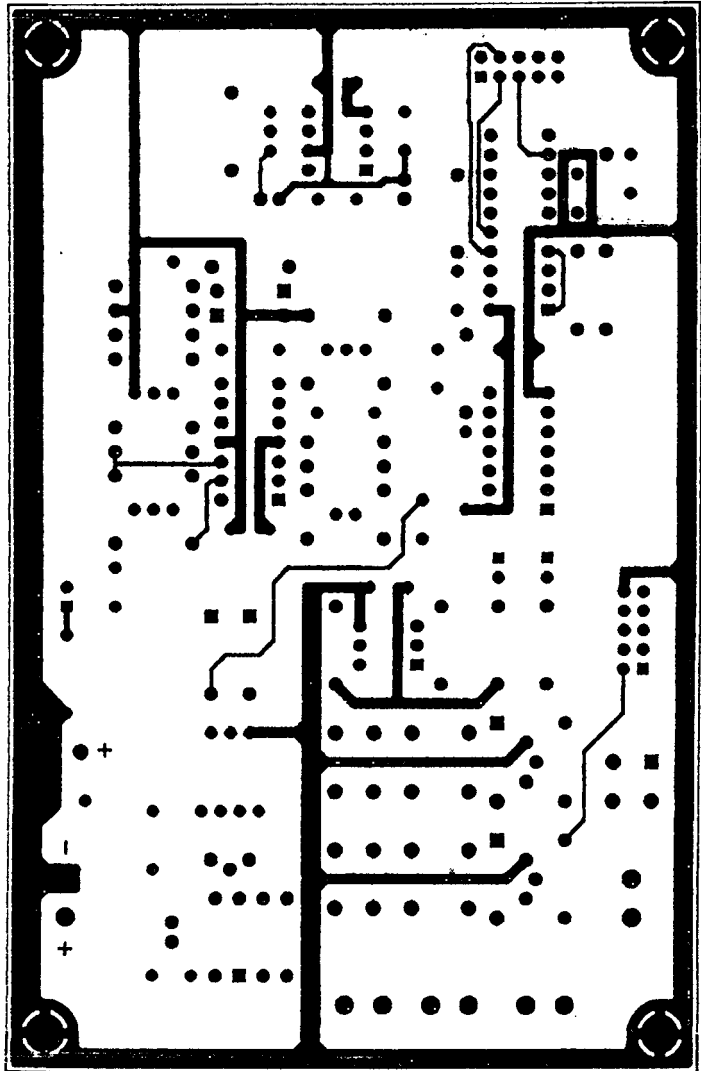


ลายปรินต์ด้านบนของ ภาค Slave Keyboard

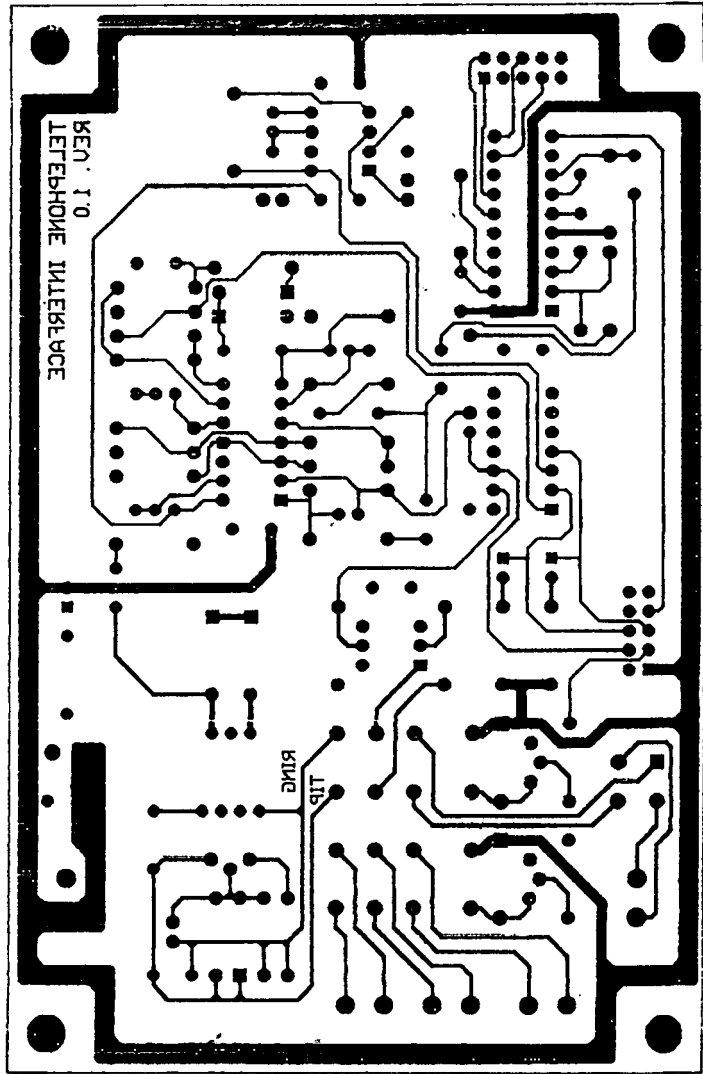


ลายพิมพ์ด้านล่างของ ภาค Slave Keyboard



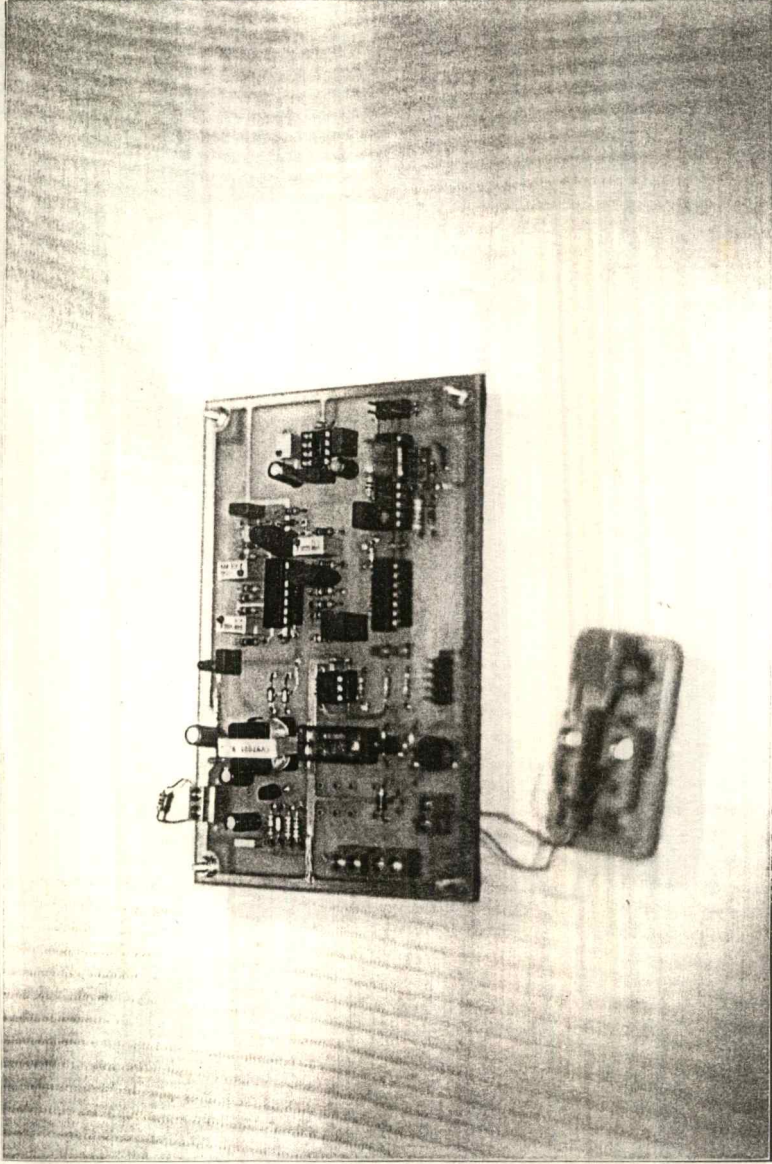


ลายปรีนท์ด้านบนของ ภาค Telephone Interface

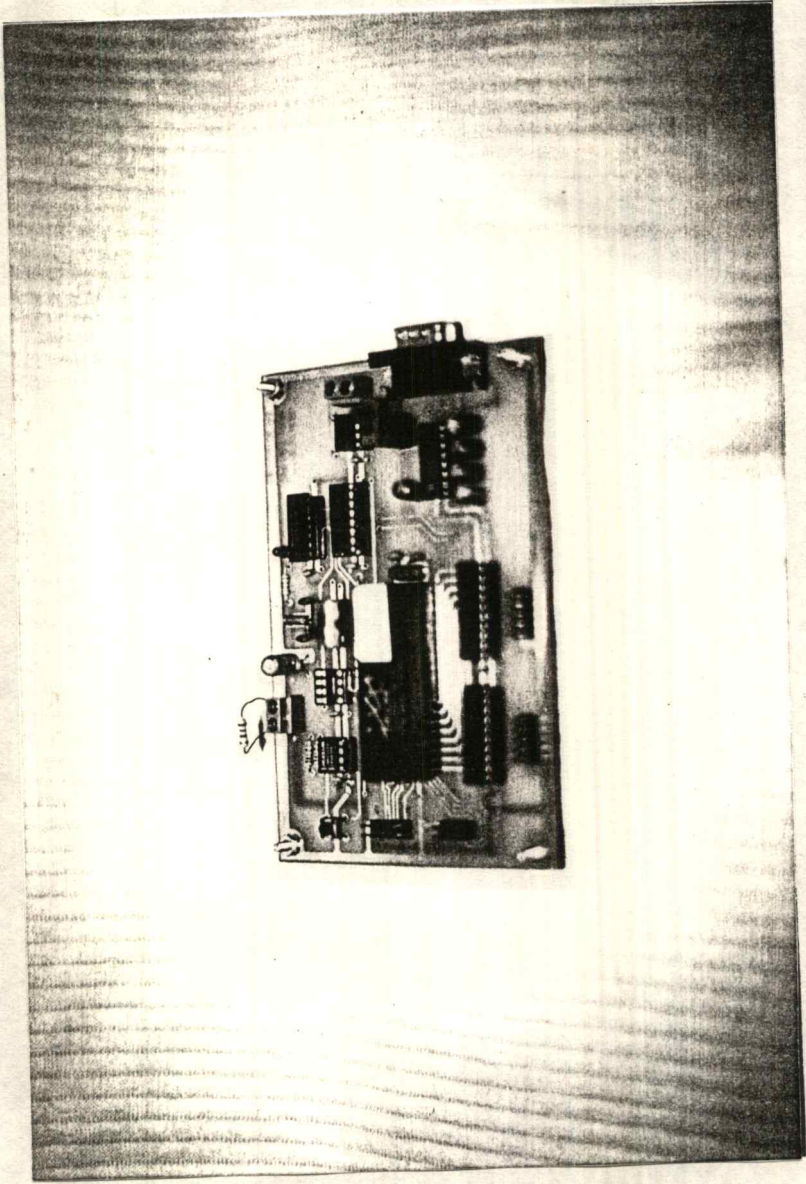


ลายปริ้นต์ด้านล่างของ ภาค Telephone Interface

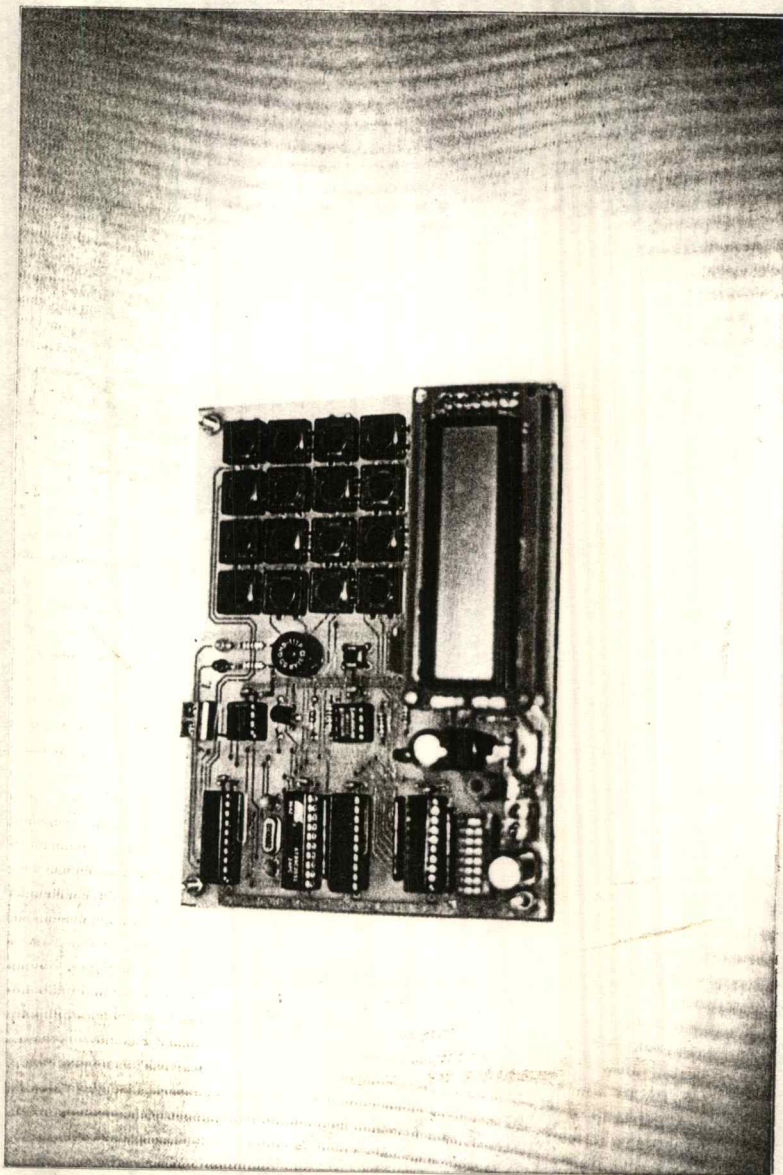
ภาคผนวก ข.



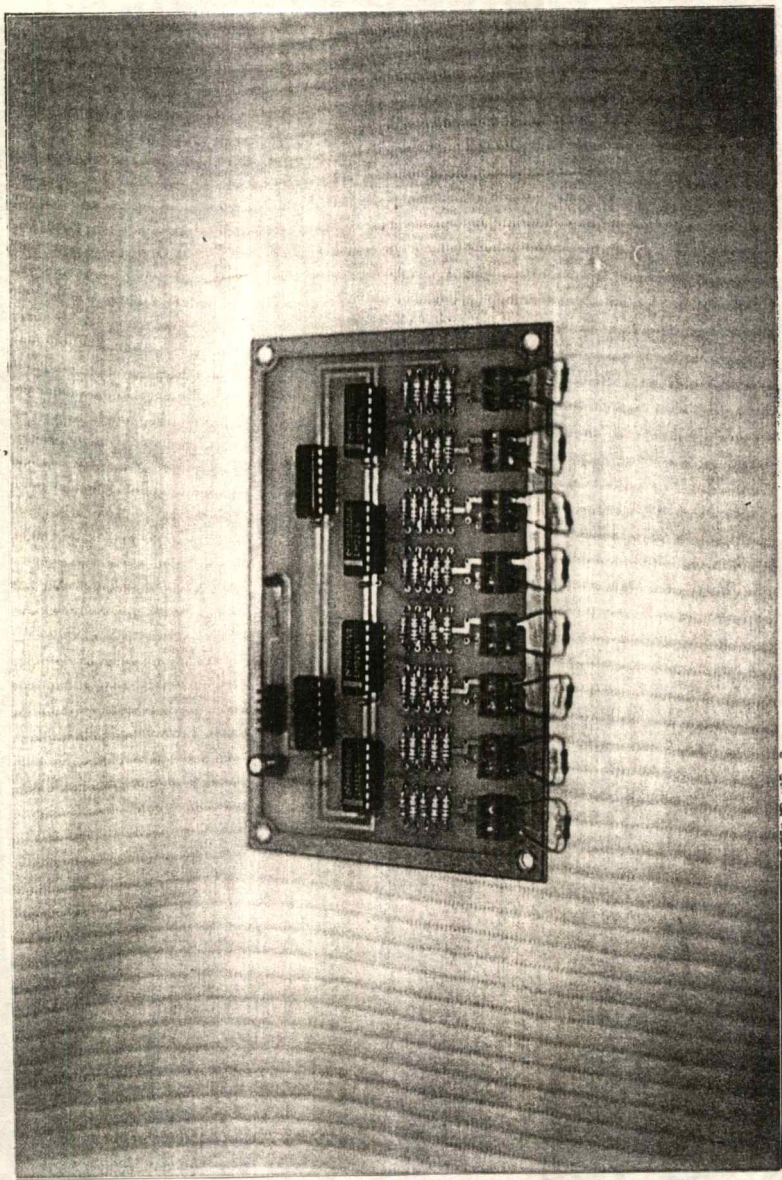
รูปถ่ายแผงวงจรภาค Telephone Interface



รูปถ่ายของ Central Control Unit



รูปถ่ายแผง Slave Keyboard



รูปสำเร็จของภาค Input Buffer Interface

ภาคผนวก ค.

## Features

- Complete DTMF transmitter/receiver
- Central office quality
- Low power consumption
- Microprocessor port
- Adjustable guard time
- Automatic tone burst mode
- Call progress mode

## Applications

- Credit card systems
- Paging systems
- Repeater systems/mobile radio.
- Interconnect dialers
- Personal computers

## Description

The MT8880C/C-1 is a monolithic DTMF transceiver with call progress filter. It is fabricated in Mitel's ISO<sup>2</sup>-CMOS technology, which provides low power dissipation and high reliability. The DTMF receiver is

ISSUE 2

May 1995

### Ordering Information

MT8880CE/CE-1	20 Pin Plastic DIP
MT8880CC/CC-1	20 Pin Ceramic DIP
MT8880CS/CS-1	20 Pin SOIC
MT8880CN/CN-1	24 Pin SSOP
MT8880CP/CP-1	28 Pin Plastic LCC
-40°C to +85°C	

based upon the industry standard MT8870 monolithic DTMF receiver; the transmitter utilizes a switched capacitor D/A converter for low distortion, high accuracy DTMF signalling. Internal counters provide a burst mode such that tone bursts can be transmitted with precise timing. A call progress filter can be selected allowing a microprocessor to analyze call progress tones. A standard microprocessor bus is provided and is directly compatible with 6800 series microprocessors. The MT8880C-1 is functionally identical to the MT8880C except for the performance of the receiver section, which is enhanced to accept and reject lower signal levels.

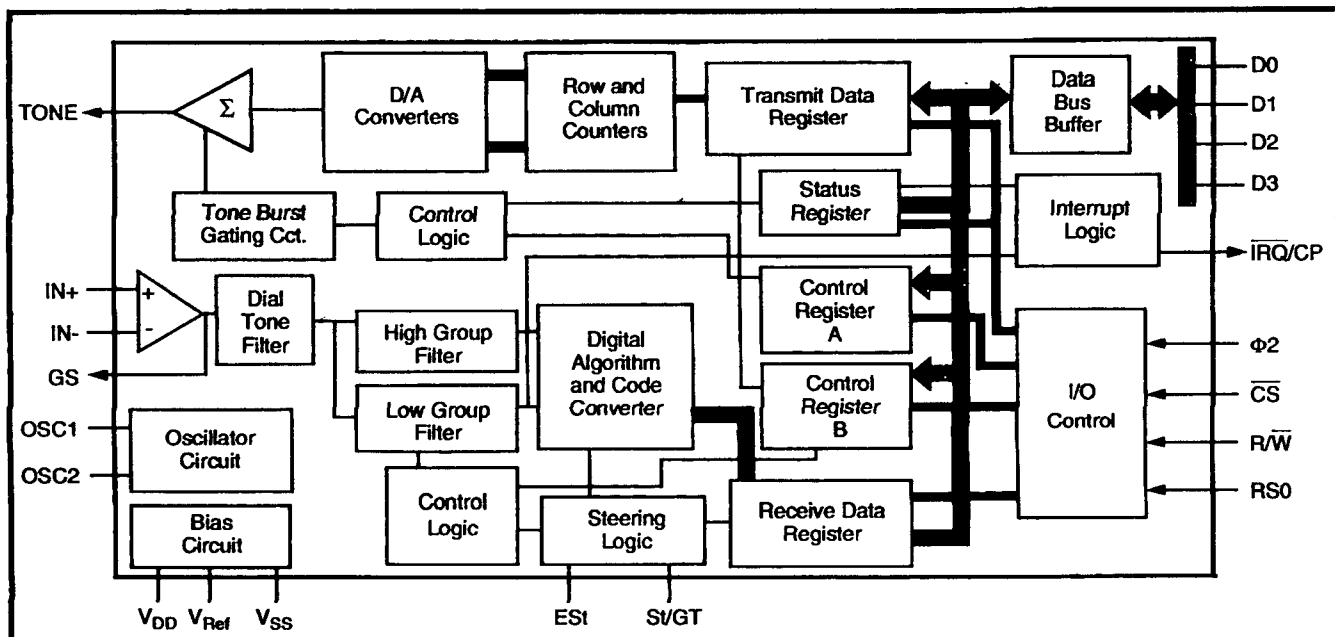


Figure 1 - Functional Block Diagram

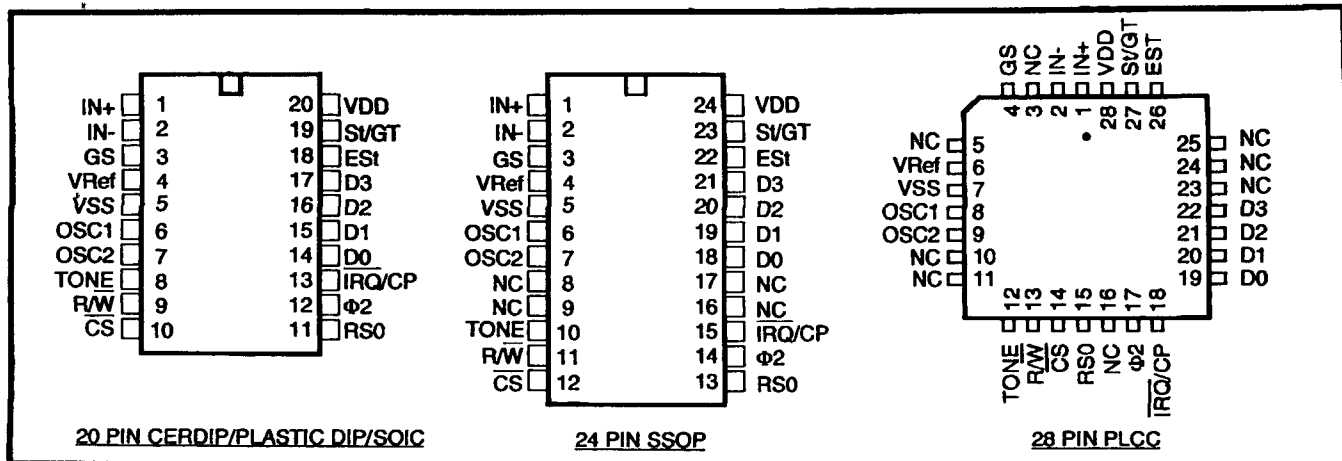


Figure 2 - Pin Connections

## Pin Description

Pin #			Name	Description
20	24	28		
1	1	1	IN+	Non-inverting op-amp input.
2	2	2	IN-	Inverting op-amp input.
3	3	4	GS	<b>Gain Select.</b> Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	6	V <sub>Ref</sub>	<b>Reference Voltage</b> output, nominally V <sub>DD</sub> /2 is used to bias inputs at mid-rail (see Fig. 13).
5	5	7	V <sub>SS</sub>	Ground input (0V).
6	6	8	OSC1	DTMF clock/oscillator input.
7	7	9	OSC2	Clock output. A 3.579545 MHz crystal connected between OSC1 and OSC2 completes the internal oscillator circuit. Leave open circuit when OSC1 is clock input.
8	10	12	TONE	<b>Tone</b> output (DTMF or single tone).
9	11	13	R/W	<b>Read/Write</b> input. Controls the direction of data transfer to and from the MPU and the transceiver registers. TTL compatible.
10	12	14	CS	<b>Chip Select</b> , TTL input (CS=0 to select the chip).
11	13	15	RS0	<b>Register Select</b> input. See register decode table. TTL compatible.
12	14	17	Φ2	<b>System Clock</b> input. TTL compatible. <b>N.B. Φ2 clock input need not be active when the device is not being accessed.</b>
13	15	18	IRQ/CP	<b>Interrupt Request to MPU</b> (open drain output). Also, when call progress (CP) mode has been selected and interrupt enabled the IRQ/CP pin will output a rectangular wave signal representative of the input signal applied at the input op-amp. The input signal must be within the bandwidth limits of the call progress filter. See Figure 8.
14-17	18-21	19-22	D0-D3	Microprocessor Data Bus (TTL compatible). High impedance when CS = 1 or Φ2 is low.
18	22	26	ES <sub>t</sub>	<b>Early Steering</b> output. Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ES <sub>t</sub> to return to a logic low.
19	23	27	St/GT	<b>Steering Input/Guard Time</b> output (bidirectional). A voltage greater than V <sub>TSt</sub> detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V <sub>TSt</sub> frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ES <sub>t</sub> and the voltage on St.
20	24	28	V <sub>DD</sub>	Positive power supply input (+5V typical).
	8,9, 16, 17	3,5, 10, 11, 16, 23-25	NC	No Connection.

## Functional Description

The MT8880C/C-1 Integrated DTMF Transceiver architecture consists of a high performance DTMF receiver with internal gain setting amplifier and a DTMF generator which employs a burst counter such that precise tone bursts and pauses can be synthesized. A call progress mode can be selected such that frequencies within the specified passband can be detected. A standard microprocessor interface allows access to an internal status register, two control registers and two data registers.

## Input Configuration

The input arrangement of the MT8880C/C-1 provides a differential-input operational amplifier as well as a bias source ( $V_{Ref}$ ) which is used to bias the inputs at  $V_{DD}/2$ . Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 3.

Figure 4 shows the necessary connections for a differential input configuration.

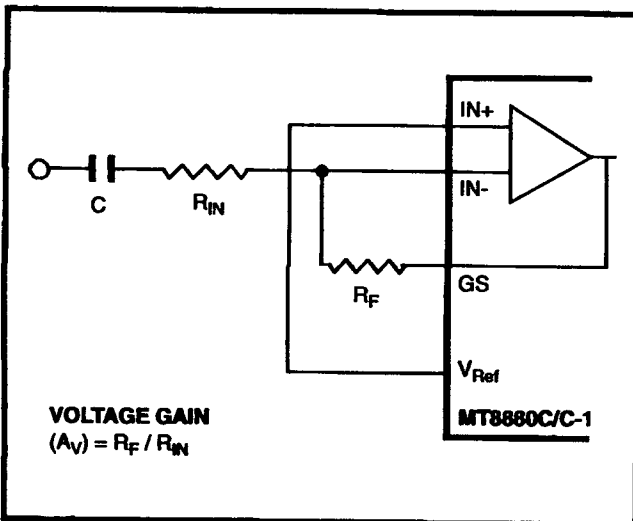


Figure 3 - Single-Ended Input Configuration

## Receiver Section

Separation of the low and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies (see Fig. 7). These filters also incorporate notches at 350 Hz and 440 Hz for exceptional dial tone rejection. Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators

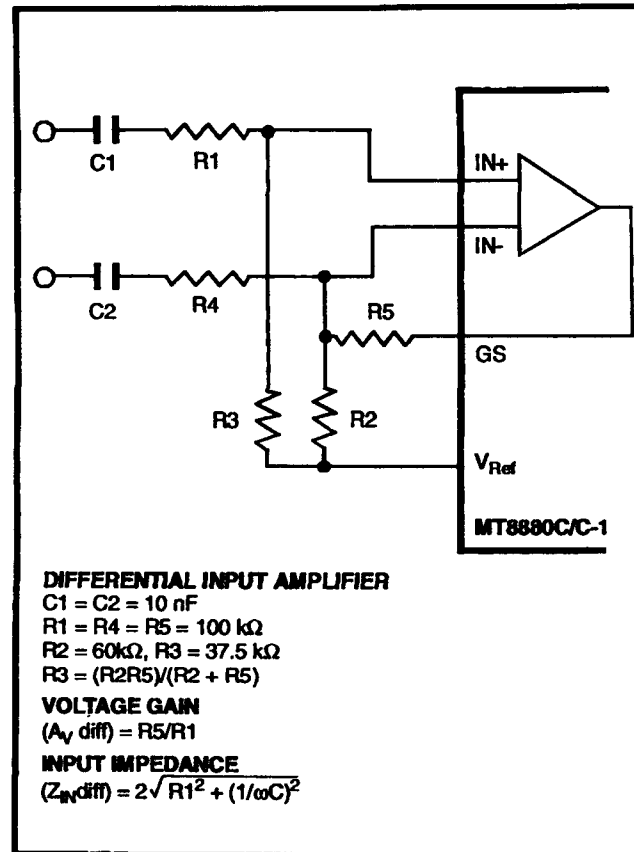


Figure 4 - Differential Input Configuration

which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state.

### Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by ESt. A logic high on ESt causes  $v_c$  (see Figure 5) to rise as the capacitor discharges. Provided that the signal condition is maintained (ESt remains high) for the validation period ( $t_{GTP}$ ),  $v_c$  reaches the threshold ( $V_{TSt}$ ) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Figure 7) into the Receive Data Register. At this point the GT output is activated and drives  $v_c$  to  $V_{DD}$ . GT continues to drive high as long as ESt remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag goes high, signalling that a received tone pair has been registered. The status of the delayed steering flag can be monitored by checking the appropriate bit in the status register. If Interrupt mode has been selected, the IRQ/CP pin will pull low when the delayed steering flag is active.

The contents of the output latch are updated on an active delayed steering transition. This data is presented to the four bit bidirectional data bus when the Receive Data Register is read. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (drop out) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

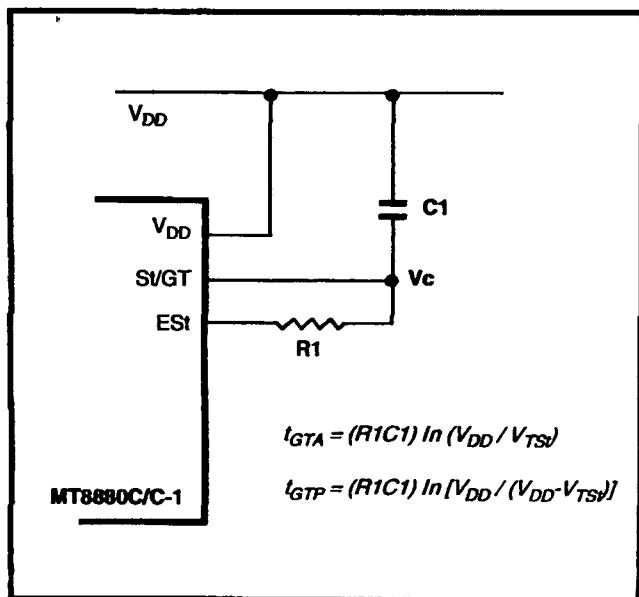


Figure 5 - Basic Steering Circuit

### Guard Time Adjustment

The simple steering circuit shown in Figure 5 is adequate for most applications. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of  $t_{DP}$  is a device parameter (see AC Electrical Characteristics) and  $t_{REC}$  is the minimum signal duration to be recognized by the receiver. A value for C1 of 0.1  $\mu F$  is recommended for most applications, leaving R1 to be selected by the designer. Different steering arrangements may be used to select independently the guard times for tone present ( $t_{GTP}$ ) and tone absent ( $t_{GTA}$ ). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity.

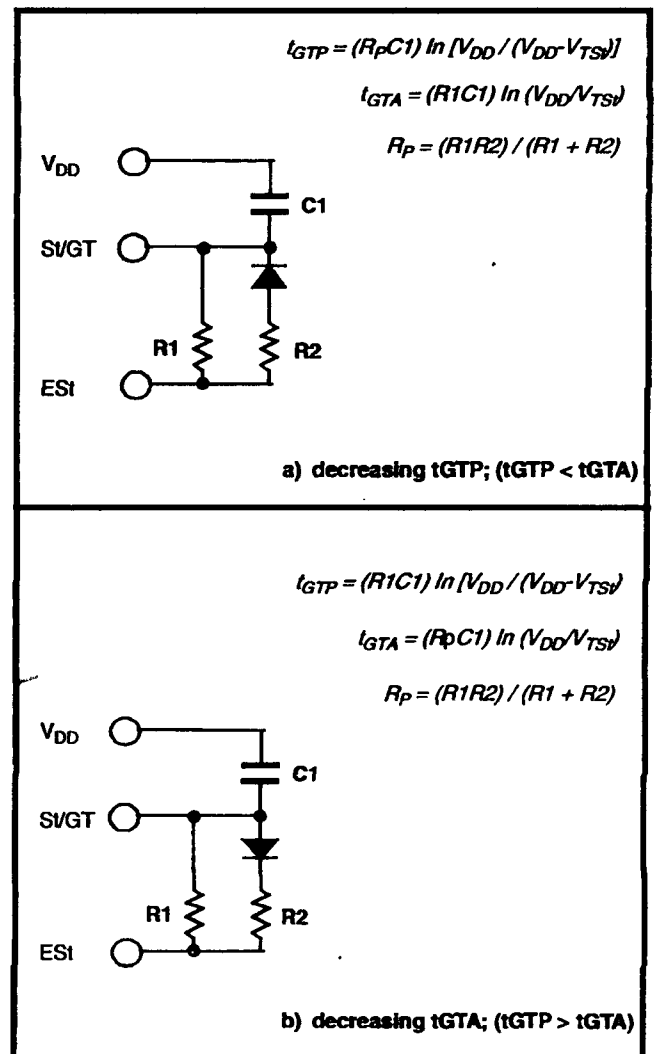


Figure 6 - Guard Time Adjustment

Increasing  $t_{REC}$  improves talk-off performance since it reduces the probability that tones simulated by speech will maintain a valid signal condition long enough to be registered. Alternatively, a relatively short  $t_{REC}$  with a long  $t_{DO}$  would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 6. The receiver timing is shown in Figure 9 with a description of the events in Figure 11.

### Call Progress Filter

A call progress mode, using the MT8880C/C-1, can be selected allowing the detection of various tones which identify the progress of a telephone call on the network. The call progress tone input and DTMF input are common, however, call progress tones can only be detected when CP mode has been selected. DTMF signals cannot be detected if CP mode has been selected (see Table 5). Figure 8 indicates the useful detect bandwidth of the call progress filter. Frequencies presented to the input, which are within the 'accept' bandwidth limits of the filter, are hard-limited by a high gain comparator with the IRQ/CP pin serving as the output. The squarewave output obtained from the schmitt trigger can be analyzed by a microprocessor or counter arrangement to determine the nature of the call progress tone being detected. Frequencies which are in the 'reject' area will not be detected and consequently the IRQ/CP pin will remain low.

### DTMF Generator

The DTMF transmitter employed in the MT8880C/C-1 is capable of generating all sixteen standard DTMF tone pairs with low distortion and high accuracy. All frequencies are derived from an external 3.579545 MHz crystal. The sinusoidal waveforms for the individual tones are digitally synthesized using row and column programmable dividers and switched-capacitor D/A converters. The row and column tones are mixed and filtered providing a DTMF signal with low total harmonic distortion and high accuracy. To specify a DTMF signal, data conforming to the encoding format shown in Figure 7 must be written to the transmit Data Register. Note that this is the same as the receiver output code. The individual tones which are generated ( $f_{LOW}$  and  $f_{HIGH}$ ) are referred to as Low Group and High Group tones. As seen from the table, the low group frequencies are 697, 770, 852 and 941 Hz. The high group frequencies are 1209, 1336, 1477 and 1633 Hz. Typically, the high group to low group amplitude ratio (pre-emphasis) is 2dB to compensate for high group attenuation on long loops.

F <sub>LOW</sub>	F <sub>HIGH</sub>	DIGIT	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
697	1209	1	0	0	0	1
697	1336	2	0	0	1	0
697	1477	3	0	0	1	1
770	1209	4	0	1	0	0
770	1336	5	0	1	0	1
770	1477	6	0	1	1	0
852	1209	7	0	1	1	1
852	1336	8	1	0	0	0
852	1477	9	1	0	0	1
941	1336	0	1	0	1	0
941	1209	*	1	0	1	1
941	1477	#	1	1	0	0
697	1633	A	1	1	0	1
770	1633	B	1	1	1	0
852	1633	C	1	1	1	1
941	1633	D	0	0	0	0

0= LOGIC LOW, 1= LOGIC HIGH

Figure 7 - Functional Encode/Decode Table

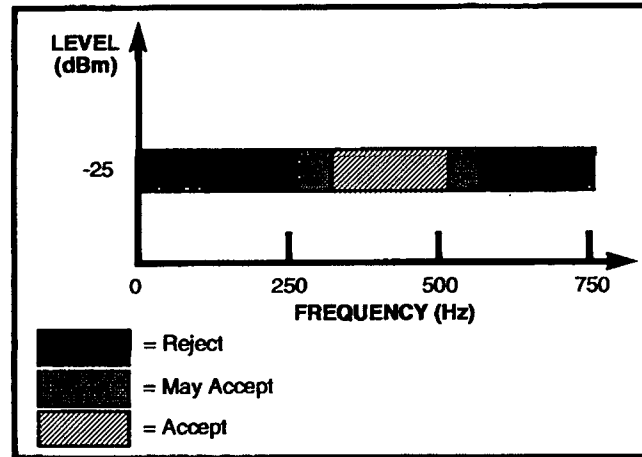


Figure 8 - Call Progress Response

The period of each tone consists of 32 equal time segments. The period of a tone is controlled by varying the length of these time segments. During write operations to the Transmit Data Register the 4 bit data on the bus is latched and converted to 2 of 8 coding for use by the programmable divider circuitry. This code is used to specify a time segment length which will ultimately determine the frequency of the tone. When the divider reaches the appropriate count, as determined by the input code, a reset pulse is issued and the counter starts again. The number

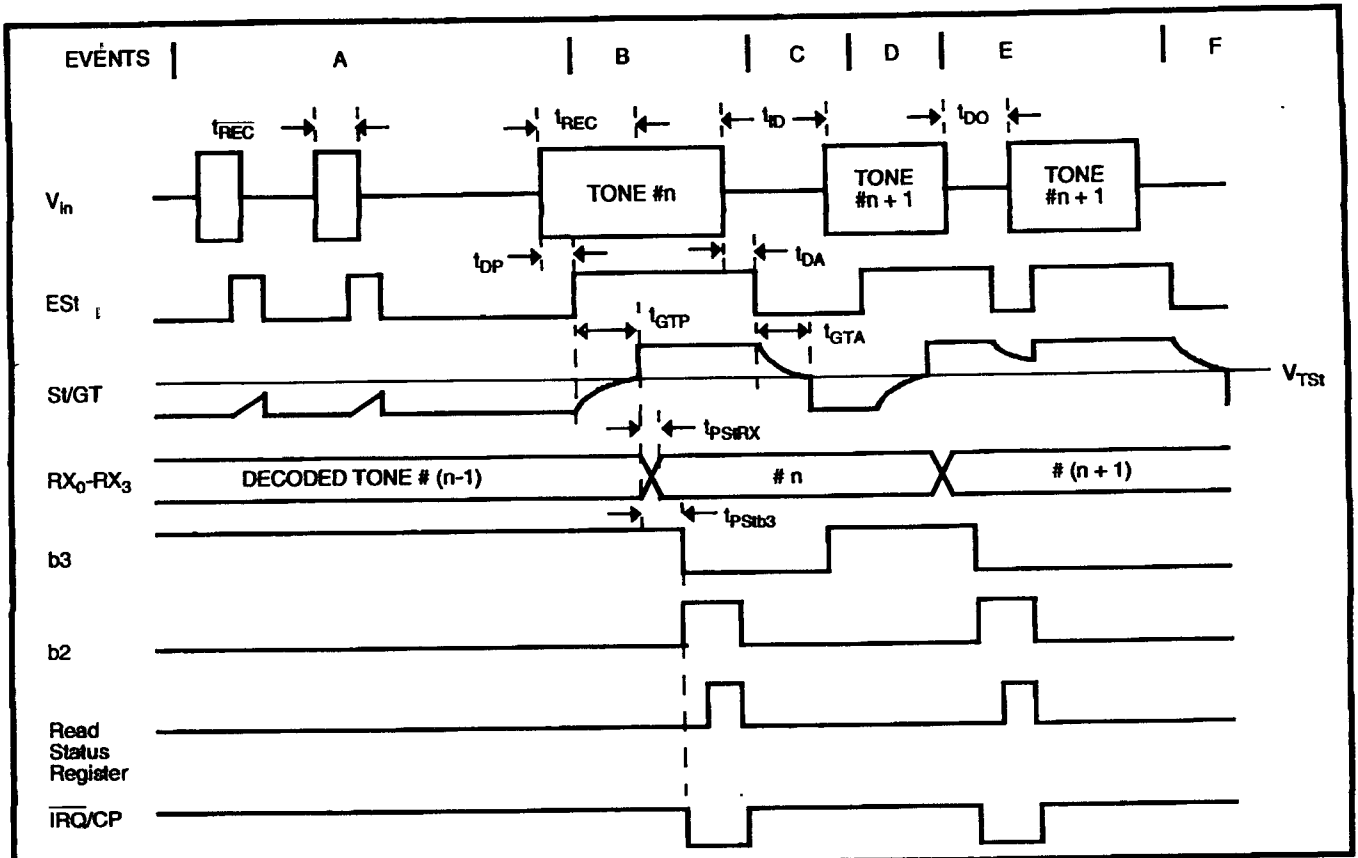


Figure 9 - Receiver Timing Diagram

of time segments is fixed at 32, however, by varying the segment length as described above the tone output signal frequency will be varied. The divider output clocks another counter which addresses the sinewave lookup ROM.

The lookup table contains codes which are used by the switched capacitor D/A converter to obtain discrete and highly accurate DC voltage levels. Two identical circuits are employed to produce row and

column tones which are then mixed using a low noise summing amplifier. The oscillator described needs no "start-up" time as in other DTMF generators since the crystal oscillator is running continuously thus providing a high degree of tone burst accuracy. A bandwidth limiting filter is incorporated and serves to attenuate distortion products above 8 kHz. It can be seen from Figure 10 that the distortion products are very low in amplitude.

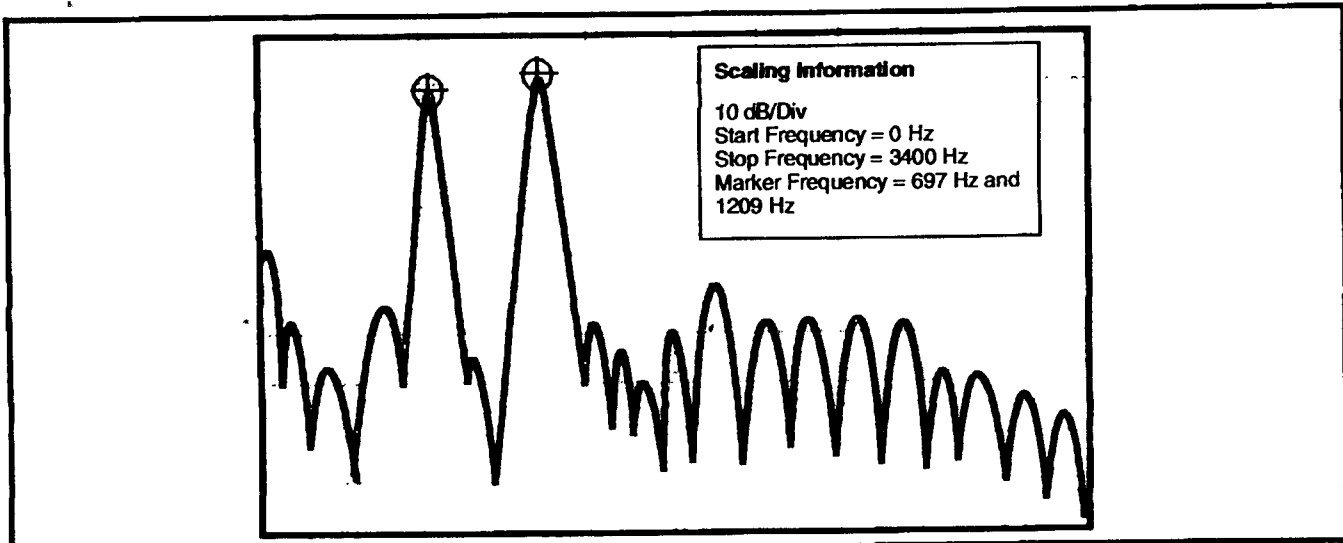


Figure 10 - Spectrum Plot

## Burst Mode

In certain telephony applications it is required that DTMF signals being generated are of a specific duration determined either by the particular application or by any one of the exchange transmitter specifications currently existing. Standard DTMF signal timing can be accomplished by making use of the Burst Mode. The transmitter is capable of issuing symmetric bursts/pauses of predetermined duration. This burst/pause duration is  $51 \text{ ms} \pm 1 \text{ ms}$  which is a standard interval for autodialer and central office applications. After the burst/pause has been issued, the appropriate bit is set in the Status Register indicating that the transmitter is ready for more data. The timing described above is available when DTMF mode has been selected. However, when CP mode (Call Progress mode) is selected, a second burst/pause time of  $102 \text{ ms} \pm 2 \text{ ms}$  is available. This extended interval is useful when precise tone bursts of longer than 51 ms duration and 51 ms pause are desired. Note that when CP mode and Burst mode have been selected, DTMF tones may be transmitted only and *not* received.

In applications where a non-standard burst/pause duration is required, burst mode must be disabled

and the transmitter gated on and off by an external hardware or software timer.

## Single Tone Generation

A single tone mode is available whereby individual tones from the low group or high group can be generated. This mode can be used for DTMF test equipment applications, acknowledgment tone generation and distortion measurements. Refer to Control Register B description for details.

## Distortion Calculations

The MT8880C/C-1 is capable of producing precise tone bursts with minimal error in frequency (see Table 1). The internal summing amplifier is followed by a first-order lowpass switched capacitor filter to minimize harmonic components and intermodulation products. The total harmonic distortion for a *single tone* can be calculated using Equation 1, which is the ratio of the total power of all the extraneous frequencies to the power of the fundamental frequency expressed as a percentage. The Fourier components of the tone output correspond to  $V_{2f}$ ...  $V_{nf}$  as measured on the output waveform. The total harmonic distortion for a *dual tone* can be calculated

### EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, RX DATA REGISTER NOT UPDATED.
- B) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN RX DATA REGISTER.
- C) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, INFORMATION IN RX DATA REGISTER RETAINED UNTIL NEXT VALID TONE PAIR.
- D) TONE #n+1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN RX DATA REGISTER.
- E) ACCEPTABLE DROPOUT OF TONE #n+1, TONE ABSENT DURATION INVALID, DATA REMAINS UNCHANGED.
- F) END OF TONE #n+1 DETECTED, TONE ABSENT DURATION VALID, INFORMATION IN RX DATA REGISTER RETAINED UNTIL NEXT VALID TONE PAIR.

### EXPLANATION OF SYMBOLS

- $V_{in}$  DTMF COMPOSITE INPUT SIGNAL.
- EST EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- SVGT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- $RX_0-RX_3$  4-BIT DECODED DATA IN RECEIVE DATA REGISTER
- b3 DELAYED STEERING. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL. ACTIVE LOW FOR THE DURATION OF A VALID DTMF SIGNAL.
- b2 INDICATES THAT VALID DATA IS IN THE RECEIVE DATA REGISTER. THE BIT IS CLEARED AFTER THE STATUS REGISTER IS READ.
- $\overline{IRQ/CP}$  INTERRUPT IS ACTIVE INDICATING THAT NEW DATA IS IN THE RX DATA REGISTER. THE INTERRUPT IS CLEARED AFTER THE STATUS REGISTER IS READ.
- $t_{REC}$  MAXIMUM DTMF SIGNAL DURATION NOT DETECTED AS VALID.
- $t_{REC}$  MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION.
- $t_{ID}$  MINIMUM TIME BETWEEN VALID SEQUENTIAL DTMF SIGNALS.
- $t_{DO}$  MAXIMUM ALLOWABLE DROPOUT DURING VALID DTMF SIGNAL.
- $t_{DP}$  TIME TO DETECT VALID FREQUENCIES PRESENT.
- $t_{DA}$  TIME TO DETECT VALID FREQUENCIES ABSENT.
- $t_{GTP}$  GUARD TIME, TONE PRESENT.
- $t_{GTA}$  GUARD TIME, TONE ABSENT.

Figure 11 - Description of Timing Events

$$\text{THD}(\%) = 100 \frac{\left( \sqrt{V_{21}^2 + V_{31}^2 + V_{41}^2 + \dots + V_{n1}^2} \right)}{V_{\text{fundamental}}}$$

**Equation 1. THD (%) For a Single Tone**

$$\text{THD}(\%) = 100 \frac{\left( \sqrt{V_{2L}^2 + V_{3L}^2 + \dots + V_{nL}^2 + V_{2H}^2 + V_{3H}^2 + \dots + V_{nH}^2 + V_{\text{IMD}}^2} \right)}{\sqrt{V_L^2 + V_H^2}}$$

**Equation 2. THD (%) For a Dual Tone**

ACTIVE INPUT	OUTPUT FREQUENCY (Hz)		%ERROR
	SPECIFIED	ACTUAL	
L1	697	699.1	+0.30
L2	770	766.2	-0.49
L3	852	847.4	-0.54
L4	941	948.0	+0.74
H1	1209	1215.9	+0.57
H2	1336	1331.7	-0.32
H3	1477	1471.9	-0.35
H4	1633	1645.0	+0.73

**Table 1. Actual Frequencies Versus Standard Requirements**

using Equation 2.  $V_L$  and  $V_H$  correspond to the low group amplitude and high group amplitude, respectively, and  $V_{\text{IMD}}^2$  is the sum of all the intermodulation components. The internal switched-capacitor filter following the D/A converter keeps distortion products down to a very low level as shown in Figure 10.

## DTMF Clock Circuit

The internal clock circuit is completed with the addition of a standard television colour burst crystal. The crystal specification is as follows:

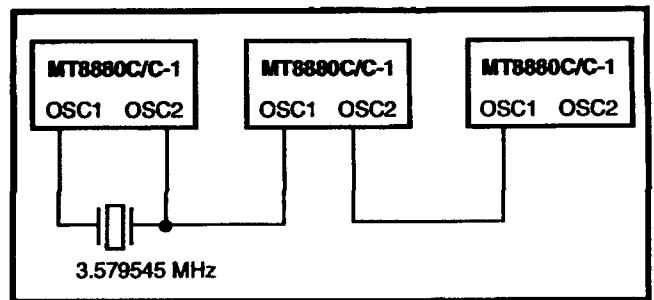
Frequency:	3.579545 MHz
Frequency Tolerance:	±0.1%
Resonance Mode:	Parallel
Load Capacitance:	18pF

Maximum Series Resistance: 150 ohms

Maximum Drive Level: 2mW

e.g. CTS Knights MP036S  
Toyocom TQC-203-A-9S

A number of MT8880C/C-1 devices can be connected as shown in Figure 12 such that only one crystal is required. Alternatively, the OSC1 inputs on all devices can be driven from a TTL buffer with the OSC2 outputs left unconnected.



**Figure 12 - Common Crystal Connection**

## Microprocessor Interface

The MT8880C/C-1 employs a microprocessor interface which allows precise control of transmitter and receiver functions. There are five internal registers associated with the microprocessor interface which can be subdivided into three categories, i.e., data transfer, transceiver control and transceiver status. There are two registers associated with data transfer operations.

The Receive Data Register contains the output code of the last valid DTMF tone pair to be decoded and is a read only register. The data entered in the Transmit Data Register will determine which tone pair is to be generated (see Figure 7 for coding details). Data can only be written to the transmit register. Transceiver control is accomplished with two Control Registers (CRA and CRB) which occupy the same address space. A write operation to CRB can be executed by setting the appropriate bit in CRA. The following write operation to the same address will then be directed to CRB and subsequent write cycles will then be directed back to CRA. A software reset must be included at the beginning of all programs to initialize the control and status registers after power up or power reset (see Figure 16). Refer to Tables 3, 4, 5 and 6 for details concerning the Control Registers. The IRQ/CP pin can be programmed such that it will provide an interrupt request signal upon validation of DTMF signals or when the transmitter is ready for more data (Burst mode only). The IRQ/CP pin is configured as an open drain output device and as such requires a pull-up resistor (see Figure 13).

RS0	R/W	FUNCTION
0	0	Write to Transmit Data Register
0	1	Read from Receive Data Register
1	0	Write to Control Register
1	1	Read from Status Register

Table 2. Internal Register Functions

b3	b2	b1	b0
RSEL	IRQ	CP/DTMF	TOUT

Table 3. CRA Bit Positions

b3	b2	b1	b0
C/R	S/D	TEST	BURST

Table 4. CRB Bit Positions

BIT	NAME	FUNCTION	DESCRIPTION
b0	TOUT	TONE OUTPUT	A logic '1' enables the tone output. This function can be implemented in either the burst mode or non-burst mode.
b1	CP/DTMF	MODE CONTROL	In DTMF mode (logic '0') the device is capable of generating and receiving Dual Tone Multi-Frequency signals. When the CP (Call Progress) mode is selected (logic '1') a 6th order bandpass filter is enabled to allow call progress tones to be detected. Call progress tones which are within the specified bandwidth will be presented at the IRQ/CP pin in rectangular wave format if the IRQ bit has been enabled (b2=1). Also, when the CP mode and BURST mode have both been selected, the transmitter will issue DTMF signals with a burst and pause of 102 ms (typ) duration. This signal duration is twice that obtained from the DTMF transmitter if DTMF mode had been selected. Note that DTMF signals cannot be decoded when the CP mode of operation has been selected.
b2	IRQ	INTERRUPT ENABLE	A logic '1' enables the INTERRUPT mode. When this mode is active and the DTMF mode has been selected (b1=0) the IRQ/CP pin will pull to a logic '0' condition when either 1) a valid DTMF signal has been received and has been present for the guard time duration or 2) the transmitter is ready for more data (BURST mode only).
b3	RSEL	REGISTER SELECT	A logic '1' selects Control Register B on the next Write cycle to the Control Register address. Subsequent Write cycles to the Control Register are directed back to Control Register A.

Table 5. Control Register A Description

BIT	NAME	FUNCTION	DESCRIPTION
b0	BURST	BURST MODE	A logic '0' enables the burst mode. When this mode is selected, data corresponding to the desired DTMF tone pair can be written to the Transmit Register resulting in a tone burst of a specific duration (see AC Characteristics). Subsequently, a pause of the same duration is induced. Immediately following the pause, the Status Register is updated indicating that the Transmit Register is ready for further instructions and an interrupt will be generated if the interrupt mode has been enabled. Additionally, if call progress (CP) mode has been enabled, the burst and pause duration is increased by a factor of two. When the burst mode is not selected (logic '1') tone bursts of any desired duration may be generated.
b1	TEST	TEST MODE	By enabling the test mode (logic '1'), the $\overline{\text{IRQ/CP}}$ pin will present the delayed steering (inverted) signal from the DTMF receiver. Refer to Figure 9 (b3 waveform) for details concerning the output waveform. DTMF mode must be selected (CRA b1=0) before test mode can be implemented.
b2	$\overline{\text{S/D}}$	SINGLE /DUAL TONE GENERATION	A logic '0' will allow Dual Tone Multi-Frequency signals to be produced. If single tone generation is enabled (logic '1'), either row or column tones (low group or high group) can be generated depending on the state of b3 in Control Register B.
b3	$\overline{\text{C/R}}$	COLUMN/ROW TONES	When used in conjunction with b2 (above) the transmitter can be made to generate single row or single column frequencies. A logic '0' will select row frequencies and a logic '1' will select column frequencies.

**Table 6. Control Register B Description**

BIT	NAME	STATUS FLAG SET	STATUS FLAG CLEARED
b0	IRQ	Interrupt has occurred. Bit one (b1) or bit two (b2) is set.	Interrupt is inactive. Cleared after Status Register is read.
b1	TRANSMIT DATA REGISTER EMPTY (BURST MODE ONLY)	Pause duration has terminated and transmitter is ready for new data.	Cleared after Status Register is read or when in non-burst mode.
b2	RECEIVE DATA REGISTER FULL	Valid data is in the Receive Data Register.	Cleared after Status Register is read.
b3	$\overline{\text{DELAYED STEERING}}$	Set upon the valid detection of the absence of a DTMF signal.	Cleared upon the detection of a valid DTMF signal.

**Table 7. Status Register Description**

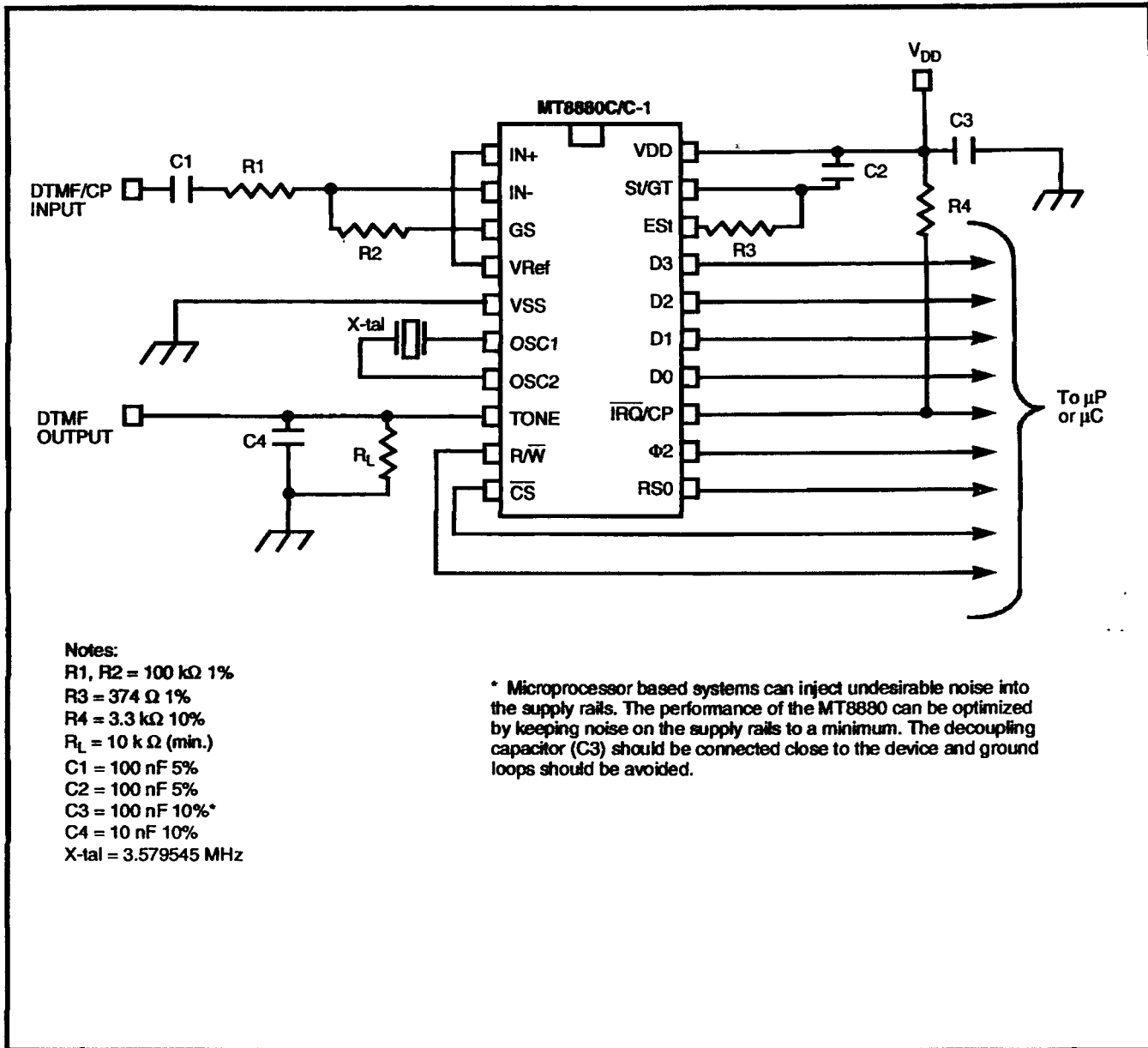


Figure 13 - Application Circuit (Single-Ended Input)

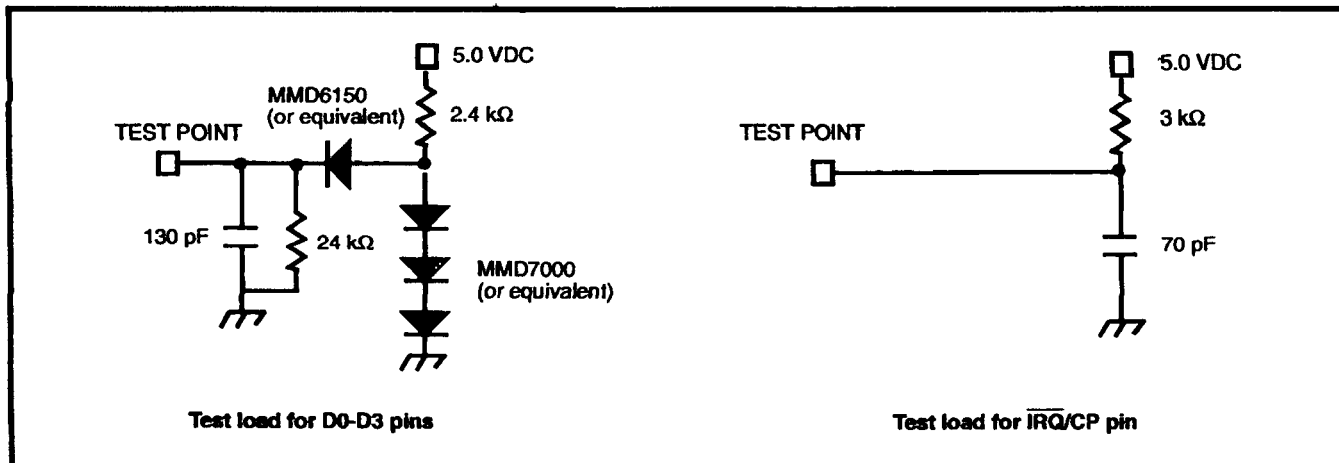


Figure 14 - Test Circuit

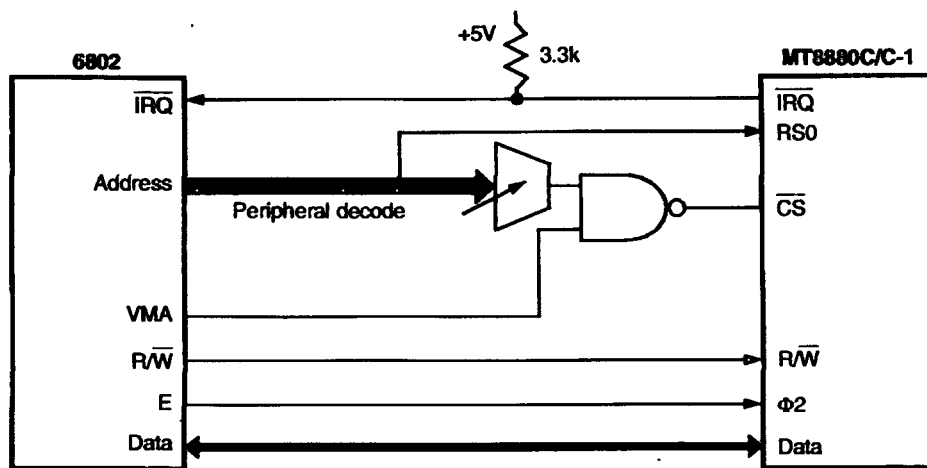


Figure 15 - MT8880C/C-1 to 6802 Interface

**EXAMPLE 1:** A software reset must be included at the beginning of all programs to initialize the control registers after power up. The initialization procedure should be implemented 100ms after power up.

**Description**

Description	Control			Data			
	$\overline{CS}$	RS0	R/W	b3	b2	b1	b0
1) Read Status Register	0	1	1	X	X	X	X
2) Write to Control Register	0	1	0	0	0	0	0
3) Write to Control Register	0	1	0	0	0	0	0
4) Write to Control Register	0	1	0	1	0	0	0
5) Write to Control Register	0	1	0	0	0	0	0
6) Read Status Register	0	1	1	X	X	X	X

**EXAMPLE 2:** Transmit DTMF tones of 50 ms burst/50 ms pause and Receive DTMF Tones

**Description**

Description	$\overline{CS}$	RS0	R/W	b3	b2	b1	b0
	1) Write to Control Register A (tone out, DTMF, IRQ, Select Control Register B)	0	1	0	1	1	0
2) Write to Control Register B (burst mode)	0	1	0	0	0	0	0
3) Write to Transmit Data Register (send a digit 7)	0	0	0	0	1	1	1

-----wait for an interrupt or poll Status Register-----

4) Read the Status Register	0	1	1	X	X	X	X
-----------------------------	---	---	---	---	---	---	---

-if bit 1 is set, the Tx is ready for the next tone, in which case...

Write to Transmit Register (send a digit 5)	0	0	0	0	1	0	1
--	---	---	---	---	---	---	---

-if bit 2 is set, a DTMF tone has been received, in which case....

Read the Receive Data Register	0	0	1	X	X	X	X
--------------------------------	---	---	---	---	---	---	---

-if both bits are set...

Read the Receive Data Register	0	0	1	X	X	X	X
Write to Transmit Data Register	0	0	0	0	1	0	1

**NOTE:** IN THE TX BURST MODE, STATUS REGISTER BIT 1 WILL NOT BE SET UNTIL 100 ms ( $\pm 2$  ms) AFTER THE DATA IS WRITTEN TO THE TX DATA REGISTER. IN EXTENDED BURST MODE THIS TIME WILL BE DOUBLED TO 200 ms ( $\pm 4$  ms).

Figure 16 - Application Hints

**Absolute Maximum Ratings\***

	Parameter	Symbol	Min	Max	Units
1	Power supply voltage $V_{DD}-V_{SS}$	$V_{DD}$		6	V
2	Voltage on any pin	$V_I$	$V_{SS}-0.3$	$V_{DD}+0.3$	V
3	Current at any pin (Except $V_{DD}$ and $V_{SS}$ )			10	mA
4	Storage temperature	$T_{ST}$	-65	+150	°C
5	Package power dissipation	$P_D$		1000	mW

\* Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied.

**Recommended Operating Conditions** - Voltages are with respect to ground ( $V_{SS}$ ) unless otherwise stated.

	Parameter	Sym	Min	Typ <sup>‡</sup>	Max	Units	Test Conditions
1	Positive power supply	$V_{DD}$	4.75	5.00	5.25	V	
2	Operating temperature	$T_O$	-40		+85	°C	
3	Crystal clock frequency	$f_{CLK}$	3.575965	3.579545	3.583124	MHz	

‡ Typical figures are at 25 °C and for design aid only; not guaranteed and not subject to production testing.

**DC Electrical Characteristics<sup>†</sup>** -  $V_{SS}=0$  V.

		Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Test Conditions
1	S U P	Operating supply voltage	$V_{DD}$	4.75	5.0	5.25	V	
2		Operating supply current	$I_{DD}$		7.0	11	mA	
3		Power consumption	$P_C$			57.8	mW	
4	I N P U T S	High level input voltage (OSC1)	$V_{IHO}$	3.5			V	
5		Low level input voltage (OSC1)	$V_{ILO}$			1.5	V	
6		Steering threshold voltage	$V_{TSt}$	2.2	2.3	2.5	V	$V_{DD}=5V$
7	O U T P U T S	Low level output voltage (OSC2)	$V_{OLO}$			0.1	V	No load
8		High level output voltage (OSC2)	$V_{OHO}$	4.9			V	No load $V_{DD}=5V$
9		Output leakage current (IRQ)	$I_{OZ}$		1	10	μA	$V_{OH}=2.4V$
10		$V_{Ref}$ output voltage	$V_{Ref}$	2.4	2.5	2.6	V	No load, $V_{DD}=5V$
11		$V_{Ref}$ output resistance	$R_{OR}$		1.3		kΩ	
12	D i g i t a l	Low level input voltage	$V_{IL}$			0.8	V	
13		High level input voltage	$V_{IH}$	2.0			V	
14		Input leakage current	$I_{IZ}$			10	μA	$V_{IN}=V_{SS}$ to $V_{DD}$
15	Data Bus	Source current	$I_{OH}$	-1.4	-6.6		mA	$V_{OH}=2.4V$
16		Sink current	$I_{OL}$	2.0	4.0		mA	$V_{OL}=0.4V$
17	Est and St/Gt	Source current	$I_{OH}$	-0.5	-3.0		mA	$V_{OH}=4.6V$
18		Sink current	$I_{OL}$	2	4		mA	$V_{OL}=0.4V$
19	IRQ/CP	Sink current	$I_{OL}$	4	16		mA	$V_{OL}=0.4V$

† Characteristics are over recommended operating conditions unless otherwise stated.

‡ Typical figures are at 25 °C,  $V_{DD}=5V$  and for design aid only; not guaranteed and not subject to production testing.

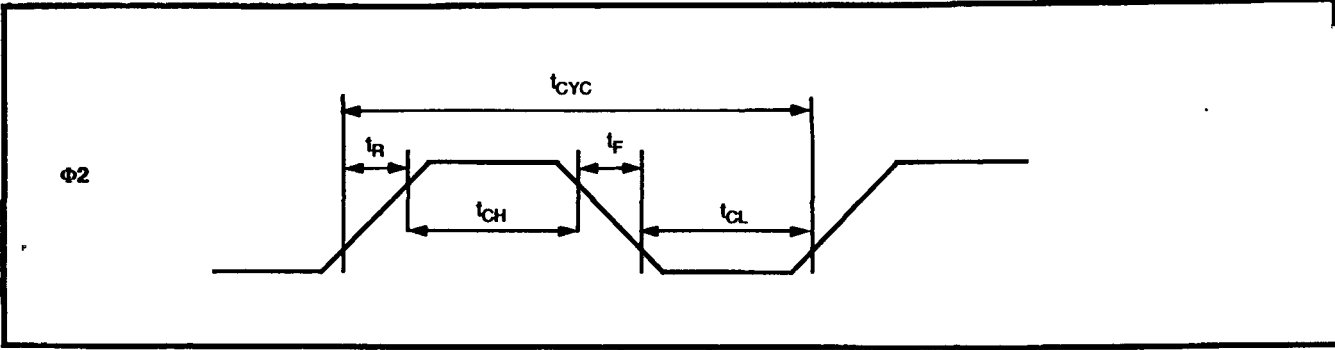


Figure 17 -  $\Phi 2$  Pulse

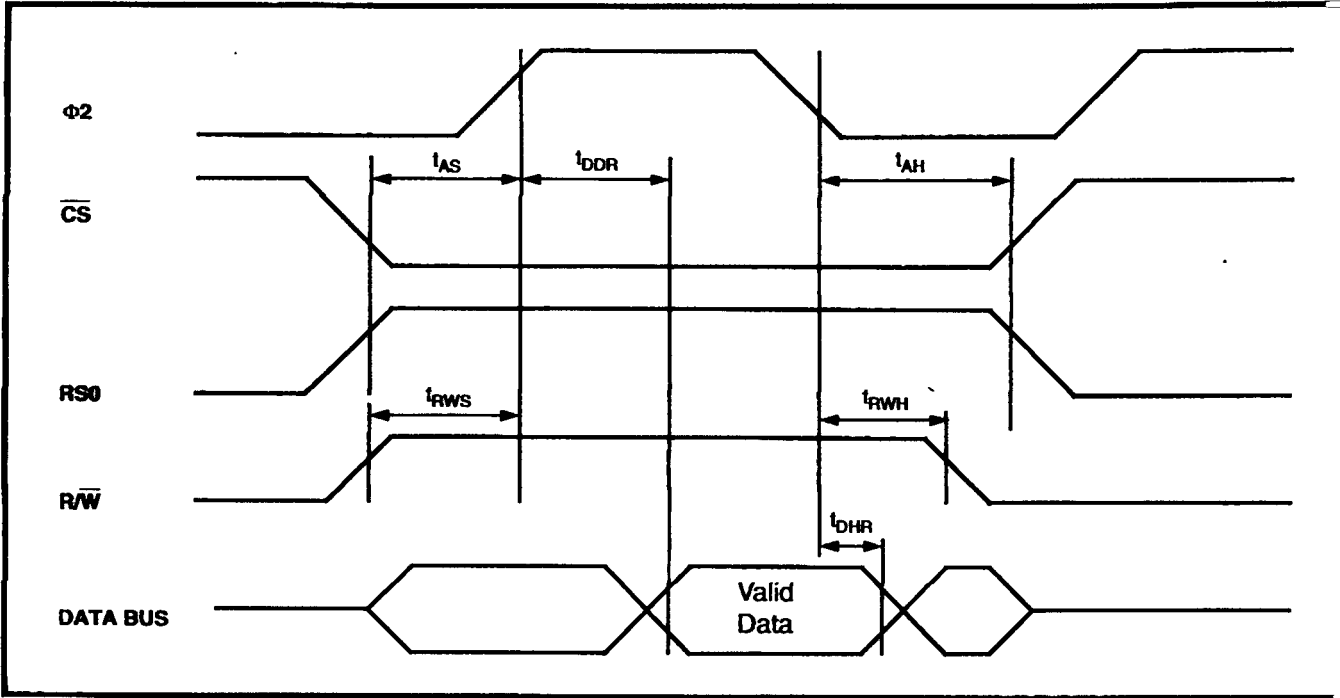


Figure 18 - MPU Read Cycle

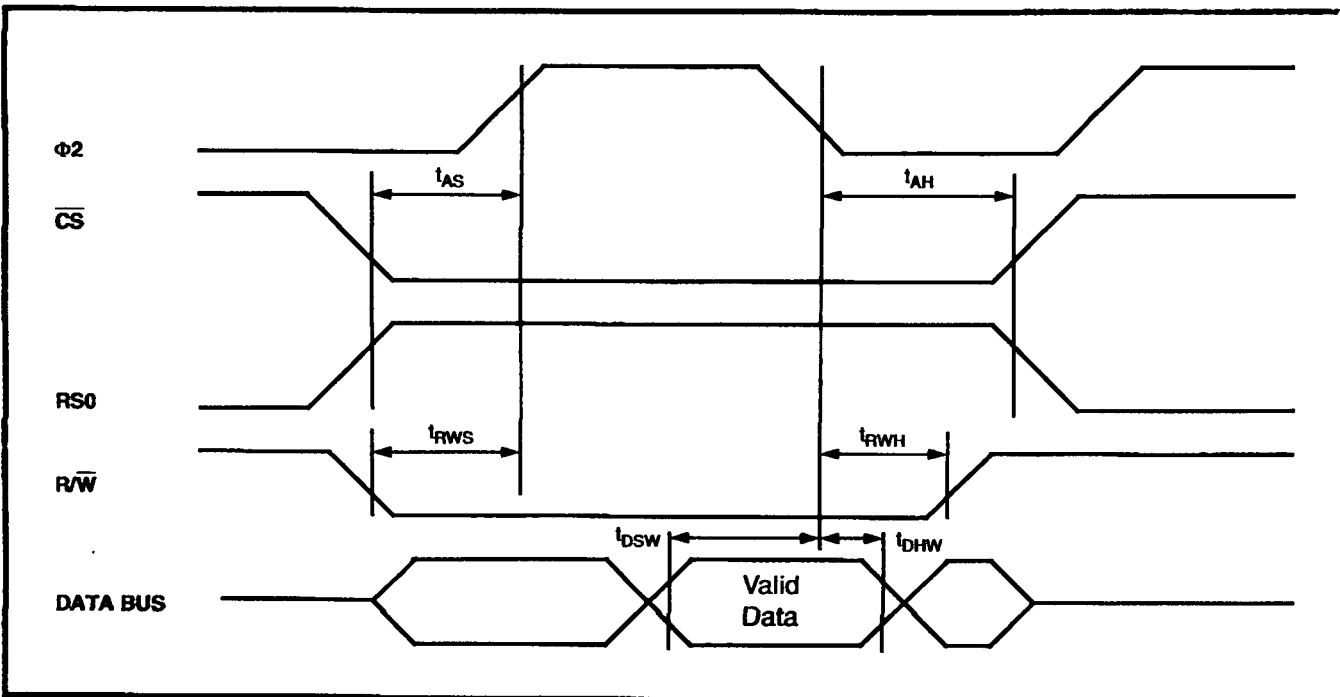


Figure 19 - MPU Write Cycle

**AC Electrical Characteristics<sup>†</sup> - Call Progress** - Voltages are with respect to ground (V<sub>SS</sub>) unless otherwise stated.

	Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Notes*
1	Lower freq. (ACCEPT)	f <sub>LA</sub>		320		Hz	@ -25 dBm
2	Upper freq. (ACCEPT)	f <sub>HA</sub>		510		Hz	@ -25 dBm
3	Lower freq. (REJECT)	f <sub>LR</sub>		290		Hz	@ -25 dBm
4	Upper freq. (REJECT)	f <sub>HR</sub>		540		Hz	@ -25 dBm
5	Call progress tone detect level (total power)		-30			dBm	

<sup>†</sup> Characteristics are over recommended operating conditions unless otherwise stated

<sup>‡</sup> Typical figures are at 25°C, V<sub>DD</sub> = 5V, and for design aid only: not guaranteed and not subject to production testing

\* See "Notes" AC Electrical Characteristics Tables

**AC Electrical Characteristics<sup>†</sup>** - Voltages are with respect to ground (V<sub>SS</sub>) unless otherwise stated.

		Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Conditions
1	R X	Tone present detect time	t <sub>DP</sub>	3	11	14	ms	Note 12
2		Tone absent detect time	t <sub>DA</sub>	0.5	4	8.5	ms	Note 12
3		Tone duration accept	t <sub>REC</sub>			40	ms	User adjustable <sup>#</sup>
4		Tone duration reject	t <sub>REC</sub>	20			ms	User adjustable <sup>#</sup>
5		Interdigit pause accept	t <sub>ID</sub>			40	ms	User adjustable <sup>#</sup>
6		Interdigit pause reject	t <sub>DO</sub>	20			ms	User adjustable <sup>#</sup>
7		Delay St to b3	t <sub>PS<b>1</b>b3</sub>			13	μs	
8		Delay St to RX <sub>0</sub> -RX <sub>3</sub>	t <sub>PS<b>1</b>RX</sub>			8	μs	
9	T X	Tone burst duration	t <sub>BST</sub>	50		52	ms	DTMF mode
10		Tone pause duration	t <sub>PS</sub>	50		52	ms	DTMF mode
11		Tone burst duration (extended)	t <sub>BSTE</sub>	100		104	ms	Call Progress mode
12		Tone pause duration (extended)	t <sub>PSE</sub>	100		104	ms	Call Progress mode
13	T O N E  O U T	High group output level	V <sub>HOUT</sub>	-6.1		-2.1	dBm	R <sub>L</sub> =10kΩ
14		Low group output level	V <sub>LOUT</sub>	-8.1		-4.1	dBm	R <sub>L</sub> =10kΩ
15		Pre-emphasis	dB <sub>P</sub>		2	3	dB	R <sub>L</sub> =10kΩ
16		Output distortion (Single Tone)	THD		-35		dB	25 kHz Bandwidth R <sub>L</sub> =10kΩ
17		Frequency deviation	f <sub>D</sub>		±0.7	±1.5	%	f <sub>C</sub> =3.579545 MHz
18		Output load resistance	R <sub>LT</sub>	10		50	kΩ	
19	M P U  I N T E R F A C E	Φ2 cycle period	t <sub>CYC</sub>		250		ns	
20		Φ2 high pulse width	t <sub>CH</sub>		115		ns	
21		Φ2 low pulse width	t <sub>CL</sub>		110		ns	
22		Φ2 rise and fall time	t <sub>R</sub> , t <sub>F</sub>			25	ns	
23		Address, R/W hold time	t <sub>AH</sub> , t <sub>RWH</sub>	26			ns	
24		Address, R/W setup time (before Φ2)	t <sub>AS</sub> , t <sub>RWS</sub>	23			ns	
25		Data hold time (read)	t <sub>DHR</sub>	22			ns	*
26		Φ2 to valid data delay (read)	t <sub>DDR</sub>			100	ns	200 pF load
27		Data setup time (write)	t <sub>DSW</sub>	45			ns	

**AC Electrical Characteristics† (Cont'd)** - Voltages are with respect to ground ( $V_{SS}$ ) unless otherwise stated.

		Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Notes*
28		Data hold time (write)	$t_{DHW}$	10			ns	
29		Input Capacitance (data bus)	$C_{IN}$		5		pF	
30		Output Capacitance ( $\overline{IRQ/CP}$ )	$C_{OUT}$		5		pF	
31	D T M F	Crystal/clock frequency	$f_C$	3.5759	3.5795	3.5831	MHz	
32		Clock input rise time	$t_{LHCL}$			110	ns	Ext. clock
33		Clock input duty cycle	$t_{HLCL}$			110	ns	Ext. clock
34	C L K	Clock input duty cycle	$DC_{CL}$	40	50	60	%	Ext. clock
35		Capacitive load (OSC2)	$C_{LO}$			30	pF	

† Timing is over recommended temperature & power supply voltages.

‡ Typical figures are at 25°C and for design aid only; not guaranteed and not subject to production testing.

\* The data bus output buffers are no longer sourcing or sinking current by  $t_{DHW}$ .

# See Figure 6 regarding guard time adjustment.

- NOTES:**
- 1) dBm=decibels above or below a reference power of 1 mW into a 600 ohm load.
  - 2) Digit sequence consists of all 16 DTMF tones.
  - 3) Tone duration=40 ms. Tone pause=40 ms.
  - 4) Nominal DTMF frequencies are used.
  - 5) Both tones in the composite signal have an equal amplitude.
  - 6) The tone pair is deviated by  $\pm 1.5\% \pm 2$  Hz.
  - 7) Bandwidth limited (3 kHz) Gaussian noise.
  - 8) The precise dial tone frequencies are 350 and 440 Hz ( $\pm 2\%$ ).
  - 9) For an error rate of less than 1 in 10,000.
  - 10) Referenced to the lowest amplitude tone in the DTMF signal.
  - 11) Referenced to the minimum valid accept level.
  - 12) For guard time calculation purposes.

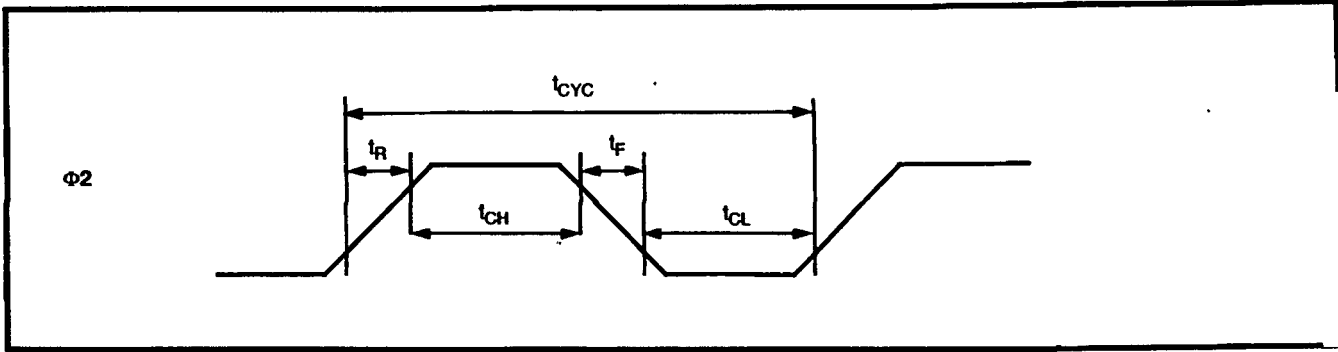


Figure 17 -  $\Phi 2$  Pulse

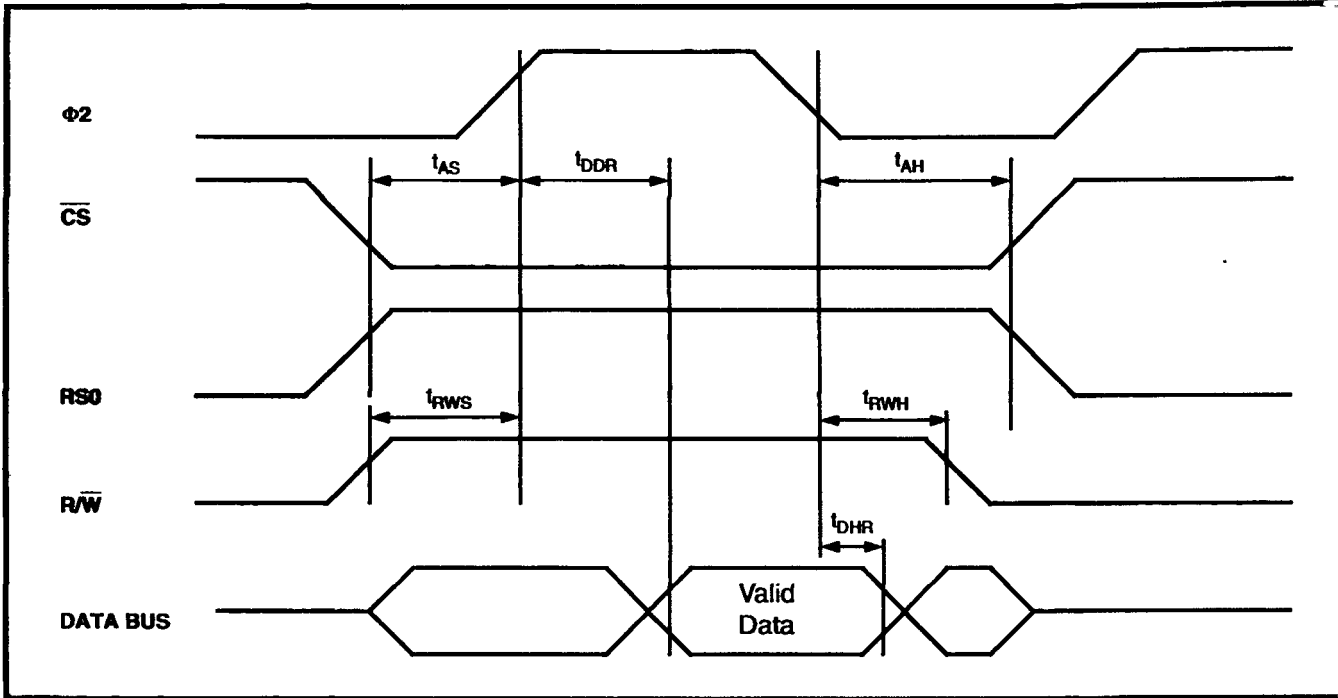


Figure 18 - MPU Read Cycle

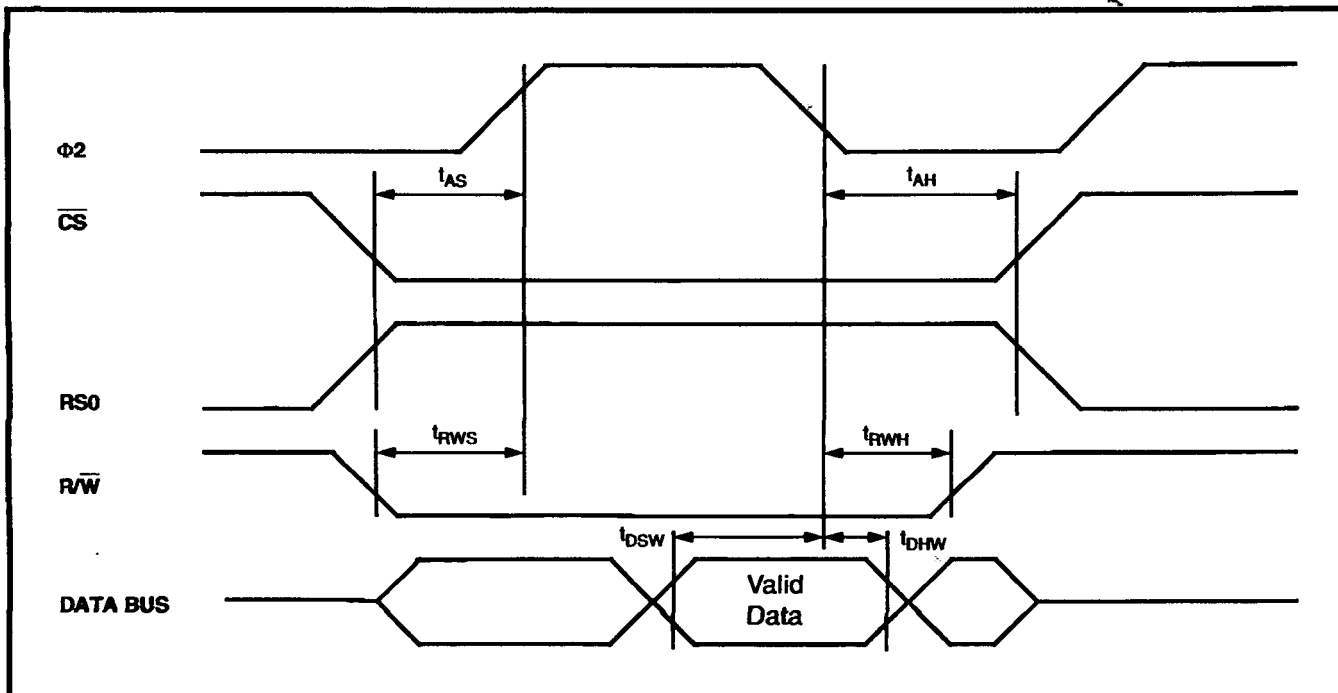


Figure 19 - MPU Write Cycle

NOTES:

1

2

3

4

5

6

7

8

9

10

11

12

13

14

15

16

17

18

19

1

## กิตติกรรมประกาศ

ในการจัดทำปฏิญานิพนธ์ฉบับนี้ สำเร็จลุล่วงไปได้ด้วยดี เนื่องจากได้รับความช่วยเหลือและให้การสนับสนุนจาก ท่านอาจารย์ ผศ.วิริยะ กองรัตน์ ซึ่งเป็นอาจารย์ที่ปรึกษา ท่านอาจารย์ ผศ.สุพรรณ กุลพานิชย์ และท่านอาจารย์ ทวีพล ชื้อสัตย์ คณะผู้จัดทำขอขอบพระคุณที่ได้ให้คำแนะนำ ให้ข้อคิดเห็นต่าง ๆ ซึ่งเป็นประโยชน์อย่างมากในการจัดทำ รวมทั้งกลุ่มเพื่อนๆ ที่ให้กำลังใจและแนวความคิดตลอดเวลาในการทำโครงการนี้

คณะผู้จัดทำ



1. น.ต.ธวัชชัย เลื่อนฉวี, เทคโนโลยีโทรศัพท์, พฤษภาคม 2533.
2. สมคิด วิริยะประสิทธิ์ชัย, สมบูรณ์ มาลานนท์, ทฤษฎีและการออกแบบแหล่งจ่ายไฟ  
กระแสตรงแบบเชิงเส้น, หจก.สำนักพิมพ์ฟิสิกส์เซ็นเตอร์.
3. พ.อ.เจนวิทย์ เหลืองอร่าม, การใช้ Turbo C++ เขียนโปรแกรมภาษา C, ซีเอ็ดยูเคชั่น,  
กรุงเทพ 2538.
4. KEIL SOFTWARE:, C51 Compiler Optimizing 8051 C Compiler and Library  
Reference ,
5. Kenneth J. Ayala , The 8051 Microcontroller Architecture, programming, and  
Applications , WEST PUBLISHING COMPANY, SAN FRANCISCO, 1991.
6. ดร.พีระพนธ์ ไสพิศสถิตย์, Recommended C Style and Coding Standards.  
1997, ISBN 974-8236-41-2.