



ระบบไฟฟ้าจากพลังงานแสงอาทิตย์
PHOTOVOLTAIC SYSTEM

โดย

นายเจริญ เทพวงศ์
นายฉัตรชัย สุประดิษฐ์
นายรัชพงศ์ ภักดีปรีดา
นายรัชพล เจริญสุนทรนันท์

วัน เดือน ปี.....5.คค 2541
เลขทะเบียน.....038473
เลขเรียกหนังสือ.....T.400111ค 4227

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมไฟฟ้า
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก 038473

ปีการศึกษา 2540

ระบบไฟฟ้าจากพลังงานแสงอาทิตย์
PHITTOVOLTAIC SYSTEM



โดย

นายเจริญ

เทพวงศ์

นายฉัตรชัย

สุประดิษฐ์

นายวิฑูรย์

ภักดีปรีดา

นายรัชพล

เจริญสุนทรนันท์

อาจารย์ที่ปรึกษา

ดร. วีระเชษฐ ขันเงิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2540

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบไฟฟ้าจากพลังงานแสงอาทิตย์

ผู้จัดทำ



นายเจริญ เทพวงศ์
นายฉัตรชัย สุประดิษฐ์
นายรัชพงศ์ ภักดีปรีดา
นายรัชพล เจริญสุนทรนันท์

.....
(คร. วีระเชษฐ ชันเงิน) อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบไฟฟ้าจากพลังงานแสงอาทิตย์

นายเจริญ	เทพวงศ์
นายฉัตรชัย	สุประดิษฐ์
นายธวัชพงศ์	ภักดีปรีดา
นายรัชพล	เจริญสุนทรนันท์
ดร. วีระเชษฐ	ขันเงิน อาจารย์ที่ปรึกษา
ปีการศึกษา 2540	

บทคัดย่อ

ปริญญาานิพนธ์ฉบับนี้นำเสนอ วิธีการนำเอาพลังงานแสงอาทิตย์มาเปลี่ยนเป็นพลังงานไฟฟ้ากระแสสลับ 220 โวลต์ 50 เฮิร์ต เพื่อนำไปจ่ายให้แก่อุปกรณ์ไฟฟ้า ระบบที่ทำนี้เริ่มต้นจากการนำแผงโซลาร์เซลล์ขนาด 12 โวลต์ 55 วัตต์ มาต่ออนุกรมกัน 2 ตัว และขนานกัน 2 ตัว แล้วนำไฟตรงจากแผงโซลาร์เซลล์ไปจ่ายให้แก่อินเวอร์เตอร์ เพื่อแปลงไฟตรงให้เป็นไฟสลับจากนั้นจึงผ่านเข้าหม้อแปลงกระแสสลับ เพื่อยกกระดบแรงดันให้สูงขึ้นเป็น 220 โวลต์ แล้วจ่ายให้แก่โหลดต่อไป และจะมีส่วนของแบตเตอรี่สำรองเพื่อที่จะช่วยจ่ายพลังงานไฟฟ้าแทนโซลาร์เซลล์ในกรณีไม่มีแสงอาทิตย์ นอกจากนี้ยังได้ใช้โปรแกรมเมทแล็บ(MATLAB)ในการซิมมูลทวงจรเพื่อเปรียบเทียบผลที่ได้กับผลจากการต่อวงจรจริงๆ

Photovoltaic System

Charoen Theppawong

Chutchai Supradit

Tawatpong Pukdeeprada

Dhutchapon Jaroensuntornnunt

Dr. Werachat Khun-ngern Advisor

1997

ABSTRACT

This report directly presents the process how the solar energy is converted to the electrical energy as the 50 Hz alternating voltage for supplying the electrical equipments. In this case study, the system composes of two PV arrays, 12 volt 55 Watts each, are connected in series and the two others are also parallel connected. Then the direct current generating from the PV Arrays is supplied to the inverter for inverting the direct current to the alternating current which sequently is stepped up to 220 volt for the proper load. Moreover, the batteries are really needed to back up for substituting the solar energy while out of the sunlight. For the most effective system possibility, Matlab takes the important role to simulate the performance of the system comparing the actual one.

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญภาพ	III
สารบัญตาราง	VI
บทที่ 1 บทนำ	1
บทที่ 2 โครงสร้างระบบไฟฟ้าจากพลังงานแสงอาทิตย์	3
2.1 หลักการทำงาน	3
2.2 บล็อกไดอะแกรมของระบบ	3
2.3 ส่วนของแผงโซลาร์เซลล์	4
2.4 วงจรรักษาแรงดัน	6
2.5 แบตเตอรี่	7
2.6 อินเวอร์เตอร์	8
2.7 หม้อแปลงไฟฟ้า	8
2.8 โหลด	8
บทที่ 3 โซลาร์เซลล์	9
3.1 โครงสร้างของสารกึ่งตัวนำ	10
3.1.1 สารกึ่งตัวนำชนิด N-type	10
3.1.2 สารกึ่งตัวนำชนิด P-type	10
3.2 การดูดซับพลังงานของสารกึ่งตัวนำ	11
3.3 ความสูญเสียในโซลาร์เซลล์	13
3.4 ผลของอุณหภูมิและการส่องสว่าง	16
*บทที่ 4 อินเวอร์เตอร์	18
4.1 ประเภทของอินเวอร์เตอร์	18
4.2 อินเวอร์เตอร์แบบป้อนแรงดัน	18
4.3 ความรู้พื้นฐานเกี่ยวกับการทำงานของอินเวอร์เตอร์	19
4.4 วิธีการในการควบคุมแรงดันและความถี่ของอินเวอร์เตอร์	20
4.5 การมีอคติตามความกว้างของพัลส์แบบเดี่ยว	21
4.5.1 การมีอคติตามความกว้างของพัลส์แบบเดี่ยว	21

4.5.2	การมีอคติจากความกว้างของพัลส์แบบหลายพัลส์	22
4.5.3	การสร้างรูปคลื่นสัญญาณมีอคติ	23
4.5.4	การมีอคติตามความกว้างของพัลส์แบบไซน์	24
4.6	อินเวอร์เตอร์เฟสเดียว	27
4.6.1	ฮาล์ฟบริดจ์อินเวอร์เตอร์	27
4.6.2	ฟูลบริดจ์อินเวอร์เตอร์	28
บทที่ 5	การคำนวณและการออกแบบ	30
5.1	แผงเซลล์แสงอาทิตย์	30
5.2	บล็อกกิ้งไดโอด	30
5.3	อินเวอร์เตอร์	31
5.3.1	วงจรกำลัง	31
5.3.2	การออกแบบตัวเก็บประจุกรองแรงดันอินพุท	31
5.3.3	การออกแบบตัวเหนี่ยวนำและตัวเก็บประจุในวงจรกรองความถี่	32
5.4	วงจรควบคุม	34
5.4.1	โครงสร้างของวงจรควบคุม	34
5.4.2	วงจรเรกกูเลเตอร์ไฟลอปปรับค่าได้	34
5.4.3	วงจรสร้างสัญญาณไซน์จาก XR2206	35
5.4.4	วงจรสร้างสัญญาณฟันเลื่อยและมีตัวเปรียบเทียบ	35
5.4.5	วงจรในการสร้างเคทไทม์และสัญญาณอินเวอร์เตอร์	36
5.4.6	วงจรถูกกำเนิดสัญญาณนาฬิกา	37
5.4.7	วงจรที่ใช้ในการแยกกราวด์สัญญาณและยกระดับสัญญาณขึ้น	38
5.4.8	วงจรขับเกท	38
บทที่ 6	การวิเคราะห์วงจรโดยใช้โปรแกรมเม็ทแล็บ	40
บทที่ 7	ผลการทดลอง	49
7.1	การทดสอบแผงโซลาร์เซลล์	49
7.2	การวัดสัญญาณที่จุดต่าง ๆ ในวงจรโดยใช้ออสซิลอสโคป	49
7.3	ผลการทดสอบระบบรวม	60
7.3.1	การทดลองหาประสิทธิภาพของระบบ	60
7.3.2	ผลการวัดค่า THD ของสัญญาณแรงดันเอาต์พุทขณะต่อโหลด	61
7.3.3	ผลการทดลองวัดค่าเวลาในการชาร์จและดิสชาร์จแบตเตอรี่	62

บทที่ 8	สรุปและวิจารณ์ผลการทดลอง	63
8.1	สรุปและวิจารณ์ผลการทดลอง	63
8.2	ข้อเสนอแนะและแนวทางในการพัฒนา	65

ภาคผนวก

กิตติกรรมประกาศ

เอกสารอ้างอิง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

	หน้า
รูปที่ 2.1 บล็อกไดอะแกรมโครงสร้างของระบบ	3
รูปที่ 2.2 ลักษณะของการต่อ Photovoltaic generator	4
รูปที่ 2.3 ปรัชญาการณเมื่อเซลล์โคเซลล์หนึ่งไม่ได้รับแสง	5
รูปที่ 2.4 วงจรเรกกูเรเตอร์ที่ใช้รีเลย์ในการตัดต่อวงจร	6
รูปที่ 3.1 ช่วงพลังงานและการเกิดโฮลและอิเล็กตรอนของสารกึ่งตัวนำ	11
รูปที่ 3.2 การเกิด electron-hole pair	12
รูปที่ 3.3 โครงสร้างและการดูดกลืนสเปกตรัมของเซลล์แบบ tandem	13
รูปที่ 3.4 ปรัชญาการณรีคอมบิเนชัน	14
รูปที่ 3.5 วงจรสมมูลและผลค่าความต้านทานอนุกรมที่มีต่อ V และ I ในโซลาร์เซลล์	15
รูปที่ 3.6 การสูญเสียที่เกิดขึ้นในโซลาร์เซลล์	15
รูปที่ 3.7 ผลของอุณหภูมิที่มีต่อ V และ I ในโซลาร์เซลล์	16
รูปที่ 3.8 ผลของการต่อส่วว่างที่มีต่อ V และ I ในโซลาร์เซลล์	17
รูปที่ 4.1 (a) บล็อกไดอะแกรมพื้นฐานของอินเวอร์เตอร์	19
รูปที่ 4.1 (b) ลักษณะของสัญญาณเอาต์พุตเมื่อต่อโหลดแบบอินดักทีฟ	19
รูปที่ 4.1 (c) กราฟ V_o และ I_o แสดงการทำงานของอินเวอร์เตอร์	20
รูปที่ 4.2 วงจรพื้นฐานของอินเวอร์เตอร์	20
รูปที่ 4.3 ลักษณะของรูปคลื่นแรงดันที่ได้จากการมอดูเลตตามความกว้างพัลส์	
รูปที่ 4.3 (a) แบบพัลส์เดี่ยว $N=1$	21
รูปที่ 4.3 (b) แบบ 2 พัลส์ $N=2$	21
รูปที่ 4.3 (c) แบบหลายพัลส์ $N=3$	21
รูปที่ 4.4 การสร้างสัญญาณมอดูเลชันแบบหลายพัลส์	23
รูปที่ 4.5 การมอดูเลตตามความกว้างของพัลส์แบบไซน์	24
รูปที่ 4.6 สัญญาณ PWM ที่เกิดจากการใช้ Double-Side Triangular Wave	26
รูปที่ 4.7 วงจรฮาล์ฟบริดจ์คอนเจอร์เตอร์	27
รูปที่ 4.8 สัญญาณที่ได้จากวงจรอินเวอร์เตอร์	27
รูปที่ 4.9 วงจรฟูลบริดจ์อินเวอร์เตอร์	28
รูปที่ 4.10 รูปคลื่นสัญญาณของ Bipolar	
รูปที่ 4.10 (a) สัญญาณที่เอามาเปรียบเทียบกับกัน	29

รูปที่ 4.10 (b) สัญญาณเอาต์พุต	29
รูปที่ 5.1 วงจรกำลังของวงจรถอกรวม	31
รูปที่ 5.2 วงจร low pass filter	32
รูปที่ 5.3 บล็อกไดอะแกรมของวงจรควบคุม	34
รูปที่ 5.4 วงจรเรกกูเรเตอร์ไฟลงปรับค่าได้	35
รูปที่ 5.5 วงจรสร้างสัญญาณไซน์	35
รูปที่ 5.6 วงจร TL494 เพื่อเป็นตัวมีอคตุลสัญญาณ	36
รูปที่ 5.7 วงจรสร้างเคดไทม์และอินเวอร์ตสัญญาณ	36
รูปที่ 5.8 วงจรสร้างสัญญาณนาฬิกาเพื่อป้อน 74LS164	37
รูปที่ 5.9 วงจรแยกกราวด์สัญญาณโดยใช้ 6N136 และ SN7406	38
รูปที่ 5.10 วงจรขับเกทไอจีบีที	38
รูปที่ 6.1 การใช้โปรแกรม MATLAB และ SIMULINK	40
รูปที่ 6.2 การจำลองวงจรถอกรวมโดยใช้โปรแกรม MATLAB	41
รูปที่ 6.3 (a) สัญญาณทริก S1, S3	42
รูปที่ 6.3 (b) สัญญาณทริก S2, S4	42
รูปที่ 6.4 สัญญาณเอาต์พุตและฮาร์โมนิกที่ค่า $m_a = 1$, $m_f = 100$	43
รูปที่ 6.5 สัญญาณเอาต์พุตและฮาร์โมนิกที่ผ่านวงจรกรองความถี่แล้วค่าที่ค่า $m_a = 1$ $m_f = 100$, $f_c = 1$ kHz	44
รูปที่ 6.6 สัญญาณเอาต์พุตและฮาร์โมนิกที่ค่า $m_a = 2.5$, $m_f = 100$	44
รูปที่ 6.7 สัญญาณเอาต์พุตและฮาร์โมนิกที่ผ่านวงจรกรองความถี่แล้วค่าที่ค่า $m_a = 2.5$ $m_f = 100$, $f_c = 1$ kHz	45
รูปที่ 6.8 สัญญาณเอาต์พุตและฮาร์โมนิกที่ค่า $m_a = 0.5$, $m_f = 100$	46
รูปที่ 6.9 สัญญาณเอาต์พุตและฮาร์โมนิกที่ผ่านวงจรกรองความถี่แล้วค่าที่ค่า $m_a = 0.5$ $m_f = 100$, $f_c = 1$ kHz	46
รูปที่ 6.10 สัญญาณเอาต์พุตและฮาร์โมนิกที่ค่า $m_a = 1$, $m_f = 10$	46
รูปที่ 6.11 สัญญาณเอาต์พุตและฮาร์โมนิกที่ผ่านวงจรกรองความถี่แล้วค่าที่ค่า $m_a = 1$ $m_f = 10$, $f_c = 1$ kHz	47
รูปที่ 7.1 การติดตั้งแผงโซลาร์เซลล์	49
รูปที่ 7.2 รูปคลื่นสัญญาณเอาต์พุตของ XR2206	50
รูปที่ 7.3 รูปคลื่นสัญญาณไฟลบบที่ออกจาก LM337	50

รูปที่ 7.5	รูปคลื่นสัญญาณเอาต์พุต TL494	51
รูปที่ 7.6	รูปคลื่นสัญญาณที่ออกจากวงจรสร้างเคดไทม์	52
รูปที่ 7.7	รูปคลื่นสัญญาณเอาต์พุตของ 6N136	52
รูปที่ 7.8	รูปคลื่นสัญญาณเอาต์พุตของ SN7406	53
รูปที่ 7.9	รูปคลื่นสัญญาณเอาต์พุตของ IR2113	53
รูปที่ 7.10	รูปคลื่นสัญญาณที่ขา high และ low ที่ออกจาก IR2113	54
รูปที่ 7.11	รูปคลื่นสัญญาณที่ได้จากวงจรฟลิปฟล็อปแต่ยังไม่ผ่านวงจรกรองความถี่	54
รูปที่ 7.12	รูปคลื่นสัญญาณเอาต์พุตของอินเวอร์เตอร์ที่ผ่านวงจรกรองความถี่	55
รูปที่ 7.13	รูปคลื่นฮาร์โมนิกต่าง ๆ ที่เกิดขึ้น	55
รูปที่ 7.14	รูปคลื่นสัญญาณที่ออกจากวงจรอินเวอร์เตอร์เมื่อป้อนแรงดัน 48 โวลต์	56
รูปที่ 7.15	รูปคลื่นฮาร์โมนิกของสัญญาณเอาต์พุต	57
รูปที่ 7.16	รูปคลื่นสัญญาณเอาต์พุตขณะต่อโหลด R 680 โอห์ม	58
รูปที่ 7.17	รูปคลื่นสัญญาณเอาต์พุตของหม้อแปลงขณะไม่ต่อโหลด	58
รูปที่ 7.18	รูปคลื่นสัญญาณอินพุตของหม้อแปลงขณะไม่ต่อโหลด	59
รูปที่ 7.19	รูปคลื่นสัญญาณเอาต์พุตของหม้อแปลงขณะต่อโหลด R 680 โอห์ม	59
รูปที่ 7.20	สัญญาณเอาต์พุตของระบบขณะเพิ่มโหลด	61
รูปที่ 7.21	สัญญาณฮาร์โมนิกของสัญญาณเอาต์พุตขณะไม่ต่อโหลด	61

สารบัญตาราง

	หน้า
ตารางที่ 3.1 ชนิดของโซลาร์เซลล์และคุณสมบัติต่าง ๆ	9
ตารางที่ 7.1 ค่าฮาร์โมนิกต่าง ๆ และค่า THD ของสัญญาณแรงดันเอาต์พุตที่ 24 V	56
ตารางที่ 7.2 ค่าฮาร์โมนิกต่าง ๆ และค่า THD ของสัญญาณแรงดันเอาต์พุตที่ 48 V	57
ตารางที่ 7.3 ประสิทธิภาพของอุปกรณ์ภายในระบบขณะต่อโหลด	60
ตารางที่ 7.4 ค่า THD และค่าฮาร์โมนิกที่เกิดขึ้นขณะสภาวะโหลดต่าง ๆ	62
ตารางที่ 7.5 เวลาที่ใช้ในการชาร์จและคิสร่างของแบตเตอรี่	62



บทที่ 1

บทนำ

ไฟฟ้า เป็นพลังงานรูปแบบหนึ่งซึ่งมีความสำคัญต่อมวลมนุษยชาติเป็นอย่างมาก เนื่องจากสามารถแปลงไปสู่พลังงานรูปแบบต่างๆ ได้สะดวกและง่ายดาย แต่พลังงานไฟฟ้าส่วนใหญ่ผลิตขึ้นโดยใช้ทรัพยากรธรรมชาติ เช่น ถ่านหิน ก๊าซธรรมชาติ หรือน้ำมันเชื้อเพลิง เป็นต้น ซึ่งทรัพยากรเหล่านี้มีอยู่อย่างจำกัด และนับวันก็จะมีแต่หมดลงไป ดังนั้นจึงได้มีการหาพลังงานทดแทนในรูปแบบอื่น เพื่อใช้ในการผลิตพลังงานไฟฟ้าแทนทรัพยากรเหล่านี้

เส้นศูนย์สูตรดวงอาทิตย์เป็นแหล่งพลังงานหนึ่งที่ได้รับ ความสนใจมาก เนื่องจากพลังงานของดวงอาทิตย์มีค่ามหาศาล การผลิตพลังงานไฟฟ้าจากแสงอาทิตย์ไม่ก่อให้เกิดมลภาวะต่อบรรยากาศ รวมทั้งไม่มีมลภาวะทางเสียง สามารถติดตั้งและดูแลรักษาได้ง่าย ค่าบำรุงรักษาต่ำ และพลังงานจากแสงอาทิตย์ก็มีอยู่อย่างมากมายโดยเฉพาะในประเทศไทยซึ่งอยู่บริเวณใกล้

ถึงแม้ว่าการผลิตพลังงานไฟฟ้าจากแสงอาทิตย์จะได้รับความสนใจเป็นอย่างมาก แต่ยังไม่ค่อยมีการนำไปใช้อย่างแพร่หลาย เนื่องจากตัวเซลล์แสงอาทิตย์ (Solar cells) ซึ่งใช้ในการแปลงพลังงานไฟฟ้าเป็นพลังงานแสงอาทิตย์ ยังมีราคาแพง และประสิทธิภาพค่อนข้างต่ำ พลังงานไฟฟ้าที่ได้จากเซลล์แสงอาทิตย์ ไม่สามารถนำไปป้อนให้อุปกรณ์ไฟฟ้าโดยตรง เพราะเป็นไฟฟ้ากระแสตรง และมีขนาดของกระแสและศักดาไฟฟ้าต่ำ ต้องใช้อุปกรณ์ทางอิเล็กทรอนิกส์ประกอบ เพื่อแปลงให้เป็นไฟฟ้ากระแสสลับที่มีศักดาไฟฟ้าและกระแสที่เหมาะสมกับการนำไปใช้

เพื่อความน่าเชื่อถือของระบบ และสามารถจ่ายพลังงานได้อย่างต่อเนื่อง จำเป็นต้องมีระบบสำรองพลังงาน โดยการสะสมพลังงานแสงอาทิตย์ไว้ใช้ในยามที่ไม่มีแสงอาทิตย์ ทำได้โดยการประจุพลังงานเก็บไว้ในแบตเตอรี่ ในช่วงที่ไม่มีแสงอาทิตย์ เช่น ช่วงที่มีเมฆมาก หรือช่วงกลางคืนก็สามารถนำพลังงานจากแบตเตอรี่มาใช้ได้

โครงการนี้เป็นการศึกษาถึงระบบทั้งหมดว่า หลังจากทีเซลล์แสงอาทิตย์ แปลงพลังงานแสงอาทิตย์เป็นพลังงานไฟฟ้าแล้ว ต้องทำอะไรถึงจะทำให้สามารถนำพลังงานไฟฟ้าที่ได้ไปใช้กับอุปกรณ์ไฟฟ้าต่างๆ ได้ มีขั้นตอนและวิธีการอย่างไร ใช้อุปกรณ์อะไรบ้างนอกจากนี้ยังศึกษาถึงวิธีการสะสมพลังงานไฟฟ้าที่ได้ไว้ในแบตเตอรี่ ว่ามีหลักการทำงานอย่างไร ใช้อุปกรณ์อะไรบ้าง

สำหรับรายละเอียดของโครงการนี้ ได้แสดงไว้ในบทต่างๆ ดังนี้ คือ

บทที่ 1 บทนำ กล่าวถึงวัตถุประสงค์ของโครงการ และรายละเอียดของปริญญานิพนธ์

บทที่ 2 โครงสร้างของระบบจะกล่าวถึงการทำงานของระบบโดยรวมและอธิบายส่วนต่าง ๆ ของระบบด้วย

บทที่ 3 โซลาร์เซลล์ กล่าวถึงโครงสร้างและการทำงานของโซลาร์เซลล์พร้อมทั้งบอกประสิทธิภาพของโซลาร์เซลล์แต่ละชนิด

บทที่ 4 อินเวอร์เตอร์กล่าวถึงหลักการทำงานของอินเวอร์เตอร์แบบต่าง ๆ และผลที่เกิดขึ้นของอินเวอร์เตอร์แต่ละชนิด

บทที่ 5 การคำนวณและการออกแบบระบบ กล่าวถึงการทำงานของวงจรต่าง ๆ และการออกแบบวงจรที่ใช้ในระบบ

บทที่ 6 การวิเคราะห์วงจรโดยใช้โปรแกรมแมทแล็บ จะแสดงสัญญาณต่าง ๆ นำมาเปรียบเทียบที่ค่าต่าง ๆ

บทที่ 7 ผลการทดลอง จะแสดงสัญญาณต่าง ๆ ที่ได้จากการทดลองของวงจรในระบบ

บทที่ 8 สรุปผลการทดลองและวิจารณ์



บทที่ 2

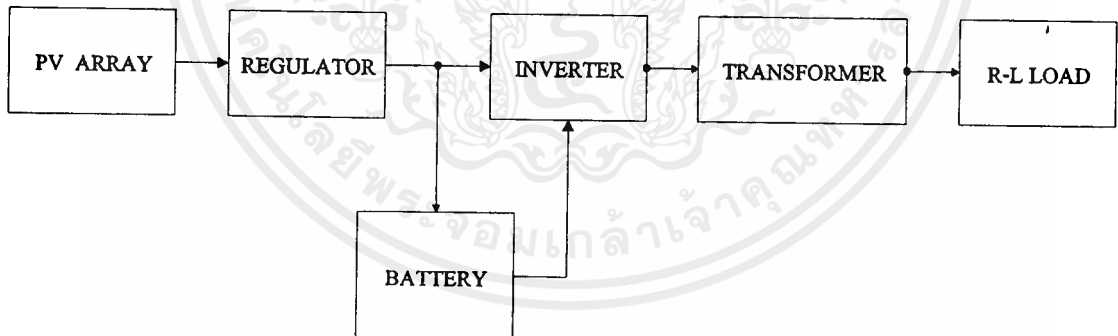
โครงสร้างระบบไฟฟ้าพลังงานแสงอาทิตย์

2.1 หลักการทำงาน

การทำงานของระบบไฟฟ้าพลังงานแสงอาทิตย์ จะเริ่มต้นจากการที่แผงโซลาร์เซลล์ (PV Arrays) ทำการแปลงพลังงานแสงอาทิตย์ ให้เป็นพลังงานไฟฟ้า พลังงานไฟฟ้าที่ได้จะเป็นไฟฟ้ากระแสตรง และมีขนาดของศักดาไฟฟ้าค่อนข้างต่ำ ไม่สามารถนำไปจ่ายให้กับอุปกรณ์ไฟฟ้าโดยตรงได้ เนื่องจากอุปกรณ์ไฟฟ้าโดยทั่วไปจะทำงานที่ค่าศักดาไฟฟ้า 220 V และต้องเป็นไฟฟ้ากระแสสลับ ดังนั้นจึงต้องนำพลังงานไฟฟ้าที่ได้จากแผงเซลล์แสงอาทิตย์ไปผ่านแบตเตอรี่ก่อนที่จะเข้าสู่วงจรอินเวอร์เตอร์ (Inverter) ซึ่งทำหน้าที่ในการแปลงไฟฟ้ากระแสตรงให้เป็นไฟฟ้ากระแสสลับ พลังงานไฟฟ้าที่ผ่านอินเวอร์เตอร์แล้วก็จะกลายเป็นไฟฟ้ากระแสสลับ หลังจากนั้นจะนำไฟฟ้ากระแสสลับที่ได้ไปผ่านหม้อแปลงไฟฟ้า (Transformer) เพื่อทำการปรับระดับศักดาไฟฟ้าให้เป็น 220 V เพื่อจ่ายให้อุปกรณ์ไฟฟ้าต่อไป

2.2 บล็อกไดอะแกรมของระบบ

บล็อกไดอะแกรมของระบบสามารถแสดงได้ดังรูปต่อไปนี้



รูปที่ 2.1 บล็อกไดอะแกรมโครงสร้างของระบบ

จากบล็อกไดอะแกรมข้างต้นจะเห็นได้ว่าโครงสร้างของระบบไฟฟ้าพลังงานแสงอาทิตย์จะประกอบไปด้วยส่วนต่าง ๆ ดังต่อไปนี้

1. แผงโซลาร์เซลล์ (PV Arrays)
2. วงจรรักษาระดับแรงดัน (Regulator)
3. แบตเตอรี่

4. อินเวอร์เตอร์
5. หม้อแปลง
6. โหลด

2.3 ส่วนของแผงโซลาร์เซลล์

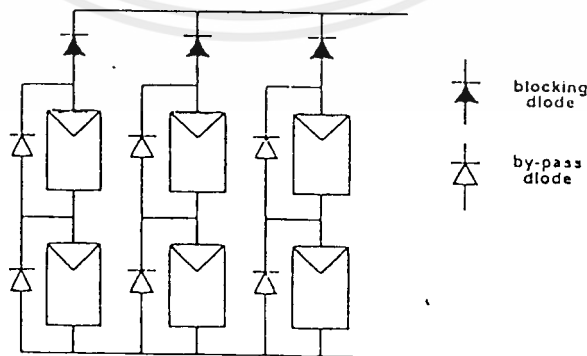
แผงโซลาร์เซลล์จะประกอบด้วยโซลาร์เซลล์ จำนวนมากมายและหลายเซลล์นำมาต่อรวมกัน โซลาร์เซลล์ที่ใช้ทั่วไปจะเป็นแบบคริสตัลไลน์ซิลิคอนเซลล์ (crystalline silicon cell) ซึ่งเซลล์ขนาด $10. \text{ cm} \times 10. \text{ cm}$. 1 เซลล์จะจ่ายพลังงานได้ประมาณ 1 ถึง 1.5 วัตต์ ที่สภาวะมาตรฐาน และมีค่าศักดาไฟฟ้า 0.5 ถึง 0.6 โวลต์

สภาวะมาตรฐาน

Irradiance	1 kW/m^2
Spectral distribution	AM 1.5
Cell Temperature	25° C

เราสามารถนำแต่ละเซลล์มาต่ออนุกรมกันให้ได้ค่าศักดาไฟฟ้าตามที่เรากำหนดไว้ ส่วนขนาดของกระแสดังกล่าวก็ทำได้ โดยการนำมาต่อขนานกัน เมื่อเราได้จำนวนเซลล์ที่เหมาะสมแล้ว ก็จะนำมาประกอบรวมกันเป็นแผงเรียกว่า โมดูล (module) แผงโซลาร์เซลล์ก็คือโมดูลหลายๆ โมดูลนำมารวมกันเพื่อให้ได้พลังงานตามที่ต้องการนั่นเอง

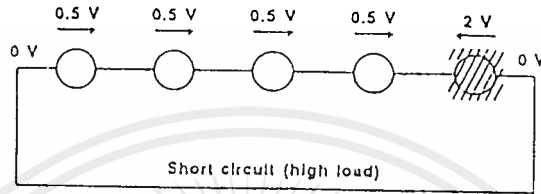
ในแผงโซลาร์เซลล์ นอกจากจะประกอบด้วยโซลาร์เซลล์แล้วยังต้องมีอุปกรณ์ประกอบเพื่อป้องกันตัวแผงโซลาร์เซลล์เองและช่วยให้การทำงานของระบบเป็นไปอย่างถูกต้องและมีประสิทธิภาพ อุปกรณ์เหล่านี้ได้แก่บล็อกกิงไดโอด (blocking diode) และบายพาสไดโอด (By-pass diode) ดังรูป



รูปที่ 2.2 ลักษณะของการต่อ Photovoltaic generator

บายพาสไดโอด

การต่อโซลาร์เซลล์เพื่อให้ได้ค่าศักดาไฟฟ้าตามต้องนำแต่ละเซลล์มาต่ออนุกรมกัน ถ้าเซลล์ใดเซลล์หนึ่งในสายที่ต่ออนุกรมกันอยู่เกิดไม่สามารถจ่ายพลังงานไฟฟ้าออกมาได้ เซลล์นั้นจะมีสภาพเหมือนกับไดโอดที่อยู่ในสภาวะรีเวอร์สไบแอส (reverse bias) มีผลทำให้ตลอดตลอดทั้งสายนั้น ไม่สามารถจ่ายพลังงานได้และตัวเซลล์นั้นเองก็จะเกิดความเสียหายได้ดังรูป



รูปที่ 2.3 ปรัชณาการณเมื่อเซลล์ใดเซลล์หนึ่งไม่ถูกแสง

เหตุการณ์เช่นนี้เกิดขึ้นได้จากการที่เซลล์นั้นถูกเงาบัง ทำให้ไม่ได้รับแสงอาทิตย์เป็นต้น สามารถแก้ไขได้โดยการต่อ บายพาสไดโอดคร่อมเซลล์ได้ ดังแสดงในรูปที่ 2.2 เพื่อที่ว่า เมื่อเซลล์ไม่สามารถจ่ายพลังงานได้ พลังงานจากเซลล์อื่นๆ ก็สามารถผ่านตัวบายพาสไดโอดไปได้ทำให้ไม่เกิดความเสียหาย เพียงแต่พลังงานที่ได้จะลดไปบ้าง เมื่อเซลล์นั้นได้รับแสงอาทิตย์อีกครั้ง ก็สามารถจ่ายพลังงานได้ต่อไป

บล็อกกิงไดโอด

ระบบไฟฟ้าจากพลังงานแสงอาทิตย์แบบสแตนอะโลน (stand-alone) ส่วนมากมักจะมีระบบแบตเตอรี่สำรองไว้ สำหรับจ่ายโหลดขณะที่แผงโซลาร์เซลล์ ไม่สามารถจ่ายพลังงานได้ ในขณะที่โซลาร์เซลล์ทำการจ่ายพลังงานให้กับอุปกรณ์ไฟฟ้าอยู่นั้น ก็จะทำการประจุแบตเตอรี่ไปด้วย ตัวบล็อกกิงไดโอดจะต่ออยู่ระหว่างแผงโซลาร์เซลล์กับแบตเตอรี่มีลักษณะการต่อดังรูปที่ 2.2 ช่วงแรกขณะที่ ศักดาไฟฟ้าของแบตเตอรี่ต่ำกว่าศักดาไฟฟ้าของแผงโซลาร์เซลล์ พลังงานก็จะไหลจากโซลาร์เซลล์ไปประจุในแบตเตอรี่ จนกระทั่งเมื่อศักดาไฟฟ้าของแบตเตอรี่มีค่าเท่ากับศักดาไฟฟ้าของพีวีอาร์เรย์ ตัวบล็อกกิงไดโอดจะทำหน้าที่ในการป้องกันการคิซซาร์จของแบตเตอรี่ ขณะที่แผงโซลาร์เซลล์มีค่าศักดาไฟฟ้าต่ำกว่าแบตเตอรี่ โดยเฉพาะในเวลากลางคืน หรือขณะที่แผงโซลาร์เซลล์ ไม่สามารถจ่ายพลังงานได้ ตัวบล็อกกิงไดโอด จะช่วยป้องกันไม่ให้เกิดการคิซซาร์จของแบตเตอรี่ ไปสูญเสียในแผงโซลาร์เซลล์เนื่องจากตัวบล็อกกิงไดโอดจะอยู่ในสภาวะรีเวอร์สไบแอส ทำให้แบตเตอรี่คิซซาร์จไปจ่ายให้อุปกรณ์ไฟฟ้าเท่านั้น

ในการออกแบบต้องคิดเพื่อแรงดันตกในตัวบล็อกกิ้งไดโอดด้วย จึงจะได้แรงดันเอาต์พุตที่ถูกต้อง

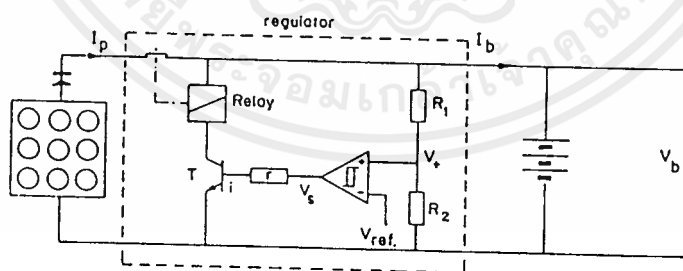
2.4 วงจรรักษาแรงดัน (regulator)

พลังงานที่ไหลในระบบไฟฟ้าพลังงานแสงอาทิตย์ที่ประกอบด้วยแผงเซลล์สุริยะ, แบตเตอรี่, และโหลดจะมีสองเงื่อนไขที่จะเกิดคือ

1. สภาวะลอยตัว (floating) คือสภาวะที่แรงดันของแบตเตอรี่มีค่าอยู่ระหว่างค่าแรงดันต่ำสุดและแรงดันต่ำสุดของแบตเตอรี่ แรงดันจะเปลี่ยนไปเปลี่ยนมาการรักษาระดับแรงดันให้อยู่ระหว่างนี้จะเป็นไปได้โดยอัตโนมัติ ที่สำคัญจะต้องมีบล็อกกิ้งไดโอดเพื่อป้องกันกระแสจากแบตเตอรี่เข้าสู่แผงโซลาร์เซลล์

2. สภาวะโอเวอร์ชาร์จ (overcharge) และ โอเวอร์ดิสชาร์จ (overdischarge) จะเกิดขึ้นเมื่อแรงดันของแบตเตอรี่มีค่าถึงค่าสูงสุดหรือค่าต่ำสุดของแรงดันซึ่งตัววงจรเรกกูเลเตอร์จะเป็นตัวกำหนดว่าถึงค่าใดค่าหนึ่งควรทำอะไรเช่นถ้าแรงดันเกินแรงดันสูงสุดวงจรเรกกูเลเตอร์จะทำการตัดวงจรแผงโซลาร์เซลล์ออก

การใช้อุปกรณ์แม่เหล็กไฟฟ้า (electromechanical) เพื่อการตัดต่อวงจร เป็นวงจรเรกกูเลเตอร์อีกแบบหนึ่งที่ใช้ โดยมีการทำงานดังนี้เมื่อค่าแรงดันของแบตเตอรี่มีค่าสูงกว่าค่าแรงดันแบตเตอรี่ที่กำหนดครีเลย์จะทำการตัดวงจรแผงโซลาร์เซลล์ออกจากระบบ อีกกรณีหนึ่งคือเมื่อแรงดันของแบตเตอรี่มีค่าต่ำกว่าค่าที่กำหนดจะทำให้รีเลย์ปิดทำให้วงจรทำงานกันดังเดิม



รูปที่ 2.4 วงจรเรกกูเลเตอร์ที่ใช้รีเลย์ในการตัดต่อวงจร

ข้อดีของการใช้แบบรีเลย์คือจะไม่มีความเสี่ยงในวงจรเรกกูเลเตอร์ และสามารถจ่ายกำลังได้เยอะเนื่องจากมีหน้าสัมผัสเยอะ

ข้อเสียคือหน้าสัมผัสของรีเลย์มีอายุการทำงานขึ้นกับกระแสและความถี่ที่ใช้ การปิดเปิดแบบนี้สนับสนุนเงื่อนไขการประจุน้อย

2.5 แบตเตอรี่

แบตเตอรี่ที่เหมาะสมสำหรับระบบไฟฟ้าพลังงานแสงอาทิตย์มีดังนี้

1. นิกเกิล-แคดเมียม (Nickel-cadmium)
2. ตะกั่ว-กรด (Lead-acid)
3. นิกเกิล-เหล็ก (Nickel-iron)
4. โซเดียม-กำมะถัน (Sodium-sulphur)

คุณสมบัติของแบตเตอรี่ที่ต้องการในระบบแสงอาทิตย์คือ

1. มีวงจรชีวิตสำหรับดีพไซเคิลสูง (deep cycle คือช่วงเวลาที่การประจุแทนที่ไม่เพียงพอกับจำนวนที่ใช้ไปในแต่ละวัน)

2. ต้องการการบำรุงรักษาน้อย
3. ประสิทธิภาพการประจุสูง
4. ความสามารถในการคายประจุอย่างสมบูรณ์
5. มีอัตราการคายประจุด้วยตนเองต่ำ
6. เชื้อถือได้
7. มีการเปลี่ยนแปลงค่าในช่วงอุณหภูมิสูง

การคำนวณหาขนาดของแบตเตอรี่สามารถคำนวณได้ดังนี้

1. หากจำนวนโหลดที่ใช้ทั้งหมดในช่วงที่มีแสงและไม่มีแสงโดยจะเฉพาะช่วงที่ไม่มีแสงค่ากำลังที่ได้จะต้องหารด้วยประสิทธิภาพการชาร์จของแบตเตอรี่เสียก่อน เพราะช่วงเวลาที่ไม่มีแสงแผงโซลาร์เซลล์จะช่วยจ่ายด้วย

$$\text{กำลังทั้งหมด} = (\text{กำลังโหลด} \times \text{ชั่วโมงที่มีแสง}) + (\text{กำลังโหลด} \times \text{ชั่วโมงที่ไม่มีแสง}) / \eta$$

η : ประสิทธิภาพการประจุไฟฟ้าของแบตเตอรี่

2. หากกำลังที่แผงโซลาร์เซลล์สามารถจ่ายได้โดยหาได้จาก

พลังงานที่สามารถจ่ายได้ = พลังงานต่อแผง x จำนวนแผง x ค่าแคร์ อินโซเลชัน

ค่าแคร์ อินโซเลชัน (Daily Insolation) เป็นค่าที่ใช้เพื่อประมาณค่าเอาท์พุทจากแผงโซลาร์เซลล์ ค่านี้จะคำนึงถึงมุมระหว่างดวงอาทิตย์กับผิวระนาบรวมทั้งปริมาณแสงที่ลดลงเนื่องจากเมฆหมอกที่ปกคลุมด้วย ซึ่งได้มาจากสถานีตรวจอากาศทั่วโลก

3.หาค่าขนาดเบตเตอร์โดยนำแรงดันที่ใช้ไปหารค่าที่ได้จากข้อสอง จะได้ค่า A_{hr} ซึ่งเป็นค่าที่เบตเตอร์คายประจุ 20% เพราะฉะนั้นค่า A_{hr} จริงของเบตเตอร์จะเท่ากับค่า A_{hr} หารด้วย 20 % จะได้ค่า A_{hr} ของเบตเตอร์ที่จะใช้

2.6 อินเวอร์เตอร์

อินเวอร์เตอร์ที่ใช้เป็นอินเวอร์เตอร์แบบไบโพลาร์ PWM อินเวอร์เตอร์ซึ่งจะอธิบายในบทถัดไป อินเวอร์เตอร์นี้จะรับแรงดันจากแผงโซลาร์เซลล์ผ่านสัญญาณไอจีบีทีที่จะได้สัญญาณมีลักษณะบวกลบเท่ากับค่าแรงดันไฟกระแสตรงจากเบตเตอร์ หลังจากนั้นจะผ่านวงจรกรองความถี่โดยค่าที่ที่ไม่ต้องการจะอยู่ที่ประมาณสัญญาณของคลื่นพาหะ ถ้าความถี่ของคลื่นพาหะมีค่ามาก วงจรกรองความถี่จะมีขนาดเล็ก แต่ถ้าความถี่ของคลื่นพาหะมีค่าน้อยหรือเท่ากับความถี่มูลฐานจะทำให้วงจรกรองความถี่มีขนาดใหญ่

2.7 หม้อแปลง

หม้อแปลงที่ใช้ในวงจรจะมีความถี่ 50 Hz ขนาดของแรงดันอินพุทจะขึ้นกับขนาดแรงดันที่ได้จากแผงโซลาร์เซลล์ ส่วนเอาต์พุทของหม้อแปลงไฟฟ้านั้นจะมีค่า 220 V พิกัดกำลังของหม้อแปลงที่ใช้ในระบบจะขึ้นกับพิกัดกำลังของแผงโซลาร์เซลล์

2.8 โหลด

โหลดที่ใช้ในระบบจะเป็นโหลดหลอดไฟ และโหลดที่มีมุม pf ก็ได้ ขนาดของโหลดจะไม่เกิดขนาดกำลังของแผงโซลาร์เซลล์ที่จ่ายได้

บทที่ 3

โซลาร์เซลล์ (solar cell)

โซลาร์เซลล์เป็นหน่วยย่อยพื้นฐานของระบบไฟฟ้าจากพลังงานแสงอาทิตย์ ซึ่งทำหน้าที่ในการเปลี่ยนรูปพลังงานจากพลังงานแสงอาทิตย์ ให้เป็นพลังงานไฟฟ้า โซลาร์เซลล์สร้างจากสารกึ่งตัวนำ ปัจจุบันมีมากมายหลายชนิด แต่ชนิดที่ได้รับความนิยมและมีการใช้อย่างแพร่หลายคือคริสตัลไลน์ซิลิกอนเซลล์ (crystalline silicon cell) สารกึ่งตัวนำที่สามารถนำไปใช้สร้างโซลาร์เซลล์มีหลายชนิด แต่ประเภทที่มีประสิทธิภาพสูงคือ gallium arsenide มีการนำไปติดตั้งบนดาวเทียมแต่เนื่องจากใช้ต้นทุนสูงจึงไม่มีการใช้โดยทั่วไป

Classification	Effic (%)	Voc (V)	Jsc(mA/cm)	FF (%)
Si (crytalline)	24.0	0.709	40.9	82.74
Si (moderate area)	23.7	0.704	41.5	81.00
Si (multicrystalline)	17.8	0.628	36.2	78.50
Si (large multicrystalline)	17.2	0.610	36.4	77.70
Si (thin crystalline)	21.5	0.699	37.9	81.10
Si (supported film)	14.9	0.600	31.4	79.20
Si (large thin film)	14.2	0.608	30.0	78.10
GaAs (crystalline cell)	25.1	1.022	28.2	87.10
GaAs (thin film cell)	23.3	1.011	27.6	79.70
GaAs (submodule)	21.0	4.040	6.6	80.00
GaAs (multicrystalline cell)	18.2	0.944	23.0	79.70
InP (crystalline cell)	21.9	0.878	29.3	85.40
CdTe (cell)	15.8	0.843	25.1	74.50
CdTe (submodule)	10.5	9.406	1.7	64.90
CIGS (cell)	16.4	0.678	32.0	75.80
CIGS (submodule)	14.2	6.808	3.1	68.30

ตารางที่ 3.1 ชนิดของโซลาร์เซลล์และคุณสมบัติ (ต่อเซลล์)

3.1 โครงสร้างของสารกึ่งตัวนำ

โครงสร้างของผลึกของซิลิกอนบริสุทธิ์จะเป็นรูปพีระมิดฐานสามเหลี่ยม อิเล็กตรอนทุกตัวในวงโคจรนอกสุด (valence band) จะสร้างพันธะโคเวเลนต์กับอิเล็กตรอนข้างเคียง พันธะโคเวเลนต์นี้จะหลุดก็ต่อเมื่ออิเล็กตรอนในพันธะได้รับพลังงานเพียงพอซึ่งสำหรับ ซิลิกอนจะมีค่าประมาณ 1.12 eV . พลังงานนี้ใช้ในการเคลื่อนอิเล็กตรอนจากวงโคจรนอกสุดไปสู่แถบนำ (conduction band) ใช้อักษรย่อว่า E_g

ณ อุณหภูมิต่ำมาก ๆ (0°K) สารกึ่งตัวนำจะไม่มีอิเล็กตรอนอิสระเลย ทำให้มีคุณสมบัติเป็นฉนวน ที่อุณหภูมิห้อง (298 K) พันธะโคเวเลนต์ บางส่วนถูกทำลายไปเนื่องจากพลังงานความร้อนที่สารได้รับ ทำให้สารกึ่งตัวนำสามารถนำกระแสได้บ้าง แต่ก็ยังไม่เหมาะสมในการนำไปใช้งานเนื่องจากค่าความต้านทานยังสูงมาก และความนำยังเปลี่ยนแปลงไปตามอุณหภูมิรอบข้างอย่างมาก ก่อนจะนำไปใช้จึงต้องมีวิธีการเพื่อเพิ่มสภาพนำไฟฟ้าของสารกึ่งตัวนำให้สูงขึ้นวิธีที่นิยมมากคือการเติมสารเจือลงไปเรียกว่า การโด๊ป (doping) ปริมาณสารเจือที่เหมาะสมโดยประมาณคือ สารเจือ 1 อะตอม ต่ออะตอมของซิลิกอน 10^6 - 10^8 อะตอมเคมีจะไม่เปลี่ยนแปลงไปมากนัก เพียงแต่จะนำไฟฟ้าได้ดีขึ้น เราสามารถแบ่งสารกึ่งตัวนำที่ผ่านการโด๊ป ได้ 2 ประเภท คือ

3.1.1 สารกึ่งตัวนำชนิด N-type

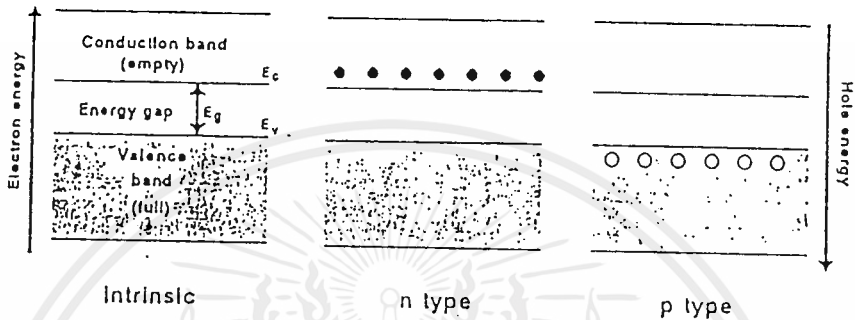
เป็นสารกึ่งตัวนำที่ได้รับการเติมสารเจือที่เป็นธาตุหมู่ที่ 5 ซึ่งมีวาเลนซ์อิเล็กตรอน 5 ตัว เมื่อเติมลงไปวาเลนซ์อิเล็กตรอน 4 ใน 5 ตัวจะไปสร้างพันธะโคเวเลนต์กับวาเลนซ์อิเล็กตรอน 4 ตัวของสารกึ่งตัวนำ วาเลนซ์อิเล็กตรอนที่เหลืออีก 1 ตัว ของสารเจือจะเป็นอิเล็กตรอนอิสระซึ่งสามารถนำไฟฟ้าได้ดีธาตุหมู่ 5 ที่นิยมใช้ได้แก่ ฟอสฟอรัส (P) เป็นส่วนมาก นอกจากนี้ได้แก่ แอนติโมนี (Sb), อาร์เซนไนท์ (As) เป็นต้น

3.1.2 สารกึ่งตัวนำชนิด P-type

เป็นสารกึ่งตัวนำที่ได้รับการเติมสารเจือที่เป็นธาตุหมู่ที่ 3 ซึ่งมีวาเลนซ์อิเล็กตรอน 3 ตัว เมื่อเติมลงไปอิเล็กตรอนทั้ง 3 ตัว จะไปสร้างพันธะโคเวเลนต์กับวาเลนซ์อิเล็กตรอน 3 ใน 4 ตัวของสารกึ่งตัวนำ วาเลนซ์อิเล็กตรอนที่เหลืออีกหนึ่งตัวของสารกึ่งตัวนำ

เมื่อไม่มีวาเลนซ์อิเล็กตรอนมาสร้างพันธะด้วยจะทำให้เกิดช่องว่างขึ้นเรียกว่าโฮล (holes) มีคุณสมบัติคล้ายกับอนุภาควกซึ่งเคลื่อนที่ได้เกิดขึ้นจาก เมื่อมีโฮลเกิดขึ้น อิเล็กตรอนข้างเคียงก็จะเลื่อนมาเพื่อจะเติมโฮลให้เต็ม เมื่ออิเล็กตรอนเคลื่อนมาที่เก่าของอิเล็กตรอนตัวนั้นก็เกิดโฮลขึ้น เป็นเช่นนี้เรื่อย ๆ ทำให้เห็นเสมือนว่าโฮลเคลื่อนที่ได้แต่ที่จริงเป็นอิเล็กตรอนเคลื่อนที่ และทิศ

ทางการเลื่อนของโวลจะตรงข้ามกับทิศทางการเคลื่อนที่ของอิเล็กตรอน ธาตุหมู่ 3 ที่นิยมใช้ได้แก่ โบรอน (B), แกลเลียม (Ga), อินเดียม (In)



รูปที่ 3.1 ช่วงพลังงานและการเกิด โวลและอิเล็กตรอนของสารกึ่งตัวนำ

3.2 การดูดซับพลังงานแสงของสารกึ่งตัวนำ

ระบบไฟฟ้าจากพลังงานแสงอาทิตย์ อาศัยหลักการของทฤษฎีควอนตัมที่ว่า แสงมีคุณสมบัติเป็นอนุภาคที่มีพลังงานเรียกว่า โฟตอน (photons) ซึ่งพลังงานของโฟตอนมีค่าเท่ากับ

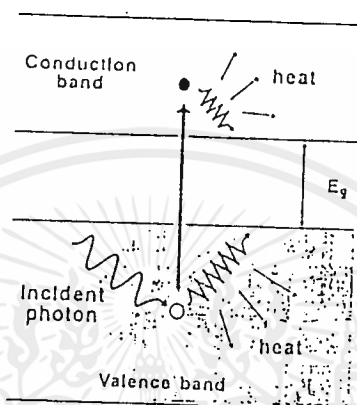
$$E_{ph}(\lambda) = \frac{hc}{\lambda} \quad (3.1)$$

- โดย
- h : ค่าคงที่ของ Planck
 - c : ความเร็วแสง
 - λ : ค่าความยาวคลื่นแสง

ในวันที่อากาศปลอดโปร่งจะมีปริมาณโฟตอน 4.4×10^{17} โฟตอน ตกกระทบพื้นที่ 1 ตารางเซนติเมตรบนผิวโลกทุกวินาที แต่มีปริมาณพลังงานเพียงน้อยนิดเท่านั้นที่ โซลาร์เซลล์ สามารถแปลงไปเป็นพลังงานไฟฟ้าได้

การเปลี่ยนรูปพลังงานเริ่มต้นจากเมื่อโฟตอนตกกระทบลงบนสารกึ่งตัวนำ จะทำให้เวเลนอิเล็กตรอนของสารกึ่งตัวนำได้รับพลังงานเพิ่ม ถ้าเวเลนอิเล็กตรอนตัวไหนได้รับพลังงานมากเพียง

พอก็จะข้ามไปอยู่ยังแถบนำ เกิดเป็นอิเล็กตรอนอิสระและตำแหน่งที่เดิมของอิเล็กตรอนตัวนั้นจะเกิดโฮล ขึ้นดังรูปที่ 3.2 เรียกปรากฏการณ์นี้ว่าการเกิดอิเล็กตรอน โฮลแพร์ (electron-hole pairs) การเคลื่อนที่ของอิเล็กตรอนและโฮลทำให้เกิดกระแสไฟฟ้าเกิดขึ้น



รูปที่ 3.2 การเกิด electron-hole pairs

สารกึ่งตัวนำแต่ละชนิดสามารถรับสเปกตรัม (spectrum) ของแสงได้บางช่วงเท่านั้นแตกต่างกันออกไป เมื่ออิเล็กตรอนเคลื่อนไปอยู่ในชั้นคอนดักชันแบน จะอยู่ในสถานะไม่เสถียรและจะคายพลังงานเพื่อให้ตัวเองกลับมาอยู่ที่สถานะเดิม พลังงานส่วนใหญ่ จึงสูญเสียไปในรูปความร้อน ซึ่งไม่สามารถนำไปใช้ประโยชน์ได้

เราสามารถประมาณการปริมาณไฟฟ้าที่ผลิตขึ้นได้ โดยเริ่มจากการที่แสงอาทิตย์ทำให้เกิดการแตกอิเล็กตรอนเคลื่อนที่ผ่านแถบว่าง (band gap) เรียกว่ากระแสเจเนอเรชัน (generation current) ถ้าไม่คิดการสูญเสีย โฟตอนแต่ละตัวสามารถนำอิเล็กตรอน 1 ตัวให้เกิดเป็นกระแสอิเล็กตรอน กระแสที่เกิดขึ้นจะเท่ากับ

$$I_g = qNA \quad (3.2)$$

โดย N : ปริมาณโฟตอนในพื้นที่ ที่พิจารณาของสเปกตรัมที่สามารถรับได้

A : พื้นที่ของสารกึ่งตัวนำที่แสงตกกระทบ

จากสมการนี้จะพบว่าซิลิกอนโซลาร์เซลล์ สามารถแปลงรูปพลังงานได้ประมาณ 44 mA/cm^2 สำหรับค่าศักดาไฟฟ้า (V) ที่เกิดขึ้นนั้นหาได้จาก พลังงานที่ใช้ในการเคลื่อนอิเล็กตรอนจากแถบเวเลนซ์ ไปยังแถบคือ E_g ดังนั้นค่าศักดาไฟฟ้าสูงสุดที่เกิดขึ้นได้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

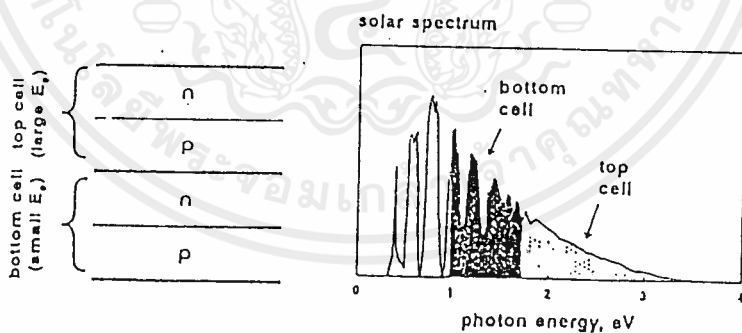
$$V = \frac{E_g}{q} \tag{3.3}$$

แต่ค่าศักดาไฟฟ้าที่เกิดขึ้นจะต่ำกว่าค่าศักดาสูงสุดนี้ โดยสารกึ่งตัวนำที่มีแบนแกปกว้างให้ค่าศักดาไฟฟ้าสูงกว่า สารกึ่งตัวนำที่มีแบนแกปแคบ

3.3 การสูญเสียในโซลาร์เซลล์

การสูญเสียมูลฐานเป็นการสูญเสียที่เกิดจากเมื่ออิเล็กตรอนในวงโคจรนอกสุด ได้รับพลังงานแสงจนหลุดไปเป็นอิเล็กตรอนอิสระในคอนดักชันแบน แล้วจะมีอิเล็กตรอนบางส่วนคายพลังงานออกมาในรูปความร้อน เพื่อกลับไปสู่สถานะเดิมที่เสถียรทำให้เกิดความสูญเสียในรูปความร้อนขึ้น รวมถึงการที่สารกึ่งตัวนำไม่สามารถรับพลังงานแสงได้ทุกสเปกตรัม

แก้ไขได้โดยการปรับปรุงโครงสร้างของเซลล์ให้เป็นลักษณะที่เรียกว่า tandem cell ดังรูปที่ 3.3 เป็นการทำให้โครงสร้างเซลล์เป็นชั้น ๆ โดยชั้นบนทำจากสารกึ่งตัวนำที่มีไฮคแบนแกป (high band gap) แล้วทำการเปลี่ยนแสงที่มีความยาวคลื่นสั้น เพื่อองที่ให้ชั้นล่างแปลงเป็นพลังงานไฟฟ้า วิธีนี้ช่วยเพิ่มประสิทธิภาพของเซลล์ โดยมีการทดลองในห้องทดลองพบว่ามีประสิทธิภาพ สูงกว่า 30%



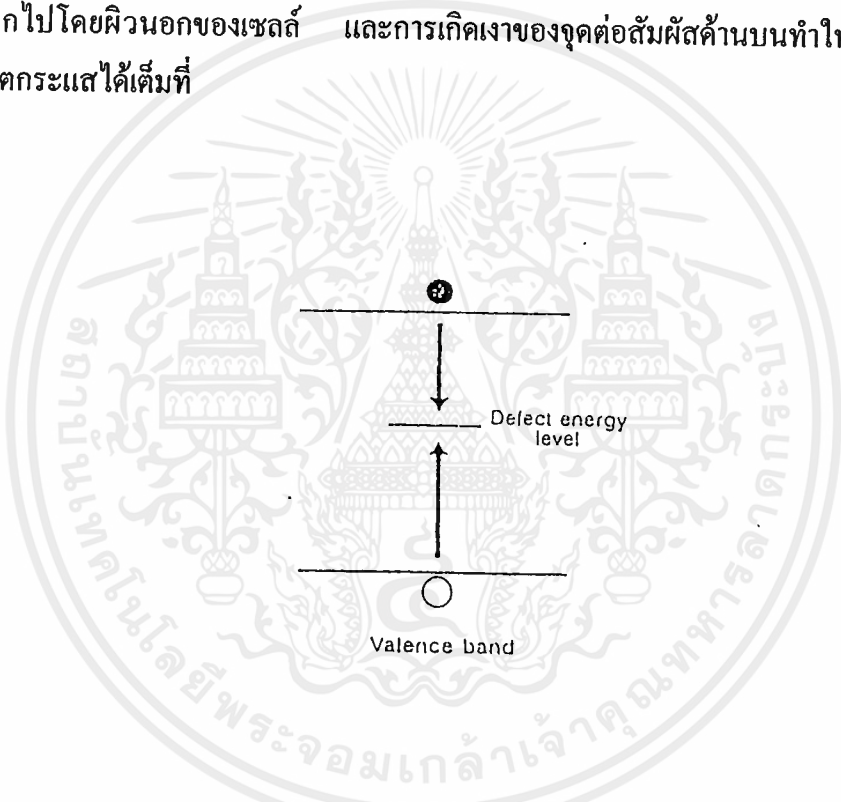
รูปที่ 3.3 โครงสร้างและการดูดกลืนสเปกตรัมของเซลล์แบบ tandem

ปรากฏการณ์รีคอมบิเนชัน (recombination) หลังจากทีอิเล็กตรอนในวงโคจรนอกสุดหลุดไปยังแถบนำ ตำแหน่งเดิมที่อิเล็กตรอนตัวนั้นเคยอยู่จะเกิดช่องว่าง หรือที่เรียกว่าโฮลขึ้น

รีคอมบิเนชันเป็นปรากฏการณ์ที่อิเล็กตรอนในชั้นคอนดักชันแบนกลับมารวมกับ โฮลในวง

โคจรนอกสุดดังรูปที่ 3.4 โดยในการรวมกันนั้นจะคายพลังงานบางส่วนออกมาซึ่งพลังงานที่คายออกมานี้ก็คือ ความสูญเสียที่เกิดขึ้นนั่นเอง ปรากฏการณ์นี้ทำให้ทั้งแรงดันและกระแสของเอาท์พุทมีค่าต่ำลง

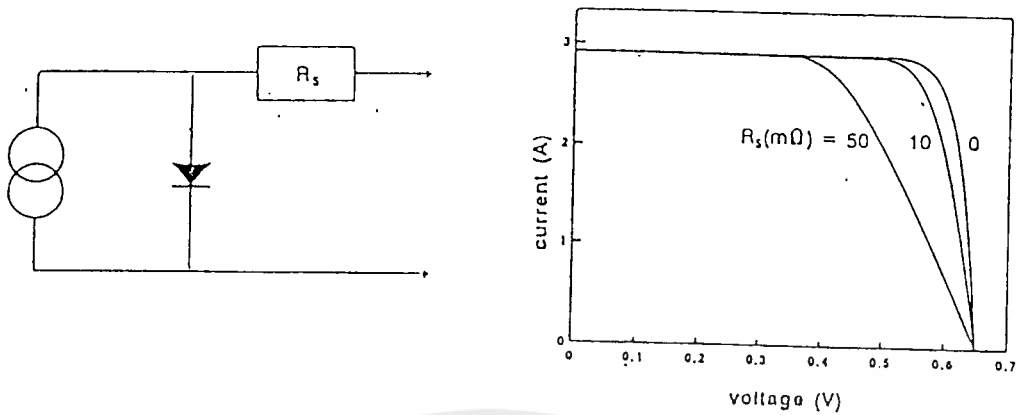
การสูญเสียของกระแสเกิดจากการที่อิเล็กตรอนอิสระที่เกิดขึ้น ไม่สามารถไปถึงปลายทางได้ ทุกตัว บางส่วนจะเกิดการรวมกับโฮล ทำให้กระแสที่ได้มีค่าลดลง จำนวนของอิเล็กตรอนที่สามารถไปถึงปลายทางตรงรอยต่อส่วนด้วย จำนวนอิเล็กตรอนที่เกิดขึ้นทั้งหมด เรียกว่า collection efficiency นอกจากนี้ การสูญเสียของกระแสยังเกิดจาก การที่พลังงานบางส่วนถูกสะท้อนออกไปโดยผิวนอกของเซลล์ และการเกิดเงาของจุดต่อสัมผัสด้านบนทำให้เซลล์ ไม่สามารถผลิตกระแสได้เต็มที่



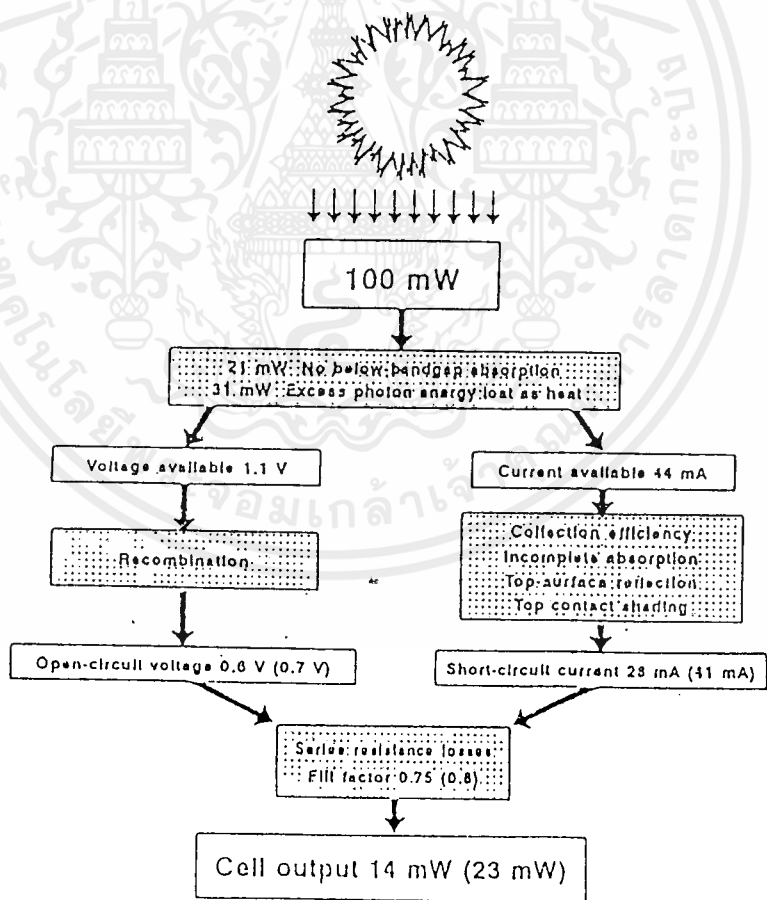
รูปที่ 3.4 การเกิดปรากฏการณ์รีคอมบิเนชัน

เราสามารถลดได้โดยการเคลือบผิวชั้นนอกของสารกึ่งตัวนำด้วย passivating oxide เช่นในเซลล์ที่ทำจาก GaAs จะเคลือบด้วย GaAlAs เป็นต้นนอกจากนี้ การนำรอยต่อสัมผัสไปไว้ด้านหลังจะช่วยให้ไม่เกิดเงาขึ้นทำให้เซลล์สามารถรับแสงได้เต็มที่ การปรับปรุงผิวหน้าให้รับแสงได้มากขึ้น (light trapping) ก็สามารถช่วยให้ประสิทธิภาพของเซลล์สูงขึ้น

ความต้านทานอนุกรม (series resistance) เป็นค่าความสูญเสียที่เกิดจากความต้านทานทั้งหมด สามารถแสดงเป็นวงจรสมมูลดังรูปที่ 3.5 ซึ่งแสดงวงจรสมมูลรวมถึงกราฟ แสดงคุณลักษณะระหว่าง V กับ I ที่ค่าความต้านทาน (R_s) ต่าง ๆ กัน



รูปที่ 3.5 วงจรสมมูลและผลของค่าความต้านทานอนุกรมที่มีต่อ V และ I ในโซลาร์เซลล์ เราสามารถสรุปค่าความสูญเสียทั้งหมดที่เกิดขึ้นได้ดังรูปที่ 3.6 ซึ่งจะพบว่ามีความสูญเสียมากมายคั้งนั้นซิลิกอนเซลล์ ที่มีขายทั่วไปจึงมีประสิทธิภาพประมาณ 14%-15% เท่านั้น



รูปที่ 3.6 การสูญเสียที่เกิดขึ้นในโซลาร์เซลล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

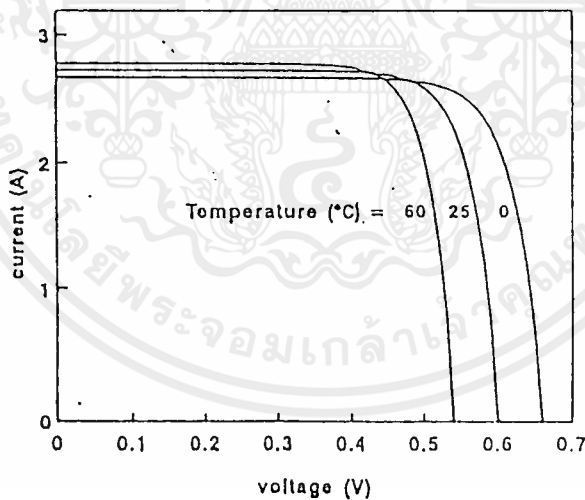
ความสูญเสียในโซลาร์เซลล์สามารถสรุปดังรูปที่ 3.6 ความสูญเสียนี้จะประกอบด้วยความสูญเสีย 4 ชนิดดังที่ได้กล่าวมาข้างต้น จึงทำให้ประสิทธิภาพของโซลาร์เซลล์ไม่ดี ขณะนี้ได้มีการพัฒนาลดความสูญเสียต่าง ๆ ที่เกิดขึ้นทำให้ประสิทธิภาพสูงสุดของโซลาร์เซลล์ขณะนี้มีประมาณ 35 % (ขณะทดลองในห้องแลป)

3.4 ผลของอุณหภูมิและการส่องสว่าง

ในทางปฏิบัติ โซลาร์เซลล์ไม่ได้ทำงานภายใต้สภาวะมาตรฐาน ตัวแปร 2 ตัวที่มีผลอย่างมากต่อประสิทธิภาพของโซลาร์เซลล์ คือ อุณหภูมิ และ การส่องสว่าง

3.4.1 อุณหภูมิ

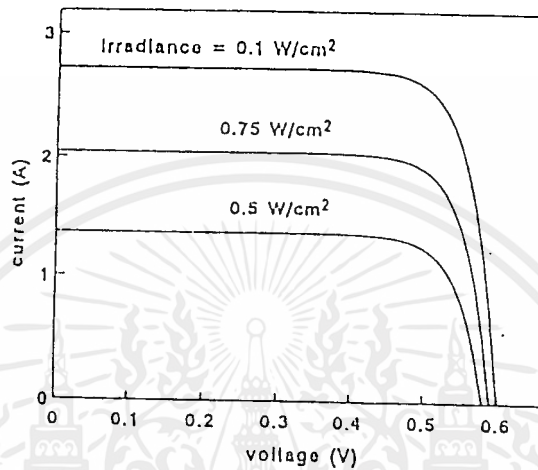
อุณหภูมิมีผลอย่างมากต่อเอาต์พุตของเซลล์ ดังรูปที่ 3.6 เมื่ออุณหภูมิสูงขึ้นจะทำให้ค่าศักดาไฟฟ้าของ output ลดลง โดยในซิลิกอนค่าศักดาไฟฟ้าจะลดลงประมาณ 2.3 mV ต่ออุณหภูมิที่เพิ่มขึ้น 1 องศาเซลเซียส แต่จะไม่ใช่มีผลมากนักต่อกระแส



รูปที่ 3.7 ผลของอุณหภูมิที่มีต่อ V และ I ของโซลาร์เซลล์

3.4.2 การส่องสว่าง

คุณลักษณะของโซลาร์เซลล์ภายใต้ค่าการส่องสว่างต่างๆ แสดงได้ดังรูป 3.7 จะพบว่า ปริมาณกระแสจะเป็นสัดส่วนกับค่าของการส่องสว่าง คือ เมื่อค่าของการส่องสว่างเพิ่มขึ้น ปริมาณกระแสก็เพิ่มขึ้นด้วย แต่จะไม่ค่อยมีผลมากนักต่อค่าศักดาไฟฟ้า



รูปที่ 3.8 ผลของค่าการส่องสว่างที่มีต่อ V และ I ของโซลาร์เซลล์

บทที่ 4

อินเวอร์เตอร์

อินเวอร์เตอร์ (Inverter) หรือ การแปลงไฟตรงเป็นไฟสลับ (DC to AC Converter) เป็นอุปกรณ์ที่ใช้ในการแปลงแรงดันอินพุตไฟตรง เป็นแรงดันเอาต์พุตไฟสลับ ที่สามารถปรับความถี่และขนาดได้ตามต้องการ

4.1 ประเภทของอินเวอร์เตอร์

แบ่งตามลักษณะของจำนวนเฟสของเอาต์พุตได้ 2 ประเภท คือ

1. อินเวอร์เตอร์เฟสเดียว (Single Phase Inverter) เป็นอินเวอร์เตอร์ที่เอาต์พุตเป็นไฟกระแสสลับเฟสเดียว
2. อินเวอร์เตอร์ 3 เฟส (Three Phase Inverter) เป็นอินเวอร์เตอร์ที่เอาต์พุต เป็นไฟกระแสสลับ 3 เฟส

แบ่งตามลักษณะการใช้งานได้ 2 ประเภท คือ

1. อินเวอร์เตอร์แบบป้อนแรงดัน (Voltage Source Inverters : VSIs) เป็นอินเวอร์เตอร์ที่อินพุตที่ง่ายให้เป็นแหล่งจ่ายแรงดันไฟตรง (DC Voltage Source)
2. อินเวอร์เตอร์แบบป้อนกระแส (Current Source Inverters : CSIs) เป็นอินเวอร์เตอร์ที่อินพุตที่ง่ายให้เป็นแหล่งจ่ายกระแสไฟตรง (DC Current Source) ซึ่งอินเวอร์เตอร์ชนิดส่วนใหญ่จะใช้กับงานที่ต้องการกำลังสูงๆ

4.2 อินเวอร์เตอร์แบบป้อนแรงดัน (Voltage Source Inverters : VSIs)

อินเวอร์เตอร์แบบป้อนแรงดัน ยังสามารถแบ่งได้อีก 3 ชนิดตามลักษณะของสัญญาณที่ใช้ป้อนอุปกรณ์สวิตช์ ดังนี้

1. อินเวอร์เตอร์แบบมอดูเลตตามความกว้างของพัลส์ (Pulse-Width-Modulated Inverter: PWM Inverter) เป็นอินเวอร์เตอร์ที่สามารถปรับขนาดและความถี่ ของเอาต์พุตได้ที่ตัวอินเวอร์เตอร์เลย โดยแรงดันอินพุตจะมีค่าคงที่ สัญญาณที่นำไปสวิตช์ตัวอุปกรณ์จะเกิดจากวิธีการที่เรียกว่า PWM มีวิธีการในการสร้างสัญญาณโดยวิธีนี้หลายวิธีซึ่งจะกล่าวต่อไป
2. อินเวอร์เตอร์แบบรูปคลื่นสี่เหลี่ยม (Square-Wave Inverter) เป็นอินเวอร์เตอร์ที่ขนาดแรงดันด้านเอาต์พุตถูกควบคุมโดยการปรับแรงดันด้านอินพุต ส่วนการปรับความถี่จะปรับที่ตัว



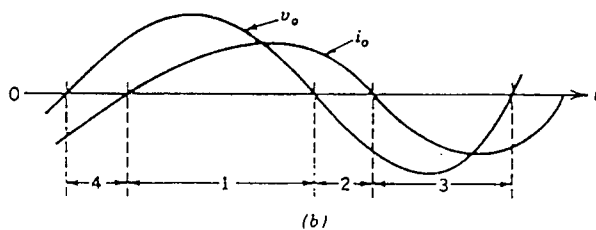
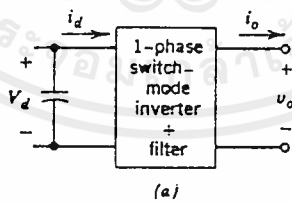
อินเวอร์เตอร์ได้อย่างเดียว และสัญญาณที่นำมาสวิตช์ตัวสวิตช์จะเป็นสี่เหลี่ยมเป็นผลให้สัญญาณเอาต์พุตมีลักษณะเป็นสี่เหลี่ยมด้วย

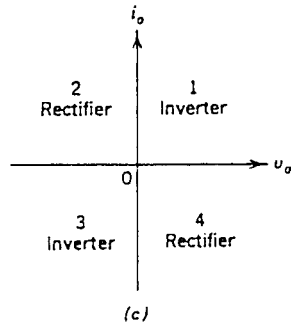
3. อินเวอร์เตอร์แบบเฟสเดียวที่มีโวลต์เตจแคนเซิลชั่น

(Single-Phase Inverter with Voltage Cancellation) เป็นอินเวอร์เตอร์ที่ไม่สามารถปรับความถี่และขนาดของสัญญาณเอาต์พุตที่ตัวอินเวอร์เตอร์ แต่เราจะสามารถใช้เทคนิคที่เรียกว่า โวลต์เตจแคนเซิลชั่นมาช่วยได้

4.3 ความรู้พื้นฐานเกี่ยวกับการทำงานของอินเวอร์เตอร์

เราสามารถอธิบายการทำงานพื้นฐานของอินเวอร์เตอร์ได้ โดยพิจารณาอินเวอร์เตอร์เฟสเดียวที่มีบัสโคอะแกรม ดังรูป 4.1a จากรูปเราจะสมมุติได้ว่าแรงดันเอาต์พุต (v_o) จะถูกกรองจนกระทั่งสัญญาณมีลักษณะเป็นรูปคลื่นไซน์และถ้าเราเอาอินเวอร์เตอร์ไปต่อเข้ากับโหลดที่มีลักษณะเป็นอินดักทีฟ (Inductive load) กระแสเอาต์พุต (i_o) จะตามหลังแรงดันเอาต์พุต ดังรูป 4.1b จากรูปคลื่นของสัญญาณเอาต์พุตในรูป 4.1b แสดงให้เห็นว่า ช่วงหมายเลข 1 v_o และ i_o จะมีค่าเป็นบวกทั้งคู่ และช่วงหมายเลข 3 v_o และ i_o จะเป็นลบทั้งคู่ แสดงว่ามีการไหลของกำลังงาน ($P_o = v_o i_o$) จากด้านไฟตรงไปด้านไฟสลับของอินเวอร์เตอร์ ในทางตรงข้ามในช่วง 2 และ 4 v_o และ i_o จะมีเครื่องหมายตรงกันข้าม แสดงว่ามีการไหลของกำลังงานจากด้านไฟสลับ ไปทางด้านไฟตรง ซึ่งเป็นลักษณะของการทำงานเป็นเรกติไฟร์ (Rectifier) ดังนั้น อินเวอร์เตอร์ในรูปที่ 4.1a จะสามารถทำงานได้ 4 ลักษณะตามกราฟ v_o และ i_o ในรูป 4.1c ในแต่ละไซเคิลของเอาต์พุตไฟสลับ



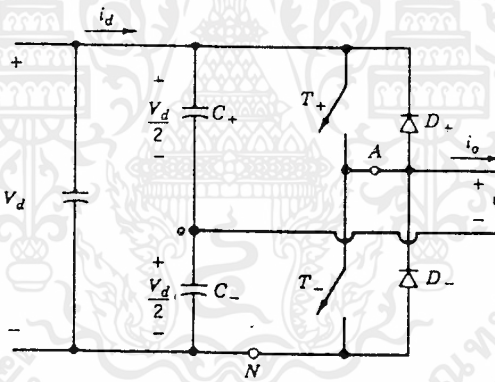


รูปที่ 4.1 (a)บล็อกไดอะแกรมพื้นฐานของอินเวอร์เตอร์

(b)ลักษณะของสัญญาณเอาต์พุตเมื่อมีโหลดแบบอินดักทีฟ

(c)กราฟ v_o และ i_o แสดงการทำงานของอินเวอร์เตอร์ใน 1 ไซเคิล

วงจรที่ใช้อธิบายหลักการการทำงานของอินเวอร์เตอร์ทุกวงจร จะมีพื้นฐานมาจากการวงจรในรูป 4.2 ซึ่งจะเป็นวงจรพื้นฐานง่ายๆของอินเวอร์เตอร์ จะมีลักษณะเป็นวงจรฮาล์ฟเวฟอินเวอร์เตอร์นั่นเอง



รูปที่ 4.2 วงจรพื้นฐานของอินเวอร์เตอร์

4.4 วิธีการในการควบคุมแรงดันและความถี่ของอินเวอร์เตอร์

วิธีการในการควบคุมสามารถแบ่งได้คร่าวๆ 3 แบบ คือ

1. การมอดูเลตตามความกว้างพัลส์ (Pulse Width Modulation : PWM)
2. การควบคุมโดยใช้สัญญาณสี่เหลี่ยม (Square Wave Operation)
3. การควบคุมโดยใช้หลักการอื่นๆเข้าช่วย

วิธีการในการควบคุมแรงดันและความถี่ของอินเวอร์เตอร์มีอยู่หลายแบบ แต่วิธีที่นิยมมากที่สุดในปัจจุบันและมีประสิทธิภาพดี คือ วิธีควบคุม โดยการใช้สัญญาณที่ได้จากการมอดูเลตตาม

ความกว้างของพัลส์ (Pulse Width Modulation: PWM) ซึ่งเป็นวิธีการที่ใช้ในโครงงานนี้ด้วย ดังนั้นจะขอกล่าวในรายละเอียดของวิธีการนี้

4.5 การมอดูเลตตามความกว้างพัลส์ (Pulse Width Modulation: PWM)

เทคนิคของ PWM จะเริ่มจากการผลิตที่มีแอมพลิจูดคงที่ (อาจเป็นสามเหลี่ยมหรือฟันเลื่อยก็ได้) และนำไปเปรียบเทียบกับรูปคลื่นแบบต่างๆ ขึ้นอยู่กับรูปแบบในการทำ PWM รูปแบบในการมอดูเลตตามความกว้างของพัลส์แบ่งได้ 3 แบบคือ

1. การมอดูเลตตามความกว้างของพัลส์แบบเดี่ยว (Single-Pulse Modulation)
2. การมอดูเลตตามความกว้างของพัลส์แบบหลายพัลส์ (Multiple-Pulse Modulation)
3. การมอดูเลตตามความกว้างของพัลส์แบบไซน์ (Sinusoidal Pulse Width Modulation)

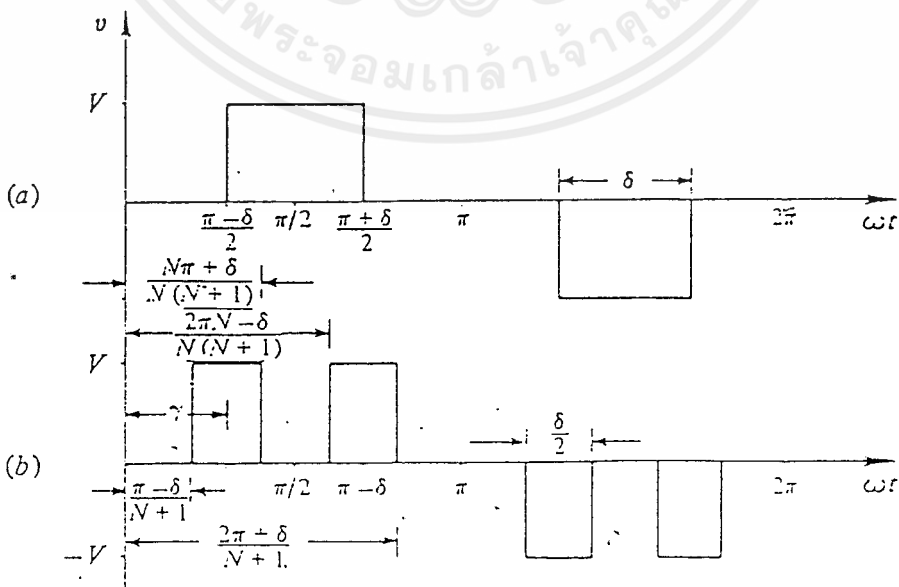
4.5.1 การมอดูเลตตามความกว้างของพัลส์แบบเดี่ยว (Single-Pulse Modulation)

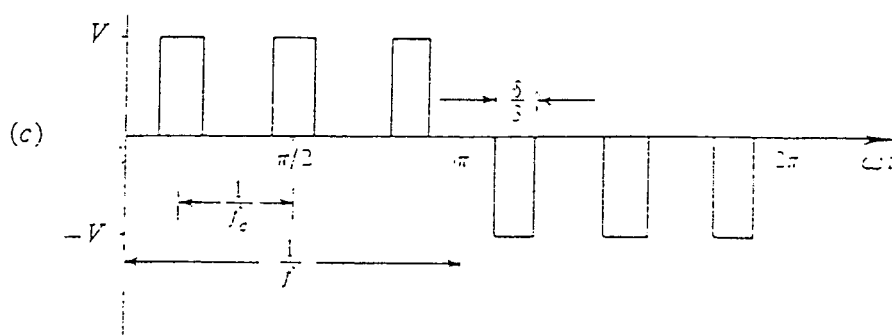
เป็นการควบคุมความกว้างของพัลส์ที่สัญญาณที่นำไปสวิตช์ไทรสเตอร์ มีจำนวน 1 พัลส์ในครึ่งไซเคิล ทำให้รูปคลื่นแรงดันมีจำนวน 1 ลูกคลื่นในครึ่งไซเคิลเช่นกัน

การควบคุมความกว้างของพัลส์สามารถทำได้โดย

- คงที่ขอบเขตบน (leading edge) แต่แปรเปลี่ยนขอบเขตล่าง (trailing edge) ของพัลส์
- คงที่ขอบเขตล่าง (trailing edge) แต่แปรเปลี่ยนขอบเขตบน (leading edge) ของพัลส์
- แปรเปลี่ยนทั้งขอบเขตบนและล่าง โดยคงความสมมาตรของรูปพัลส์เอาไว้

ลักษณะของการมอดูเลตตามความกว้างของพัลส์แบบเดี่ยวเป็นดังรูป 4.3a และจะเห็นว่าพัลส์จะมีเส้นสมมาตรอยู่ที่ $\pi/2, 3\pi/2, 5\pi/2, \dots$





รูปที่ 4.3 ลักษณะของรูปคลื่นแรงดันที่ได้จากการมอดูเลตตามความกว้างพัลส์

(a)แบบพัลส์เดี่ยว $N=1$ (b)แบบ 2 พัลส์ $N=2$ (c)แบบหลายพัลส์ $N=3$

จากรูป 4.3a จะสามารถหาอนุกรมฟูเรียร์ของ รูปคลื่นแรงดันออกมาได้ ดังนี้

$$v(\omega t) = 4V/\pi(\sin\delta/2\sin\omega t - 1/3 \sin3\delta/2\sin3\omega t + 1/5 \sin5\delta/2\sin5\omega t - \dots) \quad (4.1)$$

δ เป็นความกว้างของพัลส์ และจะมีค่าสูงสุด $=\pi$

สำหรับฮาร์โมนิกส์ลำดับที่ n ค่าสูงสุดของความกว้างพัลส์หาได้จาก

$$\delta = 2\pi/n \quad (4.2)$$

จะเห็นว่ามีฮาร์โมนิกส์ต่างๆมาเกี่ยวข้องด้วย ทำให้ค่าของแรงดันมูลฐานมีค่าลดลงเรื่อยๆ และค่าrms ของรูปคลื่นแบบพัลส์เดี่ยว หาได้จาก

$$V_{\text{rms}} = \left[\frac{2}{2\pi} \int_{(\pi-\alpha)/2}^{(\pi+\alpha)/2} V^2 d(\omega t) \right]^{1/2} \quad (4.3)$$

สำหรับฮาร์โมนิกส์ ลำดับที่ n จะมีค่าสูงสุดของรูปคลื่นแรงดัน(V_n)เท่ากับ

$$V_n = 4V/n\pi \sin n\pi/2 \quad (4.4)$$

ค่าความผิดเพี้ยนของสัญญาณ(Distortion Factor:DF) จะมีค่าเท่ากับ

$$DF = (V_1/\sqrt{2})/V_{\text{rms}} = \frac{2\sqrt{2}}{\sqrt{\pi\delta}} \sin \frac{\delta}{2} \quad (4.5)$$

จะเห็นว่าค่าสูงสุดมีค่า $=0.8$ เมื่อ $\delta=\pi$

4.5.2 การมอดูเลตตามความกว้างของพัลส์แบบหลายพัลส์ (Multiple-Pulse Modulation)

เป็นการทำให้จำนวนพัลส์ ในแต่ละครึ่งไซเคิลของรูปคลื่นแรงดันมีจำนวนมากขึ้นกว่า เดิมและสามารถลดองค์ประกอบฮาร์โมนิกส์ ในคลื่นแรงดันเอาท์พุท ดังรูปที่ 4.3b และ 4.3c

จะเห็นว่าพื้นที่ใต้กราฟในครึ่งไซเคิลของการมอดูเลตตามความกว้างของพัลส์แบบหลายพัลส์ (Multiple-Pulse Modulation) มีค่าเท่ากับของการมอดูเลตแบบพัลส์เดี่ยว เป็นผลให้ค่าของแรงดัน RMS มีค่าเท่ากัน แต่ฮาโมนิกส์จะแตกต่างกันออกไป

ถ้าความถี่ของพัลส์แครีเรีย (Carrier) เป็น f_c และความถี่ของการมอดูเลตมีค่า f โดยที่ $f > f_c$ แล้วจำนวนลูกคลื่นใน 1 ไซเคิล (N)จะมีค่าเท่ากับ

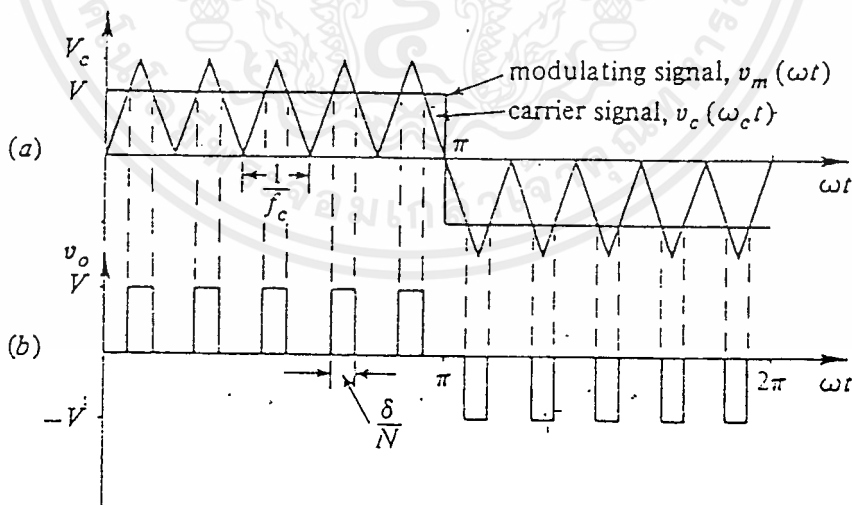
$$N = f_c / 2f = \omega_c / 2\omega \tag{4.6}$$

และค่า rms ของแรงดันเอาท์พุทหาได้จาก

$$V_{rms} = \left[\frac{2N}{2\pi} \int_{(\pi/2 - \delta)/2}^{(\pi/2 + \delta)/2} V^2 d(\omega t) \right]^{1/2} \tag{4.7}$$

4.5.3 การสร้างรูปคลื่นสัญญาณมอดูเลต

วิธีการในการสร้างสัญญาณมอดูเลตนั้นทำได้โดยการเอาสัญญาณสามเหลี่ยม (Triangular Wave form) หรือสัญญาณฟันเลื่อย (Saw tooth) ที่เรียกว่า สัญญาณพาหะ (Carrier Signal) $v_c(\omega t)$ มาเปรียบเทียบกับ สัญญาณสี่เหลี่ยมที่สามารถปรับแอมพลิจูดได้ (Adjustable Voltage Square Wave) ที่เรียกว่า สัญญาณมอดูเลต (Modulating Signal) $v_m(\omega t)$ ดังรูป 4.4



รูปที่ 4.4 แสดงการสร้างสัญญาณมอดูเลตแบบหลายพัลส์

โดยที่เราจะสามารถปรับความกว้างของพัลส์ (Pulse Width) โดยการปรับแอมพลิจูดของสัญญาณมอดูเลต จาก $0 < V < V_c$ จะได้

$$\text{Pulse Width} = \delta/N \text{ และจะอยู่ในช่วง } 0 < \delta/N < \pi/N$$

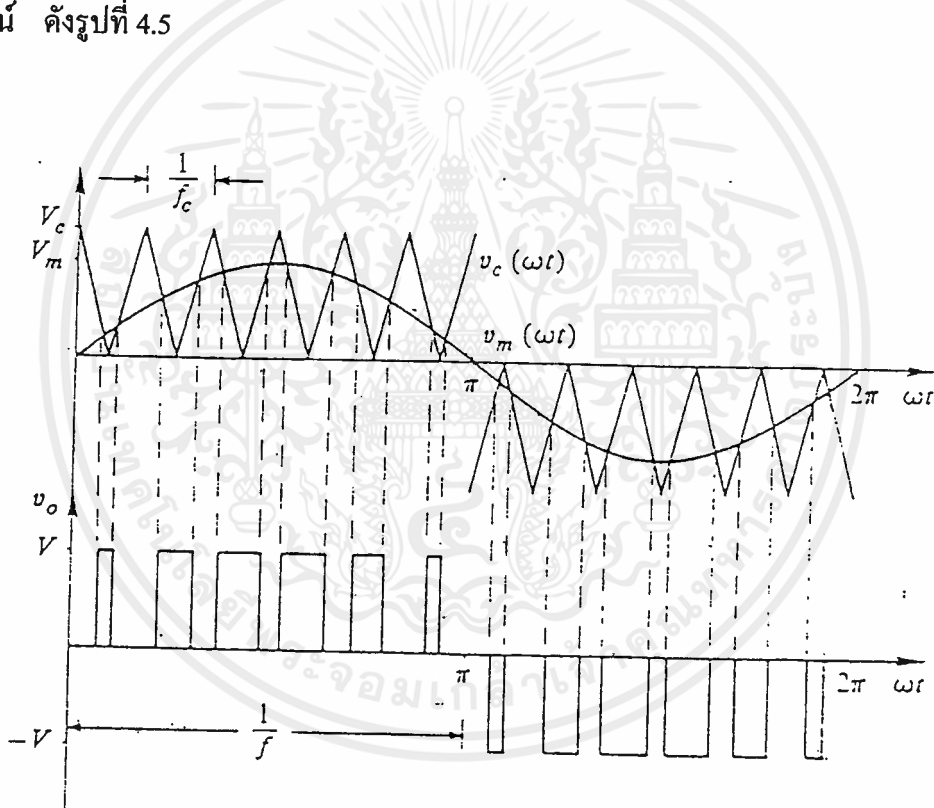
และความกว้างของพัลส์จะเท่ากับ

$$\delta/N = (1 - V/V_c) * \pi/N \quad (4.8)$$

4.5.4 การมอดูเลตตามความกว้างของพัลส์แบบไซน์

(Sinusoidal Pulse Width Modulation :SPWM)

เป็นการนำสัญญาณไซน์มาทำเป็น สัญญาณมอดูเลต (Modulating Signal) แทนสัญญาณสี่เหลี่ยม ความกว้างของพัลส์แต่ละพัลส์จะมีค่าไม่คงที่เหมือนที่ผ่านมา โดยจะแปรตามรูปของสัญญาณไซน์ ดังรูปที่ 4.5



รูปที่ 4.5 แสดงการมอดูเลตตามความกว้างของพัลส์แบบไซน์

จากรูปสัญญาณมอดูเลต ซึ่งเป็นสัญญาณไซน์ $v_m(\omega t) = V_m \sin \omega t$ ได้ถูกนำมาเปรียบเทียบกับสัญญาณพาหะ $v_c(\omega t)$ ที่มีค่าแอมพลิจูดเท่ากับ V_c จุดตัดของสัญญาณทั้งสองจะทำให้

เกิดช่วงเวลาของการ on-off และคาบเวลาของ มอดูเลตพัลส์ (Modulated Pulse) รวมถึงรูปแบบของพัลส์ด้วย การทำให้ไทรสเตอร์ on-off ก็เกิดจากการนำสัญญาณดังกล่าวนี้ไปใช้

ความกว้างของพัลส์จะขึ้นอยู่กับ อัตราส่วนของค่าสูงสุดของสัญญาณมอดูเลต (V_m) กับค่าสูงสุดของ สัญญาณคลื่นพาหะ (V_c) หรือเรียกว่า มอดูเลชันอินเด็กซ์ (m_a) นั่นคือ

$$m_a = V_m/V_c \quad (4.9)$$

ค่าแอมพลิจูดของแรงดันเอาต์พุตจะแปรตามค่า มอดูเลชันอินเด็กซ์ (Modulation Index) โดยที่ค่าสูงสุดของ m_a คือ 1 ถ้า $m_a > 1$ หรือ $V_m > V_c$ จะเกิดฮาโมนิกส์ต่ำๆที่ไม่ต้องการขึ้น

อัตราส่วน $N = f_c/2f = \omega_c/2\omega$ ยังสามารถนำมาใช้ได้ และเราจะสามารถนำมาช่วยค่าฮาโมนิกส์ที่สูงสุดจะเกิดขึ้นที่ไหนจาก $2N \pm 1$

การเพิ่มของ N จะทำให้ฮาร์โมนิกส์ลอสเพิ่มขึ้นและจะมีผลให้

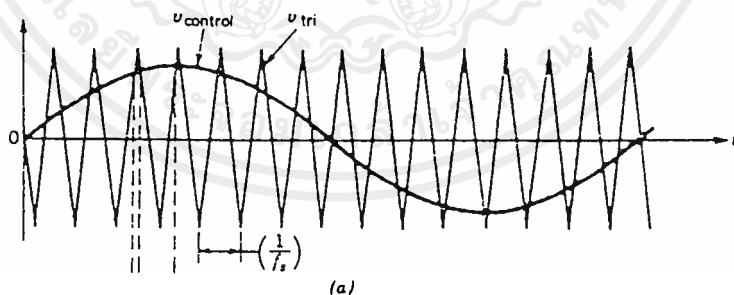
PWM - จะทำให้จำนวนฮาร์โมนิกส์ไม่ขึ้นแต่ขนาดของฮาร์โมนิกส์เพิ่มขึ้น

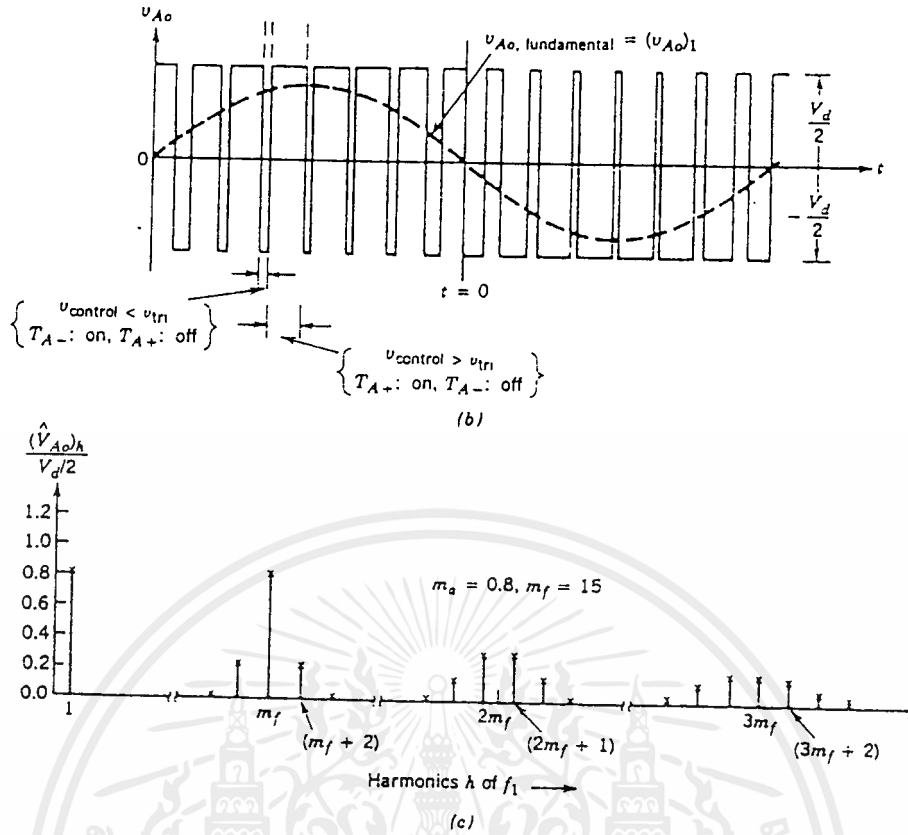
SPWM จำนวนฮาร์โมนิกส์จะเพิ่มขึ้นแต่ขนาดของฮาร์โมนิกส์ยังคงเดิม

การใช้สัญญาณสามเหลี่ยมที่มีทั้งซีกบวกและซีกลบมาเป็นสัญญาณพาหะ

(Double-Sided Triangle Wave)

เป็นการนำเอาสัญญาณสามเหลี่ยมที่มีทั้งซีกบวกและซีกลบมาเปรียบเทียบกับสัญญาณไซน์ ดังรูป 4.6 จะมีผลดีหลายอย่างทั้งช่วยลดความผิดเพี้ยนของสัญญาณและสามารถนำไปพัฒนาในวงจรอินเวอร์เตอร์ต่างๆได้





รูปที่ 4.6 แสดงสัญญาณPWM ที่เกิดจากการใช้ Double-Sided Triangular Wave

(a)และ(b) แสดงการเปรียบเทียบของสัญญาณ

(c)ค่าฮาร์โมนิกที่เกิดขึ้นที่ค่า m_f ต่างๆ

จากรูป 4.6 ค่ามอดดูเลชั่นอินเด็กซ์(Modulation Index) ของสัญญาณยังคงหาได้ดังเดิมคือ

$$m_a = v_{control} / v_{tri}$$

ยังมีค่าอีกค่าที่จะกล่าวถึง คือ อัตราส่วนการมอดดูเลชั่นของความถี่ (Frequency Modulation Ratio: m_f) หาได้จาก

$$m_f = f_r / f_1 \tag{4.10}$$

ค่า m_f จะช่วยในการหาการเกิดฮาร์โมนิกสว่าเกิดขึ้นที่ใดได้(ดังรูป4.6c)และวิธีการในการหาจุดตัดต่างๆบนกราฟหาได้จากสมการ

$$V_m \sin \omega t = V_c [(1 - 4N/\pi)\omega t] \tag{4.11}$$

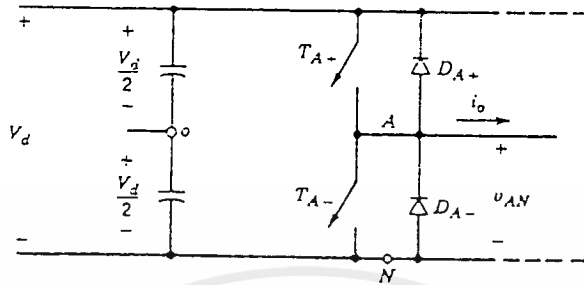
4.6 อินเวอร์เตอร์เฟสเดียว(Single Phase Inverter)

สามารถแบ่งเป็นชนิดย่อยได้ 3 ชนิดคือ

1. ฮาล์ฟบริดจ์อินเวอร์เตอร์ (Half Bridge Inverter)
2. ฟูลบริดจ์อินเวอร์เตอร์ (Full Bridge Inverter)
3. พูชพูลอินเวอร์เตอร์ (Push-pull Inverter)

4.6.1 ฮาร์บริดจ์อินเวอร์เตอร์(Half Bridge Inverter)

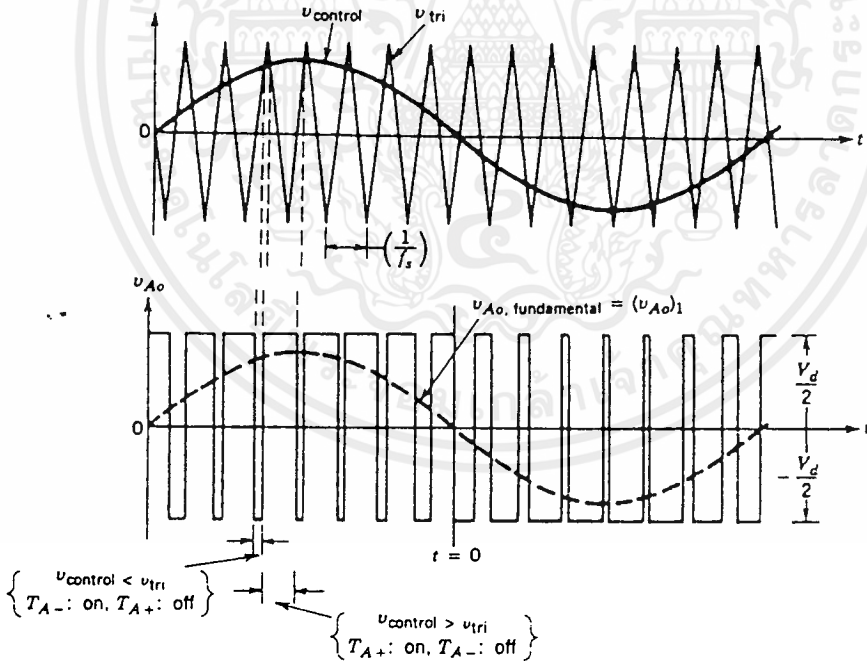
วงจรฮาร์บริดจ์อินเวอร์เตอร์เป็นวงจรที่ใช้สวิตช์ในการควบคุมเพียง 2 ตัวดังรูป 4.7



รูป 4.7 แสดงวงจรฮาร์บริดจ์ อินเวอร์เตอร์ (Half Bridge Converter)

จากรูป สวิตช์ T_{A+} จะเปิด เมื่อ $v_{control} > v_{tri}$ และจะได้สัญญาณแรงดันเอาต์พุต (v_{AO}) = $1/2V_d$
 สวิตช์ T_{A-} จะเปิด เมื่อ $v_{control} < v_{tri}$ และจะได้สัญญาณแรงดันเอาต์พุต (v_{AO}) = $-1/2V_d$

ดังรูปที่ 4.7



รูปที่ 4.8 สัญญาณที่ได้จากวงจรอินเวอร์เตอร์

และจะสังเกตได้ว่าแรงดันที่ตกคร่อมสวิตช์ (v_T) สูงสุดจะมีค่าเท่ากับแรงดันอินพุต

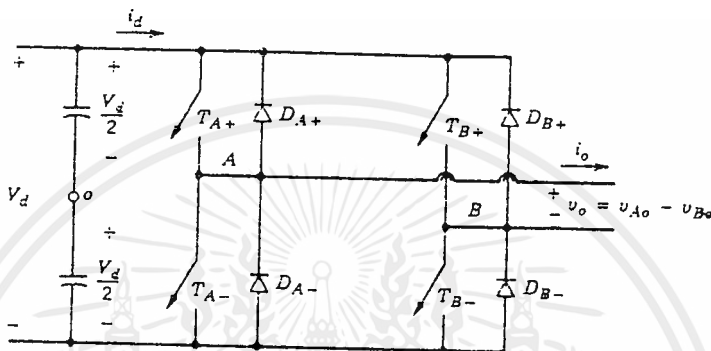
$$v_T = v_d \tag{4.12}$$

และกระแสไหลผ่าน สวิตช์สูงสุดจะมีค่า

$$I_T = 0 ; \text{peak}$$

4.6.2 ฟูลบริดจ์อินเวอร์เตอร์ (Full Bridge Inverter)

มีวงจรดังรูป 4.8 อินเวอร์เตอร์ชนิดนี้จะประกอบด้วย สวิตช์ 4 ตัว และมี 2 กิ่ง สวิตช์ ในแต่ละกิ่งจะ on พร้อมกันไม่ได้ อินเวอร์เตอร์ชนิดนี้จะได้เปรียบกว่าแบบแรกคือสามารถที่จะรับกำลังได้สูง ๆ เพราะ switch แต่ละตัวจะได้รับแรงดันครึ่งหนึ่งของแรงดันอินพุท ไม่เหมือนแบบฮาล์ฟบริดจ์ (Half Bridge) และอุปกรณ์ที่ต่อขนานจะมีขนาดเล็กลงด้วย



รูปที่ 4.9 วงจรฟูลบริดจ์ อินเวอร์เตอร์ (Full Bridge Inverter)

การใช้สัญญาณ PWM ควบคุมแบบไบโพลาร์โวลต์เตจสวิตซ์ซิง (PWM with Bipolar voltage switching)

การควบคุมในลักษณะนี้เราจะสร้างสัญญาณ PWM ขึ้นมาควบคุมสวิตซ์ให้เปิด หรือ ปิด พร้อมกันเป็นคู่ ๆ โดยสวิตซ์ที่อยู่บนกิ่งเดียวกันจะเปิดพร้อมกันไม่ได้ดังนั้นจากรูปที่ 4.8 เราจะได้ว่า

$$T_{A+} \text{ และ } T_{B-} \text{ จะเปิดเมื่อ } v_{\text{control}} > v_{\text{tri}} \text{ และ } v_{AO} = v_d/2$$

$$T_{A-} \text{ และ } T_{B+} \text{ จะเปิดเมื่อ } v_{\text{control}} < v_{\text{tri}} \text{ และ } v_{BO} = -v_d/2$$

สัญญาณทั้งสองจะมีลักษณะอินเวอร์กันและจะมี dead time ด้วย

และจะได้ว่า

$$v_o(t) = v_{AO}(t) - v_{BO}(t) = 2 v_{AO}(t) = v_d(\text{peak})$$

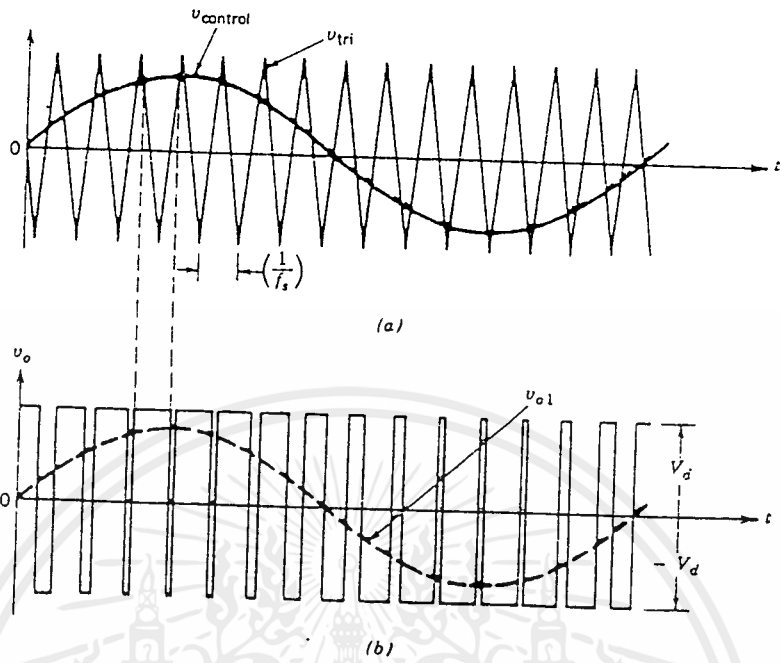
ถ้า $m_a \leq 1$

$$v_{o1} = m_a v_d \text{ (ค่า voltage fundamental)}$$

$m_a > 1$

$$v_d < v_{o1} < 4v_d/\pi$$

รูปคลื่นสัญญาณที่เอาไปสวิตซ์และรูปสัญญาณเอาต์พุท จะมีลักษณะดังรูปที่ 4.10



รูปที่ 4.10 แสดงรูปคลื่นสัญญาณของ Bipolar

(a) สัญญาณที่เอามาเปรียบเทียบกับกัน

(b) สัญญาณเอาท์พุท

บทที่ 5

การคำนวณและการออกแบบระบบ

5.1 แผงเซลล์แสงอาทิตย์ (PV Array)

แผงเซลล์แสงอาทิตย์ใช้เป็นชนิดซิลิกอนผลึกเดี่ยว (Monocrystalline) ของบริษัท BP Thai Solar 4 ชุดแต่ละชุดมีข้อมูลดังนี้

ขนาดกำลังสูงสุด (Peak Power Point)	55 W
แรงดัน	
-พิกัดแรงดันสูงสุด	17 V
-จ่ายปกติ	12 V
-เปิดวงจร	21.2 V
กระแส	
-พิกัดกระแสสูงสุด	3.23 A
-ลัดวงจร (short circuit)	3.54 A

5.2 Blocking Diode

เป็นอุปกรณ์ที่ต่อออกจาก PV Array เพื่อป้องกันไม่ให้มีกระแสย้อนกลับเข้าไปใน PV Array จะทำให้ PV Array เสียหายได้

เนื่องจาก PV Array 55 W 4 ตัว (12 x 4 = 48)

\therefore กำลังทั้งหมด $P = 55 \times 4$

$$= 220 \text{ W}$$

$$s = p / \cos \theta$$

(5.1)

$$= 220 / 0.8$$

$$= 275 \text{ VA}$$

หาค่ากระแสไหลได้

$$I = 275 / 24$$

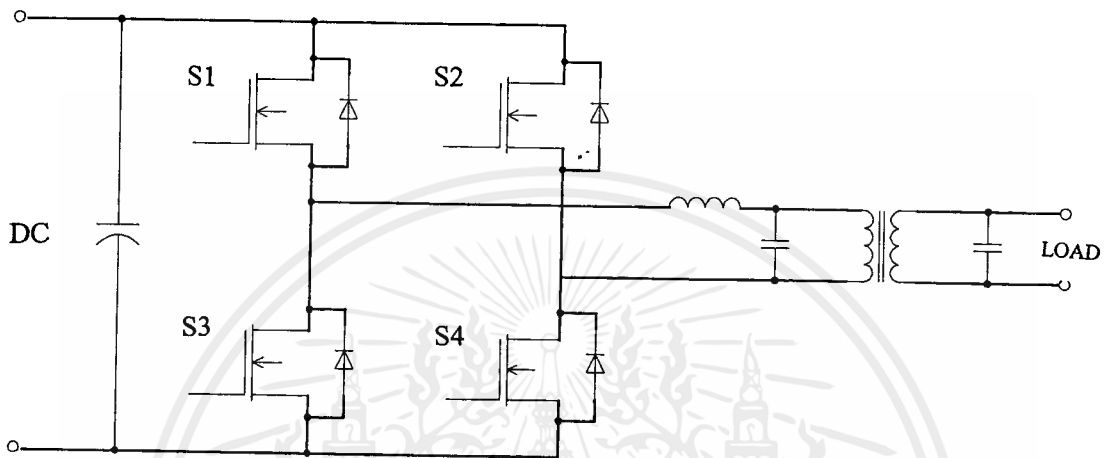
$$= 10.34 \text{ A}$$

\therefore ใช้ Diode 5 A 3 ตัวมา ขนานกัน

5.3 อินเวอร์เตอร์

5.3.1 วงจรกำลัง

ในโครงการนี้ใช้อินเวอร์เตอร์แบบฟูลบริดจ์ในการแปลงแรงดันไฟตรงให้เป็นแรงดันไฟสลับ โดยทรินสเตอร์ที่ใช้เป็นตัวสวิตช์ จะเป็น IGBT ดังแสดงในรูปที่ 5.1



รูปที่ 5.1 วงจรกำลังของวงจรอินเวอร์เตอร์

การทำงานของวงจรเราจะใช้สัญญาณควบคุม IGBT ทั้ง 4 ตัวเป็นแบบไบโพลาร์ สวิตช์ซึ่ง จะทำให้ IGBT นำกระแสพร้อมกันเป็นคู่ โดย IGBT ที่อยู่บนกิ่งเดียวกันจะไม่นำกระแสพร้อมกัน จากรูปที่ 5.1 คือ IGBT ตัวที่ 1 กับ 3 จะทำงานพร้อมกันและเมื่อ 1 กับ 3 หยุดการนำกระแสแล้ว IGBT ตัวที่ 2 กับ 4 จะนำกระแสแทนที่และทำงานสลับกันไปเรื่อย ๆ

ส่วนไดโอดที่ทำหน้าที่เป็นคอมมิวเตตติ้งไดโอดให้กับวงจรโดย

1. ป้องกันการเกิดแรงดันสไปค์ขณะที่ IGBT เริ่มหยุดนำกระแสเนื่องจากความเหนี่ยวนำแฝงในตัวเหนี่ยวนำ โดยพลังงานที่สะสมในตัวเหนี่ยวนำนี้จะถูกถ่ายทอดไปยังภาคอินพุตด้วยคอมมิวเตตติ้งไดโอด จะไม่ทำให้เกิดแรงดันสไปค์ก็ต่อเมื่อ IGBT หยุดนำกระแส
2. เป็นการลดค่าแรงดันที่ตกคร่อม IGBT ขณะหยุดนำกระแส ที่มีผลมาจากตัวเหนี่ยวนำกลับขั้ว เพื่อป้องกัน IGBT

5.3.2 การออกแบบตัวเก็บประจุกรองแรงดันอินพุต

ตัวเก็บประจุฟิวดอร์จะเป็นตัวกรองแรงดันไฟตรงที่มาจาก PV Array ให้เรียบมากขึ้น และช่วยให้ค่ากระแสที่มีค่าเพียงพอดำเนินอินเวอร์เตอร์ต้องการ โดยลดแรงดันกระเพื่อม (Ripple Voltage) ซึ่งอาศัยการชาร์จและคายประจุ ดังนั้นสามารถหาค่าของตัวเก็บประจุได้ดังนี้

จาก

$$i = C \frac{dv}{dt} \quad (5.2)$$

$$C_{\text{filter}} = I \Delta t / \Delta v_r \quad (5.3)$$

โดยที่ I คือค่ากระแสประสิทธิผลของวงจรเรียงกระแส (A)

Δt คือช่วงเวลาในการเก็บและคายประจุ

Δv_r คือค่าขดถึงขดของแรงดันกระแสเพื่อที่เอาท์พุทของวงจรเรียงกระแส (V)

จากระบบค่ากระแสที่ออกจากแผงโซลาร์เซลล์

$$I = 5.17 \text{ A}$$

ความถี่ที่ใช้ในวงจร inverter = 5 kHz

$$\Delta t = 1/f = 1/5k = 2 \times 10^{-4} \text{ (เก็บประจุทุก ๆ คาบเวลา)}$$

ค่าของ v_r ที่ยอมรับได้ให้

$$\Delta v_r = 1$$

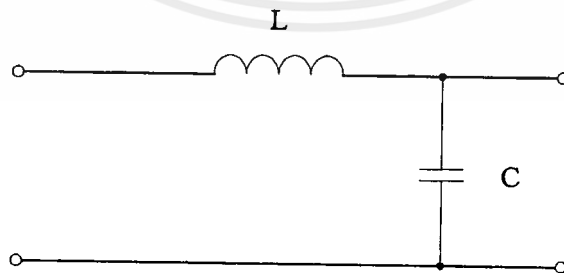
∴ จะได้

$$C_{\text{filter}} = (5.17 \times 2 \times 10^{-4}) / 1 = 1034 \text{ } \mu\text{F}$$

เลือกใช้ C 1000 μF 400 V ก็พอแล้ว (ที่มีอยู่)

5.3.3 การออกแบบตัวเหนี่ยวนำและตัวเก็บประจุในวงจรกรองความถี่ด้านเอาท์พุท

วงจรที่เราใช้ในการกรองสัญญาณที่ออกจาก Inverter เราจะใช้วงจรกรองที่ผ่านได้เฉพาะความถี่ต่ำ (Low Pass Filter) เนื่องจากวงจรสวิตช์ซึ่งที่ความถี่ 5 kHz ดังนั้นในโครงการนี้จะออกแบบให้วงจรกรองคัทออฟ (cut off) ที่ความถี่ 1 kHz เราต้องเลือกค่าเหนี่ยวนำและตัวเก็บประจุที่เหมาะสม กับความถี่คัทออฟ โดยมีวิธีในการคำนวณดังนี้



รูปที่ 5.2 วงจร Low Pass Filter

จากรูปที่ 5.2 สามารถหาทรานเฟอร์ฟังก์ชัน (Transfer Function) โดยอาศัยสมการจุดร่วม (Node Equation)

เมื่อ

$$\frac{v_0}{z_C} = \frac{v_0 - v_{in}}{z_L} \quad (5.4)$$

โดยที่

$$z_C = \frac{1}{j\omega C}, \quad z_L = j\omega L$$

จะได้ว่า

$$v_0 s C = \frac{v_0 - v_{in}}{s L}$$

$$v_0 s^2 L C = v_0 - v_{in}$$

$$v_0 - v_0 s^2 L C = v_{in}$$

$$\frac{v_0}{v_{in}} = \frac{1}{s^2 L C}$$

$$= \frac{1}{L C}$$

$$= \frac{1}{L C - s^2}$$

$$= \frac{1}{s^2 - \frac{1}{L C}}$$

$$= \frac{1}{s^2 - \frac{1}{L C}}$$

จากรูปทั่วไปของทรานเฟอร์ฟังก์ชัน

$$\frac{v_0}{v_{in}} = \frac{\omega^2}{s^2 + 2\omega\delta s + \omega^2} \quad (5.5)$$

จะได้ว่า

$$\omega^2 = \frac{1}{L C}$$

$$\omega = \frac{1}{\sqrt{L C}}$$

$$2\pi f = \frac{1}{\sqrt{L C}}$$

$$f = \frac{1}{2\pi\sqrt{L C}} \quad (5.6)$$

นำมาใช้ในการหาค่าตั้งเหี่ยวนาและตัวเก็บประจุ

เรากำหนดให้ ความถี่คัทออฟ (f) = 1 kHz

ค่าตัวเก็บประจุ (c) = 10 μF

∴ จาก

$$f = \frac{1}{2\pi\sqrt{L C}}$$

$$1 \times 10^3 = \frac{1}{2\pi\sqrt{L \times 10 \times 10^{-6}}}$$

$$L = \frac{1}{4\pi^2 \times 10 \times 10^{-6} \times 10^6}$$

$$L = 2.533 \text{ mH}$$

∴ ใช้ C ขนาด 10 μ F 400V

L ขนาด 2.33 mH. ในการออกแบบ L ความถี่สูง ใช้ Program ในการออกแบบ หม้อแปลงและความเหนี่ยวนำสูง โดยใช้คอมพิวเตอร์ จะได้

$$L = 2.533 \text{ mH}$$

ใช้แกนเฟอร์ไรท์ E42

ลวด SWG19

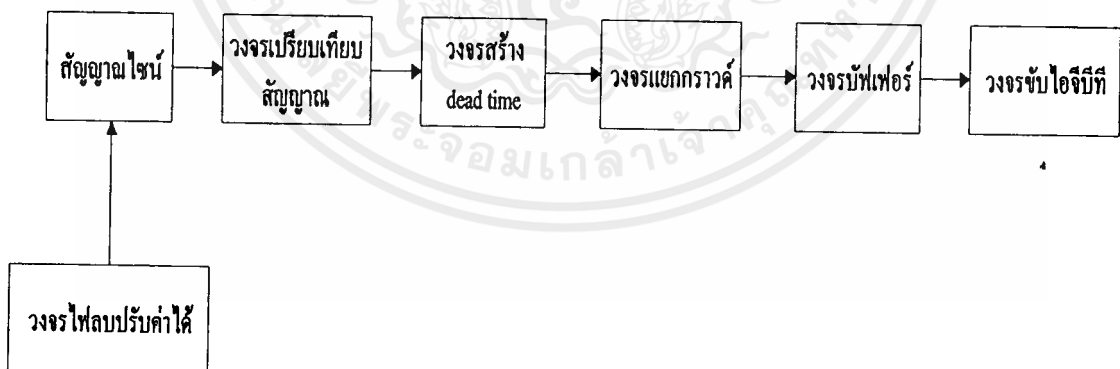
รอบในการพัน 153 รอบ

ขนาด gap 0.4993 cm

5.4 วงจรควบคุม

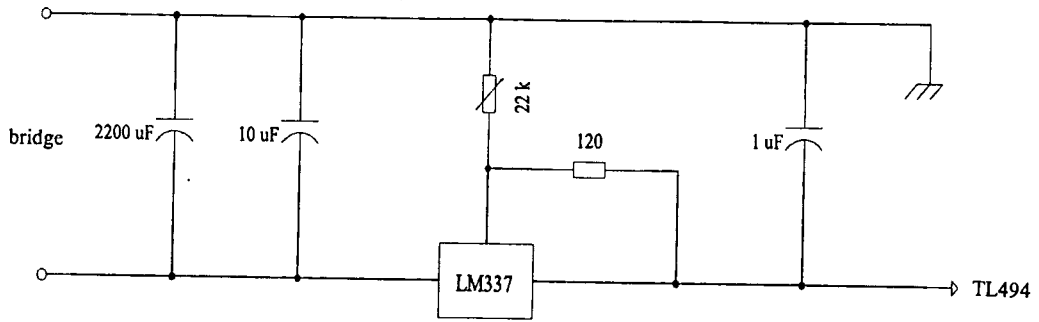
5.4.1 โครงสร้างของวงจรควบคุม

ในโครงงานนี้ควบคุม IGBT ทั้ง 4 ตัวโดยใช้วิธีการมอดูเลตตามความกว้างพัลส์แบบไซน์ (Sinusoidal pulse width Modulate) โดยการควบคุม IGBT ทั้ง 4 ตัวมีลักษณะเป็นแบบ Bipolar คือ IGBT จะทำงานพร้อมกันเป็นคู่ ๆ สลับกันโดยที่ถึงเดียวกันจะไม่สามารถทำงานพร้อมกันได้ โดยมีโครงสร้างของวงจรควบคุมดังรูปที่ 5.3



รูปที่ 5.3 บล็อกไดอะแกรมของโครงสร้างวงจรควบคุม

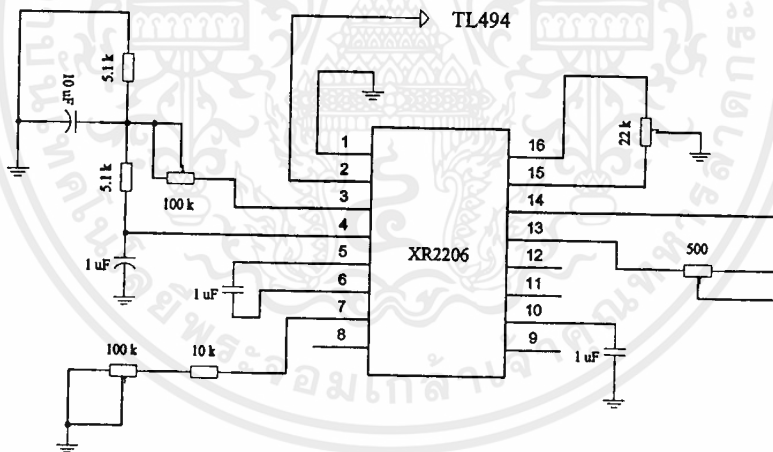
5.4.2 วงจรเรกกูเลเตอร์ไฟลอปที่ปรับค่าได้ โดยวงจรนี้จะต่ออนุกรมเข้ากับวงจรมอดูเลตสัญญาณไซน์ (XR2206) เพื่อให้เราสามารถลดระดับสัญญาณไซน์ให้ขึ้นลงได้ วงจรที่ต่อจะเป็นดังรูป



รูปที่ 5.4 วงจรเรคจูเลเตอร์ไฟลอปที่สามารถปรับค่าได้

5.4.3 วงจรสร้างสัญญาณไซน์

ใช้ IC XR2206 เป็นตัวกำเนิดสัญญาณไซน์ 50Hz ที่สามารถปรับแอมพลิจูดและความถี่ได้ ซึ่งสัญญาณไซน์ที่ออกจาก IC XR2206 นี้จะเป็นสัญญาณไซน์ที่ขึ้นอยู่กับไฟตรงบวกประมาณ 7 โวลต์ ดังนั้นเพื่อที่เราจะสามารถลดระดับสัญญาณไซน์ลงมา และสามารถเปลี่ยนระดับสัญญาณไซน์ได้ เราจึงต่อวงจรเรคจูเลเตอร์ไฟลอปที่สามารถปรับค่าแรงดัน ได้อยุกรมเข้ากับวงจรนี้ วงจร XR2206 มีการต่อวงจรอุปกรณ์ต่าง ๆ ดังรูปที่ 5.4

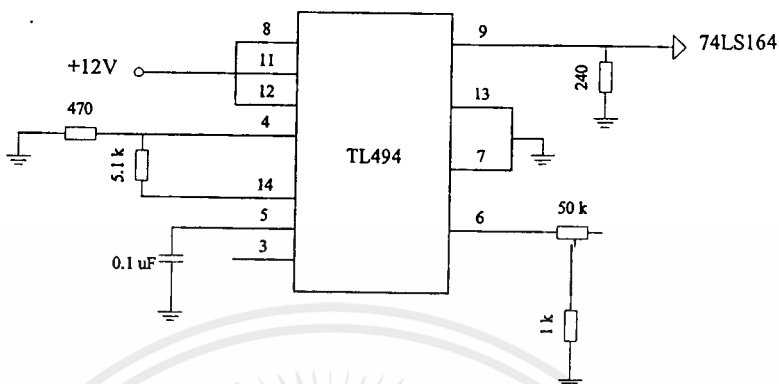


รูปที่ 5.5 การต่ออุปกรณ์ต่าง ๆ เข้ากับ XR2206 เพื่อให้ได้สัญญาณไซน์

5.4.4 วงจรสร้างสัญญาณฟันเลื่อย (sawtooth) และมีตัวเปรียบเทียบ

ในส่วนนี้จะใช้ IC TL494 ซึ่งภายในตัว TL494 นี้จะมีตัวกำเนิดสัญญาณฟันเลื่อยที่สามารถปรับความถี่ได้แต่แอมพลิจูดคงที่ และภายในยังมีตัวเปรียบเทียบที่ใช้ในการเปรียบเทียบระหว่างสัญญาณฟันเลื่อยกับสัญญาณอินพุตอื่น ๆ ในที่นี้คือสัญญาณไซน์จาก XR2206 ซึ่งเราสามารถปรับระดับสัญญาณไซน์ให้ยกกระด้างขึ้นเท่ากับฟันเลื่อยได้เมื่อเปรียบเทียบกัน โดยเราจะเอาไซน์จาก

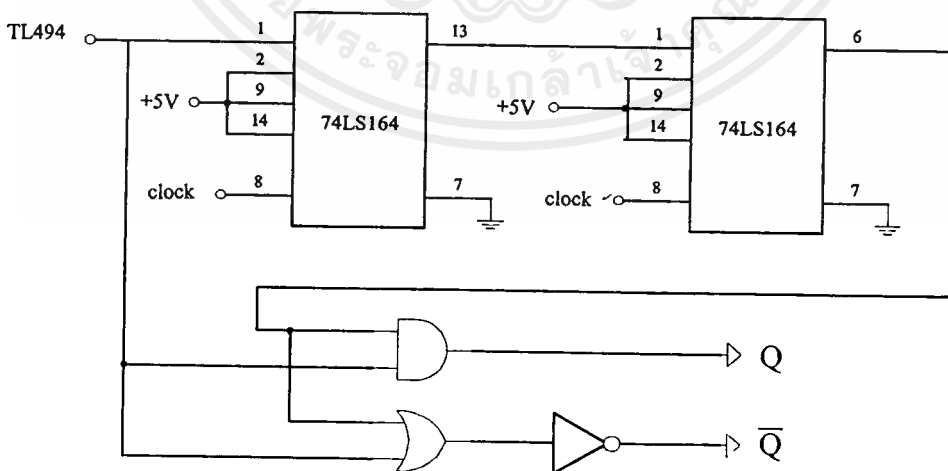
XR2206 เข้าที่ขา 3 ของ TL494 และเราจะต่อให้เอาที่พุกขา 9, 10 มีลักษณะเหมือนกัน ลักษณะการต่อวงจร TL494 เป็นดังรูป 5.6



รูปที่ 5.6 การต่อวงจร TL494 เมื่อเป็นตัวมอดคูเลทสัญญาณ สัญญาณที่ได้จาก TL494 จะเป็นสัญญาณ SPWM ที่เกิดจากฟันเลื่อยเปรียบเทียบกับไซน์

5.4.5 วงจรในการสร้างเดทไทม์และสัญญาณอินเวอร์ส

เนื่องจากสัญญาณที่เราจะเอาไปควบคุม IGBT นั้นจะต้องมี 2 สัญญาณ โดยสัญญาณแรกจะเป็นสัญญาณที่ออกจาก TL494 และอีกสัญญาณคือสัญญาณที่มีลักษณะอินเวอร์สกับสัญญาณแรก ซึ่งทั้งสองสัญญาณจะต้องมีเวลาค่าหนึ่งทีน้อย ๆ เรียกว่า เดทไทม์ (dead time) เพื่อป้องกันไม่ให้ IGBT บนกึ่งเดียวกันออนพร้อมกันได้คือรอให้ IGBT ตัวหนึ่งออฟสนิทก่อนอีกตัวจึงออนแทนได้ วงจรส่วนนี้มีรูปวงจรทั้งหมดดังรูปที่ 5.7

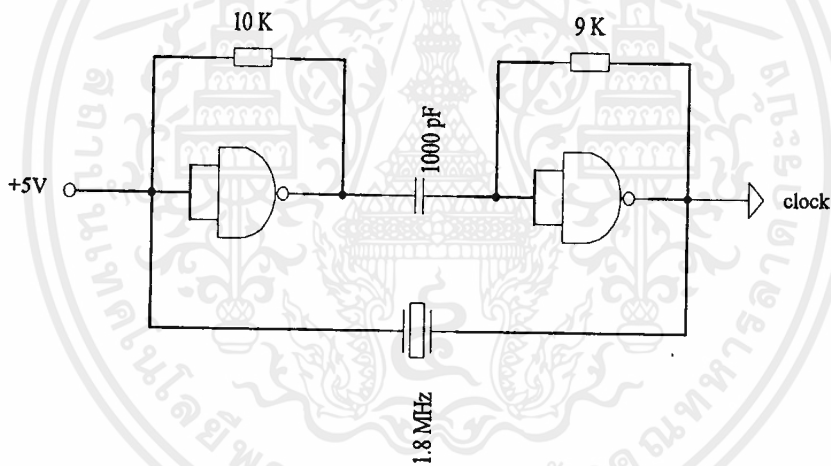


รูปที่ 5.7 วงจรสร้างเดทไทม์และอินเวอร์เตอร์เพื่อกลับเฟสสัญญาณ

จากรูปจะเห็นว่าสัญญาณที่ออกจาก TL494 จะแยกเป็น 2 ทางคือ ทางหนึ่งจะจ่ายเข้าสู่ 74LS164 ซึ่งเป็นวงจรที่ใช้ในการชิพสัญญาณ ในที่นี้ใช้ 74LS164 จำนวน 2 ตัวเนื่องจากต้องการเคทไทม์ประมาณ 6 μ s (สูงสุดตัวละ 4 μ s) สัญญาณที่ออกจาก 74LS164 ตัวที่สองจะถูกชิพไปประมาณ 6 μ s และจะถูกนำมาแอนกับสัญญาณจาก TL494 ทางที่สองโดยใช้ 74LS08 จะได้อะท์พุทตัวที่ 1 และสัญญาณคู่เดิมนี้อีกครั้งหนึ่งโดยใช้ 74LS32 และอินเวอร์สโดยใช้ 74LS04 จะได้อะท์พุทตัวที่สองนำไปจ่ายสู่วงจรแยกกราวด์ต่อไป

5.4.6 วงจรกำเนิดสัญญาณนาฬิกา(Clock)

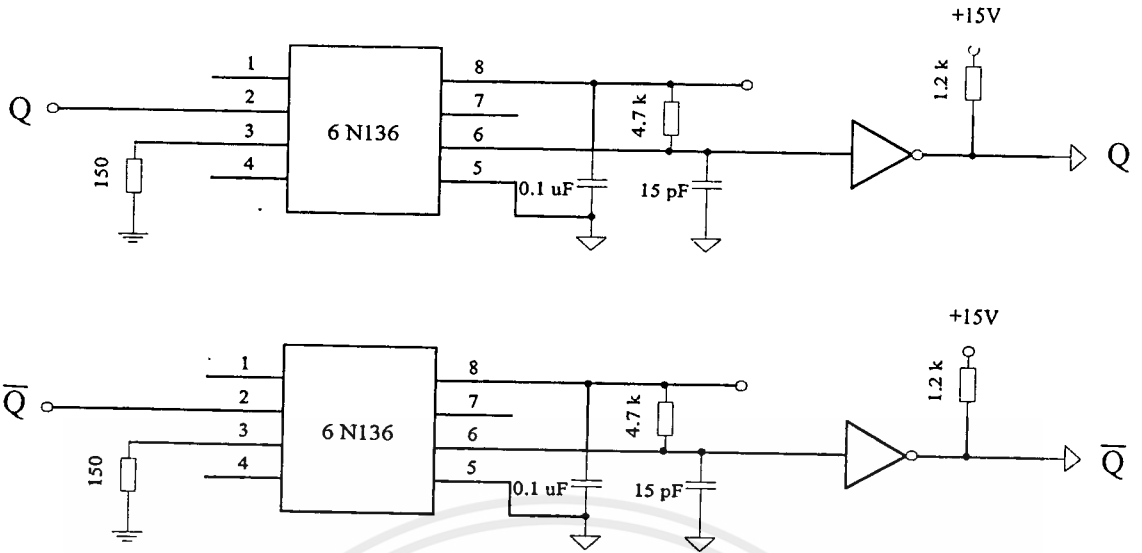
เนื่องจาก TTL 74LS164 ที่เป็นชิพออสซิลเลเตอร์ต้องมีอินพุทที่เป็นสัญญาณนาฬิกาป้อนเข้ามาที่ 8 เพื่อจะสามารถชิพสัญญาณไปได้ เราจึงต้องมีวงจรสร้างสัญญาณนาฬิกา ในโครงการนี้เราใช้คริสตอลในการสร้างสัญญาณนาฬิกาความถี่สูงประมาณ 1.842 MHz โดยมีวงจรดังรูป 5.8



รูปที่ 5.8 วงจรสร้างสัญญาณนาฬิกาเพื่อป้อน 74LS164

5.4.7 วงจรที่ใช้ในการแยกกราวด์สัญญาณและยกระดับสัญญาณขึ้น

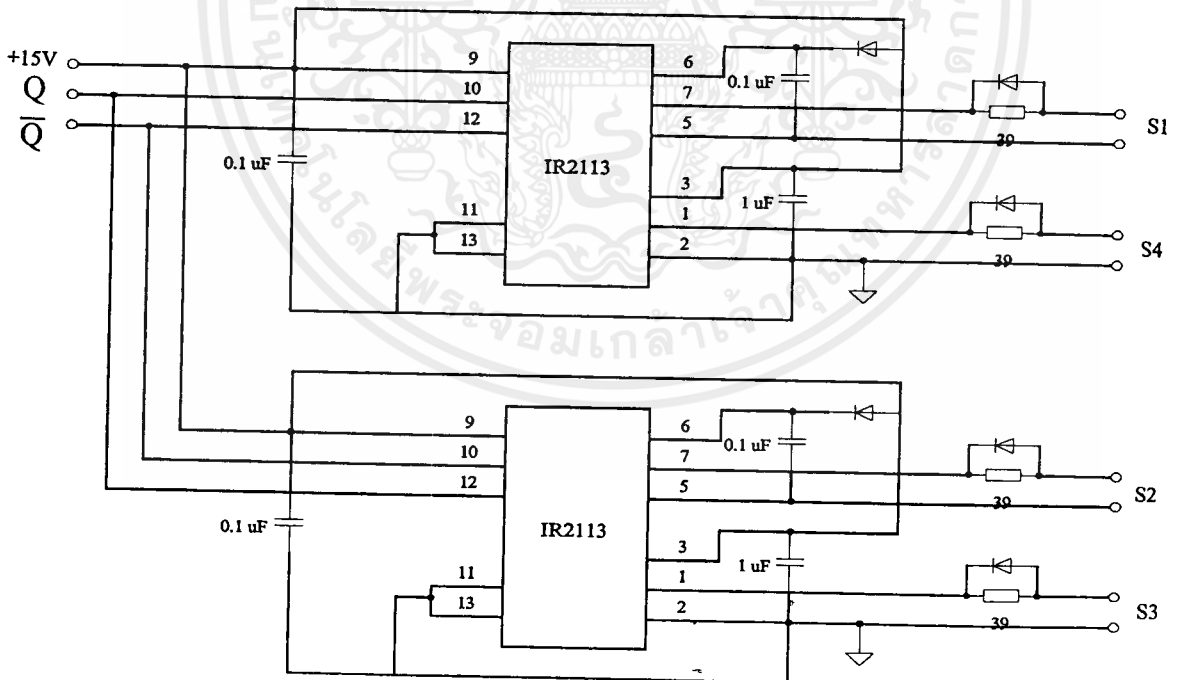
ในที่นี้จะใช้วงจรแยกกราวด์โดยใช้ IC6N136 ซึ่งสัญญาณที่ออกจาก IC6N136 จะมีลักษณะกลับหัวและมีความสูงประมาณ 5 โวลต์ ซึ่งน้อยมากในการขับ ITBG ต้องใช้ IC SN7406 ซึ่งมีลักษณะเป็นโอเพนคอลเลคเตอร์ และมีอินเวอร์เตอร์ในตัวมันเพื่อกลับสัญญาณเป็นดั้งเดิมและสามารถเพิ่มความสูงของสัญญาณได้เป็น 15 โวลต์ ลักษณะของวงจรเป็นดังรูปที่ 5.9



รูปที่ 5.9 วงจรแยกกราวด์สัญญาณ โดยใช้ IC 6N136 และ SN7406

5.4.8 วงจรขับเกท IGBT

สัญญาณที่ออกมาจาก SN7406 และจะเข้าสู่วงจรขับ IGBT ซึ่งในที่นี้จะใช้ IR2113 ซึ่งมี 2 อินพุตและ 2 เอาท์พุท โดยใช้ IR2113 สองตัว ลักษณะของวงจรจะเป็นดังรูป 5.10



รูปที่ 5.10 วงจรขับเกท IGBT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 หม้อแปลงไฟฟ้า

เป็นอุปกรณ์ที่ใช้เพิ่มแรงดันที่ออกมาจากอินเวอร์เตอร์ซึ่งจะมีค่า RMS ประมาณ 12 โวลต์ ดังนั้นต้องเพิ่มแรงดันจาก 12 เป็น 220 โวลต์ เพื่อนำไปจ่ายให้โหลด ดังนั้นเราจึงใช้หม้อแปลง 12/220 โวลต์ 50 เฮิร์ต โดยพิกัดของหม้อแปลงมีค่าเท่ากับ 300VA คำนวณมาจาก

พิกัดสูงสุดของเซลล์แสงอาทิตย์แต่ละแผง = 55 W มี 4 แผง

เพราะฉะนั้น พิกัดรวม = $55 \times 4 = 220 \text{ W}$

$$S = 220 / 0.8 = 275 \text{ VA}$$

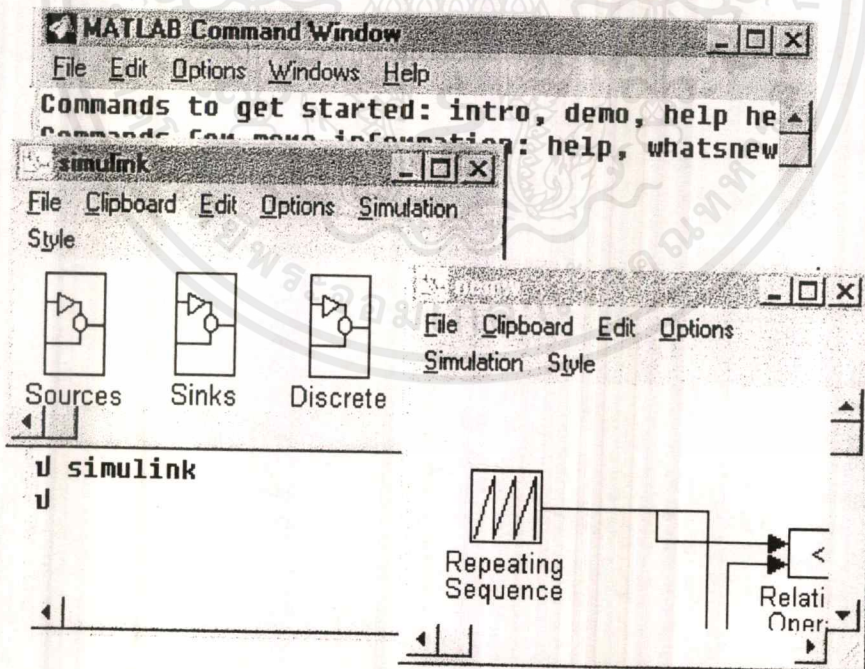
ดังนั้นเลือกหม้อแปลง 300 VA, 12/220 V



บทที่ 6

การวิเคราะห์วงจรโดยใช้โปรแกรมแมทแล็บ

การวิเคราะห์การทำงานของวงจรต่าง ๆ จะใช้โปรแกรมซิมูลิงค์ (SIMULINK) ซึ่งโปรแกรมซิมูลิงค์นี้เป็นส่วนหนึ่งของโปรแกรมแมทแล็บ (MATLAB) โปรแกรมซิมูลิงค์สามารถจำลองการทำงานของวงจรต่าง ๆ โดยใช้บล็อกโคดแกรม (block diagram) แต่ละบล็อกจะแทนด้วยฟังก์ชัน (function) ต่างๆ ผลของการประมวลผลของวงจรสามารถดูได้จากสโคป การแสดงผลของการวิเคราะห์วงจรสามารถนำมาพล็อต (plot) ในโปรแกรมแมทแล็บ ได้โดยใช้คำสั่ง $\text{plot}(x,y)$ โดยที่ในวงจรซิมูลิงค์ จะต้องกำหนดค่า x และ y อย่างชัดเจนค่าของ x และ y จะถูกกำหนดโดยการใช้ workspace ถ้าแกน x เป็นเวลาจะต้องมี clock เป็นตัวป้อนการ ข้อดีของการนำเอาซิมูลิงค์มาใช้ในแมทแล็บ แทนที่จะใช้แมทแล็บอย่างเดียว ก็คือบล็อกหนึ่งบล็อกของซิมูลิงค์ ถ้ามาเขียนเป็นสมการในแมทแล็บ จะได้สมการหลายบรรทัด แต่การใช้ซิมูลิงค์ เพียงอย่างเดียวก็ไม่สามารถหาค่าฮาร์โมนิกได้ ดังนั้นในการหาค่าฮาร์โมนิกต่าง ๆ จะเขียนในแมทแล็บ โดยที่วิเคราะห์ฮาร์โมนิกจากเอาต์พุตของวงจรซิมูลิงค์



รูปที่ 6.1 การใช้โปรแกรม MATLAB และ SIMULINK

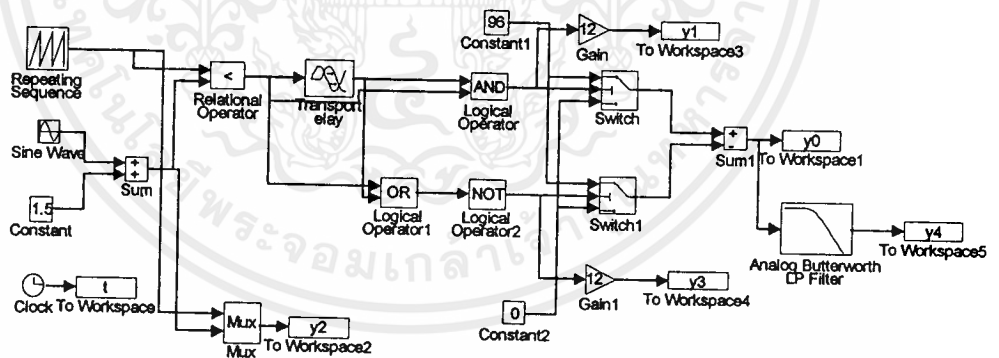
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการวิเคราะห์วงจรจะพิจารณาว่าวงจรที่ใช้นั้นเหมาะที่จะใช้ SIMULINK หรือ MATLAB วงจรที่จะวิเคราะห์ต่อไปนี้เป็นวงจรอินเวอร์เตอร์ซึ่งสามารถจะใช้ทั้ง MATLAB และ SIMULINK ในการวิเคราะห์ได้

วงจรอินเวอร์เตอร์

วงจรอินเวอร์เตอร์ที่จะวิเคราะห์นี้เป็นวงจรอินเวอร์เตอร์แบบ PWM Inverter ชนิดไบโพลาร์ ซึ่งจะมีสัญญาณในการทริก ไอจีบีทีที่อยู่สองสัญญาณที่เป็นสัญญาณตรงข้ามกันแต่จะมี dead time อยู่ $5 \mu s$ การจำลองการทำงานของวงจรอินเวอร์เตอร์จะประกอบด้วยส่วนต่าง ๆ ดังต่อไปนี้

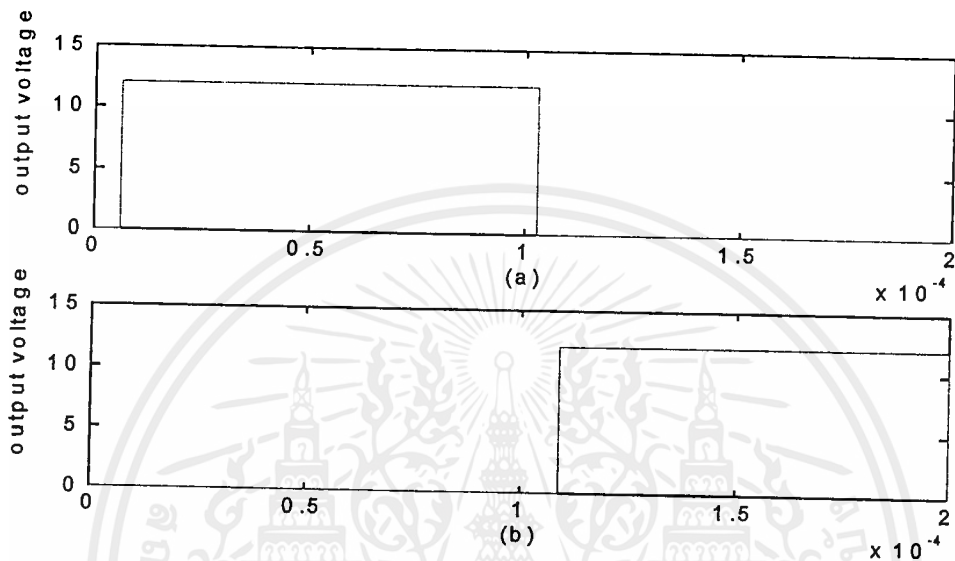
- ส่วนสร้างสัญญาณทริก ไอจีบีที
 - ส่วนที่เป็นตัวไอจีบีที
 - ส่วนสัญญาณไฟกระแสตรงที่เป็นอินพุทของอินเวอร์เตอร์
 - ส่วนวงจรรองความถี่
 - workspace และ clock. ที่จะนำไปแสดงใน matlab
 - ส่วนสร้าง dead time
- ส่วนต่าง ๆ นี้จะแสดงรวมไว้ดังรูป



รูปที่ 6.2 การจำลองวงจรอินเวอร์เตอร์โดยใช้โปรแกรม simulink

จากรูปวงจรข้างต้น ในส่วนที่สร้างสัญญาณ สัญญาณทริกที่ได้จะได้จากการในเอาสัญญาณ sine wave มาทำการเปรียบเทียบกับสัญญาณ sawtooth ผลจากการเปรียบเทียบจะได้สัญญาณเป็นสัญญาณ pulse สัญญาณ pulse แต่ละลูกจะมีค่า duty cycle ไม่เท่ากันเป็นผลมาจากการที่

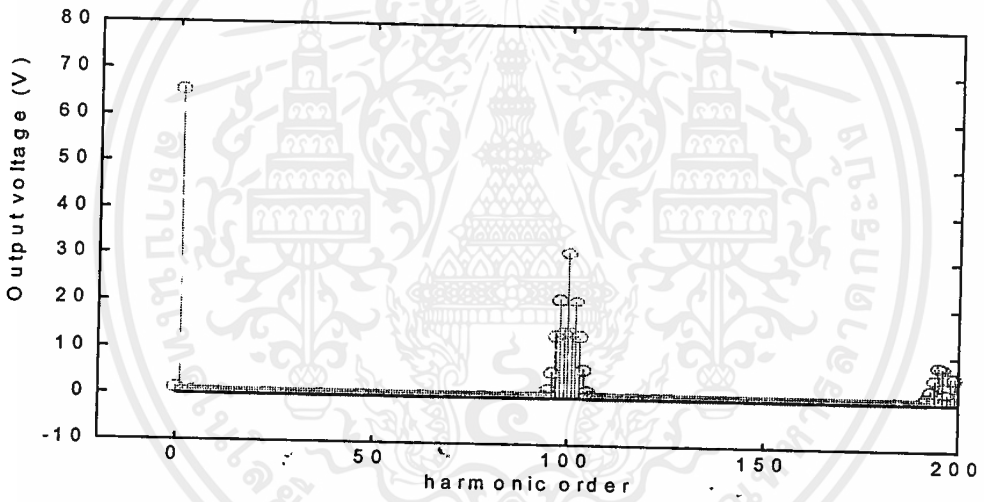
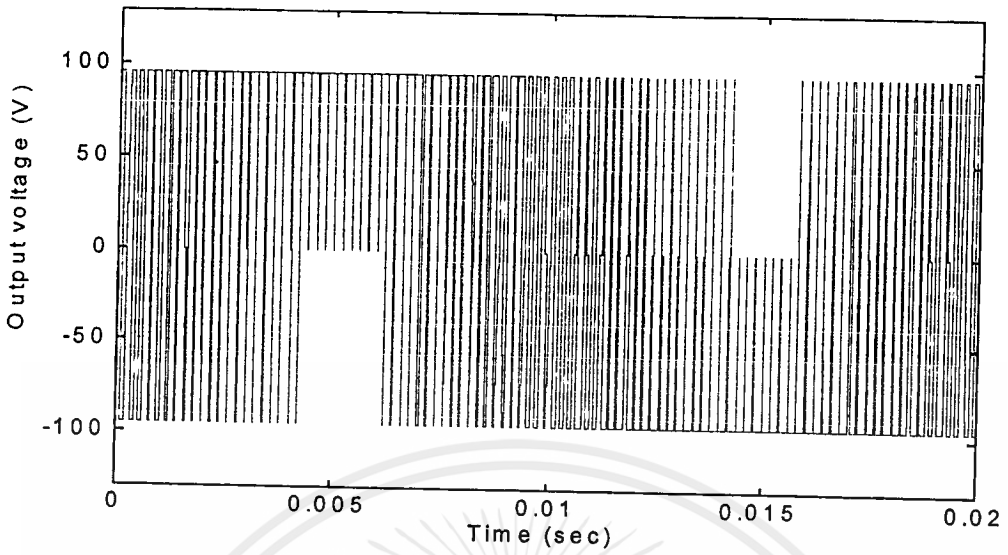
สัญญาณเอาต์พุตที่จะออกมานั้นขึ้นอยู่กับค่าแอมพลิจูดของ สัญญาณ sine และสัญญาณ sawtooth ถ้าสัญญาณ sine มีค่าน้อยกว่าสัญญาณ sawtooth จะทำให้ได้เอาต์พุตเป็น pulse ซึ่งยังไม่มี dead time จากนั้นจะผ่านวงจรสร้าง dead time 5 μ s จะได้สัญญาณคังรูปซึ่งมี dead time 5 μ s



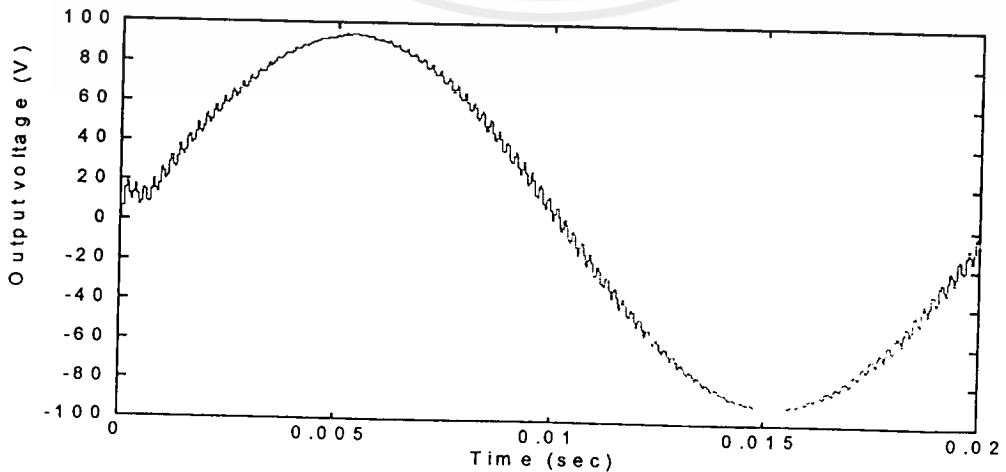
รูปที่ 6.3 (a แสดงสัญญาณทริก S1, S3

(b แสดงสัญญาณทริก S2, S4

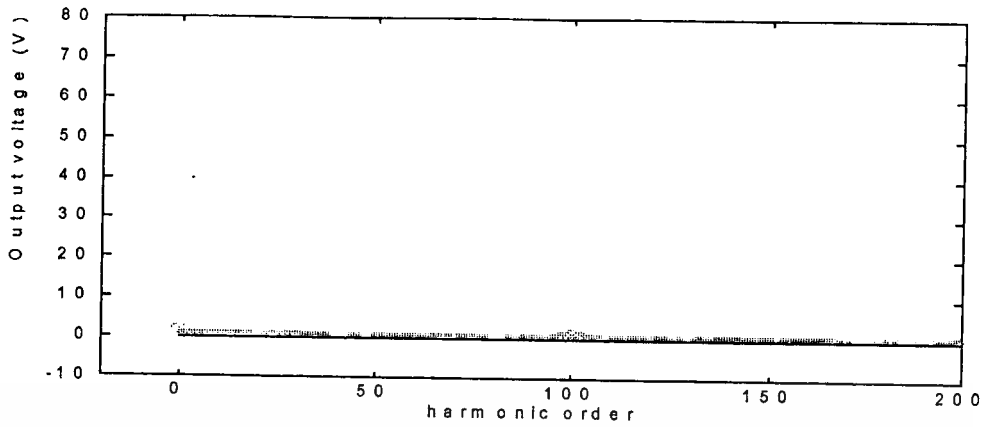
เมื่อนำเอาสัญญาณทริกเข้าไปทริกสวิสค์ที่เป็น ไอจีบีที จะได้สัญญาณเอาต์พุตที่มีลักษณะเป็น pulse บวกและลบค่าแอมพลิจูดของ pulse นี้จะขึ้นอยู่กับค่าของศักคาไฟกระแสตรงที่ป้อนเข้าอินเวอร์เตอร์ นอกจากนี้ลักษณะของเอาต์พุตที่ได้จะขึ้นอยู่กับค่า m_u และค่า m_r ที่ใช้ และค่าสองค่านี้ยังมีผลกับฮาร์โมนิกที่จะเกิดขึ้นด้วย ผลของฮาร์โมนิกที่เกิดขึ้นนี้จะนำมาหาค่าและวิเคราะห์ค่า m_u , m_r ที่เหมาะสมที่จะใช้ในวงจร รวมถึงการหาความถี่คัตออฟที่เหมาะสมในวงจรกรองความถี่ซึ่งจะทำให้มีผลต่อขนาดของวงจรกรองความถี่ด้วย จากรูปต่อไปนี้จะแสดงเอาต์พุตของวงจรอินเวอร์เตอร์ที่ค่า m_u , m_r ต่าง ๆ



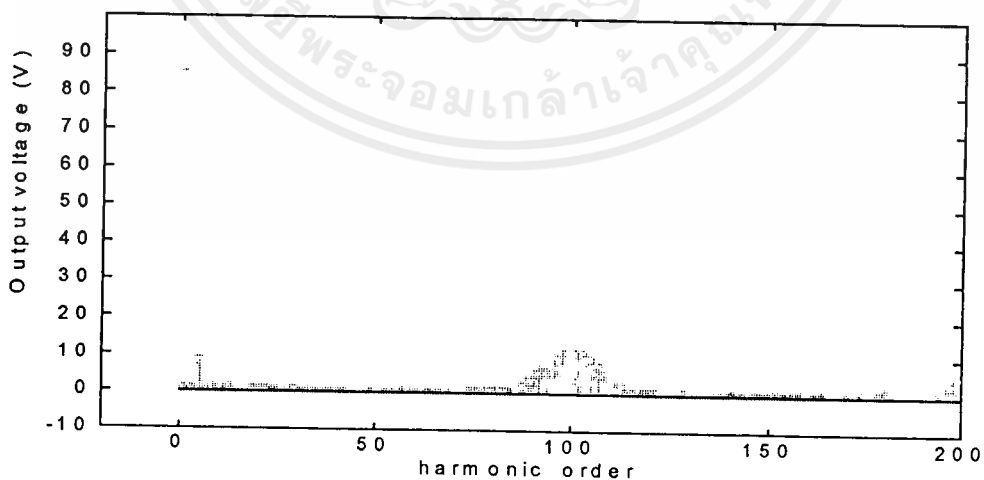
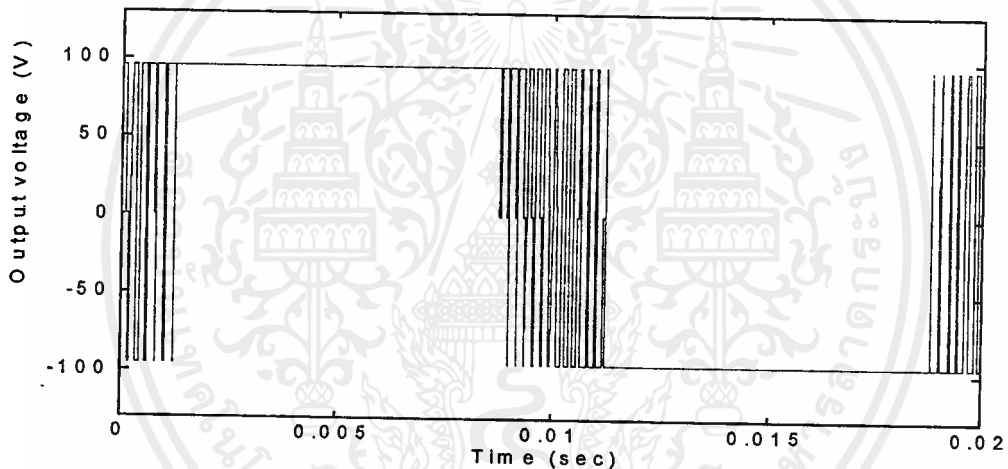
รูปที่ 6.4 สัญญาณเอาต์พุตและฮาร์โมนิกที่ค่า $m_a = 1, m_f = 100$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

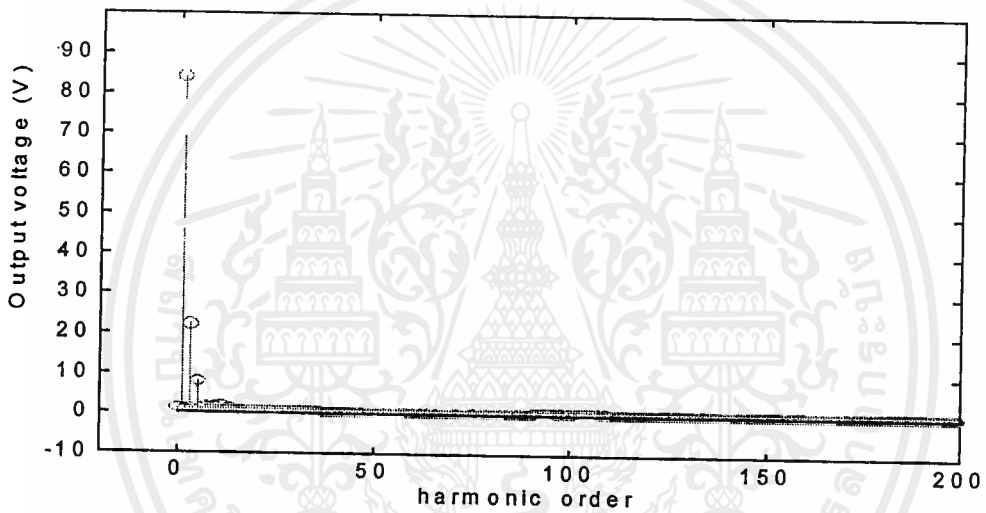
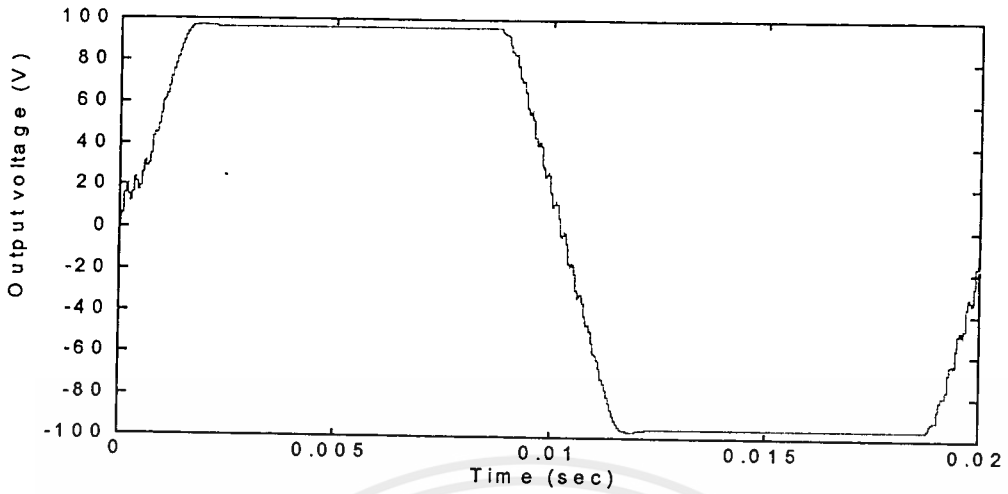


รูปที่ 6.5 สัญญาณเอาต์พุตและฮาร์โมนิกที่ผ่านวงจรกรองความถี่แล้วที่
 $m_a = 1, m_f = 100, f_c = 1\text{K Hz}$

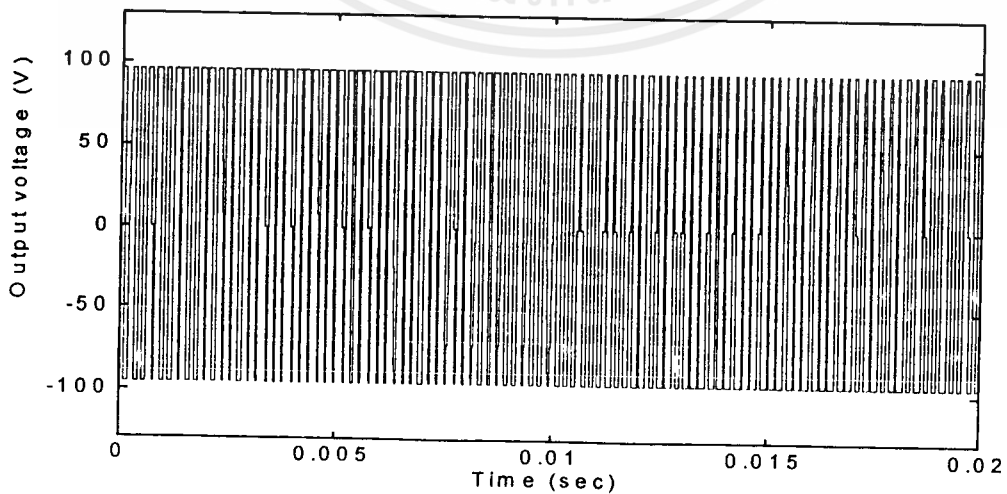


รูปที่ 6.6 สัญญาณเอาต์พุตและฮาร์โมนิกที่ค่า $m_a = 2.5, m_f = 100$

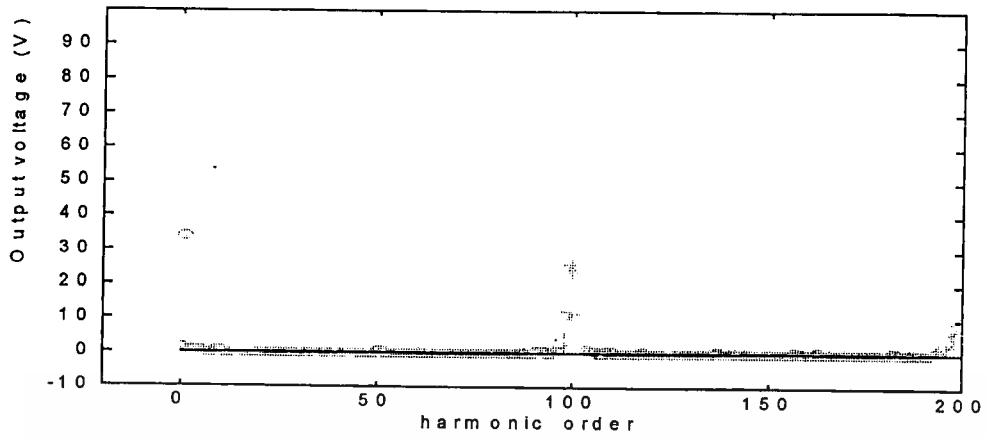
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



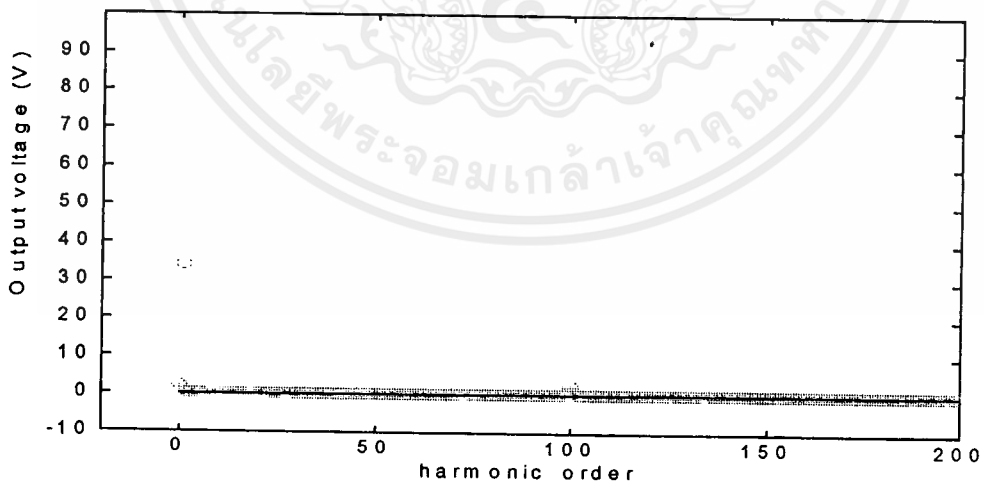
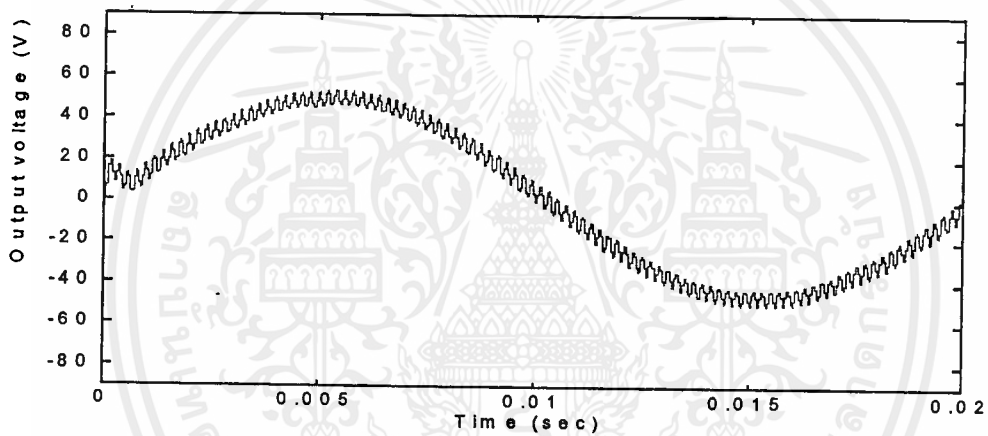
รูปที่ 6.7 สัญญาณเอาต์พุตและฮาร์โมนิกที่ผ่านวงจรกรองความถี่แล้วที่
 $m_a = 2.5, m_f = 100, f_c = 1\text{KHz}$



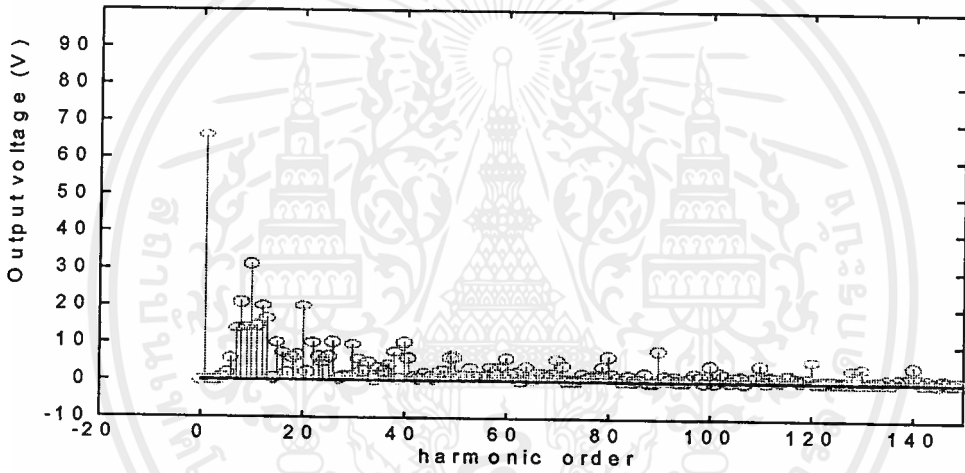
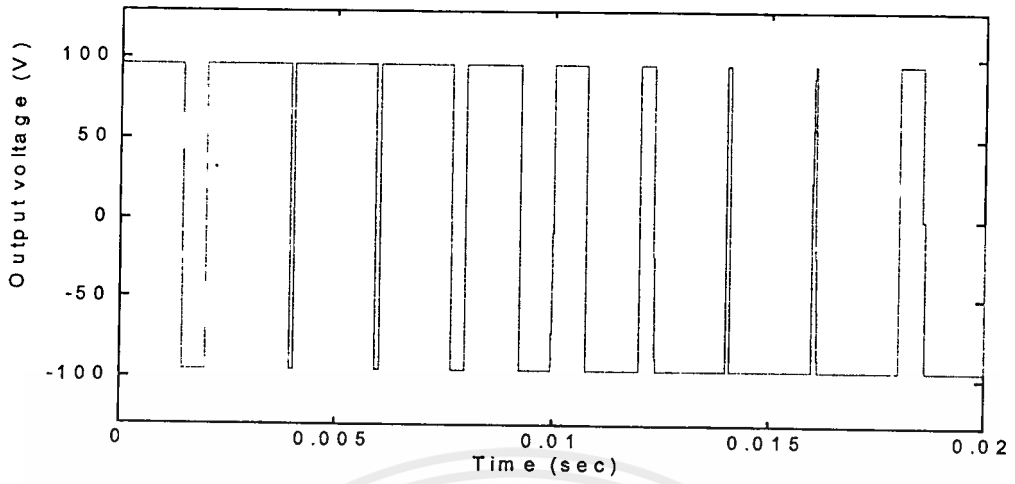
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



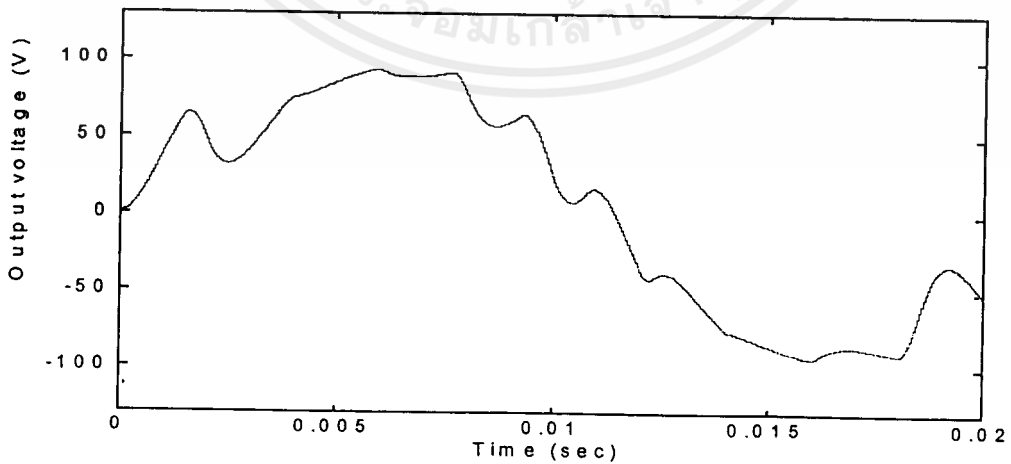
รูปที่ 6.8 สัญญาณเอาต์พุตและฮาร์โมนิกที่ค่า $m_a = 0.5$, $m_f = 100$

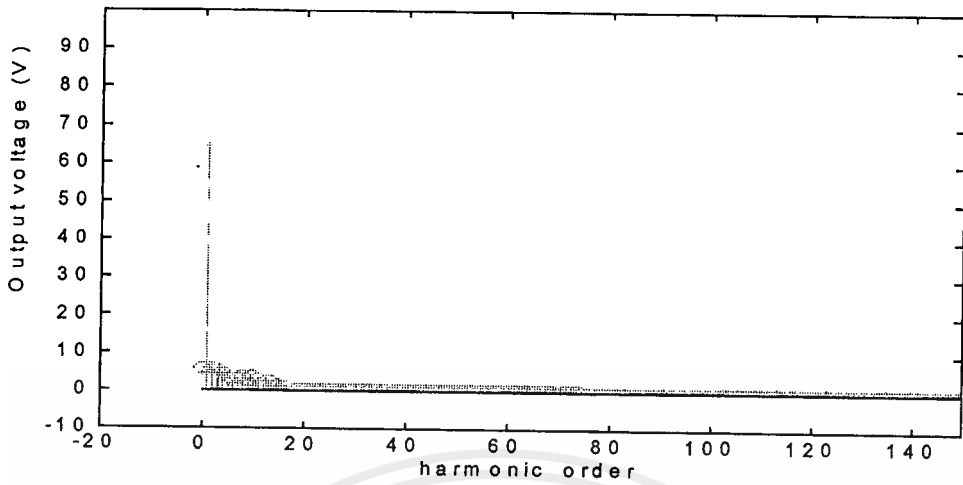


รูปที่ 6.9 สัญญาณเอาต์พุตและฮาร์โมนิกที่ผ่านวงจรกรองความถี่แล้วที่
 $m_a = 0.5$, $m_f = 100$, $f_c = 1K Hz$



รูปที่ 6.10 สัญญาณเอาต์พุตและฮาร์โมนิกที่ค่า $m_s = 1, m_r = 10$





รูปที่ 6.11 สัญญาณเอาต์พุตและฮาร์โมนิกที่ผ่านวงจรกรองความถี่แล้วที่

$$m_u = 1, m_r = 10, f_c = 200 \text{ Hz}$$

จากรูปข้างต้นจะนำมาพิจารณาค่า m_u และ m_r ที่เหมาะสม จะเห็นได้ว่าที่ค่า $m_u = 1$ และ $m_r = 100$ จะมีผลของฮาร์โมนิกน้อยที่สุดเพราะค่าฮาร์โมนิกที่ไม่ต้องการจะอยู่ที่ประมาณ 100 เท่าของความถี่มูลฐาน จึงทำให้ขนาดของวงจรกรองความถี่มีขนาดเล็กลง

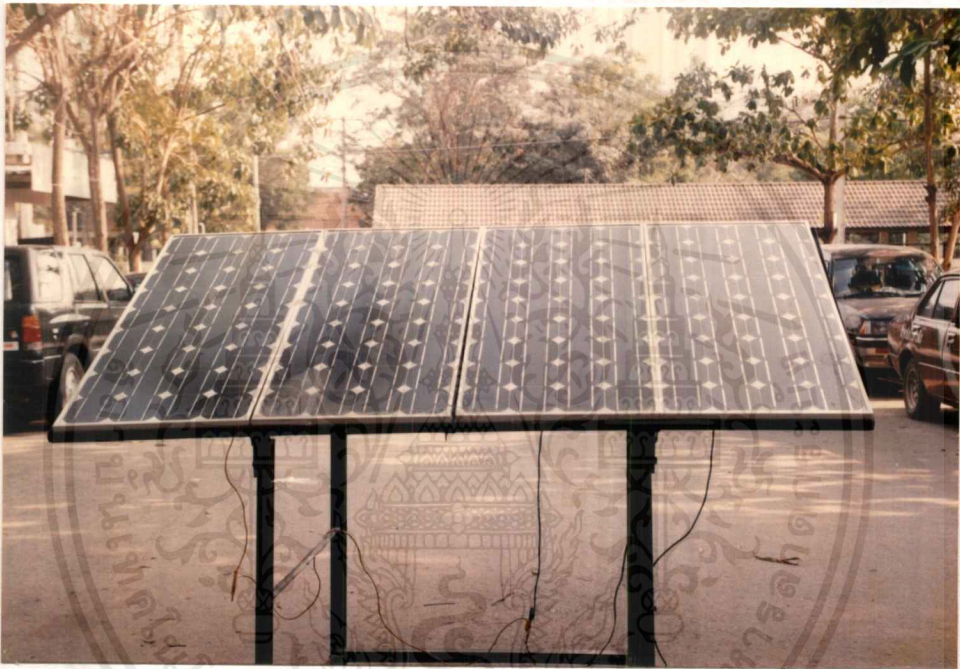
บทที่ 7

ผลการทดลอง

7.1 การทดสอบแผงโซลาร์เซลล์

ผลการทดลองเกี่ยวกับแผงเซลล์แสงอาทิตย์ทั้งหมดอยู่ในภาคผนวกท้ายเล่ม ซึ่งประกอบด้วย

- การทดลองคุณลักษณะที่ความเข้มแสงต่างๆ
- การทดลองเพื่อหามุมเอียงที่เหมาะสม



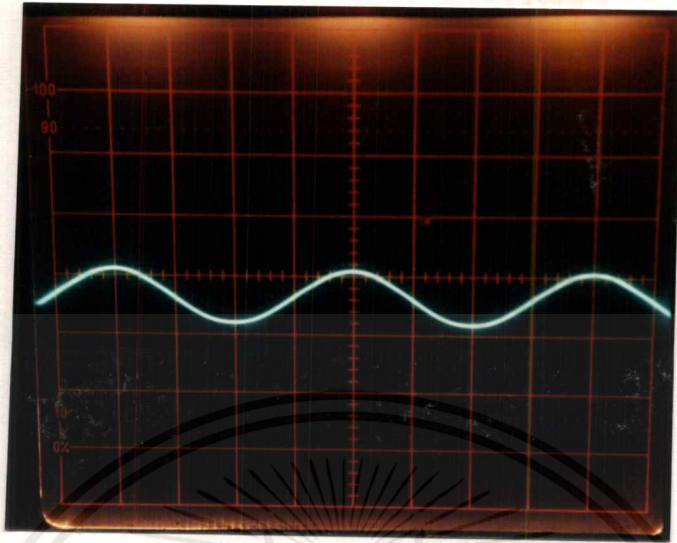
รูปที่ 7.1 การติดตั้งแผงโซลาร์เซลล์

การติดตั้งแผงโซลาร์เซลล์จะต้องให้เซลล์แสงอาทิตย์หันหน้าไปด้านทิศเหนือเนื่องจากว่าทิศเหนือเป็นทิศที่พระอาทิตย์เคลื่อนผ่านตลอดปี ส่วนมุมของโซลาร์เซลล์ที่ทำกับพระอาทิตย์ก็มีความสำคัญเพราะที่มุมต่างกันจะทำให้ได้พลังงานจากแผงโซลาร์เซลล์ต่างกันด้วย ในโครงการนี้จะให้แผงโซลาร์เซลล์ทำมุมกับพื้นราบเท่ากับ 25 องศา

7.2 การวัดสัญญาณที่จุดต่างๆในวงจรโดยใช้ออสซิลโลสโคป(Oscilloscope)

7.2.1 ส่วนของวงจรสร้างสัญญาณ

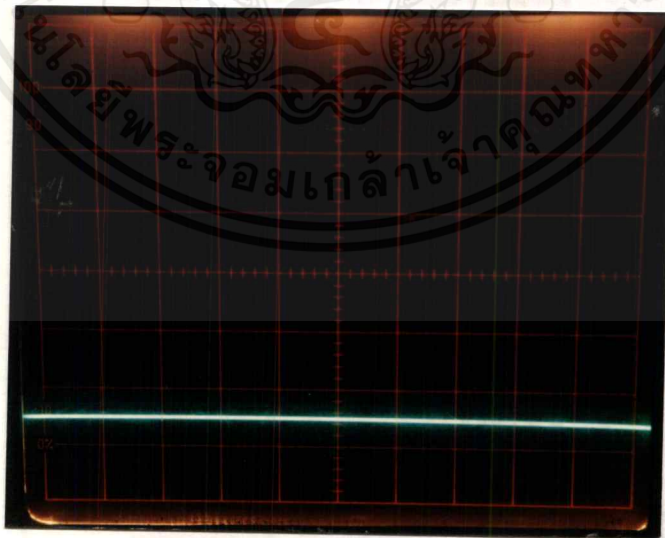
สัญญาณที่ออกจากตัวกำเนิดสัญญาณ ไซน์ XR2206



รูปที่ 7.2 สัญญาณเอาต์พุตของ XR2206 (2 V/div, 5 ms/div)

จากรูปจะเห็นว่า ลักษณะของสัญญาณไซน์ที่ออกมาจากอุปกรณ์สร้างสัญญาณ XR2203 นั้นจะเป็นไซน์ที่มีไฟตรงขี้อยู่ประมาณ +7 โวลต์ ดังนั้นต้องลดระดับสัญญาณไซน์ลงมาเพื่อนำไปเปรียบเทียบกับสัญญาณฟันเลื่อย(Saw tooth) ใน TL494

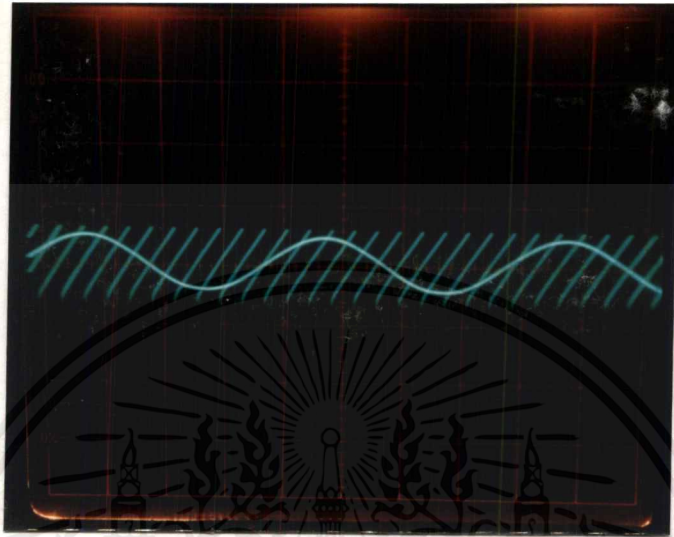
สัญญาณไฟตรงลงที่ออกจาก LM337



รูปที่ 7.3 สัญญาณไฟตรงลบที่ออกจาก LM337 (2 V/div, 5 ms/div)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

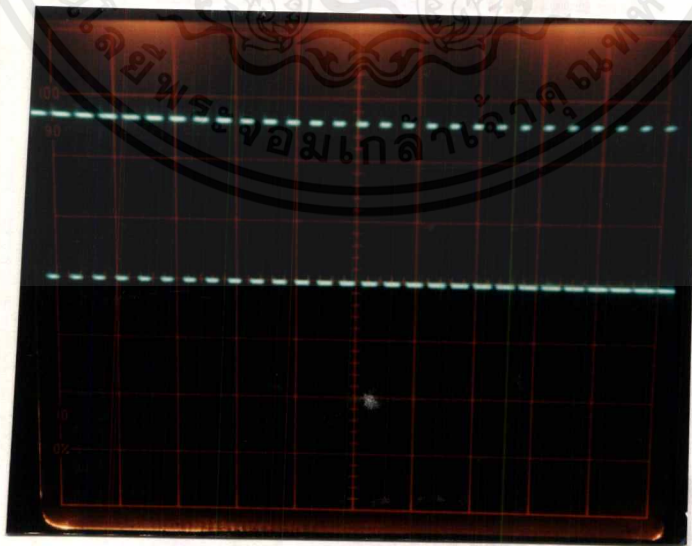
จะเห็นว่าสัญญาณไฟลบที่ออกจาก LM337 นั้นจะสามารถปรับค่าได้ตั้งแต่ -1.2 - -37 V ซึ่ง
จะนำไปต่ออนุกรมกับสัญญาณที่ออกจาก XR2206 เพื่อลดระดับไซน์ลงมา
การนำสัญญาณไซน์ 50 Hz มาเปรียบเทียบกับสัญญาณฟันเลื่อย 5 kHz



รูปที่ 7.4 การนำสัญญาณไซน์ 50 Hz จาก XR2206 มาเปรียบเทียบกับ
สัญญาณฟันเลื่อย 5 kHz ใน TL494 (2 V/div, 5 ms/div)

เราจะไม่สามารถหยุดสัญญาณทั้ง 2 ให้ซึ่งพร้อมกันได้เพราะความถี่ต่างกันมากหยุดได้เพียง
ตัวเดียวเท่านั้น

สัญญาณที่เปรียบเทียบกันแล้วที่ออกจากเอาต์พุทของ TL494



รูปที่ 7.5 สัญญาณเปรียบเทียบที่ออกจาก TL494 (5 V/div, 1 ms/div)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ออกจาก TL494 ที่เกิดจากการนำสัญญาณไซน์มาเปรียบเทียบกับสัญญาณฟันเลื่อย เราจะได้พัลส์ความถี่สูงที่ความกว้างพัลส์ไม่เท่ากัน และนำไปป้อนเข้าสู่วงจรสร้างเคทไทม์ (dead time) ต่อไป

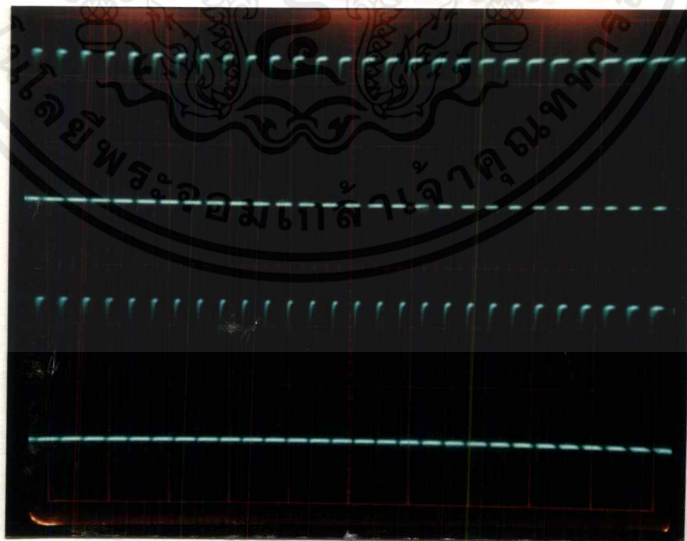
สัญญาณ 2 สัญญาณที่อินเวอร์สกันที่ออกจากส่วนวงจรสร้างเคทไทม์



รูปที่ 7.6 สัญญาณที่ออกจากส่วนของวงจรสร้างเคทไทม์ (2 V/div, 50 μ s/div)

จะเห็นว่า สัญญาณที่ออกมาทั้ง 2 เป็นสัญญาณที่มีลักษณะกลับเฟสกันและจะมีเคทไทม์ ประมาณ 6 μ s

ลักษณะของสัญญาณที่ออกจากวงจรแยกกราวด์

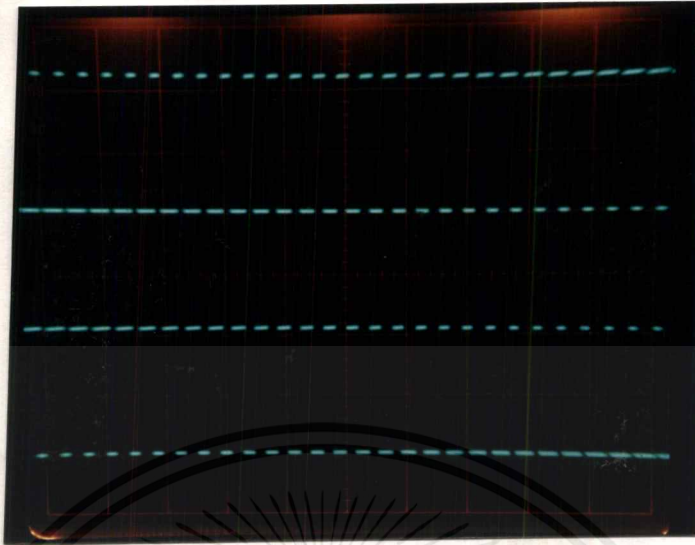


รูปที่ 7.7 เอาท์พุทของ 6N136 (2 V/div, 1 ms/div)

จะเห็นว่าสัญญาณที่ออกจาก 6N136 จะมีลักษณะกลับเฟสกับอินพุทและมีค่าสูงสุด +5 V จะใช้ SN7406 เพื่อเพิ่มแรงดันของสัญญาณเป็น +15 V และกลับเฟสสัญญาณอีกครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะสัญญาณที่ออกจาก SN7406



รูปที่ 7.8 สัญญาณที่ออกจาก SN7406 (5 V/div, 0.1 ms/div)

จะเห็นว่าสัญญาณที่ออกจากโอเพนคอลเล็กเตอร์ SN7406 จะมีเฟสตรงเดิมและค่าสูงสุดจะมีค่าประมาณ 15 V. และเข้าสู่วงจรขับเคลื่อนต่อไป

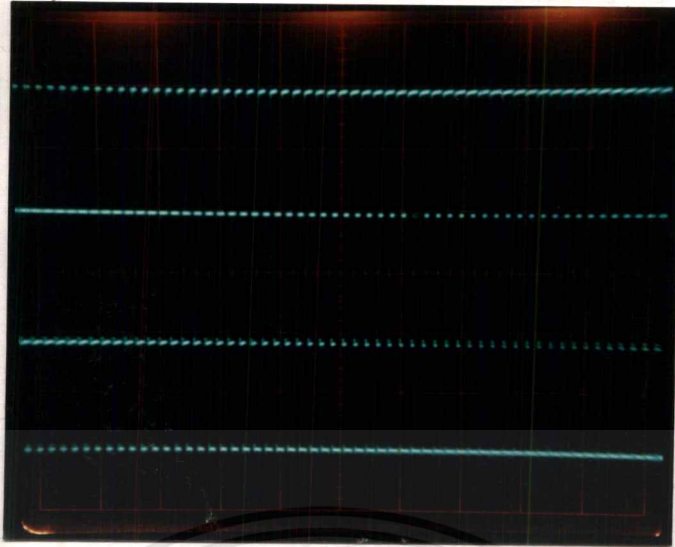
- ลักษณะสัญญาณที่ออกจากวงจรขับเคลื่อน



รูปที่ 7.9 สัญญาณที่ออกจาก IR2113 (5 V/div, 1 ms/div)

จากรูปเป็นสัญญาณที่ออกจากตัวขับเคลื่อน IR2113 ซึ่งยังไม่ได้ต่อกับไอจีบีที จะทำให้มีสัญญาณเฉพาะที่ขา low ของ IR2113 เพียงขาเดียว ส่วนขา high จะไม่มีสัญญาณ จะต้องนำไปต่อกับไอจีบีทีก่อน

ลักษณะของสัญญาณเมื่อนำไปต่อกับไอจีบีทีเพื่อขับไอจีบีที



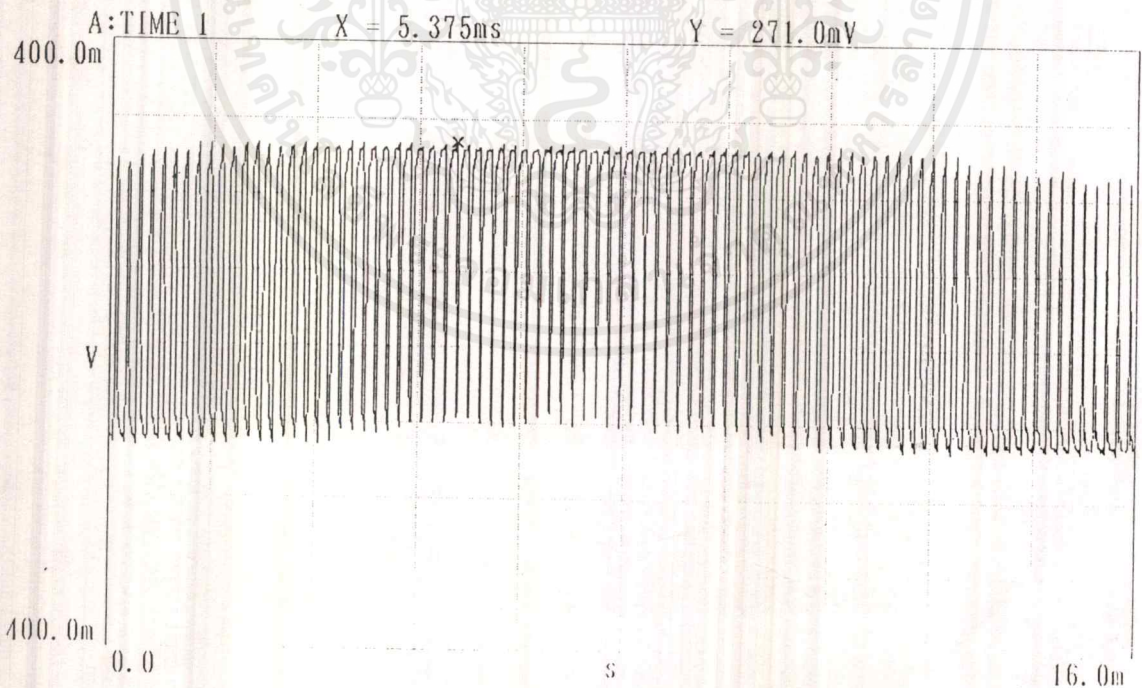
รูปที่ 7.10 สัญญาณขา high และ low ที่ออกจาก IR2113 (5 V/div, 2 ms)
เมื่อนำเอาที่พุดของ IR2113 ทั้งสองตัวไปต่อกับไอจีบีทีในวงจรกำลัง สัญญาณที่ขา high จะปรากฏออกมา และสัญญาณจะถูกทำให้ตกลงประมาณ 5 V เหลือ 10 V

7.2.2 ส่วนของวงจรกำลังฟูลบริดจ์อินเวอร์เตอร์

จ่ายด้วยไฟกระแสตรงจากแหล่งจ่ายและมีโหลด R 680 โอห์ม

- อินพุต 24 V

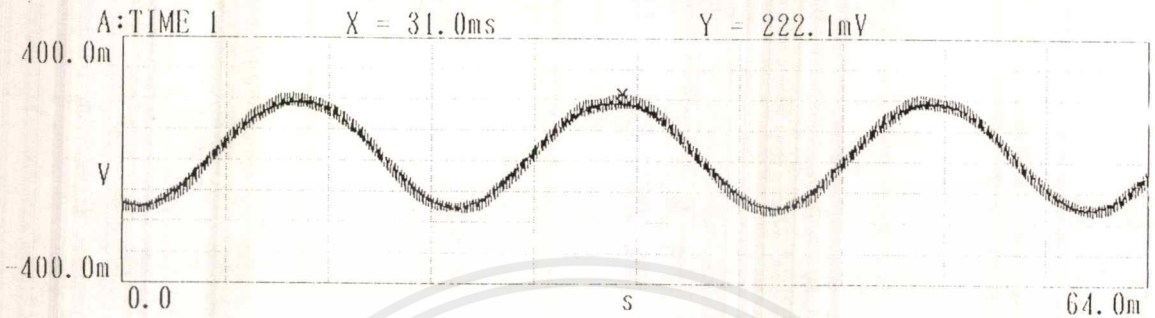
ลักษณะสัญญาณก่อนเข้าวงจรกรองความถี่



รูปที่ 7.11 ลักษณะของสัญญาณที่ได้จากวงจรฟูลบริดจ์แต่ยังไม่ผ่านวงจรกรองความถี่

จากรูปลักษณะของคลื่นที่ยังไม่ผ่านวงจรกรองความถี่จะมีลักษณะเป็นคลื่นความถี่สูงและมีความกว้างไม่เท่ากัน โดยจะมีทั้งซี่กบวกและลบ

ลักษณะของสัญญาณที่ผ่านวงจรกรองความถี่แล้ว



รูปที่ 7.12 สัญญาณไฟเอาต์พุตของอินเวอร์เตอร์ที่ผ่านวงจรกรองความถี่ จะเห็นได้ว่าสัญญาณจะมีลักษณะเป็นไซน์ 50 Hz โดยจะมีความถี่สูงแทรกอยู่ในรูปคลื่นและมีค่า rms ประมาณ 12 V

ลักษณะของฮาร์โมนิกที่เกิดขึ้นที่ความถี่ต่าง ๆ



รูปที่ 7.13 ฮาร์โมนิกต่าง ๆ ที่เกิดขึ้น

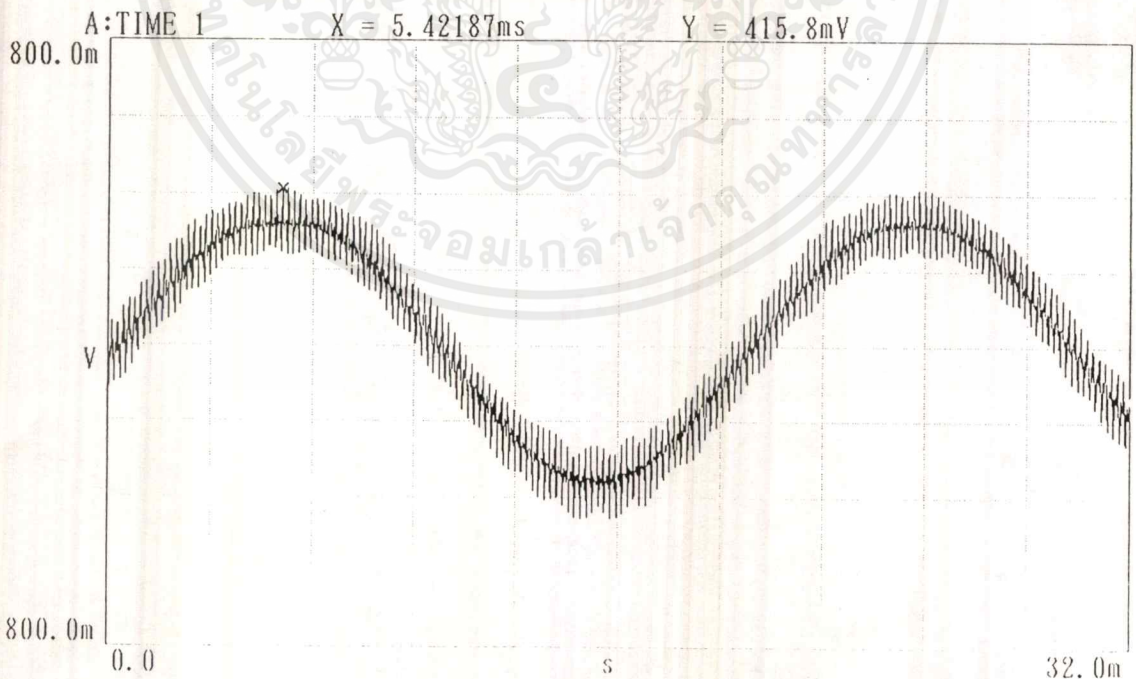
จะเห็นได้ว่าฮาร์โมนิกที่เกิดขึ้นจะอยู่ที่ความถี่ประมาณ 5 kHz ดังนั้นควรจะให้ความถี่คัตออฟของวงจรกรองความถี่ควรมีค่าต่ำกว่า 5 kHz และเราสามารถหาค่าฮาร์โมนิกดิสตอร์ชัน (THD) ของสัญญาณได้ดังตาราง

B:SPECTRUM 1		THD = 4.2303 %		
DLIST#	X VALUE Hz	Y VALUE Vrms	DISTORTION %	
1	46.875	118.1m		
2	93.75	4.855m	4.1101	
3	156.25	690.6u	0.5846	
4	203.125	569.6u	0.4822	
5	250.0	726.3u	0.6148	
6	296.875	84.67u	0.0717	
7	343.75	88.88u	0.0752	
8	406.25	40.87u	0.0346	
9	453.125	98.01u	0.0830	
10	500.0	22.74u	0.0192	
11	546.875	34.85u	0.0295	
12	593.75	16.25u	0.0138	
13	656.25	27.67u	0.0234	
14	703.125	43.91u	0.0372	
15	750.0	46.08u	0.0390	
16	796.875	87.97u	0.0745	
17	843.75	68.24u	0.0578	
18	906.25	15.74u	0.0133	
19	953.125	36.88u	0.0312	
20	1.0k	17.48u	0.0148	

ตารางที่ 7.1 แสดงค่าฮาร์โมนิกต่างๆ และค่า THD ของสัญญาณแรงดันเอาต์พุต
ค่า THD ของสัญญาณที่ผ่านวงจรกรองความถี่แล้วจะมีค่า 4.203 % ซึ่งยังถือว่าอยู่ในขั้นที่ยัง
ยอมรับได้

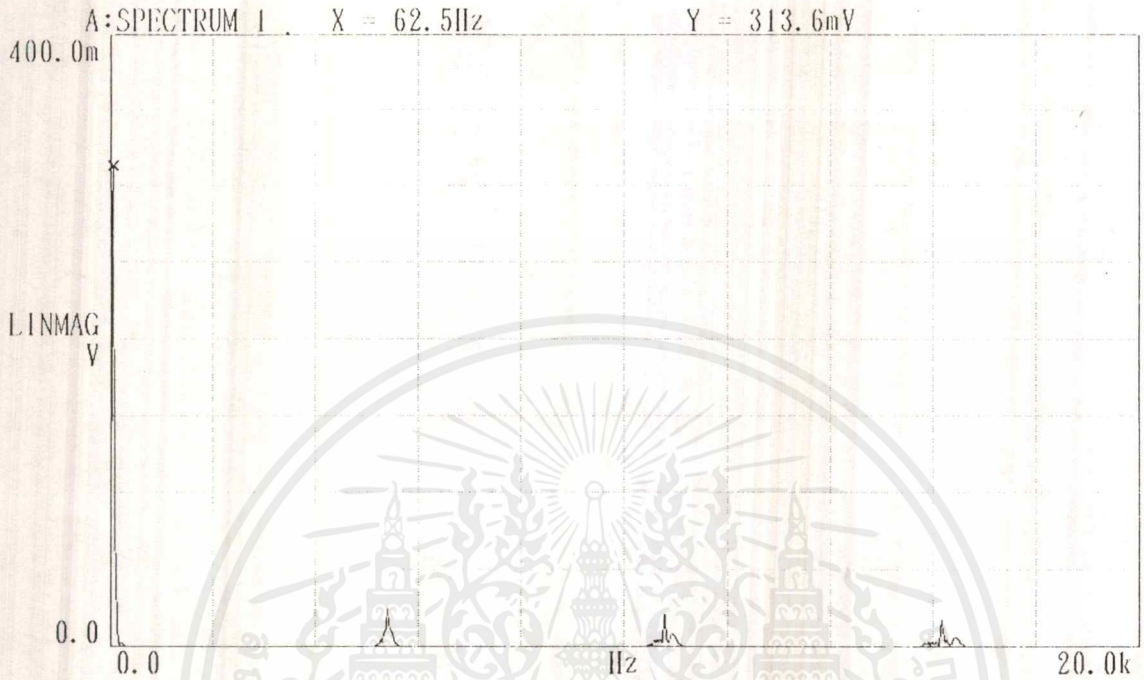
- อินพุต 48 V

ลักษณะของสัญญาณที่ออกจากวงจรกรองความถี่แล้ว



รูปที่ 7.14 แสดงสัญญาณที่ออกจากวงจรอินเวอร์เตอร์เมื่อป้อนไฟ 48 v.

จะเห็นว่าเมื่ออินพุตเพิ่มขึ้น ความถี่สูงที่ยังอยู่ในไซน์ จะมีค่ามากขึ้นด้วยเช่นกัน
ลักษณะของฮาร์โมนิกที่เกิดขึ้นในสัญญาณ



รูปที่ 7.15 ฮาร์โมนิกของสัญญาณที่เกิดขึ้นในสัญญาณเอาต์พุต

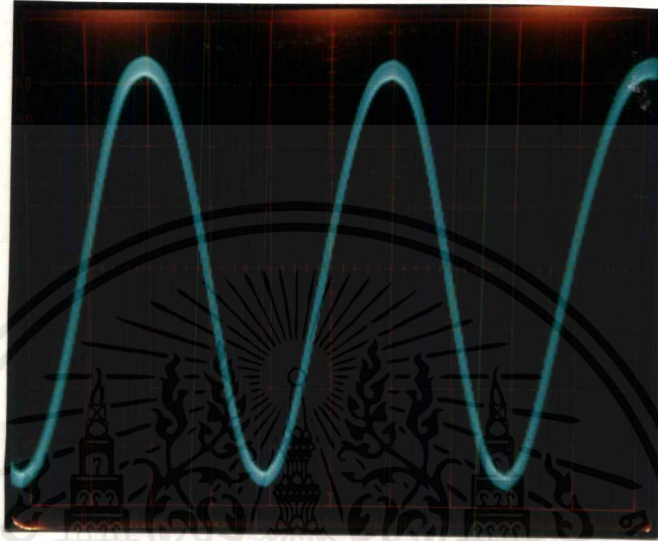
A: SPECTRUM 1		THD = 3.1572 %	
DLIST#	X VALUE Hz	Y VALUE V	DISTORTION %
1	46.875	336.3m	
2	93.75	10.15m	3.0190
3	156.25	1.367m	0.4066
4	203.125	1.498m	0.4455
5	250.0	2.237m	0.6651
6	296.875	320.6u	0.0953
7	343.75	219.5u	0.0653
8	406.25	91.75u	0.0273
9	453.125	263.1u	0.0782
10	500.0	69.81u	0.0208
11	546.875	224.3u	0.0667
12	593.75	94.46u	0.0281
13	656.25	219.9u	0.0654
14	703.125	72.81u	0.0217
15	750.0	187.0u	0.0556
16	796.875	149.2u	0.0444
17	843.75	144.0u	0.0428
18	906.25	118.5u	0.0352
19	953.125	83.56u	0.0248
20	1.0k	44.40u	0.0132

ตารางที่ 7.2 แสดงค่าฮาร์โมนิกต่างๆ และค่า THD

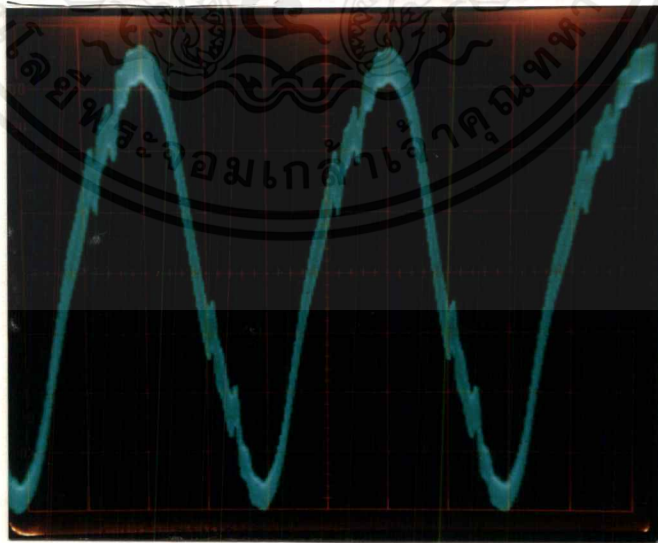
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางจะได้ค่า THD ของสัญญาณแรงดันเอาต์พุตประมาณ 3.152 % จะเห็นว่าเมื่อเพิ่มแรงดันขึ้นจะทำให้ค่า THD มีค่าลดลง

เมื่อนำแบตเตอรี่และแผงโซลาร์เซลล์มาต่อกับระบบโดยที่แบตเตอรี่ที่ใช้จะมีค่า 24 โวลต์จะได้สัญญาณต่าง ๆ ดังนี้

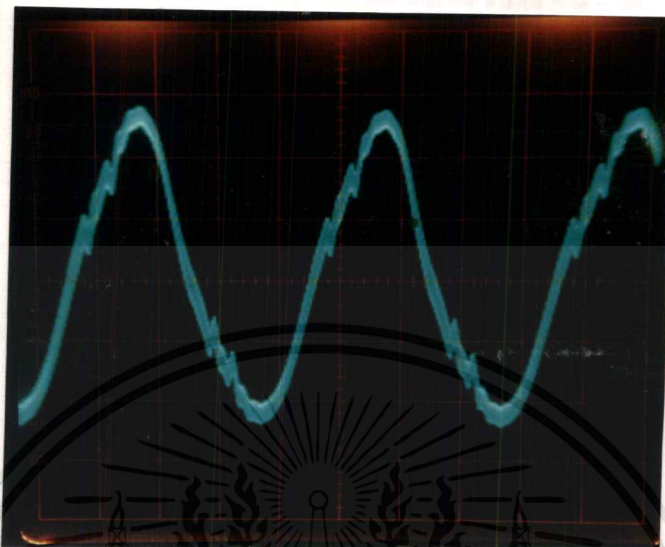


รูปที่ 7.16 สัญญาณเอาต์พุตของอินเวอร์เตอร์ที่ต่อโหลด R 680 โอห์ม (5 V/div, 5 ms/div)
เมื่อนำสัญญาณที่ได้จากรูปที่ 7.16 ป้อนเข้าหม้อแปลงแรงดัน 14/220 V สัญญาณที่ได้จะเป็นดังรูป

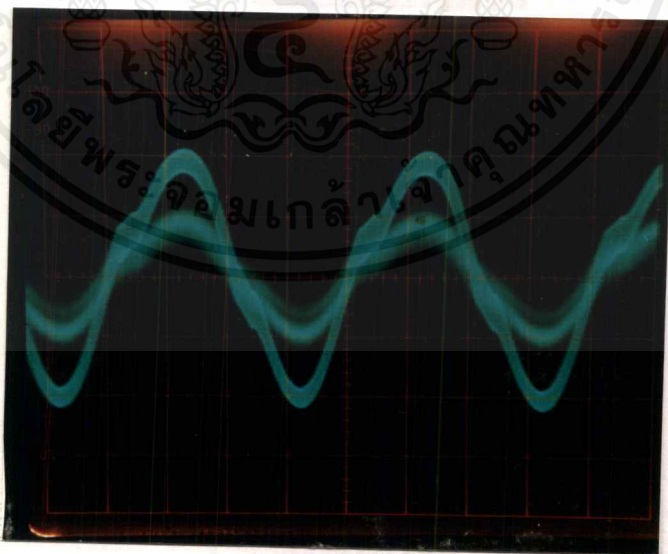


รูปที่ 7.17 สัญญาณที่เอาต์พุตหม้อแปลงขณะไม่ต่อโหลด (probe*10, 5 V/div, 5 ms/div)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.18 สัญญาณอินพุตของหม้อแปลงขณะไม่ต่อโหลด (5 V/div, 5 ms/div)



รูปที่ 7.19 สัญญาณเอาต์พุตของหม้อแปลงต่อโหลด R 680 โอห์ม (CH1 probe*10, 5 V/div, 5 ms/div, CH2 10 mV/div, 5 ms/div)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3 ผลการทดสอบระบบรวม

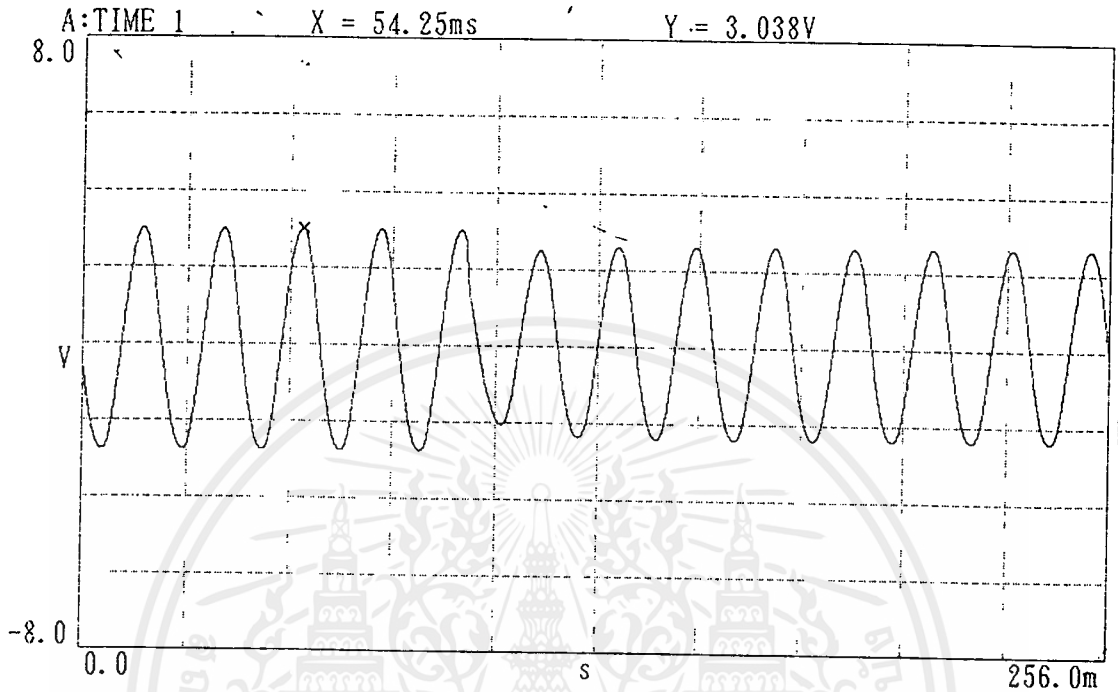
7.3.1 การทดลองหาประสิทธิภาพของระบบ

อุปกรณ์ในระบบ	ขนาดโหลด				
	0 W	25 W	40 W	60 W	100 W
เอาต์พุตเบตเตอร์					
แรงดัน (V)	26.2	26	24	23.5	23.5
กระแส (A)		0.85	1.1	1.4	1.8
กำลังไฟฟ้า (W)		22.1	26.4	32.9	42.3
เอาต์พุตอินเวอร์เตอร์และวงจรรองความถี่					
แรงดัน (V _{rms})	9.4	8	7	6	5
กระแส (A)		2.12	2.32	3.47	5
กำลังไฟฟ้า (W)		16	18	21	25
Power factor		0.96	0.98	0.99	0.99
Displacement factor		0.98	0.99	0.99	0.99
ประสิทธิภาพ (%)		72.4	68.1	63.8	60.2
เอาต์พุตหม้อแปลงไฟฟ้า					
แรงดัน (V _{rms})	170	129	115	104	76
กระแส (A)		0.14	0.17	0.21	0.29
กำลังไฟฟ้า (W)		14.5	16.5	19.5	23.5
power factor		0.84	0.9	0.94	0.95
Displacement factor		0.89	0.95	0.96	0.97
ประสิทธิภาพ (%)		90.62	91.6	92.8	94

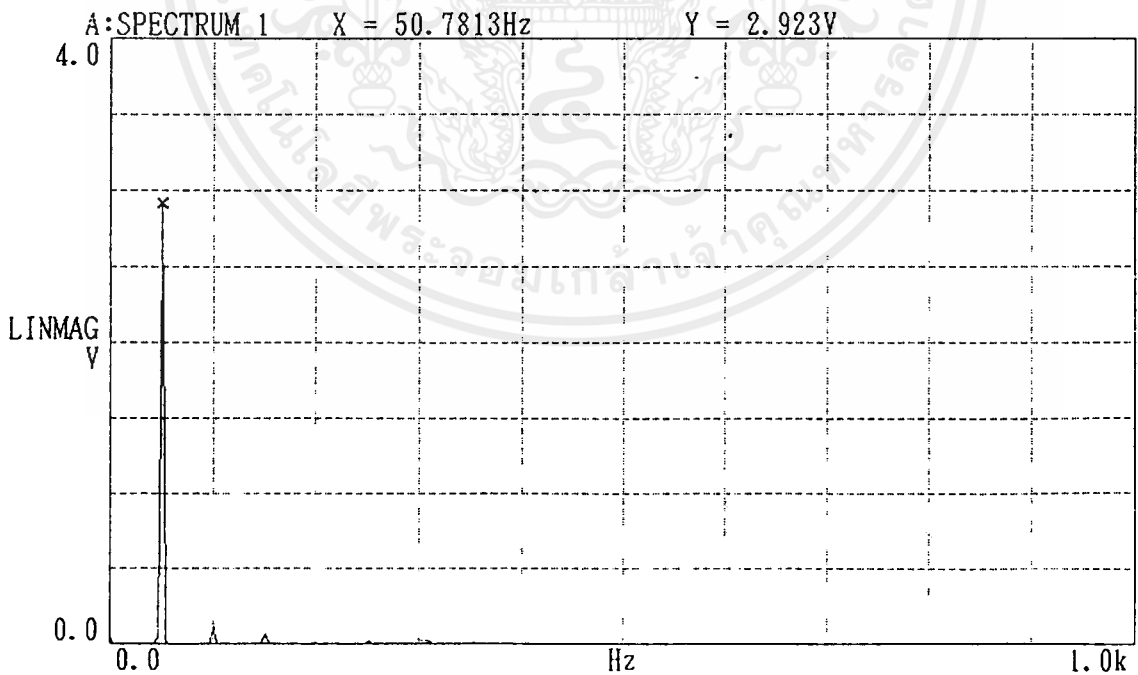
ตารางที่ 7.3 ประสิทธิภาพของอุปกรณ์ภายในระบบขณะต่อโหลด

ผลการทดสอบนี้ใช้หม้อแปลงขนาด 14/220 V เอาต์พุตของสัญญาณจากวงจรอินเวอร์เตอร์มีค่า 12 โวลต์จึงทำให้แรงดันขณะไม่ต่อโหลดมีค่าไม่ถึงพิกัดคือ 220 โวลต์และสัญญาณที่วัดได้จะมีผลจากวงจรรองความถี่มาก

7.3.2 ผลการวัดค่า THD ของสัญญาณแรงดันเอาต์พุตขณะต่อโหลด สัญญาณเอาต์พุตที่ได้จากการต่อโหลด



รูปที่ 7.20 สัญญาณเอาต์พุตของระบบขณะเพิ่มโหลด



รูปที่ 7.21 ค่าฮาร์โมนิกของสัญญาณเอาต์พุตขณะไม่ต่อโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 7.20 จะเห็นว่าเมื่อมีการต่อโหลดที่เอาท์พุทระดับแรงดันเอาท์พุทจะตกลงประมาณ 13% ซึ่งเมื่อมีการต่อโหลดจะมีการดึงกระแสทำให้แรงดันตกลง

จากรูปที่ 7.21 แสดงให้เห็นถึงค่าฮาร์โมนิกลำดับต่าง ๆ ที่เกิดขึ้นของสัญญาณเอาท์พุทจะเห็นว่า ค่าที่สูงสุดจะเป็นค่าของแรงดันมูลฐาน ส่วนฮาร์โมนิกลำดับอื่น ๆ ถัดไปจะมีเพียงเล็กน้อยเท่านั้น

ขนาดโหลด (W)	THD (%)	ลำดับของฮาร์โมนิก (V)				
		1	2	3	5	7
no-load	3.348	313.6	6.399	7.263	1.702	0.394
25	3.787	256.2	9.022	3.493	0.608	0.386
60	3.802	222	7.801	6.193	0.851	0.181

ตารางที่ 7.4 ค่า THD และค่าฮาร์โมนิกที่เกิดขึ้นขณะต่อโหลดต่าง ๆ

ค่า THD ของสัญญาณที่วัดได้นี้เป็นค่าที่ได้จากเอาท์พุทของหม้อแปลง 12/220 V และแรงดันขณะไม่ต่อโหลดมีค่า 220 โวลต์

7.3.3 ผลการทดลองวัดค่าเวลาในการชาร์จและการดิสชาร์จแบตเตอรี่ที่ใช้ในระบบ เงื่อนไขในการทดสอบ

1. ขนาดของแบตเตอรี่ที่นำมาทดสอบมีค่า 12 โวลต์, 24 A-H
2. โดยกำหนดให้ค่าแรงดันต่ำสุดของแบตเตอรี่ (End of cell) มีค่าเท่ากับ 10 โวลต์
3. ขนาดของโหลดที่ใช้มีค่าเท่ากับ 12 โวลต์, 42 วัตต์
4. ขณะดิสชาร์จ แบตเตอรี่ไม่ได้ต่อกับแผงโซลาร์เซลล์
5. แผงโซลาร์เซลล์ที่นำมาชาร์จมีขนาด 55 วัตต์

การทดสอบ	เวลา (ชั่วโมง)
การชาร์จ	2.30
การดิสชาร์จ	4.00

ตารางที่ 7.5 เวลาที่ใช้ในการชาร์จและดิสชาร์จของแบตเตอรี่

บทที่ 8

สรุปและวิจารณ์ผลการทดลอง

8.1 สรุปและวิจารณ์ผลการทดลอง

ระบบไฟฟ้าพลังงานแสงอาทิตย์ที่ใช้เป็นแบบสะแตอโนคือไม่ได้ต่อเข้ากับการไฟฟ้าและมีแบตเตอรี่สำรองมีขนาดกำลัง 100 VA, 220 V, 50 Hz, หนึ่งเฟส
แผงเซลล์แสงอาทิตย์

จากผลการทดลองในภาคผนวกระดับพลังงานที่ออกมาจากแผงเซลล์แสงอาทิตย์ยังแปรเปลี่ยนไปตามความเข้มแสงและมุมที่แผงเซลล์แสงอาทิตย์ทำกับพื้นโลกด้วย ทำให้บางช่วงกำลังเอาท์พุทตกลง(จ่ายกระแสได้น้อยลง) ได้ทั้งนี้ขึ้นอยู่กับสภาพดินฟ้าอากาศด้วย ดังนั้นการใช้เซลล์แสงอาทิตย์ให้ได้ประสิทธิภาพสูงสุด ควรคำนึงถึงสภาพดินฟ้าอากาศและการติดตั้งเซลล์แสงอาทิตย์ด้วย

ส่วนวงจรเรกจูเลเตอร์

ทำหน้าที่ ควบคุมระดับแรงดันของแบตเตอรี่ไม่ให้ระดับแรงดันในการชาร์จเกิน(24V) วงจรในส่วนนี้จะทำงานได้ในเมื่อระดับแรงดันในการชาร์จเกินหรือต่ำกว่า 24V ค่อนข้างมาก(รีเลย์จะตัดวงจรออก) แต่จะมีปัญหาเมื่อระดับแรงดันมีการกระเพื่อมใกล้ๆ 24V รีเลย์จะมีปัญหาคือจะมีการปิด-เปิดไปมาซึ่งทำให้เรกจูเลเตอร์ทำงานผิดพลาดได้

ส่วนวงจรอินเวอร์เตอร์

ส่วนสร้างสัญญาณ

1.สัญญาณฟันเลื่อยที่สร้างขึ้นจาก TL494 ยังไม่ค่อยสมมาตรในซิกบวกและลบจะสังเกตได้จากออสซิลโลสโคปคือซิกลบจะไม่ค่อยเป็นสามเหลี่ยม ทำให้สัญญาณจากการเปรียบเทียบไม่ค่อยดีเท่าที่ควร

2.สัญญาณที่ได้จากการเปรียบเทียบระหว่างฟันเลื่อยและไซน์เนื้อพัลส์ซิกบนและซิกล่างต่างกันเล็กน้อย ทั้งนี้อาจเกิดจากระดับการเปรียบเทียบของสัญญาณทั้งสองไม่เท่ากันและผลจากข้อหนึ่ง

3.ระดับสัญญาณเมื่อนำไปขับใส่ IGBT จะตกลงจาก 15V เหลือประมาณ 10V ซึ่งอาจมีผลต่อการ ON-OFF ของ IGBT ได้

ส่วนวงจรกำลัง

1.รูปของแรงดันไซน์ที่ออกจากเอาท์พุทของวงจรอินเวอร์เตอร์ซิกบวกและซิกลบจะแตกต่างกันเล็กน้อย ทั้งนี้ก็เนื่องมาจากสัญญาณที่นำมาทริก IGBT นั้นเอง

2. สัญญาณเอาต์พุตที่ออกจากอินเวอร์เตอร์ยังไม่เป็นสัญญาณไซน์อย่างแท้จริง คือ จะมีสัญญาณความถี่สูงขี้อยู่ ทั้งนี้เกิดจากการออกแบบวงจรกรองแบบ Low Pass Filter นั้นเอง เพราะค่าความเหนี่ยวนำในวงจรมีความคลาดเคลื่อนไปบ้าง

3. ตัวเหนี่ยวนำในวงจรกรองความถี่มีผลต่อระดับแรงดันเอาต์พุตในขณะที่มีโหลด ระดับแรงดันตกลงมากผิดปกติเมื่อมีโหลดมากขึ้น(เมื่อใช้ค่าตัวเหนี่ยวนำมีค่ามาก ๆ) พิจารณาได้จากสมการ

$$v = L \frac{di}{dt} \quad (8.1)$$

จากสมการจะเห็นได้ว่าเมื่อมีโหลดมากขึ้น โหลดจะดึงกระแสมากขึ้นทำให้แรงดันตกคร่อมตัวเหนี่ยวนำมีค่ามากขึ้นยิ่งถ้าใช้ค่าตัวเหนี่ยวนำมีค่ามากเท่าไรยิ่งจะทำให้ระดับแรงดันตกคร่อมตัวเหนี่ยวนำมีค่ามากเท่านั้น เป็นผลให้แรงดันเอาต์พุตตกลงมากผิดปกติ ดังนั้นควรใช้ค่าตัวเหนี่ยวนำที่เหมาะสม (ต่ำ ๆ) และค่าตัวเก็บประจุไม่สูงมากนัก ซึ่งสัญญาณที่ได้จะมีค่า THD ของสัญญาณแรงดันเอาต์พุตสูงแต่ก็สามารถนำไปเข้าหม้อแปลงได้ และจะกรองความถี่อีกครั้งหนึ่งโดยใช้ตัวเก็บประจุค่าประมาณ 3 μF จะทำให้ค่าของ THD ของสัญญาณแรงดันเอาต์พุตมีค่าต่ำลง

4. สัญญาณจากวงจรกรองความถี่ก่อนเข้าหม้อแปลงจะมีผลต่อสัญญาณเอาต์พุตของหม้อแปลง คือถ้าสัญญาณอินพุตของหม้อแปลงมีความถี่สูงมากในขณะที่มีหม้อแปลงเป็นแกนเหล็กจะส่งผลให้หม้อแปลงไฟฟ้านั้นอิ่มตัวได้จะทำให้สัญญาณเอาต์พุตผิดเพี้ยนหม้อแปลงเพิ่มระดับแรงดัน

เมื่อนำแรงดันไฟสลับที่ได้จากอินเวอร์เตอร์ไปจ่ายให้หม้อแปลงสัญญาณจะมีความผิดเพี้ยนมากขึ้น ทั้งนี้เกิดจากมีฮาร์โมนิกส์ในหม้อแปลงเกิดขึ้นมาด้วย

เมื่อต่อโหลดเข้าที่เอาต์พุตระดับแรงดันเอาต์พุตจะตกลงและสัญญาณไซน์ที่วัดได้จะมีความผิดเพี้ยนค่อนข้างมากแสดงว่าเมื่อต่อโหลดเข้าไปจะมี ฮาร์โมนิกส์ที่ไม่ต้องการเกิดขึ้น

การทดลองหาประสิทธิภาพ

จากผลการทดลองจะเห็นว่า

-เมื่อไม่มีการต่อโหลดเลยแรงดันเอาต์พุตของแผงเซลล์แสงอาทิตย์จะมีค่าค่อนข้างสูง(34V)แต่เมื่อแผงโซลาร์เซลล์มีโหลดแบบเตอร์ระดับแรงดันจะตกลงมาเหลือ 24V(ต่อแบบเตอร์เข้าไป) และเมื่อมีการเพิ่มโหลดขึ้นไปเรื่อยๆจน 100W ระดับแรงดันยิ่งตกลงมากขึ้น ซึ่งเป็นคุณลักษณะของเซลล์แสงอาทิตย์และโหลดจะดึงกระแสมากเนื่องจากใช้กำลังมากขึ้นนั่นเอง

-ประสิทธิภาพสูงสุดของอินเวอร์เตอร์มีค่าประมาณ 72.4%ซึ่งถือได้ว่าอยู่ในเกณฑ์ที่ดี ทั้งนี้อาจเกิดจาก Loss ที่วงจรฟิลเตอร์และจากการ Switching ที่ความถี่สูง ส่วนประสิทธิภาพของหม้อแปลงอยู่ที่ประมาณ 92% ซึ่งถือว่าพอใช้ได้

-ประสิทธิภาพของระบบยังค่อนข้างต่ำซึ่ง Loss ในระบบเกิดจาก วงจรอินเวอร์เตอร์ หม้อแปลง เป็นส่วนใหญ่

-ค่าความถี่เพี้ยนจะมีค่าสูงขึ้นเมื่อโหลดเพิ่มมากขึ้น

8.2 ข้อเสนอแนะและแนวทางในการพัฒนา

1.ควรทำระบบป้องกันวงจรเพิ่มเติมอันได้แก่ ส่วนป้องกันวงจรควบคุมและวงจรกำลัง รวมถึงระบบป้องกันแผงโซลาร์เซลล์ด้วย

2.ในส่วนของวงจรเรกติไฟเออร์ควรใช้อุปกรณ์ Comparator ที่มี ฮิสเทอเรซิสรูป เพื่อป้องกันปัญหาการปิด-เปิด ของตัวรีเลย์

3.ควรเปลี่ยนหม้อแปลงที่ใช้ในการแปลงแรงดันเป็น DC to DC Converter เพื่อเพิ่มประสิทธิภาพ และลดฮาร์โมนิกส์ที่เกิดขึ้นในวงจร

4.ควรทำระบบให้สามารถต่อเข้ากับระบบของการไฟฟ้าเพื่อความน่าเชื่อถือของระบบโดยใช้ วงจรเฟสล็อกคูลูปคอนโทรล (phase lock loop control circuit)

5.ในการออกแบบวงจรควบคุมโดยใช้วิธี SPWM ควรมีการพัฒนาให้มีการนำไมโครคอนโทรลเลอร์มาใช้

6.ควรพัฒนาประสิทธิภาพของระบบให้สูงขึ้น โดยใช้เทคนิควิธีการอื่นๆที่ดีเข้าช่วย

7.การออกแบบหม้อแปลงและตัวเหนี่ยวนำความถี่สูงในวงจรควรที่จะออกแบบให้ดีเพราะมีผลกระทบต่อวงจรมาก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองแผงโซลาร์เซลล์

จากหลักการในการใช้งานระบบพลังงานแสงอาทิตย์ ในการทดลองนี้จะทำเพื่อศึกษาคุณสมบัติของแผงเซลล์แสงอาทิตย์ เพื่อหาประสิทธิภาพคุณลักษณะทางไฟฟ้าของระบบและลักษณะการใช้งานที่เหมาะสม

การทดลองคุณลักษณะที่ความเข้มแสงต่าง ๆ

เป็นการแสดงความสัมพันธ์ระหว่างความเข้มแสงกับความสามารถในการจ่ายไฟของแผงเซลล์แสงอาทิตย์โดยการวัด V_{oc} กับ I_{sc} ที่ความเข้มแสงต่าง ๆ ตั้งแต่ 0-3000 LUX (เนื่องจากลักซ์มิเตอร์ (LUX METER) มีขอบเขต สูงสุดเพียง 3000 LUX) ได้ผลการทดลองดังนี้

ความเข้มแสง (LUX)	แรงดันเปิดวงจร V_{oc} (V)	กระแสลัดวงจร I_{sc} (A)
0	0	0
50	2.4	0
200	8.05	0.009
400	9.6	0.011
600	10.75	0.018
800	11.5	0.021
1000	12.5	0.027
1200	12.7	0.028
1400	13.5	0.035
1600	13.7	0.04
1800	14	0.042
2000	14.6	0.052
2200	14.8	0.058
2400	15	0.06
2600	15.1	0.062
2800	15.2	0.07
3000	15.5	0.081

ตารางที่ ผ.1 ตารางแสดงคุณลักษณะของแผงที่ความเข้มแสงต่าง ๆ

การทดลองเพื่อหามุมเอียงที่เหมาะสม

เป็นการทดลองหาความสามารถในการจ่ายไฟของแผงที่มุมเอียงต่าง ๆ โดยทำการวัดค่า Voc และ Isc ที่มุมเอียงค่าต่าง ๆ ตั้งแต่ 15-25 องศาโดยมีช่วงห่างกันทุก ๆ 5 องศา หันหน้าไปทางทิศใต้ทำการวัดทุก ๆ ชั่วโมง ตั้งแต่ 7.00 ถึง 17.00 น. ให้ผลการทดลองดังนี้

เวลา	มุมเอียง อุณหภูมิ	15 องศา		20 องศา		25 องศา	
		Voc	Isc	Voc	Isc	Voc	Isc
7.00	22.5	17.5	0.29	17.5	0.27	17.5	0.26
8.00	27	18.6	0.84	18.6	0.85	18.5	0.81
9.00	27	18.5	1.64	18.5	1.55	18.5	1.42
10.00	31	18.2	1.92	18.3	1.82	18.3	1.69
11.00	29	18	2.18	18.5	2.04	18	1.88
12.00	35.5	17.9	2.22	17.8	2.06	18	1.92
13.00	35	18	1.98	18	1.86	17.5	1.7
14.00	35	17.5	1.75	17.5	1.65	17.5	1.43
15.00	31.5	18	1.1	17.5	1.3	17.5	0.92
16.00	32.5	17.6	0.69	17.5	0.6	17.4	0.57
17.00	29.5	16.5	0.21	16.5	0.19	16.2	0.18

ตารางที่ ผ.2 วัดค่า Voc และ Isc โดยหันแผงไปทางทิศใต้

INTERNATIONAL RECTIFIER

HIGH VOLTAGE MOS GATE DRIVER

IR2113

General Description

The IR2113 is a high voltage, high speed MOS-gated power device driver with independent high side and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS outputs or with LSTTL outputs using pull-up resistors. Output drivers use low impedance totem-pole arrangement designed for low cross-conduction current spikes. Propagation delays for the two channels are matched to simplify use in high frequency application. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration that operates off high voltage rail up to 600 volts.

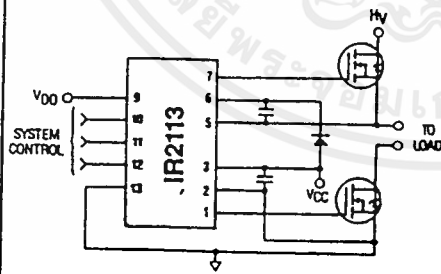
Applications

- High frequency switch-mode power supply
- DC and AC motor drives
- Electronic lamp ballast
- Battery charger
- Induction heating and welding
- Switching amplifier

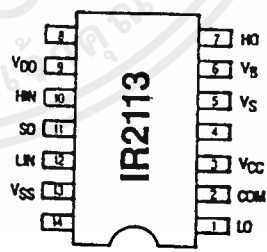
Features

- Floating supply designed for bootstrap operation
 - Operating offset range from -5V to +600V
 - dv/dt immunity, rated at $\pm 50V/ns$
 - Quiescent power dissipation of 1.6mW at 15V
- Wide output operating gate drive supply range from 10 to 20V
- Separate logic supply to interface with logic signal
 - Operating supply range from 5 to 20V
 - Logic and power ground operating offset range from -5 to +5V
- CMOS Schmitt-triggered inputs with hysteresis and pull-down
- Cycle by cycle edge-triggered shutdown logic
- Undervoltage lockout with hysteresis for both channels
- Output totem-pole driver designed to drive MOS-gated power devices
 - Peak current capability at 2A minimum
 - Switching time of 25ns typical into 1000pF load
- Matched propagation delay time for both channels
 - Typical 120ns turn-on delay and 94ns turn-off delay
 - Maximum rated matching differential of $\pm 10ns$
- Latch Immune CMOS. Withstand >2A reverse current at I/O pins

Typical Connection



Pinout Assignment



For mechanical specifications see back page

IR2113

Absolute Maximum Ratings

Absolute Maximum Ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The Thermal Resistance and Power Dissipation ratings are measured under board mounted and still air conditions.

Symbol	Parameter	Min	Max	Units	
V _B	High Side Floating Supply Absolute Voltage	-0.5	V _S + 20	V	
V _S	High Side Floating Supply Offset Voltage	-V _{BS} - 0.5	600		
V _{HO}	High Side Output Voltage	V _S - 0.5	V _B + 0.5		
V _{CC}	Low Side Fixed Supply Voltage	-0.5	20		
V _{LO}	Low Side Output Voltage	-0.5	V _{CC} + 0.5		
V _{DD}	Logic Supply Voltage	-0.5	V _{SS} + 20		
V _{SS}	Logic Supply Offset Voltage	V _{CC} - 20	V _{CC} + 0.5		
V _{IN}	Logic Input Voltage (HIN, LIN & SD)	V _{SS} - 0.5	V _{DD} + 0.5		
dV _S /dt	Allowable Offset Supply Voltage Transient (Fig. 16)	—	50		V/ns
P _D	Package Power Dissipation @ T _A <= 25°C (Fig. 19)	—	1.6		W
R _{thJA}	Thermal Resistance, Junction to Ambient	—	75	°C/W	
T _J	Junction Temperature	-55	150	°C	
T _S	Storage Temperature	-55	150		
T _L	Lead Temperature (Soldering, 10 seconds)	—	300		

Recommended Operating Conditions

The Input/Output Logic Timing diagram is shown in Fig. 1. For proper operation the device should be used within the recommended conditions.

The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in Fig. 2 and 3.

Symbol	Parameter	Min	Max	Units
V _B	High Side Floating Supply Absolute Voltage	V _S + 10	V _S + 20	V
V _S	High Side Floating Supply Offset Voltage	-5	600	
V _{HO}	High Side Output Voltage	V _S	V _B	
V _{CC}	Low Side Fixed Supply Voltage	10	20	
V _{LO}	Low Side Output Voltage	0	V _{CC}	
V _{DD}	Logic Supply Voltage	V _{SS} + 5	V _{SS} + 20	
V _{SS}	Logic Supply Offset Voltage	-5	5	
V _{IN}	Logic Input Voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC}, V_{BS}, V_{DD}) = 15V and V_{SS} = COM unless otherwise specified.

The dynamic electrical characteristics are measured using the test circuit as shown in Fig. 11.

Symbol	Parameter	T _J = 25°C			T _J = -55 to 150°C		Units	Test Conditions	Reference
		Min	Typ	Max	Min	Max			
t _{on}	Turn-On Propagation Delay	—	120	150	—	260	ns	V _S = 0V	Fig. 12
t _{off}	Turn-Off Propagation Delay	—	94	125	—	220		V _S = 600V	
t _{sd}	Shutdown Propagation Delay	—	110	140	—	235		V _S = 600V	
t _r	Turn-On Rise Time	—	25	35	—	50	ns	C _L = 1000pF	Fig. 13
t _f	Turn-Off Fall Time	—	17	25	—	40		C _L = 1000pF	
M _{ton}	Delay Matching, HS and LS Turn-On	—	—	10	—	—		M _{ton} -L _{on}	
M _{toff}	Delay Matching, HS and LS Turn-Off	—	—	10	—	—	M _{toff} -L _{off}		
DH _{ton}	Deadtime, LS Turn-Off to HS Turn-On	16	26	36	—	—	(M _{ton} -L _{off})	Fig. 15	
DL _{ton}	Deadtime, HS Turn-Off to LS Turn-On	16	26	36	—	—	(L _{on} -M _{off})		

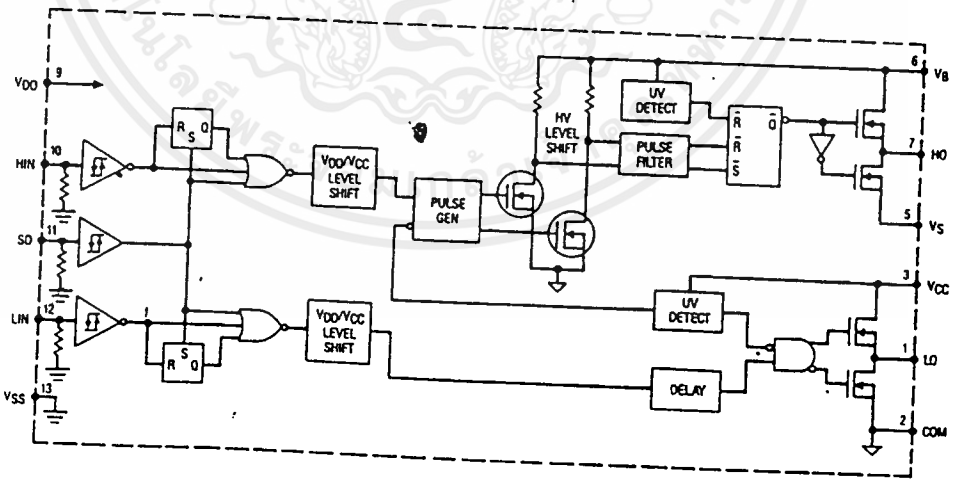
Static Electrical Characteristics

VBIAS (VCC, VBS, VDD) = 15V unless otherwise specified.

The VIN, VIH and IIN parameters are referenced to VSS and are applicable to all three logic Input Pins: HIN, LIN and SD. The VO and IO parameters are referenced to COM or VS and are applicable to the respective Output Pins: HO or LO.

Symbol	Parameter	Tj = 25°C			Tj = -55 to 150°C		Units	Test Conditions	Reference
		Min	Typ	Max	Min	Max			
VIH	Logic "1" Input Voltage	3.1	—	—	3.3	—	V	VDD = 5V	Fig. 4
		6.4	—	—	6.8	—		VDD = 10V	
		9.5	—	—	10	—		VDD = 15V	
		12.5	—	—	13.3	—		VDD = 20V	
VIL	Logic "0" Input Voltage	—	—	1.8	—	1.7	V	VDD = 5V	Fig. 4
		—	—	3.8	—	3.6		VDD = 10V	
		—	—	6	—	5.7		VDD = 15V	
		—	—	8.3	—	7.9		VDD = 20V	
VOH	High Level Output Voltage, VBIAS-VO	—	0.7	1.2	—	1.5	V	VIN = VIH, IO = 0A	Fig. 10
VOL	Low Level Output Voltage, VO	—	—	0.1	—	0.1		VIN = VIL, IO = 0A	
ILK	Offset Supply Leakage Current	—	—	50	—	250	µA	VB = VS = 600V	Fig. 5
IQBS	Quiescent VBS Supply Current	—	125	230	—	500		VIN = VIH or VIL	
IQCC	Quiescent VCC Supply Current	—	180	340	—	600	VIN = VIH or VIL	Fig. 7	
IQDD	Quiescent VDD Supply Current	—	5	30	—	60	VIN = VIH or VIL		Fig. 8
IIN+	Logic "1" Input Bias Current	—	15	30	—	70	µA	VIN = 15V	
IIN-	Logic "0" Input Bias Current	—	—	1	—	10		VIN = 0V	
VBSUV+	VBS Supply Undervoltage Positive Going Threshold	7.7	8.7	9.7	—	—	V		Fig. 9
VBSUV-	VBS Supply Undervoltage Negative Going Threshold	7.3	8.3	9.3	—	—			
VCCUV+	VCC Supply Undervoltage Positive Going Threshold	7.6	8.6	9.6	—	—			
VCCUV-	VCC Supply Undervoltage Negative Going Threshold	7.2	8.2	9.2	—	—			
IO+	Output High Short Circuit Pulsed Current	2	—	—	—	—	A	VOUT = 0V, VIN = 15V, PW <= 10 µs	
IO-	Output Low Short Circuit Pulsed Current	2	—	—	—	—		VOUT = 15V, VIN = 0V, PW <= 10 µs	

Functional Block Diagram



Units
V
A/ins
W
°C/W
°C

Units
V

Conditions	Reference
V	Fig. 12
OV	Fig. 13
OV	Fig. 14
opt	Fig. 15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2113

Typical Performance Characteristics

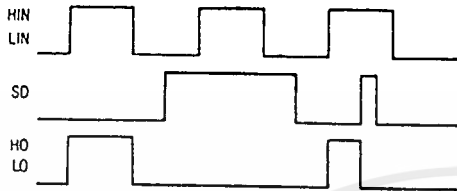


Fig. 1 — Input/Output Timing Diagram

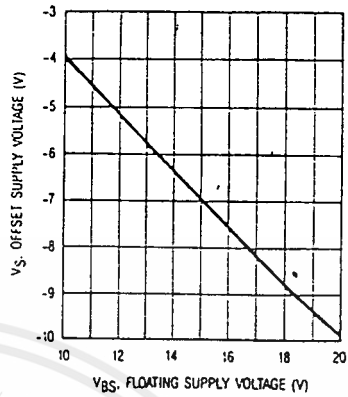


Fig. 2 — Maximum V_S Negative Offset vs. V_{BS} Supply Voltage (For Proper I/O Logic Transition)

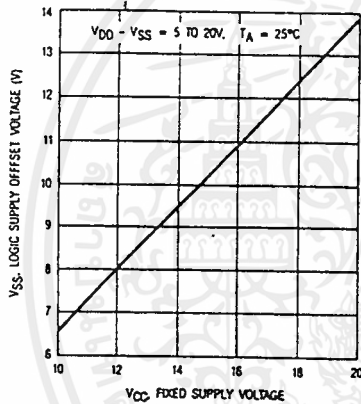


Fig. 3 — Maximum V_{SS} Positive Offset Voltage vs. V_{CC} Supply Voltage (For Proper I/O Logic Transition)

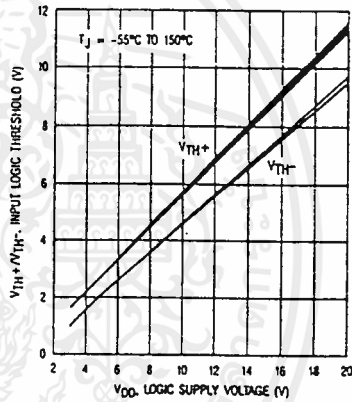


Fig. 4 — Input Logic Threshold vs. V_{DD} Supply Voltage

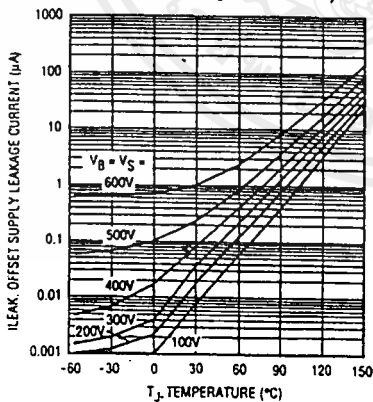


Fig. 5 — Offset Supply Leakage Current vs. Temperature

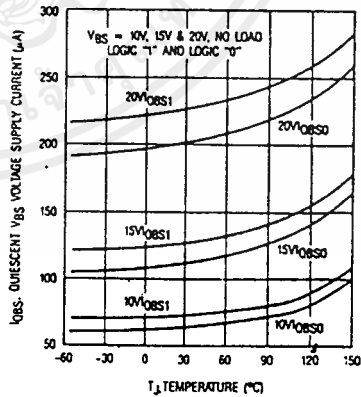


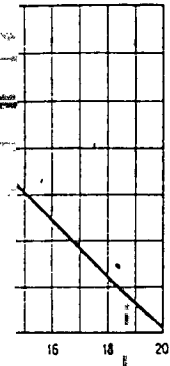
Fig. 6 — Quiescent V_{BS} Supply Current vs. Temperature

Typ

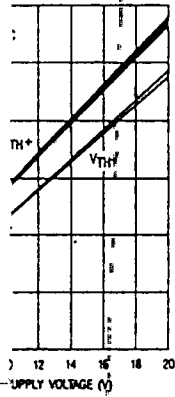
HIN
SD
LIN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

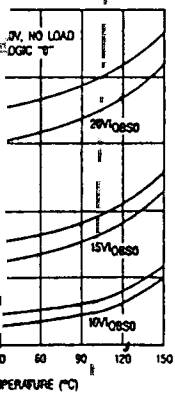
Typical Performance Characteristics



SUPPLY VOLTAGE (V)
 V_{BS} Negative Supply Voltage (Logic Transition)



Logic Threshold Supply Voltage



Quiescent V_{CC} Supply Current vs. Temperature

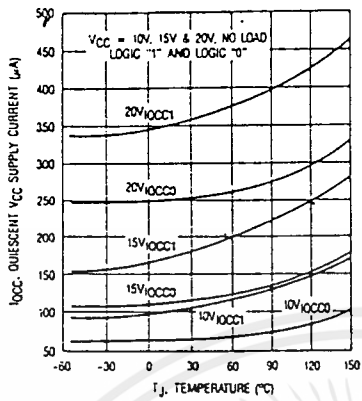


Fig. 7 — Quiescent V_{CC} Supply Current vs. Temperature

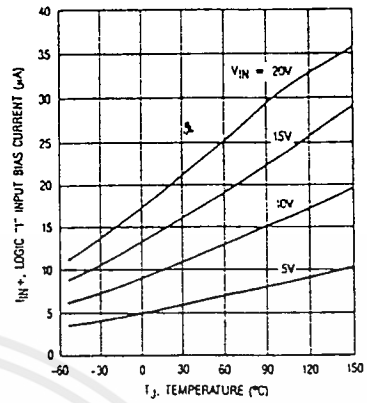


Fig. 8 — Logic "1" Input Bias Current vs. Temperature

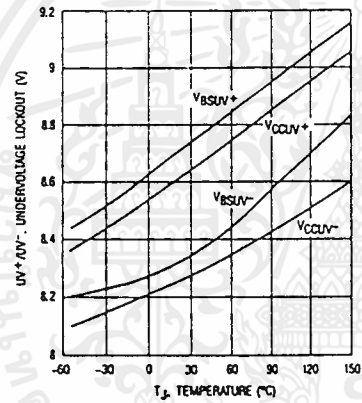


Fig. 9 — Undervoltage Lockout vs. Temperature

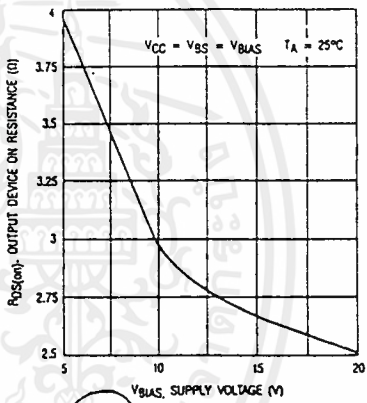


Fig. 10 — Output Device On Resistance vs. Supply Voltage

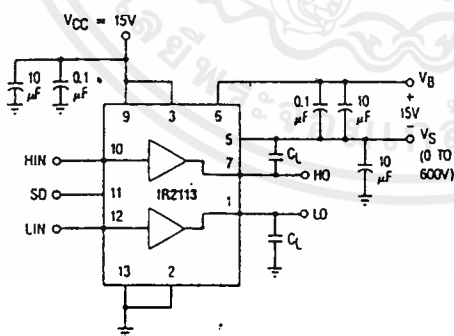


Fig. 11a — Switching Time Test Circuit

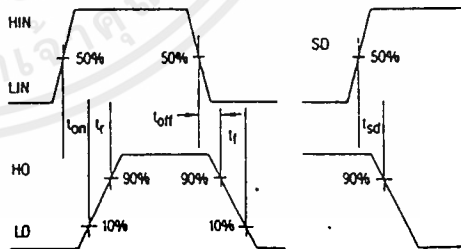


Fig. 11b — Switching Time Waveform Definition

IR2113

Typical Performance Characteristics

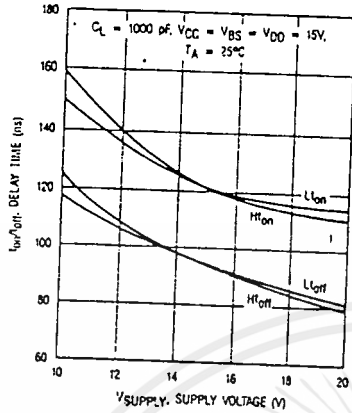


Fig. 12a — Delay Time vs. Supply Voltage

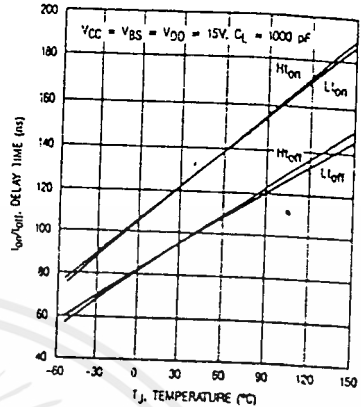


Fig. 12b — Delay Time vs. Temperature

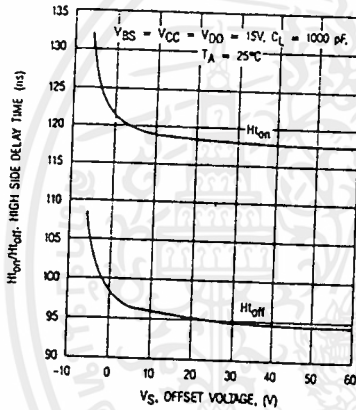


Fig. 12c — High Side Delay Time vs. V_S Offset Voltage

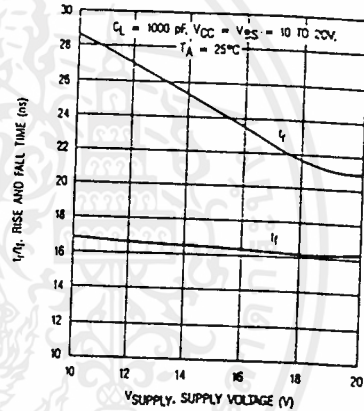


Fig. 13a — Rise and Fall Time vs. Supply Voltage

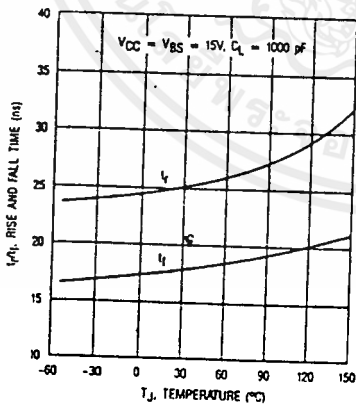


Fig. 13b — Rise and Fall Time vs. Temperature

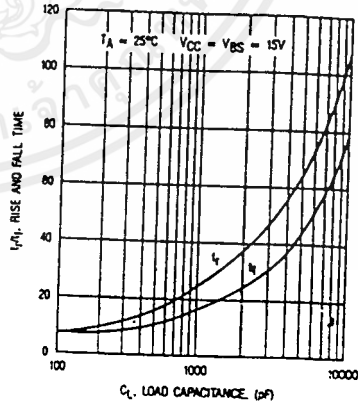
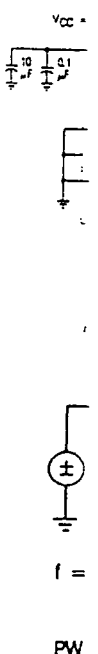
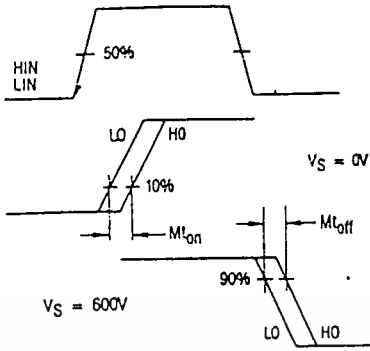


Fig. 13c — Rise Time/Fall Time vs. Load Capacitance



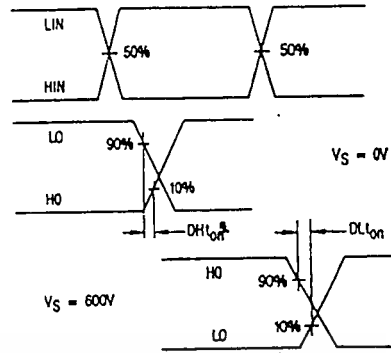
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics



TYPICAL $M1_{on} = M1_{off} = 0$ ns

Fig. 14 — Delay Matching Waveform Definitions



TYPICAL $DH1_{on} = DL1_{on} = 28$ ns

Fig. 15 — Deadtime Waveform Definitions

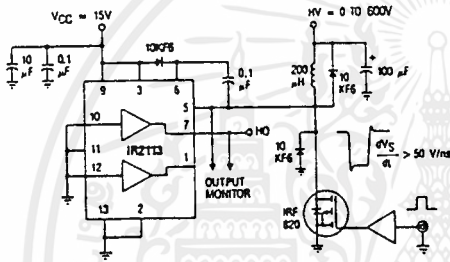


Fig. 16 — Floating Supply Voltage Transient Test Circuit

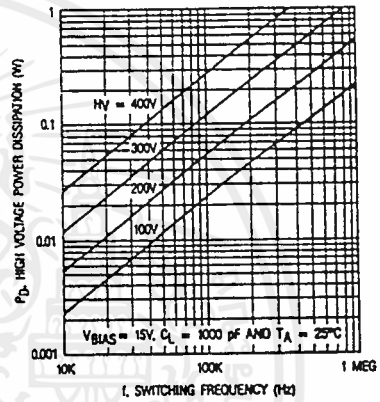
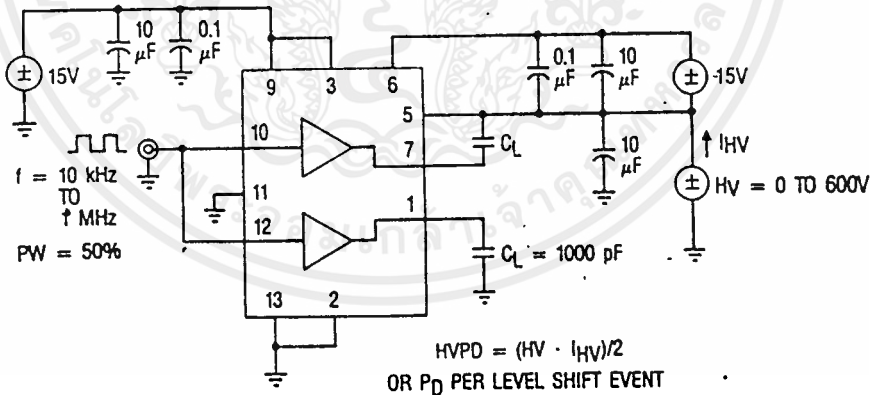


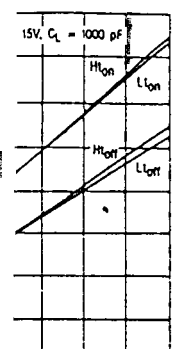
Fig. 17a — High Voltage Power Dissipation vs. Switching Frequency



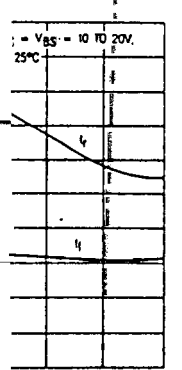
$$HVPD = (HV \cdot I_{HV})/2$$

OR P_D PER LEVEL SHIFT EVENT

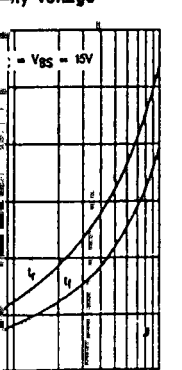
Fig. 17b — High Voltage Power Dissipation Test Circuit



vs. Temperature



and Fall



Time/Fall

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2113
Typical Performance Characteristics

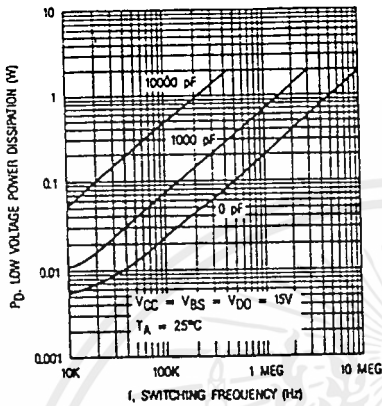


Fig. 18a — Low Voltage Power Dissipation vs. Switching Frequency

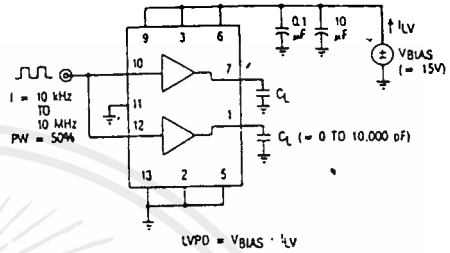


Fig. 18b. — Low Voltage Power Dissipation Test Circuit

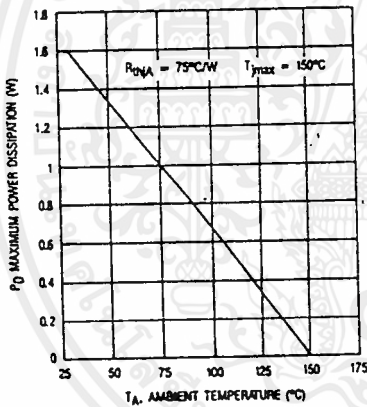


Fig. 19 — Maximum Power Dissipation vs. Ambient Temperature

HEXFET SIZE	TYPICAL t_r	TYPICAL t_f
2	25 ns	17 ns
3	38 ns	23 ns
4	53 ns	34 ns
5	78 ns	54 ns
6	116 ns	74 ns

Fig. 20 — HEXFET Die Size vs. Switching Time ($V_{BIAS} = 15V$)

HEXFET TYPE	HV = 100V	200V	300V	400V
820	2000	1200	700	350
830	1600	1100	640	330
840	1100	820	540	300
P450	640	540	400	250
P460	490	460	340	230

$T_A = 25^\circ C$ AND
 $V_{BIAS} = 15V$

Fig. 21 — Maximum Switching Frequency, f_{max} (kHz)
 (f_{max} = switching frequency at which $T_j = T_{jmax}$ and is derived from calculation using typical electrical and thermal ratings. For operation at higher T_A , f_{max} should be derated accordingly.)

Func
 The i
 two chz
 the sec
 partiti
 transla
 phase"
 output
 high sic
 rail (V_E
 The i
 two out
 as indic
 Fig. 1.
 HIN and
 when it
 remain
 the nex
 when V
 detect c
 channe
 disable
 own un
 Schmitt
 0.1·VDC
 inputs w
 to its ow
 voltage t
 noise im
 to trans.
 ±5V rat
 (V_{SS}) a
 unaffec
 switchin
 Propa
 using th
 requirem
 is match
 the high
 high sid
 V_S is at
 94ns for
 channel
 off compr
 power M
 voltage r
 Both c
 totem pc
 driver co
 current c
 than 3
 connecte
 common
 pole arra
 time driv
 the rise a
 For the
 pulses t_r
 falling e
 generate
 separate
 or reset a
 shifting c
 accompli
 the floatir

Functional Description

The IR2113 is a monolithic high voltage, high speed two channel power MOSFET or IGBT driver. Refer to the section on Functional Block Diagram for the internal partitioning of the various circuit blocks. The driver translates logic input signals into corresponding "in-phase" low impedance outputs. The low side channel output (LO) is referenced to a fixed rail (VCC) and the high side channel output (HO) is referenced to a floating rail (VBS) with offset capability up to 600V.

The logic circuit provides the control pulses for the two output channels corresponding to the logic inputs as indicated by the Input/Output Timing Diagram in Fig. 1. The HO and LO outputs are in phase with the HIN and LIN logic inputs. The two outputs will turn off when the SD input switches high and the outputs will remain off even after the SD input returns to low until the next rising edge of the respective inputs. In the case when VCC is below the undervoltage trip point the UV detect circuit will send a shutdown signal to disable both channels. Also a separate UV detect block is used to disable the high side channel when VBS is below its own undervoltage trip point. The logic inputs use Schmitt trigger circuits with a hysteresis band of 0.1 * VDD to provide high noise immunity and can accept inputs with slow rise time. The logic circuit is referenced to its own logic supply to allow the use of a lower supply voltage than the output operating supply voltage. A high noise immunity VDD/VCC level-shifting circuit is used to translate logic signal to the output drivers. With a ±5V rated offset capability between the logic ground (VSS) and power ground (COM), the logic circuit is unaffected by the noise coupling generated by the switching action of the output drivers.

Propagation delay for the two channels are matched using the low side delay circuit to simplify the timing requirements of the control pulses. The turn-on delay is matched at 120ns for the low side channel (LLOn) and the high side channel (HLOn) with VS at 0V since the high side turn-on command is usually executed when VS is at or near 0V. The turn-off delay is matched at 94ns for the low side channel (LLOff) and the high side channel (HLOff) with VS at 600V since the high side turn-off command is usually executed after the high side power MOSFET is "on" and VS is at or near the high voltage rail.

Both channels use identical low cross-conduction totem pole output connected transistors. The output driver consists of two N-channel MOSFETs with peak current capability above 2A and on resistance of less than 3 ohms (Fig. 10). One output MOSFET is connected as a source follower and the other in common source configuration. Because of the totem pole arrangement the rise time is slower than the fall time driving capacitive load. For a typical 3300pF load the rise and fall times are 50ns and 33ns respectively.

For the high side channel, narrow "On" and "Off" pulses triggered respectively by the rising and the falling edge of HIN are generated by the pulse generator. The respective pulses are used to drive separate high voltage DMOS level translators that set or reset a RS latch operating off the floating rail. Level shifting of the ground referenced HIN signal is thus accomplished by transposing the signal references to the floating rail. Because each high voltage DMOS level

translator is turned on for only the duration of the short "On" or "Off" pulses with each set or reset event, power dissipation is minimized. False triggering of the RS latch from fast dv/dt transients on the VS node is effectively differentiated from normal pull-down pulses through a pulse discriminator circuit such that the high side channel is essentially immune to any magnitude of dv/dt value. Also the high voltage level shifting circuit is designed to function normally even when the VS node swings more than 5V below the COM pin. This condition can often occur during the recirculation period of the output free-wheeling diode.

Application Guidelines

(Also see Application Note AN-978A, DT92-1, DT92-2, DT92-3, DT92-4, DT92-5 for details)

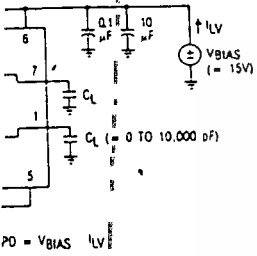
The IR2113 is typically used to drive two high voltage N-channel power MOSFETs or IGBTs configured in half-bridge, dual-forward or other topologies. The fixed rail referenced output is used to drive a low side connected power MOSFET. The floating output channel is used to drive a power MOSFET in the high side configuration that requires an over-rail gate drive. Refer to the section on Typical Applications for the various circuit topologies where the IR2113 is applicable.

Typically, the floating supply is derived from the fixed supply using a bootstrap technique as shown in the section on Typical Connection. The charging diode must have a voltage withstand capability higher than the peak HV bus voltage. To minimize power dissipation a fast recovery diode is recommended. The value of the bootstrap capacitor depends on the switching frequency, duty cycle and gate charge requirement of the power MOSFET. The voltage across the capacitor should not be allowed to drop below the under-voltage lockout threshold, otherwise protective shutdown will occur. A 0.1 μF capacitor is usually suitable for applications switching above 5 KHz.

Supply bypass capacitors between VCC and COM and between VDD and VSS are required to supply the transient current needed for switching the capacitive loads. These capacitors, together with the reservoir capacitor across VB and VS, must be connected close to the device. A 0.1 μF ceramic disk capacitor in parallel with a 1 μF tantalum capacitor is recommended for VCC bypass. A 0.1 μF ceramic disk capacitor is usually adequate for the logic supply.

The outputs of the IR2113 are designed to deliver gate drives for fast switching speed even for high current power MOSFETs with relatively high gate charge requirement. The typical switching speed for various standard power MOSFET sizes is shown in Fig. 20. To minimize inductance in the gate drive loop, each MOSFET should have its own dedicated connection going to Pin 2 and 5 of the IR2113 for the return of the gate drive signal. For smaller power MOSFETs a series gate resistor for each output is recommended to limit switching speed. The value of the gate resistor depends on EMI requirement, switching losses and the maximum allowable dv/dt.

The total power dissipation of the IR2113 is a function of HV bus voltage, VCC and VDD voltages, switching frequency, duty cycle, delivered gate drives charge, and operating junction temperature. The total dissipation can be divided into two categories: High voltage and low voltage switching.



Low Voltage Power Test Circuit

YPICAL	TYPICAL
t _r	t _f
25 ns	17 ns
38 ns	23 ns
53 ns	34 ns
78 ns	54 ns
116 ns	74 ns

HEXFET Die Size vs Time (VBIAS = 15V)

TA = 25°C AND VBIAS ± 15V

Derived from calculation at higher TA, Imax should

IR2113

The high voltage dissipation can be calculated by the following formula:

$$PD(HV) = \underbrace{HV \cdot I_{LK} \cdot d}_{\text{static}} + \underbrace{(V_{Bon} + V_{Boff}) \cdot Q_p \cdot f}_{\text{dynamic}}$$

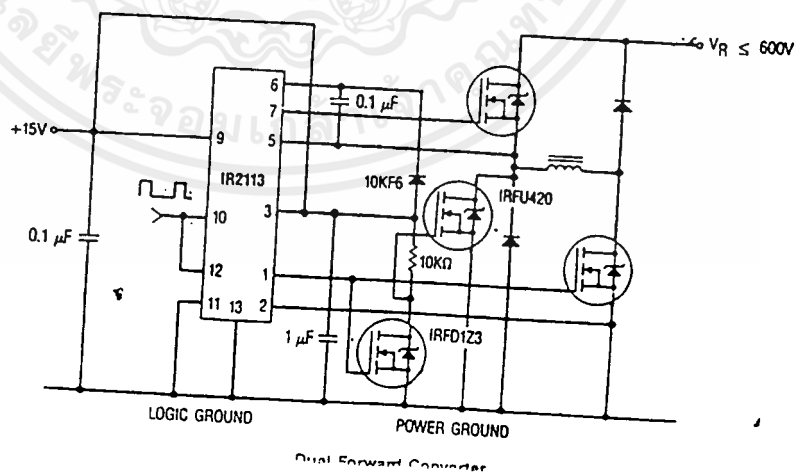
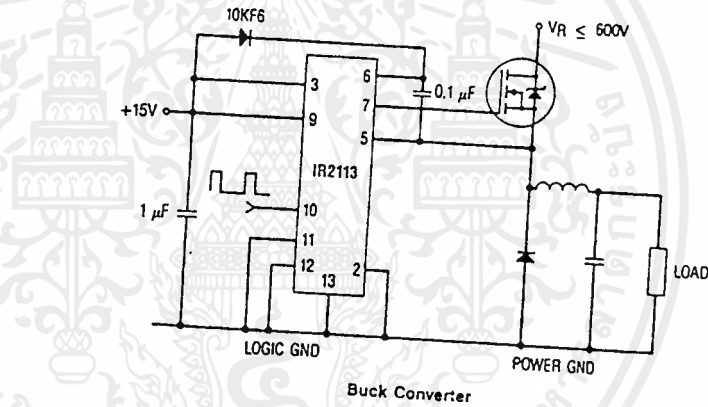
with HV the high voltage bus voltage, I_{LK} the leakage current of V_B to ground, d the duty cycle of the high side switch, Q_p the pulsed charge of high voltage level shifter, V_{Bon} the average voltage of V_B during the turn-on pulse, V_{Boff} the average voltage of V_B during the turn-off pulse and f the switching frequency of the high side channel. The level shifting losses are usually much larger than the leakage losses such that the static term can be neglected for most applications. Fig. 17 shows the total high voltage dissipation as a function of switching frequency at various fixed V_S voltage level. Note that the graph only shows the high voltage power dissipation per set or reset event at the particular fixed

V_S level. Keep in mind that in actual application V_S swinging during the level shifting event. The low voltage dissipation can be calculated by the following formula:

$$PD(LV) = \underbrace{V_{bias} \cdot I_{Q_{tot}}}_{\text{static}} + \underbrace{2 \cdot V_{bias} \cdot Q_g \cdot f + V_{bias} \cdot Q_{cmos}}_{\text{dynamic}}$$

with V_{bias} the low voltage bias voltage assuming $V_D = V_{CC} = V_{BS}$, $I_{Q_{tot}}$ the total quiescent current, C the delivered gate charge per driven MOSFET, f the switching frequency and Q_{cmos} the switching losses associated with the internal CMOS circuitry. The quiescent losses are usually much smaller than the dynamic losses such that the static term can be neglected. Fig. 18 shows the total low voltage power dissipation as a function of switching frequency at various load conditions. The switching losses associated with internal circuitry (Q_{cmos}) are shown in the graph for the case of "0 pf" loading condition.

Typical Applications

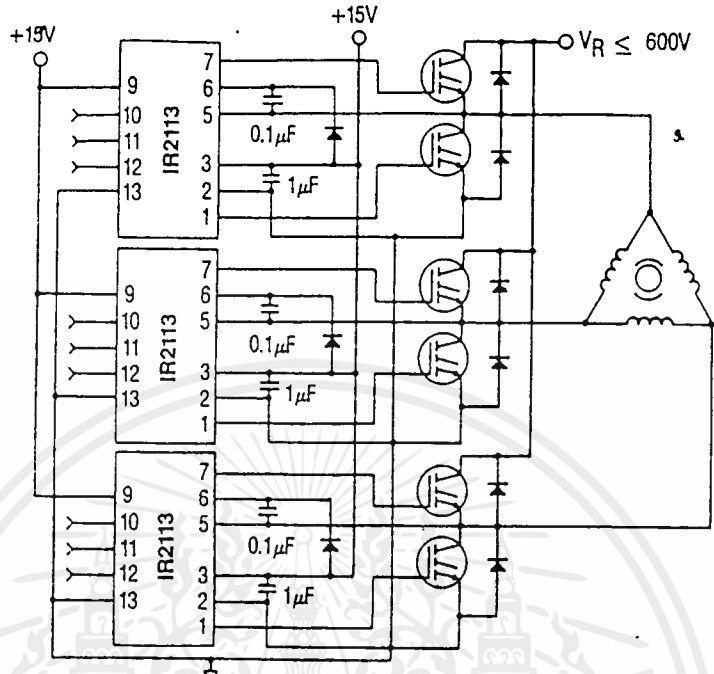


Typical Applications Continued

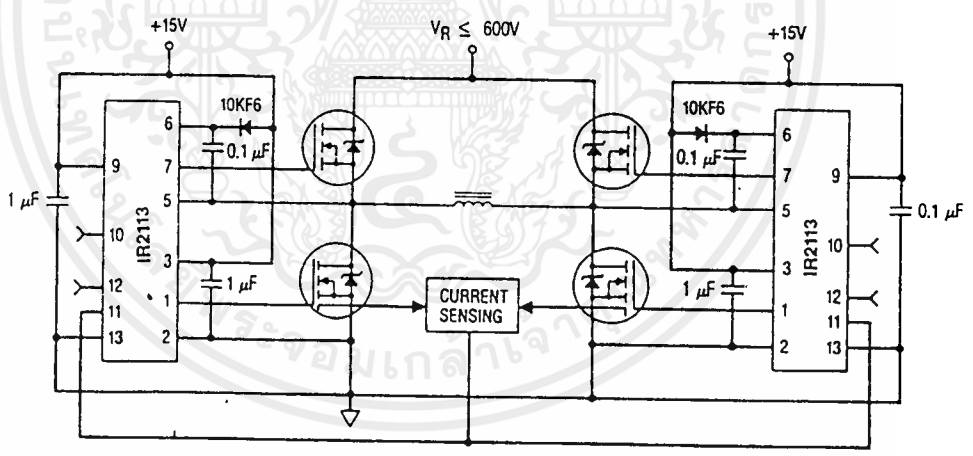
find that in actual application V_{DS} is a level shifting event. Power dissipation can be calculated by the

$$P_{dynamic} = 2 \cdot V_{bias} \cdot Q_g \cdot f + V_{bias} \cdot Q_{cmos}$$

where V_{DS} is the voltage bias voltage assuming V_{DS} is the total quiescent current, Q_g is the total gate charge per driven MOSFET, f is the switching frequency and Q_{cmos} is the switching losses of the internal CMOS circuitry. The switching losses are usually much smaller than the static term can be shown the total low voltage power dissipation of switching frequency applications. The switching losses of the internal circuitry (Q_{cmos}) are shown in the case of "0 pf" loading condition.



3-Phase Bridge Motor Drive



H-Bridge
Typical implementation of an H-bridge with cycle-by-cycle current mode control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

TL494
TL495

Specifications and Applications Information

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUITS

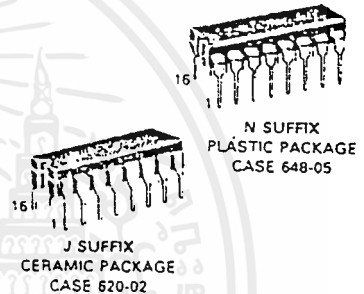
The TL494 and TL495 are fixed frequency, pulse width modulation control circuits designed primarily for Switchmode power supply control. These devices feature:

- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator With Master Or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5 Volt Reference
- Adjustable Dead-Time Control
- Uncommitted Output Transistors For 200 mA Source Or Sink
- Output Control For Push-Pull Or Single-Ended Operation
- On-Chip 39 Volt Zener (TL495 Only)
- Output Steering Control (TL495 Only)

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUITS

SILICON MONOLITHIC INTEGRATED CIRCUITS

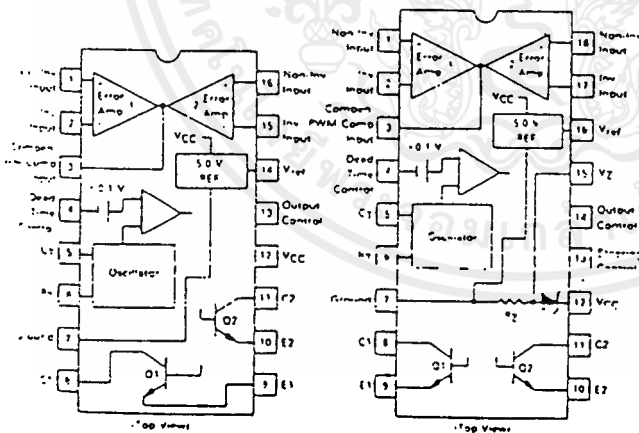
TL494



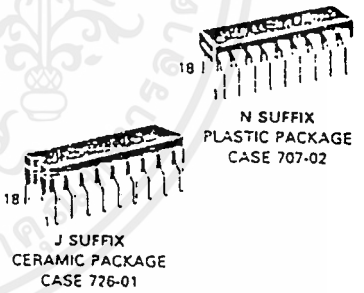
PIN CONNECTIONS

TL494

TL495



TL495



ORDERING INFORMATION

Device	Temperature Range	Package
TL494CN	0 To 70°C	Plastic DIP
TL494CJ	0 To 70°C	Ceramic DIP
TL494IN	- 25 To 85°C	Plastic DIP
TL494IJ	- 25 To 85°C	Ceramic DIP
TL494MJ	- 55 To 125°C	Ceramic DIP
TL495CN	0 To 70°C	Plastic DIP
TL495CJ	0 To 70°C	Ceramic DIP
TL495IN	- 25 To 85°C	Plastic DIP
TL495IJ	- 25 To 85°C	Ceramic DIP

The TL494C ±55C are specified over the commercial operating range of 0°C to 70°C. The TL494I:495I are specified over the industrial range of - 25°C to 85°C. The TL494M is specified over the full military range of - 55°C to 125°C.

MOTOROLA LINEAR INTERFACE DEVICES

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

FIGURE 1 — BLOCK DIAGRAM

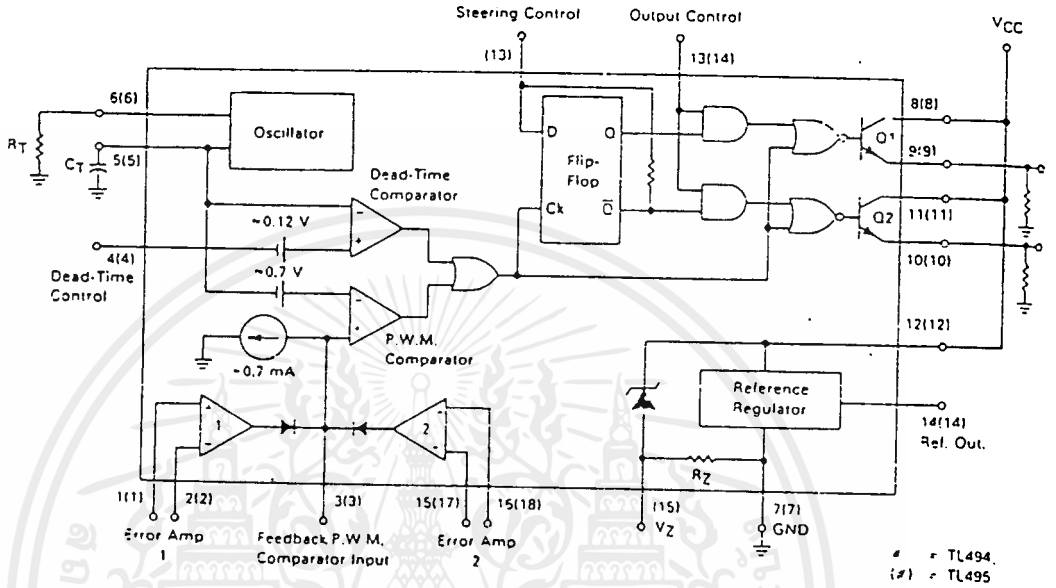
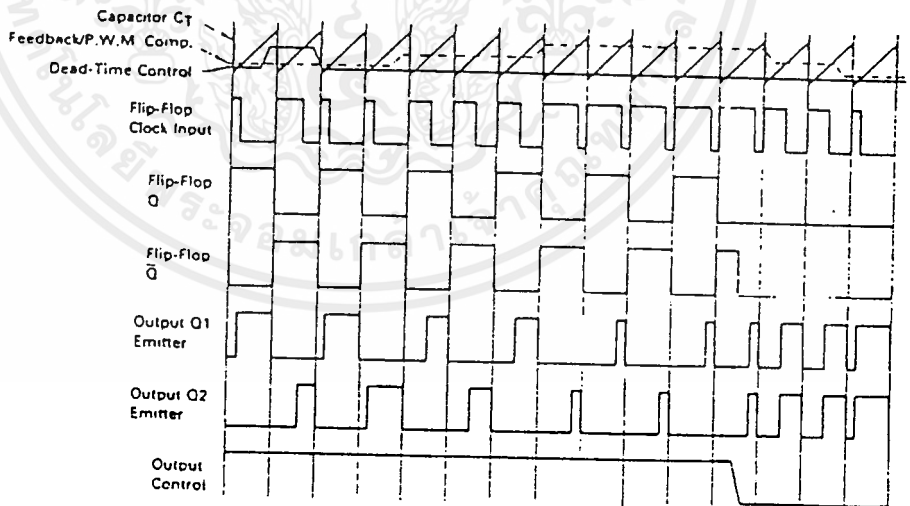


FIGURE 2 — TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

Description

The TL494-495 are fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The oscillator frequency is determined by:

$$f_{osc} = \frac{1.1}{R_T \cdot C_T}$$

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the timing diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the dead-time control, the error amplifier inputs, or the feedback input. The dead-time control comparator has an effective 120 mV input offset which limits the minimum output dead time to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional dead time may be imposed on the output by setting the dead-time-control input to a fixed voltage, ranging between 0 to 3.3 V.

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the dead time control input, down to zero, as the

voltage at the feedback pin varies from 0.5 to 3.5 V. Both error amplifiers have a common-mode input range from -0.3 V to $(V_{CC} - 2 V)$, and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the non-inverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the dead-time comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494-495 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an accuracy of $\pm 5\%$ with a thermal drift of less than 50 mV over an operating temperature range of 0 to 70°C.

The TL495 contains an on-chip 39 volt zener diode for high voltage applications where V_{CC} is greater than 40 volts, and an output steering control that overrides the internal control of the pulse-steering flip-flop. (Refer to the functional table shown in Figure 3.)

FIGURE 3 — FUNCTIONAL TABLE

Inputs		Output Function	$\frac{I_{ON}}{I_{OSC}} =$
Output Control	Steering Control		
Grounded	Open	Single-ended P.W.M. at Q1 and Q2	1
At V_{ref}	Open	Push-pull operation	0.5
At V_{ref}	$V1 < 0.4 V$	Single-ended P.W.M. at Q1 only	1
At V_{ref}	$V1 > 2.4 V$	Single-ended P.W.M. at Q2 only	1

TL494, TL495

MAXIMUM RATINGS (Full operating ambient temperature range applies unless otherwise noted.)

Rating	Symbol	TL494M	TL494I/TL495I	TL494C/TL495C	Unit
Power Supply Voltage	V _{CC}	42	42	42	V
Collector Output Voltage	V _{C1} , V _{C2}	42	42	42	V
Collector Output Current (each transistor)	I _{C1} , I _{C2}	250	250	250	mA
Amplifier Input Voltage	V _{in}	V _{CC} + 0.3	V _{CC} - 0.3	V _{CC} + 0.3	V
Power Dissipation (at T _A = 45°C)	P _D	1000	1000	1000	mW
Operating Junction Temperature	T _J	150	150	150	°C
Operating Ambient Temperature Range	T _A	-55 to 125	-25 to 85	0 to 70	°C
Storage Temperature Range	T _{stg}	-65 to 150	-65 to 150	-65 to 150	°C

THERMAL CHARACTERISTICS

Characteristics	Symbol	J Suffix Ceramic Package	N Suffix Plastic Package	Unit
Thermal Resistance, Junction to Ambient	R _{thJA}	100	80	°C/W
Power Derating Factor	r _{thJA}	10.0	12.5	mW/°C
Derating Ambient Temperature	T _A	50	45	°C

RECOMMENDED OPERATING CONDITIONS

Condition/Value	Symbol	TL494-TL495			Unit
		Min	Typ	Max	
Power Supply Voltage	V _{CC}	7.0	15	40	V
Collector Output Voltage	V _{C1} , V _{C2}	—	30	40	V
Collector Output Current (each transistor)	I _{C1} , I _{C2}	—	—	200 [†]	mA
Amplifier Input Voltage	V _{in}	-0.3	—	V _{CC} - 2.0	V
Current Into Feedback Terminal	I _b	—	—	0.3	mA
Reference Output Current	I _{ref}	—	—	10	mA
Timing Resistor	R _T	1.8	30	500	kΩ
Timing Capacitor	C _T	0.47	1.0	10,000	nF
Oscillator Frequency	f _{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, f_{osc} = 10 kHz unless otherwise noted.)

For typical values T_A = 25°C, for min max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494M			TL494C, I/TL495C, I			Unit
		Min	Typ	Max	Min	Typ	Max	
Reference Voltage (I _O = 1.0 mA)	V _{ref}	4.75	5.0	5.25	4.75	5.0	5.25	V
Reference Voltage Change with Temperature (ΔT _A = Min to Max)	ΔV _{ref} (ΔT)	—	0.2	0.6	—	0.2	0.6	%
Input Regulation (V _{CC} = 7.0 V to 40 V)	Reg _{line}	—	2.0	25	—	2.0	25	mV
Output Regulation (I _O = 1.0 mA to 10 mA)	Reg _{load}	—	3.0	15	—	3.0	15	mV
Short-Circuit Output Current (V _{ref} = 0 V, T _A = 25°C)	I _{SC}	10	35	50	—	35	—	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $f_{osc} = 10\text{ kHz}$ unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$. For min-max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494M			TL494C, TL495C, J			Unit
		Min	Typ	Max	Min	Typ	Max	
OUTPUT SECTION								
Collector Off-State Current ($V_{CC} = 40\text{ V}$, $V_{CE} = 40\text{ V}$)	$I_{C(OH)}$	—	2.0	100	—	2.0	100	μA
Emitter Off-State Current ($V_{CC} = 40\text{ V}$, $V_C = 40\text{ V}$, $V_E = 0\text{ V}$)	$I_{E(OH)}$	—	—	-150	—	—	-100	μA
Collector-Emitter Saturation Voltage Common-Emitter ($V_E = 0\text{ V}$, $I_C = 200\text{ mA}$)	$V_{sat}(C)$	—	1.1	1.5	—	1.1	1.3	V
Emitter-Follower ($V_C = 15\text{ V}$, $I_E = -200\text{ mA}$)	$V_{sat}(E)$	—	1.5	2.5	—	1.5	2.5	V
Output Control Pin Current Low State ($V_{OC} = 0.4\text{ V}$)	I_{OCL}	—	10	—	—	10	—	μA
High State ($V_{OC} = V_{ref}$)	I_{OCH}	—	0.2	3.5	—	0.2	3.5	μA
Output Voltage Rise Time ($T_A = 25^\circ\text{C}$) Common-Emitter (See Figure 13) Emitter-Follower (See Figure 14)	t_r	—	100	200	—	100	200	ns
Output Voltage Fall Time ($T_A = 25^\circ\text{C}$) Common-Emitter (See Figure 13) Emitter-Follower (See Figure 14)	t_f	—	25	100	—	25	100	ns
		—	40	100	—	40	100	ns
ERROR AMPLIFIER SECTIONS								
Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	—	2.0	—	—	10	—	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	—	—	5.0	—	250	—	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_B	—	—	0.1	—	1.0	—	μA
Input Common-Mode Voltage Range ($V_{CC} = 7.0\text{ V to }40\text{ V}$)	V_{ICM}	-0.3	—	—	—	$V_{CC} - 2.0$	—	V
Open-Loop Voltage Gain ($V_O = 3.0\text{ V}$, $V_I = 0.5\text{ to }3.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	A_{VOL}	70	—	35	—	—	—	dB
Unity-Gain Crossover Frequency ($V_O = 0.5\text{ to }3.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	f_c	—	—	350	—	—	—	kHz
Phase Margin at Unity-Gain ($V_O = 0.5\text{ to }3.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	ϕ_m	—	—	50	—	—	—	deg
Common-Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	$CMRR$	65	—	90	—	—	—	dB
Power Supply Rejection Ratio ($V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	$PSRR$	—	—	100	—	—	—	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{OS}	0.3	—	0.7	—	—	—	A
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{OS}	-2.0	—	-4.0	—	—	—	A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, f_{osc} = 10 kHz unless otherwise noted.)

For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494/TL495			Unit
		Min	Typ	Max	
PWM COMPARATOR SECTION (Test Circuit Figure 12)					
Input Threshold Voltage (Zero duty cycle)	V _{TH}	—	3.5	4.5	V
Input Sink Current (V _{in} (Pin 3) = 0.7 V)	I _{I-}	0.3	0.7	—	mA
DEAD-TIME CONTROL SECTION (Test Circuit Figure 12)					
Input Bias Current (Pin 4) (V _{in} = 0 to 5.25 V)	I _{IB} (DT)	—	-2.0	-10	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode (V _{in} = 0 V, C _T = 0.1 μF, R _T = 12 kΩ) (V _{in} = 0 V, C _T = 0.001 μF, R _T = 30 kΩ)	DC _{max}	45	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V _{TH}	— 0	2.8	3.3	V
OSCILLATOR SECTION					
Frequency (C _T = 0.001 μF, R _T = 30 kΩ)	f _{osc}	—	40	—	kHz
Standard Deviation of Frequency* (C _T = 0.001 μF, R _T = 30 kΩ)	σ _{fosc}	—	3.0	—	%
Frequency Change with Voltage (V _{CC} = 7.0 V to 40 V, T _A = 25°C)	Δf _{osc} (ΔV)	—	0.1	—	%
Frequency Change with Temperature (ΔT _A = T _{Low} to T _{High})	Δf _{osc} (ΔT)	—	±1.0	±2.0	%

Characteristic	Symbol	TL495			Unit
		Min	Typ	Max	
STEERING CONTROL					
Input Current Low (V _{in} (Pin 13) = 0.4 V)	I _{STL}	—	-25	-200	μA
Input Current High (V _{in} (Pin 13) = 2.4 V) (V _{in} (Pin 13) = V _{ref})	I _{STH}	—	25 75	200	μA
ZENER CHARACTERISTICS					
Zener Breakdown Voltage (I _Z = 2.0 mA)	V _Z	—	39	—	V
Sink Current (V _{in} (Pin 15) = 1.0 V)	I _{nz}	—	0.3	—	mA
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V _{ref} , All Other Inputs and Outputs Open) (V _{CC} = 15 V) (V _{CC} = 40 V)	I _{CC}	—	5.5 7.0	10 15	mA
Average Supply Current (V _{in} (Pin 4) = 2.0 V) (See Figure 12.) (C _T = 0.001, R _T = 12 kΩ, V _{CC} = 15 V)	—	—	7.0	—	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma = \sqrt{\frac{\sum_{n=1}^N (x_n - \bar{x})^2}{N - 1}}$

$$\sigma = \sqrt{\frac{\sum_{n=1}^N (x_n - \bar{x})^2}{N - 1}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 4 — OSCILLATOR FREQUENCY versus TIMING RESISTANCE

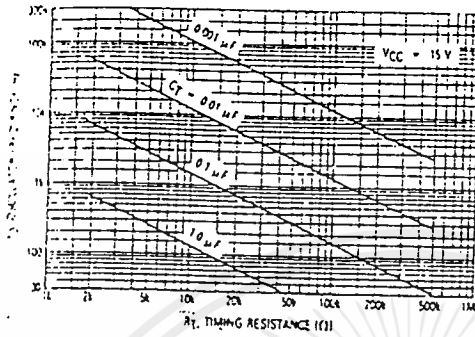


FIGURE 5 — OPEN LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

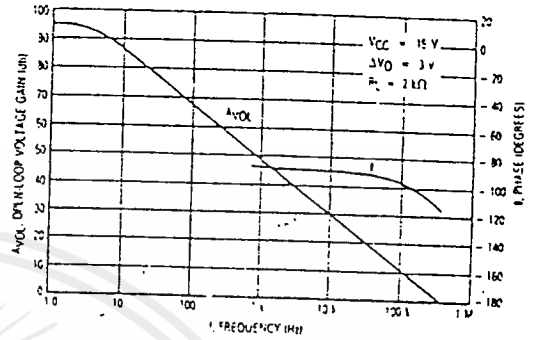


FIGURE 6 — PERCENT DEAD TIME versus OSCILLATOR FREQUENCY

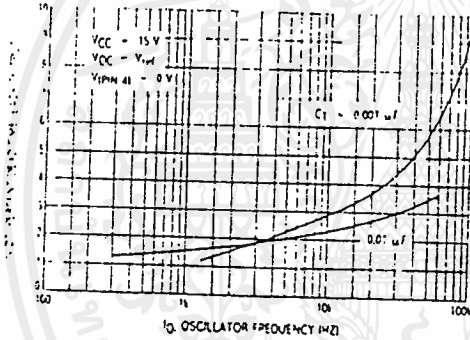


FIGURE 7 — PERCENT DUTY CYCLE versus DEAD-TIME CONTROL VOLTAGE

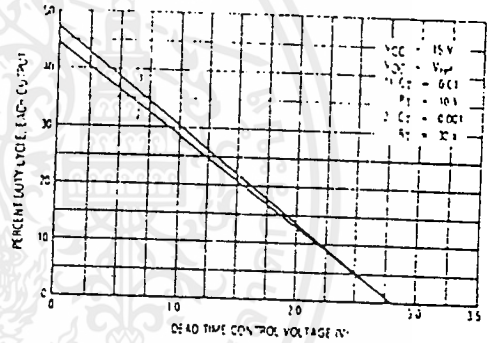


FIGURE 8 — EMITTER-FOLLOWER CONFIGURATION, OUTPUT-SATURATION VOLTAGE versus EMITTER CURRENT

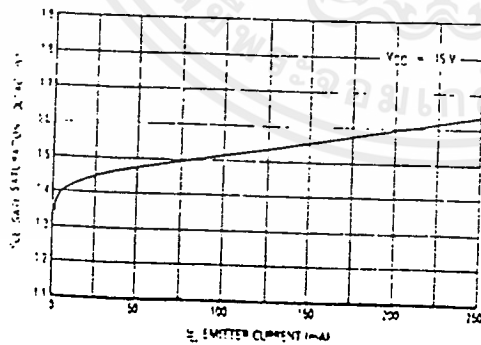
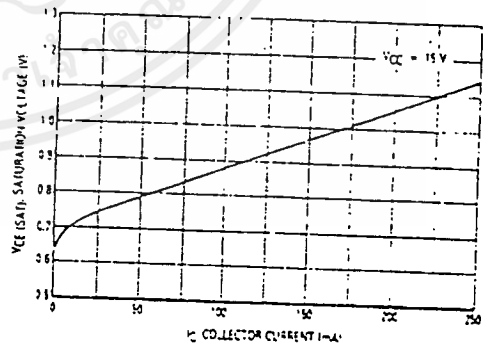


FIGURE 9 — COMMON-EMITTER CONFIGURATION, OUTPUT-SATURATION VOLTAGE versus COLLECTOR CURRENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

FIGURE 10 — STANDBY-SUPPLY CURRENT versus SUPPLY VOLTAGE

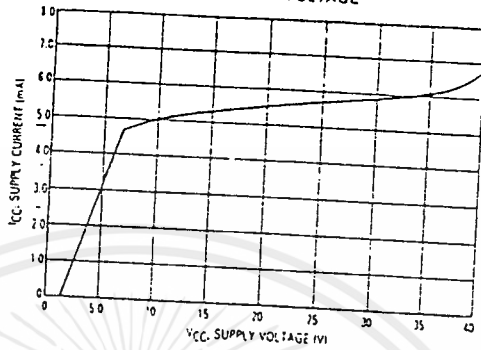


FIGURE 11 — ERROR AMPLIFIER CHARACTERISTICS

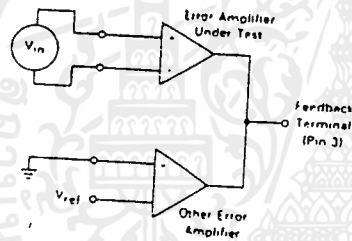


FIGURE 12 — DEAD-TIME AND FEEDBACK CONTROL TEST CIRCUIT

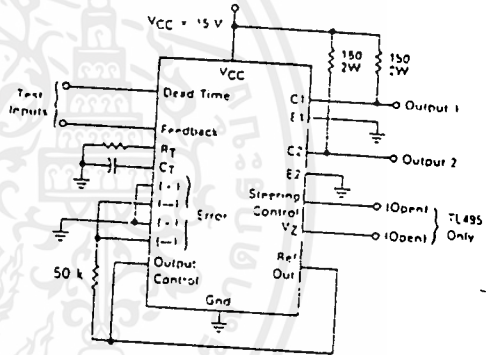


FIGURE 13 — COMMON-EMITTER CONFIGURATION TEST CIRCUIT AND WAVEFORM

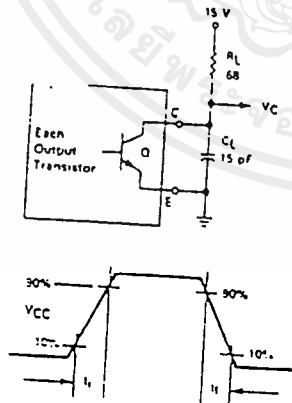
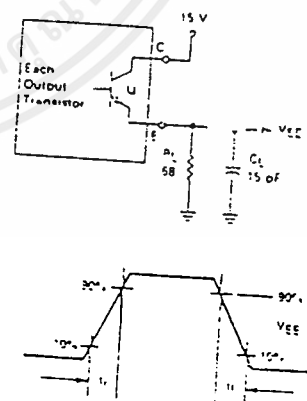


FIGURE 14 — EMITTER-FOLLOWER CONFIGURATION TEST CIRCUIT AND WAVEFORM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 15 — ERROR-AMPLIFIER SENSING TECHNIQUES

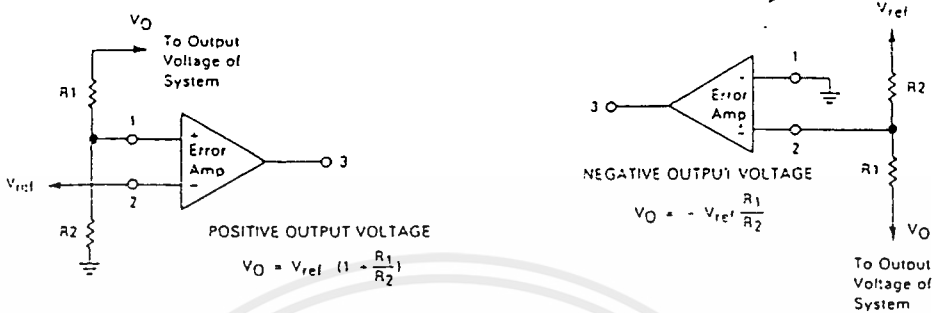


FIGURE 16 — DEAD-TIME CONTROL CIRCUIT

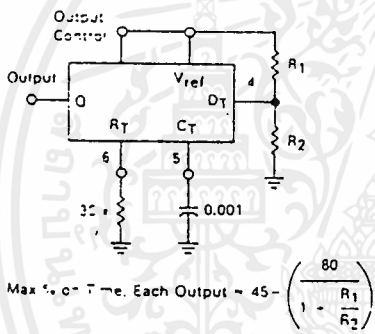


FIGURE 17 — SOFT-START CIRCUIT

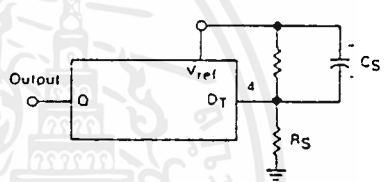
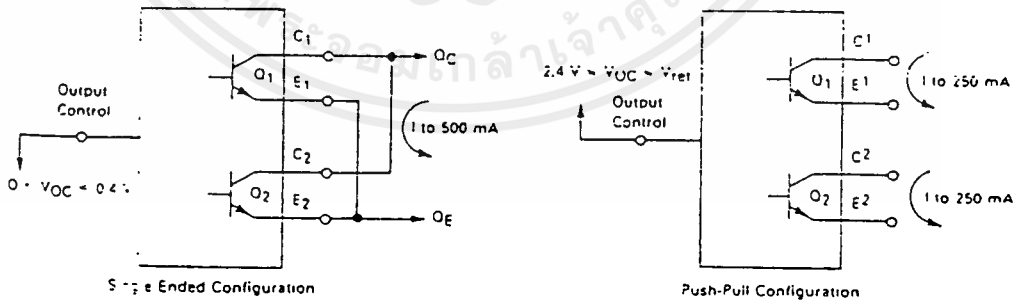


FIGURE 18 — OUTPUT CONNECTIONS FOR SINGLE-ENDED AND PUSH-PULL CONFIGURATIONS



TL494, TL495

FIGURE 19 — SLAVING TWO OR MORE CONTROL CIRCUITS

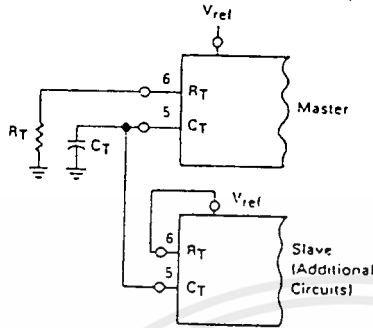


FIGURE 20 — OPERATION WITH $V_{in} > 40$ V USING INTERNAL ZENER (TL495 ONLY)

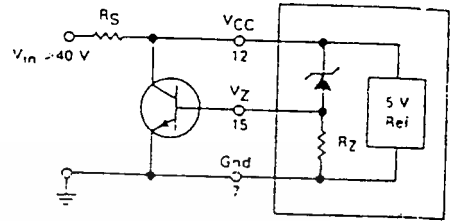
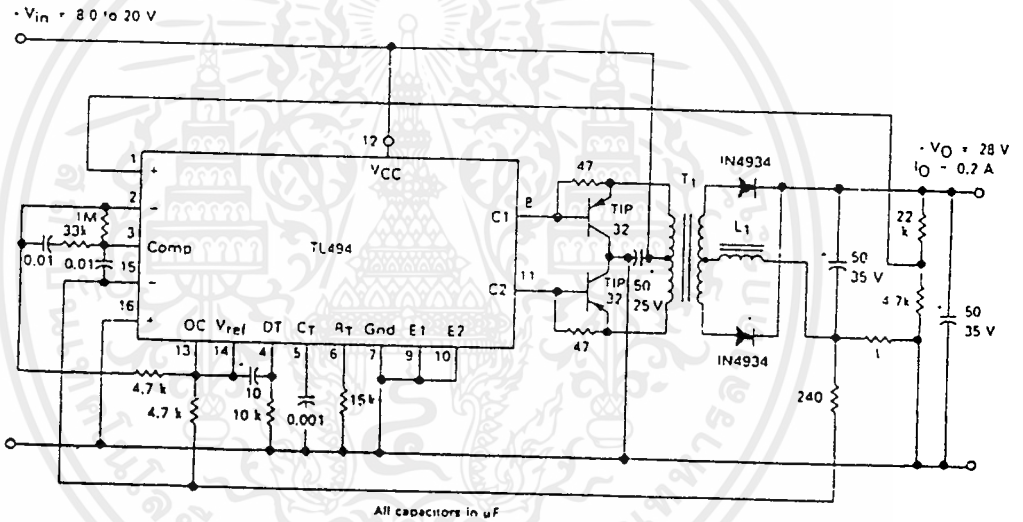


FIGURE 21 — PULSE-WIDTH MODULATED PUSH-PULL CONVERTER



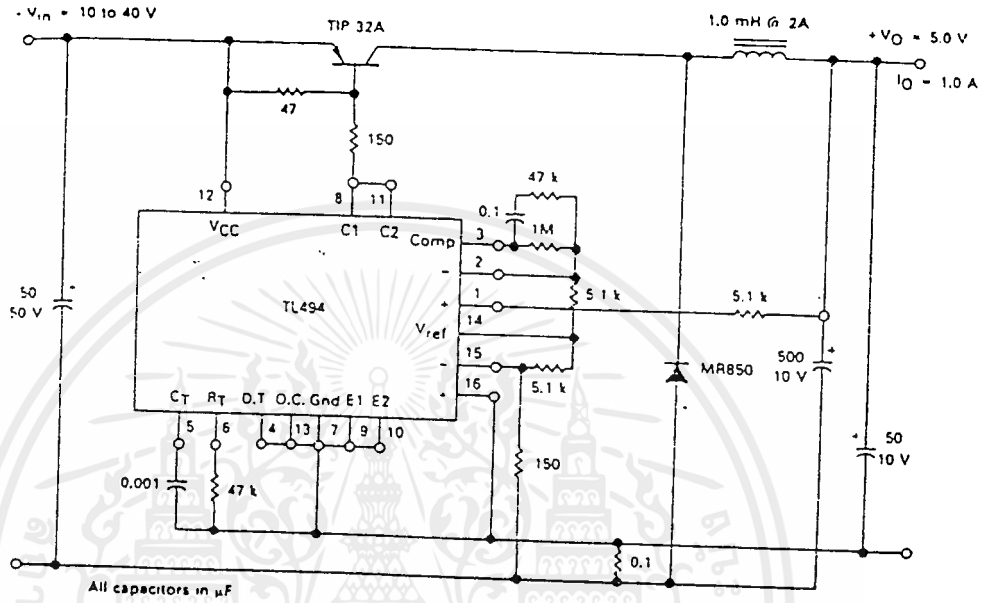
- L1 — 2.5 mH @ 0.7 A
- T1 — Primary: 20T C.T. #28 AWG
Secondary: 120T C.T. #36 AWG
Core: Ferroxcube 1408P-L00-3C3

TEST	CONDITIONS	RESULTS
Line Regulation	$V_{in} = 8.0$ to 20 V	3.0 mV 0.01%
Load Regulation	$V_{in} = 12.6$ V, $I_O = 0.2$ to 200 mA	5.0 mV 0.02%
Output Ripple	$V_{in} = 12.5$ V, $I_O = 200$ mA	40 mV P-P P.A.R.D.
Short Circuit Current	$V_{in} = 12.6$ V, $R_L = 0.1 \Omega$	250 mA
Efficiency	$V_{in} = 12.6$ V, $I_O = 200$ mA	72%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

FIGURE 22 — PULSE-WIDTH MODULATED STEP-DOWN CONVERTER



TEST	CONDITIONS	RESULTS
Line Regulation	$V_{in} = 10 \text{ V to } 40 \text{ V}$	14 mV 0.28%
Load Regulation	$V_{in} = 28 \text{ V}, I_O = 1.0 \text{ mA to } 1.0 \text{ mA}$	3.0 mV 0.06%
Output Ripple	$V_{in} = 28 \text{ V}, I_O = 1.0 \text{ A}$	65 mV P-P P.A.R.D.
Short Circuit Current	$V_{in} = 28 \text{ V}, R_L = 0.1 \Omega$	1.6 amps
Efficiency	$V_{in} = 28 \text{ V}, I_O = 1.0 \text{ A}$	71%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Monolithic Function Generator

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small effect on distortion.

FEATURES

Low-Sine Wave Distortion	.5%, Typical
Excellent Temperature Stability	20 ppm/°C, Typical
Wide Sweep Range	2000:1, Typical
Low-Supply Sensitivity	0.01%V, Typical
Linear Amplitude Modulation	
TTL Compatible FSK Controls	
Wide Supply Range	10V to 26V
Adjustable Duty Cycle	1% to 99%

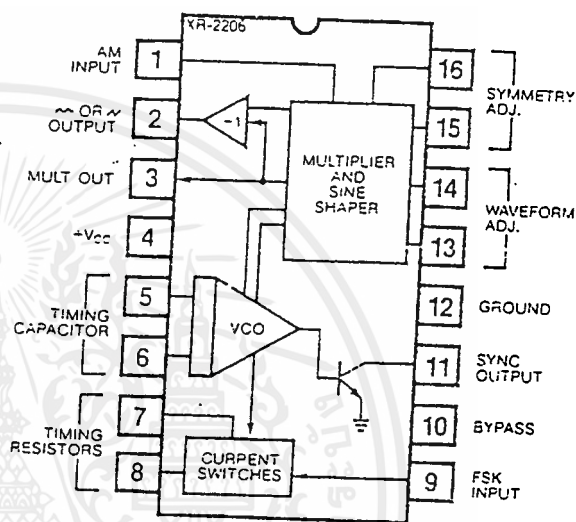
APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

XR-2206

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = 12V$, $T_A = 25^\circ$, $C = 0.01 \mu F$, $R_1 = 100 k\Omega$, $R_2 = 10 k\Omega$, $R_3 = 25 k\Omega$ unless otherwise specified. S_1 open for triangle, closed for sine wave.

PARAMETER	XR-2206M			XR-2206C			UNIT	CONDITIONS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
GENERAL CHARACTERISTICS								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 > 10 k\Omega$
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 pF$, $R_1 = 1 k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50 \mu F$, $R_1 = 2 M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_o	$f_o = 1/R_1 C$
Temperature Stability		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C < T_A < 75^\circ C$,
Supply Sensitivity		0.01	0.1		0.01		%/V	$R_1 = R_2 = 20 k\Omega$, $V_{LOW} = 10V$, $V_{HIGH} = 20V$.
Sweep Range	1000:1	2000:1		2000:1			$f_H = f_L$	$R_1 = R_2 = 20 k\Omega$ $f_H @ R_1 = 1 k\Omega$ $f_L @ R_1 = 2 M\Omega$
Sweep Linearity							%	$f_L = 1 kHz$, $f_H = 10 kHz$
10:1 Sweep		2		2			%	$f_L = 100 Hz$, $f_H = 100 kHz$
1000:1 Sweep		8		8			%	$\pm 10\%$ Deviation
FM Distortion		0.1		0.1			%	
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	See Figure 4.
Timing Resistors: R_1 & R_2	1		2000	1		2000	$k\Omega$	
Triangle Sine Wave Output								
Triangle Amplitude		160		160			mV/ $k\Omega$	See Note 1, Figure 2.
Sine Wave Amplitude	40	60	80	60			mV/ $k\Omega$	Figure 1, S_1 Open
Max. Output Swing		6		6			V _{p-p}	Figure 1, S_1 Closed
Output Impedance		600		600			Ω	
Triangle Linearity		1		1			%	
Amplitude Stability		0.5		0.5			dB	
Sine Wave Amplitude Stability		4800		4800			ppm/ $^\circ C$	For 1000:1 Sweep See Note 2.
Sine Wave Distortion								
Without Adjustment		2.5		2.5			%	$R_1 = 30 k\Omega$
With Adjustment		0.4	1.0	0.5	1.5		%	See Figures 6 and 7.
Amplitude Modulation								
Input Impedance	50	100		50	100		$k\Omega$	
Modulation Range		100		100			%	
Carrier Suppression		55		55			dB	
Linearity		2		2			%	For 95% modulation
Square-Wave Output								
Amplitude		12		12			V _{p-p}	Measured at Pin 11.
Rise Time		250		250			nsec	$C_L = 10 pF$
Fall Time		50		50			nsec	$C_L = 10 pF$
Saturation Voltage		0.2	0.4	0.2	0.6		V	$I_L = 2 mA$
Leakage Current		0.1	20	0.1	100		μA	$V_{11} = 26V$
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance R_3 on Pin 3. See Figure 7
 Note 2: For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor

XR-2206

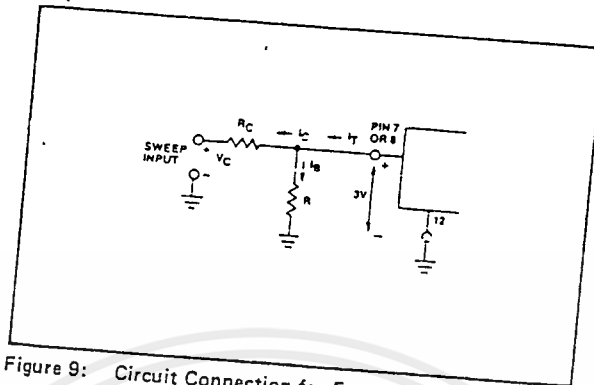


Figure 9: Circuit Connection for Frequency Sweep.

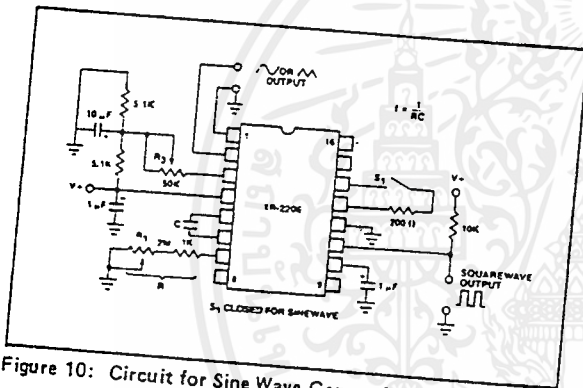


Figure 10: Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of R_3 .)

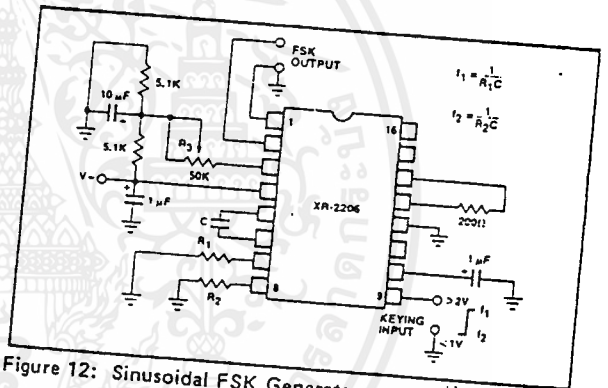


Figure 12: Sinusoidal FSK Generator.

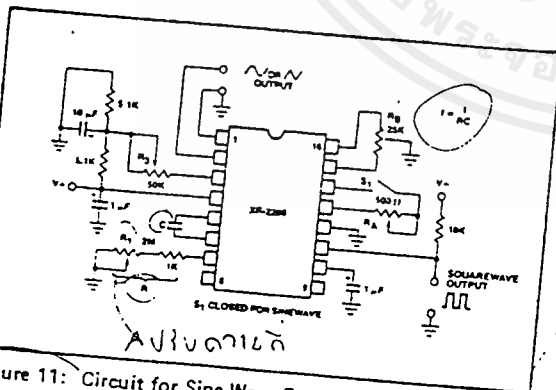


Figure 11: Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R_3 Determines Output Swing - See Figure 2.)

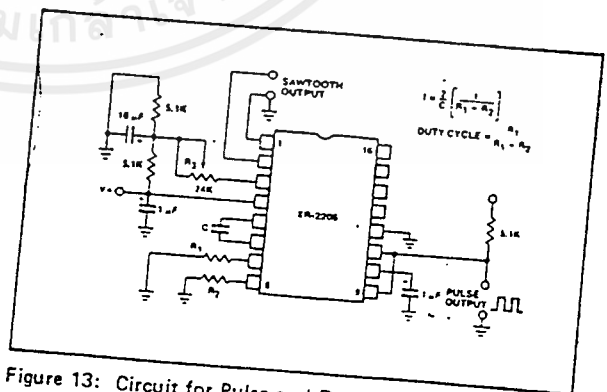


Figure 13: Circuit for Pulse and Ramp Generation.

Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control:

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between V^- and ground, to give an output dc level of $\approx V^-/2$.

APPLICATIONS INFORMATION**Sine Wave Generation****Without External Adjustment:**

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_A at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to $\approx 0.5\%$ by additional adjustments as shown in Figure 11. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint, and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors, R_1 and R_2 ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shifts itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of $1 \text{ k}\Omega$ to $2 \text{ M}\Omega$.

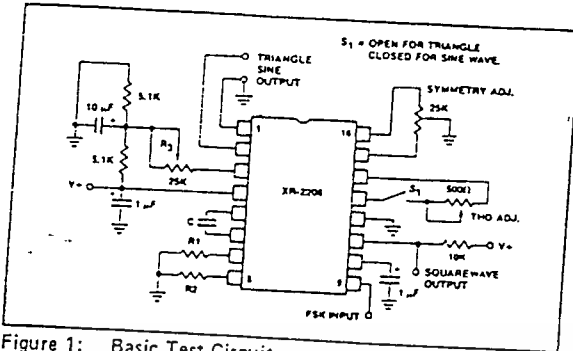


Figure 1: Basic Test Circuit.

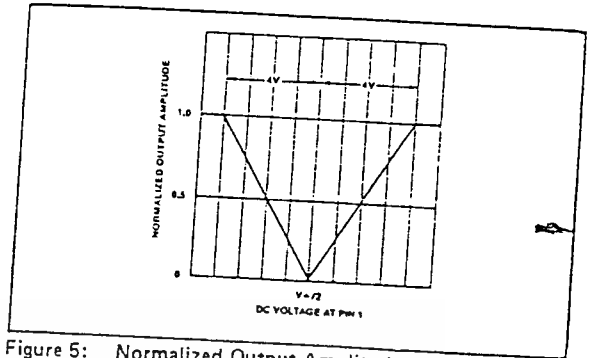


Figure 5: Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

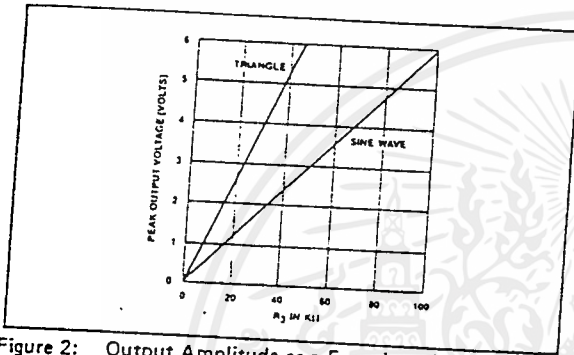


Figure 2: Output Amplitude as a Function of the Resistor, R_3 , at Pin 3.

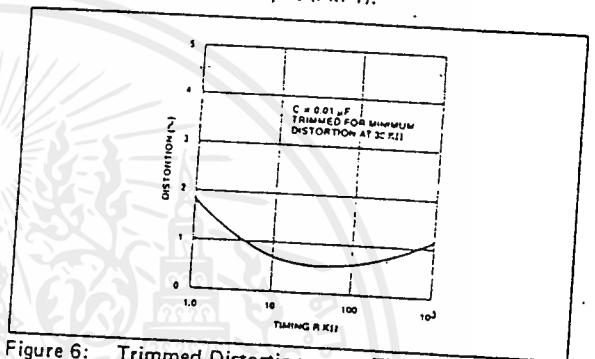


Figure 6: Trimmed Distortion versus Timing Resistor.

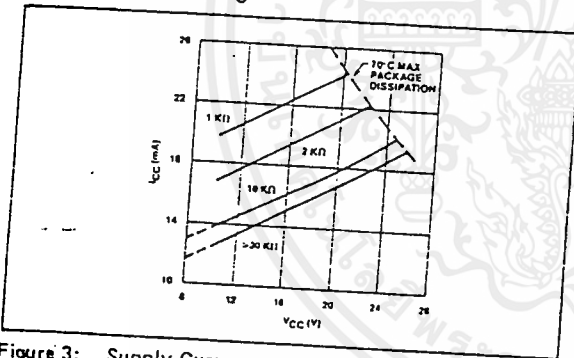


Figure 3: Supply Current versus Supply Voltage, Timing, R .

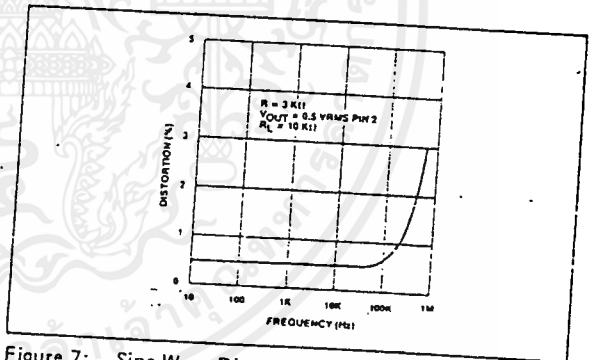


Figure 7: Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

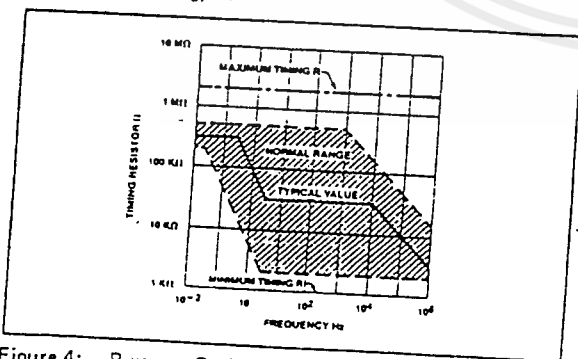


Figure 4: R versus Oscillation Frequency.

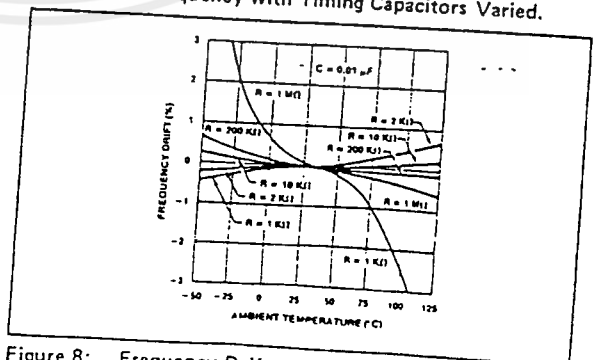


Figure 8: Frequency Drift versus Temperature.

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_o , is determined by the external timing capacitor, C , across Pin 5 and 6, and by the timing resistor, R , connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C . The recommended values of R , for a given frequency range, are shown in Figure 4. Temperature stability is optimum for $4 \text{ k}\Omega < R < 200 \text{ k}\Omega$. Recommended values of C are from 1000 pF to $100 \mu\text{F}$.

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$f = \frac{320 I_T (\mu\text{A})}{C (\mu\text{F})} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at $+3\text{V}$, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from $1 \mu\text{A}$ to 3 mA . The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left(1 + \frac{R}{R_C} \left(1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

where V_C is in volts. The voltage-to-frequency conversion gain, K , is given as:

$$K = \partial f / \partial V_C = - \frac{0.32}{R_C C} \text{ Hz/V}$$

CAUTION: For safe operation of the circuit, I_T should be limited to $\leq 3 \text{ mA}$.

Output Amplitude:

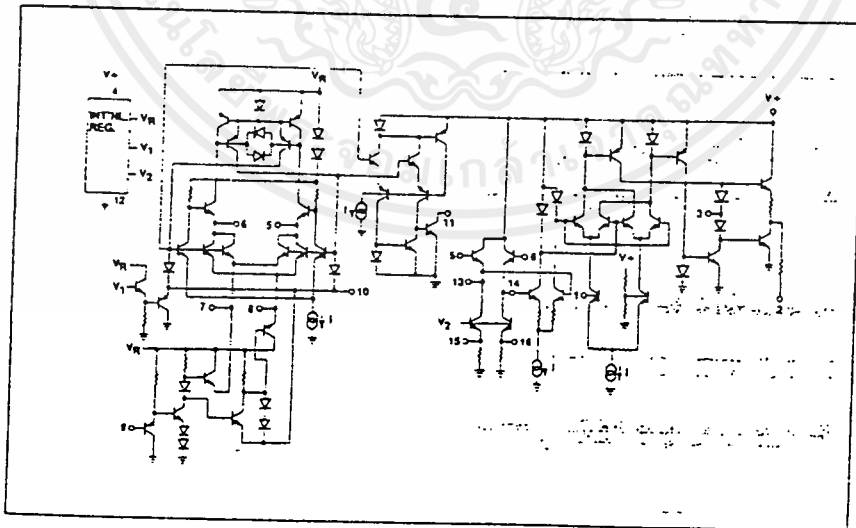
Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately $.60 \text{ mV}$ peak per $\text{k}\Omega$ of R_3 ; for triangle, the peak amplitude is approximately 150 mV peak per $\text{k}\Omega$ of R_3 . Thus, for example, $R_3 = 50 \text{ k}\Omega$ would produce approximately $\pm 3\text{V}$ sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately $100 \text{ k}\Omega$. Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within ± 4 volts of $V^+/2$ as shown in Figure 5. As this bias level approaches $V^+/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB .

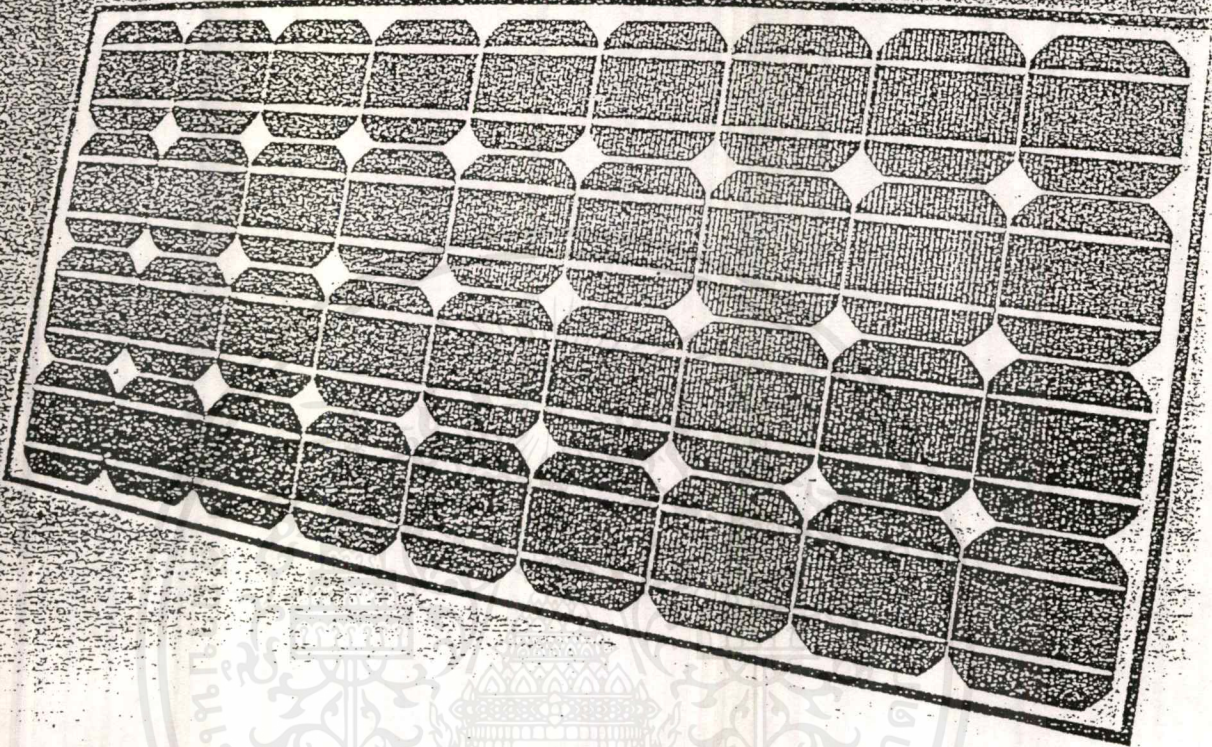
CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V^+ .

EQUIVALENT SCHEMATIC DIAGRAM





HIGH POWER SOLAR MODULES MONOCRYSTALLINE TYPE BPTS 1255 HP, BPTS 1270 HP



PRODUCT FEATURES

- A high performance solar module with maximum power of 55 watts/70watts
- High efficiency monocrystalline square silicon cells.
- Designed for maximum reliability and minimum maintenance.
- Produced using in-house technology in cell manufacturing and encapsulation.
- Highly resistant to water, abrasion, hail impact and other environmental factors.
- Lightweight anodised aluminium frame with silicone edge sealant around the laminate.
- All proven products, only materials with extensive field experienced used.
- Designed and manufactured to comply with European, American and Australian standards.

TYPICAL APPLICATIONS INCLUDE

- Telecommunications
- Radio Networks
- Navigational Aids
- Telemetry
- Cathodic Protection
- Obstruction Lighting
- Water Pumping
- Domestic Lighting
- Domestic Power
- Rural Electrification
- Medical Refrigeration
- Railway Signalling

TECHNICAL SPECIFICATION

	BPTS 1255	BPTS 1270
Power (Watts)		
- Nominal Peak Power Point	55	
Voltage (Volts)		
- Peak Power Point	17	
- Nominal	12	
- Open Circuit	21.2	
Current (Amps)		
- Peak Power Point	3.23	
- Short Circuit	3.54	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำข้อมูลไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีเหตุที่เปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการแก้ไข

กิตติกรรมประกาศ

ปริญญานิพนธ์เล่มนี้สำเร็จไปด้วดีโดยความช่วยเหลือจากบุคคลหลายฝ่าย ทางคณะผู้จัดทำ
จึงขอขอบคุณ โดยมีรายละเอียดดังต่อไปนี้

ดร. วีระเชษฐ ชันเงิน ที่คอยให้คำปรึกษาที่ดี และคอยช่วยแก้ปัญหาที่เกิดขึ้น พร้อมทั้งให้
คำปรึกษาด้านอุปกรณ์ต่าง

อาจารย์ศิริวัฒน์ ที่ให้ใช้แผงโซลาร์เซลล์ในการทดลองครั้งนี้

พี่จ้อที่ให้คำปรึกษาเรื่องเกี่ยวกับ โซลาร์เซลล์และการใช้งานเป็นอย่างดี

ชุมชนอิเล็กทรอนิกส์ที่ให้ใช้สถานที่และอุปกรณ์บางตัว

เพื่อน ๆ ทุกคนที่คอยให้กำลังใจในการทำโครงการนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. Lasnier France ,” *Photovoltaic engineering hand book*” , Bristol:Adam Hilger, 1990
2. Robert Simen, “ *Solar electricity* “ ,New York, Prentica Hall , 1991
3. Adrian Biran ,” *Matlab for Engineers* “ , MA, USA ,Addison Wesley ,1995
4. Ned Mohan , “ *Power electronics* “, USA, Will & Sons,1995
5. Tomas Markvart , “ *Solar electricity* “ , England, John Wiley & son ,1996
6. “ *SIMULINK* “ , the math works,1994
7. มงคล ทองสงคราม, “ *อิเล็กทรอนิกส์กำลัง* “ , กรุงเทพฯ, พรศิวิการพิมพ์ , 2532

