



ไอจีบีทีอินเวอร์เตอร์
(IGBT INVERTER)



โดย

นางสาวจิตติมา จิตติรัตน์
นายจิรพงษ์ เจริญศรี
นางสาวทัตยา แสนเยี่ย

วัน เดือน ปี.....-5.คค 2541.....
เลขทะเบียน.....038470.....
เลขเรียกหนังสือ.....T.40009.ค.2550.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง 038470

ปีการศึกษา 2540

ไอจีบีทีอินเวอร์เตอร์

IGBT INVERTER



อาจารย์ที่ปรึกษา

ผศ.ศุภกิจ จูตะวีริยะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาบัตรปีการศึกษา 2540

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ไอจีบีทีอินเวอร์เตอร์

ผู้จัดทำ

- 1.นางสาวจิตติมา จิตติรัตน์
- 2.นายจิรพงษ์ เจริญศรี
- 3.นางสาวทัตยา แสนเยี่ย

(ผศ.สุภกิจ จุตะวิริยะ)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอจีบีที อินเวอร์เตอร์

นางสาวจิตติมา จิตศิริรัตน์
นายจิรพงษ์ เจริญศรี
นางสาวทัตยา แสนเยี่ย
ผศ. ศุภกิจ จูตะวิริยะ อาจารย์ที่ปรึกษา
ปีการศึกษา 2540

บทคัดย่อ

โครงการนี้มีจุดประสงค์เพื่อออกแบบอินเวอร์เตอร์ โดยใช้ ไอจีบีทีเป็นอุปกรณ์สวิตซ์ซึ่ง
และใช้ IR 2113 เป็นตัวขับ ไอจีบีทีในวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น ซึ่ง IR 2113 จะรับอินพุต
จากการ AND ของ สัญญาณสี่เหลี่ยมความถี่ 50 Hz และ ผลของการเปรียบเทียบ ระหว่างผลของการ
อินทิเกรตสัญญาณสี่เหลี่ยม ความถี่ 800 Hz และผลจากวงจรรักษาระดับแรงดัน โดยใช้วงจร
เปรียบเทียบ ซึ่งแรงดันเอาต์พุตที่ได้จาก วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น จะนำมาขยายระดับแรง
ดันด้วย หม้อแปลง และ นำไปกรองด้วยวงจรกรอง (Filter) จะได้สัญญาณไซน์ (Sine Wave)
ที่มีความถี่ 50 Hz ระดับแรงดัน เป็น 220 โวลต์ โดยมีวงจรป้องกันกระแสเกิน ที่ทำการออร์
สัญญาณที่ได้จากค่านปฐมภูมิของหม้อแปลง และ สัญญาณที่แสดงระดับแรงดันของแบตเตอรี่
คั้งนั้น จะสามารถนำอินเวอร์เตอร์นี้ไปประยุกต์ใช้งานเป็น UPS ได้ในอนาคต

IGBT INVERTER

Jittima Jittirat

Jirapong Jaroensri

Tattaya Sanyea

Asst. Prof. Supakit Jutaviriya , Adviser

Academic Year 1997

ABSTRACT

This project is objected for designing an inverter by using IGBT as switching equipment . IR 2113 is used for driving IGBT in full bridge inverter circuit . It receives input signal from output of AND operating between square wave signal , which frequency is 50 Hz , and result of comparating between signal from integrating square wave (which frequency is 800 Hz) and signal from voltage regulated voltage circuit . Output voltage of full bridge inverter circuit is stepped up by transformer and then is filtered by filter circuit , the result is sine wave signal which has frequency 50 Hz and voltage 220 V . The signal from transformer in primary side is operated in OR-operation with the signal which show Battery level in the part of Over Current Protection Circuit , so that in the future , this IGBT INVERTER will can develop to use in Uninterruptible Power System (UPS) .

III

สารบัญภาพ

	หน้า
รูปที่ 1 (a) ภาพตัดแนวตั้งของไอจีบีที	3
(b) ภาพโครงสร้างของไอจีบีที	
รูปที่ 2 คุณลักษณะของกระแสและความต่างศักย์	4-5
(a) ลักษณะเอาต์พุต (b) Transfer Characteristic	
(c) , (d) สัญลักษณ์ของไอจีบีทีชนิด เอ็น - แชนแนล	
รูปที่ 3 ทิศทางการไหลของอิเล็กตรอนและโฮลในขณะนำกระแส	7
รูปที่ 4 (a) แสดงโครงสร้างที่มีทรานซิสเตอร์และมอสเฟตแฝงอยู่ภายใน	9
(b) วงจรสมมูลย์สำหรับการทำงานสภาพปกติของ ไอจีบีที	
(c) วงจรสมมูลย์ที่แสดงส่วนของ ไทรสเตอร์ที่แฝงอยู่ใน ไอจีบีที	
รูปที่ 5 แสดงรูปคลื่นของกระแสและความต่างศักย์ ขณะนำกระแส	11
รูปที่ 6 แสดงรูปคลื่นของกระแสและความต่างศักย์ ขณะหยุดนำกระแส	12
รูปที่ 7 (a) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสตรง	15
(b) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสกลับ	
รูปที่ 8 แสดงการมอดคูเลตแบบ MPWM	18
รูปที่ 9 บล็อกไดอะแกรมแสดงขอบเขตของโครงการงาน	21
รูปที่ 10 วงจรกำเนิดสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz และ 800 Hz	22
รูปที่ 11 วงจรอินทิเกรต	23
รูปที่ 12 แสดงวงจรรักษาแรงดัน	24
รูปที่ 13 วงจรเปรียบเทียบ	25
รูปที่ 14 แสดงลักษณะความกว้างของเนื้อพัลส์ที่สภาวะปกติ	27
รูปที่ 15 แสดงลักษณะความกว้างของเนื้อพัลส์ซึ่งกว้างขึ้นชั่วขณะ	28
ที่ระดับแรงดันเอาต์พุตมีค่าต่ำกว่าสภาวะปกติ	
รูปที่ 16 แสดงลักษณะความกว้างของเนื้อพัลส์ซึ่งแคบลงชั่วขณะ	29
ที่ระดับแรงดันเอาต์พุตมีค่าสูงกว่าสภาวะปกติ	
รูปที่ 17 วงจรกำเนิดสัญญาณสี่เหลี่ยม และวงจรควบคุม	31
รูปที่ 18 วงจรไฟเลี้ยง	32

สารบัญภาพ

	หน้า
รูปที่ 19 แสดงการต่อ IR 2113	32
รูปที่ 20 วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น	33
รูปที่ 21 รูปวงจรที่ใช้งานจริงในโครงการงาน ด	34-35
รูปที่ 22 แสดงวงจรกรองสัญญาณ	36
รูปที่ 23 แสดงลักษณะการกรองของสัญญาณของวงจรกรองกระแส	37
รูปที่ 24 แสดงการต่อวงจรป้องกัน	38
รูปที่ 25 แสดงสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz	39
รูปที่ 26 แสดงสัญญาณสี่เหลี่ยมที่มีความถี่ 800 Hz	40
รูปที่ 27 แสดงสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz และ 800 Hz เปรียบเทียบกัน	40
รูปที่ 28 แสดงเอาต์พุตของวงจรอินทิเกรต	41
รูปที่ 29 แสดงเอาต์พุตของวงจรอินทิเกรตเปรียบเทียบกับอินพุต (สี่เหลี่ยมที่มีความถี่ 800 Hz)	41
รูปที่ 30 แสดงการจำลองตั้งค่า V_{ref} ณ กึ่งกลางสัญญาณสามเหลี่ยม 800 Hz	42
รูปที่ 31 แสดงการจำลองตั้งค่า V_{ref} เปรียบเทียบ กับสัญญาณสามเหลี่ยม 800 Hz ที่ระดับแรงดันเอาต์พุต มีค่า 0 โวลต์	42
รูปที่ 32 แสดงเอาต์พุตของเกดแบบแอนด์ ขา 3 และ 4 ที่ป้อนเข้า IR 2113 ที่จำลองตั้งค่า V_{ref} ณ กึ่งกลางสัญญาณสามเหลี่ยม 800 Hz	43
รูปที่ 33 แสดงเอาต์พุตของเกดแบบแอนด์ ขา 3 และ 4 ที่ป้อนเข้า IR 2113 ที่จำลองระดับแรงดันเอาต์พุต มีค่า 0 โวลต์	43
รูปที่ 34 แสดงเอาต์พุตของ IR 2113 ทั้งสองเอาต์พุตเปรียบเทียบกับ ที่จำลองตั้งค่า V_{ref} ณ กึ่งกลางสัญญาณสามเหลี่ยม 800 Hz	44
รูปที่ 35 แสดงเอาต์พุตของ IR 2113 ทั้งสองเอาต์พุตเปรียบเทียบกับ ที่จำลองระดับแรงดันเอาต์พุต มีค่า 0 โวลต์	44
รูปที่ 36 แสดงเอาต์พุตจากวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น ที่จำลองตั้งค่า V_{ref} ณ กึ่งกลางสัญญาณสามเหลี่ยม 800 Hz	45

สารบัญญภาพ

	หน้า
รูปที่ 37 แสดงเอาต์พุตจากวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น ที่จำลองระดับแรงดันเอาต์พุต มีค่า 0 โวลต์	45
รูปที่ 38 เอาต์พุต ณ สภาวะไร้ภาระ	46
รูปที่ 39 เอาต์พุต ณ ภาระโหลดไฟ 100 วัตต์	47
รูปที่ 40 เอาต์พุต ณ ภาระโหลดไฟ 200 วัตต์	47
รูปที่ 41 เอาต์พุต ณ ภาระโหลดไฟ 300 วัตต์	48
รูปที่ 42 เอาต์พุต ณ ภาระโหลดไฟ 100 วัตต์และบัลลาสต์	48



วัตถุประสงค์และของเขตของโครงการ

1. เพื่อศึกษาคุณสมบัติและการทำงานของ IGBT
2. เพื่อนำเอา IGBT มาประยุกต์ใช้งาน เป็นอินเวอร์เตอร์ขนาด 300 VA 50 Hz
3. เพื่อสามารถนำเอา อินเวอร์เตอร์ พัฒนาไปสู่ระบบ UPS ในอนาคตได้
4. เพื่อสามารถเลือกใช้อุปกรณ์ให้เหมาะสมกับงาน



ขั้นตอนในการศึกษาและทดสอบโครงการ

จุดประสงค์ เพื่อให้โครงการนี้สามารถแสดงผลตามที่ต้องการ และทันเวลา
จึงได้จัดวางขั้นตอนการทำงานดังนี้

ขั้นตอนที่ 1 ศึกษาและแสดงทฤษฎีหลักการทำงานของไอจีบีที

ขั้นตอนที่ 2 ศึกษาการทำงานของ IR 2113

ขั้นตอนที่ 3 ออกแบบและสร้างวงจร

ขั้นตอนที่ 4 นำแต่ละส่วนมาประกอบกัน

ขั้นตอนที่ 5 ทดสอบผลที่ได้ตามทฤษฎี

ขั้นตอนที่ 6 วิเคราะห์ผลการทดลองที่ได้

ขั้นตอนที่ 7 ประมวลผล และปรับปรุงแก้ไข

ขั้นตอนที่ 8 วิจาร์ณ และ สรุปผลการทดลอง

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
สารบัญภาพ	III - V
วัตถุประสงค์และขอบเขตของโครงการ	VI
ขั้นตอนในการศึกษาและทดสอบโครงการ	VI
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีพื้นฐาน	2
2.1 ไอจีบีที	2
2.1.1 ความรู้พื้นฐานเกี่ยวกับตัวไอจีบีที (IGBT)	2
2.1.2 โครงสร้างพื้นฐานของไอจีบีที (IGBT)	3
2.1.3 คุณลักษณะของกระแสและศักดาไฟฟ้า	5
2.1.4 ลักษณะการทำงาน	6
- สถานะนำกระแส (Turn On)	6
- สถานะหยุดนำกระแส (Turn Off)	6
2.1.5 การแลทซ์ในไอจีบีที	8
2.1.6 วงจรสมมูลของ ไอจีบีที	10
2.1.7 คุณลักษณะของการสวิชชิง	11
- ช่วงขณะนำกระแส (Turn On)	11
- ช่วงขณะหยุดนำกระแส (Turn Off)	12
2.1.8 ข้อจำกัดของอุปกรณ์และพื้นที่การทำงานที่ปลอดภัย	13
2.1.9 การเปรียบเทียบคุณสมบัติของไอจีบีที กับ	16
2.2 อินเวอร์เตอร์	17

สารบัญ

	หน้า
บทที่ 3 การศึกษาและการออกแบบ	20
3.1 วัสดุอุปกรณ์ที่ใช้ในโครงการ	20
3.2 ขั้นตอนการดำเนินงาน	21
3.2.1 ส่วนของวงจรกำเนิดสัญญาณสี่เหลี่ยม ที่มีความถี่ 50.Hz และ 800 Hz	22
3.2.2 ส่วนของวงจรควบคุม	23
- วงจรอินทิเกรต (Integrate Circuit)	23
- วงจรรักษาแรงดัน	24
- วงจรเปรียบเทียบ (Comparator Circuit)	25
- เกตแบบแอนด์	30
- วงจรไฟเลี้ยง	30
- วงจรขับเกต	30
3.2.3 ส่วนของวงจรถูกัด	33
- วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น	33
- วงจรกรองสัญญาณ	35
- พิกัดหม้อแปลง	37
3.2.4 ส่วนของวงจรป้องกัน	38
บทที่ 4 ผลการทดลอง	39
4.1 ส่วนของวงจรกำเนิดสัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz และ 100 Hz	39
4.2 ส่วนของวงจรควบคุม	41
4.2.1 วงจรอินทิเกรต (Integrate Circuit)	41
4.2.2 วงจรรักษาแรงดัน	42
4.2.3 เกตแบบแอนด์	43
4.2.4 วงจรขับเกต	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
4.3 ส่วนของวงจรกำลัง	45
4.4 การทดสอบจ่ายภาระต่างๆ	46
4.5 การทดสอบสัญญาณเอาต์พุตโดยใช้เครื่องวัดฮาร์โมนิก	49
บทที่ 5 บทวิจารณ์และสรุป	50
ภาคผนวก	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ปัจจุบันเทคโนโลยีสารกึ่งตัวนำได้มีการพัฒนาไปอย่างมาก ซึ่งมีการนำไปใช้งานที่แตกต่างกัน ไม่ว่าจะเป็นทรานซิสเตอร์ (TRANSISTOR) , มอสเฟต (MOSFET) , เอสซีอาร์ (SCR) , ไอจีบีที (IGBT) , ไดโอด (DIODE) และ ยูเจที (UJT) การเลือกไปใช้งานขึ้นอยู่กับความต้องการของผู้ใช้ และลักษณะการนำไปใช้งาน อุปกรณ์สารกึ่งตัวนำส่วนใหญ่ในทางเพาเวอร์อิเล็กทรอนิกส์ มักใช้เป็นตัวสวิทซ์ ซึ่งอุปกรณ์สารกึ่งตัวนำแต่ละชนิด มีทั้งส่วนดีและส่วนด้อยเหมาะสมกับงานที่แตกต่างกัน ไอจีบีทีก็เป็นอุปกรณ์ตัวหนึ่งทีพัฒนามาจาก ทรานซิสเตอร์ และมอสเฟต ข้อดี ของทรานซิสเตอร์ ก็คือ มีการสูญเสียของพลังงานในขณะที่ใช้งานต่ำ แต่คุณสมบัติในการเป็นตัวสวิทซ์ไม่ดีเท่าที่ควร นั่นคือ สวิทซ์ได้ค่อนข้างช้า จึงไม่เหมาะที่จะนำไปใช้งานที่ความถี่สูง ในขณะที่มอสเฟตสามารถทำงานได้ดีที่ความถี่สูงๆ แต่ก็มีข้อจำกัดคือ พลังงานสูญเสียในการใช้งานจะแปรตามความถี่ นั่นคือ ยิ่งนำไปใช้งานความถี่สูง ก็จะทำให้เกิดพลังงานสูญเสียสูงดังที่ได้อธิบายไปแล้ว จึงได้นำข้อดีของทรานซิสเตอร์ และ มอสเฟต มาพัฒนาเป็นไอจีบีที ดังนั้นคุณสมบัติของไอจีบีที จึงอยู่ระหว่างอุปกรณ์ทั้งสอง คือ ใช้งานที่ความถี่สูงได้ดีกว่าทรานซิสเตอร์ และ พลังงานสูญเสียต่ำกว่ามอสเฟต ส่วนการนำไปใช้งานก็ใช้ได้เช่นเดียวกับอุปกรณ์ตัวอื่น

ในโครงการนี้ได้นำไอจีบีทีไปใช้ในวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น เพื่อแปลงไฟฟ้ากระแสตรงให้เป็นไฟฟ้ากระแสสลับ ซึ่งสามารถนำไปพัฒนาเป็น แหล่งจ่ายไฟสำรองได้ในอนาคต โดยการสร้างสัญญาณจากวงจรกำเนิดสัญญาณสี่เหลี่ยมความถี่ 50 Hz และ 800 Hz จากนั้นนำสัญญาณสี่เหลี่ยม 800 Hz ไปผ่านวงจรอินทิเกรต แล้วนำสัญญาณสามเหลี่ยมที่ได้จากวงจรอินทิเกรตไปเปรียบเทียบกับสัญญาณควบคุมจากวงจรรักษาระดับแรงดัน (ตรวจสอบมาจากระดับแรงดันของสัญญาณเอาต์พุต) ด้วยวงจรเปรียบเทียบ แล้วนำสัญญาณเอาต์พุตจากการเปรียบเทียบมาแอนด์ (AND) กับ สัญญาณสี่เหลี่ยม 50 Hz เพื่อนำสัญญาณที่ได้นี้เป็นสัญญาณป้อนให้กับ IR 2113 ซึ่งเป็นตัวขับไอจีบีทีให้ทำการสวิทซ์ สัญญาณที่ได้จากวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่นจะถูกนำไปยกระดับแรงดันด้วยหม้อแปลง และจะนำไปผ่านวงจรกรองเพื่อให้เป็นสัญญาณคลื่นไซน์ที่มีความถี่ 50 Hz ระดับแรงดัน 220 โวลต์ โดยมีวงจรป้องกันกระแสเกินและวงจรป้องกันระดับแรงดันของแบตเตอรี่ต่ำกว่าที่กักร่วมอยู่ด้วย

บทที่ 2

หลักการและทฤษฎี

2.1 ไอจีบีที

2.1.1 ความรู้พื้นฐานเกี่ยวกับไอจีบีที

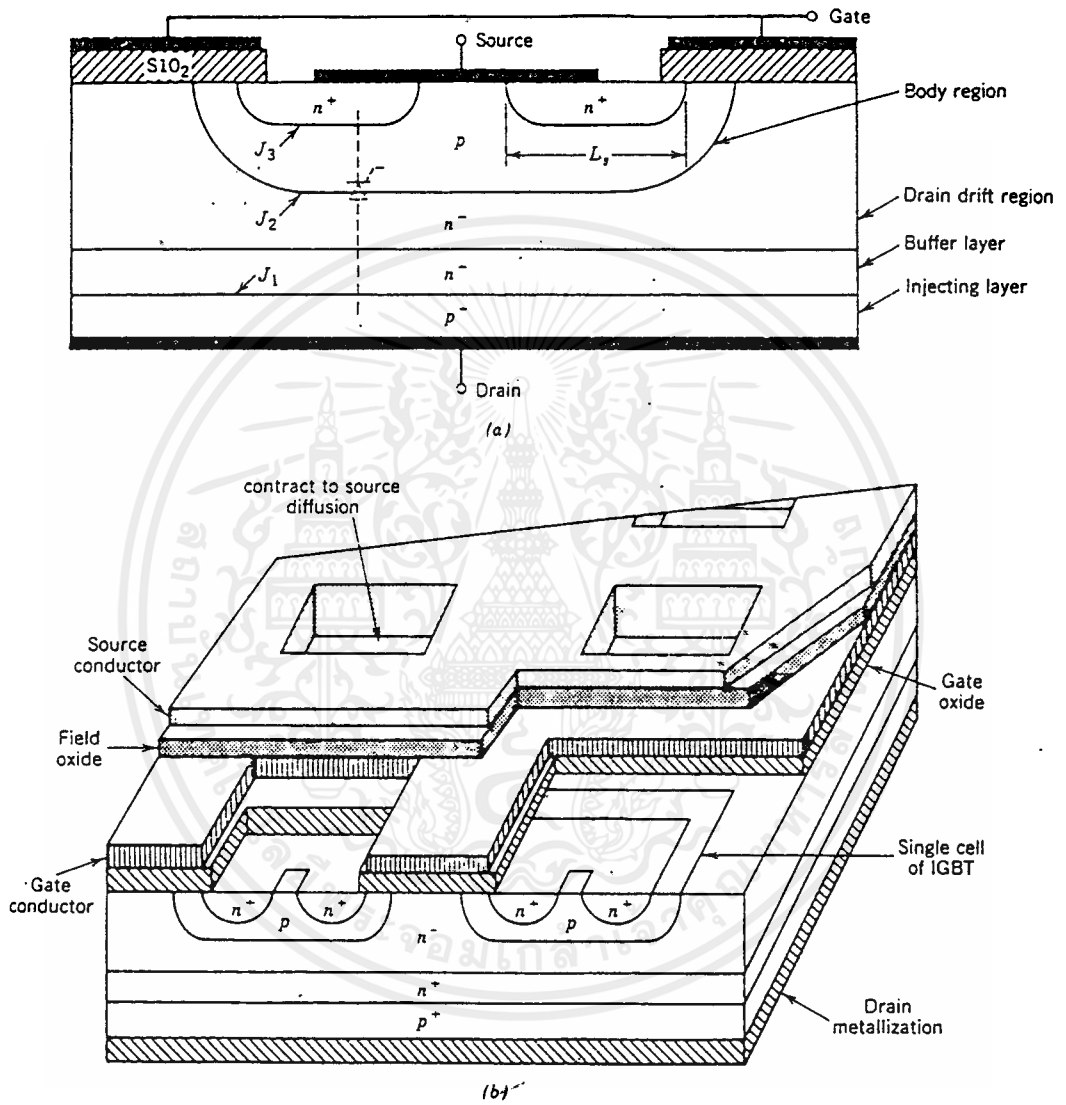
(Insulated Gate Bipolar Transistor : IGBT) [1]

อุปกรณ์เพาเวอร์อิเล็กทรอนิกส์คอนโทรลที่พอจะคุ้นเคยและใช้งานกันอย่างกว้างขวาง ในขณะนี้ได้แก่ เอสซีอาร์ , ไตรแอค , ทรานซิสเตอร์ และ มอสเฟต โดยเฉพาะทรานซิสเตอร์ และ มอสเฟต ซึ่งอุปกรณ์ทั้งสองชนิด ก็มีคุณสมบัติที่แตกต่างกันออกไป กล่าวคือ ทรานซิสเตอร์ขณะอยู่ในสภาวะนำกระแสจะมีอัตราการสูญเสียกำลังงานต่ำ มีอัตราทนแรงดันและขยายกระแสได้สูง แต่ความเร็วในการ สวิตซ์ยังต่ำอยู่ โดยเฉพาะช่วงหยุดนำกระแสจะมีช่วงเวลาที่ยาวกว่า ซึ่งจะเป็นคุณสมบัติที่ตรงกันข้ามกับมอสเฟต ที่มีความเร็วในการ สวิตซ์ทำงานนำกระแสและหยุดนำกระแสได้เร็วกว่ามาก แต่ก็มีอัตราการสูญเสียกำลังงานสูงมากเช่นกัน จากเหตุผลที่กล่าวมา ของ ทรานซิสเตอร์ และมอสเฟต จึงได้มีการพัฒนาอุปกรณ์ประเภทนี้จนสามารถได้อุปกรณ์เพาเวอร์อิเล็กทรอนิกส์ คอนโทรลชนิดใหม่ขึ้นมา โดยคุณสมบัติต่างๆ จะรวมเอาข้อได้เปรียบของ ทรานซิสเตอร์ และ มอสเฟต เข้ามารวมไว้ในอุปกรณ์ชนิดใหม่นี้ เรียกชื่ออย่างเป็นทางการว่า ไอจีบีที

2.1.2 โครงสร้างพื้นฐานของไอจีบีที

รูปตัดในแนวดิ่งของไอจีบีที เอ็น-แชนแนล (N-Channel) ดังแสดงในรูปที่ 1 (a) ซึ่งโครงสร้างเหมือนกับ มอสเฟตมาก จะแตกต่างกันตรงที่ ไอจีบีทีจะมีชั้น P^+ หรือ ชั้นอินเจกต์ติ้ง (injecting) ระหว่างขาเดรน (Drain) ซึ่งในมอสเฟตนั้นไม่มี

ระดับของสารเจือ (Dopping Levels) ในแต่ละชั้นของไอจีบีที จะคล้ายกับที่ใช้ใน แต่ละชั้นของมอสเฟต ยกเว้น ส่วนบริเวณบอดี้ (Body Region) ซึ่งจะอธิบายในภายหลัง ในกรณีของ ไอจีบีทีชนิด พี- แชนแนล (P - Channel) สามารถทำได้โดย เปลี่ยนชนิดของสารเจือ ในแต่ละชั้นของโครงสร้าง



รูปที่ 1 (a) ภาพตัดแนวตั้งของไอจีบีที

(b) ภาพโครงสร้างของไอจีบีที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

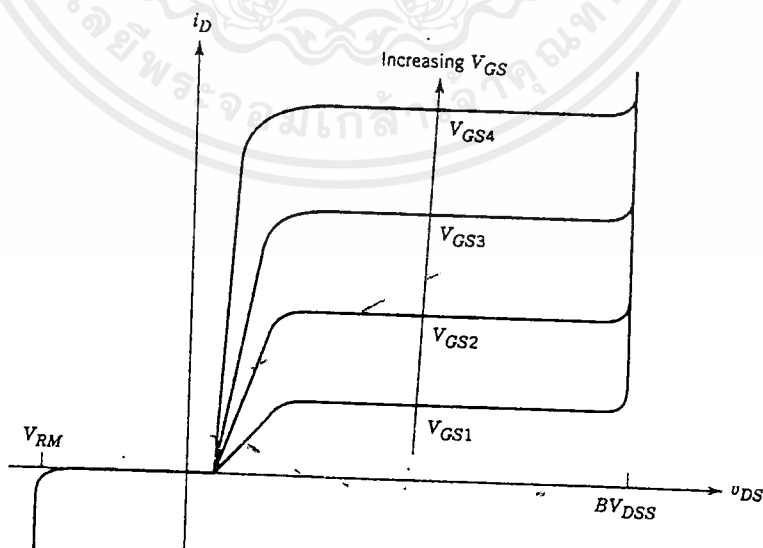
ในรูปที่ 1 (a) เป็นโครงสร้างของไอจีบีที ซึ่งจะมีทรานซิสเตอร์แอมป์อยู่ การเทิร์นออน (Turn On) ของทรานซิสเตอร์นี้เป็นสิ่งที่ต้องพยายามหลีกเลี่ยง และ รายละเอียดของอุปกรณ์จริงๆมีหลายอย่างที่แตกต่างไปจากรูป ดังเช่นบริเวณบอดี้ที่เป็นสารกึ่งตัวนำประเภทพี จะมีบริเวณรอยต่อ J_2 และ J_3 ที่แตกต่างไปจากรูป เพื่อให้โอกาสที่ทรานซิสเตอร์ทำงานมีน้อยที่สุด ส่วนซอร์สที่เป็นโลหะ (Source Metallization) ในไอจีบีที มีขนาดสั้นกว่าในส่วนของมอสเฟต ซึ่งมีส่วนช่วยให้ทรานซิสเตอร์แผ่นนี้มีโอกาสทำงานน้อยลง ส่วนบัฟเฟอร์ของสารกึ่งตัวนำที่มีสารเจือสูง (n^+ buffer layer) ซึ่งอยู่ระหว่างชั้นของ p^+ ที่สัมผัสกับ เกรน และ n^- ของชั้นครีฟ (Drift layer) ไม่มีความสำคัญกับการทำงานของไอจีบีที และไอจีบีทีบางตัวก็ตัดส่วนนี้ออกไปเรียกว่า ไอจีบีทีแบบสมมาตร (Symmetrical IGBT) ส่วนไอจีบีทีที่ยังมีส่วนนี้อยู่ เรียกว่า ไอจีบีทีแบบไม่สมมาตร (Asymmetrical IGBT) ถ้าความหนาแน่นของสารเจือ และ ความหนาแน่นของชั้นนี้ถูกเลือกอย่างเหมาะสม การที่มีชั้นนี้จะช่วยในการทำงานของไอจีบีทีให้ดีขึ้นได้ 2 อย่างด้วยกัน คือ

1. ทำให้แรงดันตกคร่อมในขณะนำกระแส มีค่าลดน้อยลง

2. ทำให้เวลาในขณะหยุดนำกระแส (Turn Off Time) ลดลง

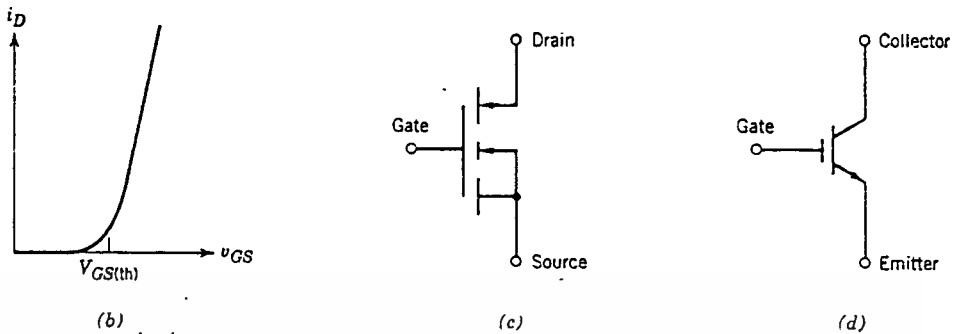
แต่มีข้อเสียคือ ทำให้ความสามารถในการทนความต่างศักย์รีเวิร์ส (Reverse Blocking Voltage) ลดลงไป

สัญลักษณ์ของวงจรของไอจีบีที ชนิด เอ็น - แชนแนล แสดงไว้ในรูปที่ 2 (c) ทิศทางของลูกศรจะกลับทิศในกรณีของไอจีบีทีชนิด พี - แชนแนล



(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2 คุณลักษณะของกระแสและความต่างศักย์

(a) ลักษณะเอาต์พุต (b) Transfer Characteristic

(c), (d) สัญลักษณ์ของไอจีบีทีชนิด เอ็น - แชนแนล

2.1.3 คุณลักษณะของกระแสและศักดาไฟฟ้า

ลักษณะของกระแสและศักดาไฟฟ้าของไอจีบีที ชนิดเอ็น-แชนแนล ดังแสดงในรูปที่ 2 (a) ในทิศฟอว์วาร์ด (Forward) จะเหมือนกับของ ไบโพลาร์ทรานซิสเตอร์ ที่ใช้ในลอจิกเซอร์กิต แตกต่างกันเพียงควบคุมการทำงานด้วยความต่างศักย์ แทนที่จะควบคุมการทำงาน ด้วยกระแส เหมือนกับทรานซิสเตอร์ คุณสมบัติของไอจีบีทีชนิด พี - แชนแนล จะเหมือนกันเพียงแต่ขั้วของความต่างศักย์ และ ทิศของกระแสจะกลับกัน

ที่รอยต่อ J_2 ในรูปที่ 2 (a) จะกัน แรงดันฟอว์วาร์ด (Forward Voltage) เมื่อไอจีบีทีอยู่ในสถานะหยุดนำกระแส ค่าการทนความต่างศักย์ในทิศรีเวิร์ส (Reverse Blocking Voltage) จะสามารถมีค่าเท่ากับ ค่าการทนความต่างศักย์ในทิศฟอว์วาร์ดได้ ถ้าไม่มีชั้นบัฟเฟอร์ n^+ ที่รอยต่อ J_1 ในรูปที่ 1 (a) เรียกว่า เป็นรอยต่อของ รีเวอร์สบล็อกกิง (Reverse Blocking) ถ้าในโครงสร้างของอุปกรณ์มีชั้นบัฟเฟอร์ n^+ จะทำให้ค่าแรงดันเบรคดาวน์ (Breakdown voltage) มีค่าลดลงเหลือเพียงสิบกว่าโวลต์ เพราะมีปริมาณสารเจือสูงมากทั้ง 2 ด้านของรอยต่อ ทำให้ไม่สามารถกันกระแสรีเวิร์สได้ ในรูปที่ 2 (b) เป็นกราฟแสดงความสัมพันธ์ระหว่าง I_D และ V_{GS} ลักษณะเหมือนกับของมอสเฟต ลักษณะเส้นกราฟจะเป็นเชิงเส้นตลอดช่วงของกระแสเดรน และไม่เป็นเชิงเส้น ณ จุดที่กระแสเดรนมีค่าต่ำ เมื่อ V_{GS} มีค่าต่ำกว่าค่าหนึ่ง เรียกว่า $V_{GS(th)}$ (Threshold Voltage)

ไอจีบีทีจะอยู่ในสภาวะหยุดการนำกระแส ความต่างศักย์คร่อม เกต และ ซอร์ส สูงสุดที่ยอมให้ใช้ได้ขึ้นอยู่กับค่ากระแส เดรน สูงสุดที่ยอมให้ไหลในตัวไอจีบีที

2.1.4 ลักษณะการทำงาน

สภาวะนำกระแส

เมื่อขาเดรนได้รับแรงดันไบแอสตรง คือเป็นบวกเมื่อเทียบกับ ซอร์ส และ แรงดันระหว่างเกต และ ซอร์ส มีค่าเกิน $V_{GS(th)}$ ประจุไฟฟ้าบวกที่เกิดจากแรงดันที่ขาคเกต จะดึงเอาอิเล็กตรอนให้มารวมกันอยู่ใน บริเวณภายใต้เกต ทำให้ชั้นบอดี้ (Body Region) ตรงส่วนใต้ เกต แปรสภาพเป็น n ทำให้เกิดการต่อกันของบริเวณ n (Drift Region) เข้ากับบริเวณ ซอร์ส n^+ (Source region) ซึ่งลักษณะเช่นนี้จะเหมือนกับการทำงานของ โมสเฟต

กระแสอิเล็กตรอนที่ไหลจากขาซอร์ส ผ่านบริเวณใต้ เกต มายังบริเวณลอยเลื่อน n' จะรวมกับ โฮลที่เป็นพาหะข้างน้อยที่ถูกฉีดมาจากชั้น อินเจกต์ดิง P^+ (ดูโครงสร้างในรูปที่ (1a)) เพราะรอยต่อ J_1 ได้รับแรงดันไบแอสตรง ทำให้ไอจีบีทีอยู่ในสภาวะนำกระแส เกิดการไหลของกระแสไฟฟ้าจาก เดรน ไป ซอร์ส ได้ การรวมกันของโฮลและอิเล็กตรอนภายในบริเวณ n' เรียกว่า การมอดดูเลตสภาพนำ (Conductivity Modulation)

ผลการมอดดูเลตนี้จะทำให้ความต้านทานของบริเวณ n' มีค่าต่ำลงเป็นการเพิ่มความสามารถในการขับผ่านกระแสได้สูงขึ้น ซึ่งจะมีลักษณะเหมือนกับทรานซิสเตอร์ ผลของความต้านทานที่ลดลง ทำให้แรงดันตกคร่อมที่สภาวะนำกระแสลดต่ำลง การสูญเสียกำลังงาน ขณะนำกระแสจึงลดลงด้วย ทิศทางการไหลของอิเล็กตรอนและโฮลแสดงไว้ในรูปที่ 3

สภาวะหยุดนำกระแส

เมื่อแรงดันระหว่าง เกต และ ซอร์ส ลดลงต่ำกว่าแรงดัน $V_{GS(th)}$ จะทำให้มีแรงดันไม่เพียงพอสำหรับการแปรสภาพชั้นบอดี้ p เป็น n ได้ ทำให้บริเวณ n' ไม่ต่อกับบริเวณ ซอร์ส n^+ ไอจีบีที จึงอยู่ในสภาวะหยุดนำกระแส ในสภาวะนี้รอยต่อ J_2 ที่ได้รับแรงดันไบแอสกลับจะทำให้เกิดกระแสรั่วไหลเพียงเล็กน้อยเท่านั้น นอกจากนี้ยังทำให้เกิดบริเวณปลอดพาหะ (Depletion region) ขึ้นที่รอยต่อ J_2 ด้วย

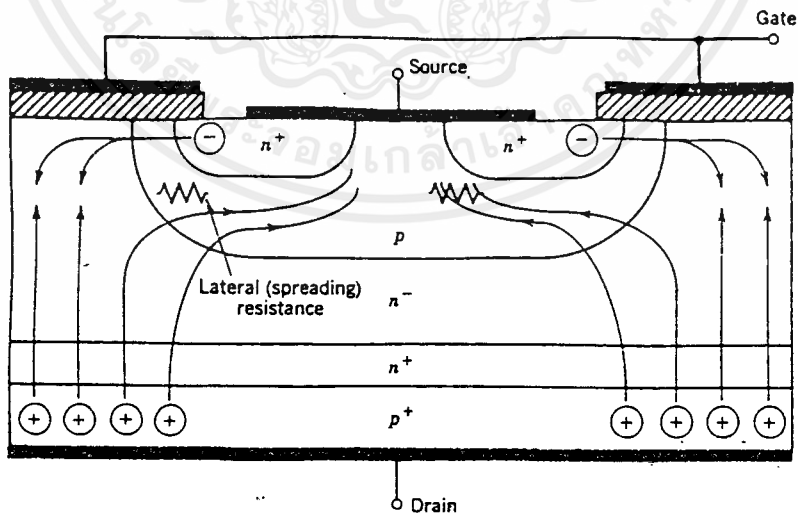
บริเวณปลอดพาหะนี้จะขยายบริเวณกว้างขึ้นจนกินเข้ามายังบริเวณ n' ทั้งนี้ เพราะ ชั้นบอดี้ p มีความหนาแน่นในการโด๊ปสารมากกว่า ถ้าความหนาแน่นของสารที่โด๊ปในบริเวณลอยเลื่อน n' มากพอ ก็จะทำให้การขยายของบริเวณปลอดพาหะไม่สามารถแตะกับชั้นอินเจกต์ดิง p^+ ได้ ชั้นบัฟเฟอร์ n^+ (Buffer Layer , ดังในรูปที่ 1 (a)) ก็ไม่จำเป็นต้องทำให้เกิดขึ้น หรือไม่จำเป็น

ต้องโด๊ปสาร ทั้งนี้เพราะการแตะกันของบริเวณทั้งสองจะทำให้เกิดการพังทลายทางด้านไบแอสตรง สำหรับไอจีบีทีที่ไม่มีการโด๊ปสารในชั้นบัฟเฟอร์ n^+ นี้จะเรียกว่า ไอจีบีทีแบบสมมาตร ซึ่งจะมีอัตราทนแรงดันย้อนกลับ (V_{RM} หรือ BV_{SDS}) สูงพอๆกับค่าอัตราทนแรงดันไหลตรง (BV_{DSS}) เหมาะสำหรับการนำไปประยุกต์ใช้ในวงจรไฟฟ้ากระแสสลับ

การลดความหนาของบริเวณ n^- ลงแต่ยังคงความสามารถของอัตราทนแรงดันไหลตรงไว้สามารถทำได้โดยเพิ่มชั้นบัฟเฟอร์ n^+ เข้าไป เพื่อป้องกันการแตะกันของบริเวณปลอดภัยกับบริเวณอินเจกต์ดิง p^+ ซึ่งจะเรียก ไอจีบีที ชนิดนี้ว่า ไอจีบีทีแบบไม่สมมาตร และจากการลดความหนาของบริเวณลอยเลื่อน n^- ลงจะช่วยส่งผลให้เกิดข้อดีสองประการคือ

- ทำให้แรงดันตกคร่อมขณะนำกระแสต่ำลง เป็นผลให้การสูญเสียกำลังงานลดน้อยลง
- ช่วยลดช่วงเวลาหยุดนำกระแสให้สั้นลงได้

แต่ข้อเสียของการเพิ่มชั้นบัฟเฟอร์ n^+ ก็มี คือ จะลดความสามารถของ อัตราทนแรงดันย้อนกลับให้น้อยลงเหลือเพียงไม่กี่สิบลวัตต์ ทั้งนี้เพราะ เมื่อไอจีบีทีได้รับแรงดันไบแอสกลับที่ขาเดรนรอยต่อ J_1 ซึ่งทั้งสองข้างมีความหนาแน่นในการโด๊ปของสารมาก จะไม่สามารถทนแรงดันย้อนกลับได้สูงดังนั้น ไอจีบีทีชนิดนี้จึงไม่เหมาะที่จะนำไปใช้ในวงจรไฟฟ้ากระแสสลับ



รูปที่ 3 ทิศทางการไหลของอิเล็กตรอนและโฮลในขณะนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.5 การแลตซ์ในไอจีบีที

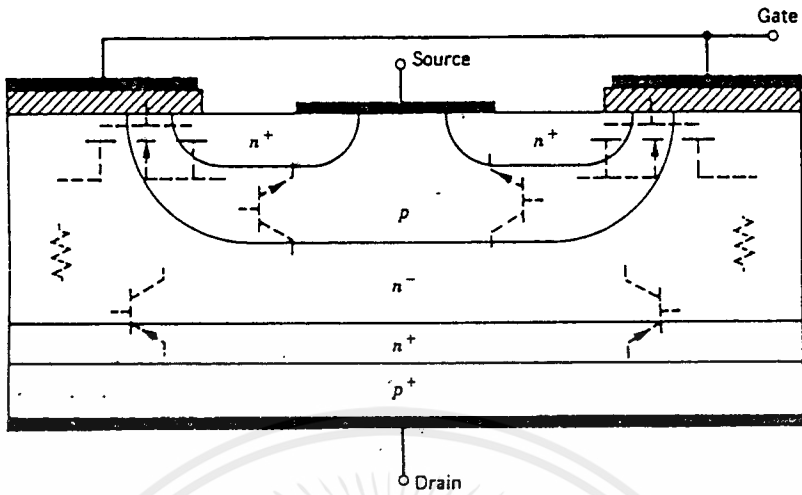
นอกจากโหนดส่วนใหญ่ที่รวมกับอิเล็กตรอนภายใต้บริเวณ n^+ แล้วยังมีกระแสโหนดส่วนใหญ่ที่ไหลข้ามบริเวณ n^+ เข้าสู่บริเวณชั้นบอดี p โดยตรง ผลของกระแสโหนดนี้ทำให้เกิดแรงดันตกคร่อมความต้านทานข้างเคียง (lateral resistance) ดังในรูปที่ 3 ถ้าแรงดันนี้มีค่ามากพอ คือประมาณ 0.7 โวลต์ จะทำให้รอยต่อ J_3 ได้รับไบแอสตรง เป็นผลให้อิเล็กตรอนจาก บริเวณซอร์ส n^+ ถูกฉีดเข้าไปในชั้นบอดี p

ถ้าดูจากวงจรสมมูลย์ในรูปที่ 4 (c) จะหมายถึง ขาเบส (Base) และ ขาอีมิเตอร์ (Emitter) ของทรานซิสเตอร์ชนิด เอ็นพีเอ็น (NPN) ได้รับแรงดันไบแอสตรง ส่งผลให้ ไทริสเตอร์ ซึ่งแฝงอยู่ในโครงสร้างของไอจีบีที อยู่ในสภาวะแลตซ์การนำกระแส ทำให้ที่ขาเกตไม่สามารถควบคุมปริมาณของ กระแสเดรนได้อีกต่อไป แต่การควบคุมกระแสเดรนนี้จะขึ้นอยู่กับตัวต้านทานที่นำมาต่อในวงจรง่ายนอก ถ้าหากมีการแลตซ์เกิดขึ้นเป็นเวลานาน อาจทำให้ ไอจีบีทีเสียหายได้เพราะมีการสูญเสียกำลังงานเกินค่าพิกัดที่ทนได้

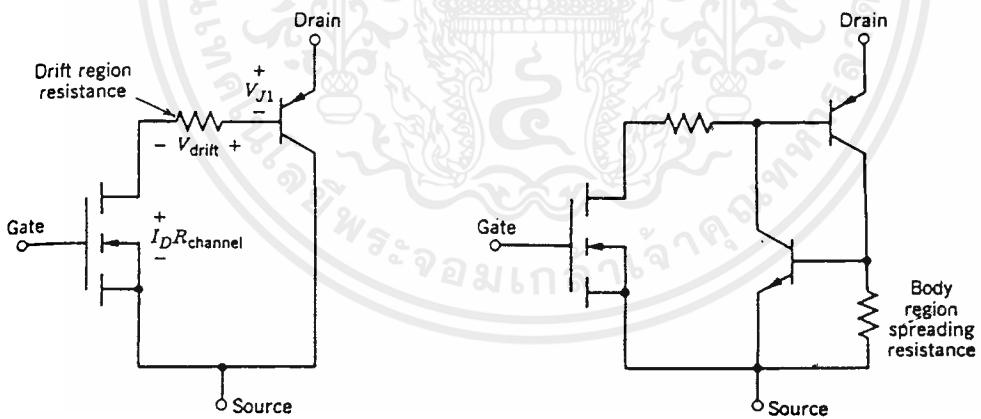
ส่วนใหญ่ หรือเป็นมาตรฐาน คู่มือของผู้ผลิตมักจะมีการบอกค่ากระแสเดรนสูงสุดที่สามารถไหลผ่านไอจีบีทีได้โดยยังไม่เกิดแลตซ์ขึ้น (I_{DM}) แต่เนื่องจากกระแสเดรน ถูกกำหนดหรือควบคุมโดยตรงจากแรงดันระหว่าง ขาเกต กับ ขาซอร์ส บางครั้งคู่มือ จึงบอกค่าแรงดันระหว่างเกตและซอร์ส สูงสุดที่จะไม่ทำให้เกิดการแลตซ์ แทนการบอกค่ากระแสเดรนสูงสุด (I_{DM})

การแลตซ์ที่กล่าวถึงข้างต้นเรียกว่าการแลตซ์ใน โหมดสแตติก เพราะเกิดขึ้นเมื่อกระแสที่ไหลในสภาวะนำกระแสมีค่าเกิน I_{DM} แต่ลักษณะการแลตซ์นี้ก็สามารถเกิดขึ้นได้ เรียกว่าในโหมดไดนามิก ซึ่งจะเกิดขึ้น เมื่อมีการเปลี่ยนการทำงาน จากสภาวะการนำกระแส เข้าสู่สภาวะหยุดนำกระแสได้ด้วย บางครั้งการแลตซ์นี้อาจเกิดขึ้นได้แม้ว่า กระแสเดรน ขณะนำกระแสยังมีค่าต่ำกว่าค่า I_{DM} ก็ตาม ทั้งนี้เพราะ เมื่อไอจีบีทีเริ่มหยุดนำกระแส กระแสเดรนจะตกลงอย่างรวดเร็วรอยต่อ J_2 จะต้องรับแรงดันย้อนกลับที่เพิ่มขึ้นอย่างรวดเร็วเช่นกัน

ผลที่เกิดขึ้นจะทำให้บริเวณปลอดพาหะขยายบริเวณชั้นบอดี p โดยเฉพาะจะขยายเข้าสู่บริเวณ n^+ มากกว่าเพราะมีความหนาแน่นของการโด๊ปต่ำกว่า การขยายบริเวณปลอดพาหะอย่างรวดเร็ว จะทำให้โหนดที่ค้างอยู่ในบริเวณ n^+ ขณะนำกระแส และ ยังไม่ได้รวมกับ อิเล็กตรอน หลุดรอดจากการขีดขวางของบริเวณปลอดพาหะ เข้าไปสะสมอยู่ในบริเวณรอยต่อ J_2 เป็นการเพิ่มกระแสที่ไหลผ่านตัวต้านทานข้างเคียงให้สูงขึ้น ทำให้ไทริสเตอร์ภายในไอจีบีทีเกิดการแลตซ์ขึ้นได้ เมื่อเกิดการแลตซ์ขึ้นแรงดันตกคร่อม ขาซอร์ส และ ขาเดรน ขณะนำกระแสจะมีต่ำกว่าระดับปกติ นอกจากนี้การเกิดแลตซ์ยังสามารถเกิดขึ้นได้อีก เนื่องจาก การเพิ่มขึ้นของอุณหภูมิที่รอยต่อ ในขณะที่กระแสเดรน ยังมีค่าต่ำกว่า I_{DM} อยู่ได้เช่นกัน



(a)



(b)

(c)

รูปที่ 4 (a) แสดงโครงสร้างที่มีทรานซิสเตอร์และมอสเฟตแฝงอยู่ใน
 (b) วงจรสมมูลสำหรับการทำงานสภาพปกติของ ไอจีบีที
 (c) วงจรสมมูลที่แสดงส่วนของไทรสเตอร์ที่แฝงอยู่ใน ไอจีบีที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและตั้งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.6 วงจรสมมูลของ ไอจีบีที

วงจรสมมูลของไอจีบีที แสดงไว้ในรูปที่ 4 (a) นั้นจะเห็นว่าบริเวณบอดี p ชั้นบริเวณ n และชั้นอินเจ็กต์ p^+ จะคล้ายกับทรานซิสเตอร์ชนิดพีเอ็นพี (PNP) โดยแทนได้ด้วยขาคอลเลกเตอร์ (Collector) , เบส (Base) และ อิมิตเตอร์ (Emitter) ตามลำดับ และบริเวณภายใต้เกต ก็จะแทนได้ด้วยมอสเฟต ซึ่งจะมีความต้านทานบริเวณ n เชื่อมขาเบสของทรานซิสเตอร์ชนิดพีเอ็นพี เข้ากับขาเดรนของมอสเฟต ซึ่งเมื่อเขียนวงจรสมมูลออกมา จะได้วงจร ดังรูปที่ 4 (b)

จากรูปที่ 4 (b) จะเห็นว่าเป็นวงจรการลิ่งตัน โดยมีมอสเฟตเป็นตัวขับทรานซิสเตอร์ชนิดพีเอ็นพี แต่มีจุดพิเศษที่แตกต่างจากวงจรทั่วไป คือ กระแสเดรน ส่วนใหญ่จะไหลจากอิมิตเตอร์มายังเบส ผ่านความต้านทานบริเวณลอยเลื่อน และ ผ่านขาเดรน ของมอสเฟตมาจบลงที่ขาซอร์ส จะมีกระแสส่วนน้อยเท่านั้นที่ไหลจาก อิมิตเตอร์มายังคอลเลกเตอร์ และขาซอร์ส สำหรับวงจรสมมูลในรูปที่ 4(c) จะแสดงให้เห็นว่า ภายในไอจีบีทีมีทรินสเตอร์แฝงอยู่ด้วย โดยดูได้จากการที่ทรานซิสเตอร์ ชนิด เอ็นพีเอ็น และ ชนิด พีเอ็นพี ต่อเข้าด้วยกัน ในลักษณะที่มีการป้อนกลับ ทำให้เห็นได้ชัดถึงเหตุที่ทำให้เกิดการแลทซ์ของไอจีบีที

โดยถ้ากระแสส่วนน้อยที่ไหลผ่าน จากอิมิตเตอร์มายังคอลเลกเตอร์ ของทรานซิสเตอร์ชนิดพีเอ็นพี ผ่านความต้านทานข้างเคียง แล้วทำให้เกิดแรงดันตกคร่อมความต้านทานสูงกว่า 0.7 โวลต์ ทรานซิสเตอร์ชนิด พีเอ็นพี จะนำกระแส ส่งผลให้เกิดการแลทซ์ขึ้นใน ไอจีบีที สำหรับแรงดันตกคร่อม ขาเดรน และ ซอร์สของไอจีบีที ขณะนำกระแส ($V_{DS(on)}$) สามารถเขียนเป็นสมการได้ ดังนี้

$$V_{DS(on)} = V_{J1} + V_{drift} + I_D R_{channel} \quad \dots\dots\dots (1)$$

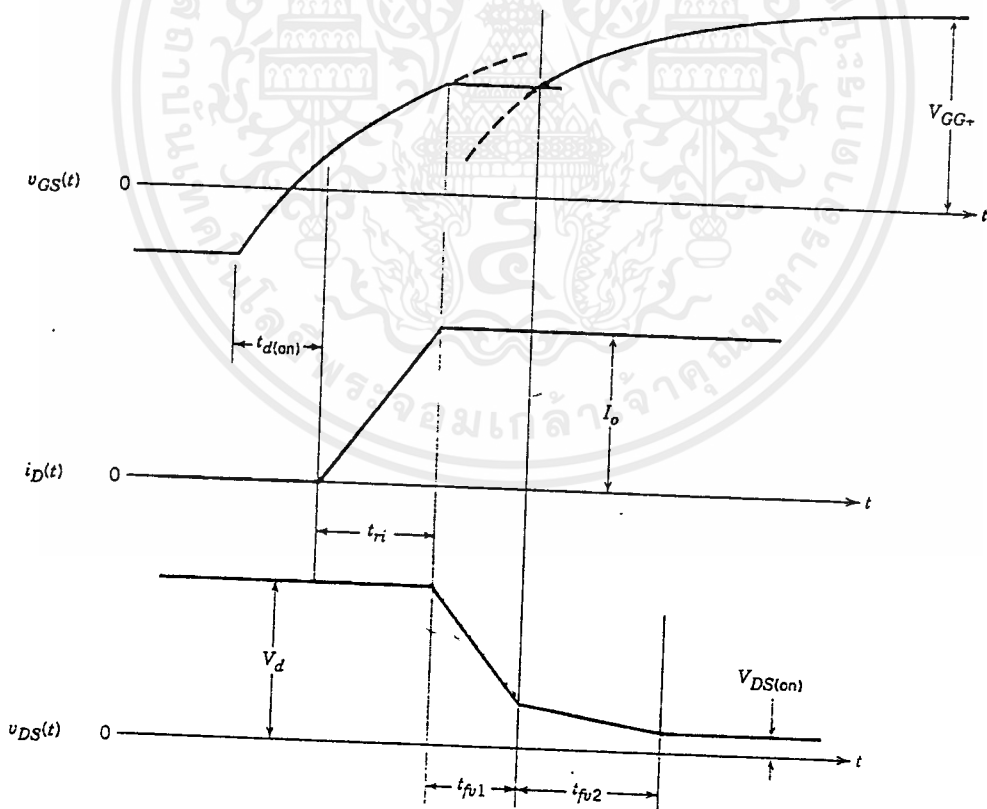
เมื่อ

- V_{J1} เป็นแรงดันไบแอสตรงที่ตกคร่อมรอยต่อพีเอ็นพีจึงมีค่าค่อนข้างคงที่ จะมีการเปลี่ยนแปลงบ้างก็เพียงเล็กน้อย เพราะมีความสัมพันธ์โดยตรงในลักษณะเอ็กโพเนนเชียล กับกระแส ทำให้มีค่าอยู่ระหว่าง 0.7 -1 โวลต์
- V_{drift} เป็นแรงดันที่ตกคร่อมความต้านทานบริเวณลอยเลื่อน ซึ่งความต้านทานนี้จะมีค่าค่อนข้างคงที่ แต่เมื่อเทียบกับค่าแรงดันในมอสเฟตแล้ว จะมีค่าน้อยกว่า เพราะผลของการ มีอคติเลตสภาพนาที่เกิดขึ้นใน ไอจีบีที
- $R_{channel}$ เป็นค่าความต้านทานในย่าน 1-1000 โอห์ม มีค่าค่อนข้างคงที่
- $I_D R_{channel}$ เป็นแรงดันตกคร่อมมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่วารณใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจึงพอจะสรุปได้ว่า $V_{DS(on)}$ จะมีค่ากระแสตรงที่สูงขึ้นโดยทั่วไปไอจีบีทีจะสามารถทำงานได้ในอุณหภูมิรอยต่อสูงสุดถึง 150 องศาเซลเซียส และผลการเปลี่ยนแปลงอุณหภูมิจากค่าอุณหภูมิห้องไปถึงค่าสูงสุดนี้ จะส่งผลให้เกิดการเปลี่ยนแปลงค่า $V_{DS(on)}$ เพียงเล็กน้อยเท่านั้น เพราะไอจีบีทีที่มีค่า $V_{DS(on)}$ เป็นผลรวมระหว่าง แรงดันตกคร่อมมอสเฟต ที่มีสัมประสิทธิ์ทางอุณหภูมิเป็นบวก (หมายถึง อุณหภูมิสูงขึ้นแรงดันตกคร่อมก็สูงขึ้นตาม) กับแรงดันตกคร่อมความต้านทานบริเวณรอยเลื่อน ที่มีสัมประสิทธิ์อุณหภูมิลบ

2.1.7 คุณลักษณะของการสวิชชิง ช่วงขณะ นำกระแส

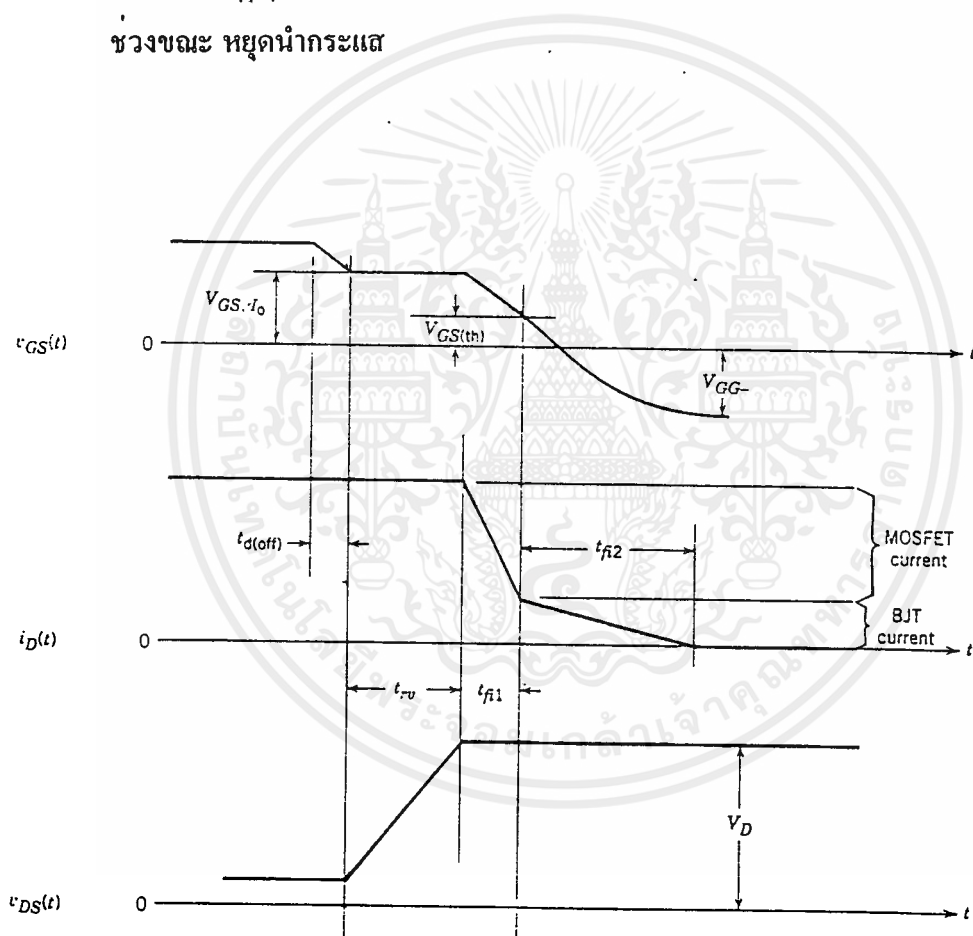


รูปที่ 5 แสดงรูปคลื่นของกระแสและความต่างศักย์ ขณะ นำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีลักษณะเหมือนการนำกระแส ของ มอสเฟตมาก โดยในช่วงการนำกระแส จะมีปัจจัยสองอย่างที่ส่งผล ต่อลักษณะของการนำกระแส ในช่วง t_{r2} ตัวแรกคือ ค่าตัวเก็บประจุระหว่าง ขาเกต และเดรน จะมีค่าสูงขึ้น ในส่วนมอสเฟตภายในไอจีบีที แต่ความต่างศักย์ระหว่าง เดรน กับซอร์ส ต่ำๆ ส่วนปัจจัยตัวที่สองคือ ทรานซิสเตอร์ชนิด พีเอ็นพี ในไอจีบีทีจะเปลี่ยนจาก สภาวะแอกทิฟไปสู่สภาวะนำกระแสได้ช้ากว่าส่วนของมอสเฟตในตัวไอจีบีทีมาก ทำให้ความต่างศักย์คร่อมระหว่างขาเดรน และ ซอร์ส ในสภาวะนำกระแส ไม่ตกลงจนถึงค่า $V_{DS(ON)}$ ในช่วงแรก ไม่เหมือนกับในมอสเฟต

ช่วงขณะ หยุดนำกระแส



รูปที่ 6 แสดงรูปคลื่นของกระแสและความต่างศักย์ ในขณะที่ หยุดนำกระแส

ข้อแตกต่างสำคัญระหว่างการหยุดนำกระแสของไอจีบีที และของมอสเฟต คือให้สังเกต รูปคลื่นของกระแสเดรน ซึ่งแตกต่างกันในสองช่วงเวลา การตกลงอย่างรวดเร็วของ กระแสในช่วง

เวลา t_{n1} สืบเนื่องมาจากการหยุดนำกระแสของส่วนที่เป็นมอสเฟตในตัวไอจีบีทีส่วนหางของกระแส เดรน ในช่วงเวลาที่สอง เนื่องมาจาก ประจุที่สะสมอยู่ในบริเวณ Drift n^- เพราะมอสเฟตถูก ทำให้หยุดนำกระแสไปแล้ว และ ไม่มีรีเวิร์สโวลเตจจ่ายให้แก่ขั้วของไอจีบีที ซึ่งสามารถทำให้เกิด กระแสเนกาทีฟ (negative current) ของเดรน ไม่มีทางที่จะเคลื่อนย้ายประจุ โดยการแครี่เรีย สเวฟ เอาท์ (carrier swept-out) วิธีเดียวที่ประจุเหล่านี้จะถูกกำจัดไป ก็คือให้พิจารณาในส่วนของไอจีบีที ที่ไม่มีบริเวณบัฟเฟอร์ n^+ ก็โดยการรวมกัน ในบริเวณเดริฟ n^- ซึ่งต้องการที่จะให้ไลฟ์ไทม์ของประจุในบริเวณนี้มีค่าน้อยอยู่แล้ว เพื่อทำให้ความต่างศักย์ดักคร่อมบริเวณมีค่าต่ำ ในสถานะนำกระแส ดังนั้นทำให้ช่วงเวลาขณะ t_{n2} มีค่ายาวไปด้วย แต่ช่วงเวลา t_{n2} ที่ยาวขึ้นก็จะทำให้มีการสูญเสียมากขึ้น ในขณะที่หยุดนำกระแส ซึ่งจะให้มีอุณหภูมิสูงขึ้น เนื่องจากการสูญเสีย จึงต้องมีการรอมชอมกันระหว่างค่าสูญเสียในขณะที่นำกระแส กับการสูญเสียในขณะที่หยุดนำกระแส การย้ายประจุออกจากบริเวณเดริฟ โดยวิธีการแพร่ไปยังชั้น p^+ เรียกวิธีนี้ว่าแบ็คอินเจคชัน(Back injection) สามารถช่วยให้เวลาลดลงได้ ถ้าหลักการจากการแพร่ของโฮลมีค่ามากพอ ในไอจีบีทีที่ไม่มีบริเวณบัฟเฟอร์ n^+ จะไม่สามารถมีการแพร่ดังกล่าวได้ เพราะความหนาแน่นของโฮลมีทิศทางการ กระจายความหนาแน่นที่ไม่สามารถทำให้เกิดได้ เนื่องจากความหนาแน่นของโฮลในชั้น p^+ มีค่าความหนาแน่นมากกว่าความหนาแน่นของโฮลที่เกิดมาในส่วนของบริเวณเดริฟ ดังนั้น โฮลส่วนเกินจึงถูกกักในบริเวณเดริฟนั้น แต่ในไอจีบีทีที่มีบัฟเฟอร์ n^+ บริเวณนี้จะมีไลฟ์ไทม์ของประจุส่วนเกินสั้นมาก และ จะทำหน้าที่เสมือนเป็นตัวลดประจุส่วนเกินเหล่านี้ อัตราการรวมตัวที่สูงขึ้นของโฮลในบริเวณบัฟเฟอร์ n^+ ทำให้ความหนาแน่นของโฮลค่อยๆ ลดลงในบริเวณเดริฟนี้ ในขณะที่กำลังหยุดนำกระแส ซึ่งทำให้เกิดลักษณะจำนวนมากของการแพร่ของโฮลในทิศไปยังบริเวณบัฟเฟอร์ ซึ่งจะช่วยให้ส่งเสริมการย้ายของโฮลออกจากบริเวณเดริฟ เป็นอย่างมาก และทำให้เวลา t_{n2} สั้นลง ควรจำไว้ว่า วิธีการลดเวลาขณะ หยุดนำกระแสวิธีนี้ไม่ได้ลดไลฟ์ไทม์ ในบริเวณเดริฟ เพราะฉะนั้น จึงไม่ได้ส่งผลให้ค่าการสูญเสียในขณะที่นำกระแส เปลี่ยนแปลงไป

2.1.8 ข้อจำกัดของอุปกรณ์และพื้นที่การทำงานที่ปลอดภัย

ไอจีบีที มีพื้นที่การทำงานที่ปลอดภัยทั้งในระหว่างการนำกระแสและหยุดนำกระแส โดยมีพื้นที่การทำงานปลอดภัยในขณะไบแอสตรง (Forward Bias Safe Operating Area : FBSOA) ที่กว้างมากเปรียบได้กับ เกือบเป็นสี่เหลี่ยม สำหรับเวลาในการสวิทช์ที่สั้นๆ แต่จะแคบลง เมื่อเวลาในการสวิทช์ยาวนานขึ้น ซึ่งถ้าเปรียบเทียบกับ เพาเวอร์มอสเฟตแล้ว ไอจีบีที จะทำงานได้ในช่วงพื้นที่ที่กว้างกว่า เมื่อเวลาในการสวิทช์เท่ากัน

สำหรับค่ากระแส I_{DM} สูงสุดจะถูกกำหนดไว้ดังรูป โดยมากเป็นค่าไดนามิก เพื่อป้องกันการเกิดแลตช้อฟ และ ยังมีการกำหนดค่าความต่างศักย์สูงสุดระหว่างเกต และ ซอร์ส (V_{GSmax}) และ ที่ค่าความต่างศักย์ V_{GSmax} เมื่อเกิดความผิดปกติ (Fault) กระแสเดรน ที่มีค่าสูงมากจะสามารถไหลได้ซึ่งมีค่าประมาณ 4 ถึง 10 เท่าของกระแสพิกัดที่ยอมรับได้ ภายใต้สภาวะนี้ ไอจีบีที จะทำงานอยู่ในย่านแอกทิฟ โดย ความต่างศักย์คร่อมระหว่าง เดรน และ ซอร์ส (V_{DS}) จะเท่ากับ โวลต์ในสภาวะหยุดนำกระแส จากการทดลองยืนยันว่า อุปกรณ์สามารถทนกระแสดังกล่าว ได้เป็นเวลา 5 - 10 ไมโครวินาที ขึ้นอยู่กับค่าความต่างศักย์ระหว่าง เดรน และ ซอร์ส (V_{DS}) และสามารถหยุดนำกระแสได้ด้วยความต่างศักย์ระหว่าง เกต และ ซอร์ส (V_{GS}) ค่าความต่างศักย์สูงสุดระหว่าง เดรน และ ซอร์ส (V_{DS}) ขึ้นอยู่กับ ค่าความต่างศักย์เบรคดาวน์ของทรานซิสเตอร์ ชนิด พีเอ็นพี ค่า β ของทรานซิสเตอร์ ชนิด พีเอ็นพี มีค่าค่อนข้างต่ำ ดังนั้น ความต่างศักย์เบรคดาวน์ที่ต้องพิจารณาคือ BV_{CBO} เป็นค่าเบรคดาวน์ของบริเวณครีฟ (รอยต่อ J2) ในปัจจุบัน ไอจีบีที มีความสามารถในการทนแรงดันได้สูงสุดประมาณ 1700 โวลต์ และ ในอนาคตก็จะมีการพัฒนาให้สามารถทนแรงดันในพิกัดที่สูงขึ้นเพื่อให้เหมาะในการใช้งานต่อไป

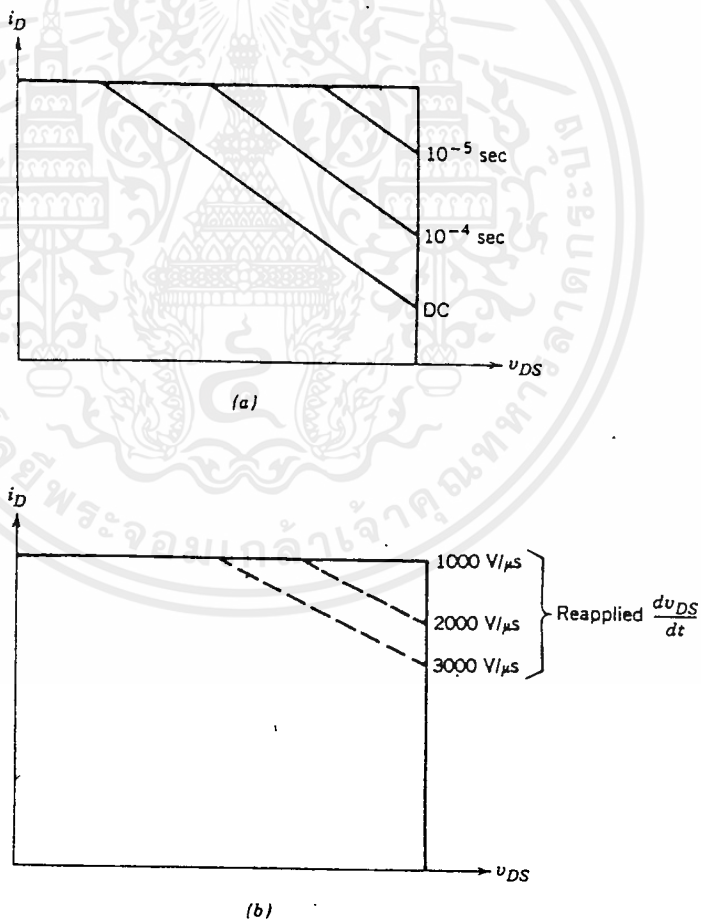
ค่าอุณหภูมิสูงสุดของรอยต่อ ไอจีบีที ที่มีในปัจจุบัน มีค่าประมาณ 150 องศาเซลเซียส ไอจีบีทีจะต้องถูกออกแบบให้มีโวลต์ในสภาวะนำกระแสเปลี่ยนแปลงเล็กน้อย เมื่อมีการเปลี่ยนแปลงอุณหภูมิ (ระหว่างอุณหภูมิห้องและอุณหภูมิสูงสุดของรอยต่อ) เนื่องจากการผสมระหว่าง ค่าสัมประสิทธิ์ของอุณหภูมิทางบวก (positive temperature coefficient) ของมอสเฟต และสัมประสิทธิ์ของอุณหภูมิทางลบ (negative temperature coefficient) ของความต่างศักย์ตกคร่อมบริเวณครีฟ ซึ่งจะต่างกับมอสเฟตที่มีความต่างศักย์ตกคร่อมสูงขึ้น เมื่ออุณหภูมิสูงขึ้นด้วยสาเหตุที่ ไอจีบีที มีความต่างศักย์ตกคร่อมในสภาวะนำกระแสค่อนข้างคงที่ไม่ขึ้นกับอุณหภูมิ วงจรป้องกันไม่ค่อยมีความจำเป็นนักสำหรับการทำงานที่อยู่ในย่านการทำงานที่ปลอดภัย

สำหรับพิกัดกระแสสูงสุดของ ไอจีบีที ที่มีในปัจจุบันมีค่าประมาณ 200 - 400 แอมแปร์ แต่เราสามารถขยายพิกัดกระแสได้ โดยการนำ ไอจีบีทีมาขนานกัน ซึ่ง ไอจีบีทีที่ขนานกันยังสามารถควบคุมได้ง่าย เพราะค่าความต่างศักย์ตกคร่อมในสภาวะนำกระแส ค่อนข้างคงที่ไม่ขึ้นกับอุณหภูมิ

ในช่วงระหว่างเริ่ม นำกระแสและ ขณะที่น่ากระแสแล้ว จุดการทำงานของ ไอจีบีที จะต้อง มีขนาดแรงดัน และกระแสที่ขาเดรน อยู่ภายในพื้นที่การทำงานที่ปลอดภัย ในช่วงไบแอสตรงเสมอ ดังแสดงในรูปที่ 7 หากไม่เป็นเช่นนั้นแล้ว จะทำให้เกิดการเสียหายขึ้นกับ ไอจีบีที จากรูปพื้นที่การทำงานที่ปลอดภัยของ ไอจีบีทีนี้ จะแสดงถึงขีดจำกัดของกระแสเดรน อัตราทนแรงดันไบแอสตรง และ อุณหภูมิรอยต่อของ ไอจีบีที ตามลำดับ

สำหรับพื้นที่การทำงานปลอดภัยในช่วงไบแอสกลับ (Reverse Bias Safe Operating Area : RBSOA) จะแตกต่างจากในช่วงไบแอสตรง โดยในรูปนี้ จะแสดงค่าจำกัดของค่าอัตราการเปลี่ยนแปลงแรงดันที่ขาเดรน ต่อเวลา (dV_{DS} / dt) ซึ่งจะเกิดขึ้นในช่วงระหว่างหยุดนำกระแส แทนขีดจำกัดทางด้านอุณหภูมิรอยต่อ และจะมีพื้นที่แคบลง ถ้า dV_{DS} / dt มีค่าสูงมากขึ้น ส่วนเหตุผลที่ถูกจำกัดโดยค่านี เพราะ ไม่ต้องการให้เกิดการแลทซ์ ขึ้นที่ไอจีบีที

ค่า dV_{DS} / dt นี้จะมีผลโดยตรงกับช่วงเวลาหยุดนำกระแส หมายความว่า ถ้ามีอัตราการเปลี่ยนแปลงเร็วจะทำให้ช่วงเวลาหยุดนำกระแสสั้น แต่ก็ยังถือว่าโซลิตีที่ขีดจำกัด dV_{DS} / dt ของ ไอจีบีทีมีค่าสูงมาก เมื่อเปรียบเทียบกับอุปกรณ์ทรานซิสเตอร์ตัวอื่นๆ ดังนั้นความจำเป็นในการใช้ วงจรสแน็บเบอร์ เพื่อป้องกันการแลทซ์ ก็ไม่มีความจำเป็นต่อังไร และการควบคุมค่า dV_{DS} / dt ที่เกิดขึ้นยังทำได้ง่ายขึ้น ด้วยการออกแบบวงจรขับเคลื่อน ที่มีค่าความต้านทานที่ต่อกับขาเกต และ ค่า V_{CC} ที่เหมาะสม



รูปที่ 7 (a) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสตรง
 (b) พื้นที่การทำงานที่ปลอดภัยในสภาวะไบแอสกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.9 การเปรียบเทียบคุณสมบัติของไอจีบีที กับอุปกรณ์สวิตชิงประเภทอื่น

ดังที่ได้กล่าวมาแล้ว ไอจีบีทีมีความต่างศักย์ตกคร่อมใกล้เคียงกับทรานซิสเตอร์ ในขณะที่มีความต้านทานทางดำนินพุตสูง และมีความเร็วในการนำกระแสสูงเหมือนกับมอสเฟต

ในการใช้งานที่ย่านความถี่ปานกลางสามารถนำไอจีบีทีไปใช้งานแทนมอสเฟต ทรานซิสเตอร์, ไทริสเตอร์ ได้อย่างมีประสิทธิภาพ เมื่อเปรียบเทียบกับไทริสเตอร์ทั่วไป ไอจีบีทีมีความเร็วในการสวิตชิงสูงกว่า และมีความต้านทานของอินพุตสูงกว่า สามารถทนต่ออัตราการเปลี่ยนแปลงของความต่างศักย์ dv/dt ที่สูงกว่า และมีวงจรรีบที่ไม่ยุ่งยากซับซ้อน ในขณะที่ไทริสเตอร์บางประเภท เช่น จีทีโอ ก็สามารถควบคุมการนำและหยุดนำกระแสได้ด้วยสัญญาณควบคุมที่ป้อนเข้าขาเกตได้ แต่ก็ต้องการกระแสไหลกลับทิศในการหยุดนำกระแส ของ จีทีโอ ในขณะที่การหยุดนำกระแสของจีทีโอ ทำได้โดยการให้ตัวเก็บประจุที่ขาเกต ได้จับประจุออกมา แต่ไทริสเตอร์มีความต่างศักย์ตกคร่อม ในสภาวะนำกระแสต่ำกว่าไอจีบีที และ มีค่าพิกัดการทนต่อกระแสเล็กร (Surge Current) ที่สูงกว่าไอจีบีที

ในการเปรียบเทียบความยากง่ายของวงจรรีบ ให้สมมติว่าต้องการให้อุปกรณ์รับกระแสได้ 10 แอมป์ ถ้าใช้ทรานซิสเตอร์เป็นอุปกรณ์สวิตชิง ในการที่จะจ่ายกระแสคอลเลคเตอร์ได้จะควบคุมทรานซิสเตอร์ให้ทำงานตามต้องการ เพราะว่าทรานซิสเตอร์กำลังมีค่า β ที่ต่ำมาก ตัวอย่างเช่น ทรานซิสเตอร์ต้องการมีค่า β เท่ากับ 5 ในการที่จะจ่ายกระแสคอลเลคเตอร์ได้ ถึง 10 แอมป์ จะต้องป้อนกระแสเบสประมาณ 2 แอมป์ เข้าที่ขาเบสของทรานซิสเตอร์ ในขณะที่ไอจีบีที ควบคุมการทำงานด้วยความต่างศักย์ที่ป้อนเข้าระหว่าง ขาเกต และ ขาซอร์ส ซึ่งต้องการกระแสจำนวนน้อยมาก อยู่ในหน่วย นาโนแอมป์ ก็สามารถทำให้ไอจีบีทีทำงาน ซึ่งจะเห็นได้ว่า วงจรรีบเกิด ของไอจีบีที มีความง่ายกว่า วงจรรีบเบสของทรานซิสเตอร์มาก

ทรานซิสเตอร์อาจจะใช้วงจร ดาร์ลิ่งตัน (Darlington) ในการขยายค่า β เพื่อให้ทำให้วงจรรีบง่ายขึ้น แต่ความต่างศักย์ตกคร่อมในสภาวะ หยุดนำกระแส จะสูงขึ้น

ส่วนวงจรรีบของไอจีบีทีกับมอสเฟต มีคุณสมบัติใกล้เคียงกันมาก จนสามารถใช้แทนกันได้ แต่ถ้าใช้งานในด้านความถี่ปานกลาง ที่พิกัดกระแส และ ความต่างศักย์ที่สูงแล้ว ก็ควรจะเลือกใช้ไอจีบีที ในการทำงานแทนมอสเฟต เนื่องจากมีความต่างศักย์ตกคร่อมในสภาวะนำกระแสต่ำกว่า

2.2 อินเวอร์เตอร์ (INVERTER) [2]

วงจรอินเวอร์เตอร์ คือ วงจรที่ทำหน้าที่เปลี่ยนพลังงานไฟฟ้ากระแสตรง ไปเป็นพลังงานไฟฟ้ากระแสสลับ โดยสามารถควบคุมได้ทั้งขนาดและความถี่ได้ตามต้องการ นั่นคือแรงดันเอาต์พุตอาจคงที่หรือแปรค่าได้ที่ความถี่คงที่หรือความถี่แปรค่าได้

การนำอินเวอร์เตอร์ไปประยุกต์ใช้งาน ในงานอุตสาหกรรมต่างๆมากมาย เช่น

- แหล่งจ่ายไฟต่อเนื่อง (Uninterruptible Power Supply)
- การขับมอเตอร์กระแสสลับ (Motor Drive)
- เครื่องทำความร้อนแบบเหนี่ยวนำ (Induction Heating)

ประเภทของการอินเวอร์เตอร์

1. กักรอินเวอร์เตอร์แบบป้อนแรงดัน (Voltage Source Inverter ; VSI) ซึ่งสามารถแบ่งได้เป็น
 - 1.1 อินเวอร์เตอร์แบบการมอดูเลตตามความกว้างของพัลส์(Pulse Width Modulation Inverter)
 - 1.2 อินเวอร์เตอร์แบบเรโซแนนซ์
 - 1.3 อินเวอร์เตอร์แบบ McMurray
 - 1.4 อินเวอร์เตอร์แบบ McMurray - Bedford
2. การอินเวอร์เตอร์แบบป้อนกระแส (Current Source Inverter ; CSI)

การควบคุมแรงดันของอินเวอร์เตอร์เฟสเดียว (Voltage Control of Single Phase Inverter.)

การใช้งานอินเวอร์เตอร์มีหลากหลายประเภท การควบคุมแรงดันเอาต์พุตนี้ได้ย่อม แตกต่างกัน ด้วยเหตุผลดังนี้

1. เพื่อเปลี่ยนแปลงแรงดันอินพุตกระแสตรง ให้เป็นไปตามความต้องการ
2. เพื่อปรับแต่งแรงดันของอินเวอร์เตอร์
3. เพื่อให้แรงดันคงที่ตามความต้องการขณะควบคุมความถี่

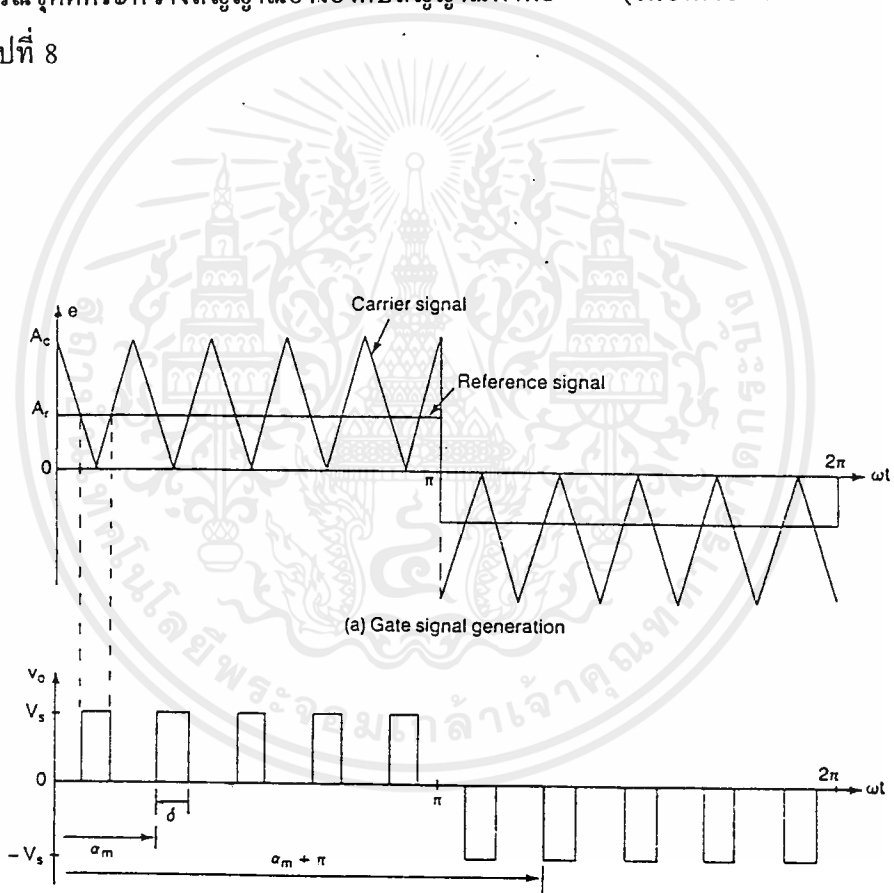
การควบคุมแรงดันเอาต์พุต โดยวิธีการมอดูเลต ตามความกว้างของพัลส์แรงดันเอาต์พุต ซึ่งแบ่งได้เป็นหลายประเภท เช่น

- การมอดูเลตตามความกว้างของพัลส์แบบเดี่ยว
- การมอดูเลตตามความกว้างของพัลส์แบบหลายพัลส์
- การมอดูเลตตามความกว้างของพัลส์แบบไซน์

ในโครงการนี้เลือกใช้หลักการอินเวอร์เตอร์มอดูเลตตามความกว้างของพัลส์แบบหลายพัลส์ (Multiple Pulse Width Modulation) แบบชนิดอินเวอร์เตอร์แบบเต็มลูกคลื่นชนิดเฟสเดียว (Single Phase Full Bridge Inverter)

การมอดูเลตตามความกว้างของพัลส์แบบหลายพัลส์ เป็นการทำให้จำนวนพัลส์ในแต่ละครึ่งไซเคิลของรูปคลื่นแรงดันเอาต์พุตมีจำนวนมากขึ้นกว่าเดิม และลดองค์ประกอบฮาร์โมนิกในรูปคลื่นแรงดันเอาต์พุต

สัญญาณทริกเกอร์ที่เกทสำหรับใช้ในการเปิด และปิด ไอจีบีทีของการมอดูเลตประเภทนี้ เกิดจากบริเวณจุดตัดระหว่างสัญญาณอ้างอิงกับสัญญาณพาหะ (ในอินเวอร์เตอร์แบบบริดจ์เฟสเดียว) ดังรูปที่ 8



รูปที่ 8 แสดง Multiple Pulse Width Modulation



หา จำนวนพัลส์ต่อครึ่งไซเคิล (p) ได้จาก

$$p = \frac{f_c}{2f_o} \dots\dots\dots (2)$$

เมื่อ f_c = ความถี่ของสัญญาณพาหะ

f_o = ความถี่ของเอาต์พุต

ถ้า δ เป็นความกว้างของแต่ละพัลส์ หาค่า rms ของแรงดันเอาต์พุต ได้จาก

$$V_o = \left[\frac{2p}{2\pi} \int_{(\pi/p-\delta)/2}^{(\pi/p+\delta)/2} V_s^2 d(\omega t) \right]^{1/2} = V_s \sqrt{\frac{p\delta}{\pi}} \dots\dots\dots (3)$$

V_s = แรงดันอินพุตกระแสตรง

$\omega t = 2\pi f_o t$

f_o = ความถี่หลักมูลของอินเวอร์เตอร์

บทที่ 3

การออกแบบและการทดลอง

3.1 วัสดุอุปกรณ์ที่ใช้ในโครงการ

1. เครื่องมือวัด

1.1 ออสซิลโลสโคป (Oscilloscope)

1.2 มัลติมิเตอร์ (VOM Meter)

2. แหล่งจ่าย

2.1 แหล่งจ่ายสัญญาณ (Function Generator)

2.2 แหล่งจ่ายไฟตรง (DC Supply)

3. อุปกรณ์ในการต่อวงจร

3.1 แผงต่อวงจร (ProtoBoard)

3.2 สายไฟ , สิมปากนกแก้ว , สิมปกสายไฟ

3.3 ตัวต้านทาน (Resistance), ตัวเก็บประจุ (Capacitor), ไอซี (IC) , ไดโอด(Diode).

3.4 ไอซีบีที , ทรานซิสเตอร์

3.5 แผงระบายความร้อน (Heat Sink) , คริมซิลิโคน

3.6 หัวแร้ง , ตะกั่วบัดกรี

3.7 คริสตอล (Crystal)

3.8 ฟิวส์ (Fuse)

จากบล็อกโคอะแกรมสามารถแสดงรายละเอียดของแต่ละส่วนได้ดังนี้

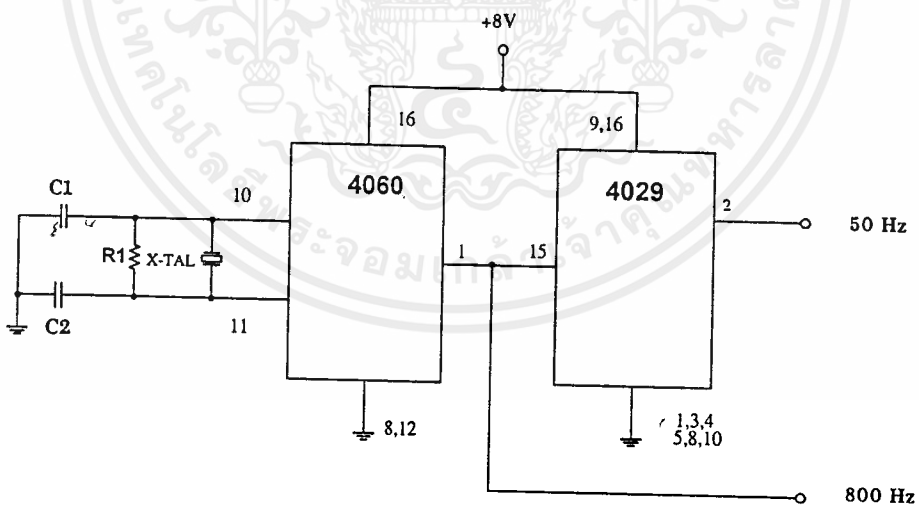
1. ส่วนของวงจรกำเนิดสัญญาณสี่เหลี่ยม (Square Wave)

ที่มีความถี่ 50 Hz และ 800 Hz

จะประกอบด้วยคริสตอลเป็นตัวกำเนิดสัญญาณสี่เหลี่ยมความถี่ แต่เนื่องจากคริสตอลที่มีขายในท้องตลาดไม่มีตัวที่สามารถกำเนิดสัญญาณสี่เหลี่ยมความถี่ 50Hz และ 800 Hz ได้โดยตรง ดังนั้นจึงต้องนำ คริสตอล ที่สามารถหาซื้อได้ง่ายในท้องตลาดซึ่งมีขนาด 3.2768 MHz มาผ่านวงจรหารเพื่อให้ได้สัญญาณสี่เหลี่ยมความถี่ 50 Hz และ 800 Hz ตามที่ต้องการ

สำหรับวงจรในส่วนของวงจรกำเนิดสัญญาณสี่เหลี่ยมความถี่ซึ่งประกอบด้วยคริสตอลและวงจรหาร (Divider Circuit) ดังที่ได้กล่าวมาแล้วนั้นสามารถแสดงได้ดังรูปที่ 10

จากวงจรในรูปที่ 10 จะเห็นได้ว่า ไอซี (IC) เบอร์ 4060 จะทำหน้าที่หารสัญญาณความถี่จากคริสตอล ซึ่งมีความถี่ 3.2768 MHz ดังนั้น ที่ขา 1 ของไอซี เบอร์ 4060 จะเป็นสัญญาณสี่เหลี่ยม ที่มีความถี่ 800 Hz และนำสัญญาณนี้มาหารด้วย 16 ด้วย ไอซี เบอร์ 4029 ทำให้ได้เป็นสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz ที่ขา 2



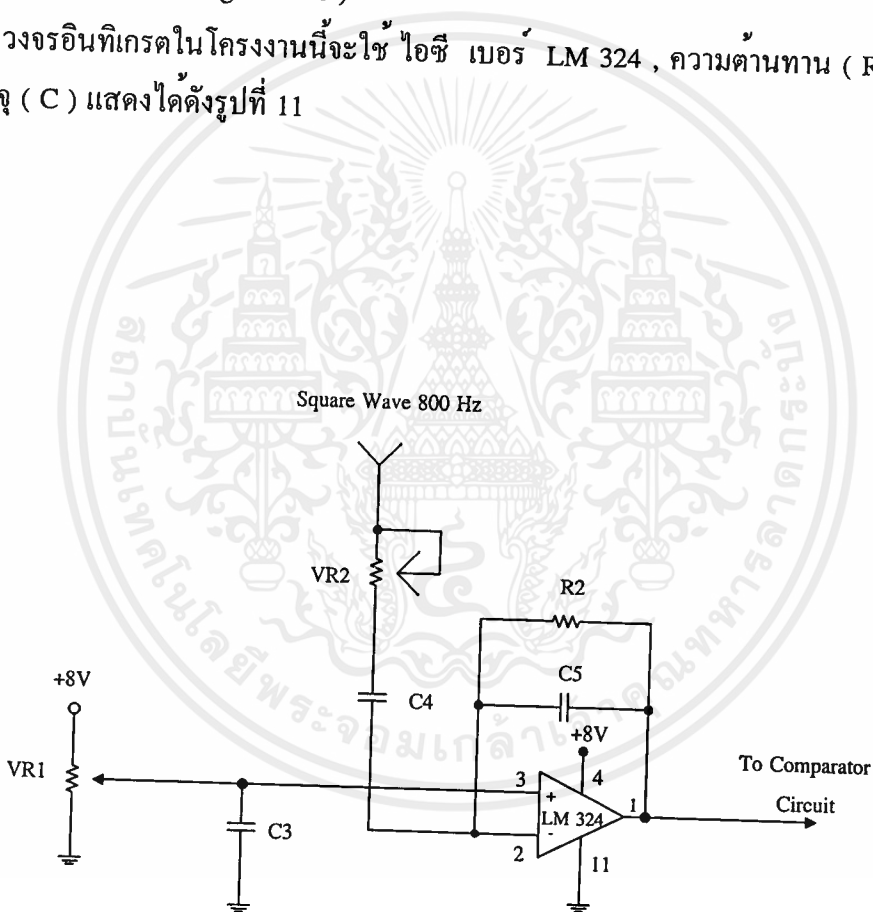
รูปที่ 10 วงจรกำเนิดสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz และ 800 Hz

2. ส่วนของวงจรควบคุม จะประกอบไปด้วย วงจรอินทิเกรต (Integrated Circuit) , วงจรรักษาแรงดัน , วงจรเปรียบเทียบ (Comparator Circuit) , เกตแบบแอนด์ (AND gate) , วงจรไฟเลี้ยง และวงจรจับเกต ซึ่งจะสามารถพิจารณาแยกส่วนได้ดังนี้

2.1 วงจรอินทิเกรต (Integrate Circuit)

วงจรนี้จะทำหน้าที่ รับสัญญาณสี่เหลี่ยมที่มีความถี่ 800 Hz จากส่วนของวงจรถ่ายสัญญาณสี่เหลี่ยมที่กล่าวมาข้างต้น แล้วทำการอินทิเกรต ซึ่งจะได้สัญญาณเอาต์พุต มีลักษณะเป็นสัญญาณสามเหลี่ยม (Triangle Wave)

วงจรอินทิเกรตในโครงการนี้จะใช้ ไอซี เบอร์ LM 324 , ความต้านทาน (R) และ ตัวเก็บประจุ (C) แสดงได้ดังรูปที่ 11

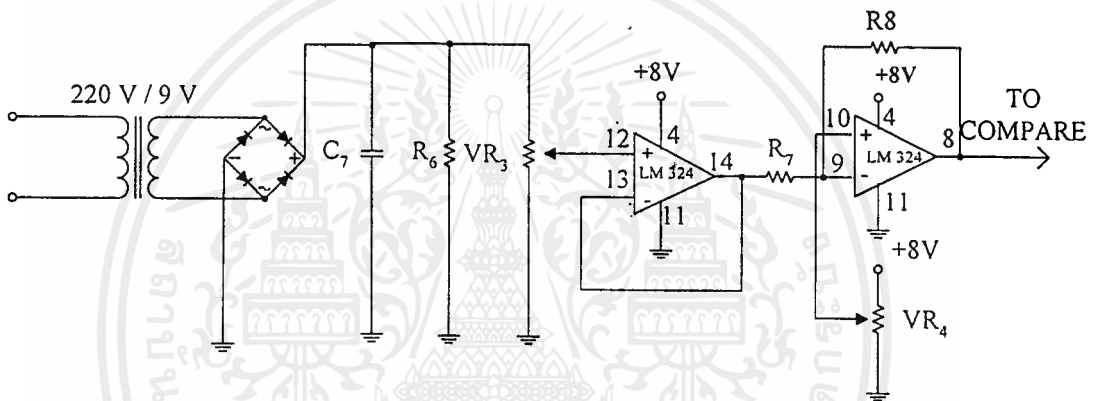


รูปที่ 11 วงจรอินทิเกรต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ส่วนของวงจรรักษาแรงดัน

วงจรรักษาแรงดันจะทำหน้าที่ควบคุมแรงดันที่เอาต์พุตให้คงที่ คือ 220 โวลต์ โดยใช้หลักการของ วงจรเปรียบเทียบ โดยจะเปรียบเทียบ สัญญาณสามเหลี่ยม 800 Hz ได้มาจากวงจรอินทิเกรต และสัญญาณจากวงจรลบ สัญญาณที่ได้จะเป็นสัญญาณสี่เหลี่ยม โดยจะแบ่งสัญญาณเป็นสองชุด เพื่อนำไปแอนด์ กับ สัญญาณ 50 Hz และแอนด์ กับ สัญญาณอินเวอร์ต (NOT) ของ 50 Hz สัญญาณทั้งสองที่ได้จะนำไปเป็นอินพุตให้กับ IR 2113



รูปที่ 12 แสดงวงจรรักษาแรงดัน

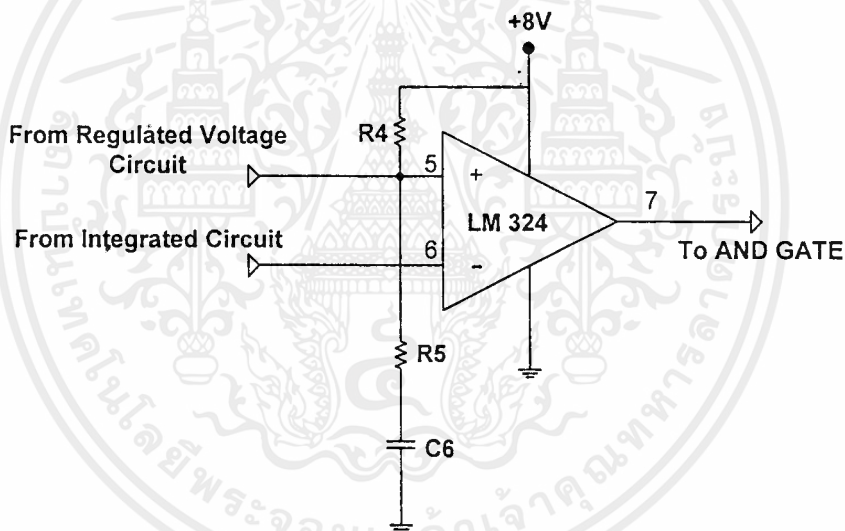
วงจรรักษาแรงดันในส่วนแรก จะรับสัญญาณอินพุตมาจาก หม้อแปลงลดแรงดัน (Step Down Transformer) จากแรงดันขนาด 220 โวลต์ ทางด้านเอาต์พุตที่ต่อกับภาระ ให้เป็นแรงดันขนาด 9 โวลต์ สัญญาณที่ได้จะผ่านวงจรเรียงกระแสแบบเต็มคลื่นโดยใช้ไดโอด 4 ตัว ผ่านส่วนของการกรองสัญญาณจะได้ สัญญาณไฟตรง ก่อนที่สัญญาณจะถูกป้อนให้กับวงจรลบ (Subtract Circuit) จะต้องแบ่งระดับแรงดันด้วยความต้านทานที่ปรับค่าได้แล้วผ่านวงจรฟิเตอร์เพื่อไม่ให้ค่าแรงดันที่ตั้งไว้โดยความต้านทานที่ปรับค่าได้นั้นเปลี่ยนแปลงไป และสัญญาณที่ได้ (V_{in}) จะนำไปลบกับ สัญญาณอ้างอิงที่ได้จาก การแบ่งระดับแรงดันด้วยความต้านทานที่ปรับค่าได้ (Vary Resistor)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยความต้านทานที่ปรับค่าได้ที่กล่าวมาข้างต้นนั้นคือ VR3 และ VR4 ในวงจรรักษาแรงดัน สัญญาณที่ได้จากวงจรลบบจะมีค่าเท่ากับแรงดันที่ได้จากการแบ่งแรงดันด้วย VR4 (V_{ref}) ลบด้วยแรงดันที่ได้จากการแบ่งแรงดันด้วย VR3 (V_{in}) และ สัญญาณที่ได้จากวงจรลบบนี้ จะนำไปเปรียบเทียบกับสัญญาณสามเหลี่ยมจากวงจรอินทิเกรต ด้วยวงจรเปรียบเทียบต่อไป

2.3 วงจรเปรียบเทียบ (Comparator Circuit)

วงจรมีหน้าที่รับสัญญาณจากวงจรอินทิเกรต นำมาเปรียบเทียบกับสัญญาณที่มาจากวงจรรักษาแรงดัน โดยในส่วนของวงจรเปรียบเทียบ จะใช้ ไอซี เบอร์ LM 324 , ความต้านทาน (R) และ ตัวเก็บประจุ (C) แสดงได้ดังรูปที่ 13



รูปที่ 13 วงจรเปรียบเทียบ

เมื่อเราเพิ่มภาระลงไปที่ แรงดันเอาต์พุต จากไอซีบีที ก็จะมีค่าลดลงผ่านวงจรเรียงกระแสก็จะมีขนาดลดลง นั่นคือสัญญาณ V_{in} มีค่าน้อยลง ผลที่เกิดจากการลบบก็จะมีค่าสูงขึ้น (V_{sub} มากขึ้น) สัญญาณเอาต์พุตที่ออกจากวงจรเปรียบเทียบเพื่อเป็นอินพุตของ IR 2113 จึงมีเนื้อพัลส์ที่มากขึ้น (duty cycle สูง) ส่งผลให้แรงดันทางคานเอาต์พุตที่คร่อมภาระมีค่าเพิ่มขึ้น แรงดันที่เพิ่มขึ้นอาจมีค่าสูงกว่า 220 โวลต์ วงจรรักษาแรงดันก็จะลดค่าที่เกิน โดยสัญญาณ V_{in} เข้ามามีค่าสูง V_{sub}

จึงมีค่าลดลง ผลที่เกิดจากการผ่านวงจรเปรียบเทียบก็จะได้สัญญาณสี่เหลี่ยมที่มีเนื้อพัลส์ลดลง ปรัชญาการณที่เกิดขึ้นจะเกิดในลักษณะซ้ำๆกัน จนกระทั่งแรงดันที่คร่อมภาระมีค่าคงที่ ซึ่งจะใช้เวลาอย่างน้อยไม่สังเกตเห็นการเปลี่ยนแปลงตามลำดับ ขั้นตอนดังกล่าว ในทางตรงกันข้าม เมื่อปลดภาระออก แรงดันทางเอาต์พุตก็จะมีค่าสูงขึ้น วงจรรักษาแรงดันก็จะทำงานในลักษณะคล้ายคลึงกัน เพื่อรักษาแรงดันทางเอาต์พุตให้คงที่

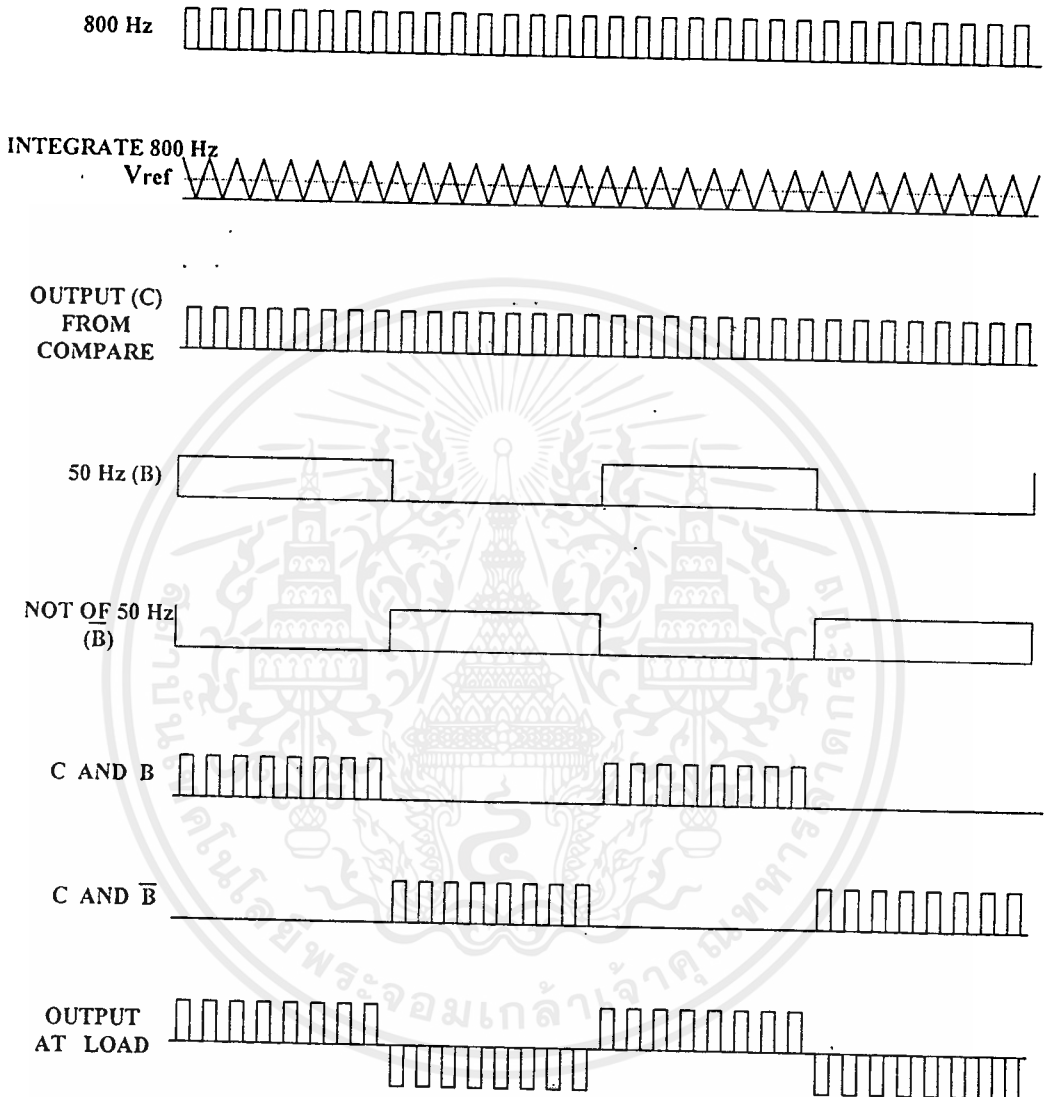
รูปแสดงลักษณะการรักษาแรงดันที่ภาระโหลดต่างๆเป็นดังนี้

รูปที่ 14 แสดงการรักษาแรงดันที่สภาวะปกติ

รูปที่ 15 แสดงช่วงที่มีการรักษาแรงดันขณะมีภาระเพิ่ม (ระดับแรงดันต่ำลง)

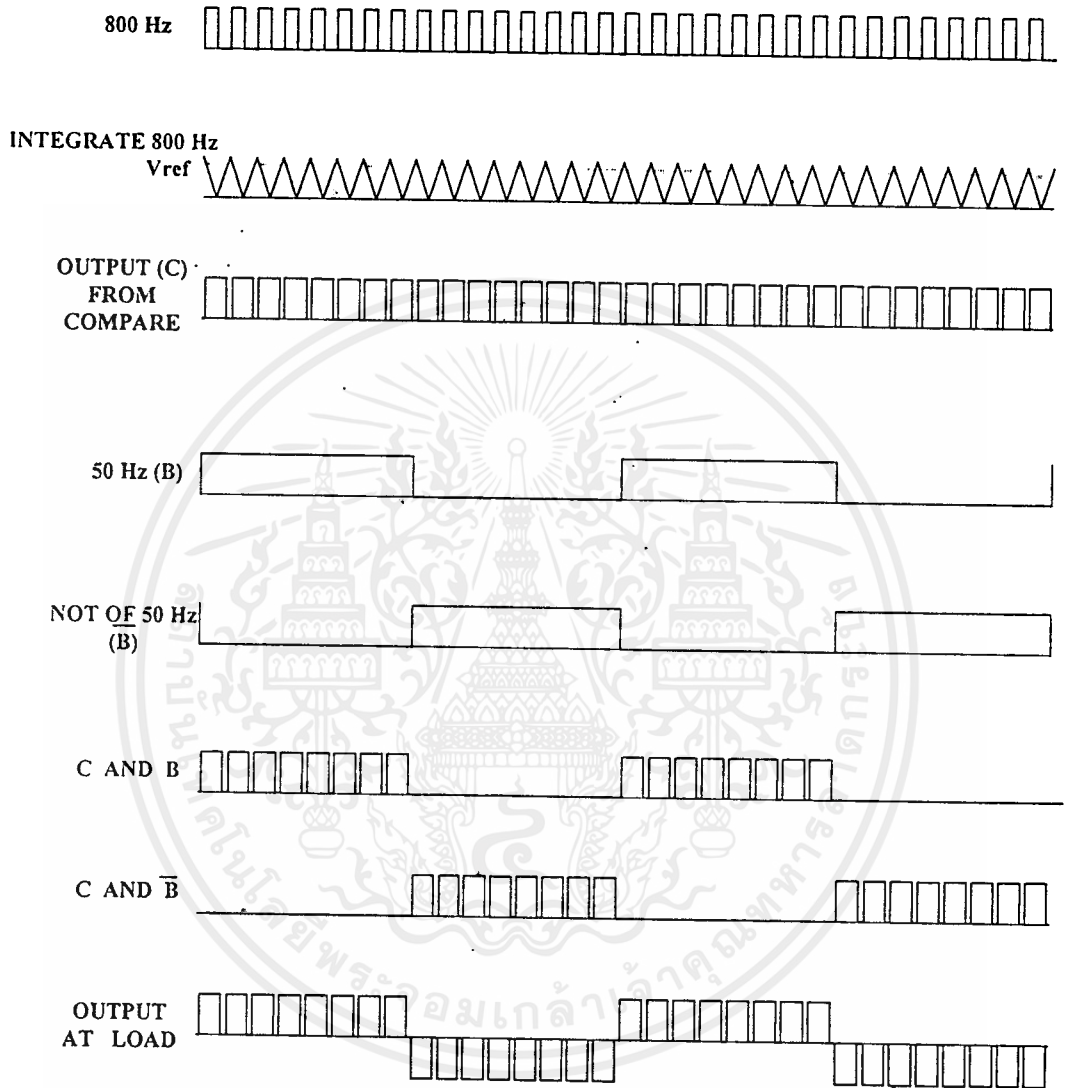
รูปที่ 16 แสดงช่วงที่มีการรักษาแรงดันขณะปลดภาระออก (ระดับแรงดันสูงขึ้น)





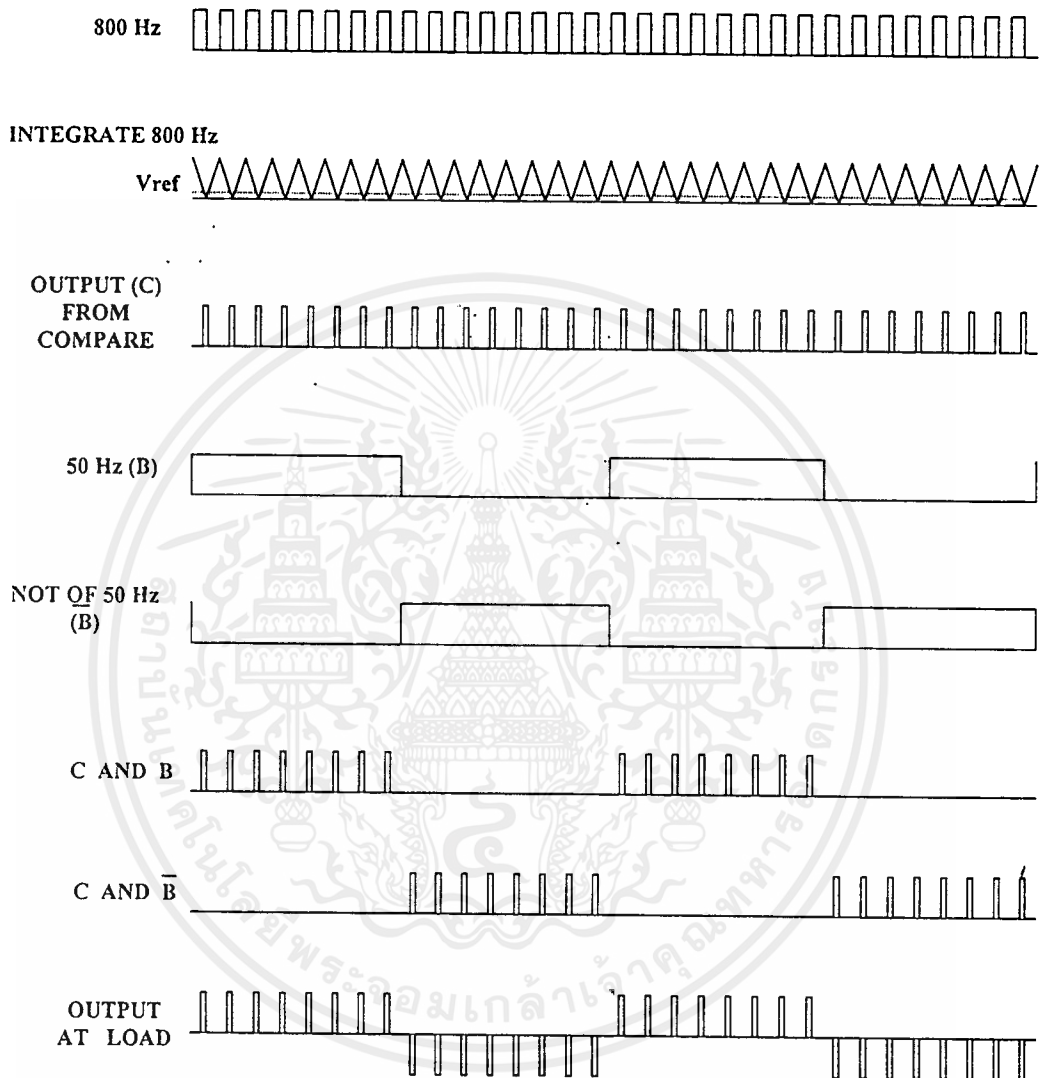
รูปที่ 14 แสดงลักษณะความกว้างของเนื้อพัลส์ที่สภาวะปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 15 แสดงลักษณะความกว้างของเนื้อพัลส์ซึ่งกว้างขึ้นชั่วขณะ
ที่ระดับแรงดันเอาต์พุตมีค่าต่ำกว่าสภาวะปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 16 แสดงลักษณะความกว้างของเนื้อพัลส์ซึ่งแคบลงชั่วขณะ
ที่ระดับแรงดันเอาต์พุตมีค่าสูงกว่าปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 เกตแบบแอนด

เกตแบบแอนดตัวแรก จะทำหน้าที่รับสัญญาณอินพุต ซึ่งประกอบด้วยสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz จากวงจรกำเนิดสัญญาณสี่เหลี่ยมและสัญญาณเอาต์พุต จากวงจรเปรียบเทียบมากกว่า (Operate) อีกตัวหนึ่งจะรับสัญญาณจากอินเวอร์ตของ 50 Hz และสัญญาณเอาต์พุตของวงจรเปรียบเทียบ จะได้เอาต์พุตของเกตแบบแอนด (ซึ่งจะนำไปเป็น อินพุต ของ IR 2113 ในส่วนของวงจรถัดไป) โดยเอาต์พุตของเกตแบบแอนดนี้ จะขึ้นกับวงจรรักษาระดับแรงดัน เพราะฉะนั้นเมื่อนำมาเป็นอินพุตของ IR2113 ในส่วนของวงจรถัดไปจะทำให้อินเวอร์เตอร์สามารถรักษาระดับแรงดันได้ (พิจารณาบล็อกไดอะแกรมประกอบ)

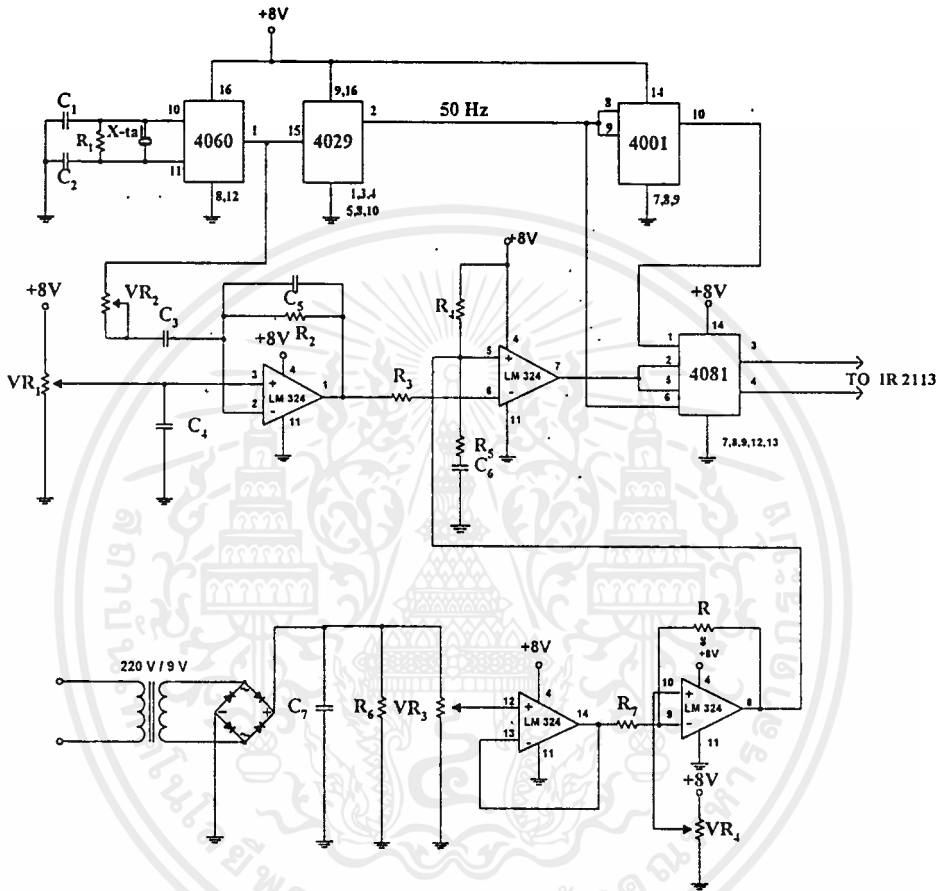
รูปวงจรทั้งส่วนของวงจรถัดไปและส่วนของวงจรถัดไปสามารถแสดงร่วมกันได้ดังรูปที่ 17

2.5 วงจรไฟเลี้ยง

วงจรมีหน้าที่สร้างแรงดันระดับ 12 โวลต์ และ 8 โวลต์ เพื่อใช้ในวงจรต่างๆ โดยรับแรงดันมาจากแบตเตอรี่ขนาด 24 โวลต์ โดยในส่วนแรกจะผ่านไอซี LM317 ทำให้ได้แรงดันระดับ 12 โวลต์ จากนั้น นำระดับแรงดันที่ได้นี้มาผ่านไอซี 7808 ทำให้ได้แรงดันระดับ 8 โวลต์ ดังรูปที่ 18

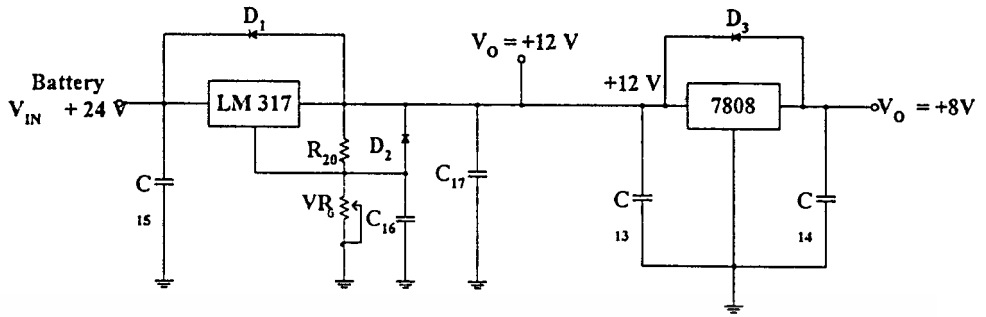
2.6 วงจรขับเกต

วงจรมีหน้าที่ขับให้ไอจีบีทีในส่วนของ วงจรอินเวอร์เตอร์เต็มลูกคลื่น สวิตซ์ตามที่เราต้องการ แต่เราจะสร้างวงจรถัดไปเองจะต้องใช้อุปกรณ์หลายชิ้นทำให้ส่วนของวงจรถัดไปมีขนาดใหญ่มาก จึงไม่สะดวกในการนำไปใช้งาน และ เอาต์พุตของวงจรถัดไป ที่ได้จะไม่แน่นอน เพราะจะขึ้นกับการทำงานของอุปกรณ์หลายตัวด้วยกัน และนอกจากนี้ผลของการเปลี่ยนแปลงของอุณหภูมิ และสภาวะแวดล้อมจะมีผลต่อการทำงานของวงจรถัดไปด้วย ซึ่งอาจทำให้การทำงานของ วงจรอินเวอร์เตอร์เต็มลูกคลื่นผิดพลาดไปด้วย ดังนั้นเราจึงใช้ IR 2113 เป็นตัวขับเกต เนื่องจากมีคุณสมบัติที่เหมาะสม อันได้แก่ มีขนาดเล็ก , ให้แรงดันเอาต์พุตที่เหมาะสมกับการนำไปขับ ไอจีบีที โดย IR 2113 จะมีอินพุตสองอินพุต และเอาต์พุตสองเอาต์พุตเช่นกัน ดังนั้น IR 2113 เพียงตัวเดียวสามารถนำไปขับไอจีบีทีได้ถึง 2 ตัว เพราะให้เอาต์พุต 2 ค่า โดยเอาต์พุตทั้งสองนี้จะขึ้นอยู่กับการอินพุตทั้งสองที่ป้อน ซึ่งลักษณะการต่อ IR 2113 เพื่อนำไปขับเกต สามารถแสดงได้ดังรูปที่ 19

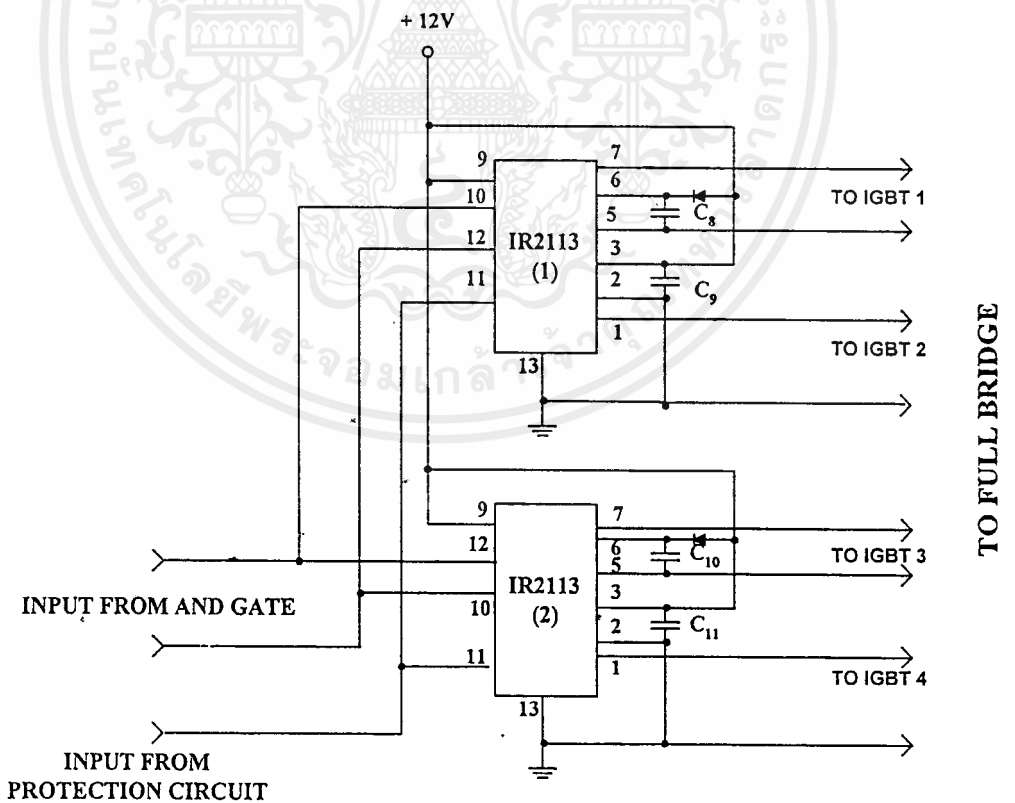


รูปที่ 17 วงจรกำเนิดสัญญาณสี่เหลี่ยม และวงจรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 18 วงจรไฟเลี้ยง



รูปที่ 19 การต่อ IR 2113

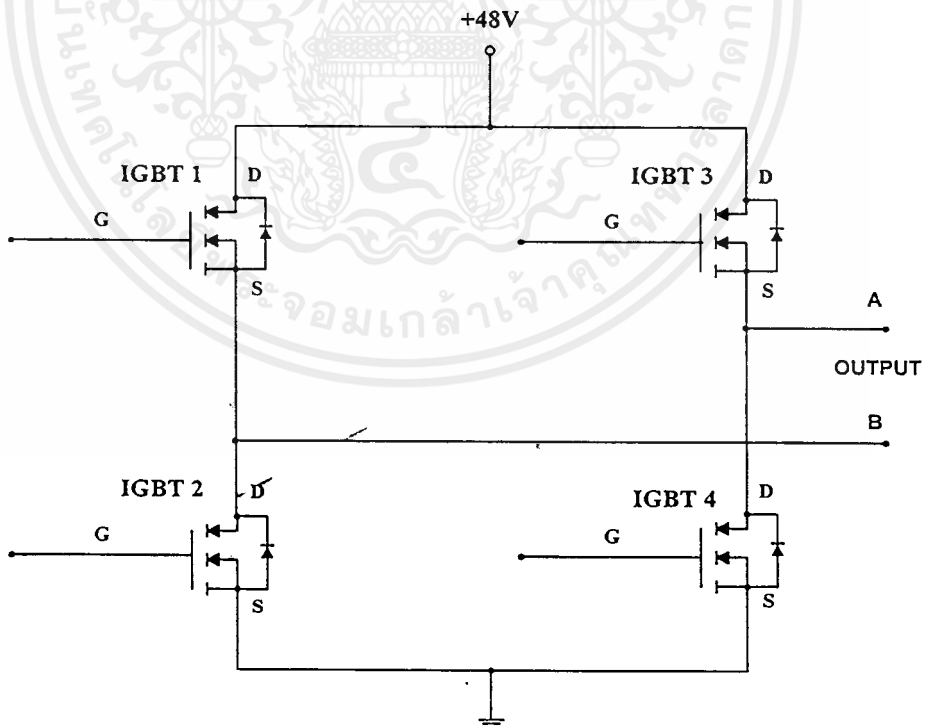
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่า อินพุตของ IR 2113 คือขา 10 และขา 12 โดยมีขา 11 ต่อมาจากวงจรป้องกัน ส่วนเอาต์พุตแรก คือที่ขา 1 โดยมีขา 2 เป็นกราวนด์ และ เอาต์พุตที่สอง คือ ที่ขา 7 โดยมีขา 5 เป็นกราวนด์ ซึ่งกราวนด์ ขา 2 และ กราวนด์ ขา 5 นี้จะแยกกัน และเราต้องการให้อาต์พุตทั้งสอง สลับกันทำงาน ดังนั้นจึงต้องให้สัญญาณสี่เหลี่ยมที่เป็นอินพุต ซึ่งป้อนที่ ขา 10 และ ขา 12 ของ IR 2113 เป็นสี่เหลี่ยมที่จากวงจรรักษาแรงดันและคุณสมบัติของ IR 2113 จะให้อาต์พุตทั้งสองที่ได้มีเวลาไร้ผลสนอง (Dead Time) เพื่อใช้ในกรณีที่ต้องการให้อุปกรณ์ที่ถูกขับสลับกันทำงาน

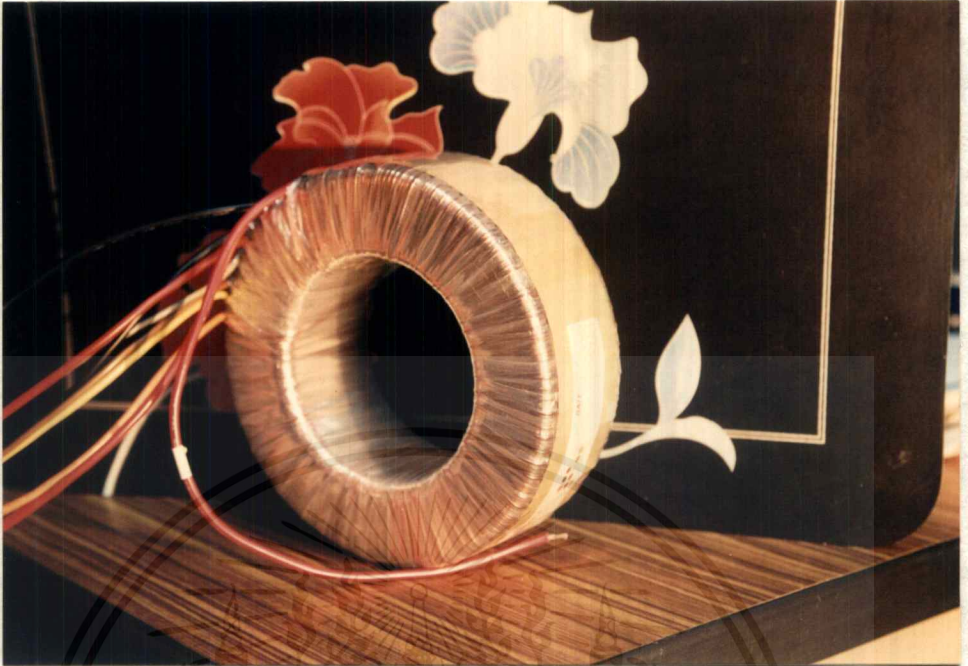
3. ส่วนของวงจรกำลัง จะประกอบด้วยวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น (Full Bridge Inverter) วงจรกรองสัญญาณ (Filter) , หม้อแปลง (Transformer) โดยจะแยกพิจารณาได้ดังนี้

3.1 วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น (Full Bridge Inverter)

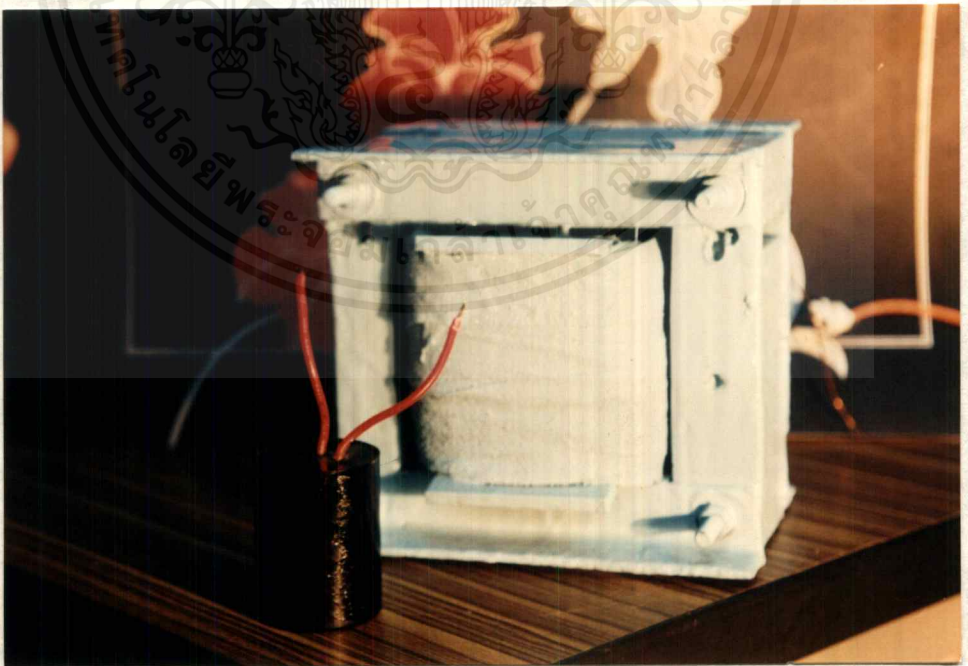
วงจรมีจะประกอบด้วย ไอจีบีทีทั้งหมด 4 ตัว ดังรูปที่ 20 โดยการทำงานของวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่นนี้ ในครึ่งไซเคิลแรก ไอจีบีที ตัวที่ 1 และตัวที่ 4 จะทำงาน ส่วนในครึ่งไซเคิลหลัง ไอจีบีทีตัวที่ 2 และตัวที่ 3 จะทำงาน



รูปที่ 20 แสดงวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น



รูปที่ 21 (1) รูปหม้อแปลงที่ใช้งานจริงในโรงงาน



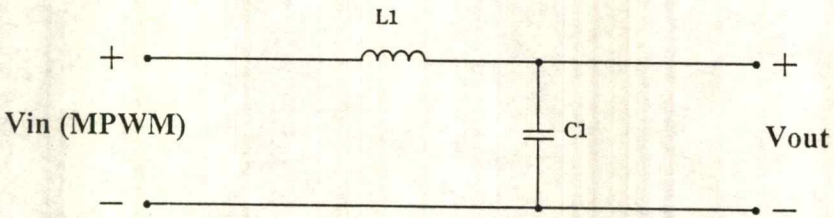
รูปที่ 21 (2) รูปวงจรกรองสัญญาณที่ใช้งานจริงในโรงงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 21 (3) วงจรควบคุมที่ใช้งานจริงในโรงงาน

3.3 วงจรกรองสัญญาณ (Filter)

การเลือกค่าตัวเหนี่ยวนำ และตัวเก็บประจุเพื่อใช้ในวงจรกรองสัญญาณมีความจำเป็นมาก ทั้งนี้เนื่องจากค่าตัวเหนี่ยวนำ และตัวเก็บประจุที่เหมาะสม จะทำให้แรงดันที่ออกมาจากวงจรกรองสัญญาณมีค่าไม่สูงจนเกินไป ซึ่งถ้าหากใช้ค่าที่ไม่เหมาะสมแล้ว จะทำให้เกิดโอเวอร์ชูท หรือแรงดันค่าสูง อาจทำให้วงจรเกิดความเสียหายได้ และนอกจากนี้ จะทำให้เกิดปัญหาในส่วนของ การควบคุมแรงดันอีกด้วย วงจรกรองสัญญาณจะรับแรงดัน ที่มีลักษณะคล้ายกับสัญญาณสี่เหลี่ยม จากนั้น จะผ่านตัวเหนี่ยวนำ (L) ซึ่งในตัวเหนี่ยวนำก็จะมีค่าความต้านทานอยู่ค่าหนึ่ง (R) ซึ่งต่ออนุกรมกับตัวเหนี่ยวนำอยู่ จากนั้นก็จะนำมาผ่านตัวเก็บประจุ (C) ดังวงจรสมมูลข้างล่าง และสัญญาณเอาต์พุตที่ออกมาจะเป็นสัญญาณไซน์ ซึ่งมีความถี่เท่ากับ 50 Hz

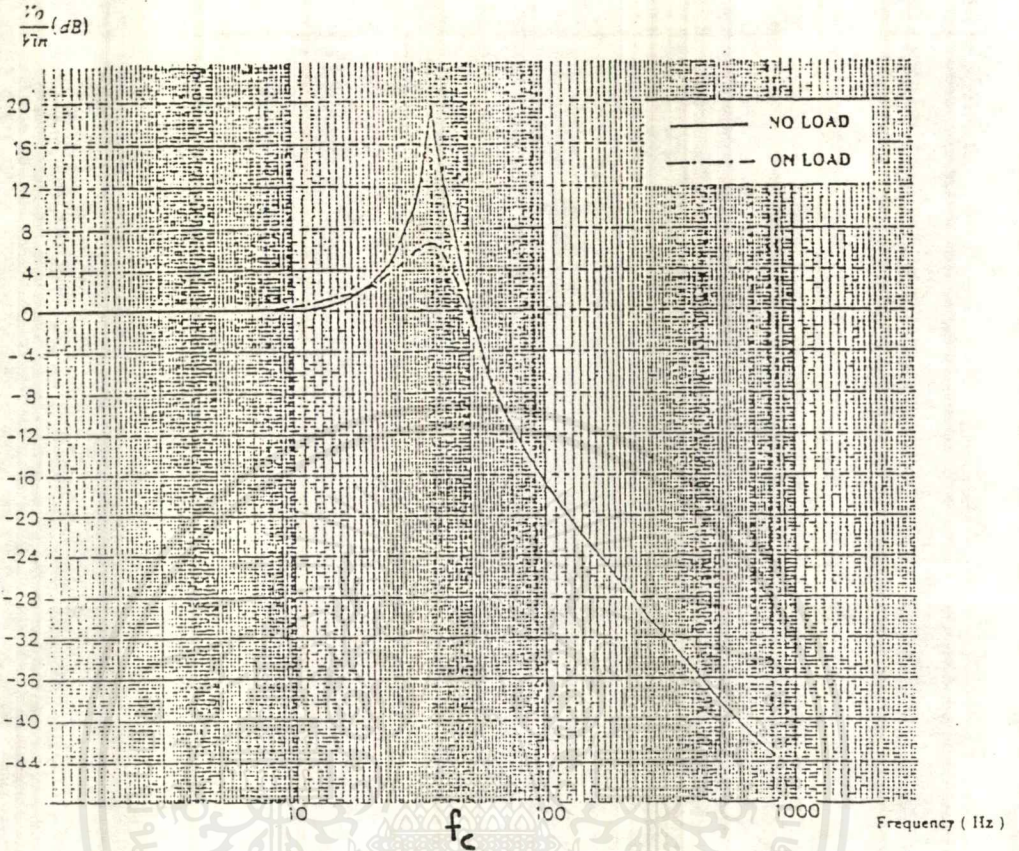


รูปที่ 22 แสดงวงจรกรองสัญญาณ

เพื่อให้ได้สัญญาณเอาต์พุตที่ค่อนข้างจะคงที่ คือ 220 โวลต์ จึงจำเป็นต้องมีส่วนของการควบคุมแรงดัน ซึ่งมีการควบคุมลักษณะวงปิด (close loop) คือ มีการป้อนสัญญาณกลับ เมื่อค่าแรงดันสุดท้ายมีค่าลดลง ก็จะไปควบคุมให้มีการเพิ่มแรงดันและเมื่อแรงดันเกินก็จะควบคุมให้มีการลดแรงดัน ซึ่งรายละเอียดของการรักษาแรงดัน ได้กล่าวไว้ในส่วนของวงจรรักษาแรงดัน

สัญญาณสี่เหลี่ยมที่ได้มาจากการขับไอจีบีที จะถูกกรองโดยอาศัยหลักการของวงจรกรองที่ผ่านได้เฉพาะความถี่ต่ำ (Low Pass Filter) กำหนดให้มีการคัทออฟ ที่ความถี่ 50 Hz สัญญาณที่มีความถี่มากกว่า 50 Hz จะไม่สามารถผ่านได้ ส่วนที่เป็นหลักเป็นสัญญาณที่มีความถี่ 50 Hz (Fundamental) ก็จะผ่านไปได้ เราจึงควรเลือกค่าตัวเหนี่ยวนำ และ ตัวเก็บประจุ ที่สอดคล้องกับความถี่คัทออฟ 50 Hz ซึ่งสามารถหาค่าได้ดังนี้

$$f_c = \frac{1}{2\pi\sqrt{LC}} \dots\dots\dots (4)$$



รูปที่ 23 ลักษณะการกรองของสัญญาณของวงจรกรองกระแสแบบความถี่ต่ำผ่าน

เมื่อ f_c คือ ความถี่คัทออฟ

เนื่องจาก ค่าของตัวเก็บประจุที่ใช้ กับสัญญาณไฟกระแสสลับค่อนข้างจะหาได้ยาก จึงกำหนดค่าจะจงลงไป ส่วนค่าของตัวเหนี่ยวนำเราสามารถห็นเองได้ตามค่าที่เราต้องการ

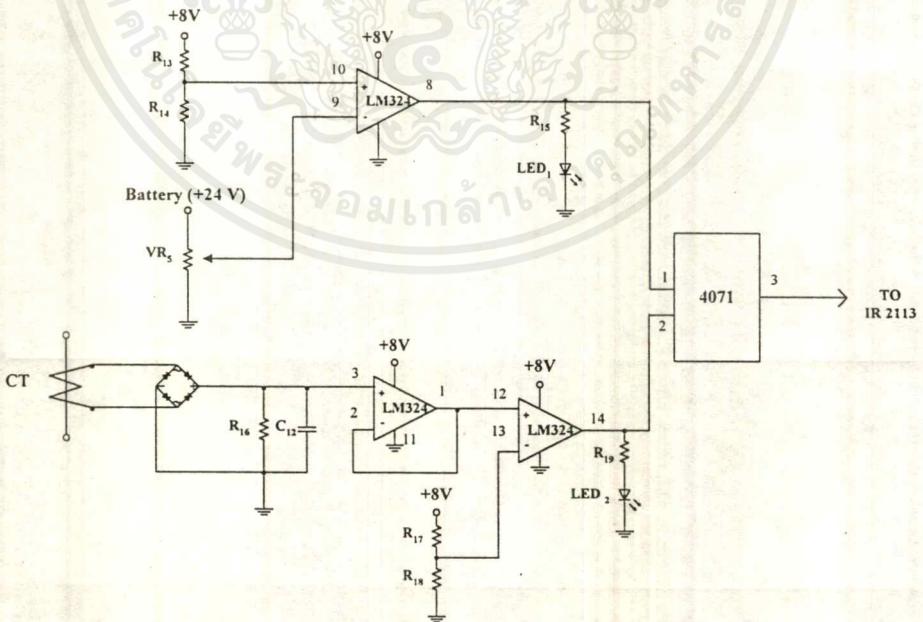
3.4 พิกัดหม้อแปลง

สำหรับหม้อแปลงที่ใช้ในโครงงานนี้ เพื่อแปลงสัญญาณสี่เหลี่ยมขนาด 24 โวลต์ให้เป็นสัญญาณที่มีขนาด 132 โวลต์ และเมื่อผ่านวงจรกรองสัญญาณแล้วจะได้สัญญาณไซน์ที่มีขนาดเป็น 220 Vrms ซึ่งจะนำสัญญาณนี้ไปใช้งาน ในการทดลองได้นำหม้อแปลงแกนทอรอยด์ มาทดสอบ โดยป้อนสัญญาณสี่เหลี่ยม ปรากฏว่ารูปสัญญาณที่ออกมา เป็นสัญญาณสี่เหลี่ยมที่มีขนาดแรงดันที่สูงขึ้น แต่มีความคิดเพี้ยนไปบ้างไม่มากนัก จึงตัดสินใจนำหม้อแปลงแกนทอรอยด์ มาใช้เพื่อเพิ่มระดับสัญญาณสี่เหลี่ยมที่ได้จากการขับไอจีบีที

4. ส่วนของวงจรป้องกัน

ในที่นี้จะใช้ หม้อแปลงกระแส (Current Transformer) ต่อทางด้านเอาต์พุตที่ภาระ และนำแรงดันทางคานทุติยภูมิ มาผ่านวงจรเรียงกระแสด้วยไดโอด 4 ตัว และกรองให้เรียบด้วยตัวเก็บประจุ และค่าความต้านทาน จากนั้นนำสัญญาณที่ได้ผ่านวงจรบัฟเฟอร์ และวงจรยกระดับแรงดัน ซึ่งในส่วนนี้จะมีหลอดไฟแสดงสัญญาณ (LED) แสดงความผิดปกติในกรณีที่เกิดกระแสเกิน หลังจากนั้นจะนำสัญญาณที่ได้จากวงจรยกระดับแรงดัน มาออร์กับสัญญาณที่ได้จากวงจร สร้างสัญญาณแรงดันอ้างอิง (ในส่วนนี้จะมีหลอดไฟแสดงสัญญาณ แสดงความผิดปกติในกรณีที่เกิดเตอร์มีแรงดันต่ำเกินไป) โดยใช้ไอซีเบอร์ 4071 ถ้าหากเกิดความผิดปกติขึ้น จะทำให้เกิดสัญญาณเอาต์พุตที่ขา 3 ของไอซีเบอร์ 4071 ซึ่งจะส่งไปที่ IR 2113 ทำให้เกิดการตัดสัญญาณไปขับไอจีบีที ซึ่งเป็นการตัดการจ่ายไฟให้กับภาระ

วงจรป้องกัน จะมีประโยชน์ในการช่วยป้องกันไม่ให้ดึงกระแสไปจ่ายภาระมากเกินไป จนเกิดการโอเวอร์โหลด ซึ่งทำให้อุปกรณ์ในวงจร อาทิ หม้อแปลง และ วงจรกรองซึ่งประกอบด้วยตัวเก็บประจุ และตัวเหนี่ยวนำ ที่ออกแบบไว้เหมาะสมกับภาระค่าหนึ่งๆ เท่านั้น พังได้



รูปที่ 24 แสดงการต่อวงจรป้องกัน

บทที่ 4

ผลการทดลอง

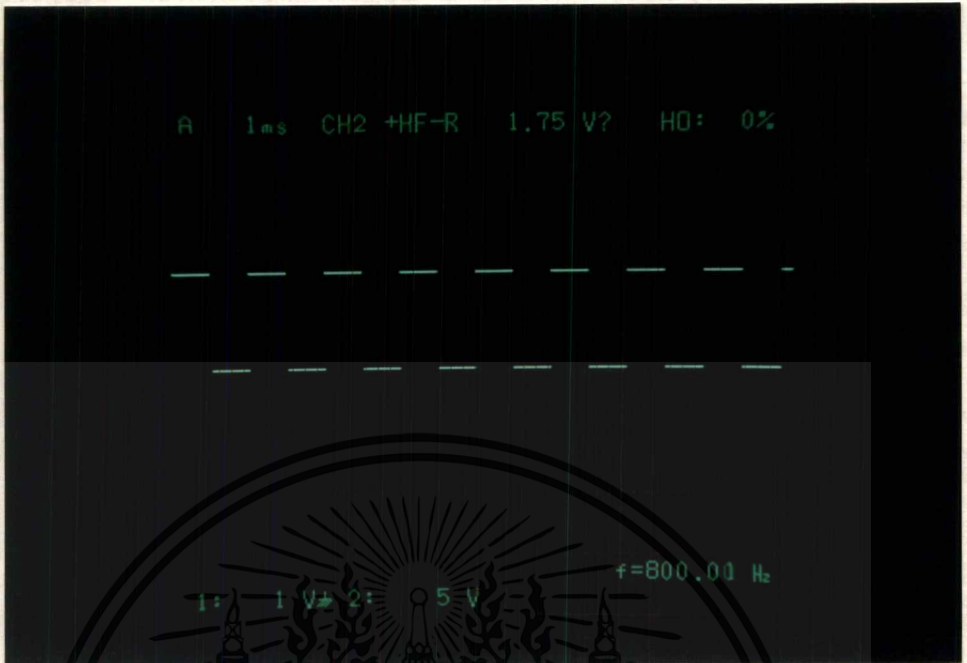
4.1 ส่วนของวงจรกำเนิดสัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz และ 800 Hz

เมื่อต่อวงจรตามรูปที่ 10 จะปรากฏลักษณะของสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz ที่ขา 2 ของไอซีเบอร์ 4029 และจะปรากฏลักษณะสัญญาณสี่เหลี่ยม ที่มีความถี่ 800 Hz ที่ขา 1 ของไอซีเบอร์ 4060 ซึ่งสามารถแสดงได้ดังรูปที่ 25-27



รูปที่ 25 แสดงสัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz

scale 5v / div time 5 ms / div



รูปที่ 26 แสดงสัญญาณสี่เหลี่ยมที่มีความถี่ 800 Hz

scale 5 v / div time 1 ms / div



รูปที่ 27 แสดงสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz และ 800 Hz เปรียบเทียบกัน

scale 5 v / div time 5 ms / div

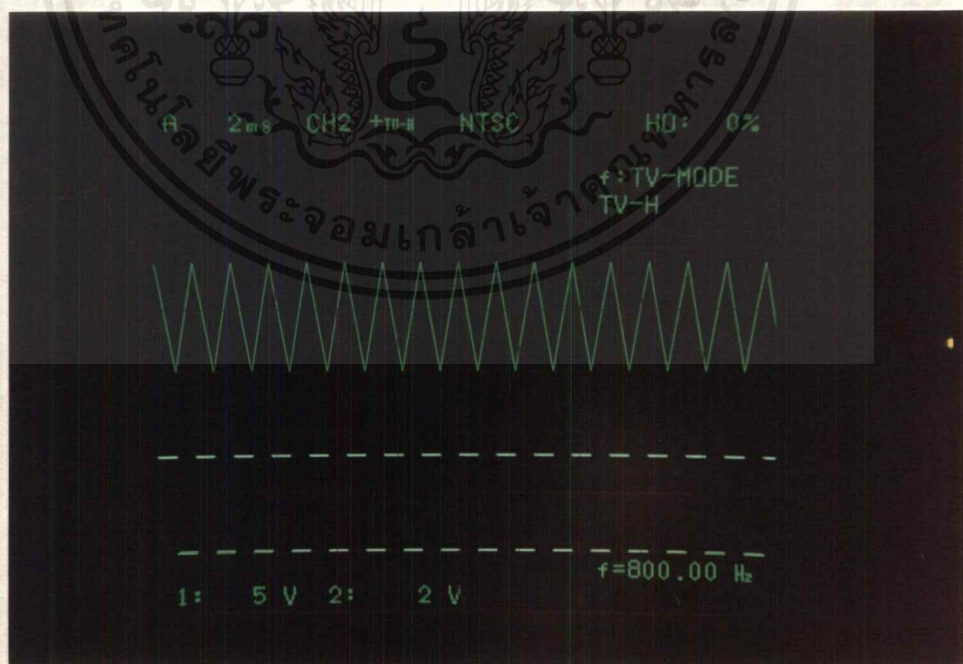
4.2 ส่วนของวงจรควบคุม

4.2.1 วงจรอินทิเกรต



รูปที่ 28 แสดงเอาต์พุตของวงจรอินทิเกรต

scale 2 v / div time 2 ms / div

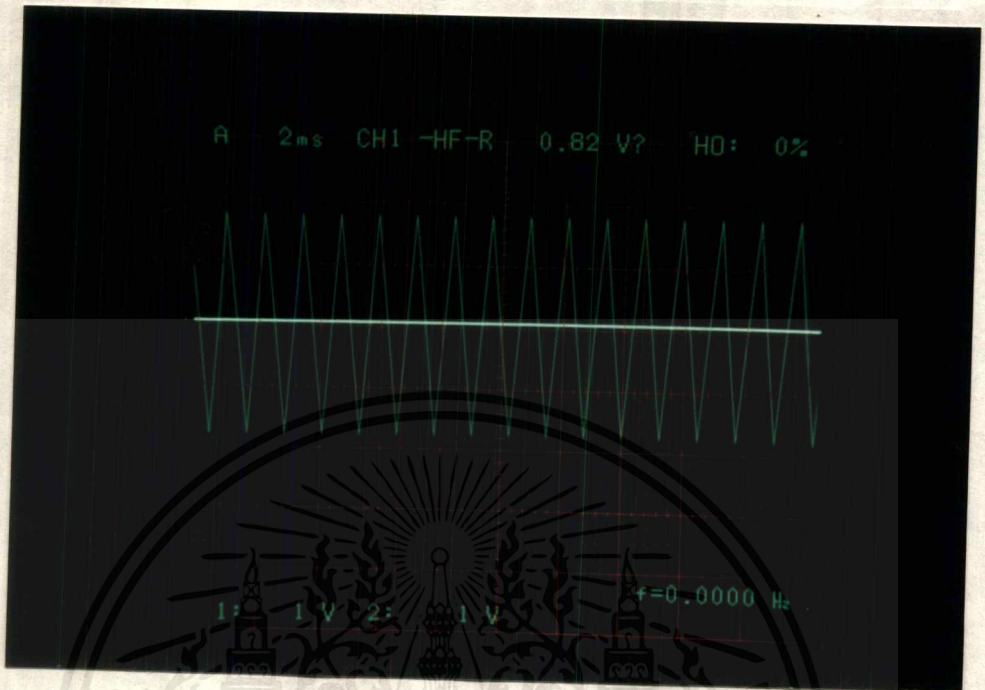


รูปที่ 29 แสดงเอาต์พุตของวงจรอินทิเกรตเปรียบเทียบกับอินพุต (สี่เหลี่ยมที่มีความถี่ 800 Hz)

scale 2 v / div time 2 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 ส่วนของวงจรรักษาแรงดัน



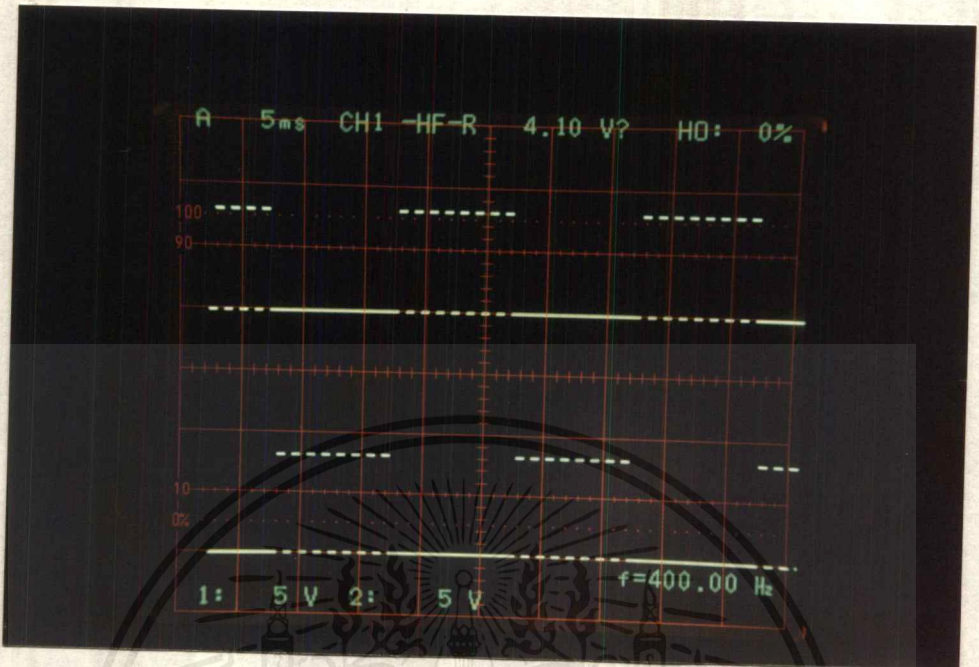
รูปที่ 30 แสดงการจำลองตั้งค่า Vref ณ กึ่งกลางสัญญาณสามเหลี่ยม 800 Hz
scale 1 v / div time 2 ms / div



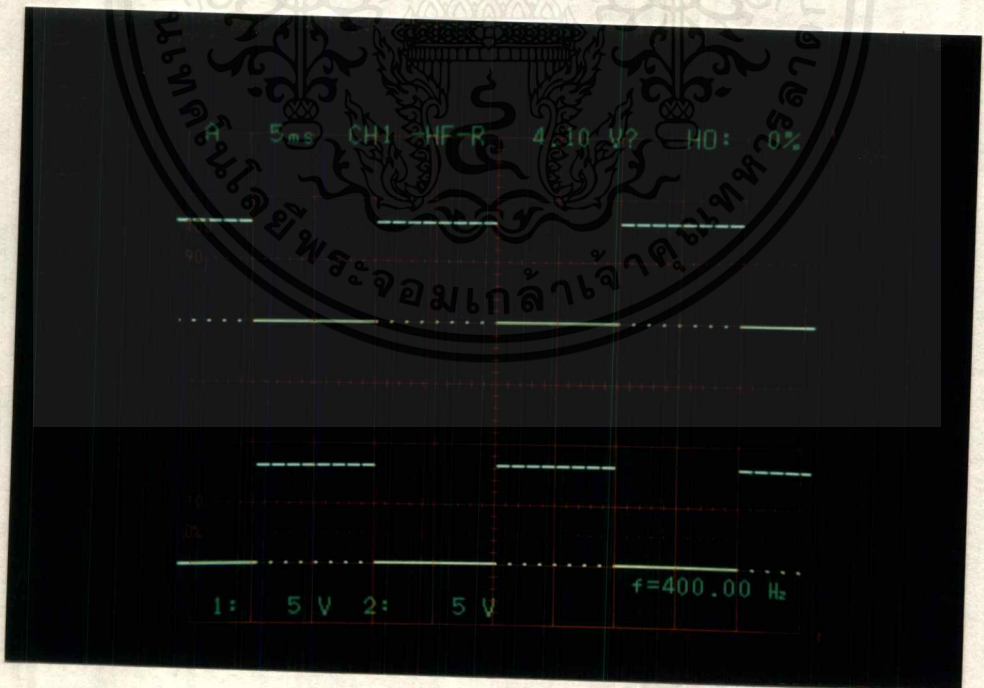
รูปที่ 31 แสดงการจำลองตั้งค่า Vref เปรียบเทียบกับสัญญาณสามเหลี่ยม 800 Hz
ที่ระดับแรงดันเอาต์พุต มีค่า 0 โวลต์ scale 1 v / div time 1 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 เกตแบบแอนด



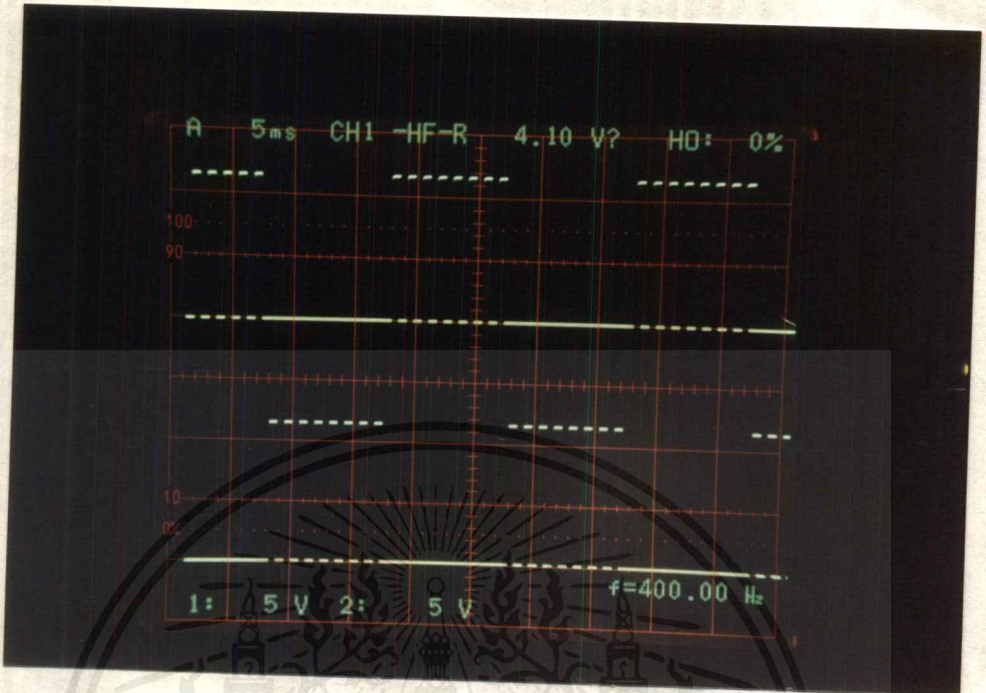
รูปที่ 32 แสดงเอาต์พุตของเกตแบบแอนด ที่ขา 3 และ 4 ซึ่งป้อนเข้า IR 2113 ที่จำลองตั้งค่า Vref ณ กึ่งกลาง สัญญาณสามเหลี่ยม 800 Hz scale 5 v / div time 5 ms / div



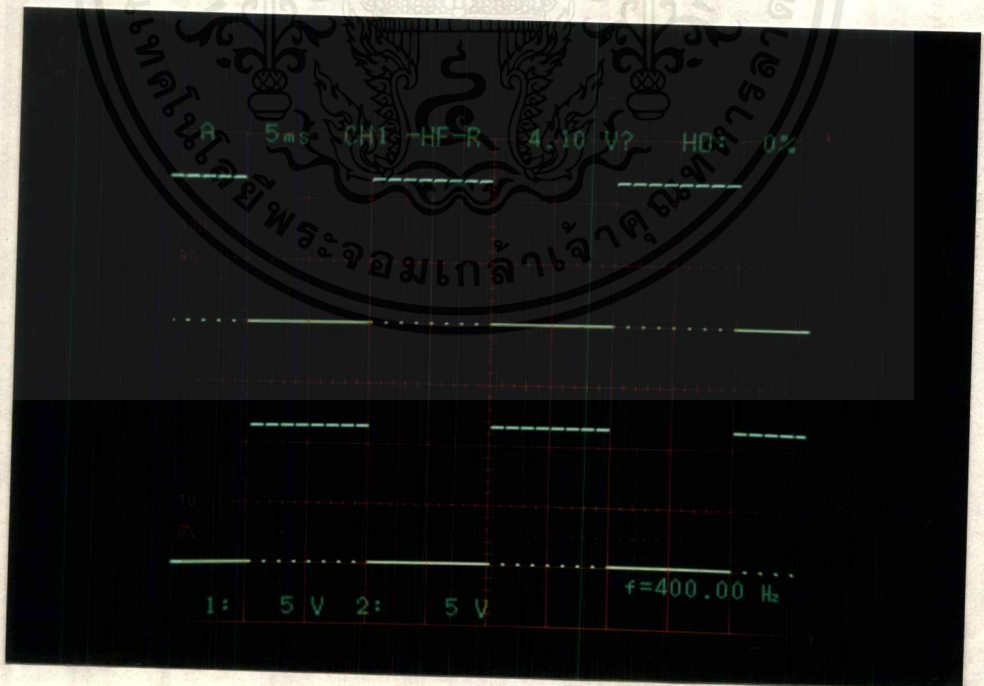
รูปที่ 33 แสดงเอาต์พุตของเกตแบบแอนด ที่ขา 3 และ 4 ซึ่งป้อนเข้า IR 2113 ที่จำลองระดับแรงดันเอาต์พุต มีค่า 0 โวลต์ scale 5 v / div time 5 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 วงจรจับเกต



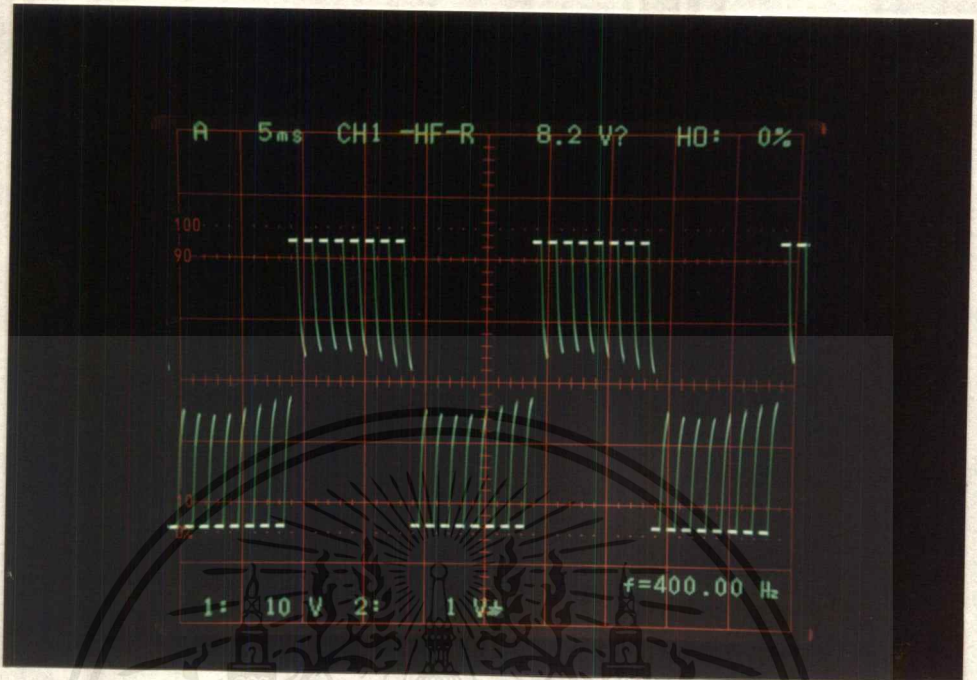
รูปที่ 34 แสดงเอาต์พุตของ IR 2113 ทั้งสองเอาต์พุตเปรียบเทียบกัน ที่จำลองตั้งค่า Vref ณ กึ่งกลางสัญญาณ ตามเหลี่ยม 800 Hz scale 5 v / div time 5 ms / div



รูปที่ 35 แสดงเอาต์พุตของ IR 2113 ทั้งสองเอาต์พุตเปรียบเทียบกัน ที่จำลองระดับแรงดันเอาต์พุต มีค่า 0 โวลต์ scale 5 v / div time 5 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่วารณใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ส่วนของวงจรกำลัง



รูปที่ 36 แสดงเอาต์พุตจากวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น ที่จำลองตั้งค่า Vref ณ กึ่งกลางสัญญาณ
สามเหลี่ยม 800 Hz scale 10 v / div time 5 ms / div



รูปที่ 37 แสดงเอาต์พุตจากวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น
ที่จำลองระดับแรงดันเอาต์พุต มีค่า 0 โวลต์ scale 10 v / div time 5 ms / div

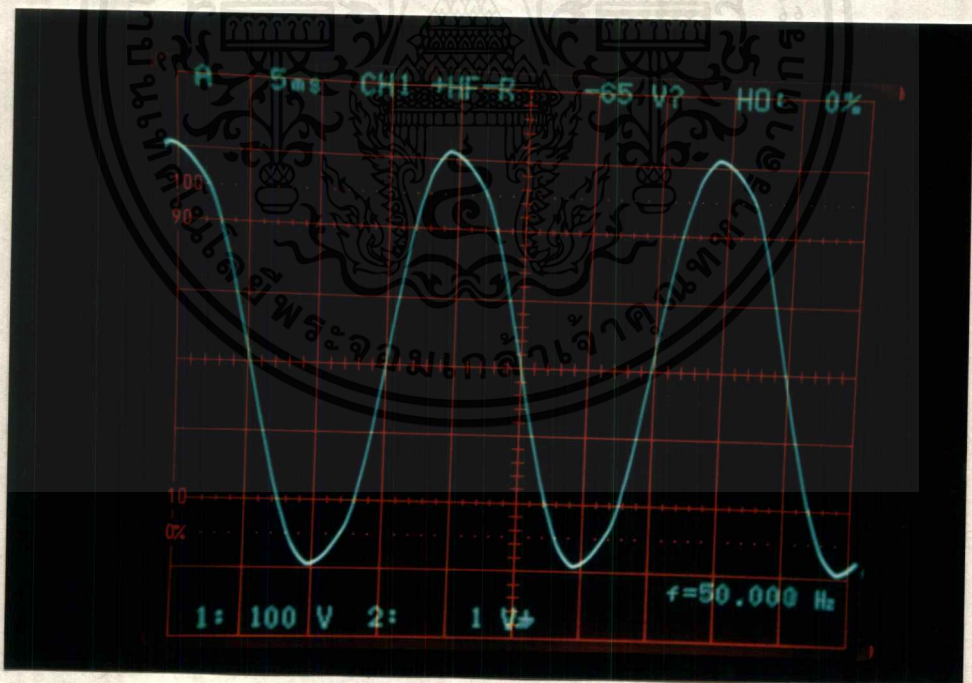
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การทดสอบจ่ายภาระต่างๆ

การบันทึกผลการทดสอบจ่ายภาระต่างๆ เป็นดังนี้

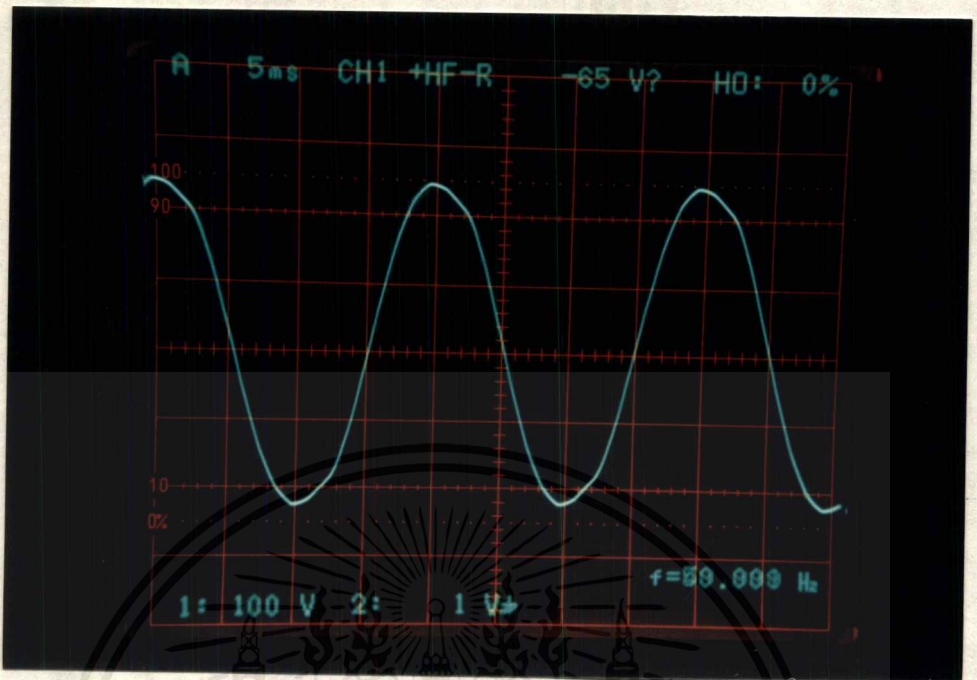
การทดสอบ	ภาระ	แรงดันที่ แบตเตอรี่(V)	กระแสที่ แบตเตอรี่(A)	แรงดันที่ เอาต์พุต(V)	กระแสที่ เอาต์พุต(A)	รูปถ่าย
1	ไร้ภาระ	50.5	2.7	220	0	รูปที่ 38
2	หลอดไฟ 100 w	49.5	3.1	172	0.4	รูปที่ 39
3	หลอดไฟ 200 w	48.0	3.4	137	0.7	รูปที่ 40
4	หลอดไฟ 300 w	47.5	3.0	113	1.0	รูปที่ 41
5	หลอดไฟ 100 w และบัลลาสต์*	50.0	2.5	153	0.6	รูปที่ 42

* บัลลาสต์ ขนาด 40 วัตต์ กระแส 0.43 A แรงดัน 220 V ตัวประกอบกำลัง 0.53

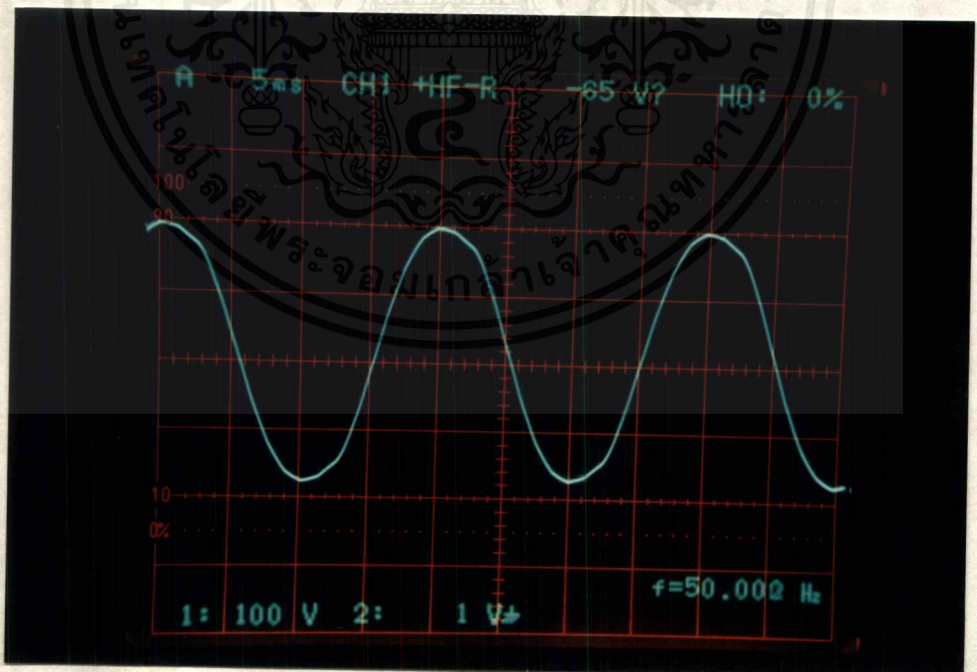


รูปที่ 38 เอาต์พุต ณ ภาวะไร้ภาระ

scale 100 v / div time 5 ms / div

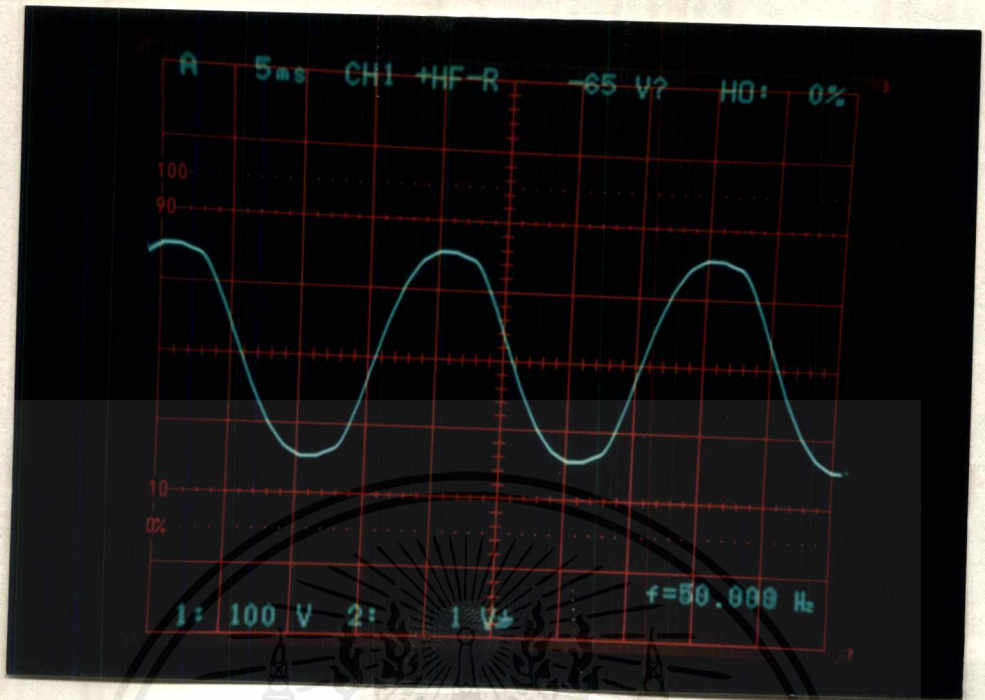


รูปที่ 39 เอาต์พุต ณ ภาระโหลดไฟ 100 วัตต์
scale 100 v / div time 5 ms / div



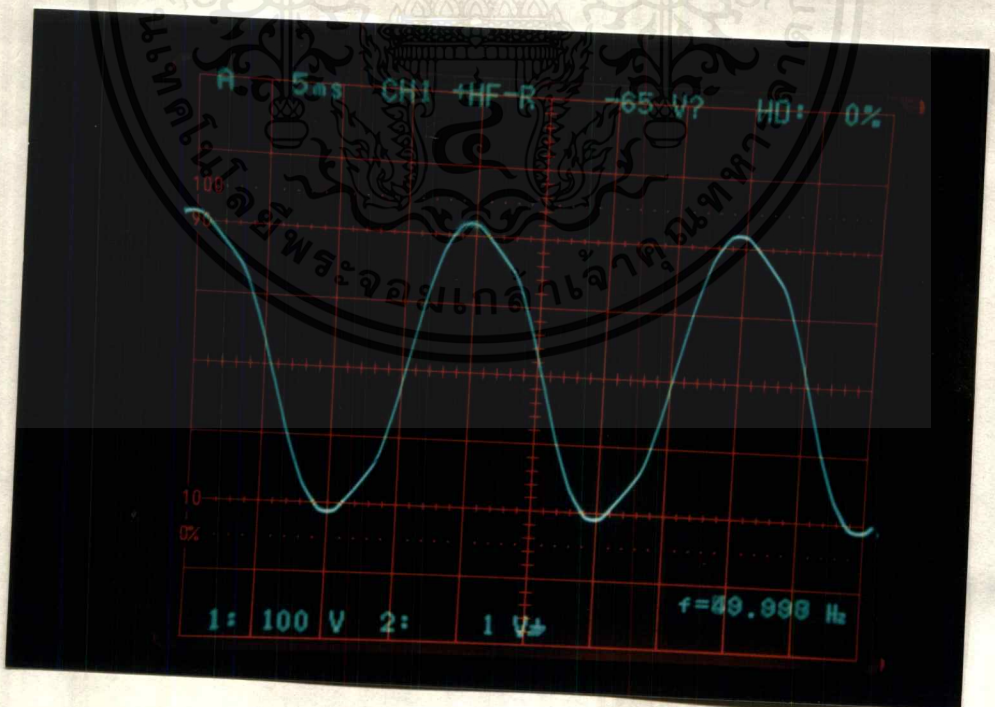
รูปที่ 40 เอาต์พุต ณ ภาระโหลดไฟ 200 วัตต์
scale 100 v / div time 5 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 41 เอต์พุด ณ ภาวะโหลดไฟ 300 วัตต์

scale 100 v / div time 5 ms / div



รูปที่ 42 เอต์พุด ณ ภาวะโหลดไฟ 100 วัตต์ และ บัลลัสต์

scale 100 v / div time 5 ms / div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 การทดสอบสัญญาณเอาต์พุตโดยใช้เครื่องวัดฮาร์โมนิก

จากการทดสอบสัญญาณเอาต์พุตโดยใช้เครื่องวัดฮาร์โมนิก ได้ดังนี้
เปอร์เซ็นต์ความเพี้ยนฮาร์โมนิกทั้งหมด (%THD) มีค่าเท่ากับ 4.24 %

ฮาร์โมนิกที่ 1	มีค่าเท่ากับ	2.7490
ฮาร์โมนิกที่ 3	มีค่าเท่ากับ	0.1313
ฮาร์โมนิกที่ 5	มีค่าเท่ากับ	0.0306



บทที่ 5

บทวิจารณ์และสรุป

ในโครงการไอจีบีทีอินเวอร์เตอร์ ได้ทดลองโดยใช้ไอจีบีที เป็นอุปกรณ์สวิตซ์ซึ่ง ในส่วนของวงจร ได้ประยุกต์มาจากวงจรอินเวอร์เตอร์ทั่วไป ที่ใช้ทรานซิสเตอร์เป็นอุปกรณ์สวิตซ์ซึ่ง เหตุผลที่เลือกใช้ไอจีบีทีเพื่อเป็นการศึกษาอุปกรณ์ชนิดใหม่ เพราะไอจีบีทีเป็นอุปกรณ์ที่พัฒนามาจากทรานซิสเตอร์และมอสเฟต โดยจะนำเอาข้อดีของทรานซิสเตอร์ ซึ่งมีการสูญเสียกำลังงานขณะใช้งานต่ำ รวมกับข้อดีของมอสเฟต ซึ่งมีความเร็วในการสวิตซ์ได้เร็ว ส่วนของวงจรขับเกทของไอจีบีที ได้ใช้ IR 2113 เป็นตัวขับ โครงการนี้ออกแบบไว้ที่ 300 VA 220 Volt 50 Hz

1. วงจรกำเนิดสัญญาณสี่เหลี่ยม ที่มีความถี่ 50 Hz และ 800 Hz

ในส่วนนี้จากการทดสอบพบว่า สัญญาณเอาต์พุตสี่เหลี่ยมที่ได้ มีความถี่ 50 Hz และ 800 Hz เท่ากับที่ออกแบบไว้พอดี เนื่องจากคริสตอล มีความผิดพลาดน้อยมาก ยิ่งผ่านวงจรหารความถี่ ก็ยิ่งลดความผิดพลาดลงอีกด้วย

2. วงจรควบคุม

- วงจรอินทิเกรต จะรับอินพุตสัญญาณสี่เหลี่ยมที่มีความถี่ 800 Hz จากวงจรกำเนิดสัญญาณ สี่เหลี่ยม ทำให้ได้เอาต์พุตเป็นรูปสัญญาณรูปสามเหลี่ยม ที่มีความถี่ 800 Hz ซึ่งจากการทดลองพบว่า ลักษณะของรูปคลื่นสัญญาณสามเหลี่ยมที่ได้ เป็นที่น่าพอใจ แต่ยังมีปัญหาอยู่ที่การอัดและการคายประจุของตัวเก็บประจุ ซึ่งจะทำให้การตอบสนองของวงจรช้าไปอยู่บ้าง

- วงจรรักษาแรงดัน จะรับสัญญาณจากเอาต์พุตที่จ่ายให้กับภาระ แล้วนำมาผ่านการแปลงแรงดันลงด้วยหม้อแปลง จากนั้นจะนำมาผ่านการกรองสัญญาณด้วยความต้านทานและตัวเก็บประจุ จากนั้นจะนำสัญญาณที่ได้ป้อนให้กับวงจรลบ โดยผ่านวงจรบัฟเฟอร์ก่อน ซึ่งในส่วนนี้ผลการทดลองที่ได้เป็นที่น่าสนใจ

- วงจรเปรียบเทียบ จะรับสัญญาณจากวงจรอินทิเกรตนำมาเปรียบเทียบกับสัญญาณที่มาจากวงจรรักษาแรงดัน

- เกตแบบแอนด์ -- เกตแบบแอนด์ตัวแรกจะรับสัญญาณอินพุตจากสัญญาณสี่เหลี่ยมที่มีความถี่ 50 Hz และสัญญาณเอาต์พุตจากวงจรเปรียบเทียบมากระทำกัน (operate) เกตแบบแอนด์อีกตัวจะรับสัญญาณอินพุตจากอินเวอร์ตของสัญญาณสี่เหลี่ยม 50 Hz และสัญญาณเอาต์พุตของวงจร เปรียบเทียบ จะได้เอาต์พุตของเกตแบบแอนด์ ซึ่งจะนำไปเป็นอินพุตของ IR 2113

- วงจรไฟเลี้ยง -- จะทำการสร้างแรงดันขนาด 8 โวลต์ และ ขนาด 12 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- วงจรขับเคลื่อน -- ได้ใช้ IR 2113 เป็นตัวขับเคลื่อน เนื่องจากมีขนาดเล็ก , ให้แรงดันเอาต์พุตที่เหมาะสมกับการนำไปขับ ไอจีบีที โดย IR 2113 จะมีอินพุต 2 อินพุต และ เอาต์พุต 2 เอาต์พุตเช่นกัน ดังนั้น IR 2113 เพียงตัวเดียวสามารถนำไปขับ ไอจีบีที ได้ถึง 2 ตัว

3. วงจรกำลัง

- วงจรอินเวอร์เตอร์แบบเต็มลูกคลื่น -- จะประกอบไปด้วย ไอจีบีทีทั้งหมด 4 ตัว โดยในครึ่งไซเคิลแรก ไอจีบีทีตัวที่ 1 และ 4 จะทำงาน และในครึ่งไซเคิลหลัง ไอจีบีทีตัวที่ 2 และ 3 จะทำงาน ซึ่งสัญญาณเอาต์พุตที่ได้จากวงจรอินเวอร์เตอร์แบบเต็มลูกคลื่นนี้ จะมีลักษณะเป็นสัญญาณที่มีความถี่ 50 Hz (ภายในแต่ละครึ่งไซเคิลจะเป็นรูปคลื่นสัญญาณสี่เหลี่ยมจำนวน 8 ลูก) และจะมีลักษณะเนื้อพัลส์ขึ้นอยู่กับรูปคลื่นสัญญาณที่ได้จาก IR 2113 ซึ่งผ่านเกตแบบแอนด์, วงจรควบคุม และวงจรรักษาแรงดัน ซึ่งจะแปรเปลี่ยนไปตามลักษณะของภาระ

- วงจรกรองสัญญาณ -- จะนำเอาต์พุตที่จ่ายให้ภาระมาผ่านการกรองสัญญาณ ด้วยวงจรกรองสัญญาณความถี่ต่ำ (Low Pass Filter) สัญญาณเอาต์พุตที่ได้หลังจากผ่านวงจรกรองสัญญาณความถี่ต่ำแล้ว จะเป็นสัญญาณไซน์ที่มีความถี่เท่ากับ 50 Hz / แต่สำหรับผลการทดลองที่ได้ ในวงจรส่วนนี้ ยังมีการสูญเสียอยู่มาก

4. การทดสอบจ่ายภาระต่างๆ และ วัตต์อาร์มอนิกของสัญญาณเอาต์พุต

- จากการทดสอบจ่ายภาระต่างๆ พบว่า ในขณะที่ไร้ภาระนั้นจะได้สัญญาณเอาต์พุตคลื่นไซน์ที่มีความถี่ 50 Hz ขนาดแรงดัน 220 V แต่เมื่อมีการจ่ายภาระเพิ่มขึ้นขนาดแรงดันเอาต์พุตจะมีค่าลดลง เนื่องจากการเปลี่ยนแปลงของระดับแรงดันอ้างอิงไม่สอดคล้องกับภาระที่เพิ่มขึ้น สัญญาณเอาต์พุตจากอินเวอร์เตอร์มีเนื้อพัลส์เพิ่มขึ้นแต่ไม่เพียงพอที่จะรักษาแรงดันให้คงที่ที่ 220 V ได้ ต้องมีการปรับปรุงเพิ่มเติมในส่วนของวงจรรักษาแรงดันต่อไป

- จากการทดสอบโดยใช้เครื่องวัตต์อาร์มอนิกพบว่า ระดับความเพี้ยนมีค่าค่อนข้างน้อยอยู่ในระดับที่ยอมรับได้

INTERNATIONAL RECTIFIER 

**HIGH VOLTAGE
MOS GATE DRIVER**

IR2113

General Description

The IR2113 is a high voltage, high speed MOS-gated power device driver with independent high side and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS outputs or with LSTTL outputs using pull-up resistors. Output drivers use low impedance totem-pole arrangement designed for low cross-conduction current spike. Propagation delays for the two channels are matched to simplify use in high frequency application. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration that operates off high voltage rail up to 600 volts.

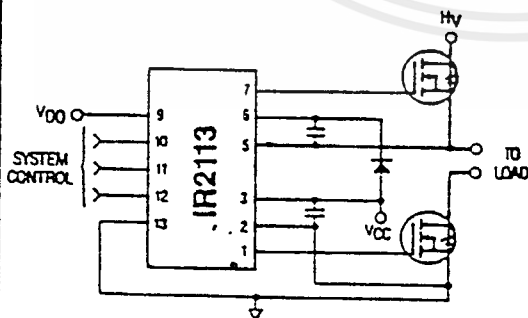
Applications

- High frequency switch-mode power supply
- DC and AC motor drives
- Electronic lamp ballast
- Battery charger
- Induction heating and welding
- Switching amplifier

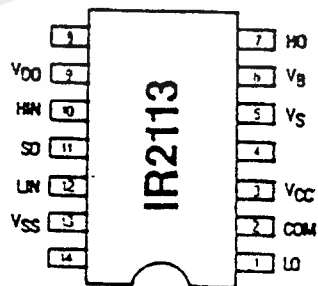
Features

- Floating supply designed for bootstrap operation
 - Operating offset range from -5V to +600V
 - dv/dt immunity, rated at $\pm 50V/ns$
 - Quiescent power dissipation of 1.6mW at 15V
- Wide output operating gate drive supply range from 10 to 20V
- Separate logic supply to interface with logic signal
 - Operating supply range from 5 to 20V
 - Logic and power ground operating offset range from -5 to +5V
- CMOS Schmitt-triggered inputs with hysteresis and pull-down
- Cycle by cycle edge-triggered shutdown logic
- Undervoltage lockout with hysteresis for both channels
- Output totem-pole driver designed to drive MOS-gated power devices
 - Peak current capability at 2A minimum
 - Switching time of 25ns typical into 1000pf load
- Matched propagation delay time for both channels
 - Typical 120ns turn-on delay and 94ns turn-off delay
 - Maximum rated matching differential of $\pm 10ns$
- Latch immune CMOS. Withstand >2A reverse current at I/O pins

Typical Connection



Pinout Assignment



For mechanical specifications see back page

IR2113

Absolute Maximum Ratings †

Absolute Maximum Ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The Thermal Resistance and Power Dissipation ratings are measured under board mounted and still air conditions.

Symbol	Parameter	Min	Max	Units
V _B	High Side Floating Supply Absolute Voltage	-0.5	V _S +20	V
V _S	High Side Floating Supply Offset Voltage	-V _{GS} - 0.5	600	
V _{HO}	High Side Output Voltage	V _S - 0.5	V _B + 0.5	
V _{CC}	Low Side Fixed Supply Voltage	-0.5	20	
V _{LO}	Low Side Output Voltage	-0.5	V _{CC} + 0.5	
V _{DD}	Logic Supply Voltage	-0.5	V _{SS} + 20	
V _{SS}	Logic Supply Offset Voltage	V _{CC} - 20	V _{CC} + 0.5	
V _{IN}	Logic Input Voltage (HIN, LIN & SD)	V _{SS} - 0.5	V _{DD} + 0.5	
σV _S /dt	Allowable Offset Supply Voltage Transient (Fig. 18)	—	50	
P _D	Package Power Dissipation @ T _A <= 25°C (Fig. 19)	—	1.6	W
R _{thJA}	Thermal Resistance, Junction to Ambient	—	75	°C/W
T _J	Junction Temperature †	-55	150	°C
T _S	Storage Temperature	-55	150	
T _L	Lead Temperature (Soldering, 10 seconds)	—	300	

Recommended Operating Conditions

The Input/Output Logic Timing diagram is shown in Fig. 1. For proper operation the device should be used within the recommended conditions.

The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in Fig. 2 and 3.

Symbol	Parameter	Min	Max	Units
V _B	High Side Floating Supply Absolute Voltage	V _S +10	V _S +20	V
V _S	High Side Floating Supply Offset Voltage	-5	600	
V _{HO}	High Side Output Voltage	V _S	V _B	
V _{CC}	Low Side Fixed Supply Voltage	10	20	
V _{LO}	Low Side Output Voltage	0	V _{CC}	
V _{DD}	Logic Supply Voltage	V _{SS} +5	V _{SS} +20	
V _{SS}	Logic Supply Offset Voltage	-5	5	
V _{IN}	Logic Input Voltage (HIN, LIN & SD)	V _{SS}	V _{DD}	

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC}, V_S, V_{DD}) = 15V and V_{SS} = COM unless otherwise specified.

The dynamic electrical characteristics are measured using the test circuit as shown in Fig. 11.

Symbol	Parameter	T _J = 25°C			T _J = -55 to 150°C		Units	Test Conditions	Reference
		Min	Typ	Max	Min	Max			
t _{on}	Turn-On Propagation Delay	—	120	150	—	260	ns	V _S = 0V	Fig. 12
t _{off}	Turn-Off Propagation Delay	—	94	125	—	220		V _S = 600V	
t _{sd}	Shutdown Propagation Delay	—	110	140	—	235		V _S = 600V	
t _r	Turn-On Rise Time	—	25	35	—	50	ns	C _L = 1000pF	Fig. 13
t _f	Turn-Off Fall Time	—	17	25	—	40		C _L = 1000pF	
M _{ton}	Delay Matching, HS and LS Turn-On	—	—	10	—	—	ns	t _{ton} - t _{loff}	Fig. 14
M _{toff}	Delay Matching, HS and LS Turn-Off	—	—	10	—	—		t _{toff} - t _{loff}	
DH _{ton}	Deadtime, LS Turn-Off to HS Turn-On	16	26	36	—	—	ns	(t _{ton} - t _{loff})	Fig. 15
DL _{ton}	Deadtime, HS Turn-Off to LS Turn-On	16	26	36	—	—		(t _{ton} - t _{loff})	

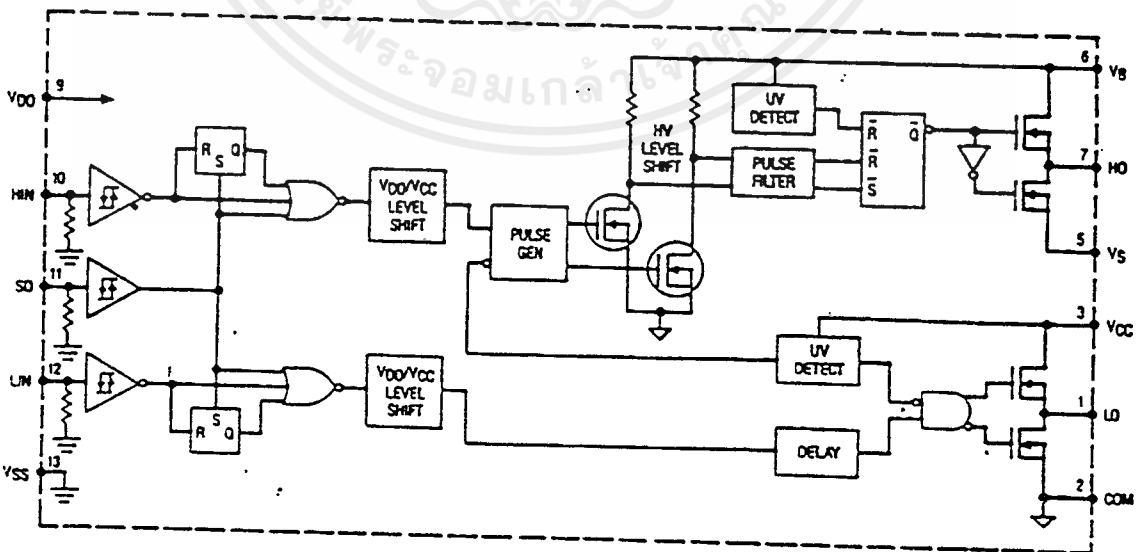
Static Electrical Characteristics

VBIAS (VCC, VBS, VDD) = 15V unless otherwise specified.

The VIN, VTH and IIN parameters are referenced to VSS and are applicable to all three logic Input Pins: HIN, LIN and SD. The VO and IO parameters are referenced to COM or VS and are applicable to the respective Output Pins: HO or LO.

Symbol	Parameter	T _J = 25°C			T _J = -55 to 150°C		Units	Test Conditions	Reference	
		Min	Typ	Max	Min	Max				
V _{IH}	Logic "1" Input Voltage	3.1	—	—	3.3	—	V	V _{DD} = 5V	Fig. 4	
		6.4	—	—	6.8	—		V _{DD} = 10V		
		9.5	—	—	10	—		V _{DD} = 15V		
		12.8	—	—	13.3	—		V _{DD} = 20V		
V _{IL}	Logic "0" Input Voltage	—	—	1.8	—	1.7	V	V _{DD} = 5V		
		—	—	3.8	—	3.6		V _{DD} = 10V		
		—	—	6	—	5.7		V _{DD} = 15V		
		—	—	8.3	—	7.9		V _{DD} = 20V		
V _{OH}	High Level Output Voltage, VBIAS-V _O	—	0.7	1.2	—	1.5	V	V _{IN} = V _{IH} , I _O = 0A	Fig. 10	
V _{OL}	Low Level Output Voltage, V _O	—	—	0.1	—	0.1		V _{IN} = V _{IL} , I _O = 0A		
I _{LK}	Offset Supply Leakage Current	—	—	50	—	250	μA	V _B = V _S = 600V	Fig. 5	
I _{QBS}	Quiescent V _{BS} Supply Current	—	125	230	—	500		V _{IN} = V _{IH} or V _{IL}	Fig. 6	
I _{OCC}	Quiescent V _{CC} Supply Current	—	180	340	—	600		V _{IN} = V _{IH} or V _{IL}	Fig. 7	
I _{ODD}	Quiescent V _{DD} Supply Current	—	5	30	—	60		V _{IN} = V _{IH} or V _{IL}		
I _{IN+}	Logic "1" Input Bias Current	—	15	30	—	70		V _{IN} = 15V	Fig. 8	
I _{IN-}	Logic "0" Input Bias Current	—	—	1	—	10		V _{IN} = 0V		
V _{BSUV+}	V _{BS} Supply Undervoltage Positive Going Threshold	7.7	8.7	9.7	—	—		V		Fig. 9
V _{BSUV-}	V _{BS} Supply Undervoltage Negative Going Threshold	7.3	8.3	9.3	—	—				
V _{CCUV+}	V _{CC} Supply Undervoltage Positive Going Threshold	7.6	8.6	9.6	—	—				
V _{CCUV-}	V _{CC} Supply Undervoltage Negative Going Threshold	7.2	8.2	9.2	—	—				
I _{O+}	Output High Short Circuit Pulsed Current	2	—	—	—	—	A	V _{OUT} = 0V, V _{IN} = 15V, PW <= 10 μs		
I _{O-}	Output Low Short Circuit Pulsed Current	2	—	—	—	—		V _{OUT} = 15V, V _{IN} = 0V, PW <= 10 μs		

Functional Block Diagram



IR2113

Typical Performance Characteristics

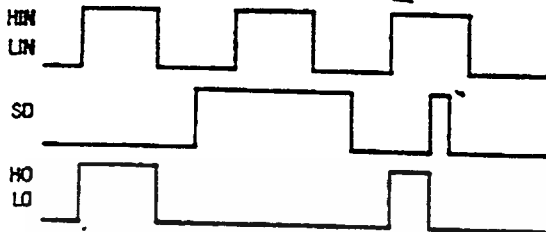


Fig. 1 — Input/Output Timing Diagram

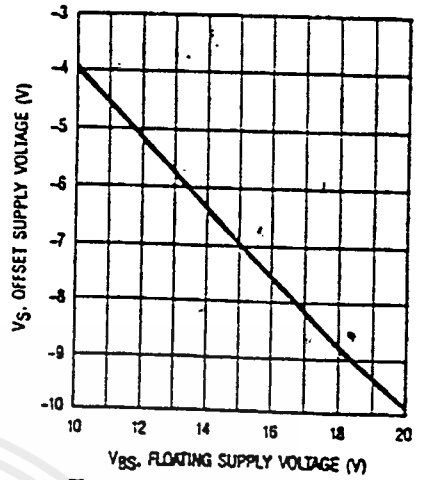


Fig. 2 — Maximum V_S Negative Offset vs. V_{SS} Supply Voltage (For Proper I/O Logic Transition)

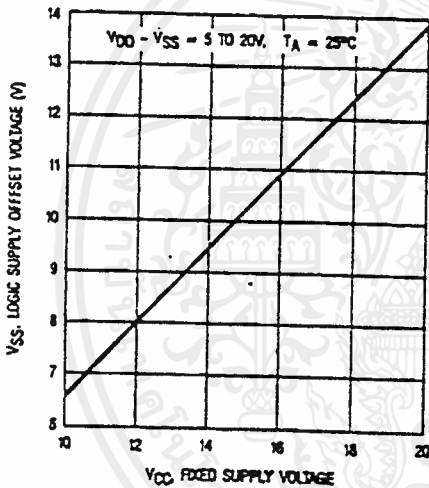


Fig. 3 — Maximum V_{SS} Positive Offset Voltage vs. V_{CC} Supply Voltage (For Proper I/O Logic Transition)

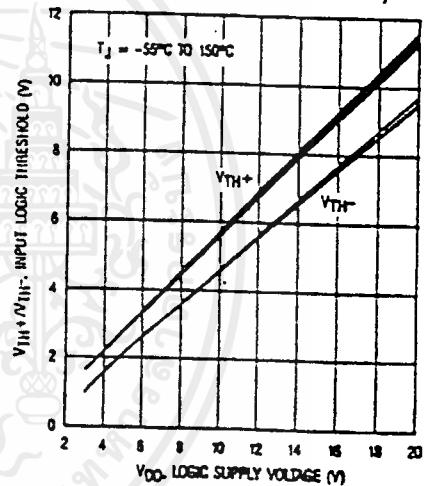


Fig. 4 — Input Logic Threshold vs. V_{DD} Supply Voltage

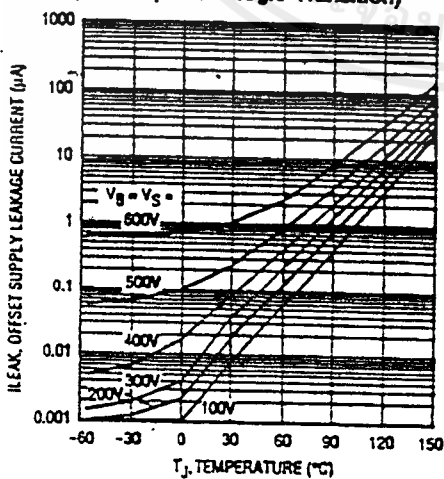


Fig. 5 — Offset Supply Leakage Current vs. Temperature

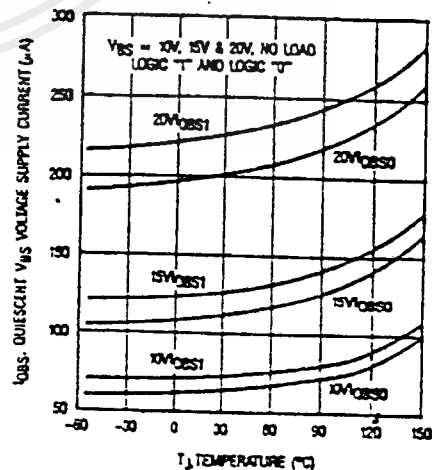


Fig. 6 — Quiescent V_{SS} Supply Current vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

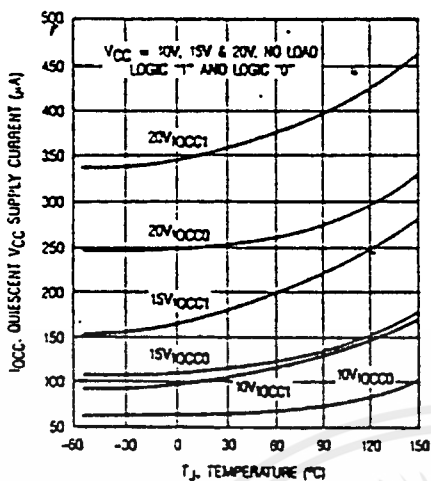


Fig. 7 — Quiescent V_{CC} Supply Current vs. Temperature

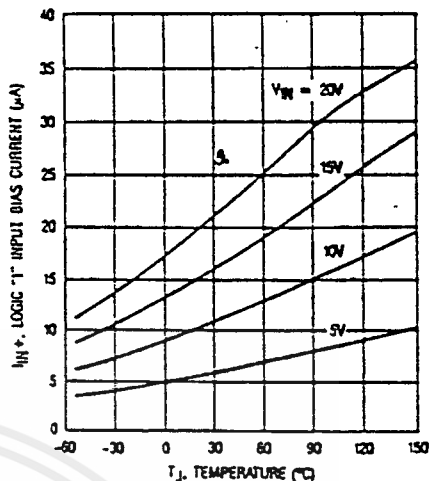


Fig. 8 — Logic "1" Input Bias Current vs. Temperature

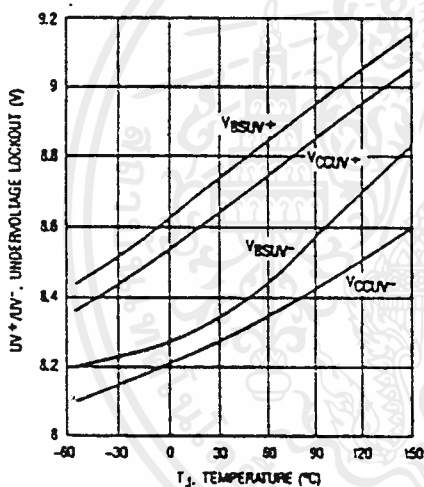


Fig. 9 — Undervoltage Lockout vs. Temperature

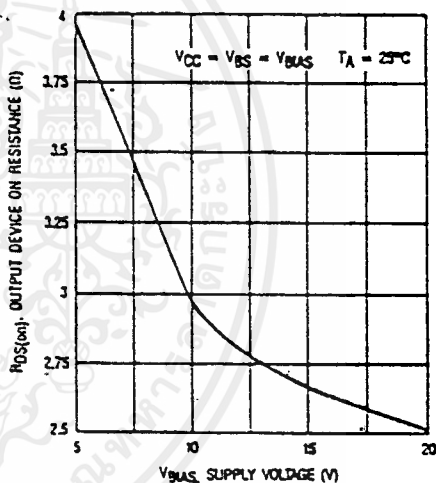


Fig. 10 — Output Device On Resistance vs. Supply Voltage

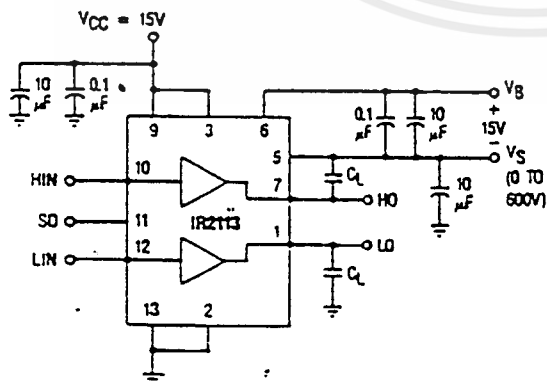


Fig. 11a — Switching Time Test Circuit

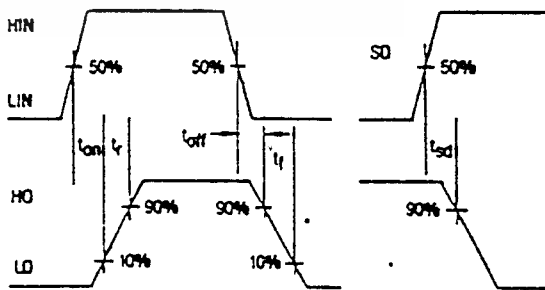


Fig. 11b — Switching Time Waveform Definition

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2113

Typical Performance Characteristics

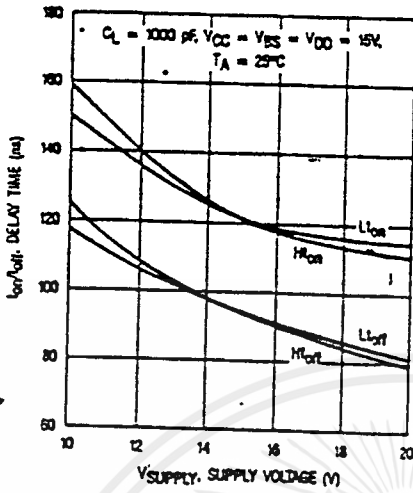


Fig. 12a — Delay Time vs. Supply Voltage

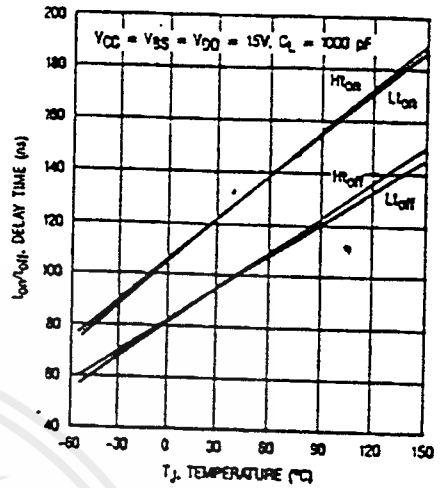


Fig. 12b — Delay Time vs. Temperature

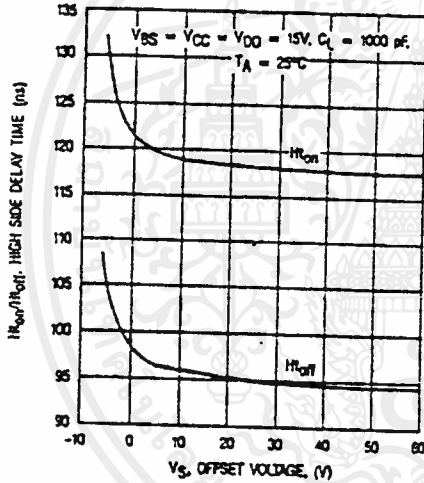


Fig. 12c — High Side Delay Time vs. V_S Offset Voltage

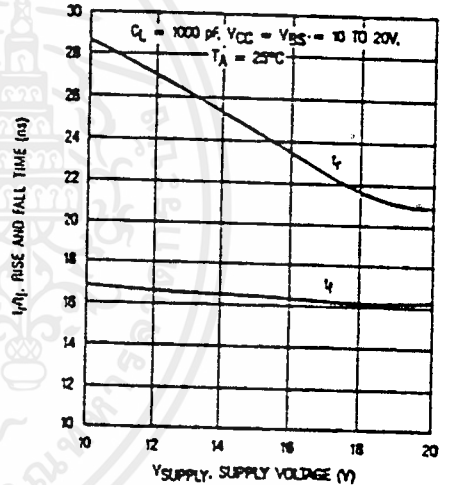


Fig. 13a — Rise and Fall Time vs. Supply Voltage

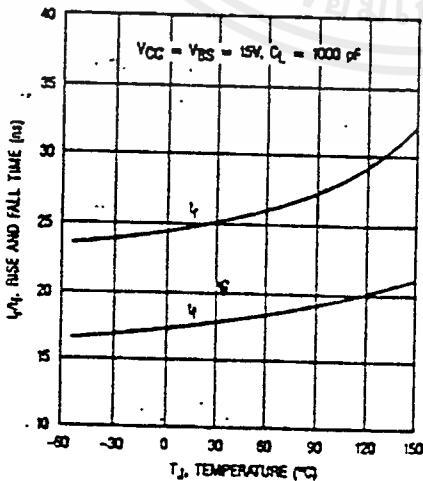


Fig. 13b — Rise and Fall Time vs. Temperature

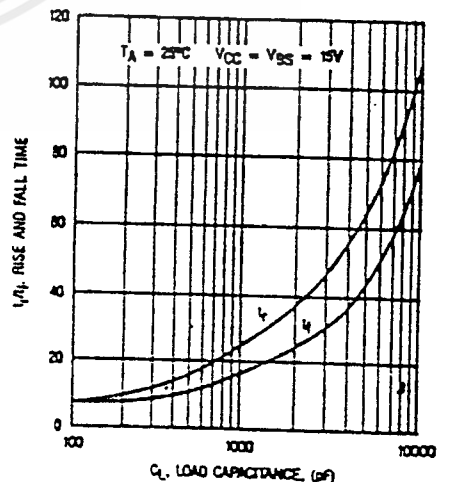


Fig. 13c — Rise Time/Fall Time vs. Load Capacitance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2113

Typical Performance Characteristics

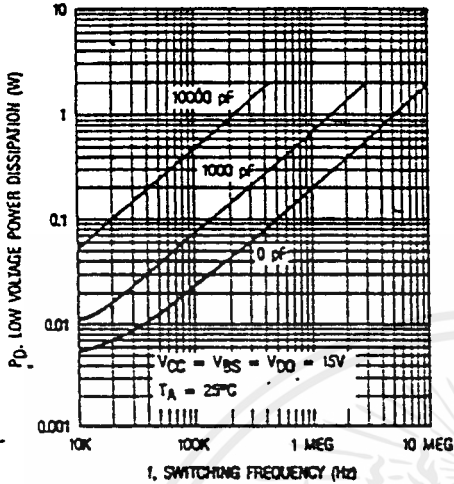


Fig. 18a — Low Voltage Power Dissipation vs. Switching Frequency

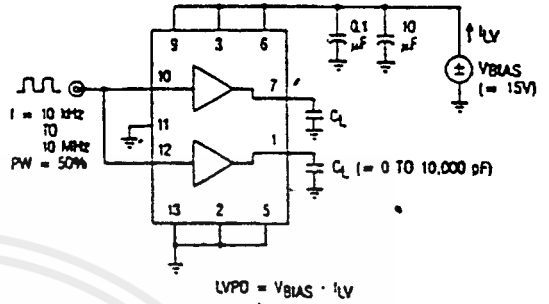


Fig. 18b. — Low Voltage Power Dissipation Test Circuit

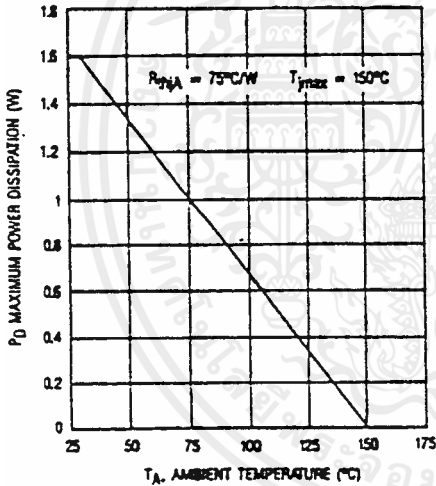


Fig. 19 — Maximum Power Dissipation vs. Ambient Temperature

HEXFET SIZE	TYPICAL t_r	TYPICAL t_f
2	25 ns	17 ns
3	38 ns	23 ns
4	53 ns	34 ns
5	78 ns	54 ns
6	116 ns	74 ns

Fig. 20 — HEXFET Die Size vs. Switching Time ($V_{BIAS} = 15V$)

HEXFET TYPE	HV = 100V	200V	300V	400V
820	2000	1200	700	350
830	1600	1100	640	330
840	1100	820	540	300
P450	640	540	400	250
P460	490	460	340	230

$T_A = 25^\circ\text{C}$ AND
 $V_{BIAS} = 15V$

Fig. 21 — Maximum Switching Frequency, f_{max} (kHz)

(f_{max} = switching frequency at which $T_j = T_{jmax}$ and is derived from calculation using typical electrical and thermal ratings. For operation at higher T_A , f_{max} should

Functional Description

The IR2113 is a monolithic high voltage, high speed two channel power MOSFET or IGBT driver. Refer to the section on Functional Block Diagram for the internal partitioning of the various circuit blocks. The driver translates logic input signals into corresponding "in-phase" low impedance outputs. The low side channel output (LO) is referenced to a fixed rail (VCC) and the high side channel output (HO) is referenced to a floating rail (VGS) with offset capability up to 600V.

The logic circuit provides the control pulses for the two output channels corresponding to the logic inputs as indicated by the Input/Output Timing Diagram in Fig. 1. The HO and LO outputs are in phase with the HIN and LIN logic inputs. The two outputs will turn off when the SD input switches high and the outputs will remain off even after the SD input returns to low until the next rising edge of the respective inputs. In the case when VCC is below the undervoltage trip point the UV detect circuit will send a shutdown signal to disable both channels. Also a separate UV detect block is used to disable the high side channel when VGS is below its own undervoltage trip point. The logic inputs use Schmitt trigger circuits with a hysteresis band of $0.1 \cdot V_{DD}$ to provide high noise immunity and can accept inputs with slow rise time. The logic circuit is referenced to its own logic supply to allow the use of a lower supply voltage than the output operating supply voltage. A high noise immunity VDD/VCC level-shifting circuit is used to translate logic signal to the output drivers. With a $\pm 5V$ rated offset capability between the logic ground (VSS) and power ground (COM), the logic circuit is unaffected by the noise coupling generated by the switching action of the output drivers.

Propagation delay for the two channels are matched using the low side delay circuit to simplify the timing requirements of the control pulses. The turn-on delay is matched at 120ns for the low side channel (L_{On}) and the high side channel (H_{On}) with V_S at 0V since the high side turn-on command is usually executed when V_S is at or near 0V. The turn-off delay is matched at 94ns for the low side channel (L_{Off}) and the high side channel (H_{Off}) with V_S at 600V since the high side turn-off command is usually executed after the high side power MOSFET is "on" and V_S is at or near the high voltage rail.

Both channels use identical low cross-conduction totem pole output connected transistors. The output driver consists of two N-channel MOSFETs with peak current capability above 2A and on resistance of less than 3 ohms (Fig. 10). One output MOSFET is connected as a source follower and the other in common source configuration. Because of the totem pole arrangement the rise time is slower than the fall time driving capacitive load. For a typical 3300pf load the rise and fall times are 50ns and 33ns respectively.

For the high side channel, narrow "On" and "Off" pulses triggered respectively by the rising and the falling edge of HIN are generated by the pulse generator. The respective pulses are used to drive separate high voltage DMOS level translators that set or reset a RS latch operating off the floating rail. Level shifting of the ground referenced HIN signal is thus accomplished by transposing the signal references to the floating rail. Because each high voltage DMOS level

translator is turned on for only the duration of the short "On" or "Off" pulses with each set or reset event, power dissipation is minimized. False triggering of the RS latch from fast dv/dt transients on the V_S node is effectively differentiated from normal pull-down pulses through a pulse discriminator circuit such that the high side channel is essentially immune to any magnitude of dv/dt value. Also the high voltage level shifting circuit is designed to function normally even when the V_S node swings more than 5V below the COM pin. This condition can often occur during the recirculation period of the output free-wheeling diode.

Application Guidelines

(Also see Application Note AN-878A, DT92-1, DT92-2, DT92-3, DT92-4, DT92-5 for details)

The IR2113 is typically used to drive two high voltage N-channel power MOSFETs or IGBTs configured in half-bridge, dual-forward or other topologies. The fixed rail referenced output is used to drive a low side connected power MOSFET. The floating output channel is used to drive a power MOSFET in the high side configuration that requires an over-rail gate drive. Refer to the section on Typical Applications for the various circuit topologies where the IR2113 is applicable.

Typically, the floating supply is derived from the fixed supply using a bootstrap technique as shown in the section on Typical Connector. The charging diode must have a voltage withstand capability higher than the peak HV bus voltage. To minimize power dissipation a fast recovery diode is recommended. The value of the bootstrap capacitor depends on the switching frequency, duty cycle and gate charge requirement of the power MOSFET. The voltage across the capacitor should not be allowed to drop below the under-voltage lockout threshold, otherwise protective shutdown will occur. A 0.1 μF capacitor is usually suitable for applications switching above 5 KHz.

Supply bypass capacitors between VCC and COM and between VDD and VSS are required to supply the transient current needed for switching the capacitive loads. These capacitors, together with the reservoir capacitor across V_B and V_S , must be connected close to the device. A 0.1 μF ceramic disk capacitor in parallel with a 1 μF tantalum capacitor is recommended for VCC bypass. A 0.1 μF ceramic disk capacitor is usually adequate for the logic supply.

The outputs of the IR2113 are designed to deliver gate drives for fast switching speed even for high current power MOSFETs with relatively high gate charge requirement. The typical switching speed for various standard power MOSFET sizes is shown in Fig. 20. To minimize inductance in the gate drive loop, each MOSFET should have its own dedicated connection going to Pin 2 and 5 of the IR2113 for the return of the gate drive signal. For smaller power MOSFETs a series gate resistor for each output is recommended to limit switching speed. The value of the gate resistor depends on EMI requirement, switching losses and the maximum allowable dv/dt.

The total power dissipation of the IR2113 is a function of HV bus voltage, VCC and VDD voltages, switching frequency, duty cycle, delivered gate drives charge, and operating junction temperature. The total dissipation can be divided into two categories: High voltage and low voltage switching.

IR2113

The high voltage dissipation can be calculated by the following formula:

$$PD(HV) = \underbrace{HV \cdot I_{LK} \cdot d}_{\text{static}} + \underbrace{(V_{BOn} + V_{Boff}) \cdot Q_p \cdot f}_{\text{dynamic}}$$

with HV the high voltage bus voltage, I_{LK} the leakage current of V_B to ground, d the duty cycle of the high side switch, Q_p the pulsed charge of high voltage shifter, V_{BOn} the average voltage of V_B during the turn-on pulse, V_{Boff} the average voltage of V_B during the turn-off pulse and f the switching frequency of the high side channel. The level shifting losses are usually much larger than the leakage losses such that the static term can be neglected for most applications. Fig. 17 shows the total high voltage dissipation as a function of switching frequency at various fixed V_S voltage level. Note that the graph only shows the high voltage power dissipation per set or reset event at the particular fixed

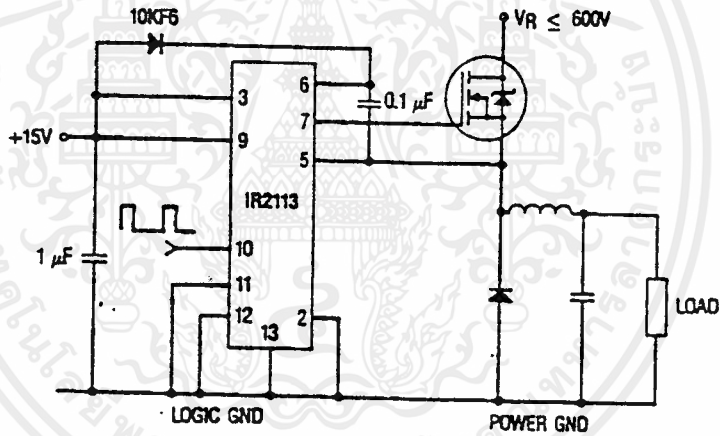
V_S level. Keep in mind that in actual application V_S is swinging during the level shifting event.

The low voltage dissipation can be calculated by the following formula:

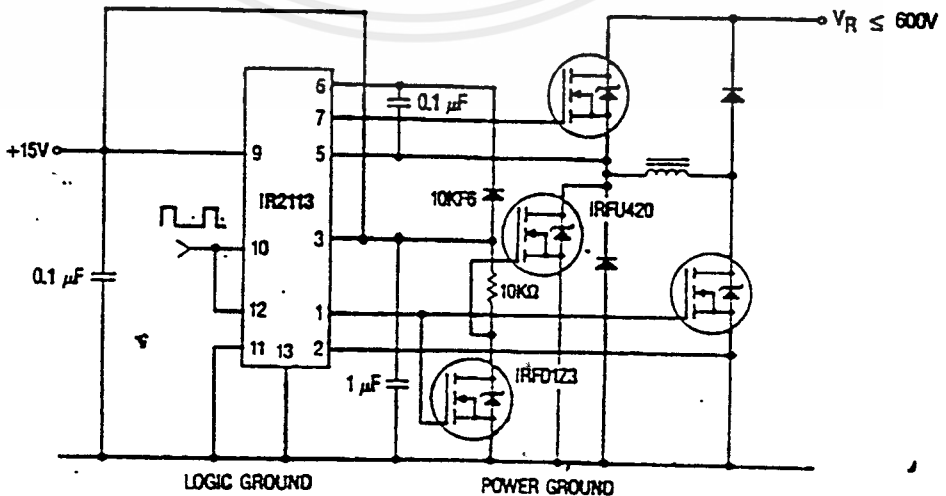
$$PD(LV) = \underbrace{V_{bias} \cdot I_{Qtot}}_{\text{static}} + \underbrace{2 \cdot V_{bias} \cdot Q_g \cdot f + V_{bias} \cdot Q_{cmos} \cdot f}_{\text{dynamic}}$$

with V_{bias} the low voltage bias voltage assuming $V_{DD} = V_{CC} = V_{BS}$, I_{Qtot} the total quiescent current, Q_g the delivered gate charge per driven MOSFET, f the switching frequency and Q_{cmos} the switching losses associated with the internal CMOS circuitry. The quiescent losses are usually much smaller than the dynamic losses such that the static term can be neglected. Fig. 18 shows the total low voltage power dissipation as a function of switching frequency at various load conditions. The switching losses associated with internal circuitry (Q_{cmos}) are shown in the graph for the case of "0 pF" loading condition.

Typical Applications



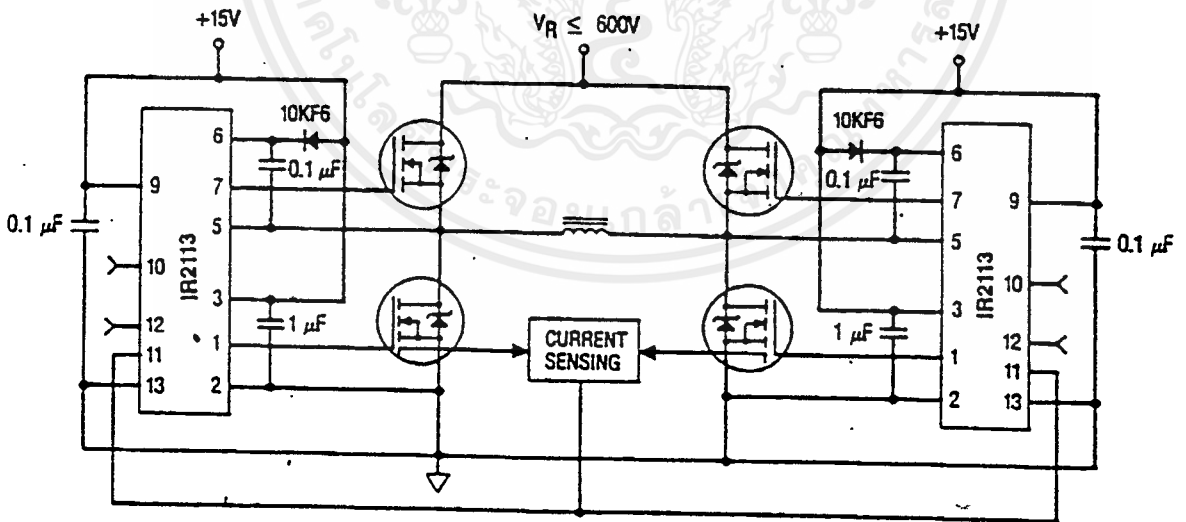
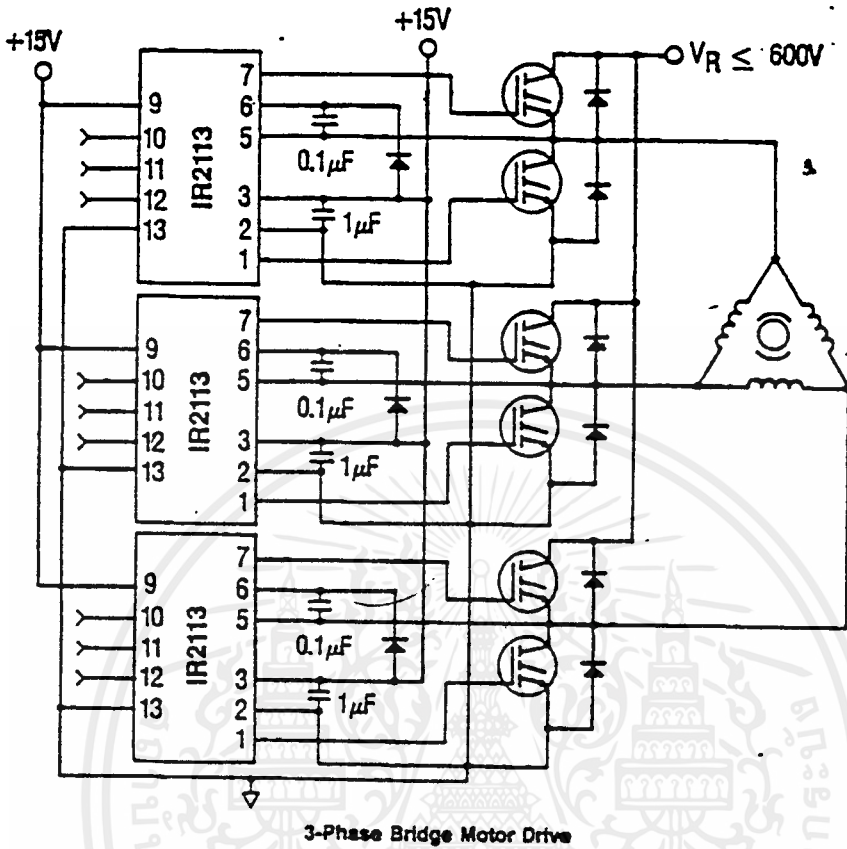
Buck Converter



Dual Forward Converter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications Continued



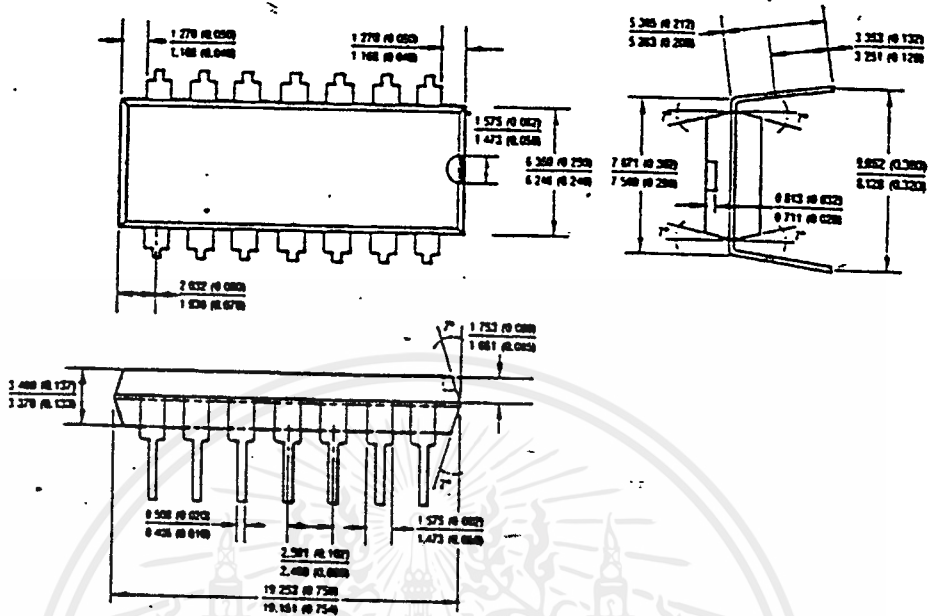
H-Bridge

Typical implementation of an H-bridge with cycle-by-cycle current mode control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IR2113

Mechanical Specification



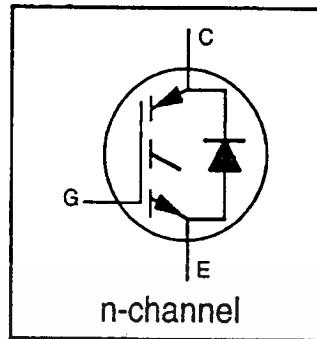
IRGPH40MD2

INSULATED GATE BIPOLAR TRANSISTOR
WITH ULTRAFast SOFT RECOVERY

Short Circuit Rated
Fast CoPack IGBT

DIODE Features

- Short circuit rated -10 μ s @ 125°C, $V_{GE} = 15V$
- Switching-loss rating includes all "tail" losses
- HEXFRED™ soft ultrafast diodes
- Optimized for medium operating frequency (1 to 10kHz)

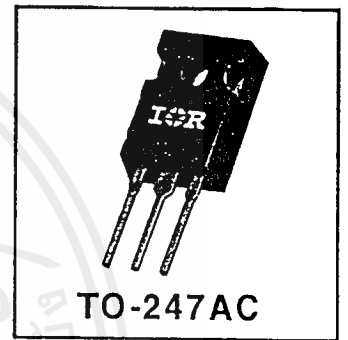


$V_{CES} = 1200V$
$V_{CE(sat)} \leq 3.4V$
@ $V_{GE} = 15V, I_C = 18A$

Description

Co-packaged IGBTs are a natural extension of International Rectifier's well known IGBT line. They provide the convenience of an IGBT and an ultrafast recovery diode in one package, resulting in substantial benefits to a host of high-voltage, high-current, applications.

These new short circuit rated devices are especially suited for motor control and other applications requiring short circuit withstand capability.



Absolute Maximum Ratings

Parameter	Max.	Units
V_{CES} Collector-to-Emitter Voltage	1200	V
$I_C @ T_C = 25^\circ C$ Continuous Collector Current	31	A
$I_C @ T_C = 100^\circ C$ Continuous Collector Current	18	
I_{CM} Pulsed Collector Current $\text{\textcircled{1}}$	62	
I_{LM} Clamped Inductive Load Current $\text{\textcircled{2}}$	62	
$I_F @ T_C = 100^\circ C$ Diode Continuous Forward Current	8.0	
I_{FM} Diode Maximum Forward Current	62	
t_{sc} Short Circuit Withstand Time	10	μ s
V_{GE} Gate-to-Emitter Voltage	± 20	V
$P_D @ T_C = 25^\circ C$ Maximum Power Dissipation	160	W
$P_D @ T_C = 100^\circ C$ Maximum Power Dissipation	65	
T_J Operating Junction and T_{STG} Storage Temperature Range	-55 to +150	$^\circ C$
Soldering Temperature, for 10 sec.	300 (0.063 in. (1.6mm) from case)	
Mounting Torque, 6-32 or M3 Screw.	10 lbf•in (1.1 N•m)	

Thermal Resistance

Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$ Junction-to-Case - IGBT	—	—	0.77	$^\circ C/W$
$R_{\theta JD}$ Junction-to-Case - Diode	—	—	1.7	
$R_{\theta CS}$ Case-to-Sink, flat, greased surface	—	0.24	—	
$R_{\theta JA}$ Junction-to-Ambient, typical socket mount	—	—	40	
Wt Weight	—	6 (0.21)	—	g (oz)

IRGPH40MD2



Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Conditions	
$V_{(BR)CES}$	1200	—	—	V	$V_{GE} = 0V, I_C = 250\mu A$	
$\Delta V_{(BR)CES}/\Delta T_J$	—	1.1	—	$V/^\circ\text{C}$	$V_{GE} = 0V, I_C = 1.0mA$	
$V_{CE(on)}$	Collector-to-Emitter Saturation Voltage	—	2.3	3.4	V	$I_C = 18A, V_{GE} = 15V$
		—	3.0	—		
		—	2.8	—		
$V_{GE(th)}$	3.0	—	5.5		$I_C = 18A, T_J = 150^\circ\text{C}$	
$\Delta V_{GE(th)}/\Delta T_J$	—	-14	—	$mV/^\circ\text{C}$	$V_{CE} = V_{GE}, I_C = 250\mu A$	
g_{fe}	4.0	10	—	S	$V_{CE} = 100V, I_C = 18A$	
I_{CES}	Zero Gate Voltage Collector Current	—	—	250	μA	$V_{GE} = 0V, V_{CE} = 1200V$
		—	—	3500		$V_{GE} = 0V, V_{CE} = 1200V, T_J = 150^\circ\text{C}$
V_{FM}	Diode Forward Voltage Drop	—	2.6	3.3	V	$I_C = 8A$
		—	2.3	3.0		$I_C = 8A, T_J = 150^\circ\text{C}$
I_{GES}	Gate-to-Emitter Leakage Current	—	—	± 100	nA	$V_{GE} = \pm 20V$

Switching Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Conditions	
Q_{ge}	—	50	75	nC	$I_C = 18A, V_{CC} = 400V$	
Q_{ge}	—	11	21			
Q_{gc}	—	15	30			
$t_{d(on)}$	—	67	—	ns	$T_J = 25^\circ\text{C}, I_C = 18A, V_{CC} = 800V, V_{GE} = 15V, R_G = 10\Omega$ Energy losses include "tail" and diode reverse recovery.	
t_r	—	89	—			
$t_{d(off)}$	—	340	930			
t_f	—	510	930			
E_{on}	—	2.1	—	mJ		
E_{off}	—	5.9	—			
E_{ts}	—	8.0	13	μs	$V_{CC} = 720V, T_J = 125^\circ\text{C}, V_{GE} = 15V, R_G = 10\Omega, V_{CPK} < 1000V$	
t_{sc}	10	—	—			
$t_{d(on)}$	—	64	—	ns	$T_J = 150^\circ\text{C}, I_C = 18A, V_{CC} = 800V, V_{GE} = 15V, R_G = 10\Omega$ Energy losses include "tail" and diode reverse recovery.	
t_r	—	74	—			
$t_{d(off)}$	—	550	—			
t_f	—	1200	—			
E_{ts}	—	16	—	mJ	Measured 5mm from package	
L_E	—	13	—			
C_{ies}	—	1400	—	pF	$V_{GE} = 0V, V_{CC} = 30V, f = 1.0MHz$	
C_{oes}	—	100	—			
C_{res}	—	15	—			
t_{rr}	Diode Reverse Recovery Time	—	63	95	ns	$T_J = 25^\circ\text{C}$
		—	106	160		
I_{rr}	Diode Peak Reverse Recovery Current	—	4.5	8.0	A	$T_J = 25^\circ\text{C}$
		—	6.2	11		
Q_{rr}	Diode Reverse Recovery Charge	—	140	380	nC	$T_J = 25^\circ\text{C}$
		—	335	880		
$di_{(rec)}/dt$	Diode Peak Rate of Fall of Recovery During t_b	—	133	—	A/ μs	$T_J = 25^\circ\text{C}$
		—	85	—		

Notes: ① Repetitive rating; $V_{GE} = 20V$, pulse width limited by max. junction temperature.

② $V_{CC} = 80\%(V_{CES}), V_{GE} = 20V, L = 10\mu H, R_G = 10\Omega$

④ Pulse width 5.0 μs , single shot.

③ Pulse width $\leq 80\mu s$; duty factor $\leq 0.1\%$.

Refer to Section D - page D-13 for Package Outline 3 - JEDEC Outline TO-247AC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ C-480 ศึกษานี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ซึ่งมีลิขสิทธิ์และต้องแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณ ท่านอาจารย์ ศุภกิจ จุฑะวิริยะ ที่ได้คอยดูแลเอาใจใส่ และ สนับสนุนค้ำจุนงบประมาณตลอดการทำงานที่ผ่านมามาจนสำเร็จลุล่วงไปด้วยดี รวมทั้งเอื้อเฟื้อข้อมูลของอุปกรณ์ที่ใช้ในโครงการ

ขอขอบคุณ พ่อ แม่ พี่ น้อง ที่คอยเป็นกำลังใจ

ขอขอบคุณ วรพจน์ ที่มาช่วยถ่ายรูปให้

ขอขอบคุณ วรศักดิ์ , นฤสิทธิ์ , กฤษณ์ , ลลิตา , พรรณระวี ที่คอยเป็นกำลังใจ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารอ้างอิง

- [1] MOHAN , UNDELAND , ROBBINS , “Power Electronics” , New York , John Wiley & Sons , Inc. , 2nd Edition , 1995 , Chapter 25
- [2] MUHAMMATH H. RACHID , “Power Electronics Circuit , Devices and Applications” , New Jersey , Prentice-Hall International Edition , 1993 , Chapter 10



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้