



คํ้าสวิตซ์ซิ่ง
DATA SWITCHING



โดย

นาย พรเทพ ทิรัรัตน์อัสตร

นางสาวพรสรวง พฤกษ์เอก

เลขเรียกหนังสือ.....พ.พ.ว. ๒๕๔๑

เลขทะเบียน..... 040385

วัน เดือน ปี..... 11 กค ๕๖

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่น
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

040385

ดาต้าสวิตซ์ซิง
DATA SWITCHING



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คาค้าสวิตซ์ซิ่ง

Data Switching

โดย นาย พรเทพ ศิริรัตน์อัสคร 38014326

นางสาวพรสรวง พฤกษ์เอก 38014332

อาจารย์ที่ปรึกษา อ.สมเกียรติ ฤกษ์วีระคุณ

บทคัดย่อ

ในปัจจุบันระบบเน็ตเวิร์คมีความสำคัญในการติดต่อสื่อสาร ซึ่งระบบเน็ตเวิร์คนั้นประกอบ
ด้วยหลายส่วน โดยส่วนหนึ่งที่เป็นส่วนสำคัญก็คือ สวิตซ์ซิ่ง โครงการนี้จึงทำการศึกษา และ ทำการ
สร้างแบบจำลองการทำงานของสวิตซ์ซิ่งที่สามารถจัดส่งข้อมูลไปยังปลายทางได้อย่างถูกต้อง

ABSTRACT

Network system which is so important in telecommunication is composed of many parts
and included switching. This project studies and simulates interconnection in switching fabric.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีหรือหลักการ	2
2.1 ทัวไปเกี่ยวกับสวิตช์	2
2.2 ประเภทของสวิตช์	3
2.3 สวิตช์แบบสเปรชดีวีชน์	4
2.4 ชิงเกิลสแตจสวิตช์	8
2.4.1 โครงข่ายแบบฉัพเฟล-เอ็คซ์เซนจ์	9
2.5 มัลติสแตจสวิตช์	10
2.5.1 ลักษณะการทำงานของมัลติสแตจสวิตช์	10
2.5.2 การเชื่อมต่อนบนมัลติสแตจสวิตช์	11
2.5.2.1 การเชื่อมต่อแบบหนึ่งต่อหนึ่ง	11
2.5.2.2 การเชื่อมต่อแบบกระจาย	11
2.5.3 แบบแผนการควบคุมการกระจาย	12
2.5.4 วิธีการเชื่อมต่อ โดยใช้แท็กสำหรับการเชื่อมต่อแบบหนึ่งต่อหนึ่ง	12
2.5.5 วิธีการเชื่อมต่อ โดยใช้แท็กสำหรับการเชื่อมต่อแบบกระจาย	14
2.5.6 ตัวอย่างรูปแบบของมัลติสแตจสวิตช์	14
2.5.7 การหาเส้นทางด้วยตนเองใน โครงข่ายแบบ โอเมก้า	15
บทที่ 3 การคำนวณและการสร้าง	18
3.1 วงจรไฟฟ้า	18
3.1.1 วงจรส่วนประกอบพื้นฐานของสวิตช์	18
3.1.1.1 ส่วนทางผ่านข้อมูล	18
3.1.1.2 วงจรควบคุมสวิตช์	19
3.1.2 วงจรส่วนประกอบพื้นฐานของสวิตช์	22
3.2 โปรแกรมควบคุมการสวิตช์	25
บทที่ 4 การทดลองและผลการทดลอง	28
บทที่ 5 บทวิจารณ์และบทสรุป	37
ภาคผนวก ก	ก-1
ภาคผนวก ข	ข-1
ภาคผนวก ค	ค-1

เอกสารนี้จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
หากมีข้อผิดพลาดประการใด ขออภัยเป็นอย่างสูง และขออภัยถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปรภาพ

รูป	หน้า
บทที่ 2 ทฤษฎีหรือหลักการ	
2.1 รูปแบบของสวิตช์	2
2.2 การแบ่งประเภทของสวิตช์	3
2.3 ส่วนประกอบขั้นพื้นฐานของสวิตช์และสภาวะต่างๆของส่วนประกอบ	3
2.4 สวิตช์แบบสเปซคิวิชั่น	5
2.5 รูปแสดงสวิตช์แบบสเปซคิวิชั่นแบบ 3 สเตจ	5
2.6 แสดงตัวอย่างของการบล็อกกิ้งที่เกิดขึ้นใน สวิตช์ 3 สเตจ	6
2.7 แสดงสวิตช์แบบ 3 สเตจที่ไม่มีการบล็อกกิ้ง	7
2.8 รูปแบบการเชื่อมต่อโครงข่าย	8
2.9 รูปแบบแนวคิดการเชื่อมต่อโครงข่ายแบบสเตจเดียว	8
2.10 รูปแบบการสับอย่างสมบูรณ์	9
2.11 การทำงานของมัลติเฟลฟังก์ชันและฟังก์ชันเอ็กซ์เชนจ์	9
2.12 การเชื่อมต่อเพื่อที่จะ ไป ได้ยังเอาท์พุททุกตัว	10
2.13 ส่วนประกอบขั้นพื้นฐานของสวิตช์และสภาวะต่างๆ ของส่วนอุปกรณ์ขั้นพื้นฐาน	11
2.14 ลักษณะการเชื่อมต่อแบบหนึ่งต่อหนึ่ง	11
2.15 ลักษณะการเชื่อมต่อแบบกระจาย	12
2.16 แสดงการหาเส้นทางโดยวิธีของเอ็กซ์คลูซีฟออร์แท็ก	13
2.17 แสดงการหาเส้นทาง โดยใช้ตำแหน่งปลายทาง	13
2.18 แสดงการเชื่อมต่อโดยใช้แท็กสำหรับการเชื่อมต่อแบบกระจาย	14
2.19 ตัวอย่าง โครงข่ายแบบมัลติสเตจสวิตช์	15
2.20 โหนดและการเชื่อมต่อใน โครงข่าย โอเมก้า	15
2.21 เส้นทางที่หาได้เองใน โครงข่าย โอเมก้า	16
บทที่ 3 การคำนวณและการสร้าง	
3.1 สัญลักษณ์ของเกตใน 74LS125	18
3.2 สถานะเกตเมื่อเปิด-ปิดสวิตช์	18
3.3 ลักษณะการต่อของเกต	19
3.4 เส้นทางของข้อมูลที่ผ่านเกต	19
3.5 แสดงรูปสัญญาณจากฟลิปฟลอปที่ใช้ควบคุมเกตแต่ละตัว	20
3.6 แสดงรูปวงจรของสวิตช์	21
3.7 โครงข่าย โอเมก้าที่ประกอบจากสวิตช์ 12 ตัว	22

3.8	แสดงรูปวงจรรวม	24
3.9	แสดงขั้นตอนของการสวิตซ์	25
3.10	แสดงโฟลว์ชาร์ทที่ใช้ในการส่งข้อมูล	26
3.11	แสดงโฟลว์ชาร์ทที่มีอยู่ในไมโครคอนโทรลเลอร์	27
บทที่ 4 การทดลองและผลการทดลอง		
4.1	แสดงเส้นทางการเชื่อมต่อทางด้านคั่นทาง 0	28
4.2	แสดงการต่อวงจรทดสอบความสามารถของหน่วยสวิตซ์	29
4.3	แสดงการเปรียบเทียบสัญญาณที่ต่อกับหน่วยสวิตซ์ที่อินพุท 2MHz	30
4.4	แสดงการเปรียบเทียบสัญญาณที่ต่อกับหน่วยสวิตซ์ที่อินพุท 8 MHz	30
4.5	แสดงสัญญาณไฟแสดงผลขณะควบคุมให้เป็นแบบตรง	31
4.6	แสดงสัญญาณไฟแสดงผลขณะควบคุมให้เป็นแบบสลับ	31
4.7	แสดงสัญญาณไฟแสดงผลขณะควบคุมให้เป็นแบบกระจายบน	32
4.8	แสดงสัญญาณไฟแสดงผลขณะควบคุมให้เป็นแบบกระจายล่าง	32
4.9	แสดงสัญญาณไฟแสดงผลขณะที่ใช้เส้นทางตรงทั้งหมด	33
4.10	แสดงเส้นทางขณะที่ใช้เส้นทางตรงทั้งหมด	34
4.11	แสดงสัญญาณไฟแสดงผลขณะที่ใช้เส้นทางสลับที่ตำแหน่ง 2x2	34
4.12	แสดงเส้นทางขณะที่ใช้เส้นทางสลับที่ 2x2	35
4.13	แสดงสัญญาณไฟแสดงผลขณะที่ใช้เส้นทางสลับที่ตำแหน่ง 2x2 และ 1x3	35
4.14	แสดงเส้นทางขณะที่ใช้เส้นทางสลับที่ 2x2 และ 1x3	36
ภาคผนวก ข		
ข.1	อินพุทที่แอดเดส 000	ข-1
ข.2	อินพุทที่แอดเดส 001	ข-2
ข.3	อินพุทที่แอดเดส 010	ข-3
ข.4	อินพุทที่แอดเดส 011	ข-4
ข.5	อินพุทที่แอดเดส 100	ข-5
ข.6	อินพุทที่แอดเดส 101	ข-6
ข.7	อินพุทที่แอดเดส 110	ข-7
ข.8	อินพุทที่แอดเดส 111	ข-8
ภาคผนวก ค		
ค.1	รายวงจรของ สวิตซ์ 12 อีลิเมนต์	ค-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตาราง	หน้า
บทที่ 2 ทฤษฎีหรือหลักการ	
2.1 แสดงจำนวนคอสพอยน์สวีตซึ่งแบบสเชดิวิชั่น ไม่มีการบล็อกกิ่ง	7
บทที่ 3 การคำนวณและการสร้าง	
3.1 การทำงานของไอซี 74LS74	20
3.2 สถานะเกทเมื่อเปิด-ปิดสวีตซ์	20
3.3 ลักษณะการต่อของเกท	23
บทที่ 4 การทดลองและผลการทดลอง	28
4.1 ค่าที่ได้จากการคำนวณวิธีการในบทที่ 3	28



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

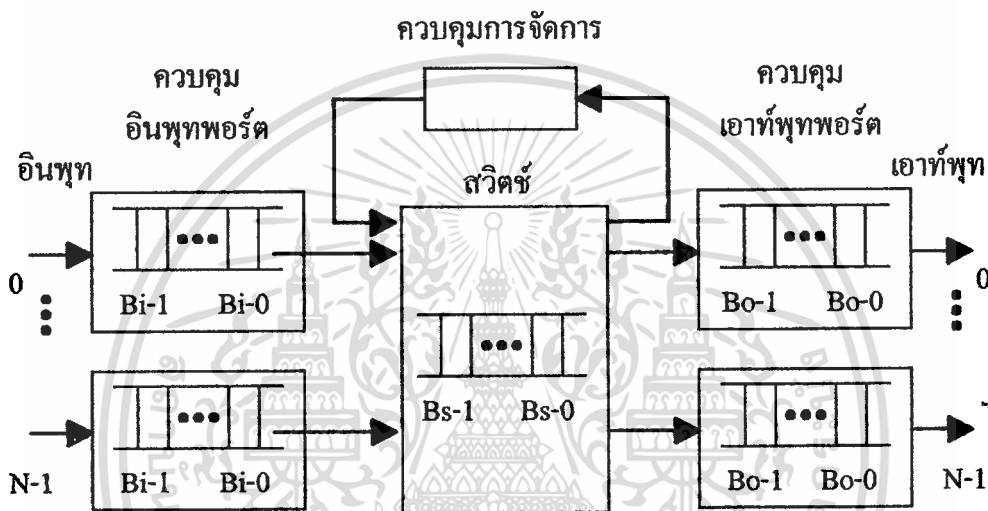
โครงข่ายการสื่อสารมีความสำคัญในปัจจุบันและได้มีการนำเทคโนโลยีเข้ามาเพื่อใช้เพิ่มประสิทธิภาพในการสื่อสาร ซึ่งการสื่อสารโดยใช้โครงข่ายนั้นจะมีหัวใจสำคัญนั้นคือ ส่วน สวิตซ์ ซึ่งคั้งนั้นโครงข่ายนี้จึงศึกษาและสร้างแบบจำลองการทำงานของสวิตซ์ โดยสวิตซ์ที่ใช้ในโครงข่ายเป็นลักษณะการประกอบกันของส่วนประกอบพื้นฐานหลายๆตัว (elements) ขึ้นเป็นสวิตซ์แบบมัลติสเตจ อันเป็นลักษณะหนึ่งของสเปซดิวิชั่นสวิตซ์ สวิตซ์แบบมัลติสเตจที่ใช้นั้นมีการจัดโครงข่ายเป็นโครงข่ายแบบ โอเมก้า (Omega Network) ที่ทำงานด้วยฟังก์ชันมัลติเฟล-เอกเซนจ์ การหาเส้นทางเป็นแบบเซลลูลาร์รูทีดิง(Self routing) ซึ่งการหาเส้นทางขึ้นกับกฎเกณฑ์ของการเชื่อมต่อภายในสวิตซ์ และใช้ตำแหน่งหมายเลขเส้นทาง เช่น 1(001) กับ หมายเลขปลายทาง เช่น 4(100) ในการคำนวณหาเส้นทางเชื่อมต่อ ส่วนประกอบของสวิตซ์อินทิเมตต์ที่ออกแบบนี้ คือ ไอซี เกท 741s125 นำมาต่อกัน ทำให้เกิดลักษณะการทำงาน 4 แบบ คือ แบบตรง แบบไขว้ แบบกระจายด่าง แบบกระจายบน โดยลักษณะที่เกิดขึ้นดังกล่าวจะเกิดขึ้นได้ก็ต่อเมื่อถูกส่งการทำงานจากไมโครคอนโทรลเลอร์ไปยังขาควบคุมของเกท และ ส่วนไมโครคอนโทรลเลอร์นั้นจะถูกโปรแกรมเพื่อให้ทำงาน 2 อย่าง คือหาเส้นทาง และการป้องกันการชนกันของสัญญาณ การใช้สวิตซ์แบบมัลติสเตจดังกล่าวทำให้การทำงานมีประสิทธิภาพ และ ลดจำนวนอุปกรณ์ลงเมื่อเทียบกับสวิตซ์แบบแมทริกซ์

บทที่ 2

ทฤษฎีและหลักการ

2.1 ทัวไปเกี่ยวกับสวิตช์

สวิตช์โดยทั่วไปจะประกอบด้วยพอร์ตอินพุต N พอร์ตและพอร์ตเอาต์พุต N พอร์ตรวมทั้งตัวสวิตช์ (switch fabric) รวมถึงส่วนจัดการและควบคุม (MCP, Management and control processor) ซึ่งแสดงดังรูปที่ 2.1



รูปที่ 2.1 รูปแบบของสวิตช์

ส่วนควบคุมอินพุตเอาต์พุต (Input - Output Controller)

พอร์ตแต่ละพอร์ตจะถูกจัดการ โดยส่วนควบคุม โดยปกติแล้วส่วนควบคุมอินพุตพอร์ตจะประกอบด้วย

1. บัฟเฟอร์
2. การสร้างเซลล์เพื่อการกระจาย
3. การจัดการเซลล์
4. การร้องขอการเชื่อมต่อ และการจองผ่านไปยังส่วนสวิตช์

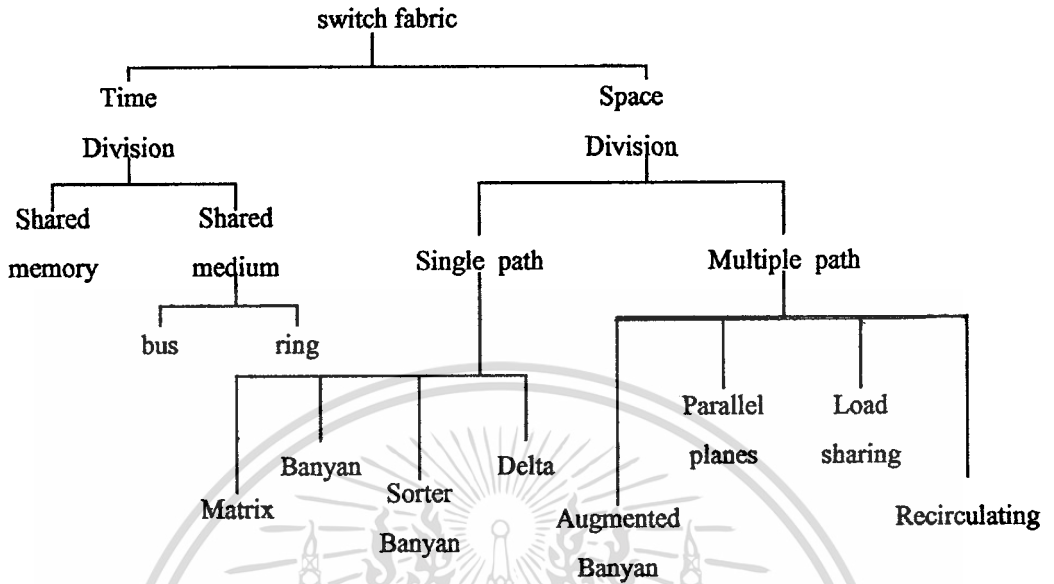
ส่วนสวิตช์ (Switch fabric) เป็นส่วนกลไกที่ใช้ในการหาเส้นทางให้แก่ข่าวสาร จากพอร์ตอินพุตไปยังพอร์ตเอาต์พุต ซึ่งมันประกอบด้วยส่วนฮาร์ดแวร์และส่วนซอฟต์แวร์ โดยจะทำหน้าที่

1. สร้างเส้นทางระหว่างอินพุตและเอาต์พุตภายในสวิตช์
2. การจัดการคิวสำหรับพอร์ตอินพุต
3. จัดการไม่ให้เกิดการบล็อคลายใน (Internal blocking)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นที่นำมาเผยแพร่แบบสงวนเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ประเภทของสวิตช์

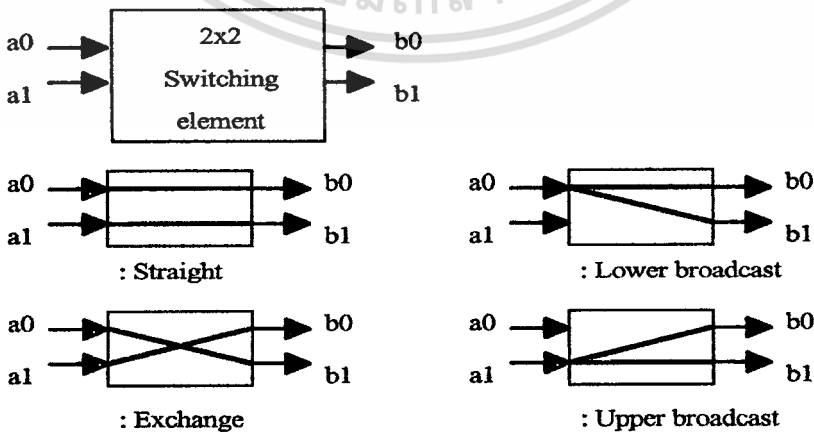
สถาปัตยกรรมของสวิตช์ถูกแบ่งออกเป็นหลายประเภทตามลักษณะของสวิตช์ ซึ่งในที่นี้จะแบ่งตามของนิวแมน (Newman's classification) ดังรูปที่2.2นี้



รูปที่2.2 การแบ่งประเภทของสวิตช์

แบบแรกตัวกลางที่มีสัญญาณที่ถูกมัลติเพล็กซ์เคลื่อนที่ผ่านจากคันทงอินพุทพอร์ต ไปยังปลายทางเอาต์พุทพอร์ต ซึ่งสัญญาณจะถูกแบ่งเป็น ไทม์สล็อต เช่นรูปแบบบัส (Bus) ที่มีการ มัลติเพล็กซ์แบบแบ่งเวลาภายในตัวกลาง (Time division multiplexing)

ส่วนแบบที่สองคือ การแบ่งตามที่ว่าง (space division) ส่วนสวิตช์ สามารถสนับสนุนการติดต่อหลายทางในช่วงเวลาหนึ่งโดยการติดต่อจะอยู่บนหลักการที่ไม่มีการขัดแย้งในเส้นทางต่าง ๆ ภายในตัวสวิตช์ โดยตัวอย่างพื้นฐานของการแบ่งแบบที่กล่าวมาแล้ว เห็นได้จากการจัดส่วนประกอบขั้นพื้นฐานของสวิตช์ (switching element) ซึ่งจะดูได้จากรูปที่2.3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับอาจารย์ที่มอบหมายงานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่2.3 ส่วนประกอบขั้นพื้นฐานของสวิตช์และสถานะต่างๆของส่วนประกอบ
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งรูปแบบแบ่งเวลาและแบ่งที่ว่างสามารถนำมารวมกันได้ ซึ่งได้แก่การนำสวิตช์แบบแบ่งเวลาหลาย ๆ ตัวมาต่อกันโดยใช้สวิตช์แบบแบ่งที่ว่าง

การหาเส้นทางภายในสวิตช์แบบแบ่งที่ว่างจะถูกแบ่งได้เป็นสองแบบ คือ

1. การหาเส้นทางซึ่งขึ้นอยู่กับกฎเกณฑ์ของการเชื่อมต่อภายในสวิตช์เรียกว่า self-routing
2. การหาเส้นทางโดยใช้ส่วนหัวของข้อมูล (header) ในการตัดสินใจหาเส้นทางซึ่งแบบนี้เรียกว่า Label routing โดยวิธีนี้จะไม่ขึ้นกับกฎเกณฑ์การต่อระหว่าง switch element แต่สามารถจะใช้ได้ทุกที่ที่มีการเชื่อมต่อของส่วนประกอบพื้นฐานของสวิตช์

ตัวอย่างของการหาเส้นทางแบบ self - routing คือ เมททริกซ์สวิตช์ ซึ่งได้แก่ ทรอปบาร์สวิตช์ ซึ่งมีทั้งหมด N^2 เส้นทางสำหรับการเชื่อมต่อ N อินพุตและ N เอาท์พุต ทำให้สิ้นเปลืองค่าใช้จ่าย ดังนั้นจึงมีสวิตช์แบบ multistage เพื่อให้เป็นการประหยัดอุปกรณ์

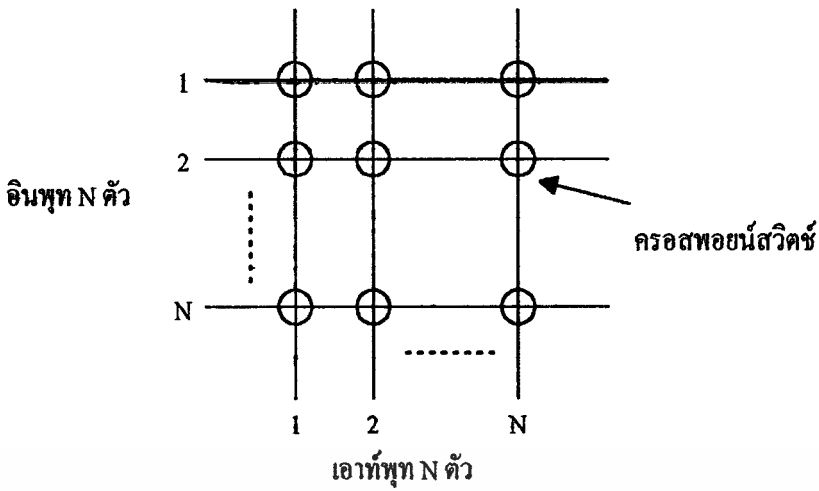
2.3 สวิตช์แบบสเปซดิวิชัน (Space - Division Switching)

สวิตช์แบบสเปซดิวิชันนี้ เดิมได้มีการนำไปใช้งานกับระบบอนาล็อก และต่อมาจึงได้จึงได้มีการพัฒนาเพื่อให้ใช้กับเทคโนโลยีแบบดิจิทัลได้ หลักการพื้นฐานของสวิตช์แบบนี้จะมีลักษณะคล้าย ๆ กันทั้งแบบอนาล็อก และแบบดิจิทัล สเปซดิวิชันนั้นมีความหมายว่าเส้นทางในการรับ-ส่งสัญญาณข่าวสารที่ได้กำหนดขึ้นมา จะแยกออกจากเส้นทางอื่น ๆ ตามลักษณะทางกายภาพ โดยในแต่ละเส้นทางจะมีจุดต่อที่เรียกว่าสวิตช์ ซึ่งจะจัดให้เกิดการเชื่อมต่อระหว่างปลายทาง 2 จุดเท่านั้น พื้นฐานสำหรับการทำงานของสวิตช์ที่จุดต่อนี้ อาจเป็นโลหะหรือสร้างจากเกต สารกึ่งตัวนำ วงจรจะสามารถควบคุมให้ทำงานหรือไม่ให้ทำงานก็ได้ โดยใช้หน่วยควบคุมในรูปที่ 2.4 จะแสดงทรอปบาร์เมททริกซ์อย่างง่าย ที่มีคู่สายอินพุต และเอาท์พุตแบบพูลคูเพิลลิ่ง จำนวน N คู่สาย โดยที่เมททริกซ์นี้จะมีอินพุตเท่ากับ N และเอาท์พุต N อุปกรณ์แต่ละตัวจะต่อกับเมททริกซ์โดยผ่านอินพุตหนึ่งและเอาท์พุตหนึ่ง โดยจะสามารถเชื่อมต่อจากคู่สายใด ๆ ออกไปที่เอาท์พุตใดก็ได้ โดยกำหนดจุดครอสพอยน์ที่สามารถเชื่อมต่อคู่สายที่ต้องการ จากส่วนควบคุมการสวิตช์หรือควบคุมจุดครอสพอยน์ให้ทำงาน จากรูปดังกล่าวจะเห็นว่าจำนวนครอสพอยน์ทั้งหมดมีค่าเป็น N^2 ($N \times N$) สำหรับลักษณะของจุดครอสพอยน์จะมีข้อจำกัดดังต่อไปนี้

- จำนวนของจุดครอสพอยน์จะมีค่าเท่ากับ N^2 ถ้าค่า N มีค่ามาก ๆ จะทำให้สวิตช์มีราคาค่อนข้างสูง และจะมีผลต่อความสามารถที่จะรองรับการสวิตช์สัญญาณข่าวสาร เมื่อปริมาณการสื่อสารเพิ่มขึ้น
- การสูญเสียที่เกิดขึ้นที่จุดครอสพอยน์ จะถือว่ามีค่าน้อยมากในการเชื่อมต่อระหว่างอุปกรณ์ที่ติดต่อสื่อสารกัน
- ประสิทธิภาพที่ได้จากครอสพอยน์จะมีน้อยมาก เนื่องจากมีเอาท์พุตเพียงแค่ N แต่จะต้องใช้ครอสพอยน์ถึง N^2 จุด

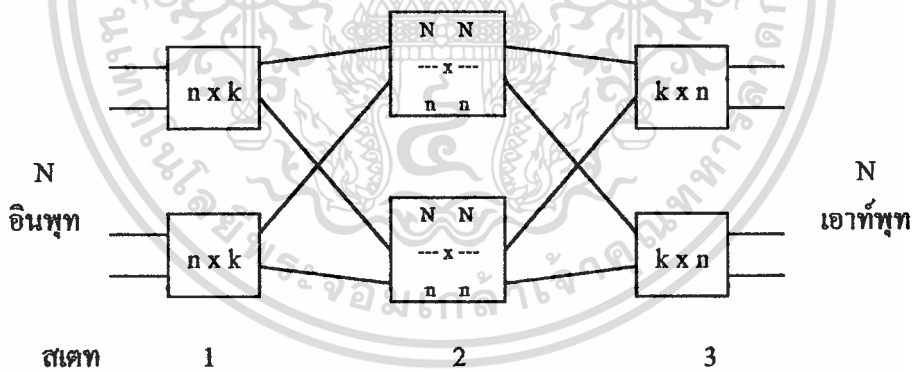
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.4 สวิตซ์แบบสเปซดิวิชั่น

จากข้อจำกัดดังกล่าวจึงมีการนำเอาระบบสวิตซ์ที่เป็นแบบมัลติสเตทมาใช้เพื่อการแก้ไขปัญหาดังกล่าว โดยที่ทางด้านคู่สายของอินพุตจำนวน N คู่สายจะถูกแยกออกเป็น k กลุ่ม (N/n) โดยจัดเป็นกลุ่มละ n คู่สายต่อเข้ากับแมทริกซ์สวิตซ์ในสเตจแรก และเอาต์พุตของสเตจแรกจะเป็นอินพุตให้กับสเตจต่อ ๆ ไป จนถึงสเตจสุดท้ายจะมี N เอาต์พุต ดังนั้นอุปกรณ์แต่ละตัวที่ต่ออยู่กับคู่สายทางอินพุตจะต่อเข้าสู่สเตจแรกและเอาต์พุตของจะ ไปออกที่สเตจสุดท้าย ดังที่แสดงไว้ในรูปที่ 2.5



รูปที่ 2.5 รูปแสดงสวิตซ์แบบสเปซดิวิชั่นแบบ 3 สเตจ

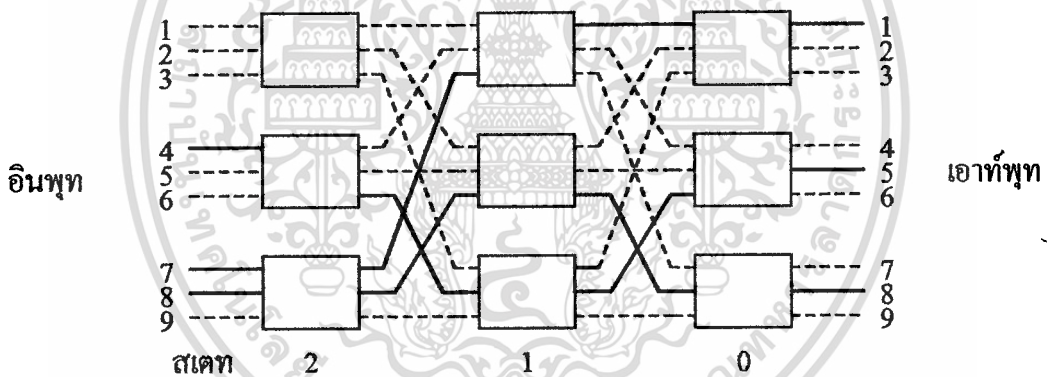
รูปนี้จะมีการแบ่งสเตจการทำงานเป็น 3 สเตจ โดยแมทริกซ์สวิตซ์สเตจที่ 2 จะมีอยู่ k แมทริกซ์ แต่ละแมทริกซ์จะมี k อินพุตและ k เอาต์พุต การเลือกเส้นทางในการเชื่อมต่อในสเตจที่ 2 จะต้องมีการพิจารณาที่ซับซ้อนกว่าการทำงานของแมทริกซ์แบบ N^2 โดยเอาต์พุตของแมทริกซ์แรกจะต่ออยู่กับแมทริกซ์ที่ 2 จำนวน k เส้นทางซึ่งมีจำนวนเอาต์พุตเป็น k เอาต์พุต ดังนั้นจึงมีการต่อเอาเอาต์พุตของสเตจที่ 2 เข้ากับอินพุตของแมทริกซ์ที่ 3 การจัดทำในลักษณะนี้จะมีข้อดีที่เหนือกว่าแบบแมทริกซ์เดี่ยวอยู่หลายอย่างคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- จำนวนจุดครอสพอยน์ของแมททริกซ์สวิตช์จะลดลง และเป็นการใช้จุดครอสพอยน์นี้อย่างมีประสิทธิภาพ
- มีเส้นทางผ่านในโครงข่ายสำหรับการเชื่อมโยงปลายทาง 2 จุดที่ต้องการติดต่อกันมากกว่า 1 เส้นทาง จึงเป็นการเพิ่มความน่าเชื่อถือในการเชื่อมโยงระหว่างปลายทางทั้ง 2

สำหรับ โครงข่ายที่เป็นมัลติสเตทจะมีการควบคุมที่ซับซ้อนกว่าโครงข่ายแบบสเตทเดียวโดยโครงข่ายแบบสเตทเดียวจะใช้เกทเพียงเกทเดียวในการสวิตช์ แต่สำหรับโครงข่ายที่เป็นแบบมัลติสเตทเส้นทางที่ใช้สำหรับติดค่อนั้นจะต้องมีการเชื่อมผ่านจุดต่าง ๆ ซึ่งจะต้องมีการควบคุมการทำงานของเกทต่าง ๆ ให้สัมพันธ์กันเพื่อที่จะสามารถเชื่อมต่อไปยังปลายทางได้ตามต้องการ

ในการพิจารณาการทำงานของสเปซดิวิชันแบบมัลติสเตท ซึ่งอาจจะเกิดการบล็อกกิจการเชื่อมต่อขึ้นได้ จากรูปที่ 2.4 จะแสดงการทำงานของแบบครอสบาร์ ซึ่งเป็นแมททริกซ์ที่ไม่เกิดการบล็อกกึ่ง นั่นคือเส้นทางที่ต่อจากอินพุท ไปยังเอาต์พุท จะสามารถทำได้เสมอ แต่สำหรับแบบมัลติสเตทดังแสดงไว้ในรูปที่ 2.6 ซึ่งแสดงถึงเส้นทางที่ใช้งานแบบ 3 สเตท โดยที่ $N = 9$, $n = 3$ และ $k = 3$ เส้นทางที่เน้นหนักจะหมายถึงเส้นทางที่ใช้งานแล้ว ในสถานะนี้ อินพุทคู่สายที่ 9 จะไม่สามารถต่อกับเอาต์พุทคู่สายที่ 4 หรือ 6 แม้ว่าเอาต์พุทของทั้ง 2 จะว่างอยู่ก็ตาม



รูปที่ 2.6 แสดงตัวอย่างของการบล็อกกึ่งที่เกิดขึ้นใน สวิตช์ 3 สเตท

วิธีการแก้ไขการบล็อกกึ่งสามารถทำได้โดยการเพิ่มค่าของ k ซึ่งเป็นจำนวนเอาต์พุทของแต่ละแมททริกซ์สวิตช์ในสเตทที่ 1 และจำนวนของแมททริกซ์สวิตช์ในสเตทที่ 2 และทำให้อัตราการบล็อกกึ่งนี้ลดลง สำหรับรูปที่ 2.7 เป็นรูปที่แสดงการเพิ่มค่า k เมื่อทำการพิจารณาจะเห็นว่า ถ้าต้องการจะสร้างเส้นทางจากอินพุทคู่สาย a ไปยังเอาต์พุทคู่สาย b โอกาสที่จะเกิดการบล็อกกึ่งมากที่สุดก็คือการที่คู่สายทางอินพุทเหลืออยู่เพียง $(n - 1)$ คู่สายและคู่สายทางเอาต์พุทเหลืออยู่ $(n - 1)$ โดยคู่สายเหล่านั้นจะถูกต่อกับสวิตช์ที่อยู่ในสเตทกลาง ๆ ระหว่างอินพุทกับเอาต์พุท ดังนั้นสวิตช์ที่อยู่ในส่วนกลางจะมีจำนวน เป็น $(n - 1) + (n - 1) = 2n - 2$ ครอสพอยน์ ซึ่งจะสามารถนำมาใช้สร้างเส้นทางจาก a ไปยัง b ได้แต่อย่างไรก็ตามถ้ามีจำนวนของสวิตช์ในสเตทกลางมากกว่า 1 สเตท การเชื่อมโยงระหว่างสเตทจะต้องคงสถานะนั้น ๆ ไว้

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ การใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้รู้เห็นประโยชน์ของเอกสารนี้ กรุณา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้การติดต่อสามารถดำเนินไปได้ตลอด ดังนั้นสามารถสรุปได้ว่าโครงข่ายที่มีขนาด 3 สเตจจะไม่เกิดการบล็อกรั้งขึ้นถ้า

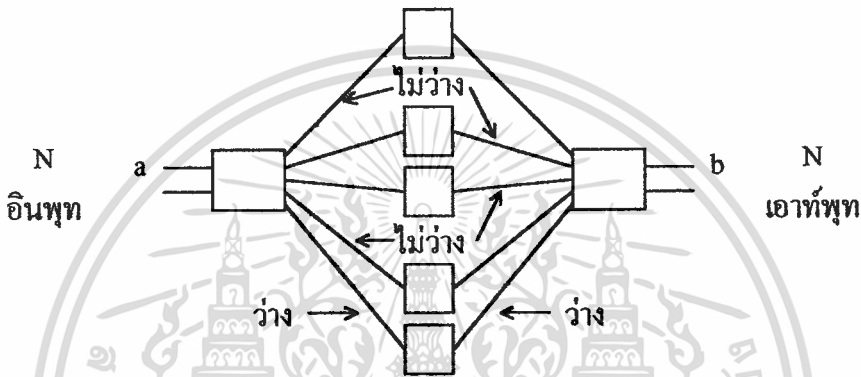
$$k = 2n - 1 \tag{1}$$

แต่ถ้าต้องการใช้แบบมัลติสเตจที่มีจุดเชื่อมต่อชนน้อยกว่าที่ใช้ในแบบสเตจเดียว สามารถที่จะคำนวณหาจำนวนของจุดเชื่อมต่อชนทั้งหมดสำหรับรูปที่ 2.5 ที่เป็นแบบ 3 สเตจจากสมการ

$$N_x = 2NK + k(N/n)^2 \dots \tag{2}$$

แทนค่า(1) ใน (2) จะได้ว่า

$$N_x = 4N [(2N)^{1/2} - 1] \tag{3}$$



รูปที่ 2.7 แสดงสวิตซ์แบบ 3 สเตจที่ไม่มีการบล็อกรั้ง

สำหรับในสวิตซ์แบบที่ไม่มีการบล็อกรั้ง ค่าของ N ที่ใช้จริงจะขึ้นอยู่กับจำนวนของสวิตซ์ (N/n) ในสเตจแรก และสเตจที่ 3 เมื่อทำการออฟไลน์สวิตซ์กลุ่มนี้ โดยที่ค่าดีเฟอเรนเชียลของ N_x เมื่อเทียบกับ n แล้วมีค่าเท่ากับ 0 เมื่อกำหนดให้ค่า N มีค่ามาก ๆ ซึ่งผลลัพธ์จะครอบคลุมถึง $n = (N/2)^{1/2}$ เมื่อแทนค่าลงในสมการที่ (3) จะได้เป็น

$$N_x = 4N [(2N)^{1/2} - 1] \tag{4}$$

จากสมการที่ (4) สามารถนำมาคำนวณหาค่าจำนวนของจุดเชื่อมต่อชนได้ดังตารางที่ 2.1

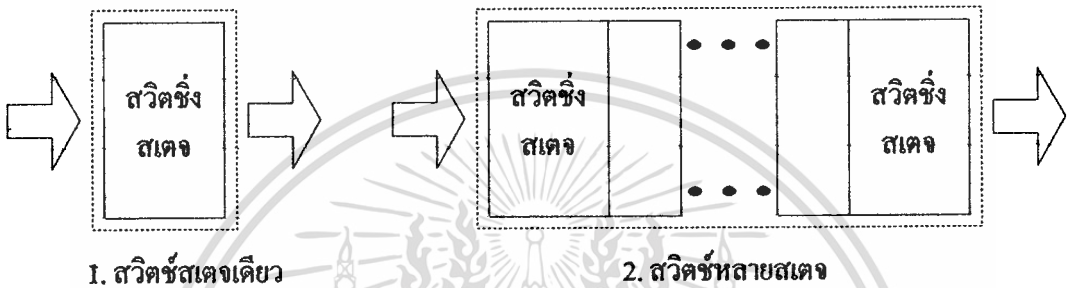
จำนวนคู่สาย	ในสวิตซ์แบบ 3 สเตจ	ในสวิตซ์แบบสเตจเดียว
128	7,680	16,384
512	68,488	262,141
3,048	516,096	$4.2 \cdot 10^5$
8,192	$4.2 \cdot 10^6$	$6.7 \cdot 10^7$
3,2768	$3.3 \cdot 10^7$	$1 \cdot 10^9$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น ตาราง 2.1 แสดงจำนวนจุดเชื่อมต่อชนสวิตซ์แบบสเตจเดียวที่ไม่มีการบล็อกรั้งที่มีการนำไปใช้

จากตารางจะเห็นได้ว่าประสิทธิภาพของสวิตช์แบบ 3 สเตจจะดีกว่าแบบสเตจเดียว จากจำนวนคู่สายที่สามารถสวิตช์ได้เท่าๆกัน แต่สวิตช์แบบ 3 สเตจจะมีจำนวนครอสพอยน์ต์สวิตช์ที่น้อยกว่า

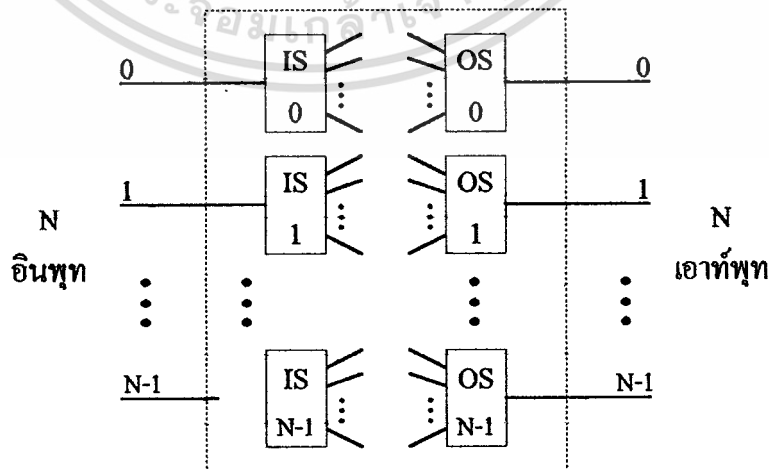
2.4 ชิงเกิลสเตจสวิตช์ (Single Stage Switch)

รูปแบบการเชื่อมต่อโครงข่ายมีทั้งที่ประกอบด้วย สวิตช์เพียงสเตจเดียว หรือที่ประกอบด้วย สวิตช์หลายๆสเตจ ดังรูปที่ 2.8 ซึ่งมีส่วนที่แตกต่างกันคือ โครงข่ายสเตจเดียวข้อมูลที่ส่งผ่าน จะต้องผ่าน สวิตช์หลายครั้งกว่าที่จะจะไปไปยังปลายทางที่ถูกต้อง แต่สำหรับโครงข่ายหลายสเตจข้อมูลจะผ่านแต่ละสเตจเพียงหนเดียวก็เพียงพอที่จะให้ข้อมูลเดินทาง ไปยังปลายทางที่ถูกต้อง



รูปที่ 2.8 รูปแบบการเชื่อมต่อโครงข่าย

โครงข่ายสเตจเดียวที่นิยมนั้นมีอยู่หลายรูปแบบที่แพร่หลายตัวอย่างเช่น โครงข่ายอีลีแอก (Illiac Network), โครงข่าย PM2I (Plus-Minus 2^i Network), โครงข่ายลูกบาศก์ (Cube Network) และโครงข่ายฉัฟเฟิล (Shuffle-Exchange Network) ซึ่งโครงข่ายเหล่านี้เป็นพื้นฐาน ในการพัฒนาวิธีการเชื่อมต่อในโครงข่ายหลายสเตจต่อไป โดยตามแนวความคิดของโครงข่ายสามารถแสดงดังรูปที่ 2.9 ซึ่งเป็นโครงข่ายที่มี N อินพุตและ N เอาท์พุท โดยที่ $N = 2^m$ และใช้เลขฐานสองแสดงตำแหน่ง แทนด้วย $P = p_{m-1} p_{m-2} p_{m-3} \dots p_2 p_1 p_0$ และ p_i แทนค่าคอมพ्लीเมนต์ของ p_i



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.9 รูปแบบแนวคิดการเชื่อมต่อโครงข่ายแบบสเตจเดียว ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.1 โครงข่ายแบบฉัฟเฟิล-เอ็กซ์เชนจ์ (The Shuffle-Exchange Network)

โครงข่ายสแตเคอเดียรูปร่างแบบนี้ประกอบด้วย 2 ฟังก์ชันคือ ฟังก์ชันฉัฟเฟิล และฟังก์ชันเอ็กซ์เชนจ์

โดยที่

$$\text{shuffle}(p_{m-1} p_{m-2} p_{m-3} \dots p_2 p_1 p_0) = p_{m-2} p_{m-3} \dots p_2 p_1 p_0 p_{m-1}$$

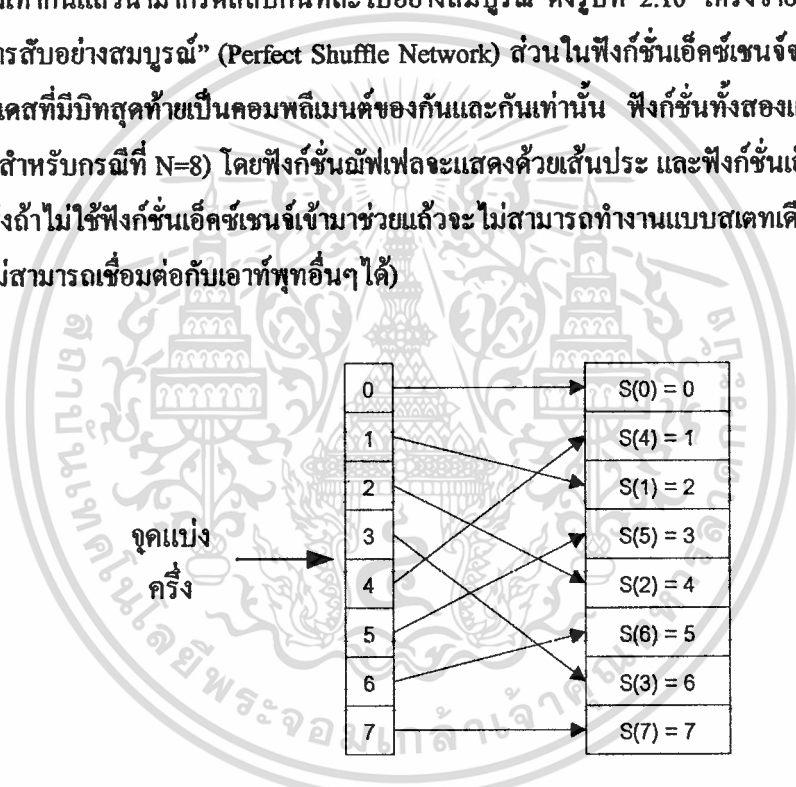
$$\text{exchange}(p_{m-1} p_{m-2} p_{m-3} \dots p_2 p_1 p_0) = p_{m-1} p_{m-2} p_{m-3} \dots p_2 p_1 \overline{p_0}$$

เช่น ในกรณีที่ $N = 8$

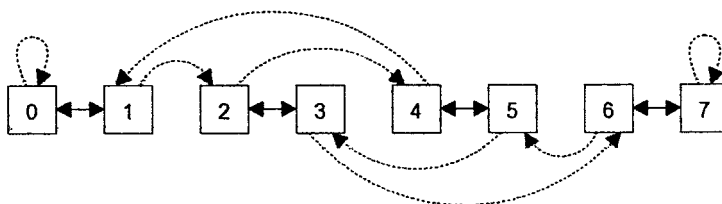
$$\text{shuffle}(3) = 6 \rightarrow \quad [\text{shuffle}(011) = 101]$$

$$\text{exchange}(6) = 7 \rightarrow \quad [\text{exchange}(110) = 111]$$

ฟังก์ชันฉัฟเฟิลจะทำงานเหมือนเป็นการวนรอบไปทางซ้ายของเลขฐานสองที่เป็นค่าตำแหน่ง อินพุต ตามพื้นฐานของคัพที่เดิมแล้วการสับ “ฉัฟเฟิล” (Shuffle) มีความหมายถึงวิธีการสับไพ่โดยแบ่งครึ่งสำหรับอย่างเท่ากันแล้วนำมาครีดสลับกันทีละใบอย่างสมบูรณ์ ดังรูปที่ 2.10 โครงข่ายนี้จึงถูกเรียกอีกชื่อหนึ่งว่า “การสับอย่างสมบูรณ์” (Perfect Shuffle Network) ส่วนในฟังก์ชันเอ็กซ์เชนจ์จะสามารถเชื่อมโยงได้แค่แอดเดสที่มีบิตสุดท้ายเป็นคอมพลิเมนต์ของกันและกันเท่านั้น ฟังก์ชันทั้งสองแสดงรวมกันได้ดังรูปที่ 2.11 (สำหรับกรณีที่ $N=8$) โดยฟังก์ชันฉัฟเฟิลจะแสดงด้วยเส้นประ และฟังก์ชันเอ็กซ์เชนจ์แสดงด้วยเส้นทึบ ซึ่งถ้าไม่ใช้ฟังก์ชันเอ็กซ์เชนจ์เข้ามาช่วยแล้วจะไม่สามารถทำงานแบบสแตเคอเดีย (อินพุตที่ 0 และ $N-1$ จะไม่สามารถเชื่อมต่อกับเอาต์พุตอื่นๆ ได้)



รูปที่ 2.10 รูปแบบการสับอย่างสมบูรณ์

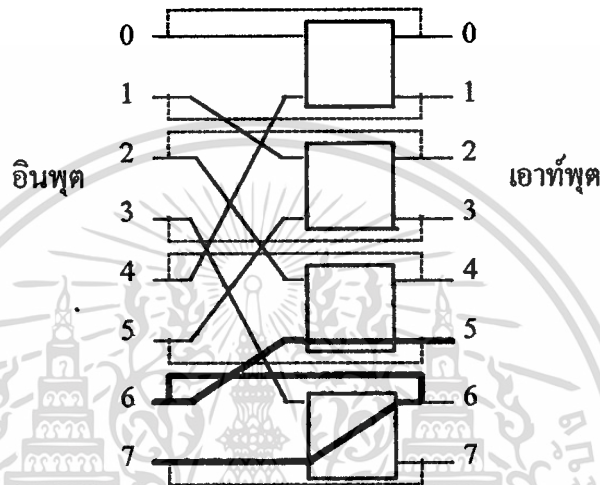


รูปที่ 2.11 การทำงานของฉัฟเฟิลฟังก์ชันและฟังก์ชันเอ็กซ์เชนจ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาตามรูปที่ 2.9 สำหรับโครงข่ายฉัฟเฟิลสเตจเดียวแล้ว ด้านตัวเลือกทางอินพุต ด้วย $P = p_{m-1} p_{m-2} p_{m-3} \dots p_2 p_1 p_0$ เชื่อมต่อกับ $p_{m-2} p_{m-3} \dots p_2 p_1 p_0 p_{m-1}$ ($=\text{shuffle}(P)$) และ $p_{m-1} p_{m-2} p_{m-3} \dots p_2 p_1 p_0$ ($=\text{exchange}(P)$) ทางด้านปลายทางเอาต์พุต $Q = q_{m-1} q_{m-2} q_{m-3} \dots q_2 q_1 q_0$ จะเชื่อมต่อร์ับข้อมูลมาได้จาก $q_0 q_{m-1} q_{m-2} q_{m-3} \dots q_2 q_1$ หรือ $q_{m-1} q_{m-2} q_{m-3} \dots q_2 q_1 q_0$ เท่านั้น

เนื่องจากข้อจำกัดของฟังก์ชันทั้งสองเมื่อจะมีการติดต่อไปยังตำแหน่งอื่นๆก็ต้องเพิ่มฟังก์ชันการป้อนกลับเข้ามาจากเอาต์พุตไปยังอินพุตอื่นๆเข้าทำงานอีกรอบดังรูปที่ 2.12 ดังนั้นชุดข้อมูลจึงต้องผ่านสวิตช์หลายรอบกว่าจะไปถึงเอาต์พุตที่ถูกต้อง



รูปที่ 2.12 การเชื่อมต่อเพื่อที่จะไปได้ยังเอาต์พุตทุกตัว

2.5 มัลติสเตจสวิตช์

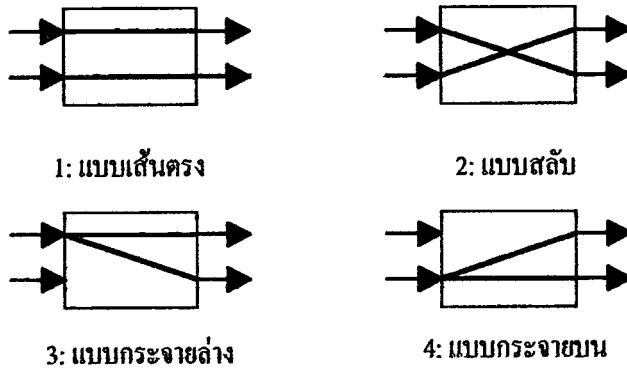
2.5.1 ลักษณะการทำงานของมัลติสเตจสวิตช์

มัลติสเตจสวิตช์ จะประกอบไปด้วยส่วนประกอบพื้นฐาน (element) ที่สามารถปรับสถานะได้ 4 สถานะ

- 1.แบบเส้นตรง (Straight)
- 2.แบบสลับ (Swap)
- 3.แบบกระจายล่าง (Lower Broadcast)
- 4.แบบกระจายบน (Upper Broadcast)

แสดงดังรูปที่ 2.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



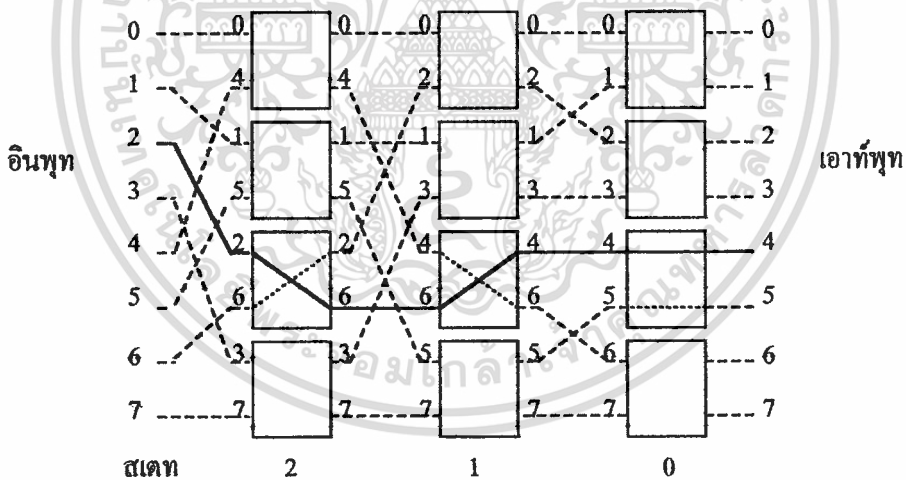
รูปที่ 2.13 ส่วนประกอบขั้นพื้นฐานของสวิตช์และ สภาวะต่างๆ ของส่วนอุปกรณ์ขั้นพื้นฐาน

2.5.2 การเชื่อมต่อบนมัลติสแตจสวิตช์

สามารถแบ่งได้เป็น 2 แบบด้วยกันคือ

2.5.2.1 การเชื่อมต่อแบบหนึ่งต่อหนึ่ง (one-to-one connection)

การเชื่อมต่อลักษณะนี้จะใช้ส่วนอุปกรณ์พื้นฐานเพียงสองสถานะ คือแบบเส้นตรง และแบบสลับ โดยมีเส้นทางเชื่อมระหว่างต้นทางหนึ่ง ไปยังปลายทางเพียงจุดเดียว โดยวิธีการเชื่อมต่อจะกล่าวในหัวข้อถัดไป ซึ่งรูปแบบการเชื่อมต่อจะแสดงตัวอย่าง ได้ดังรูปที่ 2.14



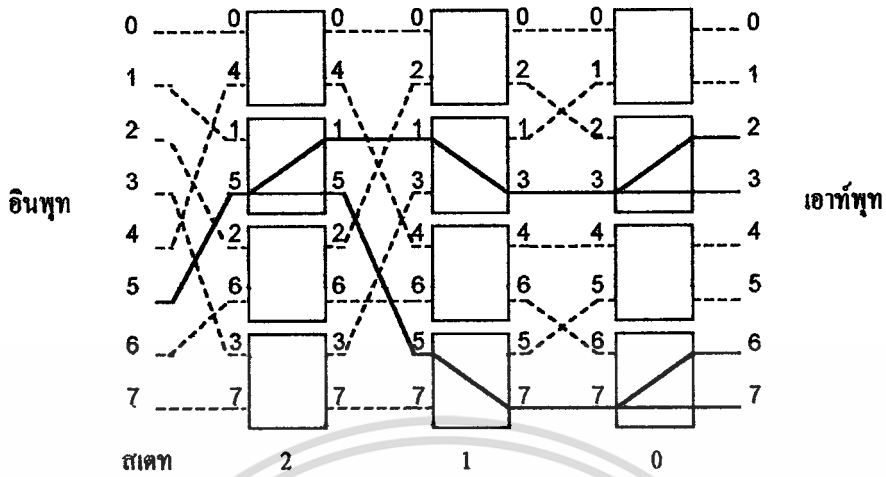
รูปที่ 2.14 ลักษณะการเชื่อมต่อแบบหนึ่งต่อหนึ่ง

2.5.2.2 การเชื่อมต่อแบบกระจาย (Broadcast Connection)

การเชื่อมต่อแบบนี้จะใช้สถานะทั้งสี่ของส่วนประกอบขั้นพื้นฐาน คือ นอกจากแบบสลับและแบบตรง ยังประกอบด้วย สถานะกระจายล่างและกระจายบน โดยการเชื่อมต่อแบบนี้เส้นทางจากต้นทางหนึ่งจะไปยังปลายทางมากกว่าหนึ่งจุด ลักษณะการเชื่อมต่อจะแสดงได้ดังตัวอย่าง ใน รูปที่ 2.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{matrix}
 R & = & 1 & & 1 & & 0 \\
 B & = & 1 & & 0 & & 0
 \end{matrix}$$



รูปที่ 2.15 ลักษณะการเชื่อมต่อแบบกระจาย

2.5.3 แบบแผนการควบคุมการกระจาย (Distributed-control schemes)

แบบแผนการหาเส้นทางโดยใช้ แท็ก (Routing-Tag scheme) เมื่อข้อความถูกส่งผ่านไป ในส่วนสวิตช์แท็ก สำหรับหาเส้นทางจะถูกรวมเข้าไปในข้อความนั้นด้วยนั่น คือ ส่วนหัว (Header) โดย ส่วนอุปกรณ์พื้นฐาน (Element) แต่ละตัวจะพิจารณาแท็กแล้วจึงตั้งค่าตัวเองเพื่อ ให้ข้อความส่งผ่านไป ใน สวิตช์ไปยังปลายทางได้

การใช้แท็กจะสามารถใช้ได้สองโหมดคือ

1. โหมดเซอร์กิตสวิตช์ (Circuit switch Model)

ในโหมดนี้ หลังจากที่เส้นทางถูกสร้างขึ้นโดยแท็กแล้ว อุปกรณ์พื้นฐานแต่ละตัวยังคงสถานะเดิมไว้ จนเส้นทางนั้นถูกยกเลิก

2. โหมดแท็กเกจสวิตช์ (Packet switch)

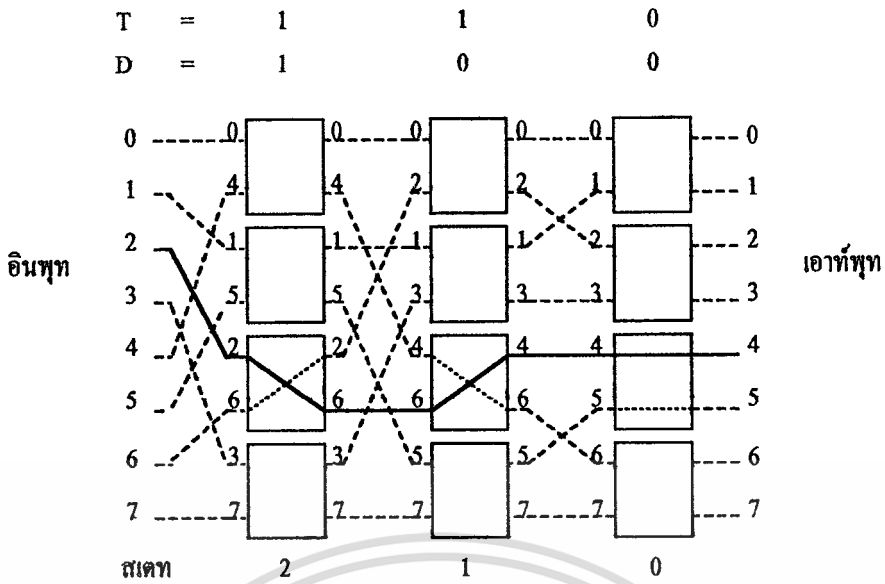
เมื่อข่าวสารถูกส่งผ่านข้อมูลจะประกอบด้วยส่วนข้อมูล (Data) และส่วนแท็กเพื่อหาเส้นทางรวมอยู่ใน รูปของแท็กเกจ โดยเมื่อเคลื่อนผ่านแต่ละสเตจจะใช้แท็กเพื่อหาเส้นทางในแต่ละสเตจ โดยไม่มีการค้าง สถานะเหมือนกับโหมดเซอร์กิตสวิตช์ เมื่อข่าวสารผ่านส่วนประกอบพื้นฐานแต่ละตัวไป ส่วนประกอบ พื้นฐาน จะสามารถเปลี่ยนสถานะกลับได้ทันที

2.5.4 วิธีการเชื่อมต่อโดยใช้แท็ก สำหรับการเชื่อมต่อแบบหนึ่งต่อหนึ่ง

(Routing -Tag Scheme for one-to-one connections)

แบบที่ 1. เอ็กซ์คลูซีฟออร์แท็ก (Exclusive-or tags) สมมุติให้ S คือ ตำแหน่งต้นทาง และ D คือ ตำแหน่งปลายทาง แท็กสำหรับหาเส้นทางคือ T โดย $T = S \oplus D$ คือ S ทำการเอ็กซ์คลูซีฟออร์กับ D

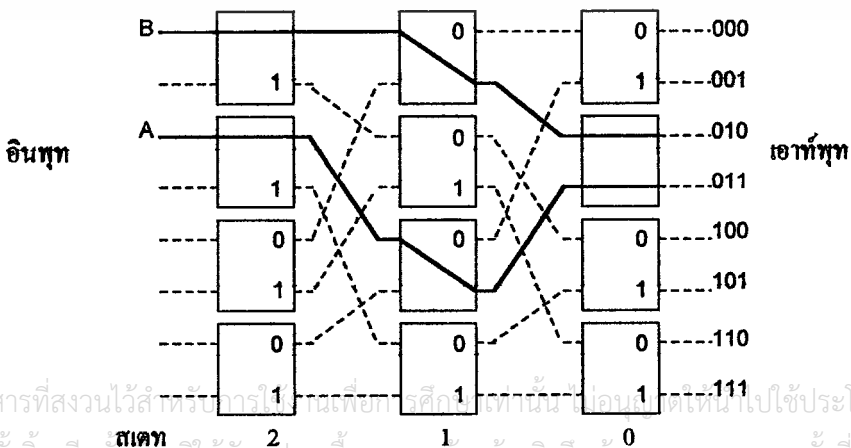
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 แสดงการหาเส้นทางโดยวิธีของเอ็กซ์คลูซีฟออร์เท็ก

โดยถ้าค่า T ที่ได้เป็น 1 จะหมายถึงให้สถานะของส่วนประกอบพื้นฐาน ทำการสลับ (Swap) ส่วน ถ้า T=0 จะหมายถึงให้สถานะของอุปกรณ์พื้นฐานเป็นสภาพตรง (Straight) ดังตัวอย่างเช่น S=010=2 ไปยัง D=100=4 ในสวิตช์ที่มี 8 อินพุท T=S + D = 110 จะทำการปรับสถานะเป็น สลับ,สลับ, ตรง ดังแสดงดังรูปที่ 2.16

แบบที่2. แท็กของตำแหน่งปลายทาง (Destination Tag) เป็นวิธีที่ดัดแปลงมาจากวิธีเอ็กซ์คลูซีฟออร์ ซึ่งใช้เฉพาะตำแหน่งปลายทางในการหาเส้นทาง จะมีการทำงานคือ ให้ D เป็นตำแหน่งปลายทาง เมื่อแท็กไปถึงขาเข้าทางด้านบนของส่วนประกอบพื้นฐาน (Upper input of element) ถ้า D_i ของแท็กเท่ากับ 0 อุปกรณ์พื้นฐาน จะมีสถานะตรง ส่วนถ้า D_i เท่ากับ 1 ส่วนประกอบพื้นฐานจะมีสถานะสลับ ส่วนในทางตรงกันข้าม ถ้าแท็กเข้าทางด้านล่างของส่วนประกอบพื้นฐาน (Lower input of element) ถ้า D_i ของแท็กเท่ากับ 0 อุปกรณ์พื้นฐานจะมีสถานะสลับ ถ้า D_i ของแท็กเท่ากับ 1 อุปกรณ์พื้นฐานจะมีสถานะตรง โดยแสดงตัวอย่าง D = 011 จะได้ดังรูปที่ 2.17

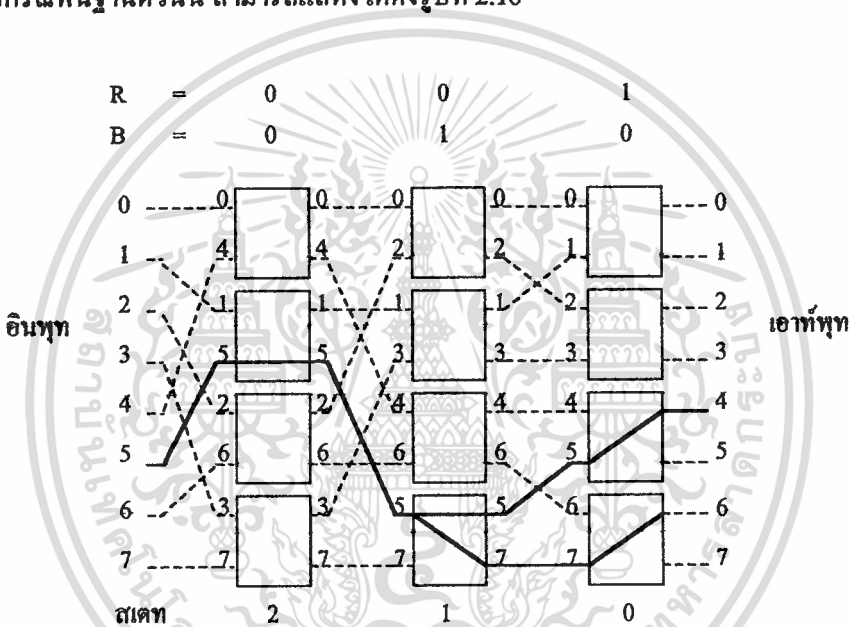


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะในชั้นเรียนเท่านั้น ไม่ให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเผยแพร่ข้อมูลใดๆ ไปยังบุคคลอื่นโดยไม่ได้รับอนุญาต
 รูปที่ 2.17 แสดงการหาเส้นทางโดยใช้ตำแหน่งปลายทาง

2.5.5 วิธีการเชื่อมต่อ โดยใช้แท็กสำหรับการเชื่อมต่อแบบกระจาย

(Routing-Tag Scheme for Broadcasting)

วิธีการใช้แท็กหาเส้นทางสำหรับการเชื่อมต่อแบบกระจาย จะเป็นส่วนขยายของวิธีการเส้นทางแบบเอ็กซ์คลูซีฟพอ มีการทำงาน ดังนี้
ให้ E และ F เป็นตำแหน่งปลายทาง 2 ตำแหน่ง และให้ S เป็นตำแหน่งต้นทาง จะได้แท็กสองตัวคือ $T_F = S \oplus E$ $T_E = S \oplus F$ เช่น ถ้า $S=101$ $E=100$ และ $F=110$ แล้ว $T_F=001$ และ $T_E=011$ หลังจากนั้น กำหนดให้ R เป็นแท็กลำดับที่สอง สำหรับเป็นข้อมูลในการหาเส้นทางและ B เป็นแท็กสำหรับการกระจาย โดย R จะมีค่าเป็นตัวใดตัวหนึ่ง เช่น $R = T_E$ ส่วนค่า $B = T_E \oplus T_F$ ดังนั้น เมื่อนำมาพิจารณา คือ เมื่อ $B_i = 0$ R_i จะถูกใช้เหมือน T ในการหาเส้นทางแบบเอ็กซ์คลูซีฟพอ ส่วนถ้า $B_i = 1$ จะทำให้เกิดการกระจายที่อุปกรณ์พื้นฐานตัวนั้น สามารถแสดง ได้ดังรูปที่ 2.18



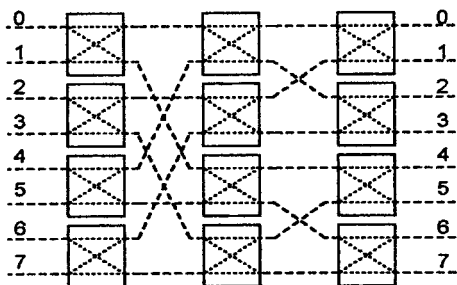
รูปที่ 2.18 แสดงการเชื่อมต่อ โดยใช้แท็กสำหรับการเชื่อมต่อแบบกระจาย

2.5.6 ตัวอย่างรูปแบบของมัลติสแตจสวิตช์

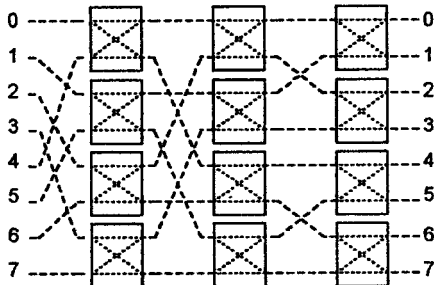
รูปแบบของมัลติสแตจสวิตช์ที่มีไว้ใช้อย่างแพร่หลายให้เห็นอยู่ทั่วไปมีหลายรูปแบบยกตัวอย่างเช่น

1. โครงข่ายแบบบานยาน(Banyan Network) ในรูปที่ 2.19.1
2. โครงข่ายแบบลูกบาศก์(Generalized-Cube Network) ในรูปที่ 2.19.2
3. โครงข่ายแบบเดลต้า(Delta Network) ในรูปที่ 2.19.3
4. โครงข่ายแบบโอเมก้า(Omega Network) ในรูปที่ 2.19.4

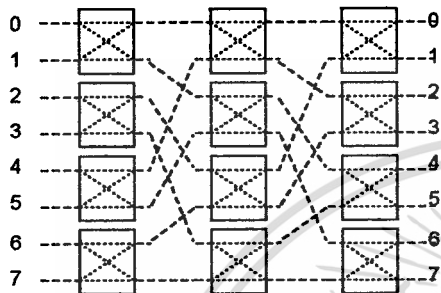
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



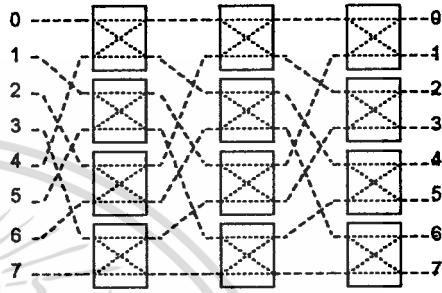
1. Banyan Network



2. Generalized-Cube Network



3. Delta Network

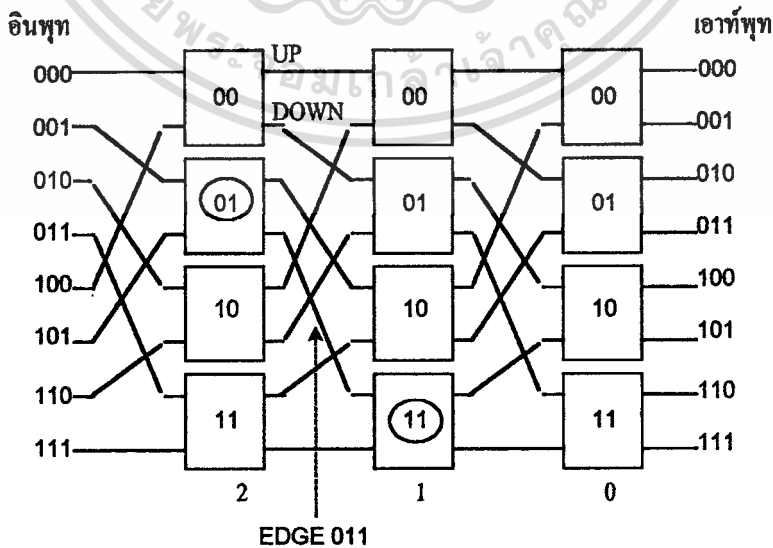


4. Omega Network

รูปที่ 2.19 ตัวอย่างโครงข่ายแบบมัลติสแตจสวิทช์

2.5.7 การหาเส้นทางด้วยตนเองในโครงข่ายแบบโอเมก้า (Omega Network)

ต้องมีการกำหนดให้ชุดข่าวสารที่จะเป็น “แบบหาเส้นทางได้ในตัวเอง” (Self-routing) ก็ต่อเมื่อ ส่วนหัวของข่าวสารมีข้อมูลที่ต้องการสำหรับกำหนดเส้นทาง ไม่ว่าจะมีส่วนตอนซ้ำซ้อนหรือไม่ก็ตาม

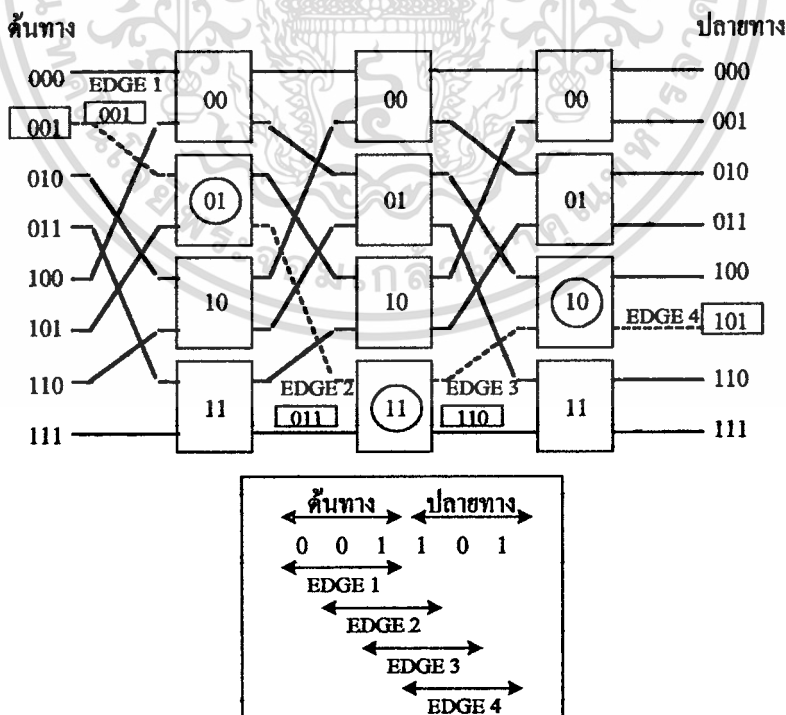


เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 2.20 โหนดและการเชื่อมต่อในโครงข่ายโอเมก้า นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามรูปที่ 2.20 ในโครงข่ายจะมี $N=2^n$ อินพุตและ 2^n เอาท์พุท ซึ่งมีการเชื่อมต่อ n ชั้นแต่ละชั้นมี สวิตช์โทนคท์เรียงลำดับจากบนลงล่างด้วยเลขฐานสองโดยเริ่มจาก 0 จนถึง $2^{n-1}-1$ ในส่วนของส่วนเชื่อมต่อระหว่างแต่ละสเตจ และแอดเดสของอินพุต-เอาท์พุท กำหนดในลักษณะเลขฐานสองเช่นเดียวกัน เช่น ทางออกของโทนค 01 ของแต่ละสเตจจะเชื่อมต่อกับ 010, 011 ตามลำดับหรือกล่าวได้อีกอย่างหนึ่งคือ “ 0 ” จะแสดงถึงทางออกบน “ 1 ” จะแสดงถึงทางออกล่าง

การเชื่อมโยงระหว่างโทนคของ 2 สเตจที่ต่อเนื่องกันจะแทนเลขสเตจด้วย $k, k+1$ ในการเชื่อมต่อจะใช้โทนคของ k สเตจที่แทนด้วยเลขการเชื่อมต่อที่ไม่มีบิตขวาสุด(LSB) เชื่อมต่อไปยัง สเตจ $k+1$ ที่โทนคที่แทนด้วยเลขการเชื่อมต่อที่ไม่มีบิตซ้ายสุด(MSB) เช่นการเชื่อมต่อของทางลำดับที่ 001 ที่เชื่อมต่อบetween โทนค 01 ในสเตจ k เข้ากับ โทนค 11 ที่สเตจ $k+1$

จากที่ได้อธิบายมาในส่วนของ โครงข่ายโอเมก้า การระบุเส้นทางด้วยตัวเองจะเป็นรูปแบบที่ธรรมดาและง่ายคายมาก ดังนั้นเมื่อเรามีชุดข้อมูลที่อินพุต a_1, a_2, \dots, a_n และต้องการเดินทางไปยังเอาท์พุท b_1, b_2, \dots, b_n เราควรใช้เส้นทางเชื่อมต่อ b_1, b_2, \dots, b_n เหมือนเป็น แอดเดสที่ระบุทางเดินเองได้ วิธีการเลือกใช้ในการเชื่อมต่อเส้นทางบนหรือล่างที่สเตจ k ขึ้นอยู่กับว่า $b_k = 0$ หรือ $b_k = 1$ ในขั้นนี้ชุดข้อมูลจะจบลงที่เอาท์พุทที่ออกแบบไว้ของระบบ จะสามารถขยายความได้ว่าข้อมูลที่ผ่าน โทนค a_2, \dots, a_n ในสเตจแรกจะให้เส้นทาง a_2, \dots, a_n, b_1 เพื่อเชื่อมต่อไปยัง โทนค a_3, \dots, a_n, b_1 และที่สเตจที่ 2 ใช้เส้นทาง $a_3, \dots, a_n, b_1, b_2$ เชื่อมไปถึงยัง โทนค $a_4, \dots, a_n, b_1, b_2$ ที่สเตจ $k+1$ เป็นเช่นนี้ต่อไปเรื่อยๆตามลำดับสเตจ แล้วในที่สุดชุดข้อมูลก็จะมาถึงยังปลายทางเอาท์พุท b_1, \dots, b_n ซึ่งเดินทางออกมาจาก โทนค b_1, \dots, b_{n-1} ที่สเตจ n



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 2.21 เส้นทางที่หาได้เองในโครงข่ายโอเมก้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามแก้ไขตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณลักษณะการไล่เลขนลำดับของส่วนต่างๆ ในลักษณะบนลงล่างนี้สามารถใช้ได้กับ โครงข่ายอื่นๆด้วย ทำให้ขยายในการพิสูจน์การทำงานต่างๆ ในที่จะพิจารณาเฉพาะ โครงข่ายโอเมก้า โดยให้ แอคเคสที่ระบุเส้นทาง ได้เอง ชุดข้อมูลจะมีเงื่อนไขเป็นไปตามนี้

1. แอคเคสมีรูปแบบเดียวกันทั้งหมด คือเมื่อที่ต้นทางเพิ่มจากบนลงล่าง ที่ปลายทางก็ต้องเพิ่มจากบนลงล่างเช่นกัน
2. ชุดข้อมูลมีปลายทางแน่นอน คือ ไม่มีข้อมูลที่เข้ามาอย่างไร้จุดหมาย

เมื่อเส้นทางถูกใช้ไปโดยชุดข้อมูล โดยไม่ได้ร่วมกับการเชื่อมโยงอื่นๆ ก็เลยไม่จำเป็นต้องมีบัฟเฟอร์ภายในทุกโหนดของแต่ละอีลิเมนต์ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

3.1 วงจรไฟฟ้า

ในการออกแบบให้ได้ตามทฤษฎีในบทที่2 นั้นได้ทำการแบ่งออกเป็น 2 ส่วนคือส่วนพื้นฐาน และส่วนระบบโอเมก้าได้ดังนี้

3.1.1 วงจรส่วนประกอบพื้นฐานของสวิตช์

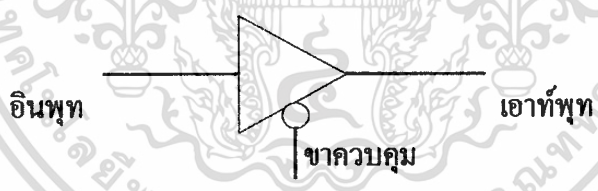
วงจรส่วนย่อยของสวิตช์นี้สามารถแบ่งออกตามหน้าที่ได้เป็น 2 ส่วนคือ

3.1.1.1 ส่วนทางผ่านข้อมูล

สวิตช์อีลีเมนต์ที่ออกแบบนี้ต้องการให้สัญญาณที่ผ่านเป็นดิจิทัล จึงเลือกใช้ไอซีในงานด้านดิจิทัลทั้งสิ้น (ในกรณีที่ต้องการใช้งานด้านอนาล็อก สามารถใช้วงจร A/D ช่วยได้) ไอซี ที่ทำหน้าที่ได้เช่นเดียวกับสวิตช์คือ 74LS125 เมื่อเทียบลักษณะการทำงานแล้วจะเหมือนรีเลย์คือ

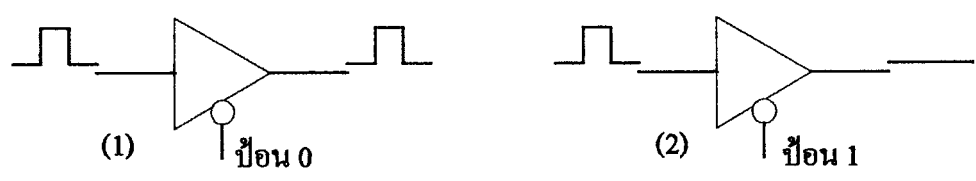
- ถ้าเปิดสวิตช์ สัญญาณจะผ่านได้
- ถ้าปิดสวิตช์ วงจรเปิด คือ มีอิมพีแดนซ์สูง (สัญญาณจะผ่านไม่ได้)

และสามารถควบคุมได้เป็นต่างๆ ไป เช่นเดียวกับรีเลย์ สัญลักษณ์ของเกทนี้แสดงดังรูปที่ 3.1



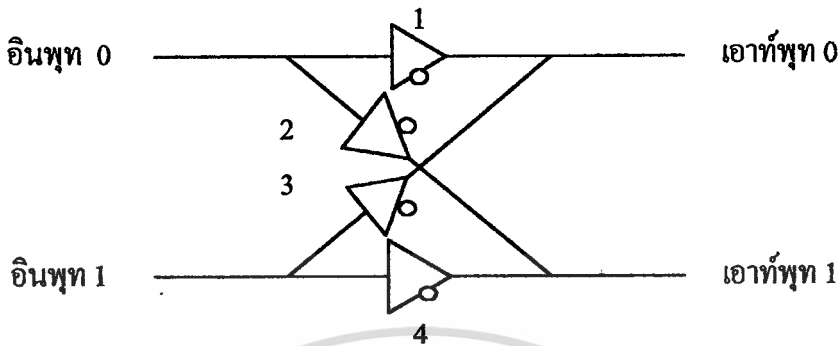
รูปที่ 3.1 สัญลักษณ์ของเกทใน 74LS125

จากรูปเกทตัวนี้จะยอมให้ข้อมูลผ่าน เมื่อขาควบคุมมีสถานะเป็น “ 0 ” และอิมพีแดนซ์สูงเมื่อขาควบคุมมีสถานะเป็น “ 1 ” และสามารถควบคุมได้เป็นต่างๆ ไป เช่นเดียวกับรีเลย์ สัญลักษณ์ของเกทนี้แสดงดังรูป3.2 (1) และ (2) ตามลำดับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3.2 สถานะเกทเมื่อเปิด-ปิดสวิตช์
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและเผยแพร่โดยไม่ได้รับอนุญาตของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจะนำเกตตัวนี้มาทั้งหมด 4 ตัว มาทำการต่อเป็น สวิตช์อีลิเมนต์แบบ 2 x 2 ดังรูปที่ 3.3 เพื่อที่จะสามารถสับเส้นทางของข้อมูลได้ 4 เส้นทางดังรูปที่ 3.4



รูปที่ 3.3 ลักษณะการต่อของเกต



รูปที่ 3.4 เส้นทางของข้อมูลที่ผ่านเกต

1. เมื่อใช้เกตตัวที่ 1
2. เมื่อใช้เกตตัวที่ 2
3. เมื่อใช้เกตตัวที่ 3
4. เมื่อใช้เกตตัวที่ 4

ทำให้เราสามารถใช้งานได้ 4 สถานะตามที่ได้กล่าวมาแล้วในบทที่ 2 คือ แบบเส้นตรง แบบสลับแบบกระจายล่าง และแบบกระจายบน

3.1.1.2 วงจรควบคุมสวิตช์

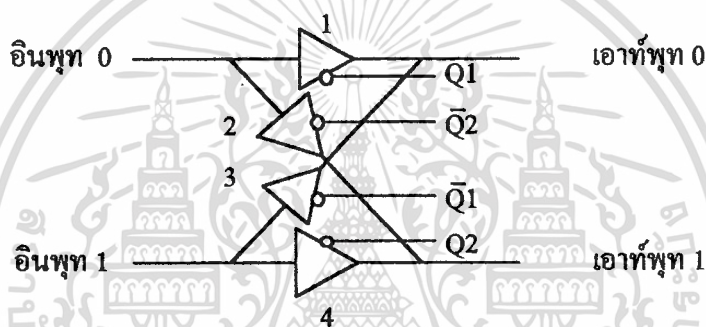
เนื่องจากว่าในการส่งผ่านข้อมูลต่าง ๆ นั้น ระยะเวลาในการส่งจะนานกว่าสัญญาณเวลาอยู่มากทำให้ต้องมีการการคงสถานะของเส้นทางที่ใช้ไว้ จนกว่าจะสิ้นสุดการใช้งานในเส้นทางนั้น ๆ จึงได้ทำการเลือกไอซี 74LS74 มาทำหน้าที่นี้ โดยจะมีส่วนประกอบของ D-FF ภายใน 2 ตัว

ลักษณะการทำงานของ D-FF จะมีป้อนสัญญาณการควบคุมที่ขา D และได้ผลจากขา Q ดังตารางที่ 3.1

สำหรับการควบคุมสวิตช์ 1 ตัวจะต้องใช้ D-FF ถึง 2 ตัวจาก 74LS74 1 ตัวพอดีโดยฟลิปฟล็อป ตัวแรกจะควบคุมเกตตัวที่ 2 และ 4 ส่วนตัวหลังจะควบคุมเกตตัวที่ 1 และ 3 ดังรูปที่ 3.5

ขาเข้า				ขาออก	
PR	CLR	CLK	D	Q	NOT Q
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H'	H'
H	H	A	H	H	L
H	H	A	L	L	H
H	H	L	X	Q _b	NOT Q _b

ตารางที่ 3.1 การทำงานของ ไอซี 74LS74



รูปที่ 3.5 แสดงรูปสัญลักษณ์จากฟลิปฟลอปที่ใช้ควบคุมเกทแต่ละตัว

โดยจะ ได้รับสัญญาณคำสั่งการควบคุมมา เข้าที่ขา CLK คอขา D เข้ากับ notQ แล้วส่งค่าเอาต์พุต ไปยังขาควบคุมของเกทแต่ละตัว ใน 74LS125 ค่าที่ใช้ในการควบคุมจะเป็นดังตารางที่ 3.2

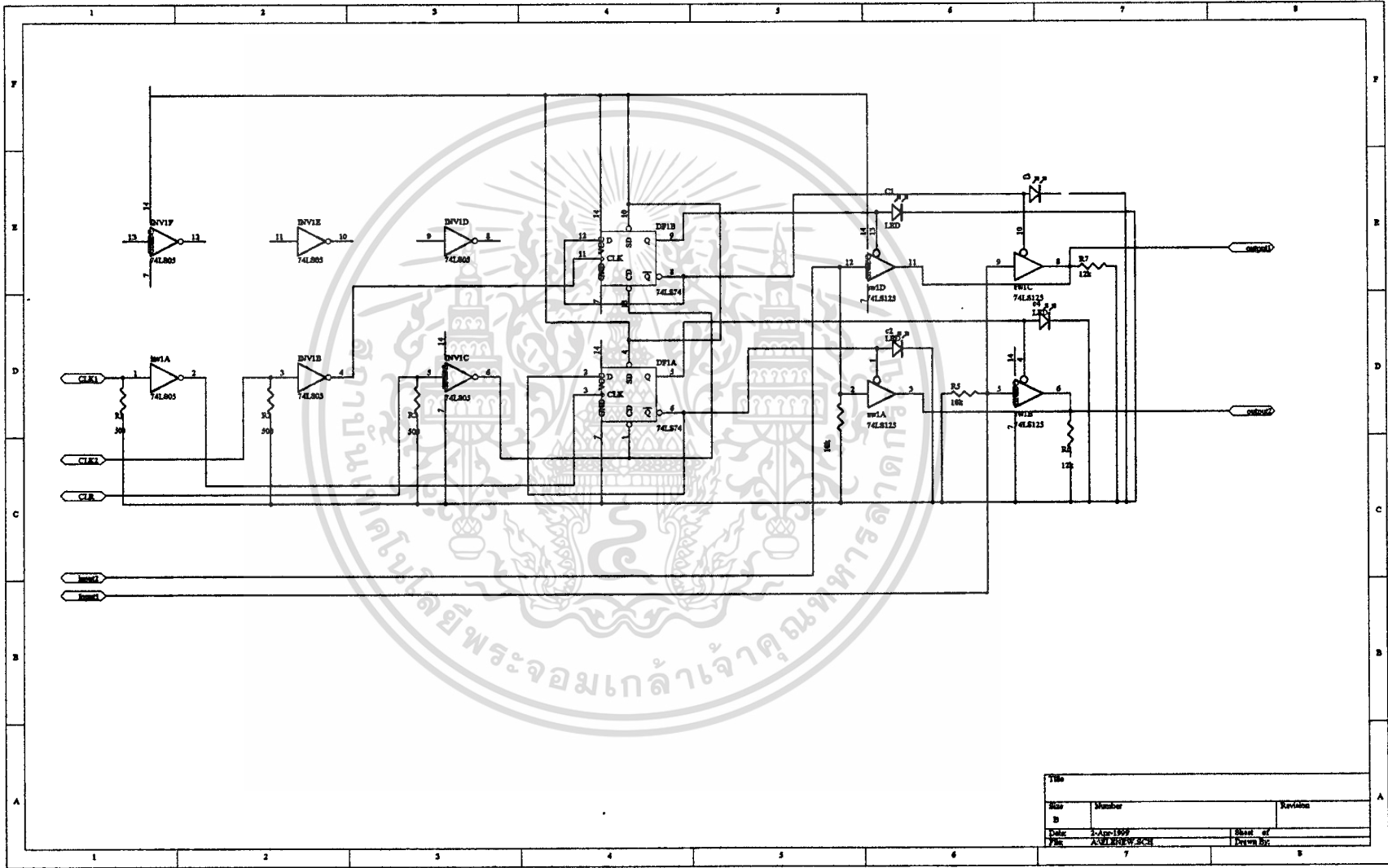
ลักษณะการทำงาน ของสวิตช์	เข้า		สถานะของเกท			
	C ₁	C ₂	1	2	3	4
ตรง	0	0	ON	-	-	ON
ไลเวอร์ บอร์ดแคส	0	1	ON	ON	-	-
อัปเปอร์ บอร์ดแคส	1	0	-	-	ON	ON
ไขว้	1	1	-	ON	ON	-

ตารางที่ 3.2 แสดงการควบคุมของ ไอซี 74LS74 ไปยัง ไอซี 74LS125

เมื่อทั้งสองส่วนมาทำงานร่วมกันก็จะ ได้อุปกรณ์สวิตช์ขึ้นมาแบบ 2 อินพุต 2 เอาต์พุต

เอกสารนี้เป็นเอกสารที่ควานไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า (2x2) ดังรูปที่ 3.6 ซึ่งสามารถสลับเส้นทางข้อมูล และคงสถานะไว้ได้ตามที่เราต้องการ ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

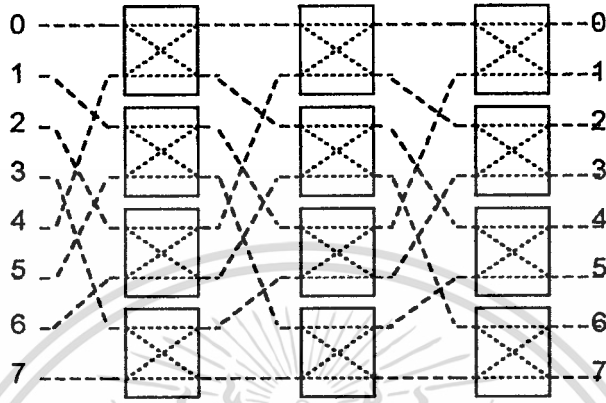
รูปที่ 3.6 แสดงรูปวงจรของตัวต่อ



Title		
Drawn by	Member	Revision
Checked by	Asst. Lect.	Sheet of
Date	25/10/2559	Design No.

3.1.2 วงจรส่วนประกอบพื้นฐานของสวิตช์

ในการใช้งานสำหรับ โครงสร้างระบบแบบ โอเมก้า นั้น สำหรับการสลับเปลี่ยนสัญญาณ จาก 8 อินพุต ไปยัง 8 เอาท์พุทจะใช้สวิตช์เพียงแค่ 12 ตัวเท่านั้นที่นำมาเรียงกันในรูปแมทริกซ์ที่มี 4 แถว 3 หลัก (4x3) ดังรูปที่ 3.7 ซึ่งประหยัดกว่าการต่อแบบครอสพอยน์ที่จำเป็นต้องใช้สวิตช์ถึง 64 ตัวด้วยกัน (8^2)



รูปที่ 3.7 โครงข่ายโอเมก้าที่ประกอบจากสวิตช์ 12 ตัว

ในการที่เราจะเชื่อมต่อให้ได้จาก N ต้นทาง ไปยัง N ปลายทางจะมีเส้นทางที่เชื่อมต่อกันทั้งหมด $N \times N$ ในกรณีนี้จะได้ว่า $8 \times 8 = 64$ เส้นทางในการเข้าและออกของข้อมูลแบบ 1:1 คือมีข้อมูล 1 ชุดจากต้นทางหนึ่ง ไปยังอีกต้นทางหนึ่งเท่านั้น

จากต้นทาง 0 ไปยัง	0 1 2 3 4 5 6 7	4 ไปยัง	0 1 2 3 4 5 6 7
1 ไปยัง	0 1 2 3 4 5 6 7	5 ไปยัง	0 1 2 3 4 5 6 7
2 ไปยัง	0 1 2 3 4 5 6 7	6 ไปยัง	0 1 2 3 4 5 6 7
3 ไปยัง	0 1 2 3 4 5 6 7	7 ไปยัง	0 1 2 3 4 5 6 7

สามารถกระทำได้ครบทุกกรณีดังตารางที่ 3.3 ที่ได้แสดงผลจากต้นทาง 0 ถึง 5 ไปยังปลายทางที่ 0 ถึง 7 ได้ครบ และบอกตำแหน่งของสวิตช์ตัวที่ใช้ด้วยตามหลักทั้ง 3 เป็นตัวอย่างพอสังเขป

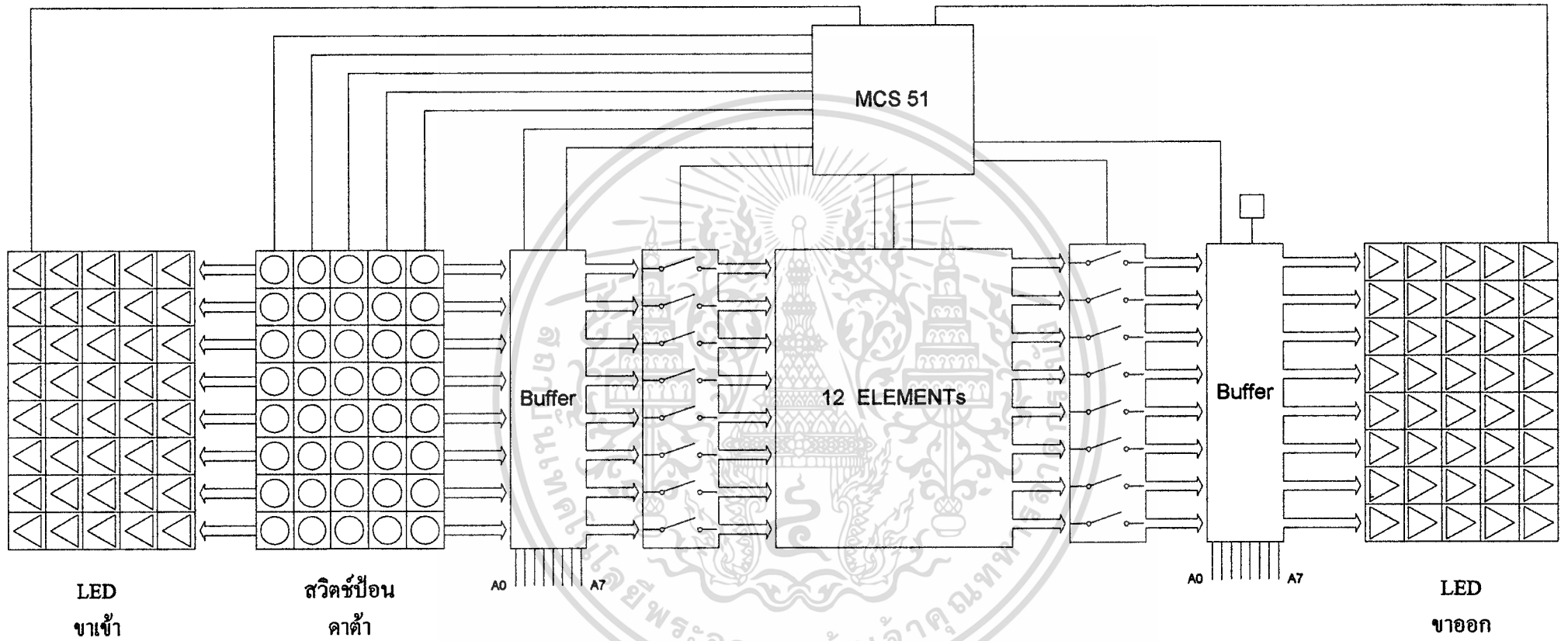
3.1.3 วงจรรวม

ใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุมการทำงานต่างๆ ของวงจร โดยส่วนแรกสวิตช์แสดงผลบนวงจร LED มีบัฟเฟอร์รองรับข้อมูลก่อนที่จะผ่านเข้าไปยังตัวโมเดลสวิตช์ แล้วมีบัฟเฟอร์รองรับที่ทางด้านเอาท์พุทมาแสดงผลที่ LED ทางปลายทางดังรูปที่ 3.8

คั่นทาง	ปลายทาง	หลัก1	หลัก2	หลัก3	คั่นทาง	ปลายทาง	หลัก1	หลัก2	หลัก3
0	0	1	1	1	3	0	4	3	1
0	1	1	1	1	3	1	4	3	1
0	2	1	1	2	3	2	4	3	2
0	3	1	1	2	3	3	4	3	2
0	4	1	2	3	3	4	4	4	3
0	5	1	2	3	3	5	4	4	3
0	6	1	2	4	3	6	4	4	4
0	7	1	2	4	3	7	4	4	4
1	0	2	3	1	4	0	1	1	1
1	1	2	3	1	4	1	1	1	1
1	2	2	3	2	4	2	1	1	2
1	3	2	3	2	4	3	1	1	2
1	4	2	4	3	4	4	1	2	3
1	5	2	4	3	4	5	1	2	3
1	6	2	4	4	4	6	1	2	4
1	7	2	4	4	4	7	1	2	4
2	0	3	1	1	5	0	2	3	1
2	1	3	1	1	5	1	2	3	1
2	2	3	1	2	5	2	2	3	2
2	3	3	1	2	5	3	2	3	2
2	4	3	2	3	5	4	2	4	3
2	5	3	2	3	5	5	2	4	3
2	6	3	2	4	5	6	2	4	4
2	7	3	2	4	5	7	2	4	4

ตารางที่ 3.3 แสดงการเชื่อมต่อระหว่างคั่นทาง กับปลายทางในระบบ โอเมก้า

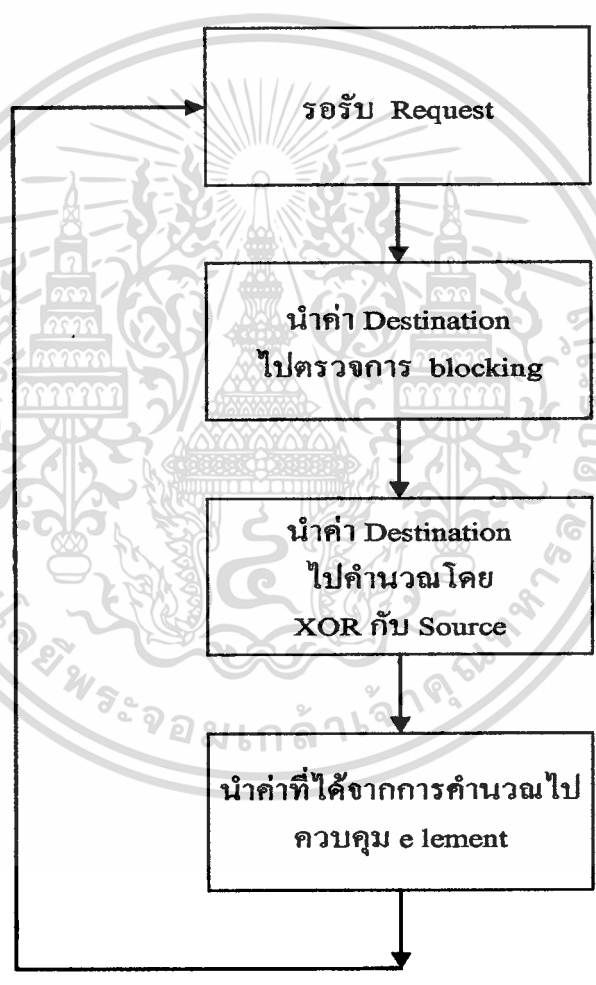
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 วงจรรวม

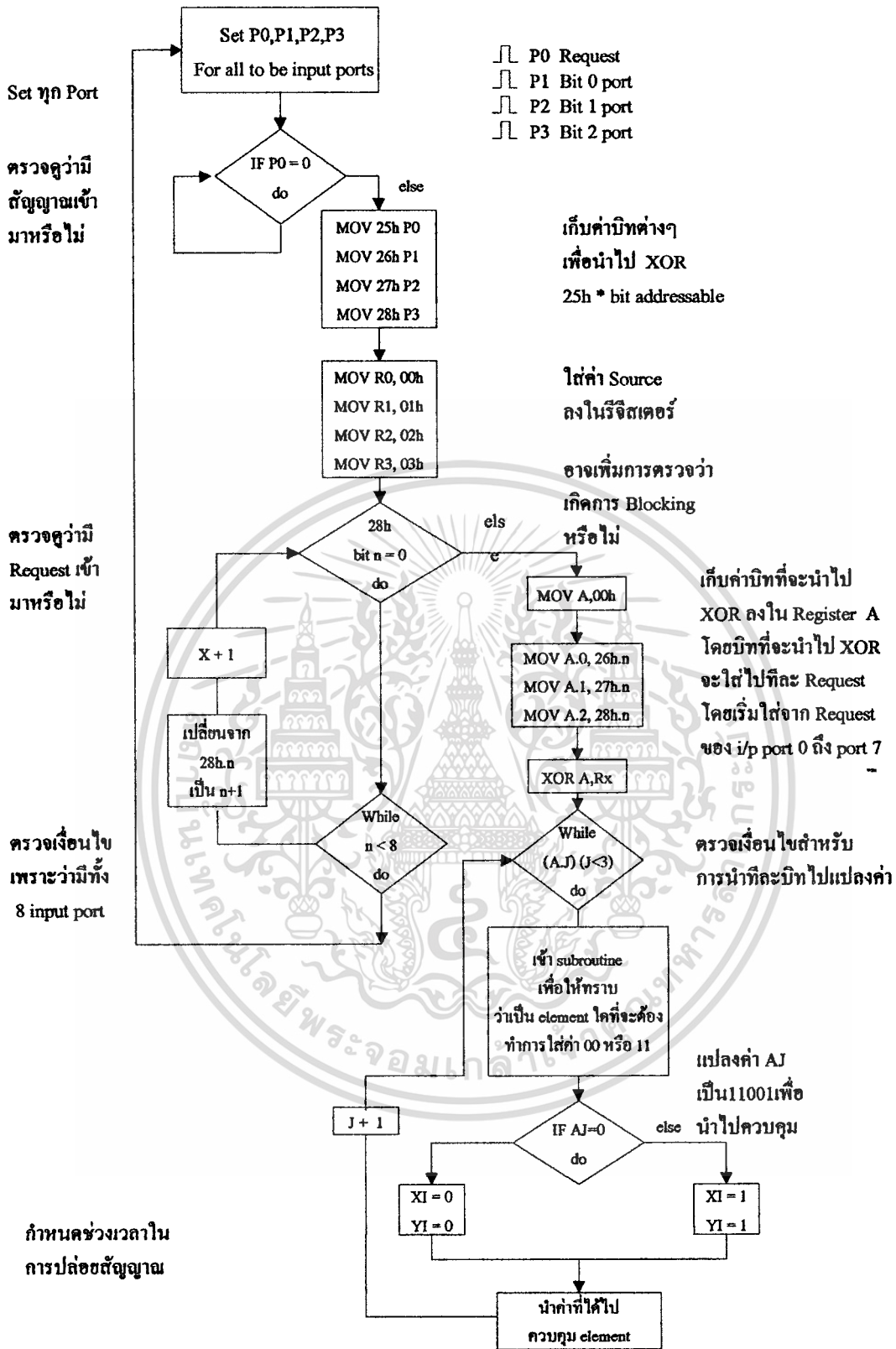
3.2 โปรแกรมควบคุมการสวิตซ์

โปรแกรมควบคุมการสวิตซ์ของส่วนวงจรสวิตซ์ที่จะออกแบบนี้เป็น โปรแกรมที่จะทำการจัดเส้นทางให้ข้อมูลสามารถเดินทางไปยังปลายทางได้ ตามขั้นตอนในรูปที่ 3.9 ในลักษณะการควบคุมได้เลือกใช้วิธีการเอ็กซ์ครุซีฟออกมาช่วย หรือที่แสดงในไฟลด์ชาร์ทรูปที่ 3.10 เพื่อที่จะได้คำสั่งในการควบคุมการสวิตซ์ที่จะส่งต่อไปยัง D-FF อีกค่อหนึ่ง และรูปที่ 3.11 แสดงถึงขอบเขตของโปรแกรมทั้งหมดโดยสังเขป (โปรแกรมทั้งหมดมีแสดงไว้ในภาคผนวก ก.)โดยจะเป็นโปรแกรมที่ทำงานบนไมโครคอนโทรลเลอร์ 8951 ที่มี



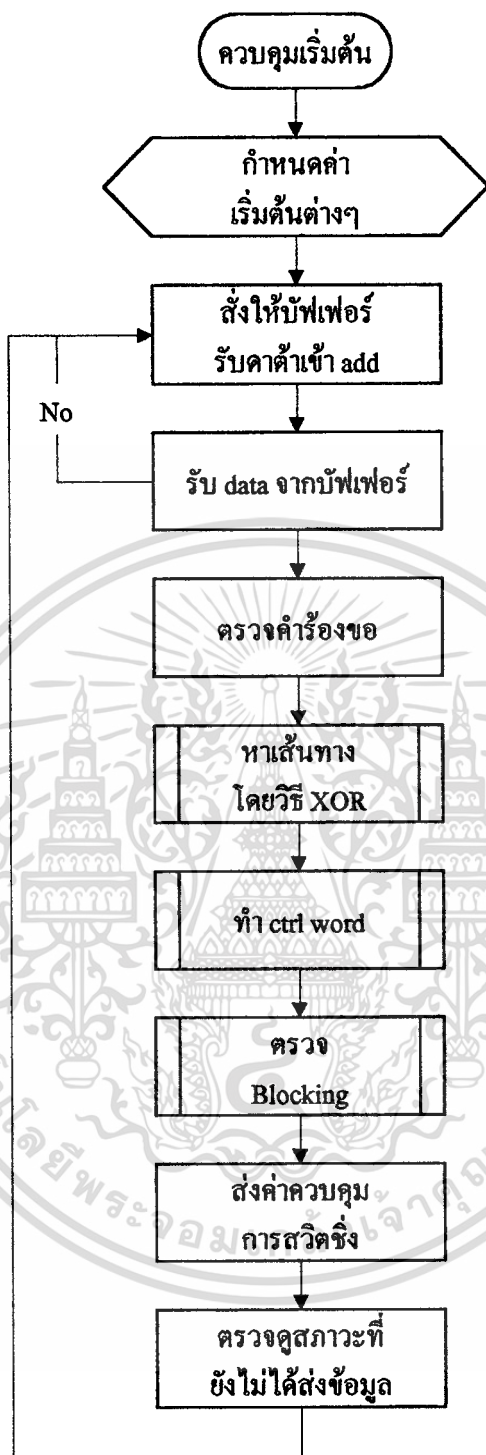
รูปที่ 3.9 แสดงขั้นตอนของในการสวิตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แสดงโฟลว์ชาร์ทที่ใช้ในการส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนักผู้จัดทำให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



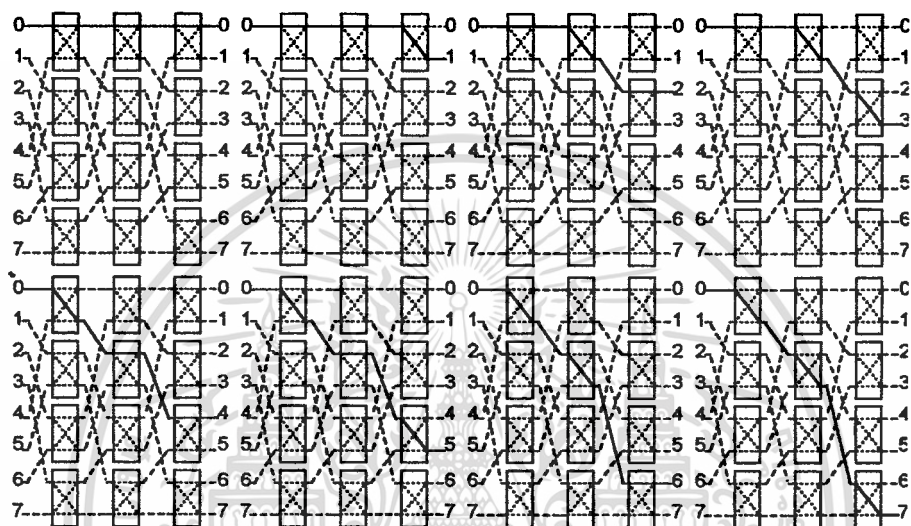
รูปที่ 3.11 แสดงโฟลว์ชาร์ทที่มีอยู่ในไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

หลังจากที่ได้ออกแบบและสร้างเครื่องสวิตซ์ในระดับนี้ ได้ทำการตรวจสอบการใช้งานของค้ำสวิตซ์ว่าการสลับเส้นทางเป็นไปถูกต้องหรือไม่ ตามที่ได้ทำการออกแบบไว้ในบทที่ 3 และมีการทำงานเป็นอย่างไรถูกต้องหรือไม่



รูปที่ 4.1 แสดงเส้นทางการเชื่อมต่อจากค้ำทาง 0

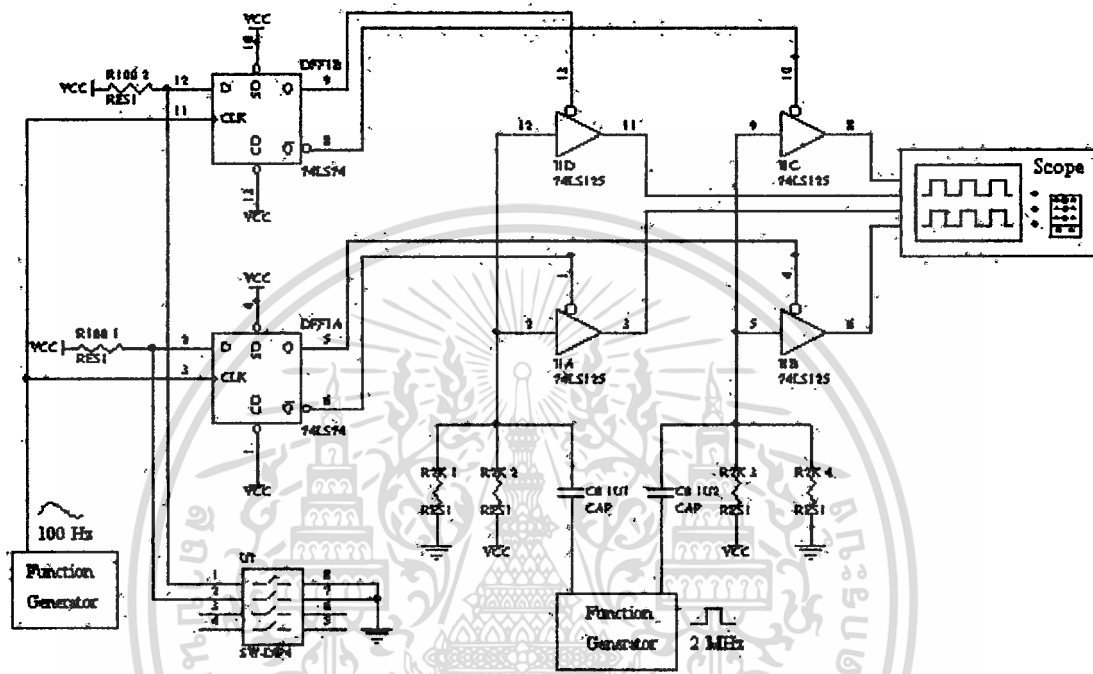
ค้ำทาง	ปลายทาง	COL1	COL2	COL3	XOR
000	000	00	00	00	000
000	001	00	00	00	001
000	010	00	00	01	010
000	011	00	00	01	011
000	100	00	01	10	100
000	101	00	01	10	101
000	110	00	01	11	110
000	111	00	01	11	111

ตารางที่ 4.1 ค่าที่ได้จากการคำนวณจากวิธีการในบทที่ 3

เอกสารนี้เป็นเอกสารที่ทดลองว่าคล้ายเส้นทางที่ควรจะเป็นในการที่จะเชื่อมต่อจาก 000 ไปยังปลายทางต่างๆ การคำนวณไม่ได้รูปแบบการเชื่อมต่อของโครงข่ายไอเอ็มก้า และได้มีภาพแสดงเส้นทางที่เป็นไปได้ในการติดต่อทั้งใช้

หมด 64 เส้นทางไว้ในภาคผนวก.ข และเมื่อนำมาเทียบกับค่าที่ได้มาจากขบวนการในบทที่3 ดังตารางที่ 4.1 โดย COL1, COL2, COL3 คือเลขที่ของอิลิเมนต์ในแต่ละสคมภ์ไล่จากบนลงล่าง และค่า XOR เป็นค่าตั้งอิลิเมนต์ให้ทำงานแบบตรง (0) หรือแบบสลับตามลำดับ(1)

ในส่วนของอุปกรณ์สวิตซ์แต่ละ หน่วยนั้น ได้ทำการทดสอบดังรูปที่ 4.2

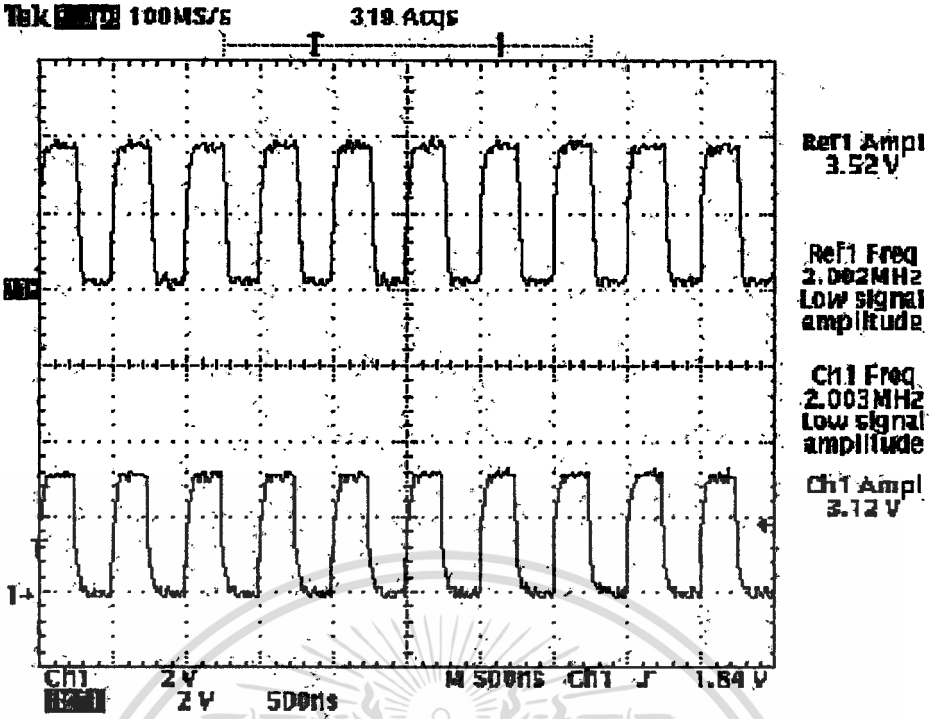


รูปที่ 4.2 แสดงการต่อวงจรทดสอบความสามารถของหน่วยสวิตซ์

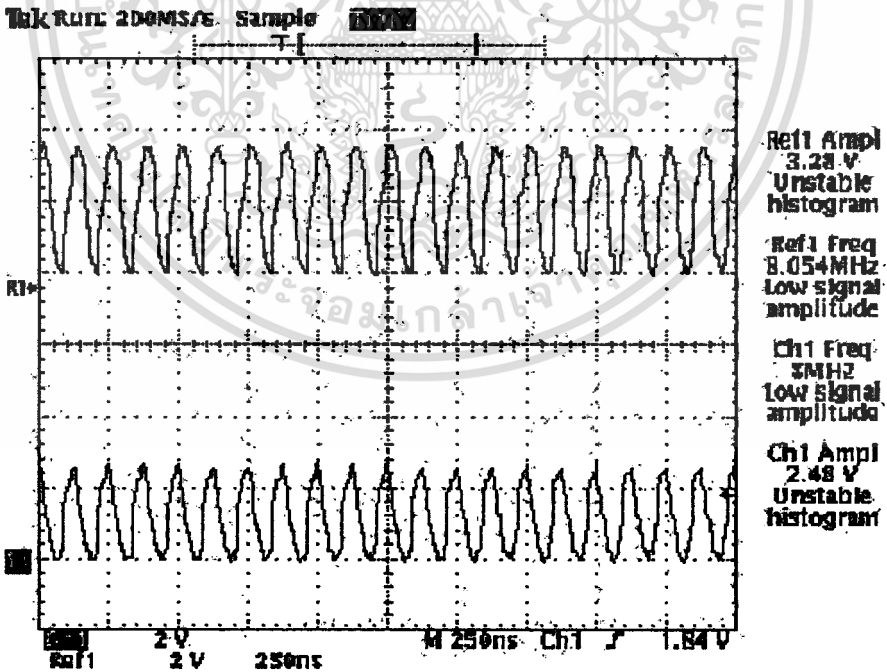
พบว่าเมื่อทำการควบคุม ไปยัง D-FF แล้ว มีการให้ผลออกมาตามที่ได้ออกแบบไว้ได้ผล เอาท์พุทออกมาใกล้เคียงกับอินพุท (สัญญาณอ้างอิง) แสดงว่ามีการลatching ไปไม่มากเท่าใดนัก ดังรูปที่ 4.3 , 4.4 ซึ่งสัญญาณที่ใช้นั้นเป็นสัญญาณสี่เหลี่ยม (square wave) เนื่องจากไอซีนี้จะใช้งานทางดิจิทัลได้เท่านั้น

สำหรับความสามารถในการดับเส้นทางนั้นเป็นการยากในการแสดงผล จึงได้เพิ่มการแสดงผลโดยติดหลอดไฟ LED สีเหลือง 4 ดวงเข้ากับวงจรเพื่อแสดงสถานะของการทำงานของเกท ทั้ง 4 . ที่สามารถทำงานได้ถูกต้องตามตารางที่ 3.2 ดังที่ได้แสดงตัวอย่างเมื่อป้อนสัญญาณควบคุมแก่แต่ละอิลิเมนต์ให้มีการทำงานแบบตรงดังรูปที่ 4.5 แบบสลับดังรูปที่ 4.6 แบบกระจายบนดังรูปที่ 4.6 และแบบกระจายล่างดังรูปที่ 4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

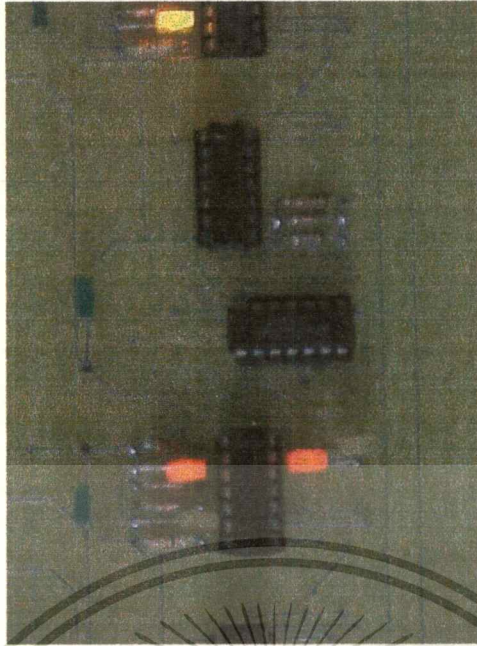


รูปที่ 4.3 แสดงการเปรียบเทียบสัญญาณที่ต่อกับหน่วยสวิทช์ที่อินพุต 2MHz



รูปที่ 4.4 แสดงการเปรียบเทียบสัญญาณที่ต่อกับหน่วยสวิทช์ที่อินพุต 8 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

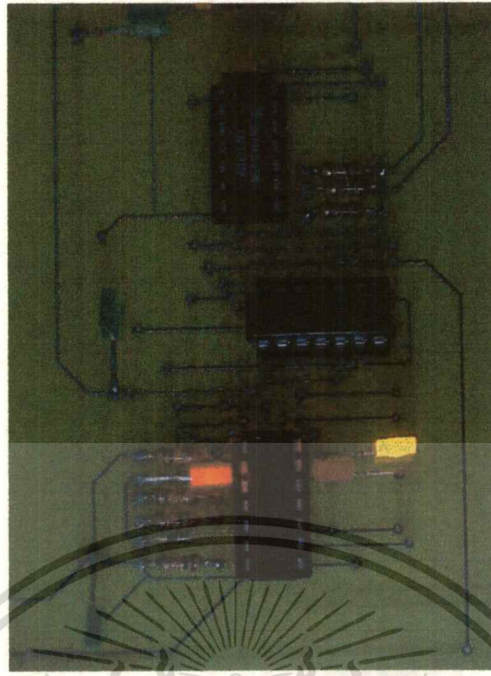


รูปที่ 4.5 แสดงสัญญาณไฟแสดงผลขณะควบคุมให้เป็นแบบตรง
(เกทตัวที่1และ4 ทำงาน)



รูปที่ 4.6 แสดงสัญญาณไฟแสดงผลขณะควบคุมให้เป็นแบบสลับ
(เกทตัวที่2และ3 ทำงาน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงสัญญาณไฟแสดงผลขณะควบคุมให้เป็นแบบกระจายบน
(เกทตัวที่ 3 และ 4 ทำงาน)



รูปที่ 4.8 แสดงสัญญาณไฟแสดงผลขณะควบคุมให้เป็นแบบกระจายล่าง
(เกทตัวที่ 1 และ 2 ทำงาน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเมื่อนำสวิตช์ทั้ง 12 ตัวมาต่อกันเป็นระบบ โอเมก้า (ดังรูป 3.7) แล้วเพิ่มสัญญาณไฟ LED เข้ามาอีก 2 สี คือ

- * สีเหลือง หมายถึง สวิตช์ถูกใช้งานแบบสลับ
- * สีแดง หมายถึง สวิตช์ถูกใช้งานแบบตรง
- * สีเขียว แสดงเส้นทางของสัญญาณ

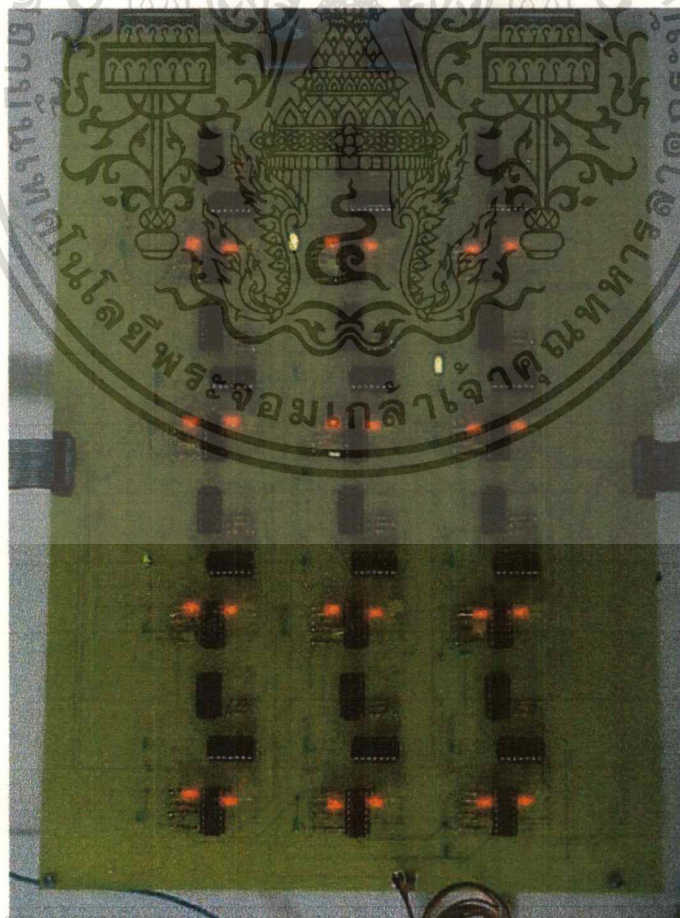
อย่างในการทดลองที่ได้บันทึกภาพไว้ นั้น อธิบายได้ดังนี้

กรณี 1 จะทำการส่งข้อมูลจาก 2 ไปยัง 2

จะต้องให้เส้นทางเป็นแบบตรงทั้งหมด สังเกตได้จาก LED

- * สีแดง ติดที่ไฟดวงที่ สวิตช์ 1x3 , 2x1, 3x2
- * สีเหลือง ไม่ติดเลย
- * สีเขียว แสดงเส้นทางที่สัญญาณผ่านจาก 2 ไปยัง 2

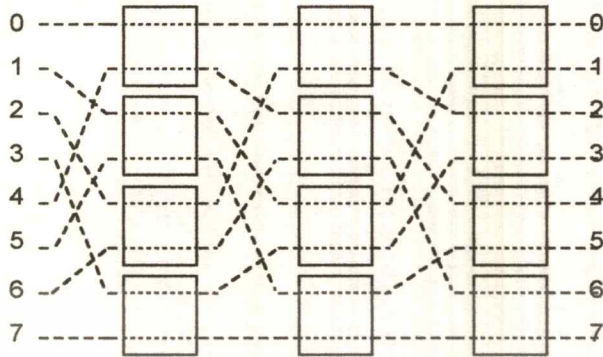
ในกรณีนี้ก็สามารถส่งข้อมูลจาก 0-0 , 1-1 , 3-3 , 4-4 , 5-5 , 6-6 และ 7-7 ได้ในขณะเดียวกัน ดังรูปที่ 4.9



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการแจ้งตนเพื่อการศึกษาเท่านั้น มิอนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
รูปที่ 4.9 แสดงสัญญาณไฟแสดงผลขณะที่ใช้เส้นทางตรงทั้งหมด

ทั้ง 8 รูปแบบข้างต้นข้อมูลสามารถไหลไปพร้อมกันได้ ไม่เกิดการบล็อกกัน ดังรูปที่ 4.10 แต่ถ้าต้องการส่งในรูปแบบอื่นๆ ออกไปก็เกิดการบล็อกกันโดยทันที

เช่น จะส่งจาก 3-3 และ 7-1 ก็เกิดการบล็อกกันทันทีที่สวิตช์ 1x4 และ 2x3



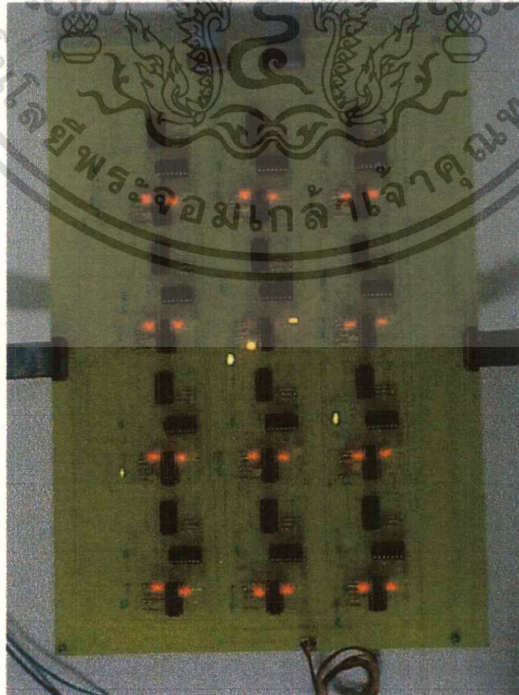
รูปที่ 4.10 แสดงเส้นทางขณะที่ใช้เส้นทางตรงทั้งหมด

กรณี 2 จะทำการส่งข้อมูลจาก 6 ไปยัง 4

จะต้องให้เส้นทางเป็นแบบสลับที่ตัวสวิตช์ 2x2 สังเกตได้จาก LED

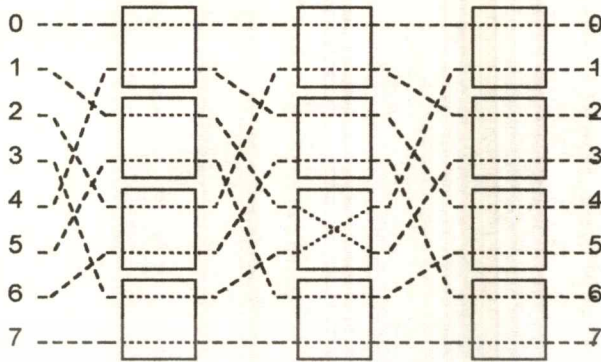
- * สีแดง ดิจที่สวิตช์ตำแหน่ง 1x3, 3x3
- * สีเหลือง ดิจที่สวิตช์ตำแหน่ง 2 x 2

ในกรณีที่มีการเปลี่ยนแปลงเพียงจุดเดียวเช่นนี้ก็จะสามารถส่งข้อมูลจาก 0-0, 1-1, 2-2, 3-3, 5-5 และ 7-7 ได้ในขณะเดียวกัน ดังรูปที่ 4.11



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้นรูปที่ 4.11 แสดงสัญญาณไฟแสดงผลขณะที่ใช้เส้นทางสลับที่ตำแหน่ง 2x2 ที่มีการนำไปใช้

ทั้ง 6 รูปแบบเดิมข้างต้นข้อมูลสามารถไหลไปพร้อมกันได้โดยไม่เกิดการบล็อกกันดังรูปที่ 4.12
แต่ถ้า 4-4 เหมือนเดิมก็จะเกิดการบล็อกกันขึ้น



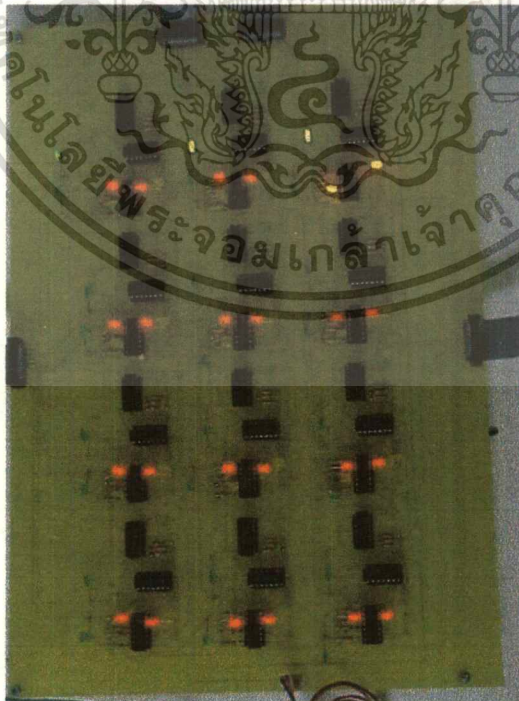
รูปที่ 4.12 แสดงเส้นทางขณะที่ใช้เส้นสลัปที่ 2x2

กรณี 3 จะทำการส่งข้อมูลจาก 0 ไปยัง 1

จะต้องให้เส้นทางเป็นแบบตรงทั้งหมด สังเกตได้จาก LED

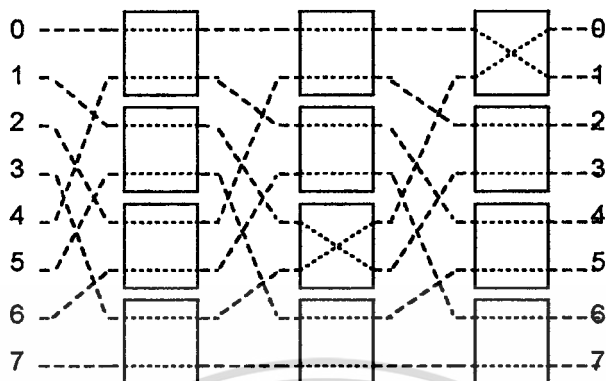
- * สีเหลือง ติดที่สวิตช์ตำแหน่ง 3x1
- * สีแดง ติดที่สวิตช์ตำแหน่ง 1x1 และ 2x1

ในกรณีนี้ที่มีการเปลี่ยนแปลงอีกเพียงจุดเดียวก็สามารถส่งข้อมูลจาก 2-2, 3-3, 5-5 และ 7-7 ได้
เช่นเดิม ดังรูปที่ 4.13



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 4.13 แสดงสัญญาณไฟแสดงผลขณะที่ใช้เส้นทางตรงที่ตำแหน่ง 1x1 และ 2x2
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้ง 4 แบบเดิมข้างต้นและ 4-6 กับ 6-4 ข้อมูลก็สามารถไหลไปพร้อมกันได้ ไม่เกิดการบล็อกกัน
แต่ถ้า 0-0 เหมือนเดิมก็จะเกิดการบล็อกกันขึ้นดังรูปที่ 4.14



รูปที่ 4.14 แสดงเส้นทางขณะที่ใช้เส้นสลัที่ 3x1

หากเกิดมีข้อมูลเข้ามาทางอื่นอีกก็จะเกิดการบล็อกขึ้นทันที



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 บทสรุป และ วิจารณ์

5.1 บทสรุป

1. จากผลการทดลอง การทดสอบแสดงให้เห็นว่าสวิตซ์ที่ประกอบขึ้นด้วยส่วนประกอบพื้นฐาน สามารถสร้างเส้นทางในการติดต่อระหว่างคันทงและปลายทางได้
2. จากผลการทดลองจะเห็นได้ว่าจะมีเพียงสัญญาณข้อมูลรูปสี่เหลี่ยมหรือสัญญาณดิจิทัลเท่านั้นที่ใช้งานได้
3. แบบจำลองที่สร้างขึ้นนี้ทำงานโดยควบคุมสั่งงานเองหรือโดยอัตโนมัติได้ โดยมีการเขียนโปรแกรมเพื่อใช้ควบคุมการทำงานของสวิตซ์
4. โครงการนี้สามารถนำมาใช้เป็นแบบจำลองในการศึกษาระบบสวิตซ์ได้
5. การลดทอนของสัญญาณอินพุท จะเกิดมากขึ้นเมื่อความถี่สูงขึ้นกว่า 2Mhz
6. โครงการนี้ง่ายต่อการทดสอบเนื่องจากการใช้หลอดLED ในการแสดงผล
7. การใช้ไมโครคอนโทรลเลอร์ในการควบคุมทำได้ยั้งดีเมื่อมีการเพิ่มพอร์ทโดยใช้ IC 8255
8. IC ทั้งหมดในวงจรเป็นแบบ TTL ที่ทำงานที่ 0-5v
9. ผู้จัดทำสามารถใช้ความรู้ในทางทฤษฎีของสวิตซ์มาใช้ในการควบคุมการทำงานของสวิตซ์ที่สร้างขึ้นผ่านทาง ไมโครคอนโทรลเลอร์

5.2 บทวิจารณ์

1. โครงการที่ได้จัดสร้างขึ้นนี้เป็นโครงการค่อนข้างแปลกใหม่ทำให้ต้องค้นหาทฤษฎีมาประกอบในการสร้างสวิตซ์ตัวนี้ขึ้นมา และทฤษฎีในการควบคุมสวิตซ์ ทฤษฎีดังกล่าวค่อนข้างหายาก ต้องหาจากหนังสือหลายเล่มมาประกอบกัน
2. เนื่องจากโครงการนี้ประกอบขึ้นด้วย 2 ส่วนหลัก คือ ส่วนฮาร์ดแวร์ที่ออกแบบเองทั้งหมด และส่วนซอฟต์แวร์ซึ่งต้องมีความสัมพันธ์กันเพื่อให้การทำงานเป็นไปได้โดยสมบูรณ์ ดังนั้นปัญหาที่สำคัญที่สุดคือ ความเข้ากันของซอฟต์แวร์และฮาร์ดแวร์ ทำให้ต้องมีการทดสอบและแก้ไขหลายจุด เพื่อให้โครงการที่ได้นั้นเสร็จสมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary Technology
swing.asm

```

1
0000          2          ORG 0000h
3
0028=        4          BFRW EQU 00101000b      ; ctrl+ add in buf
0008=        5          BFWW EQU 00001000b
0038=        6          BFRR EQU 00111000b
7
0000=        8          REQFn EQU 00h          ; bit add
0028=        9          REQSn EQU 28h          ; bit add
0020=       10          DTIN EQU 20h
0020=       11          REQC EQU 20h
0020=       12          REQF EQU 20h
0024=       13          DTIND EQU 24h
0025=       14          REQS EQU 25h
0026=       15          XORCP EQU 26h
0027=       16          XOR EQU 27h
0028=       17          EC1 EQU 28h
0029=       18          EC2 EQU 29h
002A=       19          EC3 EQU 2Ah
002B=       20          REQRM EQU 2Bh
002C=       21          REQD EQU 2Ch
002D=       22          CTELE1 EQU 2Dh
002E=       23          CTELE2 EQU 2Eh
0060=       24          CTRL EQU 60h
0068=       25          DEST EQU 68h
007F=       26          REQ EQU 7Fh
27
00FA=       28          PH_1 EQU 0FAh      ; PORT ABC HB
0000=       29          PL_SI EQU 00h      ; A
0001=       30          PL_DT EQU 01h      ; B
0002=       31          PL_CB EQU 02h      ; C
00FC=       32          PH_2 EQU 0FCh      ; PORT DEF HB
0000=       33          PL_SO EQU 000h      ; D
0001=       34          PL_XX EQU 001h      ; E
00FE=       35          PH_3 EQU 0FEh      ; PORT GHI HB
0000=       36          PL_E1 EQU 000h      ; G
0001=       37          PL_E2 EQU 001h      ; H
0002=       38          PL_BB EQU 002h      ; F(in),I
(out)
0003=       39          PL_CL EQU 003h      ; CTRL123
40
41          ;set CTRL 8255
42
0000 1202BC  43          LCALL MDELY
0003 7583FA  44          MOV DPH,#PH_1
0006 758203  45          MOV DPL,#PL_CL
0009 7482    46          MOV A,#082h
000B F0      47          MOVX @DPTR,A
000C 0583    48          INC DPH
000E 7480    49          MOV A,#080h
0010 F0      50          MOVX @DPTR,A
0011 0583    51          INC DPH
0013 7480    52          MOV A,#080h
0015 F0      53          MOVX @DPTR,A
0016 8000    54          SJMP PGETB
55
56          ;getdata from buffer
57
0018 7E08    58          PGETB: MOV R6,#BFRW
001A 7583FC  59          MOV DPH,#PH_2
001D 758200  60          MOV DPL,#PL_SO
0020 741F    61          MOV A,#00011111b
0022 F0      62          MOVX @DPTR,A

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การใช้งานโดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆก็ตาม หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง และจะรีบดำเนินการแก้ไขปรับปรุงเนื้อหาเอกสารทุกครั้งที่มีการนำไปใช้

```

0023 7583FA      63          MOV DPH,#PH_1
                64
0026 740F        65          DTINB: MOV A,#00001111b
0028 758200      66          MOV DPL,#PL_SI
002B FO          67          MOVX @DPTR,A
002C EE          68          MOV A,R6
002D 758202      69          MOV DPL,#PL_CB
0030 51CD        70          ACALL SDELY
0032 FO          71          MOVX @DPTR,A
0033 OE          72          INC R6
                73
0034 7417        74          MOV A,#00010111b
0036 758200      75          MOV DPL,#PL_SI
0039 FO          76          MOVX @DPTR,A
003A EE          77          MOV A,R6
003B 758202      78          MOV DPL,#PL_CB
003E 51CD        79          ACALL SDELY
0040 FO          80          MOVX @DPTR,A
0041 OE          81          INC R6
                82
0042 741B        83          MOV A,#00011011b
0044 758200      84          MOV DPL,#PL_SI
0047 FO          85          MOVX @DPTR,A
0048 EE          86          MOV A,R6
0049 758202      87          MOV DPL,#PL_CB
004C 51CD        88          ACALL SDELY
004E FO          89          MOVX @DPTR,A
004F OE          90          INC R6
                91
0050 741D        92          MOV A,#00011101b
0052 758200      93          MOV DPL,#PL_SI
0055 FO          94          MOVX @DPTR,A
0056 EE          95          MOV A,R6
0057 758202      96          MOV DPL,#PL_CB
005A 51CD        97          ACALL SDELY
005C FO          98          MOVX @DPTR,A
005D OE          99          INC R6
                100
005E 741E        101         MOV A,#00011110b
0060 758200      102         MOV DPL,#PL_SI
0063 FO          103         MOVX @DPTR,A
0064 EE          104         MOV A,R6
0065 758202      105         MOV DPL,#PL_CB
0068 51CD        106         ACALL SDELY
006A FO          107         MOVX @DPTR,A
                108
006B 7820        109         PGET:  MOV R0,#DTIN
006D 7E28        110         MOV R6,#BFRW          ; read from buff
                111
006F            112         REQIN:
006F EE          113         MOV A,R6
0070 758202      114         MOV DPL,#PL_CB
0073 FO          115         MOVX @DPTR,A
0074 758201      116         MOV DPL,#PL_DT
0077 51CD        117         ACALL SDELY
0079 EO          118         MOVX A,@DPTR
007A F6          119         MOV @R0,A
007B 60F2        120         JZ REQIN
                121
007D OE          122         DATAIN: INC R6
007E 08          123         INC R0
007F EE          124         MOV A,R6
0080 758202      125         MOV DPL,#PL_CB
0083 FO          126         MOVX @DPTR,A
0084 758201      127         MOV DPL,#PL_DT
0087 EO          128         MOVX A,@DPTR
0088 F6          129         MOV @R0,A
0089 B824F1      130         CJNE R0,#DTIND,DATAIN
008C 85207F      131         MOV REQ,DTIN
008F 8000        132         SJMP PSTART
                133
                134

```

```

135 ;Find ctrl
136
0008- 137 PSTART:  DESC1 EQU 08h
0010- 138         DESC2 EQU 10h
0018- 139         DESC3 EQU 18h
0091 7860 140         MOV R0,#CTRL
0093 7968 141         MOV R1,#DEST
0095 7E00 142         MOV R6,#00h
0097 7F00 143         MOV R7,#00h
0099 E57F 144         MOV A,REQ
145 ; check REQ
009B C3 146         START:  CLR C
009C A220 147         MOV C,REQC
009E 5022 148         JNC NON1
149
150 ; get sor
00A0 EE 151         MOV A,R6
00A1 23 152         RL A
00A2 23 153         RL A
00A3 23 154         RL A ; ooSSSooo
00A4 FD 155         MOV R5,A
156
00A5 E4 157 CUTDES:  CLR A
00A6 C3 158         CLR C
00A7 A208 159         MOV C,DESC1
00A9 33 160         RLC A
00AA C3 161         CLR C
00AB A210 162         MOV C,DESC2
00AD 33 163         RLC A
00AE C3 164         CLR C
00AF A218 165         MOV C,DESC3
00B1 33 166         RLC A
00B2 FF 167         MOV R7,A
00B3 4D 168         ORL A,R5 ; ooSSSDDD
00B4 541F 169         ANL A,#00011111b ; oooSSDDD
00B6 FD 170         MOV R5,A
171
172 ; find XOR
00B7 EF 173         MOV A,R7
00B8 6E 174         XRL A,R6 ; sor XOR des
00B9 03 175         RR A
00BA 03 176         RR A
00BB 03 177         RR A ; XXXooooo
00BC 4D 178         ORL A,R5 ; XXXSSDDD
00BD F6 179         MOV @R0,A
00BE F5A0 180         MOV P2,A
00C0 EF 181         MOV A,R7
00C1 F7 182         MOV @R1,A
183
184 ;INPUT NO REQUEST OR FINISH CALL ROUTING
185
186 NON1:  INC R0
187         INC R1
188         MOV A,REQC
189         RR A
190         MOV REQC,A
191         MOV A,21h
192         RR A
193         MOV 21h,A
194         MOV A,22h
195         RR A
196         MOV 22h,A
197         MOV A,23h
198         RR A
199         MOV 23h,A
200         INC R6
201         CJNE R6,#08h,START
202
203 ;BLOCKING CHECKING
204 PCKBLK:
00DC 857F20 205         MOV REQF,REQ
00DF 857F25 206         MOV REQS,REQ

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น ห้ามคัดลอกหรือเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

00E2 7860      207      MOV R0,#CTRL
00E4 7E00      208      MOV R6,#00h
00E6 300038    209      CKBLK:  JNB REQFn,NON2A
00E9 7960      210      PTBLK:  MOV R1,#CTRL
00EB 30281F    211      TBLK:   JNB REQSn,NON2B
00EE E7        212      PCmPr:  MOV A,@R1
00EF 66        213      XRL A,@R0
00F0 F526      214      MOV XORCP,A
                215
00F2 5498      216      CmPr1:  ANL A,#10011000b
00F4 B48002    217      CJNE A,#10000000b,CmPr2
00F7 8010      218      SJMP BLK
00F9 E526      219      CmPr2:  MOV A,XORCP
00FB 544C      220      ANL A,#01001100b
00FD B44002    221      CJNE A,#01000000b,CmPr3
0100 8007      222      SJMP BLK
0102 E526      223      CmPr3:  MOV A,XORCP
0104 5426      224      ANL A,#00100110b
0106 B42004    225      CJNE A,#00100000b,NON2B
                226
0109 C228      227      BLK:    CLR REQSn
010B 8000      228      SJMP NON2B
                229
                230      ;NO CTRL OR FINISH CHECKING XOR
010D E525      231      NON2B:  MOV A,REQS
010F 03        232      RR A
0110 F525      233      MOV REQS,A
0112 09        234      INC R1
0113 B968D5    235      CJNE R1,#68h,TBLK
                236
0116 EE        237      MOV A,R6
0117 FF        238      MOV R7,A
0118 0F        239      INC R7
0119 E525      240      MOV A,REQS
011B 23        241      RL A
011C 03        242      NUNO:  RR A
011D DFFD      243      DJNZ R7,NUNO
011F F520      244      MOV REQF,A
                245
0121 E520      246      NON2A:  MOV A,REQF
0123 03        247      RR A
0124 F520      248      MOV REQF,A
0126 08        249      INC R0
0127 0E        250      INC R6
0128 B868BB    251      CJNE R0,#68h,CKBLK
                252
012B 657F      253      XRL A,REQ
012D F52B      254      MOV REQRM,A
                255
                256      ;STORING CTRL ELEMENT BY COLUMN
                257      ;
012F 752800    258      MOV XOR,#0FFh
0132 752900    259      MOV EC1,#000h
0135 752A00    260      MOV EC2,#000h
0138 7860      261      MOV R0,#060h
013A 7E00      262      MOV R6,#000h
                263
013C 30003B    264      CKCOL:  JNB REQFn,NON3A
013F 8627      265      MOV XOR,@R0
                266
0141 E527      267      COL1:  MOV A,XOR
0143 5480      268      ANL A,#10000000b
0145 600D      269      JZ COL2
0147 FB        270      MOV R3,A
0148 E527      271      MOV A,XOR
014A 5418      272      ANL A,#00011000b
014C 03        273      RR A
014D 03        274      RR A
014E 03        275      RR A
014F FA        276      MOV R2,A
0150 3186      277      ACALL WOW
0152 4228      278      ORL EC1,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆก็ตาม หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง และขอสงวนสิทธิ์ในเนื้อหาเอกสารฉบับนี้
 ไม่รับประกันว่าเอกสารฉบับนี้จะเป็นเอกสารที่ถูกต้องและทันสมัยที่สุด หากมีการเปลี่ยนแปลงเนื้อหาเอกสารฉบับนี้
 จะมีการแจ้งให้ทราบล่วงหน้า

```

279
0154 E527      280      COL2:  MOV  A,XOR
0156 5440      281      ANL  A,#01000000b
0158 600D      282      JZ   COL3
015A 23        283      RL  A
015B FB        284      MOV  R3,A
015C E527      285      MOV  A,XOR
015E 540C      286      ANL  A,#00001100b
0160 03        287      RR  A
0161 03        288      RR  A
0162 FA        289      MOV  R2,A
0163 3186      290      ACALL WOW
0165 4229      291      ORL  EC2,A
                292
0167 E527      293      COL3:  MOV  A,XOR
0169 5420      294      ANL  A,#00100000b
016B 600D      295      JZ   NON3A
016D 23        296      RL  A
016E 23        297      RL  A
016F FB        298      MOV  R3,A
0170 E527      299      MOV  A,XOR
0172 5406      300      ANL  A,#00000110b
0174 03        301      RR  A
0175 FA        302      MOV  R2,A
0176 3186      303      ACALL WOW
0178 422A      304      ORL  EC3,A
                305
017A E520      306      NON3A: MOV  A,REQF
017C 03        307      RR  A
017D F520      308      MOV  REQF,A
017F 08        309      INC  R0
0180 0E        310      INC  R6
0181 B868B8    311      CJNE R0,#68h,CKCOL
0184 8006      312      SJMP PCKDES
                313
0186 EB        314      WOW:   MOV  A,R3
0187 0A        315      INC  R2
0188 23        316      WO:   RL  A
0189 DAFD      317      DJNZ R2,W0
018B 22        318      RET
                319
                320      : FIND CTRL- 0/P
018C 85282D    321      PCKDES: MOV  CTELE1,EC1
018F E529      322      MOV  A,EC2
0191 23        323      RL  A
0192 23        324      RL  A
0193 23        325      RL  A
0194 23        326      RL  A
0195 252A      327      ADD  A,EC3
0197 F52E      328      MOV  CTELE2,A
0199 7868      329      MOV  R0,#DEST
019B 752C00    330      MOV  REQD,#00h
019E 300014    331      CKDES: JNB  REQFn,NON4A
01A1 E6        332      MOV  A,@R0
01A2 FA        333      MOV  R2,A
01A3 FB        334      MOV  R3,A
01A4 E52C      335      MOV  A,REQD
01A6 23        336      RL  A
01A7 03        337      CKDES1: RR  A
01A8 1A        338      DEC  R2
01A9 BAFFFB    339      CJNE R2,#0FFh,CKDES1
01AC 2401      340      ADD  A,#01h
01AE 03        341      CKDES2: RR  A
01AF 0B        342      INC  R3
01B0 BB08FB    343      CJNE R3,#08h,CKDES2
01B3 F52C      344      MOV  REQD,A
                345
01B5 E520      346      NON4A: MOV  A,REQF
01B7 03        347      RR  A
01B8 F520      348      MOV  REQF,A
01BA 08        349      INC  R0
01BB B870E0    350      CJNE R0,#70h,CKDES

```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการวิจัยเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ก็ตาม หากมีข้อผิดพลาดประการใด ขออภัยไว้ล่วงหน้า และขอสงวนสิทธิ์ในการแก้ไข
 ไม่รับประกันว่าข้อมูลนี้ถูกต้องและทันสมัยที่สุด

```

01BE 8000      351      SJMP PSENT
352
353      ; SENT CTRL-ELEMENT
01C0 7583FC   354      PSENT:  MOV DPH,#PH_2      ; REQF,D
01C3 758202   355      MOV DPL,#PL_BB
01C6 E520     356      MOV A,REQF
01C8 F0       357      MOVX @DPTR,A
01C9 0583     358      INC DPH
01CB E52C     359      MOV A,REQD
01CD F0       360      MOVX @DPTR,A
01CE 758200   361      MOV DPL,#PL_E1      ;
01D1 E52D     362      MOV A,CTELE1
01D3 F0       363      MOVX @DPTR,A
01D4 0582     364      INC DPL
01D6 E52E     365      MOV A,CTELE2
01D8 F0       366      MOVX @DPTR,A
367
01D9 7A28     368      MOV R2,#BFRW
01DB 7583FC   369      MOV DPH,#PH_2
01DE 758200   370      MOV DPL,#PL_SI      ;
01E1 740F     371      MOV A,#00001111b
01E3 F0       372      MOVX @DPTR,A
01E4 7583FA   373      MOV DPH,#PH_1
01E7 F0       374      MOVX @DPTR,A
01E8 EA       375      MOV A,R2
01E9 51CD     376      ACALL SDELY
01EB 758202   377      MOV DPL,#PL_CB
01EE F0       378      MOVX @DPTR,A
01EF 51BC     379      ACALL MDELY
380
01F1 0A       381      INC R2
01F2 7583FC   382      MOV DPH,#PH_2
01F5 758200   383      MOV DPL,#PL_SI
01F8 7417     384      MOV A,#00010111b
01FA F0       385      MOVX @DPTR,A
01FB 7583FA   386      MOV DPH,#PH_1
01FE F0       387      MOVX @DPTR,A
01FF EA       388      MOV A,R2
0200 51CD     389      ACALL SDELY
0202 758202   390      MOV DPL,#PL_CB
0205 F0       391      MOVX @DPTR,A
0206 51BC     392      ACALL MDELY
393
0208 0A       394      INC R2
0209 7583FC   395      MOV DPH,#PH_2
020C 758200   396      MOV DPL,#PL_SI      ;
020F 741B     397      MOV A,#00011011b
0211 F0       398      MOVX @DPTR,A
0212 7583FA   399      MOV DPH,#PH_1
0215 F0       400      MOVX @DPTR,A
0216 EA       401      MOV A,R2
0217 51CD     402      ACALL SDELY
0219 758202   403      MOV DPL,#PL_CB
021C F0       404      MOVX @DPTR,A
021D 51BC     405      ACALL MDELY
406
021F 0A       407      INC R2
0220 7583FC   408      MOV DPH,#PH_2
0223 758200   409      MOV DPL,#PL_SI
0226 741D     410      MOV A,#00011101b
0228 F0       411      MOVX @DPTR,A
0229 7583FA   412      MOV DPH,#PH_1
022C F0       413      MOVX @DPTR,A
022D EA       414      MOV A,R2
022E 51CD     415      ACALL SDELY
0230 758202   416      MOV DPL,#PL_CB
0233 F0       417      MOVX @DPTR,A
0234 51BC     418      ACALL MDELY
419
0236 0A       420      INC R2
0237 7583FC   421      MOV DPH,#PH_2
023A 758200   422      MOV DPL,#PL_SI

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ห้ามทำซ้ำหรือดัดแปลงเนื้อหาและข้อมูลในเอกสารทุกครั้งที่มีการนำไปใช้

```

023D 741E      423      MOV A,#00011110b
023F FO       424      MOVX @DPTR,A
0240 7583FA   425      MOV DPH,#PH_1
0243 FO       426      MOVX @DPTR,A
0244 EA       427      MOV A,R2
0245 51CD     428      ACALL SDELY
0247 758202   429      MOV DPL,#PL_CB
024A FO       430      MOVX @DPTR,A
024B 51BC     431      ACALL MDELY
                                432
                                433 ; CHECK REQ, THAT STILL REMAIN
024D AB2B     434      MOV R3,REQRM
024F BB0002   435      CJNE R3,#00h,REMN
0252 8006     436      SJMP OUT
                                437
0254 852B20   438      REMN:  MOV DTIN,REQRM
0257 852B7F   439      MOV REQ,REQRM
                                440
025A 7E38     441      OUT:   MOV R6,#BFRR
025C 7583FA   442      MOV DPH,#PH_1
                                443
025F 740F     444      MOV A,#00001111b
0261 758200   445      MOV DPL,#PL_SI
0264 FO       446      MOVX @DPTR,A
0265 EE       447      MOV A,R6
0266 758202   448      MOV DPL,#PL_CB
0269 51CD     449      ACALL SDELY
026B FO       450      MOVX @DPTR,A
026C 0E       451      INC R6
                                452
026D 7417     453      MOV A,#00010111b
026F 758200   454      MOV DPL,#PL_SI
0272 FO       455      MOVX @DPTR,A
0273 EE       456      MOV A,R6
0274 758202   457      MOV DPL,#PL_CB
0277 51CD     458      ACALL SDELY
0279 FO       459      MOVX @DPTR,A
027A 0E       460      INC R6
                                461
027B 741B     462      MOV A,#00011011b
027D 758200   463      MOV DPL,#PL_SI
0280 FO       464      MOVX @DPTR,A
0281 EE       465      MOV A,R6
0282 758202   466      MOV DPL,#PL_CB
0285 51CD     467      ACALL SDELY
0287 FO       468      MOVX @DPTR,A
0288 0E       469      INC R6
                                470
0289 741D     471      MOV A,#00011101b
028B 758200   472      MOV DPL,#PL_SI
028E FO       473      MOVX @DPTR,A
028F EE       474      MOV A,R6
0290 758202   475      MOV DPL,#PL_CB
0293 51CD     476      ACALL SDELY
0295 FO       477      MOVX @DPTR,A
0296 0E       478      INC R6
                                479
0297 741E     480      MOV A,#00011110b
0299 758200   481      MOV DPL,#PL_SI
029C FO       482      MOVX @DPTR,A
029D EE       483      MOV A,R6
029E 758202   484      MOV DPL,#PL_CB
02A1 51CD     485      ACALL SDELY
02A3 FO       486      MOVX @DPTR,A
02A4 0200DC   487      LJMP PCKBLK
                                488
                                489 ;DELAY TIME = 8(256((256*2)+3)+3)+3 => 1.055 s
                                490
02A7 C0D0     491      DELAY:  PUSH PSW
02A9 D2D4     492      SETB PSW.4
02AB D2D3     493      SETB PSW.3
02AD 7A08     494      MOV R2,#08h

```

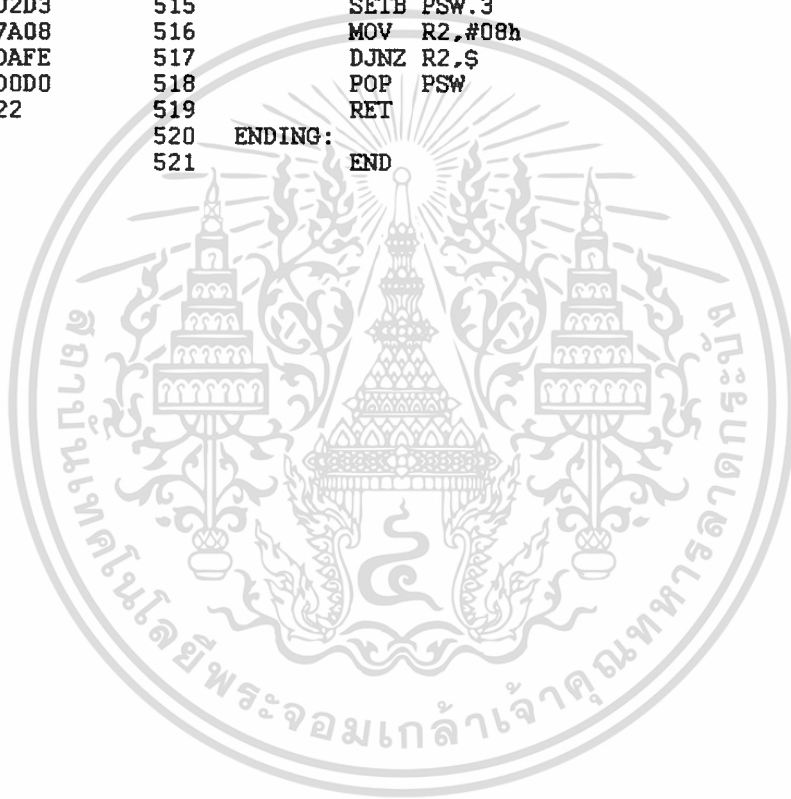
เอกสารนี้เป็นเอกสารร่าง
 ไม่ควรกรณีก่อนที่
 02A7 C0D0 491 DELAY: PUSH PSW
 02A9 D2D4 492 SETB PSW.4
 02AB D2D3 493 SETB PSW.3
 02AD 7A08 494 MOV R2,#08h

เอกสารนี้เป็นเอกสารร่าง
 ไม่ควรกรณีก่อนที่
 02A7 C0D0 491 DELAY: PUSH PSW
 02A9 D2D4 492 SETB PSW.4
 02AB D2D3 493 SETB PSW.3
 02AD 7A08 494 MOV R2,#08h

```

02AF 7B00      495 DELAY1: MOV  R3,#00h
02B1 7C00      496 DELAY2: MOV  R4,#00h
02B3 DCFE      497         DJNZ  R4,$
02B5 DBFA      498         DJNZ  R3,DELAY2
02B7 DAF6      499         DJNZ  R2,DELAY1
02B9 D0D0      500         POP  PSW
02BB 22        501         RET
                502
02BC C0D0      503 MDELY:  PUSH PSW
02BE D2D4      504         SETB PSW.4
02C0 D2D3      505         SETB PSW.3
02C2 7A08      506         MOV  R2,#08h
02C4 7B00      507 MDELY1: MOV  R3,#00h
02C6 DBFE      508         DJNZ  R3,$
02C8 DAFA      509         DJNZ  R2,MDELY1
02CA D0D0      510         POP  PSW
02CC 22        511         RET
                512
02CD C0D0      513 SDELY:  PUSH PSW
02CF D2D4      514         SETB PSW.4
02D1 D2D3      515         SETB PSW.3
02D3 7A08      516         MOV  R2,#08h
02D5 DAFE      517         DJNZ  R2,$
02D7 D0D0      518         POP  PSW
02D9 22        519         RET
02DA          520 ENDING:
0000=        521         END

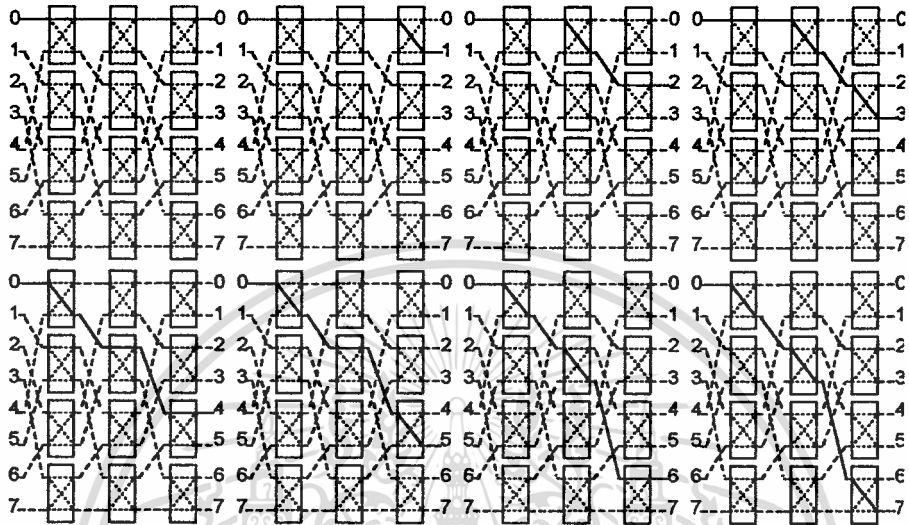
```



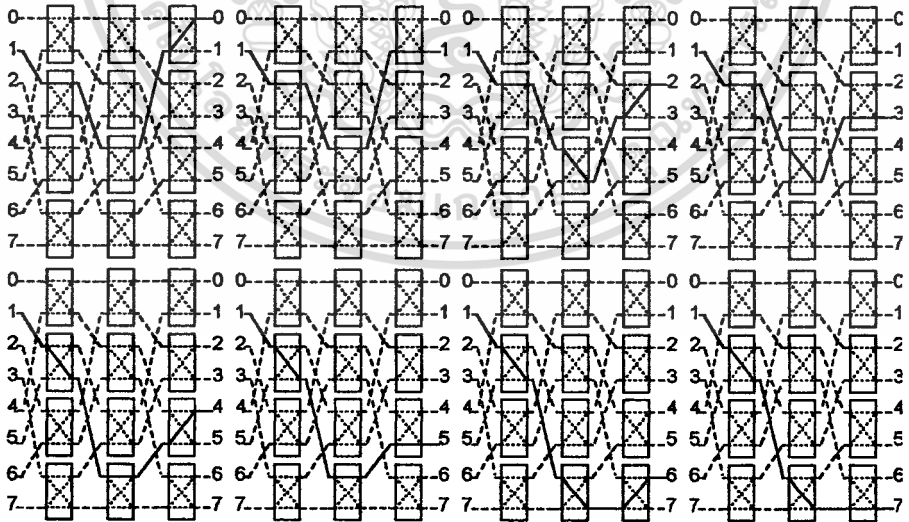
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

รูปแสดงเส้นทางที่สามารถเดินได้แยกตามอินพุต

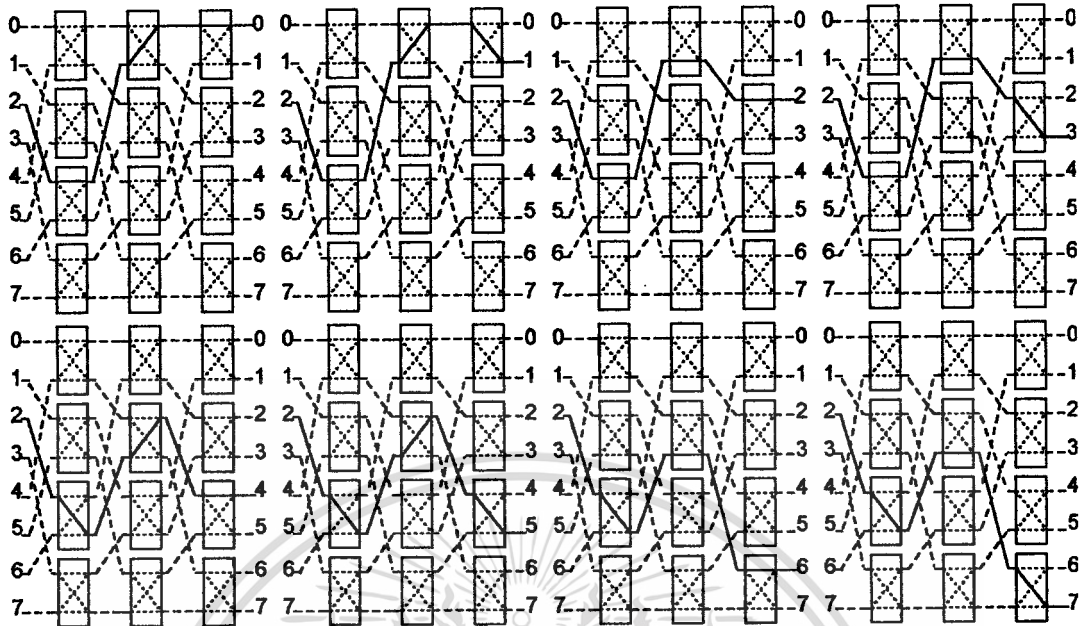


รูปที่ ข.1 อินพุตที่แอดเดส 000

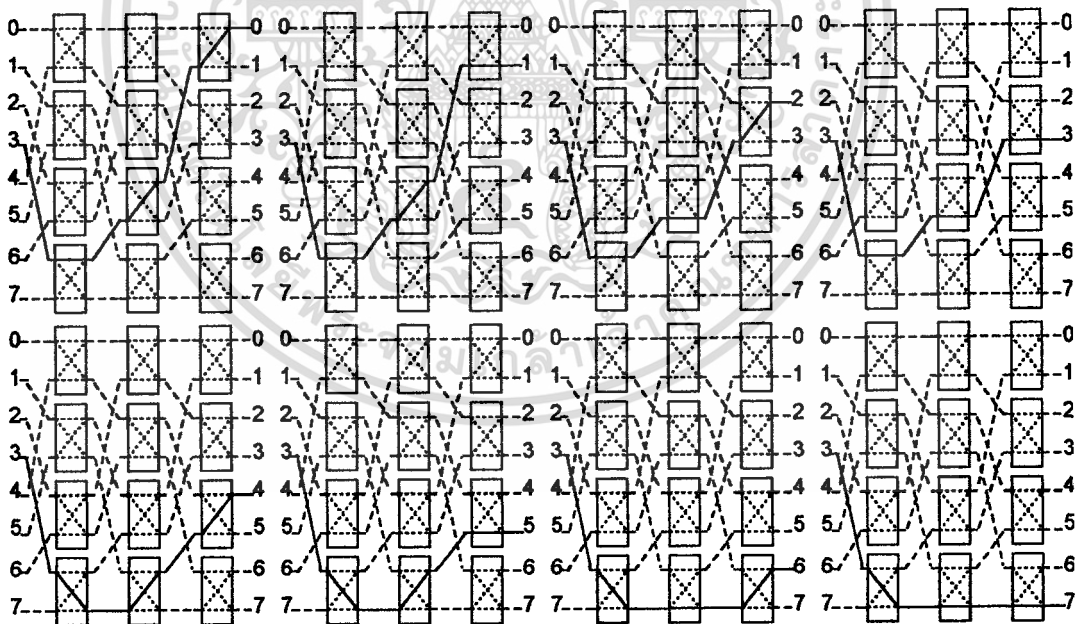


รูปที่ ข.1 อินพุตที่แอดเดส 100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

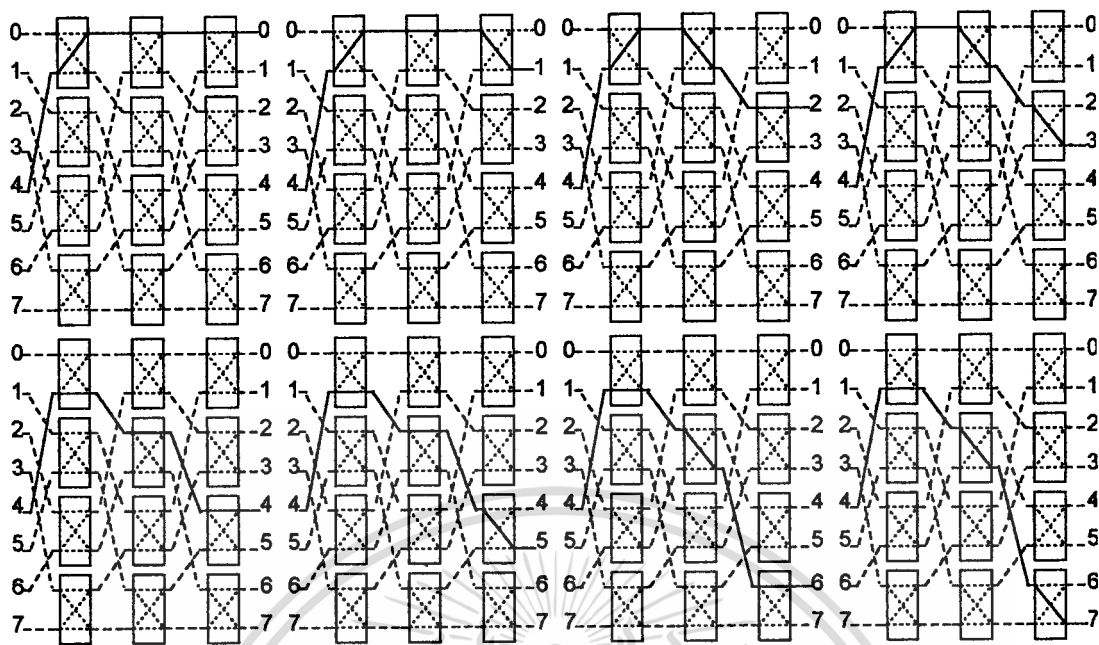


รูปที่ ข.3 อินพุทที่แอดเดส 010

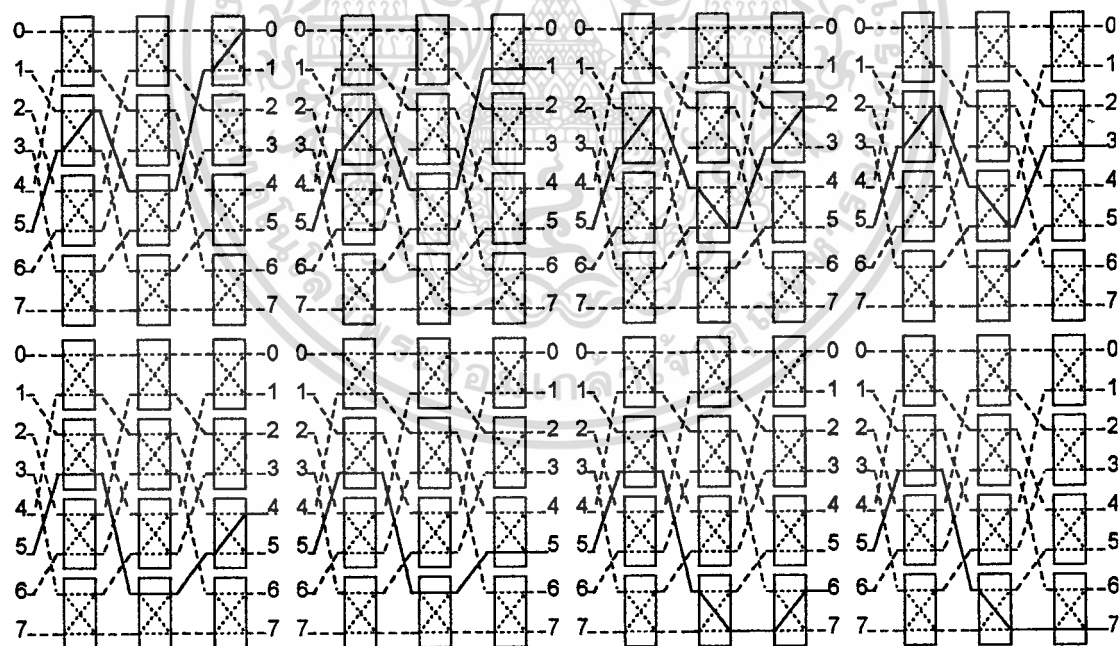


รูปที่ ข.4 อินพุทที่แอดเดส 011

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

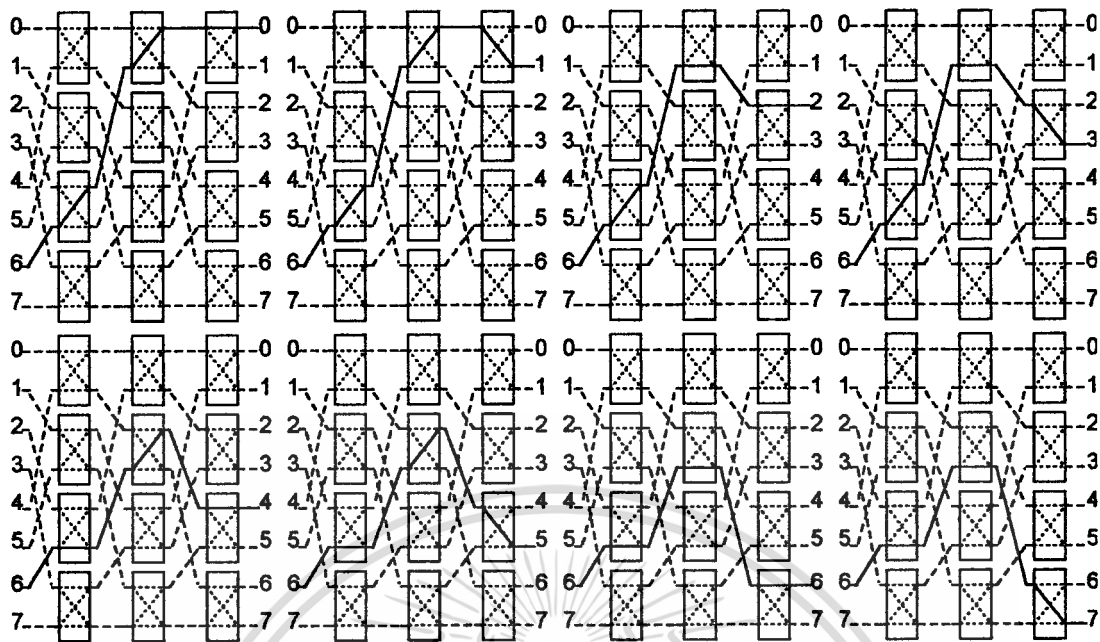


รูปที่ ข.5 อินพุทที่แอดเดส 100

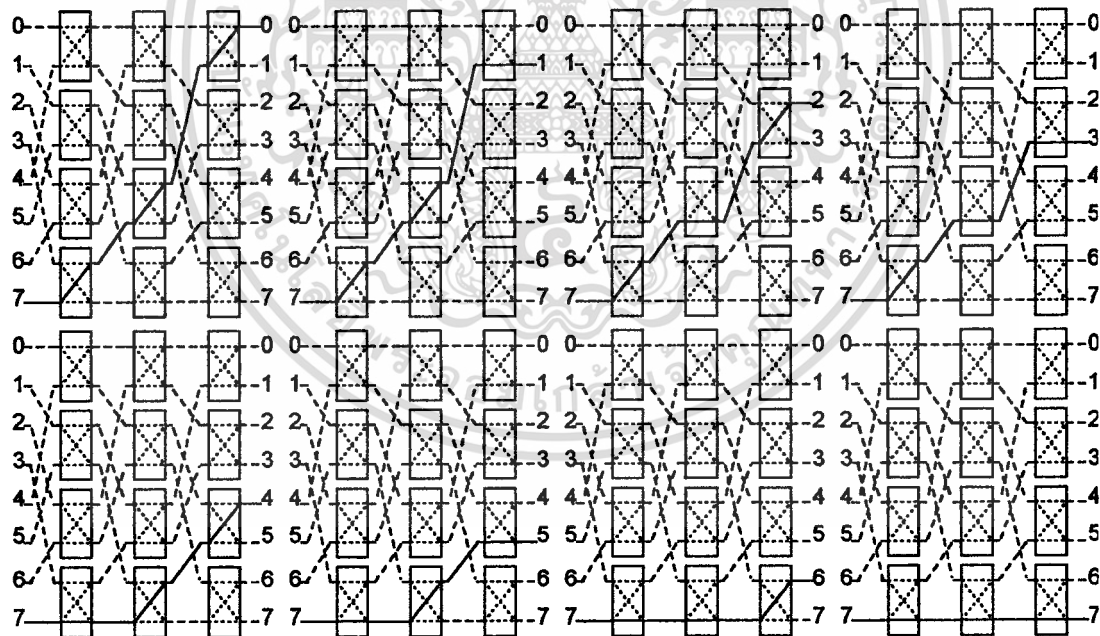


รูปที่ ข.6 อินพุทที่แอดเดส 101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.6 อินพุทที่แอดเดส 110



รูปที่ ข.7 อินพุทที่แอดเดส 111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบพระคุณอย่างสูงกับผู้ที่ให้คำปรึกษาและความช่วยเหลือต่างๆ ด้วยดีมาโดยตลอด
ซึ่งได้แก่ อาจารย์ที่สอนสั่งให้ความรู้ทุกท่าน

1. อาจารย์สมเกียรติ ฤกษ์วีระคุณ อาจารย์ที่ปรึกษา
2. อาจารย์บุญชูชัย เรืองสุขนุกูล
3. รศ.สมยศ จุณณะปิยะ

เพื่อนๆ และน้องๆทุกคนที่ช่วยเหลือมาโดยตลอด

1. น.ส.ศกามาศ รัตมีจันทร์
2. นายชุมพล เหลืองรัตน์
3. น.ส.อุษณีย์ ศุภณิศิต



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Mark A. (Miller),P.E. , “Internetworking A guide to network communication” ; M&T Books, USA. ,1991.
2. Howard Jay (Siegel) , “ Interconnection networks for large-scale parallel processing / Theory and Case Studies 2nd edition” ; Mc Graw-Hill Inc., 1990.
3. Ellen Witte Zegura , “Architecture for ATM switching systems ” ; IEEE Communication Magazine vol.31 no.2 p.28-37 , February 1993
4. Reza Rooholamini & Vladimir Cherkassky &Mark Garver , “Finding the Right ATM Switch for the Market” ; Computer, IEEE ,April 1994
5. John P. Hayes , “Computer Architecture and Organization 2nd edition” ; Mc Graw-Hill Book Co. ,Singapore , 1988
6. William Stallings, “Data and Computer Communication 4th edition” ; Prentice Hall International, Inc. , USA.,1994
7. Joseph Y. Hui , “Switching and Traffic theory for Integrated Broadband networks 2nd edition ” ; Kluwer Academic Publisher, USA. , 1990
8. Thomas G’ Robertazzi , “Performance Evaluation of high speed Switching fabrics and networks ” ; Institute of Electrical & Electronics Engineering, Inc. , USA. , 1993
9. Gilbert Held , “Data Communications networking devices 2nd edition” ; John Wiley & sons ,Great Britain , 1989
10. Thomas M.Chen & Stephen S.Liu , “ATM Switching systems” ; Artech Home,Inc. ,USA , 1995
11. รศ.มนูญ สุขเกษม และ รศ.ถวิไล พึ่งมา , “ความรู้เบื้องต้นเกี่ยวกับโครงข่ายให้บริการร่วมแบบดิจิทัล” ; สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพฯ, 2536
12. รศ.สมยศ จุณณะปิยะ, “การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ตระกูลMCS-51”; สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพฯ, 2541