

ปริญญานิพนธ์

เครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง

POWER SUPPLY ANALYSIS



ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตร์อุตสาหกรรมบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาควิชาวิศวกรรม

คณะวิศวกรรมศาสตร์

บัณฑิตวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญาโท

ชื่อหัวข้อปริญญาโท เครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง



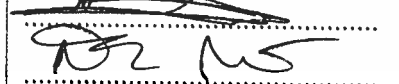
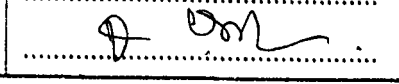
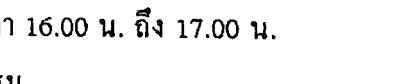
POWER SUPPLY ANALYSIS

ชื่อนักศึกษา

1. นายจักรกฤษณ์ แสงสว่าง
2. นายบัญชา กล้ากฤษ
3. นายอนุชา ภิญโญพรสวัสดิ์

อาจารย์ผู้ควบคุมปริญญาโท

1. อาจารย์กิติพงศ์ มะโน
2. อาจารย์สุชิน ออจหาญ
3. อาจารย์ปิยะ จิตธรรมมาภิรมย์

คณะกรรมการสอบปริญญาโท	ลายมือ
1. อาจารย์กิติพงศ์ มะโน	
2. อาจารย์สุชิน ออจหาญ	
3. อาจารย์พีระวุฒิ สุวรรณจันทร์	
4. อาจารย์สมชาย ห่มนสายญาติ	
5. อาจารย์ปิยะ จิตธรรมมาภิรมย์	

วัน/เดือน/ปี. ที่สอบ 22 เดือนธันวาคม พ.ศ.2537 เวลา 16.00 น. ถึง 17.00 น.

สถานที่สอบ ห้อง ค.301 คณะวิศวกรรมศาสตร์



ลงนาม.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำออกจำหน่ายหรือใช้ในการค้า (ผศ.ดร.ธีระพงศ์ เทพหัสดิน ณ อยุธยา)

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงแหล่งที่มาการนำไปใช้

ปริญญานิพนธ์

เรื่อง เครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง

POWER SUPPLY ANALYSIS

จุดประสงค์

1. เพื่อใช้ศึกษาการเชื่อมต่ออุปกรณ์ภายนอกกับคอมพิวเตอร์
2. เพื่อแสดงผลความสามารถของแหล่งจ่ายไฟกระแสตรง
3. เพื่อสามารถนำไปใช้ในการวัดประสิทธิภาพของแหล่งจ่ายไฟกระแสตรง

ประโยชน์ที่คาดว่าจะได้รับ

1. เข้าใจการทำงานของอุปกรณ์ต่างๆที่ใช้ในปริญญานิพนธ์นี้
2. เข้าใจรูปแบบการเขียนโปรแกรมภาษาซีในการทำงานร่วมกับอุปกรณ์ต่างๆ
3. ได้เครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรงไว้ใช้ในการเรียนการสอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง

POWER SUPPLY ANALYSIS

นายจักรกฤษณ์ แสงสว่าง

นายบัญชา กล้ากฤษ

นายอนุชา ภิญโญพรสวัสดิ์

อาจารย์ที่ปรึกษา

อาจารย์กิตติพงศ์ มะโน

อาจารย์สุชิน อาจหาญ

อาจารย์ปิยะ จิตธรรมมาภิรมย์

ปีการศึกษา 2537

บทคัดย่อ

เครื่องวิเคราะห์แหล่งจ่ายไฟฟ้ากระแสตรงได้ออกแบบ เพื่อใช้ในการวิเคราะห์แหล่งจ่ายไฟกระแสตรง การวิเคราะห์แหล่งจ่ายไฟกระแสตรงจะวิเคราะห์ในลักษณะของกระแสและแรงดัน การวิเคราะห์ด้านกระแสทำได้โดยเลือกกระแสได้ 2 อย่างคือ กระแสต่อเนื่อง และกระแสชั่วขณะ วงจรของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง มีส่วนสำคัญที่ใช้ในการวิเคราะห์แหล่งจ่ายไฟกระแสตรง 4 ส่วนคือ ส่วนตั้งกระแสไฟฟ้าคงที่ ส่วนวงจรควบคุมรีเลย์ ส่วนวงจรตั้งกระแสชั่วขณะ และส่วนวงจรเชื่อมต่อกับคอมพิวเตอร์ ระบบที่ออกแบบขึ้นนี้สามารถทำงานได้อย่างถูกต้องตามการออกแบบ และได้ทดสอบการทำงานได้ผลดีทุกประการ

POWER SUPPLY ANALYSIS

MR. CHAKKRIT SANGSAWANG

MR. BANCHA KHARKHIT

MR. ANUCHA PINYOPORNSAWAT

ADVISOR

MR. KITTIPONG MANO

MR. SUCHIN ADHAN

MR. PIYA JITTROMMAPIROM

1994

ABSTRACT

THIS THESIS PRESENT POWER SUPPLY ANALYSIS IS DESIGNED FOR ANALYSIS POWER SUPPLY (DC), ABOUT VOLTAGE AND CURRENT. THE CURRENT SECTION CAN SELECTER IS CURRENT CONTINUOUS, CURRENT PULSE

THE CONTENT OF THIS THESIS IS ABOUT CONTINUOUS CURRENT SINK, RELAY CONTROL, PULSE CURRENT SINK AND COMPUTER INTERFACE POWER SUPPLY ANALYSIS DEVELOPMENT AND TRAINING SET IS COMPLETE AND SUITABLE FOR USINGIN LABORATORY

กิติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงได้เนื่องมาจากการให้ความช่วยเหลือจากท่าน อาจารย์กิติพงศ์ มะโน อาจารย์สุชิน อาจหาญ อาจารย์ปิยะ จิตธรรมมาภิรมย์ และอาจารย์ประจำ ภาควิชาครุศาสตร์วิศวกรรมทุกท่านที่ได้กรุณาให้ข้อเสนอแนะ พร้อมแนวทางในการแก้ไขปัญหา ในการดำเนินงานรวมถึงเพื่อนๆทุกคนซึ่งได้ให้ความอนุเคราะห์ด้านเครื่องมืออุปกรณ์และ สถานที่เป็นอย่างดีซึ่งเป็นประโยชน์ในการจัดทำโครงการในครั้งนี้คณะผู้จัดทำ โคร้ขอขอบพระคุณท่านอาจารย์ทุกท่านเป็นอย่างสูงมา ณ.โอกาสนี้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	
บทคัดย่อภาษาอังกฤษ	
กิตติกรรมประกาศ	
สารบัญ	
สารบัญตาราง	
สารบัญรูปภาพ	
บทที่ 1 บทนำ	1
บทที่ 2	2
2.1 กล่าวนำ	2
2.2 วงจรเรียงกระแส	2
2.2.1 วงจรเรียงกระแสครึ่งคลื่น	2
2.2.2 วงจรเรียงกระแสเต็มคลื่น	4
2.2.3 วงจรเรียงกระแสแบบบริดจ์	7
2.3 วงจรกรอง	10
2.3.1 วงจรกรองที่ใช้ตัวเก็บประจุ	10
2.3.2 วงจรกรองที่ใช้ตัวเหนี่ยวนำ	11
2.3.3 วงจรกรองแบบพาส (π)	13
2.3.4 วงจรกรองแบบรูปตัวแอล	14
2.3.5 วงจรกรองแบบ RC	15
2.3.6 วงจรกรองโดยใช้ทรานซิสเตอร์	16
2.4 วงจรคงค่าแรงดัน	17
2.4.1 สวิทช์รีกกูเลเตอร์	17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง	หน้า
2.4.2 ลิเนียร์เร็กกูเลเตอร์	20
2.5 มอสเฟต (MOSFET)	23
2.5.1 ช่วงที่มอสเฟตไม่ทำงาน	29
2.5.2 มอสเฟตมีการทำงานในช่วงไม่อิมตัว	29
2.5.3 มอสเฟตมีการทำงานในช่วงอิมตัว	31
2.5.4 หลักการ DRIVE POWER MOSFET	32
2.6 วงจรกำเนิดพัลส์	33
2.6.1 พูชพูลโหมด (PUSH-PULL MODE)	35
2.6.2 ซิงเกิลเอนด์โหมด (SINGLE-END MODE)	35
2.7 วงจร Sample และ Hold	36
2.7.1 ช่วง SAMPLE	36
2.7.2 ช่วง HOLD	36
2.8 ส่วนประมวลผลและควบคุม	37
2.9 8255 อินพุทและเอาต์พุทพอร์ทแบบขนาน	37
2.9.1 การโปรแกรม 8255	40
2.9.2 รหัสควบคุม (Control Code) ไปยังพอร์ทควบคุม	40
2.9.3 การใช้งาน IC 8255	41
บทที่ 3	45
3.1 กล่าวนำ	
3.2 ส่วนดึงกระแสไฟฟ้าคงที่	47
3.3 ส่วนควบคุมและขั้วรีเลย์	49
3.4 การออกแบบวงจรส่วนดึงกระแสชั่วขณะ	51
3.5 การอินเตอร์เฟส	56
3.5.1 การดีโค๊ดพอร์ท	57
3.6 การควบคุมและการแสดงผล	58
3.6.1 วงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิทัล	58

เรื่อง	หน้า
บทที่ 4	64
4.1 กล่าวนำ	64
4.2 สมรรถภาพในการวิเคราะห์ทางด้านแรงดัน	64
4.3 สมรรถภาพในการวิเคราะห์ทางด้านกระแสต่อเนื่อง	64
4.4 สมรรถภาพในการวิเคราะห์ทางด้านกระแสชั่วขณะ	64
4.5 การทดลองใช้งานจริง	64
4.6 ปัญหาที่เกิดขึ้นในการทดสอบ	66
4.7 แนวทางการแก้ปัญหา	66
 บทที่ 5	 73
5.1 กล่าวนำ	73
5.2 บทสรุป	73
5.3 แนวทางการพัฒนา	74
 ภาคผนวก ก. วงจรรวมของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง	 76
ภาคผนวก ข. โปรแกรมการสั่งงานเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง	78
ภาคผนวก ค. รายละเอียด IC ต่างๆที่ใช้ในโครงการ	105
 บรรณานุกรม	 154

สารบัญรูปภาพ

รูปภาพ	หน้า
รูปภาพที่ 2.1 แสดงวงจรเรียงกระแสครึ่งคลื่น	3
รูปภาพที่ 2.2 ลักษณะของสัญญาณแรงดันรูปไซน์แสดงให้เห็นถึงค่า RMS และ ค่าสูงสุด	3
รูปภาพที่ 2.3 สัญญาณครึ่งคลื่นแสดงค่าแรงดันไฟตรงและแรงดันไฟสูงสุด	4
รูปภาพที่ 2.4 วงจรเรียงกระแสเต็มคลื่น	5
รูปภาพที่ 2.5 วงจรเรียงกระแสเต็มคลื่น	6
รูปภาพที่ 2.6 ลักษณะของสัญญาณฟูลเวฟแสดงระดับไฟตรง	7
รูปภาพที่ 2.7 วงจรเรียงกระแสแบบบริดจ์	8
รูปภาพที่ 2.8 แสดงการทำงานของวงจรเรียงกระแสแบบบริดจ์	9
รูปภาพที่ 2.9 วงจรกรองด้วยตัวเก็บประจุ	11
รูปภาพที่ 2.10 รูปลักษณะแรงดันเอาต์พุตมีตัวเก็บประจุเป็นตัวกรองของวงจรเรียงกระแสเต็มคลื่น	11
รูปภาพที่ 2.11 แรงดันเอาต์พุตของวงจรกรองแรงดันของวงจรสัลฟเวฟ	12
รูปภาพที่ 2.12 วงจรกรองด้วยตัวเหนี่ยวนำ	12
รูปภาพที่ 2.13 ลักษณะสัญญาณของการกรองด้วยตัวเหนี่ยวนำ	13
รูปภาพที่ 2.14 วงจรกรองแบบพาย	13
รูปภาพที่ 2.15 ลักษณะสัญญาณแรงดันเมื่อมีการกรองแบบแอล	14
รูปภาพที่ 2.16 วงจรกรองแบบแอล (L)	14
รูปภาพที่ 2.17 วงจรกรองแบบพายที่ใช้ตัวต้านทานแทนตัวเหนี่ยวนำ	15
รูปภาพที่ 2.18 แสดงลักษณะสัญญาณเอาต์พุตและผลของการเปลี่ยนแปลงค่าแรงดันเอาต์พุตกับกระแสโหลด	15
รูปภาพที่ 2.19 วงจรกรองโดยใช้ทรานซิสเตอร์	16
รูปภาพที่ 2.20 บล็อกไดอะแกรมของ Basic Switching Power Supply	18
รูปภาพที่ 2.21 แสดงวงจรคงค่าแรงดันที่ใช้ซีเนอร์ไดโอด	19
รูปภาพที่ 2.22 แสดงวงจรคงค่าแรงดันที่ใช้ทรานซิสเตอร์	19
รูปภาพที่ 2.23 วงจรพื้นฐานของลิเนียร์เรกูเลเตอร์	20

รูปภาพ

หน้า

รูปภาพที่ 2.24 แสดงวงจรสมมูลของ LM 723	21
รูปภาพที่ 2.25 แสดงวงจรคงค่าแรงดัน 7-37 V ที่ใช้ LM 723	21
รูปภาพที่ 2.26 แสดงวงจรคงค่าแรงดันแบบ 3 ขา	22
รูปภาพที่ 2.27 แสดงวงจรคงค่าแรงดันบวกลบสมดุลที่มีการเพิ่มสมรรถนะการจ่ายกระแส	23
รูปภาพที่ 2.28 แสดงโครงสร้างและสัญลักษณ์ของ MOSFET ชนิดดีเพทชัน	24
รูปภาพที่ 2.29 แสดงโครงสร้างและสัญลักษณ์ของ MOSFET ชนิดเอ็นฮานซ์เมนต์	25
รูปภาพที่ 2.30 แสดงคุณลักษณะของกระแสทรานซิสเตอร์สำหรับ MOSFET ทั้ง 4 รูปแบบ	26
รูปภาพที่ 2.31 แสดงโครงสร้างของ MOSFET แบบเอ็นฮานซ์เมนต์-โหมดชนิด N-channel	28
รูปภาพที่ 2.32 แสดงค่าของ ON Resistance (R_{ON}) สำหรับ NMOS ด้วยการกำหนดให้อัตรา ส่วนของ W/L เท่ากับ 10/10,50/10,100/10 และ 500 μ m/10 μ m	30
รูปภาพที่ 2.33 โครงสร้างภายในไอซี TL 494	34
รูปภาพที่ 2.34 แสดง BLOCK DIAGRAM ของ PROCESS CONTROL SYSTEM	37
รูปภาพที่ 2.35 แสดงบล็อกเส้นทางของพอร์ท IC 8255	37
รูปภาพที่ 2.36 แผนผังวงจรภายในและการจัดขาของ 8255	38
รูปภาพที่ 2.37 ความหมายของแต่ละบิตในรหัสควบคุม	42
รูปภาพที่ 2.38 แสดงคอนโทรลพอร์ทและโค้ดพอร์ท	43
รูปภาพที่ 3.1 บล็อกไดอะแกรมของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง	46
รูปภาพที่ 3.2 แสดงวงจรของส่วนตั้งกระแสคงที่	47
รูปภาพที่ 3.3 แสดงวงจรส่วนควบคุมรีเลย์	50
รูปภาพที่ 3.4 แสดงวงจรกำเนิดพัลส์	52
รูปภาพที่ 3.5 แสดงวงจรส่วนตั้งกระแสชั่วขณะ (แชนเนลและโฮล)	55
รูปภาพที่ 3.6 แสดงบล็อกไดอะแกรมของการเชื่อมต่อ	56
รูปภาพที่ 3.7 แสดงการปรับ DIP SW. ในการดีโค้ดพอร์ท	57
รูปภาพที่ 3.8 แสดงวงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล	60
รูปภาพที่ 4.1 แสดงภาพหน้าจอหลังจากเรียกโปรแกรม PSAD.EXE	67
รูปภาพที่ 4.2 แสดงภาพหน้าจอภาพที่ 2 เมื่อกดคีย์ใดๆแล้ว 1 ครั้ง.	67
รูปภาพที่ 4.3 แสดงภาพหน้าจอภาพที่ 3 เมื่อผู้ใช้เลือกการวิเคราะห์กระแสแบบต่อเนื่อง	68
รูปภาพที่ 4.4 แสดงภาพหน้าจอภาพที่ 4 เมื่อผู้ใช้เลือกการวิเคราะห์กระแสแบบพัลส์	68

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปภาพ	หน้า
รูปภาพที่ 4.5 แสดงภาพหน้าจอภาพที่ 5 เมื่อผู้ใช้เลือกค่าความถี่และค่า DUTY CYCLE	69
รูปภาพที่ 4.6 แสดงภาพหน้าจอภาพที่ 6 เพื่อดูผลของการคั้งกระแสเทียบกับแรงดัน	69
รูปภาพที่ 4.7 แสดงภาพด้านหน้าของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง	70
รูปภาพที่ 4.8 แสดงภาพด้านหลังของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง	70
รูปภาพที่ 4.9 แสดงภาพการลงอุปกรณ์บนแผ่นปริ้นท์	71
รูปภาพที่ 4.10 แสดงภาพการเดินสายภาคจ่ายไฟและสายข้อมูลกับแผ่นวงจร	71
รูปภาพที่ 4.11 แสดงภาพการต่อสายข้อมูลระหว่างการ์ดอินเตอร์เฟสกับเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง	72
รูปภาพที่ 4.12 แสดงภาพการเชื่อมต่อระหว่างการ์ดอินเตอร์เฟส,คอมพิวเตอร์ และเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง	72



สารบัญตาราง

ตาราง	หน้า
ตารางที่ 2.1 แสดงโลจิกเมื่อติดต่อกับ 8255	40
ตารางที่ 3.1 แสดงตารางการปิด-เปิดของรีเลย์เมื่อนำไปใช้งาน	48
ตารางที่ 3.2 ตารางแสดงตำแหน่งพอร์ทอินพุทเอาต์พุท (I/O ADDRESS MAP)	57
ตารางที่ 3.3 แสดงการเลือก Channel Input	61
ตารางที่ 3.4 แสดงข้อมูลออกที่พอร์ท 1 เพื่อไปควบคุมอิเล็กทรอนิกส์สวิตซ์ เพื่อปรับ DUTY CYCLE	62
ตารางที่ 3.5 แสดงข้อมูลออกที่พอร์ท 2 เพื่อไปควบคุมอิเล็กทรอนิกส์สวิตซ์เพื่อเลือก ความถี่และ DO นำไปควบคุมรีเลย์ 3 เพื่อเลือกว่าจะดึงกระแสแบบพัลส์ หรือดึงกระแสแบบคงที่	63

บทที่ 1

บทนำ

เครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง (POWER SUPPLY ANALYSIS) เป็นเครื่องมือที่ใช้วิเคราะห์แหล่งจ่ายไฟกระแสตรงหรือวงจรคงค่าแรงดัน(REGULATOR) ว่าสามารถจ่ายกระแสได้ตามคุณสมบัติหรือไม่โดยตรวจสอบได้ 2 ลักษณะคือ กระแสไฟฟ้าต่อเนื่องและกระแสไฟฟ้าชั่วขณะซึ่งสามารถเลือกความถี่ได้ 4 ความถี่คือ 1KHz, 10KHz, 50 KHz, 100khz และสามารถปรับค่าความกว้างของพัลส์ (DUTY CYCLE) คือ 50%, 45%, 40%, 35%, 30%, 25%, 20% และ 15% เครื่องวิเคราะห์เพาเวอร์ซัพพลายนี้ใช้หลักการของวงจรแปลงค่าศักดาไฟฟ้าให้เป็นกระแสไฟฟ้า (VOLTAGE TO CURRENT CONVERTER) ซึ่งเอาท์พุทจะเป็นค่าของกระแสซึ่งก็คือ จะเป็นการดึงกระแสไฟฟ้าจากเพาเวอร์ซัพพลาย หรือวงจรคงค่าแรงดันที่จะทำการวิเคราะห์ โดยจะมีตัวช่วยดึงกระแสไฟฟ้าในโครงการนี้ใช้เพาเวอร์มอสเฟทในการดึงกระแสไฟฟ้าคงที่และดึงกระแสไฟฟ้าชั่วขณะ

ในการตรวจสอบกระแสไฟฟ้าที่เพาเวอร์ซัพพลาย หรือวงจรคงค่าแรงดันที่จะสามารถจ่ายได้นั้นอาจใช้โหลดความต้านทานที่มีค่าความต้านทานน้อยๆ มาเป็นโหลดแล้ววัดกระแสไฟฟ้าที่จะจ่ายออกมาได้ตามคุณสมบัติหรือไม่ แต่มีข้อจำกัดคือเมื่อเปลี่ยนค่าศักดาไฟฟ้าที่เพาเวอร์ซัพพลายหรือเปลี่ยนค่ากระแสไฟฟ้าที่ต้องการจะตรวจสอบ ซึ่งก็จะต้องทำการเปลี่ยนค่าความต้านทานของโหลดความต้านทานด้วย ซึ่งจะเป็นการไม่สะดวกและการใช้โหลดความต้านทานก็ไม่สามารถทำการตรวจสอบกระแสไฟฟ้าชั่วขณะที่เพาเวอร์ซัพพลายสามารถจ่ายได้

บทที่ 2

ทฤษฎีและหลักการ

2.1 กล่าวนำ

ในการตรวจสอบคุณสมบัติต่างๆของเพาเวอร์ซัพพลาย เช่น กระแส และ แรงดันจำเป็นที่ต้องมีตัวอุปกรณ์หรือวงจรทางอิเล็กทรอนิกส์ที่สามารถจะดึงกระแสและรับแรงดันจากเพาเวอร์ซัพพลายได้ทั้งหมดซึ่งในที่นี้ได้ใช้เพาเวอร์มอสเฟตในการดึงกระแสจากเพาเวอร์ซัพพลายในส่วนของกระแสที่เป็นพัลส์จะต้องใช้วงจรแซมเปิลและโฮลด์(Sample and Hold) ในการจะดึงและลุ่มกระแสที่เป็นพัลส์ซึ่งยังมีวงจรอื่นๆ ที่ใช้ในการตรวจสอบเพาเวอร์ซัพพลายอีกซึ่งจำเป็นต้องรู้ถึงทฤษฎีต่างๆของวงจร

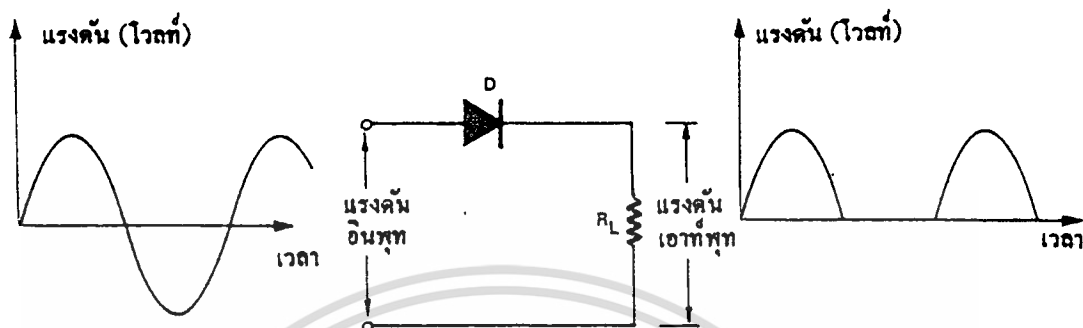
2.2 วงจรเรียงกระแส (RECTIFIER)

2.2.1 วงจรเรียงกระแสครึ่งคลื่น (HALF WAVE RECTIFIER)

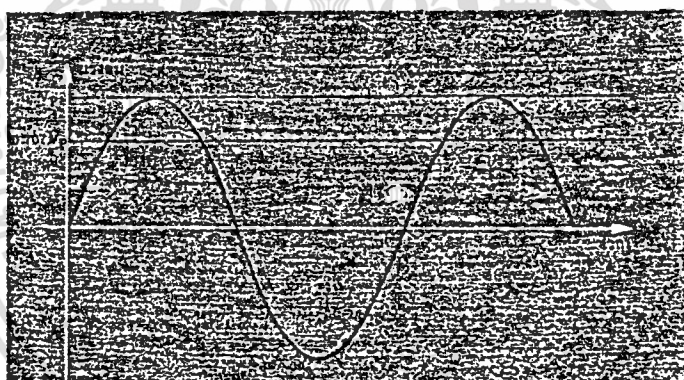
วงจรเรียงกระแส คือวงจรไฟฟ้าที่มีคุณสมบัติในการแปลงสัญญาณกระแสไฟสลับให้กลายเป็นสัญญาณไฟฟ้ากระแสตรงหรือมีคุณสมบัติที่ยอมให้กระแสไฟฟ้าไหลผ่านไปในทิศทางใดทิศทางหนึ่งแก่โหลดอุปกรณ์ที่ใช้ในวงจรกันแพร่หลายทั่วไปก็ได้แก่ไดโอดเมื่อต่อวงจรไดโอดกับโหลดตามวงจร และป้อนกระแสไฟสลับเข้าที่อินพุตของ วงจรไฟฟ้ากระแสสลับยอมให้ค่าแรงดันได้ทั้งบวกและลบสลับกันไป แต่เมื่อสมมติให้ไดโอดเป็นไดโอดในอุดมคติวงจรจะยอมให้กระแสไฟฟ้าไหลผ่านไปที่โหลดเฉพาะครึ่งสัญญาณแรงดันที่เป็นบวก ดังนั้นแรงดันที่ตกคร่อมโหลดจึงมีค่าเฉพาะครึ่งรูปคลื่นที่เป็นบวกเท่านั้น

จากรูปที่ 2.1 สามารถอธิบายการทำงานของวงจรได้ คือ ในระหว่างครึ่งลบของสัญญาณไดโอดจะถูกไบอัสกลับ ดังนั้นจึงไม่มีกระแสไหลในวงจรแรงดันที่ตกคร่อมโหลดมีค่าเป็นศูนย์และเมื่อแรงดันครึ่งบวกเข้ามาไดโอดจะถูกไบอัสตรง ทำให้มีกระแสไหลในวงจรเกิดแรงดันตกคร่อมโหลดตามลักษณะสัญญาณอินพุต ดังนั้นสัญญาณเอาต์พุตที่โหลดจึงมีค่าเป็นสัญญาณรูปครึ่งไซเคิล โดยทั่วไปขณะที่อ่านค่าแรงดัน 220 โวลต์ นั้นค่าที่อ่านได้จะเป็นค่าอาร์เอ็มเอสซึ่งมีค่าประมาณ 0.707 เท่าของค่าแรงดันสูงสุด ดังนั้นค่าแรงดันไฟสูงสุด V_p ของไฟสลับ 220 โวลต์หาได้จาก $220 / 0.707$ หรือมีค่าประมาณ 310 โวลต์

$$V_p = V_{rms} / 0.707 \quad (2.0)$$



รูปที่ 2.1 แสดงวงจรเรียงกระแสครึ่งคลื่น



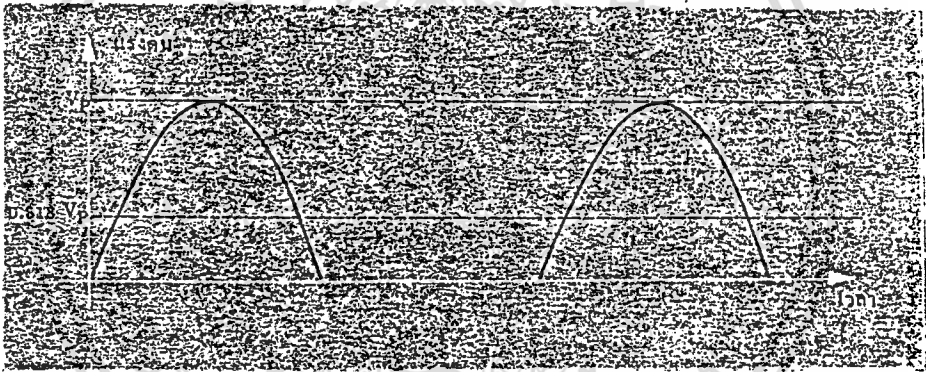
รูปที่ 2.2 ลักษณะของสัญญาณแรงดันรูปไซน์แสดงให้เห็นถึงค่า RMS และ ค่าสูงสุด

ค่าแรงดันไฟตรงที่วัดได้จะมีค่าเป็นค่าเฉลี่ยของสัญญาณทั้งหมดซึ่งวงจรเรียงกระแสครึ่งคลื่นจะให้ค่าเฉลี่ยแรงดันเพียง 0.318 เท่าของแรงดันสูงสุดเท่านั้น หรือ

$$V_{DC} = 0.318 V_p \quad (2.1)$$

วงจรเรียงกระแสครึ่งคลื่นจะดึงกำลังงานจ่ายไปยังโหลดได้แต่เพียงครึ่งไซเคิลที่เป็นบวก ดังนั้นวงจรจึงมีข้อกำหนดในเรื่องของการจ่ายกระแสไปยังโหลดเหตุผลนี้วงจรเรียงกระแสครึ่งคลื่นจึงใช้เป็นวงจรที่จ่ายกระแสให้โหลดที่มีจำนวนไม่มาก

ข้อเสียของวงจรเรียงกระแสครึ่งคลื่นคือวงจรจะจ่ายกระแสเป็นห้วงๆทีละครึ่งไซเคิล ดังนั้นหม้อแปลงที่จ่ายไฟสลับจึงมีค่ากระแสไหลเป็นช่วงๆด้วยจึงเป็นผลทำให้ประสิทธิภาพของหม้อแปลงต่ำลงเนื่องจากเกิดการอิมิตัวไปในแกนเหล็กของหม้อแปลงนอกจากนี้ข้อเสียอีกประการหนึ่งที่เกิดขึ้นที่วงจรเรียงกระแสครึ่งคลื่น คือ เอทาน์พุทของวงจรมีการกระเพื่อมสูงมาก คือบางส่วนของสัญญาณเอทาน์พุทจะไม่มีแรงดันปรากฏออกมาบางส่วนจะมีแรงดันปรากฏออกมาซึ่งดูเหมือนว่าเอทาน์พุทจ่ายไฟในลักษณะที่เป็นพัลส์

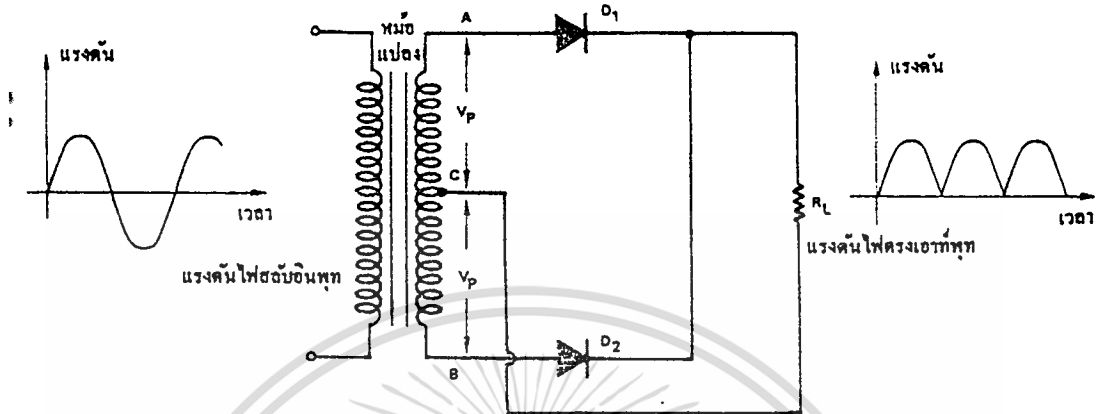


รูปที่ 2.3 สัญญาณครึ่งคลื่นแสดงค่าแรงดันไฟตรงและแรงดันไฟสูงสุด

2.2.2 วงจรเรียงกระแสเต็มคลื่น (FULL WAVE RECTIFIER)

ข้อเสียของวงจรเรียงกระแสเต็มคลื่นสามารถแก้ไขได้โดยการใช้วงจรที่เรียกว่าวงจรเรียงกระแสเต็มคลื่นวงจรเรียงกระแสแบบนี้จำเป็นต้องใช้ไดโอดอย่างน้อยสองตัวต่ออยู่ในวงจรเพื่อว่าจะได้ให้ไดโอดเกิดการนำกระแสในแต่ละครึ่งไซเคิลของไฟกระแสสลับ ไดโอดทั้งสองจึงทำหน้าที่เป็นตัวจ่ายกระแสให้กับโหลดตัวละครึ่งไซเคิล แต่ต้องจ่ายให้ในทิศทางเดียวกันดังนั้นวงจรสามารถจ่ายกระแสไฟตรงได้เรียบและจ่ายกระแสได้สูงกว่าแบบวงจรเรียงกระแสครึ่งคลื่น

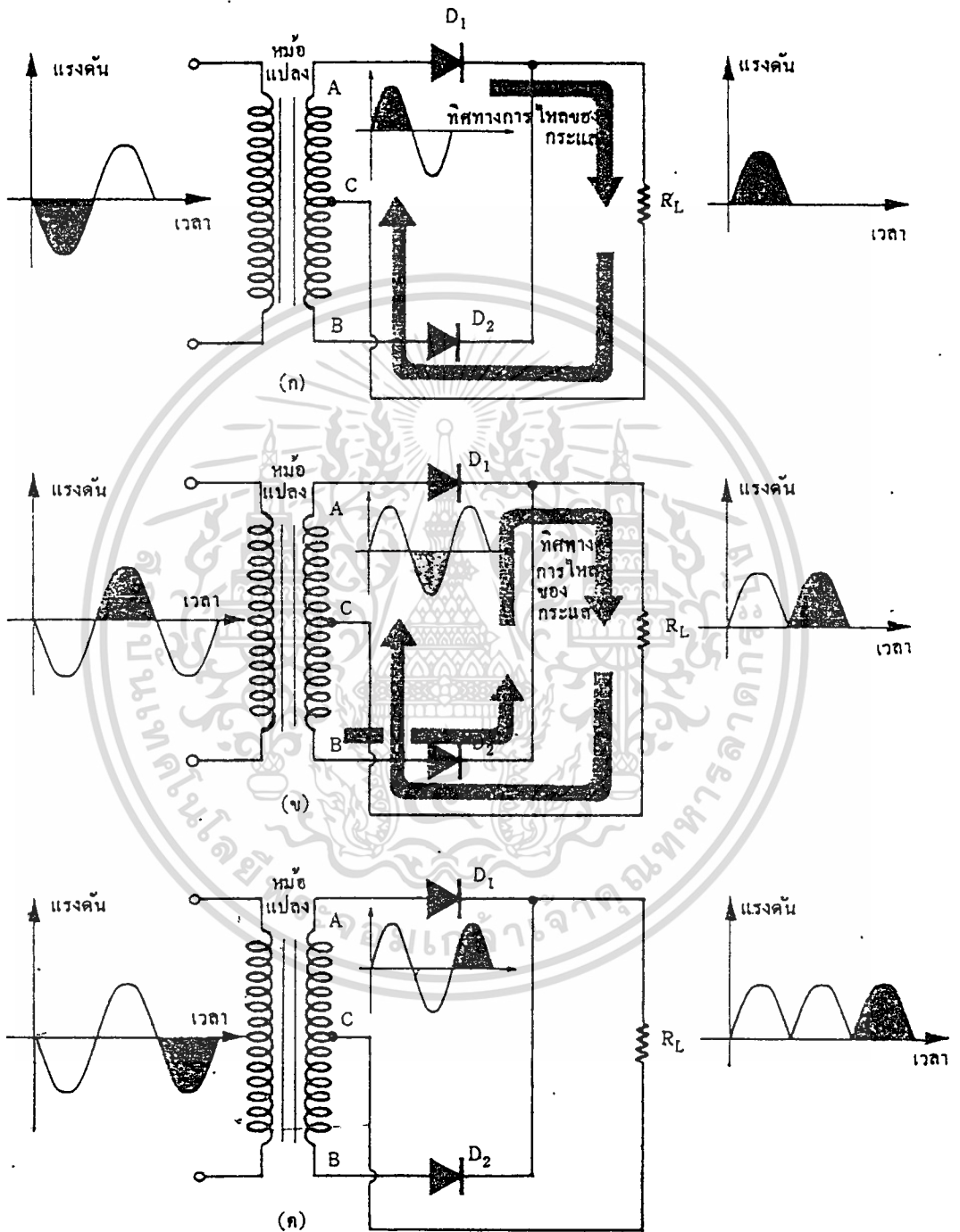
วงจรเบื้องต้นของวงจรเรียงกระแสเต็มคลื่นแสดงให้เห็นดังรูปที่ 2.4 เมื่อมีแรงดันไฟสลับป้อนเข้ามาทางด้านขดปฐมภูมิของหม้อแปลงจะเกิดแรงดันขึ้นที่ด้านขดทุติยภูมิดังนั้นแรงดันไฟครึ่งหนึ่งจึงเกิดที่ขั้ว AC และอีกครึ่งหนึ่งจะปรากฏที่ขั้ว CB และแรงดันระหว่างขดปฐมภูมิและขดทุติยภูมิจะมีเฟสตรงข้ามกัน



รูปที่ 2.4 วงจรเรียงกระแสเต็มคลื่น

การทำงานของวงจรเรียงกระแสเต็มคลื่นจะอธิบายได้ดังนี้เมื่อพิจารณาที่ขั้ว AC และ BC จะเห็นว่าแรงดันทั้งสองต่างเฟสกันจึงทำให้เกิดการนำกระแสของไดโอดที่ละตัวดังแสดงในรูปที่ 2.5 ระหว่างแรงดันไฟครึ่งสัญญาณที่เป็นลบเข้าที่ขดปฐมภูมิของหม้อแปลงทางด้านทุติยภูมิ จะเกิดศักย์ค่าไฟฟ้าที่จุด A มีค่าเป็นบวกเมื่อเทียบกับศักย์ค่าไฟฟ้าที่จุด B และศักย์ค่าไฟฟ้าที่จุด C มีค่าเป็นบวกเมื่อเทียบกับ B หรือศักย์ค่าที่ B จะมีค่าเป็นลบเมื่อเทียบกับ C นั่นเองดังนั้นไดโอด D1 จะนำกระแสไฟฟ้าได้ส่วนไดโอด D2 จะไม่นำกระแสจึงมีกระแสไหลผ่าน D1 ตามวงจรที่แสดงในรูปที่ 2.5 ก ดังนั้นจะเกิดแรงดันคร่อมโหลดตามจำนวนของกระแสที่ไหลผ่านโหลดเกิดเป็นแรงดันครึ่งลูกทางบวก

ระหว่างแรงดันไฟในครึ่งไซเคิลต่อมา คือ เมื่อครึ่งไฟบวกเข้าที่อินพุตทางด้านขดปฐมภูมิ ศักย์ค่าไฟฟ้าที่จุด B จะมีค่าเป็นบวกเมื่อเทียบกับ A หรือ C และศักย์ค่าไฟฟ้าที่ C จะมีค่าเป็นบวกเมื่อเทียบกับจุด A ดังนั้นไดโอด D2 จะนำกระแสไฟฟ้าได้ ส่วนไดโอด D1 จะไม่นำกระแสไฟฟ้าเกิดการไหลของกระแสไฟฟ้าขึ้นในวงจรตามที่เขียนไว้ดังรูปที่ 2.5 ข ค่าแรงดันเอาต์พุตจะได้อีกครึ่งไซเคิลทางบวก การไหลของกระแสผ่านโหลดจะไหลไปในทิศทางเดียวกับในคอนแรก ดังนั้นวงจรเรียงกระแสเต็มคลื่นจะให้แรงดันไฟที่เอาต์พุตทุกๆครึ่งไซเคิลของแรงดันไฟสลับค่าเฉลี่ยของแรงดันเอาต์พุต จะมีค่าเป็นสองเท่าของแรงดันไฟตรงที่ได้จากวงจรเรียงกระแสครึ่งคลื่นค่าแรงดันเอาต์พุตมีค่าเป็น 0.637 เท่าของแรงดันไฟสูงสุดหรือ



รูปที่ 2.5 วงจรเรียงกระแสเต็มคลื่น

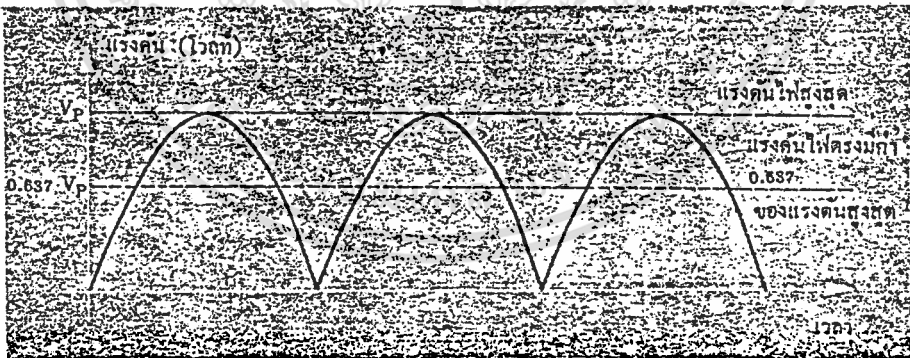
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} V_{dc} \text{ (fullwave)} &= 0.637 V_p \\ &= 2 V_{dc} \text{ (half wave)} \end{aligned} \quad (2.2)$$

เมื่อเขียนความสัมพันธ์ของแรงดันดีซีกับแรงดันอาร์เอ็มเอสจะ ได้ดังนี้

$$V_{dc} \text{ (fullwave)} = 0.901 V_{rms} \quad (2.3)$$

ในขณะที่ไดโอด D1 นำกระแสไดโอด D2 จะไม่นำกระแสจากกฎของเคอร์ชอฟรอบวงจร D1,D2 และหม้อแปลงจะเห็นว่าแรงดันที่ตกคร่อม D2 สูงสุดจะมีค่าประมาณเท่ากับแรงดันสูงสุดที่ขั้ว AB ของหม้อแปลงหรือประมาณ $2 V_p$ ดังนั้นไฟในวงจรเรียงกระแสเต็มคลื่นไดโอดที่ใช้จะต้องมีอัตราทนแรงดันไฟไบอัสกลับสูงสุดได้ถึงสองเท่าของแรงดันสูงสุด V_p อัตราของแรงดันกระแสเพิ่มในวงจรเรียงกระแสเต็มคลื่นจะลดลงไปมาก ดังนั้นวงจรเรียงกระแสเต็มคลื่นจึงเหมาะสมที่จะนำมาทำเป็นวงจรจ่ายไฟตรง (DC) อีกทั้งวงจรสามารถจ่ายกระแสไฟได้สูงอีกด้วย



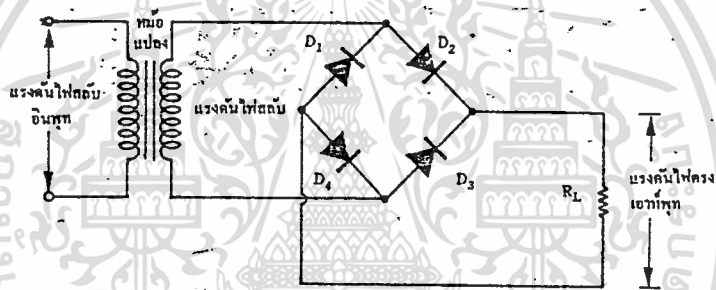
รูปที่ 2.6 ลักษณะของสัญญาณฟูลเวฟแสดงระดับไฟตรง

2.2.3 วงจรเรียงกระแสแบบบริดจ์ (BRIDGE RECTIFIER)

วงจรที่ให้สัญญาณออกเป็นรูปเต็มคลื่นอีกแบบหนึ่ง คือ วงจรบริดจ์เรกติไฟเออร์แรงดันไฟสลับจะต่อเข้ากับสองมุมของวงจรบริดจ์และเอาท์พุทจะถูกนำออกที่สองมุมที่เหลือแสดงดังรูปที่ 2.7 ในแต่ละครึ่งไซเคิลของวงจรอินพุทสมมุติว่า เมื่อขั้วบนหม้อแปลงมีค่าเป็นบวกและขั้วล่างมีค่าเป็นลบ ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าเป็นลบหรือครึ่งไซเคิลลบถูกป้อนเข้าทางขดทุติยภูมิของหม้อแปลง ไดโอด D2 และ D4 จะอยู่ในลักษณะไบอัสตรง ดังนั้นกระแสไหลครบวงจรจากขั้วบนของหม้อแปลงผ่านไดโอด D2 ค่าความต้านทานโหลด ไดโอด D4 แล้วกลับเข้าขั้วล่างของหม้อแปลง (ดูรูปที่ 2.8 ก) และเมื่อแรงดันไฟสลับเปลี่ยนข้างมาเป็นบวกที่ขั้วล่างและเป็นลบที่ขั้วบนของขดทุติยภูมิ

การนำกระแสของไดโอดจะเป็นไปโดยเริ่มจากจุดล่างของหม้อแปลงผ่านไดโอด D3 แล้วผ่านค่าความต้านทานโหลดไดโอด D1 กลับเข้าขั้วบนของหม้อแปลง ทิศทางแรงดันคร่อมโหลดจะมีทิศทางเดียวกับตอนแรก คือ มีทิศบวกอยู่ข้างบน ดังนั้นการนำกระแสของไดโอดจะเกิดสลับกันที่ละสองตัวคือ D2 กับ D3 และ D1 กับ D4 ดังรูปที่ 2.8 ข



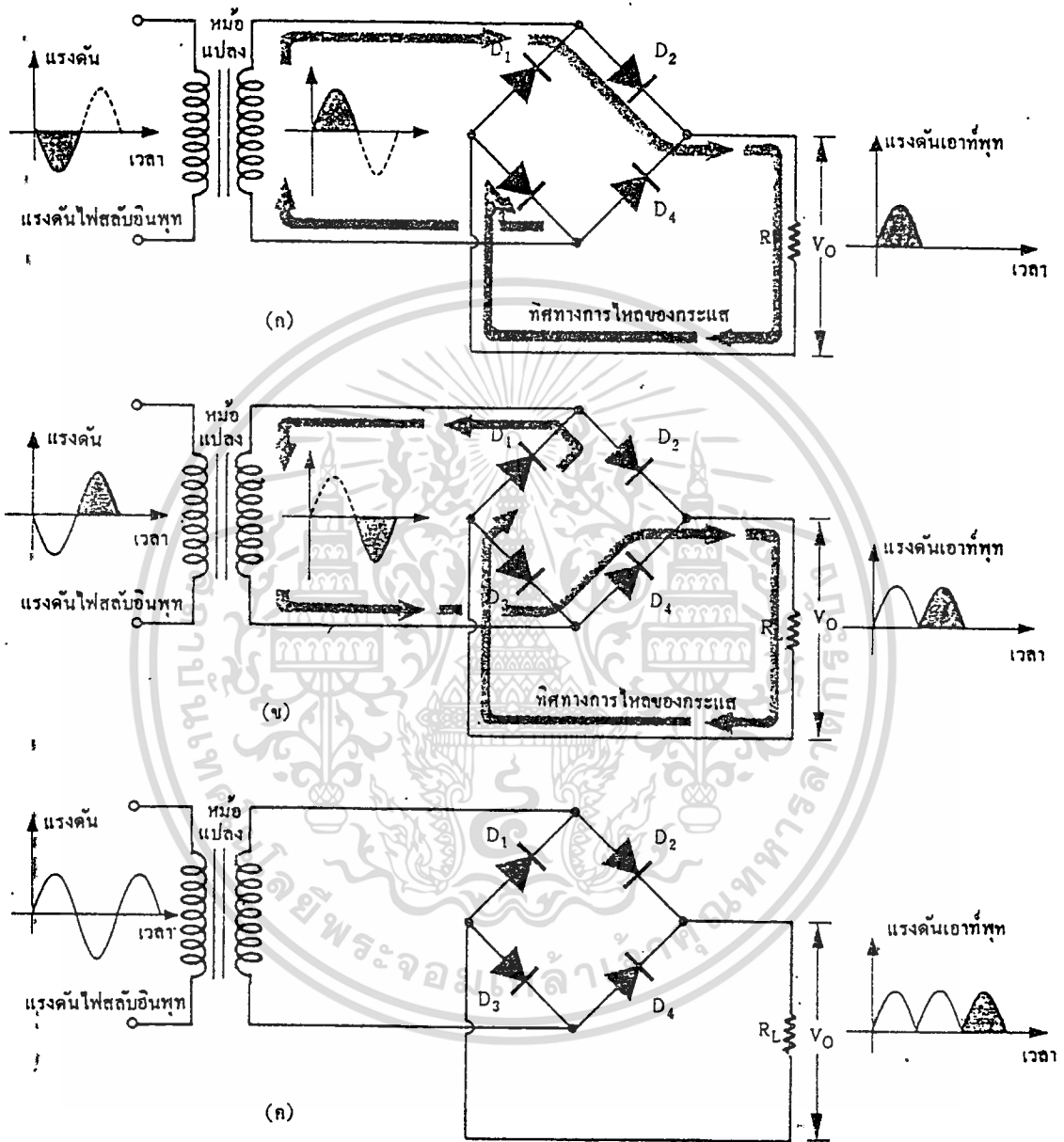
รูปที่ 2.7 วงจรเรียงกระแสแบบบริดจ์

แรงดันไฟตรงที่โหลดสามารถหาได้จาก

$$\begin{aligned} V_{dc} \text{ (full wave)} &= V_p \times 0.637 \\ &= \sqrt{2} \times 0.637 V_{rms} \end{aligned} \quad (2.4)$$

เมื่อกำหนดหม้อแปลงให้วงจรเรียงกระแสแบบบริดจ์ วงจรสามารถทำให้แรงดันเอาท์พุทมีค่าได้เป็นสองเท่าของวงจรเรียงกระแสเต็มคลื่นแบบมีแท็ปกลางขดทุติยภูมิทั้งนี้เพราะแรงดันที่คร่อมหม้อแปลงทั้งหมดไม่มีการแบ่งครึ่งแต่จะป้อนเข้ายังวงจรบริดจ์เรกติไฟเออร์ได้โดยตรงจึงทำให้ V_p ของวงจรเรียงกระแสแบบบริดจ์ มีค่าเป็นสองเท่าของวงจรหม้อแปลงที่มีแท็ปกึ่งกลาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 แสดงการทำงานของวงจรเรียงกระแสแบบบริดจ์

เมื่อพิจารณาขณะที่ไดโอดบางตัวถูกไบอัสกลับสมมุติว่าไดโอด D_2 และ D_4 นำกระแส โดยที่ ไดโอด D_1 และ D_3 จะไม่นำกระแส ขณะที่ไดโอด D_3 และ D_1 ไม่นำกระแสนั้นแรงดันที่ตกคร่อม D_1 และ D_4 จะมีค่ามากที่สุดได้เพียงค่า V_p เท่านั้น ซึ่งจะมีค่าน้อยกว่าวงจรฟูลเวฟ

แบบมีแท่งกลาง ซึ่งเป็นข้อดีอีกประการหนึ่งที่ไดโอดที่ใช้ไม่ต้องทนแรงดันไบอัสกลับสูงมากเกินไปนักโดยทนแรงดันได้ $V_p/2$ ก็พอ จึงเห็นได้ว่าวงจรบริดจ์เรกติไฟเออร์ให้ผลดีจึงมีผู้นิยมใช้กันมากในวงจรจ่ายไฟกระแสตรง

2.3 วงจรกรอง (FILTER)

การเปลี่ยนค่าแรงดันไฟสลับที่อินพุทให้เป็นค่าแรงดันไฟตรงที่เอาท์พุท ค่าแรงดันกระเพื่อมของแรงดันไฟตรงเอาท์พุทที่กระพือมไปจากค่าแรงดันไฟเฉลี่ยหรือแรงดันไฟตรงที่เรียกว่าริปเปิล (RIPPLE) ในวงจรเรียงกระแสครั้งคลื่นความถี่ของแรงดันริปเปิลนั้นจะมีค่าเท่ากับค่าความถี่ของแรงดันไฟกระแสสลับอินพุท เครื่องมืออิเล็กทรอนิกส์ทดลองวงจรส่วนใหญ่ต้องการไฟตรงที่ราบเรียบเลี้ยววงจร ดังนั้นเอาท์พุทที่ออกจากวงจรเรกติไฟเออร์จึงยังไม่สามารถที่จะป้อนเลี้ยววงจรเครื่องมือต่างๆ ได้ จึงจำเป็นต้องผ่านวงจรกรองแรงดันหรือฟิลเตอร์ทำให้แรงดันไฟตรงที่จะจ่ายออกมีค่าราบเรียบพอเพียงกับการนำไปใช้งานซึ่งวงจรกรองแรงดันสามารถแบ่งเป็นประเภทต่างๆ ได้ ดังนี้

2.3.1 วงจรกรองที่ใช้ตัวเก็บประจุ (CAPACITOR FILTER)

2.3.2 วงจรกรองที่ใช้ตัวเหนี่ยวนำ (INDUCTOR FILTER)

2.3.3 วงจรกรองแบบพาย (π FILTER)

2.3.4 วงจรกรองแบบรูปตัวแอล (L-SECTION FILTER)

2.3.5 วงจรกรองแบบอาร์-ซี (R-C FILTER)

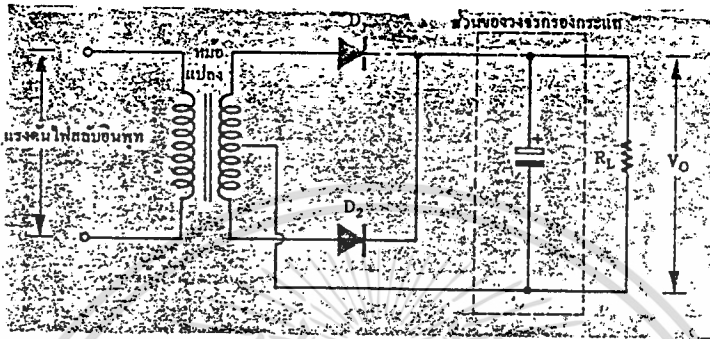
2.3.6 วงจรกรองแบบโดยใช้ทรานซิสเตอร์ (TRANSISTOR FILTER)

2.3.1 วงจรกรองที่ใช้ตัวเก็บประจุ (CAPACITOR FILTER)

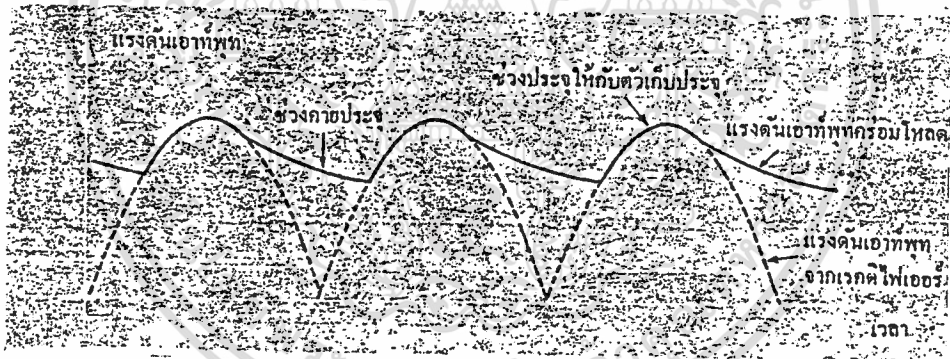
วงจรกรองแบบนี้ประกอบด้วยตัวเก็บประจุต่อคร่อมเอาท์พุทของวงจรไว้ ซึ่งตัวเก็บประจุจะทำหน้าที่เก็บประจุไว้ในตัวมัน ในขณะที่แรงดันเอาท์พุทเพิ่มขึ้นจนถึงค่าสูงสุดแรงดันคร่อมตัวเก็บประจุจะมีค่าสูงสุดด้วย เมื่อแรงดันเอาท์พุทลดลงมาเป็นศูนย์ตัวเก็บประจุจะทำหน้าที่ช่วยจ่ายประจุให้ไหลลดทำให้แรงดันคร่อมตัวเก็บประจุค่อยๆ ลดลง จนกระทั่งแรงดันเอาท์พุทของเรกติไฟเออร์มีค่ามากกว่าก็เก็บประจุเข้าไปยังตัวเก็บประจุอีกครั้ง โดยเป็นอย่างนี้ไปเรื่อยๆ

อัตราคายประจุจะเป็นไปอย่างช้าๆ ดังนั้นแรงดันคร่อมตัวเก็บประจุจึงยังไม่ลดลงมาถึงศูนย์กระแสจากวงจรเรียงกระแสก็จะมาประจุให้ตัวเก็บประจุอีกครั้ง เพื่อให้การกรองแรงดันได้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรียบเรียงขึ้นตัวเก็บประจุจะต้องมีค่ามากปกติ วงจรกรองแรงดันแบบนี้ไม่สามารถจ่ายกระแสให้กับโหลดได้เป็นจำนวนมากเพราะถูกจำกัดด้วยจำนวนประจุที่ถูกสะสมไว้ที่ตัวเก็บประจุ



รูปที่ 2.9 วงจรกรองด้วยตัวเก็บประจุ

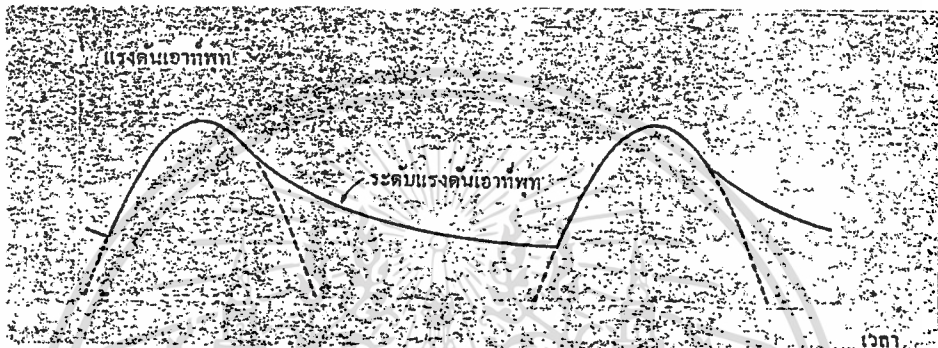


รูปที่ 2.10 รูปลักษณะแรงดันเอาทพุทที่มีตัวเก็บประจุเป็นตัวกรองของวงจรเรียงกระแสเต็มคลื่น

2.3.2 วงจรกรองที่ใช้ตัวเหนี่ยวนำ (INDUCTOR FILTER)

การเก็บพลังงานไฟฟ้าไว้ในตัวเหนี่ยวนำจะเก็บสะสมพลังงานไว้ในรูปของสนามแม่เหล็กหรือที่เรียกว่า ฟลักซ์ (FLUX) เมื่อมีการเปลี่ยนแปลงของกระแสในทิศทางเพิ่มขึ้นสนามแม่เหล็กก็มีค่าเพิ่มขึ้นด้วยแต่จะเพิ่มขึ้นอย่างช้าๆ เมื่อกระแสไหลผ่านในวงจรลดพลังงานส่วนนี้จะคายออกมาเป็นการเพิ่มกระแสในตัวหรือ หน่วงเหนี่ยวการลดลงของกระแสความสามารถของการเหนี่ยวนำที่จะเก็บและคายพลังงานได้เช่นนี้ จึงนำมาใช้เป็นตัวกรองแรงดันได้เพื่อให้การกรองแรงดันที่จ่ายไปยังโหลดเป็นไปได้ดีตัวเหนี่ยวนำนี้จะต่อกับวงจรในลักษณะอนุกรมไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คังรูปที่ 2.12 ตัวเหนี่ยวนำ จะเป็นตัวควบคุมการไหลของกระแสไม่ให้เพิ่มขึ้นมากหรือลดลงในทันทีทันใดตามลักษณะของสัญญาณจากเรกติไฟเออร์ แต่จะยอมให้กระแสเกิดการเปลี่ยนแปลงจากค่าเฉลี่ยหรือค่ากระแสไฟตรงอย่างช้าๆ ลักษณะและการทำงานของวงจรตลอดจนรูปร่างลักษณะของสัญญาณกระแสใน โหลด ได้แสดงให้เห็นดังรูปที่ 2.12 และ 2.13

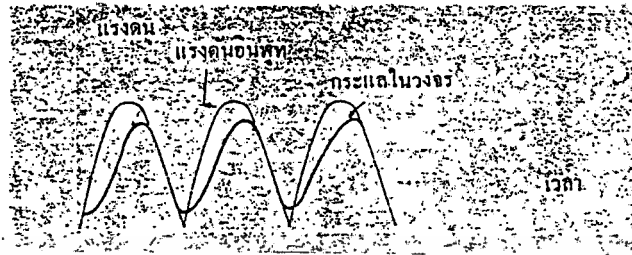


รูปที่ 2.11 แรงดันเอาต์พุตของวงจรกรองแรงดันของวงจรฮาล์ฟเวฟ



รูปที่ 2.12 วงจรกรองด้วยตัวเหนี่ยวนำ

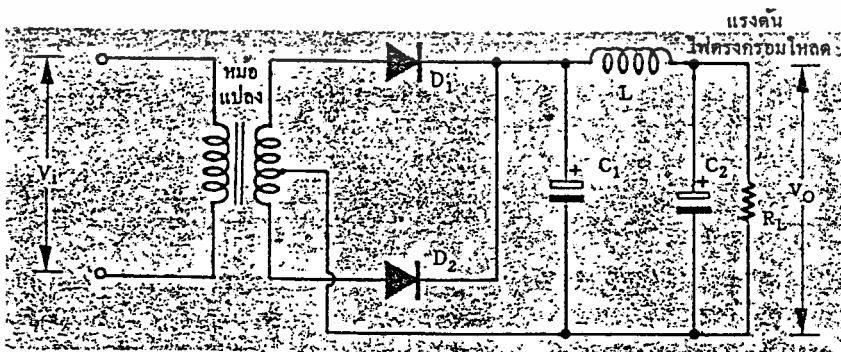
การกรองแบบตัวเหนี่ยวนำเป็นตัวปรับการไหลของกระแสไหล และเป็นผลทำให้แรงดันเอาต์พุตจะมีค่าไม่ถึงค่าสูงสุด ดังนั้นการใช้ตัวเหนี่ยวนำเป็นตัวกรองแรงดันจะได้แรงดันเอาต์พุตมีค่าน้อยกว่าการกรองแรงดันด้วยตัวเก็บประจุ เพื่อให้เข้าใจให้ดียิ่งขึ้นขอให้เปรียบเทียบลักษณะของการกรองจากหัวข้อ 2.3.1 และ 2.3.2



รูปที่ 2.13 ลักษณะสัญญาณของการกรองด้วยตัวเหนี่ยวนำ

2.3.3 วงจรกรองแบบพาส (π)

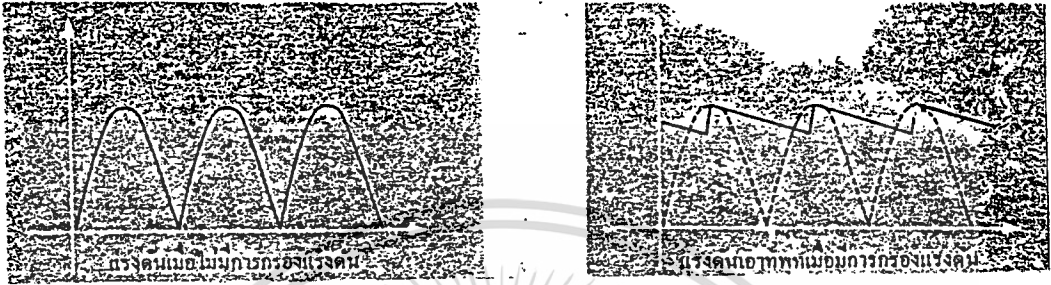
วงจรกรองด้วยตัวเหนี่ยวนำและตัวเก็บประจุตามที่กล่าวมาแล้วนั้นจะทำให้แรงดันเอาต์พุตเรียบขึ้นแต่แรงดันรีปเปิลที่ประกอบอยู่ยังมีค่ามากอยู่ ดังนั้นในบางโอกาสที่ต้องการวงจรจ่ายไฟที่เรียบขึ้นจึงนำเอาตัวเหนี่ยวนำและตัวเก็บประจุมาร่วมกัน เป็นวงจรกรองแรงดันแบบพาส (π) ซึ่งก็เป็นแบบหนึ่งที่ทำให้ผลของรีปเปิลลดลงมากในวงจรกรองแรงดันแบบพาส(π) ตัวเก็บประจุ C1 ทำหน้าที่เป็นตัวกรองแรงดันเหมือนกับตัวกรองแรงดันด้วยตัวเก็บประจุตัวเดียวดังที่กล่าวแล้ว ตัวเก็บประจุนี้จะเป็นตัวทำให้ค่าแรงดันเอาต์พุตมีค่าเป็นค่าแรงดันสูงสุดแล้วคายประจุลดลงในขณะที่แรงดันเอาต์พุตจากการเรียงกระแสลดลงตัวเก็บประจุ C2 จะทำหน้าที่เช่นเดียวกับตัวเก็บประจุ C1 ตัวเหนี่ยวนำ L1 ทำให้การกรองแรงดันทั้งหมดดีขึ้น โดยจะปรับแรงดันไม่ให้แรงดันคร่อมตัวเก็บประจุทั้งสองแตกต่างกันมากนัก จะทำให้การกรองแรงดันได้ราบเรียบยิ่งขึ้น



รูปที่ 2.14 วงจรกรองแบบพาส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

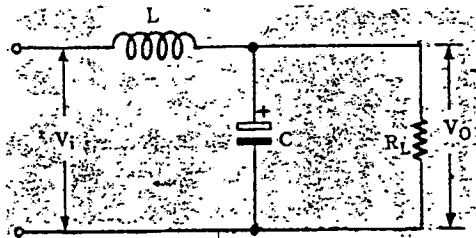
แรงดันเอาต์พุทของวงจรกรองแรงดันแบบนี้ให้ผลดีมากทำให้จำนวนริบเบิลเหลือน้อยซึ่งถ้าทำการ
ออกแบบอย่างดีแล้วจะถือว่าค่าแรงดันริบเบิลนี้ไม่มีได้



รูปที่ 2.15 ลักษณะสัญญาณแรงดันเมื่อมีการกรองแบบแอล

2.3.4 วงจรกรองแบบรูปตัวแอล (L-SECTION FILTER)

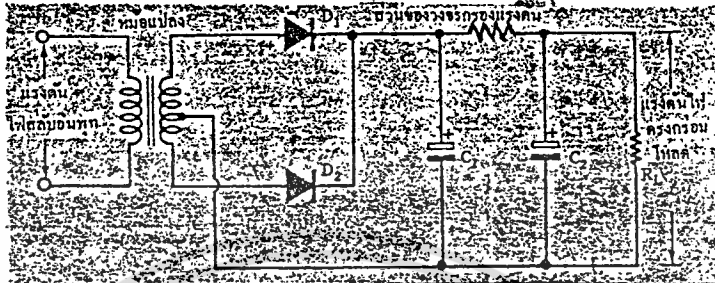
เมื่อต้องการกรองแรงดัน โดยให้ค่าแรงดันเอาต์พุทของวงจรมีค่าเท่ากับค่าเฉลี่ยของแรงดัน
รีกติไฟเออร์มิใช่ค่าสูงสุดดังวงจรที่ใช้ตัวเก็บประจุของหัวข้อ 2.3.3 การกรองแรงดันแบบรวม
ระหว่าง L และ C จำเป็นจะต้องให้ตัวเหนี่ยวนำอยู่ทางด้านอินพุทของวงจรกรองแรงดันวงจร
กรองแรงดันแบบนี้แสดงไว้ดังรูปที่ 2.16 ตัวเหนี่ยวนำจะทำหน้าที่ต่อต้านการเปลี่ยนแปลงของ
กระแสและตัวเก็บประจุจะทำหน้าที่ต่อต้านการเปลี่ยนแปลงของแรงดันเมื่อรวมทั้งสองนี้เข้าด้วยกัน
จะทำให้ค่าของแรงดันริบเบิลลดลงไปมากแต่กระแสที่จะไปประจุให้ตัวเก็บประจุและจ่าย
ให้ตัวต้านทานโหลดจะถูกเหนี่ยวนำ L หน่วงเหนี่ยวการเปลี่ยนแปลงก่อนดังนั้นค่าแรงดันเอาต์พุท
จึงได้เป็นค่าเฉลี่ยวงจรแบบนี้สามารถจ่ายกระแสได้มากถ้าตัวเหนี่ยวนำ L สามารถทนอัตรากระแส
ได้วงจรนี้อีกประการหนึ่งคือเมื่อเปลี่ยนกระแสโหลด แรงดันที่เอาต์พุทแทบจะไม่เปลี่ยนแปลงเลย



รูปที่ 2.16 วงจรกรองแบบแอล (L)

ห้องสมุด
คณะวิทยาศาสตร์อุตสาหกรรม 15๑.

2.3.5 วงจรกรองแบบ RC (R-C FILTER)

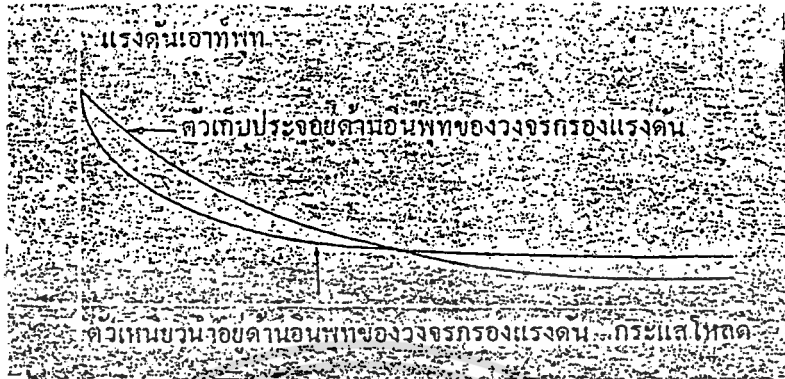


รูปที่ 2.17 วงจรกรองแบบพาย ที่ใช้ตัวต้านทานแทนตัวเหนี่ยวนำ

ในบางกรณีการพันลวดเป็นตัวเหนี่ยวนำมีปัญหาบางประการ ในเรื่องของวิธีการลดจนการวัดค่าของขดลวดเหนี่ยวนำ ดังนั้นการนำวงจรกรองแรงดันแบบ RC ซึ่งเป็นที่นิยมแทนวงจรกรองแรงดันแบบพาย โดยใช้ตัวต้านทานต่อแทนตัวเหนี่ยวนำตัวต้านทานจะทำหน้าที่เพิ่มค่าคงตัวเวลาของการคายประจุบนตัวเก็บประจุ C1 และเวลาประจุของตัวเก็บประจุ C2 แต่การกรองแรงดันแบบนี้ไม่ให้ผลดีเมื่อต้องการจ่ายกระแสไปโหลดด้วยค่ามากๆ เพราะกระแสจะทำให้เกิดกำลังสูญเสียสูงในตัวต้านทานและยังเป็นผลทำให้เกิดแรงดันตกคร่อมตัวต้านทานสูงอีกด้วย



รูปที่ 2.18 แสดงลักษณะสัญญาณเอาต์พุตและผลของการเปลี่ยนแปลงค่าแรงดันเอาต์พุตกับกระแสโหลด

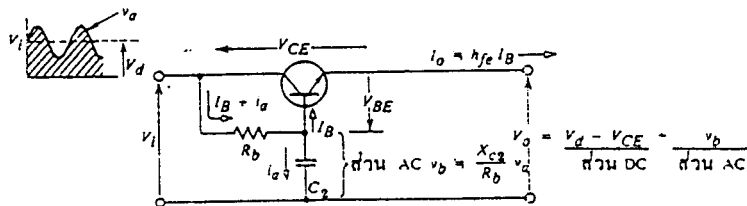


รูปที่ 2.18 แสดงลักษณะสัญญาณเอาท์พุทและผลของการเปลี่ยนแปลงค่าแรงดันเอาท์พุทกับกระแสไหลค

2.3.6 วงจรกรองโดยใช้ทรานซิสเตอร์ (TRANSISTOR FILTER)

วงจรชนิดนี้จะใช้ทรานซิสเตอร์แทน L กับ R ในรูปที่ 2.19 ค่า C จะถูกคูณด้วยค่า h_{fe} วงจรนี้จะทำการลดค่าริปเปิลลงได้มากกว่าเมื่อเทียบกับการใช้ตัวเก็บประจุที่มีขนาดเล็กที่ใช้กับวงจรแบบอื่น ขนาดของการลดทอนค่าริปเปิลของวงจรในรูปจะมีค่าโดยประมาณเป็นอัตราส่วนของ X_{c2} / R เมื่อ X_{c2} เป็นค่ารีแอกแตนซ์ของ C_2 นั่นคือถ้าตัวเก็บประจุถูกกำหนดไว้ให้มีค่าคงที่ (และค่า ω คงที่ด้วย) ค่า R มีค่ามากขึ้นเท่าไรค่าริปเปิลที่ปรากฏด้านออกจะน้อยลงเท่านั้นแต่ขณะเดียวกันค่าศักย์ค่าที่ตกคร่อมและกำลังที่สูญเสียไปก็จะมากขึ้นด้วย

เมื่อเปรียบเทียบการกรองริปเปิลโดยใช้ทรานซิสเตอร์ดังรูปกับแบบต่างๆที่ผ่านมาจะเห็นว่า กระแสเบส I_b จะมีค่าประมาณ $1/h_{fe}$ ของกระแสทางด้านออก I_o ที่มีลักษณะราบเรียบค่าความต้านทาน R สามารถเลือกให้เป็น $h_{fe} * R$ จะได้ผลเป็น $X_{c2} / R_b = X_{c2} / h_{fe} * R$ เมื่อเลือกตัวเก็บประจุให้มีค่าเท่ากับการกรองริปเปิลก็จะราบเรียบกว่าแบบกรองด้วยค่า RC เท่ากับค่า h_{fe}



2.4 วงจรคงค่าแรงดัน (VOLTAGE REGULATOR)

วงจรคงค่าแรงดัน หรือ วงจรเสถียรภาพของแหล่งจ่ายไฟ มีฟังก์ชันที่จะรักษาให้ระดับแรงดันมีค่าคงที่ แม้ว่าแรงดันทางด้านไฟสลับที่จ่ายให้วงจรหรือโหลดเปลี่ยนแปลงไปในวงจรคงค่าแรงดัน เมื่อแรงดันด้านเข้าเป็น V_i , แรงดันด้านออกเป็น V_o , กระแสของโหลดเป็น I_o และขนาดของการเปลี่ยนแปลงของค่าเหล่านี้เป็น ΔV_i , ΔV_o , และ ΔI_o สิ่งที่ใช้แสดงคุณสมบัติของวงจรจะแสดงได้ดังนี้

$$S = \Delta V_o / \Delta V_i \quad (2.5)$$

$$R_o = \Delta V_o / \Delta I_o \quad (2.6)$$

สมการที่ (2.5) แสดงอัตราส่วนของการเปลี่ยนแปลงของแรงดันด้านเอาต์พุต (ΔV_o) กับการเปลี่ยนแปลงของแรงดันทางเข้าอินพุต (ΔV_i) และเรียกว่า องค์กรประกอบของความเสถียร S (stabilization factor) สมการที่ (2.6) แสดงอัตราส่วนการเปลี่ยนแปลงของแรงดันด้านเอาต์พุต (ΔV_o) กับการเปลี่ยนแปลงของกระแสด้านเอาต์พุต (ΔI_o) และเรียกว่า ความต้านทานด้านเอาต์พุต R_o ค่า S และ R_o มีค่าน้อยลงเท่าใดวงจรคงค่าแรงดันจะมีคุณสมบัติดีขึ้นเท่านั้น

ปัจจุบันนี้อุปกรณ์อิเล็กทรอนิกส์ส่วนมาก มักจะต้องการแหล่งจ่ายไฟกระแสตรงมากกว่าหนึ่งระดับ ซึ่งวิธีที่จะได้แหล่งจ่ายไฟกระแสตรงนั้นจะได้อาจมาจากการเปลี่ยนแหล่งจ่ายไฟกระแสสลับให้เป็นแหล่งจ่ายไฟกระแสตรง ซึ่งการรักษาระดับแรงดันไฟตรงที่ได้นั้นจะต้องมีการเร็กกูเลทซึ่งมีอยู่ด้วยกัน 2 แบบคือ ลิเนียร์เร็กกูเลท และ สวิตชิงเร็กกูเลท

2.4.1 สวิตชิงเร็กกูเลเตอร์ (SWITCHING REGULATOR)

หลักการของแหล่งจ่ายไฟแบบสวิตชิงก็คือ สวิตซ์ทรานซิสเตอร์กำลังให้ ON และ OFF เต็มที่สลับไปมาเพื่อลดกำลังงานสูญเสียให้ต่ำที่สุดและใช้ตัวเหนี่ยวนำกับตัวเก็บประจุเพื่อเก็บพลังงานสำหรับการถ่ายเทให้แก่โหลดในระดับที่เหมาะสมกับการทำงานของสวิตชิงเพาเวอร์ซัพพลายโดยใช้บล็อกไดอะแกรมของสวิตชิงเพาเวอร์ซัพพลายชนิดหนึ่งดังแสดงในรูปที่ 2.20 ซึ่งประกอบด้วย 4 ภาคหลักคือ

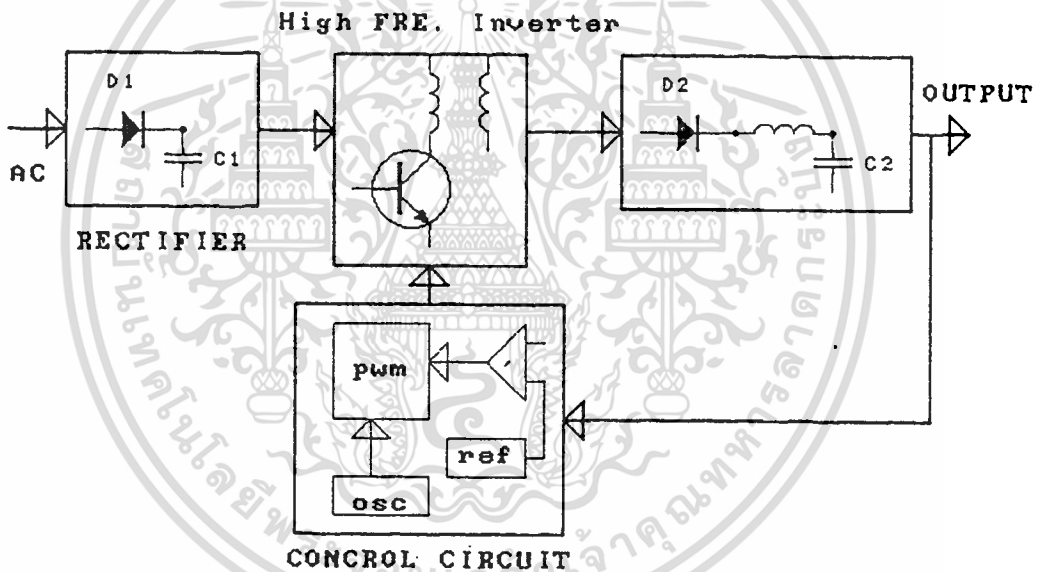
1. Input rectifier and filter

2. High frequency inverter

3. Output rectifier and filter

4. Control circuit

ลักษณะการทำงานตามบล็อกไดอะแกรมคือ AC line voltage จะเข้ามาทางอินพุท เร็คติไฟเออร์ (Input rectifier) และวงจรกรอง (Filter circuit) จะทำให้เกิดดีซีโวลต์เตจขึ้นและถูกช็อปโดยตัวทรานซิสเตอร์ด้วยความถี่สูงในส่วนของวงจร High frequency inverter และพลังงานจะถูกส่งผ่านโดย High frequency transformer ซึ่งจะได้เอาท์พุทโวลต์เตจตามต้องการ



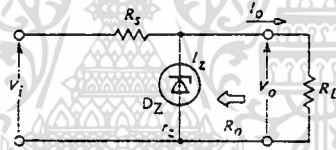
รูปที่ 2.20 บล็อกไดอะแกรมของ Basic Switching Power Supply

เอาท์พุทจากวงจร High frequency จะส่งผ่านเข้าไปในส่วนของ Rectifier และ Filter ซึ่งในส่วนนี้จะมีการตรวจสอบแรงดันเพื่อส่งไปยังวงจรควบคุมสำหรับวงจรควบคุม ซึ่งจะประกอบไปด้วยวงจร Oscillator, วงจร Pulse Width Modulator (PWM), วงจร Error Amplifier และวงจร Precision Voltage Reference และเอาท์พุทที่ได้จาก Error Amplifier จะถูกนำไปเปรียบเทียบกับ Input reference voltage ซึ่งได้มาจากส่วนของ Output rectifier และ Filter เมื่อโวลต์เตจมีค่ามากขึ้น โวลต์เตจจะลดลง Error Amplifier Sensor จะต้องมีค่าลดลงซึ่งจะทำให้วงจร PWM สร้างพัลส์

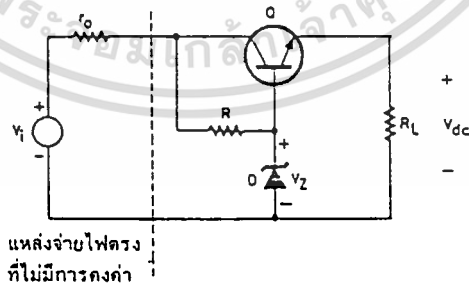
เอกสารนี้ที่มีความยาวขึ้นทำให้ช่วงของการทำงาน ON ของทรานซิสเตอร์นานขึ้นส่งผลให้สามารถยกระดับดีซีไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาท์พุทขึ้นมาได้ ดังนั้นเอาท์พุทของวงจรจะมีค่าคงเดิมส่วนสวิตชิ่งเพาเวอร์ซัพพลายชนิดอื่นก็มีหลักการแบบเดียวกัน

วงจรคงค่าแรงดันที่ใช้ซีเนอร์ไดโอด (ZENER DIODE REGULATOR) แรงดันเอาท์พุท V_o จะมีค่าเป็น $V_o = V_z$ อย่างไรก็ตามที่แรงดันเบรคดาวน์ V_z ของไดโอดจะเปลี่ยนแปลงไป ทั้งนี้ขึ้นกับการเปลี่ยนแปลงของกระแส I_z ที่ไหลผ่านไดโอดและอัตราส่วนของการเปลี่ยนแปลง ΔV_z กับ ΔI_z เรียกว่าความต้านทานขณะปฏิบัติงาน r_z (Operating Resistance) เพราะว่าการเปลี่ยนแปลงของ ΔI_o ของกระแสเอาท์พุทจะมีค่าประมาณเท่ากับ ΔI_z ดังนั้นความต้านทานเอาท์พุท R_o จะมีค่าประมาณ r_z วงจรคงค่าแรงดันแบบนี้จะมีข้อจำกัดอยู่ที่กระแส I_z ที่ไหลผ่านซีเนอร์ไดโอด ซึ่งจะไม่สามารถใช้ในวงจรที่มีการเปลี่ยนแปลงของกระแสเอาท์พุทมากๆ ได้



รูปที่ 2.21 แสดงวงจรคงค่าแรงดันที่ใช้ซีเนอร์ไดโอด

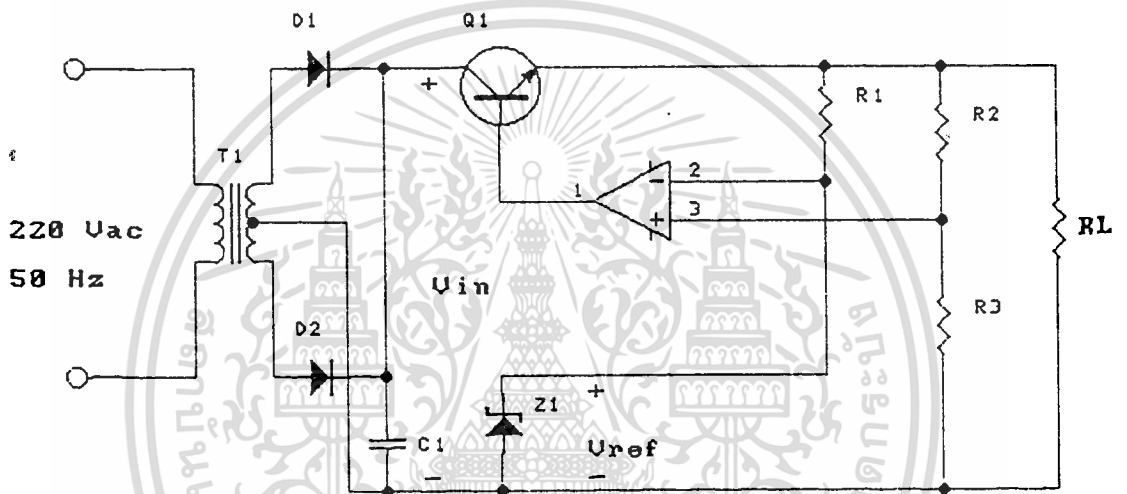


แหล่งจ่ายไฟตรง
ที่ไม่มีการคงค่า

รูปที่ 2.22 แสดงวงจรคงค่าแรงดันที่ใช้ทรานซิสเตอร์

วงจรคงค่าแรงดันที่ใช้ทรานซิสเตอร์ (TRANSISTOR REGULATOR) จากวงจรดังรูปที่ 2.22 ค่าแรงดันเอาท์พุทสามารถปรับได้ โดยการกระทำผ่านทรานซิสเตอร์ Tr_2 วงจรนี้จะให้ค่า S และ R_o ดีที่สุดถ้าสมมติให้แรงดันเอาท์พุท V_o ลดลง เนื่องมาจากการเปลี่ยนแปลงใดๆ ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก็ตามทำให้ V_{B2} ลดลง กระแสคอลเลคเตอร์ I_{C2} ของ Tr_2 จะลดลง แรงดัน V_R ที่ตกคร่อม R_1 จะลดลง V_{B1} จะมีค่าเพิ่มขึ้น แรงดัน V_{CB} ของ Tr_1 ก็จะลดลงทำให้แรงดันเอาต์พุต V_o เพิ่มขึ้นและจะมีค่าเท่ากับตอนเริ่มต้นส่วนในกรณีที่แรงดันเอาต์พุต V_o เพิ่มขึ้นเนื่องมาจากการเปลี่ยนแปลงใดๆก็ตามลักษณะการเปลี่ยนแปลงที่จะรักษาให้แรงดันเอาต์พุตกลับมามีค่าเท่าเดิมจะมีลำดับขั้นตอนกลับกัน



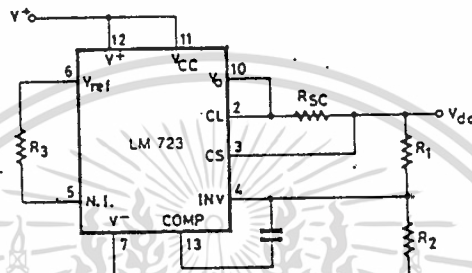
รูปที่ 2.23 วงจรพื้นฐานของลิเนียร์เรกูเลเตอร์

2.4.2 ลิเนียร์เรกูเลเตอร์ (LINEAR REGULATOR)

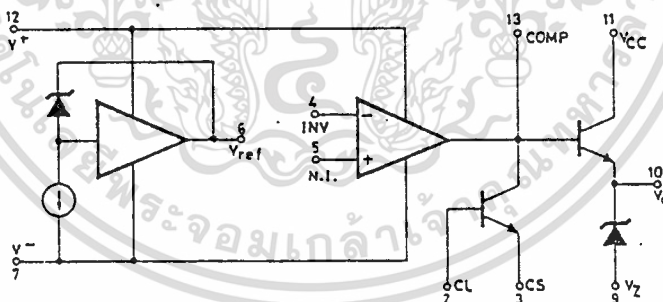
เนื่องจากวงจรลิเนียร์เรกูเลเตอร์ทั่วไปที่ใช้กันดังรูปที่ 2.23 นั้นเราพบว่าแรงดันที่จ่ายโหลด (V_o) จะได้จากตัวทรานซิสเตอร์ Q_1 โดยที่ Q_2 จะต้องถูกควบคุมด้วย ERROR AMP อีกที ERROR AMP นี้จะคอยขยายระดับความแตกต่างของแรงดันขาออกกับแรงดันอ้างอิง (V_{REF}) ซึ่งเป็นการป้อนกลับแบบลบนั่นเอง จุดอ่อนของวงจรแบบนี้ก็คือ หากแรงดันด้านอินพุต (V_{IN}) ซึ่งยังไม่ได้ทำการเรกูเลทจะมีค่าสูงกว่าแรงดันที่เอาต์พุต (V_o) จะทำให้เกิดแรงดัน V_{CB} สูง และหากกระแสที่จ่ายออกไปโหลดมีค่าสูงจะทำให้ I_C มีค่าสูง จะก่อให้เกิดกำลังงานสูญเสียมากที่ทรานซิสเตอร์กำลังงานที่สูงสูญเสียนี้จะก่อให้เกิดความร้อนที่ตัวทรานซิสเตอร์ซึ่งสูญเสียไปจึงมักจะให้แรงดันอินพุตสูงกว่าแรงดันเอาต์พุตไม่มากนักแต่ก็ต้องมากพอที่จะให้เรกูเลททำงานได้จึงจะ

เอกสารได้แรงดันเอาต์พุตเรียงตามต้องการงานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรคงค่าแรงดันที่ใช้ IC (LM 723) วงจรคงค่าแรงดันที่ใช้ IC LM 723 นี้เป็นวงจรคงค่าแรงดันที่สามารถใช้ได้สะดวกและมีคุณสมบัติที่ดี โดยให้การคงค่าแรงดันเท่ากับ 0.03% ของแรงดันเอาต์พุต วงจรที่ใช้ LM 723 นี้สามารถใช้เป็นวงจรคงค่าแรงดันแบบต่างๆได้หลายแบบ และอาจใช้เป็นวงจรควบคุมอุณหภูมิได้อีกด้วยวงจรสมมูลของ LM 723 แสดงดังรูปที่ 2.24



รูปที่ 2.24 แสดงวงจรสมมูลของ LM 723



รูปที่ 2.25 แสดงวงจรคงค่าแรงดัน 7-37 V ที่ใช้ LM 723

วงจร LM 723 นี้ให้แรงดันอ้างอิงในตัว และยังใช้ทรานซิสเตอร์ในการกำจัดกระแสไฟตรงที่เอาต์พุตโดยให้กระแสไหลผ่านความต้านทานค่าเล็กน้อยหนึ่ง ถ้ากระแสถึงค่าจำกัดแรงดันตกคร่อมความต้านทานจะมีค่าพอให้ทรานซิสเตอร์ตัวนี้ทำงาน ซึ่งมีผลทำให้วงจร LM 723 หยุดการคงค่าแรงดัน นั่นคือแรงดันเอาต์พุตจะลดลงโดยที่กระแสจะไม่เพิ่มสูงกว่าค่าจำกัดเลยวงจร

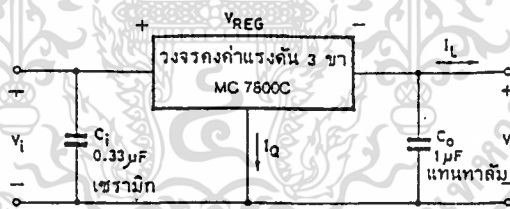
จำกัดกระแสนี้เป็นเสมือนวงจรป้องกัน (protection) ความต้านทาน R3 ควรเลือกให้เท่ากับ R1 ขนาน R2 เพื่อให้มีสัมประสิทธิ์อุณหภูมิ ST ต่ำสุด เราสามารถเพิ่มสมรรถนะของวงจร LM 723

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่ลงบนสื่อ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

โดยต่อวงจรภายนอกเช่น เมื่อใช้ทรานซิสเตอร์ในวงจรภายนอกจะสามารถต่อเป็นวงจรคงค่าแรงดันค่าลบได้ถ้าเพิ่มทรานซิสเตอร์ภายนอกต่อเป็นคู่คาร์ลิงคั่นกันทรานซิสเตอร์อนุกรมภายในวงจรที่ได้จะจ่ายกระแสได้มากขึ้นหรือให้แรงดันเอาต์พุตสูงขึ้นทั้งนี้ขึ้นอยู่กับสมรรถนะของทรานซิสเตอร์ตัวนั้น

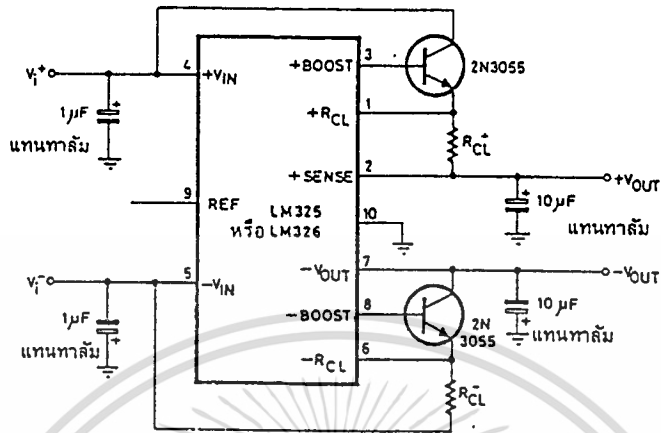
วงจรคงค่าแรงดันที่ใช้ IC แบบ 3 ขา (3 Terminal Regulator) วงจรคงค่าแรงดันแบบนี้จะใช้ในงานที่ไม่ต้องการเปลี่ยนแปลงค่าแรงดันและใช้กระแสไหลไม่เกิน 1 แอมป์แต่ละขาจะเป็นดังนี้ คือ ขาแรงดันเข้า (IN) ขาแรงดันออก (OUT) และ ขาร่วม (GND) แสดงดังรูปที่ 2.26 เรียกว่าเรกูเลเตอร์แบบ 3 ขา เบอร์ LM 340-XX ซึ่งค่า XX จะเป็นตัวเลขแสดงถึงแรงดันเอาต์พุตและมีการกระแสเอาต์พุตสูงสุดเป็น 1.5 A

นอกจากนี้ยังมี 78LXX ซึ่งมีค่ากระแสเอาต์พุตสูงสุดเป็น 100mA, 78M XX เป็น 500mA, 78 XX เป็น 1 A



รูปที่ 2.26 แสดงวงจรคงค่าแรงดันแบบ 3 ขา

วงจรคงค่าแรงดันที่ใช้ IC (LM 325, LM 326) IC เบอร์ LM 325 และ LM326 เป็นวงจรคงค่าแรงดันที่ให้แรงดันไฟตรงคงตัวบวกลบสองค่า คือ ± 15 โวลท์ และ ± 12 โวลท์ตามลำดับ โดยจ่ายกระแสไหลได้ 100 mA แหล่งจ่ายไฟตรงเช่นนี้เหมาะสมกับการใช้ไบอัสออปแอมป์ต่างๆ ถ้าต้องการเพิ่มกระแสไหลอาจต่อทรานซิสเตอร์อนุกรมภายนอกดังแสดงในรูปที่ 2.27



รูปที่ 2.27 แสดงวงจรคงค่าแรงดันบวกลบสมดุลที่มีการเพิ่มสมรรถนะการจ่ายกระแส

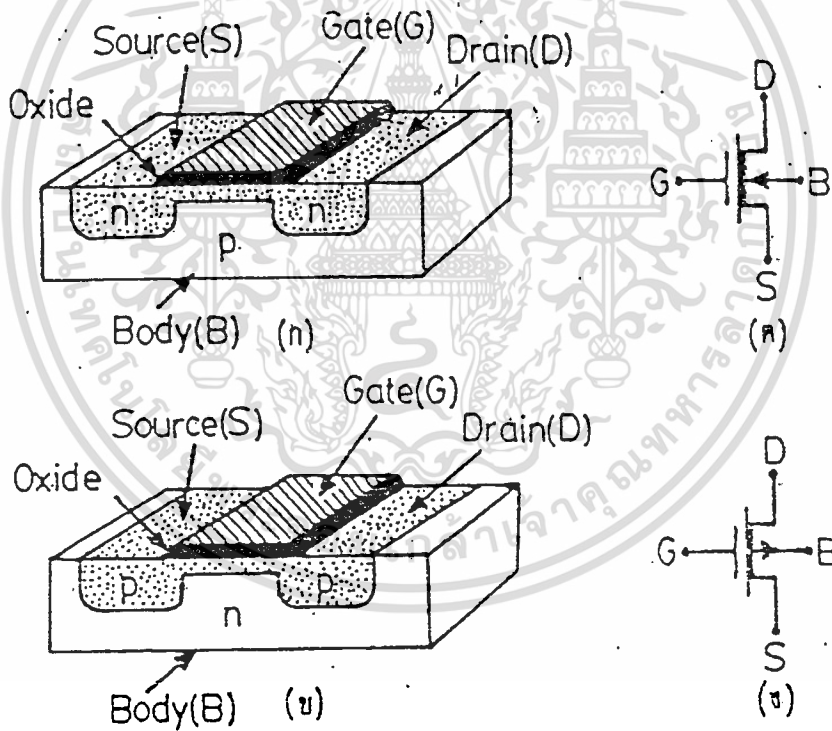
2.5 มอสเฟต (MOSFET)

มอสเฟต (MOSFET) เป็นเฟตชนิดหนึ่งที่มีชั้นซิลิคอนไดออกไซด์บางๆ กั้นอยู่ระหว่างขั้วโลหะของเกตกับเนื้อสารกึ่งตัวนำมอสเฟตมีคุณสมบัติเหนือกว่าเจฟตตรงที่มีอินพุทอิมพีแดนซ์ที่สูงกว่า ดังนั้นกระแสเกตจึงมีการรั่วไหล (Leakage Current) ต่ำมากประมาณ 10 พิโคแอมป์ มอสเฟตมีขบวนการสร้างไม่ยุ่งยากเหมือนกับไบโพลาร์ทรานซิสเตอร์ เนื่องจากได้มีการแพร่สารเจือปนลงในผลึกสารกึ่งตัวนำเพียงครั้งเดียวเท่านั้น (คล้ายขบวนการสร้างไดโอด) ต่างกับไบโพลาร์ทรานซิสเตอร์ที่ต้องการการแพร่สารเจือปนถึง 2 ครั้ง มอสเฟตถูกแบ่งออกเป็น 2 แบบจากลักษณะการเกิดแชนแนลขึ้นอยู่กับว่าสิ่งประดิษฐ์นั้นนำกระแส (Depletion) หรือ ไม่นำกระแส (Enhancement) ขณะเมื่อมีไบอัสเป็นศูนย์ ได้แก่ แบบดีเฟลทชันโหมด (Depletion Mode) และ เอ็นฮานซ์เมนต์โหมด (Enhancement Mode) และในแต่ละแบบต่างก็แบ่งได้ออกเป็น 2 ชนิดด้วยกัน อีกคือ ชนิด N-Channel และชนิด P-Channel ดังรูปที่ 2.28 และรูปที่ 2.29 ตามลำดับ

มอสเฟตแบบดีเฟลทชันโหมด ชนิด N-channel นี้ ประกอบด้วยปลายอิเล็กโทรดเกรนและซอสที่มีปลายทั้งสองข้างต่ออยู่กับสารกึ่งตัวนำชนิดเดียวกัน ซึ่งจะเป็นชนิดเอ็นบางๆที่ต่อถึงกันในลักษณะของแชนแนลซึ่งวางอยู่บนผิวหน้าของฐานรอง (Substrate) ชนิดพีจากนั้นจึงวางอิเล็กโทรดเกตซึ่งเป็นโลหะเหนือบานของแชนแนลชนิดเอ็นซึ่งจะกั้นด้วยฉนวนบางๆของซิลิคอนไดออกไซด์ (SiO₂) โดยมีค่าพิคัดความต้านทาน (Resistivity) ประมาณ 10¹⁵ โอห์ม (ณ อุณหภูมิห้อง) ทำนอง

เดียวกันถ้าเปลี่ยนไปใช้ฐานรองที่เป็นชนิดอื่น และจะมีแกนแนลที่วางอยู่บนผิวหน้าของฐานรอง เป็นชนิดที่เราเรียกว่ามอสเฟตแบบดีเฟลทซ์นโหมคชนิด P-channel ดังรูปที่ 2.28

ในการทำงานของมอสเฟตแบบดีเฟลทซ์นโหมคนี้ สามารถทำงานในย่านดีเฟลทซ์นด้วย ไบอัสย้อนกลับ (คล้ายการทำงานของ JFET) และยังสามารถทำงานได้อีกในย่านเอ็นฮานเมนท์ด้วย ไบอัสตรงโดยมีแรงดันไบอัสเกตซอส (V_{GS}) ควบคุมการไหลของกระแสเดรน (I_D) ที่เกิดขึ้นดังนั้น จะเห็นได้ว่ามอสเฟตชนิดนี้สามารถควบคุมการไหลของกระแสเดรนโดยการให้การไบอัสที่แรงดันเกตซอส หรือ V_{GS} ได้ทั้งการไบอัสย้อนกลับ และการไบอัสตรงดังแสดงคุณลักษณะสมบัติ (Characteristic Curve) ของกระแสเดรนในรูปที่ 2.30

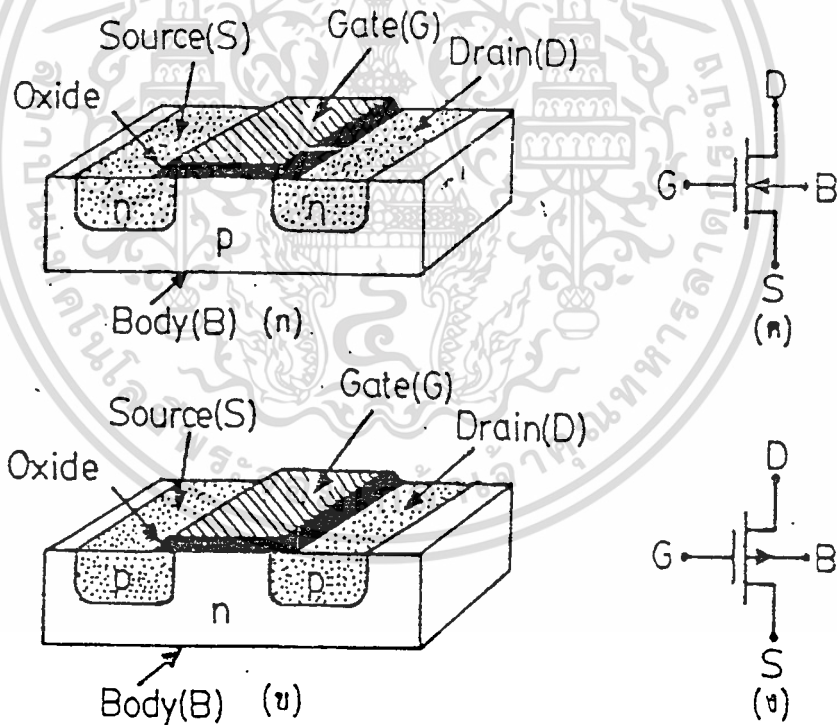


รูปที่ 2.28 แสดงโครงสร้างและสัญลักษณ์ของ MOSFET ชนิดดีเฟลทซ์น

- (ก) N-channel
- (ค) สัญลักษณ์ของ N-channel
- (ข) P-channel
- (ง) สัญลักษณ์ของ P-channel

ส่วนมอสเฟตแบบเอ็นฮานเมนท์โหมคชนิด N-channel และ P-channel มีขบวนการ
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 สร้างเช่นเดียวกันกับการสร้างมอสเฟตแบบดีเฟลทซ์นโหมคชนิด N-channel และ P-channel
 ไม่ว่าจะรู้ใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามลำดับทุกประการแต่จะมีความแตกต่างกันเฉพาะในส่วนของการสร้างแชนแนลเท่านั้น ซึ่งในมอสเฟตแบบเอ็นฮานเมนท์โหมดนี้ จะมีส่วนปลายอิเล็กโทรดเกรนและซอสทั้งสองข้างต่ออยู่กับสารกึ่งตัวนำชนิดเดียวกัน ซึ่งในลักษณะของแชนแนลซึ่งวางอยู่บนผิวหน้าของฐานรองแต่แชนแนลดังกล่าวซึ่งจะไม่ต่อถึงกันโดยที่มีระยะห่างหรือความยาวของแชนแนล (Channel-Length) เกิดขึ้นเป็น L และจะมีความกว้างของแชนแนล (Channel Width) เป็น W ดังรูปที่ 2.31 ในการทำงานของมอสเฟตแบบเอ็นฮานเมนท์โหมดสามารถทำงานได้เฉพาะย่านเอ็นฮานเมนท์ด้วยไบอัสตรงเท่านั้นไม่สามารถทำงานในย่านของดีเพลชันด้วยไบอัสย้อนกลับได้ เช่น ในมอสเฟตชนิด N-channel เมื่อ V_{GS} จะมีค่าเป็นลบหรือศูนย์จะยังไม่มีการเคลื่อนที่ของอิเล็กตรอน เพราะไม่มีทางผ่านกระแสจากเกรนไปซอสแต่หากเมื่อมีแรงดันบวกค่าหนึ่งป้อนเข้าที่เกทยังผลทำให้เกิดแชนแนลขึ้นขนาดหนึ่ง



รูปที่ 2.29 แสดงโครงสร้างและสัญลักษณ์ของ MOSFET ชนิดเอ็นฮานเมนท์

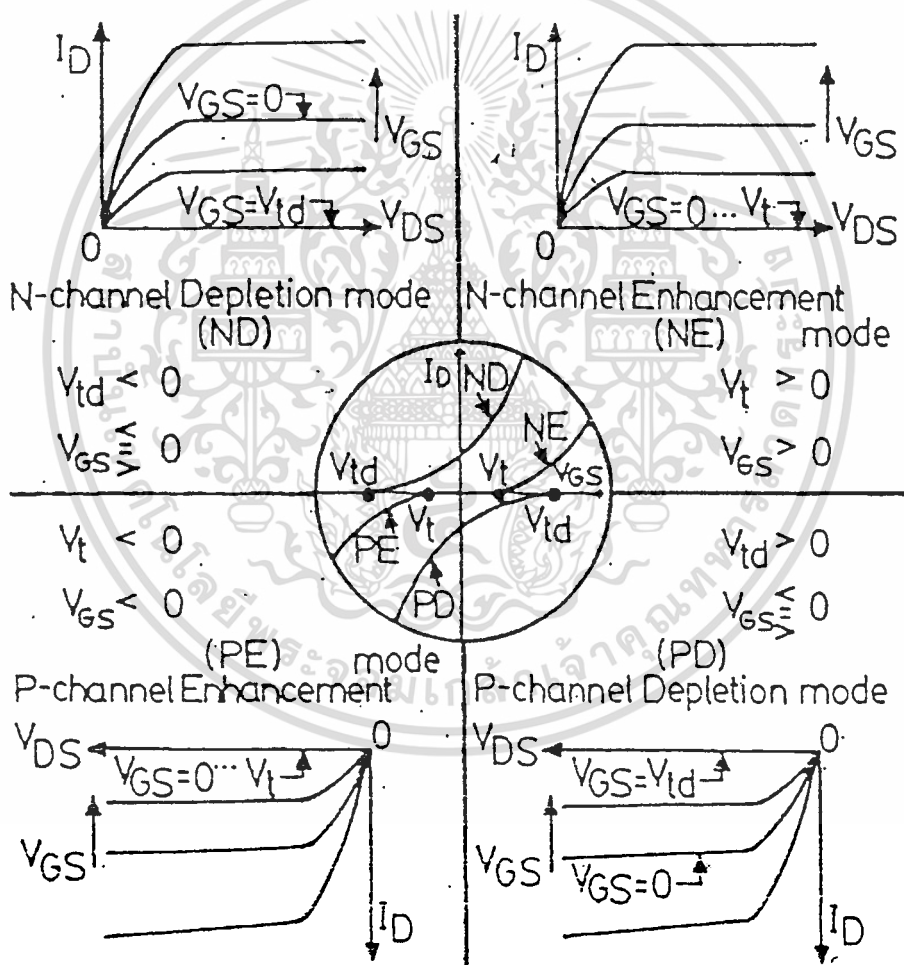
(ก) N-channel

(ค) สัญลักษณ์ของ N-channel

(ข) P-channel

(ง) สัญลักษณ์ของ P-channel

ซึ่งทำให้เกิดมีกระแสทรานซิสเตอร์ไหลเกิดขึ้นจำนวนหนึ่งและถ้าเพิ่ม V_{GS} ให้มีค่าบวกมากขึ้น นั่นคือ แชลแนลจะโตขึ้นทำให้กระแสทรานซิสเตอร์ไหลเพิ่มมากขึ้นซึ่งการไหลของกระแสทรานซิสเตอร์ดังกล่าวจะเป็น การไหลของกระแสอิเล็กตรอน ส่วนกรณีของมอสเฟตแบบ เอ็นฮานซ์เมนต์โหมดชนิด P-channel นั้นจะมีการทำงานเช่นเดียวกันกับชนิด N-channel เพียงแต่ว่าแรงดันที่ให้ยังเกทและซอร์สจะต้อง เป็นแรงดันที่ตรงกันข้าม และการไหลของกระแสทรานซิสเตอร์ดังกล่าวจะเป็นการไหลที่เกิดขึ้นของกระแส โฮล ดังแสดงคุณลักษณะสมบัติของกระแสทรานซิสเตอร์ในรูปที่ 2.30



รูปที่ 2.30 แสดงคุณลักษณะของกระแสทรานซิสเตอร์สำหรับ MOSFET ทั้ง 4 รูปแบบ

ก่อนจะกล่าวถึงทฤษฎีการทำงานของมอสเฟต . ซึ่งจะกล่าวถึงความสัมพันธ์ของกระแส เอกสาร (ID) กับค่าแรงดันที่เกทกับซอร์ส (VGS) เพื่อใช้คำนวณเปรียบเทียบและอธิบายผลค่า หรือค่า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปรากฏการณ์ที่เกิดขึ้นในวงจรที่ทำการออกแบบเพื่อให้เกิดความเข้าใจยิ่งขึ้นจึงใช้รูปแบบ (Model) การใช้งานมอสเฟทภายในโปรแกรมสำเร็จรูปที่มีชื่อว่า SPICE (Simulation Program with Integrated Circuit Emphasis) เพื่อใช้ในการเลียนแบบ (Simulation) การทำงานของวงจรที่ออกแบบขึ้นให้เป็นไปตามทฤษฎีที่ได้คำนวณไว้ และให้ค่าที่เกิดขึ้นเป็นไปตามผลการทดลองมากที่สุด ดังนั้นในการลอกเลียนแบบการทำงานของมอสเฟทใน SPICE รุ่น 2G หรือ SPICE 2G.6 ได้แบ่งรูปแบบระดับการทำงานออกเป็น 3 รูปแบบ คือ ระดับ 1, 2 และ 3 คือ

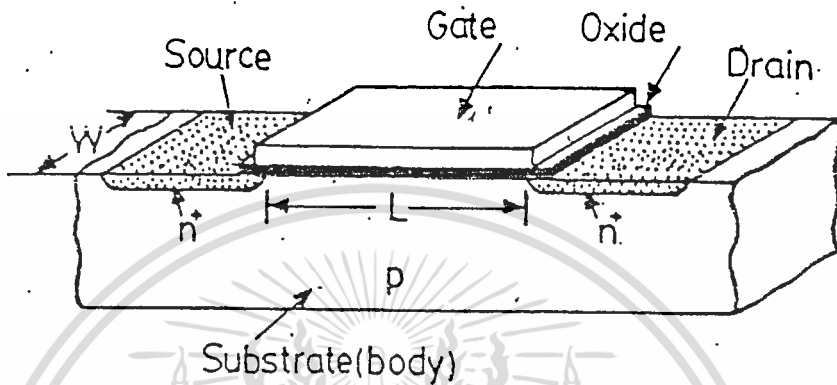
ระดับที่ 1 เป็นรูปแบบที่ใช้เลียนแบบการทำงานของมอสเฟท ซึ่งจะเป็นไปตามข้อกำหนดโมเดลของ H.Shichman and D.A.Hodges และยังมีการทำงานเช่นเดียวกับโมเดลของ C.T Sah ด้วยเช่นกันโมเดลนี้เป็นรูปแบบพื้นฐานที่สุดเหมาะสำหรับใช้กับเซลล์ที่มีความยาว L (Channel Length) มากกว่า 10 ไมครอนขึ้นไปใช้ประโยชน์เพื่อยืนยันความเป็นจริงซึ่งจะไม่เกิดความผิดพลาด (Error) ขึ้นถึงแม้จะเป็นการคำนวณหรือจากเครื่องคิดเลขดังนั้นในการใช้ SPICE เลียนแบบการทำงานของมอสเฟทในวิทยานิพนธ์ฉบับนี้ วงจรที่ออกแบบขึ้นจากมอสเฟททั้งหมด จะใช้การเลียนแบบการทำงานด้วยระดับที่ 1 ทั้งสิ้นเพื่อที่จะได้เปรียบเทียบกับสมการ ซึ่งมีรูปแบบที่เข้าใจได้ง่าย

ระดับที่ 2 มีความแตกต่างจากระดับที่ 1 คือ โมเดลนี้จะออกแบบมาเพื่อปรับปรุงแก้ไขพฤติกรรมโดยเฉพาะอย่างยิ่งกับดีไวซ์ที่มีขนาดเล็ก ซึ่งจะมีความยาวของเซลล์หรือ L น้อยกว่า 3 ไมครอน ซึ่งเป็นลักษณะของ Short Channel Effects ที่เกิดขึ้นในการพิจารณาใน 1 มิติ (One Dimensional) หรือ ถ้าในการพิจารณาใน 2 มิติ (Two Dimensional) จะคำนึงถึงผลของดีไวซ์ที่มีความกว้างเซลล์ (Channel Width) หรือ W น้อยกว่า 4 ไมครอน ซึ่งจะเป็นผลของ (เหมาะสมที่จะสามารถวิเคราะห์หรือคำนวณด้วยมือได้ดังที่จะกล่าวในรายละเอียดต่อไป) Narrow Width Effect ที่เกิดขึ้นด้วยจากผลกระทบกับดีไวซ์ที่มีขนาดเล็กดังที่กล่าวมาจะเป็นผลที่รวมเรียกว่า Second Order Effects และอีกประการหนึ่งในระดับที่ 2 จะใช้เวลาที่ CPU คำนวณการเปลี่ยนแปลงของการทำงานของมอสเฟทระหว่างช่วงอิ่มตัว (Saturated Region) กับช่วงเชิงเส้น (Linear Region) มากขึ้นเพราะประกอบด้วย Routing Routine ของสมการซึ่งมีความซับซ้อนอยู่จำนวนมาก (สมการดังกล่าวไม่เหมาะสมกับการวิเคราะห์ด้วยเครื่องคิดเลขหรือเป็นการคำนวณด้วยมือได้)

ระดับที่ 3 เป็นโมเดลที่ออกแบบขึ้นจากการสังเกตพฤติกรรม หรือ ได้ระหว่างประสบการณ์กับการทดลอง (Semi Empirica Model) หรือ จากหลายประสบการณ์ต่างๆของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พารามิเตอร์ (พารามิเตอร์จะไม่เด่นชัดออกมาเข้าใจได้ยาก เพราะพารามิเตอร์อาจจะต้องมีการปรับปรุงแก้ไขให้ดีขึ้นเพื่อให้มีความเหมาะสมอยู่เสมอ) ซึ่งสิ่งนี้เองเป็นพื้นฐานที่มาของระดับที่ 3



รูปที่ 2.31 แสดงโครงสร้างของ MOSFET แบบเอ็นฮานเมนต์ใหม่ชนิด N-channel

สำหรับโมเดลในระดับที่ 3 อาจจะต้องเพิ่มวิธีการลดเวลาการคำนวณลงในจุดซึ่งจะต้องใช้การคำนวณการเปลี่ยนแปลงช่วงอิ่มตัว (Saturated Refion) และช่วงเชิงเส้น (Linear Region) เพื่อลดเวลาที่ CPU ใช้คำนวณลงด้วย ดังนั้นความสัมพันธ์ระหว่างกระแสเดรน (I_D) กับค่าแรงดันเกตซอส (V_{GS}) และค่าพารามิเตอร์ต่างๆ ของมอสเฟต ซึ่งถูกเสนอไว้เมื่อปี ค.ศ.1964 โดย C.T Sah ดังสมการที่ (2.7) นี้บางครั้งจะเรียกสมการนี้ว่า Sah Equation ภายหลังจากนั้นในปี ค.ศ.1968 H.Shichman and D.A.Hodges นำสมการนี้ไปสร้างเป็นโมเดล บรรจุลงในเครื่องคอมพิวเตอร์เพื่อใช้ในการเรียนแบบการทำงานของมอสเฟต ซึ่งเป็นรูปแบบของระดับที่ 1 ดังที่กล่าวมาข้างต้นชนิด N-Channel ส่วนในกรณีของมอสเฟตชนิด P-Channel ทิศทางของแรงดันเกตซอส และกระแสเดรนไปในทิศตรงกันข้ามกันดังนั้นสมการที่จะกล่าวต่อไปนี้ทั้งหมดจะยึดถือทิศทางแรงดันและการไหลของกระแสตามรูปแบบการไบอัสของมอสเฟตชนิด N-channel ทั้งสิ้นดังนี้

$$I_D = (K'W/L) * [(V_{GS} - V_T) * V_{DS} - V_{DS}^2/2] \quad (2.7)$$

$$\text{ซึ่งมีค่าของ } K' = \mu_o * C_{ox} \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_{ox} = \epsilon_{ox} / T_{ox} \quad (2.9)$$

$$V_T = V_{TO} + \Upsilon [(2|\phi_F| + V_{SB})^{1/2} - (2|\phi_F|)^{1/2}] \quad (2.10)$$

$$\Upsilon = (2q \epsilon_{-1} * N_{SUB})^{1/2} / C_{ox} \quad (2.11)$$

$$\phi_F = (kT/q) * \ln(N_{SUB} / n_i) \quad (2.12)$$

ในการจัดไบอัสการทำงานให้กับมอสเฟทนั้นสามารถแบ่งการพิจารณาการทำงานออกได้เป็น 3 ขอบเขต (Region) ด้วยกัน ทั้งนี้ขึ้นอยู่กับทางเลือกพิจารณาค่าของ $(V_{GS} - V_T)$ ดังต่อไปนี้

2.5.1 ช่วงที่มอสเฟทไม่ทำงาน (Cutoff Region)

เนื่องจากแรงดันไฟฟ้าที่เกตกับซอส (V_{GS}) ไม่สามารถเอาชนะค่าของแรงดันวิกฤติ (V_{GS}) ได้หรือ V_{GS} มีค่าน้อยกว่า V_T นั่นเองจึงไม่สามารถทำให้เกิดมีกระแสเดรน (I_D) ไหลได้ดังนั้น

$$I_D = 0, (V_{GS} - V_T) < 0 \quad (2.13)$$

2.5.2 มอสเฟทมีการทำงานในช่วงไม่อิ่มตัว (Non-Saturated)

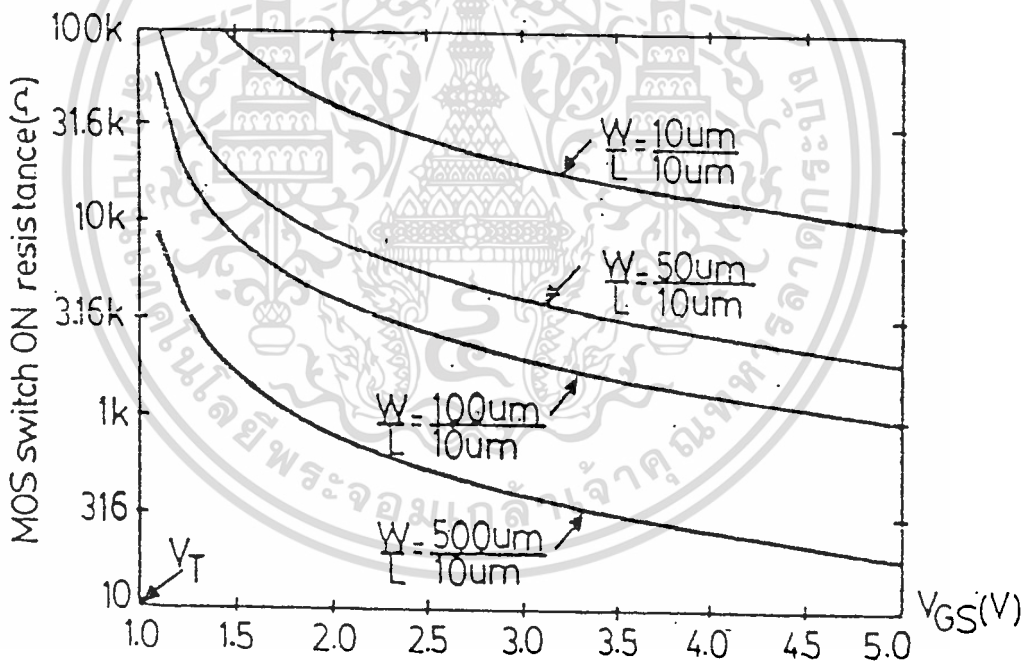
เนื่องจากช่วงนี้จะไบอัสให้ค่าของแรงดันไฟฟ้าที่เดรนกับซอส (V_{DS}) จะมีค่าน้อยกว่าค่าของ $(V_{GS} - V_T)$ มากดังนั้นในเทอมของ $V_{DS}^2 / 2$ ในสมการ (2.7) จึงสามารถตัดทิ้งได้ (เพราะมีค่าน้อยมาก) ผลคือจะทำให้ค่าของ I_D มีลักษณะเป็นเชิงเส้นกับค่าของ V_{DS} ซึ่งจะได้จากลักษณะความเป็นเชิงเส้นดังกล่าวทำให้ค่าความชัน (Slope) ที่เกิดขึ้นมีค่าเป็นความต้านทาน ซึ่งขึ้นอยู่กับค่าแรงดันไฟฟ้าของ V_{GS} ซึ่งจะเรียกลักษณะของความต้านทานที่ได้กล่าวมาแล้วนี้ว่า Voltage Control Resistance หรือ VCR ดังสมการ (2.16) ดังนั้นในการออกแบบให้มอสเฟทมีการทำงานเป็นแอกทีฟโหลด (Active Resistors Loads) หรือ สวิตช์ (Switch) ซึ่งค่าความต้านทานที่เกิดขึ้นต้องการให้มีค่าต่ำจึงมักเลือกการไบอัสมอสเฟทในช่วงนี้ดังนั้น

$$I_D = (K'W/L) * [(V_{GS} - V_T) * V_{DS} - V_{DS}^2/2], 0 < V_{DS} \ll (V_{GS} - V_T) \quad (2.14)$$

จาก (2.8) ถ้าไบอัสให้ $0 < V_{DS} \ll (V_{GS} - V_T)$ จะประมาณสมการได้เป็น

$$I_D = (K'W/L) * (V_{GS} - V_T) * V_{DS}, 0 < V_{DS} \ll (V_{GS} - V_T) \quad (2.15)$$

$$V_{DS} / I_D = R_{ON} = L / [K'W * (V_{GS} - V_T)] \quad (2.16)$$



รูปที่ 2.32 แสดงค่าของ ON Resistance (R_{ON}) สำหรับ NMOS ด้วยการกำหนดให้อัตราส่วนของ W/L เท่ากับ 10/10, 50/10, 100/10 และ 500 μm/10 μm ตามลำดับ

จาก (2.16) จะเห็นได้ว่าต้องการให้ค่าของ R_{ON} มีค่าต่ำๆ กระทำได้โดยเพิ่มค่าแรงดันไฟฟ้าของ V_{GS} มากๆ และกำหนดให้อัตราส่วนของ W/L มีค่ามากด้วยเช่นกัน (ขณะที่ค่าแรงดันไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้)

ไฟฟ้าของ V_{DS} มีค่าน้อยๆ แต่มากกว่าศูนย์) ดังแสดงค่าของ R_{ON} ที่เกิดขึ้นจาก NMOS ด้วยขบวนการสร้างให้ W/L มีค่าเป็น 10/10, 50/10, 100/10, และ 500 $\mu\text{m} / 10 \mu\text{m}$ ดังรูปที่ 2.32

2.5.3 มอสมฟท์มีการทำงานในช่วงอิ่มตัว (Saturation Region)

เนื่องจากช่วงนี้จะให้ไบอัสค่าของแรงดันไฟฟ้าที่ครนกับซอส (V_{DS}) มีค่ามากกว่า หรือเท่ากับ ($V_{GS}-V_T$) ทำให้เกิดปรากฏการณ์ที่เรียกว่า พินช์ออฟแชนแนล (Channel to pinch off) หรือแรงดันอิ่มตัวของมอสมฟท์ (Saturation Voltage) สำหรับมอสมฟท์ค่าแรงดันอิ่มตัวดังกล่าวมีค่าเป็นสมการ (2.17)

$$V_{DS(SAT)} = (V_{GS} - V_T) \quad (2.17)$$

จาก (2.17) หรืออาจกล่าวได้ว่า

$$V_{DS(SAT)} = V_{DG(SAT)} + V_{GS} = V_{GS} - V_T \quad (2.18)$$

ดังนั้นพบอีกว่า

$$V_{DG(SAT)} = -V_T \quad (2.19)$$

ถ้าทำการแทนค่าสมการ (2.17) ลงในสมการ (2.7) แล้วจะพบว่าค่าของกระแสครน (I_D) ที่เกิดขึ้นเป็นกระแสอิ่มตัว (Saturation Current) มีค่าคงที่ที่ไม่ขึ้นกับแรงดันไฟฟ้า V_{DS} แต่จะขึ้นอยู่กับค่าของ $(V_{GS} - V_T)^2$ ซึ่งสมการดังกล่าวเป็นไปตามคุณลักษณะที่เรียกว่า กฎของสมการกำลังสอง (Square Law Characteristic of an MOS Transistor in Saturation) ดังสมการที่ (2.20)

$$I_D = (K'W/2L) * (V_{GS} - V_T)^2, 0 < (V_{GS} - V_T) \ll V_{DS} \quad (2.20)$$

2.5.4 หลักการ DRIVE POWER MOSFET

เพาเวอร์มอสเฟต (POWER MOSFET) มีคุณลักษณะสมบัติหลายประการแตกต่างไปจาก อุปกรณ์ไบโพลาร์ ซึ่งปกติจะต้องการสัญญาณขับในลักษณะแรงดันต่ำแต่กระแสสูง ในขณะที่ เพาเวอร์มอสเฟตต้องการสัญญาณแรงดันสูงโดยดึงกระแสอินพุตต่ำ ซึ่งในการออกแบบวงจรที่ขับ เพาเวอร์มอสเฟตนั้นต้องพิจารณาถึงสิ่งต่างๆ ต่อไปนี้

1. ความต้านทานเอาต์พุตของวงจรขับเพาเวอร์มอสเฟตจะต้องมีค่าต่ำเนื่องจาก เพาเวอร์มอสเฟตใช้พื้นที่ชิปค่อนข้างใหญ่คั้งนั้นการขับเพาเวอร์มอสเฟตจึงเสมือนการขับวงจร CAPACITIVE REACTANCE NETWORK เนื่องจาก C ที่ขาเกตของตัวอุปกรณ์นั่นเอง

2. แรงดันไฟฟ้าที่ป้อนเข้าที่ขาเกตต้องมีค่าไม่เกิน 10 หรือ 20 โวลต์ ขึ้นอยู่กับอุปกรณ์ เนื่องจากชั้นฉนวนที่ทำเป็นเกตนั้นใช้สารอ็อกไซด์ที่มีความหนาน้อยกว่า 0.001 นิ้วจึงอาจจะขาด ในได้หากป้อนแรงดันเข้าระหว่างเกตกับซอสเกิน 10 หรือ 20 โวลต์

3. ค่า POWER LOSS ที่ POWER MOSFET (P_d) ต้องมีค่าเป็นไปตามสมการ

$$T_d + P_d * r(t) * R_{\theta dc} < T_{dmax}$$

ค่า T_{dmax} , $R_{\theta dc}$ ดูจาก DATA BOOK

$r(t)$ ดูจาก THERMAL RESPONSE CURVE

สำหรับการเลือกเพาเวอร์มอสเฟตในการใช้งานต่าง ๆ นั้นมีข้อพิจารณาดังนี้

1. ค่าศักย์คาไฟฟ้าสูงสุดระหว่างเดรนกับซอสซึ่งในการใช้งานจริงนั้นควรจะต้องระวัง TRANSIENT VOLTAGE จากแหล่งจ่ายไฟ โดยส่วนมากแล้วจะนิยมเพื่อค่าในคุณสมบัติไว้ ประมาณ 3 เท่าเมื่อเทียบกับค่าที่ใช้งานจริง

2. ศักย์คาสูงสุดของกระแสเดรน ซึ่งมีค่าขึ้นกับค่าความกว้างของพัลส์และคุณสมบัติของ อุปกรณ์และ THERMAL RESISTANCE

3.ค่าความต้านทานของมอสเฟต ในขณะที่มอสเฟตกำลังทำงานระหว่างขาเดรนกับขาซอส (DRAIN TO SOURCE RESISTANCE) ซึ่งเป็นตัวจำกัดกระแสไฟฟ้าเมื่อศักย์คาไฟฟ้าระหว่างขาเดรนกับซอสจะมีค่าต่ำ

4. อุณหภูมิที่ตัวถัง

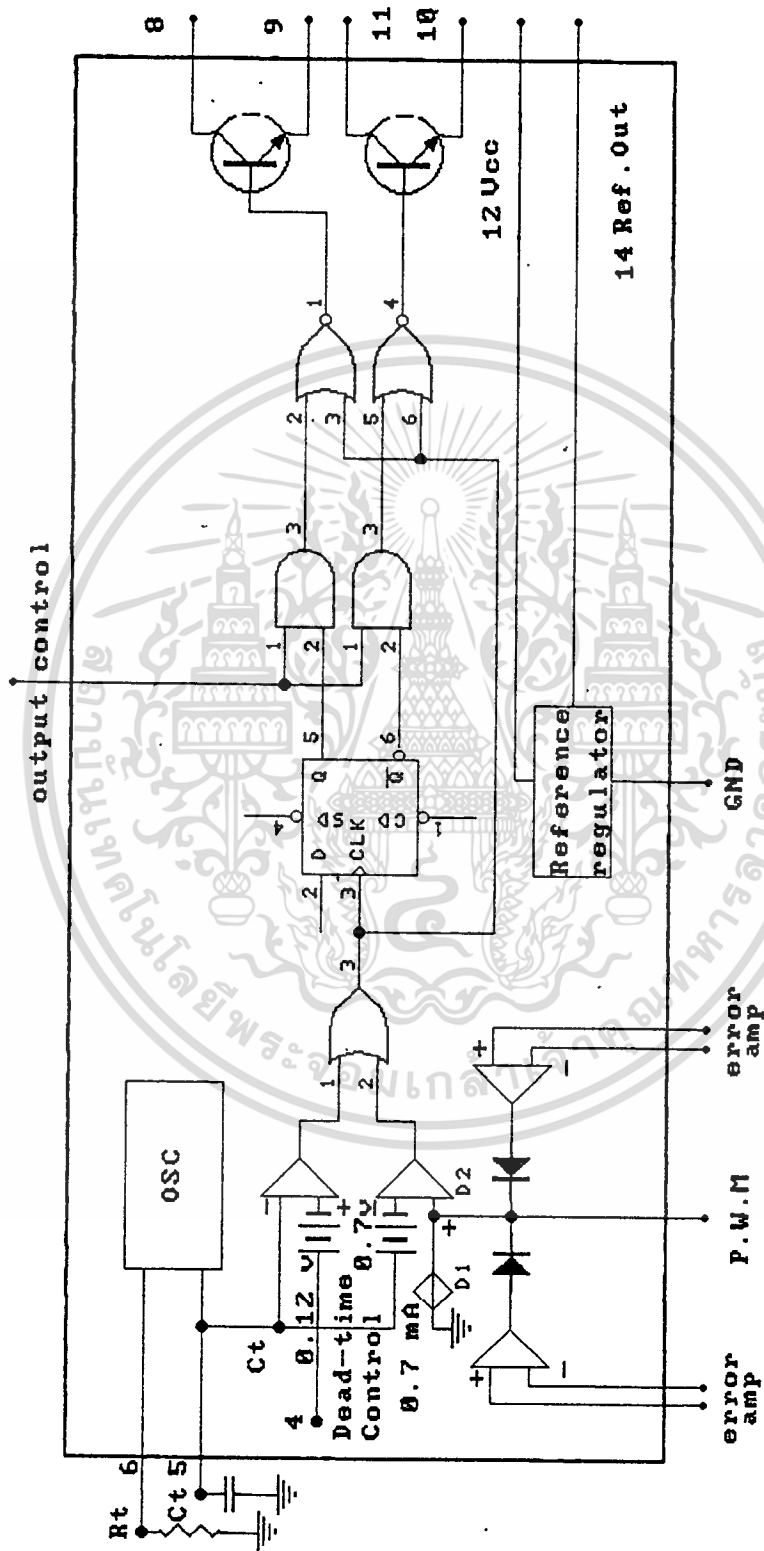
2.6 วงจรกำเนิดพัลส์

TL 494 เป็นวงจรควบคุม PULSE WIDTH MODULATION โดยความถี่ไม่เปลี่ยนแปลง ซึ่งเป็นส่วนประกอบที่สำคัญใน SWITCHING POWER SUPPLY ภายในจะมีวงจรมกำเนิดสัญญาณ SAW TOOTH โดยสามารถเลือกค่าความถี่ของสัญญาณได้จากค่า R และ C ที่ต่อจากภายนอกโดยค่าความถี่ของสัญญาณ SAW TOOTH จะเท่ากับ

$$F_{osc} = 1.1 / (R_t * C_t)$$

บล็อกไดอะแกรมของ TL 494 แสดงได้ดังรูปที่ 2.33 ซึ่งสามารถอธิบายได้ดังนี้โดยการเทียบขนาดของสัญญาณ SAW TOOTH ด้านบวกกับสัญญาณควบคุม 2 สัญญาณ ได้แก่สัญญาณ FEEDBACK / PWM COMPARATOR INPUT และสัญญาณ DEAD TIME CONTROL โดยเมื่อใดที่ขนาดของสัญญาณ SAW TOOTH มีค่ามากกว่าขนาดของสัญญาณควบคุม 2 สัญญาณนี้แล้วก็จะทำให้มีสัญญาณเอ๊าท์พุทเกิดขึ้นคือ ทรานซิสเตอร์ Q1 ทำงาน (ทรานซิสเตอร์ Q1 และ Q2 จะสลับช่วงการทำงานกัน) ซึ่งการเพิ่มขึ้นของขนาดของสัญญาณควบคุม 2 สัญญาณนี้จะทำให้เกิดการลดลงของความกว้างของสัญญาณพัลส์เอ๊าท์พุทขึ้นอย่างเป็นเชิงเส้น

สัญญาณควบคุม 2 สัญญาณนี้เป็นสัญญาณที่ป้อนจากภายนอก โดยสามารถป้อนเข้าทางขา DEADTIME CONTROL (ขา 4) , ขา ERROR AMPLIFIER INPUT (ขา 1,2,15,16) หรือ ขา FEEDBACK INPUT (ขา 3) เนื่องจาก DEAD TIME CONTROL COMPARATOR มีค่าออฟเซ็ทประมาณ 120 mV ซึ่งจะทำให้ค่าสูงสุดของ DUTY CYCLE ของสัญญาณเอ๊าท์พุทจะมีค่าไม่ถึง 100 เปอร์เซ็นต์คือ จะมีค่าประมาณ 96 เปอร์เซ็นต์เมื่อขา OUTPUT CONTROL (ขา 13) ต่อกับกราวด์และจะเป็น 48 เปอร์เซ็นต์เมื่อขา OUTPUT CONTROL ต่อกับขา REFERENCE LINE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.33 โครงสร้างภายในไอซี TL494 ให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Vref) นอกจากนี้ค่า DEAD TIME ของสัญญาณเอาต์พุตของ TL 494 อาจถูกควบคุมด้วยสัญญาณอินพุตที่ป้อนที่ขา DEAD TIME CONTROL โดยตั้งค่าศักย์คาไฟฟ้าที่ป้อนเข้าที่ขานี้ให้มีค่าอยู่ในช่วง 0 ถึง 3.5 โวลต์

เอาต์พุตของ PWM COMPARATOR จะเป็นค่าเฉลี่ยเอาต์พุตของ ERROR AMP ซึ่งค่าศักย์คาไฟฟ้าที่จุดนี้จะมีผลต่อค่าความกว้างของพัลส์เอาต์พุต ซึ่งการปรับค่าเวลา ON TIME จากค่าสูงสุดถึงศูนย์ทำได้โดยปรับค่าศักย์คาไฟฟ้าที่ขา FEEDBACK INPUT ให้มีค่าจาก 0.5 ถึง 3.5 โวลต์โดยที่ ERROR AMPLIFIER 2 ตัวนี้สามารถ SENSE เอาต์พุตได้ทั้งศักย์คาไฟฟ้าเอาต์พุตและกระแสไฟฟ้าเอาต์พุต วงจร TL 494 นี้สามารถทำงานได้ 2 ลักษณะคือ

2.6.1 PUSH-PULL MODE

เป็นลักษณะการทำงานที่ทรานซิสเตอร์ Q1 และ Q2 สลับกันทำงานซึ่งจะให้ค่า DUTY CYCLE สูงสุดของสัญญาณเอาต์พุตมีค่าประมาณ 50% และความถี่ของสัญญาณเอาต์พุตจะเป็นครึ่งหนึ่งของความถี่ของสัญญาณ SAW TOOTH นั่นคือสัญญาณเอาต์พุตจะมีความถี่เท่ากับ F_o โดยการต่อขา OUTPUT CONTROL (ขา 13) เข้าที่ Vref

$$F_o = 1.1 / (2 * R_t * C_t)$$

2.6.2 SINGLE - END MODE

เป็นลักษณะการทำงานของทรานซิสเตอร์ที่ Q1 และ Q2 แยกกันทำงานคือจะเอาสัญญาณเอาต์พุตออกจากทรานซิสเตอร์ตัวใดก็ได้แต่ลักษณะของสัญญาณเอาต์พุตที่ได้จะกลับเฟสกัน ค่าความถี่ของสัญญาณเอาต์พุตจะมีค่าเท่ากับครึ่งหนึ่งของความถี่ของสัญญาณ SAW TOOTH นั่นคือสัญญาณเอาต์พุตจะมีความถี่เท่ากับ

$$F_o = 1.1 / (R_t * C_t)$$

ซึ่งค่า DUTY CYCLE สูงสุดของสัญญาณ จะมีค่าประมาณ 50 เปอร์เซ็นต์ซึ่งทำได้

โดยการต่อขาควบคุมเอาต์พุต OUTPUT CONTROL ลงกราวด์ ในลักษณะการทำงานแบบ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE-END นี้สามารถเพิ่มปริมาณกระแสไฟฟ้าที่จ่ายได้ และสามารถเพิ่มค่าสูงสุดของ DUTY CYCLE เป็น 90% ได้โดยการนำทรานซิสเตอร์ Q1 และ Q2 มาต่อขนานกัน

2.7 วงจร Sample และ Hold

สำหรับการแสดงกระแสไฟฟ้าชั่วขณะ สัญญาณเอาต์พุตที่ออกมาจะมีลักษณะเป็นพัลส์ด้วย สำหรับส่วนการแสดงผลของส่วนดึงกระแสไฟฟ้าชั่วขณะจะต้องมีส่วนที่ทำการคงค่า PEAK CURRENT ไว้ในช่วงที่ไม่ได้ดึงกระแสไฟฟ้า (PULSE ที่ช่วง OFF) เพื่อให้ศักย์ค่าไฟฟ้า ก่อนที่เข้าตัวแสดงผลมีลักษณะเป็นระดับไฟฟ้าคงที่ในโครงการนี้ได้ใช้ไอซี LF 398 ซึ่งภายใน เป็นวงจร SAMPLE AND HOLD โดยไอซี LF 398 แสดงค่า PEAK VOLTAGE (PEAK CURRENT * R_s) ของสัญญาณอินพุต ซึ่งจะมีลักษณะเป็นพัลส์ออกเป็นระดับศักย์ค่า ไฟฟ้าที่คงที่โดยหลักการทำงาน 2 ช่วง คือ

2.7.1 ช่วง SAMPLE

จะอ่านศักย์ค่าไฟฟ้าอินพุตเข้าที่ขา 3 ของ LF 398 แสดงออกที่เอาต์พุต (ขา 5)

2.7.2 ช่วง HOLD

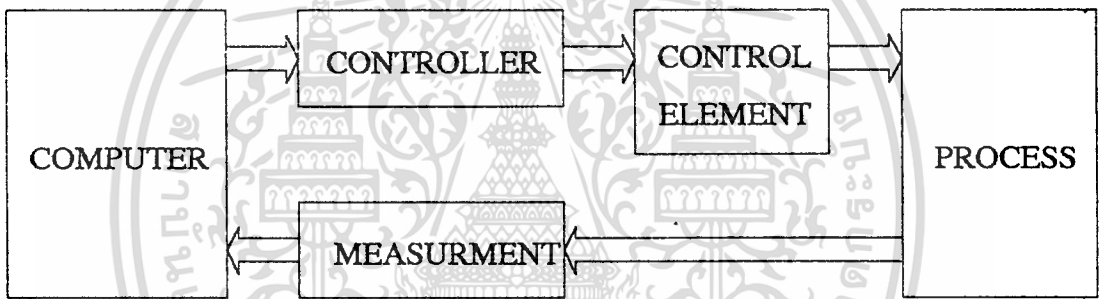
ช่วงนี้ LF 398 จะทำหน้าที่คงค่าศักย์ค่าไฟฟ้าอินพุตที่อ่านเข้ามาไว้ในช่วง SAMPLE แล้ว แสดงออกที่เอาต์พุต

ข้อจำกัดของ LF 398 คือ จะใช้ไม่ได้เมื่อสัญญาณอินพุตมีค่า DUTY CYCLE ลดลงถึง 0 เปอร์เซ็นต์การทำงานของ LF 398 นั้นต้องป้อนสัญญาณโลจิกซึ่งมีลักษณะเหมือนหรือกลับเฟส กับสัญญาณอินพุต (คือ ต้องมีความถี่เท่ากัน) เข้าที่ขา 8 หรือขา 7 ของ LF398 ตามลำดับเพื่อให้ได้ เอาต์พุตแสดงค่า PEAK VOLTAGE INPUT LF 398 สามารถกำหนดการอ่านค่าจากสัญญาณ อินพุต (ACQUISITION TIME) ได้จากค่า HOLD CAPACITOR (C_H) ซึ่งต่อกับขา 6 ของ LF 398 ซึ่งค่า C_H น้อยค่าเวลาในการอ่านก็น้อยแต่ถ้า C_H มีค่ามากเวลาในการอ่านก็จะมาก โดยปกติเพื่อป้องกันความผิดพลาดจากสาเหตุ HOLD CAPACITOR ชนิดที่ใช้เป็นพวก POLYASTYENE, POLYPROPYLENE หรือ TEFLON

2.8 ส่วนประมวลผลและควบคุม

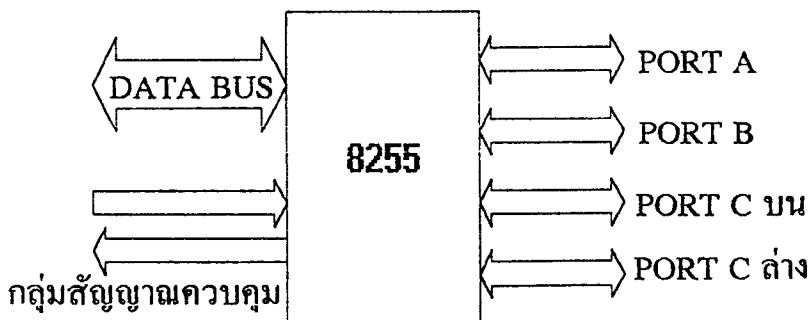
ส่วนประกอบต่างๆ ของส่วนประมวลผลและส่วนควบคุมได้แสดงไว้ดังรูปที่ 2.34

- Process process block จะแสดงถึง process ทั้งหมด
- Measurment measurement block จะแสดงถึงการกระทำที่จำเป็นในการกำหนด การแสดงค่า output ของ process นี้จะเป็น voltage,current or digital signal ก็ได้
- Control Element เป็นส่วนที่ส่งสัญญาณควบคุม process

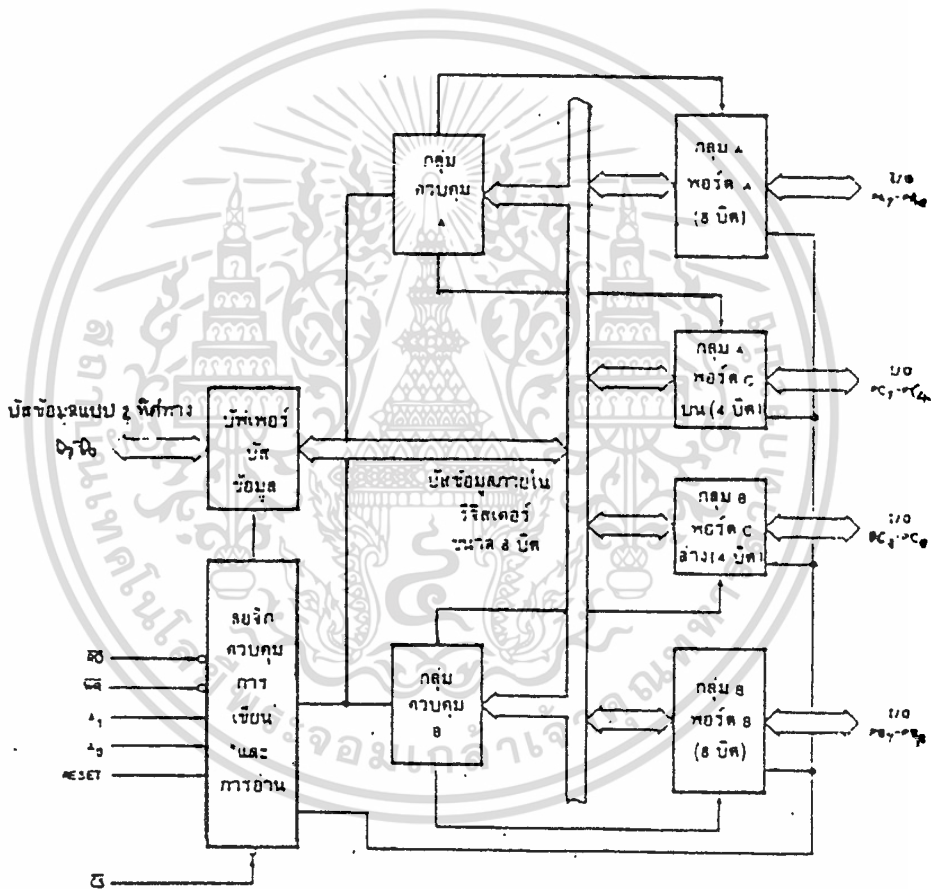


รูปที่ 2.34 แสดง BLOCK DIAGRAM ของ PROCESS CONTROL SYSTEM

2.9 8255 อินพุตและเอาต์พุตพอร์ทแบบขนาน



8255 เป็นไอซีขนาด 40 ขา ตัวแบน โดยแยกเป็นลักษณะของบล็อกง่าย ๆ ดังรูปที่ 2.35
 ก็จะมีพอร์ตให้ใช้งานได้ถึง 3 พอร์ต (เป็นขนาด 8 บิต) พอร์ต A, พอร์ต B, พอร์ต C นี้แยกได้
 เป็น 2 ส่วน คือ พอร์ต C บน ตั้งแต่ PC₄ - PC₇ จำนวน 4 บิต และพอร์ต C ล่างตั้งแต่ PC₀ - PC₃
 โดยพอร์ตทุกพอร์ต (A,B,C) สามารถโปรแกรมให้เป็นได้ทั้งอินพุตหรือเอาต์พุตซึ่งได้กล่าวถึง
 การโปรแกรมในรายละเอียดต่อไป



รูปที่ 2.36 แผนผังวงจรภายในและการจัดขาของ 8255

ในรูปที่ 2.36 จะเห็น โครงสร้างภายในที่แสดงถึงกลุ่มควบคุมที่มีอยู่ 3 กลุ่มคือ

- กลุ่มควบคุมชุด A จะควบคุมพอร์ต A และพอร์ต C บน
- กลุ่มควบคุมชุด B จะควบคุมพอร์ต B และพอร์ต C ล่าง

การทำงานของ 8255 จะใช้สัญญาณควบคุมจากตัวไมโครโปรเซสเซอร์มาควบคุมโดยจะมีการส่งคำสั่ง (Control Word) มาที่กลุ่มควบคุมชุด A ให้เป็นอินพุทพอร์ทส่วนกลุ่มควบคุมชุด B เป็นเอาต์พุทเหล่านี้เป็นต้น ส่วนกรณีเมื่อมีการอ่านและเขียนพอร์ทจาก CPU นั้นกลุ่มควบคุมโลจิกการเขียนอ่าน จะเป็นตัวที่ส่งสัญญาณไปบอกแก่กลุ่มควบคุมชุดในแต่ละชุดอีกทีทั้งนี้แล้วแต่ว่า CPU จะมีการอ่านเขียนพอร์ทของกลุ่มควบคุมชุดใด

ต่อไปนี้เรามาดูถึงความหมายของขาต่างๆ ของไอซี 8255 เพื่อจะได้ต่อใช้ได้อย่างถูกต้อง

- DO-D7 เป็นขาข้อมูลของ 8255 ที่ใช้ติดต่อกับตัวไมโครโปรเซสเซอร์ซึ่งข้อมูลที่จะเข้าออกสู่พอร์ทต่างๆของ 8255 จะต้องผ่านขาข้อมูลตัวนี้
- CS เป็นขาอินพุทที่รับสัญญาณโลจิก " 0 " จากภายนอกเพื่อแสดงว่า ต้องการเลือกใช้ไอซีตัวใดหากได้รับโลจิก " 1 " ก็จะทำให้ไอซีตัวนี้ไม่ทำงานคือไม่รับสัญญาณใด ๆ ทั้งสิ้น
- RD เป็นขาอินพุทที่รับสัญญาณจากตัวไมโครโปรเซสเซอร์ โดยหากมีโลจิกเป็น " 0 " จะเป็นการแสดงว่า CPU ต้องการที่จะอ่านข้อมูลจากตัว 8255
- WR เป็นขาอินพุทที่รับสัญญาณจากตัวไมโครโปรเซสเซอร์ โดยหากมีโลจิกเป็น " 0 " ก็จะเป็นการแสดงว่า CPU ต้องการที่จะเขียนข้อมูลจากตัว 8255
- AO-A1 เป็นอินพุทที่รับแอดเดรสจากตัวไมโครโปรเซสเซอร์ที่ถอดรหัสตำแหน่งของ 8255 เรียบร้อยแล้ว โดยจะมีตำแหน่งใช้งาน 4 ตำแหน่งเพื่ออ่านเขียนรีจิสเตอร์ (พอร์ท) ของ 8255 ที่มีอยู่ด้วยกัน 4 ตัว
- RESET เป็นขาอินพุทที่รับสัญญาณจากภายนอกเข้ามาทำการรีเซทตัว 8255 โดยหากได้รับโลจิก " 1 " จะทำให้พอร์ททุกพอร์ทเป็นอินพุทพอร์ทหมด ทั้งนี้เพื่อไม่ต้องการให้มีสัญญาณออกไปรบกวนระบบภายนอกเมื่อ 8255 ได้รับสัญญาณรีเซท
- PA₀-PA₇ เป็นขาสัญญาณพอร์ท A ที่ใช้ติดต่อกับอุปกรณ์ภายนอก
- PB₀-PB₇ เป็นขาสัญญาณพอร์ท B ที่ใช้ติดต่อกับอุปกรณ์ภายนอก
- PC₀-PC₇ เป็นขาสัญญาณพอร์ท C ที่ใช้ติดต่อกับอุปกรณ์ภายนอกซึ่งพอร์ทนี้จะแบ่งออกเป็น 2 กลุ่ม คือ PC₀-PC₃ และ PC₄-PC₇ ซึ่งสามารถโปรแกรมแยกกันได้อีกต่างหาก

2.9.1 การโปรแกรม 8255

ตัว CPU มอ 8255 เป็น 4 พอร์ตหากมีการอ่านเขียนจะใช้ร่วมกับสัญญาณ RD,WR โดย WR หมายถึงเอาท์พุทข้อมูล และ RD หมายถึง อินพุทข้อมูล

RD	WR	A1	A2	ความหมาย
1	0	0	0	เขียนพอร์ท A ซึ่งเป็นข้อมูล
0	1	0	0	อ่านพอร์ท A ซึ่งเป็นข้อมูล
1	0	0	1	เขียนพอร์ท B ซึ่งเป็นข้อมูล
0	1	0	1	อ่านพอร์ท B ซึ่งเป็นข้อมูล
1	0	1	0	เขียนพอร์ท C ซึ่งเป็นข้อมูล
0	1	1	0	อ่านพอร์ท C ซึ่งเป็นข้อมูล
1	0	1	1	เขียนข้อมูลซึ่งเป็นรหัสควบคุม
0	1	1	1	อ่านเข้ามาซึ่งไม่มีความหมาย

ตารางที่ 2.1 แสดงโลจิกเมื่อดูที่ 8255

2.9.2 รหัสควบคุม (Control Code) ไปยังพอร์ทควบคุม

D0	D1	D2	D3	D4	D5	D6	D7
----	----	----	----	----	----	----	----

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์อื่นใดได้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต D7 เป็นบิตที่แสดงว่าในไบต์นี้เป็นรหัสควบคุม ถ้าเป็น " 1 " โดยแต่ละบิตจะมีผลต่อการเปลี่ยนแปลงโหมดต่างๆ ของ 8255 หากเป็น " 0 " จะเป็นการเซตบิตของพอร์ท C

บิต D6, D5 เป็นการเลือกโหมดของพอร์ท A ซึ่งจะมียู่ด้วยกัน 3 โหมดคือ 0,1,2

บิต D4 เป็นการกำหนดให้พอร์ท A ให้เป็นอินพุทหรือเอาต์พุท โดยหากเป็น " 1 " ก็จะเป็นอินพุทหากเป็น " 0 " ก็แสดงว่าให้เป็นเอาต์พุท

บิต D3 เป็นการกำหนดให้พอร์ท C บน เป็นอินพุทหรือเอาต์พุทโดยหากเป็น " 1 " ก็จะเป็นอินพุทหากเป็น " 0 " ก็แสดงว่าให้เป็นเอาต์พุท

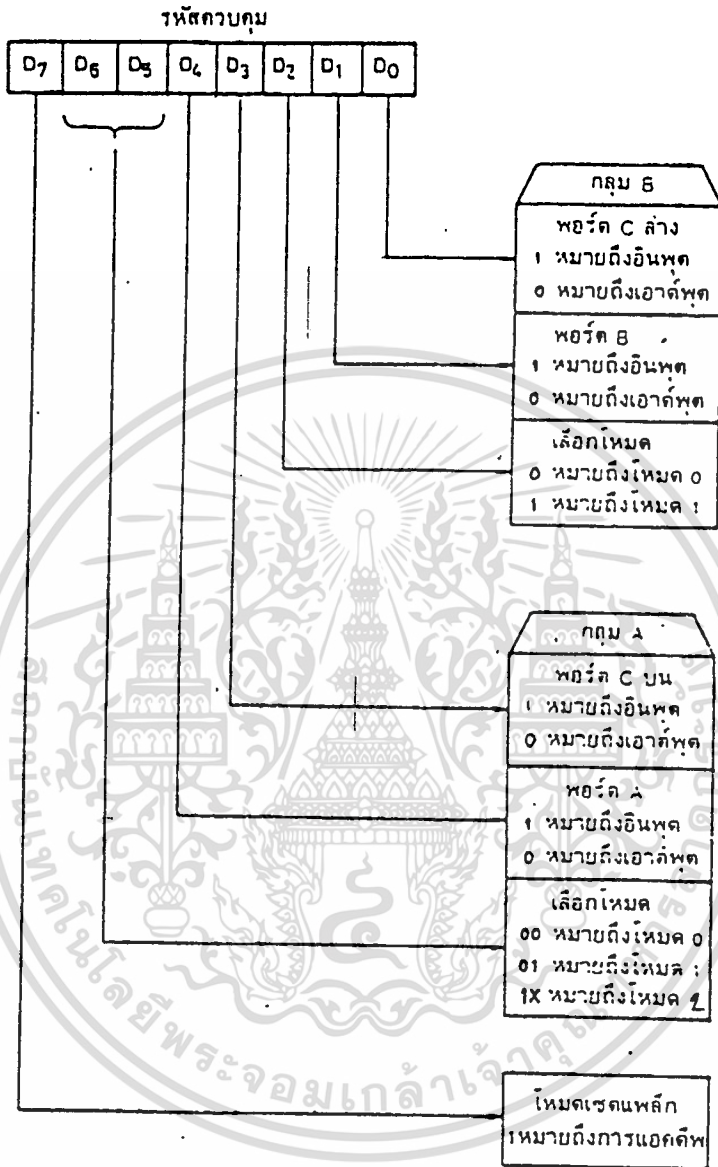
บิต D2 เป็นการกำหนดโหมดการทำงานของพอร์ท B โดยหากเป็น " 0 " หมายถึงเลือกให้พอร์ท B ทำงานในโหมด 0 หากเป็น " 1 " เป็นการเลือกให้พอร์ท B ทำงานในโหมด 1

บิต D1 เป็นการกำหนดให้พอร์ท B ให้เป็นอินพุทหรือเอาต์พุท โดยหากเป็น " 1 " ก็จะเป็นอินพุทหากเป็น " 0 " ก็แสดงว่าให้เป็นเอาต์พุท

บิต D0 เป็นการกำหนดให้พอร์ท C ล่างเป็นอินพุทหรือเอาต์พุท โดยหากเป็น " 1 " ก็จะเป็นอินพุทหากเป็น " 0 " ก็แสดงว่าให้เป็นเอาต์พุท

2.9.3 การใช้งาน IC 8255

IC 8255 นี้ประกอบด้วยพอร์ทใช้งาน 3 จอร์ทและอีก 1 พอร์ทควบคุมก่อนที่จะใช้งาน 8255 เราจะต้องส่งข้อมูลไปให้ยังพอร์ทควบคุมก่อนว่าจะให้พอร์ททั้ง 3 พอร์ทของ 8255 นั้นทำหน้าที่อะไรเป็นอินพุท หรือ เอาต์พุทพอร์ท,คอนโทรลพอร์ทและการดีโค้ดพอร์ท ดังรูปที่ 2.38

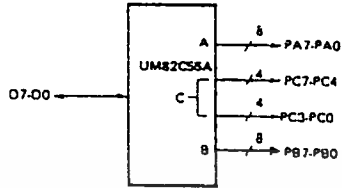
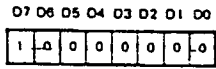


รูปที่ 2.37 ความหมายของแต่ละบิตในรหัสควบคุม

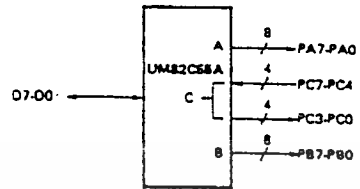
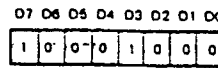
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Mode 0 Configurations

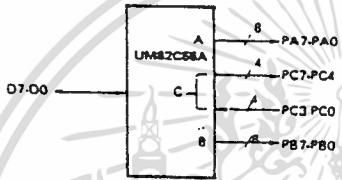
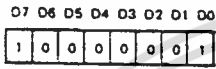
CONTROL WORD #0



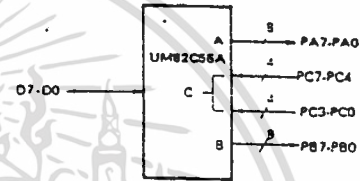
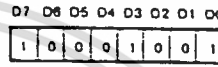
CONTROL WORD #4



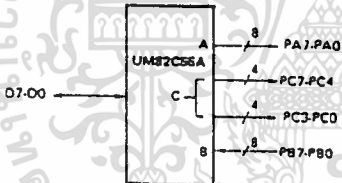
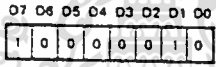
CONTROL WORD #1



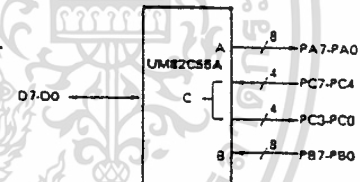
CONTROL WORD #5



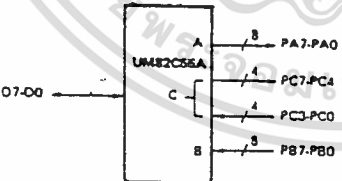
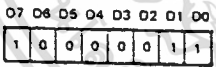
CONTROL WORD #2



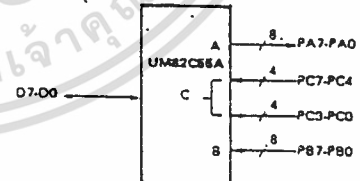
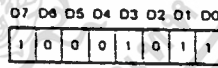
CONTROL WORD #6



CONTROL WORD #3

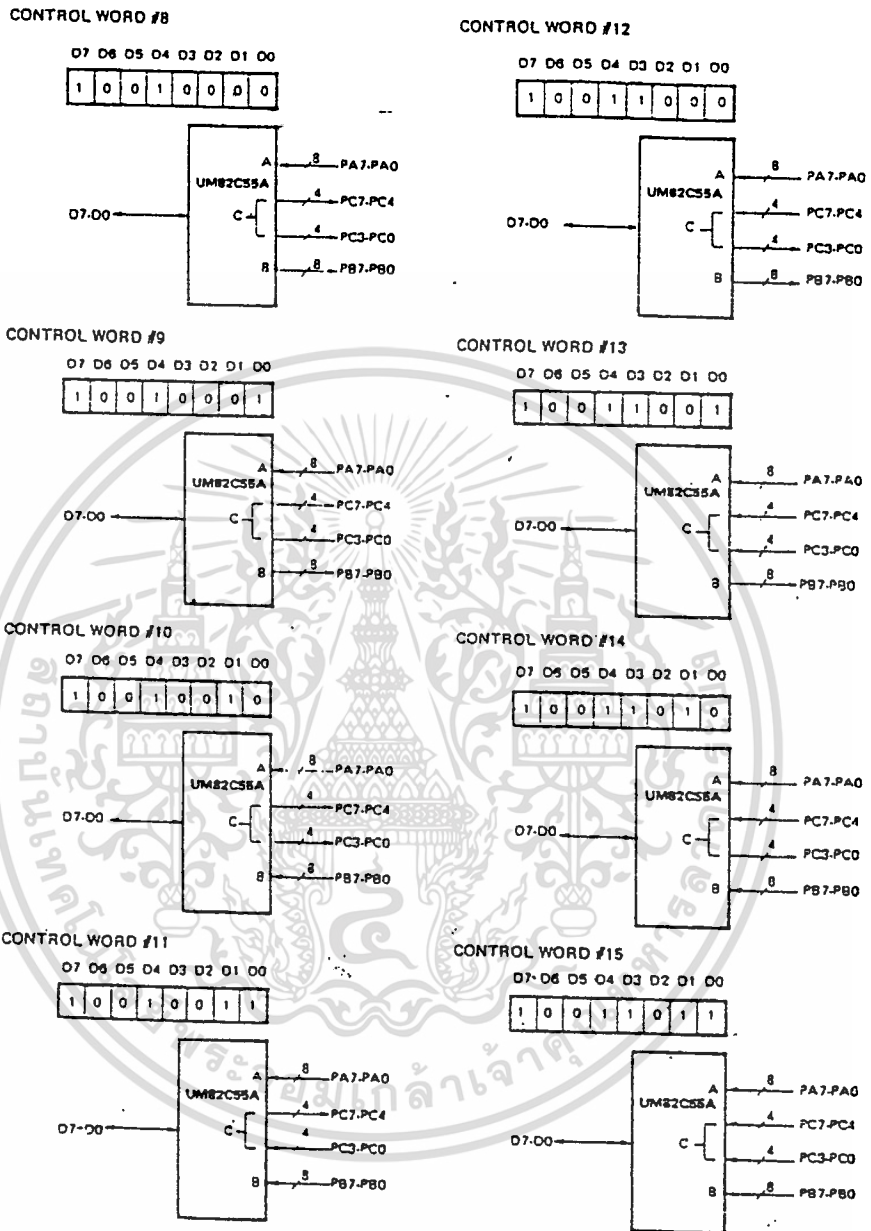


CONTROL WORD #7



รูปที่ 2.38 แสดงคอนโทรลพอร์ทและโค้ดพอร์ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.38 แสดงคอนโทรลพอร์ทและโค้ดพอร์ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบและการสร้างเครื่องวิเคราะห์เพาเวอร์ซัพพลาย

3.1 กล่าวนำ

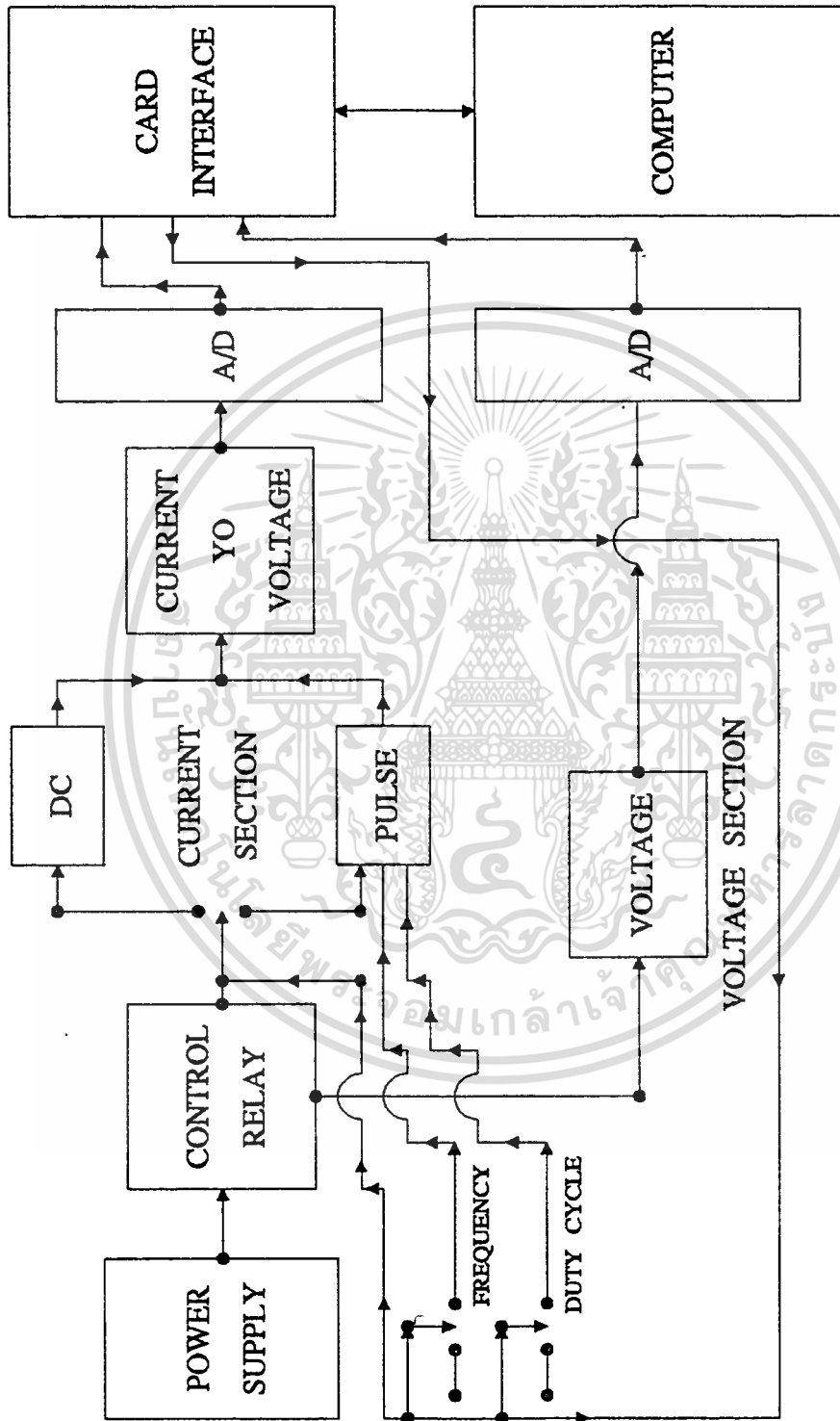
เมื่อรู้ถึงทฤษฎีและการทำงานของวงจรวิเคราะห์เพาเวอร์ซัพพลายแล้วเราจะนำทฤษฎีที่ได้มาออกแบบและสร้างโดยการออกแบบเครื่องวิเคราะห์เพาเวอร์ซัพพลาย นั้นมีด้วยกันทั้งหมด 4 ส่วนคือ

1. ส่วนดิ่งกระแสไฟฟ้าคงที่ (CONTINUOUS CURRENT SINK)
2. ส่วนควบคุมรีเลย์ (RELAY CONTROL)
3. ส่วนดิ่งกระแสไฟฟ้าชั่วขณะ (PULSE CURRENT SINK)
4. ส่วนการ INTERFACE กับคอมพิวเตอร์

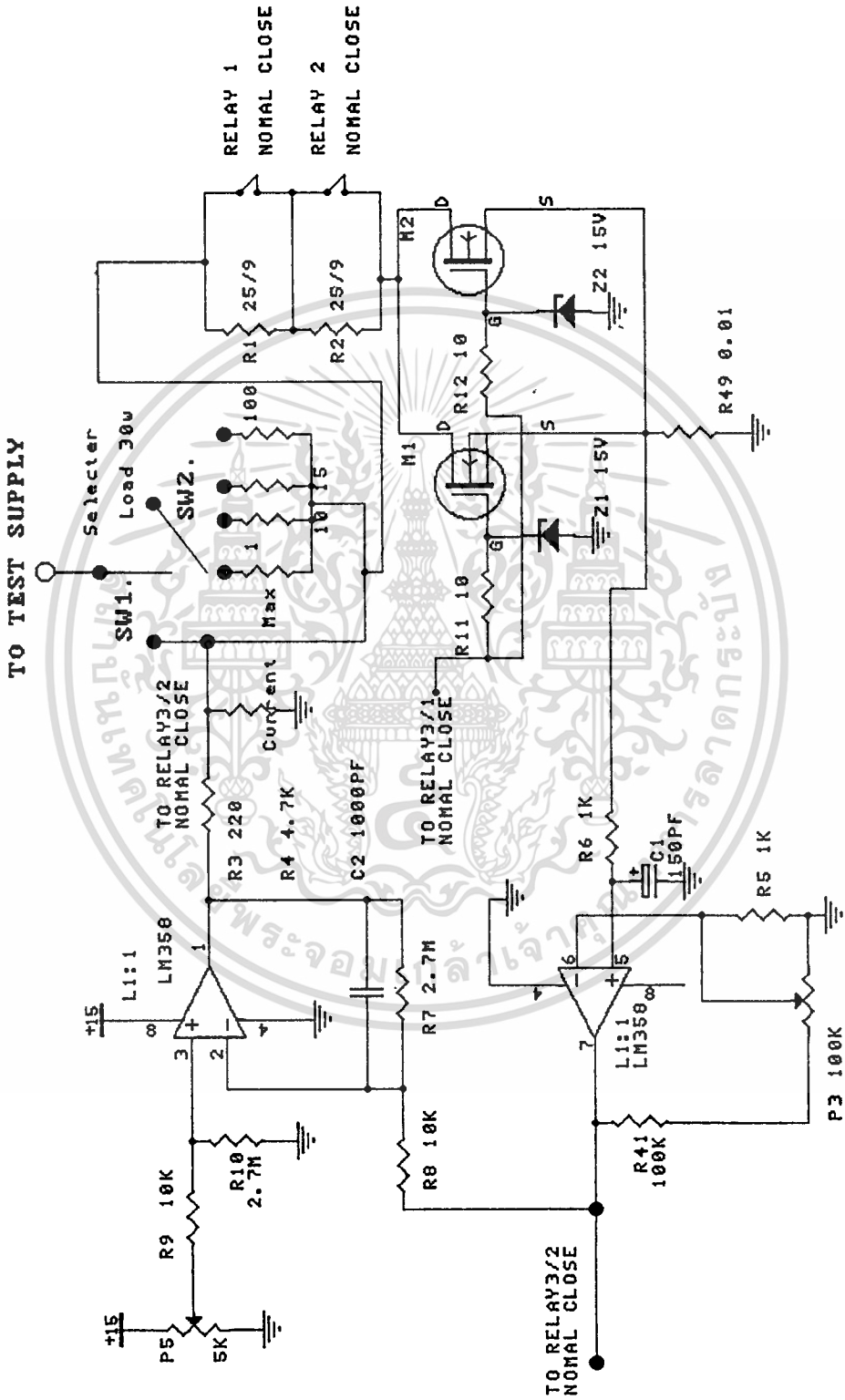
ส่วนต่างๆทั้ง 4 ส่วนนี้ได้แสดงเป็นบล็อกไดอะแกรมดังรูปที่ 3.1

3.2 ส่วนดิ่งกระแสไฟฟ้าคงที่ (CONTINUOUS CURRENT SINK)

วงจรที่ใช้ดิ่งกระแสไฟฟ้านี้จะใช้ลักษณะวงจรตามรูปที่ 3.2 ซึ่งจากรูปศักย์ค่าไฟฟ้าของเพาเวอร์ซัพพลายที่นำมาทดสอบได้ 0-50 V และสามารถดิ่งกระแสได้ 0-5 A. ซึ่งจากรูปเราใช้ออปแอมป์ L1:A (LM 358) เป็นตัวขับกระแสเพาเวอร์มอสเฟต ซึ่งเพาเวอร์มอสเฟตเราใช้เบอร์ IRF 250 จำนวน 2 ตัว ในการที่เราใช้เพาเวอร์มอสเฟต 2 ตัวเพื่อให้ใช้ได้กับกำลังที่สูงขึ้นโดย P5 เป็น VR ปรับค่าได้จ่ายแรงดันให้กับขา 3 ของออปแอมป์ เพื่อให้ได้ค่ากระแสต่างๆที่เหมาะสมในการทดสอบแรงดันของเพาเวอร์ซัพพลายที่ตกคร่อม R49 (Rsense) โดยที่จะสัมพันธ์กับ LOAD CURRENT ซึ่งจะถูกนำไปใช้กับออปแอมป์ L1:B (LM 358) และเอาต์พุตของ L1:B นี้จะ FEED BACK ไปที่ L1:A ซึ่งความสัมพันธ์ของแรงดันที่ตกคร่อม R49 เปลี่ยนไปทำให้เกิดการเปลี่ยนแปลงอินพุต (-) ของ L1:A ทำให้ LOAD CURRENT มีค่าคงที่ส่วน P3 (VR 100K) ใช้สำหรับควบคุม VOLT/AMP ของการ FEED BACK เพื่อให้ได้ เอาต์พุตที่เหมาะสมกับภาคแสดงผล



เอกสารนี้เป็นเอกสารที่รูปที่ 3.1 บล็อกไดอะแกรมของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรงยขนด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงวงจรของส่วนคิงกระแสดังกล่าว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในโครงการวิจัยเท่านั้น ไม่ควรนำออกไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากเครื่องตรวจสอบเพาเวอร์ซัพพลายนี้ สามารถดึงกระแสไฟฟ้าได้ถึง 5 แอมป์และใช้งานที่ระดับศักย์ค่าไฟฟ้าอินพุท (จากเพาเวอร์ซัพพลายที่ทำการตรวจสอบมีค่า 0-5 โวลท์) จะเห็นได้ว่า จะเกิดกำลังงานสูญเสีย (POWER LOSS) ที่เพาเวอร์มอสเฟทในกรณีที่ไม่มี R1 และ R2 (R คร่อมรีเลย์) ซึ่งอาจทำให้เพาเวอร์มอสเฟทเสียหายได้ ดังนั้นจึงต้องนำความต้านทานมาช่วยแบ่งแรงดันตกคร่อมเพื่อที่จะทำให้สามารถทดสอบเพาเวอร์ซัพพลายที่มีค่าแรงดันสูงๆ ได้

ในที่นี้ความต้านทาน (R1 และ R2) ที่ต่อคร่อมหน้าสัมผัสของรีเลย์ โดยเมื่อถึงค่าระดับแรงดันไฟฟ้าที่กำหนดให้หน้าสัมผัสของรีเลย์เปิดออกให้กระแสไหลผ่านตัวต้านทานในที่นี้ ออกแบบให้รีเลย์เปิดหรือปิดในช่วงแรงดัน อินพุทต่างๆ ดังนี้

แรงดัน ไฟฟ้าอินพุท	รีเลย์ 1	รีเลย์ 2
น้อยกว่า 20 V	OFF	OFF
20 - 35 V	OFF	ON
35 - 50 V	ON	ON

ตารางที่ 3.1 แสดงตารางการปิด-เปิดของรีเลย์เมื่อนำไปใช้งาน

หมายเหตุ

1. OFF ในที่นี้หมายถึงหน้าสัมผัสปิด และ ON หมายถึงหน้าสัมผัสเปิด
2. หน้าสัมผัสของรีเลย์มีลักษณะ NORMALLY CLOSE

จากช่วงเปิดและปิดของรีเลย์ที่แสดงจะเห็นว่าค่าความต้านทานที่เหมาะสมที่จะใช้จะต้องมีค่าประมาณ 25/9 ohm โดยจะเห็นว่า เมื่อรีเลย์ตัวที่ 2 เปิดที่ระดับแรงดันไฟฟ้า 20 โวลท์จะเกิดศักย์ค่าไฟฟ้าคร่อมความตัวต้านทาน R 25/9 ohm มากที่สุด 13.89 โวลท์ ขณะที่ดึงกระแสไฟฟ้า 5 แอมป์ นั่นคือยังมีศักย์ค่าตกคร่อมเฟทและ R49 เพียงพอที่จะทำให้เฟทดึงกระแสไฟฟ้าต่อไป โดยค่ากระแสไฟฟ้าที่ดึงไม่ตกเช่นกันเนื่องจากความต้านทาน R 25/9 ohm นี้ต้องทนกระแสไฟฟ้าสูงสุด 5 A ดังนั้นค่าความต้านทาน R 25/9 ohm นี้จะต้องทนกำลังไฟฟ้าได้ประมาณ 69 วัตต์ ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

($5^2 * 25 / 9 = 69 \text{ WATT}$) แต่เพื่อให้เป็นการป้องกันจึงควรเผื่อค่ากำลังไฟฟ้าที่ความต้านทาน
 ทนได้ให้มีค่ามากกว่านี้ ในที่นี้จะใช้ความต้านทานที่ทนกำลังได้ 90 วัตต์โดยใช้ตัวต้านทาน
 25 ohm 10 วัตต์มาต่อขนานกัน 9 ตัว สำหรับค่า R_{sense} (R_{49}) จะต้องใช้ค่าความต้านทานที่มี
 ค่าต่ำสุดเพื่อให้ศักย์คาไฟฟ้าคร่อมตัวมันมีค่าน้อยๆซึ่งจะทำให้ศักย์คาไฟฟ้าอินพุท
 (จาก เพาเวอร์ซัพพลาย) ที่สามารถทดสอบได้มีค่าต่ำที่สุด ในที่นี้ใช้ R_{sense} หรือ R_{49} เท่ากับ
 0.01 ohm

3.3 ส่วนควบคุมและขั้วรีเลย์ (RELAY CONTROL)

หลักการของวงจรในส่วนนี้แสดงในรูปที่ 3.3 ในโครงงานนี้ใช้วงจรเปรียบเทียบแรงดัน
 (LM 311) เป็นตัวควบคุมการทำงานของรีเลย์ เนื่องจากเป็นวงจรเปรียบเทียบแรงดันที่ใช้ไฟเลี้ยง
 บวกเพียงอย่างเดียว (ใช้ไฟเลี้ยง +5 โวลท์.) และมีราคาถูก ในที่นี้ได้ออกแบบไว้ให้รีเลย์เปิดหรือ
 ปิดที่ระดับศักย์คาไฟฟ้าอินพุทต่างๆซึ่งการกำหนดระดับศักย์คาไฟฟ้าที่รีเลย์จะเปิดหรือปิด
 นี้กำหนดโดยพิจารณาถึงค่ากำลังงานสูญเสียที่เฟท ซึ่งเราสามารถคำนวณหาค่ากำลังงานสูญเสีย
 ที่เฟทในแต่ละช่วง ดังนี้

$$VIN \leq 20 ; P = (VIN - 0.01 * I) * I = VIN * I - 0.01 * I^2$$

$$20 < VIN \leq 35 ; P = (VIN - 2.787 * I) * I = VIN * I - 2.787 * I^2$$

$$35 < VIN \leq 50 ; P = (VIN - 5.5656 * I) * I = VIN * I - 5.5656 * I^2$$

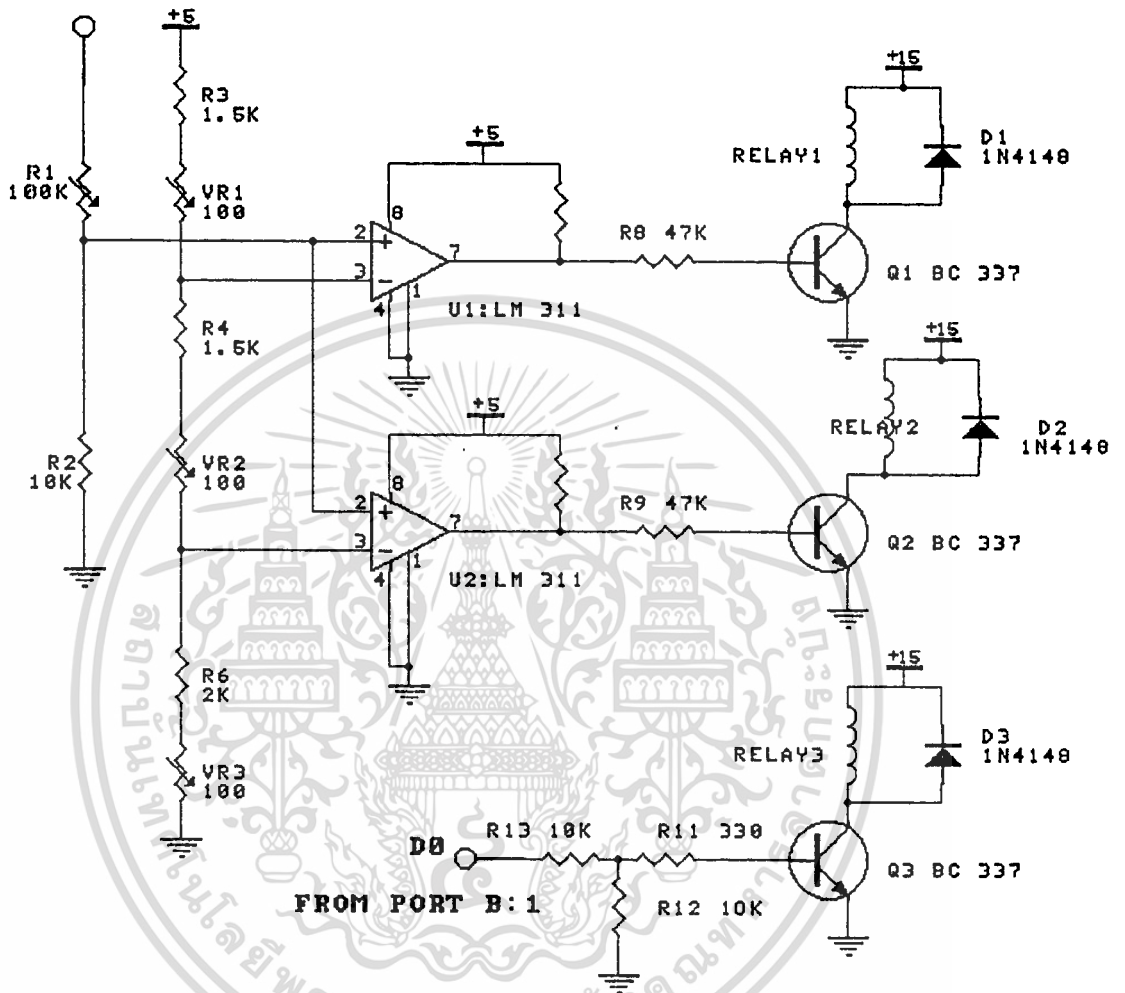
จะได้ P_{max} ของเพาเวอร์มอสเฟทในแต่ละช่วง ดังนี้

$$VIN \leq 20 ; P_{max} = 99.75 \text{ W}$$

$$20 < VIN \leq 35 ; P_{max} = 105.305 \text{ W}$$

$$35 < VIN \leq 50 ; P_{max} = 110.86 \text{ W}$$

TEST POWER SUPPLY



รูปที่ 3.3 แสดงวงจรส่วนควบคุมรีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก DATA SHEET ของเพาเวอร์มอสเฟตนั้นเฟตแต่ละตัวสามารถทนกำลังได้ 150 วัตต์ ซึ่งวงจรเราจะให้ Pmax ของเฟตทั้ง 2 ตัว มีค่าเท่ากับ 110.86 วัตต์ เพราะฉะนั้นเฟต 1 ตัว Pmax = 55.43 วัตต์ ซึ่งก็สามารถแน่ใจได้ว่าเฟตจะไม่เกิดความเสียหายในการใช้งาน จากการเขียนโปรแกรมเมื่อแรงดันอินพุตเกิน 50 V. จะมีสัญญาณเตือนดังจากเครื่องคอมพิวเตอร์

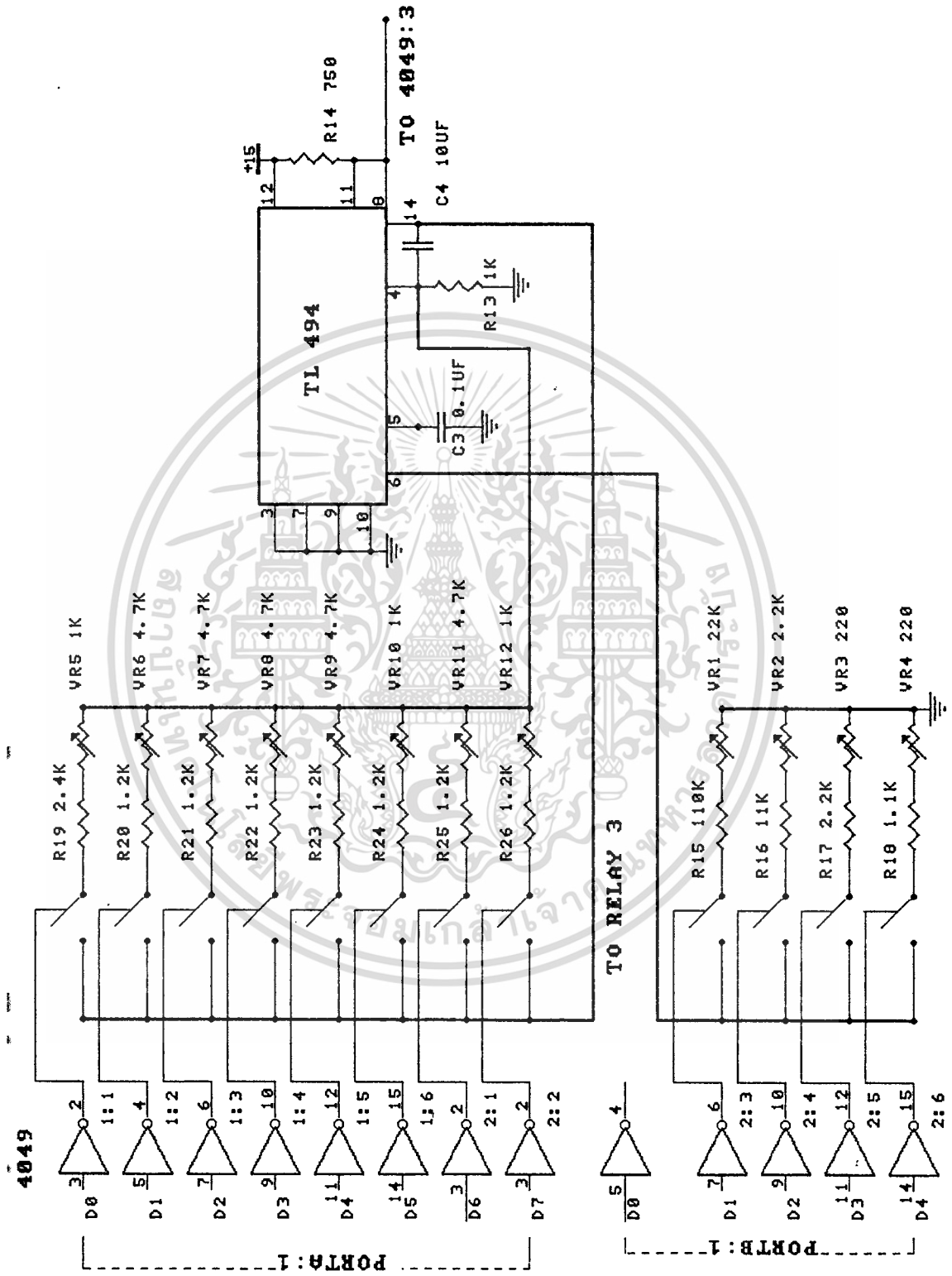
จากรูปที่ 3.3 จะเห็นว่าเรานำศักย์คาไฟฟ้า 5 V. มาทำการแบ่งแรงดันแล้วป้อนเข้าขาอินเวอร์ตของวงจรเปรียบเทียบกับแรงดันเพื่อเป็นแรงดันอ้างอิง นั่นเพราะว่าในการใช้งานวงจรเปรียบเทียบกับแรงดันนั้น ค่าแรงดันอ้างอิงที่เราป้อนให้จะมีค่ามากกว่าไฟเลี้ยงของวงจรไม่ได้ (ไฟเลี้ยงวงจรเปรียบเทียบกับแรงดันมีค่า 5 V) ซึ่งถ้าแรงดันอ้างอิงมีค่ามากกว่าไฟเลี้ยงที่จ่ายให้แก่วงจรเปรียบเทียบกับแรงดันจะทำให้วงจรเปรียบเทียบกับแรงดันตัวนั้นไม่ทำงาน หรือทำงานผิดพลาดในวงจรจะมีค่าความต้านทาน R2 และ R1 ซึ่งมีค่า 10 Kohm และ 90 Kohm ตามลำดับมาเป็นตัวแบ่งแรงดันศักย์คาไฟฟ้าอินพุต และป้อนเข้าที่ขาอนอินเวอร์ตของวงจรเปรียบเทียบกับแรงดันทุกตัว โดยเมื่อใดก็ตามที่ศักย์คาไฟฟ้าอินพุตที่ขาอนอินเวอร์ตนี้มีค่ามากกว่าระดับศักย์คาไฟฟ้าที่ขาอินเวอร์ตของวงจรเปรียบเทียบกับแรงดัน (Vref) ก็จะทำให้รีเลย์ตัวนั้นๆ ทำงานสำหรับส่วนขั้วรีเลย์ก็มีลักษณะการใช้งานทุกๆ ไปคือ จะมีทรานซิสเตอร์เป็นตัวขับกระแสไฟฟ้าให้แก่ขดลวดของรีเลย์ โดยที่ไดโอดต่อคร่อมขดลวดรีเลย์ เพื่อป้องกันกระแสไฟฟ้าไหลกลับเป็นตัวป้องกันตัวรีเลย์ไม่ให้เกิดความเสียหายและมีตัวความต้านทาน R6, R7 และ R8 ซึ่งมีค่าประมาณ 47 Kohm เป็นตัวจำกัดกระแสไฟฟ้าที่ไหลผ่านขดลวดรีเลย์

3.4 การออกแบบวงจรส่วนดึงกระแสชั่วขณะ

จากรูปที่ 3.4 เป็นวงจรใช้งานของวงจรถูกกำเนิดพัลส์ (pulse) โดยใช้ไอซีเบอร์ TL 494 เป็นตัวกำเนิดความถี่โดยให้มีความถี่ 4 ความถี่ จากสูตรความถี่ของสัญญาณพัลส์เอทพุทของ TL 494 (เมื่อมีการใช้งานในลักษณะ SINGLE - END ที่เอาท์พุททรานซิสเตอร์ต่อขนานกัน)

$$F_o = 1.1 / (R_t * C_t)$$

จากสูตรจะเห็นได้ว่าค่าความถี่ของสัญญาณนั้นถูกกำหนดโดยอุปกรณ์ที่ต่ออยู่ภายนอก คือ R_t และ C_t ในที่กำหนดให้ C_t คงที่แล้วเปลี่ยนค่าความถี่โดยเปลี่ยนค่า R_t ซึ่งใช้ตัวความต้านทานปรับค่ามาต่ออนุกรมกับตัวต้านทานคงที่นั้น เพื่อให้ความถี่ที่ถูกต้องแน่นอน โดยเราจะกำหนดให้ C_t = 0.01 ฟาราด จากสูตรข้างต้นจะได้ค่าความต้านทาน (R_t) มีความถี่ต่างๆดังนี้ใช้



รูปที่ 3.4 แสดงวงจรกำเนิดพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในสถานศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

RT = 110 Kohm ที่ความถี่สัญญาณเอาต์พุต 1 KHZ

RT = 11 Kohm ที่ความถี่สัญญาณเอาต์พุต 10 KHZ

RT = 2.2 Kohm ที่ความถี่สัญญาณเอาต์พุต 50 KHZ

RT = 1.1 Kohm ที่ความถี่สัญญาณเอาต์พุต 110 KHZ

หมายเหตุ RT คือ R ที่ขา 6 กับกราวด์ (GND)

โดยใช้อิเล็กทรอนิกส์สวิตช์ IC เบอร์ 4066 (L4:A) เป็นตัวเลือกความถี่โดยใช้สัญญาณจากพอร์ท 2 เป็นตัวควบคุม ส่วน DUTY CYCLE จะสามารถแบ่งออกเป็น 8 ช่วงคือ 50%, 45%, 35%, 30%, 25%, 20%, 15% โดยใช้อิเล็กทรอนิกส์สวิตช์ L2:A และ L3:A เป็นตัวเลือกโดยใช้สัญญาณจากพอร์ท 1 เป็นตัวควบคุมในการปรับค่า DUTY CYCLE นั้นใช้การปรับค่าศักย์คาไฟฟ้าที่ขา 4 (ขา DEADTIME CONTROL) โดยใช้รูปแบบของการใช้งาน TL 494 ในลักษณะวงจร DEAD TIME CONTROL ซึ่งจะได้ว่า

$$\text{MAXIMUM ON TIME} = 90 - [80 / 1 - (R1 / R2)]$$

หมายเหตุ จากวงจร R1 คือค่า R ที่ต่อระหว่างขา 4 กับขา 14 ส่วน R2 คือ R13 ที่ต่อขา 4 กับกราวด์ซึ่งเรากำหนดคั้งไว้ที่ 1 Kohm

ดังนั้นเมื่อปรับค่า DUTY CYCLE จะต้องให้ R1 เป็นค่านานที่สามารปรับค่าได้ และจะต้องมีค่ามากกว่า R2 มากๆ เมื่อต้องการให้ DUTY CYCLE มีค่าเข้าใกล้ 90% แต่ในที่นี้เราออกแบบให้วงจรมี DUTY CYCLE สูงสุดที่ 50% ก็เนื่องมาจากถ้าให้ DUTY CYCLE สูงๆ กระแสเฉลี่ยจะสูงตามจะทำให้เครื่องไม่สามารถตรวจสอบได้ถึง 10 แอมป์

จากรูปที่ 3.5 เป็นวงจรขณะที่เราทำการเลือกคั้งกระแสแบบชั่วขณะซึ่งวงจรนี้สามารถคั้งกระแสชั่วขณะได้ถึง 10 แอมป์ที่ 50 โวลท์ซึ่งวงจรนี้จะใช้ IC เบอร์ TL 494 เป็นตัวกำหนดคั้งที่ความถี่ 1 KHz, 10 KHz, 50 KHz, และ 100 KHz และมี DUTY CYCLE 85%, 80%, 75%, 70%, 65%.

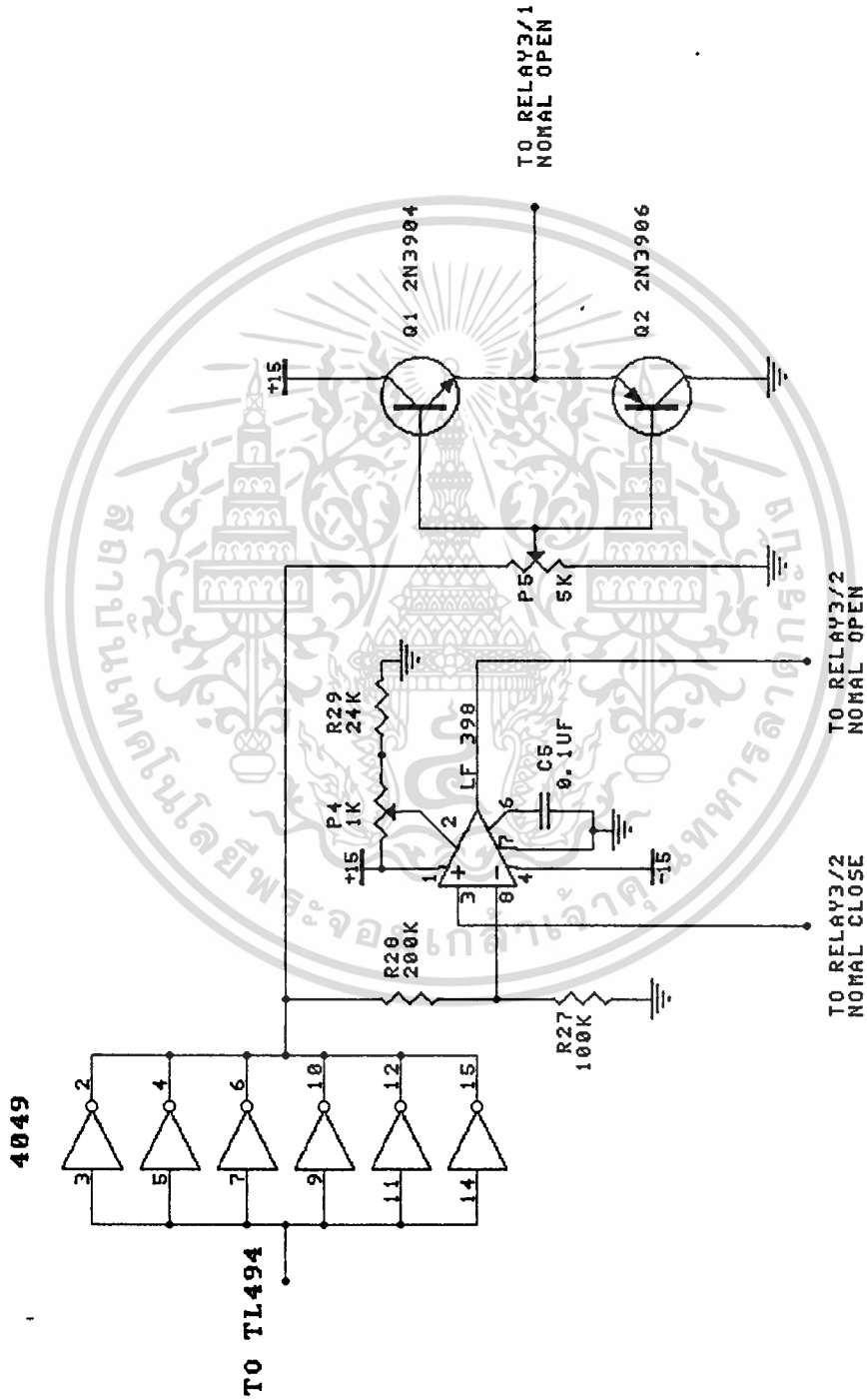
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

70%,65%,60%,55%,50% จากนั้นก็จะนำสัญญาณพัลส์จาก IC TL 494 มาผ่านวงจรมัลติเพล็กซ์ MC1 4049 ซึ่งเป็นอินเวอร์เตอร์จะทำให้ค่า DUTY CYCLE เปลี่ยนเป็น 15%,20%,25%,30%,35%, 40%,45%,50% และ MC1 4049 ยังทำการขับให้สัญญาณพัลส์มีกระแสสูงขึ้น เพื่อไม่ให้เกิดการไหลคสัญญาณจาก TL 494 จากวงจรอื่นที่นำมาต่อจาก MC1 4049 ส่งพัลส์เข้าไปที่ VR 5Kohm เพื่อปรับระดับแรงดันก่อนที่จะเข้าขาเบส (BASE) ของตัวทรานซิสเตอร์ N1 และ P1 ซึ่งต่อแบบเอทพุทอิมพีแดนซ์ต่ำ เนื่องจากขาเกทของเพาเวอร์มอสเฟตเปรียบเสมือนเป็นตัวเก็บประจุ

ดังนั้นในการไครฟ์เพาเวอร์มอสเฟตจึงเปรียบเสมือนการเก็บประจุ และคายประจุของตัวเก็บประจุนั่นเอง ดังนั้นเมื่อส่วนไครฟ์เพาเวอร์มอสเฟตมีค่าเอทพุทอิมพีแดนซ์ต่ำแล้วจะทำให้การเก็บประจุและคายประจุเป็นไปได้อย่างรวดเร็วทำให้รูปสัญญาณออกมาดีและขยายกระแสที่จ่ายให้เพาเวอร์มอสเฟตมีค่าสูงขึ้นด้วยและนำแรงดันที่ R_s หรือ R49 มาผ่าน LF 398 เพื่อให้ได้แรงดันเฉลี่ยเพื่อที่จะส่งไปภาคแสดงผลโดยที่ LF 398 ภายในจะประกอบด้วยวงจรมัลติเพล็กซ์และโวลต์โดยที่ LF 398 จะแสดงค่า PEAK VOLTAGE (PEAK CURRENT * R_s) ของสัญญาณอินพุท ซึ่งมีลักษณะเป็นพัลส์ออกเป็นระดับศักย์คาบไฟฟ้าคงที่โดยจะแบ่งการทำงานออกเป็น 2 ช่วงคือ

1. ช่วง SAMPLE ช่วงนี้ LF 398 จะอ่านศักย์คาบไฟฟ้าอินพุทที่ป้อนเข้าไปที่ขา 3 ของ LF 398 มาแสดงออกที่เอทพุท (ขา 5)
2. ช่วง HOLD ช่วงนี้ LF 398 จะทำหน้าที่คงค่าศักย์คาบไฟฟ้าอินพุทที่อ่านมาไว้ในช่วง SAMPLE แล้วแสดงออกที่เอทพุท จากนั้นนำค่าศักย์คาบที่ขา 5 เข้าไปที่วงจร ADC เพื่อที่จะทำการแสดงผลออกทางจอมอนิเตอร์ของคอมพิวเตอร์

จากรูปที่ 3.5 เป็นวงจรทดสอบเพาเวอร์ซัพพลายทั้งกระแสคงที่ และกระแสชั่วขณะในสถานะปกติรีเลย์จะต่ออยู่ดังรูป ซึ่งจะอยู่ในลักษณะที่ใช้ทดสอบกระแสที่เริ่มจากเมื่อเรานำเพาเวอร์ซัพพลายมาทดสอบ เราจะต้องทำให้เฟดถึงกระแสได้โดยปรับค่า P5 (VR 5K) เพื่อให้ได้แรงดันที่เหมาะสมเข้ามาขยายเข้าไปไครฟ์ เพาเวอร์มอสเฟตซึ่งเราจะใช้ออปแอมป์เบอร์ LM 358 และจะนำแรงดันที่ตกคร่อม R_s หรือ R49 ที่มีความสัมพันธ์กับ LOAD CURRENT ซึ่งจะถูกนำไปใช้กับออปแอมป์ L1:B และ เอทพุท L1:B นี้จะป้อนกลับไป L1:A ซึ่งความสัมพันธ์ของแรงดันที่ตกคร่อม R49 เปลี่ยนไปทำให้เกิดการเปลี่ยนแปลงอินพุท(-) ของ L1:A ทำให้ LOAD CURRENT มีค่าคงที่ส่วน P3 (VR 100K) นั้นจะใช้สำหรับการควบคุม VOLT / AMP ของการป้อนกลับ เพื่อแสดงผลที่มอนิเตอร์ต่อไป

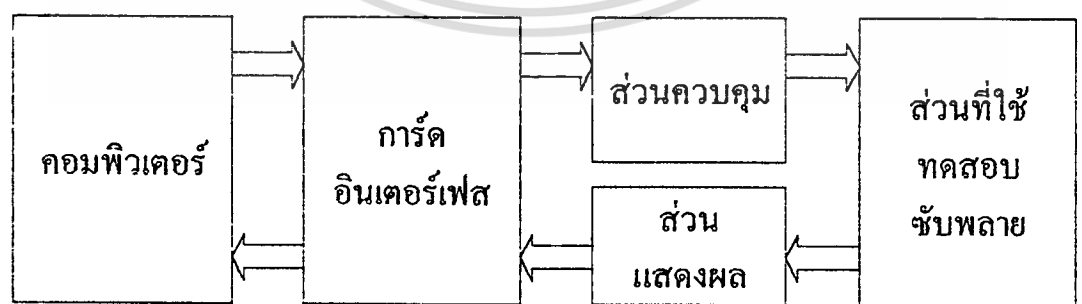


เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของกรมส่งเสริมการค้าระหว่างประเทศ กระทรวงพาณิชย์ ไม่อนุญาตให้ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในช่วงที่ต้องการดึงกระแสแบบชั่วขณะทรานซิสเตอร์Q3 จะถูกทริกโดยกระแส D0 ทำให้รีเลย์ 3 ON ทำให้รีเลย์ RE3/1 สับสวิทช์มาต่อที่ขา 3 ของ LF 398 และ RE3/2 จะเป็นสวิทช์มาต่อที่ขา 5 ของ LF 398 ซึ่ง TL 494 จะเป็นตัวกำเนิดความถี่ในที่นี้ใช้ความถี่ 1kHz, 10 KHz, 50 KHz, 100 KHz โดยความต้านทานที่ขา 6 ของ TL 494 จะเป็นตัวกำหนดความถี่ซึ่งจะมีค่า R 110 Kohm, 11 Kohm, 2.2 Kohm, 1.1 Kohm โดยเลือกความถี่โดยใช้อิเล็กทรอนิกส์สวิทช์ L4:A ในที่นี้ใช้ IC เบอร์ 4066 โดยใช้สัญญาณจากพอร์ท 2 เป็นตัวควบคุมส่วนDUTY CYCLE ในที่นี้ใช้ 85%,80%,75%,70%,65%,60%,55%,50% โดยจะใช้อิเล็กทรอนิกส์สวิทช์ L2:A และ L3:A เป็นตัวเลือกโดยใช้สัญญาณจากพอร์ท 1 มาควบคุม TL 494 จะส่งสัญญาณพัลส์มาเข้าบัพเฟอร์ (MC14094)ซึ่งเป็นอินเวอร์เตอร์เพื่อทำให้ DUTY CYCLE เปลี่ยนเป็น 15%,20%,25%30%,35%, 40%,45%,50% และทำการโคร์ฟกระแสส่งเข้าที่ VR 5Kเพื่อปรับแรงดันให้เหมาะสมส่งเข้าขาเบสของ P1 และ N1 เพื่อไปโคร์ฟให้เฟดคิงกระแสและVR 5K จะส่งเข้ามาขยายที่ออปแอมป์ (LM 358 L1:B) เพื่อขยายสัญญาณให้เหมาะสมส่งเข้าขา 3 ของ LF 398 ส่วน VR 1K ที่ LF 398 เป็นตัวปรับอ็อฟเซตให้เหมาะสมและเอาท์พุทที่ขา 5 ส่งไป ADC เพื่อแสดงผลทางมอนิเตอร์

3.5 การอินเตอร์เฟส

การอินเตอร์เฟสประกอบไปด้วย 2 ส่วนใหญ่ๆก็คือ ไอซี 8255 ซึ่งเป็นไอซีทำหน้าที่เป็นอินพุทพอร์ท,เอาท์พุทพอร์ทและส่วนที่เป็นวงจรเลือกตำแหน่งของ 8255 (DECODE PORT) คือ IC 74LS139 และ DIP SW.

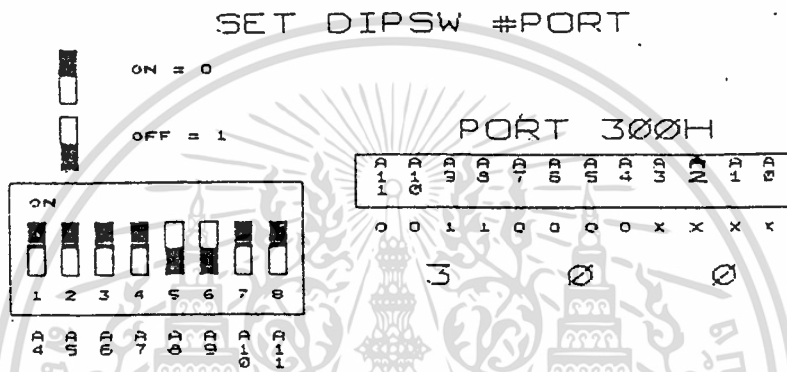


รูปที่ 3.6 แสดงบล็อกไดอะแกรมของการเชื่อมต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.1 การ DECODE PORT

ดีโค้ดพอร์ 8255 บนการ์ดนั้นเราจะใช้ IC TTL 74LS688, IC TTL 74LS139 และ DIP SW. เป็นวงจรดีโค้ดเพื่อให้สามารถปรับ DIP SW. เพื่อตั้งตำแหน่งพอร์ทของการ์ดได้ โดยในการปรับ DIP SW. และการปรับ DIP SW. นั้นจะต้องไม่ตรงกับตำแหน่งพอร์ทของเครื่องคอมพิวเตอร์ด้วย



รูปที่ 3.7 แสดงการปรับ DIP SW. ในการดีโค้ดพอร์ท

เราตั้งเบอร์ดีโค้ดพอร์ทได้โดยการปรับ DIP SW. ซึ่งมีค่าเท่ากับค่าตำแหน่ง (ADDRESS) นั้นๆ เช่น เราตั้งตำแหน่ง 0300H จะปรับ DIP SW. ดังรูปที่ 3.7

HEX RANGE	Usage
000-00F	DMA Chip 8237A-5
020-021	Interrupt 8259A
040-043	Timer 8253-5
060-063	PPI 8255A-5
080-083	DMA Page Register
0AX	NMI Mask Register
0CX	Reserved
0EX	Reserved
200-20F	Game Control
210-217	Expansion Unit

HEX RANGE	Usage
220-24F	Reserved
278-27F	Reserved
2F0-2F7	Reserved
2F8-2FF	Asynchronous Communication (secondary)
300-31F	Prototype Card
320-32F	Fixed Disk
378-37F	Printer
380-38C	SDLC Communication
380-389	Binary Synchronous Communication (secondary)
3A0-3A9	Binary Synchronous Communication (primary)
3B0-3BF	IBM Mnochrome Display/Printer
3C0-3CF	Reserved
3D0-3DF	Color/Graphic
3E0-3E7	Reserved
3F0-3F7	Diskette
3F8-3FF	Asynchronous Communication (primary)

ตารางที่ 3.2 I/O ADDRESS MAP

3.6 การควบคุมและการแสดงผล

3.6.1 วงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล (Analog to Digital Converter)

วงจรมีจะใช้ IC # ADC 0809 ซึ่งจะทำการแปลงสัญญาณอนาล็อก 0-5 โวลต์เป็นสัญญาณดิจิตอลขนาด 8 บิต เพื่อนำสัญญาณนี้มาใช้กับคอมพิวเตอร์ในการเปลี่ยนแปลงอนาล็อกอินพุตแต่ละค่าให้ทำการแอกทีฟที่ขา Output Enable (OE) เพื่อที่จะอ่านค่าเอาต์พุตที่ออกมาจากตัว IC # ADC 0809 ซึ่งเป็นสัญญาณดิจิตอลแล้วเราสามารถทำการตรวจสอบว่าแรงดันที่ออกมาไปเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางด้านเอาต์พุต DO-D7 ที่เป็นดิจิตอลได้โดยการนำสัญญาณดิจิตอลที่ออกมาเป็นเลขฐานสิบหก แปลงให้เป็นเลขฐานสิบ แล้วจึงนำไปคำนวณหาค่าดังตัวอย่างต่อไปนี้

เมื่อป้อนค่า Analog Input = 5 โวลต์ผล Digital Output อ่านค่าได้ FFH

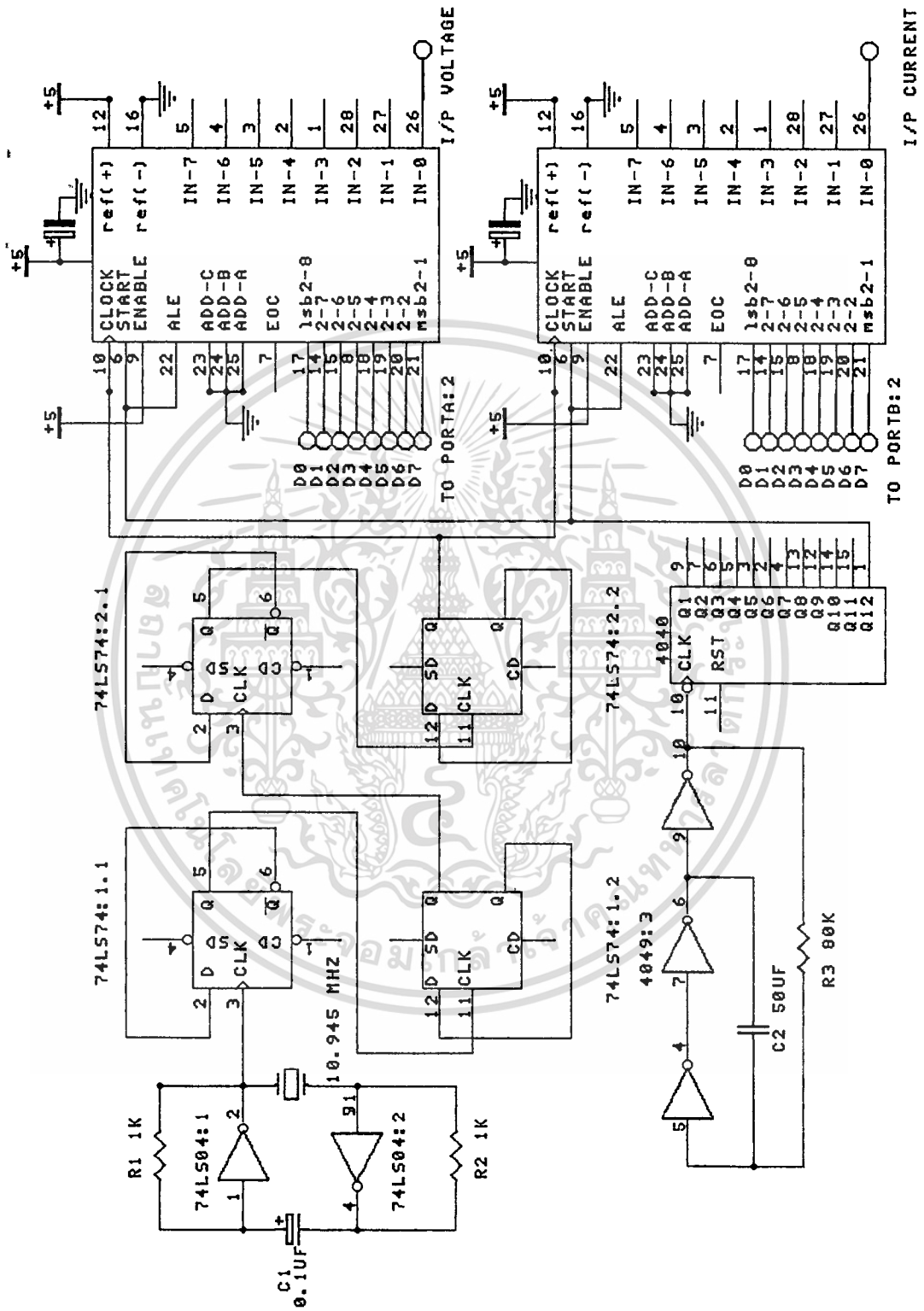
FFH เมื่อทำเป็นเลขฐานสิบ = 255

$$\begin{aligned} \text{Digital Output Converse to Analog} &= (255 * 5) / 255 \\ &= 5.00 \text{ Volt} \end{aligned}$$

การทำงานของตัว ADC 0809 จะให้ระดับสัญญาณดิจิตอลได้ 8 บิต ซึ่งจะกำหนดเป็นการเปลี่ยนของระดับข้อมูลได้ถึง 256 ระดับ ซึ่งแสดงว่าระดับสัญญาณ 8 บิตนี้จะแปรค่ามีความสัมพันธ์กับสัญญาณอนาล็อกได้ถึง 256 ระดับ ซึ่งระดับค่าของแรงดันอินพุตที่จ่ายให้กับ ADC 0809 ซึ่งจะสามารถกำหนดช่วงของสัญญาณ (Span) ได้โดยกำหนดการระดับแรงดันอ้างอิงทางบวก (REF +) และระดับอ้างอิงทางลบ (REF -) จากลักษณะของวงจรที่ได้รับสัญญาณแรงดัน 0-5 โวลต์ เพื่อที่จะเปลี่ยนเป็นสัญญาณดิจิตอล (00H-FFH) ให้อยู่ในรูปของเลขฐานสิบ ดังนั้นจะกำหนดค่าอ้างอิงทางบวกที่ระดับไฟ 5 โวลต์ และค่าอ้างอิงทางลบที่ระดับไฟ 0 โวลต์ ในการหาค่าการเปลี่ยนแต่ละครั้งต่อการเปลี่ยนของสัญญาณอินพุตจะคำนวณได้จากสมการ

$$\text{ระดับสัญญาณที่เปลี่ยน} = [V(I/P) - V(REF-)] / [V(REF+) - V(REF-)] * 255$$

จากการคำนวณได้จะเป็นค่าระดับการเปลี่ยนแปลงต่อการเปลี่ยนแปลงของสัญญาณอินพุตซึ่งจะเป็นค่าของเลขที่อยู่ฐานสิบ เมื่อแปลงเป็นเลขฐานสิบหกหรือฐานสองก็จะทำให้รู้ระดับสัญญาณดิจิตอลที่เข้าสู่คอมพิวเตอร์ช่วงการทำงานในการแปลงสัญญาณของตัว ADC 0809 จะใช้สัญญาณนาฬิกาในการแปลง สัญญาณนาฬิกาที่ใช้อยู่ในช่วง 10 กิโลเฮิร์ตถึง 1.28 เมกกะเฮิร์ตอยู่ใน S10t ของเครื่องคอมพิวเตอร์จากการออกแบบ เพื่อไม่ให้รบกวนสัญญาณนาฬิกาของเครื่องคอมพิวเตอร์จึงสร้างวงจรผลิตสัญญาณนาฬิกาความถี่ 1 เมกกะเฮิร์ตให้ ADC 0809 ทำงานได้



รูปที่ 3.8 แสดงวงจรเปลี่ยนสัญญาณอนาล็อกเป็นดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆก็ตาม บริษัทฯ ขอสงวนสิทธิ์ในข้อมูลและข้อความทั้งหมดไว้เป็นของตัวเองและจะไม่รับผิดชอบต่อ

SELECT ANALOG CHANNEL	ADDRESS LINE		
	A	H	C
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	L	L	L
IN5	L	L	H
IN6	L	H	L
IN7	L	H	H

ตารางที่ 3.3 แสดงการเลือก Channel Input

จากลักษณะวงจรการทำงานของตัว ADC 0809 เมื่อเริ่มให้ทำการแปลงสัญญาณในกรณีแรกจะต้องกำหนด (Set) สัญญาณ START และ ALE โดยจะพิจารณาได้จากไทม์มิ่งไดอะแกรม (Timing-Diagram) ของตัว ADC 0809 ในรูป (เอกสารอ้างอิงของอุปกรณ์) ในการกำหนดสัญญาณ START และ ALE เราจะใช้การกำหนดทางฮาร์ดแวร์ (HARD WARE) ในการเริ่ม START โดยการป้อนความถี่ 25 Hz จากวงจร RING OSCILLATOR และ IC ความถี่ (4040) จากลักษณะที่บรรยายได้วงจรดังรูปที่ 3.8

จากรูปที่ 3.8 แสดงวงจรเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลซึ่งจะรับสัญญาณอนาล็อกจากวงจรรูปที่ 3.2 และรูปที่ 3.5 โดยจะนำโวลต์เตจจากวงจรในรูปที่ 3.2 จากการแบ่งแรงดันให้ได้ 0-5 โวลต์ มาเข้าที่วงจรเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลออกที่พอร์ท 3 โดยจะแสดงเป็นโวลต์เตจในช่วง 0 ถึง 50 โวลต์ส่วนที่จะนำมาแสดงกระแสที่ดึงได้จะนำโวลต์เตจ 0 ถึง 5 โวลต์จากวงจรรูปที่ 3.5 มาเข้าที่วงจรเปลี่ยนสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัลออกที่พอร์ท 4 และจะแสดงค่ากระแสที่เครื่องตรวจสอบเพาเวอร์ซัพพลายอัตโนมัติทำการดึงกระแส

ไม่ว่า 0 ถึง 10 แอมป์ อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DUTY CYCLE	D7	D6	D5	D4	D3	D2	D1	D0
50%	1	0	0	0	0	0	0	0
45%	1	1	0	0	0	0	0	0
40%	1	1	1	0	0	0	0	0
35%	1	1	1	1	0	0	0	0
30%	1	1	1	1	1	0	0	0
25%	1	1	1	1	1	1	0	0
20%	1	1	1	1	1	1	1	0
15%	1	1	1	1	1	1	1	1

ตารางที่ 3.4 แสดงข้อมูลออกที่พอร์ท 1 เพื่อไปควบคุมอิเล็กทรอนิกส์สวิทช์
เพื่อปรับ DUTY CYCLE

ในการควบคุมอิเล็กทรอนิกส์สวิทช์ (IC 4066) จาก 8255 นั้นจำเป็นต้องมีโวลต์เตจ 12 โวลต์ สำหรับควบคุมการทำงานของอิเล็กทรอนิกส์สวิทช์ ดังนั้นจึงต้องทำโวลต์เตจจาก 8255 ซึ่งมีโวลต์เตจ 5 โวลต์แปลงเป็น 12 โวลต์โดยผ่านบัฟเฟอร์ในที่นี้ใช้เบอร์ MC1 4049 ซึ่งเป็นอินเวอร์เตอร์ดังแสดงในรูปที่ 3.10 ในการนำข้อมูลที่จะออกไปควบคุมการทำงานของ

อิเล็กทรอนิกส์สวิทช์ในการเลือกคิงกระแสบัพพัลส์ หรือแบบคงที่และเลือกความถี่ และเลือกค่า DUTY CYCLE ในการคิงกระแสบัพพัลส์ซึ่งข้อมูลที่ออกมาควบคุมจะนำไปควบคุมวงจรรูปที่ 3.4 ดังแสดงในตารางที่ 3.4 แสดงข้อมูลออกที่พอร์ท 1 เพื่อไปควบคุมอิเล็กทรอนิกส์สวิทช์เพื่อปรับ DUTY CYCLE และในตารางที่ 3.5 แสดงข้อมูลออกที่พอร์ท 2 ไปควบคุมอิเล็กทรอนิกส์สวิทช์เพื่อเลือกความถี่นำไปควบคุมวงจรรูปที่ 3.5 และควบคุมรีเลย์ 3 ในวงจรรูปที่ 3.3

ความถี่ (Hz)	D7	D6	D5	D4	D3	D2	D1	D0
เลือกแบบ Pulse								
1 K	0	0	0	0	0	0	1	1
10 K	0	0	0	0	0	1	0	1
50 K	0	0	0	0	1	0	0	1
100 K	0	0	0	1	0	0	0	1
เลือกแบบ DC	1	1	1	1	1	1	1	1

ตารางที่ 3.5 แสดงข้อมูลออกที่พอร์ท 2 เพื่อไปควบคุมอิเล็กทรอนิกส์สวิตซ์เพื่อเลือกความถี่และ DO นำไปควบคุมรีเลย์ 3 เพื่อเลือกว่าจะดึงกระแสแบบพัลส์หรือดึงกระแสแบบคงที่

บทที่ 4

ผลการทดลองและการทดสอบ

4.1 กล่าวนำ

ในการทดลองและทดสอบเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรงนั้น จะต้องทดลองกับแหล่งจ่ายไฟกระแสตรงที่มีความเที่ยงตรง เพื่อให้ค่าที่แสดงออกที่จอคอมพิวเตอร์มีความเที่ยงตรงเมื่อเทียบกับค่าจริงทั้งทางด้านแรงดันและทางด้านกระแส

4.2 สมรรถภาพในการวิเคราะห์ทางด้านแรงดัน

- สามารถตรวจสอบได้ที่แรงดันตั้งแต่ค่า 0 - 50 โวลท์

4.3 สมรรถภาพในการวิเคราะห์ทางด้านกระแสต่อเนื่อง

- สามารถตรวจสอบได้ที่กระแสตั้งแต่ 0 - 5 แอมป์

4.4 สมรรถภาพในการวิเคราะห์ทางด้านกระแสชั่วขณะ

- สามารถตรวจสอบได้ที่กระแสตั้งแต่ 0 - 10 แอมป์
- สามารถเลือกความถี่ของกระแสชั่วขณะได้ 4 ความถี่คือ 1KHz, 10KHz, 50kHz และ 100KHz
- สามารถปรับค่าความกว้างของกระแสชั่วขณะได้ 8 ช่วงคือ 50%, 45%, 40%, 35%, 30%, 25%, 20% และ 15%

หมายเหตุ ในการตรวจสอบค่าทางแรงดันและกระแสนั้นจะเลือกโหลดได้ 4 ค่าคือ ค่า 1, 10, 15 และ 100 โอห์ม

4.5 การทดลองใช้งานจริง

การใช้งานเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง มีข้อแนะนำและคำอธิบายดังนี้

1. ใส่การ์ดอินเตอร์เฟซที่เครื่องคอมพิวเตอร์แล้วเรียกโปรแกรม PSAD.EXE จะแสดงดังรูปที่ 4.1 แสดงออกที่หน้าจอคอมพิวเตอร์

2. ป้อนแรงดันไฟฟ้าจากแหล่งจ่ายไฟกระแสตรงที่จะทำการทดสอบ เข้าที่ขั้วอินพุทของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง โดยที่ค่าแรงดันอินพุทจะต้องมีค่าไม่มากกว่า 50 โวลต์ซึ่งถ้าแรงดันมากกว่า 50 โวลต์เมื่อทำการตั้งกระแสไฟฟ้าจะมีเสียงสัญญาณเตือนดังออกมาจากลำโพงของคอมพิวเตอร์

3. ในโปรแกรมมีการเรียกส่วนของการตั้งกระแส 2 โหมดคือ

- ส่วนกระแสต่อเนื่องจะแสดงดังรูปที่ 4.3 แสดงออกที่จอคอมพิวเตอร์เมื่อทำการเลือกการทดสอบกระแสแบบต่อเนื่อง

- ส่วนกระแสชั่วขณะจะแสดงดังรูปที่ 4.4 แสดงออกที่จอคอมพิวเตอร์เมื่อทำการเลือกการทดสอบกระแสแบบชั่วขณะ

4. หากเลือกกระแสแบบชั่วขณะจะมีการเลือกใช้ความถี่ และความกว้างของสัญญาณโดยความถี่ที่ให้เลือกคือ 1KHz, 10KHz, 50KHz และ 100KHz ส่วนความกว้างของสัญญาณที่ให้เลือกคือ 50%, 45%, 40%, 35%, 30%, 25%, 20%, 15% ดังรูปที่ 4.5 แสดงออกที่จอคอมพิวเตอร์เมื่อเลือกความถี่และความกว้างของพัลส์

5. สามารถเพิ่มการตั้งกระแสโดยใช้ Variable Resister มี 2 โหมดคือ กระแสต่อเนื่องและกระแสชั่วขณะ

6. ค่าตัวเลขที่แสดงจอบนคอมพิวเตอร์จะแสดงค่าโวลต์แดงและ ค่ากระแสของแหล่งจ่ายไฟกระแสตรงที่ถูกทดสอบและจะมีการแสดงเป็นกราฟ เพื่อสังเกตการเปลี่ยนแปลงได้ง่ายแสดงดังรูปที่ 4.6 แสดงออกที่จอคอมพิวเตอร์ เพื่อดูการตั้งกระแสเมื่อเทียบกับโวลต์แดง หากต้องการเปลี่ยนโหมดการทำงานของเครื่องก็สามารถทำได้โดยกดคีย์ใดๆก็ได้หรือต้องการออกจากโปรแกรมโดยกด ESC

7. วิธีการเชื่อมต่อ เครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรงกับการ์ดอินเตอร์เฟสและการเชื่อมต่อกับคอมพิวเตอร์ และลักษณะของตัวเครื่องทั้งภายนอกและภายในได้แสดงไว้ในรูปที่ 4.7 ถึงรูปที่ 4.12

4.6 ปัญหาที่เกิดขึ้นในการทดสอบ

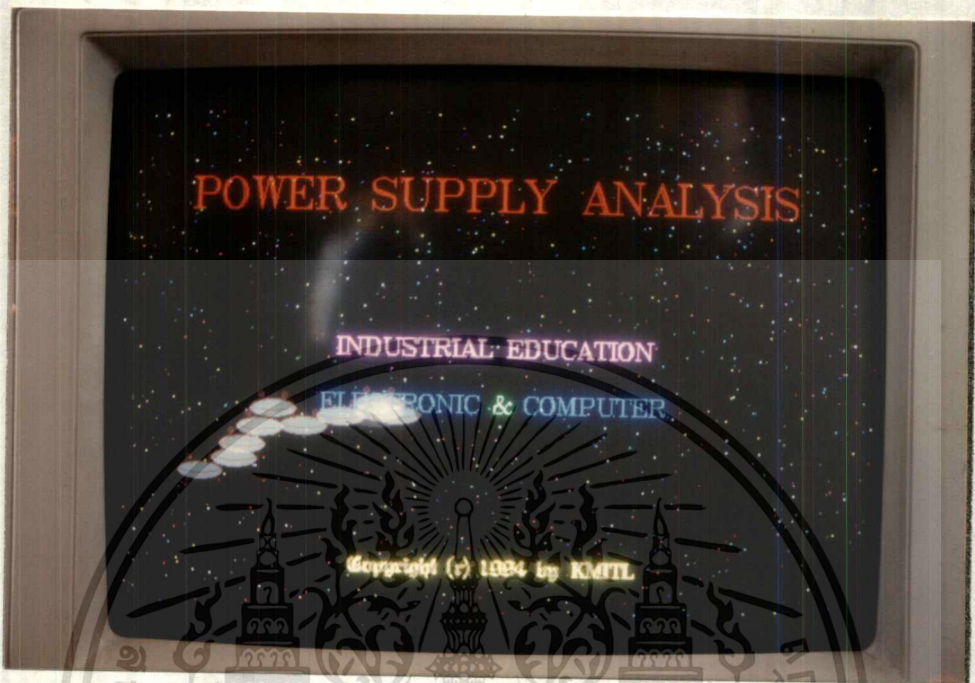
1. ค่าของกระแสทั้งกระแสต่อเนื่องและกระแสชั่วขณะนั้นจะมีค่าสูง ดังนั้นโหลดที่ใช้ในวงจรเปลี่ยนค่ากระแสเป็นแรงดันจะต้องเป็นโหลดที่มีค่าต่ำๆ และค่าการทนกำลังทางไฟฟ้าจะต้องมีค่าสูง ถ้าไม่เป็นไปตามนี้โหลดตัวนั้นจะไหม้เนื่องจากมีกระแสไหลผ่านมากนั่นเอง

2. ในการปรับค่าของกระแสนั้นจะปรับที่ Variable Resister จึงต้องใช้ความละเอียดในการปรับไม่เช่นนั้นค่าที่ได้จะไม่ตรงกับค่าที่เป็นจริง

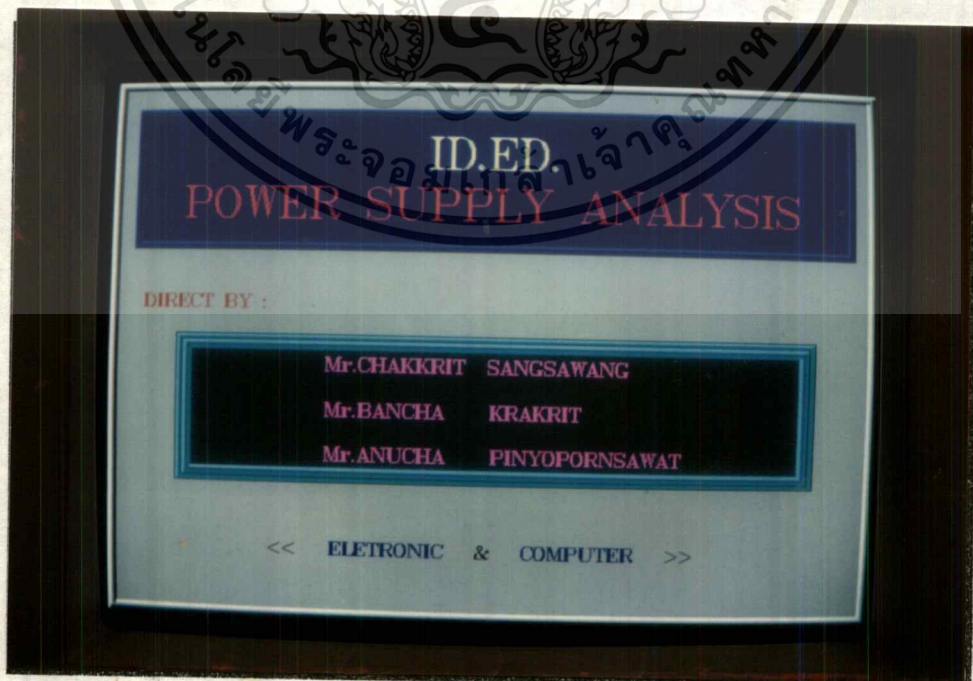
4.7 แนวทางการแก้ปัญหา

1. นำเอาโหลดที่มีค่าความต้านทานต่ำๆและทนกำลังไฟฟ้าสูงมาเป็นโหลด เพื่อที่จะให้กระแสไหลผ่านได้มากที่สุดซึ่งมีค่าประมาณ 0.01 โอห์ม

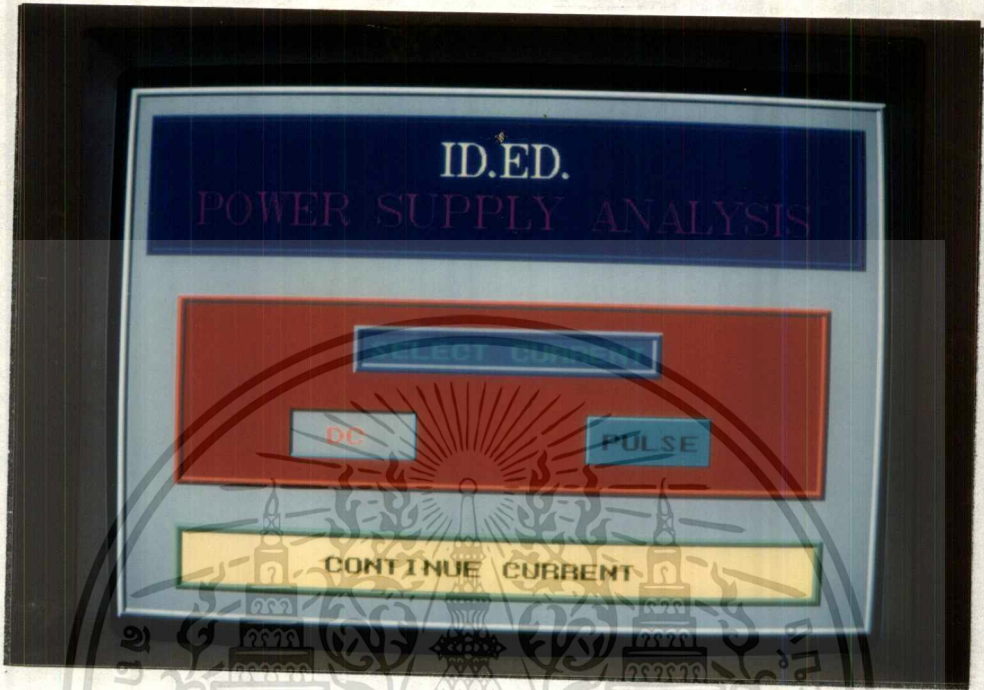
2. ทำการปรับค่า Variable Resister ให้ได้ค่ากระแสตามที่ต้องการ คือ กระแสต่อเนื่องและกระแสชั่วขณะจากนั้นก็ทำการเซตให้มีค่าเช่นนี้โดยไม่มีกรปรับแต่งอีก



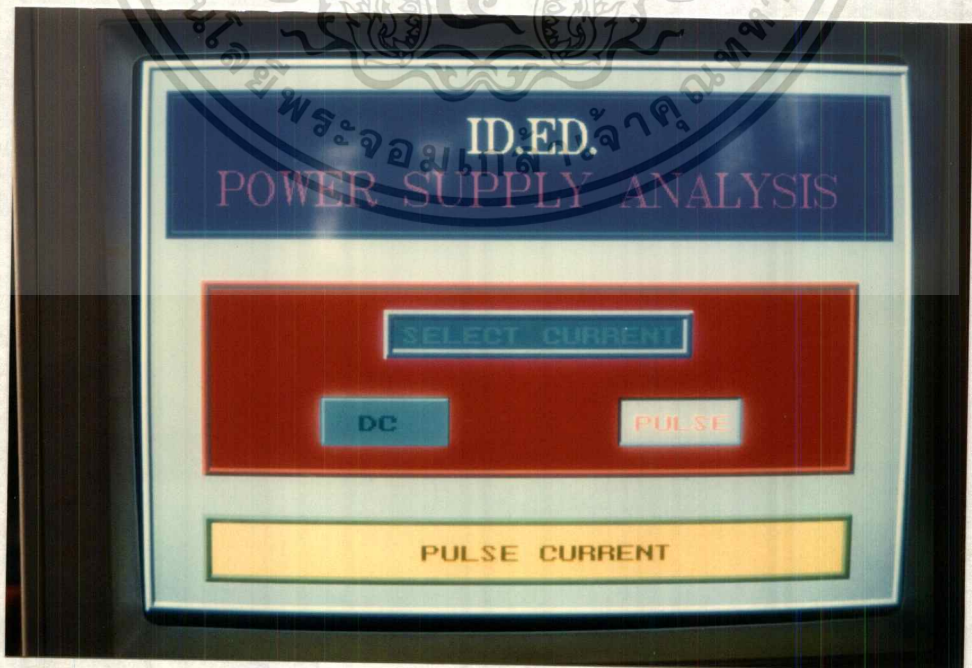
รูปที่ 4.1 แสดงภาพหน้าจอหลังจากเรียกโปรแกรม PSAD.EXE



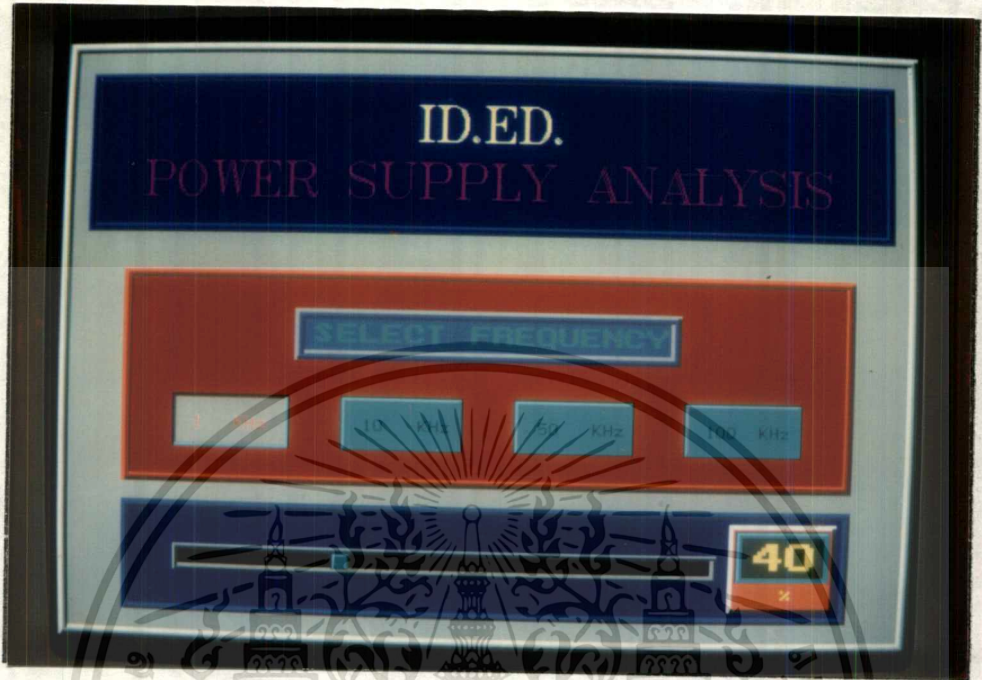
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น รูปที่ 4.2 แสดงภาพหน้าจอภาพที่ 2 ซึ่งมีอีกชื่อคือคุณแล้วทุกครั้งที่มีการนำไปใช้



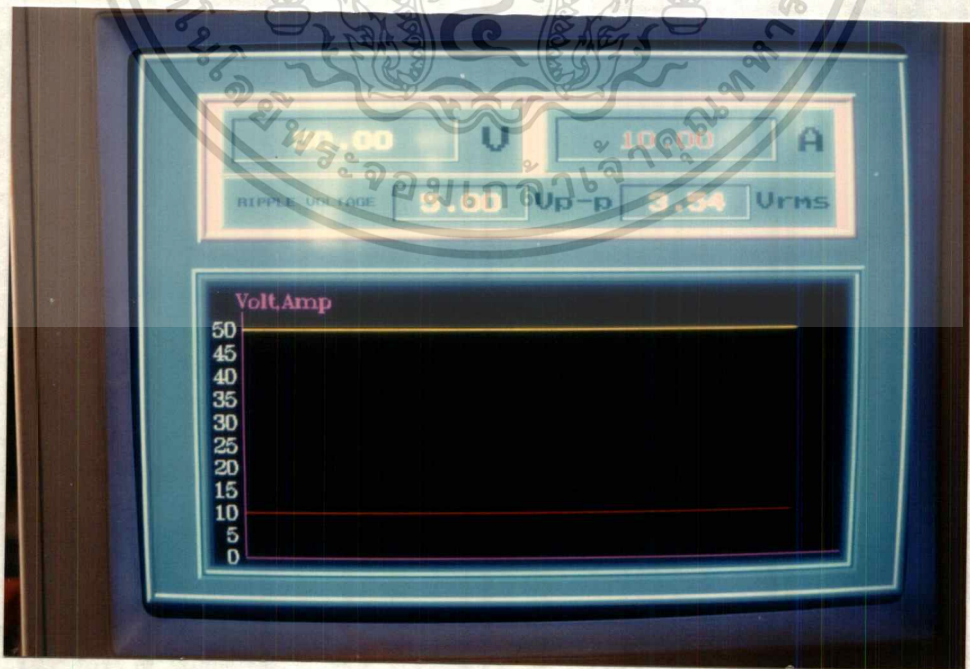
รูปที่ 4.3 แสดงภาพหน้าจอภาพที่ 3 เมื่อผู้ใช้เลือกการวิเคราะห์กระแสแบบต่อเนื่อง



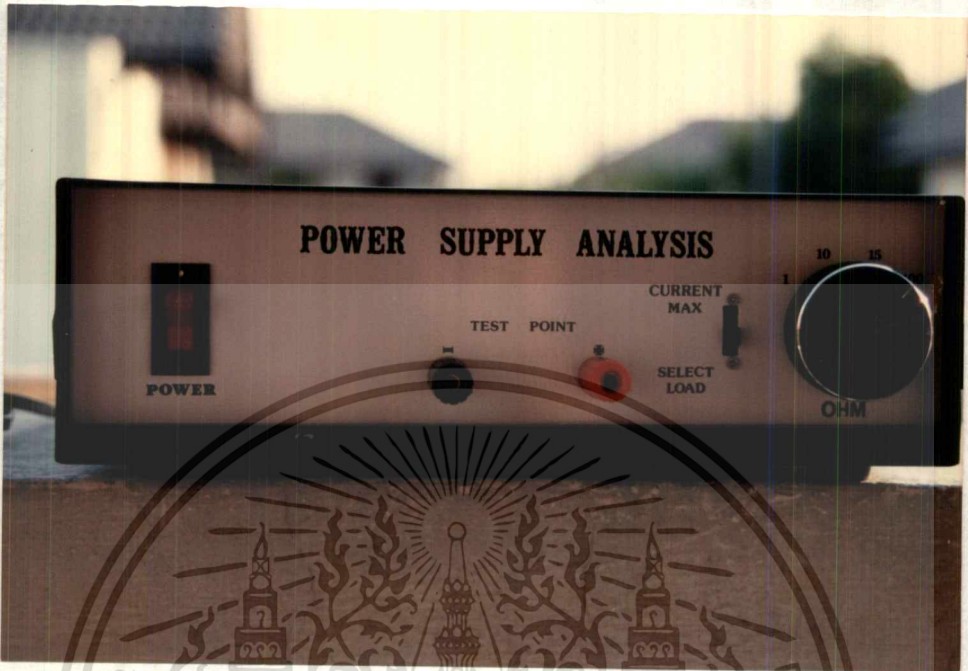
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดรูปที่ 4.4 อีกแล้วดังภาพหน้าจอภาพที่ 4 เมื่อผู้ใช้เลือกการวิเคราะห์กระแสแบบพัลส์



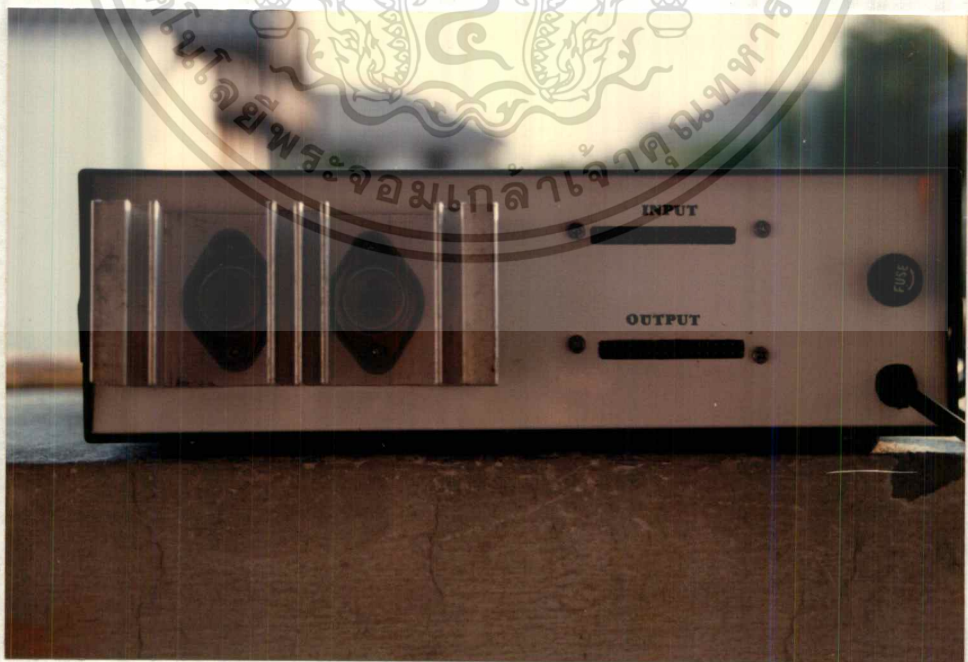
รูปที่ 4.5 แสดงภาพหน้าจอภาพที่ 5 เมื่อผู้ใช้เลือกค่าความถี่และค่า DUTY CYCLE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 4.6 แสดงภาพหน้าจอภาพที่ 6 เพื่อตรวจสอบการตั้งกระแสเทียบกับแรงดัน
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

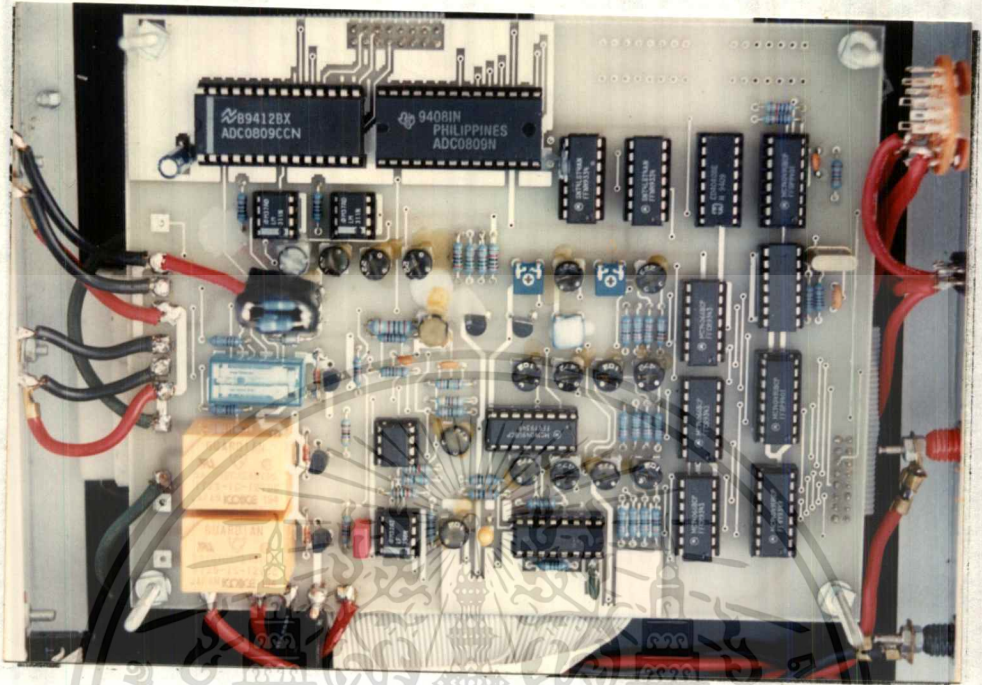


รูปที่ 4.7 แสดงภาพด้านหน้าของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง

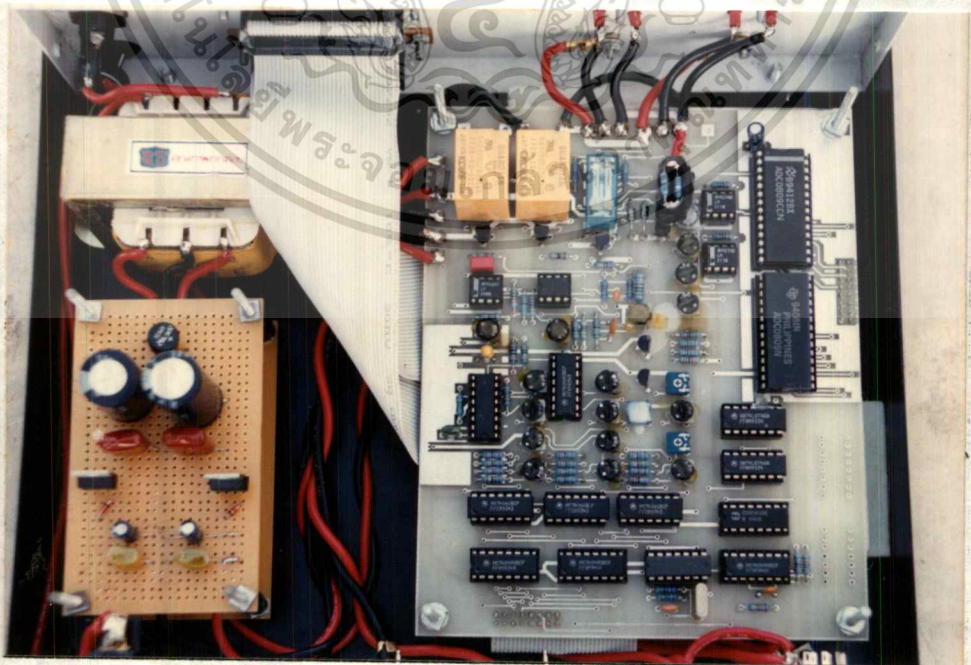


รูปที่ 4.8 แสดงภาพด้านหลังของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง

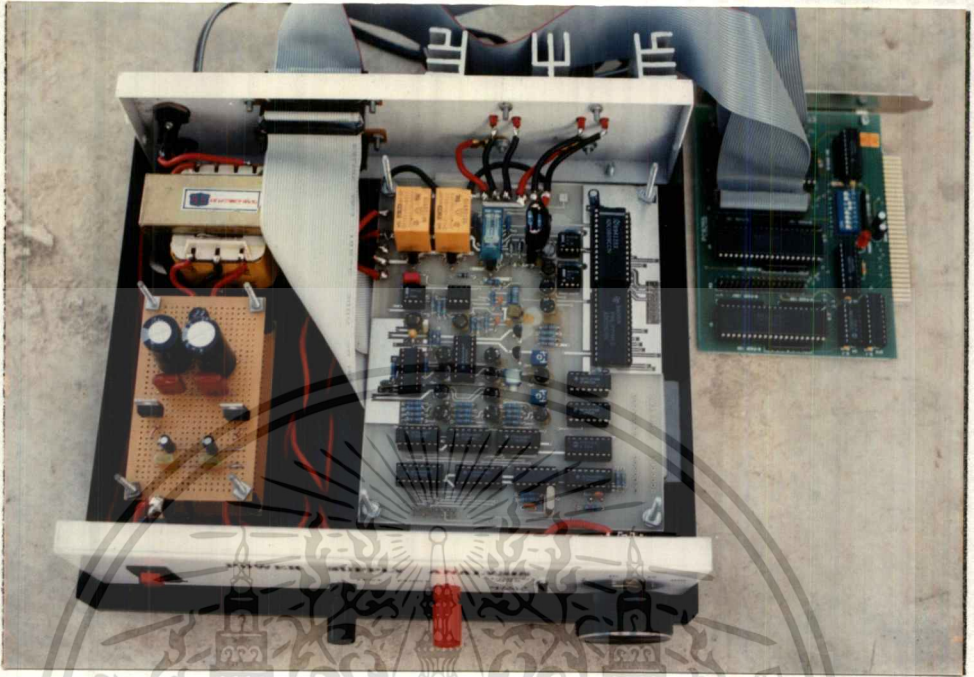
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



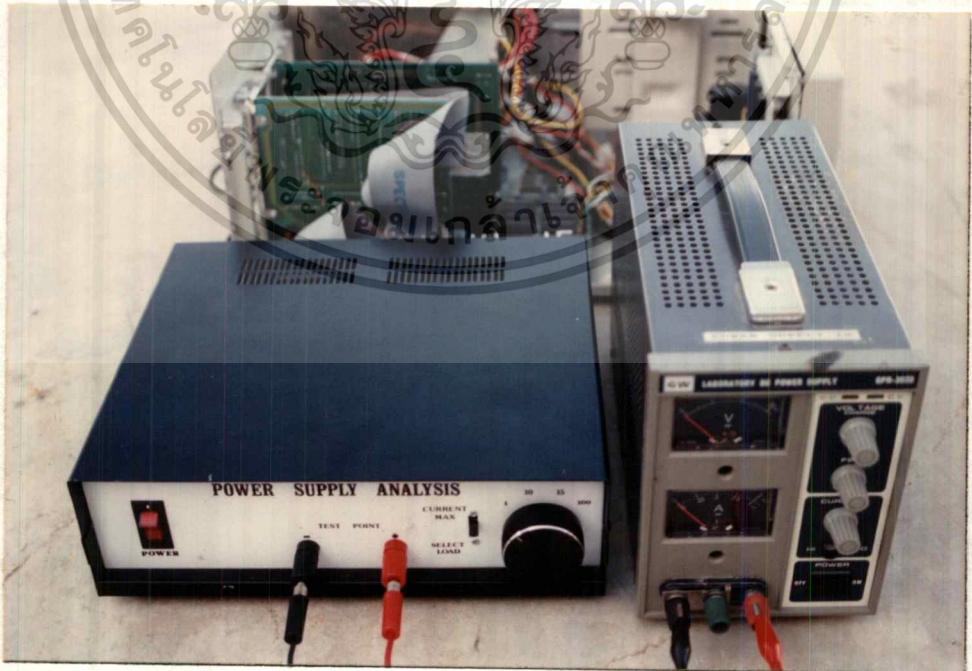
รูปที่ 4.9 แสดงภาพการลงอุปกรณ์บนแผ่นปริ้นท์



เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 4.10 แสดงภาพการเดินสายภาคจ่ายไฟและสายข้อมูลกับแผ่นวงจร
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แสดงภาพการต่อสายข้อมูลระหว่างการ์ดอินเตอร์เฟซกับเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง



รูปที่ 4.12 แสดงภาพการเชื่อมต่อระหว่างการ์ดอินเตอร์เฟซ, คอมพิวเตอร์ และเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์แหล่งจ่ายไฟกระแสตรง
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ผลสรุปและแนวทางการพัฒนา

5.1 กล่าวนำ

การทำงานของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรงจะใช้หลักการทำงานของ การแปลงค่าศักย์ดาไฟฟ้าให้เป็นค่ากระแสไฟฟ้า (VOLTAGE TO CURRENT) ในการใช้ทดสอบค่ากระแสไฟฟ้าต่อเนื่องและกระแสชั่วขณะ ส่วนการทดสอบค่าแรงดันไฟฟ้าใช้หลักการเปรียบเทียบแรงดัน ส่วนการนำค่ามาแสดงผลใช้หลักการของการเชื่อมต่อโดยใช้ไอซี 8255 เป็นหลักในการส่งถ่ายข้อมูลและใช้โปรแกรมในการควบคุมการส่งถ่ายข้อมูล

5.2 บทสรุป

คุณสมบัติทั่วไปของเครื่องวิเคราะห์แหล่งจ่ายไฟฟ้ากระแสตรง

หลักการทำงาน หลักการแปลงแรงดันไฟฟ้าเป็นกระแสไฟฟ้า

ฟังก์ชัน 1.กระแสต่อเนื่อง

2.กระแสชั่วขณะ เลือกได้ 4 ความถี่

- 1 KHz

- 10 KHz

- 50 KHz

- 100 KHz

- เลือกความกว้างของพัลส์ (DUTY CYCLE)

- 50%, 45%, 40%, 35%, 30%, 25%, 20%, 15%

ช่วงการวัด ค่าศักย์ดาไฟฟ้าอินพุท (VIN)

- 0 - 50 โวลท์

ค่าที่วัดได้สูงสุด ค่ากระแสที่สามารถตรวจสอบได้

- กระแสต่อเนื่อง 0 - 5 แอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- กระแสช่วงขณะ 0 - 10 แอมป์

ส่วนการแสดงผล แสดงที่มอริเตอร์ของเครื่องคอมพิวเตอร์

แหล่งจ่ายไฟฟ้า 220 VAC 50Hz

การป้องกัน (OVER RANG) มีสัญญาณเตือนจากเครื่องคอมพิวเตอร์

5.3 แนวทางการพัฒนา

1. ตัดการแสดงผลที่คอมพิวเตอร์ออก โดยมาแสดงผลที่ตัวเครื่องแทนคือ ที่ตัวเครื่องต้องมี ส่วนของการแสดงผลทางกระแสและแรงดัน ซึ่งอาจจะเป็นการแสดงผลโดยใช้ 7 เซกเมนต์ส่วน เมนูในการเลือกและกราฟการแสดงผลควรจะแสดงที่จอ LCD และโปรแกรมจะอัดลงใน หน่วยความจำ (EPROM) เป็นมอริเตอร์โปรแกรมเก็บไว้ที่ตัวควบคุมเครื่อง (Control Pack)
2. เปลี่ยนวิธีการเลือกโหนดจากการใช้ selecter ที่ตัวเครื่องให้เป็นการควบคุมด้วยการใช้ โปรแกรมแทน
3. โหนดที่ใช้ทดสอบควรเปลี่ยนได้ตามต้องการโดยให้ทำจุดเชื่อมต่อโหนดมาจากภายนอก

ภาคผนวก

ภาคผนวก ก. วงจรรวมของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง

ภาคผนวก ข. โปรแกรมการสั่งงานเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง

ภาคผนวก ค. รายละเอียด IC ต่างๆที่ใช้ในโครงการ

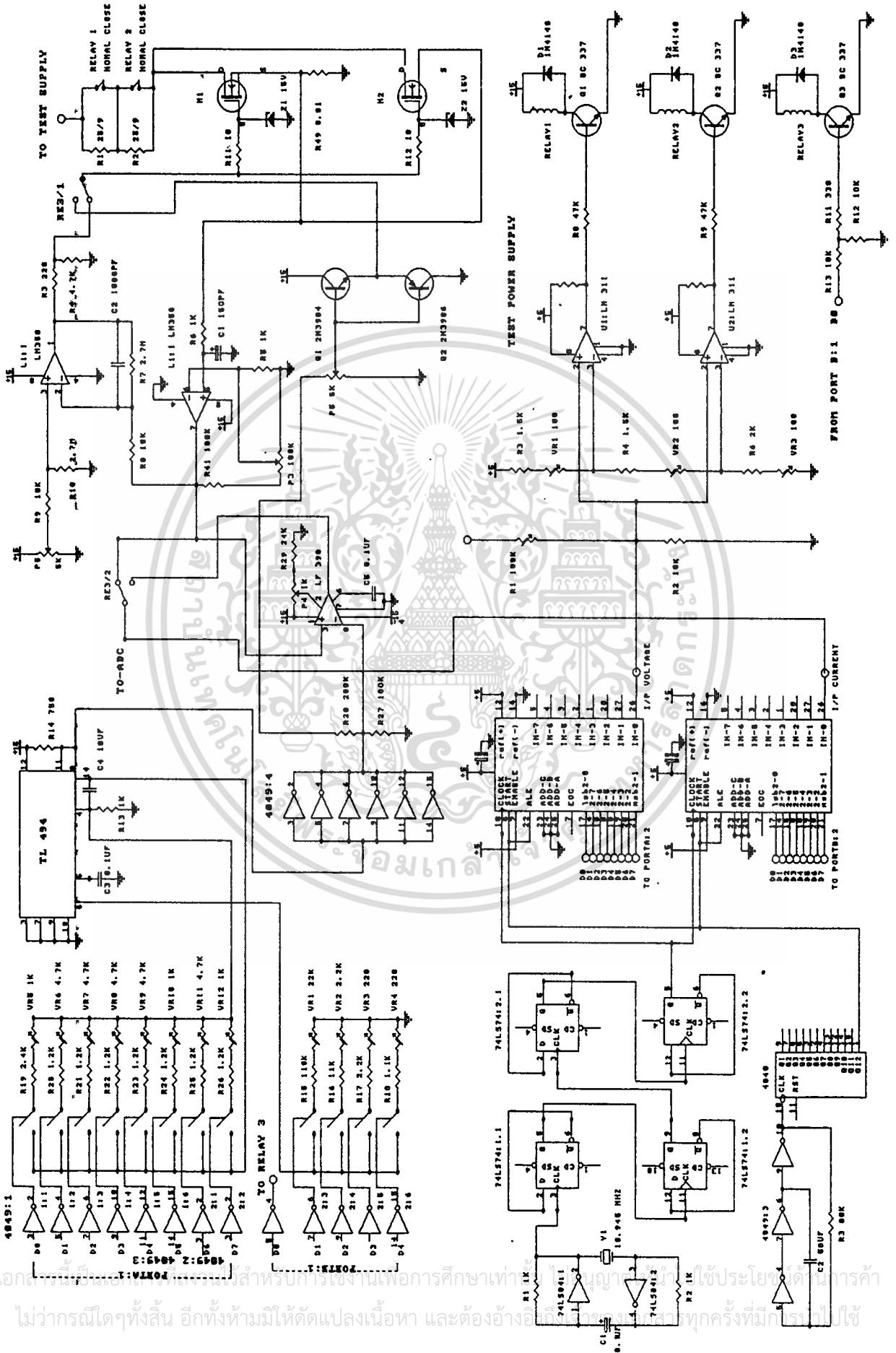


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ผนวก ก.

วงจรรวมของเครื่องวิเคราะห์แหล่งจ่ายไฟกระแสตรง



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่ควรนำมาใช้เพื่อการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างชื่อผู้จัดทำเอกสารทุกครั้งที่มีคนไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

/*****
/*          KING MONGKUT'S INSTITUTE OF TECHNOLOGY          */
/*
/*          KMITL                                          */
/*****
/* FILE NAME : PSAD.C                                     */
/* CREATE    : 7 / JULY / 94                               */
/* UPDATE    : 7 / DEC / 94                               */
/* PURPOSE   : Prototype function for POWER SUPPLY ANALYSIS */
/*****
/*          Copyright (C) 1994                             */
/*          KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG */
/*****

#include <dos.h>
#include <math.h>
#include <conio.h>
#include <stdio.h>
#include <stdlib.h>
#include <stdarg.h>
#include <graphics.h>

#define ESC    0x1b                /* Define the escape key */

char *rec[2]={"CONTINUE CURRENT","PULSE CURRENT"};
char *bang[8]={"50","45","40","35","30","25","20","15"};
char *freq2[4]={"1 KHz","10 kHz","50 KHz","100 KHz"};
int bang1[8]={110,160,210,260,310,360,410,460};
int freq1[4]={107,232,357,484};
int freq[4]={90,215,340,465};

```

เอกสารนี้ unsigned int C,D,ED1,ED2; การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

double ED3,ED4,ELEC1,ELEC2,RPV,RPV1;
int begin,start,go;
int X,Y;
int A[8]={127,63,31,15,7,3,1,0};
int B[8]={225,254,252,250,246,238};
int GraphDriver;          /* The Graphics device driver */
int GraphMode;           /* The Graphics mode value */
double AspectRatio;      /* Aspect ratio of a pixel on the screen */
int MaxX, MaxY;          /* The maximum resolution of the screen */
int MaxColors;           /* The maximum # of colors available */
int ErrorCode;           /* Reports any graphics errors */
struct palettetype palette; /* Used to read palette info */

/*****
/*      Function prototypes
*****/

void Initialize(void);
void PutImageDemo(void);
void MainWindow();
void changetextstyle(int font, int direction, int charsize);
void show(void);
int gprintf(int *xloc, int *yloc, char *fmt, ... );

/*****
/*      Begin main function
*****/

int main()
{
    Initialize();          /* Set system into Graphics mode */
    PutImageDemo();

```

```

closegraph();          /* Return the system to text mode */
show();
return(0);
}

/*****
/*      INITIALIZE: Initializes the graphics system and reports          */
/*      any errors which occurred.                                       */
*****/

void Initialize(void)
{
    int xasp, yasp;          /* Used to read the aspect ratio */
    GraphDriver = DETECT;   /* Request auto-detection */
    initgraph( &GraphDriver, &GraphMode, "" );
    ErrorCode = graphresult(); /* Read result of initialization */
    if( ErrorCode != grOk ){ /* Error occurred during init */
        printf(" Graphics System Error: %s\n", grapherrormsg( ErrorCode ) );
        exit( 1 );
    }
    getpalette( &palette ); /* Read the palette from board */
    MaxColors = getmaxcolor() + 1; /* Read maximum number of colors */
    MaxX = getmaxx();
    MaxY = getmaxy();      /* Read size of screen */
    getspectratio( &xasp, &yasp ); /* read the hardware aspect */
    AspectRatio = (double)xasp / (double)yasp; /* Get correction factor */
}

/*****
/*      PUTIMAGEDEMO
*****/

```

```

void PutImageDemo(void)
{
    int in;
    static int r      = 20;
    static int StartX = 100;
    static int StartY = 50;
    struct viewporttype vp;
    int PauseTime, x, y, ulx, uly, lrx, lry, size, i, width, height, step;
    void *Saucer;
    MainWindow("GetImage / PutImage Demonstration");
    changetextstyle(TRIPLEX_FONT,HORIZ_DIR,5);
    setcolor(RED);
    outtextxy(MaxX/10.5,55,"POWER SUPPLY ANALYSIS");
    changetextstyle(TRIPLEX_FONT,HORIZ_DIR,3);
    setcolor(LIGHTMAGENTA);
    outtextxy(MaxX/3.4,200,"INDUSTRIAL EDUCATION");
    setcolor(LIGHTBLUE);
    outtextxy(MaxX/3.66,250,"ELECTRONIC COMPUTER");
    setcolor(LIGHTGREEN);
    outtextxy(MaxX/2.02,250,"&");
    changetextstyle(GOTHIC_FONT,HORIZ_DIR,1);
    setcolor(YELLOW);
    outtextxy(MaxX/3.2,400,"Copyright (c) 1994 by ");
    changetextstyle(TRIPLEX_FONT,HORIZ_DIR,1);
    outtextxy(MaxX/1.66,400,"KMITL");
    getviewsettings( &vp );

    /* Draw Saucer */
    setfillstyle( SOLID_FILL, getmaxcolor() );
    setcolor(LIGHTRED);

```

```

fillellipse(StartX, StartY, r, (r/3)+2);
ellipse(StartX, StartY-4, 190, 357, r, r/3);
line(StartX+7, StartY-6, StartX+10, StartY-12);
circle(StartX+10, StartY-12, 2);
line(StartX-7, StartY-6, StartX-10, StartY-12);
circle(StartX-10, StartY-12, 2);

```

```

/* Read saucer image */
ulx = StartX-(r+1);
uly = StartY-14;
lrx = StartX+(r+1);
lry = StartY+(r/3)+3;
width = lrx - ulx + 1;
height = lry - uly + 1;
size = imagesize(ulx, uly, lrx, lry);
Saucer = malloc( size );
getimage(ulx, uly, lrx, lry, Saucer);
putimage(ulx, uly, Saucer, XOR_PUT);

/* Plot some "stars" */
for ( i=0 ; i<1000; ++i )
    putpixel(random(MaxX), random(MaxY), random( MaxColors-1 )+1);
x = MaxX / 2;
y = MaxY / 2;
PauseTime = 350;

/* until a key is hit */
while ( !kbhit() ) {

```

```

/* Draw the Saucer */
putimage(x, y, Saucer, XOR_PUT);      /* draw image */
delay(PauseTime);
putimage(x, y, Saucer, XOR_PUT);      /* erase image */

/* Move Saucer */
step = random( 2*r );
if ((step/2) % 2 != 0 )
    step = -1 * step;
x = x + step;
step = random( r );
if ((step/2) % 2 != 0 )
    step = -1 * step;
y = y + step;
if (vp.left + x + width - 1 > vp.right)
    x = vp.right-vp.left-width + 1;
else
    if (x < 0)
        x = 0;
    if (vp.top + y + height - 1 > vp.bottom)
        y = vp.bottom-vp.top-height + 1;
    else
        if (y < 0)
            y = 0;
}
free( Saucer );
in=getch();
if(ESC==in){
    speaker(2500,700);
    closegraph();
}

```

```

    exit(1);
}
}

/*****
/*      MAINWINDOW: Establish the main window for the demo and set      */
/*      a viewport for the demo code.                                  */
*****/

void MainWindow()
{
    int height;
    cleardevice();                /* Clear graphics screen */
    setcolor( MaxColors - 1 );    /* Set current color to white */
    setviewport( 0, 0, MaxX, MaxY, 1 ); /* Open port to full screen */
    height = textheight( "H" );    /* Get basic text height */
    changetextstyle( DEFAULT_FONT, HORIZ_DIR, 1 );
    setviewport( 0, height+4, MaxX, MaxY-(height+4), 1 );
    setviewport( 1, height+5, MaxX-1, MaxY-(height+5), 1 );
}

/*****
/*      CHANGETEXTSTYLE: similar to settextstyle, but checks for      */
/*      errors that might occur whil loading the font file.          */
*****/

void changetextstyle(int font, int direction, int charsize)
{
    int ErrorCode;
    graphresult();                /* clear error code */
    setttextstyle(font, direction, charsize);

```

เอกสารนี้ ErrorCode = graphresult();การใช้งานเพื่อการศึกษา/* check result *//ให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if( ErrorCode != grOk ){
    closegraph();
    printf(" Graphics System Error: %s\n", grapherrormsg( ErrorCode ) );
    exit( 1 );
}
}

/*****
/*
Begin test function
*****/

void show()
{
    int Gd=DETECT,Gm;
    initgraph(&Gd,&Gm,"");
    speaker(2500,700);
    psa_test();
    closegraph();
}

psa_test()
{
    int key;
    bbx(0,0,639,479,15,8,7);
    bbx(5,5,634,474,8,15,7);
    bbx1(20,25,620,150,9,8,1);
    bbx1(25,30,615,145,8.9,1);
    changetextstyle(TRIPLEX_FONT,HORIZ_DIR,5);
    setcolor(14);
    outtextxy(MaxX/2.4,40,"ID.ED.");
    setcolor(12);

```

```

outtextxy(MaxX/10.1,85,"POWER SUPPLY ANALYSIS");
writetext(30,185,4,1,0,1,"DIRECT BY :");
botton(60,225,585,355);
botton1(65,230,580,350);
setfillstyle(1,8);
bar(65,230,580,350);
bbx(65,230,580,350,11,3,9);
bbx(70,235,575,345,3,11,8);
writetext(185,240,13,1,0,1,"Mr.CHAKKRIT SANGSAWANG");
writetext(185,280,13,1,0,1,"Mr.BANCHA KRAKRIT");
writetext(185,320,13,1,0,1,"Mr.ANUCHA PINYOPORNSAWAT");
writetext(140,405,0,1,0,1,"<< & >>");
writetext(190,405,1,1,0,1,"ELETRONIC COMPUTER");
key = getch();
if(key==27){
    bbxesci(5,5); bbxesci(618,5);
    delay(500);
    closegraph();
    speaker(2500,700);
    main();
}
else crt();
}
crt()
{
    speaker(2500.700);
    bbx(0,0,639,479,15,8,7);
    bbx(5,5,634,474,8,15,7);
    bbx1(20,25,620,150.9,8,1);

```

เอกสารนี้เป็น `bbx1(25,30,615,145,8,9,1)`; ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

changetextstyle(TRIPLEX_FONT,HORIZ_DIR,5);
setcolor(14);
outtextxy(MaxX/2.4,40,"ID.ED.");
setcolor(5);
outtextxy(MaxX/10.1,85,"POWER SUPPLY ANALYSIS");
bbx(50,185,590,355,12,8,4);
bbx(55,190,585,350,8,12,4);
bbx(200,210,449,250,7,8,9);
bbx(205,215,444,245,8,7,9);
writetext(215,224,2,0,0,2,"SELECT CURRENT");
botton1(150,285,250,325);
botton(390,285,490,325);
writetext(180,300,12,0,0,2,"DC");
writetext(403,300,0,0,0,2,"PULSE");
bbx(50,390,590,450,10,8,2);
bbx(55,395,585,445,8,10,14);
writetext(180,415,0,0,0,2,rec[0]);
select();
}

select()
{
int key;
begin = 0;
do{
moveto(640,480);
key = getch();
if( key == 0 ) {
key=getch();

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ `if((key==75)||(key==77))` เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        check(key);
    }
}
if( key == 27 ){
    bbxesci(5,5); bbxesci(618,5);
    delay(500);
    speaker(2500,700);
    psa_test();
    break;
}
else{
    if( key == 13 ){
        delay(200);
        switch(begin){
            case 0 : dc(); break;
            case 1 : pulse(); break;
        }
    }
}
}while(key!=13);
setcolor(15);
}

```

*/*checking key when the button is press */*

```

int check(int key)
{
    if(key==75){
        speaker(1500,100);
        botton1(150,285,250,325);
        writetext(180,300,12,0,0,2,"DC");
    }
}

```

```

        botton(390,285,490,325);
        writetext(403,300,0,0,0,2,"PULSE");
        bbx(55,395,585,445,8,10,14);
        writetext(180,415,0,0,0,2,rec[0]);
        begin=0;
    }

    if(key==77){
        speaker(1500,100);
        botton1(390,285,490,325);
        writetext(403,300,12,0,0,2,"PULSE");
        botton(150,285,250,325);
        writetext(180,300,0,0,0,2,"DC");
        bbx(55,395,585,445,8,10,14);
        writetext(230,415,0,0,0,2,rec[1]);
        begin=1;
    }
}

* botton(int sx,int sy,int ex,int ey)
{
    setfillstyle(1,3);
    bar(sx,sy,ex,ey);
    setfillstyle(1,11);
    bar(sx,sy,sx+1,ey);
    bar(sx,sy,ex,sy+1);
    setfillstyle(1,3);
    bar(sx+1,ey-1,ex,ey);
    bar(ex-1,sy+1,ex,ey);
    setcolor(0);
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

rectangle(sx-1,sy-1,ex+1,ey+1);
}

bottom1(int sx,int sy,int ex,int ey)
{
    setfillstyle(1,7);
    bar(sx,sy,ex,ey);
    setfillstyle(1,8);
    bar(sx,sy,sx+1,ey);
    bar(sx,sy,ex,sy+1);
    setfillstyle(1,11);
    bar(sx+1,ey-1,ex,ey);
    bar(ex-1,sy+1,ex,ey);
    setcolor(0);
    rectangle(sx-1,sy-1,ex+1,ey+1);
}

dc()
{
    bbx0(0,0,639,479,15,15,1);
    X=00;
    Y=B[0];
    port();
}

.pulse()
{
    speaker(2500,700);
    bbx(0,0,639,479,15,8,7);
    bbx(5,5,634,474,8,15,7);
    bbx1(20,25,620,150,9,8,1);

```

```

    bbx1(25,30,615,145,8,9,1);
    changetextstyle(TRIPLEX_FONT,HORIZ_DIR,5);
    setcolor(14);
    outtextxy(MaxX/2.4,40,"ID.ED.");
    setcolor(5);
    outtextxy(MaxX/10.1,85,"POWER SUPPLY ANALYSIS");
    bbx(50,180,590,350,12,8,4);
    bbx1(55,185,585,345,8,12,4);
    bbx(180,210,460,250,7,8,9);
    bbx(185,215,455,245,8,7,9);
    writetext(195,222,2,0,0,2,"SELECT FREQUENCY");
    botton1(90,280,175,320);
    botton(215,280,300,320);
    botton(340,280,425,320);
    botton(465,280,550,320);
    writetext(107,295,12,2,0,5,"1 KHz");
    writetext(232,295,0,2,0,5,"10 KHz");
    writetext(357,295,0,2,0,5,"50 KHz");
    writetext(482,295,0,2,0,5,"100 KHz");
    bbx(50,365,590,455,9,8,1);
    bbx(53,368,587,452,8,9,1);
    writetext(240,380,1,0,0,2,"DUTY CYCLE");
    bbx(500,375,580,445,15,8,12);
    bbx(90,400,490,420,7,8,0);
    bbx(92,402,488,418,8,7,0);
    writetext(519,389,14,0,0,3,"00");
    writetext(540,428,14,0,0,1,"%");
    mode();
}

```

```

mode()
{
    int key;
    start = 0;
    do{
        moveto(640,480);
        key = getch();
        if(key==0);
        {
            key=getch();
            if((key==75)||(key==77))    answer(key);
        }
        if(key == 27 )
        {
            bbxesci(5,5);
            bbxesci(618,5);
            delay(500);
            pulse();
            break;
        }
        else{
            if(key==13){
                delay(200);
                switch(start){
                    case 0 : k1();    break;
                    case 1 : k2();    break;
                    case 2 : k3();    break;
                    case 3 : k4();    break;
                }
            }
        }
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    }
    }while((key != 13));
    setcolor(15);
    duty();
}

/*checking key when the button is pressed*/
int answer(int key)
{
    if(key==75){
        speaker(1500,100);
        botton(freq[start],280,freq[start]+85,320);
        writetext(freq1[start],295,0,2,0,5,freq2[start]);
        start = (start ==0 )? 3 :start -1;
        botton1(freq[start],280,freq[start]+85,320);
        writetext(freq1[start]+1,296,12,2,0,5,freq2[start]);
    }
    if(key==77){
        speaker(1500,100);
        botton(freq[start],280,freq[start]+85,320);
        writetext(freq1[start],295,0,2,0,5,freq2[start]);
        start = (start == 3)? 0 : start+1;
        botton1(freq[start],280,freq[start]+85,320);
        writetext(freq1[start]+1,296,12,2,0,5,freq2[start]);
    }
}

k1()
{ Y=252; }

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
k2()
```

```
{ Y=250; }
```

```
k3()
```

```
{ Y=246; }
```

```
k4()
```

```
{ Y=238; }
```

```
duty()
```

```
{
```

```
  botton(110,405,120,415);
```

```
  bbx(506,385,575,420,8,8,0);
```

```
  botton(506,381,575,420);
```

```
  botton1(511,386,570,415);
```

```
  setfillstyle(1,8);
```

```
  bar(511,386,570,415);
```

```
  writetext(519,390,14,0,0,3,"50");
```

```
  speaker(2500,700);
```

```
  control();
```

```
}
```

```
control()
```

```
{
```

```
  int arrow;
```

```
  go = 0;
```

```
  do{
```

```
    moveto(640,480);
```

เอกสารนี้เป็นเอกสาร arrow = getch(); ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if (arrow == 0) {
    arrow = getch();

    if ((arrow == 75) || (arrow == 77)) {
        kmitlad(arrow);
    }
}

if (arrow == 27) {
    bboxesci(5, 5); bboxesci(618, 5);
    delay(500);
    crt();
    break;
}
else {
    if (arrow == 13) {
        delay(200);
        switch (go) {
            case 0 : c1(); break;
            case 1 : c2(); break;
            case 2 : c3(); break;
            case 3 : c4(); break;
            case 4 : c5(); break;
            case 5 : c6(); break;
            case 6 : c7(); break;
            case 7 : c8(); break;
        }
    }
}
} while ((arrow != 13));

```

เอกสารนี้ **speaker(2500,700)**; สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

setcolor(15);
}
c10
{
X=A[0];
port();
}

c20
{
X=A[1];
port();
}

c30
{
X=A[2];
port();
}

c40
{
X=A[3];
port();
}

c50
{
X=A[4];

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

port();
}

c6()
{
X=A[5];
port();
}

c7()
{
X=A[6];
port();
}

c8()
{
X=A[7];
port();
}

```

*/*checking key when button is pressed*/*

```
int kmitlad( int arrow )
```

```
{
```

```
if(arrow==75){
```

```
speaker(1500,100);
```

```
go = (go == 0) ? 7 : go-1;
```

```
bbx(92,402,488,418,8,7,0);
```

```
botton(bang1[go],405,bang1[go]+10,415);
```

เอกสารนี้เป็น bbx(506,385.575,420,8,8,0);การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

botton(506,381,575,420);
botton1(511,386,570,415);
setfillstyle(1,8);
bar(511,386,570,415);
writetext(519,390,14,0,0,3,bang[go]);
}
if(arrow==77){
    speaker(1500,100);
    go = (go == 7)? 0 : go+1 ;
    bbx(92,402,488,418,8,7,0);
    botton(bang1[go],405,bang1[go]+10,415);
    bbx(506,385,575,420,8,8,0);
    botton(506,381,575,420);
    botton1(511,386,570,415);
    setfillstyle(1,8);
    bar(511,386,570,415);
    writetext(519,390,14,0,0,3,bang[go]);
}
}

port()
{
    int count=0;
    speaker(2500,700);
    outportb(0x303,0x80);
    outportb(0x307,0x92);
    bbx(0,0,639,479,7,8,9);
    bbx(5,5,634,474,8,7,9);
    bbx(50.35,590,160.7,8,6);

```

เอกสารนี้เป็นเอกสารเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

botton(70,47,310,101);
botton(330,47,570,101);
botton(70,105,570,148);
writetext(280,64,0,0,0,3,"V");
writetext(504,120,0,0,0,2,"Vrms");
writetext(322,120,0,0,0,2,"Vp-p");
writetext(540,64,0,0,0,3,"A");
botton1(80,57,260,92);
botton1(340,57,520,92);
botton1(210,114,315,142);
botton1(392,114,497,142);
bbx(45,183,595,455,11,3,1);
bbx(50,188,590,450,3,11,8);
bbx0(82,59,257,90,3,3,3);
bbx0(342,59,517,90,3,3,3);
bbx0(212,116,313,140,3,3,3);
bbx0(394,116,495,140,3,3,3);
writetextxy(84,124,1,0,0,1,"RIPPLE VOLTAGE");
do{
    setcolor(5);
    line(86,220,86,434);
    line(86,436,580,436);
    writetext(81,200,5,1,0,1,"Volt,Amp");
    writetext(62,225,7,1,0,1,"50");
    writetext(62,245,7,1,0,1,"45");
    writetext(62,265,7,1,0,1,"40");
    writetext(62,285,7,1,0,1,"35");
    writetext(62,305,7,1,0,1,"30");
    writetext(62,325,7,1,0,1,"25");
    writetext(62,345,7,1,0,1,"20");

```

```

writetext(62,365,7,1,0,1,"15");
writetext(62,385,7,1,0,1,"10");
writetext(62,405,7,1,0,1," 5");
writetext(62,425,7,1,0,1," 0");
outportb(0x300,X);
outportb(0x301,Y);
C = inportb(0x304);
D = inportb(0x305);
ED3=C*50.000/255.000;
ED4=D*10.000/255.000;
RPV=ED3*0.1*(sqrt(2)/2);
RPV1=ED3*0.1;
writetextxy(130,68,14,0,0,2,"%2.2f",ED3);
writetextxy(390,68,4,0,0,2,"%2.2f",ED4);
writetextxy(415,121,12,0,0,2,"%2.2f",RPV);
writetextxy(231,121,12,0,0,2,"%2.2f",RPV1);
if(count==0){
    bbx(56,194,584,444,1,1,0);
    moveto(60,320);
}
count = (count==492) ? 0 : count+1;
delay(100);
ELEC1 = (255.0000-ED1)*200.0000/255.0000+235.0000;
ELEC2 = (255.0000-C)*200.0000/255.0000+235.0000;
moveto(count+85,ELEC1);
setcolor(14);
lineto(count+85,ELEC2);
ED1=C;
ELEC1 = (255.0000-(ED2/5))*200.0000/255.0000+235.0000;
ELEC2 = (255.0000-(D/5))*200.0000/255.0000+235.0000;

```

```

moveto(count+85,ELEC1);
setcolor(4);
lineto(count+85,ELEC2);
ED2=D;
if(C == 255 || D == 255){
    speaker(1500,100);
}
}while(!kbhit());
getch();
crt();
}

bbx(int x1,int y1,int x2,int y2,int coline,int colbox,int patt)
{
    setfillstyle(1,patt);
    bar(x1,y1,x2,y2);
    setfillstyle(1,coline);
    bar(x1,y1,x1+2,y2);
    bar(x1,y1,x2,y1+2);
    setfillstyle(1,colbox);
    bar(x1+2,y2-2,x2,y2);
    bar(x2-2,y1+2,x2,y2);
    setcolor(0);
}

bbx0(int x1,int y1,int x2,int y2,int colbox,int coline,int patt)
{
    setfillstyle(1,patt);
    bar(x1,y1,x2,y2);
    setfillstyle(1,coline);

```

```

bar(x1,y1,x1,y2);
bar(x1,y1,x2,y1);
setfillstyle(1,colbox);
bar(x1,y2,x2,y2);
bar(x2,y1,x2,y2);
setcolor(0);
}

```

```

bbx1(int x1,int y1,int x2,int y2,int coline,int colbox,int patt)
{
setfillstyle(1,patt);
bar(x1,y1,x2,y2);
setfillstyle(1,coline);
bar(x1,y1,x1+1,y2);
bar(x1,y1,x2,y1+1);
setfillstyle(1,colbox);
bar(x1+1,y2-1,x2,y2);
bar(x2-1,y1+1,x2,y2);
setcolor(0);
}

```

```

bbxesbi(int x,int y)
{
bbx0(x,y,x+16,y+15,15,8,7);
bbx1(x+4,y+6,x+12,y+8,0,0,0);
}

```

```

speaker(int freq, int lenght)
{

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

delay(lenght);
nosound();
}

```

```

writetext(int x, int y, int color, int font, int direct, int size,
char str[])

```

```

{
    setcolor(color);
    settextstyle(font,direct,size);
    outtextxy(x,y,str);
}

```

```

writetextxy(int xloc, int yloc,int color,char font,int direct,int size,
char *fmt,...)

```

```

{
    va_list argptr;
    char str[140];
    struct textsettingstype textinfo;
    va_start(argptr,format);
    vsprintf(str,fmt,argptr);
    gettextsettings(&textinfo);
    settextstyle(font,direct,size);
    setcolor(color);
    outtextxy(xloc,yloc,str);
    va_end(argptr);
}

```



IRF250
IRF251
IRF252
IRF253



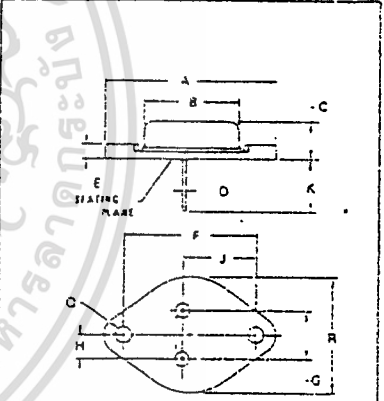
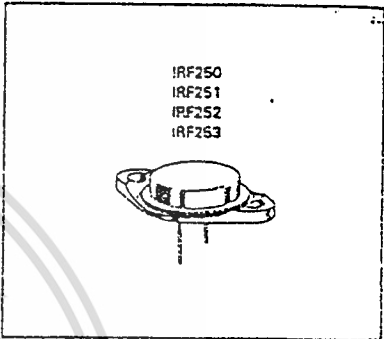
Advance Information

**N-CHANNEL ENHANCEMENT MODE SILICON GATE
TMOS POWER FIELD EFFECT TRANSISTOR**

These TMOS Power FETs are designed for high voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads

Part Number	V _{DS}	r _{DS(on)}	I _D
IRF250	200 V	0.085 Ω	30 A
IRF251	150 V	0.085 Ω	30 A
IRF252	200 V	0.120 Ω	25 A
IRF253	150 V	0.120 Ω	25 A



MAXIMUM RATINGS

Rating	Symbol	IRF				Unit
		250	251	252	253	
Drain-Source Voltage	V _{DS}	200	150	200	150	Vdc
Drain-Gate Voltage (R _{GS} = 1.0 MΩ)	V _{DGR}	200	150	200	150	Vdc
Gate-Source Voltage	V _{GS}	± 20				Vdc
Continuous Drain Current T _C = 25°C	I _D	30	30	25	25	Adc
Continuous Drain Current T _C = 100°C	I _{DM}	19	19	16	16	Adc
Pulsed Drain Current	I _{DM}	120	120	100	100	Adc
Gate Current — Pulsed	I _{GM}	1.5				Adc
Total Power Dissipation @ T _C = 25°C Derate above 25°C	P _D	150				Watts
Operating and Storage Temperature Range	T _J , T _{stg}	-55 to 150				°C

THERMAL CHARACTERISTICS

Thermal Resistance Junction to Case	R _{θJC}	0.83	°C/W
Maximum Lead Temp. for Soldering Purposes, 1/8" from case for 5 seconds	T _L	300	°C

STYLE 3:
PIN 1: GATE
PIN 2: SOURCE
CASE DRAM

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	26.25	29.37	1.510	1.550
B	19.30	21.20	0.760	0.830
C	5.35	7.67	0.210	0.300
D	1.43	1.60	0.057	0.063
E	—	3.43	—	0.136
F	29.90	30.40	1.177	1.197
G	10.67	11.18	0.420	0.440
H	5.21	5.72	0.205	0.225
J	15.64	17.15	0.616	0.675
K	11.18	12.19	0.440	0.480
L	3.84	4.05	0.151	0.161
R	24.89	25.57	0.980	1.010

CASE 197-01
TO-204AE
(TO-3 TYPE)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RF250-253

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Drain-Source Breakdown Voltage (V _{GS} = 0, I _D = 250 μA)	V _{IBR} /DSS	200 150	—	—	V _{dc}
Zero Gate Voltage Drain Current (V _{GS} = 0 V, V _{DS} = Rated V _{DSS}) (V _{GS} = 0 V, V _{DS} = 0.8 Rated V _{DSS} , T _C = 125°C)	I _{DSS}	—	—	0.25 1.00	mAdc
Forward Gate-Body Leakage Current (V _{GS} = 20 V, V _{DS} = 0)	I _{GSSF}	—	—	100	nAdc
Reverse Gate-Body Leakage Current (V _{GS} = -20 V, V _{DS} = 0)	I _{GSSR}	—	—	-100	nAdc

ON CHARACTERISTICS*					
Gate Threshold Voltage (V _{DS} = V _{GS} , I _D = 250 μA)	V _{GS(th)}	2.0	—	4.0	V _{dc}
On-State Drain Current (V _{DS} = 25 V, V _{GS} = 10 V)	I _{D(on)}	30 25	—	—	Adc
Static Drain-Source On-Resistance (V _{GS} = 10 V, I _D = 16 A)	r _{DS(on)}	—	—	0.085 0.120	Ohm
Forward Transconductance (V _{DS} = 15 V, I _D = 16 A)	g _{fs}	8.0	—	—	mhos

DYNAMIC CHARACTERISTICS									
Input Capacitance	C _{iss}	—	—	3000	pF				
Output Capacitance						C _{oss}	—	—	1200
Reverse Transfer Capacitance									

SWITCHING CHARACTERISTICS* (T_J = 100°C)						
Turn-On Delay Time	V _{DD} = 95 V, I _D = 16 A Z ₀ = 4.7 Ω	t _{d(on)}	—	—	35	ns
Rise Time		t _r	—	—	100	
Turn-Off Delay Time		t _{d(off)}	—	—	125	
Fall Time		t _f	—	—	100	

SOURCE DRAIN DIODE CHARACTERISTICS*					
Forward On-Voltage	V _{GS} = Rated I _D , V _{GS} = 0	V _{SD}	1.8	V _{dc}	Unit
Reverse Recovery Time					

*Pulse Test: Pulse Width < 300 μs, Duty Cycle < 2.0 %

RESISTIVE SWITCHING

FIGURE 1 — SWITCHING TEST CIRCUIT

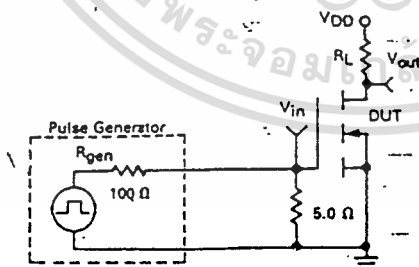
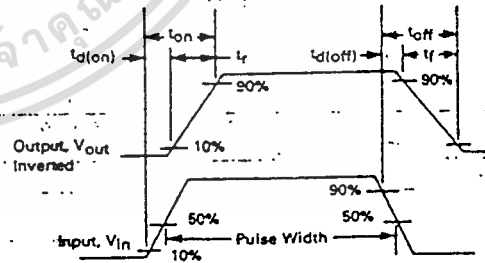


FIGURE 2 — SWITCHING WAVEFORMS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1 — Plastic TMOS Power MOSFETs
TO-220AB, TO-225AA and TO-218AC (continued)

CASE 221A-02, CASE 77-04 CASE 340-01



V(BR)DSS Volts Min	rDS(on) @ I _D (Ohms)		Device	I _D Cont Amps Max	P _D @ T _C = 25°C Watts
	Max	Amps			
60	0.8	2.0	IRF513	3.5	20
		2.5	IRF511	4.0	
	0.4	3.5	MTP5N06	5.0	50
		4.0	MTA7N06	7.0	30
	0.3	5.0	IRF523	8.0	40
			IRF521		
	0.28	5.0	MTP10N06	10	75
	0.25	8.0	IRF533	12	
	0.20	6.0	MTP12N06	12	
	0.18	8.0	IRF531	14	
	0.16	7.5	MTP15N06	15	
	0.11	15	IRF543	24	125
	0.085	17.5	IRF541	27	
	0.08	12.5	MTP25N06	25	
	0.055	17.5	MTM35N06	35	
0.05	17.5	MTP35N06	35		
50	0.8	2.5	MTP5N05	5.0	50
	0.4	3.5	MTA7N05	7.0	30
	0.28	5.0	MTP10N05	10	75
	0.20	6.0	MTP12N05	12	
	0.16	7.5	MTP15N05	15	
	0.10	6.0	BUZ10	12	100
	0.08	12.5	MTP25N05	25	
	0.055	17.5	MTM35N05	35	
	0.05	17.5	MTP35N05	35	

Table 2 — Metal TMOS Power MOSFETs
TO-204 (Formerly TO-3)

CASE 1-04 and CASE 1-05



Drain connected to case

V(BR)DSS Volts Min	rDS(on) @ I _D (Ohms)		Device	I _D Cont Amps Max	P _D @ T _C = 25°C Watts	
	Max	Amps				
1000	10	0.5	MTM11N100	1.0	75	
950		MTM11N95				
900	8.0	1.0	MTM2N90	2.0	75	
850		MTM2N85				
600	2.5	1.5	MTM3N60	3.0	150	
	1.2	3.0	MTM6N60	6.0		
550	2.5	1.5	MTM3N55	3.0	75	
	1.2	3.0	MTM6N55	6.0	150	
500	6.0	1.0	MTM2P50	2.0	75	
	4.0	1.0	MTM2N50	2.0		
	2.0	2.5	IRF432	4.0		
	1.5	3.0	IRF430	4.5		
			MTM4N50	4.0		
0.8	3.5	2N6762	4.5			
450	0.4	7.5	MTM7N50	7.0	150	
	8.0	1.0	MTM15N50	15	250	
	4.0	1.0	MTM2P45	2.0	75	
			MTM2N45	2.0		
2.0	2.5	IRF433, 2N6761	4.0	150		
1.5	3.0	IRF431	4.5			
0.8	3.5	MTM4N45	4.0			
		MTM7N45	7.0			
0.40	7.5	MTM15N45	15	250		
400	3.3	1.5	MTM3N40	3.0	75	
	1.5	3.0	IRF322	4.5		
			IRF330	5.5		
	1.0	3.5	MTM5N40	5.0		
			2N6780	5.5		
	0.55	4.0	MTM8N40	8.0		150
	0.30	7.5	MTM15N40	15		250

*Indicates P-Channel

MOTOROLA TMOS POWER MOSFET DATA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 2 — Metal TMO5 Power MOSFETs
TO-204 (Formerly TO-3) (continued)

V _{GS} (V) V _{DS} (V) V _{GS} (V) Min	r _{DS(on)} @ I _D (Ohms)		Device	I _D Cont. Amps Max	P _D @ T _C = 25°C Watts	
	Max	Amps				
350	3.3	1.5	MTM3N03	3.0	75	
	1.5	3.0	IRF333, 2N6759	4.5		
	1.0		IRF331	5.5		
		2.5	MTM5N03	5.0		
	0.55	4.0	MTM8N03	8.0		
250	0.30	7.5	MTM15N03	15	250	
	0.50	5.0	MTM10N25	10	100	
200	1.2	2.5	IRF222	4.0	75	
	1.0		MTM5N20	5.0		
	0.8		IRF220			
	0.7	3.5	MTM7N20	7.0		
	0.6	5.0	IRF232	8.0		
	0.4		IRF230	9.0		
		6.0	2N6758			
		4.0	MTM8N20	8.0		
	0.35	6.0	MTM12N20	12		
	0.22	10	IRF242	16		
	0.18		IRF240	18		
	0.16	7.5	MTM15N20	15		
	0.12	16	IRF252	25		
	0.085		IRF250	30		
	0.06	20	MTM40N20	40		
180	1.0	2.5	MTM5N18	5.0	75	
	0.70	3.5	MTM7N18	7.0		
	0.40	4.0	MTM8N18	8.0		
	0.35	6.0	MTM12N18	12		
	0.16	7.5	MTM15N18	15		
	0.08	20	MTM40N18	40		
			IRF223	4.0		
			IRF221	5.0		
150	0.7	3.5	MTM7N15	7.0	75	
	0.6	5.0	2N6757	8.0		
			IRF233			
	0.5	4.0	MTM8N15			
	0.4	5.0	IRF231	9.0		
	0.3		MTM10N15	10		
	0.25	7.5	MTM15N15	15		
	0.22	10	IRF243	16		
	0.18		IRF241	18		
	0.12		MTM20N15	20		
		16	IRF253	25		
	0.085		IRF251	30		
	0.06	22.5	MTM45N15	45		
	0.70	3.5	MTM7N12	7.0		75
	0.50	4.0	MTM8N12	8.0		
0.30	5.0	MTM10N12	10			
0.25	7.5	MTM15N12	15			
0.12	10	MTM20N12	20			
0.06	22.5	MTM45N12	45			
0.5	4.0	MTM8N10	8.0			
0.4		MTM8P10*				
100			IRF122	7.0	40	
	0.33	5.0	MTM10N10	10		
	0.3	4.0	IRF120	6.0		
	0.25	8.0	IRF132	12		
	0.18		IRF130	14		
		6.0	MTM12N10	12		
		9.0	2N6756	14		
	0.15	10	MTM20N10	20		
	0.11	15	IRF142	24		
	0.065		IRF140	27		
	0.06	20	IRF152	33		
	0.07	12.5	MTM25N10	25		
	0.055	20	IRF150	40		
	0.04	27.5	MTM55N10	55		

*Indicates P-Channel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

Specifications and Applications Information

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUITS

The TL494 and TL495 are fixed frequency, pulse width modulation control circuits designed primarily for Switchmode power supply control. These devices feature:

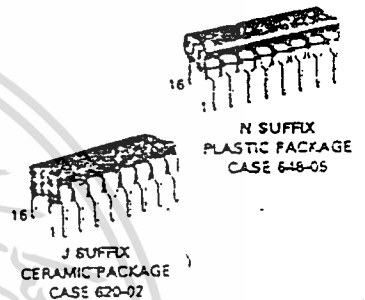
- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator With Master Or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5 Volt Reference
- Adjustable Dead-Time Control
- Uncommitted Output Transistors For 200 mA Source Or Sink
- Output Control For Push-Pull Or Single-Ended Operation
- On-Chip 39 Volt Zener (TL495 Only)
- Output Steering Control (TL495 Only)

**TL494
TL495**

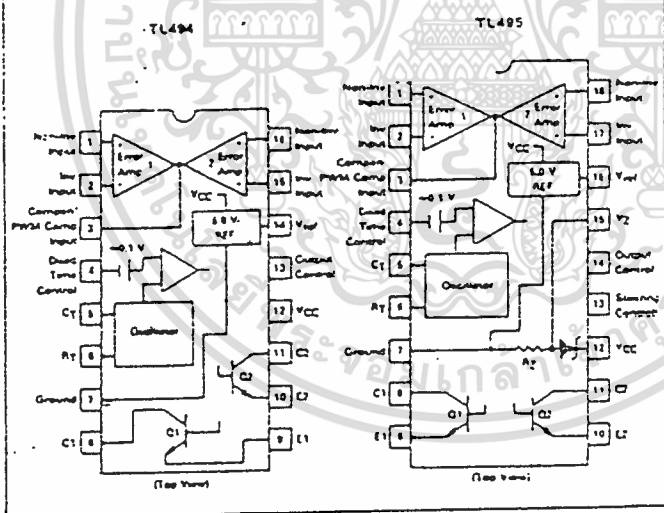
SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUITS

SILICON MONOLITHIC INTEGRATED CIRCUITS

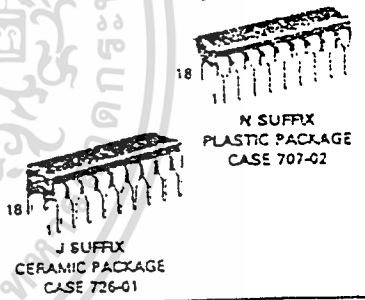
TL494



PIN CONNECTIONS



TL495



ORDERING INFORMATION

Device	Temperature Range	Package
TL494CN	0 To 70°C	Plastic DIP
TL494CJ	0 To 70°C	Ceramic DIP
TL494IN	-25 To 85°C	Plastic DIP
TL494U	-25 To 85°C	Ceramic DIP
TL494MJ	-55 To 125°C	Ceramic DIP
TL495CN	0 To 70°C	Plastic DIP
TL495CJ	0 To 70°C	Ceramic DIP
TL495IN	-25 To 85°C	Plastic DIP
TL495U	-25 To 85°C	Ceramic DIP

The TL494C/495C are specified over the commercial operating range of 0°C to 70°C. The TL494I/495I are specified over the industrial range of -25°C to 85°C. The TL494M is specified over the full military range of -55°C to 125°C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, f_{osc} = 10 kHz unless otherwise noted.)

For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted

Characteristic	Symbol	TL494/TL495			Unit
		Min	Typ	Max	
PWM COMPARATOR SECTION (Test Circuit Figure 12)					
Input Threshold Voltage (Zero duty cycle)	V _{TH}	—	3.5	4.1	V
Input Sink Current (V _{in} (Pin 3) = 0.7 V)	I _{I-}	0.3	0.7	—	mA
DEAD-TIME CONTROL SECTION (Test Circuit Figure 12)					
Input Bias Current (Pin 4) (V _{in} = 0 to 5.25 V)	I _B (DT)	—	-2.0	-10	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode (V _{in} = 0 V, C _T = 0.1 μF, R _T = 12 kΩ) (V _{in} = 0 V, C _T = 0.001 μF, R _T = 30 kΩ)	D _{Cmax}	45	48	50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V _{TH}	— 0	2.8	3.3	V
OSCILLATOR SECTION					
Frequency (C _T = 0.001 μF, R _T = 30 kΩ)	f _{osc}	—	40	—	kHz
Standard Deviation of Frequency* (C _T = 0.001 μF, R _T = 30 kΩ)	σ _{fosc}	—	3.0	—	%
Frequency Change with Voltage (V _{CC} = 7.0 V to 40 V, T _A = 25°C)	Δf _{osc} (ΔV)	—	0.1	—	%
Frequency Change with Temperature (ΔT _A = T _{low} to T _{high}) (C _T = 0.01 μF, R _T = 12 k)	Δf _{osc} (ΔT)	—	—	1	%

Characteristic	Symbol	TL495			Unit
		Min	Typ	Max	
STEERING CONTROL					
Input Current Low (V _{in} (Pin 13) = 0.4 V)	I _{STL}	—	-25	-200	μA
Input Current High (V _{in} (Pin 13) = 2.4 V) (V _{in} (Pin 13) = V _{ref})	I _{STH}	—	25 75	200	μA
ZENER CHARACTERISTICS					
Zener Breakdown Voltage (I _Z = 2.0 mA)	V _Z	—	39	—	V
Sink Current (V _{in} (Pin 15) = 1.0 V)	I _{RZ}	—	0.3	—	mA
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V _{ref} , All Other Inputs and Outputs Open) (V _{CC} = 15 V) (V _{CC} = 40 V)	I _{CC}	— —	5.5 7.0	10 15	mA
Average Supply Current: (V _{in} (d1) = 2.0 V) (See Figure 12.) (C _T = 0.001, R _T = 12 kΩ, V _{CC} = 15-V)	—	—	7.0	—	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, σ =

$$\sigma = \sqrt{\frac{\sum_{n=1}^N (x_n - \bar{x})^2}{N - 1}}$$

TL494, TL495

MAXIMUM RATINGS (Full operating ambient temperature range applies unless otherwise noted.)

Rating	Symbol	TL494M	TL494/TL495I	TL494C/TL495C	Unit
Power Supply Voltage	V _{CC}	42	42	42	V
Collector Output Voltage	V _{C1} , V _{C2}	42	42	42	V
Collector Output Current (each transistor)	I _{C1} , I _{C2}	250	250	250	mA
Amplifier Input Voltage	V _{in}	V _{CC} - 3.0	V _{CC} - 3.0	V _{CC} - 3.0	V
Power Dissipation @ T _A = 45°C	P _D	1000	1000	1000	mW
Operating Junction Temperature	T _J	150	150	150	°C
Operating Ambient Temperature Range	T _A	-55 to 125	-25 to 85	0 to 70	°C
Storage Temperature Range	T _{sto}	-65 to +150	-65 to +150	-65 to +150	°C

THERMAL CHARACTERISTICS

Characteristics	Symbol	J Suffix Ceramic Package	N Suffix Plastic Package	Unit
Thermal Resistance, Junction to Ambient	R _{JA}	100	80	°C/W
Power Derating Factor	1/R _{JA}	10.0	12.5	mW/°C
Derating Ambient Temperature	T _A	50	45	°C

RECOMMENDED OPERATING CONDITIONS

Condition/Value	Symbol	TL494 TL495			Unit
		Min	Typ	Max	
Power Supply Voltage	V _{CC}	7.0	15	40	V
Collector Output Voltage	V _{C1} , V _{C2}	—	30	40	V
Collector Output Current (each transistor)	I _{C1} , I _{C2}	—	—	200	mA
Amplifier Input Voltage	V _{in}	-0.3	—	V _{CC} - 2.0	V
Current into Feedback Terminal	I _{fb}	—	—	0.3	mA
Reference Output Current	I _{ref}	—	—	10	mA
Timing Resistor	R _T	1.6	30	500	kΩ
Timing Capacitor	C _T	0.47	1.0	10,000	nF
Oscillator Frequency	f _{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, f_{osc} = 10 kHz unless otherwise noted.)

For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494M			TL494C, TL495C,I			Unit
		Min	Typ	Max	Min	Typ	Max	

REFERENCE SECTION

Reference Voltage (I _Q = 1.0 mA)	V _{ref}	4.75	5.0	5.25	4.75	5.0	5.25	V
Reference Voltage Change with Temperature (ΔT _A = Min to Max)	ΔV _{ref} (ΔT)	—	0.2	2.0	—	1.3	2.5	%
Input Regulation (V _{CC} = 7.0 V to 40 V)	Reg _{line}	—	2.0	25	—	2.0	25	mV
Output Regulation (I _Q = 1.0 mA to 10 mA)	Reg _{load}	—	3.0	15	—	3.0	15	mV
Short-Circuit Output Current (V _{ref} = 0 V, T _A = 25°C)	I _{SC}	10	35	50	—	35	—	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $f_{osc} = 10\text{ kHz}$ unless otherwise noted)

For typical values $T_A = -25^\circ\text{C}$. For min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494M			TL494C, TL495C, I			Unit
		Min	Typ	Max	Min	Typ	Max	
OUTPUT SECTION								
Collector Off-State Current ($V_{CC} = 40\text{ V}$, $V_{CE} = 40\text{ V}$)	$I_{C(OFF)}$	—	2.0	100	—	2.0	100	μA
Emitter Off-State Current ($V_{CC} = 40\text{ V}$, $V_C = 40\text{ V}$, $V_E = 0\text{ V}$)	$I_{E(OFF)}$	—	—	-150	—	—	-100	μA
Collector-Emitter Saturation Voltage Common-Emitter ($V_E = 0\text{ V}$, $I_C = 200\text{ mA}$)	$V_{sat(C)}$	—	1.1	1.5	—	1.1	1.3	V
Emitter-Follower ($V_C = 15\text{ V}$, $I_E = -200\text{ mA}$)	$V_{sat(E)}$	—	1.5	2.5	—	1.5	2.5	V
Output Control Pin Current Low State ($V_{OC} = 0.4\text{ V}$)	$I_{OC(L)}$	—	10	—	—	10	—	μA
High State ($V_{OC} = V_{ref}$)	$I_{OC(H)}$	—	0.2	3.5	—	0.2	3.5	mA
Output Voltage Rise Time ($T_A = 25^\circ\text{C}$) Common-Emitter (See Figure 13)	t_r	—	100	200	—	100	200	ns
Emitter-Follower (See Figure 14)		—	100	200	—	100	200	ns
Output Voltage Fall Time ($T_A = 25^\circ\text{C}$) Common-Emitter (See Figure 13)	t_f	—	25	100	—	25	100	ns
Emitter-Follower (See Figure 14)		—	40	100	—	40	100	ns
TL494/TL495								
Characteristic	Symbol	Min	Typ	Max	Unit			
ERROR AMPLIFIER SECTIONS								
Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	—	2.0	10	mV			
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	—	5.0	250	nA			
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	—	0.1	1.0	μA			
Input Common-Mode Voltage Range ($V_{CC} = 7.0\text{ V}$ to 40 V)	V_{ICR}	-0.3	—	$V_{CC} - 2.0$	V			
Open-Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	A_{VOL}	70	95	—	dB			
Unity-Gain Crossover Frequency ($V_O = 0.5$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	f_c	—	350	—	kHz			
Phase Margin at Unity-Gain ($V_O = 0.5$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	ϕ_m	—	65	—	deg			
Common-Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	$CMRR$	65	90	—	dB			
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	$PSRR$	—	100	—	dB			
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	—	mA			
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	-2.0	-4.0	—	mA			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

Description

The TL494/495 are fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The oscillator frequency is determined by:

$$f_{osc} = \frac{1.1}{R_T \cdot C_T}$$

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the timing diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the dead-time control, the error amplifier inputs, or the feedback input. The dead-time control comparator has an effective 120 mV input offset which limits the minimum output dead time to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional dead time may be imposed on the output by setting the dead time control input to a fixed voltage, ranging between 0 to 3.3 V.

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the dead time control input, down to zero, as the

voltage at the feedback pin varies from 0.5 to 3.5 V. Both error amplifiers have a common-mode input range from -0.3 V to $(V_{CC} - 2 V)$, and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the non-inverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the dead-time comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494/495 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an accuracy of $\pm 5\%$ with a thermal drift of less than 50 mV over an operating temperature range of 0 to 70°C.

The TL495 contains an on-chip 39 volt zener diode for high voltage applications where V_{CC} is greater than 20 volts, and an output steering control that overrides the internal control of the pulse-steering flip-flop. (Refer to the functional table shown in Figure 3.)

FIGURE 3 — FUNCTIONAL TABLE

Inputs		Output Function	$\frac{t_{cut}}{t_{osc}}$
Output Control	Steering Control		
Grounded	Open	Single-ended P.W.M. at Q1 and Q2	1
At V_{ref}	Open	Push-pull operation	0.5
At V_{ref}	$V_1 = 0.4 V$	Single-ended P.W.M. at Q1 only	1
At V_{ref}	$V_1 = 2.4 V$	Single-ended P.W.M. at Q2 only	1

See Engineering Bulletin EB100 for further information.

TL494, TL495

FIGURE 4 — OSCILLATOR FREQUENCY versus TIMING RESISTANCE

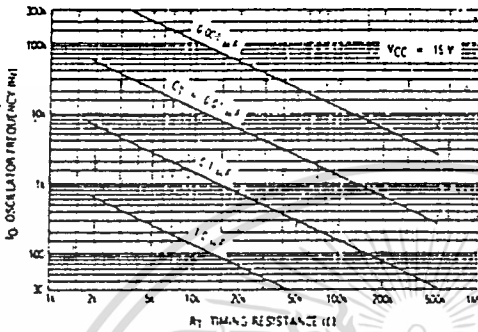


FIGURE 5 — OPEN LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

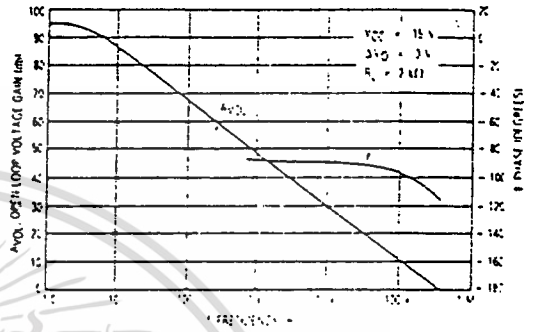


FIGURE 6 — PERCENT DEAD TIME versus OSCILLATOR FREQUENCY

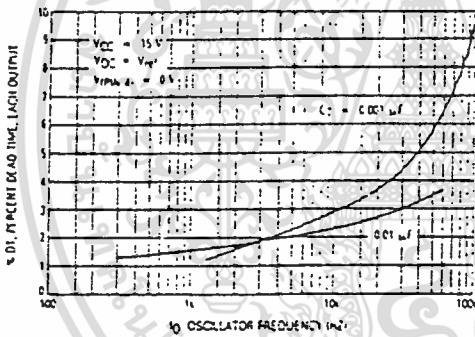


FIGURE 7 — PERCENT DUTY CYCLE versus DEAD-TIME CONTROL VOLTAGE

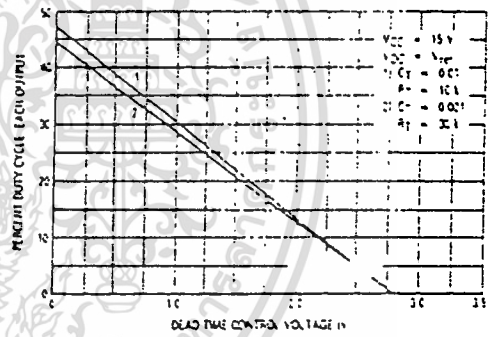


FIGURE 8 — EMITTER-FOLLOWER CONFIGURATION, OUTPUT-SATURATION VOLTAGE versus EMITTER CURRENT

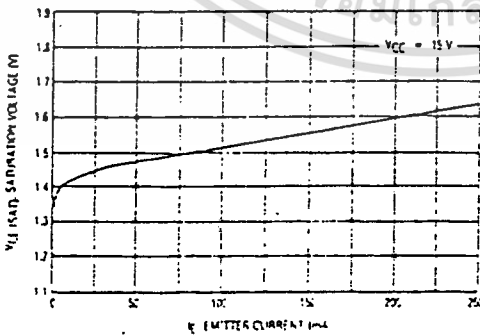
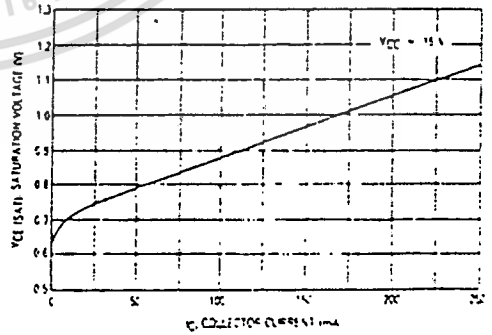


FIGURE 9 — COMMON-EMITTER CONFIGURATION, OUTPUT-SATURATION VOLTAGE versus COLLECTOR CURRENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

FIGURE 10 — STANDBY-SUPPLY CURRENT versus SUPPLY VOLTAGE

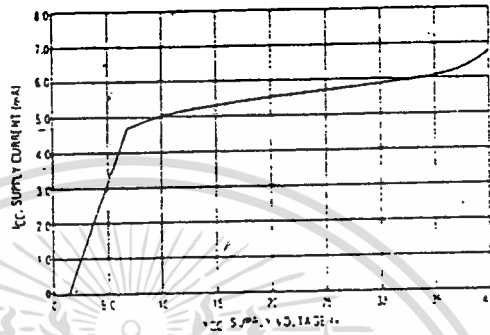


FIGURE 11 — ERROR AMPLIFIER CHARACTERISTICS

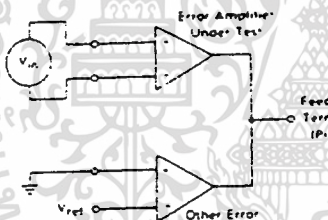


FIGURE 12 — DEAD-TIME AND FEEDBACK CONTROL TEST CIRCUIT

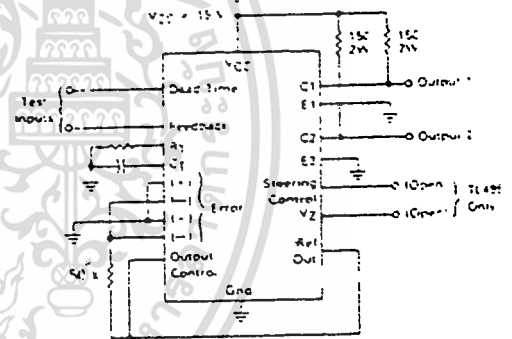


FIGURE 13 — COMMON-EMITTER CONFIGURATION TEST CIRCUIT AND WAVEFORM

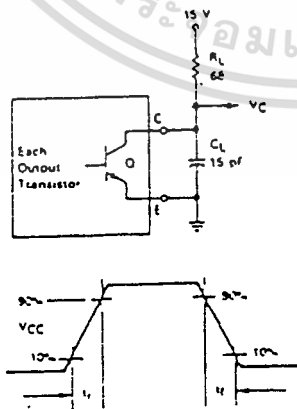
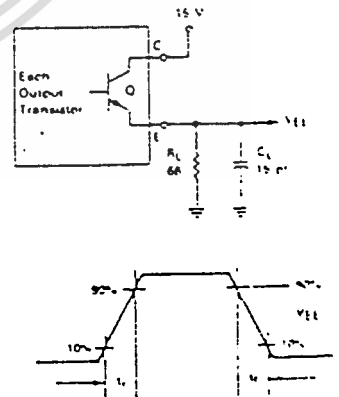


FIGURE 14 — EMITTER-FOLLOWER CONFIGURATION TEST CIRCUIT AND WAVEFORM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MONOLITHIC SAMPLE AND HOLD CIRCUITS

LF198/LF298/LF398

DESCRIPTION

The Signetics LF198/LF298/LF398 are monolithic sample and hold circuits which utilize high-voltage Ion Implant JFET technology to obtain ultra-high DC accuracy with fast acquisition of signal and low droop rate. Operating as a unity gain follower, DC gain accuracy is 0.002% typical and acquisition time is as low as 6 μ s to 0.01%. A bipolar input stage is used to achieve low offset voltage and wide bandwidth. Input offset adjust is accomplished with a single pin and does not degrade input offset drift. The wide bandwidth allows the LF198 to be included inside the feedback loop of 1MHz op amps without having stability problems. Input impedance of 10¹⁰ allows high source impedances to be used without degrading accuracy.

P-channel junction FET's are combined with bipolar devices in the output amplifier to give droop rates as low as 5mV/min with a 1 μ F hold capacitor. The JFET's have much lower noise than MOS devices used in previous designs and do not exhibit high temperature instabilities. The overall design guarantees no feed-through from input to output in the hold mode even for input signals equal to the supply voltages.

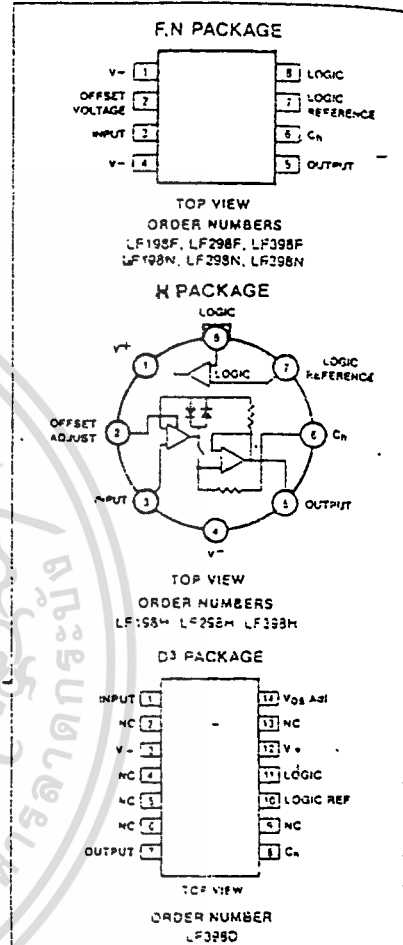
Logic inputs are fully differential with low input current, allowing direct connection to TTL, PMOS, and CMOS. Differential threshold is 1.4V. The LF198/LF298/LF398 will operate from \pm 5V to \pm 18V supplies. They are available in an 8-lead TO-5 package, or an 8-pin plastic DIP.

FEATURES

- Operates from \pm 5V to \pm 18V supplies
- Less than 10 μ s acquisition time
- TTL, PMOS, CMOS compatible logic input
- 0.5mV typical hold step at C_H = 0.01 μ F
- Low input offset
- 0.002% gain accuracy
- Low output noise in hold mode
- Input characteristics do not change during hold mode
- High supply rejection ratio in sample or hold
- Wide bandwidth

APPLICATIONS

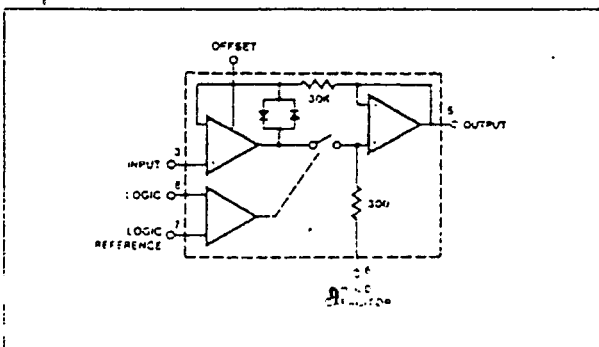
- The LF198/LF298/LF398 are ideally suited for a wide variety of sample and hold applications including data acquisition, analog-to-digital conversion, synchronous demodulation, and automatic test setup.



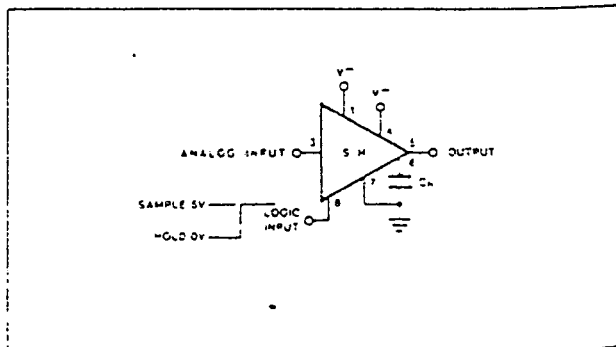
- NOTES:
1. SOL - Released in Large SO package only
 2. SOL and non-standard pinout.
 3. SO and non-standard pinouts.

4

FUNCTIONAL DIAGRAM



TYPICAL APPLICATIONS



Signetics

4-217

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MONOLITHIC SAMPLE AND HOLD CIRCUITS

LF198/LF298/LF398

ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
Supply voltage	± 18	V
Power dissipation (package limitation) ¹	500	mW
Operating ambient temperature range		
LF198	-55 to +125	°C
LF298	-25 to +85	°C
LF398	0 to +70	°C
Storage temperature range	-65 to +150	°C
Input voltage	Equal to supply voltage	
Logic to logic reference differential voltage ²	+7, -30	V
Output short circuit duration	Indefinite	
Hold capacitor short circuit duration	10	sec
Lead temperature (soldering, 10sec)	300	°C

DC ELECTRICAL CHARACTERISTICS

Unless otherwise specified, the following conditions apply. Unit is in "sample" mode, $V_S = \pm 15V$, $T_j = 25^\circ C$, $-11.5V \leq V_{IN} \leq +11.5V$, $C_H = 0.01\mu F$, and $R_L = 10k\Omega$. Logic reference voltage = 0V and logic voltage = 2.5V.

PARAMETER	TEST CONDITIONS	LF198/LF298			LF398			UNIT
		Min	Typ	Max	Min	Typ	Max	
Input offset voltage ⁵	$T_j = 25^\circ C$		1	3		2	7	mV
				5			10	mV
Input bias current ⁵	$T_j = 25^\circ C$ Full temperature range		5	25		10	50	nA
				75			100	nA
Input impedance	$T_j = 25^\circ C$		10^{10}			10^{10}		Ω
Gain error	$T_j = 25^\circ C$, $R_L = 10K$ Full temperature range		0.002	0.005		0.004	0.01	%
				0.02			0.02	%
Feedthrough attenuation ratio at 1kHz	$T_j = 25^\circ C$, $C_H = 0.01\mu F$	86	96		80	90		dB
Output impedance	$T_j = 25^\circ C$, "HOLD" mode Full temperature range		0.5	2		0.5	4	Ω
				4			6	Ω
"HOLD" step ⁴	$T_j = 25^\circ C$, $C_H = 0.01\mu F$, $V_{OUT} = 0$		0.5	2.0		1.0	2.5	mV
Supply current ⁵	$T_j \leq 25^\circ C$		4.5	5.5		4.5	6.5	mA
Logic and logic reference input current	$T_j = 25^\circ C$		2	10		2	10	μA
Leakage current into hold capacitor ⁵	$T_j = 25^\circ C^5$, Hold mode		30	100		30	200	μA
Acquisition time to 0.1%	$\Delta V_{OUT} = 10V$, $C_H = 1000pF$ $C_H = 0.01\mu F$		4	20		4		μS
						20		μS
Hold capacitor charging current	$V_{IN} - V_{OUT} = 2V$		5			5		mA
Supply voltage rejection ratio	$V_{OUT} = 0$	80	110		80	110		dB
Differential logic threshold	$T_j = 25^\circ C$	0.8	1.4	2.4	0.8	1.4	2.4	V

NOTES

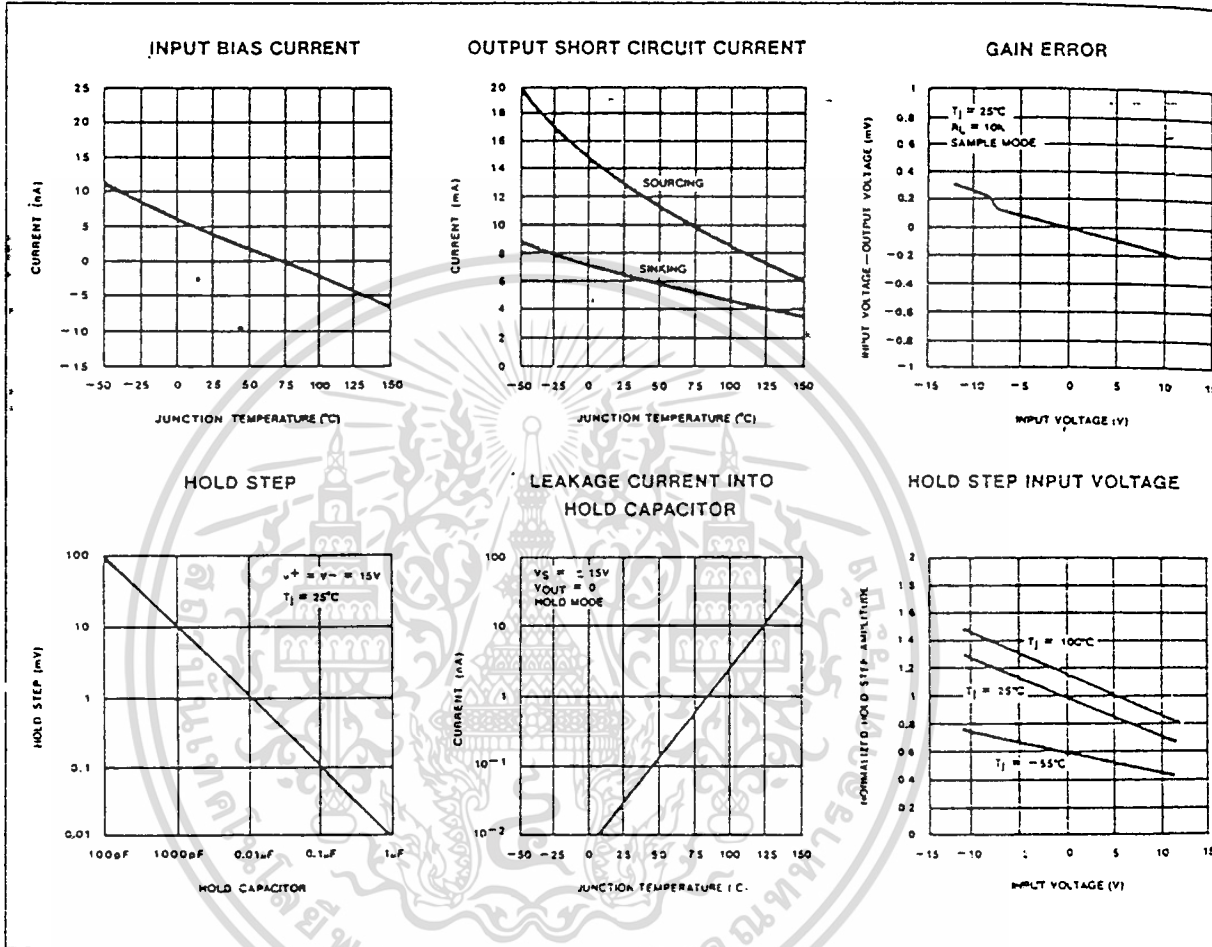
- The maximum junction temperature of the LF398 is 150°C. When operating at elevated ambient temperature, the TO-5 and plastic DIP packages must be derated based on a thermal resistance (θ_{JA}) of 150°C/W.
- Although the differential voltage may not exceed the limits given, the common-mode voltage on the logic pins may be equal to the supply voltages without causing damage to the circuit. For proper logic operation, however, one of the logic pins must always be at least 2V below the positive supply and 2V above the negative supply.
- Unless otherwise specified, the following conditions apply. Unit is in "sample" mode. $V_S = \pm 15V$, $T_j = 25^\circ C$, $-11.5V \leq V_{IN} \leq +11.5V$, $C_H = 0.01\mu F$, and $R_L = 10k\Omega$. Logic reference voltage = 0V and logic voltage = 2.5V.
- Hold step is sensitive to stray capacitive coupling between input logic signals and the hold capacitor. 1pF, for instance, will create an additional 0.5mV step with a 5V logic swing and a 0.01 μF hold capacitor. Magnitude of the hold step is inversely proportional to hold capacitor value.
- Leakage current is measured at a junction temperature of 25°C. The effects of junction temperature rise due to power dissipation or elevated ambient can be calculated by doubling the 25°C value for each 11°C increase in chip temperature. Leakage is guaranteed over full input signal range.
- The parameters guaranteed over a supply voltage of $\pm 5V$ to $\pm 12V$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

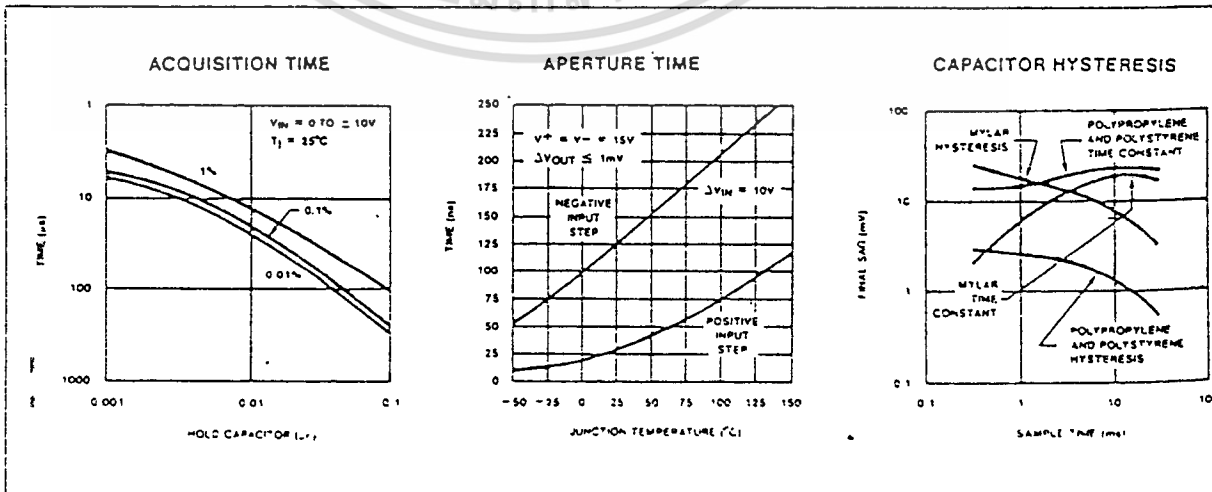
MONOLITHIC SAMPLE AND HOLD CIRCUITS

LF198/LF298/LF39

TYPICAL DC PERFORMANCE CHARACTERISTICS



TYPICAL AC PERFORMANCE CHARACTERISTICS



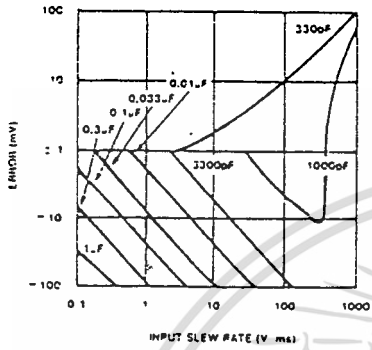
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MONOLITHIC SAMPLE AND HOLD CIRCUITS

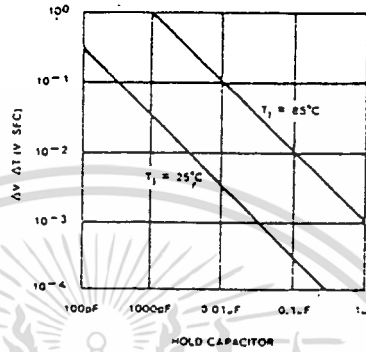
LF198/LF298/LF398

TYPICAL AC PERFORMANCE CHARACTERISTICS (cont'd)

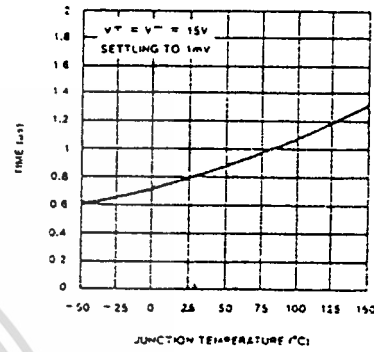
DYNAMIC SAMPLING ERROR



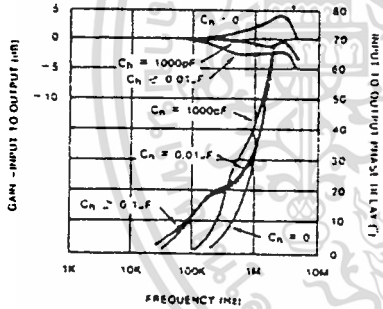
OUTPUT DROOP RATE



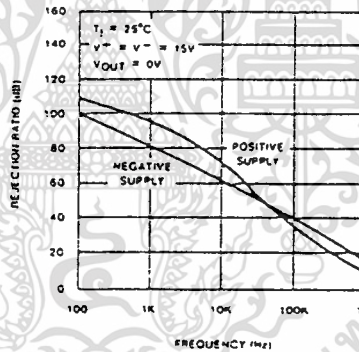
"HOLD" SETTLING TIME



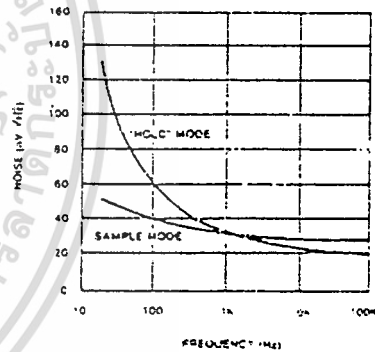
PHASE AND GAIN (INPUT TO OUTPUT, SMALL SIGNAL)



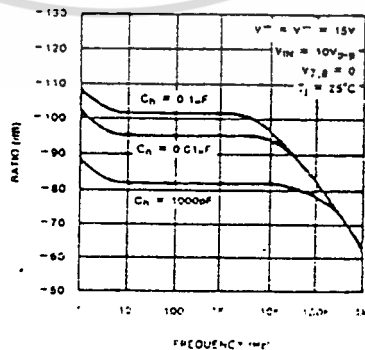
POWER SUPPLY REJECTION



OUTPUT NOISE



FEEDTHROUGH REJECTION RATIO (HOLD MODE)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0808, ADC0809 8-Bit μ P Compatible A/D Converters With 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8 single-ended analog signals.

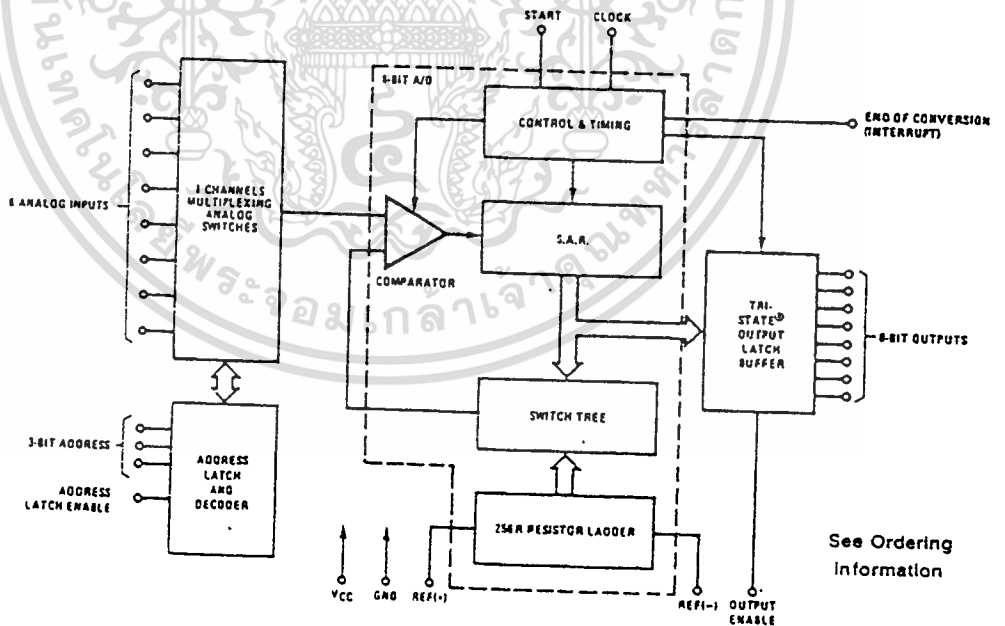
The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE[®] outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

Features

- Resolution—8-bits
- Total unadjusted error— $\pm 1/2$ LSB and ± 1 LSB
- No missing codes
- Conversion time—100 μ S
- Single supply—5 V_{DD}
- Operates ratiometrically or with 5 V_{OC} or analog span adjusted voltage reference
- 8-channel multiplexer with latched control logic
- Easy interface to all microprocessors, or operates "stand alone"
- Outputs meet T2L voltage level specifications
- 0V to 5V analog input voltage range with single 5V supply
- No zero or full-scale adjust required
- Standard hermetic or molded 28-pin DIP package
- Temperature range— -40°C to $+85^{\circ}\text{C}$ or -55°C to $+125^{\circ}\text{C}$
- Low power consumption—15 mW
- Latched TRI-STATE[®] output

Block Diagram



See Ordering Information

TL-H/5672-1

Absolute Maximum Ratings

(Notes 1 and 2)

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage at Any Pin	-0.3V to ($V_{CC} + 0.3V$)
Except Control Inputs	
Voltage at Control Inputs	-0.3V to +15V
(START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A = 25^\circ\text{C}$	875 mW
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Ratings (Notes 1 and 2)

Temperature Range (Note 1)	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0808CJ	-55°C $\leq T_A \leq$ +125°C
ADC0808CCJ, ADC0808CCN,	
ADC0809CCN	-40°C $\leq T_A \leq$ +125°C
Range of V_{CC} (Note 1)	4.5 V_{CC} to 6.0V

Electrical Characteristics

Converter Specifications: $V_{CC} = 5V$, $V_{OC} = V_{REF+}$, $V_{REF-} = GND$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK} = 640$ kHz unless otherwise stated.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	ADC0808					
	Total Unadjusted Error	25°C			$\pm 1/2$	LSB
	(Note 5)	T_{MIN} to T_{MAX}			$\pm 1/4$	LSB
	ADC0809					
	Total Unadjusted Error	0°C to 70°C			± 1	LSB
	(Note 5)	T_{MIN} to T_{MAX}			$\pm 1/4$	LSB
	Input Resistance	From Ref(+) to Ref(-)	1.0	2.5		Ω
	Analog Input Voltage Range	(Note 4) V(+) or V(-)			$V_{CC} + 0.10$	V
	Voltage, Top of Ladder	Measured at Ref(+)	GND - 0.10		$V_{CC} + 0.1$	V
	Voltage, Center of Ladder		$V_{CC}/2 - 0.1$	$V_{CC}/2$	$V_{CC}/2 + 0.1$	V
	Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
	Comparator Input Current	$f_c = 640$ kHz, (Note 6)	-2	± 0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CJ 4.5V $\leq V_{CC} \leq$ 5.5V, -55°C $\leq T_A \leq$ 125°C unless otherwise noted
ADC0808CCJ, ADC0808CCN, and ADC0809CCN 4.75V $\leq V_{CC} \leq$ 5.25V, -40°C $\leq T_A \leq$ +85°C unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER						
$I_{OFF(+)}$	OFF Channel Leakage Current	$V_{CC} = 5V$, $V_{IN} = 5V$, $T_A = 25^\circ\text{C}$		10	200	nA
		T_{MIN} to T_{MAX}			1.0	μA
$I_{OFF(-)}$	OFF Channel Leakage Current	$V_{CC} = 5V$, $V_{IN} = 0$, $T_A = 25^\circ\text{C}$	-200	-10		nA
		T_{MIN} to T_{MAX}	-1.0			μA
CONTROL INPUTS						
$V_{IN(1)}$	Logical "1" Input Voltage		$V_{CC} - 1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage				1.5	V
$I_{IN(1)}$	Logical "1" Input Current (The Control Inputs)	$V_{IN} = 15V$			1.0	μA
$I_{IN(0)}$	Logical "0" Input Current (The Control Inputs)	$V_{IN} = 0$	-1.0			μA
I_{CC}	Supply Current	$f_{CLK} = 640$ kHz		0.3	3.0	mA

Electrical Characteristics (Continued)

Levels and DC Specifications: ADC0808CJ, ADC0808CCJ, ADC0808CCN, and ADC0809CCN $4.5V \leq V_{CC} \leq 5.5V$, $-55^{\circ}C \leq T_A \leq +125^{\circ}C$ unless otherwise noted
 $4.75V \leq V_{CC} \leq 5.25V$, $-40^{\circ}C \leq T_A \leq +85^{\circ}C$ unless otherwise noted

Symbol	Parameter	Conditions	Min.	Typ	Max	Units
DATA OUTPUTS AND EOC (INTERRUPT)						
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A$	$V_{CC} - 0.4$			V
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 mA$			0.45	V
$V_{OUT(0)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 mA$			0.45	V
I_{OUT}	TRI-STATE [®] Output Current	$V_O = 5V$ $V_O = 0$	-3		3	μA μA

Electrical Characteristics

Timing Specifications $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = GND$, $t_r = t_f = 20 ns$ and $T_A = 25^{\circ}C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	(Figure 5)		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
t_s	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
t_h	Minimum Address Hold Time	(Figure 5)		25	50	ns
t_{D-}	Analog MUX Delay Time From ALE	$R_S = 0\Omega$ (Figure 5)		1	2.5	μS
t_{HL}, t_{HO}	OE Control to Q Logic State	$C_L = 50 pF, R_L = 10k$ (Figure 8)		125	250	ns
t_{HL}, t_{OH}	OE Control to Hi-Z	$C_L = 10 pF, R_L = 10k$ (Figure 8)		125	250	ns
t_c	Conversion Time	$f_c = 640 kHz$, (Figure 5) (Note 7)	90	100	116	μS
f_c	Clock Frequency		10	640	1250	kHz
t_{EOC}	EOC Delay Time	(Figure 5)	0		$8 \pm 2 \mu S$	Clock Periods
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE [®] Output Capacitance	At TRI-STATE [®] Outputs, (Note 12)		10	15	pF

Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of $7 V_{DC}$.

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute 0V_{DC} to 5V_{DC} input voltage range will therefore require a minimum supply voltage of 4.900 V_{CC} over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Functional Description

Multiplexer. The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. Table I shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE I.

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed

to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach (Figure 1) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in Figure 1 are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached $+1/2$ LSB and succeeding output transitions occur every 1 LSB from up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. Figure 2 shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.

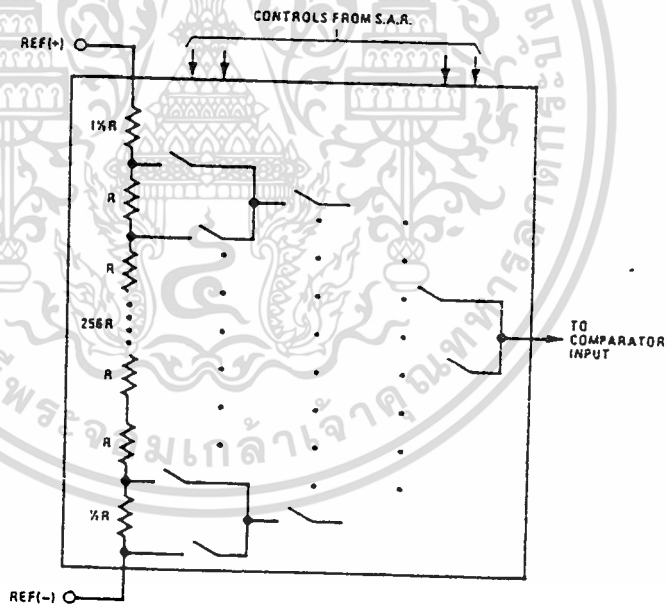


FIGURE 1. Resistor Ladder and Switch Tree

TL/H/5672-2

Functional Description (Continued)

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the

comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

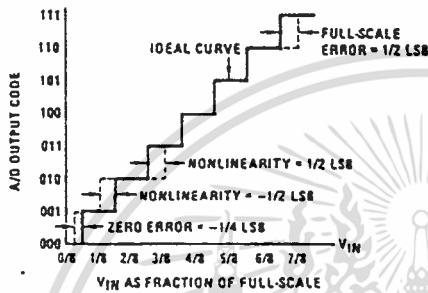


FIGURE 2. 3-Bit A/D Transfer Curve

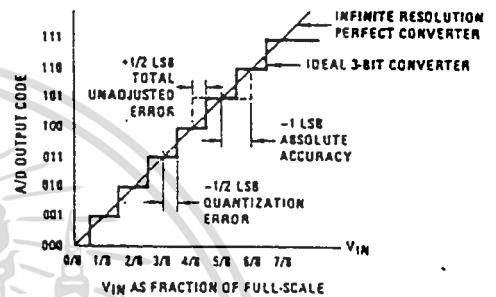


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

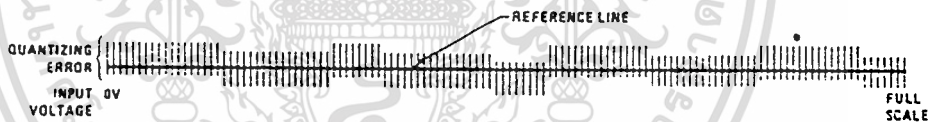
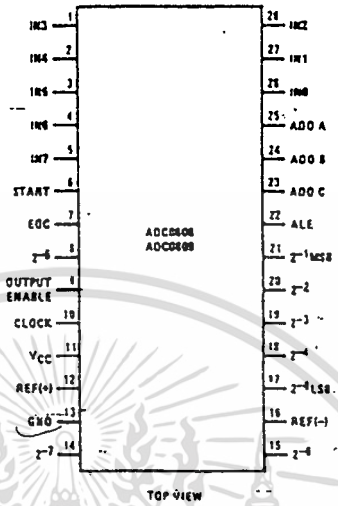


FIGURE 4. Typical Error Curve

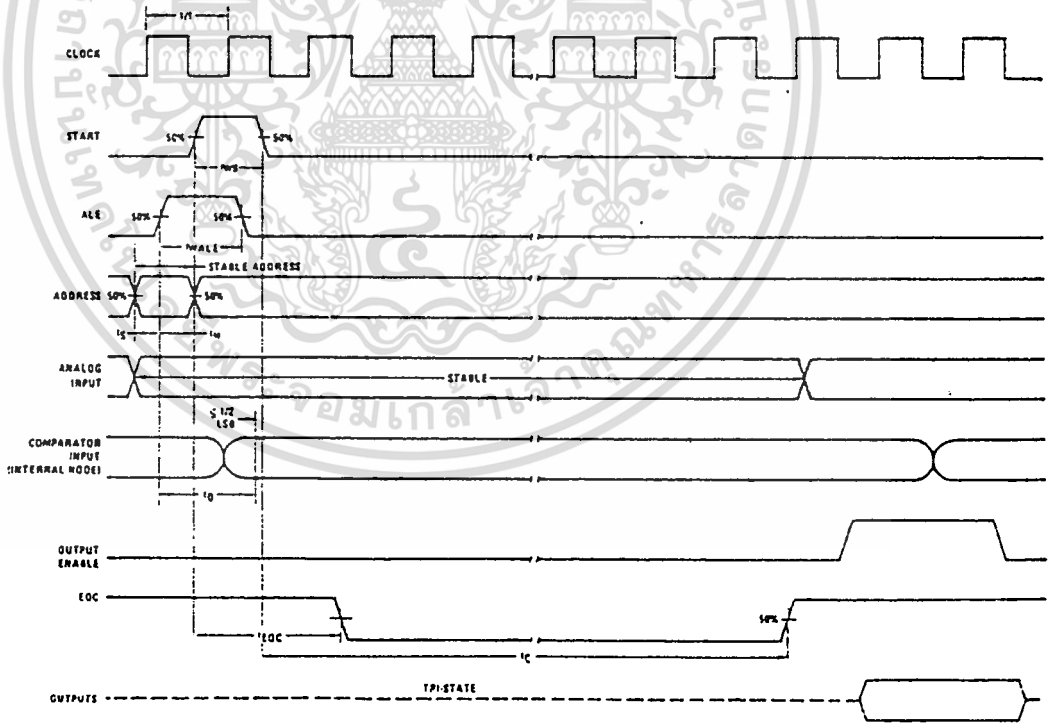
7/L/H/5672-3

Connection Diagram

Dual-In-Line Package



Timing Diagram



L/N/5672-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

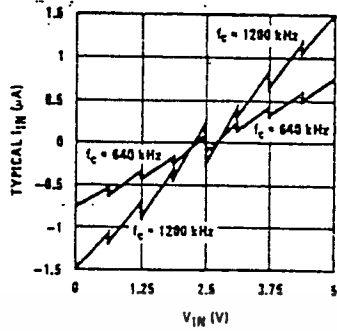


FIGURE 6. Comparator I_{IN} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

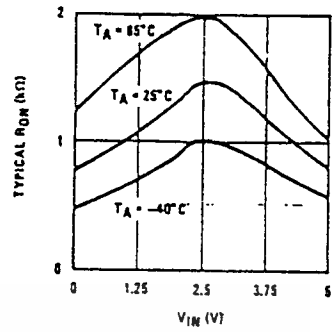


FIGURE 7. Multiplexer R_{ON} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

TL/H/5672-5

TRI-STATE® Test Circuits and Timing Diagrams

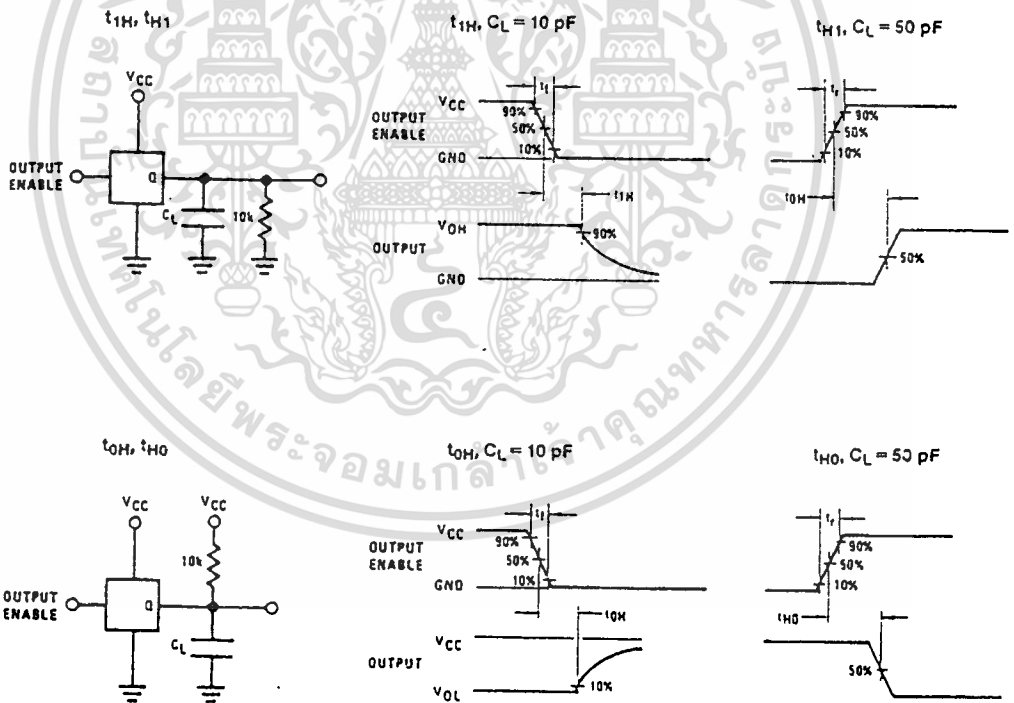


FIGURE 8

TL/H/5672-6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information

OPERATION

1:0 RATIOMETRIC CONVERSION

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratiometric conversion systems. In ratiometric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{IS} - V_Z} = \frac{D_X}{D_{MAX} - D_{MIN}} \quad (1)$$

V_{IN} = Input voltage into the ADC0808

V_{IS} = Full-scale voltage

V_Z = Zero voltage

D_X = Data point being measured

D_{MAX} = Maximum data limit

D_{MIN} = Minimum data limit

A good example of a ratiometric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

Ratiometric transducers such as potentiometers, gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a common reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC} = V_{REF} = 5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 RESISTOR LADDER LIMITATIONS

The voltages from the resistor ladder are compared to the selected into 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, $REF(+)$, should not be more positive than the supply, and the bottom of the ladder, $REF(-)$, should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V

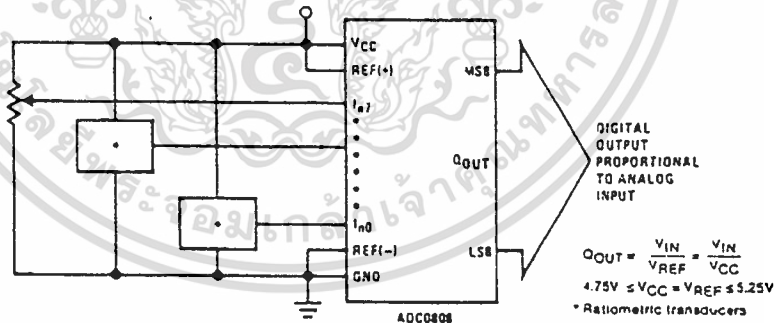


FIGURE 9. Ratiometric Conversion System

TL/M/5472-7

Applications Information (Continued)

The ADC0808 needs less than a milliamp of supply current. Developing the supply from the reference is readily accomplished. In Figure 11 a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the milliamp of supply current and the desired bus drive, or if the capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10 μ F output capacitor.

The top and bottom ladder voltages cannot exceed V_{CC} and ground, respectively, but they can be symmetrically less than V_{CC} and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 13, a 2.5V reference is symmetrically centered about $V_{CC}/2$ since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

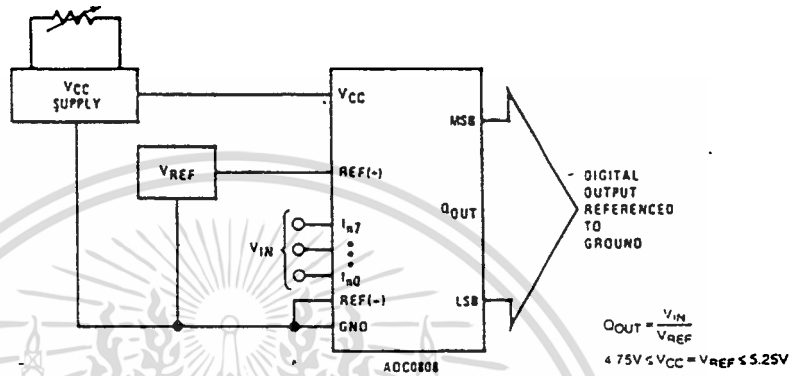


FIGURE 10. Ground Referenced Conversion System Using Trimmed Supply

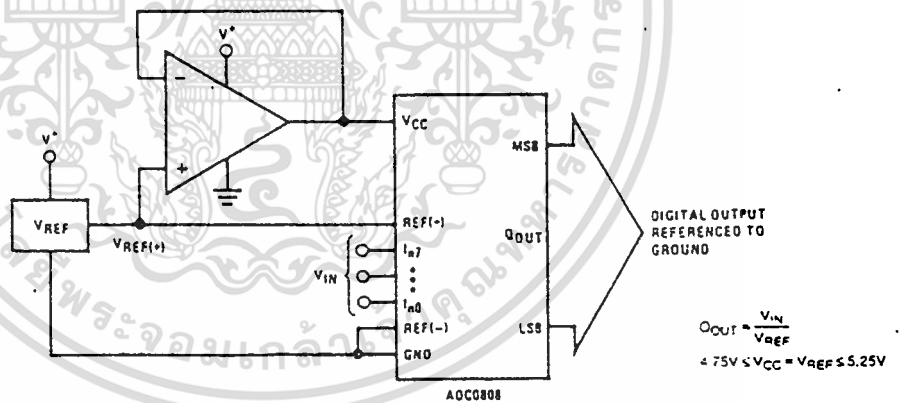


FIGURE 11: Ground Referenced Conversion System with Reference Generating V_{CC} Supply

Applications Information (Continued)

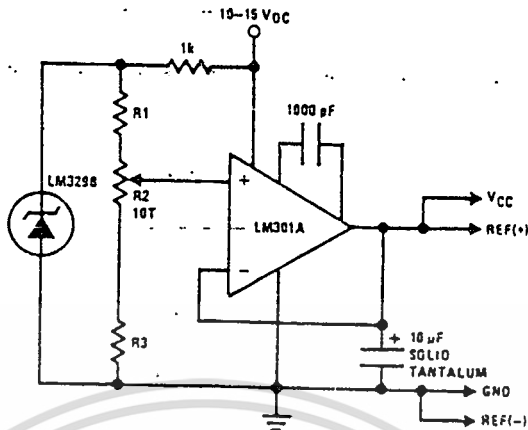


FIGURE 12. Typical Reference and Supply Circuit

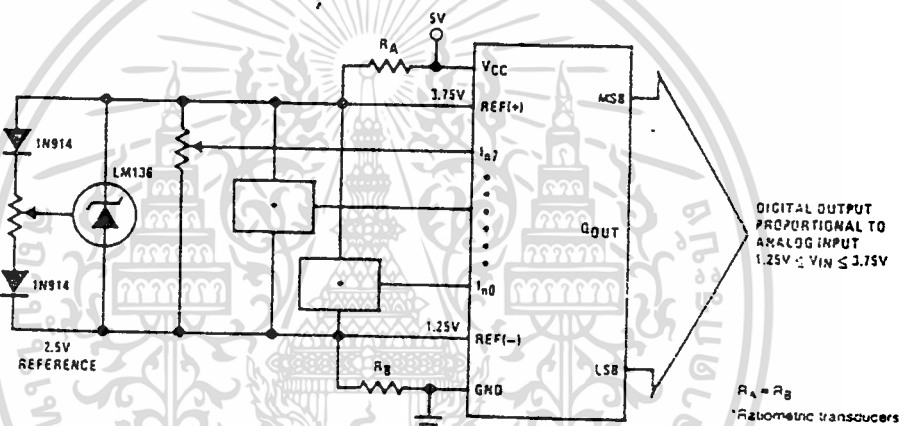


FIGURE 13. Symmetrically Centered Reference

3.0 CONVERTER EQUATIONS

The transition between adjacent codes N and $N + 1$ is given by:

$$V_{IN} = \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} - \frac{1}{512} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (3)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \cdot 256 \pm \text{Absolute Accuracy} \quad (4)$$

where: V_{IN} = Voltage at comparator input

$V_{REF(+)}$ = Voltage at Ref(+)

$V_{REF(-)}$ = Voltage at Ref(-)

V_{TUE} = Total unadjusted error voltage (typically

$V_{REF(+)} \pm 512$)

4.0 ANALOG COMPARATOR INPUTS

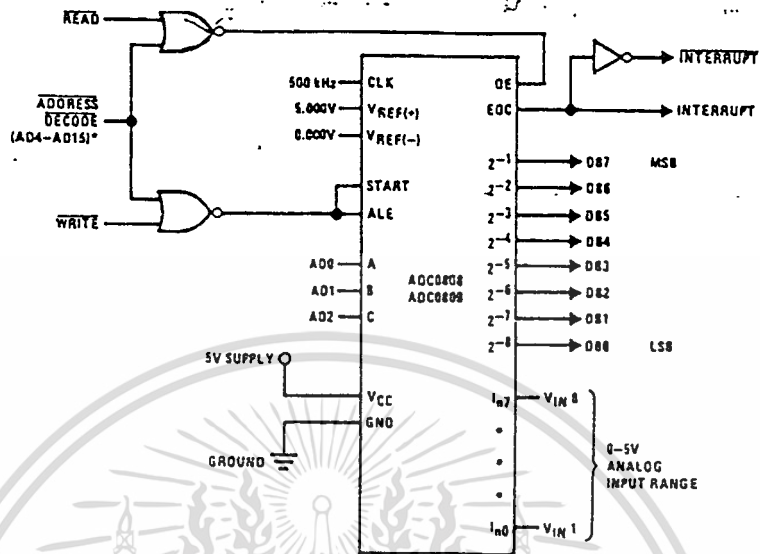
The dynamic comparator input current is caused by the periodic switching of on-chip stray capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in Figure 6.

If no filter capacitors are used at the analog inputs and the signal source impedances are low, the comparator input current should not introduce converter errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction and signal conditioning they will tend to average out the dynamic comparator input current. It will then take on the characteristics of a DC bias current whose effect can be predicted conventionally.

Typical Application



*Address latches needed for 8085 and SC/MP interfacing the ADC0808 to a microprocessor

TL/H/5672-10

MICROPROCESSOR INTERFACE TABLE

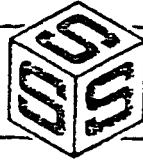
PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	MEMR	MEMW	INTR (Thru RST Circuit)
8085	\overline{RD}	\overline{WR}	INTR (Thru RST Circuit)
Z-80	\overline{RD}	\overline{WR}	\overline{INT} (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	$VMA \cdot \phi 2 \cdot R/W$	$VMA \cdot \phi 0 \cdot \overline{R/W}$	\overline{IRQA} or \overline{IROB} (Thru PIA)

Ordering Information

TEMPERATURE RANGE		-40°C to +85°C		-55°C to +125°C
Error	± 1/2 Bit Unadjusted	ADC0808CCN	ADC0808CCJ	ADC0809CJ
	± 1 Bit Unadjusted	ADC0809CCN		
Package Outline		N28A Molded DIP	J28A Hermetic DIP	J28A Hermetic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4066B



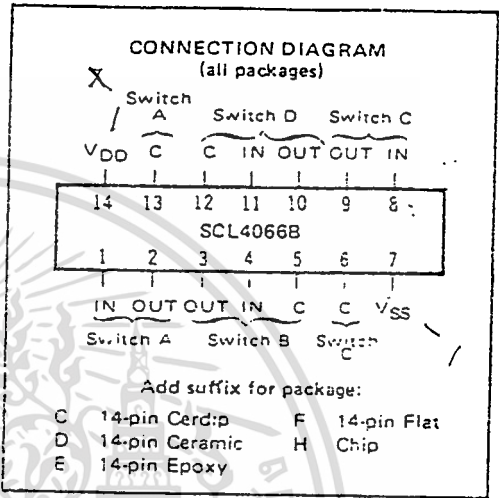
CMOS QUAD ANALOG SWITCH

FEATURES

- ◆ Transmission or Multiplexing of Analog or Digital Signals
- ◆ 80Ω Typical ON-Resistance for 15-Volt operation
- ◆ Switch ON-Resistance Matched to within 5Ω over 15-Volt Signal-Input Range
- ◆ ON-Resistance Flat over Full Peak-to-Peak Signal Range
- ◆ High Degree of Linearity:
 - $\leq 0.5\%$ Distortion (typ) @ $f_{is} = 1\text{kHz}$, $V_{is} = 5\text{V}_{p-p}$, $V_{DD} - V_{SS} \geq 10\text{V}$, $R_L = 10\text{k}\Omega$
- ◆ Extremely Low OFF switch Leakage Resulting in very Low Offset Current and High Effective OFF Resistance:
 - 10pA (typ) @ $V_{DD} - V_{SS} = 10\text{V}$, $T_A = 25^\circ\text{C}$
- ◆ Extremely High Control Input Impedance (Control Circuit Isolated from Signal Circuit):
 - $10^{12}\Omega$ (typ)
- ◆ Low Crosstalk between Switches:
 - -50dB (typ) @ $f_{is} = 0.9\text{MHz}$, $R_L = 1\text{k}\Omega$
- ◆ Matched Control-Input to Signal-Output Capacitance Reduces Output Signal Transients
- ◆ Frequency Response, Switch ON = 40MHz (typ)

DESCRIPTION

The SCL4066B is a Quad Bilateral Switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with the SCL4016B, but exhibits a much lower ON-resistance. In addition, the ON-resistance is relatively constant over the full input signal range. The SCL4066 consists of four independent bilateral switches. A single control signal is required per switch. Both the P and the N device in a given switch are biased ON or OFF simultaneously by the control signal. As shown below, the well of the N-channel device on each switch is either tied to the input when the switch is ON or to V_{SS} when the switch is OFF. This configuration minimizes the variation of the switch-transistor threshold



RECOMMENDED OPERATING CONDITIONS

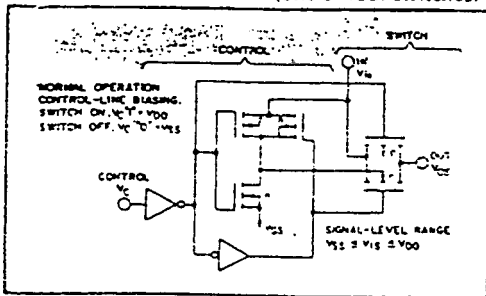
For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	$^\circ\text{C}$
C, D, F, H Device		-40 to +85	$^\circ\text{C}$
E Device			

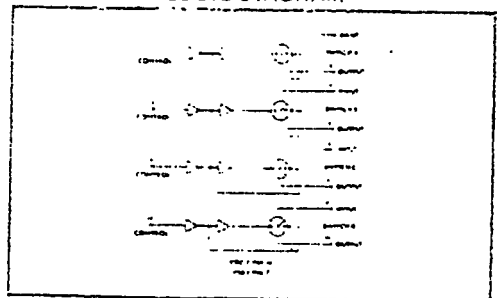
voltage with input-signal, and thus keeps the ON-resistance low over the full operating range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage, and more constant ON-impedance over the input-signal range. For sample-and-hold applications, however, the SCL4016 is recommended.

SCHEMATIC DIAGRAM (one of four switches)



LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS^{1,3}

PARAMETER	CONDITIONS	V _{SS} (Vdc)	V _{DD} (Vdc)	T _{LOW} ²		25°C			T _{HIGH} ¹		Units	
				Min.	Max.	Min.	Typ.	Max.	Min.	Max.		
QUIESCENT DEVICE CURRENT	I _{DD} V _{IN} = V _{SS} or V _{DD} All valid input combinations	0	5	-	0.05	-	0.0005	0.05	-	1.5	μA _{dc}	
		0	10	-	0.1	-	0.001	0.1	-	3.0		
		0	15	-	0.2	-	0.002	0.2	-	6.0		
MINIMUM INPUT HIGH VOLTAGE (Control Input)	V _{IH} V _{IS} = V _{SS} V _{OS} = V _{DD} I _{OS} = 10μA	0	5	-	4.0	-	2.75	4.0	-	4.0	Vdc	
		0	10	-	8.0	-	5.5	8.0	-	6.0		
		0	15	-	12.0	-	8.25	12.0	-	12.0		
MAXIMUM INPUT LOW VOLTAGE (Control Input)	V _{IL} V _{IS} = V _{SS} V _{OS} = V _{DD} I _{OS} = 10μA	0	5	1.0	-	1.0	2.25	-	1.0	-	Vdc	
		0	10	2.0	-	2.0	4.5	-	2.0	-		
		0	15	3.0	-	3.0	6.75	-	3.0	-		
SWITCH INPUT/OUTPUT LEAKAGE	I _{OFF} V _C = V _{CC} V _{IS} = ±7.5Vdc	-7.5	+7.5	-	±100	-	±0.01	±100	-	±200	nA _{dc}	
ON-RESISTANCE C,D,F,H device	R _{ON} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	220	-	80	280	-	320	Ω	
		-5	+5	-	310	-	120	400	-	550		
		0	+10	-	2000	-	270	2500	-	3500		
	E device	R _{ON} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	250	-	80	280	-	300	Ω
			-5	+5	-	330	-	120	400	-	520	
			-2.5	+2.5	-	2100	-	270	2500	-	3200	
ON-RESISTANCE MATCH (Same package)	ΔR _{ON} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	-	-	5	-	-	-	Ω	
		-5	+5	-	-	-	10	-	-	-		
		-2.5	+2.5	-	-	-	10	-	-	-		

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"

² T_{LOW} = -55°C for C, D, F, H device.

³ T_{LOW} = -40°C for E device.

¹ T_{HIGH} = +125°C for C, D, F, H device.

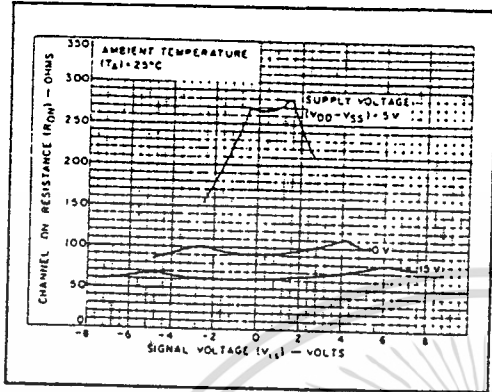
² T_{HIGH} = +85°C for E device.

³ This device has been designed for balanced output drive current specifications. Consult Family Specifications

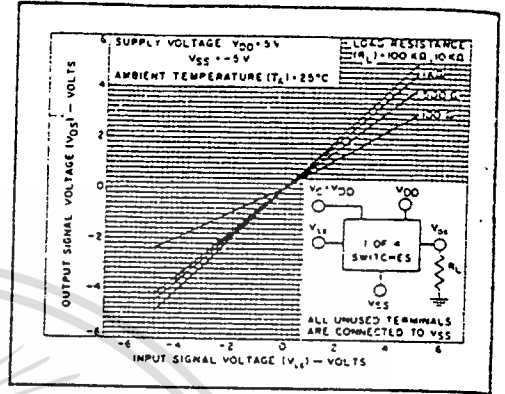
ELECTRICAL CHARACTERISTICS (Continued)

DYNAMIC CHARACTERISTICS ($C_L = 50\text{pF}$, $T_A = 25^\circ\text{C}$)

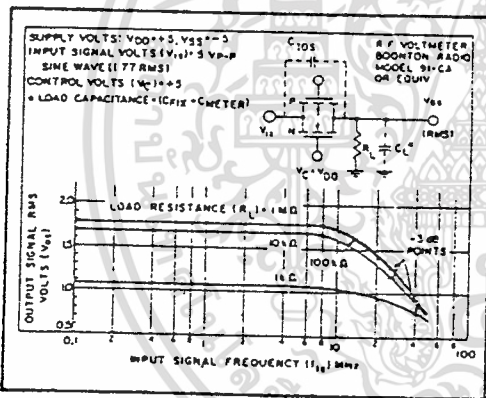
PARAMETER	CONDITIONS	V_{SS} (Vdc)	V_{DD} (Vdc)	Min.	Typ.	Max.	Units	
SIGNAL INPUTS (V_{is}) AND OUTPUTS (V_{os})								
PROPAGATION DELAY TIME Signal Input to Signal Output	t_{PLH}	$V_c = V_{DD}$ $V_b = \text{Square Wave}$ $R_L = 10\text{k}\Omega$	0	5	—	20	ns	
	t_{PHL}		0	10	—	10		
			0	15	—	7.5		
BANDWIDTH (-3dB) (Sine Wave)	BW	$V_c = V_{DD}$ $V_b = 5V_{p-p}$ centered @ 0.0Vdc	$R_L = 1\text{k}\Omega$	-5	+5	—	54	MHz
			$10\text{k}\Omega$	—	—	—	40	
			$100\text{k}\Omega$	—	—	—	38	
			$1\text{M}\Omega$	—	—	—	37	
INSERTION LOSS ($= 20 \log_{10} \frac{V_{os}}{V_{is}}$)		$V_c = V_{DD}$ $V_b = 5V_{p-p}$ centered @ 0.0Vdc	$R_L = 1\text{k}\Omega$	-5	+5	—	2.3	dB
			$10\text{k}\Omega$	—	—	—	0.2	
			$100\text{k}\Omega$	—	—	—	0.1	
			$1\text{M}\Omega$	—	—	—	0.05	
SIGNAL DISTORTION (Sine Wave)		$V_c = V_{DD}$ $V_b = 5V_{p-p}$ centered @ 0.0Vdc $f_{is} = 1.0\text{kHz}$ $R_L = 10\text{k}\Omega$	-5	+5	—	0.16	%	
FEEDTHROUGH (-50dB)		$V_c = V_{SS}$ $V_b = 5V_{p-p}$ centered @ 0.0Vdc	$R_L = 1\text{k}\Omega$	-5	+5	—	1250	kHz
			$10\text{k}\Omega$	—	—	—	140	
			$100\text{k}\Omega$	—	—	—	18	
			$1\text{M}\Omega$	—	—	—	2	
CROSSTALK (-50dB) Between two switches		$V_c(A) = V_{DD}$ $V_c(B) = V_{SS}$ $V_b(A) = 5V_{p-p}$ centered @ 0.0Vdc $R_L = 10\text{k}\Omega$	-5	+5	—	0.9	MHz	
CAPACITANCE Input Output Feedthrough	C_{in}					8	pF	
	C_{os}	$V_c = V_{SS}$	-5	+5	—	8	pF	
	C_{ois}					0.5	pF	
CONTROL INPUT (V_c)								
PROPAGATION DELAY TIME Turn on	t_{pc}	$V_{SS} < V_c < V_{DD}$ $R_L = 10\text{k}\Omega$	0	5	—	50	100	ns
			C	10	—	25	50	
			0	15	—	20	40	
MAXIMUM INPUT FREQUENCY	f_c	$V_{SS} < V_c < V_{DD}$ $R_L = 1.0\text{k}\Omega$	0	5	—	5	—	MHz
			0	10	—	10	—	
			0	15	—	12	—	
CROSSTALK (To signal port)		$V_c = \text{Square Wave}$ $R_L = 10\text{k}\Omega$ $R_{in} = 1.0\text{k}\Omega$	0	5	—	30	—	mV
			0	10	—	50	—	
			0	15	—	100	—	



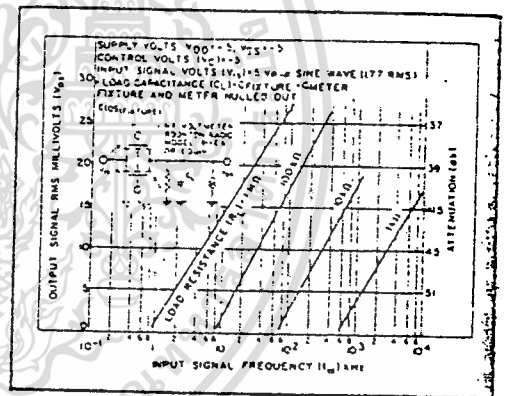
Typical channel ON resistance vs. signal voltage for three values of supply voltage ($V_{DD}-V_{SS}$)



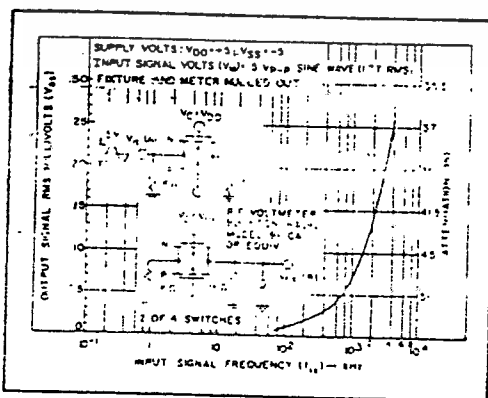
Typical ON characteristics for 1 of 4 channels.



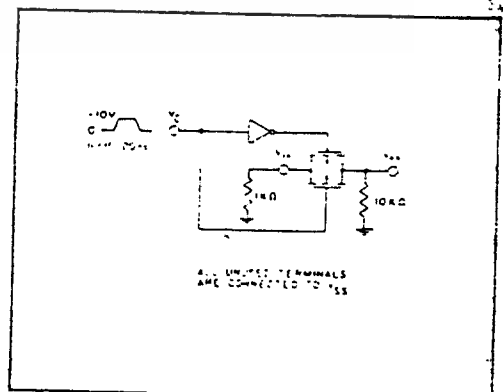
Typ. switch frequency response - switch "ON"



Typ. feedthru vs. freq. - switch "OFF"



Typ. crosstalk between switch circuits in the same package



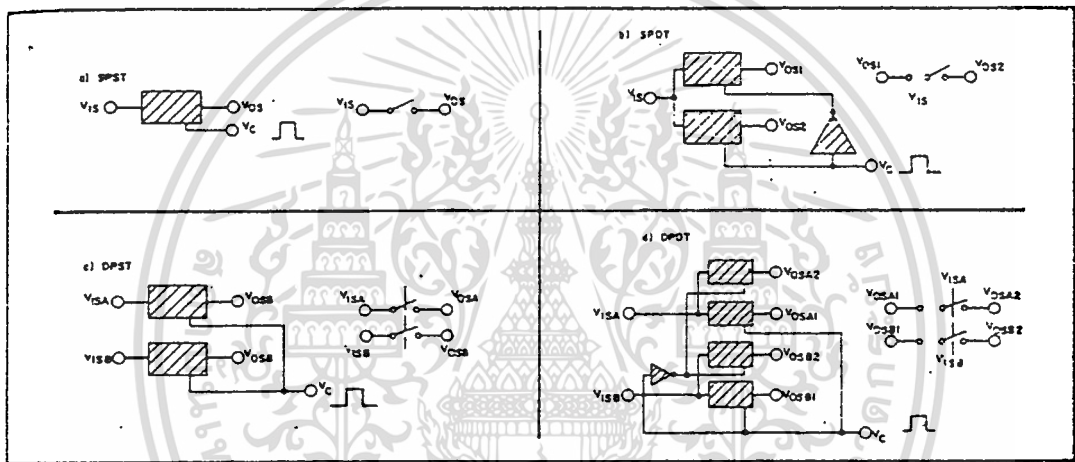
Test circuit, crosstalk-control input to signal output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

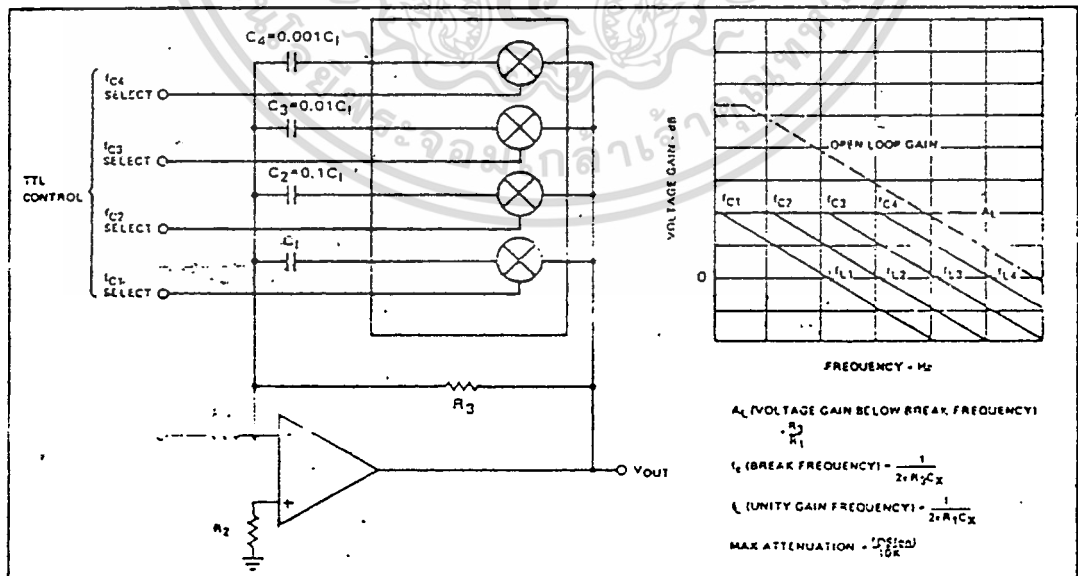
SPECIAL CONSIDERATIONS – SCL4066B

1. In applications where separate power-sources are used to drive V_{DD} and the signal inputs, the V_{DD} current capability should exceed V_{DD}/R_L (R_L = effective external load of the 4 SCL4066B bilateral switches). This provision avoids any permanent current flow or clamp action on the V_{DD} supply when power is applied or removed from SCL4066B.
2. In certain applications, the external load-resistor current may include both V_{DD} and signal-line components. To avoid drawing V_{DD} current when switch current flows into terminals 1, 4, 8, or 11, the voltage drop across the bidirectional switch must not exceed 0.8 volt (calculated from R_{ON} values shown). No V_{DD} current will flow through R_L if the switch current flows into terminals 2, 3, 9, or 10. Failure to observe this condition may result in distortion of the signal.

APPLICATIONS INFORMATION

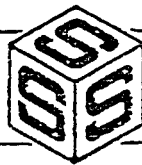


Basic Switch Functions using the SCL4066B



Active Low Pass Filter with Digitally Selected Break Frequency

SCL4016AB



CMOS QUAD ANALOG SWITCH

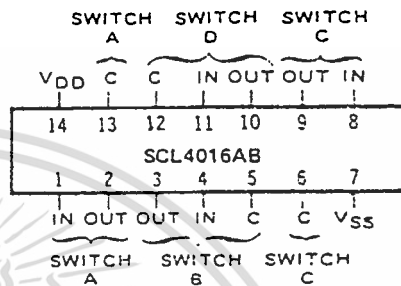
FEATURES

- ◆ Wide Range of Digital and Analog Signal Levels - Digital or Analog Signals to 18 Volts peak
- ◆ Low ON Resistance - 200 Ω typ. over 15Vp-p Signal Input Range, @ 15Vdc
- ◆ Matched Switch Characteristics - 10 Ω typ. Difference between R_{ON} Values at a Fixed Bias Point over 15Vp-p Signal Input Range @ 15Vdc
- ◆ High On/Off Output Voltage Ratio - 65 dB typ. @ f_{is} = 10kHz, R_L = 10K Ω
- ◆ High degree of Linearity - \leq 0.4% Distortion typ. @ f_{is} = 1kHz, V_{is} = 5V_{p-p}, V_{DD}-V_{SS} \geq 10V, R_L = 10k Ω
- ◆ Extremely Low OFF Switch Leakage Resulting in Very Low Offset Current and High Effective OFF resistance - 10pA typ. @ V_{DD}-V_{SS} = 10V, T_A = 25°C
- ◆ Extremely High Control Input Impedance (Control Circuit Isolated from Signal Circuit) - 10¹² Ω typ.
- ◆ Low Crosstalk between Switches - -50dB typ. @ f_{is} = 0.9MHz, R_L = 1k Ω
- ◆ Matched Control-Input to Signal-Output Capacitances - Reduces Output Signal Transients
- ◆ Transmits Frequencies up to 40MHz

DESCRIPTION

The SCL4016AB is a single-chip monolithic silicon integrated circuit containing eight N-channel and eight P-channel enhancement-mode MOS transistors connected to form four independent bilateral signal switches. Each switch consists of both P- and N-channel devices with common source and drain connections. A single control signal is required per switch. Both P and N devices in a given switch are biased ON or OFF by the control signal. The CMOS switch permits peak input-signal voltage swings equal to the full supply voltage, a considerable advantage over single-channel types.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

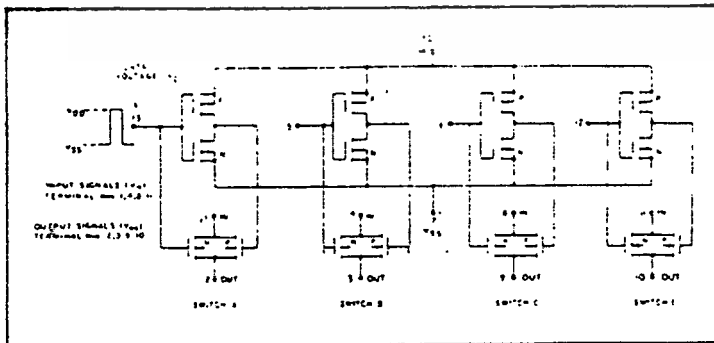
- C 14-pin Cerdip
- D 14-pin Ceramic
- E 14-pin Epoxy
- F 14-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

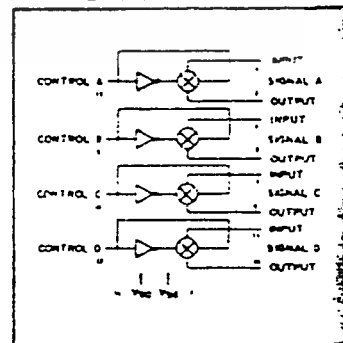
For maximum reliability:

DC Supply Voltage	V _{DD} - V _{SS}	3 to 15
Operating Temperature	T _A	-55 to +125
C, D, F, H Device		-40 to +85
E Device		

SCHEMATIC DIAGRAM



LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS^{1,2}

PARAMETER	CONDITIONS	V _{DS} (V _{dcl})	V _{DD} (V _{dcl})	T _{LOW} ²		25°C			T _{HIGH} ²		Units				
				Min.	Max.	Min.	Typ.	Max.	Min.	Max.					
QUIESCENT DEVICE CURRENT	I _{DD} - V _{IN} = V _{SE} or V _{DD} - All valid input combinations	0 0 0	5 10 15	-	0.05 0.1 0.2	-	0.0005 0.001 0.002	0.05 0.1 0.2	-	1.5 3.0 6.0	μA _{dc}				
MINIMUM INPUT HIGH VOLTAGE (Control Input)	V _{IH} V _{IS} = V _{SE} V _{OS} = V _{DD} I _{OS} = 10μA	0 0 0	5 10 15	-	2.9 2.9 2.9	-	1.5 1.5 1.5	2.9 2.7 2.7	-	2.4 2.4 2.4	V _{dc}				
MAXIMUM INPUT LOW VOLTAGE (Control Input)	V _{IL} V _{IS} = V _{SE} V _{OS} = V _{DD} I _{OS} = 10μA	0 0 0	5 10 15	0.9 0.9 0.9	- - -	0.7 0.7 0.7	1.5 1.5 1.5	- - -	0.4 0.4 0.4	- - -	V _{dc}				
SWITCH INPUT/OUTPUT LEAKAGE (Switch off)	I _{OFF} V _C = V _{SE} V _{IS} ±7.5 ±5	-7.5 -5	+7.5 +5	-	±250 ±125	-	±0.1 ±0.01	±250 ±125	-	±2500 ±1250	nA _{dc}				
ON-RESISTANCE C, D, F, H device	R _{ON} V _C = V _{DD} R _L = 10kΩ	V _{IS} (V _{dcl}) -7.5 -7.5 ±0.25	-7.5 +7.5	-	350 380 775	-	200 200 280	400 400 650	-	500 500 1730	Ω				
				+5 -5 ±0.25	+5	-	600 600 1870	-	250 250 580	660 660 2000	-	960 960 2600	Ω		
				+15 +0.25 +9.3	-15	-	360 380 775	-	200 200 300	400 400 850	-	600 600 1230	Ω		
		E device	R _{ON} V _C = V _{DD} R _L = 10kΩ	V _{IS} (V _{dcl}) -7.5 -7.5 ±0.25	-7.5 +7.5	-	370 370 790	-	200 200 280	400 400 850	-	520 520 1080	Ω		
						+5 -5 ±0.25	+5	-	610 610 1900	-	250 250 580	660 660 2000	-	840 840 2380	Ω
						+15 +0.25 +9.3	-15	-	370 370 790	-	200 200 300	400 400 850	-	520 520 1090	Ω
				+10 +0.25 +5.6	+10	-	610 610 1900	-	250 250 560	660 660 2000	-	940 960 2380	Ω		
				ON-RESISTANCE MATCH (Same package)	ΔR _{ON} V _C = V _{DD} R _L = 10kΩ	V _{IS} (V _{dcl}) ±7.5 ±5	-7.5 +5	-	-	-	10 15	-	-	Ω	

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device
 T_{HIGH} = +125°C for C, D, F, H device.
 = +85°C for E device.
³ This device has been designed for balanced output drive current specifications. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C_L = 50 pF, T_A = 25°C)

PARAMETER	CONDITIONS	V _{DS} (V _{dcl})	V _{IS} (V _{dcl})	Min.	Typ.	Max.	UNIT
SIGNAL INPUTS (V _{IS}) AND OUTPUTS (V _{OS})							
PROPAGATION DELAY TIME Signal input to signal output	t _{PLH} t _{PLL} V _C = V _{DD} - V _{IS} = square wave R _L = 10kΩ	0 0 0	5 10 15	- - -	20 10 7.5	40 20 15	ns
BANDWIDTH (-3dB) (Sine Wave)	BW V _C = V _{DD} V _{IS} = 5V _{pp} centered 60.0V _{dc}	5	+5	-	54 40 38	-	MHz
	R _L 1kΩ			-	57	-	
	10kΩ			-	-	-	
	100kΩ 1MΩ			-	-	-	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (Continued)

DYNAMIC CHARACTERISTICS (C_L = 50 pF, T_A = 25°C) (Continued)

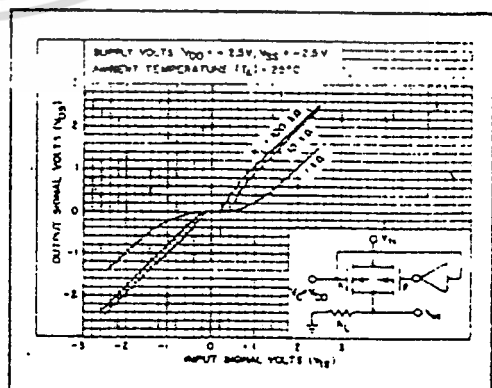
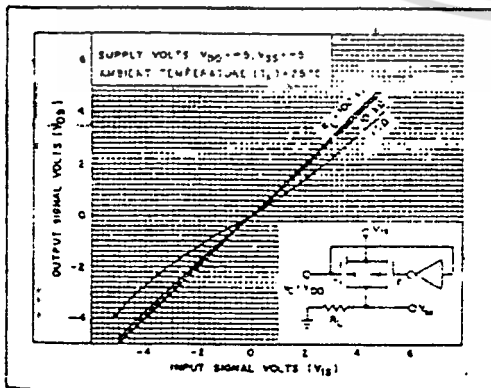
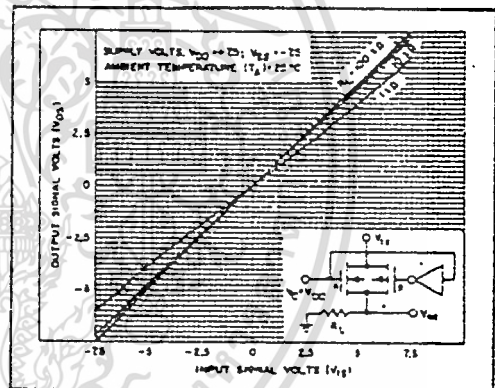
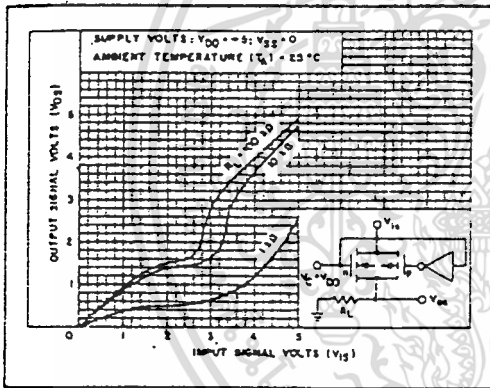
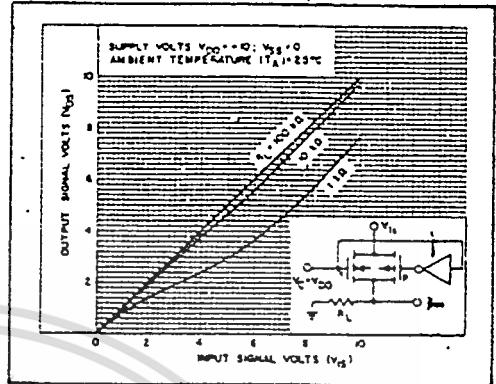
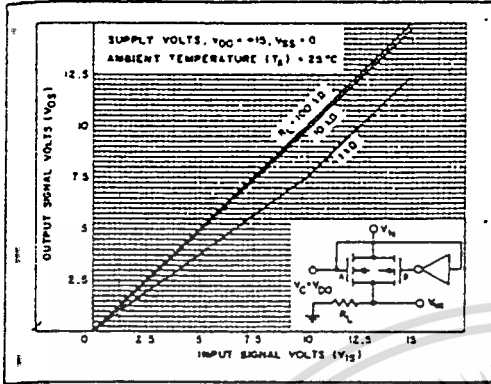
PARAMETER	CONDITIONS	V _{SS} (Vdc)	V _{DD} (Vdc)	Min	Typ.	Max.	Units									
SIGNAL INPUTS (V _{IS}) AND OUTPUTS (V _{OS}) (Continued)																
INSERTION LOSS ($= 20 \log_{10} \frac{V_{OS}}{V_{IS}}$)	V _C = V _{DD} V _{IS} = 5V _{DD} centered @0.0Vdc	5	+5	-	2.3	-	dB									
								R _L = 1kΩ								
								R _L = 10kΩ								
								R _L = 100kΩ								
SIGNAL DISTORTION (Sine Wave)	V _C = V _{DD} V _{IS} = 5V _{DD} centered @0.0Vdc f _{IS} = 1.0kHz R _L = 10kΩ	-5	+5	-	0.4	-	%									
								FEEDTHROUGH (-50dB)	V _C = V _{SS} V _{IS} = 5V _{DD} centered @0.0Vdc	-5	+5	-	1250	-	MHz	
																R _L = 1kΩ
																R _L = 10kΩ
R _L = 100kΩ																
CROSSTALK (-50dB) (Between two switched)	V _C (A) = V _{DD} V _C (B) = V _{SS} V _{IS} (A) = 5V _{DD} centered @0.0Vdc R _L = 1.0k	-5	+5	-	0.8	-	MHz									
								CAPACITANCE	V _C = V _{SS}	5	-5	-	2	-	pF	
																C _{IS}
																Input
C _{OS}																
CONTROL INPUT (V _C)	-	5	-5	-	0.2	-	pF									
								Output								
								C _{IOS}								
PROPAGATION DELAY TIME Turn on	t _{PLH} t _{PHL}	V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	0	5	-	40	80	ns								
									0	10	-	20	40			
														0	15	-
MAXIMUM INPUT FREQUENCY	f _C	V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	0	5	-	5	-	MHz								
									0	10	-	10	-			
														0	15	-
CROSSTALK (To signal port)	-	V _C = Square wave R _L = 10kΩ R _{IN} = 10kΩ	0	5	-	30	-	mV								
									0	10	-	50	-			
														0	15	-

TYPICAL ON-RESISTANCE CHARACTERISTICS

CHARACTERISTIC	SUPPLY CONDITIONS		LOAD CONDITIONS					
	V _{DD} (V)	V _{SS} (V)	R _L = 1kΩ		R _L = 10kΩ		R _L = 100kΩ	
			VALUE (Ω)	V _{IL} (V)	VALUE (Ω)	V _{IL} (V)	VALUE (Ω)	V _{IL} (V)
R _{ON}	+15	0	200	+15	200	+15	180	+15
			200	0	200	0	200	0
R _{ON} (max.)	+10	0	200	+10	250	+10	240	+10
			290	0	250	0	300	0
R _{ON} (max.)	+10	0	500	+7.4	560	+6	610	+5.5
			860	+6	470	+5	450	+5
R _{ON}	+5	0	800	0	580	0	800	0
			1.7k	+4.2	7k	+2.9	33k	+2.7
R _{ON} (max.)	+7.5	-7.5	200	+7.5	200	+7.5	180	-7.5
			200	-7.5	200	-7.5	180	-7.5
R _{ON} (max.)	+7.5	-7.5	290	10.25	780	175	400	±0.25
			280	+5	250	+5	240	+5
R _{ON}	+6	-5	210	-5	250	-5	240	-5
			800	±0.25	580	±0.25	780	±0.25
R _{ON} (max.)	+6	-5	590	+2.5	450	+2.5	490	+2.5
			770	-2.5	570	-2.5	570	-2.5
R _{ON}	+2.5	-2.5	232k	±0.25	300k	±0.25	870k	±0.25

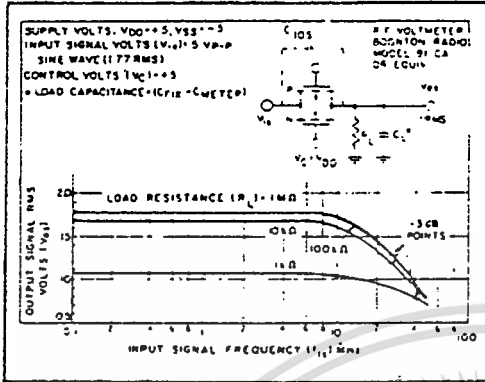
* Values from a perfect switch R_{ON} = 0Ω.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

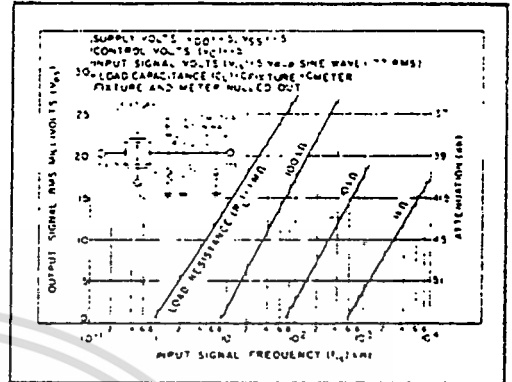


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

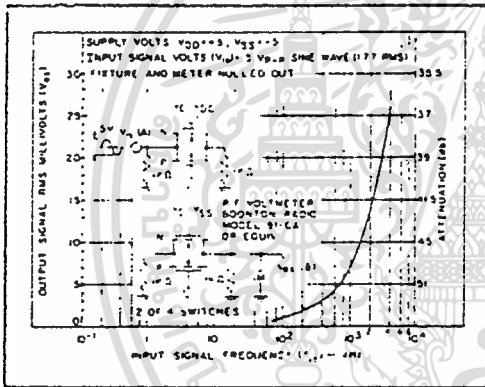
SCL4016AB



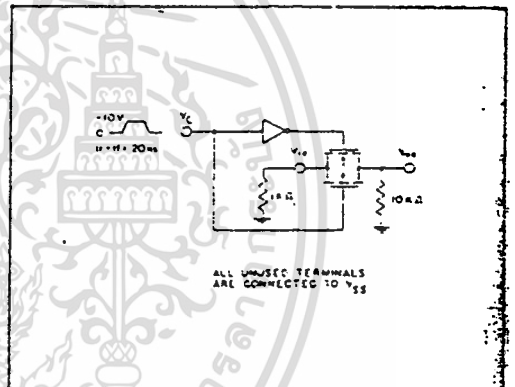
Typ. switch frequency response - switch ON



Typ. feedthru vs. freq. - switch OFF



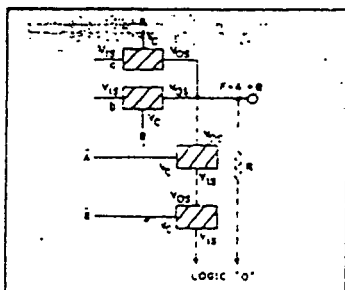
Typ. crosstalk between switch circuits in the same package



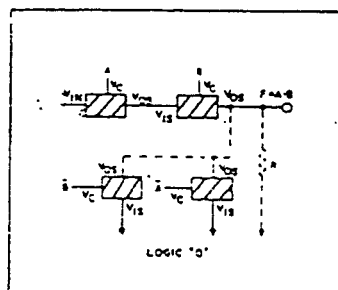
Crosstalk-control input to signal output

APPLICATIONS INFORMATION

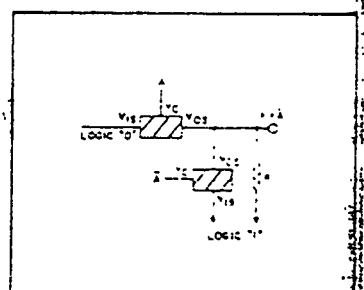
LOGIC FUNCTIONS USING THE SCL4016AB



OR Gate



AND Gate



Inverter

SCL4049UB Inverting
SCL4050B Non-Inverting



CMOS
HEX BUFFERS/CONVERTERS

FEATURES

- ◆ Direct Drive of 2 TTL/DTL Loads
- ◆ Operation from Single Supply
- ◆ Pin-for-Pin Replacements for SCL4009B, SCL4010B

DESCRIPTION

The SCL4049UB and SCL4050B are Inverting and Non-Inverting Hex Buffers, respectively, and feature logic-level conversion using only one supply voltage (V_{CC}). The Input-signal high level (V_{IH}) can exceed the V_{CC} supply voltage when these devices are used for logic-level conversions. These devices are intended for use as CMOS-to-DTL/TTL converters and can drive directly two DTL/TTL Loads.

The SCL4049UB and SCL4050B are interchangeable with SCL4009UB and SCL4010B devices, respectively. In these applications the SCL4049UB and SCL4050B are pin-compatible with the SCL4009UB and SCL4010B, respectively, and can be substituted for these devices in existing as well as in new designs. Terminal No. 16 is not connected internally on the SCL4049UB or SCL4050B; therefore, connection to this terminal is of no consequence to circuit operation.

CONNECTION DIAGRAM
(all packages)

NC	6Y	6A	NC	5Y	5A	4Y	4A
16	15	14	13	12	11	10	9
SCL4049UB				SCL4050B			
1	2	3	4	5	6	7	8
V_{CC}	1Y	1A	2Y	2A	3Y	3A	V_{SS}

Add suffix for package:

- C 16-pin. Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

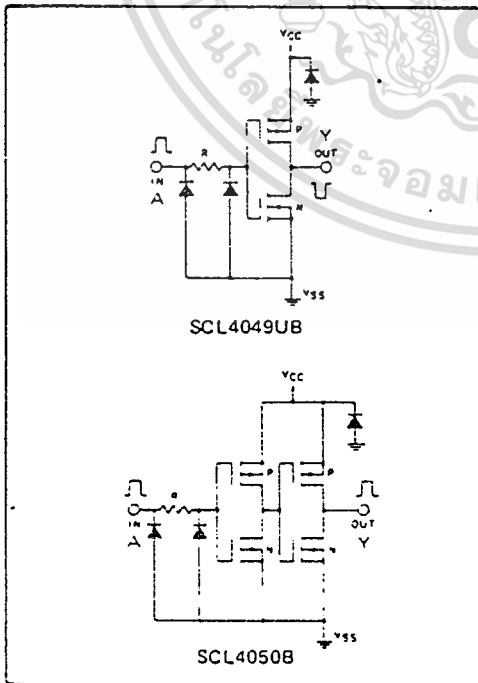
RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

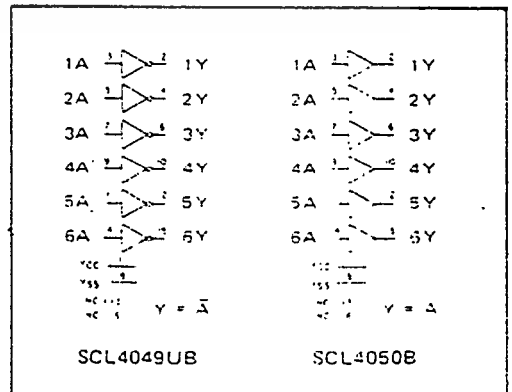
DC Supply Voltage	$V_{CC} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

Note: These devices contain input protection networks to V_{SS} only. Therefore, $V_{IH}(\text{max})$ may exceed V_{CC} without damage (subject to absolute maximum ratings).

SCHEMATIC DIAGRAMS



LOGIC DIAGRAMS



ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS

PARAMETER	V _{CC} (Vdc)	CONDITIONS	T _{LOW} ¹		+25°C			T _{HIGH} ²		Units		
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.			
QUIESCENT DEVICE CURRENT	V _{CC}	V _{IN} =V _{SS} or V _{DD} All valid input combinations	–	1.0	–	0.005	1.0	–	30	μAdc		
			–	2.0	–	0.01	2.0	–	60			
			–	4.0	–	0.02	4.0	–	120			
MINIMUM INPUT HIGH VOLTAGE SCL4049UB	V _{IH}	V _{OL} =0.5V V _{OL} =1.0V V _{OL} =1.5V	–	4.0	–	2.75	4.0	–	4.0	Vdc		
			–	8.0	–	5.5	8.0	–	8.0			
			–	12.0	–	8.25	12.0	–	12.0			
MAXIMUM INPUT LOW VOLTAGE SCL4049UB	V _{IL}	V _{OH} =3.6V V _{OH} =7.2V V _{OH} =10.8V	1.0	–	1.0	2.25	–	1.0	–	Vdc		
			2.0	–	2.0	4.5	–	2.0	–			
			3.0	–	3.0	6.75	–	3.0	–			
OUTPUT LOW (SINK) CURRENT C, D, F, H devices	I _{OL}	V _{OL} =0.4V V _{OL} =0.5V V _{OL} =1.5V V _{IN} =V _{SS} or V _{DD}	4.0	–	3.2	6.4	–	2.4	–	mAdc		
			10	–	8.0	16	–	5.6	–			
			30	–	24.0	40	–	16.8	–			
			E device	V _{OL} =0.4V V _{OL} =0.5V V _{OL} =1.5V V _{IN} =V _{SS} or V _{DD}	3.8	–	3.2	6.4	–	2.6	–	mAdc
					9.6	–	8.0	16	–	5.4	–	
					28	–	24.0	40	–	19	–	

NOTES: 1 Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

2 T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.

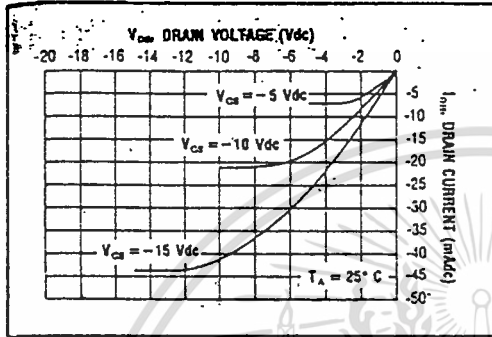
T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.

3 These devices have been designed to meet the balanced output drive current specifications for Output High (Source) Current. Consult Family Specifications.

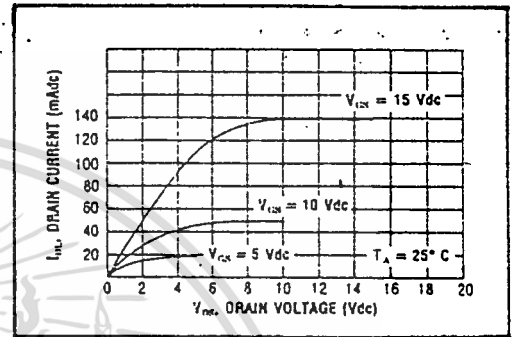
DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	V _{IN} (Vdc)	V _{CC} (Vdc)	Min.	Typ.	Max.	Units		
PROPAGATION DELAY TIME SCL4049UB	I _{PLH}	5	5	–	60	120	ns	
		10	10	–	32	65		
		15	15	–	25	50		
		10	5	–	45	90		
		15	5	–	45	90		
		15	15	–	–	–		
	SCL4050B	I _{PLH}	5	5	–	70	140	ns
			10	10	–	40	80	
			15	15	–	30	60	
		I _{PHL}	10	5	–	45	90	ns
			15	5	–	40	80	
			15	15	–	–	–	
SCL4049UB	I _{PHL}	5	5	–	32	65	ns	
		10	10	–	20	40		
		15	15	–	15	30		
		10	5	–	15	30		
		15	5	–	10	20		
		15	15	–	–	–		
	SCL4050B	I _{PHL}	5	5	–	55	110	ns
			10	10	–	27	55	
			15	15	–	15	30	
		I _{PLH}	10	5	–	50	100	ns
			15	5	–	50	100	
			15	15	–	–	–	
OUTPUT TRANSITION TIME	I _{PLH}	5	5	–	80	160	ns	
		10	10	–	40	80		
		15	15	–	30	60		
	I _{PHL}	5	5	–	30	60	ns	
		10	10	–	20	40		
		15	15	–	15	30		
INPUT CAPACITANCE SCL4049UB	C _{IN}	–	–	–	15	22.5	pF	

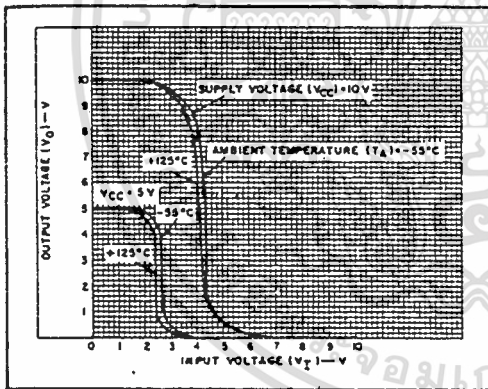
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



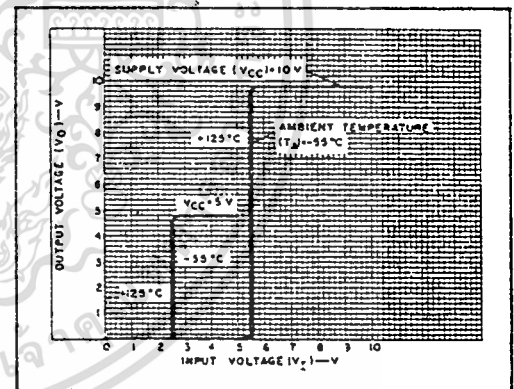
Typical P-Channel Source Current Characteristics



Typical N-Channel Sink Current Characteristics



Typical voltage transfer characteristics as a function of temperature for SCL4049UB.



Typical voltage transfer characteristics as a function of temperature for SCL4050B.



MM54HC139/MM74HC139 Dual 2-To-4 Line Decoder

General Description

This decoder utilizes advanced silicon-gate CMOS technology, and is well suited to memory address decoding or data routing applications. It possesses the high noise immunity and low power consumption usually associated with CMOS circuitry, yet has speeds comparable to low power Schottky TTL logic.

The MM54HC139/MM74HC139 contain two independent one-of-four decoders each with a single active low enable input (G1, or G2). Data on the select inputs (A1, and B1 or A2, and B2) cause one of the four normally high outputs to go low.

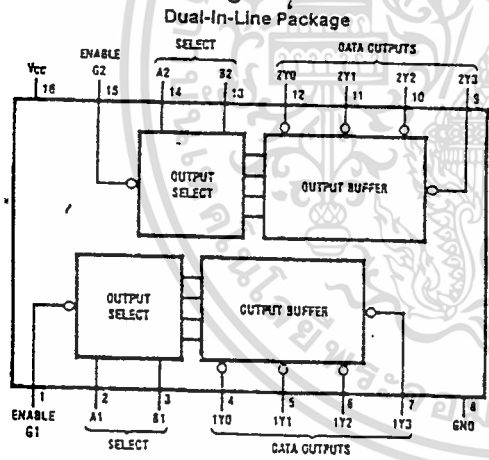
The decoder's outputs can drive 10 low power Schottky TTL equivalent loads, and are functionally as well as pin equivalent

to the 54LS139/74LS139. All inputs are protected from damage due to static discharge by diodes to V_{CC} and ground.

Features

- Typical propagation delays —
 - Select to outputs (4 delays): 18 ns
 - Select to output (5 delays): 28 ns
 - Enable to output: 20 ns
- Low power: 40 μ W quiescent supply power
- Fanout of 10 LS-TTL devices
- Input current maximum 1 μ A, typical 10 pA

Connection Diagram



Truth Table

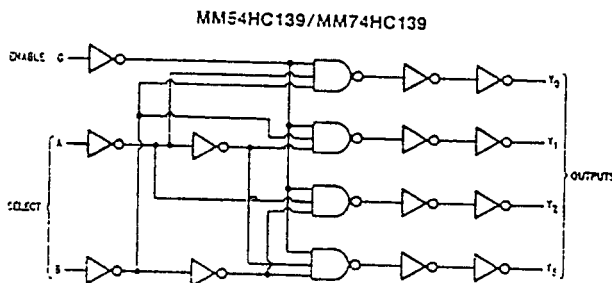
Inputs		Outputs			
Enable	Select	Y0	Y1	Y2	Y3
H	X X	H	H	H	H
L	L L	L	H	H	H
L	L H	H	L	H	H
L	H L	H	H	L	H
L	H H	H	H	H	L

H = high level, L = low level, X = don't care

Order Number MM54HC139* or MM74HC139*

*Please look into Section 8, Appendix D for availability of various package types.

Logic Diagram



(1 of 2)

TL/F-5311-2

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC})	-0.5 to +7.0V
DC Input Voltage (V_{IN})	-1.5 to $V_{CC} + 1.5V$
DC Output Voltage (V_{OUT})	-0.5 to $V_{CC} + 0.5V$
Clamp Diode Current (I_{IK}, I_{OK})	± 20 mA
DC Output Current, per pin (I_{OUT})	± 25 mA
DC V_{CC} or GND Current, per pin (I_{CC})	± 50 mA
Storage Temperature Range (T_{STG})	-65°C to +150°C
Power Dissipation (P_D)	600 mW
(Note 3)	500 mW
S.O. Package only	250 mW
Lead Temp. (T_L) (Soldering 10 seconds)	260°C

Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	2	6	V
DC Input or Output Voltage (V_{IN}, V_{OUT})	0	V_{CC}	V
Operating Temp. Range (T_A)			
MM74HC	-40	+85	°C
MM54HC	-55	+125	°C
Input Rise or Fall Times (t_r, t_f)			
$V_{CC} = 2.0V$		1000	ns
$V_{CC} = 4.5V$		500	ns
$V_{CC} = 6.0V$		400	ns

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^\circ C$			74HC $T_A = -40$ to $85^\circ C$	54HC $T_A = -55$ to $125^\circ C$	Units
				Typ	Guaranteed Limits				
V_{IH}	Minimum High Level Input Voltage		2.0V	1.5	1.5	1.5	V		
			4.5V	3.15	3.15	3.15	V		
			6.0V	4.2	4.2	4.2	V		
V_{IL}	Maximum Low Level Input Voltage**		2.0V	0.5	0.5	0.5	V		
			4.5V	1.35	1.35	1.35	V		
			6.0V	1.8	1.8	1.8	V		
V_{OH}	Minimum High Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 20 \mu A$	2.0V	2.0	1.9	1.9	V		
			4.5V	4.5	4.4	4.4	V		
			6.0V	6.0	5.9	5.9	V		
		$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 4.0$ mA $ I_{OUT} \leq 5.2$ mA	4.5V	4.2	3.98	3.84	V		
			6.0V	5.7	5.48	5.34	V		
							5.2	V	
V_{OL}	Maximum Low Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 20 \mu A$	2.0V	0	0.1	0.1	V		
			4.5V	0	0.1	0.1	V		
			6.0V	0	0.1	0.1	V		
		$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 4.0$ mA $ I_{OUT} \leq 5.2$ mA	4.5V	0.2	0.26	0.33	V		
			6.0V	0.2	0.26	0.33	V		
							0.4	V	
I_{IN}	Maximum Input Current	$V_{IN} = V_{CC}$ or GND	6.0V	± 0.1	± 1.0	± 1.0	μA		
I_{CC}	Maximum Quiescent Supply Current	$V_{IN} = V_{CC}$ or GND $I_{OUT} = 0 \mu A$	6.0V	8.0	80	160	μA		

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: -12 mW/°C from 65°C to 85°C; ceramic "J" package: -12 mW/°C from 100°C to 125°C.

Note 4: For a power supply of 5V $\pm 10\%$ the worst case output voltages (V_{OH} and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at $V_{CC} = 5.5V$ and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IN} , I_{CC} , and I_{C2}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

** V_{IL} limits are currently tested at 20% of V_{CC} . The above V_{IL} specification (30% of V_{CC}) will be implemented no later than Q1, CY'99.

AC Electrical Characteristics $V_{CC} = 5V$, $T_A = 25^\circ C$, $C_L = 15 pF$, $t_r = t_f = 6 ns$

Symbol	Parameter	Conditions	Typ	Guaranteed Limit	Units
t_{PHL} , t_{PLH}	Maximum Propagation Delay, Binary Select to any Output 4 levels of delay		18	30	ns
t_{PHL} , t_{PLH}	Maximum Propagation Delay, Binary Select to any Output 5 levels of delay		28	38	ns
t_{PHL} , t_{PLH}	Maximum Propagation Delay, Enable to any Output		19	30	ns

AC Electrical Characteristics $C_L = 50 pF$, $t_r = t_f = 6 ns$ (unless otherwise specified)

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^\circ C$		74HC	54HC	Units
						$T_A = -40 to 85^\circ C$	$T_A = -55 to 125^\circ C$	
				Typ	Guaranteed Limits			
t_{PHL} , t_{PLH}	Maximum Propagation Delay Binary Select to any Output 4 levels of delay	(Note 6)	2.0V	110	175	219	254	ns
			4.5V	22	35	44	51	ns
			6.0V	18	30	38	44	ns
t_{PHL} , t_{PLH}	Maximum Propagation Delay Binary Select to any Output 5 levels of delay	(Note 7)	2.0V	165	220	275	320	ns
			4.5V	33	44	55	64	ns
			6.0V	28	38	47	54	ns
t_{PHL} , t_{PLH}	Maximum Propagation Delay Enable to any Output		2.0V	115	175	219	254	ns
			4.5V	23	35	44	51	ns
			6.0V	19	30	38	44	ns
t_{LH} , t_{LH}	Maximum Output Rise and Fall Time		2.0V	30	75	95	110	ns
			4.5V	8	15	19	22	ns
			6.0V	7	13	16	19	ns
C_{IN}	Maximum Input Capacitance			3	10	10	10	pF
C_{PD}	Power Dissipation Capacitance (Note 5)	(Note 5)		75				pF

Note 5: C_{PD} determines the no load dynamic power consumption, $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$, and the no load dynamic current consumption, $I_S = C_{PD} V_{CC} f + I_{CC}$.

Note 6: 4 levels of delay are A to Y1, Y3 and B to Y2, Y3.

Note 7: 5 levels of delay are A to Y0, Y2 and B to Y0, Y1.



MM54HC245A/MM74HC245A Octal TRI-STATE® Transceiver

General Description

This TRI-STATE bidirectional buffer utilizes advanced silicon-gate CMOS technology, and is intended for two-way asynchronous communication between data buses. It has high drive current outputs which enable high speed operation even when driving large bus capacitances. This circuit possesses the low power consumption and high noise immunity usually associated with CMOS circuitry, yet has speeds comparable to low power Schottky TTL circuits.

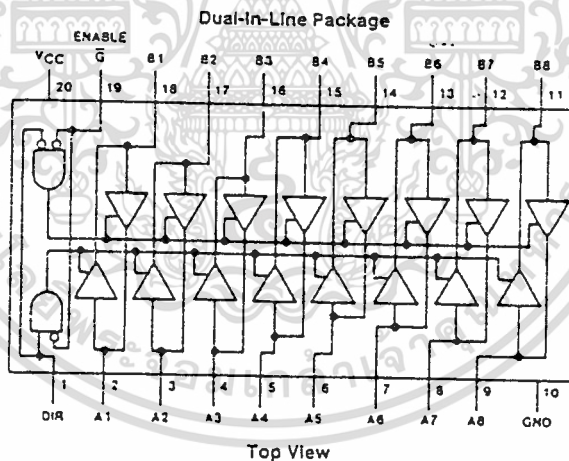
This device has an active low enable input \bar{G} and a direction control input, DIR. When DIR is high, data flows from the A inputs to the B outputs. When DIR is low, data flows from the B inputs to the A outputs. The MM54HC245A/MM74HC245A transfers true data from one bus to the other.

This device can drive up to 15 LS-TTL Loads, and does not have Schmitt trigger inputs. All inputs are protected from damage due to static discharge by diodes to VCC and ground.

Features

- Typical propagation delay: 15 ns
- Wide power supply range: 2-6V
- Low quiescent current: 80 μ A maximum (74 HC)
- TRI-STATE outputs for connection to bus oriented systems
- High output drive: 6 mA (minimum)
- Same as the '645

Connection Diagram



TL/F/S185-1

Order Number MM54HC245A* or MM74HC245A*

*Please look into Section 8, Appendix C for availability of various package types.

Truth Table

Control Inputs		Operation
\bar{G}	DIR	
L	L	B data to A bus
L	H	A data to B bus
H	X	Isolation

H = high level, L = low level, X = irrelevant

Absolute Maximum Ratings (Notes 1 & 2)

Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V _{CC})	-0.5 to +7.0V
DC Input Voltage DIR and \bar{G} pins (V _{IN})	-1.5 to V _{CC} + 1.5V
DC Input/Output Voltage (V _{IN} , V _{OUT})	-0.5 to V _{CC} + 0.5V
Camp Diode Current (I _{CD})	±20 mA
DC Output Current, per pin (I _{OUT})	±35 mA
DC V _{CC} or GND Current, per pin (I _{CC})	±70 mA
Storage Temperature Range (T _{STG})	-65°C to +150°C
Power Dissipation (P _D) (Note 3)	600 mW
6.0. Package only	500 mW
Lead Temp. (T _L) (Soldering 10 seconds)	250°C

Operating Conditions

	Min	Max	Units
Supply Voltage (V _{CC})	2	6	V
DC Input or Output Voltage (V _{IN} , V _{OUT})	0	V _{CC}	V
Operating Temp. Range (T _A)			
MM74HC	-40	+85	°C
MM54HC	-55	+125	°C
Input Rise/Fall Times (t _r , t _f)			
V _{CC} = 2.0V		1000	ns
V _{CC} = 4.5V		500	ns
V _{CC} = 6.0V		400	ns

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	V _{CC}	T _A = 25°C			Units	
				74HC T _A = -40 to 85°C	54HC T _A = -55 to 125°C	Typ		Guaranteed Limits
V _{IH}	Minimum High Level Input Voltage		2.0V	1.5	1.5	1.5	V	
			4.5V	3.15	3.15	3.15	V	
			6.0V	4.2	4.2	4.2	V	
V _{IL}	Maximum Low Level Input Voltage**		2.0V	0.5	0.5	0.5	V	
			4.5V	1.35	1.35	1.35	V	
			6.0V	1.8	1.8	1.8	V	
V _{OH}	Minimum High Level Output Voltage	V _{IN} = V _{IH} or V _{IL} I _{OUT} ≤ 20 μA	2.0V	2.0	1.9	1.9	V	
			4.5V	4.5	4.4	4.4	V	
			6.0V	6.0	5.9	5.9	V	
		V _{IN} = V _{IH} or V _{IL} I _{OUT} ≤ 6.0 mA I _{OUT} ≤ 7.8 mA	4.5V	4.2	3.98	3.84	3.7	V
			6.0V	5.7	5.48	5.34	5.2	V
V _{OL}	Maximum Low Level Output Voltage	V _{IN} = V _{IH} or V _{IL} I _{OUT} ≤ 20 μA	2.0V	0	0.1	0.1	V	
			4.5V	0	0.1	0.1	V	
			6.0V	0	0.1	0.1	V	
		V _{IN} = V _{IH} or V _{IL} I _{OUT} ≤ 6.0 mA I _{OUT} ≤ 7.8 mA	4.5V	0.2	0.26	0.33	0.4	V
			6.0V	0.2	0.26	0.33	0.4	V
I _{IH}	Input Leakage Current (\bar{G} and DIR)	V _{IN} = V _{CC} to GND	6.0V	±0.1	±1.0	±1.0	μA	
I _{OZ}	Maximum TRI-STATE Output Leakage Current	V _{OUT} = V _{CC} or GND Enable \bar{G} = V _{IH}	6.0V	±0.5	±5.0	±10	μA	
I _{CC}	Maximum Quiescent Supply Current	V _{IN} = V _{CC} or GND I _{OUT} = 0 μA	6.0V	8.0	80	160	μA	

Note 1: Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: -12 mW/°C from 85°C to 125°C; ceramic "J" package: -12 mW/°C from 100°C to 125°C.

Note 4: For a power supply of 5V ±10% the worst case output voltages (V_{OH} and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at V_{CC} = 5.5V and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IH}, I_{CC}, and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

**V_{IL} limits are currently tested at 20% of V_{CC}. The above V_{IL} specification (30% of V_{CC}) will be implemented no later than Q1, CY'89. \bar{G} = V_{IL}.

MM54HC245A/MM74HC245A

AC Electrical Characteristics $V_{CC}=5V, T_A=25^{\circ}C, t_r=t_f=6\text{ ns}$

Symbol	Parameter	Conditions	Typ	Guaranteed Limit	Units
t_{PHL}, t_{PLH}	Maximum Propagation Delay	$C_L = 45\text{ pF}$	12	17	ns
t_{PZH}, t_{PZL}	Maximum Output Enable Time	$R_L = 1\text{ k}\Omega$ $C_L = 45\text{ pF}$	24	35	ns
t_{PHZ}, t_{PLZ}	Maximum Output Disable Time	$R_L = 1\text{ k}\Omega$ $C_L = 5\text{ pF}$	18	25	ns

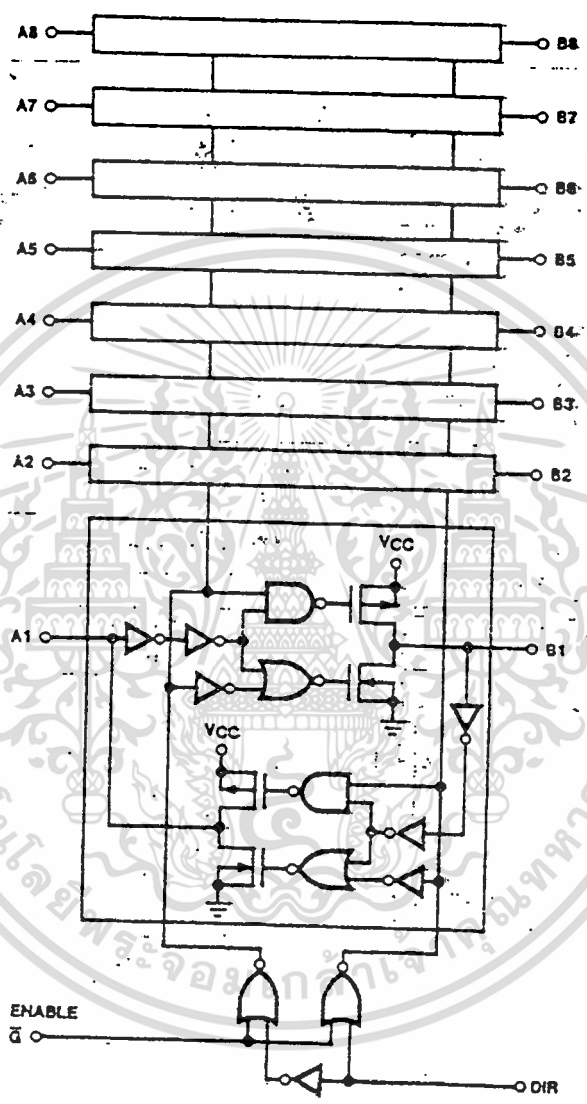
AC Electrical Characteristics $V_{CC}=2.0V\text{ to }6.0V, C_L=50\text{ pF}, t_r=t_f=6\text{ ns}$ (unless otherwise specified)

Symbol	Parameter	Conditions	V_{CC}	$T_A=25^{\circ}C$		74HC	54HC	Units
				Typ	Guaranteed Limits	$T_A = -40\text{ to }85^{\circ}C$	$T_A = -55\text{ to }125^{\circ}C$	
t_{PHL}, t_{PLH}	Maximum Propagation Delay	$C_L = 50\text{ pF}$	2.0V	31	90	113	135	ns
			4.5V	13	18	23	27	ns
		$C_L = 150\text{ pF}$	2.0V	41	96	116	128	ns
			4.5V	17	22	26	33	ns
t_{PZH}, t_{PZL}	Maximum Output Enable Time	$R_L = 1\text{ k}\Omega$	2.0V	71	190	240	285	ns
			4.5V	26	38	46	57	ns
		$C_L = 50\text{ pF}$	2.0V	81	240	303	360	ns
			4.5V	31	48	50	72	ns
t_{PHZ}, t_{PLZ}	Maximum Output Disable Time	$R_L = 1\text{ k}\Omega$	2.0V	21	32	41	48	ns
			4.5V	25	41	51	61	ns
		$C_L = 50\text{ pF}$	2.0V	39	135	169	203	ns
			4.5V	20	27	34	41	ns
t_{TLH}, t_{THL}	Output Rise and Fall Time	$C_L = 50\text{ pF}$	2.0V	18	23	29	34	ns
			4.5V	6	12	15	18	ns
			6.0V	5	10	13	15	ns
C_{PD}	Power Dissipation Capacitance (Note 5)	$\bar{G} = V_{IL}$ $\bar{G} = V_{IH}$		50				pF
C_{IN}	Maximum Input Capacitance			5	10	10	10	pF
$C_{IN/OUT}$	Maximum Input/Output Capacitance, A or B			15	20	20	20	pF

Note 5: C_{PD} determines the no load dynamic power consumption, $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$, and the no load dynamic current consumption, $I_S = C_{PD} V_{CC} f + I_{CC}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Logic Diagram



TL/F/5165-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MM54HC688/MM74HC688 8-Bit Magnitude Comparator (Equality Detector)

General Description

This equality detector utilizes advanced silicon-gate CMOS technology to compare bit for bit two 8-bit words and indicates whether or not they are equal. The $\overline{P=Q}$ output indicates equality when it is low. A single active low enable is provided to facilitate cascading of several packages and enable comparison of words greater than 8 bits.

This device is useful in memory block decoding applications, where memory block enable signals must be generated from computer address information.

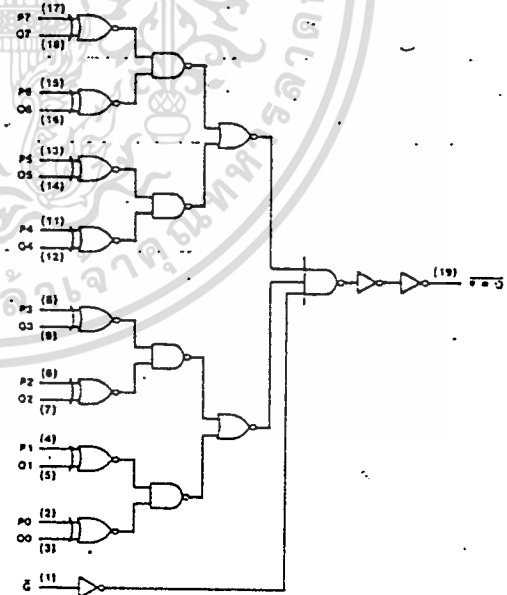
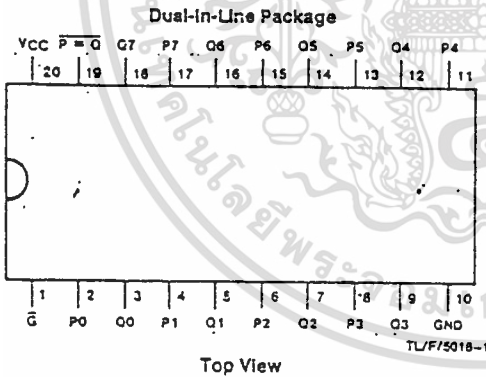
The comparator's output can drive 10 low power Schottky equivalent loads. This comparator is functionally and pin

compatible to the 54LS688/74LS688. All inputs are protected from damage due to static discharge by diodes to V_{CC} and ground.

Features

- Typical propagation delay: 20 ns
- Wide power supply range: 2-6V
- Low quiescent current: 80 μ A (74 Series)
- Large output current: 4 mA (74 Series)
- Same as 'HC521

Connection and Logic Diagrams



Order Number MM54HC688* or MM74HC688*

*Please look into Section 8, Appendix D for availability of various package types.

Truth Table

Inputs		$\overline{P=Q}$
Data	Enable	
P,Q	\overline{G}	
P = Q	L	L
P > Q	L	H
P < Q	L	H
X	H	H

TL/F/5018-2

MM54HC688/MM74HC688

Absolute Maximum Ratings (Notes 1 and 2)

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC})	-0.5 to +7.0V
DC Input Voltage (V_{IN})	-1.5 to $V_{CC} + 1.5V$
DC Output Voltage (V_{OUT})	-0.5 to $V_{CC} + 0.5V$
Clamp Diode Current (I_{IK}, I_{OK})	± 20 mA
DC Output Current, per pin (I_{OUT})	± 25 mA
DC V_{CC} or GND Current, per pin (I_{CC})	± 50 mA
Storage Temperature Range (T_{STG})	-65°C to +150°C
Power Dissipation (P_D)	
(Note 3)	600 mW
S.O. Package only	500 mW
Lead Temp. (T_L) (Soldering 10 seconds)	260°C

Operating Conditions

Supply Voltage (V_{CC})	Min 2	Max 6	Units V
DC Input or Output Voltage (V_{IN}, V_{OUT})	0	V_{CC}	V
Operating Temp. Range (T_A)			
MM74HC	-40	+85	°C
MM54HC	-55	+125	°C
Input Rise or Fall Times (t_r, t_f)			
$V_{CC} = 2.0V$		1000	ns
$V_{CC} = 4.5V$		500	ns
$V_{CC} = 6.0V$		400	ns

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^\circ C$			$T_A = -40$ to $85^\circ C$		$T_A = -55$ to $125^\circ C$		Units
				Typ	Guaranteed Limits		Guaranteed Limits		Guaranteed Limits		
V_{IH}	Minimum High Level Input Voltage		2.0V	1.5	1.5	1.5	1.5	1.5	V		
			4.5V	3.15	3.15	3.15	3.15	V			
			6.0V	4.2	4.2	4.2	4.2	V			
V_{IL}	Maximum Low Level Input Voltage**		2.0V	0.5	0.5	0.5	0.5	0.5	V		
			4.5V	1.35	1.35	1.35	1.35	V			
			6.0V	1.8	1.8	1.8	1.8	V			
V_{OH}	Minimum High Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 20 \mu A$	2.0V	2.0	1.9	1.9	1.9	V			
			4.5V	4.5	4.4	4.4	4.4	V			
			6.0V	6.0	5.9	5.9	5.9	V			
		$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 4.0$ mA $ I_{OUT} \leq 5.2$ mA	4.5V	4.2	3.98	3.84	3.7	V			
			6.0V	5.7	5.48	5.34	5.2	V			
V_{OL}	Maximum Low Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 20 \mu A$	2.0V	0	0.1	0.1	0.1	V			
			4.5V	0	0.1	0.1	0.1	V			
			6.0V	0	0.1	0.1	0.1	V			
		$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 4.0$ mA $ I_{OUT} \leq 5.2$ mA	4.5V	0.2	0.26	0.33	0.4	V			
			6.0V	0.2	0.26	0.33	0.4	V			
I_{IN}	Maximum Input Current	$V_{IN} = V_{CC}$ or GND	6.0V		± 0.1	± 1.0	± 1.0	μA			
I_{CC}	Maximum Quiescent Supply Current	$V_{IN} = V_{CC}$ or GND $I_{OUT} = 0 \mu A$	6.0V		8.0	80	160	μA			

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: -12 mW/°C from 65°C to 85°C; ceramic "J" package: -12 mW/°C from 100°C to 125°C.

Note 4: For a power supply of 5V $\pm 10\%$ the worst case output voltages (V_{OH} and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at $V_{CC} = 5.5V$ and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IN} , I_{CC} and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

** V_{IL} limits are currently tested at 20% of V_{CC} . The above V_{IL} specification (30% of V_{CC}) will be implemented no later than Q1, CY'99.

AC Electrical Characteristics

$V_{CC} = 5V$, $T_A = 25^\circ C$, $C_L = 15 \text{ pF}$, $t_r = t_f = 6 \text{ ns}$

Symbol	Parameter	Conditions	Typ	Guaranteed Limit	Units
t_{PL} , t_{PH}	Maximum Propagation Delay, any P or Q to Output		21	30	ns
t_{PU} , t_{PH}	Maximum Propagation Delay, Enable to any Output		14	20	ns

AC Electrical Characteristics

$V_{CC} = 2.0V$ to $6.0V$, $C_L = 50 \text{ pF}$, $t_r = t_f = 6 \text{ ns}$ (unless otherwise specified)

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^\circ C$			Units	
				Guaranteed Limits				
				74HC $T_A = -40$ to $85^\circ C$		54HC $T_A = -55$ to $125^\circ C$		
				Typ	Guaranteed Limits			
t_{PL} , t_{PH}	Maximum Propagation Delay, P or Q to Output		2.0V	60	175	220	263	ns
			4.5V	22	35	44	53	ns
			6.0V	19	30	38	45	ns
t_{PL} , t_{PH}	Maximum Propagation Delay, Enable to Output		2.0V	45	120	150	180	ns
			4.5V	15	24	30	35	ns
			6.0V	13	20	25	30	ns
t_{PL} , t_{LH}	Maximum Output Rise and Fall Time		2.0V	30	75	95	110	ns
			4.5V	8	15	19	22	ns
			6.0V	7	13	16	19	ns
C_{D0}	Power Dissipation Capacitance (Note 5)			45				pF
C_{I1}	Maximum Input Capacitance			5	10	10	10	pF

Note 5: C_{D0} determines the no load dynamic power consumption, $P_D = C_{D0} V_{CC}^2 f + I_{CC} V_{CC}$, and the no load dynamic current consumption, $I_S = C_{D0} V_{CC} f + I_{CC}$.

บรรณานุกรม

1. ยืน ภู่วรวรรณ และ คณะ “เทคโนโลยีไมโครคอมพิวเตอร์ 16 บิต” , บริษัท ซีเอ็ดยูเคชั่น จำกัด, พิมพ์ครั้งที่ 2 , 2530
2. ยืน ภู่วรวรรณ , “ทฤษฎีและการทำงานของอิเล็กทรอนิกส์ เล่ม 1” , บริษัท ซีเอ็ดยูเคชั่น จำกัด, 2535
3. ดร.สิทธิชัย โภไคยอุดม , และคณะ , “ ทฤษฎีและการคำนวณวงจรอิเล็กทรอนิกส์ ” , บริษัท ซีเอ็ดยูเคชั่น จำกัด, 2532
4. DATA CONVERSION / ACQUISITION DATA BOOK ,
5. EDWIN S.OXNER , “ POWER FETS AND THEIR APPLICATION ” , PRENTICE HALL INC. , ENGLEWOOD CLIFFS , 1982.
6. GEORGE CHRYSISS , “ HIGH FREQUENCY SWITCHING POWER SUPPLY: THEORY AND DESIGN ” , 1984.
7. GOPAL K.DUBEY , “ POWER SEMICONDUCTOR CONTROLLED DRIVES ” .
8. LEWIS C.EGGBRECHT , “ INTERFACING TO THE IBM PERSONAL COMPUTER ” , HARVARD W , SAMS & CO , INC FIRST EDITION , 1983.
9. LINEAR DATA BOOK , NATIONAL SEMICONDUCTOR.
10. POWER MOSFET TRANSISTER DATA , MOTOROLA , 1984.