ปริญญานิพนธ์

การ์ดตรวจสอบระบบคอมพิวเตอร์

COMPUTER SYSTEM CHECKING CARD

นายบัณฑิต เมืองมูล

นายบัลลังก์ ทัพเสน

น.ส.สาวิตรี ใจขาน

นายสุรศักดิ์ ตรีเนตร์รังสี

A021049

เลขหมู่ 1281

เลขทะเบียน 021049

วัน เดือน ปี -3 พ.ย. 2538

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตร์อุตสาหกรรมบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

ชื่อหัวข้อปริญญานิพนธ์ การ์ดตรวจสอบระบบคอมพิวเตอร์

COMPUTER SYSTEM CHECKING CARD

ชื่อนักศึกษา

1.นายบัณฑิต เมืองมูล รหัสประจำตัว 36031417

2.นายบัลลังก์ ทัพเสน รหัสประจำตัว 36031418

3.น.ส.สาวิตรี ใจขาน รหัสประจำตัว 36031429

4.นายสุรศักดิ์ ตรีเนตร์รังสี รหัสประจำตัว 36031433

อาจารย์ผู้ควบคุมปริญญานิพนธ์

1.อาจารย์วรวิทย์ สมหา

2.อาจารย์สันติ ตันตระกูล

คณะกรรมการสอบปริญญานิพนธ์	ลายมือ
1.อาจารย์กิติพงศ์ มะโน	
2.อาจารย์วิสุทธิ์ อธิพรธรรม	
3.อาจารย์วรวิทย์ สมหา	
4.อาจารย์สุชิน อาจหาญ	
5.อาจารย์สันติ ตันตระกูล	

วัน/เดือน/ปี ที่สอบ วันที่ 25 เดือนธันวาคม พ.ศ.2537 เวลา 12.00 น.ถึง 14.00 น.

สถานที่สอบ ห้อง ค.301 คณะครุศาสตร์อุตสาหกรรม

ภาควิชารับรองแล้ว

ลงนาม .....

(ผศ.ดร.ธีระพล เทพหัสดิน ณ อยุธยา)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง การ์ดตรวจสอบระบบคอมพิวเตอร์

COMPUTER SYSTEM CHECKING CARD

ผู้จัดทำ

1.นายบัณฑิต เมืองมูล

2.นายบัลลังก์ ทัพเสน

3.น.ส.สาวิตรี ใจขาน

4.นายสุรศักดิ์ ตรีเนตร์รังสี

อาจารย์ที่ปรึกษา

ลงนาม .....

(อาจารย์วรวิทย์ สมหา)

ลงนาม .....

(อาจารย์สันติ ตันตระกูล)

หัวหน้าภาควิชา

ลงนาม.....

(ผศ.ดร.ธีระพล เทพหัสดิน ณ อยุธยา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ์ดตรวจสอบระบบคอมพิวเตอร์

(Computer system checking card)

วัตถุประสงค์

1.เพื่อศึกษาเรื่องระบบคอมพิวเตอร์

2.เพื่อให้ออกแบบวงจรการ์ดตรวจสอบระบบคอมพิวเตอร์

3.เพื่อให้สามารถสร้างการ์ดตรวจสอบระบบคอมพิวเตอร์

4.เพื่อให้สามารถนำการ์ดตรวจสอบระบบคอมพิวเตอร์ไปใช้งานได้

ประโยชน์คาดว่าจะได้รับ

1.สามารถรู้ถึงระบบการทำงานของเครื่องคอมพิวเตอร์ได้

2.สามารถออกแบบการ์ดตรวจสอบระบบคอมพิวเตอร์ได้

3.สามารถสร้างการ์ดตรวจสอบระบบคอมพิวเตอร์ได้

4.สามารถนำเอาการ์ดตรวจสอบระบบคอมพิวเตอร์ไปใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ์ดตรวจสอบระบบคอมพิวเตอร์

นายบัณฑิต เมืองมูล
นายบัลลังก์ ทัพเสน
น.ส.สาวิตรี ใจขาน
นายสุรศักดิ์ ตรีเนตร์รังสี

อาจารย์ที่ปรึกษา
อ.วรวิทย์ สมหา
อ.สันติ ตันตระกูล
ปีการศึกษา 2537

บทคัดย่อ

ในปัจจุบันเครื่องไมโครคอมพิวเตอร์ ได้มีบทบาทมากขึ้นไม่ว่าจะเป็นด้านการศึกษา การเงิน การธนาคาร หรือแม้ระบบราชการ ต่างก็มีความจำเป็นมากที่จะพัฒนาการงานโดยใช้เครื่องคอมพิวเตอร์มาใช้งานเพื่อเพิ่มประสิทธิภาพและความรวดเร็วของงานนั้น ๆ ดังนั้นหากมีเหตุในการที่เครื่องเกิดการขัดข้องขึ้นมา ไม่ว่าจากสาเหตุใดก็ตาม การที่จะแก้ปัญหาการหาจุดเสียของเครื่องต่าง ๆ อาจจะทำได้ไม่สะดวกนัก ถ้าความรู้หรือประสบการณ์ไม่เพียงพอ ดังนั้นการ์ดตรวจสอบระบบคอมพิวเตอร์นี้จะทำให้สามารถหาจุดเสียของเครื่องได้ง่ายและรวดเร็วยิ่งขึ้น เพื่อเป็นการลดระยะเวลาในการซ่อมแซมเครื่องคอมพิวเตอร์และทำให้การตรวจซ่อมมีประสิทธิภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COMPUTER SYSTEM CHECKING CARD

MR. BANTHIT MUEANGMOON

MR. BANLANG TUPSEN

MISS SAWITREE CHAIKHAN

MR. SURASAK TREENATERUNGSRI

ADVISOR

MR. WORAWIT SOMHA

MR. SUNTI TUNTRAKOOL

1994

ABSTRACT

NOW A DAYS, MICRO COMPUTER PLAYS THE INCREASINGLY IMPORTANT ROLE IN EDUCATION, FINANCE, BANKING OR EVEN IN THE PUBLIC SERVICE SYSTEM. IT IS NECESSARY TO DEVELOP WORK WITH COMPUTER IN ORDER TO INCREASE EFFICIENCY AND SPEED OF THOSE WORK. WHEN COMPUTER IS OUT OF ORDER IN ANY CAUSES , THE WAY TO LOSE THE PROBLEM THAT SERCHES FOR COMPUTER 'S ERROR MAY BE DONE INCONVENIENTLY AS THE RESULT OF LACKING KNOWLEDGE AND EXPERIENCE. THEREFORE,THE COMPUTER SYSTEM CHECKING CARD CAN SEEK THE ERROR OF COMPUTER EASIER AND MORE RAPD IN ORDER TO REDUCE REPAIRING TIME OF COMPUTER AND MAKE THE EXAMINATION EFFICIENTLY.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สามารถสำเร็จลุล่วงลงได้ นอกจากการให้ความร่วมมือและการให้กำลังใจจากสมาชิกในกลุ่มเองและเพื่อน ๆ ร่วมห้องอิเล็กทรอนิกส์และคอมพิวเตอร์ (สมทบ) ทุกคนเป็นอย่างมาก

ขอขอบคุณคณาจารย์ภาควิชาคครุศาสตร์วิศวกรรม ทุกท่านที่ให้คำแนะนำในการทำปรึญญานิพนธ์ฉบับนี้

สุดท้ายขอขอบคุณ บิดามารดา ที่ทำให้มีวันนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 พื้นฐานของระบบคอมพิวเตอร์	3
2.2 การเริ่มต้นการทำงานของระบบฮาร์แวร์	9
2.3 การวิเคราะห์ปัญหา	11
2.4 รอมไบออส	17
2.4.1 แนวความคิดเกี่ยวกับไบออส	17
2.4.2 รอมไบออสทำงานได้อย่างไร	17
2.4.3 หลักการทำงานและปัญหาของเครื่องตระกูลพีซี	20
2.5 สัญญาณต่าง ๆ บนสล็อตของเครื่องคอมพิวเตอร์	22
2.5.1 รายละเอียดเกี่ยวกับสัญญาณต่าง ๆ	23
2.5.2 บัสของแหล่งจ่ายไฟของระบบ	30
2.5.3 การจัดสัญญาณบนสล็อตของ IBM PC/XT	31
2.6 ไอบีเอ็มพีซี/เอ็กซ์ที	32
บทที่ 3 การออกแบบ	33
3.1 การออกแบบวงจรการ์ดตรวจสอบระบบคอมพิวเตอร์	33
3.2 การออกแบบส่วนของวงจรถอดรหัสพอร์ท	34
3.3 การออกแบบในส่วนของบัฟเฟอร์	37
3.4 การออกแบบในส่วนของโปรแกรมแสดงผลและส่วนแสดงผล	37
3.5 รายการอุปกรณ์ของการ์ดตรวจสอบระบบคอมพิวเตอร์	42
3.6 วงจรการ์ดตรวจสอบระบบคอมพิวเตอร์	43
3.7 หลักการทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์	43
3.7.1 ภาคดีโคดเดอร์	43
3.7.2 ภาคบัฟเฟอร์	43
3.7.3 ภาคโปรแกรมแสดงผล	44
3.7.4 ภาคแสดงผล	44
3.8 รหัสผิดพลาด	47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง	หน้า
3.8.1 Port 80H Power-On Self Test (POST) Code AMI BIOS Audio POST Codes	47
3.8.2 AMI 286 BIOS Plus Port 80H POST Coder	48
3.8.3 AMI Color BIOS port 80H POST Coder Port 80H	51
3.8.4 Award BIOS Port 80H POST Coder	59
3.8.5 Phoenix BIOS Fatal System-Board Error	64
3.8.6 Nonfatal System-Board Error	66
3.8.7 Quadtel POST Error Coder(Port 80H)	66
บทที่ 4 การทดลองและผลการทดลอง	69
4.1 คำแนะนำก่อนการทดลอง	69
4.2 การติดตั้งการ์ดตรวจสอบระบบคอมพิวเตอร์บนเมนบอร์ด	69
4.3 การทดลองการตรวจสอบแรงดันไฟต่าง ๆ บนเมนบอร์ด	71
4.3.1 จุดมุ่งหมาย	71
4.3.2 ขั้นตอนการทดลอง	71
4.3.3 ผลการทดลอง	72
4.4 การทดลองเรื่องทำความคุ้นเคยกับรหัสผิดพลาด	73
4.4.1 จุดมุ่งหมาย	73
4.4.2 ขั้นตอนการทดลอง	73
4.5 การทดลองเรื่องการอ่านค่าผิดพลาด	74
4.5.1 จุดมุ่งหมาย	74
4.5.2 ขั้นตอนการทดลอง	74
4.6 การทดลองเรื่องการทดสอบการ์ดตรวจสอบระบบคอมพิวเตอร์	76
4.6.1 จุดมุ่งหมาย	76
4.6.2 ขั้นตอนการทดลอง	76
4.6.3 ผลการทดลอง	76
บทที่ 5 สรุปและวิจารณ์	77
5.1 สรุปผลการทดลอง	77
5.2 ประโยชน์ที่ได้รับจากการทำงาน	77
5.3 แนวทางในพัฒนา	77

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง	หน้า
5.4 ปัญหาที่เกิดขึ้น	78
5.3 การแก้ไขปัญหา	78
ภาคผนวก ก การ์ดตรวจสอบระบบคอมพิวเตอร์	80
ภาคผนวก ข การตรวจซ่อมเครื่องคอมพิวเตอร์	91
ภาคผนวก ค คู่มืออุปกรณ์	113

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	รูปภาพ	หน้า
รูปที่ 2.1	บล็อกไดอะแกรมของระบบคอมพิวเตอร์	3
รูปที่ 2.2	รายละเอียดของส่วนตัวเครื่อง	4
รูปที่ 2.3	การทำงานในหน่วยความจำแคช	5
รูปที่ 2.4	โครงสร้างของรอมไบออส	17
รูปที่ 2.5	สล็อตเอ็กซ์ที	23
รูปที่ 3.1	บล็อกไดอะแกรมการทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์	33
รูปที่ 3.2	วงจรถอดรหัสโดยไอซี 74138	37
รูปที่ 3.3	วงจรภาคแสดงผล 4 บิทล่าง	36
รูปที่ 3.4	ลอจิกเกทวงจรถอดรหัสพอร์ท 60H	40
รูปที่ 3.5	ลอจิกเกทวงจรถอดรหัสพอร์ท 80H	40
รูปที่ 3.6	ลอจิกเกทวงจรถอดรหัสพอร์ท	41
รูปที่ 3.7	วงจรสมบูรณ์ในส่วนของการถอดรหัสพอร์ท	42
รูปที่ 3.8	บล็อกไดอะแกรม การทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์	45
รูปที่ 4.1	การติดตั้งการ์ดตรวจสอบระบบคอมพิวเตอร์บนเมนบอร์ด	70
รูปที่ 4.2	การทดลองการตรวจสอบแรงดันไฟต่างๆ บนเมนบอร์ด	71
รูปที่ 4.3	แสดงฟังก์ชั่นทางฮาร์ดแวร์ต่างทำงานถูกต้อง	73
รูปที่ 4.4	การแสดงผลรหัสผิดพลาดโดย 7-เซ็กเมนท์	74
รูปที่ 4.5	การแสดงผลข้อความผิดพลาดบนหน้าจอ	75
ภาคผนวก ก.		
รูปที่ 1	ต้นแบบการ์ดตรวจสอบระบบคอมพิวเตอร์	81
รูปที่ 2	การ์ดตรวจสอบระบบคอมพิวเตอร์ รุ่น 1.00	81
รูปที่ 3	การ์ดตรวจสอบระบบคอมพิวเตอร์ รุ่น 1.50	82
รูปที่ 4	การติดตั้งการ์ดบนเมนบอร์ด	82
รูปที่ 5	การทดลองการตรวจสอบแรงดันไฟต่างๆบนเมนบอร์ด	83
รูปที่ 6	การแสดงผลรหัสผิดพลาดโดย 7-เซกเมนต์	83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปภาพ

หน้า

รูปที่ 7 การแสดงผลข้อความผิดพลาดบนหน้าจอ 84
รูปที่ 8 วงจรการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.0 85
รูปที่ 9 วงจรการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.5 86
รูปที่ 10 ลายทองแดงการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น1.0(ด้านบน) 87
รูปที่ 11 ลายทองแดงการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.0(ด้านล่าง) 88
รูปที่ 12 ลายทองแดงการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.5(ด้านบน) 89
รูปที่ 13 ลายทองแดงการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.5(ด้านล่าง) 90

ภาคผนวก ข.

รูปที่ 1 แสดงการแบ่งส่วนต่างๆ ของระบบฮาร์ดแวร์ออกเป็นส่วนย่อยๆ 95
รูปที่ 2 แสดงการใช้งานลอจิกโพรบ และลอจิกพัลส์เซอร์ 98
รูปที่ 3 เอาท์พุทของแอนด์เกทจะเป็นอินพุทให้ออร์เกท 99
รูปที่ 4 การใช้ลอจิกโพรบตรวจสอบอินพุทของออร์เกท และ อินพุทของแอนด์เกท 99
รูปที่ 5 แสดงการใช้มัลติมิเตอร์ 100
รูปที่ 6 แสดงการคร่อมไอซี 101
รูปที่ 7 แสดงตำแหน่งหน่วยความจำแรมบนเมนบอร์ด และ bit error 104
รูปที่ 8 ลักษณะไอซีและขาสัญญาณต่างๆ ของ 8284A 105
รูปที่ 9 ลักษณะไอซีและขาสัญญาณต่างๆ ของ ซีพียู 8088 105
รูปที่ 10 ลักษณะไอซีและขาสัญญาณต่างๆ 106
รูปที่ 11 ลักษณะไอซีและขาสัญญาณต่างๆ 107
รูปที่ 12 ลักษณะไอซีและขาสัญญาณต่างๆ ของ 8259A 108
รูปที่ 13 ลักษณะไอซีและขาสัญญาณต่างๆ ของ 8237A 109

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตาราง	หน้า
ตารางที่ 3.1 แสดงการใช้งานของเมนบอร์ดบนเครื่องคอมพิวเตอร์	34
ตารางที่ 3.2 แสดงค่าลอจิกของสัญญาณ A0-A9 และสัญญาณ AEN สำหรับถอดรหัสพอร์ท 80H	36
ตารางที่ 3.3 แสดงฟังก์ชั่นของ 74LS138	36
ตารางที่ 3.4 แสดงการถอดรหัสพอร์ท 80H	38
ตารางที่ 3.5 แสดงค่าลอจิกของสัญญาณ A0-A7 และสัญญาณ AEN สำหรับถอดรหัสพอร์ท 80H และ 60H	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

นับจากการที่มีวิวัฒนาการด้านคอมพิวเตอร์ (Computer) เกิดขึ้นมา ความก้าวหน้าทางด้านคอมพิวเตอร์ก็ก้าวหน้าขึ้นเรื่อย ๆ และในปัจจุบันคอมพิวเตอร์ก็ถูกยอมรับอย่างกว้างขวาง ไม่ว่าจะหน่วยงานใดทั้งฝ่ายราชการและเอกชน ถึงสถาบันการศึกษาต่าง ๆ ต่างก็เห็นว่า"คอมพิวเตอร์" ก็คือส่วนหนึ่งของการพัฒนาความเจริญก้าวหน้าในหน่วยงานนั้น ๆ

จากการที่คอมพิวเตอร์ถูกพัฒนาขึ้นเรื่อย ๆ แม้กระทั่งในปัจจุบันการพัฒนาทางด้านเครื่องคอมพิวเตอร์ก็ยังไม่หยุดยั้ง ทั้งในด้านฮาร์ดแวร์และซอฟท์แวร์ (Hardware and Software) ก็ดี ซึ่งทำให้ความสามารถในการทำงานของคอมพิวเตอร์สูงยิ่งขึ้น รวมทั้งยังทำให้ราคาของคอมพิวเตอร์ต่ำลงมาจนกลายเป็นสินค้าสำหรับประชาชนทั่วไป ที่จะสามารถซื้อหาได้ง่ายและราคาไม่สูงนัก ถึงแม้ว่าการวิวัฒนาการของคอมพิวเตอร์จะถูกพัฒนาไปเพียงใด การเสียหายของคอมพิวเตอร์เนื่องจากการใช้งานยังคงมีอยู่และอาจเกิดขึ้นได้ในหลายกรณี เช่น การใช้เครื่องคอมพิวเตอร์ไม่ถูกลักษณะงานหรือ ไม่รู้จักระวังรักษาหรือถนอมเครื่อง เป็นต้น รวมทั้งอายุการใช้งานของเครื่องก็ดี ก็อาจเป็นสาเหตุทำให้เครื่องคอมพิวเตอร์ขัดข้องได้เช่นกัน ฉะนั้นจึงเห็นได้ว่าในปัจจุบันจึงมีศูนย์ซ่อมคอมพิวเตอร์อยู่มากมายนั้น หมายความว่า โอกาสจากการเสียหายของเครื่องคอมพิวเตอร์ ก็มีโอกาสเป็นไปได้มากทีเดียว ฉะนั้นการซ่อมแซมเครื่องคอมพิวเตอร์จึงต้องอาศัย ผู้รู้หรือผู้ชำนาญต่าง ๆ ในการตรวจเช็คหาจุดเสียของคอมพิวเตอร์ ฉะนั้นผู้ตรวจซ่อมต้องเป็นผู้ที่มีประสบการณ์ในการตรวจเช็คหาจุดเสียของคอมพิวเตอร์มากทีเดียว ถึงจะมีความสามารถรู้ได้ว่าจุดใดเป็นจุดใดหรืออาการเช่นนี้ควรแก้จุดใด ดังนั้นถ้าหากเรามีอุปกรณ์ขึ้นมาตัวหนึ่งแล้วสามารถที่ค้นหาจุดเสียได้เร็วยิ่งขึ้นจากการค้นหาจุดเสียเป็นชั่วโมงก็มาเป็นเวลาไม่กี่นาที ก็จะทำให้การตรวจซ่อมได้ง่ายและเร็วยิ่งขึ้น โดยเฉพาะบริษัทที่รับงานซ่อมเครื่องคอมพิวเตอร์มากมาก ๆการตรวจซ่อมให้ถูกต้องและรวดเร็วเป็นสิ่งจำเป็นอย่างยิ่ง จากจุดนี้คณะผู้จัดทำได้เกิดแนวคิดในการพัฒนาการ์ดตรวจสอบระบบคอมพิวเตอร์ขึ้นมาจากเดิมที่มีราคาค่อนข้างแพง

1.1ขีดความสามารถของการ์ดตรวจสอบระบบคอมพิวเตอร์

1.สามารถเลือกใช้กับเครื่องไมโครคอมพิวเตอร์แบบ AT (รุ่น 286 - X86)

2.ใช้ร่วมกับคู่มือ รหัสข้อผิดพลาด (Error Code)

3.การแสดงผลเป็น 7-เซ็กเมนต์ ดิสเพลย์ (7- Segmant Display) 2 ตัว

4.ความเร็วของการทำงานขึ้นอยู่กับเครื่องไมโครคอมพิวเตอร์ที่ทำการตรวจเช็ค

5.ไดโอดเปล่งแสง (LED) ใช้แสดงผลสิ่งต่อไปนี้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1 RST (RESET DRV) สัญญาณรีเซ็ทระบบ

5.2 RDY (I/O CHECK READY) สัญญาณเรดดี้

5.3 MEMR สัญญาณอ่านข้อมูลจากหน่วยความจำ

5.4 MEMW สัญญาณเขียนข้อมูลไปยังหน่วยความจำ

5.5 IOR สัญญาณอ่านข้อมูลจากอุปกรณ์อินพุท/เอาท์พุท

5.6 IOW สัญญาณเขียนข้อมูลไปยังอุปกรณ์อินพุท/เอาท์พุท

5.7 +5 V ระดับแรงดันไฟ 5 โวลท์

5.8 -5 V ระดับแรงดันไฟ -5 โวลท์

5.9 +12 V ระดับแรงดันไฟ +12 โวลท์

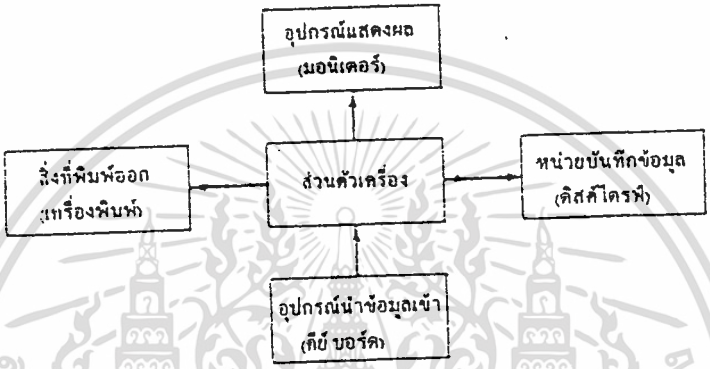
5.10 -12 V ระดับแรงดันไฟ -12 โวลท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

2.1 พื้นฐานของระบบคอมพิวเตอร์

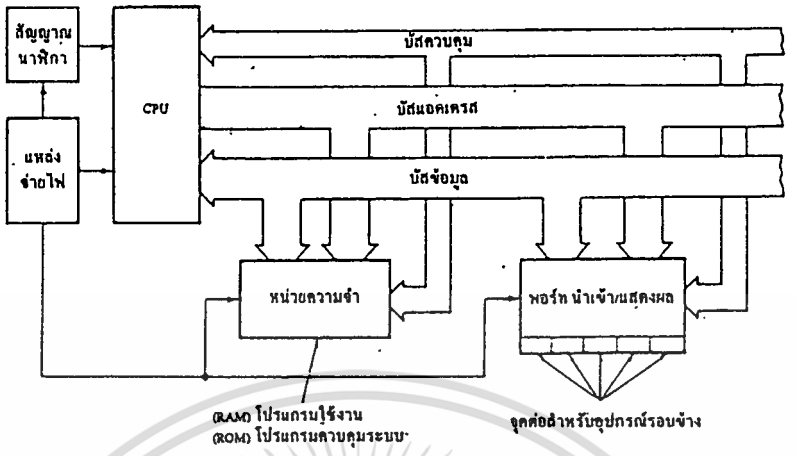


รูปที่ 2.1 บล็อกไดอะแกรมของระบบคอมพิวเตอร์

ส่วนตัวเครื่อง (System Unit)

ส่วนนี้เปรียบเหมือน"หัวใจ"ของเครื่องคอมพิวเตอร์ซึ่งบรรจุไปด้วยหน่วยความจำ (Memory), ซีพียู (CPU), อินพุทและเอาท์พุท (Input And Output), รอม (ROM) แรม (RAM) และแหล่งจ่ายไฟ บางกรณีเราอาจรวมตัวขับแผ่นบันทึก (Disk Drive) ร่วมอยู่ในส่วนนี้หรืออาจถือเป็นอุปกรณ์รอบข้างได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 รายละเอียดของส่วนตัวเครื่อง

1.หน่วยประมวลผลกลาง (Central Processing Unit , CPU)

เป็นหน่วยที่สำคัญที่สุดของเครื่องคอมพิวเตอร์มีหน้าที่คอยควบคุมการทำงานของหน่วยต่างๆในระบบคอมพิวเตอร์ให้ทำงานสอดคล้องกัน โดยทั่วไปหน่วยประมวลผลกลางจะประกอบด้วยหน่วยย่อยดังต่อไปนี้

1.1 หน่วยรีจีสเตอร์ (Register)

ซึ่งเปรียบเสมือนสมองที่ทำหน้าที่เก็บข้อมูลที่ส่งมาจากหน่วยความจำหลักและที่นำไปใช้ประมวลผล รีจีสเตอร์ แบ่งตามลักษณะในการใช้งานได้ 2 แบบ ดังนี้

1.1.1 รีจีสเตอร์แบบเอนกประสงค์ (General Purpose Register)

ทำหน้าที่เก็บค่าต่างๆ ที่จะนำมาใช้ในการประมวลผลของซีพียูตัวอย่างแอคคิวมูเลเตอร์ (Accumulator) ที่ใช้เก็บค่าตัวตั้งหรือผลลัพธ์ที่ได้จากการคำนวณ

1.1.2 รีจีสเตอร์เฉพาะกิจ (Special Purpose Register)

ทำหน้าที่ติดตามการทำงานของซีพียู เช่น โปรแกรมเคาน์เตอร์ (Program Counter) ซึ่งทำหน้าที่เก็บแอดเดรสขนาด 16 บิต มีหน้าที่สำหรับให้ ซีพียู เฟต์ช (Fatch) คำสั่งในหน่วยความจำได้ถูกต้องหรืออินเด็กซ์รีจีสเตอร์ (Index register) จะใช้เป็นฐานในการชี้ไปยังบริเวณ หน่วยความจำที่เป็นทางผ่านเข้าออกของข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 หน่วยคำนวณและตรรกะ (Arithmetic Logic Unit : ALU)

เป็นหน่วยประมวลผลข้อมูลด้วยวิธีทางเลขคณิตและทางตรรกะเช่น บวก ลบ คูณ หาร เปรียบเทียบ เป็นต้น

1.3 หน่วยควบคุม (Control Unit)

หน่วยนี้จะควบคุมการย้ายข้อมูลระหว่างรีจีสเตอร์แต่ละชนิดด้วยกันและติดต่อกับส่วนภายนอกด้วย นอกจากนี้ยังควบคุมการอ่านหรือการเขียนข้อมูลจาก หน่วยความจำ

2.หน่วยความจำ (Memory)

2.1 รีจิสเตอร์ (Register)

2.2 หน่วยความจำแคช (Cache Memory)

เป็นหน่วยความจำชั่วคราวที่มีความเร็วในการทำงานสูงมากเชื่อมโยงระหว่างหน่วยประมวลผลกลางและหน่วยความจำหลัก (Primary Memory) ใช้เก็บข้อมูลหรือคำสั่งสำหรับการทำงานในขณะนั้น

รูปที่ 2.3 การทำงานในหน่วยความจำแคช

เหตุผลที่มีหน่วยความจำแคชเพราะเมื่อ หน่วยประมวลผลกลาง จะเริ่มกระทำการ (Execute) ก็จะเจาะหาคำสั่งได้จากหน่วยความจำแคชซึ่งจะทำได้เร็วกว่าเพราะ หน่วยความจำแคชมีความเร็วสูงกว่าหน่วยความจำหลัก หน่วยความจำแคชจะมีอยู่ในเครื่องระดับ 80386 ขึ้นไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.จุดต่อเข้า/ ออก (Input / Output Port)

จุดที่อุปกรณ์รอบข้างภายนอกสามารถส่งผลที่ต้องการแสดงให้กับคอมพิวเตอร์ได้ อาจจะมีการสื่อสารแบบทางเดียวหรือสองทางก็ได้ขึ้นอยู่กับลักษณะการใช้ของข้อมูล

5.อุปกรณ์รอบข้าง (Peripheral Devices)

อุปกรณ์ต่าง ๆ ที่อยู่ภายใต้การควบคุมของหน่วยประมวลผลกลาง ซึ่งถือว่าเป็นส่วนหนึ่งของระบบคอมพิวเตอร์ สามารถจำแนกตามลักษณะของอุปกรณ์ได้ดังนี้

5.1 อุปกรณ์นำข้อมูลเข้า (Input Devices)

เครื่องมือหรืออุปกรณ์ที่สามารถอ่านข้อมูลและส่งข้อมูลเข้าไปเก็บในเครื่องคอมพิวเตอร์ได้ เพื่อให้ทำการประมวลผลต่อไป

5.1.1 คีย์บอร์ด (Keyboard)

เป็นอุปกรณ์นำข้อมูลเข้าที่นิยมใช้กันมากมีอยู่ 2 แบบคือ 84 คีย์ และ 101 คีย์

5.1.2 เมาส์ (Mouse)

เป็นอุปกรณ์นำข้อมูลที่มีขนาดพอเหมาะกับมือสามารถเคลื่อนย้ายไปบนพื้นผิวเรียบโดยเชื่อมต่อกับเครื่องคอมพิวเตอร์จะเป็นตัวเคลื่อนย้ายตัวชี้ตำแหน่ง (Cursor) ในจอ ให้ไปในทิศทางที่ต้องการจะใช้กันมากในการเป็นตัวชี้ตำแหน่งในวินโดว์เมนู (WindowMenu) ซึ่งใช้กันมากในระบบ CAD

5.1.3 ดิจิไตเซอร์ (Digitiger)

จัดเป็นอุปกรณ์ที่แปลงข้อมูลในแบบอนาล็อก (Analog) ให้เป็นข้อมูลแบบดิจิตอล (Digital) หรือข้อมูลเชิงตัวเลข เช่น เลขฐานสองเป็นต้น โดยทั่วไปจะใช้ในงาน CAD กันมากเพื่อแปลงข้อมูลกราฟฟิก (Graphic) หรือรูปภาพ (Picture)ให้คอมพิวเตอร์เข้าใจได้และจะมีการอินเตอร์เฟส (Interface) กับคอมพิวเตอร์ในแบบอนุกรม

5.2 อุปกรณ์แสดงผล (Output Devices)

หน้าที่ของส่วนนี้จะแสดงข้อมูลที่มีอยู่ในหน่วยความจำหรือผลลัพธ์ที่เครื่องคอมพิวเตอร์คำนวณได้และแสดงผลออกมาบนจอภาพหรือสั่งอย่างอื่นซึ่งมีหลายชนิด เช่น กระดาษอ่านบันทึกอุปกรณ์แสดงผลที่สำคัญ และนิยมใช้กันมากดังนี้

5.2.1 หน่วยจอภาพ (Video Display) หมายถึง หลอดภาพหรือเป็นจอภาพใช้แสดงข้อมูลและผลลัพธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.หน่วยความจำสำรอง (Secondary Storage Devices)

จะเป็นสื่อต่าง ๆ ที่ใช้เก็บข้อมูลเพิ่มจากหน่วยความจำหลักในคอมพิวเตอร์ เช่น เทป (Tape) ดิสเกตต์ (Diskette) เป็นต้น เนื่องจากมีราคาถูกกว่ามากและถึงแม้จะไม่เปิดไฟก็สามารถเก็บข้อมูลได้และสามารถดึงนำมาใช้ได้

7.ซอฟท์แวร์ (Software)

เป็นส่วนที่ควบคุมการทำงานของ Hardware มักหมายถึง โปรแกรม และวิธีการในการประมวลผล หรืออาจหมายถึงสั่งต่างๆ เพื่อประมวลผลข้อมูล

สามารถแบ่งออกเป็น 2 ประเภทคือ

1. System Software เป็นโปรแกรมที่อำนวยความสะดวก และช่วยเหลือการทำงานของโปรแกรมอื่นๆ เช่นโปรแกรมควบคุมระบบ (Operating System) โปรแกรมแปลภาษา และโปรแกรม Utility ต่างๆ

2. Application Software เป็นโปรแกรมประยุกต์ใช้งานตามความต้องการของผู้ใช้ เช่น

2.1 โปรแกรมทางด้าน Word Processing

2.2 โปรแกรมทางด้าน Spreadsheet

2.3 โปรแกรมทางด้าน Database Managment

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 การเริ่มต้นการทำงานของระบบ ฮาร์ดแวร์

พอเริ่มเปิดเครื่องครั้งแรก (cold boot) ระบบฮาร์ดแวร์ จะทำงานตามโปรแกรมของ รอมไบออส (ROM BIOS) ที่เขียนด้วยภาษาแอสเซมบลี้ (Assembly) โดยการทำงานอยู่ในส่วนของโปรแกรม POST (Power On Self Test) เป็นอันดับแรก คือการตรวจสอบตัวเองของระบบฮาร์ดแวร์ว่ามีข้อผิดพลาดเกิดขึ้นหรือไม่โดยเริ่มจากการตรวจสอบเป็นขั้นๆ ดังนี้

1. ตรวจสอบ CPU และเคลียร์ (Clear) รีจีสเตอร์ DS,ES,SS,IP ให้เป็น "0" แล้วเซ็ต(Set) CS รีจีสเตอร์ให้ไปอยู่ที่แอดเดรส 0FFF0 (แอดเดรสแรกของคำสั่ง) และดิสเอเบิลอินเทอร์รัพต์ (Disable Interrupt) จากนั้นจะตรวจสอบดาต้าบัส สัญญาณนาฬิกา และบัสคอนโทรเลอร์ (Bus Controller) หากปกติดีก็จะตรวจสอบ ROM BIOS 8 Kbytes แอดเดรสบัสและดาต้าบัส และส่วนของรอมดีโคดเดอร์ (ROM Decoder)

2. ตรวจสอบ 8253 ในส่วนของไทม์เมอร์ (Timer) แชนแนลที่ 1 ดาต้าบัสที่ส่งให้ 8253 เอาท์พุทไทม์เมอร์ 1 8253 ดีโคดเดอร์และส่งสัญญาณนาฬิกาที่ป้อนให้ 8253

ชิป 8237A-5 ตรวจสอบรีจิสเตอร์ภายในดาต้าบัส แอดเดรสบัสที่ส่งให้ 8237

3. ตรวจสอบ ดีเอ็มเอคอนโทรลเลอร์ (DMA Controller) หรือ และ 8237A-5

ดีโคดเดอร์

4.ตรวจสอบหน่วยความจำแรม 16 Kbytes แรกของระบบ โดยตรวจสอบแอดเดรสดาต้าที่มายังหน่วยความจำแรม วงจรถอดรหัสแรมและดีเลย์ (Delay)

5.ตรวจสอบ 8259 การอินเทอร์รัพท์ของระบบ โดยตรวจสอบอินเทอร์รัพท์อินพุทและเอาท์พุทดาต้าบัสที่ส่งให้ 8259 และ 8259 ดีโคดเดอร์

6.ตรวจสอบ CRTC บนการ์ดโมโนโครม (Monochrome Card) คือ 6845 และแอดเดรส ดาต้าบัส

7.ตรวจสอบหน่วยความจำแรม ดีโคดเดอร์พอร์ต (Decoder Port) และวงจรสำคัญบนการ์ด จากนั้นจะแสดงเคอร์เซอร์ออกมาปรากฏบนหน้าจอ

8.ตรวจสอบการอินเทอร์รัพท์ของ 8259 อีกครั้งหนึ่ง โดยการตรวจสอบการอินเทอร์รัพท์ต่าง ๆ ถูกต้องหรือไม่เวลาของระบบ

9.ตรวจสอบไทม์เมอร์ 8253 แชนแนลเอาท์พุท 0 ซึ่งเป็นฐาน

10.ตรวจสอบการเชื่อมต่อกับ คีย์บอร์ด และอินพุทเอาท์พุทพอร์ต 8255

11. ตรวจสอบอุปกรณ์รอบนอก (Peripheral) ต่าง ๆ ที่อยู่บนสล็อต (Slot) ทั้ง 8 ว่าผิดปกติหรือไม่ ตรวจสอบแอดเดรสบัสและดาต้าของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12.ตรวจสอบหน่วยความจำแรมทั้งหมด ในระบบ ฮาร์ดแวร์ ตรวจสอบ แอดเดรสบัส คาต้าบัส และแรมคีโคดเดอร์ โดยแสดงผลให้เห็นบนจอ (เริ่มนับแรมทีละ 16 Kbytes)

13.ตรวจสอบหน่วยความจำรอมต่างๆที่อยู่บนสลอตทั้ง8 เช่น รอมไบออสของฮาร์ดดิสค์ (Harddisk)

14.ตรวจสอบการเชื่อมต่อกับส่วนควบคุมดิสค์ไดรฟ์ (Disk Drive) และ ตรวจสอบฟลอปปีสดิสค์ไดรฟ์ (Floppydisk Drive) จากนั้นจะสั่งให้หัวอ่านข้อมูลเลื่อนไปที่แทร็ก (Track) 34

15.ตรวจสอบดิสค์ไดรฟ์ โดยสั่งให้เลื่อนหัวอ่านข้อมูลไปที่แทร็ก 0 อีก

16.ตรวจสอบการเชื่อมต่อระหว่างเครื่องพิมพ์กับระบบฮาร์ดแวร์ และตรวจสอบดูว่ามี RS 232 C ต่ออยู่หรือไม่

17. ตรวจสอบพบว่ามีเครื่องพิมพ์และ RS 232 C ต่ออยู่ทั้งหมดกี่พอร์ทแล้วทำการอีนาเบิลอินเทอร์รัพท์ (Enable Interrupt)

18.ระบบพร้อมจะทำงานส่งเสียงดังออกทางลำโพง เริ่มจะอ่านแผ่นดิสค์

19.ระบบเริ่มอ่านแผ่นและโหลดโปรแกรม เป็นอันเสร็จสิ้นโปรแกรม POST

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 การวิเคราะห์ปัญหา

เมื่อเกิดปัญหาขึ้นกับเครื่องคอมพิวเตอร์ จะเป็นไปได้สองประการคือ ปัญหา เกิดจาก ฮาร์ดแวร์ หรือปัญหาเกิดจากซอฟท์แวร์ ดังนั้นต้องวิเคราะห์ให้ออกก่อนว่า ปัญหานั้น อยู่ในส่วนใด

ในกรณีที่เครื่องคอมพิวเตอร์ทำงานถูกต้อง ลองพิจราณาดูตั้งแต่จ่ายไฟเข้าเครื่องจนกระทั่งได้เครื่องหมายพรอมท์ (Prompt) เช่น A:> หรือ C:> นั้นมีขั้นตอนอย่างไรบ้าง เพื่อเป็นแนวทางในการตัดสินใจว่าปัญหาเกิดขึ้นที่ใด

1.เมื่อกดสวิทช์ "Power on" จ่ายไฟเข้าระบบ

2.แหล่งจ่ายไฟจะทำการตรวจสอบความพร้อมของตัวมันเองก่อน เมื่อระดับของแรงดันและกระแสทั้งหมดมีค่าที่ยอมรับได้ แหล่งจ่ายไฟจะให้สถานะแจ้งออกมาภายนอกแสดงถึงความพร้อมผ่านทางสัญญาณ "Power good" มายังเมนบอร์ด (Main Board) ช่วงเวลาตั้งแต่เริ่มการกดสวิทช์สัญญาณ "Power on" เข้าสู่สภาวะปกติจะกินเวลาประมาณ 0.1 ถึง 0.5 วินาที

3.ส่วนควบคุมสัญญาณนาฬิกาเมื่อได้รับสัญญาณ "Power good" มันจะ ยกเลิกสัญญาณรีเซ็ทที่ส่งไปทำการรีเซ็ท CPU และส่วนที่สำคัญอื่น ๆ

4.ไมโครโปรเซสเซอร์ (Microprocesser) จะเริ่มทำงานโปรแกรมใน ROM BIOS โดยเริ่มจากตำแหน่งแอดเดรส FFFF:0000 จากตำแหน่งนี้จนถึงจุดสุดท้ายของรอมจะมีพื้นที่เพียง 16 ไบท์เท่านั้น ดังนั้นจึงมีการใช้คำสั่งกระโดด (jump) ไปยังแอดเดรสเริ่มต้นของโปรแกรมที่อยู่ในไบออสจริง ๆ อีกครั้งหนึ่ง

5.โปรแกรมในรอมไบออสจะทำการทดสอบฮาร์ดแวร์ต่างๆเพื่อดูว่าฟังก์ชั่นพื้นฐานของระบบทำงานได้ถูกต้องหรือไม่ ถ้าพบข้อผิดพลาดใด ๆ จะแสดงเสียงออกมาทางลำโพง ทั้งนี้เนื่องจากในขณะนี้จอภาพยังไม่ได้ถูกกำหนดสภาวะเริ่มต้นให้ทำงาน

6.โปรแกรมในไบออสจะทำการตรวจหา VIDEO ROM ที่ตำแหน่งหน่วยความจำ C000:0000 ถึง C780:0000 เพื่อหาว่ามีการ์ดควบคุมจอภาพเสียบอยู่ในสล็อตหรือไม่ ถ้าพบว่ามี VIDEO ROM BIOS ปรากฏอยู่ มันจะทำการตรวจสอบ check sum ว่าถูกต้องหรือไม่ ถ้าถูกต้อง โปรแกรมจะบังคับให้ไมโครโปรเซสเซอร์มารัน (RUN) ที่โปรแกรมภายในรอมตัวนี้ หลังจากขั้นตอนนี้จะมีเคอร์เซอร์ปรากฏบนจอภาพ แต่ถ้าการเปรียบเทียบค่า check sum ผิดพลาด จะปรากฏข้อความต่อไปนี้บนจอภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีนี้จะเห็นว่าการเสียไม่ใช่เกิดบนเมนบอร์ด แต่อยู่บนการ์ดควบคุม จอภาพ ดังนั้นถ้าเข้าใจผิดคิดว่าเกิดจากเมนบอร์ดจะทำให้เสียเวลาไปโดยเปล่าประโยชน์

7.ถ้าโปรแกรมในไบออสตรวจสอบไม่พบรอม ในการ์ดควบคุมจอภาพ มันจะใช้โปรแกรม ROM Video driver ที่อยู่บนเมนบอร์ด (หรือเป็นส่วนหนึ่งภายในรอมไบออส นั่นเอง) มาทำการกำหนดสภาวะเริ่มต้นให้กับส่วนฮาร์ดแวร์ที่ใช้ควบคุมจอภาพ จากนั้นจะปรากฏเคอร์เซอร์ขึ้นบนจอภาพ

8.โปรแกรมรอมไบออสบนเมนบอร์ดจะตรวจสอบหน่วยความจำตั้งแต่ตำแหน่ง C800:0000ถึง DF80:0000 ในลักษณะเพิ่มขึ้นทีละ 2 K เพื่อหาว่ารอมบนการ์ดอื่น ๆ เสียบอยู่ในสล็อตหรือไม่ ถ้าพบว่ามี มันทำการตรวจสอบการ check sum และรันโปรแกรมในรอมนั้น ๆ

9.ในกรณีที่มีความผิดพลาดที่เกี่ยวกับการทดสอบการ check sum จะปรากฏข้อความบนจอภาพดังนี้

XXXX ROM Error

10.ตำแหน่งแอดเดรส XXXX แสดงถึงค่าเซกเมนต์แอสเดรส (Segment Address) ของรอมที่ผิดพลาด

11.โปรแกรมในรอมไบออสจะทำการตรวจสอบค่าในหน่วยความจำที่ตำแหน่ง 0000:0472เพื่อดูว่าเป็น "Cold Strat" หรือ "Warm Strat" ถ้าพบว่าค่าที่ได้เป็น "1234H" จะถือว่าเป็น "Warm Strat" มันจะทำการข้ามโปรแกรมย่อยที่ทดสอบหน่วยความจำในโปรแกรม POST ทั้งหมด

12.ในกรณีที่เป็น "Cold Strat" โปรแกรม POST จะถูกกระทำทั้งโปรแกรม ข้อผิดพลาดที่ตรวจพบจะถูกรายงานออกมาทั้งเป็นเสียงที่ลำโพงและข้อความบนจอภาพ ถ้ารันโปรแกรม POST จนจบสิ้นและไม่มีข้อผิดพลาด จะส่งเสียงดังสั้น ๆ ออกมาทางลำโพงหนึ่งครั้ง (short beep)

13.โปรแกรม รอมไบออส จะทำการค้นหา boot sector ซึ่งอยู่ที่cylinder 0,head0, sector 1 ,ของไดรฟ์ A ข้อมูลที่อยู่ภายในเซกเตอร์นี้จะถูกโหลดไปยังหน่วยความจำแอดเดรส 0000:7C00 เพื่อทำการทดสอบต่อไป ถ้ามีแผ่นดิสค์อยู่ในไดรฟ์แต่เซกเตอร์ดังกล่าวไม่สามารถอ่านข้อมูลได้หรือไม่มีดิสค์อยู่ในไดรฟ์ก็ตาม ไบออสไปรันในขั้นตอนต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

14.ถ้าไบท์แรกของ DOS boot sector ที่โหลดมาจากแผ่นดิสค์ในไดรฟ์ A มีค่าน้อยกว่า 06H หรือถ้าไบท์แรกมีค่าเท่ากับหรือมากกว่า 06H และอีก 9 เวิร์ดต่อมามีข้อมูลเหมือนกัน ข้อความผิดพลาดต่อไปนี้จะปรากฏบนจอภาพ และระบบจะหยุดการทำงาน

602-Diskette Boot Record Error

15.ถ้าแผ่นดิสค์นั้นถูกฟอร์แมท (Format) หรือ SYS โดยการใช้ DOS 3.3 หรือต่ำกว่า และไฟล์ (File) ของระบบที่กำหนดไว้ (IBMBIO.COM และ IBMDOS.COM และ IO.SYS และ MSDOS.SYS) ไม่มีอยู่ในสองไฟล์แรกในไดเรกเทอรี่ (Directory) หรือมีปัญหาเกี่ยวกับการโหลดข้อมูล ข้อความต่อไปนี้จะปรากฏบนจอภาพ

Non-System disk or disk error

Replace and strike any when ready

16.ถ้าแผ่นดิสค์ได้ฟอร์แมทหรือ SYS โดยการใช้ DOS 3.3 หรือ ต่ำกว่า boot sector จะไม่ถูกต้อง ข้อความต่อไปนี้อาจปรากฏบนจอภาพ

Disk Boot failure

17.ถ้าแผ่นดิสค์ถูกฟอร์แมทหรือ SYS โดยใช้ DOS 4.0 หรือสูงกว่าและไฟล์ของระบบไม่ใช่สองไฟล์แรกในไดเรกเทอรี่หรือมีปัญหาเกี่ยวกับการโหลด หรือ boot sector ไม่ถูกต้อง ข้อความต่อไปนี้จะปรากฏ

Non-System disk or disk error

Replace and press any key when ready

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1281 0210849

32.รหัสที่เกี่ยวกับการกำหนดสภาวะเริ่มต้นใน IBMBIO.COM จะถูกคัดลอกไปไว้ยังบริเวณสูงสุดของ contiguous DOS memory แล้วโปรแกรมจะถูกส่งผ่านให้ไปรันที่บริเวณนี้ หลังจากนั้นโปรแกรมจะทำการเคลื่อนย้าย IBMDOS เข้ามาทับ IBMBIO ที่อยู่บริเวณหน่วยความจำด้านล่าง

33.โปรแกรม IBMDOS จะถูกกระทำเป็นการกำหนดสภาวะเริ่มต้นให้กับ base deiver ตรวจหาสถานะของอุปกรณ์ต่าง ๆ รีเซ็ทและกำหนดสภาวะต้นให้กับอุปกรณ์ ต่อพ่วงต่าง ๆ ที่อยู่กับเมนบอร์ดและกำหนดค่าพารามิเตอร์ เริ่มต้นที่จำเป็นทั้งหมด

34.โปรแกรมจะถูกส่งผ่านมายังรันอยู่ในส่วนของ IBMBIO อีกครั้ง

35.โปรแกรมในส่วน จะอ่าน Config.sys สี่ครั้ง

36.ในขณะนี้การอ่านครั้งแรกทุกประโยคจะถูกอ่านหมดยกเว้น DEVICE,INSTALL,SHELL หลังจากอ่านแล้วกระทำตาม

37.การอ่านครั้งที่สอง ประโยค "DEVICE" จะถูกกระทำชื่อไฟล์ของ Device driver จะถูกโหลดและกระทำ

38.การอ่านครั้งที่สาม ประโยค "INSTALL" จะถูกกระทำชื่อของโปรแกรมจะถูกโหลดและกระทำ

39.การอ่านครั้งที่สี่ ประโยคที่เกี่ยวกับ "SHELL"จะถูกกระทำถ้าในไฟล์ config.sys ไม่มีจะกำหนดขึ้นโดยอัตโนมัติเป็น \COMMAND.COM

40.ถ้ามี AUTOEXEC.BATโปรแกรม COMMAND.COM จะถูกโหลดแล้วรันAUTOEXEC.BAT เมื่อทำ AUTOEXEC.BAT เสร็จแล้วจึงจะขึ้นสัญลักษณ์พรอมท์ (prompt) เว้นแต่มีการบังคับใน AUTOEXEC.BAT ให้มีการ shell หรือโปรแกรมต่อเนื่องกันไปตลอดเวลา

41.ถ้าไม่มี AUTOEXEC.BAT โปรแกรม DATE,TIME ใน COMMAND.COM จะถูกกระทำจากนั้นจะแสดงเครื่องหมายพรอมท์บนจอภาพ

จากที่ได้กล่าวมาทั้งหมดจะเป็นขั้นตอนต่าง ๆ เพื่อช่วยให้ในการตัดสินใจว่าปัญหาที่เกิดขึ้นควรจะอยู่ในส่วนใด การ์ดตรวจสอบระบบคอมพิวเตอร์จะเน้นในการตรวจเมนบอร์ดเป็นหลักเท่านั้น ถ้าปัญหาที่เกิดขึ้นมาจากซอฟท์แวร์ การ์ดตรวจสอบระบบคอมพิวเตอร์ก็ไม่สามารถตรวจสอบอะไรได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 รอมไบออส(ROM BIOS)

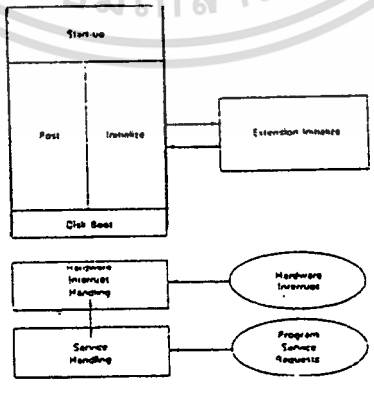
สิ่งที่นับได้ว่าเป็นสิ่งพิเศษสำหรับรอมไบออสก็คือ ความสามารถในการทำงานโดยตรงกับฮาร์ดแวร์ หากเราศึกษาในรายละเอียดของโปรแกรมรอมไบออสซึ่งไอบีเอ็มได้เผยแพร่ให้แก่ผู้ใช้คอมพิวเตอร์ทั่วไปแล้ว เราจะเห็นได้ชัดถึงความสามารถพิเศษในการเขียนโปรแกรมไบออสคือ การใช้พอร์ทที่เหมาะสมเพื่อส่งคำสั่งที่ถูกต้องไปยังวงจรพีซี จะเห็นได้ว่า โปรแกรมไบออสเขียนได้อย่างกระจ่าง ง่ายต่อการเข้าใจ

2.4.1 แนวความคิดเกี่ยวกับไบออส

รอมไบออสย่อมาจาก Read Only Memory Basic Input/Output System ได้แก่ กลุ่มของโปรแกรมที่ถูกสร้างมาพร้อมเครื่องคอมพิวเตอร์ เพื่อทำการควบคุมการทำงานทั้งในระดับต่ำและดูแลการจัดการในระดับสูง

เราเห็นด้วยว่า การทำงานของซอฟท์แวร์ใด ๆ ก็ตามมักจะทำได้ดีเมื่อถูกออกแบบให้ทำงานและเป็นขั้น ๆ (layer) โดยแต่ละขั้นก็จะทำงานแต่ละส่วนที่ต่างกัน และช่วยให้ขั้นตอนที่อยู่เหนือขึ้นไปยุ่งเกี่ยวกับเฉพาะการทำงานในส่วนของตน โดยไม่ต้องพะวงกับ รายละเอียดของการทำงานส่วนล่าง ด้วยหลักการออกแบบเช่นนี้ รอมไบออสถูกถือว่าเป็นขั้นต่ำที่สุดซึ่งคอยดูแลการทำงานของซอฟท์แวร์ทุกชนิดในเครื่องคอมพิวเตอร์ โดยมีฟังก์ชั่นหลักในการให้บริการใช้ฮาร์ดแวร์และกันโปรแกรมอื่น ๆ ทั่วไปออกจากการเข้าถึงฮาร์ดแวร์โดยตรง ซึ่งก็มีส่วนที่ดีคือทำให้ผู้เขียนโปรแกรมเหล่านี้ไม่จำเป็นต้องรับรู้ถึงรายละเอียดของการทำงานในส่วนของฮาร์ดแวร์

2.4.2 รอมไบออสทำงานได้อย่างไร



รูปที่ 2.4 โครงสร้างของรอมไบออส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนแรกของรอมไบออสคือ ส่วน start-up ซึ่งเป็นส่วนหนึ่งทำให้เครื่องคอมพิวเตอร์ของเราสามารถทำงานได้เมื่อเปิดเครื่อง ในรูทีน (Routine) start-up นี้ยังแบ่งออกเป็นอีกสองส่วน ส่วนแรกคือ Power On Self test หรือ POST ซึ่งทำหน้าที่ตรวจสอบดูว่าคอมพิวเตอร์อยู่ในสภาพที่ถูกต้องเป็นปกติหรือไม่ เช่น การทดสอบหน่วยความจำว่ามีความบกพร่องอะไรบ้างหรือไม่ เป็นต้น อีกส่วนหนึ่งคือ initialization

initialization จะทำหน้าที่สร้างอินเทอร์รัพท์เวกเตอร์ (interrupt vector)ซึ่งเป็นตัวที่คอยดูแลให้คอมพิวเตอร์เบี่ยงเบนการทำงานไปยังโปรแกรมสำหรับจัดการ การอินเทอร์รัพท์ที่เหมาะสมเมื่อเกิดการอินเทอร์รัพท์เกิดขึ้น และ initialization ยังมีหน้าที่ในการติดตั้งการใช้อุปกรณ์ต่างๆ ที่เกี่ยวกับเครื่องคอมพิวเตอร์ก่อนที่จะเริ่มทำงานอีกด้วย นอกจากนี้ ยังมีอีกหลายส่วนในระบบที่ต้องถูกกำหนดค่ารีจีสเตอร์ ให้ค่าพารามิเตอร์ (Parameter) และถูกจัดเตรียมสิ่ง ต่าง ๆ เพื่อสภาพที่พร้อมจะทำงานต่อไป รอมไบออสจะรู้ทุกสิ่งทุกอย่างเกี่ยวกับอุปกรณ์ที่เป็นมาตรฐานสำหรับเครื่องคอมพิวเตอร์ ดังนั้นรอมไบออสจะทำการ "เริ่มต้น"หรือ initialization ตามที่แต่ละส่วนที่ต้องการ ซึ่งรวมถึงการตรวจสอบว่ามีอุปกรณ์ใดที่ต่อเข้ากับระบบใช้งานในขณะนั้นโดยดูจากการติดตั้งสวิทช์ภายในเครื่อง หรือ อ่านจากหน่วยความจำถาวรซึ่งบันทึกว่าขณะนั้นมีอุปกรณ์อะไรบ้าง

เป็นที่แน่นอนว่าเราสามารถที่เพิ่มเติมอุปกรณ์ใหม่ๆ เข้ากับเครื่องคอมพิวเตอร์ของเราได้และมักจะทำกันได้โดยตลอด ซึ่งอุปกรณ์บางชนิดก็ถือเป็นอุปกรณ์มาตราฐานที่มีรอมไบออสดูแลอยู่แล้ว เช่นเพิ่มหน่วยความจำ เพิ่มพอร์ทอนุกรม หรือ พอร์ทขนาน เป็นต้น แต่ก็ยังมีอุปกรณ์บางชนิดที่ยังไม่มีความเป็นมาตราฐานเพียงพอที่จะใช้รอมไบออส มาตราฐานจึงต้องถูกเตรียมไว้เพื่อ การตรวจสอบไบออสที่เพิ่มเติมเหล่านี้ด้วย

ส่วนสุดท้ายในส่วน start-up ของรอมไบออส คือ การบูต (Boot routine) ซึ่งทำหน้าที่เริ่มการทำงานของดอส หรือระบบปฏิบัติการใด ๆ ก็ตามที่ดูแลเครื่องคอมพิวเตอร์อยู่ กระบวนการบูตสแตร็ป (boot strap) คือการที่รอมไบออสพยายามที่อ่านบูตเรคคอร์ด (Boot Record) จากส่วนเริ่มต้นของดิสค์ ถ้าไม่สามารถอ่านได้จากดิสค์ทั้งสอง รอมไบออสจะเข้าสู่ระบบการทำงานไม่ใช้ดิสค์

โดยปกติ รอมไบออสจะทำการอ่านบูตเรคคอร์ดจากดิสค์ แล้วส่งค่าการ ควบคุมของเครื่องให้แก่โปรแกรมสั้น ๆ ในบูตเรคคอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากการ start-up เรียบร้อยแล้วเครื่องคอมพิวเตอร์ของเราก็พร้อมที่จะทำงาน ส่วนที่สองที่เหลือของรอมไบออสถือว่าเป็นหัวใจของการทำงานของเครื่องคอมพิวเตอร์ คือ ตัวจัดการฮาร์ดแวร์อินเทอร์รัพท์ (hardware-interrupt handling) และตัวจัดบริการ (service handling) ทั้งสองส่วนหน้าที่แยกจากกันแต่ใช้งานรูทีนรวมกันหลายชนิด

ตัวจัดบริการเป็นสิ่งสำคัญสำหรับโปรแกรมของเรา (และสำหรับดอส) โดยทำหน้าที่จัดหาบริการใด ๆ ให้แก่โปรแกรมเมื่อต้องการใช้

โดยส่วนมากใหญ่แล้วบริการของรอมไบออสมักเกี่ยวกับกลไกต่างๆ ทางฮาร์ดแวร์เช่น จอภาพ แป้นพิมพ์ ดิสค์ เครื่องพิมพ์และอื่น ๆ ซึ่งเป็นสิ่งเหล่านี้นับว่าเป็นบริการพื้นฐานที่ดูแลการรับส่งข้อมูลอันเป็นที่มาของการตั้งชื่อ "ไบออส" นั่นเอง แต่ไบออสก็ยังมีบริการด้านอื่น ๆ ที่ไม่เกี่ยวข้องกับการส่ง - รับข้อมูลอีกด้วย เช่น การรายงานเวลาแก่โปรแกรมของเราเป็นต้น

เพื่อตอบสนองคำขอจากโปรแกรมของเรา รอมไบออสจะต้องทำงานโดยตรงกับกลไกการรับ-ข้อมูลของเครื่องคอมพิวเตอร์ซึ่งเป็นส่วนหนึ่งที่ต้องใช้กลเม็ดต่าง ๆ รวมทั้งการใช้พอร์ทในการรับ-ส่งข้อมูลระหว่างอุปกรณ์ต่าง ๆ งานที่สำคัญของรอมไบออส ได้แก่ การลดภาระ โปรแกรมของเราจากรายละเอียดการทำงานที่ซับซ้อน โปรแกรมของเราไม่จำเป็นต้องรู้ว่าจะต้องจัดการส่วนปลีกย่อยต่อไป การทำงานเช่นนี้ไม่แต่เพียงเป็นการช่วยโปรแกรมของเราในรายละเอียดปลีกย่อยการทำงานของเครื่องพิมพ์ แต่ยังช่วยป้องกันความยุ่งยากจากการตรวจพบข้อผิดพลาด ต่าง ๆ อีกด้วย แทบไม่น่าเชื่อว่าอุปกรณ์ต่าง ๆ ในเครื่องคอมพิวเตอร์ของเรามักหยุดชะงักการ ทำงานบ่อย ๆ และจะหยุดการทำงานเป็นเวลาชั่วครู่ ส่วนหนึ่งในงานของรอมไบออสคือ คอยตรวจดูข้อผิดพลาดเหล่านี้ แล้วปฏิบัติคำสั่งนั้นใหม่ เพื่อดูว่าข้อผิดพลาดนั้นเกิดขึ้นเพียงชั่วคราว (ปกติจะเป็นเช่นนั้น) หรือจะเป็นข้อผิดพลาดที่เกิดขึ้นจริง ๆ และในกรณีที่เป็นปัญหาจริง ๆ (คือเกิดเป็นเวลานาน) ก็จะรายงานความผิดพลาดนั้นยังโปรแกรมของเรา

ในขณะที่ฮาร์ดแวร์บางส่วนต้องการเพียงการดูแลเมื่อมีคน (โปรแกรม) เรียกใช้งานแต่ก็ยังมีฮาร์ดแวร์ส่วนอื่น ๆ ที่สามารถเรียกการดูแลพิเศษที่ไม่เกี่ยวข้องกับโปรแกรมที่กำลังทำงานอยู่โดยสิ้นเชิง เราได้เห็นตัวอย่าง ฮาร์ดแวร์ประเภทนี้บ้าง เช่น เมื่อเรากดปุ่มหนึ่งบนแป้นพิมพ์จะก่อให้เกิดการอินเทอร์รัพท์ของแป้นพิมพ์ ซึ่งต้องการบริการจากรอมไบออส ในลักษณะเดียวกันกับนาฬิกาภายในเครื่องคอมพิวเตอร์ก็จะสร้างอินเทอร์รัพท์อื่นๆ เช่นดิสค์จะมีอินเทอร์รัพท์ที่ใช้ในการให้สัญญาณเมื่อต้องการเรียกใช้รอมไบออสและเพื่อดูแลความต้องการของฮาร์ดแวร์ประเภทนั้นจึงต้องใช้ส่วนสุดท้ายของรอมไบออส คือ การจัดการ อินเทอร์รัพท์ฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวจัดการอินเทอร์รัพท์ฮาร์ดแวร์ มีหน้าที่จัดการดูแลความต้องการที่ เกี่ยวข้องกับฮาร์ดแวร์ แม้ว่าการทำงานแยกจากตัวบริการ แต่ก็ประสานกันทำงาน

2.3.3 หลักการทำงานและปัญหาของเครื่องตระกูลพีซี

หากเราต้องการที่เข้าใจถึงการทำงานรวมทั้งบริการต่าง ๆ ของรอมไบออส เราจำเป็นต้องทำความเข้าใจหลักการบางประการเบื้องหลังการทำงานของรอมไบออสได้แก่ การจัดโครงสร้างและปัญหาในการออกแบบไบออส โดยจะต้องทำงานด้วยความยืดหยุ่นสูง สามารถดูแลการเรียกใช้งานจากโปรแกรมต่าง ๆ และทำงานด้วยความปลอดภัยสูงสุด

การออกแบบการทำงานไบออสสิ่งที่ต้องการกระทำคือ ไบออสจะต้องหยุดพักอินเทอร์รัพท์ด้วยช่วงเวลาที่น้อยที่สุด และสิ่งสำคัญคือจะต้องไม่ตัดขาดการทำงาน หรือแม้แต่หยุดยั้งการทำงานของอินเทอร์รัพท์เพราะอินเทอร์รัพท์คือ แรงขับดันให้เครื่องคอมพิวเตอร์สามารถทำงานได้ เมื่อเกิดการอินเทอร์รัพท์ขึ้นเมื่อใด ก็ต้องการให้ได้รับการสนองตอบโดยทันทีและในการปฏิบัติงานจริงแล้ว เราไม่สามารถทำได้ถ้าอินเทอร์รัพท์เกิดขึ้นในช่วงเวลาที่เครื่องกำลังทำงานที่สำคัญมาก ๆ (จนไม่สามารถพักงานชิ้นนั้นไว้ก่อนได้) จึงจำเป็นต้องทำงานนี้ ต่อจนกระทั่งเสร็จเสียก่อนบางครั้งการใช้เวลาให้สิ้นสุดก็ไม่สามารถทำได้ แต่ไบออสก็จะพยายามให้มีขั้นตอนการทำงานเหล่านี้ให้สิ้นสุดเท่าที่จะเป็นไปได้

เนื่องจากการทำงานของไบออสส่วนใหญ่จะวุ่นวายอยู่กับการจัดการเกี่ยวกับอินเทอร์รัพท์ ดังนั้นอินเทอร์รัพท์อื่น ๆ จึงสามารถร้องขอการบริการได้ในขณะที่ไบออสกำลังอยู่ในระหว่างการให้บริการอินเทอร์รัพท์ตัวแรกอยู่ และเพื่อที่จะหลีกเลี่ยงความสับสนของการให้บริการต่าง ๆ ไบออสจะต้องถูกสร้าง (เขียน) ด้วยหลักการพิเศษซึ่งเรียกว่า กระบวนการกลับเข้าใหม่ (reentrant coding) กล่าวคือ รอมไบออสจะได้รับการออกแบบได้เก็บข้อมูลสถานะการใช้งาน และสถานะต่าง ๆ ของแต่ละบริการที่กำลังทำงานอยู่แยกจากกันได้ โดยการเก็บข้อมูลเหล่านี้ไว้ในสแตก (Stack) (หรือรีจีสเตอร์ซึ่งถูกถ่ายทอดลงสู่สแตกเมื่อเกิดอินเทอร์รัพท์อื่นขึ้น)

แม้ว่าการเขียนโปรแกรมแบบย้อนกลับจะสามารถทำได้โดยไม่ยากนัก แต่จะต้องเขียนด้วยความระมัดระวัง และตั้งอยู่บนข้อกำหนดในการส่งผ่านข้อมูลระหว่างไบออส และโปรแกรมที่มาขอใช้บริการซึ่งการออกแบบในส่วนรายละเอียดของไบออสนั้นก็ขึ้นอยู่กับลักษณะการทำงานโปรแกรมแบบย้อนกลับนั่นเอง

ถึงแม้ว่าบริการแต่ละชนิดที่ไบออสมีให้ จะเป็นสิ่งที่แยกออกจากกันแต่จริง ๆ แล้วยังคงมีความสัมพันธ์กันอยู่ ดังนั้นไบออสจึงจัดแบ่งโครงสร้างออกเป็นส่วน ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจัดบริการเป็นกลุ่ม ๆ เช่นนี้ มีประโยชน์อยู่ 2 ประการ ประการแรกจะทำให้การเรียกใช้บริการเป็นไปอย่างมีระบบ ประการที่ 2 จะทำให้การปรับปรุงการทำงานของบริการเฉพาะกลุ่ม (ตัวอย่างเช่น การปรับปรุงบริการด้านการแสดงผลบนจอภาพให้เอื้ออำนวยต่อตัวอะแดปแตอร์แสดงผลชนิดใหม่) สามารถทำได้ง่าย ๆ โดยการแก้ไขตัวจัดการ อินเทอร์รัพท์กลุ่มนั้น ๆ เท่านั้น

ยังมีความยุ่งยากและความซับซ้อนอยู่บ้างในการใช้รอมไบออสอันได้แก่ ปัญหาที่เกิดจากการมีเครื่องพีซีหลายรุ่น (โดยเฉพาะตระกูล PS/2 และตระกูลที่ไม่ใช่ PS/2) นอกจากนี้ในแต่ละตระกูลยังมีเครื่องรุ่นต่าง ๆ ที่ไบออสมีความแตกต่าง

การใช้งานรอมของระบบ บนซิสเต็มบอร์ดนั้นจะมีหน่วยความจำนวน 2 ตัว (ไอบีเอ็ม พีซี จะมีรอมอยู่ 8 ตัว ๆ ละ 8 กิโลไบต์ ความจุทั้งหมด 64 กิโลไบต์) คือ รอมไบออส และรอมเบสิก ซึ่งรอมไบออสจะใช้เบอร์ 2764A ขนาดความจุ 8 กิโลไบต์ ส่วนรอมเบสิกใช้เบอร์ 27256 ความจุ 32 กิโลไบต์

ระบบฮาร์ดแวร์ได้จัดตำแหน่งแอดเดรสที่ F600H-FDFFH เป็นแอดเดรสของรอมเบสิก และตำแหน่งแอดเดรสที่ FE00H-FFFFH สำหรับรอมไบออส ส่วนแอดเดรสที่ F4000H-F5FFFH จะสงวนเอาไว้ นอกจากนี้ยังมีแอดเดรสที่ C8000H-CBFFFH เป็นแอดเดรสของรอมไบออสสำหรับควบคุมฮาร์ดดิสค์ โดยอยู่การ์ดคอนโทรเลอร์ฮาร์ดดิสค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

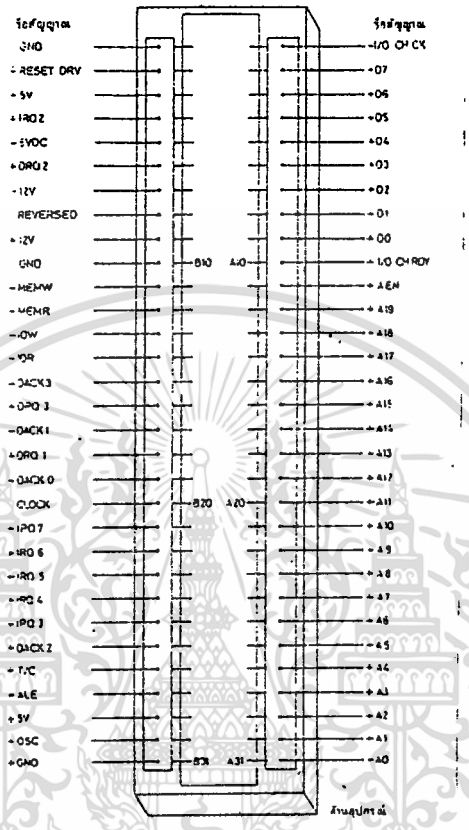
2.5 สัญญาณต่าง ๆ บนสล็อตของเครื่องคอมพิวเตอร์

ภายในเครื่องคอมพิวเตอร์ได้มีการออกแบบให้สามารถที่จะเพิ่มเติมวงจรอินเทอร์เฟสเข้าไปในภายหลังได้ โดยผ่านทางสล็อตที่อยู่บนเมนบอร์ด สำหรับสล็อตบนเมนบอร์ดนี้จะมีจำนวน 5 สล็อต (สำหรับในเครื่อง IBM PC/XT จะมีอยู่ 8 สล็อต) ซึ่งแต่ละสล็อตจะมีจำนวนขาทั้งสิ้น 62 ขา แบ่งออกเป็น 2 ข้าง ๆละ 31 ขา ส่วนเรียกตำแหน่งของขาสล็อตเหล่านี้จะขึ้นอยู่กับว่าขานั้นอยู่ข้างใด (ซ้ายหรือขวา) ของสล็อตโดยที่ขาที่อยู่ทางด้านซ้ายเรียกโดยใช้อักษร "B" นำหน้าเลขตำแหน่งของขา เช่น ขา B 16 ก็คือขาทางด้านซ้ายของสล็อตขาที่ 16 (นับจากทางด้านซ้ายของเครื่อง) ส่วนขาที่อยู่ด้านขวาของสล็อตจะเรียกโดยใช้อักษร "A" นำหน้าเลขตำแหน่งของขา เช่น ขา A24 ก็คือขาทางด้านขวาของสล็อตขาที่ 24 (นับจากทางด้านท้ายของเครื่อง)

แต่ละขาของสล็อตเหล่านี้จะเชื่อมต่อกับเส้นสัญญาณต่าง ๆ บนเมนบอร์ด ทำให้การสร้างวงจรอินเทอร์เฟส กับ IBM/PC สามารถทำได้โดยสะดวกซึ่งเส้นสัญญาณที่เชื่อมต่อกับขาของสล็อตเหล่านี้จะประกอบไปด้วย เส้นสัญญาณของบัสแอดเดรส (Addrees Bus)บัสข้อมูล (Data Bus) .บัสควบคุมสำหรับการเขียน/อ่านข้อมูลจากหน่วยความจำ หรือ พอร์ท I/Oเส้นสัญญาณสำหรับการขออินเทอร์รัพท์ของวงจรอินเทอร์เฟส , เส้นสัญญาณสำหรับการขอ DMA สัญญาณฐานเวลา (Timing signal) ต่าง ๆ ที่ใช้ในระบบ, เส้นสัญญาณแสดงการรีเฟซ (Refresh) หน่วยความจำ และสัญญาณสำหรับการตรวจความผิดพลาด (I/O Chck)

นอกจากเส้นสัญญาณเหล่านี้แล้ว สล็อตบนเมนบอร์ดยังเชื่อมต่อกับแหล่งจ่ายไฟต่าง ๆ ที่ใช้ในระบบอีกด้วย คือ +5 Vdc , -5 Vdc , +12 Vdc , -12 Vdc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 สล็อต เอ็กซ์ที

2.5.1 รายละเอียดเกี่ยวกับสัญญาณต่าง ๆ

OSC (Oscillator ; ขา B30)

ขานี้เป็นเอาท์พุทที่เชื่อมต่อกับสัญญาณคล็อก (Clock) ที่มีค่าความถี่สูงสุดบนเมนบอร์ดคือ 14.31818 Mhz ซึ่งมีคาบเวลาประมาณ 70 nanosec และมี ดิวตี้ไซเคิล (ช่วงเวลาใน 1 คาบที่สัญญาณคล็อกมีลอจิกเป็น "1" หารด้วยคาบเวลาทั้งหมด) ประมาณ 50% สัญญาณคล็อกอื่น ๆ ของระบบ เช่นคล็อกที่ป้อนให้กับ 8088 หรือชิพซัพพอร์ตต่าง ๆ นั้นถูกสร้างขึ้นโดยการหารสัญญาณคล็อกนี้ อย่างไรก็ตามสิ่งหนึ่งที่ต้องคำนึงถึงในการใช้งานทั้งหมดในการใช้สัญญาณ OSC ก็คือ สัญญาณนี้จะไม่ ซิงโครไนท์ (Synchronise) กับสัญญาณอื่น ๆ บนบัสของระบบ ดังนั้นจึงไม่ควรที่จะนำสัญญาณจากขา OSC นี้ไปใช้เป็นสัญญาณคล็อกสำหรับวงจรภายนอกอื่น ๆ ที่ทำงานร่วมกับระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLK (clock ; ขา B20)

ขาสัญญาณนี้เป็นเอาท์พุท ซึ่งต่อกับสัญญาณคล็อกที่ถูกสร้างขึ้นโดยการหารสัญญาณ ออสซิลเลเตอร์ (Oscillator) ด้วย 3 ทำให้ได้ความถี่ประมาณ 4.77 MHz (14.31818 Mhz/3) หรือ มีช่วงเวลาใน 1 คาบ (ช่วงเวลาของคล็อก 1 ลูก)เท่ากับ 210 nanosec (1/4.77 MHz)สำหรับค่า ดิวตี้ไซเคิล ของสัญญาณนี้จะมีค่าประมาณ 1/3 คือใน 1คาบจะมีช่วงเวลาที่เป็นลอจิก "1" เท่ากับ 1/3 ของคาบเวลาทั้งหมด หรือประมาณ 70 nanosec และช่วงเวลาที่เป็นลอจิก "0" เท่ากับ 2/3 ของคาบเวลาทั้งหมด หรือประมาณ 140 nanosec สัญญาณนี้เป็นสัญญาณที่ถูกใช้เป็นคล็อกของระบบ

RESET DRV (ขา B2)

ขาสัญญาณนี้เป็นเอาท์พุท ซึ่งจะแอคทีฟ (ลอจิก "1") ในช่วงที่เราเริ่มจ่ายไฟให้กับระบบและจะยังคงแอคทีฟไปจนกว่าระบบต่าง ๆ ภายใน IBM/PC จะพร้อมที่ทำงานได้จากนั้นสัญญาณนี้ก็จะเปลี่ยนกลับเป็นลอจิก "0" นอกจากนี้ในระหว่างการทำงานของ IBM/PC ถ้าระดับแรงดันของแหล่งจ่ายไฟตกลง สัญญาณนี้ก็จะถูกทำให้แอคทีฟเช่นกัน โดยทั่วไปแล้วสัญญาณนี้จะถูกนำไปใช้ในการรีเซ็ทวงจรอินเทอร์เฟสหรืออุปกรณ์เหล่านี้ถูกปรับให้อยู่ในสภาวะที่แน่นอนก่อนที่จะเริ่มต้นการทำงานในระบบ (สภาวะนี้เป็นสภาวะที่เราทราบ และต้องการให้วงจรทำงานในขณะที่ระบบถูกรีเซ็ท)

A0-A19 (Address Bus ; ขา A31-A12)

ขาสัญญาณทั้ง 20 ขานี้เป็นเอาท์พุท ซึ่งใช้สำหรับกำหนดแอดเดรสของหน่วยความจำหรืออุปกรณ์ I/O ที่ 8088 ต้องการติดต่อด้วย โดยที่สัญญาณ A0 จะมีนัยสำคัญต่ำสุด และ A19 จะมีนัยสำคัญสูงสุด สำหรับค่าแอดเดรสบนบัส A0-A19 นี้ จะถูกกำหนดโดย 8088 ในระหว่างขบวนการอ่าน/เขียนข้อมูลลงในหน่วยความจำอุปกรณ์ I/O แต่ในช่วงของขบวนการ DMA นั้น DMA - Controller จะเป็นผู้กำหนดค่าแอดเดรสบนบัสแอดเดรสเอง (ในระหว่างนี้ 8088 จะถูกตัดออกจากระบบ)

จะเห็นได้ว่าจำนวนเส้นแอดเดรสนี้จะอยู่ 20เส้น ซึ่งสามารถที่จะอ้างแอดเดรสของหน่วยความจำได้ถึง 1 Mbyte แต่อย่างไรก็ตามจะมีแอดเดรสบางแอดเดรสที่ถูกใช้งานโดย IBM/PC อยู่ก่อนแล้ว คือ แอดเดรสของหน่วยความจำ RAM บนเมนบอร์ดที่ถูกใช้โดยระบบจำนวน 64 Kbyte (สำหรับ IBM/PC XT จะเป็นจำนวน 256 Kbyte) และแอดเดรสบนสุดใน 1 Mbyte คือ 0F000H-0FFFFH (สำหรับ IBM PC/ XT จะเป็น 64 Kbyte)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับการอ้างแอดเดรสของพอร์ต I/O นั้น จะใช้เส้นแอดเดรสเพียง 16 เส้น คือ A0-A15 ซึ่งจะทำให้อ้างแอดเดรสของพอร์ตได้ 64 กิโลพอร์ต โดยผ่านทางชุดคำสั่ง IN และ OUT ส่วนเส้นแอดเดรสที่เหลือคือ A16-A19 นั้นจะไม่ถูกใช้งาน อย่างไรก็ตามภายใน IBM / PC จะใช้เส้นแอดเดรสในการอ้างแอดเดรสของพอร์ตเพียง 10 เส้นคือ จาก A0-A9 และค่าแอดเดรสที่ใช้งานจะต้องอยู่ในช่วง 0200H จนถึง0300H เท่านั้น

D0-D7 (Data Bus; ขา A9-A2)

ขาสัญญาณนี้จะเป็นแบบ Bi-Directional ซึ่งต่อกับบัสข้อมูลของระบบ เพื่อทำหน้าที่ในการส่งผ่านข้อมูลระหว่างพอร์ต I/O กับ IBM/PC โดยบิท D0 จะมีนัยสำคัญต่ำสุดและบิท D7 จะมีนัยสำคัญสูงสุด

สำหรับในบัสไซเคิลของการเขียนข้อมูลที่สร้างขึ้นโดย 8088 นั้น ข้อมูลจะถูกส่งออกมาบนบัสข้อมูล ก่อนที่สัญญาณ IOW (ในกรณีที่ต้องการส่งข้อมูลให้กับพอร์ท)หรือ MEMW (ในกรณีที่ต้องการส่งข้อมูลให้กับหน่วยความจำ) จะเปลี่ยนจากลอจิก "0" เป็นลอจิก "1" (ขอบขาขึ้น) ซึ่งโดยทั่วไปขอบขาขึ้นของสัญญาณ IOW หรือ MEMW นี้ จะถูกใช้เพื่อสั่งให้พอร์ท I/O หรือหน่วยความจำที่แอดเดรสบนบัสแอดเดรสนั้นรับข้อมูลไปเก็บไว้

สำหรับในบัสไซเคิลของการอ่านข้อมูลที่สร้างขึ้นโดย 8088 นั้น พอร์ต I/O หรือหน่วยความจำที่ถูกอ้างถึงจะต้องส่งข้อมูลออกมาบนบัสข้อมูลก่อนที่สัญญาณ IOR (ในกรณีที่ต้องการอ่านข้อมูลจากพอร์ท)หรือ MEMW (ในกรณีที่ต้องการอ่านข้อมูลจากหน่วยความจำ)จะเปลี่ยนจากลอจิก "0"เป็นลอจิก "1" (ขอบขาขึ้น)

ALE (Address Latch Enable ; ขา B28)

ขาสัญญาณนี้เป็นสัญญาณเอาท์พุทที่ 8288 Bus Controller สร้างขึ้นเพื่อใช้สำหรับแสดงการเริ่มต้นของบัสไซเคิล และแสดงให้อุปกรณ์ภายนอกทราบว่า แอดเดรสที่ 8088 ต้องการจะติดต่อด้วยนั้นถูกส่งออกมาบัสแอดเดรสแล้ว โดยที่สัญญาณ ALE นี้จะเปลี่ยนลอจิก "1"เป็น "0" เมื่อค่าแอดเดรสที่ถูกต้องถูกส่งออกมาบนบัสข้อมูลเรียบร้อยแล้วดังนั้นขอบขาลงของสัญญาณ ALE นี้ถูกใช้ในการแลทช์ค่าแอดเดรส (A0--A19) และข้อมูล (A0-A7)ออกจากกันได้ อย่างไรก็ตามสัญญาณ ALE จะแอดทีฟเฉพาะในบัสไซเคิลที่สร้างขึ้นโดย 8088 เท่านั้น โดยจะไม่แอดทีฟในระหว่างขบวนการ DMA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I/O CHCK (I/O Channal Check ; ขา A1)

ขาสัญญาณนี้เป็นอินพุทที่ใช้ในการแสดงความผิดพลาดเกี่ยวกับพาริตี้ที่เกิดขึ้นในการทำงานของวงจรอินเทอร์เฟสหรืออุปกรณ์ I/O เมื่อสัญญาณนี้ได้รับลอจิก "0" จะทำให้ 8088ถูกอินเทอร์รัพท์แบบ Non-Maskable (NMI) อย่างไรก็ตามเราสามารถที่จะกำหนดให้วงจรภายในของ IBM/PC ทำการอินเทอร์รัพท์ (เมื่อได้รับสัญญาณ I/O CHCK) หรือไม่ก็ได้ โดยการกำหนดลอจิกของบิทข้อมูลของพอร์ทที่ควบคุมการขออินเทอร์รัพท์แบบ NMI คือ บิท D7 ของพอร์ท 00AH ในกรณีที่บิท D7 ของพอร์ท 00AH ถูกเซ็ทเป็น "1" ก็จะทำให้วงจรภายนอกขออินเทอร์รัพท์แบบ NMI ได้ (Enable) แต่บิทD7ของพอร์ต 00A0H ถูกเซ็ทเป็น "0" ก็จะเป็นการดิสเอเบิล (Disable) การขออินเทอร์รัพท์แบบ NMI ดังนี้

Enable : ใช้คำสั่ง OUT ส่งข้อมูล 80H ไปยังพอร์ต 00A0H

Disable : ใช้คำสั่ง OUT ส่งข้อมูล 00H ไปยังพอร์ต 00A0H

และเนื่องจากยังมีอุปกรณ์อื่นที่สามารถขออินเทอร์รัพท์แบบ NMI ได้อีก ดังนั้นซอฟแวร์ที่ใช้งานจะต้องสามารถตรวจสอบว่าการขออินเทอร์รัพท์นั้นเกิดจากแหล่งใดได้ด้วย

I/O Charay (I/O Channel Ready ; ขา A10)

ขาสัญญาณนี้เป็นอินพุทที่ใช้เพิ่มเวลาในบัสไซเคิลในกรณีที่อุปกรณ์ I/O หรือหน่วยความจำที่เกี่ยวข้องกับขบวนการในบัสไซเคิลที่เกิดขึ้นนั้นไม่สามารถทำงานทันตามเวลาปกติของบัสไซเคิลนั้น ๆ ได้ (ช่วงเวลาของบัสไซเคิลที่เกี่ยวข้องกับหน่วยความจำใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อก 4 ลูก หรือ 840 nanosec ในขณะที่บัสไซเคิลที่เกี่ยวกับ I/O จะใช้ช่วงเวลาเท่ากับช่วงเวลาของคล็อก 5 ลูกหรือ 1.05 μsec

เมื่ออุปกรณ์ I/O หรือหน่วยความจำต้องการที่จะเพิ่มช่วงเวลาในบัสไซเคิลให้นานขึ้นอีกนั้น จะสามารถทำได้โดยการป้อนลอจิก "0"ให้กับขา I/O CHRDY ในช่วงเวลาที่ I/O หรือหน่วยความจำที่ถูกกำหนดนั้น ได้รับสัญญาณจากการดีโคดแอดเดรสและสัญญาณ MEMR MEMW IOR หรือ IOW แอคทีฟ

IRQ2-IRQ7 (Interrupt Request 2 Through 7 ; ขา B4 และ ขา B25-B21)

ขาสัญญาณทั้ง 6 นี้เป็นขาอินพุทที่ใช้สำหรับการขออินเทอร์รัพท์จาก 8088 โดยสัญญาณเหล่านี้จะต่อเข้ากับ 8259A โปรแกรม BIOS ของ IBM/PC จะทำโปรแกรม 8259A ให้ IRQ2 มีลำดับความสำคัญสูงสุด (Highest Priority) และ IRQ7 มีลำดับความสำคัญต่ำสุด ในกรณีที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การขออินเทอร์รัพท์เกิดขึ้นคือ ระดับลอจิกที่ขา IRQ ขาใดขาหนึ่งถูกเปลี่ยนจากลอจิก "0"เป็นลอจิก "1" (ขอบขาขึ้น) 8259A ก็จะทำการส่งสัญญาณ INT ให้กับ 8088 เพื่อทำการขออินเทอร์รัพท์ สิ่งสำคัญในการขออินเทอร์รัพท์โดยผ่านทาง IRQ1-IRQ7 นี้คืออุปกรณ์ที่ทำการขออินเทอร์รัพท์โดยผ่านทาง IRQ ขาใดขาหนึ่งก็จะต้องรักษาระดับสัญญาณที่ขา IRQ นั้นให้แอคทีฟ (ลอจิก "1")อยู่จนกว่าจะได้รับสัญญาณ INTA (Intereupt Acknowledge) จาก 8088 เสียก่อน ถ้าไม่เช่นนั้นการขออินเทอร์รัพท์จะยกเลิก และอินเทอร์รัพท์ Level 7 (IRQ7) ก็จะถูกสร้างขึ้นโดยอัตโนมัติ ไม่ว่าการขออินเทอร์รัพท์ที่ถูกยกเลิกนั้นจะเป็นการขออินเทอร์รัพท์ใน Level หรือขาใด

แต่อย่างไรก็ตามสัญญาณ INTA นี้ไม่ถูกต่อออกมาที่ขาของสล็อตด้วย ดังนั้นโปรแกรมที่ทำการตอบสนองต่อการขออินเทอร์รัพท์ (Interrupt Service Routine) จะต้องทำการรีเซ็ทสัญญาณ IRQ เอง โดยใช้คำสั่ง OUT ไปยังพอร์ต I/O ที่เกี่ยวข้อง

IOR (I/O Read ;ขาB14)

ขาสัญญาณนี้เป็นเอาท์พุทแอคทีฟที่ลอจิก "0"ที่สร้างขึ้นโดย 8288 Bus Controller เพื่อใช้ในการแสดงว่าบัสไซเคิลที่เกิดขึ้น เป็นบัสไซเคิลของการอ่านข้อมูลจากพอร์ท I/O เพื่อให้พอร์ต I/O ที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้นส่งข้อมูลออกมาบนบัสข้อมูล โดย ข้อมูลจะต้องถูกส่งออกมาบนบัสข้อมูลก่อนขอบขาขึ้นของสัญญาณ IOR ประมาณ 30 nanosec เพื่อมั่นใจว่า 8088 สามารถรับข้อมูลได้ถูกต้อง สำหรับในขบวนการ DMA 8237A-5 เป็นค่า แอดเดรสของหน่วยความจำ (แทนที่จะเป็นแอดเดรสของพอร์ต I/O) ที่พอร์ต I/O ที่ขอ DMA ต้องการจะนำข้อมูลไปเก็บ การที่พอร์ตได้จะส่งข้อมูลออกมาบนบัสข้อมูลนั้น จะอาศัยสัญญาณ DACK จาก DMA Controller เป็นตัวกำหนด เช่นกรณีที่สัญญาณ DACK1 แอคทีฟก็จะแสดงว่าพอร์ต I/O ที่ขอ DMA ผ่านทางแชนแนลที่ 1 (DRQ) เป็นต้น

IOW (I/O Writer ; ขา B13)

ขาสัญญาณนี้เป็นเอาท์พุทแอคทีฟที่ลอจิก "0" ซึ่งสร้างขึ้นโดย 8288 Bus Controller เพื่อใช้แสดงว่าบัสไซเคิลที่เกิดขึ้นเป็นบัสไซเคิลของการเขียนข้อมูลลงบนพอร์ต I/O เพื่อให้พอร์ต I/O ที่มีแอดเดรสตรงกับแอดเดรสบนบัสแอดเดรสนั้น รับข้อมูลที่อยู่บนบัสข้อมูลไปเก็บไว้ อย่างไรก็ตามเนื่องจากในช่วงเวลาที่สัญญาณ IOW นี้ แอคทีฟ (ลอจิก "0") นั้นข้อมูลบนบัส ข้อมูลอาจจะไม่สมบูรณ์เสียก่อน สำหรับในขบวนการ DMA DMA - Controller จะทำการสร้างสัญญาณ IOW เอง โดยที่ค่าแอดเดรสที่อยู่บนบัสแอดเดรสจะเป็นค่าแอดเดรสของหน่วยความจำที่พอร์ต I/O ที่ขอ DMA ต้องการจะอ่านข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMW (Momery Writer; ขา B11)

ขานี้เป็นเอาท์พุทแอคทีฟที่ลอจิก "0" ซึ่ง 8288 Bus Controller สร้างขึ้นในระหว่างบัสไซเคิลในการเขียนข้อมูลในหน่วยความจำของ 8088 สัญญาณ MEMW นี้จะถูกส่งออกมาเพื่อให้หน่วยความจำที่แอดเดรสตรงกับค่าแอดเดรสนั้น ทำการข้อมูลที่อยู่บนบัสข้อมูลไปเก็บข้อมูลไปเก็บไว้ โดยทั่วไปหน่วยความจำจะรับข้อมูลในช่วงขอบขาขึ้นของสัญญาณ MEMW

สำหรับในระหว่างขบวนการ DMA นั้น 8237A-5 DMA Controller จะทำให้การควบคุมบัสต่าง ๆ ของระบบแทน 8088 และสัญญาณ MEMW จะถูกใช้ในไซเคิลของการเขียนข้อมูลในหน่วยความจำ (ข้อมูลถูกส่งจากอุปกรณ์ I/O ไปให้กับหน่วยความจำ)

MEMR (Momery Read ; ขา B12)

ขานี้เป็นเอาท์พุทจาก 8288 ซึ่งสัญญาณนี้จะแอคทีฟ (ลอจิก "0")ในระหว่างบัสไซเคิลของการอ่านข้อมูลจากหน่วยความจำของ 8088 เพื่อให้หน่วยความจำที่มีแอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรสนั้น ทำการส่งข้อมูลออกมาบนบัสข้อมูลโดยที่หน่วยความจำนั้นจะต้องส่งข้อมูลออกมาในช่วงเวลา 30 nanosec ก่อนที่สัญญาณ MEMW จะกลับเป็นลอจิก "1" ทั้งนี้ก็เพื่อให้ 8088 ได้รับข้อมูลที่ถูกต้อง

สำหรับในระหว่างขบวนการ DMA นั้น DMA Controller จะควบคุมบัสต่าง ๆ ระบบแทน 8088 และสัญญาณ MEMR จะถูกใช้ในบัสไซเคิลของการอ่านข้อมูลจากหน่วยความจำ(ข้อมูลถูกส่งจากหน่วยความจำไปให้อุปกรณ์ I/O)

DRQ1-DRQ3 (DMA Requet 1-3 ; ขา B18 และขา B16)

ขาสัญญาณทั้งสามนี้เป็นสัญญาณอินพุทแอคทีฟที่ลอจิก "1" ซึ่งอุปกรณ์ภายนอกสามารถใช้ในการขอ DMA จากระบบ โดยการป้อนสัญญาณลอจิก "1" ให้กับขา DRQ ขาใดขาหนึ่ง (ขา DRQ ทั้งสามนี้ต่อเข้ากับ DRQ1-DRQ3 ของ 8237A-5)

เมื่อ 8237A-5ได้รับสัญญาณนี้แล้วก็ตรวจสอบว่ามีการขอ DMA ในแชนแนลที่ลำดับความสำคัญ (Priority) สูงกว่าหรือไม่ ถ้าไม่มีก็จะทำการขอ DMA จาก 8088 และตอบรับการขอ DMA จากอุปกรณ์ภายนอก (สัญญาณ DACK ของแชนแนลที่ขอ DMA จะแอคทีฟ)แต่ถ้ามี 8237A-5 ก็จะมีการขอ DMA จากอุปกรณ์ภายนอก ผ่านทางแชนแนลที่ 1 ก่อน จากนั้นเมื่อเสร็จจากขบวนการ DMA ของแชนแนลที่ 1 แล้ว จึงทำการขอ DMA ให้กับแชนแนลที่ 2

อย่างไรก็ตาม 8237A-5 ยังมีแชนแนลสำหรับการขอ DMA อยู่อีก 1 แชนแนล คือ แชนแนลที่ 0 (DRQ0) ซึ่งในความเป็นจริงแล้วแชนแนลนี้จะสำคัญที่สูงกว่าแชนแนลที่ 1 แต่จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไม่ถูกต่อออกมายังขาของสล็อต เนื่องจาก IBM/PC จะใช้แชนแนลที่ 0 นี้ในการรีเฟชหน่วยความจำที่เป็น Dynamic RAM

ในการขอ DMA นั้นสัญญาณ DRQ นี้จะต้องแอคทีฟอยู่ในช่วงระยะเวลาหนึ่งเท่านั้น ถ้าสัญญาณนี้แอคทีฟอยู่นานเกินไป จะทำให้เกิดขบวนการ DMA ขึ้นมากกว่า 1 ขบวนการได้สำหรับวงจรที่ขอ DMA โดยทั่วไปแล้วจะใช้สัญญาณตอบรับการขอ DMA หรือสัญญาณ DACK ทางแชนแนลที่ 1 (DACK1) เมื่อได้รับสัญญาณจาก DACK1 แล้ว ก็จะรีเซ็ทสัญญาณ DRQ1 (เปลี่ยนจากลอจิก "1" เป็น "0")

DACK0-DACK3 (DMA Acknowledge 0-3 ; ขา B19,B17,B26,B15)

สัญญาณทั้ง 4 นี้เป็นเอาท์พุทแอคทีฟที่ลอจิก "0" ซึ่ง 8237A-5 สร้างขึ้นเพื่อแสดงให้วงจรภายนอกที่ขอ DMA ทราบว่าการขอ DMA นั้นได้รับการตอบสนองแล้ว และ 8237A-5 จะเข้าสู่ขบวนการ DMA ทราบว่าการขอ DMA นั้นได้รับการตอบสนองแล้ว และ 8237A-5 จะเข้าสู่ขบวนการ DMA เพื่อให้การส่งผ่านข้อมูลระหว่างอุปกรณ์ I/O ที่ขอ DMA กับหน่วยความจำเกิดขึ้นได้โดยตรง (คือไม่ผ่าน 8088)โดยสัญญาณ DACK นี้จะแอคทีฟในแชนแนลใดขึ้นอยู่กับว่า ขบวนการ DMA ที่จะเกิดขึ้น เป็นการตอบสนองต่อการขอ DMA ที่จะเกิดขึ้น เป็นการตอบสนองต่อการขอ DMA ในแชนแนลที่ 2 (DRQ2) สัญญาณ (DACK2) สัญญาณ DACK2 ก็จะแอคทีฟ เป็นต้น

ดังที่ได้กล่าวแล้วว่าสัญญาณ DRQ 0 นั้นจะไม่ถูกต่อออกมายังขาของสล็อต ดังนั้นวงจรอินเตอร์เฟสจึงไม่สามารถจะขอ DMA ผ่านทางแชนแนล 0 ได้ แต่สัญญาณ DACK0 จะถูกต่อออกมายังสล็อตด้วย (ขา B19) ทั้งนี้ก็เพื่อที่จะแสดงให้วงจรอินเทอร์เฟสต่าง ๆ ทราบว่าขบวนการ DMA ที่เกิดขึ้นในช่วงเวลาที่ DACK 0 แอคทีฟนั้น เป็นขบวนการที่ใช้สำหรับการรีเฟชหน่วยความจำที่เป็น Dynamic RAM ซึ่งวงจรอินเทอร์เฟสที่ใช้หน่วยความจำประเภทนี้สามารถจะนำไปใช้ในการรีเฟช Dynamic RAM ที่อยู่ในวงจรได้

โดยที่การรีเฟชหน่วยความจำนั้นจะเกิดขึ้นในทุก ๆ 72 คล็อก ดังนั้นสัญญาณ DACK0 นี้จะแอคทีฟในทุก ๆ 15.12 μsec ด้วย

AEN (Address Enable ; ขา A11)

สัญญาณนี้เป็นเอาท์พุทที่ใช้ในการแสดงว่าบัสไซเคิลที่เกิดขึ้นในช่วงเวลาที่สัญญาณ AEN แอคทีฟ (ลอจิก "1") นั้นเป็นบัสไซเคิลของขบวนการ DMA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับบนเมนบอร์ดของ IBM/PC นั้นจะใช้สัญญาณนี้ในการดิสเอเบิล (Disable)8288 Bus Controller และจะใช้ดิสเอเบิลพอร์ต I/O ต่าง ๆที่ไม่เกี่ยวข้องกับขบวนการ DMA ที่เกิดขึ้น ที่จำเป็นต้องทำเช่นนี้ก็เพราะในระหว่างขบวนการ DMA นั้น 8237A-5 จะส่งแอดเดรสของหน่วยความจำออกมาบนบัสแอดเดรส และจะทำให้สัญญาณ IOR หรือ IOW แอคทีฟด้วย ดังนั้นถ้าไม่ทำการดิสเอเบิลพอร์ต I/O ที่ไม่เกี่ยวข้องไว้ก็อาจจะทำให้พอร์ต I/O ที่มีแอดเดรสตรงกับค่าแอดเดรสบนบัสแอดเดรส (ซึ่งเป็นแอดเดรสของหน่วยความจำ)นั้น ทำการอ่านหรือส่งข้อมูลออกมาบนบัสข้อมูลทำให้เกิดความผิดพลาดได้

T/C (Terminal Count ; ขา B27)

สัญญาณนี้ถูกสร้างจากการนำเอาสัญญาณเอาท์พุทที่ขา EOP ของ 8237A-5 มากลับลอจิก (โดยใช้เกท Inverter) ทำให้สัญญาณ T/C นี้แอคทีฟที่ลอจิก "1"

สำหรับสัญญาณนี้จะแอคทีฟเมื่อจำนวนไบท์ในการส่งผ่านข้อมูลของขบวนการ DMA ในแชนแนลใดแชนแนลหนึ่ง ครบตามจำนวนที่กำหนดไว้ โดยทั่วไปแล้วสัญญาณที่ถูกใช้ในการสิ้นสุดขบวนการ DMA ที่ทำการส่งผ่านข้อมูลเป็นบล็อค เนื่องจากสัญญาณนี้จะแอคทีฟโดยไม่แสดงว่าเป็นสัญญาณของแชนแนลใดเพื่อให้สามารถทราบได้ว่าสัญญาณ T/C นี้ผ่านเกท Inverter แล้วนำไป OR กับสัญญาณ DACK เพื่อให้สามารถทราบได้ว่า สัญญาณ T/C ที่เกิดขึ้นนั้นเป็นสัญญาณของแชนแนลใด สำหรับในแชนแนลที่ 0 นั้นสัญญาณ T/C จะแอคทีฟในช่วงเวลาที่คงที่คือ 990.808 msec ซึ่งคือช่วงเวลาที่ใช้ในการรีเฟชหน่วยความจำขนาด 64 Kbyte

2.5.2 บัสของแหล่งจ่ายไฟของระบบ

+5 Vdc(ขา B3และB29)

ขาทั้งสองนี้ต่อกับแหล่งจ่ายไฟ DC +5 V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated) +5 % คืออยู่ในช่วง +4.75 ถึง +5.25 Vdc

+12 Vdc (ขา B9)

ขานี้จะต่อกับแหล่งจ่ายไฟ DC +12 V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated) +5 % คืออยู่ในช่วง +11.4 ถึง +12.6 Vdc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-5 Vdc (ขาB5)

ขานี้จะต่อกับแหล่งจ่ายไฟ DC -5 V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated) +10 % คืออยู่ในช่วง -5.5 ถึง -4.5 Vdc

-12 Vdc (ขา B7)

ขานี้จะต่อกับแหล่งจ่ายไฟ DC -12V ของระบบ โดยจะมีค่าความเที่ยงตรง (Regulated) +10 % คืออยู่ในช่วง -13.2 ถึง -10.8 Vdc

GND (ขา B1,B10และขา B31)

ขาทั้งสามนี้จะต่อเข้ากับกราวด์ (Ground) ของระบบ

2.5.3 การจัดสัญญาณบนสล็อตของ IBM PC /XT

สำหรับใน IBM PC/XT นั้นจะต้องมีสล็อตสำหรับเชื่อมต่อกับวงจรภายนอกได้มากขึ้น คือ ใน IBM PC / XT จะทำการเพิ่มจำนวนสล็อตบนเมนบอร์ดขึ้นเป็น 8 สล็อต จากเดิมที่มีอยู่เพียง 5 สล็อตบน IBM PC โดยการจัดสัญญาณต่าง ๆ ในทั้ง 8 สล็อตจะยังคงเหมือนกับใน IBM PC เพียงแต่สัญญาณต่าง ๆ ที่จะถูกส่งออกมายังขาของสล็อตที่ 8 นั้น จะถูกต่อผ่านวงจรขับกระแส (Buffer) ก่อน และในสล็อตที่ 8 นี้ ขา B8 จะถูกใช้งานด้วย โดยจะถูกใช้เป็นขา CAND SLCTD (หรือ Card Selected) ซึ่งขาสัญญาณนี้จะเป็นสัญญาณอินพุทจากวงจรภายนอกที่เสียบอยู่บนสล็อตที่ 8 เพื่อให้วงจรบนเมนบอร์ดทราบว่าการ์ดที่อยู่บนสล็อตนี้ถูกเลือกใช้งานอยู่ ซึ่งจะทำให้ Driver บนเมนบอร์ดทำการอ่านหรือส่งข้อมูลไปยังสล็อตที่ 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 ไอบีเอ็มพีซีเอ็กซ์ที

หลังจากที่มีผู้ใช้เพิ่มมากขึ้น ความต้องการในการขยายหน่วยความจำสำรองให้มากขึ้นและทำงานได้เร็วขึ้นก็มีมากขึ้นไอบีเอ็มจึงได้ปรับปรุงเครื่องไมโครคอมพิวเตอร์ และปรับปรุงระบบซอฟแวร์โดยเฉพาะไมโครซอฟต์ได้ปรับปรุงของ PC-DOS เป็นรุ่น 2.1 เพื่อสร้างระบบ ไดเรกตอรี่เป็นแบบโครงสร้างที่สนับสนุนการใช้กับฮาร์ดดิสก์ ส่วนระบบฮาร์ดแวร์ก็ได้ขยายเพิ่มสล็อตเชื่อมต่อเป็น 8 สล็อต

2.6.1 รายละเอียดของไอบีเอ็มพีซีเป็นดังนี้

ขนาด	5 1/2*20*16 นิ้ว หนัก 32 ปอนด์
อุปกรณ์ฮาร์ดแวร์	ไมโครโปรเซสเซอร์ อินเทล 8088โปรเซสเซอร์ร่วม อินเทล 8087 4.77 เมกะเฮิรตซ์
สัญญาณนาฬิกา	รอม 40 กิโลไบต์
ขนาดหน่วยความจำ	แรม 256 กิโลไบต์ ขยายได้ถึง 640 กิโลไบต์
คีย์บอร์ด	83 คีย์ มีฟังก์ชั่น 10 และมีคีย์ตัวเลข แยกต่างหาก เป็นคีย์บอร์ดแยกจากตัวเครื่อง ด้วยสายยาว 6 ฟุต คีย์ปรับเอนได้
หน่วยความจำสำรอง	มีฮาร์ดดิสก์ 10 เมกะไบต์ และฟลอปปี้ดิสก์แบบ 2หน้า ความจุ 360 กิโลไบต์
ช่องขยาย	มีสล็อต 8 สล็อต ใช้ 3 สล็อตการ์ดสำหรับการ์ดควบคุมฟลอปปี้ดิสก์ ควบคุมจอภาพ และการ์ดควบคุมการสื่อสารข้อมูล แบบอะซิงโครนัส
ซอฟต์แวร์ใน ROM	มีไบออสโปรแกรมตรวจสอบระบบและเบสิก
ฮาร์ดแวร์ประกอบเผื่อเลือก	การ์ดขยายหน่วยความจำ 64/256 กิโลไบต์ มอนิเตอร์โมโนโครม มอนิเตอร์สี เครื่องพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

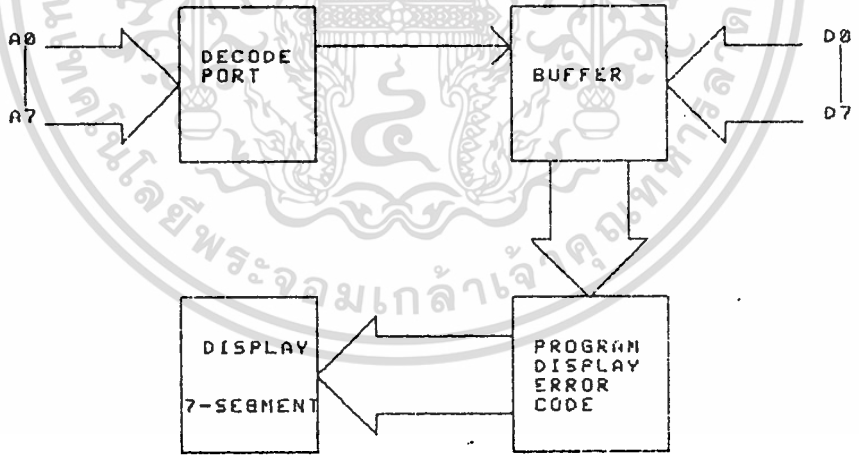
บทที่ 3

การออกแบบ

3.1 การออกแบบวงจรการ์ดตรวจสอบระบบคอมพิวเตอร์

ในกรณีที่คอมพิวเตอร์ทำงานผิดปกติ เราสามารถอ่านค่าสถานะท้ายที่คอมพิวเตอร์ตรวจสอบตัวเอง จะเห็นว่าคอมพิวเตอร์เมื่อเริ่มเปิดเครื่องมันจะใช้เวลาช่วงหนึ่งในการตรวจสอบความพร้อมของตัวเองและอุปกรณ์มาตราฐานรอบข้าง (เช่น คีย์บอร์ด,จอภาพ,ดิสค์ไดร์ว เป็นต้น) ในแต่ละขั้นตอนของการตรวจสอบ หน่วยความจำ จะรายงานลำดับที่ของขั้นตอนไปที่พอร์ตหมายเลข 80H ในเครื่อง AT หรือพอร์ต 60H ในเครื่อง XT

เราอาศัยหลักการนี้ในการออกแบบคือ จะถอดรหัสหมายเลขพอร์ทส่วนเก็บลำดับขั้นตอนที่หน่วยความจำ ส่งมาที่พอร์ท 80H การออกแบบการ์ดจะเขียนบล็อกไดอะแกรม ได้ดังนี้



รูปที่ 3.1 บล็อกไดอะแกรมการทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การออกแบบส่วนของวงจรถอดรหัสพอร์ท

หมายเลขพอร์ตใน เครื่องคอมพิวเตอร์ทั้งรุ่น ATและXTออกแบบให้ใช้สัญญาณแอดเดรส 10 เส้นเท่านั้น คือ A0-A9 ดังนั้นจำนวนพอร์ตสูงสุดคือ 1024 พอร์ต (20^{10} = 1024) ในจำนวนพอร์ตทั้งหมดนี้แบ่งออกเป็น 2 กลุ่ม ตามลักษณะการใช้งาน โดยกลุ่มแรกมีแอดเดรสอยู่ในช่วง 000H-0FFH จะใช้งานบนเมนบอร์ดสำหรับชิปซัพพอร์ตทั้งหลาย เช่น 8237 (DMA Controller) 8253 (Time &Couter) 8259 (Interrupt Controller) รวมทั้งพอร์ตรายงานสถานะการตรวจสอบตัวเองที่เรากำลังจะใช้ประโยชน์จากมันด้วย กลุ่มที่สองมีแอดเดรสอยู่ในช่วง 100H-3FFH จะใช้งานกับการ์ดขยายต่าง ๆ ที่เสียบในสล็อต รายละเอียดของการอ่านพอร์ตกับการ์ดขยายต่าง ๆ แสดงในตารางที่ 3.1

Address	Description	Note
1F0-1F8	Fixed Disk	1
200-20F	Games Adater	
210-217	Expansion unit	2
278-27F	2nd parallel printer port	1
2B0-2DF	Alternate EGA	
2F8-2FF	2nd serial port	
2E1	GP1B (0)	4
2E2-2E3	Data Acquisition (0)	4
300-31F	Prototype cand	
320-32F	Fixed Disk	2
360-36F	PC Network	
378-37F	1 st parallel printer port	

ตารางที่ 3.1 ตารางแสดงการใช้งานของพอร์ตบนเครื่องคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Address	Description	Note
380-38F	SDLC/2 nd Bisynchronous	3
390-393	Cluter (0)	4
3A0-3AF	1 st Bisynchronous	1
3B0-3AF	Monochrome display/priter	
3C0-3CF	EGA	
3D0-3DF	CGA	
3F0-3F7	Floppy disk	
3F8-3FF	1 st seral port	

Note		Devies on main bond not included
	1	AT only
	2	PC only
	3	2 nd Bisynchronous on AT only
		These divices decode the full 16 address bits theredy alloweing further devices in the same category above 3FF (eg GP1B(1) = 22E1 etec)

ตารางที่ 3.1(ต่อ) แสดงการใช้งานของพอร์ตบนเครื่องคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ											
หมายเลขพอร์ต	AEN	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
080H	0	0	0	1	0	0	0	0	0	0	0

ตารางที่ 3.2 แสดงค่าลอจิกของสัญญาณ A0-A9 สัญญาณAEN สำหรับถอดรหัสพอร์ท80H

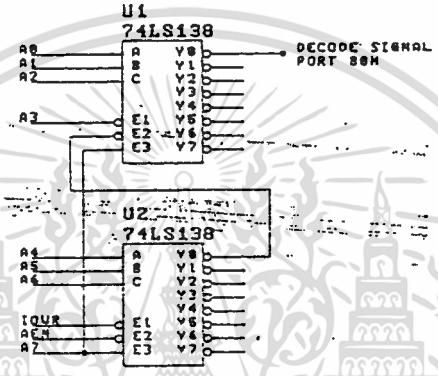
กำหนดสัญญาณถอดรหัสที่เราจะออกแบบให้ทำงานในสถานะค่าลอจิกเป็น "0" (Active low) ในการออกแบบวงจรถอดรหัสพอร์ต เราใช้ IC#74138 ในการถอดรหัส ซึ่งเป็นไอซีถอดรหัส 3 to 8 line

อินพุท											
เอนาเบิล			ตัวเลือก			เอาท์พุท							
G1	G2A	G2B	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	X	H	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	L	H	H	H	H	L	H	H	H	H	H
H	L	L	L	H	L	H	H	H	L	H	H	H	H
H	L	L	H	L	L	H	H	H	H	L	H	H	H
H	L	L	H	L	H	H	H	H	H	H	L	H	H
H	L	L	H	H	L	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L

ตารางที่ 3.3 แสดงฟังก์ชั่นของ 74LS138

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการใช้ไอซี 74LS138 2 ตัว จะได้วงจรดังรูปที่ 3.2 สัญญาณที่จำเป็นในการถอดรหัสพอร์ต นอกเหนือจากสัญญาณแอดเดรส A0-A7 แล้ว ยังมีสัญญาณ IOWR และ AEN (Address Enable) ขาสัญญาณนี้จะแอคทีฟ (Active)เมื่อตัวควบคุม DMA ได้ทำการควบคุมบัสต่าง ๆ ของระบบแล้วดังนั้นการถอดรหัสพอร์ตต้องใช้สัญญาณนี้ในการถอดรหัสด้วย เพื่อป้องกันการทำงานของพอร์ตในขณะที่อยู่ในขบวนการของ DMA



รูปที่ 3.2 วงจรถอดรหัสโดยไอซีเบอร์ 74138

จะเห็นว่าในการถอดรหัสพอร์ต 80H A7 จะต้องเป็น "1" เราจึงนำ A7 ไปต่อเข้าที่ G1 ของ 74138

3.3 การออกแบบในส่วนของ BUFFER

ในส่วนนี้เป็นวงจรที่เก็บลำดับขั้นที่ หน่วยความจำ ส่งมาที่พอร์ตในขณะตรวจสอบตัวเอง จะใช้ไอซีเบอร์ 74LS374 ซึ่งเป็นไอซีแลตช์ข้อมูลขนาด 8 บิต ในจังหวะที่มีสัญญาณขอบขาขึ้นป้อนเข้ามาที่ขาคล็อกของไอซี

3.4 การออกแบบในส่วนของ โปรแกรมแสดงผลและส่วนแสดงผล ในส่วนนี้เราใช้ไอซีเบอร์ 27256 เป็นอีพรอม (EPROM) เก็บข้อมูลได้ 32 K ใช้ 2 ตัว โดยจะแบ่งการแสดงผลเป็น 4 บิทล่างและ 4 บิทบน คือ D0-D3 และ D4-D7 ในแต่ละตัวจะอัดโปรแกรมในการแสดงผลออกที่ 7-เซ็กเมนต์ โปรแกรมมีดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

01 4F 12 06 4C 24 20 0F 00 04

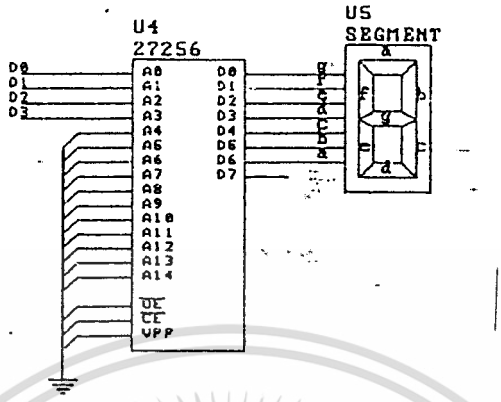
08 60 31 42 30 38

โดยป้อนหลาย ๆรอบเพื่อกันข้อผิดพลาด

No	D3 D2 D1 D0	a	b	c	d	e	f	g	code
0	0 0 0 0	0	0	0	0	0	0	1	01H
1	0 0 0 1	1	0	0	1	1	1	1	4FH
2	0 0 1 0	0	0	1	0	0	1	0	12H
3	0 0 1 1	0	0	0	0	1	1	0	06H
4	0 1 0 0	1	0	0	1	1	0	0	4CH
5	0 1 0 1	0	1	0	0	1	0	0	24H
6	0 1 1 0	0	1	0	0	0	0	0	20H
7	0 1 1 1	0	0	0	1	1	1	1	0FH
8	1 0 0 0	0	0	0	0	0	0	0	00H
9	1 0 0 1	0	0	0	0	1	0	0	04H
A	1 0 1 0	0	0	0	1	0	0	0	08H
B	1 0 1 1	1	1	0	0	0	0	0	60H
C	1 1 0 0	0	1	1	0	0	0	1	31H
D	1 1 0 1	1	0	0	0	0	1	0	42H
E	1 1 1 0	0	1	1	0	0	0	0	30H
F	1 1 1 1	0	1	1	1	0	0	0	38H

ตารางที่ 3.4 แสดงการถอดรหัสพอร์ต 80H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 วงจรภาคแสดงผล 4 บิทล่าง

เมื่อเราเอาแต่ละภาคมาต่อกันก็จะได้วงจรดังรูปที่ 3.3 แต่เนื่องจากการทำงานของการ์ดในรูปที่ 3.3 จะมีวงจรภาคดีโคดเดอร์พอร์ต 80H ซึ่งใช้ได้แต่เครื่อง AT ส่วนในเครื่อง XT จะส่งมายังพอร์ต 60H นั้น จะใช้ไม่ได้ ฉะนั้นเราจึงมีแนวความคิดในการออกแบบ ภาคดีโคดเดอร์ ให้ใช้ได้ทั้งสองพอร์ต โดยใช้ดิพสวิทช์ (Dip swith) เป็นตัวเลือกระหว่างพอร์ต 80H กับ 60H การออกแบบเป็นดังนี้

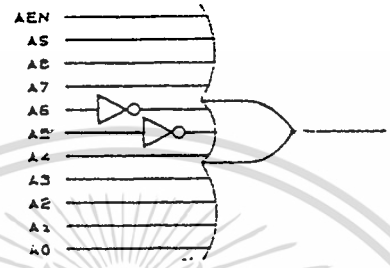
สัญญาณ										
หมายเลขพอร์ต	AEN	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
60H	0	0	0	0	1	1	0	0	0	0	0
80H	0	0	0	1	0	0	0	0	0	0	0

ตารางที่ 3.5 แสดงค่าลอจิกของสัญญาณ A0-A7 และสัญญาณ AEN สำหรับถอดรหัสพอร์ต 80H และ 60H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรถอดรหัสพอร์ต 60H แบบ Active low เขียนเป็นสมการทางลอจิกได้คือ

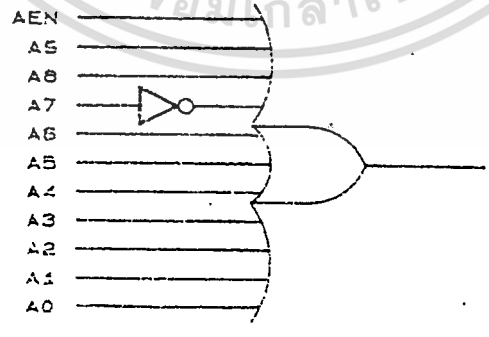
สัญญาณถอดรหัส = A9+A8+A7+A6+A5+A4+A3+A2+A1+A0



รูปที่ 3.4 ลอจิกเกทวงจรถอดรหัสพอร์ต 60H

วงจรถอดรหัสพอร์ต 80H แบบ Active low เขียนสมการทางลอจิกได้คือ

สัญญาณถอดรหัส = AEN+A9+A8+A7+A6+A5+A4+A3+A2+A1+A0

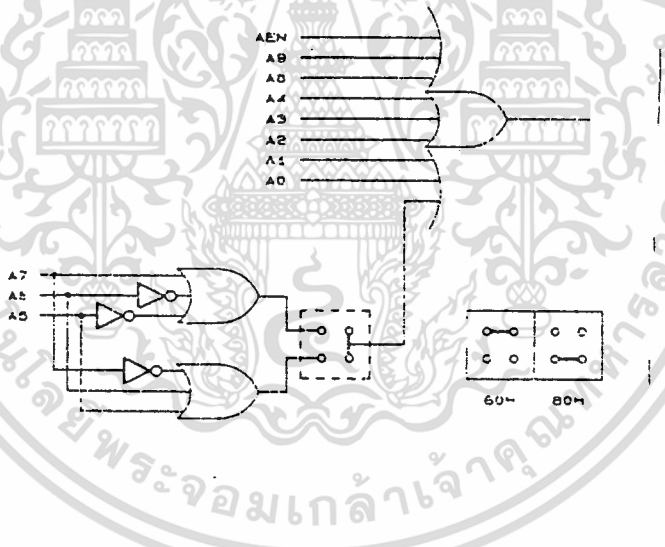


รูปที่ 3.5 ลอจิกเกทวงจรถอดรหัสพอร์ต 80H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปวงจรถอดรหัสพอร์ต 60H และ 80H พบปัญหาที่ไม่สามารถหา ออร์เกท (OR-Gate) ที่มีอินพุทถึง 11 อินพุทได้ การแก้ปัญหาดังกล่าวผู้ออกแบบวงจรจำเป็นต้องแบ่งสัญญาณออกเป็นส่วน ๆ พร้อมทั้งพิจารณา ไอซี ที่มีจำหน่ายซึ่งเป็นเกทมาตราฐาน เหตุผลที่ผู้เขียนแสดงรูปวงจรถอดรหัสแบบที่ใช้ ออร์เกท ที่มี 11 อินพุทก็เพื่อให้เข้าใจลักษณะพื้นฐานของการถอดรหัสสัญญาณนั่นเอง

เรามาออกแบบวงจรถอดรหัสในแบบที่สามารถถอดรหัสพอร์ท 60H และ 80H โดยใช้จั๊มเปอร์ (Jamper) 1 ตัว โดยกลับไปพิจารณาตารางที่ 3.3 จะเห็นได้ว่าพอร์ต 60H และ 80H มีสัญญาณเหมือนกัน 8 สัญญาณ คือ AEN,A9,A8,A4,A3,A2,A1,A0 ซึ่งมีค่าลอจิกเป็น “0” และมีสัญญาณที่แตกต่างกัน 3 สัญญาณคือ A7,A6,A5 วงจรถอดรหัสจะเขียนได้ในลักษณะนี้คือ



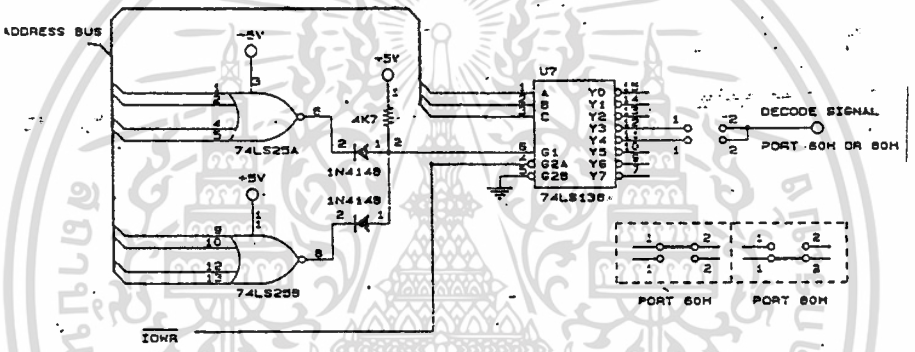
รูปที่ 3.6 ลอจิกเกทวงจรถอดรหัส

เช่นเดียวกันกับวงจรในรูปที่ 3.4 และวงจรในรูปที่ 3.5 ไม่สามารถหา ไอซี มาตราฐานมารองรับได้จริง ๆ ผู้เขียนต้องการแสดงให้เห็นรูปแบบพื้นฐานในการออกแบบวงจรถอดรหัสที่สามารถเลือกรหัสที่ถอดได้เท่านั้น

ต่อไปนี้เราจะมาออกแบบวงจรถอดรหัสแบบนำไปใช้งานได้จริง ๆ โดยจะใช้ไอซีเบอร์ 74LS138 โดยตารางความจริงของ 74LS138 แสดงในตารางที่ 3.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางแสดงฟังก์ชั่นในส่วนตัวเลือก เราสามารถใช้สัญญาณแอดเดรส A7,A6,A5 มาแทน C,B,A ได้ซึ่งจะได้เอาท์พุทของพอร์ต 60H ออกมาที่ขา Y3 และเอาท์พุทของพอร์ต 80H ออกมาที่ Y4 โดยต้องใช้สัญญาณแอดเดรสที่เหลือ A9,,A8,A4,A3,A2,A1,A0 และสัญญาณAEN ควบคุมอีนาเบิ้ล ในส่วนสร้างสัญญาณอีนาเบิ้ลจะสร้างมาจาก 74LS25 (ภายในเป็น 4 อินพุท นอร์เกท (NOR Gate) 2 ตัว) และใช้ได้ไดโอดกับความต้านทานต่อกันเป็น แอนด์เกท (AND Gate) อีก 1 ตัว ดังรูปที่ 3.7 แสดงวงจรสมบูรณ์ในส่วนของการถอดรหัสพอร์ท



รูปที่ 3.7 วงจรสมบูรณ์ในส่วนของการถอดรหัสพอร์ต

3.5 รายการอุปกรณ์ของการ์ดตรวจสอบระบบคอมพิวเตอร์

รายการ	จำนวน	
1.ไอซีเบอร์ 74LS374	1	ตัว
2.ไอซีเบอร์ 27256	2	ตัว
3.ไอซีเบอร์ 74LS138	1	ตัว
4.ไอซีเบอร์ 7425	2	ตัว
5. 7-เซ็กเมนต์	2	ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.ไดโอดเปล่งแสง	10	ตัว
7.ความต้านทาน 47 กิโลโอมห์	1	ตัว
8.ไดโอด 1N4148	2	ตัว
9.เซอก์เกต		
10.ดิฟสวิทช์	1	ตัว

3.6 วงจรการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.00

วงจรการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.00 แสดงในภาคผนวก ก

3.7 หลักการทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์

การทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์ จะเป็นแบบที่มีความสัมพันธ์กันของเครื่องคอมพิวเตอร์กับการ์ด ซึ่งถูกสร้างขึ้นโดยเฉพาะและการ์ดตัวนี้จะถูกต่อเชื่อมกับโปรแกรม POST ของเครื่องคอมพิวเตอร์โดยตรง เพื่อรับทั้งแอดเดรสและข้อมูลของเครื่องคอมพิวเตอร์เข้ามาเพื่อจะทำการเช็คระบบต่อไป

ก่อนที่จะอธิบายการทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์นี้เพื่อจะสามารถทำความเข้าใจการทำงานได้ง่ายยิ่งขึ้นก็ควรจะทราบถึงองค์ประกอบของการ์ดว่ามีอะไรบ้าง

3.7.1 ภาคดีโคดเดอร์ (Decoder)

ส่วนของภาคนี้จะใช้ไอซีเบอร์ 74LS138 ซึ่งเป็นอุปกรณ์ทางคอมพิวเตอร์ภาคแรกของการ์ดที่ต้องรับแอดเดรสของคอมพิวเตอร์เข้ามาทำการถอดรหัส สัญญาณซึ่งจะใช้ถึงสองตัวเนื่องจากแต่ละตัวจะ 4 บิท จึงต้องใช้สองตัวรวมกันเป็น 8 บิท

3.7.2 ภาคบัฟเฟอร์ (Buffer)

สัญญาณจะทำาการเก็บลำดับขั้นข้อมูลจากเครื่องคอมพิวเตอร์โดยใช้สัญญาณที่ได้จากภาคดีโคดเดอร์ ในภาคแรกมาควบคุมภาคนี้ เพื่อที่จะได้ผ่านสัญญาณข้อมูลไปยังโปรแกรมที่จะตรวจเช็คระบบคอมพิวเตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7.3 ภาคโปรแกรมแสดงผล(Program Display)

ภาคนี้จะเป็นการเก็บข้อมูลของการถอดรหัสพอร์ต 80Hและ60H มาเก็บที่ไอซีเบอร์ 27256 ซึ่งเป็น EPROM เก็บข้อมูลได้ 32 K โดยแบ่งการแสดงผลผลเป็น 4 บิทล่างและ 4 บิทบน ในแต่ละตัวจะอัดโปรแกรมในการแสดงผลออกทาง 7-เซ็กเมนต์

3.7.4 ภาคแสดงผล (Output Display)

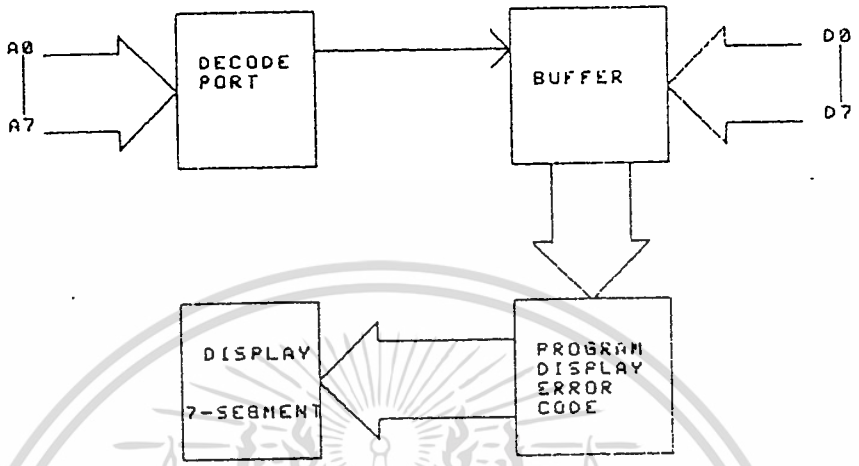
เมื่อโปรแกรมทำการตรวจสอบระบบคอมพิวเตอร์ทั้งหมดแล้วไม่ว่าจะพบจุดเสียหรือไม่ก็ตาม จะต้องมีการแสดงผลให้ผู้ใช้ทราบด้านภาคแสดงผลจะแสดงผลลักษณะตัวเลขรหัส 2 หลัก ซึ่ง7-เซ็กเมนต์แบบขั้วลบร่วม (Common Cathod) จำนวน 2 ตัวมาทำการแสดงผลที่ได้จากพอร์ต 80H และพอร์ต 60H เมื่อแสดงผลเป็นตัวเลขสองหลักแล้ว จึงนำไปเปรียบเทียบข้อความแสดงความผิดพลาด เพื่อที่จะหาจุดเสียของเครื่องคอมพิวเตอร์ต่อไป

จากภาคต่าง ๆ ที่ได้กล่าวมาแล้วจะเห็นได้ว่าอุปกรณ์ทางด้านฮาร์ดแวร์นี้จะมีไม่มากแต่จริง ๆ แล้วอุปกรณ์แต่ละส่วนนั้นมีความสำคัญและจำเป็นต่อการ์ดนี้มากซึ่งจะเห็นว่าอุปกรณ์ดังกล่าวแล้ว ยังมีส่วนสำคัญและจำเป็นอีกส่วนหนึ่งสำหรับการ์ดคือ ข้อความแสดงความผิดพลาดของเครื่องคอมพิวเตอร์ คือข้อมูลรหัสความผิดพลาดของเครื่องคอมพิวเตอร์นั่นเอง นำไปเปรียบกับภาคแสดงผลของการ์ดที่แสดงผลออกมาเป็น รหัสตัวเลข (Number code) เพราะว่าการ์ดจะแสดงผลออกมาเป็นตัวเลขเท่านั้น จึงยังไม่สามารถที่จะรู้อาการเสียของคอมพิวเตอร์ว่าอยู่จุดใดได้ เพราะฉะนั้นจึงจำเป็นต้องมี ข้อความแสดงความผิดพลาดของเครื่องคอมพิวเตอร์มาเทียบหาจุดเสียของคอมพิวเตอร์

เมื่อเข้าใจถึงภาคการทำงานต่าง ๆ หรือส่วนประกอบของการ์ดแล้ว มาดูการทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์กันว่าทำงานอย่างไร เพื่อจะได้ทำความเข้าใจได้ง่ายจึงขออธิบายลักษณะการทำงานเป็นบล็อกไดอะแกรม

จากบล็อกไดอะแกรมจะเห็นว่าการทำงานของการ์ดนี้จะมีภาคใหญ่ ๆ เพียงไม่กี่ภาคและดูไม่ซับซ้อนนัก แต่จริง ๆ แล้วหลักของการ์ดจะอยู่ที่โปรแกรม POST ที่พอร์ต 80H ในเครื่อง AT และที่พอร์ต 60H ในเครื่อง XT ซึ่งจะเป็นโปรแกรมที่ตรวจสอบการทำงานของเครื่องคอมพิวเตอร์ แต่ด้วยตัวการ์ดนี้จะนำเอาพอร์ต 80Hและพอร์ต 60H มาถอดรหัสพอร์ตที่ภาคดีโคดเดอร์พอร์ต ที่รับเอาสัญญาณแอดเดรสเข้ามาถอดรหัสเอาเฉพาะสัญญาณขอบขาลง ไปควบคุมภาคบัพเฟอร์และในขณะเดียวกันสัญญาณข้อมูล ก็มารออยู่ที่ภาคบัพเฟอร์อยู่ก่อนแล้ว รอแต่สัญญาณควบคุมจากภาค ดีโคดเดอร์ จึงจะผ่านสัญญาณข้อมูล เข้าไปส่วนของโปรแกรมได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 บล็อกไดอะแกรมการทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์

จากบล็อกไดอะแกรมจะเห็นว่าการทำงานของการ์ดนี้จะมีภาคใหญ่ ๆ เพียงไม่กี่ภาคและดูไม่ซับซ้อนนัก แต่จริง ๆ แล้วหลักของการ์ดจะอยู่ที่โปรแกรม POST ที่พอร์ต 80H ในเครื่อง AT และที่พอร์ต 60H ในเครื่อง XT ซึ่งจะเป็นโปรแกรมที่ตรวจสอบการทำงานของเครื่องคอมพิวเตอร์ แต่ด้วยตัวการ์ดนี้จะนำเอาพอร์ต 80Hและพอร์ต 60H มาถอดรหัสพอร์ตที่ภาคดีโคดเดอร์พอร์ต ที่รับเอาสัญญาณแอดเดรสเข้ามาถอดรหัสเอาเฉพาะสัญญาณขอบขาลง ไปควบคุมภาคบัพเฟอร์และในขณะเดียวกันสัญญาณข้อมูล ก็มารออยู่ที่ภาคบัพเฟอร์อยู่ก่อนแล้ว รอแต่สัญญาณควบคุมจากภาค ดีโคดเดอร์ จึงจะผ่านสัญญาณข้อมูล เข้าไปส่วนของโปรแกรมได้

เมื่อข้อมูลผ่านไปยังส่วนของโปรแกรมแล้วตัวโปรแกรมที่จะทำการประมวลผลตรวจสอบระบบคอมพิวเตอร์ทั้งหมด โดยตรวเช็คทีละส่วนจนหมด หากพบจุดเสียของเครื่องคอมพิวเตอร์ไม่ว่าจุดใดโปรแกรมจะหยุดการทำงานทันทีแล้วจะแสดงผลออกทาง 7-เซ็กเมนต์ ให้ทราบโดยจะไม่ตรวจจุดเสียต่อไปจนกว่าจะทำการตรวจซ่อมที่จุดนั้นเสียก่อน โปรแกรมจึงทำการตรวจสอบระบบอื่นต่อไป ส่วนในกรณีที่เครื่องคอมพิวเตอร์ไม่มีจุดเสียแต่อย่างใดการ์ดจะทำการตรวจสอบจนครบทั้งหมด หากไม่มีจุดเสียตัวโปรแกรมจะแสดงผลให้ทราบเป็น 00 นั่นคือเครื่องคอมพิวเตอร์ที่ทำการเช็คนี้ไม่มีจุดเสียใด ๆ เลย จะเห็นได้ว่าการตรวจสอบหาจุดเสียของเครื่องคอมพิวเตอร์ทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอมพิวเตอร์ทั้งหมดนั้นเราสามารถรู้ได้โดยใช้เวลาไม่นาน และเร็วกว่าที่ต้องมานั่งตรวจเช็คหาจุดเสียของคอมพิวเตอร์แบบก่อน ๆ และจะมีความแน่นอนมาก

การเปรียบเทียบระหว่างรหัสตัวเลขผิดพลาด กับ ข้อความแสดงความผิดพลาดของการ์ด จะแสดงผลเป็นตัวเลข 2 หลัก เป็นเลขฐาน 16 เมื่อรหัสตัวเลขนี้แล้วจึงนำไปเปรียบเทียบหาจุดเสียของเครื่องคอมพิวเตอร์ โดยที่ข้อความผิดพลาดนี้จะบอกจุดเสียของคอมพิวเตอร์จุดต่าง ๆ ไว้ และเมื่อทราบแล้วจึงทำการตรวจซ่อมหรือเปลี่ยนชุดหรือการ์ดที่เสียของเครื่องคอมพิวเตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 รหัสผิดพลาด (ERROR CODE)

3.8.1 PORT 80H POWER-ON SELF TEST (POST) CODES

AMI BIOS AUDIO POST CODES

BEEP CODE	FATAL ERRORS
1 short	DRAM refresh failure
2 short	Parity circuit failure
3 short	Base 64K Ram failure
4 short	System timer failure
5 short	Processor failure
6 short	Keyboard controller Gate A20 error
7 short	Virtual mode exception error
8 short	Display memory R/W test failure
9 short	ROM BIOS checksum failure

Beep code	Nonfatal error
1 long, 3 short	Conventional/extended memory failure
1 long, 8 short	Display/retrace test failed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8.2 AMI 286 BIOS PLUS PORT 80h POST CODE

CHECKPOINT	MEANING
01h	NMI disabled and 286 register test about to start
02h	286 register test over
03h	ROM checksum OK
04h	8259 initialization OK
05h	CMOS pending interrupt disabled
06h	Video disabled and system timer counting OK
07h	CH-2 of 8253 test OK
08h	CH-2 of delta count test OK
09h	CH-1 delta count test OK
0Ah	CH-0 delta count test OK
0Bh	Parity status cleared
0Ch	Refresh and system timer OK
0Dh	Refresh link toggling OK
0Eh	Refresh period On/Off 50% OK
10h	Confirmed refresh On and about to start 64K memory
11h	Address line test OK
12h	64K base memory test OK
13h	Interrupt vectors initialized
14h	8042 keyboard controller test OK
15h	CMOS read/write test OK
16h	CMOS checksum/battery test OK
17h	Monochrome mode set OK
18h	Color mode set OK
19h	About to look for optional check OK
1Ah	Optional video ROM control OK
1Bh	Display memory R/W set OK
1Ch	Display memory R/w test for alternate display OK
1Dh	Video retrace check OK
1Eh	Global equipment byte set for video OK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1Fh	Mode set call for Mono/color OK
20h	Video test OK
21h	Video display OK
22h	Power-on message display OK
30h	Virtual mode memory test about to begin
31h	Virtual mode memory test stared
32h	Processor in virtual mode
33h	Memory address line test in progress
34h	Memory address line test in progress
35h	Memory below IBM calculated
36h	Memory size computation OK
37h	Memory test in progress
38h	Memory initialization over below IBM
39h	Memory initialization over above IBM
3Ah	Display memory size
3Bh	About to start below 1M memory test
3Ch	Memory test below 1M OK
3Dh	Memory test above 1M OK
3Eh	About to go to real mode (shutdown)
3Fh	Shutdown successful and entered in real mode
40h	About to disable gate A-20 address line
41h	Gate A-20 line disabled successfully
42h	About to start DMA controller test
4Eh	Address line test OK
4Fh	Processor in real mode after shutdown
50h	DMA page register test OK
51h	DMA unti-1 base register test about to start
52h	DMA unit-a channel OK,about to begin CH-2
53h	DMA CH-2 base register test OK
54h	About to test f/f latch for unit-1
55h	f/f latch test both unit OK
56h	DMA unit 1 and 2 programmed OK
57h	8259 initialization over

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

58h	8259 mask register check OK
59h	Master 8259 mask register OK, about to start slave
5Ah	About to check timer and keyboard interrupt level
5Bh	Timer interrupt OK
5Ch	About to test keyboard interrupt
5Dh	ERROR! timer/keyboard interrupt not in proper level
5Eh	8259 interrupt controller error
5Fh	8259 interrupt controllere test OK
70h	Start of keyboard test
71h	Keyboard BAT test OK
72h	Keyboard test OK
73h	Keyboard golbal data initializationh OK
74h	Floppy setup about to start
75h	Floppy setup OK
76h	Hard disk setup about to start
77h	Hard disk setup OK
79h	About to initialize timer data area
7Ah	Verify CMOS battery power
7Bh	CMOS battery verification done
7Dh	About to analyze diagnostics test result for memory
7Eh	CMOS memory size update OK
7Fh	About to check optional ROM C000:0.
80h	Keyboard sensed to enable SETUP
81h	Optional ROM control OK
82h	Printer global data initialization OK
83h	RS-232 global data initialization OK
84h	80287 check/test OK
85h	About to display soft error message
86h	About to give control to system ROM E000.0
87h	System ROM E000.0 check over
00h	Control given to Int 19, boot loader

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8.3 AMI COLOR BIOS PORT 80h POST CODE PORT 80h

CODE	TEST DESCRIPTION
01h	Processor register test about to start, and NMI to be disabled
02h	NMI is disabled; power-on delay starting
03h	Power-on delay complete; any initalization keyboard BAT is in progress
04h	Any initialization before keyboard BAT is reading keyboard SYs bit to check soft reser/power
05h	Soft reset/power-on determined; going to enable ROM (that is disable shadow RAM/cache if any)
06h	ROM enabld; calculating ROM BIOS checksum and waiting for KB controller input buffer to be free
07h	ROM BIOS checksum passed, KB controller I/O free; going to issue BAT command to deyboard controller
08h	BAT command to keyboard controller issued going toverify BAT command
09h	Keyboard controller BAT reault verified keyboard command byte to be writen next
0Ah	Keyboard-command byte code issued; going to write command byte data
0Bh	Keyboard controller command byte written; going to issue Pin-23,24 blocking/unblocking command
0Ch	Pin-23,24 of keyboard controller byte written; going to issue Pin-23, 24 blocking/unblocking command
0Dh	NOP command processing done CMOS shutdown registertest to be done next
0Eh	CMOS shutdown register R/W test passed going to calculate CMOS checksum and update DIAG byte
0Fh	CMOS checksum calculation done and DIAG byte written; CMOS nitialzation to begin (IF INIT CMOS IN EVERY BOOT is set.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10h	CMOS initialization done (if any);CMOS statns register about to initialize for date and time
11h	CMOS Statns register initialized going to disableDMA and interrupt controllers
12h	DMA controller#1,#2,interrupt controller #1,#2 disabld about to disable video display and inti port-B
13h	Video display is disabled and port B initialized chipset init/auto memory ditection to begin
14h	Chipset initialization/anto memory detection over; 8254 timer test about to start
15h	CH-2 timer test halfway;8254 CM-2 timer test to be complete
16h	Ch-2 timer test over;8254 CM-1 timer timer test to be complete
17h	Ch-1 timer test over;8254 CH-0 timer timer test to becomplete
18h	CH-O timer test over; about to start memory refresh
19h	Memory refresh started; memory refresh test to be done next
1Ah	Memory refresh line is toggling; to check 15 microsecand On/Off time
1Bh	Memory refresh period 30 micro-second test completebase 6-K memory test about tostart
2Oh	Base 64K memory test started; address line test to be done next
21h	Address line test passed; going to do toggle party
22h	toffle parity over; going for sequential data R/W test
23h	Base 64K sequential data R/W test passed; any setnp before interrupt vector initialization about to start
24h	Setnp requned before vector initialization complete; interrupt vector initialization about to begin
25h	Interrupt vector initialization done; going to read I/O port of 8042 for turbo switch (if any)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

26h	I/O port of 8042 is read; going to initialize global data for turbo switch
27h	Global data initialization is over; any initialization after interrupt vector to be done next
28h	Initialization after interrupt vector is complete; going for monochrome mode setting
29h	Monochrome mode settin is done; going for codemode setting
2Ah	Color mode setting is done;about to go for toggleparity before optional ROM test
2Bh	Toggle parity over,about to give control for any setup required before optional video ROM check
2Ch	Processing before video ROM control is done;about to look for opticnal video ROM and give control
2Dh	Optional video ROM control is done;about to give control to do any processing after video ROM retyrns control
2Eh	Return from processing after the vidco ROM control; if EGA/VGA not found,then do display memory R/W test
2Fh	EGA/BGA not found; display memory R/W test about to begin
30h	Display memory R/W test passed; about to look forthe retrace checking
31h	Dispiay memory R/W test or retrace checking failed;about to doaltemate display memory R/W test
32h	Altemale display memory R/W test passed; about to look for the aitemate display retrace checking
33h	Video display checking over; verification of display type with switch setting and actnal card to begin
34h	Verification of display adapter done; display mode to be set next
35h	Display mode set complete; BIOS ROM data area about to be checked
36h	BIOS ROM data area check over;going to set cursor for pover-on message

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

37h	Cursor setting for power-on message ID complete;going to display the power-on message
38h	Power-on message display complete;going to display the reference string
39h	New cursor position read and saved; going to display the referemce string
3Ah	Reference string display is overgoing to dicsplay the Hit <Esc> message
3Bh	Hit <Esc> message displayed; virtual mode memory test about to start
40h	Preparation for virtual mode test started; going to verity from video memory
41h	Returned after verifying from display memory;going to prepare the descriptor tables

code	Test description
42h	Descriptor tables prepared; going to enter virtual mode for memory test
43h	Entered in virtual mode;going to enable interrupts for diagnostics
44h	Interrupts enable(if diagnostics swich ison);going to initialize data to check memory wrap-around at 0:0
45h	Data initialized; going to check for memory wrap-around at 0:0 and find total system memory size
46h	memory wrap-around test done; memory-size calculation over ;about to go writing patterns to test memory
47h	Patterns tobe test-written in extended memory going to written patterns in 640K memory
48h	Patterns written in base memory; going to determine amount of memory below 1M memory
49h	Amount of memory below 1M found and verified;going to determine amount of memory above 1M memory

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4Ah	Amount of memory above 1M found and vertified;going for BIOS ROM data area check
4Bh	BIOS ROM data area check over; going to check <Esc> and clear memory below 1M for soft reset
4Ch	Memory below 1M cleared (Soft Reset); going tocheck <Esc> and clear memory below 1M for soft reset
4Dh	Memory above 1M cleared (Soft Reset);going tosave the memory above 1M
4Eh	Memory test started (No Soft Reset); about to display the first 64K memory test
4Fh	Memory size display started; will be updateddnring memory test; going for squential and rendom memory test
50h	Memory test below 1M complete; going toadjust memory size for relocation and shadow
51h	Memory size adjusted due to relocation/shadow; memory test above 1M to follow

code	Test description
52h	Memory test above 1M complete; going topreppar to go back to real mode
53h	CPU registers are saved includung memory size; going to enter in real mode
54h	Shutdown suuccessful, CPU in real mode; going to restore register save during preparation for shutdown
55h	Register restored; going to disableGate /.20address line
56h	A20 address line disable succesful; BIOS ROM data area about to be checked
57h	BIOS ROM data area check hafway;BIOS ROM data area check to be coomplet
58h	BIOS ROM data area check over; going to clear Hit <ESC> message
59h	Hit<ESC> message cleared;<WAIT..> messagedisplayed; about to start DMA and nterrupt controller test

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

60h	DMA page-register test passed; about to verify from display memory
61h	Display memory verification over;about to gotoDMA # 1 base resister test
62h	DMA # 1 base resister test passed; about go tofor DMA # 1 base resister test
63h	DMA # 2 base resister test passed; about to go for BIOS ROM data area check
64h	BIOS ROM data area check halftway; BIOS ROM data area check to be complete
65h	BIOS ROM data area check over; about to program DMA unit 1 and 2
66h	DMA unit 1 and 2 programing over; about to initialize 8259 interrupt controller
67h	8259 initialization over; about to start keyboard test
80h	Keyboard test started, chearing output buffer,checking fir stnck key; about to issne keyboard reset command
81h	Keyboard reset error/stnck key fonnd; about to issne keyboard controller interface test command
82h	Keyboard controller interface test over; about to write command byte and initialize circular bnffer
83h	Command byte written,global data in itialization done; about tocheck for lock-key
84h	Lock-key checking over; about to check for memory-size mismatch
85h	Memory size check done; about to display soft error and check for password or bypass setnp
86h	Password checked; about to do programming before setnp
87h	Programming before setnp complete; going to CMOS setnp orígram
88h	Retnmed from CMOS setnp program and screenis cleared;about to do programming after setnp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

89h	Ptogramming after setup complete; going to display power-on sereen message
8Ah	First screen message displayed; about to display <WAIT..>
8Bh	<WATH....> message displayed; about to domain and video BIOS shadow
8Ch	Main and BIOS shadow successful; Setup options programming after COMS setup about to start message
8Dh	Setup optionsare programmed,mouse check and initialization to be done next
8Eh	Mouse check and initialization complete;going for hard disk, floppy reset
8Fh	Floppy check returns that flopy is to beinitialized; floppy setup to follow
90h	Floppy check returns that floppy is to beinitialized; floppy setup to follow
91h	Hard disk presence; about to go for BIOS ROMdata area check to be complete
92h	Hard disk setup complete; about to go for BIOM ROM data area check to be complete
93h	BIOM ROM data area check halfway; BIO ROM data area check to be complete
94h	BIOM ROM data area check over; going to set base and extendedmemory size
95h	Memory size adjusted dne to mouse and harddisk type 47 support;going to verify display memory
96h	Retumed after verifying display memory; going to doinitialization before C8OO iotional ROM control
97h	Any initialization before C8OO optional ROM control is over; optional ROM check and control to be done next
98h	Optional ROM control is done;about to do any required processing after optional ROM returns control
99h	Any initialization required after optional ROM test over; going to set up timer data area and printer base address

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9Ah	Retum after setting timer and printer base address; going to set that RS-232 baseaddress
9Bh	Rétnmed after RS-232 base address; going to do any initialization before coprocessor test
9Ch	Required initiaization before coprocessor is over; going to initialize tha coprocessor next
9Dh	Coprocessor initializef;going to do any initialization after copr ocessor test
9Eh	Initialization after coprocessor test is complete; going to check extended keyboard,deyboard ID, and Num Lock
9Fh	Extended keyboard check is doneID flag set, Num Lock on/off;keyboard ID command to be issncd
AOh	Keyboard ID command issued; keyboaid ID
A1h	Keyboard ID flag reset; cache memory test to follow
A2h	Cache memory test over; going to display any soft errors
A3h	Soft error display complay; going to set the keyboard type matic
A4h	Keyboard typematic rate set; going to program memory wait states
A5h	Memory wait states programming over screen to be cleared next
A6h	Screen cleared; going to enable parity and NMI
A7h	NMI and parity enabled; going to do any initialization requred befoer giving control to optional ROM at EOOO
A8h	Initialization before EOOO ROM contol; goingto do any
A9h	Returned from EOOO ROM control; going to do any initialiaztion required afrer afrer EOOO optional ROM comtrol is over'
AAh	Initialization after EOOO optional ROM control is over; going to display the system configuration
OOh	System configuration is displayed; going to give control to Int 19h boot loader

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8.4 Award BIOS Port 80h POST Codes

Port 80h

Code	Code meaning
O1h	Processor Test I. Processor statns verification Tests the following processor-statns flags; carry, zero, sign, and overflow. The BIOS sets each flag, verifies that they are set,and tnms each flag off and verifies that it is off.Failnre of a flag causes a fatal error.
O2h	Determine POST Type This test determines Whther the statns of the system is manufactring or normal. The statns can be set by a physical jumper on some motherboards. If the statns is normal,the POST contires through and, assuming on errrs, boot is attempted. If mannfactnringPOSTis rnn in continuous loop. and boot is not attempted.
O3h	8042 Keyboard Controller. Tests controller by sending TEST KBDR command (AAh) and verifying that controller reads command.
O4h	8042 Keyboard Controller. Verifies that keyboand controller retnmed AAh, sent in test 3.
O5h	Get Mannfactnring Status.The last test in the mannfactnring cycle. If test 2 found tha statns to be mannfactnring.this POST triggers a resct and POST I through 5 are repeated continuously.
O6h	Initialize Chips. POST O6h performs these functions: disables color and mono video,disables parity circuits,disables DNA(8237) chips. resets math co-processor, initializes timer 1 (8055), clears Dma chip, clears all page registers, and clears COMS shutdown byte.
O7h	Processor Test 2. Reads, writes, and verifies all CPU registers except SS, SP, and BP with data pattern FF and OO.
O8h	Initialize COMS Timer. Updates timer cncle nomnally.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

09h	EPROM Checksun Checksuma EPROM; test failed if sum not eqnal to 0. Also checksums singe-on message.
0Ah	Initialize Video Interface. Initialize video controller register 6845 to the following 80 characters per row 25 rows per screen 8/14 scan lines per row for mono/color First scan line of cursor 6/11 Last scan line of cursor 7/12 Reset display offset to O
OBh	Test Timer (8254) Channel O.These three timer tests verify that the 8254 timer chip is functioning properly.
OCh	Test Timer (8254) Channel 1.
ODh	Test Timer (8254) Channel 2.
OEh	Test COMS Shutdown Byte. Uses a walking bet algorithm to check interface to COMS circuit
OFh	Test Extended CMOS. Onmotherboards with chipsets that support extended CMO configurations, such as Chips & Techonlogies, the BIOS tables of CMOS information are used to configure the chip set These chip sets have an extended storage mechanism that enablcs the user to save a desired system configuration after the power is turne off. A checksum is used to verify the validity of the extended storage and,if valid, permit the information to be loaded into extended CMOS RAM
10h	Test DMA Chennel 0. These three functions initialize the DMA (direct memory access) chip and then test the chip using an AA,55,FF,00 pattern. port addressas are used to check the address circuit to DMA page registers.
11h	DMA Channel 1.
12h	DMA Page Regsiters.
13h	Keyboerd Controller. Test keyboard controller interface.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

28h	8242. Optional intel 8248/8248 keyboard controlle detection and support
29h	Reseved.
2Ah	Initialize Keyboard. initialize keyboard controller.
2Bh	floppy Drive and Controller Initializes flooppy disk drive controller and any drives present.
2Ch	Detect and Initializes Serial Port.Initializes any serial ports present.
2Dh	Detect and Initializes Parallel Ports Initializes any parallel ports present.
2Eh	Initialize Hard Drive and Controller Initializes any ard drive and any drives pesent
2Fh	Detect and Initialize Math Coprocessor.Initializes math coprocessor.
30h	Reserved.
31h	Detect and Initialize Option ROMs Initializes any Option ROMs. present from C800h to EFFFh.
3Bh	Initialize secondary Cach with OPTi chipset. Initializes secondary cache controller for systems based on the OPTi chipset(486 only)
CAh	Micronics Cache alnitialization.detects and initializes Micronics cache controller if preset.
CCh	NMI Handler Shutdown Depects untrapped Non-Maskable interrupts during boot
EEh	Unexpected Processor Exception.
FFh	Boot Attemmpt. When the POst is complete if all the system components and peripherals are initialized,and if no errorflag were set(such as memory size error),then the system attempts to boot.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8.5 Phoenix BIOS Fatal System-Board Errors

Beep code	Code at Port 80h	Description
None	01h	CPU register test in progress
1-1-3	02h	CMOS write/read failure
1-1-4	03h	ROM BIOS checksum failure
1-2-1	04h	Programmable interval time failure
1-2-2	05h	DMA initialization failure
1-2-3	06h	DMA page register write/read failure
1-3-1	08h	RAM refresh verification failure
None	09h	First 64K RAM test in progress
1-3-3	0Ah	First 64K RAM chip or data line failure,multibit
1-3-4	0Bh	First 64K RAM odd/even logic failure
1-4-1	0Ch	Address line failure first 64K RAM
1-4-2	0Dh	Pairity failure first 64K RAM
2-1-1	10h	Bit 0 first 64K RAM failure
2-1-2	11h	Bit 1 first 64K RAM failure
2-1-3	12h	Bit 2 first 64K RAM failure
2-1-4	13h	Bit 3 first 64K RAM failure
2-2-1	14h	Bit 4 first 64K RAM failure
2-2-2	15h	Bit 5 first 64K RAM failure
2-2-3	16h	Bit 6 first 64K RAM failure
2-2-4	17h	Bit 7 first 64K RAM failure
2-3-1	18h	Bit 8 first 64K RAM failure
2-3-2	19h	Bit 9 first 64K RAM failure
2-3-3	1Ah	Bit 10 first 64K RAM failure
2-3-4	1Bh	Bit 11 first 64K RAM failure
2-4-1	1Ch	Bit 12 first 64K RAM failure
2-4-2	1Dh	Bit 13 first 64K RAM failure
2-4-3	1Eh	Bit 14 first 64K RAM failure
2-4-4	1Fh	Bit 15 first 64K RAM failure

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3-1-1	20h	Slave DMA register failure
3-1-2	21h	Master DMA register failure
3-1-3	22h	Master interrupt mask register failure
3-1-4	23h	Slave interrupt mask register failure
None	25h	interrupt vector loading in progress
3-2-3	27h	Keyboard controller test failure
None	28h	CMOS power failure/checksum calculation in progress
None	29h	Screen initialization validation in progess
3-3-4	2Bh	Screen initialization failure
3-4-1	2Ch	Screen retrace failure
3-4-2	2Dh	Search for video ROM in progess
None	2Eh	Screen running with video ROM
None	30h	Screen operable
None	31h	Monochrome monitor operable
None	32h	Color monitor(40 column) operable
None	33h	Color monitor(80 column) operable

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8.6 Nonfatal System-Board Error

Beep code	code at Port 80h	Description
4-2-1	34h	Timer tick interrupt test in progress or failure
4-2-2	35h	Shutdown test in progress or failure
4-2-3	36h	Gate A20 failure
4-2-4	37h	Unexpected interrupt in protected mode
4-3-1	38h	RAM test in progress or address failure>FFFFh
4-3-2	3Ah	Interval timer Channel 2 test or failure
4-3-4	3Bh	Timer-of-day clock test or failure
4-4-1	3Ch	Serial port test or failure
4-4-2	3Dh	Parallel port test or failure
4-4-3	3Eh	Math coprocessor test or failure
low 1-1-2	41h	System-boar select failure
low 1-1-3	42h	Extended CMOS Ram failure

3.8.7 QUADYEL POST Error Code (port 80H)

02	Flag test
04	Register test
06	System hardware initialization
08	Initialize chip set checksum
0A	BIOS ROM checksum
0C	DMA page register test
0E	8254 timer test
10	8254 timer initialization
12	8237 DMA controller test
14	8237 DMA initialization
16	Initialize 8259/Reset coprocessor
18	8259 interrupt controller test
1A	Memory refresh test
1C	Base 64KB address test

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1E	Base 64KB memory test
20	Base 64KB test (upper 16 bits)
22	8742 Keyboard self test
24	MC146818 CMOS test
26	Star first protected Mode test
28	Memory Sizing test
2A	Autosize memory chips
2C	Chip inter leav enable test
2E	First protected mode test exit
30	Unexpected shutdown
32	System board memory size
34	Relocate shadow ram if configured
36	Configure EMS system
38	Configure wait states
3A	Reset 64K base ram
3C	CPU speed calculation
3E	Get switches from 8042
40	Configure CPU speed
42	Initialize interrupt vector
44	Verify video configuration
46	initialize video system
48	Test unexpected interrupts
4A	Start scond proteced mode test
4C	verify LDT instruction
4E	verify TR instruction
50	verify LSL instruction
52	verify LAR instruction
54	verify VERR instruction
56	Unexpected exception
58	Address line 20 test
5A	Keybord ready test
5C	Determine AT or XT keyboard
5E	Start third protected mode test

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

60	Base memory test
61	base memory address test
62	Shadow memory test
66	Extended memory test
68	Extended address test
6A	Determine memory size
6C	Display error messeges
6E	Copy BIOS to shadow memory
70	8254 clock test
72	MC1468 real time clock test
74	Keyboard stuck key test
76	Initialize hardware interrupt vector
78	Math Coprocessor test
7A	Determine COM ports avilable
7C	Determine LPT port avilable
7E	Initialize BIOS data area
80	Determine floppy/fixed controller
82	Floppy disk test
84	Fixed disk test
86	External Rom scan
88	System lock test
8A	Wait for F1 key pressed
8C	Final system initialization
8E	Interrupt 19 Boot loader
B0	Unexpected interrupt

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1คำแนะนำก่อนทำการทดลอง

เนื่องจากเมนบอร์ดเครื่องคอมพิวเตอร์มีหลายรุ่นหลายแบบด้วยกันดังนั้น การทดลองจะได้ผลที่แตกต่างกันออกไป อาจทำให้เกิดปัญหาขึ้นได้ เพื่อให้การทดลองและการอ้างอิงเป็นไปในแนวทางเดียวกัน และถือว่าเมนบอร์ดที่ใช้ในการทดลองมีคุณสมบัติดังนี้

1.เป็นเครื่องคอมพิวเตอร์ IBM/AT มีจอภาพ แป้นพิมพ์และฮาร์ดดิสก์ต่ออยู่

2.เมนบอร์ดจะมีคุณสมบัติหลัก ๆ ดังนี้

1.ซีพียู 386DX-40

2.ใช้ชิพสนับสนุนบนเมนบอร์ดของOPT1สองชิพคือ2C495SLC,82C206

3.ใช้ไบออสของ AMI ที่อยู่ภายในรอมชิพเดียว

4.การ์ดที่อยู่บนเมนบอร์ดจะมีเพียง การ์ดควบคุมจอภาพและการ์ดควบคุมดิสก์ไดรว์เท่านั้น

สิ่งสำคัญอีกประการหนึ่ง คือ หลังจากทำการเปิดเครื่องคอมพิวเตอร์แล้ว ถ้าเปิดอีกครั้งควรเว้นระยะให้ห่างกันประมาณ 10 วินาที ในบางกรณีอาจใช้สวิทช์รีเซ็ทหน้าเครื่องแทนก็ได้

4.2 การติดตั้งการ์ดตรวจสอบระบบคอมพิวเตอร์บนเมนบอร์ด

ก่อนที่จะติดตั้ง การ์ดตรวจสอบ ควรตรวจสอบแหล่งจ่ายไฟที่ปรากฏออกที่สล็อตก่อนว่ามีครบหรือไม่ หรือมีการลัดวงจรกับส่วนอื่น ๆ หรือไม่ มิฉะนั้นเมื่อเริ่มจ่ายไฟเข้าเครื่องอาจทำให้การ์ดตรวจสอบเสียหายได้ จากนั้นให้ทำตามขั้นตอนต่อไปนี้

1.หยุดจ่ายไฟเข้าเครื่อง

2.ถอดกล่องหรือฝาคลอบ โดยถอดสกูรทางด้านหลัง

3.ใส่การ์ดตรวจสอบระบบคอมพิวเตอร์เข้าไปในสล็อตอย่างระมัดระวัง ไม่ต้องออกแรงกดมากเกินไปซึ่งอาจเกิดการชำรุดเสียหายได้

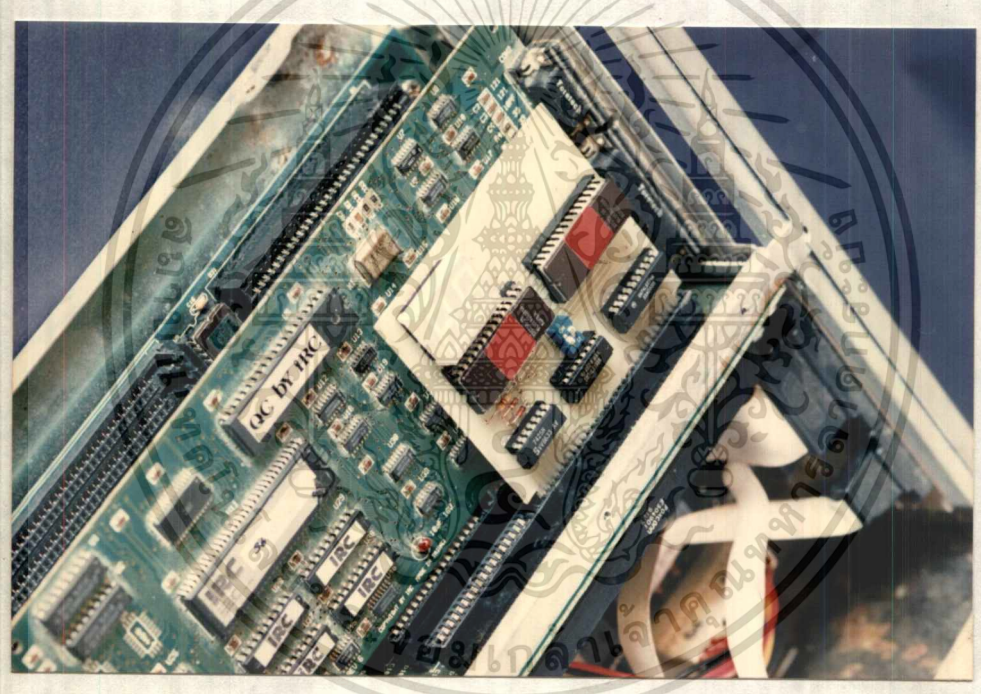
4.ตรวจสอบดูขาของการ์ดจะต้องเข้ากับร่องเสียบของสล็อตทุกขาเท่า ๆ กัน

5.จ่ายไฟเข้าเครื่อง ไดโอดเปล่งแสงและ7-เซ็กเมนต์จะติดสว่างถือว่าการติดตั้งการ์ดตรวจสอบระบบเสร็จสิ้นแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่เมนบอร์ดเสียและจำเป็นต้องซ่อมแซมอย่างแน่นอนแล้ว ควรถอดเมนบอร์ดออกมาจากกล่องจะทำให้การตรวจซ่อมทำได้คล่องตัวกว่าอยู่ในกล่อง

อีกประการหนึ่ง ถ้ามีการตรวจซ่อม เมนบอร์ดหลาย ๆ แผ่น และพึ่งเริ่มใช้การ์ดตรวจสอบคำแนะนำที่น่าจะมีประโยชน์คือ ควรมีสมุดบันทึกอาการต่าง ๆ ที่แสดงโดยการ์ดตรวจสอบและการเสียของอุปกรณ์ตัวใดเอาไว้ เมื่อทำไปได้หลาย ๆ บอร์ดแล้วจะเห็นว่าส่วนมากแล้วการเสียของเมนบอร์ดจะซ้ำ ๆ กันทำให้ประหยัดเวลาไปได้มาก



รูปที่ 4.1 การติดตั้งการ์ดตรวจสอบระบบคอมพิวเตอร์บนเมนบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองการตรวจสอบแรงดันไฟต่าง ๆ บนเมนบอร์ด

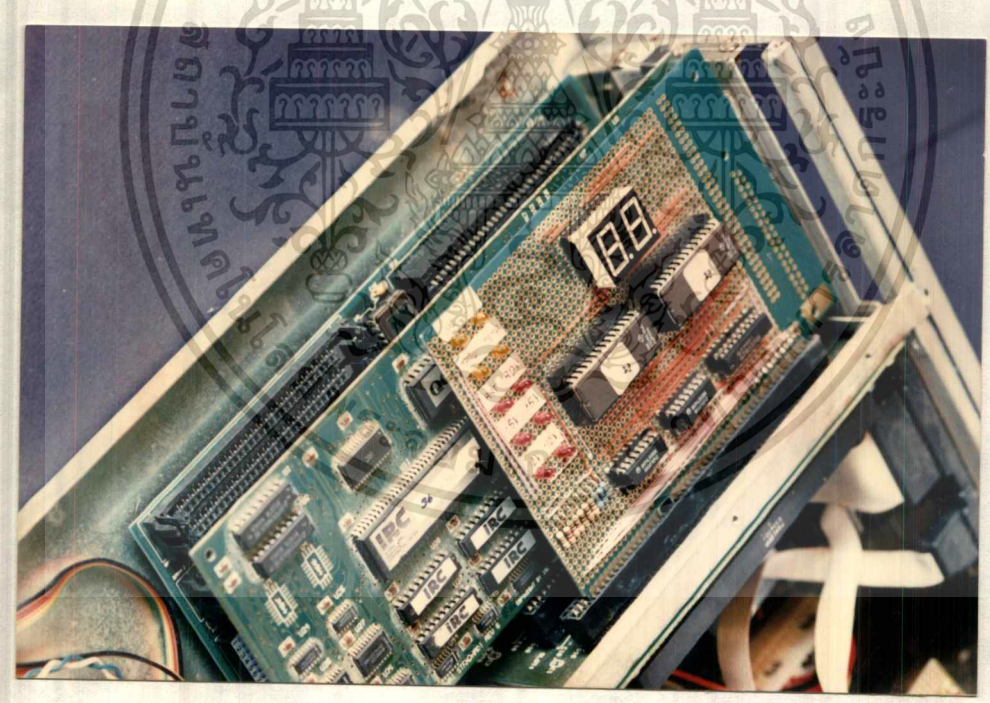
4.3.1 จุดมุ่งหมาย

เพื่อใช้การ์ดตรวจซ่อมตรวจสอบไฟต่าง ๆ บนเมนบอร์ดและทำความคุ้นเคยกับการ์ด

4.3.2ขั้นตอนการทดลอง

1. จ่ายไฟเข้าเครื่อง

2.ในสภาวะเริ่มต้นในการทำงานของการ์ดให้สังเกตที่ไดโอดเปล่งแสงแสดงสภาวะสัญญาณ +12 V,-12 V, +5 V,-5 V (สีแดงขวามือ) และ RST,RDY (สีเหลืองถัดขึ้นไป) จะติดสว่างชั่วครู่ต่อมา ไดโอดเปล่งแสงด้าน RST และ RDY จะดับ ส่วน +12 V,-12 V, +5 V,-5 V จะยังคงติดสว่างต่อไป



รูปที่ 4.2 การทดลองการตรวจสอบแรงดันไฟต่าง ๆ บนเมนบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.3 ผลการทดลอง

1.ไฟเลี้ยงของระบบมาครบทุกแรงดัน

ในกรณีที่มาไม่ครบให้ซ่อมที่จุดนี้ก่อนโดยตรวจสอบแหล่งจ่ายไฟว่าก่อนที่จะเสียบเข้าเมนบอร์ดครบหรือไม่

ถ้ามีให้ตรวจสอบบนเมนบอร์ดว่ามีส่วนใดส่วนหนึ่งลัดวงจรอยู่หรือไม่ อาจทำให้ส่วนป้อนแหล่งจ่ายไฟทำงาน สังเกตได้โดยดูจากพัดลมระบายความร้อนที่แหล่งจ่ายไฟ เมื่อเริ่มเปิดพัดลมจะหมุนเร็วแล้วต่อมาจะหมุนช้าลงและหยุดไปในที่สุดหรือลายทองแดงบนเมนบอร์ดขาด

วิธีการตรวจซ่อมได้ง่าย ๆ คือใช้ลอจิกโพรบตรวจสอบที่ขา Vcc ของไอซีต่าง ๆ เริ่มจากที่ใกล้แหล่งจ่ายไฟที่สุด ไปยังด้านไกล ในบางครั้งอาจใช้นิ้วมือแตะตามไอซี
ต่าง ๆ เพื่อการตัดสินใจเบื้องต้นก็ได้ ถ้าไอซีนั้นร้อนจนเกินไปเมื่อเทียบกับตัวอื่นในตระกูลเดียวกัน 74LS หรือ 74F อาจเป็นไปได้ว่าการเสียนั้นเกิดการลัดวงจรภายในจึงทำให้กินไฟมากกว่าไอซีนั้น ๆ เย็นเกินไปเมื่อเทียบกับตัวอื่นในตระกูลเดียวกัน อาจเป็นไปได้ว่าการเสียนั้นเปิดวงจรภายในจึงทำให้กินไฟน้อยกว่าปกติ วิธีนี้เป็นการกำหนดง่าย ๆ ว่าควรวัดหรือให้ความสนใจกับไอซีตัวใดก่อน มิได้หมายความว่า ไอซีตัวนั้นเสียในกรณีที่แหล่งจ่ายไฟ ข้อสังเกตุประการหนึ่งคือแหล่งจ่ายไฟแบบสวิทชิ่งบางตัวต้องต่อโหลดให้จึงจะให้แรงดันออกมา

2. วงจรในส่วนรีเซ็ททำงานถูกต้อง

ถ้าไดโอดเปล่งแสง RST ติดสว่างอยู่ตลอดเวลา ให้ตรวจสอบสัญญาณ Power Good ที่มาจากแหล่งจ่ายไฟว่าถูกต้องเป็นไปตามข้อกำหนดหรือไม่ ในกรณีที่ถูกต้องให้ตรวจสอบวงจรในส่วนของรีเซ็ทบนเมนบอร์ดทั้งหมด

3.ในกรณีที่ไดโอดเปล่งแสง RDY ติดสว่างอยู่ตลอดเวลาว่ามีอุปกรณ์อินพุท/เอาท์พุทบางตัวทำให้สภาวะเกิดสภาวะรออยู่ในวงรอบคำสั่งของซีพียู ตลอดเวลา ทำให้คำสั่งนั้น ๆ ไม่สามารถทำให้เสร็จสิ้นได้ ส่งผลให้โปรแกรมไบออสไม่สามารถรันต่อไปได้จนสิ้นขบวนการ สาเหตุหนึ่งที่พบบ่อย ๆ อาจมาจากการ์ดต่าง ๆ ที่เสียบบนสล็อตเกิดการชำรุดเสียหาย

วิธีการตรวจสอบง่าย ๆ ว่าอาการเสียมาจากการ์ดหรืออยู่บนเมนเบอร์ด คือให้ถอดการ์ดเหล่านี้ออกให้หมด แล้วทะยอยใส่เข้าไปทีละการ์ดพร้อมทั้งสังเกตที่ไดโอดเปล่งแสง RDY ด้วย ในกรณีที่ การ์ดใดการ์ดหนึ่งเสีย เมื่อใส่การ์ดนั้นเข้าไปจะทำให้ ไดโอดเปล่งแสง RDY ติดค้างตลอดเวลาหลังจากเปิดไฟเข้าเครื่อง ในกรณีถอดการ์ดออกทุกแผ่นแล้วและไดโอดเปล่งแสง RDY ยังคงติดค้างอยู่ ให้ตรวจหาและตรวจซ่อมอาการนี้ก่อนที่จะทำขั้นตอนต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การทดลองเรื่องทำความคุ้นเคยกับรหัสผิดพลาด (ERROR CODE)

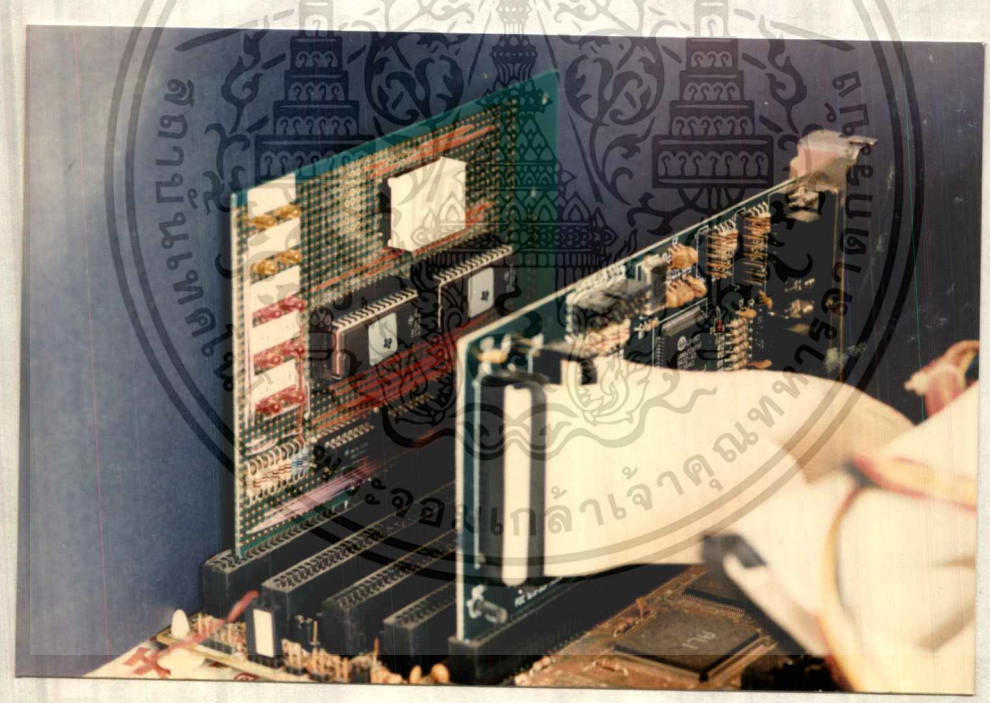
4.4.1 จุดมุ่งหมายของการทดลอง

เพื่อใช้การ์ดตรวจสอบทำการตรวจสอบดู รหัสผิดพลาดและตำแหน่งแอดเดรสต่าง ๆ

4.4.2 ขั้นตอนการทดลอง

1.จ่ายไฟเข้าเครื่อง

2.ให้สังเกตุการแสดงผลที่ไดโอดเปล่งแสงแบบ 7 ส่วน ซึ่งจะแสดง รหัสผิดพลาดออกมาตลอดเวลา โดยรหัสผิดพลาดเริ่มจาก 00 แล้วไป 02H ไปเรื่อย ๆ ซึ่งจะแสดงการเปลี่ยนแปลงเร็วบ้างช้าบ้างสลับกันไป



รูปที่ 4.3 แสดงฟังก์ชั่นทางฮาร์ดแวร์ต่าง ๆ ทำงานถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.กระทั่งรหัสผิดพลาดมีค่าเป็น 00 แสดงว่าฟังก์ชั่นก์ทางฮาร์ดแวร์ต่าง ๆทำงานถูกต้อง เครื่องจะเริ่มทำการโหลด ดอส (DOS) จากดิสค์เพื่อทำาการรีบูตระบบ

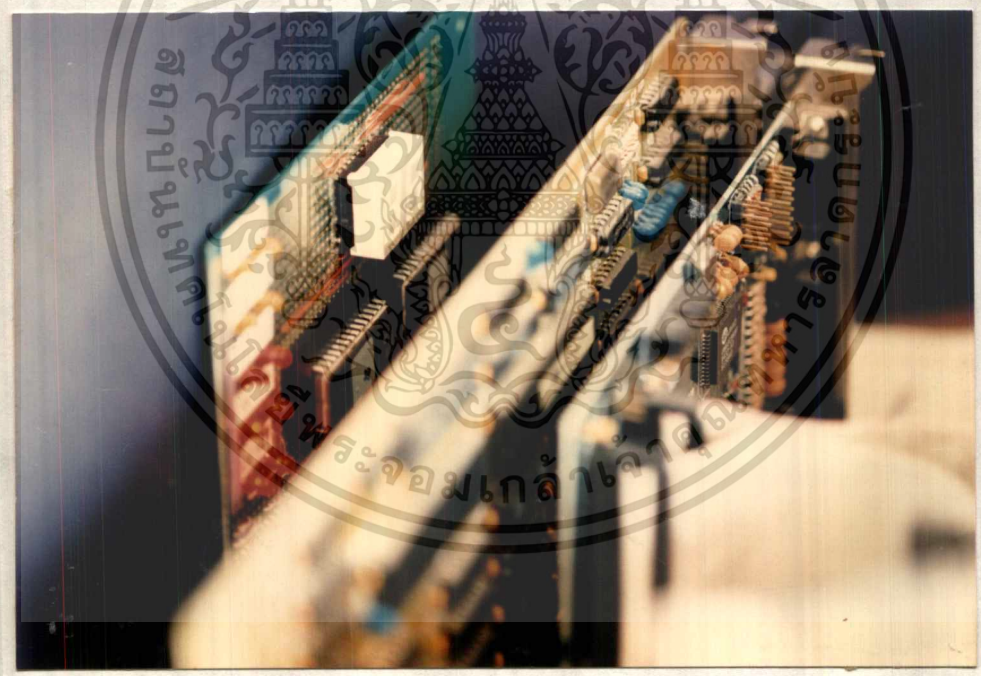
4.ทำการรีเซ็ทเครื่องผ่านทางสวิทช์ RESET โดยทำการกดสวิทช์ค้างไว่ก่อน ในขั้นตอนนี้จะสังเกตเห็นว่าไดโอดเปล่งแสงของ RST จะติดสว่างตลอดเวลาและจะดับลงก็ต่อเมื่อปล่อยสวิทช์ RESET กลับคืนสู่สภาวะปกติ

4.5 การทดลองเรื่องอ่านค่ารหัสผิดพลาด (ERROR CODE)

4.5.1 จุดมุ่งหมายของการทดลอง

อ่านค่ารหัสผิดพลาดที่เกิดขึ้นแล้วแปลงความหมายได้โดยให้ดูที่ข้อมูลแสดงข้อผิดพลาด (Error massaga data)

4.5.2 ขั้นตอนการทดลอง



รูปที่ 4.4 การแสดงผลรหัสผิดพลาดโดย 7- เซ็กเมนต์

1. ปิดเครื่องแล้วถอดแป้นพิมพ์ออกจากเมนบอร์ดเพื่อให้เกิดข้อผิดพลาดขึ้น

2.เปิดเครื่องแล้วดูผลจากแผงเสดงผลในส่วนของ รหัสผิดพลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.รหัสผิดพลาดจะแสดงข้อมูล 85 ค้างอยู่ตลอดเวลา เปิดดูตารางของ AMI ดูค่ารหัสเช็คจุด (Checkpoint Codes) ที่ 85 จะแสดงความดังนี้

85h About to display soft error massaga

"มีการแสดงข้อมูลการผิดพลาดเล็กน้อย (soft error) ออกมาบนจอภาพ"

4.ที่จอภาพจะปรากฏข้อความว่า

Keyboard error

Press<F1> to RESUME

"มีข้อผิดพลาดเกี่ยวกับแป้นพิมพ์"

รูปที่ 4.5 การแสดงผลข้อความผิดพลาดบนหน้าจอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์

5.1 สรุปผลการทดลอง

จากปริญญาณนิพนธ์เรื่อง "การ์ดตรวจสอบระบบคอมพิวเตอร์" คือการตรวจสอบระบบเครื่องคอมพิวเตอร์สำหรับบุคคล (Personal Computer) ทั่ว ๆ โดยอาศัยโปรแกรมตรวจเช็คระบบภายในเครื่องคอมพิวเตอร์เอง ซึ่งโปรแกรมนี้จะเริ่มปฏิบัติการ เมื่อเปิดเครื่องคอมพิวเตอร์สักครู่หนึ่งและจะรายงานผลแต่ละขั้นตอนของการตรวจสอบไปยังพอร์ทหมายเลข 80H ในเครื่อง AT และ 60H ในเครื่อง XT ซึ่งการ์ดตรวจสอบระบบคอมพิวเตอร์นี้ก็อาศัยหลักการนี้โดยนำข้อมูลจากพอร์ต 80H หรือ 60H มาใช้และต้องทำความเข้าใจการใช้ I/O Port ของเครื่องคอมพิวเตอร์คือการถอดรหัสเลือกค่าแอดเดรสของพอร์ตที่ต้องการเพื่อนำมาแสดงผลทาง 7- เซ็กเมนต์ ที่จะแสดงผลออกมาเป็นเลขฐานสิบหก 2 หลัก แล้วนำค่ารหัสผิดพลาด (Error code) นี้นำไปเทียบกับตารางรหัสผิดพลาด เพื่อค้นหาอาการเสียของเครื่องคอมพิวเตอร์ ในกรณีที่มีอาการเสียของเครื่องคอมพิวเตอร์มากกว่า 1 อาการ การ์ดตรวจสอบระบบคอมพิวเตอร์จะทำการตรวจสอบเพื่อค้นหาอาการเสียของเครื่องคอมพิวเตอร์ต้องมีการซ่อมอาการเสียที่จุดนั้น ๆ ก่อน การ์ดตรวจสอบระบบคอมพิวเตอร์นี้ถึงจะเช็คไปจนกว่าจะพบอาการเสียถัดไป และต้องมีการซ่อมอาการเสียจนเสร็จที่จุดเสียถัดมา จึงจะทำการตรวจเช็คจนจบการทำงาน

การ์ดตรวจสอบระบบคอมพิวเตอร์ นับมีประโยชน์อย่างมากเมื่อใช้เป็นสื่อการเรียนการสอนที่มีเนื้อหาเกี่ยวข้องกับระบบคอมพิวเตอร์

5.2 ประโยชน์ที่ได้รับจากการทำงาน

1.ทำให้ได้รับความรู้ ความเข้าใจ การทำงานของระบบคอมพิวเตอร์เพื่อเป็นประโยชน์ในการนำมาเป็นหลักการทำงานของการ์ดตรวจสอบระบบคอมพิวเตอร์

2.สามารถตรวจซ่อมเครื่องคอมพิวเตอร์ได้

3.สามารถนำไปเป็นต้นแบบในการผลิตในโรงงานอุตสาหกรรมได้

4.สามารถนำไปเป็นสื่อการเรียนการสอนได้

5.เพื่อเป็นแนวทางให้นักศึกษาได้ศึกษาและพัฒนาการ์ดตรวจระบบคอมพิวเตอร์ให้มีประสิทธิภาพเพิ่มขึ้น

6.ได้ประสบการณ์ในการทำงานเป็นกลุ่ม

7.ทำให้เกิดความคิดสร้างสรรค์ในการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.ทำให้รู้จักในการแก้ไขปัญหาเฉพาะหน้า

5.3 แนวทางในการพัฒนา

1. พัฒนาในส่วนของการแสดงผล คือเปลี่ยนจาก 7- เซ็กเมนต์เป็นจอแสดงผล LCD ซึ่งสามารถที่จะบอกค่าผิดพลาดเป็นข้อความสั้น ๆ โดยไม่ต้องเปิดตารางรหัสข้อผิดพลาดและเกิดค่าความเที่ยงตรงกว่าการเปิดตารางรหัสข้อผิดพลาด คือจะไม่เกิดความสับสนของตัวเลข

2.พัฒนาให้สามารถทำการตรวจเช็คระบบคอมพิวเตอร์ได้ทีละขั้นตอน และมีการแสดงค่าตำแหน่งแอดเดรสของการทำงานในขณะนั้น โดยสามารถกำหนดค่าเริ่มต้นของตำแหน่งแอดเดรสที่ต้องการได้ ซึ่งไม่จำเป็นว่าต้องทำการซ่อมจุดที่พบอาการเสียก่อน

5.4 ปัญหาที่เกิดขึ้น

1. ข้อมูลที่ต้องการใช้ประกอบเพื่อศึกษาเช่น ค่ารหัสผิดพลาดที่นำมาเปรียบเทียบกับอาการเสียของระบบคอมพิวเตอร์ หรือการทำงานของระบบคอมพิวเตอร์ ต้องละเอียดซึ่งเป็นการยากแก่การค้นคว้า

2.การประกอบวงจรซึ่งใช้แผ่นวงจรอเนกประสงค์ทำให้เกิดความผิดพลาดได้ง่าย

3.เนื่องจากต้องมีการใช้ โปรแกรม โปรเทล Protel เพื่อใช้ในการออกแบบลายวงจรซึ่งต้องใช้เวลาในการศึกษาและทำความเข้าใจ

5.5 การแก้ไขปัญหา

1. ศึกษา ค้นคว้า จากแหล่งข้อมูล เอกสารที่เกี่ยวข้องกับการตรวจเช็คระบบคอมพิวเตอร์

2.ศึกษาค้นคว้าเทคนิควิธีต่าง ๆ ในการออกแบบในส่วนของการแสดงผล และ การใช้อีพรอม เพื่อบันทึกโปรแกรมการดีโคดแทนการใช้ไอซีโปรแกรม PAL แทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

ภาคผนวก ก การ์ดตรวจระบบคอมพิวเตอร์

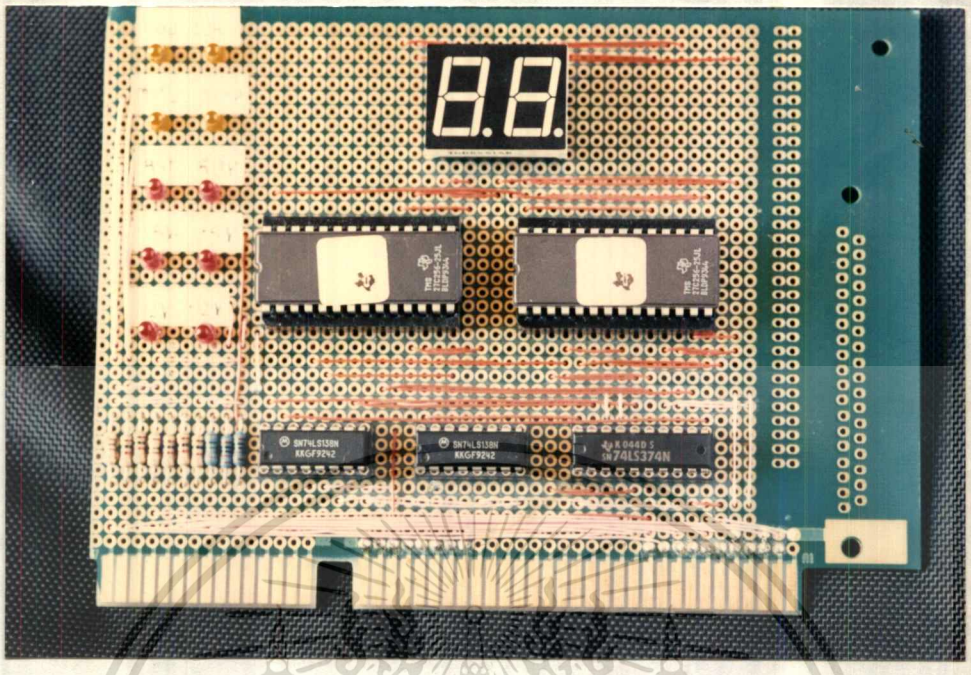
ภาคผนวก ข การตรวจซ่อมเครื่องคอมพิวเตอร์

ภาคผนวก ค คู่มืออุปกรณ์

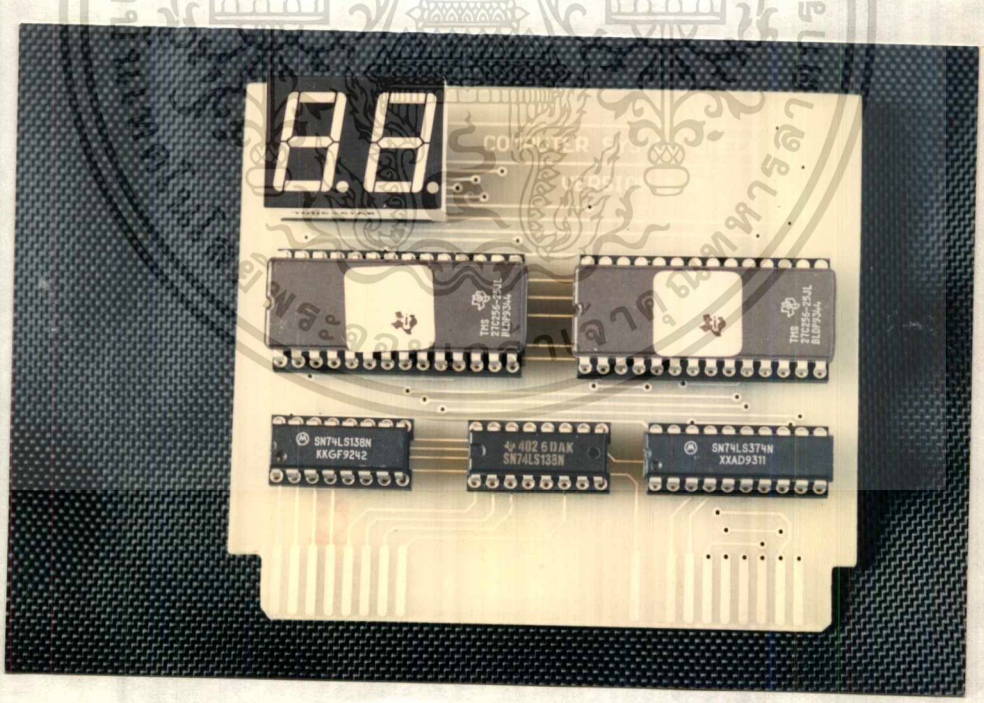
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก การ์ดตรวจสอบระบบคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

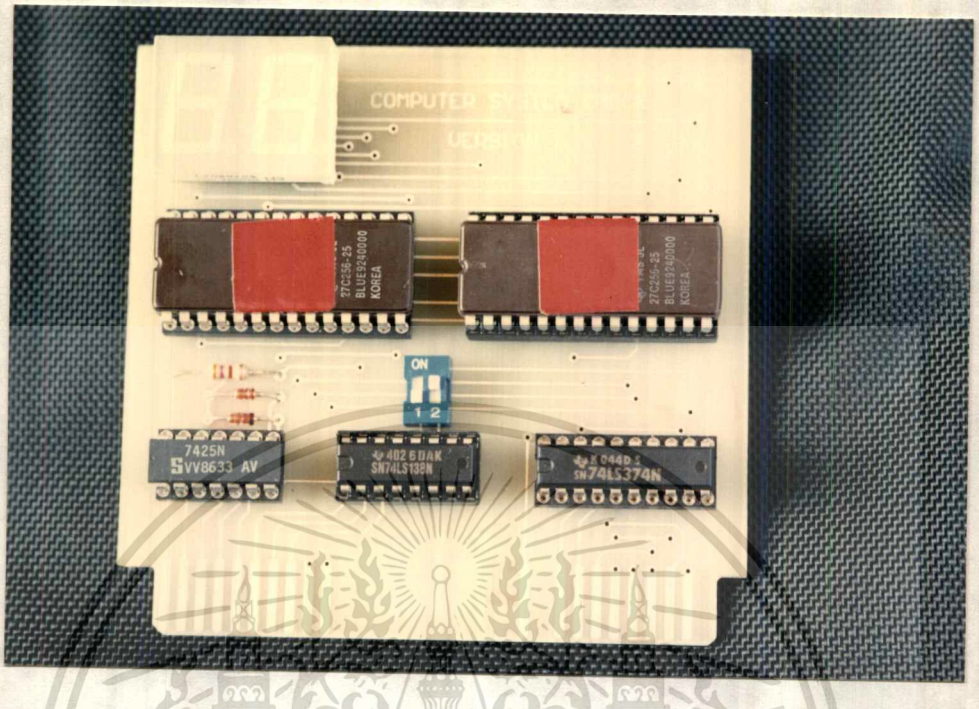


รูปที่ 1 ต้นแบบการ์ดตรวจสอบระบบคอมพิวเตอร์

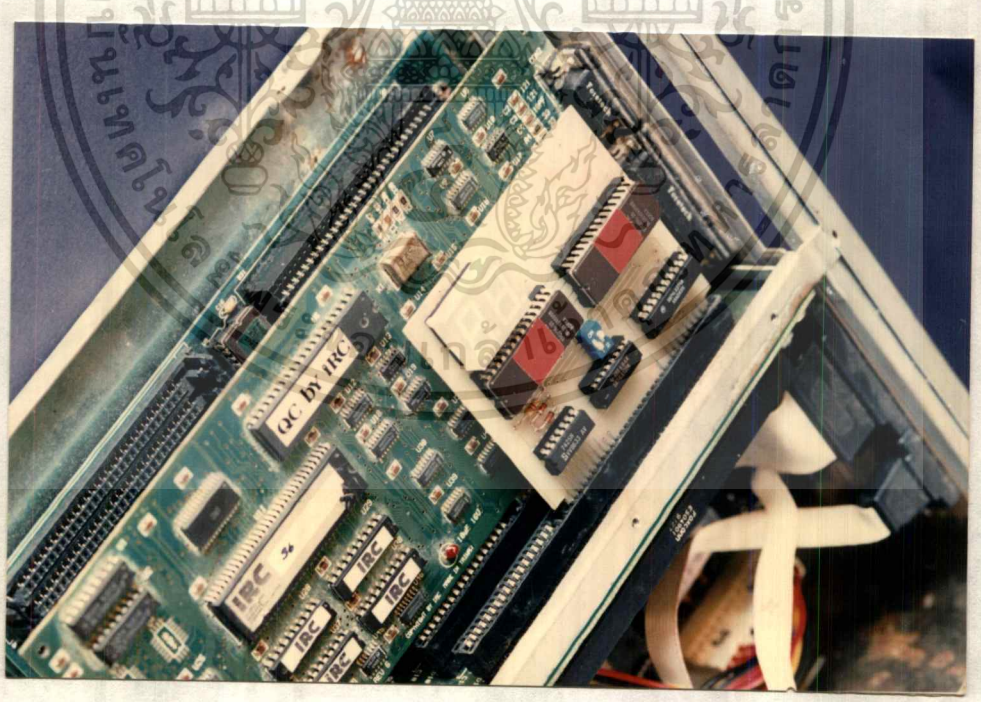


รูปที่ 2 การ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



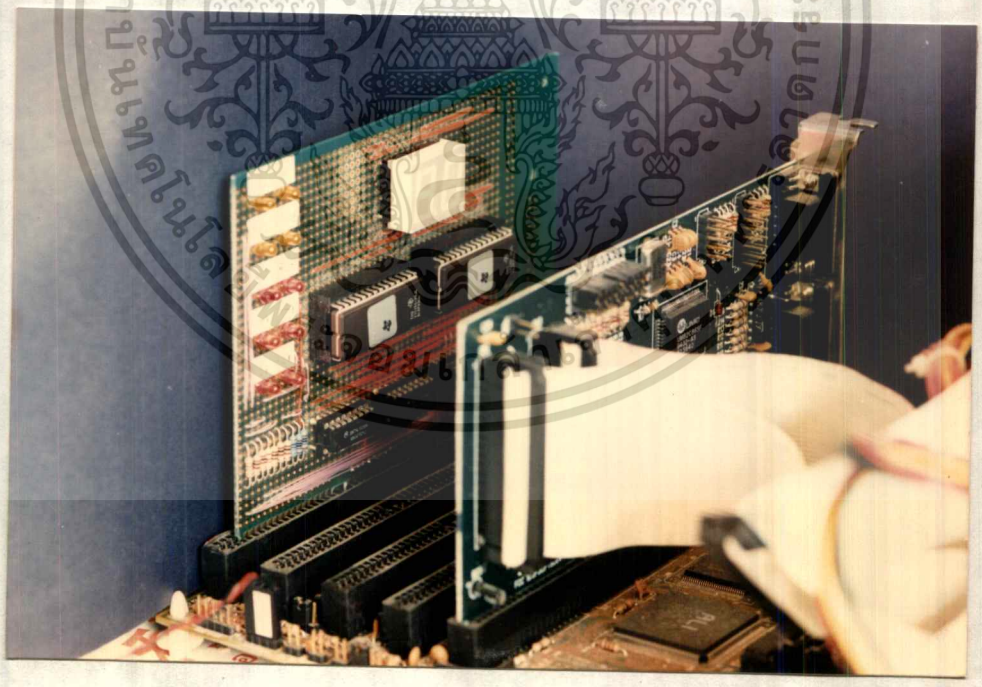
รูปที่ 3 การ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.5



รูปที่ 4 การติดตั้งการ์ดตรวจสอบระบบคอมพิวเตอร์บนเมนบอร์ด

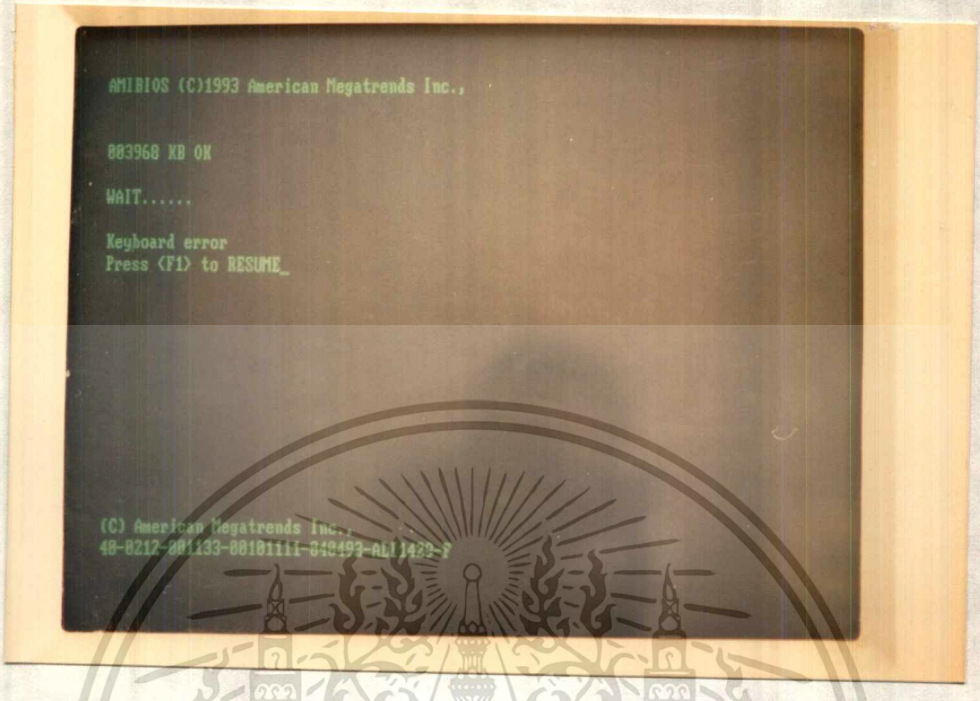
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5 การทดลองการตรวจสอบแรงดันไฟต่าง ๆ บนเมนบอร์ด



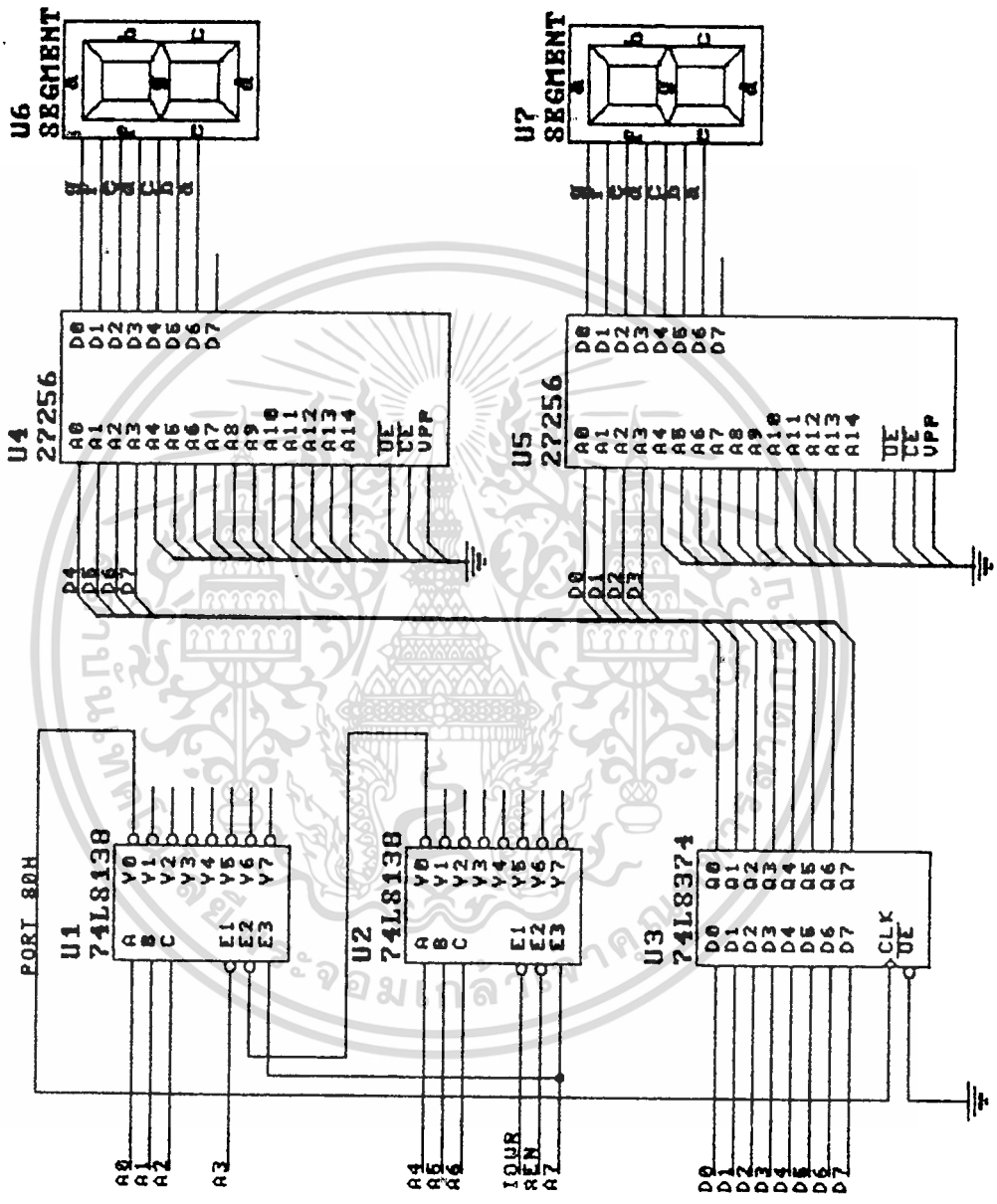
รูปที่ 6 การแสดงผลรหัสผิดพลาดโดย 7- เซ็กเมนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



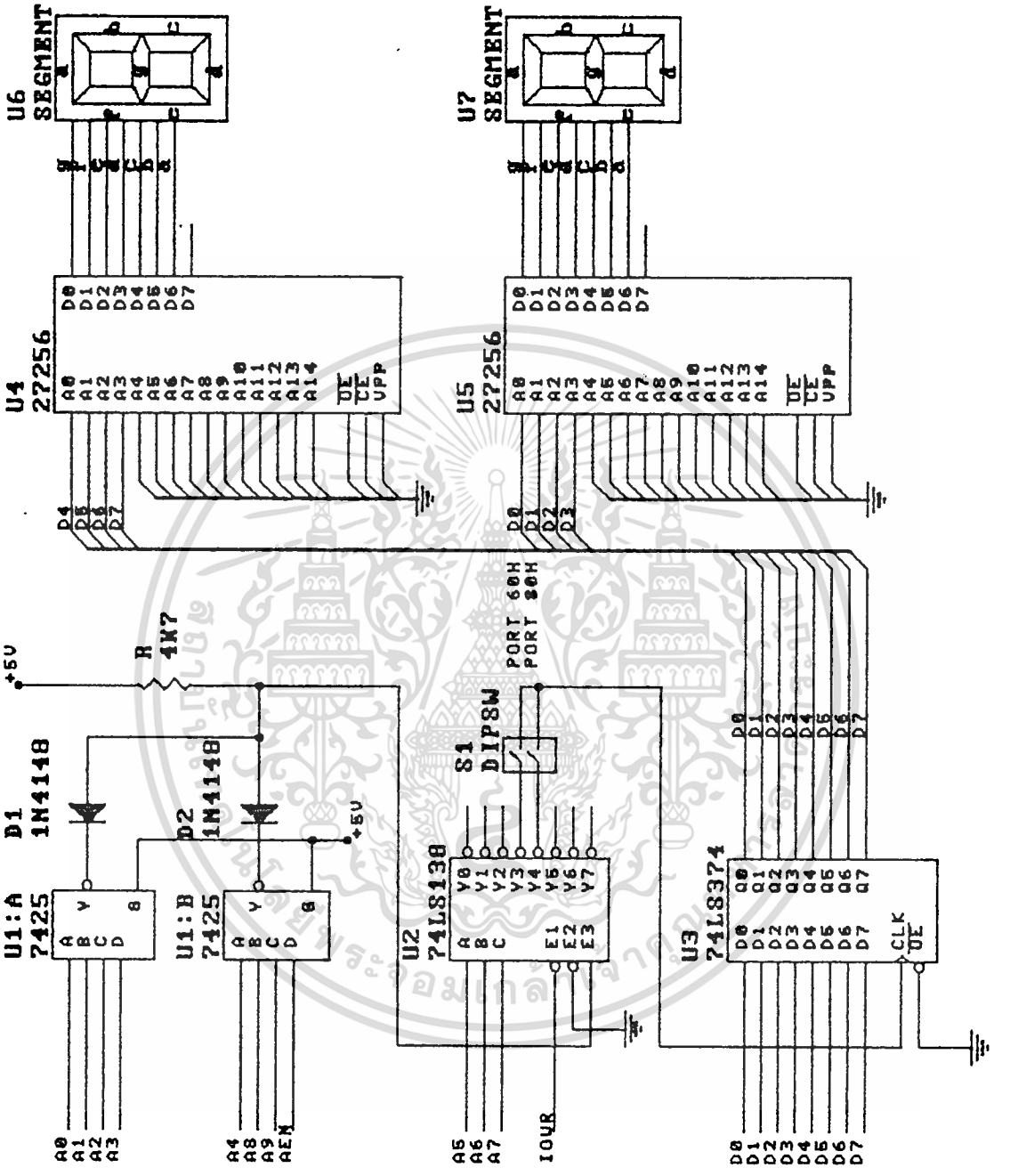
รูปที่ 7 การแสดงผลข้อผิดพลาดบนหน้าจอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



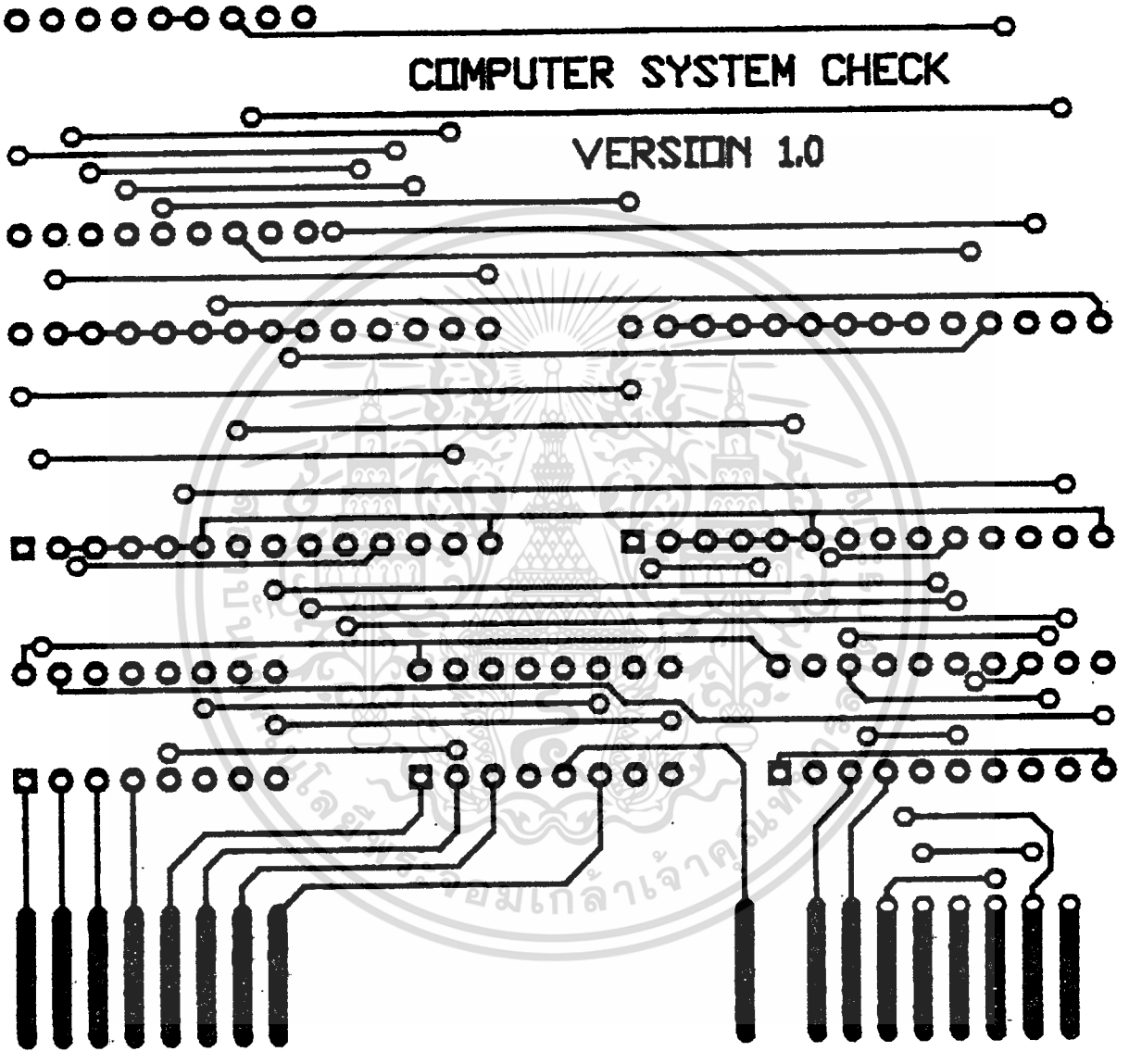
รูปที่ 8 วงจรการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



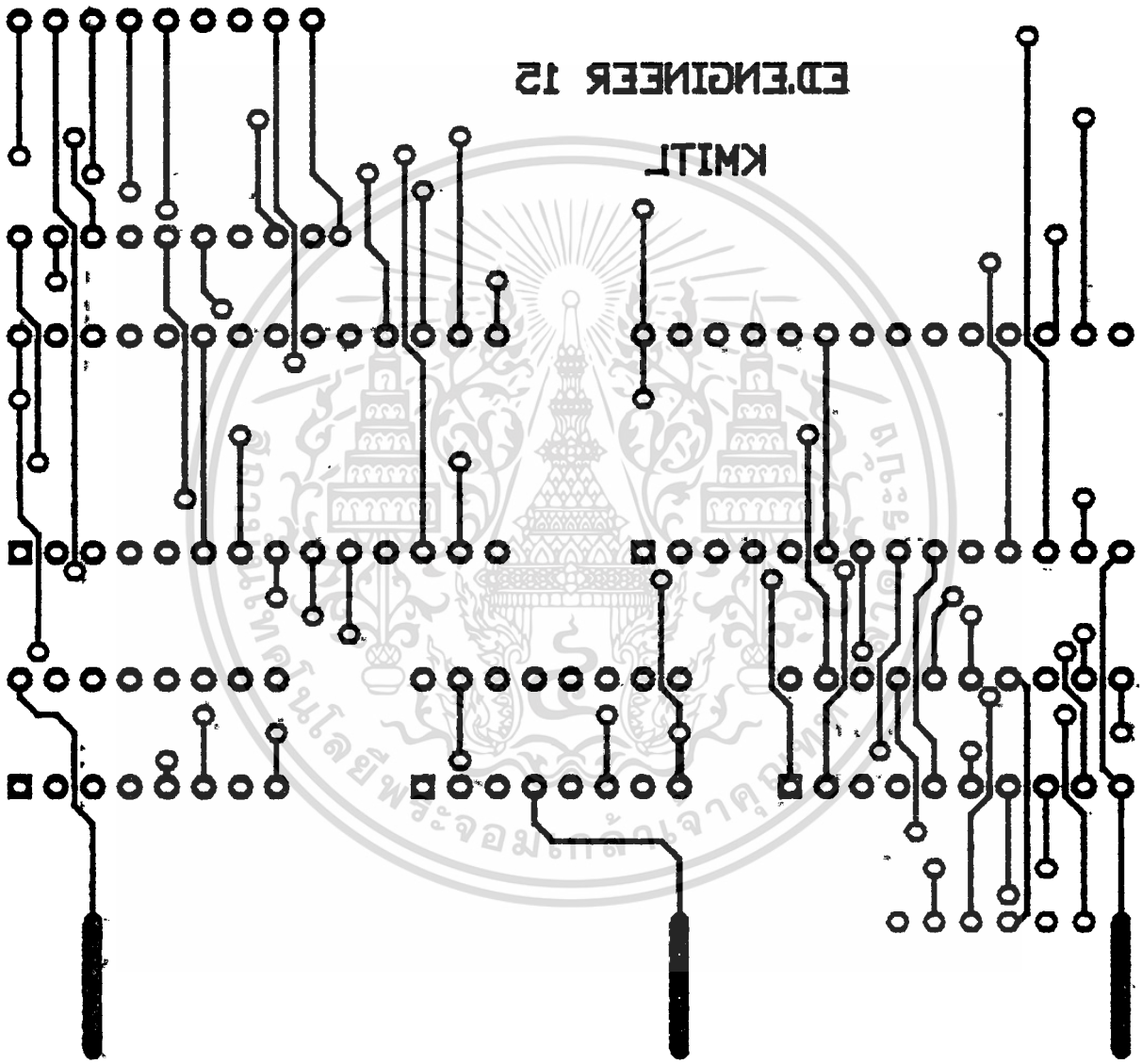
รูปที่ 9 วงจรการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



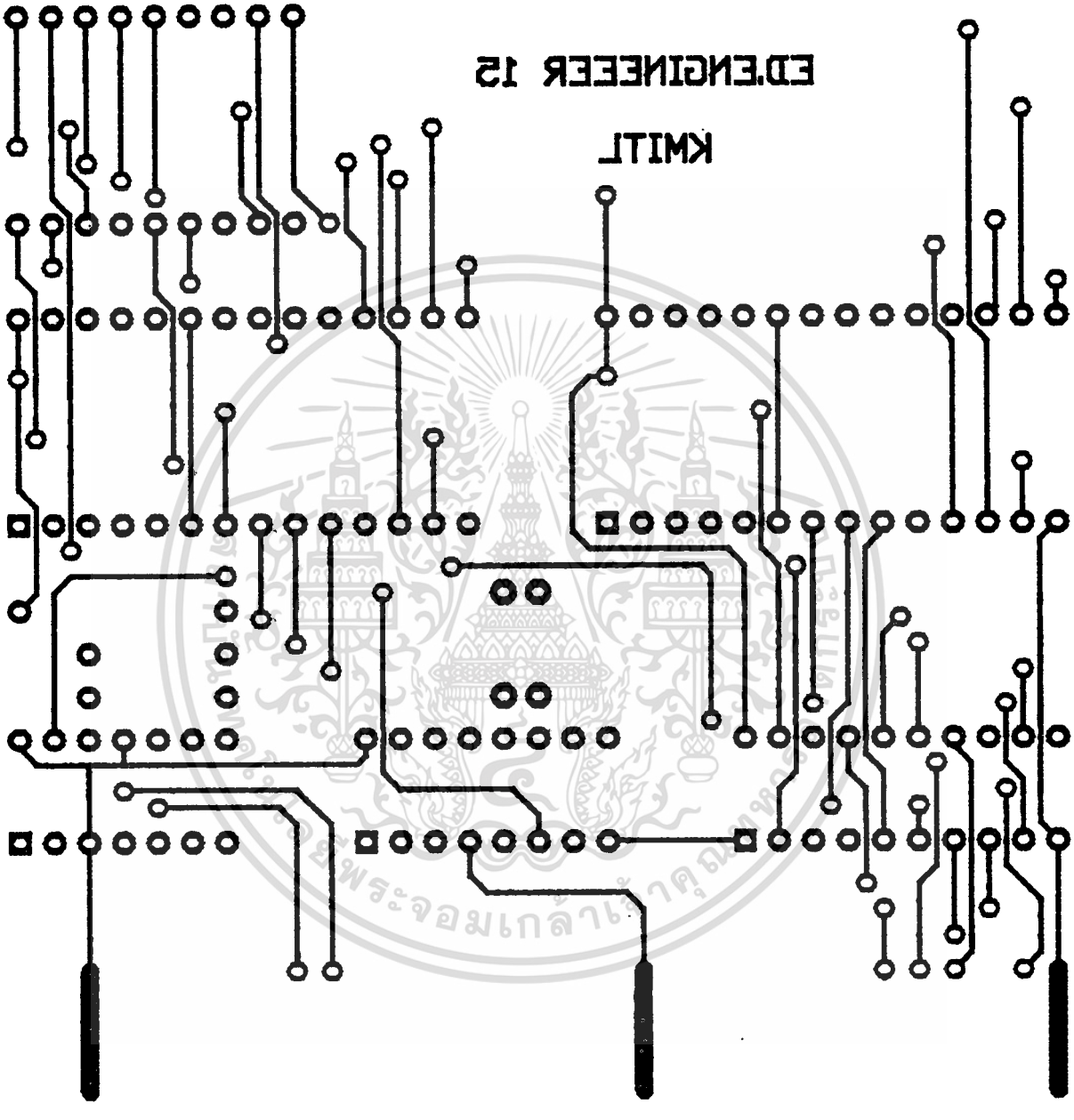
รูปที่ 10 ลายทองแดงการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น 1.0(ด้านบน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 11 ลายทองแดงการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น1.0(ด้านล่าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 13 ลายทองแดงการ์ดตรวจสอบระบบคอมพิวเตอร์รุ่น1.5(ด้านล่าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข การตรวจซ่อมเครื่องคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การตรวจซ่อมเครื่องคอมพิวเตอร์ให้ถูกวิธี

เครื่องคอมพิวเตอร์ประกอบด้วยอุปกรณ์ฮาร์ดแวร์หลาย ๆ ชิ้นทำงานร่วมกันการตรวจสอบเพื่อหาจุดเสียที่ทำให้เครื่องคอมพิวเตอร์ผิดพลาดจึงเป็นสิ่งที่จำเป็น เพราะจะทำให้สามารถซ่อมแซมหรือเปลี่ยนอุปกรณ์ที่เสียได้อย่างถูกต้องในระบบโครงสร้างของเครื่องคอมพิวเตอร์ได้รับการออกแบบให้สามารถถอดเปลี่ยนและประกอบใหม่ได้อย่างง่ายดาย ซึ่งจุดนี้เองทำให้การซ่อมแซมเครื่องไมโครคอมพิวเตอร์ทำได้ง่ายตามไปด้วย เพียงผู้ใช้มีความเข้าใจในการทำงานของอุปกรณ์ชิ้นส่วนบ้าง ก็อาจจะซ่อมแซมเองได้ โดยไม่ต้องพึ่งพาช่างซ่อมเลย

ก่อนลงมือตรวจซ่อม

อย่าตกใจเมื่อเครื่องมีปัญหา ให้พยายามนึกถึงอาการของเครื่องที่เกิดขึ้นหากระดาษหรือสมุดจดอาการและข้อความที่เครื่องแสดงบนจอภาพบันทึกเหล่านี้จะช่วยให้การตรวจซ่อมง่ายขึ้นและอย่าทิ้งบันทึกนี้ถึงแม้ว่าสามารถแก้ปัญหาได้ก็ตาม ให้เก็บเอาไว้เพราะหากเกิดปัญหาเช่นนี้อีกภายหลังบันทึกนี้จะช่วยได้

และก่อนจะลงมือตรวจซ่อมใด ๆ อย่าเพิ่งดึงอุปกรณ์ชิ้นอื่นนอกจากตัวเครื่องการตรวจซ่อมมีกฎที่ควรยึดปฏิบัติดังนี้

1.หากเป็นเครื่องที่เพิ่งจะติดตั้งแล้วมีปัญหา แนะนำให้ทำการตรวจสอบการติดตั้งอุปกรณ์เหล่านั้นใหม่อีกครั้งเพราะโดยทั่วไปแล้วการติดตั้งครั้งแรกมักจะมีความผิดพลาดเสมอ เช่น ต่อสายเคเบิลกลับข้างหรือลืมต่อ ตั้งจั๊มเปอร์ผิด เป็นต้นซึ่งส่วนใหญ่มักจะเป็นเรื่องเล็กน้อยที่ถูกมองข้ามหรือลืมไป

2.ก่อนจะทำชิ้นอื่นต่อไป แนะนำให้ตรวจในข้อ 1 อีกครั้งเพื่อความแน่ใจ

3.หากเครื่องยังมีปัญหาอยู่ให้ถอดอุปกรณ์ออกทีละชิ้น แต่ละครั้งที่ถอดอุปกรณ์ออกให้ดูการทำงานของเครื่อง เพราะปัญหาที่เกิดขึ้นมากที่สุดในกรณีที่เครื่องมีอุปกรณ์มาก ๆ ก็คือ แหล่งจ่ายไฟ (Power suppy) จ่ายไฟไม่พอ ตามด้วยปัญหา การติดตั้งหมายเลข I/O อินเตอร์รัพท์ชนหรือตรงกับอุปกรณ์อื่น

4.ตรวจสอบฮาร์ดดิสค์เพราะหากฮาร์ดิสค์ถูกฟอร์แมทโดยอุบัติเหตุโดยเฉพาะกับผู้ใช้ที่มีความรู้เท่าไม่ถึงการณ์ก็อาจจะเป็นสาเหตุที่ทำให้เครื่องไม่สามารถทำงานได้ ให้ตรวจสอบก่อนที่จะสรุปว่า ฮาร์ดดิสค์หรือการ์ดควบคุมฮาร์ดดิสค์เสีย

5.ตรวจสอบสภาพรอบข้างของเครื่อง ไฟจากเต้าเสียบเข้าเครื่องหรือไม่ อุณหภูมิความชื้น ทุกอย่างที่สามารถเป็นสาเหตุที่ทำให้เกิดปัญหาได้

6.ให้เก็บคู่มือการใช้งานเครื่องและคู่มือการซ่อมบำรุงไว้ใกล้เครื่องในที่เรื่องสามารถหยิบนำมาใช้งานได้ทันทีในกรณีที่มีเครื่องหลายรุ่นหลายยี่ห้อก็ให้จดบันทึกไว้ว่าคู่มือเล่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใดเป็นของเครื่องใดพร้อมทั้งจดบันทึกการติดตั้งอุปกรณ์ที่เพิ่มเติมเข้าไปในแต่ละเครื่องลงในคู่มือ เพราะสิ่งเหล่านี้เป็นเครื่องมือช่วยเหลืออย่างดี โดยที่ไม่ต้องออกแรงมากในการค้นหาคำตอบบางอย่าง

จัดการกับปัญหาของเครื่องที่เกิดเป็นพัก ๆ

ปัญหาที่แก้ไขยากที่สุดคือปัญหาของเครื่องที่เกิดขึ้นเป็นครั้งเป็นคราว เดียวเป็นปัญหาเดียวก็ทำงานได้ดี ทียากกว่านั้นคือมักจะเกิดขึ้นขณะที่ผู้ใชงานเครื่อง ซึ่งในฐานะผู้ตรวจซ่อมต้องสอบถามรายละเอียดของอาการจากผู้ใช้โดยส่วนมากมักจะได้รายละเอียดไม่ครบถ้วนและไม่แน่นอน ผู้ตรวจซ่อมเองจะต้องเป็นผู้แปลพร้อมทั้งคาดเดาว่าเกิดอะไรขึ้นกันแน่ บางครั้งกว่าจะทราบสาเหตุได้ก็เหนื่อยเอาการ

วิธีที่ดีก็คือพยายามบอกผู้ใช้ว่าให้จดบันทึกอาการที่เกิดขึ้นทันทีที่พบและก่อนที่จะรื้อเครื่องออกมาซ่อมนั้นให้พยายามทำให้เกิดอาการดังกล่าวขึ้นอีกครั้งหนึ่งก่อน โดยอาจพยายามทำตามการทำงานของผู้ใช้ก่อนที่เกิดอาการหรืออาจจะใช้ซอฟแวร์พวก Diagnostics ช่วย ซึ่งซอฟแวร์เหล่านี้จะสามารถตั้งรอบโปรแกรมการทดสอบเครื่องตลอดคืนตลอดวันก็ได้ ซึ่งหากเกิดปัญหาขึ้นซอฟแวร์ก็จะบันทึกอาการเอาไว้ ทำให้สามารถย้อนกลับไปดูว่าเกิดอะไรขึ้นกับอุปกรณ์

บางครั้งอุณหภูมิหรืออากาศที่ร้อนก็เป็นสาเหตุของปัญหาลักษณะนี้ได้เช่นกันนั่นคือหากเกิดความร้อนในตัวเครื่องถึงจุดหนึ่ง อาการเสียของเครื่องจึงจะเกิดขึ้น ในลักษณะนี้ผู้ตรวจซ่อมสามารถทำให้อุณหภูมิของเครื่องสูงได้โดยอาจใช้เครื่องเป่าผมเป่าลมร้อนไปที่แผงวงจรหลักที่ได้ถอดฝาครอบเครื่องออกแล้ว

ปัญหาที่ไม่ได้เกิดจากฮาร์ดแวร์

ก่อนที่ผู้ตรวจซ่อมจะลงมือซ่อมแซมฮาร์ดแวร์ ควรจะแยกให้ได้ก่อนว่าปัญหาหรืออาการดังกล่าวเกิดจากอะไร สาเหตุมาจากฮาร์ดแวร์หรือซอฟแวร์กันแน่ ต่อไปนี้เป็นรายการที่เกิดจากซอฟแวร์ ซึ่งจะช่วยให้ผู้ตรวจซ่อมสามารถแยกแยะสาเหตุได้ดีขึ้น

1.เกิดจากการใช้งานที่ผิดพลาดของผู้ใช้เอง ซอฟแวร์บางโปรแกรมนั้นเมื่อเรียกใช้งานต้องระบุการทำงานซึ่งหากผู้ใช้สั่งงานไม่ถูก ซอฟแวร์ดังกล่าวอาจจะมีการทำงานที่ไม่ถูกต้องขึ้นได้เหมือนกัน

2.การใช้โปรแกรมเรสซิเดนต์ที่มีการแย่งอุปกรณ์ใช้งานเช่น แป้นพิมพ์ จอภาพ ดิสก์ ไทเมอร์ กับโปรแกรมเรสซิเดนต์หรือโปรแกรมอื่น ๆ ทำให้เครื่องหยุดทำงานหรือทำงานผิดพลาดไปโปรแกรมเรสซิเดนต์บางโปรแกรมเมื่อเรียกทำงานแล้วไม่สามารถจะกำจัดออกจากหน่วยความจำได้ทำให้กินพื้นที่หน่วยความจำมีผลกระทบทำให้หน่วยความจำของเครื่องจะเหลือน้อยลง ซึ่งอาจจะทำให้สามารถเรียกโปรแกรมอื่นทำงานได้อีก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.ปัญหาที่เกิดจากไวรัสคอมพิวเตอร์สาเหตุนี้ต้องอาศัยประสบการณ์ของผู้ตรวจซ่อมเป็นผู้วิเคราะห์ ซึ่งผู้ตรวจซ่อมอาจจะตรวจสอบด้วยการสแกนหาไวรัสคอมพิวเตอร์ก่อนก็ได้

4.ปัญหามาจากข้อผิดพลาดหรือบัก (BUG) ของซอฟแวร์เอง

POST (Poewer On Self Teat)

เมื่อบริษัท ไอบีเอ็ม ส่งเครื่องไมโครคอมพิวเตอร์ ออกมาขายครั้งแรกในปี คศ.1981 ก็ได้ติดตั้งโปรแกรมสำหรับตรวจสอบตัวเองติดมากับเครื่องด้วย ซึ่งเรียกว่า POST นับเป็นมาตรฐานของเครื่องพีซีซึ่งต่อมาเครื่องพีซีทุกเครื่องทุกยี่ห้อจะต้องติดตั้งโปรแกรม POST มากับเครื่องด้วย

POST เป็นโปรแกรมวิเคราะห์และตรวจสอบอุปกรณ์หลักของเครื่องซึ่งโปรแกรม POST จะอยู่ในรูปของรอมไบออส (BIOS ROM)เมื่อเปิดเครื่องทุกครั้งโปรแกรม POST จะทำการวิเคราะห์เครื่องเสียก่อนหากไม่มีปัญหาอะไรก็ปล่อยให้เครื่องทำงานต่อไปด้วยการโหลดเอาดอสลงเครื่อง

การตรวจสอบและวิเคราะห์ของ POST จะทำเฉพาะส่วนหลักของเครื่องเช่น ซีพียู รอม แผงวงจรหลักหน่วยความจำ และอุปกรณ์เสริม เช่น ฮาร์ดดิสก์ การตรวจสอบของ POST จะเป็นไปอย่างคราว ๆ ไม่ละเอียดมากนักหากเปรียบเทียบกับโปรแกรมDiagnosticsแต่การตรวจสอบขั้นแรกจะรายงานถึงอาการเบื้องต้นและหากเป็นกรณีที่เครื่องมีปัญหาจนถึงขนาดที่ไม่สามารถโหลดโปรแกรม Diagnostics ได้จากแผ่นดิสก์ POST ก็จะเป็นสิ่งจำเป็นขึ้นมาทันที

ตามปกติแล้วปัญหาต่าง ๆ ที่เกิดจากเครื่องนั้นโปรแกรม POST มักจะตรวจพบได้ก่อนเสมอ การรายงานผลของ POST มี 3 ลักษณะคือ เป็นสัญญาเสียงข้อความสั้น ๆ แสดงบนจอ และรหัสตัวเลขส่งไปยังพอร์ต I/O ตามที่เครื่องกำหนด

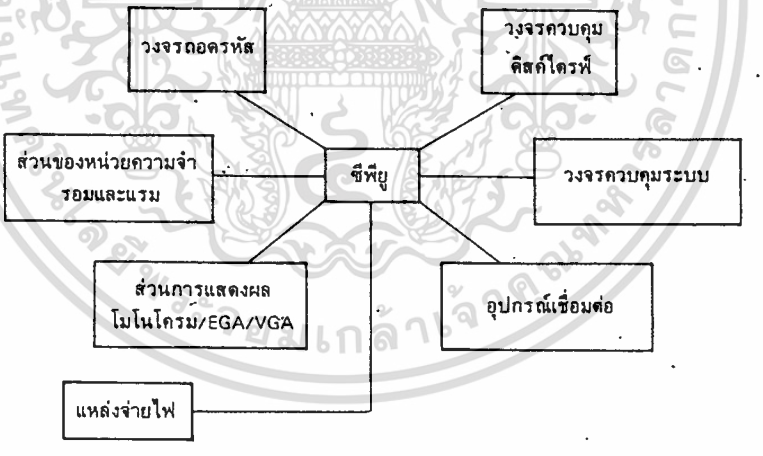
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคนิคการซ่อม1

ในการตรวจสอบและซ่อมไมโครคอมพิวเตอร์นั้นจะพบปัญหามากมายทั้งง่ายและยาก สิ่งที่สำคัญคือ ต้องพยายามวิเคราะห์ปัญหาของอาการเสียให้เป็นโดยทำการศึกษาระบบฮาร์ดแวร์ และแบ่งการทำงานออกเป็นส่วนๆเราสามารถแยกส่วนต่างๆ ของไมโครคอมพิวเตอร์ออกได้ดังแสดงในรูปที่ 1.

การแบ่งส่วนต่างๆ ออกเป็นส่วนย่อยๆ จะทำให้การตรวจสอบและซ่อมได้ง่ายขึ้น และทราบว่าส่วนที่ขัดข้องเกี่ยวพันกับส่วนใด เป็นการบีบวงให้แคบเข้ามา ในการตรวจซ่อมก็จะทุ่นเวลาลงได้มาก

การทำความสะอาดจุดเชื่อมต่อของการ์ดกับสลอต ก็มีส่วนสำคัญ เพราะการใช้งานไปนานๆ ความชื้นอาจทำให้เกิดออกไซด์ขึ้นที่การ์ดต่างๆ เป็นเหตุให้การทำงานการส่งสัญญาณไม่ถูกต้อง ทำให้เกิดการผิดพลาดได้ง่าย นอกจากนี้ปัสสาวะของ หนู,แมลงสาบ ก็อาจทำให้เครื่องเสียหายได้ เช่นกัน เพราะปัสสาวะของ หนู,แมลงสาบ เป็นตัวทำให้เกิดค่าออกไซด์ขึ้น ทำให้ลายทองแดงบนเมนบอร์ดขาด หรือลัดวงจรได้



รูปที่ 1 แสดงการแบ่งส่วนต่างๆ ของระบบฮาร์ดแวร์ออกเป็นส่วนย่อยๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เศษโลหะเล็กๆ เช่น ขาไอซีที่ถูกตัดทิ้ง ขาของตัวต้านทาน (R) ขี้ตะกั่วสิ่งเหล่านี้ถ้าไปอยู่ในบริเวณสลอตของเมนบอร์ดระหว่างขาของอุปกรณ์ สามารถทำให้เกิดการลัดวงจรได้ตลอดเวลา จนเป็นเหตุให้ระบบฮาร์ดแวร์ไม่ทำงานในขณะเปิดเครื่อง

ในการถอดอุปกรณ์จากเมนบอร์ด ต้องใช้ความระมัดระวังเป็นพิเศษ เพราะลายทองแดงบนเมนบอร์ดเป็นแบบสองหน้า (two layer) หรือ สี่หน้า (four layer) อาจทำให้ลายทองแดงของวงจรชั้นในขาดติดมากับขาอุปกรณ์ขณะถอดอย่างไม่ระมัดระวัง ถ้าสายสัญญาณขาดไป 1เส้นก็สามารถทำให้ระบบฮาร์ดแวร์ไม่ทำงานเช่นกัน

การบัดกรีอุปกรณ์ลงบริเวณที่มีลายทองแดง และขาอุปกรณ์ใกล้ชิดกันมากๆ เช่น อุปกรณ์พวก (surface mounted) อาจจะบัดกรีไปถูกขาของอุปกรณ์ตัวอื่น เป็นเหตุให้เกิดการลัดวงจรได้เช่นกัน

อุปกรณ์ที่ใส่ลงไปในซอคเกต เช่น ไอซี อาจจะใส่เลยซอคเกตไป 1คู่ หรือใส่แรงเกินไป ทำให้ขาข้างใดข้างหนึ่งพับเข้าใน ทำให้ไอซีตัวนั้นไม่ทำงาน

การใส่อุปกรณ์กลับหัว เช่น กลับหน้าไปหลัง จะทำให้อุปกรณ์ หรือไอซีตัวนั้นลัดวงจรภายในเองได้ แล้วส่งผลไปยังอุปกรณ์ตัวอื่นเสียหายด้วย

การใส่อุปกรณ์ผิดเบอร์ หรือผิดคุณสมบัติของไอซี เช่น 74S280 เป็นตัวตรวจสอบ พาริตี้ของหน่วยความจำ หากเปลี่ยนเบอร์เป็น 74LS280 หรือ 74F280 อาจทำให้เกิด "Parity error" ได้ เพราะระบบฮาร์ดแวร์ได้ออกแบบมาแล้วว่าให้ใช้ 74S280 จึงจะทำงานได้ถูกต้องและแม่นยำกว่า

การเสียบสายจ่ายไฟกระแสตรง+,- 5 โวลท์และ +,-12 โวลท์ (P_8-P_9) ให้แก่เมนบอร์ดจะต้องเสียบให้ถูกคู่ห้ามสลับข้างกัน หรือเสียบเลยไป 1 ขา เพราะจะทำให้ตัวเก็บประจุ หรือไอซีบนเมนบอร์ดเกิดความเสียหาย และลัดวงจรได้

การเสียของไอซีทีทีแอล มักเกิดจากการช็อต V_{cc} ช็อตกราวด์ อินพุทช็อต V_{cc} หรือช็อตกราวด์ เอาท์พุทช็อต V_{cc} หรือช็อตกราวด์

ขั้นตอนการตรวจสอบเบื้องต้น

ในการตรวจสอบเพื่อทำการซ่อม หรือแก้ไขต้องทำการวิเคราะห์อาการเสียของเครื่องว่าเกิดจากฮาร์ดแวร์ หรือซอฟแวร์ หากจอภาพมืดควรตรวจสอบจอ หรือการ์ดโมโนโครมว่าเสียหรือไม่ หรือระบบฮาร์ดแวร์บนเมนบอร์ดอาจจะเสีย แต่ถ้าจอภาพแสดงผลได้ และมีข้อผิดพลาดแสดงให้เห็นบนจอ ก็หาจุดบกพร่องตามข้อผิดพลาดที่แสดงบนจอภาพ ข้อผิดพลาดที่แสดงผลให้เห็นบนจอมีดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อความผิดพลาด "Keyboard Bad 301" การตรวจสอบให้ตรวจดูว่าสายเสียบคีย์บอร์ดหรือยังดูขั้วต่อบนเมนบอร์ดส่วนที่เกี่ยวข้องกับคีย์บอร์ด เช่นคีย์ล็อกว่าเสียบอยู่หรือไม่ หรือ อาการเสียเกิดจากตัวคีย์บอร์ดเองก็ได้

ข้อความผิดพลาด "Disk Boot Failler" หรือ "Non-System Disk error" อาการนี้วิเคราะห์ได้ 3กรณี ดังนี้

1.แผ่นดิสค์เสีย

2.แผ่นดิสค์ไม่มีไฟล์ COMMAND.COM

3.หัวอ่านของดิสค์ไดรฟ์สกปรก หรือหัวอ่านแผ่นดิสค์เลื่อนจากตำแหน่งที่ตั้งไว้

ข้อความผิดพลาด "Disk Drive Error 601" อาการนี้วิเคราะห์ได้ 5 กรณี ดังนี้

1.ไม่ได้เสียบสายไฟให้ดิสค์ไดรฟ์

2.ไม่ได้เสียบสายข้อมูล หรือสายสัญญาณควบคุม

3.การ์ดอะเดปเตอร์ FDC เสีย

4.ตัวควบคุม ดีเอ็มเอ และวงจรส่วนนี้อาจเสีย

5.อุปกรณ์พวกไอซีหรืออุปกรณ์บนแผ่นทองแดงเสียหายเช่นตัวเก็บประจุ ฯลฯ บนบอร์ดควบคุมดิสค์ไดรฟ์อาจจะเสีย

หากมีเสียงร้องดังจากลำโพง แต่ไม่มีภาพแสดงผลที่จอภาพ ให้ตรวจดู ดิปสวิทช์ว่าเซ็ตไว้ถูกต้องหรือไม่ ลองใช้มือสัมผัสอุปกรณ์บนเมนบอร์ดขณะเปิดเครื่องใหม่ๆ ถ้าอุปกรณ์ตัวใดมีความร้อนผิดปกติแสดงว่าอุปกรณ์ตัวนั้น อาจลัดวงจรภายในได้

เครื่องมือใช้ในการตรวจซ่อม

1.มัลติมิเตอร์(multi-meter)

2.ลอจิกโพรบ(logic probe)

3.ลอจิกพัลส์เซอร์(logic pulser)

4.ออสซิลโลสโคป(oscilloscope)

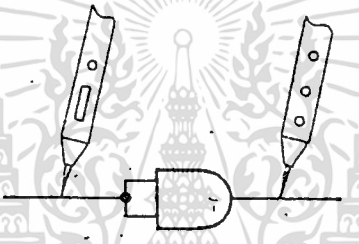
5.ลอจิกอนาไลเซอร์(logic analyzers)

การใช้เครื่องมือตรวจสอบอุปกรณ์

อุปกรณ์ที่อยู่บนเมนบอร์ดส่วนใหญ่ จะเป็นไอซีทีทีแอลหลายเบอร์ด้วยกัน แต่ละเบอร์ก็จะเป็นลอจิกเกทต่างๆกันเช่น แอนด์เกท (AND gate), ออร์เกท (OR gate),

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอร์เกท (NOR gate)แนนด์เกท (NAND gate), อินเวอร์เตอร์ (inverter), ฟลิปฟลอป (flip flop) ฯลฯ เราควรจะทราบว่า เกทเหล่านี้มีการทำงานกันอย่างไรโดยดูจากคู่มือ/เทียบเบอร์ไอซีทีทีแอล ซึ่งมีบอกตั้งแต่โครงสร้างภายใน ตารางแสดงสถานะของสัญญาณ ตลอดจนรูปร่างลักษณะของเกท เครื่องมือที่ใช้ง่ายและสะดวกต่อการตรวจสอบคือลอจิกโพรบ และลอจิกพัลส์เซอร์จากรูปที่2 จะเห็นว่า อินพุทของแอนด์เกทถูกต่อเข้าหากัน 2ขา แล้วนำลอจิกพัลส์เซอร์ป้อนเป็นอินพุทให้แก่แอนด์เกท แล้วนำลอจิกโพรบจับที่ เอาท์พุท สัญญาณของแอนด์เกทจะต้องเป็นพัลส์ (กระพริบ) หรือเป็น "1" แต่หากเอาท์พุทของ แอนด์เกทเป็น"0" แสดงว่าอินพุทของแอนด์เกตนั้นเกิดลัดวงจรลงกราวด์

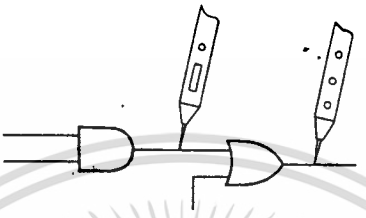


รูปที่ 2 แสดงการใช้งานลอจิกโพรบ และลอจิกพัลส์เซอร์

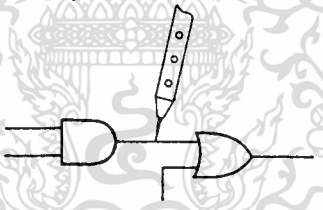
กรณีที่วงจรส่วนใดส่วนหนึ่งของเมนบอร์ดมีเกทที่เป็นอินพุทให้เกตอีกตัวหนึ่ง การตรวจสอบสัญญาณต้องตรวจทั้งอินพุท และเอาท์พุทเพราะมีผลได้ทั้ง 2 ทาง จากรูปที่ 3 จะเห็นว่า เอาท์พุทของแอนด์เกทเป็นอินพุทให้กับออร์เกตถ้าอินพุททั้ง 2 ของแอนด์เกทเป็น "1" ทั้งคู่ เอาท์พุทของแอนด์เกทต้องเป็น "1" ด้วย และเป็นอินพุทให้กับออร์เกท ทำให้เอาท์พุทของออร์เกทเป็น "1" ไม่ว่าอินพุทของออร์เกทอีกขาหนึ่งจะเป็น "1" หรือ "0" ก็ตาม เอาท์พุทของออร์เกทจะต้องเป็น "1" ถ้าหากเป็น "0" แสดงว่าเกิดการผิดพลาดของสัญญาณเอาท์พุทจากแอนด์เกท หรืออินพุทของออร์เกทให้นำเอาลอจิกพัลส์เซอร์จี้ที่เอาท์พุทของแอนด์เกท และนำเอาลอจิกโพรบจี้ที่เอาท์พุทของออร์เกท หากว่าหลอดไฟที่ลอจิกโพรบไม่กระพริบตามลอจิกพัลส์เซอร์ แต่เป็น "0" ค้าง แสดงว่าอินพุทของออร์เกท หรือเอาท์พุทของแอนด์เกทมีปัญหา กรณีที่มีแต่ลอจิกโพรบเพียงตัวเดียวก็สามารถใช้ตรวจได้ โดยนำลอจิกโพรบจี้ที่เอาท์พุทของแอนด์เกท หากเป็น "1" แล้วนำลอจิกโพรบนำมาจี้ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาท์พุทของออร์เกท ได้สัญญาณเป็น "0" แสดงว่าอินพุทของออร์เกทขานี้ลัดวงจรลงกราวด์ เป็นเหตุให้ออร์เกทตัวนี้ส่งเอาท์พุทมาผิด หากเอามือแตะดูตัวนี้จะร้อนผิดปกติ



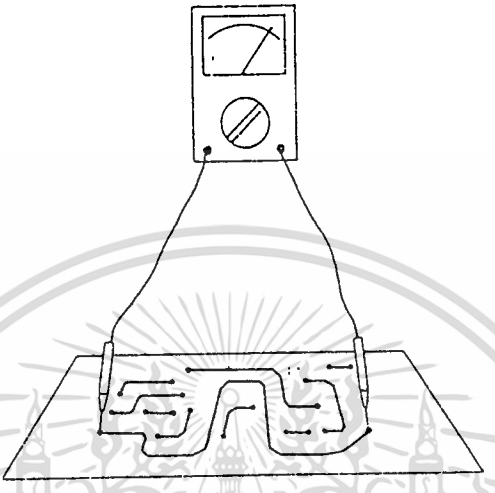
รูปที่ 3 เอาท์พุทของแอนด์เกทจะเป็นอินพุทให้ออร์เกท



รูปที่ 4 การใช้ลอจิกโพรบตรวจสอบอินพุทของออร์เกท และเอาท์พุทของแอนด์เกท

การถอดตัวอุปกรณ์ออกจากลายทองแดงบนเมนบอร์ดนั้น บางครั้งอาจทำให้ลายทองแดงขาดติดมาด้วยเพราะความไม่ระวัง เราสามารถตรวจสอบว่า ลายทองแดงเส้นนั้นๆขาดติดมากับตัวอุปกรณ์หรือไม่ โดยใช้ มัลติมิเตอร์ตั้งเรนจ์ R*10 ปรับความเที่ยงตรงให้เป็น "0" นำสายมิเตอร์เส้นหนึ่งจี้ที่รูของสายทองแดงจุดที่ถอดอุปกรณ์นั้นออกมา อีกเส้นหนึ่งจี้ที่จุดปลายของลายทองแดงนั้น หากเข็มมิเตอร์ชี้ไปที่ "0" แสดงว่าลายทองแดงเส้นนั้นไม่ขาด แต่ถ้าเข็มมิเตอร์ไม่กระดิกเลยเป็นที่แน่นอนว่าลายทองแดงส่วนนั้นขาดติดไปกับอุปกรณ์ตอนถอดออกไปแล้ว

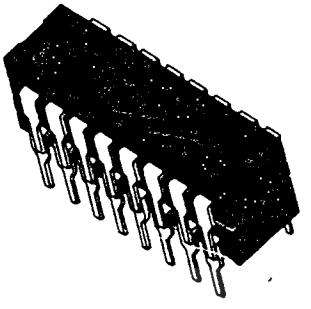
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5 แสดงการใช้มัลติมิเตอร์

บางครั้งเมื่อตรวจพบข้อผิดพลาดของสัญญาณไอซีตัวใดตัวหนึ่งแล้ว ถ้าไอซีตัวนั้นใส่อยู่บนซอคเกตก็ง่ายต่อการถอดเปลี่ยน แต่ถ้าไม่ใส่ซอคเกต คือบัดกรีติดกับลายทองแดงของเมนบอร์ดเลย ลองใช้วิธีคร่อมตัวไอซีด้วยไอซี โดยนำไอซีเบอร์เดียวกันที่ตรวจสอบแล้วว่าดีมาคร่อมไอซีที่สงสัยว่าจะเสีย (ดังในรูปที่6) การคร่อมไอซีต้องปิดเครื่องก่อน มิฉะนั้นอาจเกิดการลัดวงจรได้ การคร่อมไอซีต้องให้ขาทุกขาแตะถูกกันหมด เมื่อคร่อมเสร็จลองเปิดเครื่องดู ตรวจสอบสัญญาณใหม่ ถ้าสัญญาณถูกต้องแสดงว่าไอซีตัวที่อยู่บมเมนบอร์ดเสียจากนั้นทำการถอดออกมาจากเมนบอร์ด แล้วเปลี่ยนตัวใหม่ลงไปแทน วิธีนี้ให้ผลไม่แน่นอนนักแต่ก็อาจช่วยได้บ้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6 แสดงการคร่อมไอซี

การดูดตะกั่วเพื่อเปลี่ยนอุปกรณ์ใหม่นั้นควรระวัง อย่าจี้หัวแร้งที่ขาอุปกรณ์บางอย่าง เช่น ไอซีนานเกินไป เพราะอาจทำให้รอยต่อ (junction) ภายในร้อนมาก และเสียหายได้ ควรจี้พอตะกั่วที่ขาอุปกรณ์ร้อนแบบตะกั่วเดือด แล้วใช้ที่ดูดตะกั่วดูดขี้ตะกั่วขึ้นมาทันที หากดูดตะกั่วที่ขาของไอซี ไม่หมดอย่าฝืนงัดตัวไอซีออกมาจากเมนบอร์ด เพราะจะทำให้ลายทองแดงขาด และไอซีชำรุดถึงแตกหัก

เริ่มการตรวจสอบ

เมื่อเปิดเครื่องโดยสวิทช์ ON/OFF ด้านข้างของตัวเครื่องแล้ว หากเกิดกรณีพัดลมไม่หมุนเลย ให้ทำการตวจสอบตามนี้

1.ตรวจดูสายไฟของเครื่องเสียบกับปลั๊กไฟ 220 โวลท์ ถูกต้องหรือไม่

2.ตรวจดูสายของสายไฟ P8-P9 ภายในเครื่องว่าเสียบลงที่เมนบอร์ดถูกต้องหรือไม่

3.ตรวจดูฟิวส์ของแหล่งจ่ายไฟว่าขาดหรือไม่

ถ้าหากทุกอย่างเรียบร้อยแล้ว แต่เครื่องก็ยังไม่ทำงาน ให้ปิดเครื่องแล้วดึงสายไฟ P8-P9 ออกจากเมนบอร์ด แล้วเปิดแหล่งจ่ายไฟใหม่ นำมิเตอร์ตั้งย่านการวัดที่ย่านกระแสตรง (DC) วัดแรงดันที่จุด P8 โดยวัดขา 1ของ P8 (Power Good) ต้องมีแรงดันไฟ +5 โวลท์ หากวัดแล้วไม่ได้ +5 โวลท์ให้ตรวจสอบที่แหล่งจ่ายไฟส่วนเดียวแต่ถ้าหากมีไฟ +5 โวลท์ ก็ทำการตรวจแรงดันของ P8-P9 ว่ามีแรงดันถูกต้องทุกขาหรือไม่ หากถูกต้องแสดงว่าเกิดการลัดวงจรกันระหว่าง V_{cc} กับกราวด์บนเมนบอร์ด แต่ถ้าไม่ถูกต้องอาจเกิดการลัดวงจรขึ้นระหว่างสายไฟ P8-P9 เอง ทำการค้นหาจุดที่เกิดการลัดวงจรบริเวณขั้วต่อของ P8-P9 บนเมนบอร์ดและบริเวณใกล้เคียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเปิดเครื่องแล้วพัดลมหมุนปกติ แต่ไม่แสดงผลทางจอภาพ (มีคสนิท) ไฟที่บนแป้นคีย์บอร์ดไม่กระพริบ ให้ทำการตรวจทำความสะอาดการ์ดโมโนโครม บริเวณที่ใช้เสียบกับสลอตโดยใช้เสียบลบบริเวณนั้นให้สะอาด อย่าใช้สเปร์ยฉีด เพราะเวลาเครื่องร้อนอาจเกิดเขม่าจับได้ จากนั้นนำการ์ดโมโนโครมเสียบลงไปบนสลอตใหม่แล้วเปิดเครื่อง ถ้าไม่แสดงผลอีกให้ตรวจสอบคริสตอลความถี่ 14.31818 เมกกะเฮิรต์ ที่ต่อคร่อมขา 16-17 ของ8284 ถ้ามีพัลส์มา ลองตรวจสอบที่ขา 8 ของ8284 ดูว่ามีสัญญาณนาฬิกาออกมาหรือไม่ ถ้าไม่มีแสดงว่า 8284 เสีย ทำการเปลี่ยนตัวใหม่เข้าไปแล้วตรวจที่จุดU23 (74LS138) ดูขา7 มีพัลส์หรือไม่ ตรวจดูU6 (8288) ว่ามีสัญญาณที่ใช้งานมาหรือไม่ ถ้าไม่มีสัญญาณมาแสดงว่า ไอซีเหล่านี้มีปัญหา แต่หากมีสัญญาณมาปกติให้ตรวจสอบสัญญาณจากซีพียู 8088 ว่ามีสัญญาณ ADD,DATA,READY,S0-S2,INTR,CLK88มาหรือไม่ ถ้ามีครบแสดงว่าการ์ดโมโนโครมอาจชำรุด

กรณีที่พอเปิดเครื่องแล้วจอภาพปกติ นับหน่วยความจำครบ ไฟที่ดิสค์ไดรฟ์ติดอยู่แต่ไม่อ่านแผ่นดิสค์ ให้ตรวจดูสายแพร์คอนเนคเตอร์ (pair connector) ที่การ์ด FDC กับดิสค์ไดรฟ์ว่าต่อถูกต้องหรือไม่ ทำความสะอาดการ์ด FDC ส่วนที่ใช้เสียบลงสลอต และสายต่อของดิสค์ไดรฟ์ หากยังใช้ไม่ได้ลองเปลี่ยนการ์ด FDC ใหม่ ถ้าใช้ได้แสดงว่า FDC อันเก่าเสีย

อนึ่งการทำงานของดิสค์ไดรฟ์นั้นเกี่ยวกับ FDC ดีเอ็มเอคอนโทรลเลอร์ สายแพร์และแผ่นดิสค์ หากส่วนใดส่วนหนึ่งเสียก็ไม่สามารถจะทำงานได้เช่นกัน

เครื่องทำงานปกติแต่ไม่รับคีย์ (กดคีย์แล้วไม่มีอะไรเกิดขึ้น) กดปุ่ม ctrl-alt-del ก็ไม่บูต (boot) เครื่องใหม่ ให้ดูที่จอภาพแสดงข้อผิดพลาด (error code) อะไร เช่น "keyboard bad 301" ลองตรวจดูตัวต่อเชื่อม (jumper) ของคีย์บอร์ดบนเมนบอร์ดว่าเสียบอยู่หรือไม่ แจ็คเสียบคีย์บอร์ดหลวมหรือไม่ ถ้าทุกอย่างปกติดราวนี้ให้นำลอจิกโพรบจับสัญญาณที่ขา 17 ของ U53 (74LS322) พร้อมกันนั้นก็กดคีย์บอร์ดดู ถ้ามีพัลส์เข้ามาให้ตรวจสอบดู U53 ที่ขา1 มีพัลส์หรือไม่ตอนกดคีย์ ถ้ามีพัลส์ก็มาตรวจสอบดู U37 (8255) พอร์ต A ทำงานหรือไม่ ถ้าไม่ทำงานแสดงว่า U37 เสีย แต่ถ้าทำงานให้ทดสอบขา 11 ของ U53 ว่ามีสัญญาณนาฬิกาหรือไม่ ถ้ามีให้ตรวจ U27 (74LS175) ขา6 ว่ามีสัญญาณนาฬิกาออกมาหรือไม่ ถ้าไม่มีให้ทดสอบขา9 ของU27 อีกทีหนึ่ง ถ้าขา9 มีสัญญาณนาฬิกา ออกมา แสดงว่าU27 มีปัญหา หรือถ้าตรวจสอบไอซีทั้งหมดแล้วปกติก็ให้ตรวจดูสายต่อของคีย์บอร์ดกับเมนบอร์ดว่าหลวม แตกหักหรือไม่ ถ้าเป็นปกติแสดงว่า ตัวคีย์บอร์ดเสีย

เปิดเครื่องครั้งแรกจอภาพแสดงผลปกติ และกำลังนับหน่วยความจำอยู่ ก็ปรากฏข้อความผิดพลาดแสดงออกมา เช่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

"Parity Check 1.3E000 40"

แสดงว่าหน่วยความจำแรมตัวใดตัวหนึ่งเกิดผิดพลาดหรือเสียนั่นเอง บางครั้งการแสดงข้อผิดพลาดอาจไม่บอกตำแหน่งแอดเดรสของหน่วยความจำมาให้ เช่น

"Parity count ?????"

ทั้งนี้ขึ้นอยู่กับอาการเสียของหน่วยความจำแรมแต่ละตัว จากข้อความ

"Parity check 1.3E000 40" มีความหมายดังนี้

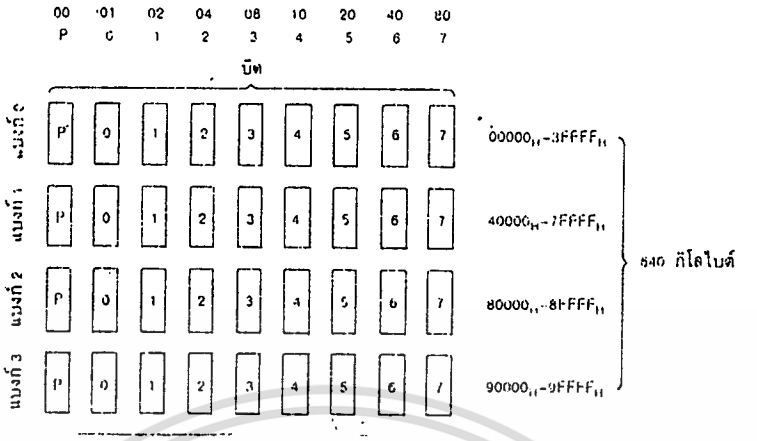
Paritycheckหมายความว่าเกิดข้อผิดพลาดในการตรวจสอบพาริตี้ของหน่วยความจำเลข 1 คือความผิดพลาดเกิดขึ้นบนเมนบอร์ดที่หน่วยความจำไม่เกิน256 กิโลไบต์ ถ้าความผิดพลาดของหน่วยความจำเกิน 256 กิโลไบต์ขึ้นไปหมายถึงหน่วยความจำทั้ง 256 กิโลไบต์แรกไม่เสียเลย แต่ไปเสียที่หน่วยความจำ 384กิโลไบต์ถัดไป (IBM ได้กำหนดหน่วยความจำบนเมนบอร์ดไว้64-256กิโลไบต์ หากต้องการให้มีหน่วยความจำถึง 640 กิโลไบต์ ต้องนำการ์ด หน่วยความจำ 340 กิโลไบต์มาเสียบเพิ่มที่สลอต)

การแสดงความผิดพลาดจะเป็น "Parity check 2 XXXX XX"

3E000 หมายถึงตำแหน่งแอเดรสของหน่วยความจำที่มีความผิดพลาดอยู่ แบงค์ที่3 ของหน่วยความจำ

40 หมายถึง จำนวนบิตของหน่วยความจำแรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7 แสดงตำแหน่งหน่วยความจำแรมบนเมนบอร์ดและ bit error

เมื่อทราบแอดเดรส และบิตที่เสียแล้ว ให้ทดสอบโดยการเปลี่ยนตัวที่คิดใส่ลงไป ไม่ จำเป็นว่าแอดเดรสที่แจ้งมานั้นจะตรงตามเสมอไป ถ้าเปลี่ยนแล้วก็ยังไม่หายให้ถอดแรมทั้งแบงค์ (9ตัว)ทำการสลับกับแบงค์อื่นดู การแจ้งข้อความผิดพลาดของแอดเดรสจะต่างจากเดิม แล้วลองเปลี่ยนทีละตัวจนกว่าจะพบตัวที่เสีย

เทคนิคการซ่อม 2

ในส่วนนี้จะกล่าวถึงรายละเอียดของการซ่อม การตรวจสอบสัญญาณต่างๆสัญญาณใดมาก่อนมาหลัง การตรวจสอบจะเป็นทีละขั้นเหมือนกับขั้นตอนการทำงานของระบบฮาร์ดแวร์นั่นเอง โดยจะยกตัวอย่างอาการต่างๆต่อไปนี้

อาการจอภาพมืดสนิท ให้นำลอจิกโพรบตรวจสอบสัญญาณที่ขา อุปกรณ์ตามขั้นตอนต่อไปนี้

การตรวจสอบขั้นที่ 1.

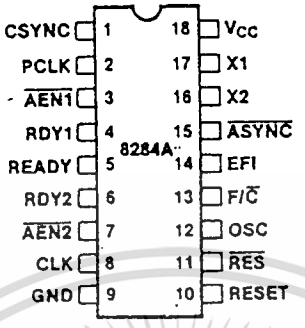
1.ตรวจสอบขาคริสตอล 14.318 เมกะเฮิร์ต

2.ตรวจสอบขาที่ 16,17,11 และ2 ของ 8284 (รูปที่8)

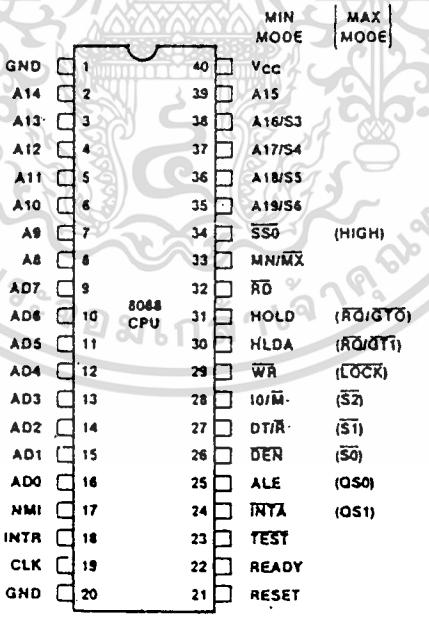
3.ตรวจสอบซีพียู 8088 (รูปที่9) ที่ขา19,22,21,17,18 และ9-16

4.ตรวจสอบบัสคอนโทรลเลอร์ 8288 (รูปที่10) ที่ขา3,19,18,2,4,16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

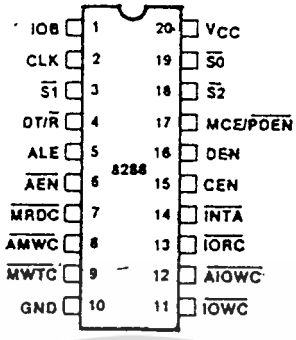


รูปที่ 8 ลักษณะไอซีและขาสัญญาณต่างๆ ของ 8284A



รูปที่ 9 ลักษณะไอซีและขาสัญญาณต่างๆ ของซีพียู 8088

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 10 ลักษณะไอซีและขาสัญญาณต่างๆ

5.ตรวจสอบไอซี 74LS20 U12 ขา6,8

6.ตรวจสอบไอซี 74LS27 U17 ขา6,8

7. ตรวจสอบไอซี 74LS245 U14 U13 ขา1,9

8. ตรวจสอบไอซี 74LS373 U5 ขา1,11 และขาคาต้าที่เหลือ

9. ตรวจสอบไอซี 74LS244 U6, 74LS373 U7

10.ตรวจสอบไอซี 74LS138 U23 ขา1-5 และ7

11.ตรวจสอบลายทองแดงบนเมนบอร์ดอาจขาด หรือลัดวงจรกัน

การตรวจสอบขั้นที่ 2.

1.ตรวจสอบเอาท์พุทไทม์เมอร์ของ 8253 (รูปที่ 11)

2.ตรวจสอบสัญญาณนาฬิกาขา 10 ของไอซี 74LS175 U27

3.ตรวจสอบสัญญาณนาฬิกาขา 9,15 ของไอซี8253

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.ตรวจสอบดีเลย์ และวงจรหน่วงเวลา

8.ตรวจสอบไอซี 74LS280 และส่วนของวงจรตรวจสอบพาริตี้

9.ตรวจสอบชิป 8288 ขา 7,8,12,13

10.ตรวจสอบไอซี 74LS245 U22

11.ตรวจลายทองแดงและซอคเกตของแรม

12.หากเครื่องทำงานในโหมดเทอร์โบ ควรเปลี่ยนให้อยู่ในโหมดธรรมดาเสียก่อน

13.ตรวจสอบคุณภาพความเร็วของแรม ส่วนมัลติเพลกซ์ ส่วนถอดรหัส และส่วนหน่วงเวลา

14.ตรวจสอบ V_{CC} ของระบบต้องอยู่ระหว่าง 4.8 - 5.2 โวลท์

การตรวจสอบขั้นที่ 5.

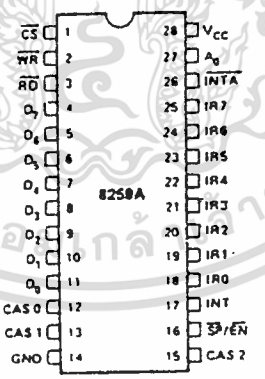
1.ตรวจสอบชิป 8259 (รูปที่ 12) ขา INT 17,18 และ 26

2.ตรวจสอบคาต้าของ 8259 ขา 4-11

3.ตรวจสอบส่วนของวงจรถอดรหัสของ 8259

4.ตรวจสอบชิป 8288 ขา 7,8,12 และ13

5.ตรวจสอบไอซี 74LS245 U22



รูปที่ 12 ลักษณะของไอซีและขาสัญญาณต่างๆ ของ 8259A

การตรวจสอบขั้นที่ 6.

1.ตรวจสอบสัญญาณแอดเดรส คาต้า ที่สลอตทั้ง 8

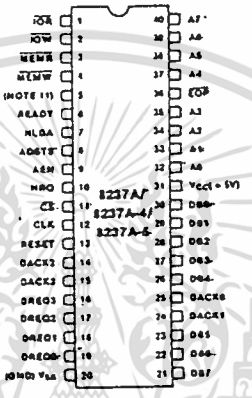
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.ตรวจสอบสัญญาณ รีเซ็ท DRV,OSC,CLK,IOR,IOW,MEMR,MEMW,I/O CHRDY และ สัญญาณอื่นที่จำเป็นบนสลอตทั้ง 8

การตรวจสอบขั้นที่ 7.

1.ตรวจสอบเอาท์พุทไทม์เมอร์ 0 ของ 8253

2.ตรวจสอบชิป 8237A-5 (รูปที่13) ขา 6,10,3.ตรวจสอบ 14,17 ขณะที่ดิสค์ไดรฟ์กำลังอ่านแผ่น FDC และดิสค์ไดรฟ์



รูปที่ 13 ลักษณะไอซีและขาสัญญาณต่างๆ ของ 8237A

อาการเสีย

จอภาพมืดสนิท

สาเหตุ

1. สัญญาณ NMI แอคทีฟเพราะ SW2 (on-off Match-Co) หน้าสัมผัสหลวม
2. สัญญาณ AD2 ของ 74LS373 U5 เป็นไฮอิมพีแดนซ์(Hi-Impedance)เพราะลายทองแดงขา 14ขาด
3. สัญญาณ RDY ไม่แอคทีฟ เพราะ 74LS74 U65 ช็อต V_{cc}
4. สัญญาณ MA2 เป็นไฮอิมพีแดนซ์ เพราะลายทองแดงขา 6 ของแรมขาด
5. ชอคเกตของแรมเสีย (หลวม)
6. ซีพียู 8088 เสื่อม
7. สัญญาณ S0,S2 ของ 8288 ช็อตกัน
8. 74LS20 ช็อต V_{cc} ทำให้ไม่สามารถดีโคดรอมไบออสได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9. ไม่มีดาต้าจาก 74LS245 มาสู่แรมเพราะลายทองแดงที่ขา 1 ขาด

10. ไฟ -12 โวลท์ที่ขั้วต่อ P8-P9 ช็อตลงกราวด์

11. เปิดเครื่องแล้วพัดลมไม่หมุน เพราะตัวเก็บประจุคร่อมไฟ +12 โวลท์ช็อต

12. 74LS157 U47,64 ไม่ Multiplex ADD เพราะดีเลย์เสีย

13. 74LS157 U47 ไม่แอดทีฟ เพราะลายทองแดงขา ADD ขาด

14. XA19 ไม่แอดทีฟเป็นไฮอิมพีแดนซ์ เพราะ 74LS244 U11 ขา 12 ช็อต

15. ดีเลย์ทำงานช้าเกินไป เสื่อม

16. 74LS157 ทำงานช้าไป ต้องเปลี่ยนเป็น 74S157 แทน

17. 74LS245 U2 ขา 1เป็นไฮแอมพีแดนซ์ เพราะลายทองแดงของขา 1 เกิดค่าออกไซด์ขึ้น

18. 74LS245 U2 ช็อต V_{cc}

19. 74LS04 U18 ช็อต V_{cc}

20. ซีพียูเบอร์ V-20 คุณภาพไม่ดี เปลี่ยนเป็นซีพียูเบอร์ 8088-2 แทน

21.ชิป 8253 เสื่อมคุณภาพ ทำให้ out 0,1 ทำงานช้าไป

22. สัญญาณ AD4 ของ IC 74LS373 U5 ขา 4 ลัดวงจรลงกราวด์

23.ซอคเกตของ 74LS157 U64 หลวม

24.ไอซี 74LS280 เสียเพราะช็อต

25.ซอค่เกตขาดาต้าของซีพียูหลวม ทำให้เป็นไฮอิมพีแดนซ์

26.ขาดาต้าของแรมช็อตกันเอง

27.สลอต A09 ช็อตกับ B09

29.ชิป 8284 เสื่อมคุณภาพทำงานช้าเกินไป

30.ไอซี 74LS10 U84 ลัดวงจรลงกราวด์

31.แรมพาริตี้เสีย

32.ไอซี 74LS02 ช็อต V_{cc}

33.ซอคเกตรอมไบออสหลวม

36.ขา 6 ของไอซี 74LS138 U51 เป็นไฮอิมพีแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำผิดพลาด

สาเหตุ

1. ข้อความผิดพลาด "Parity Count,????" เป็นเพราะ 74LS280 ทำงานช้าไป เปลี่ยนเป็น 74S280 แทน

2. ข้อความผิดพลาด "Parity check 1" ทุกครั้งที่เปิดเครื่องสาเหตุเนื่องมาจากดีเลย์เสีย หรือทำงานช้าไป

3. ข้อความผิดพลาด "Parity check 1" ขณะกำลังนับหน่วยความจำอยู่ สาเหตุจากซีพียู 8088 74LS157,74LS138 ทำงานช้าไป เปลี่ยนเป็น 8088-2,74F157,74S138 แทน

4. ข้อความผิดพลาด "Parity check 2 8F104 40" หน่วยความจำแรมแบงค์ที่ 2 บิตที่ 6 เสีย

5. ขณะใช้งานอยู่พอเปลี่ยนโหมดเป็นเทอร์โบ 10-12 เมกะเฮิรต์ เครื่องจะแฮงค์ เพราะแรมมีความเร็วในการทำงานต่ำกว่าคริสตอลเทอร์โบเปลี่ยนเป็น -12 แทน และส่วนของวงจรถอดรหัส 74LS138 เปลี่ยนเป็น 74S138

6. ใช้งานไปประมาณ 1ชั่วโมง เครื่องจะแฮงค์ เพราะแรมคุณภาพต่ำ พอร้อนแล้วจะเกิดอาการให้เปลี่ยนแรมเป็นของที่ผลิตในญี่ปุ่น -15 หรือ 12 แทน

7. ใช้งานไปนานๆ พอทำให้เครื่องกระเทือน จะแจ้งข้อผิดพลาด "Parity error" เพราะซอคเกตของหน่วยความจำแรมหลวม

8. ข้อความผิดพลาด "Parity check 1" ทุกครั้งที่กำลังบูตแผ่นดิสก์ สาเหตุจาก 74LS244 (U9) ตัวเดิมทำงานช้าไป เปลี่ยนตัวใหม่เป็นของที่ผลิตในญี่ปุ่นแทน

9. ข้อความผิดพลาด "Parity Count ????" ขณะบูตแผ่นดิสก์เพราะ 74LS157 ทำงานช้าเปลี่ยน 74S157 แทน

10. ใช้โปรแกรมโลตัส 123 แล้วเครื่องแฮงก์เพราะ 74S280 ทำงานช้าไปเปลี่ยนเป็น 74F280 แทน

11. ข้อความผิดพลาด "Parity error" ขณะบูตแผ่นดิสก์ เพราะตัวรับส่งคาต้าของแรม คือ74LS245 U13 ไม่ค่อยดี ให้เปลี่ยนตัวใหม่

ไม่รับคีย์

สาเหตุ

1. ข้อความผิดพลาด "Keyboard bad" ขั้วต่อของคีย์บอร์ดบนเมนบอร์ดหลวม ทำให้ตอนตรวจสอบของระบบฮาร์ดแวร์ ไม่พบคีย์บอร์ด

2. ข้อความผิดพลาด "Keyboard bad" ไฟที่บนแป้นคีย์ไม่กระพริบตอนเปิดเครื่องด้วย เพราะซีพียู V-20 เสื่อม เปลี่ยนซีพียู 8088-2 แทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ข้อความผิดพลาด "Keyboard bad" ทั้งๆที่คีย์บอร์ดตัวนั้นไม่เสียสาเหตุเพราะ 74LS175U27 ขา6 ไม่มีสัญญาณนาฬิกา เพราะชื๊อตกราวด์

4. ข้อความผิดพลาด "Keyboard bad" คีย์บอร์ดตัวนั้นไม่เสีย เพราะลืมปลดคีย์ล็อคของเครื่อง (เป็นการล็อคคีย์บอร์ดด้วยกุญแจ)

5. ใช้งานอยู่ปกติพอกดคีย์ไม่ทำงานปิดเครื่องแล้วเปิดใหม่ ก็แจ้งข้อความผิดพลาด "Keyboardbad" เพราะขา 12 ของ 74LS322 U53 ชื๊อต

6. คีย์บอร์ดใช้งานได้ปกติ แต่เป็น enterเวลากดไม่ทำงานเนื่องมาจากสาเหตุจากลายทองแดงกับขาเป็นของคีย์ enter ไม่สัมผัสกัน เพราะตะกั่วที่ใช้บัดกรีกับลายทองแดง แตก เป็นรอยร้าว

Disk Boot Failure

สาเหตุ

1. ดิสค์ไดรฟ์หมุนแล้วหยุดไฟติดตลอดแต่ไม่ได้ยินเสียงอ่านแผ่นหรือเลื่อนหัวอ่าน สาเหตุ เพราะการ์ด FDC เสีย

2. ดิสค์ไดรฟ์หมุนไม่หยุด เพราะดีเลย์เสีย

3. เวลาอ่านแผ่นดิสค์แล้วแสดงข้อความผิดพลาด "Disk Boot Failure" ทั้งที่แผ่นก็ดี สาเหตุจากหัวอ่านแผ่นดิสค์เคลื่อนจากตำแหน่งที่ตั้งเอาไว้ ต้องปรับหัวใหม่

4. ข้อความผิดพลาด "Disk Boot Failure" เพราะ 74LS373 U15 เสื่อมคุณภาพ ควรเปลี่ยนตัวใหม่

5. ข้อความผิดพลาด "Disk Bad"สาเหตุจากขา DACK2 ของ 8237A-5 เป็นไฮแอมพีแดนซ์เนื่องจากเกิด ค่าออกไซด์ขึ้น ทำให้ลายทองแดงเส้นนี้ขาด

6. ข้อความผิดพลาด "Disk Boot Failure" เพราะหัวอ่านสกปรกเกินไป

7. เวลาก็อปปี้แผ่นจากไดรฟ์ A มาสู่ไดรฟ์ B ทำให้ข้อมูลของแผ่น B เสีย สาเหตุตัวควบคุม FDCPD:765 เสื่อมคุณภาพทำให้การส่งข้อมูลผิดพลาด และไปทำลาย FAT ของแผ่น ในไดรฟ์ B

8. ขณะเริ่มบูตแผ่น ไฟที่ไดรฟ์ A และ B ติดทั้ง 2 ดวง เพราะจัมมป์สวิทช์ที่ไดรฟ์ B ผิดตำแหน่ง

9. ดิสค์ไดรฟ์อ่านแผ่นแต่ในบางครั้งก็ไม่อ่าน แจ้งเสมอแต่แผ่นไม่เสียไดรฟ์ A ไม่เสีย สาเหตุจากลายทองแดงของการ์ด FDC ส่วนที่ใช้เสียบกับสลอตสกปรกมาก มีเขม่าจับมาก ใช้ยางลบ ลบบริเวณนั้นให้สะอาด อย่าพยายามใช้สเปรย์ล้างคอนแทคฉีด จะทำให้เกิด เขม่าจับเวลาเครื่องร้อนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค. คู่มืออุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค คู่มืออุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

intel®

27256
256K (32K x 8) PRODUCTION AND UV ERASABLE PROMS

- **New Quick-Pulse Programming™ Algorithm for Plastic P27256**
  - **— 4 Second Programming**
  - **— Int$_e$ligent Programming™ Algorithm Compatible**
- **Fast Access Time**
  - **— 170 ns D27256-1**
  - **— 200 ns P27256-2**
- **Int$_e$ligent Identifier™ Mode**
- **Plastic Production P27256 is Compatible with Auto-Insertion Equipment**
- **Moisture Resistant**
- **Industry Standard Pinout . . . JEDEC Approved . . . 28 Lead Cerdip and Plastic Package**

(See Packaging Spec, Order #231369)

The Intel 27256 is a 5V only, 262,144-bit Ultraviolet Erasable (Cerdip)/plastic production (P27256) electrically programmable read-only memory (EPROM). Organized as 32K words by 8 bits, individual bytes can be accessed in less than 170 ns (27256-1). This is compatible with high performance microprocessors, such as the Intel iAPX 186, allowing full speed operation without the addition of performance-degrading WAIT states. The 27256 is also directly compatible with Intel's 8051 family of microcontrollers.

The Plastic P27256 is ideal for high volume production environments where code flexibility is crucial. Plastic packaging is also well-suited to auto-insertion equipment in cost-effective automated assembly lines. Intel's new Quick-Pulse Programming Algorithm enables the P27256 to be programmed within four seconds (plus programmer overhead). Programming equipment which takes advantage of this innovation will electronically identify the EPROM with the help of the int$_e$ligent Identifier and rapidly program it using a superior programming method. The int$_e$ligent Programming Algorithm may be utilized in the absence of such equipment.

The 27256 enables implementation of new, advanced systems with firmware-intensive architectures. The combination of the 27256's high-density, cost-effective EPROM storage, and new advanced microprocessors having megabit addressing capability provides designers with opportunities to engineer user-friendly, high reliability, high-performance systems.

The 27256's large storage capability of 32 K-bytes enables it to function as a high-density software carrier. Entire operating systems, diagnostics, high-level language programs and specialized application software can reside in a 27256 EPROM directly on a system's memory bus. This permits immediate microprocessor access and execution of software and eliminates the need for time-consuming disk accesses and downloads.

Two-line control and JEDEC-approved, 28-pin packaging are standard features of all Intel high-density EPROMs. This assures easy microprocessor interfacing and minimum design efforts when upgrading, adding, or choosing between nonvolatile memory alternatives.

The 27256 is manufactured using Intel's advanced HMOS*II-E technology.

*HMOS is a patented process of Intel Corporation.

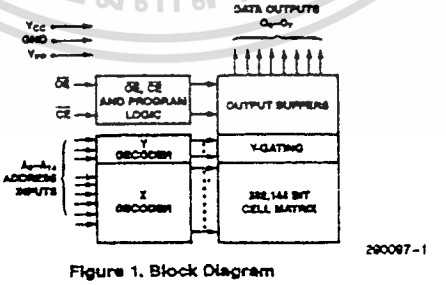
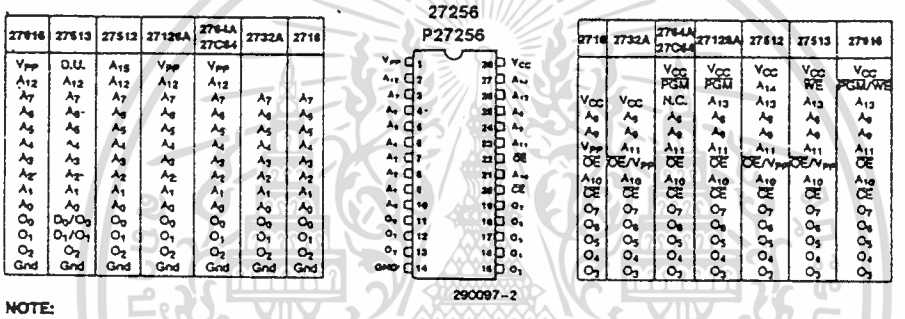


Figure 1. Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Names

A_0–A_{14}	Addresses
$\overline{CE}$	Chip Enable
$\overline{OE}$	Output Enable
O_0–O_7	Outputs
D.U.	Don't Use
$\overline{WE}$	Write Enable



NOTE:
Intel "Universal Site" Compatible EPROM pin configurations are shown in the blocks adjacent to the P27256 pins.

Figure 2. Cerdip/Plastic DIP Pin Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

74LS373, 74LS374, S373, S374
Latches/Flip-Flops

'373 Octal Transparent Latch With 3-State Outputs
'374 Octal D Flip-Flop With 3-State Outputs
Product Specification

Logic Products

FEATURES
- 8-bit transparent latch — '373
- 8-bit positive, edge-triggered register — '374
- 3-State output buffers
- Common 3-State Output Enable
- Independent register and 3-State buffer operation

DESCRIPTION
The '373 is an octal transparent latch coupled to eight 3-State output buffers. The two sections of the device are controlled independently by Latch Enable (E) and Output Enable ($\overline{OE}$) control gates.

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74LS373	19ns	24mA
74S373	10ns	105mA
74LS374	19ns	27mA
74S374	8ns	116mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE V_{CC} = 5V ±5%; T_A = 0°C to +70°C
Plastic DIP	N74LS373N, N74S373N, N74LS374N, N74S374N
Plastic SOL-20	N74LS373D, N74S373D, N74LS374D, N74S374D

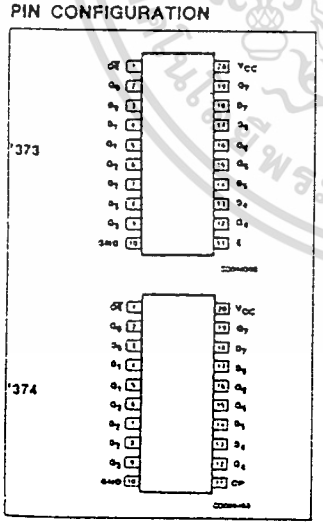
NOTE:
For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

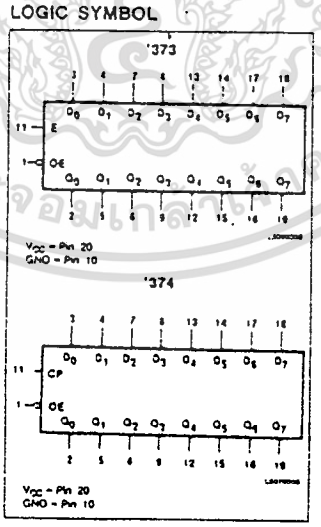
PINS	DESCRIPTION	74S	74LS
All	Inputs	1Sul	1LSul
All	Outputs	10Sul	30LSul

NOTE:
Where a 74S unit load (Sul) is 50μA I_{IH} and −2.0mA I_{IL}, and a 74LS unit load (LSul) is 20μA I_{IH} and −0.4mA I_{IL}.

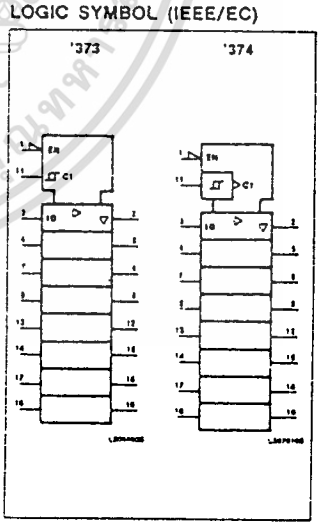
PIN CONFIGURATION



LOGIC SYMBOL



LOGIC SYMBOL (IEEE/EC)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Latches/Flip-Flops

74LS373, 74LS374, S373, S374

The data on the D inputs are transferred to the latch outputs when the Latch Enable (E) input is HIGH. The latch remains transparent to the data inputs while E is HIGH, and stores the data present one set-up time before the HIGH-to-LOW enable transition. The enable gate has hysteresis built in to help minimize problems that signal and ground noise can cause on the latching operation.

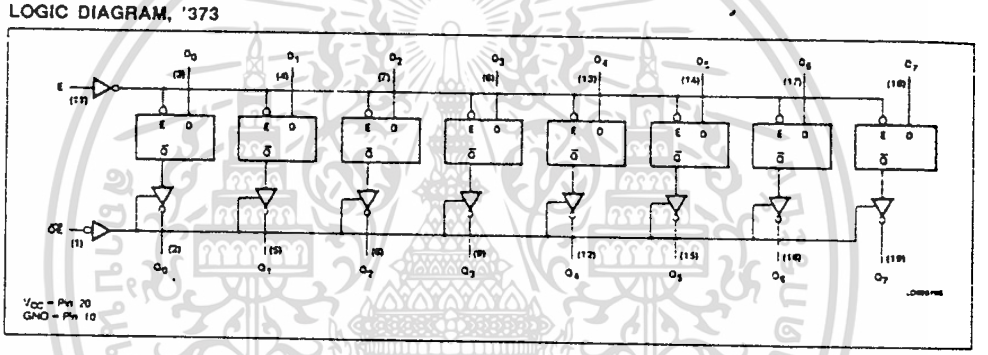
The 3-State output buffers are designed to drive heavily loaded 3-State buses, MOS memories, or MOS microprocessors. The active LOW Output Enable ($\overline{OE}$) controls all eight 3-State buffers independent of the latch operation. When $\overline{OE}$ is LOW, the latched or transparent data appears at the outputs. When $\overline{OE}$ is HIGH, the outputs are in the HIGH impedance "off" state, which means they will neither drive nor load the bus.

The '374 is an 8-bit, edge-triggered register coupled to eight 3-State output buffers. The two sections of the device are controlled independently by the Clock (CP) and Output Enable ($\overline{OE}$) control gates.

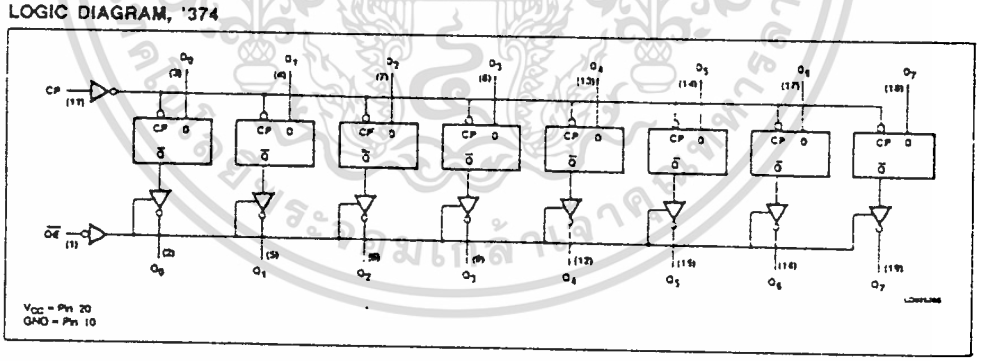
The register is fully edge triggered. The state of each D input, one set-up time before the LOW-to-HIGH clock transition, is transferred to the corresponding flip-flop's Q output. The clock buffer has hysteresis built in to help minimize problems that signal and ground noise can cause on the clocking operation.

The 3-State output buffers are designed to drive heavily loaded 3-State buses, MOS memories, or MOS microprocessors. The active LOW Output Enable ($\overline{OE}$) controls all eight 3-State buffers independent of the register operation. When $\overline{OE}$ is LOW, the data in the register appears at the outputs. When $\overline{OE}$ is HIGH, the outputs are in the HIGH impedance "off" state, which means they will neither drive nor load the bus.

LOGIC DIAGRAM, '373



LOGIC DIAGRAM, '374



MODE SELECT — FUNCTION TABLE '373

OPERATING MODES	INPUTS			INTERNAL REGISTER	OUTPUTS
	$\overline{OE}$	E	D_n		$Q_0 - Q_7$
Enable and read register	L	H	L	L	L
	L	H	H	H	H
Latch and read register	L	L	l	L	L
	L	L	h	H	H
Latch register and disable outputs	H	L	l	L	(Z)
	H	L	h	H	(Z)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54374/74374 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S374	J									SN54LS374	J													
	SN74S374	J	N								SN74LS374	J	N												
FAIRCHILD																									
MOTOROLA																									
N. S. C.																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS374/SN74LS374

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommend operating conditions

	SN54LS374			SN74LS374			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output voltage, V_{OH}			−400			−400	μA
High-level output current, I_{OH}			16			.6	mA
Width of clock enabling pulse, t_w High	15			15			ns
Width of clock enabling pulse, t_w Low	15			15			ns
Data hold time, t_{hold}	0†			0†			ns
Setup time, t_{setup}	20†			20†			ns
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS‡		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC} = MIN, I_I = −18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max, I_{OH} = MAX		2.4	3.1		V
V_{OL}	Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = V_{IL} max	I_{OL} = 24mA		0.35	0.5	V
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_O = 2.7V				20	μA
I_{OZL}	Off-state output current, low-level voltage applied	V_{CC} = MAX, V_{IH} = 2V, V_O = 0.4V				−20	μA
I_I	Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V				0.1	mA
I_{IH}	High-level input current	V_{CC} = MAX, V_I = 2.7V				20	μA
I_{IL}	Low-level input current	V_{CC} = MAX, V_I = 0.4V				−0.4	mA
I_{OS}	Short-circuit output current §	V_{CC} = MAX		−30		−130	mA
I_{CC}	Supply current	V_{CC} = MAX, Output control at 4.5V	'LS374		27	40	mA

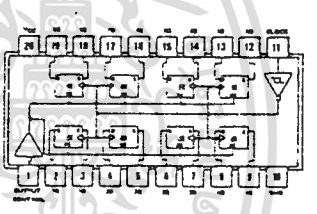
switching characteristics, V_{CC} = 5V, T_A = 25°C

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
f_{max}			C_L = 45pF, R_L = 667Ω, See Notes 2 and 3	35	50		MHz
t_{PLH} / t_{PHL}	Data	Any Q			15	23	ns
t_{PLH} / t_{PHL}	Clock or enable	Any Q			19	28	ns
t_{PZH}	Output Control	Any Q			20	28	ns
t_{PZL}					21	28	ns
t_{PHZ}	Output Control	Any Q	C_L = 5pF, R_L = 667Ω, See Note 3		12	20	ns
t_{PLZ}					14	25	ns

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
§ Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

NOTES: 2. Maximum clock frequency is tested with all outputs loaded.
3. See load circuits and waveforms on page 3-11.
f_{max} = maximum clock frequency
t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output
t_{PZH} = output enable time to high level
t_{PZL} = output enable time to low level
t_{PHZ} = output disable time from high level
t_{PLZ} = output disable time from low level

Pin Assignment (Top View)



SN54LS374 (J) SN74LS374 (J, N)
SN54S374 (J) SN74S374 (J, N)

'LS374, 'S374
FUNCTION TABLE

OUTPUT CONTROL	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

74LS138, S138
Decoders/Demultiplexers

1-Of-8 Decoder/Demultiplexer
Product Specification

Logic Products

FEATURES
- Demultiplexing capability
- Multiple input enable for easy expansion
- Ideal for memory chip select decoding
- Direct replacement for Intel 3205

DESCRIPTION
The '138 decoder accepts three binary weighted inputs (A_0, A_1, A_2) and when enabled, provides eight mutually exclusive, active LOW outputs ($\overline{0}-\overline{7}$). The device features three Enable inputs: two active LOW ($\overline{E}_1$, $\overline{E}_2$) and one active HIGH (E_3). Every output will be HIGH unless $\overline{E}_1$ and $\overline{E}_2$ are LOW and E_3 is HIGH. This multiple enable function allows easy parallel expansion of the device to a 1-of-32 (5 lines to 32 lines) decoder with just four '138s and one inverter.

The device can be used as an eight output demultiplexer by using one of the active LOW Enable inputs as the Data input and the remaining Enable inputs as strobes. Enable inputs not used must be permanently tied to their appropriate active HIGH or active LOW state.

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74LS138	20ns	6.3mA
74S138	7ns	49mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE V_{CC} = 5V ±5%; T_A = 0°C to +70°C
Plastic DIP	N74S138N, N74LS138N
Plastic SO	N74LS138D, N74S138D

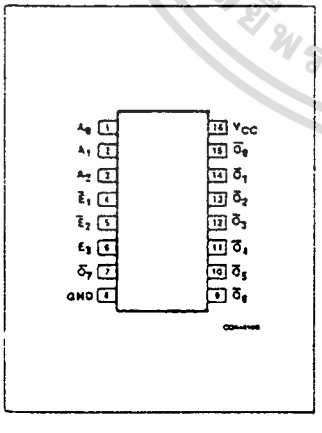
NOTE:
For information regarding devices processed to Military Specifications see the Signetics Military Products Data Manual.

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

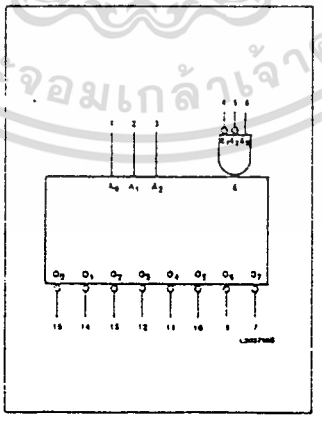
PINS	DESCRIPTION	74S	74LS
All	Inputs	1Sul	1LSul
All	Outputs	10Sul	10LSul

NOTE:
Where a 74S unit load (Sul) is 50µA I_{IH} and −2.0mA I_{IL}, and a 74LS unit load (LSul) is 20µA I_{IH} and −0.4mA I_{IL}.

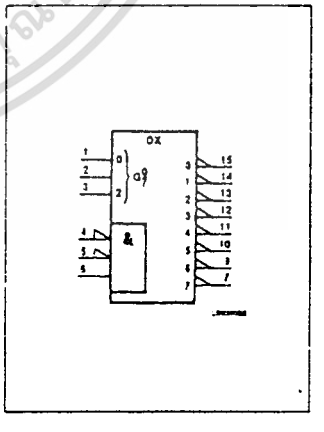
PIN CONFIGURATION



LOGIC SYMBOL

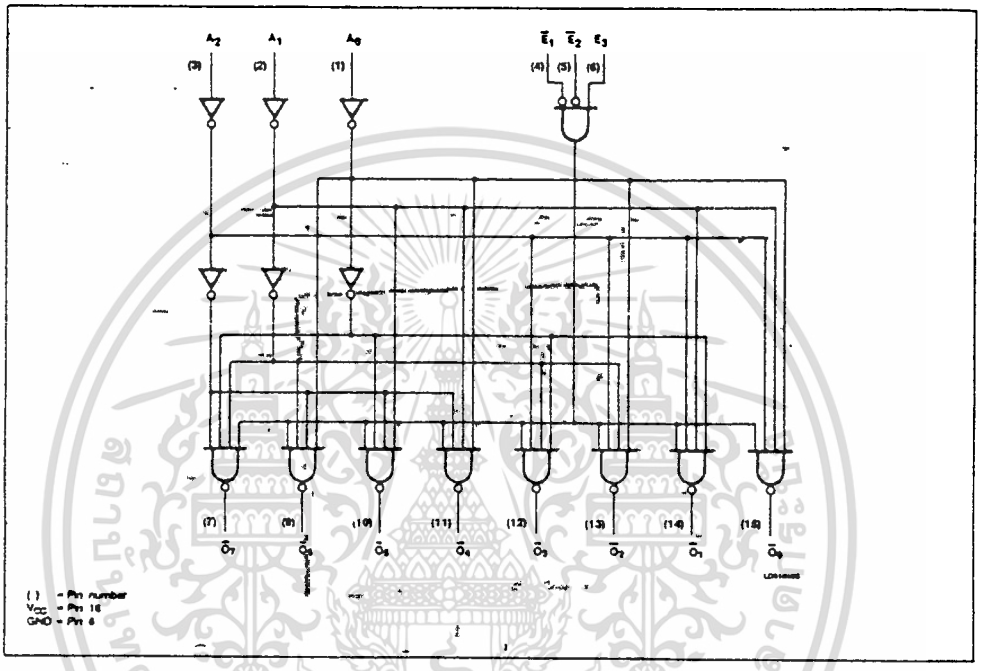


LOGIC SYMBOL (IEEE/IEC)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOGIC DIAGRAM



FUNCTION TABLE

INPUTS						OUTPUTS							
$\bar{E}_1$	$\bar{E}_2$	E_3	A_0	A_1	A_2	$\bar{0}$	$\bar{1}$	$\bar{2}$	$\bar{3}$	$\bar{4}$	$\bar{5}$	$\bar{6}$	$\bar{7}$
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH voltage level
L = LOW voltage level
X = Don't care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. ธานินทร์ ถาวรศาสนวงศ์ และ ทินกร ดุ๊ก . " การอินเทอร์เฟส IBM PC " .กรุงเทพ ฯ : ฟิสิกส์เซ็นเตอร์

2. บัณฑิต จามรภูติ . " ฮาร์ดแวร์ ไมโครคอมพิวเตอร์ 8088,80286,80386 "กรุงเทพฯ:ซีเอ็ดยูเคชั่น , 2534

3. ยืน ภู่วรวรรณ . " เทคโนโลยี ฮาร์ดแวร์ IBM PC " . กรุงเทพฯ : ซีเอ็ดยูเคชั่น, 2533

4. วิสันต์ อาชาเดโชพล . " คอมพิวเตอร์ขนาดเล็ก และ การประยุกต์ใช้งาน " . กรุงเทพฯ : ฟิสิกส์เซ็นเตอร์, 2536

5. Robert C. Brenner . " IBM Personal Computer Troubleshooting & Repair For The IBM PC, PC/XT , and PC/AT " .USA :HOWARD W. SAMS & COMPANY ,1989

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้