



ปริญญานิพนธ์

การเข้ารหัสลับดิจิทัลโดยผ่านเส้นใยแสง

OPTIC FIBER APPLICATION IN DIGITAL DATA ENCRYPTION



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองปริญญาโท

หัวข้อปริญญาโท การเข้ารหัสลับดิจิทัลโดยผ่านเส้นใยแสง






OPTIC FIBER APPLICATION IN DIGITAL DATA ENCRYPTION

- ชื่อนักศึกษา 1. นายจตุรงค์ ฤทธิญาชัย รหัสประจำตัว 36031207
2. นายเรวัต เสือเดช รหัสประจำตัว 36031224
3. นายอดุลย์ คັນนี รหัสประจำตัว 36031236

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชา วิศวกรรมโทรคมนาคม

อาจารย์ผู้ควบคุมปริญญาโท

1. อาจารย์พีระวุฒิ สุวรรณจันทร์
2. อาจารย์วรวิทย์ สมหา
3. อาจารย์สันติ ต้นตระกูล

คณะกรรมการสอบปริญญาโท	ลายมือชื่อ
1. อาจารย์พีระวุฒิ สุวรรณจันทร์	
2. อาจารย์วรวิทย์ สมหา	
3. อาจารย์สันติ ต้นตระกูล	
4. ดร.สุรสิทธิ์ ราษฎร์	
5. อาจารย์ปิยะ จิตธรรมมาภิรมย์	

วัน/เดือน/ปี ที่สอบ 20 พฤษภาคม 2538 เวลา 20.00 น. ถึงเวลา 21.30 น.

สถานที่สอบ ห้อง ก.301 คณะครุศาสตร์อุตสาหกรรม

ลงนาม.....

(ผศ.ดร.พีระวุฒิ สุวรรณจันทร์ อัยยงยา)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่ 2 เดือน ๐๕ พ.ศ. ๒๕๓๘

ปริญญาานิพนธ์

เรื่อง การเข้ารหัสลับดิจิทัลโดยผ่านเส้นใยแสง

OPTIC FIBER APPLICATION IN DIGITAL DATA ENCRYPTION

ผู้จัดทำ

1. นายจตุรงค์ ฤทธิฤกษ์ชัย
2. นายเรวัต เสือเดช
3. นายอดุลย์ คัชนี

อาจารย์ที่ปรึกษา

ลงนาม

(อาจารย์ พีระวุฒิ สุวรรณจันทร์)

ลงนาม

(อาจารย์ วรวิทย์ สมหา)

ลงนาม

(อาจารย์ สันติ ตันตระกูล)

หัวหน้าภาควิชาครุศาสตร์อุตสาหกรรม

ลงนาม

(ผศ.ดร.ธีระพล เทพหัสดิน ณ อยุธยา)

เลขหมู่.....	1298
เลขทะเบียน.....	-3 พ.ย. 2538
วัน เดือน ปี.....	

021066



A021066

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง การเข้ารหัสลับดิจิทัลโดยผ่านเส้นใยแสง

OPTIC FIBER APPLICATION IN DIGITAL DATA ENCRYPTION

จุดประสงค์

1. เพื่อศึกษาวิธีการส่งและรับข้อมูลดิจิทัลโดยผ่านเส้นใยแสง
2. เพื่อศึกษาวิธีการป้องกันข้อมูล โดยการเข้ารหัสแบบดิจิทัล
3. เพื่อให้สามารถนำหลักการเข้ารหัสและถอดรหัสข้อมูลมาใช้งานได้ประโยชน์สูงสุด
4. เพื่อให้สามารถนำหลักการ MULTIPLEX และ DEMULTIPLEX มาใช้งานในการรับ-ส่งข้อมูลดิจิทัลได้อย่างมีประสิทธิภาพ

ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถนำหลักการเข้ารหัสและถอดรหัสข้อมูลมาใช้งานได้ประโยชน์สูงสุด
2. ป้องกันข้อมูลจากการลักลอบ หรือแก้ไขปลอมแปลง กรณีที่ข้อมูลนั้นมีความสำคัญ และต้องการเก็บเป็นความลับเฉพาะทาง
3. สามารถนำไปใช้งานในการป้องกันข้อมูลต่าง ๆ ได้จริง
4. ทำให้เข้าใจถึงวิธีการและหลักการในการเข้ารหัสและถอดรหัสข้อมูลแบบต่าง ๆ ได้เป็นอย่างดี
5. สามารถเข้าใจถึงวิธีการและนำหลักการในการ MULTIPLEX และ DEMULTIPLEX มาใช้งานได้ประโยชน์สูงสุด
6. สามารถนำไปประยุกต์ใช้งานร่วมกับอุปกรณ์อื่น ๆ ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเข้ารหัสลับดิจิทัลโดยผ่านเส้นใยแสง

นายจตุรงค์ ฤทธิฤกษ์

นายเรวัต เสือเดช

นายอคุลย์ คัชณี

อาจารย์ที่ปรึกษา

อาจารย์พีระวุฒิ สุวรรณจันทร์

อาจารย์วรวิทย์ สมหา

อาจารย์สันติ ตันตระกูล

ปีการศึกษา 2537

บทคัดย่อ

ในปัจจุบันการติดต่อสื่อสารเป็นสิ่งจำเป็นอย่างมาก ทั้งในหน่วยงาน ภาครัฐและเอกชน ทั้งนี้เพื่ออำนวยความสะดวก รวดเร็ว ประหยัดเวลา และค่าใช้จ่าย โดยเฉพาะ การส่งข้อมูลข่าวสารผ่านโครงข่ายสื่อสารที่เรียกว่า การสื่อสารข้อมูล เป็นที่นิยมและนำมาใช้งานกันอย่างแพร่หลาย โดยจะเห็นว่า มีการเชื่อมโยงโครงข่ายสื่อสารเข้าหากัน สามารถใช้แหล่งข้อมูลเดียวกันได้ ภายในเวลาอันรวดเร็ว แต่ปัญหาที่สำคัญก็คือการควบคุมและป้องกันข้อมูล ที่สำคัญบางอย่างไม่สามารถทำได้ ทำให้ข้อมูลเหล่านั้น อาจถูกดักจับ แก้ไข หรือปลอมแปลงขึ้นได้ทำให้เกิดผลเสียหายต่อการนำไปใช้งาน จึงได้มีการคิดโครงการนี้ขึ้นมา เพื่อวัตถุประสงค์ในการควบคุม และป้องกันข้อมูลเสียหายจากกรณีดังกล่าวข้างต้น นอกจากนี้ ยังสามารถเก็บรักษาข้อมูลที่เป็นความลับเฉพาะทางได้อย่างมีประสิทธิภาพในระดับหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPIC FIBER APPLICATION IN DIGITAL DATA ENCRYPTION

MR.JATURONG RITTILUECHAI

MR.REWAT SUADET

MR.ADUL DATCHANEE

ADVISOR

MR.PEERAWUT SUWANJAN

MR.WORAWITH SOMHA

MR.SUNTI TANTRAKOOL

YEAR 1994

ABSTRACT

Nowadays, the communication is the most importance in formal section and informal section because of the convenience, rapidity saving time and saving money. Especially, Data message sending by communication network Which called Data communication is most use in the work wide. It soined the communication network together in a few times and can used the same data source. But, It can't control and protect on important data. As a result of trapping data, Editing data, Modifying data are synthesising data. So, This thesis occurred for object in data control and protect. Otherwise, It can save and keep data message in the secret form.

กิติกรรมประกาศ

การที่ปริยฐานิพนธ์นี้สำเร็จลุล่วงไปด้วยดีนั้น คณะผู้จัดทำจึงเรียนมาเพื่อขอขอบพระคุณ อาจารย์ที่ปรึกษาปริยฐานิพนธ์เป็นอย่างมากที่ได้ให้ข้อเสนอแนะและแนวทางการแก้ปัญหาต่างๆ รวมทั้งได้ให้การสนับสนุนด้านเครื่องมือ และอุปกรณ์ที่ใช้ในการทดลองในครั้งนี้และขอขอบคุณ เพื่อนทุกคน ที่ได้ให้คำแนะนำ และเป็นกำลังใจในการทำปริยฐานิพนธ์ในครั้งนี้ และสุดท้ายนี้ ขอขอบคุณเพื่อนร่วมงานทุกคน ที่ได้ให้ความร่วมมือ จนกระทั่งปริยฐานิพนธ์นี้สำเร็จลุล่วงไปด้วยดี



สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญภาพ	VII
สารบัญตาราง	X
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 ทฤษฎีสแกรมเบลและดีสแกรมเบล	3
2.1.1 หลักการทำงานของสแกรมเบลและดีสแกรมเบลเบื้องต้น	3
2.1.2 ทฤษฎีบทที่ 1	5
2.1.3 พิสูจน์ทฤษฎีบทที่ 1	8
2.1.4 ทฤษฎีบทที่ 2	11
2.1.5 พิสูจน์ทฤษฎีบทที่ 2	11
2.1.6 สแกรมเบลหลายตัวนับ	13
2.1.7 ทฤษฎีบทที่ 3	15
2.1.8 พิสูจน์ทฤษฎีบทของสแกรมเบลหลายตัวนับ	15
2.1.9 หลักการสแกรมเบลและดีสแกรมเบล	22
2.1.10 ทฤษฎีการเข้ารหัส/ถอดรหัสข้อมูลแบบกึ่งสุ่ม (PSEUDO RANDOM ENCODER/DECODER)	25
2.1.11 ข้อมูลแบบกึ่งสุ่มที่สามารถโปรแกรมได้ (PROGRAMABLE PSEUDO RANDOM)	26
2.2 ทฤษฎีและหลักการส่งสัญญาณข้อมูลผ่านเส้นใยแสง	28
2.2.1 ทฤษฎีการหักเหของแสง	28
2.2.2 ความหมายของเส้นใยแสง	31
2.2.3 ชนิดของเส้นใยแสง	31

	หน้า
2.2.3.1 การแบ่งชนิดของเส้นใยแสงตามชนิดของ DIELECTRIC	32
2.2.3.2 การแบ่งชนิดของเส้นใยแสงตามจำนวน PROPAGATION MODE	33
2.2.3.3 การแบ่งชนิดของเส้นใยแสงตามลักษณะของดัชนีการหักเห	33
2.2.4 คุณสมบัติของเส้นใยแสง	35
2.2.5 คุณสมบัติพิเศษของอุปกรณ์กำเนิดแสง และอุปกรณ์รับแสง	36
2.2.6 การป้อนแสงเข้าไปในเส้นใยแสง	36
2.2.7 อุปกรณ์กำเนิดแสง	39
2.2.8 อุปกรณ์รับแสง	39
2.2.9 การเชื่อมอุปกรณ์ปล่อยแสงกับเส้นใยแสง	40
2.2.10 การเชื่อมต่อระหว่างอุปกรณ์รับแสงกับเส้นใยแสง	42
2.2.11 การส่งสัญญาณแบบดิจิทัลและการส่งสัญญาณแบบอนาลอก	43
2.2.12 การผสมและการแยกสัญญาณ (MODULATION AND DEMODULATION)	44
2.2.13 การมัลติเพล็กซ์และดีมัลติเพล็กซ์สัญญาณ	46
บทที่ 3 การออกแบบและการสร้าง	48
3.1 บล็อกไดอะแกรม (BLOCK DIAGRAM)	48
3.2 วงจรภาคส่ง	49
3.2.1 วงจรสแกนเบลต (SCRAMBLER)	49
3.2.2 วงจรมัลติเพล็กซ์ (MULTIPLEX)	51
3.2.3 วงจรมอดูเลต (MODULATE) ทางแสง	54
3.3 วงจรภาครับ	55
3.3.1 วงจรดีมอดูเลต (DEMODULATE) ทางแสง	55
3.3.2 วงจรดีมัลติเพล็กซ์ (DEMULTIPLEX)	56
3.3.3 วงจรดีสแกนเบลต (DESCRAMBLER)	60
3.4 วงจรภาคจ่ายไฟ +5 V	62
บทที่ 4 การทดลองและผลการทดลอง	63
4.1 หลักการเชื่อมต่ออุปกรณ์ในการส่งสัญญาณข้อมูลดิจิทัล	63

บทที่ 5 บทวิจารณ์และสรุป

บรรณานุกรม

ภาคผนวก

- คู่มืออุปกรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

	หน้า
รูปที่ 2.1 เบสิกสแกรมเบลอและเบสิกดีสแกรมเบลอ	3
รูปที่ 2.2 รูปทั่วไปของเบสิกสแกรมเบลอ	5
รูปที่ 2.3 สภาวะเริ่มต้นของหน่วยความจำ	6
รูปที่ 2.4 อินพุทที่ป้อนเข้าสู่เบสิกสแกรมเบลอจะมีรีจิสเตอร์เคลื่อนที่แบบวงแหวน	8
รูปที่ 2.5 สแกรมเบลอหลายตัวนับ	14
รูปที่ 2.6 ดีสแกรมเบลอหลายตัวนับ	14
รูปที่ 2.7 เบสิกสแกรมเบลอมีเพออดิกอินพุทเป็น s และตัวนับถูกกำหนดให้ตรวจจับ คาบของอันดับที่เอาท์พุท	15
รูปที่ 2.8 ชิฟรียิสเตอร์ 3 ตัวที่ต่อแบบมีการป้อนกลับ (THREE SHIFT REGISTER WITH FEEDBACK)	23
รูปที่ 2.9 สแกรมเบลอและดีสแกรมเบลอ	24
รูปที่ 2.10 สแกรมเบลอโปรแกรมได้และดีสแกรมเบลอโปรแกรมได้	27
รูปที่ 2.11 กฎการสะท้อนกลับของแสง	28
รูปที่ 2.12 กฎการสะท้อนกลับของแสง	29
รูปที่ 2.13 การเดินทางของแสงภายในแกนของเส้นใยแสง	31
รูปที่ 2.14 ลักษณะการเดินทางของแสงใน CORE ของเส้นใยแสงแต่ละชนิด	34
รูปที่ 2.15 ลักษณะการเดินทางของแสงใน GI FIBER	34
รูปที่ 2.16 เปรียบเทียบคุณสมบัติการส่งของเคเบิลโลหะและเคเบิลใยแสง	35
รูปที่ 2.17 มุมรับแสงของเส้นใยแสง	37
รูปที่ 2.18 ผลของ NA และขนาดของ CORE ที่มีต่อประสิทธิภาพการเชื่อมต่อแสง ระหว่างต้นกำเนิดแสงกับเส้นใยแสง	38
รูปที่ 2.19 ตารางการเลือกอุปกรณ์กำเนิดแสง	39
รูปที่ 2.20 ตารางการเลือกอุปกรณ์รับแสง	40
รูปที่ 2.21 การเชื่อมแสงระหว่างอุปกรณ์ปล่อยแสงกับเส้นใยแสง	40
รูปที่ 2.22 ตัวอย่าง LP-MODULE และ LED-MODULE	41
รูปที่ 2.23 ตัวอย่าง โครงสร้างภายใน APD MODULE	42
รูปที่ 2.24 PIN-PD MODULE และ APD MODULE	43
รูปที่ 2.25 ระบบการส่งสัญญาณแบบดิจิทัลและแบบอนาลอก	43

	หน้า
รูปที่ 2.26 การทำ PRE MODULATION ด้วย PFM	44
รูปที่ 2.27 การผสมสัญญาณแสงและการส่ง	45
รูปที่ 2.28 รูปประกอบการอธิบายเรื่องการมัลติเพล็กซ์	46
รูปที่ 2.29 TDM	47
รูปที่ 3.1 บล็อกไดอะแกรมของการเข้ารหัสลับข้อมูลดิจิทัลโดยผ่านเส้นใยแสง	48
รูปที่ 3.2 วงจรสแกนเบลอ	49
รูปที่ 3.3 แผ่นวงจรพิมพ์ของวงจรสแกนเบลอ	50
รูปที่ 3.4 การวางอุปกรณ์ของวงจรสแกนเบลอ	50
รูปที่ 3.5 วงจรมัลติเพล็กซ์	51
รูปที่ 3.6 บล็อกไดอะแกรมวงจรส่งข้อมูล	52
รูปที่ 3.7 แสดงการทำงานของวงจรส่วนมัลติเพล็กซ์ โดย TIMING DIAGRAM	53
รูปที่ 3.8 แผ่นวงจรพิมพ์ของวงจรมัลติเพล็กซ์	53
รูปที่ 3.9 การวางอุปกรณ์ของวงจรมัลติเพล็กซ์	53
รูปที่ 3.10 วงจรมอดูเลตทางแสง	54
รูปที่ 3.11 วงจรดีมอดูเลตทางแสง	55
รูปที่ 3.12 วงจรดีมัลติเพล็กซ์	56
รูปที่ 3.13 บล็อกไดอะแกรมวงจรรับข้อมูล	57
รูปที่ 3.14 การทำงานของวงจรส่วนดีมัลติเพล็กซ์ โดย TIMING DIAGRAM	58
รูปที่ 3.15 แผ่นวงจรพิมพ์ของวงจรดีมัลติเพล็กซ์	58
รูปที่ 3.16 การวางอุปกรณ์ของวงจรดีมัลติเพล็กซ์	59
รูปที่ 3.17 วงจรของดีสแกรมเบลอ	60
รูปที่ 3.18 แผ่นวงจรพิมพ์ของวงจรดีสแกรมเบลอ	61
รูปที่ 3.19 การวางอุปกรณ์ของวงจรดีสแกรมเบลอ	61
รูปที่ 3.20 วงจรภาคจ่ายไฟ	62
รูปที่ 4.1 การต่ออุปกรณ์ต่าง ๆ เพื่อใช้งานในการรับส่งข้อมูลดิจิทัลผ่านเส้นใยแสง	63
รูปที่ 4.2 ภาพแผงหน้าปัทม์ของชุดภาคส่งและภาครับ	64
รูปที่ 4.3 ภาพแผงด้านหลังของชุดภาคส่งและภาครับ	64
รูปที่ 4.4 บล็อกไดอะแกรมและการวัดสัญญาณตามจุดต่าง ๆ ของภาคส่ง	66
รูปที่ 4.5 ภาพ DIGITAL DATA SIGNAL INPUT CH.1 ทางภาคส่ง	67

	หน้า
รูปที่ 4.6 ภาพ DIGITAL DATA SIGNAL INPUT CH.1 ทางภาครับ	67
รูปที่ 4.7 ภาพ DIGITAL DATA SIGNAL OUTPUT ของวงจร MUX ทางภาคส่ง	67
รูปที่ 4.8 ภาพ SOURCE CLOCK ทางภาคส่ง	68
รูปที่ 4.9 บล็อกไดอะแกรมและการวัดสัญญาณตามจุดต่าง ๆ ของภาครับ	68
รูปที่ 4.10 ภาพ DIGITAL DATA SIGNAL INPUT ทางภาครับ	69
รูปที่ 4.11 ภาพ DIGITAL DATA SIGNAL OUTPUT CH ₁ ทางภาครับ	69
รูปที่ 4.12 ภาพสัญญาณ CLOCK ทางภาครับ	70
รูปที่ 4.13 บล็อกไดอะแกรมการส่ง DATA จาก COMPUTER PC ของแต่ละ CH.	70
รูปที่ 4.14 ภาพการส่งอักษรที่ทำการ TEST BIT ทางภาคส่ง	72
รูปที่ 4.15 ภาพการรับอักษรทางภาครับ	72



บทที่ 1

บทนำ

ในโลกเราปัจจุบันนี้ การติดต่อสื่อสารจะเป็นสิ่งจำเป็นอย่างยิ่ง และจะขาดไม่ได้เสียแล้ว เพราะไม่ว่าจะเป็นด้านธุรกิจ ,บ้านเหิง ,การสาธารณสุขประโยชน์ จนกระทั่งรวมไปถึงด้านการทหาร ทุกวันนี้ เราต่างคุ้นเคยกับระบบสื่อสารเป็นอย่างดี เพียงแต่อาจจะไม่รู้ลึกถึงก็ได้ ไม่ว่าจะเป็น โทรศัพท์,โทรเลข ,วิทยุ ,โทรสาร ฯลฯ ซึ่งปัจจุบันกำลังเป็นที่นิยมใช้กันอย่างกว้างขวางเราจะเห็นได้ว่าในสมัยก่อน ๆ นั้น ระบบการสื่อสารต่างๆ ยังคงใช้สายเคเบิล (CABLE) และคลื่นแม่เหล็กไฟฟ้า ซึ่งอาจเป็นการวางสายเคเบิลหรือใช้อากาศเป็นตัวกลาง สำหรับการสื่อสารด้วยคลื่นวิทยุ แต่ด้วยเหตุผลที่ว่า ในบางครั้งการวางสายหรือการส่งคลื่นวิทยุ จะเป็นการไม่เหมาะสม เช่น คลื่นวิทยุ ความถี่ที่ใช้มีความหนาแน่น จนไม่มีความถี่ว่างหรือการใช้ความถี่ในการติดต่อสื่อสาร อาจจะเต็มหมด ทำให้การติดต่อสื่อสารเป็นไปด้วยความยากลำบาก ด้วยเหตุนี้เองจึงมีการใช้ การติดต่อด้วยแสงผ่านเส้นใยแสง(OPTICAL FIBER) หรือส่งออกไปยังอากาศที่ว่างเปล่าโดยใช้ ตัวกำเนิดแสง เช่น LASER GAS , LASER DIODE , LED เพื่อเปลี่ยนสัญญาณที่จะส่งออกไป เป็นแสง โดยทางภาครับก็จะเปลี่ยนจากสัญญาณแสงเป็นสัญญาณเดิม ซึ่งข้อดีของการติดต่อ ด้วยแสง คือ มีความสะดวกในการบำรุงรักษา เนื่องจากระบบนี้ มีขนาดเล็กและสามารถส่งข้อมูล ด้วยความถี่ได้มาก เนื่องจากแสงมีความถี่สูงมาก ทำให้สามารถบรรจุข่าวสารได้มากมายด้วย คุณสมบัติที่เหนือกว่า ทำให้อายุการติดต่อด้วยแสงเริ่มมีความนิยมเพิ่มมากขึ้น และแพร่หลาย ในอนาคตข้างหน้า

ในปัจจุบันการติดต่อสื่อสารทั้งในหน่วยงานภาครัฐและเอกชน มีความสะดวก รวดเร็ว ประหยัดค่าใช้จ่าย และเวลาเป็นอย่างมาก แต่ในการติดต่อระหว่างหน่วยงาน ที่สำคัญบางครั้ง ต้องคำนึงถึงความปลอดภัยด้วย ดังนั้น ปรวิญญานิพนธ์ฉบับนี้จึงได้ออกแบบ และพัฒนาเครื่องมือ ที่ใช้ป้องกัน การลักลอบช่องทางการสื่อสารต่างๆ โดยทางผู้ส่งจะมีเครื่องที่ใช้แปลงสัญญาณ หรือข้อมูลข่าวสาร ก่อนส่งออกทางช่องทางการสื่อสาร และทางผู้รับก็จะมีเครื่องที่ใช้แปลง สัญญาณกลับเพื่อให้สามารถเข้าใจข่าวสารได้ตรงกับต้นทางที่ส่งมา ฉะนั้น โครงการปรวิญญานิพนธ์ ฉบับนี้ ได้รับคำแนะนำจากอาจารย์ที่ปรึกษา ให้ปรับปรุงโครงการ โดยการเพิ่มการมัลติเพล็กซ์ ระบบ TDM 4 CH. เข้ามาใช้งานร่วมกับระบบเดิม ที่ทำการออกแบบไว้เพื่อนำมาใช้สำหรับการ รับ-ส่งข้อมูลดิจิทัล ส่วนการนำเอาเส้นใยแสง (OPTICAL FIBER) มาใช้แทนสายเคเบิล (METAL CABLE) ปัจจุบันมีทำกันแล้วในหลาย ๆ ประเทศที่เจริญทางเทคโนโลยีเพราะมีข้อดี

คือย่านใช้งาน (BAND WIDTH) กว้างมาก , ความสูญเสีย (LOSS) น้อย ไม่มีการรบกวนจาก สนามแม่เหล็กไฟฟ้า สามารถส่งข้อมูลด้วยความเร็วสูงๆได้ดี ค่าหน่วงเวลา (DELAY TIME) ในการส่งผ่านสายมีค่าต่ำ แต่ในบ้านเรามีการนำเอาเส้นใยแสง (OPTICAL FIBER) มาใช้แล้วทั้ง การสื่อสารแห่งประเทศไทย และองค์การโทรศัพท์แห่งประเทศไทย เริ่มใช้งานแล้วเป็นบางส่วน ในระบบ ISDN และโครงการนี้ถูกสร้างขึ้นมาเพื่อรองรับการใช้งาน ในการสื่อสารข้อมูลดิจิทัล ในอนาคตอีกด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

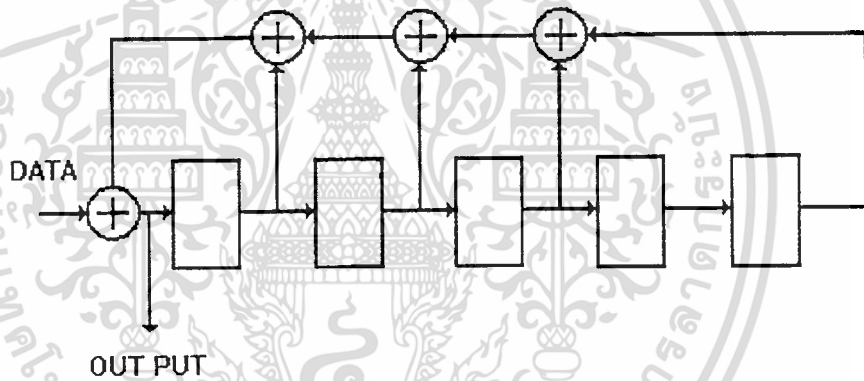
บทที่ 2

ทฤษฎีและหลักการ

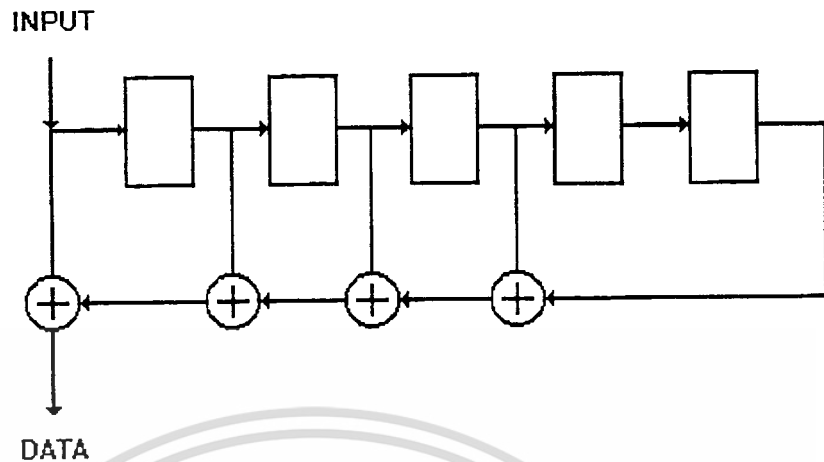
2.1 ทฤษฎีสแกรมเบลอและคีสแกรมเบลอ

2.1.1 หลักการทำงานของสแกรมเบลอและคีสแกรมเบลอเบื้องต้น

โดยอาศัยหลักการทำงานของซีพรีจิสเตอร์ ที่มีการ XOR กันระหว่างบิต ดังรูปที่ 2.1 (ก) เป็นวงจรของเบสิคสแกรมเบลอ ซึ่งมีการพีคแบคคลับของวงจร ส่วนรูปที่ 2.1(ข)เป็นวงจรเบสิคของคีสแกรมเบลอ ลักษณะของวงจรเป็นตรงข้ามกับวงจรของเบสิคสแกรมเบลอ คือ มีการพีคไปข้างหน้า(FEED-FORWARD) ของวงจร



รูปที่ 2.1 (ก) เบสิคสแกรมเบลอ

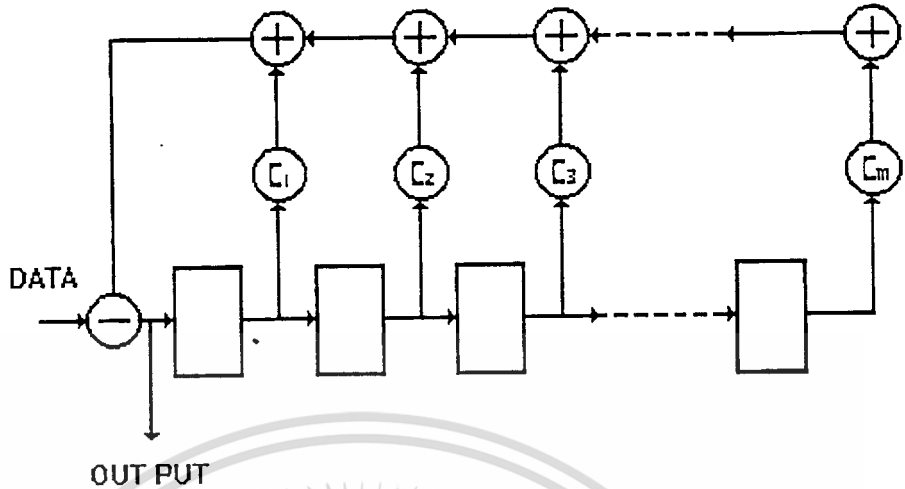


รูปที่ 2.1 (ข) เบสิกดีสแกรมเบลอ

จะกล่าวถึงทฤษฎี ดังนั้น จึงควรพิจารณาจากรูปทั่วไปของเบสิกดีสแกรมเบลอเมื่อข้อมูลถูกสมมุติเป็นอันดับ (SEQUENCE) ของตัวเลขซึ่งมาจากกลุ่มสมาชิกของ p , $GF(p) = \{0,1,\dots,p-1\}$ เมื่อ p เป็นค่าเลขฐานที่ใหญ่ที่สุด (MODULAR FIELD OF p) ดังรูปที่ 2.2 โดยจะมีการรวมกันเป็นแบบเลขฐาน p และเอาที่พหุของหน่วยความจำ (REGISTER) จะถูกคูณด้วย ค่าที่เรียกว่าสัมประสิทธิ์ฟีดแบค ซึ่งเป็นค่าคงที่คือ $\{c_1, c_2, \dots, c_m\}$ ซึ่งการคูณนี้จะทำในแบบเลขฐาน p ด้วยค่าสัมประสิทธิ์ฟีดแบคจะเป็นตัวกำหนดในการออกแบบให้ ตัวสแกรมเบลอขยายคาบ (PERIOD) อันดับ (SEQUENCE) ของข้อมูลว่าเป็นอย่างไร กล่าวคือ สมการ $h(x)$ เมื่อเราไม่พิจารณาค่าตัวแปร x ที่ให้มาจะต้องเป็นโพลิโนเมียล ที่ไม่สามารถลดรูปได้อีกคือไม่สามารถแยกตัวประกอบได้อีก (PRIMITIVE POLYNOMIAL) ในกลุ่มของ $GF(p)$

$$h(x) = x^m - c_1 x^{m-1} - \dots - c_m$$

ซึ่งเงื่อนไขนี้ จะต้องกำหนดว่าอันดับที่ได้จากสแกรมเบลอ ในกรณีที่ไม่มีอินพุตจะเป็นอันดับศูนย์ (0) ทั้งหมดหรือเป็นค่ายาวที่สุดของอันดับ (MAXIMUM LENGH SEQUENCE) ในกรณีนี้อันดับจะซ้ำกันทุกๆ $p^m - 1$ ครั้ง นั่นคือมีคาบเท่ากับ $p^m - 1$



รูปที่ 2.2 รูปทั่วไปของเบสิกสแกรมเบลอ

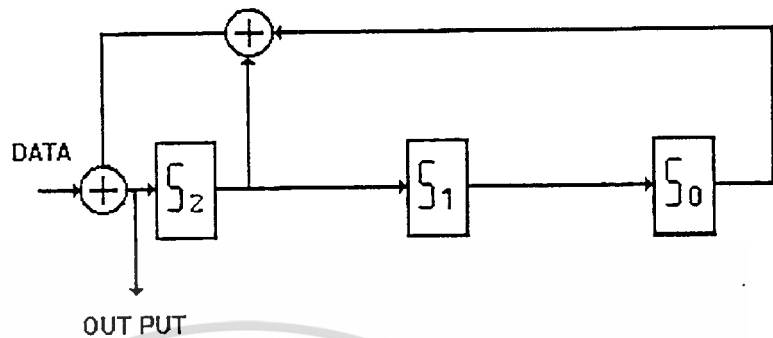
ยกตัวอย่างเช่นจากรูปที่ 2.1 ถ้าให้สมการของแท็ปโพลิโนเมียล (TAP POLYNOMIAL) สอดคล้อง กับกลุ่มของเลขฐาน 2 และมันจะมีคาบของอันดับยาวที่สุดเป็น $2^5 - 1 = 31$

2.1.2 ทฤษฎีบทที่ 1

เมื่อมีอันดับซึ่งความเป็น S ป้อนเข้าเบสิกสแกรมเบลอ จะทำให้เกิดการตอบสนองของอันดับที่เอาท์พุทมีคาบเป็น S หรือไม่มีคาบเป็นค่าของคร.น. (คูณร่วมน้อย) ของ S กับ $p^m - 1$ หรือเขียนใหม่ว่า $LCM(S, p^m - 1)$ และคาบที่เกิดจากการตอบสนองของสแกรมเบลอจะขึ้นอยู่กับค่าเริ่มต้น หรือสถานะเริ่มต้น (INITIAL STATE) ของหน่วยความจำแต่ละตัวภายในซีฟริจิสเตอร์ นั่นคือ จะมีสถานะเริ่มต้นของมันอยู่สถานะหนึ่งเพียงสถานะเดียว สำหรับแต่ละเฟส (PHASE) ของอันดับอินพุท ซึ่งทำให้อันดับที่เอาท์พุทมีคาบเป็น S สำหรับสถานะเริ่มต้นอื่นๆ นอกจากค่านี้แล้ว จะทำให้อันดับที่เอาท์พุทมีคาบที่มากกว่า S

จากทฤษฎีบทที่ 1 จะเห็นว่า มีสถานะเริ่มต้นค่าหนึ่งภายในรีจิสเตอร์ที่ทำให้คาบของอันดับข้อมูลอินพุทมีคาบของสแกรมเบลอ ดังนั้น จุดประสงค์ของเราคือ เราต้องขยายของข้อมูลอินพุทออกไป โดยการเพิ่มส่วนประกอบของวงจรมากขึ้น เพื่อทำหน้าที่ตรวจจับคาบซึ่งส่วนนี้เราจะเรียกว่า ส่วนตรวจจับลอจิก ดังจะได้อธิบายในหัวข้อต่อไป

ยกตัวอย่างเพื่อให้เข้าใจง่ายขึ้น จากทฤษฎีบทที่ 1 ถ้าให้ข้อมูลมีคาบเท่ากับ 2 คือ อันดับ 0 1 0 1 0.... และสถานะเริ่มต้นของหน่วยความจำคือ 1 0 1 (กรณีที่ใช้ 3 สถานะ) ดังรูปที่ 2.3



รูปที่ 2.3 สถานะเริ่มต้นของหน่วยความจำ

เราจะเห็นว่าค่าเอาต์พุตที่ได้จะมีคาบข้อมูลทุกประการคือคาบเท่ากับ 2 ดังตารางที่ 2.1
 ตาราง 2.1 ค่าเอาต์พุตที่ได้จะมีคาบข้อมูลทุกประการคือคาบเท่ากับ 2

เวลาครั้งที่	ข้อมูล	เอาต์พุต	s 1	s 2	s3
0	0	0	1	0	1
1	1	1	0	1	1
2	0	0	1	0	1
3
4
.
.
.
.

แต่เมื่อค่าสถานะเริ่มต้นเปลี่ยนไปจาก 1 0 1 เป็น 1 1 0 เราจะเห็นว่าคาบของข้อมูล
 อินพุตได้ถูกเปลี่ยนไปเป็น คาบ $LCM(2, 2^3 - 1)$ นั่นคือ ที่เอาต์พุตของสแกรมเบลอ
 จะมีคาบ = $(2)(2^3 - 1)$ ดังตารางที่ 2.2

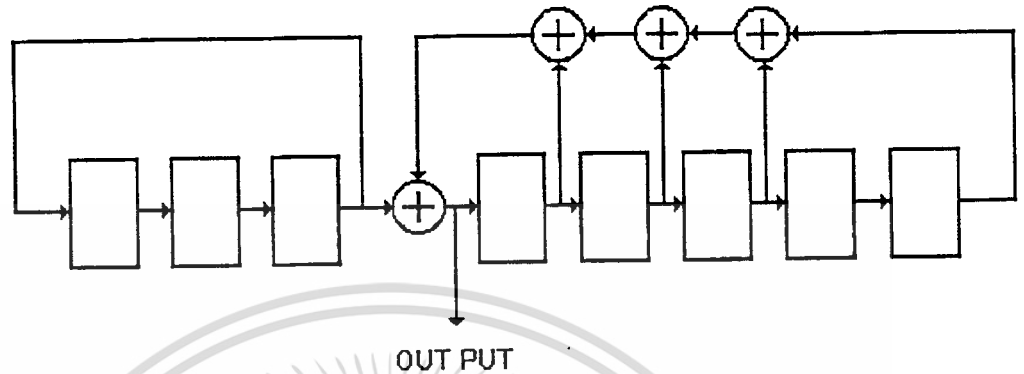
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 2.2 ค่าเอาต์พุตของสแกรมเบลจะมีค่าเท่ากับ 14

เวลาที่	ข้อมูล	เอาต์พุต	s 2	s 1	s 0
0	0	1	1	1	0
1	1	1	1	1	1
2	0	0	1	1	1
3	1	0	0	1	1
4	0	1	0	0	1
5	1	1	1	0	0
6	0	0	0	1	0
7	1	0	0	0	1
8	0	1	0	0	0
9	1	1	0	0	0
10	0	0	1	0	0
11	1	0	1	1	0
12	0	1	1	0	1
13	1	1	1	0	1
14	0	1	1	1	1
.
.
.
.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 พิสูจน์ทฤษฎีบทที่ 1



รูปที่ 2.4 อินพุตที่ป้อนเข้าสู่เบสิกสแกรมเบลจะมีรีจิสเตอร์เคลื่อนที่ แบบวงแหวน

จากรูปที่ 2.4 อินพุตที่ป้อนเข้าสู่เบสิกสแกรมเบลจะมีรีจิสเตอร์เคลื่อนที่แบบวงแหวน (CIRCULATING REGISTER) ซึ่งมีคาบเป็น 3 ค่าเริ่มต้นของรีจิสเตอร์วงแหวนจะเป็นคาบแรกของอันดับเพริออดิก (PERIODIC SEQUENCE)

ถ้าเราให้เวกเตอร์ y แทนสถานะ (STATE) ของวงจรใหม่ ดังนั้น เมื่ออินพุตมีคาบเป็น s และ เบสิกสแกรมเบลจะมี m สถานะ

นั่นคือ y จะมีส่วนประกอบ $s+m$ ส่วน

เมื่อ s แทนด้วยคาบแรกของเพริออดิกอินพุต

และ m แทนด้วยค่าที่ถูกเก็บไว้ในส่วนของหน่วยความจำในเบสิกสแกรมเบล

ตัวอย่างเช่น $y = (1\ 0\ 1\ 1\ 0\ 1\ 0\ 0\ 1)$ ถ้าเบสิกสแกรมเบลมีค่าในหน่วยความจำเป็น $0\ 1\ 0\ 0\ 1$ จะมีอันดับ $1\ 1\ 0\ 1$ ตามออกมา

วงจรตามรูปที่ 2.4 เป็นเชิงเส้น (LINEAR) เพราะว่าชุดของค่าที่เก็บไว้ต่อไปจะได้ออกมาจากการรวมกันแบบเชิงเส้นของชุดก่อนหน้านี้ ดังนั้นสถานะ y' ซึ่งต่อจาก y จะหาได้จากการโอเปอเรชันแมทริกบน y ด้วย แมทริก T ดังนี้ $y' = Ty$ เมื่อ y และ y' เป็นเวกเตอร์แถวตั้ง (COLUMN VECTORS)

$$T = \begin{bmatrix} 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 & 1 & 1 & 0 & 1 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \end{bmatrix}$$

จากสมการเราสามารถเขียนเป็นรูปทั่วไปสำหรับรูปทั่วไปของเบสิกสแควมเบลอซึ่งมีคาบใด ๆ เป็น s ดังนั้นแมทริก T จะเขียนได้เป็น

$$T = \begin{bmatrix} R & O \\ Q' & Th \end{bmatrix}$$

เมื่อ R คือ $s \times s$ แมทริกตามข้างล่าง

$$R = \begin{bmatrix} 0 & 0 & 0 & \dots & 1 \\ 1 & 0 & 0 & \dots & 0 \\ 0 & 1 & 0 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & 0 & \dots & 0 \end{bmatrix}$$

และ Th คือ $m \times m$ แมทริกตามข้างล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_h = \begin{bmatrix} c_1 & c_2 & \dots & c_m \\ 1 & 0 & \dots & 0 \\ 0 & 1 & \dots & 0 \\ \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & 0 \end{bmatrix}$$

เพราะว่าสถานะที่ y' หาได้จาก $y' = Ty$ และสถานะต่อ ๆ ภายหลังจาก จะหาได้จากการ ยกกำลังของเมทริก T ด้วยสถานะครั้งที่ใด ๆ นั่นคือ เมื่อสถานะครั้งที่ i ต่อมาจาก y จะได้จาก $y_i = T^i y$

ถ้าเบสิสเกรมเบลอซึ่งมีอินพุทเป็นคาบเริ่มต้นสถานะที่ y แล้วมันจะมีความยาวครบรอบ g ถ้า $T^g y = y$ ซึ่งเอาที่พุทของสเกรมเบลอ จะมีคาบเป็น g ด้วยและเราจะหาค่าของ g สำหรับ $T^g y = y$ ได้ดังนี้

$$y = y_s + y_m$$

เมื่อ y_s เป็นเวกเตอร์ที่มีส่วนประกอบแรก s ตัวในเวกเตอร์ และมีส่วนประกอบหลัง m ตัวเป็นศูนย์หมด

y_m เป็นเวกเตอร์ที่มีส่วนประกอบแรก s ตัวเป็นศูนย์หมด และมีส่วนประกอบหลัง m ตัวในเวกเตอร์ y

เราอาจจะแปลความหมายของ y_m ว่าเป็นสถานะเริ่มต้น (STARTING STATE) ของ เบสิสเกรมเบลอและเรียก y_s เป็นสภาวะที่เป็นคาบที่ใช้ขับเบสิสเกรมเบลอ เมื่อสถานะเริ่มต้น เป็นศูนย์

$$\text{ถ้า } T^g y = y$$

$$T^g (y_s + y_m) = y_s + y_m$$

$$-T^g y_s + y_m = T^g y_m - y_m \quad (2.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะว่า T เป็นตัวกระทำแบบเชิงเส้น (LINEAR OPERATING) เราจะสมมติให้ว่า สัญญาณคาบอินพุตจะถูกกำหนดให้คงที่แน่นอนเป็น s แล้วทางซ้ายมือของสมการ 2.1 ก็จะมีค่าคงที่ด้วย และเราจะสามารถหาคำตอบของ y_m สำหรับค่าของ g ใด ๆ มีค่า (EXIST) จะเห็นว่า

$$T^s = \begin{bmatrix} R & \underline{0} \\ * & T^s h \end{bmatrix}$$

ซึ่งเครื่องหมายดอกจันตรงแสดงถึงเมทริกซ์ย่อยใด ๆ เนื่องจาก $T^s y_m - y_m$ เป็นเวกเตอร์ซึ่งส่วนประกอบแรก s ตัวเป็นศูนย์ และส่วนประกอบแรก s ตัวจะเป็นศูนย์หมดก็ต่อเมื่อ g เป็นจำนวนทวีคูณของ s เพราะในกรณีที่ $R^2 = I_g$ เมื่อ I_g เป็นเอกลักษณ์เมทริกซ์ซึ่งมีมิติเป็น $s \times s$ แต่ถ้า g ไม่เป็นจำนวนทวีคูณของ s แล้ว $R^s - I_g$ ไม่เท่ากับ 0 ซึ่งก็หมายความว่า การเคลื่อนย้ายแบบวงแหวนขององค์ประกอบ s ของเวกเตอร์ y_m เมื่อบวกกับเวกเตอร์ y_m ในสมการ 2.1 ยังไม่เป็นศูนย์ นอกจากว่า $g = ks$, $k \in \mathbb{Z}$

ถ้าเราใช้ข้อสังเกต (y) เพื่อแสดงส่วนประกอบหลัง m ตัวของเวกเตอร์ y เราจะได้จากสมการ 2.1 เมื่อ $g = ks$

$$(-T^{k g} y_g + y_g)' = [T_h^{k g} - I](y_m)' \quad (2.2)$$

เมื่อ I เป็นเอกลักษณ์เมทริกซ์ที่มีมิติเป็น $m \times m$

เราจะได้ทฤษฎีบทที่ 2 จากสมการที่ 2.2 ดังนี้

2.1.4 ทฤษฎีบทที่ 2

เมทริก T_h มี CHARACTERISTIC POLYNOMIAL $h(x)$ ซึ่งสมมติว่ามันไม่สามารถที่จะแยกตัวประกอบได้อีกใน $GF(p)$ ฉะนั้น $T_h^i - I$ เป็นเมทริกซ์ที่มีค่าดีเทอร์มิแนนต์ไม่เป็นศูนย์ (NONSINGULAR MATRIX) สำหรับ $i = 1, 2, \dots, p^m - 2$ และ $T^n = I$ สำหรับ $n = p^m - 1$

2.1.5 พิสูจน์ทฤษฎีบทที่ 2

เพราะว่า T_h^n เมื่อ $n = p^m - 1$ เราจะสามารถเขียนให้ T_h มีค่ายกกำลังน้อยกว่า n ได้เนื่องจากค่า n ที่ทำให้เกิดการครบรอบนั้น ยังอาจจะไม่ใช่ค่าน้อยที่สุดก็ได้เพราะยังมีค่า g ที่ทำให้เกิดการครบรอบได้ ดังนั้น จากความสัมพันธ์ระหว่างค่า ks กับค่า n จะมีค่าน้อยที่สุด

เพื่อก่อให้เกิดคาบที่มากที่สุดโดยเฉพาะ $k < k_0$ ซึ่ง k_0 จะหาได้จากตัวคูณร่วมน้อย (ค.ร.น.) ของ s กับ n เราจะกำหนดให้มีค่า e

$$e = k_0 s = \text{LCM} (s, p^m - 1) \quad (2.3)$$

แมทริก T_h^{kg} จะถูกเขียนเป็น T_h^{lk} ได้โดย $0 < i_k < n$ ดังนั้นเราจะได้

$$T_h^{k_0 g} = T_h^g = (T_h^n)^{g/n} = I$$

จากสมการที่ 2.2 จะเห็นว่า $T^{kg} - I$ เป็นนอนซิงกูลาร์ (NONSINGULAR) ดังนั้น เมื่อ $k = 1$ เราจะได้ผลลัพธ์อันเดียวกันคือ y_m แสดงว่าจะมีค่าเริ่มต้นเพียงค่าเดียวคือ y_m สำหรับแต่ละอันดับ อินพุต y_g ซึ่งมีคาบกำหนดเป็น s ดังเช่น

$$T^g (y_g + y_m) = y_g + y_m$$

และในการทำงานเดียวกัน มันจะมีผลลัพธ์เพียงอันเดียวใน สมการที่ 2.2 สำหรับแต่ละค่าของ $2 < k < k_0$ ซึ่งถ้า $T^g y = y$ เมื่อ $y = y_g + y_m$ แล้ว $T^{kg} y = y$ ดังนั้น แสดงว่ารอบใด ๆ (CYCLES) ซึ่งมีคาบเป็น ks ก็จะทำให้ผลลัพธ์เหมือนกับ 1 รอบที่มีคาบเป็น s และในกรณีนี้ ก็เหมือนกันเมื่อ $k = k_0$, $T^{k_0 g} = I$

นั่นคือ $T^{k_0 m} y = y$ ได้สำหรับทุกค่าของ y

จากสมการข้างต้นที่ผ่านมา เราพอจะสรุปได้ดังนี้ สำหรับอินพุตซึ่งมีคาบกำหนดเป็น s เบสิคสแกรมเบลจะตอบสนองให้อาท์พุท มีคาบเป็น s ด้วยสำหรับสภาวะเริ่มต้น y_m เพียงสภาวะเดียว และสำหรับสภาวะเริ่มต้นอื่น ๆ แล้วเบสิคสแกรมเบลจะตอบสนองให้อาท์พุทมีคาบเป็น e หรือ $\text{LCM} (s, p^m - 1)$ ตามสมการที่ 2.3

เนื่องจากสาเหตุเหล่านี้ เราจึงจำเป็นต้องหาวิธีตรวจสอบคาบสั้น ๆ ของอันดับสัญญาณดังกล่าวต่อไปนี้

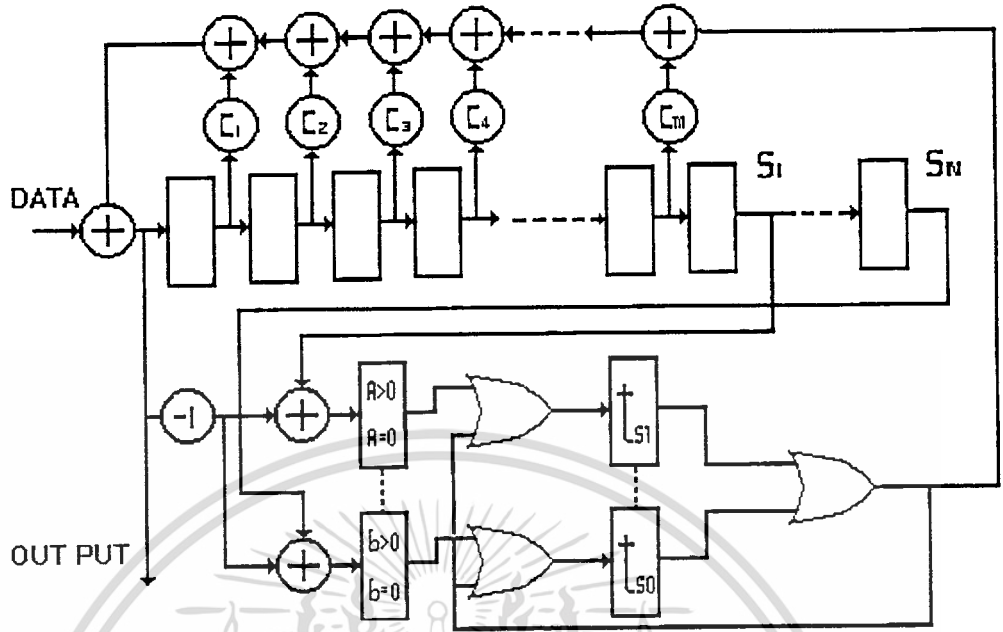
2.1.6 สกรแกรมเบลหลายตัวนับ

รูปทั่วไปของสกรแกรมเบลหลายตัวนับจะแสดงได้ดังรูปที่ 2.5 ส่วนของวงจรซึ่งจะทำการแปลงข้อมูลของเอาท์พุทสกรแกรมเบล ให้กลับมาเป็นข้อมูลเดิม เรียกว่า ดีสกรแกรมเบลซึ่งจะต่อในลักษณะกลับกัน (INVERSE) กับสกรแกรมเบล ดังแสดงในรูปที่ 2.6

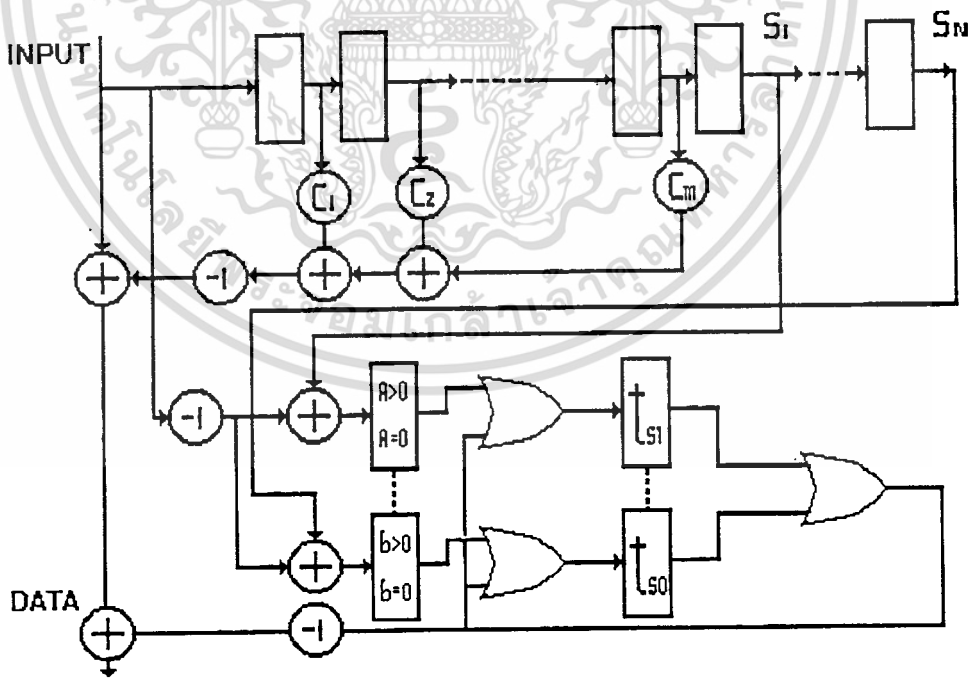
จากรูปที่ 2.5 จะมีตัวนับ N ตัว สำหรับแต่ละคาบ s_i , $1 \leq i \leq N$ และตัวนับที่ i จะให้เอาท์พุทออกมาเป็น $+1$ เมื่อมันนับจนถึงค่าที่กำหนดไว้ ตัวนับตัวใดตัวหนึ่งจะถูกรีเซ็ต (RESET) เมื่อไรก็ตามที่ขาริเซ็ทไม่เป็น 0 ดังนั้นที่ขาริเซ็ทของตัวนับตัวที่ t_{g_i} จึงต้องมีจำนวนศูนย์ติดต่อกัน t_{g_i} ตัว ซึ่งจะมีผลให้ตัวนับนับจนถึงค่าที่กำหนดไว้ได้ส่วนที่เอาท์พุทของตัวจะต่อเข้ากับอินพุทของลอจิกเกท OR เกท OR ซึ่งจะให้อเอาท์พุทลอจิก 1 เมื่อตัวนับใด ๆ นับจนถึงค่าที่กำหนดไว้และในเวลาเดียวกันตัวนับทุกตัว จะถูกรีเซ็ตโดยอัตโนมัติพร้อมกันหมด

จากการที่ขาริเซ็ทของตัวที่ i จะเป็นลอจิก 0 ได้ก็เมื่อความแตกต่าง ของลอจิกอันดับที่เอาท์พุทสกรแกรมเบลในปัจจุบันกับอันดับของลอจิกที่เกิดก่อนหน้าทีในช่วงเวลา s_i ถ้าอันดับนี้มีคาบเป็น s_i เมื่อไรก็จะเป็นเหตุให้ขาริเซ็ทของตัวนับที่ s_i เป็นลอจิก 0 ติดต่อกันไป s_i ตัว นั่นคือ ตัวนับจะนับจนถึงค่าที่กำหนดไว้แล้ว จะทำให้เกิดลอจิก 1 ที่เอาท์พุทของตัวนับเพื่อทำให้สถานะของ เบสิคสกรแกรมเบลเปลี่ยนแปลงไป แสดงว่าเมื่อใดก็ตาม ที่อันดับของเอาท์พุทสกรแกรมเบล มีลักษณะเป็นคาบเหมือนกับอินพุทเปลี่ยนแปลงไป อันจะก่อให้เกิดการรั่วไหลของข้อมูลได้เมื่อไรก็จะถูกทำให้เปลี่ยนแปลงไปเป็นคาบ

$LMC (s_i, p^m - 1)$ เมื่อ p คือ กลุ่มของเลขฐาน $GF (p)$ และคือ m จำนวนของสถานะในเบสิคสกรแกรมเบล

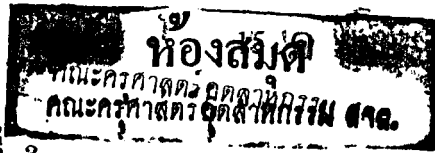


รูปที่ 2.5 สกรแกรมเบลอหลายตัวนับ



รูปที่ 2.6 คีสกรแกรมเบลอหลายตัวนับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.1.7 ทฤษฎีบทที่ 3

สแกรมเบลหลายตัวนับที่แสดงในรูปที่ 2.5 จะทำการเปลี่ยนแปลง อันดับที่มีคาบเป็น s ถ้า s แบ่งเป็น s_1 สำหรับบางตัว i ซึ่ง $1 \leq i \leq N$ และจะก่อให้เกิดอันดับที่เอาร์ทพุที่มีคาบเป็น $LCM(s, p^m - 1)$ ซึ่งทฤษฎีนี้จะเป็นจริงได้ต้องมีเงื่อนไข 2 ประการ คือ

1. แท้ปโคโนเมียล $h(x)$ ซึ่งมีค่ายกกำลัง m จะต้องไม่แยกตัวประกอบได้ในกลุ่มของเลขฐาน $p, GF(p)$ ซึ่งอันดับข้อมูลจะต้องได้มาจาก $GF(p)$

2. ค่าที่กำหนดให้ (THRESHOLD, t_{gi}), $1 \leq i \leq N$ จะต้องถูกเลือกมาจากสมการ

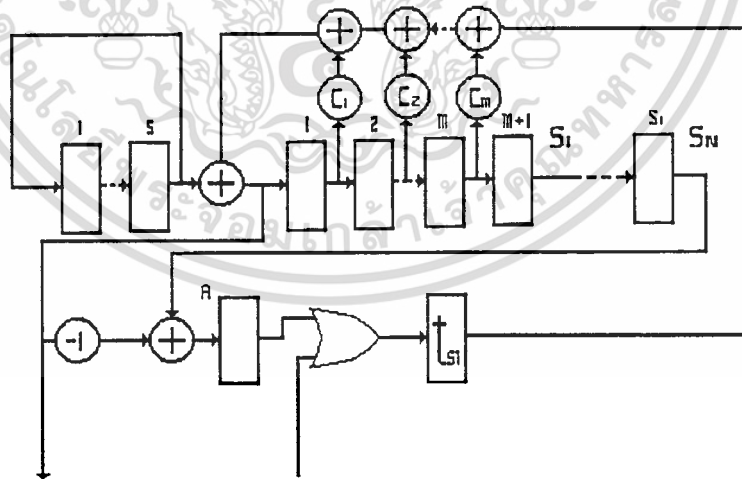
$$t_{gi} \geq (m - 1) + \max_{1 \leq j \leq N} s_j$$

$$1 \leq j \leq N$$

$$j \text{ ไม่เท่ากับ } i$$

2.1.8 พิสูจน์ทฤษฎีของสแกรมเบลหลายตัวนับ

รูปที่ 2.7 จะแสดงถึงเบสิกสแกรมเบลที่มีเพอริออดิกอินพุท ที่มีคาบเป็น s และตัวนับตัวหนึ่งซึ่งถูกกำหนดให้ตรวจจับคาบของอันดับที่เอาร์ทพุ ซึ่งคาบของมันถูกแบ่งเป็น s_1



รูปที่ 2.7 เบสิกสแกรมเบลมีเพอริออดิกอินพุทเป็น s และตัวนับถูกกำหนดให้ตรวจจับคาบของอันดับที่เอาร์ทพุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก่อนอื่นเราจะให้ l_j เป็นอันดับตัวที่ j สภาวะของเบสิกสแกรมเบลอ จะถูกแทนได้ด้วย
 เวกเตอร์ y ซึ่งประกอบด้วย $s + m$ สถานะที่เรียกว่า ตัวกระตุ้นสแกรมเบลอ
 (DRIVEN BASIC SCRAMBLER) ดังนั้น ที่สภาวะต่อไปคือ y' หาได้จาก

$$y' = T y$$

ซึ่งในกรณีนี้ ส่วนตรวจจับลจิกยังไม่ทำงาน คือ เอาท์พุทของส่วนตรวจจับลจิกยังเป็น
 ลจิกศูนย์อยู่ แต่ถ้าส่วนตรวจจับลจิกทำงาน นั่นคือ จะต้องมีตัวนับตัวหนึ่งหรือมากกว่านับจนถึง
 ค่าที่กำหนดให้ ซึ่งจะได้สมการดังนี้

$$y' = T y + y_t$$

เมื่อ y_t ประกอบด้วยเลข 1 เพียงหนึ่งตัวในตำแหน่งที่ $s + 1$ อันดับแรกที่เกิดขึ้น 1
 ซึ่งเกิดจากเพอร์ริอดิกอินพุทคือ

$$I_1 = [T y + U_1 y_t] g$$

ที่ซึ่ง $[z]_g = z_{g+1}$ คือตำแหน่งองค์ประกอบที่ $s + 1$ ของเวกเตอร์ z และ

$$U_1 = \begin{cases} 1 & \text{เมื่อตรวจจับลจิกทำงาน (ACTIVE) ที่ครั้งแรก} \\ 0 & \text{เมื่อส่วนตรวจจับลจิกไม่ทำงาน (NOT ACTIVE)} \end{cases}$$

ดังนั้น รูปทั่วไปของอันที่ j คือ

$$I_j = [T y^j + \sum_{k=1}^j U_k T^{j-k} y_t] g$$

เมื่อ

$$U_k = \begin{cases} 1 & \text{เมื่อส่วนตรวจจับลจิกทำงานในการเกิดอันดับครั้งที่ k} \\ 0 & \text{เมื่อส่วนตรวจจับลจิกไม่ทำงาน} \end{cases}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อไปจะพิจารณาอันดับ a_j ซึ่งเกิดจากการคำนวณที่จุด A ในรูปที่ 2.7 ถ้าจำนวนลอจิสทอน์ของอันดับติดต่อกันมากพอจะทำให้ตัวนับที่ i นับจนถึงค่าที่กำหนดไว้ นอกเสียจากว่า จะมีตัวนับจนถึงค่าที่กำหนดที่ i จะนับถึงในตอนเริ่มต้นของอินพุทที่เข้ามาเราจะไม่สามารถทราบค่าที่เก็บไว้ในตัวนับได้ว่ามีค่าเท่าใด ซึ่งเป็นไปได้ที่ตัวนับอาจจะมีค่าเริ่มต้นเป็นค่ามากที่สุดคือ s_1 ก็ได้

ดังนั้น อาจจะมีตัวนับหนึ่ง หรือมากกว่านับจนถึงค่าที่กำหนดไว้ก่อนที่ I_1 จะถูกเคลื่อนที่เข้ามาเก็บในหน่วยความจำที่ s_1 ของสแกรมเบลซึ่งต่อไปจะแสดงอันดับ $\{a_j, j \geq s_1 + 1\}$ จะประกอบไปด้วยจำนวนศูนย์ที่มากที่สุดไม่เกิน $(m - 1 + s_j)$ จำนวน ถ้าเอาที่พุทของอันดับเป็นเพอร์ริอดิกที่มีคาบของมันไปได้ถูกแบ่งเป็น s_1

เราจะได้ว่า

$$j \geq s_1 + 1$$

$$a_j = -l_j + l_{j-m}$$

$$a_j = -(T_y^j + \sum_{i=1}^j U_k T^{j-k} y_t) + (T_y^{j-g} i + \sum_{i=k=1}^{j-g} U_k T^{j-g-i-k} y_t)$$

$$a_j = -[T^{j-g} i (T^g i y - y) + \sum_{k=1}^j U_k T^{j-k} y_t - \sum_{i=k=1}^{j-g} U_k T^{j-g-i-k} y_t]_g$$

ถ้า $U_{g^{i+1}} = 0$ และให้ j_0 ซึ่งทำให้ $U_j = 0$ เมื่อ $s_1 + 1 \leq j \leq j_0$ ดังนั้น $U_{j_0} = 1$ นั่นคือ ตัวนับจะนับถึงค่าที่กำหนดไว้ที่ $j = j_0$

ถ้าเราเขียน z_1 เป็น

$$z_1 = \sum_{o=k=1}^j U_k T^{j-o-k} y_t - \sum_{i=k=1}^{j_0-g} U_k T^{j_0-g-i-k} y_t$$

และต่อไปเราจะไม่พิจารณาตัวนับตัวอื่นนอกจากตัวที่ i เราจะได้

$$a_j = -[T^{j-j_0} (T^{j_0-m} i (T^g i y - y) + z_1)]_g$$

สำหรับ $j_0 \leq j \leq j_0 + t_{g_1} + 1$ ในช่วงของ j นี้ a_j จะถูกมองเหมือนเป็นค่าที่ปรากฏอยู่ในหน่วยความจำที่ $s+1$ ของตัวกระตุ้นสแกรมเบลด้วยสถานะเริ่มต้น

$$y_1^g = T^{j_0-g} i \{ T^g i y - y \} + z_1 \quad (2.4)$$

เราจะสมมุติว่าอินพุทซึ่งมีค่า s ที่ไม่ได้ถูกแบ่งเป็น s_1 ที่ไม่ได้ถูกแบ่งเป็น s แล้ว ส่วนประกอบแรก s ตัว ของ $T^{j_0-g} i \{ T^g i y - y \}$ ไม่ได้เป็นศูนย์ทั้งหมด เพราะว่าจาก สมการ z_1 จะเป็นศูนย์ทั้งหมดในส่วนประกอบแรก s ตัว แต่สถานะเริ่มต้น y จะไม่เป็นศูนย์ ที่บางตัวของส่วนประกอบแรก s ตัว ดังนั้น ในสถานะของตัวกระตุ้นสแกรมเบล (ของ $s+m$ สถานะ) จะไม่สามารถเป็นศูนย์ทั้งหมดได้ (เพราะว่าตัวกระทำแมทริก T จะกระทำ แบบวนเวียนในส่วนประกอบแรก s ตัวของ y_1^g) ดังนั้น อันดับ $\{ a_j, j \geq j_0 \}$ จะต้องมี จำนวนศูนย์ติดต่อกันได้ไม่เกิน $s+m-1$ ตัว ถ้า s ไม่ได้ถูกแบ่งเป็น s_1

ตามความจริงแล้วอันดับ $\{ a_j, j \geq j_0 \}$ จะต้องมีจำนวนศูนย์ติดต่อกันเกิน $s+m-2$ จำนวน ถ้า s ไม่ได้ถูกแบ่งเป็น s ซึ่งเราจะแสดงให้เห็นว่าในกรณีเกิดขึ้นได้ เมื่ออินพุทหนึ่งซึ่ง มีคาบ s

$$\text{ถ้า } s_1 = ks + 1$$

เมื่อ k คือจำนวนเต็ม และ $k > 1$ ดังนั้น อันดับจะมีจำนวนศูนย์ติดต่อกันได้มากมาย ในสมการ 2.4 ส่วนประกอบแรก s ตัว ของ y_1^g จะเป็นการเคลื่อนที่แบบวงแหวน ของส่วนประกอบแรก s ตัวของ $T^g i y - y$ กลับไปที่นิยามของ T จากสมการ

$$T = \begin{bmatrix} R & \underline{0} \\ \underline{0}^1 & T_h \end{bmatrix}$$

เราจะเห็นว่าส่วนประกอบแรก s ตัวขององค์ประกอบในเวกเตอร์ $(R^g i - I)(y_m)''$ เมื่อ R เป็น $s \times s$ แมทริก และ $(y_g)''$ เป็นเวกเตอร์ซึ่งประกอบไปด้วยส่วนประกอบแรก s ตัว ของ เวกเตอร์ y_g

เวกเตอร์ $(R^s i - I)(y_g)$ จะไม่สามารถที่จะมีองค์ประกอบที่ไม่เป็นศูนย์เพียงตัวเดียวได้ถ้า s ไม่ถูกแบ่งเป็น s_1 ซึ่งจะเห็นได้ตามตัวอย่างข้างล่างนี้

ถ้าให้ $s = 4$, $s_1 = 5$

และ (y_g) ซึ่งมีองค์ประกอบของมันเป็น y_1, y_2, y_3, y_4 เราจะได้

$$R = \begin{bmatrix} 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix}$$

$$R^s = \begin{bmatrix} 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \end{bmatrix}$$

$$(R^s i - I)(y_g) = (R^s - I)(y_g) = \begin{bmatrix} -1 & 0 & 1 & 0 \\ 0 & -1 & 0 & 1 \\ 1 & 0 & -1 & 0 \\ 0 & 1 & 0 & -1 \end{bmatrix} \begin{bmatrix} y_1 \\ y_2 \\ y_3 \\ y_4 \end{bmatrix} = \begin{bmatrix} b \\ 0 \\ 0 \\ 0 \end{bmatrix}$$

เมื่อ b เป็นองค์ประกอบที่ไม่เป็นศูนย์ตัวเดียว ดังนั้น

$$-y_1 + y_2 = b \quad \text{ไม่เท่ากับ } 0 \tag{2.5}$$

$$-y_2 + y_4 = 0 \tag{2.6}$$

$$y_1 - y_3 = 0 \tag{2.7}$$

$$y_2 - y_4 = 0 \tag{2.8}$$

เห็นได้ชัดว่าสมการ 2.5 และสมการ 2.7 มีความสัมพันธ์ที่ผิดเพราะว่า b ไม่เท่ากับศูนย์ ดังนั้น ถ้าเราไม่พิจารณาดำแหน่งขององค์ประกอบที่ไม่เป็นศูนย์ตัวเดียวมันจะต้องมีองค์ประกอบที่ไม่เป็นศูนย์อย่างน้อย 2 ตัวในส่วนประกอบแรก s ตัว ของ y_1^E นั่นคือ อันดับ $\{a_j, j > j_0\}$ จะต้องมีจำนวนศูนย์ติดต่อกันไม่เกิน $s + m - 2$ ตัว ถ้า y_g มีองค์ประกอบที่ไม่เป็นศูนย์ตัวเดียว และถ้า $s_1 = ks \pm 1$ แล้ว $(R^{E_i - 1})(y_m)$ จะต้องประกอบไปด้วย องค์ประกอบที่ไม่เป็นศูนย์ติดต่อกัน 2 ตัว และเพราะว่า y อยู่ในรูปทั่วไปมันสามารถที่จะเกิดสภาวะแรกเริ่ม y_1^E ด้วยจำนวนศูนย์ $s + m - 2$ จำนวนได้

ที่จุดนี้เราจะแสดงว่าเพอริออดิกอินพุท ซึ่งมีคาบ s เมื่อ s ถูกแบ่งเป็น s_j แต่ไม่ได้ถูกแบ่งเป็น s_1 เมื่อ j ไม่เท่ากับ i ซึ่งจะไม่เป็นเหตุให้ตัวนับนับจนถึงค่าที่กำหนดไว้ ได้มากกว่าครั้งหนึ่ง หลังจากอันดับตัวที่ s_1 ถูกส่งออกไป ถ้าเราเลือก t_{g1} เป็น

$$t_{g1} = (m - 1) + \max s_j$$

j ไม่เท่ากับ i

นี่เป็นความจริง เพราะอันดับที่เกิดขึ้นที่จุด A ในรูปที่ 2.7 จะไม่มีจำนวนศูนย์ที่ติดต่อกันมากไปกว่า t_{g1} ตัว หลังจากครั้งแรกที่ส่วนตรวจจับลอจิกนี้ทำงานตามหลังอันดับที่ s_1 ถูกส่งออกมา

จะสังเกตว่าขนาดของค่าที่กำหนดไว้มีความจำเป็น มันจะเกิดขึ้นได้ ถ้ามีคาบ s ซึ่ง $s_1 = ks + 1$ เมื่อ $k > 1$ โดยที่ s ถูกแบ่งเป็น s_j

จะพิจารณาต่อไปนี่คือ ถ้า s ถูกแบ่งเป็น s_j แล้วเอาที่พุทสแกรมเบลออกเป็นเพอริออดิกที่มีคาบ s (ตามทฤษฎีที่ 1) ที่เวลาใด ๆ หลังจากที่ยังอันดับที่คาบ ๆ เริ่มต้นอันดับที่จุด A จะประกอบไปด้วยจำนวนศูนย์ที่เกิดขึ้นไม่จำกัดแน่นอนเป็นเหตุให้ตัวนับตัวที่ I จะนับจนถึงค่าที่กำหนดไว้ได้ (นอกจากว่า s ถูกแบ่งเป็น s_j โดย j ไม่เท่ากับ i และ $t_{gj} < t_{g1}$ ในกรณีนี้ตัวนับตัวที่ j จะนับจนถึงค่าที่กำหนดไว้ก่อน) เพราะว่าจะมีสภาวะวิกฤตเพียงสภาวะเดียวสำหรับแต่ละอันที่เป็นคาบ ๆ การเปลี่ยนแปลงสภาวะวิกฤตจะเป็นผลจากการตรวจจับคาบของเอาที่พุทสแกรมเบล ซึ่งจะเป็เหตุให้ เอาที่พุทมีคาบเป็น $\text{LCM}(s, p^m - 1)$ ในกรณีนี้ เวกเตอร์ y_1^E ในสมการ 2.4 จะไม่เป็นศูนย์อย่างแน่นอน (แม้ว่าส่วนประกอบแรก s ตัวของมันจะเป็นศูนย์หมด) เพราะอันดับที่จุด A ในรูปที่ 2.7 จะเป็นศูนย์หมด ซึ่งเป็นเหตุให้ตัวนับจนถึงค่าที่กำหนดไว้ก่อน แล้วทำให้สภาวะวิกฤตเปลี่ยนไปก่อนที่สภาวะเวกเตอร์ y_1^E จะเป็นศูนย์หมด ดังนั้น ส่วนประกอบหลัง

m ตัวของ y_1^g จะต้องมี องค์ประกอบอย่างน้อยตัวหนึ่งที่ไม่เป็นศูนย์แต่ $[T^{j-j_0} \circ y_1^g]_g$ ซึ่งก่อให้เกิดอันดับ $\{a_j, j > j_0\}$ แล้วจะให้เอาท์พุทเป็นอันดับที่มีความยาวที่สุด นั้นแสดงว่า ที่จุด A จะมีจำนวนที่เป็นศูนย์ติดต่อกันไปเกิน $m - 1$ ตัว ถ้า s ถูกแบ่งเป็น s_1 และเอาท์พุทมีคาบเป็น $\text{LCM}(s, p^m - 1)$

กล่าวโดยสรุป ถ้า s ถูกแบ่งเป็น s_1 แต่เอาท์พุทไม่มีคาบเป็น s หรือถ้า s ไม่ถูกแบ่งเป็น s_1 แต่ s ถูกแบ่งเป็น s_j ซึ่ง j ไม่เท่ากับ i แล้วตัวนับตัวที่ i จะนับจนถึงค่าที่กำหนดไว้อย่างน้อยครั้งหนึ่งหลังจากอันดับที่ s_1 ถูกส่งไปแล้ว โดยตัวนับตัวที่ i มีค่าที่กำหนดไว้เป็น

$$t_{s_1} = (m - 1) + \max s_j; j \text{ ไม่เท่ากับ } i$$

ตัวอย่างการออกแบบใช้งาน ซึ่งโครงการนี้ได้ทดลองแล้วปรากฏว่า ได้ผลดีการออกแบบ โดยเราจะกำหนดให้ข้อมูลอินพุท เป็นเลขฐาน 2 ซึ่งบางทีมันอาจจะประกอบไปด้วย อันดับที่มีคาบเป็น 1 (มีได้ 2 อันดับ คืออันดับที่เป็น 0 หหมด และอันดับเป็น 1 หหมด) อันดับที่มีคาบเป็น 2 (มีได้เพียงอันดับเดียว คือ 1 0 1 0 ...) อันดับที่มีคาบเป็น 7 หรือคาบเป็น 8 และเราจะสมมติต่อไปว่าต้องการเอาท์พุท ซึ่งมีคาบไม่ต่ำกว่า 100 (ฐานสิบ) ดังนั้น เราจะหาจำนวนสถานะที่น้อยที่สุดของเบสิกสแกรมเบลอได้จาก

$$\text{LCM}(1, 2^m - 1) = 2^m - 1$$

$$\text{ซึ่ง } 2^m - 1 \geq 100$$

$$\text{ดังนั้นค่าที่น้อยที่สุด } m \text{ คือ } 7 \text{ ซึ่ง } 2^7 - 1 = 127$$

ต่อไปเราจะพิจารณาโพลีโนเมียลฐาน 2 ที่มีค่ายกกำลังสูงสุดเป็น 7 ดังนี้

$$\text{ถ้าเรากำหนดแน่นอนให้ } h(x) = 1 + x^4 + x^7 \dots \quad (2.9)$$

เปรียบเทียบค่าคงที่ของสัมประสิทธิ์พีดีแบคจากสมการข้างล่าง

$$h(x) = c_7 + c_6 x + c_5 x^2 + c_4 x^3 + c_3 x^4 + c_2 x^5 + c_1 x^6 + c_0 x^7 + \dots \quad (2.10)$$

$$\text{จะได้ว่า } c_0 = 1, c_1 = 0, c_2 = 0$$

$$c_3 = 1, c_4 = 0, c_5 = 0$$

$$c_6 = 0, c_7 = 1$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อไปเราจะสังเกตว่า อันดับที่มีค่าเป็น 1 จะถูกแบ่งเป็นคาบได้เป็น 7 และ 8 คาบ ส่วนอันดับที่มีคาบเป็น 2 จะถูกแบ่งเป็นคาบได้เป็น 8 ในเบสิกสแกรมเบลอ วึ่งเราสามารถสร้างสแกรมเบลอที่มีส่วนตรวจจับคาบ $s_1 = 8$

พิจารณาค่าที่กำหนดไว้ของตัวรับ ซึ่งหาได้จาก

$$t_{g1} \geq (m-1) + \max s_j$$

$$1 \leq j \leq N$$

i ไม่เท่ากับ j

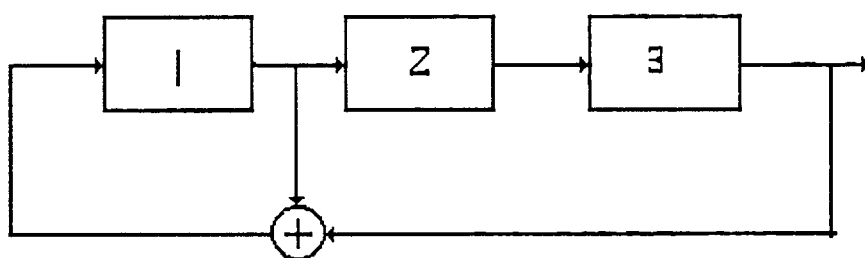
$$t_{g1} \geq (7-1) + 8 \geq 14$$

$$t_{g2} \geq (7-1) + 7 \geq 14$$

2.1.9 หลักการสแกรมเบลอและคีสแกรมเบลอ

จากหลักการทํางาน ของข้อมูลลำดับแบบกึ่งสุ่ม (PSEUDE RANDOM SEQUENCES) ซึ่งจะสามารถทำได้ โดยใช้ชิพรีจิสเตอร์ (SHIFT REGISTER) ต่อให้มีการป้อนกลับ (FEED BACK) แบบ MODULO 2 ADDERS ชิพรีจิสเตอร์นี้ประกอบขึ้นจากฟลิปฟลอปต่ออนุกรมกัน เมื่อชิพรีจิสเตอร์ได้รับ CLOCK สภาวะของฟลิปฟลอปแต่ละตัว จะถูกส่งไปที่ฟลิปฟลอปตัวต่อไป สัญญาณที่ถูก TAP ออกมาจะผ่าน MODULO 2 ADDERS และป้อนกลับไปไปที่ฟลิปฟลอปตัวแรก

จากรูปที่ 2.8 พิจารณาที่ตัวกำเนิด THREE SEQUENCE สมมุติให้สภาวะเริ่มแรกของฟลิปฟลอปเป็น 1 ทั้งหมดเมื่อมี CLOCK เข้ามาข้อมูลของฟลิปฟลอปตัวที่ 1 และ 3 จะถูกรวมกัน ข้อมูลของฟลิปฟลอปตัวที่ 1 และ 2 จะถูกเลื่อนไปที่ตัวที่ 2 และ 3 เอาท์พุทที่ MOD 2 จะถูกส่งกลับไปไปที่ฟลิปฟลอปตัวที่ 1 ข้อมูลของชิพรีจิสเตอร์จะวนเป็นรอบ มีสภาวะต่างกัน 7 สภาวะแล้ว จึงจะวนกลับไปซ้ำเดิม เอาท์พุทของ THREE STATE SEQUENCE นี้ จะเริ่มจากฟลิปฟลอปตัวสุดท้ายของชิพรีจิสเตอร์ จะผลิตลำดับ 110100... ลำดับ 7 บิตนี้จะเป็นแบบสุ่ม



รูปที่ 2.8 ชิฟรืจิสเตอร์ 3 ตัวที่ต่อแบบมีการป้อนกลับ

(THREE SHIFT REGISTER WITH FEEDBACK)

ความยาวของ PSEUDE RANDOM นี้ จะคำนวณได้ จากจำนวนของชิฟรืจิสเตอร์ FEED BACK TAP และสภาพเริ่มแรกของฟลิปฟลอป สังเกตจากรูปที่ 2.8 สภาพที่เริ่มแรกเป็น 0 ทั้งหมดจะไม่ใช้ในการเกิดลำดับนี้ ค่าความยาวของลำดับสูงสุดหาได้จาก N-STATE SHIFT REGISTER คือ $2^n - 1$ ตัวอย่างของค่าลำดับตามตารางที่ 2.3 สำหรับจำนวนชิฟรืจิสเตอร์ต่างๆ

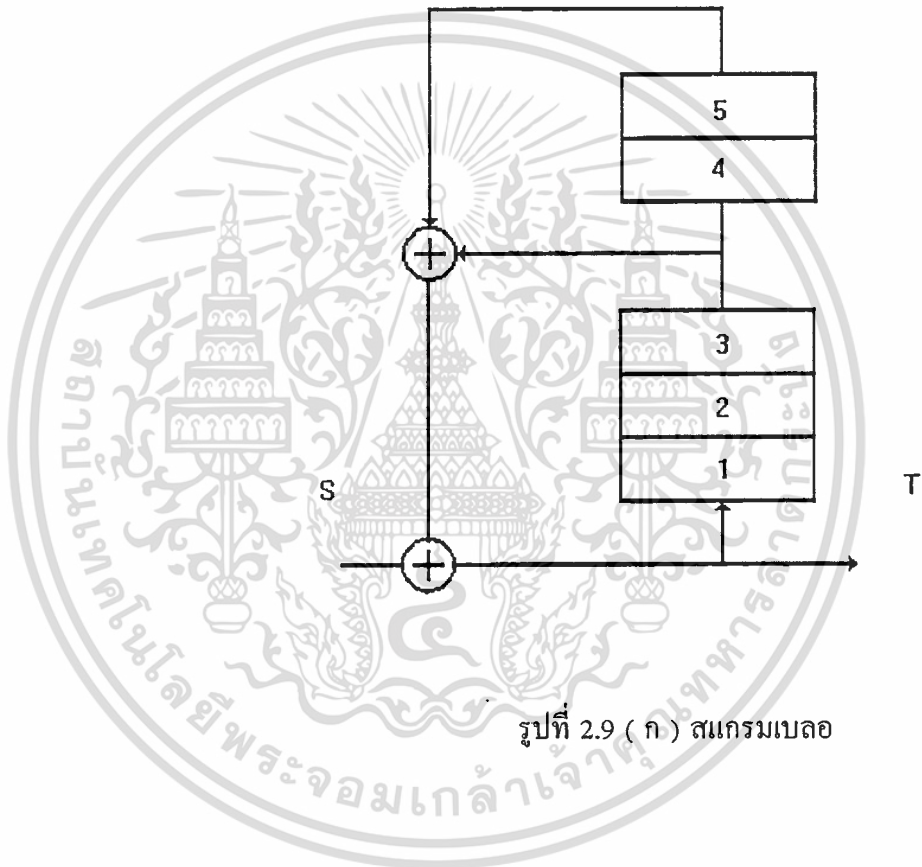
ตารางที่ 2.3 ความยาวสูงสุดของข้อมูลลำดับแบบกึ่งสุ่ม

(PSEUDO RANDOM SEQUENCE)

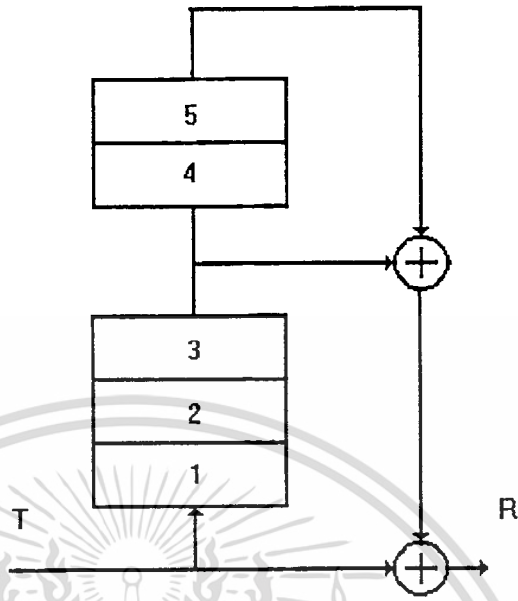
จำนวน SHIFT REG	FEED BACK TAP	PERIOD OF SEQUENCE
3	1,3	7
4	1,4	15
5	2,5	31
6	1,6	63
7	1,7	127
8	1,6 , 1,7	255
9	4 ,9	511
10	3,10	1023
11	2,11	2047

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PSEUDO RANDOM จะนำมาใช้เป็นสกรมเบลอข้อมูลโดย MODULO 2 ADDERS ของข้อมูลกับลำดับ PSEUDO RANDOM ตามรูปที่ 2.9 ก และ 2.9 ข เป็น BLOCK DIAGRAM ของสกรมเบลอและดีสกรมเบลอ ซึ่งจะใช้ PRESCRIBED PSEUDO RANDOM (PR) SEQUENCE สังเกตว่า PR SEQUENCE GENERATOR ที่ใช้จะเหมือนกันทั้งสกรมเบลอและดีสกรมเบลอซึ่งสกรมเบลอจะใช้ป้อนกลับส่วนดีสกรมเบลอใช้ป้อนตาม(FEED FORWARD)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 (ข) คีตแกรมเบลอ

2.1.10 ทฤษฎีการเข้ารหัส/ถอดรหัสข้อมูลแบบกึ่งสุ่ม

(PSEUDO RANDOM ENCODER / DECODER)

จากรูปที่ 2.9 (ก) จะได้สมการสถานะคือ

$$\begin{aligned}
 T &= S \oplus D^3 T \oplus D^7 T \\
 &= S \oplus (D^3 \oplus D^5) T \\
 S &= \{1 \oplus (D^3 \oplus D^6)\} T
 \end{aligned}
 \tag{2.11}$$

ให้ $F = D^3 \oplus D^6$
 จะได้ $S = T(1 \oplus F)$

เมื่อ F คือจุดที่ถูก TAP สัญญาณออกมา
 ดังนั้น จะเขียนเอาต์พุตในรูปสมการทั่วไปคือ

$$T = S \oplus FS \oplus F^2 S \oplus F^3 S \oplus \dots$$

จากรูปที่ 2.9 (ข) จะได้สมการสถานะคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} R &= D^3 T \oplus D^5 T \oplus T \\ &= T \oplus (D^3 \oplus D^5) T \end{aligned} \quad (2.12)$$

จะได้สมการเอาท์พุทคือ

$$R = T \oplus FT \oplus F^2 T \oplus F^3 T \oplus \dots$$

ถ้าเรานำเอาท์พุทตัวสกรีมเบลอ T ป้อนเข้าอินพุทของดีสกรีมเบลอ จะได้สมการของดีสกรีมเบลอ ดังนี้

แทนค่าในสมการ 2.11 และ 2.12

$$\begin{aligned} R &= S \oplus (D^3 \oplus D^5) T \oplus (D^3 \oplus D^5) T \\ &= S \oplus D \\ R &= S \end{aligned}$$

ดังนั้น สัญญาณที่อินพุทที่เข้าตัวสกรีมเบลอ เมื่อผ่านเข้าตัวดีสกรีมเบลอและจะได้เอาท์พุทเหมือนเดิม

2.1.11 ข้อมูลแบบกึ่งสุ่มที่สามารถโปรแกรมได้

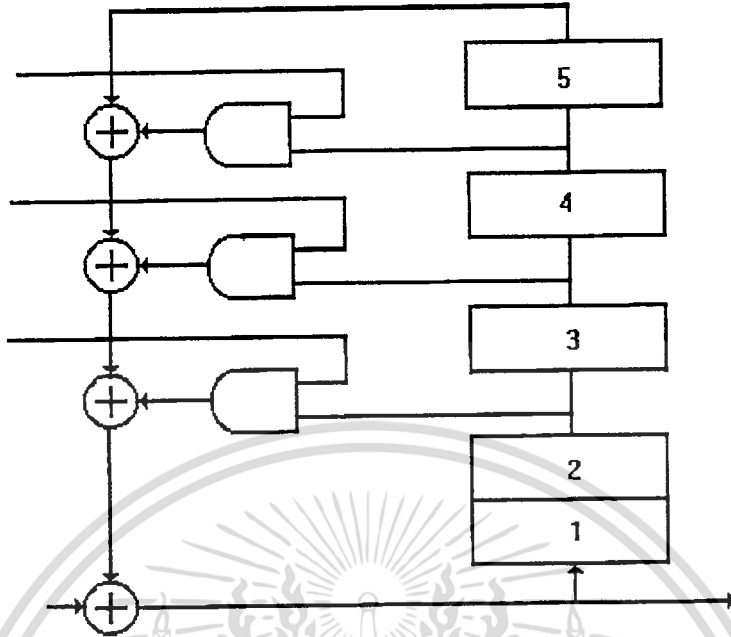
(PROGRAMABLE PSEUDO RANDOM)

จากสมการ PR CODE

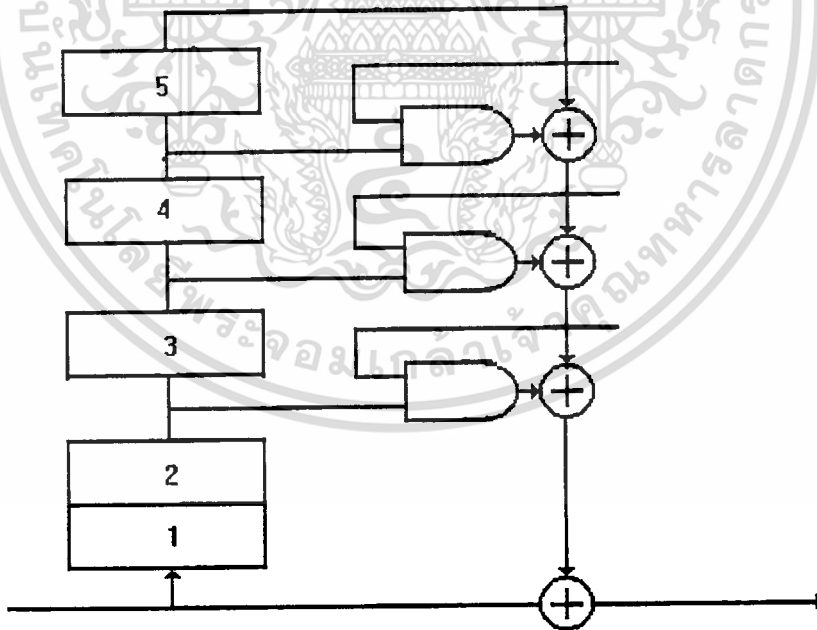
$$T = S \oplus FS \oplus F^2 S \oplus F^3 S \oplus \dots$$

เมื่อ F คือจุดที่ TAP สัญญาณออกมา

จากสมการจะเห็นว่า ถ้าเราเปลี่ยนแปลงสมการ FEED (F) จะทำให้ข้อมูล PR เอาท์พุทเปลี่ยนแปลงซึ่งเราอาศัยหลักการนี้ มาใช้ในการทำ PROGRAMABLE ของสกรีมเบลอ และดีสกรีมเบลอ ดังรูปที่ 2.10 (ก) และ 2.10 (ข)



รูปที่ 2.10 (ก) สแกรมเบลอโปรแกรมได้



รูปที่ 2.10 (ข) คีสแกรมเบลอโปรแกรมได้

รูปที่ 2.1.10 สแกรมเบลอโปรแกรมได้และคีสแกรมเบลอโปรแกรมได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

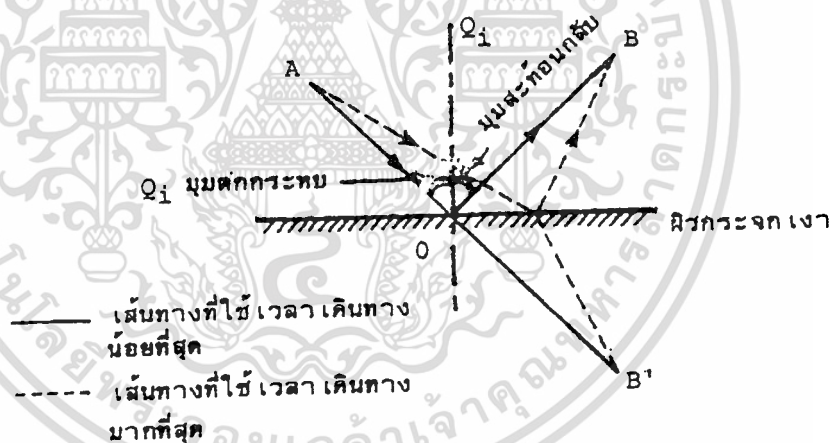
จากรูปที่ 2.1.10 (ก) และ 2.1.10 (ข) PR เอาท์พุทจะเปลี่ยนตาม CONTROL CODE ซึ่งถ้าสแกรมเบลตและคีสแกรมเบลตมี CONTROL CODE ตรงกัน ข้อมูลที่อินพุทของสแกรมเบลต และข้อมูลที่เอาท์พุทของคีสแกรมเบลตจะเหมือนกัน

โดยอาศัยหลักการนี้ไปประยุกต์ให้จำนวน SEQUENCE มากขึ้นและ FEED มากขึ้นจะทำให้สามารถสแกรมเบลตข้อมูลได้มากขึ้น

2.2 ทฤษฎีและหลักการส่งสัญญาณข้อมูลผ่านเส้นใยแสง

2.2.1 ทฤษฎีการหักเหของแสง

จากรูปที่ 2.11 สมมติว่าแสงเดินทางจากจุด A สะท้อนกลับที่ผิวของกระจกเงาที่จุด O และเดินทางไปถึงจุด B มุมตกกระทบของแสงที่จุด O คือมุม θ_i และมุมสะท้อนของแสงที่จุด O คือมุม θ_r จะเท่ากัน ปรากฏการณ์นี้เรียกว่า กฎการสะท้อนกลับของแสง



รูปที่ 2.11 กฎการสะท้อนกลับของแสง

ในรูปที่ 2.11 นี้ ถ้าหากพิจารณาเส้นทางเดินของแสงจากจุด A ไปยังจุด B ด้วยเวลาที่น้อยที่สุด (เส้นทางที่สั้นที่สุด) ก็คือเส้นตรง AOB ซึ่งจุด B อยู่ตรงกันข้ามกับจุด B ดังรูป และกรณีนี้ก็เช่นกันมุมตกกระทบ θ_i เท่ากับมุมสะท้อน θ_r

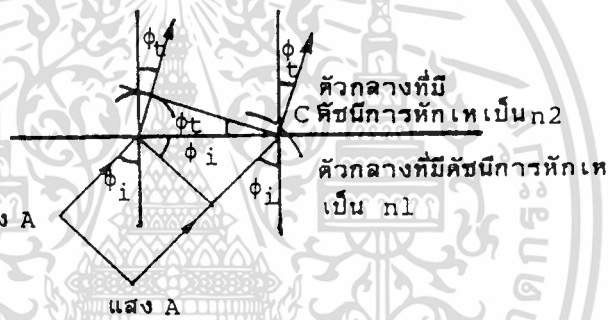
สำหรับกฎการหักเหของแสงนั้น แสดงดังรูปที่ 2.12 ซึ่งรูปที่ 2.12 (ก) เป็นกรณีที่ค่าดัชนีการหักเห $n_1 < n_2$ และรูปที่ 2.12 (ข) เป็นกรณีที่ค่าดัชนีการหักเห $n_1 > n_2$ โดยที่สมมติว่าแสงที่

เดินทางจากต้นกำเนิด แสงเป็นลำแสงขนาน 2 อัน คือ A,A' โดยที่แสงทั้งสองเดินทางจากตัวกลางที่มีค่าดัชนีการหักเห n_1 ไปยังตัวกลางที่มีค่าดัชนีการหักเห n_2 เมื่อลำแสง A เดินทางไปถึงจุด B ที่รอยต่อของตัวกลางทั้งสองนั้นลำแสง A ยังเดินทางไปไม่ถึงจุด C ของตัวกลาง ที่มีค่าดัชนีการหักเห n_2 นั้น เป็นเวลาพอดีกับที่ลำแสง A' เดินทางไปถึงจุด C รอยต่อของตัวกลางทั้งสอง โดยที่แสงใช้เวลาเดินทางในเส้นทาง BC และ BC เท่ากัน

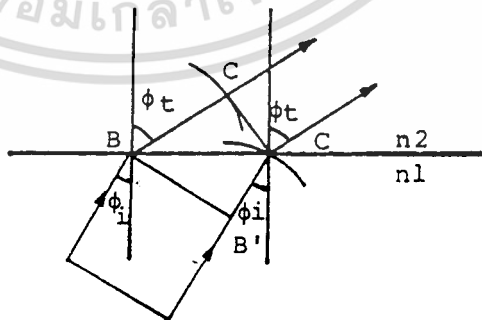
สมมติว่าความเร็วของแสงในอากาศเป็น v และให้ความเร็วของแสงในตัวกลางที่มีค่าดัชนีการหักเห n_1, n_2 เป็น v/n_1 และ v/n_2 ตามลำดับ

จะได้ว่า

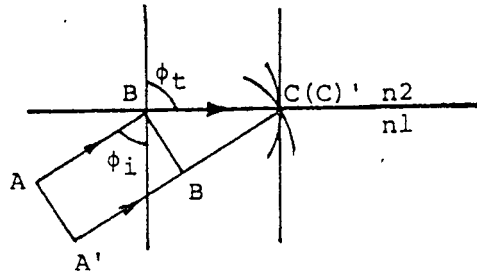
$$\frac{BC}{v/n_2} = \frac{BC}{v/n_1} \tag{2.13}$$



(ก) กรณี $n_1 < n_2$



(ข) กรณี $n_1 > n_2$



(ค) กรณีสะท้อนกลับหมด (CRITICAL ANGLE)

รูปที่ 2.12 กฎการสะท้อนกลับของแสง

ดังนั้น ถ้ากำหนดให้มุมตกกระทบ และมุมหักเหของลำแสง A เป็น ϕ_i และ ϕ_t และมุมตกกระทบของลำแสง A มีค่าเท่ากับ ϕ_c แล้ว จากความสัมพันธ์ทางตรีโกณ จะได้ว่า

$$BC = BC \sin \phi_t \quad (2.14)$$

$$BC = BC \sin \phi_i \quad (2.15)$$

โดยการใช้สมการ 2.13 เราสามารถพิสูจน์ได้ว่า

$$n_1 \sin \phi_i = n_2 \sin \phi_t \quad (2.16)$$

เรียกว่ากฎของสเนลล์ (SNELL'S LAW)

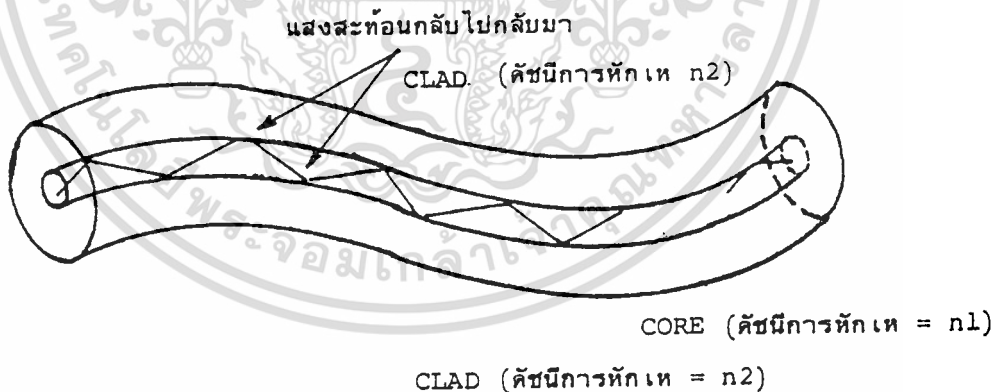
สำหรับกรณีของรูปที่ 2.12 (ค) นั้นเป็นการสะท้อนกลับหมดของแสงในกรณีของ $n_1 > n_2$ ยกตัวอย่างเช่น แสงที่เดินทางจากน้ำไปยังอากาศถ้าหากมุมตกกระทบ ϕ_i มีค่ามากขึ้น ๆ จะทำให้มุมหักเห ϕ_t มีค่าเข้าใกล้ 90° องศามากขึ้นและเมื่อมุมตกกระทบ ϕ_i มีค่าถึงค่าหนึ่งแล้วจะทำให้แสงไม่สามารถเดินทางเข้าไปในตัวกลางมีค่าดัชนีการหักเห n_2 ได้เลย นั่นคือเกิดการสะท้อนกลับหมดนั่นเอง ปรากฏการณ์นี้เรียกว่า " การสะท้อนกลับหมด " และมุมตกกระทบที่ทำให้เกิดการสะท้อนกลับหมดนี้ เรียกว่า " มุมวิกฤติ (CRITICAL ANGLE) " ดังนั้น ถ้าให้มุมวิกฤติเป็น ϕ_c ในกรณีนี้มุมหักเห $\phi_t = 90^\circ$ องศา ดังนั้น $\sin \phi_t = \sin 90^\circ = 1$ กฎของ SNELL ในกรณีเกิดการสะท้อนกลับหมดจะเป็นดังสมการต่อไปนี้

$$\sin \phi_c = n_2/n_1 \quad (2.17)$$

จากสมการ 2.17 จะสามารถหาค่าของ ϕ_c ได้

2.2.2 ความหมายของเส้นใยแสง

เส้นใยแสง คือ เส้นใยขนาดเล็กที่ทำหน้าที่เป็นตัวนำแสง โครงสร้างของเส้นใยแสงประกอบด้วย ส่วนที่แสงเดินทางผ่านเรียกว่า CORE และส่วนที่หุ้ม CORE อยู่เรียกว่า CLAD ทั้ง CORE และ CLAD เป็น DIELECTRIC ใส 2 ชนิด (DIELECTRIC หมายถึง สารที่ไม่เป็นตัวนำไฟฟ้า เช่น แก้ว พลาสติก) โดยการทำให้ค่าดัชนีการหักเหของ CLAD มีค่าน้อยกว่าค่าดัชนีการหักเหของ CORE เล็กน้อยประมาณ 0.2-3% และอาศัยปรากฏการณ์สะท้อนกลับหมดของแสงดังกล่าว สามารถทำให้แสงที่ป้อนเข้าไปใน CORE เดินทางไปได้ไกลจากนั้นเนื่องจากกล่าวกันว่าเส้นใยแสงมีขนาดเล็กมากขนาดเท่าเส้นผม นั่นหมายถึงขนาดเส้นผ่าศูนย์กลางด้านนอกของ CLAD ซึ่งมีขนาดประมาณ 0.1 มม. ส่วน CORE ที่แสงเดินทางผ่านนั้นมีขนาดเล็กลงไปอีก คือประมาณหลาย μm ถึงหลายสิบล้าน μm ซึ่งมีค่าหลายเท่า-หลายสิบล้านเท่าของความยาวคลื่นของแสงที่ใช้ งานค่าต่าง ๆ เหล่านี้เป็นค่าที่กำหนดขึ้นจากคุณสมบัติการส่ง และ คุณสมบัติทางเมคานิกส์ที่ต้องการเส้นใยแสง นอกจากมีคุณสมบัติการส่งดีเยี่ยมแล้ว ยังมีลักษณะเด่นอย่างอื่นอีก เช่น ขนาดเล็ก น้ำหนักเบา อีกด้วย



รูปที่ 2.13 การเดินทางของแสงภายในแกนของเส้นใยแสง

2.2.3 ชนิดของเส้นใยแสง

วิธีการแบ่งชนิดของเส้นใยแสงมีหลายวิธีคือ แบ่งตามชนิดของสาร DIELECTRIC ที่ใช้ , แบ่งตามจำนวน PROPAGATION MODE , แบ่งตามลักษณะของดัชนีการหักเหของ CORE ดังแสดงในตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 การแบ่งชนิดของเส้นใยแสง

แบ่งตามชนิดของสาร DIELECTRIC ที่ใช้	Silica glass optic fiber Multi component glass optic fiber Plastic optic fiber
แบ่งตามจำนวน PROPAGATION MODE	Single mode optic fiber Multi mode optic fiber
แบ่งตามลักษณะของ ดัชนีการหักเหของ CORE	Step index optic fiber Graded index optic fiber

2.2.3.1 การแบ่งชนิดของเส้นใยแสงตามชนิดของ DIELECTRIC ที่ใช้สามารถแบ่งออกได้เป็น 3 ชนิด คือ

(1) SILICA GLASS OPTIC FIBER ซึ่งใช้ DIELECTRIC ที่เป็น SILICAGLAS

(2) MULTI COMPONENT GLASS OPTIC FIBER ซึ่งใช้ DIELECTRIC ที่เป็นแก้วหลายชนิดปนกัน

(3) PLASTIC OPTIC FIBER ซึ่งใช้ DIELECTRIC ที่เป็นพลาสติก สำหรับ (1) นั้นนอกจากจะใช้ SILICA (SiO_2) ที่บริสุทธิ์เป็นส่วนใหญ่แล้วยังใช้สารอื่นเติมลงไป เพื่อให้ค่าดัชนีการหักเหเปลี่ยนแปลงตามต้องการ สารอื่นที่เติมลงไปนี้ เรียกว่า DOPANT ได้แก่ GERMANIUM (Ge), BORON (B), FLUORINE (F) เป็นต้น

สำหรับ (2) นั้นส่วนมากจะใช้ SODA CALCIUM, แก้ว, แก้วที่มี BORON และ SILICON ผสม และอื่นๆเป็นสารหลัก ส่วน DOPANT ได้แก่ SODIUM (Na), CALCIUM (Ca)

สำหรับ (3) นั้น ใช้สารพวก SILICON RESIN, ACRYL RESIN (เช่น POLYMETACRYL METHYL ACID : PMMA)

อนึ่ง สำหรับเคเบิลเส้นใยแสงที่ใช้ในข่ายการสื่อสารโทรคมนาคม (TELECOMMUNICATION NETWORK) นั้นนิยมใช้ SILICA GLASS OPTIC FIBER เพราะมีข้อดีคือการสูญเสีย (LOSS)ต่ำและคุณสมบัติการส่ง (TRANSMISSION CHARACTERISTIC) คงที่ไม่เปลี่ยนแปลง

แต่สำหรับงานที่ต้องการคุณสมบัติการส่งด้อยลงมา, ใช้งานง่าย (ต่อง่าย, หักยากแม้จะงอ เส้นใยแสงมาก ๆ เป็นต้น) และใช้กับการสื่อสารระยะทางไกล ใช้กับการเดินสายภายในรถยนต์ (WIRE HARNESS) และอื่นๆในกรณีนี้นิยมใช้เส้นใยแสงที่เป็น PLASTIC OPTIC FIBER

2.2.3.2 การแบ่งชนิดของเส้นใยแสง ตามจำนวน PROPAGATION MODE สามารถแบ่งออกได้เป็น 2 ชนิด คือ SINGLE MODE OPTIC FIBER ใช้ชื่อย่อว่า SM FIBER และอีกชนิดหนึ่ง คือ MULTI MODE OPTIC FIBER

2.2.3.3 การแบ่งชนิดของเส้นใยแสง ตามลักษณะของดัชนีการหักเห สามารถแบ่งออกได้เป็น 2 ชนิด ตามลักษณะการเปลี่ยนแปลงของดัชนีการหักเห คือ

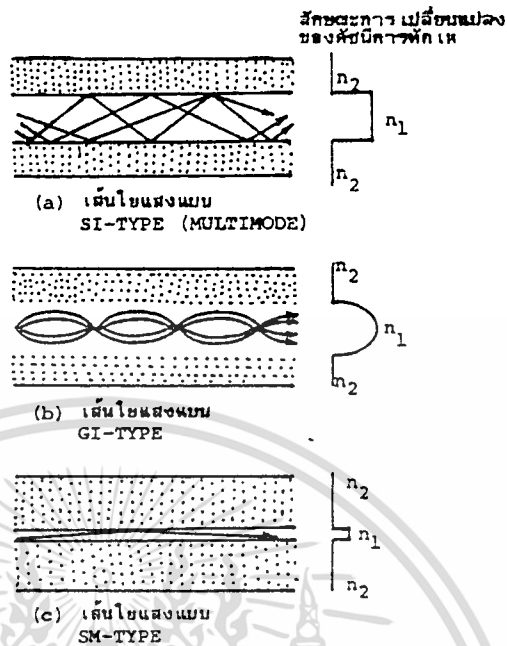
(1) STEP INDEX OPTIC FIBER (SI-FIBER) เป็นเส้นใยแสงที่มีลักษณะการเปลี่ยนแปลงของดัชนีการหักเหระหว่าง CORE กับ CLAD เป็นลักษณะขั้นบันได (STEP) จึงเรียกว่า STEP INDEX OPTIC FIBER

(2) GRADED INDEX OPTIC FIBER (GI-FIBER) เป็นเส้นใยแสงที่มีลักษณะการเปลี่ยนแปลง ของดัชนีการหักเหระหว่าง CORE กับ CLAD ค่อย ๆ ลดลงทีละน้อย ต่างกับ (1) จึงเรียกว่า GRADED INDEX OPTIC FIBER

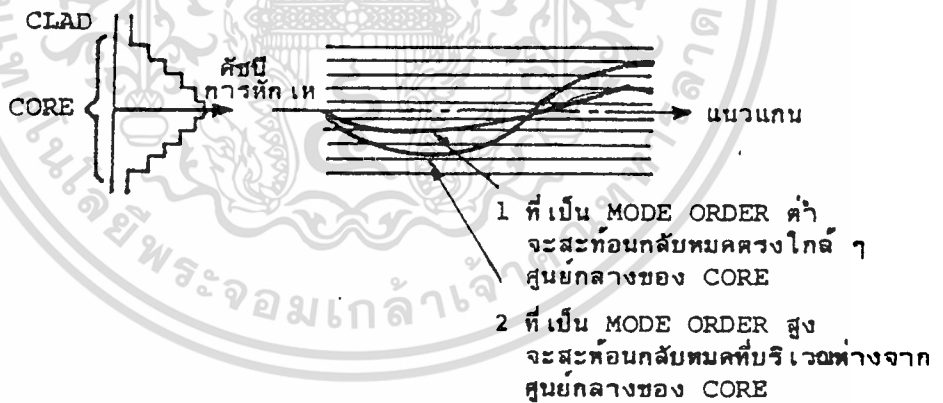
SM FIBER นั้นจัดอยู่ในพวกของ SI FIBER เหมือนกันแต่ว่าเนื่องจากจุดประสงค์ต้องการให้เป็น SINGLE MODE จึงทำให้อัตราส่วนผลต่างของค่าดัชนีการหักเหของ CORE และ CLAD มีค่าน้อยมาก จึงแบ่งชนิดแยกออกมาต่างหาก ดังนั้น ในกรณีนี้เรียกว่า SI FIBER นั้น โดยทั่วไปจะหมายถึง MULTI MODE OPTIC FIBER ที่มีผลต่างของดัชนีการหักเห เปลี่ยนแปลงเป็นขั้นบันได (STEP)

ลักษณะการเดินทางของแสงภายใน CORE ของเส้นใยแสงแต่ละชนิดแสดงดังรูปที่ 2.14

GI FIBER เป็นเส้นใยแสงที่จัดทำเป็นพิเศษเพื่อการส่ง MULTI MODE รูปที่ 2.15 แสดงถึง PROPAGATION MODE ของ GI FIBER



รูปที่ 2.14 ลักษณะการเดินทางของแสงใน CORE ของเส้นใยแสงแต่ละชนิด



รูปที่ 2.15 ลักษณะการเดินทางของแสงใน GI FIBER

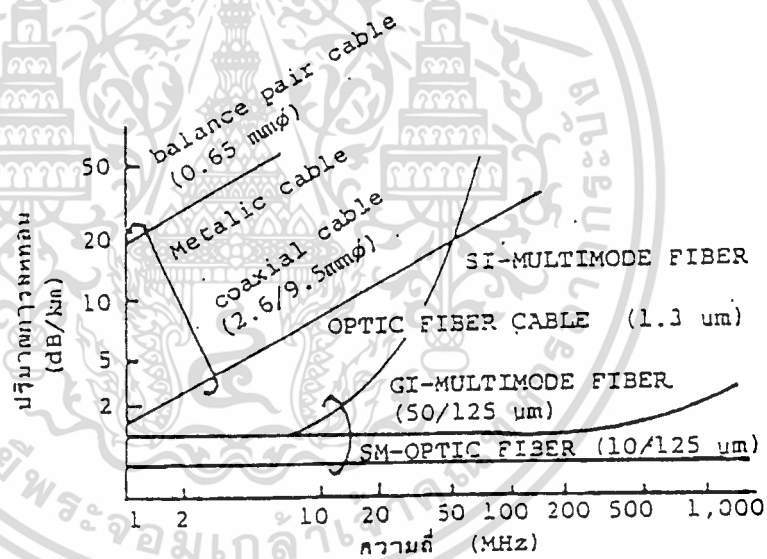
จากรูปที่ 2.15 จะเห็นว่าค่าดัชนีการหักเหของ GI FIBER นี้จะค่อย ๆ ลดลงทีละน้อยในแนวรัศมีของเส้นใยแสง ดังนั้น ลำแสง (1) ที่มี MODE ต่ำ และเดินทางในระยะทางสั้นนั้นจะสะท้อนกลับก่อนที่จะเดินทางไปถึงรอยต่อของ CORE และ CLAD ซึ่งกล่าวได้ว่าส่วนใหญ่จะผ่านส่วนที่มีดัชนีการหักเหสูงของ CORE ส่วนลำแสงที่มี MODE สูงและเดินทางในระยะทางไกลนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนใหญ่จะผ่านส่วนที่มีดัชนีการหักเหต่ำของ CORE หนึ่งความเร็วในการเดินทางของแสงนั้นจะเป็นสัดส่วนกลับกับค่าดัชนีการหักเห ดังนั้น สำหรับ PROPAGATION MODE (1) และ (2) นั้น โดยการเลือกลักษณะการเปลี่ยนแปลงของดัชนีการหักเห (เรียกว่า PROFILE) ให้เหมาะสมแล้ว เราจะทำให้เวลาที่ใช้ในการเดินทางในระยะทางอันหนึ่งของ PROPAGATION MODE (1) และ (2) มีค่าเท่ากันได้ด้วยจุดประสงค์อันนี้ ลักษณะการเปลี่ยนแปลง ของค่าดัชนีการหักเหที่เหมาะสมที่สุด เพื่อให้ผลต่างของเวลาการเดินทางระหว่างพาราโบลา (PARABOLA) ดังนั้นลักษณะการเปลี่ยนแปลงของค่าดัชนีการหักเหของ GI FIBER จึงต้องทำให้มีรูปร่าง ดังแสดงในรูปที่ 2.15

2.2.4 คุณสมบัติของเส้นใยแสง

1. การสูญเสียของแสงดำ : เส้นใยแสงเมื่อนำไปเปรียบเทียบกับ เคเบิลโลหะที่ทำด้วยทองแดง เคเบิลแกนร่วม (COAXIAL CABLE) อย่างใดอย่างหนึ่งแล้วปรากฏว่า มีการสูญเสีย (LOSS) ต่ำกว่า ดังแสดงในรูปที่ 2.16



รูปที่ 2.16 การเปรียบเทียบคุณสมบัติการส่งของเคเบิลโลหะกับเคเบิลใยแก้ว

2. BAND WIDTH กว้าง : เส้นใยแสงมี BAND WIDTH กว้างซึ่งทั้งนี้ขึ้นอยู่กับชนิดของเส้นใยแสงด้วย แต่จากรูปที่ 2.16 จะเห็นได้ว่าเมื่อเปรียบเทียบกับเคเบิลแกนร่วมแล้ว สามารถส่งสัญญาณที่มีความถี่สูงมากกว่า

3. ขนาดเล็กและน้ำหนักเบา : เส้นใยแสงเมื่อเปรียบเทียบกับตัวกลาง ที่ใช้ส่งอย่างอื่นแล้วมีขนาดเล็ก และน้ำหนักเบา เช่น เคเบิลเส้นใยแสงขนาด 18 เส้น เมื่อนำไปเปรียบเทียบกับ

COAXIAL CABLE ขนาด 18 เส้น เหมือนกันแล้วปรากฏว่ามีพื้นที่หน้าตัด ประมาณ $1/30$ มีหน้าหนักเป็น $1/20$ ดังนั้น ถ้าหากเส้นใยแสง มีขนาดเส้นผ่าศูนย์กลางด้านนอก เท่ากันกับ METALIC CABLE แล้ว นอกจากจะสามารถบรรจุเส้นใยแสง ได้จำนวนมากแล้ว ยังให้ความสะดวกในการวางสายเคเบิลด้วยเพราะมีน้ำหนักเบา

4. ไม่มีการเหนี่ยวนำทางแม่เหล็กไฟฟ้า (NONINDUCTION) : แก้วพวก SILICA และอื่นๆ จะไม่ยอมให้ไฟฟ้าผ่าน ดังนั้น จึงไม่มีการเหนี่ยวนำ ทางแม่เหล็กไฟฟ้า จากภายนอก (เช่น สายไฟแรงสูง, คลื่นของโทรทัศน์, คลื่นของวิทยุเป็นต้น) จึงมีข้อดีในการนำไปใช้งานในด้านต่างๆ ที่ต้องการความปลอดภัย จากการเหนี่ยวนำทางแม่เหล็กไฟฟ้า

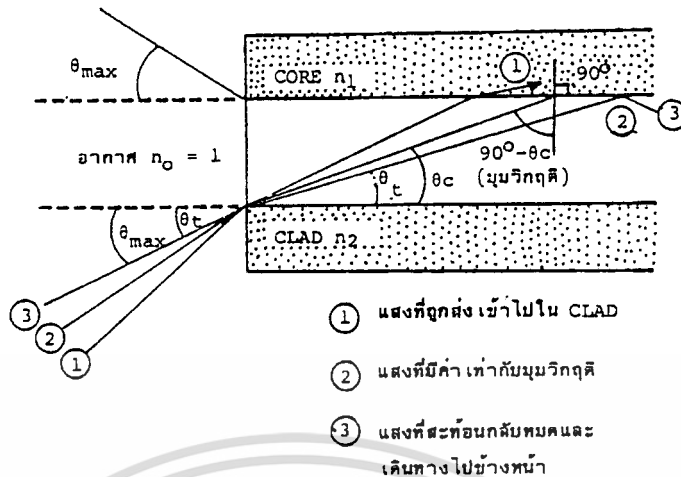
5. ช่วยประหยัดทรัพยากรธรรมชาติ: SILICA ซึ่งเป็นส่วนประกอบสำคัญของเส้นใยแสง เมื่อเปรียบเทียบกับแหล่งทรัพยากรทองแดงที่สำคัญแล้วมีปัญหาอย่างมาก นอกจากนั้นยังมีข้อดีคือสามารถผลิตเส้นใยแสงได้ยาวมาก โดยที่ใช้วัตถุดิบน้อย

2.2.5 คุณสมบัติพิเศษของอุปกรณ์กำเนิดแสงและอุปกรณ์รับแสง

1. เนื่องจากสามารถทำการผสมคลื่นด้วยความเร็วสูง จึงสามารถส่งสัญญาณที่มีความเร็วสูงและ BAND WIDTH กว้าง
2. มีขนาดเล็ก นอกจากนั้นยังมีประสิทธิภาพการเปลี่ยนไฟฟ้าเป็นแสงได้ดี
3. มีกำลังเอาต์พุต (OUTPUT POWER) มาก นอกจากนั้นเนื่องจากสามารถรักษาคุณสมบัติการส่งที่ต้องการได้ แม้กำลังแสงที่รับได้มีค่าน้อยก็ตาม จึงทำให้สามารถได้การสูญเสียที่ยอมรับให้มีได้ระหว่าง อุปกรณ์กำเนิดแสงกับอุปกรณ์รับแสงมากขึ้น

2.2.6 การป้อนแสงเข้าไปในเส้นใยแสง

เนื่องจากว่าแสงที่ปล่อยออกมาจากแหล่งกำเนิดแสงนั้น จะกระจายกว้างออก เนื่องจากปรากฏการณ์การเบี่ยงเบนของแสง ตามที่ได้กล่าวมาแล้ว ในการที่จะป้อนแสงเข้าไปใน CORE ที่มีขนาดเล็กมากขึ้นต้องใช้เลนส์ซึ่งทำการรวมแสง แต่ที่ว่าแสงที่รวมนั้นไม่ใช่ว่าจะถูกป้อนเข้าไปในเส้นใยแสงได้ทั้งหมด แสงที่มีมุมตกกระทบที่เหมาะสมเท่านั้น จึงจะสามารถเข้าไปในเส้นใยแสงได้ รูปที่ 2.17 แสดงมุมรับแสงของเส้นใยแสง จากรูปจะเห็นว่า ที่จุดป้อนแสงของเส้นใยแสงนั้น จะเป็นจุดต่อของตัวกลางที่มีค่าดัชนีการหักเหของแสงต่างกัน 3 ชนิด



รูปที่ 2.17 มุมรับแสงของเส้นใยแสง

ตัวกลางทั้ง 3 ชนิดนี้คือ อากาศ CORE ของเส้นใยแสง และ CLAD ของเส้นใยแสงถ้าให้ค่าดัชนีการหักเหของแสงของตัวกลางทั้ง 3 ชนิดเป็น $n\theta$ ($n\theta = 1$); n_1 และ n_2 ตามลำดับจะเกิดการหักเห, การสะท้อนกลับของแสงที่รอยต่อของอากาศกับ CORE และ CORE กับ CLAD ที่นี้ให้มุมรับแสงของเส้นใยแสงที่มีค่ามากที่สุดเป็น θ_{max} จากรูปที่ 2.17 จะเห็นว่าเป็นเช่นลำแสง 2 นั้นมุมรับแสงตรงรอยต่อของ CORE กับ CLAD นั้นมีค่าเป็นมุมวิกฤติ (CRITICAL ANGLE) ตรงรอยต่อของอากาศกับ CORE และของ CORE กับ CLAD นั้นจากกฎของ SNELL จะได้ว่า

$$\sin \theta_{max} = n_1 \sin \theta \quad (2.18)$$

$$\sin (90 - \theta_c) = \cos \theta_c = n_2/n_1 \quad (2.19)$$

ดังนั้นกรณีที่มีมุมรับแสง θ_{max} มีค่าสูงสุดได้นั้น $n_1 = n_2$ จากสมการ 2.18 และ 2.19 จะได้ว่า

$$\sin \theta_{max} = \frac{\sqrt{n_1^2 - n_2^2}}{n_1} = n_1 \sqrt{2\Delta} \quad (2.20)$$

$$\text{ในที่นี้} = \frac{(n_1 - n_2)}{n_1}$$

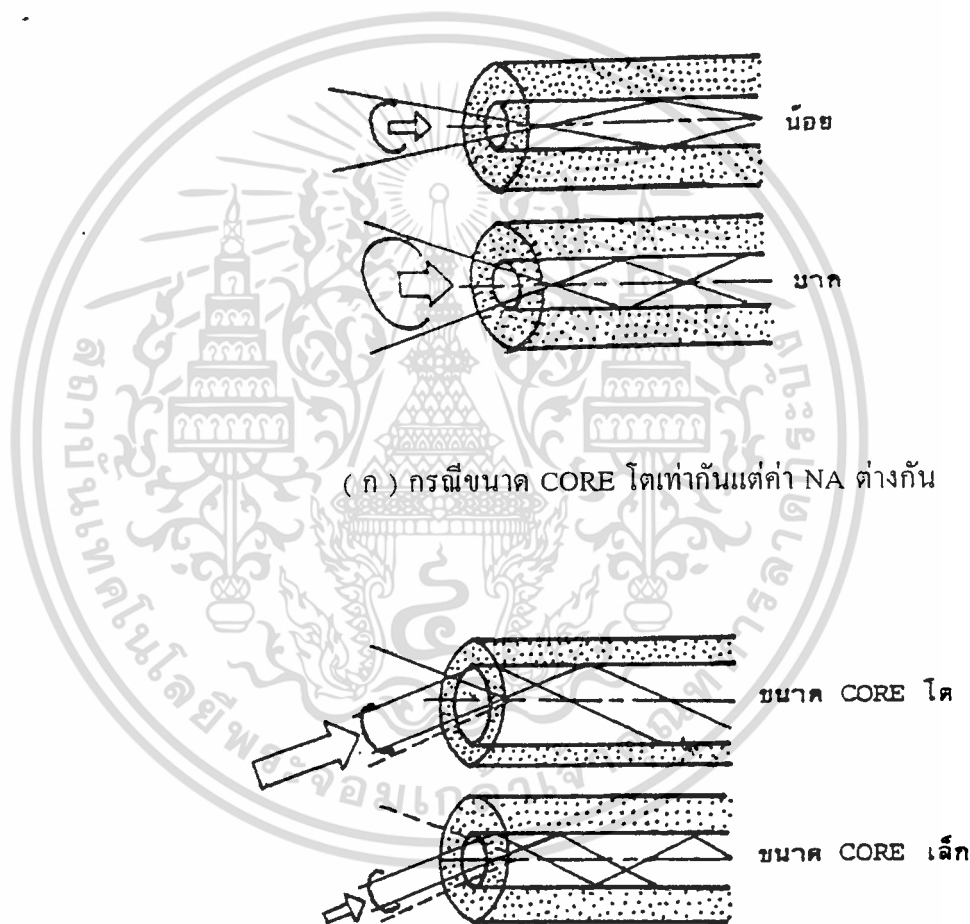
เรียกว่า " อัตราส่วนของผลต่างของดัชนีการหักเหของแสง "

สำหรับ $\sin \theta_{max}$ นี้ ตามศัพท์เทคนิคของวิชาแสง เรียกว่า NUMERICAL APERTURE เขียนย่อว่า " NA " หมายถึง ขนาดของการเปิดรับให้แสงผ่าน และ ใช้เป็นตัวแสดงเงื่อนไขการป้อนแสงเข้าไปในเส้นใยแสง นอกจากนั้น ยังถือเป็นตัวประกอบพื้นฐานอันหนึ่งที่มีผลต่อประสิทธิภาพการเชื่อมต่อแสง ระหว่างต้นกำเนิดแสงกับเส้นใยแสงด้วย ยกตัวอย่าง เช่น สมมุติว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เส้นใยแสงมี $n_1 = 1.475$ และ $n_2 = 1.46$ (ค่าอัตราส่วนผลต่างของดัชนีการหักเหของแสง = 1%)
 ในกรณีนี้มีค่า $NA = 0.21$ รูปที่ 2.18 แสดงความหมายของ NA และขนาดของ CORE ที่มีผลต่อ
 ประสิทธิภาพการเชื่อมต่อแสงระหว่างต้นกำเนิดแสงกับเส้นใยแสง

จากรูปจะเห็นว่า ถ้าหากขนาดของ CORE และ NA มีค่าคงที่แล้วจะกำหนดปริมาณของ
 แสงที่ป้อนเข้าไปใน CORE ได้ทันทีเส้นใยแสงที่มี CORE ขนาดใหญ่และมีค่า NA มากจะมี
 ประสิทธิภาพการเชื่อมต่อแสงระหว่างต้นกำเนิดแสงกับเส้นใยแสงสูงมาก



(ข) กรณีค่า NA เท่ากันแต่ขนาด CORE ต่างกัน

รูปที่ 2.18 ผลของ NA และขนาดของ CORE ที่มีต่อประสิทธิภาพ
 การเชื่อมต่อแสงระหว่างต้นกำเนิดแสงกับเส้นใยแสง

2.2.7 อุปกรณ์กำเนิดแสง

เกี่ยวกับอุปกรณ์กำเนิดแสงส่วนใหญ่คุณสมบัติของมันแสดงดังรูปที่ 2.19 จะเห็นว่า LD นั้นดีกว่า LED ในด้านราคาของคุณสมบัติการผสม (MODULATION CHARACTERISTIC COST) นั้น LED ดีกว่า LD ดังนั้นโดยทั่วไปแล้ว LD มีเอ๊าท์พุทสูง SPECTRUM แคบและการตอบสนองความถี่เร็ว ทำให้สามารถได้ระยะทาง REPEATER ยาวและ BAND WIDTH กว้างจึงเหมาะแก่ระบบการส่งจิตติออลของข่ายสาย REPEATER ที่มีความเร็วสูง อนึ่งส่วน LED นั้นเหมาะแก่ระบบการส่งอนาลอกและระบบข่ายสายผู้ใช้ (SUBSCRIBER NETWORK SYSTEM) ที่มีความเร็วต่ำ สำหรับการเลือก LD และ LED นั้นความเชื่อถือได้ (RELIABILITY) เป็นสาเหตุใหญ่ที่ต้องคำนึงถึง แต่ปัจจุบัน LD ก็มีความมั่นคง (STABILITY) ดี คือมีค่า MTBF (MEAN TIME BETWEEN FAILURE เป็นเวลาเฉลี่ยจากการขัดข้องครั้งแรกไปจนถึงการขัดข้องต่อไป) มากกว่า 2 แสนชั่วโมง ทำให้ไม่ต้องคำนึงถึงความแตกต่างของ RELIABILITY ของ LD และ LED ด้วยเหตุนี้ในอนาคต LD จะมีบทบาทการนำไปใช้งานในทุกด้าน

หัวข้อ ชนิด	OPTICAL OUTPUT	SPECTRUM WIDTH	LINEARITY	ความเร็ว การทำงาน	ราคา
LD	มาก	แคบ	ดี	เร็ว	แพง
LED	น้อย	กว้าง	ดี	เร็ว	ถูก

LD : ใช้กับ TRUNK NETWORK SYSTEM, ความเร็วสูง, DIGITAL TRANSMISSION

LED : ใช้กับ SUBSCRIBER NETWORK SYSTEM, ความเร็วต่ำ, ANALOG TRANSMISSION

รูปที่ 2.19 ตารางการเลือกอุปกรณ์กำเนิดแสง

2.2.8 อุปกรณ์รับแสง

สำหรับอุปกรณ์รับแสงมีให้เลือก 2 ชนิด คือ APD กับ PD ทั้ง APD และ PD จะต้องคำนึงถึงคุณสมบัติและราคาก่อนแล้วจึงเลือกเช่นเดียวกันกับกรณีของอุปกรณ์กำเนิดแสง นั่นก็เนื่องจาก APD มีความเร็วการตอบสนองสูง, ความไวสูงดังแสดงใน รูปที่ 2.20 จึงเหมาะแก่ระบบข่ายสาย REPEATER ที่มีความเร็วสูงเช่นเดียวกันกับ LD ส่วน PD นั้นเหมาะแก่ระบบข่ายสายผู้ใช้ที่มีความเร็วต่ำ

หัวข้อ ชนิด	ความเร็วการทำงาน	ความไว	ราคา
APD	เร็ว	ดี	แพง
PD	ช้า	พอสมควร	ถูก

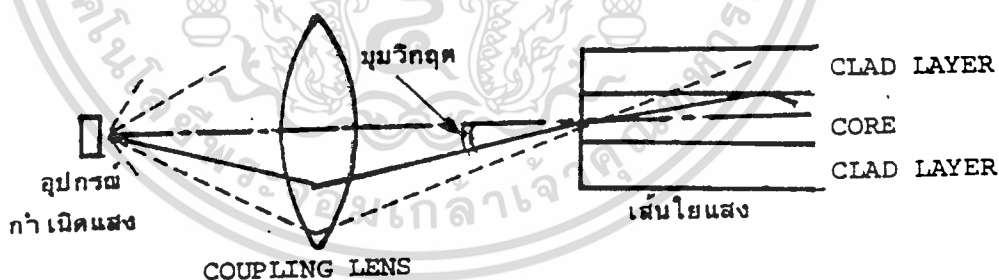
APD : ใช้กับ TRUNK NETWORK SYSTEM, ความเร็วสูง

PD : ใช้กับ SUBSCRIBER NETWORK SYSTEM, ความเร็วต่ำ

รูปที่ 2.20 ตารางการเลือกอุปกรณ์รับแสง

2.2.9 การเชื่อมอุปกรณ์ปล่อยแสงกับเส้นใยแสง

โดยทั่วไปแล้วแสงที่ปล่อยออกจากอุปกรณ์ปล่อยแสงจะกว้างออก เนื่องด้วยปรากฏการณ์การเบี่ยงเบนของแสง (DIFFRACTION) การป้อนแสงเข้าไปในเส้นใยแสง ที่มีขนาดเล็กมากประมาณ 10-หลายสิบลบ μm จึงเป็นการยาก ดังนั้นจึงจำเป็นต้องมีการใช้วิธีการต่างๆ เช่น ใช้เลนส์มาทำการบีบลำแสงให้เล็กลง ในการเชื่อมแสงระหว่างอุปกรณ์ปล่อยแสงกับเส้นใยแสง ดังแสดงในรูปที่ 2.21



รูปที่ 2.21 การเชื่อมแสงระหว่างอุปกรณ์ปล่อยแสงกับเส้นใยแสง

ในการป้อนแสงเข้าไปใน CORE ของเส้นใยแสงจำเป็นต้องปล่อยแสงเข้าไป ด้วยค่าของมุมตกกระทบที่อยู่ในช่วงที่ต่ำกว่า มุมรับแสงสูงสุดของเส้นใยแสง ดังได้กล่าวมาแล้ว ตัวอย่างเช่น สมมุติว่าป้อนแสงเข้าไปด้วยมุมตกกระทบที่มีค่ามากกว่ามุมรับแสงสูงสุดของเส้นใยแสง ดังแสดงด้วยเส้นประในรูปที่ 2.21 จะเห็นว่า แสงที่ป้อนเข้าไปนี้จะทะลุออกไปยัง CLAD ทั้งหมด ด้วยเหตุนี้

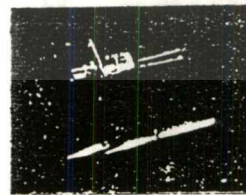
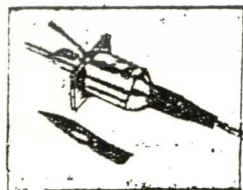
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จึงต้องใช้เลนส์นำไปวางใกล้ ๆ อุปกรณ์ปล่อยแสงเพื่อบีบแสงให้แคบลงในทางตรงกันข้ามถ้าหากวางตำแหน่งของเลนส์ใกล้กับอุปกรณ์ปล่อยแสงมากเกินไป จะทำให้ลำแสงถูกขยายกว้างมากกว่าเส้นผ่าศูนย์กลางของ CORE ของเส้นใยแสง ทำให้ประสิทธิภาพการเชื่อมแสงต่ำลงไป ดังนั้นจึงจำเป็นต้องมีการปรับแต่งเลนส์ที่ใช้ และปรับแต่งตำแหน่งของเลนส์ระหว่างอุปกรณ์ปล่อยแสงกับเส้นใยแสงให้เหมาะสมถูกต้อง ซึ่งเป็นการปรับที่ละเอียดมาก

ตัวอย่างของโครงสร้างของ LD-MODULE ที่เชื่อมต่อแสงกับเส้นใยแสงแบบ SM-TYPE และตัวอย่างด้านนอกของ LD-MODULE, LED-MODULE แสดงดังรูปที่ 2.22 โดยเฉพาะอย่างยิ่งเกี่ยวกับ SM-TYPE LD-MODULE เพื่อให้ประสิทธิภาพการบีบแสงเข้าไปในเส้นใยแสงดีนั้นนิยมใช้เลนส์ 2 ลักษณะ คือทรงกลมกับทรงกระบอก



(ก) ตัวอย่างของ SEMICONDUCTOR LASER MODULE ที่ใช้กับเส้นใยแสงแบบ SM-TYPE



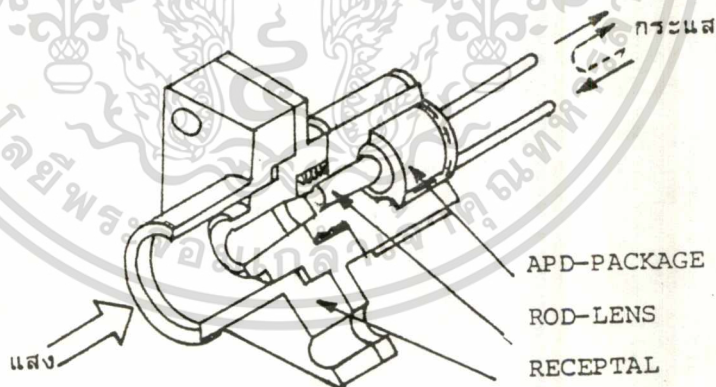
(ข) ตัวอย่างลักษณะภายนอกของ LD และ LED

รูปที่ 2.22 ตัวอย่าง LD-MODULE และ LED-MODULE

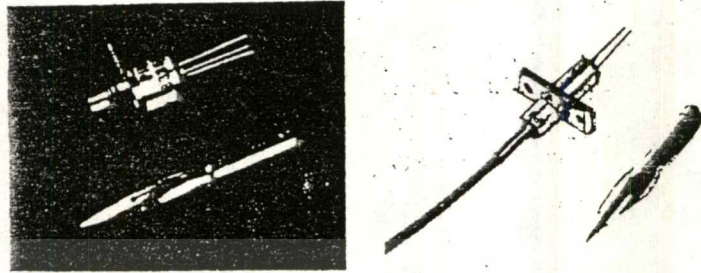
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.10 การเชื่อมต่อระหว่างอุปกรณ์รับแสงกับเส้นใยแสง

สำหรับอุปกรณ์รับแสงก็เช่นเดียวกัน กับ อุปกรณ์กำเนิดแสงที่กล่าวมาแล้ว นั่นคือ การเชื่อมต่อกับเส้นใยแสงเป็นองค์ประกอบสำคัญอันหนึ่ง ในการออกแบบระบบการสื่อสารด้วยเส้นใยแสง แสงที่เดินทางมาในเส้นใยแสง ในกรณีที่ถูกปล่อยออกไปในอากาศ จากปลายของเส้นใยแสงนั้น มันจะถูกปล่อยออกไปจากปลายเส้นใยแสง ในลักษณะที่มีความกว้างใกล้เคียงกับค่า NA (NUMERICAL APERTURE) ของเส้นใยแสง ด้วยเหตุนี้เพื่อที่จะทำการเชื่อมต่ออุปกรณ์รับแสงเข้ากับเส้นใยแสง จะต้องทำให้อุปกรณ์รับแสงอยู่ใกล้กับปลายของเส้นใยแสง ให้มากที่สุดเท่าที่จะทำได้ หรือไม่อย่างนั้นก็ต้องทำอุปกรณ์รับแสงให้มีพื้นที่รับแสงโตมาก เส้นผ่าศูนย์กลางการรับแสงของอุปกรณ์รับแสงที่ทำงานด้วยความเร็วสูงขึ้น โดยทั่วไป ต้องมีเส้นผ่าศูนย์กลางประมาณ 100 μm ดังนั้น จึงต้องมีวิธีการรวมแสง ให้แก่ด้านรับแสงโดยใช้ ROD LENS (เลนส์ที่มีลักษณะเป็นแท่งกลมยาว) ไปวางไว้ข้างหน้าอุปกรณ์รับแสงเพื่อทำหน้าที่รวมแสงที่ปล่อยออกมาจากเส้นใยแสงให้แก่ด้านรับแสงของอุปกรณ์รับแสง ROD LENS และอุปกรณ์รับแสงที่ประกอบเป็นชิ้นเดียวกันนี้ เรียกว่าโมดูลอุปกรณ์รับแสง (MODULE) ตัวอย่างโครงสร้างภายในของMODULE นี้แสดงดังรูปที่ 2.23 และตัวอย่างของ PIN-PD MODULE และ APD MODULE แสดงดังรูปที่ 2.24



รูปที่ 2.23 ตัวอย่าง โครงสร้างภายในของ APD MODULE

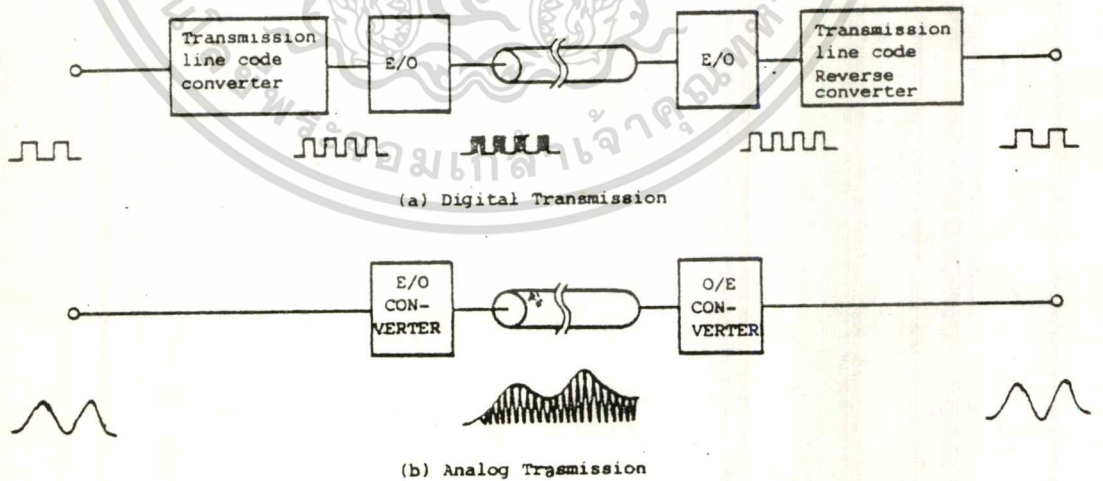


รูปที่ 2.24 PIN-PD MODULE และ APD MODULE

2.2.11 การส่งสัญญาณแบบดิจิทัล และการส่งสัญญาณแบบอนาล็อก

(DIGITAL TRANSMISSION AND ANALOG TRANSMISSION)

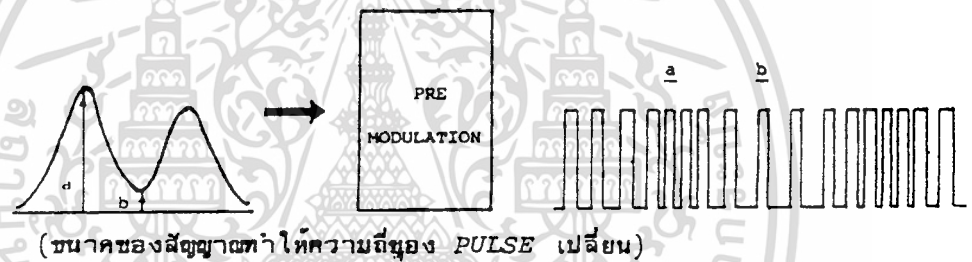
สำหรับระบบการส่งนั้นมี 2 ชนิด คือ การส่งสัญญาณแบบดิจิทัล และการส่งสัญญาณแบบอนาล็อก ในกรณีของระบบการสื่อสารด้วยเส้นใยแสงก็เช่นกัน มีระบบการส่ง 2 ชนิดทั้งนี้ขึ้นอยู่กับสัญญาณไฟฟ้าที่นำมาผสมกับแสง (MODULATION) ว่าจะเป็นสัญญาณดิจิทัล หรือสัญญาณอนาล็อก ดังแสดงในรูปที่ 2.25



รูปที่ 2.25 ระบบการส่งสัญญาณแบบดิจิทัลและแบบอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการส่งสัญญาณแบบดิจิตอลนั้นการส่งสัญญาณดิจิตอลอินพุทที่เข้ามาอย่างไร ก็ส่งออก ไปอย่างนั้นส่วนใหญ่มีน้อยโดยทั่วไปแล้วจะนำไปเปลี่ยนเป็น CODE ที่เหมาะแก่การส่งเสียก่อน แล้วจึงส่งออกไปในทำนองเดียวกันการส่งสัญญาณแบบอนาลอกก่อนที่จะทำการเปลี่ยน สัญญาณ ไฟฟ้าอนาลอก ให้เป็นสัญญาณแสงส่วนมากมักจะทำ PRE MODULATION ก่อน ทั้งนี้เพราะว่า แสงเข้าที่พุทของอุปกรณ์กำเนิดแสงนั้น ไม่เป็นสัดส่วนกับระดับสัญญาณไฟฟ้าอินพุทเสมอไป ทำให้เกิดกรณีความยุ่งยาก ในการรักษาคุณสมบัติของการส่ง จึงต้องทำ PRE MODULATION เสียก่อนเพื่อเป็นการแก้ปัญหาดังกล่าวตัวอย่างวิธีการของ PRE MODULATION แสดงดังรูป ที่ 2.26 เป็นการทำ PFM (PULSE FREQUENCY MODULATION) โดยการเปลี่ยนขนาด (AMPLITUDE) ของสัญญาณอนาลอกอินพุทให้เป็นการเปลี่ยนแปลงของ ความถี่ของ PULSE เป็นต้น



รูปที่ 2.26 การทำ PRE MODULATION ด้วย PFM

การเลือกระบบการส่งสัญญาณทั้ง 2 ชนิดนี้ขึ้นอยู่กับความประหยัดและค่า BIT ERROR RATE การส่งสัญญาณแบบอนาลอกนั้น ส่วนใหญ่จะใช้กับการส่งสัญญาณภาพไปในข่ายสาย (NETWORK) ของผู้ใช้บริการ CATV แต่ในอนาคตรบบการส่งแบบดิจิตอลซึ่งมีคุณสมบัติดีกว่า หลายอย่างจะเข้ามามีบทบาทสำคัญ ในทุกด้านของการสื่อสาร

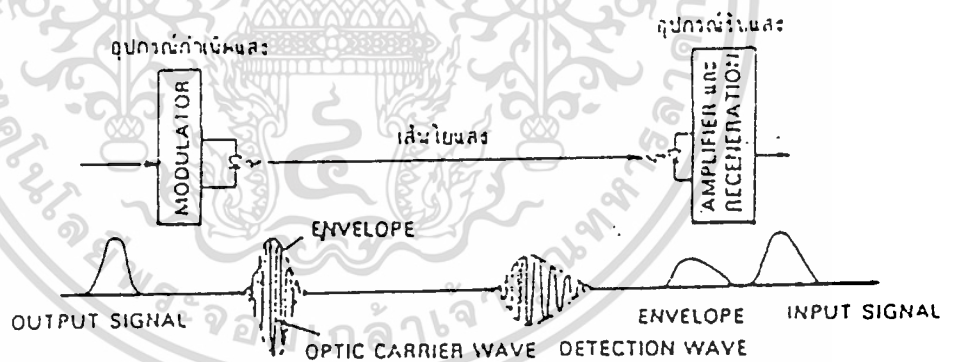
2.2.12 การผสมและการแยกสัญญาณ (MODULATION และ DEMODULATION)

ตัวกำเนิดแสงนั้น ทำหน้าที่เปลี่ยนสัญญาณไฟฟ้า ให้เป็นสัญญาณแสง ซึ่งกระทำโดยการผสม (MODULATION) กับอุปกรณ์กำเนิดแสงกรณี MODULATION ของการสื่อสารไฟฟ้า หมายความว่า เป็นการทำให้ความถี่ของ OSCILLATOR เปลี่ยนแปลงตามสัญญาณข่าวสาร แต่ สำหรับการสื่อสารเส้นใยแสงในปัจจุบันเนื่องจากความถี่ (ความยาวคลื่น) ของแสงที่ปล่อยออกมาจากอุปกรณ์กำเนิดแสงที่ค่าไม่คงที่ แต่มีความกว้างอยู่เล็กน้อย หรือกล่าวอีกอย่างก็คือไม่ใช่แสง ที่เป็น TIME COHERENT ดังนั้นความหมายของ MODULATION จึงแตกต่างกับของการสื่อสาร

ไฟฟ้าไปข้างเล็กน้อยถ้าหากสามารถทำให้แสงเป็น COHERENT LIGHT ที่สมบูรณ์นั้นคือมีความถี่คงที่ และสามารถเปลี่ยนความถี่ของแสง ให้อยู่ในย่านความถี่ไมโครเวฟได้ จะทำให้การสื่อสารเส้นใยแสงมีการผสมคลื่นชนิดต่างๆ (เช่น AM , FM , PM) เหมือนกันกับการสื่อสารไฟฟ้า แต่อย่างไรก็ตามในปัจจุบันยังทำไม่ได้เพียงแต่ยังอยู่ในขั้นตอนของการวิจัยพื้นฐานเท่านั้น

ดังนั้น การผสมคลื่นในการสื่อสารเส้นใยแสง จึงเป็นการทำให้ความเข้มของ INCOHERENT LIGHT เปลี่ยนแปลงดังแสดงในรูปที่ 2.27

อนึ่ง ในการสื่อสารเส้นใยแสงมีทั้ง ANALOG MODULATION และ DIGITAL MODULATION เช่นเดียวกัน แต่หมายถึง แบบของการผสมในขั้นตอนของการเปลี่ยนข่าวสารให้เป็นสัญญาณไฟฟ้า และ สัญญาณไฟฟ้าที่ถูกผสมนี้ จะไปทำให้ความเข้มของสัญญาณแสงเปลี่ยนแปลง ดังนั้น ถ้าหากสัญญาณไฟฟ้า มีการเปลี่ยนแปลงอย่างต่อเนื่อง (ANALOG MODULATION) จะทำให้ความเข้มของสัญญาณแสง เปลี่ยนแปลงอย่างต่อเนื่อง และถ้าหากสัญญาณไฟฟ้า มีการเปลี่ยนแปลงเป็นแบบ PULSE (DIGITAL MODULATION) จะทำให้ความเข้มของสัญญาณแสงเปลี่ยนแปลง เป็นแบบ PULSE ด้วย (นั่นคือมีแสงและไม่มีแสง) กล่าวได้ว่า



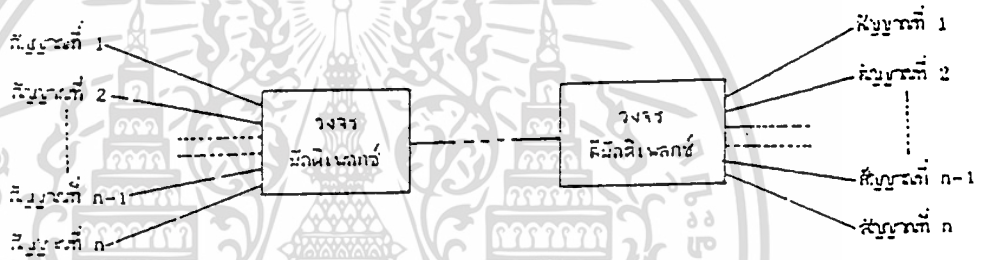
รูปที่ 2.27 การผสมสัญญาณแสงและการส่ง

การผสมคลื่นแสงนั้น เป็นเพียงการผสมทางความเข้มของแสงเท่านั้น (INTENSITY MODULATION) สำหรับทางด้านรับนั้น จากการรับสัญญาณแสงที่อ่อนกำลัง และเกิดความเพี้ยนเนื่องจากเดินทางผ่านเส้นใยแสง ด้วยอุปกรณ์รับแสง จะทำให้ได้สัญญาณไฟฟ้าออกมารูปร่างของสัญญาณไฟฟ้านี้เป็นสัญญาณ BASE BAND ตามรูปร่างของ ENVELOPE ของสัญญาณแสงที่เกิดจาก LIGHT CARRIER จำนวนหนึ่งสัญญาณ BASE BAND นี้จะนำไปผ่านขั้นตอนทางไฟฟ้า

ที่เรียกว่า REGENERATIVE AMPLIFIER ทำให้ได้สัญญาณที่เหมือนกัน กับต้นกำเนิดข่าวสารทุกประการ ในอนาคตถ้าหากสามารถทำได้แสงที่เป็น COHERENT LIGHT อย่างสมบูรณ์แล้วจะสามารถใช้วิธีการผสมคลื่น ที่ทำให้ความถี่ต้นกำเนิดแสงเปลี่ยนแปลง ตามสัญญาณข่าวสาร นั่นคือ ใช้วิธีการผสมคลื่นที่มีประสิทธิภาพดีได้

2.2.13 การมัลติเพล็กซ์ และดีมัลติเพล็กซ์สัญญาณ

การมัลติเพล็กซ์ (MULTIPLEX) เป็นการรวมสัญญาณข้อมูลจากแหล่งกำเนิดสัญญาณหลายๆแห่ง เพื่อที่จะส่งไปในช่องสัญญาณ หรือ TRANSMISSION LINK เดียวกัน และทางด้านรับสามารถที่จะแยกสัญญาณที่ส่งมาเหล่านั้น ออกเป็นอิสระจากกัน ได้ดั้งเดิมและการแยกสัญญาณที่ส่งมาเหล่านั้นออกจากกันให้กลับคืนดั้งเดิมนั้น เรียกว่า การดีมัลติเพล็กซ์ (DEMULTIPLEX)



รูปที่ 2.28 รูปประกอบการอธิบายเรื่องการมัลติเพล็กซ์

การมัลติเพล็กซ์ (MULTIPLEX) พื้นฐานที่สำคัญแบ่งเป็น 2 แบบ คือ การมัลติเพล็กซ์ โดยการแบ่งเวลาหรือ TDM (TIME DIVISION MULTIPLEX) และการมัลติเพล็กซ์โดยการแบ่งความถี่ หรือ FDM (FREQUENCY DIVISION MULTIPLEX) ในที่นี้จะขอกล่าวเฉพาะการมัลติเพล็กซ์แบบแบ่งเวลา

การมัลติเพล็กซ์แบบแบ่งเวลา (TIME DIVISION MULTIPLEX)

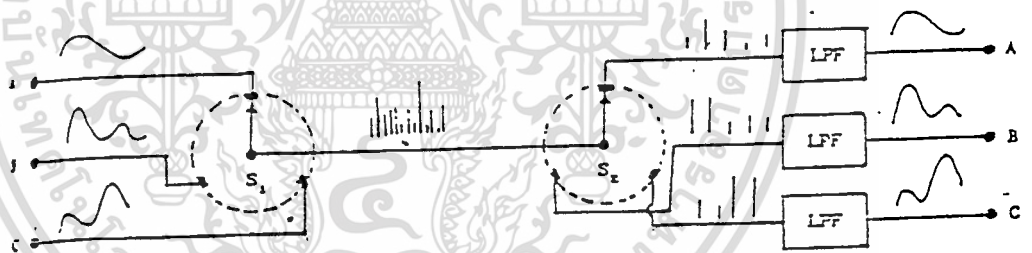
การมัลติเพล็กซ์แบบแบ่งเวลา หรือ TDM คือ ระบบการใช้ช่องสัญญาณช่องเดียวสำหรับการส่งสัญญาณข้อมูล จากเครื่องส่งสัญญาณย่อยหลายๆ เครื่องไปยังเครื่องรับสัญญาณเครื่องรับ โดยอาศัยการแบ่งเวลา (TIME SHARING) ในการใช้ช่องสัญญาณนั้นให้ เครื่องส่ง-รับสัญญาณย่อยๆ แต่ละคู่เป็นลำดับวนกันไป

ในการส่งสัญญาณดิจิทัล หรือ แบบดิจิตอล นั้น สัญญาณที่ใช้ในการสื่อสารระหว่างเครื่องส่ง กับเครื่องรับทั้งหลายไม่จำเป็นต้องทำการส่งไปโดยต่อเนื่องกันเหมือนสัญญาณอนาลอก เราสามารถ ที่จะส่งสัญญาณในเวลาที่ย่างกันเป็นช่วงๆ โดยการจัดช่วงเวลาให้เหมาะสมแล้วเรา

ก็จะสามารถที่จะ MULTIPLEX สัญญาณทั้งหลายรวมเข้าช่องสัญญาณเดียวกันได้ โดยไม่รบกวนกันเลย

เราสามารถที่จะ MULTIPLEX สัญญาณอนาลอกผ่านช่องสัญญาณได้เช่นกัน ตามรูปที่ 2.29 มีการนำสวิทช์หมุน 2 ชุด มาต่อประกอบกันเป็นวงจร TDM สวิทช์หมุนนี้จะช่วยจัดการให้มีการส่งสัญญาณระหว่างเครื่องส่งกับเครื่องรับ 3 ชุด คือ A-A' B-B' และ C-C' ได้โดยใช้สายส่งสัญญาณเพียงสายเดียว

โดยอาศัยทฤษฎีการสุมตัวอย่าง เราสามารถที่จะควบคุมสวิทช์ทั้งสองในรูป 2.29 ให้หมุนสัมพันธ์ไปพร้อมๆกัน โดยอัตราการหมุนที่มีจำนวนรอบต่อวินาทีมากกว่า 2 เท่าของความถี่สูงสุดของสัญญาณที่เป็นส่วนประกอบของสัญญาณอินพุตทั้ง 3 สวิทช์ s_1 จะทำหน้าที่สุมตัวอย่างของสัญญาณทั้ง 3 ส่งออกมายังสายส่งสัญญาณอย่างสม่ำเสมอ ในขณะที่สวิทช์ s_2 จะทำหน้าที่แยกสัญญาณทั้งหมด ที่ส่งมาทั้งหมดจ่ายออกไปตามเอาต์พุตที่เหมาะสมซึ่งจะต้อง SYNCHRONOUS อย่างสอดคล้องกับสัญญาณอินพุตที่เข้ามาจากด้านสวิทช์ s_1 ส่วน LPE ด้านเอาต์พุตจะทำหน้าที่แปลงสัญญาณดิจิตอล ที่เกิดจากการสุมตัวอย่างสัญญาณกลับให้เป็นสัญญาณอนาลอกอย่างเดิม



รูปที่ 2.29 TDM

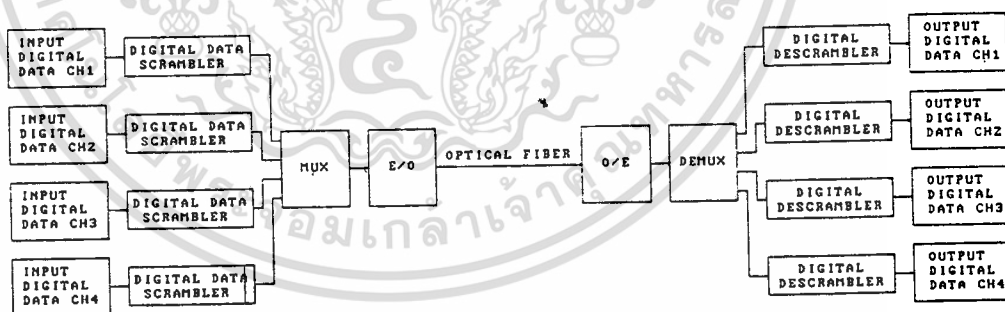
ในวงจรตามรูปที่ 2.29 สวิทช์ s_1 ทางด้านซ้ายมือทำหน้าที่เป็น MULTIPLEXER ขณะที่ สวิทช์ s_2 ทางด้านซ้ายมือทำหน้าที่เป็น DEMULTIPLEXER

บทที่ 3

การสร้างและการออกแบบ

ในบทนี้จุดประสงค์ ก็เพื่อที่จะส่งสัญญาณข้อมูลดิจิทัล ผ่านวงจรสื่อสารข้อมูลโดยให้สามารถส่งและรับข้อมูลพร้อมกันที่ละ 4 CHANNEL แบบ FULL DUPLEX ซึ่งก็เป็นเรื่องในการสร้างและออกแบบวงจรต่างๆขึ้น เราสามารถจะแยกได้เป็น 2 เรื่อง คือ วงจรภาคส่ง และวงจรภาครับ ซึ่งชุดภาคส่งก็จะประกอบไปด้วยวงจร SCRAMBLER 4 CH., วงจร MULTIPLEX(4T01) และวงจร MODULATE ทางแสง ส่วนชุดภาครับก็ประกอบด้วยวงจร DEMODULATE ทางแสง, วงจร DEMULTIPLEX (1T04) และวงจร DESCRAMBLER 4 CH. จะมีการส่งด้วยแสงจาก LED ที่เป็น VISIBLE LED , He-Ne LASER เพื่อที่จะเป็นการทดลองเปรียบเทียบกันระหว่าง CHANNEL ด้วยการส่งด้วยแสงผ่าน OPTICAL FIBER เพื่อหาข้อสรุปส่วนในภาครับก็จะใช้ PHOTO DIODEทำการทดลองเพื่อหาข้อสรุปต่างๆเช่นกันที่จะสามารถนำไปใช้ในการรับสัญญาณให้มีประสิทธิภาพที่ดี

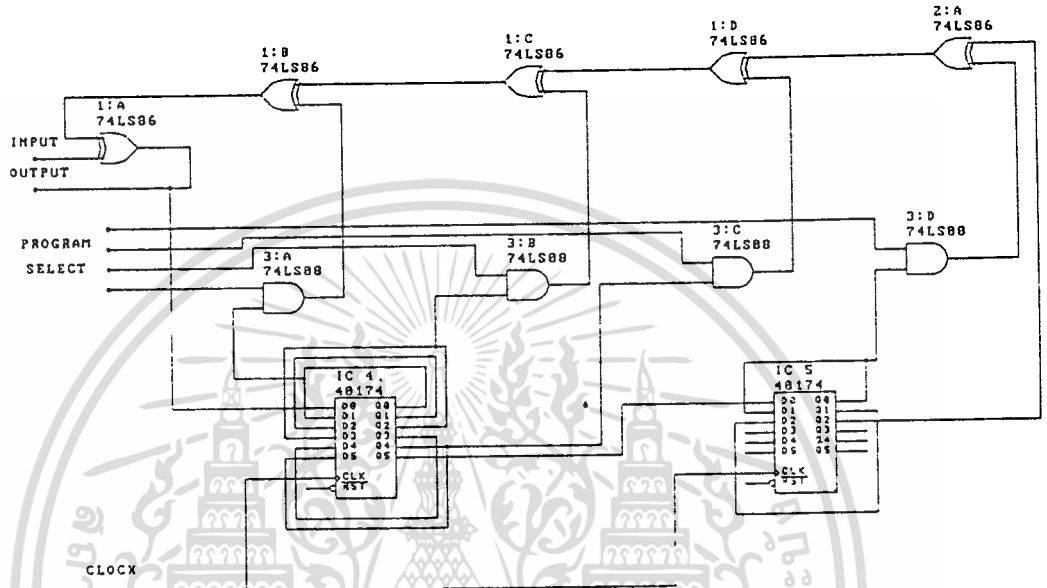
3.1 บล็อกไดอะแกรม (BLOCK DIAGRAM)



รูปที่ 3.1 บล็อกไดอะแกรมของการเข้ารหัสลับข้อมูลดิจิทัลโดยผ่านเส้นใยแสง

3.2 วงจรภาคส่ง

3.2.1 วงจรสแกนเบลต (SCRAMBLER)

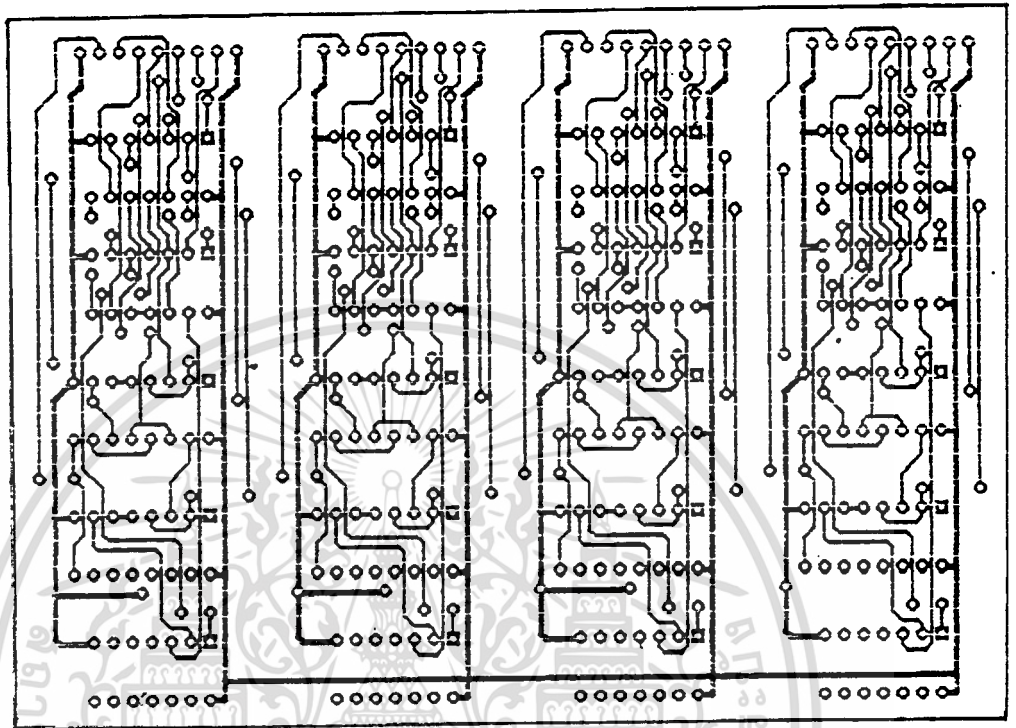


รูปที่ 3.2 วงจรสแกนเบลต (SCRAMBLER)

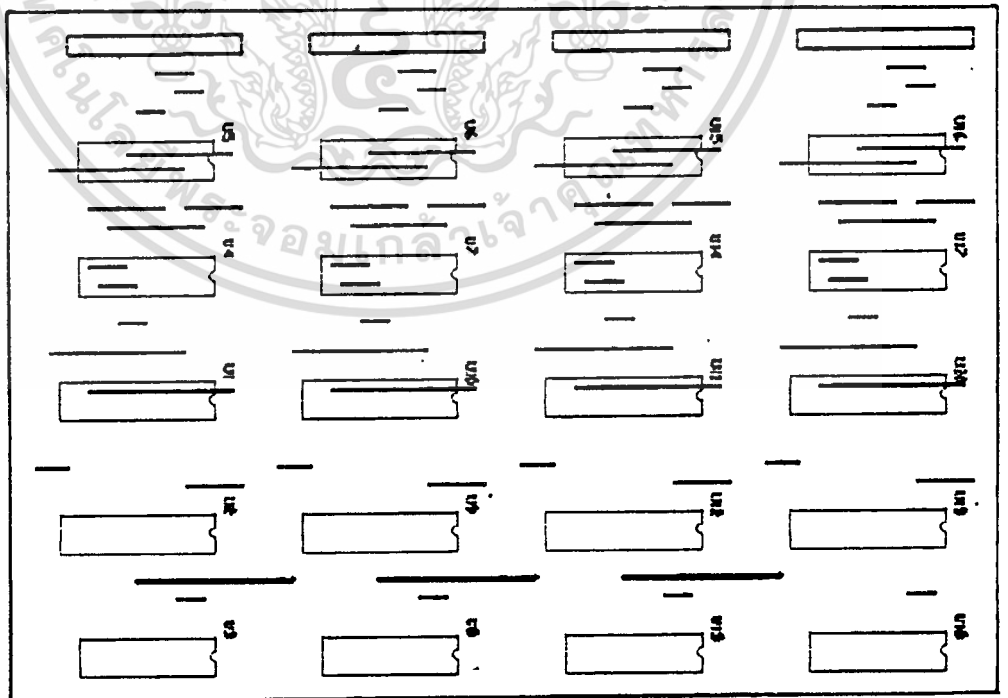
การทำงานของวงจรถ

จากในบทที่ 2 ซึ่งเป็นทฤษฎีหลักการสแกนเบลตและดีสแกรมเบลต เราพอที่จะทราบหลักการทำงานกันมาบ้างแล้วของข้อมูลลำดับแบบกึ่งสุ่ม (PSEUDE RANDOM SEQUENCES) โดยหลักการสามารถสร้าง โดยใช้ชิพรีจิสเตอร์ (SHIFT REGISTER) ต่อให้การป้อนกลับ (FEED BACK) แบบ MODULE 2 ADDRESS ชิพรีจิสเตอร์นี้ ประกอบขึ้นจากดีฟลิปฟลอป ต่ออนุกรมกันเบอร์ 40174 เมื่อ ชิพรีจิสเตอร์ ได้รับ CLOCKสถานะของฟลิปฟลอปแต่ละตัวจะถูกส่งไปที่ฟลิป-ฟลอปตัวถัดไป สัญญาณที่ถูก TAP ออกมาจะผ่าน MODULE 2 ADDRESS และป้อนกลับไปฟลิปฟลอปตัวแรก ส่วนความยาวของ PSEUDO RANDOM สามารถคำนวณจากจำนวน SHIFT REGISTER FEED TAP จากทฤษฎีในบทที่ 2

แผ่นวงจรพิมพ์และการวางอุปกรณ์ของวงจรสแกรมเบลต (SCRAMBLER)



รูปที่ 3.3 แผ่นวงจรพิมพ์ของวงจรสแกรมเบลต (SCRAMBLER)



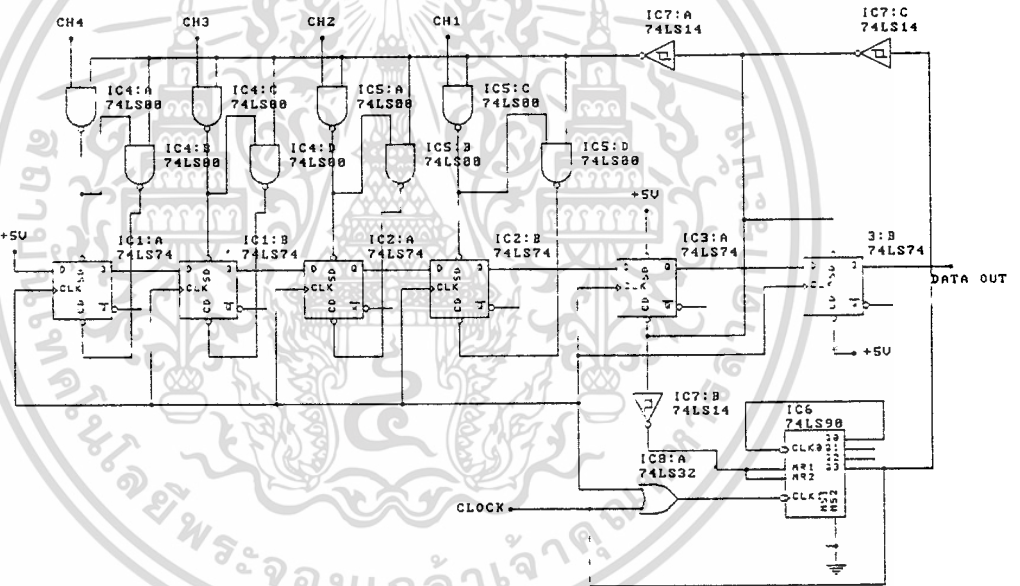
รูปที่ 3.4 การวางอุปกรณ์ของวงจรสแกรมเบลต (SCRAMBLER)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ของวงจรสแกนเบลต (SCRAMBLER)

อุปกรณ์	ชนิด	เบอร์/ขนาด	จำนวน
IC1,IC2	EXCUSIVE-OR	74LS86	8
IC3	POSITIVE-AND	74LS08	4
IC4,IC5	HEX-D FLIP-FLOP	40174	8
SW1	DIP SW	4 จุด	4

3.2.2 วงจรมัลติเพล็กซ์ (MULTIPLEX)



รูปที่ 3.5 วงจรมัลติเพล็กซ์ (MULTIPLEX)

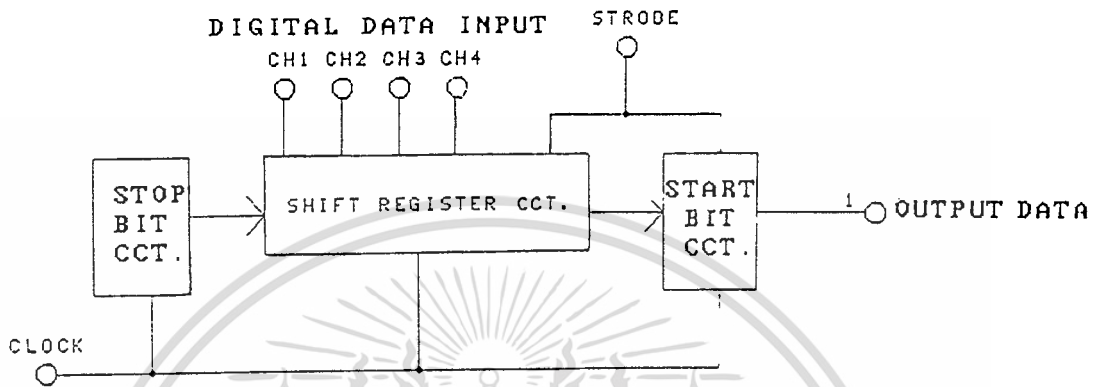
การทำงานของวงจร

จากวงจรส่งข้อมูลแบบ MULTIPLEX ในรูปที่ 3.5 นั้นสามารถแยกการทำงานออกมาเป็นส่วน ๆ ได้ดังนี้

1. ส่วนวงจรที่ทำหน้าที่สร้างบิตเริ่มต้น (START BIT) ได้แก่ ไอซีเบอร์ 74HL74 ทำงานร่วมกับ 74LS90 ซึ่งเป็นวงจร COUNTER เป็นการกำหนด START BIT
2. ส่วนวงจรส่งข้อมูลทั้ง 4 CH. ออกไปหลังจากส่งบิตเริ่มต้นออกไปแล้ว ซึ่งเป็นส่วนที่ทำหน้าที่ SHIFT ข้อมูลออกไปในแต่ละ CH. ซึ่งใช้ไอซีเบอร์ 74HL74

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ส่วนวงจรที่สร้างบิตสิ้นสุด (STOP BIT) ซึ่งวงจรดังกล่าวทั้งหมดนี้ จะต่อกันแบบอนุกรมเรียงตามลำดับก่อนหลัง แล้วใช้หลักการของวงจรเลื่อนข้อมูล (SHIFT REGISTER) เลื่อนทีละ CH. ออกไปตามบล็อกไดอะแกรม (BLOCK DIAGRAM) ในรูปที่ 3.6



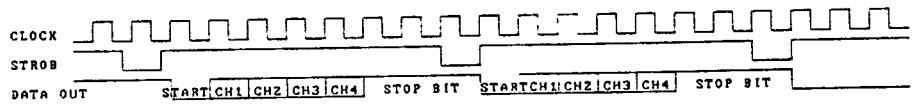
รูปที่ 3.6 บล็อก ไดอะแกรมวงจรส่งข้อมูล

วงจรเลื่อนข้อมูล

จากวงจรจะประกอบด้วย D-F/F ซึ่งต่อแบบอนุกรมเป็นวงจร SHIFT REGISTER ดังนั้นเมื่อได้รับ CLOCK เข้ามาสถานะของ F/F แต่ละตัวก็จะ SHIFT ข้อมูลและถูก TAP ออกไปแบบอนุกรม เพื่อที่จะทำการส่งออกไปแต่ละ CH. สัญญาณ STROBEจะเป็นตัวกำหนดการไหลของข้อมูล หลังจากนั้นก็จะให้ข้อมูลออกไปได้ทันทีที่ส่วนวงจรสร้างบิตสิ้นสุดนั้น เมื่อข้อมูลดังกล่าวถูกSHIFT จนครบ 4 CH. แล้วก็จะทำการส่ง STOP BIT ตาม ดังนั้น จะเห็นได้ว่าที่ขา 2 ของ F/F ตัวแรกจะให้เป็นลอจิก "1"

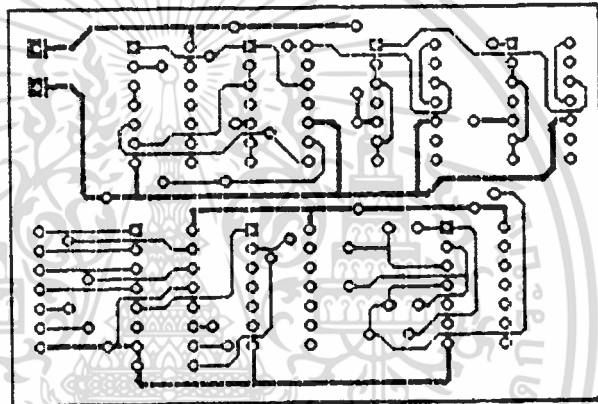
วงจรสร้างบิตเริ่มต้น

วงจรนี้ จะทำหน้าที่กำหนดบิตเริ่มต้น (สร้างพัลส์ที่ระดับลอจิก "0") เมื่อมีสัญญาณ STROBE เข้ามาโดยพัลส์ที่สร้างขึ้นนี้ ต้องมีความกว้างของพัลส์เท่ากับสัญญาณ CLOCK 1 ลูกพอดี ดังนั้น เราไม่สามารถสร้างวงจร MONO STABLE ทั่วไปได้ เนื่องจากวงจรดังกล่าวใช้ค่าตัวเก็บประจุและค่าตัวต้านทานกำหนดช่วงความกว้างของพัลส์หากสัญญาณ CLOCKที่มีความถี่สูงหรือมีการเปลี่ยนแปลงความถี่ของสัญญาณ CLOCK แต่ละครั้ง ก็ต้องมาเปลี่ยนค่าอุปกรณ์ดังกล่าวด้วยทำให้เกิดความยุ่งยาก ดังนั้น ในการออกแบบ เราจึงใช้ F/F เป็นส่วนประกอบทำงานร่วมกับ COUNTER และ GATE ต่างๆ แทน ดังนั้น ในการสร้างบิตเริ่มต้นจะต้องให้ สัญญาณ STROBE สิ้นสุดลงตาม TIMING DIAGRAM ในรูปที่ 3.7

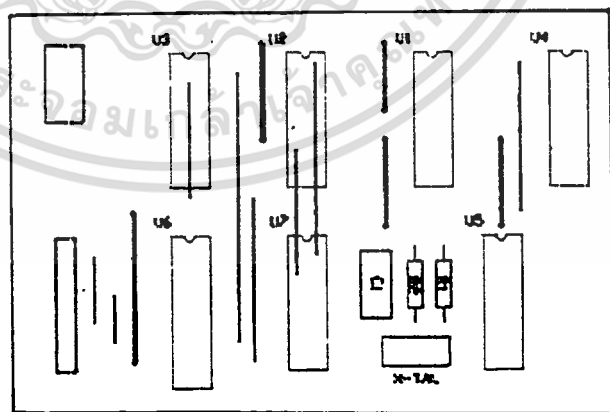


รูปที่ 3.7 แสดงการทำงานของวงจรส่วนมัลติเพล็กซ์ โดย TIMING DIAGRAM

แผ่นวงจรพิมพ์และการวางอุปกรณ์ของวงจรมัลติเพล็กซ์ (MULTIPLEX)



รูปที่ 3.8 แผ่นวงจรพิมพ์ของวงจรมัลติเพล็กซ์ (MULTIPLEX)



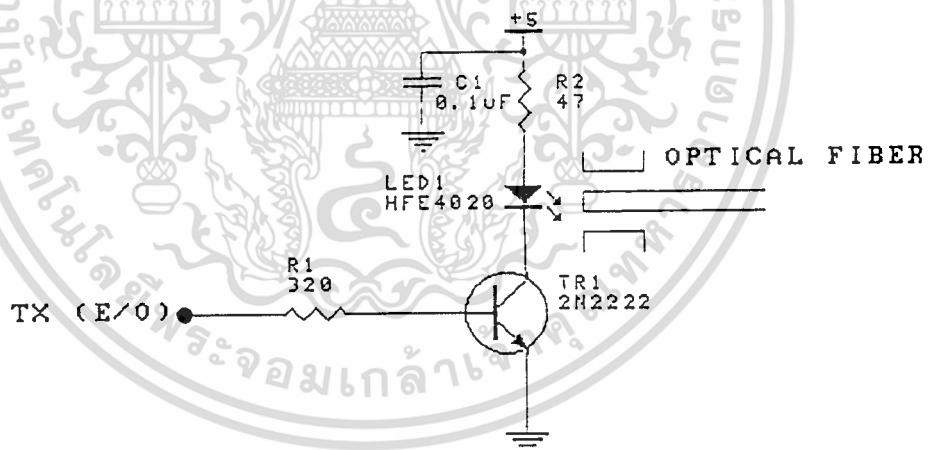
รูปที่ 3.9 การวางอุปกรณ์ของวงจรมัลติเพล็กซ์ (MULTIPLEX)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ของวงจรมัลติเพล็กซ์ (MULTIPLEX)

อุปกรณ์	ชนิด	เบอร์/ขนาด	จำนวน
IC1,IC2,IC3	DUAL D-F/F	74HL74	3
IC4,IC5	POSITIVE-AND	7400	2
IC6	DECADE COUNTER	7490	1
IC7	HEX INVERTER	7414	1
IC8	POSITIVE-OR	74HC32	1
X ₁	CRYSTAL	3.579 MHz	1
R ₁ ,R ₂	CARBON-FILM	1 Kohm	2
C ₁	MILAR	0.1 MF	1

3.2.3 วงจรมอดูเลต (MODULATE) ทางแสง



รูปที่ 3.10 วงจรมอดูเลต (MODULATE) ทางแสง

การทำงานของวงจรมอดูเลต

จากวงจรในรูปที่ 3.10 สัญญาณข้อมูลดิจิทัลจาก OUTPUT ของ MULTIPLEX ซึ่งเป็นสัญญาณทางไฟฟ้าดังกล่าว จะส่งเข้าทาง INPUT ของวงจรมอดูเลตทางแสง โดยผ่าน R₁ เพื่อจำกัดค่ากระแสไม่ให้ผ่านมากเกินไป อาจจะทำให้ TR₁ เสียหายซึ่งกระแสดังกล่าวนั้นจะเป็นกระแสที่ควบคุมการมอดูเลตกับสัญญาณที่ต้องการส่งที่รวมอยู่ในรูปของ DATA และ SYNC เข้าด้วยกันเพื่อที่จะควบคุมการเปล่งแสงของ LED₁ (ON-OFF) โดย TR₁ เมื่อสัญญาณที่เป็น "1" เข้ามา TR₁ ON เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

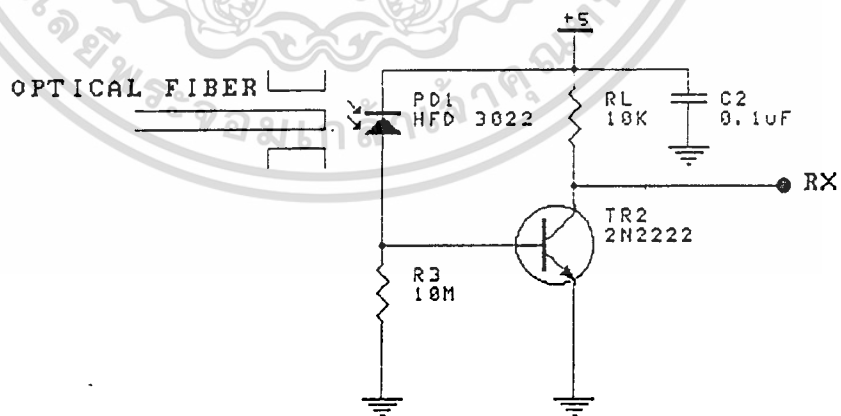
จะมีกระแสไหลผ่าน LED₁ 80 mA LED₁ ก็จะทำหน้าที่เปลี่ยนสัญญาณไฟฟ้าให้อยู่ในรูปแสงเพื่อส่งไปยังสาย OPTIC FIBER ในการออกแบบนี้เราใช้ LED₁ ความเข้มสูงสีแดงเบอร์ HFE 4020 เป็น LIGHT SOURCE และใช้ TR₁ KN 2222 เป็นตัว SWITCH ON-OFF ของ LED₁ การ MODULATE สัญญาณดิจิทัลจาก OUTPUT MULTIPLEXเข้ากับแสงใช้วิธี ON-OFF KEYING BAUD RATE ในการส่งจะทำกับสัญญาณ INPUT ที่รับเข้ามา ถ้าสัญญาณ INPUT ที่รับเข้ามา มี BAUD RATE สูง BAUD RATE ในการส่งออกสู่ OPTICAL FIBER ก็จะสูงตามเช่นกัน

รายการอุปกรณ์ของวงจรมอดูเลต (MODULATE) ทางแสง

อุปกรณ์	ชนิด	เบอร์/ขนาด	จำนวน
RL	CARBON-FILM	47 ohm	1
R ₁	CARBON-FILM	320 ohm	1
C ₁	MILAR	0.1 MF	1
LED ₁	GaAlAs	MFE 4020	1
TR ₁	NPN	KN 2222	1

3.3 วงจรภาครับ

3.3.1 วงจรดีมอดูเลต (DEMODULATE) ทางแสง



รูปที่ 3.11 วงจรดีมอดูเลตทางแสง

การทำงานของวงจร

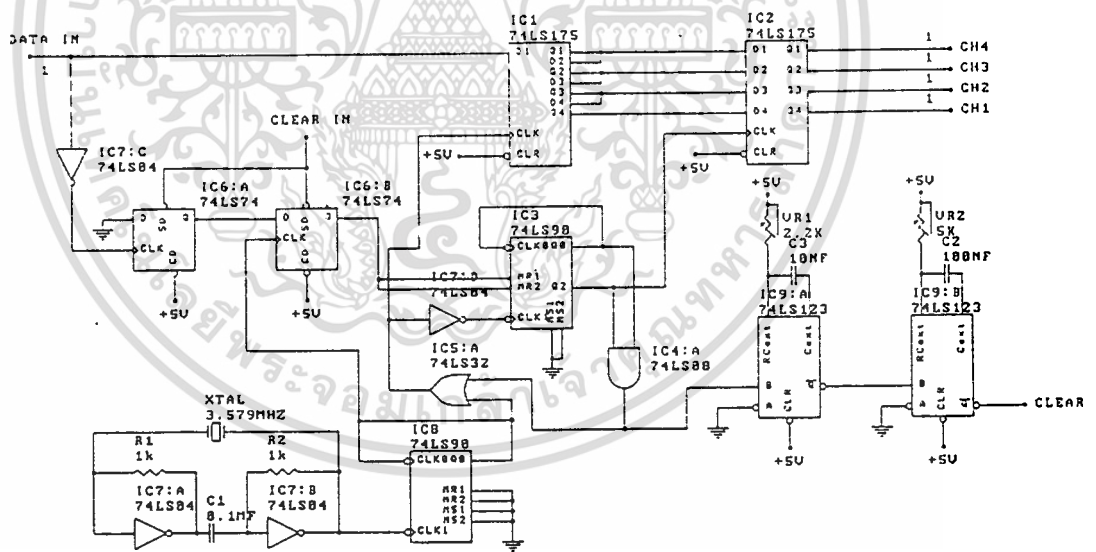
เมื่อ PD₁ ได้รับสัญญาณแสงจากการผ่านสายไฟเบอร์ออฟติก ก็จะเปลี่ยนเป็นสัญญาณไฟฟ้าที่อยู่ในรูปกระแสที่ต่ำมาก ซึ่งเป็นเบอร์ HFD 3022-002 ดังนั้น เราจึงใช้ TR₁เป็นตัวขยาย เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสและแรงดัน ให้ได้ระดับตามความต้องการ ในการรับให้มากขึ้น โดยผ่าน NAND SCHMITTRIGGER อีกครั้งเพื่อขจัดเกลาสัญญาณให้สมบูรณ์มากยิ่งขึ้น ในวงจรดีมัลติเพล็กซ์

รายการอุปกรณ์ของวงจรดีมอดูเลต (DEMODULATE) ทางแสง

อุปกรณ์	ชนิด	เบอร์/ขนาด	จำนวน
RL	CARBON-FILM	10 Kohm	1
R ₁	CARBON-FILM	10 Mohm	1
PD ₁	SI PIN DIODE	HFD 3022-002	1
TR ₁	NPN	KN 2222	1
C ₁	MILAR	0.1 MF	1

3.3.2 วงจรดีมัลติเพล็กซ์ (DEMULTIPLEX)



รูปที่ 3.12 วงจรดีมัลติเพล็กซ์ (DEMULTIPLEX)

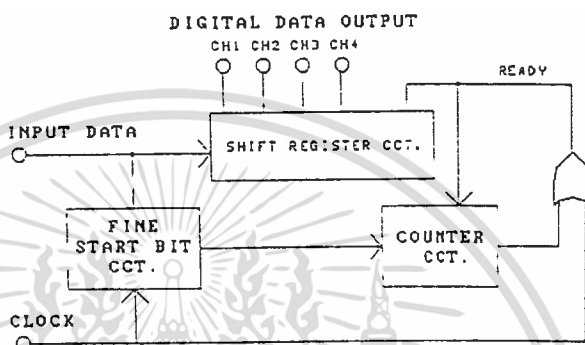
การทำงานของวงจร

วงจรรับข้อมูลดังในรูป 3.12 นั้น เมื่อรับข้อมูลเข้ามาทางอินพุต วงจรหาบิตเริ่มต้นจะหาข้อมูลที่มีระดับลอจิก เป็น “0” ซึ่งเป็นบิตเริ่มต้น และเมื่อพบ มันจะบอกไปที่วงจร COUNTER ว่าตอนนี้ มีข้อมูลเข้ามาแล้ว วงจรนับก็จะเริ่มนับสัญญาณ CLOCK (ที่มีความถี่ตรงกับทางภาคส่ง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจะไปเปิดเกตให้สัญญาณ CLOCK ผ่านเข้ามา ทำให้มีสัญญาณ CLOCK ป้อนให้กับวงจร SHIFT ข้อมูลด้วยวงจร SHIFT ข้อมูลจะเลื่อนข้อมูลที่ได้จากอินพุต เข้ามาเก็บที่ละบิตจน COUNTER นับสัญญาณเคลียร์นั้นเมื่อเราอ่านข้อมูล ที่รับได้แล้วจะต้องส่งสัญญาณมาเคลียร์ให้ วงจรหาบิตเริ่มต้น เริ่มทำงานใหม่ได้ตามบล็อกไดอะแกรม (BLOCK DIAGRAM) ในรูปที่ 3.13



รูปที่ 3.13 บล็อกไดอะแกรมวงจรรับข้อมูล

วงจรเลื่อนข้อมูล

วงจรนี้ ทำหน้าที่เลื่อนข้อมูลเข้าแบบอนุกรม แล้วให้เอาที่พุดออกมาในแบบขนานโดยใช้

D-F/F เบอร์ 74175

วงจรหาบิตเริ่มต้น

ปกติสายสัญญาณที่รับข้อมูลเข้ามา หากยังไม่มี การส่งข้อมูลจะมี ระดับลอจิก “1”

ถ้าหากว่า มีการส่งข้อมูลมาจะถูกนำด้วย START BIT ที่มีลอจิกเป็น “0” ดังนั้น วงจรหาบิต เริ่มต้นก็เปรียบได้กับวงจร SENSOR ข้อมูลที่มีลอจิก “0” นั้นเอง ซึ่งประกอบไปด้วย D-F/F เบอร์ 7474 เมื่อมีบิตเริ่มต้นเข้ามา ก็จะต้องรอให้สัญญาณ CLOCK ทำงานที่ขอบขาขึ้นก่อนมัน จึงจะทำงาน แต่ในวงจรรูป 3.12 ใส่ NOT เกทที่ขาสัญญาณ CLOCK ของ D-F/F ตัวแรกเพื่อให้ มันทำงานที่ขอบขาลง ส่วน D-F/F ตัวที่ 2 จะให้สัญญาณ CLOCK ของระบบมาต่อเพื่อให้ทำงาน ตาม CLOCK ของระบบ และการทำงานจะเริ่มจากมีสัญญาณเคลียร์มาที่ขา PRESET ทั้ง 2 ตัว จนทำให้ Q มีลอจิกเป็น “1” เมื่อมีข้อมูลเข้ามาตาม TIMING DIAGRAM ในรูปที่ 3.14

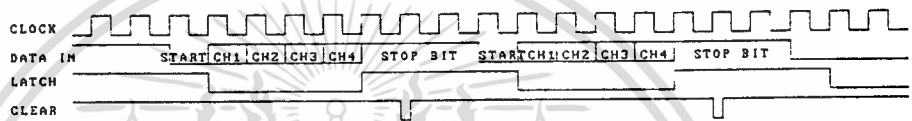
วงจรมับ

วงจรนี้ ทำหน้าที่รับคำสั่งจากวงจรหาบิตเริ่มต้นแล้วรับสัญญาณ CLOCK จนครบ 4 ลูก จากนั้นก็ส่งสัญญาณ ไปปิดเกต เพื่อหยุดสัญญาณ CLOCK ไม่ให้เข้าไปที่วงจร SHIFT ข้อมูลได้

การนำเอาที่พูดไปปิด-เปิดเกทนั้น จะให้ไอซี 7490 ทำหน้าที่ซึ่งทำงานที่ขอบขาลงของ CLOCK ดังนั้นจึงต้องออกแบบให้ทำงานที่ขอบขาขึ้น โดยการต่อ NOT เกทเข้าไปเพื่อให้ตรงกับการทำงานของวงจร SHIFT ข้อมูล

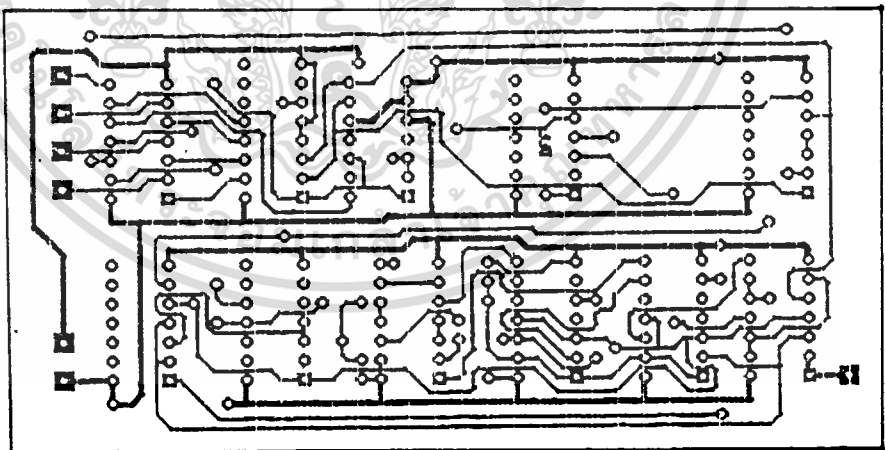
วงจรกำเนิดสัญญาณ CLOCK

สัญญาณ CLOCK ที่สร้างขึ้นจาก CRYSTAL ที่ต่อร่วมกับ NOT เกท เบอร์ 7404 ซึ่งใช้ผลิตความถี่ CLOCK ขนาด 3.579KHz นั้นจะต้องให้มีความถี่สอดคล้องกับทางด้านส่งจึงจะสามารถแยกสัญญาณในแต่ละ CH. ออกมาได้อย่างถูกต้องและไม่ซ้ำซ้อนกันในระหว่าง CH.

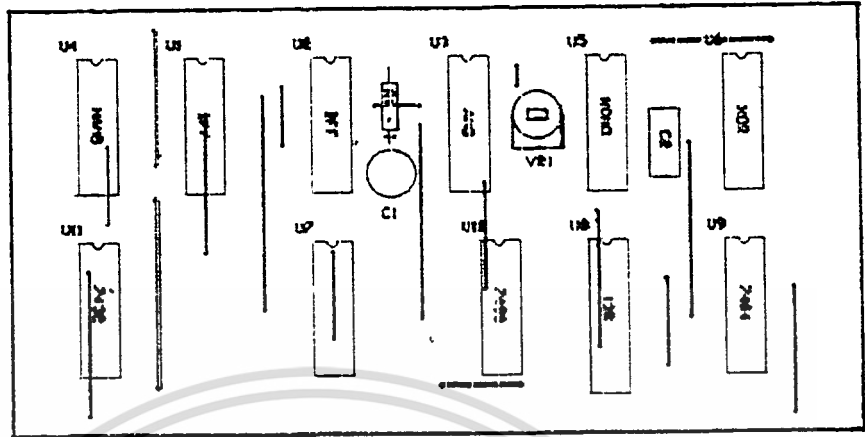


รูปที่ 3.14 การทำงานของวงจรส่วนดีมัลติเพล็กซ์โดย TIMING DIAGRAM

แผ่นวงจรพิมพ์และการวางอุปกรณ์ของวงจรดีมัลติเพล็กซ์ (DEMULTIPLEX)



รูปที่ 3.15 แผ่นวงจรพิมพ์ของวงจรดีมัลติเพล็กซ์ (DEMULTIPLEX)



รูปที่ 3.16 การวางอุปกรณ์ของวงจรดีมัลติเพล็กซ์ (DEMULTIPLEX)

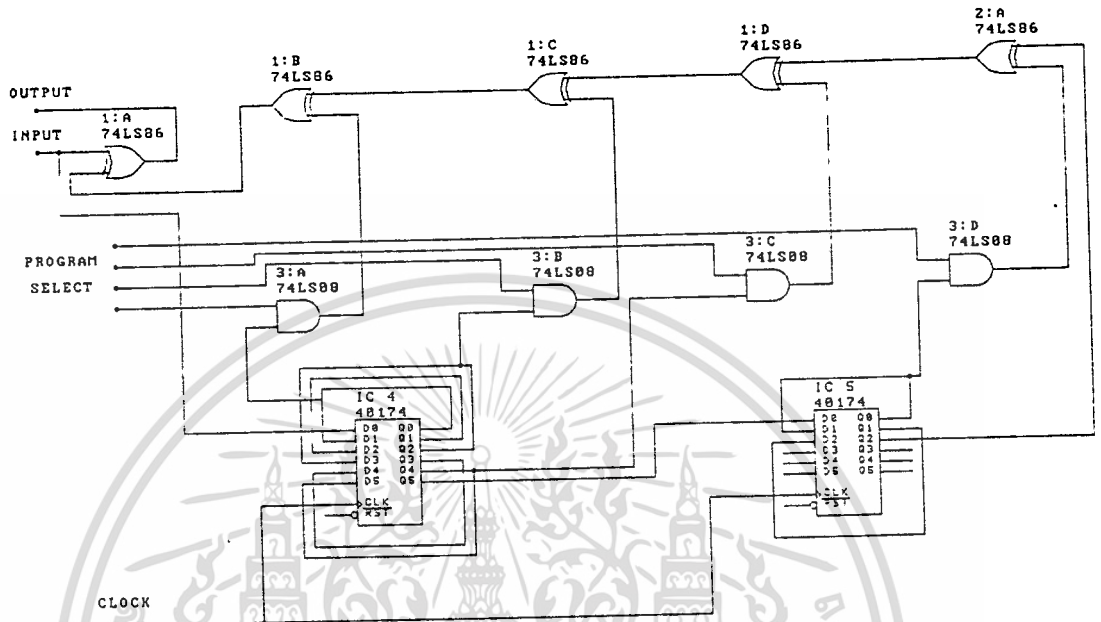
รายการอุปกรณ์ของวงจรดีมัลติเพล็กซ์ (DEMULTIPLEX)

อุปกรณ์	ชนิด	เบอร์/ขนาด	จำนวน
IC1,IC2	QUAD D-TYPE F/F	74LS175	2
IC3,IC8	DECADE COUNTER	74LS90	2
IC4	POSITIVE-AND	74HC08	1
IC5	POSITIVE-OR	74LS32	1
IC6	DUAL D-TYPE F/F	74LS74	1
IC7	HEX INVERTER	74HC04	1
IC9	DUAL MONOSTABLE MULTIVIBRATOR	74HC123	1
XTAL	CRYSTAL	3.579 MHz	1
R ₁ ,R ₂	CARBON-FILM	1 Kohm	2
C ₁	MYLAR	0.1 MF	1
VR ₁	TIMPOT	2.2 Kohm	1
VR ₂	TIMPOT	5 Kohm	1
C ₂	WIMA	0.1 MF	1
C ₃	WIMA	0.01 MF	1

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.3 วงจรดีสแกรมเบลอ (DESCRAMBLER)

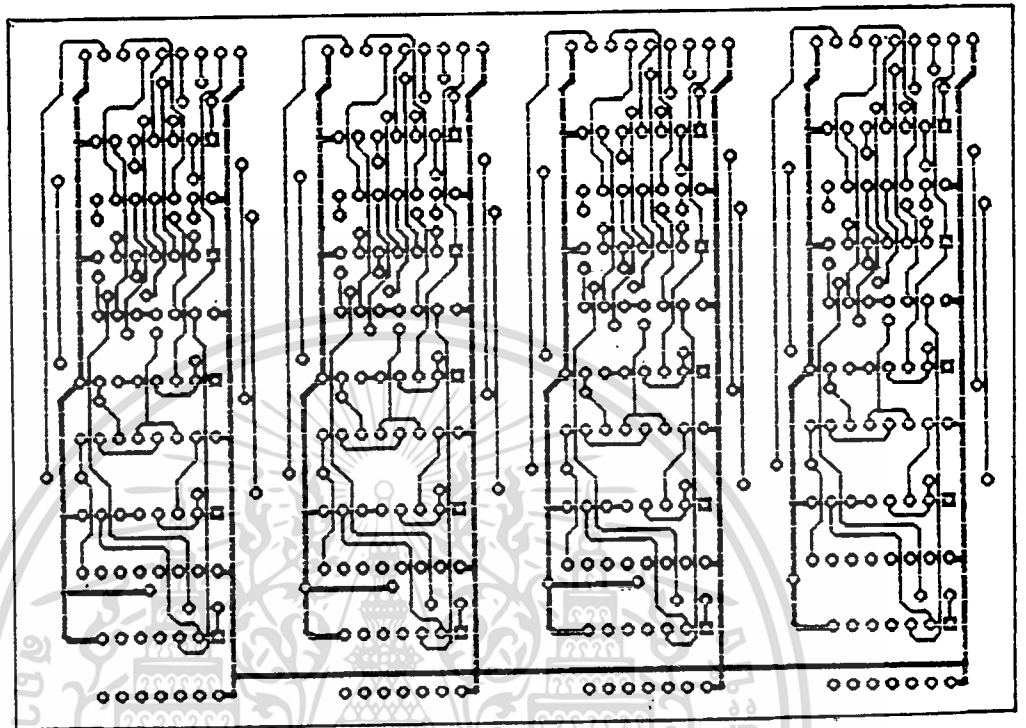


รูปที่ 3.17 วงจรของดีสแกรมเบลอ (DESCRAMBLER)

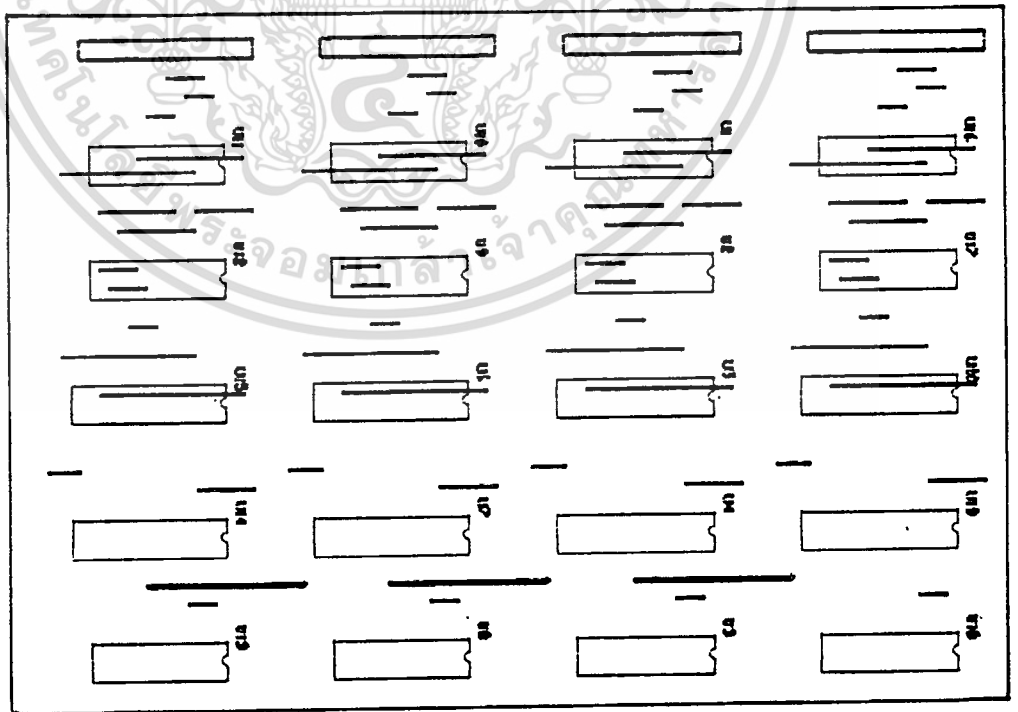
การทำงานของวงจร

การทำงานของ DESCRAMBLER ก็จะทำงานเหมือนกันกับการทำงานของ SCRAMBLER คือจะนำ PSEUDO RANDOM SEQUENCE GENERATOR มาใช้เหมือนกันแต่ SCRAMBLER ใช้การป้อนกลับ (FEED BACK) ส่วน DESCRAMBLER ใช้การป้อนตาม (FEED FORWARD) ในวงจรการใช้งานจริงนั้นเราจะตั้งค่า PROGRAM SELECT เอาไว้ระหว่าง SCRAMBLER และ DESCRAMBLER ให้มีค่าที่ตรงกัน ซึ่งถ้า CONTROL CODE ตรงกัน ข้อมูลที่ INPUT ของ SCRAMBLER และ ข้อมูลที่ OUTPUT ของ DESCRAMBLER ก็จะเหมือนกัน ตามทฤษฎีการทำงานในบทที่ 2

แผ่นวงจรพิมพ์และการวางอุปกรณ์ของวงจรดีสแกรมเบล (DESCRAMBLER)



รูปที่ 3.18 แผ่นวงจรพิมพ์ของวงจรดีสแกรมเบล (DESCRAMBLER)



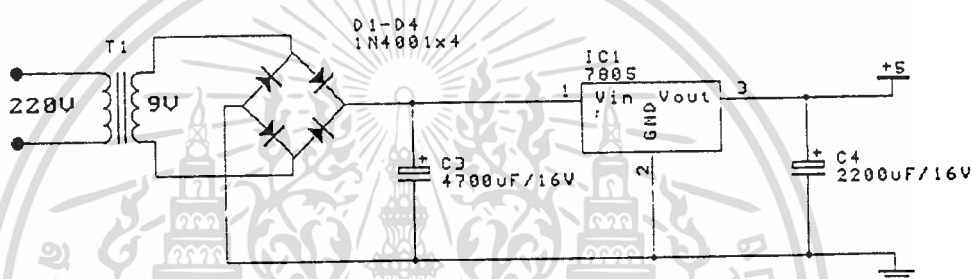
รูปที่ 3.19 การวางอุปกรณ์ของวงจรดีสแกรมเบล (DESCRAMBLER)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ของวงจรดีสแกรมเบลอ (DESCRAMBLER)

อุปกรณ์	ชนิด	เบอร์/ขนาด	จำนวน
IC1,IC2	EXCLUSIVE-OR	74LS86	8
IC3	POSITIVE-AND	74LS08	4
IC4,IC5	HEX-D FLIP-FLOP	40174	8
SW ₁	DIP SW	4 จุด	4

3.4 วงจรภาคจ่ายไฟ (REGULATOR)



รูปที่ 3.20 วงจรภาคจ่ายไฟ

การทำงานของวงจร

วงจรภาคจ่ายไฟนี้เราใช้ไฟ +5 V,GND ซึ่งจะใช้ทั้งภาครับและภาคส่งเมื่อไฟ AC 0-9 V ผ่าน D₁, D₂, D₃, D₄ ซึ่งทำหน้าที่เป็น FULLWAVE แบบ BRIDGE RECTIFIER และ VDC ดังกล่าว จะถูก FILTER ทางด้าน UNREGULATOR INPUT โดย C₁ ส่วน IC #1 ทำหน้าที่เป็น REGULATE ทางด้านไฟบวกและหลังจากนั้นก็จะถูก FILTER ด้วย C₂ อีกครั้งหนึ่งก่อนที่จะนำไปใช้งานตามวงจร รูป 3.20

รายการอุปกรณ์ของวงจรภาคจ่ายไฟ

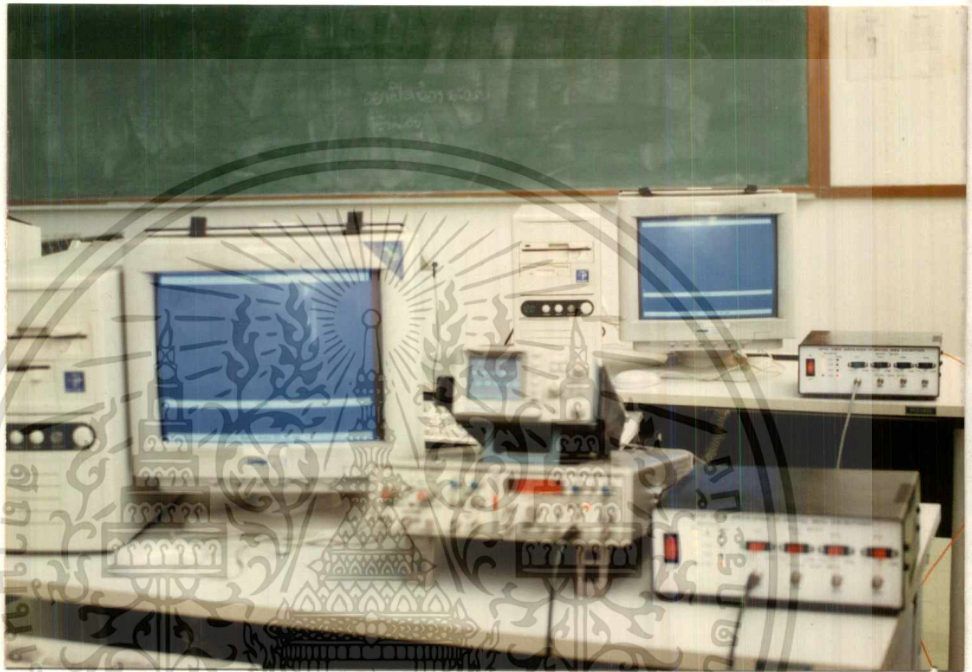
อุปกรณ์	ชนิด	เบอร์/ขนาด	จำนวน
C ₁	ELECTROLYS	4700 MF/16 V	2
C ₂	ELECTROLYS	2200 MF/16 V	2
D ₁ ,D ₂ ,D ₃ ,D ₄	SI DIODE	1N4001	8
IC1	REGULATOR	KA 7805	2
T ₁	TRANSFORMER	0 - 9	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 หลักการเชื่อมต่ออุปกรณ์ในการส่งสัญญาณข้อมูลดิจิทัล

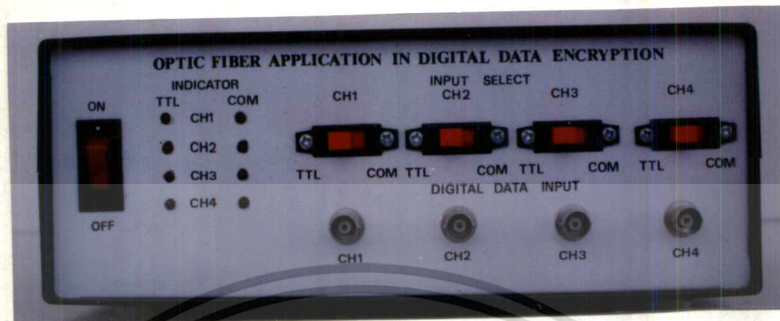


รูปที่ 4.1 การต่ออุปกรณ์ต่างๆเพื่อใช้งานในการรับส่งข้อมูลดิจิทัลผ่านเส้นใยแสง จากรูปเราจะ ได้สัญญาณข้อมูลดิจิทัลในการส่งจากเครื่องกำเนิดต่างๆ เช่น COMPUTER ที่บรรจุโปรแกรมเพื่อใช้ในการสื่อสารข้อมูล หรือเป็น DIGITAL DATA จาก FUNCTION GENERATOR เป็นต้น เพื่อเป็นตัวสร้างสัญญาณข้อมูลดิจิทัล ที่จะป้อนเข้าทาง INPUT CH. โดยผ่าน SCRAMBLER ของแต่ละCH. ก่อนทำการ MULTIPLEX สัญญาณในแต่ละCH. ก่อนที่จะส่งสัญญาณข้อมูลดิจิทัลต่างๆ ผ่านสาย OPTICAL FIBER ส่วนทางชุดภาครับ จะทำการเปลี่ยนคลื่นแสง นั้นให้กลับเป็นสัญญาณทางไฟฟ้าที่เหมือนกับที่ส่งมาจากต้นทาง ที่ส่งมาก่อนนำไปทำการ DEMULTIPLEX สัญญาณโดยผ่านภาค DESCRAMBLER เพื่อออกไปใช้งานต่อไปของแต่ละ CH. ที่ทำการรับ-ส่ง

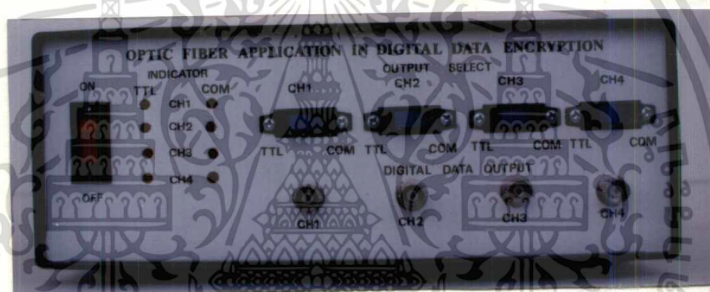
ในการทดลองโครงงานนี้เราสามารถจัดวัดสัญญาณแยกออกเป็น 2 ส่วน ด้วยกัน

1. วัดสัญญาณตามจุดต่างๆในแต่ละภาคตามที่ยกแบบเอาไว้ เพื่อวัดความเที่ยงตรงของ DIGITAL DATA INPUT, OUTPUT และ SOURCE CLOCK ของส่วนชุดภาคส่งและภาครับ

2. วัด BIT ERROR RATE ของการส่งข้อมูลผ่าน RS-232 แบบ ASYNCHRONOUS ในแต่ละช่องสัญญาณ โดยผ่านระบบแต่ละภาคโดยใช้ COMPUTER PC LINK กัน 2 เครื่อง

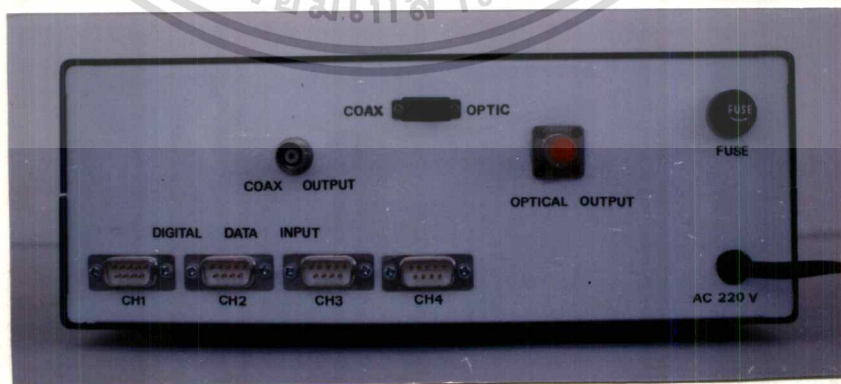


(ก) แผงหน้าปัทม์ของชุดภาคส่ง



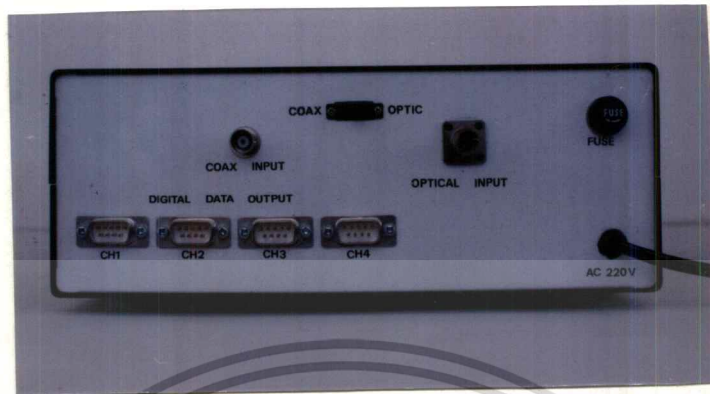
(ข) แผงหน้าปัทม์ของชุดภาครับ

รูปที่ 4.2 ภาพแผงหน้าปัทม์ของชุดภาคส่งและภาครับ



ก) แผงด้านหลังของชุดภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



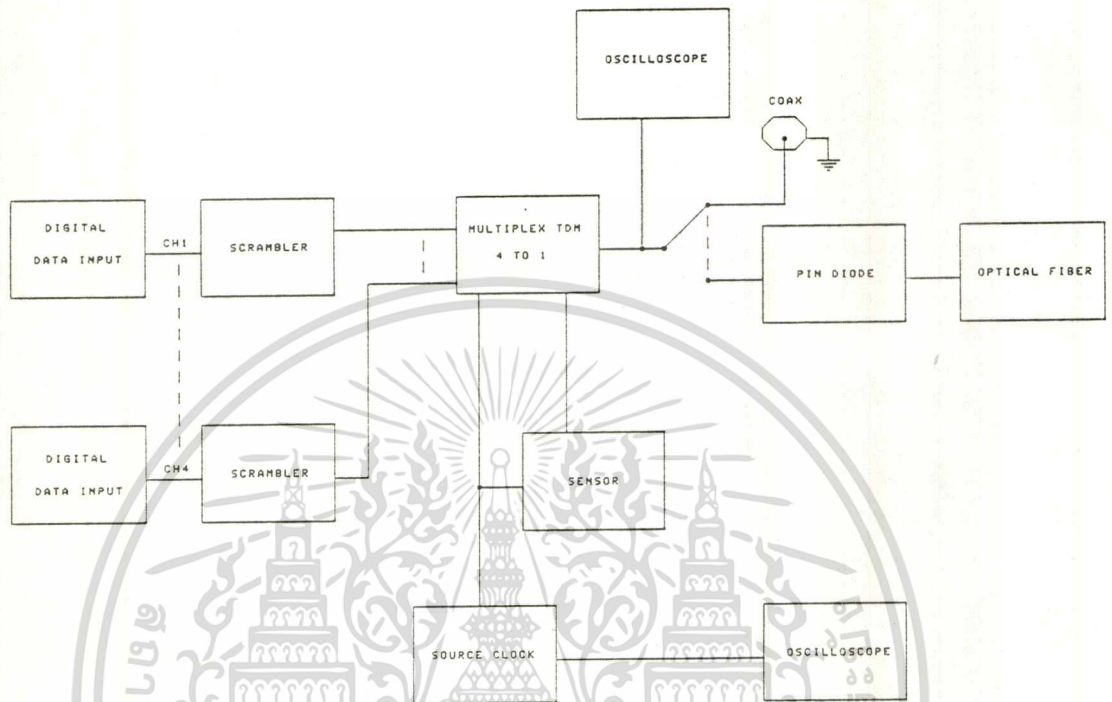
ข) แผงด้านหลังของชุดภาครับ

รูปที่ 4.3 ภาพแผงด้านหลังของชุดภาคส่งและภาครับ

อุปกรณ์การทดลอง

1. ชุดรับส่งโครงการเข้ารหัส แบบ MULTIPLEX และการถอดรหัสแบบ DEMULTIPLEX 4 CH. พร้อมชุด OPTICAL FIBER
2. OSCILLOSCOPE แบบ DUAL STORERATE
3. COMPUTER PC จำนวน 2 เครื่อง พร้อม CARD RS-232-C
4. สาย CONNECTOR RS 232-C 9 PIN จำนวน 2 เส้น
5. แผ่น DISKETT ที่บรรจุโปรแกรม TEX 2 ที่ใช้ในการสื่อสารข้อมูลในการ TRANSFER DATA และเพื่อวัด BIT ERROR RATE
6. สาย CONNECTOR BNC จำนวน 2 เส้น
7. FUNCTION GENERATOR

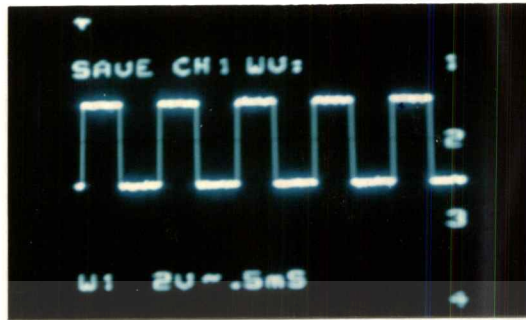
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 บล็อกไดอะแกรมและการวัดสัญญาณตามจุดต่างๆ ของภาคส่ง

ลำดับขั้นตอนการทดลองส่วนที่ 1 (ภาคส่ง)

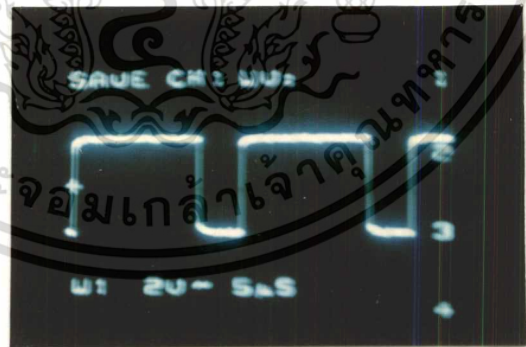
1. ศึกษาการทำงานของวงจรตามรูปที่ 4.4
2. ป้อน DIGITAL DATA SIGNAL จาก FUNCTION GENERATOR โดยทำการส่งสัญญาณให้กับชุดภาคส่ง เพื่อความสะดวกจึงใช้ทดลองที่ละ CH ตั้งความถี่ไว้ที่ 1 KHz ป้อนเข้า CH₁
3. ใช้ OSCILLOSCOPE ทำการวัดสัญญาณ DIGITAL DATA OUTPUT ที่ออกจากวงจร MULTIPLEX
4. ใช้ OSCILLOSCOPE วัด SOURCE CLOCK ที่สร้างขึ้นจากภายในวงจร



รูปที่ 4.5 ภาพ DIGITAL DATA SIGNAL INPUT CH.1 ทางภาคส่ง

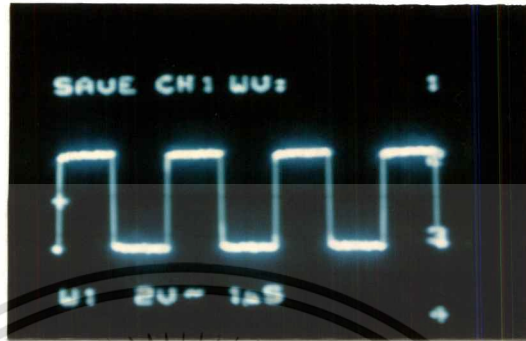


รูปที่ 4.6 ภาพ DIGITAL DATA SIGNAL INPUT CH.1 ทางภาครับ

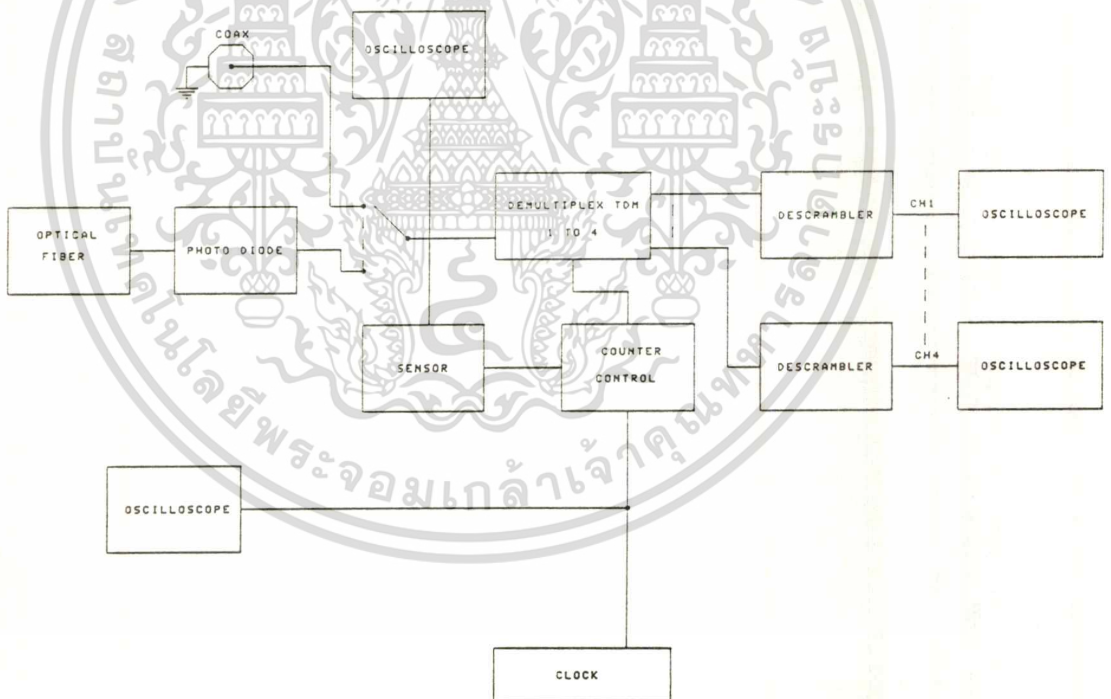


รูปที่ 4.7 ภาพ DIGITAL DATA SIGNAL OUTPUT ของวงจร MUX ทางภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 ภาพ SOURCE CLOCK ทางภาคส่ง



รูปที่ 4.9 บล็อก โคอะแอกและ การวัดสัญญาณตามจุดต่าง ๆ ของภาครับ

ลำดับขั้นการทดลองส่วนที่ 1 (ภาครับ)

1. ศึกษาการทำงานของวงจรตามรูปที่ 4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ทำการต่อวงจรภาคส่งเข้ากับภาครับโดยผ่าน OPTICAL FIBER ในการเชื่อมโยงสัญญาณคลื่นแสง
3. ใช้ OSCILLOSCOPE วัดสัญญาณ CLOCK เพื่อเปรียบเทียบกับ SOURCE CLOCK ของทางภาคส่ง เพื่อทำการปรับแต่งค่า DUTY CYCLE ให้สอดคล้องกัน
4. ใช้ OSCILLOSCOPE วัด DIGITAL DATA SIGNAL ที่เข้าทาง INPUT ของภาครับ
5. ใช้ OSCILLOSCOPE วัดสัญญาณใน CH₁ ที่ส่งมา และ CH. อื่นๆที่ทำการส่ง และไม่ได้ทำการส่งเปรียบเทียบกัน

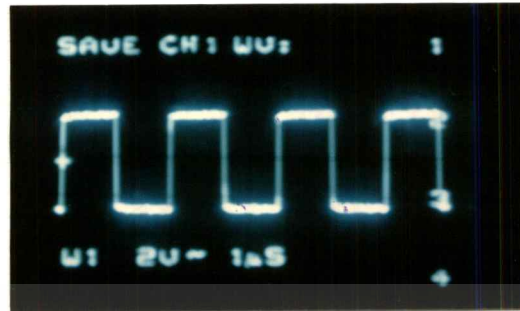


รูปที่ 4.10 ภาพ DIGITAL DATA SIGNAL INPUT ทางภาครับ

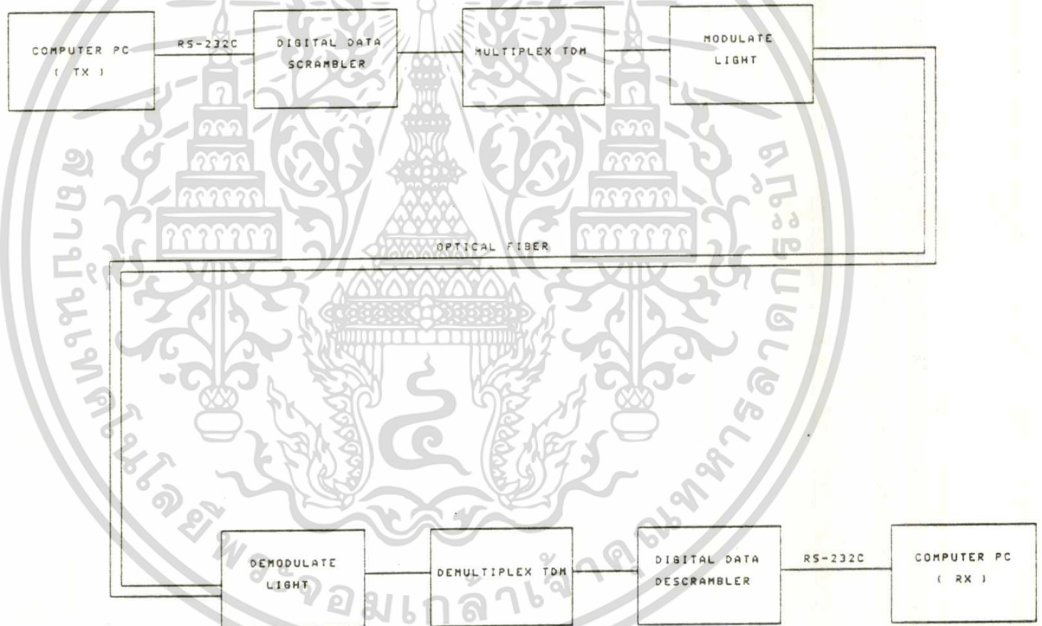


รูปที่ 4.11 ภาพ DIGITAL DATA SIGNAL OUTPUT CH₁ ทางภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 ภาพสัญญาณ CLOCK ทางภาครับ



รูปที่ 4.13 บล็อกไดอะแกรมการส่ง DATA จาก COMPUTER PC ของแต่ละ CH.

จากการทดลองส่วนที่ 1 ที่ผ่านไปเป็นการทดลองส่ง DIGITAL DATA จาก FUNCTION GENERATOR แต่ในส่วนที่ 2 นี้เป็นการส่ง DATA จาก COMPUTER PC จากจุดหนึ่งไปยังอีกจุดหนึ่ง โดยสามารถทำการส่งได้พร้อมกันทีละ 4 CH. โดยผ่าน CARD RS 232-C ของแต่ละ CH. แต่ในการทดลองนี้ เพื่อความสะดวกจึงได้ทดลองทีละ CH. แทน และตรวจเช็คความผิดพลาดของสัญญาณ ทาง OUTPUT ของแต่ละ CH.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับขั้นการทดลอง

1. ศึกษาวงจร และ การทำงานแต่ละภาคต่างๆ เช่น วงจร SCRAMBLER/DESCRAMBLER , วงจร MULTIPLEX/DEMULTIPLEX , วงจร LIGHT MODULATE/ LIGHT DEMODULATE
2. ทำการTEST BIT ERROR RATEโดยการ RUN โปรแกรม TEX 2 ที่TERMINAL ปลายทางทั้งสองด้าน โดยเลือก CHANNELให้ตรงกันทดลองส่งตัวอักษร โดยกด KEY BOARD ของ COMPUTER PC ดูผลการรับของเครื่อง COMPUTER ตัวรับ ที่จอแสดงผลว่าตรงกันกับการ กด KEY BOARD ของด้านส่งหรือไม่ บันทึกผลลงตารางที่ 1
3. ใช้โปรแกรม TER.ASM ส่ง PATTERN เพื่อทดสอบ BIT ERROR RATE ที่ SPEED ต่าง ๆ โดยดูค่า BER จากจอเครื่อง COMPUTER ตัวรับ บันทึกผลลง ตารางที่ 2

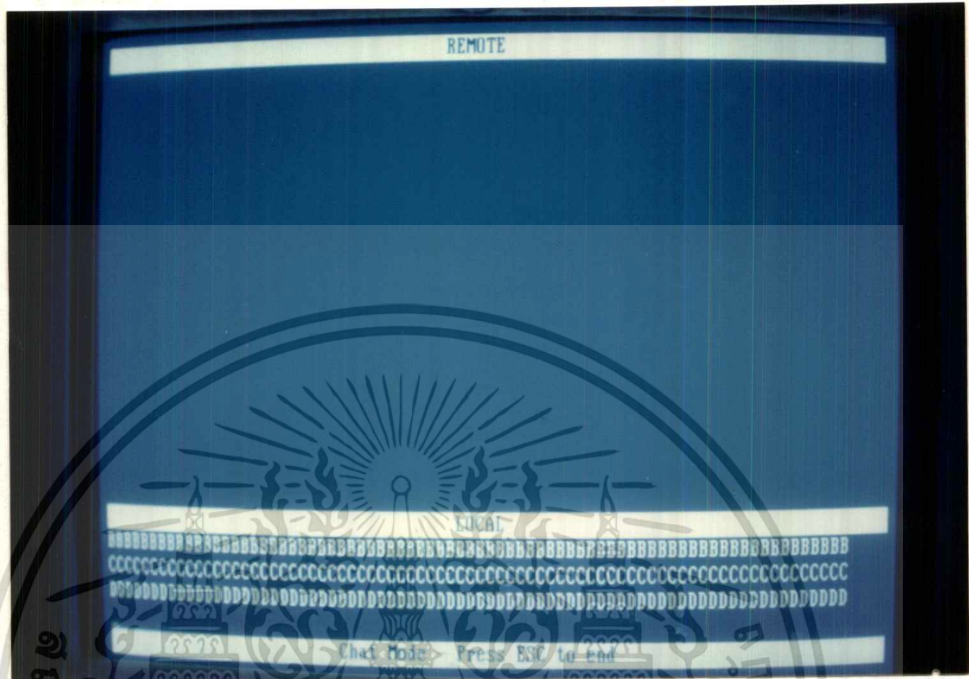
อักษรด้านส่ง	ABCDEFGHIJKLMNOPQRSTUVWXYZ
อักษรด้านรับ	ABCDEFGHIJKLMNOPQRSTUVWXYZ

ตารางบันทึกผลการทดลองที่ 1

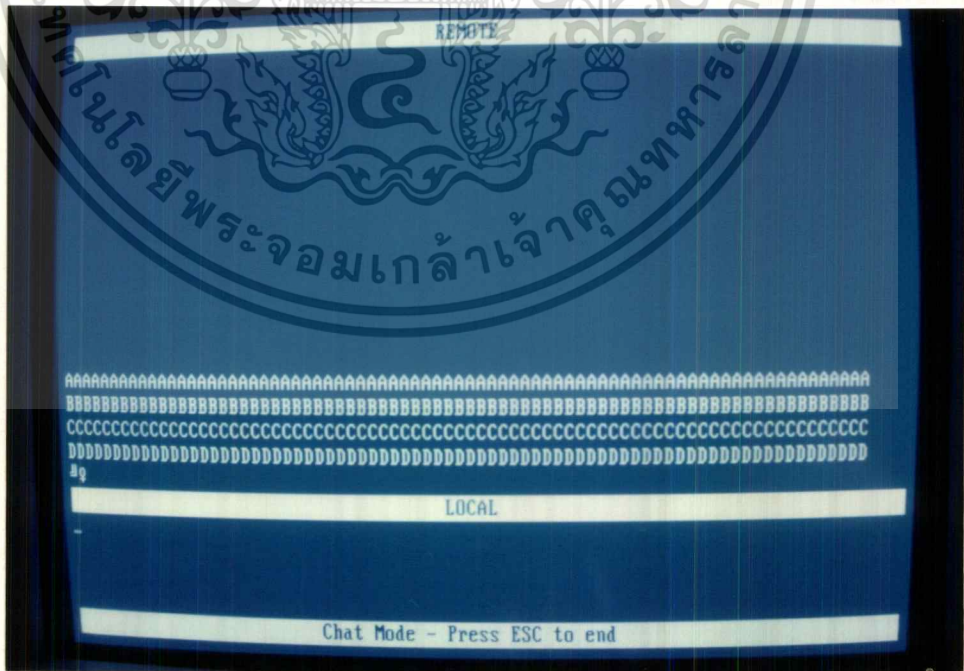
TX SPEED (BPS)	50	300	600	1200	2400
RX BER (%)	-	-	-	-	-

ตารางบันทึกผลการทดลองที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 ภาพการส่งอักขรที่ทำการ TEST BIT ทางภาคส่ง



รูปที่ 4.15 ภาพการรับอักขรทางภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และสรุปผลการทดลอง

5.1 บทสรุป

เทคโนโลยีในปัจจุบันนี้ ได้มีการพัฒนาขึ้นอย่างรวดเร็วมาก ไม่ว่าจะเป็นการสื่อสารประเภทใดก็ตามเพื่อให้ก้าวทันต่อเทคโนโลยีคณะผู้จัดทำจึงได้คิดออกแบบและสร้างชุดเครื่องรับและเครื่องส่งข้อมูล " OPTIC FIBER APPLICATION IN DIGITAL DATA ENCRYPTION " ดังนั้น ในการสื่อสารสัญญาณ DIGITAL DATA จากภาคส่งไปยังภาครับ ถึงแม้ว่าการทำงานของเครื่องรับ-ส่งข้อมูลดิจิทัลนี้จะได้ผลตรงตามจุดประสงค์ ที่วางไว้แล้วก็ตามแต่เวลาในการศึกษาหาข้อมูล และทำให้โครงการนี้มีน้อย และจำกัดจึงทำให้ไม่สามารถที่จะพัฒนา คุณสมบัติต่างๆที่เป็นส่วนเกี่ยวข้องกับโครงการนี้ได้ทัน ตลอดจนเทคโนโลยีการสื่อสารสัญญาณแสงยังเป็นเรื่องใหม่อยู่จึงทำได้ยาก เพราะอุปกรณ์ทางด้านนี้มีน้อย ตลอดจนการบุกเบิกทางแสงนี้เป็นเพียงการเริ่มต้นของการส่งข้อมูลดิจิทัล และเพื่อเป็นแนวทางแก่นักศึกษารุ่นต่อไป หรือนักคนที่สนใจในการที่จะพัฒนาการส่ง และการรับสัญญาณทางเส้นใยแสงนี้ ให้มีความสมบูรณ์แบบยิ่งขึ้นผู้จัดทำ จึงขอเสนอแนวทางการพัฒนาที่น่าจะเป็นไปได้ไว้เป็น ข้อ ๆ ดังนี้

5.2 แนวทางการพัฒนาโครงการ

1. การเลือกใช้สาย OPTICAL FIBER ควรจะเป็นแบบพลาออร์โรด์ ซึ่งสามารถใช้งานในย่านความถี่สูง ๆ ได้ดี
2. พัฒนาในส่วนของอุปกรณ์ด้านส่งและด้านรับ ควรใช้ IC ที่ทำงานด้วยความเร็วสูงพวก HIGH SPEED TTL
3. พัฒนาโดยการเพิ่มวงจรภาค DEMODULATE แสง ทางด้านรับ เพื่อให้มีความสมมาตรกันทางแสง และทางด้านส่งก็ควรที่จะพิจารณาถึง BAND WIDTH และความถี่ในการส่งด้วย
4. พัฒนาในการสื่อสารสัญญาณให้มีระยะทางที่ไกล ๆ ขึ้น
5. พัฒนาในการส่ง โดยการเพิ่มจำนวนของ CHANNEL ให้มากขึ้นกว่าเดิมทั้งทางด้านเครื่องส่งและเครื่องรับ
6. พัฒนาวิธีการส่งให้สามารถส่งได้สองทิศทาง " FULL DUPLEX "
7. ควรเลือกอุปกรณ์รับแสงเบอร์อื่นๆ ที่เป็นแบบ TTL RECIEVER ใน PAGKET เดียวกัน สามารถนำไปต่อใช้งานได้เลย
8. พัฒนาในภาค SCRAMBLER และ DESCRAMBLER ให้สามารถตั้งโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ทั้งรับและส่ง

5.3 ปัญหาในการทดลอง

1. ปัญหา CLOCK ทางด้านชุดภาครับไม่คงที่ขณะที่ส่งด้วยความถี่สูงๆ หรือข้อมูลที่มีความเร็วสูง ซึ่งจะทำให้ไม่สามารถ DEMULTIPLEX สัญญาณข้อมูลในแต่ละ CHANNEL ให้ตรงกันได้
2. ปัญหา ไอซี TTL ทำงานไม่ทันที่ความถี่สูง ๆ ทำให้เกิดการ LAG ของสัญญาณไม่เป็นไปตามที่ออกแบบไว้
3. ปัญหาอุปกรณ์รับแสง ไม่สามารถตอบสนองการทำงาน ในระบบการส่งข้อมูลดิจิทัลได้ เนื่องจากอุปกรณ์รับแสงเบอร์ MFD 3022-002 เหมาะที่จะนำไปใช้กับการรับ-ส่ง สัญญาณอนาล็อก
4. ข้อมูลทางด้านวงจรและอุปกรณ์เดียวกับไฟเบอร์ออฟติก ยังมีน้อยมาก

5.4 การแก้ปัญหา

1. ทดลองและทำการออกแบบวงจรใหม่เพิ่มเติมซึ่งทำให้ CLOCK ทางด้านรับคงที่ และสามารถสูงด้านความถี่สูงขึ้นกว่าเดิมเป็นที่น่าพอใจ
2. ทดลองเปลี่ยนไอซีบางตัวจาก LS มาเป็น HC จนได้ผลและบางตัวจาก HC ก็เปลี่ยนเป็นแบบ LS
3. ทำการออกแบบวงจร DEMODULATE เพื่อทำการ BIAS ใหม่ให้เหมาะสมกับการรับส่งข้อมูลดิจิทัล

บรรณานุกรม

- 1] อภินันท์ มัชฌานนท์, การสื่อสารเส้นใยแสง, สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง, 2528
- 2] อภินันท์ มัชฌานนท์, ทฤษฎีการสื่อสารเส้นใยแสง, สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง, 2528
- 3] HANDBOOK, "TTL DATABOOK", TEXAS INSTRUMENTS INC.,USA,1981
- 4] HANDBOOK, "CMOS DATABOOK", NATIONAL SEMICONDUCTION INC.,USA,
1980
- 5] DATA COMMUNICATIONS/NETWORKING PRODUCTS, MOTOROLA INC.,1987
- 6] KENICHI N. AND SHIRAKAWA, H. OPTIC FIBER COMMUNICATION MADE
EASY (YASASHI HIKARI FAISA TSUUSHIN), TOKYO OHM COMPANY,1995



ภาคผนวก

- คู่มืออุปกรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5414/7414 Hex Schmitt-Trigger Inverter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.									SN54LS14	J	L		W	SN5414	J	L		W			
FAIRCHILD									SN74LS14	J	L		N/T	SN7414	J	L		N/T			
MOTOROLA									74ALS14/74ALS14	D	T		P	74S14/74S14	D	T		P			
N.S.C.									74LS14/74LS14	D	T		P	7414/7414	D	T		P			
PHILIPS									SN74LS14	J	L		W	MC7414	J	L		W			
SIGNETICS									DM54LS14	J	L		W	DM7414	J	L		W			
SIEMENS									DM74LS14	J	L		W	OM7414	J	L		W			
FUJITSU									N74LS14	J	L		W	N7414	J	L		W			
HITACHI									N74LS14	J	L		W	N5414	F	B		T			
MITSUBISHI									N74LS14	J	L		W	F7414	F	B		T			
NEC									74LS14	M	L		W								
TOSHIBA									HD74LS14	J	L		W	HD7414	J	L		W			
									M74LS14	J	L		W	M53214	J	L		W			

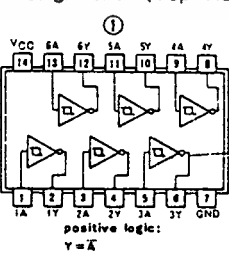
Electrical Characteristics SN54LS14/SN74LS14

absolute maximum ratings over operating free-air temperature range			
Supply voltage, V _{CC}	TV	Operating free-air temperature range	SN54LS14 -55°C to 125°C
Input voltage	TV	Storage temperature range	SN74LS14 -55°C to 100°C
		Storage temperature range	-65°C to 150°C
recommended operating conditions			
		SN54LS14	
Supply voltage, V _{CC}	MIN	NOM	MAX
High-level output current, I _{OH}	4.5	5	5.5
Low-level output current, I _{OL}			4
Operating free-air temperature, T _A	-55	125	0
		SN74LS14	
Supply voltage, V _{CC}	MIN	NOM	MAX
High-level output current, I _{OH}	4.75	5	5.25
Low-level output current, I _{OL}			4
Operating free-air temperature, T _A	-55	125	0

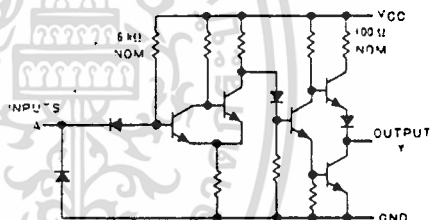
electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{T+}	Positive-going threshold voltage	V _{CC} = 5V	1.4	1.6	1.9	V
V _{T-}	Negative-going threshold voltage	V _{CC} = 5V	0.5	0.8	1	V
Hysteresis (V _{T+} - V _{T-})						
	V _{CC} = 5V	0.4	0.8		V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, V _I = V _{T-} - min, I _{OH} = MAX	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _I = V _{T+} + max, I _{OL} = 4 mA	0.25	0.4	V	
I _{T+}	Input current at positive-going threshold	V _{CC} = 5V, V _I = V _{T+}	-0.14		mA	
I _{T-}	Input current at negative-going threshold	V _{CC} = 5V, V _I = V _{T-}	-0.18		mA	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 1V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7V		20	µA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4V		-0.4	mA	
I _{OS}	Short-circuit output current †	V _{CC} = MAX	-20	-100	mA	
I _{CC}	Supply current	Total, output high		8.6	16	mA
		Total, output low		12	21	mA
		Average per gate	V _{CC} = 5V, 50% duty cycle	1.72		
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C	15	22	ns	
t _{PLT}	Propagation delay time, high-to-low-level output	C _L = 15PF, R _L = 2kΩ	15	22	ns	

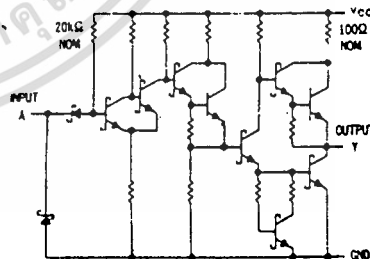
Pin Assignment (Top View)



Schematics (each gate)



'14' CIRCUIT



'LS14' CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
 † Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5432/7432 Quaduple 2-Input Positive-OR Gate

Manufacturer	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL										
	Device Type	C	P	M	CF	Device Type	C	P	M	CF	Device Type	C	P	M	CF	Device Type	C	P	M	CF	Device Type	C	P	M	CF		
T.I.	SN54S32	J	Q		WD						SN54LS32	J	Q		WD	SN5432	J	Q		WD							
FAIRCHILD	SN74S32	J	Q	ND							SN74LS32	J	Q	ND		SN7432	J	Q	ND								
	FMS432/FMS32	Q			F						FMSLS32/FMLS32	Q			F	FMS432/FMSN32	Q			F						F	
MOTOROLA	MC74S32/1C9532	Q			F						MC74LS32/1C9LS32	Q			F	FC7432/FC9N32	Q			F							
N.S.C.											SN74LS32			P													
PHILIPS											DM74LS32			T		DM5432	J	Q	ND		WD	DM54L32					
											OM54LS32			T		DM74232	J	Q	ND			DM74L32					
SIGNETICS											N74LS32			Q		N7432											
											N74LS32			A		5542	F	Q	A		WD						
SIEMENS															8742	F	Q	A		WD							
															FLH631												
FUJITSU											74LS32			M													
HITACHI											HD74LS32			P		HD7432											
MITSUBISHI											M53LS32			P													
NEC											74LS32			C													
TOSHIBA																											

Electrical Characteristics SN54LS32/SN74LS32

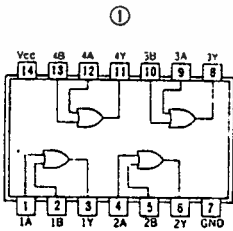
absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C					
Input voltage	7V	temperature range	SN74LS	0°C to 70°C					
		Storage temperature range		-65°C to 150°C					
recommended operating conditions									
			1000	1000					
			MIN	NOM	MAX	MIN	NOM	MAX	UNITS
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.75	V		
High-level output current, I _{OH}			-400			-400	μA		
Low-level output current, I _{OL}			4			8	mA		
Operating base temperature, T _A	-55	125	0	70	°C				

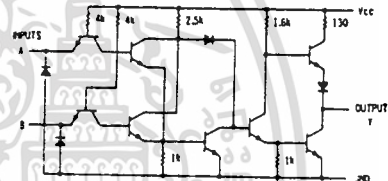
electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} = MIN, I _{OH} = MAX, V _{IH} = 2V	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IL} = V _{IL} max, I _{OL} = 4mA	0.25	0.4	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		-0.4	mA	
I _{OS}	Short-circuit output current †	V _{CC} = MAX	54LS Family	-20	-100	mA
I _{QCH}	Supply current	V _{CC} = MAX	Total, outputs high	3.1	6.2	mA
I _{QCL}	Supply current	V _{CC} = MAX	Total, outputs low	4.9	9.9	mA
I _{CC}	Supply current	V _{CC} = 5V	Average pergate (50% duty cycle)	1.0		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C, C _L = 15pF, R _L = 2kΩ		14	22	ns
t _{PHL}	Propagation delay time, high-to-low-level output			14	22	ns

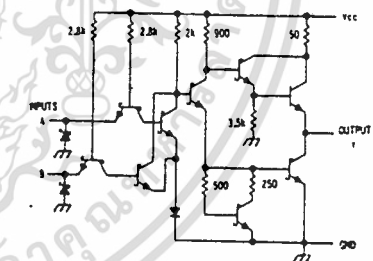
Pin Assignment (Top View)



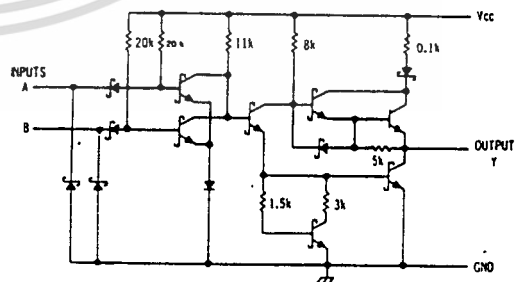
Schematics (each gate)



5432 CIRCUIT



7432 CIRCUIT



LS32 CIRCUIT

Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
 * Not more than one output should be shorted at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5474/7474 Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T.I.	SN54S74	J	D	WD	SN54H74	J	D	WD	SN54LS74	J	D	WD	SN5474	J	D	WD	SN54L74	J	D	WD
	SN74S74	J	D	ND	SN74H74	J	D	ND	SN74LS74	J	D	ND	SN7474	J	D	ND	SN74L74	J	D	ND
FAIRCHILD	FM54S74/FM9S74	DD			FM54H74/FM9H74	DD			FM54LS74/FM9LS74	DD			FM5474/FM9N74	DD						
	FC74S74/FC9S74	DD	PD		FC74H74/FC9H74	DD	PD		FC74LS74/FC9LS74	DD	PD		FC7474/FC9N74	DD	PD					
MOTOROLA									SN74LS74											
N.S.C.	DM74S74		ND		DM54H74	J	D	ND	DM54LS74				DM5474	J	D	ND	DM54L74	J	D	ND
					DM74H74	J	D	ND	DM74LS74								DM74L74	J	D	ND
PHILIPS	N74S74		D		GJJ131/74H74				N74LS74				FJJ131/7474							
	S54S74				S54H74	F	D	AD	WD				S5474	F	D	AD	WD			
SIGNETICS	N74S74				N74H74	F	D	AD					N7474	F	D	AD				
SIEMENS													FLJ141							
FUJITSU									74LS74		MD		MB420		D	MD				
HITACHI	HD74S74		D	PC					HD74LS74		P	D	HD7474/HD2510		D	P	D			
MITSUBISHI	M74S74			PC					M74LS74		P	D	M5327/M5374			P	D			
NEC	74S74			C					74LS74		C		μPB214		DD	C	D			
TOSHIBA													TD3474A			P	D			

Electrical Characteristics SN54LS74/SN74LS74								
absolute maximum ratings over operating free-air temperature range								
Supply voltage, V _{CC}	TV	Operating free-air temperature range	SN54LS -55°C to 125°C					
Input voltage	5 V		SN74LS 0°C to 70°C					
		Storage temperature range	-65°C to 150°C					
recommended operating conditions								
	SN54LS74			SN74LS74			UNIT	
Supply voltage, V _{CC}	MIN	NOM	MAX	MIN	NOM	MAX	V	
High-level output current, I _{OH}	4.5	5	5.5	4.75	5	5.25	mA	
Low-level output current, I _{OL}			4			4	mA	
Setup time, t _S	Data high		25	Data high		25	ns	
	Preset or clear low		25	Preset or clear low		25	ns	
Hold setup time, t _{HD}	High-level data		25	High-level data		25	ns	
	Low-level data		20	Low-level data		20	ns	
Input rise time, t _r			5			5	ns	
Operating free-air temperature, T _A			-55			125	°C	
electrical characteristics over recommended operating free-air temperature range								
PARAMETER*	TEST CONDITIONS†			MIN	TYP‡	MAX	UNIT	
V _{IH}	High-level input voltage			2			V	
V _{IL}	Low-level input voltage			0.8			V	
V _I	Input clamp voltage			V _{CC} = MIN, I _I = 18 mA			-1.5	V
V _{OH}	High-level output voltage			V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = MAX			2.7 3.4	V
V _{OL}	Low-level output voltage			V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 4mA			0.25 0.4	V
I _I	Input current at maximum input voltage	D, J, K, Clear, Preset, Clock	V _{CC} = MAX, V _I = 7V				0.1 0.2 0.1 0.2	mA
I _{IH}	High-level input current	D, J, K, Clear, Preset, Clock	V _{CC} = MAX, V _I = 2.7V				20 40 20 40	μA
I _{IL}	Low-level input current	D, J, K, Clear, Preset, Clock	V _{CC} = MAX, V _I = 0.4V				-0.4 -0.8 -0.4 -0.8	mA
I _{OS}	Short-circuit output current	Series 54LS Series 74LS	V _{CC} = MAX				-20 -100 -20 -100	mA
I _{CC}	Supply current (Average per flip-flop)		V _{CC} = MAX, See Note 1				4 8	mA
f	clock frequency		V _{CC} = 5V, T _A = 25°C, C _L = 15pF, R _L = 2kΩ				25 33	MHz
t _{PLH}	propagation delay time, low-to-high-level output						13 25	ns
t _{PHL}	propagation delay time, high-to-low-level output						25 40	ns

Pin Assignments (Top View)

Functional Table

*74, *H74, *LS74, *S74 (See Note 2)

INPUTS			OUTPUTS		
PRESET	CLEAR	CLOCK	D	Q	Q-bar
L	H	X	X	H	L
L	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	Q ₀

Functional Block Diagram

NOTES: 1 With all outputs open, I_{CC} is measured with the Q and Q-bar outputs high in turn. At the time of measurement, the clock input is grounded.
2 H=high level (steady state), L=low level (steady state), X=irrelevant
↑=transition from low to high level.
Q₀=the level of Q before the indicated input conditions were established.
* This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ As typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time.
† t_{PLH} = propagation delay time, low-to-high-level output;
† t_{PHL} = propagation delay time, high-to-low-level output;
‡ The arrows indicate the edge of the clock pulse used for reference; ‡ for the rising edge.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5486 / 7486 Quadruple 2-Input Exclusive-OR Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.	SN54S86	J	U	W					SN54LS86	J	U	W	SN5486	J	U	W	SN54LS86	J	U	W	
	SN74S86	J	U	W					SN74LS86	J	U	W	SN7486	J	U	W	SN74LS86	J	U	W	
FAIRCHILD	FMS486/FMS86	D		F					FMS4LS86/FMSLS86	D		F	FMS486/FMSN86	D		F					
	FC74S86/FC7S86	D		F					FC74LS86/FC7LS86	D		F	FC7486/FC7N86	D		F					
MOTOROLA									SN74LS86	P			MC7486	P							
									DM54LS86	P			DM5486	P			DM54LS86	P			
N.S.C.	DM74S86			N					DM74LS86	P			DM7486	J	U	W	DM74LS86	J	U	W	
PHILIPS	N74S86								N74LS86				FJH271/7486								
													S5486	F	A	W					
SIGNETICS	SN54S86								N74LS86	A			N7486	F	A	W					
	SN74S86													F	A	W					
SIEMENS													FLH341								
FUJITSU									74LS86	M			MB449								
HTACHI	HD74S86			P					HD74LS86	P			HD7486/HD2526	J	U	W					
MITSUBISHI									M74LS86	P			M53286								
NEC									74LS86	C			PB2086								
TOSHIBA													TD7486								

Electrical Characteristics SN54LS86/SN74LS86

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 150°C

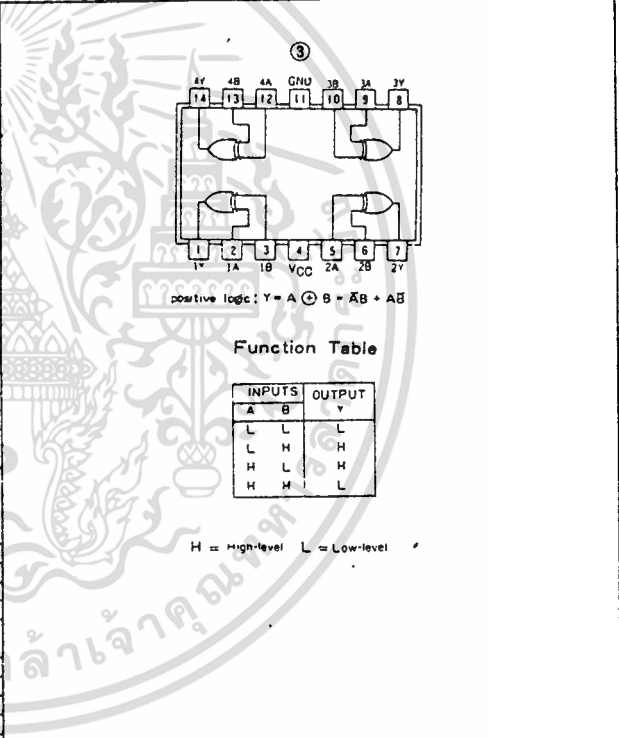
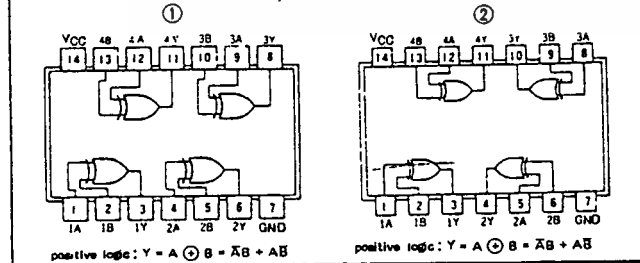
recommended operating conditions

	SN54LS86			SN74LS86			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-800			-800	μA
Low-level output current, I _{OL}			4			8	mA
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER *	TEST CONDITIONS †	SN74LS86		UNIT
		MIN	TYP ‡ MAX	
V _{IH} High-level input voltage		2		V
V _{IL} Low-level input voltage		0.8		V
V _I Input clamp voltage	V _{CC} - MIN, I _I = -18mA	-1.5		V
V _{OH} High-level output voltage	V _{CC} - MIN, V _{IH} = 2V, V _{IL} = V _{IL max} , I _{OH} = -400μA	2.7	3.4	V
V _{OL} Low-level output voltage	V _{CC} = MIN, I _{OL} = 4mA	0.25	0.4	V
I _I Input current at maximum input voltage	V _{IH} = 2V, V _{IL} = V _{IL max} , I _{OL} = 8mA	0.35	0.5	μA
I _{IH} High-level input current	V _{CC} = MAX, V _I = 7V	0.2		mA
I _{IL} Low-level input current	V _{CC} = MAX, V _I = 2.7V	40		μA
I _{OS} Short-circuit output current	V _{CC} = MAX, V _I = 0.4V	-5	-42	mA
I _{CC} Supply current	V _{CC} = MAX, See Note 2	6	10	mA
t _{PLH} from A or B	V _{CC} = 5V, T _A = 25°C, C _L = 150pF, R _L = 2kΩ	12	23	ns
t _{PHL} input		10	17	ns
t _{PLH} from A or B		20	30	ns
t _{PHL} input		13	22	ns

Pin Assignments (Top View)



NOTE: I_{CC} is measured with the inputs grounded and the outputs open.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
 ‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
 • Ng more than one output should be shorted at a time.
 • t_{PLH} - propagation delay (time, low-to-high-level output)
 • t_{PHL} - propagation delay (time, high-to-low-level output)

5490 / 7490 Decade Counter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL															
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package													
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF												
T.I.									SN54LS90	J	·	·	·	W	SN5490A	J	·	·	·	W	SN54LS90A	J	·	·	·	W	SN74LS90A	J	·	·	·	W
FAIRCHILD									FM54LS90	Q	1	·	·	F	FM5490	Q	1	·	·	F	FC7490	J	·	·	·	P	FC3390	J	·	·	·	P
MOTOROLA									SN74LS90	P	·	·	·	·	MC5490	L	·	·	·	·	MC7490	L	·	·	·	·						
N. S. C.									DM54LS90	J	·	·	·	W	DM5490	J	·	·	·	W	DM74LS90	J	·	·	·	W						
PHILIPS									N74LS90	·	·	·	·	·	FJ74LS90	·	·	·	·	·												
SIGNETICS									N74LS90	A	·	·	·	·	S5490	F	·	·	·	W	N7490	F	·	·	·	·						
SIEMENS														FLJ161	·	·	·	·	·													
FUJITSU																																
HITACHI									HD74LS90	P	·	·	·	·	HD7490A	H	·	·	·	·	HD74LS90	P	·	·	·	·						
MITSUBISHI									M74LS90	P	·	·	·	·	M53290	·	·	·	·	·												
NEC														μPB219	D	·	·	·	·													
TOSHIBA														TD3490A	P	·	·	·	·													

Electrical Characteristics SN54LS/74LS90A

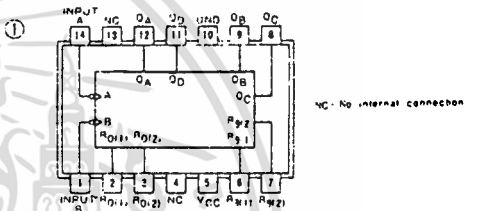
absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS -55°C to 125°C
Input voltage	7V	SN74LS 0°C to 70°C	
Intermitter voltage (see Note 1)	5.5V	Storage temperature range	-65°C to 150°C

recommended operating conditions

	SN54LS90A			SN74LS90A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Count frequency, f _{count}	A input	0	32	0	32		MHz
	B input	0	16	0	16		
Pulse width, t _w	A input	15	15	15			ns
	B input	30		30			
Reset inactivation setup, t _{setup}	Reset inputs	15		15			ns
Operating free-air temperature, T _a		25		25			°C

Pin Assignment (Top View)



Function Table

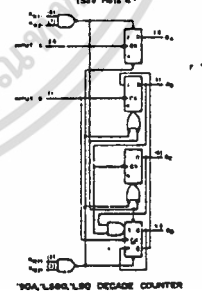
BCD COUNT SEQUENCE
90A, LS90, LM (See Note 3)

QUINARY (1-2)
90A, LS90, LM (See Note 3)

RESET COUNT
90A, LS90, LM (See Note 3)

COUNT	OUTPUT				COUNT	OUTPUT				RESET INPUTS				OUTPUT			
	Qc	Qb	Qa	Qd		Qc	Qb	Qa	Qd	R01	R02	R11	R12	Qc	Qb	Qa	Qd
0	L	L	L	L	0	L	L	L	L	H	H	L	L	L	L	L	
1	L	L	L	H	1	L	L	L	H	H	H	L	L	L	L	L	
2	L	L	H	L	2	L	L	H	L	H	H	H	L	L	L	L	
3	L	L	H	H	3	L	L	H	H	L	H	H	L	L	L	L	
4	L	H	L	L	4	L	H	L	L	L	H	H	L	L	L	L	
5	L	H	L	H	5	L	H	L	H	L	H	H	L	L	L	L	
6	L	H	H	L	6	L	H	H	L	L	H	H	L	L	L	L	
7	L	H	H	H	7	L	H	H	H	L	L	H	L	L	L	L	
8	H	L	L	L	8	H	L	L	L	L	L	H	L	L	L	L	
9	H	L	L	H	9	H	L	L	H	L	L	L	H	L	L	L	

Functional Block Diagram



- NOTES:
- This is the voltage between two emitters of a multiple-emitter transistor. For this circuit, this rating applies between the two R₀ inputs, and it also applies between the two R₁ inputs.
 - I_{CC} is measured with all outputs open, both R₀ inputs grounded following momentary connection to 4.5 V, and all other inputs grounded.
 - Output Q_d is connected to input B for BCD count. Output Q_d is connected to input A for quinary count. H=high level, L=low level, X=irrelevant.
 - The J and K inputs shown without connection are for reference only and are functionally at a high level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
 ‡ All typical values are at V_{CC}=5V, T_a=25°C.
 § Not more than one output should be shorted at a time.
 ¶ Q_a outputs are tested at I_{OL}=16mA plus the limit value for I_{IL} for the B input. This limits driving the B input while maintaining full fan-out capability.
 * I_{max}=maximum count frequency.
 t_{PLH}=propagation delay time, low to high-level output
 t_{PHL}=propagation delay time, high to low-level output

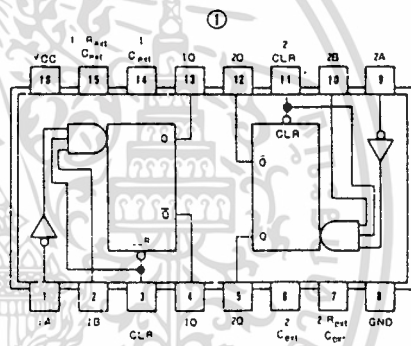
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะในรูปแบบใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54123/74123 Dual Retriggerable Monostable Multivibrator with Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL													
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package											
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF										
T.I.									SN54LS123	J	D		W	SN54123	J	D		W	SN54L123	J	D		W	SN74L123	J	D		W		
FAIRCHILD									SN74LS123	J	D		NKT	FM54123/FM9123				ND												
MOTOROLA													MC74123				P	D	OM54L123A				D	DM74L123A				D		
N.S.C.									DM54LS123				D	DM74123				N	D											
PHILIPS									N74LS123				D	N74123				J	D											
SIGNETICS													554123				F	D	B	C	W	N74123				F	D	B	C	
SIEMENS													FLK121				T													
FUJITSU									74LS123				M	D	MB440				D	M	K	D								
HITACHI									HD74LS123				P	T	HD74123/HD2516				D	P	D									
MITSUBISHI									M74LS123				P	T	M53323				A	E										
NEC													μPB2123				D	I												
TOSHIBA																														

Electrical Characteristics SN54LS123/SN74LS123						
absolute maximum ratings operating free-air temperature range						
Supply voltage, V _{CC}	7V	Operating free air temperature range	SN24LS -55 to 125°C			
Input voltage	7V	temperature range	SN74LS 0°C to 70°C			
		Storage temperature range	65°C to 150°C			
recommended operating conditions						
	SN54LS123		SN74LS123			
	MIN	NOM	MAX			
Supply voltage, V _{CC}	4.5	5	5.5			
High-level output current, I _{OH}		400	400			
Low-level output current, I _{OL}		4	8			
Pulse width, t _p	40		40			
External timing resistance, R _{ext}	5	180	5			
External timing capacitance, C _{ext}	No restriction		No restriction			
Wiring capacitance at Reset terminal	50		50			
Operating free air temperature, T _a	55	175	70			
electrical characteristics over recommended operating free-air temperature range						
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT	
V _{IH}	High-level input voltage	2			V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} - MAX, I _I = -18mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} - MAX, I _{OH} = MAX		2.7	3.5	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, I _{OL} = 8mA		0.35	0.5	V
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4V		0.4	mA	
I _{OS}	Short-circuit output current	V _{CC} = MAX, See Note 1		20	100	mA
I _{CC}	Supply current (quiescent or triggered)	V _{CC} = MAX, See Notes 2 and 3		12	20	mA
t _{PLH}	from A to output Q	V _{CC} = 5V, C _{ext} = 0, R _{ext} = 5kΩ	22	33	ns	
	from B to output Q		23	44	ns	
t _{PHL}	from A to output Q		32	45	ns	
	from B to output Q		34	56	ns	
t _{PHL}	from Clear to output Q	T _a = 25°C, C _L = 150pF, R _L = 2kΩ	20	27	ns	
t _{PLH}	from Clear to output Q		28	45	ns	
t _{wO(min)}	from A or B to output Q	C _{ext} = 1000pF, R _{ext} = 10kΩ	116	200	ns	
t _{wO}	from A or B to output Q		4.5	5	μs	

Pin Assignment (Top View)



FUNCTION TABLE

123 LS123 L123 (See Note 4)

CLEAR	INPUTS		OUTPUTS	
	A	B	Q	Q
L	X	X	L	H
X	X	X	L	H
X	L	X	L	H
X	X	L	L	H
X	L	L	L	H
X	L	X	L	H
X	X	L	L	H

- NOTES: 1. Ground C_{ext} to measure V_{OH} at Q, V_{OL} at Q, or I_{OS} at Q.
 C_{ext} is open to measure V_{OH} at Q, V_{OL} at Q, or I_{OS} at Q.
 2. Quiescent I_{CC} is measured (after clearing) with 2.4V applied to all clear and A inputs, B inputs grounded, all outputs open, C_{ext} = 0.02 μF and R_{ext} = 25kΩ.
 3. I_{CC} is measured in the triggered state with 2.4V applied to all clear and B inputs, A inputs grounded, all outputs open, C_{ext} = 0.02 μF, and R_{ext} = 25 kΩ.
 4. A, H = high level (steady state), L = low level (steady state), ↑ = transition from low to high level, ↓ = transition from high to low level, ↑ = one high-level pulse, ↓ = one low-level pulse, X = irrelevant (any input, including transitions).
 B. An external timing capacitor may be connected between and R_{ext} C_{ext} C_{ext} (positive) C. For accurate reproducible pulse widths, connect an external resistor between R_{ext}/C_{ext} and V_{CC} with R₁ open-circuited.
 D. To obtain variable pulse widths, connect external resistance between R_{ext} or R_{ext}/C_{ext} and V_{CC}.

† For conditions shown as MIN or MAX, use the value specified under recommended operating conditions.
 ‡ All typical values are at V_{CC} = 5V, T_a = 25°C.
 * Not more than one output should be shorted at a time.
 • t_{OLH} = propagation delay time, low-to-high-level output
 • t_{PLH} = propagation delay time, high-to-low-level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MM54C174/MM74C174 Hex D Flip-Flop

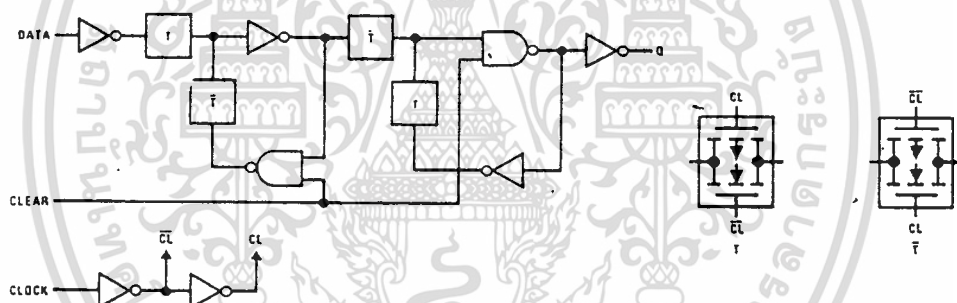
general description

The MM54C174/MM74C174 hex D flip-flop is a monolithic complementary MOS (CMOS) integrated circuit constructed with N- and P-channel enhancement transistors. All have a direct clear input. Information at the D inputs meeting the setup time requirements is transferred to the Q outputs on the positive-going edge of the clock pulse. Clear is independent of clock and accomplished by a low level at the clear input. All inputs are protected by diodes to V_{CC} and GND.

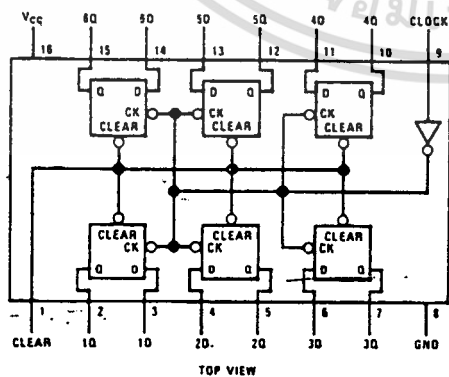
features

- Wide supply voltage range 3.0V to 15V
- Guaranteed noise margin 1.0V
- High noise immunity $0.45 V_{CC}$ typ
- Low power TTL compatibility fan out of 2 driving 74L

logic diagram



connection diagram



truth table

INPUTS			OUTPUT
CLEAR	CLOCK	D	Q
L	X	X	L
H	↑	H	H
H	↑	L	L
H	L	X	Q

absolute maximum ratings (Note 1)

Voltage at Any Pin	-0.3V to $V_{CC} + 0.3V$
Operating Temperature Range	
MM54C174	-55°C to +125°C
MM74C174	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Package Dissipation	500 mW
Operating V_{CC} Range	3.0V to 15V
Absolute Maximum V_{CC}	18V
Lead Temperature (Soldering, 10 seconds)	300°C

dc electrical characteristics

Min/max limits apply across temperature range, unless otherwise noted.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CMOS TO CMOS					
Logical "1" Input Voltage ($V_{IN(1)}$)	$V_{CC} = 5.0V$ $V_{CC} = 10V$	3.5 8.0			V V
Logical "0" Input Voltage ($V_{IN(0)}$)	$V_{CC} = 5.0V$ $V_{CC} = 10V$			1.5 2.0	V V
Logical "1" Output Voltage ($V_{OUT(1)}$)	$V_{CC} = 5.0V, I_O = -10\mu A$ $V_{CC} = 10V, I_O = -10\mu A$	4.5 9.0			V V
Logical "0" Output Voltage ($V_{OUT(0)}$)	$V_{CC} = 5.0V, I_O = +10\mu A$ $V_{CC} = 10V, I_O = +10\mu A$			0.5 1.0	V V
Logical "1" Input Current ($I_{IN(1)}$)	$V_{CC} = 15V, V_{IN} = 15V$		0.005	1.0	μA
Logical "0" Input Current ($I_{IN(0)}$)	$V_{CC} = 15V, V_{IN} = 0V$	-1.0	-0.005		μA
Supply Current (I_{CC})	$V_{CC} = 15V$		0.05	300	μA
CMOS/LPTTL INTERFACE					
Logical "1" Input Voltage ($V_{IN(1)}$)	54C, $V_{CC} = 4.5V$ 74C, $V_{CC} = 4.75V$	$V_{CC} - 1.5$ $V_{CC} - 1.5$			V V
Logical "0" Input Voltage ($V_{IN(0)}$)	54C, $V_{CC} = 4.5V$ 74C, $V_{CC} = 4.75V$			0.8 0.8	V V
Logical "1" Output Voltage ($V_{OUT(1)}$)	54C, $V_{CC} = 4.5V, I_O = -360\mu A$ 74C, $V_{CC} = 4.75V, I_O = -360\mu A$	2.4 2.4			V V
Logical "0" Output Voltage ($V_{OUT(0)}$)	54C, $V_{CC} = 4.5V, I_O = 360\mu A$ 74C, $V_{CC} = 4.75V, I_O = 360\mu A$			0.4 0.4	V V
OUTPUT DRIVE (See 64C/74C Family Characteristics Data Sheet)					
Output Source Current (I_{SOURCE}) (P-Channel)	$V_{CC} = 5.0V, V_{OUT} = 0V,$ $T_A = 25^\circ C$	-1.75	-3.3		mA
Output Source Current (I_{SOURCE}) (P-Channel)	$V_{CC} = 10V, V_{OUT} = 0V,$ $T_A = 25^\circ C$	-8.0	-15		mA
Output Sink Current (I_{SINK}) (N-Channel)	$V_{CC} = 5.0V, V_{OUT} = V_{CC},$ $T_A = 25^\circ C$	1.75	3.6		mA
Output Sink Current (I_{SINK}) (N-Channel)	$V_{CC} = 10V, V_{OUT} = V_{CC},$ $T_A = 25^\circ C$	8.0	16		mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ac electrical characteristics $T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$, unless otherwise specified.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Propagation Delay Time to a Logical "0" (t_{pd0}) or Logical "1" (t_{pd1}) from Clock to Q	$V_{CC} = 5.0\text{V}$		150	300	ns
	$V_{CC} = 10\text{V}$		70	110	ns
Propagation Delay Time to a Logical "0" from Clear	$V_{CC} = 5.0\text{V}$		110	300	ns
	$V_{CC} = 10\text{V}$		50	110	ns
Time Prior to Clock Pulse that Data Must be Present (t_{SETUP})	$V_{CC} = 5.0\text{V}$	75			ns
	$V_{CC} = 10\text{V}$	25			ns
Time After Clock Pulse that Data Must be Held (t_{HOLD})	$V_{CC} = 5.0\text{V}$	75	-10	0	ns
	$V_{CC} = 10\text{V}$	25	-5	0	ns
Minimum Clock Pulse Width	$V_{CC} = 5.0\text{V}$		50	250	ns
	$V_{CC} = 10\text{V}$		35	100	ns
Minimum Clear Pulse Width	$V_{CC} = 5.0\text{V}$		65	140	ns
	$V_{CC} = 10\text{V}$		35	70	ns
Maximum Clock Rise and Fall Time	$V_{CC} = 5.0\text{V}$	15	>1200		μs
	$V_{CC} = 10\text{V}$	5.0	>1200		μs
Maximum Clock Frequency	$V_{CC} = 5.0\text{V}$	2.0	6.5		MHz
	$V_{CC} = 10\text{V}$	5.0	12		MHz
Input Capacitance (C_{IN})	Clear Input (Note 2)		11		pF
	Any Other Input		5.0		pF
Power Dissipation Capacitance (C_{pd})	Per Package (Note 3)		95		pF

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.
Note 2: Capacitance is guaranteed by periodic testing.
Note 3: C_{pd} determines the no load ac power consumption of any CMOS device. For complete explanation see 54C/74C Family Characteristics application note, AN-90.

switching time waveforms

ac test circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54175/74175 Quadruple D-Type Flip-Flop with Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T. I.	SN54S175	J	I	W					SN54LS175	J	I	W					SN54175	J	I	W
FAIRCHILD	74S175	J	I	W					74LS175	J	I	W					74175	J	I	W
MOTOROLA									SN74LS175	J	I	W					MC74175	J	I	W
N. S. C.	DM74S175	J	I	W					DM74LS175	J	I	W					DM74175	J	I	W
PHILIPS	N74S175	J	I	W					N74LS175	J	I	W					N74175	J	I	W
SIGNETICS	S54S175	J	I	W					N74LS175	J	I	W					S54175	J	I	W
SIEMENS																	FLJ541	J	I	W
FUJITSU									74LS175	J	I	W								
HITACHI	HD74S175	J	I	W					HD74LS175	J	I	W					HD74175	J	I	W
mitsubishi	M54S175	J	I	W					M74LS175	J	I	W					M53375	J	I	W
NEC									74LS175	J	I	W					μPB2175	J	I	W
AMD	Am54S175	J	I	W					Am54LS175	J	I	W								

Electrical Characteristics SN54174/SN74175

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	TV	Operating free-air temperature range	SN54 ¹ -55°C to 125°C
input voltage	TV	temperature range	SN74 ² 0°C to 70°C
		Storage temperature range	-55°C to 150°C

recommended operating conditions

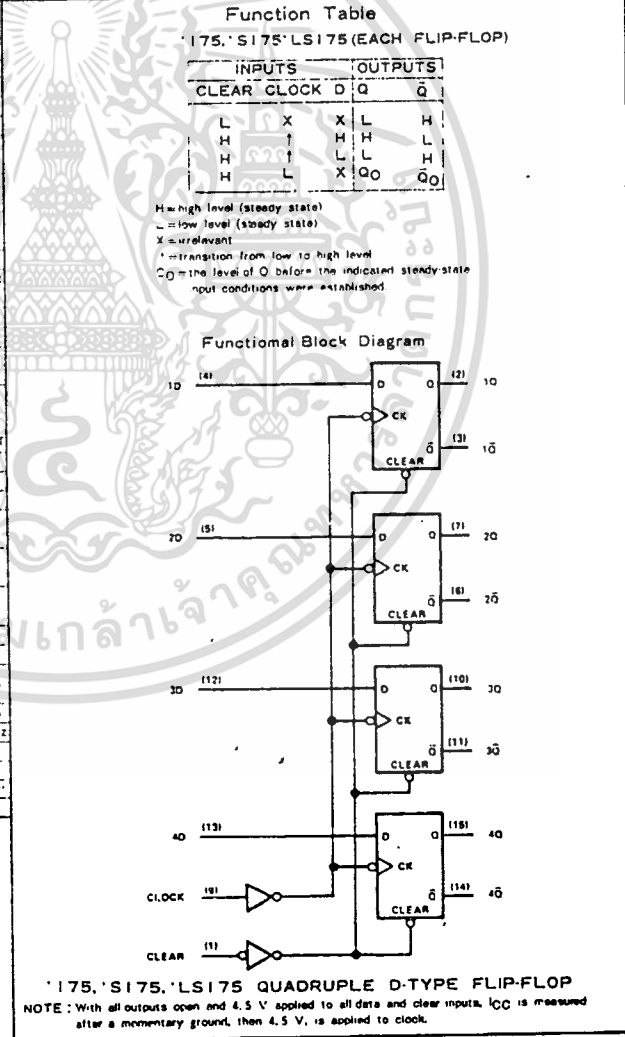
	SN54175			SN74175			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-100			-400	μA
Low-level output current, I _{OL}			4			8	mA
Clock frequency, f _{clock}	0	30	0	30	0	30	MHz
Width of clock or clear pulse, t _w	20			20			ns
Setup time, t _{setup}	25			25			ns
Data hold time, t _{hold}	5			5			ns
Operating free-air temperature, T _A	-55	125	0	70			°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V _{IH}	High-level input voltage	2			V
V _{IL}	Low-level input voltage			0.8	V
V _I	input clamp voltage	V _{CC} - MIN, I _{IK} = -18 mA		-1.5	V
V _{OH}	High-level output voltage	V _{IH} = 0.8 V, I _{OH} = -400 μA	2.7	3.5	V
V _{OL}	Low-level output voltage	V _{IL} = 0.8 V, I _{OL} = 8 mA	0.35	0.5	V
I _I	input current at maximum input voltage	V _{CC} = MAX, V _I = 7 V		0.1	mA
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7 V		20	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4 V		0.4	mA
I _{OS}	Short-circuit output current †	V _{CC} = MAX	-20	100	mA
I _{CC}	Supply current	V _{CC} = MAX, See Note	11	18	mA
f _{max}	Maximum clock frequency	V _{CC} = 5 V, T _A = 25°C	30	40	MHz
t _{PLH}	from clear		16	25	ns
t _{PHL}	from clear		23	35	ns
t _{PLH}	from clock	C _L = 15 pF, R _L = 24 Ω	20	30	ns
t _{PHL}	from clock		21	30	ns

Pin Assignment (Top View)

positive logic : see function table



* For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable device type.
 † All typical values are at V_{CC} = 5 V, T_A = 25°C.
 ‡ Not more than one output should be shorted at a time.
 § t_{PLH} = propagation delay time, low-to-high level output
 ¶ t_{PHL} = propagation delay time, high-to-low level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Datacommunications/Networking Products

SMA/ST Emitters/ Transmitters **NEW** N



Note:
pin 1 anode
pin 2 cathode
pin 3 NC



technical specification

Absolute max. ratings			
Forward current, I_f	100 mA		
Reverse voltage V_r (at 10 μ A)	1 V		
Operating temperature range	-40°C to + 100°C		
Optoelectronic characteristics at 25°C.			
V_r at $I_f = 100$ mA	min	typ.	max.
Peak emission wavelength ($I_f = 100$ mA)		1.6 V	1.8 V
		850 nm	
Spectral bandwidth	50 nm		
Response time		4 ns	8 ns
($I_f = 100$ mA, 1 V Pre-bias)		6 ns	10 ns
Launch power*			
Low power emitter			
(a) 50/125 μ m glass	3 μ W min. (-25 dBm)		
(b) 200 μ P.C.S.	50 μ W min. (-13 dBm)		
High power emitter			
(a) 50/125 μ m glass	10 μ W min. (-20 dBm)		
(b) 200 μ m P.C.S.	160 μ W min. (-8 dBm)		

* Measured at the end of a 10 m length of fibre optic cable.

Supplied to RS by Honeywell Optoelectronics

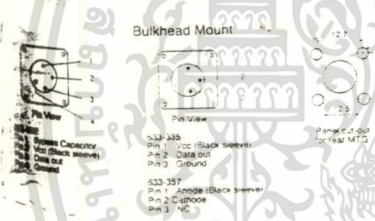
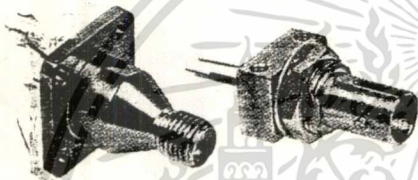
A range of GaAlAs surface emitting LEDs, optically aligned in either SMA or ST housings offering PCB or bulkhead mounting options. The devices are designed to provide direct connection to the RS range of terminated fibre optic leads or any other compatible SMA or ST connector. The active device is an HFE4020 and is selected for output power.

S.S.M. = 1

type	stock no.
low power emitters	
bulkhead SMA	633-290
PCB mount SMA	633-307
high power emitter	
bulkhead SMA	633-313
PCB mount SMA	633-329
PCB mount ST	N 194-414

Datacommunications/Networking Products

SMA/ST Detectors/Receivers



50MHz PIN Diode

A planar silicon PIN diode optically aligned in SMA/ST housings, either bulkhead or PCB mounting. The device features low junction capacitance fast response and can be used at rates upto 50MHz. The active device is an HFD3022-002.

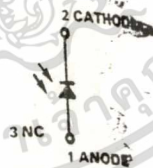
technical specification

Peak spectral response (typ)	850nm
Peak responsivity 850nm (50µm)	0.58A/W
Dark current (max)	2nA
Capacitance	2.1pF
Reverse breakdown voltage (typ)	250V
Rise/Fall time (5V)	17ns
(90V)	1ns
Operating temperature	-40°C to +100°C

S.S.M. = 1

type	stock no.
50MHz PIN Rx	
bulkhead SMA	633-357
PCB mount SMA	633-363
PCB mount ST	194-436

Pin Photodiode



Supplied to ~~HS~~ by Honeywell Optoelectronics

T05-style large area detector with wide field of view designed to match 750nm-950nm emitters. Its high sensitivity and fast response allow its use at data rates up to 50MHz.

Identified by yellow cap.

S.S.M. = 1

stock no.

HFD3022-002

636-485

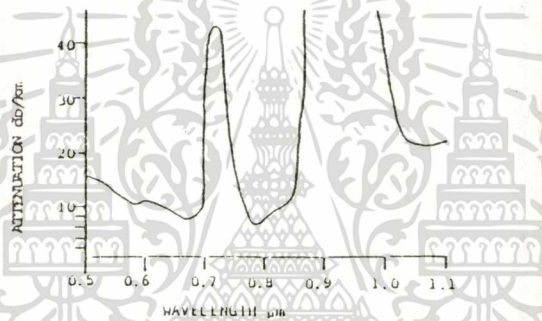
FIBER OPTICS

PLASTIC CLAD SILICA OPTICAL FIBER

3/10/81

Plastic Clad Silica Optical Fiber is designed for medium to long distance and medium bandwidth data transmission as well as high power optical transmission applications. This fiber type exhibits the lowest radiation sensitivity reported. The fiber consists of a high purity silica core, plastic optical cladding and a protective jacket. The optical waveguide is comprised of a silica core and plastic cladding while the outer jacket provides environmental and mechanical protection. At -55°C this fiber will exhibit good low loss behavior.

TYPICAL SPECTRAL ATTENUATION



FIBER TYPE	EPC-BC200	EPC-UC400	EPC-UC600
ATTENUATION (79° mm)	6 db/km	6 db/km	6 db/km
NUMERICAL APERTURE	0.4	0.4	0.4
CORE INDEX OF REFRACTION	1.46	1.46	1.46
FIBER CORE DIAMETER (μm)	200	400	600
JACKET OUTER DIAMETER (μm)	500	750	1000
MINIMUM BEND RADIUS (cm)	0.8	1.6	2.8
-3 db INTERMODAL DISPERSION (MHz-km)	20	15	10
FIBER TENSILE STRENGTH (0.5m GAUGE LENGTH) Nt/m ²	3.5×10^9	3.5×10^9	3.5×10^9
	(500 KPSI)	(500 KPSI)	(500 KPSI)

Fiber Parameters Shown Are Nominal Values

EOTec
Corporation

200 Frontage Road • West Haven, Connecticut 06516 • (203) 934-7981

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Datacommunications/Networking Products

ST[®] is a registered trade mark of AT & T

50/125 μ m Terminated Optical Leads



Lengths of LSOH polyethylene coated fibre optic cable having 50 μ m core diameter, 125 μ m cladding diameter and an overall cable diameter of 3.2 mm. Terminated at each end with 9 mm SMA connectors. Numerical aperture 0.2. Attenuation (820 nm) 3 dB/km typ., 4 dB/km max. Bandwidth 400 MHz/km. Minimum bend radius 30mm, maximum tensile load 100 N. Operating temperature range -15°C to +60°C. **Note:** This cable is NOT suitable for use with RS in line connectors.

Caution: Do not exceed the minimum bend radius

length (m)	stock no.
10	361-254
20	361-260
25	361-276
50	361-282
100	361-298
200	361-305

technical specification

Cable outside diameter	2.5mm (Simplex) 4.0mmx6.5mm (Duplex) 900 μ m (pigtail)
Minimum bend radius	30mm (Simplex/Duplex) 25mm (pigtail)
Operating temperature range	-20°C to +60°C
Bandwidth:	
50/125 μ m 850nm	400MHz
50/125 μ m 1300nm	600MHz
62.5/125 μ m 850nm	160MHz
62.5/125 μ m 1300nm	500MHz
Attenuation:	
50/125 μ m 850nm	3.0dB/km
50/125 μ m 1300nm	1.5dB/km
62.5/125 μ m 850nm	3.75dB/km
62.5/125 μ m 1300nm	2.0dB/km
Typical insertion loss	
SMA ceramic	\leq 0.8dB
ST-II ceramic	\leq 0.5dB

Symbol Guide

- Ⓢ This product may be serviced - see conditions of sale/servicing.
- Ⓢ This product may be recalibrated and supplied with a calibration certificate.
- Product will be discontinued when stocks run out.
- Product is subject to design modification in the near future.
- Ⓛ Licensed software.
- † Hazardous products which may require special transport arrangements.

How to Order

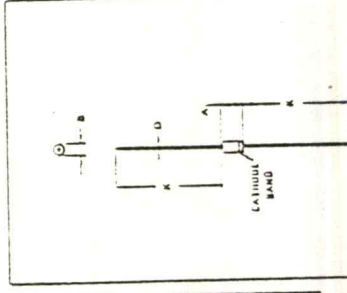
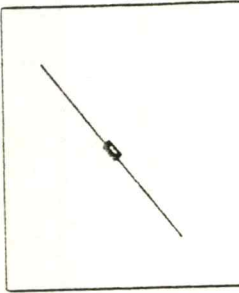
- ◆ Please order the number of priced units you require of each stock number ensuring that the quantity ordered is divisible by the S.S.M.
- ◆ Products are only available in multiples of the S.S.M.
- ◆ For more information, see the introductory pages of this catalogue

S.S.M. = Standard Supply Multiple

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1N4001
thru
1N4007

LEAD MOUNTED
SILICON RECTIFIERS
50 1000 VOLTS
DIFFUSED JUNCTION



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	1.1	1.4	0.043	0.055
B	1.1	1.4	0.043	0.055
C	1.1	1.4	0.043	0.055

CASE 9604

Printed in U.S.A. © MOTOROLA, INC. 1974 DS 9618 B2

MOTOROLA
Semiconductors

Designers' Data Sheet

"SURMETIC" RECTIFIERS

Miniature size, axial lead mounted rectifiers for general purpose power supply applications.

Developed for "Special Use" conditions. Data Sheets present the design of most units necessary for information presented. Units, colors, representing locations on device schematics, are given to increase "surmetic" design.

Part Number	Max. Reverse Peak Voltage (V _{RM})	Max. Average Forward Current (I _{FM})	Max. Average Forward Current (I _{AVG})	Max. Average Forward Current (I _{AVG})	Max. Average Forward Current (I _{AVG})	Max. Average Forward Current (I _{AVG})	Max. Average Forward Current (I _{AVG})	Max. Average Forward Current (I _{AVG})	Max. Average Forward Current (I _{AVG})	Max. Average Forward Current (I _{AVG})
1N4001	50	1.0	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1
1N4002	100	1.0	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1
1N4003	200	1.0	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1
1N4004	400	1.0	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1
1N4005	600	1.0	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1
1N4006	800	1.0	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1
1N4007	1000	1.0	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1

Parameter	Symbol	Units
Maximum Repetitive Forward Voltage (V _{RM})	V _{RM}	Volts
Maximum Average Forward Current (I _{FM})	I _{FM}	Amperes
Maximum Average Forward Current (I _{AVG})	I _{AVG}	Amperes
Maximum Peak Reverse Voltage (V _{RM})	V _{RM}	Volts
Maximum Reverse Current (I _{RM})	I _{RM}	Microamperes
Maximum Forward Current (I _{FM})	I _{FM}	Amperes
Maximum Average Forward Current (I _{AVG})	I _{AVG}	Amperes

METALLURGICAL CHARACTERISTICS

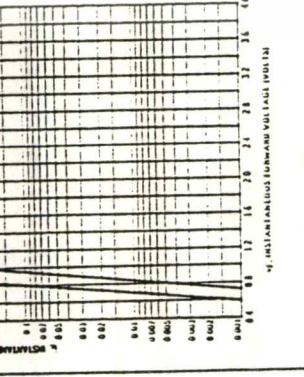
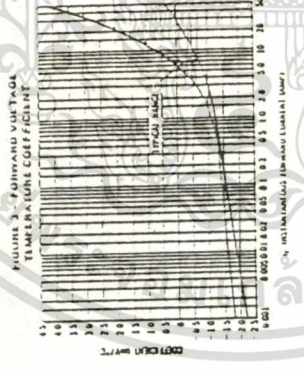
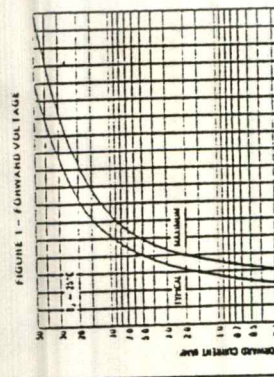
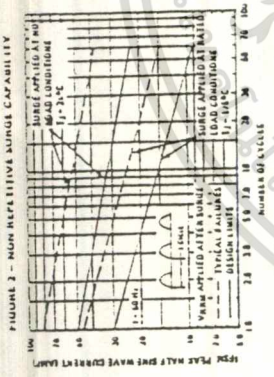
Case: Lead-free, eutectic tin-lead.

Maximum Lead Temperature: 260°C, 500°F (from case for 10 seconds, at 5 lbs. tension).

Finish: All external surfaces are corrosion resistant finish and ready to assemble.

Polarity: Cathode indicated by color band.

Weight: 0.40 Grams (approximate).



The temperature of the lead should be measured using a microtemp probe on the lead as close as possible to the point the thermal mass connected to the lead is. Accuracy is high enough so that it will not significantly respond to heat input generated in the diode as a result of pulsed operation since steady state conditions are reached.

Motorola Semiconductor Products, Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903
2N3904

NPN SILICON ANNULAR TRANSISTORS

Designed for general purpose switching and amplifier applications and for complementary circuitry with types 2N3905 and 2N3906.

- Collector-Emitter Breakdown Voltage - $2V_{CEO} \pm 40$ Vdc (Max)
- Current Gain Specified from 100 μ A to 100 mA
- Complete Switching and Amplifier Specifications
- Low Capacitance - $C_{ob} \pm 4.0$ pf (Max)

NPN SILICON SWITCHING & AMPLIFIER TRANSISTORS



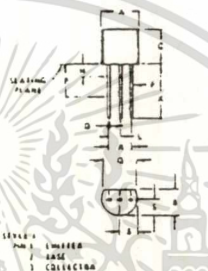
MAXIMUM RATINGS

Rating	Symbol	Value	Units
Collector-Base Voltage	V_{CB}	60	Vdc
Collector-Emitter Voltage	V_{CE}	40	Vdc
Emitter-Base Voltage	V_{EB}	5.0	Vdc
Collector Current - Continuous	I_C	200	mA dc
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	350	mW
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.0	Watt
Junction Operating Temperature	T_J	150	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-55 to 150	$^\circ\text{C}$

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Units
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	257	$^\circ\text{C/W}$
Thermal Resistance, Junction to Case	$R_{\theta JC}$	125	$^\circ\text{C/W}$

*Temperature 160°C Maximum Die



	MILLIMETERS	INCHES
Dimension	Max	Min
A	1.10	1.00
B	1.10	1.00
C	0.15	0.10
D	2.40	2.30
E	1.10	1.00
F	1.10	1.00
G	1.10	1.00
H	1.10	1.00
I	1.10	1.00
J	1.10	1.00
K	1.10	1.00
L	1.10	1.00

CASE 29 02
70 42

SD3443-1 through SD3443-3 LEDs

Characteristic	Package	Light output	Dark current	Collector breakdown	Emitter breakdown	Separation voltage	Light output rise time	Angular response	
Test condition		$V_{CC} = 5$ V, H as shown	$I_H = 0$, V_{CE} as shown	$I_C = 100 \mu\text{A}$	$I_E = 100 \mu\text{A}$	$I_C = 0.5$ mA	$R_L = 1000 \Omega$, $V_{CC} = 5$ V, $I_C = 1$ mA	θ	
Symbol		I_L	I_D	SV_{CB}	SV_{EC}	V_{CSAT}	t_r	θ	
Units		mA	μA	V	V	V	μs	degrees	
		min. max.	H min. V_{CE}	min.	min.	typ.	typ.	typ.	
SD3443-1	Hermetic	0.5	5	100	10	30	7	0.2	60
SD3443-2	Hermetic	1.0	5	100	10	30	7	0.2	60
SD3443-3	Hermetic	2.0	5	100	10	30	7	0.2	60

SE 4352 LED

ELECTRO-OPTICAL CHARACTERISTIC (I_F = 25 mA UNLESS OTHERWISE SPECIFIED)

Parameter	Test Condition	Symbol	ML	Typ	Max	Units
Forward Drop	$I_F = 50$ mA	V_F		1.8	2.0	volt
Series Resistance		R_s		1.6		Ω
Device Capacitance	$V_R = 1$ V	C_T		800		pf
Power Output	$I_F = 50$ mA Aperture = 1mm NA = 5					
-002				175	400	μW
-003				150	700	μW
Response Time	1VDC Bias, $I_{PEAK} = 20$ mA	t_r		12	20	ns
Peak Output Wavelength	$I_F = 50$ mA	λ_p		820		nm
Spectral Bandwidth	$I_F = 50$ mA	$\Delta\lambda$		35		nm
V_F Temperature Coefficients		$\Delta V_F / \Delta T$		-1.7		mV/ $^\circ\text{C}$
P_o Temperature Coefficients	$I_F = 50$ mA			-0.12		dB/ $^\circ\text{C}$
λ Temperature Coefficients		$\Delta \lambda / \Delta T$		35		nm/ $^\circ\text{C}$
Thermal Resistance		θ		500		$^\circ\text{C/W}$
Operating Temperature				-40	100	$^\circ\text{C}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้