



ปริญญาโท

เครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวี

VIDEO SCRAMBLE & DESCRAMBLE FOR CABLE TV



นายธนะวัฒน์ นาครินทร์
นายพิเชษฐ์ สุพร
นายมนูญ มุลศรีแก้ว
นายสมนึก วงษ์สีทา

ปริญญาโทนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเอกสาร 2537 อังถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองปริญญาโท

หัวข้อปริญญาโท เครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวี

VIDEO SCRAMBLE & DESCRAMBLE FOR CABLE TV

ชื่อนักศึกษา	1. นายธนะวัฒน์ นาครินทร์	รหัสประจำตัว	36031115
	2. นายพิเชษฐ์ สุพร	รหัสประจำตัว	36031126
	3. นายมนูญ มุลศรีแก้ว	รหัสประจำตัว	36031128
	4. นายสมนึก วงษ์สีทา	รหัสประจำตัว	36031134

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชา วิศวกรรมโทรคมนาคม

อาจารย์ผู้ควบคุมปริญญาโท

1. อาจารย์สมชาย หมั่นสายญาติ
2. อาจารย์สันติ ดันตระกูล
3. อาจารย์โกศล ตราชู

คณะกรรมการสอบปริญญาโท	ลายมือชื่อ
1. อาจารย์สมชาย หมั่นสายญาติ	
2. อาจารย์วิสุทธิ อธิพรธรรม	
3. อาจารย์กิติพงศ์ มะโน	
4. อาจารย์วรวิทย์ สมหา	
5. อาจารย์พีระวุฒิ สุวรรณจันทร์	

วัน/เดือน/ปี ที่สอบ 22 เมษายน 2538 เวลา 15.30 น.ถึงเวลา 16.30 น.

สถานที่สอบ ห้อง ค.301 คณะครุศาสตร์อุตสาหกรรม

ลงนาม.....

(ผศ.ดร. จิตพล เทพุดคิม น. อยุรยา)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษา วันที่... ๖ เดือน... พ.ศ. 2538
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง เครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวี
VIDEO SCRAMBLE & DESCRAMBLE FOR CABLE TV

ผู้จัดทำ

1. นายธนะวัฒน์ นาครินทร์
2. นายพิเชษฐ์ สุพร
3. นายมณู มุลศรีแก้ว
4. นายสมนึก วงษ์สีทา

อาจารย์ที่ปรึกษา

ลงนาม.....
(อาจารย์สมชาย หมีนสายญาติ)

ลงนาม.....
(อาจารย์สันติ ต้นตระกูล)

ลงนาม.....
(อาจารย์โกศล ตราชู)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

ลงนาม.....
(ผศ.ดร.ธีระพล เทพหัสดิน ณ อยุธยา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง เครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวี

VIDEO SCRAMBLE & DESCRAMBLE FOR CABLE TV

จุดประสงค์

1. เพื่อศึกษาหลักการสแกนเบิลและคีสแกนเบิล และนำเอาประโยชน์จากเส้นสแกนเวอร์ติคอลลบลงคิกซ์และฮอริซอนทอลซิงค์ไปใช้งานได้
2. เพื่อออกแบบวงจรเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวีได้
3. เพื่อสร้างเครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวีได้
4. เพื่อนำเครื่องเข้าและถอดรหัสสัญญาณภาพไปทดลองและสามารถแสดงผลการทดลองได้ตามหลักทฤษฎีด้วย
5. เพื่อสามารถนำเครื่องเข้าและถอดรหัสสัญญาณภาพไปใช้งานจริงได้

ประโยชน์ที่คาดว่าจะได้รับ

1. ได้มีความรู้เกี่ยวกับหลักการสแกนเบิลและคีสแกนเบิล สามารถนำมาออกแบบวงจรเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวีได้
2. ได้สร้างเครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวี และสามารถนำไปใช้งานจริงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวี

นายชนะวัฒน์ นาครินทร์
 นายพิเชษฐ์ สุพร
 นายมนูญ มูลศรีแก้ว
 นายสมนึก วงษ์สีทา

อาจารย์ที่ปรึกษา
 อาจารย์สมชาย หมั่นสายญาติ
 อาจารย์สันติ ตันตระกูล
 อาจารย์โกศล ตราชู

ปีการศึกษา 2537

บทคัดย่อ

ปฏิญานี้ฉบับนี้เสนอเครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวี ซึ่งในปัจจุบันยังไม่มีระบบป้องกันการลักลอบชมสัญญาณภาพ จึงทำให้เกิดปัญหาเนื่องจากการละเมิดลิขสิทธิ์กันเกิดขึ้น

เครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวีนี้ ใช้เทคนิคการผสมสัญญาณขายน การผสมสัญญาณสแควและการกลับสัญญาณภาพ โดยใช้ไมโครคอนโทรลเลอร์เป็นตัวสร้างสัญญาณขึ้นมา ทำให้สามารถสร้างสัญญาณได้หลายความถี่และยังสามารถนำไปประยุกต์ใช้งานได้ อีกด้วย

VIDEO SCRAMBLE & DESCRAMBLE FOR CABLE TV

MR.TANAWAT NAKARIN

MR.PICHET SUPORN

MR.MANOON MOOLSRIKAEW

MR.SOMNUK WONGSITA

ADVISOR

MR.SOMCHAI MEUNSAIYAT

MR.SUNTI TUNTRAKOOL

MR.KOSON TRACHU

ABSTRACT

This thesis presents the video scramble & descramble for cable TV. Which in present it does not have the protection for the watch thief of video signal. It may be make problem from infringement.

The video scramble & descramble for cable TV use the sinewave summing, squarewave summing and the video inversion technique. It uses microcontroller to generate signal. So it can generate the several frequency signal and apply in the orther work too.

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญภาพ	VII
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 เทคนิคการสแกนเบิ้ล	2
2.1.1 การกลับสัญญาณวิดีโอ (Video Inversion)	2
2.1.2 การแทนสัญญาณซิงค์ (Sync Replacement)	4
2.1.3 การกลับขั้วสัญญาณวิดีโอแบบแอคทีฟ (Active Video Inversion)	5
2.1.4 ตัดและกลับขั้ว (Cut And Invert)	5
2.1.5 ตัดและหมุน (Cut And Rotate)	6
2.1.6 การสับเปลี่ยนอันดับของเส้น (Line Shuffle)	7
2.1.7 การเลื่อนสัญญาณซายน์ (Sinewave Synch Shifting)	8
2.1.8 การเลื่อนซิงค์พัลส์ (Pulse Synch Shifting)	10
2.2 ตัวอย่างการนำไปใช้งาน	10
2.3 โครงสร้างของสัญญาณภาพ	14
2.3.1 ความชัดเจนของภาพ (Resolution)	15
2.3.2 เบนด์วิดธ์ของสัญญาณภาพ	17
2.3.3 การสแกน (Scanning)	18
2.3.4 สัญญาณภาพและสัญญาณมาตรฐานของสัญญาณโทรทัศน์	21
2.3.5 ส่วนประกอบของสัญญาณภาพ (Composit Video Signal)	22
2.3.6 ค่ามาตรฐานของไลน์ซิงค์และไลน์แบลคกิ้ง	24
2.3.7 ช่วงเวลาของสัญญาณแบลคกิ้งทางแนวนอน	25
2.3.8 ช่วงเวลาของสัญญาณแบลคกิ้งทางแนวตั้ง	27
2.3.9 สัญญาณซิงค์ทางแนวตั้ง	29

	หน้า
2.4 องค์ประกอบของสัญญาณเทเลเทกซ์	30
2.4.1 การรวบรวมข่าวสารและการผลิตข้อมูล	30
2.4.2 การส่งข้อมูล	30
2.4.3 การรับข้อมูล	31
2.4.4 ลักษณะของสัญญาณเทเลเทกซ์	33
2.4.5 สัญญาณเทเลเทกซ์	33
บทที่ 3 การออกแบบ	36
3.1 การทำงานของวงจรสแตมเบิล	37
3.1.1 วงจรแยกสัญญาณซิงค์ (Synch Seperator)	38
3.1.2 วงจรหน่วงสัญญาณ (Delay Line)	38
3.1.3 วงจรโมโนสแตเบิล (Monostable)	39
3.1.4 วงจรกำเนิดสัญญาณพัลส์ (Pulse Generator)	40
3.1.5 วงจรแปลงข้อมูลจากขนานเป็นอนุกรม (Parallel to Series)	40
3.1.6 วงจรเข้ารหัส (Encoded)	41
3.1.7 วงจรผสมสัญญาณไซน์และสแควร์ (Sine And Square summing)	42
3.1.8 วงจรกลับสัญญาณภาพ (Inverter)	42
3.1.9 วงจรอินเตอร์รัพท์ 8051 (Interrupt)	43
3.1.10 วงจรรวมของเครื่องสแตมเบิล	45
3.2 การทำงานของวงจรดีสแตมเบิล	52
3.2.1 วงจรดีโค้ดเดอร์หรือวงจรดีเทคโค้ด (Decoder)	53
3.2.2 วงจรแปลงข้อมูลจากอนุกรมเป็นขนาน (Series to Parallel)	53
3.2.3 วงจรดีเทคภาพและกลับสัญญาณภาพ (Detector And Invertor)	54
3.2.4 วงจรรีเลย์ (Relay)	55
3.2.5 วงจรรวมของเครื่องดีสแตมเบิล	56
3.3 วงจรจ่ายไฟ (Power Supply)	61
บทที่ 4 การทดลองและผลการทดลอง	64
4.1 สแตมเบิล	64
4.1.1 ภาคแยกสัญญาณซิงค์	66
4.1.2 ภาคเลือกเส้นสัญญาณภาพ	66

	หน้า
4.1.3 ภาคเปลี่ยนข้อมูลจากขนานเป็นอนุกรม	66
4.1.4 ภาคเข้ารหัส	68
4.1.5 ภาคอินเตอร์รัฟท์ของ 8051	68
4.1.6 ภาคผสมสัญญาณชายน์และสแควร์	68
4.1.7 ภาคกลับสัญญาณภาพ	70
4.1.8 ภาคสร้างสัญญาณชายน์และสแควร์	71
4.2 ดิสแกรมเบิล	71
4.2.1 ภาคถอดรหัสออกจากสัญญาณภาพ	73
4.2.2 ภาคเปลี่ยนรหัสจากอนุกรมเป็นขนาน	73
4.2.3 ภาคดีเทคสัญญาณชายน์และสัญญาณสแควร์ออกจากสัญญาณภาพ	75
4.2.4 ภาคกลับสัญญาณภาพ	75
บทที่ 5 บทวิจารณ์สรุปและแนวทางการพัฒนา	80
5.1 บทสรุป	80
5.2 ปัญหาและแนวทางการแก้ไข	80
5.3 แนวทางในการพัฒนา	82
บรรณานุกรม	83
ภาคผนวก ก การใช้งานของเครื่องสแกรมเบิลและดิสแกรมเบิล	84
ภาคผนวก ข โฟว์ชาร์ตการทำงานของเครื่องสแกรมเบิลและดิสแกรมเบิล	91
ภาคผนวก ค โปรแกรมการทำงานของเครื่องสแกรมเบิลและดิสแกรมเบิล	94
ภาคผนวก ง รายละเอียดข้อมูลของไอซี	114

สารบัญรูปภาพ

รูปภาพ	หน้า
รูปที่ 2.1 การกลับสัญญาณวีดีโอ	3
รูปที่ 2.2 การแทนสัญญาณซิงค์	4
รูปที่ 2.3 การกลับขั้วสัญญาณวีดีโอแบบแอกทิฟ	5
รูปที่ 2.4 การตัดและกลับขั้วสัญญาณเส้นภาพ	6
รูปที่ 2.5 การตัดและหมุน	7
รูปที่ 2.6 การสับเปลี่ยนอันดับของเส้น	8
รูปที่ 2.7 การเลื่อนสัญญาณชาयน์	8
รูปที่ 2.8 การเลื่อนซิงค์พัลส์	9
รูปที่ 2.9 หลักการทำงานของสัญญาณชาयน์สแกรมเบล	10
รูปที่ 2.10 หลักการทำงานของเกทพัลส์สแกรมเบล	11
รูปที่ 2.11 บล็อกไดอะแกรม	11
รูปที่ 2.12 บล็อกไดอะแกรมของสัญญาณชาयน์ดีสแกรมเบล	12
รูปที่ 2.13 บล็อกไดอะแกรมของเกทพัลส์ดีสแกรมเบล	12
รูปที่ 2.14 บล็อกไดอะแกรมของเทเลียสดีสแกรมเบล	13
รูปที่ 2.15 จำนวนการสแกนที่มีต่อรายละเอียดของภาพ	14
รูปที่ 2.16 รายละเอียดของภาพในแนวตั้งในกรณีที่ดีที่สุด	15
รูปที่ 2.17 รายละเอียดของภาพในแนวตั้งในกรณีที่เร็วที่สุด	15
รูปที่ 2.18 รายละเอียดในแนวนอนที่มีจุดการสแกนเล็กมาก	16
รูปที่ 2.19 รายละเอียดในแนวนอนที่มีจุดการสแกนโตพอสมควรและมีการสูญเสียฮาร์โมนิก	17
รูปที่ 2.20 การสแกนรูปสัญญาณพินเลื่อย	18
รูปที่ 2.21 การสแกนแบบต่อเนื่อง	19
รูปที่ 2.22 (ก),(ข) การสแกนแบบสลับเส้นเว้นเส้น	20
รูปที่ 2.23 สัญญาณรูปพินเลื่อยของการกวาดแบบการสแกนแบบสลับเส้นเว้นเส้น	21
รูปที่ 2.24 ส่วนประกอบของสัญญาณวีดีโอ	23
รูปที่ 2.25 ค่ามาตรฐานของซิงค์และเบลนค์กึ่งทางแนวนอน	24
รูปที่ 2.26 ช่วงเวลาของสัญญาณเบลนค์กึ่งทางแนวนอน	26
รูปที่ 2.27 การสแกนแบบสลับเส้น	32

	หน้า
รูปที่ 2.28 สัญญาณซิงค์ทางแนวตั้งและสัญญาณซิงค์ทางแนวนอน	32
รูปที่ 2.29 เส้นเบลนคิ่งที่อยู่ในเบลนคิ่งทางแนวตั้ง	32
รูปที่ 2.30 ระดับสัญญาณเทเล็กซ์กับระดับสัญญาณภาพ	34
รูปที่ 2.31 สัญญาณเทเล็กซ์ (ก) และเครื่องรับ (ข)	34
รูปที่ 3.1 บล็อกไดอะแกรมการสแกนเบิล	37
รูปที่ 3.2 วงจรแยกสัญญาณซิงค์	38
รูปที่ 3.3 วงจรหน่วงสัญญาณ	39
รูปที่ 3.4 วงจรโมนอสเตเบิล	39
รูปที่ 3.5 วงจรกำเนิดสัญญาณพัลส์	40
รูปที่ 3.6 วงจรแปลงข้อมูลจากขนานเป็นอนุกรม	40
รูปที่ 3.7 วงจรเข้ารหัส	41
รูปที่ 3.8 วงจรผสมสัญญาณชายน์และสแควร์เวฟ	42
รูปที่ 3.9 วงจรกลับสัญญาณภาพ	43
รูปที่ 3.10 วงจรอินเตอร์รัพท์ 8051	44
รูปที่ 3.11 วงจรรวมของภาคสแกนเบิล	45
รูปที่ 3.12 วงจรสวิตช์ควบคุม	46
รูปที่ 3.13 วงจรขับริเลย์	47
รูปที่ 3.14 วงจรพิมพ์ของภาคสแกนเบิล	48
รูปที่ 3.15 การวางอุปกรณ์ของภาคสแกนเบิล	49
รูปที่ 3.16 บล็อกไดอะแกรมของการคิสแกนเบิล	52
รูปที่ 3.17 วงจรดีโค้ดเดอร์หรือวงจรดีเทคโค้ด	53
รูปที่ 3.18 วงจรแปลงข้อมูลอนุกรมเป็นขนาน	54
รูปที่ 3.19 วงจรดีเทคภาพ	54
รูปที่ 3.20 วงจรรีเลย์	55
รูปที่ 3.21 วงจรรวมของภาคคิสแกนเบิล	56
รูปที่ 3.22 วงจรขับริเลย์	57
รูปที่ 3.23 วงจรพิมพ์ของภาคคิสแกนเบิล	58
รูปที่ 3.24 การวางอุปกรณ์ของภาคคิสแกนเบิล	59
รูปที่ 3.25 วงจรจ่ายไฟ	61

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่ 3.26 วงจรพิมพ์ของภาคจ่ายไฟ	62
รูปที่ 3.27 การวางอุปกรณ์ภาคจ่ายไฟ	63
รูปที่ 4.1 การวัดจุดต่าง ๆ ของวงจรสแกนเบิล	64
รูปที่ 4.2 สัญญาณภาพกับสัญญาณคู่/คี่	65
รูปที่ 4.3 สัญญาณภาพกับสัญญาณเวอร์ติคอลล	65
รูปที่ 4.4 สัญญาณภาพกับสัญญาณเลือกเส้น	66
รูปที่ 4.5 สัญญาณเอาต์พุทของวงจรเปลี่ยนข้อมูลจากขนานเป็นอนุกรม	67
รูปที่ 4.6 สัญญาณภาพปกติกับสัญญาณภาพที่เข้ารหัส	67
รูปที่ 4.7 สัญญาณภาพกับสัญญาณอินเตอร์รัพท์	68
รูปที่ 4.8 สัญญาณภาพที่ผสมกับสัญญาณชาयน์	69
รูปที่ 4.9 สัญญาณภาพที่ผสมกับสัญญาณสแควร์	69
รูปที่ 4.10 สัญญาณภาพที่กลับสัญญาณภาพแล้ว	70
รูปที่ 4.11 สัญญาณชาयน์	70
รูปที่ 4.12 สัญญาณสแควร์	71
รูปที่ 4.13 การวัดจุดต่าง ๆ ของวงจรดีสแกนเบิล	72
รูปที่ 4.14 สัญญาณภาพที่ใส่รหัสแล้วกับสัญญาณที่ผ่านการถอดรหัสแล้ว	73
รูปที่ 4.15 สัญญาณรหัส	74
รูปที่ 4.16 สัญญาณภาพที่ผสมสัญญาณชาयน์เวฟกับสัญญาณภาพที่ผ่านการดีเทคสัญญาณแล้ว	74
รูปที่ 4.17 สัญญาณภาพที่ผสมสัญญาณสแควร์เวฟกับสัญญาณที่ผ่านการดีเทคสัญญาณแล้ว	75
รูปที่ 4.18 สัญญาณภาพทางอินพุทกับสัญญาณที่กลับสัญญาณภาพแล้ว	76
รูปที่ 4.19 ภาพปกติ	76
รูปที่ 4.20 ภาพที่ใส่สัญญาณชาयน์	77
รูปที่ 4.21 ภาพที่ใส่สัญญาณสแควร์	77
รูปที่ 4.22 ภาพที่กลับสัญญาณภาพ	78
รูปที่ 4.23 ภาพที่ดีเทคสัญญาณชาयน์	78
รูปที่ 4.24 ภาพที่ดีเทคสัญญาณสแควร์	79

บทที่ 1

บทนำ

ในปัจจุบันนี้เป็นยุคของสารสนเทศ มีการติดต่อสื่อสารและการส่งข่าวสารข้อมูลในรูปแบบต่าง ๆ กันมากมาย ในการส่งสัญญาณเคเบิลทีวีก็เป็นอีกรูปแบบหนึ่งที่กำลังได้รับความนิยมกันอย่างแพร่หลายทั้งในทางธุรกิจ การบริการข่าวสารข้อมูล และรวมไปถึงด้านความบันเทิงต่าง ๆ ซึ่งเจาะจงเฉพาะกับบุคคลหรือกลุ่มบุคคลที่ต้องการเท่านั้น แต่ในอนาคตอันใกล้นี้เชื่อว่าจะได้รับความสนใจแก่บุคคลโดยทั่วไปมากยิ่งขึ้น ดังนั้นในการส่งข้อมูลข่าวสารต่าง ๆ จะต้องมีการป้องกันจากบุคคลภายนอกที่ไม่ใช่สมาชิก โดยใช้เทคนิคการจัดการกับสัญญาณภาพที่มีลักษณะพิเศษเฉพาะตัว ซึ่งจะแตกต่างจากวิธีอื่น ๆ ทั่วไป เพื่อจะให้ผู้ที่ไม่ใช่สมาชิกไม่สามารถรับรู้ข้อมูลหรือสัญญาณภาพได้ด้วยวิธีการปกติ นั่นคือเราจะทำการนำสัญญาณมาเข้ารหัส (Encoded) ในการที่จะรับรู้ข้อมูลหรือสัญญาณภาพนี้จะต้องมีการถอดรหัสสัญญาณ (Decoded) ก่อน โดยทำการเพิ่มส่วนเข้ารหัสสัญญาณที่ภาคส่ง และเพิ่มส่วนถอดสัญญาณเข้าที่ภาครับ การจัดการกับสัญญาณภาพเพื่อให้อยู่ในรูปแบบหนึ่ง ซึ่งไม่สามารถรับรู้ข้อมูลหรือสัญญาณภาพได้ เราเรียกการเปลี่ยนแปลงข้อมูล (เข้ารหัส) แบบนี้ว่า “กรรมวิธีสแกรมเบล” และเรียกการเปลี่ยนแปลงข้อมูลกลับให้อยู่ในรูปแบบเดิม (ถอดรหัส) ว่า “กรรมวิธีดีสแกรมเบล”

เครื่องเข้ารหัสและถอดรหัสสัญญาณภาพนี้ใช้เทคนิคการผสมสัญญาณที่มีลักษณะเป็นรูปคลื่น และสัญญาณที่มีลักษณะเป็นรูปพัลส์ และการกลับสัญญาณภาพ โดยจะสามารถเลือกความถี่ที่จะผสมได้ด้วย ซึ่งระบบทั่วไปจะใช้ได้เพียงความถี่เดียว นอกจากนี้แล้วยังใช้ไมโครคอนโทรลเลอร์ ในการสร้างสัญญาณแทนการใช้คริสตอล ซึ่งทำให้สามารถสร้างได้หลายความถี่สามารถนำไปประยุกต์ใช้ในการตั้งเวลาในการผสมคลื่นที่เวลาต่าง ๆ ที่ความถี่ที่ต่างกันออกไป โดยที่สถานีส่งจะกำหนดค่าความถี่ได้ตามต้องการจึงเป็นการสะดวกยิ่งขึ้น ในส่วนทางเครื่องรับจะทำการดีเทคค่ารหัสสัญญาณ สามารถทำให้เป็นช่องสัญญาณในการควบคุมระบบทั้งหมดของเครื่องรับให้มีการทำงานอย่างอัตโนมัติได้อีกด้วย

บทที่ 2

ทฤษฎีและหลักการ

2.1 เทคนิคการสแกนเบิล

การสแกนเบิลมีค่าจำกัดความที่กว้างมาก โดยจะหมายถึง “การเปลี่ยนแปลงข้อมูลจากแบบปกติให้อยู่ในรูปแบบพิเศษ ซึ่งไม่สามารถรับรู้ได้ด้วยระบบปกติ และสามารถเปลี่ยนแปลงข้อมูลจากรูปแบบพิเศษนั้นให้กลับมาอยู่ในรูปแบบปกติได้” ซึ่งจะเห็นว่าแม้แต่การเกิดสัญญาณรบกวนต่าง ๆ ในการส่งก็อาจจะจัดได้ว่าเป็นการสแกนเบิลได้ โดยที่สัญญาณรบกวนนั้นจะทำให้เราไม่สามารถรับรู้ภาพจากสัญญาณวิดีโอได้ และเราก็สามารถที่จะกำจัดสัญญาณรบกวนนั้นออกไปได้หมด จนเราสามารถดูภาพได้ชัดเจนเหมือนปกติ ในการสแกนเบิลสัญญาณวิดีโอที่ทำได้หลายแบบดังนี้

2.1.1 การกลับสัญญาณวิดีโอ (Video Inversion)

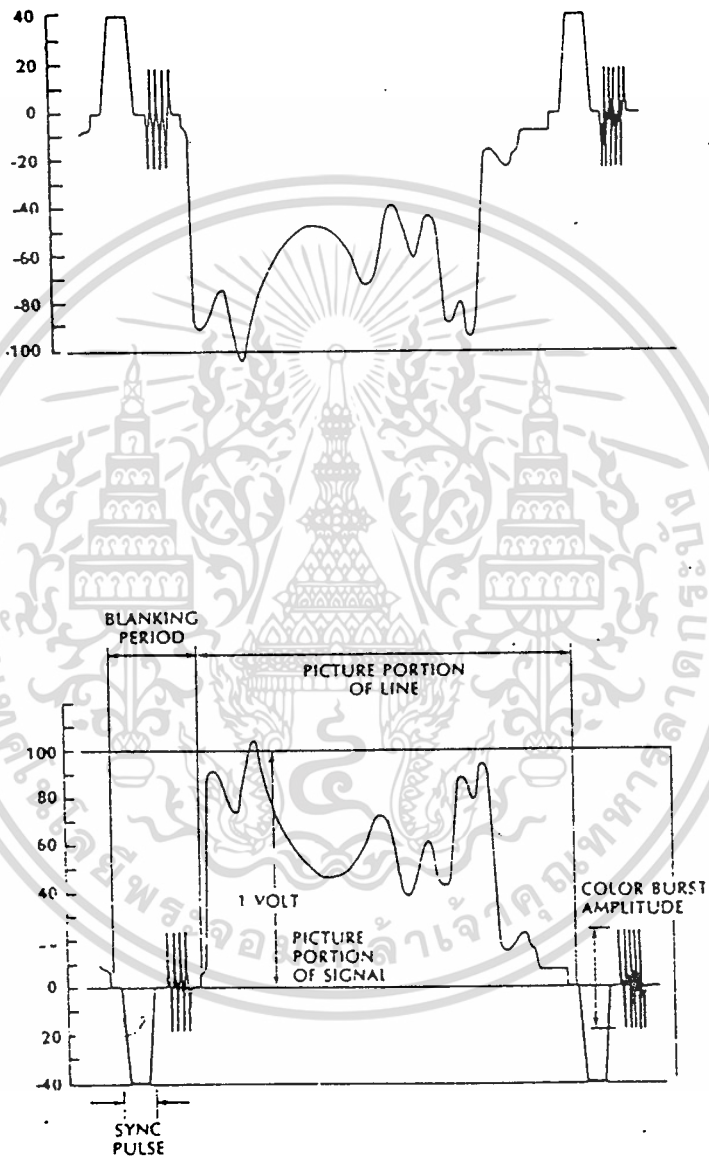
หลักการ วิธีการนี้จะทำการกลับสัญญาณวิดีโอ สัญญาณซิงค์ สัญญาณพัลส์ สัญญาณเบิร์ส รวมทั้งสัญญาณแบล็กคิง หรือกล่าวได้ว่าเป็นการกลับสัญญาณทุกสัญญาณ โดยจะกลับจากบวกเป็นลบและจากลบเป็นบวก

เทคนิคการสแกนเบิลแบบนี้ได้เริ่มใช้ในระบบเคเบิลทีวี ซึ่งอาจจัดได้ว่าเป็นการสแกนเบิลแบบที่เป็นธรรมชาติมากที่สุด เพราะไม่มีการเปลี่ยนแปลงรูปแบบของสัญญาณที่มีอยู่ในสัญญาณภาพรวมเลยเพียงแต่กลับขั้วของสัญญาณเท่านั้น ดังนั้นเราจึงสามารถดีสแกรมเบิลกลับมารูปแบบเดิมได้ง่ายเพียงใส่วงจรสลัขั้วสัญญาณที่เครื่องรับเท่านั้น การที่สามารถทำการดีสแกรมเบิลได้ง่ายจึงทำให้เทคนิคนี้มีการรักษาความปลอดภัยของข้อมูลในระดับที่ต่ำมาก เพราะถ้าผู้ที่ต้องการจะดูข้อมูลจากสัญญาณวิดีโอนี้รู้ว่าใช้เทคนิคสแกนเบิลแบบนี้ สามารถที่จะดีสแกรมเบิลได้ง่ายเช่นกัน ซึ่งผลของการใช้เทคนิคนี้จะมีผลดังรูปที่ 2.1

จากรูปที่ 2.1 จะเห็นว่าสัญญาณภาพรวมจะถูกกลับจากบวกเป็นลบ และลบเป็นบวกทำให้ที่เครื่องรับไม่สามารถตรวจสอบสัญญาณซิงค์ได้ และข้อมูลของภาพจะอยู่ในรูปตรงกันข้าม ส่วนสัญญาณคัลเลอร์เบิร์สจะถูกเลื่อนเฟสไป 180 องศาด้วย

สำหรับระบบของโทรทัศน์ผ่านดาวเทียมจะไม่สามารถใช้เทคนิคการสแกนเบิลแบบนี้ได้ เพราะแรงดันไฟของระบบถูกแปลงลงทั้งสูงและต่ำ ซึ่งจะหมายความว่าในเครื่องรับโทรทัศน์ผ่าน

ดาวเทียมนั้นจะมีอุปกรณ์สลับขั้วของสัญญาณอยู่แล้ว จึงทำให้สัญญาณที่ถูกสแกนเบลแบบนี้ไม่มีผลเพราะจะสามารถรับได้อย่างปกติ



รูปที่ 2.1 การกลับสัญญาณวิดีโอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

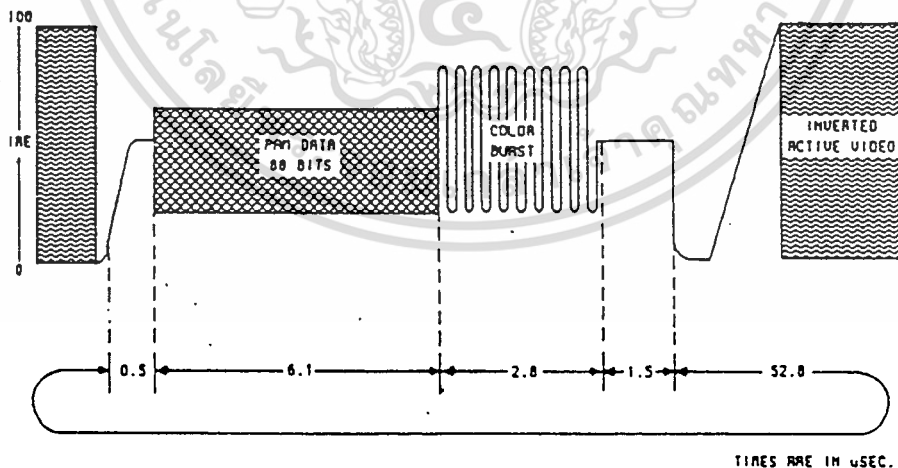
2.1.2 การแทนสัญญาณซิงค์ (Sync Replacement)

หลักการ จะมีการแทนสัญญาณซิงค์พัลส์ทางแนวนอน (Horizontal Synch) และสัญญาณซิงค์พัลส์ทางแนวตั้ง (Vertical Synch) ด้วยสัญญาณรูปแบบอื่น ดังรูปที่ 2.2

เทคนิคการสแกนเบิลแบบนี้ มีการใช้ในอเมริกาเหนือและยุโรปซึ่งเป็นส่วนหนึ่งในหลาย ๆ เทคนิคที่มีการใช้ในระบบ OAK Orion และ Video Cipher II ทั้งสองระบบในระบบ Orion ช่วงของสัญญาณซิงค์ทางแนวตั้ง และรวมถึงสัญญาณซิงค์เบิร์สวามถึ 25 MHz และตามด้วยสัญญาณคาต้าเบิร์ส ส่วนระบบ Video Cipher II นั้น จะมีการนำสัญญาณคาต้าเบิร์สมาแทนสัญญาณซิงค์นั้นเข้าไปรวมอยู่ในส่วนของสัญญาณคาต้าเบิร์ส

เทคนิคนี้จะไม่มีการรักษาความปลอดภัยของข้อมูลเลย ก็เช่นเดียวกับเทคนิคการสแกนเบิลแบบการกลับสัญญาณวิดีโอ (แบบที่ 1) ทำให้สามารถทำการดิสแกรมเบิลได้ง่ายซึ่งทำได้ 2 แบบคือ

- 1.แบบที่เสียค่าใช้จ่ายต่ำนี้จะใช้วิธีการดิสแกรมเบิลสัญญาณ เพื่อต้องการให้ได้สัญญาณซิงค์โดยจะใช้วงจรโมโนสเตเบิล
- 2.แบบที่เสียที่เสียค่าใช้จ่ายสูงจะใช้วงจรกำเนิดซิงค์ โดยที่จะใช้สัญญาณคัลเลอร์เบิร์ส หรือสัญญาณส่วนอื่น ๆ ในการลือกเพื่อสร้างสัญญาณซิงค์ขึ้นมาใหม่



รูปที่ 2.2 การแทนสัญญาณซิงค์

2.1.3 การกลับขั้วสัญญาณวิดีโอแบบแอคทีฟ (Active Video Inversion)

หลักการ จะทำการกลับขั้วของสัญญาณวิดีโอแบบแอคทีฟ

การสแกนแบบกลับขั้วสัญญาณวิดีโอแบบแอคทีฟนี้ จะเป็นการกลับขั้วของข้อมูลภาพของวิดีโอทีละเส้นต่อเส้น ซึ่งจะให้ผลในด้านการรักษาความปลอดภัยที่ดีกว่าระบบที่ผ่านมา แต่อย่างไรก็ตามในสภาพทั่วไปแล้ว สัญญาณวิดีโอจะกลับขั้วโดยใช้พื้นฐานของการสลับเส้น ซึ่งมีการรักษาความปลอดภัยที่ต่ำอยู่ดี และในบางระบบจะใช้ในลักษณะฟิลด์ต่อฟิลด์

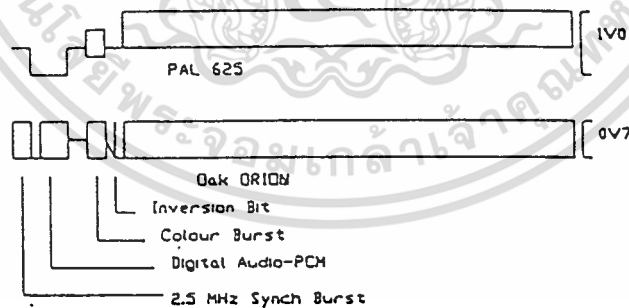
จากรูปที่ 2.3 พบว่าการเปลี่ยนแปลงของคีย์ของคิสแกนแบบการกลับขั้วสัญญาณวิดีโอแบบแอคทีฟนี้ คือวิธีการที่ง่ายที่สุดโดยจะทำให้เหมือนกับว่ามีคีย์ที่แสดงขั้วของสัญญาณวิดีโอสำหรับแต่ละเส้น

นอกจากนี้เทคนิคนี้ยังแบ่งได้ 2 แบบคือ

1. แบบที่มีคีย์ (Key)
2. แบบที่ไม่มีคีย์ (No Key)

แบบมีคีย์จะมีการรักษาความปลอดภัยในระดับที่ต่ำกว่า (คีย์ คือพัลส์ในช่วงของสัญญาณซึ่งใช้แสดงขั้วของสัญญาณวิดีโอ) คีย์พัลส์นี้จะสามารถตีเทคได้อย่างง่าย

แบบไม่มีคีย์จะมีลักษณะที่แตกต่างกันออกไป เพราะไม่มีสิ่งที่ใช้แสดงขั้วของสัญญาณวิดีโอในส่วนประกอบของเส้นเลย



รูปที่ 2.3. การกลับขั้วสัญญาณวิดีโอแบบแอคทีฟ

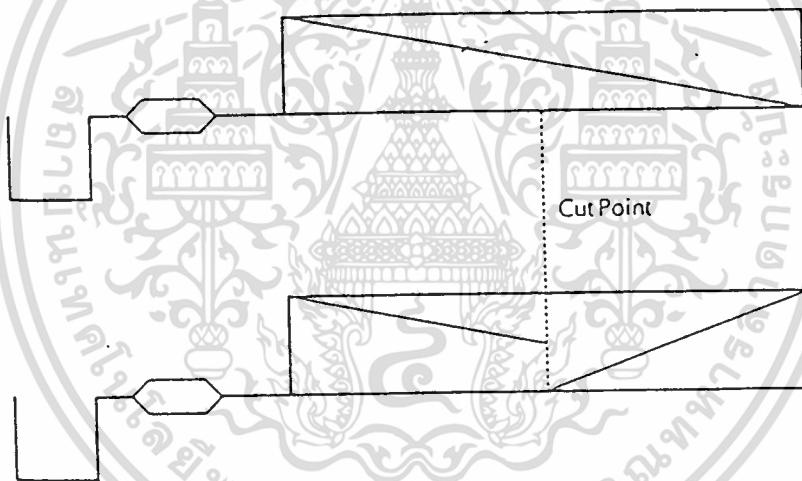
2.1.4 ตัดและกลับขั้ว (Cut And Invert)

หลักการ สัญญาณเส้นภาพจะถูกแบ่งออกเป็นส่วนย่อย ๆ. ที่เรียกว่า “เซ็กเมนต์” จำนวนหลาย ๆ เซ็กเมนต์ตามที่เรากำลังต้องการ โดยนำมาทำการสลับขั้วสัญญาณเส้นในส่วนของเซ็กเมนต์ใด ๆ ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เซ็กเมนต์หนึ่ง หรือสามารถจะทำพร้อมกันทีเดียวทีละหลาย ๆ เซ็กเมนต์เลยก็ได้ โดยจากจำนวนของเซ็กเมนต์ที่ได้แบ่งเอาไว้ในตอนแรก ดูรูปที่ 2.4

จากรูปที่ 2.4 จะพบว่ามี การแบ่งสัญญาณเส้นภาพออกเป็น 2 เซ็กเมนต์ และทำการกลับขั้วของสัญญาณเส้นภาพในช่วงเซ็กเมนต์หลัง

เทคนิคการสแกนเบิลแบบนี้ จะไม่เหมาะกับวงจรทางด้านอนาล็อก เพราะจะออกแบบได้ยากมาก แต่มันจะเหมาะกับการออกแบบทางดิจิทัลซึ่งจะทำได้ง่ายและมีประสิทธิภาพที่ดีกว่า ซึ่งมีระบบที่ใช้ในยุโรปหลายระบบที่ใช้หลักการนี้นำไปประยุกต์ใช้งาน ซึ่งจากผลของระดับความสำเร็จในการรักษาความปลอดภัยที่ได้ของแต่ละระบบนั้น โดยจะขึ้นอยู่กับจำนวนของเซ็กเมนต์ต่อเส้นภาพและจำนวนของเซ็กเมนต์ที่ถูกกลับขั้วที่ระบบนั้นใช้



รูปที่ 2.4 การตัดและกลับขั้วสัญญาณเส้นภาพ

2.1.5 ตัด และ หมุน (Cut and Rotate)

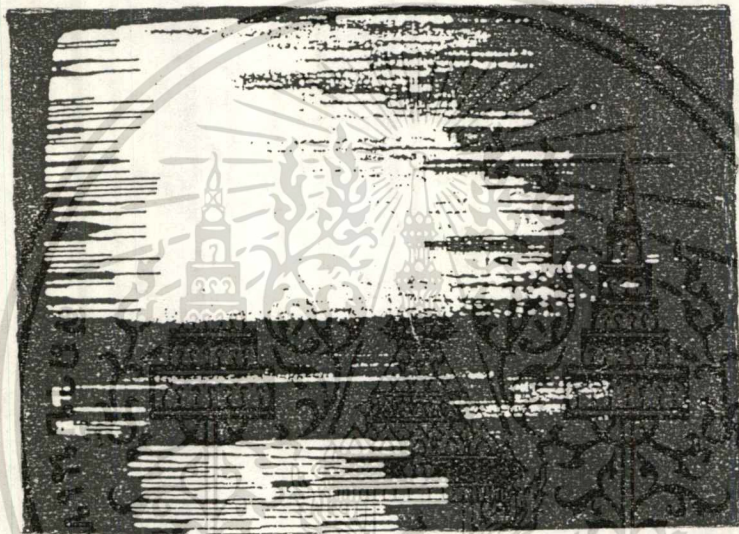
หลักการ คล้ายกันกับการสแกนเบิลแบบตัดและกลับขั้ว ในส่วนที่มีการแบ่งสัญญาณออกเป็นจำนวนเซ็กเมนต์หลาย ๆ เซ็กเมนต์ แต่เทคนิคนี้จะทำการเลื่อนเซ็กเมนต์ไว้ที่เซ็กเมนต์ และเลื่อนเซ็กเมนต์แรกไปที่เซ็กเมนต์ที่สองไปเรื่อย ๆ ตามลำดับจนครบทั้งหมด ซึ่งจะมีลักษณะเป็นการหมุนเซ็กเมนต์เป็นวงกลม โดยที่เซ็กเมนต์สุดท้ายจะต่ออยู่กับเซ็กเมนต์แรก โดยในขณะที่แบบตัดและกลับขั้วจะกลับขั้วเซ็กเมนต์ของเส้นภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.5 จะเป็นการสแกนเบิลแบบตัดและหมุนโดยแบ่งออกเป็น 5 เซ็กเมนต์ด้วยกัน แล้วทำการหมุนเซ็กเมนต์ 1 ครั้ง

การสแกนเบิลแบบนี้ ที่มีใช้ในทวีปยุโรปจะมีประสิทธิภาพดีมาก ซึ่งจำนวนของจุดตัวอย่าง หรือเซ็กเมนต์ต่อเส้นที่เลือกใช้คือ 256 ซึ่งจำนวนจุดตัดที่ค่านี้เราสามารถที่จะกำหนดให้อยู่ในรูปของข้อมูลขนาด 8 บิตได้โดยจะอยู่ในรูปแบบของคำหรือไบต์ก็ได้



รูปที่ 2.5 การสแกนเบิลแบบตัดและหมุน

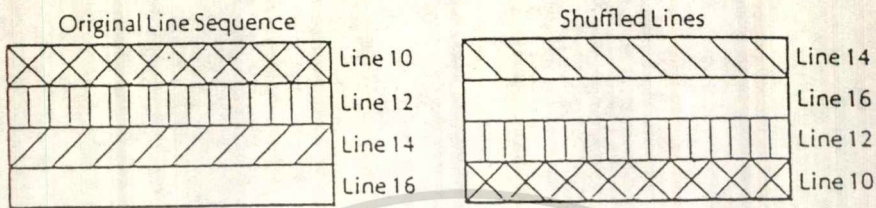
2.1.6 การสลับเปลี่ยนอันดับของเส้น (Line Shuffle)

หลักการ จะทำการสลับเปลี่ยนอันดับของเส้นในฟิลด์หรือเฟรม เพื่อให้ส่งเส้นในคำสั่งที่ไปจากปกติ เช่นเส้นที่ 10 อาจจะถูกส่งไปในอันดับของเส้นที่ 99 ก็จะถูกส่งไปในอันดับที่ 10 แทน เป็นต้น ทำให้การแสดงผลภาพบนหน้าจอเครื่องรับแสดงผลภาพที่ผิดพลาด เพราะเส้นภาพที่รับเข้ามาสลับอันดับกันอยู่

จากรูปที่ 2.6 จะพบว่ามีการจัดลำดับของเส้นใหม่จากลำดับที่ต่อเนื่องคือเส้นที่ 10 เส้นที่ 12 เส้นที่ 14 และเส้นที่ 16 ตามลำดับมาเป็นเส้นที่ 14 ขึ้นก่อนและตามด้วยเส้นที่ 16 เส้นที่ 12 และเส้นที่ 10 แทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสแกนเบ็ลวิธีสับเปลี่ยนอันดับของเส้นนี้จะต้องใช้ฟิลด์หรือเฟรม เพื่อจะใช้เก็บข้อมูล ในการสลับเส้นและวงจรดิจิทัลเป็นจำนวนมาก



รูปที่ 2.6 การสับเปลี่ยนอันดับของเส้น

2.1.7 การเลื่อนสัญญาณซายน์ (Sinewave Synch shifting)

หลักการ โดยจะเพิ่มสัญญาณซายน์เข้าไปในสัญญาณเส้นภาพ โดยมีความถี่เท่ากับความถี่เส้นหรือเป็นจำนวนเท่าของความถี่เส้น



รูปที่ 2.7 การเลื่อนสัญญาณซายน์

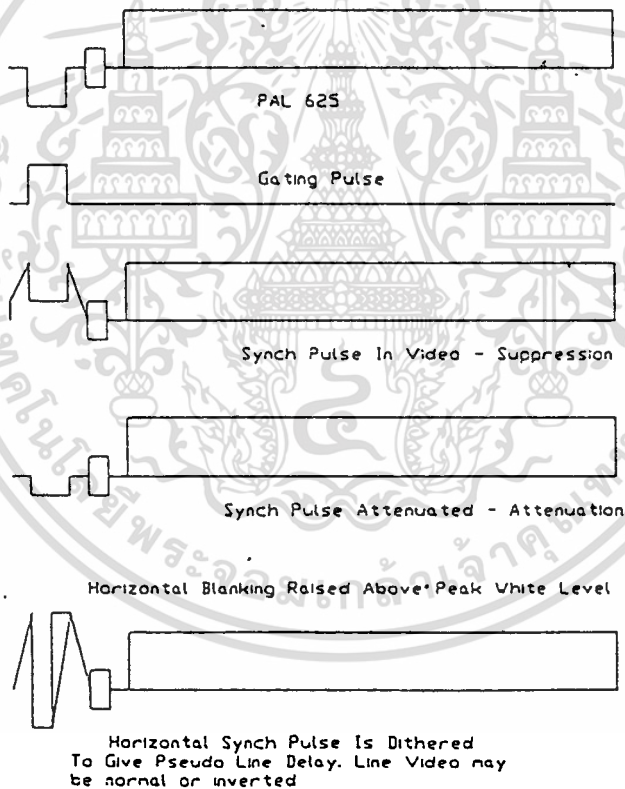
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคนิคการสแกนเบ็ดแบบนี้มี 2 รูปแบบคือ

1. ใช้ความถี่สัญญาณขายน้เท่ากับความถี่เส้น
2. ใช้ความถี่สัญญาณขายน้เป็นจำนวนเท่าของความถี่เส้น

แรงดันสัญญาณขายน้ไปดันให้ส่วนของซิงค์พัลส์เลื่อนเข้าไปอยู่ในย่านของสัญญาณวีดีโอ ทำให้เครื่องรับโทรทัศน์ไม่สามารถล็อกหรือซิงโครไนซ์ได้ทำให้ภาพที่ได้มีมวนหรือขาดดังรูปที่ 2.7

การเพิ่มสัญญาณขายน้เข้าไปจะมีผลทำให้ไปเพิ่มแอมพลิจูดของสัญญาณวีดีโอ ถ้าสัญญาณวีดีโอไม่ถูกลดทอนก่อนที่จะทำการสแกนเบ็ด โดยจะยังคงเหลืออยู่ในระดับมาตรฐานแล้ว การเพิ่มสัญญาณขายน้เข้าไปจะทำให้เกิดการ Overdeviation ดังนั้นจะทำให้ภาพเพี้ยนไป



Payview III Waveform

รูปที่ 2.8 การเลื่อนซิงค์พัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเลื่อนสัญญาณชาชนี่จะทำให้ซิงค์พัลส์ทางแนวนอนและซิงค์พัลส์ทางแนวตั้ง ถูกเลื่อนเข้าไปในย่านของแอกทีฟวิดีโอซึ่งสัญญาณชาชนี่จะมอดูเลทกับแอกทีฟวิดีโอด้วย ซึ่งกล่าวได้ว่าแอมพลิจูดของสัญญาณวิดีโอจะต้องถูกลดทอนก่อนที่จะทำการสแกนเบล เพื่อให้อสัญญาณที่จะสแกนเบลตกลงมาอยู่ภายในการจำกัดแรงดันในการส่งซิงค์เซพเพอเรเตอร์ของเครื่องรับโทรทัศน์ จะไม่สามารถที่จะแยกแอกทีฟวิดีโอออกจากข้อมูลของซิงค์ได้

2.1.8 การเลื่อนสัญญาณซิงค์พัลส์ (Pulse Synch Shifting)

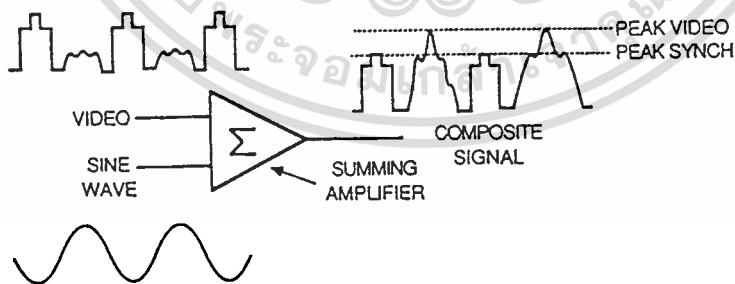
หลักการ โดยจะใส่ซิงค์พัลส์เข้าไปในย่านของสัญญาณวิดีโอ ซึ่งจะสามารถใช้ได้ทั้งทางซิงค์ทางแนวนอนและซิงค์ทางแนวตั้ง

วิธีการเลื่อนซิงค์พัลส์นี้สามารถที่จะใช้ป้องกันเครื่องรับโทรทัศน์จากการลือคภาพได้อย่างมีประสิทธิภาพ ซึ่งวิธีนี้จะมีการทำงานที่ไม่เหมือนกับการเลื่อนสัญญาณชาชนี่ เพราะวิธีนี้จะมีผลต่อช่วงสัญญาณซิงค์เท่านั้น รูปแบบของสแกนเบลและคิสแกนเบลที่ถูกเพิ่มไปในสัญญาณวิดีโอ นั้นคือขบวนของพัลส์ (Pulse Train)

เมื่อขบวนพัลส์ซึ่งจำเป็นสำหรับการคิสแกนเบลสัญญาณที่ถูกส่งไปตามคู่สายที่แยกจากกัน จะใช้การเลื่อนเกทพัลส์

2.2 ตัวอย่างการนำไปใช้งาน

1). สัญญาณชาชนี่สแกนเบล

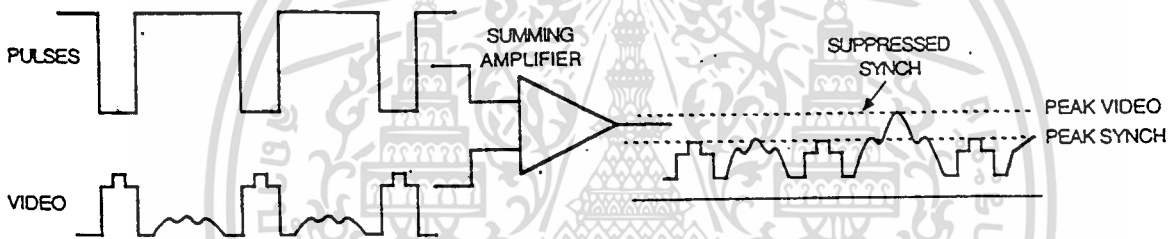


รูปที่ 2.9 หลักการทำงานของสัญญาณชาชนี่สแกนเบล

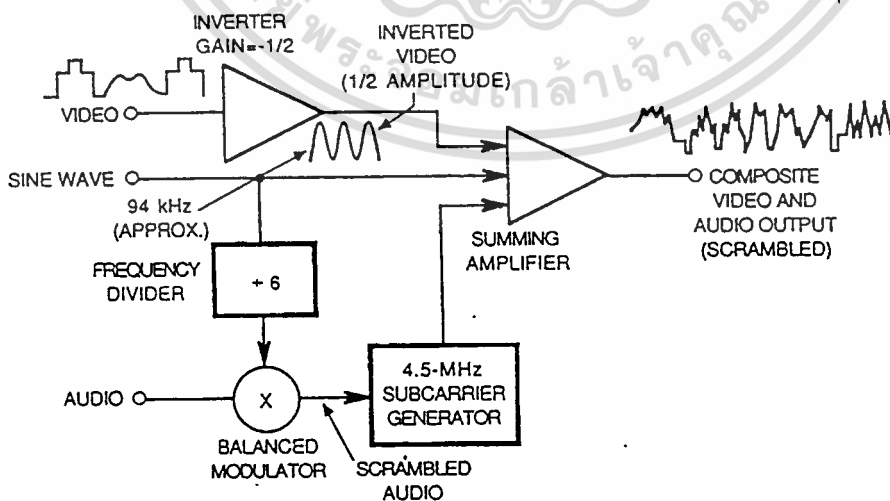
สัญญาณชาชนี่สแกนเบลใช้เทคนิคการเลื่อนสัญญาณชาชนี่ซึ่งเป็นที่นิยมใช้กันมาก เพราะสามารถทำได้ง่ายเพียงแต่นำสัญญาณชาชนี่ความถี่ต่าง ๆ และนำมาทำการรวม (Summing) เข้ากับเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเส้นภาพ ถ้าเป็นระบบ PAL จะใช้ความถี่เท่ากับ 15,625 KHz ส่วนระบบ NTSC จะใช้ความถี่ 15.75 KHz ทั้งนี้เพื่อให้เข้าใจง่าย เพราะที่ความถี่นี้จะเท่ากับความถี่ของเส้นภาพของระบบนั้น ๆ ซึ่งในการรวมสัญญาณซายน์เข้าไบนั้น เราจำเป็นจะต้องยกระดับของสัญญาณซายน์ก่อน โดยให้ค่าสูงสุดทางด้านลบมีค่าเท่ากับ 0 จากนั้นก็จะจัดเฟสให้ส่วนที่มีค่าเท่ากับ 0 นั้นไปตรงกับส่วนที่เป็นสัญญาณซิงค์พัลส์ และส่วนที่มีค่าเป็นบวกจะอยู่ตรงส่วนของเส้นภาพ ซึ่งจะทำให้ระดับของสัญญาณของเส้นภาพเปลี่ยนแปลงเพิ่มขึ้นจนมีบางส่วนที่มีค่าเกินค่าของซิงค์พัลส์ จะทำให้เครื่องรับทั่ว ๆ ไปไม่สามารถที่จะเช็คสัญญาณซิงค์พัลส์ได้อย่างถูกต้อง ทำให้ภาพที่รับได้นั้นเกิดผิดเพี้ยนไป หลักการทำงานสามารถดูได้จากรูปที่ 2.9

2). เกทพัลส์สแควมเบิล



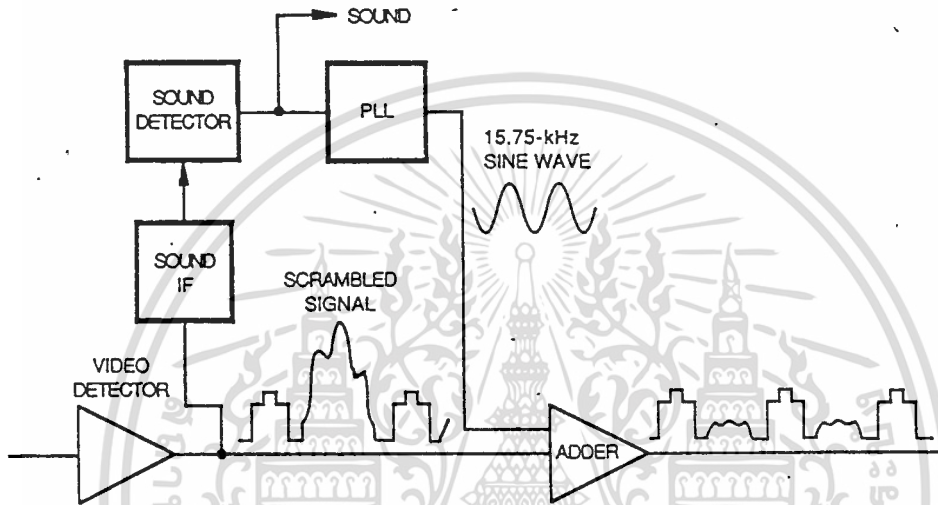
รูปที่ 2.10 หลักการทำงานของเกทพัลส์สแควมเบิล



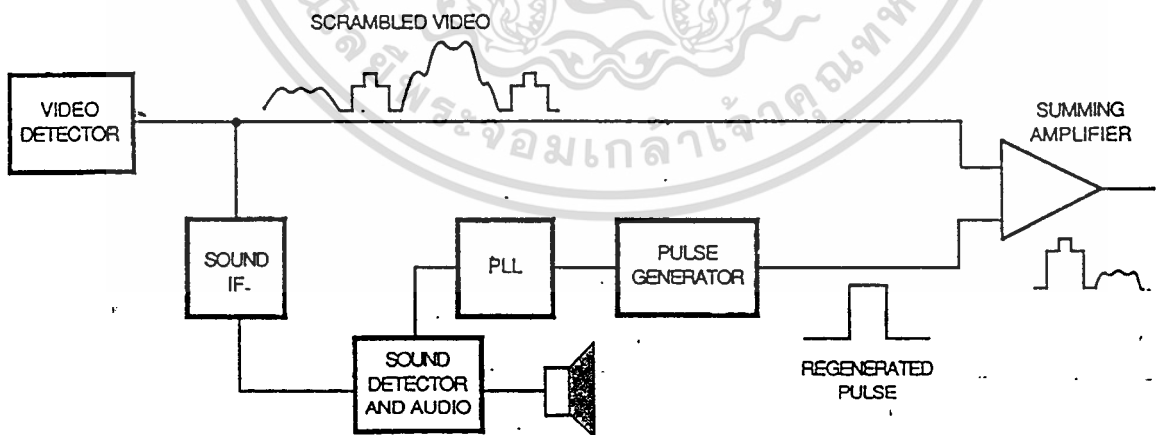
รูปที่ 2.11 บล็อกไดอะแกรมของเทเลวิชั่นสแควมเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกทพัลส์สแกรมเบิลจะใช้วิธีการเลื่อนเกทพัลส์ซึ่งจะคล้ายกับสัญญาณซายน์สแกรมเบิล แต่จะต่างกันก็ตรงที่สัญญาณที่นำมารวมนั้นเป็นสัญญาณเกทพัลส์แทนที่จะเป็นสัญญาณซายน์ผลที่ได้จะคล้ายกัน คือสัญญาณเส้นภาพจะมีค่าเกินค่าของซิงค์พัลส์ทำให้เครื่องรับรับภาพไม่ได้ แต่ลักษณะของภาพที่เพี้ยนไปจะต่างจากแบบสัญญาณซายน์ หลักการทำงานดูได้จากรูปที่ 2.10



รูปที่ 2.12 บล็อกไดอะแกรมของสัญญาณซายน์สแกรมเบิล



รูปที่ 2.13 บล็อกไดอะแกรมของเกทพัลส์สแกรมเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3). เทเลียสสแกรมเบิล

เทเลียสสแกรมเบิลใช้เทคนิคการเลื่อนสัญญาณชานน์ ระบบนี้จะทำการสแกรมเบิลทั้งทางสัญญาณเสียงและสัญญาณภาพ ลักษณะการทำงานแสดงในรูปที่ 2.11

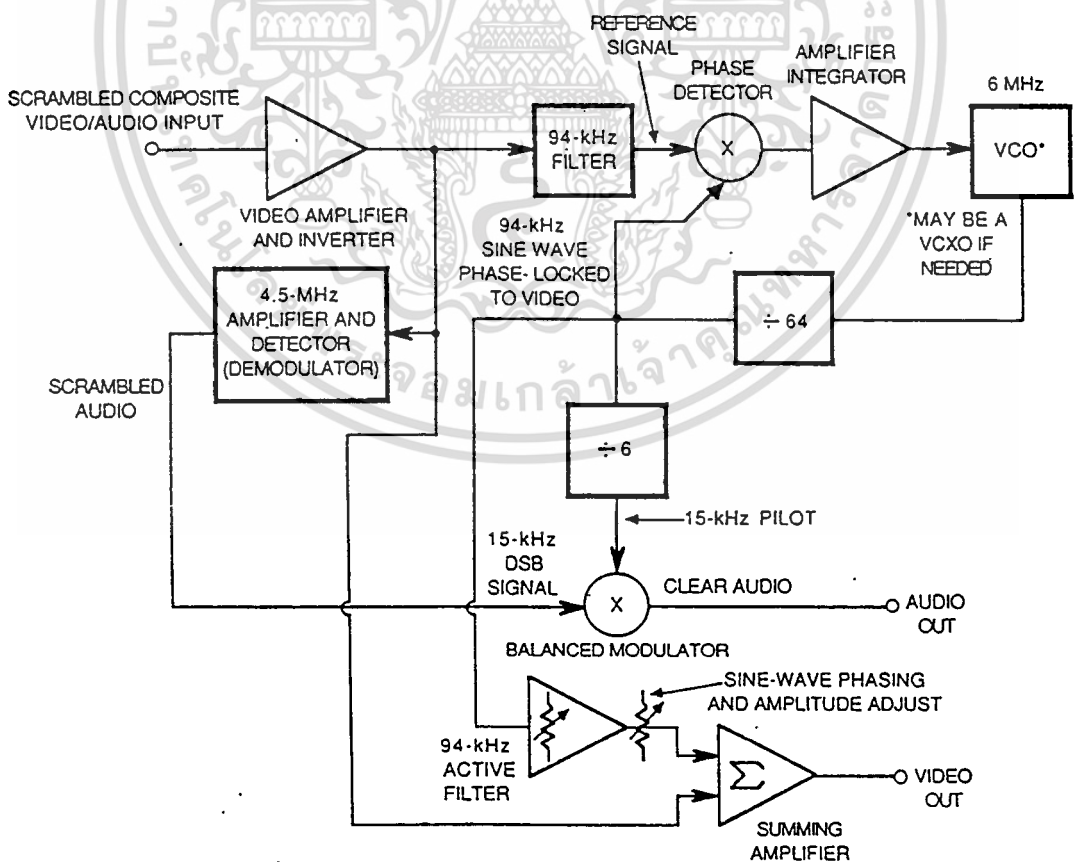
จากหลักการทำงานของการสแกรมเบิลทั้ง 3 แบบที่กล่าวมาแล้วนั้น ในที่นี้เราจะกล่าวถึงหลักการทำงานของคิสแกรมเบิลของทั้ง 3 แบบได้ดังนี้

1). สัญญาณชานน์คิสแกรมเบิล สัญญาณชานน์คิสแกรมเบิลเป็นการหักล้างสัญญาณชานน์ที่เพิ่มเข้ามาขณะทำการสแกรมเบิล เพื่อที่จะให้ได้สัญญาณภาพดั้งเดิม หลักการทำงานดังรูปที่ 2.12

2). เกทพัลส์คิสแกรมเบิล

เกทพัลส์คิสแกรมเบิลจะคล้ายกับสัญญาณชานน์คิสแกรมเบิล แต่จะหักล้างเกทพัลส์ออกไปแทนสัญญาณชานน์ หลักการทำงานดังรูปที่ 2.13

3). เทเลียสคิสแกรมเบิล เทเลียสคิสแกรมเบิลเป็นการหักล้างสัญญาณชานน์จากส่วนภาพและส่วนเสียง โดยในส่วนของเสียงจะต้องมีการคิมออกก่อนเพราะตอนสแกรมเบิลจะมีการมอดูเลทกับ Sound Carrier ดังรูปที่ 2.14

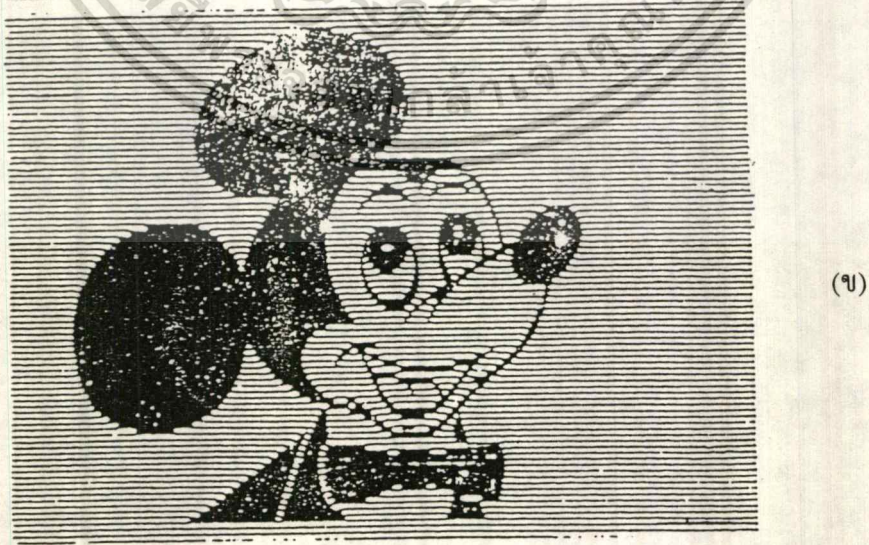
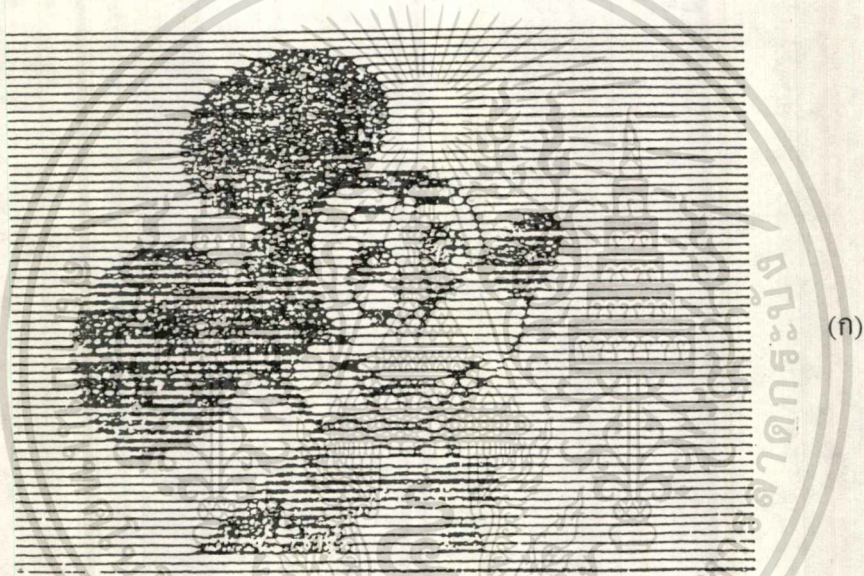


รูปที่ 2.14 บล็อกโคอะแกรมของเทเลียสคิสแกรมเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 โครงสร้างของสัญญาณภาพ

ภาพที่เรามองเห็นจะถูกส่งด้วยระบบโทรทัศน์จะประกอบไปด้วยจุดเล็ก ๆ จำนวนมากมาย ซึ่งเรียกว่าส่วนประกอบของภาพ และส่วนประกอบของภาพนี้จะเป็นพื้นที่สี่เหลี่ยมเล็ก ๆ ซึ่งทำให้เกิดขึ้นโดยเส้นทางแนวนอนกับเส้นทางแนวตั้งและจะแบ่งภาพออกเป็นส่วน ๆ ซึ่งในแต่ละส่วนจะมีขนาดเท่ากันแต่จะมีความสว่างไม่เท่ากัน ซึ่งภาพโทรทัศน์ที่เรามองเห็นจะประกอบไปด้วยส่วนประกอบของภาพจำนวนมากมาย รูปที่ 2.15 แสดงให้เห็นรายละเอียดของภาพที่ปรากฏเมื่อระบบโทรทัศน์ใช้จำนวนเส้นสแกนต่างกัน รูปที่ 2.15 (ก) ใช้เส้นสแกนน้อยกว่ารูปที่ 2.15 (ข)



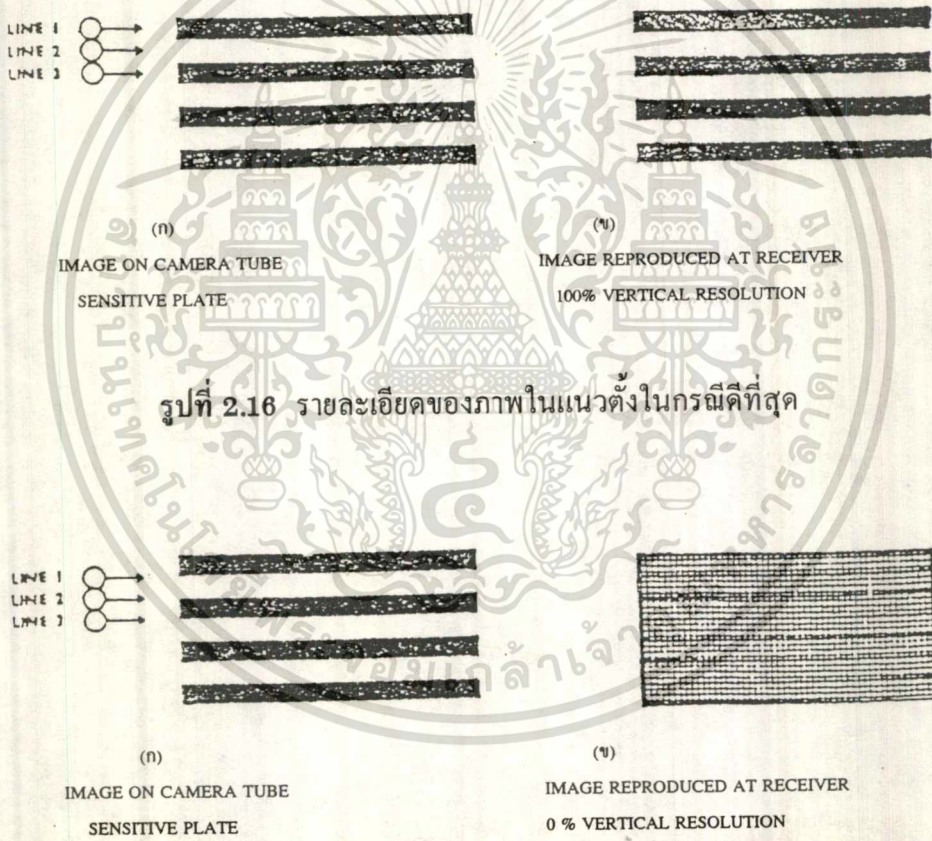
รูปที่ 2.15 จำนวนของการสแกนที่มีต่อรายละเอียดของภาพ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 ความชัดเจนของภาพ (Resolution)

ความชัดเจนของภาพคือ ความสามารถในการถ่ายทอด Series reproduct ของเส้นดำและขาว ความสามารถอันนี้โดยปกติจะระบุไว้เป็นจำนวนเส้นที่สามารถถ่ายทอดได้ (นับทั้งเส้นดำและขาว) ในความยาวเท่ากับความสูงของภาพ

รายละเอียดของภาพในแนวตั้งในลักษณะที่ดีนี้ รายละเอียดของภาพในแนวตั้งควรจะเท่ากับ จำนวนเส้นของระบบโทรทัศน์นั้น ๆ กล่าวคือ สามารถถ่ายทอดเส้นขาวดำและขาวเรียงลำดับไปทางแนวตั้งจากบนลงล่าง (ณ ที่นี้คือ 625 เส้น)



รูปที่ 2.16 รายละเอียดของภาพในแนวตั้งในกรณีดีที่สุด

รูปที่ 2.17 รายละเอียดของภาพในแนวตั้งในกรณีเลวที่สุด

ในทางปฏิบัตินั้นฟิล์มหลายเบคจะต้องการเวลาคิดเป็นจำนวน 25 เส้นต่อหนึ่งฟิล์ม 50 เส้น ในจำนวน 625 เส้นจะถูกทำให้ว่างไป (เหลือเป็นแอกทิฟเส้น 575 เส้น)

ให้พิจารณาอนุกรมของเส้นนอนดำและขาวดังแสดงในรูปที่ 2.16 (ก) การสร้างเส้น 1 จะทำให้เกิดสัญญาณเป็นภาพดำ และเส้น 2 จะทำให้เกิดภาพขาวและต่อ ๆ ไป ในกรณีเช่นนี้เราจะได้

แม้ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

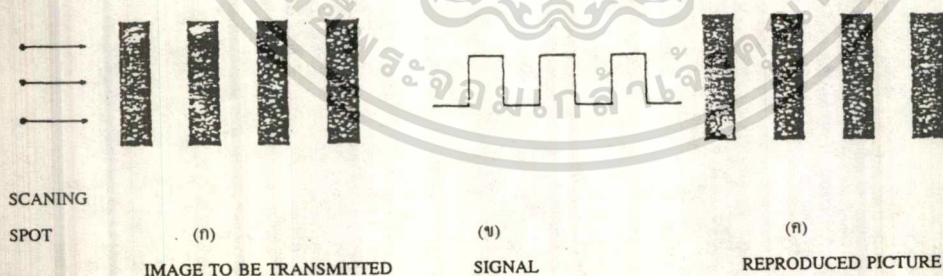
รายละเอียดในแนวตั้ง 100% เต็มที่ และได้ภาพอย่างเดียวกับทางด้านรับในรูปที่ 2.16 (ข) ณ ที่นี้ สมมติว่าเส้นผ่าศูนย์กลางของจุดการสแกนโตเท่ากับความกว้างของเส้นขาวดำหนึ่ง ๆ

ในกรณีเลขที่สูงสุดซึ่งจุดการสแกนกวาดผ่านเส้นดำและขาวคนละครั้ง ในรูปที่ 2.17 (ก) ภาพที่รับได้จะเป็นภาพกึ่งสีเทาตลอดและรายละเอียดในแนวตั้งจะเป็นศูนย์

ในทางปฏิบัตินั้นส่วนประกอบในทางแนวตั้งของภาพเฉลี่ยหนึ่ง ๆ จะไม่เป็นรูปแบบตายตัว แต่จะกระจายไปทั่วภาพ จำนวนเส้นที่สามารถจำแนกออกได้โดยมีประมาณ 75 เปอร์เซ็นต์ ของจำนวนแอกทิฟเส้นทั้งหมด นั่นคือรายละเอียดในแนวตั้งที่คาดว่าจะได้เป็น $575 \times 0.75 = 430$ เส้น (โดยประมาณ)

รายละเอียดในแนวนอนเพื่อให้สอดคล้องกันในเรื่องรายละเอียดของภาพนั้น ในรายละเอียดของภาพในแนวนอนควรมีค่าอย่างเดียวกับรายละเอียดในแนวตั้ง ซึ่งรายละเอียดในแนวนอนก็คือความสามารถในการสร้างเส้นดำขาวเรียงสลับกันในทางแนวนอน และในความยาวเท่ากับความสูงของภาพนั้นจำนวนที่แท้จริงของเส้นที่สามารถจะจำแนกได้ ในความกว้างทั้งหมดของภาพต้องนำอัตราส่วนของด้าน ซึ่งจะได้จำนวนที่แท้จริงของเส้นที่สามารถจำแนกทางแนวนอนได้ $4/3 \times 430$ เท่ากับ 573 เส้น

รูปที่ 2.18 (ก) แสดงการสแกนของจุดการสแกนผ่านอนุกรมเส้นดำ-ขาวสลับกัน ตรงตามกับจำนวนสูงสุดของรายละเอียดในแนวนอน ซึ่งถ้าจุดมีขนาดเล็กมากสัญญาณที่ออกมาจากหลอดภาพจะเป็นสัญญาณสแควร์ และภาพที่ถ่ายทอดได้ทางด้านรับจะสมบูรณ์เหมือนด้านส่ง ดังแสดงในรูปที่ 2.18 (ข)

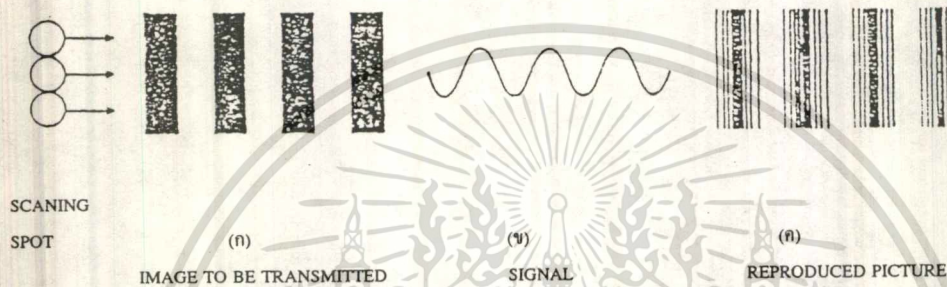


รูปที่ 2.18 รายละเอียดในแนวนอนที่มีจุดการสแกนเล็กมาก

เมื่อจุดการสแกนโตพอควร การเปลี่ยนแปลงของสัญญาณจากดำไปขาวจะไม่เป็นไปในทันที แต่จะมีภาวะต่าง ๆ ซึ่งจุดอยู่ในส่วนดำบางส่วนและขาวบางส่วน ทำให้ได้สัญญาณสีอมเทาขอบของสัญญาณสแควร์รูปที่ 2.18 (ข) จะมนไปและเปลี่ยนไปคล้ายคลึงกับสัญญาณชายน้ดังรูปที่ 2.19

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำข้อมูลไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราทราบว่าสัญญาณสแควร์ประกอบด้วย สัญญาณซายน์ ความถี่มูลฐาน และฮาร์โมนิกต่างๆ มากมาย และการสูญเสียของฮาร์โมนิกเหล่านี้ย่อมจะทำให้สัญญาณนี้ใกล้กับสัญญาณซายน์เข้าไป และการลดทอนองค์ประกอบของความถี่สูง ๆ ในระบบของการรับส่งโทรทัศนจะทำให้ผลคล้ายคลึงกับการเพิ่มขนาดจุดการสแกน คือทำให้รายละเอียดในแนวนอนเลวลงไป ในทางปฏิบัติ แฟคเตอร์สำคัญที่เป็นตัวจำกัดรายละเอียดในแนวนอนก็คือ ขนาดของรายละเอียด ณ ความถี่ สูง ๆ นั้นเอง



รูปที่ 2.19 รายละเอียดในแนวนอนมีจุดสแกนโตพอสมควรและมีการสูญเสียฮาร์โมนิกต่าง ๆ

ในรูปที่ 2.19 สัญญาณสำหรับเส้นประขีด 2 เส้น กล่าวคือ เส้นดำและเส้นขาว 1 ไซเคลของสัญญาณ

2.3.2 แบนด์วิดท์ของสัญญาณภาพ

ขีดความถี่สูงของแบนด์วิดท์ เพื่อให้รายละเอียดในแนวนอนมีค่าเท่ากับรายละเอียดในแนวตั้งที่คาดว่าจะได้นั้น จำเป็นที่จะต้องจำแนกเส้นดำขาวสลับกันตามแนวนอนจำนวน 575 เส้น ในเวลาแอกทิฟไลน์ไทม์ และแอกทิฟไลน์ไทม์สำหรับ 1 เส้นเท่ากับช่วงเวลา 1 เส้นช่วงเวลาของสัญญาณแปลงคิกทางแนวนอน

$$\text{นั่นคือ} \quad 64 \mu\text{s} - 12 \mu\text{s} = 52 \mu\text{s}$$

โดยที่ 1 ไซเคลของสัญญาณเกิดจากเส้น 2 เส้น ดังนั้นในเวลา $52 \mu\text{s}$ จึงมีสัญญาณ $575/2$ ไซเคล

$$\begin{aligned} \text{ขีดความสูงของแบนด์วิดท์} &= (\text{จำนวนเส้นสแกนทางแนวนอน})/2 \text{ ฮาร์ทซ์ แอกทิฟไทม์} \\ &= 575/(2 \times 52) = 5.5 \text{ MHz} \end{aligned}$$

ในทางปฏิบัติของการรับส่งโทรทัศนระบบ 625 เส้นกำหนดให้ใช้ความถี่สูงสุดของสัญญาณภาพเป็น 5 MHz โดยยอมเสียคุณภาพทางรายละเอียดทางแนวนอนลงไปบ้าง

สำหรับระบบโทรทัศนที่มีขีดความถี่สูง 5 MHz ซึ่งสัญญาณภาพนี้ยังเพียงพอสำหรับ

เอกสารการรับส่งสัญญาณซึ่งก็อีกด้วยคงจะเห็นได้ดังต่อไปนี้
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

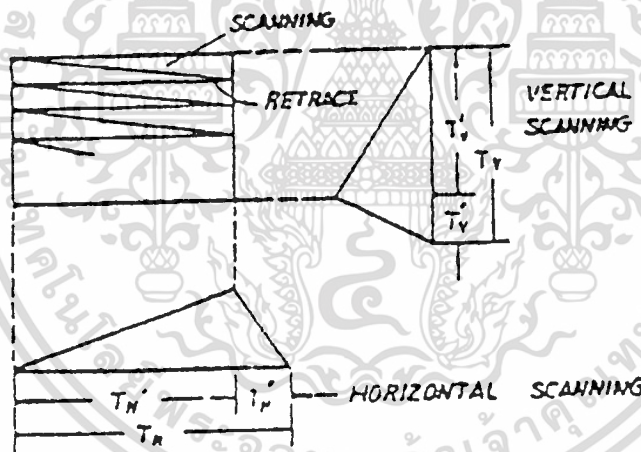
ปกติสัญญาณซิงค์ต่าง ๆ ที่ใช้จะเป็นพัลส์รูปสามเหลี่ยมมีไรซ์ไทม์อยู่ย่าน 0.2 และ 0.4 μ s ดังนั้นความถี่สูงสุดที่ต้องการสำหรับไรซ์ไทม์ดังกล่าวจะหาได้จาก

$$\text{ความถี่สูงสุดสำหรับไรซ์ไทม์ } 0.2 \mu\text{s} = (1)/(2 \times 0.2) = 2.5 \text{ MHz}$$

$$\text{ความถี่สูงสุดสำหรับไรซ์ไทม์ } 0.4 \mu\text{s} = (1)/(2 \times 0.4) = 1.25 \text{ MHz}$$

2.3.3 การสแกน (Scanning)

หน้าที่ของการสแกนก็เพื่อที่จะเลือกส่วนประกอบของภาพที่ชัดเจนบนฉากเรียงตามลำดับ เพื่อที่ทำการส่งและสร้างขึ้นใหม่ทางด้านรับให้ตรงกับตำแหน่งการสแกนหมายถึง จำนวนเส้นของการสแกนต่อหนึ่งภาพและจำนวนภาพที่ส่งออกไปต่อวินาที ถ้าเราส่งจำนวนภาพต่อวินาทีเมื่อไร การกระพริบของภาพจะลดลงเท่านั้น และถ้าเพิ่มจำนวนเส้นในการสแกนก็ยิ่งจะได้ภาพที่ละเอียดชัดเจนยิ่งขึ้น



รูปที่ 2.20 การสแกนรูปพื้นเลื่อย

$$\text{ให้จำนวนของส่วนประกอบของภาพ} = N$$

$$\text{ให้จำนวนเส้นในการสแกน} = n$$

$$\text{ความสูงของภาพ} = h$$

$$\text{ความกว้างของภาพ} = b$$

$$\text{หาความสัมพันธ์ได้ว่า } N = b/h \times n^2$$

$$b/h \text{ Aspect ratio} = 4/3$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

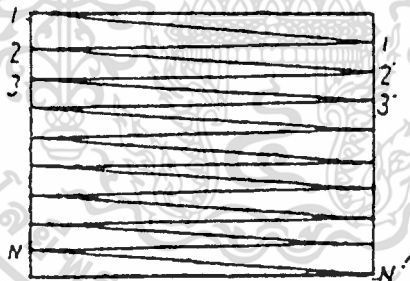
จะเห็นว่าความชัดเจนของภาพจะขึ้นอยู่กับจำนวนส่วนประกอบของภาพ (N) ให้ความถี่ของการสแกนทางแนวตั้ง (Fv) เท่ากับ จำนวนภาพ/วินาที ฉะนั้นความถี่ของการสแกนทางแนวนอน (Fh) เท่ากับ จำนวนภาพต่อวินาทีคูณด้วยจำนวนเส้นสแกนโทรทัศน์ระบบ 625 เส้น จะมีจำนวนเส้นในการสแกนเท่ากับ 625 เส้นต่อหนึ่งภาพ และจะมีจำนวนภาพ/วินาที เท่ากับ 25 ฉะนั้นเราสามารถหาความถี่ของการสแกนทางแนวนอนจะได้

$$F_h = 25 \times 625 = 15,625 \text{ Hz}$$

$$\text{และ } n = F_h/F_v = 15,625/25 = 625 \text{ เส้น}$$

การสแกนอาศัยรูปพื้นเลื่อยดังแสดงในรูปที่ 2.20 จากรูปที่ 2.20 จะเห็นว่า การสแกนจะกระทำไปพร้อม ๆ กันทางแนวนอนและแนวตั้ง โดยที่ความถี่ในการสแกนต่างกัน แต่ขดลวดทางแนวนอนและแนวตั้งที่จะทำให้เกิดการสแกนซึ่งจะวางอยู่ในตำแหน่งตั้งฉากซึ่งกันและกัน และโดยทั่วไปแล้ววิธีการสแกนนี้มีอยู่ 2 วิธีคือ

1. การสแกนแบบต่อเนื่อง (Progressive Scanning)
2. การสแกนแบบสลับเส้นเว้นเส้น (Interlaced Scanning)

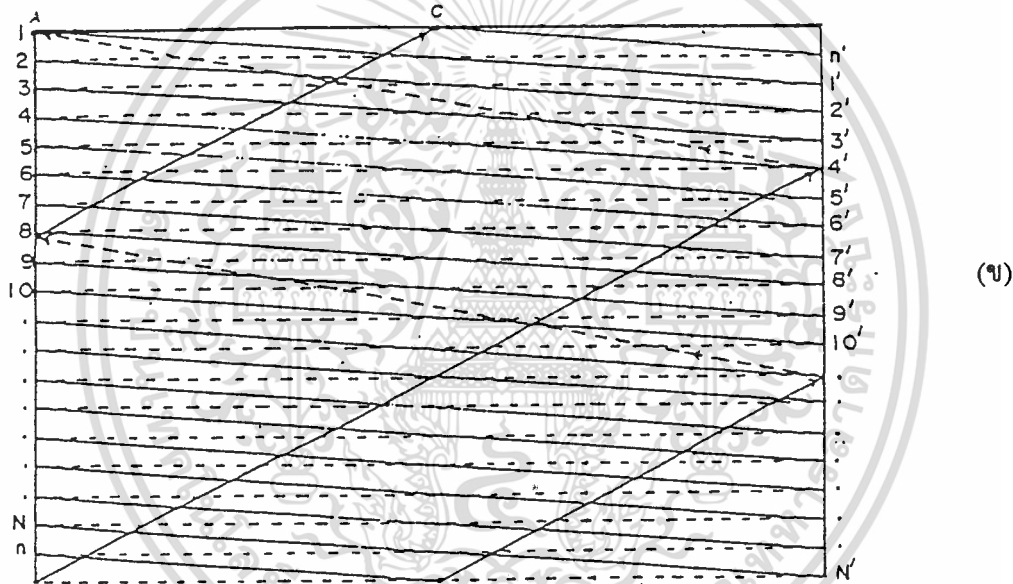
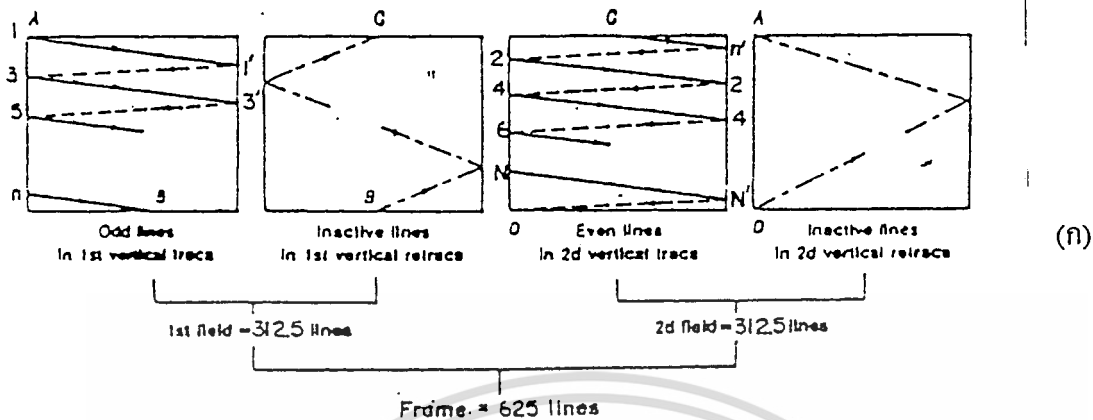


รูปที่ 2.21 การสแกนแบบต่อเนื่อง

จากรูปที่ 2.21 จะเห็นว่าภาพจะถูกสแกนจากซ้ายไปขวาและจากบนลงล่าง คือ จาก 1 -1', 2 -2', 3 -3'.....N -N' แล้วก็เริ่มสแกน 1 -1' ใหม่ การสแกนแบบนี้เป็นหลักการเบื้องต้นของการสแกนในระบบโทรทัศน์

การสแกนแบบสลับเส้นเว้นเส้น จะเป็นการสแกนที่ดีกว่าแบบต่อเนื่องมาก เพราะสามารถเพิ่มจำนวนภาพต่อวินาทีได้โดยใช้แบนด์วิดท์เท่าเดิม โดยหลักการสแกนดังแสดงได้ดังรูปที่ 2.22 การสแกนแบบนี้จะเริ่มสแกนเส้นคู่ 2 -2', 4 -4', 6 -6',.....N -N'

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

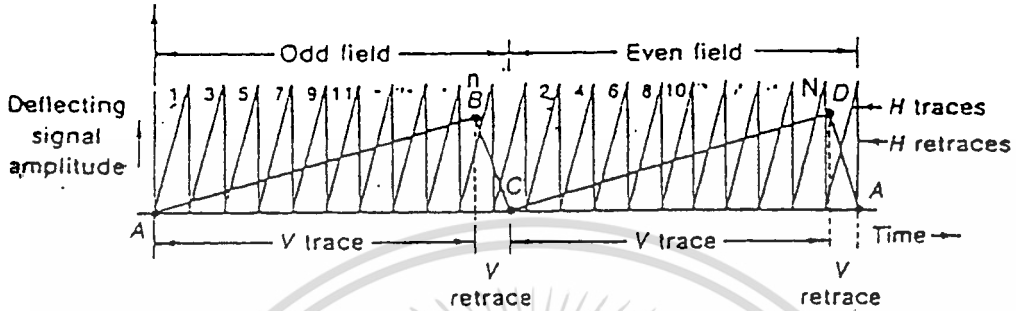


รูปที่ 2.22 (ก), (ข) การสแกนแบบสลับเส้นเว้นเส้น

การสแกนเส้นคี่แล้วมาสแกนเส้นคู่แล้วกลับมาสแกนเส้นคี่อีกเรื่อย ๆ ไป การสแกนก็จะมีหลักการเช่นเดียวกับการสแกนแบบต่อเนื่องนั่นเอง แต่เราจะสแกนสองครั้งและนำมาซ้อนเป็นภาพเดียวกัน ในระบบการสแกนแบบสลับเส้นเว้นเส้น จำนวนของเส้นสแกนต้องเป็นเลขคี่เสมอ เพราะว่าการสแกนแบบสลับเส้นเว้นเส้นกระทำได้จากการสแกนในแนวนอนและการสแกนในแนวตั้ง โดยอัตโนมัติ การสแกนในแนวตั้งที่เป็นเลขคี่จะสิ้นสุดลงกึ่งกลางของเส้นสแกนในแนวนอน และส่วนในการสแกนในแนวตั้งที่เป็นเลขคู่ จะสิ้นสุดลงที่เส้นสุดท้ายของเส้นการสแกนในแนวนอน ดังแสดงในรูปที่ 2.23. จะเห็นความสัมพันธ์ระหว่างการสแกนในแนวนอนและการสแกนในแนวตั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่กระทำไปพร้อม ๆ กันในรูปที่ 2.23 สมมติเวลาในช่วงสลับกลับเป็นศูนย์แต่ความจริงในช่วงสลับกลับของการสแกนจะเสียเวลาบ้างเล็กน้อย



รูปที่ 2.23 สัญญาณรูปฟันเลื่อยของการกวาดแบบการสแกนแบบสลับเส้นเว้นเส้น

ถ้าจำนวนเส้นในการสแกนเป็นเลขคู่แล้วในทางปฏิบัติจะกระทำไม่ได้ ก็เพราะว่ารูปร่างของรูปคลื่นแบบฟันเลื่อยทางแนวตั้งและทางแนวนอนจะต้องต่างกันและจะแยกกันทำงาน การสแกนเสร็จสิ้นครั้งหนึ่งเราจะเรียกว่า การสแกนฟิลด์ (F1) การสแกนครบหนึ่งภาพเราเรียกว่า การสแกนเฟรม (Ff) ฉะนั้นจะได้

$$Ff = 2 F1$$

ในหนึ่งเฟรมจะประกอบไปด้วย 2 ฟิลด์คือฟิลด์คี่และฟิลด์คู่ เฟรมจะมีความถี่เป็นครึ่งหนึ่งของฟิลด์เสมอ และเมื่อเปรียบเทียบข้อดีและข้อเสียของระบบการสแกนแบบสลับเส้นเว้นเส้นกับการสแกนแบบต่อเนื่องพอสรุปได้ดังนี้

ข้อดี กรณีจำนวนเส้นสแกนและจำนวนภาพต่อวินาทีเท่ากัน ระบบการสแกนแบบสลับเส้นเว้นเส้นจะให้การกระพริบน้อยกว่า

ข้อเสีย แต่การที่จะทำให้เกิดการสแกนแบบสลับเส้นเว้นเส้นยาก มักจะเกิดการจับคู่กันของเส้นซึ่งทำให้ความชัดเจนลดลง และการสร้างซิงค์ลำบากและยุ่งยากมากกว่า

คำว่า การจับคู่กันของเส้น ซึ่งจะหมายถึงเส้นสแกนมักจะทับกันทำให้เส้นในการสแกนลดลง ฉะนั้นรายละเอียดและความชัดเจนจึงลดลงด้วย

2.3.4 สัญญาณภาพและสัญญาณมาตรฐานของสัญญาณโทรทัศน์

สัญญาณที่ประกอบขึ้นมาเป็นสัญญาณทางไฟฟ้า ซึ่งตรงกับการสแกนของลำอิเล็กตรอนในกล้องโทรทัศน์ และสัญญาณโทรทัศน์จะบอกรายละเอียดทางด้านเทคนิคของรูปร่างสัญญาณ และไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติในการมอดูเลทของโทรทัศน์ที่ส่งออกอากาศ ซึ่งจะบอกอย่างชัดเจนเกี่ยวกับจำนวนเส้นของการสแกน อัตราส่วนการสลับการมอดูเลทภาพและเสียงเป็นอย่างไรมีแบนด์วิดธ์อย่างไร จะให้รายละเอียดเกี่ยวกับระบบ PAL-B ที่ CCIR กำหนดใช้เส้นในการสแกนจำนวน 625 เส้น และการสลับของภาพ 2:1 หนึ่งภาพจะประกอบไปด้วย 2 ฟิวด์ ความถี่ของฟิวด์เท่า 50 Hz ฉะนั้นจำนวนภาพต่อวินาทีเท่ากับ 25 Hz ความถี่ทางแนวนอนเท่ากับ $625 \times 25 = 15,625$ Hz มีอัตราความสูงต่อความกว้างของภาพ เท่ากับ 4:3

ส่วนประกอบของสัญญาณโทรทัศน์ที่สำคัญมี 6 ส่วนคือ

1. สัญญาณภาพ (Picture Information)
2. สัญญาณซิงค์ (Sync) ประกอบด้วยไลน์ซิงค์ (Line Sync) และฟิวด์ซิงค์ (Field Sync)
3. สัญญาณแบลลิ่ง (Blanking) ป้องกันไม่ให้ตามองเห็นในช่วงสลับกลับ (Retrace)
4. สัญญาณซิงค์สี (Color Synchronizing)
5. สัญญาณโครมิแนนซ์ (Chrominance)
6. สัญญาณลูมิแนนซ์ (Luminance)

2.3.5 ส่วนประกอบของสัญญาณภาพ (Composit Video Signal)

ส่วนประกอบของสัญญาณภาพจะประกอบด้วยส่วนต่าง ๆ 6 ส่วน ได้แก่ สัญญาณภาพ, สัญญาณซิงค์, สัญญาณแบลลิ่ง, สัญญาณซิงค์สี, สัญญาณโครมิแนนซ์, สัญญาณลูมิแนนซ์

ส่วนประกอบของสัญญาณภาพจะประกอบไปด้วยสัญญาณแบลลิ่ง ซึ่งทำหน้าที่ขจัดระดับสัญญาณสู่ระดับดำในช่วงสลับกลับ ทำให้ไม่เห็นเส้นสลับกลับบนจอภาพ ช่วงสลับกลับบนจอภาพเกิดตรงกับช่วงเวลาของสัญญาณแบลลิ่ง

สัญญาณแบลลิ่งทางแนวนอน ซึ่งจะทำหน้าที่ลบเส้นสลับกลับจากด้านขวาของจอภาพมายังด้านซ้ายของจอภาพในแต่ละเส้นสแกนทางแนวนอน ความถี่สัญญาณแบลลิ่งทางแนวนอน ถูกต่อถูกเท่ากับความถี่ในการสแกนเส้น 15,625 Hz

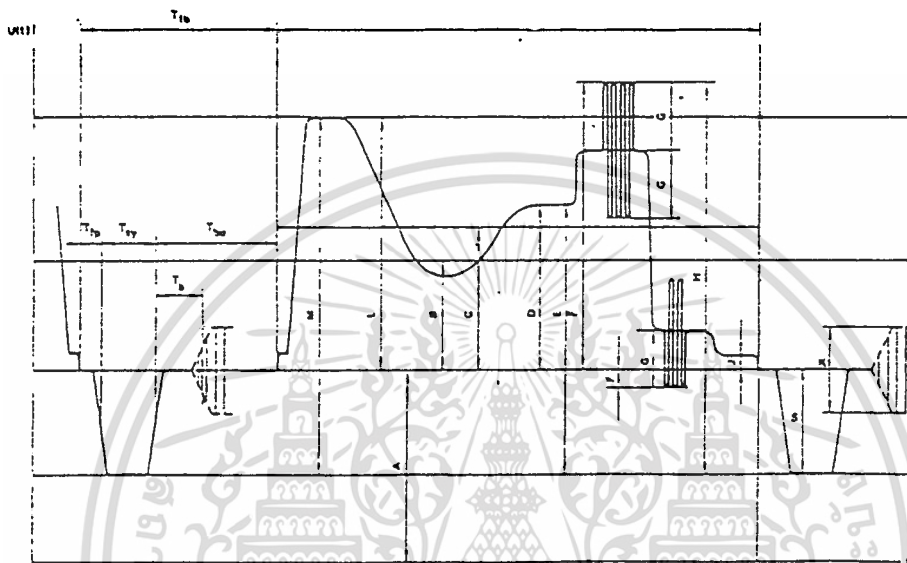
สัญญาณแบลลิ่งทางแนวตั้ง ทำหน้าที่ลบเส้นสลับกลับของลำอิเล็กตรอนจากด้านล่างขึ้นข้างบนจอภาพ เมื่อสิ้นสุดการสแกนแต่ละฟิวด์ความถี่สัญญาณแบลลิ่งทางแนวตั้งเท่ากับ 50 Hz ในแต่ละฟิวด์

สัญญาณซิงค์โครโมโนซ์ มีไว้เพื่อให้ทางด้านส่งและด้านรับทำการสแกนไปพร้อม ๆ กัน โดยส่งซิงค์ทางแนวนอนและซิงค์ทางแนวตั้งไปด้วยกัน โดยที่จะมีความกว้างของเวลาเท่ากัน เพราะฉะนั้นจะทำให้สะดวกในการแยกสัญญาณที่เครื่องรับ โดยที่สัญญาณซิงค์ทางแนวนอนจะถูกแยกด้วยวงจรดีเฟอเรนเชียลในช่วงเวลาเท่ากับ $0.07 \text{ H} = 0.07 \times 64 \mu\text{s} = 4.48 \mu\text{s}$ ส่วนสัญญาณซิงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางแนวตั้งจะแยกด้วยวงจรอินทิเกรตที่มีช่วงเวลายาวนานกว่าทางแนวนอนเท่ากับ $2.5 H$ ซึ่งเท่ากับ $2.5 \times 64 = 160 \mu s$



รูปที่ 2.24 ส่วนประกอบของสัญญาณวิดีโอ

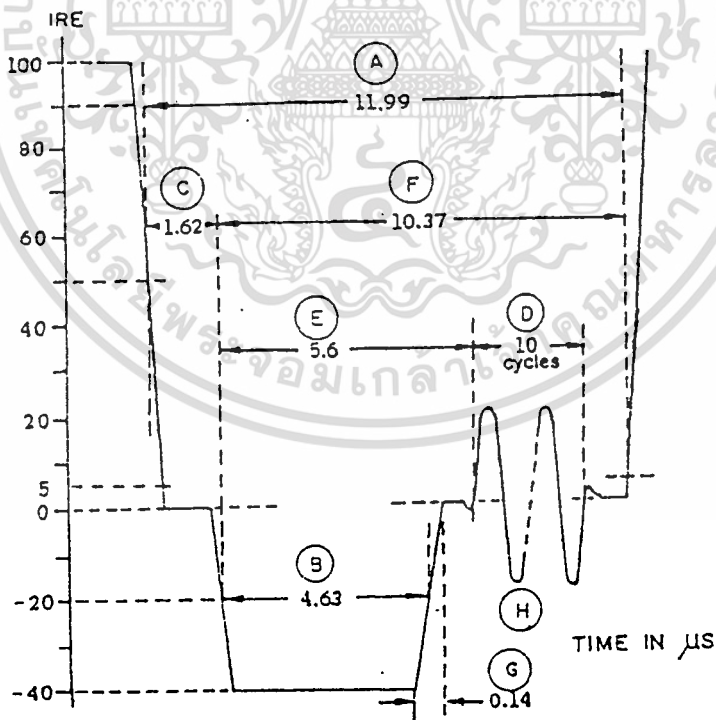
เพื่อให้ช่วงซิงค์ทางแนวนอนถูกต้อง ซิงค์ทางแนวตั้งจะแทรกพัลส์เข้ามาเป็น $H/2$ จะเริ่มสแกนจากฟิลด์แรกและเลื่อนไป $H/2$ เมื่อเริ่มจะเปลี่ยนฟิลด์ซิงค์ทางแนวตั้งได้มาจากการรวมส่วนประกอบของซิงค์ซึ่งมีอีควอไลซิงนำหน้า 5 ลูก ซึ่งใส่ในช่วง $H/2$ และอีควอไลซิงตามหลังการเริ่มสแกนของฟิลด์ที่ 2 จะเริ่มจากจุดกึ่งกลางของเส้นที่ 313

ส่วนของสัญญาณลูมิแนนท์ จะเป็นความสว่างของภาพมีลักษณะคล้ายคลึงกับส่วนประกอบของสัญญาณภาพของสัญญาณโทรทัศน์ขาวดำจะมีความแตกต่างกันบ้างก็ตรงที่มีสัญญาณซิงค์สีซึ่งมีความถี่เดียวกันกับสัญญาณซับแคร์เรียร์ของสีรวมอยู่ด้วยเท่านั้น

ส่วนของสัญญาณโครมิแนนท์ จะประกอบด้วยสัญญาณสีสองสัญญาณรวมกันอยู่โดยมีเฟสของคลื่นพาหะต่างกันอยู่ 90 องศา สัญญาณสีทั้งสองนี้อยู่ในรูปของแอมพลิจูดซับเพรสแคร์เรียร์ไฮด์แบนด์ทั้งคู่ ซึ่งโดยที่มุมของเฟสและขนาดสัญญาณสีนี้จะคอยควบคุมสีและความอิ่มตัวของสีที่ต้องการส่งและต้องการรับ

2.3.6 ค่ามาตรฐานของไลน์ซิงค์และไลน์แบลงค์กึ่ง

		MNC-72	AL-B TOLERANCE
A	BLANKING	11.99 μ s	9.0 ~ 15.0 μ s
B	SYNC	4.63 μ s	4.6 ~ 4.8 μ s
C	FRONT PORCH	1.83 μ s	1.2 ~ 1.8 μ s
D	BURST	10 cycles	9 ~ 11 cycles
E	SYNC & BREEZE WAY	5.6 μ s	5.5 ~ 5.7 μ s
F	SYNC & BACK PORCH	10.57 μ s	10.5 μ s
G	SYNC RISE-FALL-TIME	0.14 μ s	0.1 ~ 0.3 μ s
H	SC FREQUENCY (MHZ.)	4.43361875	\pm 5 Hz



รูปที่ 2.25 ค่ามาตรฐานของซิงค์และแบลงค์กึ่งทางแนวนอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คาบของเส้น (H) นี้ เป็นระยะเวลาที่ใช้ในการสแกนเสร็จสมบูรณ์ใน 1 เส้นของความถี่ทางแนวนอนเท่ากับ $625 \times 25 = 15,625$ เส้นใน 1 วินาที ฉะนั้นจึงหาค่าระยะเวลาได้จาก

$$H = 1/fH = 1/15,625 = 64 \mu s$$

ช่วงนี้จะถูกรักษา सबัดไลน์แบลคกิ้ง (LB) ค่านี้จะเป็นช่วงเวลาที่ใส่ซิงค์พัลส์ ระยะเวลาที่ลำอิเล็กตรอนจะกลับไว้ที่ระดับต่ำซึ่ง $LB = 0.19 H = 12 \mu s$ ระยะเวลาของ LB จะแบ่งออกเป็น 3 ส่วน เพราะซิงค์จะใส่ไว้เกือบกึ่งกลางช่วงแบลคกิ้ง สัญญาณซิงค์ของเส้น (HS) เป็นพัลส์เล็ก ๆ ที่มีความสำคัญมากจะถูกส่งจากด้านส่งไปยังเครื่องรับ เพื่อที่จะทำให้การสแกนทางแนวนอนของเครื่องรับถูกต้อง ความกว้างของ $HB = 1.075 H = 4.7 \mu s$ และมีไรซไทม์น้อยกว่า $0.25 \mu s$

ไหล่น้ำจุดเริ่มต้นของช่วงนี้จะไม่เริ่มที่แบลคกิ้ง แต่จะตามหลังจุดเริ่มต้นของแบลคกิ้งประมาณ 2% ของคาบของเส้นซึ่งระยะนี้เรียกว่าระยะไหล่น้ำ เพื่อให้เวลาของไลน์ซิงค์แต่ละตัวได้เริ่มต้นใหม่ที่ระดับต่ำที่คงที่ และหลีกเลี่ยงจากการสร้างไลน์ซิงค์ในเครื่องรับ การเปลี่ยนแปลงของสีขาและระดับดำของภาพ ซึ่งเป็นการแยกซิงค์ออกจากอิทธิพลของช่วงท้ายของสัญญาณภาพ ซึ่งจะสูงสุดเมื่อระดับขาวเกิดขึ้นในช่วงท้ายการสแกน ช่วงนี้แทนด้วยระดับขาวที่เกิดขึ้นให้เป็นระดับดำทำให้การเริ่มต้นของสัญญาณซิงค์ของเส้นถูกต้อง ไหล่น้ำเท่ากับ $2.5\% H = 1.5 \mu s$ และไหล่น้ำหลัง = $5.8 \mu s$ ระดับของสัญญาณภาพโดยทั่วไปจะกำหนดให้ระดับของการมอดูเลทของคลื่นพาหะของซิงค์จะให้การมอดูเลท 100% เพราะการมอดูเลทแบบเนกกาทิฟเมื่อมีระดับขาวซึ่งระดับสัญญาณจะลดลงไปทางลบ แต่ช่วงแบลคกิ้งรักษาไว้ที่ 70% และยอดของระดับขาวซึ่งระดับ 10% ซึ่งค่า 10% ของคลื่นพาหะของภาพนี้จำเป็นต่อเครื่องรับระบบอินเตอร์แคร์เรียร์ เพื่อป้องกันคลื่นพาหะเสียงจะให้ความถี่ 5.5 MHz

2.3.7 ช่วงเวลาของสัญญาณแบลคกิ้งทางแนวนอน

ระยะระหว่างการสแกนเส้นทางแนวนอนหรือช่วงทางแนวนอนเท่ากับ $64 \mu s$ เขียนแทนด้วย H เป็นระยะที่ใช้ไปในการสแกนครบ 1 เส้น นับตั้งแต่ลากไปจนถึง सबัดกลับ

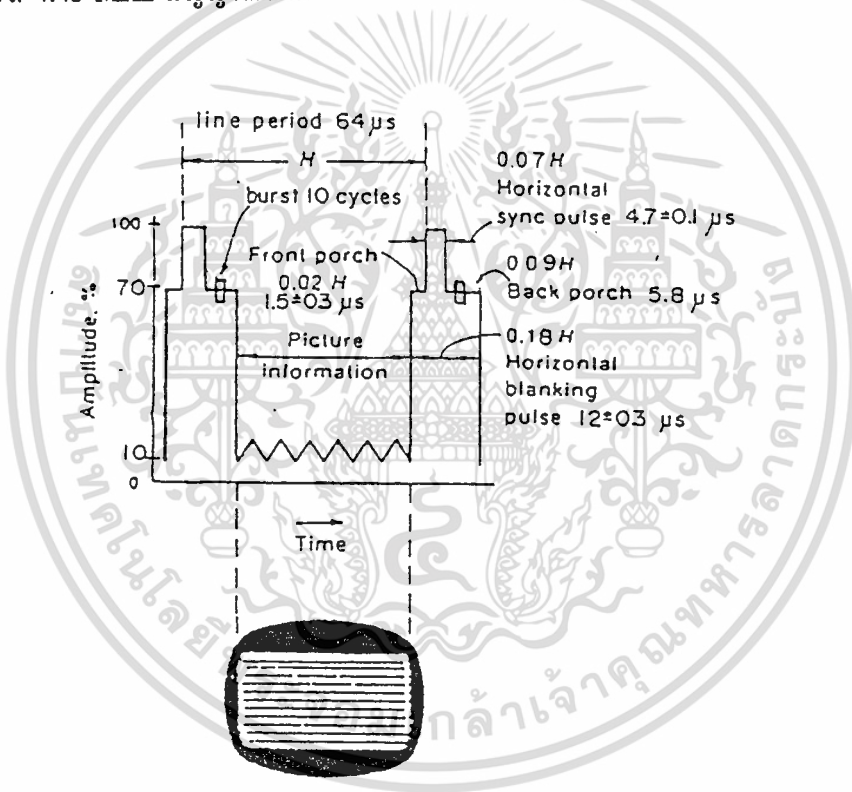
คาบเวลาของสัญญาณแบลคกิ้งทางแนวนอนมีค่าประมาณ 18% ของคาบเวลาของเส้นหรือเท่ากับ $0.18 H$ ช่วงเวลาของสัญญาณแบลคกิ้งทางแนวนอนจึงเท่ากับ $0.18 \times 64 \mu s = 12 \mu s$ นี้เองเป็นเวลาทีลำอิเล็กตรอนใช้ในการ सबัดกลับระหว่างการสแกนทางแนวนอนเส้นต่อเส้นตรงกับช่วงแบลคกิ้งหรือจอมืด

นำคาบเวลาของสัญญาณแบลคกิ้งทางแนวนอน โดยคาบเวลาของ 1 เส้นสแกนมีค่าเท่ากับ $64 \mu s - 12 \mu s = 52 \mu s$ เป็นคาบเวลาของ 1 เส้นสแกนเฉพาะส่วนที่มองเห็น

สัญญาณซิงค์ทางแนวนอนมีขนาด $0.07 H$ หรือเท่ากับ $0.07 \times 64 \mu s = 4.7 \mu s$ วางทับอยู่บนคาบของสัญญาณแบลงค์กึ่งที่เหลือนคาบเวลาของสัญญาณแบลงค์กึ่งทางแนวนอน ซึ่งจะมีค่าเท่ากับ $12 \mu s - 4.7 \mu s = 7.3 \mu s$ โดยประมาณอยู่บนระดับแบลงค์กึ่งเป็นของไหล่หน้าและไหล่หลังนำหน้าและตามหลังสัญญาณซิงค์ตามลำดับ

ไหล่หน้ามีคาบเวลา $0.02 H$ และไหล่หลังมีคาบเวลา $0.09 H$ มากกว่าไหล่หน้ากว่า 4 เท่าตัว หรือไหล่หน้าและไหล่หลังเท่ากับ $1.55 \mu s$ และ $5.8 \mu s$ โดยประมาณ

ไหล่หลังต้องมีคาบเวลาอย่างน้อยเท่ากับ $5.8 \mu s$ เพื่อจัดไว้สำหรับเป็นช่วงระยะเวลาของสัญญาณเบิร์ส 4.43 MHz สัญญาณซิงค์ทาง



รูปที่ 2.26 ช่วงเวลาของสัญญาณแบลงค์กึ่งทางแนวนอน

ในทางปฏิบัติของวงจรหักเหทางแนวนอน ที่คาบเวลาของสัญญาณแบลงค์กึ่งยาวกว่าเวลาสะบัดกลับเล็กน้อย และบางส่วนของเส้นลากไปบริเวณจุดเริ่มต้นและจุดปลายของเส้นสแกนทุก ๆ เส้นจะถูกลบไปผลจากสัญญาณแบลงค์กึ่งทางแนวนอนนี้แสดงด้วยแท่งดำ ที่ด้านขอบซ้ายและขวาของเรสเตอร์ แสดงในรูปที่ 2.26. แท่งดำด้านขอบขวาตรงกันไหล่หน้าของแบลงค์กึ่งทางแนวนอน

ช่วงก่อนเส้นสะบัดกลับเริ่มต้น เพราะการสะบัดกลับทางแนวนอนเริ่มที่ขอบหน้าของสัญญาณซิงค์
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และก่อนสลับกลับหรือคอนล้าอเล็กตรอนกวาดมาทางขวาถึงระดับแปลงค์ของช่วงไหล่หน้า ซึ่งระดับแปลงค์ของไหล่นานี้ทำให้จอภาพด้านขวามีอกลายเป็นแท่งดำดังกล่าว และในส่วนปลายของเส้นสแกนทางแนวนอนหรือเส้นลากไปทุก ๆ เส้นสแกนจึงถูกลบด้วยสาเหตุดังกล่าว

เส้นสลับกลับเกิดตอนเริ่มขอบหน้าของสัญญาณซิงค์เส้นสลับกลับหรือเส้นฟลายแบคมีคสนิทเพราะระดับซิงค์มีระดับแปลงค์ยิ่งกว่าแปลงค์หรือระดับดำเสียอีก เวลาที่จะนำไปใช้ในการฟลายแบคกล่าวมาแล้วว่าน้อยกว่าคาบเวลาแปลงค์ถึง $12 \mu\text{s}$ ค่าเวลานี้ขึ้นอยู่กับลักษณะวงจรการสแกนโดยทั่วไป ช่วงเวลาฟลายแบคทางแนวนอนจะมีค่าประมาณ $8 \mu\text{s}$ และช่วงเวลาแปลงค์ถึงเมื่อหักช่วงไหล่หน้าออกแล้วยังมีค่ามากกว่าที่ช่วงเวลาฟลายแบคทางแนวนอน ในเครื่องรับจริง ๆ ต้องการก็คือเท่ากับ $11 \mu\text{s}$ โดยประมาณ หรืออาจจะมากกว่าที่ต้องการใช้ในการฟลายแบคหรือสลับกลับถึง $(11 - 8 \mu\text{s}) = 3 \mu\text{s}$ แปลงค์ถึง $3 \mu\text{s}$ ที่เหลือนี้เองจะเป็นแปลงค์ช่วงเริ่มต้นเส้นสแกนทางแนวนอนทางด้านซ้ายของจอภาพในทุก ๆ ช่วงเริ่มต้นเส้นสแกนเกิดแท่งแปลงค์ด้านซ้ายของจอภาพในทำนองเดียวกันที่เกิดทางขอบขวา รายละเอียดของภาพของสัญญาณภาพในรูปการสแกนเฉพาะเส้นลากที่มองเห็นจึงมีคาบเวลาประมาณ $52 \mu\text{s}$ ตามที่กล่าวมาข้างต้น

แท่งดำที่เกิดทางขอบซ้ายและขวาจอภาพจะไม่มีผลเสียต่อภาพเลย เพียงแต่ทำให้ความกว้างของภาพแคบลงเท่านั้น แต่ก็แก้ไขได้โดยการเพิ่มขนาดของสัญญาณพื้นหลังที่เกี่ยวกับการสแกนทางแนวนอนจนกระทั่งได้ความกว้างของภาพตามต้องการ

2.3.8 ช่วงเวลาของสัญญาณแปลงค์กึ่งทางแนวตั้ง

เมื่อสิ้นสุดของการสแกนในแต่ละฟิลด์ และมาถึงตอนสลับกลับของล้าอเล็กตรอน ซึ่งสัญญาณแปลงค์กึ่งทางแนวตั้งจะยกระดับสัญญาณภาพเข้าสู่ระดับดำ ทำให้มองไม่เห็นช่วงสลับกลับทางแนวตั้ง คาบเวลาของแปลงค์กึ่งทางแนวตั้งมีขนาดประมาณ 0.08 V เมื่อ V เท่ากับ $1/50$ วินาที คาบเวลาของแปลงค์กึ่งทางแนวตั้งจึงเท่ากับ $0.08 \times 1/50 = 1,600 \mu\text{s}$ เป็นช่วงเวลายาวนานเพียงพอต่อการลบเส้นสแกนทางแนวนอนได้ถึง $1,600 \mu\text{s} / 64 \mu\text{s} = 25$ เส้น ใน 1 ฟิลด์ (หรือได้มาจาก $0.08 \times 625 = 50$ ได้เหมือนกัน) เพราะฉะนั้นช่วงเวลายาวนานถึง $1,600 \mu\text{s}$ นอกจากลบเส้นลากในแนวตั้งแล้วยังมีช่วงเวลาเหลืออีก ช่วงที่เหลือที่จะลบเส้นลากในแนวตั้งบางส่วนในบริเวณของขอบบนและขอบล่างของจอภาพไปด้วย

ภายในคาบเวลาของการแปลงค์กึ่งทางแนวตั้งหรือพูดง่าย ๆ ว่าภายในสัญญาณแปลงค์กึ่งทางแนวตั้งประกอบไปด้วยสัญญาณซิงค์หลายรูปแบบ ได้แก่ อีควอลไรซิงซิงค์ทางแนวตั้งและซิงค์ทางแนวนอน เราสามารถที่จะใส่ข้อมูลลงไปทีเส้นที่ 17 และ 18 ในฟิลด์คู่และเส้น 330 และ 331 ในฟิลด์คี่ เราเรียกว่าระบบเทเลเทกซ์และยังส่งสัญญาณทดสอบ VITS (Vertical Interval Test Signal)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟลายแบคจริงถูกลบแล้วยังมีผลต่อการลบเส้นสแกนด้านบนของจอภาพด้วยเหมือนกันดังจะอธิบายต่อไป ช่วงระยะเวลาของฟลายแบคในเครื่องรับโดยทั่ว ๆ ไป เมื่อเทียบกับเวลาที่ใช้ในเส้นสแกนในแนวนอนในส่วนล่างของจอภาพได้ $8 \frac{1}{2}$ เส้น แล้วลบออกจากคาบแบลนค์กึ่งในแนวตั้ง 25 เส้น สแกนหรือประมาณในแนวนอน 17 เส้นสแกนที่ถูกแบลนค์บริเวณส่วนบนของจอภาพ

เพราะฉะนั้นใน 1 เฟรมของภาพที่มองเห็นในแนวตั้งจะมีภาพไม่เต็มจอในบริเวณส่วนบนของจอภาพช่วงแบลนค์ไป 17 เส้น ในขณะที่ส่วนล่างถูกแบลนค์ 3 เส้น และถ้าคิดในหนึ่งเฟรมของภาพตัวเลขนี้ก็เป็น 2 เท่า ผลที่เกิดจากคาบเวลาของแบลนค์ทางแนวตั้งนอกจากจำเป็นต้องการใช้ช่วงระยะเวลาของฟลายแบคทางแนวตั้งแล้ว และจะยังทำให้ภาพใน 1 เฟรมส่วนบนและส่วนล่างของราสเตอร์แบลนค์ไป

2.3.9 สัญญาณซิงค์ทางแนวตั้ง

สัญญาณซิงค์ทางแนวตั้งจะประกอบด้วยอิกวอไลซิงพัลส์ และพัลส์ทางแนวตั้งที่มีลักษณะคล้ายฟันปลา และสัญญาณซิงค์ทางแนวตั้งที่ถูกบรรจุไว้ในช่วงระยะเวลาระหว่างการสิ้นสุดการสแกนในเฟรมหนึ่งกับการเริ่มต้นของการสแกนอีกเฟรมหนึ่ง มาทำความเข้าใจกับความหมายของรูปแบบของสัญญาณซิงค์ทางแนวตั้งคาบเวลาแบลนค์กึ่งทางแนวตั้งเป็นช่วงระยะเวลาของสัญญาณซิงค์ทางแนวตั้งหรือเป็นช่วงระยะเวลาที่ภาพถูกกำจัดหรือถูกแบลนค์มีคตินิท สัญญาณวีดีโอภายในคาบเวลานี้ทำหน้าที่เพียงกระตุ้นให้ Vertical Timebase ด้านรับเริ่มต้นและสิ้นสุด Vertical flyback เท่านั้น ช่วงระยะเวลานี้บ่งบอกในรูปของการสแกนในแนวนอน ซึ่งเท่ากับ 25 เส้น ในระบบ CCIR 25 เส้น หรือเท่ากับเวลา $25 \times 64 \mu s = 1600 \mu s$ Vertical Timebase ในเครื่องรับทำงานที่ความถี่ 50 Hz

พัลส์ซิงค์ทางแนวตั้งที่มีลักษณะคล้ายฟันปลาเป็นชุดของพัลส์กว้าง $27.3 \mu s$ จำนวน 5 พัลส์ แต่ละลูกจะมีระยะเวลา half line interval $H/2$ ในเครื่องรับแยกพัลส์ซิงค์ทางแนวตั้งออกมา เพื่อกระตุ้นออสซิลเลเตอร์ของ Vertical Timebase ให้ทำงานในช่วงฟลายแบคทางแนวตั้งระหว่างฟิล์ดการสแกนพัลส์ซิงค์ทางแนวตั้งที่มีลักษณะคล้ายฟันปลามีช่วงระยะเวลา $2 \frac{1}{2}$ ไลน์ ภายในคาบของแบลนค์ทางแนวตั้งจำนวนทั้งหมด 25 เส้น

Post Vertical Pulse suppression period เป็นคาบเวลาของซิงค์พัลส์ทางแนวนอนที่ไม่มีข้อมูลของภาพจำนวน $17 \frac{1}{2}$ เส้น ในเวลาที่ยาวนานเพียงพอสำหรับเครื่องรับในการสิ้นสุดการฟลายแบคทางแนวตั้งก่อนที่รายละเอียดของภาพของฟิล์ดใหม่เริ่มสแกนอีกครั้งหนึ่งของข้อมูลภาพในช่วงรักษาระดับไว้ ณ ระดับแบลนค์หรือเรียกว่า รายละเอียดของภาพถูกขจัดระหว่างคาบเวลาของพัลส์นี้กับชุดของสัญญาณซิงค์พัลส์ทางแนวตั้งเป็นชุดของอิกวอไลซิงพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อีควอไลซิงพัลส์มีขนาดความกว้างของพัลส์แคบมาประมาณ $2.3 \mu\text{s}$ จำนวน 2 ชุด ๆ ละ 5 พัลส์ มีช่วงระยะเวลาชุดละ $2 \frac{1}{2}$ เส้น แต่ละชุดอยู่หน้าและหลังสัญญาณซิงค์พัลส์ทางแนวตั้ง เรียกว่า Pre-vertical sync equalizing pulse และ post equalizing pulse ซึ่งอีควอไลซิงพัลส์จำเป็นต้องมีอย่างนี้ เพื่อให้การแยกสัญญาณซิงค์ทางแนวตั้งทางเครื่องรับทั้งฟิล์มคู่และฟิล์มเดี่ยวออกมาในลักษณะรูปร่างและไทม์มิ่งตรงกัน

ฟิล์มคู่และฟิล์มเดี่ยวของการสแกนของลำอิเล็กตรอนแบบสลับเส้นแต่ละฟิล์มประกอบด้วยเส้นสแกนเป็นจำนวนเส้นที่ vertical timebase จะถูกกระตุ้นให้ทำงานที่กึ่งกลางเส้นสแกนทางแนวนอนเมื่อสิ้นสุดฟิล์มหนึ่ง

ฟิล์มซึ่งสิ้นสุดการสแกนของข้อมูลภาพที่จุดกึ่งกลางเส้นสแกนทางแนวนอนเรียกว่า ฟิล์มคู่ และฟิล์มซึ่งสิ้นสุดการสแกนที่ตำแหน่งปลายสุดเส้นสแกนเรียกว่า ฟิล์มเดี่ยว

2.4 องค์ประกอบของสัญญาณเทเลเท็กซ์

2.4.1 การรวบรวมข่าวสารและการผลิตข้อมูล

ข้อมูลข่าวสารส่วนหนึ่งจะถูกส่งตรงมาจากแหล่งข้อมูลอื่น ๆ โดยจะผ่านทางสายโทรศัพท์ ถูกแปลงให้เป็นข้อมูลเดียวกันเก็บไว้ในหน่วยความจำของคอมพิวเตอร์กลาง ซึ่งข่าวสารที่รวบรวมมานี้จะต้องเป็นข่าวสารที่ทันต่อเหตุการณ์ เพราะฉะนั้นจะต้องมีทีมข่าวที่ดีและมีระบบออนไลน์ที่ดี

2.4.2 การส่งข้อมูล

ข้อมูลที่พร้อมจะเผยแพร่จะถูกเปลี่ยนเป็นสัญญาณโทรศัพท์ โดยเครื่องเอ็นโค้ดเดอร์และส่งไปพร้อมกับสัญญาณโทรศัพท์ จะประกอบไปด้วยเส้นจำนวนหลายร้อยเส้น แต่มีเส้นส่วนหนึ่งที่สำรองไว้สำหรับสัญญาณเทเลเท็กซ์ เทเลเท็กซ์ระบบ UK จะทำการส่งข้อในช่วงเบลงคั้งซึ่งเป็นช่วงที่ไม่ได้ใช้งานของสัญญาณโทรศัพท์ ซึ่งในช่วงนี้จะมีเส้นสแกนอยู่ประมาณ 16 เส้นต่อฟิล์ม ส่วนการใช้งานจะใช้เพียง 2 เส้นเท่านั้น แต่ละเส้นข้อมูลนี้จะถูกทำให้อยู่ในรูปแบบที่เหมาะสม โดยการเข้าโค้ดแบบ NRZ และมีบิตเรทประมาณ 6.9375 Mb/s รูปคลื่นของข้อมูลจะซิงโครไนซ์เพื่อสะดวกต่อการกินตัวบิต และไบต์ข้อมูลโดยจะประกอบไปด้วยแอดเดรสของแถวอักขระตลอดจนคำสั่งควบคุมและโค้ดของอักขระของเทเลเท็กซ์

รูปคลื่นของสัญญาณนั้นจะถูกจัดให้เหมาะสมด้วยฟิลเตอร์ เพื่อที่จะลดทอนการแทรกสอดของสัญญาณในเส้นทางการส่งและให้มีความคงทนต่อสัญญาณรบกวนที่ดีที่สุด

ในรูปแบบการเข้าโค้ดของสัญญาณไบนารีแบบต่าง ๆ นั้น พิจารณาที่ความเร็วในการส่งและ

เอกสารความสะดวกรวดในการถอดรหัสแล้วเราเลือกโค้ดแบบ NRZ นี้เนื่องจากมีบิตเรทที่สูงมาก ซึ่งแบนวิดท์
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะกว้างและมีรูปแบบที่ง่ายต่อการดีโค้ด ที่เครื่องรับการมีบิตเรทสูง ๆ นั้นจะทำให้เวลาที่เข้าไปได้สั้น และจากการทดลองภาคสนามในปี 1974 พบว่าที่ความเร็วดังกล่าวที่ใช้งานอยู่นี้จะมีความเหมาะสมกับแบนวิดธ์ 5.5 MHz และ 5 MHz ใช้ในยุโรปบางประเทศของระบบโทรทัศน์มากที่สุด โดยเฉพาะอย่างยิ่งได้มีการปรับปรุงภาคเครื่องรับ เช่น การใช้ SAF (Surface Acoustic Filter) ในการซิงโครไนส์เทคเตอร์และการปรับปรุงเครื่องถอดรหัส จะทำให้ความเชื่อถือได้ของระบบมีมากขึ้น เพื่อลดทอนความผิดพลาดที่เกิดจากสัญญาณรบกวนและการผิดเพี้ยนของข้อมูล แอคเคอเรสของอักขระและคำสั่งควบคุมจะถูกเข้ารหัสแบบแอมมิงโค้ด โดยที่จะทำการแก้ไขการผิดพลาดครั้งแรก และทำการตรวจข้อผิดพลาดครั้งที่ 2 ให้อีกครั้งส่วนการตรวจสอบของข้อมูลจะใช้ไบต์ของพาริตีที่ขนาด 128 ไบต์สำหรับโค้ดของข้อมูล 123 ตัว การใช้พาริตีนี้เป็นรูปแบบการตรวจสอบความผิดพลาดของข้อมูลแบบง่าย ๆ ที่นำมาใช้หากดีโค้ดข้อมูลและตรวจพบว่าพาริตีผิดพลาดไปก็จะไม่นำไบต์ของอักขระตัวนั้นไปเก็บ โดยจะแทนตำแหน่งนั้นด้วยอักขระว่างเราจะใช้วิธีเช่นนี้กับการแก้ไขข้อผิดพลาดของโค้ดอักขระ 256 ตัวที่ใช้ในระบบเทเลเทกซ์ และเนื่องจากระบบจะใช้การส่งข้อมูลวนเวียนกันมาดังนั้นข้อมูลที่ถูกต้องจะถูกส่งวนมาอีกครั้ง

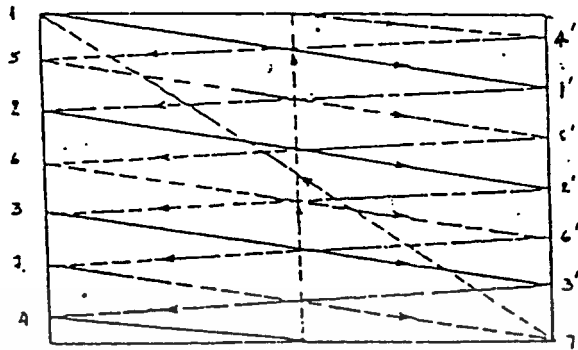
2.4.3 การรับข้อมูล

เครื่องรับโทรทัศน์ที่สามารถรับสัญญาณเทเลเทกซ์ได้นั้นจะต้องมีเครื่องดีโคเดอร์ทำหน้าที่ในการแยกสัญญาณโทรทัศน์ที่เป็นส่วนของสัญญาณเทเลเทกซ์ออกจากสัญญาณภาพโทรทัศน์ นอกจากนี้ดีโคเดอร์ยังมีหน่วยความจำที่ใช้ในการเก็บข้อมูลไว้

ข้อมูลในแต่ละหน้าจะถูกส่งไปยังเครื่องรับโทรทัศน์ และวนเวียนตั้งแต่หน้าแรกจนถึงหน้าสุดท้ายจะวิ่งวนอยู่อย่างนี้ด้วยความเร็วสูง

ในการปรากฏภาพบนจอโทรทัศน์ให้เราเห็นนั้น ซึ่งเกิดจากการสแกนของหลอดภาพจำนวน 25 ภาพใน 1 วินาที และในระบบ 625 เส้น โดยวิธีสแกนนั้นจะแบ่ง 1 ภาพออกเป็น 2 ฟิวด์ (1 FLAME : 2 FIELD) ฟิวด์ละ $625/2 = 314.5$ เส้น ฟิวด์หนึ่งจะสแกนเฉพาะเส้นคี่ อีกฟิวด์หนึ่งจะสแกนเฉพาะเส้นคู่ ดังรูปที่ 2.27

ดังนั้นสัญญาณภาพที่สถานีจัดส่งมาจะแบ่งออกเป็นเส้น ๆ โดยมีสัญญาณที่เรียกว่า สัญญาณซิงค์ทางแนวนอน (Horizontal Synchronizing Hsync) เป็นตัวบอกมีสัญญาณซิงค์ทางแนวตั้ง (Vertical Synchronizing : Vsync) เป็นตัวบอกการสแกนแต่ละฟิวด์

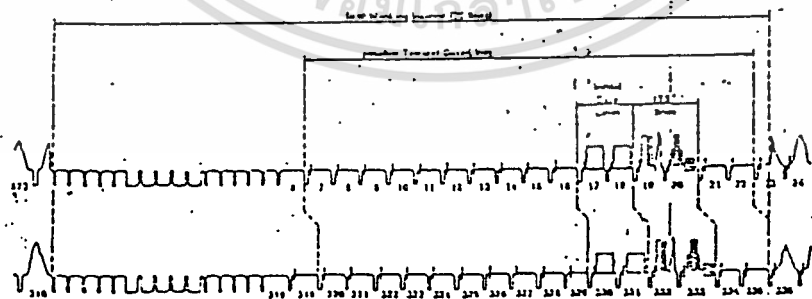


รูปที่ 2.27 การสแกนแบบสลับเส้น



รูปที่ 2.28 สัญญาณซิงค์ทางแนวตั้งและสัญญาณซิงค์ทางแนวนอน

ในช่วงของสัญญาณทางแนวตั้งหรือฟิลด์นั้นจะมีเส้นที่ว่าง ๆ ที่ไม่มีสัญญาณภาพอยู่ 25 เส้น เรียกว่า เส้นแบล็กคิง เพื่อให้เป็นช่วงเวลาของการกลับไปเริ่มต้นฟิลด์ใหม่ของหลอดภาพ



รูปที่ 2.29 เส้นแบล็กคิงที่อยู่ในแบล็กคิงทางแนวตั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.4 ลักษณะของสัญญาณเทเลเทกซ์

ในช่วงเส้นเบรลด์คิง 25 เส้น คือช่วงเส้นที่ 625.5 ถึง 22.5 ของฟิลด์แรก และเส้นที่ 311 ถึง 335 ของฟิลด์หลัง เราสามารถใส่สัญญาณใด ๆ ได้ทุกเส้นแต่เส้นที่เหมาะสมที่สุดคือ เส้นที่ 7-22 และ 320-335 ซึ่งสัญญาณที่ทำการใส่ส่งไปนี่จะเป็นสัญญาณทางดิจิทัลเกิดจากการเข้ารหัสของข้อมูลซึ่งในหนึ่งเส้นสามารถทำการบรรจุข้อมูลได้ถึง 45 ไบต์ หรือ 360 บิต ขนาดข้อมูล 45 ไบต์ นี้จะใช้ในการแสดงผลในหนึ่งบรรทัดของจอภาพ และในหนึ่งจอภาพนั้นจะมีข้อมูลอยู่ 24 บรรทัด (0-23) ซึ่งเรากำหนดเป็นหนึ่งหน้าข้อมูล (Page) ซึ่งในระบบของเทเลเทกซ์แล้วจะทำการส่งข้อมูลเป็นแม็กกาซีน (Magazine) และแม็กกาซีนอาจมีตั้งแต่ 1-8 แม็กกาซีน และในหนึ่งแม็กกาซีน อาจจะมีจำนวนหน้าหลายหน้าด้วยกันเช่น 00-99 [ของ ททบ. 5]

ในการที่จะนำข้อมูลใส่ส่งไปในสัญญาณเทเลเทกซ์ ขึ้นอยู่กับความสามารถของเครื่องส่งกับเครื่องรับ และระบบเทเลเทกซ์ของแต่ละสถานีโทรทัศน์ ถึงแม้ว่าเส้นที่ใช้ในการส่งคือส่งที่ 7-22 และ 320-335 แต่เส้นที่ดีที่สุดในการส่งก็คือเส้นที่ 17-18 และเส้นที่ 330-331 ดังนั้นถ้าใช้เส้นในการส่งมากเท่าใด โอกาสที่จะส่งข้อมูลผิดพลาดก็จะมีมากขึ้น แต่ถ้าทำการส่งเฉพาะเส้นที่ 17-18 และ 330-331 ในการส่งข้อมูลให้ครบหนึ่งแม็กกาซีนก็จะใช้เวลานานมาก เพราะการส่งสัญญาณจะเป็น 50 ฟิลด์/วินาทีของที และถ้าหากใช้ 2 เส้นก็จะส่งข้อมูลได้ 100 บรรทัดต่อวินาที ถ้าข้อมูลมีหลายเส้นผู้ชมก็จะต้องรอรับข้อมูลเป็นเวลานานมาก ดังนั้นการเลือกจำนวนเส้นในการส่งข้อมูลก็จะขึ้นอยู่กับจำนวนข้อมูลที่จะทำการส่งด้วย

ในส่วนของประเทศไทยนั้นสถานีโทรทัศน์กองทัพบกช่อง 5 ทำการส่งสัญญาณเทเลเทกซ์ โดยมีชื่อว่าอาร์เทกซ์ (Armtex) โดยมีจำนวนข่าวสาร 8 แม็กกาซีน โดยมีแม็กกาซีนละ 100 หน้าคือส่งตั้งแต่ 100-899 และใช้เส้นในการส่ง 8 เส้นต่อฟิลด์ โดยใช้เส้นที่ 11-16 และ 19-20 ในกรณีของฟิลด์ที่ 1 ส่วนในกรณีของฟิลด์ที่ 2 จะใช้เส้นที่ 324-329 และ 330-331 และในเส้นที่ 17-18 และ 330-331 ทางสถานีจะใช้ในการส่งสัญญาณทดสอบ และในปัจจุบันนี้ทาง ททบ. 5 ได้ทำการส่งข้อมูลเพิ่มขึ้นอีกหนึ่งเส้นคือเส้นที่ 21 (332) ทำให้การรับข้อมูลมีความเร็วเพิ่มขึ้นอีกระดับหนึ่ง

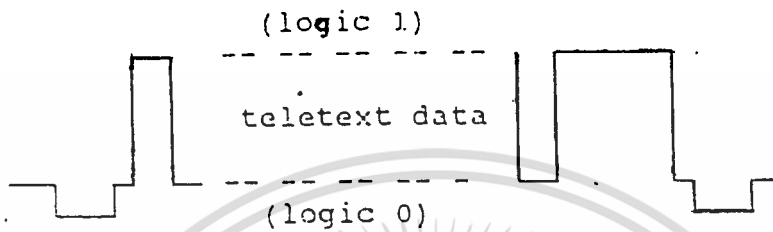
2.4.5 สัญญาณเทเลเทกซ์

ในหัวข้อนี้เราจะมากล่าวถึงสัญญาณเทเลเทกซ์ โดยที่เมื่อทางเครื่องส่งได้ทำการส่งสัญญาณเทเลเทกซ์มาในทางเครื่องรับจะต้องทำการดีโค้ดเอาสัญญาณนั้นออกมา ซึ่งลักษณะของสัญญาณก็จะมีดังต่อไปนี้

1). ในการส่งสัญญาณเทเลเทกซ์นั้นจะส่งรวมมากับสัญญาณโทรทัศน์ แต่สัญญาณเทเลเทกซ์นั้นจะเป็นสัญญาณแบบดิจิทัล (Digital Signal) ซึ่งจะเป็นข้อมูลอนุกรมในลักษณะของสัญญาณ

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

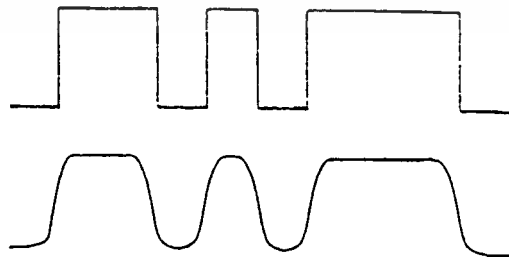
ซิงโครไนส์ (Synchronous Serial Data Signal) โดยมีสัญญาณลอจิก 1 เท่ากับ 66 % ของระดับขาว หรือระดับสูงสุดของสัญญาณภาพ และระดับลอจิก 0 เท่ากับระดับดำหรือระดับต่ำสุดของสัญญาณภาพ



รูปที่ 2.30 แสดงระดับสัญญาณเทเลเทกซ์กับระดับสัญญาณภาพ

2). เส้นสแกน (Scan line)ซึ่งมีความถี่เท่ากับ 15625 Hz หรือมีคาบเวลา 64 ไมโครวินาที แต่เราใช้สัญญาณเทเลเทกซ์ที่มีคาบเวลาเท่ากับ 52 ไมโครวินาที ดังนั้นจึงมีข้อมูลทั้งหมด 45 ไบต์ หรือ 360 บิตต่อเส้น อัตราการส่งข้อมูลจึงเป็น 6.9375 เมกะบิตหรือ 1 บิตมีค่าเท่ากับ 144 นาโนวินาที

3). รูปร่างของสัญญาณเทเลเทกซ์ในการส่งสัญญาณเทเลเทกซ์รวมมากับสัญญาณโทรทัศน์ ซึ่งจะทำให้สัญญาณเทเลเทกซ์มีความเพี้ยนเกิดขึ้น มีรูปร่างคล้ายกับสัญญาณชานน์ ดังนั้นเราจึงต้องมีการปรับแต่งสัญญาณให้กลับคืนมาอยู่ในลักษณะเช่นเดิม คือในลักษณะของสัญญาณดิจิทัล ดังรูปที่ 2.31



รูปที่ 2.31 สัญญาณเทเลเทกซ์ (ก) และเครื่องรับ (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 4). ข้อมูลหนึ่งเส้นซึ่งมีอยู่ด้วยกัน 45 ไบต์จะแทนข้อมูลในหนึ่งบรรทัดและจะมีข้อมูลเป็นมาตรฐาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

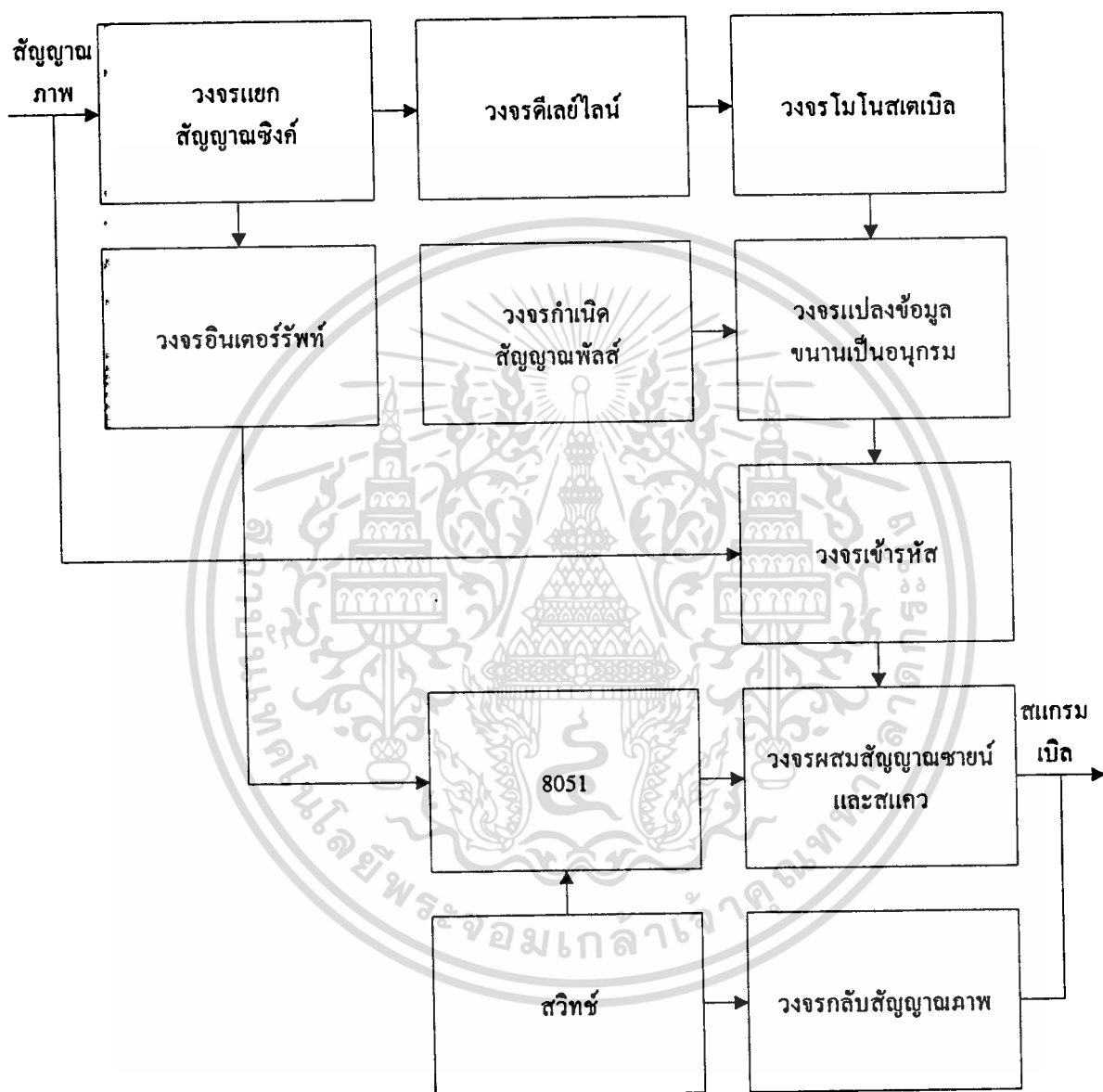
การออกแบบ

จากบทที่ผ่าน ๆ มาจะกล่าวถึงเนื้อหาที่เป็นทฤษฎีของการสแกนเบิล เพื่อให้สามารถเข้าใจการทำงานได้ดียิ่งขึ้น และในบทนี้จะกล่าวถึงการออกแบบและการสร้างวงจรจริงในการทำโครงการนี้ ซึ่งจะมียอดประกอบ 2 ส่วน คือ ส่วนการสแกนเบิลและส่วนของการดีสแกนเบิล ซึ่งการสแกนเบิลและดีสแกนเบิลจะใช้สัญญาณชานน์กับสแควร์อย่างละ 3 ความถี่และมีการกลับสัญญาณภาพ ซึ่งในส่วนของวงจรการสแกนเบิลและดีสแกนเบิลจะประกอบไปด้วยส่วนที่เป็นฮาร์ดแวร์และซอฟต์แวร์ โดยซอฟต์แวร์เป็นตัวกำเนิดสัญญาณรูปคลื่นชานน์และสัญญาณสแควร์ให้กับวงจร โครงสร้างที่เป็นส่วนของวงจรการสแกนเบิลประกอบด้วย

1. วงจรแยกสัญญาณซิงค์
2. วงจรหน่วงสัญญาณ
3. วงจรโมโนสเตเบิล
4. วงจรกำเนิดสัญญาณพัลส์
5. วงจรแปลงข้อมูลจากขนานเป็นอนุกรม
6. วงจรเข้ารหัส
7. วงจรผสมสัญญาณชานน์และสัญญาณสแควร์
8. วงจรกลับสัญญาณภาพ
9. วงจรอินเตอร์รัพท์ 8051

โครงสร้างของวงจรสแกนเบิลสามารถแสดงเป็นบล็อกไดอะแกรมดังรูปที่ 3.1 ซึ่งแสดงส่วนต่าง ๆ ของวงจรโดยแยกออกมาเป็นบล็อกต่าง ๆ สามารถนำวงจรในแต่ละบล็อกไปปรับปรุงแก้ไข เพื่อเพิ่มประสิทธิภาพในการทำงานให้ดียิ่งขึ้นไปอีกได้ โดยดูที่แนวทางการพัฒนาจะระบุปัญหาและแนวทางในการพัฒนาของแต่ละบล็อก

§.1 การทำงานของวงจรสแตมเบิล



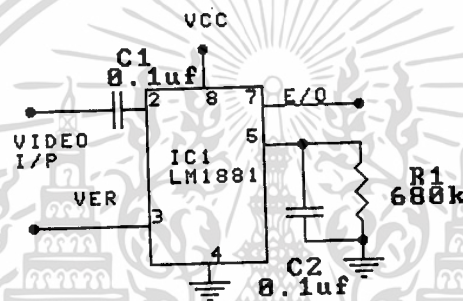
รูปที่ 3.1 บล็อกไดอะแกรมการสแตมเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.1 วงจรแยกสัญญาณซิงค์ (Sync Separator)

การทำงานของวงจร

จากวงจรรูปที่ 3.2 เป็นวงจรแยกสัญญาณซิงค์ จะแยกสัญญาณแบ่งฟิลด์คู่และฟิลด์คี่โดยใช้ ไอซี LM 1881 ทำหน้าที่แยกสัญญาณทั้งสองโดยป้อนสัญญาณวีดีโอผ่านคาปาซิเตอร์อินพุทเข้าที่ขา 2 ของไอซี LM 1881 และให้เอาท์พุทที่ขา 3 เป็นสัญญาณเวอร์ซิงค์และที่ขา 7 เป็นสัญญาณแบ่งฟิลด์คู่และฟิลด์คี่ สัญญาณเวอร์ซิงค์ที่ได้จะมีความถี่ 50 Hz นำไปป้อนเข้าวงจรสร้างสัญญาณอินเตอร์รัพท์ และสัญญาณแบ่งฟิลด์คู่และฟิลด์คี่นำไปป้อนเข้าวงจรหน่วงสัญญาณ

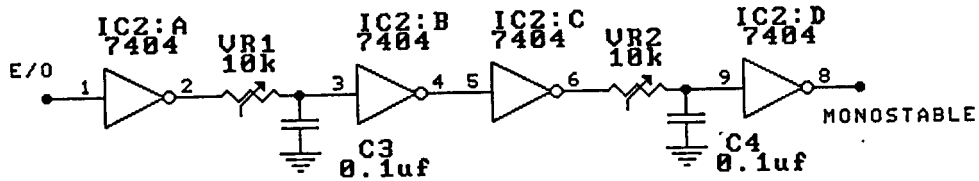


รูปที่ 3.2 วงจรแยกสัญญาณซิงค์

3.1.2 วงจรหน่วงสัญญาณ (Delay Line)

การทำงานของวงจร

จากวงจรในรูปที่ 3.3 เป็นวงจรหน่วงสัญญาณโดยใช้วงจร RC ในการหน่วงสัญญาณ สัญญาณที่ป้อนเข้ามาผ่านอินเวอร์เตอร์ซึ่งจะช่วยให้รูปสัญญาณดีขึ้น แล้วผ่านวงจร RC หน่วงเวลา ในช่วงแรกจะมีรูปสัญญาณที่ล่าหลังสัญญาณจริงประมาณ 4 ms ผ่านอินเวอร์เตอร์เพื่อปรับแต่งสัญญาณอีกครั้ง แล้วส่งเข้าวงจรหน่วงเวลาอีกครั้งหนึ่งให้สัญญาณล่าหลังประมาณ 6 ms เพราะถ้าใช้เพียงช่วงเดียวจะทำให้การปรับแต่งเลือกตำแหน่งทำได้ยาก จึงต้องเพิ่มวงจรหน่วงเวลาขึ้นมาอีกหนึ่งช่วงทำให้การปรับแต่งง่ายขึ้น แล้วส่งผ่านอินเวอร์เตอร์เพื่อปรับแต่งสัญญาณและส่งต่อไปยังวงจรโมโนสเตเบิล

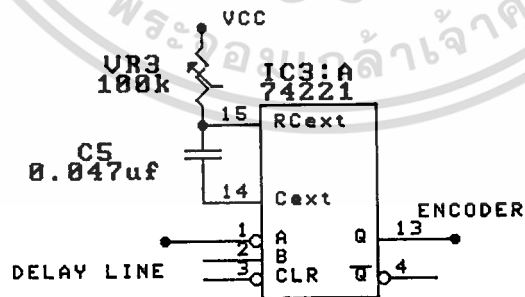


รูปที่ 3.3 วงจรหน่วงสัญญาณ

3.1.3 วงจรโมโนสเตเบิล (Monostable)

การทำงานของวงจร

จากวงจรในรูปที่ 3.4 ใช้ไอซี 74LS221 ในการปรับแต่งความกว้างของสัญญาณที่หน่วงเวลาแล้ว ให้มีความกว้างประมาณ 50 μ s ซึ่งเท่ากับจำนวนสัญญาณคล็อก 8 ลูก ที่ใช้ในการสร้างรหัสไปควบคุมเครื่องดีสแกรมเบิ้ลโดยป้อนสัญญาณเข้าที่ขา 1 และสามารถปรับความกว้างของรูปคลื่นเอาต์พุตที่ขา 13 ได้โดยปรับค่าความต้านทานแบบเก็อกมา เพื่อให้รูปคลื่นเอาต์พุตมีความกว้าง 50 μ s แล้วป้อนเข้าแอนด์เกต (IC7:A) ต่อไป



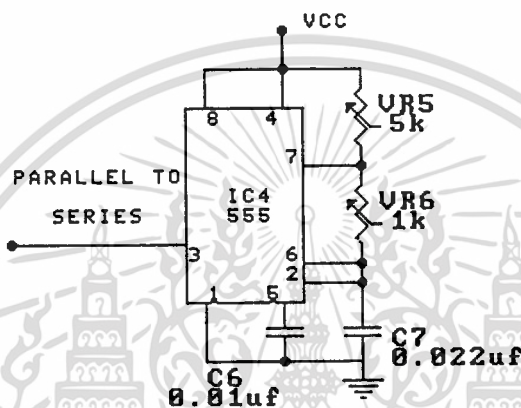
รูปที่ 3.4 วงจรโมโนสเตเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.4 วงจรกำเนิดสัญญาณพัลส์ (Pulse Gennerater)

การทำงานของวงจร

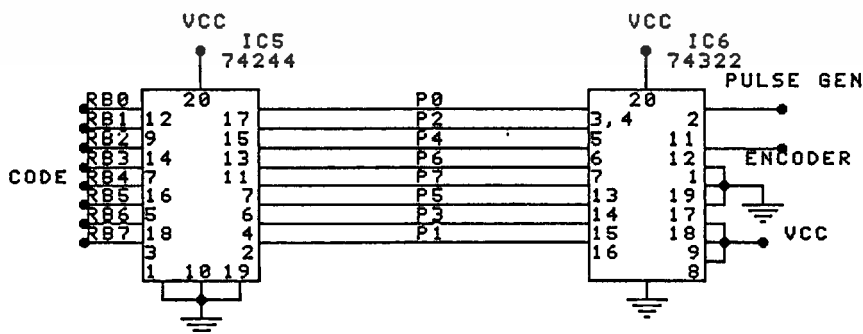
จากวงจรในรูปที่ 3.5 เป็นวงจรสร้างสัญญาณพัลส์ วงจรนี้จะสร้างความถี่ 160 KHz โดยจะใช้ VR5 และ VR6 ในการปรับค่าความถี่ให้ได้ 50% และค่าคาปาซิเตอร์ 0.022 μ F สร้างสัญญาณพัลส์ป้อนออกทางขา 3 แล้วนำไปป้อนเข้าแอนด์เกต (IC7:A) ต่อไป



รูปที่ 3.5 วงจรกำเนิดสัญญาณพัลส์

3.1.5 วงจรแปลงข้อมูลจากขนานเป็นอนุกรม (Parallel to Series)

การทำงานของวงจร



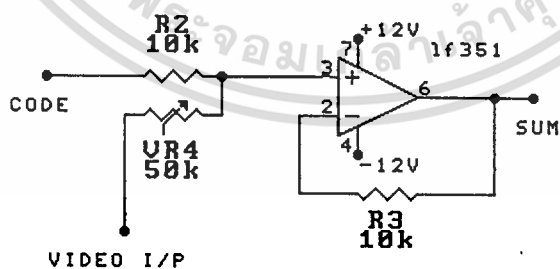
เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 3.6 ใ้วงจรแปลงข้อมูลจากขนานเป็นอนุกรมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 3.6 เป็นวงจรแปลงข้อมูลจากขนานเป็นอนุกรมโดยป้อนรหัส 8 บิตเข้าที่ขา อินพุต 8 ขา ถ้าจะสร้างสัญญาณรหัสออกมาเป็นแบบอนุกรมจะต้องใช้สัญญาณคล็อก 8 ลูกเป็นตัว กระตุ้นซึ่งจะป้อนเข้าที่ขา 2 เมื่อไอซี 74322 อ่านคล็อกครบ 8 ลูกแล้วส่งสัญญาณรหัสที่แปลงเป็น อนุกรมออกมาหนึ่งครั้งทางขา 11 เพื่อนำสัญญาณที่เข้ารหัสไปป้อนเข้าวงจรเข้ารหัสต่อไป

3.1.6 วงจรเข้ารหัส (Encoded)

การทำงานของวงจร

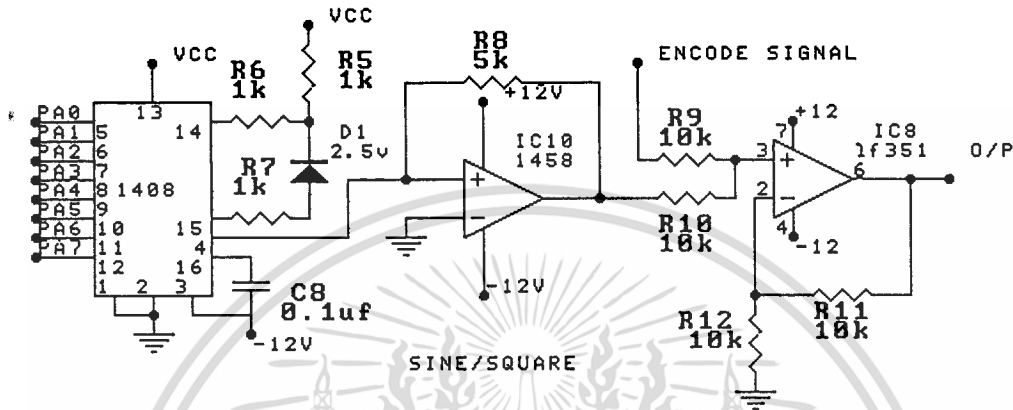
จากวงจรในรูปที่ 3.7 เป็นวงจรเข้ารหัส โดยนำสัญญาณรหัสที่แปลงมาเป็นสัญญาณรหัสที่เป็นอนุกรมแล้วมาทำการรวมกันกับเส้นสัญญาณภาพซึ่งถูกเลือกไว้แล้ว โดยใช้วงจรหน่วงเวลาเป็นตัวกำหนดเส้นว่าจะใช้เส้นใด ในขณะนี้ใช้เส้นที่ 15 เป็นเส้นที่จะส่งสัญญาณรหัส เราต้องปรับ ตำแหน่งของสัญญาณหน่วงเวลาให้ตรงกับเส้นที่ 15 และใช้วงจรโมโนสเตเบิลปรับความกว้างให้ เท่ากับ $50 \mu s$ เพื่อป้อนเข้าแอนด์เกตให้แอนด์กันกับสัญญาณพัลส์ความถี่ 160 KHz จะได้สัญญาณ พัลส์ 8 ลูก เพื่อนำไปป้อนเข้าวงจรสร้างรหัสเป็นแบบอนุกรม เมื่อได้รหัสตามต้องการ จากที่กล่าว ข้างต้นไอซี LF 351 เป็นไอซีที่เป็นวงจรรวมสัญญาณ จะทำการรวมสัญญาณรหัสเข้ากับสัญญาณ ภาพเส้นที่ 15 โดยที่อินพุตจะมี R1 และ VR4 ใช้ในการปรับระดับสัญญาณภาพและสัญญาณรหัส ให้มีความสูงที่เหมาะสม R3 และ R4 ใช้ในการปรับอัตราขยายของออปแอมป์ จะได้สัญญาณ ที่รวมสัญญาณรหัสและสัญญาณภาพเข้าด้วยกันที่ขา 6 ของวงจรแล้วส่งต่อไปที่วงจรผสมสัญญาณ ชาญน์และสแควร์



รูปที่ 3.7 วงจรเข้ารหัส

3.1.7 วงจรผสมสัญญาณซายน์และสัญญาณสแควร์ (Sine and Square Summing)

การทำงานของวงจร



รูปที่ 3.8 วงจรผสมสัญญาณซายน์และสัญญาณสแควร์

จากวงจรรูปที่ 3.8 เป็นวงจรผสมสัญญาณซายน์และสัญญาณสแควร์ ซึ่งมีไอซี MC 1408 เป็นวงจร D/A โดยจะรับสัญญาณดิจิทัลจากพอร์ท A ของไมโครคอนโทรลเลอร์แล้วนำมาแปลงเป็นสัญญาณซายน์และสัญญาณสแควร์ โดยสามารถตั้งโวลเตจเปรียบเทียบได้โดยใช้ D1 เป็นตัวตั้ง จะได้เอาต์พุตที่ออกทางขา 4 ให้มีระดับ 1-1.5 Vp-p แล้วทำการป้อนเข้าวงจรรวมสัญญาณที่อินพุตจะรับสัญญาณวงจรเข้าห้สผ่าน R9 เพื่อลดระดับสัญญาณซายน์และสัญญาณสแควร์มาจากไมโครคอนโทรลเลอร์ 8051 ซึ่งจะมีแอมพลิจูดไม่เกิน 1.5 Vp-p ป้อนเข้าที่ R10 ทำการรวมสัญญาณ ซึ่งจะทำให้สัญญาณภาพที่เข้าห้สแล้วนี้ไปขึ้นอยู่กับสัญญาณซายน์และสแควร์อีกที่ทำให้สัญญาณภาพเกิดการเปลี่ยนแปลงหรือที่เรียกว่าสแกมเบิลนั่นเอง

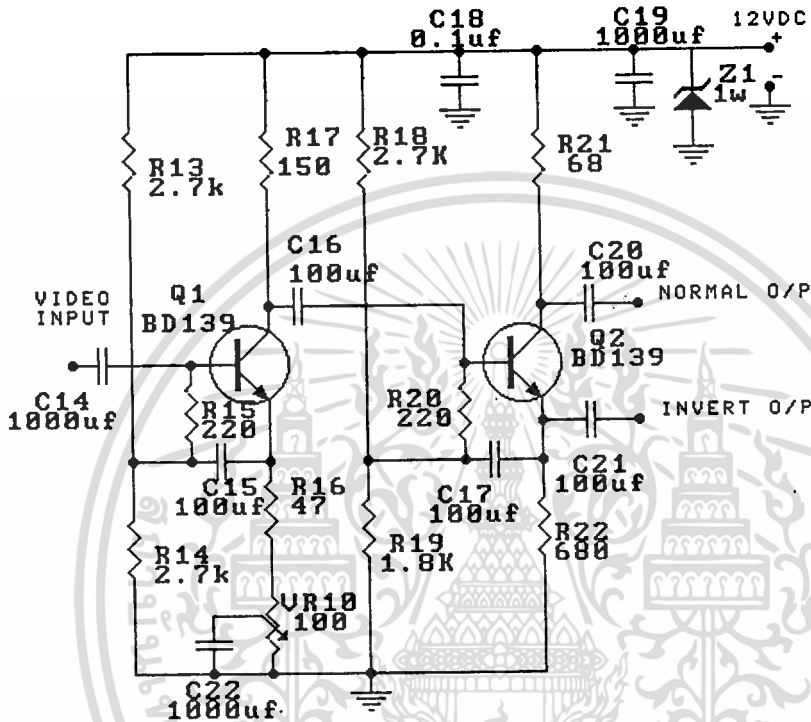
3.1.8 วงจรกลับสัญญาณภาพ (Inverter)

การทำงานของวงจร

จากวงจรในรูปที่ 3.9 เป็นวงจรกลับสัญญาณภาพ โดยป้อนสัญญาณภาพเข้าที่ C14 ซึ่งทำหน้าที่คัปปลิ่งสัญญาณแล้วป้อนเข้าขา B ของทรานซิสเตอร์ Q1 ซึ่งจะทำหน้าที่เป็นวงจรขยายสัญญาณโดยทำการขยายสัญญาณ 5 เท่า ซึ่งจะมีการจัดวงจรโดยใช้ R16, VR10 และ C22 เป็นตัวปรับอัตราขยายแล้วจะให้เอาต์พุตทางขา C ไปเข้าคาปาซิเตอร์คัปปลิ่ง C16 เข้าขา B ของ Q2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจัดวงจรให้เป็นวงจรกลับสัญญาณภาพ โดยถ้าหากสัญญาณที่ออกทางขา C ของ Q2 เป็นสัญญาณภาพปกติและถ้าออกทางขา E ของ Q2 จะเป็นสัญญาณที่กลับกันกับสัญญาณภาพปกติ



รูปที่ 3.9 วงจรกลับสัญญาณภาพ

3.1.9 วงจรอินเตอร์รัพท์ 8051 (Interrupt)

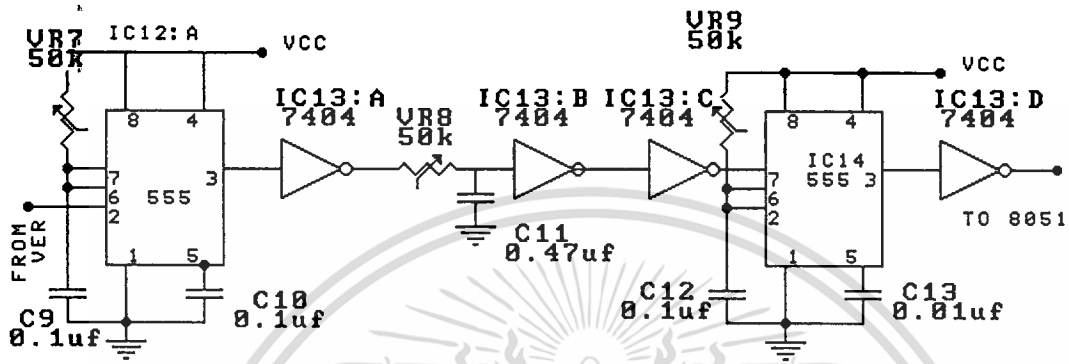
การทำงานของวงจร

จากวงจรในรูปที่ 3.10 เป็นวงจรสร้างสัญญาณอินเตอร์รัพท์โดยนำสัญญาณเวอร์ซิงค์มาป้อนเข้าที่ขา 2 ของไอซี 555 ในช่วงแรกเพื่อปรับความกว้างของสัญญาณเวอร์ซิงค์ให้มีความกว้าง 9 ms แล้วป้อนเข้าวงจรหน่วงสัญญาณ RC เพื่อหน่วงสัญญาณให้ล่าหลัง 5 ms เพื่อให้ช่วงความกว้างที่ระดับ 5 V คร่อมช่วงที่เป็นสัญญาณเวอร์ซิงค์ สัญญาณรหัสที่ผสมมากับสัญญาณภาพแล้วป้อนเข้าไอซี 555 อีกครั้งหนึ่งเพื่อปรับความกว้างของสัญญาณเวอร์ซิงค์ให้มีความกว้างเท่ากับความกว้างของสัญญาณเวอร์เบลนคิกกิ้ง และนำสัญญาณที่ขยายความกว้างแล้วป้อนเข้าอินเวอร์เตอร์ให้ช่วงที่ขยายความกว้างมีลักษณะตรงข้ามแล้วป้อนเข้าไมโครคอนโทรลเลอร์ โดยไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก่ารนำไปใช้

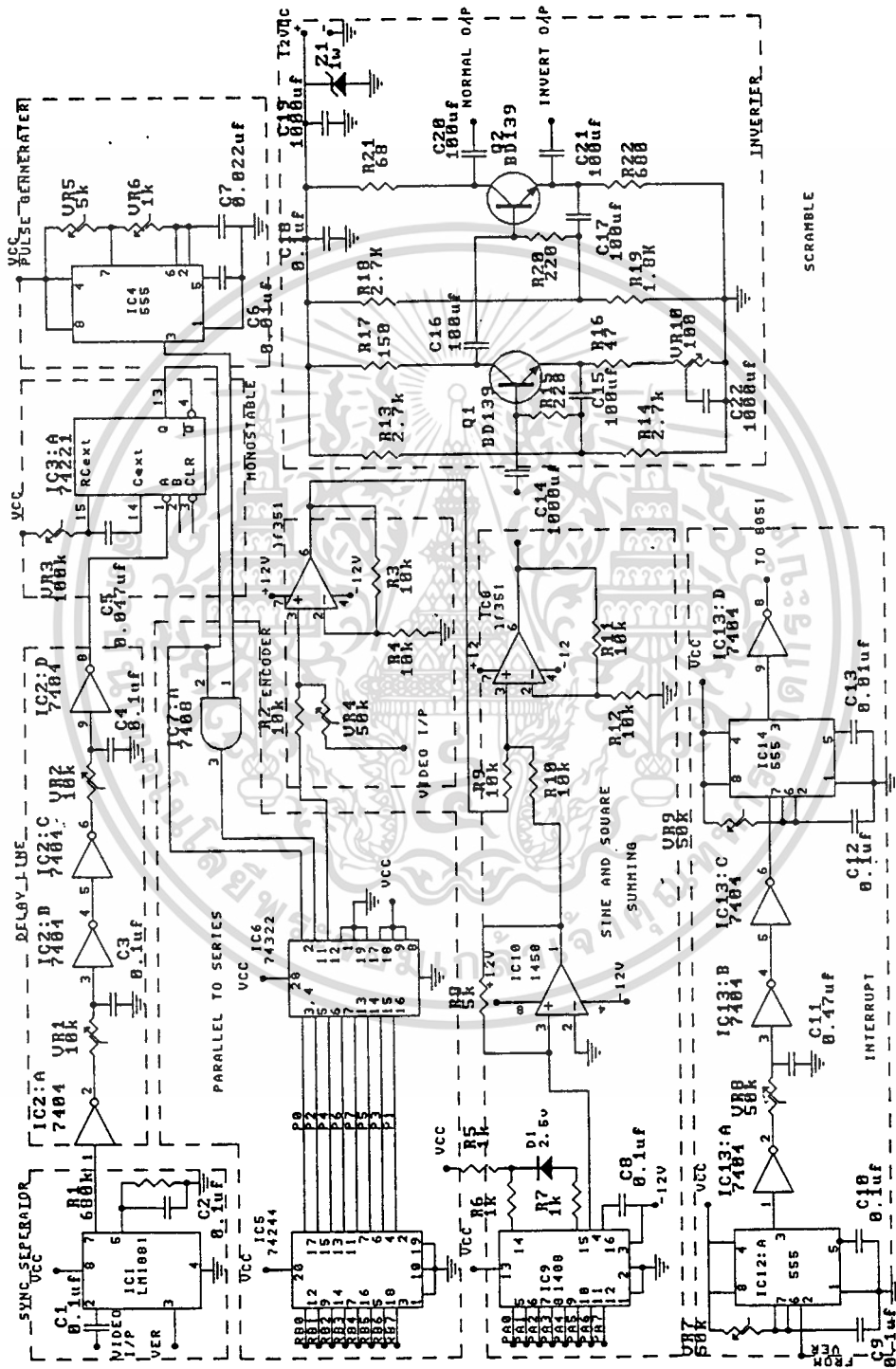
จะไม่สร้างสัญญาณชานน์และสัญญาณสแควร์ตรงบริเวณที่ทำการขยายสัญญาณเวอร์ซิงค์ เป็นการป้องกันสัญญาณรบกวนที่ทำการผสมไม่ให้ถูกรบกวนจากสัญญาณที่ไม่โครคอนโทรลเลอร์สร้างขึ้น



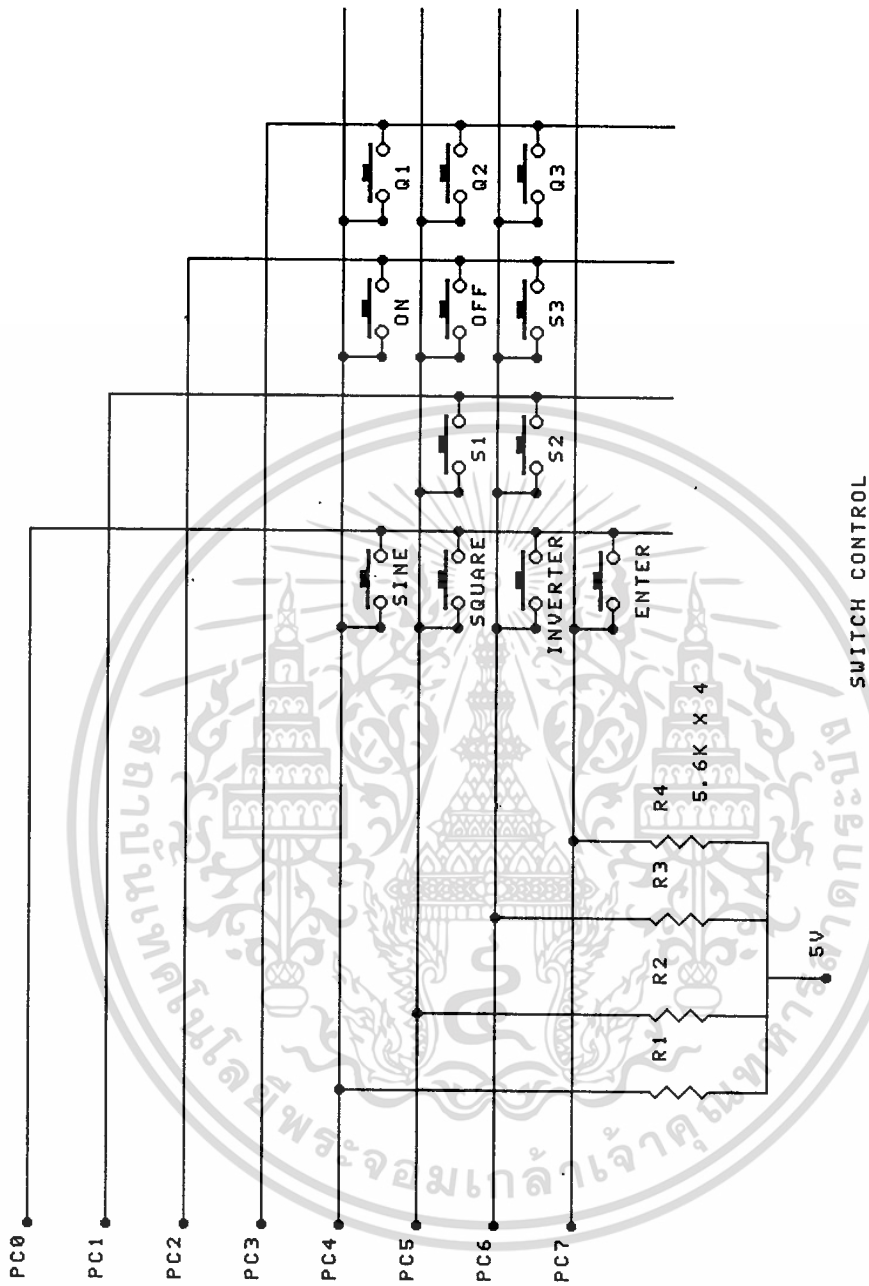
รูปที่ 3.10 วงจรอินเทอร์รัพท์ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.10 วงจรรวมของเครื่องสแกนเปิด

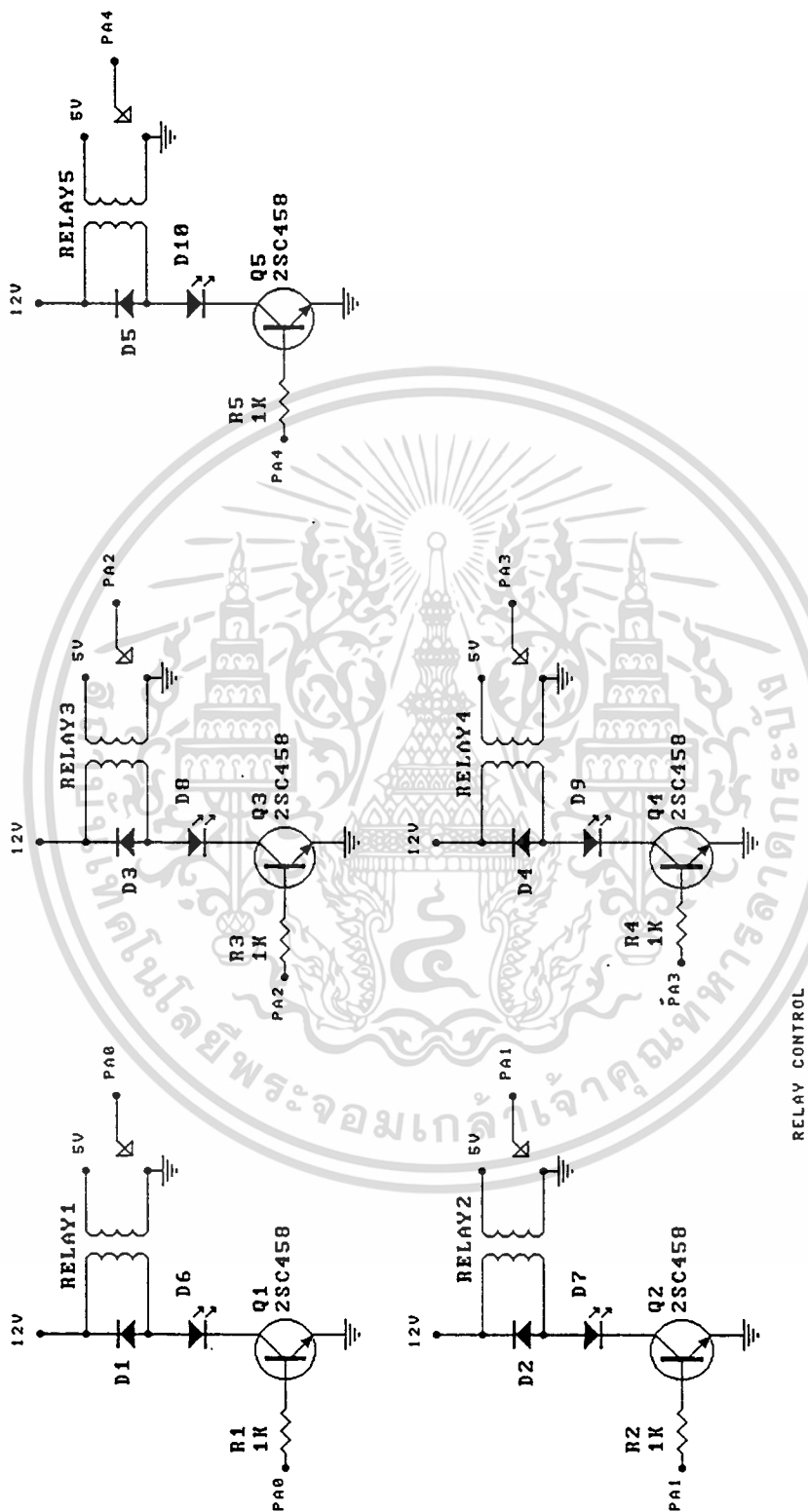


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 3.11 วงจรรวมของภาคสแกนเปิด
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



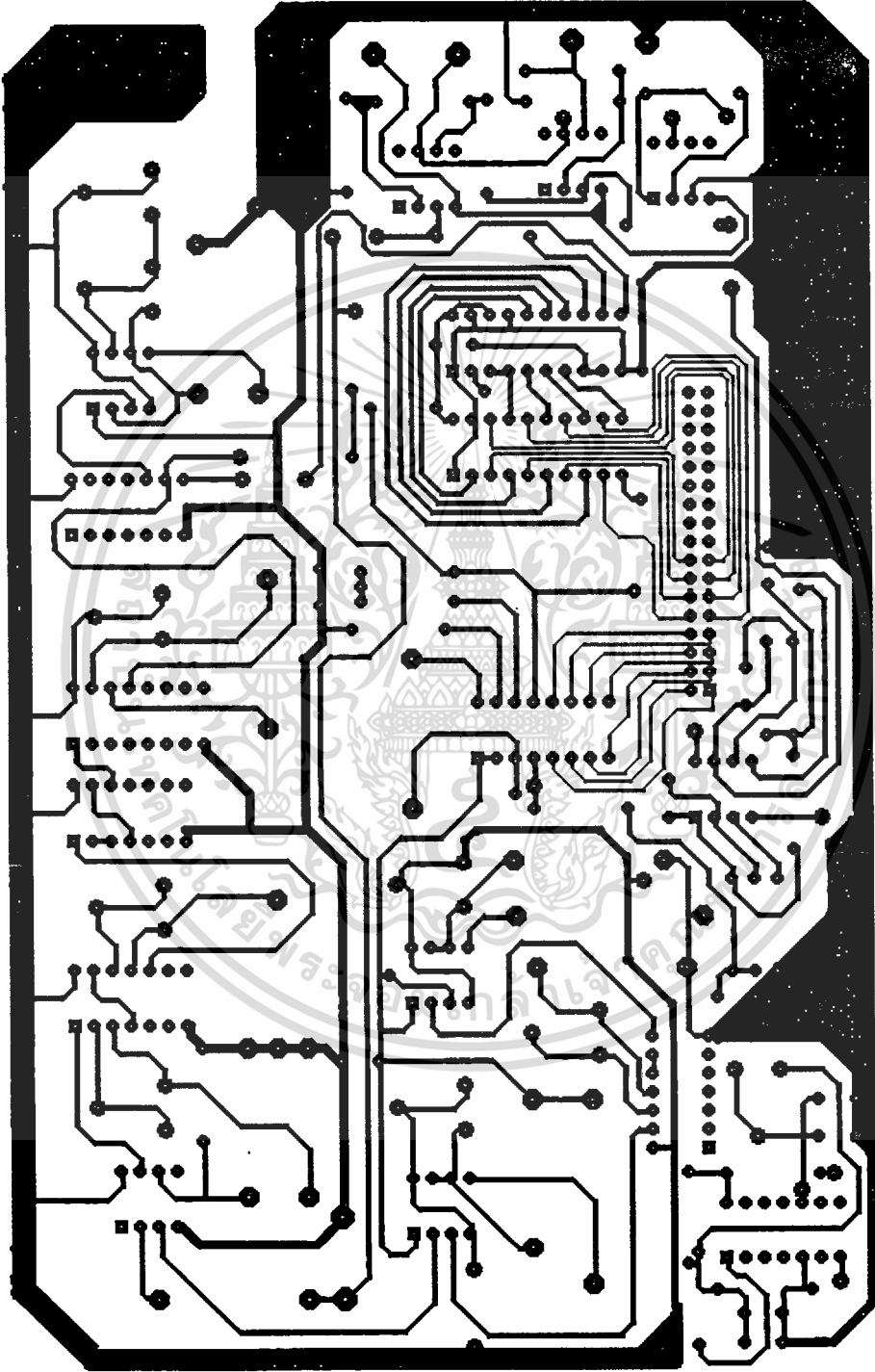
รูปที่ 3.12 วงจรสวิตช์ควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

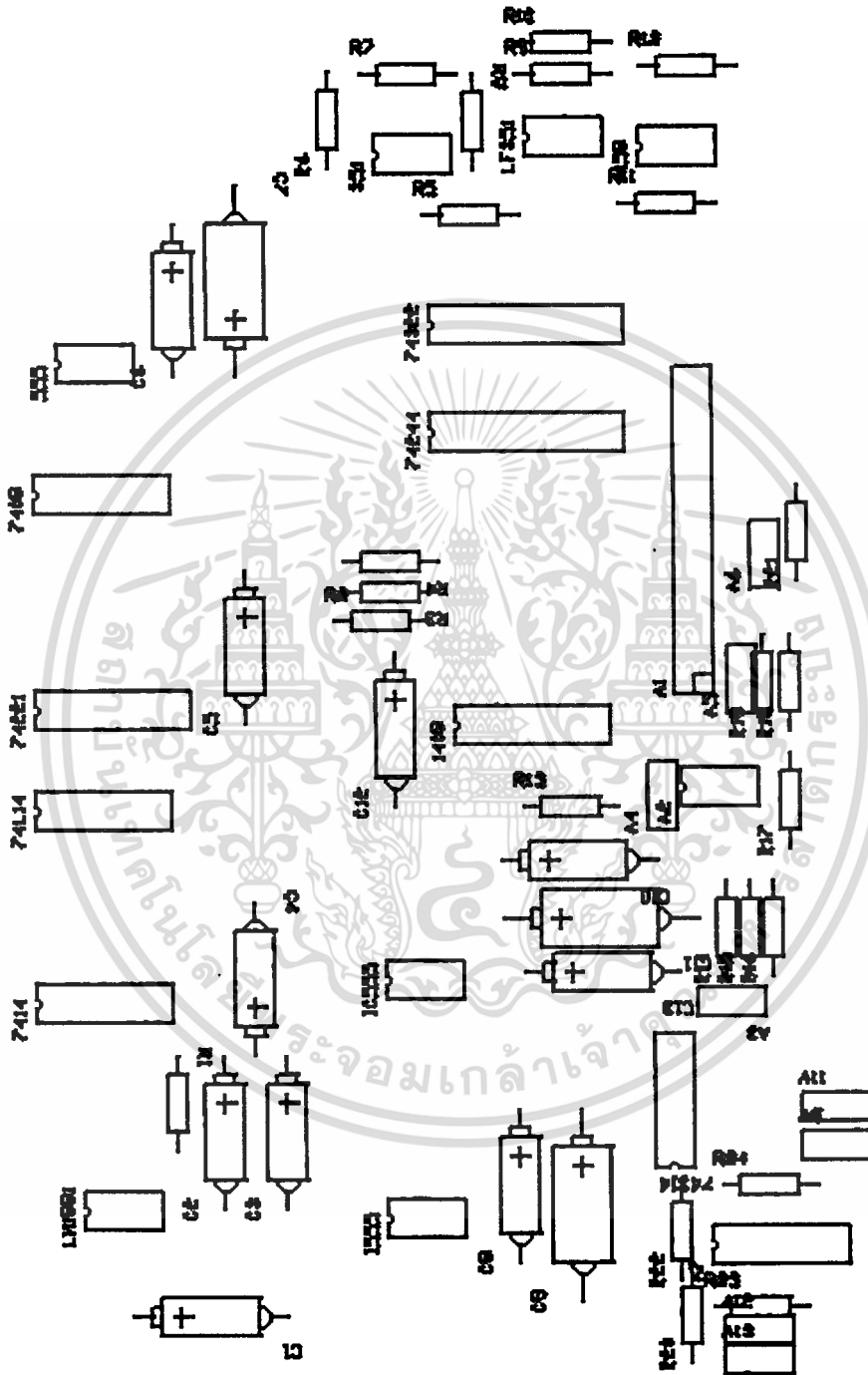


รูปที่ 8.13 วงจรขับรีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 3.14 วงจรพิมพ์ของภาคสกรีมเบิลให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 การวางอุปกรณ์ของภาคสแกนเบ็ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกิจกรรมทางการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ของวงจรสแตมเบิล

อุปกรณ์	ชนิด	ค่า/เบอร์	จำนวน
R1	Cabon	680 K Ω	1
R2,R3,R4,R9,R10,R11,R12	„	10 K Ω	7
R5,R6,R7	„	1 K Ω	3
R13,R14,R18	„	2.7 K Ω	3
R15,R20	„	220 Ω	2
R16	„	47 Ω	1
R17	„	150 Ω	1
R19	„	1.8 K Ω	1
R21	„	68 Ω	1
R22	„	680 Ω	1
VR1,VR2	Potionmeter	10 K Ω	2
VR3	„	100 K Ω	1
VR4,VR7,VR8,VR9	„	50 K Ω	4
VR5	„	5 K Ω	1
VR6	„	1 K Ω	1
VR10	„	100 Ω	1
C1,C2,C3,C4,C8,C9,C10,C12,C18	Milar	0.1 μ F	9
C5	„	0.047 μ F	1
C7	„	0.022 μ F	1
C11	„	0.47 μ F	1
C6,C13	„	0.01 μ F	2
C14,C19,C22	Electrolitics	1000 μ F	3
C15,C16,C17,C20,C21	„	100 μ F	5
D1	Silicon	1N4002	1
IC1	Sync Seperator	LM1881	1
IC2,IC13	TTL	7404	2
IC3	„	74221	1
IC5	„	74244	1

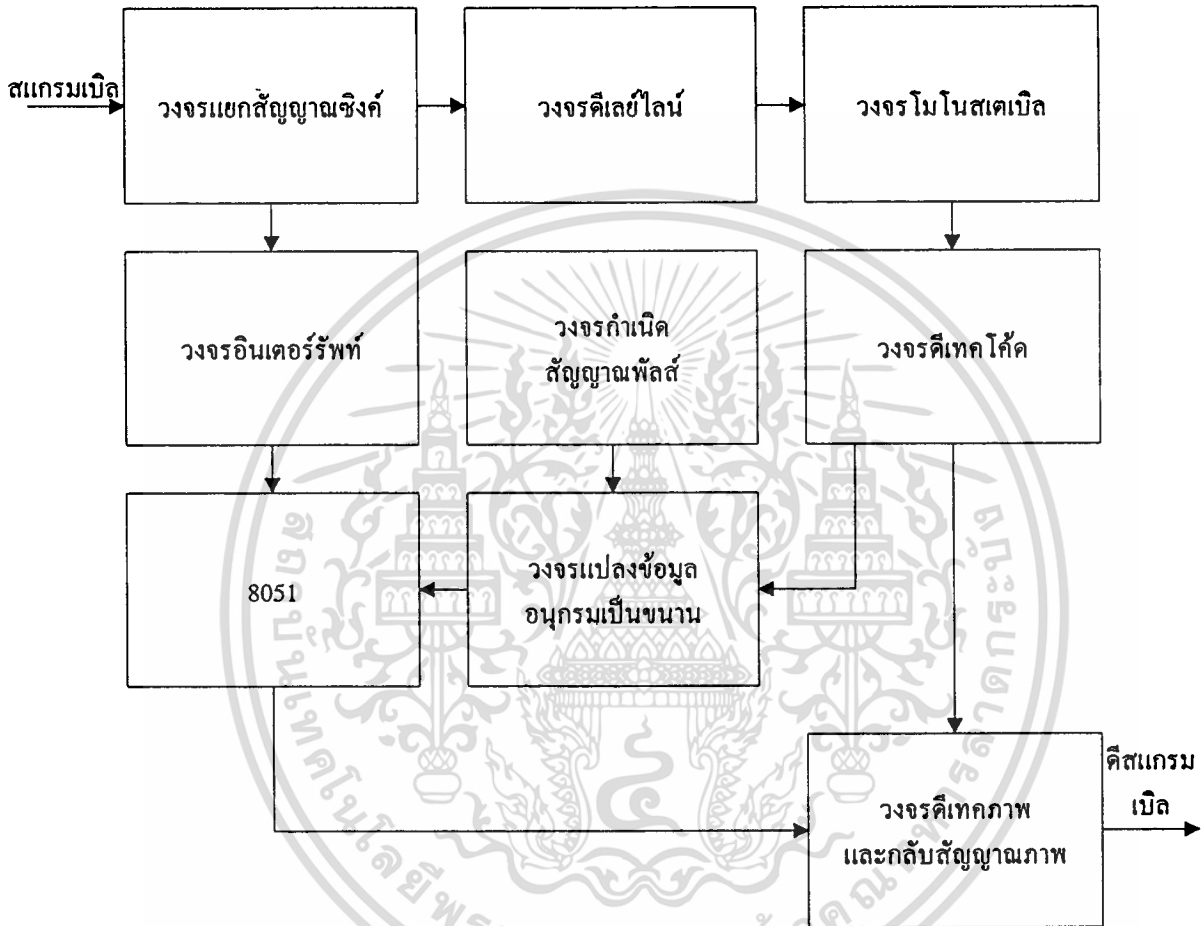
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์	ชนิด	ค่า/เบอร์	จำนวน
IC6	„	74322	1
IC7	„	7408	1
IC8,IC11	OP-AMP	LF351	2
IC10	„	2SC1458	1
IC9	D/A	MC1408	1
IC4,IC12,IC14	Timer	μ A555	3
Q1,Q2	High Freq.Amp	BD139	2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การทำงานของวงจรตีสแกรมเบิล

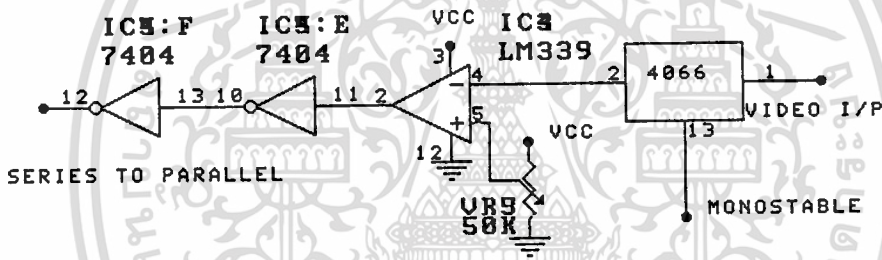


รูปที่ 3.16 บล็อกไดอะแกรมการตีสแกรมเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.2.1. วงจรดีโค้ดเดอร์หรือวงจรดีเทคโค้ด (Decoder)

จากวงจรในรูปที่ 3.15 เป็นวงจรดีโค้ดเดอร์ ซึ่งในการดีเทคสัญญาณซิงค์และสัญญาณแบ่งฟิลด์คู่และฟิลด์คี่จะเหมือนกับวงจรหน่วงสัญญาณ วงจรโมโนสเตเบิล วงจรอินเวอร์ตอร์ฟท์จะเหมือนกับเครื่องสแกนเบล โดยจะกล่าวต่อจากวงจรโมโนสเตเบิล ซึ่งจะทำหน้าที่ปรับความกว้างของสัญญาณที่ถูกหน่วงเวลาให้ไปอยู่ที่สัญญาณภาพเส้นที่ 15 มีความกว้าง $80 \mu\text{s}$ แล้วป้อนเข้าไอซี 74LS4066 ใช้ในการเปิดเอาสัญญาณวิดีโอ โดยสัญญาณจากวงจรโมโนสเตเบิลจะไป ON ให้ 74LS4066 เปิดเอาสัญญาณที่รวมรหัสกับสัญญาณเส้นที่ 15 ออกมา แล้วนำไปป้อนเข้าไอซี LM 339 ซึ่งเป็นวงจรเปรียบเทียบโดยมันจะทำหน้าที่กำจัดสัญญาณภาพส่วนเกินออกไป ให้เหลือแต่สัญญาณรหัสอย่างเดียว แล้วส่งออกที่เอาต์พุตขา 1 เพื่อส่งต่อไปเข้าวงจรแปลงข้อมูลจากอนุกรมเป็นขนานต่อไป



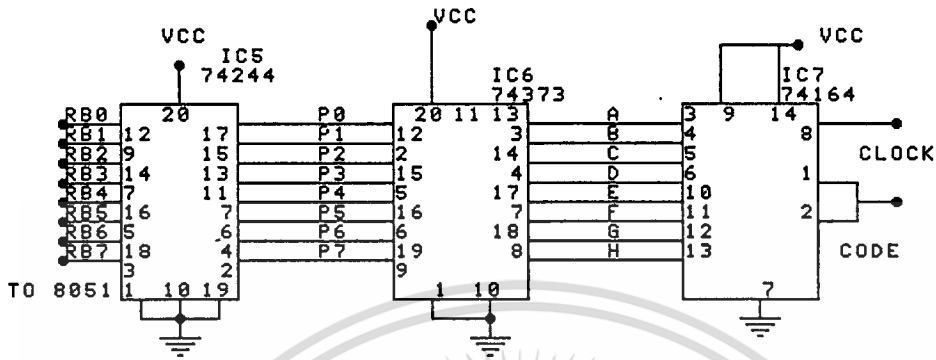
รูปที่ 8.17 วงจรดีโค้ดเดอร์หรือวงจรดีเทคโค้ด

8.2.2. วงจรแปลงข้อมูลจากอนุกรมเป็นขนาน (Series to Parallel)

การทำงานของวงจร

จากวงจรในรูปที่ 3.16 เป็นวงจรแปลงข้อมูลจากอนุกรมเป็นขนาน โดยใช้ไอซี 74LS164 เป็นตัวแปลงข้อมูล โดยป้อนสัญญาณรหัสที่เป็นอนุกรมเข้าขา 1 และขา 2 และใช้สัญญาณคัลลอค 8 ลูก ป้อนเข้าที่ขา 8 ไอซี 74LS164 จะอ่านค่าคัลลอค 8 ลูก แล้วแปลงข้อมูลจากอนุกรมเป็นขนาน ซึ่งจะเป็นลอจิกออกทางเอาต์พุตป้อนเข้าไอซี 74LS373 ซึ่งเป็นไอซี แลทช์ (Latch) ทำหน้าที่แลทช์สัญญาณลอจิกให้มีลอจิกที่คงที่ไม่กระเพื่อม และป้อนสัญญาณเข้าไอซี 74LS244 ซึ่งเป็นไอซีบัฟเฟอร์ใช้เป็นตัวกันไม่ให้ไมโครคอนโทรลเลอร์ดึงกระแสจากไอซี 74LS373 มากเกินไป ที่เอาต์พุตของ ไอซี 74LS244 เข้าพอร์ท B ของไมโครคอนโทรลเลอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

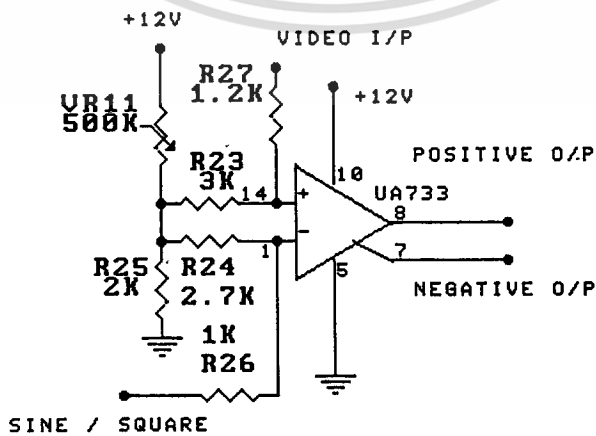


รูปที่ 3.18 วงจรแปลงข้อมูลอนุกรมเป็นขนาน

3.2.3 วงจรดีเทกภาพ (Detector)

การทำงานของวงจร

จากวงจรในรูปที่ 3.17 เป็นวงจรดีเทกภาพใช้ไอซี LM733 ($\mu A733$) ทำหน้าที่เป็น วงจรดีเฟอเรนเชียล โดยป้อนสัญญาณที่มาจากเครื่องสแกนเบ็ด เข้าที่ขา 14 โดยผ่าน R27 เพื่อ ลดระดับแรงดันลงและสัญญาณขาหนี/สแกนเข้ากับ R26 เพื่อลดแรงดันเช่นกัน VR11 และ R25 เป็นตัวจัดแรงดันไบอัสให้กับขา 14 และขา 1 เพื่อให้เกิดความสมดุลที่อินพุตทั้งสอง ทำให้ สามารถหักล้างสัญญาณที่ทำการสแกนเบ็ดมาให้กลับเป็นสัญญาณภาพปกติ



รูปที่ 3.19 วงจรดีเทกภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

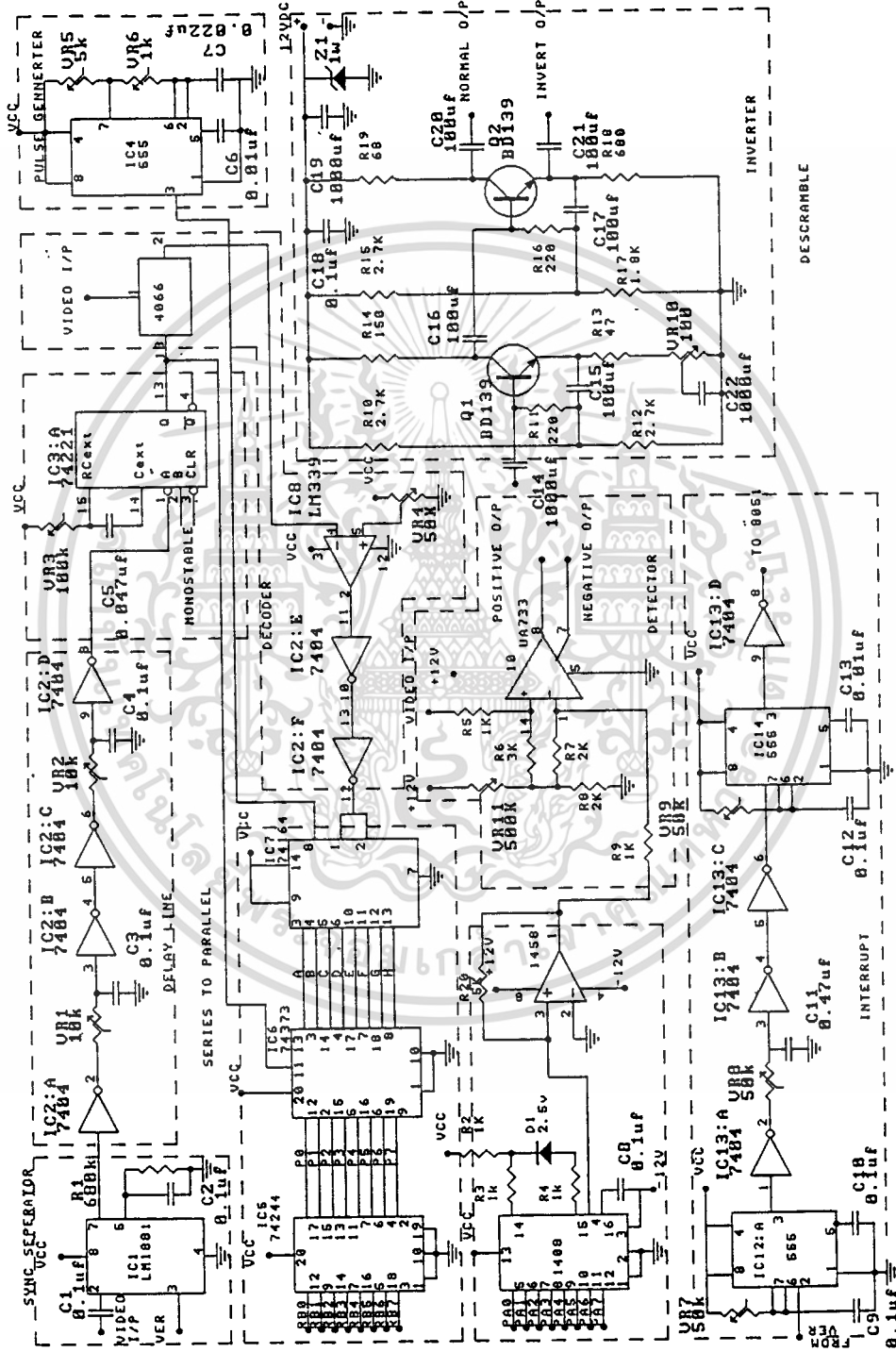
3.24 วงจรรีเลย์ (Relay)

จากวงจรในรูปที่ 3.18 เป็นวงจรขับรีเลย์ ซึ่งจะรับลอจิกแรงดัน 5 V จากพอร์ท B ของไมโครคอนโทรลเลอร์ที่มีระดับแรงดัน 5 V ป้อนเข้า R1 เพื่อลดกระแสเข้าขา B ของทรานซิสเตอร์ Q1 ทำให้ Q1 นำกระแส ซึ่งจะทำให้แรงดัน 5 V ที่ผ่านรีเลย์ผ่าน LED ผ่านขา C และขา E ครบวงจรทำให้รีเลย์นำกระแสซึ่งจะทำให้หน้าคอนแทกต่อเข้ากับไฟ 5 V เพื่อต่อไฟไปเลี้ยงพอร์ท แต่ถ้าหากจากพอร์ท B ของไมโครคอนโทรลเลอร์มีระดับแรงดัน 0 V ป้อนเข้า R1 ทำให้ไม่มีกระแสป้อนเข้า R1 ทำให้ทรานซิสเตอร์ OFF ไม่นำกระแสทำให้ไม่ครบวงจรทำให้รีเลย์ไม่ทำงานและหน้าคอนแทกอยู่ในสภาพเดิมคือ ต่อกับ 0 V แล้วต่อเข้ากับไมโครคอนโทรลเลอร์

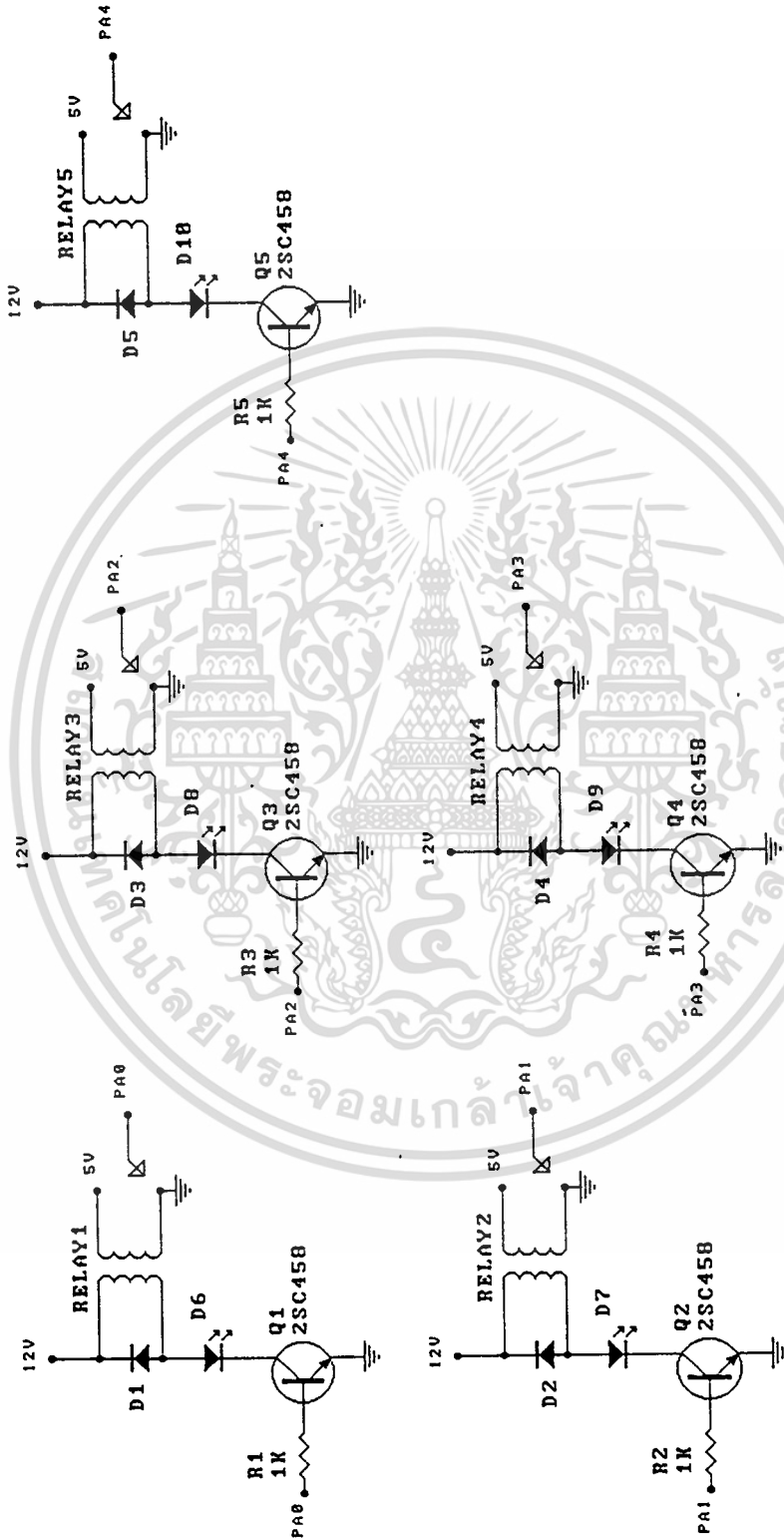


รูปที่ 3.20 วงจรขับรีเลย์

3.2.5 วงจรรวมของเครื่องคิดเลขแบบ

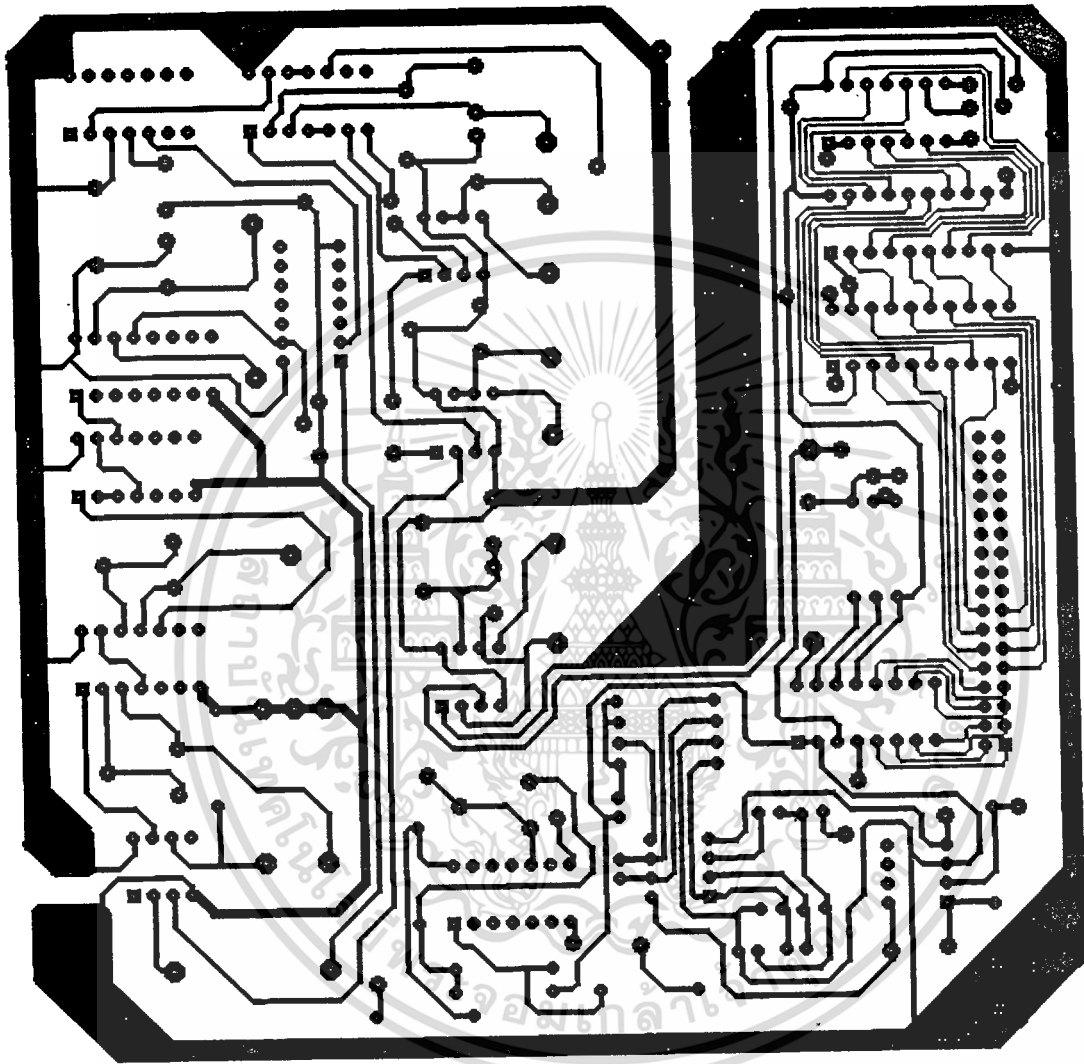


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ **รูปที่ 3.21** วงจรรวมของภาคคิดเลขแบบ
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



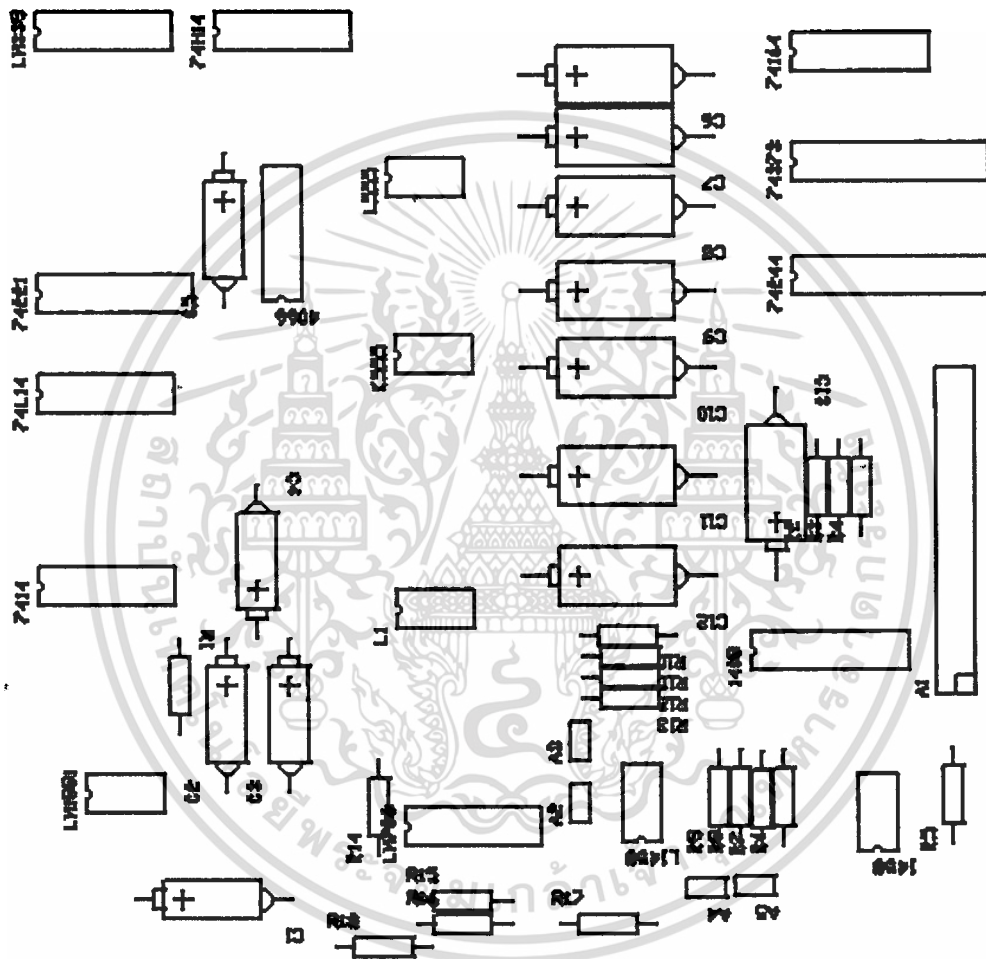
RELAY CONTROL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รูปที่ 3.22 กิจการบริษัท โดยอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.23 วงจรพิมพ์ของภาคดีสแกรมเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.24 การวางอุปกรณ์ของภาคคัสแกรมเบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ของวงจรดีสแกรมเปิด

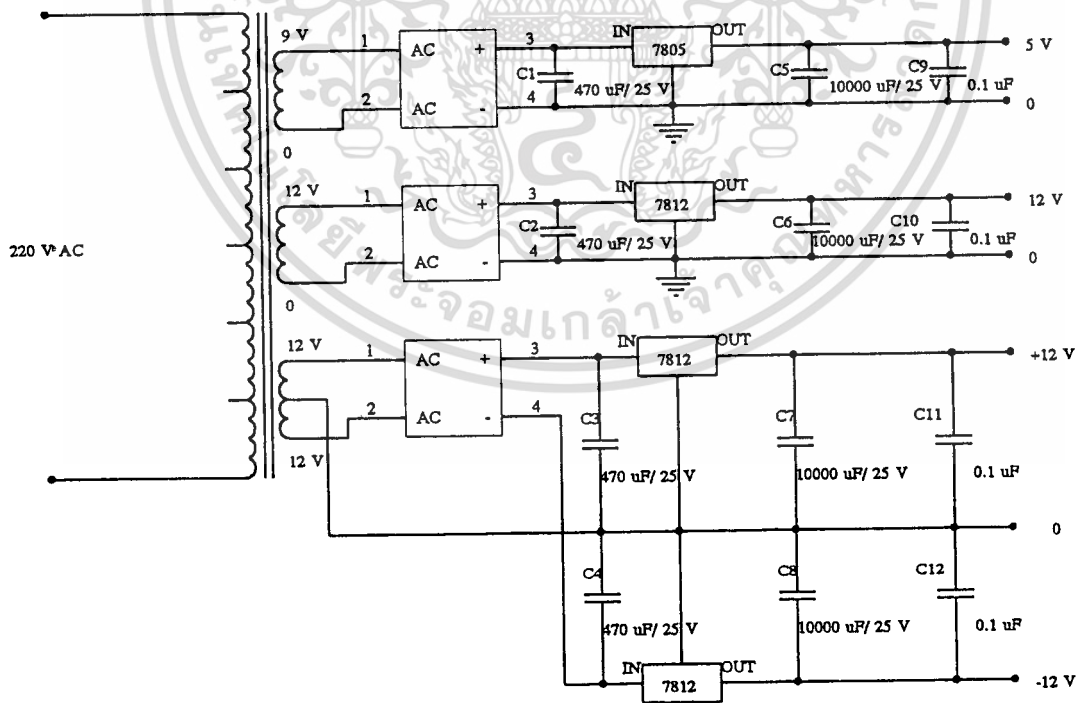
อุปกรณ์	ชนิด	ค่า/เบอร์	จำนวน
R1	Cabon	680 K Ω	1
R2,R3,R4,R9	„	1 K Ω	4
R5	„	1.2 K Ω	1
R6	„	3 K Ω	1
R7,R10,R12,R15	„	2.7 K Ω	4
R8	„	2 K Ω	1
R11,R16	„	220 Ω	2
R13	„	47 Ω	1
R14	„	150 Ω	1
R17	„	1.8 K Ω	1
R18	„	680 Ω	1
R19	„	68 Ω	1
VR1,VR2	Potentionmeter	10 K Ω	2
VR3	„	100 K Ω	1
VR4,VR7,VR8,VR9	„	50 K Ω	4
VR5	„	5 K Ω	1
VR6	„	1 K Ω	1
VR10	„	100 Ω	1
C1,C2,C3,C4,C8,C9,C10,C12,C18	Milar	0.1 μ F	9
C5	„	0.047 μ F	1
C7	„	0.022 μ F	1
C11	„	0.47 μ F	1
C6,C13	„	0.01 μ F	2
C14,C19,C22	Electrolitics	1000 μ F	3
C15,C16,C17,C20,C21	„	100 μ F	5
D1	Silicon	1N4002	1
IC1	Sync Seperator	LM1881	1
IC2,IC13	TTL	7404	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์	ชนิด	ค่า/เบอร์	จำนวน
IC3	TTL	74221	1
IC5	„	74244	1
IC6	„	74373	1
IC7	„	74164	1
IC4,IC12,IC14	Timer	μ A555	3
IC8	OP-AMP	LM339	1
IC9	D/A	MC1408	1
IC10	OP-AMP	2SC1458	1
IC11	„	μ A733	1
Q1,Q2	High Freq.Amp	BD139	2

3.3 วงจรจ่ายไฟ (Power Supply)



รูปที่ 3.25 วงจรจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรจ่ายไฟ

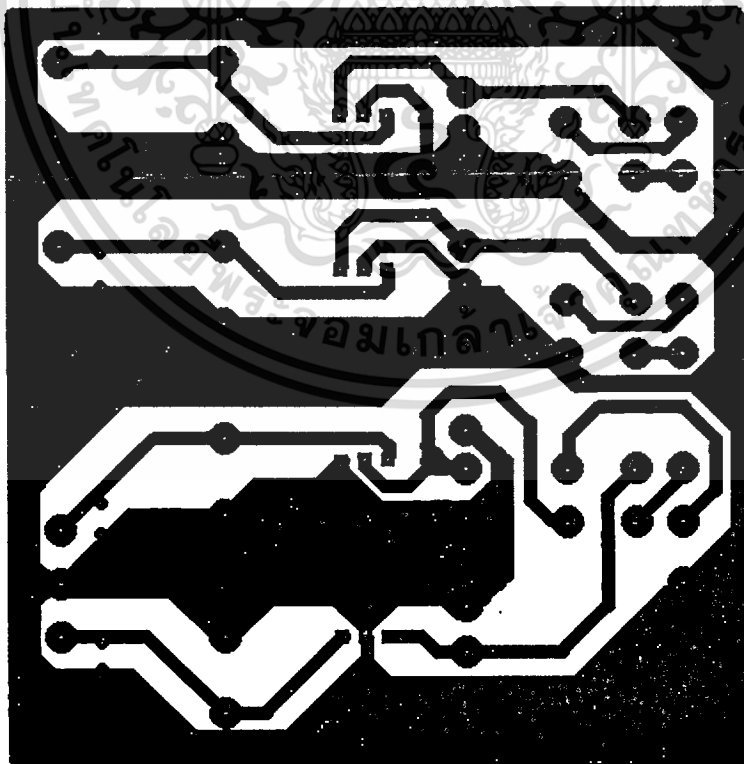
จากรูปที่ 3.18 แสดงวงจรจ่ายไฟสามารถแบ่งออกเป็น 3 ส่วน คือ

ส่วนที่ 1 ส่วนที่จ่ายเลี้ยงวงจรซึ่งประกอบด้วยวงจร แยกสัญญาณซิงค์ วงจรตีเลย์ไลน์ วงจรกำเนิดพัลส์ วงจรแปลงข้อมูลจากขนานเป็นอนุกรมและจากอนุกรมเป็นขนาน จะมีระดับแรงดัน +5 โวลต์

ส่วนที่ 2 ใช้ในการป้อนให้กับวงจรเข้ารหัส และวงจรสร้างสัญญาณ จะมีระดับไฟแรงดัน +12 โวลต์ -12 โวลต์ และกราวด์

ส่วนที่ 3 ใช้ในการจ่ายเลี้ยงให้กับวงจรรีเลย์และวงจรตีเทคภาพและวงจรกลับสัญญาณภาพ ซึ่งมีระดับแรงดันไฟ +12 โวลต์

จากวงจรด้านบนใช้ไอซีเร็กคูลเรเตอร์ เบอร์ LM 7805 LM 7812 LM 7912 เพื่อใช้ในการจัดระดับแรงดันไฟดีซี +5 โวลต์ +12 โวลต์และ -12 โวลต์ โดยเริ่มแรกป้อนแรงดันไฟเอซีให้กับไดโอดเรกติไฟร์แล้วผ่านคาปาซิเตอร์ฟิลเตอร์ จากนั้นก็จะผ่านไอซีเร็กคูลเรเตอร์เพื่อจัดระดับแรงดันไฟให้คงที่ที่เอาต์พุตจะต่อคาปาซิเตอร์คร่อมอีกเพื่อฟิลเตอร์ให้กระแสไฟฟ้าเรียบมากขึ้นเพื่อที่จะนำไปจ่ายให้กับวงจรต่างๆตามที่ได้กล่าวมาข้างต้น



รูปที่ 3.28 วงจรพิมพ์ของภาคจ่ายไฟ

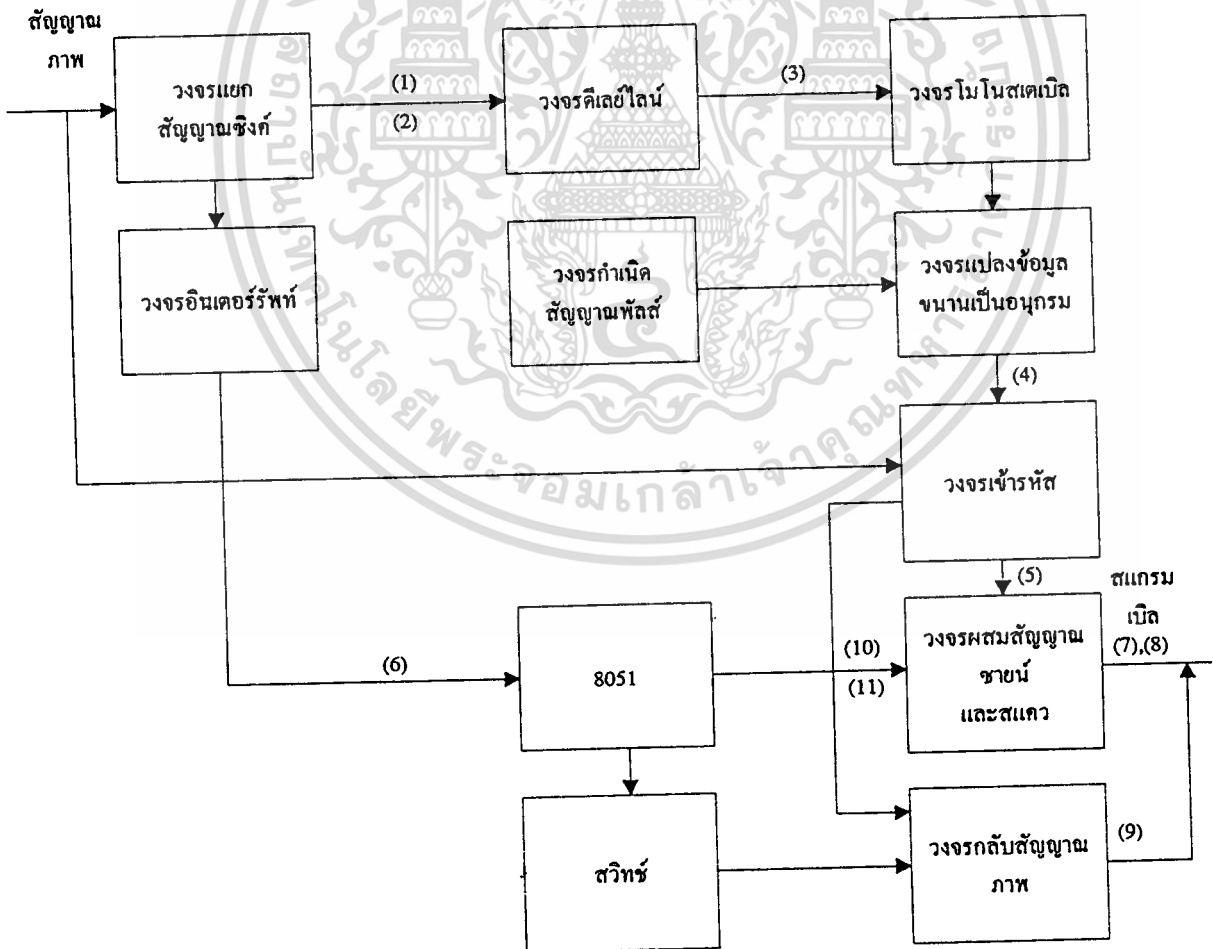
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

การทดลองและผลการทดลองของเครื่องเข้าและถอดรหัสสัญญาณภาพสำหรับเคเบิลทีวีนี้จะทำการทดลองแต่ละภาคของวงจรทั้ง 2 วงจร คือทั้งสแกนเบิ้ลและดีสแกนเบิ้ล ซึ่งจะมีทั้งส่วนที่เป็นตัววงจรและส่วนที่ใช้ไมโครคอนโทรลเลอร์ การทดลองนี้จะทำได้โดยวัดรูปสัญญาณทางด้านอินพุตเปรียบเทียบกับรูปสัญญาณทางเอาท์พุต ซึ่งเป็นการทดลองการทำงานของวงจร ทีละส่วน และผลที่ได้นั้นจะแสดงดังรูปของแต่ละภาค โดยสามารถแยกการทำงานแต่ละภาคได้ดังนี้

4.1 สแกนเบิ้ล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ การวัดจุดต่างๆ ของวงจรสแกนเบิ้ลนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1)

Time/div=2ms

Volt/div=1V

Volt/div=5V

รูปที่ 4.2 สัญญาณภาพกับสัญญาณคู่/ถี่



(2)

Time/div=2ms

Volt/div=1V

Volt/div=5V

รูปที่ 4.3 สัญญาณภาพกับสัญญาณเวอร์ดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1 ภาคแยกสัญญาณซิงค์

วงจรนี้เป็นการนำเอาสัญญาณภาพมาทำการแยกสัญญาณซึ่งจะเอาเฉพาะสัญญาณคู่กับสัญญาณคี่และสัญญาณเวอร์ติคอลล ดังรูปที่ 4.2 และ 4.3

4.1.2 ภาคสัญญาณเลือกเส้นสัญญาณภาพ

ภาคนี้จะเอาสัญญาณคู่ที่มาเป็นตัวหน่วงเวลาเพื่อที่จะสามารถเลือกเส้นสัญญาณภาพตั้งแต่เส้นที่ 1 ถึง 22 แต่ที่เราใช้ในการทดลองจะเลือกประมาณเส้นที่ 15 ถึง 17 แต่ถ้าเราเลือกเส้นที่ 1 ถึง 14 ซึ่งจะมีสัญญาณเวอร์ติคอลลอยู่จะทำให้มีผลต่อการทำงานของวงจรจากนั้นก็เอาสัญญาณเข้าวงจรโมนอสเตเบิล เพื่อทำให้ช่วงกว้างของสัญญาณแคบเท่ากับความกว้างของเส้นสัญญาณ ซึ่งจะปรับให้แคบลงประมาณ $60 \mu\text{s}$ จะได้สัญญาณดังรูปที่ 4.4



(3)

Time/div=2ms

Volt/div=1V

Volt/div=5V

รูปที่ 4.4 สัญญาณภาพกับสัญญาณเลือกเส้น

4.1.3 ภาคเปลี่ยนข้อมูลจากขนานเป็นอนุกรม

ภาคนี้จะรับรหัสจาก 8051 ซึ่งจะมี 8 บิตมาทำการเปลี่ยนจากข้อมูลแบบขนานให้เป็นข้อมูลแบบอนุกรมเพื่อที่จะนำเอารหัสนี้ไปใส่ไว้ในเส้นที่เราเลือกไว้แล้ว รหัสทางด้านอินพุตจะเป็นไฟดิซี 5 โวลท์เมื่อผ่านภาคนี้แล้วจะได้สัญญาณดังรูปที่ 4.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(4)

Time/div=50 μ s

Volt/div=2V

รูปที่ 4.5 สัญญาณเอาต์พุตของวงจรเปลี่ยนข้อมูลจากขานานเป็นอนุกรม



(5)

Time/div=1ms

Volt/div=1V

รูปที่ 4.6 สัญญาณภาพปกติกับสัญญาณภาพที่เข้ารหัส

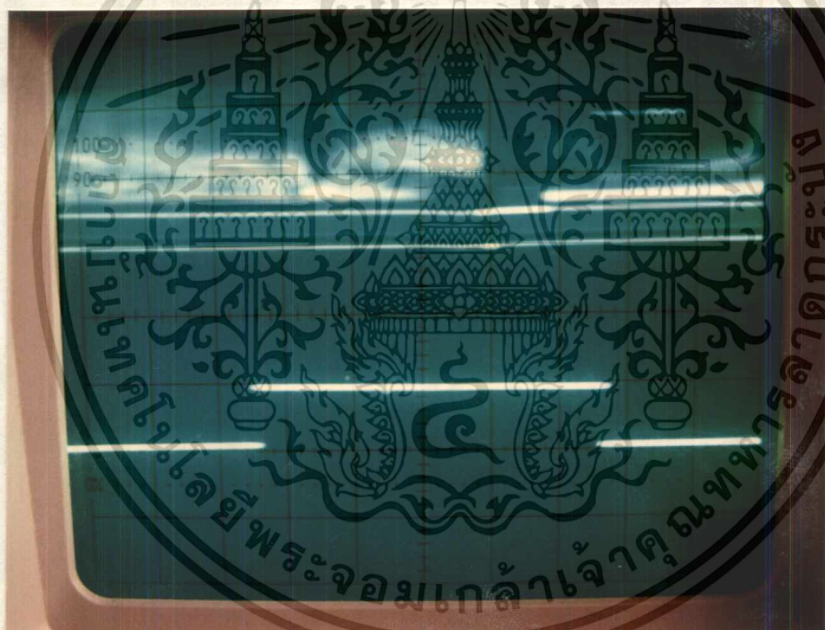
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4 ภาคเข้ารหัส

ภาคนี้จะเข้ารหัสที่แปลงจากขานานเป็นอนุกรมมาใส่ในสัญญาณเส้นที่เราเลือกไว้แล้ว รหัสที่ใส่เข้าไปจะอยู่บนเส้นที่เราเลือกไว้ดังรูปที่ 4.6

4.1.5 ภาคอินเตอร์รัพท์ของ 8051

จะเอาสัญญาณเวรต์คอลลมาเป็นตัวในการอินเตอร์รัพท์ให้กับ 8051 เพื่อสั่งให้ 8051 ผลิตสัญญาณชายน์และสัญญาณสแควร์ในช่วงที่กำหนดคือช่วงที่เป็นศูนย์จะสั่งให้ 8051 ทำงาน แต่ช่วงที่สัญญาณเป็นพัลส์บวกจะสั่งให้หยุดการทำงาน ดังรูปที่ 4.7

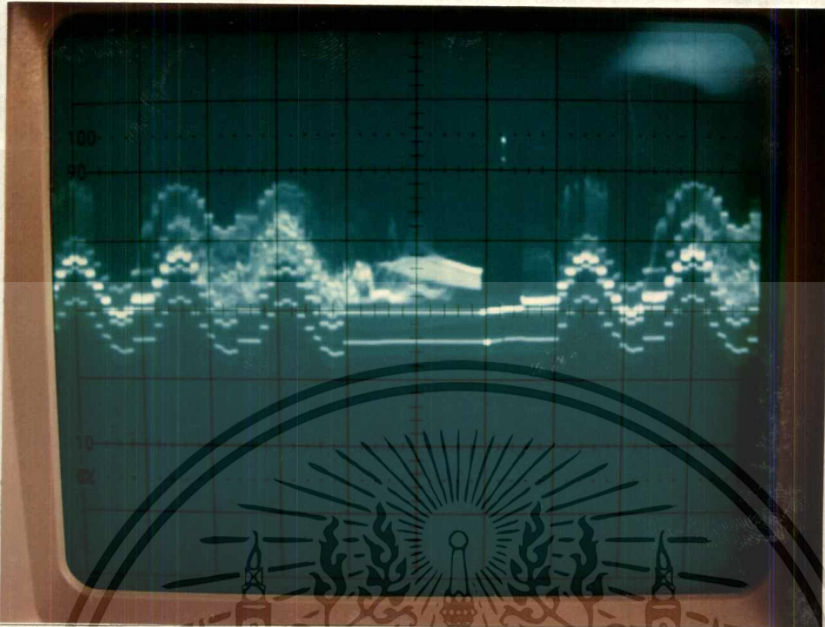


รูปที่ 4.7 สัญญาณภาพกับสัญญาณอินเตอร์รัพท์

4.1.6 ภาคผสมสัญญาณชายน์และสัญญาณสแควร์

ซึ่งจะเอาสัญญาณภาพที่ผ่านการเข้ารหัสมาแล้ว มาทำการผสมสัญญาณชายน์และสัญญาณสแควร์ซึ่งจะมีอย่างละ 3 ความถี่และแต่ละความถี่จะมีรหัสเฉพาะความถี่นั้นๆ สัญญาณภาพที่นำมาผสมจะเปลี่ยนแปลงตามความถี่ที่ผสมดังรูปที่ 4.8 และรูปที่ 4.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

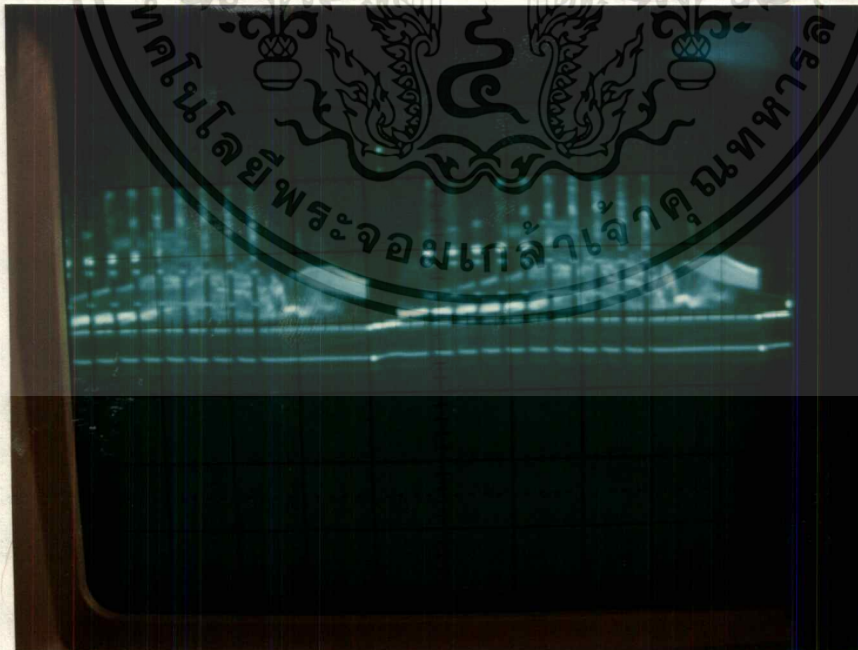


(7)

Time/div=2ms

Volt/div=1V

รูปที่ 4.8 สัญญาณภาพที่ผสมกับสัญญาณชานัน



(8)

Time/div=2ms

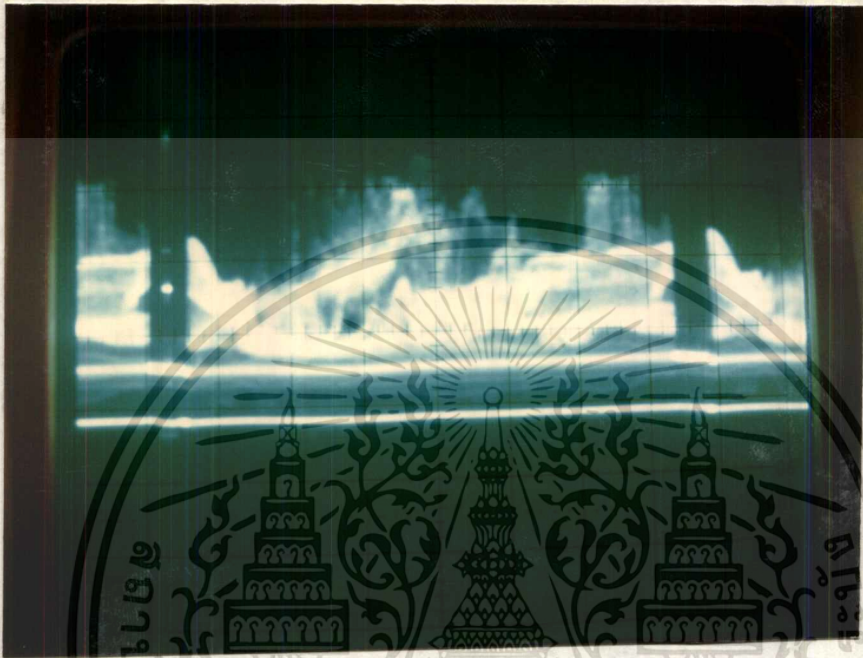
Volt/div=1V

รูปที่ 4.9 สัญญาณภาพที่ผสมกับสัญญาณสแควร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.7 ภาคกลับสัญญาณภาพ

เป็นการเอาสัญญาณภาพปกติมาทำการกลับสัญญาณภาพจะได้ดังรูปที่ 4.10

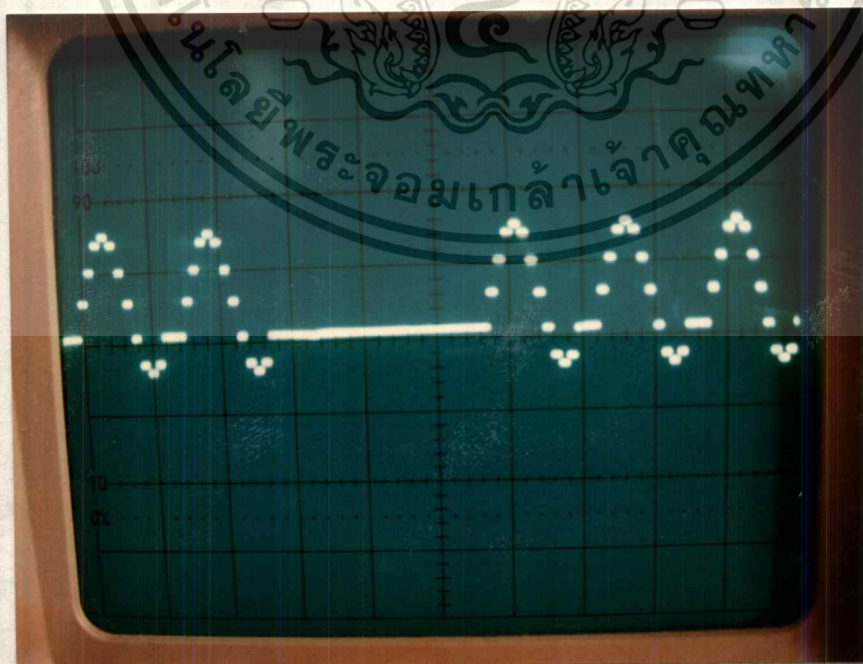


(9)

Time/div=1ms

Volt/div=0.5V

รูปที่ 4.10 สัญญาณภาพที่กลับสัญญาณภาพแล้ว

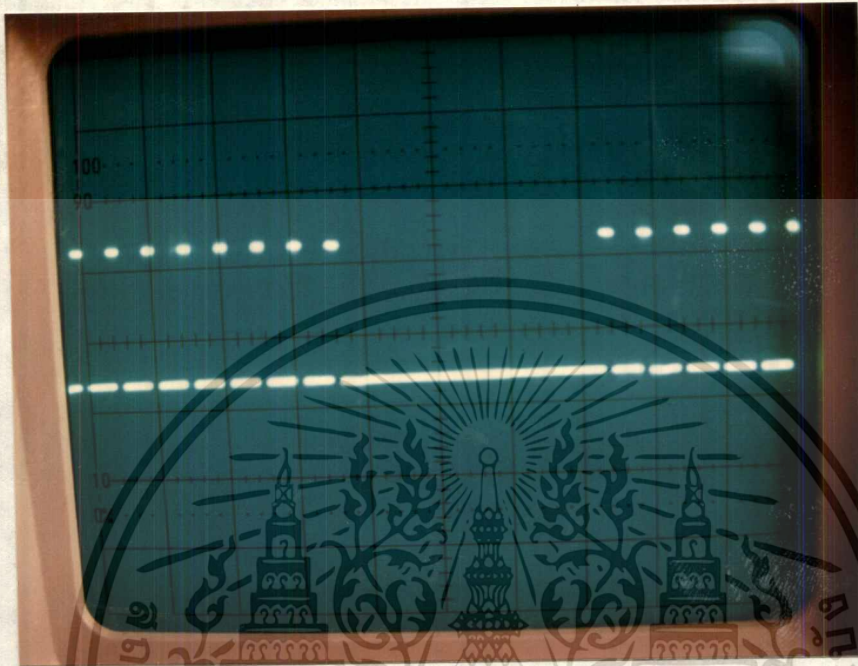


(10)

Time/div=1ms

Volt/div=0.5V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้รูปที่ 4.11 สัญญาณช่วยนี้ มอนูญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(11)

Time/div=1ms

Volt/div=0.5V

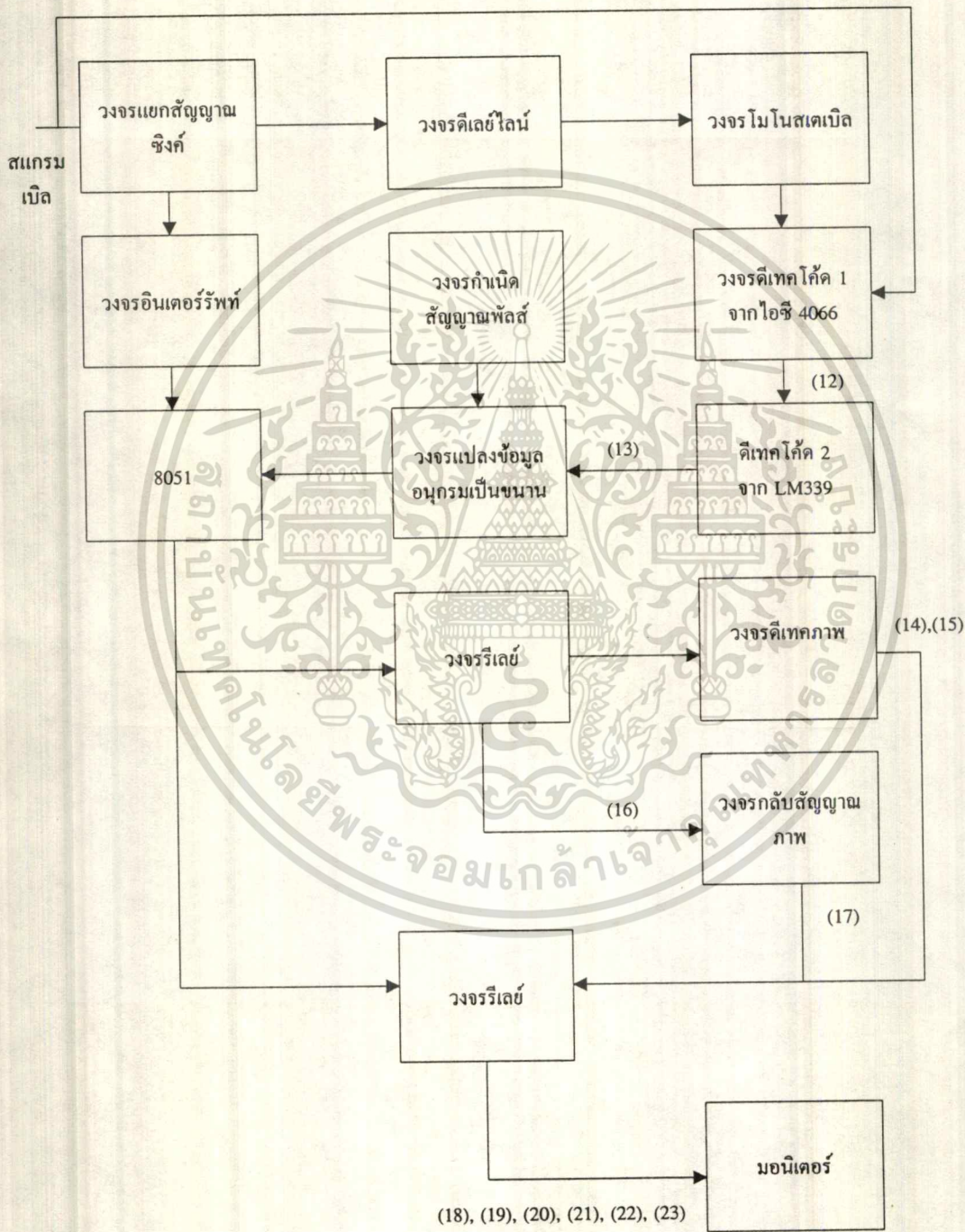
รูปที่ 4.12 สัญญาณสแควร์

4.1.8 ภาควงสร้างสัญญาณชานันและสัญญาณสแควร์

ภาคนีจะสร้างสัญญาณชานันและสัญญาณสแควร์ 12 ชั้นในหนึ่งลูกคลื่นมีเอาท์พุท 1 Vp-p ความห่างของแต่ละชั้นขึ้นอยู่กับค่าการหน่วงเวลาที่ตั้งไว้ในโปรแกรม ดังรูปที่ 4.11 และ 4.12

4.2 คีลสแกรมเบิล

การทดลองและผลการทดลองของทางด้านคีลสแกรมเบิลนั้นจะมีบางวงจรที่เหมือนทางด้านสแกรมเบิลคือ ภาควงแยกซิงค์, ภาควงสัญญาณเลือกเส้นสัญญาณภาพ, ภาควงสร้างสัญญาณชานันและสัญญาณสแควร์พร้อมทั้งภาควงสัญญาณอินเตอร์รัพท์ 8051 ซึ่งเอาท์พุทที่ได้นั้นจะเหมือนกับทางด้านของสแกรมเบิลและภาคที่แตกต่างจากทางด้านสแกรมเบิลมีดังนี้



รูปที่ 4.13 การวัดจุดต่าง ๆ ของวงจรคัสกรีมเบิ้ล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.1 ภาคถอดรหัสออกจากสัญญาณภาพ

ซึ่งจะนำสัญญาณเลือกเส้นมาเป็นตัวเปิดรหัสตรงรหัสที่มากับสัญญาณภาพ เมื่อได้รหัสที่เปิดแล้วมาผ่านวงจรเปรียบเทียบก็จะได้รับรหัสตรงตามที่ส่งมาทางด้านสแกนเบิล และรหัสที่ได้นั้นจะอยู่ในรูปแบบของข้อมูลแบบอนุกรม ดังรูปที่ 4.14



(12)

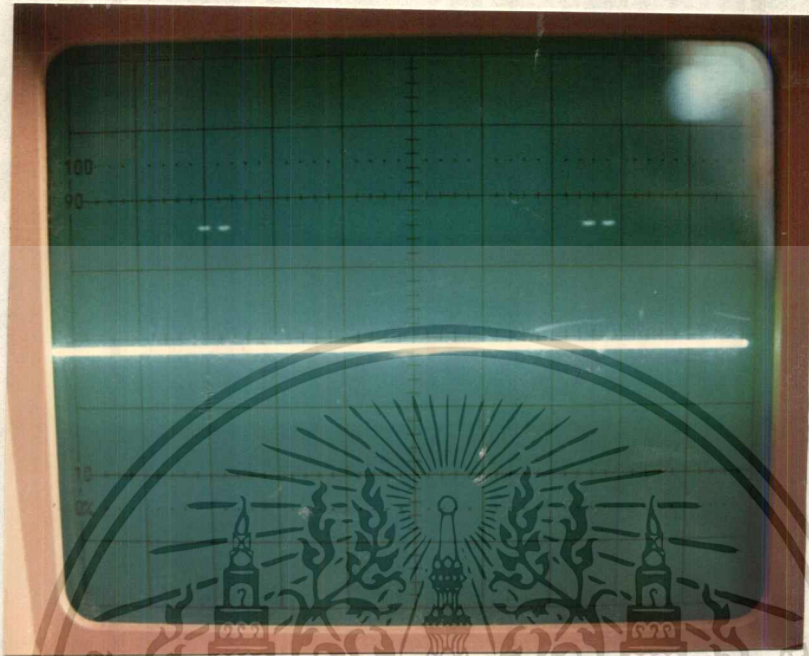
Time/div=1ms

Volt/div=1V

รูปที่ 4.14 สัญญาณภาพที่ใส่รหัสแล้วกับสัญญาณที่ผ่านการถอดรหัสแล้ว

4.2.2 ภาคเปลี่ยนรหัสจากอนุกรมเป็นแบบขนาน

เป็นการนำเอารหัสที่ผ่านการถอดรหัสแล้วมาเปลี่ยนเป็นข้อมูลเหมือนเดิมจะมี 8 บิตด้วยกัน และเอาท์พุทที่ได้ของแต่ละบิตจะเป็นไฟดิซี 5 โวลท์ เพื่อส่งให้ 8051 ทำตามข้อมูลที่รับเข้ามา ดังรูปที่ 4.15

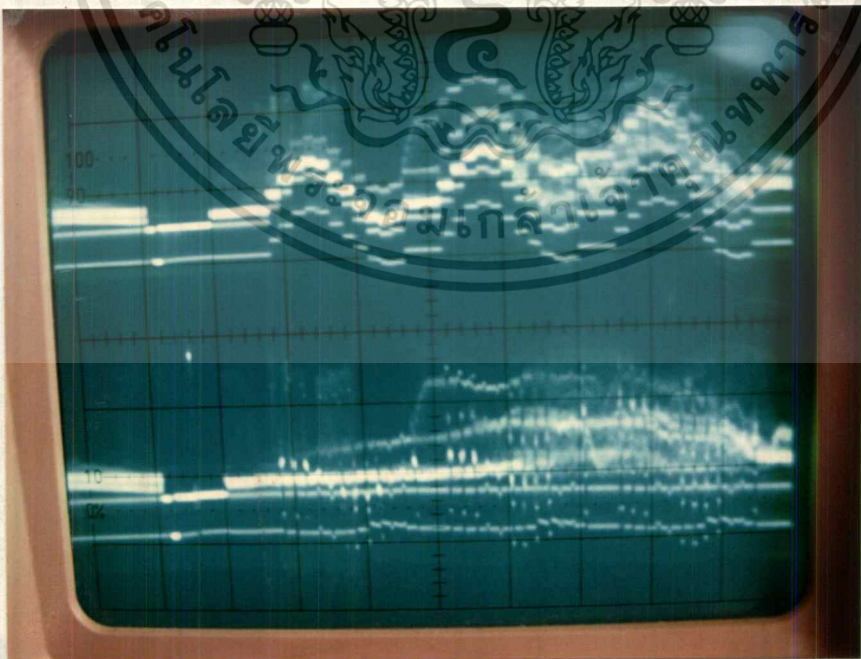


(13)

Time/div=20 μ s

Volt/div=5V

รูปที่ 4.15 สัญญาณรหัส

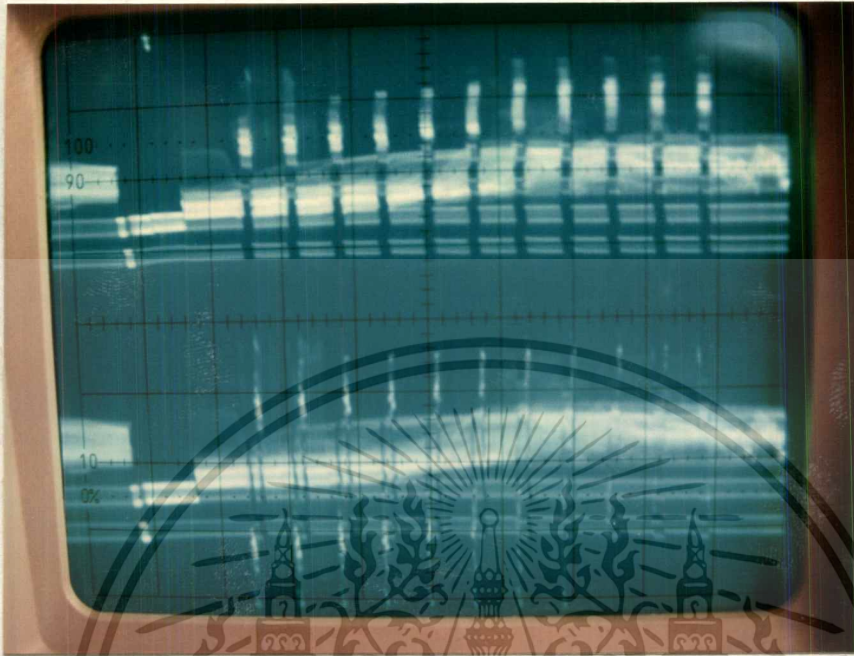


(14)

Time/div=1ms

Volt/div=0.5V

เอกสารนี้รูปที่ 4.16 สัญญาณภาพที่ผสมสัญญาณขาอินกับสัญญาณภาพที่ผ่านการตีเทคสัญญาณแล้ว
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(15)

Time/div=1ms

Volt/div=0.5V

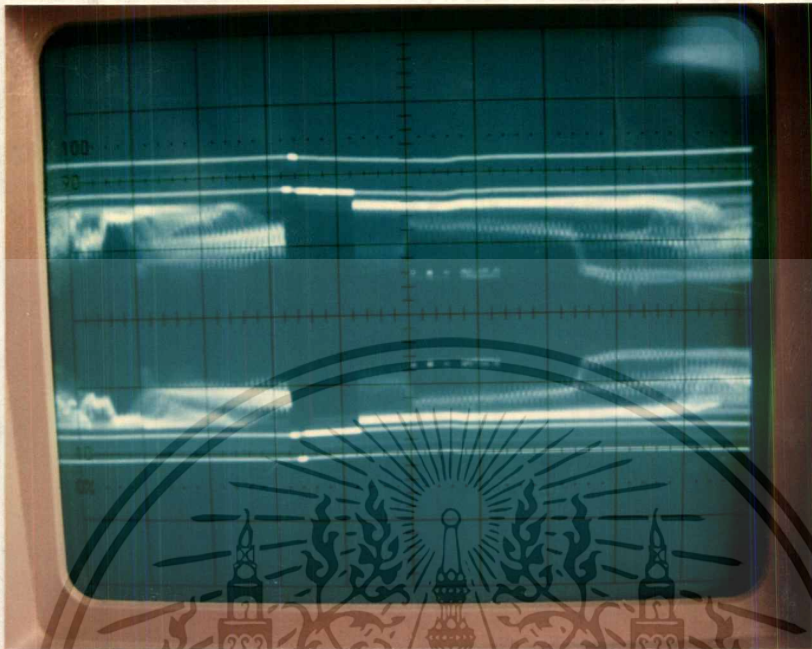
รูปที่ 4.17 สัญญาณภาพที่ผสมสัญญาณสแควร์กับสัญญาณภาพที่ผ่านการดีเทคสัญญาณแล้ว

4.2.3 ภาคดีเทคสัญญาณซายน์และสัญญาณสแควร์ออกจากสัญญาณภาพ

เมื่อ 8051 รับข้อมูลที่ส่งมาทางด้านสแควรมเบิลก็จะทำตามคำสั่งหรือรหัสที่รับได้เพื่อที่จะนำเอาสัญญาณที่สร้างจากรหัสที่รับได้ไปหักล้างกับสัญญาณที่ผสมเข้าทางด้านสแควรมเบิลก็จะได้สัญญาณภาพเหมือนเดิมดังรูปที่ 4.16 และ 4.17

4.2.4 ภาคกลับสัญญาณภาพ

จะนำสัญญาณภาพที่กลับสัญญาณทางด้านสแควรมเบิลมาทำให้เหมือนสัญญาณภาพปกติแสดงดังรูปที่ 4.18

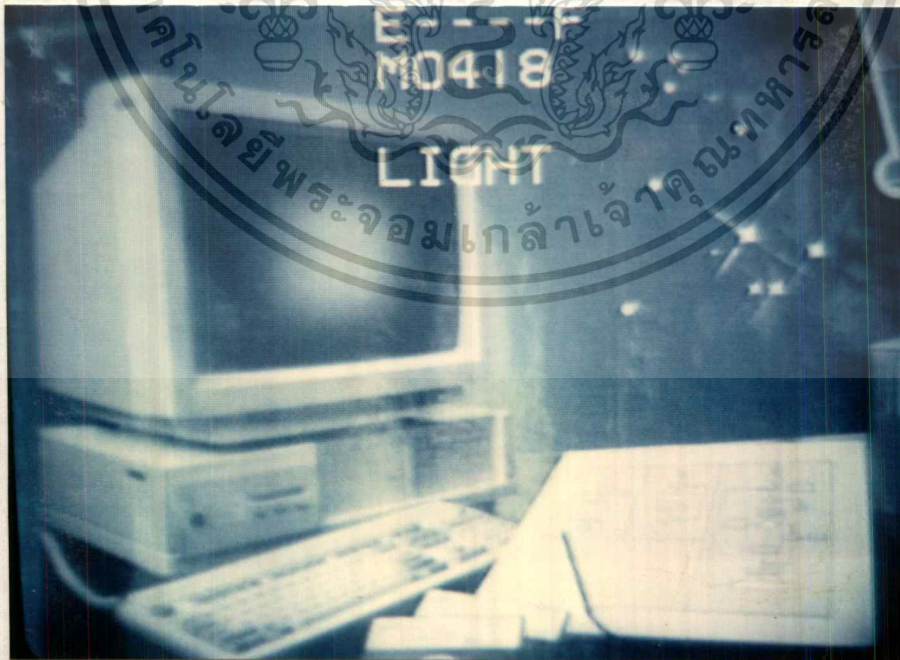


(16),(17)

Time/div=1ms

Volt/div=1V

รูปที่ 4.18 สัญญาณภาพทางอินพุตกับสัญญาณที่กลับสัญญาณภาพแล้ว



(18)

รูปที่ 4.19 ภาพปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(19)

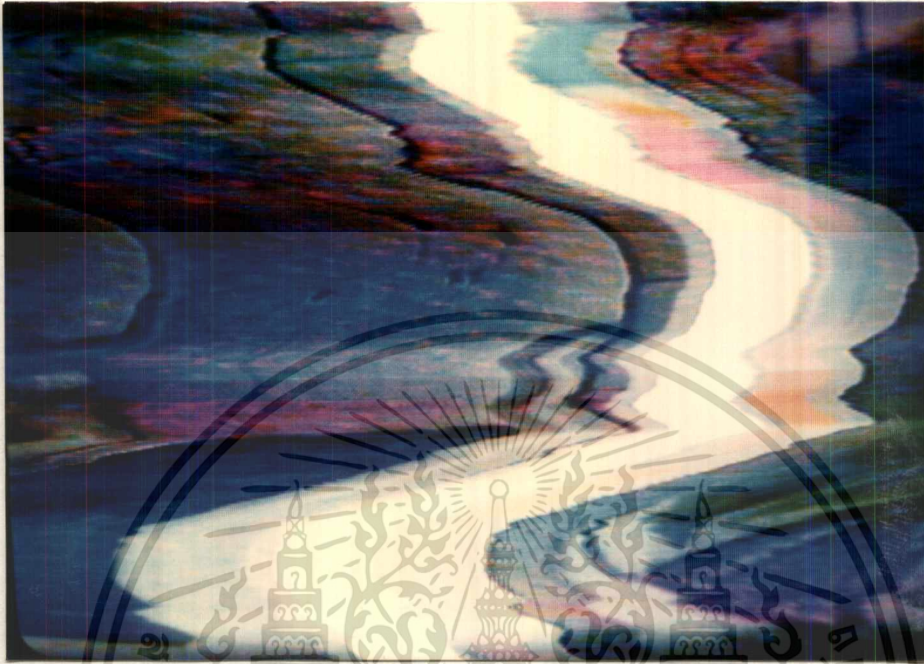
รูปที่ 4.20 ภาพที่ใส่สัญญาณชายน



(20)

รูปที่ 4.21 ภาพที่ใส่สัญญาณสแควร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(21)

รูปที่ 4.22 ภาพที่กลับสัญญาณภาพ



(22)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 4.23 ภาพที่ตีเทคสัญญาณขายนัดให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(23)

รูปที่ 4.24 ภาพที่ตีเทคสัญญาณสแควร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์สรุปและแนวทางในการพัฒนา

5.1 บทสรุป

ในการเข้าและถอดรหัสสัญญาณภาพในปริภูมิพิกเซลนี้ เพื่อศึกษาระบบการเข้ารหัสแบบอนาล็อก ซึ่งเป็นระบบที่ประยุกต์ใช้งานจากระบบอนาล็อกโดยใช้ไมโครคอนโทรลเลอร์สร้างสัญญาณซายน์และสัญญาณสแควร์ โดยสามารถกำหนดความถี่ได้โดยทำการกำหนดค่าดีเลย์ไทม์ ซึ่งสามารถคำนวณหาความถี่ได้ เพื่อนำเอาสัญญาณที่สร้างขึ้นมานี้ไปรวมเข้ากับสัญญาณภาพ จะได้สัญญาณที่เข้ารหัส (Scramble Signal) หลังจากนั้นให้นำสัญญาณที่ได้ไปผสมกับรหัสที่สร้างจากไมโครคอนโทรลเลอร์ จะได้สัญญาณที่เข้ารหัสที่สมบูรณ์

ส่วนที่เครื่องรับจะรับสัญญาณที่เข้ารหัสแล้วมาทำการแยกโค้ดที่ส่งมากับสัญญาณภาพ แล้วทำการแปลงโค้ดที่เหมาะสมป้อนเข้าไมโครคอนโทรลเลอร์ เพื่อสร้างสัญญาณตามค่าโค้ดที่แปลงมาและส่งเข้าวงจรกำจัดสัญญาณ โดยนำสัญญาณที่สร้างขึ้นมาใหม่ป้อนเข้าเพื่อหักล้างกับสัญญาณที่ใส่รหัสเข้ามาหรือเป็นการถอดรหัสสัญญาณนั่นเอง (Descramble Signal) จะได้สัญญาณภาพกลับคืนมาดังเดิมจากผลที่ได้จากการทดลองที่ภาคส่ง ผลการทดลองที่ได้เป็นที่น่าพอใจในระดับหนึ่งคือ เป็นการเข้ารหัสที่ทำให้ไม่สามารถดูภาพได้เลย และสัญญาณที่ทำการผสมเข้าไปในั้น เช่น สัญญาณซายน์จะมีการสร้างสัญญาณที่เป็นไปตามลำดับขั้น (Step) โดยสามารถกำหนดคสเด็บต่อ 1 ไชเคิลได้ตามต้องการ ซึ่งจะช่วยให้ผู้ที่จะเลียนแบบการสร้างสัญญาณที่เหมือนกันทุกอย่างขึ้นมาได้เป็นผลดีต่อระบบ ซึ่งจะเพิ่มประสิทธิภาพในการขโมยถอดรหัส โดยจะเป็นจุดเริ่มต้นที่จะพัฒนาระบบให้มีความรัดกุมมากยิ่งขึ้นไป

ส่วนที่ภาครับการทำงานขณะรับสัญญาณที่เข้ารหัสเข้ามา เพื่อถอดเอาค่ารหัสที่ใช้ในการควบคุมไมโครคอนโทรลเลอร์ จะมีการทำงานที่ไม่ค่อยแน่นอนเนื่องจากการสร้างสัญญาณคล็อกที่ป้อนให้กับวงจรถอดรหัสต้องสัมพันธ์กับทางด้านส่ง จึงจะสามารถถอดรหัสได้แน่นอน จึงควรแก้ไขและพัฒนาในส่วนนี้ให้ดียิ่งขึ้น

5.2 ปัญหาและแนวทางการแก้ไข

ในระหว่างการทำปริภูมิพิกเซลนี้ได้เกิดปัญหาและอุปสรรคขึ้น ซึ่งทางคณะผู้จัดทำได้ทำการรวบรวมปัญหาและแนวทางในการแก้ไขปัญหาที่เกิดขึ้นไว้พอสังเขปดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปัญหา

ปัญหาที่เกิดจากวงจรแยกสัญญาณซิงค์ คือสัญญาณที่ป้อนเข้ามานั้นจะต้องมีขนาดแรงดันที่สูงกว่า 2 Vp-p จึงจะสามารถแยกเอาสัญญาณเวกเตอร์คอลลิงค์และสัญญาณบอกการเปลี่ยนฟิลด์คู่และฟิลด์คี่ได้

แนวทางการแก้ไข

ต้องมีวงจรปรับปรุงขนาดของสัญญาณที่เข้ารหัสแล้วนั้นให้มีแรงดันเกิน 2 Vp-p ทำได้โดยการใช้วงจรขยายสัญญาณวิดีโอ

ปัญหา

ปัญหาที่เกิดจากวงจรหน่วงสัญญาณ เนื่องจากสัญญาณที่ปรับค่าไว้แล้วไม่คงที่เมื่อปิดแล้วเปิดเครื่องใหม่สัญญาณจะคลาดเคลื่อนไปจากตำแหน่งเดิม

แนวทางการแก้ไข

ปัญหานี้เกิดค่าความต้านทานแบบเกือกม้าปรับค่าได้มีคุณภาพต่ำ ไม่สามารถคงค่าที่ปรับไว้แล้วได้ จึงจำเป็นต้องเลือกตัวต้านทานเกือกม้าที่มีคุณภาพดีมาใช้ในการปรับค่า

ปัญหา

ปัญหาที่เกิดจากวงจรรวมสัญญาณ เนื่องจากอุปกรณ์ที่ใช้ในการรวมสัญญาณมีประสิทธิภาพในการรวมสัญญาณไม่ค่อยดี จะเกิดสัญญาณรบกวน (Noise) ขึ้นในขณะรวมสัญญาณด้วย

แนวทางการแก้ไข

ต้องหาวงจรที่มีประสิทธิภาพที่สูงกว่านี้ เพราะเนื่องจากวงจรที่ใช้อยู่นี้เป็นวงจรที่ไม่มีการควบคุมนอยส์ เป็นวงจรที่ออกแบบเพื่อใช้ในการรวมสัญญาณเพียงอย่างเดียว

ปัญหา

ปัญหาที่เกิดจากวงจรแปลงข้อมูลจากอนุกรมเป็นขนานจะมีการทำงานที่ไม่คงที่ จึงทำให้ในการแปลงข้อมูลออกมาที่เอาท์พุทมีระดับแรงดันที่ไม่คงที่

แนวทางการแก้ไข

จะต้องจัดสัญญาณคล็อกที่ป้อนให้มีการซิงโครไนส์กับสัญญาณคล็อกที่ภาคส่งมากที่สุด โดยการนำเอาวงจรเฟสล็อกูปมาใช้ เพื่อให้ได้สัญญาณคล็อกที่เที่ยงตรง

ปัญหา

ปัญหาที่เกิดจากแหล่งจ่าย เนื่องจากการใช้หม้อแปลงแบบแกน EI จะมีสัญญาณรบกวนที่เกิดจากโมโครคอนโทรลเลอร์รบกวนวงจรเข้ารหัสสัญญาณภาพ ซึ่งจะทำให้การสร้างสัญญาณชานน์และสัญญาณสแควร์เกิดการผิดเพี้ยนอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แนวทางการแก้ไข

การเลือกใช้หม้อแปลงเปลี่ยนจากการใช้แบบแกน EI เป็นการใช้แบบเทอร์รอยด์ เพื่อลดสัญญาณรบกวนที่เกิดจากไมโครคอนโทรลเลอร์ ซึ่งทำให้สามารถลดการการผิดเพี้ยนของสัญญาณที่สร้างขึ้นได้เป็นอย่างดี

5.8 แนวทางในการพัฒนา

ทางคณะผู้จัดทำพยายามที่จะจัดทำปริยญาณิพนธ์นี้อย่างเต็มความสามารถ เพื่อที่จะทำให้เป็นเครื่องเข้ารหัสสัญญาณภาพที่มีประสิทธิภาพมากที่สุดเท่าที่จะทำได้ภายในระยะเวลาและงบประมาณที่จำกัด แต่ก็ถือว่ามีความจำเป็นที่ต้องพัฒนาให้ดียิ่ง ๆ ขึ้นไป ซึ่งพอสรุปเป็นแนวทางได้ดังนี้

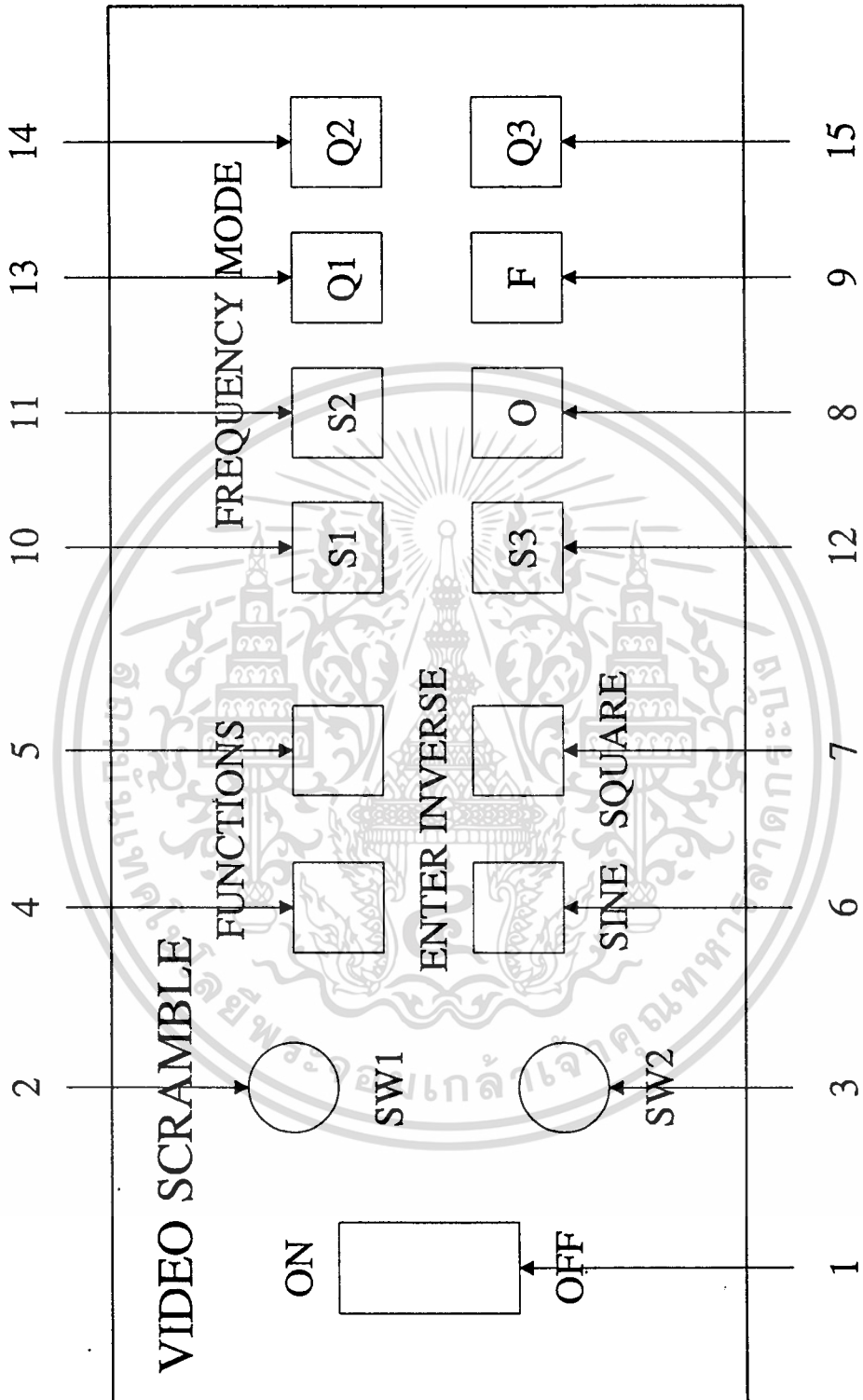
1. ข้อจำกัดในการสร้างความถี่ที่จะนำไปป้อนให้วงจรรวมสัญญาณ ซึ่งขณะนี้เราสามารถสร้างได้ 1-5 KHz เท่านั้น จึงควรพัฒนาในด้านโปรแกรมให้สามารถสร้างความถี่ได้สูงมากกว่านี้
2. ในวงจรหน่วงเวลาควรจะมีการพัฒนาให้มีเสถียรภาพที่แน่นอนมากกว่านี้ โดยควรออกแบบให้วงจรมีการควบคุมค่าที่หน่วงเวลาไว้ให้มีความแม่นยำ
3. สัญญาณนาฬิกา (Clock) ที่ใช้ในการถอดรหัส จะต้องมีการปรับปรุงให้สัญญาณคล็อกที่ด้านส่งและด้านรับเกิดการชิง โครนัสกันมากที่สุด โดยนำเอาวงจรเปรียบเทียบเฟส (MC 1496) ไปควบคุมในการสร้างสัญญาณขึ้นมานั้นให้มีเฟสที่ตรงกับสัญญาณคล็อกที่ด้านส่ง

บรรณานุกรม

- 1) สุนทร วิฑูรพจน์, “การโปรแกรมภาษาแอสเซมบลี ของ ไมโครคอนโทรลเลอร์ตระกูล 8051” บริษัทซีเอ็ดยูเคชั่น จำกัด. กรุงเทพมหานคร. 2537.
- 2) MOT GROUP . “ความรู้เบื้องต้นทางวิทยุกระจายเสียงและวิทยุโทรทัศน์” ฟิสิกส์ เซนเตอร์. กรุงเทพมหานคร.
- 3) John Mccormac, “European Scrambling System”, Wateford University., Ireland. 1993
- 4) Kenneth J Ayala, “The 8051 Microcontroller”, West Publishing Company, USA. 1991.
- 5) Motorola, “Digital To Analog And Analog To Digital Conversion”, Hand Book. Switzerland. 1991.
- 6) Rudoft F. Grat & William Sheet, “Video Scrambling & Descrambling For Satellite & Cable TV”, First Edition.,USA. 1991.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



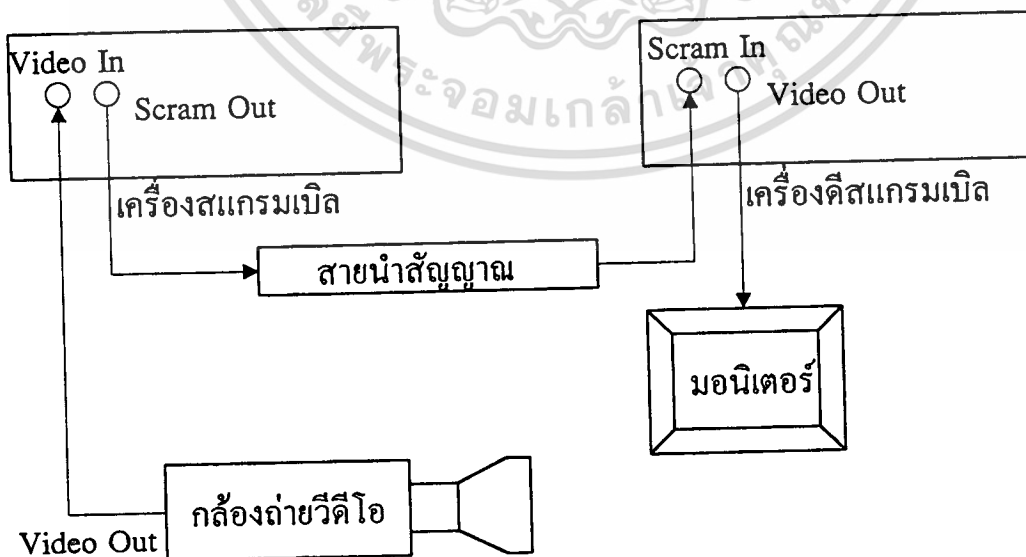
ปุ่มต่าง ๆ ของเครื่องสแกนเบ็ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าที่ของปุ่มต่าง ๆ ของเครื่องสแกนเบิล

1. ปุ่ม Power จะเป็นตัวเปิด (ON) และปิด (OFF) ของเครื่อง
2. ปุ่ม SW1 เป็นปุ่มที่ใช้อินเตอร์รัพท์สัญญาณสแควร์
3. ปุ่ม SW2 เป็นปุ่มที่ใช้อินเตอร์รัพท์สัญญาณซายน์
4. ปุ่ม ENTER เป็นคำสั่งให้ 8051 พร้อมทั้งจะทำงาน
5. ปุ่ม INVERSE จะสั่งให้ทางด้านคิสแกรมเบิล ไปอยู่ในฟังก์ชันของการกลับสัญญาณภาพ
6. ปุ่ม SINE เป็นปุ่มที่ใช้สำหรับสั่งให้ 8051 เข้าไปอยู่ในโหมดของการผสมสัญญาณซายน์
7. ปุ่ม SQUARE ปุ่มนี้ใช้สำหรับสั่งให้ 8051 เข้าไปอยู่ในโหมดของการผสมสัญญาณสแควร์
8. ปุ่ม O เป็นปุ่ม ON เพื่อสั่งให้ 8051 ให้เข้าไปอยู่ในโหมดการทำงานต่าง ๆ
9. ปุ่ม F เป็นปุ่ม OFF เพื่อสั่งให้ 8051 ออกจากโหมดการทำงานนั้น ๆ
10. ปุ่ม S1 เป็นปุ่มความถี่ของสัญญาณซายน์ตัวที่ 1 ซึ่งมีความถี่เท่ากับ 170 Hz
11. ปุ่ม S2 เป็นปุ่มความถี่ของสัญญาณซายน์ตัวที่ 2 ซึ่งมีความถี่เท่ากับ 177 Hz
12. ปุ่ม S3 เป็นปุ่มความถี่ของสัญญาณซายน์ตัวที่ 3 ซึ่งมีความถี่เท่ากับ 196 Hz
13. ปุ่ม Q1 เป็นปุ่มความถี่ของสัญญาณสแควร์ตัวที่ 1 ซึ่งมีความถี่เท่ากับ 625 Hz
14. ปุ่ม Q2 เป็นปุ่มความถี่ของสัญญาณสแควร์ตัวที่ 2 ซึ่งมีความถี่เท่ากับ 833 Hz
15. ปุ่ม Q3 เป็นปุ่มความถี่ของสัญญาณสแควร์ตัวที่ 3 ซึ่งมีความถี่เท่ากับ 714 Hz

การใช้งานเครื่องสแกนเบิล



การต่อใช้งานเครื่องสแกนเบิลและคิสแกรมเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนที่ 1

1. จากรูปด้านหลังเครื่องสแกนเบิล นำสัญญาณวิดีโอป้อนเข้าที่ Video in และนำสัญญาณจาก Scram out ต่อเข้ากับเครื่องดีสแกรมเบิลที่ Scram in
2. เปิดสวิตช์ Power ของเครื่องให้ ON แล้วปล่อยสัญญาณวิดีโอเข้าเครื่อง

ขั้นตอนที่ 2

เลือกฟังก์ชันที่จะการสแกนเบิลซึ่งจะมี 3 ฟังก์ชันคือ Sinewave, Squarewave และ Inverse picture

-ถ้าเลือกกดปุ่ม Sinewave ขั้นตอนต่อไปต้องไปเลือกความถี่ที่ Frequency mode โดยกดปุ่ม 0 เพื่อสั่งให้เครื่องดีสแกรมเบิลทำงาน แล้วเลือกความถี่ S1,S2,S3,Q1,Q2 และ Q3 ตามต้องการ

-ถ้าเลือกกดปุ่ม Square ขั้นตอนต่อไปต้องไปเลือกความถี่ที่ Frequency mode โดยจะต้องกดปุ่ม 0 เพื่อสั่งให้เครื่องดีสแกรมเบิลทำงาน แล้วจึงเลือกความถี่ S1,S2,S3,Q1,Q2 และ Q3 ตามต้องการ

-ถ้าเลือกกดปุ่ม Inverse เครื่องจะทำการกลับสัญญาณภาพแล้วส่งสัญญาณไป ถ้าต้องการที่จะออกจากฟังก์ชันให้กดปุ่ม Sinewave แล้วกด Enter

เมื่อเลือกสัญญาณที่จะทำการสแกนเบิลแล้ว กดปุ่ม Enter

ขั้นตอนที่ 3

-ถ้าหากเลือกสัญญาณสแกนเบิลเป็น Sinewave ให้กด SW1

-ถ้าหากเลือกสัญญาณสแกนเบิลเป็น Squarewave ให้กด SW2

ขั้นตอนที่ 4

-ถ้าหากจะเลือกสัญญาณสแกนเบิลเป็น Squarewave แต่ในขณะนั้นทำการสแกนเบิลเป็น Sinewave อยู่ให้กด SW1 กด Square แล้วเลือก Frequency mode ตามที่ต้องการ

-ถ้าหากจะเลือกสัญญาณสแกนเบิลเป็น Sinewave แต่ในขณะนั้นทำการสแกนเบิลเป็น Squarewave อยู่ให้กด SW2 กด Sinewave แล้วเลือก Frequency mode ตามที่ต้องการ

ในกรณีที่เครื่องสแกนเบิลอยู่ในโหมดธรรมดา

-ถ้าในขณะนั้นอยู่ในฟังก์ชันของ Sinewave ให้กด SW1 แล้วกด F

-ถ้าในขณะนั้นอยู่ในฟังก์ชันของ Squarewave ให้กด SW2 แล้วกด F

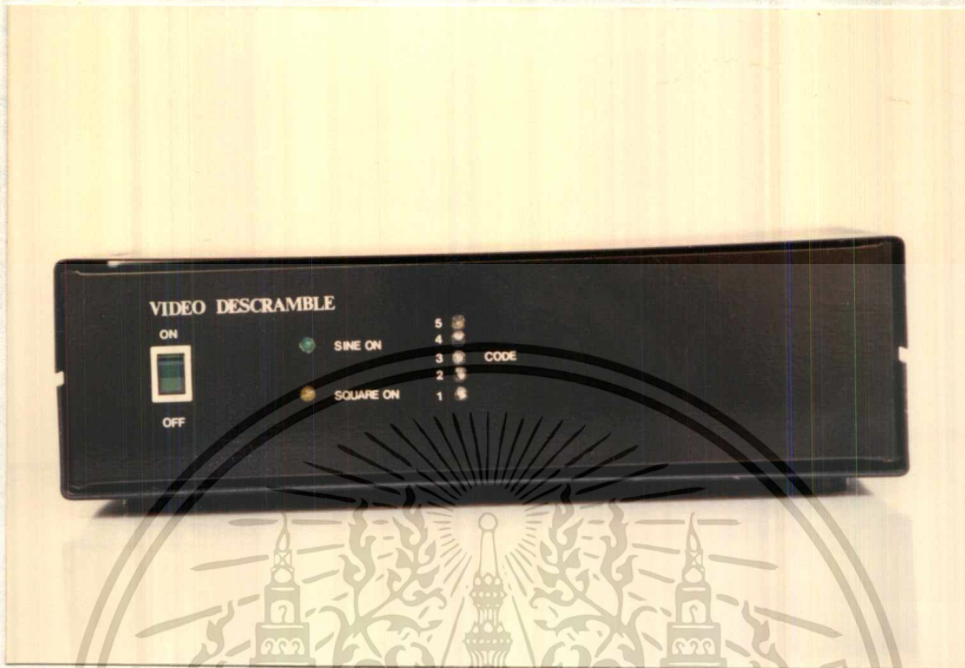
เมื่อสิ้นสุดการทำงานให้ปิดสวิตช์ของเครื่องไปที่ OFF



ด้านหน้าของเครื่องสแกนเบิ้ล

ด้านหลังของเครื่องสแกนเบิ้ล

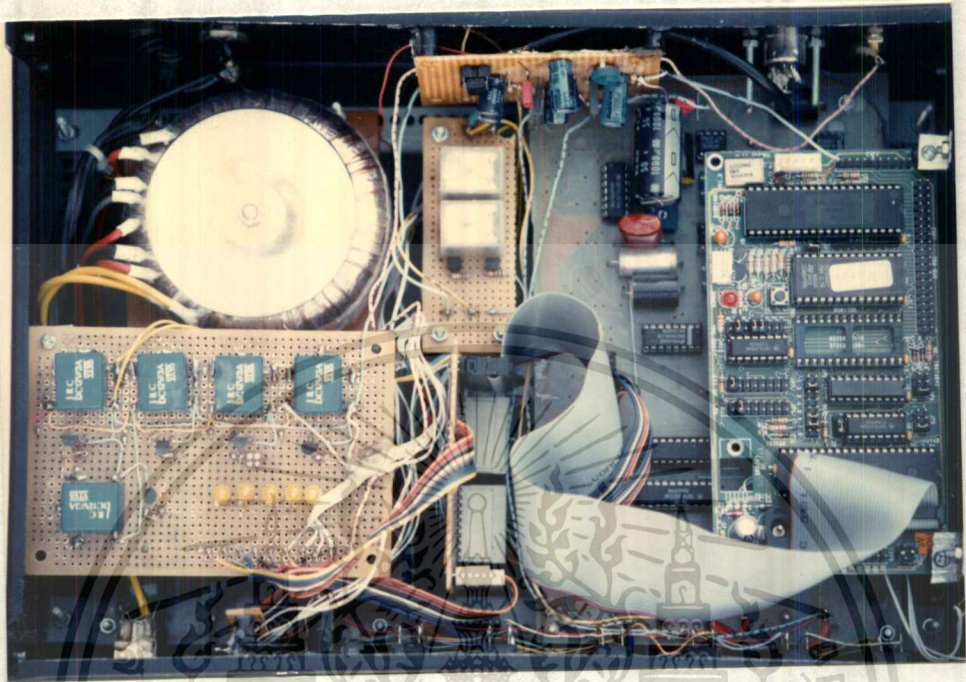
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



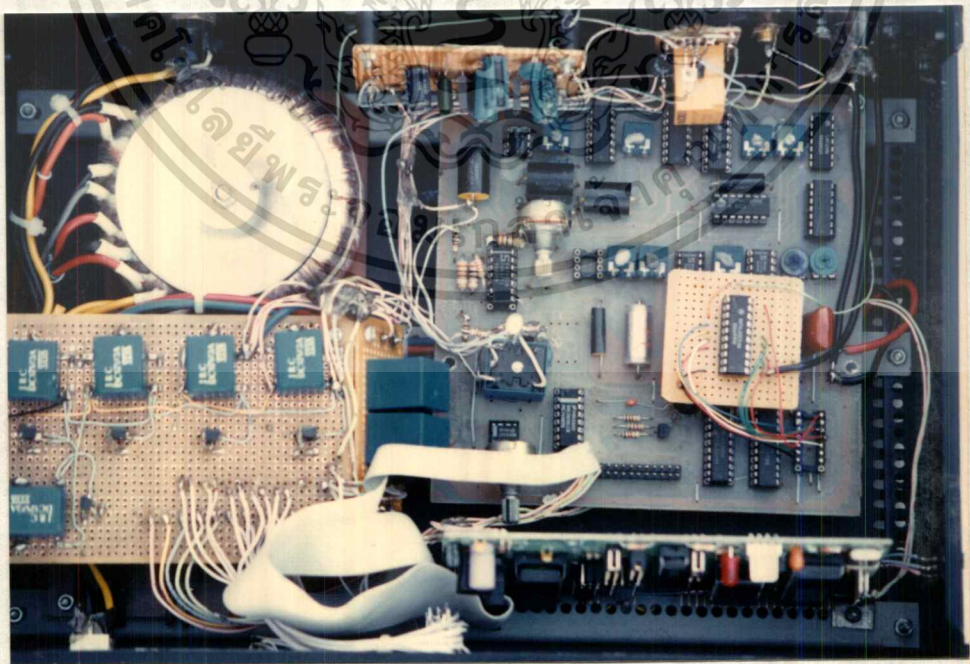
ด้านหน้าของเครื่องดีสแกรมเบิล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ด้านหน้าของเครื่องดีสแกรมเบิล
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภายในของเครื่องสแกนเบ็ด

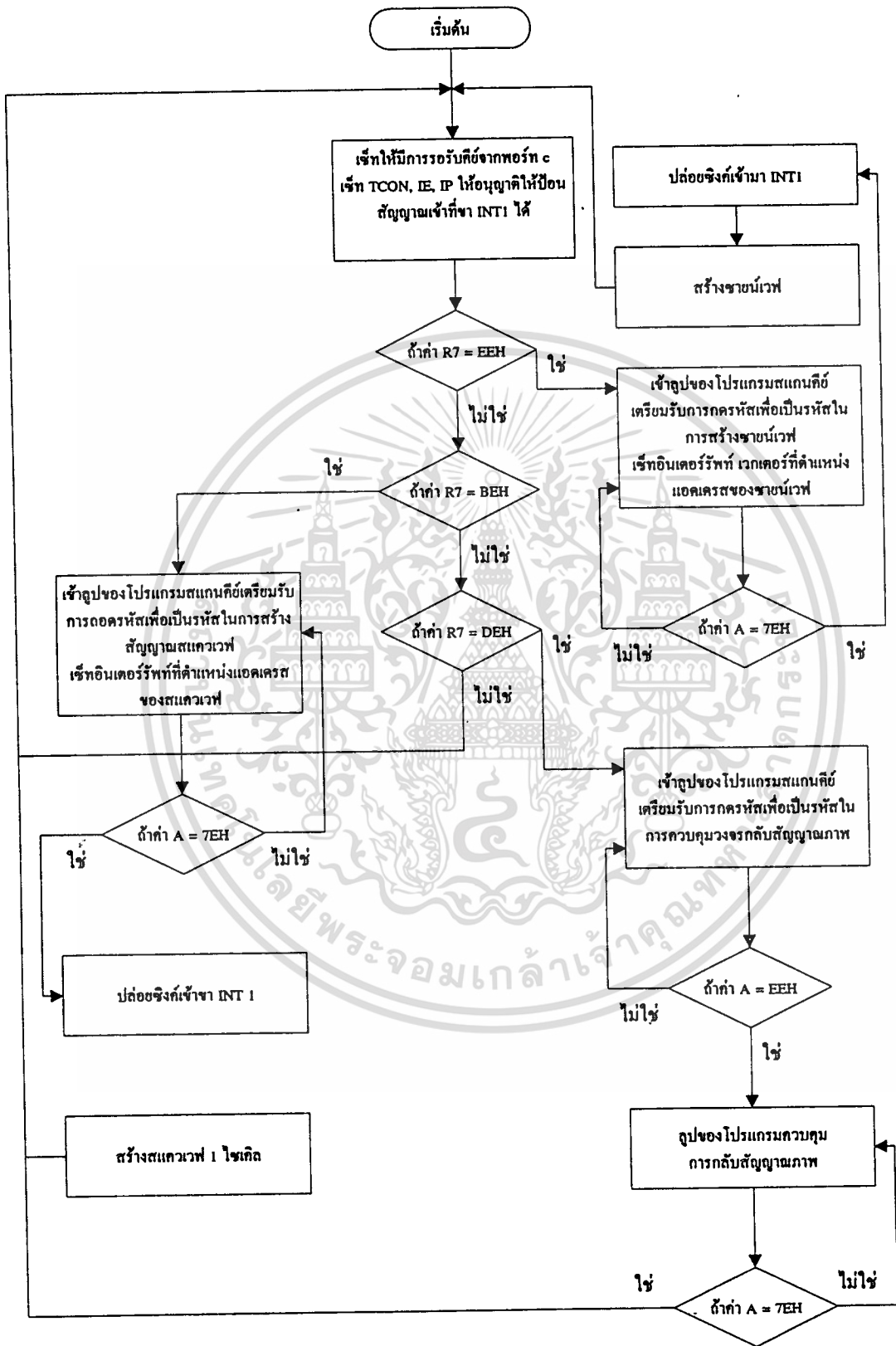


ภายในของเครื่องดิสแแกรมเบ็ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ไฟล์วอร์คการดำเนินงานของเครื่องสแกนเบ็ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

1      0000      1      ORG      0000H
2
3
0000   4      KEYBUF: DS 10 ;SCANKEY FOR SINEWAVE AND
5      ;SQUAREWAVE AND INVERSE
6
EOE3=  7      CTRL      EQU      0E0E3H
EOE0=  8      PORTA     EQ       0E0E0H
EOE1=  9      PORTB     EQU      0E0E1H
EOE2= 10      PORTC     EQU      0E0E2H
0028= 11      KEY_BUF    EQU      28H
0026= 12      N_BUF     EQU      26H
0027= 13      K_BUF     EQU      27H
14
0000   15      ORG      0000H
16      ;
0000 020040 17      LJMP     INI
18      ;
0040   19      ORG      0040H
20      ;
21      ;*****;
22      ;CHECK INTERUPT AND CHECK SCANKEY;
23      ;*****;
24      ;
25      ;
0040 90E0E3 26      INI:      MOV      DPTR,#CTRL
0043 7488   27      MOV      A,#88H
0045 F0     28      MOVX     @DPTR,A
0046 E4     29      CLR     A
0047 75D000 30      MOV     PSW,#00H

```

```

004A 7528 31 MOV KEY_BUF,#0FFH
004D 7526FF 32 MOV N_BUF,#0FFH
0050 7527FF 33 MOV K_BUF,#0FFH
0053 75A0E0 34 CHE_INTR: MOV P2,#0E0H
0056 78E2 35 MOV R0,#0E2H
0058 7AFE 36 MOV R2,#0FEH
005A EA 37 MOV A,R2
005B F2 38 MOVX @R0,A
005C E2 39 MOVX A,@R0
005D FF 40 MOV R7,A
005E BFEE03 41 CJNE R7,#0EEH,AN
0061 0200CA 42 LJMP SCANK
0064 BFBE03 43 AN: CJNE 7,#0BEH,AN1
0067 02021B 44 LJMP SCANK1
006A BFDE03 45 AN1: CJNE R7,#0DEH,AN2
006D 020330 46 LJMP SCANK2
0070 75A885 47 AN2: MOV IE,#85H
0073 80DE 48 SJMP CHE_INTR
49 ;
00A0 50 ORG 00A0H
51 ;
00A0 C000 52 SINE: PUSH 00H
00A2 C002 53 PUSH 02H
00A4 C007 54 PUSH 07H
00A6 75A0E0 55 MOV P2,#0E0H
00A9 79E0 56 MOV R1,#0E0H
00AB 7C0C 57 MOV R4,#0CH
00AD 9001BA 58 MOV DPTR,#TABLE-1
B0A3 59 LOOP: INC DPTR
00B1 E0 60 MOVX A,@DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00B2	F3	61		MOVX	@R1,A
00B3	ADF0	62		MOV	R5,B
00B5	DDFE	63	DEL1:	DJNZ	R5,DEL1
00B7	DCF7	64		DJNZ	R4,LOOP
00B9	7400	65		MOV	A,#00H
00BB	7A01	66	DEL2:	MOV	R2,#01H
00BD	7BFF	67		MOV	R3,#0FFH
00BF	DBFE	68	DEL3:	DJNZ	R3,DEL3
00C1	DAF8	69		DJNZ	R2,DEL2
00C3	D007	70		POP	07H
00C5	D002M	71		POP	02H
00C7	D000	72		POP	00H
00C9	32	73		RETI	
		74		;	
		75		;	*****;
		76		;	SCANKEY OF SINEWAVE ;
		77		;	*****;
		78		;	
00CA	90E0E2	79	SCANK:	MOV	DPTR,#PORTC
00CD	8583A0	80		MOV	P2,DPH
00D0	A882	81		MOV	R0,DPL
00D2	7B00	82		MOV	R3,#00H
00D4	7AFE	83		MOV	R2,#0FEH
00D6	EA	84	SCK0:	MOV	A,R2
00D7	F2	85		MOVX	@R0,A
00D8	E2	86		MOVX	A,@R0
00D9	B47E03	87		CJNE	A,#7EH,N0
00DC	020053	88		LJMP	CHE_INTR
00DF	5470	89	N0:	ANL	A,#70H
00E1	B4700B	90		CJNE	A,#70H,SCK2

00E4 0	91	SCK3	INC	R3
00E5 EA	92		MOV	A,R2
00E6 23	93		RL	A
00E7 CA	94		XCH	A,R2
00E8 20E4EB	95		JB	ACC.4,SCK0
00EB 74FF	96		MOV	A,#0FFH
00ED 801E	97		SJMP	OUT_SCNK
00EF C4	98	SCK2:	SWAP	A
00F0 20E005	99		JB	ACC.0,A1
00F3 9001C7	100		MOV	DPTR,#ROW0
00F6 800B	101		SJMP	GET_C
00F8 20E105	102	A1	JB	ACC.1,A2
00FB 9001CB	103		MOV	DPTR,#ROW1
00FE 8003	104		SJMP	GET_C
0100 9001CF	105	A2:	MOV	DPTR,#ROW2
0103 EB	106	GET_C	MOV	A,R3
0104 93	107		MOVC	A,@A+DPTR
0105 B52805	108		CJNE	A,KEY_BUF,OUT_SCNK
0108 74FF	109		MOV	A,#0FFH
010A 0201B8	110		LJMP	OUT_SCK2
010D F528	111	OUT_SCNK:	MOV	KEY_BUF,A
010F B4FF03	112		CJNE	A,#0FFH,SAV
0112 0200CA	113		JMP	SCANK
0115 F5F0	114	SAV	MOV	B,A
0117 FD	115		MOV	R5,A
0118 BDF00	116		CJNE	R5,#0F0H,Z1 ;CHECK SEND CODE OF SINEWAVE;
011B 7401	117		MOV	A,#01
011D 020172	118		LJMP	SEND
0120 BDE605	119	Z1:	CJNE	R5,#0E6H,Z2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0123	7402	120		MOV	A,#02H
0125	020172	121		LJMP	SEND
0128	BD8505	122	Z2:	CJNE	R5,#85H,Z3
012B	7403	123		MOV	A,#03H
012D	020172	124		LJMP	SEND
0130	BDD005	125	Z3:	CJNE	R5,#0D0H,Z4
0133	7404	126		MOV	A,#04H
0135	020172	127		LJMP	SEND
0138	BDC505	128	Z4:	CJNE	R5,#0C5H,Z5
013B	7405	129		MOV	A,#05H
013D	020172	130		LJMP	SEND
0140	BDC005	131	Z5:	CJNE	R5,#0C0H,Z6
0143	7406	132		MOV	A,#06H
0145	020172	133		LJMP	SEND
0148	BDB505	134	Z6:	CJNE	R5,#0B5H,Z7
014B	7407	135		MOV	A,#07H
014D	020172	136		LJMP	SEND
0150	BDB005	137	Z7:	CJNE	R5,#0B0H,Z8
0153	7408	138		MOV	A,#08H
0155	020172	139		LJMP	SEND
0158	BDA505	140	Z8:	CJNE	R5,#0A5H,Z9
015B	7409	141		MOV	A,#09H
015D	020172	142		LJMP	SEND
0160	BDA005	143	Z9:	CJNE	R5,#0A0H,ZA
0163	740A	144		MOV	A,#0AH
0165	020172	145		LJMP	SEND
0168	BD9505	146	ZA:	CJNE	R5,#95H,ZB
016B	740B	147		MOV	A,#0BH
016D	020172	148		LJMP	SEND
0170	740C	149	ZB:	MOV	A,#0CH

0172	90E0E1	150	SEND:	MOV	DPTR,#PORTB
0175	F0	151		MOVX	@DPTR,A
0176	900000	152		MOV	DPTR,#0000H
0179	7400	153		MOV	A,#00H ;SET INTERUPT
					VECTOR;
017B	F0	154		MOVX	@DPTR,A
017C	A3	155		INC	DPTR
017D	7400	156		MOV	A,#00H
017F	F0	157		MOVX	@DPTR,A
0180	A3	158		INC	DPTR
0181	7400	159		MOV	A,#00H
0183	F0	160		MOVX	@DPTR,A
0184	A3	161		INC	DPTR
0185	7402	162		MOV	A,#02H
0187	F0	163		MOVX	@DPTR,A
0188	A	164		INC	DPTR
0189	7400	165		MOV	A,#00H
018B	F0	166		MOVX	@DPTR,A
018C	A3	167		INC	DPTR
018D	74A0	168		MOV	A,#0A0H
018F	F0	169		MOVX	@DPTR,A
0190	A3	170		INC	DPTR
0191	7400	171		MOV	A,#00H
0193	F0	172		MOVX	@DPTR,A
0194	A3	173		INC	DPTR
0195	7400	174		MOV	A,#00H
0197	F0	175		MOVX	@DPTR,A
0198	A3	176		NC	DPTR
0199	7400	177		MOV	A,#00
019B	F0	178		MOVX	@DPTR,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

019C A3	179		INC	DPTR
019D 7400	180		MOV	A,#00H
019F F0	181		MOVX	@DPTR,A
01A0 A3	182		INC	DPTR
01A1 7400	183		MOV	A,#00H
01A3 F0	184		MOVX	@DPTR,A
01A4 A3	185		INC	DPTR
01A5 7400	186		MOV	A,#00H
01A7 F0	187		MOVX	@DPTR,A
01A8 A3	188		INC	DPTR
01A9 7400	189		MOV	A,#00H
01AB F0	190		MOVX	@DPTR,A
01AC A3	191		INC	DPTR
01AD 7400	192		MOV	A,#00H
01AF F0	193		MOVX	@DPTR,A
01B0 A3	194		INC	DPTR
01B1 7400	195		MOV	A,#00H
01B3 F0	196		MOVX	@DPTR,A
01B4 A3	197		INC	DPTR
01B5 7400	198		MOV	A,#00H
01B7 F0	199		MOVX	@DPTR,A
01B8 0200CA	200	OUT_SCK2:	LJMP	SCANK
01BB 1A2630	201	TABLE:	DB	1AH,26H,30H
01BE 333026	202		DB	33H,30H,26H
01C1 1A0D03	203		DB	1AH,0DH,03H
01C4 00030D	204		DB	00H,03H,0DH
01C7 F0E685D0	205	ROW0:	DB	0F0H,0E6H,85H,0D0H
01CB C5C0B5B0	206	ROW1:	DB	0C5H,0C0H,0B5H,0B0H
01CF A5A09560	207	ROW2:	DB	0A5H,0A0H,95H,60H

```

209      ;*****;
210      ;GENERATE SQUAREWAVE AND CHECK KEY
211      ;*****;
212      ;
01F0     213      ORG      01F0H
214      ;
01F0 C000 215      SQUARE:  PUSH    00H
01F2 C002 216              PUSH    02H
01F4 C007 217              PUSH    07H
01F6 75A0E0 218             MOV     P2,#0E0H
01F9 79E0   219             MOV     R1,#0E0H
01FB E4     220             CLR     A
01FC 74FF   221             MOV     A,#0FFH
01FE F3     222             MOVX   @R1,A
01FF AAF0   223             MOV     R2,B
0201 DAFE   224      DE:      DJNZ   R2,DE
0203 7400   225             MOV     A,#00H
0205 F3     226             MOVX   @R1,A
0206 AAF0   227             MOV     R2,B
0208 DAFE   228      DE1:     DJNZ   R2,DE1
020A 7400   229             MOV     A,#00H
020C 7B01   230      DE2:     MOV     R3,#01H
020E 7CFF   231             MOV     R4,#0FFH
0210 DCFE   232      DE3:     DJNZ   R4,DE3
0212 DBF8   233             DJNZ   R3,DE2
0214 D007   234             POP     07H
0216 D002   235             POP     02H
0218 D000   236             POP     00H
021A 32     237             RRETI

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

239          ;*****;
240          ;SCANKEY OF SQUIREWAVE
241          ;*****;
242          ;
021B 90E0E2 243  SCANK1:  MOV    DPTR,#PORTC
021E 8583A0 244          MOV    P2,DPH
0221 A882    245          MOV    R0,DPL
0223 7B00    246          MOV    R3,#00H
0225 7AFE    247          MOV    R2,#0FEH
0227 EA      248  SCK00:  MOV    A,R2
0228 F2      249          MOVX   @R0,A
0229 E2      250          MOVX   A,@R0
022A B47E03 251          CJNE   A,#7EH,N00
022D 020053 252  LJMP   CHE_INTR
0230 5470    253  N00:    ANL    A,#70H
0232 B4700B 254          CJNE   A,#70H,SCK22
0235 0B      255  SCK33:  INC    R3
0236 EA      256          MOV    A,R2
0237 23      257          RL    A
0238 CA      258          XCH   A,R2
0239 20E4EB 259          JB    ACC.4,SCK00
023C 74FF    260          MOV    A,#0FFH
023E 801E    261          SJMP  OUT_SC
0240 C4      262  SCK22:  SWAP  A
0241 20E005 263          JB    ACC.0,A11
0244 90030C 264          MOV    DPTR,#R0
0247 800B    265          SJMP  GET_CC
0249 20E105 266  A11:    JB    ACC.1,A22
024C 900310 267          MOV    DPTR,#R01
024F 8003    268          SJMP  GET_CC

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0251	900314	269	A22:	MOV	DPTR,#R02
0254	EB	270	GET_CC:	MOV	A,R3
0255	93	271		MOVC	A,@A+DPTR
0256	B52605	272		CJNE	A,N_BUF,OUT_SC
0259	74FF	273		MOV	A,#0FFH
025B	020309	274		LJMP	OUTSCK22
025E	F526	275	OUT_SC:	MOV	N_BUF,A
0260	B4FF03	276		CJNE	A,#0FFH,SAVV
0263	02021B	277		LJMP	SCANK1
0266	F5F0	278	SAVV:	MOV	B,A
0268	FD	279		MOV	R5,A
0269	BDFE05	280		DJNE	R5,#0FEH,Y1
026C	740D	281		MOV	A,#0DH
026E	0202C3	282		LJMP	SEND1
0271	BDE005	283	Y1:	CJNE	R5,#0E0H,Y2
0274	740E	284		MOV	A,#0EH
0276	0202C3	285		LJMP	SEND1
0279	BD9505	286	Y2:	CJNE	R5,#95H,Y3
027C	740F	287		MOV	A,#0FH
027E	0202C3	288		LJMP	SEND1
0281	BDD605	289	Y3:	CJNE	R5,#0D6H,Y4
0284	7410	290		MOV	A,#10H
0286	0202C3	291		LJMP	SEND1
0289	BDC905	292	Y4:	CJNE	R5,#0C9H,Y5
028C	7411	293		MOV	A,#11H
028E	0202C3	294		LJMP	SEND1
0291	BDBF05	295	Y5:	CJNE	R5,#0BFH,Y6
0294	7412	296		MOV	A,#12H
0296	0202C3	297		LJMP	SEND1
0299	BDB005	298	Y6:	CJNE	R5,#0B0H,Y7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

029C	7413	299		MOV	A,#13H
029E	0202C3	300		LJMP	SEND1
02A1	BDA805	301	Y7:	CJNE	R5,#0A8H,Y8
02A4	7414	302		MOV	A,#14H
02A6	0202C3	303		LJMP	SEND1
02A9	BDA005	304	Y8:	CJNE	R5,#0A0H,Y9
02AC	7415	305		MOV	A,#15H
02AE	0202C3	306		LJMP	SEND1
02B1	BD9205	307	Y9:	CJNE	R5,#92H,YA
02B4	7416	308		MOV	A,#16H
02B6	0202C3	309		LJMP	SEND1
02B9	BD8605	310	YA:	CJNE	R5,#86H,YB
02BC	7417	311		MOV	A,#17H
02BE	0202C	312		LJMP	SEND1
02C1	7418	313	YB:	MOV	A,#18H
02C3	90E0E1	314	SEND1:	MOV	DPTR,#PORTB
02C6	F0	315		MOVX	@DPTR,A
02C7	900010	316		MOV	DPTR,#0010H ;SET INTERUPT VECTOR;
02CA	7400	317		MOV	A,#00H
02CC	F0	318		MOVX	@DPTR,A
02CD	A3	319		INC	DPTR
02CE	7400	320		MOV	A,#00H
02D0	F0	321		MOVX	PTR,A
02D1	A3	322		INC	DPTR
02D2	7400	323		MOV	A,#00H
02D4	F0	324		MOVX	@DPTR,A
02D5	A3	325		INC	DPTR
02D6	7402	326		MOV	A,#02H
02D8		327		MOVX	@DPTR,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

02D9 A3	328	INC	DPTR
02DA 7401	329	MOV	A,#01H
02DC F0	330	MOVX	@DPTR,A
02DD A3	331	INC	DPTR
02DE 74F0	332	MOV	A,#0F0H
02E0 F0	333	MOVX	@DPTR,A
02E1 A3	334	INC	DPTR
02E2 7400	335	MOVX	A,#00H
02E4 F0	336	MOVX	@DPTR,A
02E5 A3	337	INC	DPTR
02E6 7400	338	MOV	A,#00H
02E8 F0	339	MOVX	@DPTR,A
02E9 A3	340	INC	DPTR
02EA 7400	341	MOV	A,#00H
02EC F0	342	MOVX	@DPTR,A
02ED A3	343	INC	DPTR
02EE 7400	344	MOV	A,#00H
02F0 F0	345	MOVX	@DPTR,A
02F1 A3	346	INC	DPTR
02F2 7400	347	MOV	A,#00H
02F4 F0	348	MOVX	@DPTR,A
02F5 A3	349	INC	DPTR
02F6 7400	350	MOV	A,#00H
02F8 F0	351	MOVX	@DPTR,A
02F9 A3	352	INC	DPTR
02FA 7400	353	MOV	A,#0
02FC F0	354	OVX	@DPTR
02FD A3	355	INC	DPTR
02FE 7400	356	MOV	A,#00H
0300 F0	357	MOVX	@DPTR,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

0301 A3      358      INC      DPTR
0302 7400    359      MOV      A,#00H
0304 F0      360      MOVX     @DPTR,A
0305 A3      361      INC      DPTR
0306 7400    362      MOV      A,#00H
0308 F0      363      MOVX     @DPTR,A
0309 02021B  364  OUTSCK2: LJMP     SCANK1
030C FEE095D6 365  RO:     DB      0FEH,0E0H,95H,0D6H
0310 C9BFB0A8 366  RO1:    DB      0C9H,0BFH,0B0H,0A8H
0314 A0928672 367  RO2:    DB      0A0H,92H,86H,72H
368      ;
369      ;*****;
370      ;CONTROL 4066 INVERSE TELEVISION SIGNAL;
371      ;*****;
372      ;
0318 75A0E0  373  INVERSE MOV     P2,#0E0H
031B 78E2    374      MOV     R0,#0E2H
031D 7B00    375      MOV     R3,#00H
031F 7AFE    376      MOV     R2,#0FEH
0321 EA      377      MOV     A,R2
0322 F2      378      MOVX    @R0,A
0323 E2      379      MOVX    A,@R0
0324 B4DE03  380      CJNE   A,#0DEH,I0
0327 020330  381      LJMP   SCANK2
032A B47EEB  382  I0:    CJNE   A,#7EH,INVERSE
032D 020053  383      LJMP   CHE_INTR
384      ;
385      ;*****;
386      ; SCANKEY FOR CONTROL 4066;
387      ;*****;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

388 ;
0330 90E0E2 389 SCANK2: MOV DPTR,#PORTC
0333 8583A0 390 MOV P2,DPH
0336 A882 391 MOV R0,DPL
0338 392 MOV R3,#00H
033A 7AFE 393 MOV R2,#0FEH
033C EA 394 SCKO: MOV A,R2
033D F2 395 MOVX @R0,A
033E E2 396 MOVX A,@R0
033F B4EE03 397 CJNE A,#0EEH,SETV ;GO TO MAIN
INVERSE;
0342 020318 398 LJMP INVERSE
0345 5470 399 SETV: ANL A,#70H
0347 B4700B 400 CJNE A,#70H,SCKO2
034A 0B 401 SCKO3: INC R3
034B EA 402 MOV A,R2
034C 23 403 RL A
034D CA 404 XCH A,R2
034E 20E4EB 405 JB ACC.4,SCKO
0351 74FF 406 MOV A,#0FFH
0353 801D 407 SJMP O_SCNK
0355 C4 408 SWAP A
0355 C4 409 JB ACC.0,A_1
0359 9003DC 410 MOV DPTR,#RW1
035C 800B 411 SJMP G_CODE
035E 20E105 412 A_1: JBA CC.1,A_2
9003E0 413 MOV DPTR,#RW2
0364 8 414 SJMP G_CODE
0366 9003E4 415 A_2: MOV DPTR,#RW3
0369 EB 416 G_CODE: MOV A,R3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

036A 93	417		MOVC	A,@A+DPTR
036B B52704	418		CJNE	A,K_BUF,O_SCNK
036E 74FF	419		MOV	A,#0FFH
0370 8005	420		SJMP	OUT_2
0372 F527	421	O_SCNK:	MOV	K_BUF,A
0374 B5FF03	422		CJNE	A,0FFH,DOG
0377 020330	423	OUT_2:	LJMP	SCANK2
037A FC	424	DOG:	MOV	R4,A
037B BC0705	425		CJNE	R4,#07H,B1
037E 7419	426		MOV	A,#19H
0380 0203D5	427		LJMP	SENDER
0383 BC0805	428	B1:	CJNE	R4,#08H,B2
0386 741A	429		MOV	A,#1AH
0388 0203D5	430		LJMP	SENDER
038B BC0905	431	B2:	CJNE	R4,#09H,B3
038E 741B	432		MOV	A,#1BH
0390 0203D5	433		LJMP	SENDER
0393 BC0A05	434	B3:	CJNE	R4,#0AH,B4
0396 741C	435		MOV	A,#1CH
0398 0203D5	436		LJMP	SENDER
039B BC0505	437	B4:	CJNE	R4,#05H,B5
039E 741D	438		MOV	A,#1DH
03A0 0203D5	439		LJMP	SENDER
03A3 BC0F05	440	B5:	CJNE	R4,#0FH,B6
03A6 741E	441		MOV	A,#1EH
03A8 0203D5	442		LJMP	SENDER
03AB BC2F05	443	B6:	CJNE	R4,#2FH,B7
03AE 741F	444		MOV	A,#1FH
03B0 0203D5	445		LJMP	SENDER
03B3 BC3F05	446	B7:	CJNE	R4,#3FH,B8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

03B6 7420	447		MOV	A,#20H
03B8 0203D5	448		LJM	SENDER
03BB BC7A05	449	B8:	CJNE	R4,#7AH,B9
03BE 7421	450		MOV	A,#21H
03C0 0203D5	451		LJMP	SENDER
03C3 BCFF05	452	B9:	CJNE	R4,#0FFH,BA
03C6 7422	453		MOV	A,#22H
03C8 0203D5	454		LJMP	SENDER
03CB BC5705	455	BA:	CJNE	R4,#57H,BB
03CE 7423	456		MOV	A,#23H
03D0 0203D5	457		LJMP	SENDER
03D3 7424	458	BB:	MOV	A,#24H
03D5 90E0E	459	SENDER:	MOV	DPTR,#PORTB
03D8 F0	460		MOVX	@DPTR,A
03D9 020330	461		LJMP	SCANK2
03DC 0708A50A	462	RW1:	DB	07H,08H,0A5H,0AH
03E0 050F2F3F	463	RW2:	DB	05H,0FH,2FH,3FH
03E4 7AFF5783	464	RW3:	DB	7AH,0FFH,57H,83H
0000=465			END	
a2 = 0100		105	102	
a22 = 0251		269	266	
a_1 = 035E		412	409	
a_2 = 0366		415	412	
an = 0064		43	41	
an1 = 006A		45	43	
an2 = 0070		47	45	
b1 = 0383		428	425	
b2 = 038B		431	428	
b3 = 0393		434	431	
b4 = 039B		437	434	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

b5 = 03A3	440	437		
b6 = 03AB	443	440		
b7 = 03B3	446	443		
b8 = 03BB	449	446		
b9 = 03C3	452	449		
ba = 03CB	455	452		
bb = 03D3	458	455		
che_intr = 0053	34	48	88	252
ctrl = E0E3	7	26		
de = 0201	224			
de1 = 0208	228			
de2 = 020C	230	233		
de3 = 0210	232			
del1 = 00B5	63			
del2 = 00BB	66	69		
del3 = 00BF	68			
dog = 037A	424	422		
g_code = 0369	416	411	414	
get_c = 0103	106	101	104	
get_cc = 0254	270	265	268	
i0 = 032A	382	380		
ini = 0040	26	17		
inverse = 0318	373	382	398	
k_buf = 0027	13	33	418	421
key_buf = 0028	11	31	108	111
keybuf = 0000	4			
loop = 00B0	59	64		
n0 = 00DF	89	87		
n00 = 0230	253	251		
n_buf = 0026	12	32	272	275

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

o_scnk = 0372	421	407	418	
out_2 = 0377	423	420		
out_sc = 025E	275	261	27	
out_sck2 = 01B8	200	110		
out_scnk = 010D	111	97	10	
outsck22 = 0309	364	274		
porta = E0E0	8			
portb = E0E1	9	150	314	459
portc = E0E2	10	79	243	389
ro = 030C	365	264		
ro1 = 0310	366	267		
ro2 = 0314	367	269		
row0 = 01C7	205	100		
row1 = 01CB	206	103		
row2 = 01CF	207	105		
rw1 = 03DC	462	410		
rw2 = 03E0	463	413		
rw3 = 03E4	464	415		
sav = 0115	114	112		
savv = 0266	278	276		
scank = 00CA	79	42	113	200
scank1 = 021B	243	44	277	364
scank2 = 0330	389	46	381	423
sck0 = 00D6	84	95		
sck00 = 0227	248	259		
sck2 = 00EF	98	90		
sck22 = 0240	262	254		
sck3 = 00E4	91			
sck33 = 0235	255			
scko = 033C	394	405		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

scko2 = 0355	408	400
scko3 = 034A	401	
sine = 00A0	52	
square = 01F0	215	
table = 01BB	201	58
y1 = 0271	283	280
y2 = 0279	286	283
y3 = 0281	289	286
y4 = 0289	292	289
y5 = 0291	295	292
y6 = 0299	298	295
y7 = 02A1	301	298
y8 = 02A9	304	301
y9 = 02B1	307	304
ya = 02B9	310	307
yb = 02C1	313	310
z1 = 0120	119	116
z2 = 0128	122	119
z3 = 0130	125	122
z4 = 0138	128	125
z5 = 0140	131	128
z6 = 0148	134	131
z7 = 0150	137	134
z8 = 0158	140	137
z9 = 0160	143	140
za = 0168	146	143

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MC1508L-8
 MC1408L-8
 MC1408L-7
 MC1408L-6

Specifications and Applications Information

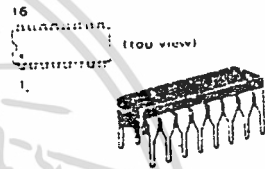
EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

designed for use where the output current is a linear product of an eight-bit digital word and an analog input voltage.

- Relative Accuracy: $\pm 0.19\%$ Error maximum (MC1508L-8, MC1408L-8)
- Seven and Six-Bit Accuracy Available (MC1408L-7, MC1408L-6)
- Fast Settling Time - 300 ns typical
- Noninverting Digital Inputs are MTTL and CMOS Compatible
- Output Voltage Swing - +0.4 V to -5.0 V
- High-Speed Multiplying Input Slew Rate 4.0 mA/ μ s
- Standard Supply Voltages: +5.0 V and -5.0 V to -15 V

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

SILICON MONOLITHIC INTEGRATED CIRCUIT



L SUFFIX CERAMIC PACKAGE CASE 620

FIGURE 1 - D-to-A TRANSFER CHARACTERISTICS

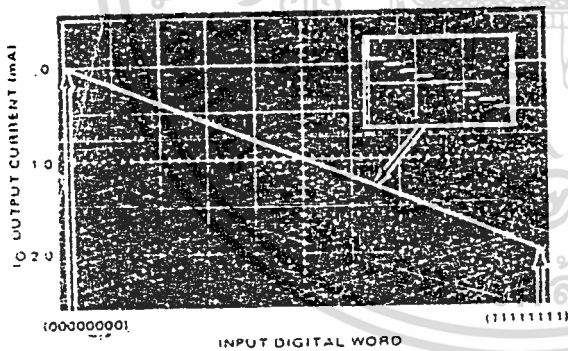
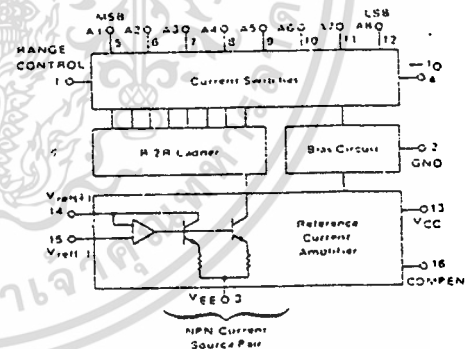


FIGURE 2 - BLOCK DIAGRAM



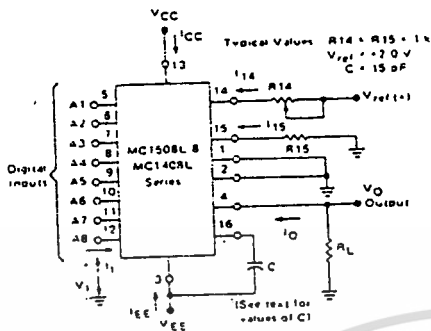
TYPICAL APPLICATIONS

- Tracking A-to-D Converters
- Successive Approximation A-to-D Converters
- 2 1/2 Digit Panel Meters and OVM's
- Waveform Synthesis
- Sample and Hold
- Peak Detector
- Programmable Gain and Attenuation
- CRT Character Generation
- Audio Digitizing and Decoding
- Programmable Power Supplies
- Analog-Digital Multiplication
- Digital-Digital Multiplication
- Analog-Digital Division
- Digital Addition and Subtraction
- Speech Compression and Expansion
- Stepping Motor Drive

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS

FIGURE 3 - NOTATION DEFINITIONS TEST CIRCUIT



V_1 and I_1 apply to inputs A1 thru A8

The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications

$$I_O = K \left\{ \frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{54} + \frac{A_7}{128} + \frac{A_8}{256} \right\}$$

where $K = \frac{V_{ref}}{R_{14}}$

and $A_N = "1"$ if A_N is at high level
 $A_N = "0"$ if A_N is at low level

FIGURE 4 - RELATIVE ACCURACY TEST CIRCUIT

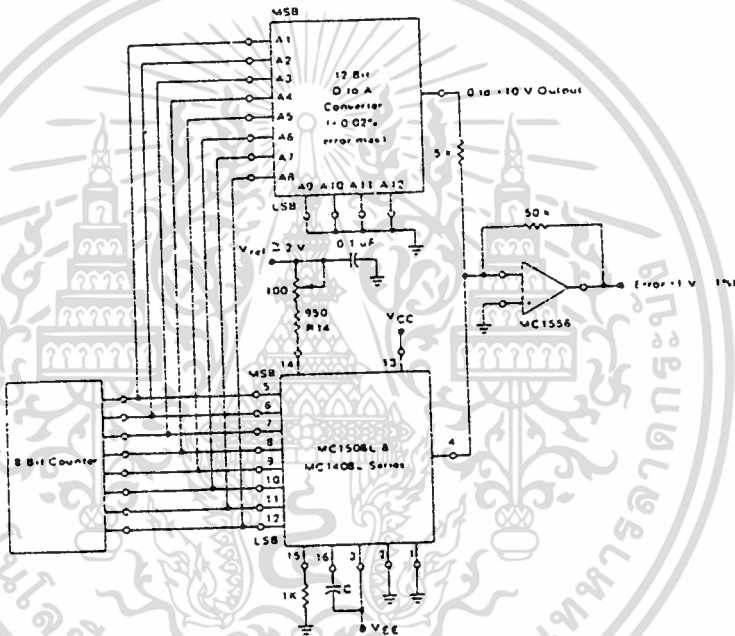
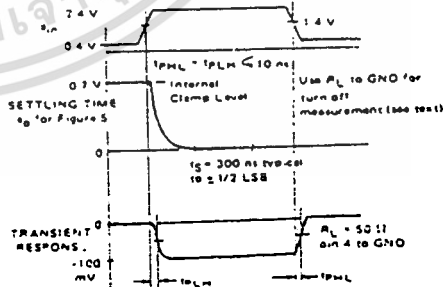
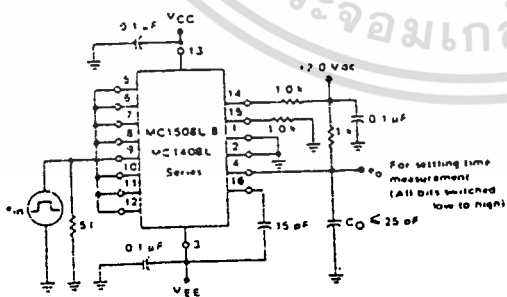


FIGURE 5 - TRANSIENT RESPONSE and SETTLING TIME



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V _{CC} V _{EE}	+5.5 -16.5	V _{dc}
Digital Input Voltage	V ₅ thru V ₁₂	0 to +5.5	V _{dc}
Applied Output Voltage	V _O	+0.5, -5.2	V _{dc}
Reference Current	I ₁₄	5.0	mA
Reference Amplifier inputs	V ₁₄ , V ₁₅	V _{CC} , V _{EE}	V _{dc}
Operating Temperature Range	T _A	-55 to +125 0 to +75	°C
Storage Temperature Range	T _{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS (V_{CC} = +5.0 V_{dc}, V_{EE} = -15 V_{dc}, $\frac{V_{ref}}{R_{14}} = 2.0$ mA, MC1508L-8: T_A = -55°C to +125°C, MC1408L Series: T_A = 0 to +75°C unless otherwise noted. All digital inputs at high (logic level).)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Relative Accuracy (Error relative to full scale I _O) MC1508L-8, MC1408L-8 MC1408L-7 (see Note 1) MC1408L-6 (see Note 1)	4	E _r	-	-	±0.19 ±0.39 ±0.78	%
Settling Time to within ±1/2 LSB (includes t _{PLH}) (T _A = +25°C) (see Note 2)	5	t _S	-	300	-	ns
Propagation Delay Time T _A = +25°C	5	t _{PLH} , t _{PHL}	-	30	100	ns
Output Full Scale Current Drift		TC _{IO}	-	-20	-	PPM/°C
Digital Input Logic Levels (MSB) High Level, Logic "1" Low Level, Logic "0"	3	V _{IH} V _{IL}	2.0 -	- -	- 0.8	V _{dc}
Digital Input Current (MSB) High Level, V _{IH} = 5.0 V Low Level, V _{IL} = 0.8 V	3	I _{IH} I _{IL}	- -	0 -0.4	0.04 -0.8	mA
Reference Input Bias Current (Pin 15)	3	I _{I5}	-	-1.0	-5.0	μA
Output Current Range V _{EE} = -5.0 V V _{EE} = -15 V, T _A = 25°C	3	I _O	0 0	2.0 2.0	2.1 4.2	mA
Output Current V _{ref} = 2.000 V, R ₁₄ = 1000 Ω	3	I _O	1.9	1.99	2.1	mA
Output Current (All bits low)	3	I _{O(min)}	-	0	4.0	μA
Output Voltage Compliance (E _r ≤ 0.19% at T _A = +25°C) Pin 1 grounded Pin 1 open, V _{EE} below -10 V	3	V _O	-	-	-0.55, +0.4 -5.0, +0.4	V _{dc}
Reference Current Slew Rate	6	SR I _{ref}	-	4.0	-	mA/μs
Output Current Power Supply Sensitivity		PSRR(-)	-	0.5	2.7	μA/V
Power Supply Current (All bits low)	3	I _{CC} I _{EE}	-	+13.5 -7.5	+22 -13	mA
Power Supply Voltage Range (T _A = +25°C)	3	V _{CCR} V _{EEER}	+4.5 -4.5	+5.0 -15	+5.5 -16.5	V _{dc}
Power Dissipation All bits low V _{EE} = -5.0 V _{dc} V _{EE} = -15 V _{dc} All bits high V _{EE} = -5.0 V _{dc} V _{EE} = -15 V _{dc}	3	P _D	-	-	105 170 90 160	mW

Note 1. All current switches are tested to guarantee at least 50% of rated output current.
Note 2. All bits switched.



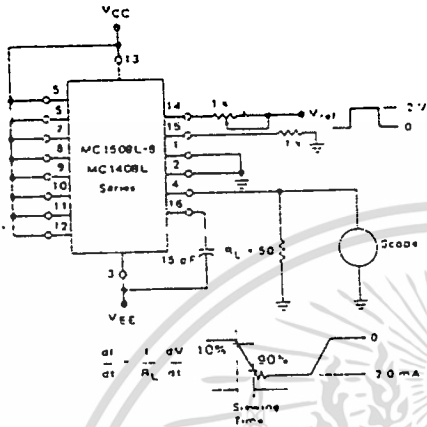
MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



TEST CIRCUITS (continued)

FIGURE 6 - REFERENCE CURRENT SLEW RATE MEASUREMENT



THERMAL INFORMATION

The maximum power consumption an integrated circuit can tolerate at a given operating ambient temperature, can be found from the equation

$$P_D(T_A) = \frac{T_{J(max)} - T_A}{R_{\theta JA}(T_{vp})}$$

Where $P_D(T_A)$ = Power Dissipation allowable at a given operating ambient temperature. This must be greater than the sum of the products of the supply voltages and supply currents at the worst case operating condition.

$T_{J(max)}$ = Maximum Operating Junction Temperature as listed in the Maximum Ratings Section

T_A = Maximum Desired Operating Ambient Temperature

$R_{\theta JA}(T_{vp})$ = Typical Thermal Resistance Junction to Ambient

FIGURE 7 - POSITIVE V_{ref}

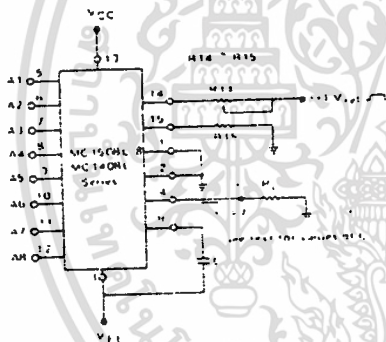
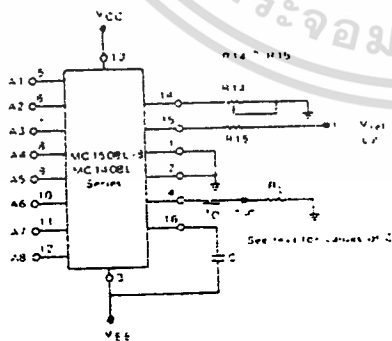


FIGURE 8 - NEGATIVE V_{ref}



OUTLINE DIMENSIONS

$R_{\theta JA} = 100^{\circ}\text{C/W (typ)}$

NOTES

- LEADS WITHIN $0.13 \text{ mm (0.005 \text{ IN})}$ RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONTOUR
- REG. MEX. NOTICE IN LEAD
- MTC IN CERAMIC DRIVING CUT
- 2X L TO CENTER OF LEADS WHEN FORMED PARALLEL

Weight $\approx 1.197 \text{ grams}$

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	19.05	19.81	0.750	0.780
B	5.77	6.48	0.229	0.255
C	4.06	5.28	0.160	0.210
D	0.28	0.51	0.011	0.020
E	1.49	1.58	0.059	0.062
F	1.54	1.58	0.061	0.062
G	0.51	0.71	0.020	0.028
H	0.20	0.31	0.008	0.012
J	1.78	1.78	0.070	0.070
K	0.37	0.37	0.015	0.015
L	1.90	1.90	0.075	0.075
M	0.51	1.02	0.020	0.040

CASE 620 02
CERAMIC PACKAGE

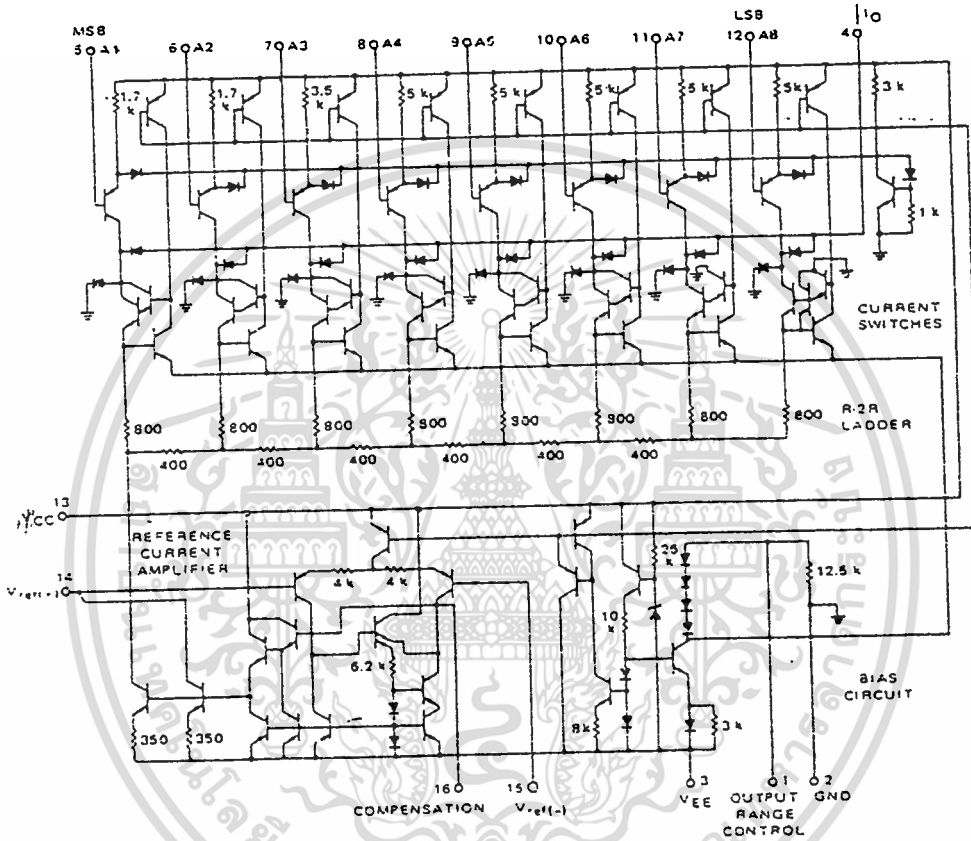


MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



FIGURE 9 -- MC1508L-8/MC1408L SERIES EQUIVALENT
CIRCUIT SCHEMATIC
DIGITAL INPUTS



CIRCUIT DESCRIPTION

The MC1508L-8 consists of a reference current amplifier, an R-2R ladder, and eight high-speed current switches. For many applications, only a reference resistor and reference voltage need be added.

The switches are noninverting in operation, therefore a high state on the input turns on the specified output current component. The switch uses current steering for high speed, and a termination amplifier consisting of an active load gain stage with unity gain feedback. The termination amplifier holds the parasitic capacitance of the ladder at a constant voltage during switching, and provides

a low impedance termination of equal voltage for all legs of the ladder.

The R-2R ladder divides the reference amplifier current into binary-related components, which are fed to the switches. Note that there is always a remainder current which is equal to the least significant bit. This current is shunted to ground, and the maximum output current is 255/256 of the reference amplifier current, or 1992 mA for a 20 mA reference amplifier current if the NPN current source pair is perfectly matched.



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL INFORMATION

Reference Amplifier Drive and Compensation

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. (The reference amplifier input current, I_{14} , must always flow into pin 14 regardless of the setup method or reference voltage polarity.)

Connections for a positive reference voltage are shown in Figure 7. The reference voltage source supplies the full current I_{14} . For bipolar reference signals, as in the multiplying mode, R_{15} can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R_{15} with only a small sacrifice in accuracy and temperature drift. Another method for bipolar inputs is shown in Figure 25.

The compensation capacitor value must be increased with increases in R_{14} to maintain proper phase margin; for R_{14} values of 10, 25 and 5.0 kilohms, minimum capacitor values are 15, 37, and 75 pF. The capacitor should be tied to V_{EE} as this increases negative supply rejection.

A negative reference voltage may be used if R_{14} is grounded and the reference voltage is applied to R_{15} as shown in Figure 8. A high input impedance is the main advantage of this method. Compensation involves a capacitor to V_{EE} on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 3.0 volts above the V_{EE} supply. Bipolar input signals may be handled by connecting R_{14} to a positive reference voltage equal to the peak positive input level at pin 15.

When a dc reference voltage is used, capacitive bypass to ground is recommended. The 5.0 V logic supply is not recommended as a reference voltage. If a well regulated 5.0-V supply which drives logic is to be used as the reference, R_{14} should be decoupled by connecting it to +5.0 V through another resistor and bypassing the junction of the two resistors with 0.1 μ F to ground. For reference voltages greater than 5.0 V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

Output Voltage Range

The voltage on pin 4 is restricted to a range of -0.55 to +0.4 volts at +25°C, due to the current switching methods employed in the MC1508L-8. When a current switch is turned "off", the positive voltage on the output terminal can turn "on" the output diode and increase the output current level. When a current switch is turned "on", the negative output voltage range is restricted. The base of the termination circuit Darlington transistor is one diode voltage below ground when pin 1 is grounded, so a negative voltage below the specified safe level will drive the low current device of the Darlington into saturation, decreasing the output current level.

The negative output voltage compliance of the MC1508L-8 may be extended to -5.0 V volts by opening the circuit at pin 1. The negative supply voltage must be more negative than -10 volts. Using a full scale current of 1.992 mA and load resistor of 2.5 kilohms between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.980 volts. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500 ohms do not significantly affect performance, but a 2.5-kilohm load increases "worst case" settling time to 1.2 μ s (when all bits are switched on).

Refer to the subsequent text section on Settling Time for more details on output loading.

If a power supply value between -5.0 V and -10 V is desired, a voltage of between 0 and -5.0 V may be applied to pin 1. The value of this voltage will be the maximum allowable negative input swing.

Output Current Range

The output current maximum rating of 4.2 mA may be used only for negative supply voltages typically more negative than -8.0 volts, due to the increased voltage drop across the 350-ohm resistors in the reference current amplifier.

Accuracy

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full scale current. The relative accuracy of the MC1508L-8 is essentially constant with temperature due to the excellent temperature tracking of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the MC1508L-8 has a very low full scale current drift with temperature.

The MC1508L-8/MC1408L Series is guaranteed accurate to within $\pm 1/2$ LSB at -25°C at a full scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2.0 mA, with the loss of one LSB = 16 μ A which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in Figure 4. The 12 bit converter is calibrated for a full scale output current of 1.992 mA. This is an optional step since the MC1508L-8 accuracy is essentially the same between 1.5 and 2.5 mA. Then the MC1508L-8 circuit's full scale current is trimmed to the same value with R_{14} so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accurate D-to-A converter. 16-bit accuracy implies a total error of $\pm 1/2$ of one part in 65,536, or $\pm 0.00076\%$ which is much more accurate than the $\pm 0.19\%$ specification provided by the MC1508L-8.

Multiplying Accuracy

The MC1508L-8 may be used in the multiplying mode with eight bit accuracy when the reference current is varied over a range of 256:1. The major source of error is the bias current of the termination amplifier. Under "worst case" conditions these eight amplifiers can contribute a total of 16 μ A extra current at the output terminal. If the reference current in the multiplying mode ranges from 16 μ A to 4.0 mA, the 16 μ A contributes an error of 0.1 LSB. This is well within eight-bit accuracy referenced to 4.0 mA.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically the MC1508L-8 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a dc reference current is 0.5 to 4.0 mA.



MOTOROLA Semiconductor Products Inc.

MC1508L-8 • MC1408L-8 • MC1408L-7 • MC1408L-6

GENERAL INFORMATION (Continued)

Settling Time

The "worst case" switching condition occurs when all bits are switched "on", which corresponds to a low-to-high transition for all bits. This time is typically 300 ns for settling to within $\pm 1/2$ LSB for 8-bit accuracy, and 200 ns to $1/2$ LSB for 7 and 6-bit accuracy. The turn off is typically under 100 ns. These times apply when $R_L \leq 500$ ohms and $C_O \leq 25$ pF.

The slowest single switch is the least significant bit, which turns "on" and settles in 250 ns and turns "off" in 80 ns. In applications where the D-to-A converter functions in a positive going ramp mode, the "worst case" switching condition does not occur, and a settling time of less than 300 ns may be realized. Bit A7 turns "on" in 200 ns and "off" in 80 ns, while bit A6 turns "on" in 150 ns and "off" in 80 ns.

The test circuit of Figure 5 requires a smaller voltage swing for the current switches due to internal voltage clamping in the MC1508L-8. A 10-kilohm load resistor from pin 4 to ground gives a typical settling time of 400 ns. Thus, it is voltage swing and not the output RC time constant that determines settling time for most applications.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μ F locally bypassing for low frequencies, and minimum scope lead length are all mandatory.

TYPICAL CHARACTERISTICS

$V_{CC} = +5.0$ V, $V_{EE} = -15$ V, $T_A = +25^\circ\text{C}$ unless otherwise noted

FIGURE 10 - LOGIC INPUT CURRENT versus INPUT VOLTAGE

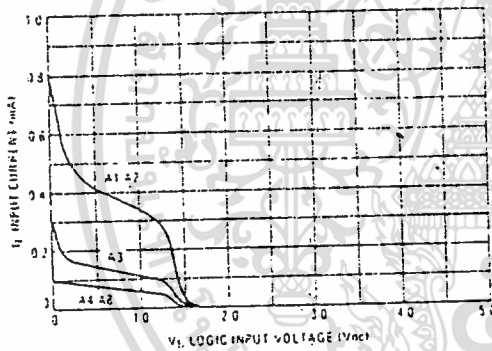


FIGURE 11 - TRANSFER CHARACTERISTIC versus TEMPERATURE (A5 thru A8 thresholds lie within range for A1 thru A4)

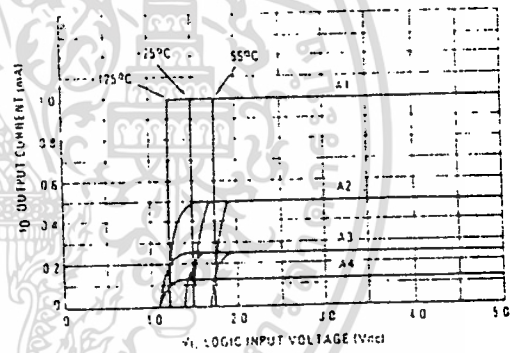


FIGURE 12 - OUTPUT CURRENT versus OUTPUT VOLTAGE (See text for pin 1 restrictions)

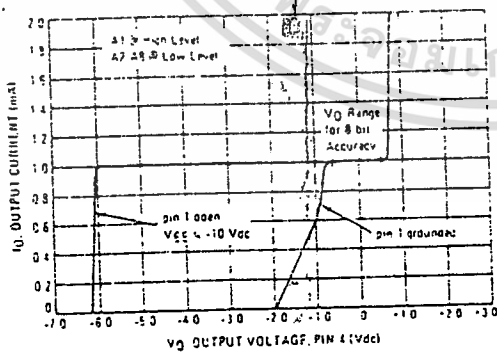
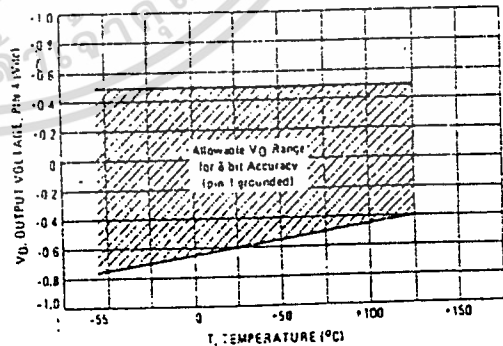


FIGURE 13 - OUTPUT VOLTAGE versus TEMPERATURE (Negative range with pin 1 open is -5.0 Vdc over full temperature range)



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1508L 8 • MC1408L 8 • MC1408L 7 • MC1408L 6

TYPICAL CHARACTERISTICS (continued)
 (V_{CC} = +5.0 V, V_{EE} = -15 V, T_A = +25°C unless otherwise noted.)

FIGURE 14 - REFERENCE INPUT FREQUENCY RESPONSE

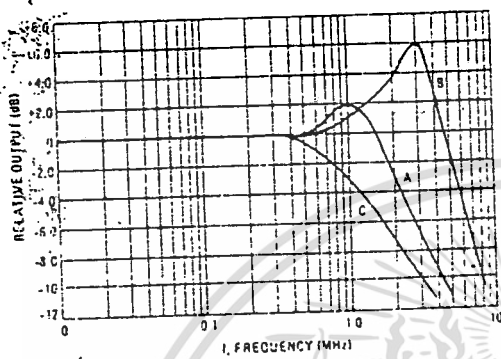


FIGURE 15 - TYPICAL POWER SUPPLY CURRENT versus TEMPERATURE (all bits low)

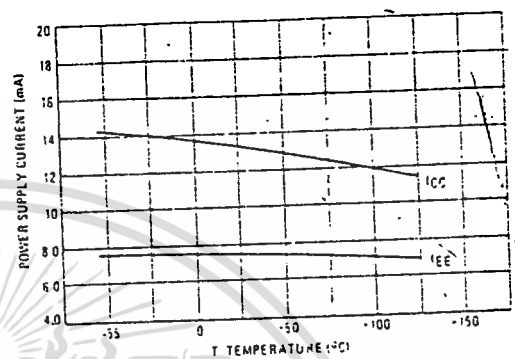
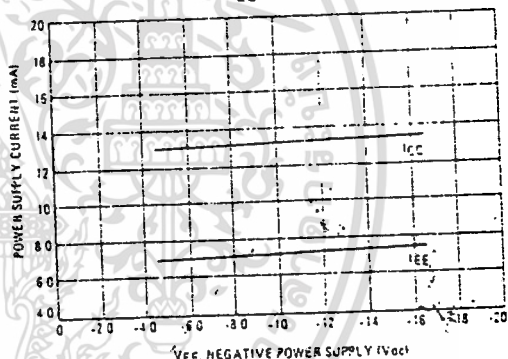


FIGURE 16 - TYPICAL POWER SUPPLY CURRENT versus V_{EE} (all bits low)



Unless otherwise specified
 R₁₄ = R₁₅ = 1.0 kΩ
 C = 15 pF, pin 16 to V_{EE}
 R_L = 50 Ω, pin 4 to GND

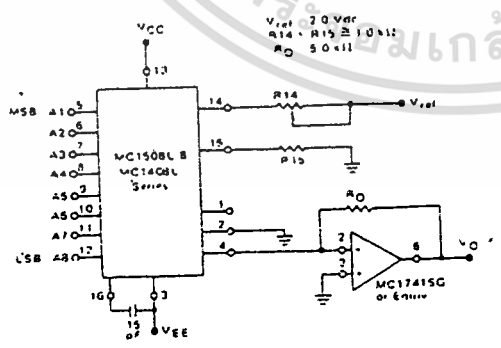
Curve A: Large Signal Bandwidth
 Method of Figure 7
 V_{ref} = 2.0 V (a pin offset 1.0 V above GND)

Curve B: Small Signal Bandwidth
 Method of Figure 7, R_L = 250 Ω
 V_{ref} = 50 mV (a pin offset 200 mV above GND)

Curve C: Large and Small Signal Bandwidth
 Method of Figure 75 (no op amp), R_L = 50 Ω
 R_C = 50 Ω
 V_{ref} = 2.0 V
 V_S = 100 mV (p-p) centered at 0 V

APPLICATIONS INFORMATION

FIGURE 17 - OUTPUT CURRENT TO VOLTAGE CONVERSION



Theoretical V_O

$$V_O = \frac{V_{ref}}{R_{14}} \cdot 1A_0 \left[\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right]$$

Adjust V_{ref}, R₁₄ or R_O so that V_O with all digital inputs at high level is equal to 9.961 volts.

$$V_O = \frac{2V}{1k} \left(\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \frac{1}{32} + \frac{1}{64} + \frac{1}{128} + \frac{1}{256} \right) = 10V \left(\frac{255}{256} \right) = 9.961V$$



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

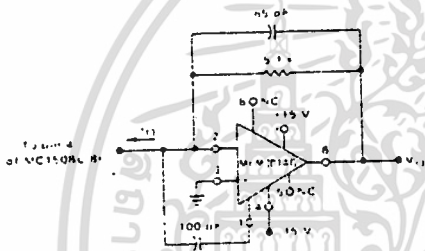


APPLICATIONS INFORMATION (continued)

Voltage outputs of a larger magnitude are obtainable with this circuit which uses an external operational amplifier as a current to voltage converter. This configuration automatically keeps the output of the MC1508L-8 at ground potential and the operational amplifier can generate a positive voltage limited only by its positive supply voltage. Frequency response and settling time are primarily determined by the characteristics of the operational amplifier. In addition, the operational amplifier must be compensated for unity gain, and in some cases overcompensation may be desirable.

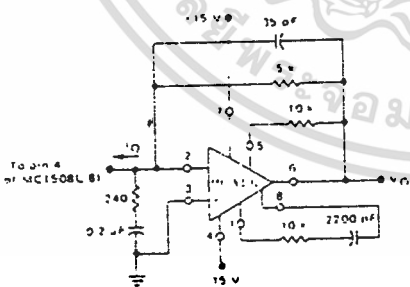
Note that this configuration results in a positive output voltage only, the magnitude of which is dependent on the digital input. The following circuit shows how the MLM301AG can be used in a feedforward mode resulting in a full scale settling time on the order of 2.0 μ s.

FIGURE 18



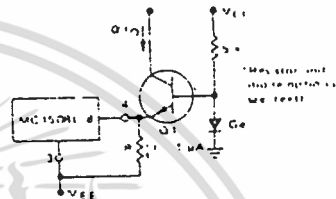
An alternative method is to use the MC1509G and input compensation. Response of this circuit is also on the order of 2.0 μ s. See Motorola Application Note AN-459 for more details on this concept.

FIGURE 19



The positive voltage range may be extended by cascading the output with a high beta common base transistor, Q1, as shown

FIGURE 20 - EXTENDING POSITIVE VOLTAGE RANGE



The output voltage range for this circuit is 0 volts to $8V_{CE0}$ of the transistor. If pin 1 is left open, the transistor base may be grounded, eliminating both the resistor and the diode. Variations in beta must be considered for wide temperature range applications. An inverted output waveform may be obtained by using a load resistor from a positive reference voltage to the collector of the transistor. Also, high speed operation is possible with a large output voltage swing, because pin 4 is held at a constant voltage. The resistor (R1) to V_{EE} maintains the transistor emitter voltage when all bits are "off" and insures fast turn-on of the least significant bit.

Combined Output Amplifier and Voltage Reference

For many of its applications the MC1508L-8 requires a reference voltage and an operational amplifier. Normally the operational amplifier is used as a current to voltage converter and its output need only go positive. With the popular MC1723G voltage regulator both of these functions are provided in a single package with the added bonus of up to 150 mA of output current. See Figure 21. The MC1723G uses both a positive and negative power supply. The reference voltage of the MC1723G is then developed with respect to the negative voltage and appears as a common mode signal to the reference amplifier in the D to A converter. This allows use of its output amplifier as a classic current to voltage converter with the non-inverting input grounded.

Since +15 V and +5.0 V are normally available in a combination digital-to-analog system only the -5.0 V need be developed. A resistor divider is sufficiently accurate since the allowable range on pin 5 is from -2.0 to -8.0 volts. The 5.0 kilohm pull-down resistor on the amplifier output is necessary for fast negative transitions.

Full scale output may be increased to as much as 32 volts by increasing R_O and raising the +15 V supply voltage to 35 V maximum. The resistor divider should be altered to comply with the maximum limit of 40 volts across the MC1723G. C_O may be decreased to maintain the same R_OC_O product if maximum speed is desired.



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC150BL/8 • MC140BL/8 • MC140BL/7 • MC140BL/6

APPLICATIONS INFORMATION (continued)

Programmable Power Supply

The circuit of Figure 21 can be used as a digitally programmed power supply by the addition of thumbwheel switches and a BCD-to-binary converter. The output voltage can be scaled in several ways, including 0 to +25.5 volts in 0.1-volt increments, ± 0.05 volt; or 0 to 5.1 volts in 20 mV increments, ± 10 mV.

FIGURE 21 - COMBINED OUTPUT AMPLIFIER and VOLTAGE REFERENCE CIRCUIT

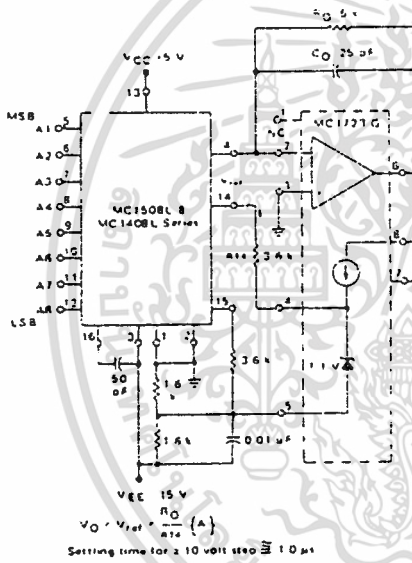


FIGURE 22 - BIPOLAR OR NEGATIVE OUTPUT VOLTAGE CIRCUIT

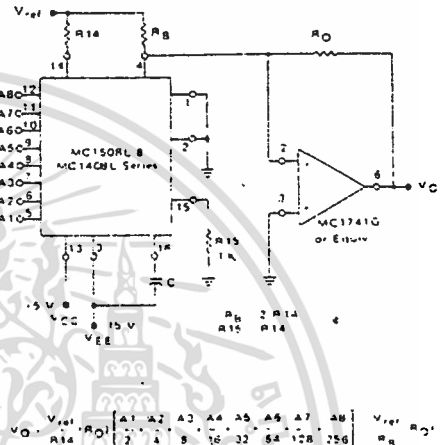
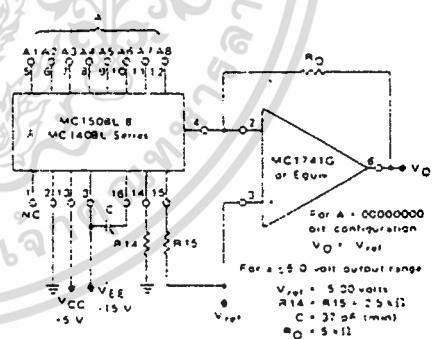


FIGURE 23 - BIPOLAR OR INVERTED NEGATIVE OUTPUT VOLTAGE CIRCUIT



Bipolar or Negative Output Voltage

The circuit of Figure 22 is a variation from the standard voltage output circuit and will produce bipolar output signals. A positive current may be sourced into the summing node to offset the output voltage in the negative direction. For example, if approximately 1.0 mA is used as bipolar output signal results which may be described as a 8-bit "1's" complement offset binary. V_{ref} may be used as this auxiliary reference. Note that R_O has been doubled to 10 kiloms because of the anticipated 20 V/10 μ s output range.

Decrease R_O to 2.5 k Ω for a 0 to -5.0 volt output range. This application provides somewhat lower speed as previously discussed in the Output Voltage Range section of the General Information.



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

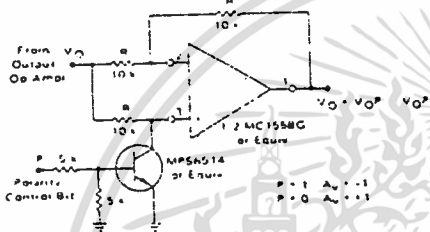
MC1508L-8 • MC1408L-8 • MC1408L-7 • MC1408L-6

APPLICATIONS INFORMATION (continued)

Polarity Switching Circuit, 8-Bit Magnitude Plus Sign D-to-A Converter

Boolean outputs may also be obtained by using a polarity switching circuit. The circuit of Figure 24 gives 8-bit magnitude plus a sign bit. In this configuration the operational amplifier is switched between a gain of +1.0 and -1.0. Although another operational amplifier is required, no more space is taken when a dual operational amplifier such as the MC1558G is used. The transistor should be selected for a very low saturation voltage and resistance.

FIGURE 24 - POLARITY SWITCHING CIRCUIT (8-Bit Magnitude Plus Sign D-to-A Converter)



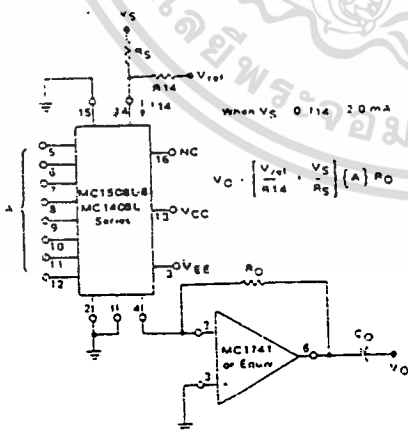
Programmable Gain Amplifier or Digital Attenuator

When used in the multiplying mode the MC1508L-3 can be applied as a digital attenuator. See Figure 25. One advantage of this technique is that if $R_5 = 50 \text{ ohms}$, no compensation circuit is needed. The small and large signal bandwidths are now identical and are shown in Figure 14.

The best frequency response is obtained by not allowing I_{14} to reach zero. However, the high impedance node, pin 16, is clamped to prevent saturation and insure fast recovery when the current through R_{14} goes to zero. R_5 can be set for a $\pm 1.0 \text{ mA}$ variation in relation to I_{14} . I_{14} can never be negative.

The output current is always unidirectional. The quiescent dc output current level changes with the digital word which makes accounting necessary.

FIGURE 25 - PROGRAMMABLE GAIN AMPLIFIER OR DIGITAL ATTENUATOR CIRCUIT



Panel Meter Readout

The MC1508L-3 can be used to read out the status of BCD or binary registers or counters in a digital control system. The current output can be used to drive directly an analog panel meter. External meter shunts may be necessary if a meter of less than 20 mA full scale is used. Full scale calibration can be done by adjusting R_{14} or V_{ref1} .

FIGURE 26 - PANEL METER READOUT CIRCUIT

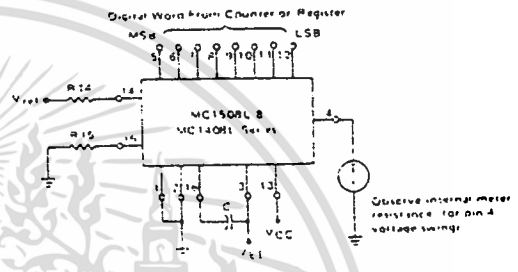
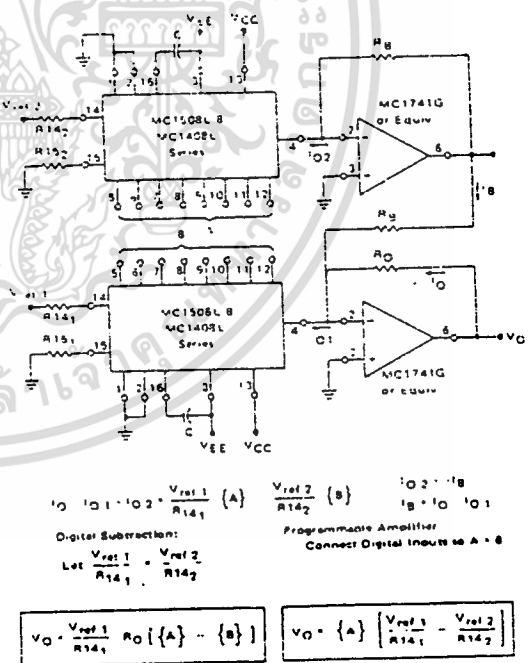


FIGURE 27 - DC COUPLED DIGITAL ATTENUATOR and DIGITAL SUBTRACTION



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION (continued)

This digital subtraction application is useful for indicating when one digital word is approaching another in value. More information is available than with a digital comparator.

Bipolar inputs can be accepted by using any of the previously described methods, or applied differentially to R14₁ and R14₂ or R15₁ and R15₂. V_O will be a bipolar signal defined by the above equation. Note that the circuit shown accepts bipolar differential signals but does not have a negative common mode range. A very useful method is to connect R14₁ and R14₂ to a positive reference higher than the most positive input, and drive R15₁ and R15₂. This yields high input impedance, bipolar differential and common-mode range.

FIGURE 28 - DIGITAL SUMMING and CHARACTER GENERATION

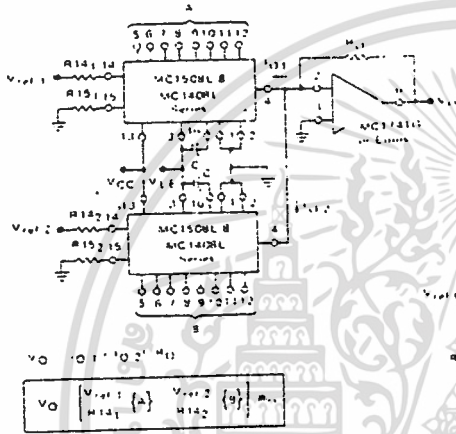


FIGURE 30 - NEGATIVE PEAK DETECTING SAMPLE AND HOLD

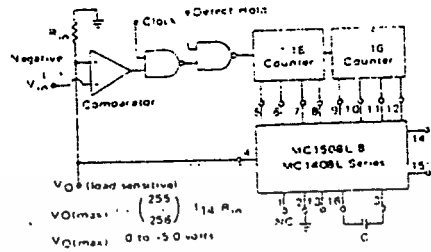
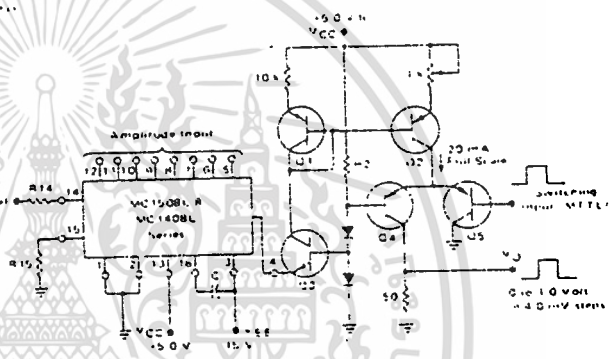


FIGURE 31 - PROGRAMMABLE PULSE GENERATION



Fast rise and fall times require the use of high speed switching transistors for the differential pair Q4 and Q5. Linear ramps and sine waves may be generated by the appropriate reference input.

In a character generation system one MC1508L 8 circuit uses a fixed reference voltage and its digital input defines the starting point for a stroke. The second converter circuit has a ramp input for the reference and its digital input defines the slope of the stroke. Note that this approach does not result in a 16-bit D to A converter (see Accuracy Section).

FIGURE 29 - POSITIVE PEAK DETECTING SAMPLE and HOLD (Features indefinite hold time and optional digital output.)

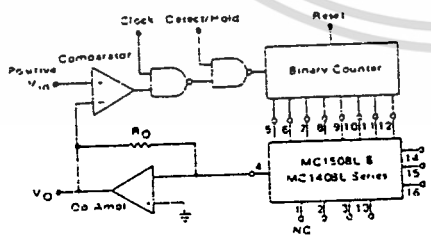
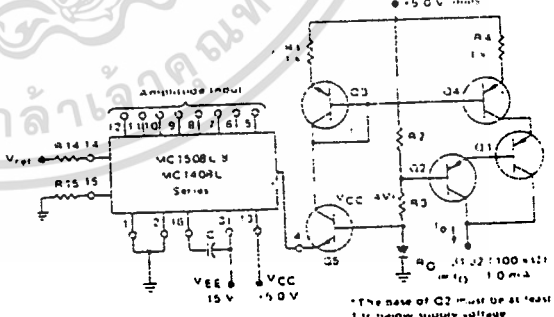


FIGURE 32 - PROGRAMMABLE CONSTANT CURRENT SOURCE



Current pulses, ramps, staircases and sine waves may be generated by the appropriate digital and reference inputs. This circuit is especially useful in curve tracer applications.

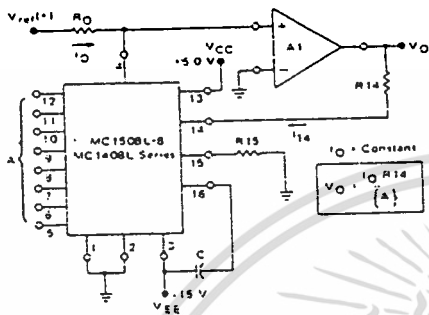


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1508L8 • MC1408L8 • MC1408L7 • MC1408L6

APPLICATIONS INFORMATION (continued)

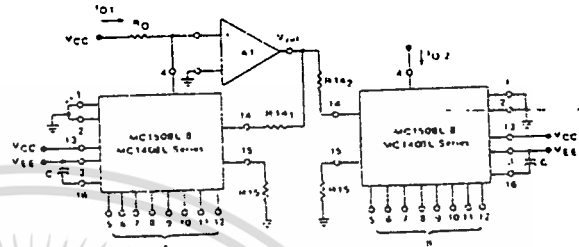
FIGURE 33 - ANALOG DIVISION BY DIGITAL WORD



This circuit yields the inverse of a digital word scaled by a constant. For minimum error over the range of operation, I_0 can be set at $16 \mu A$ so that I_{14} will have a maximum value of 3.984 mA for a digital bit input configuration of 00000001.

Compensation is necessary for loop stability and depends on the type of operational amplifier used. If a standard 1.0 MHz operational amplifier is employed, it should be overcompensated when possible. If the MC1723 or another wideband amplifier is used, the reference amplifier should always be overcompensated.

FIGURE 34 - ANALOG QUOTIENT OF TWO DIGITAL WORDS

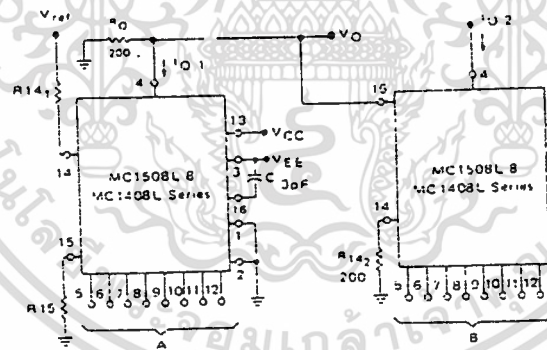


$$V_{ref} = \frac{I_{01} R_{14_1}}{|A|}$$

$$I_{02} = \frac{V_{ref}}{R_{14_2}} |B|$$

$$I_{02} = \frac{I_{01}}{|A|} |B|$$

FIGURE 35 - ANALOG PRODUCT OF TWO DIGITAL WORDS (High-Speed Operation)



$$V_0 = -I_{01} R_0 = \frac{V_{ref}}{R_{14_1}} |A| R_0$$

$$I_{02} = \frac{|B| |V_0|}{R_{14_2}} = \frac{|B|}{R_{14_2}} \left[R_0 \left(\frac{V_{ref}}{R_{14_1}} \right) |A| \right]$$

Since $R_0 = R_{14_2}$ and $K = \frac{V_{ref}}{R_{14_1}}$

$$I_{02} = K |A| |B| \quad K \text{ can be an analog variable.}$$

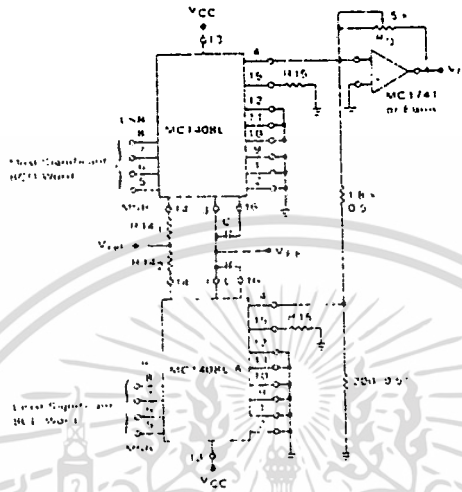


MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION (continued)

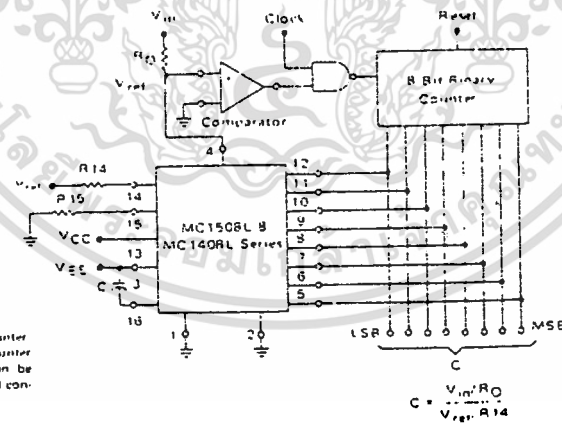
FIGURE 36 - TWO-DIGIT BCD CONVERSION



Two 8-bit, D to A converters can be used to build a two digit BCD D to A or A to D converter. If both outputs feed the virtual ground of an operational amplifier, 10:1 current scaling can be achieved with a resistive current divider. If current output is desired, the units may be operated at full scale current levels of

4.0 mA and 0.4 mA with the outputs connected to sum the currents. The error of the D to A converter handling the least significant bits will be scaled down by a factor of ten and thus an MC1408L 6 may be used for the least significant word.

FIGURE 37 - DIGITAL QUOTIENT OF TWO ANALOG VARIABLES or ANALOG TO DIGITAL CONVERSION



The circuit shown is a simple counter ramp converter. An UP/DOWN counter and dual threshold comparator can be used to provide faster operation and continuous conversion.

$$C = \frac{V_{in} \cdot R_{14}}{V_{ref} \cdot R_{14}}$$

Circuit diagrams utilizing Motorola products are included as a means of illustrating typical semiconductor applications, consequently, complete information sufficient for construction purposes is not necessarily given. The information has been carefully checked and

is believed to be entirely reliable. However, no responsibility is assumed for inaccuracies. Furthermore, such information does not convey to the purchaser of the semiconductor devices described any license under the patent rights of Motorola Inc. or others.



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

QUAD COMPARATORS

LM139/139A,
LM239/239A,
LM339/339A

FEATURES

- Wide single supply
Voltage range — 2 VDC to 36 VDC
or dual supplies — ± 1 VDC to ± 18 VDC.
- Very low supply current drain (0.8 mA) — independent of supply voltage (1 mW/comparator at +5 VDC)
- Low input biasing current — 35 nA
- Low input offset current — 3 nA
and offset voltage — 2 mV
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Low output saturation voltage — 1 mV at 5 μ A — 70 mV at 1 mA
- Output voltage compatible with TTL (fanout of 2), DTL, ECL, MOS and CMOS logic systems

ADVANTAGES

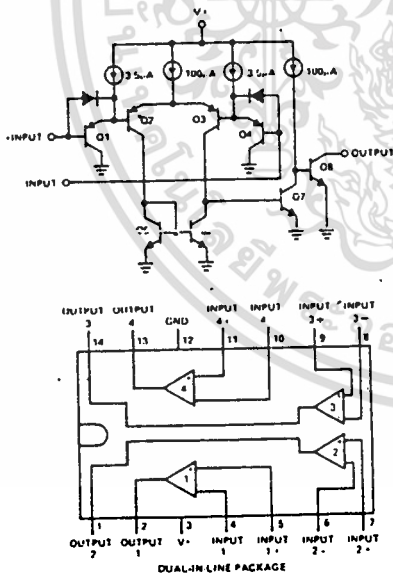
- Eliminates need for dual supplies
- Allows sensing near GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

GENERAL DESCRIPTION

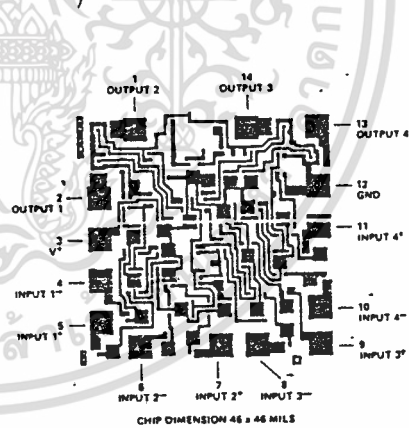
The LM139 series consists of four independent voltage comparators which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage. These comparators also have a unique characteristic in that the input common-mode voltage range includes ground, even though operated from a single power supply voltage.

Application areas include limit comparators, simple analog to digital converters; pulse, squarewave and time delay generators; wide range VCO; MOS clock timers; multi-vibrators and high voltage digital logic gates. The LM139 series was designed to directly interface with TTL and CMOS. When operated from both plus and minus power supplies, the LM339 will directly interface with MOS logic — where the low power drain of the LM339 is a distinct advantage over standard comparators.

SCHEMATIC AND CONNECTION DIAGRAMS



CHIP TOPOGRAPHY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V^+	36 VDC or ± 18 VDC
Differential Input Voltage	36 VDC
Input Voltage	-0.3 VDC to +36 VDC
Power Dissipation (Note 1)	
Molded DIP (LM339N)	570 mW
Cavity DIP (LM139D, LM239D & LM339D)	900 mW
Flat Pack (LM139F)	800 mW

OUTPUT SHORT-CIRCUIT TO GND (Note 2)	Continuous
Input Current ($V_{in} < -0.3$ VDC) (Note 3)	50 mA
Operating Temperature Range	
LM339	0°C to +70°C
LM239	-25°C to +85°C
LM139	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 seconds)	300°C

ELECTRICAL CHARACTERISTICS ($V^+ = +5.0$ VDC, see Note 4)

PARAMETER	LM139			LM239, LM339			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
Input Offset Voltage		± 2.0	± 5.0		± 2.0	± 5.0	mVDC	At Output Switch Point, $V_o \geq 1.4$ VDC, $V_{REF} = +1.4$ VDC and $R_S = 0\Omega$, $T_A = +25^\circ\text{C}$
Input Bias Current (Note 5)		25	100		25	250	nADC	$I_{IN(+)}$ or $I_{IN(-)}$. With Output in Linear Range, $T_A = +25^\circ\text{C}$
Input Offset Current		± 3.0	± 25		± 5.0	± 50	nADC	$I_{IN(+)} - I_{IN(-)}$, $T_A = +25^\circ\text{C}$
Input Common-Mode Voltage Range (Note 6)		0	$V^+ - 1.5$		0	$V^+ - 1.5$	VDC	$T_A = +25^\circ\text{C}$
Supply Current		0.8	2.0		2.0	2.0	mADC	$R_L = \infty$ On All Comparators $T_A = 25^\circ\text{C}$
Voltage Gain		200			200		V/mV	$R_L \geq 15\text{ k}\Omega$, $T_A = +25^\circ\text{C}$
Large Signal Response Time		300			300		ns	$V_{IN} = \text{TTL Logic Swing}$, $V_{REF} = +1.4$ VDC, $V_{RL} = 5.0$ VDC $R_L = 5.1\text{ k}\Omega$
Response Time (Note 7)		1.3			1.3		μs	$V_{RL} = 5.0$ VDC and $R_L = 5.1\text{ k}\Omega$, $T_A = +25^\circ\text{C}$
Output Sink Current		6	16		6	16	mADC	$V_{IN(-)} \geq +1.0$ VDC, $V_{IN(+)} = 0$ and $V_o \leq +1.5$ VDC, $T_A = +25^\circ\text{C}$
Saturation Voltage		250	500		250	500	mVDC	$V_{IN(-)} \geq +1.0$ VDC, $V_{IN(+)} = 0$ and $I_{SINK} \leq 4.0$ mA, $T_A = +25^\circ\text{C}$
Output Leakage Current		0.1			0.1		nADC	$V_{IN(+)} \geq +1.0$ VDC, $V_{IN(-)} = 0$ and $V_{OUT} = 5.0$ VDC, $T_A = +25^\circ\text{C}$
Input Offset Voltage			9.0			9.0	mVDC	At Output Switch Point, $V_o = 1.4$ VDC, $V_{REF} = +1.4$ VDC and $R_S = 0\Omega$
Input Offset Current			± 100			± 150	nADC	$I_{IN(+)} - I_{IN(-)}$
Input Bias Current			300			400	nADC	$I_{IN(+)}$ or $I_{IN(-)}$ With Output in Linear Range
Input Common-Mode Voltage Range		0	$V^+ - 2.0$		0	$V^+ - 2.0$	VDC	
Saturation Voltage			700			700	MVDC	$V_{IN(-)} \geq +1.0$ VDC, $V_{IN(+)} = 0$ and $I_{SINK} \leq 4.0$ mA
Output Leakage Current			1.0			1.0	μADC	$V_{IN(+)} \geq +1.0$ VDC, $V_{IN(-)} = 0$ and $V_{OUT} = 30$ VDC
Differential Input Voltage			36			36	VDC	Keep All $V_{IN}'s \geq 0$ VDC (or V^- , if used)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS ($V^+ = 15\text{VDC}$ and $T_A = 25^\circ\text{C}$ unless otherwise noted)

PARAMETER	LM139A			LM239A, LM339A			UNITS	CONDITIONS
	MIN	TYP	MAX	MIN	TYP	MAX		
Input Offset Voltage		1	2		1	2	mVDC	At Output Switch Point, $V_O \approx 1.4\text{VDC}$, $V_{REF} = +1.4\text{VDC}$ and $R_S = 0\Omega$
Input Bias Current (Note 3)		25	100		25	250	nADC	$I_{IN(+)}$ or $I_{IN(-)}$ With Output in Linear Range
Input Offset Current		3	25		5	50	nADC	$I_{IN(+)} - I_{IN(-)}$
Input Common-Mode Voltage Range (Note 4)			$V^+ - 1.5$			$V^+ - 1.5$	VDC	-
Supply Current		0.8	2		0.8	2	mADC	$R_L = \infty$ On All Comparators
Voltage Gain		200			200		V/mV	$R_L = 15\text{k}\Omega$
Response Time (Note 5)		1.3			1.3		μs	$V_{RL} = 5.0\text{VDC}$ and $R_L = 5.1\text{k}\Omega$
Output Sink Current	6	16		6	16		mADC	$V_{IN(-)} = +1\text{VDC}$, $V_{IN(+)} = 0$ and $V_O \leq +1.5\text{VDC}$
Saturation Voltage		200	400		200	400	mVDC	$V_{IN(-)} = +1\text{VDC}$, $V_{IN(+)} = 0$ and $I_{SINK} = 3\text{mA}$
Output Leakage Current		0.1			0.1		nADC	$V_{IN(+)} = +1\text{VDC}$, $V_{IN(-)} = 0$ and $V_{OUT} = 5\text{VDC}$

Note 1: For operating at high temperature, the LM339 must be derated based on a $+125^\circ\text{C}$ maximum junction temperature and a thermal resistance of 175°C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM239 and LM139 must be derated based on a $+150^\circ\text{C}$ maximum junction temperature. The low bias dissipation and the ON-OFF characteristic of the outputs keeps the chip dissipation very small ($P_d < 100\text{mW}$), provided the output transistors are allowed to saturate.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. The maximum output current is approximately 20 mA independent of the magnitude of V^+ .

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the comparators to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than -0.3VDC .

Note 4: These specifications apply for $V^+ = +5.0\text{VDC}$ and $-55^\circ\text{C} < T_A < +125^\circ\text{C}$, unless otherwise stated. With the LM239, all temperature specifications are limited to $-25^\circ\text{C} < T_A < +85^\circ\text{C}$ and the LM339 temperature specifications are limited to $0^\circ\text{C} < T_A < +70^\circ\text{C}$.

Note 5: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the reference or input lines.

Note 6: The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common mode voltage range is $V^+ - 1.5\text{V}$, but either or both inputs can go to $+30\text{VDC}$ without damage.

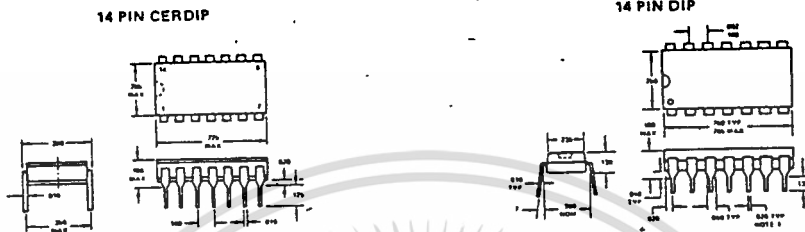
Note 7: The response time specified is for a 100 mV input step with 5.0 mV overdrive. For larger overdrive signals 300 ns can be obtained, see typical performance characteristics section.

Note 8: The positive excursions of the inputs can exceed the power supply voltage level and if the other input voltage remains within the common-mode voltage range, the comparator will provide a proper output state. The low input voltage state must not be less than -0.3VDC (or 0.3 VDC below the magnitude of the negative power supply voltage, if used).

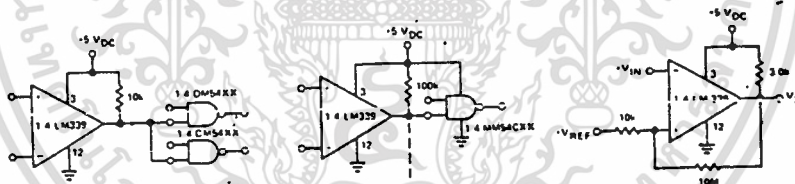
PART NUMBER	TEMPERATURE RANGE	PACKAGE TYPE	ORDER NUMBERS
LM139D	55°C to $+125^\circ\text{C}$	Ceramic Dip	LM139D DD
LM239D	-25°C to $+85^\circ\text{C}$	Ceramic Dip	LM239D DD
LM339N	0°C to $+70^\circ\text{C}$	Epoxy Dip	LM339N PD
LM339D	0°C to $+70^\circ\text{C}$	Ceramic Dip	LM339D DD
DICE			LM139/DICE
LM139AD	55°C to $+125^\circ\text{C}$	Ceramic Dip	LM139AD DD
LM239AD	-25°C to $+85^\circ\text{C}$	Ceramic Dip	LM239AD DD
LM339AN	0°C to $+70^\circ\text{C}$	Epoxy Dip	LM339AN PD
LM339AD	0°C to $+70^\circ\text{C}$	Ceramic Dip	LM339AD DD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE DIMENSIONS

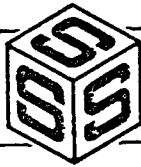


TYPICAL APPLICATIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4066B



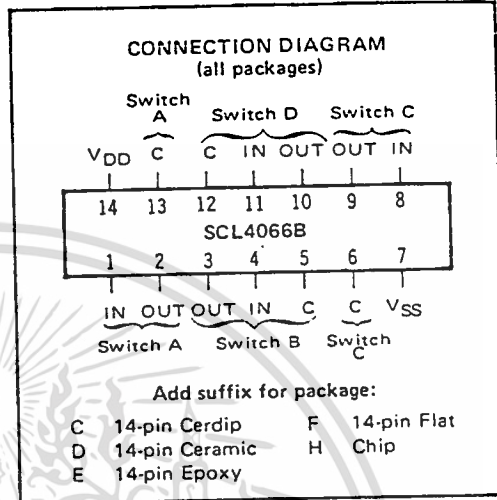
CMOS QUAD ANALOG SWITCH

FEATURES

- ◆ Transmission or Multiplexing of Analog or Digital Signals
- ◆ 80Ω Typical ON-Resistance for 15-Volt operation
- ◆ Switch ON-Resistance Matched to within 5Ω over 15-Volt Signal-Input Range
- ◆ ON-Resistance Flat over Full Peak-to-Peak Signal Range
- ◆ High Degree of Linearity:
 - ≤ 0.5% Distortion (typ) @ $f_{is} = 1\text{kHz}$, $V_{is} = 5\text{V}_{p-p}$, $V_{DD} - V_{SS} \geq 10\text{V}$, $R_L = 10\text{k}\Omega$
- ◆ Extremely Low OFF switch Leakage Resulting in very Low Offset Current and High Effective OFF Resistance:
 - 10pA (typ) @ $V_{DD} - V_{SS} = 10\text{V}$, $T_A = 25^\circ\text{C}$
- ◆ Extremely High Control Input Impedance (Control Circuit Isolated from Signal Circuit):
 - $10^{12}\Omega$ (typ)
- ◆ Low Crosstalk between Switches:
 - 50dB (typ) @ $f_{is} = 0.9\text{MHz}$, $R_L = 1\text{k}\Omega$
- ◆ Matched Control-Input to Signal-Output Capacitance Reduces Output Signal Transients
- ◆ Frequency Response, Switch ON = 40MHz (typ)

DESCRIPTION

The SCL4066B is a Quad Bilateral Switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with the SCL4016B, but exhibits a much lower ON-resistance. In addition, the ON-resistance is relatively constant over the full input signal range. The SCL4066 consists of four independent bilateral switches. A single control signal is required per switch. Both the P and the N device in a given switch are biased ON or OFF simultaneously by the control signal. As shown below, the well of the N channel device on each switch is either tied to the input when the switch is ON or to V_{SS} when the switch is OFF. This configuration minimizes the variation of the switch-transistor threshold



RECOMMENDED OPERATING CONDITIONS

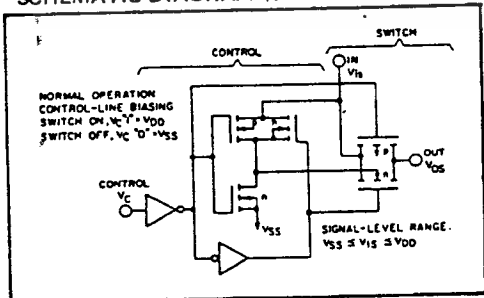
For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

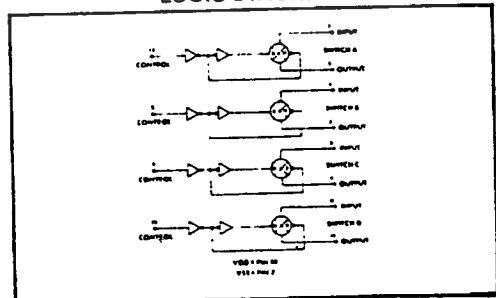
voltage with input-signal, and thus keeps the ON-resistance low over the full operating range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage, and more constant ON-impedance over the input-signal range. For sample-and-hold applications, however, the SCL4016 is recommended.

SCHEMATIC DIAGRAM (one of four switches)



LOGIC DIAGRAM



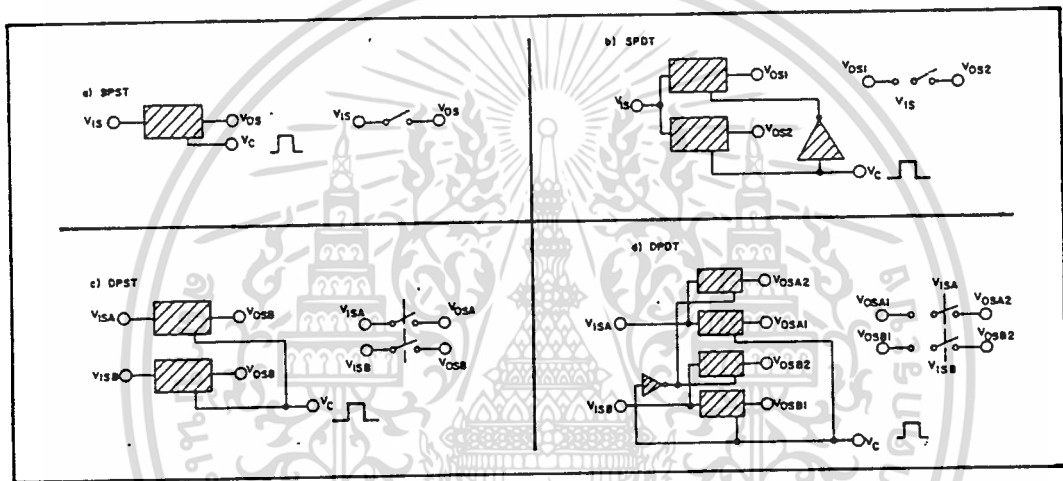
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4066B

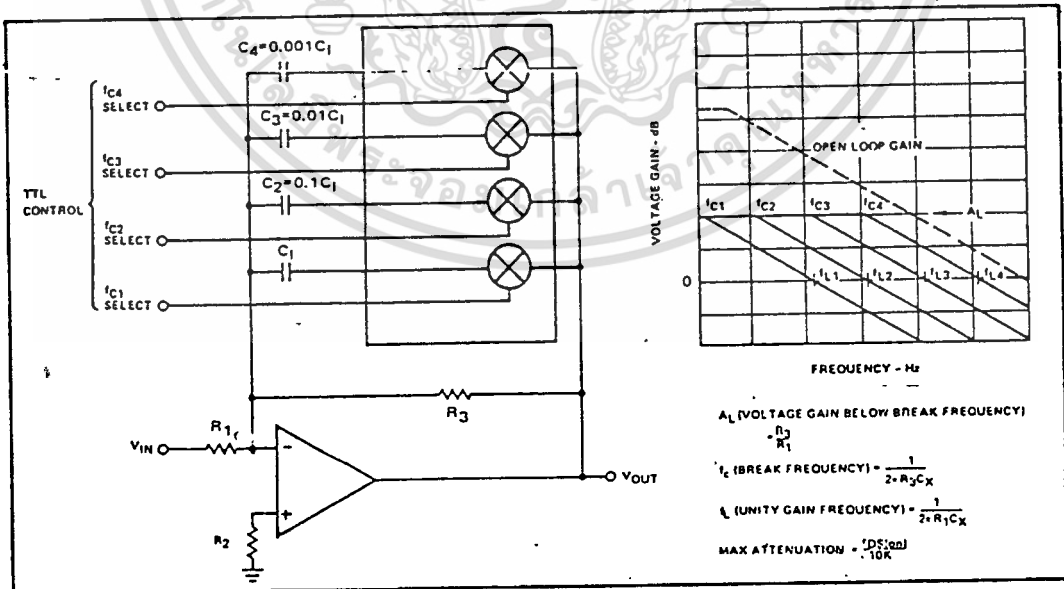
SPECIAL CONSIDERATIONS – SCL4066B

1. In applications where separate power sources are used to drive V_{DD} and the signal inputs, the V_{DD} current capability should exceed V_{DD}/R_L (R_L = effective external load of the 4 SCL4066B bilateral switches). This provision avoids any permanent current flow or clamp action on the V_{DD} supply when power is applied or removed from SCL4066B.
2. In certain applications, the external load-resistor current may include both V_{DD} and signal-line components. To avoid drawing V_{DD} current when switch current flows into terminals 1, 4, 8, or 11, the voltage drop across the bidirectional switch must not exceed 0.8 volt (calculated from R_{ON} values shown). No V_{DD} current will flow through R_L if the switch current flows into terminals 2, 3, 9, or 10. Failure to observe this condition may result in distortion of the signal.

APPLICATIONS INFORMATION



Basic Switch Functions using the SCL4066B



Active Low Pass Filter with Digitally Selected Break Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

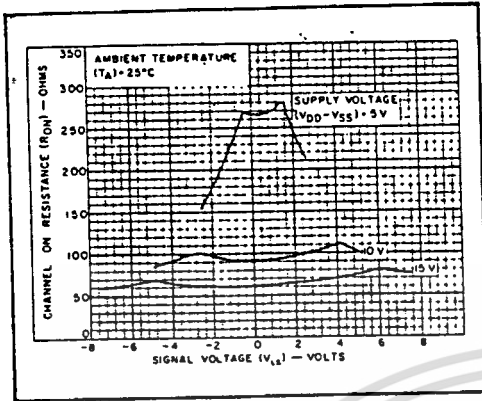
SCL4066B

ELECTRICAL CHARACTERISTICS (Continued)

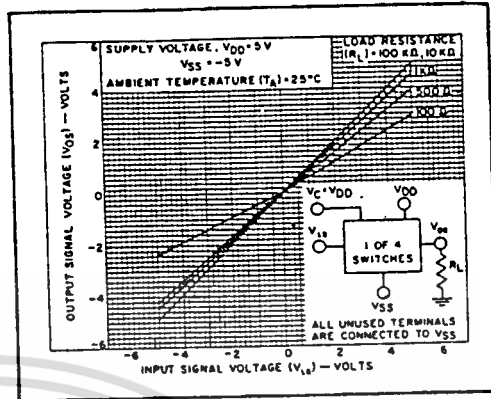
DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER	CONDITIONS	V _{SS} (Vdc)	V _{DD} (Vdc)	Min.	Typ.	Max.	Units		
SIGNAL INPUTS (V_{is}) AND OUTPUTS (V_{os})									
PROPAGATION DELAY TIME Signal Input to Signal Output	t _{PLH} , t _{PHL}	V _c =V _{DD} V _{is} =Square Wave R _L = 10kΩ	0 0 0	5 10 15	- - -	20 10 7.5	40 20 15	ns	
	BANDWIDTH (-3dB) (Sine Wave)	BW V _c =V _{DD} V _{is} =5V _{p-p} centered @ 0.0Vdc R _L	1kΩ	-5	+5	-	54	-	MHz
			10kΩ	-	-	-	40	-	
100kΩ			-	-	-	38	-		
1MΩ			-	-	-	37	-		
INSERTION LOSS (= 20 log ₁₀ $\frac{V_{os}}{V_{is}}$)	V _c =V _{DD} V _{is} =5V _{p-p} centered @ 0.0Vdc R _L	1kΩ	-5	+5	-	2.3	-	dB	
		10kΩ	-	-	-	0.2	-		
		100kΩ	-	-	-	0.1	-		
		1MΩ	-	-	-	0.05	-		
SIGNAL DISTORTION (Sine Wave)	V _c =V _{DD} V _{is} =5V _{p-p} centered @ 0.0Vdc f _{is} =1.0kHz R _L = 10kΩ	-5	+5	-	0.16	-	%		
FEEDTHROUGH (-50dB)	V _c =V _{SS} V _{is} =5V _{p-p} centered @ 0.0Vdc R _L	1kΩ	-5	+5	-	1250	-	kHz	
		10kΩ	-	-	-	140	-		
		100kΩ	-	-	-	18	-		
		1MΩ	-	-	-	2	-		
CROSSTALK (-50dB) Between two switches	V _c (A)=V _{DD} V _c (B)=V _{SS} V _{is} (A)=5V _{p-p} centered @ 0.0Vdc R _L = 10kΩ	-5	+5	-	0.9	-	MHz		
CAPACITANCE	C _{is}				8	-	pF		
	C _{os}	V _c = V _{SS}	-5	+5	-	8	-	pF	
	C _{ios}				0.5	-	pF		
CONTROL INPUT (V_c)									
PROPAGATION DELAY TIME Turn on	t _{PC}	V _{SS} < V _{is} < V _{DD} R _L = 10kΩ	0	5	-	50	100	ns	
			0	10	-	25	50		
			0	15	-	20	40		
MAXIMUM INPUT FREQUENCY	f _c	V _{SS} < V _{is} < V _{DD} R _L = 1.0kΩ	0	5	-	5	-	MHz	
			0	10	-	10	-		
			0	15	-	12	-		
CROSSTALK (To signal port)	V _c =Square Wave R _L = 10kΩ R _{in} = 1.0kΩ	0 0 0	5 10 15	- - -	30 50 100	- - -	mV		

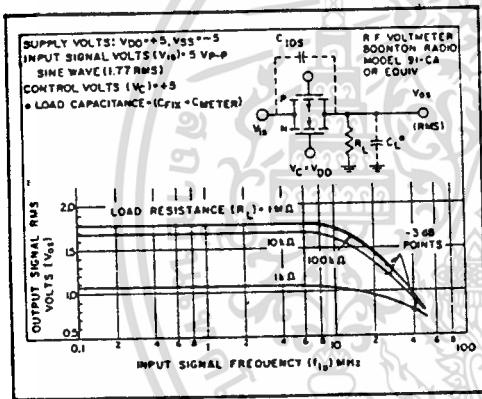
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



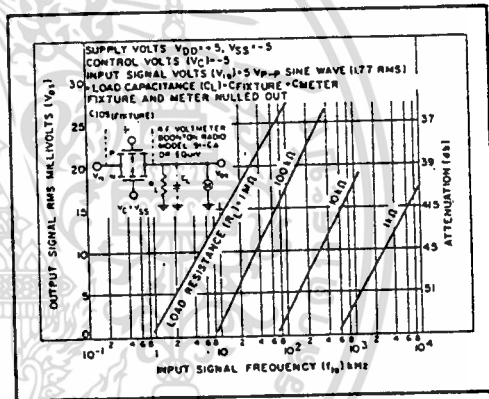
Typical channel ON resistance vs. signal voltage for three values of supply voltage ($V_{DD}-V_{SS}$)



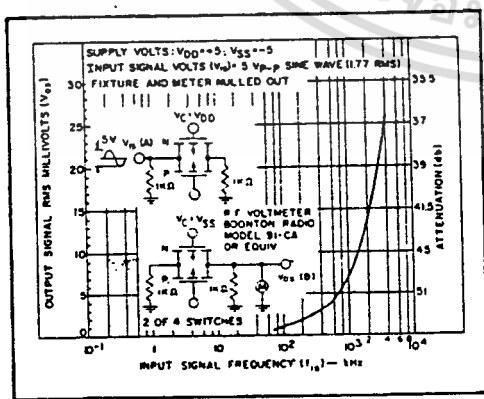
Typical ON characteristics for 1 of 4 channels.



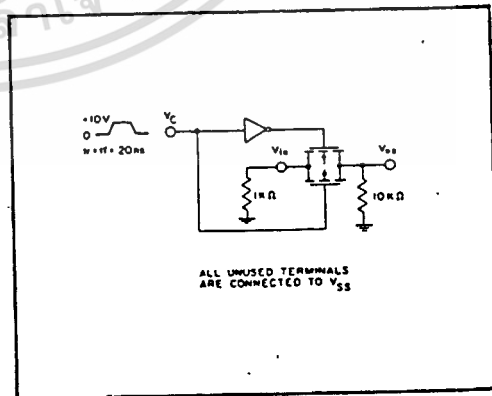
Typ. switch frequency response - switch "ON"



Typ. feedthru vs. freq. - switch "OFF"



Typ. crosstalk between switch circuits in the same package



Test circuit, crosstalk-control input to signal output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS ^{1,3}

PARAMETER	CONDITIONS	V _{SS} (Vdc)	V _{DD} (Vdc)	T _{LOW} ²		25°C			T _{HIGH} ²		Units
				Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD} V _{IN} = V _{SS} or V _{DD} All valid input combinations	0	5	-	0.05	-	0.0005	0.05	-	1.5	μAdc
		0	10	-	0.1	-	0.001	0.1	-	3.0	
		0	15	-	0.2	-	0.002	0.2	-	6.0	
MINIMUM INPUT HIGH VOLTAGE (Control Input)	V _{IH} V _{IS} = V _{SS} V _{OS} = V _{DD} I _{OS} = 10μA	0	5	-	4.0	-	2.75	4.0	-	4.0	Vdc
		0	10	-	8.0	-	5.5	8.0	-	8.0	
		0	15	-	12.0	-	8.25	12.0	-	12.0	
MAXIMUM INPUT LOW VOLTAGE (Control Input)	V _{IL} V _{IS} = V _{SS} V _{OS} = V _{DD} I _{OS} = 10μA	0	5	1.0	-	1.0	2.25	-	1.0	-	Vdc
		0	10	2.0	-	2.0	4.5	-	2.0	-	
		0	15	3.0	-	3.0	6.75	-	3.0	-	
SWITCH INPUT/OUTPUT LEAKAGE	I _{OFF} V _C = V _{SS} V _{IS} = ±7.5Vdc	-7.5	+7.5	-	±100	-	±0.01	±100	-	±200	nAdc
ON-RESISTANCE C,D,F,H device	R _{ON} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	220	-	80	280	-	320	Ω
		0	+15	-	-	-	-	-	-	-	-
		-5	+5	-	310	-	120	400	-	550	Ω
	0	+10	-	-	-	-	-	-	-	-	
	-2.5	+2.5	-	2000	-	270	2500	-	3500	Ω	
	0	+5	-	-	-	-	-	-	-	-	
E device	R _{ON} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	250	-	80	280	-	300	Ω
		0	+15	-	-	-	-	-	-	-	-
		-5	+5	-	330	-	120	400	-	520	Ω
0	+10	-	-	-	-	-	-	-	-		
-2.5	+2.5	-	2100	-	270	2500	-	3200	Ω		
0	+5	-	-	-	-	-	-	-	-		
ON-RESISTANCE MATCH (Same package)	ΔR _{ON} V _C = V _{DD} V _{SS} < V _{IS} < V _{DD} R _L = 10kΩ	-7.5	+7.5	-	-	-	5	-	-	-	Ω
		0	+15	-	-	-	-	-	-	-	-
		-5	+5	-	-	-	10	-	-	-	Ω
0	+10	-	-	-	-	-	-	-	-		
-2.5	+2.5	-	-	-	-	10	-	-	-	Ω	
0	+5	-	-	-	-	-	-	-	-		

NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"

² T_{LOW} = -55°C for C, D, F, H device.

= -40°C for E device.

T_{HIGH} = +125°C for C, D, F, H device.

= + 85°C for E device.

³ This device has been designed for balanced output drive current specifications. Consult Family Specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM1881



PRELIMINARY

LM1881 Video Sync Separator

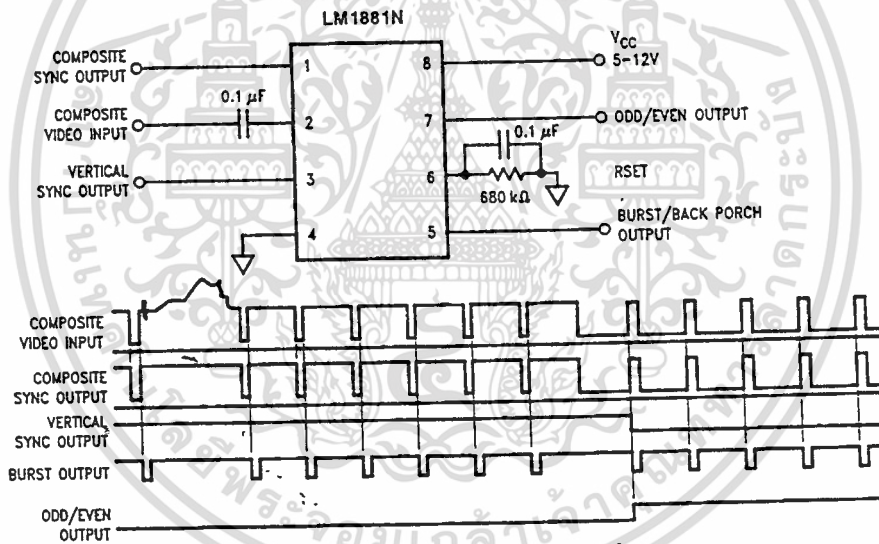
General Description

The LM1881 Video sync separator extracts timing information including composite and vertical sync, burst/back porch timing, and odd/even field information from standard negative going sync NTSC, PAL®, and SECAM video signals with amplitude from 0.5V to 2V p-p. The integrated circuit is also capable of providing sync separation for non-standard, faster horizontal rate video signals by changing an external horizontal scan rate setting resistor. The vertical output is produced on the rising edge of the first serration in the vertical sync period. A default vertical output is produced after a time delay if the rising edge mentioned above does not occur within the internally set delay period, such as might be the case for a non-standard video signal.

Features

- AC coupled composite input signal
- > 10 kΩ input resistance
- < 10 mA power supply drain current
- Composite sync and vertical outputs
- Odd/even field output
- Burst gate/back porch output
- Resistor programmable horizontal scan rate (up to 64 kHz)
- Edge triggered vertical output
- Default triggered vertical output for non-standard video signal (video games-home computers)

Connection Diagram



Order Number LM1881M or LM1881N
See NS Package Number M08A or N08E

TL/H/9150-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	13.2V
Input Voltage	3 Vp-p
Output Sink Currents; Pins 1, 3, 5	5 mA
Output Sink Current; Pin 7	2 mA
Package Dissipation (Note 1)	1100 mW
Operating Temperature Range	0°C - 70°C

Storage Temperature Range	-65°C to +150°C
ESD Susceptibility (Note 2)	2 kV
Soldering Information	
Dual-In-Line Package (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C
See AN-450 "Surface Mounting Methods and their Effect on Product Reliability" for other methods of soldering surface mount devices.	

Electrical Characteristics

V_{CC} = 5V; R_{SET} = 680 kΩ; T_A = 25°C; Unless otherwise specified

Parameter	Conditions		Typ	Tested Limit (Note 3)	Design Limit (Note 4)	Units (Limits)
Supply Current	Outputs at Logic 1	V _{CC} = 5V	5.2	10		mA _{max}
		V _{CC} = 12V	5.5	12		mA _{max}
DC Input Voltage	Pin 2		1.5	1.3		V _{min}
				1.8		V _{max}
Input Threshold Voltage	Note 5		70	55		mV _{min}
				85		mV _{max}
Input Discharge Current	Pin 2; V _{IN} = 2V		11	6		μA _{min}
				16		μA _{max}
Input Clamp Charge Current	Pin 2; V _{IN} = 1V		0.8	0.2		mA _{min}
R _{SET} Pin Reference Voltage	Pin 6; Note 6		1.22	1.10		V _{min}
				1.35		V _{max}
Composite Sync. & Vertical Outputs	I _{OUT} = 40 μA; Logic 1	V _{CC} = 5V	4.5	4.0		V _{min}
		V _{CC} = 12V		11.0		V _{min}
	I _{OUT} = 1.6 mA; Logic 1	V _{CC} = 5V	3.6	2.4		V _{min}
		V _{CC} = 12V		10.0		V _{min}
Burst Gate & Odd/Even Outputs	I _{OUT} = 40 μA; Logic 1	V _{CC} = 5V	4.5	4.0		V _{min}
		V _{CC} = 12V		11.0		V _{min}
Composite Sync. Output	I _{OUT} = -1.6 mA; Logic 0; Pin 1		0.2	0.8		V _{max}
Vertical Sync. Output	I _{OUT} = -1.6 mA; Logic 0; Pin 3		0.2	0.8		V _{max}
Burst Gate Output	I _{OUT} = -1.6 mA; Logic 0; Pin 5		0.2	0.8		V _{max}
Odd/Even Output	I _{OUT} = -1.6 mA; Logic 0; Pin 7		0.2	0.8		V _{max}
Vertical Sync Width			230	190		μs _{min}
				300		μs _{max}
Burst Gate Width	2.7 kΩ from Pin 5 to V _{CC}		4	2.5		μs _{min}
				4.7		μs _{max}
Vertical Default Time	Note 7		65	32		μs _{min}
				90		μs _{max}

Note 1: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and a package thermal resistance of 110° C/W, junction to ambient.

Note 2: ESD susceptibility test uses the "human body model, 100 pF discharged through a 1.5 kΩ resistor".

Note 3: Typicals are at T_J = 25°C and represent the most likely parametric norm.

Note 4: Tested Limits are guaranteed to National's AOQL (Average Outgoing Quality Level).

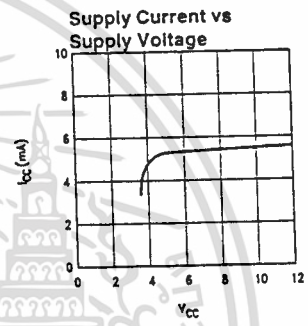
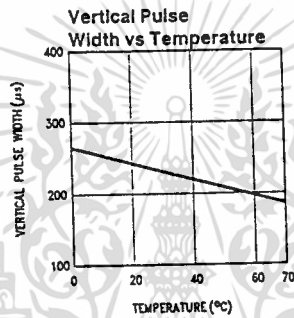
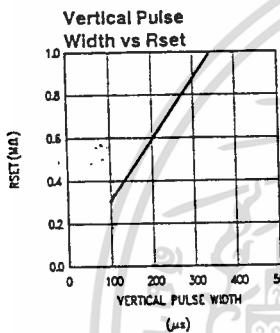
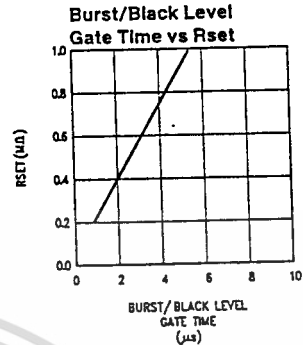
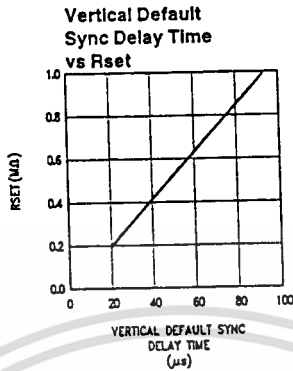
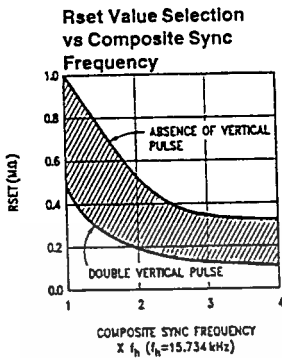
Note 5: Relative difference between the input clamp voltage and the minimum input voltage which produces a horizontal output pulse.

Note 6: Careful attention should be made to prevent parasitic capacitance coupling from any output pin (Pins 1, 3, 5, and 7) to the R_{SET} pin (Pin 6).

Note 7: Delay time between the start of vertical sync (at input) and the vertical output pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics



TL/H/9150-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Notes

The LM1881 is designed to strip the synchronization signals from composite video sources that are in, or similar to, the N.T.S.C. format. Input signals with positive polarity video (increasing signal voltage signifies increasing scene brightness) from 0.5V (p-p) to 2V (p-p) can be accommodated. The LM1881 operates from a single supply voltage between 5V DC and 12V DC. The only required external components beside power supply and set current decoupling are the input coupling capacitor and a single resistor that sets internal current levels, allowing the LM1881 to be adjusted for source signals with line scan frequencies differing from 15.734 kHz. Four major sync signals are available from the I/C: composite sync including both horizontal and vertical scan timing information; a vertical sync pulse; a burst gate or back porch clamp pulse; and an odd/even output. The odd/even output level identifies which video field of an interlaced video source is present at the input. The outputs from the LM1881 can be used to gen-lock video camera/VTR signals with graphics sources, provide identification of video fields for memory storage, recover suppressed or contaminated sync signals, and provide timing references for the extraction of coded or uncoded data on specific video scan lines.

To better understand the LM1881 timing information and the type of signals that are used, refer to *Figure 2(a-e)* which shows a portion of the composite video signal from the end of one field through the beginning of the next field.

COMPOSITE SYNC OUTPUT

The composite sync output, *Figure 2(b)*, is simply a reproduction of the signal waveform below the composite video black level, with the video completely removed. This is obtained by clamping the video signal sync tips to 1.5V DC at Pin 2 and using a comparator threshold set just above this voltage to strip the sync signal, which is then buffered out to Pin 1. The threshold separation from the clamped sync tip is nominally 70 mV which means that for the minimum input level of 0.5V (p-p), the clipping level is close to the halfway point on the sync pulse amplitude (shown by the dashed line on *Figure 2(a)*). This threshold separation is independent of the signal amplitude, therefore, for a 2V (p-p) input the clipping level occurs at 11% of the sync pulse amplitude. The charging current for the input coupling capacitor is 0.8 mA, whereas the discharge current is only 11 μ A, typically. This allows relatively small capacitor values to be used—0.1 μ F is generally recommended.

Normally the signal source for the LM1881 is assumed to be clean and relatively noise-free, but some sources may have excessive video peaking, causing high frequency video and chroma components to extend below the black level reference. Some video discs keep the chroma burst pulse present throughout the vertical blanking period so that the burst actually appears on the sync tips for three line periods instead of at black level. A clean composite sync signal can be generated from these sources by filtering the input signal. When the source impedance is low, typically 75 Ω , a 620 Ω resistor in series with the source and a 510 pF capacitor to ground will form a low pass filter with a corner frequency of 500 kHz. This bandwidth is more than sufficient to pass the sync pulse portion of the waveform; however, any subcarrier content in the signal will be attenuated by almost 18 dB, effectively taking it below the comparator threshold. Filtering will also help if the source is contaminated with thermal noise. The output waveforms will become delayed

from between 40 ns to as much as 200 ns due to this filter. This much delay will not usually be significant but it does contribute to the sync delay produced by any additional signal processing. Since the original video may also undergo processing, the need for time delay correction will depend on the total system, not just the sync stripper.

VERTICAL SYNC OUTPUT

A vertical sync output is derived by internally integrating the composite sync waveform (*Figure 3*). Horizontal sync pulses are not able to charge the integrating capacitor sufficiently because of their short duty cycle, but when the vertical retrace interval is reached, the broad serrated pulse charges the capacitor past a fixed threshold. Once the threshold is reached, the next serration in the sync waveform triggers an R-S flipflop and starts the vertical output pulse at Pin 3. Simultaneously an internal oscillator begins clocking a counter. When a count of eight is reached the vertical output pulse is terminated and the circuit resets. Both the time required to reach the integrator threshold and the period of the oscillator are programmed by an external resistor at Pin 6. For an N.T.S.C. signal with 32 μ s between serrations, a 680 k Ω resistor will ensure the vertical output pulse will start coincident with the leading edge of the first vertical serration (*Figure 2c*). If the resistor value gets too small it becomes possible for the oscillator circuit to time out before the input vertical sync period has ended. When this is the case, the sequence will repeat and a double vertical output pulse will appear. Therefore, the resistor value for a given horizontal scan rate is chosen small enough to trigger the vertical output pulse on the first serration yet not so small as to give a double pulse, rather than attempting to choose a value that gives a specific output pulse width. If the incoming vertical sync is not serrated, the integrating capacitor is allowed to charge to a second threshold which automatically initiates the vertical output pulse sequence. In this instance, the start of the vertical pulse as well as the pulse period will be dependent on the resistor value.

ODD/EVEN FIELD PULSE

An unusual feature of LM1881 is an output level from Pin 7 that identifies the video field present at the input to the LM1881. This can be useful in frame memory storage applications or in extracting test signals that occur only in alternate fields. For a composite video signal that is interlaced, one of the two fields that make up each video frame or picture must have a half horizontal scan line period at the end of the vertical scan—i.e., at the bottom of the picture. This is called the "odd field" or "field 1". The "even field" or "field 2" has a complete horizontal scan line at the end of the field. An odd field starts on the leading edge of the first equalizing pulse, whereas the even field starts on the leading edge of the second equalizing pulse of the vertical retrace interval. *Figure 2(a)* shows the end of the even field and the start of the odd field.

To detect the odd/even fields the LM1881 again integrates the composite sync waveform (*Figure 3*). A capacitor is charged during the period between sync pulses and discharged when the sync pulse is present. The period between normal horizontal sync pulses is enough to allow the capacitor voltage to reach a threshold level of a comparator that clears a flipflop which is also being clocked by the sync waveform. When the vertical interval is reached, the shorter integration time between equalizing pulses prevents this

LM1881

Application Notes (Continued)

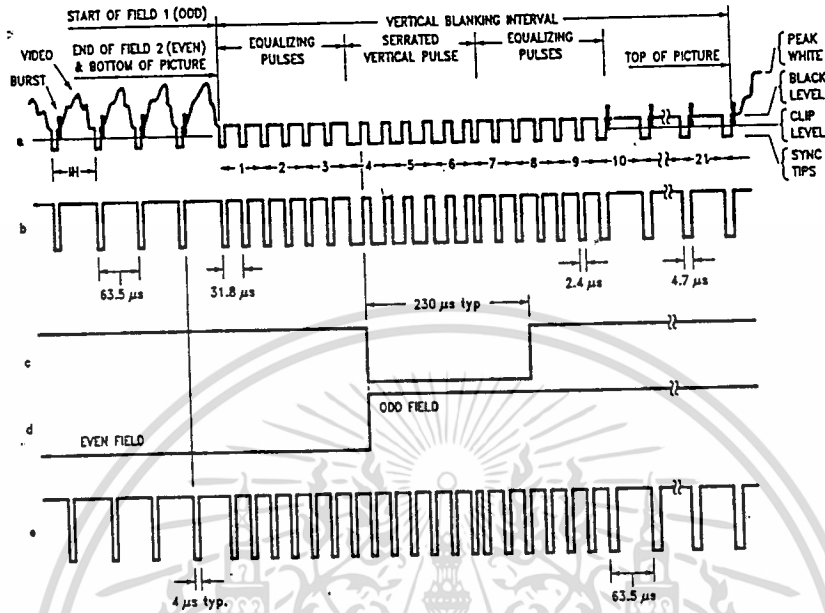
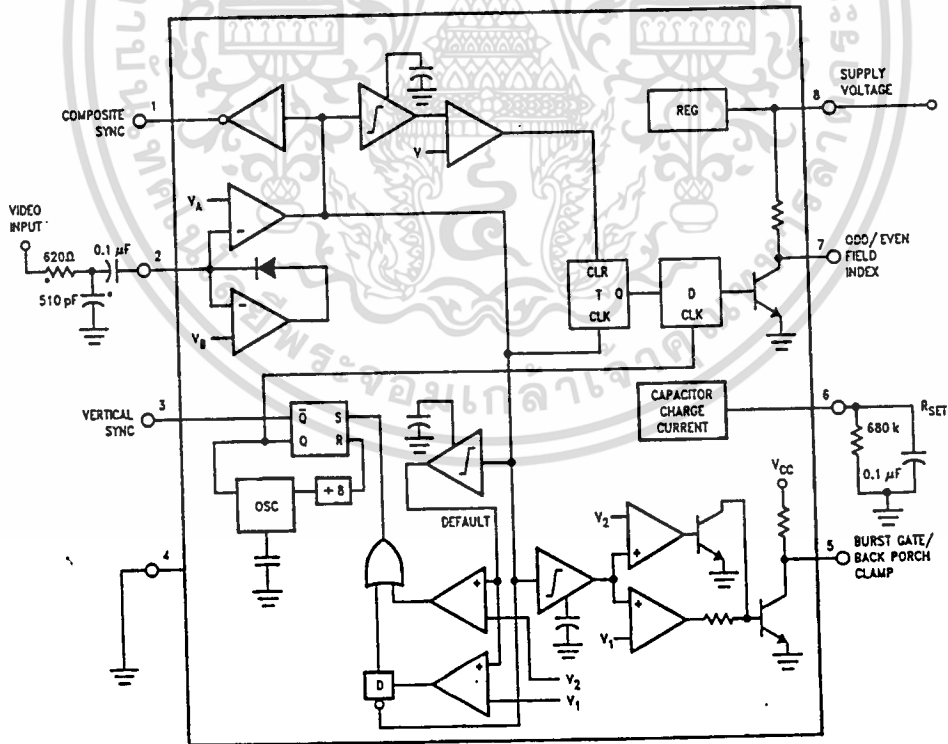


FIGURE 2. (a) Composite Video; (b) Composite Sync; (c) Vertical Output Pulse; (d) Odd/Even Field Index; (e) Burst Gate/Back Porch Clamp

TL/H/9150-3



*Components Optional, See Text

TL/H/9150-4

FIGURE 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Notes (Continued)

threshold from being reached and the Q output of the flip-flop is toggled with each equalizing pulse. Since the half line period at the end of the odd field will have the same effect as an equalizing pulse period, the Q output will have a different polarity on successive fields. Thus by comparing the Q polarity with the vertical output pulse, an odd/even field index is generated. Pin 7 remains low during the even field and high during the odd field.

BURST/BACKPORCH OUTPUT PULSE

In a composite video signal, the chroma burst is located on the backporch of the horizontal blanking period. This period, approximately $4.8 \mu\text{s}$ long, is also the black level reference for the subsequent video scan line. The LM1881 generates a pulse at Pin 5 that can be used either to retrieve the chroma burst from the composite video signal (thus providing a subcarrier synchronizing signal) or as a clamp for the DC restoration of the video waveform. This output is obtained simply by charging an internal capacitor starting on the trailing edge of the horizontal sync pulses. Simultaneously the output of Pin 5 is pulled low and held until the capacitor charge circuit times out— $4 \mu\text{s}$ later. A shorter output burst gate pulse can be derived by differentiating the burst output using a series C-R network. This may be necessary in applications which require high horizontal scan rates in combination with normal (60–120 Hz) vertical scan rates.

APPLICATIONS

Apart from extracting a composite sync signal free of video information, the LM1881 outputs allow a number of interesting applications to be developed. As mentioned above, the burst gate/backporch clamp pulse allows DC restoration of the original video waveform for display or remodulation on an R.F. carrier, and retrieval of the color burst for color synchronization and decoding into R.G.B. components. For frame memory storage applications, the odd/even field level allows identification of the appropriate field ensuring the correct read or write sequence. The vertical pulse output is particularly useful since it begins at a precise time—the rising edge of the first vertical serration in the sync waveform. This means that individual lines within the vertical blanking period (or anywhere in the active scan line period) can easily be extracted by counting the required number of transitions in the composite sync waveform following the start of the vertical output pulse.

The vertical blanking interval is proving popular as a means to transmit data which will not appear on a normal T.V. receiver screen. Data can be inserted beginning with line 10 (the first horizontal scan line on which the color burst appears) through to line 21. Usually lines 10 through 13 are not used which leaves lines 14 through 21 for inserting signals, which may be different from field to field. In the U.S., line 19 is normally reserved for a vertical interval reference

signal (VIRS) and line 21 is reserved for closed caption data for the hearing impaired. The remaining lines are used in a number of ways. Lines 17 and 18 are frequently used during studio processing to add and delete vertical interval test signals (VITS) while lines 14 through 18 and line 20 can be used for Videotex/Teletext data. Several institutions are proposing to transmit financial data on line 17 and cable systems use the available lines in the vertical interval to send decoding data for descrambler terminals.

Since the vertical output pulse from the LM1881 coincides with the leading edge of the first vertical serration, sixteen positive or negative transitions later will be the start of line 14 in either field. At this point simple counters can be used to select the desired line(s) for insertion or deletion of data.

VIDEO LINE SELECTOR

The circuit in *Figure 4* puts out a single video line according to the binary coded information applied to line select bits b0–b7. A line is selected by adding two to the desired line number, converting to a binary equivalent and applying the result to the line select inputs. The falling edge of the LM1881's vertical pulse is used to load the appropriate number into the counters (MM74C193N) and to set a start count latch using two NAND gates. Composite sync transitions are counted using the borrow out of the desired number of counters. The final borrow out pulse is used to turn on the analog switch (CD4066BC) during the desired line. The falling edge of this signal also resets the start count latch, thereby terminating the counting.

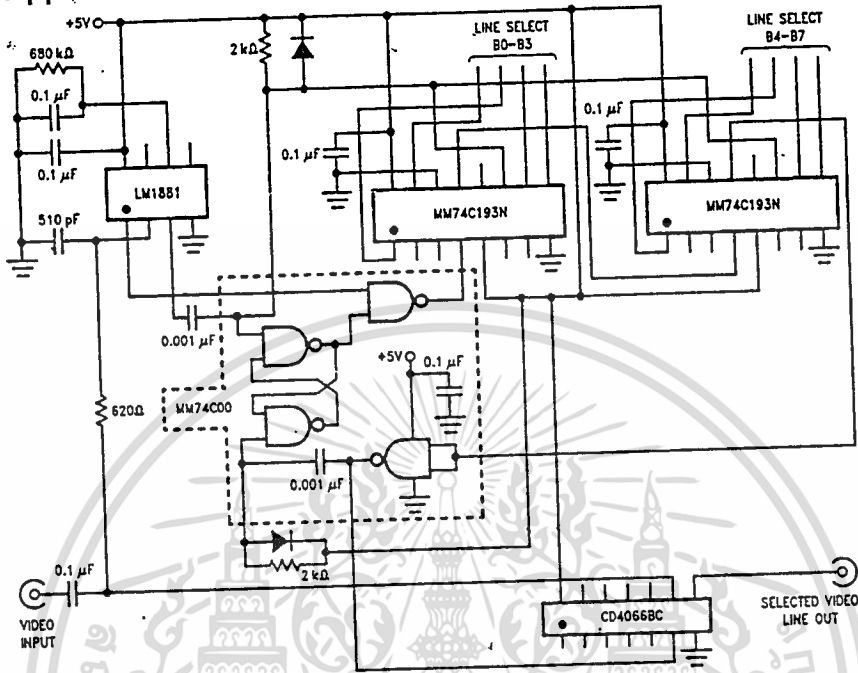
The circuit, as shown, will provide a single line output for each field in an interlaced video system (television) or a single line output in each frame for a non-interlaced video system (computer monitor). When a particular line in only one field of an interlaced video signal is desired, the odd/even field index output must be used instead of the vertical output pulse (invert the field index output to select the odd field). A single counter is needed for selecting lines 3 to 14; two counters are needed for selecting lines 15 to 253; and three counters will work for up to 2046 lines. An output buffer is required to drive low impedance loads.

MULTIPLE CONTIGUOUS VIDEO LINE SELECTOR WITH BLACK LEVEL RESTORATION

The circuit in *Figure 5* will select a number of adjoining lines starting with the line selected as in the previous example. Additional counters can be added as described previously for either higher starting line numbers or an increased number of contiguous output lines. The back porch pulse output of the LM1881 is used to gate the video input's black level through a low pass filter ($10 \text{ k}\Omega$, $10 \mu\text{F}$) providing black level restoration at the video output when the output selected line(s) is not being gated through.

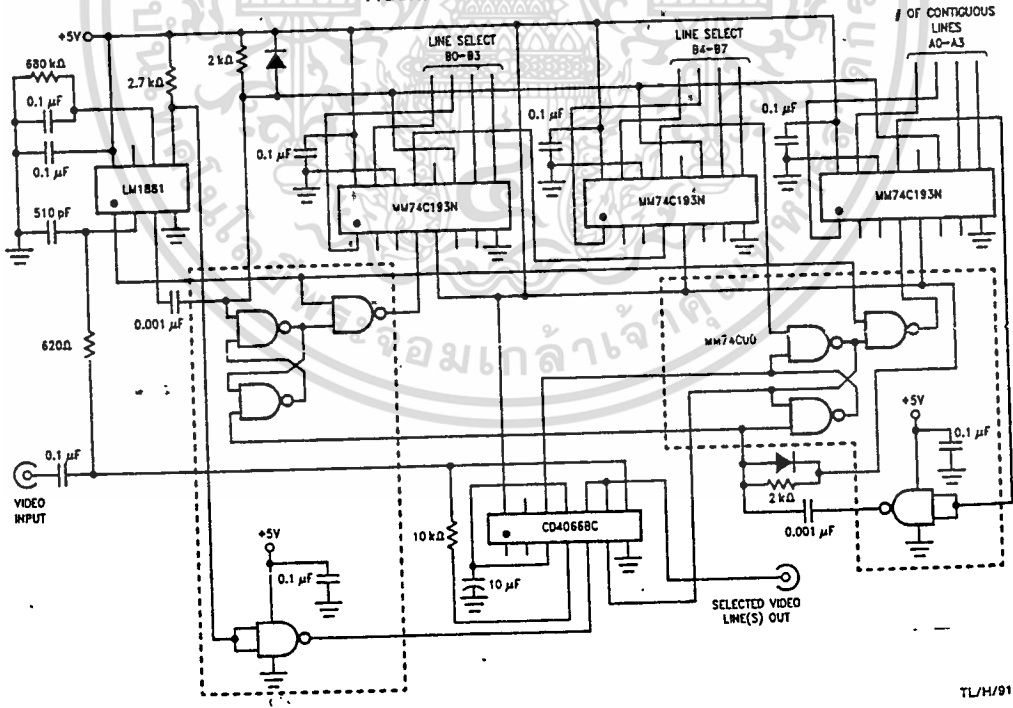
LM1881

Typical Applications



TL/H/9150-5

FIGURE 4. Video Line Selector



TL/H/9150-6

FIGURE 5. Multiple Contiguous Video Line Selector With Black Level Restoration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้