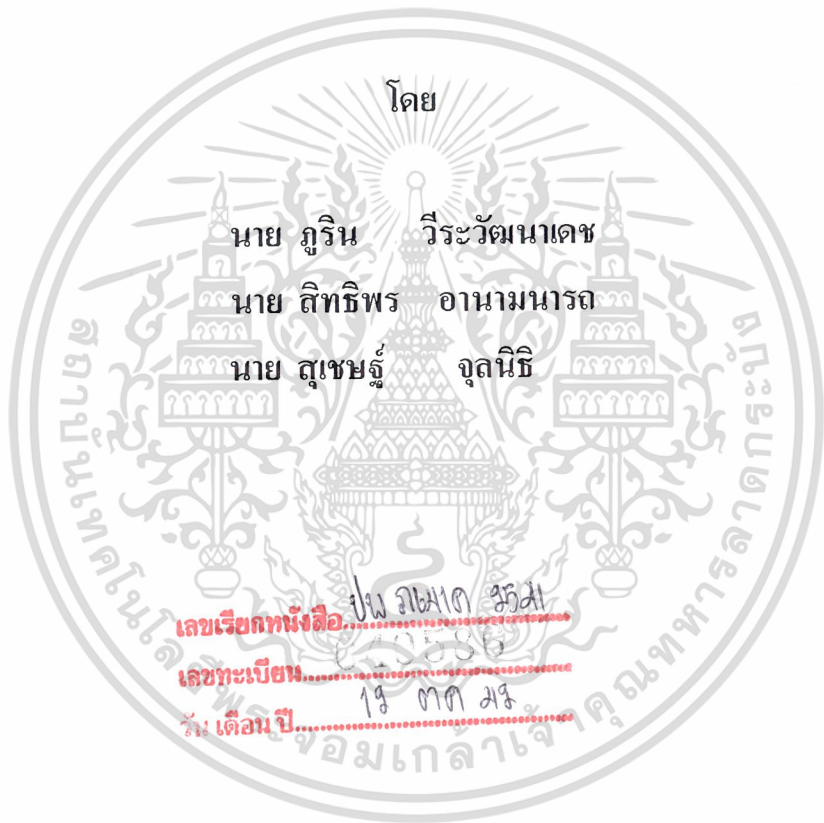




เครื่องอ่าน / เขียนข้อมูล โดยใช้ EEPROM

Read / Write Data by EEPROM



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขา วิศวกรรมการวัดคุมทางอุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ ปีการศึกษา 2541

ภาควิชา เทคโนโลยีการวัดคุมทางอุตสาหกรรม

สาขาวิชา วิศวกรรมการวัดคุมทางอุตสาหกรรม

คณะ วิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง Read / Write Data by EEPROM

ผู้จัดทำ

1. นาย ภูริน วีระวัฒนาเดช 39012099
2. นาย สิทธิพร อานามนารถ 39012111
3. นาย สุเชษฐ์ จุลนธิ 39012112


..... อาจารย์ที่ปรึกษา
(อาจารย์ ทวีพล ชื่อสัตย์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | | |
|--------------------|---|--------------|----------|
| หัวข้อปริญญานิพนธ์ | เครื่องอ่าน / เขียนข้อมูล PLC โดยใช้ EEPROM | | |
| นักศึกษา | นาย ภูริน | วีระวัฒนาเดช | 39012099 |
| | นาย สิทธิพร | อานามนารถ | 39012111 |
| | นาย สุเชษฐ | จุนิธิ | 39012112 |
| อาจารย์ที่ปรึกษา | อาจารย์ ทวีพล ช่อสัจจ์ | | |
| ระดับการศึกษา | วิศวกรรมศาสตรบัณฑิต | | |
| | สาขาวิศวกรรมการวัดคุมทางอุตสาหกรรม | | |
| ปีการศึกษา | พ.ศ. 2541 | | |

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ เป็นการศึกษาการทำงานและการใช้งานในเรื่องการติดต่อสื่อสารข้อมูลระหว่าง PLC (Programmable Logic Control) , ไมโครคอนโทรลเลอร์(MCS 51) สามารถแสดงผลและเปลี่ยนแปลงข้อมูลด้วยคอมพิวเตอร์ (Computer) ได้ ซึ่งในการติดต่อสื่อสารนี้จะเป็นการติดต่อสื่อสารทางพอร์ตอนุกรม(Serial Port) แบบ Asynchronous ในมาตรฐาน RS-232

การที่จะทำให้ PLC รับรู้ถึงการส่งนี้จะต้องมีการป้อนข้อมูลให้ PLC ทาง Host Link โดยส่งเข้า PLC เป็นบล็อกคำสั่ง(Command Block) จะทำให้ PLC ตอบสนองได้ซึ่งจากจุดนี้การเขียนบล็อกคำสั่ง(Command Block) จะต้องมีการระบุข้อมูลต่าง ๆ คือ ตำแหน่งที่ตั้ง(Unit number) , รหัสต้นทาง(Header Code) , รหัสปลายทาง(ends code) , รหัสตรวจสอบความถูกต้อง(Frame Check Sequence code (FCS)) และ ตำแหน่งปลายทาง(Terminator) ซึ่งจำเป็นต้องถูกต้อง PLC จึงจะตอบสนองต่อคำสั่ง การเขียนบล็อกคำสั่ง(Command Block) จะเป็นการเขียนโปรแกรม Virtual Basic บนคอมพิวเตอร์ ส่งออกไปทางพอร์ต COM1

การเขียนโปรแกรมเพื่อติดต่อกับ EEPROM โดยไมโครคอนโทรลเลอร์(MCS-51) จะเขียนเป็นภาษา C 51 ซึ่งเป็นโปรแกรมที่สามารถคอมไพล์ภาษา C (File.C) ให้เป็นภาษาเครื่อง (File.HEX) ได้ซึ่งจะสะดวกในการพัฒนาโปรแกรม และง่ายต่อการทำความเข้าใจ ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|------------------------|---|
| Thesis | Read / Write Data by EEPROM |
| Students | Mr. Purin Veravattanadej 39012099 |
| | Mr. Sittiporn Arnarmnad 39012111 |
| | Mr. Suchet Junniti 39012112 |
| Advisor | Taweepol Suesut |
| Education Level | Bachelor of industrial instrument engineering |
| Education Year | 1998 |

Abstract

This Thesis education about data communication of PLC and other device . To stress in communication between PLC (Programmable Logic Control) and MCS 51 module and to be able to communicate with PC (computer). This communication is Asynchronous Serial type in RS-232 standard.

PLC can receive data by Host link. The data in command block has pattern from Unit number , Header code , Ends code with a Frame check sequence , (FCS) code and terminator. It will corrected command for PLC response to work.

The Program is written for connection between EEPROM and MCS-51 can by program written in C language it used complied by C-51 to (File.C) and make to machine this language (File.HEX) . C language has easy to understand and develop program.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการเครื่อง อ่าน/เขียน ข้อมูล โดย EEPROM คงไม่สามารถสำเร็จลงได้ ถ้าไม่ได้รับความช่วยเหลือและสนับสนุนจาก ท่านอาจารย์ ทวีพล ชื้อสัตย์ และ ท่านคณะ อาจารย์ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรมทุกท่าน ที่ให้ความรู้และคำปรึกษาที่ดี ตลอดมาจน โครงการนี้สามารถทำได้สำเร็จตามวัตถุประสงค์จนกลายเป็นปริญญาานิพนธ์ฉบับ นี้ได้จนเสร็จสมบูรณ์ ขอขอบคุณเพื่อนๆจาก สจล. , สจพ. และ อื่นหลายๆสถาบัน ทุกท่านที่ ให้ความช่วยเหลือและเป็นกำลังใจให้ตลอดเวลา

กราบขอบพระคุณบุพการี ญาติพี่น้อง และ ท่านอาจารย์ที่ประติประศาสน์ วิชาทุกท่านที่ได้ให้ การเลี้ยงดูอุปถัมภ์ และ ความรู้ แก่ข้าพเจ้ามาโดยตลอด



ภูริน วีระวัฒนาเดช
สิทธิพร อานามนารถ
สุเชษฐ์ จุลนิธิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย

บทคัดย่อภาษาอังกฤษ

กิตติกรรมประกาศ

บทที่ 1 บทนำ

1

 ความสำคัญและที่มาของโครงการ

1

 วัตถุประสงค์ของโครงการ

1

 วิธีการดำเนินโครงการ

2

 ขอบเขตโครงการ

2

 ประโยชน์ที่คาดว่าจะได้รับ

2

บทที่ 2 ทฤษฎีและหลักการที่นำมาใช้

3

 PLC / PC

3

 ระบบการสื่อสารข้อมูล

10

 RS-232 มาตรฐานเพื่อการสื่อสาร

18

 ไมโครคอนโทรลเลอร์ MCS-51

28

บทที่ 3 การออกแบบ

49

 การออกแบบด้าน Hard Ware

49

 - การออกแบบวงจรที่ใช้เป็น Module

49

 - การออกแบบและการอ่านเขียนข้อมูลลงใน EEPROM

51

 การออกแบบ ด้าน Soft Ware

53

 - Soft Ware ส่วนที่โปรแกรมลงใน EPROM ของ Module

53

 - โปรแกรมภาษา C

55

 - Soft Ware ส่วนที่โปรแกรมลงใน Computer

67

 - โปรแกรม Visual Basic

69

บทที่ 4 การทดลอง

57

บทที่ 5 สรุปผลการทดลอง และ ข้อเสนอแนะ

61

บรรณานุกรม

62

ภาคผนวก

63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

หน้า

รูปที่

| | | |
|------|---|----|
| 2.1 | บล็อกแสดงไคอะแกรมของ PLC / PC | 5 |
| 2.2 | บล็อกแสดงไคอะแกรมของ CPU | 5 |
| 2.3 | ข้อมูลเป็น บิต , ไบท์ และ เวิร์ด | 6 |
| 2.4 | หน่วยความจำของ PLC / PC | 6 |
| 2.5 | หน่วยความจำสำหรับผู้ใ้ | 7 |
| 2.6 | บล็อกไคอะแกรมของหน่วยอินพุท / เอาท์พุท | 8 |
| 2.7 | แสดงโครงสร้างของแพ็คเกจ | 9 |
| 2.8 | แสดงรูปแบบการตรวจสอบด้วย Parity Bits | 10 |
| 2.9 | การให้สัญญาณนาฬิกาเพื่อรับการส่งแบบซิงโครนัสบิต | 12 |
| 2.10 | การส่งแบบซิงโครนัสที่มี SYN หลายตัว | 12 |
| 2.11 | การส่งแบบอะซิงโครนัส | 13 |
| 2.12 | (ก) แผนภูมิเวลาของการส่งสัญญาณข้อมูลแบบอนุกรม | 15 |
| | (ข) แผนภูมิเวลาของการส่งสัญญาณข้อมูลแบบขนาน | 15 |
| 2.13 | แสดงลักษณะของการส่งข้อมูลแบบอนุกรมอะซิงโครนัส | 16 |
| 2.14 | (ก) ลักษณะพอร์ทขนานและสัญญาณต่าง ๆ เมื่อเชื่อมต่ออุปกรณ์ภายนอก | 17 |
| | (ข) ช่วงเวลาของการส่งข้อมูลแบบขนาน | 17 |
| 2.15 | แสดงคุณลักษณะของแรงดันไฟฟ้าต่ำสุดและสูงสุดสำหรับ RS-232 และมาตรฐาน V.28 | 20 |
| 2.16 | แสดงรีจิสเตอร์พักข้อมูลที่รับเข้ามา | 24 |
| 2.17 | แสดงรีจิสเตอร์ที่เก็บข้อมูลที่จะส่ง | 25 |
| 2.18 | ระดับสัญญาณ RS-232 | 26 |
| 2.19 | ปัญหาที่เกิดจากความต่างศักย์ระหว่างกราวด์ 2 จุดที่มีระยะห่างกัน | 27 |
| 2.20 | แสดงโครงสร้างภายในชิพ MCS-51 | 28 |
| 2.21 | ตำแหน่งของรีจิสเตอร์ต่าง ๆ และหน่วยความจำ | 29 |
| 2.22 | รีจิสเตอร์ใช้ในงานเฉพาะ TMOD | 33 |
| 2.23 | การทำงานของไทม์เมอร์ / เคาน์เตอร์ 1 โหมด 0 : 13 bits counter | 34 |
| 2.24 | รีจิสเตอร์ใช้ในงานเฉพาะ TCON | 35 |

เอกสาร 2.25 การทำงานของไทม์เมอร์ / เคาน์เตอร์ 1 โหมด 2 : 8 bits autoreload ให้นำไปใช้ประโยชน์ 37

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

| | หน้า |
|--|------|
| 2.26 การแสดงข้อมูลรับและส่งในการทำงานของพอร์ตสื่อสารอนุกรมโหมด 0 | 39 |
| 2.27 การแสดงข้อมูลรับและส่งในการทำงานของพอร์ตสื่อสารอนุกรมโหมด 1 | 39 |
| 2.28 การแสดงข้อมูลรับและส่งในการทำงานของพอร์ตสื่อสารอนุกรมโหมด 2 , 3 | 40 |
| 2.29 แหล่งกำเนิดสัญญาณอินเทอร์รัพท์ทั้ง 5 ชนิด | 43 |
| 2.30 รีจิสเตอร์ที่ใช้ในงานเฉพาะ IE | 45 |
| 2.31 รีจิสเตอร์ที่ใช้ในงานเฉพาะ IP | 47 |
| 3.1 แสดง Block Diagram ของเครื่องอ่านเขียนข้อมูลจาก IC Card | 49 |
| 3.2 แสดงภาพวงจรทั้งหมดของเครื่อง | 50 |
| 3.3 แสดงตำแหน่งสัญญาณขาของ IC Card | 51 |
| 3.4 Timing Diagram | 52 |
| 3.5 Flow Chart แสดงการทำงานของโปรแกรม | 54 |
| 4.1 การต่ออุปกรณ์ทั้งหมดเมื่อทำการทดลอง | 57 |
| 4.2 หน้าต่างหลักของโปรแกรม Project.EXE | 58 |
| 4.3 หน้าต่างขณะทำการอ่าน / เขียนข้อมูลใน EEPROM | 59 |
| 4.4 หน้าต่าง Channel เมื่อทำการติดต่อกับ PLC | 60 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

| ตารางที่ | หน้า |
|--|------|
| 2.1 แสดงรายการคุณลักษณะเฉพาะสำหรับการอินเตอร์เฟซแบบ RS-232 | 19 |
| 2.2 แสดงรายละเอียดสำหรับการอินเตอร์เฟซ RS-232 โดยใช้คอนเน็คเตอร์ DB-25 | 21 |
| 2.3 แสดงรายละเอียดของขาสัญญาณที่ต่อจาก DTE ไปยัง DCE โดยใช้ คอนเน็คเตอร์แบบ DB-25 | 23 |
| 2.4 รายละเอียดการต่อแบบคอนเน็คเตอร์แบบ DB-9 ตามมาตรฐาน RS-232 | 24 |
| 2.5 ค่าที่นำไปไว้ในรีจิสเตอร์ของไทม์เมอร์ 1 เมื่อใช้ Baud Rate ค่ามาตรฐานต่างๆ | 42 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ความสำคัญและที่มาของโครงการ

ระบบการควบคุมแบบอัตโนมัติได้เข้ามามีบทบาทในขบวนการผลิตทางอุตสาหกรรมในปัจจุบันอย่างมาก เนื่องจากระบบการควบคุมแบบอัตโนมัติมีความคล่องตัวต่อการควบคุม และยังสามารถแก้ไขหรือดัดแปลงแผนการผลิตได้รวดเร็วทำให้ขบวนการผลิตมีประสิทธิภาพในการผลิตสูง เป็นผลทำให้ผู้ประกอบการ สามารถควบคุมอัตราการผลิตได้ตามอัตราที่ต้องการนั้นหมายถึงการควบคุมต้นทุนจากการผลิตซึ่งมีผลต่อผลกำไรที่จะได้รับ

PLC เป็นรูปแบบหนึ่งของการควบคุมแบบอัตโนมัติที่นิยมใช้ในปัจจุบันเนื่องจากสามารถทำความเข้าใจเพื่อนำไปใช้งานได้ง่าย และสามารถนำไปใช้งานได้อย่างกว้างขวาง อย่างไรก็ตาม PLC ไม่สามารถคิดหรือควบคุมการทำงานได้ด้วยตัวเอง เพียงแต่ปฏิบัติตามคำสั่งหรือโปรแกรมที่ผู้ใช้งานระบุให้ โดยที่ภาษาที่ใช้ในการเขียนโปรแกรมมีหลายภาษาเพื่อให้สะดวกในการพัฒนาโปรแกรม

จากข้อมูลดังกล่าวข้างต้น จึงได้มีแนวความคิดที่จะประดิษฐ์ Module เคลื่อนที่ขึ้นมาเพื่อใช้เป็นตัวกลางในการแลกเปลี่ยนข้อมูลระหว่าง PLC, Module, PC (Computer) และ อุปกรณ์ที่มีการติดต่อสื่อสารแบบเดียวกันเช่น การสื่อสาร RS 232 เพื่อความคล่องตัวในการแลกเปลี่ยนข้อมูลในการทำงานโดยส่งผ่านข้อมูลจาก IC Card ซึ่งบรรจุคำสั่งที่ใช้ในการแลกเปลี่ยนข้อมูลไว้ภายใน เข้าสู่ PC และนำโปรแกรมจากภายใน EEPROM ไปควบคุมการทำงานของ PLC เพื่อให้ขบวนการผลิตเป็นไปตามที่ต้องการ และยังสามารถไปแสดงผลที่ PC และทำการแก้ไขข้อมูลได้

วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาและพัฒนา การติดต่อสื่อสารผ่านทาง พอร์ตอนุกรมโดยใช้มาตรฐาน RS 232
2. สามารถเข้าใจถึงการทำงานของ PLC ในการส่งข้อมูล
3. สามารถแสดงผลต่างๆในการติดต่อออกทาง คอมพิวเตอร์ได้
4. เพื่อความรวดเร็วในการส่งผ่านข้อมูล
5. เพื่อนำไปพัฒนางานอุตสาหกรรมให้เกิดความคล่องตัว
6. เพื่อแสดงเป็นแนวความคิดเริ่มต้นในการนำไปพัฒนา Module ที่ใช้ในงานประเภทเดียวกัน และประยุกต์ใช้ในงานประเภทอื่นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการดำเนินโครงการ

การดำเนินงานแบ่งเป็นขั้นตอนดังนี้

1. ศึกษาหาข้อมูลของ EEPROM และโปรแกรมในการควบคุม
2. ศึกษาโปรแกรมการติดต่อสื่อสารข้อมูลแบบอนุกรมด้วยมาตรฐาน RS 232
3. ศึกษาการเขียนโปรแกรมแสดงผลที่ PC
4. ศึกษาการติดต่อสื่อสารข้อมูลโดยใช้เครื่อง PLC
5. ออกแบบวงจร และ จัดซื้ออุปกรณ์
6. ศึกษาโปรแกรมภาษา C และ Visual Basic
7. ออกแบบโปรแกรม และ ตัว Module
8. ทดสอบการใช้งาน
9. สรุปผลการทำโครงการ

ขอบเขตโครงการ

1. ศึกษาการอ่าน / เขียนข้อมูลลงใน EEPROM โดยการควบคุมของ MCS-51
2. นำข้อมูลที่ได้มาแสดงผลในส่วนของ PC (computer)
3. สามารถส่งข้อมูลเข้า PLC โดยผ่านทาง PC และ PLC สามารถส่งข้อมูลกลับมาที่ IC CARD ได้
4. สามารถนำเครื่องมือนี้ไปประยุกต์กับอุปกรณ์อื่นๆได้

ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถเขียนโปรแกรมที่จะทำการติดต่อสื่อสาร ตามแบบมาตรฐาน RS 232 ได้
2. สามารถทำการอ่าน / เขียนข้อมูลกับ EEPROM ซึ่งเป็นเบอร์มาตรฐานที่มีขายตามท้องตลาด จึงสามารถนำหลักการของโปรแกรมในโครงการนี้ไปประยุกต์เพื่อให้อ่านข้อมูลได้กับ EEPROM เบอร์อื่น ๆ (ที่สามารถหา Data Sheet ได้) และนำไปใช้ประโยชน์ในงานอื่นๆ ที่ใช้ EEPROM ในการเก็บข้อมูลได้
3. สามารถทำการติดต่อสื่อสารเปลี่ยนแปลงข้อมูลให้ PLC ซึ่งเป็นอุปกรณ์ที่ใช้ในงานอุตสาหกรรมอย่างกว้างขวาง
4. ได้เครื่องต้นแบบอ่าน / เขียนข้อมูลจาก EEPROM เพื่อไปเปลี่ยนแปลงค่าในหน่วยความจำข้อมูลของเครื่อง PLC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการที่นำมาใช้

ในการทำโครงการนี้ต้องทำการศึกษาทฤษฎีในหลายๆ อย่างเนื่องจาก Module ที่ต้องการสร้างต้องสามารถติดต่อกับ EEPROM, PLC และ PC โดยใช้มาตรฐานการสื่อสารแบบ RS-232 เป็นสื่อกลางได้ ดังนั้นจึงจะแบ่งส่วนของทฤษฎีออกเป็นหัวข้อใหญ่ๆ ดังนี้คือ

1. PLC
2. ระบบการสื่อสารข้อมูล
3. มาตรฐาน RS-232
4. MCS-51

PLC/PC (Programmable Logic Controllers/Programmable Controller)

เป็นเครื่องควบคุมที่สามารถกำหนดการโปรแกรมได้ PLC/PC ที่ใช้ไมโครโปรเซสเซอร์นอกจากจะใช้ในการควบคุมเครื่องจักรโดยทั่วไปแล้ว ยังมีการให้พัฒนาความสามารถและขอบเขตของงานได้กว้างขวางขึ้น เช่น มีฟังก์ชันทางคณิตศาสตร์เพิ่มขึ้น ทำให้การควบคุมเป็นไปได้ทั้งแบบ ON-OFF หรือแบบอนาล็อก (Analog) เช่น PID (Proportional Integral Derivative) สามารถต่อเข้ากับอุปกรณ์วัดและควบคุม (Instrumentation) อื่นๆ เช่น เครื่องอ่าน รหัสแถบเพื่อจำแนก หรือ จัดทำฐานข้อมูล การเชื่อมโยงข้อมูลลักษณะเครือข่ายท้องถิ่น (LAN) เป็นต้น หน่วยความจำก็ขยายได้มาก ทำให้ใช้กับระบบกระบวนการใหญ่ๆ ได้ และมีการจัดการเกี่ยวกับข้อมูลได้ตามต้องการ

สรุปข้อดีของ PLC/PC

ข้อดีของ PLC/PC สามารถแบ่งออกได้เป็นข้อๆ ดังนี้

1. สามารถใช้ควบคุมเครื่องจักรหรือระบบกระบวนการใดๆ ก็ได้ ถ้าเลือกขนาดของ PLC/PC เหมาะสม
2. การเปลี่ยนลำดับขั้นตอนหรือเงื่อนไขของการทำงานก็ทำได้ตามต้องการ เพราะใช้หลักการโปรแกรม
3. ตัวตั้งเวลาและตัวนับจะเป็นซอฟต์แวร์ทำให้การกำหนดค่าต่างๆ ง่าย เปลี่ยนแปลงค่าได้ตลอดเวลาไม่ต้องมีฮาร์ดแวร์ร่วม และทำให้ราคาถูกลง
4. รีเลย์ภายใน (Internal relay) ก็เป็นซอฟต์แวร์เช่นเดียวกัน จึงลดค่าใช้จ่ายในการเดินสายลดฮาร์ดแวร์ และทำให้ขนาดเล็กลงด้วย
5. การติดตั้งทำได้ง่ายและสะดวก
6. การขยายระบบให้ใหญ่ขึ้นทำได้ง่าย

7. ความน่าเชื่อถือ (Reliability) ดีเพราะเป็นอุปกรณ์สารกึ่งตัวนำ ไม่มีการเดินสายมากไม่มีปัญหาเกี่ยวกับหน้าสัมผัส (Contact) แบบรีเลย์

8. มีการตรวจสอบหาที่ผิดพลาดด้วยตัวเอง การตรวจสอบแก้ไขเมื่อมีปัญหาจึงทำได้รวดเร็ว

9. การบำรุงรักษาทำได้ง่าย

10. เวลาในการทำงานเร็วกว่าระบบที่ใช้รีเลย์

11. มีฟังก์ชันทางคณิตศาสตร์ได้แก่ บวก ลบ คูณ หาร และอื่นๆทำให้สามารถใช้สำหรับการควบคุมแบบ ON-OFF หรือแบบอนาล็อก เช่น PID ได้

12. สามารถเชื่อมต่อกับอุปกรณ์การวัด เช่น เทอร์โมคัปเปิล (Thermocouple) และอื่นๆได้นอกเหนือจากอุปกรณ์ตรวจวัดที่เป็นสวิทช์

13. ต่อเข้ากับคอมพิวเตอร์เพื่อวัตถุประสงค์ใดๆ เช่น การเก็บข้อมูลการกระจายการควบคุม (Distributed Control) เป็นต้น

14. การโปรแกรมทำได้หลายแบบ เช่น คำสั่งในรูปของแลดเดอร์ไโคแกรม คำสั่งบูลีน (Boolean Instruction) คำสั่งในรูปบล็อก (Block Instruction) หรือคำสั่งภาษามวลี

15. ใช้ในทุกสภาพแวดล้อมของงาน อุตสาหกรรม

จากที่กล่าวมานี้จะเห็นว่า PLC/PC เป็นเครื่องควบคุมที่มีประสิทธิภาพและมีประโยชน์อย่างยิ่งต่องานควบคุมในปัจจุบันและในอนาคต
โครงสร้างและหลักการทำงานของ PLC

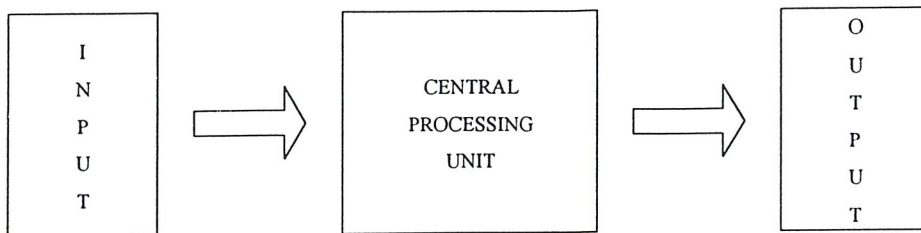
PLC/PC เป็นอุปกรณ์สารกึ่งตัวนำ ที่ใช้สำหรับควบคุมเครื่องจักร หรือระบบกระบวนการให้ทำงานได้ตามโปรแกรมคำสั่งของผู้ใช้ (user program) และข้อมูลต่างๆ ที่ได้รับจากอินพุท/เอาต์พุทของ PLC/PC จะได้ทั้งการทำงานตามช่วงเวลา ตามลำดับขั้นตอนฟังก์ชันทางคณิตศาสตร์ และอื่นๆ PLC/PC มีส่วนประกอบ 2 ส่วนคือ

1. หน่วยประมวลผลกลางหรือ CPU (Central Processing Unit)

2. หน่วยอินพุท/เอาต์พุท (Input/Output Unit)

นอกจากส่วนประกอบทั้งสองแล้ว PLC/PC ยังประกอบด้วยหน่วยป้อนโปรแกรม (Programming Unit) ผู้ใช้สามารถติดต่อกับ PLC/PC หรือเปลี่ยนแก้ไขโปรแกรมคำสั่งตรวจสอบสภาพการทำงานของเครื่องจักร หรือระบบกระบวนการ ตลอดจนตรวจสอบสภาพการทำงานของ PLC/PC ได้ทางหน่วยป้อนโปรแกรม เพื่อป้อนหรือเปลี่ยนแปลงแก้ไขโปรแกรม คำสั่งตรวจสอบสภาพการทำงานของเครื่องจักร หรือระบบกระบวนการตลอดจนตรวจสอบสภาพการทำงานของ PLC/PC รูปที่ 1 แสดงส่วนประกอบที่สำคัญทั้ง 2 ส่วนที่สำคัญของ PLC/PC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 บล็อกแสดงไดอะแกรมของ PLC/PC

หน่วยประมวลผลกลาง

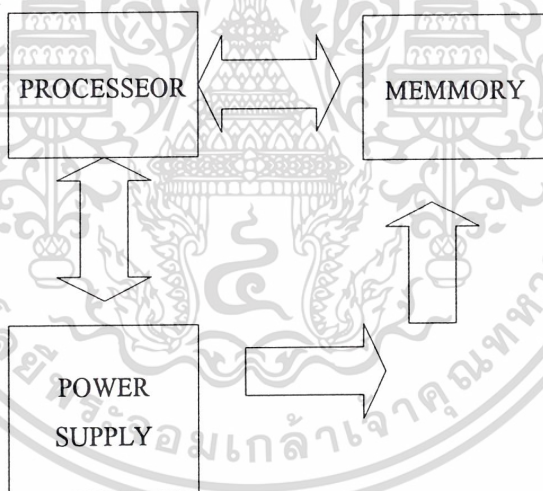
หน่วยประมวลผลกลางหรือ CPU ประกอบด้วย 3 ส่วนคือ

หน่วยประมวลผล (Processor)

หน่วยความจำ (Memory)

หน่วยจ่ายกำลัง (Power Supply)

รูปที่ 2.2 แสดงส่วนประกอบของ CPU โดยทั่วไป CPU จะใช้ไมโครโปรเซสเซอร์ซึ่งเป็นวงจรรวม (IC: Integrated Circuit) ที่มีความสามารถทั้งการคำนวณทางคณิตศาสตร์ การจัดการข้อมูลและการตรวจสอบตัวเอง ในขณะที่วงจรรวมที่ใช้รีเลย์หรือไอซีพวกเกทต่างๆ ไม่สามารถทำได้ PLC/PC จึงมีข้อดีและประโยชน์มากกว่าระบบแบบเก่าอย่างเห็นได้ชัด



รูปที่ 2.2 บล็อกไดอะแกรมของ CPU

หน่วยประมวลผล

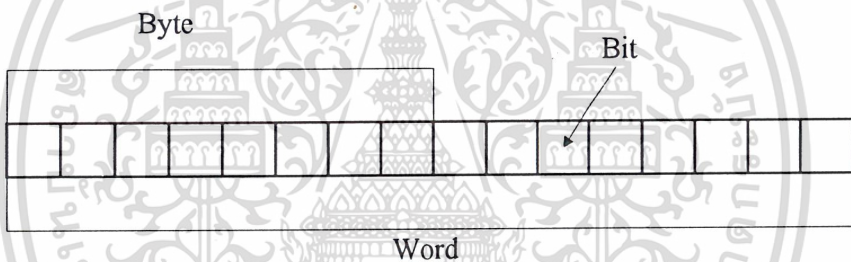
หน่วยประมวลผลของ CPU ทำหน้าที่ควบคุมและดูแลการทำงานของระบบทั้งหมด โดยรับข้อมูลจากหน่วยอินพุต มาทำการประมวลผลตามโปรแกรมคำสั่งของผู้ใช้ที่เก็บไว้ในหน่วยความจำ และส่งผลที่ได้ไปที่หน่วยเอาต์พุต ในปัจจุบันหน่วยประมวลผลของ CPU จะใช้ไมโครโปรเซสเซอร์ขนาดตั้งแต่ 4 บิต 8 บิต หรือ 16 บิต จำนวนหนึ่งตัวหรือหลายๆตัวมาทำงานร่วมกัน ในกรณีที่ใช้ไมโครโปรเซสเซอร์หลายๆ ตัวจะมีข้อดีคือ การทำงานของระบบจะเร็วขึ้น ทำให้ PLC/PC มีขีดความสามารถสูงขึ้น เช่น การใช้ชุดเชื่อมต่อกับพิเศษที่มีไมโครโปรเซสเซอร์และหน่วยความจำภายใน จะทำให้การทำงานควบคุมดียิ่งขึ้นไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเป็นอิสระไม่ขึ้นกับ CPU ตัวอย่างก็คือชุดควบคุม PID ที่ใช้สำหรับควบคุมระบบแบบลูปปิด (Close-Loop Control) :ซึ่งทำงานอิสระจาก CPU

หน่วยความจำ

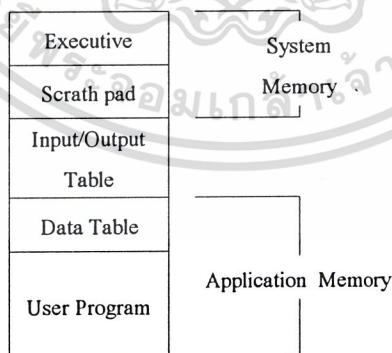
หน่วยความจำเป็นที่เก็บโปรแกรมและข้อมูลที่หน่วยประมวลผลใช้ในการควบคุมการทำงานของ PLC/PC โปรแกรมตามคำสั่งของผู้ใช้ ขนาดของหน่วยความจำจะแบ่งออกเป็นบิตข้อมูลภายใน หน่วยความจำ 1 บิต จะมีค่าสถานะทางลอจิก “1”หรือ “0”ข้อมูลขนาด 8บิต และ 16บิต รวมเรียกว่าไบต์ (Byte) และเวิร์ด(Word) ตามลำดับ

หน่วยความจำแบ่งออกเป็น 2 ประเภทใหญ่ๆ คือหน่วยความจำที่ข้อมูลสูญหายเมื่อไม่มีแหล่งจ่ายกำลัง (Volatile) และหน่วยความจำที่ข้อมูลคงอยู่แม้ไม่มีแหล่งจ่ายกำลัง (Non-Volatile) หรืออาจจะแบ่ง เป็น 2 ชนิดใหญ่ๆ ตามคุณลักษณะคือ RAM (Random Access Memory) หรือ NOVRAM (Nonvolatile RAM) และ ROM (Read Only Memory) นอกจากนี้ ROM ยังจำแนกออกได้เป็น PROM (Programmable ROM) EPROM (Erasable Programmable ROM) EAROM (Electrically Alterable ROM) และ EEPROM (Electrically Erasable Programmable ROM)



รูปที่ 2.3 ข้อมูลเป็นบิตไบต์และเวิร์ด

หน่วยความจำของ PLC/PC แบ่งออกเป็น 4 ส่วน ตามรูปที่ 4 เพื่อใช้เก็บข้อมูลและ โปรแกรมต่างๆคือ



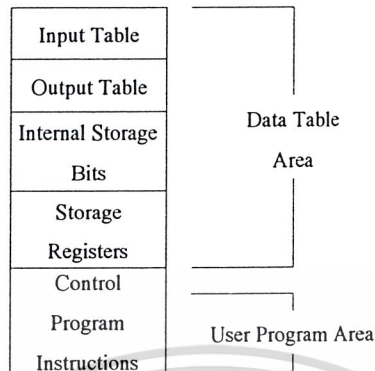
รูปที่ 2.4 หน่วยความจำของ PLC/PC

1.โปรแกรมจัดการ (Execute program) เป็นโปรแกรมที่ทำหน้าที่ควบคุม ดูแล และตรวจสอบการทำงานของ PLC/PC ทั้งหมด

2.ข้อมูลชั่วคราว(Processor Work Area หรือ Scratch pad) หน่วยความจำส่วนที่สองทำหน้าที่เก็บข้อมูลที่เกิดขึ้นระหว่าง PLC/PC ทำงานตามโปรแกรมจัดการและโปรแกรมคำสั่งของผู้ใช้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.ตารางข้อมูล (Data table) หน่วยความจำส่วนที่สามทำหน้าที่เก็บ ค่าของอินพุท เอาท์พุท และตัวแปรต่างๆจากการทำงานตามโปรแกรมคำสั่งของผู้ใช้ทั้งที่เป็นค่าสถานะทางลอจิกและตัวเลข

4.หน่วยความจำสำหรับเก็บโปรแกรมคำสั่งของผู้ใช้ (User Program Memory)



รูปที่ 2.5 หน่วยความจำสำหรับผู้ใช้

หน่วยความจำของผู้ใช้จะแตกต่างกันตามขนาดของ PLC/PC ใน PLC หรือ PC ขนาดใหญ่ขนาดของหน่วยความจำดังกล่าวจะสามารถเปลี่ยนแปลงขนาดได้ตามต้องการ การเลือกใช้ PLC/PC จึงต้องคำนึงถึงขีดความสามารถและขีดจำกัดต่าง ๆ ด้วยประกอบด้วย เช่น ขนาดโปรแกรมคำสั่งของผู้ใช้ จำนวนอินพุท/เอาท์พุท ที่จะขยายได้สูงสุด ขนาดของหน่วยความจำภายในที่ใช้เก็บข้อมูล และฟังก์ชันพิเศษต่าง ๆ เช่น รีเลย์ภายใน ตัวตั้งเวลา ตัวนับ

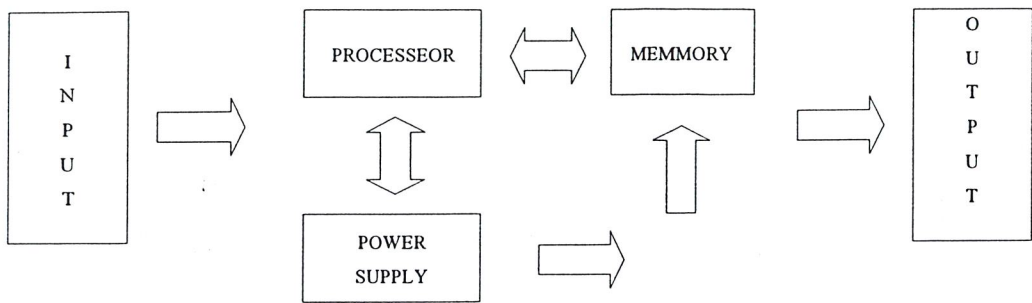
หน่วยจ่ายกำลัง

หน่วยจ่ายกำลังจะทำหน้าที่จ่ายและรักษาระดับแรงดันไฟฟ้ากระแสตรง (D.C. Voltage) ให้กับหน่วยประมวลผล หน่วยความจำ และหน่วยอินพุท/เอาท์พุท ตามความต้องการ และทำหน้าที่เตือนให้หน่วยประมวลผลทราบเมื่อเกิดปัญหา หน่วยอินพุท/เอาท์พุท

หน่วยอินพุททำหน้าที่เชื่อมต่อระหว่าง CPU กับอุปกรณ์ภายนอกโดยรับค่าสถานะ หรือปริมาณทางกายภาพต่าง ๆ จากอุปกรณ์ตรวจวัด (Sensor) ของเครื่องจักรหรือกระบวนการ เช่น ลิมิตวิทช์ (Limit Switch) พร็อกซิมิตีสวิทช์ (Proximity Switch) ตำแหน่ง อุณหภูมิ ระดับ แรงดัน กระแสไฟ และอื่น ๆ ส่งไปยัง CPU เพื่อประมวลผลตามโปรแกรมคำสั่งของผู้ใช้

หน่วยเอาท์พุททำหน้าที่รับค่าสถานะหรือคำสั่งควบคุมที่ได้จาก CPU เพื่อส่งไปควบคุมอุปกรณ์ภายในเครื่องจักรหรือกระบวนการเช่น วาล์ว (Valve) มอเตอร์ (Motor) ปั๊ม (Pump) และอื่น ๆ ให้ทำงานตามสถานะหรือคำสั่งที่ CPU ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 บล็อกไดอะแกรมของหน่วยอินพุท/เอาต์พุท

ข้อตกลงในการติดต่อสื่อสาร (โปรโตคอล : Protocols)

ในการสื่อสารข้อมูลจะต้องมีกฎหรือข้อกำหนดในการสื่อสารข้อมูล หรือที่นิยมเรียกว่าโปรโตคอล (Protocols) ซึ่งเป็นส่วนที่กำหนดมาตรฐานในการควบคุมและจัดการระบบการสื่อสารข้อมูล

สำหรับรายละเอียดที่กล่าวในหัวข้อนี้จะเกี่ยวข้องกับเฉพาะในส่วนของโปรโตคอลการควบคุมการเชื่อมโยงข้อมูล (Data Link Control Protocols หรือ DLCP) ซึ่งจัดการในส่วนของการขั้นตอนและหลักการต่างๆ คือ โครงสร้างและรายละเอียดของข้อมูล วิธีในการสื่อสารข้อมูลการตรวจสอบแก้ไขได้ไขความผิดพลาดของข้อมูล และขบวนการในการควบคุมการติดต่อสื่อสาร โดย DLCP แบ่งได้ตามโครงสร้างของข้อมูล 2 แบบ คือ Byte-Oriented Protocols

1. ไบท์โอเรียนโปรโตคอล (Byte Oriented Protocols)

โปรโตคอลแบบนี้เป็รโปรโตคอลที่การสื่อสารข้อมูลและการควบคุมการทำงานจะทำโดยใช้ลักษณะข้อมูลที่เป็นตัวอักษร (Character) หรือไบท์ (Byte) หรืออาจเรียกว่า Character Oriented Protocols

1. อะซิงโครนัสโปรโตคอล (Asynchronous protocols)

โปรโตคอลในการส่งข้อมูลนี้จะใช้การสื่อสารข้อมูลแบบ Half-Duplex ที่มีลักษณะการสื่อสารข้อมูลแบบอะซิงโครนัส ซึ่งเป็นการสื่อสารข้อมูลแบบพื้นฐานที่ใช้งานมาเป็นเวลานานแล้ว จึงมีรายละเอียดและขั้นตอนในการสื่อสารข้อมูลที่ทำให้มีโอกาสเกิดความผิดพลาดได้น้อย และยังมีข้อดีที่การสื่อสารข้อมูลแบบนี้มีโนโครงการและการทำงานที่ง่าย อุปกรณ์ที่ใช้ในการสื่อสารข้อมูลก็ไม่สลับซับซ้อน และมีราคาถูก โปรโตคอลแบบนี้จึงเหมาะสมสำหรับใช้ในระบบขนาดเล็ก

2. ไบนารีซิงโครนัสโปรโตคอล (Binary synchronous protocols)

โปรโตคอลแบบนี้จะมีลักษณะการทำงานที่ใช้งานข้อมูลเป็นลักษณะไบท์ และยังคงใช้การสื่อสารข้อมูลแบบซิงโครนัส มีรายละเอียดและขั้นตอนในการสื่อสารข้อมูลที่ทำให้ความน่าเชื่อถือมากกว่า อีกทั้งยังสามารถใช้อัตราเร็วในการสื่อสารข้อมูลที่สูงกว่าโดยตัวอย่างของการสื่อสารข้อมูลแบบนี้ที่กำหนดเป็นมาตรฐานแล้วคือ การสื่อสารข้อมูลตามมาตรฐาน BSC (Binary Synchronous Communications) ซึ่งเป็นโปรโตคอลที่มีลักษณะของข้อมูลแบบไบท์ที่ได้รับความนิยมนำไปใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.บิตโอเรียนท์โปรโตคอล (Bit-Oriented protocols)

โปรโตคอลแบบนี้เป็นโปรโตคอลที่การสื่อสารข้อมูล และการควบคุมการทำงานจะทำโดยใช้ลักษณะข้อมูลที่เป็นบิต (bit) โดยมีตัวอย่างของการสื่อสารข้อมูลในลักษณะนี้ที่มีการกำหนดขึ้นเป็นมาตรฐานแล้วคือ HDLC (High-level Data Link Control) โดยมีโครงสร้างของข้อมูลแบบซิงโครนัส เช่นเดียวกับ BSC แต่ต่างกันที่มีลักษณะของข้อมูลเป็นแบบบิต ซึ่งโปรโตคอลแบบนี้มีข้อดีที่สามารถสื่อสารข้อมูลแบบ full-duplex ได้ทำให้การสื่อสารข้อมูลได้รวดเร็วกว่า แต่โปรโตคอลแบบนี้ก็มีรายละเอียดและโครงสร้างในการสื่อสารข้อมูลที่สลับซับซ้อนมาก ทำให้การควบคุมการทำงานทำได้ยากและต้องใช้อุปกรณ์ที่มีราคาสูง จึงไม่เหมาะที่จะนำไปใช้งานกับระบบขนาดเล็ก

2.1 แพ็กเก็ต (Packet of Information)

รูปแบบของแพ็กเก็ตในระบบโครงข่ายจะประกอบด้วยส่วนต่างๆ ดังนี้

1. Header จะประกอบด้วย

- Preamble or start of packet indicator เป็นส่วนเริ่มแรกของแพ็กเก็ต และในบางระบบอาจใช้ในการซิงค์กับสัญญาณนาฬิกาของตัวส่งและตัวรับด้วย
- Control information ส่วนนี้เป็นข้อมูลที่บอกถึงวัตถุประสงค์ของแพ็กเก็ตนั้นว่าใช้ทำอะไร เช่น เพื่อการจัดการระบบเพื่อคู่ Status ของ mode หรืออื่นๆ

นอกจากส่วนต่างๆเหล่านี้แล้ว ในส่วน Header อาจจะมีส่วนที่เป็น Sequential Number เป็นส่วนที่บอกให้ทราบถึงลำดับของแพ็กเก็ต ในกรณีที่ข้อมูลมีความยาวหลายแพ็กเก็ต

2. Information

- Data field เป็นส่วนของข้อมูลจริงที่ต้องการจะส่ง

3. Tailer

- Frame Check Sequence (FCS) เป็นส่วนที่ใช้ตรวจสอบความถูกต้องของข้อมูลซึ่งอาจเป็น parity bit, Check sum หรือ CRC เป็นต้น
- End of Packet Indicator เป็นส่วนที่บอกให้ทราบว่าสิ้นสุดของข้อมูลแล้ว

| | | | | | | |
|----------|----|----|-------------|-------------|--------|------|
| PREAMBLE | DA | SA | CONTROL | INFORMATION | FCS | STOP |
| HEADER | | | INFORMATION | | TAILER | |

รูปที่ 2.7 แสดง โครงสร้างของแพ็กเก็ต

การควบคุมความผิดพลาดในการส่งข้อมูล (Error Control)

การที่วงจรส่งข้อมูลขาดช่วงขณะ และผลกระทบต่อสัญญาณรบกวน (Noise) ทำให้ระดับแรงดันไฟฟ้าลดลงเป็นผลให้เกิดความผิดพลาดในการส่ง ดังนั้นต้องทำการค้นหาความผิดพลาดที่เกิดขึ้นระหว่างการส่งข้อมูลและแก้ไขความผิดพลาดให้ถูกต้อง

1. วิธีการเพิ่มบิตเข้าไปที่ข้อมูล (Parity Bit) เพื่อตรวจสอบความผิดพลาดมี 2 วิธี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.1 วิธี Parity แนวนอน

จะเพิ่ม 1 บิต เข้าไปที่แต่ละตัวอักษรที่จะส่ง โดยจะกำหนดว่าเป็นการตรวจสอบแบบ Odd หรือ Even Number แล้วผลรวมของข้อมูลจะเป็น Odd Number ที่ด้านรับจะทำการตรวจสอบว่าผลรวมของข้อมูลจะเป็น Odd Number หรือ Even Number

1.2 วิธี Parity แนวตั้ง

จะตรวจสอบความผิดพลาดโดยการเพิ่ม 1 บิตเข้าไปทีละบิต

| | | |
|----------|---|----------------|
| 01101101 | 1 | |
| 01100110 | 0 | |
| 10111010 | 1 | |
| 10010111 | 1 | |
| 00101001 | 1 | Parity แนวนอน |
| 00010110 | 1 | |
| 10101110 | 1 | |
| 11110010 | 1 | |
| 01000101 | | Parity แนวตั้ง |

รูปที่ 2.8 แสดงรูปแบบการตรวจสอบด้วย Parity Bite

2. วิธี Patrol Diffuse Inspection หรือการใช้ FCS : Frame Check Sequence

สำหรับข้อมูลอันหนึ่งจะสร้าง Error Inspection Sign (CRC Sign) ขนาด 2 Bite ที่คำนวณได้บนพื้นฐานของกฎที่กำหนดไว้ แล้วเพิ่มเครื่องหมายไปที่ข้อมูลอันนั้น ที่ทางด้านรับจะตรวจสอบข้อมูลโดย Inspection Sign ได้กำหนดไว้โดยสูตรการคำนวณที่เหมือนกัน (Blast Error ความผิดพลาดของข้อมูลที่ต่อเนื่อง) ก็สามารถตรวจสอบได้ ทำให้มีความน่าเชื่อถือสูง

ระบบการสื่อสารข้อมูล

การรับส่งเป็นรูปแบบหนึ่งของการสื่อสาร ซึ่งข้อมูลที่รับส่งกันนั้นเป็นสัญญาณไฟฟ้าในรูปเลขฐานสอง “0” หรือ “1” หากพิจารณาตามทิศทางการส่งข้อมูลภายในสายส่งแล้ว สามารถแบ่งการส่งข้อมูลออกได้เป็น 3 ชนิดคือ

1. การส่งแบบทิศทางเดียว (one-way transmission หรือ simplex transmission) คือข้อมูลจะไหลได้ทิศทางเดียว
2. การส่งแบบทิศทางใดทิศทางหนึ่ง (Either-way transmission หรือ half-duplex transmission)

คือข้อมูลจะไหลได้สองทิศทาง แต่ต้องผลัดกันรับผลัดกันส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การส่งแบบสองทิศทาง (both-way transmission หรือ full-duplex transmission) คือข้อมูลจะไหลได้สองทิศทางพร้อม ๆ กัน

ในยุคนั้นๆ การสื่อสารมักจะเป็นแบบ Half-duplex อาจเป็นเพราะข้อจำกัดของข้อกำหนด (protocol) และฮาร์ดแวร์ ในการสื่อสารที่มีอยู่ในเวลานั้นในการสื่อสารแบบ half-duplex ข้อมูลจะสามารถเดินทางได้เพียงทิศทางเดียวในช่วงเวลาหนึ่ง ๆ ยกตัวอย่างเช่นในสายโทรศัพท์แบบมีสายสองเส้น เมื่อคอมพิวเตอร์เครื่องหนึ่งส่งข้อมูลออกมา อีกเครื่องหนึ่งก็จะทำการรับข้อมูล หรือกลับกันซอฟต์แวร์ที่ควบคุมการสื่อสารแบบ half-duplex จะทำงานร่วมกับฮาร์ดแวร์ในการกำหนดว่าปลายทางด้านไหนจะทำหน้าที่เป็นตัวส่งหรือเป็นตัวรับข้อมูล

ข้อกำหนดการสื่อสารแบบ Half-duplex อนุญาตให้มีการส่งและรับข้อมูลโดยไม่สนใจว่าด้านไหนกำลังรับและด้านไหนกำลังส่งในช่วงเวลาหนึ่ง ๆ เพื่อที่จะทำให้สามารถติดต่อสื่อสารแบบ half-duplex ได้ จึงจำเป็นต้องใช้สายโทรศัพท์แบบมีสายสัญญาณ 2 คู่ โดยที่สัญญาณคู่ที่ใช้ส่งข้อมูลจากทางด้านต้นทางจะต่อเข้ากับสายสัญญาณที่รับข้อมูลที่อยู่ด้านปลายทางและสายสัญญาณคู่ที่ใช้ส่งข้อมูลทางด้านปลายทาง

วิธีการส่งสัญญาณแบบ Half-duplex ที่ใช้สายตัวนำ 2 เส้น และแบบ full-duplex ที่ใช้สายตัวนำ 4 เส้น ก็ยังคงมีอยู่แม้จนกระทั่งทุกวันนี้ แต่ปัจจุบันนี้การสื่อสารแบบ full-duplex โดยใช้สายสัญญาณเพียง 2 เส้น จะใช้เทคนิคการรวมสัญญาณทั้งทางด้านความถี่และเฟส (frequency-and phase modulation) ที่พัฒนาขึ้นมาและอยู่ในโมเด็มสมัยใหม่

และถ้าพิจารณารูปแบบของข้อมูลที่ส่ง จะแยกได้เป็น 2 ชนิดคือ

1. แบบซิงโครนัส (synchronous transmission)
2. แบบอะซิงโครนัส (asynchronous transmission)

การส่งแบบซิงโครนัส

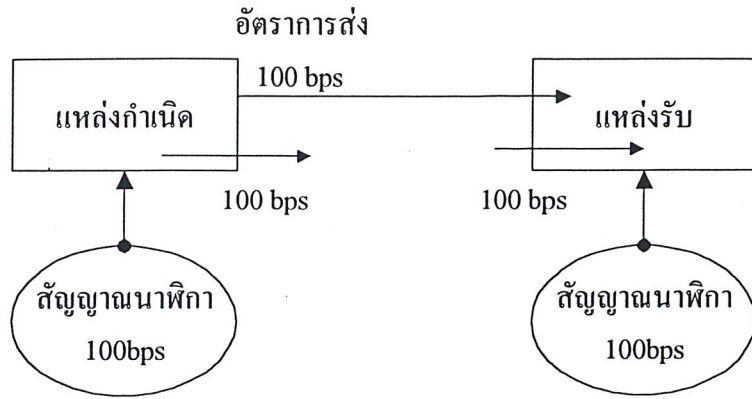
เราแบ่งได้เป็น 2 แบบ คือ แบบซิงโครนัสบิตและแบบซิงโครนัสอักขระ

ซิงโครนัสบิต

เป็นการรับส่งที่ด้านรับต้องรู้ว่าจะรับบิตแรกจากสายส่งนั้นเมื่อใด และหลังจากรับมาแล้ว จะรับบิตที่ 2, 3, ... เมื่อใดซึ่งสามารถกระทำโดยเพิ่มสัญญาณนาฬิกา (clock) เข้าไปที่จุดปลายทางของระบบทั้งสองด้านดังรูปที่ 10

ซึ่งในบางระบบอาจใช้วิธีส่งสัญญาณนาฬิกาจากด้านส่งไปทางด้านรับด้วยซึ่งทางด้านรับจะนำสัญญาณที่ได้รับมาเป็นตัวจับสัญญาณนาฬิกาของตัวเองเพื่อให้สัญญาณนาฬิกาทางด้านรับและส่งเท่ากันพอดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

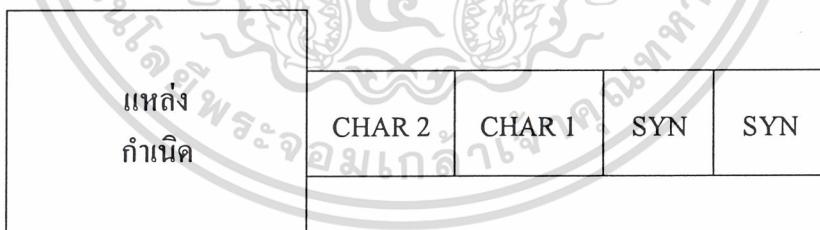


รูปที่ 2.9 การให้สัญญาณนาฬิกาเพื่อการรับส่งแบบซิงโครนัสบิต

ซิงโครนัสอักขระ

ในการรับส่งข้อมูลตามสายนั้นแม้ว่าจะมีการจัดการกับบิตได้ดีแล้วก็ตามแต่ก็ยังมีปัญหาอีก คือ การนำเอาบิตของอักขระ (Character) หลาย ๆ ตัวมารวมกันเป็นบล็อก ดังนั้นถึงแม้ว่าบิตต่าง ๆ จะได้รับมาอย่างถูกต้องแล้วก็ตาม เรายังต้องทราบว่ากลุ่มของบิตที่แสดงถึงตัวอักขระต่าง ๆ นั้นเริ่มต้นที่บิตใด เพื่อที่เราจะแก้ปัญหาได้ถ้าเราทราบว่าบิตใดเป็นบิตเริ่มต้นของตัวอักขระ และถ้าหากทราบว่าในตัวอักขระหนึ่งตัวนั้นมีกี่บิต รวมทั้งความเร็วของการส่งของบิตต่าง ๆ โดยการนับจำนวนบิตที่ได้รับมาตามสายหลังจากทราบบิตแรกก็จะสามารถแยกตัวอักษรออกจากกันได้

เทคนิคการส่งข้อมูลแบบซิงโครนัสนั้น ใช้สำหรับส่งข้อมูลทั้งหมดไปครั้งเดียวโดยในการส่งแบบนี้ช่วงความกว้างของเวลาจะหว่างบิตแต่ละบิตจะมีค่าเท่ากัน



รูปที่ 2.10 การส่งแบบซิงโครนัสที่มี SYN หลายตัว

ในรูปที่ 11 แสดงให้เห็นถึงการส่งอักขระต่าง ๆ แบบซิงโครนัส โดยมีการส่งชุดข้อมูลชุดหนึ่งก่อนหน้าการส่งชุดข้อมูลตัวอักขระ เพื่อทำการหาบิตแรกของอักขระตัวแรกให้เป็นไปอย่างถูกต้อง

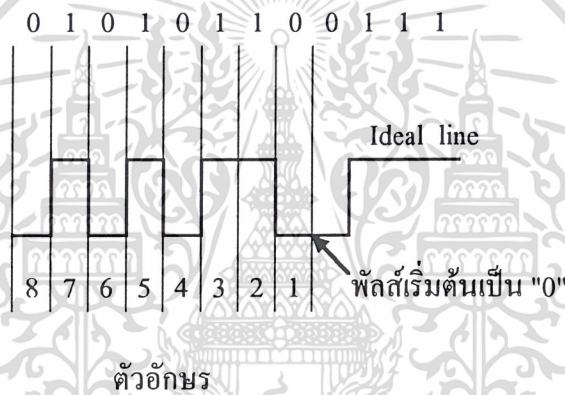
ข้อมูลชุดนี้เรียกว่า SYN Transmission Control Character (TC) ซึ่งประกอบด้วยข้อมูลขนาด 8 บิต เช่น 00010110 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(มีพาริตีเป็นคี่) และทางด้านรับก็จะคอยมองหาชุดของบิตดังกล่าว (looking for SYNC) ซึ่งจะกระทำทีละครั้งเมื่อรับบิตใหม่เข้ามา จนกว่าจะจนกว่าจะได้รับข้อมูลตัวอักษรที่กล่าวมาแล้วข้างต้น

ในระบบนี้ส่วนมากมักจะมี SYN นำหน้าข้อมูล 3-4 ตัว เพื่อให้แน่ใจได้ว่าชุดของบิตตัวอักษรที่รับเข้าคือข้อมูลที่ถูกต้อง

การส่งแบบอะซิงโครนัส

เมื่อจะทำการส่งแบบอะซิงโครนัสตัวอักษรจะถูกส่งออกไปในเวลาใด ๆ ก็ได้ โดยไม่จำเป็นต้องมีความสัมพันธ์ระหว่างตัวอักษร หรือจะต้องมีเวลาที่แน่นอนอย่างไร แล้วแต่ตัวอักษรแต่ละตัว อาจจะทิ้งช่วงห่างกันเท่าใดก็ได้ เพราะอักษรแต่ละตัวจะมีบิตที่คอยบอกการเริ่มต้น และการสิ้นสุดของอักษรตัวนั้น (start bit, stop bit) ซึ่งในทางปฏิบัติ ทางด้านรับจะทราบได้ว่ามีบิตเริ่มต้นเข้ามาแล้ว เริ่มด้วยการเปลี่ยนสถานะจาก “1” เป็น “0” หรือ จาก “0” เป็น “1” ก็ได้ (แต่ส่วนใหญ่มักให้เริ่มเปลี่ยนจาก “1” เป็น “0”) ดังแสดงในรูปที่ 12



รูปที่ 2.11 การส่งแบบอะซิงโครนัส

ทางด้านส่งจะเริ่มส่งบิตเริ่มต้นโดยการเปลี่ยนสถานะของค่าปกติที่เป็น “1” เป็น “0” หลังจากนั้นจะส่งบิตข่าวสารสำหรับอักษรหนึ่งตัวออกไป ในขณะที่ด้านรับทราบถึงการเปลี่ยนสถานะจาก “1” เป็น “0” เป็นการบอกจุดเริ่มต้นของการทำงานว่าจะเริ่มภายหลังจากเวลาหรือเท่ากับครึ่งเวลาของความกว้าง 1 บิต หลังจากนั้นทางด้านรับก็จะสุ่มตัวอย่างสถานะสายทุก ๆ ช่วงเวลา 1 บิต เพื่อหาค่ารหัสของตัวอักษรที่ส่งมาจนกว่าจะครบ 8 บิต (ถ้าเป็นรหัสแอสกี) และบิตถัดไปจะเป็นบิตสิ้นสุด หลังจากนั้นจะเว้นช่วงเวลาไปอีกนานเท่าไรก็ได้ในการเริ่มส่งตัวอักษรตัวใหม่ เพราะบิตเริ่มต้นจะคอยบอกอยู่แล้ว

ด้วยวิธีการส่งแบบมีบิตเริ่มต้นและจบด้วยบิตสิ้นสุดนี้ บางครั้งจึงเรียกการส่งแบบนี้ว่า start-stop transmission บิตสิ้นสุดนั้นจะแตกต่างกันไปในแต่ละระบบ เช่น การส่งรหัสแอสกี บิตสิ้นสุดจะมีความกว้างเท่ากับความกว้างของข้อมูล 1 หรือ 2 บิต ซึ่งเป็นช่วงเวลาที่ทางด้านรับทำงานหลังจากรับข้อมูลมาครบหนึ่งอักษร เช่น การพิมพ์ในเครื่องพิมพ์การเจาะรูบนเทปของเครื่องเจาะรูเทป เป็นต้น ช่วงเวลาของบิตสิ้นสุดนี้ขึ้นอยู่กับการทำงานของเครื่องจักรกลซึ่งมีความล่าช้า โดยอาจต้องมีเวลาของไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิตสิ้นสุดเท่ากับ 2 บิต แต่อุปกรณ์ประเภทเครื่องจักรไฟฟ้า นั้น จะมีความเร็วในการทำงานมาก จึงอาจมีความกว้างของบิตดังกล่าวเพียง 1 บิตเท่านั้น

ในการส่งแบบอะซิงโครนัส เนื่องจากอักขระทุกตัวที่ส่งออกมาต่างเป็นอิสระต่อกัน และทุกอักขระจะมีบิตบอกการเริ่มต้นและสิ้นสุด ดังนั้นหากเกิดสัญญาณรบกวน จะก่อให้เกิดความผิดพลาดจนทำลายความถูกต้องของตัวอักขระ ความผิดพลาดนี้ถ้าเกิดขึ้นในการส่งแบบซิงโครนัสอาจจะทำลายข่าวสารหมดทั้งบล็อกรักก็ได้เพราะข่าวสารทั้งบล็อกรัก (อักขระหลายตัว) จะมีความสัมพันธ์เพียงครั้งเดียว

การส่งข้อมูลในระบบดิจิทัลมีสองลักษณะคือ ส่งแบบอนุกรม (serial transmission) และแบบขนาน (parallel transmission)

ถ้าต้องการส่งอักษร "K" ในรหัส ASCII จะหมายถึงการส่งกลุ่มของข้อมูล "1001011" ไปในสายที่ขนานกันหลาย ๆ เส้น โดยแต่ละเส้นจะส่งข้อมูลแต่ละบิตในเวลาเดียวกัน ดังในรูปที่ 13(ก) สำหรับตัวอย่างนี้สายเส้นที่ 8 เป็นสายสำหรับสัญญาณพาริตี (parity) ใช้ในการตรวจสอบความถูกต้องของข้อมูล และสายสัญญาณที่สำคัญที่สุดของการส่งข้อมูลแบบขนานคือ สตrobe (strobe) หรือสัญญาณนาฬิกา (clock) เป็นสัญญาณที่ใช้แจ้งให้ฝ่ายรับข้อมูล เมื่อข้อมูลทุกบิตพร้อมที่จะส่ง หรือแจ้งว่าฝ่ายรับเมื่อข้อมูลถูกส่งทุกบิตแล้วให้เตรียมอ่านข้อมูลนั้น

ในรูปที่ 13 (ข) เป็นการส่งข้อมูลตัวอักษร "K" ในรหัส ASCII โดยใช้การส่งแบบอนุกรม ซึ่งมีลักษณะการส่งแตกต่างกับแบบขนานอย่างสิ้นเชิง การตรวจสอบพาริตี

วิธีตรวจสอบพาริตีเป็นการตรวจสอบข้อมูลทางดิจิทัลอย่างง่ายที่นิยมใช้กันมาก การเพิ่มพาริตีอีกหนึ่งบิตเข้าไปรวมกับข้อมูลที่จะส่งเพื่อให้ข้อมูลกลุ่มนั้นมีบิตที่เป็น "1" เป็นจำนวนคู่ เรียกว่า อีเวนพาริตี (Even parity) หรือจำนวนคี่เรียกว่า อ็อดพาริตี (Odd parity) ดังตัวอย่างเป็นการส่งข้อมูลขนาด 7 บิต อีเวนพาริตีของอักษร "K" ในรหัส ASCII คือ "11010010" บิตสุดท้ายที่ส่งนี้จะเป็นพาริตีบิต และทางฝ่ายรับข้อมูลจะตรวจสอบว่าข้อมูลที่ส่งมานี้ยังเป็นอีเวนหรือมีจำนวนบิตที่เป็น "1" เป็นจำนวนคี่อยู่หรือไม่ ถ้าไม่เป็น แสดงว่าข้อมูลนั้นผิดพลาดจะทำการส่งใหม่

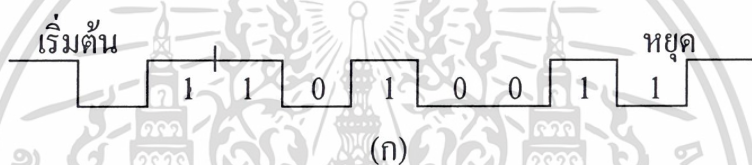
การสื่อสารข้อมูลแบบขนาน

การสื่อสารข้อมูลแบบขนานใช้กันในระบบเครื่องคอมพิวเตอร์ เช่น ระบบการติดต่อกับหน่วยความจำ ระบบการติดต่อระหว่างอินพุตเอาต์พุตพอร์ตต่าง ๆ และการติดต่อระหว่างพอร์ตขนาน ดังรูปที่ 14 (ก) สัญญาณ D0-D7 (ขา 2-9) จะเป็นข้อมูล โดยมีขา 2 เป็นบิตที่มีนัยสำคัญต่ำสุด (LSB) และขา 9 เป็นบิตที่มีนัยสำคัญสูงสุด (MSB) ขา 1 จะเป็นสัญญาณสตrobe สำหรับบอกให้เครื่องพิมพ์รับข้อมูล เมื่อข้อมูลปรากฏบนขาข้อมูลในช่วงเวลา T1-T3 ดังแสดงในรูปที่ 14 (ข) สัญญาณข้อมูลที่ออกไปจะไม่มีการตรวจสอบแต่จะใช้สัญญาณ ACK ที่ขา 10 สำหรับส่งสัญญาณจากเครื่องพิมพ์ไปยังพอร์ตขนานโดยจะทำงานที่ระดับลอจิก "0" เมื่อเครื่องพิมพ์ได้อ่านข้อมูลไปแล้ว จะส่งสัญญาณไปยังวงจรควบคุมพอร์ตขนาน ให้รู้ว่าเครื่องพิมพ์พร้อมที่จะรับข้อมูลชุดใหม่แล้วส่วนระยะเวลาดูจากรูป 2 (ข) จะเป็นช่วงเวลาที่ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้เดินแรงดันไฟฟ้าและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

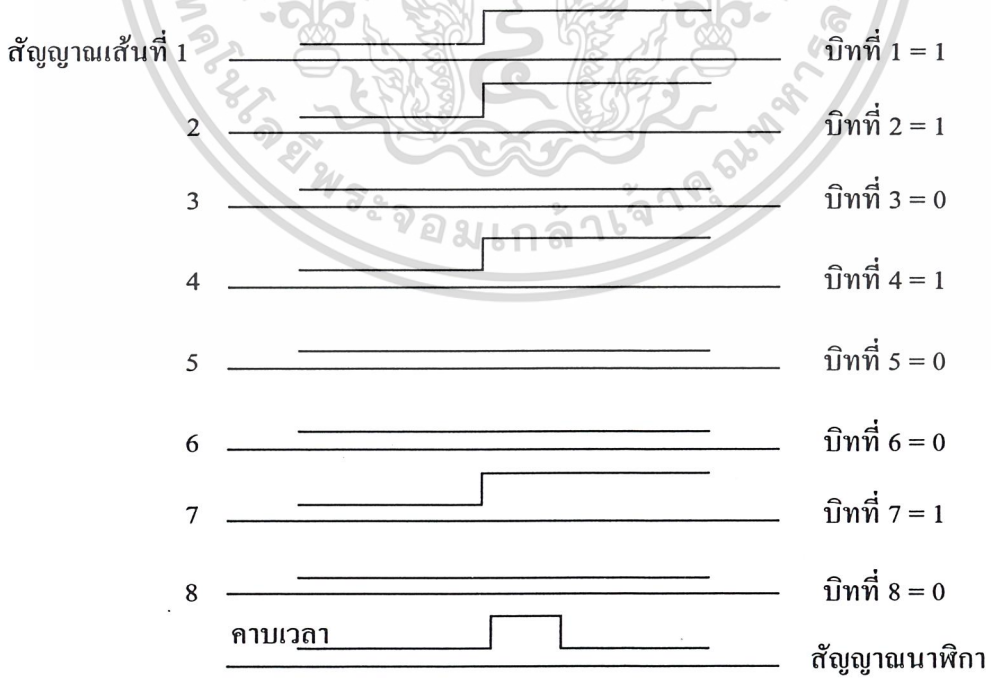
โปรแกรมในเครื่องพิมพ์ทำการอ่านข้อมูลจากพอร์ตและทำการเก็บลงในหน่วยความจำจากนั้นเป็นสัญญาณ BUSY ที่ขา 11 จะทำงานที่ระดับลอจิก "1" โดยจะส่งสัญญาณให้วงจรควบคุมพอร์ตขนาน เครื่องพิมพ์ไม่สามารถรับข้อมูลได้ ซึ่งอาจเกิดจากสาเหตุดังต่อไปนี้

1. ข้อมูลกำลังเข้าเครื่องพิมพ์
2. เครื่องพิมพ์กำลังส่งข้อมูลเข้าไปเก็บในหน่วยความจำ
3. เกิดจาก offline state คือเครื่องพิมพ์อยู่ในสภาวะไม่สามารถสื่อสารข้อมูลได้ (ไฟแสดง online บนเครื่องพิมพ์ไม่ติด)
4. เกิดจากความผิดพลาดในการทำงานของเครื่องพิมพ์

สำหรับสัญญาณอื่นๆ ที่เหลือบนพอร์ตขนานจะเป็นสัญญาณบอกสถานะของเครื่องพิมพ์ ข้อดีของระบบการสื่อสารแบบขนาน คือสามารถส่งข้อมูลได้รวดเร็วซึ่งมักใช้สื่อสารในระยะใกล้ ๆ เพราะถ้าระยะไกล ๆ การใช้สายไฟจำนวนมากจะทำให้ราคาในการผลิตสูงขึ้น และเกิดการสูญเสียสัญญาณในสายได้ง่าย ดังนั้นถ้าต้องการสื่อสารในระยะไกล ๆ จึงมักนิยมใช้การสื่อสารแบบอนุกรม



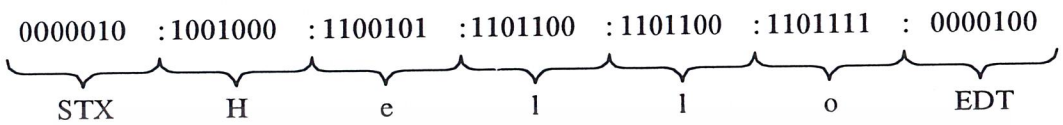
รูปที่ 2.12 (ก) แผนภูมิเวลาของการส่งสัญญาณข้อมูลแบบอนุกรม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานานาชาติ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

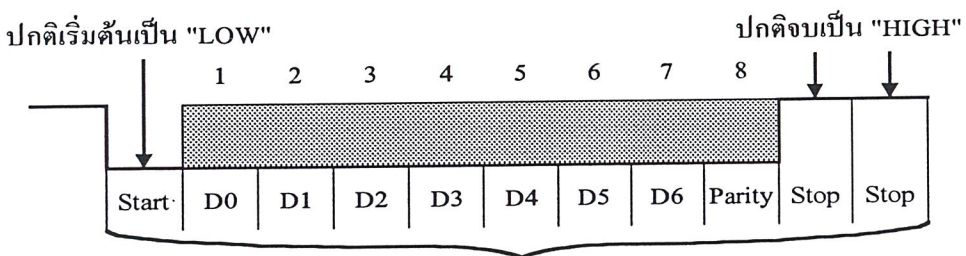
การสื่อสารข้อมูลแบบอนุกรม

การสื่อสารข้อมูลแบบอนุกรมสามารถส่งได้สองลักษณะคือ ส่งแบบซิงโครนัส (Synchronously) และอะซิงโครนัส (Asynchronously) การส่งแบบซิงโครนัสข้อมูลจะส่งเป็นกลุ่มบล็อก (block) โดยมีรหัสพิเศษที่เริ่มต้นของบล็อก และที่จุดสิ้นสุดของบล็อกค่าเวลาในการส่งแต่ละบิตจะคงที่ โดยฝ่ายรับจะทำการแยกข้อมูลแต่ละอักขระออก เช่น ระบบส่ง 7 บิต รหัส ASCII ข้อมูลคือ "Hello" โดยใช้รหัส STX (Start of Text) ส่งก่อน และ EOT (End of transmission) ปิดท้าย

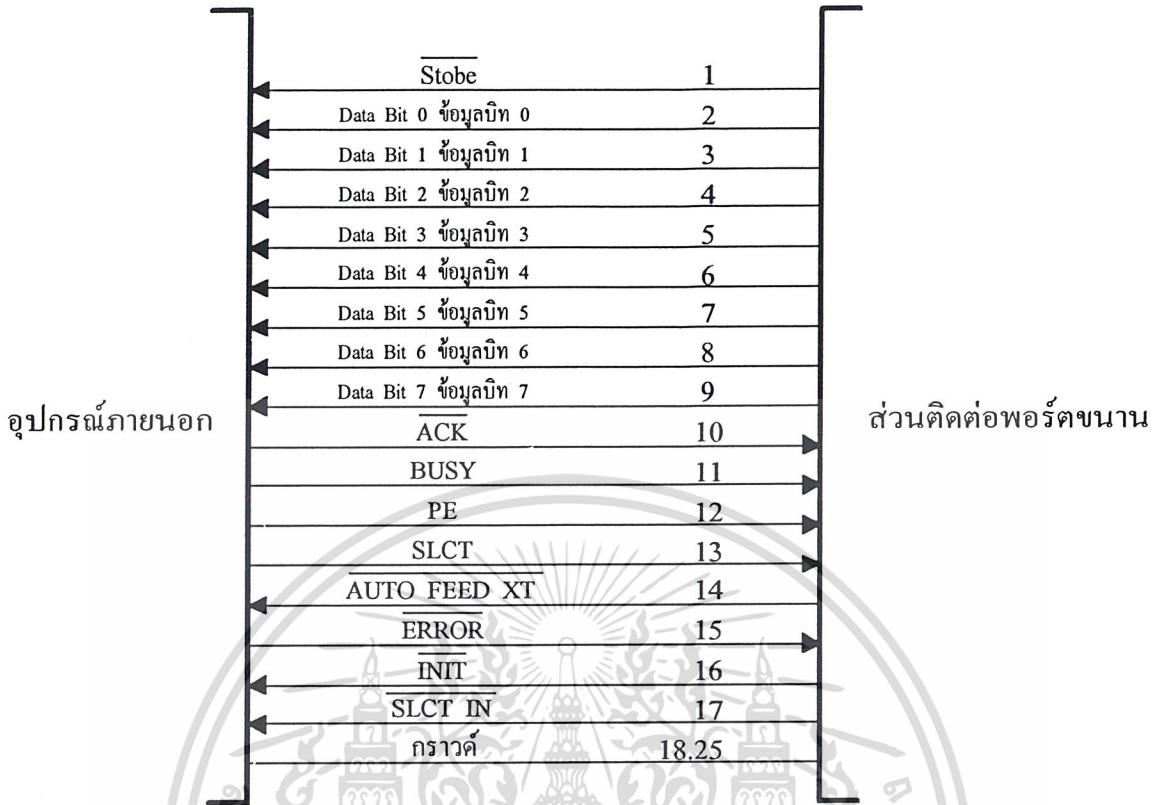


ทางฝ่ายรับก็จะทำการนับบิตละ 7 บิต และแยกอักขระแต่ละตัวออกจากกัน สำหรับการส่งจริง ๆ นั้น รหัสพิเศษ อาจใช้ชุดของตัวอักษรหลาย ๆ ตัวประกอบกันก็ได้ เพื่อจะทำให้การแยกระหว่างข้อมูล และกรอบของข้อมูลเป็นไปอย่างถูกต้อง

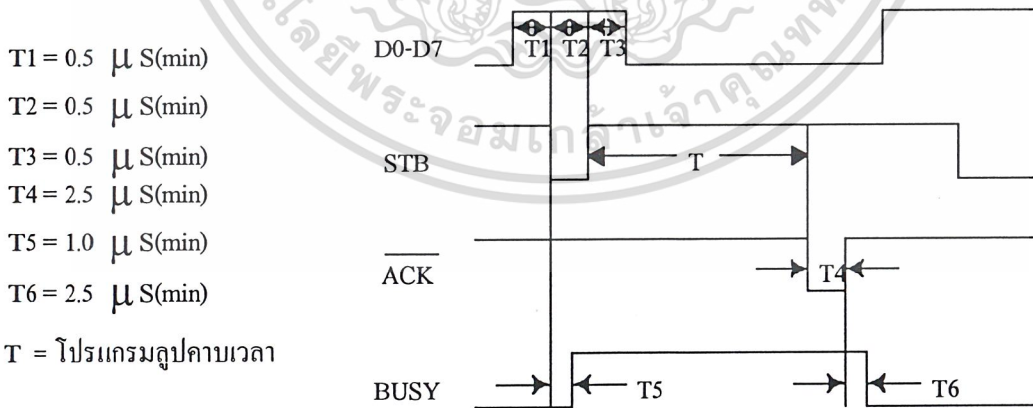
การส่งแบบอะซิงโครนัสเป็นการส่งข้อมูลโดยการเพิ่มบิตเริ่มต้น (start bit) และบิตสิ้นสุด (stop bit) 1-2 บิต เข้าไปในกลุ่มข้อมูลของแต่ละอักขระ ซึ่งเรียกว่ากรอบของข้อมูล (Framing) ซึ่งจะทำให้สามารถส่งอักขระในเวลาใดก็ได้โดยทางฝ่ายรับจะทำการตรวจการเปลี่ยนจาก "1" เป็น "0" (บิตเริ่มต้น) ดังแสดงในรูปที่ 3 และต่อไปจะเป็นการสุ่มตัวอย่างในการอ่านข้อมูล โดยเริ่มทำการรีเซตวงจรสำหรับกำหนดสัญญาณนาฬิกาที่ใช้ในการสุ่ม (Sampling) โดยจะเก็บข้อมูลในแต่ละคาบเวลา (timing) ของแต่ละบิตที่ส่งจะเท่ากับระยะห่างในการอ่านข้อมูลของทางฝ่ายรับในแต่ละบิต ดังรูปที่ 4 (ก) โดยจะทำให้การเก็บข้อมูลที่เกิดขึ้นที่กึ่งกลางของแต่ละบิต แต่ความเป็นจริงจะไม่สามารถรับให้สัญญาณนาฬิกาหรือเวลาในการสุ่มข้อมูลของตัวรับกับตัวส่งให้เท่ากันพอดีได้ จะเกิดการเลื่อนดังรูปที่ 4 (ค) เกิดจากฝ่ายรับข้อมูลผิดพลาดเนื่องจากเวลาในการสุ่มข้อมูลช้าเกินไป เป็นที่สังเกตอีกอย่างหนึ่งว่า การใช้ข้อมูลที่มีจำนวนบิตมากจะทำให้ใช้เวลาในการสุ่มข้อมูลทั้งสองฝ่ายต่างกันเพียงเล็กน้อย ซึ่งจะทำให้ระบบบางระบบต้องใช้บิตของข้อมูลน้อยลง เช่น ระบบที่ใช้เครื่องจักรไฟฟ้าพวกมอเตอร์ ซึ่งการควบคุมความเร็วของมอเตอร์จะยากที่จะทำให้คงที่



รูปที่ 2.13 แสดงลักษณะของการส่งข้อมูลแบบอนุกรม (อะซิงโครนัส)



รูปที่ 2.14 (ก) ลักษณะพอร์ตขนานและขาสัญญาณต่างๆเมื่อเชื่อมต่อกับอุปกรณ์ภายนอก



(ข) ช่วงเวลาของการส่งข้อมูลแบบขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RS-232 มาตรฐานเพื่อการสื่อสาร

มาตรฐาน RS-232C ประกาศ และได้กำหนดการอินเตอร์เฟสระหว่างอุปกรณ์เทอร์มินัลของข้อมูล(Data Terminal Equipment , DTE) กับอุปกรณ์ส่วนปลายของวงจรข้อมูล (Data Circuit Terminating Equipment , DCE) อุปกรณ์ DTE ตามปกติแล้วจะเป็นอุปกรณ์เทอร์มินัลที่พูดไม่ได้ (dumb terminal) , เป็นอุปกรณ์ที่มีความฉลาด เช่นไมโครคอนโทรลเลอร์หรือเครื่องคอมพิวเตอร์ส่วนบุคคลที่มีความฉลาด ในการสร้างบิตข้อมูลเป็นแบบอนุกรมได้ อุปกรณ์ DCE จะรับบิตข้อมูลที่อุปกรณ์ DTE ส่งออกมา ผ่านทางอินเตอร์เฟสแบบ RS-232 และแปลงให้อยู่ในรูปที่เหมาะสมสำหรับถ่ายทอดผ่านตัวกลางการสื่อสารจากระยะไกลเช่นผ่านทางสายโทรศัพท์

ถ้าติดตามมาตรฐาน RS-232C ต่อไปจะพบว่าในทางกายภาพแล้วขั้วต่อพอร์ตของอุปกรณ์ DTE จะเป็นขั้วต่อตัวผู้และขั้วต่อพอร์ตของอุปกรณ์ DCE จะเป็นขั้วต่อตัวเมีย พอร์ตอนุกรมของคอมพิวเตอร์ส่วนบุคคลปกติแล้วจะเป็นอุปกรณ์ DTE และพอร์ตของโมเด็มก็มักจะมีโครงสร้างเป็นอุปกรณ์ DCE

พอร์ตอนุกรมของเครื่องพีซีจะเป็นตัวผู้ไม่ว่าจะเป็นขั้วต่อแบบ 9 ขาหรือ 25 ขา ส่วนขั้วต่อของโมเด็มส่วนมากแล้วจะเป็นขั้วต่อแบบตัวเมีย 25 ขา แม้ว่าขั้วต่อแบบ 9 ขาจะไม่ได้เป็นมาตรฐาน RS-232 ของ EIA แต่ในปัจจุบันนี้ก็มีการใช้อยู่ทั่วไป ในการอินเตอร์เฟสแบบ RS-232 การอินเตอร์เฟสที่ใช้ขั้วต่อแบบ 9 ขา พบจำหน่ายเป็นครั้งแรกในเครื่องพีซีรุ่น AT ในตอนต้นทศวรรษ 1980

มาตรฐาน RS-232C ยังกำหนดคุณลักษณะสำหรับการสื่อสารผ่านทางสายส่งสัญญาณเสียงด้วย อัตราความเร็วสูงถึง 9600 bps ซึ่งช่วยให้สามารถมีการสื่อสารแบบอะซิงโครนัสจากจุดหนึ่งไปยังอีกจุดหนึ่งผ่านทางเครือข่ายโทรศัพท์สาธารณะในขณะนั้นได้

มาตรฐาน RS-232C กำหนดวงจร 21 วงจรในการอินเตอร์เฟสนี้ตาราง 1 คือสรุปคำบรรยายหน้าที่ของขาในมาตรฐาน RS-232 A , B และ C

ในระหว่างการส่งข้อมูล สภาวะมีข้อมูล (mark condition) บ่งชี้ด้วยสถานะ “1” ในระบบเลขฐานสอง และสภาวะช่องว่าง (space condition) บ่งชี้ด้วยสถานะ “0” ในระบบเลขฐานสอง

สำหรับวงจรกำหนดจังหวะเวลาและควบคุมการแลกเปลี่ยนข้อมูลแล้วการทำงานของมันจะเป็น “on” เมื่อแรงดันไฟฟ้าเป็นบวกมากกว่า +3 โวลต์ และจะเป็น “off” เมื่อแรงดันไฟฟ้าเป็นลบมากกว่า -3 โวลต์ เมื่อเทียบกับกราวด์ การทำงานนี้จะไม่สามารถกำหนดได้ถ้าแรงดันไฟฟ้าอยู่ในช่วงของการเปลี่ยนแปลงระหว่าง -3 ถึง +3 โวลต์ เมื่อเทียบกราวด์

คำว่า “mark” และ “space” จะใช้อยู่ทั่วไปในเอกสารกำหนดคุณลักษณะ เพื่อบรรยายสภาวะของสายนำข้อมูลหรือสายสัญญาณควบคุมในระบบ RS-232 รูปที่ 16 กำหนดค่าแรงดันต่ำสุดและสูงสุดของข้อกำหนด RS-232D และ V.28 และข้อกำหนดที่จุดปลายของการอินเตอร์เฟสขาข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ตารางที่ 2.1 แสดงรายการคุณลักษณะเฉพาะสำหรับการอินเตอร์เฟซแบบ RS-232

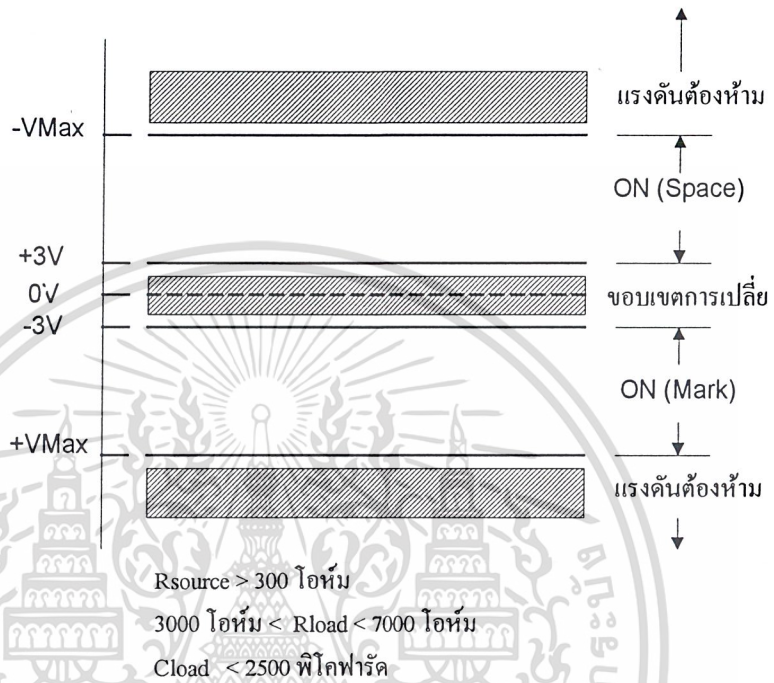
| หมายเลข ขาสัญญาณ | ชื่อของสายสัญญาณ | ทิศทางของ สัญญาณ |
|---------------------|--|---------------------|
| 1 | Positive Ground | N.A. |
| 2 | Transmitted Data | To DCE |
| 3 | Received Data | To DCE |
| 4 | Request To Send | To DCE |
| 5 | Clear To Send | To DCE |
| 6 | Data Set Ready | To DCE |
| 7 | Signal Ground | N.A. |
| 8 | Received Line Signal Detector (RS-232C) Data Carrier Detect (RS-232A/B) | To DTE |
| 11 | Select Standby | To DCE |
| 12 | Secondary Receive Line Signal Detector | To DTE |
| 13 | Secondary Clear To Send | To DTE |
| 14 | Secondary Transmitted Data | To DCE |
| 14 | New Sync | To DCE |
| 15 | Transmitter Signal Element Timing | To DTE |
| 16 | Secondary Received Data | To DTE |
| 17 | Receiver Signal Element Timing | To DTE |
| 18 | Test | To DCE |
| 19 | Secondary Request To Send | To DCE |
| 20 | Data Terminal Ready | To DCE |
| 21 | Signal Quality Detector | To DTE |
| 22 | Ring/Calling Indicator | To DTE |
| 23 | Data Signal Rate Selector | To DCE |
| 23 | Data Signal Rate Selector | To DTE |
| 24 | Transmitter Signal Element Timing | To DCE |

ปัจจุบันนี้ อุปกรณ์ส่วนใหญ่ที่มีวางจำหน่ายอยู่จะเป็นไปตามมาตรฐาน RS-232C หรือ RS-232D (มาตรฐาน CCITT V.24 และ V.28 ก็ยังคงมีใช้อยู่ทั่วไปอย่างกว้างขวาง) วงจรของ RS-232

ชน
อภินัด
รวิภา

ส่วนมากไม่ได้ใช้ในการติดต่อสื่อสารระหว่างเครื่องเทอร์มินัล 2 เครื่องหรือเครื่องคอมพิวเตอร์ 2 เครื่องโดยตรง

ตาราง 4 และ 5 ซึ่งได้บรรยายถึงจุดประสงค์ของข้อต่อในการอินเตอร์เฟซข้อมูลโดยใช้มาตรฐาน RS-232 ที่พบได้บ่อยที่สุด



รูปที่ 2.15 แสดงคุณลักษณะของแรงดันไฟฟ้าต่ำสุดและสูงสุดสำหรับ RS-232D และมาตรฐาน V.28
คำบรรยายลักษณะวงจรของ RS-232

สิ่งแรกที่คุณอาจสังเกตเห็นก็คือ ตารางที่ 3 จะแสดงสายสัญญาณเพียง 11 เส้น จาก 25 เส้น ที่เป็นไปได้ของระบบ RS-232 ที่ต้องการใช้ในการทำการสื่อสารระหว่าง DTE ไปยัง DCE ให้สมบูรณ์ ส่วนมากแล้วคุณสามารถจะทิ้งสายวงจรตัวตรวจจับอัตราสัญญาณข้อมูล (Data Signal Rate Detector) และสายวงจรกราวด์ (Protective Ground) ออกไปได้ ทำให้เหลือสายสัญญาณที่ต้องต่อเพียง 9 เส้น

จงจำไว้ว่า RS-232 เป็นข้อกำหนดการอินเตอร์เฟซมาตรฐาน และสามารถใช้เพื่อจุดประสงค์อื่น ๆ ต่าง ๆ กันไป เช่นการสื่อสารแบบซิงโครนัส (synchronous communication) และรูปแบบการสื่อสารที่ต้องการสัญญาณนาฬิกาและสัญญาณกำหนดจังหวะเวลาเพิ่มเติมขึ้นมา ในความเป็นจริงแล้วคุณสามารถทำให้มีการสนทนากันจาก DTE ไปยัง DCE โดยใช้สายสัญญาณเพียง 3 เส้น จากจำนวน 11 เส้นที่แสดงในตารางที่ 3 ถ้าอุปกรณ์ DTE และ DCE ใช้ซอฟต์แวร์ที่เขียนขึ้นตามความต้องการของลูกค้า (custom-written software) ก็จะใช้เพียงสาย TD, RD และสายกราวด์สัญญาณเท่านั้นในการย้ายข้อมูลไปตามสายตัวนำ 3 เส้นนี้

เอกสารนี้เป็นลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.2 แสดงรายละเอียดสำหรับการอินเทอร์เฟซ RS-232 โดยใช้คอนเน็กเตอร์แบบ DB-25

| หมายเลขขาสัญญาณ | ชื่อของขาสัญญาณ |
|-----------------|---|
| 1 | Protective Ground |
| 2 | Transmitted Data |
| 3 | Received Data |
| 4 | Request To Send |
| 5 | Clear To Send |
| 6 | Data Set Ready |
| 7 | Signal Common |
| 8 | Received Line Signal Detect |
| 9 | Reserved For Testing |
| 10 | Reserved For Testing |
| 11 | Unassigned |
| 12 | Secondary Received Line Signal Detector |
| 13 | Secondary Clear To Send |
| 14 | Secondary Transmitted Data |
| 15 | Transmission Signal Element Timing |
| 16 | Secondary Received Data |
| 17 | Received Signal Element Timing |
| 18 | Unassigned |
| 19 | Secondary Request To Send |
| 20 | Data Terminal Ready |
| 21 | Signal Quality Detector |
| 22 | Ring Indicator |
| 23 | Data Signal Rate |
| 24 | Transmitter Signal Element Timing |
| 25 | Unassigned |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนด RS-232 จะอนุญาตให้วงจรนี้ถูกต่อเพิ่มเติมเข้ากับ protective ground ภายในอุปกรณ์ DCE ได้ ถ้าจำเป็น

- ขา 8 (Data Carrier Detect Circuit CF , DCD) ขานี้ยังรู้จักกันในนามของ Received Line Signal Detect (RLSD) หรือขา Carrier Detect (CD) สัญญาณนี้จะแอกทีฟเมื่อเกิดสัญญาณพาหะที่เหมาะสมระหว่างอุปกรณ์ DCE ที่สถานีกับที่อยู่ในระยะไกลเมื่อสัญญาณนี้อยู่ในสถานะ “OFF” สัญญาณที่ขา RD ควรจะถูกทำให้ค้างอยู่ในสถานะ “Mark” (สถานะ “1” ในเลขฐานสอง)
- ขา 20 (Data Terminal Ready Circuit CD , DTR) สัญญาณ DTR ถูกควบคุมในการสวิตช์อุปกรณ์ DCE เข้ากับตัวกลางในการสื่อสารสัญญาณ DTR ON บ่งชี้ว่าอุปกรณ์ DCE ที่กำลังต่อเชื่อมกันอยู่ ก็ยังคงต่อเชื่อมกัน และถ้าไม่มีการต่อเชื่อมกันก็สามารถทำการต่อเชื่อมกันครั้งใหม่ได้ ปกติแล้วสัญญาณ DTR จะอยู่ในสถานะ “OFF” เพื่อกระตุ้นให้เกิดสถานะ ON HOOK (วางสาย) (hang up) อุปกรณ์ DCE โดยปกติแล้วจะตอบสนองต่อการกระตุ้นจากสัญญาณ DTR โดยการทำให้สัญญาณ DSR แอกทีฟ
- ขา 22 (Ring Indicator Circuit CE , RI) สถานะ “ON” ของสัญญาณนี้จะบ่งชี้ว่าได้รับสัญญาณเรียกสายโทรศัพท์จากตัวกลางในการสื่อสาร (สายโทรศัพท์) ปกติแล้วจะขึ้นอยู่กับโปรแกรมควบคุม ในการที่จะทำให้เกิดสัญญาณนี้ขึ้นหรือไม่
- ขา 23 (Data Signal Rate Detector Circuit CH/CI , DSRD) วงจร CH เป็นส่วนประกอบของ DTE และวงจร CI เป็นส่วนประกอบของ DCE สัญญาณที่ขานี้ถูกใช้ในการเลือกค่าอัตราการส่งสัญญาณข้อมูลค่าใดค่าหนึ่งในสองค่าในกรณีที่ใช้โมเด็มที่มีอัตราการส่งข้อมูลได้ 2 ค่า (dual – rate modems) ถ้าสัญญาณที่ขานี้เป็น “ON” ก็จะเป็นการเลือกอัตราการส่งข้อมูลที่มีค่าสูงที่สุดใน 2 ค่านั้น
- ตารางที่ 2.3 แสดงรายละเอียดของขาสัญญาณที่ต่อจาก DTE ไปยัง DCE โดยใช้คอนเน็คเตอร์แบบ DB-25

| หมายเลขขาสัญญาณ | ชื่อของสายสัญญาณ |
|-----------------|-------------------|
| 1 | Protective Ground |
| 2 | Transmitted Data |
| 3 | Received Data |
| 4 | Request To Send |
| 5 | Clear To Send |
| 6 | Data Set Ready |
| 7 | Signal Common |

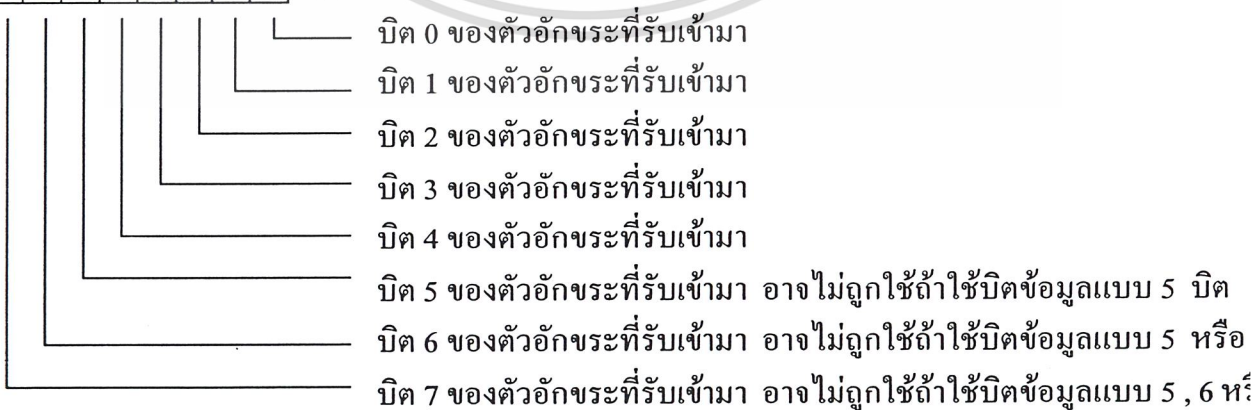
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่าารณใดๆ ทั้งสิ้น อีกทั้งห้ามใช้เพื่อเผยแพร่และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|----|---------------------------|
| 8 | Data Carrier Detect |
| 20 | Data Terminal Ready |
| 22 | Ring Indicator |
| 23 | Data Signal Rate Detector |

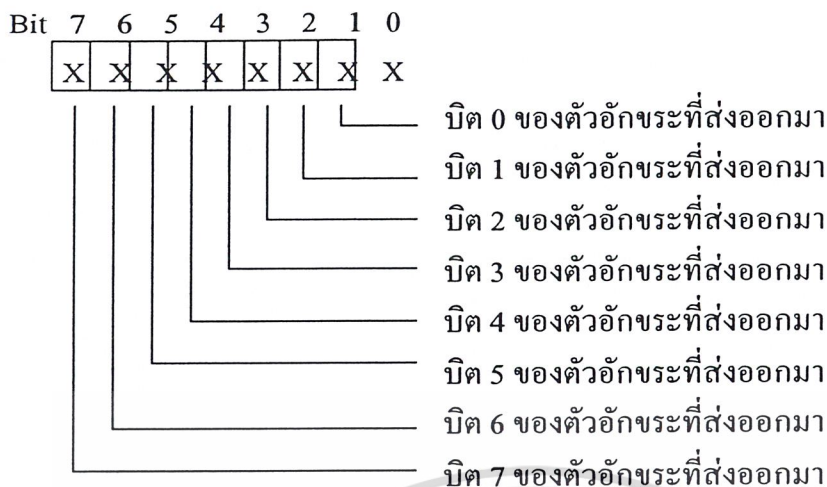
ตารางที่ 2.4 รายละเอียดการต่อแบบคอนเน็กเตอร์แบบ DB9 ตามมาตรฐาน RS-232

| หมายเลขขาสัญญาณ | ชื่อของสายสัญญาณ |
|-----------------|---------------------|
| 1 | Data Carrier Detect |
| 2 | Received Data |
| 3 | Transmitted Data |
| 4 | Data Terminal Ready |
| 5 | Signal Common |
| 6 | Data Set Ready |
| 7 | Request To Send |
| 8 | Clear To Send |
| 9 | Ring Indicator |

Bit 7 6 5 4 3 2 1 0
 X X X X X X X X



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 2.16 แสดงรีจิสเตอร์พักข้อมูลที่รับเข้ามา (Receiver Buffer Register)
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 แสดงรีจิสเตอร์ที่เก็บข้อมูลที่จะส่ง (Transmitter Holding Register)

ขั้นตอนการติดต่อระหว่างอุปกรณ์ DTE และ DCE

1. เมื่อจ่ายกำลังงานให้อุปกรณ์ DTE และอุปกรณ์นี้ส่งสัญญาณ DTR ออกมา
2. อุปกรณ์ DCE ถูกเปิดขึ้น และรับรู้ถึงสัญญาณ DTR ที่ส่งมาจากอุปกรณ์ DTE
3. อุปกรณ์ DCE ส่งสัญญาณ DSR ออกมา และโมเด็มก็กระทำกระบวนการ OFF-HOOK
4. ถ้าสายสัญญาณโทรศัพท์อยู่ในสภาวะดีและปลายทางอีกด้านหนึ่งก็พร้อมจะรับข้อมูลแล้ว

โดยจะตรวจจับพบสัญญาณพาหะ แล้วอุปกรณ์ DCE จะส่งสัญญาณ DCD ออกมา

5. อุปกรณ์ DTE ยกระดับสัญญาณ RTS ขึ้นสูง
6. อุปกรณ์ DCE จะสนองด้วยการส่งสัญญาณ CTS ออกมา
7. การติดต่อสื่อสารก็เริ่มขึ้น โปรแกรมควบคุมจะทำการส่งหรือรับข้อมูลส่วนลำดับขั้นในการ

ตอบรับก็จะเป็นในทำนองนี้

1. อุปกรณ์ DTE จะส่งสัญญาณ DTR ออกมา
2. อุปกรณ์ DCE จะอยู่ในโหมดตอบรับอัตโนมัติ (auto-answer mode) โดยมีสัญญาณ DSR

ออกมา

3. สถานีปลายทางส่งสัญญาณเรียกอุปกรณ์ DCE และอุปกรณ์ DCE ส่งสัญญาณ RI ออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 4. อุปกรณ์ DTE รับรู้ถึงสัญญาณ RI ที่ส่งมาจากเครื่องปลายทาง และอุปกรณ์ DCE ก็เข้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผู้สภาวะ OFF-HOOK

5. อุปกรณ์ DCE ทำการแลกเปลี่ยนข้อมูลกับอุปกรณ์ DCE ที่อีกปลายทางหนึ่ง และมีการส่งสัญญาณ DCD ออกมา
6. อุปกรณ์ DCE จะส่งสัญญาณ RTS ออกมา หรืออาจจะรอรับข้อมูลก็ได้ขึ้นอยู่กับโปรแกรมที่ควบคุม
7. อุปกรณ์ DCE จะตอบสนองด้วยการส่งสัญญาณ CTS กลับออกมา
8. การติดต่อสื่อสารจะเริ่มขึ้น

ข้อจำกัดของ RS-232

ดูเหมือนว่าการที่ไม่มีวงจรควบคุมความต่อเนื่อง เป็นอุปสรรคที่ใหญ่อันหนึ่งของระบบ ES-232 แต่ก็มีวิธีสำหรับควบคุมความต่อเนื่องนั้น โดยกระทำผ่านซอฟต์แวร์จะดีกว่าฮาร์ดแวร์ ซึ่งเป็นสิ่งที่กระทำกันอยู่ในระบบใหม่ๆ โดยในอุปกรณ์ร่วมรุ่นเก่ายังไม่มีสายต่อ RS-232 ซึ่งคงใช้วิธีต่อตรงจากเทอร์มินัลเข้าสู่คอมพิวเตอร์ ไม่ว่าจะใช้โมเด็มด้วยหรือไม่ (แน่นอน เราต้องใช้สายและหัวต่อแบบ RS-232 แน่ๆ) และสำหรับการเชื่อมต่อแบบนี้ จะสามารถใช้สายยาวที่สุดได้ 50 ฟุต

ข้อจำกัดด้านระยะทาง

เครื่องส่ง RS-232 สามารถกำเนิดสัญญาณที่มีแรงดันระหว่าง +5 ถึง +25 โวลต์ สำหรับใช้ในสถานะใดสถานะหนึ่ง (space) และ -5 ถึง -25 โวลต์ สำหรับใช้ในสถานะตรงข้าม (mark) แต่โชคไม่ดีที่ระดับแรงดันเหล่านั้นมีค่าไม่เท่ากัน เช่น ในคอมพิวเตอร์กับจุดต่ออื่นๆ มักจะใช้มาตรฐาน TTL และ MOSFET ดังนั้นจึงต้องจ่ายแรงดันให้กับระบบ ดังแสดงในรูปที่ 9 เครื่องรับที่มีขั้วต่อ RS-232 จะใช้ระดับแรงดันตั้งแต่ +3 โวลต์ขึ้นไป เรียกว่า space และ -3 โวลต์ ลงมา เรียกว่า mark เมื่อสัญญาณเปลี่ยนจากสถานะหนึ่งไปยังสถานะตรงข้าม จะต้องใช้เวลาไม่เกิน 4 % ของเวลาที่ใช้ในแต่ละ 1 บิต ซึ่งต้องพิจารณาถึงค่า stray capacitance สูงสุดที่ยอมรับให้เกิดขึ้นได้ในสาย และค่าความจุจะจำกัดค่า rise time (เรียกว่า transition time) ของสัญญาณ



รูปที่ 2.18 ระดับสัญญาณ RS 232

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

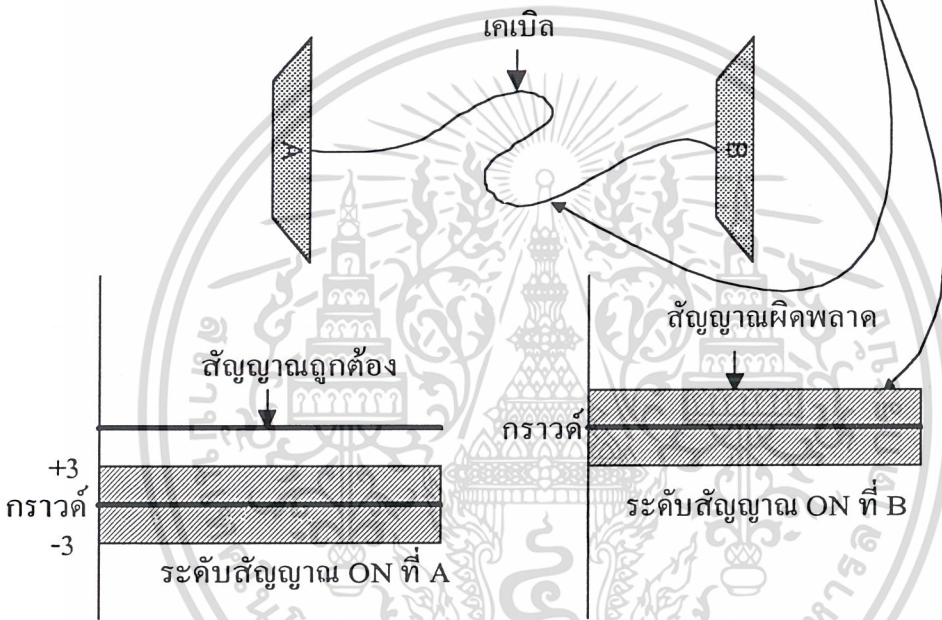
ในระบบ RS-232 กำหนดค่าความจุในสายไม่เกิน 2,500 pF เพราะว่าสายที่ใช้กับระบบ RS-232 มีค่าความเก็บประจุประมาณ 40-50 pF/ฟุต ดังนั้นต้องทำการใช้สายยาวไม่เกิน $2,500/50 = 50$ ฟุต

ข้อจำกัดด้านอัตราเร็ว

ข้อจำกัดอันดับที่ 2 ความเร็วของการส่งจะต้องไม่เกิน 20,000 บิตต่อวินาที แต่ส่วนใหญ่แล้วอัตราข้อมูลที่ใช้ร่วมกันระหว่างคอมพิวเตอร์และจุดต่ออื่น ๆ จะใช้ 19,200 บิตต่อวินาที เป็นอย่างมาก และมันยาก (และแพงเมื่อกล่าวถึงราคาของโมเด็ม) ที่จะส่งอัตราข้อมูลสูงขนาดใหญ่ผ่านไปตามชุมสายโทรศัพท์

ข้อจำกัดของสัญญาณกราวด์

ถ้าสายนำสัญญาณยาวเกินไปจะทำให้การส่งข้อมูลเกิดผิดพลาด



รูปที่ 2.19 ปัญหาที่เกิดจากความต่างศักย์ระหว่างกราวด์ 2 จุดที่มีระยะห่างกัน

ข้อจำกัดอันดับที่ 3

คือวิธีการต่อกราวด์เข้ากับตัวถัง ถึงแม้ว่าจะไม่ใช่ปัญหาสำคัญนัก เพื่อคุณภาพของสัญญาณข้อมูลและสัญญาณควบคุม จะต้องมีการกราวด์อ้างอิงที่ตำแหน่งเดียวกัน คือขา 7 วิธีนี้เรียกว่าการส่งแบบไม่สมดุล (unbalanced transmission) ซึ่งสามารถใช้งานได้ดี แต่เมื่อความต่างศักย์เกิดขึ้นระหว่างกราวด์ของสายทั้งสองด้าน จะทำให้ช่องว่าง (transition region) ระหว่าง mark กับ space จะแคบลง เป็นผลทำให้การถอดรหัสสัญญาณผิดพลาด

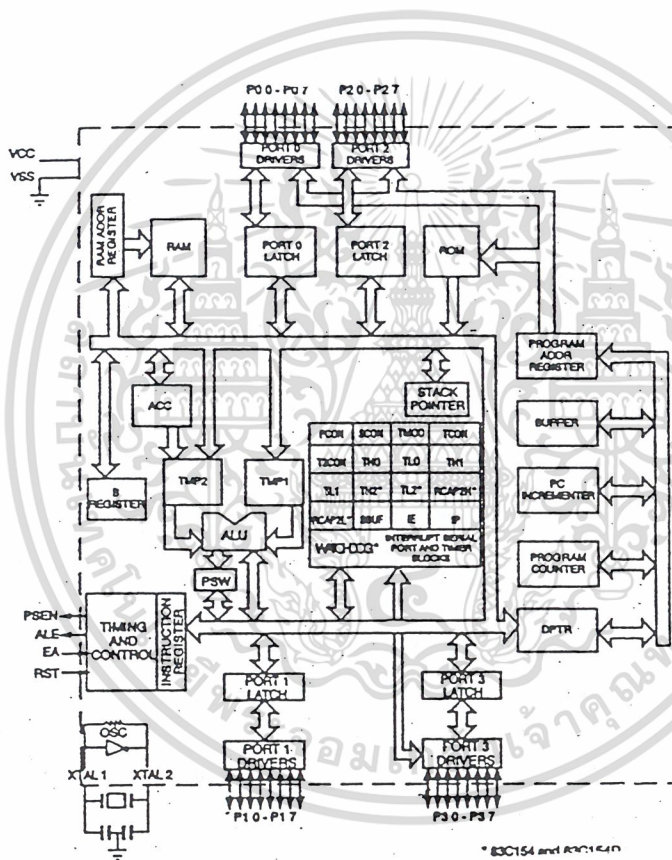
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไมโครคอนโทรลเลอร์ MCS-51

1. ความรู้เบื้องต้นเกี่ยวกับไมโครคอนโทรลเลอร์ MCS-51

ปัจจุบันมีไมโครคอนโทรลเลอร์ MCS-51 ซึ่งเป็นไมโครคอมพิวเตอร์แบบชิพเดี่ยว (ไม่ต้องต่อกับอุปกรณ์ภายนอกก็สามารถทำงานได้) มีความสะดวกในการใช้งานและเขียนโปรแกรมควบคุมด้วยภาษาเบสิกได้โดยไม่ต้องศึกษาการทำงานของวงจรเหมือนกับภาษา แอสเซมบลีหรือบางท่านที่ถนัดภาษาแอสเซมบลีก็ยังสามารถใช้ได้เช่นเดียวกัน

2. โครงสร้างภายในของไมโครคอนโทรลเลอร์ MCS-51

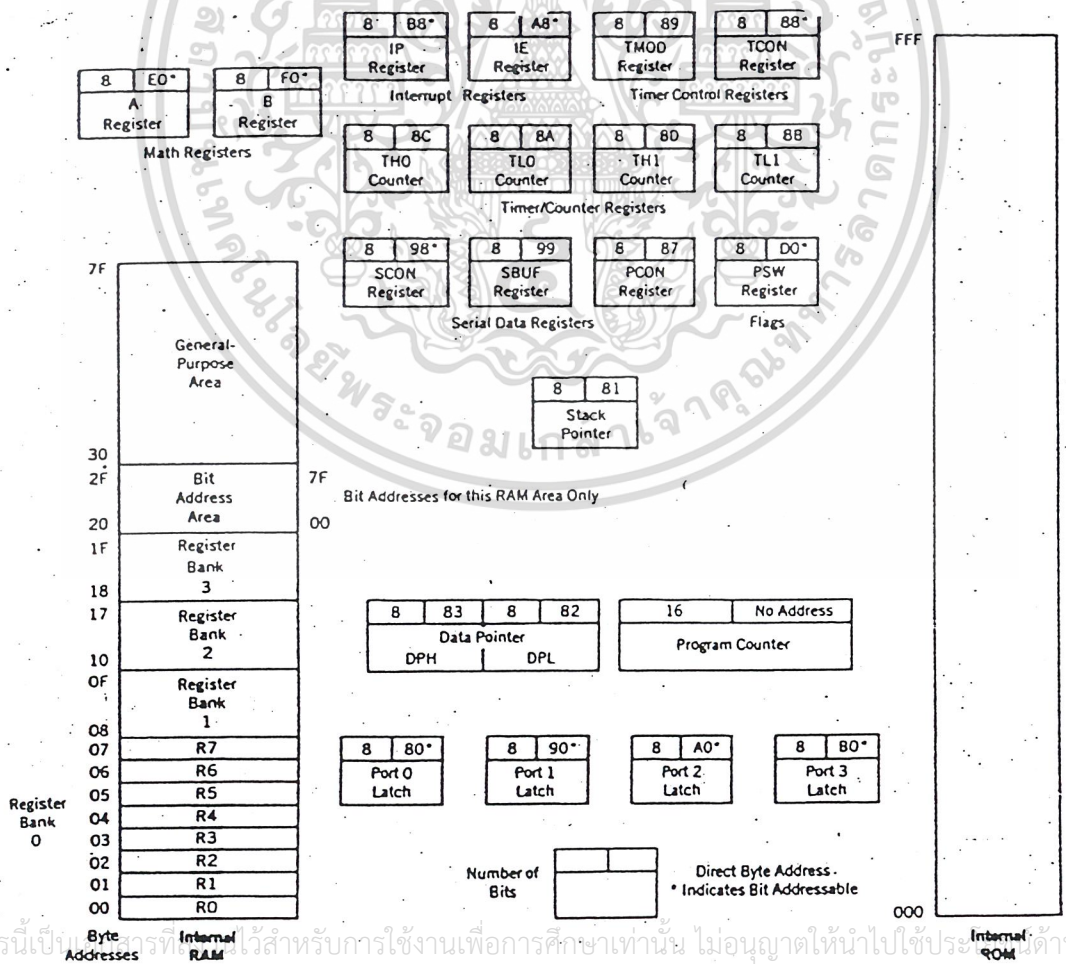


รูปที่ 2.20 แสดง โครงสร้างภายในชิพ MCS 51

3. การจัดการหน่วยความจำของไมโครคอนโทรลเลอร์ เบอร์ 8051

หน่วยความจำของ 8051 แบ่งออกไว้เป็น 2 แบบตามลักษณะของการใช้งาน คือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1 หน่วยความจำโปรแกรม (Program Memory) เป็นหน่วยความจำที่ใช้เก็บคำสั่งในรูปรหัสภาษาเครื่อง (Machine Language) ซึ่งต้องการให้ 8051 ทำงาน เมื่อ 8051 ทำงานก็จะอ่านข้อมูลที่เก็บในหน่วยความจำประเภทนี้เข้าไปถอดรหัสแล้วสร้างสัญญาณควบคุมส่วนอื่นๆ ตามการทำงานของแต่ละคำสั่งนั้น หน่วยความจำแบบนี้จะต้องเป็นแบบหน่วยความจำอ่านได้ เท่านั้น (Read Only Memory (ROM)) และผู้ใช้ต้องเขียนข้อมูลในแต่ละตำแหน่งของหน่วยความจำเป็นรหัสภาษาเครื่องของ 8051 ตามลำดับการทำงานที่ต้องการ (หน่วยความจำแบบอ่านได้เท่านั้น ซึ่งเมื่อเปิดไฟแล้วข้อมูลก็ไม่มีการสูญหาย) ในระหว่างการทำงานของ 8051 ผู้ใช้จะไม่สามารถใช้คำสั่งทำการเขียนข้อมูลลงในหน่วยความจำแบบนี้ได้ จำนวนตำแหน่งสูงสุดของหน่วยความจำแบบนี้ที่ 8051 จะใช้งานได้คือ 65536 ตำแหน่ง ค่าของตำแหน่ง (Address) จะเขียนเป็นเลขฐาน 16 ได้ตั้งแต่ 0000H ถึง FFFFH หน่วยความจำตำแหน่ง 0000H ถึง 0FFFFH จำนวน 4 กิโลไบต์ ถ้าต้องการให้ 8051 ทำงานตามคำสั่งที่เก็บไว้ใน ROM ภายใน 8051 ก็ให้ป้อนสัญญาณสภาวะลจิกสูง (1) เข้าที่ขา EA ของ 8051 แต่ถ้าต้องการให้ทำงานในโปรแกรมที่เก็บไว้ใน ROM ภายนอก 8051 ก็ให้ต่อลจิกต่ำ (0) เข้าที่ขา /EA ของ 8051 ส่วนหน่วยความจำที่ตำแหน่ง 1FFFFH ถึง FFFFH จะต้องค่ออยู่ภายนอก 8051 เสมอดังแสดงในแผนภูมิหน่วย-ความจำ (Memory Map)



เอกสารนี้เป็นเอกสารที่ Internal RAM ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น รูปที่ 2.21 ตำแหน่งต่างๆของรีจิสเตอร์ต่างๆและหน่วยความจำทุกครั้งที่มีการนำไปใช้

หน่วยความจำภายใน (Internal Memory) หมายถึงหน่วยความจำนั้นอยู่ภายใน 8051 ส่วนหน่วยความจำภายนอก (External Memory) หมายถึง หน่วยความจำนั้นอยู่ภายนอก 8051

3.2 หน่วยความจำของข้อมูล (Data Memory) เป็นหน่วยความจำที่ไม่โคคอนโทรลเลอร์เบอร์ 8051 จะใช้สำหรับพัก, เก็บข้อมูล แล้วเรียกมาใช้ใหม่ในระหว่างการทำงานของไมโครคอนโทรลเลอร์เบอร์ 8051 การอ่านหรือเขียนข้อมูลจากหน่วยความจำจะกระทำ โดยคำสั่งที่เก็บไว้ในหน่วยความจำของโปรแกรม หน่วยความจำแบบนี้เป็นประเภท หน่วยความจำอ่านและเขียนได้ (Random Access Memory (RAM)) ถ้ามีไฟเลี้ยงอยู่ข้อมูลที่เก็บไว้จะไม่สูญหาย แต่ถ้าปิดเครื่องหรือไม่จ่ายไฟ ให้แก่หน่วยความจำอ่านและเขียนได้แล้วข้อมูลในหน่วยความจำอ่านและเขียนได้ก็จะสูญหายไป หน่วยความจำของข้อมูลของไมโครคอนโทรลเลอร์เบอร์ 8051 จะมีอยู่ 2 ชุด ชุดหนึ่งอยู่ภายใน 8051 จำนวน 128 ไบท์ที่ตำแหน่ง 00H ถึง 7FH และอีกชุดหนึ่งจะต้องต่ออยู่ภายนอกของวงจรรวม 8051 มีได้สูงสุด 65536 ไบท์ (64 กิโลไบท์) อยู่ที่ตำแหน่ง 0000H ถึง FFFFH หน่วยความจำของข้อมูล ภายใน 8051 ที่ตำแหน่ง 08H ถึง FFH นั้นไม่ได้มีอยู่ทุกตำแหน่ง จะมีเฉพาะในบางตำแหน่ง ซึ่งเรียกหน่วยความจำบางตำแหน่งนี้ว่า รีจิสเตอร์พิเศษ (Special Function Register (SFR)) เพราะจะใช้หน่วยความจำเหล่านี้สำหรับงานพิเศษเท่านั้น

4. รีจิสเตอร์ภายในไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 มีรีจิสเตอร์ที่อำนวยความสะดวก ในการใช้งานตามคำสั่งต่างๆ ประกอบด้วยแอสเซมบลีรีจิสเตอร์ B ที่ใช้ในการคูณและหาร รีจิสเตอร์สถานะ สแต็กพอยน์เตอร์ ข้อมูลพอยน์เตอร์ (2x8 บิต หรือ 1x16 บิต) พอร์ตหมายเลขศูนย์ถึงพอร์ตหมายเลขสาม รีจิสเตอร์แบบคู่ ซึ่งใช้ส่งและรับข้อมูลขนานอนุกรม รีจิสเตอร์ 16 บิต ที่เป็นวงจรรีจิสเตอร์และวงจรรีจิสเตอร์ 3 รีจิสเตอร์ คำสั่งสำหรับหน้าที่พิเศษ (เช่น การอินเตอร์รัพท์ RTC:Read Time Clock) และอินพุท, เอาท์พุทแบบอนุกรม

5. ไทม์เมอร์/เคาน์เตอร์

ไมโครคอนโทรลเลอร์ในตระกูล MCS-51 มีรีจิสเตอร์พิเศษที่สามารถเลือกใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์อย่างใดอย่างหนึ่ง (นับจำนวนแมชชีนไซเคิลหรือนับจำนวนพัลส์ที่เกิดขึ้นภายนอกชิป) รีจิสเตอร์ประเภทนี้มีอยู่ด้วยกัน 2 ตัว แต่ละตัวมีขนาด 16 บิต โดยมีชื่อเรียกว่าไทม์เมอร์ 0 และไทม์เมอร์ 1 ตามลำดับรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์ 0 ประกอบขึ้นจากรีจิสเตอร์ใช้งานเฉพาะ TLO, TH0 ส่วนรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์ 1 ประกอบขึ้นจากรีจิสเตอร์ใช้งานเฉพาะ TL1, TH1 รีจิสเตอร์ไทม์เมอร์ 0 และไทม์เมอร์ 1 สามารถกำหนดการใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์อย่างใดอย่างหนึ่งได้ ในการทำงานเป็นไทม์เมอร์หรือเคาน์เตอร์จะมีรายละเอียดที่แตกต่างกันออกไปดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1 ไทม์เมอร์

ค่าในรีจิสเตอร์ที่เป็นไทม์เมอร์ที่ถูกเลือกใช้งานจะถูกเพิ่มค่าทุกๆ แมกซ์ซินไซเคิล ดังนั้นจึงสามารถคิดว่าในขณะที่ทำงานเป็นไทม์เมอร์หมายถึงใช้รีจิสเตอร์เป็นคาน์นับจำนวนแมกซ์ซินไซเคิลได้ และเนื่องจากใน 1 แมกซ์ซินไซเคิลใดๆ ของไมโครคอนโทรลเลอร์ MCS-51 ประกอบไปด้วย 12 คาบ สัญญาณออสซิลเลเตอร์ (oscillator period) ดังนั้นอัตราเร็วในการนับ (count rate) จึงมีค่าเป็น $1/12$ ของความถี่ออสซิลเลเตอร์ที่ใช้

5.2 เคาน์เตอร์

ค่าในรีจิสเตอร์ที่ใช้เป็นเคาน์เตอร์ที่ถูกเลือกใช้งานจะถูกเพิ่มค่าทีละหนึ่ง เมื่อมีการเปลี่ยนสถานะซึ่งตรวจจับได้จากขา T0, T1 หรือ T2 (ใน 8052) ขึ้นกับรีจิสเตอร์ที่ถูกเลือกใช้งานเป็นเคาน์เตอร์ในขณะนั้น การตรวจสอบการเปลี่ยนสถานะจะตรวจเฉพาะในขณะที่สัญญาณมีการเปลี่ยนค่าจาก 1 เป็น 0 โดยมีรายละเอียดในการตรวจสอบสัญญาณดังนี้

ไมโครคอนโทรลเลอร์ MCS-51 จะตรวจสอบสถานะสัญญาณที่ขา T0, T1 หรือ T2 (ใน 8052) โดยการตรวจสอบจะเกิดขึ้นในระหว่างสแตต 5 เฟส 2 ของแต่ละแมกซ์ซินไซเคิลรายละเอียดในการตรวจสอบการเปลี่ยนสถานะสัญญาณที่แต่ละขา จะมีลักษณะที่เหมือนกัน ดังนี้ เมื่อขา T0, T1 หรือ T2 มีสถานะสัญญาณเป็น 1 ในขณะที่สแตต 5 เฟส 2 ของแมกซ์ซินไซเคิลใดๆ และสแตต 5 เฟส 2 ของแมกซ์ซินไซเคิลถัดไป หากสัญญาณที่ขา T0, T1 หรือ T2 มีค่าเปลี่ยนเป็น 0 จะทำให้รีจิสเตอร์ที่ถูกเลือกใช้งานเป็นเคาน์เตอร์ถูกเพิ่มค่าขึ้นอีก 1 ในช่วงสแตต 3 เฟส 1 ของแมกซ์ซินไซเคิลซึ่งตรวจพบการเปลี่ยนสถานะของสัญญาณดังนั้นไมโครคอนโทรลเลอร์ MCS-51 จำเป็นจะต้องใช้เวลา 2 แมกซ์ซินไซเคิล (24 คาบสัญญาณออสซิลเลเตอร์) เพื่อตรวจสอบการเปลี่ยนสถานะสัญญาณจาก 1 เป็น 0 ที่ขา T0, T1 หรือ T2 จึงทำให้อัตราการนับสูงสุดของเคาน์เตอร์ในไมโครคอนโทรลเลอร์ MCS-51 ถูกจำกัดความถี่ของสัญญาณไว้ที่ $1/24$ ของความถี่ออสซิลเลเตอร์ที่ใช้โดยไม่มีข้อจำกัดในเรื่อง dutycycle (อัตราส่วนของช่วงเวลาที่สัญญาณมีค่าเป็น 1 ต่อคาบเวลาของสัญญาณ) ของสัญญาณ แต่เพื่อให้มั่นใจว่าสถานะสัญญาณจะถูกตรวจสอบเข้ามาอย่างน้อย 1 ครั้งก่อนที่จะเปลี่ยนระดับจึงสมควรให้สถานะสัญญาณคงค่า 0 หรือ 1 อย่างน้อย 1 แมกซ์ซินไซเคิลเต็ม

นอกจากจะสามารถเลือกการทำงานของรีจิสเตอร์ให้เป็นไทม์เมอร์หรือเคาน์เตอร์ได้แล้ว ในแต่ละการทำงานเป็นไทม์เมอร์หรือเคาน์เตอร์ของไทม์เมอร์ 0 หรือไทม์เมอร์ 1 ก็ยังมีการทำงานที่แยกย่อยลงไปอีกถึง 4 แบบ (โหมด 0, 1, 2 และ 3) ตามความเหมาะสมของการใช้งาน (ไทม์เมอร์ 0 และไทม์เมอร์ 1 มีให้เลือก 4 แบบ แต่ไทม์เมอร์ 2 มีให้เลือกเพียง 3 แบบ)การทำงานย่อยทั้ง 4 ประเภทของไทม์เมอร์ 0 และไทม์เมอร์ 1 มีรายละเอียดดังต่อไปนี้

5.3 ไทม์เมอร์ 0 และไทม์เมอร์ 1

ไทม์เมอร์ 0 และไทม์เมอร์ 1 ทั้ง 2 ตัว มีอยู่ในไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์ ผู้ใช้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อแปลไปใช้ประโยชน์ด้านการค้าสามารถเลือกการทำงานให้เป็นไทม์เมอร์หรือเคาน์เตอร์ได้อย่างหนึ่ง โดยการกำหนดค่าบิต C/T ในไมวาร์กนใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ใช้งานเฉพาะ TMOD ดังแสดงในรูปที่ 2.22 (ไทม์เมอร์ 0 ใช้บิต 2 ส่วนไทม์เมอร์ 1 ใช้บิต 6) โดยหากบิตนี้มีค่าเป็น 0 หมายถึงเลือกให้รีจิสเตอร์ทำงานเป็น ไทม์เมอร์ (นับจำนวนแมชชีนไซเคิล) ถ้าบิตนี้มีค่าเป็น 1 หมายถึงเลือกให้ทำงานเป็นเคาน์เตอร์ (นับจำนวนการเปลี่ยนสถานะจาก 1 เป็น 0 ที่ขา T0 หรือ T1)

รีจิสเตอร์ใช้งานเฉพาะ TMOD (Timer / Counter Mode Control Register) ไม่สามารถเข้าถึงข้อมูลในระดับบิตได้

บิต GATE

บิตเลือกการควบคุมให้รีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ทำงานโดยควบคุมจากฮาร์ดแวร์หรือซอฟต์แวร์ ดังนี้

- (1) เมื่อบิต TRx (TR0, TR1) และ GATE ถูกเซต ไทม์เมอร์หรือเคาน์เตอร์จะทำงานต่อเมื่อสถานะที่ขา INTx (INT0, INT1) มีค่าเป็น 1 (ควบคุมจากฮาร์ดแวร์)
- (2) เมื่อบิต GATE ถูกเคลียร์ ไทม์เมอร์หรือเคาน์เตอร์จะทำงานก็ต่อเมื่อบิต Trx ถูกเซตโดยไม่ขึ้นกับสถานะสัญญาณที่ขา INTx (ควบคุมจากซอฟต์แวร์)

บิต C/T

บิตเลือกการทำงานของรีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ดังนี้

- | | |
|---|--|
| 0 | หมายถึงทำงานเป็นไทม์เมอร์ (นับจำนวนแมชชีนไซเคิล) |
| 1 | หมายถึงทำงานเป็นเคาน์เตอร์ (นับจำนวนพัลส์ภายนอกที่ขา Tx) |

บิต M0 และ M1

M1 บิตสำหรับเลือกโหมดการทำงานของไทม์เมอร์ 0 หรือไทม์เมอร์ 1

M0 บิตสำหรับเลือกโหมดการทำงานของไทม์เมอร์ 0 หรือไทม์เมอร์ 1

0 0 โหมด 0: ไทม์เมอร์หรือเคาน์เตอร์ขนาด 13 บิต

0 1 โหมด 1: ไทม์เมอร์หรือเคาน์เตอร์ขนาด 16 บิต

1 0 โหมด 2: ไทม์เมอร์หรือเคาน์เตอร์ขนาด 18 บิต

ที่มีการโหมดค่าเองเมื่อเกิด โอเวอร์โฟลว์

1 1 โหมด 3: ไทม์เมอร์ 0

รีจิสเตอร์ TLO ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ขนาด 8 บิต ที่ควบคุมการทำงานได้จากบิตของไทม์เมอร์ 0 รีจิสเตอร์ TH0 ใช้เป็น

ไทม์เมอร์ขนาด 8 บิต ที่ควบคุมการทำงานได้จากบิตของไทม์เมอร์

1

1 1 โหมด 3:

1

1 1 โหมด 3: ไทม์เมอร์ 1 หยุดทำงาน (หยุดนับ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ที่ใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์ทั้ง 2 ตัวสามารถทำงานแตกต่างกันออกไป 4 แบบคือ โหมด 0, 1, 2 และ 3 โดยการเปลี่ยนค่าบิต M0 และ M1 ในรีจิสเตอร์ใช้งานเฉพาะ TMOD เช่นเดียวกับบิต C/T ดังในรูปที่ 2.22 การทำงานในโหมด 0, 1, 2 จะคล้ายๆ กัน สำหรับ

| | | | | | | | |
|------|-----|----|----|------|-----|----|----|
| GATE | C/T | M1 | M0 | GATE | C/T | M1 | M0 |
|------|-----|----|----|------|-----|----|----|

GATE When TRx (in TCON) is set and GATE = 1. TIMER/COUNTERx will run only while INTx

pin is high (hand ware control). When GATE=0.timer/counter will run only while TRx= 1 software control)

C/T TIMER or COUNTER selector. Cleared for TIMER operation (input on internal system clock). Set for Counter operation (inout from Tx input pin)

M1 Mode selector bit.(NOTE 1)

M0 Mode selector bit.(NOTE 1)

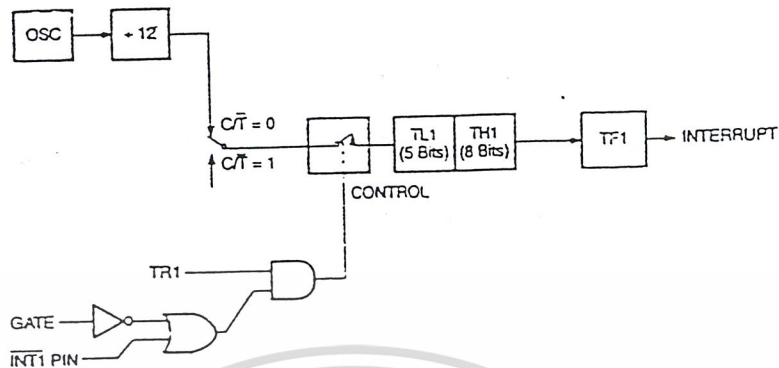
NOTE 1 :

| M1 | M2 | Operating mode |
|----|----|--|
| 0 | 0 | 0 13 bit TIMER |
| 0 | 1 | 1 16 bit TIMER/COUNTER |
| 1 | 0 | 2 8-bit Auto-Reload Timer/ counter |
| 1 | 1 | 3 (TIME0) TLO is an 8-bit Timer/Counter controlled by the standard Timer 0 control bit . THO is an 8-bit Timer and is controlled by timer 1 control bits |
| 1 | 1 | 3 (Timer1) Timer/Counter 1 stopped. |

รูปที่ 2.22 รีจิสเตอร์ใช้งานเฉพาะ TMOD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไทม์เมอร์ 0 และไทม์เมอร์ 1 แต่ในโหมด 3 รีจิสเตอร์ที่ใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์ทั้งสองตัว จะมีการทำงานที่ต่างออกไปจาก 3 โหมดแรก รายละเอียดการทำงานทั้ง 4 โหมดมีดังนี้



รูปที่ 2.23 การทำงานของไทม์เมอร์/เคาน์เตอร์ 1 โหมด 0 : 13 bits counter

1. โหมด 0 สำหรับการทำงานเป็นไทม์เมอร์หรือเคาน์เตอร์ในโหมด 0 ของไมโครคอนโทรลเลอร์ MCS-51 ใช้รีจิสเตอร์ขนาด 8 บิตเป็นตัวนับ สัญญาณพัลส์ภายนอก โดยมีการเพิ่มค่าครั้งละ 1 ทุกครั้งที่นับสัญญาณได้ครบ 32 ครั้ง (สัญญาณอินพุตถูกหารด้วย 32)

ในการทำงานโหมดนี้ รีจิสเตอร์ที่ใช้ นับไม่ว่าจะถูกกำหนดการทำงานเป็นไทม์เมอร์หรือเคาน์เตอร์จะถูกใช้เพียง 13 บิต เท่านั้น (8 บิต ในรีจิสเตอร์ TLx รวมกับ 5 บิต ในรีจิสเตอร์ THx) โดยในขณะที่ค่าในรีจิสเตอร์ถูกเปลี่ยนจากเดิมที่เป็น 1 ทั้งหมดเป็น 0 ทั้งหมด (เกิดโอเวอร์โฟลว์) จะทำให้บิต TFx (บิต TF0 หรือ TF1) ถูกเซต สัญญาณที่ใช้ในการนับจะผ่านเข้ามายังรีจิสเตอร์ที่ทำกรนับได้ก็ต่อเมื่อ บิต TRx = 1 และ (บิต gate = 0 หรือสัญญาณที่ขา INTx (INT0, INT1) มีค่าเป็น 1) รายละเอียดการทำงานของโหมดนี้มีดังแสดงในรูปที่ 23

การเซตให้บิต Gate เป็น 1 จะเป็นการกำหนดให้รีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ถูกควบคุมการทำงานโดยสัญญาณที่ขา INTx (ควบคุมการนับด้วยฮาร์ดแวร์) ทั้งนี้เพื่อให้การนำไมโครคอนโทรลเลอร์ MCS-51 ไปใช้วัดความกว้างของพัลส์ทำได้ง่าย (บิต TRx ต้องเป็น 1) ส่วนการเคลียร์ให้บิต Gate เป็น 0 จะมีผลให้การควบคุมการทำงานของรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ทั้งสองกระทำได้โดยการเซตหรือเคลียร์บิต TRx ด้วยคำสั่งในโปรแกรม (ควบคุมด้วยซอฟต์แวร์)

บิต TR0, TR1 จะอยู่ในรีจิสเตอร์ใช้งานเฉพาะ TCON ดังแสดงในรูปที่ 25 ส่วนบิต Gate อยู่ในรีจิสเตอร์ใช้งานเฉพาะ TMOD ดังแสดงในรูปที่ 23

รีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์จะถูกใช้เพียง 13 บิต ที่ประกอบขึ้นจาก 8 บิต ในรีจิสเตอร์ใช้งานเฉพาะ THx และ 5 บิต ในรีจิสเตอร์ใช้งานเฉพาะ TLx โดย 3 บิต เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บนของรีจิสเตอร์ใช้งานเฉพาะ TLx ไม่ถูกใช้งานในโหมดนี้ และการเซตค่าของบิต TRx (RUN Flag) ก็ไม่ได้เคลียร์ค่าในรีจิสเตอร์ทั้งสองแต่อย่างใด

| | | | | | | | |
|-----|-----|-----|-----|-----|-----|-----|-----|
| TF1 | TR1 | TF0 | TR0 | IE1 | IT1 | IE0 | IT0 |
|-----|-----|-----|-----|-----|-----|-----|-----|

| | | |
|-----|--------|--|
| TF1 | TCON.7 | Timer 1 overflow flag. Set by hardware when The Timer/Counter 1 Overflows. Cleared by hardware as processor vectors to the interrupt service routine |
| TR1 | TCON.6 | Timer 1 run control bit. Set/cleared by software to turn Timer /Counter 1 ON/OFF |
| TF0 | TCON.5 | Timer 0 overflow flag. Set by hardware when the Timer/Counter 0 overflows. Cleared by hardware as processor vectors to service routine |
| TR0 | TCON.4 | Timer 0 run control bit. Set/Cleared by software to turn Timer/Counter 0 ON/OFF |
| IE1 | TCON.3 | External interrupt 1 edge flag. Set by hardware when External interrupt edge is detected. clear by hardware when interrupt is processed. |
| IT1 | TCON.2 | Interrupt 1 type control bit. Set/Cleared by software to specify falling edge/flow level triggered External interrupt. |
| IE0 | TCON.1 | External interrupt 0 edge flag. Set by hardware when External interrupt edge is detected. clear by hardware when interrupt is processed. |
| IT0 | TCON.0 | Interrupt 0 type control bit. Set/Cleared by software to specify falling edge/flow level triggered External interr |

รูปที่ 2.24 รีจิสเตอร์ใช้งานเฉพาะ TCON

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ TCON (Timer/Counter Control Register) เข้าถึงข้อมูลได้ในระดับบิต

บิต TF1 บิตแสดงการเกิดโอเวอร์โฟลว์ของไทม์เมอร์ 1 ถูกเซตเองเมื่อไทม์เมอร์ 1 เกิดโอเวอร์โฟลว์ และถูกเคลียร์เองเมื่อซีพียูย้ายไปทำงานที่โปรแกรมบริการอินเตอร์รัพท์

บิต TR1 บิตควบคุมการนับของไทม์เมอร์ 1 ควบคุมจากโปรแกรม

1 ไทม์เมอร์ 1 เริ่มการทำงานต่อ (นับต่อ)

0 ไทม์เมอร์ 1 หยุดทำงาน (หยุดนับสัญญาณนาฬิกา ภายในหรือนับจำนวนพัลส์ภายนอก)

บิต TF0 บิตแสดงการเกิดโอเวอร์โฟลว์ของไทม์เมอร์ 0 ถูกเซตเมื่อไทม์เมอร์ 0 เกิดโอเวอร์โฟลว์และถูกเคลียร์เองเมื่อซีพียูย้ายไปทำงานที่โปรแกรมบริการอินเตอร์รัพท์

บิต TF0 บิตควบคุมการนับของไทม์เมอร์ 0 ควบคุมจากโปรแกรม

1 ไทม์เมอร์ 0 เริ่มทำงานต่อ (นับต่อ)

0 ไทม์เมอร์ 0 หยุดทำงาน

บิต IE1 บิตแสดงสถานะสัญญาณอินเตอร์รัพท์ภายนอกชนิดที่ 1 จะถูกเซตเองโดยฮาร์ดแวร์เมื่อมีสัญญาณอินเตอร์รัพท์ และจะถูกเคลียร์เองโดยคำสั่ง RETI ที่อยู่ในโปรแกรมส่วนบริการอินเตอร์รัพท์ เมื่ออินเตอร์รัพท์ที่เกิดขึ้นได้มาจากการตรวจสอบจากการเปลี่ยนสถานะของสัญญาณ

บิต IT1 บิตเลือกประเภทการตรวจสอบสัญญาณอินเตอร์รัพท์ที่เกิดขึ้นที่ขา INT1 โดย

1 ตรวจสอบการเปลี่ยนระดับสัญญาณจาก 1 เป็น 0 ที่ขา INT1

0 ตรวจสอบระดับของสัญญาณที่ขา INT1

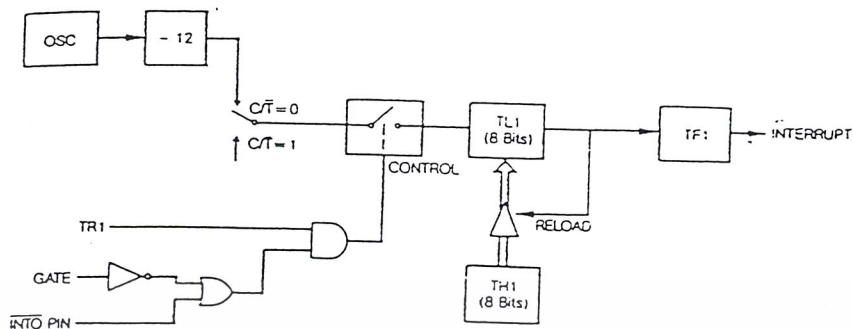
บิต IE0 บิตแสดงสถานะสัญญาณอินเตอร์รัพท์ภายนอกชนิดที่ 0 จะถูกเซตเองโดยฮาร์ดแวร์เมื่อมีสัญญาณอินเตอร์รัพท์ และจะถูกเคลียร์เองโดยคำสั่ง RETI ที่อยู่ในโปรแกรมส่วนบริการอินเตอร์รัพท์ เมื่ออินเตอร์รัพท์ที่เกิดขึ้นได้มาจากการตรวจสอบจากการเปลี่ยนสถานะของสัญญาณ

บิต IT0 บิตเลือกประเภทการตรวจสอบสัญญาณอินเตอร์รัพท์ที่เกิดขึ้นที่ขา INT1 เหมือนบิต IT1

(2) โหมด 1 การทำงานของรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ในโหมด 1 จะเหมือนในโหมด 0 ทุกประการเว้นแต่ค่าในรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ถูกใช้งานครบทั้ง 16 บิตนั่นคือ ไทม์เมอร์หรือเคาน์เตอร์ในโหมดนี้มีขนาด 16 บิต

(3) โหมด 2 การทำงานในโหมด 2 จะกำหนดให้รีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ถูกใช้ในการนับเพียง 8 บิต (จากรีจิสเตอร์ใช้งานเฉพาะ TLx) ที่มีการโหลดค่าเองด้วยค่าในรีจิสเตอร์ใช้งานเฉพาะ THx เมื่อเกิดโอเวอร์โฟลว์ในรีจิสเตอร์ TLx โดยค่าในรีจิสเตอร์ THx นี้สามารถกำหนดได้ล่วงหน้าโดยซอฟต์แวร์ และจะไม่เปลี่ยนแปลงเมื่อถูกโหลดไปไว้ในรีจิสเตอร์ TLx การทำงานในโหมด 2 มีดังแสดงในรูปที่ 2.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 การทำงานของไทม์เมอร์เคาน์เตอร์ 1 โหมด 2 :8 bits autoreload

การทำงานโหมดนี้ มีไว้เพื่อใช้สร้างสัญญาณอินเตอร์รัพท์ที่มีคาบเวลาคงที่ หรือใช้สร้างฐานเวลาให้แก่ซีพียูในไมโครคอนโทรลเลอร์ MCS-51

(4) โหมด 3 ในการทำงานของรีจิสเตอร์ที่ใช้เป็นไทม์เมอร์หรือเคาน์เตอร์ในโหมด 3 ของไทม์เมอร์ 1 จะไม่มีการนับ ซึ่งมีผลเหมือนกับให้ค่าบิต TR1 = 0 แต่สำหรับไทม์เมอร์ 0 จะมีการทำงานดังต่อไปนี้

ไทม์เมอร์ 0 ในโหมด 3 จะบังคับให้รีจิสเตอร์ใช้งานเฉพาะ TLO ของไทม์เมอร์ 0 ถูกใช้เป็นไทม์เมอร์หรือเคาน์เตอร์สำหรับนับจำนวนเมกซ์ซีไมกิลหรือจำนวนพัลส์ภายนอกขนาด 8 บิต โดยสามารถควบคุมการใช้งานรีจิสเตอร์ใช้งานเฉพาะ TLO นี้ได้จากบิต C/T, Gate, TR0, INTO และการเกิด โอเวอร์โฟลว์ของรีจิสเตอร์ TLO จะมีผลไปเซตบิต TF0 ส่วนรีจิสเตอร์ใช้งานเฉพาะ TH0 ของไทม์เมอร์ 0 จะถูกบังคับให้ใช้งานเป็นไทม์เมอร์เพียงอย่างเดียว โดยสามารถควบคุมการทำงานได้จากบิต TR1 และ TF1 ของไทม์เมอร์ 1 และจะเซตบิต TF1 เมื่อเกิดโอเวอร์โฟลว์ นั่นคือ ขณะนี้รีจิสเตอร์ TH0 จะควบคุมการเกิดอินเตอร์รัพต์ของไทม์เมอร์ 1

6. พอร์ตสื่อสารข้อมูลแบบอนุกรมในไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 มีพอร์ตสำหรับสื่อสารข้อมูลแบบอนุกรม ที่สามารถรับและส่งข้อมูลแบบอนุกรม ได้โดยผู้ใช้ไม่จำเป็นต้องต่อชิพที่ทำหน้าที่รับหรือส่งข้อมูลแบบอนุกรมโดยเฉพาะเพิ่มแต่อย่างใดเลย การนำไมโครคอนโทรลเลอร์ MCS-51 ไปประยุกต์ใช้งานที่ต้องมีการติดต่อสื่อสารข้อมูลแบบอนุกรมกับวงจรภายนอกอื่นๆ จึงทำได้สะดวกและมีความคล่องตัวสูงมาก

พอร์ตสื่อสารข้อมูลแบบอนุกรมที่มีในไมโครคอนโทรลเลอร์ MCS-51 สามารถทำงานได้ในแบบ full duplex หมายความว่าไมโครคอนโทรลเลอร์ MCS-51 สามารถรับและส่งข้อมูลได้พร้อมๆ

กัน โดยในการรับข้อมูลจะมีการบัฟเฟอร์ ข้อมูลให้ด้วย จึงทำให้ไมโครคอนโทรลเลอร์ MCS-51 สามารถกำหนดการรับข้อมูลไบต์ที่สองซึ่งถูกส่งตามเข้ามาก่อนที่ไบต์แรกที่ได้รับเข้ามาจะถูกอ่านจากรีจิสเตอร์ใช้งานเฉพาะที่ใช้สำหรับข้อมูล (receive register) เพื่อนำไปเก็บไว้ในหน่วยความจำต่อไป

พอร์ทสื่อสารข้อมูลแบบอนุกรมในไมโครคอนโทรลเลอร์ MCS-51 ประกอบด้วยรีจิสเตอร์ขนาด 8 บิต จำนวนสองตัวแต่ละตัวมีชื่อเรียกตามหน้าที่ ดังนี้คือ

รีจิสเตอร์สำหรับข้อมูลใช้รับข้อมูลที่ส่งเข้ามาจากภายนอก

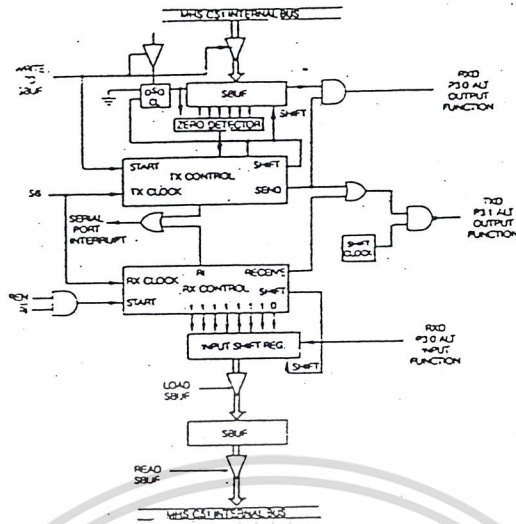
รีจิสเตอร์สำหรับส่งข้อมูล (transmit register) ใช้ส่งข้อมูลจากไมโครคอนโทรลเลอร์ MCS-51 ออกไปภายนอก

รีจิสเตอร์ทั้งสองมีตำแหน่งเดียวกันในรีจิสเตอร์ใช้งานเฉพาะ คือ ตรงกับตำแหน่งของรีจิสเตอร์ใช้งานเฉพาะ SBUF (ตำแหน่ง 99H) ในหน่วยความจำสำหรับเก็บข้อมูลภายในชิพที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ การเข้าถึงข้อมูลในรีจิสเตอร์แต่ละตัวไมโครคอนโทรลเลอร์ MCS-51 จะทราบเองว่าผู้ใช้ต้องการติดต่อกับรีจิสเตอร์ตัวใดโดยตรวจสอบจากรหัสคำสั่ง ทั้งนี้เพราะในการเขียนข้อมูลไปไว้ในรีจิสเตอร์ใช้งานเฉพาะ SBUF หมายถึงการโหลดข้อมูลไปที่รีจิสเตอร์สำหรับส่งข้อมูลเพื่อส่งข้อมูลออกไปภายนอก ส่วนการอ่านข้อมูลจากรีจิสเตอร์ใช้งานเฉพาะ SBUF จะหมายถึงนำค่าที่รับเข้ามาได้จากภายนอก ที่เก็บไว้ในรีจิสเตอร์สำหรับรับข้อมูลมาใช้งาน

ผู้ใช้สามารถกำหนดการทำงานที่แตกต่างกันได้ถึง 4 ประเภท โดยสามารถกำหนดได้จากค่าของบิตในรีจิสเตอร์ใช้งานเฉพาะ SCON การใช้งานที่แตกต่างกัน 4 ประเภทนี้มีจุดประสงค์เพื่อความคล่องตัวในการรับหรือส่งข้อมูลแบบอนุกรมแต่ละประเภทดังนี้

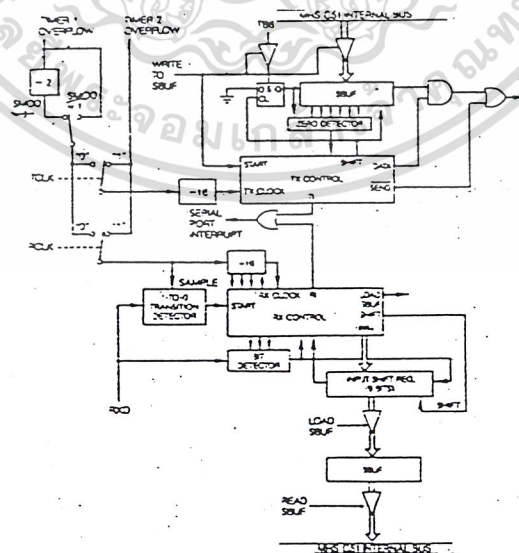
(1) โหมด 0 การทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมในโหมด 0 ขา RXD จะใช้สำหรับรับและส่งข้อมูล ส่วนขา TXD มีไว้เพื่อใช้สร้างสัญญาณ shift clock เพื่อกำหนดจังหวะในการรับและส่งข้อมูล (ข้อมูลจะถูกรับหรือส่งตามจังหวะของสัญญาณ shift clock) ในโหมดนี้การรับส่งข้อมูลจะเป็นแบบ 8 บิต (บิตข้อมูล 8 บิต) โดยเริ่มรับและส่งบิตต่ำสุดก่อน (LSB first) อัตราการรับส่งข้อมูลในการทำงานโหมด 0 ถูกกำหนดไว้ที่ $1/12$ ของความถี่ออสซิลเลเตอร์ที่ใช้ การทำงานของพอร์ทสื่อสารข้อมูลแบบอนุกรมในโหมด 0 จะไม่มีบิตเริ่มต้นของข้อมูล (start bit) และบิตสิ้นสุดของข้อมูล (stop bit) เพราะจังหวะการรับและส่งข้อมูลถูกกำหนดจากสัญญาณ shift clock แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.26 การแสดงข้อมูลรับและส่งในการทำงานของพอร์ตสื่อสารอนุกรมโหมด 0

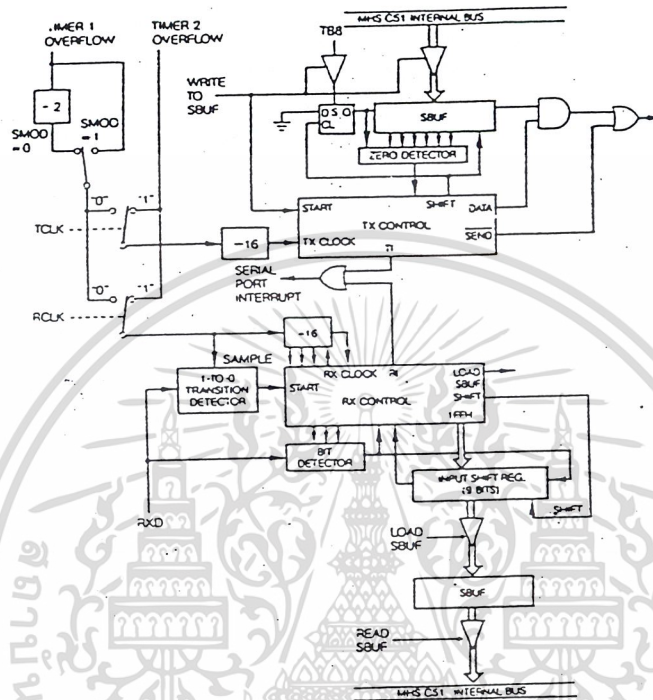
(2) โหมด 1 การทำงานแบบที่สองหรือการทำงานโหมด 1 นี้ มีการรับและส่งข้อมูลครั้งละ 10 บิต ข้อมูลจะถูกส่งออกไปภายนอกผ่านทาง TXD และรับข้อมูลเข้ามาทาง RXD ข้อมูลทั้ง 10 บิต ประกอบด้วยบิตเริ่มต้นของข้อมูล 1 บิต (มีค่าเป็น 0 เสมอ) บิตข้อมูล 8 บิต (รับและส่งบิตต่ำสุดก่อน) และบิตสิ้นสุดของข้อมูลอีก 1 บิต (มีค่าเป็น 1 เสมอ) ในขณะที่ทำการรับข้อมูล ค่าในบิตสิ้นสุดของข้อมูลที่ได้รับได้จะอยู่ในบิต RB8 ของรีจิสเตอร์ใช้งานเฉพาะ SCON อัตราเร็วในการรับหรือส่งข้อมูลของพอร์ตสื่อสารข้อมูลแบบอนุกรมในโหมดนี้สามารถเปลี่ยนแปลงได้



รูปที่ 2.27 การแสดงข้อมูลรับและส่งในการทำงานของพอร์ตสื่อสารอนุกรมโหมด 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้เชิงพาณิชย์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(3) โหมด 2 การทำงานจะมีการรับและส่งข้อมูลครั้งละ 11 บิต ข้อมูลจะถูกส่งออกภายนอกผ่านทาง TXD และรับเข้ามาผ่านทาง RXD ข้อมูลที่รับและส่งทั้ง 11 บิตประกอบด้วยบิตเริ่มต้นของข้อมูล 1 บิต (มีค่า 0 เสมอ) บิตข้อมูล 8 บิต ตามด้วยบิตที่ 9 ซึ่งเป็นบิตที่สามารถกำหนดให้มีค่าเป็นศูนย์หรือหนึ่งได้และบิตสุดท้ายคือบิตสิ้นสุดของข้อมูล (มีค่าเป็น 1 เสมอ) ดังนั้นจำนวนบิตที่รับส่งทั้งหมด 11 บิต จะประกอบด้วยบิตต่างๆ ดังนี้



รูปที่ 2.28 การแสดงข้อมูลรับและส่งในการทำงานของพอร์ตสื่อสารอนุกรมโหมด 2,3

ในขณะที่ทำการส่งข้อมูล บิตที่ 9 จะได้จากค่าในบิต TBB ของรีจิสเตอร์ใช้งานเฉพาะ SCON บิตนี้สามารถถูกกำหนดให้มีค่าเป็น 0 หรือ 1 อย่งไรก็ได้ ส่วนใหญ่ในการใช้งานจริงมักจะใช้บิตนี้สำหรับตรวจสอบความถูกต้องของข้อมูลที่รับหรือส่ง (parity bit) โดยจะนำบิต P (parity) ในรีจิสเตอร์ PSW ไปไว้ในบิต TB8 ส่วนในขณะที่รับข้อมูลบิตที่ 9 จะไปปรากฏอยู่ในบิต RB8 ของรีจิสเตอร์ SCON โดยไม่สนใจบิตสิ้นสุดของข้อมูลค่าอัตราเร็วในการรับหรือส่งข้อมูลโหมดนี้ถูกกำหนดไว้ที่ 1/32 หรือ 1/64 ของความถี่ออสซิลเลเตอร์ที่ใช้

(4) โหมด 3 การทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมแบบสุดท้าย คือการทำงานในโหมด 3 ในการทำงานโหมดนี้ข้อมูลจำนวน 11 บิตถูกส่งผ่านทาง TXD และถูกรับเข้ามาทาง RXD ข้อมูลทั้ง 11 บิตประกอบด้วยบิตเริ่มต้นของข้อมูล 1 บิต (เป็น 0 เสมอ) บิตข้อมูล 8 บิต (รับและส่งบิตต่ำสุดก่อน) ตามด้วยบิตที่ 9 ซึ่งเป็นบิตที่สามารถกำหนดค่าได้เหมือนในโหมด 2 (programmable 9th bit) และบิตสุดท้ายคือบิตสิ้นสุดของข้อมูล (เป็น 1 เสมอ) อัตราเร็วในการรับหรือส่งข้อมูลสามารถเปลี่ยนแปลงได้ดังนี้จะศึกษาในรายละเอียดต่อไป ดังนั้นจะเห็นว่ารูปแบบการรับส่งข้อมูลในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมด 2 ทุกอย่าง แต่ในโหมดนี้สามารถกำหนดค่าอัตราเร็วในการรับหรือส่งข้อมูลได้ตามความต้องการของผู้ใช้

การทำงานของพอร์ทัลสื่อสารข้อมูลแบบอนุกรมทั้ง 4 โหมดที่กล่าวมานี้

การส่งข้อมูลจะเริ่มทันทีเมื่อมีคำสั่งใดๆ ที่ใช้รีจิสเตอร์ใช้งานเฉพาะ SBUF เป็นรีจิสเตอร์ปลายทาง (destination register) เช่น

ส่วนในการรับข้อมูลจะเริ่มขึ้นโดยมีเงื่อนไขดังนี้

-ในโหมด 0 เริ่มเมื่อค่าในบิต R1 = 0 และบิต REN = 1

-ในโหมดอื่นๆ การรับข้อมูลเริ่มเมื่อไมโครคอนโทรลเลอร์ MCS-51 ได้รับบิตเริ่มต้นของข้อมูลเข้ามา โดยที่บิต REN ในขณะนั้นคือมีค่า 1

7. อัตราเร็วในการรับและส่งข้อมูล

baud rate หมายความว่าอัตราเร็วในการรับหรือส่งข้อมูล โดยในไมโคร-คอนโทรลเลอร์ MCS-51 ค่าอัตราเร็วในการรับและส่งข้อมูลจะมีค่าเท่าใด ก็ขึ้นอยู่กับการทำงานในแต่ละโหมดของพอร์ทัลสื่อสารข้อมูลแบบอนุกรม ดังนี้

baud rate โหมด 0 = $\frac{\text{ความถี่ออสซิลเลเตอร์ที่ใช้}}{12}$

12

หากใช้คริสตัลความถี่ 12 เมกะเฮิร์ตซ์ ค่า baud rate ของพอร์ทัลสื่อสารข้อมูลแบบอนุกรมในโหมด 0 จะมีค่าสูงถึง 1 เมกะเฮิร์ตซ์

ในโหมด 2 ค่า baud rate ขึ้นอยู่กับค่าของบิต SMOD ที่อยู่ในรีจิสเตอร์ใช้งานเฉพาะ PCON โดย

บิต SMOD = 0 ค่า baud rate จะเป็น 1/64 ของความถี่ออสซิลเลเตอร์ที่ใช้

บิต SMOD = 1 ค่า baud rate จะเป็น 1/32 ของความถี่ออสซิลเลเตอร์ที่ใช้

หลังจากการรีเซตไมโครคอนโทรลเลอร์ MCS-51 ค่าในบิต SMOD จะเป็น 0 เสมอ และเราสามารถเขียนสูตรสำหรับคำนวณค่า baud rate ได้ดังสมการนี้

baud rate โหมด 2 = $[2(\text{SMOD}) \times (\text{ความถี่ออสซิลเลเตอร์})]$

64

เราสามารถที่จะสร้าง baud rate ค่าต่างๆ ด้วยไทม์เมอร์ 1 ได้โดยปล่อยให้ไทม์เมอร์ 1 อินเตอร์รัพท์ซีพียูได้ และกำหนดการทำงานให้เป็นไทม์เมอร์ขนาด 16 บิต (โหมด 1) และใช้ไทม์เมอร์ 1 อินเตอร์รัพท์ซีพียูเพื่อโหลดค่าใหม่เองด้วยซอฟต์แวร์ขณะเกิดโอเวอร์โฟลว์ เนื่องจากในการทำงานโหมด 1 ของไทม์เมอร์ 1 ไม่สามารถโหลดค่าใหม่เองด้วยฮาร์ดแวร์ได้ (ไม่สามารถทำงานแบบ Auto-Reload)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.5 ค่าที่นำไปไว้ในรีจิสเตอร์ของไทม์เมอร์ 1 เมื่อใช้ baud rate ค่ามาตรฐานต่างๆ

| Baud Rate | Fosc | SMOD | TIMER 1 | | |
|-------------------------------|------------|------|---------|----------|--------------|
| | | | C/t | MOD E | Reload Value |
| (MODE0) Max : 1 MHz | 12 MHz | X | X | X | X |
| (MODE2) Max : 375 KHz | 12 MHz | 1 | X | X | X |
| (M O D E 2) M i n :187.5KHz | 12 MHz | 0 | X | X | X |
| MODE 1,3 : 62.5 kHz | 11.059MHz | 1 | 0 | 2 | FFH |
| | 11.059MHz | 1 | 0 | 2 | FDH |
| | 11.059 MHz | 0 | 0 | 2 | FDH |
| | 11.059 MHz | 0 | 0 | 2 | FAH |
| 19.2KHz | 11.059MHz | 0 | 0 | 2 | F4H |
| 9.6KHz | 11.059MHz | 0 | 0 | 2 | E8H |
| 4.8KHz | 11.059MHz | 0 | 0 | 2 | 1DH |
| 2.4KHz | 6 MHz | 0 | 0 | 2 | 72H |
| 1.2KHz | 12 MHz | 0 | 0 | 1 | FEEDH |
| 137.5 | | | | | |
| 110 | | | | | |
| 110 | | | | | |

จากตารางที่ 2.5 จะเห็นว่าในการทำงานของพอร์ตสื่อสารข้อมูลแบบอนุกรมโหมด 0 จะมีความเร็วในการส่งมากที่สุดเมื่อเปรียบเทียบกับโหมดอื่นที่ความถี่คริสตอลค่าเดียวกัน และจะเห็นว่าหากเลือกใช้คริสตอลความถี่ 11.059 เมกะเฮิร์ตซ์ จะสามารถตั้งค่า baud rate ในโหมด 1 และ 3 เป็นค่ามาตรฐานที่ใช้กันทั่วไปได้เช่น 1200, 2400, 4800, 9600, 19200 จึงเป็นเหตุผลสำคัญที่ในระบบควบคุมส่วนใหญ่เลือกใช้คริสตอลความถี่ 11.059 เมกะเฮิร์ตซ์มากกว่า 12 เมกะเฮิร์ตซ์

ในตารางที่ 2.5 นอกจากจะแสดงค่า baud rate ค่าต่างๆ เปรียบเทียบให้เห็นแล้ว ตารางนี้ยังแสดงค่าที่ต้องโหลดไปไว้ในรีจิสเตอร์ใช้งานเฉพาะ TH1 ที่ค่า baud rate มาตรฐานต่างๆ ให้ทราบอีกด้วย ผู้เขียนโปรแกรมสามารถนำค่านี้ไปใช้ได้เลย แต่หากต้องการใช้ค่า baud rate อื่นๆ ที่นอกเหนือไปจากตารางนี้ จะต้องคำนวณค่าที่ต้องโหลดให้รีจิสเตอร์ใช้งานเฉพาะ TH1 จากสมการที่แสดงไปแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. โครงสร้างการอินเทอร์รัพท์ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 สามารถรับสัญญาณอินเทอร์รัพท์ที่เกิดขึ้นได้อย่างน้อย 5 ชนิดด้วยกัน (ไมโครคอนโทรลเลอร์ MCS-51 บางเบอร์ในตระกูลนี้สามารถรับสัญญาณอินเทอร์รัพท์ได้มากกว่า 5 ชนิด เช่น เบอร์ 8052 สามารถรับได้ 6 ชนิด) แหล่งกำเนิดสัญญาณอินเทอร์รัพท์ทั้ง 5 ชนิดที่ไมโครคอนโทรลเลอร์ MCS-51 สามารถรับได้มีดังแสดงในรูปที่ 2.29

| ลำดับ | ชื่อสัญญาณอินเทอร์รัพท์ | Vector Address | Priority |
|-------|-------------------------|----------------|----------|
| 1 | INT0 | 0003H | Highest |
| 2 | TF0 | 000BH | |
| 3 | INT1 | 00013H | |
| 4 | TF1 | 001BH | |
| 5 | TL,RI | 0023H | Lowest |

รูปที่ 2.29 แหล่งกำเนิดสัญญาณอินเทอร์รัพท์ทั้ง 5 ชนิด

อินเทอร์รัพท์แต่ละชนิดที่ไมโครคอนโทรลเลอร์ MCS-51 สามารถรับได้มีรายละเอียดดังต่อไปนี้

- 8.1 อินเทอร์รัพท์ที่เกิดจากภายนอก (External Interrupts) เป็นอินเทอร์รัพท์เกิดขึ้นจากภายนอก ไมโครคอนโทรลเลอร์ MCS-51 มี 2 ชนิดด้วยกันคือ
- อินเทอร์รัพท์ภายนอกชนิด 0 รับได้จากขา INT0
 - อินเทอร์รัพท์ภายนอกชนิด 1 รับได้จากขา INT1

ผู้ใช้สามารถกำหนดให้ไมโครคอนโทรลเลอร์ MCS-51 ตรวจสอบสัญญาณอินเทอร์รัพท์ทั้งสองชนิดที่เกิดขึ้นที่ขา INT0, INT1 2 แบบด้วยกัน คือ

- ตรวจสอบจากระดับสัญญาณ (level-activated)
- ตรวจสอบจากการเปลี่ยนสถานะสัญญาณ (transition-activated)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การตรวจสอบสถานะของสัญญาณอินเทอร์รัพท์ภายนอกที่ขาทั้งสอง สามารถเลือกได้เพียงอย่างใดอย่างหนึ่งขึ้นอยู่กับกำหนัดค่าบิต IT0, IT1 ในรีจิสเตอร์ใช้งานเฉพาะ TCON ดังแสดงในรูปที่ 2.18 ในหัวข้อไทม์เมอร์

เมื่อไมโครคอนโทรลเลอร์ MCS-51 ตรวจพบสัญญาณอินเทอร์รัพท์จากภายนอก จะมีผลทำให้บิต IE0 (จากขา INT0) หรือ IE1 (จากขา INT1) ของรีจิสเตอร์ใช้งานเฉพาะ TCON ถูกเซต บิตทั้งสองจะเป็นตัวบอกสถานะของสัญญาณอินเทอร์รัพท์ที่เกิดจากภายนอก โดยถูกเซตเมื่อเกิดสัญญาณอินเทอร์รัพท์และจะถูกเคลียร์โดยฮาร์ดแวร์ภายใน MCS-51 เอง เมื่อซีพียูย้ายไปทำงานที่โปรแกรมบริการอินเทอร์รัพท์ต่อเมื่อ สัญญาณอินเทอร์รัพท์ภายนอกที่เกิดขึ้นเป็นชนิดที่ตรวจสอบได้ จากการเปลี่ยนสถานะสัญญาณแต่ถ้าสัญญาณอินเทอร์รัพท์ ภายนอกที่เกิดขึ้นได้มาจากการตรวจสอบระดับสัญญาณ เมื่อซีพียูย้ายไปทำงานที่โปรแกรมบริการอินเทอร์รัพท์ จะไม่มีการเคลียร์บิต IE0 หรือ IE1 ให้นิกรณีนี้อาจเป็นหน้าที่ของวงจรถูกกำหนดสัญญาณอินเทอร์รัพท์ภายนอกที่จะต้องทำหน้าที่ควบคุมสถานะของสัญญาณที่ขา INTx (INT0 หรือ INT1) ให้อกลับสู่สภาพเดิมเอง มิฉะนั้นโปรแกรมหลักที่ทำงานอยู่จะถูกอินเทอร์รัพท์ไปเรื่อยๆ จนกระทั่งสัญญาณอินเทอร์รัพท์กลับมีค่าเป็น 1 อีกครั้ง

8.2 อินเทอร์รัพท์ของไทม์เมอร์ 0 และไทม์เมอร์ 1 อินเทอร์รัพท์ของไทม์เมอร์ 0 หรือไทม์เมอร์ 1 ถูกทำให้เกิดขึ้นโดยบิต TF0 หรือ TF1 ซึ่งถูกเซตเมื่อไทม์เมอร์ 0 หรือไทม์เมอร์หรือเคาน์เตอร์ของไทม์เมอร์ 0 หรือไทม์เมอร์ 1) ยกเว้นไทม์เมอร์ 0 ในโหมด 3 ซึ่งหยุดการทำงานเมื่อมีอินเทอร์รัพท์จากไทม์เมอร์เกิดขึ้น บิต TF0 และ TF1 จะถูกเคลียร์โดยฮาร์ดแวร์ภายในไมโครคอนโทรลเลอร์ MCS-51 เอง เมื่อซีพียูย้ายไปทำงานที่โปรแกรมบริการอินเทอร์รัพท์

8.3 อินเทอร์รัพท์ของพอร์ตสื่อสารอนุกรม (Serial Port Interrupt) พอร์ตสื่อสารอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 สามารถทำให้เกิดสัญญาณอินเทอร์รัพท์ได้ สัญญาณอินเทอร์รัพท์ที่เกิดขึ้นได้มาจากบิต TI หรือ RI ที่นำมาผ่านเกตออร์ (ดังแสดงในรูปที่ 2.24) และบิตที่ควบคุมการอินเทอร์รัพท์ทั้งสองนี้จะไม่ถูกเคลียร์โดยฮาร์ดแวร์ในไมโครคอนโทรลเลอร์ MCS-51 เมื่อซีพียูไปทำงานในโปรแกรมบริการอินเทอร์รัพท์เพราะการเกิดอินเทอร์รัพท์ของพอร์ตสื่อสารอนุกรมอาจจะเกิดจากบิต RI หรือ TI ก็ได้ ดังนั้นโปรแกรมในส่วนบริการอินเทอร์รัพท์จะต้องตรวจสอบเองว่าสัญญาณอินเทอร์รัพท์ที่เกิดขึ้นได้มาจากบิต RI หรือ TI และบิตทั้งสองจะถูกเคลียร์โดยซอฟต์แวร์เท่านั้น

8.4 อินเทอร์รัพท์ของไทม์เมอร์ 2 (Timer 2 Interrupt) ในเบอร์ 8052 จะมี รีจิสเตอร์สำหรับใช้เป็นไทม์เมอร์หรือเคาน์เตอร์เพิ่มขึ้นไปอีก 1 ตัวคือไทม์เมอร์ 2 โดยสามารถใช้สร้างสัญญาณอินเทอร์รัพท์ ได้เหมือนเช่นในไทม์เมอร์ 0 และไทม์เมอร์ 1 แต่การเกิดอินเทอร์รัพท์ของไทม์เมอร์ 2 จะแตกต่างออกไปจากไทม์เมอร์ 0 และไทม์เมอร์ 1 ดังนี้

อินเทอร์รัพท์ของไทม์เมอร์ 2 เกิดขึ้นโดยการนำบิต TF2 และ EXF2 มาผ่านเกตออร์ โดยบิต TF2 และ EXF2 ทั้งสองจะไม่ถูกเคลียร์โดยฮาร์ดแวร์เมื่อซีพียูไปทำงานในส่วนโปรแกรมบริการอินเทอร์รัพท์เหมือนในการเกิดอินเทอร์รัพท์ของพอร์ตสื่อสารอนุกรม ดังนั้นในโปรแกรม

บริการอินเทอร์รัพท์จะต้องตรวจสอบเองว่าบิต TF2 และ EXF2 ที่เป็นสาเหตุทำให้เกิดการอินเทอร์รัพท์และบิตที่ทำให้เกิดอินเทอร์รัพท์จะต้องถูกเคลียร์โดยซอฟต์แวร์ด้วย

อินเทอร์รัพท์แต่ละชนิดที่กล่าวไปแล้ว สามารถถูกควบคุมให้สามารถอินเทอร์รัพท์ไมโครคอนโทรลเลอร์ MCS-51 ได้หรือไม่ โดยการควบคุมจากบิตต่างๆ ในรีจิสเตอร์ใช้งานเฉพาะ IE ดังแสดงในรูปที่ 31

| EA | X | ET2 | ES | ET1 | EX1 | ET0 | EX0 |
|----|---|-----|----|-----|-----|-----|-----|
|----|---|-----|----|-----|-----|-----|-----|

Symbol Position Function

| | | |
|-----|------|--|
| EA | IE.7 | disables all interrupts. If EA=0,no interrupt will be acknowledged .If EA=1,each in interrupt source is individually enabled all disabled by setting or clearing its enable bit. |
| - | IE.6 | reserved |
| ET2 | IE.5 | enable or disables the Timer 2 overflow or capture interrupt .If ET2=0, the Timer2 interrupt is disabled. |
| ES | IE.4 | enables or disables the serial Port interrupt.If ES=0, the serial port interrupt is disabled. |
| ET1 | IE.3 | enables or disables the timer overflow interrupt. If ET1=0,the Timer 1 interrupt is disabled. |
| EX1 | IE.2 | enables or disables External Interrupt 1 . If EX=0,External Interrupt1 is disabled |
| ET0 | IE.1 | enables or disables the timer overflow interrupt. If ET0 = 0,the Timer 0 interrupt is disabled. |
| EX0 | IE.0 | eables or disables External Interrupt 0 . If EX=0,External Interrupt1 is disabled |

รูปที่ 2.30 รีจิสเตอร์ใช้งานเฉพาะ IE

บิต ชื่อบิต

IE.7 EA ใช้ควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์ทั้งหมด
0: MCS-51 จะไม่ตอบสนองต่อสัญญาณอินเทอร์รัพท์ใดๆทั้งสิ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในโครงการศึกษาเท่านั้น เมื่อผู้ผู้เห็นจำเป็นต้องใช้เอกสารนี้ในการค้าไม่ว่ากรณีใดๆทั้งสิ้น ขอสงวนสิทธิ์ในการเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1: อินเทอร์รัพท์แต่ละชนิดจะถูกควบคุมการตอบสนองอย่างอิสระจาก

บิตในรีจิสเตอร์นี้

| | | |
|------|-----|---|
| IE.6 | | ไม่ถูกกำหนดการใช้งาน |
| IE.5 | ET2 | ควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์ของไทม์เมอร์ 2 เมื่อเกิดโอเวอร์โพล์ |
| IE.4 | ES | ควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์ของพอร์ตที่สื่อสารอนุกรม |
| IE.3 | ET1 | ควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์ของไทม์เมอร์ 1 เมื่อเกิดโอเวอร์โพล์ |
| IE.2 | EX | ควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์ภายนอกชนิด 1 |
| IE.1 | ET0 | ควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์ของไทม์เมอร์ 0 เมื่อเกิดโอเวอร์โพล์ |
| IE.0 | EX0 | ควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์ภายนอกชนิด 0 |

การกำหนดให้บิตควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์แต่ละชนิดมีค่าเป็น 0 หมายถึงไม่ให้ MCS-51 ตอบสนองต่อสัญญาณอินเทอร์รัพท์ชนิดนั้น หากกำหนดให้บิตควบคุมการตอบสนองต่อสัญญาณอินเทอร์รัพท์แต่ละชนิดมีค่าเป็น 1 หมายถึงให้ไมโครคอนโทรลเลอร์ MCS-51 ตอบสนองต่อสัญญาณอินเทอร์รัพท์ชนิดนั้น (บิต EA ต้องถูกเซตไว้ก่อนด้วย)

บิต EA ในรีจิสเตอร์ใช้งานเฉพาะ IE สามารถควบคุมการอินเทอร์รัพท์ในไมโครคอนโทรลเลอร์ MCS-51 ได้ทั้งหมดหากบิตนี้มีค่าเป็น 0 สัญญาณอินเทอร์รัพท์ทุกชนิดที่เกิดขึ้นจะไม่สามารถอินเทอร์รัพท์ไมโครคอนโทรลเลอร์ MCS-51 ได้ แต่หากบิตนี้มีค่าเป็น 1 สัญญาณอินเทอร์รัพท์แต่ละชนิดจะถูกควบคุมให้อินเทอร์รัพท์ไมโครคอนโทรลเลอร์ MCS-51 ได้อย่างอิสระ (ควบคุมจากบิต IE.0-IE05)

บิต IE05-IE.6 ไม่ถูกใช้ใน 8051 เพราะถูกสงวนไว้ในไมโครคอนโทรลเลอร์ MCS-51 เบอร์อื่นๆ ที่สามารถรับอินเทอร์รัพท์ได้เพิ่มขึ้น ดังนั้นซอฟต์แวร์ของผู้ใช้ไม่ควรจะมีคำสั่งเขียนค่า 1 ลงไปในบิตเหล่านี้เพื่อให้โปรแกรมยังคงสามารถใช้กับชิพเบอร์ใหม่ๆ ในตระกูลนี้ได้

9. โครงสร้างระดับความสำคัญในการบริการอินเทอร์รัพท์ (Priority Level Structure)

อินเทอร์รัพท์แต่ละชนิดสามารถถูกเลือกระดับความสำคัญในการบริการได้ 2 ระดับ โดยการเซตหรือเคลียร์บิตในรีจิสเตอร์ใช้งานเฉพาะ IP ดังแสดงในรูปที่ 32

รีจิสเตอร์ใช้งานเฉพาะ IP (Interrupt Priority Register) เข้าถึงข้อมูลได้ในระดับบิต

| | | | | | | | |
|-----|---|-----|----|-----|-----|-----|-----|
| PCT | X | PT2 | PS | PT1 | PX1 | PT0 | PX0 |
|-----|---|-----|----|-----|-----|-----|-----|

Symbol Position Funtion

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|-----|------|--|
| PCT | IP.7 | 83C154/C154D only. Priority interrupt circuit control bit. The priority register contents are valid priority assigned Interrupt can be processed when this bit is "0". When the bit is "1", the priority Interrupt circuit is stopd. And interrupt can only be controlled by the interrupt enable register (IE). |
| - | IP.6 | reserved |
| PT2 | IP.5 | defines the timer 2 interrupt priority level. PT2=1 program it to higher priority level. |
| PS | IP.4 | defines the Serial port interrupt priority level. PS=1 program it to higher priority level. |
| PT1 | IP.3 | defines the timer 1 interrupt priority level. PT1=1 program it to higher priority level. |
| PX1 | IP.2 | defines the External interrupt 1 priority level. PX1=1 program it to higher priority level. |
| PT0 | IP.1 | defines the timer 0 interrupt priority level. PT0=1 program it to higher priority level. |
| PX0 | IP.0 | defines the External interrupt 0 priority level. PX0=1 program it to higher priority level |

รูปที่ 2.31 รีจิสเตอร์ใช้ในงานเฉพาะ IP

| บิต | ชื่อบิต | |
|------|---------|---|
| IP.7 | - | ไม่ถูกกำหนดการใช้งาน (สำรองไว้ใช้ในไมโครคอนโทรลเลอร์ MCS-51 เบอร์ใหม่ๆ ในอนาคต) |
| IP.6 | - | ไม่ถูกกำหนดการใช้งาน (สำรองไว้ใช้ในไมโครคอนโทรลเลอร์ MCS-51 เบอร์ใหม่ๆ ในอนาคต) |
| IP.5 | PT2 | กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเทอร์รัพท์ของไทม์เมอร์ 2 |
| IP.4 | PS | กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเทอร์รัพท์ของพอร์ทสื่อสารอนุกรม |
| IP.3 | PT1 | กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณอินเทอร์รัพท์ของไทม์เมอร์ 1 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้เปิดเผยต่อผู้อื่น และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|------|-----|---|
| IP.2 | PX1 | กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณ อินเทอร์รัพท์ภายนอกชนิด 1 |
| IP.1 | PT0 | กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณ อินเทอร์รัพท์ของไทม์เมอร์ 0 |
| IP.0 | PX0 | กำหนดลำดับความสำคัญในการตอบสนองต่อสัญญาณ อินเทอร์รัพท์ภายนอกชนิด 0 |

การให้บิตกำหนดลำดับความสำคัญของอินเทอร์รัพท์เป็น 0 หมายถึงให้อินเทอร์รัพท์ชนิดนั้นมีลำดับความสำคัญต่ำ ส่วนการให้บิตกำหนดลำดับความสำคัญของอินเทอร์รัพท์เป็น 1 หมายถึงให้อินเทอร์รัพท์ชนิดนั้นมีลำดับความสำคัญสูง

ระดับความสำคัญในการบริการอินเทอร์รัพท์ที่เกิดขึ้นมีได้ 2 ระดับ ได้แก่

9.1 อินเทอร์รัพท์ระดับความสำคัญต่ำ (Low Priority Interrupt) : อินเทอร์รัพท์ชนิดนี้สามารถถูกอินเทอร์รัพท์จากสัญญาณอินเทอร์รัพท์ระดับความสำคัญสูงได้ แต่จะไม่สามารถถูกอินเทอร์รัพท์โดยสัญญาณอินเทอร์รัพท์ระดับความสำคัญต่ำตัวอื่นๆ ได้

9.2 อินเทอร์รัพท์ระดับความสำคัญสูง (High Priority Interrupt) : อินเทอร์รัพท์ประเภทนี้ไม่สามารถถูกอินเทอร์รัพท์โดยสัญญาณอินเทอร์รัพท์ชนิดอื่นๆ ได้เลย นั่นคือมีระดับความสำคัญสูงสุด

ถ้ามีสัญญาณอินเทอร์รัพท์เกิดขึ้นพร้อมกัน 2 ชนิด โดยมีระดับความสำคัญในการบริการอินเทอร์รัพท์ไม่เท่ากัน สัญญาณอินเทอร์รัพท์ที่มีระดับความสำคัญสูงกว่าจะได้รับการบริการก่อน แต่ถ้ามีการขออินเทอร์รัพท์พร้อมกัน 2 ชนิด ซึ่งมีระดับความสำคัญเท่าเทียมกัน ลำดับการบริการอินเทอร์รัพท์ภายในจะเป็นตัวกำหนดเองว่าอินเทอร์รัพท์ชนิดใดควรจะถูกบริการก่อน ดังนั้นภายในระดับความสำคัญของการบริการอินเทอร์รัพท์หนึ่งๆ จะมีระดับความสำคัญในการบริการอินเทอร์รัพท์ย่อยลงไปอีกหนึ่งระดับ

การจัดการกับสัญญาณอินเทอร์รัพท์ที่มีระดับความสำคัญเท่าเทียมกันที่เกิดขึ้นพร้อมกันถูกใช้เพียงเพื่อแก้ปัญหาสัญญาณอินเทอร์รัพท์ที่มีระดับความสำคัญเท่ากันที่เกิดขึ้นพร้อมกันเท่านั้น

รีจิสเตอร์ใช้งานเฉพาะ IP มีบิตที่ไม่ถูกใช้งานอยู่บางบิต คือ IP.7 และ IP.6 โดยไม่ถูกใช้ในไมโครคอนโทรลเลอร์ 8051 และ 8052 ในไมโครคอนโทรลเลอร์ 8051 จะมีบิตที่ว่างเพิ่มมาอีก 1 บิตคือ IP.5 ดังนั้นซอฟต์แวร์ของผู้ใช้ไม่ควรมีการเขียนค่า 1 ไปที่ตำแหน่งบิตเหล่านี้เพราะมันอาจถูกนำไปใช้ในไมโครคอนโทรลเลอร์ MCS-51 เบอร์ใหม่ๆ ในอนาคตต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

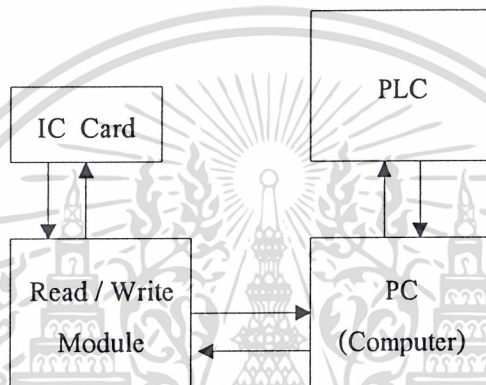
บทที่ 3

การออกแบบ Hardware และ Software

แนวทางการออกแบบและการสร้างเครื่องเราสามารถแยกออกแบบได้ 2 ส่วน ซึ่งแต่ละส่วนมีการทำงานร่วมกันโดยสามารถแบ่งได้ดังนี้

3.1 การออกแบบด้าน Hardware

เพื่อให้เข้าใจง่ายในการเข้าใจถึงตัวอุปกรณ์สามารถแสดงเป็นรูปได้ดังนี้



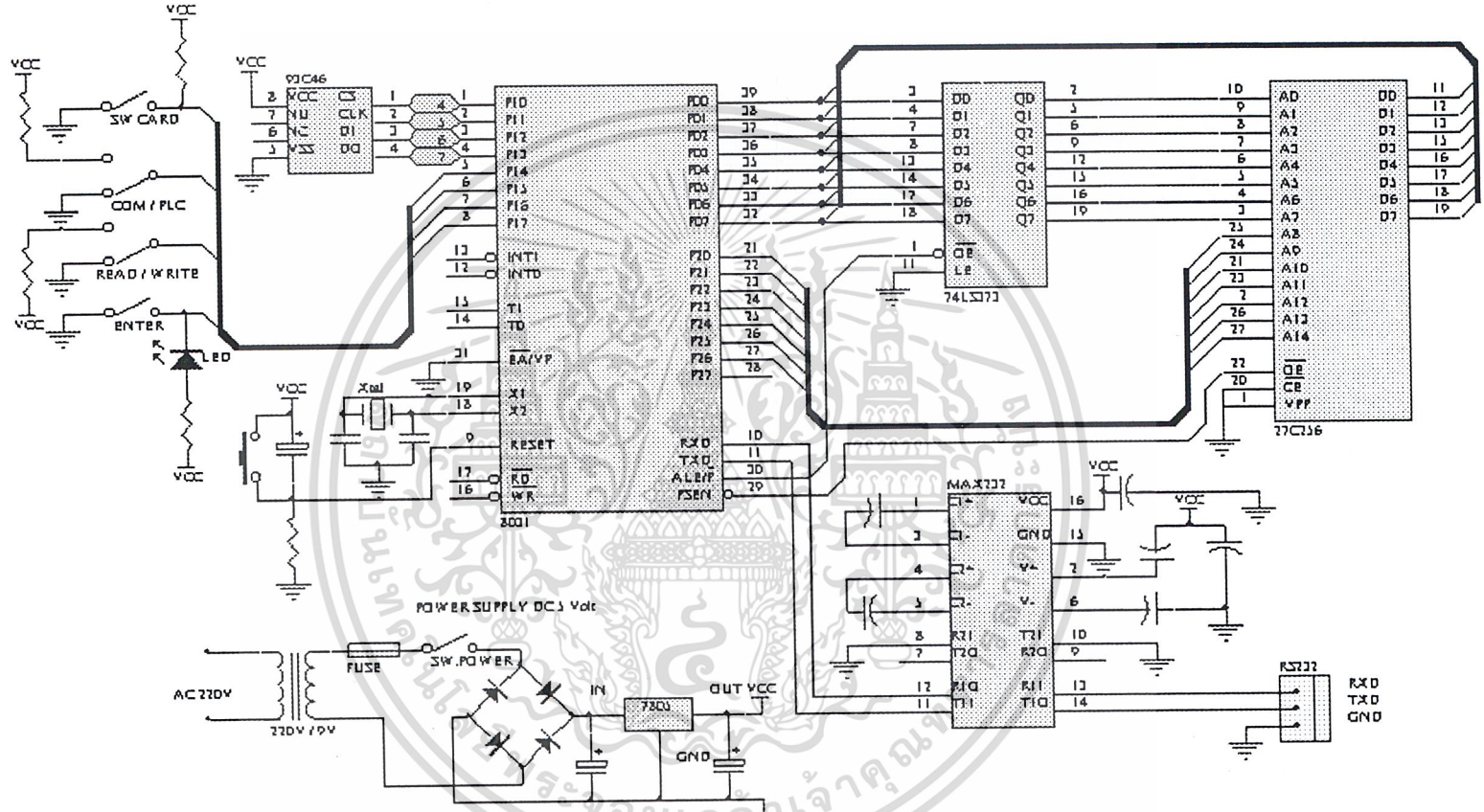
รูปที่ 3.1 แสดง Block Diagram ของเครื่องอ่านข้อมูลจาก IC Card

3.1.1 การออกแบบวงจรที่ใช้เป็น Module

วงจรที่ออกแบบจะใช้ไมโครคอนโทรลเลอร์เบอร์ 8031 เป็นตัวประมวลผลซึ่งเป็นไอซีที่มีขนาด 40 ขา ราคาถูกมีขายอยู่ทั่วไปทั้งคู่มือและอุปกรณ์เสริมอื่น ๆ และใช้ EPROM เบอร์ 27C256 เป็นหน่วยความจำภายนอก ซึ่งมีความจุขนาด 32 K โดยมี IC 74LS373 ทำหน้าที่ Latch ตำแหน่งในหน่วยความจำ 8 บิตล่างของ EPROM พอร์ตอนุกรมใช้ IC MAX232 เป็นตัว Convert แรงดันของ IC 8031 เป็นระดับแรงดันในมาตรฐาน RS232

วงจรภาคจ่ายไฟนั้น INPUT 220v. ผ่านหม้อแปลง 220 / 9 เข้าวงจร Bridge เพื่อแปลงเป็นไฟกระแสตรง จากนั้นผ่าน IC 7805 ซึ่งเป็น IC Regulate จะได้ไฟ 9 โวลท์ และกรองกระแสให้เรียบขึ้นด้วย Capacitor 2 ตัว ตามรูปที่ 3.2

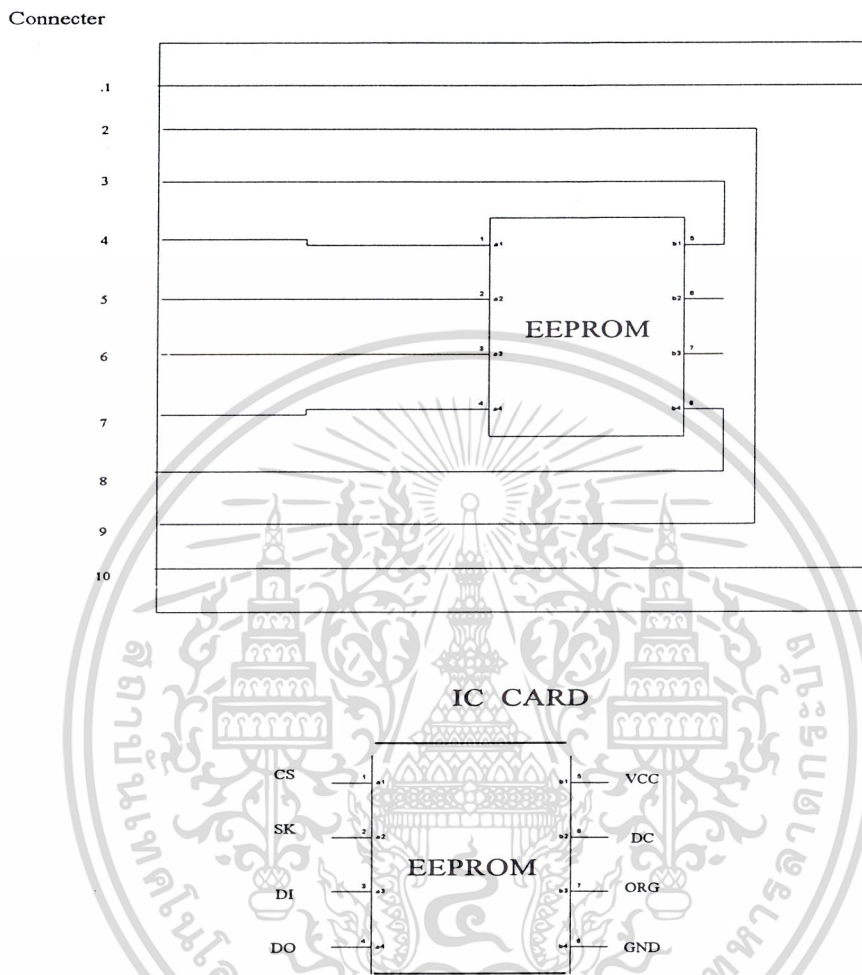
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงภาพวงจรทั้งหมดของเครื่อง

3.1.2 การออกแบบและอ่าน / เขียนข้อมูลลงใน EEPROM

การออกแบบ จะทำการออกแบบบัตรโดยใช้ EEPROM เบอร์ 93C46 ซึ่งทำงานจรดังรูปที่ 3.3



รูปที่ 3.3 แสดงตำแหน่งสัญญาณขา IC Card

การเขียนข้อมูลลงใน EEPROM สามารถทำได้ตามขั้นตอนดังนี้คือ

1. Enable write protect
2. ทำการลบข้อมูลที่มีอยู่เดิม
3. เขียนขอมูลโดยจะเขียนตำแหน่งละ 16 บิต
4. Disable write protect

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การออกแบบด้าน Soft Ware

เป็นการเขียนโปรแกรมการควบคุมการทำงานโดยแบ่งเป็นสองส่วนคือ

3.2.1 การออกแบบ soft ware ส่วนที่จะโปรแกรมลงใน EPROM ของ Module

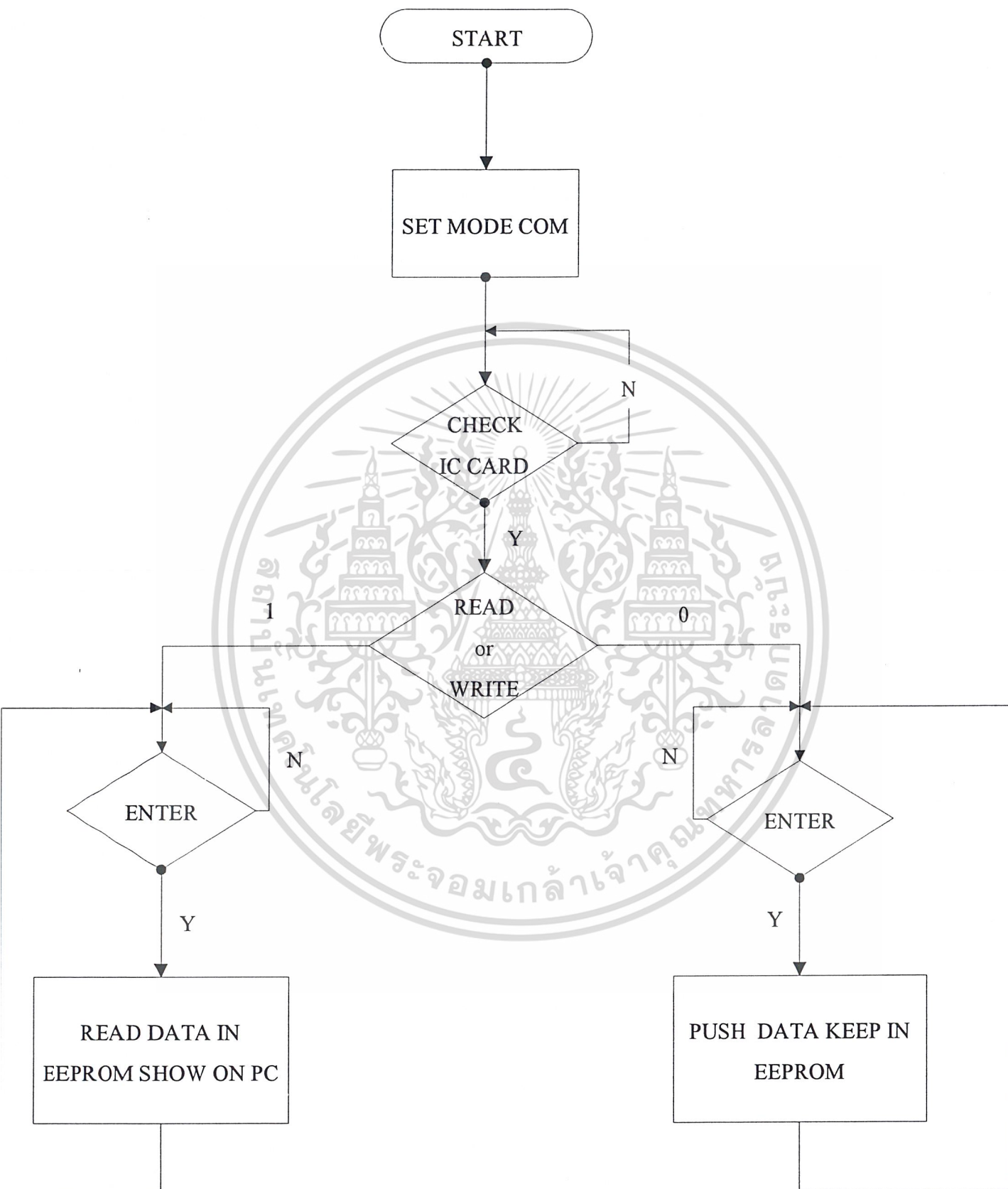
ภาษาที่ใช้ในการเขียนโปรแกรมเป็นภาษา C51 ของ Frankin โดยจะมีคุณสมบัติที่ต่างจากภาษา C ธรรมดา คือ มีคำสั่งที่สามารถสั่งการไปยัง MCS-51 ได้ รูปแบบการใช้งานทั่วไปจะเหมือนกับ ANSI C แต่จะมีคำสั่งเพิ่มเติมในเรื่องของการอ้างอิง Address ของ Memory ใน MCS-51 โดยทั้งไปจะมีคำสั่ง sbit , xbyte เป็นคำสั่งในการเข้าถึง External Memory เมื่อเขียนโปรแกรมเสร็จแล้วจะได้เป็น File.C จากนั้นทำการคอมไพล์ดังนี้

- C51 File.C
- B151 File.OBJ
- OH51 File โปรแกรมจะสร้าง File.HEX ขึ้นมาโดยเป็นแบบ INTEL-HEX FILE

เมื่อได้ File.HEX แล้วสามารถทำการลองการทำงานด้วยโปรแกรม dScope จากนั้นต้องนำ File.HEX ที่ทดลองใช้งานได้แล้วไปอัดลงใน EPROM ซึ่งทำหน้าที่เป็นหน่วยความจำโปรแกรมภายนอกให้กับไมโครคอนโทรลเลอร์ โปรแกรมในส่วนนี้จะเป็คำสั่งในการติดต่อ อ่าน / เขียน ข้อมูลลงบน EEPROM โดยมีหลักการการทำงานตาม Flow Chart รูปที่ 3.5

หลักการทำงานของโปรแกรมจะทำการตั้งค่าการติดต่อสื่อสารทางพอร์ตอนุกรมเพื่อให้สามารถติดต่อกับคอมพิวเตอร์ได้ จากนั้นจะทำการเช็คที่สวิทช์เพื่อให้ทราบว่าต้องไปเรียกโปรแกรมย่อยใดมาทำงาน โดยที่จะใช้พอร์ท 1.4 – 1.7 เป็นอินพุตพอร์ทเพื่อเช็คสวิทช์ เริ่มจากพอร์ท 1.4 จะเป็นสวิทช์เช็คว่ามีกรใส่บัตรเข้ามาถูกต้องเรียบร้อยแล้วรึยัง จากนั้นทำการเลือกว่าจะทำการอ่าน / เขียน โดยสวิทช์ READ / WRITE (พอร์ท 1.6) และต้องกดสวิทช์ ENTER (พอร์ท 1.7) เพื่อเริ่มการทำงานตามโปรแกรมย่อย ถ้าต้องการอ่านข้อมูลจากบัตร ก็จะเรียกโปรแกรมย่อย re_data เพื่อทำการอ่านข้อมูลจากในบัตรมาเก็บไว้ในหน่วยความจำของเครื่อง หรือถ้าต้องการเขียนข้อมูลลงในบัตร ก็จะทำการเรียกโปรแกรมย่อย wr_data ซึ่งในโปรแกรมย่อยนี้ก็จะมีการเรียกโปรแกรมย่อยอีกคือ wr_disable , erase , wr_dat และ wr_enable เพื่อทำการเขียนข้อมูลลงบนบัตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 Flow Chart แสดงการทำงานของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์โดยมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1 โปรแกรมในส่วนที่เขียนบน Computer ด้วยภาษา Visual Basic 5

รายละเอียดของ Visual Basic 5

โปรแกรมไมโครซอฟต์ Visual Basic 5.0 เป็นโปรแกรมที่ช่วยในการสร้างแอปพลิเคชันบน Microsoft Windows การสร้างแอปพลิเคชันที่แสดงผลในหน้าต่างของเว็บเบราว์เซอร์ (Web Browser) ได้ รวมทั้งสร้างคอนโทรล ActiveX ได้อย่างรวดเร็ว และภายใน VB5 จะมีเครื่องมือช่วยในการสร้างแอปพลิเคชันอีกมากมาย

การสร้างแอปพลิเคชันโดยใช้ VB5 จะนำไปในลักษณะตามขั้นตอนต่อไปนี้

การออกแบบส่วนของการติดต่อกับผู้ใช้งาน โดยการเลือกคอนโทรลที่ตอบสนองการใช้งานตามที่ต้องการลงบนหน้าจอ จัดตำแหน่ง และขนาดตามความเหมาะสม

การเขียนคำสั่งโปรแกรมที่ต้องตอบสนองต่อเหตุการณ์ที่เกิดขึ้น เช่น การตอบสนองต่อผู้ใช้ เป็นต้น (เราเรียกว่าเป็นการเขียนโปรแกรมแบบ Event-driven) ใน VB5 นั้นได้ใช้ภาษา BASIC ซึ่งอาจจะมีรูปแบบคล้ายกับรูปแบบของภาษา BASIC แบบดั้งเดิม เนื่องจากภาษา BASIC เป็นภาษาที่ออกแบบมาสำหรับผู้เริ่มต้นใช้งาน แต่ยังคงความสามารถในการสร้างแอปพลิเคชันที่ต้องการได้เป็นอย่างดี

นอกจากนี้ VB5 ยังมีเครื่องมือในการตรวจสอบการทำงานของโปรแกรม เครื่องมือในการสร้างโปรแกรมติดตั้ง และเครื่องมือประเภท Wizard อยู่อย่างมากมาย รวมทั้งใช้งานได้ไม่ยาก ทำให้ VB5 เหมาะสำหรับการพัฒนาโปรแกรมในปัจจุบันมากที่สุด

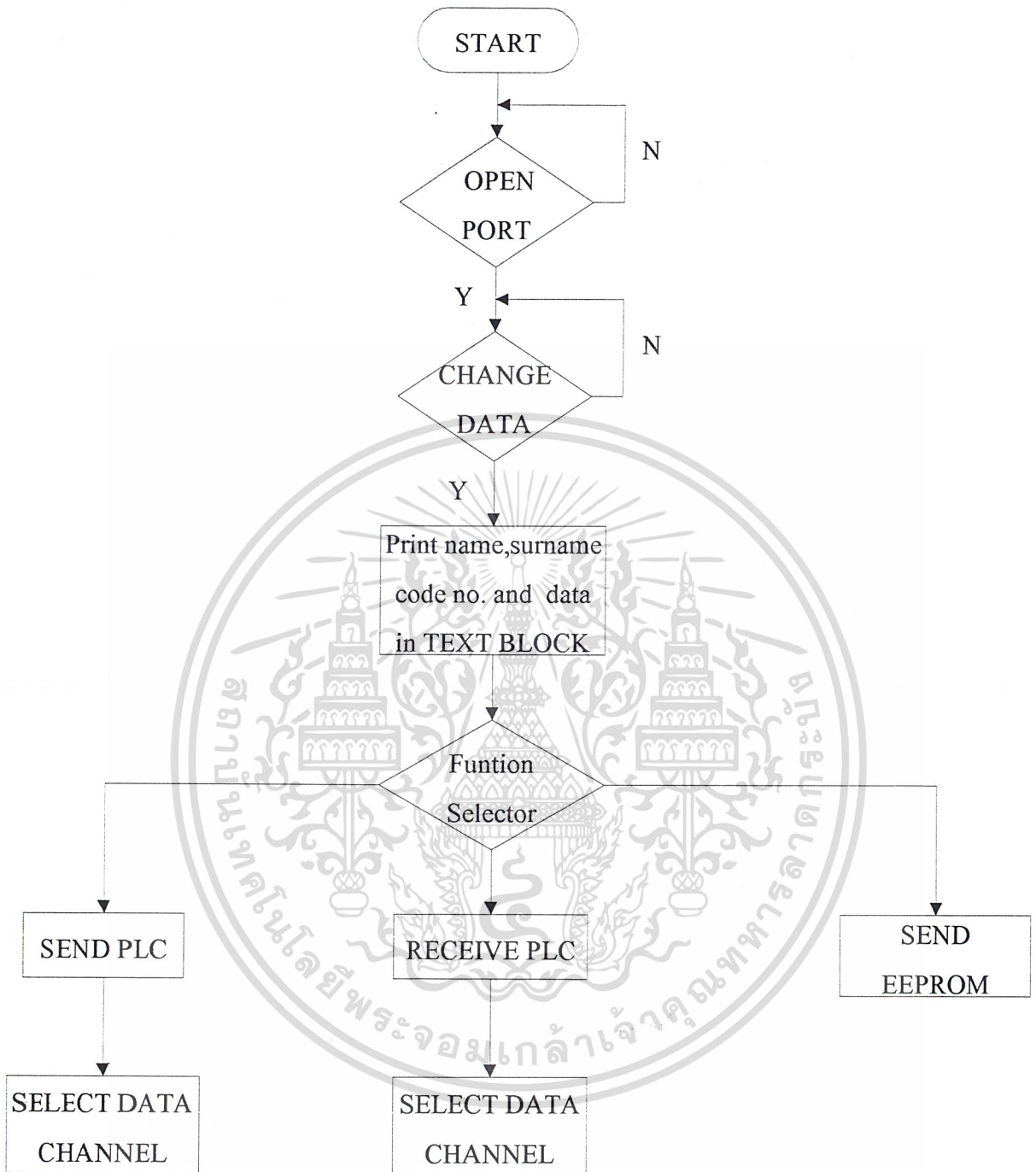
ความต้องการของระบบ VB5

ความต้องการของระบบที่จะใช้ VB5 มีความต้องการดังต่อไปนี้

- ระบบปฏิบัติการ Microsoft Windows NT3.51 หรือ ใหม่กว่า
- หน่วยประมวลผลกลางรุ่น 80486 หรือสูงกว่า
- เนื้อที่ ฮาร์ดดิสก์อย่างน้อย 50 เมกกะไบต์
- ต้องการ CD-ROM ไดรฟ์
- การ์ดจอ VGA หรือสูงกว่า
- ROM อย่างน้อย 16 เมกกะไบต์

หลักการของการทำงานเมื่อรันโปรแกรมแล้วจะเป็นดัง Flow Chart ดังรูปที่ 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 Flow Chart หลักการทำงานของโปรแกรม

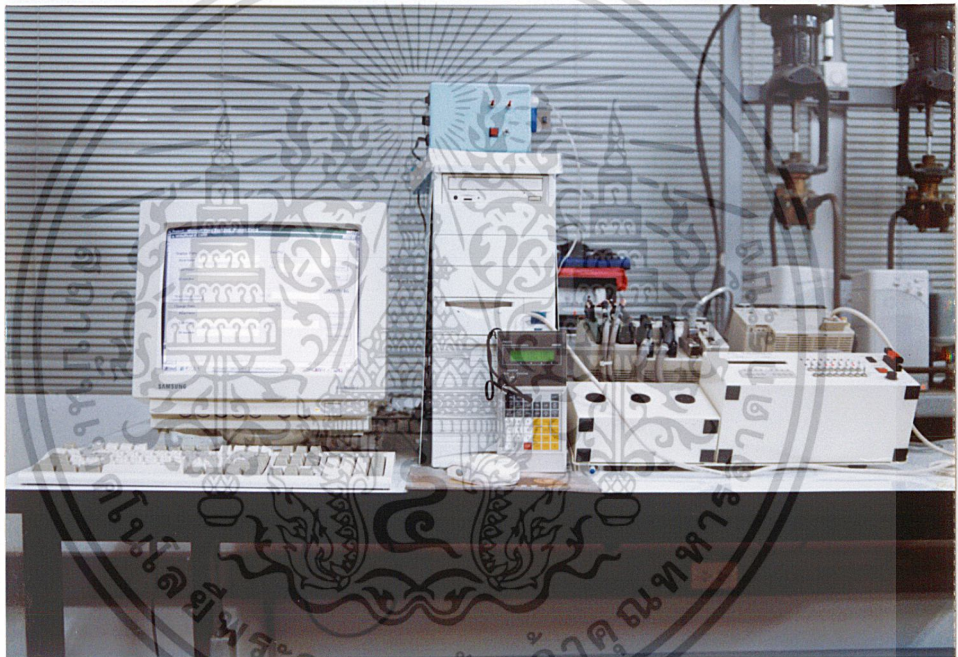
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลอง

การทดลองโปรแกรมในส่วนที่เขียนลงใน EPROM เพื่ออ่าน/เขียนข้อมูลลงในบัตรนั้น ได้ทำการทดลองโดยใช้โปรแกรมติดต่อทางพอร์ทอนุกรมกับ Computer คือโปรแกรม PCTOOLS เพื่อใช้ส่งข้อมูลออกมาทางพอร์ท COM 1 มาเข้าที่ตัวเครื่องและแสดงข้อมูลอ่านออกมาจากบัตร การทดลองในช่วงนี้จะยังไม่มีการส่งข้อมูล หรือ รับข้อมูลจาก PLC

เมื่อโปรแกรมทั้งสองส่วนเสร็จจึงเริ่มทำการทดลองการใช้งานจริง เมื่อทำการทดลองต้องต่ออุปกรณ์ต่าง ๆ ให้เรียบร้อย เช็คสายสัญญาณให้ถูกต้องตามรูปที่ 4.1

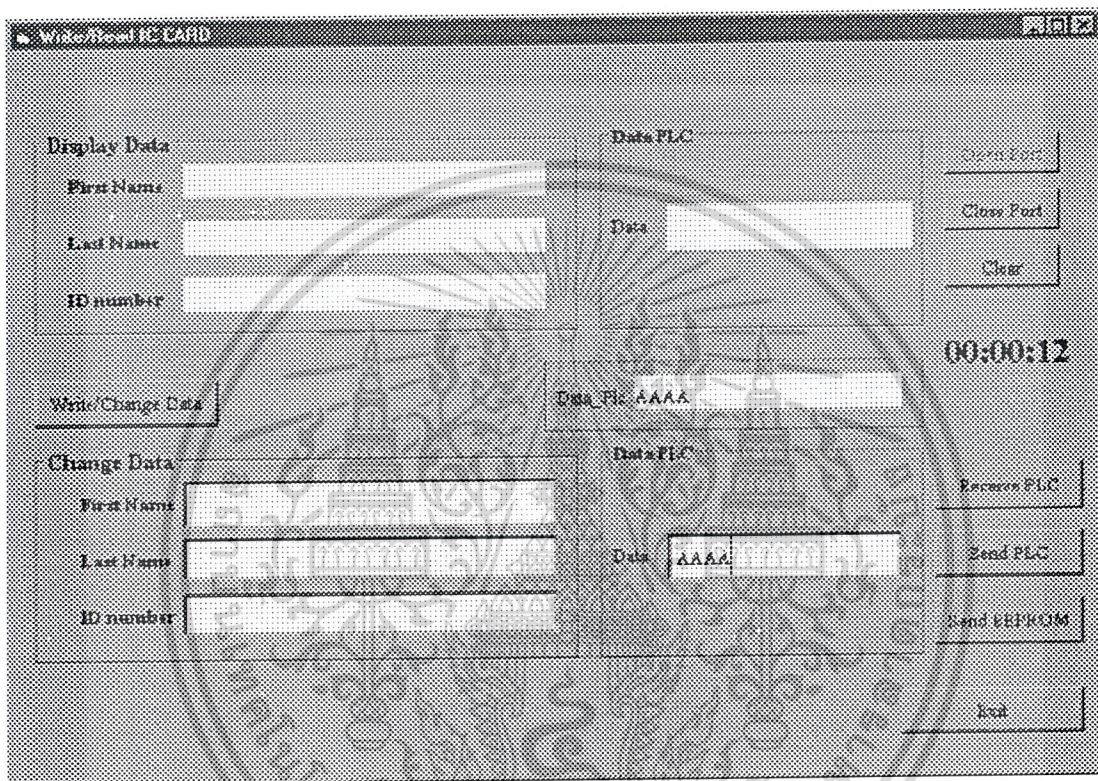


รูปที่ 4.1 การต่ออุปกรณ์ทั้งหมดเมื่อทำการทดลอง

- ต่อสายสัญญาณ RS232 จากเครื่องเข้า Port COM 1 ของ PC
- ต่อสายสัญญาณ RS232 จาก PLC เข้า Port COM 2 ของ PC
- เปิดเครื่อง เสียบบัตร IC Card ใน Socket ให้ถูกต้อง
- เปิด PLC เข้าโหมดโปรแกรมและ Monitor ดูที่ Channel ที่ต้องการอ่าน หรือ เขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เปิดคอมพิวเตอร์เข้าโปรแกรม PROJECT.EXE ที่เขียนด้วยภาษา Visual Basic จะเริ่มเข้าสู่หน้าต่างหลักของโปรแกรมดังรูปที่ 4.2



รูปที่ 4.2 หน้าต่างหลักของโปรแกรม PROJECT.EXE

- คลิกที่ปุ่ม Open Port จากนั้นจะสามารถเริ่มทำงานกับ PLC หรือ Module ได้ โปรแกรมจะเริ่มนับเวลาในการทำงานหรือใช้งาน การจับเวลามีไว้กรณีที่ต้องการกำหนดเวลาในการใช้งานของผู้ที่ถือบัตรแต่ละคน และสามารถเริ่มการทำงานในขั้นตอนต่อไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ถ้าคลิกที่ปุ่ม Write / Change Data หน้าต่างส่วนที่ทำการเปลี่ยนแปลงค่าจะปรากฏขึ้นดังรูปที่ 4.3 หากต้องการที่จะเขียนข้อมูลลงในบัตรก็ต้องตั้งสวิทช์ Read / Write บนตัวเครื่องไปที่ตำแหน่ง Write และกด Enter เครื่องจะรอรับค่าที่ส่งมาจากพอร์ต จากนั้นทำการป้อนข้อมูลลงในหน้าต่างส่วน Change Data ข้อมูลที่ป้อนลงในบัตรจะประกอบไปด้วย ชื่อ นามสกุล รหัส และ Data (ข้อมูลที่จะสามารถส่งให้ PLC ได้ ต้องเป็นเลขฐานสิบหกจำนวน 4, 8 หรือ 12 Byte ตามจำนวน Channel ที่ต้องการป้อน ในรูปที่ 4.3 คือ ชื่อ : สิทธิพร , นามสกุล : อานามนารถ , รหัส : 39012111 , Data : BBBB) จากนั้นคลิกที่ปุ่ม Send EEPROM ข้อมูลทั้งหมดก็จะถูกเขียนลงในบัตร
- หากต้องการอ่านข้อมูลในบัตรก็ต้องตั้งสวิทช์ Read / Write บนตัวเครื่องไปที่ตำแหน่ง Read และกด Enter เครื่องจะอ่านข้อมูลจากบัตรและส่งออกมาทางพอร์ต (ดังรูปที่ 4.3 คือ ชื่อ : ภูริน , นามสกุล : วีระวัฒนาเดช , รหัส : 39012099 Data : 0123) หน้าต่างส่วน Display Data ก็จะแสดงข้อมูลที่มีอยู่ในบัตรออกมา

The screenshot shows a software interface titled "Write/Read IC CARD". It is split into two main functional areas:

- Display Data (Top Left):** Shows the information currently read from the IC card.
 - First Name: ภูริน
 - Last Name: วีระวัฒนาเดช
 - ID number: 39012099
 - Data PLC: 0123
- Change Data (Bottom Left):** Shows the information to be written to the IC card.
 - First Name: สิทธิพร
 - Last Name: อานามนารถ
 - ID number: 39012111
 - Data PLC: BBBB

On the right side of the interface, there are several control buttons: "Send PLC", "Receive PLC", "Send EEPROM", and "End". A digital timer at the top right displays "00:00:38".

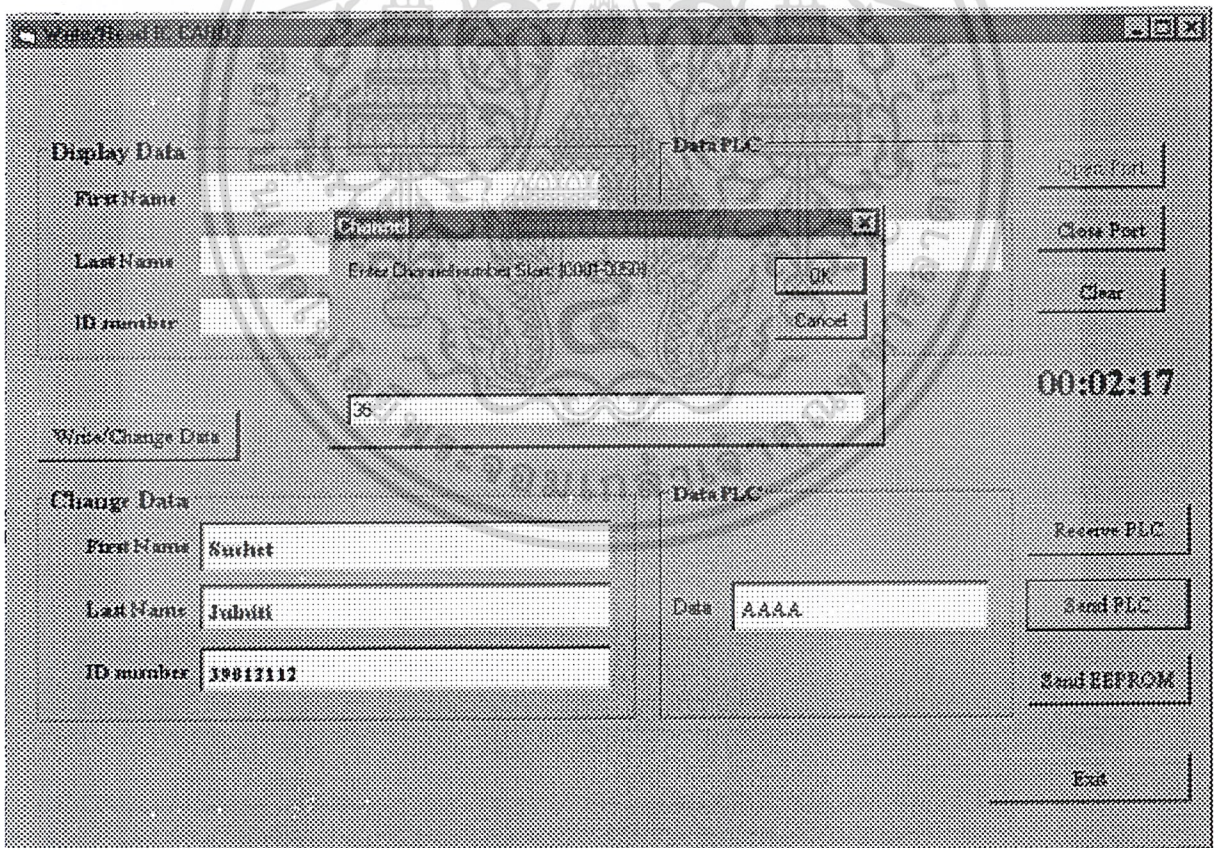
รูปที่ 4.3 ภาพหน้าต่างขณะทำการอ่าน / เขียนข้อมูลลงใน EEPROM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การอ่าน / เขียนข้อมูลลงในหน่วยความจำของ PLC จะมี 2 กรณีคือ

หากต้องการนำข้อมูลส่วน Data เขียนลงในหน่วยความจำของ PLC ก็ทำได้โดยการคลิกที่ปุ่ม Send PLC จะปรากฏหน้าต่าง Channel ขึ้นเพื่อให้เลือกความต้องการส่ง Data ไปยังหน่วยความจำในตำแหน่งใด (จากรูปที่ 4.4 กำหนดให้ส่งไปที่ Channel 35) แล้วคลิก OK โปรแกรมจะนำเอา Data ที่กำหนด (จากรูปที่ 4.4 คือ AAAA) มารวมกับส่วนต่าง ๆ ในรูปแบบ Command Block ของ Protocol ที่กำหนด และส่งออกทางพอร์ต COM2 Data จะถูกส่งออกไปเก็บไว้ยัง PLC Channel ละ 4 Byte ถ้า Data มาไม่ครบก็จะถูกตัดทิ้ง

หากต้องการอ่านค่าข้อมูลในหน่วยความจำของ PLC ก็คลิกที่ปุ่ม Receive PLC จะปรากฏหน้าต่าง Channel เพื่อให้เลือกตำแหน่งหน่วยความจำที่ต้องการอ่านข้อมูล เมื่อใส่ค่าที่ต้องการแล้วคลิกที่ OK โปรแกรม จะส่งนำค่า Channel ที่กำหนดไปรวมกับส่วนต่าง ๆ ในรูปแบบ Command Block เพื่ออ่านข้อมูลในตำแหน่งที่กำหนด เมื่อ PLC ได้รับคำสั่งในการอ่านข้อมูลจะส่ง Respond Block ออกมาแล้ว จากนั้นโปรแกรมจะแยกเอาเฉพาะส่วนของข้อมูลออกมาแสดงผลที่หน้าต่าง Data_PLC ดังรูปที่ 4.2



รูปที่ 4.4 หน้าต่าง Channel เมื่อทำการติดต่อกับ PLC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลองและข้อเสนอแนะ

สรุปผลการทดลอง

โครงการและปริญญานิพนธ์เรื่อง เครื่องอ่าน / เขียนข้อมูล โดยใช้ EEPROM นี้จัดทำเพื่อเป็นเครื่องต้นแบบและใช้เป็นแนวทางพัฒนาให้มีคุณภาพและได้มาตรฐานสามารถนำไปประยุกต์ใช้งานให้เกิดประโยชน์ยิ่งขึ้นต่อไป โดยเครื่องที่สร้างขึ้นมานี้ได้ใช้การสื่อสารข้อมูลแบบอนุกรมด้วยมาตรฐาน RS-232 และทำการอ่านเขียนข้อมูลลงใน EEPROM # 93C46 โดยนำมาทำเป็นบัตร IC Card ซึ่งใช้ CPU # 8031 เป็นตัวทำการอ่านเขียนข้อมูลพร้อมทั้งรับส่งข้อมูลกับ PC และสามารถนำข้อมูลดังกล่าวไปเขียนลงในหน่วยความจำของ PLC โดยใช้โปรแกรม Visual Basic อยู่บน PC ซึ่งสามารถนำไปประยุกต์ใช้ในงานอุตสาหกรรมได้อย่างกว้างขวาง เช่น บัตรแต่ละใบก็จะเก็บข้อมูลเฉพาะไว้ เมื่อมีการนำบัตรใบ 1 มาใช้ก็จะเป็นการสั่งให้เครื่อง PLC ทำงานตามโปรแกรมย่อยที่ 1 ถ้าใช้บัตรอีกใบก็จะไปทำงานตามโปรแกรมย่อยอีกโปรแกรมหนึ่ง

ข้อเสนอแนะ

บัตรนี้ใช้ EEPROM ที่มีขายอยู่ทั่วไปสามารถหาชื่อ Data Sheet ได้ง่ายจึงสามารถนำไปอ่าน / เขียนข้อมูล ได้ถ้ามีการป้อนสัญญาณที่ถูกต้องให้กับ IC ดังนั้นจึงยังไม่มีความปลอดภัยเพียงพอในการนำไปใช้งานที่ต้องการเก็บข้อมูลที่เป็นส่วนตัว หรือข้อมูลไม่อาจเปิดเผยได้ แต่ถ้าต้องความปลอดภัยในการเก็บข้อมูลก็ควรที่จะเขียนโปรแกรมที่เป็น Security เพื่อป้องกันการแก้ไขข้อมูลโดยบุคคลอื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. รามินเคอร์ ศรีกิจจาภรณ์, คู่มือการใช้ Visual/Basic สำหรับวินโดวส์ กรุงเทพมหานคร : บริษัท ซีเอ็ดยูเคชั่น จำกัด 2531
2. สุพรรณ กุลาพาณิชย์, Programmable Controller เทคนิคและการทำงานเบื้องต้น พิมพ์ครั้งที่ 2 กรุงเทพมหานคร : บริษัท ออมร่อน ตรีศักดิ์ จำกัด 2533
3. ศศ. มนต์ชัย เทียนทอง, การโปรแกรมภาษา กรุงเทพมหานคร : โรงพิมพ์สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ 2535
4. สุเจตน์ จันทรัมย์, ไมโครคอนโทรลเลอร์ซีพเดียว 8051 พิมพ์ครั้งที่ 1 กรุงเทพมหานคร : วิทยาลัยมหานคร 2535



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมภาษา C ที่อัปเดตลงใน EPROM

```

/*****
/*          PROGRAM IC CARD 8031          */
*****/

#pragma debug objectextend code

#include<reg51.h>
#include<absacc.h>
#include<stdio.h>

/*****
/*          SET BIT PORT 1          */
*****/

sbit clk =P1^0;
sbit cs  =P1^1;
sbit di  =P1^2;
sbit out =P1^3;
sbit plc_com=P1^5;
sbit sensor_card=P1^4;
sbit read_write=P1^6;
sbit enter=P1^7;

/*****
/*          FUNCTION          */
*****/

void serial(void);
void clock(void);
void re_data(void);
char re_dat(int);
void wr_data(void);
void wr_dat(int,char);
void wr_enable(void);
```

สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
void wr_disable(void);
```

```
void erase(int);
```

```
int x;
```

```
/**/
```

```
/*          CLOCK          */
```

```
/**/
```

```
void clock(void)
```

```
{
```

```
    clk=0;
```

```
    clk=1;
```

```
}
```

```
/**/
```

```
/*          READ DATA EEPROM          */
```

```
/**/
```

```
char re_dat(int address)
```

```
{
```

```
    int i,j;
```

```
    char cod;
```

```
    cod=0;
```

```
    di =0;
```

```
    clk=0;
```

```
    cs =0;
```

```
    out=1;
```

```
    cs =1;
```

```
    clock();
```

```
    di=1;
```

```
    clock();
```

```
    di=1;
```

```
    clock();
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

di=0;
clock();
for(i=5;i>=0;i--)
{
di=(address>>i)&1;
clk=0;
clk=1;
}
clock();
for(i=15;i>=0;i--)
{
clk=1;
clk=0;
j=out;
cod=j<<i;
}
clock();
cs =0;
clock();
cs=1;
di =0;
clk=0;
return(cod);
}
/*****
/*          WRITE DATA EEPROM          */
*****/
void wr_dat(int address,char value)
{

```



int i;นี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

di=0;
clk=0;
cs=0;
out=1;
cs=1;
clock();
di=1;
clock();
di=0;
clock();
di=1;
clock();
for(i=5;i>=0;i--)
{
di=(address>>i)&1;
clk=0;
clk=1;
}
for(i=15;i>=0;i--)
{
di=(value>>i)&1;
clk=0;
clk=1;
}
cs=0;
clock();
clock();
cs=1;
clock();
clock();

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

while(!out)clock();

clock();

cs =0;

clk=0;

di =0;

clock();

}

/*****

/*          ERASE EEPROM          */

*****/

void erase(int address)
{
    int i;
    di=0;
    clk=0;
    cs =0;
    out=1;
    cs =1;
    clock();
    di =1;
    clock();
    di =1;
    clock();
    di =1;
    clock();
    for(i=5;i>=0;i--)
    {
        di=(address>>i)&1;
        clk=0;
        clk=1;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}
clock();
clock();
cs=0;
clock();
cs=1;
clock();
while(!out);clock();
cs=0;
clk=0;
di=0;
}
/*****
/*      WRITE_ENABLE EEPROM      */
/*****
void wr_enable(void)
{
di=0;
clk=0;
cs=0;
out=1;
cs=1;
clock();
di=1;
clock();
di=0;
clock();
clock();
di=1;
clock();

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

clock();
clock();
clock();
clock();
clock();
cs =0;
di =0;
clk=0;
}
/*****
*/
WRITE DISABLE EEPROM
*/
/*****
void wr_disable(void)
{
di =0;
clk=0;
cs =0;
out=1;
cs =1;
clock();
di =1;
clock();
di =0;
clock();
clock();
di =0;
clock();
clock();
clock();
clock();

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

clock();

clock();

cs =0;

clk=0;

}

/*****

/*          THANSMITION DATA COMPUTER & 8031          */

*****/

void wr_data(void)
{
int i;
char read_d[60];
serial();
for(i=0;i<x-1;i++)
{
read_d[i]=re_dat(i);
TI=0;
SBUF=read_d[i];
while(!TI);
}
}

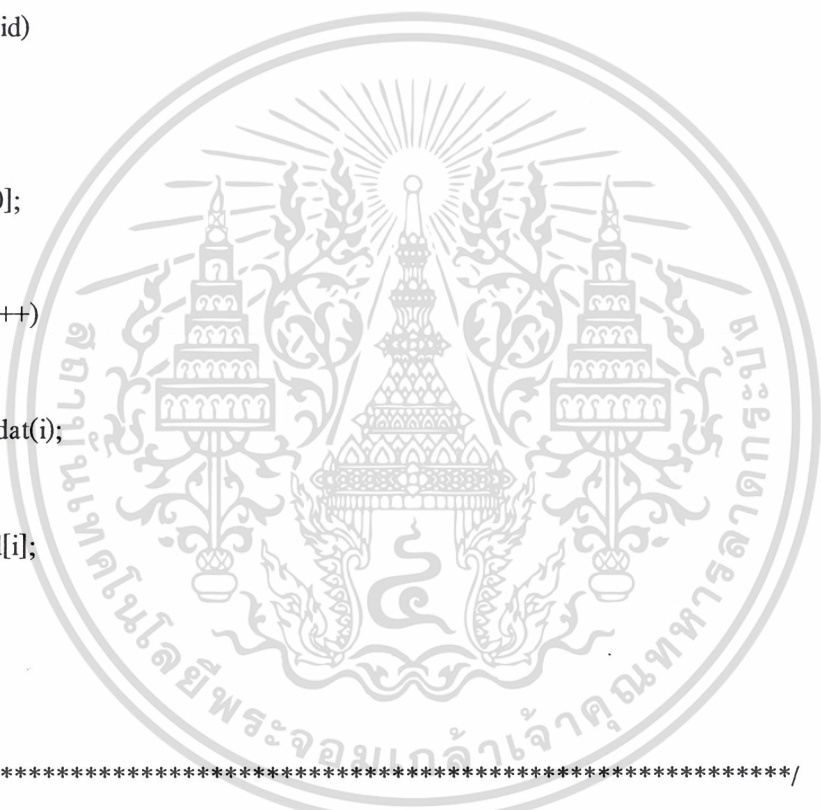
/*****

/*          RECEIVE DATA COMPUTER & 8031          */

*****/

void re_data(void)
{
int i;
char cod[60];
serial();

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

do
{
while(!RI);
cod[x]=SBUF;
RI=0;
x=x+1;
}
while(cod[x-1]!='\n');
wr_enable();
for(i=0;i<x-1;i++)
{
erase(i);
wr_dat(i,cod[i]);
}
wr_disable();
while(!RI);
}

/*****
*/
THANSMTION DATA PLC & 8031
*/
/*****

/*void wr_dataPLC(void)
{
int i;
char read_PLC[60];
Send[16]="@00WR01000120Fcs*";
serial();
for(i=0;i<16;i++)
{
TI=0;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SBUF=Send[i];
while(!TI);
}
for(i=0;i<x-1;i++)
{
read_PLC[i]=re_dat(i);
TI=0;
SBUF=read_PLC[i];
while(!TI);
}
} */
/*****
/*          RECEIVE DATA PLC & 8031          */
/*****
/*void re_dataPLC(void)
{
int i;
char Send[16]="@00RR01000002Fcs*";
char codPLC[60];
serial();
x=0;
for(i=0;i<16;i++)
{
TI=0;
SBUF=Send[i];
while(!TI);
}
do
{
while(!RI);

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

cod[x]=SBUF;
RI=0;
x=x+1;
}
while(x<22);
wr_enable();
for(i=0;i<x-1;i++)
{
erase(i);
wr_dat(i,cod[i]);
}
wr_disable();
while(!RI);
} */
/*****
/*
SERIAL PORT
*/
*****/
void serial(void)
{
TMOD = 0x20;
TCON = 0x41;
TH1 = 0xFD;
SCON = 0x52;
TR1 = 1;
}
/*****
/*
MAIN
*/
*****/
main()

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

out=1;
di=0;
cs=0;
clk=0;
for(;;)
{
if(sensor_card==0 /*&& plc_com==1*/ && read_write==1 && enter==0)
{
re_data();
}
if(sensor_card==0 /*&& plc_com==1*/ && read_write==0 && enter==0)
{
wr_data();
}
/*if(sensor_card==0 && plc_com==0 && read_write==1 && enter==0)
{
re_dataPLC();
}
if(sensor_card==0 && plc_com==0 && read_write==0 && enter==0)
{
wr_dataPLC();
}
*/
}
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม Visual Basic ที่เขียนบน Computer

Dim StartTime As Date

Dim Data As Variant

Dim Data_ReceivePlc As Variant

Dim data_s As Variant

Dim FName As Variant

Dim LName As Variant

Dim ID As Variant

Dim DataPLC As Variant

Dim FName1 As Variant

Dim LName1 As Variant

Dim ID1 As Variant

Dim DataPLC1 As Variant

Dim Channel As String

Dim FCS As String

Private Sub ChangeData_Click()

Frame2.Visible = True

Frame4.Visible = True

Send.Enabled = True

Clear.Enabled = True

End Sub

Private Sub Clear_Click()

Text1.Text = ""

Text2.Text = ""

Text3.Text = ""

Text4.Text = ""

Label2.Caption = ""

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Label3.Caption = ""  
Label4.Caption = ""  
Label5.Caption = ""  
Label15.Caption = ""  
End Sub
```

```
Private Sub ClosePort_Click()
```

```
StopTiming
```

```
If MSCComm1.PortOpen = True Then
```

```
    MSCComm1.PortOpen = False
```

```
End If
```

```
ChangeData.Enabled = False
```

```
Frame2.Visible = False
```

```
Frame4.Visible = False
```

```
Frame5.Visible = False
```

```
Send.Enabled = False
```

```
SendPLC.Enabled = False
```

```
Receive.Enabled = False
```

```
Openport.Enabled = True
```

```
Label1.Caption = ""
```

```
End Sub
```

```
Private Sub Exit_Click()
```

```
End
```

```
End Sub
```

```
Private Sub Form_Load()
```

```
frmmain.Move (Screen.Width - Width) / 2, (Screen.Height - Height) / 2
```

```
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Private Sub MSComm1_OnComm()
    Dim a, b, c, w, x, y, z As Integer
    Dim d As Variant
    d = ""
    delay
    d = MSComm1.Input
    delay
    a = InStr(1, d, "$", 0)
    If a <> 0 Then
        b = Mid(d, a + 1, 2)
        Data = Mid(d, a, b - 2)
        MSComm1.PortOpen = False
        x = 3
        y = InStr(1, Data, "!", 0)
        z = InStr(1, Data, "@", 0)
        w = InStr(1, Data, "#", 0)
        If w < z Then
            w = z + 9
        End If
        If w > z > y > x Then
            Label2.Caption = Mid(Data, x + 1, y - x - 1)
            FName = Label2.Caption
            Label3.Caption = Mid(Data, y + 1, z - y - 1)
            LName = Label3.Caption
            Label4.Caption = Mid(Data, z + 1, w - z - 1)
            ID = Label4.Caption
            Label5.Caption = Mid(Data, w + 1, b - w - 1)
            DataPLC = Label5.Caption
            Openport.Enabled = True
            Timer2.Enabled = True

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Else
    MsgBox "Error Data", vbOKOnly
End If

Else
    MsgBox "Error Data", vbOKOnly
End If

End Sub

```

```

Private Sub MSComm2_OnComm()
    Dim instring As String
    instring = MSComm2.Input
    Data_ReceivePlc = Mid(instring, 8, 12)
    MSComm2.PortOpen = False
    Frame5.Visible = True
    Label15.Caption = Data_ReceivePlc
    Receive.Enabled = True
    SendPLC.Enabled = True
End Sub

```

```

Private Sub Openport_Click()
    If MSComm1.PortOpen = False Then
        MSComm1.PortOpen = True
    End If
    MSComm1.RThreshold = 20
    StartTiming
    ChangeData.Enabled = True
    SendPLC.Enabled = True
    Receive.Enabled = True
    Openport.Enabled = False

```

End Sub

เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Private Sub Receive_Click()
    Dim word As String
    Channel = InputBox$("Enter Channel number Start: (0001-0050)", "Channel")
    If Channel = "" Then
        Channel = "0001"
    ElseIf Len(Channel) = 1 Then
        Channel = "000" + Channel
    ElseIf Len(Channel) = 2 Then
        Channel = "00" + Channel
    ElseIf Len(Channel) = 3 Then
        Channel = "0" + Channel
    End If
    If MSComm2.PortOpen = False Then
        MSComm2.PortOpen = True
    End If
    MSComm2.RThreshold = 23
    word = "@00RR" + Channel + "0003"
    FCSloop (word)
    MSComm2.Output = word + FCS + "*" + Chr$(13) + Chr$(10)
    Channel = ""
    Receive.Enabled = False
    SendPLC.Enabled = False

End Sub

```

```

Private Sub Send_Click()

```

```

    Dim x, y, z, inspect As Variant

```

```

    If MSComm1.PortOpen = False Then

```

```

        MSComm1.PortOpen = True

```

End If เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MSComm2.Output = word + FCS + "*" + Chr$(13) + Chr$(10)
Channel = ""
MSComm2.PortOpen = False
Else
    MsgBox "ERROR PLC DATA", vbOKOnly
End If
DataPLC = ""
If Text4.Text <> "" Then
    DataPLC = Trim(Text4.Text)
End If
End Sub

Private Sub Text1_Change()
    Send.Enabled = True
    FName1 = Trim(Text1.Text)
    If FName1 = "" Then
        FName1 = FName
    End If
End Sub

Private Sub Text2_Change()
    Send.Enabled = True
    LName1 = Trim(Text2.Text)
    If LName1 = "" Then
        LName1 = LName
    End If
End Sub

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Private Sub Text3_Change()
```

```
Send.Enabled = True
```

```
ID1 = Trim(Text3.Text)
```

```
If ID1 = "" Then
```

```
    ID1 = ID
```

```
End If
```

```
End Sub
```

```
Private Sub Text4_Change()
```

```
Send.Enabled = True
```

```
DataPLC1 = Trim(Text4.Text)
```

```
If DataPLC1 = "" Then
```

```
    DataPLC1 = DataPLC
```

```
End If
```

```
DataPLC = DataPLC1
```

```
End Sub
```

```
Private Sub Timer1_Timer()
```

```
Label1.Caption = Format(Now - StartTime, "hh:mm:ss")
```

```
End Sub
```

```
Private Sub StartTiming()
```

```
StartTime = Now
```

```
Timer1.Enabled = True
```

```
End Sub
```

```
Private Sub StopTiming()
```

```
Timer1.Enabled = False
```

```
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Private Sub FCSloop(word As String)
```

```
Dim b, c As Integer
```

```
b = Len(word)
```

```
c = 0
```

```
For b = 0 To b - 1
```

```
    c = c Xor Asc(Mid(word, b + 1, 1))
```

```
Next b
```

```
FCS = Hex(c)
```

```
If Len(FCS) = 1 Then
```

```
    FCS = "0" + FCS
```

```
End If
```

```
End Sub
```

```
Private Sub delay()
```

```
Dim x As Variant
```

```
For x = 0 To 150000
```

```
Next x
```

```
End Sub
```

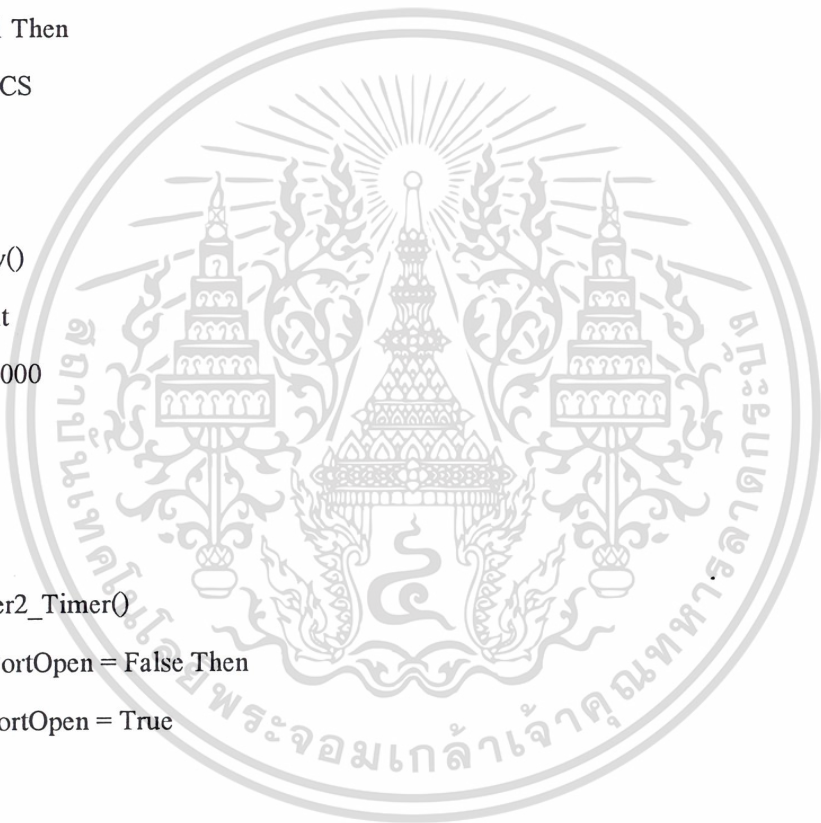
```
Private Sub Timer2_Timer()
```

```
If MSComr1.PortOpen = False Then
```

```
    MSComm1.PortOpen = True
```

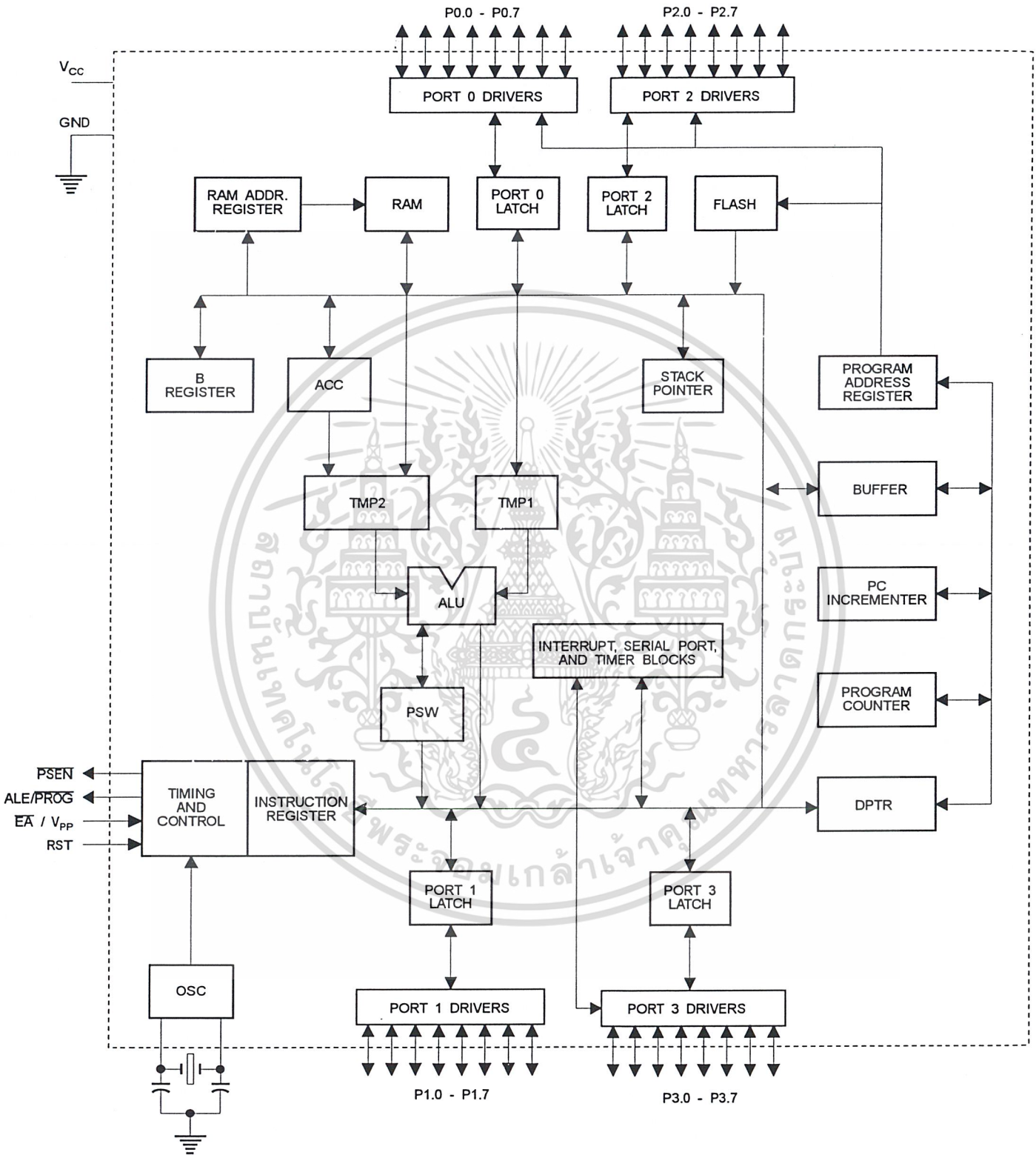
```
End If
```

```
End Sub
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น **AT89C51**

Description (Continued)

The AT89C51 provides the following standard features: 4 Kbytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Description

V_{CC}
Supply voltage.

GND
Ground.

Port 0
Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1
Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and program verification.

Port 2
Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX

@ DPTR). In this application it uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.
Port 3

Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

| Port Pin | Alternate Functions |
|----------|--|
| P3.0 | RXD (serial input port) |
| P3.1 | TXD (serial output port) |
| P3.2 | $\overline{\text{INT0}}$ (external interrupt 0) |
| P3.3 | $\overline{\text{INT1}}$ (external interrupt 1) |
| P3.4 | T0 (timer 0 external input) |
| P3.5 | T1 (timer 1 external input) |
| P3.6 | $\overline{\text{WR}}$ (external data memory write strobe) |
| P3.7 | $\overline{\text{RD}}$ (external data memory read strobe) |

Port 3 also receives some control signals for Flash programming and programming verification.

RST
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/ $\overline{\text{PROG}}$
Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{PROG}}$) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{\text{PSEN}}$
Program Store Enable is the read strobe to external program memory.

การศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้าน (continued)

Pin Description (Continued)

When the AT89C51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{EA}}/\text{V}_{\text{PP}}$

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming, for parts that require 12-volt V_{PP} .

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

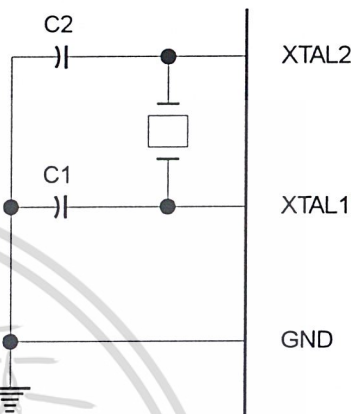
Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this

mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

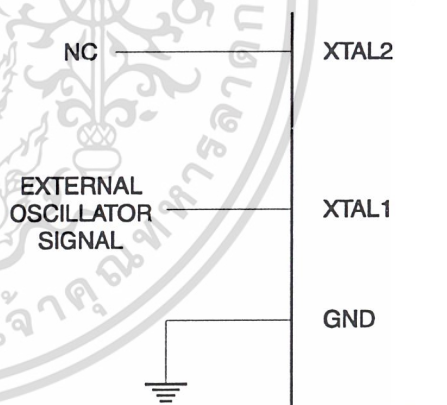
It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hard-

Figure 1. Oscillator Connections



Notes: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



Status of External Pins During Idle and Power Down

| Mode | Program Memory | ALE | $\overline{\text{PSEN}}$ | PORT0 | PORT1 | PORT2 | PORT3 |
|------------|----------------|-----|--------------------------|-------|-------|---------|-------|
| Idle | Internal | 1 | 1 | Data | Data | Data | Data |
| Idle | External | 1 | 1 | Float | Data | Address | Data |
| Power Down | Internal | 0 | 0 | Data | Data | Data | Data |
| Power Down | External | 0 | 0 | Float | Data | Data | Data |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้ง **AT89C51** ด้

ware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before Vcc

is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of \overline{EA} be in agreement with the current logic level at that pin in order for the device to function properly.

Lock Bit Protection Modes

| Program Lock Bits | | | | |
|-------------------|-----|-----|-----|---|
| | LB1 | LB2 | LB3 | Protection Type |
| 1 | U | U | U | No program lock features. |
| 2 | P | U | U | MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, EA is sampled and latched on reset, and further programming of the Flash is disabled. |
| 3 | P | P | U | Same as mode 2, also verify is disabled. |
| 4 | P | P | P | Same as mode 3, also external execution is disabled. |

Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (Vcc) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

| | V _{PP} = 12 V | V _{PP} = 5 V |
|---------------|--|--|
| Top-Side Mark | AT89C51 xxxx yyww | AT89C51 xxxx-5 yyww |
| Signature | (030H)=1EH (031H)=51H (032H)=FFH | (030H)=1EH (031H)=51H (032H)=05H |

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

Programming Algorithm: Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12 V for the high-voltage programming mode.
5. Pulse ALE/ \overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an at

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาดูเท่านั้น มิใช่ให้ใช้เพื่อประโยชน์ทางการค้า

ไม่ได้รับการคุ้มครอง ลิขสิทธิ์นี้สงวนไว้ด้วยตนเอง AT&MEL ง่ายอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Programming the Flash (Continued)

tempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/PROG low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H,

031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(030H) = 1EH indicates manufactured by Atmel

(031H) = 51H indicates 89C51

(032H) = FFH indicates 12 V programming

(032H) = 05H indicates 5 V programming

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

| Mode | RST | PSEN | ALE/ PROG | EA/ V _{PP} | P2.6 | P2.7 | P3.6 | P3.7 | | |
|---------------------|---------|------|--------------|------------------------|---------|-------|------|-------|---|---|
| Write Code Data | H | L | | H/12V ⁽¹⁾ | L | H | H | H | | |
| Read Code Data | H | L | H | H | L | L | H | H | | |
| Write Lock | Bit - 1 | L | | H/12V | H | H | H | H | | |
| | | | Bit - 2 | L | | H/12V | H | H | L | L |
| | | | | | Bit - 3 | L | | H/12V | H | L |
| Chip Erase | H | L | | H/12V | | | H | L | L | L |
| Read Signature Byte | H | L | H | H | L | L | L | L | | |

Notes: 1. The signature byte at location 032H designates whether V_{PP} = 12 V or V_{PP} = 5 V should be used to enable programming.

2. Chip Erase requires a 10 ms $\overline{\text{PROG}}$ pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ห้าม AT89C51

Figure 3. Programming the Flash

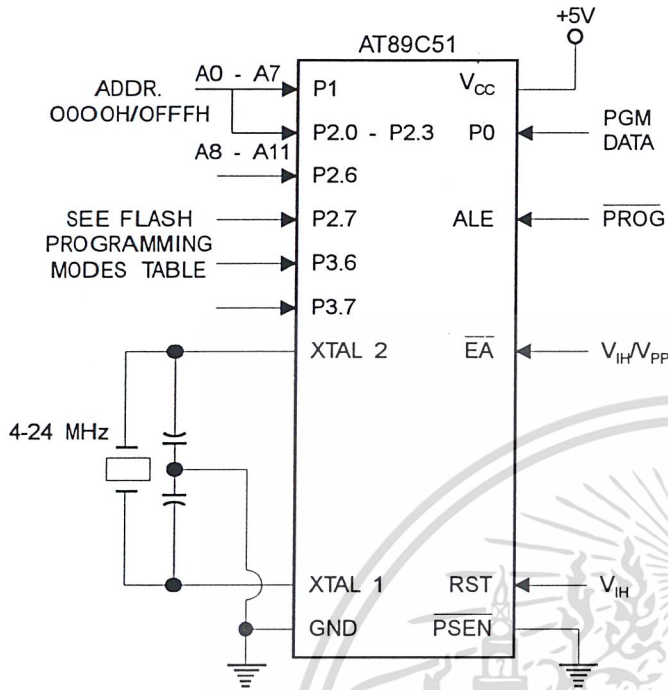
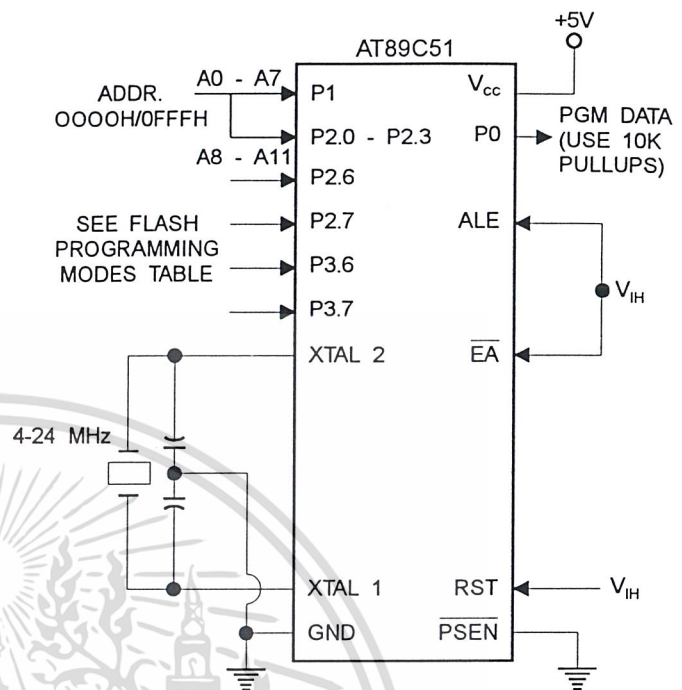


Figure 4. Verifying the Flash



Flash Programming and Verification Characteristics

TA = 21°C to 27°C, VCC = 5.0 ± 10%

| Symbol | Parameter | Min | Max | Units |
|----------------------------------|---|---------------------|---------------------|-------|
| V _{PP} ⁽¹⁾ | Programming Enable Voltage | 11.5 | 12.5 | V |
| I _{PP} ⁽¹⁾ | Programming Enable Current | | 1.0 | mA |
| 1/t _{CLCL} | Oscillator Frequency | 4 | 24 | MHz |
| t _{AVGL} | Address Setup to $\overline{\text{PROG}}$ Low | 48t _{CLCL} | | |
| t _{GHAX} | Address Hold After $\overline{\text{PROG}}$ | 48t _{CLCL} | | |
| t _{DVGL} | Data Setup to $\overline{\text{PROG}}$ Low | 48t _{CLCL} | | |
| t _{GHDX} | Data Hold After $\overline{\text{PROG}}$ | 48t _{CLCL} | | |
| t _{EHSH} | P2.7 ($\overline{\text{ENABLE}}$) High to V _{PP} | 48t _{CLCL} | | |
| t _{SHGL} | V _{PP} Setup to $\overline{\text{PROG}}$ Low | 10 | | μs |
| t _{GHSL} ⁽¹⁾ | V _{PP} Hold After $\overline{\text{PROG}}$ | 10 | | μs |
| t _{GLGH} | $\overline{\text{PROG}}$ Width | 1 | 110 | μs |
| t _{AVQV} | Address to Data Valid | | 48t _{CLCL} | |
| t _{ELQV} | $\overline{\text{ENABLE}}$ Low to Data Valid | | 48t _{CLCL} | |
| t _{EHQV} | Data Float After $\overline{\text{ENABLE}}$ | 0 | 48t _{CLCL} | |
| t _{GHBL} | $\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low | | 1.0 | μs |
| t _{WC} | Byte Write Cycle Time | | 2.0 | ms |

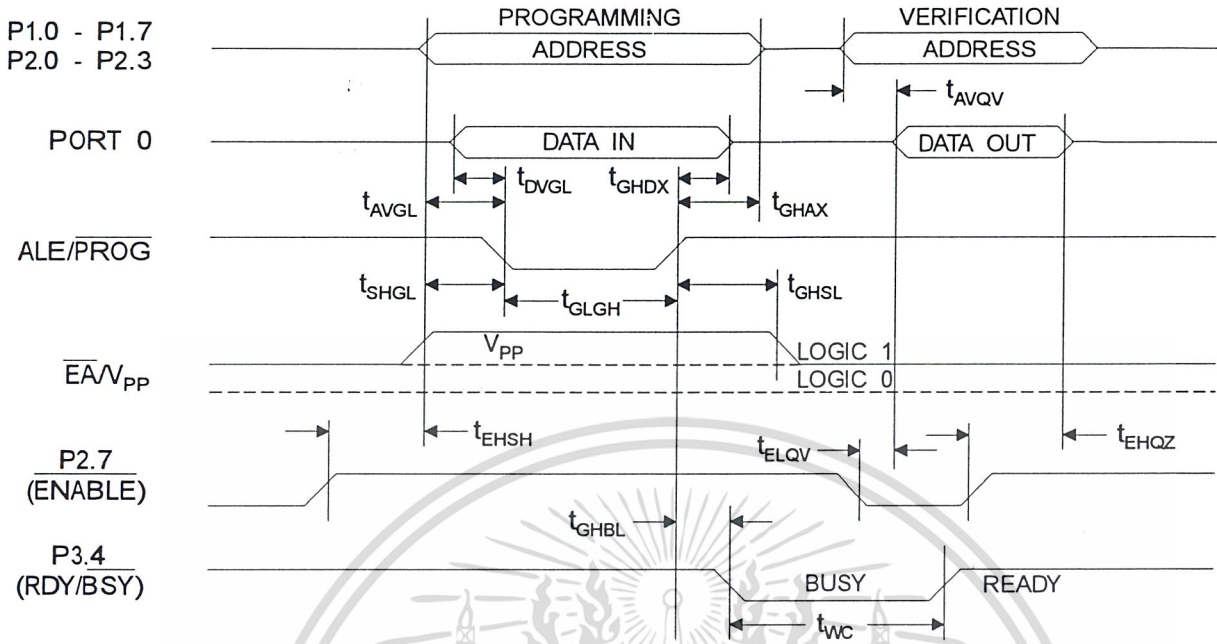
Note: 1. Only used in 12-volt programming mode.

ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

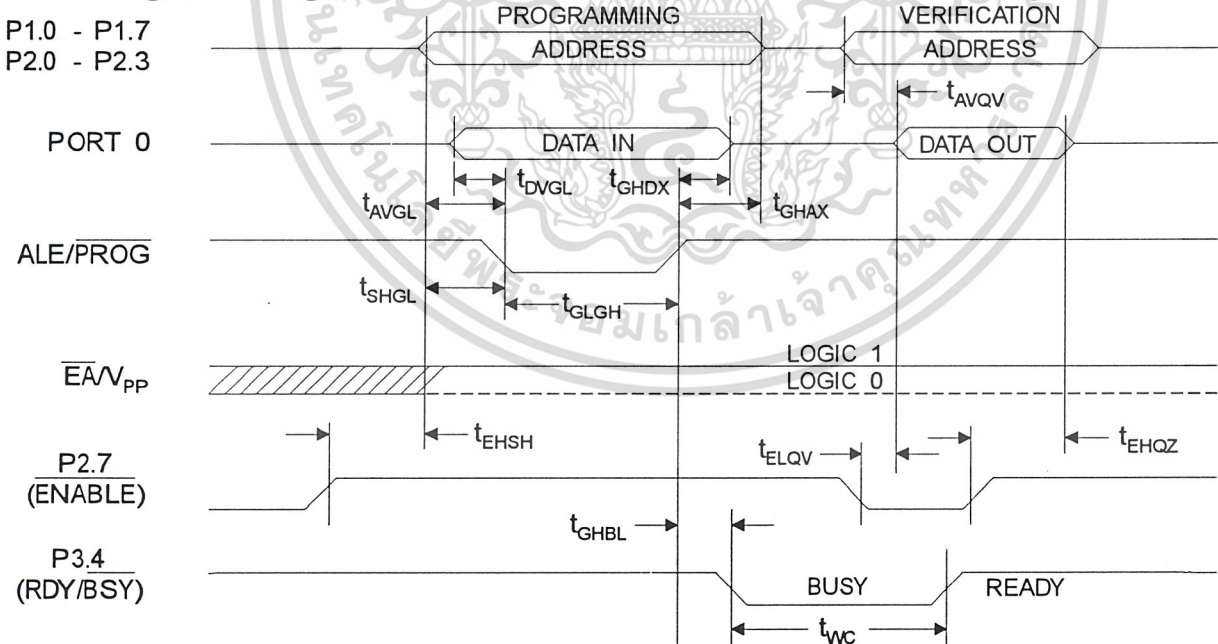


สงวนลิขสิทธิ์ © 2006 โดย ATMEL คอร์ปอเรชั่น จำกัด. โปรดแจ้งไปยังเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash Programming and Verification Waveforms - High Voltage Mode



Flash Programming and Verification Waveforms - Low Voltage Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Absolute Maximum Ratings*

| | |
|--|------------------|
| Operating Temperature..... | -55°C to +125°C |
| Storage Temperature..... | -65°C to +150°C |
| Voltage on Any Pin with Respect to Ground | -1.0 V to +7.0 V |
| Maximum Operating Voltage | 6.6 V |
| DC Output Current | 15.0 mA |

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

D.C. Characteristics

T_A = -40°C to 85°C, V_{CC} = 5.0 V ± 20% (unless otherwise noted)

| Symbol | Parameter | Condition | Min | Max | Units |
|------------------|--|--|--------------------------|--------------------------|-------|
| V _{IL} | Input Low Voltage | (Except \overline{EA}) | -0.5 | 0.2 V _{CC} -0.1 | V |
| V _{IL1} | Input Low Voltage (\overline{EA}) | | -0.5 | 0.2 V _{CC} -0.3 | V |
| V _{IH} | Input High Voltage | (Except XTAL1, RST) | 0.2 V _{CC} +0.9 | V _{CC} +0.5 | V |
| V _{IH1} | Input High Voltage | (XTAL1, RST) | 0.7 V _{CC} | V _{CC} +0.5 | V |
| V _{OL} | Output Low Voltage ⁽¹⁾ (Ports 1,2,3) | I _{OL} = 1.6 mA | | 0.45 | V |
| V _{OL1} | Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN) | I _{OL} = 3.2 mA | | 0.45 | V |
| V _{OH} | Output High Voltage (Ports 1,2,3, ALE, PSEN) | I _{OH} = -60 μA, V _{CC} = 5 V ± 10% | 2.4 | | V |
| | | I _{OH} = -25 μA | 0.75 V _{CC} | | V |
| | | I _{OH} = -10 μA | 0.9 V _{CC} | | V |
| V _{OH1} | Output High Voltage (Port 0 in External Bus Mode) | I _{OH} = -800 μA, V _{CC} = 5 V ± 10% | 2.4 | | V |
| | | I _{OH} = -300 μA | 0.75 V _{CC} | | V |
| | | I _{OH} = -80 μA | 0.9 V _{CC} | | V |
| I _{IL} | Logical 0 Input Current (Ports 1,2,3) | V _{IN} = 0.45 V | | -50 | μA |
| I _{TL} | Logical 1 to 0 Transition Current (Ports 1,2,3) | V _{IN} = 2 V | | -650 | μA |
| I _{LI} | Input Leakage Current (Port 0, EA) | 0.45 < V _{IN} < V _{CC} | | ±10 | μA |
| RRST | Reset Pulldown Resistor | | 50 | 300 | KΩ |
| C _{IO} | Pin Capacitance | Test Freq. = 1 MHz, T _A = 25°C | | 10 | pF |
| I _{CC} | Power Supply Current | Active Mode, 12 MHz | | 20 | mA |
| | | Idle Mode, 12 MHz | | 5 | mA |
| | Power Down Mode ⁽²⁾ | V _{CC} = 6 V | | 100 | μA |
| | | V _{CC} = 3 V | | 40 | μA |

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA
 Ports 1, 2, 3: 15 mA

Maximum total IOL for all output pins: 71 mA
 If IOL exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
 2. Minimum V_{CC} for Power Down is 2 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



สงวนลิขสิทธิ์ © 1989 โดย ATMEL Corporation. โปรดส่งอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A.C. Characteristics

(Under Operating Conditions; Load Capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; Load Capacitance for all other outputs = 80 pF)

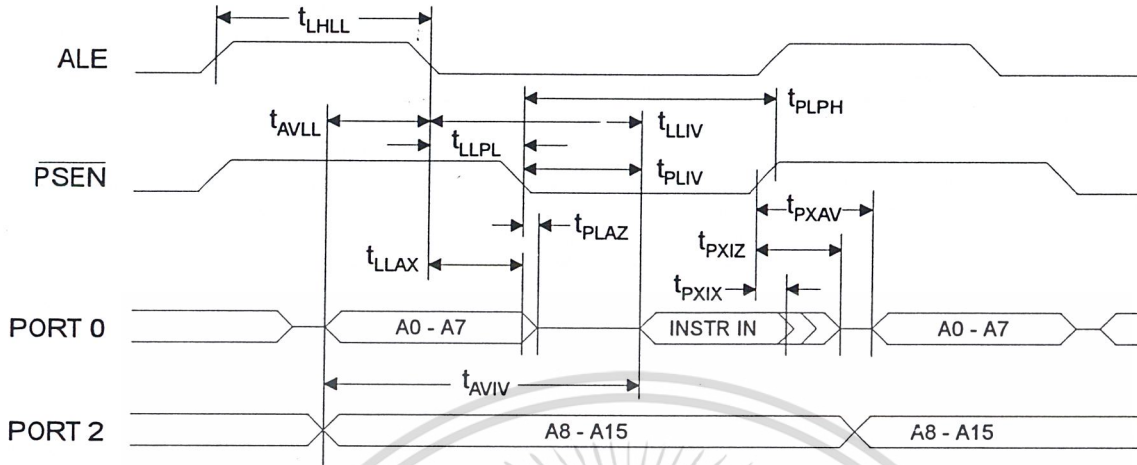
External Program and Data Memory Characteristics

| Symbol | Parameter | 12 MHz Oscillator | | 16 to 24 MHz Oscillator | | Units |
|---------|------------------------------------|-------------------|-----|-------------------------|------------|-------|
| | | Min | Max | Min | Max | |
| 1/tCLCL | Oscillator Frequency | | | 0 | 24 | MHz |
| tLHLL | ALE Pulse Width | 127 | | 2tCLCL-40 | | ns |
| tAVLL | Address Valid to ALE Low | 28 | | tCLCL-13 | | ns |
| tLLAX | Address Hold After ALE Low | 48 | | tCLCL-20 | | ns |
| tLLIV | ALE Low to Valid Instruction In | | 233 | | 4tCLCL-65 | ns |
| tLLPL | ALE Low to PSEN Low | 43 | | tCLCL-13 | | ns |
| tPLPH | PSEN Pulse Width | 205 | | 3tCLCL-20 | | ns |
| tPLIV | PSEN Low to Valid Instruction In | | 145 | | 3tCLCL-45 | ns |
| tpXIX | Input Instruction Hold After PSEN | 0 | | 0 | | ns |
| tpXIZ | Input Instruction Float After PSEN | | 59 | | tCLCL-10 | ns |
| tpXAV | PSEN to Address Valid | 75 | | tCLCL-8 | | ns |
| tAVIV | Address to Valid Instruction In | | 312 | | 5tCLCL-55 | ns |
| tPLAZ | PSEN Low to Address Float | | 10 | | 10 | ns |
| tRLRH | RD Pulse Width | 400 | | 6tCLCL-100 | | ns |
| tWLWH | WR Pulse Width | 400 | | 6tCLCL-100 | | ns |
| tRLDV | RD Low to Valid Data In | | 252 | | 5tCLCL-90 | ns |
| tRHDX | Data Hold After RD | 0 | | 0 | | ns |
| tRHDZ | Data Float After RD | | 97 | | 2tCLCL-28 | ns |
| tLLDV | ALE Low to Valid Data In | | 517 | | 8tCLCL-150 | ns |
| tAVDV | Address to Valid Data In | | 585 | | 9tCLCL-165 | ns |
| tLLWL | ALE Low to RD or WR Low | 200 | 300 | 3tCLCL-50 | 3tCLCL+50 | ns |
| tAWWL | Address to RD or WR Low | 203 | | 4tCLCL-75 | | ns |
| tQVWX | Data Valid to WR Transition | 23 | | tCLCL-20 | | ns |
| tQVWH | Data Valid to WR High | 433 | | 7tCLCL-120 | | ns |
| tWHQX | Data Hold After WR | 33 | | tCLCL-20 | | ns |
| tRLAZ | RD Low to Address Float | | 0 | | 0 | ns |
| tWHLH | RD or WR High to ALE High | 43 | 123 | tCLCL-20 | tCLCL+25 | ns |

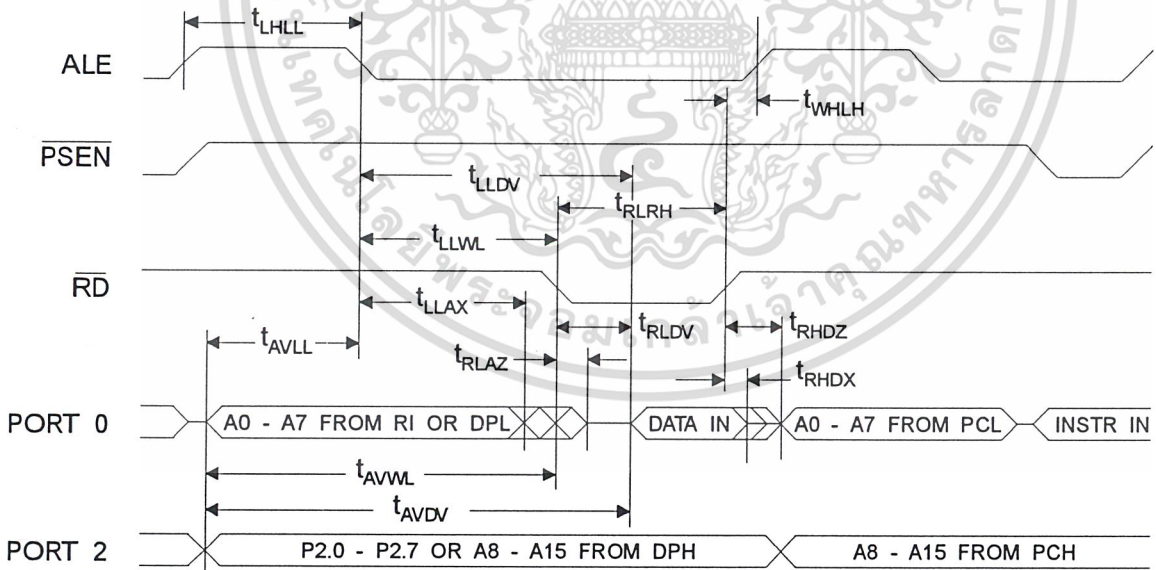
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้ง **AT89C51**

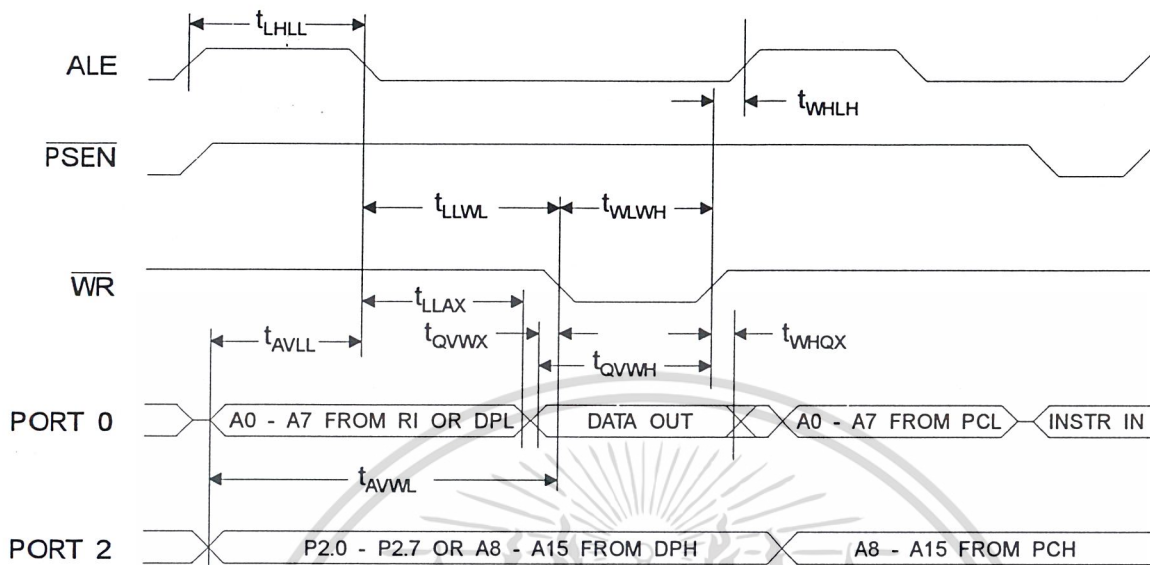
External Program Memory Read Cycle



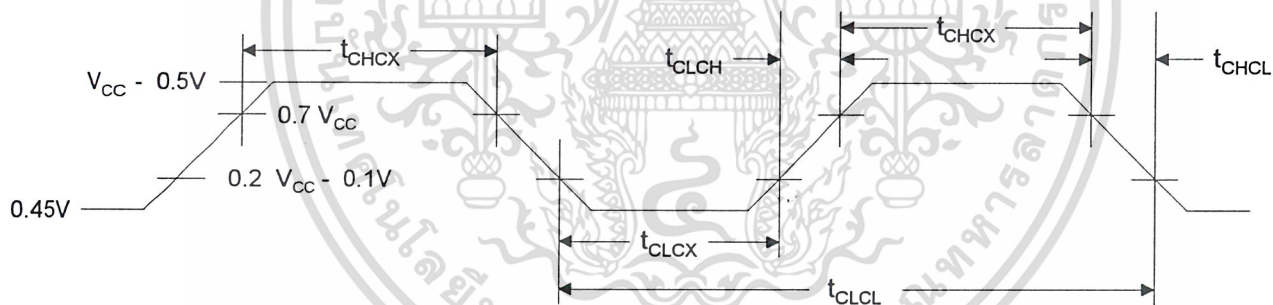
External Data Memory Read Cycle



External Data Memory Cycle



External Clock Drive Waveforms



External Clock Drive

| Symbol | Parameter | Min | Max | Units |
|--------------|----------------------|------|-----|-------|
| $1/t_{CLCL}$ | Oscillator Frequency | 0 | 24 | MHz |
| t_{CLCL} | Clock Period | 41.6 | | ns |
| t_{CHCX} | High Time | 15 | | ns |
| t_{CLCX} | Low Time | 15 | | ns |
| t_{CLCH} | Rise Time | | 20 | ns |
| t_{CHCL} | Fall Time | | 20 | ns |

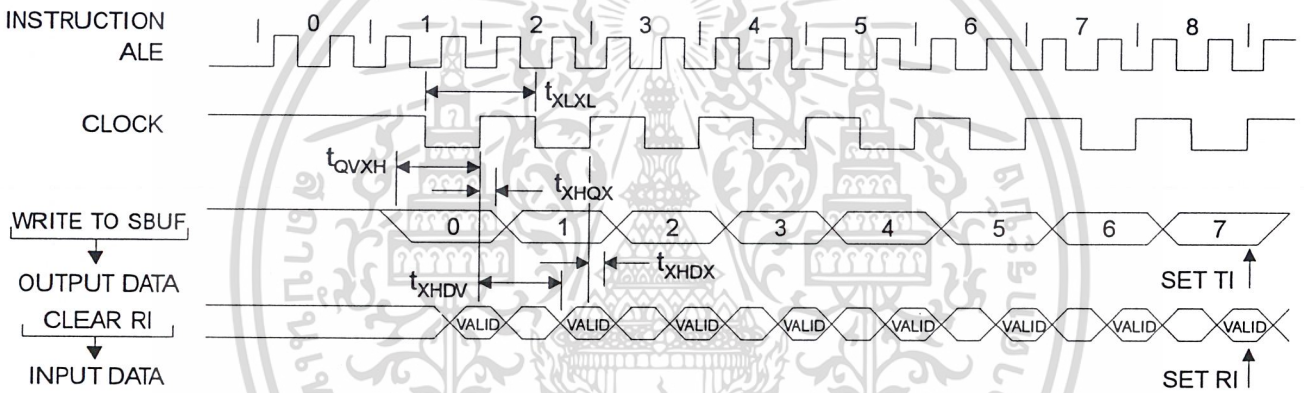
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Serial Port Timing: Shift Register Mode Test Conditions

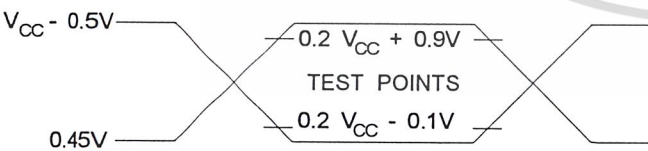
(V_{CC} = 5.0 V ± 20%; Load Capacitance = 80 pF)

| Symbol | Parameter | 12 MHz Osc | | Variable Oscillator | | Units |
|-------------------|--|------------|-----|--------------------------|--------------------------|-------|
| | | Min | Max | Min | Max | |
| t _{XLXL} | Serial Port Clock Cycle Time | 1.0 | | 12t _{CLCL} | | μs |
| t _{QVXH} | Output Data Setup to Clock Rising Edge | 700 | | 10t _{CLCL} -133 | | ns |
| t _{XHQX} | Output Data Hold After Clock Rising Edge | 50 | | 2t _{CLCL} -33 | | ns |
| t _{XHDX} | Input Data Hold After Clock Rising Edge | 0 | | 0 | | ns |
| t _{XHDV} | Clock Rising Edge to Input Data Valid | | 700 | | 10t _{CLCL} -133 | ns |

Shift Register Mode Timing Waveforms

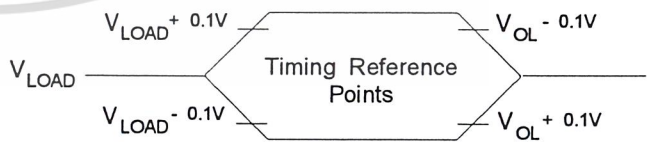


AC Testing Input/Output Waveforms ⁽¹⁾



Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5 V for a logic 1 and 0.45 V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms ⁽¹⁾



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

| Speed (MHz) | Power Supply | Ordering Code | Package | Operation Range | |
|--|--------------|--|--|---|--------------------------------|
| 12 | 5 V ± 20% | AT89C51-12AC AT89C51-12JC AT89C51-12PC AT89C51-12QC | 44A 44J 40P6 44Q | Commercial (0°C to 70°C) | |
| | | AT89C51-12AI AT89C51-12JI AT89C51-12PI AT89C51-12QI | 44A 44J 40P6 44Q | Industrial (-40°C to 85°C) | |
| | | AT89C51-12AA AT89C51-12JA AT89C51-12PA AT89C51-12QA | 44A 44J 40P6 44Q | Automotive (-40°C to 125°C) | |
| | 5 V ± 10% | AT89C51-12DM AT89C51-12LM | 40D6 44L | Military (-55°C to 125°C) | |
| | | AT89C51-12DM/883 AT89C51-12LM/883 | 40D6 44L | Military/883C Class B, Fully Compliant (-55°C to 125°C) | |
| | 16 | 5 V ± 20% | AT89C51-16AC AT89C51-16JC AT89C51-16PC AT89C51-16QC | 44A 44J 40P6 44Q | Commercial (0°C to 70°C) |
| | | | AT89C51-16AI AT89C51-16JI AT89C51-16PI AT89C51-16QI | 44A 44J 40P6 44Q | Industrial (-40°C to 85°C) |
| | | | AT89C51-16AA AT89C51-16JA AT89C51-16PA AT89C51-16QA | 44A 44J 40P6 44Q | Automotive (-40°C to 125°C) |
| | | 5 V ± 20% | AT89C51-20AC AT89C51-20JC AT89C51-20PC AT89C51-20QC | 44A 44J 40P6 44Q | Commercial (0°C to 70°C) |
| AT89C51-20AI AT89C51-20JI AT89C51-20PI AT89C51-20QI | | | 44A 44J 40P6 44Q | Industrial (-40°C to 85°C) | |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้ง **AT89C51**

Ordering Information

| Speed (MHz) | Power Supply | Ordering Code | Package | Operation Range |
|-------------|--------------|--|---------------------------|-------------------------------|
| 24 | 5 V ± 20% | AT89C51-24AC AT89C51-24JC AT89C51-24PC AT89C51-24QC | 44A 44J 44P6 44Q | Commercial (0°C to 70°C) |
| | | AT89C51-24AI AT89C51-24JI AT89C51-24PI AT89C51-24QI | 44A 44J 44P6 44Q | Industrial (-40°C to 85°C) |

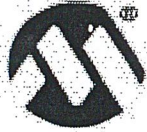


Package Type

| | |
|-------------|--|
| 44A | 44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP) |
| 40D6 | 40 Lead, 0.600" Wide, Non-Windowed, Ceramic Dual Inline Package (Cerdip) |
| 44J | 44 Lead, Plastic J-Leaded Chip Carrier (PLCC) |
| 44L | 44 Pad, Non-Windowed, Ceramic Leadless Chip Carrier (LCC) |
| 40P6 | 40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP) |
| 44Q | 44 Lead, Plastic Gull Wing Quad Flatpack (PQFP) |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไปยังบุคคลอื่น ซึ่งต้องขออนุญาตจากทางบริษัท อนึ่งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





MICROCHIP

93LC46B/56B/66B

1K/2K/4K 2.0V CMOS Serial EEPROM

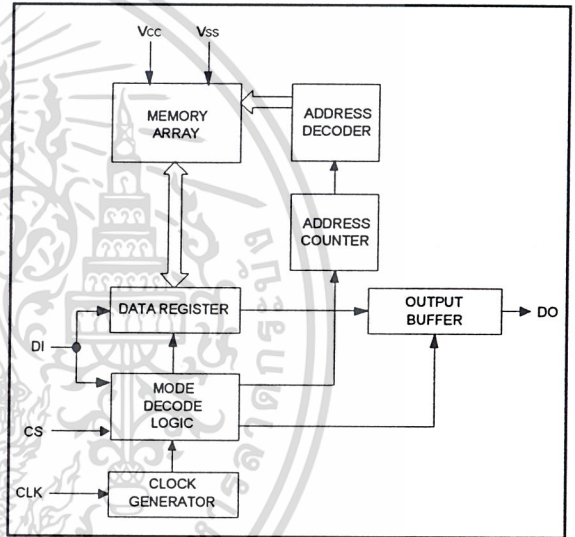
FEATURES

- Single supply with programming operation down to 2.0V (Commercial only)
- Low power CMOS technology
 - 1 mA active current typical
 - 5 μ A standby current (typical) at 3.0V
- x16 bit organization
- 64x16 (93LC46B)
- 128x16 (93LC56B)
- 256x16 (93LC66B)
- Self-timed ERASE and WRITE cycles (including auto-erase)
- Automatic ERAL before WRAL
- Power on/off data protection circuitry
- Industry standard 3-wire serial I/O
- Device status signal during ERASE/WRITE cycles
- Sequential READ function
- **10,000,000 ERASE/WRITE cycles guaranteed on 93LC56B and 93LC66B**
- **1,000,000 E/W cycles guaranteed on 93LC46B***
- Data retention > 200 years
- 8-pin PDIP/SOIC and 14-pin SOIC package (SOIC in JEDEC and EIAJ standards)
- Available for extended temperature ranges:
 - Commercial: 0 C to +70 C
 - Industrial: -40 C to +85 C

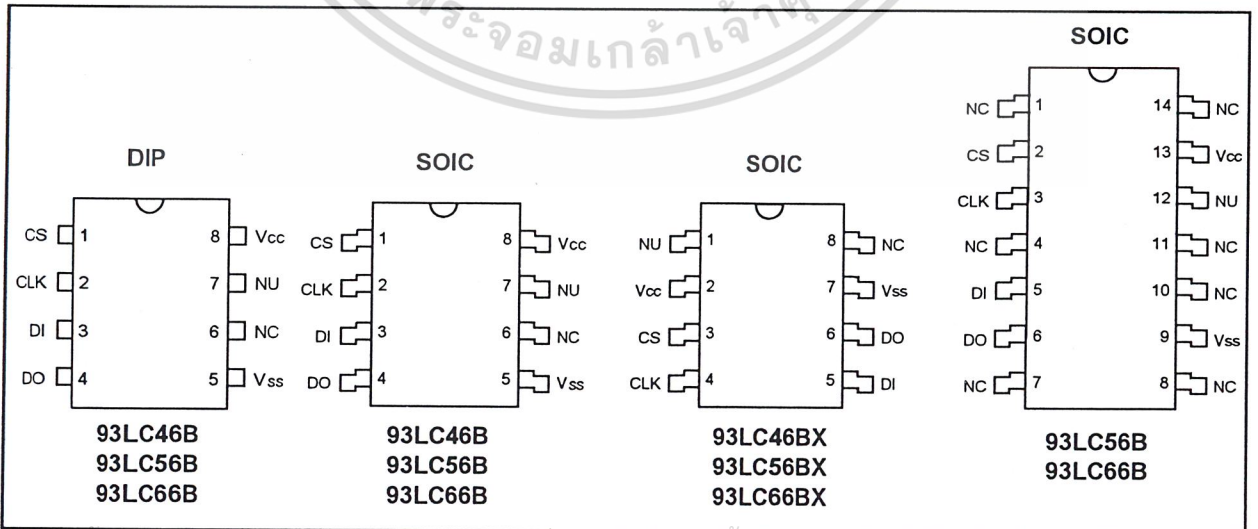
DESCRIPTION

The Microchip Technology Inc. 93LC46B/56B/66B are 1K, 2K and 4K low voltage serial Electrically Erasable PROMs. The device memory is configured as x16. Advanced CMOS technology makes these devices ideal for low power non-volatile memory applications. The 93LC Series is available in standard 8-pin DIP and 8/14-pin surface mount SOIC packages.

BLOCK DIAGRAM



PACKAGE TYPE



**Future: 10,000,000 E/W cycles guaranteed

93LC46B/56B/66B

1.0 ELECTRICAL CHARACTERISTICS

1.1 Maximum Ratings*

V_{CC}..... 7.0V
 All inputs and outputs w.r.t. V_{SS} -0.6V to V_{CC} +1.0V
 Storage temperature -65 C to +150 C
 Ambient temp. with power applied -65 C to +125 C
 Soldering temperature of leads (10 seconds) ... +300 C
 ESD protection on all pins..... 4 kV

*Notice: Stresses above those listed under "Maximum ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

TABLE 1-1: PIN FUNCTION TABLE

| Name | Function |
|-----------------|--------------------|
| CS | Chip Select |
| CLK | Serial Data Clock |
| DI | Serial Data Input |
| DO | Serial Data Output |
| V _{SS} | Ground |
| NC | No Connect |
| NU | Not Utilized |
| V _{CC} | Power Supply |

TABLE 1-2: DC AND AC ELECTRICAL CHARACTERISTICS

| Parameter | Symbol | Commercial | (C): V _{CC} = +2.0V to +6.0V | (C): Tamb = 0 C to +70 C | Conditions |
|--------------------------------------|------------------------------------|----------------------|---------------------------------------|----------------------------|--|
| | | Industrial | (I): V _{CC} = +2.5V to +6.0V | (I): Tamb = -40 C to +85 C | |
| Min | Max | Units | | | |
| High level input voltage | V _{IH1} | 2.0 | V _{CC} + 1 | V | V _{CC} ≥ 2.7V |
| | V _{IH2} | 0.7 V _{CC} | V _{CC} + 1 | V | V _{CC} < 2.7V |
| Low level input voltage | V _{IL1} | -0.3 | 0.8 | V | V _{CC} ≥ 2.7V |
| | V _{IL2} | -0.3 | 0.2 V _{CC} | V | V _{CC} < 2.7V |
| Low level output voltage | V _{OL1} | — | 0.4 | V | I _{OL} = 2.1 mA; V _{CC} = 4.5V |
| | V _{OL2} | — | 0.2 | V | I _{OL} = 100 μA; V _{CC} = V _{CC} Min. |
| High level output voltage | V _{OH1} | 2.4 | — | V | I _{OH} = -400 μA; V _{CC} = 4.5V |
| | V _{OH2} | V _{CC} -0.2 | — | V | I _{OH} = -100 μA; V _{CC} = V _{CC} Min. |
| Input leakage current | I _{LI} | -10 | 10 | μA | V _{IN} = 0.1V to V _{CC} |
| Output leakage current | I _{LO} | -10 | 10 | μA | V _{OUT} = 0.1V to V _{CC} |
| Pin capacitance (all inputs/outputs) | C _{IN} , C _{OUT} | — | 7 | pF | V _{IN} /V _{OUT} = 0 V (Note 1 & 3) Tamb = +25 C, F _{CLK} = 1 MHz |
| Operating current | I _{CC} write | — | 3 | mA | F _{CLK} = 2 MHz; V _{CC} = 6.0V (Note 3) |
| | I _{CC} read | — | 1 500 | mA μA | F _{CLK} = 2 MHz; V _{CC} = 6.0V F _{CLK} = 1 MHz; V _{CC} = 3.0V |
| Standby current | I _{CCS} | — | 100 | μA | CLK = CS = 0V; V _{CC} = 6.0V |
| | | | 30 | μA | CLK = CS = 0V; V _{CC} = 3.0V |
| Clock frequency | F _{CLK} | — | 2 | MHz | V _{CC} ≥ 4.5V |
| | | | 1 | MHz | V _{CC} < 4.5V |
| Clock high time | T _{CKH} | 250 | — | ns | |
| Clock low time | T _{CKL} | 250 | — | ns | |
| Chip select setup time | T _{CSS} | 50 | — | ns | Relative to CLK |
| Chip select hold time | T _{CSH} | 0 | — | ns | Relative to CLK |
| Chip select low time | T _{CSL} | 250 | — | ns | |
| Data input setup time | T _{DIS} | 100 | — | ns | Relative to CLK |
| Data input hold time | T _{DIH} | 100 | — | ns | Relative to CLK |
| Data output delay time | T _{PD} | — | 400 | ns | CL = 100 pF |
| Data output disable time | T _{CZ} | — | 100 | ns | CL = 100 pF (Note 3) |
| Status valid time | T _{SV} | — | 500 | ns | CL = 100 pF |
| Program cycle time | T _{WC} | — | 10 | ms | ERASE/WRITE mode (Note 2) |
| | T _{EC} | — | 15 | ms | ERAL mode |
| | T _{WL} | — | 30 | ms | WRAL mode |

Note 1: This parameter is tested at t_{amb} = 25 C and F_{CLK} = 1 MHz.

Note 2: Typical program cycle time is 4 ms per word.

Note 3: This parameter is periodically sampled and not 100% tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE 1-3: INSTRUCTION SET FOR 93LC46B

| Instruction | SB | Opcode | Address | Data In | Data Out | Req. CLK Cycles |
|-------------|----|--------|-------------------|----------|-----------|-----------------|
| READ | 1 | 10 | A5 A4 A3 A2 A1 A0 | — | D15 - D0 | 25 |
| EWEN | 1 | 00 | 1 1 X X X X | — | High-Z | 9 |
| ERASE | 1 | 11 | A5 A4 A3 A2 A1 A0 | — | (RDY/BSY) | 9 |
| ERAL | 1 | 00 | 1 0 X X X X | — | (RDY/BSY) | 9 |
| WRITE | 1 | 01 | A5 A4 A3 A2 A1 A0 | D15 - D0 | (RDY/BSY) | 25 |
| WRAL | 1 | 00 | 0 1 X X X X | D15 - D0 | (RDY/BSY) | 25 |
| EWDS | 1 | 00 | 0 0 X X X X | — | High-Z | 9 |

TABLE 1-4: INSTRUCTION SET FOR 93LC56B

| Instruction | SB | Opcode | Address | Data In | Data Out | Req. CLK Cycles |
|-------------|----|--------|------------------------|----------|-----------|-----------------|
| READ | 1 | 10 | X A6 A5 A4 A3 A2 A1 A0 | — | D15 - D0 | 27 |
| EWEN | 1 | 00 | 1 1 X X X X X X | — | High-Z | 11 |
| ERASE | 1 | 11 | X A6 A5 A4 A3 A2 A1 A0 | — | (RDY/BSY) | 11 |
| ERAL | 1 | 00 | 1 0 X X X X X X | — | (RDY/BSY) | 11 |
| WRITE | 1 | 01 | X A6 A5 A4 A3 A2 A1 A0 | D15 - D0 | (RDY/BSY) | 27 |
| WRAL | 1 | 00 | 0 1 X X X X X X | D15 - D0 | (RDY/BSY) | 27 |
| EWDS | 1 | 00 | 0 0 X X X X X X | — | High-Z | 11 |

TABLE 1-5: INSTRUCTION SET FOR 93LC66B

| Instruction | SB | Opcode | Address | Data In | Data Out | Req. CLK Cycles |
|-------------|----|--------|-------------------------|----------|-----------|-----------------|
| READ | 1 | 10 | A7 A6 A5 A4 A3 A2 A1 A0 | — | D15 - D0 | 27 |
| EWEN | 1 | 00 | 1 1 X X X X X X | — | High-Z | 11 |
| ERASE | 1 | 11 | A7 A6 A5 A4 A3 A2 A1 A0 | — | (RDY/BSY) | 11 |
| ERAL | 1 | 00 | 1 0 X X X X X X | — | (RDY/BSY) | 11 |
| WRITE | 1 | 01 | A7 A6 A5 A4 A3 A2 A1 A0 | D15 - D0 | (RDY/BSY) | 27 |
| WRAL | 1 | 00 | 0 1 X X X X X X | D15 - D0 | (RDY/BSY) | 27 |
| EWDS | 1 | 00 | 0 0 X X X X X X | — | High-Z | 11 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

93LC46B/56B/66B

2.0 FUNCTIONAL DESCRIPTION

Instructions, addresses and write data are clocked into the DI pin on the rising edge of the clock (CLK). The DO pin is normally held in a high-Z state except when reading data from the device, or when checking the ready/busy status during a programming operation. The ready/busy status can be verified during an Erase/Write operation by polling the DO pin; DO low indicates that programming is still in progress, while DO high indicates the device is ready. The DO will enter the high-Z state on the falling edge of the CS.

2.1 START Condition

The START bit is detected by the device if CS and DI are both HIGH with respect to the positive edge of CLK for the first time.

Before a START condition is detected, CS, CLK, and DI may change in any combination (except to that of a START condition), without resulting in any device operation (READ, WRITE, ERASE, EWEN, EWDS, ERAL, and WRAL). As soon as CS is HIGH, the device is no longer in the standby mode.

An instruction following a START condition will only be executed if the required amount of opcode, address and data bits for any particular instruction is clocked in.

After execution of an instruction (i.e., clock in or out of the last required address or data bit) CLK and DI become don't care bits until a new start condition is detected.

2.2 DI/DO

It is possible to connect the Data In and Data Out pins together. However, with this configuration it is possible for a "bus conflict" to occur during the "dummy zero" that precedes the READ operation, if A0 is a logic HIGH level. Under such a condition the voltage level seen at Data Out is undefined and will depend upon the relative impedances of Data Out and the signal source driving A0. The higher the current sourcing capability of A0, the higher the voltage at the Data Out pin.

2.3 Data Protection

During power-up, all programming modes of operation are inhibited until VCC has reached a level greater than 1.4V. During power-down, the source data protection circuitry acts to inhibit all programming modes when VCC has fallen below 1.4V at nominal conditions.

The EWEN and EWDS commands give additional protection against accidentally programming during normal operation.

After power-up, the device is automatically in the EWDS mode. Therefore, an EWEN instruction must be performed before any ERASE or WRITE instruction can be executed.

3.0 READ

The READ instruction outputs the serial data of the addressed memory location on the DO pin. A dummy zero bit precedes the 16 bit (x16 organization) output string. The output data bits will toggle on the rising edge of the CLK and are stable after the specified time delay (TPD). Sequential read is possible when CS is held high. The memory data will automatically cycle to the next register and output sequentially.

4.0 ERASE/WRITE ENABLE AND DISABLE

The 93LC46B/56B/66B powers up in the Erase/Write Disable (EWDS) state. All programming modes must be preceded by an Erase/Write Enable (EWEN) instruction. Once the EWEN instruction is executed, programming remains enabled until an EWDS instruction is executed or VCC is removed from the device. To protect against accidental data disturb, the EWDS instruction can be used to disable all Erase/Write functions and should follow all programming operations. Execution of a READ instruction is independent of both the EWEN and EWDS instructions.

5.0 ERASE

The ERASE instruction forces all data bits of the specified address to the logical "1" state. CS is brought low following the loading of the last address bit. This falling edge of the CS pin initiates the self-timed programming cycle.

The DO pin indicates the READY/ $\overline{\text{BUSY}}$ status of the device if CS is brought high after a minimum of 250 ns low (TCSL). DO at logical "0" indicates that programming is still in progress. DO at logical "1" indicates that the register at the specified address has been erased and the device is ready for another instruction.

The ERASE cycle takes 4 ms per word (Typical).

6.0 WRITE

The WRITE instruction is followed by 16 bits of data which are written into the specified address. After the last data bit is put on the DI pin, CS must be brought low before the next rising edge of the CLK clock. This falling edge of CS initiates the self-timed auto-erase and programming cycle.

The DO pin indicates the READY/ $\overline{\text{BUSY}}$ status of the device if CS is brought high after a minimum of 250 ns low (TCSL) and before the entire write cycle is complete. DO at logical "0" indicates that programming is still in progress. DO at logical "1" indicates that the register at the specified address has been written with the data specified and the device is ready for another instruction.

The WRITE cycle takes 4 ms per word (Typical).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.0 ERASE ALL

The ERAL instruction will erase the entire memory array to the logical "1" state. The ERAL cycle is identical to the ERASE cycle except for the different opcode. The ERAL cycle is completely self-timed and commences at the falling edge of the CS. Clocking of the CLK pin is not necessary after the device has entered the self clocking mode. The ERAL instruction is guaranteed at $V_{cc} = +4.5V$ to $+6.0V$.

The DO pin indicates the $\overline{READY}/\overline{BUSY}$ status of the device if CS is brought high after a minimum of 250 ns low (T_{CSL}) and before the entire write cycle is complete.

The ERAL cycle takes 15 ms maximum (8 ms typical).

8.0 WRITE ALL

The WRAL instruction will write the entire memory array with the data specified in the command. The WRAL cycle is completely self-timed and commences at the falling edge of the CS. Clocking of the CLK pin is not necessary after the device has entered the self clocking mode. The WRAL command does include an automatic ERAL cycle for the device. Therefore, the WRAL instruction does not require an ERAL instruction but the chip must be in the EWEN status. The WRAL instruction is guaranteed at $V_{cc} = +4.5V$ to $+6.0V$.

The DO pin indicates the $\overline{READY}/\overline{BUSY}$ status of the device if CS is brought high after a minimum of 250 ns low (T_{CSL}).

The WRAL cycle takes 30 ms maximum (16 ms typical).

9.0 PIN DESCRIPTION

9.1 Chip Select (CS)

A HIGH level selects the device. A LOW level deselects the device and forces it into standby mode. However, a programming cycle which is already initiated and/or in progress will be completed, regardless of the CS input signal. If CS is brought LOW during a program cycle, the device will go into standby mode as soon as the programming cycle is completed.

CS must be LOW for 250 ns minimum (T_{CSL}) between consecutive instructions. If CS is LOW, the internal control logic is held in a RESET status.

9.2 Serial Clock (CLK)

The Serial Clock is used to synchronize the communication between a master device and the 93LCXXB. Opcode, address, and data bits are clocked in on the positive edge of CLK. Data bits are also clocked out on the positive edge of CLK.

CLK can be stopped anywhere in the transmission sequence (at HIGH or LOW level) and can be continued anytime with respect to clock HIGH time (T_{CKH})

and clock LOW time (T_{CKL}). This gives the controlling master freedom in preparing opcode, address, and data.

CLK is a "Don't Care" if CS is LOW (device deselected). If CS is HIGH, but START condition has not been detected, any number of clock cycles can be received by the device without changing its status (i.e., waiting for START condition).

CLK cycles are not required during the self-timed WRITE (i.e., auto ERASE/WRITE) cycle.

After detection of a start condition the specified number of clock cycles (respectively LOW to HIGH transitions of CLK) must be provided. These clock cycles are required to clock in all required opcode, address, and data bits before an instruction is executed (see instruction set truth table). CLK and DI then become don't care inputs waiting for a new start condition to be detected.

Note: CS must go LOW between consecutive instructions.

9.3 Data In (DI)

Data In is used to clock in a START bit, opcode, address, and data synchronously with the CLK input.

9.4 Data Out (DO)

Data Out is used in the READ mode to output data synchronously with the CLK input (T_{PD} after the positive edge of CLK).

This pin also provides $\overline{READY}/\overline{BUSY}$ status information during ERASE and WRITE cycles. $\overline{READY}/\overline{BUSY}$ status information is available on the DO pin if CS is brought HIGH after being LOW for minimum chip select LOW time (T_{CSL}) and an ERASE or WRITE operation has been initiated.

The status signal is not available on DO, if CS is held LOW or HIGH during the entire WRITE or ERASE cycle. In all other cases DO is in the HIGH-Z mode. If status is checked after the WRITE/ERASE cycle, a pull-up resistor on DO is required to read the \overline{READY} signal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

93LC46B/56B/66B

FIGURE 9-1: SYNCHRONOUS DATA TIMING

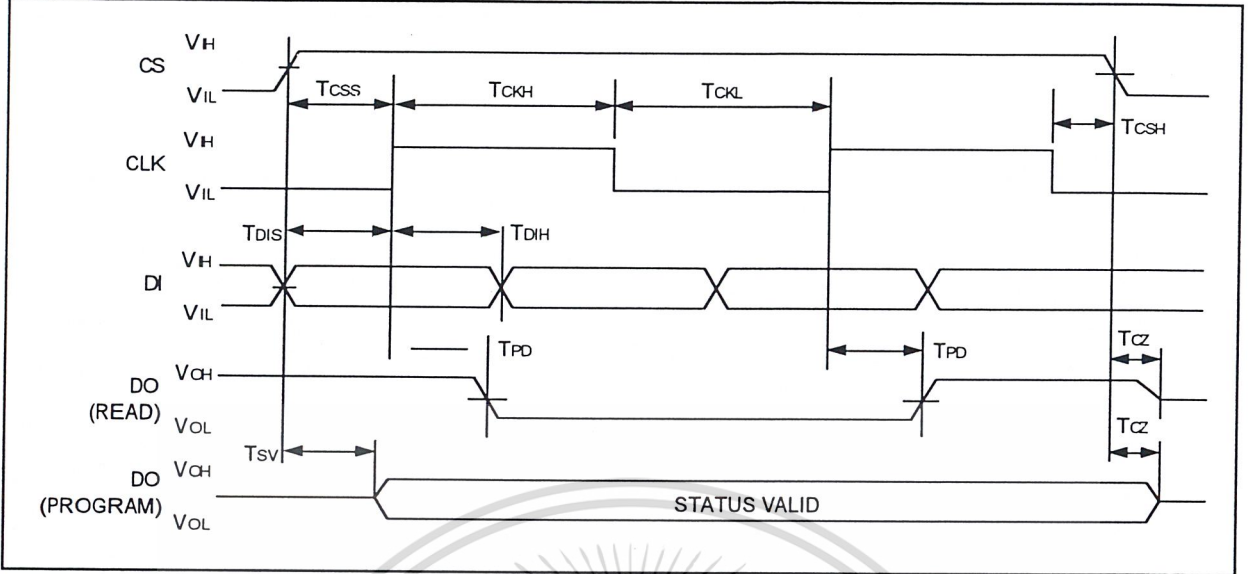


FIGURE 9-2: READ TIMING

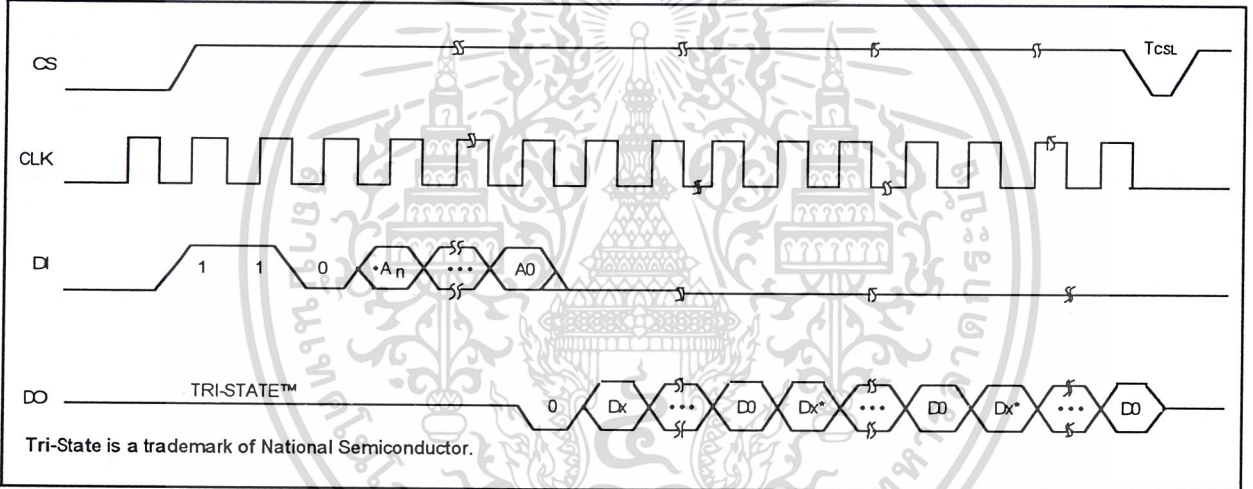
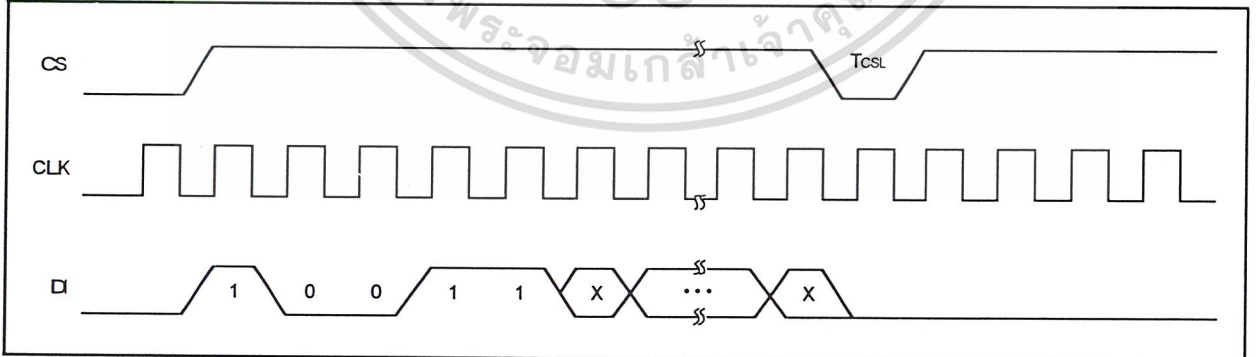


FIGURE 9-3: EWEN TIMING



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 9-4: EWDS TIMING

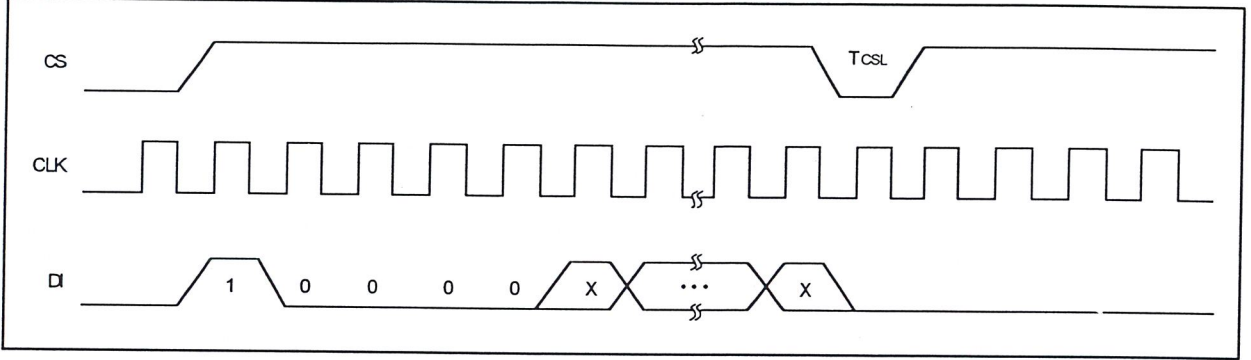


FIGURE 9-5: WRITE TIMING

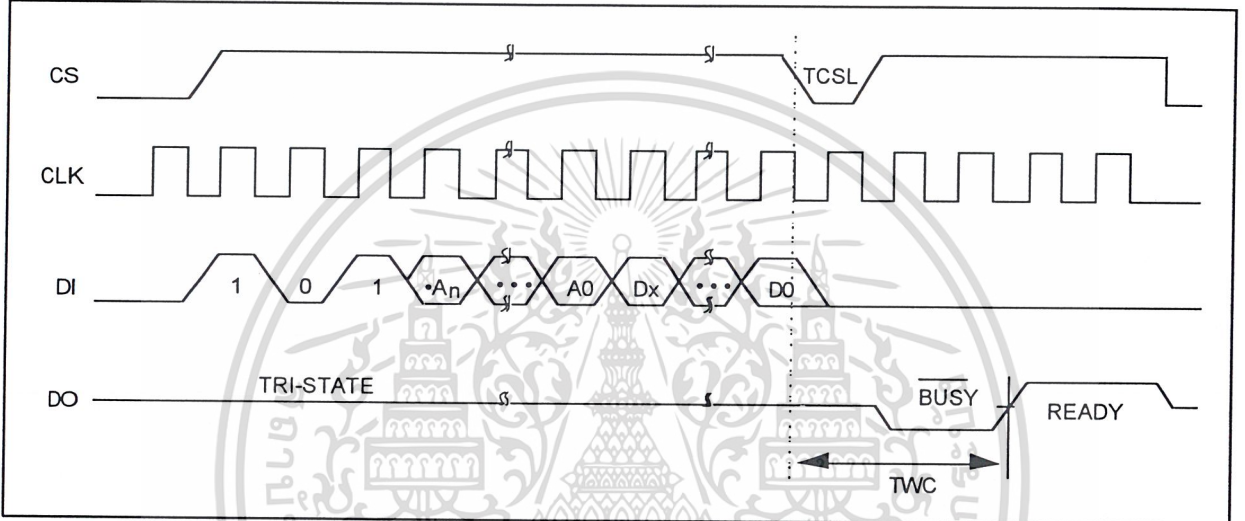
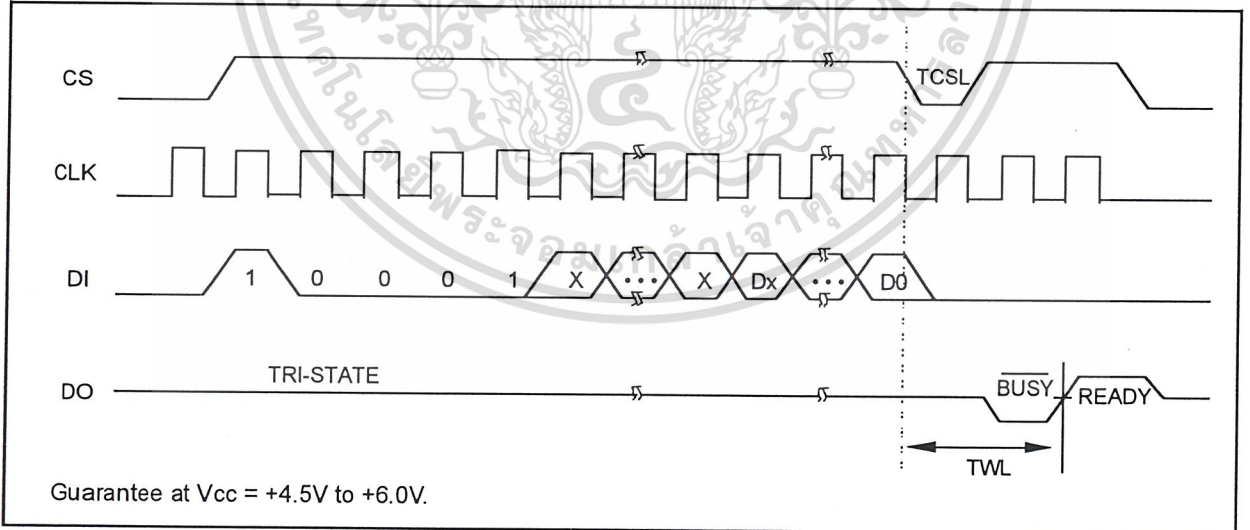


FIGURE 9-6: WRAL TIMING



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

93LC46B/56B/66B

FIGURE 9-7: ERASE TIMING

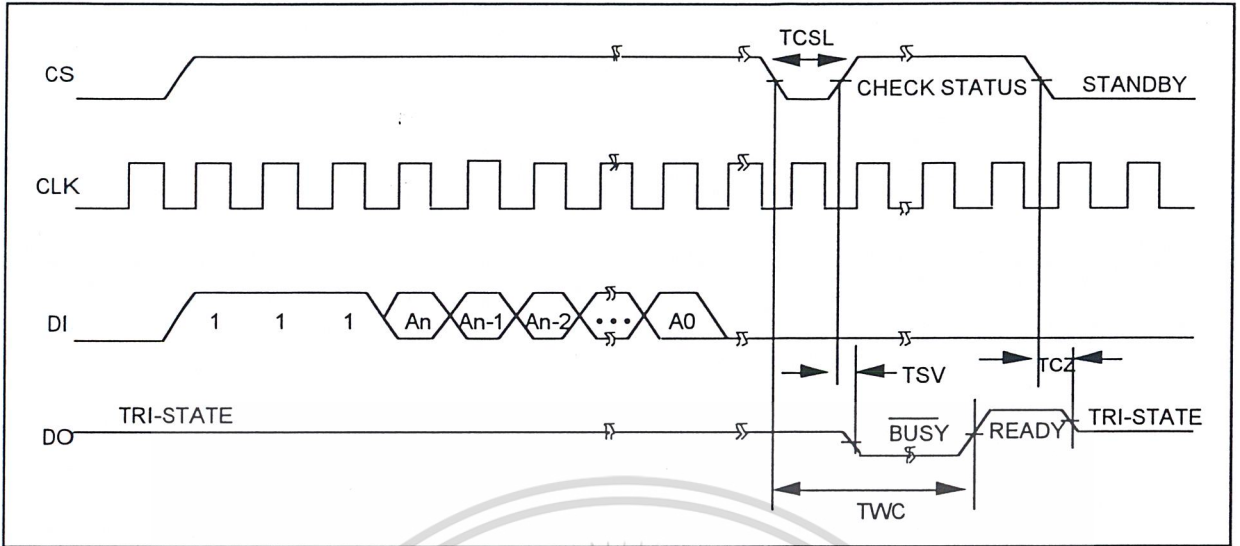
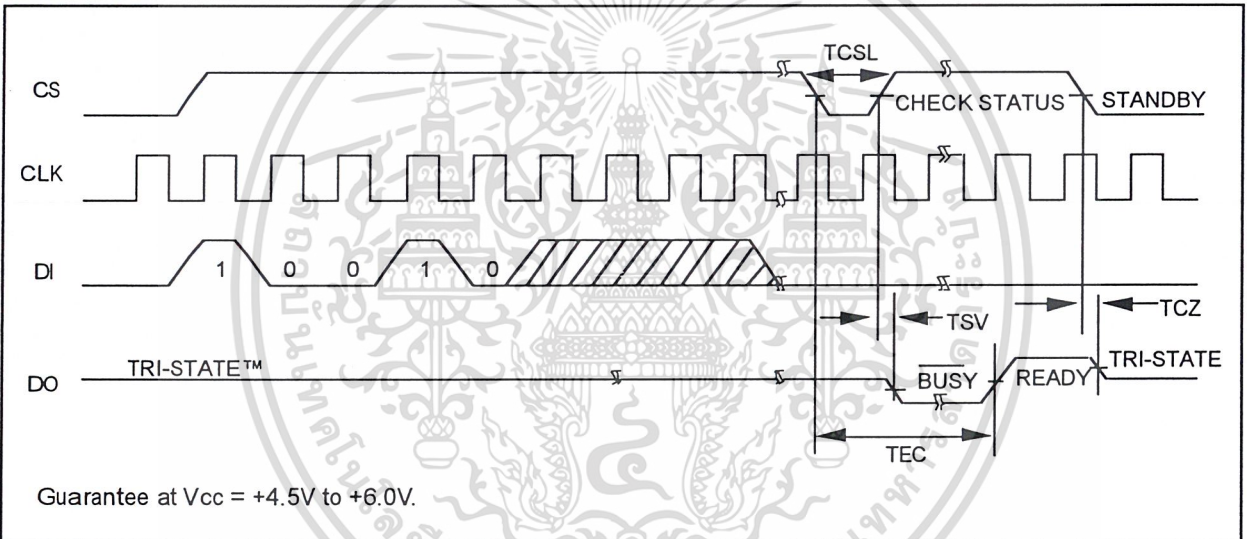


FIGURE 9-8: ERASE TIMING



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

93LC46B/56B/66B

93LC46B/56B/66B Product Identification System

To order or to obtain information, e.g., on pricing or delivery, please use the listed part numbers, and refer to the factory or the listed sales offices.

| 93LC46B/56B/66B - /P | Package: | P = Plastic DIP (300 mil Body), 8-lead SN = Plastic SOIC (150 mil Body), 8-lead SM = Plastic SOIC (207 mil Body), 8-lead SL = Plastic SOIC (150 mil Body), 14-lead (93LC56B/93LC66B) | | | | | | | | | | |
|-----------------------------|---|---|--|---------------|-----------------|--------------------|--------------------|---|--------------------|------------------------------------|-----------------------|------------------------------------|
| | Temperature Range: | Blank = 0°C to +70°C I = -40°C to +85°C | | | | | | | | | | |
| | Device: | <table border="1"><thead><tr><th></th><th>Configuration</th></tr></thead><tbody><tr><td>93LC46B/56B/66B</td><td>CMOS Serial EEPROM</td></tr><tr><td>93LC46BX/56BX/66BX</td><td>CMOS Serial EEPROM in alternate pinouts (SN package only)</td></tr><tr><td>93LC46BT/56BT/66BT</td><td>CMOS Serial EEPROM (Tape and Reel)</td></tr><tr><td>93LC46BXT/56BXT/66BXT</td><td>CMOS Serial EEPROM (Tape and Reel)</td></tr></tbody></table> | | Configuration | 93LC46B/56B/66B | CMOS Serial EEPROM | 93LC46BX/56BX/66BX | CMOS Serial EEPROM in alternate pinouts (SN package only) | 93LC46BT/56BT/66BT | CMOS Serial EEPROM (Tape and Reel) | 93LC46BXT/56BXT/66BXT | CMOS Serial EEPROM (Tape and Reel) |
| | Configuration | | | | | | | | | | | |
| 93LC46B/56B/66B | CMOS Serial EEPROM | | | | | | | | | | | |
| 93LC46BX/56BX/66BX | CMOS Serial EEPROM in alternate pinouts (SN package only) | | | | | | | | | | | |
| 93LC46BT/56BT/66BT | CMOS Serial EEPROM (Tape and Reel) | | | | | | | | | | | |
| 93LC46BXT/56BXT/66BXT | CMOS Serial EEPROM (Tape and Reel) | | | | | | | | | | | |

AMERICAS

Corporate Office

Microchip Technology Inc.
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 602 786-7200 Fax: 602 786-7277
Technical Support: 602 786-7627
Web: <http://www.mchip.com/biz/mchip>

Atlanta

Microchip Technology Inc.
500 Sugar Mill Road, Suite 200B
Atlanta, GA 30350
Tel: 770 640-0034 Fax: 770 640-0307

Boston

Microchip Technology Inc.
5 Mount Royal Avenue
Marlborough, MA 01752
Tel: 508 480-9990 Fax: 508 480-8575

Chicago

Microchip Technology Inc.
333 Pierce Road, Suite 180
Itasca, IL 60143
Tel: 708 285-0071 Fax: 708 285-0075

Dallas

Microchip Technology Inc.
14651 Dallas Parkway, Suite 816
Dallas, TX 75240-8809
Tel: 214 991-7177 Fax: 214 991-8588

Dayton

Microchip Technology Inc.
35 Rockridge Road
Englewood, OH 45322
Tel: 513 832-2543 Fax: 513 832-2841

Los Angeles

Microchip Technology Inc.
18201 Von Karman, Suite 455
Irvine, CA 92715
Tel: 714 263-1888 Fax: 714 263-1338

New York

Microchip Technology Inc.
150 Motor Parkway, Suite 416
Hauppauge, NY 11788
Tel: 516 273-5305 Fax: 516 273-5335

AMERICAS (continued)

San Jose

Microchip Technology Inc.
2107 North First Street, Suite 590
San Jose, CA 95131
Tel: 408 436-7950 Fax: 408 436-7955

ASIA/PACIFIC

Hong Kong

Microchip Technology
Unit No. 3002-3004, Tower 1
Metroplaza
223 Hing Fong Road
Kwai Fong, N.T. Hong Kong
Tel: 852 2 401 1200 Fax: 852 2 401 3431

Korea

Microchip Technology
168-1, Youngbo Bldg. 3 Floor
Samsung-Dong, Kangnam-Ku,
Seoul, Korea
Tel: 82 2 554 7200 Fax: 82 2 558 5934

Singapore

Microchip Technology
200 Middle Road
#10-03 Prime Centre
Singapore 188980
Tel: 65 334 8870 Fax: 65 334 8850

Taiwan

Microchip Technology
10F-1C 207
Tung Hua North Road
Taipei, Taiwan, ROC
Tel: 886 2 717 7175 Fax: 886 2 545 0139

EUROPE

United Kingdom

Arizona Microchip Technology Ltd.
Unit 6, The Courtyard
Meadow Bank, Furlong Road
Bourne End, Buckinghamshire SL8 5AJ
Tel: 44 0 1628 851077 Fax: 44 0 1628 850259

France

Arizona Microchip Technology SARL
2 Rue du Buisson aux Fraises
91300 Massy - France
Tel: 33 1 69 53 63 20 Fax: 33 1 69 30 90 79

Germany

Arizona Microchip Technology GmbH
Gustav-Heinemann-Ring 125
D-81739 Muenchen, Germany
Tel: 49 89 627 144 0 Fax: 49 89 627 144 44

Italy

Arizona Microchip Technology SRL
Centro Direzionale Colleoni
Palazzo Pegaso Ingresso No. 2
Via Paracelso 23, 20041
Agrate Brianza (MI) Italy
Tel: 39 039 689 9939 Fax: 39 039 689 9883

JAPAN

Microchip Technology Intl. Inc.
Benex S-1 6F
3-18-20, Shin Yokohama
Kohoku-Ku, Yokohama
Kanagawa 222 Japan
Tel: 81 45 471 6166 Fax: 81 45 471 6122

9/5/95



MICROCHIP

Printed in the USA, 9/95
© 1995, Microchip Technology Incorporated

"Information contained in this publication regarding device applications and the like is intended through suggestion only and may be superseded by updates. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights." The Microchip logo and name are registered trademarks of Microchip Technology Inc. All rights reserved. All other trademarks mentioned herein are the property of their respective companies.