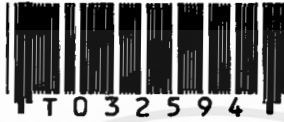


เครื่องมือรับส่งข้อมูลผ่านแสงเลเซอร์

LASER BEAM COMMUNICATOR



โดย

นายประจักษ์ เอี่ยมฝาก

นายสมบัติ จิตบานชื่น

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2541

เลขหมู่.....

เลขทะเบียน..... 32594

วัน, เดือน, ปี 18 พ.ค. 2542

สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ประโยชน์ด้วยประการ  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกฏนำไปใช้

เครื่องมือรับส่งข้อมูลผ่านแสงเลเซอร์  
• LASER BEAM COMMUNICATOR



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิศวกรรมโทรคมนาคม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2541

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องมือรับส่งข้อมูลผ่านแสงเลเซอร์

**LASER BEAM COMMUNICATOR**

ผู้จัดทำ

1. นายประจักษ์ เอี่ยมฝาก 39013015

2. นายสมบัติ จิตบานชื่น 39013030

  
(ดร.สุทธิชัย นพนาถพิงษ์)

อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องมือรับส่งข้อมูลผ่านแสงเลเซอร์

LASER BEAM COMMUNICATOR

โดย นายประจักษ์ เอี่ยมฝาก 39013015

นายสมบัติ จิตบานชื่น 39013030

อาจารย์ที่ปรึกษา ดร.สุทธิชัย นพนาถิพงษ์

### บทคัดย่อ

ปัจจุบันความรวดเร็วและความสะดวกสบายเข้ามามีบทบาทในชีวิตประจำวันของคนเรานั้น เราจึงพยายามสร้างสื่อต่างๆ เพื่อที่จะตอบสนองต่อความต้องการ โครงการนี้จึงถูกสร้างขึ้นมา โดยในส่วนของโครงการนี้เป็นสื่อในการติดต่อระหว่างบุคคล สามารถใช้ในการติดต่อสื่อสารโดยสัญญาณเสียง หรือสัญญาณข้อมูลผ่านตัวกลางที่เป็นแสง การสื่อสารด้วยแสงนับว่าเป็นเทคโนโลยีใหม่ และได้มีการพัฒนาอย่างต่อเนื่อง เราสามารถพบเทคโนโลยีนี้ได้ทั่วไปในชีวิตประจำวันของเรา เช่น เครื่องเล่นคอมแพคดิสก์, แถบรหัสและ เครื่องควบคุมระยะไกล เป็นต้น การสื่อสารด้วยแสงมีประโยชน์อย่างมากต่อการสื่อสาร แบบดิจิทัล ด้วยเหตุที่การสื่อสารด้วยแสงเป็นระบบที่มีสัญญาณรบกวนต่ำ ทำให้เราสามารถส่งผ่านสัญญาณได้ไกลกว่าแบบสายโลหะ

### ABSTRACT

At present, communications play vital roles in our daily lives, especially communication between people. We try to build everything in the order to respond them. This project presents a voice or data communication via light beam. The optical communication is a new technology and develops continuously. We can meet this technology in our daily example compact discs, bar code and remote control etc. This communication method is very useful for digital communication. It is a low noise system, make our transmit signal is far more than hard-wire

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 การสื่อสาร	2
2.1.1 อัตราของสัญญาณหลักต่อสัญญาณรบกวน	2
2.1.2 ระบบการสื่อสาร	2
2.1.3 การส่งข้อมูลแบบซิงโครนัส	5
2.1.4 หลักการของ PCM	8
2.1.5 การเข้ารหัส	13
2.2 เลเซอร์ไดโอด	18
2.2.1 โครงสร้างของเลเซอร์ไดโอด	19
2.2.2 คุณสมบัติที่สำคัญของเลเซอร์ไดโอด	21
2.2.3 การมอดูเลทของเลเซอร์ไดโอด	24
2.3 โฟโตไดโอด	24
2.3.1 หลักการเบื้องต้นของโฟโตไดโอด	24
2.3.2 เวลาในการตอบสนองของโฟโตไดโอด	26
2.3.3 สัญญาณรบกวนในโฟโตไดโอด	27
2.3.4 โหมดการทำงานของโฟโตไดโอด	28
2.4 การมัลติเพล็กซ์	30
2.4.1 วิธีการมัลติเพล็กซ์แบบแบ่งตามช่องว่าง	30
2.4.2 วิธีการมัลติเพล็กซ์แบบแบ่งตามความถี่	30
2.4.3 วิธีการมัลติเพล็กซ์แบบแบ่งตามเวลา	31
2.5 มาตรฐานของ RS-232-C	32
2.5.1 คุณสมบัติของสัญญาณทางไฟฟ้า	32
2.5.2 คุณสมบัติทางกลของการอินเทอร์เฟซ	36
2.5.3 ลักษณะการทำงานของเซอร์กิตต่างๆ	36
2.5.4 โครงสร้างทั่วไปของมาตรฐาน RS-232-C	38
2.5.5 ลักษณะการต่อ RS-232-C ที่ไม่ใช่แบบมาตรฐาน	39
บทที่ 3 การออกแบบ	44
บทที่ 4 การทดลองและผลการทดลอง	54
บทที่ 5 บทวิจารณ์และสรุปผลการทดลอง	60

### ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญญภาพ

รูปที่ 2.1 แสดงความกว้างของสัญญาณเสียง	3
รูปที่ 2.2 แสดงระบบสื่อสารแบบ อนุาลอก	3
รูปที่ 2.3 แสดงการสื่อสารแบบ อนุาลอกและดิจิทัล	4
รูปที่ 2.4 แสดงการส่งข้อมูลแบบซิงโครนัส	6
รูปที่ 2.5 แสดงตัวอย่างของการหาอักขระซิงโครนัส	6
รูปที่ 2.6 แสดงการส่งข้อมูลแบบ อะซิงโครนัส	7
รูปที่ 2.7 แสดงขั้นตอนในวิธี PCM	8
รูปที่ 2.8 แสดงรูปสัญญาณในการสุ่มตัวอย่าง	8
รูปที่ 2.9 แสดงวิธีควอนไทส์	9
รูปที่ 2.10 แสดงส่วนสุ่มตัวอย่าง	10
รูปที่ 2.11 แสดงส่วนควอนไทส์	11
รูปที่ 2.12 แสดงส่วนเข้ารหัส	12
รูปที่ 2.13 แสดงส่วนสร้างสัญญาณใหม่	12
รูปที่ 2.14 แสดงส่วนถอดรหัส	13
รูปที่ 2.15 แสดงส่วนสัญญาณอนุาลอก	13
รูปที่ 2.16 แสดงการเปรียบเทียบระหว่างสัญญาณ NRZ และ RZ	14
รูปที่ 2.17 แสดงสัญญาณยูนิโพลาร์และสัญญาณ AMI	15
รูปที่ 2.18 แสดง รหัสยูนิโพลาร์ ไบโพลาร์ พาวเวอร์สเปคตรัม 1	15
รูปที่ 2.19 แสดงการเปลี่ยนไปนารี เป็น CMI	16
รูปที่ 2.20 แสดงความสัมพันธ์ระหว่างรหัส AMI และ HDB-3	17
รูปที่ 2.21 แสดงกระบวนการทั้งสามที่เป็นสิ่งจำเป็นสำหรับการเกิดแสงเลเซอร์	18
รูปที่ 2.22 แสดง Population Density ที่ Thermal Equilibrium และที่ Population Inversion	19
รูปที่ 2.23 แสดง โครงสร้างพื้นฐานของเลเซอร์ไดโอด	19
รูปที่ 2.24 แสดงขั้นตอนในการเกิดแสงเลเซอร์	20
รูปที่ 2.25 แสดงกราฟคุณลักษณะของ Optical Output กับกระแส	21
รูปที่ 2.26 แสดงลักษณะของลำแสงของเลเซอร์	22
รูปที่ 2.27 แสดงความเป็น Coherence ของแสงเลเซอร์	23
รูปที่ 2.28 แสดงการมอดูเลทของเลเซอร์ไดโอดจะเกิดขึ้นเมื่อกระแสมีค่ามากกว่า $I_{th}$	23
รูปที่ 2.29 แสดงภาพหน้าตัดของโฟโตไดโอด	24
รูปที่ 2.30 แสดง โครงสร้างของ PIN Photodiode และ Energy Bandgap	25

รูปที่2.31 แสดงPIN Photodiode ขณะได้รับไบอัสย้อนกลับและ Profile	26
รูปที่2.32 แสดงการเปรียบเทียบพัลส์อินพุตและพัลส์เอาต์พุตเป็นผลเนื่องมาจาก Diffusion Time	27
รูปที่2.33 แสดงวงจรเทียบเคียงของกระแสที่เกิดขึ้นกับกระแส Noise	29
รูปที่2.34 แสดงมัลติเพล็กซ์แบบแบ่งตามความถี่	30
รูปที่2.35 แสดงการมัลติเพล็กซ์แบบแบ่งตามเวลา	31
รูปที่2.36 แสดง วงจรในการอินเทอร์เฟสของ RS-232-C (EIA)	32
รูปที่2.37 แสดงคุณสมบัติทางไฟฟ้าของการอินเทอร์เฟสแบบ RS-232-C	34
รูปที่2.38 แสดงลักษณะทางกลของคอนเน็คเตอร์แบบ DB-25	37
รูปที่ 2.39 การต่อเคเบิลแบบพิเศษ	39
รูปที่3.1แสดงสัญญาณคล็อก,Chip Select และ เอาต์พุตของADC 0831	44
รูปที่3.2 แสดง Timing Diagram ของวงจรเข้ารหัสสัญญาณและมัลติเพล็กซ์	46
รูปที่ 3.3 แสดง Timing Diagramของสัญญาณแยก SYN	47
รูปที่ 3.4 แสดง Timing Diagram ของสัญญาณกำหนดช่องสัญญาณ	48
รูปที่ 3.5 แสดง วงจรกำหนดสัญญาณนาฬิกาและอินพุต	49
รูปที่3.6 แสดงวงจรเข้ารหัส และขับเลเซอร์	50
รูปที่3.7 แสดงวงจรถอดรหัสและแยกสัญญาณซึ่ง	51
รูปที่ 3.8 แสดงวงจรเปลี่ยนสัญญาณดิจิทัลเป็นอะนาลอก	52
รูปที่ 3.9 แสดงวงจรภาครับ	53
รูปที่4.1 แสดงความสัมพันธ์ของคล็อกและสัญญาณ Chip Select ADC 0831	54
รูปที่ 4.2 แสดงความสัมพันธ์ระหว่างสัญญาณที่ขา Chip Select ของADC0831 ทั้งสองตัว	55
รูปที่4.3แสดงการเปรียบเทียบสัญญาณที่ขา Chip Select กับเอาต์พุตของ ADC 0831ที่ป้อนอินพุตให้ทำให้มีบิตข้อมูลเป็นหนึ่งหมด	55
รูปที่4.4 แสดงการเปรียบเทียบสัญญาณคล็อกกับสัญญาณซึ่ง	56
รูปที่4.5 แสดงการเปรียบเทียบสัญญาณที่ช่อง(หนึ่งด้านล่าง) กับสัญญาณที่เข้าไค้ด RZ แล้ว	56
รูปที่4.6 แสดงการเปรียบเทียบเฟรมของสัญญาณที่เข้าไค้ด RZ แล้วกับเฟรมสัญญาณที่ORกับสัญญาณอินเวอร์สคล็อก(ช่องที่หนึ่งเป็นศูนย์หมด ช่องที่สองเป็นหนึ่งหมด)	57
รูปที่4.7 แสดงการเปรียบเทียบเฟรมสัญญาณที่เข้าไค้ด RZ แล้วกับ สัญญาณ Select ที่ถอดรหัสได้ (Select มีไว้ใช้ในการบอกจุดเริ่มต้นและจุดสิ้นสุดของเฟรม	57
รูปที่4.8 แสดงการเปรียบเทียบเฟรมสัญญาณที่เข้าไค้ด RZ กับสัญญาณบิตข้อมูลที่ถอดรหัสได้(ช่องที่1 เป็นศูนย์หมดกับช่องที่2เป็นหนึ่งหมด)	58
รูปที่4.9แสดงการเปรียบเทียบสัญญาณSelect กับอินเวอร์สของสัญญาณซึ่งที่ผ่านวงจรถอดรหัส58	

รูปที่4.10 แสดงการเปรียบเทียบอินพุต Square Wave(ด้านล่าง)ที่ป้อนเข้าADC0831กับเอาต์พุตที่  
ออกจาก DAC0800 59

รูปที่4.11 แสดงการเปรียบเทียบสัญญาณอินพุต Sine Wave(ด้านล่าง) ที่ป้อนเข้า ADC0831 กับเอาต์  
พุตที่ออกจากDAC 0800 59

รูปภาคผนวกที่1 แสดงการเปรียบเทียบขาของDB25 และ DB9 63



## บทที่1 บทนำ

เลเซอร์เป็นสิ่งประดิษฐ์ที่ยิ่งใหญ่ใกล้เคียงกับดาวเทียม คอมพิวเตอร์ และ วงจรรวม (Integrated Circuit) ของศตวรรษที่20 นับได้ว่าเลเซอร์เป็นสัญลักษณ์ของเทคโนโลยีที่ล้ำยุค เลเซอร์เหมือนกับเทคโนโลยีอื่นๆที่เข้ามามีบทบาทในชีวิตประจำวันของพวกเราที่สามารถเห็นได้ โดยทั่วไป ได้แก่ เป็นเครื่องมือที่สำคัญทางการแพทย์ และในด้านการสื่อสาร แต่อย่างไรก็ตามมีแค่ ประชาชนเพียงเล็กน้อยเท่านั้นที่เข้าใจเลเซอร์อย่างแท้จริง โดยในระยะแรกๆ ทางด้านทหารได้วิจัย เลเซอร์โดยหวังที่จะนำมาเป็นอาวุธทำลายล้าง แต่มันยังไกลเกินกว่าที่จะทำได้ หลังจากนั้นกอง ทักษกลางของสหรัฐ(Pentagon)ได้ปรับแผนกลยุทธ์ใหม่โดยนำเลเซอร์กำลังสูงมาใช้ในการป้องกัน จากปรมาณู

ในความเป็นจริงเทคโนโลยีทางด้านเลเซอร์ไม่ได้แปลกประหลาดแต่มันมีความสำคัญและมี ประโยชน์มาก เลเซอร์เป็นชื่อย่อมาจากคำว่า Light Amplification by Stimulated Emission of Radiation จากชื่อเต็มพอทำให้เราทราบว่าแสงที่เลเซอร์ผลิตออกมาเป็นแสงที่ได้จากการกระทำ อย่างพิเศษ โดยทั่วไปแล้วแสงที่ได้จากดวงอาทิตย์หรือจากหลอดไฟตามอาคาร ถูกเรียกว่าเป็นแสง ที่ได้จากการปล่อยแสงแบบธรรมชาติ(Spontaneous) แต่แสงที่ได้จากตัวของเลเซอร์เป็นแสงที่ได้ จากการปล่อยแบบกระตุ้น(Stimulated) ซึ่งการปล่อยแสงทั้งสองแบบจะกล่าวถึงในภายหลัง

## บทที่ 2 ทฤษฎี

### 2.1 การสื่อสาร (Communication)

โดยความหมายดั้งเดิม คือการติดต่อสื่อสารระหว่างมนุษย์ด้วยกัน แต่ในต่อมารวมไปถึง การอ่านหนังสือ การสนทนาทางโทรศัพท์ หรือการดูภาพวาดต่างๆ

สิ่งสำคัญในการสื่อสารแบ่งออกได้ 3 ส่วนด้วยกันคือ

1. แหล่งกำเนิด หรือผู้ส่ง
2. สื่อกลาง หรือตัวกลาง
3. แหล่งรับหรือ ผู้รับ

#### 2.1.1 อัตราของสัญญาณหลักต่อสัญญาณรบกวน(Signal to Noise Ratio)

ในหมู่วิศวกรแล้ว มักมีการพูดถึงอัตราส่วนนี้เสมอ(เรียกย่อว่าS/N)ในแง่ของสัญญาณการติดต่อที่มีการรบกวนรวมอยู่

ซึ่งถ้าความสัมพันธ์ระหว่างสัญญาณหลักต่อสัญญาณรบกวน เป็นแบบเส้นตรง(Linear) หมายความว่า ถ้าสัญญาณหลักมีค่าสูง ทำให้สัญญาณรบกวนมีค่าสูงด้วย หรือถ้าสัญญาณหลักมีค่าต่ำ ทำให้สัญญาณรบกวนมีค่าต่ำด้วย อย่างไรก็ตามเรานิยมส่งสัญญาณหลักให้มีค่าสูงก่อน เพื่อ ทำให้วงจรทางด้านรับตรวจพบง่ายกว่า และ จำนวนข่าวสารที่จะส่งมามีค่ามากกว่า ตัวอย่างที่เห็นได้ชัดเช่น ในระบบการสื่อสารผ่านดาวเทียม ขนาดของสถานีรับสัญญาณภาคพื้นดิน(Earth Station) เราพิจารณาจากปริมาณการสื่อสารที่ใช้ในการติดต่อจะพบว่าขนาดของสัญญาณรบกวนในสถานีจะมีค่าเท่าๆกัน ถ้าเราไม่คำนึงถึงขนาดจานรับสัญญาณดาวเทียมที่ใช้ สถานีขนาดใหญ่มีความสามารถในการรับสัญญาณ เป็นปริมาณมากกว่าสถานีขนาดเล็ก

#### 2.1.2ระบบการสื่อสาร (Communication System)

ก่อนจะกล่าวถึงระบบสื่อสาร ขอก้าวเพิ่มเติมในส่วนสื่อกลางของการสื่อสารว่าสามารถ มีได้หลายรูปแบบโดยเฉพาะในงานโทรคมนาคม เราใช้สื่อกลางเป็นลวดตัวนำ หรือ คลื่นวิทยุก็ได้ ที่นี้ กล่าวถึงระบบการสื่อสารในความหมายทางโทรคมนาคม เราสามารถแบ่งชนิดของระบบสื่อสารได้ 2 แบบ ตามลักษณะสัญญาณที่ใช้ในระบบคือ

แบบสัญญาณอนาลอก เช่น เสียงพูด เป็นต้น

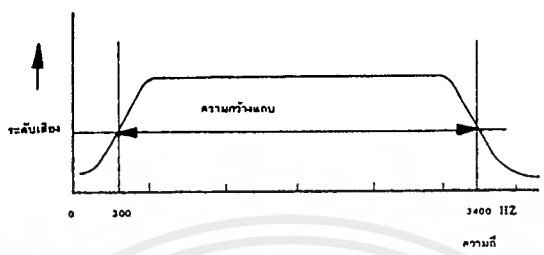
แบบสัญญาณดิจิทัล เช่น เลขฐานสอง เป็นต้น

##### 2.1.2.1ระบบการสื่อสารแบบ อนาลอก

สิ่งที่ใช้พิจารณาถึงขีดความสามารถของระบบนี้ คือ อัตราส่วนของสัญญาณหลักต่อสัญญาณรบกวน หรือค่า S/N โดยที่ ถ้าค่า S/N สูงแสดงว่าระบบมีประสิทธิภาพดี หรือ ค่าS/N ต่ำแสดงว่าระบบมีประสิทธิภาพไม่ดี และอีกประเด็นสำคัญประการหนึ่ง ที่เราใช้ในการพิจารณาด้วย

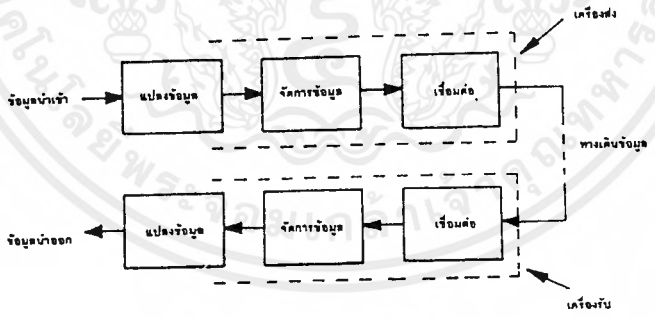
คือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความกว้างแถบ (Band Width) หมายถึง ช่วงความถี่ที่ครอบคลุมกำลังงานส่วนมาก (ต่อความต้องการของสัญญาณที่สนใจ) หรือช่วงความถี่ที่มีค่าอัตราขยายหรือค่าการลดทอนเพียงเล็กน้อยในช่วงกลางๆ ของความกว้างแถบ โดยทั่วไปมักกำหนดขอบเขตของความกว้างแถบที่จุด 3 dB หรือครึ่งหนึ่งของกำลังงานสูงสุด อย่างเช่น รูปที่ 2.1 แสดงค่าความกว้างแถบของสัญญาณเสียง ซึ่งมีค่าความกว้างแถบเท่ากับ 3,000 Hz

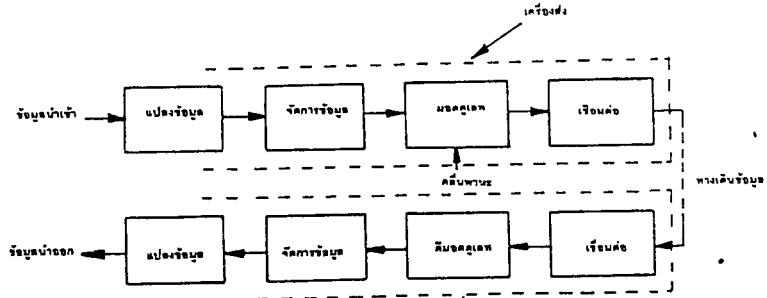


รูปที่ 2.1 แสดงความกว้างแถบของสัญญาณเสียง

จะเห็นได้ว่ากรณีที่ช่องสัญญาณติดต่อ มีความกว้างแถบไม่เพียงพอต่อสัญญาณที่เราสนใจอยู่ ทำให้สัญญาณไม่สามารถส่งผ่านได้หมด เราเรียกลักษณะการเกิดนี้ว่า ความผิดเพี้ยน (Distortion) เมื่อถึงจุดนี้ ขอให้พิจารณาระบบสื่อสารแบบอนาลอก ในรูปที่ 2.2 ซึ่งมีการทำงานภายในต่างกัน แต่มีจุดหลักที่เหมือนกัน คือ การรับและส่งข้อมูลในแบบอนาลอก(Analog) เช่น เสียงหรือภาพที่มองเห็นได้



(a) ระบบเบสแบนด์



(b) ระบบมอดูเลต

รูปที่ 2.2 แสดงระบบสื่อสารแบบอนาลอก

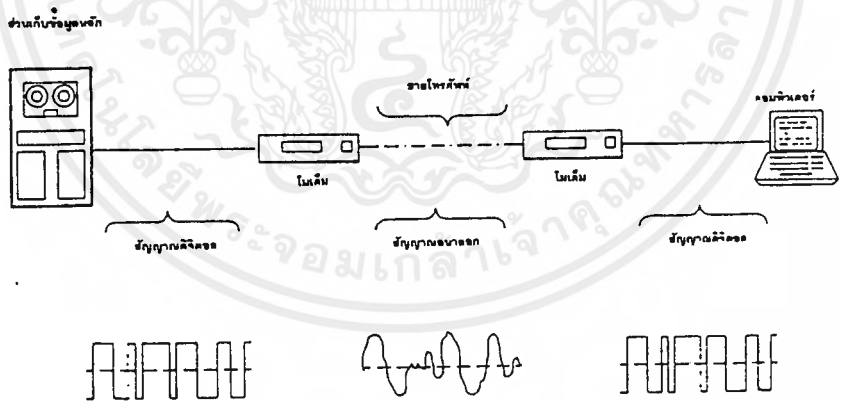
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 1.2 a แสดงให้เห็นถึงระบบแบบเบสแบนด์ (Base Band) ที่มีลักษณะสำคัญ คือ รูปสัญญาณที่ส่งออกมา จะมีรูปสเปกตรัมของความถี่เดียวกับแหล่งต้นทาง หรือ แหล่งผลิตความถี่ ซึ่งหมายถึง ไม่มีการมอดูเลต(Modulate)กับคลื่นพาหะที่มีความถี่สูงกว่าส่วนขั้นตอนที่เกี่ยวกับ สัญญาณในด้านส่ง อาจมีการขยายสัญญาณ การกรองความถี่ หรือการแมชชิงอิมพีแดนซ์ (Impedance) เพื่อลดการสูญเสียในการส่งและรับ ส่วนรูป 2.2b แสดงถึงระบบสื่อสารแบบอนาลอก ที่มีการรวมและการแยกสัญญาณในทางคณิตศาสตร์ (Modulation and Demodulation) อธิบายได้ว่าการรวมหรือแยกสัญญาณจะใช้การเปลี่ยนรูปสเปกตรัมความถี่ของสัญญาณให้เข้ากันกับช่วงความถี่ ที่ได้เลือกไว้ หรือในอีกแง่หนึ่งเป็นการป้องกันสัญญาณอื่นแทรกเข้ามาในช่วงความถี่เดียวกัน

**2.1.2.2ระบบสื่อสารแบบดิจิตอล**

ลักษณะข้อมูลที่ใช้ในระบบนี้จะอยู่ในรหัส 1 หรือ 0 เช่นเลขฐานสอง เลขฐานสิบหก เป็นต้น

บางครั้งอาจความต้องการส่งสัญญาณอนาลอกผ่านระบบดิจิตอล จึงต้องมีการเปลี่ยน สัญญาณอนาลอกเป็นสัญญาณดิจิตอลก่อน เรียกว่า การสุ่มตัวอย่าง (Sampling) ซึ่งเป็นวิธีการทาง คณิตศาสตร์ ค่าที่ได้จากการสุ่มตัวอย่างจัดเป็นรหัสเลขฐานสอง (Binary Code) ที่สามารถจัดการ ตามเทคนิคทางดิจิตอลได้ อย่างเช่น การส่งข้อมูลแบบขนานหรืออนุกรม และแบบซิงโครนัส และ อะซิงโครนัส เป็นต้น



รูปที่ 2.3 แสดงการสื่อสารทั้งแบบอนาลอกและดิจิตอล

จากรูปแสดงสัญญาณในการติดต่อระหว่าง เครื่องคอมพิวเตอร์กับส่วนเก็บข้อมูลหลัก ผ่านทางสายโทรศัพท์ โดยมีอุปกรณ์โมเด็ม(Modulator – Demodulator: MODEM) ทำหน้าที่ช่วย เครื่องคอมพิวเตอร์ ให้สามารถรับและส่งข้อมูลผ่านทางสายโทรศัพท์ได้ โดยแปลงสัญญาณ คอมพิวเตอร์ ให้เป็นสัญญาณทางไฟฟ้าในด้านส่ง และแปลงกลับอีกทางด้านรับ ซึ่งวิธีการแปลง สัญญาณคอมพิวเตอร์เป็นสัญญาณทางไฟฟ้า เรียกว่า การมอดูเลต และวิธีการแปลงสัญญาณไฟฟ้า เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นสัญญาณคอมพิวเตอร์ เรียกว่า การคิโมดุลเทท ประเด็นอย่างหนึ่งที่ควรสนใจในระบบสื่อสารแบบดิจิทัล คือประสิทธิภาพของระบบ โดยพิจารณาจากค่าการผิดพลาดข้อมูล (Bit Error Rate: BER) ซึ่งเป็นอัตราส่วนระหว่างจำนวนข้อมูลที่ผิดพลาดเทียบกับจำนวนข้อมูลที่ส่งไปทั้งหมดในช่วงเวลาหนึ่ง โดยถ้าBER มีค่าต่ำหมายถึง ระบบมีประสิทธิภาพสูง (เพราะจำนวนข้อมูลที่ผิดพลาดมีน้อย) นอกจากนี้ ประเด็นอื่นที่เกี่ยวข้องก็มีอัตราความเร็วในการสื่อสารข้อมูล เป็นต้น

การส่งสัญญาณเป็นการนำสัญญาณจากจุดหนึ่ง ไปยังอีกจุดหนึ่ง โดยผ่านสื่อกลางและวิธีการทางไฟฟ้า การส่งสัญญาณมีอยู่ 3 วิธี คือ

1. การส่งผ่านแบบทิศทางเดียว (Simplex) หมายถึง รูปแบบการส่งสัญญาณให้ทางด้านรับได้รับฝ่ายเดียว โดยไม่สามารถโต้ตอบผ่านทางติดต่อได้ อย่างเช่น การกระจายเสียงของวิทยุ หรือสัญญาณทีวี เป็นต้น ดังตัวอย่างง่ายๆ ในชีวิตประจำวัน

2. การส่งผ่านแบบสองทิศทางแต่ต่างเวลา(Half Duplex)  
 แบบนี้ทั้งสองด้าน สามารถส่งและรับสัญญาณระหว่างกันได้ โดยมีข้อกำหนดว่าต้องมีด้านหนึ่งเป็นด้านรับเสมอ อย่างเช่น การใช้วิทยุสมัครเล่นที่สามารถโต้ตอบกันได้ แต่ไม่พร้อมกัน

3. การส่งผ่านแบบสองทิศทาง ที่เวลาเดียวกัน (Full Duplex)  
 หมายถึง การที่ด้านส่ง และด้านรับ สามารถส่งสัญญาณได้ในเวลาพร้อมกันและไม่ต้องสลับด้านกันด้วย

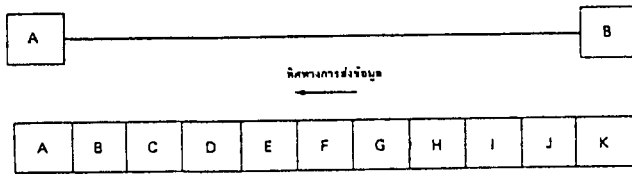
**2.1.3 การส่งข้อมูลแบบซิงโครนัสและแบบอะซิงโครนัส (Synchronous and Asynchronous Transmission)**

การส่งข้อมูลแบบซิงโครนัส หมายถึง การที่ด้านรับอ่านข้อมูลเข้ามาในจังหวะเดียวกันด้านส่ง โดยใช้สัญญาณนาฬิกาเป็นตัวกำหนดจังหวะการทำงานของรีจิสเตอร์ทั้งสองให้ทำงานสัมพันธ์กัน(วงจรกำเนิดสัญญาณนาฬิกาจะติดตั้งภายในด้านส่ง) นอกจากนี้ เมื่อถึงจังหวะเวลาถูกตั้งให้Synกับด้านรับได้แล้ว ข้อมูลจะถูกส่งไปบนทางติดต่อในแบบบิตต่อบิตต่อเนื่องกันไปอาศัยช่วงเวลา ระหว่างบิตต่อบิตมีค่าเท่ากันโดยไม่ต้องมีบิตเริ่มส่งหรือบิตจบคอยกำกับ ทำให้ความเร็วในการส่งข้อมูลมีสูง ข้อเสียของการส่งแบบซิงโครนัส คือ การที่ต้องมีสัญญาณนาฬิกาขนานไปกับข้อมูล ทำให้ต้องการทางติดต่อช่องที่สองเพิ่มขึ้น โดยเฉพาะกรณีระยะทางไกลๆ เป็นการยากมากที่จัดหาทางติดต่อแยกต่างหากสำหรับสัญญาณนาฬิกา นอกจากนี้ทางด้านรับต้องมีวงจรเฟสล็อกคูลูป(PLL) เพิ่มทำหน้าที่รับข้อมูลจังหวะเวลาจากด้านส่ง และสร้างสัญญาณนาฬิกาขึ้นใหม่ในด้านรับ เพื่อให้เกิดการซิงขึ้น อาจกล่าวได้ว่า การส่งแบบซิงโครนัส มีค่าใช้จ่ายกว่าแบบอะซิงโครนัส

สิ่งที่ควรเพิ่มเติมในการส่งข้อมูลแบบสัมพันธ์ มีดังนี้

ข้อมูลในแบบซิงโครนัส นี้จะถูกจัดการให้อยู่ในรูปของชุดข้อมูลที่มีลักษณะพิเศษ คือ ช่วงระยะเวลาระหว่างตัวอักษรด้วยกันจะไม่มี ทำให้การส่งข้อมูลเป็นไปอย่างต่อเนื่อง ซึ่งตัวอักษรจะ

แทนด้วยรหัสเลขฐานสอง เช่น รหัสแอสกี ดังรูป2.4



รูปที่ 2.4 แสดงการส่งข้อมูลแบบซิงโครนัส

จากรูปที่ 1.37 เป็นตัวอย่างที่อธิบายได้อย่างดีโดยเราสรุปประเด็นสำคัญจากภาพได้ดังนี้

- ตัวอักษรจาก A - K ถูกส่งออกไปอย่างต่อเนื่องโดยที่ค่าช่วงเวลาระหว่างตัวอักษรมีค่าเท่ากับศูนย์

- ทางด้านรับ (ด้านเอ) จะต้องทราบตำแหน่งแรกของตัวอักษรตัวแรกสุครวมทั้งขนาดของตัวอักษรและความเร็วในการส่งด้วย

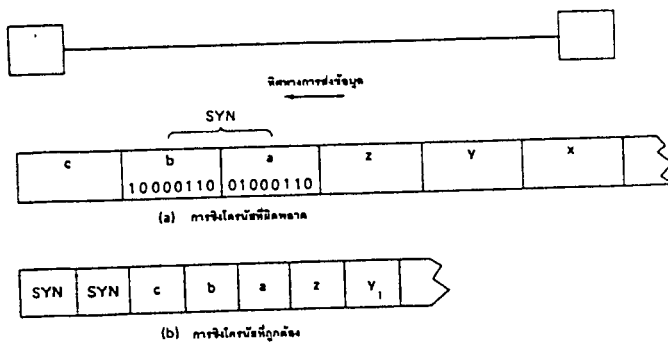
- อย่างเช่นในกรณีตัวอักษรเป็นรหัสแอสกีพบว่าแต่ละตัวอักษรมีขนาด 8 บิต เมื่อถึงจุดนี้พบว่าปัญหาที่เกิดขึ้นคือ “ ทำอย่างไรจึงจะรู้ตำแหน่งบิตแรกของตัวอักษรตัวแรกได้? ” มีการแก้ปัญหาโดยการกำหนดตัวอักษรแบบพิเศษที่ใช้เฉพาะทำหน้าที่การซิงโครนัสเท่านั้นเรียกว่าอักขระการควบคุมซิงโครนัส

อย่างเช่นทางด้านส่งรหัสแอสกีใช้ค่า TC9 แทน SYN Character การที่มีอักขระ “ SYN ”

เพื่อแจ้งให้ด้านรับทราบว่าข้อมูลหลังจากอักขระ SYN คือข่าวสารที่ต้องการติดต่อรับได้เลย

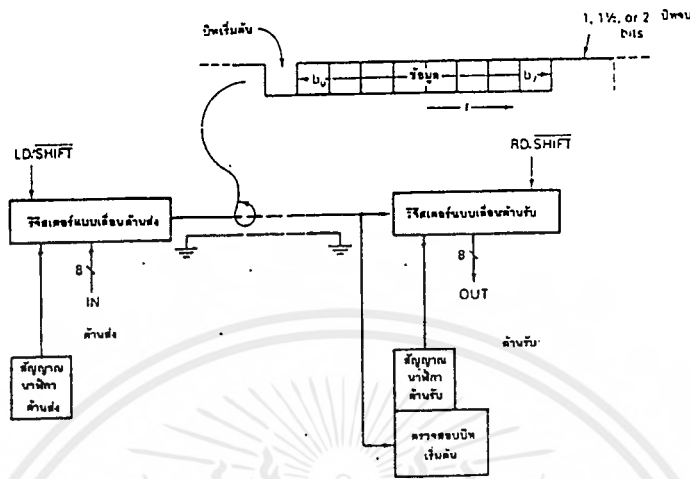
ส่วนทางด้านรับจะมีขั้นตอนการทำงานดังนี้

1. ด้านรับทำการตรวจสอบ (detect) อักขระ SYN ในสายข้อมูลมาให้พบก่อน โดยมีกำหนดรูปแบบบิตของอักขระ “ SYN ” คือ 00010110 (ใช้พาริตีคู่)
  2. ตำแหน่งที่ด้านรับกำลังตรวจสอบ จะนำข้อมูลขณะนั้น ไปเปรียบเทียบกับอักขระ “ SYN ” แล้วจะสามารถรับอักษรหลังจากนั้นไปได้อย่างต่อเนื่อง
- อย่างไรก็ตาม ก็ยังมีปัญหาเกิดขึ้นตามมา ขอให้พิจารณาตัวอย่างในรูป



## รูปที่ 2.5 แสดงตัวอย่างของการหาอักขระซิงโครไนส์

การส่งข้อมูลแบบไม่สัมพันธ์ (Asynchronous transmission) พิจารณาจากรูป



รูปที่ 2.6 แสดงการส่งข้อมูลแบบไม่สัมพันธ์

จากรูปพบว่าวิธีนี้ไม่จำเป็นต้องมีการซิงโครไนส์กันตลอดเวลาบนทางติดต่อข้อมูล โดยจะมีการซิงค์ต่อเมื่อมีข้อมูลที่รับ/ส่ง เท่านั้น จึงต้องมีการใช้บิต เริ่มต้น (start bit) เพื่อให้ทางด้านรับตรวจจับการเริ่มส่งของข้อมูล และมีผลให้วงจรกำเนิดสัญญาณนาฬิกาภายในด้านรับทำงานเพื่อเกิดการซิงโครไนส์กันในการรับ/ส่ง ข้อมูล

สำหรับความถี่ในการทำงานของวงจรกำเนิดสัญญาณนาฬิกา ทั้งด้านส่งและด้านรับมีค่าเท่ากัน และขึ้นอยู่กับอัตราบิต (bit rate) ที่ใช้ด้วย

นอกจากมีการเพิ่มบิตลงในข้อมูล ทำให้ความเร็วในการส่งข้อมูลช้ากว่าแบบสัมพันธ์ และค่าใช้จ่ายต่ำกว่าด้วย

ส่วนอัตราบิตมาตรฐานที่ใช้กันมีดังนี้

-แบบไม่สัมพันธ์ มีค่าใช้ 75 , 110, 300 และ 1200 บิต/วินาที

-แบบสัมพันธ์ มีค่าใช้ 2400, 4800 และ 9600 บิต/วินาที

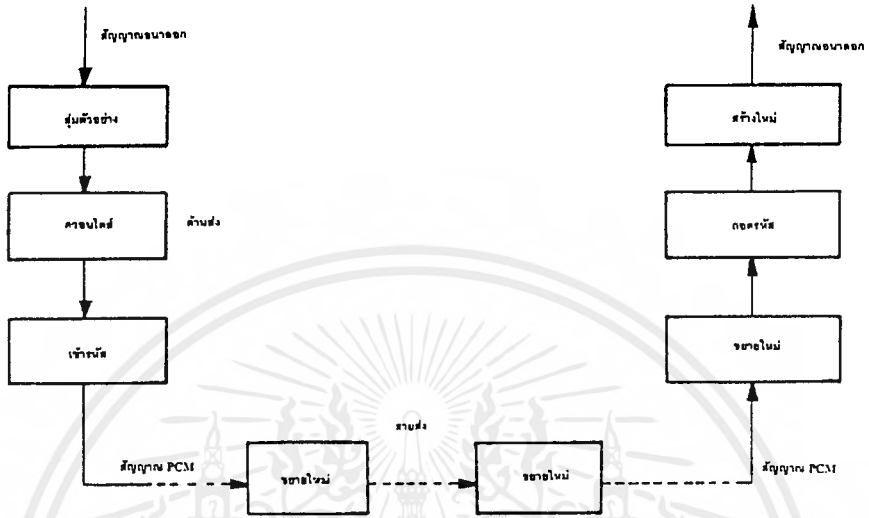
วิธีส่งแบบไม่สัมพันธ์นี้ เหมาะสำหรับงานประเภทการป้อนข้อมูลเข้าเพื่อส่ง มีลักษณะไม่ต่อเนื่อง อย่างเช่น จากแป้นพิมพ์ (key board) หรืออุปกรณ์ทางกลอื่น ๆ

ส่วนการส่งไฟล์ข้อมูลที่มีขนาดใหญ่มาก ๆ ควรใช้วิธีแบบสัมพันธ์

### 2.1.4 หลักการของ PCM

จัดเป็นวิธีหนึ่งในการแปลงสัญญาณอนาลอก เป็นสัญญาณดิจิทัล และสามารถนำมาแปลงกลับเป็นรูปเดิม ได้อีก

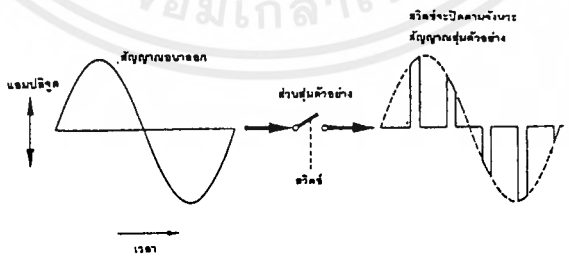
ขั้นตอนในวิธี PCM พิจารณาจากรูป ประกอบไปด้วย



รูปที่ 2.7 แสดงขั้นตอนในวิธี PCM

จากรูปในวิธีการเลือกจุดต่าง ๆ บนกราฟสัญญาณเสียงที่เป็นอนาลอก เรียกว่า การสุ่มตัวอย่าง (sample)

ขอให้เข้าใจว่าสัญญาณที่ถูกสุ่มตัวอย่างในระบบ PCM คือ สัญญาณ PAM ของสัญญาณอนาลอก เพราะการส่งแบบ PCM คือ การนำสัญญาณ PAM มาเข้ารหัสแบบดิจิทัล เราแสดงรูปสัญญาณในการสุ่มตัวอย่างได้ดังรูป



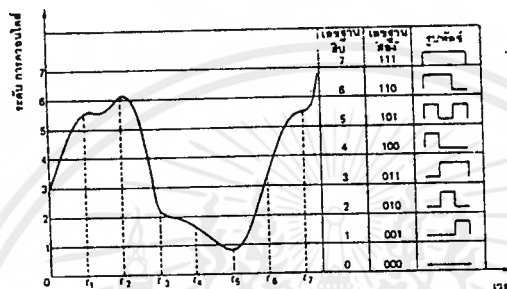
รูปที่ 2.8 แสดงรูปสัญญาณในการสุ่มตัวอย่าง

สำหรับทฤษฎีการสุ่มตัวอย่าง (sample theorem) ต้องมีการกำหนดค่าความถี่ในการสุ่มตัวอย่าง (sampling frequency :  $f_s$  ให้มีค่าน้อยกว่า 2 เท่า ของความถี่สัญญาณอินพุต นั่นคือเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะทำให้สัญญาณจากการสุ่มตัวอย่าง สามารถบรรจุข่าวสารข้อมูลทั้งหมดของสัญญาณ ค้างเค็มไว้ได้

ซึ่งในกรณีของสัญญาณเสียงมนุษย์ ควรใช้ความถี่สุ่มตัวอย่างเท่ากับ 8 kHz เพราะเสียงมนุษย์มีค่าสูงสุด คือ 3,400 Hz (ในทางปฏิบัติคิดเป็น 4 kHz) หรือคิดได้ว่าช่วงเวลา ระหว่างการสุ่มตัวอย่างเท่ากับ  $1/8000$  วินาที = 125 ไมโครวินาที

เมื่อได้สัญญาณ PAM แล้ว ค่าแอมพลิจูดของสัญญาณ จะถูกจัดระดับ เรียกว่าควอนไทซ์ (Quantizing) ขอให้พิจารณารูป ประกอบด้วย



รูป ที่ 2.9 แสดงวิธี ควอนไทซ์

จากรูป ค่าแอมพลิจูดถูกแบ่งเป็นช่วง ๆ เท่ากัน เรียกว่าระดับการควอนไทซ์ ซึ่งในรูปเรา แบ่งเป็น 8 ระดับ จากระดับที่ศูนย์ถึงเจ็ด ขนาดของแอมพลิจูด ของสัญญาณ PAM จะถูกจัดให้อยู่ใน ระดับควอนไทซ์ที่อยู่ใกล้ที่สุด เช่น ที่เวลา  $t_1$  สัญญาณอยู่ระหว่างระดับที่ 5 กับระดับที่ 6 แต่ให้อยู่ใกล้ระดับที่ 6 มากกว่า จึงเทียบค่าสถานะบิตให้เป็นระดับที่ 6 คือ 110 (ในตัวอย่างนี้ เรากำหนดให้ 1 ระดับ แทน 3 บิต) จึงแปลงเป็นรหัสฐานสอง (Encoding) ได้ ดังรูปข้างล่างตาราง

-ที่เวลา  $t_2$  สัญญาณอยู่เลขระดับที่ 6 ไปเล็กน้อย และตกลงมาใหม่ จึงเทียบเท่ากับ

110

-ที่เวลา  $t_3$  แทนได้ด้วยระดับที่ 2

-ที่เวลา  $t_4$  แทนได้ด้วยระดับที่ 2

-ที่เวลา  $t_5$  แทนได้ด้วยระดับที่ 1 และเวลาอื่น ๆ ก็คิดบนหลักการนี้

เราได้เปลี่ยนสัญญาณดิจิทัลจากการควอนไทซ์และเข้ารหัสฐานสองตามขบวนการพัลซ์ได้ตาราง โดยที่อักษรเอส (S) แสดงถึงข้อมูลในการซิงโครไนซ์

กรรมวิธีของการสุ่มตัวอย่าง (Sampling) และการควอนไทซ์ (Quantizing) จะให้ค่าดิจิทัลที่แทนสัญญาณอนาลอกที่เกิดขึ้นออกมา แต่ไม่เหมาะสำหรับการส่งไปตามสายหรือตามระบบส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของวิทยุ จึงจำเป็นต้องมีการแปรรูปแบบของสัญญาณที่แตกต่างซึ่งกรรมวิธีที่ใช้เรียกว่า การเข้ารหัส (encoding) โดยปกติค่าที่ได้จากการสุ่มตัวอย่างจะอยู่ในกลุ่มของเลขฐานสอง

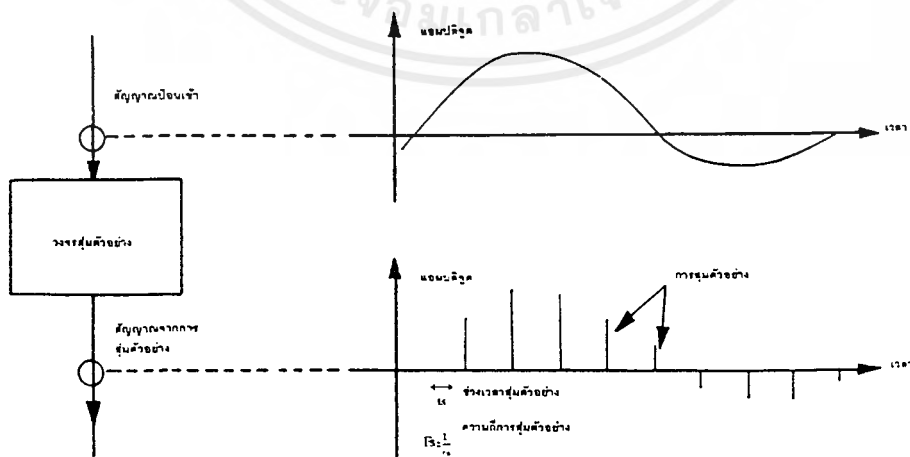
ตามปกติแล้ว ค่าควอนไทซ์ที่ได้จากการสุ่มตัวอย่างจะมีค่า 1 ใน 256 ค่ารูปแบบของเลขฐานสองที่ได้จากการสุ่มตัวอย่างจะอยู่ในกลุ่มของเลข 8 หลัก เรียกว่า คำของ พีซีเอ็ม (PCM word) จุดประสงค์สำหรับการส่งผ่านค่าฐานสองที่มีค่าเป็น “0” หรือ “1” ก็เพื่อแสดงการมีหรือขาดหายของสัญญาณพัลส์ทางไฟฟ้านั่นเอง

ในสายส่งพัลส์ที่มีลักษณะเป็นค่าของพีซีเอ็ม (PCM word) จะมีความเพี้ยนเกิดขึ้นทีละน้อย ตราบใดที่มันสามารถแยกพัลส์ที่มีหรือขาดหายไป ก็จะไม่มีการสูญเสียข้อมูลข่าวสารเกิดขึ้น พัลส์ที่เกิดขึ้นอย่างต่อเนื่องถูกนำมาขยายใหม่ (regenerated) ตัวอย่างเช่น พัลส์ที่มีความเพี้ยนมาก ๆ จะถูกนำมาขยายใหม่ ทำให้ข้อมูลข่าวสารสามารถส่งไปในระยะทางไกลโดยไม่มีค่าความเพี้ยนเกิดขึ้น ซึ่งเป็นข้อดีอย่างหนึ่งของการส่งผ่านข้อมูลแบบดิจิทัล

ทางด้านรับค่าของพีซีเอ็มจะถูกถอดรหัส (decoding) แล้วผ่านทางการควอนไทซ์ของค่าสุ่มตัวอย่างออกมาเป็นสัญญาณอนาล็อก ซึ่งสัญญาณอนาล็อกที่ออกมาจะแตกต่างกับสัญญาณอนาล็อกที่ป้อนเข้ามาเพียงเล็กน้อยเท่านั้น ซึ่งค่าแตกต่างนี้ คือค่าความเพี้ยนจากการควอนไทซ์ (Quantizing distortion)

เมื่อถึงจุดนี้ สามารถสรุปถึงวิธีการของระบบพีซีเอ็มออกเป็นรูปภาพ พร้อมคำอธิบายอย่างสั้น เพื่อให้สะดวกในการจำ

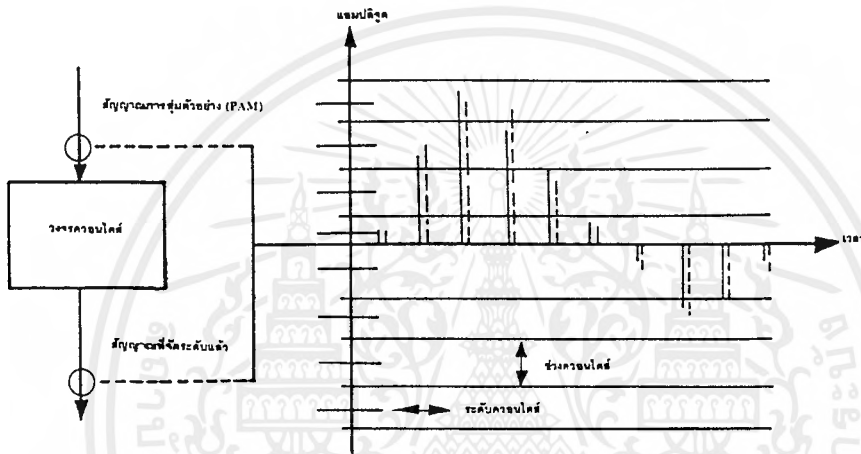
#### -ส่วนสุ่มตัวอย่าง (sampler)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

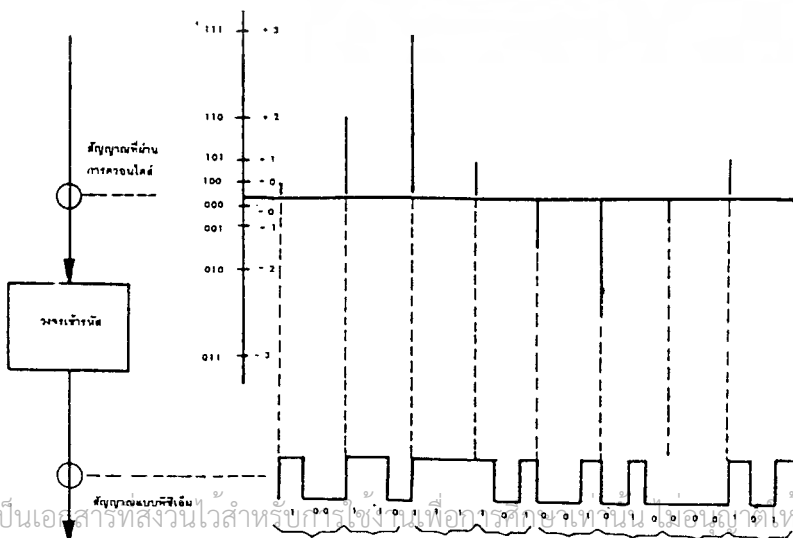
รูปที่ 2.10 แสดงส่วนสุ่มตัวอย่าง

-ส่วนควอนไทส์ (Quantizing)



รูปที่ 2.11 แสดงส่วนควอน ไตส์

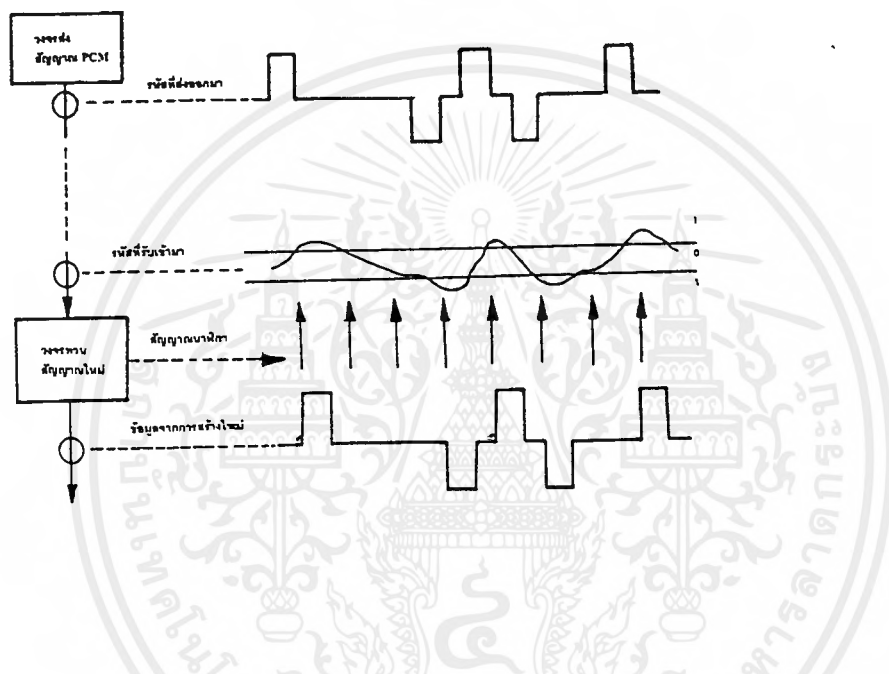
-ส่วนเข้ารหัส (Encoding)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

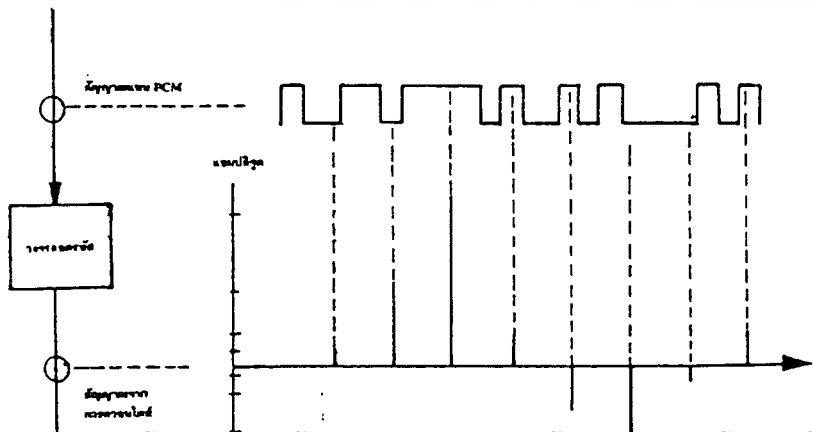
รูปที่ 2.12 แสดงส่วนเข้ารหัส

-ส่วนสร้างสัญญาณใหม่ (Regeneration)



รูปที่ 2.13 แสดงส่วนสร้างสัญญาณใหม่

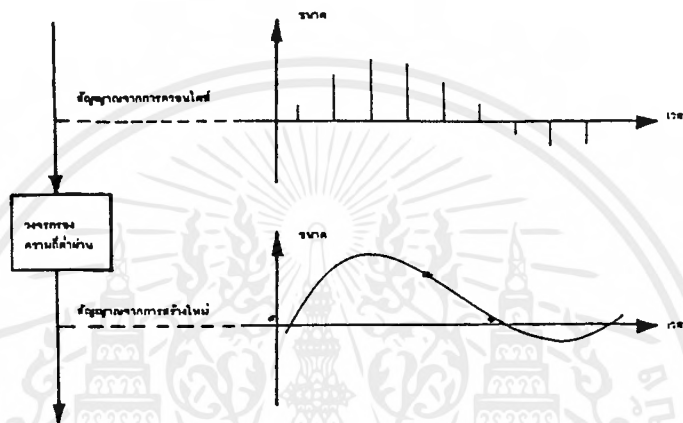
-ส่วนถอดรหัส (Decoding)



เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## รูปที่ 2.14 แสดงส่วนถอดรหัส

### -ส่วนสร้างสัญญาณนาฬิกา



รูปที่ 3.31 แสดงส่วนสร้างสัญญาณนาฬิกา

### รูปที่ 2.15 แสดงส่วนสร้างสัญญาณนาฬิกา

#### 2.1.5 การเข้ารหัส

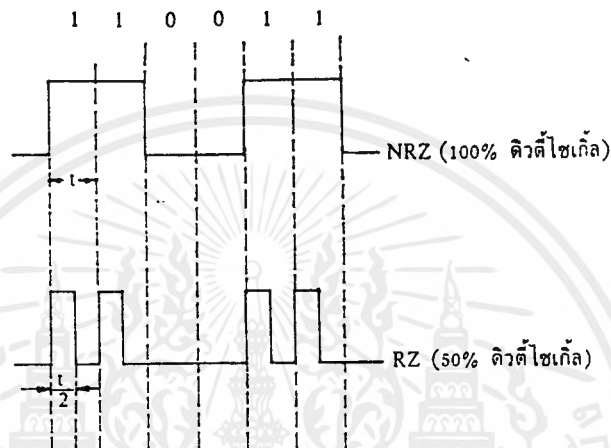
##### รหัส Non-Return-to-Zero (NRZ)

รหัสไบนารี NRZ ถูกนำมาใช้ในหน้าที่ของโครงข่ายดิจิทัลสวิชชิง โดยมีลักษณะที่ระหว่างบิตต่อบิตสัญญาณจะไม่กลับมาสู่ระดับ 0 และจะมีลักษณะตรงกันข้ามกับของรหัส Return-to-Zero (RZ) ซึ่งในระหว่างบิตต่อบิตสัญญาณจะกลับมาสู่ระดับ 0 ก่อนเสมอดังแสดงการเปรียบเทียบไว้ในรูปสำหรับรหัส NRZ นี้ไม่เหมาะสมที่จะใช้สำหรับการส่งสัญญาณดิจิทัลไปตามสายด้วย เหตุผลดังต่อไปนี้

- ก) องค์ประกอบกระแสตรง (DC) จะไม่สามารถผ่านทรานส์ฟอเมอร์ในสายส่งได้ จึงทำให้เป็นปัญหาสำหรับการอิดควอลไลซ์ที่รีเจนเนอเรทีฟรีพีทเตอร์ (Regenerative Repeater) ตลอดเส้นทางการส่ง
- ข) ในรีเจนเนอเรทีฟรีพีทเตอร์จะต้องสร้างวงจรตั้งแต่วงเวลา (timing circuit) สำหรับชิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นข้อมูลสำหรับการตั้งเวลานี้ อาจเกิดการผิดพลาดเนื่องจากรกในสายส่งอาจจะมี ขบวนการพัลส์ที่เป็น “0” หรือ “1” ต่อเนื่องกันนานเกินไป ด้วยเหตุนี้ในระบบการส่ง สัญญาณแบบดิจิตอลจึงใช้รหัสที่เป็น 3 ระดับแทนรหัส NRZ

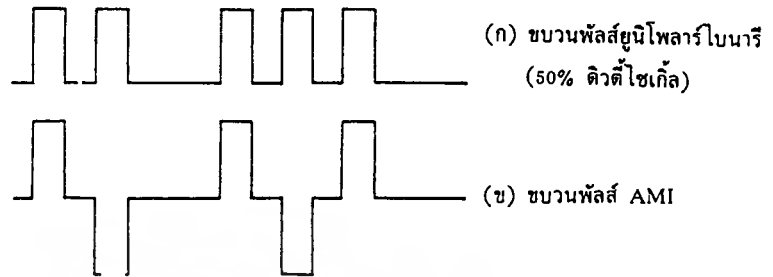


รูปที่ 2.16 การเปรียบเทียบระหว่างสัญญาณ NRZ และ RZ

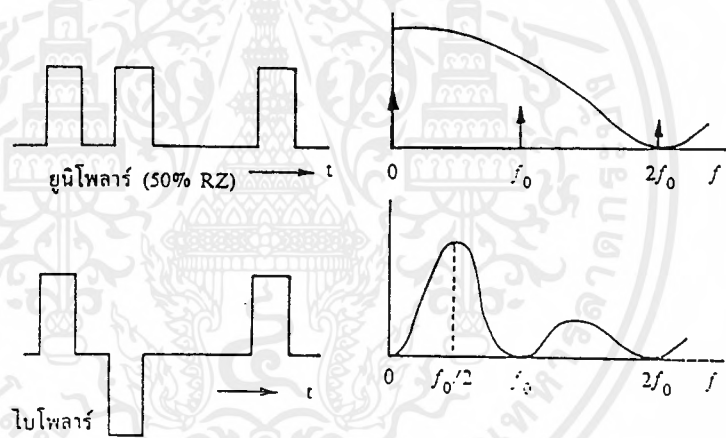
### รหัส AMI (Alternate Mark Inversion)

โดยทั่วไปภายในอุปกรณ์ด้านส่งจะประมวลสัญญาณเป็นแบบยูนิโพลาร์ (Unipolar) อย่างเช่น NRZ ก่อนที่จะส่งออกสายส่งจะทำเป็นไบโพลาร์ ซึ่งรหัส AMI ก็เป็นชนิดหนึ่งของไบโพลาร์ รหัสนี้พัลส์ ที่เป็น “1” จะถูกส่งออกไปเป็นบวกและลบสลับกันไปตามรูป การใช้รหัสนี้จะขจัดปัญหาเรื่อง DC ซึ่งไม่สามารถผ่านทรานส์ฟอร์มเมอร์คัปปลิงให้หมดไปได้ สิ่งที่เป็นปัญหาที่จะเกิดขึ้นในการใช้รหัสนี้จะมีเพียงอย่างเดียวคือความน่าจะเป็นขบวนการพัลส์ที่เป็น “0” ต่อเนื่องกันนาน แต่อย่างไรก็ตามความน่าจะเป็นของการเกิดกรณีนี้จะน้อยจึงไม่เป็นปัญหาในทางปฏิบัติ นอกจากนั้นที่สำคัญที่สุดคือการเลือกรูปร่างและขนาดของพัลส์ที่เหมาะสมในการที่จะส่งออกไป เนื่องจากในย่านความถี่สูง S/N จะมีค่าน้อย ดังนั้นถ้าเป็นไปได้ต้องทำให้พลังงานของสัญญาณเคลื่อนที่ไปอยู่ที่ผ่านความถี่ต่ำ แต่ในขณะเดียวกันสัญญาณนั้นต้องรวมข่าวสารของความถี่ clock ไว้พอเพียงด้วย อย่างไรก็ตาม รหัส AMI นี้จะสนองความต้องการทั้งสองอย่างดังกล่าวไปด้วยดี

อนึ่ง การเปรียบเทียบพัลส์แบบยูนิโพลาร์และไบโพลาร์ พร้อมทั้งพาวเวอร์สเปกตรัมของมันเหล่านั้นแสดงไว้ในรูป



รูปที่ 2.17 สัญญาณยูนิโพลาร์และสัญญาณ AMI

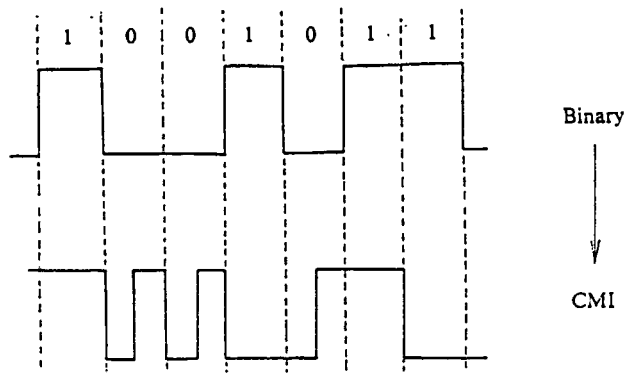


รูป ที่ 2.18 รหัสยูนิโพลาร์ ไบโพลาร์ และพาวเวอร์สเปกตรัม

#### รหัส Coded Mark Inversion (CMI)

ถ้ารหัสเดิมเป็น “1” ให้ทำเป็น “1” และ “0” สลับกันไป สำหรับสัญญาณเดิมที่เป็น “0” ให้ทำเป็น “0” ในช่วงครึ่งบิตแรกและเป็น “1” ในช่วงครึ่งบิตหลังดังแสดงไว้ในรูป

อนึ่ง รหัส CMI นี้ CCITT กำหนดให้ใช้สำหรับสายส่งที่มีบิตเรท 139.264 Mb/s

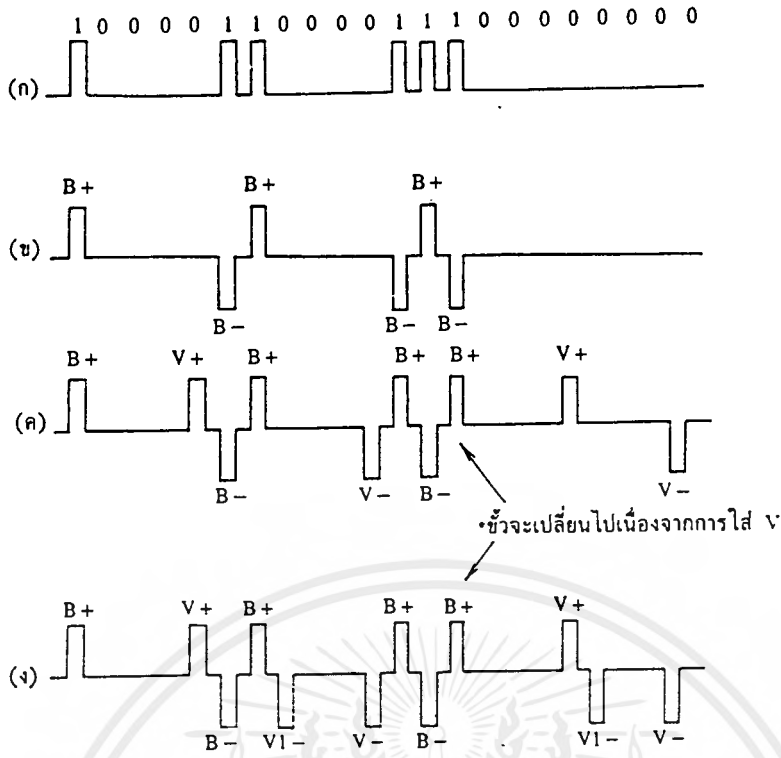


รูป ที่2.19การเปลี่ยนสัญญาณไบนารี เป็นรหัส CMI

### รหัส High Density Bipolar (HDB-3)

เมื่อข้อมูลถูกส่งไปในสายส่งเป็นระบบ PCM แล้ว อาจเกิดกรณีที่ขั้วบวมพัลส์เป็น “0” ต่อเนื่องกันนานเกินไป ซึ่งจะเป็นผลทำให้ทางด้านรับไม่สามารถจะตั้งเวลาเพื่อใช้ในการซิงโครไนซ์ได้ หรือไม่สามารถจะแยกความถี่ clock ออกมาจากข้อมูลที่ส่งมาได้ จึงใช้รหัส HDB-3 เพื่อแก้ปัญหานี้ โดยการกำจัดจำนวน “0” ที่ต่อเนื่องกันนาน ๆ ให้เหลือเพียง 3 บิตแล้วส่ง “1” ตามไปในบิตถัดมาอย่างไรก็ตามรหัส HDB-3 มีกฎเกณฑ์ในการสร้างตามขั้นตอนต่อไปนี้

- ก) สมมติว่าสัญญาณไบนารีแบบยูนิโพลาร์เป็นไปตามรูป ก่อนอื่นเปลี่ยนสัญญาณนี้ให้ เป็นรหัสตามกฎของ AMI คือพัลส์ลูกต่อไปจะมีขั้วสลับกับของพัลส์ที่มาก่อนดังในรูป
- ข) กรณีที่สัญญาณไบนารีเดิมเป็น “0” หรือเรียกว่า “space” ในการสร้างรหัส HDB-3 นั้น ยังคงให้เป็น space แต่ถ้า space ต่อเนื่องกันใน 1 ช่วง (string) มี 4 บิตหรือมากกว่า ต้องทำให้บิตที่ 4 เป็น “1” หรือ “mark” เสมอ สำหรับขั้วของพัลส์ ที่ใส่ลงไปนี้ต้องมี ลักษณะที่ผิดกฎของ AMI ซึ่งพัลส์เหล่านั้นแสดงไว้ในรูป (ค) ด้วย V+ และ V- ทั้งนี้ ขึ้นอยู่กับขั้วของมัน
- ค) การใส่พัลส์เพิ่มลงไปนี้จะทำให้ space ที่ยาวนานสั้นลง แต่ในขณะที่เดียวกันต้องคำนึงว่า จะต้องไม่มีองค์ประกอบ DC ปนอยู่ ดังนั้น พัลส์ที่ใส่ลงไปนี้จะต้องมีขั้วที่เป็นไปตาม กฎของรหัส AMI กล่าวคือเมื่อพัลส์แรกเป็น V+ ก็ต้องตามด้วย V- หรือในทางตรงกันข้าม
- ง) ในบางกรณี สัญญาณไบนารีเดิมที่เป็น “1” ซึ่งแสดงไว้ด้วย B+ หรือ B- และสัญญาณพัลส์ที่ใส่ลงไปคือ V+ หรือ V- นั้น อาจมีขั้วตรงกันข้ามกันซึ่งเป็นการผิดกฎข้อ (ค) ในกรณีเช่นนี้ ที่ space แรกของช่วงจะใส่ mark ซึ่งมีขั้วเหมือนกับ V+ หรือ V- ในช่วงเดียวกัน ทั้งนี้เพื่อให้แน่ใจว่าพัลส์ V+ หรือ V- ไม่ใช่ไบนารีพัลส์เหมือนเดิม พัลส์ที่ใส่เพิ่มนี้แสดงด้วย V1+ หรือ V1- ตามรูป

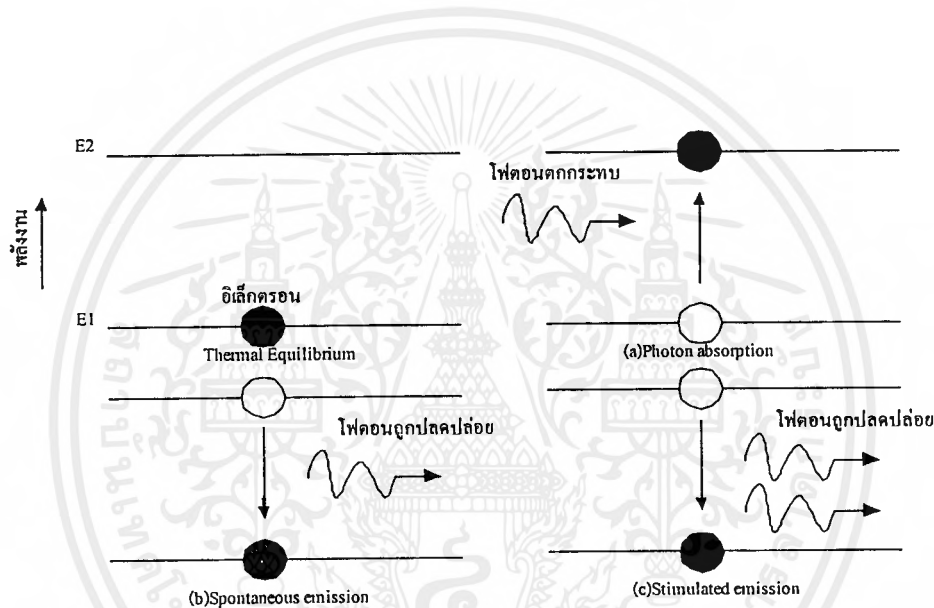


- (ก) ขบวนการพัลส์ยูนิโพลาร์เคิม
- (ข) พัลส์ AMI
- (ค) พัลส์ AMI ที่ใส่ไวโวลต์ "V" หลังจากมี "0" ต่อเนื่อง 3 บิต
- (ง) ผลครั้งสุดท้าย : รหัส HDB-3

รูปที่ 2.20 ความสัมพันธ์ระหว่างรหัส AMI และ HDB-3

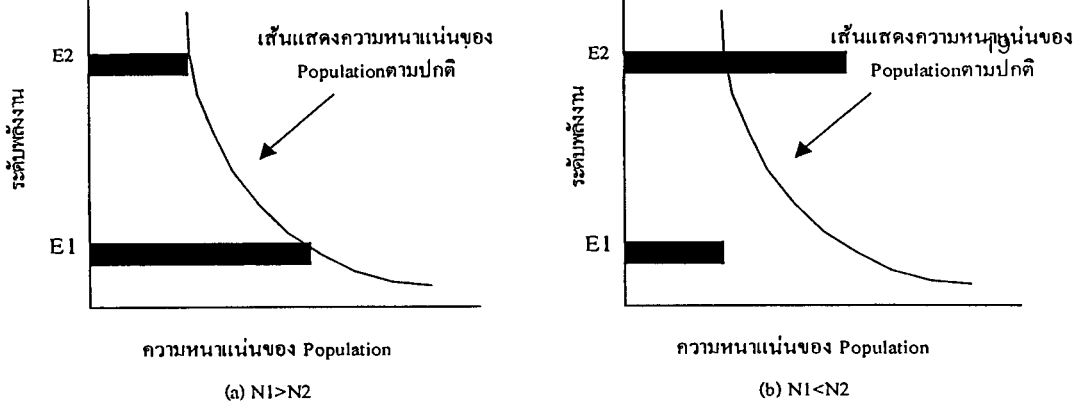
## 2.2 เลเซอร์ไดโอด (Laser Diode)

การเกิดแสงเลเซอร์นั้นต้องประกอบไปด้วย 3 กระบวนการหลักๆ ซึ่งสามารถสรุปได้ดังรูปที่ 2.1 รูปทางด้านซ้ายมือสุดแสดงในสภาวะ Thermal Equilibrium จากรูปประกอบด้วยระดับพลังงานสองระดับ ระดับพลังงาน  $E_1$  เป็นระดับพลังงานที่ Ground State ส่วนระดับพลังงาน  $E_2$  แทนด้วยระดับพลังงานที่ Excite State และความแตกต่างของระดับพลังงานทั้งสอง เรียกว่า Bandgap Energy มีค่าเท่ากับ  $h\nu$  ในสภาวะนี้อิเล็กตรอนจะอยู่ที่ Ground State ในกระบวนการแรกเมื่อโฟตอนถูกดูดกลืน (ดังรูปที่ 2.1a) โดยที่โฟตอนนี้มีพลังงานมากกว่า Bandgap Energy ทำให้อิเล็กตรอนได้รับพลังงานมันจึงสามารถเคลื่อนที่ไปที่ Excite State ได้



รูปที่ 2.21 แสดงกระบวนการทั้งสามที่เป็นสิ่งจำเป็นสำหรับการเกิดแสงเลเซอร์

กระบวนการต่อมาอิเล็กตรอนจะกลับลงมาที่ Ground State และจะปล่อยแสงออกมามีพลังงานเท่ากับ  $h\nu$  (ดังรูปที่ 2.1b) เรียกกระบวนการนี้ว่า Spontaneous Emission กระบวนการนี้จะยังไม่เกิดแสงเลเซอร์แต่ในการจะเกิดแสงเลเซอร์ได้นั้นต้องผ่านกระบวนการนี้ก่อน ตามปกติจำนวนของอะตอมที่ Ground State จะมีจำนวนมากกว่าที่ Excite State แต่กระบวนการสุดท้ายนี้เรียกว่า Stimulated Emission จะเกิดขึ้นได้ต้องทำให้จำนวนอะตอมที่ Excite State จำนวนมากกว่า เรียกการทำแบบนี้ว่า Population Inversion (ดังรูปที่ 2.2b) ซึ่งมีอยู่หลายวิธี เช่น Optical Interacting, Electrical Excitation, และ Chemical Reaction กระบวนการนี้ทำให้แสงที่ปล่อยออกมามีความเป็น Coherent



รูปที่ 2.22 แสดง Population Density ที่ Thermal Equilibrium และที่ Population

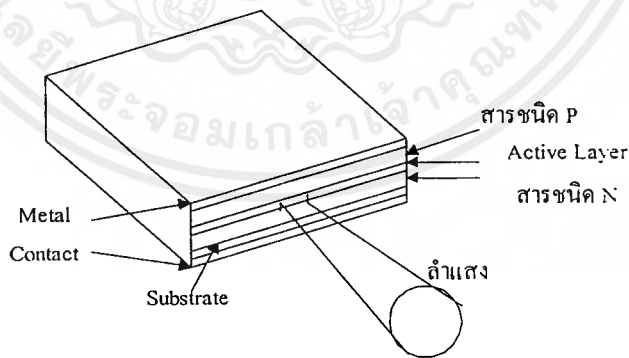
### Inversion

ปกติภายใต้ Thermal Equilibrium จะมีทั้ง Spontaneous Emission และ Stimulated Emission แต่จะมี Spontaneous Emission มากกว่า Stimulated Emission อยู่มาดั่งอัตราส่วนของสมการต่อไปนี้

$$\text{Stimulated Emission/Spontaneous Emission} = 1/e^{h\nu/kt} - 1$$

### 2.2.1 โครงสร้างของเลเซอร์ไดโอด (Diode Laser Construction)

จากรูปที่ 3.3 แสดงโครงสร้างของเลเซอร์ไดโอด ในเลเซอร์ไดโอดจะมี Optical Cavity เพื่อทำหน้าที่ขยายให้เกิดโฟตอนมากขึ้น Cavity นี้จะประกอบไปด้วยแผ่น Mirror 2 แผ่น โดยระยะห่างของแผ่นทั้งสองนี้มีความยาวเป็นครึ่งเท่าของความยาวคลื่นที่ต้องการทำให้เกิดรีโซแนนซ์ และจะมีช่องสำหรับปล่อยให้แสงออก



รูปที่ 2.23 แสดงโครงสร้างพื้นฐานของเลเซอร์ไดโอด

จากที่กล่าวมาแล้วว่าเลเซอร์จะเกิดขึ้นนั้นต้องทำให้เกิด Population Inversion ก่อน ซึ่งสามารถทำได้โดยยิงอิเล็กตรอนเข้าไปที่เลเซอร์ไดโอด (เรียกการกระตุ้นนี้ว่า Electron Injection หรือ Pumping Action) พลังงานของอิเล็กตรอนที่ยิงเข้าไปจะขึ้นอยู่กับพารามิเตอร์ต่างๆ เช่น Bandgap Energy, Gain, โครงสร้างของ Cavity และค่าสูญเสียต่างๆ ที่เกิดขึ้นใน Cavity

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

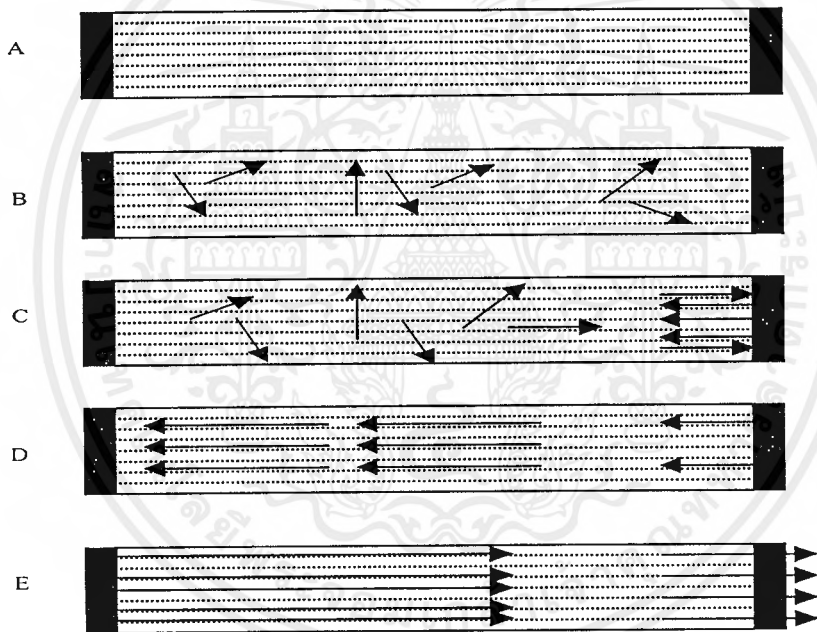
ค่าสูญเสียส่วนมากจะเป็นผลเนื่องมาจากวัสดุที่นำมาใช้ เช่น Absorption, Scattering และ Mirror Loss ส่วน Optical Field Intensity จะขึ้นกับค่าพารามิเตอร์ต่างๆ ดังสมการต่อไปนี้

$$I(z) = I(0) e^{(g-\alpha)z}$$

$I$  คือ Optical Field Intensity,  $z$  คือ ระยะทางที่แสงเดินทาง,  $g$  คือ Gain Coefficient ของ Cavity และ  $\alpha$  คือ Absorption Coefficient ของวัสดุที่นำมาทำ Cavity จะเห็นว่าความเข้มของการแพร่กระจายจะเพิ่มขึ้นอย่างเอ็กโปเนนเชียลกับระยะทาง ส่วน Optical Energy Reflect ระหว่าง Mirror ที่ห่างกันระยะทาง  $L$  สามารถเขียนความสัมพันธ์ได้โดย

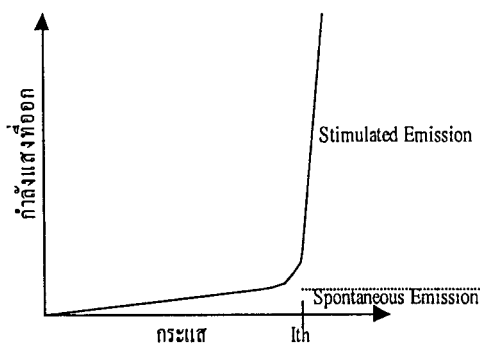
$$I(2L) = I(0) R_1 R_2 e^{[2L(g-\alpha)]}$$

ค่า  $R_1$  และ  $R_2$  เป็นค่าสัมประสิทธิ์การสะท้อนของแผ่น Mirror ทั้งสอง



รูปที่ 2.24 แสดงขั้นตอนในการเกิดแสงเลเซอร์

จากรูปที่ 3.4 เป็นขั้นตอนในการเกิดแสงเลเซอร์ใน Optical Cavity ที่รูป A เป็นสภาวะปกติที่เลเซอร์ไม่ได้รับการกระตุ้น โดยที่อิเล็กตรอนจะรวมกันอยู่ที่ Ground State เมื่อเริ่มกระตุ้นด้วยการฉีดกระแสให้แก่มันตามรูป B ทำให้อิเล็กตรอนเริ่มมีการเคลื่อนที่ขึ้นสู่สถานะ Excite State ด้วยพลังงาน  $E = h\nu$  ต่อมาไม่นานจะเกิด Spontaneous Emission โดยจะปล่อยโฟตอนออกมา มีพลังงาน  $E = h\nu$  และอิเล็กตรอนจะเคลื่อนที่ลง Ground State ในรูป C โฟตอนเริ่มมีการไปสะท้อนที่แผ่น Mirror ด้านหนึ่ง ทำให้มีโฟตอนกลับกระตุ้นเกิดเป็น Stimulated Emission ส่วน D เป็นการขยายเกิดโดยการสะท้อนที่ Mirror ทั้งสองด้าน เมื่อเกิด Population Inversion มากพอ ทำให้มี



รูปที่ 2.25 แสดงกราฟคุณลักษณะของ Optical Output กับกระแส

Stimulated Emission มากกว่าที่สูญเสียใน Cavity แสงเลเซอร์จะเริ่มเกิดขึ้น ในรูป E ถ้าแสงส่วนมากจะถูกปล่อยออกไปและมีเพียงส่วนน้อยเท่านั้นที่สะท้อนกับ Mirror กลับไป ส่วนความสัมพันธ์ระหว่าง Optical Output กับกระแสที่ฉีดเข้าไปเป็นไปดังรูปที่ 3.5

## 2.2.2 คุณสมบัติที่สำคัญของเลเซอร์ (Characteristic of Diode Laser)

เลเซอร์มีรูปร่างที่แตกต่างกันออกไป และยังมีคุณสมบัติที่แตกต่างกันออกไปและยังมีคุณสมบัติที่แตกต่างกันแล้วแต่ละชนิดของมัน แต่อย่างไรก็ตามคุณสมบัติต่างๆยังคงเหมือนกัน สามารถจำแนกคุณสมบัติที่สำคัญของเลเซอร์ได้ดังต่อไปนี้

### 2.2.2.1 ความยาวคลื่น (Wave Length)

เลเซอร์แต่ละชนิดจะปล่อยแสงออกมาโดยมีย่านความยาวคลื่นเป็นตัวกำหนด โดยความยาวคลื่นจะขึ้นอยู่กับวัสดุที่นำมาผลิตเป็นเลเซอร์

เลเซอร์ส่วนมากจะถูกเรียกว่า Monochromatic และโดยปกติจะปล่อยแสงออกมาที่ความยาวคลื่นเดียว ในความเป็นจริงจะไม่ได้ปล่อยออกมาแค่ความถี่เดียว แต่จะปล่อยออกมาเป็นย่านความยาวคลื่น แต่ย่านความยาวคลื่นนั้นแคบมากจึงถือได้ว่าปล่อยออกมาแค่ความยาวคลื่นเดียว แต่เลเซอร์บางชนิดจะปล่อยแสงออกมาที่ความยาวคลื่นต่างกันภายใต้สภาวะที่ต่างกัน เช่น Helium-neon เลเซอร์จะให้แสงที่ออกมาเป็นสีแดงที่ความยาวคลื่น 632.8 nm แต่อย่างไรก็ตามสามารถนำมาสร้างเป็นแสงสีเขียวที่ 543 nm หรือปล่อยแสงในย่าน Invisible Infrared ที่ความยาวคลื่น 3,393 nm ได้เช่นกัน

เลเซอร์บางชนิดสามารถปล่อยแสงออกมาที่สองความยาวคลื่นหรือมากกว่าในเวลาเดียวกัน เรียกว่า Multiline Operation เช่นเลเซอร์ชนิด Argon จะปล่อยแสงออกมาในย่านความยาวคลื่น 450-530 nm แต่จะมีความยาวคลื่นที่เด่นชัดที่สุดที่ 514.5 nm และ 488nm

### 2.2.2.2 กำลังเอาต์พุต(Output Power)

กำลังเอาต์พุตเป็นการวัดความแข็งแรงของลำแสงเลเซอร์ แต่สามารถพูดอีกอย่างได้ว่ากำลังเอาต์พุตเป็นตัววัดว่าเลเซอร์สามารถปล่อยพลังงานออกมาได้เท่าไรต่อเวลาซึ่งมีหน่วยในการวัดเป็นวัตต์ โดยสูตรดังนี้

$$\text{Power} = \Delta\text{Energy}/\Delta\text{Time}$$

1 วัตต์ เท่ากับ 1 จูลต่อวินาที

ในเลเซอร์แต่ละชนิดก็จะมีข้อจำกัดในเรื่องกำลังเอาต์พุตเหมือนกัน เลเซอร์บางชนิดสามารถผลิตแค่เป็นมิลลิวัตต์ แต่เลเซอร์บางชนิดสามารถผลิตกำลังเอาต์พุตออกมาได้เป็นกิโลวัตต์

### 2.2.2.3 พัลส์และความต่อเนื่องของลำแสง(Pulse and Continuous Output)

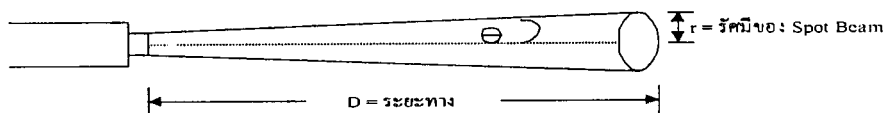
หลายคนอาจจะคิดว่า เลเซอร์ผลิตลำแสงออกมาได้คงที่เหมือนกับแสงจากหลอดไฟ เลเซอร์หลายชนิดจะผลิตแสงออกมาเป็นพัลส์ซึ่งความยาวของพัลส์จะมีขนาดตั้งแต่  $10^{-3}$ - $10^{-15}$  วินาที ซึ่งจะเกิดเป็นพัลส์ซ้ำๆ หลายพันหรือหลายล้านในหนึ่งวินาทีสายตาของคนเราไม่สามารถมองเห็นตั้งแต่ตัว Detector สามารถตรวจจับได้ทัน

จากที่เราได้ทราบในหัวข้อก่อนว่ากำลังเอาต์พุตเป็นตัววัดพลังงานที่ปล่อยออกมา ถ้าเราต้องการทราบว่าในหนึ่งพัลส์จะมีพลังงานเท่าใด เราต้องทราบก่อนว่ากำลังงานเปลี่ยนแปลงกับเวลาอย่างไร เลเซอร์จะให้กำลังงานสูงแค่ช่วงสั้นๆ ที่ความยาวพัลส์ แต่ความยาวของพัลส์สั้นมากมันจึงไม่สามารถบรรจุพลังงานได้มาก สามารถคิดได้คร่าวๆ ดังนี้

$$\text{Pulse Energy} = \text{Peak Power} * \text{Pulse Length}$$

### 2.2.2.4 การกางออกและขนาดของลำแสง(Beam Divergence and Size)

ถ้าเรามองลำแสงของเลเซอร์ผ่านอากาศที่มีแสงและมีฝุ่นจะสามารถมองเห็นแสงเลเซอร์เป็นลำได้ และถ้าสังเกตอีกจะเห็นว่าลำแสงเลเซอร์จะกางออกตามระยะทางที่เพิ่มขึ้นดังรูปที่ 3.6 การกางออกของลำแสงนี้เรียกว่า Divergence



รูปที่ 2.26 แสดงลักษณะของลำแสงของเลเซอร์

Beam Divergence จะถูกวัดในหน่วยของมิลลิเรเดียน ซึ่งง่ายต่อการคำนวณเมื่อมุมมีค่าน้อยๆ เราสามารถหาเส้นผ่านศูนย์กลางของลำแสงได้โดยสูตรดังต่อไปนี้

$$\phi = 2L \cdot \tan\theta$$

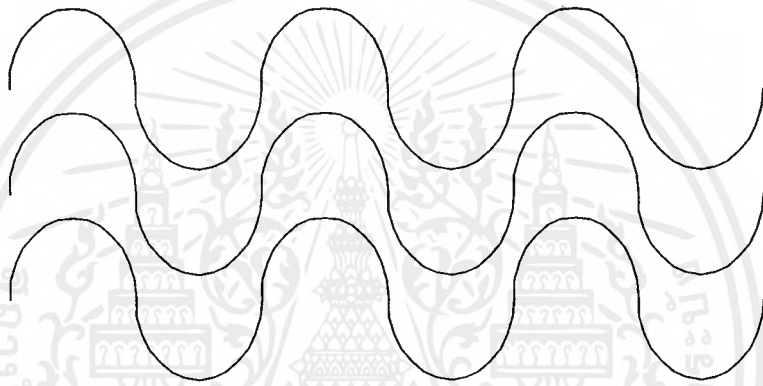
เมื่อ  $\phi$  แทนเส้นผ่านศูนย์กลางของ Spot Beam

$D$  แทนระยะทางจากจุดกำเนิดแสงถึงจุดที่ต้องการวัด

$\theta$  แทนมุมที่ลำแสงทำกับเส้นผ่านศูนย์กลาง

### 2.2.2.5 Coherence

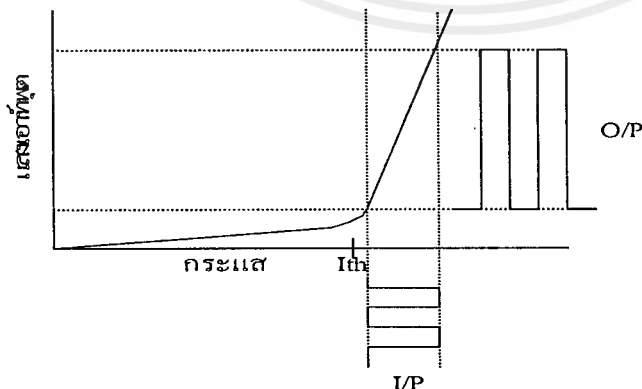
เป็นการแสดงว่าคลื่นแสงที่เลเซอร์ไดโอดปล่อยออกมามีเฟสเหมือนกัน และมีความถี่เหมือนกันดังภาพที่



รูปที่ 2.27 แสดงความเป็น Coherence ของแสงเลเซอร์

### 2.2.3 การมอดูเลทของเลเซอร์ไดโอด (Modulation of Diode Laser)

เลเซอร์ไดโอดมีข้อจำกัดของความถี่ในการมอดูเลท สัมพันธ์กับ Time Response ข้อจำกัดนี้ขึ้นอยู่กับ Stimulated และ Life Time ของโฟตอนที่มีต่อกระบวนการ Stimulated Emission และ



รูปที่ 2.28 แสดงการมอดูเลทของเลเซอร์ไดโอดจะเกิดขึ้นเมื่อกระแสมีค่ามากกว่า

$I_{th}$

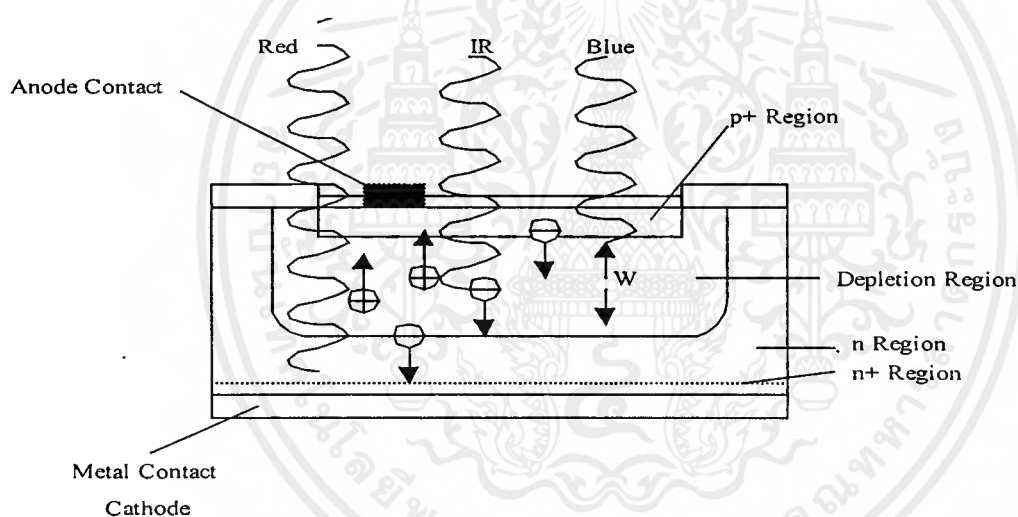
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การขยาย ก่อน Stimulated Emission จะเกิดขึ้น จะเกิด Spontaneous Emission ก่อนใน Cavity เมื่อเกิด Population Inversion จะเกิดทั้ง Spontaneous Emission โฟตอนจะใช้เวลาช่วงหนึ่งในการที่จะไปกระตุ้นให้เกิดโฟตอนเหมือนกันออกมา เราเรียกช่วงเวลานี้ว่า Stimulated Lifetime,  $t_{st}$  สำหรับเลเซอร์ไดโอดส่วนมากจะมีค่า Life Time ประมาณ  $10^{-11}$  วินาที ต่อมาโฟตอนที่กระตุ้นจะไปกระทบกับด้านหนึ่งของ Cavity จะเกิดสะท้อนขึ้นทันทีที่ด้านนี้ เรียกเวลาที่โฟตอนที่อยู่ใน Cavity ก่อนที่จะสะท้อนนี้ว่า Photon Lifetime,  $t_{ph}$  ซึ่งจะมีค่าประมาณ  $10^{-12}$  วินาทีที่จะเห็นว่าค่าของ  $t_{ph}$  มีค่าน้อยกว่าค่านั้น  $t_{ph}$  จะเป็นตัวกำหนด Time Response ของเลเซอร์ไดโอด

### 2.3 โฟโตไดโอด (Photodiode)

#### 2.3.1 หลักการเบื้องต้นของโฟโตไดโอด

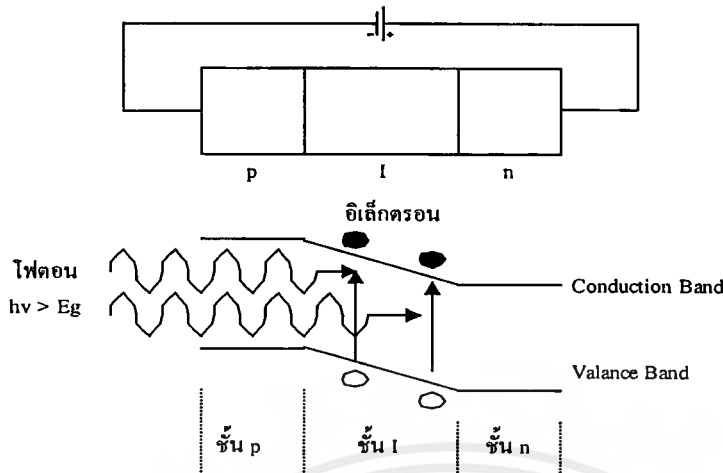
โฟโตไดโอดถูกนำมาใช้งานอย่างแพร่หลายในงานทางด้านตัวรับแสง เนื่องจากมีผลตอบสนองรวดเร็ว, ราคาถูกและสัญญาณรบกวนต่ำ โฟโตไดโอดมีหลายชนิดแล้วแต่จะแบ่งตามคุณลักษณะใด เช่นแบ่งตามโครงสร้าง หรือ หน้าที่



รูปที่ 2.29 แสดงภาพหน้าตัดของโฟโตไดโอด

โฟโตไดโอดชนิดแรกที่จะกล่าวถึงประกอบด้วยสาร P และสาร N ที่รอยต่อของสารทั้งสองจะเกิด Depletion หรือ Space Region ซึ่ง Region ที่ได้กล่าวถึงนี้เกิดจากสนามที่รอยต่อของสารทั้งสองชนิดนั่นเอง ใน Depletion Region จะเป็นพื้นที่ที่คู่อิเล็กตรอนและโฮลเกิดขึ้น (ต่อไปจะเรียกว่าคู่ e-h) เนื่องมาจากโฟตอนตกกระทบตัวมัน หลังจากนั้นคู่ e-h จะแยกออกจากกัน โดย e จะเคลื่อนที่ไปทางสาร N และ h เคลื่อนที่ไปทางสาร P จากการเคลื่อนที่ของคู่ e-h จะทำให้เกิดกระแสไหลเราเรียกกระแสนี้ว่า Drift Current การที่คู่ e-h สามารถเคลื่อนที่ได้เกิดจากแรงดันที่ขั้วทั้งสอง ดังนั้นถ้าเราป้อนไบอัสย้อนกับโฟโตไดโอดก็จะยิ่งช่วยให้เกิดกระแสไหลมากขึ้นดังรูปที่ 2.9 แสดงรูปหน้าตัดของโฟโตไดโอด การแปลงโฟตอนเป็นคู่ e-h ยังสัมพันธ์กับความลึกความตื้นของ Depletion Region อีกด้วยจากรูปจะเห็นว่าคลื่นที่ตกกระทบทั้งหมดไม่ได้ถูกแปลงไปเป็นคู่ e-h ทั้งหมด ขึ้นอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญูญาติให้ไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.30 แสดงโครงสร้างของ PIN Photodiode และ Energy Bandgap

กับความยาวคลื่นที่ตกกระทบ โดยถ้าคลื่นมีความยาวสั้นทำให้เกิดการดูดกลืนใกล้ผิวของโฟโตไดโอด แต่ถ้าคลื่นมีความยาวคลื่นยาวมันก็จะทะลุผ่านก่อนจะกลายเป็นคู่ e-h

เพื่อที่จะปรับปรุงปัญหาที่กล่าวมาแล้วนี้จึงได้มีการเพิ่มสารเข้าไปอีกชั้นหนึ่งชั้นที่เพิ่มเข้าไปนี้เรียกว่า Intrinsic Layer (เรียกสั้นๆว่าชั้นI)แล้วเรียกโฟโตไดโอดชนิดใหม่นี้ว่า PIN Photodiode มีโครงสร้างดังรูปที่2.10 ชั้นI ที่เพิ่มเข้าไปมีความต้านทานสูงมาก ช่วยให้เกิดกระแสไหลมากขึ้นเมื่อเทียบกับปกติที่โฟตอนตกกระทบในที่จำนวนเท่ากัน PIN Photodiode จึงมีค่า Sensitivity สูง, มีเสถียรภาพสูงและมีการตอบสนองที่รวดเร็วกว่า และยังจะมีกระแสไหลมากขึ้นไปอีก ถ้าชั้นI ยิ่งกว้าง แต่อย่างไรก็ตามถ้าชั้นI มีขนาดกว้างเกินไปจะทำให้การตอบสนองต่อเวลา หรือ Response Time มากขึ้นเช่นกัน ดังนั้นในการออกแบบจึงต้องควรระมัดระวัง เมื่อโฟตอนตกกระทบ PIN Photodiode และมีพลังงานมากกว่า Bandgap Energy ( ผลต่างของค่าระดับพลังงานระหว่าง Conduction Band และ Valance Band ) จะเกิดคู่ e-h ในชั้นI อธิบายได้ดังรูปที่3.10

ประสิทธิภาพของโฟโตไดโอด(η)จะเพิ่มตามไปด้วยถ้าเราเพิ่มความกว้างของชั้นI ตามข้อหน้าด้านบนเราสามารถเขียนสมการประสิทธิภาพ (Quantum Efficiency; Conversion Factor) ได้ดังนี้

$$\eta = [I_p/e]/[P_o/hv] = \text{จำนวนของคู่ } e-h / \text{จำนวนของโฟตอนที่ตกกระทบ}$$

$I_p$ เป็นกระแสที่เกิดจากคู่e-h, eเป็นค่าประจุของอิเล็กตรอน( $1.6 \times 10^{-19}$  C),  $P_o$ เป็นกำลังงานของโฟตอนที่ตกกระทบ  $h\nu$ เป็นพลังงานของโฟตอน

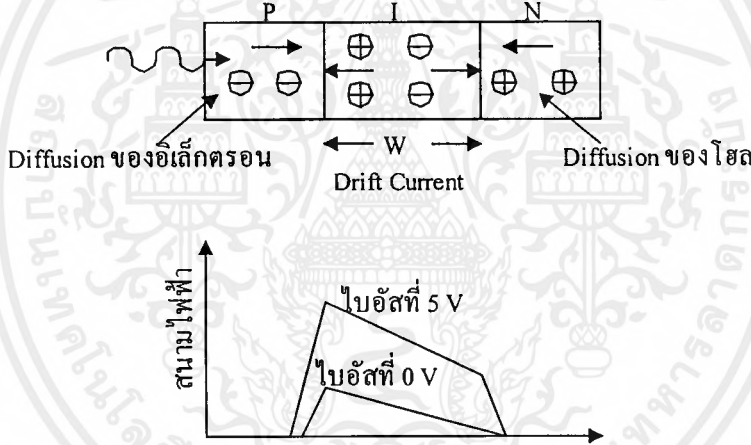
2.3.2 เวลาในการตอบสนอง (Response Time)

เมื่อเรานำโฟโตไดโอดไปใช้งานจะมี Response Time อย่างน้อย 3 ปัจจัยที่มีผลต่อ Response Time ของเอาต์พุต สามารถกล่าวได้ดังต่อไปนี้

1. Transit Time หรือ Charge Collection Time (เวลาที่คู่ e-h ใช้ในการเคลื่อนที่ผ่านชั้น I)
2. Diffusion Time
3. RC Time Constant ของโฟโตไดโอดและของวงจรที่นำมาต่อพ่วง

2.3.1.1 Transit Time ( $t_{tr}$ )

เป็นเวลาที่คู่ e-h ใช้ในการเคลื่อนที่ผ่าน Intrinsic Layer เราสามารถเขียนเป็นสมการได้ดังนี้  $t = w/v$  w คือความกว้างของ Depletion Layer v คือความเร็วของอิเล็กตรอนหรือโฮล รูปที่ 3.11 แสดง PIN โฟโตไดโอดได้รับไบอัสย้อนกลับ ด้านล่างของรูปจะเป็น Profile ของสนามไฟฟ้าไบอัสที่ 0V และ 5V



รูปที่ 2.31 แสดง PIN Photodiode ขณะได้รับไบอัสย้อนกลับและ Profile

เมื่อเราป้อนไบอัสย้อนกลับค่าสนามไฟฟ้าที่ครอบคลุม Intrinsic Region จะมีค่ามากทำให้เกิดความต้านสูงในชั้นนี้ด้วย สนามนี้ช่วยให้คู่ e-h เคลื่อนที่ในชั้น I ได้เร็วขึ้น สมมุติว่ามีโฟตอนเคลื่อนที่เข้าไปในโฟโตไดโอดทะลุผ่านชั้น P เมื่อมันถึงชั้น I คู่ e-h เกิดขึ้น ต่อมาคู่ e-h จะถูกแยกด้วยสนามไฟฟ้าที่ตกคร่อมชั้น I จากนั้นจะเกิดกระแสไหลขึ้น (Drift Current) ด้วยเหตุนี้ความเร็วของ e และ h จะขึ้นอยู่กับความแข็งแรงของสนามไฟฟ้า ถ้าปราศจากสนามไฟฟ้านี้ทั้ง e และ h จะเคลื่อนที่ด้วยความเร็วต่ำ ส่วนความเร็วสูงสุด (Maximum Velocity) หรือความเร็วอิ่มตัว (Saturate Velocity) เกิดขึ้นได้ด้วยแรงดันเพียงไม่กี่โวลต์ แต่ถึงกระนั้นค่าแรงดันนี้ก็ขึ้นอยู่กับโครงสร้างของโฟโตไดโอดด้วย ดังนั้นค่าแรงดันที่ไบอัสให้กับโฟโตไดโอดควรมีค่าเพียงพอทำให้เกิด Saturate Velocity สำหรับวงจรที่มี Frequency Response ต่ำกว่า 100kHz ก็สามารถใช้ขณะไบอัส 0 V ได้ ไบอัสที่ 0 V แม้จะมีเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Frequency Responseต่ำแต่ก็มีข้อดีคือ สัญญาณรบกวนที่เกิดจากDark Current(กล่าวถึงในภายหลัง) จะไม่มี จากที่กล่าวมาทั้งหมดนี้จะเห็นว่า  $w$  ลดลงทำให้ Transit Time ลดลงแต่จากหัวข้อก่อนหน้า นี้ Quantum Efficiency ก็จะลดลงเมื่อถ้าเราลด  $w$  ลงและยังทำให้ค่า Capacitanceเพิ่มขึ้นอีกด้วย การเพิ่มขึ้นของค่า Capacitanceทำให้ Response Time เพิ่มขึ้น

### 2.3.1.2 Diffusion Time ( $t_{dif}$ )

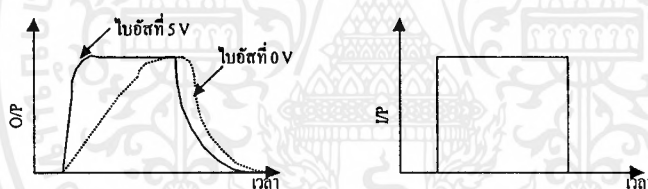
เป็นเวลาที่ยังอิเล็กตรอนและ โฮล เคลื่อนตัวออกจากสารPและสารN กระบวนการนี้จะใช้เวลา มากกว่า Transit Time และค่าDiffusion Timeจะยังมีค่ามากถ้าค่า  $e-h$ กำเนิดขึ้นนอกDepletion Region

### 2.3.1.3 RC Time Constant ( $t_{rc}$ )

ของโฟโตไดโอดและของวงจรที่นำมาต่อร่วมDelay Timeที่เกิดขึ้นเกี่ยวเนื่องกับการ Discharge ของตัวCซึ่งทำตัวเสมือนตัวกรองความถี่ต่ำผ่าน(Low Pass Filter)

จากปัจจัยที่กล่าวมาทั้งหมดนี้จะมีผลต่อ Rise Time ของเอาต์พุตพัลส์ โดยสามารถเขียน เป็นสมการได้ดังนี้

$$t_r = [ (t_{cc})^2 + (t_{dif})^2 + (t_{rc})^2 ]$$



รูปที่ 2.32 แสดงการเปรียบเทียบพัลส์อินพุตและพัลส์เอาต์พุตเป็นผลเนื่องมาจาก Diffusion Time

### 2.3.3 สัญญาณรบกวนในโฟโตไดโอด (Noise Source in Photodiode)

การทำความเข้าใจเกี่ยวกับการเกิดสัญญาณรบกวนและทำอย่างไรที่จะทำให้สัญญาณรบกวนมีค่าน้อยที่สุดเป็นสิ่งจำเป็นในการออกแบบวงจรภาครับ เพราะสัญญาณรบกวนในโฟโตไดโอดเป็นตัวจำกัดในการรับสัญญาณกำลังต่ำๆ โฟโตไดโอดส่วนมากจะไม่มีกำลังขยายในตัวเอง ต้องนำเอาต์พุตที่เป็นกระแสไปเปลี่ยนเป็นแรงดันและนำไปผ่านวงจรขยาย เนื่องจากสัญญาณรบกวนในโฟโตไดโอดเป็นกระแส เมื่อนำไปผ่านวงจรขยายก็จะทำให้สัญญาณรบกวนถูกขยายด้วย ดังนั้นจึงเป็นตัวกำหนดอัตราขยายของวงจรขยายด้วย ในที่นี้จะกล่าวถึงสัญญาณรบกวนหลักๆ อยู่ 3 ปัจจัย ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.3.1 Dark Noise

สัญญาณรบกวนชนิดนี้เกิดจากกระแสรั่วไหลขณะตัวที่โฟโตไดโอดได้รับไบอัสย้อนกลับ เราเรียกกระแสรั่วไหลที่เกิดขึ้นนี้ ว่า Dark Current,  $I_d$  Dark Current เป็นคุณลักษณะ อย่างหนึ่งของโฟโตไดโอดที่จะปรากฏอยู่ในคู่มือ โดยที่ขนาดของมันจะขึ้นอยู่กับโครงสร้าง และแรงดันที่ป้อนให้กับโฟโตไดโอด ดังนั้นสัญญาณรบกวนที่เกิดขึ้นนี้จะไม่เกิดขึ้นถ้าไม่ได้ป้อนไบอัสย้อนกลับ กระแสของสัญญาณรบกวนที่เกิดจาก Dark Noise สามารถเขียนเป็นสมการได้ ดังนี้

$$i_n = (2eBI_d)^{1/2}$$

B คือ Bandwidth e คือ Electron Charge ( $1.602 \times 10^{-19} \text{C}$ )

### 2.3.3.2 Shot Noise

สัญญาณรบกวนชนิดนี้ขึ้นอยู่กับจำนวนของแสงที่มาตกกระทบโฟโตไดโอด เมื่อโฟตอนมาถึงโฟโตไดโอดในทิศทางต่างๆ กัน ตามธรรมชาติก็จะเกิดคู่ e-h และ Shot Noise จะปรากฏขึ้นมาทันทีที่กระแสโฟโต(Photocurrent) ขึ้นๆ ลงๆ ดังนั้น Shot Noise จะเกิดขึ้นได้ทั้งขณะมีไบอัสย้อนกลับและไม่มีไบอัสย้อนกลับ เราสามารถเขียนสมการกระแสของ Shot Noise ได้ดังนี้

$$i_{sh} = (2eI_p B)^{1/2}$$

เมื่อ  $I_p$  เป็น Photocurrent =  $e\eta P_o/h\nu$

### 2.2.3.3 Thermal Noise

เป็นสัญญาณรบกวนที่เกิดขึ้นได้โดยทั่วไปในอุปกรณ์ประเภท Passive สามารถเขียนเป็นสมการได้ดังนี้

$$i_j = (4KBT/R_{sh})^{1/2}$$

K = ค่าคงที่ของ Boltzmann's T = อุณหภูมิสัมบูรณ์ (Kelvin)  $R_{sh}$  = Shunt Resistance ของโฟโตไดโอด แต่เมื่อใดก็ตามที่นำโฟโตไดโอดมาต่อกับโหลดเราจะแทน  $R_{sh}$  ด้วย  $R_L$  จากสูตรจะเห็นว่าถ้า  $R_L$  มีค่ามากๆ จะทำให้  $i_j$  ลดลงด้วย

ดังนั้นถ้าเรารวมสัญญาณรบกวนทั้ง 3 อย่างนี้เราจะได้สัญญาณรบกวนรวมได้ดังนี้

$$i_T = (i_n^2 + i_{sh}^2 + i_j^2)^{1/2}$$

นอกจากนี้ยังมีพารามิเตอร์ที่สำคัญอีกตัวหนึ่งคือ Noise Equivalent Power (NEP;  $\text{w/Hz}^{1/2}$ ) เป็นตัวบอกว่าต้องใช้กำลังของแสงเท่าไรจึงจะทำให้ค่า Signal to Noise Ratio มีค่าเป็นหนึ่ง เมื่อเราทราบค่า NEP ยังสามารถนำค่า NEP มาหาค่าไคเรคตีวิตี (D) ได้อีกด้วย ดังนี้คือ

$$D = [\text{Effective Sensitive Area (cm}^2)]^{1/2} / \text{NEP}$$

### 2.3.4 โหมดการทำงานของโฟโตไดโอด (Photodiode Circuit Operating Modes)

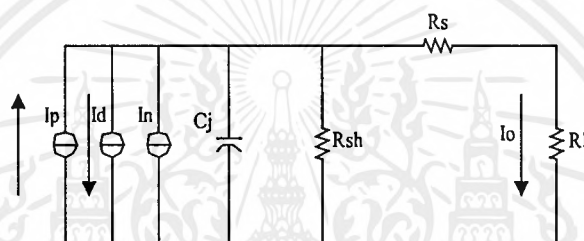
โฟโตไดโอดมีโหมดการทำงานอยู่ 2 โหมดด้วยกันคือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.4.1 Photovoltaic Mode

เป็นโหมดการทำงานที่ไม่ต้องป้อนไบอัสย้อนกลับให้แก่ตัวโฟโตไดโอด การใช้งานกับ โหมดนี้จะใช้ที่ความถี่ต่ำๆ (ประมาณต่ำกว่า 100kHz) เพราะ Response Time มีค่ามาก สำหรับข้อดี ของโหมดนี้คือมี S/N ดีกว่า อีกโหมดเพราะไม่มี Dark Current

### 2.3.4.2 Photoconductive Mode

เป็นโหมดการทำงานที่ต้องป้อนไบอัสย้อนกลับให้กับโฟโตไดโอด ใช้กับงานที่ต้องการ Frequency Response สูงๆ แต่ก็จะมีสัญญาณรบกวนจาก Dark Current



รูปที่ 2.33 แสดงวงจรเทียบเคียงของกระแสที่เกิดขึ้นกับกระแส Noise

$I_p$  = กระแสที่เกิดขึ้นเนื่องจากโฟตอนที่ตกกระทบ

$I_d$  = Dark Current

$I_n$  = Noise Current

$C_j$  = คาปาซิเตอร์ที่รอยต่อ

$R_{sh}$  = Shunt Resistance

$R_s$  = Series Resistance

$I_o$  = กระแสที่จ่ายออกโหลด

## 2.4 การมัลติเพล็กซ์ (Multiplexing)

ความหมายของการมัลติเพล็กซ์ ถ้าพิจารณาในแง่ระบบการสื่อสาร คือ การรวมสัญญาณที่มากกว่า 2 สัญญาณเข้าด้วยกัน และส่งไปบนสายเคเบิล 1 เส้น หรือ ทางวิทยุ 1 ทางติดต่อ ซึ่งสัญญาณดั้งเดิมเป็นได้ทั้งเสียงมนุษย์ สัญญาณวิดีโอ ข้อมูลคอมพิวเตอร์หรืออื่นๆ สำหรับผลลัพธ์ของสัญญาณที่รวมกัน ถูกส่งไปบนช่วงความกว้างแถบ(Bandwidth)ที่พอดีกับข้อมูลทั้งหมด เมื่อถึงด้านรับสัญญาณที่รวมกันจะถูกแยกออกมาตามที่มาในทางด้านส่ง

ถ้าใช้ในความหมายเกี่ยวกับการติดต่อของข้อมูลในคอมพิวเตอร์ เช่น ช่องสัญญาณมัลติเพล็กซ์ (Multiplex Channel) คือที่ซึ่งอุปกรณ์หลายชนิดสามารถทำงานพร้อมกัน อย่างเช่น เครื่องพิมพ์หลายเครื่อง ที่ทำงานในเวลาเดียวกันได้บนช่องการสื่อสารเพียง 1 ช่อง

สำหรับเทคนิคทางเทคโนโลยีที่มีใช้ในระบบมัลติเพล็กซ์มีอยู่ 2 อย่าง คือ

1.แบบอนาล็อก(Analog)ใช้วิธีมัลติเพล็กซ์แบบแบ่งตามความถี่(FDM)

2.แบบดิจิทัล(Digital)ใช้วิธีมัลติเพล็กซ์แบบแบ่งตามเวลา(TDM)

วิธีการมัลติเพล็กซ์

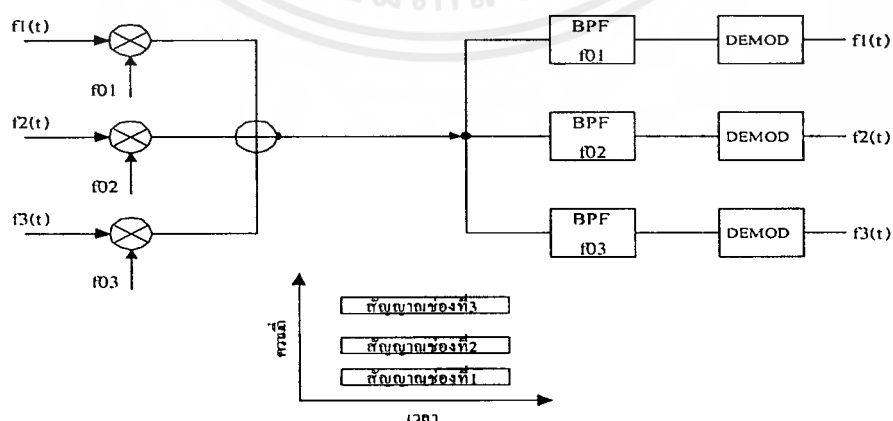
มีอยู่ 3 วิธีด้วยกัน อธิบายได้ดังนี้

### 2.4.1วิธีมัลติเพล็กซ์แบบแบ่งตามช่องว่าง(Space-Division Multiplexing)

หมายถึง การรวมสายส่งมากกว่าหนึ่งสายเข้าด้วยกัน อย่างเช่น สายเคเบิลแบบเส้นคู่ (Wire-Pair)ถูกสร้างมาเพื่อให้รวมสายเดี่ยวแบบคู่เข้าด้วยกันเป็นร้อยๆ เส้น

### 2.4.2วิธีมัลติเพล็กซ์แบบแบ่งตามความถี่(Frequency Division Multiplexing; FDM)

เป็นการจัดส่งข้อมูลโดยใช้เทคนิคทางความถี่ คือจะแบ่งความถี่ออกเป็นช่วงๆแล้วให้ความถี่แต่ละช่วง ใช้ในการส่งข้อมูลแต่ละช่อง สามารถอธิบายได้ตามภาพ

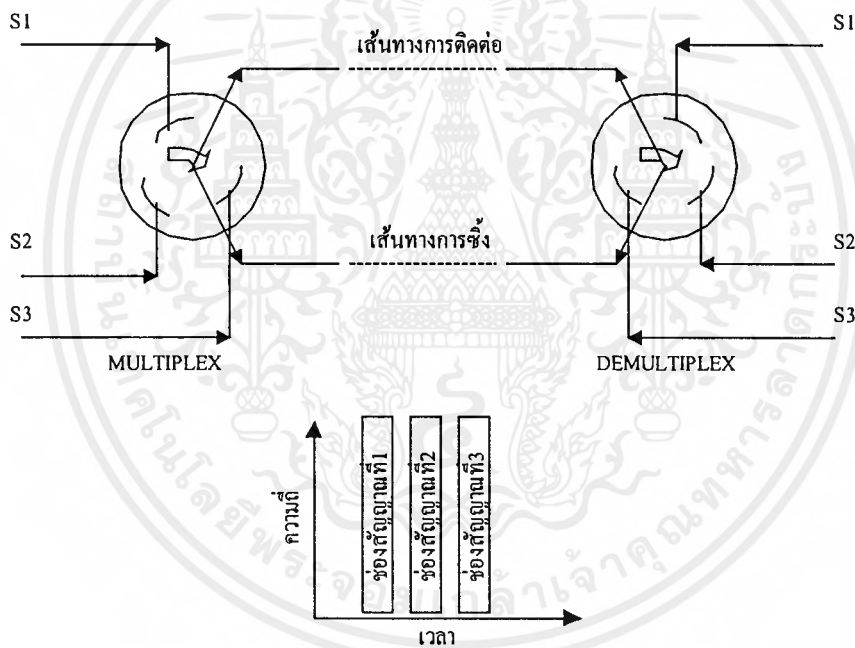


รูปที่ 2.34 แสดงมัลติเพล็กซ์แบบแบ่งตามความถี่

วิธีแบบ FDM มีใช้ในงานกระจายคลื่นสัญญาณวิทยุ และ โทรทัศน์ ส่วนงานทางระบบโทรศัพท์ก็ใช้เช่นกัน กล่าวคือ ช่องการติดต่อเสียงพูด (Voice Channel) จำนวน 24 ช่องที่ความถี่ 3KHz สามารถมัลติเพล็กซ์ไปบนสายส่งแบบคู่ตีเกลียว(Twisted-Pair Line)จำนวน1เส้น

#### 2.4.3วิธีการมัลติเพล็กซ์แบบแบ่งตามเวลา(Time-Division Multiplexing; TDM)

หลักการแบบ TDM คือ การส่งสัญญาณหลายๆ สัญญาณไปบนสายเส้นเดียวกันโดยอาศัยการแบ่งเวลาช่วงสั้นๆ จากรูป มีการตัดต่อสัญญาณตามลำดับที่กำหนดไว้ (S1,S2,S3) ภายในเวลา(Time Slot)เพื่อสัญญาณทั้งหมดถูกส่งไปในทางติดต่อเดียวกัน ในรูปแบบของเฟรมดังรูป จัดว่าขั้นตอนดังกล่าวคือ การมัลติเพล็กซ์ ส่วนการดีมัลติเพล็กซ์ ต้องมีการตัดต่อแยกลำดับสัญญาณให้ถูกต้อง ซึ่งกำหนดช่วงเวลาให้แน่นอน เราเรียกการทำให้ช่วงเวลามีความสัมพันธ์กันนี้ว่า การซิงโครไนส์ (Synchronous) หรือเรียกสั้นๆ ว่า การซิง(Sync)



รูปที่2.35 แสดงการมัลติเพล็กซ์แบบแบ่งตามเวลา

สำหรับวิธีนี้ ในสัญญาณแต่ละตัวอาจมีการสูญเสียเกิดขึ้นได้ ถ้าทางติดต่อกำลังต่อกับสัญญาณคนละตัว ซึ่งเกิดจากการซิงที่ผิดพลาด

## 2.5มาตรฐานของ RS-232-C

เราใช้มาตรฐาน RS-232-C ในการสื่อสารข้อมูลแบบอนุกรมระหว่าง DCE กับ DTE โดยอัตราการส่งข้อมูลจะถูกกำหนดให้อยู่ระหว่าง 0 ถึง 20,000 บิตต่อวินาที ในการประยุกต์ใช้งาน RS-232-C อัตราเร็วสูงสุดที่ควรใช้จะมีค่าไม่เกิน 19.2 กิโลบิตต่อวินาที

มาตรฐานนี้ได้กำหนดความยาวของสายเคเบิลที่ใช้ในการสื่อสารข้อมูลไว้ไม่เกิน 50 ฟุต (ไม่ใช่ข้อกำหนดที่ตายตัว เนื่องจากระยะ 50 ฟุตนี้ได้มาจากประสบการณ์) เคเบิลอาจจะยาวกว่า 50 ฟุตก็ได้ ถ้าเรารู้สภาพแวดล้อมของสายเคเบิลและอยู่ในเงื่อนไขที่ถูกกำหนดไว้ในมาตรฐาน

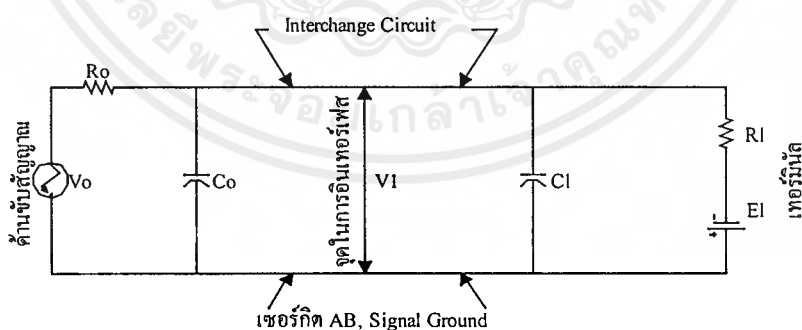
EIA ได้ระบุไว้ว่า เราไม่ควรใช้ RS-232-C ในกรณีที่ต้องการให้มีการแบ่งแยกทางไฟฟ้า (Electrical Isolation) ระหว่างอุปกรณ์ทั้งสองด้านของการอินเทอร์เฟสซึ่งคำเตือนนี้เป็นสิ่งสำคัญที่เราต้องจำไว้เสมอถ้าเราก็คจะใช้ RS-232-C ในการอินเทอร์เฟสเครื่องคอมพิวเตอร์ของเราเข้ากับอุปกรณ์ที่สร้างขึ้นเอง

วัตถุประสงค์ของการใช้ RS-232-C คือใช้ในการอินเทอร์เฟสระหว่าง DTE กับ DCE ในกรณีที่ต้องการสื่อสารข้อมูลในระยะทางไกลๆ โดยผ่านทางเครือข่ายโทรศัพท์ แต่อย่างไรก็ตาม RS-232-C ก็ยังคงถูกใช้ในการสื่อสารข้อมูลในระยะทางใกล้ๆ เช่น ใช้ระหว่างคอมพิวเตอร์กับเทอร์มินัลคอมพิวเตอร์กับเครื่องพิมพ์ และคอมพิวเตอร์กับคิสเกตโครพี

### 2.5.1 คุณสมบัติของสัญญาณทางไฟฟ้า

เราจะอธิบายคุณสมบัติของสัญญาณทางไฟฟ้าของ RS-232-C ในหัวข้อนี้ โดยใช้รูปที่

#### 2.16ประกอบ



รูปที่ 2.36 แสดง วงจรในการอินเทอร์เฟสของ RS-232-C (EIA)

1. สัญญาณที่เข้าทุกขาที่คอนเน็คเตอร์ของ RS-232-C จะเป็นสถานะ (Status) ใดสถานะหนึ่งในแต่ละคู่ของคู่ต่อไปนี้

Mark/Space

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ON/OFF

Logic 0/ Logic 1

ความสัมพันธ์ระหว่างสถานะของสัญญาณคู่ต่างๆ กับระดับแรงดันได้แสดงไว้ในตาราง 2.1 ขอให้สังเกตด้วยว่า RS-232- C ใช้ลอจิก(Negative Logic) แทนระดับแรงดันต่างๆ(ลอจิกลบ (Negative Logic) คือวิธีการเปรียบเทียบระดับแรงดันแบบหนึ่ง ถ้าระดับแรงดันหนึ่งมีค่าเป็นลบมากกว่าอีกระดับหนึ่ง ระดับแรงดันที่มีค่าเป็นลบมากกว่าจะเป็นลอจิก สูง ดังนี้ 1= -V, กราวนด์ หรือ OFF ส่วน 0= +V หรือ ON) โดยแรงดัน ของระดับสัญญาณต่างๆ จะถูกวัดเทียบกับเซอร์กิต Signal Ground นอกจากนี้ ช่วงของระดับแรงดันระหว่าง -3 ถึง+3 โวลท์ จะเป็นช่วงของการเปลี่ยนแปลงลอจิก ดังนั้นจึงไม่มีการระบุสถานะของสัญญาณในช่วงนี้

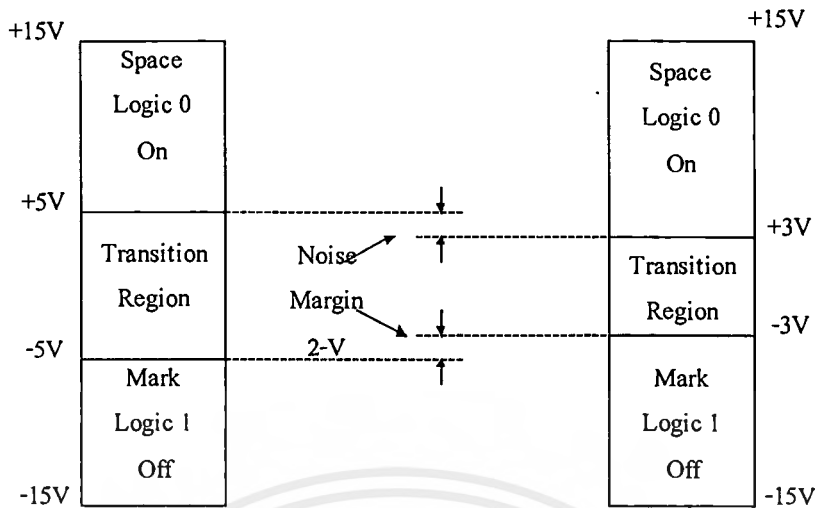
ตารางที่2.1 ตารางเทียบระดับแรงดันกับสถานะ(Status) ต่างๆ

STATUS	SIGNAL VOLTAGE	
	- 25V<V1<-3V	3V<V1<25V
BINARY LOGIC STATE	1	0
SIGNAL CONDITION	MARK	SPACE
FUNCTION	OFF	ON

2. ในการแทนลอจิก 1 หรือสถานะ Mark ตัวขับสัญญาณ(Driver) ต้องจ่ายแรงดันระหว่าง -5Vถึง -15V ส่วนในการแทนลอจิก 0 หรือ Space ตัวขับสัญญาณต้องจ่ายแรงดันระหว่าง +5V ถึง +15V

จากข้อหนึ่งและข้อสอง แสดงว่า RS-232-C ยอมให้มี Noise ได้ไม่เกิน 2 V สำหรับความสัมพันธ์ระหว่างระดับแรงดันและสถานะของสัญญาณได้แสดงไว้ในรูปที่ 3.17 จากรูปจะเห็นว่า ถ้า Line Driver หรือตัวกำเนิดสัญญาณต้องการส่งลอจิก 0 Line Driver จะต้องจ่ายแรงดันระหว่าง +5 ถึง +15 V ส่วน Line Receiver หรือ ตัวรับสัญญาณปลายทางจะถือว่าแรงดันที่อยู่ภายในช่วง +3V ถึง+5V แทนลอจิก 0 จากการเปรียบเทียบระดับสัญญาณของตัวส่งและตัวรับจะเห็นว่า RS-232-C ยอมให้มีการ Drop -ของสายในช่วง 2 Vเกิดขึ้นได้ สำหรับในด้านการส่งลอจิก 1 ก็เป็นเช่นเดียวกัน

จากที่ได้อธิบายมาบ้างอาจมีข้อสงสัยว่าทำไมไม่ใช้สถานะลอจิกแบบ TTL ซึ่งระดับแรงดันมีค่าระหว่าง 0 -5V และทำไมถึงต้องใช้ระดับแรงดันระหว่าง -15 ถึง -3 และ+3ถึง+15โวลท์ ด้วย



รูปที่ 2.37 แสดงคุณสมบัติทางไฟฟ้าของการอินเทอร์เฟซแบบ RS-232-C

สาเหตุที่ไม่ใช้การแทนลอจิกแบบ TTL ก็เพราะสถานะลอจิกแบบ TTL ถูกรบกวนจากสัญญาณรบกวนต่างๆ ได้ง่าย นอกจากนี้ยังมีปัญหาเกี่ยวกับระยะทางที่สามารถทำการสื่อสารข้อมูลอีกด้วย สำหรับสาเหตุที่ต้องใช้แรงดันในช่วง ระหว่าง  $-15$  ถึง  $-3$  และ  $+3$  ถึง  $+15$  โวลต์ ก็เพราะในขณะที่กำลังทำการพัฒนา RS-232-C ขึ้นนั้น ในวงจรคอมพิวเตอร์ต่างๆ โดยทั่วไปไม่มีการใช้ระดับแรงดันในช่วงเหล่านี้ อยู่ อนึ่งทรานซิสเตอร์ที่มีขายกันทั่วไปสามารถทำงานได้ในช่วงแรงดันเหล่านี้ และยังทนต่อ สัญญาณรบกวนต่างๆ ที่มีเข้าได้ นอกจากนี้ยังสามารถทนความถี่สูงได้สูงถึง 20,000 บิตต่อวินาที ยิ่งกว่านั้นสถานะ Mark และสถานะ Space ยังถูกแทนด้วยการไหลของกระแสในทิศทางที่ตรงกันข้ามและความแตกต่างของแรงดันที่สถานะ Mark และ Space มีค่าสูงถึง 6 โวลต์ เป็นอย่างน้อย ข้อดีต่าง ที่กล่าวมานี้ช่วยให้การส่งข้อมูลมีเสถียรภาพดี

3. ตัวเก็บประจุ CL ที่ต่อขนานกับอุปกรณ์รับข้อมูลปลายทางจะต้องมีค่าไม่เกิน 2500pf โดยค่านี้ไม่รวมค่าความจุไฟฟ้าของสายเคเบิลเข้าไปด้วย

หมายเหตุ ตามข้อกำหนดข้อนี้ ระยะทางที่สามารถใช้ในการทำการสื่อสารข้อมูลได้ต้องไม่เกิน 50 ฟุต ซึ่งข้อกำหนดไว้ในมาตรฐาน RS-232-C

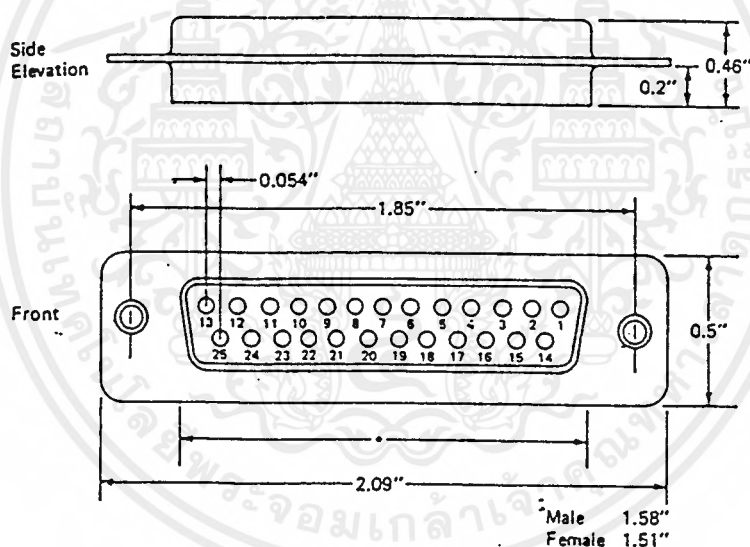
4. แรงดันขณะเปิดวงจรหรือขณะที่ไม่มีโหลด ( $V_o$ ) จะต้องไม่เกิน 25 โวลต์ ซึ่งก็คือแรงดันใดๆ ในเซอร์กิตของการอินเทอร์เฟซแบบ RS-232-C ต้องไม่เกิน 25 โวลต์

5. วงจรรับสัญญาณที่ใช้กับ RS-232-C ต้องสามารถทนต่อการลัดวงจรที่เกิดขึ้นได้ (เช่น ขาสองขาเกิดลัดวงจร โดยไม่ได้ตั้งใจ) โดยไม่ทำให้เกิดความเสียหายต่อตัวมันเองหรืออุปกรณ์ที่เกี่ยวข้องด้วย เช่น เทอร์มินอล, โมเด็ม, พอร์ต I/O และอุปกรณ์ต่างๆ ที่ต่อเข้ากับเคเบิลที่ใช้ในการอินเทอร์เฟซแบบ RS-232-C

## 2.5.2 คุณสมบัติทางกลของการอินเทอร์เฟซ

รายละเอียดของขาต่างๆ ของคอนเน็คเตอร์ตามมาตรฐาน RS-232 C ได้แสดงไว้ในตาราง 2.2 ขอให้สังเกตด้วยว่า มาตรฐานRS-232-C ไม่ได้กล่าวถึงปลั๊กตัวผู้(plug) หรือ ปลั๊กตัวเมีย (socket)ของคอนเน็คเตอร์เลยว่าจะต้องมีรูปร่างลักษณะอย่างไร ในปัจจุบันเรามักจะใช้คอนเน็คเตอร์แบบ DB-25(บางที่เรียกแบบ D Type 25 pin connector) ในการอินเทอร์เฟซตามมาตรฐาน RS-232-C คอนเน็คเตอร์แบบนี้เทียบเท่าแบบ ISO 2113 ซึ่งเป็นมาตรฐานที่ประกาศใช้โดย International Organization for Standardization (ISO)สำหรับรายละเอียดเพิ่มเติมของคอนเน็คเตอร์แบบนี้หาได้จาก ISO Draft International Standard 2110 , “ Data Communication:25 –Pin DTE/DCE Interface connector and Pin Assignments ” (Revision of ISO 2110-1972), February 1979.

สำหรับรายละเอียดทางกลของปลั๊กตัวผู้ (DB-25-P) และปลั๊กตัวเมีย (DB-25-F) แสดงไว้ในรูปที่ 2.18 ขอให้สังเกตด้วยว่าคอนเน็คเตอร์ตัวผู้จะใช้กับ DTE ส่วนคอนเน็คเตอร์ตัวเมียใช้กับ DCE



รูปที่ 2.38 แสดงลักษณะทางกลของคอนเน็คเตอร์แบบ DB-25

### 2.5.3 ลักษณะการทำงานของเซอร์กิตต่างๆ

เซอร์กิตต่างๆ ได้แสดงไว้ในตารางที่ 2.2 ซึ่งสามารถ แยกออกเป็นประเภทต่างๆ ได้ 5 ประเภทคือ

1. กราวนด์ หรือ Common Return(A)
2. เซอร์กิตข้อมูล(B)
3. เซอร์กิตควบคุม(C)
4. เซอร์กิตของสัญญาณเวลา(Timing Circuit) (D)
5. เซอร์กิตของเซนแนลที่สอง(S)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางที่ 2.3 จะเห็นได้ว่า ตัวอักษร ในวงเล็บที่อยู่ด้านท้ายเซอร์กิตประเภทต่างๆ จะเป็น ตัวอักษรตัวแรกของกลุ่มตัวอักษร (ประกอบด้วยตัวอักษรสองหรือสามตัว) ซึ่งใช้กันทั่วไป ในการอธิบายสัญญาณต่างๆ ที่เกี่ยวข้องกับการใช้งาน RS-232-C จากตารางที่ 2.3 เซอร์กิตต่างๆ ของ RS-232-C ถูกแบ่งออกเป็นประเภทๆ โดยใช้กลุ่มของตัวอักษรตั้งอธิบายไว้ข้างต้น นอกจากนี้ ในตารางยังแสดงทิศการเคลื่อนที่ของข้อมูล, สัญญาณควบคุมและสัญญาณเวลาที่ส่งจาก DCE หรือส่งจาก DTE รวมทั้งการกำหนดขาสัญญาณที่ใช้กำกับเซอร์กิตต่างๆ

ตารางที่ 2.3 RS-232-C Interchange Circuits

Interchange circuit	Connector pin assignment	Description	Gnd	Data		Control		Timing	
				From to DCE	DCE	From to DCE	DCE	From to DCE	DCE
AA	1	Protective Ground	X						
AB	7	Signal Ground/Common Return	X						
BA	2	Transmitted Data			X				
BB	3	Received Data		X					
	4	Request to Send					X		
	5	Clear to Send				X			
	6	Data Set Ready				X			
	20	Data Terminal Ready					X		
	22	Ring Indicator				X			
	8	Received Line Signal Detector				X			
	21	Signal Quality Detector				X			
	23	Data Signal Rate Selector (DTE)					X		
	23	Data Signal Rate Selector (DCE)				X			
DA	24	Transmitter Signal Element Timing (DTE)							X
DB	15	Transmitter Signal Element Timing (DCE)							X
DD	17	Receiver Signal Element Timing (DCE)							X
SBA	14	Secondary Transmitted Data			X				
SBB	16	Secondary Received Data		X					
SCA	19	Secondary Request to Send						X	
SCB	13	Secondary Clear to Send				X			
SCF	12	Secondary Received Line Signal Detector				X			

## 2.5.4 โครงสร้างทั่วไปของมาตรฐาน RS-232-C

ดังที่ได้กล่าวไว้ในตอนต้น มาตรฐาน RS-232-C ไม่ได้กำหนดลักษณะโครงสร้างของคอนเน็คเตอร์ไว้เลย ดังนั้นเราสามารถ เลือก ใช้คอนเน็คเตอร์แบบใดก็ได้

จากมาตรฐาน RS -232-C เราจะเห็นว่ามีการใช้สัญญาณต่างๆ อยู่เป็นจำนวนมากดังนั้นในการใช้งานเราอาจสงสัยว่าควรจะใช้สัญญาณเส้นใดบ้างจึงเหมาะกับระบบของเรา(จากทั้งหมด 21 เซอร์กิต ) ข้อสงสัยข้อนี้ตอบได้ยากมาก เนื่องจากรูปแบบของกลุ่มสัญญาณที่ใช้ในการสื่อสารข้อมูลมีแตกต่างกันออกไปมากมาย ขึ้นอยู่กับลักษณะของระบบที่ต้องการใช้โครงสร้างของระบบ อาจเป็นไปได้หลายแบบตั้งแต่การต่อเทอร์มินัลเข้ากับเครื่องไมโครคอมพิวเตอร์ ซึ่งเป็นการอินเทอร์เฟซแบบง่ายๆ ใช้เครื่องคอมพิวเตอร์ของเราร่วมกับเครื่องคอมพิวเตอร์เครื่องโดยอาศัยการ มัลติเพล็กซ์ (Multiplexed), ใช้ส่งและรับข้อมูลแบบซิงโครนัส (Synchronous) หรือใช้กับสาย Dedicated Line (สายที่ใช้ในการส่งข้อมูลเพียงอย่างเดียว ใช้ส่งสัญญาณเสียงไม่ได้) ซึ่งเป็นการใช้ร่วมกับเทอร์มินัลปลายทางเครื่องอื่น อย่างไรก็ตาม EIA ได้แบ่งตามมาตรฐานของการใช้สายสัญญาณออกเป็นกลุ่มตามสภาพของระบบต่าง กลุ่มของสัญญาณที่ใช้ร่วมกับระบบไมโครคอมพิวเตอร์ถูกแบ่งออกเป็น 7 กลุ่มดังนี้

ใช้ในการส่งข้อมูลอย่างเดียว (Transmit Only)

ใช้ในการส่งข้อมูลอย่างเดียวแต่ใช้สัญญาณ RTS ด้วย

ใช้ในการรับข้อมูลอย่างเดียว (Receive only)

ใช้ในการรับข้อมูลแบบฮาล์ฟดูเพล็กซ์ (Half Duplex)

ใช้ส่งและรับข้อมูลแบบฟูลดูเพล็กซ์ (Full Duplex)

ใช้ส่งและรับข้อมูลแบบฟูลดูเพล็กซ์ แต่ใช้สัญญาณ RTS ด้วย

แบบพิเศษ (Special)

การอินเทอร์เฟซแบบต่างๆ ที่กล่าวมานี้ได้แสดงไว้ในตารางที่ 2.4 ซึ่งได้ระบุสายสัญญาณโคบ้างที่ต้องต่อในการอินเทอร์เฟซแต่ละแบบ (เราได้ตัดสัญญาณที่ใช้ในการส่งข้อมูลแบบซิงโครนัสทิ้งไปเนื่องจากว่าในระบบไมโครคอมพิวเตอร์มักจะไม่ใช้การส่งข้อมูลแบบนี้)

ตารางที่ 2.4 เป็นมาตรฐาน Configuration ของ RS-232-C

RS-232-C interchange circuit	Transmit			Half duplex	Full duplex		Special
	Transmit only	only with RTS	Receive only		Full duplex with RTS	Special	
1 Protective Ground	-	-	-	-	-	-	0
7 Signal Ground	X	X	X	X	X	X	X
2 Transmitted Data	X	X		X	X	X	0
3 Received Data			X	X	X	X	0
4 Request to Send		X		X		X	0
5 Clear to Send	X	X		X	X	X	0
6 Data Set Ready	X	X	X	X	X	X	0
20 Data Terminal Ready	S	S	S	S	S	S	0
22 Ring Indicator	S	S	S	S	S	S	0
8 Received Line Signal Detector			X	X	X	X	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาตจากศูนย์บริการวิชาการ มหาวิทยาลัยราชภัฏวชิรวิทยาดงขี้เฒ่า

X = ใช้งานในทุกกรณี

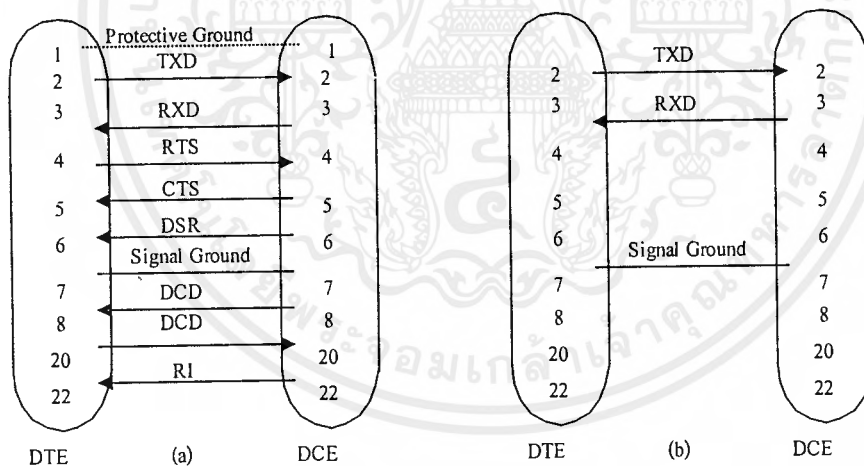
S = ใช้ในกรณีที่ระบบของเราเกี่ยวข้องกับเครือข่ายโทรศัพท์ด้วย

O = เลือกใช้ตามลักษณะของระบบของเรา

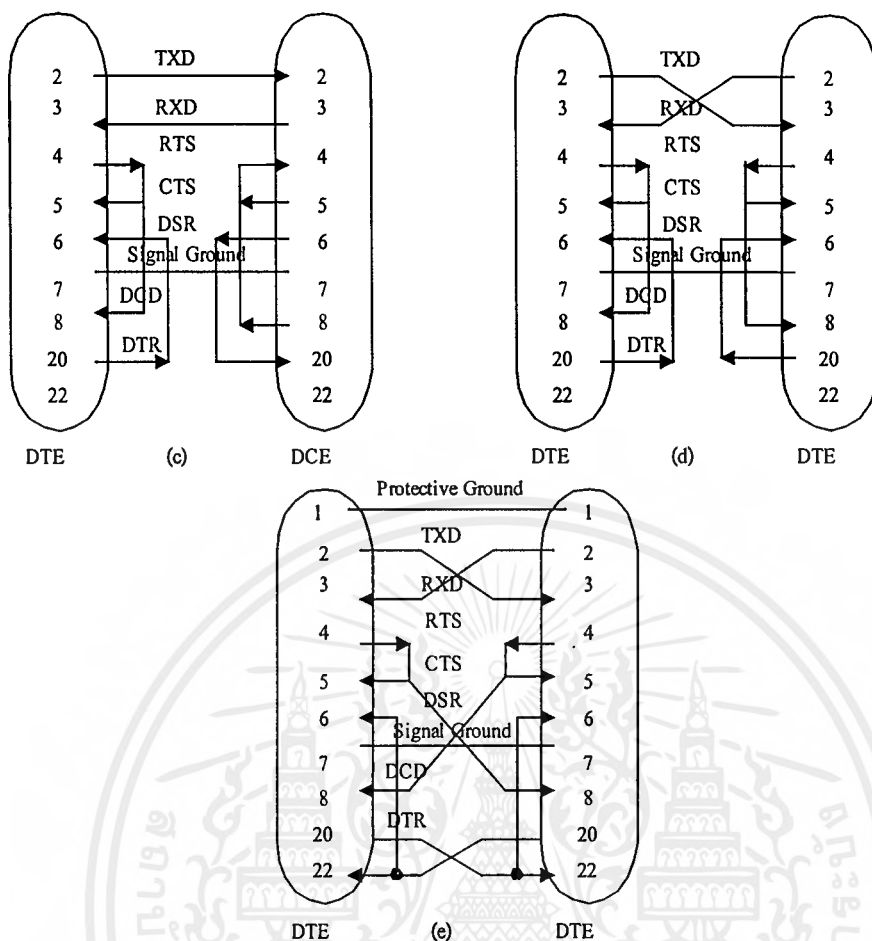
จากตารางที่ 2.4 จะเห็นว่า มีเซอร์กิตอยู่ เซอร์กิตหนึ่งที่ต้องต่ออยู่เสมอคือ เซอร์กิต Signal Ground (ขา 7) ส่วนเซอร์กิตอื่นจะต่อหรือไม่ขึ้นอยู่กับการใช้งานของเรา ให้เลือกจากวิธีการส่งข้อมูลของเราว่าเป็นแบบใดและต้องดูด้วยว่าเข้ากับระบบของเราหรือไม่

### 2.5.5 ลักษณะการต่อ RS-232-C ที่ไม่ใช่แบบมาตรฐาน

ในรูปที่ 2.19 แสดงไดอะแกรมรูปภาพการต่อ RS-232-C แบบต่างๆ ที่ไม่ใช่แบบมาตรฐาน ในระบบไมโครคอมพิวเตอร์มักจะใช้การต่อเคเบิล RS-232-C ตามรูปที่ 2.19 รูปที่ 2.19a แสดงการต่อสายเคเบิล full-duplex ซึ่งถูกต้องตามมาตรฐานทุกอย่าง รูปที่ 2.19b ถึง e แสดงการต่อที่ต่างออกไปจากมาตรฐาน โดยไดอะแกรมแต่ละรูปแทนคอนเน็คเตอร์ด้วยกล่องสี่เหลี่ยมผืนผ้าขอบมนและได้กำหนดไว้ด้วยว่าคอนเน็คเตอร์ตัวใดเป็น DTE หรือ DCE หมายเลขที่เขียนกำกับไว้ในคอนเน็คเตอร์แต่ละตัวแทนขาของคอนเน็คเตอร์เซอร์กิตต่างๆ เซอร์กิตแต่ละตัวแทนด้วยเส้นตรงในแนวนอน พร้อมด้วยอักษรย่อของสัญญาณต่างๆ กำกับไว้ ลูกศรที่ปลายเส้นตรงแต่ละเส้นแสดงทิศทางการส่งสัญญาณ



รูปที่ 2.19 (มีต่อ)



รูปที่ 2.39 การต่อเคเบิลแบบพิเศษ : (a) ระบบสายเคเบิลที่ใช้ในการส่งข้อมูลแบบฟูลดูเพล็กซ์ตามมาตรฐานที่กำหนด (b) สายเคเบิลแบบ Three-Wire Economy (c) สายเคเบิลแบบ Three Wire Economyพร้อมกับการทำ Luxury Loop Back (d) การต่อแบบ Null Modem พร้อมกับการทำ Luxury Loop- Back (e) การต่อแบบ Null Modem พร้อมกับการทำ Double Cross

**2.5.5.1 Three-Wire Economy Model.**

จากไดอะแกรมรูปภาพในรูปที่ 2.19b สายเคเบิลที่ใช้นั้นใช้เพียงสามเส้น คือใช้ที่ขา 2,3 และ 7 (ถ้าไม่ต่อขา 1 “ เซอร์กิต Protective Ground “ ซึ่งเป็นกรณีเลือกใช้งาน)การต่อสายเคเบิลแบบนี้ส่วนมากมักใช้ในการอินเทอร์เฟซกับระบบไมโครคอมพิวเตอร์ แต่มีบางระบบที่เราต้องต่อสายเคเบิลแบบนี้ส่วนมากมักใช้ในการอินเทอร์เฟซกับระบบไมโครคอมพิวเตอร์ แต่มีบางระบบที่เราต้องต่อสายเคเบิลเพิ่มเข้าไปอีก ดังจะอธิบายต่อไป

การต่อสายเคเบิลแบบนี้ใช้ในการส่งข้อมูลแบบ Full-Duplex ซึ่งเป็นแบบที่ใช้เซอร์กิตน้อยที่สุด คือใช้เพียงขา 2 Transmitted Data,ขา 3 Received Data และ ขา 7 Signal Ground (เป็นตัวอ้างอิงของระดับแรงดันที่ขา 2 และขา 3)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อผิดพลาดที่เกิดขึ้นบ่อยที่สุดในการใช้งานสายเคเบิลแบบ Three-Wire Economy Model คืออุปกรณ์บางตัวของระบบไมโครคอมพิวเตอร์ใช้เซอร์กิต Request To Send และ Clear To Send ด้วย ดังนั้นอุปกรณ์เหล่านี้จะส่งข้อมูลได้ก็ต่อเมื่อมันได้รับสัญญาณ Clear To Send ก่อน ตัวอย่างของอุปกรณ์ที่ใช้งานในลักษณะนี้ได้แก่ IC พวกร USART(Universal Synchronous/Asynchronous Receiver/Transmitter) ซึ่งใช้เป็นพอร์ต I/Oแบบอนุกรม การต่อสายเคเบิลในรูปแบบที่ 2.19c เป็นการต่อแบบหนึ่งที่เพิ่มเติมจากแบบ Three-/Wire Economy Model สาเหตุที่เราต้องต่อแบบนี้เพื่อกริกก์ (Trigger) ให้พอร์ต แบบ ทำการส่งข้อมูล

#### 2.5.5.2 Three Wire With Luxury Loop Back

จากรูปที่ 2.19b และ 2.19c จะเห็นได้ว่าไดอะแกรมในรูปแบบที่ 2.19c มีการแก้ไขเพิ่มเติมโดยทำ Loop-back สายสัญญาณดังนี้

Request To Send ต่อเข้ากับ Clear To Send

Request To Send ต่อเข้ากับ Received Line Signal Detector

Data Terminal Ready ต่อเข้ากับ Data Set Ready

การต่อสายแบบนี้เป็นการแก้ปัญหาต่างๆ ที่กล่าวไว้ในหัวข้อก่อน อย่างไรก็ตามยังมีวิธีการอินเตอร์เฟสที่ต่างไปจากนี้ แต่การต่อสายแบบนี้ยังอาศัยหลักการต่อที่ได้อธิบายไว้ข้างต้น โดยเลือกต่อเฉพาะสายสัญญาณเพียงบางเส้นเท่านั้น (ขึ้นกับระบบของเรา) เช่น การต่อสาย Request To Send เข้ากับ Clear To Send ก็เพียงพอที่จะทำให้ระบบไมโครคอมพิวเตอร์ทำการสื่อสารข้อมูลได้

สำหรับสาเหตุของการต่อ Data Terminal Ready เข้ากับ Data Set Ready นั้นเป็นการทำให้ระบบเข้าสู่ Equipment Readiness Phase ทันทีที่ DTE ป้อนสัญญาณ Data Terminal Ready ปกติสัญญาณนี้จะ ON เมื่อเราเปิดสวิตช์จ่ายไฟให้กับ DTE เมื่อ DTE ป้อนสัญญาณ Request To Send ระบบจะเข้าสู่ Circuit Assurance Phase ในทันที เนื่องจาก Request To Send ถูกต่อเข้ากับ Received Line Signal Detector (ปกติ Request To Send จะ ON เมื่อเราจ่ายไฟให้แก่ DTE) หรือจะกล่าวได้อีกทางหนึ่งก็คือเหตุการณ์ Request to Send ที่เกิดขึ้นจะเป็นทริกเกอร์(trigger) ให้เกิดเหตุการณ์ Data Carrier Detect นอกจากนี้ Request to Send ยังถูกต่อกับขา Clear To Send ดังนั้นเมื่อ Request To Send มีสถานะเป็น ON จะทำให้เกิด Channel Readiness Phase ขึ้นทันที ดังนั้นถ้า Data Terminal Ready และ Request To Send ยังอยู่ในสถานะ ON เราจะเข้าสู่สถานะ Data-Exchange State ได้ในทันที

อย่างไรก็ตามการต่อ (Jump) สายเคเบิลแบบนี้ (ซึ่งช่วยให้เราส่งข้อมูลแบบ Full Duplex ได้โดยแทนเหตุการณ์ด้วยการต่อสายเข้าด้วยกัน) ได้ตัดการตรวจสอบเหตุการณ์บางอย่างทิ้งไปเพื่อลดความซับซ้อนของระบบ เช่น การต่อขา Data Terminal Ready มีสถานะเป็น ON ได้ก็ต่อเมื่อเกิด Connect Sequence ขึ้นแล้ว และ (AND) Data Terminal Ready มีสถานะเป็น ON แต่การเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อสายสองเส้นนี้เข้าด้วยกัน Data Set Ready จะ ON ตามสัญญาณ Data Terminal Ready เพียงอย่างเดียวจึงเป็นการตรวจสอบ Connect Sequence ทิ้งไป สำหรับการต่อขา Request To Send เข้ากับขา Data Carrier Detect จะตัดการตรวจสอบสัญญาณ Carrier ที่ต้องส่งมาจาก DCE ทางด้านที่เราจะติดต่อกับ (Remote) ออกไป การต่อขา Request To Send กับ Clear To Send ทิ้ง ซึ่งอาจก่อให้เกิด Overrun Error ขึ้น จากที่กล่าวมาขอให้สังเกตด้วยว่า การต่อสายนี้ได้ตัดการตรวจสอบเหตุการณ์ที่เกี่ยวข้องกับการเชื่อมโยงทางโทรศัพท์ออกไป ดังนั้นเวลาเลือกใช้งาน ควรพิจารณาให้เข้ากับระบบของเราด้วย

### 2.5.5.3 การใช้ Null Modem ร่วมกับการต่อสายแบบ Luxury Loop-back หรือ แบบ Double Cross

จากไดอะแกรมรูปภาพในรูปที่ 2.19d และ e มีการไขว้สาย (Crossover) ของเซอร์กิต Transmitted Data And Received Data ตามเหตุผลที่กล่าวไว้และในตอนต้นของบทนี้ในระบบ ไมโครคอมพิวเตอร์ส่วนใหญ่ เราต้องไขว้สายสองเส้นนี้ เนื่องจากว่าอุปกรณ์ส่วนใหญ่ที่ใช้เป็น พอร์ตของไมโครคอมพิวเตอร์มักเป็น DTE มีเพียงส่วนน้อยมากที่เป็น DCE โดยอาศัยการไขว้สาย สองเส้นนี้ทำให้เราส่งข้อมูลระหว่าง DTE 2 ตัวได้อย่างถูกต้องโดยไม่ต้องเพิ่มโมเด็มหรือ DCE เข้าไปอีก เทคนิคของการใช้ Null Modem Cable แบบนี้เรียกว่า 'Crossover Technique' ซึ่งแบ่ง ออกเป็น 2 ประเภทคือ 'Luxury Loop-Back' (การ Loop-Back สายสัญญาณควบคุมที่เกี่ยวข้อง กับการทำงานของโมเด็ม ขอให้ดูรูปที่ 2.19d และ e)

คำว่า 'Luxury' หมายถึง การใช้สายเคเบิลธรรมดา (ไม่มีอุปกรณ์, วงจรหรือมีอะไรพิเศษ เพิ่มเติมจากสายเคเบิลทั่วไป) ในการทำงาน Loop-Back ซึ่งบาง Loop สามารถตัดทิ้งได้เพียง 3 เส้นที่ประกอบกันเป็น Null Modem การที่เหลือสายเพียง 3 เส้นนี้จะจัดอยู่ในระบบสายแบบ Three-Wire Economy จากรูปที่ 2.19d เป็นการใช้ Null Modem พร้อมทั้งทำการ Loop-Back สายสัญญาณควบคุม จากรูปที่ 2.19e ได้แสดงเทคนิคการไขว้สายแบบ 'Double-Cross' ซึ่งเป็นการ ไขว้สายของเซอร์กิตสัญญาณควบคุมต่อไปนี้

Request To Send  $\longleftrightarrow$  Received Line Signal Detector

Data Terminal Ready  $\longleftrightarrow$  Ring Indicator

นอกจาก นี้ยังมีการทำ Loop-Back ของสายสัญญาณอีกสองเส้นคือ

Request To Send ..... ต่อเข้ากับ ..... Clear To Send

Ring Indicator ..... ต่อเข้ากับ ..... Data Set Ready

จุดสำคัญข้อสุดท้ายของการไขว้สายที่ทำให้ระบบเคเบิลทำหน้าที่ในลักษณะของ Null-Modem คือการไขว้สาย

Transmitted Data  $\longleftrightarrow$  Received Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

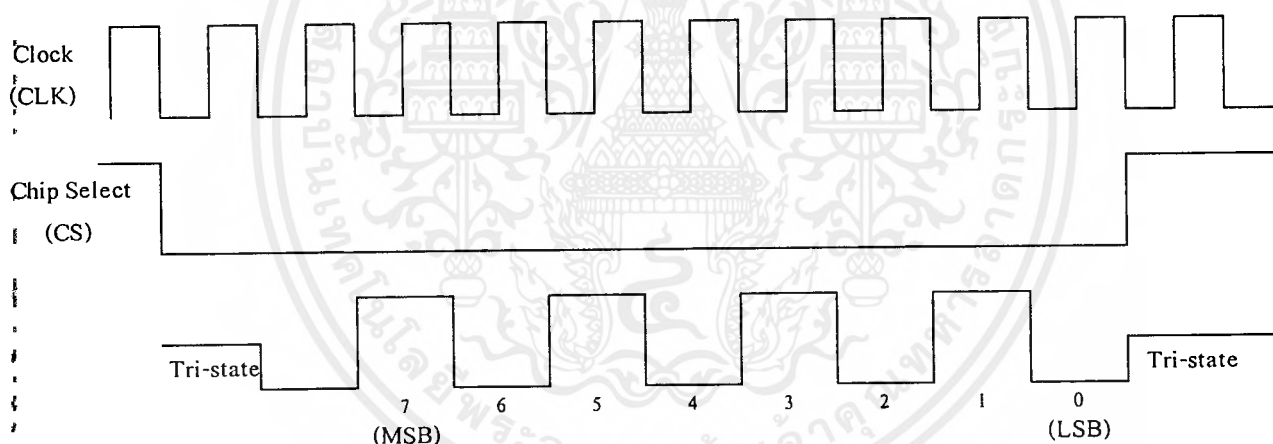
#### 2.5.5.4 เหตุผลของการทำ Loop-Back และ Crossover

ในหัวข้อนี้จะอธิบายสาเหตุของการทำ Loop-Back และการไขว้สายที่เซอร์กิตต่างๆ จุดประสงค์ของการไขว้สาย Transmitted Data และ Received Data คือต้องการแก้ปัญหาที่อุปกรณ์สองตัวส่งและรับข้อมูลผ่านทางเซอร์กิตเดียวกันบนสายเส้นเดียวกัน การแก้ปัญหานี้ทำได้โดยการไขว้สายให้อยู่ในลักษณะการทำงานของ Null Modem สำหรับการไขว้สาย Data Terminal Ready เข้ากับ Ring Indicator นั้นเมื่อใดที่ DTE เกิดเหตุการณ์ DTR ทางด้านที่ต้องการติดต่อด้วย (emote) จะถูกกระตุ้นให้เกิดเหตุการณ์ RI ขึ้นทันที ซึ่งเป็นการต่อเพื่อหลอกให้ DTE ปลายทางเข้าใจว่ามีการเรียกเข้ามา นอกจากนี้ Ring Indicator ยังถูกต่อเข้ากับ Data Set Ready อีกด้วย ดังนั้นเมื่อใดก็ตามที่ DTE ปลายทางป้อนสัญญาณ Data terminal Ready, DTE ปลายทางจะเข้าสู่ Equipment Readiness Phase ทันที ซึ่งในกรณีของทางด้านเรียกก็เป็นเช่นเดียวกัน สำหรับการต่อ Request To Send เข้ากับ Received Line Signal Detector นั้น การเกิดเหตุการณ์ RTS ที่ด้านเรียกหรือตอบรับการเรียกจะทำให้ DTE ด้านตรงข้ามเข้าสู่ Circuit Assurance Phase ในทันที สำหรับการต่อสายระหว่าง Request To Send กับ Clear To Send การเกิดเหตุการณ์ RTS จะทำให้เกิดเหตุการณ์ CTS โดยอัตโนมัติ

### บทที่3 การออกแบบ

โครงการนี้เป็น การมัลติเพล็กซ์สัญญาณเสียงหนึ่งช่องสัญญาณ กับสัญญาณข้อมูลของพอร์ตRS-232 หรือสามารถจะเลือกที่จะมัลติเพล็กซ์สัญญาณเสียงสองช่องสัญญาณก็ได้ จะกล่าวถึงการมัลติเพล็กซ์สัญญาณเสียงสองช่องมัลติเพล็กซ์กันก่อน

โดยเมื่อสัญญาณเสียงเข้ามาจะผ่านเข้า Preamp ก่อนเพราะเนื่องจากว่าคาปาซิเตอร์ไม่มีเอาท์พุทต่ำ(รูปที่3.4) โดยPreamp จะได้รับการจัดไบอัสให้สัญญาณออกเอาท์พุทไม่เกิน 0-5V เนื่องจาก ADC 0831สามารถรับสัญญาณได้ในช่วงนี้ รูปแบบของบิตข้อมูลที่ทำกรมัลติเพล็กซ์แล้ว สัญญาณช่องที่1 จะมีบิตช่วยในการซิงโครไนซ์เป็นหนึ่งในบิตครึ่งและเป็นศูนย์อยู่ครึ่งบิต ส่วนช่องที่สองจะมีบิตในการซิงโครไนซ์อยู่หนึ่งบิตและเป็นศูนย์อยู่หนึ่งบิต โดยรูปแบบเหล่านี้จะอาศัยคุณสมบัติของบิตข้อมูลที่ ADC 0831ปล่อยออกมาเมื่อมันได้รับสัญญาณขอบขาลงที่ขา CS ดังรูปที่3.1



รูปที่3.1 แสดงสัญญาณคล็อก,Chip Select และ เอาท์พุทของADC 0831

จากภาพที่3.1 จะเห็นว่ามัลติเพล็กซ์ข้อมูลอยู่ 8 บิต และจะมีTri-stateอยู่ 1 บิตและมีบิตที่เป็นศูนย์อยู่1บิตดังนั้นหนึ่งเฟรมข้อมูลจะประกอบไปด้วย 10 บิต เราจะนำTri-stateและบิตที่เป็นศูนย์มาทำเป็นบิตในการซิงโครไนซ์ตามที่กล่าวไปแล้วโดยที่สัญญาณเสียงที่มัลติเพล็กซ์กันได้บิตข้อมูลที่ ADC 0831ทั้งสองตัวปล่อยออกมาต้องต่อเนื่องกันและไม่มีการซ้อนทับกัน เราสามารถควบคุมการปล่อยของบิตข้อมูลได้โดย ป้อนสัญญาณที่ขา-CS สลับกันไป เราจึงได้มีวงจรสร้างสัญญาณป้อน CS โดยประกอบด้วย IC 74LS393 ทำหน้าที่เป็นตัวนับคอยนับจนถึง10 (เท่ากับจำนวนบิตข้อมูล เพื่อให้เวลาที่มีสัญญาณ CS เข้ามาทำให้มีข้อมูลปล่อยออกไปพอดี) โดยมี IC4515ทำหน้าที่คอยรีเซ็ต เมื่อนับครบ10 แล้วIC 74LS393 ตัวแรกก็จะส่งสัญญาณหนึ่งครั้งให้กับIC74LS393เพื่อทำหน้าที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นับสองเป็นการกำหนดว่ามีอยู่สองช่องสัญญาณที่ต้องการจะมัลติเพล็กซ์แล้วส่งต่อไปให้ IC 74LS138 ทำหน้าสร้างสัญญาณ-CS ตามรูปที่ 3.2

จากนั้นสัญญาณที่ออกจาก ADC 0831 ทั้งสองตัวจะถูกนำมา OR กันจะได้เฟรมข้อมูลของทั้งสองช่องวางต่อกัน แล้วนำมา AND กับอินเวอร์สคล็อกจะได้บิตข้อมูลที่เป็นสัญญาณ Return

to Zero และจะนำมาเพิ่มบิตในการซิงโครไนซ์บิตแรกจากขา 11 ของ IC 4515 และ IC 7474 จะเพิ่มบิตในการซิงโครไนซ์ให้กับสัญญาณช่องที่หนึ่งอีกครั้งบิต

สัญญาณที่มัลติเพล็กซ์แล้วจะนำไปป้อนเข้าให้กับวงจรภาคส่งโดยมีทรานซิสเตอร์ทำหน้าที่เป็นสวิทช์ขับเลเซอร์ไดโอด เมื่อต้องการที่จะส่งข้อมูลก็โยกสวิทช์ไปตำแหน่ง B ที่ตำแหน่งนี้จะรับสัญญาณ TTL จาก IC MAX 232

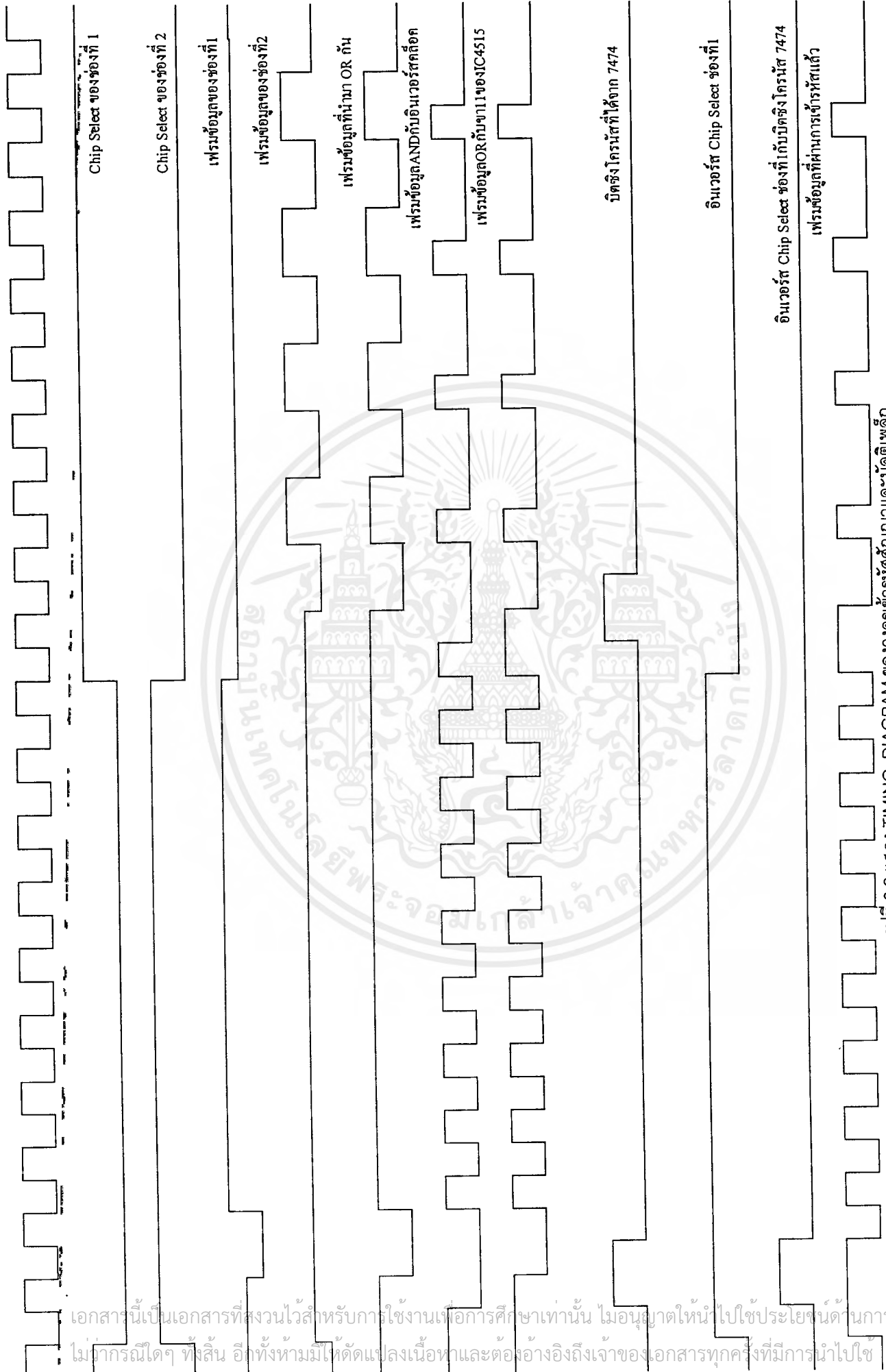
ทางด้านภาครับก็จะมีโฟโตไดโอด ทำหน้าแปลงสัญญาณแสงเป็นกระแสनाกระแสไปเปลี่ยนเป็นแรงดันและมี LF351 ทำหน้าที่ในการขยายออกมาสัญญาณที่ออกมาจะมีรูปร่างที่ผิดเพี้ยนไป จึงต้องนำไปผ่านให้กับ CD4093 สัญญาณที่ออกมาจะมีรูปแบบที่เหมือนกับทางด้านส่งคือเป็น RZ และมีบิตในการซิงโครไนซ์ สัญญาณที่ได้นี้จะถูกจ่ายออกไปยังสองชุดคือ Clock Recovery และวงจรในการถอดรหัส

สัญญาณที่เข้าสู่ชุด Clock Recovery จะทำหน้าที่ในการผลิตคล็อกเพื่อใช้ในการถอดรหัสข้อมูล โดยสัญญาณจะเข้าสู่ IC 74121 Mono Stable สองตัวทำหน้าที่สร้างพัลส์ที่ขอบขาขึ้นและขอบขาลง จากนั้นจะนำเอาพัลส์ทั้งสองตัวไป OR กัน แล้วไปขับทรานซิสเตอร์สวิทช์เพื่อป้อนพัลส์ให้กับ IC 4046 สร้างพัลส์ที่ 640 kHz แล้วหาความถี่ออกมาด้วย IC 4520 จะได้ความถี่ 160 kHz และ 320 kHz

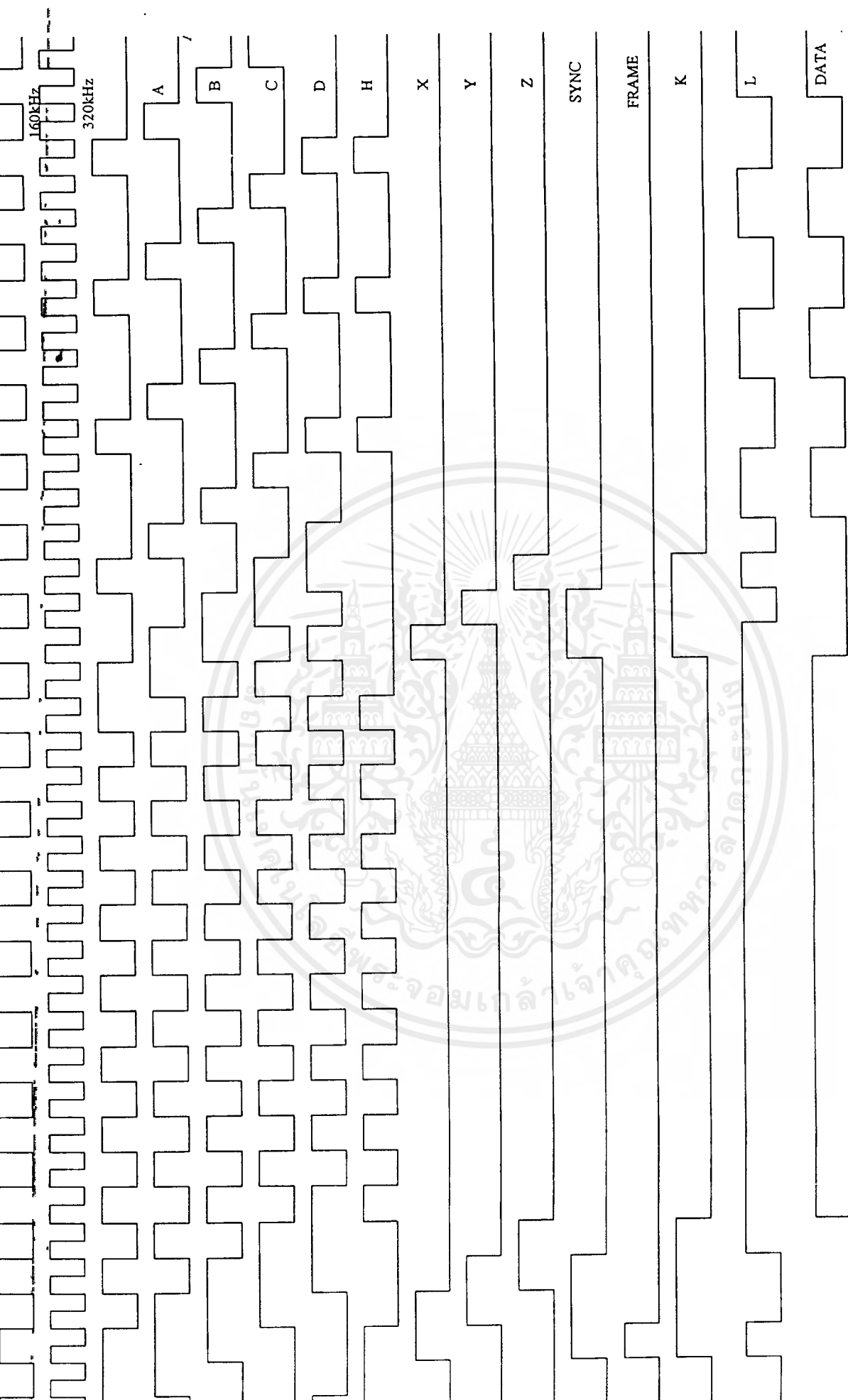
สัญญาณส่วนที่เข้าวงจรถอดรหัสจะถูกทำให้ Delay ไปหนึ่งคล็อกด้วย IC 74164 แล้วนำไปถอดรหัสจะได้สัญญาณ Select, Sync และข้อมูล

สัญญาณข้อมูลจะเข้า IC 74LS164 ทำหน้าที่ Delay ออกมา ป้อนให้กับ IC 74LS374 ทำหน้าที่ค้างข้อมูล โดยมีสัญญาณควบคุมคอยเลือกช่องสัญญาณที่ได้จาก IC 74LS138 ที่เป็นตัวนับสัญญาณจาก IC 74LS393 นับสัญญาณที่เป็นตัวเลือกช่องจากสัญญาณ Sync แล้วเคลียร์หนึ่งครั้งเมื่อครบหนึ่งเฟรมด้วยสัญญาณ Select สัญญาณที่ถอดรหัสได้จะเป็นไปตามรูปที่ 3.3

สัญญาณที่ออกจาก IC 74LS374 ถูกนำไปต่อให้กับ ADC 0800 เพื่อแปลงเป็นสัญญาณอนาลอกออกต่อไป ถ้าทางด้านส่งมัลติเพล็กซ์สัญญาณเสียงกับสัญญาณเสียงทางด้านรับก็ต้องโยกสวิทช์ไปที่ตำแหน่ง X แต่ถ้าเป็นการมัลติเพล็กซ์สัญญาณเสียงกับสัญญาณที่ออกจากพอร์ต RS-232 ก็ต้องโยกสวิทช์ไปที่ตำแหน่ง Y ที่ตำแหน่ง X จะมี LM380 เป็นตัวขับสัญญาณเสียงออกลำโพง ส่วนที่ตำแหน่ง Y สัญญาณที่เป็น TTL จะต่อเข้ากับขา 10 ของ IC MAX232 ทำหน้าเปลี่ยนเป็นระดับแรงดันตามมาตรฐาน RS-232 แล้วนำขา 7 ของ IC MAX 232 ไปต่อเข้ากับขา 3 ของ DB9

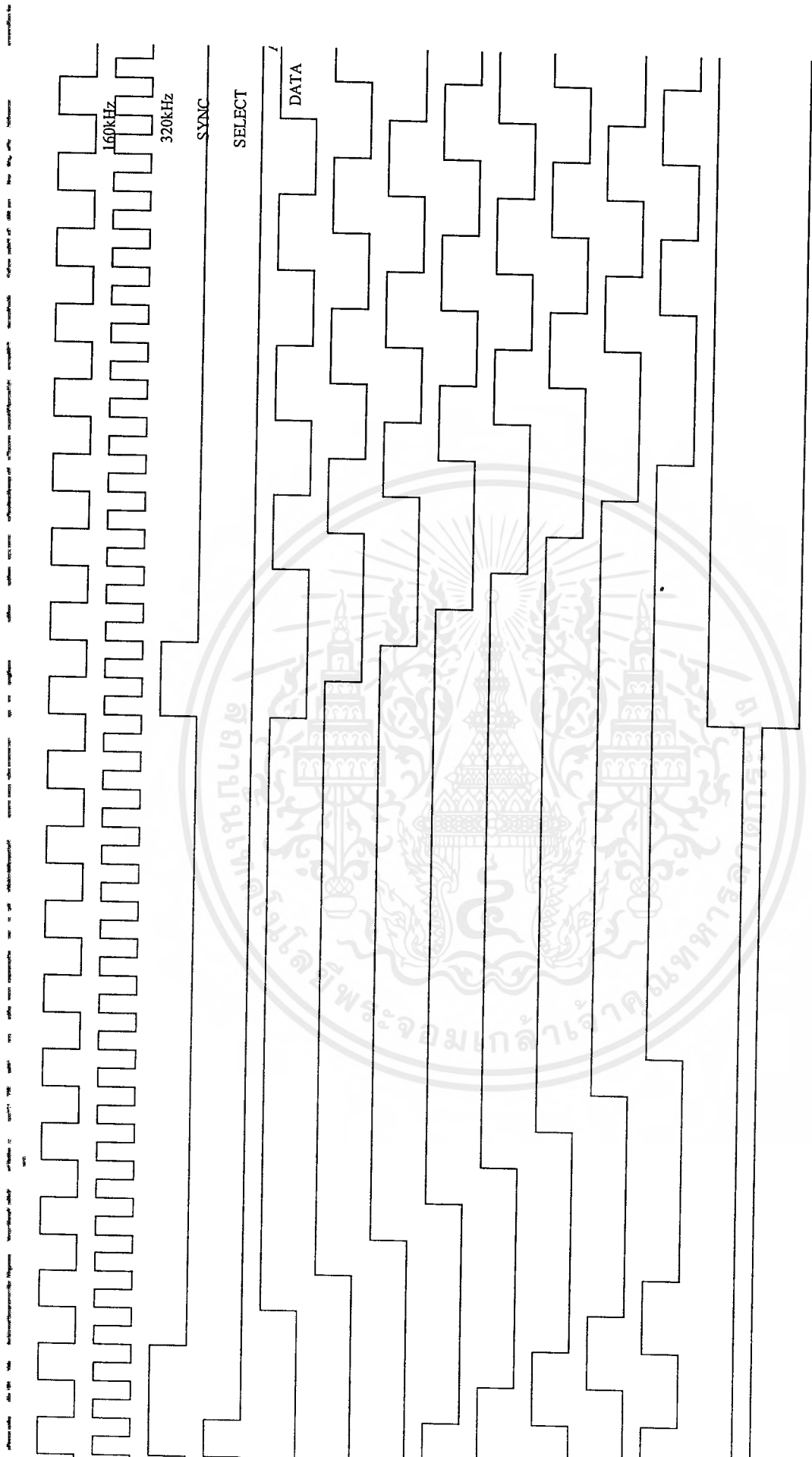


รูปที่ 3.2 แสดง TIMING DIAGRAM ของวงจรถ่ายรหัสสัญญาณและมัลติเพล็กซ์



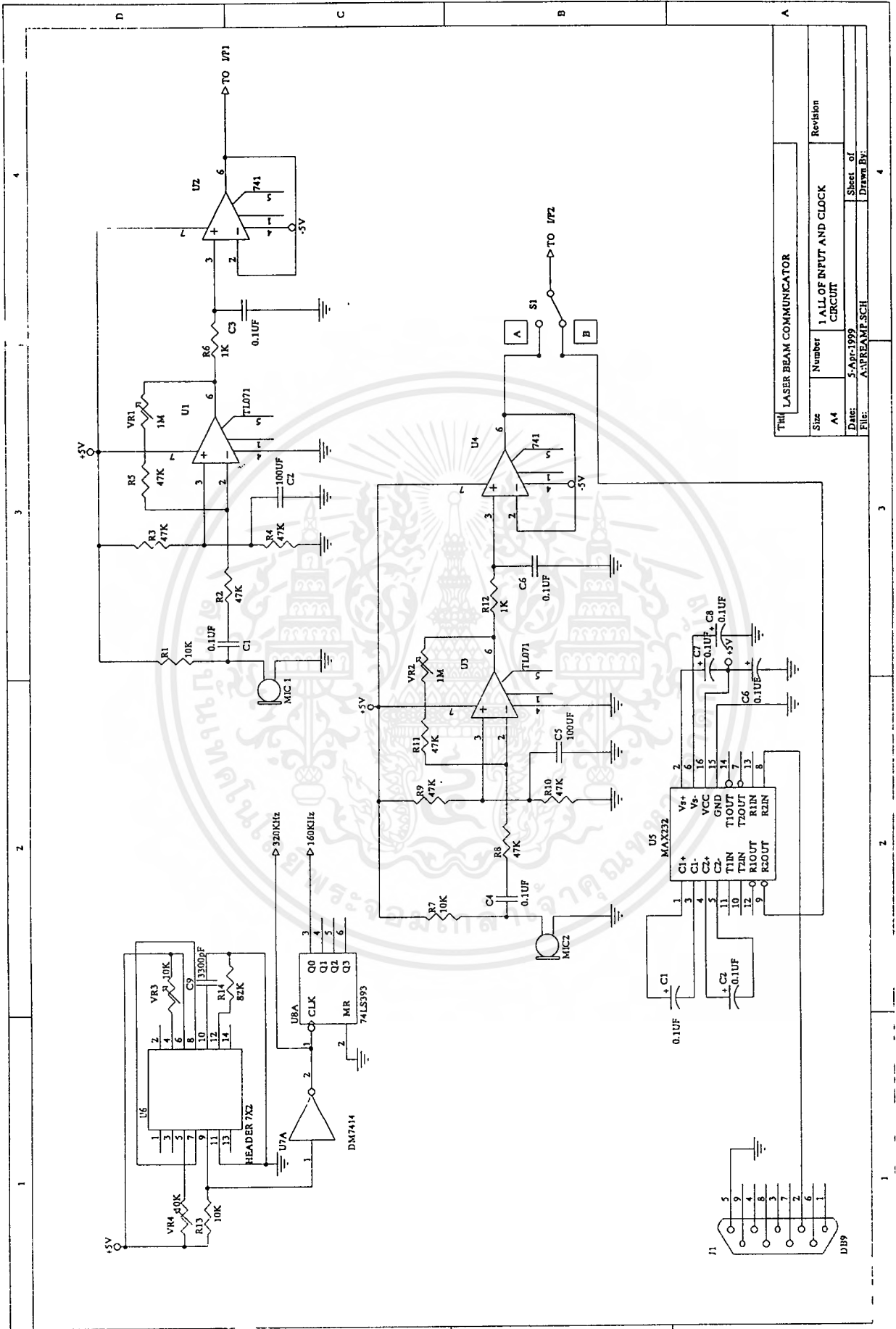
รูปที่ 3.3 แสดง TIMING DIAGRAM ของ วงจรแยก SYNC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.4 แสดง Timing Diagram ของสัญญาณกำหนดของสัญญาณ

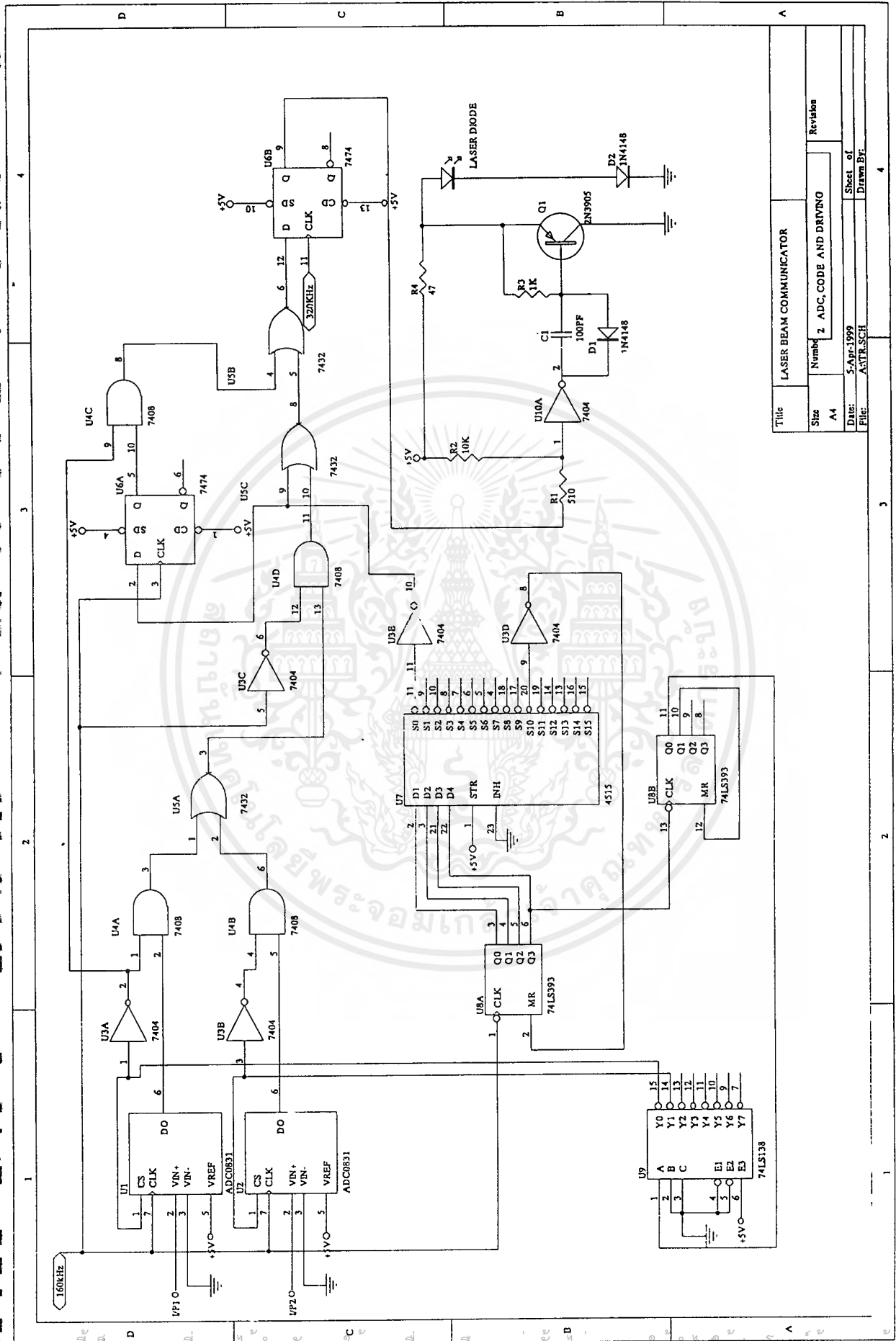
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปดเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



THM LASER BEAM COMMUNICATOR

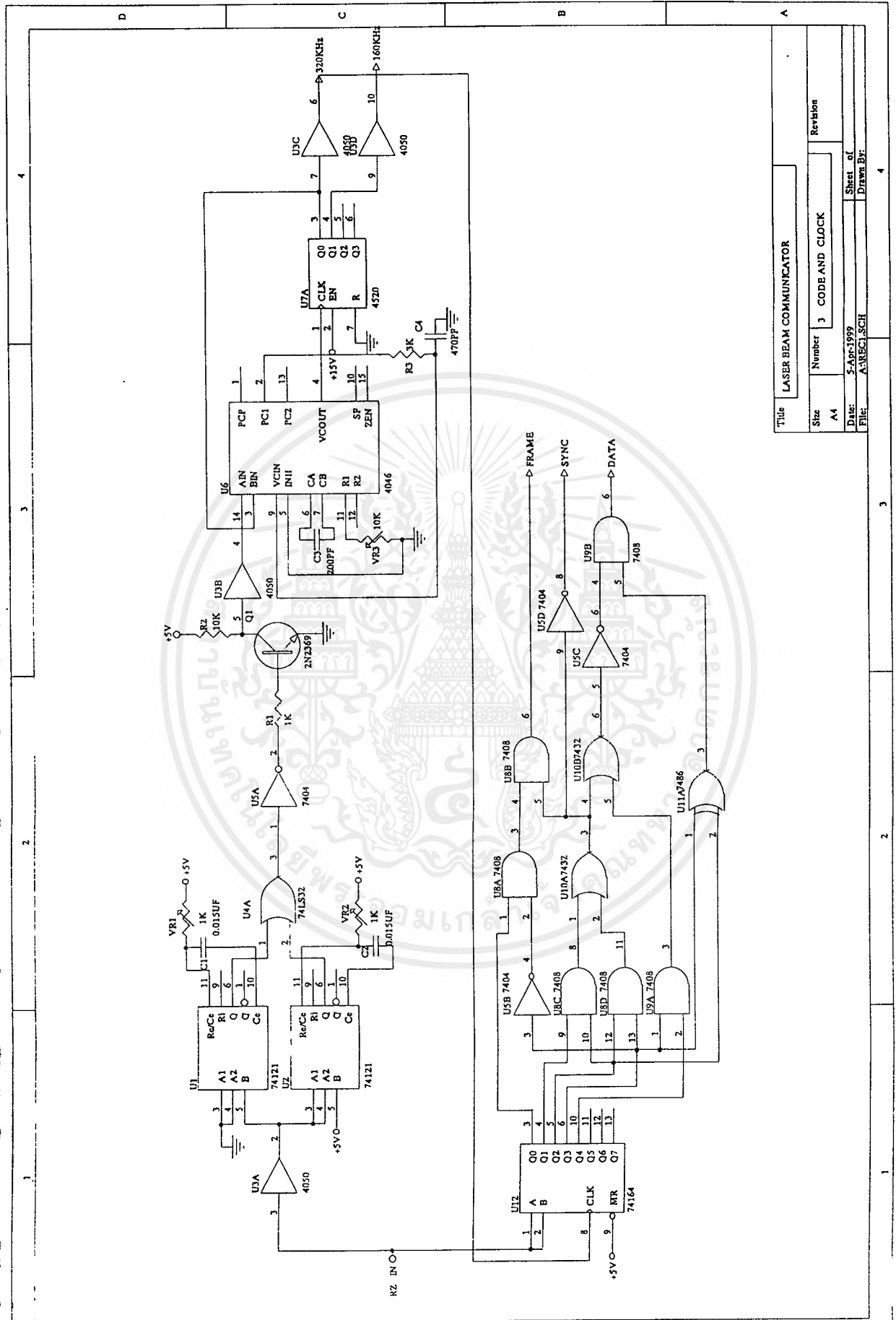
Size	Number	Revision
A4	1	ALL OF INPUT AND CLOCK CIRCUIT
Date:	5-Apr-1999	Sheet of
File:	ASPREAMP.SCH	Drawn By:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกระใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ทางการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



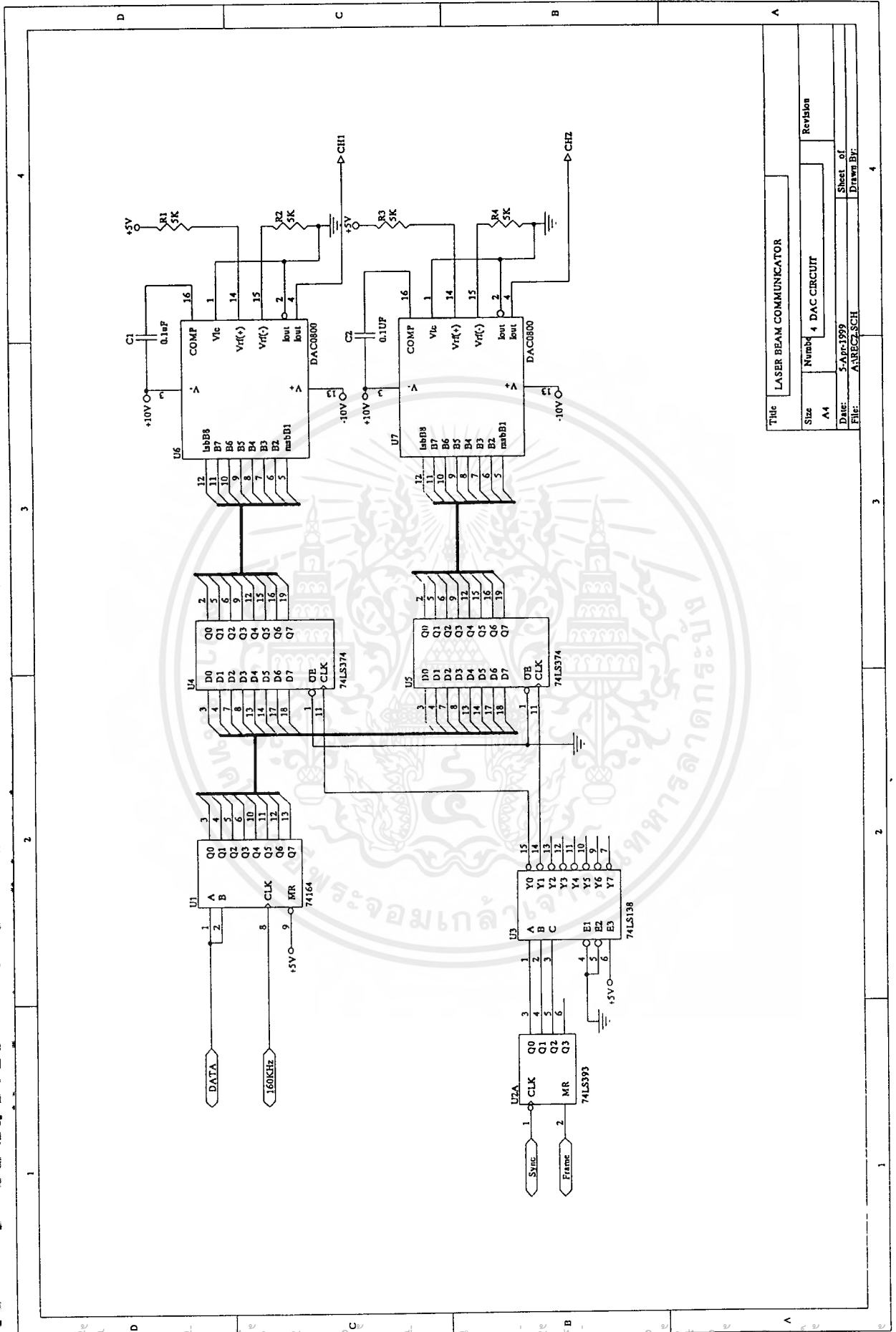
Title		LASER BEAM COMMUNICATOR	
Size	Number	2	ADC, CODE AND DRIVING
A4	Rev	Rev:01a	
Date:		5-Apr-1999	
File:		AS1TR.SCH	
Sheet of		4	
Drawn By:			

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการใช้นี้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่สามารถใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



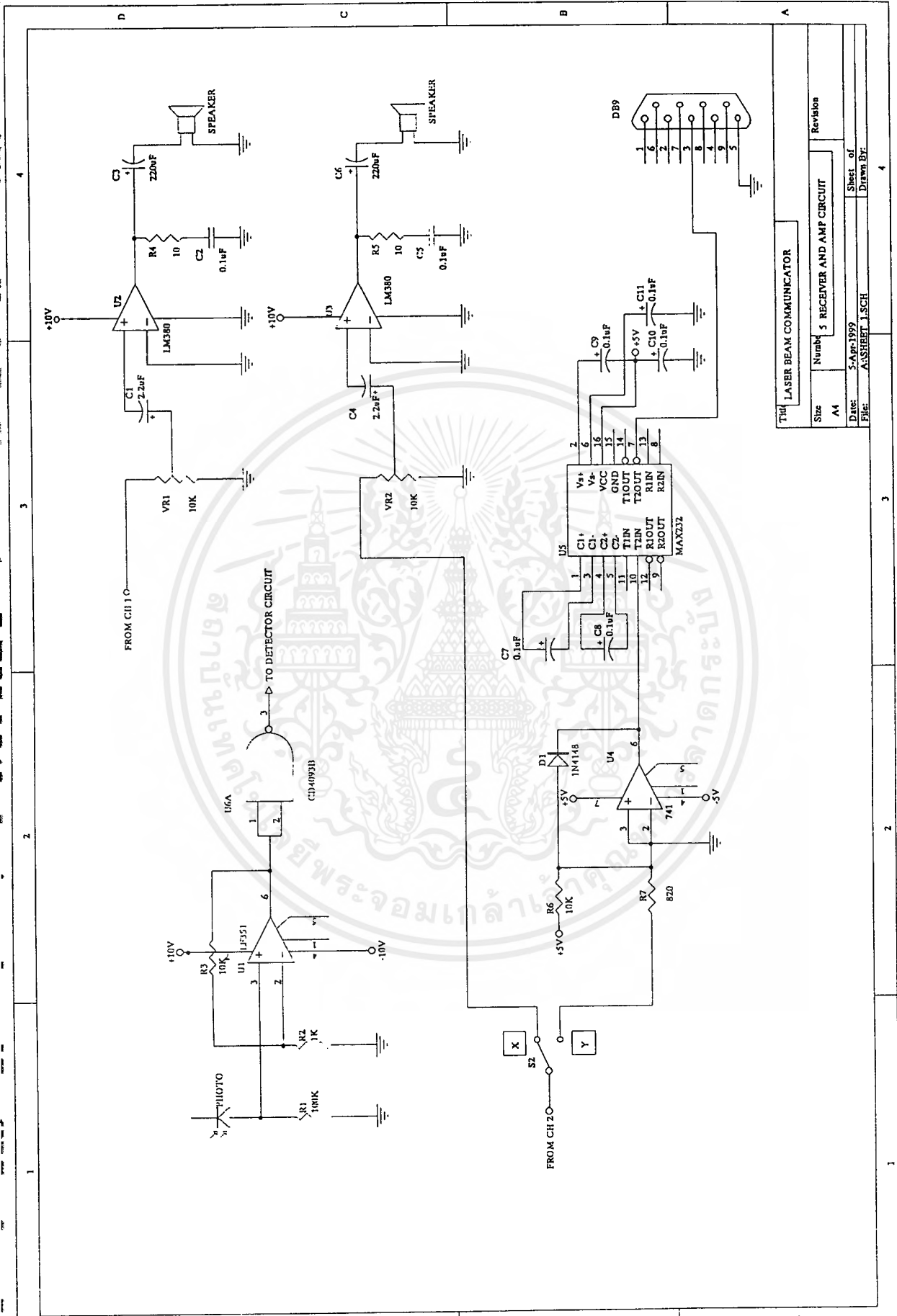
Title		LASER BEAM COMMUNICATOR	
Size	Number	3	CODE AND CLOCK
A4	Revision		
Date:	5-Apr-1999	Sheet of	
File:	AAREC1.SCH	Drawn By:	

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้แก้ไขหรือใช้ซ้ำโดยไม่ได้รับอนุญาต  
 ไม่สามารถใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title		LASER BEAM COMMUNICATOR	
Size	A4	Number	4 DAC CIRCUIT
Date	5-Apr-1999	Revision	
File	A:\RECZ\SCH	Sheet of	4
		Drawn By	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

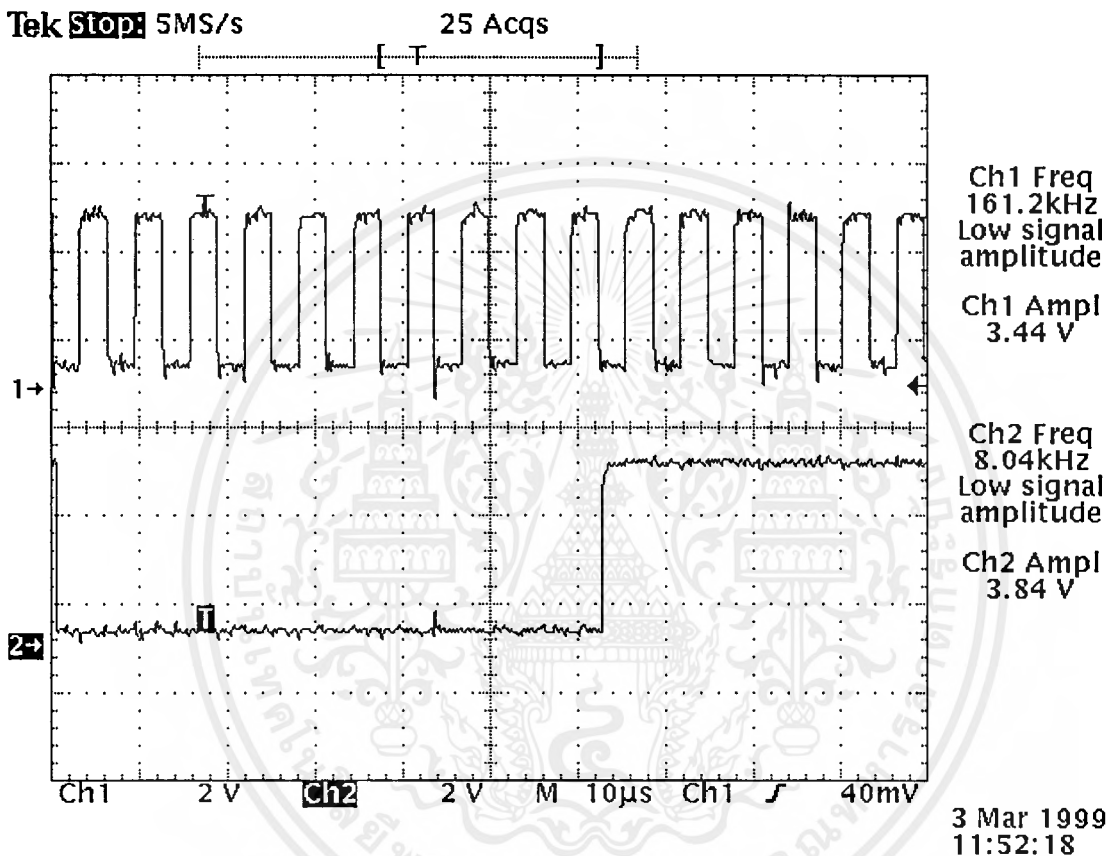


Title		LASER BEAM COMMUNICATOR	
Size	Number	Revision	
A4	5	RECEIVER AND AMP CIRCUIT	
Date:	Drawn By:	Sheet of	
5-Apr-1999	A.SSHEET.J.SCH	4	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 4 การทดลองและผลการทดลอง

จากการทดลองได้ทดลองป้อนระดับ 0V ที่ช่องสัญญาณที่ 1 และส่งระดับ 5V ที่ช่องสัญญาณที่ 2 เพื่อที่จะได้ดูกระบวนการทำงานของวงจรจะได้แยกช่องสัญญาณว่าเป็นไปได้ตามที่ออกแบบไว้หรือเปล่า

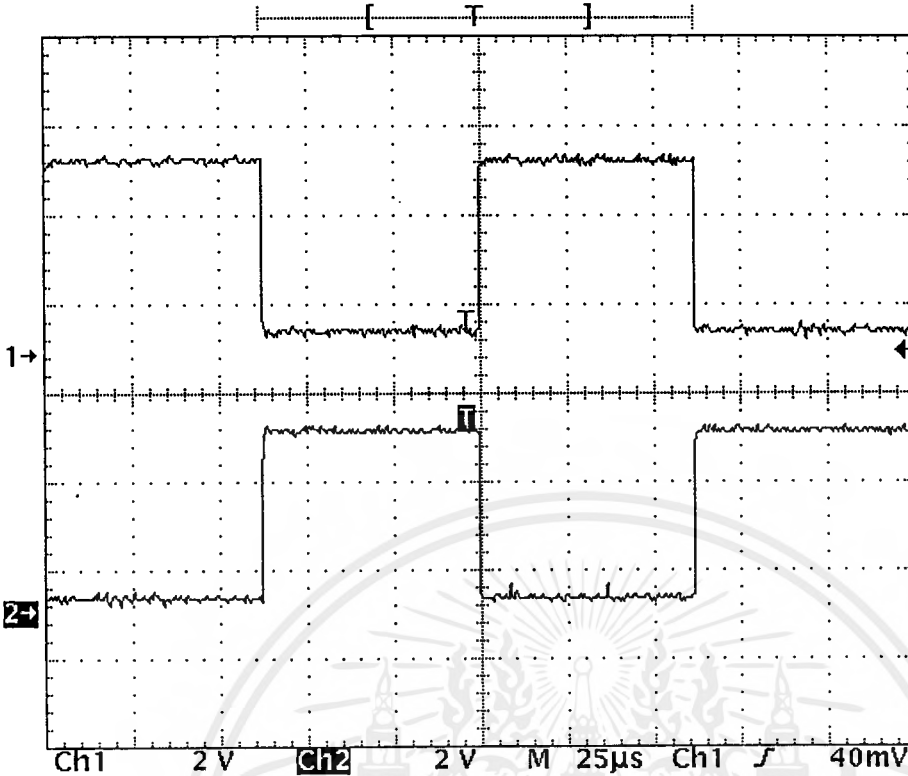


รูปที่ 4.1 แสดงความสัมพันธ์ของคล็อกและสัญญาณ Chip Select ADC 0831

จากรูปที่ 4.1 จะเห็นว่าคล็อก 10 ลูกจะทำให้สัญญาณ Chip Select เปลี่ยนแปลงหนึ่งครั้งเป็นไปตามไดอะแกรมตามรูปที่ 3.2

Tek Stop: 2MS/s

11 Acqs



Ch1 Freq  
8.034kHz  
Low signal  
amplitude

Ch1 Ampl  
3.76 V

Ch2 Freq  
8.032kHz  
Low signal  
amplitude

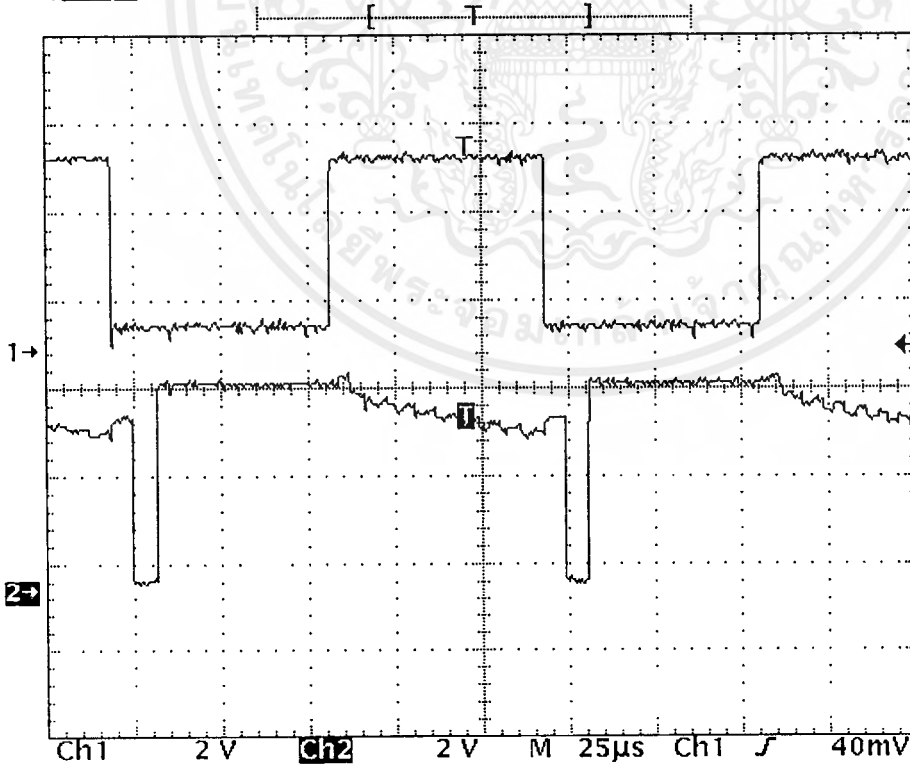
Ch2 Ampl  
3.84 V

3 Mar 1999  
11:56:06

รูปที่ 4.2 แสดงความสัมพันธ์ระหว่างสัญญาณที่ขา Chip Select ของADC0831 ทั้งสองตัว

Tek Stop: 2MS/s

10 Acqs



Ch1 Freq  
8.035kHz  
Low signal  
amplitude

Ch1 Ampl  
3.76 V

Ch2 Freq  
8.032kHz

Ch2 Ampl  
4.48 V

3 Mar 1999  
11:59:05

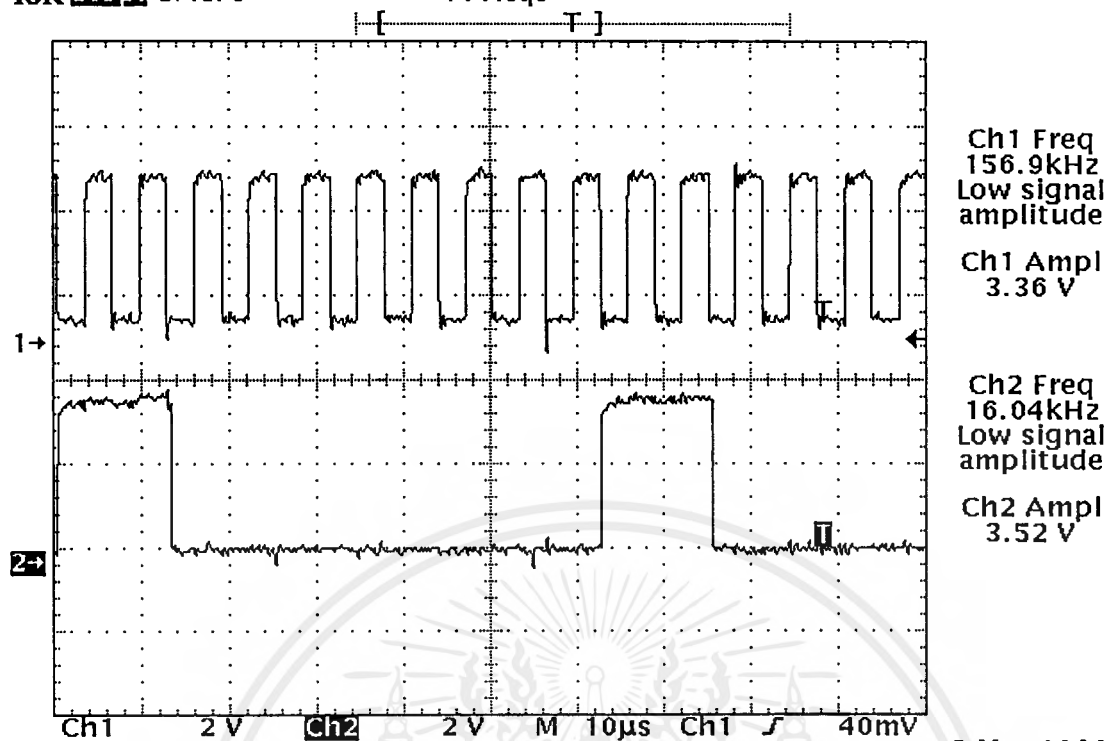
รูปที่4.3แสดงการเปรียบเทียบสัญญาณที่ขา Chip Select กับขาเอาต์พุตของ ADC 0831ที่

ป้อนอินพุตให้ทำให้มีบิตข้อมูลเป็นหนึ่งหมด

เอกสารนี้เป็นเอกสารที่สงวนเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Tek **Stop** 5MS/s

44 Acqs

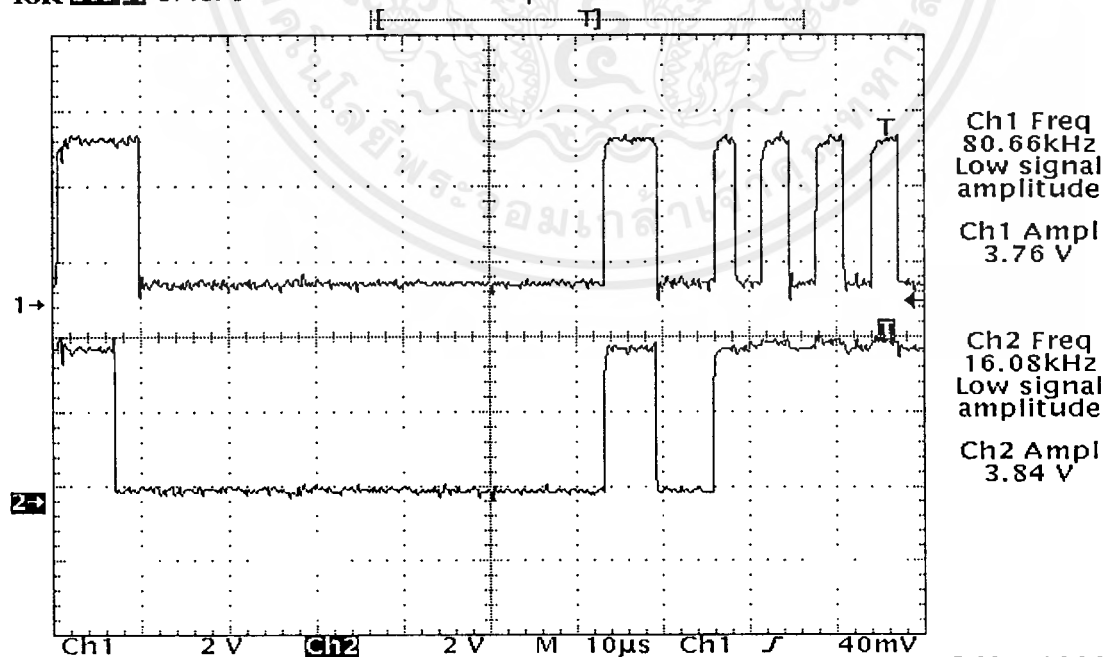
3 Mar 1999  
12:11:45

รูปที่ 4.4 แสดงการเปรียบเทียบสัญญาณคล็อกกับสัญญาณซิง

จากรูปที่ 4.4 รูปร่างด้านซ้ายมือเป็นบิตในการซิงโครไนซ์ของช่องที่ 1 มีบิตที่เป็นหนึ่งอยู่หนึ่งบิตครึ่ง (หนึ่งบิตเท่ากับหนึ่งคล็อก) และถัดมาเป็นบิตในการซิงโครไนซ์ของช่องสัญญาณที่สองอยู่หนึ่งบิต

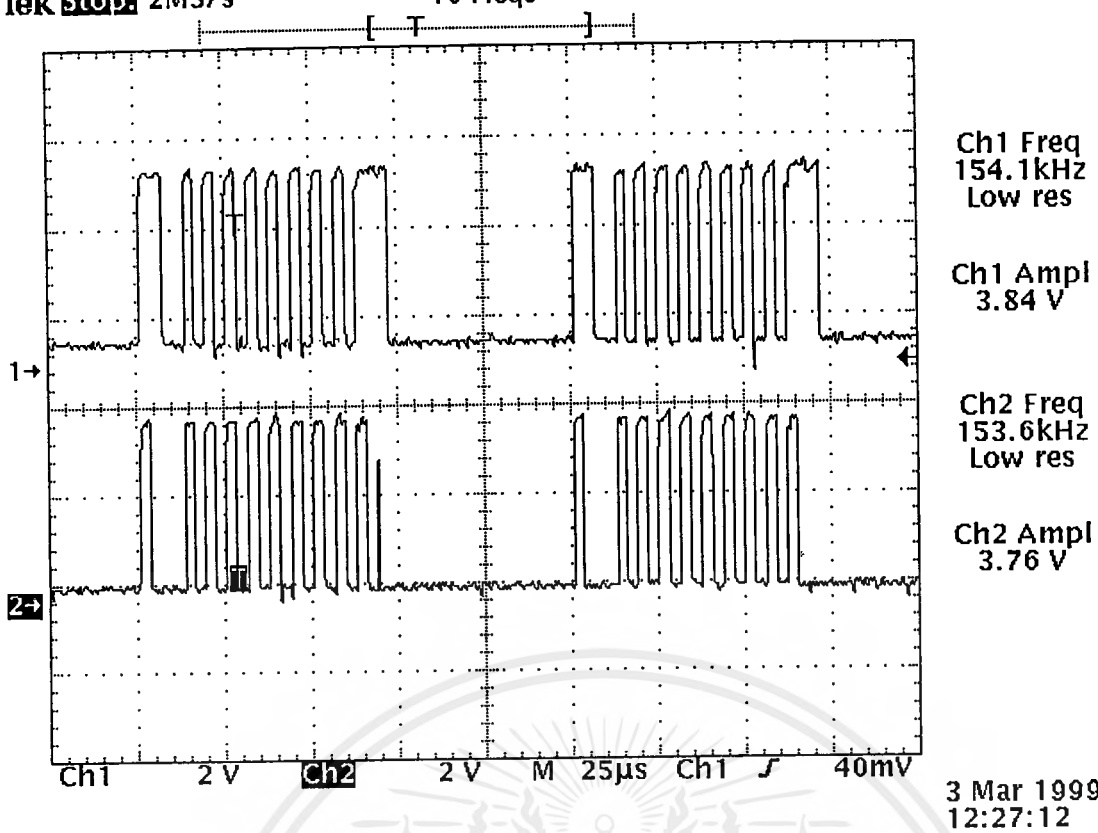
Tek **Stop** 5MS/s

420 Acqs

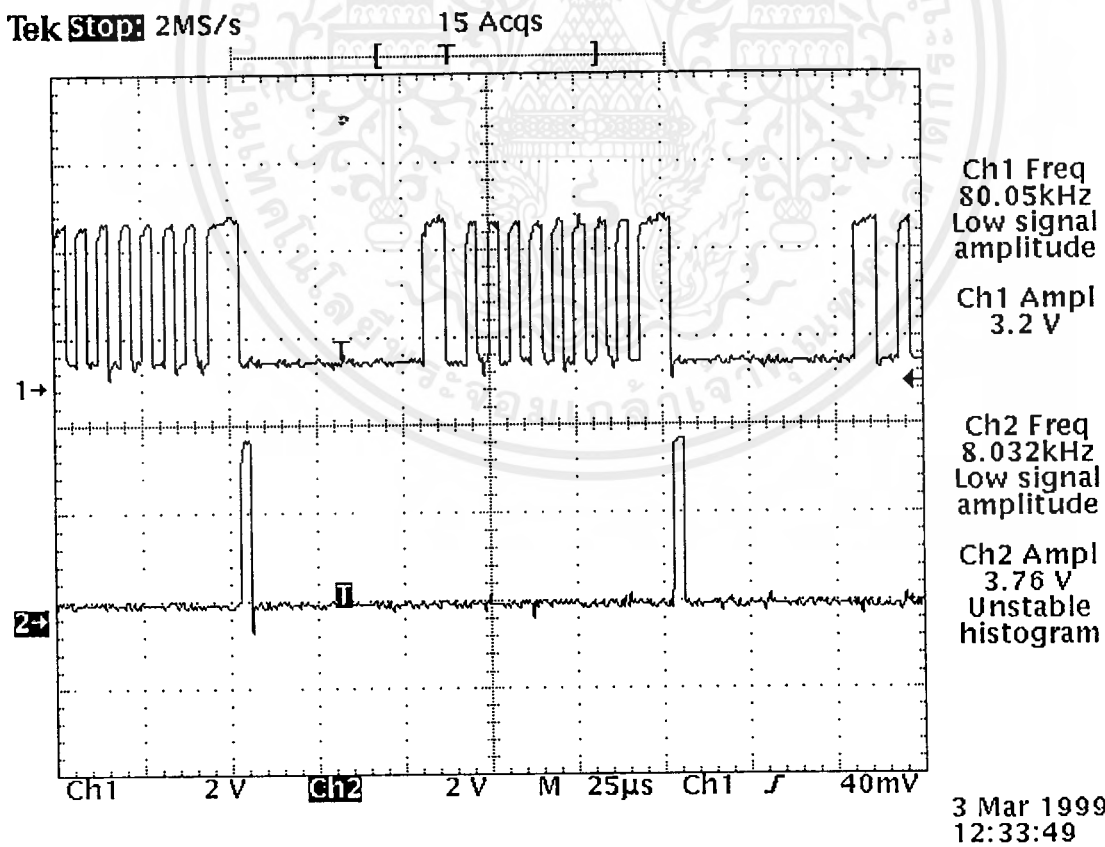
3 Mar 1999  
12:23:20

รูปที่ 4.5 แสดงการเปรียบเทียบสัญญาณที่ช่อง(หนึ่งด้านล่าง) กับสัญญาณที่เข้าได้ค RZ แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

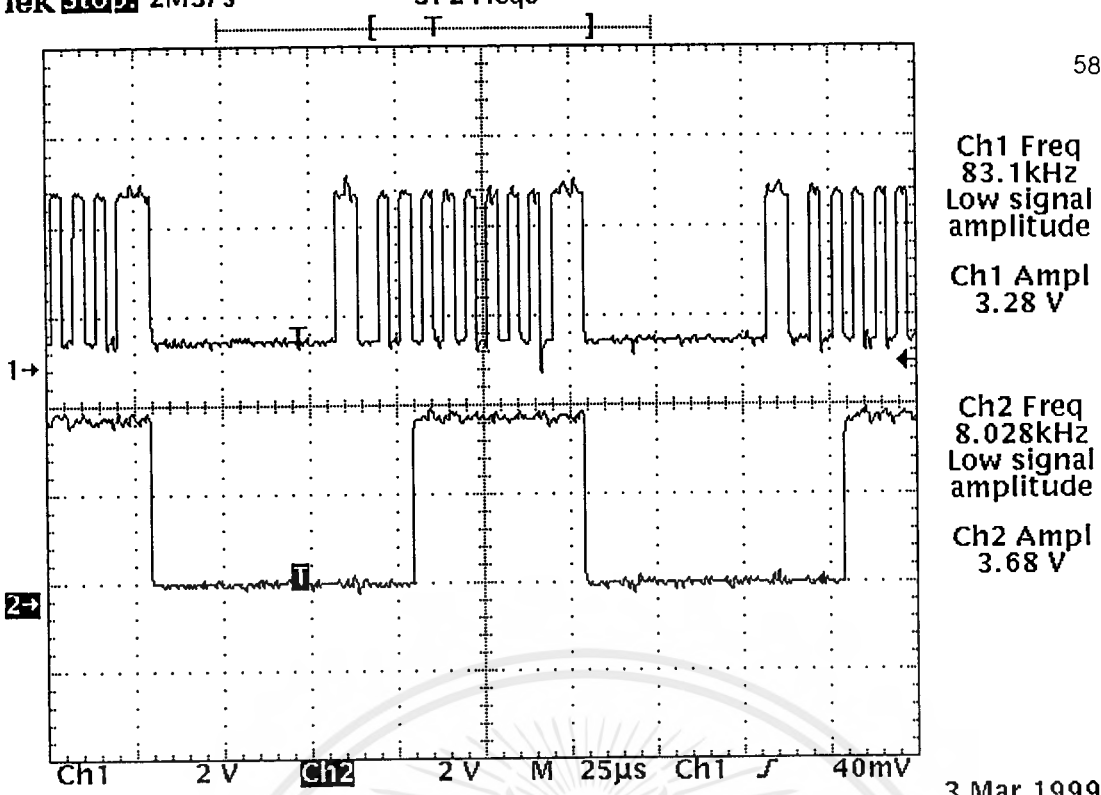


รูปที่4.6 แสดงการเปรียบเทียบพรมของสัญญาณที่เข้าโค้ด RZ แล้วกับเฟรมสัญญาณที่OR กับสัญญาณอินเวอร์สโค้ด(ช่องที่หนึ่งเป็นศูนย์หมด ช่องที่สองเป็นหนึ่งหมด)

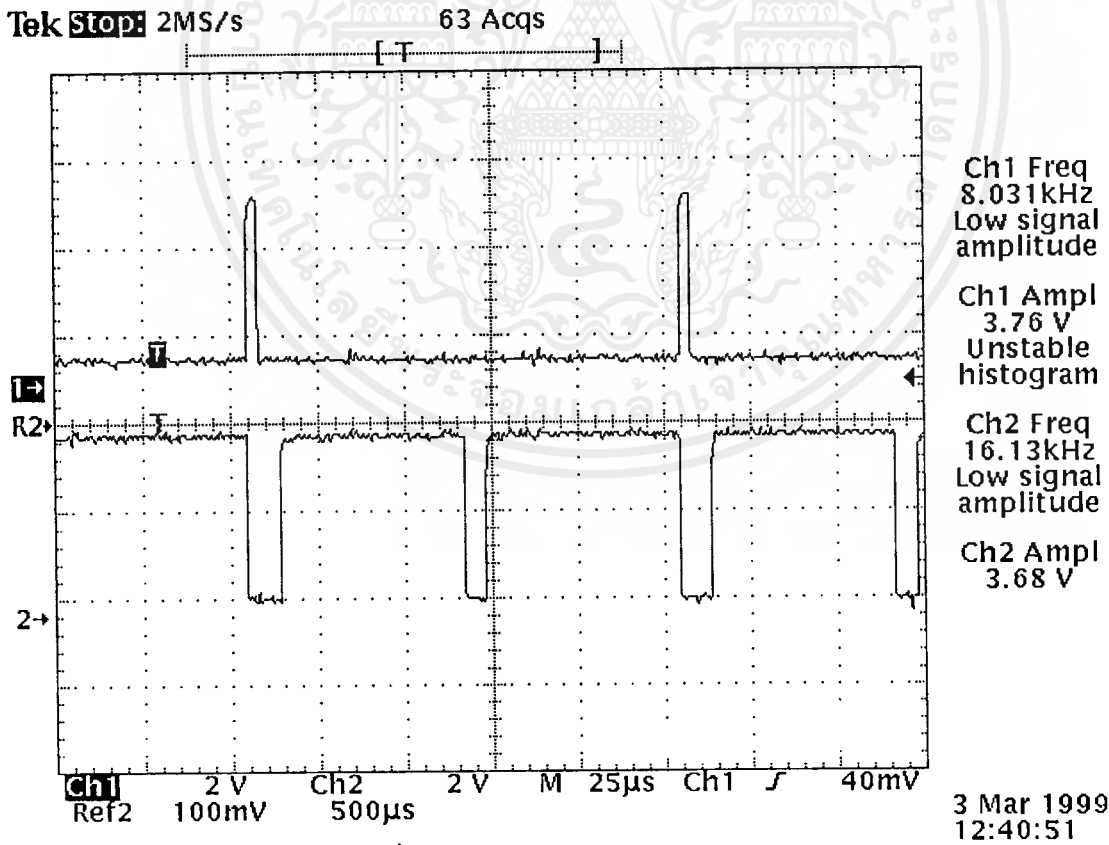


รูปที่4.7 แสดงการเปรียบเทียบเฟรมสัญญาณที่เข้าโค้ด RZ แล้วกับ สัญญาณ Select ที่ถอดรหัสได้(Frame มีไว้ใช้ในการบอกจุดเริ่มต้นและจุดสิ้นสุดของเฟรม)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

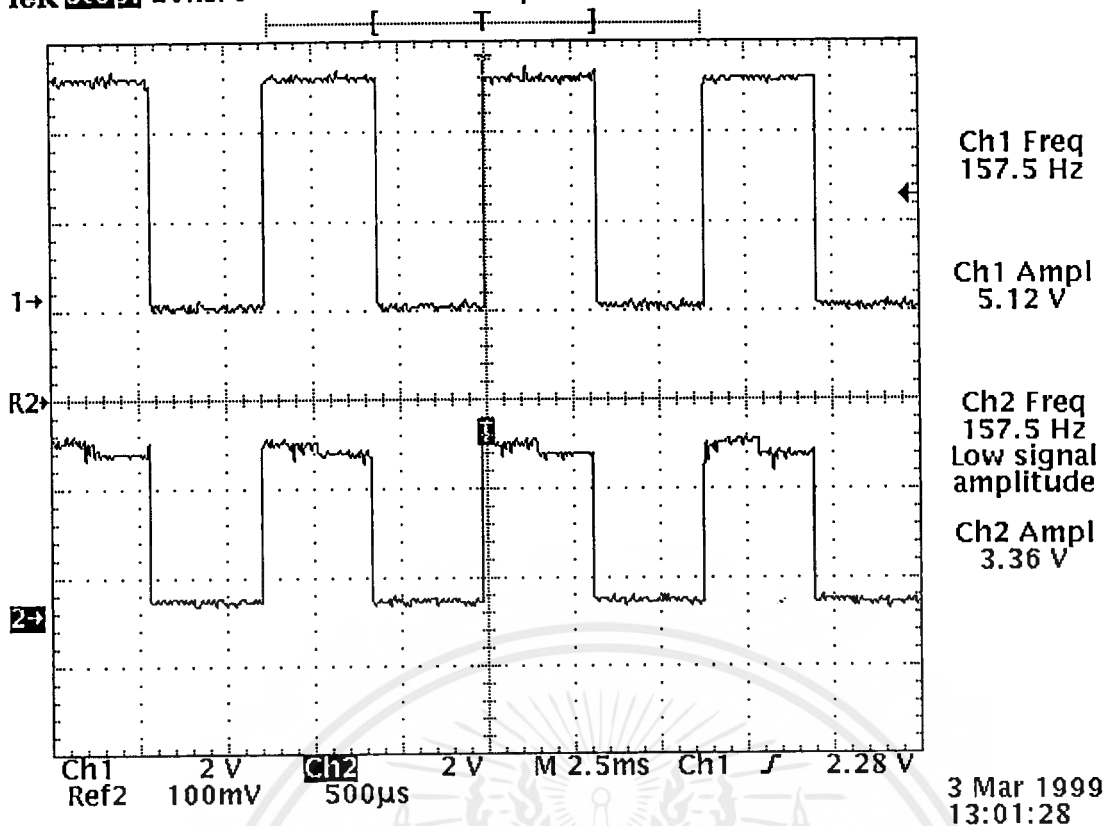


รูปที่ 4.8 แสดงการเปรียบเทียบเฟรมสัญญาณที่เข้าได้ RZ กับสัญญาณบิตข้อมูลที่ถอดรหัสได้ (ช่องที่ 1 เป็นศูนย์หมดกับช่องที่ 2 เป็นหนึ่งหมด)

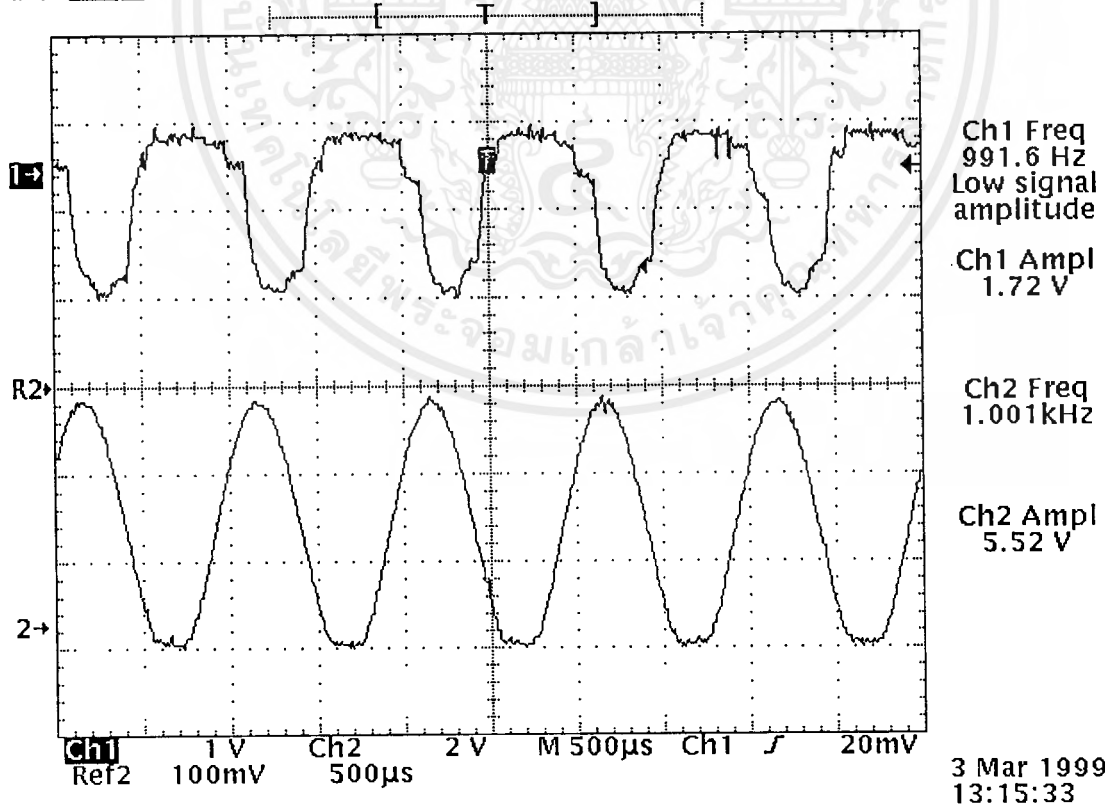


รูปที่ 4.9 แสดงการเปรียบเทียบสัญญาณ Select กับอินเวอร์สของสัญญาณซิงที่ผ่านวงจรถอดรหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 แสดงการเปรียบเทียบอินพุต Square Wave(ด้านล่าง)ที่ป้อนเข้า ADC0831 กับเอาต์พุตที่ออกจาก DAC0800



รูปที่ 4.11 แสดงการเปรียบเทียบสัญญาณอินพุต Sine Wave(ด้านล่าง) ที่ป้อนเข้า ADC0831 กับเอาต์พุตที่ออกจาก DAC 0800

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5 บทวิจารณ์ และสรุปผลการทดลอง

จากการทดลองส่งสัญญาณเสียงสองช่อง มัลติเพล็กซ์ กันสามารถถอดรหัสได้ตามที่ทาง ด้านส่ง ส่งออกมาแต่มีปัญหาที่วงจรทางด้านรับ คือ ตัวรับสัญญาณที่นำมาใช้ (Opto) นั้นมีความไว ในการรับแสงต่ำ (Sensitivity) ทำให้รับสัญญาณเข้ามาผิดเพี้ยนไปจากทางด้านส่ง และปัญหาอีก ประการคือ ซึ่งจะต้องซิงกับสัญญาณการเลือกช่องถึงจะทำให้ได้ข้อมูล ออกมาอย่างถูกต้อง มีอยู่ หนึ่งจุดเท่านั้นที่สามารถทำให้ส่งผ่านสัญญาณได้ ส่วนการส่งผ่านข้อมูลทางพอร์ต RS-232 สามารถส่งได้ที่บอครต 2400 เพราะถ้าส่งที่ความเร็วมากกว่านี้ขึ้นอยู่กับความถี่ในการแซมปลิงที่ ใช้ต้องมากขึ้นด้วย ถ้านำวงจรนี้ไปส่งผ่าน ไฟเบอร์ออปติกทำให้มีประสิทธิภาพมากยิ่งขึ้น



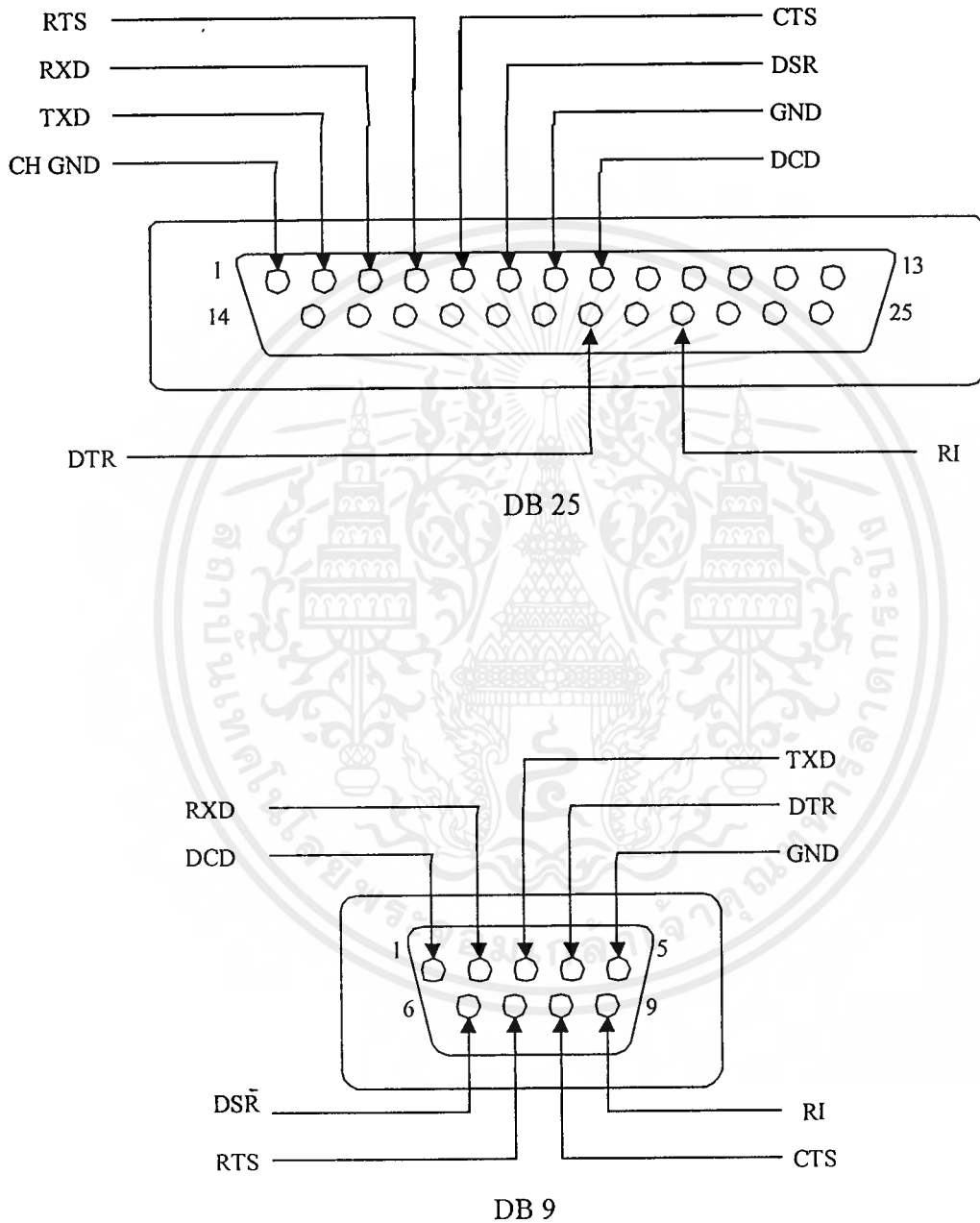


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางภาคผนวกที่ 1 แสดง ความยาวคลื่นและความถี่ของ Electromagnetic Spectrum

ชื่อ	ความยาวคลื่น(m)	ความถี่(Hz)
Gamma ray	ต่ำกว่า $3 \cdot 10^{-11}$	มากกว่า $10^{20}$
X-rays	$3 \cdot 10^{-11}$ - $10^{-8}$	$3 \cdot 10^{16}$ - $3 \cdot 10^{20}$
Ultraviolet light	$10^{-8}$ - $4 \cdot 10^{-7}$	$7.5 \cdot 10^{14}$ - $3 \cdot 10^{16}$
Visible light	$4 \cdot 10^{-7}$ - $7 \cdot 10^{-7}$	$4.2 \cdot 10^{14}$ - $7.5 \cdot 10^{14}$
Infrared light	$7 \cdot 10^{-7}$ - $10^{-3}$	$3 \cdot 10^{11}$ - $4.2 \cdot 10^{14}$
Microwaves	$10^{-3}$ - 0.3	$10^9$ - $3 \cdot 10^{11}$
Radio waves	0.3 - 30,000	10 - 10
Low-frequency waves	มากกว่า 30,000	ต่ำกว่า 10,000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปภาคผนวกที่ 1 แสดงการเปรียบเทียบขาของ DB25 และ DB9



# +5V-Powered, Multichannel RS-232 Drivers/Receivers

## General Description

The MAX220-MAX249 family of line drivers/receivers is intended for all EIA/TIA-232E and V.28/V.24 communications interfaces, particularly applications where  $\pm 12V$  is not available.

These parts are especially useful in battery-powered systems, since their low-power shutdown mode reduces power dissipation to less than 5 $\mu W$ . The MAX225, MAX233, MAX235, and MAX245/MAX246/MAX247 use no external components and are recommended for applications where printed circuit board space is critical.

## Applications

- Portable Computers
- Low-Power Modems
- Interface Translation
- Battery-Powered RS-232 Systems
- Multi-Drop RS-232 Networks

## Features

### Superior to Bipolar

- ◆ Operate from Single +5V Power Supply (+5V and +12V—MAX231/MAX239)
- ◆ Low-Power Receive Mode in Shutdown (MAX223/MAX242)
- ◆ Meet All EIA/TIA-232E and V.28 Specifications
- ◆ Multiple Drivers and Receivers
- ◆ 3-State Driver and Receiver Outputs
- ◆ Open-Line Detection (MAX243)

## Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX220CPE	0°C to +70°C	16 Plastic DIP
MAX220CSE	0°C to +70°C	16 Narrow SO
MAX220CWE	0°C to +70°C	16 Wide SO
MAX220C/D	0°C to +70°C	Dice*
MAX220EPE	-40°C to +85°C	16 Plastic DIP
MAX220ESE	-40°C to +85°C	16 Narrow SO
MAX220EWE	-40°C to +85°C	16 Wide SO
MAX220EJE	-40°C to +85°C	16 CERDIP
MAX220MJE	-55°C to +125°C	16 CERDIP

Ordering Information continued at end of data sheet.  
\*Contact factory for dice specifications.

## Selection Table

Part Number	Power Supply (V)	No. of RS-232 Drivers/Rx	No. of Ext. Caps	Nominal Cap. Value ( $\mu F$ )	SHDN & Three-State	Rx Active in SHDN	Data Rate (kbps)	Features
MAX220	+5	2/2	4	4.7/10	No	—	120	Ultra-low-power, industry-standard pinout
MAX222	+5	2/2	4	0.1	Yes	—	200	Low-power shutdown
MAX223 (MAX213)	+5	4/5	4	1.0 (0.1)	Yes	✓	120	MAX241 and receivers active in shutdown
MAX225	+5	5/5	0	—	Yes	✓	120	Available in SO
MAX230 (MAX200)	+5	5/0	4	1.0 (0.1)	Yes	—	120	5 drivers with shutdown
MAX231 (MAX201)	+5 and +7.5 to +13.2	2/2	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; same functions as MAX232
MAX232 (MAX202)	+5	2/2	4	1.0 (0.1)	No	—	120 (64)	Industry standard
MAX232A	+5	2/2	4	0.1	No	—	200	Higher slew rate, small caps
MAX233 (MAX203)	+5	2/2	0	—	No	—	120	No external caps
MAX233A	+5	2/2	0	—	No	—	200	No external caps, high slew rate
MAX234 (MAX204)	+5	4/0	4	1.0 (0.1)	No	—	120	Replaces 1488
MAX235 (MAX205)	+5	5/5	0	—	Yes	—	120	No external caps
MAX236 (MAX206)	+5	4/3	4	1.0 (0.1)	Yes	—	120	Shutdown, three state
MAX237 (MAX207)	+5	5/3	4	1.0 (0.1)	No	—	120	Complements IBM PC serial port
MAX238 (MAX208)	+5	4/4	4	1.0 (0.1)	No	—	120	Replaces 1488 and 1489
MAX239 (MAX209)	+5 and +7.5 to +13.2	3/5	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; single-package solution for IBM PC serial port
MAX240	+5	5/5	4	1.0	Yes	—	120	DIP or flatpack package
MAX241 (MAX211)	+5	4/5	4	1.0 (0.1)	Yes	—	120	Complete IBM PC serial port
MAX242	+5	2/2	4	0.1	Yes	✓	200	Separate shutdown and enable
MAX243	+5	2/2	4	0.1	No	—	200	Open-line detection simplifies cabling
MAX244	+5	8/10	4	1.0	No	—	120	High slew rate
MAX245	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, two shutdown modes
MAX246	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, three shutdown modes
MAX247	+5	8/9	0	—	Yes	✓	120	High slew rate, int. caps, nine operating modes
MAX248	+5	8/8	4	1.0	Yes	✓	120	High slew rate, selective half-chip enables
MAX249	+5	6/10	4	1.0	Yes	✓	120	Available in quad flatpack package



For free samples & the latest literature: <http://www.maxim-ic.com>, or phone 1-800-998-8800.  
For small orders, phone 408-737-7600 ext. 3468.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# +5V-Powered, Multichannel RS-232 Drivers/Receivers

## ABSOLUTE MAXIMUM RATINGS—MAX220/222/232A/233A/242/243

Supply Voltage (V <sub>CC</sub> )	-0.3V to +6V	16-Pin Narrow SO (derate 8.70mW/°C above +70°C)	...696mW
Input Voltages		16-Pin Wide SO (derate 9.52mW/°C above +70°C)	...762mW
T <sub>IN</sub>	-0.3V to (V <sub>CC</sub> - 0.3V)	18-Pin Wide SO (derate 9.52mW/°C above +70°C)	...762mW
R <sub>IN</sub>	±30V	20-Pin Wide SO (derate 10.00mW/°C above +70°C)	...800mW
T <sub>OUT</sub> (Note 1)	±15V	20-Pin SSOP (derate 8.00mW/°C above +70°C)	...640mW
Output Voltages		16-Pin CERDIP (derate 10.00mW/°C above +70°C)	...800mW
T <sub>OUT</sub>	±15V	18-Pin CERDIP (derate 10.53mW/°C above +70°C)	...842mW
R <sub>OUT</sub>	-0.3V to (V <sub>CC</sub> + 0.3V)	Operating Temperature Ranges	
Driver/Receiver Output Short Circuited to GND	Continuous	MAX2__AC__, MAX2__C__	...0°C to +70°C
Continuous Power Dissipation (T <sub>A</sub> = +70°C)		MAX2__AE__, MAX2__E__	...-40°C to +85°C
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C)	...842mW	MAX2__AM__, MAX2__M__	...-55°C to +125°C
18-Pin Plastic DIP (derate 11.11mW/°C above +70°C)	...889mW	Storage Temperature Range	...-65°C to +160°C
20-Pin Plastic DIP (derate 8.00mW/°C above +70°C)	...440mW	Lead Temperature (soldering, 10sec)	...+300°C

**Note 1:** Input voltage measured with T<sub>OUT</sub> in high-impedance state,  $\overline{\text{SHDN}}$  or V<sub>CC</sub> = 0V.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS—MAX220/222/232A/233A/242/243

(V<sub>CC</sub> = +5V ±10%, C1-C4 = 0.1μF, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
<b>RS-232 TRANSMITTERS</b>						
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND		±5	±8		V
Input Logic Threshold Low				1.4	0.8	V
Input Logic Threshold High			2	1.4		V
Logic Pull-Up/Input Current	Normal operation			5	40	μA
	$\overline{\text{SHDN}}$ = 0V, MAX222/242, shutdown			±0.01	±1	
Output Leakage Current	V <sub>CC</sub> = 5.5V, $\overline{\text{SHDN}}$ = 0V, V <sub>OUT</sub> = ±15V, MAX222/242			±0.01	±10	μA
	V <sub>CC</sub> = $\overline{\text{SHDN}}$ = 0V, V <sub>OUT</sub> = ±15V			±0.01	±10	
Data Rate	All except MAX220, normal operation			200	116	kbits/sec
	MAX220			22	20	
Transmitter Output Resistance	V <sub>CC</sub> = V <sub>+</sub> = V <sub>-</sub> = 0V, V <sub>OUT</sub> = ±2V		300	10M		Ω
Output Short-Circuit Current	V <sub>OUT</sub> = 0V		±7	±22		mA
<b>RS-232 RECEIVERS</b>						
RS-232 Input Voltage Operating Range					±30	V
RS-232 Input Threshold Low	V <sub>CC</sub> = 5V	All except MAX243 R <sub>2IN</sub>	0.8	1.3		V
		MAX243 R <sub>2IN</sub> (Note 2)	-3			
RS-232 Input Threshold High	V <sub>CC</sub> = 5V	All except MAX243 R <sub>2IN</sub>		1.8	2.4	V
		MAX243 R <sub>2IN</sub> (Note 2)		-0.5	-0.1	
RS-232 Input Hysteresis	All except MAX243, V <sub>CC</sub> = 5V, no hysteresis in shdn.		0.2	0.5	1	V
	MAX243			1		
RS-232 Input Resistance			3	5	7	kΩ
TTL/CMOS Output Voltage Low	I <sub>OUT</sub> = 3.2mA			0.2	0.4	V
TTL/CMOS Output Voltage High	I <sub>OUT</sub> = -1.0mA		3.5	V <sub>CC</sub> - 0.2		V
TTL/CMOS Output Short-Circuit Current	Sourcing V <sub>OUT</sub> = GND		-2	-10		mA
	Sinking V <sub>OUT</sub> = V <sub>CC</sub>		10	30		
TTL/CMOS Output Leakage Current	$\overline{\text{SHDN}}$ = V <sub>CC</sub> or $\overline{\text{EN}}$ = V <sub>CC</sub> ( $\overline{\text{SHDN}}$ = 0V for MAX222), 0V ≤ V <sub>OUT</sub> ≤ V <sub>CC</sub>			±0.05	±10	μA

**MAXIM**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# +5V-Powered, Multichannel RS-232 Drivers/Receivers

## ELECTRICAL CHARACTERISTICS—MAX220/222/232A/233A/242/243 (continued)

(V<sub>CC</sub> = +5V ±10%, C1–C4 = 0.1μF, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted.)

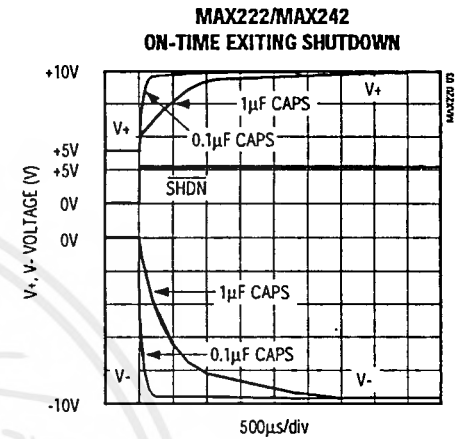
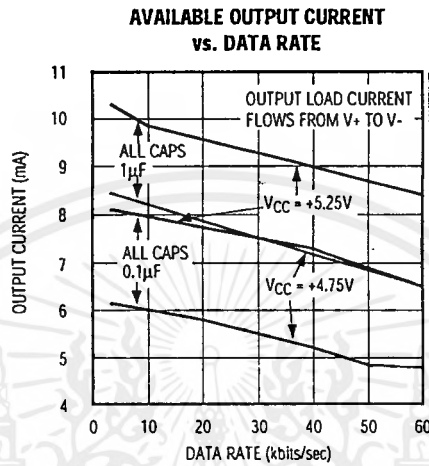
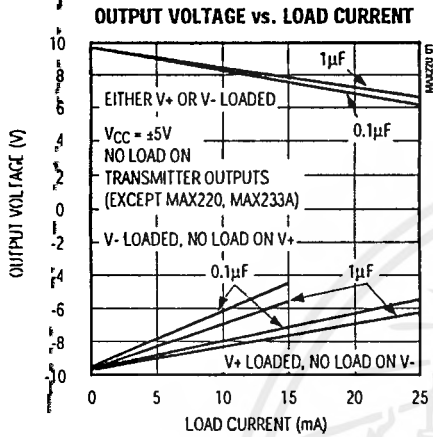
PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
EN Input Threshold Low	MAX242			1.4	0.8	V
EN Input Threshold High	MAX242		2.0	1.4		V
Operating Supply Voltage			4.5		5.5	V
V <sub>CC</sub> Supply Current (SHDN = V <sub>CC</sub> ), Figures 5, 6, 11, 19	No load	MAX220		0.5	2	mA
		MAX222/232A/233A/242/243		4	10	
	3kΩ load both inputs	MAX220		12		
		MAX222/232A/233A/242/243		15		
Shutdown Supply Current	MAX222/242	T <sub>A</sub> = +25°C		0.1	10	μA
		T <sub>A</sub> = 0°C to +70°C		2	50	
		T <sub>A</sub> = -40°C to +85°C		2	50	
		T <sub>A</sub> = -55°C to +125°C		35	100	
SHDN Input Leakage Current	MAX222/242				±1	μA
SHDN Threshold Low	MAX222/242			1.4	0.8	V
SHDN Threshold High	MAX222/242		2.0	1.4		V
Transition Slew Rate	C <sub>L</sub> = 50pF to 2500pF, R <sub>L</sub> = 3kΩ to 7kΩ, V <sub>CC</sub> = 5V, T <sub>A</sub> = +25°C, measured from +3V to -3V or -3V to +3V	MAX222/232A/233A/242/243	6	12	30	V/μs
		MAX220	1.5	3	30	
Transmitter Propagation Delay TLL to RS-232 (normal operation), Figure 1	t <sub>PHLT</sub>	MAX222/232A/233A/242/243		1.3	3.5	μs
		MAX220		4	10	
	t <sub>PLHT</sub>	MAX222/232A/233A/242/243		1.5	3.5	
		MAX220		5	10	
Receiver Propagation Delay RS-232 to TLL (normal operation), Figure 2	t <sub>PHLR</sub>	MAX222/232A/233A/242/243		0.5	1	μs
		MAX220		0.6	3	
	t <sub>PLHR</sub>	MAX222/232A/233A/242/243		0.6	1	
		MAX220		0.8	3	
Receiver Propagation Delay RS-232 to TLL (shutdown), Figure 2	t <sub>PHLS</sub>	MAX242		0.5	10	μs
	t <sub>PLHS</sub>	MAX242		2.5	10	
Receiver-Output Enable Time, Figure 3	t <sub>ER</sub>	MAX242		125	500	ns
Receiver-Output Disable Time, Figure 3	t <sub>DR</sub>	MAX242		160	500	ns
Transmitter-Output Enable Time (SHDN goes high), Figure 4	t <sub>ET</sub>	MAX222/242, 0.1μF caps (includes charge-pump start-up)		250		μs
Transmitter-Output Disable Time (SHDN goes low), Figure 4	t <sub>DT</sub>	MAX222/242, 0.1μF caps		600		ns
Transmitter + to - Propagation Delay Difference (normal operation)	t <sub>PHLT</sub> - t <sub>PLHT</sub>	MAX222/232A/233A/242/243		300		ns
		MAX220		2000		
Receiver + to - Propagation Delay Difference (normal operation)	t <sub>PHLR</sub> - t <sub>PLHR</sub>	MAX222/232A/233A/242/243		100		ns
		MAX220		225		

**Note 2:** MAX243 R<sub>2OUT</sub> is guaranteed to be low when R<sub>2IN</sub> is ≥ 0V or is floating.

# +5V-Powered, Multichannel RS-232 Drivers/Receivers

## Typical Operating Characteristics

MAX220/MAX222/MAX232A/MAX233A/MAX242/MAX243



# +5V-Powered, Multichannel RS-232 Drivers/Receivers

## ABSOLUTE MAXIMUM RATINGS—MAX223/MAX230–MAX241

V <sub>CC</sub> .....	-0.3V to +6V	20-Pin Wide SO (derate 10.00mW/°C above +70°C) .....	800mW
V <sub>+</sub> .....	(V <sub>CC</sub> - 0.3V) to +14V	24-Pin Wide SO (derate 11.76mW/°C above +70°C) .....	941mW
V <sub>-</sub> .....	+0.3V to -14V	28-Pin Wide SO (derate 12.50mW/°C above +70°C) .....	1W
Input Voltages		44-Pin Plastic FP (derate 11.11mW/°C above +70°C) .....	889mW
T <sub>IN</sub> .....	-0.3V to (V <sub>CC</sub> + 0.3V)	14-Pin Cerdip (derate 9.09mW/°C above +70°C) .....	727mW
R <sub>IN</sub> .....	±30V	16-Pin Cerdip (derate 10.00mW/°C above +70°C) .....	800mW
Output Voltages		20-Pin Cerdip (derate 11.11mW/°C above +70°C) .....	889mW
T <sub>OUT</sub> .....	(V <sub>+</sub> + 0.3V) to (V <sub>-</sub> - 0.3V)	24-Pin Narrow Cerdip	
R <sub>OUT</sub> .....	-0.3V to (V <sub>CC</sub> + 0.3V)	(derate 12.50mW/°C above +70°C) .....	1W
Short-Circuit Duration, T <sub>OUT</sub> .....	Continuous	24-Pin Sidebrazed (derate 20.0mW/°C above +70°C) .....	1.6W
Continuous Power Dissipation (T <sub>A</sub> = +70°C)		28-Pin SSOP (derate 9.52mW/°C above +70°C) .....	762mW
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C) .....		Operating Temperature Ranges	
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C) .....		MAX2 __ C .....	0°C to +70°C
20-Pin Plastic DIP (derate 11.11mW/°C above +70°C) .....		MAX2 __ E .....	-40°C to +85°C
24-Pin Narrow Plastic DIP		MAX2 __ M .....	-55°C to +125°C
(derate 13.33mW/°C above +70°C) .....		Storage Temperature Range .....	-65°C to +160°C
24-Pin Plastic DIP (derate 9.09mW/°C above +70°C) .....		Lead Temperature (soldering, 10sec) .....	+300°C
16-Pin Wide SO (derate 9.52mW/°C above +70°C) .....			

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS—MAX223/MAX230–MAX241

(MAX223/230/232/234/236/237/238/240/241, V<sub>CC</sub> = +5V ±10%; MAX233/MAX235, V<sub>CC</sub> = 5V ±5%, C<sub>1</sub>–C<sub>4</sub> = 1.0µF; MAX231/MAX239, V<sub>CC</sub> = 5V ±10%; V<sub>+</sub> = 7.5V to 13.2V; T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>; unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to ground	±5.0	±7.3		V
V <sub>CC</sub> Power-Supply Current	No load, T <sub>A</sub> = +25°C	MAX232/233	5	10	mA
		MAX223/230/234–238/240/241	7	15	
		MAX231/239	0.4	1	
V <sub>+</sub> Power-Supply Current		MAX231	1.8	5	mA
		MAX239	5	15	
Shutdown Supply Current	T <sub>A</sub> = +25°C	MAX223	15	50	µA
		MAX230/235/236/240/241	1	10	
Input Logic Threshold Low	T <sub>IN</sub> : EN, SHDN (MAX233); EN, SHDN (MAX230/235–241)			0.8	V
Input Logic Threshold High	T <sub>IN</sub>	2.0			V
	EN, SHDN (MAX223); EN, SHDN (MAX230/235/236/240/241)	2.4			
Logic Pull-Up Current	T <sub>IN</sub> = 0V		1.5	200	µA
Receiver Input Voltage Operating Range		-30		30	V

# +5V-Powered, Multichannel RS-232 Drivers/Receivers

## ELECTRICAL CHARACTERISTICS—MAX223/MAX230–MAX241 (continued)

(MAX223/230/232/234/236/237/238/240/241,  $V_{CC} = +5V \pm 10\%$ ; MAX233/MAX235,  $V_{CC} = 5V \pm 5\%$ ,  $C_1$ – $C_4 = 1.0\mu F$ ; MAX231/MAX239,  $V_{CC} = 5V \pm 10\%$ ;  $V_+ = 7.5V$  to  $13.2V$ ;  $T_A = T_{MIN}$  to  $T_{MAX}$ ; unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
RS-232 Input Threshold Low	$T_A = +25^\circ C$ , $V_{CC} = 5V$	Normal operation $\overline{SHDN} = 5V$ (MAX223) $\overline{SHDN} = 0V$ (MAX235/236/240/241)	0.8	1.2		V
		Shutdown (MAX223) $\overline{SHDN} = 0V$ , $EN = 5V$ ( $R_{4IN}$ , $R_{5IN}$ )	0.6	1.5		
RS-232 Input Threshold High	$T_A = +25^\circ C$ , $V_{CC} = 5V$	Normal operation $\overline{SHDN} = 5V$ (MAX223) $\overline{SHDN} = 0V$ (MAX235/236/240/241)		1.7	2.4	V
		Shutdown (MAX223) $\overline{SHDN} = 0V$ , $EN = 5V$ ( $R_{4IN}$ , $R_{5IN}$ )		1.5	2.4	
RS-232 Input Hysteresis	$V_{CC} = 5V$ , no hysteresis in shutdown		0.2	0.5	1.0	V
RS-232 Input Resistance	$T_A = +25^\circ C$ , $V_{CC} = 5V$		3	5	7	k $\Omega$
TTL/CMOS Output Voltage Low	$I_{OUT} = 1.6mA$ (MAX231/232/233, $I_{OUT} = 3.2mA$ )				0.4	V
TTL/CMOS Output Voltage High	$I_{OUT} = -1mA$		3.5	$V_{CC} - 0.4$		V
TTL/CMOS Output Leakage Current	$0V \leq R_{OUT} \leq V_{CC}$ ; $EN = 0V$ (MAX223); $EN = V_{CC}$ (MAX235–241)			0.05	$\pm 10$	$\mu A$
Receiver Output Enable Time	Normal operation	MAX223		600		ns
		MAX235/236/239/240/241		400		
Receiver Output Disable Time	Normal operation	MAX223		900		ns
		MAX235/236/239/240/241		250		
Propagation Delay	RS-232 IN to TTL/CMOS OUT, $C_L = 150pF$	Normal operation		0.5	10	$\mu s$
		$\overline{SHDN} = 0V$ (MAX223)	$t_{PHLS}$	4	40	
			$t_{PLHS}$	6	40	
Transition Region Slew Rate	MAX223/MAX230/MAX234–241, $T_A = +25^\circ C$ , $V_{CC} = 5V$ , $R_L = 3k\Omega$ to $7k\Omega$ , $C_L = 50pF$ to $2500pF$ , measured from $+3V$ to $-3V$ or $-3V$ to $+3V$		3	5.1	30	V/ $\mu s$
	MAX231/MAX232/MAX233, $T_A = +25^\circ C$ , $V_{CC} = 5V$ , $R_L = 3k\Omega$ to $7k\Omega$ , $C_L = 50pF$ to $2500pF$ , measured from $+3V$ to $-3V$ or $-3V$ to $+3V$			4	30	
Transmitter Output Resistance	$V_{CC} = V_+ = V_- = 0V$ , $V_{OUT} = \pm 2V$		300			$\Omega$
Transmitter Output Short-Circuit Current			$\pm 10$			mA

MAXIM

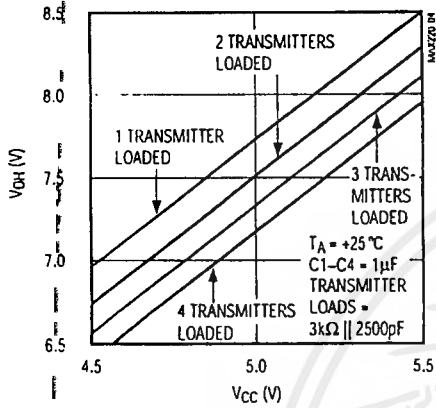
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# +5V-Powered, Multichannel RS-232 Drivers/Receivers

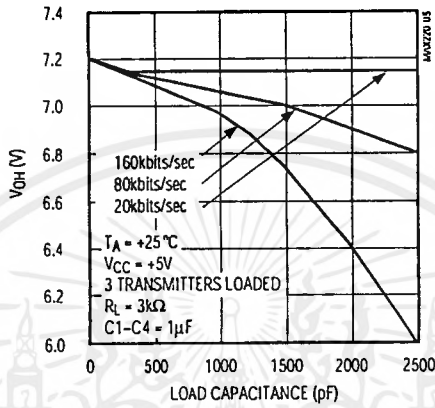
## Typical Operating Characteristics

### MAX223/MAX230-MAX241

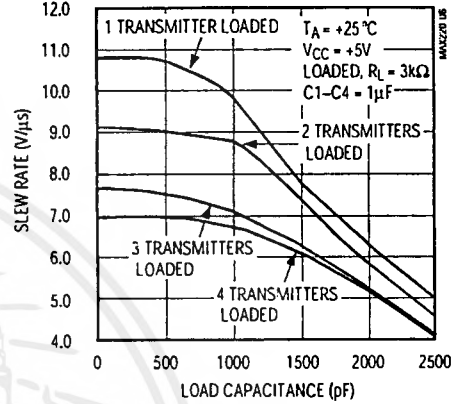
**TRANSMITTER OUTPUT VOLTAGE ( $V_{OH}$ ) vs.  $V_{CC}$**



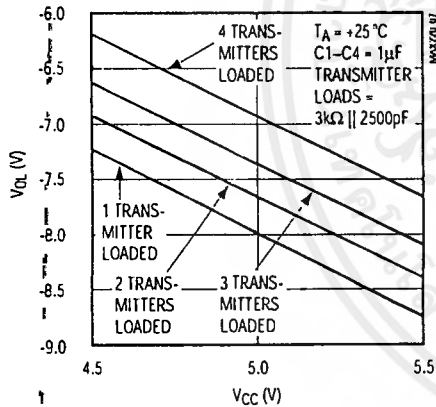
**TRANSMITTER OUTPUT VOLTAGE ( $V_{OH}$ ) vs. LOAD CAPACITANCE AT DIFFERENT DATA RATES**



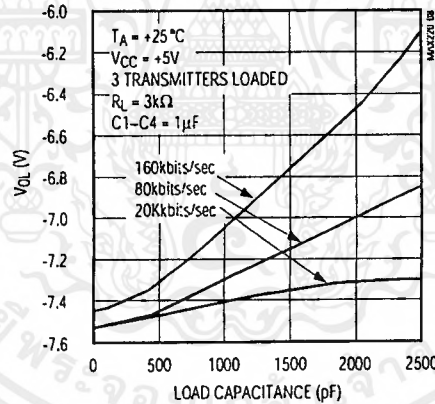
**TRANSMITTER SLEW RATE vs. LOAD CAPACITANCE**



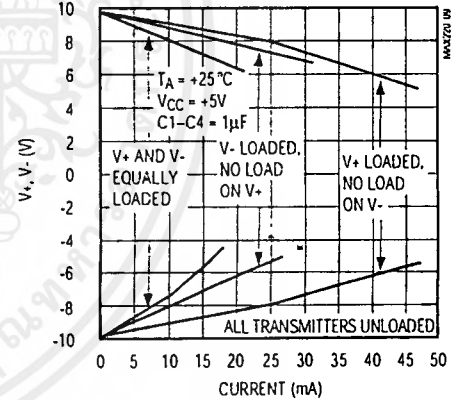
**TRANSMITTER OUTPUT VOLTAGE ( $V_{OL}$ ) vs.  $V_{CC}$**



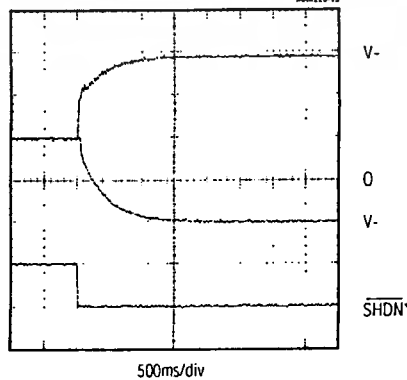
**TRANSMITTER OUTPUT VOLTAGE ( $V_{OL}$ ) vs. LOAD CAPACITANCE AT DIFFERENT DATA RATES**



**TRANSMITTER OUTPUT VOLTAGE ( $V_+$ ,  $V_-$ ) vs. LOAD CURRENT**



**$V_+$ ,  $V_-$  WHEN EXITING SHUTDOWN ( $1\mu\text{F}$  CAPACITORS)**



\*SHUTDOWN POLARITY IS REVERSED FOR NON MAX241 PARTS

# +5V-Powered, Multichannel RS-232 Drivers/Receivers

## ABSOLUTE MAXIMUM RATINGS—MAX225/MAX244—MAX249

Supply Voltage (V <sub>CC</sub> )	-0.3V to +6V
Input Voltages	
T <sub>IN</sub> , $\overline{\text{ENA}}$ , $\overline{\text{ENB}}$ , $\overline{\text{ENR}}$ , $\overline{\text{ENT}}$ , $\overline{\text{ENRA}}$ , $\overline{\text{ENRB}}$ , $\overline{\text{ENTA}}$ , $\overline{\text{ENTB}}$	-0.3V to (V <sub>CC</sub> + 0.3V)
R <sub>IN</sub>	±25V
T <sub>OUT</sub> (Note 3)	±15V
R <sub>OUT</sub>	-0.3V to (V <sub>CC</sub> + 0.3V)
Short Circuit (one output at a time)	
T <sub>OUT</sub> to GND	Continuous
R <sub>OUT</sub> to GND	Continuous

Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
28-Pin Wide SO (derate 12.50mW/°C above +70°C)	1W
40-Pin Plastic DIP (derate 11.11mW/°C above +70°C)	611mW
44-Pin PLCC (derate 13.33mW/°C above +70°C)	1.07W
Operating Temperature Ranges	
MAX225C_, MAX24_C_	0°C to +70°C
MAX225E_, MAX24_E_	-40°C to +85°C
Storage Temperature Range	-65°C to +160°C
Lead Temperature (soldering, 10sec)	+300°C

**Note 3:** Input voltage measured with transmitter output in a high-impedance state, shutdown, or V<sub>CC</sub> = 0V.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS—MAX225/MAX244—MAX249

(MAX225, V<sub>CC</sub> = 5.0V ±5%; MAX244—MAX249, V<sub>CC</sub> = +5.0V ±10%, external capacitors C1—C4 = 1μF; T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>; unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>RS-232 TRANSMITTERS</b>					
Input Logic Threshold Low			1.4	0.8	V
Input Logic Threshold High		2	1.4		V
Logic Pull-Up/Input Current	Tables 1a-1d		10	50	μA
	Normal operation				
	Shutdown		±0.01	±1	
Data Rate	Tables 1a-1d, normal operation		120	64	kbits/sec
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND	±5	±7.5		V
Output Leakage Current (shutdown)	Tables 1a-1d		±0.01	±25	μA
	$\overline{\text{ENA}}$ , $\overline{\text{ENB}}$ , $\overline{\text{ENT}}$ , $\overline{\text{ENTA}}$ , $\overline{\text{ENTB}}$ = V <sub>CC</sub> , V <sub>OUT</sub> = ±15V				
	V <sub>CC</sub> = 0V, V <sub>OUT</sub> = ±15V		±0.01	±25	
Transmitter Output Resistance	V <sub>CC</sub> = V <sub>+</sub> = V <sub>-</sub> = 0V, V <sub>OUT</sub> = ±2V (Note 4)	300	10M		Ω
Output Short-Circuit Current	V <sub>OUT</sub> = 0V	±7	±30		mA
<b>RS-232 RECEIVERS</b>					
RS-232 Input Voltage Operating Range				±25	V
RS-232 Input Threshold Low	V <sub>CC</sub> = 5V	0.8	1.3		V
RS-232 Input Threshold High	V <sub>CC</sub> = 5V		1.8	2.4	V
RS-232 Input Hysteresis	V <sub>CC</sub> = 5V	0.2	0.5	1.0	V
RS-232 Input Resistance		3	5	7	kΩ
TTL/CMOS Output Voltage Low	I <sub>OUT</sub> = 3.2mA		0.2	0.4	V
TTL/CMOS Output Voltage High	I <sub>OUT</sub> = -1.0mA	3.5	V <sub>CC</sub> - 0.2		V
TTL/CMOS Output Short-Circuit Current	Sourcing V <sub>OUT</sub> = GND	-2	-10		mA
	Shrinking V <sub>OUT</sub> = V <sub>CC</sub>	10	30		
TTL/CMOS Output Leakage Current	Normal operation, outputs disabled, Tables 1a-1d, 0V ≤ V <sub>OUT</sub> ≤ V <sub>CC</sub> , $\overline{\text{ENR}}_+$ = V <sub>CC</sub>		±0.05	±0.10	μA

# +5V-Powered, Multichannel RS-232 Drivers/Receivers

## ELECTRICAL CHARACTERISTICS—MAX225/MAX244–MAX249 (continued)

(MAX225,  $V_{CC} = 5.0V \pm 5\%$ ; MAX244–MAX249,  $V_{CC} = +5.0V \pm 10\%$ , external capacitors C1–C4 = 1 $\mu$ F;  $T_A = T_{MIN}$  to  $T_{MAX}$ ; unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER SUPPLY AND CONTROL LOGIC</b>					
Operating Supply Voltage	MAX225	4.75		5.25	V
	MAX244–MAX249	4.5		5.5	
$V_{CC}$ Supply Current (normal operation)	No load	MAX225	10	20	mA
		MAX244–MAX249	11	30	
	3k $\Omega$ loads on all outputs	MAX225	40		
		MAX244–MAX249	57		
Shutdown Supply Current	$T_A = +25^\circ\text{C}$		8	25	$\mu$ A
	$T_A = T_{MIN}$ to $T_{MAX}$			50	
Control Input	Leakage current			$\pm 1$	$\mu$ A
	Threshold low		1.4	0.8	V
	Threshold high	2.4	1.4		
<b>AC CHARACTERISTICS</b>					
Transition Slew Rate	$C_L = 50\text{pF}$ to $2500\text{pF}$ , $R_L = 3\text{k}\Omega$ to $7\text{k}\Omega$ , $V_{CC} = 5\text{V}$ , $T_A = +25^\circ\text{C}$ , measured from $+3\text{V}$ to $-3\text{V}$ or $-3\text{V}$ to $+3\text{V}$	5	10	30	V/ $\mu$ s
Transmitter Propagation Delay TLL to RS-232 (normal operation), Figure 1	t <sub>PHLT</sub>		1.3	3.5	$\mu$ s
	t <sub>PLHT</sub>		1.5	3.5	
Receiver Propagation Delay TLL to RS-232 (normal operation), Figure 2	t <sub>PHLR</sub>		0.6	1.5	$\mu$ s
	t <sub>PLHR</sub>		0.6	1.5	
Receiver Propagation Delay TLL to RS-232 (low-power mode), Figure 2	t <sub>PHLS</sub>		0.6	10	$\mu$ s
	t <sub>PLHS</sub>		3.0	10	
Transmitter + to - Propagation Delay Difference (normal operation)	t <sub>PHLT</sub> - t <sub>PLHT</sub>		350		ns
Receiver + to - Propagation Delay Difference (normal operation)	t <sub>PHLR</sub> - t <sub>PLHR</sub>		350		ns
Receiver-Output Enable Time, Figure 3	t <sub>ER</sub>		100	500	ns
Receiver-Output Disable Time, Figure 3	t <sub>DR</sub>		100	500	ns
Transmitter Enable Time	t <sub>ET</sub>	MAX246–MAX249 (excludes charge-pump start-up)	5		$\mu$ s
		MAX225/MAX245–MAX249 (includes charge-pump start-up)	10		ms
Transmitter Disable Time, Figure 4	t <sub>DT</sub>		100		ns

**Note 4:** The 300 $\Omega$  minimum specification complies with EIA/TIA-232E, but the actual resistance when in shutdown mode or  $V_{CC} = 0\text{V}$  is 10M $\Omega$  as is implied by the leakage specification.

## ADC0831/ADC0832/ADC0834/ADC0838 8-Bit Serial I/O A/D Converters with Multiplexer Options

### General Description

The ADC0831 series are 8-bit successive approximation A/D converters with a serial I/O and configurable input multiplexers with up to 8 channels. The serial I/O is configured to comply with the NSC MICROWIRE™ serial data exchange standard for easy interface to the COPS™ family of processors, and can interface with standard shift registers or  $\mu$ Ps.

The 2-, 4- or 8-channel multiplexers are software configured for single-ended or differential inputs as well as channel assignment.

The differential analog voltage input allows increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

### Features

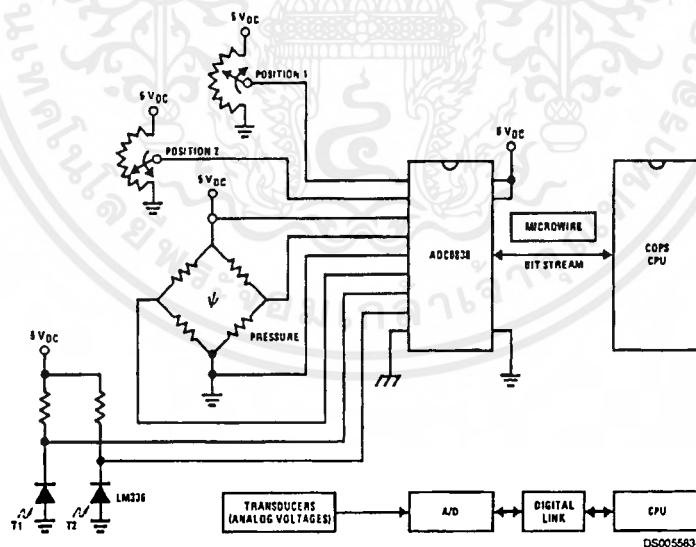
- NSC MICROWIRE compatible—direct interface to COPS family processors
- Easy interface to all microprocessors, or operates "stand-alone"

- Operates ratiometrically or with 5 V<sub>DC</sub> voltage reference
- No zero or full-scale adjust required
- 2-, 4- or 8-channel multiplexer options with address logic
- Shunt regulator allows operation with high voltage supplies
- 0V to 5V input range with single 5V power supply
- Remote operation with serial digital data link
- TTL/MOS input/output compatible
- 0.3" standard width, 8-, 14- or 20-pin DIP package
- 20 Pin Molded Chip Carrier Package (ADC0838 only)
- Surface-Mount Package

### Key Specifications

- Resolution: 8 Bits
- Total Unadjusted Error:  $\pm 1/2$  LSB and  $\pm 1$  LSB
- Single Supply: 5 V<sub>DC</sub>
- Low Power: 15 mW
- Conversion Time: 32  $\mu$ s

### Typical Application



TRI-STATE® is a registered trademark of National Semiconductor Corporation.  
COPS™ and MICROWIRE™ are trademarks of National Semiconductor Corporation.

## Absolute Maximum Ratings (Notes 1, 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Current into V <sup>+</sup> (Note 3)	15 mA
Supply Voltage, V <sub>CC</sub> (Note 3)	6.5V
Voltage	
Logic Inputs	-0.3V to V <sub>CC</sub> + 0.3V
Analog Inputs	-0.3V to V <sub>CC</sub> + 0.3V
Input Current per Pin (Note 4)	±5 mA
Package	±20 mA
Storage Temperature	-65°C to +150°C
Package Dissipation	
at T <sub>A</sub> =25°C (Board Mount)	0.8W
Lead Temperature (Soldering 10 sec.)	
Dual-In-Line Package (Plastic)	260°C
Dual-In-Line Package (Ceramic)	300°C

Molded Chip Carrier Package  
Vapor Phase (60 sec.)

215°C

Infrared (15 sec.)

220°C

ESD Susceptibility (Note 5)

2000V

## Operating Ratings (Notes 1, 2)

Supply Voltage, V <sub>CC</sub>	4.5 V <sub>DC</sub> to 6.3 V <sub>DC</sub>
Temperature Range	T <sub>MIN</sub> ≤ T <sub>A</sub> ≤ T <sub>MAX</sub>
ADC0831/8BCJ, ADC0831/4/8CCJ, ADC0832BIWM, ADC0831/2/4/8CIWM	-40°C to +85°C
ADC0831/2/4/8BCN, ADC0838BCV, ADC0831/2/4/8CCN, ADC0838CCV, ADC0831/2/4/8CCWM	0°C to +70°C

**Converter and Multiplexer Electrical Characteristics** The following specifications apply for V<sub>CC</sub> = V<sub>+</sub> = V<sub>REF</sub> = 5V, V<sub>REF</sub> ≤ V<sub>CC</sub> + 0.1V, T<sub>A</sub> = T<sub>I</sub> = 25°C, and f<sub>CLK</sub> = 250 kHz unless otherwise specified. **Boldface limits** apply from T<sub>MIN</sub> to T<sub>MAX</sub>.

Parameter	Conditions	BCJ, BIWM, CIWM and CCJ Devices			BCV, CCV, CCWM, BCN and CCN Devices			Units
		Typ (Note 12)	Tested Limit (Note 13)	Design Limit (Note 14)	Typ (Note 12)	Tested Limit (Note 13)	Design Limit (Note 14)	
<b>CONVERTER AND MULTIPLEXER CHARACTERISTICS</b>								
Total Unadjusted Error	V <sub>REF</sub> =5.00 V (Note 6)							
ADC0838BCV						±½	±½	LSB
ADC0831/2/4/8BCN						±½	±½	
ADC0831/8BCJ			±½					
ADC0832BIWM			±½					
ADC0838CCV						±1	±1	
ADC0831/2/4/8CCN						±1	±1	
ADC0831/2/4/8CCWM						±1	±1	
ADC0831/4/8CCJ			±1					
ADC0831/2/4/8CIWM			±1					
Minimum Reference Input Resistance (Note 7)		3.5	1.3		3.5	1.3	1.3	kΩ
Maximum Reference Input Resistance (Note 7)		3.5	5.9		3.5	5.4	5.9	kΩ
Maximum Common-Mode Input Range (Note 8)			V <sub>CC</sub> + 0.05			V <sub>CC</sub> + 0.05	V <sub>CC</sub> + 0.05	V
Minimum Common-Mode Input Range (Note 8)			GND - 0.05			GND - 0.05	GND - 0.05	V
DC Common-Mode Error		±1/16	±¼		±1/16	±¼	±¼	LSB
Change in zero error from V <sub>CC</sub> =5V to internal zener operation (Note 3)	15 mA into V <sub>+</sub> V <sub>CC</sub> =N.C. V <sub>REF</sub> =5V		1			1	1	LSB
V <sub>Z</sub> , internal diode breakdown (at V <sub>+</sub> ) (Note 3)	MIN MAX	15 mA into V <sub>+</sub>	6.3 8.5			6.3 8.5	6.3 8.5	V
Power Supply Sensitivity	V <sub>CC</sub> =5V±5%	±1/16	±¼	±¼	±1/16	±¼	±¼	LSB

**Converter and Multiplexer Electrical Characteristics** The following specifications apply for  $V_{CC} = V_+ = V_{REF} = 5V$ ,  $V_{REF} \leq V_{CC} + 0.1V$ ,  $T_A = T_j = 25^\circ C$ , and  $f_{CLK} = 250$  kHz unless otherwise specified. **Boldface limits apply from  $T_{MIN}$  to  $T_{MAX}$ .** (Continued)

Parameter	Conditions	BCJ, BIWM, CIWM and CCJ Devices			BCV, CCV, CCWM, BCN and CCN Devices			Units
		Typ (Note 12)	Tested Limit (Note 13)	Design Limit (Note 14)	Typ (Note 12)	Tested Limit (Note 13)	Design Limit (Note 14)	
<b>CONVERTER AND MULTIPLEXER CHARACTERISTICS</b>								
$I_{OFF}$ , Off Channel Leakage Current (Note 9)	On Channel=5V, Off Channel=0V		-0.2 -1			-0.2 -1		$\mu A$
	On Channel=0V, Off Channel=5V		+0.2 +1			+0.2 +1		$\mu A$
$I_{ON}$ , On Channel Leakage Current (Note 9)	On Channel=0V, Off Channel=5V		-0.2 -1			-0.2 -1		$\mu A$
	On Channel=5V, Off Channel=0V		+0.2 +1			+0.2 +1		$\mu A$
<b>DIGITAL AND DC CHARACTERISTICS</b>								
$V_{N(1)}$ , Logical "1" Input Voltage (Min)	$V_{CC}=5.25V$		<b>2.0</b>			<b>2.0</b>	<b>2.0</b>	V
$V_{N(0)}$ , Logical "0" Input Voltage (Max)	$V_{CC}=4.75V$		<b>0.8</b>			<b>0.8</b>	<b>0.8</b>	V
$I_{N(1)}$ , Logical "1" Input Current (Max)	$V_N=5.0V$	0.005	1		0.005	1	1	$\mu A$
$I_{N(0)}$ , Logical "0" Input Current (Max)	$V_N=0V$	-0.005	-1		-0.005	-1	-1	$\mu A$
$V_{OUT(1)}$ , Logical "1" Output Voltage (Min)	$V_{CC}=4.75V$ $I_{OUT}=-360 \mu A$		2.4			2.4	2.4	V
	$I_{OUT}=-10 \mu A$		4.5			4.5	4.5	V
$V_{OUT(0)}$ , Logical "0" Output Voltage (Max)	$V_{CC}=4.75V$ $I_{OUT}=1.6$ mA		0.4			0.4	0.4	V
$I_{OUT}$ , TRI-STATE Output Current (Max)	$V_{OUT}=0V$	-0.1	-3		-0.1	-3	-3	$\mu A$
	$V_{OUT}=5V$	0.1	3		0.1	+3	+3	$\mu A$
$I_{SOURCE}$ , Output Source Current (Min)	$V_{OUT}=0V$	-14	-6.5		-14	-7.5	-6.5	mA
$I_{SINK}$ , Output Sink Current (Min)	$V_{OUT}=V_{CC}$	16	8.0		16	9.0	8.0	mA
$I_{CC}$ , Supply Current (Max) ADC0831, ADC0834, ADC0838		0.9	2.5		0.9	2.5	2.5	mA
	ADC0832 Includes Ladder Current	2.3	6.5		2.3	6.5	6.5	mA

**AC Characteristics**

The following specifications apply for  $V_{CC} = 5V$ ,  $t_r = t_f = 20$  ns and  $25^\circ C$  unless otherwise specified.

Parameter	Conditions	Typ (Note 12)	Tested Limit (Note 13)	Design Limit (Note 14)	Limit Units
$f_{CLK}$ , Clock Frequency	Min		10		kHz
	Max			400	kHz
$t_C$ , Conversion Time	Not including MUX Addressing Time		8		$1/f_{CLK}$
Clock Duty Cycle (Note 10)	Min			40	%
	Max			60	%

## AC Characteristics (Continued)

The following specifications apply for  $V_{CC} = 5V$ ,  $t_r = t_f = 20$  ns and  $25^\circ C$  unless otherwise specified.

Parameter	Conditions	Typ (Note 12)	Tested Limit (Note 13)	Design Limit (Note 14)	Limit Units
$t_{SET-UP}$ , $\overline{CS}$ Falling Edge or Data Input Valid to CLK Rising Edge				250	ns
$t_{HOLD}$ , Data Input Valid after CLK Rising Edge				90	ns
$t_{pd1}$ , $t_{pd0}$ — CLK Falling Edge to Output Data Valid (Note 11)	$C_L = 100$ pF Data MSB First	650		1500	ns
	Data LSB First	250		600	ns
$t_{1H}$ , $t_{0H}$ — Rising Edge of CS to Data Output and SARS Hi-Z	$C_L = 10$ pF, $R_L = 10k$ (see TRI-STATE® Test Circuits)	125		250	ns
	$C_L = 100$ pF, $R_L = 2k$		500		ns
$C_{IN}$ , Capacitance of Logic Input		5			pF
$C_{OUT}$ , Capacitance of Logic Outputs		5			pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to the ground pins.

Note 3: Internal zener diodes (6.3 to 8.5V) are connected from  $V_+$  to GND and  $V_{CC}$  to GND. The zener at  $V_+$  can operate as a shunt regulator and is connected to  $V_{CC}$  via a conventional diode. Since the zener voltage equals the A/D's breakdown voltage, the diode insures that  $V_{CC}$  will be below breakdown when the device is powered from  $V_+$ . Functionality is therefore guaranteed for  $V_+$  operation even though the resultant voltage at  $V_{CC}$  may exceed the specified Absolute Max of 6.5V. It is recommended that a resistor be used to limit the max current into  $V_+$ . (See Figure 3 in Functional Description Section 6.0)

Note 4: When the input voltage ( $V_{IN}$ ) at any pin exceeds the power supply rails ( $V_{IN} < V^-$  or  $V_{IN} > V^+$ ) the absolute value of current at that pin should be limited to 5 mA or less. The 20 mA package input current limits the number of pins that can exceed the power supply boundaries with a 5 mA current limit to four.

Note 5: Human body model, 100 pF discharged through a 1.5 k $\Omega$  resistor.

Note 6: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors.

Note 7: Cannot be tested for ADC0832.

Note 8: For  $V_{IN}(-) \geq V_{IN}(+)$  the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see Block Diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the  $V_{CC}$  supply. Be careful, during testing at low  $V_{CC}$  levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct — especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog  $V_{IN}$  or  $V_{REF}$  does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0  $V_{DC}$  to 5  $V_{DC}$  input voltage range will therefore require a minimum supply voltage of 4.950  $V_{DC}$  over temperature variations, initial tolerance and loading.

Note 9: Leakage current is measured with the clock not switching.

Note 10: A 40% to 60% clock duty cycle range insures proper operation at all clock frequencies. In the case that an available clock has a duty cycle outside of these limits, the minimum time the clock is high or the minimum time the clock is low must be at least 1  $\mu s$ . The maximum time the clock can be high is 60  $\mu s$ . The clock can be stopped when low so long as the analog input voltage remains stable.

Note 11: Since data, MSB first, is the output of the comparator used in the successive approximation loop, an additional delay is built in (see Block Diagram) to allow for comparator response time.

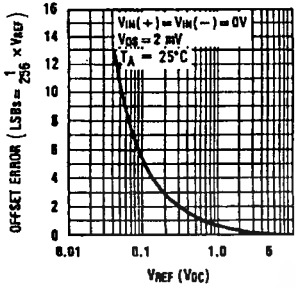
Note 12: Typicals are at  $25^\circ C$  and represent most likely parametric norm.

Note 13: Tested limits are guaranteed to National's AOQL (Average Outgoing Quality Level).

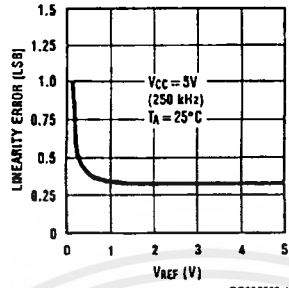
Note 14: Guaranteed but not 100% production tested. These limits are not used to calculate outgoing quality levels.

# Typical Performance Characteristics

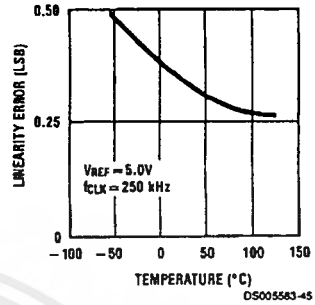
Unadjusted Offset Error vs  $V_{REF}$  Voltage



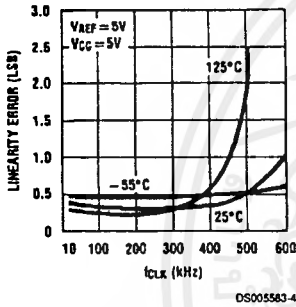
Linearity Error vs  $V_{REF}$  Voltage



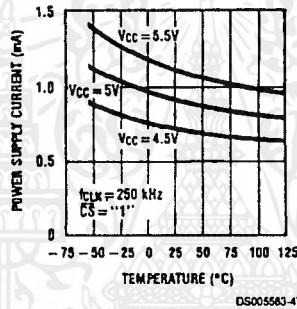
Linearity Error vs Temperature



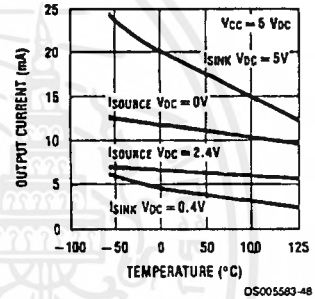
Linearity Error vs  $f_{CLK}$



Power Supply Current vs Temperature (ADC0838, ADC0831, ADC0834)

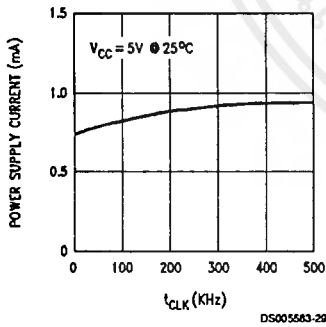


Output Current vs Temperature

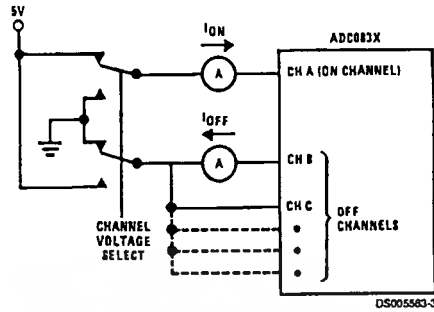


Note: For ADC0832 add  $I_{REF}$ .

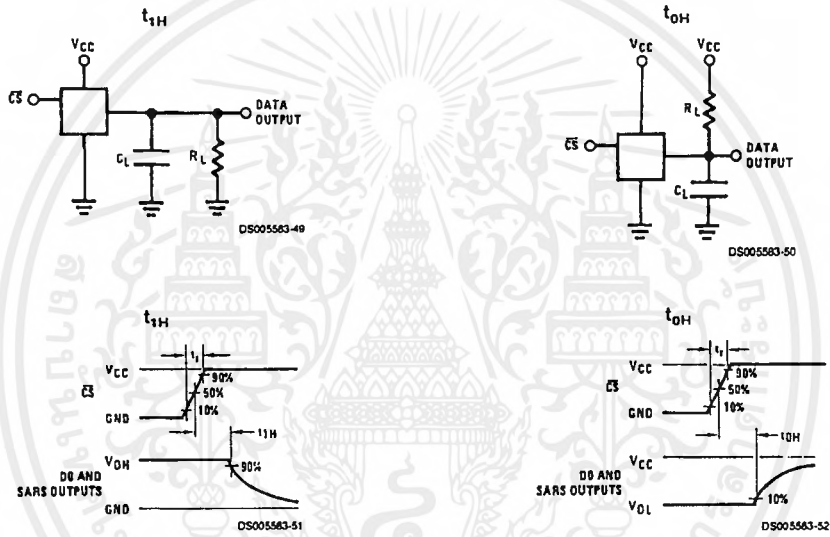
Power Supply Current vs  $f_{CLK}$



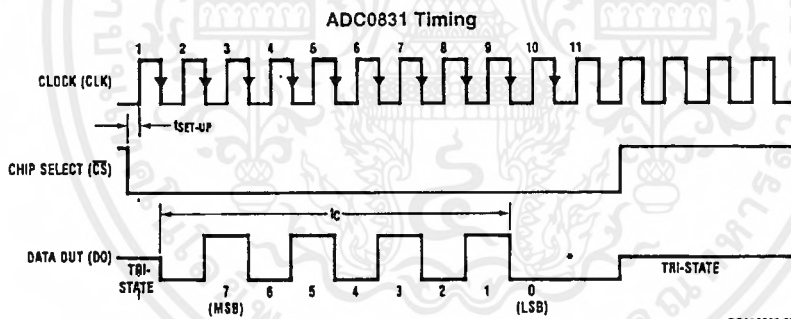
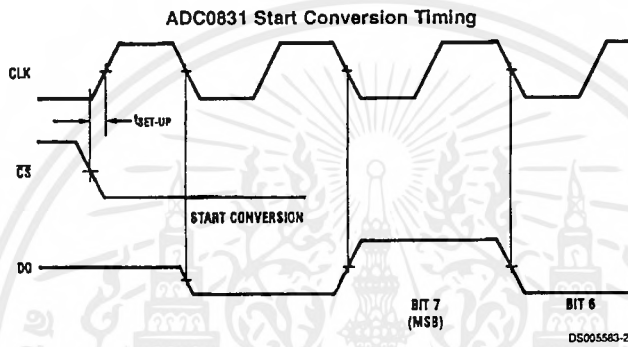
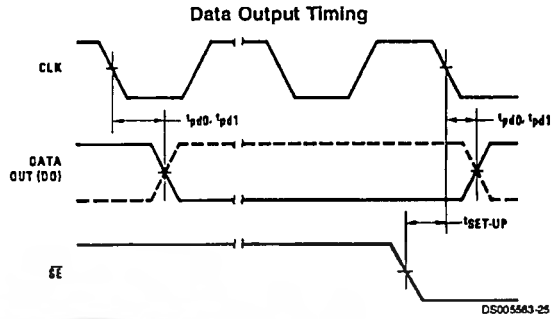
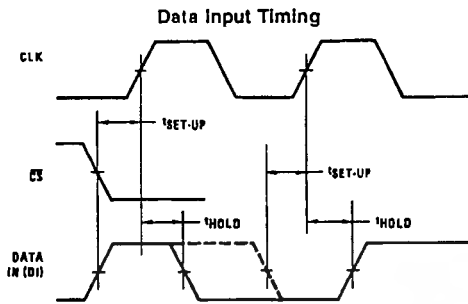
## Leakage Current Test Circuit



## TRI-STATE Test Circuits and Waveforms



## Timing Diagrams



\*LSB first output not available on ADC0831.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Precision Waveform Generator/Voltage Controlled Oscillator**

The ICL8038 waveform generator is a monolithic integrated circuit capable of producing high accuracy sine, square, triangular, sawtooth and pulse waveforms with a minimum of external components. The frequency (or repetition rate) can be selected externally from 0.001Hz to more than 300kHz using either resistors or capacitors, and frequency modulation and sweeping can be accomplished with an external voltage. The ICL8038 is fabricated with advanced monolithic technology, using Schottky barrier diodes and thin film resistors, and the output is stable over a wide range of temperature and supply variations. These devices may be interfaced with phase locked loop circuitry to reduce temperature drift to less than 250ppm/°C.

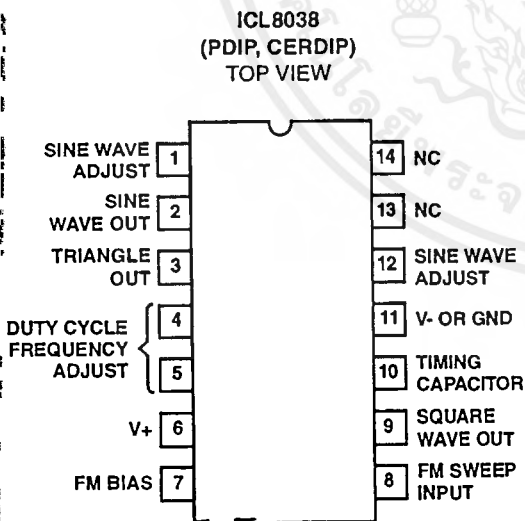
**Features**

- Low Frequency Drift with Temperature. . . . . 250ppm/°C
- Low Distortion. . . . . 1% (Sine Wave Output)
- High Linearity . . . . . 0.1% (Triangle Wave Output)
- Wide Frequency Range . . . . . 0.001Hz to 300kHz
- Variable Duty Cycle . . . . . 2% to 98%
- High Level Outputs . . . . . : . . . . TTL to 28V
- Simultaneous Sine, Square, and Triangle Wave Outputs
- Easy to Use - Just a Handful of External Components Required

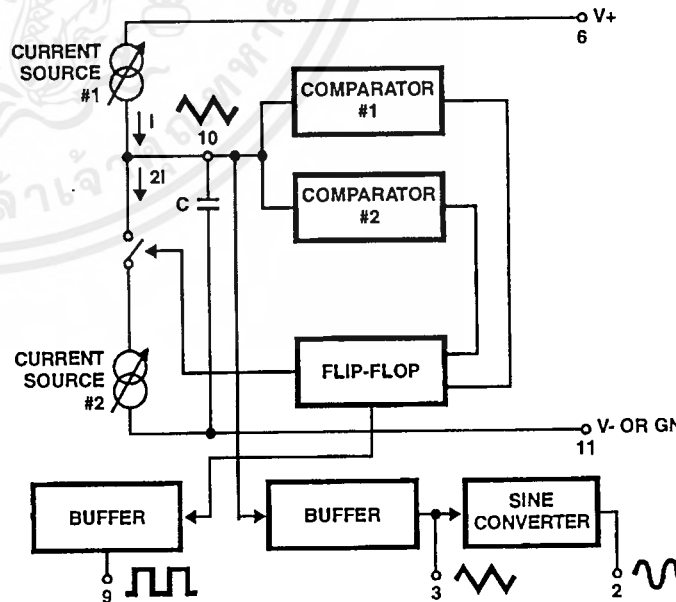
**Ordering Information**

PART NUMBER	STABILITY	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
ICL8038CCPD	250ppm/°C (Typ)	0 to 70	14 Ld PDIP	E14.3
ICL8038CCJD	250ppm/°C (Typ)	0 to 70	14 Ld Cerdip	F14.3
ICL8038BCJD	180ppm/°C (Typ)	0 to 70	14 Ld Cerdip	F14.3
ICL8038ACJD	120ppm/°C (Typ)	0 to 70	14 Ld Cerdip	F14.3

**Pinout**



**Functional Diagram**



**Absolute Maximum Ratings**

Supply Voltage (V- to V+)	36V
Input Voltage (Any Pin)	V- to V+
Input Current (Pins 4 and 5)	25mA
Output Sink Current (Pins 3 and 9)	25mA

**Thermal Information**

Thermal Resistance (Typical, Note 1)	$\theta_{JA}$ ( $^{\circ}C/W$ )	$\theta_{JC}$ ( $^{\circ}C/W$ )
CERDIP Package	75	20
PDIP Package	115	N/A
Maximum Junction Temperature (Ceramic Package)	175 $^{\circ}C$	
Maximum Junction Temperature (Plastic Package)	150 $^{\circ}C$	
Maximum Storage Temperature Range	-65 $^{\circ}C$ to 150 $^{\circ}C$	
Maximum Lead Temperature (Soldering 10s)	300 $^{\circ}C$	

**Operating Conditions**

Temperature Range	0 $^{\circ}C$ to 70 $^{\circ}C$
ICL8038AC, ICL8038BC, ICL8038CC	0 $^{\circ}C$ to 70 $^{\circ}C$

**Die Characteristics**

Back Side Potential	V-
---------------------	----

**CAUTION:** Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

**NOTE:**

- $\theta_{JA}$  is measured with the component mounted on an evaluation PC board in free air.

**Electrical Specifications**  $V_{SUPPLY} = \pm 10V$  or  $+20V$ ,  $T_A = 25^{\circ}C$ ,  $R_L = 10k\Omega$ , Test Circuit Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	ICL8038CC			ICL8038BC			ICL8038AC			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Supply Voltage Operating Range	$V_{SUPPLY}$	Single Supply	+10	-	+30	+10	-	+30	+10	-	+30	V
	V+, V-											
Supply Current	$I_{SUPPLY}$	$V_{SUPPLY} = \pm 10V$ (Note 2)	12	20	-	12	20	-	12	20	-	mA

**FREQUENCY CHARACTERISTICS (All Waveforms)**

Max. Frequency of Oscillation	$f_{MAX}$		100	-	-	100	-	-	100	-	-	kHz
Sweep Frequency of FM Input	$f_{SWEEP}$		-	10	-	-	10	-	-	10	-	kHz
Sweep FM Range		(Note 3)	-	35:1	-	-	35:1	-	-	35:1	-	
FM Linearity		10:1 Ratio	-	0.5	-	-	0.2	-	-	0.2	-	%
Frequency Drift with Temperature (Note 5)	$\Delta f/\Delta T$	0 $^{\circ}C$ to 70 $^{\circ}C$	-	250	-	-	180	-	-	120	-	ppm/ $^{\circ}C$
Frequency Drift with Supply Voltage	$\Delta f/\Delta V$	Over Supply Voltage Range	-	0.05	-	-	0.05	-	-	0.05	-	%/V

**OUTPUT CHARACTERISTICS**

Square Wave												
Leakage Current	$I_{OLK}$	$V_g = 30V$	-	-	1	-	-	1	-	-	1	$\mu A$
Saturation Voltage	$V_{SAT}$	$I_{SINK} = 2mA$	-	0.2	0.5	-	0.2	0.4	-	0.2	0.4	V
Rise Time	$t_R$	$R_L = 4.7k\Omega$	-	180	-	-	180	-	-	180	-	ns
Fall Time	$t_F$	$R_L = 4.7k\Omega$	-	40	-	-	40	-	-	40	-	ns
Typical Duty Cycle Adjust (Note 6)	$\Delta D$		2		98	2	-	98	2	-	98	%
Triangle/Sawtooth/Ramp Amplitude	$V_{TRIANGLE}$	$R_{TRI} = 100k\Omega$	0.30	0.33	-	0.30	0.33	-	0.30	0.33	-	$\times V_{SUPPLY}$
Linearity			-	0.1	-	-	0.05	-	-	0.05	-	%
Output Impedance	$Z_{OUT}$	$I_{OUT} = 5mA$	-	200	-	-	200	-	-	200	-	$\Omega$

**Electrical Specifications**  $V_{SUPPLY} = \pm 10V$  or  $+20V$ ,  $T_A = 25^\circ C$ ,  $R_L = 10k\Omega$ , Test Circuit Unless Otherwise Specified (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS	ICL8038CC			ICL8038BC			ICL8038AC			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Sine Wave Amplitude	$V_{SINE}$	$R_{SINE} = 100k\Omega$	0.2	0.22	-	0.2	0.22	-	0.2	0.22	-	$\times V_{SUPPLY}$
THD	THD	$R_S = 1M\Omega$ (Note 4)	-	2.0	5	-	1.5	3	-	1.0	1.5	%
THD Adjusted	THD	Use Figure 4	-	1.5	-	-	1.0	-	-	0.8	-	%

**NOTES:**

- $R_A$  and  $R_B$  currents not included.
- $V_{SUPPLY} = 20V$ ;  $R_A$  and  $R_B = 10k\Omega$ ,  $f \cong 10kHz$  nominal; can be extended 1000 to 1. See Figures 5A and 5B.
- $82k\Omega$  connected between pins 11 and 12, Triangle Duty Cycle set at 50%. (Use  $R_A$  and  $R_B$ .)
- Figure 1, pins 7 and 8 connected,  $V_{SUPPLY} = \pm 10V$ . See Typical Curves for T.C. vs  $V_{SUPPLY}$ .
- Not tested, typical value for design purposes only.

**Test Conditions**

PARAMETER	$R_A$	$R_B$	$R_L$	C	SW <sub>1</sub>	MEASURE
Supply Current	10k $\Omega$	10k $\Omega$	10k $\Omega$	3.3nF	Closed	Current Into Pin 6
Sweep FM Range (Note 7)	10k $\Omega$	10k $\Omega$	10k $\Omega$	3.3nF	Open	Frequency at Pin 9
Frequency Drift with Temperature	10k $\Omega$	10k $\Omega$	10k $\Omega$	3.3nF	Closed	Frequency at Pin 3
Frequency Drift with Supply Voltage (Note 8)	10k $\Omega$	10k $\Omega$	10k $\Omega$	3.3nF	Closed	Frequency at Pin 9
Output Amplitude (Note 10)						
Sine	10k $\Omega$	10k $\Omega$	10k $\Omega$	3.3nF	Closed	Pk-Pk Output at Pin 2
Triangle	10k $\Omega$	10k $\Omega$	10k $\Omega$	3.3nF	Closed	Pk-Pk Output at Pin 3
Leakage Current (Off) (Note 9)	10k $\Omega$	10k $\Omega$		3.3nF	Closed	Current into Pin 9
Saturation Voltage (On) (Note 9)	10k $\Omega$	10k $\Omega$		3.3nF	Closed	Output (Low) at Pin 9
Rise and Fall Times (Note 11)	10k $\Omega$	10k $\Omega$	4.7k $\Omega$	3.3nF	Closed	Waveform at Pin 9
Duty Cycle Adjust (Note 11)						
Max	50k $\Omega$	$\sim 1.6k\Omega$	10k $\Omega$	3.3nF	Closed	Waveform at Pin 9
Min	$\sim 25k\Omega$	50k $\Omega$	10k $\Omega$	3.3nF	Closed	Waveform at Pin 9
Triangle Waveform Linearity	10k $\Omega$	10k $\Omega$	10k $\Omega$	3.3nF	Closed	Waveform at Pin 3
Total Harmonic Distortion	10k $\Omega$	10k $\Omega$	10k $\Omega$	3.3nF	Closed	Waveform at Pin 2

**NOTES:**

- The hi and lo frequencies can be obtained by connecting pin 8 to pin 7 ( $f_{HI}$ ) and then connecting pin 8 to pin 6 ( $f_{LO}$ ). Otherwise apply Sweep Voltage at pin 8 ( $\frac{2}{3} V_{SUPPLY} + 2V$ )  $\leq V_{SWEEP} \leq V_{SUPPLY}$  where  $V_{SUPPLY}$  is the total supply voltage. In Figure 5B, pin 8 should vary between 5.3V and 10V with respect to ground.
- $10V \leq V \leq 30V$ , or  $\pm 5V \leq V_{SUPPLY} \leq \pm 15V$ .
- Oscillation can be halted by forcing pin 10 to +5V or -5V.
- Output Amplitude is tested under static conditions by forcing pin 10 to 5V then to -5V.
- Not tested; for design purposes only.

The levels of the current sources can, however, be selected over a wide range with two external resistors. Therefore, with the two currents set at values different from  $I$  and  $2I$ , an asymmetrical sawtooth appears at Terminal 3 and pulses with a duty cycle from less than 1% to greater than 99% are available at Terminal 9.

The sine wave is created by feeding the triangle wave into a nonlinear network (sine converter). This network provides a decreasing shunt impedance as the potential of the triangle moves toward the two extremes.

**Waveform Timing**

The *symmetry* of all waveforms can be adjusted with the external timing resistors. Two possible ways to accomplish this are shown in Figure 3. Best results are obtained by keeping the timing resistors  $R_A$  and  $R_B$  separate (A).  $R_A$  controls the rising portion of the triangle and sine wave and the 1 state of the square wave.

The magnitude of the triangle waveform is set at  $1/3 V_{SUPPLY}$ ; therefore the rising portion of the triangle is,

$$t_1 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V_{SUPPLY} \times R_A}{0.22 \times V_{SUPPLY}} = \frac{R_A \times C}{0.66}$$

The falling portion of the triangle and sine wave and the 0 state of the square wave is:

$$t_2 = \frac{C \times V}{I} = \frac{C \times 1/3 V_{SUPPLY}}{2(0.22) \frac{V_{SUPPLY}}{R_B} - 0.22 \frac{V_{SUPPLY}}{R_A}} = \frac{R_A R_B C}{0.66(2R_A - R_B)}$$

Thus a 50% duty cycle is achieved when  $R_A = R_B$ .

If the duty cycle is to be varied over a small range about 50% only, the connection shown in Figure 3B is slightly more convenient. A 1kΩ potentiometer may not allow the duty cycle to be adjusted through 50% on all devices. If a 50% duty cycle is required, a 2kΩ or 5kΩ potentiometer should be used.

With two separate timing resistors, the frequency is given by:

$$f = \frac{1}{t_1 + t_2} = \frac{1}{\frac{R_A C}{0.66} \left( 1 + \frac{R_B}{2R_A - R_B} \right)}$$

or, if  $R_A = R_B = R$

$$f = \frac{0.33}{RC} \text{ (for Figure 3A)}$$

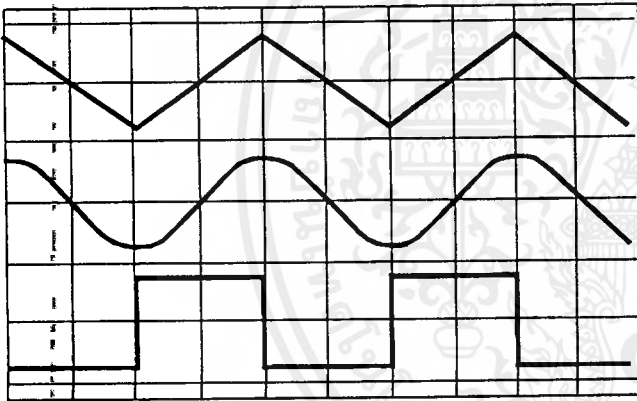


FIGURE 2A. SQUARE WAVE DUTY CYCLE - 50%

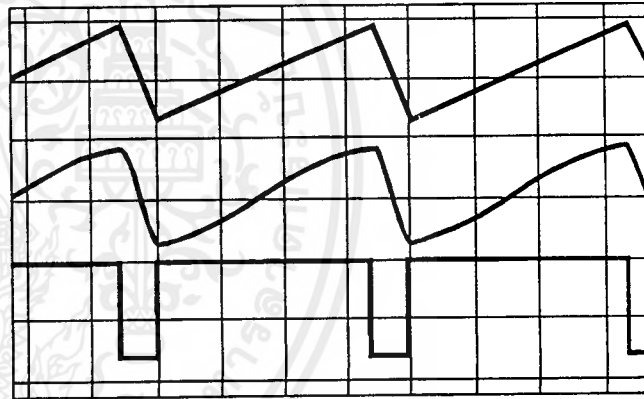


FIGURE 2B. SQUARE WAVE DUTY CYCLE - 80%

FIGURE 2. PHASE RELATIONSHIP OF WAVEFORMS

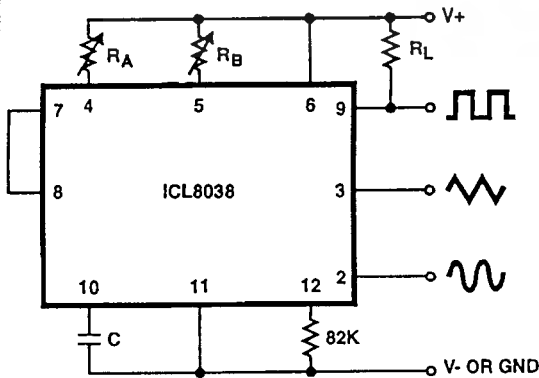


FIGURE 3A.

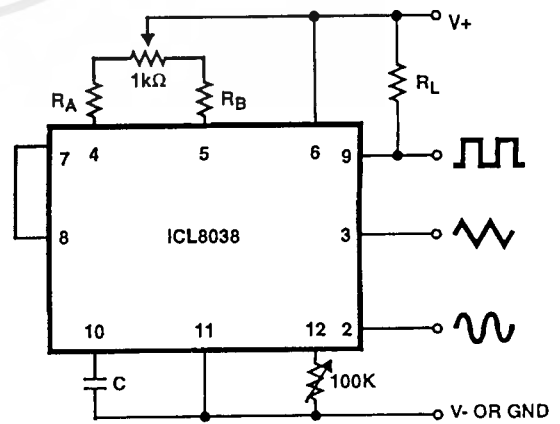


FIGURE 3B.

FIGURE 3. POSSIBLE CONNECTIONS FOR THE EXTERNAL TIMING RESISTORS

Neither time nor frequency are dependent on supply voltage, even though none of the voltages are regulated inside the integrated circuit. This is due to the fact that both currents and thresholds are direct, linear functions of the supply voltage and thus their effects cancel.

### Reducing Distortion

To minimize sine wave distortion the 82kΩ resistor between pins 11 and 12 is best made variable. With this arrangement distortion of less than 1% is achievable. To reduce this even further, two potentiometers can be connected as shown in Figure 4; this configuration allows a typical reduction of sine wave distortion close to 0.5%.

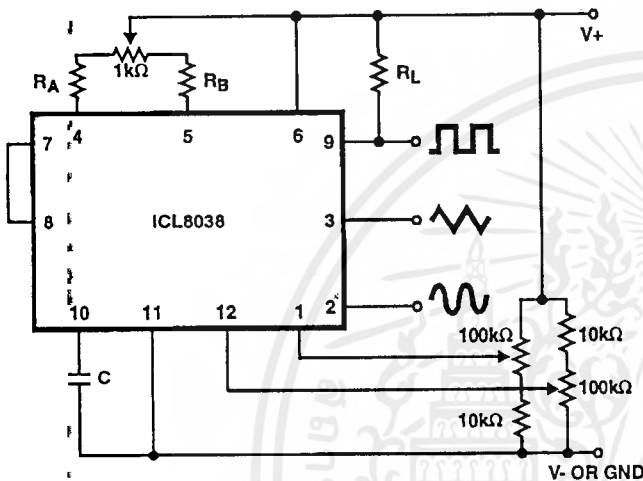


FIGURE 4. CONNECTION TO ACHIEVE MINIMUM SINE WAVE DISTORTION

### Selecting $R_A$ , $R_B$ and $C$

For any given output frequency, there is a wide range of RC combinations that will work, however certain constraints are placed upon the magnitude of the charging current for optimum performance. At the low end, currents of less than 1μA are undesirable because circuit leakages will contribute significant errors at high temperatures. At higher currents ( $I > 5\text{mA}$ ), transistor betas and saturation voltages will contribute increasingly larger errors. Optimum performance will, therefore, be obtained with charging currents of 10μA to 1mA. If pins 7 and 8 are shorted together, the magnitude of the charging current due to  $R_A$  can be calculated from:

$$I = \frac{R_1 \times (V_+ - V_-)}{(R_1 + R_2)} \times \frac{1}{R_A} = \frac{0.22(V_+ - V_-)}{R_A}$$

$R_1$  and  $R_2$  are shown in the Detailed Schematic.

A similar calculation holds for  $R_B$ .

The capacitor value should be chosen at the upper end of its possible range.

### Waveform Out Level Control and Power Supplies

The waveform generator can be operated either from a single power supply (10V to 30V) or a dual power supply ( $\pm 5\text{V}$  to  $\pm 15\text{V}$ ). With a single power supply the average levels of the triangle and sine wave are at exactly one-half of the supply voltage, while the square wave alternates between  $V_+$  and ground. A split power supply has the advantage that all waveforms move symmetrically about ground.

The square wave output is not committed. A load resistor can be connected to a different power supply, as long as the applied voltage remains within the breakdown capability of the waveform generator (30V). In this way, the square wave output can be made TTL compatible (load resistor connected to +5V) while the waveform generator itself is powered from a much higher voltage.

### Frequency Modulation and Sweeping

The frequency of the waveform generator is a direct function of the DC voltage at Terminal 8 (measured from  $V_+$ ). By altering this voltage, frequency modulation is performed. For small deviations (e.g.  $\pm 10\%$ ) the modulating signal can be applied directly to pin 8, merely providing DC decoupling with a capacitor as shown in Figure 5A. An external resistor between pins 7 and 8 is not necessary, but it can be used to increase input impedance from about 8kΩ (pins 7 and 8 connected together), to about  $(R + 8\text{k}\Omega)$ .

For larger FM deviations or for frequency sweeping, the modulating signal is applied between the positive supply voltage and pin 8 (Figure 5B). In this way the entire bias for the current sources is created by the modulating signal, and a very large (e.g. 1000:1) sweep range is created ( $f = 0$  at  $V_{\text{SWEEP}} = 0$ ). Care must be taken, however, to regulate the supply voltage; in this configuration the charge current is no longer a function of the supply voltage (yet the trigger thresholds still are) and thus the frequency becomes dependent on the supply voltage. The potential on Pin 8 may be swept down from  $V_+$  by  $(1/3 V_{\text{SUPPLY}} - 2\text{V})$ .

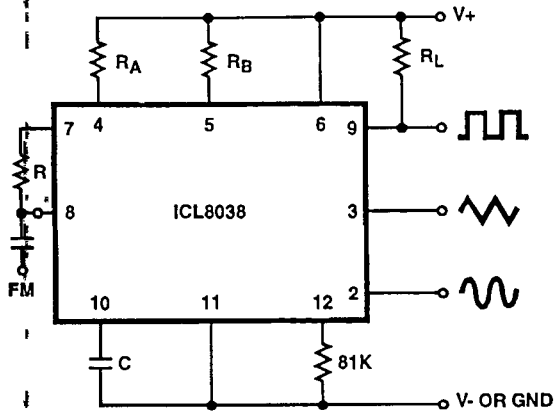


FIGURE 5A. CONNECTIONS FOR FREQUENCY MODULATION

With a dual supply voltage the external capacitor on Pin 10 can be shorted to ground to halt the ICL8038 oscillation. Figure 7 shows a FET switch, diode ANDed with an input strobe signal to allow the output to always start on the same slope.

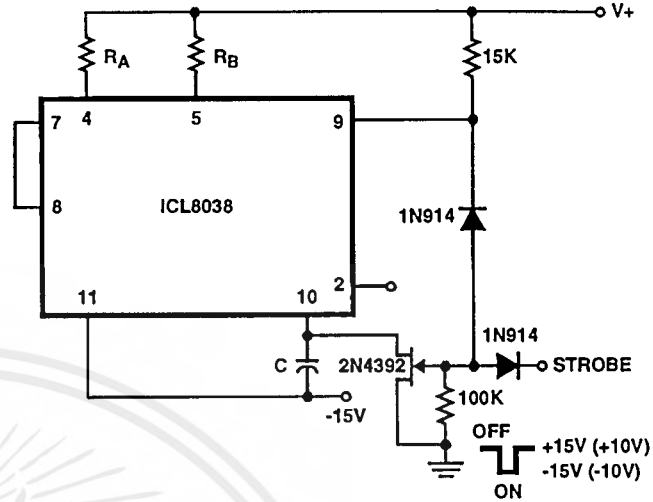


FIGURE 7. STROBE TONE BURST GENERATOR

To obtain a 1000:1 Sweep Range on the ICL8038 the voltage across external resistors RA and RB must decrease to nearly zero. This requires that the highest voltage on control Pin 8 exceed the voltage at the top of RA and RB by a few hundred mV. The Circuit of Figure 8 achieves this by using a diode to lower the effective supply voltage on the ICL8038. The large resistor on pin 5 helps reduce duty cycle variations with sweep.

The linearity of input sweep voltage versus output frequency can be significantly improved by using an op amp as shown in Figure 10.

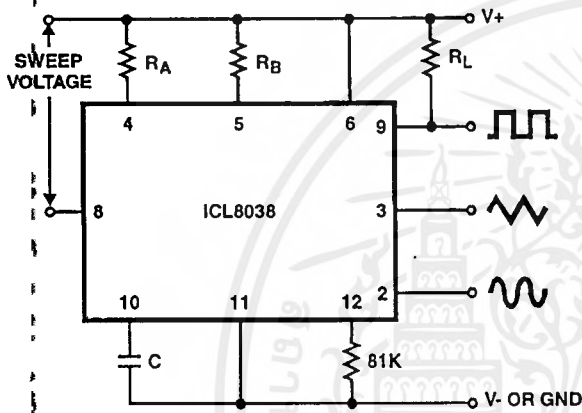


FIGURE 5B. CONNECTIONS FOR FREQUENCY SWEEP

### Typical Applications

The sine wave output has a relatively high output impedance (1kΩ Typ). The circuit of Figure 6 provides buffering, gain and amplitude adjustment. A simple op amp follower could also be used.

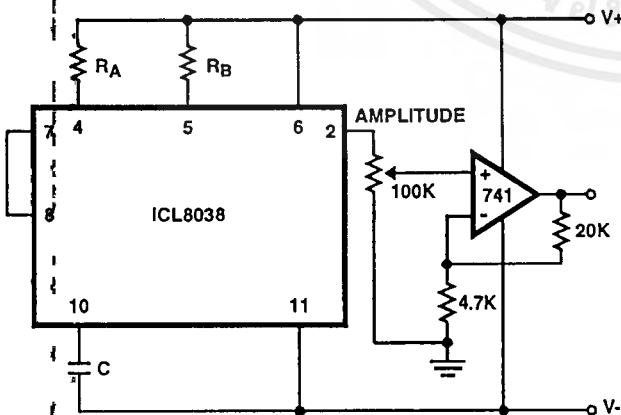


FIGURE 6. SINE WAVE OUTPUT BUFFER AMPLIFIERS

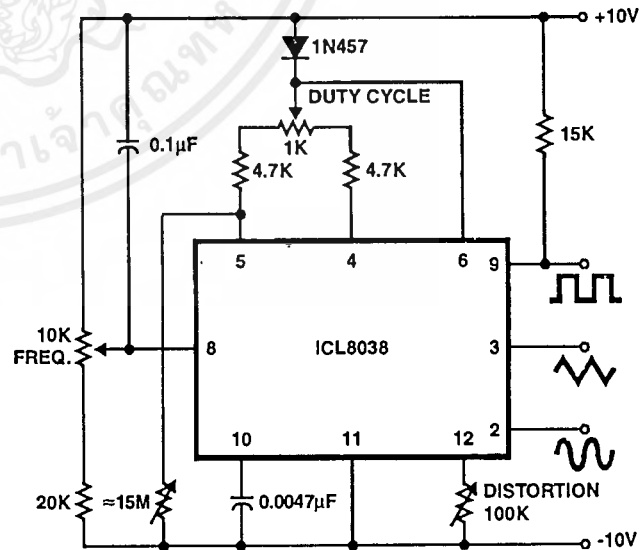


FIGURE 8. VARIABLE AUDIO OSCILLATOR, 20Hz TO 20kHz

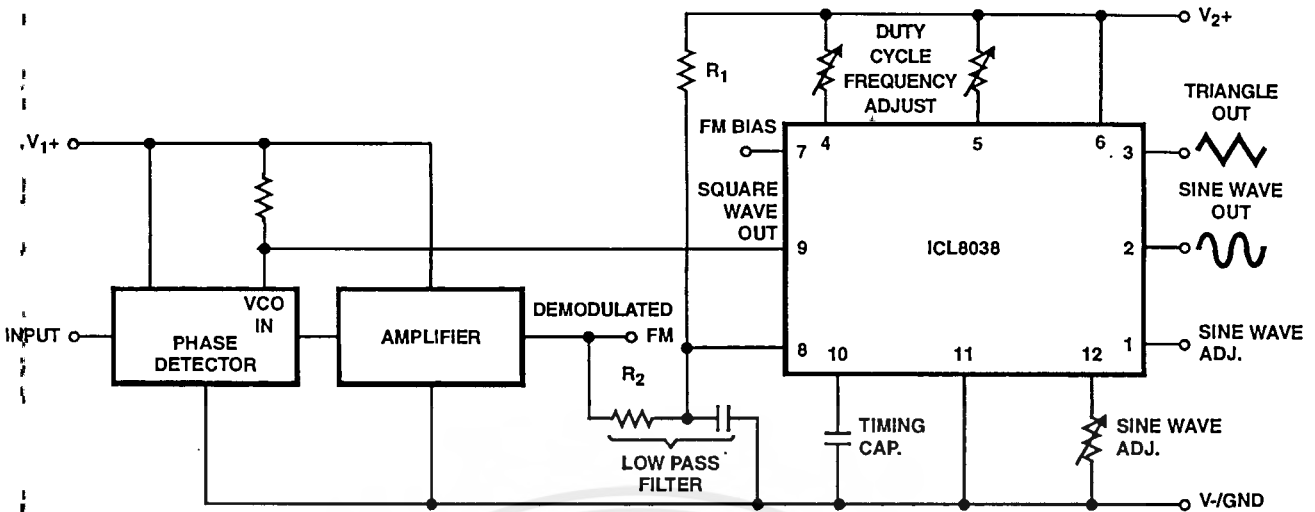


FIGURE 9. WAVEFORM GENERATOR USED AS STABLE VCO IN A PHASE-LOCKED LOOP

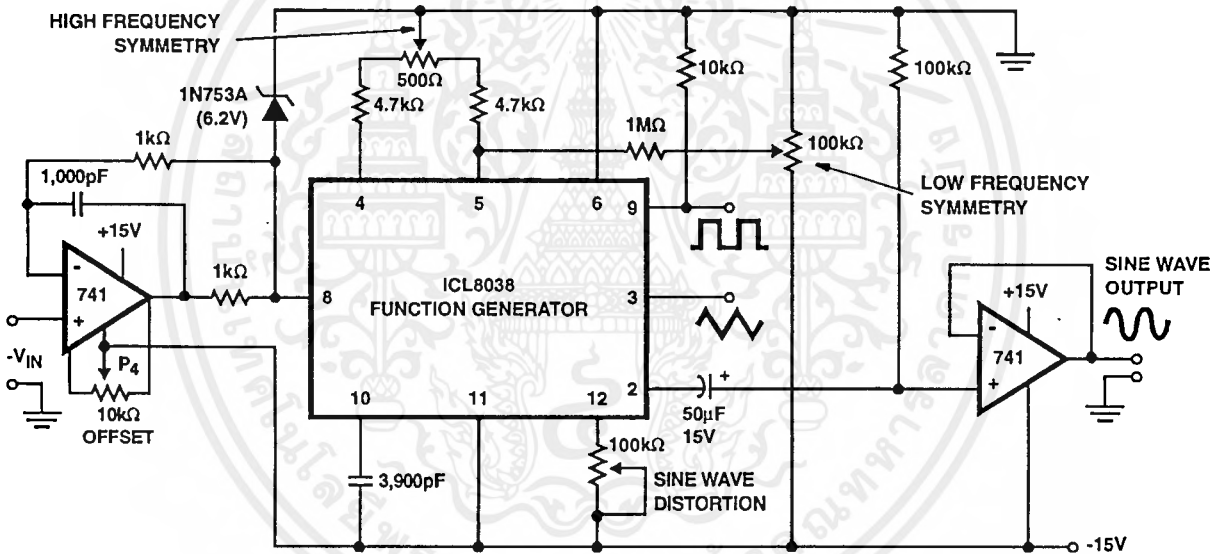


FIGURE 10. LINEAR VOLTAGE CONTROLLED OSCILLATOR

**Use in Phase Locked Loops**

Its high frequency stability makes the ICL8038 an ideal building block for a phase locked loop as shown in Figure 9. In this application the remaining functional blocks, the phase detector and the amplifier, can be formed by a number of available ICs (e.g., MC4344, NE562).

In order to match these building blocks to each other, two steps must be taken. First, two different supply voltages are used and the square wave output is returned to the supply of the phase detector. This assures that the VCO input voltage will not exceed the capabilities of the phase detector. If a smaller VCO signal is required, a simple resistive voltage divider is connected between pin 9 of the waveform generator and the VCO input of the phase detector.

Second, the DC output level of the amplifier must be made compatible to the DC level required at the FM input of the waveform generator (pin 8, 0.8V+). The simplest solution here is to provide a voltage divider to V+ (R<sub>1</sub>, R<sub>2</sub> as shown) if the amplifier has a lower output level, or to ground if its level is higher. The divider can be made part of the low-pass filter.

This application not only provides for a free-running frequency with very low temperature drift, but is also has the unique feature of producing a large reconstituted sinewave signal with a frequency identical to that at the input.

For further information, see Harris Application Note AN013, "Everything You Always Wanted to Know About the ICL8038".

**Definition of Terms**

**Supply Voltage ( $V_{SUPPLY}$ ).** The total supply voltage from  $V_+$  to  $V_-$ .

**Supply Current.** The supply current required from the power supply to operate the device, excluding load currents and the currents through  $R_A$  and  $R_B$ .

**Frequency Range.** The frequency range at the square wave output through which circuit operation is guaranteed.

**Sweep FM Range.** The ratio of maximum frequency to minimum frequency which can be obtained by applying a sweep voltage to pin 8. For correct operation, the sweep voltage should be within the range:

$$\left(\frac{2}{3} V_{SUPPLY} + 2V\right) < V_{SWEEP} < V_{SUPPLY}$$

**FM Linearity.** The percentage deviation from the best fit straight line on the control voltage versus output frequency curve.

**Output Amplitude.** The peak-to-peak signal amplitude appearing at the outputs.

**Saturation Voltage.** The output voltage at the collector of  $Q_{23}$  when this transistor is turned on. It is measured for a sink current of 2mA.

**Rise and Fall Times.** The time required for the square wave output to change from 10% to 90%, or 90% to 10%, of its final value.

**Triangle Waveform Linearity.** The percentage deviation from the best fit straight line on the rising and falling triangle waveform.

**Total Harmonic Distortion.** The total harmonic distortion at the sine wave output.

**Typical Performance Curves**

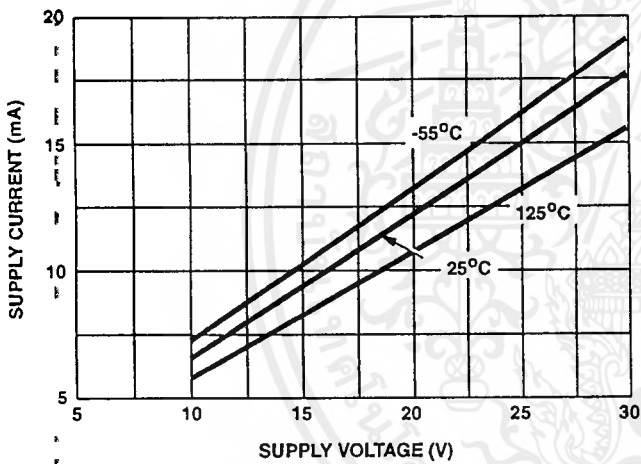


FIGURE 11. SUPPLY CURRENT vs SUPPLY VOLTAGE

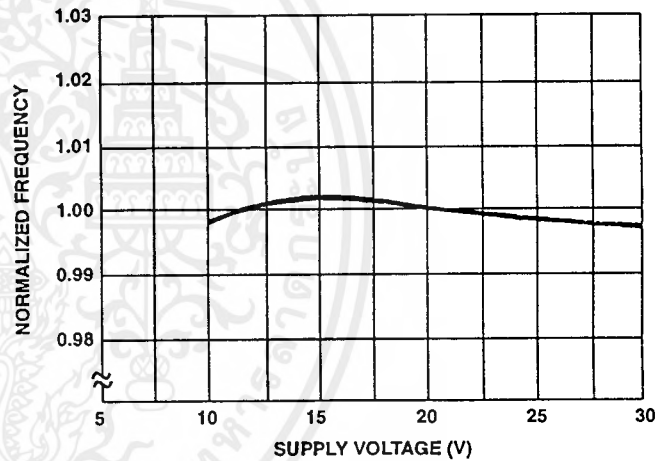


FIGURE 12. FREQUENCY vs SUPPLY VOLTAGE

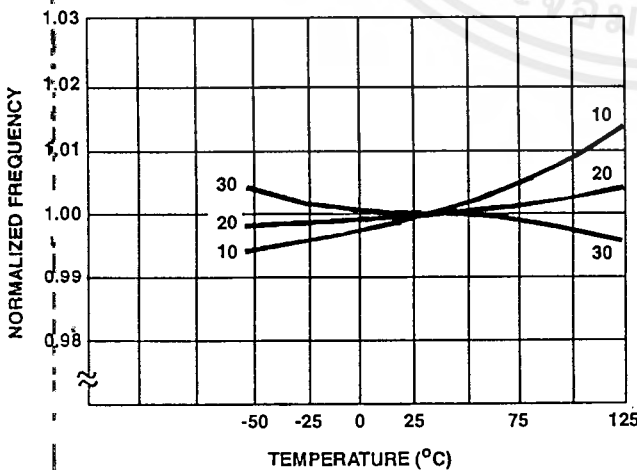


FIGURE 13. FREQUENCY vs TEMPERATURE

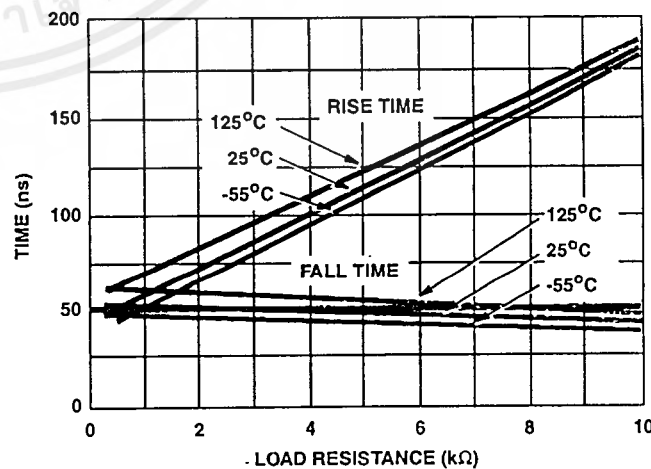


FIGURE 14. SQUARE WAVE OUTPUT RISE/FALL TIME vs LOAD RESISTANCE

Typical Performance Curves (Continued)

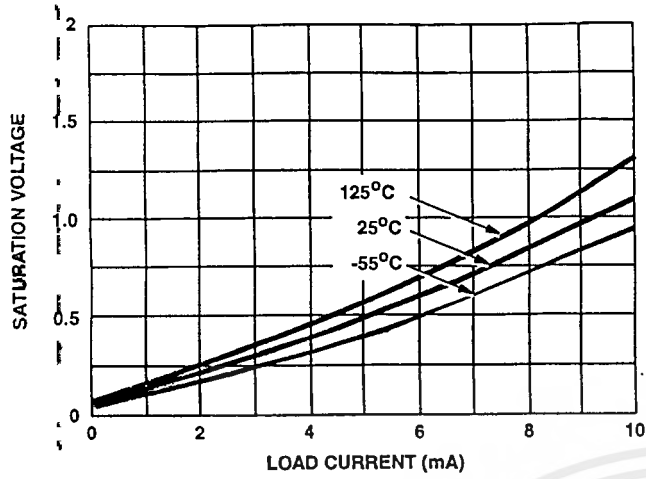


FIGURE 15. SQUARE WAVE SATURATION VOLTAGE vs LOAD CURRENT

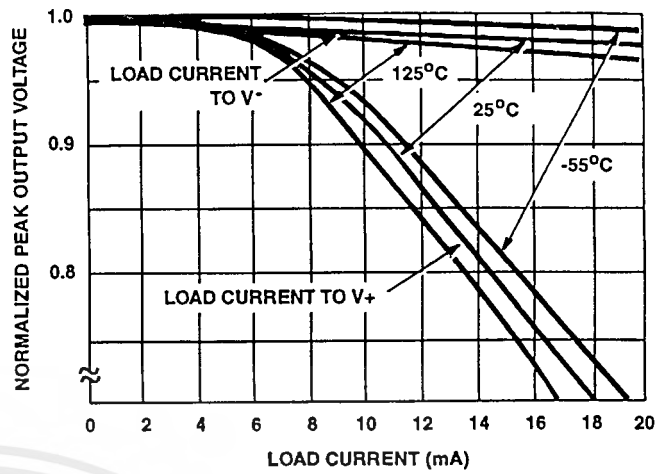


FIGURE 16. TRIANGLE WAVE OUTPUT VOLTAGE vs LOAD CURRENT

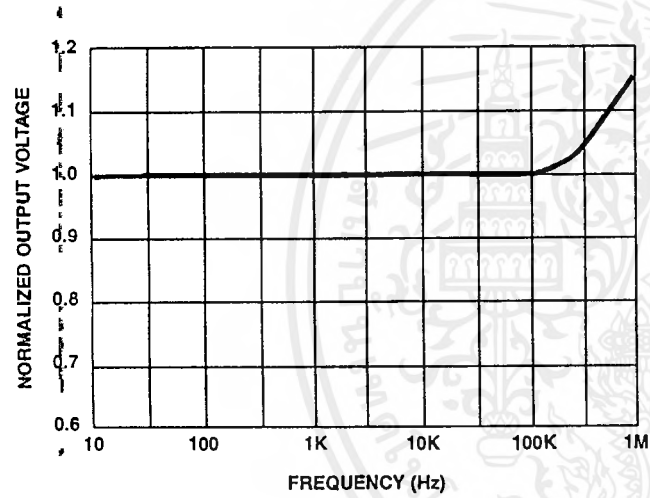


FIGURE 17. TRIANGLE WAVE OUTPUT VOLTAGE vs FREQUENCY

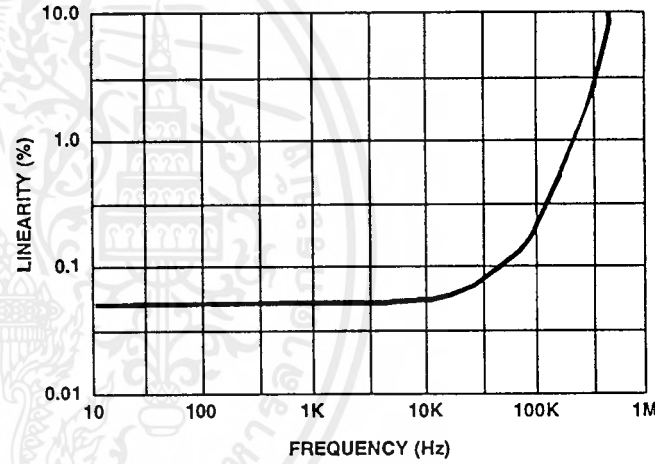


FIGURE 18. TRIANGLE WAVE LINEARITY vs FREQUENCY

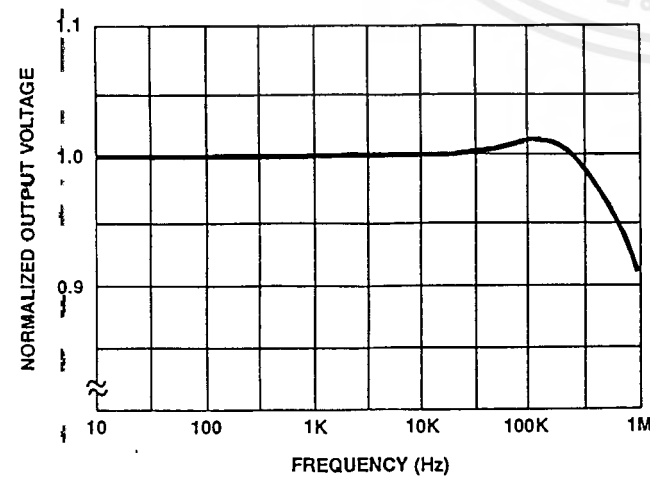


FIGURE 19. SINE WAVE OUTPUT VOLTAGE vs FREQUENCY

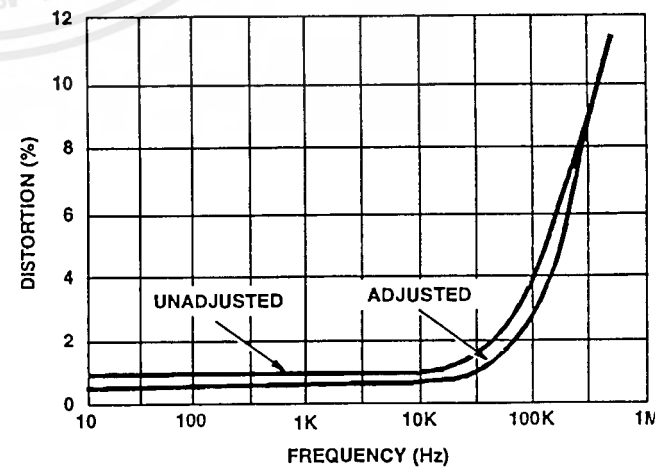


FIGURE 20. SINE WAVE DISTORTION vs FREQUENCY