

การศึกษา การออกแบบและสร้างไบโพลาร์ทรานซิสเตอร์
STUDY ON DESIGN AND FABRICATE OF BIPOLAR TRANSISTOR

สมศักดิ์ ชุ่มช่วย
SOMSAK CHOOMCHUAY

อาจารย์ที่ปรึกษา
รศ.สมเกียรติ ศุภเดช
ADVISOR
ASSOC. PROF. SOMKIAT SUPADECH

วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2529

สารบัญ

	หน้า
บทคัดย่อ	i
ABSTRACT	ii
สัญลักษณ์และความหมาย	iii
บทนำ	xii
บทที่ 1 พารามิเตอร์และข้อกำหนดในการออกแบบ	1
1.1 บทนำ	2
1.2 องค์ประกอบของกระแส	3
1.3 อัตราการขยายกระแสกรณีมิติเตอร์กราวด์	4
1.4 กระแสรั่วไหลและกระแสคอลเลกเตอร์สูงสุด	7
1.5 ข้อพิจารณาเกี่ยวกับแรงดันพังทะลาย	8
1.6 แรงดันอิมิตเตอร์และคอลเลกเตอร์	11
1.7 ข้อพิจารณาทางความถี่	12
1.8 ตัวอย่างการออกแบบในการสร้าง	19
1.9 สรุป	24
บทที่ 2 ผลของความหนาแน่นของสารเจือและลักษณะทางเรขาคณิต	27
2.1 บทนำ	28
2.2 ผลของความหนาแน่นของสารเจือในส่วน คอลเลกเตอร์, เบส, อิมิตเตอร์ ต่อพารามิเตอร์ของทรานซิสเตอร์	28
2.3 ผลว่าลักษณะโครงสร้างทางเรขาคณิต	30
2.4 การทดลองและผลการทดลอง	31
2.4.1 ทรานซิสเตอร์ที่สร้างจากเวเฟอร์ชนิดฐานรองและอีพิตาเซียล	31
2.4.2 โครงสร้างซึ่งขั้วคอลเลกเตอร์อยู่ด้านบนและด้านล่าง	34

2.4.3 ผลการใช้ POCl_3 และ SiEt_2O_7 ในการแพร่เจือ ส่วนอิมิตเตอร์	36
2.4.4 ผลเนื่องจากความกว้างของเบส	41
2.5 สรุป	48
บทที่ 3 ซิลิกอนไบโพลาร์ทรานซิสเตอร์ที่ถูกเติมด้วยอะตอมของทองคำ	51
3.1 บทนำ	52
3.2 คุณสมบัติของซิลิกอนที่ถูกแพร่ด้วยอะตอมของทองคำ	52
3.3 คุณสมบัติของรอยต่อพี-เอ็นที่ถูกแพร่ด้วยอะตอมทองคำ	55
3.4 ทรานซิสเตอร์ที่ถูกแพร่ด้วยอะตอมของทองคำ	58
3.5 ขบวนการสร้างไบโพลาร์ทรานซิสเตอร์	59
3.6 การทดลองและผลการทดลอง	60
3.6.1 คุณสมบัติทางกระแสและแรงดันไฟตรง	60
3.6.2 อัตราการขยายกระแส	67
3.6.3 ความเร็วในการสวิตช์	71
3.6.4 แรงดันอิมิต์คอลเลกเตอร์-อิมิตเตอร์	74
3.6.5 ค่าความจุไฟฟ้าที่รอยต่อเบส-คอลเลกเตอร์ (C_T)	74
3.7 วิจารณ์	77
3.8 สรุป	81
บทที่ 4 ซอติยัแมรีเออร์และซอติยัทรานซิสเตอร์	83
4.1 บทนำ	84
4.2 ซอติยัไคโอค	85
4.2.1 อิทธิพลของสภาวะผิว	85
4.2.2 ความสูงของแมรีเออร์	85
4.2.3 ความสัมพันธ์ระหว่างกระแสและแรงดัน	86
4.3 ซอติยัทรานซิสเตอร์	88

4.4	ผลของแวนกันรัว	89
4.5	ขบวนการสร้าง	90
4.6	การทดลองและผลการทดลอง	93
4.6.1	ข้อเท็จจริงใดใด	93
	ก. ความสัมพันธ์ระหว่างกระแสและแรงดัน	93
	ข. ค่าความจุไฟฟ้าที่รอยต่อ	95
4.6.2	ข้อเท็จจริงทรานซิสเตอร์	95
	ก. ความเร็วในการสวิตช์กับกระแสคอลเลคเตอร์	101
	ข. ค่าความจุไฟฟ้าที่รอยต่อ	101
4.6.3	โครงสร้างที่มีและไม่มีชั้นออกไซด์คร่อมรอยต่อเบส-คอลเลคเตอร์	105
4.6.4	ข้อเท็จจริงทรานซิสเตอร์ชนิดมีแวนกันรัวและไม่มีแวนกันรัว	105
4.6.5	มัลติอิมิตเตอร์ข้อเท็จจริงทรานซิสเตอร์	110
4.7	สรุป	110
บทที่ 5	โฟโตทรานซิสเตอร์แบบคาร์ลิงตัน	112
5.1	บทนำ	114
5.2	ผลของแสงที่มีต่อสิ่งประดิษฐ์สารกึ่งตัวนำ	114
5.2.1	การค้นพบเกี่ยวกับปรากฏการณ์ไฟฟ้าแสง	114
5.2.2	ผลของแสงต่อผลึกกึ่งตัวนำ	115
5.2.3	ผลของแสงต่อรอยต่อพี-เอ็น	120
5.2.4	โฟโตทรานซิสเตอร์และโฟโตคาร์ลิงตัน	122
5.3	การออกแบบและการสร้าง	126
5.4	การทดลองและผลการทดลอง	128
5.4.1	คุณสมบัติระหว่างกระแสและแรงดันขณะเปลี่ยน	

ความเข้มแสง	130
5.4.2 คุณสมบัติระหว่างแรงดันอิมพัลส์กับความเข้มแสง	132
5.4.3 คุณสมบัติเกี่ยวกับความเร็วในการสวิตช์	132
5.4.4 คุณสมบัติการตอบสนองสเปกตรัม	135
5.5 สรุปและวิจารณ์	135
5.6 การประยุกต์ใช้งานโฟโตรีสซิสเตอร์ที่สร้างขึ้น	140
5.6.1 วงจรสำหรับการเปลี่ยนแปลงอย่างรวดเร็ว	140
5.6.2 วงจรสำหรับการเปลี่ยนแปลงอย่างช้า ๆ	142
5.6.3 การผสมสัญญาณและการแยกสัญญาณ ความถี่เสียง	145
5.6.4 ดีเทคเตอร์และสวิตช์	148
5.6.5 โฟโตทรานซิสเตอร์	148
บทที่ 6 สวิตซ์ทรานซิสเตอร์	151
6.1 บทนำ	152
6.2 เวลาต่าง ๆ ในการสวิตช์ของทรานซิสเตอร์	152
6.2.1 การทำงานในลักษณะสวิตช์ และความหมายของเวลาในการสวิตช์	152
6.2.2 ดีเลย์ไทม์ (delay time)	155
6.2.3 ไรส์ไทม์ (rise time)	156
6.2.4 สตอเรจไทม์ (storage time)	157
6.2.5 ฟอลล์ไทม์ (fall time)	158
6.3 การออกแบบและการสร้าง	159
6.4 การทดลองและผลการทดลอง	161
6.4.1 คุณสมบัติระหว่างอัตราการขยายกระแส และปริมาณกระแสคอลเลคเตอร์	165
6.4.2 คุณสมบัติระหว่างแรงดันอิมพัลส์ และปริมาณ	

	กระแสคอลเลคเตอร์	165
	6.4.3 คุณสมบัติระหว่างคาบประจุไฟฟ้า และแรงดันไบอัสกลับ	165
	6.4.4 ความเร็วในการสวิตช์กับปริมาณกระแสคอลเลคเตอร์	168
	6.4.5 คีเลย์ใหม่เมื่อเปลี่ยน $V_{BE(off)}$ และ I_{B1}	168
	6.4.6 ไรส์ใหม่ กระแสคอลเลคเตอร์ และกระแสเบส I_{B1}	168
	6.4.7 สโตเรจใหม่ กับกระแสเบส I_{B1} และกระแสเบส I_{B2}	171
	6.4.8 ฟอลล์ใหม่กับกระแสเบส I_{B2}	171
	6.5 สรุปและวิจารณ์	171
บทที่ 7	โครงสร้างแบบวงจรรวมเบี่ยงเบน	178
	7.1 บทนำ	179
	7.2 ทรานซิสเตอร์ที่ใช้เป็นโคโอด	181
	7.2.1 ทฤษฎีเบี่ยงเบน	181
	7.2.2 การทดลองและผลการทดลอง	184
	7.2.3 สรุป	187
	7.3 มัลติอิมิตเตอร์ทรานซิสเตอร์	188
	7.3.1 โครงสร้างของมัลติอิมิตเตอร์	188
	7.3.2 การทดลองและผลการทดลอง	189
	7.3.3 สรุป	197
บทที่ 8	โครงสร้างที่ประกอบด้วยทรานซิสเตอร์หลายตัว	201
	8.1 บทนำ	202
	8.2 เมอร์ทรานซิสเตอร์	202
	8.2.1 ทฤษฎีเบี่ยงเบน	202
	- จาก DCTL เป็น IIL	204
	- รัศมีของสถานะลอจิก	204
	- คุณสมบัติทางไฟฟ้าเบี่ยงเบนของเซลล์	207

ก.) อัตราการขยายกระแสของ พี-เอ็น-พี	
และ เอ็น-พี-เอ็น	207
ข.) อัตราการขยายของเซลล์	207
ค.) เกทดีเลย์ใหม่	208
8.2.2 การทดลองและผลการทดลอง	208
- คุณสมบัติเกี่ยวกับแรงดันพังทะลาย	208
- ความสัมพันธ์ระหว่างกระแสและแรงดันของไดโอด	210
- อัตราการขยายกระแสของทรานซิสเตอร์	210
- แรงดันอิมิตัวคอลเลคเตอร์-อิมิตเตอร์	213
- เกทดีเลย์ใหม่ และระดับของสถานะลอจิก	213
- เกตต่าง ๆ	216
8.2.3 สรุป	216
8.3 พลาแนรีเอสซีอาร์	219
8.3.1 ทฤษฎีและการทำงาน	219
8.3.2 การทดลองและผลการทดลอง	222
- คุณสมบัติซึ่งมีความไวต่อแสง	225
- คุณสมบัติเกี่ยวกับความเร็วในการสวิตช์	225
- การประยุกต์ใช้งานในลักษณะออสซิลเลเตอร์	230
8.3.3 สรุป	230
บทที่ 9 สรุป	234
ภาคผนวก	
บทที่ 1 การวัดคุณสมบัติต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์	239
1.1 คุณสมบัติทางกระแสไฟตรง	240
1.1.1 คุณสมบัติในสภาวะ "off"	240
ก. กระแสรั่วไหล	240

ข. แรงดันพียงทะเลาย	241
1.1.2 คุณสมบัติในสภาวะ "on"	242
- อัตราการขยายกระแสของวงจ รเบสรวม	242
- อัตราการขยายกระแสของวงจ รอิมิตเตอร์รวม	243
- แรงดันอิมิต ์วินพุทและเอาต์พุท	244
1.2 คุณสมบัติทางกระแสไฟสลั	246
1.2.1 ความถี่คัทออฟของอัตราขยายกระแส อิมิตเตอร์รวม (f_{ae})	246
1.2.2 ความจุไฟฟ้าที่รอยต่อ (C_T)	248
1.2.3 gain-bandwidth product frequency (f_T)	249
1.3 คุณสมบัติทางสวิตซิง	249
1.3.1 คีเลย์ไทม์และไรส์ไทม์	251
1.3.2 สตอเรจไทม์และฟอลล์ไทม์	252
1.3.3 ฟัลส์รีฟฟิทช์นเรท (PRR) และ propergation time	253
1.4 การวัดคุณสมบัติต่าง ๆ ของโฟโตทรานซิสเตอร์	254
1.4.1 การวัดเพื่อหาความสัมพันธ์ระหว่างกระแสและแรงดัน ที่ความเข้มแสงต่าง ๆ กัน	254
1.4.2 การวัดกระแสเนื่องจากแสงที่ความเข้มพลังงานแสงต่าง ๆ	256
1.4.3 การวัดคุณสมบัติเกี่ยวกับความเร็วในการสวิตซิง	257
1.4.4 การวัดการตอบสนองสเปกตรัม	258
1.5 การวัดเกี่ยวกับข้อคดียัมป์เออร์	261
1.5.1 การหาความสูงของแอมป์เออร์	262
1.5.2 การหาแพคเตอร์ความสมบูรณ์	262
1.5.3 การหาความต้านทานไดนามิก	263
บทที่ 2 ข้อมูลของอุปกรณ์บางอย่างที่เกี่ยวข้อง	264

2.1	MLED 930	IRLED	265
2.2	MRD 510	Photo p-i-n diode	267
2.3	N101C	IRLED (I-V curve)	270
2.4	Radiometric and Photometric Terminology		271
2.5	2N2369A	high speed switching transistor	272
บทที่ 3	ตารางค่าคงที่ และกราฟ		276
3.1	ค่าคงที่ซึ่งเกี่ยวกับคุณสมบัติของซิลิกอนและเยอรมันเนียม		277
3.2	ค่าคงที่ทั่วไปที่เกี่ยวข้อง		278
3.3	ลักษณะทางเรขาคณิตและความต้านทานของเบส		279
3.4	กราฟความสัมพันธ์ระหว่างพิกัดความต้านทานกับความหนาแน่นของสารเจือ		280
3.5	กราฟความสัมพันธ์ระหว่างความคล่องตัวของพาหะกับความหนาแน่นสารเจือ		281
3.6	กราฟความสัมพันธ์เพื่อหาค่าความจุไฟฟ้าที่รอยต่อแบบลาดของ Lawrence		282
3.7	ตารางการเปลี่ยนค่าระหว่างพารามิเตอร์ต่าง ๆ ของทรานซิสเตอร์		290
บทที่ 4	ขั้นตอนการสร้างไบโพลาร์ทรานซิสเตอร์		296
4.1	การทำความสะอาดและออกซิเดชัน		297
4.2	เทคนิคโฟโตลิโธกราฟี		303
4.3	การแพร่เจือโบรอน		305
4.4	การแพร่เจือฟอสฟอรัส		307
4.5	การออกแบบต้นแบบและการถ่ายภาพฟิล์ม		308
4.6	การเก็บบรรจุ ในตัวถัง TO-18 และ TO-5		311
4.7	การวัดในขั้นตอนการสร้าง		313

บทคัดย่อ

ในการสร้างไบโพลาร์ทรานซิสเตอร์ ไม่ว่าจะเป็นลักษณะที่เป็นตัวเดี่ยว ๆ หรือในลักษณะของวงจรรวม พารามิเตอร์ที่จะกำหนดคุณสมบัติของทรานซิสเตอร์ ก็คือ ความหนาแน่นของสารเจือในส่วนต่าง ๆ ตลอดจนลักษณะทางเรขาคณิตของส่วนนั้น ๆ ซึ่งในการออกแบบเพื่อสร้างไบโพลาร์ทรานซิสเตอร์ จะต้องคำนึงถึงข้อจำกัดต่าง ๆ หลายประการ ทั้งในส่วนของคุณสมบัติและข้อจำกัดในขั้นตอนการสร้าง

วิทยานิพนธ์ฉบับนี้ จะได้เสนอ การศึกษา การทดลองออกแบบและควบคุมพารามิเตอร์ต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์ ทั้งในขั้นตอนการสร้าง และวิธีการอย่างอื่น เช่น การเติม - อะตอมของทองคำ และการใช้ขั้วต่อด้วยไดโอดแคลมป์ รวมถึงการทดลองออกแบบและสร้างไบโพลาร์ทรานซิสเตอร์ ชนิดอื่น ๆ คือ โฟโตทรานซิสเตอร์ และสวิตชิ่งทรานซิสเตอร์ นอกจากนี้ยังได้ศึกษาและทดลองเพิ่มเติม เกี่ยวกับการออกแบบและสร้าง ทรานซิสเตอร์ในลักษณะโครงสร้างแบบวงจรรวม เช่น มัลติอิมิตเตอร์ทรานซิสเตอร์ เมิร์จทรานซิสเตอร์ และ ฟลันนาร์เอชซีอาร์ เป็นต้น อนึ่งสำหรับวิธีการ และเทคนิคการวัดพารามิเตอร์ต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์นั้น ก็ได้นำเสนอในที่นี้ด้วย

ข้อมูลการออกแบบ การสร้าง การวัด การทดลอง และผลการทดลอง จากการศึกษาครั้งนี้ จะเป็นประโยชน์อย่างมากสำหรับการออกแบบและสร้าง ไบโพลาร์ทรานซิสเตอร์ ทั้งที่เป็นตัวเดี่ยว ๆ และเป็นวงจรรวม ในโอกาสต่อไป

abstract

In present thesis, the study on design and control of bipolar transistor's parameters by the basis of process technic and other methods, such as deep impurity diffusion and schottky clamped, is reported. Design consideration, fabrication process and experimental results of functional transistor as photo-transistor and switching transistor are included. Furthermore the experimental results of bipolar transistor in the configuration of Integrated Circuits such as multi-emitter transistor, merge transistor and planar SCR are also presented.

สัญลักษณ์ และความหมาย

A	พื้นที่
$\dot{A}$	อังสตรอม
A^{**}	ค่าคงที่แอฟเฟคทีฟรีชาร์ดสัน
A_C, A_C	พื้นที่คอลเลกเตอร์
A_D	พื้นที่ไดโอด
A_E	พื้นที่อิมิตเตอร์
A_S	พื้นที่ในการรวมตัว
α	อัตราขยายกระแสเบสรวม
α_n	อัตราขยายกระแสเบสรวมของทรานซิสเตอร์ เอ็น-พี-เอ็น
α_p	อัตราขยายกระแสเบสรวมของทรานซิสเตอร์ พี-เอ็น-พี
α_0	อัตราขยายกระแสเบสรวม (ความถี่ต่ำ)
α_R	อัตราขยายกระแสสภาวะกลับ (คอลเลกเตอร์ทำหน้าที่เป็นอิมิตเตอร์)
B	เบส
β	อัตราขยายกระแสอิมิตเตอร์รวม
β_0	อัตราขยายกระแสอิมิตเตอร์รวม (ความถี่ต่ำ)
β_d	อัตราขยายกระแสอิมิตเตอร์รวม (กรณีปกติ, คอลเลกเตอร์อยู่กลาง)
β_u	อัตราขยายกระแสอิมิตเตอร์รวม (กรณีกลับ, คอลเลกเตอร์อยู่บน)
β^*	แฟกเตอร์การส่งผ่านในเบส
C	คอลเลกเตอร์
C_C	ค่าความจุไฟฟ้าที่รอยต่อคอลเลกเตอร์
C_{DC}	ความจุไฟฟ้าเนื่องจากการแพร่ที่รอยต่อ คอลเลกเตอร์
C_{De}	ค่าความจุไฟฟ้าเนื่องจากการแพร่ที่รอยต่ออิมิตเตอร์
C_j	ค่าความจุไฟฟ้าที่รอยต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C_{Tc}	ค่าความจุไฟฟ้าทรานซิสชันที่รอยต่อคอลเลกเตอร์
C_{Te}	ค่าความจุไฟฟ้าทรานซิสชันที่รอยต่ออิมิตเตอร์
c	ความเร็วคลื่นแสง
γ	ประสิทธิภาพอิมิตเตอร์
D	ค่าคงที่การแพร่
D_{nb}	ค่าคงที่การแพร่ของอิเล็กตรอนในเบส
D_{pe}	ค่าคงที่การแพร่ของโฮลในอิมิตเตอร์
D_{pc}	ค่าคงที่การแพร่ของโฮลในคอลเลกเตอร์
d	ระยะทาง
E	อิมิตเตอร์
E	พลังงาน
E_A	ระดับพลังงานผู้รับ
E_a	ระดับพลังงานผู้รับ
E_C	พลังงานของแถบความนำ
E_D	ระดับพลังงานผู้ให้
E_d	ระดับพลังงานผู้ให้
E_i	ระดับพลังงานกึ่งกลางช่องว่าง
E_F	ระดับพลังงานเฟอร์มิ
E_{FAu}	ระดับพลังงานเฟอร์มิเมื่อเติมทองคำ
E_{Fp}	ระดับพลังงานเฟอร์มิของสารชนิดพี
E_{Fn}	ระดับพลังงานเฟอร์มิของสารชนิดเอ็น
E_g	พลังงานช่องว่าง
E_v	พลังงานของแถบวาเลนซ์
e	ค่าคงที่ = 2.71828
e	อัตราการเกิดของพาหะ

ϵ	เปอร์มิตทิวิตีของสูญญากาศ
ϵ_r	เปอร์มิตทิวิตีสัมพัทธ์
F	อัตราส่วนของโฟตอนที่ตกกระทบต่อโฟตอนที่ส่งผ่าน
f	ความถี่
f_T	ความถี่ current gain bandwidth product
$f_{\alpha B}$	ความถี่คัทออฟของเบส
f_{max}	ความถี่ทำงานสูงสุด
$f_{\alpha b}$	ความถี่คัทออฟของ α
$f_{\alpha e}$	ความถี่คัทออฟของ β
f_{β}	ความถี่คัทออฟของ β
G_e	อัตราการขยายกำลัง
H	ความหนาแน่นของพลังงาน
h	ค่าคงที่ของพลังค์
h_{FE}	อัตราการขยายกระแสไฟตรง อิมิตเตอร์กราวด์
h_{fe}	อัตราการขยายกระแสไฟสลับ อิมิตเตอร์กราวด์
θ	มุม (เฟส)
I	กระแสไฟตรง
I	ความเข้มแสง
I_A	กระแสอาโนด
I_B	กระแสเบส
I_{BH}	กระแสเบสเมื่อเกทเอาต์พุตเป็นลอจิกสูง
I_{BL}	กระแสเบสเมื่อเกทเอาต์พุตเป็นลอจิกต่ำ
I_{B1}	กระแสเบสในการ turn on
I_{B2}	กระแสเบสในการ turn off
I_{BX}	กระแสเบสซึ่งมากเกินไป

I_C	กระแสคอลเลคเตอร์
I_{CBO}	กระแสรั่วไหลคอลเลคเตอร์-เบส
I_{CEO}	กระแสรั่วไหลคอลเลคเตอร์อิมิตเตอร์ ($I_B = 0$)
I_{CES}	กระแสรั่วไหลคอลเลคเตอร์-อิมิตเตอร์ ($V_{BE} = 0$)
I_{cp}	กระแสคอลเลคเตอร์ของ พี-เอ็น-พี ทรานซิสเตอร์ด้านข้าง
I_E	กระแสอิมิตเตอร์
I_{EBO}	กระแสรั่วไหลอิมิตเตอร์-เบส
I_F	กระแสเนื่องจากการไบอัสตรง
I_G	กระแสเกท
I_H	กระแสโฮลด์ (holding current)
I_{inj}	กระแสฉีดของ พี-เอ็น-พี
I_R, I_r	กระแสเนื่องจากการไบอัสกลับ
I_{RE}	กระแสอิมิตเตอร์เนื่องจากการรวมตัว
I_n	กระแสอิเล็กตรอน
I_{nE}	กระแสอิเล็กตรอนจากอิมิตเตอร์
I_p	กระแสโฮล
I_P	กระแสเนื่องจากการแสง
I_{pB}	กระแสโฮลจากเบส
I_{sB}	กระแสเบสที่รวมตัวที่ผิว
I_{vB}	กระแสเบสที่รวมตัวในเนื้อสาร
I_o	ความเข้มสูงสุดจากแหล่งจ่าย
I_λ	กระแสเนื่องจากการแสง
i_b	กระแสเบส (เอซี)
i_c	กระแสคอลเลคเตอร์ (เอซี)
i_e	กระแสอิมิตเตอร์ (เอซี)

J	ความหนาแน่นกระแส
J_n	ความหนาแน่นกระแสอิเล็กตรอน
J_{ne}	ความหนาแน่นอิเล็กตรอนในอิมิตเตอร์
J_p	ความหนาแน่นกระแสโฮล
J_{pb}	ความหนาแน่นกระแสโฮลในเบส
J_s	ความหนาแน่นกระแสอิมิตวอยอนกลับ
$\tilde{K}$	เวฟนัมเบอร์เวกเตอร์
K	Excess phase shift factor
k	ค่าคงที่โบสซ์มานน์
L	ระยะทางการแพร่
L_C	ระยะของชั้นคอลเลกเตอร์
L_{nb}	ระยะทางการแพร่ของอิเล็กตรอนในเบส
L_{pe}	ระยะทางการแพร่ของโฮลในอิมิตเตอร์
l	ความยาว
l_C	ช่วงระยะความยาวคอลเลกเตอร์
λ	ความยาวคลื่น
M	แฟกเตอร์คูณของกระแสอะวาลันซ์
M_e	แฟกเตอร์คูณของกระแสอิเล็กตรอน (อะวาลันซ์)
M_h	แฟกเตอร์คูณของกระแสโฮล (อะวาลันซ์)
m	ค่าคงที่
μ	ความคล่องตัวของพาหะ
μ_e	ความคล่องตัวของอิเล็กตรอน
μ_h	ความคล่องตัวของโฮล
μ_n	ความคล่องตัวของอิเล็กตรอน
μ_p	ความคล่องตัวของโฮล

N	ความหนาแน่นสารเจือ
N_A	ความหนาแน่นสารเจือผู้รับ
N_{Au}	ความหนาแน่นของอะตอมทองคำ
N_B	ความหนาแน่นสารเจือเติม
$N_B, N_B(0)$	ความหนาแน่นสารเจือในเบสที่รอยต่ออิมิตเตอร์
N_C	ความหนาแน่นสารเจือในคอลเลกเตอร์
N_D	ความหนาแน่นอะตอมผู้ให้
N_O	ความหนาแน่นสารเจือสูงสุดที่ผิว
N_T	ความหนาแน่นของศูนย์กลางการรวมตัว
n	ความหนาแน่นของอิเล็กตรอน
n	แฟกเตอร์ความสมบูรณ์
n_i	ความหนาแน่นของพาหะในเนื้อสารบริสุทธิ์
n_{pe}	ความหนาแน่นของอิเล็กตรอนในอิมิตเตอร์
n_{pc}	ความหนาแน่นของอิเล็กตรอนในคอลเลกเตอร์
η	quantum efficiency
P	จำนวนโฟตอน
PRR	pulse repetition rate
p	ความหนาแน่นของโฮล
p_{nb}	ความหนาแน่นของโฮลในเบส
p_{pb}	ความหนาแน่นของโฮลในเบส
Q_B	ประจุสะสมในเบส
Q_{BS}	ประจุสะสมในเบส (อิมิต)
Q_{CS}	ประจุสะสมในคอลเลกเตอร์ (อิมิต)
Q_{OFF}	ประจุที่เหลือในอิมิตเตอร์
Q_X	ประจุสะสมส่วนเกินในเบส

q	ประจุอิเล็กตรอน
R	ตัวต้านทาน
R_B	ตัวต้านทานที่ต่อทางเบส
R_{BB}	ความต้านทานแผ่นของเบส
R_C	ความต้านทานที่ต่อทางคอลเลกเตอร์
R_{CC}	ความต้านทานแผ่นของคอลเลกเตอร์
R_E	ความต้านทานที่ต่อทางอิมิตเตอร์
R_{EE}	ความต้านทานแผ่นของอิมิตเตอร์
R_j	ความต้านทานของรอยต่อ
R_L	ตัวต้านทานโหลด
r	รัศมี
r'_B	ความต้านทานของส่วนเบส
r_e	ความต้านทานอิมิตเตอร์
r_{SC}	ความต้านทานอนุกรมของส่วนคอลเลกเตอร์
r_{SE}	ความต้านทานอนุกรมของส่วนอิมิตเตอร์
ρ'	พิกัดความต้านทาน
ρ_s	พิกัดความต้านทานแผ่น
ρ_{sb}	พิกัดความต้านทานแผ่นของเบส
ρ_b	พิกัดความต้านทานของส่วนเบส
ρ_c	พิกัดความต้านทานของส่วนคอลเลกเตอร์
ρ_e	พิกัดความต้านทานของส่วนอิมิตเตอร์
s	ความเร็วในการรวมตัวที่ผิว
σ	ความนำไฟฟ้าเฉพาะ
σ_p	Capture cross section คอโฮล
σ_n	Capture cross section คออิเล็กตรอน

T	อุณหภูมิสัมบูรณ์
T_{Au}	อุณหภูมิในการแพร่ทองคำ
t	เวลา
t_{Au}	เวลาในการแพร่ทองคำ
t_{off}	เวลาในการ turn off
t_{on}	เวลาในการ turn on
t_{dr}	reverse recovery time ของไดโอด
t_d	ดีเลย์ไทม์
t_f	ฟอลล์ไทม์
t_{pd}	Properagation delay time
t_{ps}	Properagation storage time
t_r	ไรส์ไทม์
t_s	สตอเรจไทม์
τ	อายุพาหะ
τ_B	อายุของพาหะในเบส
τ_{jo}	อายุของพาหะข้างน้อย
τ_{pc}	อายุของโฮลในคอลเลคเตอร์
V	แรงดัน
V_{AK}	แรงดันอาโนด-คาโทด
V_a	แรงดันที่ป้อน
V_B	แรงดันพังทะลายอะวาลันซ์
V_{BE}	แรงดันเบส-อิมิตเตอร์ (ไบอัสตรง)
$V_{BE(off)}$	แรงดันเบส-อิมิตเตอร์ (ไบอัสกลับ)
V_C	แรงดันคอลเลคเตอร์
V_{CBO}	แรงดันพังทะลายคอลเลคเตอร์-เบส

เตอร์ ขอบจำกัดและข้อกำหนดตลอดคนแนวทาง ในการควบคุมพารามิเตอร์ต่าง ๆ ในขบวนการสร้างเพื่อที่จะให้ทรานซิสเตอร์ที่สร้างขึ้นนั้น เป็นไปตามวัตถุประสงค์ของการออกแบบ ซึ่งพารามิเตอร์ต่าง ๆ กล่าวโดยสรุปก็จะขึ้นอยู่กับความหนาแน่นของสารเจือในส่วนต่าง ๆ และลักษณะทางเรขาคณิตของทรานซิสเตอร์ซึ่งในบทที่ 2 ก็จะกล่าวถึงผลดังกล่าวนี้โดยตรง บทที่ 3 จะกล่าวถึงผลของสารเจือขั้วลึก(deep impurity) ต่อพารามิเตอร์ของทรานซิสเตอร์. ในการทดลองนี้ ได้ศึกษาถึงผลจากอะตอมของทองคำ ซึ่งเป็นสารเจือขั้วลึกที่จะลดผลให้สต่อเร็วใหม่มีน้อยลง วิธีในการลดเวลาในการสะสมประจุหรือสต่อเร็วใหม่ นอกจากการแพร่สารเจือขั้วลึกแล้ว ปัจจุบันนี้วิธีการใช้ช็อคกีย์ไดโอดแคลมป์ มีใช้กันอย่างแพร่หลายเช่น เกทประเภท STTL และ LSTTL ทั้งนี้เพราะช็อคกีย์ไดโอดมี แรงดันเริ่มนำกระแสต่ำกว่า พี-เอ็นไดโอดธรรมดา การทดลองและผลการทดลอง ซึ่งเกี่ยวกับ ช็อคกีย์ไดโอดและรูปแบบต่าง ๆ ของช็อคกีย์ทรานซิสเตอร์นี้ ได้กล่าวไว้ในบทที่ 4

บทที่ 5 และบทที่ 6 เป็นการออกแบบทดลองสร้างทรานซิสเตอร์เฉพาะหน้าที่ ซึ่งในบทที่ 5 นั้น จะกล่าวถึงการออกแบบสร้างอุปกรณ์ทางแสง ที่มีความสำคัญมากตัวหนึ่งคือ คาร์ลิงตันโพโตทรานซิสเตอร์ ทั้งนี้เพื่อศึกษาถึงผลต่าง ๆ เกี่ยวกับคุณสมบัติทางแสงของโพโตทรานซิสเตอร์ การทดลองสร้างการวัดคุณสมบัติต่าง ๆ ตลอดคนการประยุกต์ใช้งาน โพโตทรานซิสเตอร์ที่สร้างขึ้น ส่วนบทที่ 6 นั้น ได้ทดลองสร้างและวัดคุณสมบัติต่าง ๆ เกี่ยวกับสวิตซ์พารามิเตอร์ต่าง ๆ ของทรานซิสเตอร์ เพื่อเป็นแนวทางในการออกแบบทรานซิสเตอร์ ที่มีความเร็วในการทำงานสูงขึ้น ซึ่งในการทดลองหัวข้อนี้จะไม่กล่าวถึง วิธีการปรับปรุงความเร็วในการสวิตซ์โดยการแพร่สารเจือขั้วลึก และใช้ช็อคกีย์แคลมป์ เพราะผลการศึกษาดังกล่าวได้แสดงไปแล้วในบทนี้ ๆ

ในส่วนของบทที่ 7 และบทที่ 8 จะเป็นการศึกษาและทดลองถึงลักษณะของทรานซิสเตอร์ในวงจรรวม โดยบทที่ 7 จะกล่าวถึงลักษณะและคุณสมบัติของไดโอด ที่สร้างได้จากการต่อทรานซิสเตอร์ในแบบต่าง ๆ และได้ทดลองเพิ่มเติมเกี่ยวกับคุณสมบัติต่าง ๆ ของมัลติอิมิตเตอร์ทรานซิสเตอร์ ซึ่งมักจะเป็นทรานซิสเตอร์สำคัญ ที่ทำหน้าที่เป็นอินพุทของเกทประเภททีแอล นอกจากนี้ ยังได้ศึกษาถึงรูปแบบของวงจรรวม ของลอจิกเกทพิเศษอีกประเภทหนึ่ง คือ IIL ซึ่งลอจิกเกทประเภทนี้สามารถที่จะสร้างได้สะดวก เพราะไม่จำเป็นต้องมีชั้นแยก (Isolation) พื้นฐานการ

บทนำ

ทางด้านวิศวกรรมสาขาอิเล็กทรอนิกส์แล้ว อุปกรณ์หลอดสุญญากาศ นับว่าเป็นวิวัฒนาการเริ่มแรกที่สุด และต่อมา

ปี 1947 ภายใต้การนำของ วิลเลียม ชอคเลย์ (William Shockley) ได้มีการค้นคว้าเกี่ยวกับทรานซิสเตอร์อย่างจริงจัง จน

ปี 1948 ห้องทดลองของบริษัท เบลล์ เทเลโฟน จึงได้ประกาศความสำเร็จในการสร้างทรานซิสเตอร์ สารกึ่งตัวนำขึ้นเป็นครั้งแรก

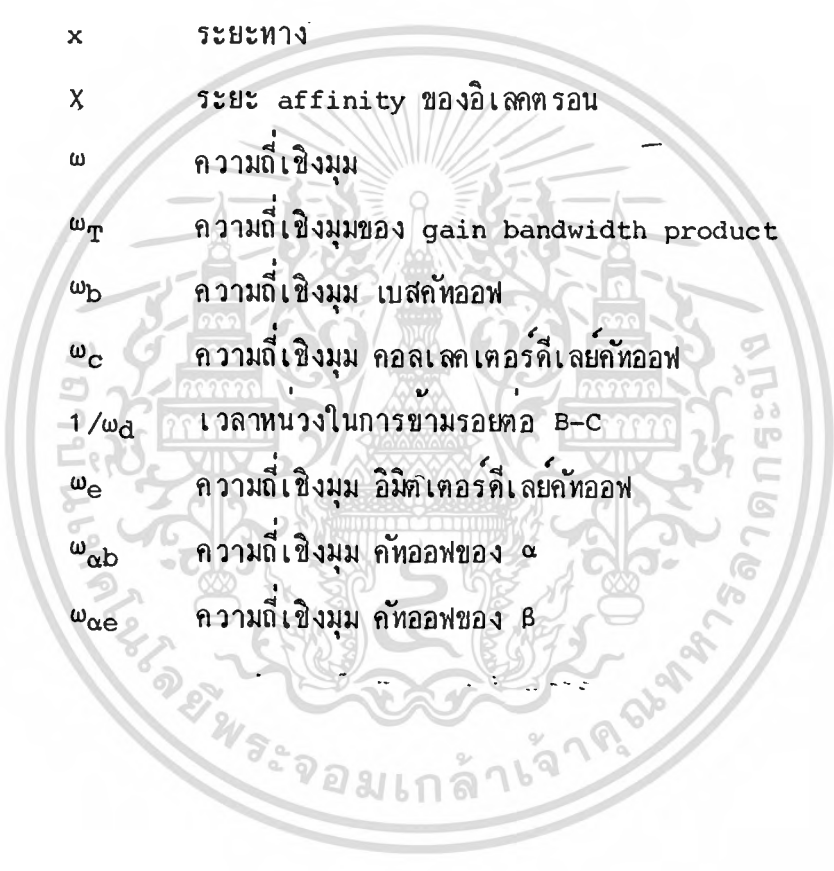
ปี 1952 เบลล์ ได้เสนอขายความลับของทรานซิสเตอร์ เป็นมูลค่าถึง 25,000 ดอลลาร์ และมีตัวแทนจากบริษัทต่าง ๆ มากกว่า 40 บริษัท ส่งตัวแทนเข้ารับหนังสือ "Transistor Technology"

จากนั้น ทรานซิสเตอร์ก็ได้รับการพัฒนาเรื่อยมา และเริ่มได้รับความนิยมมากขึ้น จึงส่งผลให้ผู้บริหารได้รับรางวัลโนเบล ในปี 1956 จนถึงปี 1959 ได้มีทรานซิสเตอร์ออกสู่ตลาดประมาณ 164 เบอร์ เทคโนโลยีของสารกึ่งตัวนำได้พัฒนาอย่างไม่หยุดยั้ง จนได้มีการพัฒนาเป็นวงจรรวมหรือไอซีได้สำเร็จ กล่าวกันว่าไอซีตัวแรกของโลกนั้น ประกอบด้วยอุปกรณ์ชิ้นย่อย เพียง 6 ชิ้นเท่านั้น ขณะที่ปัจจุบันนี้บนเนื้อที่เพียง 2 ตารางมิลลิเมตร ก็สามารถที่จะบรรจุเอาอุปกรณ์ต่าง ๆ ได้มากกว่า 450,000 ชิ้น

วงจรรวมแบบไบโพลาร์ต่าง ๆ เช่น ออปแอมป์ ทีทีแอล IIL และอีซีแอล ล้วนมีพื้นฐานเดียวกัน คือ เป็นวงจรรวมของไบโพลาร์ทรานซิสเตอร์ ทฤษฎีต่าง ๆ เกี่ยวกับทรานซิสเตอร์เดี่ยว (discrete transistor) จึงยังคงสามารถใช้งานได้ดี ในการวิเคราะห์การทำงานในวงจรรวม

วิทยานิพนธ์ฉบับนี้ได้กล่าวถึง การศึกษา การออกแบบและทดลองสร้างไบโพลาร์ทรานซิสเตอร์ รวมถึงผลการวัดและการทดลอง เพื่อจะเป็นข้อมูลและแนวทาง ในการพัฒนาเพื่อสร้างวงจรรวมประเภทไบโพลาร์ ซึ่งสร้างโดยวิธีการแพร่สารเจือปนชั้น ในอันดับต่อไป

ในส่วนของเนื้อหา บทที่ 1 จะเป็นการกล่าวถึง พารามิเตอร์ต่าง ๆ ของทรานซิส



x_j	ความถี่รอยต่อ
x_{jE}	ความถี่รอยต่ออิมิตเตอร์
x_{jC}	ความถี่รอยต่อคอลเลกเตอร์
x_m	ความกว้างของช่วงปลอกพาหะ
x_{mB}	ความกว้างของช่วงปลอกพาหะที่แรงดัน v_B
x	ระยะทาง
X	ระยะ affinity ของอิเล็กตรอน
ω	ความถี่เชิงมุม
ω_T	ความถี่เชิงมุมของ gain bandwidth product
ω_b	ความถี่เชิงมุม เบสคัทออฟ
ω_c	ความถี่เชิงมุม คอลเลกเตอร์คิเลย์คัทออฟ
$1/\omega_d$	เวลาหน่วงในการข้ามรอยต่อ B-C
ω_e	ความถี่เชิงมุม อิมิตเตอร์คิเลย์คัทออฟ
$\omega_{\alpha b}$	ความถี่เชิงมุม คัทออฟของ α
$\omega_{\alpha e}$	ความถี่เชิงมุม คัทออฟของ β

V_{CB}	แรงดันคอลเลกเตอร์-เบส
V_{CC}	แรงดันไฟเลี้ยง
V_{CE}	แรงดันคอลเลกเตอร์-อีมิเตอร์
V_{CEO}	แรงดันพังทะลายคอลเลกเตอร์-อีมิเตอร์
$V_{CE(sat)}$	แรงดันอิ่มตัวคอลเลกเตอร์-อีมิเตอร์
V_D	แรงดันคร่อมไดโอด
V_E	แรงดันอีมิเตอร์
V_{EBO}	แรงดันพังทะลายอีมิเตอร์-เบส
V_F	แรงดันไบอัสตรง
V_G, V_g	แรงดันเกต
V_{GK}	แรงดันเกต-คาโทด
V_H	แรงดันโฮล (holding voltage)
v_j	thermal velocity
V_{PT}	แรงดันพัลส์ท루
V_R, V_r	แรงดันไบอัสกลับ
V_o	ศักดากันของรอยต่อ
V_T	ศักดากันของรอยต่อ
V_{th}	แรงดันช็อคเริ่ม
V_{SC}	ความเร็วสูงสุดจำกัดของพาหะที่รอยต่อ
ϕ_F	ศักย์เฟอร์มิ
ϕ_m	ฟังก์ชันงานของโลหะ
ϕ_s	ฟังก์ชันงานของสารกึ่งตัวนำ
ϕ_{Bn}	ความสูงของแบริเออร์ระหว่างโลหะกับสารกึ่งตัวนำ
w_B	ความกว้างของเบส
w_e	ความกว้างช่วงรอยต่อคอลเลกเตอร์ถึงชั้นฐานรอง

ทำงานอธิบายได้ โดยการต่อกันระหว่างทรานซิสเตอร์ชนิด พี-เอ็น-พี ซึ่งเป็นทรานซิสเตอร์ด้านข้างกับ พี-เอ็น-พี ทรานซิสเตอร์ซึ่งสร้างตามปกติ รายละเอียดเหล่านี้จะกล่าวถึงในบทที่ 8 หัวข้อแรก และในโอกาสนี้ จากโครงสร้างซึ่งใกล้เคียงกับ เมอร์จ ทรานซิสเตอร์ จึงได้ทำการทดลองและสร้างอุปกรณ์สวิตช์ไบโพลาร์ขึ้น คือ พลาเนอร์เอสซีอาร์ ซึ่งโครงสร้างดังกล่าวมีความเหมาะสมที่จะสร้างในรูปแบบของวงจรรวมได้เป็นอย่างดี

ในส่วนของภาคผนวกทั้ง 4 บทนั้น บทที่ 1 จะเป็นวิธีการและเทคนิคในการวัดพารามิเตอร์ต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์ ซึ่งใช้ในการศึกษาครั้งนี้ บทที่ 2 ก็จะเป็นข้อมูลต่างๆ ของอุปกรณ์ที่เกี่ยวข้องและกล่าวถึงในการทดลอง ส่วนค่าคงที่ต่าง ๆ และตารางเกี่ยวกับคุณสมบัติของสารกึ่งตัวนำ จะแสดงในบทที่ 3 และบทที่ 4 ก็จะกล่าวถึงขบวนการและขั้นตอนต่าง ๆ ในการสร้างไบโพลาร์ทรานซิสเตอร์ ซึ่งใช้ในห้องวิจัยของศูนย์วิจัยอิเล็กทรอนิกส์ฯ

บทที่ 1 พารามิเตอร์และข้อจำกัดในการออกแบบ

- 1.1 บทนำ
- 1.2 องค์ประกอบของกระแส
- 1.3 อัตราการขยายกระแสกรณีอิมิตเตอร์กราวด์
- 1.4 กระแสรั่วไหลและกระแสคอลเลกเตอร์สูงสุด
- 1.5 ข้อพิจารณาเกี่ยวกับแรงดันพังทะลาย
- 1.6 แรงดันอิมิตเตอร์และคอลเลกเตอร์
- 1.7 ข้อพิจารณาทางความร้อน
- 1.8 ตัวอย่างการออกแบบในการสร้าง
- 1.9 สรุป

เอกสารอ้างอิง

บทที่ 1

พารามิเตอร์และข้อกำหนดในการออกแบบ

Parameters and Design Criterion

1.1 บทนำ

ในการออกแบบ เพื่อที่จะสร้างเป็นทรานซิสเตอร์ขึ้นนั้น โดยทั่วไปแล้วแรกสุดผู้ออกแบบ จะต้องรู้ว่าขอบเขตการใช้งานว่า เน้นหนักไปในทางไหน จึงจะเน้นหัวข้อนั้นเป็นหลัก ทั้งนี้เพราะ การที่จะออกแบบให้มีคุณสมบัติทุกอย่างที่ทั้งหมดนั้นทำไม่ได้ เพราะพารามิเตอร์ต่าง ๆ จะจำกัดกันเอง จึงทำให้มีทรานซิสเตอร์เบอร์ต่าง ๆ มากมายให้เลือกใช้งานกัน ลักษณะอันเป็นที่พึงประสงค์ของทรานซิสเตอร์ ซึ่งจะเป็นข้อพิจารณาทั่วไปในการออกแบบคือ

1. ทรานซิสเตอร์ที่ออกแบบนั้นควรจะมีแรงดันไอสูง
2. ทรานซิสเตอร์ที่ออกแบบนั้นควรจะมีกระแสไอสูงเช่นกัน
3. มีคุณสมบัติทางความถี่ที่ดี หมายความว่าทรานซิสเตอร์นั้นจะต้องใช้งานได้ดีแม้ความถี่สูง
4. มีคุณสมบัติทางด้านความเร็วในการสวิตช์ที่ดี ในกรณีที่ทรานซิสเตอร์ถูกใช้เป็นส่วนสวิตช์
5. ทรานซิสเตอร์ที่ออกแบบนั้น จะต้องมีการขยายกระแสสูงด้วย

บทนี้ จะได้กล่าวถึงพารามิเตอร์ต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์ ข้อกำหนดของพารามิเตอร์เหล่านั้น ตลอดจนแนวทางและข้อพิจารณาในการออกแบบ เพื่อสร้างไบโพลาร์ทรานซิสเตอร์ ซึ่งจะยกตัวอย่างในกรณีของทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น เพราะเป็นชนิดที่สามารถสร้างขึ้นได้ในห้องวิจัย ส่วนชนิด พี-เอ็น-พี นั้น โดยหลักการทำงานและข้อกำหนดแล้วจะไม่มีอะไรแตกต่างกัน ข้อแตกต่างเล็กน้อยจะอยู่ที่ชนิด ของสารกึ่งตัวนำในการสร้างและเทอม ซึ่งเป็น sub script ในสมการที่เกี่ยวข้องของเท่านั้น

1.2 องค์ประกอบของกระแส [1,2,3]

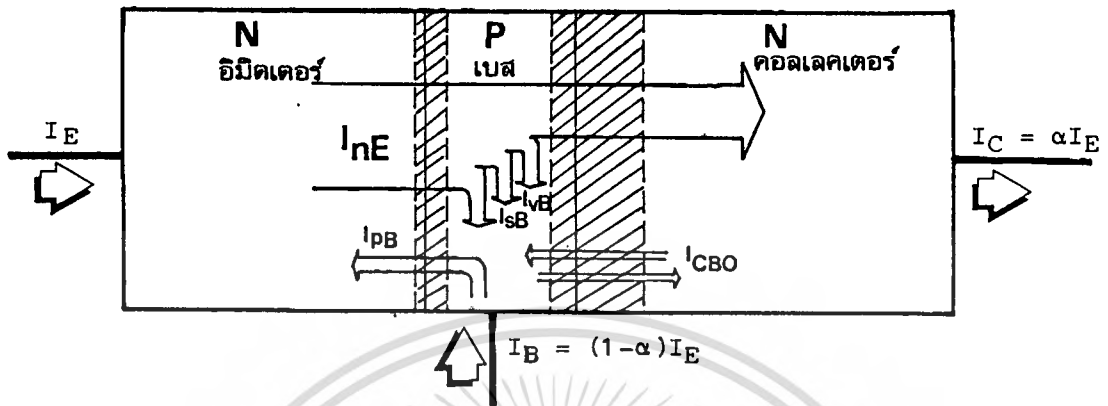
ในการใช้งานทรานซิสเตอร์อย่างปกตินั้น เพื่อให้ทรานซิสเตอร์ทำงานได้อย่างถูกต้อง รอยต่อเบสอิมิตเตอร์จะต้องได้รับไบอัสตรง และรอยต่อของเบสคอลเลกเตอร์จะต้องได้รับไบอัสกลับ กลไกการไหลของกระแสผ่านรอยต่อนั้น จะเป็นไปในทำนองเดียวกันกับใน พี-เอ็น ไคโอค ซึ่งผลจากการให้ไบอัสตรงทางเบสอิมิตเตอร์ สำหรับทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น ทำให้กระแสเนื่องจากโฮลในเบส (I_{pb}) ไหลเข้าไปในส่วนของอิมิตเตอร์ แต่เนื่องจากส่วนของอิมิตเตอร์มีความหนาแน่นของสารเจือมากกว่าส่วนของเบสมาก ($p_e \ll p_b$) อิเล็กตรอนจำนวนมากจะถูกฉีดเข้ามาในส่วนเบส เนื่องจากเบสมีความกว้าง (w_B) ที่น้อยกว่าระยะทางการแพร่ของอิเล็กตรอน (L_{nb}) อิเล็กตรอนจำนวนมากจะรวมตัวที่นั่น และกลายเป็นกระแสเบส (I_B) อิเล็กตรอนส่วนใหญ่จะไปถึงยังรอยต่อของคอลเลกเตอร์ อิทธิพลของสนามไฟฟ้า เนื่องจากการไบอัสกลับ จะทำให้อิเล็กตรอนเหล่านี้ผ่านรอยต้อไปได้โดยง่าย และกลายเป็นกระแสคอลเลกเตอร์ จะเห็นว่ากระแสคอลเลกเตอร์จะมีค่าน้อยกว่ากระแสอิมิตเตอร์เพียงเล็กน้อยเท่านั้น ที่รอยต่อคอลเลกเตอร์ เนื่องจากการไบอัสกลับจึงทำให้กระแสเนื่องจากพาหะข้างน้อย ไหลผ่านรอยต่อ ซึ่งก็คือกระแสอิมิตวอยนกลับ (I_{CBO}) ดังนั้น ความสัมพันธ์ระหว่างกระแสคอลเลกเตอร์ และกระแสอิมิตเตอร์ จะเขียนได้เป็น

$$I_C = I_{CBO} + \alpha I_E \quad (1.1)$$

เมื่อ

I_C	คือ	กระแสคอลเลกเตอร์
I_E	คือ	กระแสอิมิตเตอร์
I_{CBO}	คือ	กระแสอิมิตวอยนกลับ เบสคอลเลกเตอร์
α	คือ	อัตราขยายกระแสเบสรวม

ความจริงแล้ว ยังมีกระแสอื่น ๆ ที่ไม่ได้กล่าวถึงในที่นี้ เช่น กระแสเนื่องจากการรวมตัวที่ผิว กระแสที่เกิดขึ้นเพราะการรวมตัวในช่วงปลดพาหะ (recombination and generation) เป็นต้น ซึ่งรูปที่ 1.1 นั้น จะแสดงองค์ประกอบของกระแสสำคัญ ๆ ที่ไหลในทรานซิสเตอร์ ชนิด เอ็น-พี-เอ็น



รูปที่ 1.1 องค์ประกอบของกระแสที่ไหลในทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น

1.3 อัตราการขยายกระแสอิมิตเตอร์รวม [2,3]

การใช้งานทรานซิสเตอร์ในทางปฏิบัติ วงจรแบบอิมิตเตอร์รวม ซึ่งรับสัญญาณทางเบส จะนิยมมาก เพราะให้อัตราการขยายที่สูง เมื่อเราทราบอัตราการขยายกระแสเบสรวม (α) ก็จะสามารถหาความสัมพันธ์กับ อัตราขยายกระแสอิมิตเตอร์รวม (β) ได้ คือ

$$\beta = \frac{\alpha}{1 - \alpha} \quad (1.2)$$

เมื่อเทอม α มีค่าเข้าใกล้ 1 มาก ๆ สมการที่ (1.2) จะประมาณได้เป็น

$$\beta = \frac{1}{1 - \alpha} \quad (1.3)$$

ทรานซิสเตอร์ในอุดมคติ ถ้าหากกระแสคอลเลคเตอร์เท่ากับกระแสอิมิตเตอร์แล้ว กระแสเบสก็ควรจะเป็นศูนย์ แต่ในทางปฏิบัติจริงแล้วยังมีแพ็คเกจอีกหลายประการ ที่ทำให้เกิดกระแสเบส และทำให้ α น้อยกว่า 1 เช่น (1) ประสิทธิภาพอิมิตเตอร์ (2) การรวมตัวในเนื้อสาร (volume recombination) และ (3) การรวมตัวที่ผิว (surface recombination) ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสเบสจะเขียนได้เป็น

$$I_B = I_{pE} + I_{vB} + I_{sB} \quad (1.4)$$

เมื่อ I_B คือ กระแสเบส

I_{pE} คือ ประสิทธิภาพอิมิตเตอร์

I_{vB} คือ กระแสเนื่องจากการรวมตัวในเนื้อสาร

I_{sB} คือ กระแสเนื่องจากการรวมตัวที่ผิว

เทอม β อาจจะได้ว่าเป็นอัตราส่วนระหว่างกระแสอิมิตเตอร์ ต่อกระแสเบสได้ ($I_C \cong I_E$) เมื่อถือว่า กระแสอิมิตเตอร์มีค่าใกล้เคียงกับกระแสอิเล็กตรอนที่ฉีดจากอิมิตเตอร์ (เนื่องจากไบอัสตรง), I_{nE} จึงเขียนใหม่ได้ว่า

$$\frac{1}{\beta} \cong \frac{I_B}{I_{nE}} = \frac{I_{pE}}{I_{nE}} + \frac{I_{vB}}{I_{nE}} + \frac{I_{sB}}{I_{nE}} \quad (1.5)$$

เมื่อแทนค่าเทอมต่าง ๆ ในสมการที่ (1.5) แล้วจะได้ว่า

$$\frac{1}{\beta} \cong \frac{\rho_e W_B}{\rho_p L_{pe}} + \frac{W_B^2}{2L_{nb}} + \frac{sA_s W_B}{2A_E D_{nb}} \quad (1.6)$$

เมื่อ ρ_e คือ พิกัดความต้านทานของส่วนอิมิตเตอร์

ρ_b คือ พิกัดความต้านทานในส่วนเบส

W_B คือ ความกว้างของเบส

L_{pe} คือ ระยะทางการแพร่ของโฮลในอิมิตเตอร์

L_{nb} คือ ระยะทางการแพร่ของอิเล็กตรอนในเบส

s คือ ความเร็วในการรวมตัวที่ผิว

A_s คือ พื้นที่แอฟเฟคทีฟในการรวมตัว

A_E คือ พื้นที่อิมิตเตอร์

D_{nb} คือ ค่าคงที่การแพร่ของอิเล็กตรอนในเบส

ในการทำให้ β มีค่าสูงที่สุดนั้น ทั้ง 3 เทอมในสมการที่ (1.6) จะต้องทำให้มีค่าต่ำที่สุด ซึ่งจะได้ คือ (1) ให้อายุของพาหะในทุกส่วนสูงที่สุด (2) ความกว้างของเบสจะต้องมีค่าต่ำที่สุด (3) พิกัดความต้านทานของส่วนอิมิตเตอร์ จะต้องต่ำกว่าส่วนเบสมาก ๆ (4) จะต้องลดให้การรวมตัวที่มีค่าต่ำที่สุด

จากสมการที่ (1.6) จะเห็นได้ว่า ความกว้างของเบส (W_B) เป็นเทอมที่มีความสำคัญมาก เมื่อแรงดันคอลเลกเตอร์เพิ่มขึ้น การขยายตัวของช่วงปลดพาหะเบสคอลเลกเตอร์ จะทำให้ความกว้างของเบสแคบลง หรือค่า β เพิ่มขึ้น ซึ่งปรากฏการณ์เช่นนี้เรียกว่า "base width modulation" และเป็นที่ทราบกันดีแล้วว่า อัตราการขยายกระแส (β) ของไบโพลาร์ทรานซิสเตอร์ จะลดลงที่กระแสคอลเลกเตอร์มีค่าต่ำและมีค่าสูง ในขณะที่กระแสคอลเลกเตอร์มีค่าต่ำนั้น อัตราการขยายกระแสตกลงเพราะ จุดศูนย์กลางการรวมตัวที่มีอยู่ที่รอยต่อเบสอิมิตเตอร์ จุดศูนย์กลางการรวมตัวเหล่านี้ จะทำให้เกิดกระแสซึ่งไม่เกี่ยวกับอัตราการขยาย, I_{RE} ดังนั้น ในกรณีที่กระแสมีค่าต่ำ ๆ (low level injection) สมการที่ (1.6) จะเขียนใหม่ได้เป็น

$$\frac{1}{\beta} = \frac{\rho_e W_B}{\rho_b L_{pe}} + \frac{W_B^2}{2L_{nb}^2} + \frac{sA_s W_B}{A_E D_{nb}} + \frac{I_{RE}}{I_E} \quad (1.7)$$

สมการที่ (1.7) จะใช้ได้เฉพาะที่กระแสต่ำ ๆ หรือปริมาณอิเล็กตรอนจากอิมิตเตอร์ (n_E) มีค่าต่ำมาก เมื่อเทียบกับโฮลซึ่งเป็นพาหะข้างมากในเบส ($p = N_A$) เมื่อกระแสเพิ่มขึ้นและปริมาณอิเล็กตรอนจากอิมิตเตอร์ มีค่ามากขึ้นเทียบได้กับโฮลในเบสเช่นนี้ ภาวะสมดุลย์ในเบสจะเสียไป วงจรภายนอกจะต้องจ่ายโฮลเข้ามาเพื่อรักษาสัมดุลย์ ลักษณะดังกล่าวจึงเสมือนพิกัด ความต้านทานของเบสลดลง ทำให้เทอมของประสิทธิภาพตกลงอย่างมาก สมการที่ถูกต้องในกรณีที่กระแสสูง (high level injection) สามารถเขียนได้ดังนี้

$$\frac{1}{\beta} = \frac{\rho_e W_B}{\rho_b L_{pe}} \left(1 + \frac{I_E W_B}{2qA_E D_{nb} N_A} \right) + \frac{W_B^2}{4L_{nb}^2} + \frac{sA_s W_B}{2A_E D_{nb}} \quad (1.8)$$

เมื่อ q คือ ประจุอิเล็กตรอน
และ N_A คือ ปริมาณสารเจือจุ่มรับในเบส

1.4 กระแสรั่วไหล และกระแสคอลเลกเตอร์สูงสุด

กระแสรั่วไหลที่รอยต่อคอลเลกเตอร์ เมื่ออิมิตเตอร์เปิดวงจร (I_{CBO}) สำหรับซิลิกอนทรานซิสเตอร์แล้ว จะเนื่องมาจากกระแสที่เกิดขึ้นในช่วงปลดพาหะ คือ

$$I_{CBO} = qeX_m A_c \quad (1.9)$$

เมื่อ e คือ อัตราการเกิดของพาหะ (generation rate)
 X_m คือ ความกว้างของช่วงปลดพาหะ
 A_c คือ พื้นที่คอลเลกเตอร์

กระแส I_{CBO} เป็นกระแสที่ไม่มีประโยชน์อันใดเลย เพราะจะทำให้เกิดการสูญเสียโดยเปล่า และกระแสดังกล่าวนี้อาจเพิ่มขึ้นค่อนข้างรวดเร็ว เมื่ออุณหภูมิเพิ่มขึ้นอีกด้วย (ประมาณ 2 เท่าต่อทุก ๆ 15°C) ในการออกแบบ จะต้องให้กระแสรั่วไหลนี้ต่ำที่สุด ซึ่งอาจทำได้โดยการลดความกว้างของช่วงปลดพาหะ ด้วยวิธีการเพิ่มความหนาแน่นสารเจือ ในส่วนคอลเลกเตอร์ให้สูงขึ้น นอกจากนี้ จะต้องออกแบบให้พื้นที่คอลเลกเตอร์ให้เล็กที่สุดด้วย

พารามิเตอร์เกี่ยวกับกระแสรั่วไหล ที่พบเห็นกันบ่อย ๆ เช่น I_{CES} และ I_{CEO}

กระแส I_{CES} เป็นกระแสรั่วไหลที่วัดเมื่อ เบสต่อถึงกับส่วนอิมิตเตอร์ และปกติแล้ว I_{CES} จะมีความมากกว่า I_{CBO} เล็กน้อย เพราะ I_{CBO} เป็นกระแส เนื่องมาจากพาหะข้างน้อยในเบสที่ไหลในกรณีอิมิตเตอร์เปิดวงจร แต่เมื่ออิมิตเตอร์และเบสลัดวงจร รวบรวมกัน ศักย์สัมผัสจะลดลงทำให้ไอเลกตรอน บางส่วนไหลได้ ทำให้กระแสมากขึ้น ส่วน I_{CEO} นั้น เป็นกระแสรั่วไหลคอลเลกเตอร์-อิมิตเตอร์ เมื่อเบสเปิดวงจร ในลักษณะเช่นนี้รอยต่อเบสคอลเลกเตอร์ จะได้รับไบอัสกลับ และรอยต่อเบสอิมิตเตอร์จะได้รับไบอัสตรง กระแสที่ไหลในสภาวะนี้ ก็เช่นเดียวกับสมการที่

(1.1) ดังนั้น เมื่อแทน $I_C = I_E = I_{CEO}$ แล้ว

$$I_{CEO} = I_{CBO} + \alpha I_{CEO} \quad (1.10)$$

$$\text{หรือ } I_{CEO} = \frac{I_{CBO}}{1 - \alpha} \quad (1.11)$$

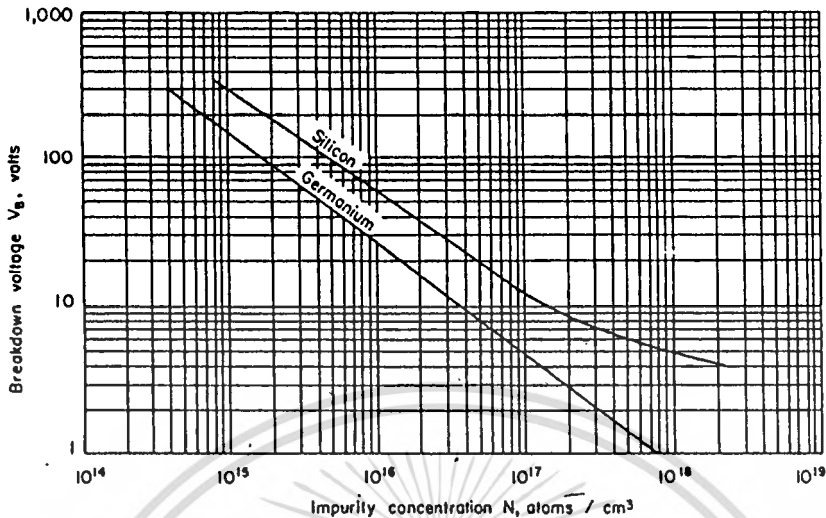
กระแสคอลเลคเตอร์สูงสุด (I_{Cmax}) เป็นพารามิเตอร์ที่สำคัญมาก อีกประการหนึ่ง เพราะจะเป็นส่วนกำหนดถึงการจ่ายกำลังของทรานซิสเตอร์ ในขณะเดียวกัน กระแสจะเป็นปฏิกิริยาตรงกับพื้นที่หน้าตัดของอิมิตเตอร์ การออกแบบให้ทนกระแสได้มาก ก็หมายความว่า พื้นที่ต้องมีขนาดใหญ่ ค่าความจุไฟฟ้าของรอยต่อก็มีค่าสูง การตอบสนองทางความถี่ก็มักจะไม่ดี ข้อจำกัดเหล่านี้ จะเป็นข้อกำหนดหน้าที่หลักของทรานซิสเตอร์ ซึ่งสมการของกระแสคอลเลคเตอร์สูงสุดนั้น จะเขียนได้ ดังนี้

$$I_{Cmax} = \frac{A_E \cdot 2qD_{nb} N_B(0)}{\alpha W_B} \quad (1.12)$$

เมื่อ $N_B(0)$ คือ ความหนาแน่นอะตอมสารเจือผู้รับ ในเบสที่รอยต่ออิมิตเตอร์

1.5 ข้อพิจารณาเกี่ยวกับแรงดันพังทะลาย

ดังที่กล่าวไปแล้วในหัวข้อที่ 1.1 ทรานซิสเตอร์ที่พึงประสงค์นั้น จะต้องทนแรงดันในช่วงใช้งานได้เป็นอย่างดี ในหัวข้อนี้จะพิจารณาถึงพารามิเตอร์ และข้อจำกัดความเกี่ยวกับการทนแรงดันของไบโพลาร์ทรานซิสเตอร์ ที่สร้างขึ้นโดยการแพร่ทับซ้อน (double diffusion techniques) ซึ่งพิชิตความต้านทานในส่วนคอลเลคเตอร์จะมีค่าสูงสุด แรงดันพังทะลายคอลเลคเตอร์-เบส ในกรณีที่มีอิมิตเตอร์เปิดวงจรนั้น จะมีโอกาสเกิดขึ้นได้ 2 กรณี คือ 1) เกิดอะวาลันซ์ 2) เกิดการพัลส์ทูล์ แล้วแต่จะถึงแรงดันค่าไหนก่อน แรงดันพังทะลายอะวาลันซ์นั้นจะกำหนดได้ด้วย ความหนาแน่นของสารเจือ ด้านที่มีความหนาแน่นต่ำกว่าของ พี-เอ็น ไคโอด และจะหาได้จากกราฟรูปที่ 1.2



รูปที่ 1.2 แรงดันพังทะลายอะวาลันซ์และความหนาแน่นสารเจือ [2]

ลักษณะการพังทลายขึ้นนั้น จะเกิดขึ้นเมื่อช่วงปลอดพาหะขยายตัวเข้ามาในเบส จนครอียดอิมิตเตอร์ และเมื่อเพิ่มแรงดันขึ้นอีก แรงดันครอียดอิมิตเตอร์จะเพิ่มขึ้น จนถึงแรงดันพังทะลายของรอยต่อ (V_{EBO}) กระแสจำนวนมากจะไหล และทำให้เกิดพังทะลายของรอยต่อเบส-คอลเลคเตอร์ ในกรณีเช่นนี้

$$V_{CBO} = V_{PT} + V_{EBO} \quad (1.13)$$

เมื่อ V_{CBO} คือ แรงดันพังทะลายคอลเลคเตอร์-เบส

V_{PT} คือ แรงดันพังทลาย ; ($V_{PT} = qN w_B^2 / 2k\epsilon_0\epsilon_r$)

V_{EBO} คือ แรงดันพังทะลายอะวาลันซ์ ของเบส-อิมิตเตอร์

สำหรับทรานซิสเตอร์ที่สร้างจากผลึกสารกึ่งตัวนำแบบอีพีแทกเซียสนั้น ชั้นอีพีแทกเซียส มักจะไม่หนานัก และขณะเดียวกันความต้านทานของชั้นฐานรองมีค่าต่ำมาก ในกรณีเช่นนี้ ถ้าหากแรงดันยังไม่ถึงแรงดันอะวาลันซ์ และช่วงปลอดพาหะขยายเข้าไปในคอลเลคเตอร์ จนถึงชั้นฐานรอง ก็จะทำให้เกิดการพังทะลายขึ้น และแรงดันพังทะลายขณะนั้น หาได้จาก

$$V_{CBO} = \frac{W}{X_{MB}} \left(2 - \frac{W}{X_{MB}} \right) V_B \quad (1.14)$$

เมื่อ w_e คือ ความหนาของชั้นอีพิตาเซียล จากระยะรอยต่อคอลเลคเตอร์ลงไปถึงชั้นฐานรอง

x_{mB} คือ ความกว้างของช่วงปลอดพาหะเมื่อให้แรงดันไบอัสกลับ V_B

V_B คือ แรงดันพังทะลายอะวาลันซ์

ซึ่งในทางปฏิบัติ นั้น สาเหตุเนื่องมาจากคุณสมบัติของวัสดุ และความสกปรกเนื่องจากการแพร่สารเจือ มักจะทำให้แรงดันพังทะลายต่ำกว่าค่าที่หาได้จากทฤษฎี ในกรณีของวงจรแบบอิมิตเตอร์ร่วมและเบสปล่อยลอย แรงดันพังทะลายก็คือ แรงดันพังทะลายคอลเลคเตอร์-อิมิตเตอร์ (V_{CEO}) ซึ่งเป็นผลเนื่องจาก collector multiplication factor (M) ที่เพิ่มขึ้น จนทำให้ αM มีค่าเป็น 1 ซึ่งแรงดันในขณะนี้จะ เป็น V_{CEO} ดังนั้น

$$M = \frac{1}{\alpha} = \frac{1}{1 - (V_{CEO}/V_{CBO})^n} \quad (1.15)$$

$$\text{หรือ } V_{CEO} = (1 - \alpha)^{1/n} V_{CBO} \quad (1.16)$$

และถ้าหาก เข้าใกล้ 1 จะทำให้ประมาณสมการ (1.16) ได้เป็น

$$V_{CEO} = \frac{V_{CBO}}{n\sqrt[n]{\beta}} \quad (1.17)$$

เมื่อ n คือ ค่าคงที่ และสำหรับซิลิกอนชนิดเอ็น จะมีค่าเท่ากับ 4 จากสมการที่ (1.17) นี้จะเห็นว่า การที่จะทำให้แรงดันพังทะลายคอลเลคเตอร์-อิมิตเตอร์ ให้สูงได้นั้น จะต้องทำให้แรงดันพังทะลายคอลเลคเตอร์-เบส สูงเสียก่อน ในขณะเดียวกันอัตราการขยายกระแส (β) ก็ไม่ควรจะสูงมากนัก

1.6 แรงดันอิมิตวอิมิตเตอร์ และคอลเลคเตอร์

คุณสมบัติสำคัญอย่างหนึ่งที่จะต้องพิจารณาเมื่อ ต้องการให้ทรานซิสเตอร์ทำงานในลักษณะของสวิตช์ แบบอิมิตเตอร์ลงกราวด์ คือ แรงดันอิมิตวอิมิตเตอร์หรือแรงดันอิมิตวอิมิตเตอร์ และแรงดันอิมิตวอิมิตเตอร์ (คอลเลคเตอร์) โดยค่าจำกัดความแล้ช่วงอิมิตวอิมิตเตอร์คือ สภาวะที่ทั้งรอยต่อเบส-อิมิตเตอร์ และรอยต่อเบส-คอลเลคเตอร์ได้รับไบอัสตรง กระแสเบส (I_B) ที่ไหลจะมีค่ามากกว่า I_C/β ปริมาณของกระแสคอลเลคเตอร์นั้น ส่วนใหญ่จะถูกบังคับจากวงจรภายนอก ในสภาวะนี้แรงดันอินพุต V_{BE} ก็คือ

$$V_{BE(sat)} = \frac{kT}{q} \ln \frac{|I_E| + |\alpha_R I_C|}{|I_{EBO}|} + I_B r'_B \quad (1.18)$$

เมื่อ $V_{BE(sat)}$ คือ แรงดันอิมิตวอิมิตเตอร์

α_R คือ อัตราการขยายกระแสเบสร่วมเมื่อคอลเลคเตอร์ทำหน้าที่เป็นอิมิตเตอร์

I_B คือ กระแสเบส

r'_B คือ ความต้านทานในส่วนเบส

I_{EBO} คือ กระแสอิมิตวอิมิตย้อนกลับ เบส-อิมิตเตอร์

และในขณะเดียวกัน แรงดันอิมิตวอิมิตคอลเลคเตอร์ก็คือ

$$V_{CE(sat)} = \frac{-kT}{q} \ln \frac{\alpha_R [1 - I_C(1 - \alpha)/\alpha I_B] + I_E r_{SE} + I_C r_{SC}}{1 + I_C(1 - \alpha_R)/I_B} \quad (1.19)$$

เมื่อ r_{SC} คือ ความต้านทานในส่วนคอลเลคเตอร์

r_{SE} คือ ความต้านทานในส่วนอิมิตเตอร์

ลักษณะโครงสร้างแบบפלانาร์ ค่า α_R ปกติมักจะมีค่าต่ำ ($\alpha_R \approx 0.1$) ความต้านทานอนุกรมในอิมิตเตอร์มักจะมีค่าต่ำ และจาก $\beta = \alpha/(1 - \alpha)$ แล้ว สมการที่ (1.19) จะเขียนได้เป็น

$$V_{CE(sat)} = \frac{-kT}{q} \ln(0.1) \frac{[1 - I_C/\beta I_B]}{[1 + I_C/I_B]} + I_C r_{SC} \quad (1.20)$$

ซึ่งสมการที่ (1.19) และ (1.20) นั้นเป็นขนาดของแรงดันอิมิต์ว ซึ่งใช้กับทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น ส่วนชนิด พี-เอ็น-พี นั้นกลับเครื่องหมายเป็นตรงกันข้าม

1.7 ข้อพิจารณาทางค่านความถี่

จากการวัดการทดลองและการวิเคราะห์ทางทฤษฎีของ ไบโพลาร์ทรานซิสเตอร์พบว่า พารามิเตอร์ต่าง ๆ ซึ่งเกี่ยวข้องกับกระแสสลับ จะมีการเปลี่ยนแปลงไปตามความถี่ ทั้งนี้เนื่องจากผลของเวลาในการเคลื่อนตัว (transit time) และค่าความจุไฟฟ้าต่าง ๆ ที่มีค่ามากขึ้น เมื่อพิจารณาที่ความถี่สูงขึ้น จากกระแสอิมิตเตอร์จนกลายเป็นกระแสคอลเลคเตอร์นั้น ประจุพาหะจะต้องเสียเวลาต่าง ๆ ดังนี้

- 1) เคลื่อนที่ในส่วนอิมิตเตอร์
- 2) เคลื่อนที่ในส่วนเบส
- 3) เคลื่อนที่ข้ามช่องปลอดพาหะ เบส-คอลเลคเตอร์
- 4) เคลื่อนที่ในส่วนคอลเลคเตอร์

การศึกษาเกี่ยวกับอัตราการขยายกระแสเบสรวม (α) และความถี่ในการทำงาน พบว่า ในขณะที่ความถี่ต่ำ α ก่อนข้างจะมีค่าคงที่โดยให้ค่าเป็น α_0 เมื่อความถี่สูงขึ้น ค่าของ α จะเริ่มตกลง ณ. ที่ขนาดของ α ลดลงเป็น $0.707 \alpha_0$ ความถี่นี้จะเรียกว่า ความถี่คัทออฟของ (alpha cutoff frequency, $f_{\alpha b}$) ส่วนเทอมอัตราการขยายกระแสอิมิตเตอร์รวม (β) จะมีความสัมพันธ์อย่างใกล้ชิดกับ α ซึ่งเมื่อพิจารณาให้สัมพันธ์กับความถี่ จะได้

$$\beta = \frac{\beta_0}{1 + j\omega/(1 - \alpha_0)\omega_{\alpha b}} \quad (1.21)$$

เมื่อ β_0 และ α_0 คือ อัตราการขยายกระแสในช่วงความถี่ต่ำ
 $\omega_{\alpha b}$ คือ ความถี่คัทออฟของ α

ที่ขนาดของ β ในสมการที่ (1.21) ลดลงเป็น 0.7078₀ ความถี่นี้จะเรียกว่า ความถี่เบต้าคัทออฟ ($\omega_{\alpha e}$) ซึ่ง

$$\omega_{\alpha e} = (1 - \alpha_0) \omega_{\alpha b} \quad (1.22)$$

ที่ความถี่คัทออฟระหว่าง I_C และ I_E ควรจะเป็น 45° แต่จากการวัดจริง ๆ แล้ว ปรากฏว่า จะได้มุมที่แตกต่างออกไป จึงต้องมี phase correction factor เข้ามายกเพื่อให้ถูกต้องมากขึ้น และสำหรับทรานซิสเตอร์แบบยูนิฟอร์มเบสแล้ว จะได้

$$\omega_{\alpha e} = 0.82 (1 - \alpha_0) \omega_{\alpha b} \quad (1.23)$$

เมื่อพิจารณาที่ความถี่ $\omega > \omega_{\alpha e}$ แล้ว สมการที่ (1.21) จะเขียนได้เป็น

$$\beta = \frac{0.82 \alpha_0 \omega_{\alpha b}}{j\omega} \quad (1.24)$$

สมการที่ (1.24) จะแสดงให้เห็นว่า เมื่อความถี่สูงขึ้นขนาดของ β จะลดลงในอัตรา 6dB/octave จนในที่สุดก็จะถึงความถี่ที่ $\beta = 1$ ซึ่งความถี่นี้เรียกว่า current-gain bandwidth frequency, ω_T ; ($\omega_T = 2\pi f_T$) เมื่อแทนค่ากลับในสมการที่ (1.24) แล้วจะได้ว่า

$$\omega_T = 0.82 \alpha_0 \omega_{\alpha b} \quad (1.25)$$

หรือในกรณีของวงจรอิมิตเตอร์รวม ก็จะใช้ความสัมพันธ์ระหว่าง สมการที่ (1.24) และ (1.25) ซึ่งจะได้ว่า เมื่อความถี่ $\omega_{\alpha e} < \omega < \omega_T$ แล้ว f_T สามารถที่จะหาได้จาก

$$f_T = \beta f \quad (1.26)$$

จากเวลาหน่วงของสัญญาณ (signal delay time) ในส่วนต่าง ๆ ของทรานซิสเตอร์ ดังที่ได้อธิบายไปแล้ว จะสรุปได้ว่า

$$\frac{1}{\omega_{\alpha b}} = \frac{1}{\omega_e} + \frac{1}{\omega_b} + \frac{1}{\omega_d} + \frac{1}{\omega_c} \quad (1.27)$$

เมื่อ $\frac{1}{\omega_e}$	คือ	เวลาหน่วงในอิมิตเตอร์
$\frac{1}{\omega_b}$	คือ	เวลาหน่วงในเบส
$\frac{1}{\omega_d}$	คือ	เวลาเนื่องจากการข้ามรอยต่อเบส-คอลเลคเตอร์
$\frac{1}{\omega_c}$	คือ	เวลาหน่วงในคอลเลคเตอร์

เมื่อแทนค่าเทอมต่าง ๆ ในสมการที่ (1.27) จะได้ว่า

$$\frac{1}{\omega_{ab}} = r_e C_{Te} + \frac{W_B^2}{2.43 D_{nb}} + \frac{X_m}{2V_{SC}} + r_{SC} C_{Te} \quad (1.28)$$

จากสมการที่ (1.28) เทอมแรกสุดคือ เวลาหน่วงในอิมิตเตอร์ซึ่งเป็นผลคูณของความต้านทานที่รอยต่อ (r_e) และค่าความจุไฟฟ้าของรอยต่อ (C_{Te}) ซึ่ง นั้น จะหาได้จากสมการ

$$r_e = \frac{kT}{qI_E} \quad (1.29)$$

ส่วนค่าความจุไฟฟ้าที่รอยต่อนั้น จะหาได้โดยถือว่า รอยต่อเป็นแบบขั้วมันโค โดยถือเอาความหนาแน่นสารเจือในเบสด้านขอบของอิมิตเตอร์ (N_B) ภายใต้การให้ไบอัสตรง จึงจะได้

$$C_{Te} = A_E \sqrt{\frac{q \epsilon_r \epsilon_0 N_B(0)}{V_T}} \quad (1.30)$$

เมื่อ A_E คือ พื้นที่อิมิตเตอร์และถือว่า แรงดันตกคร่อมรอยต่อขณะไบอัสตรงนี้มีค่าประมาณ $V_T/2$ เพื่อที่จะลดผลให้ $1/\omega_e$ มีค่าต่ำที่สุด ทั้ง r_e และ C_{Te} จะต้องมีความต่ำซึ่งทำได้โดยให้กระแสมีค่ามากในขณะใช้งาน การออกแบบต้องให้พื้นที่อิมิตเตอร์มีขนาดเล็ก และหลีกเลี่ยงความต้านทานในเบสมีค่าสูง (ให้ N_B มีค่าต่ำ)

เทอมที่ 2 ในสมการที่ (1.28) คือเวลาในการข้ามเบสของพาหะ ซึ่งจะขึ้นอยู่กับความกว้างของเบสและความเร็วในการเคลื่อนที่ข้ามไป ซึ่งโดยสรุปก็คือ

$$\frac{1}{\omega_b} = \frac{W_B^2}{2.43D_{nb}} \quad (1.31)$$

ปัจจัยที่สำคัญมากในเทอมที่ 2 นี้ก็คือ ความกว้างของเบส ทรานซิสเตอร์ใช้งานความถี่สูงนั้นเบสจะต้องบางมาก ๆ (ในขอบเขตของแรงดันพัลส์ทรู และแรงดันพังทะลาย V_{CBO}) และตรรกะนี้ทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น จะได้เปรียบมากกว่าชนิด พี-เอ็น-พี เพราะ $D_{nb} > D_{pb}$ ที่รอยต่อเบส-คอลเลคเตอร์ จะมีความเข้มข้นไฟฟ้าสูงมาก เพราะการไบอัสกลับที่รอยตอดังกล่าว ความเร็วครีฟของพาหะจะแปรผันตรงกับความเข้มข้น จนเมื่อความเร็วสูงสุดค่าหนึ่ง (limiting velocity) ความเร็วของพาหะจะไม่เพิ่มขึ้นอีก แม้ว่าความเข้มข้นไฟฟ้าจะเพิ่มขึ้นก็ตาม ในซิลิกอนพบว่า scattering-limit velocity (v_{SC}) มีค่าประมาณ 8.5×10^6 cm/sec เมื่อความเข้มข้นไฟฟ้ามากกว่า 10,000 volts/cm เมื่อความกว้างของส่วนปลดคพาหะเป็น x_m เวลาในการข้ามช่วงปลดคพาหะ (t_d) ก็คือ

$$t_d = \frac{x_m}{v_{SC}} \quad (1.32)$$

จากการศึกษาของ Early [2] พบว่า เวลาหน่วงของสัญญาณจะมีค่าเป็น $t_d/2$ หรือ

$$\frac{1}{\omega_d} = \frac{x_m}{2v_{SC}} \quad (1.33)$$

การทำให้ $1/\omega_d$ มีค่าต่ำนั้นจะต้องลด x_m ให้ต่ำลง ซึ่งจะต้องใช้คอลเลคเตอร์ที่พิชิตความต้านทานต่ำ

เวลาหน่วงในคอลเลคเตอร์นั้น จะเนื่องมาจากการประจุตัวเก็บประจุรอยต่อ C_{Te} ผ่านความต้านทานอนุกรมต่าง ๆ คือ r_{SE}, r_e และ r_{SC} แต่เนื่องจาก C_{Te} ถูกคร่อมด้วย และ r_{SE} มักมีค่าต่ำมาก ดังนั้น

$$\frac{1}{\omega_c} = r_{SC} C_{Te} \quad (1.34)$$

เนื่องจาก $r_{SC} = \rho_c l / A_c$ และ $C_{TC} = A_c / \sqrt{\rho_c}$ ดังนั้น ผลคูณของ $r_{SC} C_{TC}$ จึงขึ้นอยู่กับ ρ_c เท่านั้น โดยไม่ขึ้นอยู่กับพื้นที่แต่อย่างใด ถ้าหากพิจารณาความต้านทานของคอลเลกเตอร์ (ρ_c) มีค่าสูงก็จะทำให้ $1/\omega_c$ เพิ่มขึ้น แต่การเพิ่มแรงดันคอลเลกเตอร์ขึ้น จะทำให้ $1/\omega_c$ ลดลงได้ เพราะ C_{TC} ลดลง

ในการที่จะหาความถี่คัทออฟ (ω_{ab}) สูงสุดนั้น เทอมต่าง ๆ ในสมการที่ (1.28) จะต้องมียกค่าที่สุด และได้กล่าวไปแล้ว ในหัวข้อของสมการ (1.29)-(1.34) และจากสมการที่ (1.23) นั้น ถ้าหากจะหาความถี่คัทออฟ กรณีสัมผัสรวม (ω_{ae}) มีค่าสูงนั้น นอกจาก ω_{ab} จะมีค่าสูงแล้ว α_0 ก็ควรจะมียกค่าด้วย

จากสมการที่ (1.25) และสมการที่ (1.28) เราสามารถที่จะพิจารณาถึงความถี่ได้ดังนี้

$$\frac{1}{f_T} = \frac{2\pi}{0.82\alpha_0} \left(r_{eC} + \frac{w_B^2}{2.43D_{nb}} + \frac{x_m}{2v_{sc}} + r_{SC}C_{TC} \right) \quad (1.35)$$

ในการออกแบบเพื่อให้ได้ f_T สูงสุดนั้น ได้กล่าวไปแล้วในหัวข้อที่ผ่านมา อย่างไรก็ตาม ในการออกแบบจะต้องมีข้อจำกัดอย่างอื่น ๆ เข้ามาเกี่ยวข้องเช่น กระแส, แรงดันพังทะลาย, ความต้านทานของเบส, และแรงดันอิ่มตัว เป็นต้น ดังนั้นในการออกแบบเพื่อให้ได้สูงสุด ควรพิจารณาถึงข้อจำกัดดังนี้

- 1) พื้นที่อิมิตเตอร์ต้องมีค่าน้อยที่สุด ในปริมาณกระแสที่กำหนดเพื่อลดค่าความจุไฟฟ้าของรอยต่อ
- 2) เบสจะต้องบางมากเพื่อให้เวลาข้ามเบสเร็วที่สุด ในขณะที่สามารถจะทนแรงดันได้ในช่วงที่ต้องการ

เมื่อพิจารณาทรานซิสเตอร์ในลักษณะของเนตเวิร์กแบบ 4 ขั้ว (four terminal network) แล้ว การออกแบบให้ทรานซิสเตอร์มี f_T สูงสุดนั้นยังไม่เพียงพอ ที่จะให้ทรานซิสเตอร์มีการขยายกำลังให้สูงสุด ซึ่งจากการวิเคราะห์ในกรณีที่มีการสมพงษ์ (match) ทั้งเอาต์พุตและอินพุตแล้ว สำหรับวงจรแบบอิมิตเตอร์กราวด์จะได้ว่า

$$G_e = \frac{f_T}{8 \pi f^2 r'_B C_c} \quad (1.36)$$

เมื่อ	f_T	คือ	current-gain bandwidth frequency
	f	คือ	ความถี่ใช้งาน
	r'_B	คือ	ความต้านทานของเบส
	C_c	คือ	ค่าความจุไฟฟ้าคอลเลคเตอร์
	G_e	คือ	อัตราขยายทางกำลัง

จากสมการที่ (1.36) จะเห็นว่า นอกจาก f_T แล้วเทอมของ $r'_B C_c$ จะมีความสำคัญในการกำหนด อัตราการขยายทางกำลังที่ความถี่สูง r'_B นั้นเป็นความต้านทานของเบส ซึ่งสามารถจะลดให้มีค่าทำได้ โดยการควบคุมความหนาแน่นสารเจือในเบส และเลือกแบบโครงสร้างทางเรขาคณิตของเบสให้เหมาะสม (ซึ่งอาจดูตัวอย่างได้จากภาคผนวก บทที่ 3 หัวข้อที่ 3.3) เทอม C_c นั้นเป็นค่าความจุไฟฟ้าของรอยต่อซึ่งพิจารณาจาก $C_c = C_{Tc} + C_{Dc}$ เมื่อ C_{Tc} เป็นค่าความจุไฟฟ้า เนื่องจากความกว้างของส่วนปลดพาหะ โดยพิจารณาพื้นที่แอฟเฟคตีฟประมาณ เท่ากับ พื้นที่อิมิตเตอร์และส่วนที่ครอบคลุมด้วยขั้วไฟฟ้าของเบสเท่านั้น ส่วน C_{Dc} เป็นค่าความจุไฟฟ้าเนื่องจากการเปลี่ยนแปลงของช่วงปลดพาหะ และถือเป็น diffusion capacitance ซึ่งจะสามารถหาได้จาก

$$C_{Dc} = \frac{I_{E B} W_B}{3 D_{nb}} \cdot \frac{\partial W_B}{\partial V_C} \quad (1.37)$$

เมื่อพิจารณาที่ความถี่ $f = f_T$ จากสมการที่ (1.36) จะได้ว่า

$$G_e = \frac{1}{8 \pi f_T r'_B C_c} ; f = f_T \quad (1.38)$$

จากสมการที่ (1.38) แม้ว่าอัตราการขยายกระแส (β) จะตกลงเป็น 1 แล้วก็ตาม แต่อัตราการขยายทางกำลังก็ยังมีอยู่ เพราะอัตราส่วนของความต้านทานขาออก (output impedance)

dance) ต่อความต้านทานขาเข้า (input impedance) ยังคงมีค่ามากกว่า 1 ซึ่งจากสมการนี้ถ้าพิจารณาง่าย ๆ แล้วจะเห็นว่า ความต้านทานขาออกก็คือ $1/8 f_T C_C$ และ ความต้านทานขาเข้าก็คือ r_B' ดังนั้น ที่ความถี่ f_T นี้ ทรานซิสเตอร์ยังสามารถที่จะทำงานได้อยู่ และถ้าหากให้ความถี่สูงขึ้น จนอัตราการขยายทางกระแสตกลงเป็น 1 นั้น ความถี่ดังกล่าวนี้จะถือว่า เป็นความถี่ทำงานสูงสุดของทรานซิสเตอร์ (f_{max}) โดยการแทนค่าสมการที่ (1.36) จะได้

$$f_{max} = \sqrt{\frac{f_T}{8 r_B' C_C}} \quad (1.39)$$

จากสมการที่ (1.39) จะเห็นว่า f_{max} จะแปรผันโดยตรงกับ f_T และ $1/r_B' C_C$ ในเทอมของ f_T จากสมการที่ (1.35) นั้น ค่าของ $r_{SC} C_{Te}$ มักจะถือว่ามีความค่ามากและตัดทิ้งได้ จากสมการที่ (1.34) และ (1.39) อธิบายได้ว่า

$$f_{max} \propto \frac{1}{r_B' C_C (1/\omega_e + 1/\omega_b + 1/\omega_d)} \quad (1.40)$$

เมื่อเราถือว่าโครงสร้างเป็นแบบยูนิฟอร์มเบส ความคล่องตัวเฉลี่ยของพาหะในเบสเป็น μ และปริมาณความหนาแน่นเฉลี่ยของสารเจือในเบสเป็น N_B ในขณะที่เบสมีความหนา w_B ความต้านทานของส่วนเบสจึงเป็นส่วนสัดส่วนกับ $1/\mu N_B w_B$ เทอมของ μ ยังเป็นส่วนสัดส่วนกับ N_B อีกด้วย โดยการประมาณที่เหมาะสมจะได้ว่า r_B' แปรผันกับ $1/N_B^{0.72} w_B$ ในขณะที่ค่าความจุไฟฟ้าทางคอลเลกเตอร์แปรผันกับ $A_C/\sqrt{\rho_C}$ และค่าความจุไฟฟ้าทางอิมิตเตอร์จะเป็นส่วนสัดส่วนกับ $A_E \sqrt{N_B}$ ดังนั้นในเทอมแรกสุดของสมการ (1.40) จึงได้

$$r_B' C_C r_{eC} C_{Te} \propto \frac{A_E A_C N_B^{0.22}}{w_B I_E \sqrt{\rho_C}} \quad (1.41)$$

การลดค่าต่าง ๆ ให้อต่ำลง เพื่อ f_{max} จะได้สูงขึ้น ข้อพิจารณาประการแรกก็คือ การลดค่า A_E และ A_C การแพร่เจือเบสอย่างวงเจืออาจจะช่วยได้ แต่ไม่มีผลมากนัก และการเพิ่ม

I_E จะทำให้ r_E ลดลง เมื่อพิจารณาถึงเทอมสองในสมการ (1.40) จะเห็นว่า

$$\frac{r'_{BC}}{\omega_B} \propto \frac{A_{CB} W_B}{\bar{N}_B^{0.44} \sqrt{\rho_C}} \quad (1.42)$$

จะเห็นว่าการลดลงของสัดส่วนนี้ทำได้โดย ให้ความกว้างของเบสแคบ และให้ความหนาแน่นของสารเจือในส่วนเบสมีค่าสูง สำหรับเทอมที่สามในสมการ (1.40) นั้น

$$\frac{r'_{BC}}{\omega_d} \propto \frac{A_C}{\bar{N}_B^{0.72} W_B} \quad (1.43)$$

การที่จะให้เทอม $\bar{N}_B^{0.72} W_B$ มีค่ามากนั้น มักจะพิจารณาเทอม $\bar{N}_B^{0.72}$ และทำได้โดย การแพร่ให้ความหนาแน่นของสารเจือในเบสมีค่าสูง

ในการออกแบบทรานซิสเตอร์เพื่อให้ได้ f_{max} สูงสุดนั้น ควรคำนึงถึงหลักต่อไปนี้

- 1.) ความกว้างของเบสควรมีค่าต่ำที่สุด ในขณะที่เดียวกันก็ควรคำนึงถึงการพัลส์ทรูด้วย
- 2.) พื้นที่อิมิตเตอร์และพื้นที่คอลเลกเตอร์ จะต้องมีความน้อย เพื่อจะลดผลของค่าความจุไฟฟ้าที่รอยต่อ แต่จะทำให้ทรานซิสเตอร์ทนกระแสสูงสุดได้ต่ำลง
- 3.) ลดความต้านทานแผ่นในเบสให้ต่ำที่สุด โดยการแพร่เจือให้มีปริมาณอัตราสารเจือสูง ผลดังกล่าวนี้ จะทำให้ประสิทธิภาพอิมิตเตอร์ลดลง
- 4.) พิกัดความต้านทานในส่วนคอลเลกเตอร์สูง แต่ก็ต้องคำนึงถึงความต้านทานอนุกรมที่จะเพิ่มขึ้นด้วย

1.8 ตัวอย่างการออกแบบในการสร้าง

จากหัวข้อที่ 1.3-1.6 จะเห็นได้ว่าพารามิเตอร์ ที่จะกำหนดคุณสมบัติของทรานซิสเตอร์นั้น มีความเกี่ยวเนื่องกัน การที่จะออกแบบให้ทรานซิสเตอร์มีคุณสมบัติ ที่ดีเลิศทุกประการนั้น ทำไม่ได้ ในการออกแบบจึงต้องพิจารณาพารามิเตอร์ที่เกี่ยวข้องสำคัญ ๆ ทำให้ทรานซิสเตอร์ที่ออกแบบนั้น มีความเหมาะสมกับงานเฉพาะอย่าง เช่น ทรานซิสเตอร์ทนกำลังสูง ทรานซิสเตอร์ใช้

งานความถี่สูงหรือทรานซิสเตอร์ที่ใช้งานเป็นสวิตช์ เป็นต้น ในหัวข้อนี้จะเสนอแนวทางการออกแบบในการสร้างทรานซิสเตอร์ เอ็น-พี-เอ็น พลาแนรีอีพิตอกเซียล โดยเน้นให้เป็นทรานซิสเตอร์ใช้งานทั่ว ๆ ไป (general purpose) ซึ่งจะกำหนดคุณสมบัติเบื้องต้นดังนี้

$$V_{CEO} = 40 \text{ โวลต์}$$

$$h_{FE} = 50-100 \text{ (ที่ } V_{CE} = 10 \text{ V., } I_C = 500 \text{ mA)}$$

$$f_T > 300 \text{ MHz (ที่ } I_C = 10 \text{ mA., } V_{CE} = 10 \text{ V)}$$

ในการออกแบบจะเป็นไปตามลำดับขั้นตอนต่อไปนี้

- 1.) จากค่า V_{CEO} เราสามารถหาค่า V_{CBO} ได้ โดยอาศัยความสัมพันธ์ จากสมการที่ (1.17) คือ

$$V_{CEO} = \frac{V_{CBO}}{\sqrt[n]{\beta}} ; n = 4$$

เมื่อแทนค่า

$$V_{CBO} = 40 \times \sqrt[4]{50}$$

$$= 106 \text{ โวลต์}$$

- 2.) ถือว่าการพังทลายของรอยต่อคอลเลกเตอร์ เบส เกิดจากแรงดันอะวาลันซ์ จากกราฟในรูปที่ 1.2 เราสามารถหาค่าความหนาแน่นสารเจือ (N_D) ได้

$$N_D = 4.5 \times 10^{15} \text{ อะตอม/ลบ.ซม.}$$

- 3.) จากความหนาแน่นสารเจือในส่วนคอลเลกเตอร์ จะสามารถหาพิกัดความต้านทานของส่วนคอลเลกเตอร์ได้ จากความสัมพันธ์

$$\begin{aligned} \rho_c &= 1/q\mu N_C ; N_D = N_C \\ &= 1/(1.6 \times 10^{-19} \times 1350 \times 4.5 \times 10^{15}) \\ &= 0.972 \text{ โอห์ม-ซม.} \end{aligned}$$

ในการสร้างจากผลึกสารกึ่งตัวนำ อีพิตอกเซียลนั้น ชั้นอีพิตอกเซียลจะต้องมีพิกัดความต้านทาน เท่ากับ 0.972 โอห์ม-ซม. ส่วนชั้นฐานรองนั้น มักจะให้พิกัดความต้านทานต่ำมาก ๆ

และโดยทั่ว ๆ ไป จะต่ำกว่า 0.01 โอห์ม-ซม.

4.) หาด ความกว้างของช่วงปลอดพาหะ โดยสมมติให้การไบอัสกลับ มีแรงดันสูงสุด เท่ากับ V_{CE0} ; 40 โวลต์

$$X_m = \sqrt{\frac{2\epsilon_r \epsilon_0 V}{q N_c}}$$

$$= \sqrt{\frac{2 \times 12 \times 8.85 \times 10^{-14} \times 40}{1.6 \times 10^{-19} \times 4.5 \times 10^{15}}}$$

$$= 3.4 \text{ ไมครอน}$$

5.) กำหนดให้ ความลึกของรอยต่ออิมิตเตอร์ ประมาณ 1.5 ไมครอน ความหนาของส่วเบส (w_B) ประมาณ 1 ไมครอน และในการสร้างจริง สารเจือปนที่ใช้แพร่ชั้นฐานรอง n^+ จะแพร่ขึ้นมา และปกติกัมจะให้มีค่าสูงสุด ประมาณ 2 ไมครอน

$$\text{ความหนาของชั้นอีพิตอกเซียล} = 1.5 + 1 + 2 + 3.4$$

$$= 7.9 \text{ ไมครอน}$$

6.) หาพื้นที่อิมิตเตอร์

เมื่อเราทราบพิกัดความต้านทานของส่วนคอลเลคเตอร์แล้ว ในการหาพิกัดความต้านทานของส่วนเบสนั้น จะถือว่า $\rho_b < \rho_c$ และในทางปฏิบัติการให้ความหนาแน่นสารเจือปนในส่วนเบสมีค่าประมาณ $10^{17} - 10^{18}$ อะตอม/ลบ.ซม. โดยที่ค่าความต้านทานแผ่นมีค่าประมาณ 400 $\Omega / \square$ นั้นทำได้สะดวก

$$\rho_b = \rho_{sb} \times w_B$$

$$= 400 \times 1 \times 10^{-4}$$

$$= 0.04 \text{ โอห์ม-ซม.}$$

$$N_{A(\text{base})} = \frac{1}{q \mu_{Rb} \rho_b}$$

$$= \frac{1}{(1.6 \times 10^{-19} \times 480 \times 0.04)}$$

$$= 3.25 \times 10^{17} \text{ อะตอม/ลบ.ซม.}$$

จากกราฟความสัมพันธ์ระหว่าง ความคล่องตัวของพาหะ และความหนาแน่นของอะตอมสารเจือ (ดู จากภาคผนวก บทที่ 3 หัวข้อที่ 3.5) จะได้ว่า ความคล่องตัวของอิเล็กตรอนในเบส (μ_{nb}) มีค่าประมาณ $450 \text{ cm}^2/\text{volt-sec}$ และจากความสัมพันธ์ของไอส์ไตน์ ที่ 300 องศา เคลวิน

$$\begin{aligned} D_{nb} &= (\mu_{nb} kT)/q \\ &= (450 \times 1.38 \times 10^{-23} \times 300)/1.6 \times 10^{-19} \\ &= 11.64 \quad \text{ซม.}^2/\text{วินาที} \end{aligned}$$

จากสมการที่ (1.12) จะหาพื้นที่อิมิตเตอร์ได้ดังนี้

$$A_E = \frac{I_{C \max} \cdot \alpha \cdot W_B}{2q D_{nb} N_B(o)}$$

เมื่อถือว่า $\beta \approx 50$ และ $I_{C \max} = 100$ มิลลิแอมป์

$$\begin{aligned} \alpha &= \beta / (\beta + 1) \\ &= 0.98 \end{aligned}$$

$$\begin{aligned} A_E &= \frac{100 \times 10^{-3} \times 0.98 \times 1 \times 10^{-4}}{2 \times 1.6 \times 10^{-19} \times 11.64 \times 3.25 \times 10^{17}} \\ &= 8 \times 10^{-6} \quad \text{ตร.ซม.} \end{aligned}$$

7.) ตรวจสอบค่า f_T

จากสมการที่ (1.35) ซึ่ง

$$\frac{1}{f_T} = \frac{2\pi}{0.82 \alpha_0} (r_e C_{Te} + \frac{W_B^2}{2.43 D_{nb}} + \frac{X_m}{2v_{SC}} + r_{SC} C_{Te})$$

แทนค่า เพื่อหาค่าของแต่ละเทอม

$$\begin{aligned} r_e &= kT/qI_E \\ &= 2.58 \quad \text{โอห์ม} \end{aligned}$$

$$C_{Tc} = A_E \sqrt{\frac{q \epsilon_r \epsilon_0 N_{B(0)}}{2}} \quad ; \quad \text{ให้ } |V_{BE} - V_T| = 1 \text{ V}$$

$$= 8 \times 10^6 \sqrt{\frac{1.6 \times 10^{-19} \times 12 \times 8.85 \times 10^{-14} \times 3.25 \times 10^{17}}{2}}$$

$$= 1.32 \times 10^{-12} \quad \text{ฟารัด}$$

$$r_{eC_{Te}} = 3.43 \times 10^{-12} \quad \text{วินาที} \quad **$$

$$\frac{W_B^2}{2.43 D_{nb}} = \frac{(1 \times 10^{-4})^2}{2.43 \times 11.64}$$

$$= 3.5 \times 10^{-10} \quad \text{วินาที} \quad **$$

$$\frac{X_m}{2V_{SC}} = \frac{3.4 \times 10^{-4}}{2 \times 8.5 \times 10^6}$$

$$= 2 \times 10^{-11} \quad \text{วินาที} \quad **$$

ให้พื้นที่คอลเลกเตอร์ (A_C) มากกว่าพื้นที่อิมิตเตอร์ และเพื่อความสะดวกในการต่อสาย จึงให้ $A_C = 6 \times 10^5$ ตร.ซม. (พอดีสำหรับลวดคอกูมเนียม $\phi = 25 \mu m$)

$$\begin{aligned} r_{SC} &= \rho_c 1/A_C \\ &= (0.972 \times (2+3.4) \times 10^{-4}) / 6 \times 10^5 \\ &= 8.7 \quad \text{โอห์ม} \end{aligned}$$

$$C_{Tc} = A_C \sqrt{\frac{q \epsilon_r \epsilon_0 N_C}{2V_{CB}}} \quad ; \quad V_{CB} \gg V_T$$

$$= 6 \times 10^5 \sqrt{\frac{1.6 \times 10^{-19} \times 12 \times 8.85 \times 10^{-14} \times 4.5 \times 10^{15}}{2 \times 10}}$$

$$= 3.6 \times 10^{-13} \quad \text{ฟารัด}$$

$$r_{SC} C_{Tc} = 3.2 \times 10^{-12} \quad \text{วินาที} \quad **$$

$$\frac{1}{f_T} = \frac{2\pi (3.43 \times 10^{-12} + 3.5 \times 10^{-10} + 2 \times 10^{-11} + 3.2 \times 10^{-12})}{0.82 \times 0.98}$$

$$\text{หรือ } f_T = 340 \text{ MHz}$$

จะสังเกตเห็นว่า เทอมที่จะมีผลต่อ f_T มากที่สุด ก็คือเทอมของ base transit-time, $w_B/2.43D_{nb}$ โดยที่ D_{nb} จะเปลี่ยนแปลงเนื่องมาจาก ความหนาของสารเจือในเบส (N_B) และถ้าหากความกว้างของเบส (w_B) เปลี่ยนแปลงไปเพียงเล็กน้อย ซึ่งอาจเนื่องมาจากการให้ไบอัสแรงดัน V_{CB} สูงขึ้น เทอมของ f_T จะเปลี่ยนไปมาก

จากการออกแบบที่ผ่านมา จะสรุปโครงสร้างที่ได้คือ

- ชั้นอีพิตhekเซียลมีพิกตกความต้านทาน เท่ากับ 0.972 โอห์ม-ซม. และหนาประมาณ 7.9 ไมครอน
- ชั้นฐานรองควรมีพิกตกความต้านทานที่ต่ำกว่า 0.01 โอห์ม-ซม.
- รอยต่อเบส-คอลเลคเตอร์ ลึกประมาณ 2.5 ไมครอน
- พิกตกความต้านทานในส่วนเบส ประมาณ 0.04 โอห์ม-ซม. และชั้นเบสหนา ประมาณ 1 ไมครอน
- พื้นที่อิมิตเตอร์ มีค่าเท่ากับ 8×10^6 ตร.ซม.
- พื้นที่คอลเลคเตอร์ มีค่าเท่ากับ 6×10^5 ตร.ซม.

1.9 สรุป

ไบโพลาร์ทรานซิสเตอร์ เป็นอุปกรณ์ที่ทำงานด้วยกระแสเป็นหลัก โดยโครงสร้างที่เบสมีความแคบมาก ๆ ทรานซิสเตอร์จึงทำหน้าที่เป็นตัวส่งผ่านสภาพความต้านทาน (transfer resistance) และมีการขยายกระแส เนื่องจากประสิทธิภาพในการฉีดของพาหะ การทนแรงดันของทรานซิสเตอร์นั้น โดยทั่วไปจะพิจารณาจากโครงสร้างแบบรอยต่อชั้นันโด ซึ่งแรงดันพังทะลายอะวาลันซ์ จะขึ้นอยู่กับปริมาณของสารเจือ ด้านที่มีความหนาแน่น (ของสารเจือ) ต่ำ ข้อพิจารณาทางด้านความถี่นั้น จะพิจารณาเป็นเนตเวิร์คซึ่งประกอบด้วย ตัวต้านทานและตัวเก็บประจุ

เอกสารอ้างอิง

- 1] Somkiat Suphadech, Pairaj Thajchayapong, "Semiconductor Device", pp.79 - 125, Technological promotion association (Thai-Japan), BKK, 1979.
- 2] A.B. Phillips, "Transistor Engineering and Introduction to Integrated Semiconductor Circuit ", Chapter 4-Chapter 17, McGraw-hill book company Inc., New York, 1962.
- 3] R.M. Burger, R.P. Donovan, "Fundamental of Silicon Integrated Device Technology", Vol. 2, pp.7-27, Prentice-Hall International, Inc., N.J., 1967.

บทที่ 2 ผลของความหนาแน่นของสารเจือและลักษณะทางเรขาคณิต

2.1 บทนำ

2.2 ผลของความหนาแน่นของสารเจือในส่วนคอลเลคเตอร์, เบส, อิมิตเตอร์ คอปารามิเตอร์ของทรานซิสเตอร์

2.3 ผลจากลักษณะโครงสร้างทางเรขาคณิต

2.4 การทดลองและผลการทดลอง

2.4.1 ทรานซิสเตอร์ที่สร้างจากเวเฟอร์ชนิดฐานรองและอีพิตาเซียล

2.4.2 โครงสร้างซึ่งชั้นคอลเลคเตอร์อยู่ด้านบนและด้านล่าง

2.4.3 ผลการใช้ POCl_3 และ SiP_2O_7 ในการแพร่เจือส่วนอิมิตเตอร์

2.4.4 ผลเนื่องจากความกว้างของเบส

2.5 สรุป

เอกสารอ้างอิง

บทที่ 2

ผลของความหนาแน่นสารเจือและลักษณะทางเรขาคณิต

Concentration & Geometry dependence of parameters

2.1 บทนำ

จากบทที่ 1 ซึ่งได้กล่าวไปแล้วนั้นเห็นได้ว่า พารามิเตอร์ต่าง ๆ ของทรานซิสเตอร์ จะขึ้นอยู่กับความหนาแน่นของสารเจือ และลักษณะโครงสร้างทางเรขาคณิต เช่น กว้างหรือแคบ ยาวหรือสั้น เป็นต้น ดังนั้นในการออกแบบเพื่อให้ได้คุณสมบัติที่ต้องการ เริ่มแรกจะต้องออกแบบ ลักษณะทางเรขาคณิตของทรานซิสเตอร์ก่อน หลังจากนั้น จึงทำการคำนวณความหนาแน่นของสารเจือในขั้นตอนการสร้าง

ทรานซิสเตอร์เป็นอุปกรณ์ที่ทำงานด้วยกระแสเป็นหลัก การออกแบบเพื่อให้ได้อัตราการขยายกระแสที่สูง และการตอบสนองทางความถี่ที่ดี ประสิทธิภาพอิมิตเตอร์ต้องสูง และส่วนเบสจะต้องมีความกว้างน้อย ๆ ตลอดจนความต้านทานในส่วนต่าง ๆ จะต้องมีความเหมาะสม โดยที่ได้อีกกล่าวถึงทฤษฎีเกี่ยวข้องที่สำคัญ ส่วนการหาค่าของพารามิเตอร์ต่าง ๆ จะกล่าวถึงความหนาแน่นของสารเจือในส่วนคอลเลกเตอร์และส่วนอิมิตเตอร์ และในลักษณะที่เกี่ยวข้องกับลักษณะทางเรขาคณิตจะเน้นถึงความกว้างของเบสเป็นหลัก

2.2 ผลของความหนาแน่นของสารเจือในส่วนคอลเลกเตอร์, เบสและอิมิตเตอร์ต่อพารามิเตอร์ของพลาสมาทรานซิสเตอร์

ทรานซิสเตอร์ที่มีโครงสร้างเป็นแบบพลาสมาอิมิตเตอร์-เบส-คอลเลกเตอร์ พิกัดความต้านทานในส่วนคอลเลกเตอร์ก็มีค่าสูง และปกติแล้วรอยต่อเบส-คอลเลกเตอร์จะได้กับไบอัสกลับ การขยายตัวของช่วงปลอดพาหะส่วนใหญ่ จะเข้าไปทางคอลเลกเตอร์ แม้แรงดันจะไม่สูงถึงแรงดันพังทะลายอะวาลันซ์ ถ้าหากช่วงปลอดพาหะขยายไปจนถึงชั้นอิมิตเตอร์ ก็สามารถที่จะทำให้เกิดการพังทะลาย ขึ้นได้เช่นเดียวกัน โดยค่าของแรงดันพังทะลาย คอลเลกเตอร์-เบสในสภาวะนี้ สามารถที่จะหาได้จาก

$$V_{CBO} = \frac{W_e}{X_{mB}} \left(2 - \frac{W_e}{X_{mB}} \right) V_B \quad (2.1)$$

เมื่อ W_e คือ ความกว้างระหว่างรอยต่อคอลเลคเตอร์ถึงชั้นอีพิตาเซียล

X_{mB} คือ ความกว้างของส่วนปลูกพาหะเมื่อได้รับไบอัสกลับด้วย

แรงดัน V_B

V_B คือ แรงดันพังทะลายอะวาลันซ์ของรอยต่อ

การเลือกพิกัดความต้านในส่วนคอลเลคเตอร์ ถ้าหากมีค่าเกินไป การพังทะลายแบบอะวาลันซ์ก็จะเกิดขึ้นก่อน หรือถ้าเลือกให้พิกัดความต้านทานสูงขึ้น สามารถจะเพิ่มแรงดันพังทะลายอะวาลันซ์ได้ แต่ความกว้างของช่วงปลูกพาหะจะขยายตัวได้มากขึ้น คือ

$$X_m = \sqrt{\frac{2\epsilon_0\epsilon_r V}{qN_D}} \quad (2.2)$$

อีกทั้งความต้านทานอนุกรมในส่วนคอลเลคเตอร์ ซึ่งหาได้จาก

$$r_{SC} = \frac{\rho_c l_C}{A_C} \quad (2.3)$$

ก็จะเพิ่มขึ้นเช่นเดียวกัน ทำให้แรงดันอิมิต์คอลเลคเตอร์-อิมิตเตอร์เพิ่มขึ้นด้วย ดังสมการที่ (1.20) นำมาเขียนใหม่ได้ดังนี้

$$V_{CE(sat)} = -\frac{kT}{q} \ln \alpha_R \frac{(1 - I_C/\beta I_B)}{(1 + (1 - \alpha_R) I_C/I_B)} + I_C r_{SC} \quad (2.4)$$

และเมื่อพิจารณาการตอบสนองทางความถี่ จะเห็นว่าค่าเวลาหน่วงในคอลเลคเตอร์ขึ้นอยู่กับ $r_{SC} C_{TC}$ ซึ่งการลดค่าความจุไฟฟ้าที่รอยต่อ ทำได้โดยให้คอลเลคเตอร์มีความหนาแน่นเจือจาง แต่ผลที่ไม่ต้องการคือ r_{SC} สูงขึ้น การแก้ปัญหาเหล่านี้ ทำให้มีการใช้อีพิตาเซียลเวเฟอร์ แทนที่จะเป็นชั้นฐานรอง (substrate) ธรรมดา หรือปรับปรุงเป็นแบบโครงสร้างเมซาอีพิตาเซียล

ทรานซิสเตอร์ในการใช้งานปกติ รอยต่อเบส-อิมิตเตอร์จะได้รับไบอัสตรง ซึ่งสำหรับ ทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น จะได้ว่า

$$J_{ne} = \frac{qD_{nb}P_{nb}}{W_B} e^{qV_E/kT} \quad (2.5)$$

$$J_{pb} = \frac{qD_{pe}n_{pe}}{L_{pe}} e^{qV_E/kT} \quad (2.6)$$

ซึ่งจากสมการที่ (2.5) และ (2.6) เมื่อถือว่า ความคล่องตัวของพาหะในส่วนเบส และส่วนอิมิตเตอร์เท่ากัน

$$\frac{J_{pb}}{J_{ne}} = \frac{\rho_e}{\rho_b} \cdot \frac{W_B}{L_{pe}} \quad (2.7)$$

สมการที่ (2.7) จะแสดงถึงประสิทธิภาพในการฉีดพาหะจากอิมิตเตอร์ ทรานซิสเตอร์ที่คั้นั้น กระแสโฮล (J_{pb}) เพียงเล็กน้อย จะทำให้เกิดกระแสอิมิตเตอร์ (J_{ne}) ได้เป็นจำนวนมาก ซึ่งนั่นก็หมายความว่า ρ_b จะต้องสูงกว่า ρ_e มาก ๆ หรือความหนาแน่นของสารเจือในอิมิตเตอร์จะต้องสูงกว่าความหนาแน่นของสารเจือในเบสมาก ๆ

2.3 ผลจากลักษณะโครงสร้างทางเรขาคณิต

พื้นที่และความหนา คือ โครงสร้างทางเรขาคณิตสำคัญที่จะกำหนดคุณสมบัติของทรานซิสเตอร์ ค่าความจุไฟฟ้าต่อพื้นที่จะกำหนดได้ด้วยความหนาแน่นของสารเจือ และความจุที่รอยต่อก็คือผลคูณของพื้นที่กับค่าความจุไฟฟ้าต่อพื้นที่ ทรานซิสเตอร์ความถี่สูงจะต้องลดพื้นที่ให้น้อยที่สุด และเพื่อที่จะเพิ่มปริมาณกระแสและลดผลของ Base crowding effect มักจะออกแบบให้ A_E / I_C ต่ำที่สุด เช่น การออกแบบให้อิมิตเตอร์มีลักษณะเป็นแถบ (strips) เป็นต้น

ลักษณะทางเรขาคณิตของเบสและความหนาแน่นของสารเจือภายในเบส จะกำหนด ความต้านทานในส่วนเบส ซึ่งจะมีผลต่อ $V_{BE(off)}$ และ f_{max} ความกว้างของเบสจะมีผลในการกำหนดอัตราการขยาย และเวลาในการเคลื่อนที่ข้ามเบสของพาหะ ซึ่งจากสมการที่ (1.6) จะนำมาเขียนใหม่ดังนี้ คือ

$$\frac{1}{\beta} = \frac{\rho_e w_B}{\rho_b L_{pe}} + \frac{w_B^2}{2L_{nb}} + \frac{sA_s w_B}{A_E D_{nb}} + \frac{I_{RE}}{I_E} \quad (2.8)$$

การที่จะให้อัตราการขยายกระแสมีขีดจำกัดเท่าไร มีค่าสูงที่สุดนั้น ความกว้างของเบสจะต้องมีค่าน้อยที่สุด และเมื่อพิจารณาถึงเวลาในการเคลื่อนที่ของพาหะผ่านเบส (base transit time) ในสมการที่ (1.28) จะเห็นว่า

$$\frac{1}{\omega_b} = \frac{w_B^2}{2.43 D_{nb}} \quad (2.9)$$

จากสมการที่ (2.9) จะพบว่า ทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น มีข้อได้เปรียบทางความถี่ที่ต่ำกว่า ทรานซิสเตอร์ชนิด พี-เอ็น-พี เพราะ μ_e สูงกว่า μ_h ในขณะเดียวกันทรานซิสเตอร์ซึ่งเบสแคบ ย่อมจะมีการตอบสนองทางความถี่ที่ต่ำกว่า ทรานซิสเตอร์ซึ่งมีเบสกว้างกว่า

2.4 การทดลองและผลการทดลอง

2.4.1 ทรานซิสเตอร์ที่สร้างจากเวเฟอร์ชนิดฐานรองและชนิดอิทธิพลเฉียง

ในการสร้างไบโพลาร์ทรานซิสเตอร์นั้น สามารถที่จะสร้างได้จากเวเฟอร์ทั้ง 2 ชนิด ซึ่งในการทดลองนี้จะได้ศึกษาถึงทรานซิสเตอร์ ซึ่งสร้างจากเวเฟอร์ทั้ง 2 ชนิด โดยข้อมูลของเวเฟอร์มีดังนี้

- ชนิดฐานรอง

เส้นผ่าศูนย์กลางแผ่น	62 ± 0.5	มม.
ความหนา	400	ไมโครเมตร
พิสัยความต้านทาน	$3.5 - 4.5$	โอห์ม-ซม.
ระนาบ	$<111>$	

- ชนิดฟิล์มเคลือบ (n/n⁺)

ชั้นฟิล์มเคลือบ

ความหนา	3 - 7	ไมโครเมตร
พิสัยความต้านทาน	2 - 4	โอห์ม-ซม.

ชั้นฐานรอง

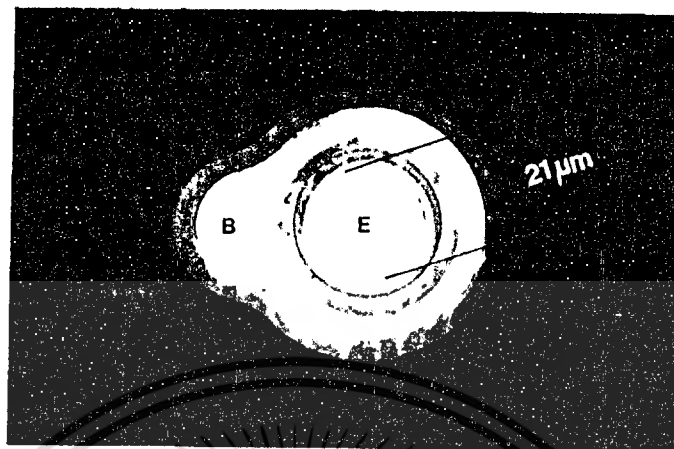
ความหนา	260 - 300	ไมโครเมตร
พิสัยความต้านทาน	0.008	โอห์ม-ซม.

ขบวนการสร้าง

- การออกซิเดชันครั้งแรกได้ชั้นออกไซด์ ซึ่งมีความหนาประมาณ 4600 อังสตรอม
- แพร่เจือส่วบนส ีใช้แหล่งจ่ายสารเจือที่เป็นแผ่นแข็งคือ โบรอนไนไตรด์
- ทำการแพร่เจือที่อุณหภูมิ 890 °C นาน 30 นาที
- การขั้ลิกทำที่อุณหภูมิ 1100 °C นาน 150 นาที
- แพร่เจือส่วอิมิตเตอร์โดยใช้ POCl_3 เป็นแหล่งจ่ายสารเจือ
- และแพร่สารที่อุณหภูมิ 980 °C นาน 20 นาที
- ทำการขั้ลิกทำที่อุณหภูมิ 925 °C นาน 40 นาที
- ทำการเก็บบรรจุในตู้แห้งแบบ TO-18

หมายเหตุ มาสค์ต้นแบบที่ใช้คือ KMIT T1 (ซึ่งแสดงดังรูปที่ 2.1) [1]

- พื้นที่อิมิตเตอร์ 1.5×10^{-5} ตร.ซม.
- พื้นที่คอลเลคเตอร์ 6×10^{-5} ตร.ซม.



รูปที่ 2.1 ลวดลายของทรานซิสเตอร์ KMIT T1

จากตัวอย่างต้นแบบ ซึ่งเก็บบรรจุแล้วนั้น ได้ทำการวัดทดสอบแรงดันพังทะลายต่าง ๆ ซึ่งแสดงได้ดังนี้

	ชนิดอีพีแทกเซียล	ชนิดฐานรอง	หน่วย
แรงดันพังทะลายคอลเลคเตอร์-เบส			
($I_E = 0$, $I_C = 10 \mu A$)	42	95	โวลต์
แรงดันพังทะลายคอลเลคเตอร์-อีมีเตอร์			
($I_B = 0$, $I_C = 10 \mu A$)	23	72	โวลต์
แรงดันพังทะลายอีมีเตอร์-เบส			
($I_C = 0$, $I_E = 10 \mu A$)	7.2	7.2	โวลต์

เมื่อถือว่าการพังทะลายของรอยต่อ เบส-คอลเลคเตอร์ เป็นแบบอะวาลันซ์ จากกราฟ (รูปที่ 1.2 บทที่ 1 หัวข้อที่ 1.5) จะเห็นว่าค่าพิคคความต้านทาน 3 และ 4 โอห์ม-ซม. จะมีแรงดันพังทะลายประมาณ 200 และ 280 โวลต์ ตามลำดับ แต่ความเป็นจริงในการแพร่สารเจือแล้ว บริเวณผิวหน้าหรือส่วนบน ๆ จะมีความหนาแน่นของสารเจือสูงกว่าที่ระบุไว้ลงไป ดังนั้นแรงดันพังทะลายจึงต่ำกว่าจาก 280 โวลต์ โดยจะเหลือประมาณ 100 โวลต์ และสำหรับ เวเฟอร์ชนิดอีพีแทกเซียลจะต่ำกว่านี้ เพราะการพังทะลายจะเกิดจากช่วงปลอดพาหะขยาย

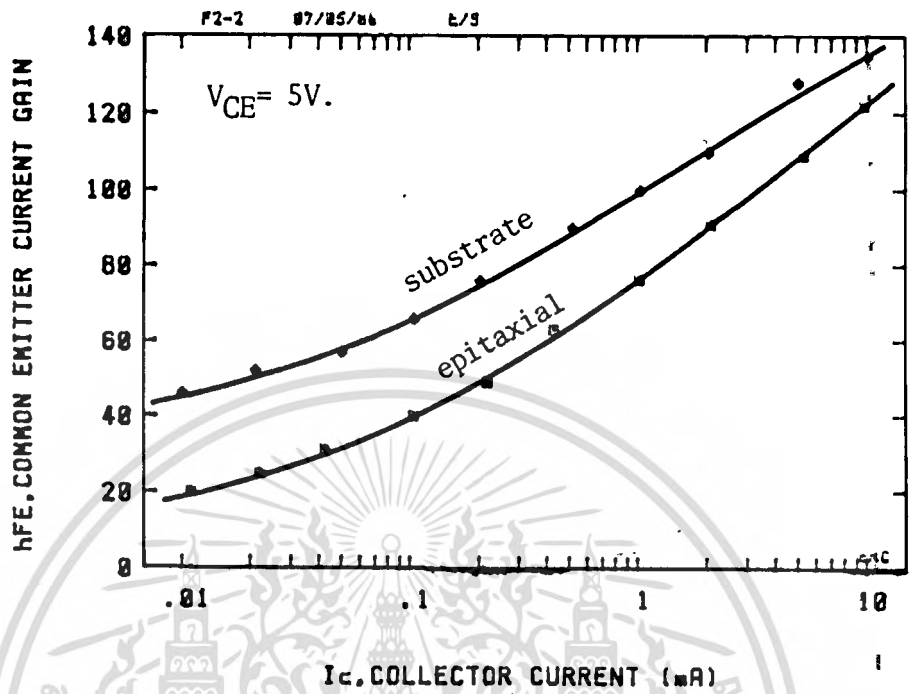
ทั่วไป จานดชั้นฐานรอง สมมติว่า แรงดันพังทะลายมีค่า 200 โวลต์ รอยต่อคอลเลกเตอร์ลึก 2.5 ไมครอน ดังนั้นค่าของ ρ_e ในสมการที่ (2.1) จะประมาณ 0.5 ไมครอนเท่านั้น และเมื่อคำนวณก็จะได้ แรงดันพังทะลายประมาณ 80 โวลต์ เมื่อแรงดันพังทะลายมีค่าต่ำกว่า 200 โวลต์ การพังทะลายที่รอยต่อซึ่งมีค่า 42 โวลต์นั้น จึงเป็นค่าที่เป็นไปได้ ส่วนของอิมิตเตอร์นั้นมีการแพร่สารเจือซึ่งหนาแน่นมาก (ประมาณ 10^{21} อะตอม/ลบ.ซม.) และส่วนบน ๆ ของเบสจะมีความหนาแน่นสารเจือประมาณ 10^{18} อะตอม/ลบ.ซม. จึงทำให้แรงดันพังทะลายอิมิตเตอร์-เบสมีค่าต่ำ

ผลจากการวัดอัตราการขยายกระแส (h_{FE}) ที่กระแสคอลเลกเตอร์ค่าต่าง ๆ ซึ่งแสดงในรูปที่ 2.2 นั้น จะเห็นว่าทรานซิสเตอร์ที่สร้างจากเวเฟอร์ชนิดอีพิแทกเซียล 3 โอห์ม-ซม มีอัตราการขยายกระแสที่ต่ำกว่าเล็กน้อย ทั้งนี้เนื่องจากความหนาแน่นสารเจือในครั้งแรกมีค่าสูงกว่า และเมื่อแพร่เจืออิมิตเตอร์แล้ว ทำให้ได้ประสิทธิภาพอิมิตเตอร์ที่ต่ำกว่า หรืออาจจะให้ม้อตราการขยายที่เท่ากัน ตัวอย่างที่สร้างจากเวเฟอร์ชนิดอีพิแทกเซียล จะต้องแพร่อิมิตเตอร์ให้มีความหนาแน่นสารเจือสูงกว่า และจากกราฟเห็นได้ว่าอัตราการขยายกระแสคอลเลกเตอร์ จะสามารถอธิบายได้ด้วยสมการที่ (2.8) เมื่อ I_{RE} เป็นกระแสที่เกิดจากการรวมตัว ในช่วงปลดคพาหะเบส-อิมิตเตอร์

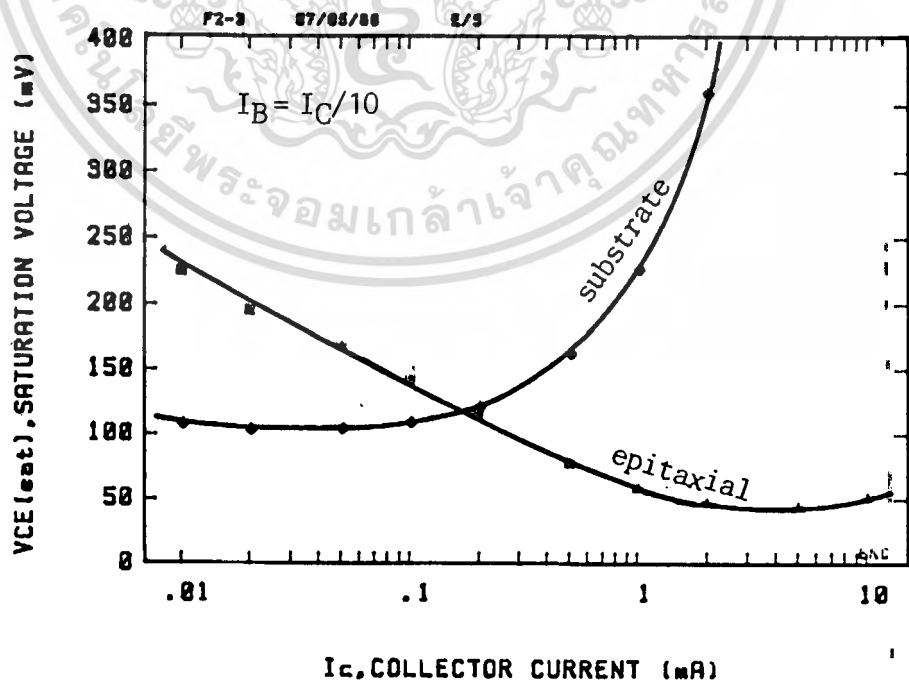
เมื่อพิจารณาถึงแรงดันอิมิตเตอร์ ซึ่งผลการทดลองได้แสดงในรูปที่ 2.3 นั้น ในขณะที่กระแสค่า ๆ ค่าของ β และ α_R จะเป็นเทอมสำคัญ ส่วนค่า I_{CRSC} นี้จะไม่มีความเด่นมากนัก ดังนั้นแรงดันอิมิตเตอร์ของทรานซิสเตอร์ ที่สร้างจากเวเฟอร์ชนิดฐานรองจึงต่ำกว่า แต่เมื่อกระแสสูงขึ้น อัตราการขยายกระแสสูงขึ้น เทอมของ I_{CRSC} ก็มีความสำคัญมากขึ้น จะเห็นว่าแรงดันอิมิตเตอร์ของทรานซิสเตอร์ที่สร้างจากเวเฟอร์ชนิดฐานรองนั้นเพิ่มขึ้นอย่างรวดเร็ว และมีค่าประมาณ 1.5 โวลต์ ที่กระแสคอลเลกเตอร์ มีค่าประมาณ 10 มิลลิแอมป์ ในขณะที่ทรานซิสเตอร์ซึ่งสร้างจากเวเฟอร์ชนิดอีพิแทกเซียล มีแรงดันอิมิตเตอร์ประมาณ 52 มิลลิโวลต์ เท่านั้น

2.4.2 โครงสร้างซึ่งขั้วคอลเลกเตอร์อยู่ด้านบนและด้านล่าง

ในลักษณะของวงจรรวม ทรานซิสเตอร์แต่ละตัวจะแยกจากกันด้วยชั้นแยก ซึ่งเป็นรอยต่อ พี-เอ็น ขั้วคอลเลกเตอร์ของทรานซิสเตอร์ จำเป็นจะต้องเจาะขึ้นทางผิวหน้า บริเวณขั้วรอย



รูปที่ 2.2 อัตราการขยายกระแส (h_{FE}) กับกระแสคอลเลคเตอร์ (I_C)



รูปที่ 2.3 กราฟความสัมพันธ์ระหว่างแรงดันอิ่มตัวกับกระแสคอลเลคเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

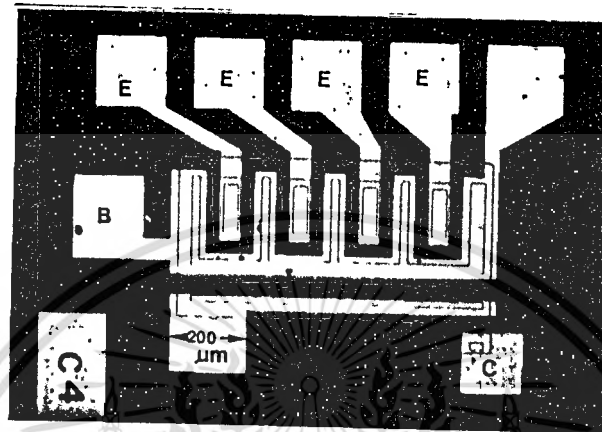
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะต้องแพร่สารเจือให้มีปริมาณความหนาแน่นสารเจือสูง (n^+) เพื่อป้องกันไม่ให้เกิดรอยต่อแบบช็อคกีย์ อย่างไรก็ตามโครงสร้างแบบนี้ ยังมีความต้านทานอนุกรมในส่วนของคอลเลคเตอร์สูงอยู่ ทำให้แรงดันอิมิตต์มีค่าค่อนข้างสูง ไม่เหมาะในการใช้งานในวงจรสวิทช์ จึงได้มีการพัฒนาเป็นชั้นฝัง (buried layer) และแพร่เจือชั้นคอลเลคเตอร์ให้ลึกลงไป ทำให้ลดความต้านทานอนุกรมลงไปได้มาก [2,3] ในการทดลองนี้ ได้ออกแบบและทดลองเพื่อหาค่าแรงดันอิมิตต์ของทรานซิสเตอร์ ในลักษณะของโครงสร้างทั้ง 2 แบบ โดยลักษณะโครงสร้างภาคตัดและลวดลายอลูมิเนียมค้ำยัน แสดงได้ดังรูปที่ 2.4 และในการสร้างนั้น ใช้ขบวนการเดียวกันกับการทดลองในหัวข้อที่ 2.4.1 ซึ่งแผ่นเวเฟอร์ที่ใช้จะเป็นชนิดอีพิแทกเซียล 2-4 โอห์ม-ซม. และในการแพร่เพื่อสร้างรอยต่อคอลเลคเตอร์ทางค้ำยันนั้น แพร่สารเจือพร้อมกับส่วนอิมิตเตอร์ เมื่อสร้างเสร็จแล้วเก็บบรรจุในตู้ถึง TO-5 แบบ 8 ขา ผลการทดลองซึ่งแสดงถึงแรงดันอิมิตต์ กับกระแสคอลเลคเตอร์ของการต่อคอลเลคเตอร์ทั้ง 2 แบบ ได้แสดงในรูปที่ 2.5 ซึ่งจะเห็นว่าโครงสร้างซึ่งชั้นคอลเลคเตอร์อยู่ค้ำยันนั้น มีความต้านทานอนุกรมคอลเลคเตอร์สูงกว่าโครงสร้างซึ่งคอลเลคเตอร์อยู่ด้านล่าง ทั้งนี้เนื่องจากความต้านทานอนุกรมในชั้นคอลเลคเตอร์

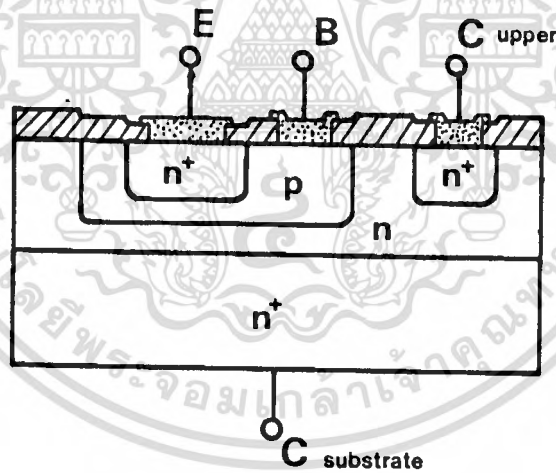
2.4.3 ผลการใช้ $POCl_3$ และ SiP_2O_7 ในการแพร่เจือส่วนอิมิตเตอร์

ทั้งฟอสฟอรัสออกซิคโลไรด์ ($POCl_3$) และซิลิกอนไฟโรฟอสเฟส (SiP_2O_7) สามารถใช้เป็นแหล่งจ่าย สำหรับการแพร่สารเจือชนิดเอ็นได้เช่นเดียวกัน ฟอสฟอรัสออกซิคโลไรด์มีลักษณะเป็นสารละลายหรือของเหลว การใช้งานจะต้องผ่านแก๊สลงไปเพื่อให้เกิดเป็นไอและถูกพัดพาเข้าไปในเตาแพร่สาร ส่วนซิลิกอนไฟโรฟอสเฟสนั้น เป็นสารประกอบซึ่งทำเป็นแผ่นแข็งคล้ายแผ่นโบรอนไนไตรด์ (BN) การใช้งานจะวางสลับกับแผ่นเวเฟอร์ทำให้สะดวกต่อการใช้งานมากกว่าหัวข้อการทดลองนี้ได้ทดลองถึงการให้แหล่งจ่ายสารเจือทั้ง 2 อย่าง ในการแพร่เจือเพื่อสารส่วนอิมิตเตอร์ของทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น ซึ่งในขั้นตอนการสร้างได้ดำเนินขั้นตอนการทดลองดังนี้

1. แผ่นผลึกเริ่มต้น ใช้แผ่นผลึกอีพิแทกเซียลชนิดเอ็นบนเอ็นบวก (n/n^+) โดยชั้นอีพิแทกเซียลหนา 3-7 ไมครอน และมีพิคคความต้านทาน 2-4 โอห์ม-ซม. ส่วนชั้นฐานรองหนา

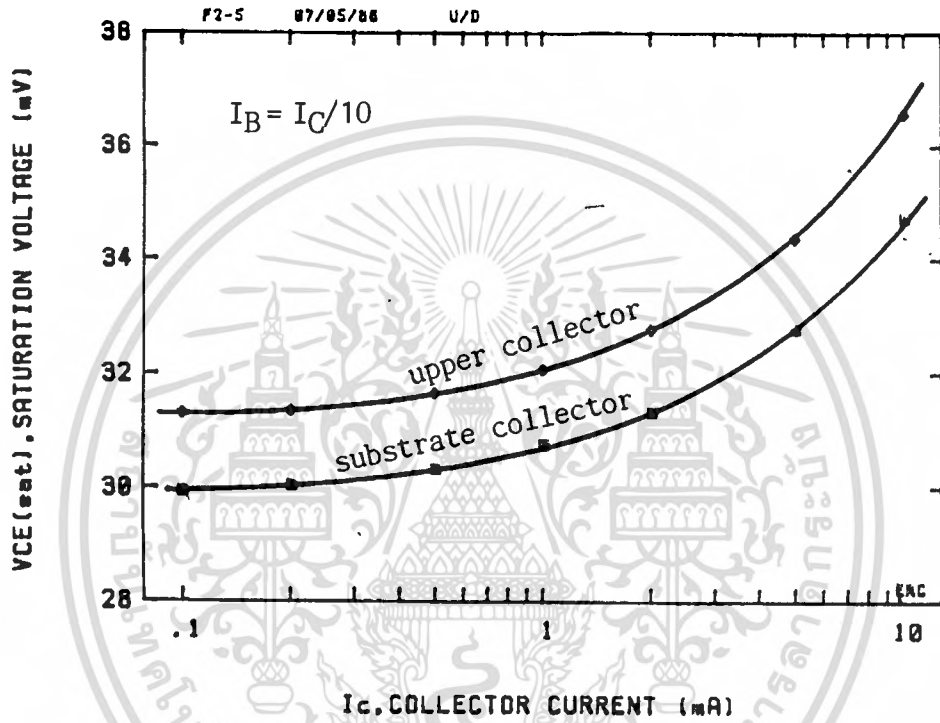


ก. ลวดลายต้นแบบ



ข. โครงสร้าง

รูปที่ 2.4 ลวดลายและโครงสร้างของทรานซิสเตอร์ ซึ่งคอลเลคเตอร์
อยู่ด้านบนและคอลเลคเตอร์อยู่ด้านล่าง



รูปที่ 2.5 แรงดันอิ่มตัวกับกระแสคอลเลกเตอร์ของทรานซิสเตอร์ซึ่ง
คอลเลกเตอร์อยู่ด้านบนและคอลเลกเตอร์อยู่ด้านล่าง

2. ทำความสะอาดและสร้างชั้นออกไซด์ โดยทำการสร้างที่อุณหภูมิ 1100°C แบบแห้ง 30 นาที แบบชื้น 60 นาที และแบบแห้งอีก 30 นาที ทำให้ได้ชั้นออกไซด์หนาประมาณ 6800-7300 อังสตรอม

3. ทำการเปิดช่องออกไซด์และแพร่สารเจือส่วนเบส โดยใช้โบรอนไนไตรด์ (BN) ชนิดเกรด M เป็นแหล่งจ่ายสารเจือ ทำการแพร่ที่อุณหภูมิ 970°C นาน 30 นาที

4. ทำการขลิบที่อุณหภูมิ 1100°C โดยแบ่งตัวอย่างเป็น 2 ชุด ทำการขลิบที่เวลาต่างกัน คือ 90 นาที และ 180 นาที

5. เปิดช่องออกไซด์และทำการแพร่ส่วนอิมิตเตอร์ โดยแบ่งตัวอย่างเป็น 2 ชุด
 - ชุดแรก ใช้แหล่งจ่ายสารเจือซึ่งเป็นสารละลาย (POCl_3) ทำการแพร่ที่อุณหภูมิ 970°C นาน 30 นาที
 - ชุดที่ 2 ใช้แหล่งจ่ายสารเจือซึ่งเป็นแผ่นแข็ง (SiP_2O_7) ทำการแพร่ที่อุณหภูมิ 970°C และนาน 30 นาที เช่นเดียวกัน

6. ทำการขลิบตัวอย่างทั้งหมด ที่อุณหภูมิ 1000°C แบบชื้นเป็นเวลา 30 นาที ซึ่งตารางสรุปสำหรับขั้นตอนการทดลอง แสดงในรูปที่ 2.6

หมายเหตุ ลวดลายของทรานซิสเตอร์ที่ใช้คือ KMIT T1 ซึ่งแสดงไปแล้วในรูปที่ 2.1

ตัวอย่าง	เบส		อิมิตเตอร์	
	แพร่สารเจือ 970°C	ขลิบ 1100°C	แพร่สารเจือ 970°C	ขลิบ 1000°C
1	30	180	30	30
2	30	90	30	30
3	30	180	Liquid Source POCl_3	
			30	30
4	30	90	30	30
Solid Source SiP_2O_7				

รูปที่ 2.6 ตารางแสดงการทดลอง

ตัวอย่าง	พารามิเตอร์			
	h_{FE}	$V_{CBO}(V)$	$V_{CEO}(V)$	$V_{EBO}(V)$
	$I_C = 8 \text{ mA}$ $V_{CE} = 5 \text{ V}$	$I_C = 5 \text{ mA}, I_E = 0$	$I_C = 5 \text{ mA}, I_B = 0$	$I_E = 5 \text{ mA}, I_C = 0$
1	40	45	35	7
2	8	45	39	7
3	20	32	25	17
4	12.5	35	30	10

รูปที่ 2.7 ตารางแสดงผลการทดลอง

จากผลการทดลองในรูปที่ 2.7 จะเห็นได้ว่าค่าตัวอย่างทั้ง 2 ชุด การขั้วลิก 90 นาที่ และ 180 นาที่ แทบจะไม่ทำให้ความลึกของรอยต่อ เบส-คอลเลคเตอร์ เปลี่ยนแปลงไปมากนัก ซึ่งจะเห็นได้จากแรงดันพังทะลายคอลเลคเตอร์-เบส ที่ใกล้เคียงกัน และแรงดันพังทะลายนี้มีแนวโน้มที่จะเป็นไปตามสมการที่ (2.1) แต่การขั้วลิกเบสเป็นเวลานานขึ้นจะช่วยให้การกระจายของสารเจือปนเบสมีค่าสม่ำเสมอมากขึ้น เมื่อแพร่เจืออิมิตเตอร์เข้ามาจึงทำให้ตัวอย่างซึ่งขั้วลิกนาน 180 นาที่ มีประสิทธิภาพอิมิตเตอร์ที่สูงกว่า ตัวอย่างซึ่งขั้วลิกเบสนาน 90 นาที่ และเมื่อเปรียบเทียบระหว่างตัวอย่างซึ่งแพร่เจืออิมิตเตอร์ด้วย ฟอสฟอรัสออกซีคลอไรด์ และซิลิกอนไพโรฟอสเฟสแล้ว จะเห็นได้ชัดเจนว่าแหล่งจ่ายสารเจือปนในรูปของสารละลายมีความสามารถในการแพร่ซึม ได้มากกว่าแหล่งจ่ายสารเจือซึ่งเป็นแผ่นแข็ง โดยจะสังเกตจากราคาการขยายกระแสที่สูงกว่า (เนื่องจากประสิทธิภาพอิมิตเตอร์ที่สูงกว่า) และยังสามารถยืนยันได้ด้วยค่าแรงดันพังทะลายอิมิตเตอร์-เบส เพราะจะเห็นว่าตัวอย่างซึ่งแพร่เจือด้วยซิลิกอนไพโรฟอสเฟสมีแรงดันพังทะลายในช่วง 10-17 โวลต์ ในขณะที่ตัวอย่างซึ่งแพร่เจือด้วยฟอสฟอรัสออกซีคลอไรด์ มีแรงดันพังทะลายประมาณ 7 โวลต์ แสดงว่าความหนาแน่นสารเจือปนในกรณีหลังจะสูงกว่า

อนึ่งในการทดลองนี้ทำให้ได้ข้อสรุปว่า ในการแพร่เจืออิมิตเตอร์แหล่งจ่ายสารเจือซึ่งเป็นสารละลายมีความเหมาะสมมากกว่า แหล่งจ่ายสารเจือซึ่งเป็นแผ่นแข็ง เพราะมีความหนาแน่นในการแพร่เจือมากกว่า และพบว่าแหล่งจ่ายสารเจือซึ่งเป็นแผ่นแข็งไม่สามารถที่จะให้ความสม่ำเสมอ (uniformity) ได้ดีเท่ากับแหล่งจ่ายสารเจือที่เป็นสารละลาย ซึ่งข้อสรุปนี้สามารถที่จะสังเกตได้จาก yield ในการสร้าง และกราฟคุณสมบัติของตัวทรานซิสเตอร์ที่ได้

2.4.4 ผลเนื่องจากความกว้างของเบส

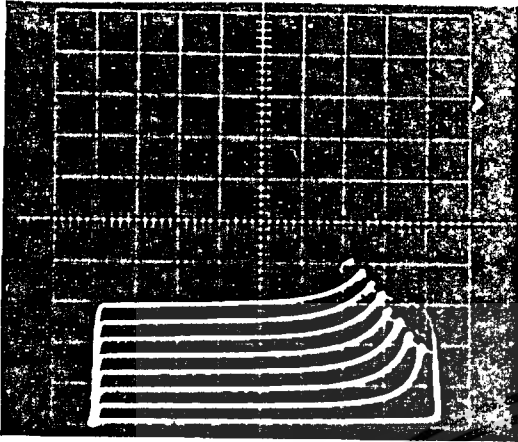
จากที่ได้กล่าวไปแล้ว เห็นได้ว่าความกว้างของเบสจะเป็นเทอมสำคัญที่จะกำหนดอัตราการขยายกระแส และการตอบสนองทางความถี่ของไบโพลาร์ทรานซิสเตอร์ เพื่อศึกษาถึงผลดังกล่าวในการทดลองนี้จึงได้ทำการสร้างทรานซิสเตอร์ ซึ่งมีความหนาของเบสแตกต่างกัน แล้วทำการวัดคุณสมบัติต่าง ๆ เปรียบเทียบกัน

ขั้นตอนการสร้าง

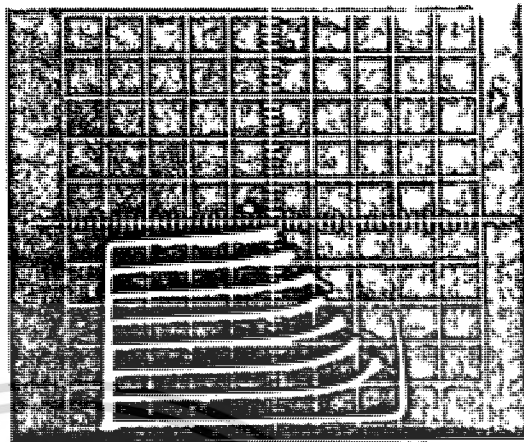
แบบมาส์คที่ใช้ในการสร้างทรานซิสเตอร์ในภาคทดลองนี้คือ KMIT T1 (ดูรูปที่ 2.1) ซึ่งแผ่นฟิล์มเริ่มต้น ใช้ชนิดอีพ็อกซีเรซิน 2 - 4 โอห์ม-ซม. เพื่อต้องการแพร่ให้ชั้นเบสมีความหนาพอสมควร จึงทำการแพร่สารเจือส่วนเบสที่อุณหภูมิ 950°C นาน 30 นาที และขั้วลึกลงอุณหภูมิ 1100°C เป็นเวลานาน 300 นาที ทำให้ได้ความลึกของรอยต่ออิมิตเตอร์ประมาณ 2.7 ไมครอน ในการแพร่เจือส่วนอิมิตเตอร์ ใช้ฟอสฟอรัสออกไซด์คลอไรด์เป็นแหล่งจ่ายสารเจือ ทำการแพร่สารที่อุณหภูมิ 990°C เป็นเวลานาน 30 นาที จากนั้นจึงได้เบงก์ด้วยยางออกเป็น 4 ชุด และทำการขั้วลึกลึที่เวลาต่าง ๆ กันคือ 20, 35, 60 และ 90 นาที ซึ่งโดยวิธีการขุดเพื่อวัดรอยต่อทำให้ทราบว่า ความกว้างของเบสมีค่าประมาณ 1.5, 1.3, 1.0 และ 0.8 ไมครอน ตามลำดับ ส่วนการเก็บบรรจุเพื่อตรวจสอบคุณสมบัตินั้น ใช้ตัวถังแบบโลหะกระป๋อง TO-18 ซึ่งในการเชื่อมต่อสาย (wire bonding) ใช้ลวดคอปเปอร์นิยามขนาดเส้นผ่าศูนย์กลาง 25 ไมครอน

ผลการวัดคุณสมบัติ

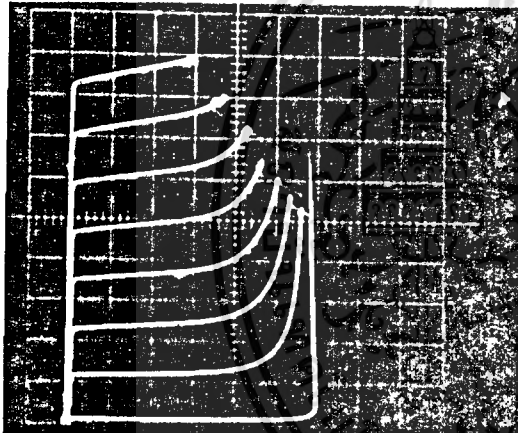
ในการตรวจสอบครั้งแรก ตรวจสอบกราฟคุณสมบัติของทรานซิสเตอร์โดยใช้เครื่องแสดงกราฟ (curve tracer) ซึ่งกราฟที่ได้ แสดงดังรูปที่ 2.8



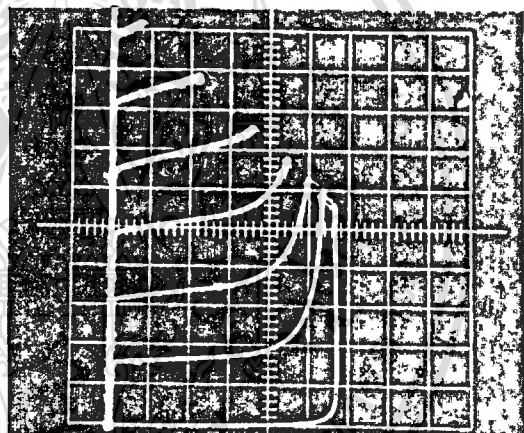
drive-in time = 20 min.



drive-in time = 35 min.



drive-in time = 60 min.



drive-in time = 90 min.

VER : 1 mA/div.

HOR : 2 V/div.

I_B : 0.01 mA/step

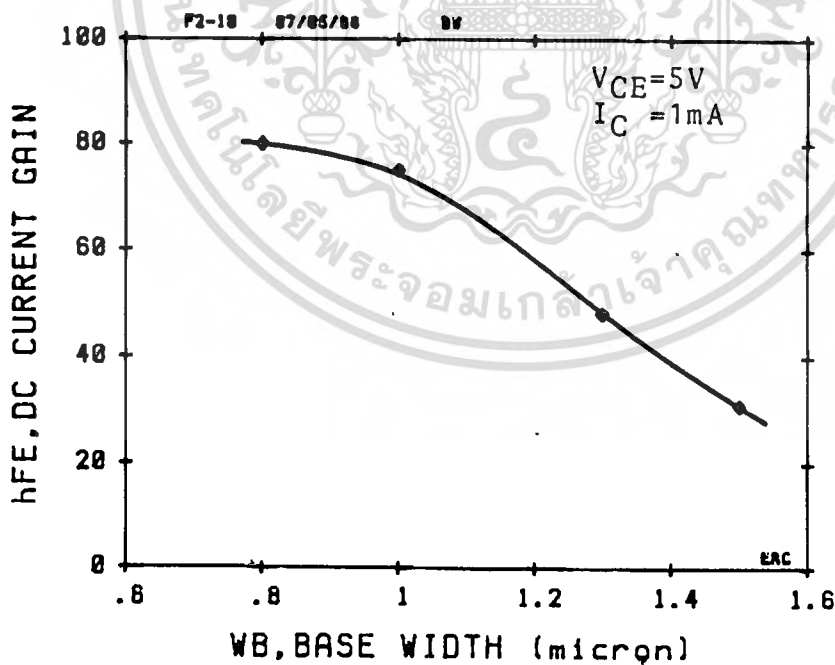
รูปที่ 2.8 กราฟคุณสมบัติของทรานซิสเตอร์ซึ่งมีความหนาของเบสต่างกัน

จากกราฟคุณสมบัติของทรานซิสเตอร์ จะเห็นได้ว่าในขณะที่ความกว้างของเบสยังมีค่าสูง อัตราการขยายกระแสจะมีค่าต่ำ และแรงดันพ้งหะลายคอลเลคเตอร์อิมิตเตอร์มีค่าสูง เส้นกราฟจะมีลักษณะที่ชันมากกับแกนนอน ซึ่งหมายความว่าไม่ปรากฏลักษณะของ "basewidth modulation" เมื่อเทียบกับตัวอย่างที่เบสแคบที่สุด จะเห็นว่ามีอัตราการขยายสูงมาก แรงดันพ้งหะลายคอลเลคเตอร์-อิมิตเตอร์ลดลง และลักษณะของ basewidth modulation ปรากฏให้เห็นชัดมากขึ้น ตารางแสดงค่าแรงดันพ้งหะลายของตัวอย่างต่าง ๆ ที่แสดงในรูปที่ 2.9 นั้น จะเห็นได้ว่าแรงดันพ้งหะลายคอลเลคเตอร์-เบสมีค่าเท่า ๆ กัน เพราะรอยต่อสร้างขึ้นในสภาพแวดล้อมเดียวกัน ในขณะที่แรงดันพ้งหะลายคอลเลคเตอร์-อิมิตเตอร์ จะลดลงเมื่ออัตราการขยายกระแสสูงขึ้น ตามสมการที่ (1.17) ส่วนแรงดันพ้งหะลายอิมิตเตอร์-เบสมีค่าเท่า ๆ กัน เนื่องจากอิมิตเตอร์และเบสมีความหนาแน่นสารเจือสูง รูปที่ 2.10 นั้น จะแสดงความสัมพันธ์ระหว่างอัตราการขยายกระแสแบบอิมิตเตอร์รวม (h_{FE}) กับความกว้างของเบส (w_B) ผลดังกล่าวนี้จะสอดคล้องกับสมการที่ (2.8) ซึ่งถ้าหากพิจารณาเฉพาะเทอมที่ 2 แล้ว ความกว้างของเบส จะต้องน้อยกว่าระยะทางการแพร่ของอิเล็กตรอนในเบส (L_{nb}) มาก ๆ จึงจะทำให้ได้อัตราการขยายกระแสที่สูง

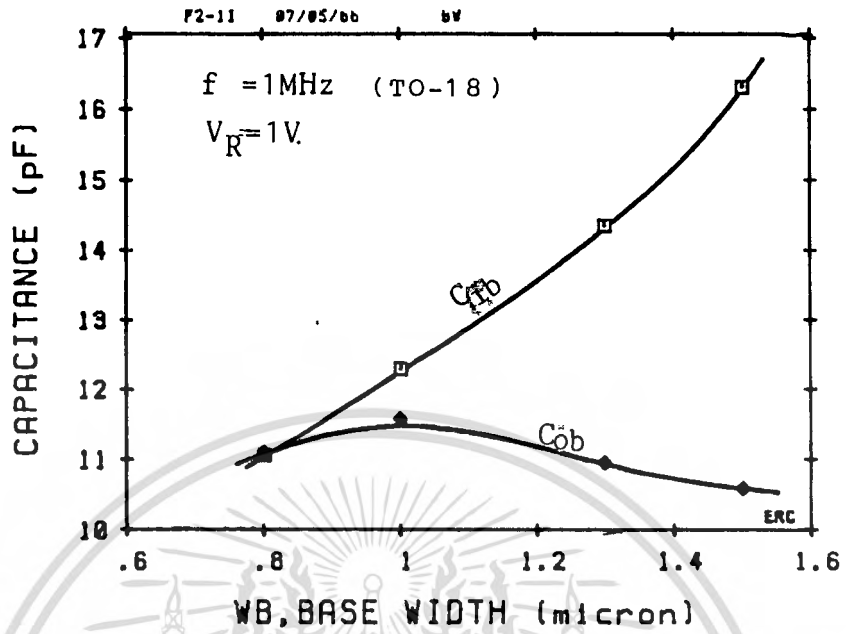
เมื่อวัดค่าความจุไฟฟ้าอินพุท (C_{ib}) และเอาต์พุท (C_{ob}) ที่แรงดันไบอัสกลับเท่ากับ 1.0 โวลต์ และผลที่ได้แสดงโดยกราฟในรูปที่ 2.11 นั้น ทำให้เราทราบว่า ค่าความจุไฟฟ้าที่รอยต่อเบส-คอลเลคเตอร์ ของทุกตัวอย่างใกล้เคียงกันมาก ในขณะที่ค่าความจุไฟฟ้าที่รอยต่อเบส-อิมิตเตอร์ จะลดลงเมื่อทำการขลิกลานขึ้น ทั้งนี้เพราะความหนาแน่นสารเจือบริเวณรอยต่อลดลง ค่าความจุไฟฟ้า และอัตราการขยายกระแสแบบอิมิตเตอร์รวม สามารถที่จะใช้อธิบายคุณสมบัติเกี่ยวกับความเร็วในการสวิตช์ได้เป็นอย่างดี กราฟผลการทดลองในรูปที่ 2.12 จะแสดงความเร็วในการสวิตช์ เมื่อความกว้างของเบสมีค่าต่าง ๆ กัน ดีเลย์โหมและไรส์ไทม์จะเพิ่มขึ้นเมื่อความกว้างของเบสเพิ่มขึ้น ทั้งนี้เพราะค่าความจุไฟฟ้าที่รอยต่อ เบส-อิมิตเตอร์มีค่ามากขึ้น ซึ่งถ้าหากจะอธิบายด้วยสมการ ก็ได้ดังนี้ [2]

พารามิเตอร์	ความหนาของชั้นเบส (μm)			
	0.8	1.0	1.3	1.5
แรงดันพังทะลาย คอลเลกเตอร์-เบส โวลต์ ($I_C = 10 \mu\text{A}$, $I_E = 0$)	39	39	39	39
แรงดันพังทะลาย คอลเลกเตอร์-อิมิตเตอร์ โวลต์ ($I_C = 10 \mu\text{A}$, $I_B = 0$)	12	18	17	17
แรงดันพังทะลาย อิมิตเตอร์-เบส โวลต์ ($I_E = 10 \mu\text{A}$, $I_C = 0$)	6.3	6.7	6.8	6.9

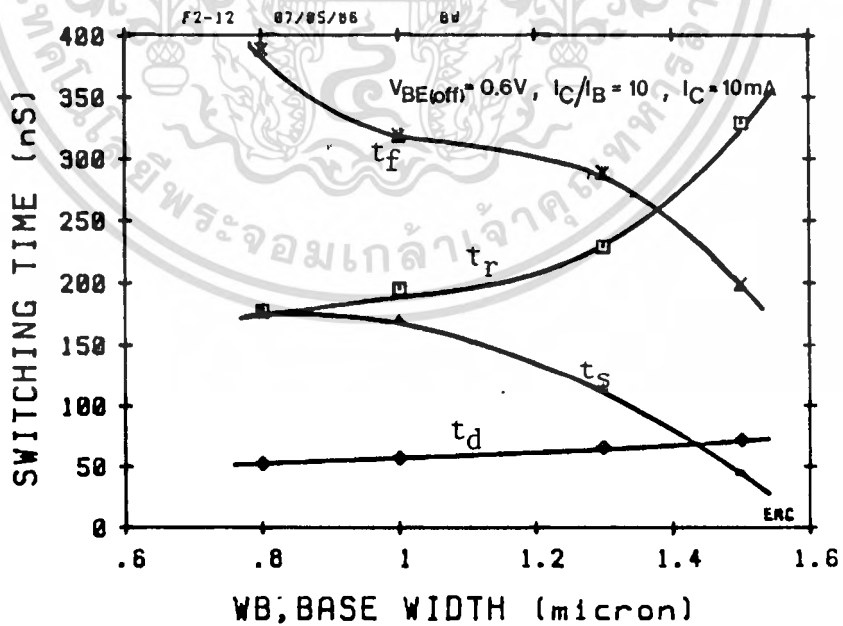
รูปที่ 2.9 พารามิเตอร์เกี่ยวกับแรงดันพังทะลาย ของตัวอย่างซึ่งความหนาของเบสต่างกัน



รูปที่ 2.10 ความสัมพันธ์ระหว่างอัตราการขยายกระแสกับความกว้างของเบส



รูปที่ 2.11 ค่าความจุไฟฟ้าที่รอยต่อกับความกว้างของเบส



รูปที่ 2.12 คุณสมบัติทางความเร็วในการสวิตช์กับความกว้างของเบส

$$t_d = \frac{2}{I_{B1}} [C'_{Te} V_{BE(off)} + C'_{Tc} [(V_{cc} + V_{BE(off)})^{\frac{1}{2}} - V_{cc}^{\frac{1}{2}}]]$$

$$t_r = h_{FE} \left(\frac{1}{\omega_T} + 1.7 R_L C_{Tc} \right) \ln \frac{h_{FE}}{h_{FE} I_{B1} - 0.9 I_C}$$

ซึ่งกราฟในรูปที่ 2.12 นั้น ได้จากการวัดเมื่อ $V_{cc} = 10$ โวลต์, $I_C = 10$ มิลลิแอมป์ $R_L = 500$ โอห์ม และ $V_{BE(off)} = 0.6$ โวลต์ โดยที่ $I_C/I_{B1} = I_C/I_{B2} = 10$ ส่วนไรส์ ไทม์ที่เพิ่มขึ้นนั้น เนื่องจาก ω_T มีค่าต่ำลง ในส่วนของ circuit drive function เมื่อ h_{FE} ลดลงก็จะทำให้ไรส์ไทม์มีค่ามากขึ้นเช่นกัน สโคเรไทม์นั้นจะขึ้นอยู่กับอายุของโซลโนลลในคอลเลกเตอร์ (τ_{pc}) และขึ้นอยู่กับ h_{FE} คือ จะมีค่าเพิ่มขึ้นเมื่อ h_{FE} มากขึ้น (หรือความกว้างของเบสลดลง)

$$t_s = \left(\frac{0.6}{\omega_b} + \frac{\tau_{pc}}{2} \right) \ln \frac{I_{B1} - I_{B2}}{I_C/h_{FE} - I_{B2}}$$

ดังนั้นถ้าหากเบสกว้างมากขึ้น ก็จะทำให้สโคเรไทม์ลดลง และเมื่อลองพิจารณาถึงพอลล์ไทม์จะเห็นว่าพอลล์ไทม์ก็ลดลงด้วยเมื่อความกว้างของเบสมากขึ้น เพราะ h_{FE} ลดลง และเทอมของ circuit drive function จะมีค่าลดลงเช่นกัน ซึ่งสมการของพอลล์ไทม์จะแสดงได้คือ

$$t_f = h_{FE} \left(\frac{1}{\omega_T} + 1.7 R_L C_{Tc} \right) \ln \left(\frac{I_C - h_{FE} I_{B2}}{0.1 I_C - h_{FE} I_{B2}} \right)$$

เมื่อพิจารณาถึงความถี่ f_T ของทรานซิสเตอร์ จะเห็นว่าความกว้างของเบสมีผลมากที่สุด ในเทอมของ base transit time ซึ่งจากสมการที่ (1.27) และสมการที่ (1.35) จะเขียนได้ว่า

$$\frac{1}{\omega_b} = \frac{W_B^2}{2.43 D_{nb}}$$

และในการทดลองนี้เมื่อวัด f_T ที่กระแส $I_C = 5$ มิลลิแอมป์ $V_{CE} = 5.0$ โวลต์ จะได้ดังนี้

ความกว้างของเบส (μm)	ความถี่ f_T (MHz)
0.8	500
1.0	450
1.3	400
1.5	352

อย่างไรก็ตาม ในการใช้งานทรานซิสเตอร์นั้น บางครั้งจำเป็นต้องทราบความถี่ทำงานสูงสุด (f_{max}) ด้วย ซึ่ง f_{max} อาจหาได้จากสมการที่ (1.39) โดย

$$f_{\text{max}} = \sqrt{\frac{f_T}{8\pi r_B' C_c}}$$

ในการทดลองนี้ ในขั้นตอนการสร้างเบสวัดความต้านทานแผ่นได้ประมาณ 250 โอห์ม / □ ซึ่งจะได้พิกัดความต้านทานของเบสคือ

$$\begin{aligned} p_b &= 250 \times 2.7 \times 10^{-4} \\ &= 0.0675 \text{ โอห์ม-ซม.} \end{aligned}$$

ดังนั้นความต้านทานอนุกรมในเบสหาได้จาก (ดูภาคผนวกบทที่ 3 หัวข้อ 3)

$$r_B' = \frac{p_b}{8\pi w_2} + \frac{p_b}{2\pi w_3} \ln \frac{r_2}{r_1}$$

ซึ่งจากโครงสร้างต้นแบบ ที่มีความกว้างของเบสเท่ากับ 0.8 ไมครอน

$$\begin{aligned} w_2 &= 0.8 \times 10^{-4} \text{ ซม.} , \quad w_3 = 2.7 \times 10^{-4} \text{ ซม.} \\ \text{และ } r_1 &= 2.18 \times 10^{-3} \text{ ซม.} , \quad r_2 = 4.3 \times 10^{-3} \text{ ซม.} \end{aligned}$$

$$\begin{aligned} r_B' &= \frac{0.0675}{8 \times 0.8 \times 10^{-4}} + \frac{0.0675}{2 \times 2.7 \times 10^{-4}} \ln \frac{4.3 \times 10^{-3}}{2.18 \times 10^{-3}} \\ &= 38 \text{ โอห์ม} \end{aligned}$$

เทอมของ C_C ในสมการที่(1.39) นั้น เป็นค่าความจุไฟฟ้ารวมที่รอยต่อทั้ง diffusion capacitance (C_{Dc}) และ transition capacitance (C_{Tc}) โดยการศึกษา C_{Tc} นี้จะคิดเฉพาะพื้นที่แอคทีฟคอลเลคเตอร์ (ประมาณให้เท่ากับ A_E)

$$C_{Tc}(\text{active area}) = C_{Tc} \times \frac{A_E}{A_C}$$

เทอมของ diffusion capacitance นั้น จะต้องหาการเปลี่ยนแปลงของความกว้างของเบสต่อการเปลี่ยนแปลงแรงดันคอลเลคเตอร์ ซึ่ง

$$C_{Dc} = \frac{I_{EWB}}{D_{nb}} \cdot \frac{\partial W_B}{\partial V_C}$$

ซึ่งในการพิจารณาเพื่อให้ได้ f_{max} สูงสุดนั้น จะต้องให้พิกัดความต้านทานของเบสต่ำที่สุด และพื้นที่แอคทีฟคอลเลคเตอร์น้อยที่สุด หากถือว่า $\partial W_B / \partial V_C = 0$ แล้ว

$$\begin{aligned} C_C &\approx 9 \times (15/6) \quad (\text{ที่ } V_C = 5 \text{ โวลต์, } C_{Tc} \approx 9 \text{ pF}) \\ &= 2.25 \text{ พิโกฟารัด} \end{aligned}$$

ดังนั้น

$$\begin{aligned} f_{max} &= \sqrt{\frac{500 \times 10^6}{81 \times 38 \times 2.25 \times 10^{-12}}} \\ &= 483 \text{ MHz} \end{aligned}$$

2.5 สรุป

ในการกำหนดคุณสมบัติของทรานซิสเตอร์นั้น หลักการที่สำคัญที่สุดก็คือการควบคุมลักษณะโครงสร้างทางเรขาคณิต เช่น พื้นที่ ความกว้างความยาว เป็นต้น โดยเฉพาะทรานซิสเตอร์แบบพลาสมา ความกว้างของเบสจะเป็นแฟกเตอร์สำคัญในการกำหนด อัตราการขยายกระแส ในขณะที่ขั้วจำกัดทางความถี่นั้น จะขึ้นอยู่กับพื้นที่แอคทีฟคอลเลคเตอร์ พื้นที่คอลเลคเตอร์ และความกว้างของเบส ความหนาแน่นของสารเจือในส่วนคอลเลคเตอร์ จะกำหนดความต้านทานอนุกรมและแรงดันพังทะ-

เอกสารอ้างอิง

- 1] S. choomchuay, S. Suphadech, "Impurity concentration dependence of bipolar transistor parameter", pp. 32 - 51, Proc. of Thailand's 7th Electrical and Electronic Conference, KMIT, Thonburi, BKK, 1984.
- 2] A.B. Phillips, "Transistor Engineering and Introduction to Integrated Semiconductor Circuits", pp. 283 - 348, Mc.Graw Hill book company, Inc., 1962.
- 3] Paul R. Gray, Robert G. Meyer, "Analysis and Design of Analog Integrated Cuircuits", pp. 76-122, John Wiley & Sons, Inc., N.Y., 1983.

บทที่ 3 ซิลิกอนไบโพลาร์ทรานซิสเตอร์ที่ถูกเติมด้วยอะตอมของทองคำ

3.1 บทนำ

3.2 คุณสมบัติของซิลิกอนที่ถูกแพร่ด้วยอะตอมของทองคำ

3.3 คุณสมบัติของรอยต่อพี-เอ็นที่ถูกแพร่ด้วยอะตอมของทองคำ

3.4 ทรานซิสเตอร์ที่ถูกแพร่ด้วยอะตอมของทองคำ

3.5 ขบวนการสร้างไบโพลาร์ทรานซิสเตอร์

3.6 การทดลองและผลการทดลอง

3.6.1 คุณสมบัติทางกระแสและแรงดันไฟตรง

3.6.2 อัตราการขยายกระแส

3.6.3 ความเร็วในการสวิตช์

3.6.4 แรงดันอิมิต์ คอลเลคเตอร์-อิมิต์เตอร์

3.6.5 ค่าความจุไฟฟ้าที่รอยต่อเบส-คอลเลคเตอร์ (C_{TC})

3.7 วิจารณ์

3.8 สรุป

เอกสารอ้างอิง

ภาคผนวกบทที่ 1

การวัดคุณสมบัติต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์

บทที่ 3

ซิลิกอนไบโพลาร์ทรานซิสเตอร์ที่ถูกเติมด้วยอะตอมของทองคำ [1, 2]

Gold Doped Silicon Bipolar Transistor

3.1 บทนำ

ผลของอะตอมสารเจือระดับลึก (deep impurity level) ที่มีคุณสมบัติทางไฟฟ้าของไบโพลาร์ทรานซิสเตอร์ ได้มีการศึกษาและรายงานมาบ้างแล้ว [3] เช่น ในปี ค.ศ. 1968 โดยนาย Osipov พบว่า ในทรานซิสเตอร์ซึ่งมีอะตอมสารเจือระดับลึกอยู่ในส่วนเบส ค่าของอัตราขยายกระแส (current amplification) จะเปลี่ยนแปลงโดยมีค่าเพิ่มขึ้นเมื่อระดับของการฉีดพาหะ (injection level) มีขนาดเพิ่มขึ้น นอกจากนี้ในปีเดียวกัน นาย Varlamov และคณะ ได้ศึกษาและรายงานว่าเยอร์มันเนียมไบโพลาร์ทรานซิสเตอร์ ซึ่งถูกเติมด้วยอะตอมของทองคำ จะมีคุณสมบัติความไวต่อแสงเพิ่มขึ้น ซึ่งผลดังกล่าวนี้เนื่องมาจากปรากฏการณ์การ-แตรป (trapping effect) ที่เกิดจากอะตอมของสารเจือระดับลึก

ในบทนี้จะกล่าวถึงการทดลองและผลการทดลอง ซึ่งเกี่ยวกับซิลิกอนไบโพลาร์ที่ถูกเติมด้วยอะตอมของทองคำ ซึ่งเป็นอะตอมสารเจือระดับลึกชนิดหนึ่ง ที่นิยมใช้กันอย่างแพร่หลาย คุณสมบัติทางไฟฟ้าของซิลิกอนไบโพลาร์ทรานซิสเตอร์ซึ่งถูกแพร่ (diffused) ด้วยอะตอมสารเจือของทองคำ ที่อุณหภูมิและเวลาต่าง ๆ กัน ถูกนำมาเสนอและเปรียบเทียบกันกับทรานซิสเตอร์ซึ่งไม่มีอะตอมของทองคำอยู่ นอกจากนี้ยังได้กล่าวถึง การออกแบบ การสร้าง เทคนิคการแพร่อะตอมทองคำ และเทคนิคการวัดคุณสมบัติทางไฟฟ้าของไบโพลาร์ทรานซิสเตอร์อีกด้วย

3.2 คุณสมบัติของซิลิกอนที่ถูกแพร่ด้วยอะตอมของทองคำ

โดยปกติทองคำถูกนำมาใช้เป็นสารเจือระดับลึก (deep level impurity) เพื่อจะเติมลงไปในส่วนกึ่งตัวนำซิลิกอนอย่างแพร่หลาย ทั้งนี้เนื่องจากทองคำมีค่าสัมประสิทธิ์การแพร่ (diffusion coefficient) สูง กล่าวคือ มีค่าประมาณ $2.5 \times 10^5 \text{ cm}^2/\text{sec}$ ที่อุณหภูมิทำการแพร่ที่ 1300°C ดังนั้น จึงสามารถควบคุมปริมาณความหนาแน่นของอะตอมของทองคำใน

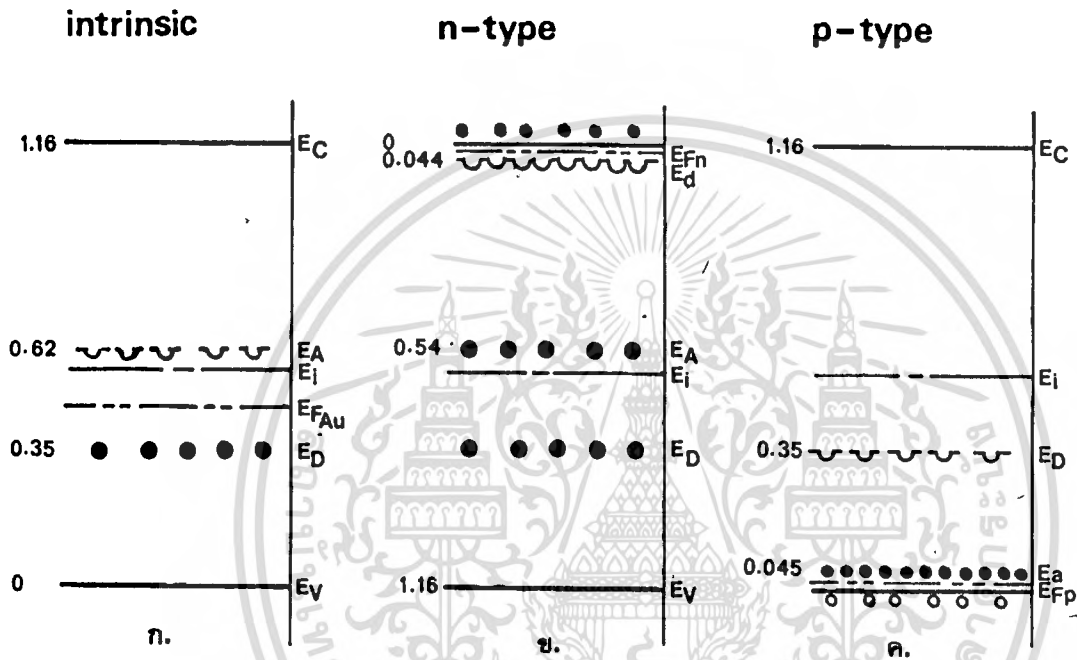
ซิลิกอนได้โดยการควบคุมอุณหภูมิที่ทำการแพร่ อะตอมของทองจะแพร่เข้าไปอยู่ระหว่างกลางของอะตอมซิลิกอนซึ่งเราเรียกการแพร่แบบนี้ว่า "Interstitial diffusion" อะตอมของทองคำจะไม่มีบอนด์ใด ๆ (bond) ยึดกับอะตอมของซิลิกอนเลยจึงทำให้อัตราการแพร่ของอะตอมทองคำเร็วกว่าการแพร่ของอะตอมธาตุอื่น ๆ โดยทั่วไปซึ่งเป็นการแพร่แบบเข้าไปแทนที่หรือที่เรียกว่า "Substitutional diffusion" ผลจากการที่อะตอมของทองคำเข้าไปในสารกึ่งตัวนำซิลิกอนจะทำให้เกิดระดับพลังงานแบบระดับลึก (deep level) ขึ้นมา 2 ระดับ ก็ระดับผู้ให้แบบลึก (deep donor level) และระดับผู้รับแบบลึก (deep acceptor level) ดังแสดงในรูปที่ 3.1 ระดับพลังงานผู้ให้แบบลึก จะอยู่ที่ระดับเหนือแถบวาเลนซ์ (Valence band) ประมาณ 0.35 ± 0.02 eV และระดับพลังงานผู้รับแบบลึก จะอยู่ที่ระดับต่ำกว่าแถบความนำประมาณ 0.54 ± 0.02 eV

ในซิลิกอนชนิดเอ็นซึ่ง $N_D \gg N_A$ อิเล็กตรอนจากแถบความนำจะตกลงมาสู่ deep acceptor level ทำให้อะตอมของทองคำในระดับพลังงานนี้แสดงตัวเป็น N_{Au}^- ซึ่งมีความสามารถจะจับ (trap) โฮลได้เป็นอย่างดี (มีค่า Capture cross-section ต่อโฮล, σ_p , สูง) ส่วนในซิลิกอนชนิดพีซึ่ง $N_A \gg N_D$ นั้น อิเล็กตรอนจากระดับพลังงาน deep donor level จะตกลงไปสู่แถบวาเลนซ์ ทำให้อะตอมของทองคำในระดับพลังงานนี้แสดงตัวเป็น N_{Au}^+ ซึ่งมีความสามารถที่จะจับอิเล็กตรอนได้เป็นอย่างดี หรือมีค่า Capture Cross-Section ต่ออิเล็กตรอน, σ_n สูง จะเห็นได้ว่า ไม่ว่าจะเป็นซิลิกอนชนิดพีหรือชนิดเอ็นก็ตาม อะตอมของทองคำจะทำหน้าที่เป็นศูนย์กลางการรวมตัว (recombination center) ของพาหะข้างน้อย จึงทำให้อายุของพาหะข้างน้อยลดลง และจะสามารถแสดงได้ว่าเป็นปรากฏการณ์กับความหนาแน่นของอะตอมทองคำ [3] ซึ่งอายุของพาหะส่วนน้อยแสดงได้ดังนี้

$$\tau_{jo} = (\sigma_{jo} v_j N_{Au})^{-1} \quad (3.1)$$

เมื่อ τ_{jo} คือ อายุของพาหะส่วนน้อย

v_j คือ thermal velocity ($= 10^7$ cm.sec⁻¹ ที่ 300° K)



รูปที่ 3.1 แสดงไคอะแกรมระดับพลังงานของซิลิกอนที่ถูกรบกวนด้วยอะตอมของทองคำ^[3]

- ก. ซิลิกอนบริสุทธิ์
- ข. ซิลิกอนชนิดเอ็นซึ่งอะตอมสารเจือมากกว่าอะตอมของทองคำ
- ค. ซิลิกอนชนิดพีซึ่งอะตอมสารเจือมากกว่าอะตอมของทองคำ

σ_{jo} คือ capture cross-section (อยู่ในช่วง 10^{14} - 10^{16} cm^2 ที่ 300° K)

j คือ โฮล (p) หรืออิเล็กตรอน (n)

และเนื่องจากเกิดปรากฏการณ์การชดเชย (Compensation) ในสารกึ่งตัวนำซิลิกอนที่ถูกแพร่ด้วยอะตอมของทองคำ จะทำให้ความหนาแน่นของพาหะ (carrier) ลดลง ดังนั้นจึงมีผลทำให้ค่าความต้านทานจำเพาะ (resistivity) มีค่าเพิ่มขึ้น ซึ่งความสัมพันธ์ระหว่างค่าความต้านทานจำเพาะที่อุณหภูมิห้อง กับความหนาแน่นของอะตอมของทองคำที่ถูกแพร่เข้าไปในสารกึ่งตัวนำซิลิกอนชนิดเอ็น และพี แสดงได้ดังในรูปที่ 3.2 (ก.) และ (ข.) ตามลำดับ

3.3 คุณสมบัติของรอยต่อพี-เอ็น ซึ่งถูกแพร่เจือด้วยอะตอมของทองคำ

ในการศึกษาเพื่อควบคุมอายุของพาหะได้มีการแพร่เจืออะตอมของทองคำ ในการสร้างไดโอดพบว่าสามารถที่จะลด reverse recovery time ลงมาเป็นหน่วยของนาโนวินาที (ns) ได้ และยังสามารถที่จะหาปริมาณของสารเจือหลัก จากค่า reverse recovery time นี้ได้ด้วย ซึ่งจากการศึกษาทั้งทางทฤษฎี และการทดลองของ Bakanowski และ J.H. Forster ประมาณได้ว่า [3,5]

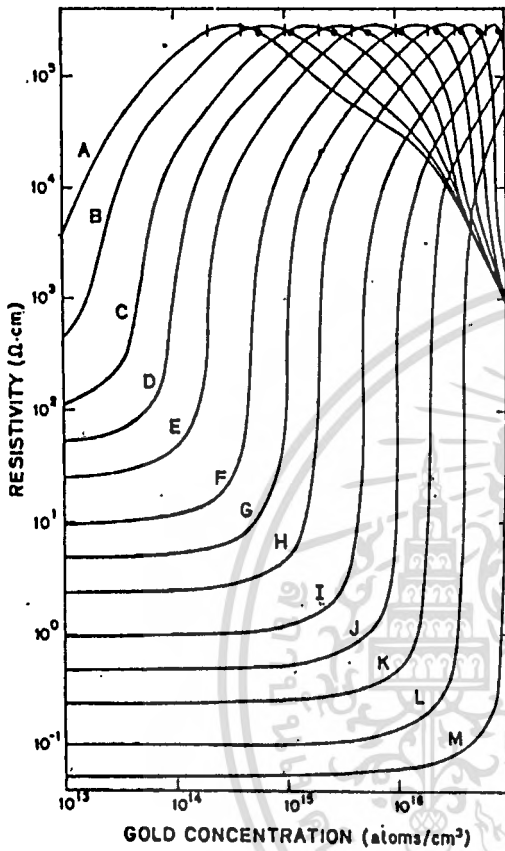
$$t_{dr} = 0.9 \tau \quad \text{สำหรับไดโอดที่มีรอยต่อพี-เอ็นแบบชั้นนํ้ามันไค} \quad (3.2)$$

หรือถ้าหากแทนสมการที่ (3.1) ในสมการที่ (3.2) จะได้ว่า

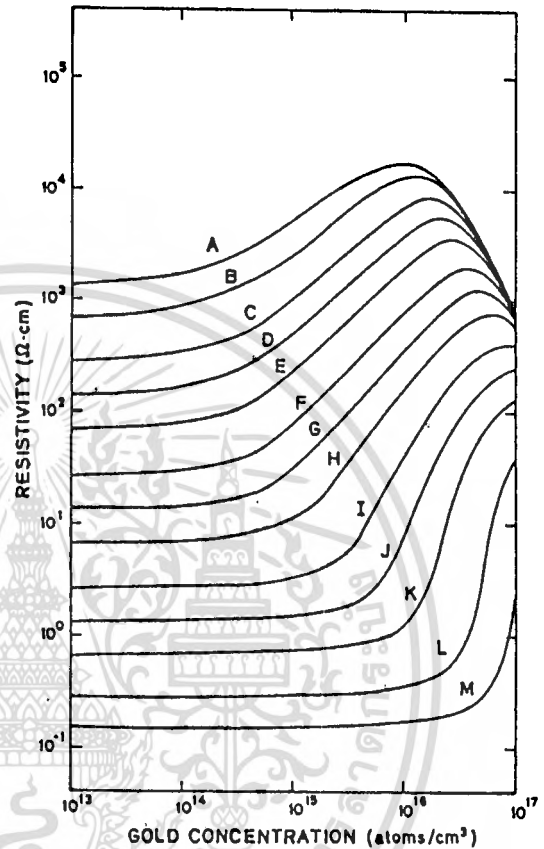
$$t_{dr} = (2.57 \times 10^7) / N_{Au} \quad (3.3)$$

เมื่อ t_{dr} คือ diode reverse recovery time

แม้ว่าอะตอมของทองคำจะทำให้อายุของพาหะในส่วนเนื้อสารลดลง แต่อะตอมของทองคำซึ่งเป็นศูนย์กลางการรวมตัวนั้น ก็จะมีอยู่ในช่วงปลอดพาหะ (Spacecharge layer) เช่นกัน ปริมาณของกระแสทั้งในกรณีไบอัสตรงและไบอัสกลับจะมีค่าเพิ่มขึ้น ในไดโอดแบบ p^+n อะตอมของทองคำซึ่งแสดงตัวเป็น N_{Au}^- ทำให้ effective doping density กลายเป็น $N_D - N_{Au}$ ซึ่งทำ



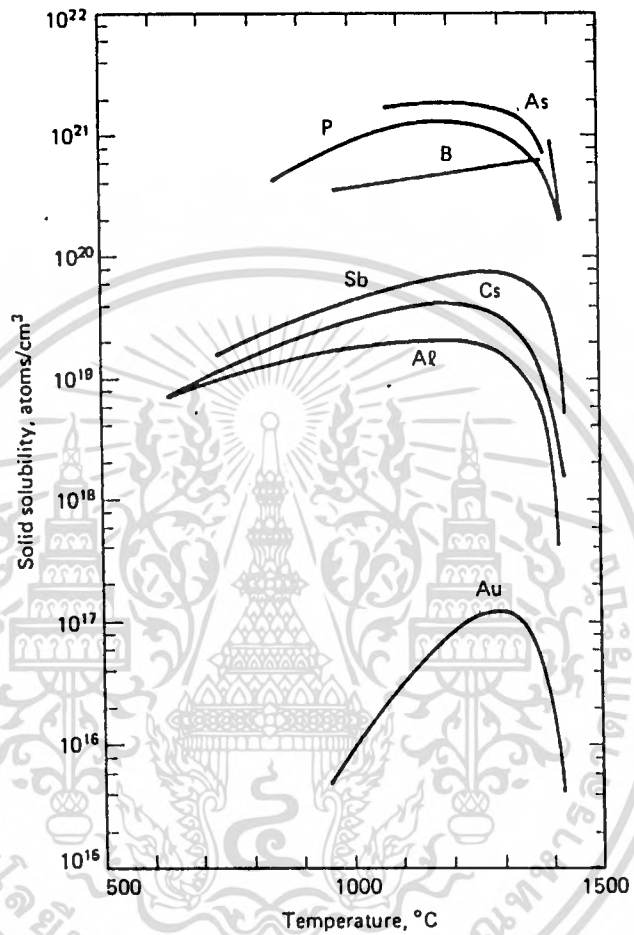
ก.



ข.

รูปที่ 3.2 แสดงความสัมพันธ์ระหว่างค่าพิคความต้านทานกับค่าความหนาแน่นของอะตอมทองคำในสารกึ่งตัวนำชนิดเอ็น(ก.)และสารกึ่งตัวนำชนิดพี(ข.) เมื่อความหนาแน่นของอะตอมสารเจือ(ในหน่วย cm^{-3}) มีค่าต่าง ๆ ดังนี้ [3]

A , 1×10^3 ; B , 2×10^3 ; C , 5×10^3 ; D , 1×10^4 ; E , 2×10^4 ;
 F , 5×10^4 ; G , 1×10^5 ; H , 2×10^5 ; I , 5×10^5 ; J , 1×10^6 ;
 K , 2×10^6 ; L , 5×10^6 ; M , 1×10^7



รูปที่ 3.3 แสดงค่า Solid solubility ของสารเจือปนต่าง ๆ ในซิลิกอน ที่อุณหภูมิต่าง ๆ กัน

ให้แรงดันพังทะลายอะวาลันซ์เพิ่มขึ้นได้ และเนื่องจากอะตอมของทองคำในช่วงปลอดพาหะจะส่งผลการเปลี่ยนแปลงของขอบของช่วงปลอดพาหะไม่ทันกับความถี่ที่รอยต่อได้รับ ในกรณีที่มีการไบอัสกลับที่ความถี่สูง ($10^5 - 10^7$ Hz) ผลที่เกิดขึ้นจึงเสมือนว่าค่าความจุไฟฟ้าของอะตอมลดลง และตามรูปแบบการวิเคราะห์ของ Sah-Reddi สรุปได้ว่า [3]

$$C_j = \frac{C_o}{(N_T/N_D) ([N_D - N_T])^{1/2} [\phi_t / (V_D - V_a)]^{1/2} + (1 - (N_T/N_D)) \phi_t (V_D - V_a)^{1/2}} \quad (3.4)$$

โดยที่ $C_o = \sqrt{\frac{q \epsilon N_D}{2(V_o - V_a)}}$

และ $\phi_t = (E_{fn} - E_{fAu})/q$

เมื่อ N_T คือ trapping density
 V_o คือ contact potential
 V_a คือ apply voltage
 ϵ คือ permittivity

3.4 ทรานซิสเตอร์ที่ถูกแพร่ด้วยอะตอมของทองคำ

จากความรู้เรื่องคุณสมบัติของรอยต่อพี-เอ็น ซึ่งถูกแพร่เจือด้วยอะตอมของทองคำและจากการทำงานของทรานซิสเตอร์ในลักษณะสวิตช์นั้น ในสภาวะ "On" รอยต่อเบส-คอลเลคเตอร์ซึ่งปกติได้รับไบอัสกลับจะได้รับไบอัสตรงแทน ทำให้มีการสะสมประจุโดยเฉพาะในส่วนของคอลเลคเตอร์ และเพื่อที่จะทำให้ทรานซิสเตอร์เข้าสู่สภาวะ "Off" จะต้องเสียเวลาในการดึงประจุเหล่านี้ออกไปหรือเวลาดังกล่าวก็คือ Storage time (t_s) การเพิ่มศูนย์กลางการรวมตัวโดยการแพร่สารเจือขั้วลึก ทำให้ประจุเหล่านี้จะรวมตัวได้เร็วขึ้น หรือก็คือ Storage time ลดต่ำลง อย่างไรก็ตามทรานซิสเตอร์มีกลไกการทำงานที่ยุ่งยาก และซับซ้อนกว่าไดโอดมากประกอบกับทองคำมีค่า Solid Solubility สูง (ดูากรูปที่ 3.3) และมีค่าสัมประสิทธิ์การแพร่ตัวเร็วมาก (เท่ากับ $4.5 \times 10^5, 5 \times 10^5$ และ 8×10^5 cm²/sec ที่อุณหภูมิ 900, 1000, 1100 °C ตามลำดับ) ในการที่จะควบคุมให้ทองคำแพร่ไปเฉพาะส่วนใดส่วนหนึ่ง จึงทำได้ค่อนข้าง

ยาก อายุของพาหะในทุกส่วนจะลดลง ความต้านทานในเนื้อสารจะเพิ่มขึ้น [2,3] ผลก็คือทำให้ ทรานซิสเตอร์มีอัตราการขยายกระแส (μ_{FE}) ต่ำลง เพราะแพ็คเกจการส่งผ่านในเบส (β) ต่ำลง ทั้งแรงดันอิมิตก็เพิ่มขึ้นด้วย

3.5 ขบวนการสร้างไบโพลาร์ทรานซิสเตอร์

ไบโพลาร์ทรานซิสเตอร์ที่สร้างขึ้นมาเพื่อการทดลองในครั้งนี้ เริ่มต้นจากแผ่นผลึกรูป เตี้ยของซิลิกอน ชนิดเอ็น ระบาย <111> มีค่าความต้านทานจำเพาะ 0.008 โอห์ม-ซม. หนา 260 - 300 ไมครอน โดยมีชั้นอีพิตอกเซียลชนิดเอ็นอยู่ด้านบน ชั้นของอีพิตอกเซียลนี้มี ค่าความต้านทานจำเพาะ 2 - 4 โอห์ม-ซม. และหนา 3 - 7 ไมครอน ส่วนเบสชนิดพีสร้างขึ้น ได้โดยการแพร่อะตอมของโบรอน (boron) ซึ่งเป็นสารเจือปนชนิดพี โดยใช้แผ่นแข็งของโบรอน- ไนไตรด์ (BN) ชนิด A เกรด เป็นแหล่งจ่ายอะตอมสารเจือ ทำการแพร่สารเจือในชั้นที่ 1 หรือ ที่เรียกว่า Pre deposition ที่อุณหภูมิ 895 °C เป็นเวลา 20 นาที ในขั้นตอนนี้จะทำให้ได้ส่วน เบสชนิดพี ซึ่งมีค่าความต้านทานแผ่น (sheet resistivity) ประมาณ 100 -120 โอห์ม /□ จากนั้นจึงทำการแพร่สารเจือในชั้นที่สองหรือที่เรียกว่าการขับลึก (Drive in) ที่อุณหภูมิ 1100 °C เป็นเวลานาน 120 นาที จะทำให้ส่วนเบสมีค่าความต้านทานแผ่นประมาณ 450-530 โอห์ม/□

ส่วนของอิมิตอร์ซึ่งเป็นชนิดเอ็น สร้างได้โดยการแพร่อะตอมของฟอสฟอรัส (Phosphorus) โดยใช้สารละลายของฟอสฟอรัสออกซิดคลอไรด์ ($POCl_3$) เป็นแหล่งจ่ายสารเจือ ทำ การแพร่ที่อุณหภูมิ 980 °C เป็นเวลานาน 30 นาที และทำการแพร่ในชั้นที่สองเพื่อการขับลึก - (Drive-in) ที่อุณหภูมิ 925 °C เป็นเวลา 40 นาที ค่าความต้านทานแผ่นของส่วนอิมิตอร์ขณะ นี้วัดได้ ราว 11.0-12.2 โอห์ม/□ ในขั้นตอนต่อไป ทรานซิสเตอร์บางส่วนจะถูกแยก และนำไป ทำการแพร่อะตอมของทองคำก่อน และบางส่วนจะถูกนำไปสร้างส่วนที่เป็นขั้วไฟฟ้าและเก็บ บรรจุในตู้ดังต่อไปนี้

การแพร่อะตอมของทองคำเข้าไปในทรานซิสเตอร์ จะเริ่มจากการเคลือบทองคำที่ ด้านหลังของแผ่นผลึก โดยวิธีการระเหิดสารในสุญญากาศ (vacuum evaporation) ที่ความดัน

ราว 2×10^{-6} Torr จากนั้นจึงนำแผ่นผลึกดังกล่าวไปทำการแพร่ทองคำที่อุณหภูมิ 900–1100 °C เป็นเวลา 10–30 นาที ตามลำดับ ผลจากการแพร่นี้จะทำให้อะตอมของทองคำเข้าไปอยู่ในส่วนต่าง ๆ ของทรานซิสเตอร์ การสร้างขั้วสัมผัส (contact) ให้กับส่วนต่าง ๆ ของทรานซิสเตอร์ ทำได้โดยการใช้อนุภาคนิยมนำมาสร้างรอยสัมผัสโอห์มิก และขั้นตอนสุดท้าย ทรานซิสเตอร์จะถูกตัดแยกออกจากกัน และนำไปเก็บบรรจุในตัวถังแบบ TO-18 ซึ่งลำดับ และขั้นตอนการสร้างไบโพลาร์ทรานซิสเตอร์เพื่อการทดลองนี้แสดงได้ดังในรูปที่ 3.4

ลักษณะโครงสร้าง และภาพถ่ายด้านบน ของไบโพลาร์ทรานซิสเตอร์ที่สร้างขึ้น ได้แสดงดังในรูปที่ 3.5 ก.) และ ข.) ตามลำดับ

3.6 การทดลองและผลการทดลอง

ในการทดลองนี้ ไบโพลาร์ทรานซิสเตอร์ที่สร้างขึ้นถูกัดแบ่งเป็นกลุ่มต่าง ๆ ดังนี้คือ กลุ่มที่ไม่ได้ถูกนำไปแพร่ด้วยอะตอมของทองคำ และกลุ่มที่ถูกนำไปแพร่ด้วยอะตอมของทองคำ สำหรับในกลุ่มที่ถูกนำไปแพร่ด้วยอะตอมของทองคำ ได้แบ่งออกเป็นกลุ่มย่อยเพื่อการศึกษา โดยกลุ่มหนึ่งถูกนำไปแพร่ด้วยอะตอมของทองคำที่อุณหภูมิต่าง ๆ กัน เช่น 900, 1000 และ 1100 °C โดยที่ใช้เวลาในการแพร่เท่ากันคือ 15 นาที และอีกกลุ่มหนึ่งถูกนำไปแพร่ด้วยอะตอมของทองคำ ที่อุณหภูมิ 1000 °C เท่ากัน แต่ใช้เวลาในการแพร่ต่าง ๆ กัน คือ 10, 15 และ 20 นาที

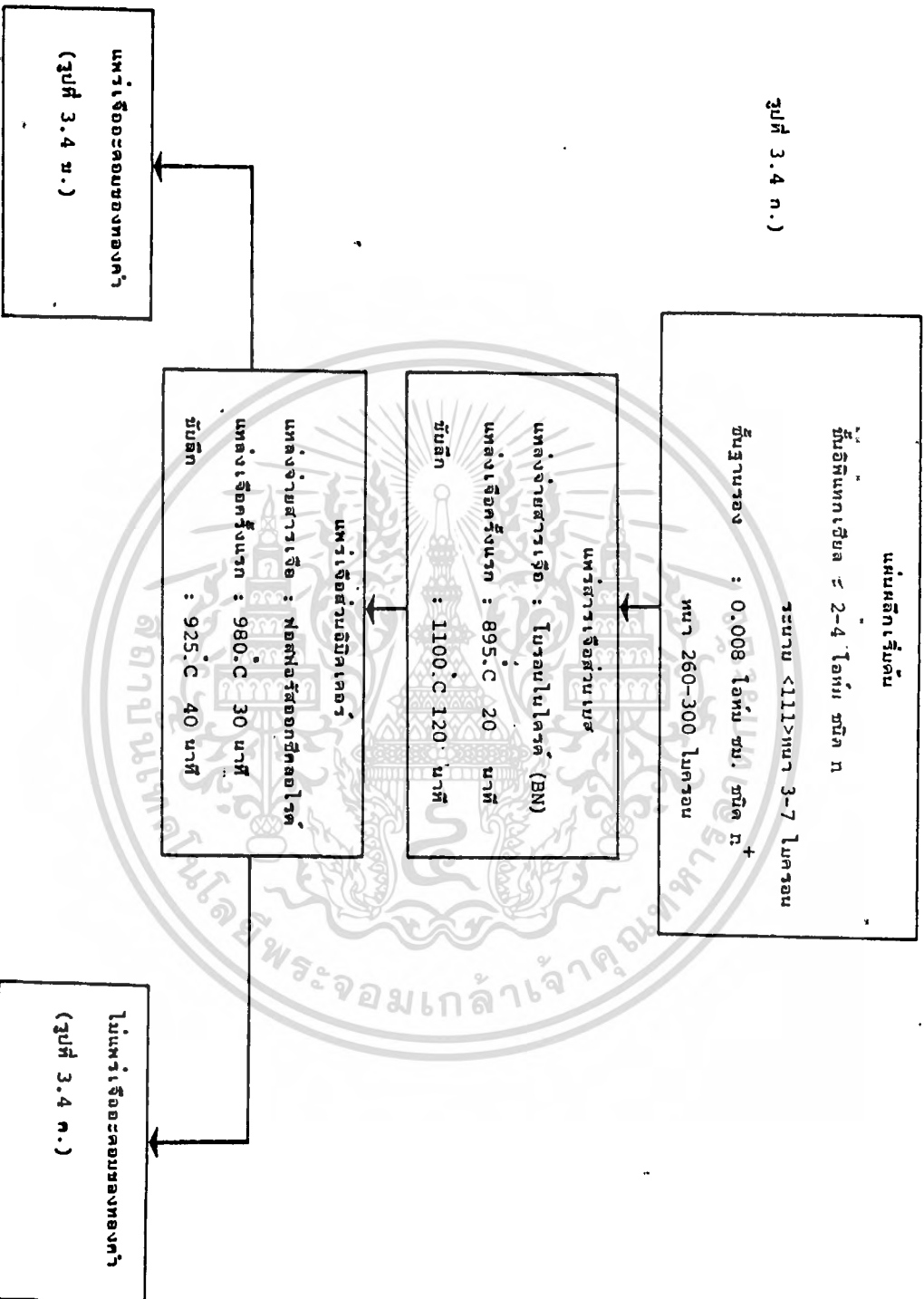
ทรานซิสเตอร์ที่สร้างได้เหล่านี้ถูกนำไปวัดหาค่าคุณสมบัติทางไฟฟ้าต่าง ๆ และนำผลที่ได้ มาวิเคราะห์และเปรียบเทียบกันต่อไป (รายละเอียดของการวัดและวงจรที่ใช้วัดแสดงไว้ในภาคผนวก)

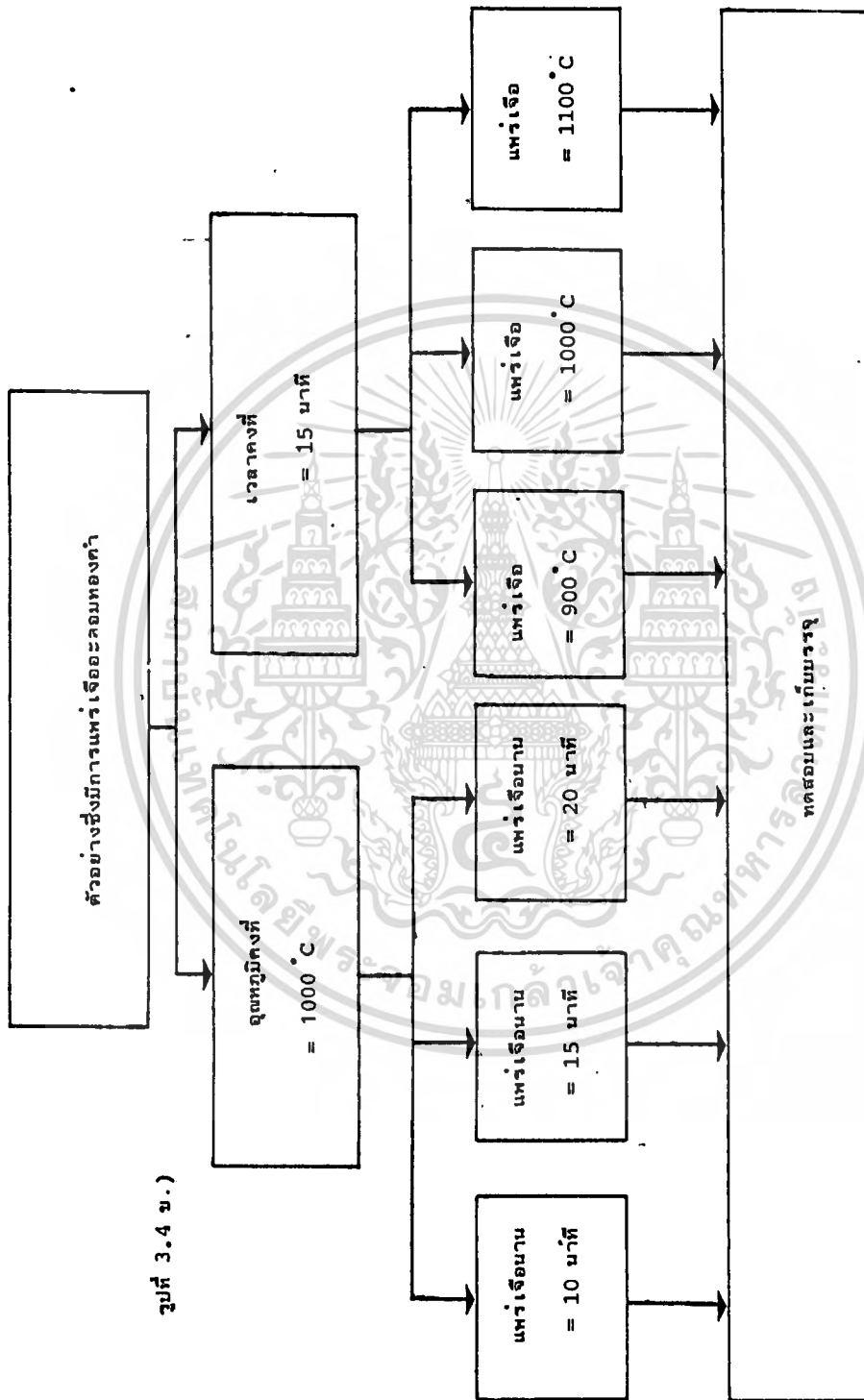
3.6.1 คุณสมบัติทางกระแสและแรงดันไฟตรง

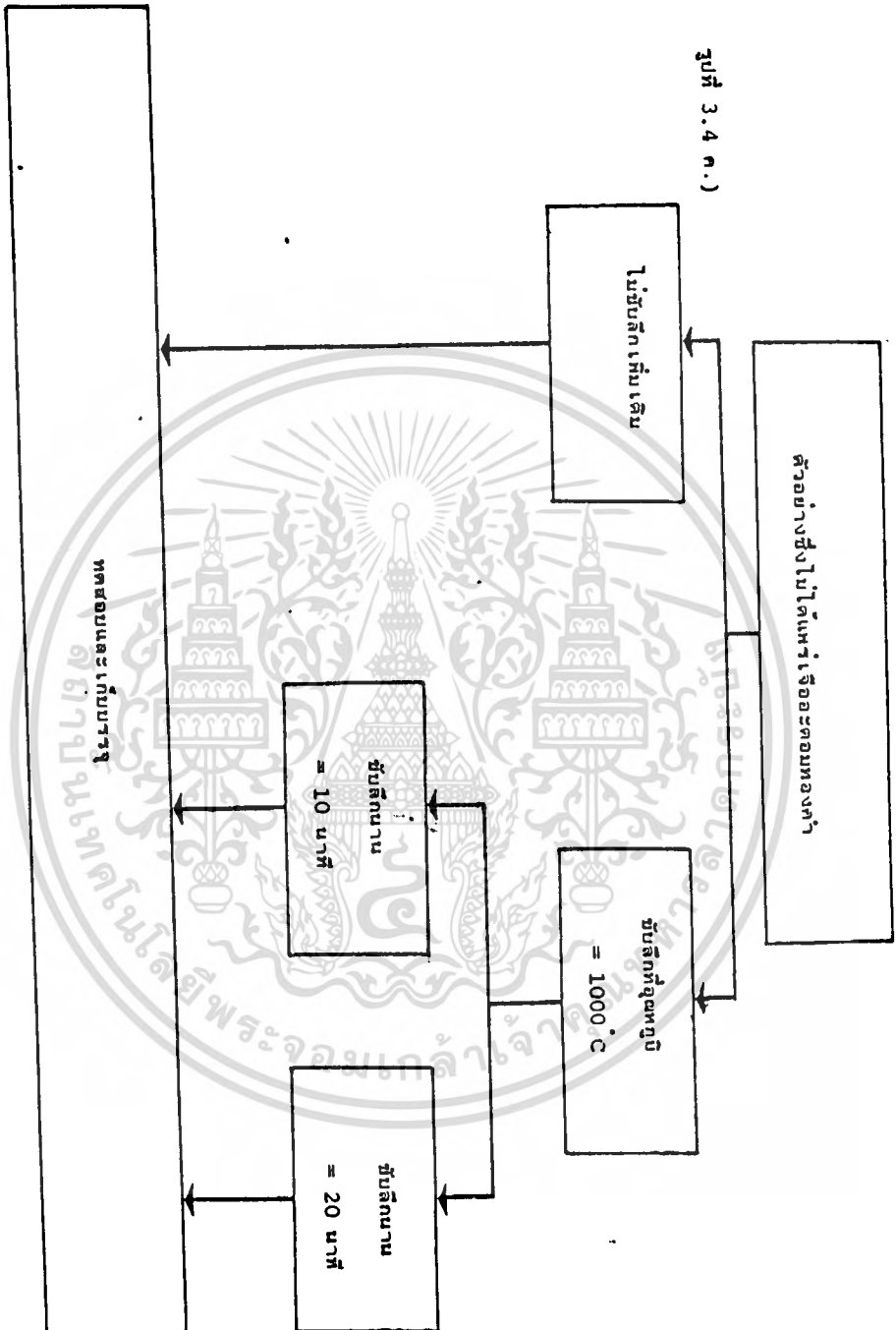
จากการทดลองวัดหาค่าคุณสมบัติของกระแสและแรงดันไฟตรงของทรานซิสเตอร์ต่าง ๆ ที่สร้างขึ้นมา ผลดังแสดงในตารางที่ 3.1 และ ตารางที่ 3.2

โดยที่ตารางที่ 3.1 เป็นผลการทดลองจากการวัดทรานซิสเตอร์ ที่ถูกนำไปแพร่อะตอมของทองคำที่อุณหภูมิ 1000 °C (เป็นเวลามาก ๆ กันคือ 10, 15 และ 20 นาที กับทรานซิสเตอร์ที่ไม่ได้ถูกนำไปแพร่อะตอมของทองคำ เติมนำไปผ่านขบวนการขับเคลื่อน (Drive-in) ที่อุณหภูมิ

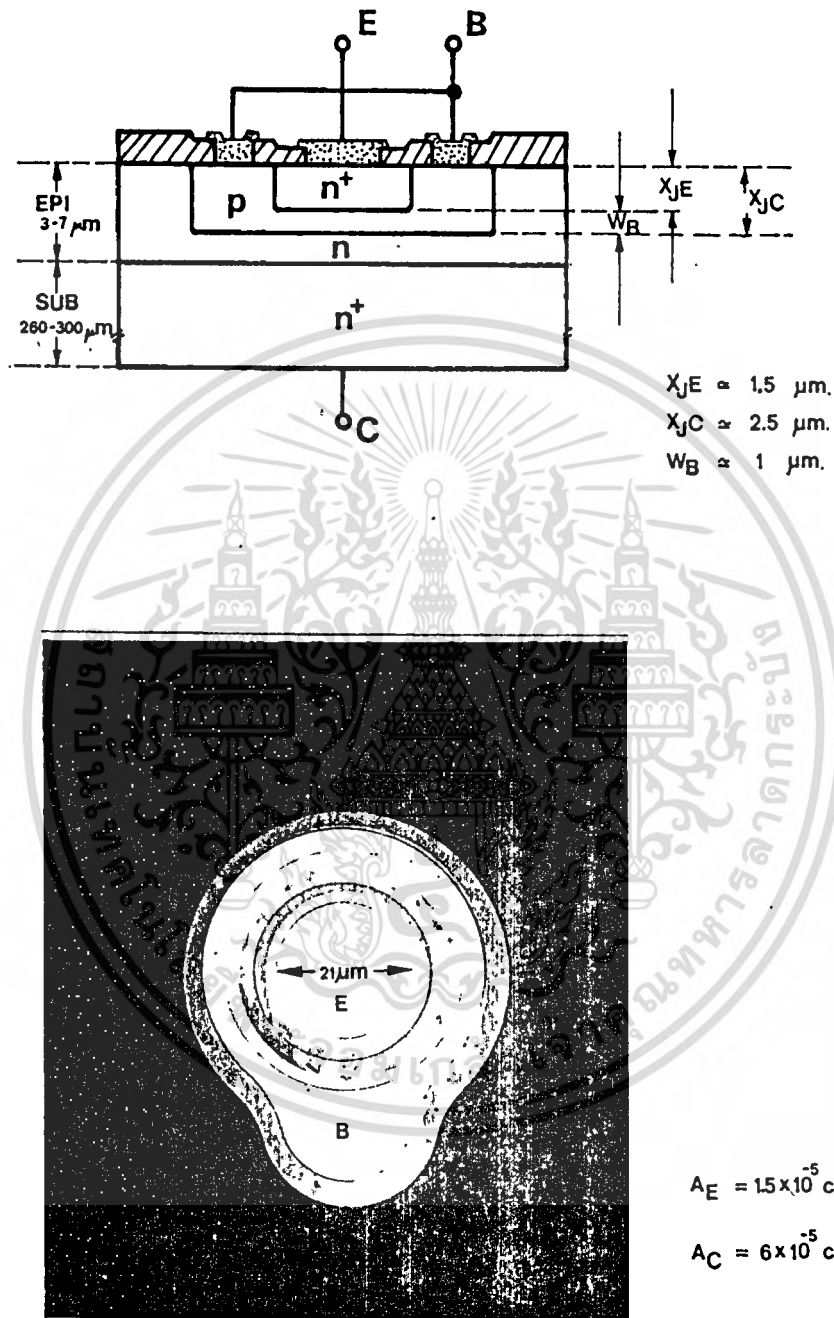
รูปที่ 3.4 ก.)







รูปที่ 3.4 ก, ข, ค. แสดงโหลทองคำในการทดลอง



รูปที่ 3.5 โครงสร้างและแบบลดทอนของทรานซิสเตอร์ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

T _{Au} = 1000 °C เวลาแพรร่อง (นาท)	V _{CBO} (V) I _C = 3.2 μA	V _{CEO} (V) I _C = 10 μA	V _{EBO} (V) I _C = 10 μA	I _{CBO} (μA) V _{CB} = 0.7V _{CBO}	I _{CBO} (μA) V _{CE} = 0.7V _{CEO}	I _{EBO} (μA) V _{EB} = 3.0 V
10	51.46	16.47	7.01	3.55	1.70	0.295
15	39.40	15.23	6.96	2.92	1.60	0.360
20	26.60	14.15	7.08	1.78	1.44	0.300
T _i = 1000 °C เวลาขับลิท (นาท)						
10	32.46	18.40	6.96	2.25	1.00	0.300
20	26.6	15.40	7.23	1.94	1.08	0.297
not Au dope & drive in	48.38	23.48	6.96	3.55	1.24	0.250

ตารางที่ 3.1 แสดงคุณสมบัติทางกระแสและแรงดันไฟเลี้ยงของทรานซิสเตอร์ ซึ่งถูกแพรร่องค่าที่อุณหภูมิ

1000 °C เป็นเวลา 10, 15 และ 20 นาที กับทรานซิสเตอร์ที่ไม่ถูกแพรร่องด้วยทองคำ แต่ไม่ขับลิท (drive in) ที่อุณหภูมิ 1000 °C เป็นเวลา 10 และ 20 นาที และทรานซิสเตอร์ที่ไม่ได้ถูกนำไปแพรร่องค่าและผ่านขบวนการขับลิท

อุณหภูมิในการ แพร่ทองคำ	$V_{CBO} (V)$ $I_C = 10 \mu A$	$V_{CEO} (V)$ $I_C = 10 \mu A$	$V_{EBO} (V)$ $I_E = 10 \mu A$	$I_{CBO} (\mu A)$ $V_{CB} = 0.7 V_{CBO}$	$I_{CEO} (\mu A)$ $V_{CE} = 10 V$	$I_{EBO} (\mu A)$ $V_{EB} = 5 V$
900 °C	52.7	21.10	7.80	2.50	1.00	0.52
1000 °C	45.6	19.70	7.90	2.51	1.05	0.51
1100 °C	52.00	48.00	7.90	2.54	1.15	0.53
Tr อวรมตา ไม่ถูกนำไปแพร่ทอง	43.00	25.00	7.50	2.50	1.00	0.50

ตารางที่ 3.2 แสดงคุณสมบัติทางกระแสแรงดันโดยตรงของทรานซิสเตอร์ที่อุณหภูมิแพร่ทองคำ
ที่อุณหภูมิต่าง ๆ กัน เป็นเวลา 15 นาที กับพารามิเตอร์ที่วัดซึ่งไม่ได้ถูกนำไปแพร่ด้วยทองคำ

เดียวกันกับการแพร่ทองคำคือ 1000°C เป็นเวลา 10 และ 20 นาที ทั้งนี้ เพื่อให้ได้ทรานซิสเตอร์ที่มีลักษณะโครงสร้างที่เหมือนกับกรณีที่ถูกนำไปแพร่ทองคำทุกประการ เพื่อการเปรียบเทียบและทรานซิสเตอร์อีกกลุ่มหนึ่ง ซึ่งไม่ผ่านขบวนการแพร่ทองและขบวนการขี้ลิก

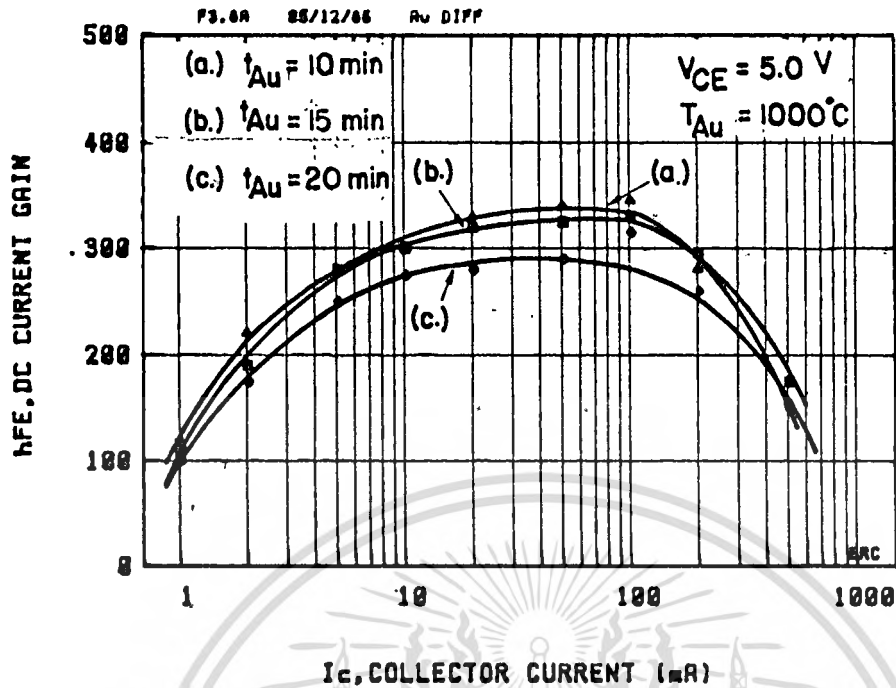
ตารางที่ 3.2 แสดงผลการทดลองจากการวัดทรานซิสเตอร์ ที่ได้นำไปแพร่อะตอมของทองคำที่อุณหภูมิต่าง ๆ คือ $900, 1000$ และ 1100°C โดยใช้เวลาเท่ากันคือ 15 นาที และอีกตัวอย่างหนึ่งเป็นตัวอย่างที่ไม่ได้แพร่อะตอมของทองคำเลย

3.6.2 อัตราการขยายกระแส (I_{FE})

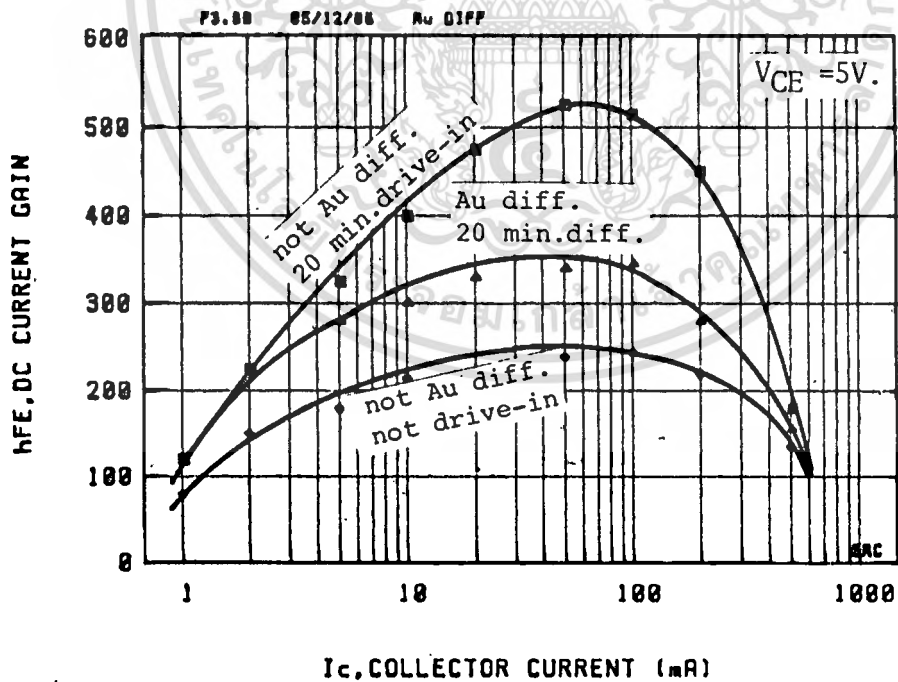
รูปที่ 3.6 ก. แสดงความสัมพันธ์ระหว่างอัตราการขยายกระแส กับกระแสคอลเลคเตอร์ของทรานซิสเตอร์ ซึ่งถูกนำไปแพร่ด้วยอะตอมของทองคำ อุณหภูมิ 1000°C เป็นเวลาต่าง ๆ กัน คือ 10, 15 และ 20 นาที และผลของเวลาในการแพร่ทองคำแสดงให้เห็นชัดได้ดังในรูปที่ 3.7 และ 3.6 ข. แสดงความสัมพันธ์ระหว่างอัตราการขยาย กับกระแสคอลเลคเตอร์เช่นกัน แต่จะแสดงเปรียบเทียบให้เห็น ระหว่างตัวอย่างซึ่งมีการแพร่อะตอมของทองคำ และตัวอย่างซึ่งไม่ได้แพร่อะตอมของทองคำ แต่ขี้ลิกที่เวลาเท่ากัน ส่วนรูปที่ 3.7 จะแสดงผลของเวลาในการแพร่ทองคำ กับอัตราการขยายที่กระแสคอลเลคเตอร์ค่าต่างๆ ในช่วง $5 - 50$ มิลลิแอมป์

จากรูปที่ 3.6 ก. ข. และรูปที่ 3.7 จะเห็นว่าในกรณีที่ เมื่อมีการแพร่ทองคำมากขึ้นหรือมีการขี้ลิกนานขึ้น อัตราการขยายกระแสจะสูงขึ้น ในช่วงกระแสค่าอัตราการขยาย กระแสจะค่อย ๆ เพิ่มขึ้น และเริ่มไม่เปลี่ยนแปลงมาก เมื่อกระแสคอลเลคเตอร์มีค่าถึงประมาณ 50 มิลลิแอมป์ ที่เวลาแพร่ทองคำหรือขี้ลิกเพิ่มเติมเท่า ๆ กัน ตัวอย่างที่แพร่ทองคำจะมีอัตราการขยายกระแสที่ต่ำกว่าตัวอย่างที่ไม่ได้แพร่ทองคำ ทั้งนี้เนื่องจากผลของอะตอมทองคำนั่นเอง

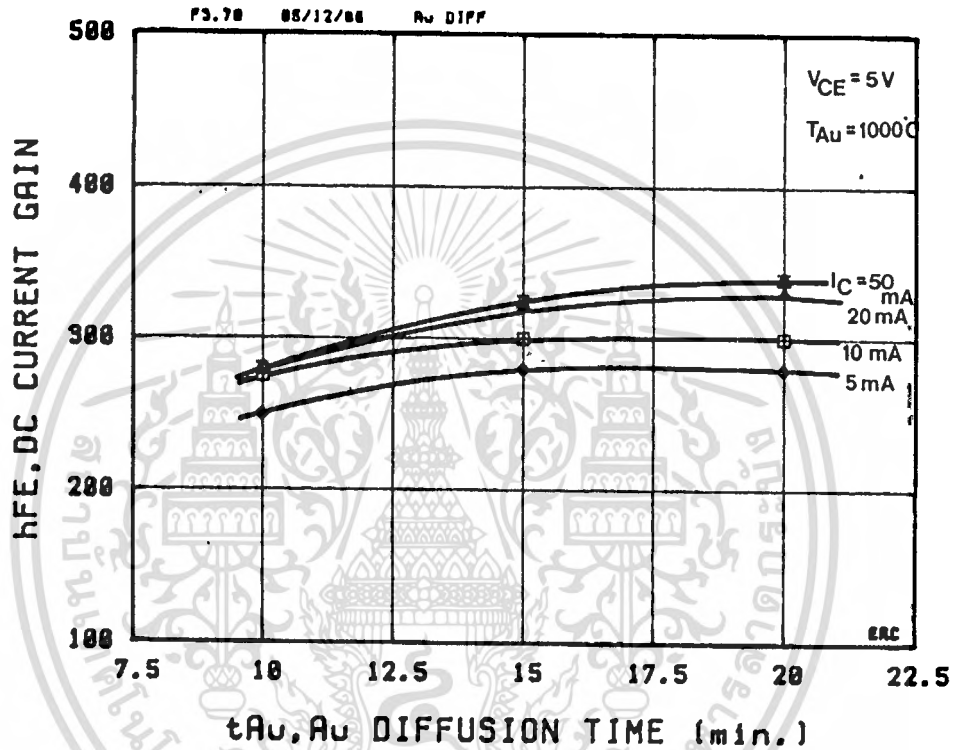
รูปที่ 3.8 แสดงความสัมพันธ์ระหว่างอัตราการขยายกระแส กับกระแสคอลเลคเตอร์ของทรานซิสเตอร์ ซึ่งถูกนำไปแพร่ด้วยอะตอมของทองคำที่อุณหภูมิต่าง ๆ กัน $900, 1000$ และ 1100°C เป็นเวลา 15 นาที และความสัมพันธ์ของอัตราการขยายกระแสกับอุณหภูมิที่ใช้ในการแพร่ แสดงดังในรูปที่ 3.9



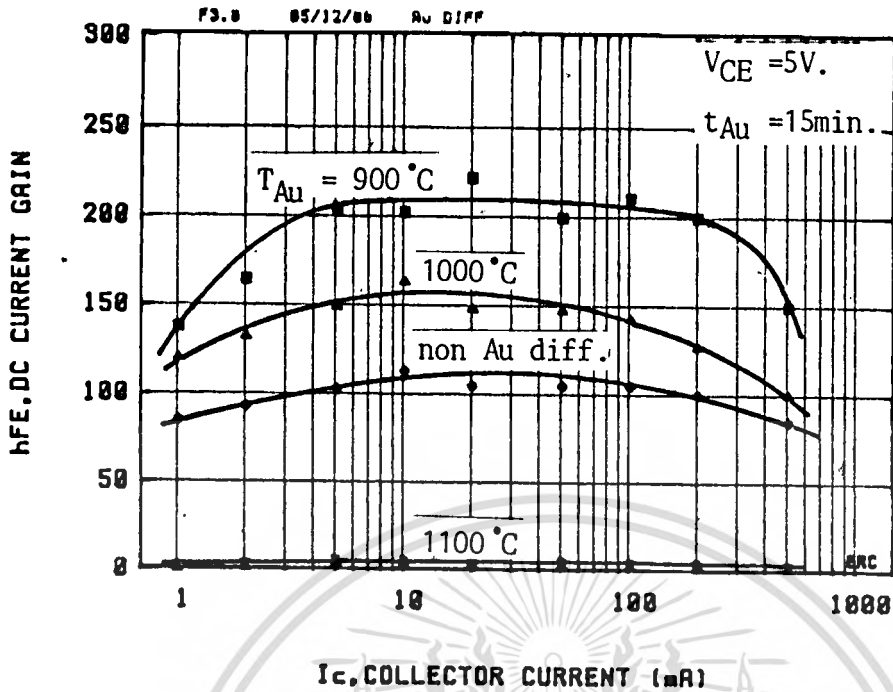
รูปที่ 3.6 ก. อัตราการขยายกระแสกับกระแสคอลเลกเตอร์ของตัวอย่างซึ่งแพร่อะตอมของทองคำที่อุณหภูมิ 1000°C เป็นเวลาต่าง ๆ กันคือ 10, 15 และ 20 นาที



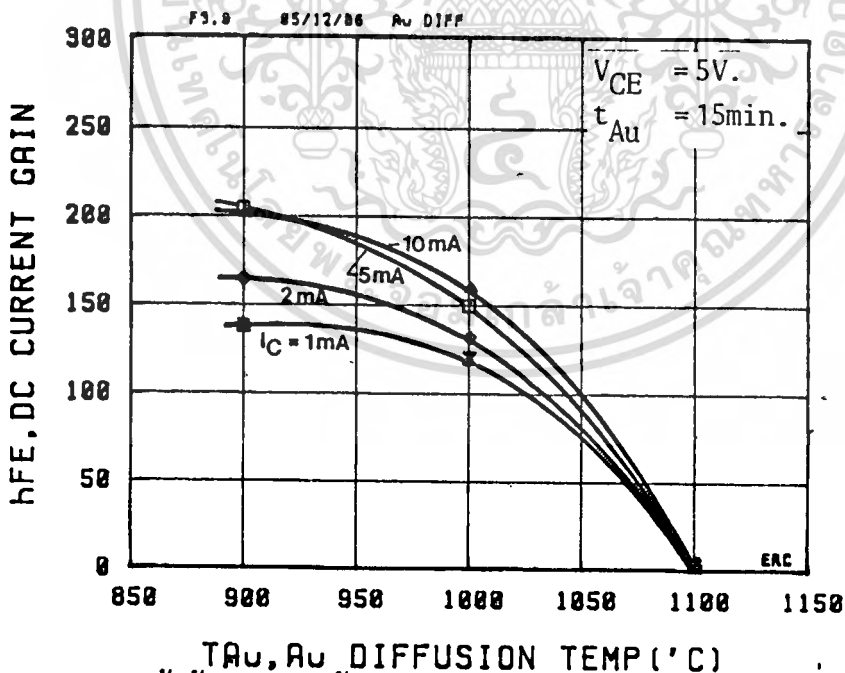
รูปที่ 3.6 ข. อัตราการขยายกระแสกับกระแสคอลเลกเตอร์ของตัวอย่างซึ่งแพร่และไมแพร่อะตอมของทองคำ



รูปที่ 3.7 ความสัมพันธ์ระหว่างอัตราการขยายกระแสกับ เวลาในการแพร่อะตอมของทองคำที่กระแสคอลเลคเตอร์ 5, 10, 20 และ 50 มิลลิแอมป์



รูปที่ 3.8 ความสัมพันธ์ระหว่างอัตราการขยายกระแสกับกระแสคอลเลคเตอร์ของตัวอย่างซึ่งทดลองโดยการแพร่อะตอมทองคำที่อุณหภูมิต่าง ๆ กัน



รูปที่ 3.9 ความสัมพันธ์ระหว่างอัตราการขยายกระแสกับอุณหภูมิในการแพร่อะตอมทองคำ ที่กระแสคอลเลคเตอร์ค่าต่าง ๆ กันคือ 1, 2, 5 และ 10 มิลลิแอมป์ ซึ่งเวลาในการแพร่อะตอมทองคำคงที่เท่ากับ 15 นาที

จากรูปที่ 3.8 จะเห็นว่า แต่ละตัวอย่างเมื่อกระแสคอลเลคเตอร์มีค่าต่ำ ค่าอัตราการขยายกระแสจะยังคงมีค่าต่ำและค่อย ๆ เพิ่มขึ้น เมื่อกระแสคอลเลคเตอร์เพิ่มขึ้น โดยจะเริ่มมีค่าคงที่ เมื่อกระแสคอลเลคเตอร์มีค่าประมาณ 5 มิลลิแอมป์ ที่ค่ากระแสคอลเลคเตอร์ใด ๆ ตัวอย่างที่ไม่ได้แพร่ระดมของทองคำ จะมีค่าอัตราการขยายกระแสค่าหนึ่ง เมื่อมีการแพร่ระดมของทองคำ อัตราการขยายกระแสจะเพิ่มขึ้น แต่เมื่อเพิ่มอุณหภูมิในการแพร่ระดมของทองคำให้มากขึ้น จะทำให้ อัตราการขยายกระแสลดลงอย่างรวดเร็ว ซึ่งจะได้ชัดเจนดังรูปที่ 3.9

3.6.3 ความเร็วในการสวิตช์

ตารางที่ 3.3 แสดงคุณสมบัติความเร็วในการสวิตช์ ของทรานซิสเตอร์ซึ่งถูกนำไปแพร่ด้วยอะตอมของทองคำ ที่อุณหภูมิ 1000°C เป็นเวลาต่าง ๆ กัน 10, 15 และ 20 นาที และ ทรานซิสเตอร์ที่ไม่ได้แพร่ด้วยอะตอมทองคำ

T=1000 C, $I_c = 100 \text{ mA}$ เวลาแพร่ทองคำ(นาที)	Delay time $t_d \text{ (nS)}$	Rise time $t_r \text{ (nS)}$	Storage time $t_s \text{ (nS)}$	Fall time $t_f \text{ (nS)}$
10	6.57	7.70	25.00	11.67
15	6.43	7.60	23.00	12.00
20	6.30	7.60	21.30	12.00
เวลาขั้วเล็ก (นาที)				
10	6.38	7.60	65.50	12.00
20	6.37	7.47	52.00	16.00
ทรานซิสเตอร์ธรรมดา (ไม่แพร่ทอง ไม่ขั้วเล็ก)	7.18	7.83	62.00	12.25

ตารางที่ 3.3

จากตารางที่ 3.3 จะเห็นว่า นอกจาก storage time แล้วไม่ว่าจะเป็น delay time (t_d), rise time (t_r), fall time (t_f) ตัวอย่างต่าง ๆ ทุกตัวอย่างไม่ว่าจะมีการแพร่ทองคำหรือไม่แพร่ทองคำ หรือแพร่ทองคำที่เวลาต่าง ๆ กัน ล้วนมีความเร็วในการสวิตช์ใกล้เคียงกัน แต่สำหรับ storage time นั้น จะเห็นได้ชัดว่าสำหรับกลุ่มที่มีการแพร่ทองคำแล้ว storage time จะมีค่าต่ำกว่ากลุ่มที่ไม่ได้แพร่ทองคำประมาณครึ่งหนึ่ง

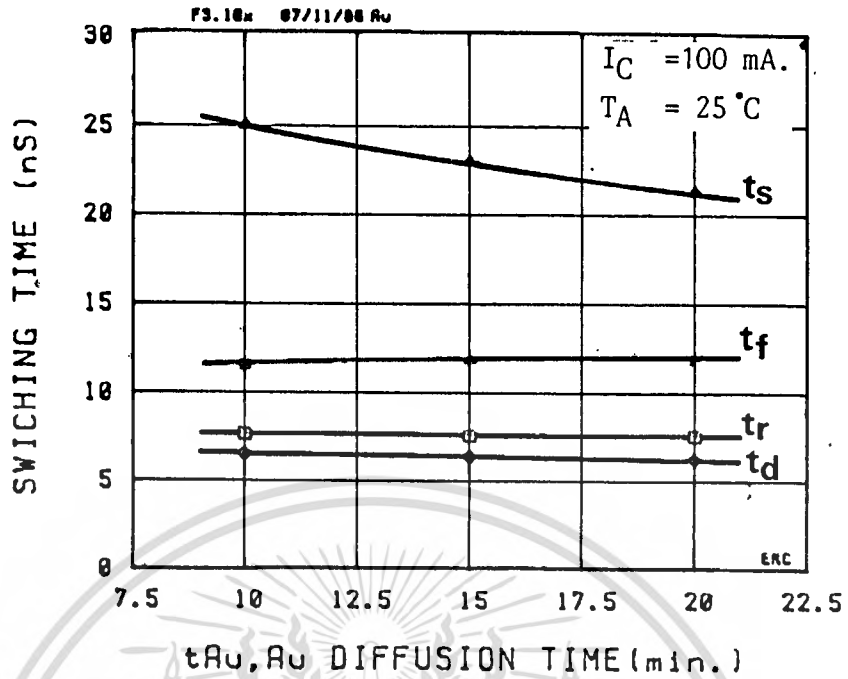
ตารางที่ 3.4 แสดงคุณสมบัติความเร็วในการสวิตช์ ของทรานซิสเตอร์ซึ่งถูกนำไปแพร่ด้วยอะตอมของทองคำที่อุณหภูมิต่าง ๆ กัน 900, 1000 และ 1100 °C เป็นเวลา 15 นาที และทรานซิสเตอร์ซึ่งไม่ถูกแพร่ด้วยอะตอมทองคำ

$\tau=15$ นาที, $I_c=100$ mA	Delay time	Rise time	Storage time	Fall time
อุณหภูมิแพร่ทองคำ (°C)	t_d (ns)	t_r (ns)	t_s (ns)	t_f (ns)
900	10.00	10.00	52.00	15.00
1000	10.00	9.38	25.00	18.00
1100	10.00	9.38	5.00	12.00
ทรานซิสเตอร์ธรรมดา (ไม่แพร่ทอง ไม่ขั้วลึก)	11.00	9.38	64.00	15.00

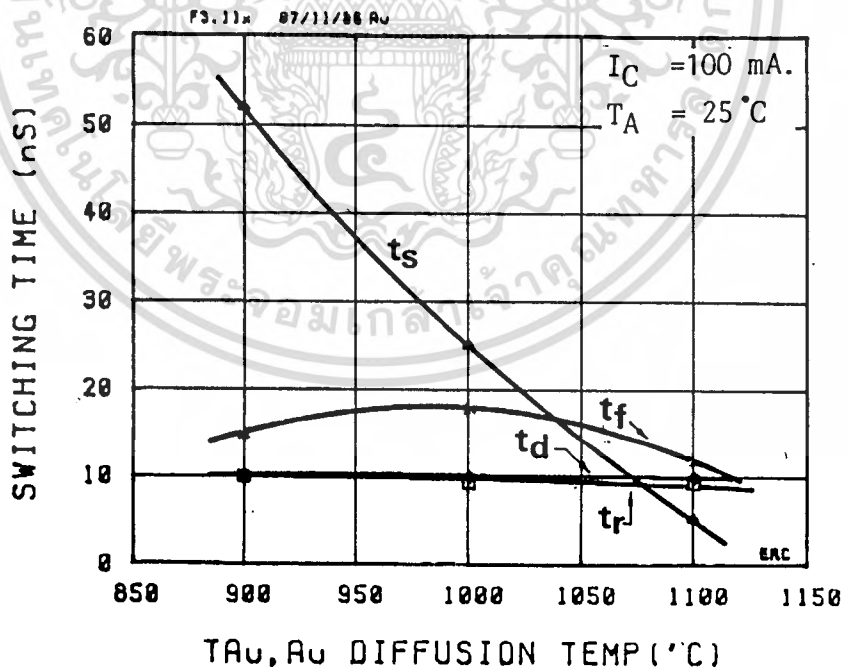
ตารางที่ 3.4

จากตารางที่ 3.4 จะเห็นว่า แม้จะแพร่ทองคำที่อุณหภูมิต่าง ๆ กันก็ตาม t_d , t_r และ t_f ก็ยังคงมีค่าใกล้เคียงกัน ส่วน Storage time (t_s) นั้น จะเปลี่ยนแปลงอย่างรวดเร็วมาก

จากตารางที่ 3.3 และ 3.4 สามารถเขียนกราฟความสัมพันธ์ ระหว่างเวลาในการสวิตช์กับเวลาในการแพร่ทองคำ และอุณหภูมิในการแพร่ทองคำได้ ดังแสดงในรูปที่ 3.10 และ 3.11 ตามลำดับ



รูปที่ 3.10 คุณสมบัติเกี่ยวกับความเร็วในการสวิตช์กับ เวลาในการแพร่ทองคำ
ที่กระแสคอลเลกเตอร์เท่ากับ 100 มิลลิแอมป์



รูปที่ 3.11 คุณสมบัติเกี่ยวกับความเร็วในการสวิตช์ของตัวอย่างซึ่งแพร่อะตอม
ทองคำที่อุณหภูมิต่าง ๆ กัน

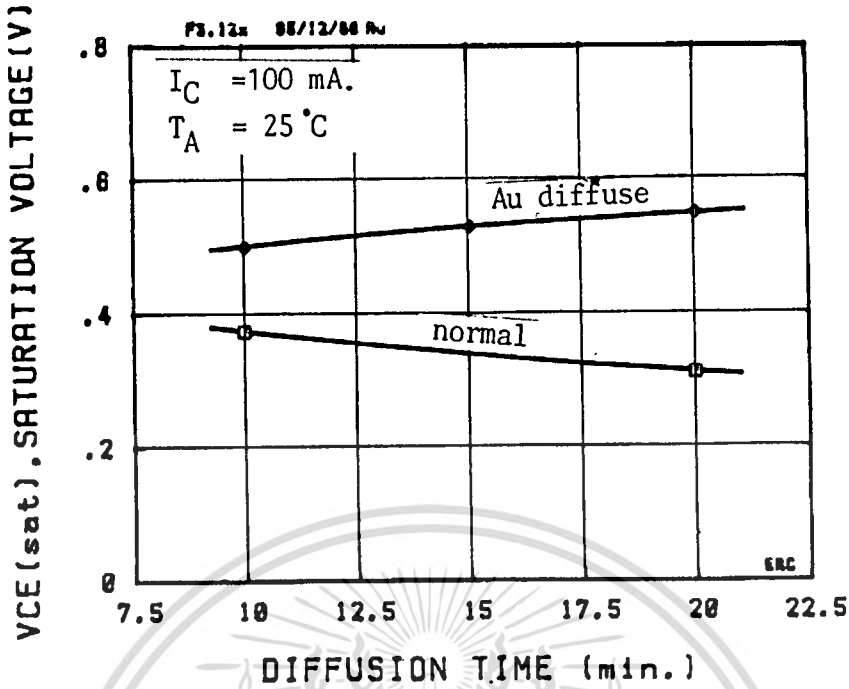
ซึ่งจากรูปที่ 3.10 และรูปที่ 3.11 จะเห็นว่า ไม่ว่าการทดลองโดยการเปลี่ยนเวลาในการแพร่หรือโดยการเปลี่ยนอุณหภูมิในการแพร่ของทองคำ ตัวอย่างต่าง ๆ จะมีค่าความเร็วในการสวิตช์ delay time (t_d), rise time (t_r), fall time (t_f) เท่าเดิมในขณะเดียวกัน storage time (t_s) จะค่อย ๆ ลดลง เมื่อมีการเพิ่มเวลาในการแพร่ทองคำหรือจะลดลงอย่างรวดเร็วมากเมื่อให้อุณหภูมิในการแพร่เพิ่มขึ้น แสดงให้เห็นว่าอะตอมของทองคำมีผลโดยตรงกับ storage time

3.6.4 แรงดันอิมิต์คอลเลกเตอร์-อิมิตเตอร์ ($V_{CE(sat)}$)

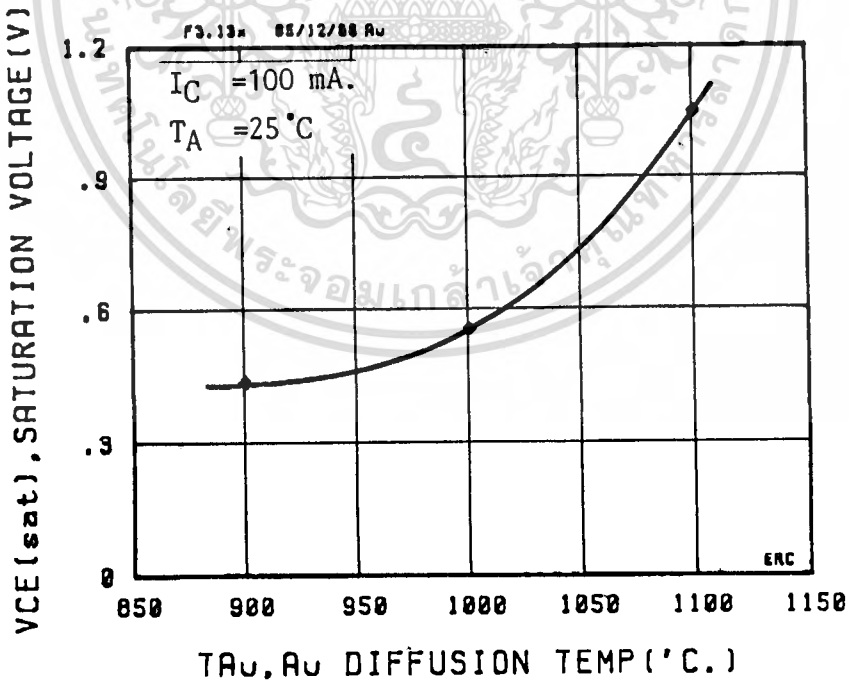
รูปที่ 3.12 แสดงความสัมพันธ์ระหว่าง $V_{CE(sat)}$ และเวลาในการแพร่ทองคำ ที่อุณหภูมิ 1000 °C โดยเปรียบเทียบกับทรานซิสเตอร์ที่ไม่ได้นำไปแพร่ จากรูปที่ 3.12 จะเห็นว่าเมื่อเวลาในการแพร่ทองคำนานขึ้น แรงดันอิมิต์คอลเลกเตอร์-อิมิตเตอร์ จะมีค่ามากขึ้น ในขณะที่ตัวอย่างซึ่งไม่แพร่ทองคำ เมื่อขั้วลิกน่านขึ้นกลับทำให้แรงดันอิมิต์คอลเลกเตอร์-อิมิตเตอร์ ลดลง ส่วนในรูปที่ 3.13 ก็เช่นเดียวกันเมื่อเพิ่มอุณหภูมิในการแพร่ทองคำให้สูงขึ้น ทำให้แรงดันอิมิต์คอลเลกเตอร์-อิมิตเตอร์สูงขึ้นเช่นกัน ซึ่งแสดงให้เห็นว่ายิ่งปริมาณอะตอมของทองคำเพิ่มมากขึ้น ก็จะทำให้พิกัดความต้านทานในเนื้อสารเพิ่มมากขึ้นด้วย

3.6.5 ค่าความจุไฟฟ้าที่รอยต่อเบส-คอลเลกเตอร์ (C_{TC})

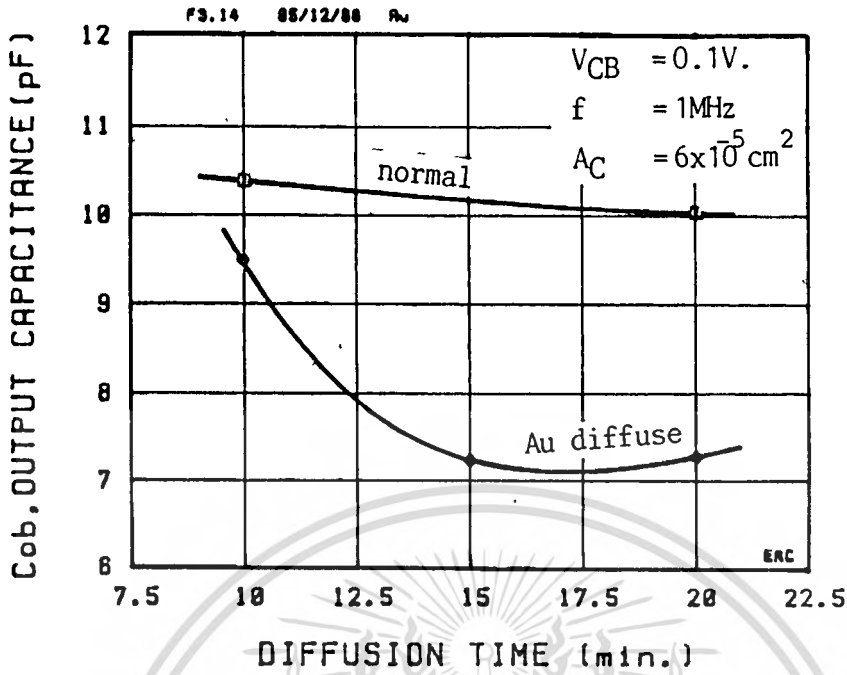
ผลการทดลองในรูปที่ 3.14 แสดงให้เห็นความสัมพันธ์ระหว่างค่าความจุไฟฟ้าที่รอยต่อ เบส-คอลเลกเตอร์ กับเวลาในการแพร่ของทองคำ ที่แรงดันไบอัสกลับ เท่ากับ 0.1 โวลต์ และจะเห็นได้ว่าสำหรับตัวอย่างที่ไม่ได้แพร่อะตอมของทองคำ เมื่อเวลาในการขั้วลิกเพิ่มขึ้น ค่าความจุไฟฟ้าที่รอยต่อจะเปลี่ยนแปลงเพียงเล็กน้อยเท่านั้น ไม่เหมือนกับตัวอย่างซึ่งมีการแพร่อะตอมของทองคำ โดยเมื่อเวลาในการแพร่นานขึ้น จะทำให้ค่าความจุไฟฟ้าลดลงและเข้าสู่ค่าค่าหนึ่ง สำหรับตัวอย่างซึ่งมีการเปลี่ยนอุณหภูมิในการแพร่ทองคำนั้น ผลอันนี้สังเกตได้ไม่ชัดเจนนัก จะเห็นได้ชัดเจนเฉพาะตัวอย่างซึ่งทำการแพร่ทองคำที่อุณหภูมิ 1100 °C กับตัวอย่างซึ่งไม่ได้แพร่ทองคำเลย และผลอันนี้แสดงในรูปที่ 3.15



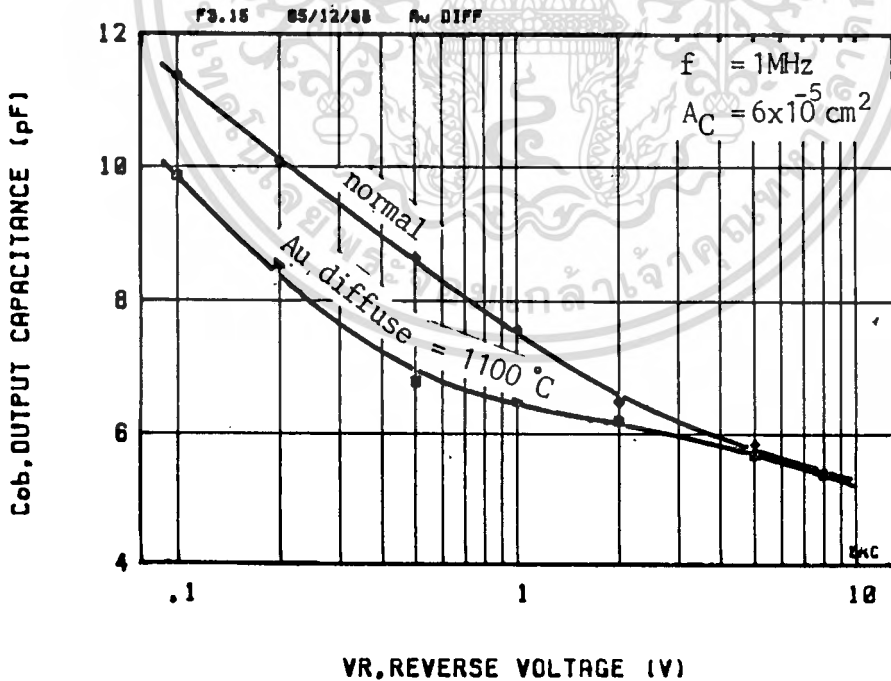
รูปที่ 3.12 แรงดันอิ่มตัวกับ เวลาในการแพร่ของทองคำซึ่งอุณหภูมิที่ทำการแพร่เท่ากับ 1000°C



รูปที่ 3.13 แรงดันอิ่มตัว เท้ากับอุณหภูมิในการแพร่ของทองคำซึ่ง เวลาในการแพร่เท่ากับ คือ 15 นาที



รูปที่ 3.14 ค่าความจุไฟฟ้าทางเอาต์พุตกับเวลาในการแพร่อะตอมทองคำ



รูปที่ 3.15 ความสัมพันธ์ระหว่างค่าความจุไฟฟ้าที่รอยต่อกับแรงดันไบอัสกลับ

3.7 วิจารณ์

ทรานซิสเตอร์ที่สร้างขึ้นนี้เป็นแบบ n^+pn epitaxial planar โดยขบวนการแบบ single-ended process พิกัดความต้านทานในส่วนคอลเลคเตอร์จะมีค่าสูง กว่าส่วนอื่น ๆ การขยายตัวของช่วงปลอกพาหะ ของรอยต่อ เบส-คอลเลคเตอร์ ส่วนใหญ่จะเข้าไปทางคอลเลคเตอร์ ลักษณะเช่นนี้การพังทะลายจะเกิดขึ้น เมื่อช่วงปลอกพาหะขยายตัวไปจนถึงชั้นของฐานรอง (substrate) และอาจหาได้ว่า [1,5]

$$V_{CBO} \cong \frac{W_e}{X_{mB}} \left(2 - \frac{W_e}{X_{mB}} \right) V_B$$

เมื่อ V_B คือ แรงดันพังทะลายอะวาลันซ์

X_{mB} คือ ความกว้างของช่วงปลอกพาหะที่แรงดันไบอัสกลับ V_B

W_e คือ ความลึกของชั้นอีพิตาเซียลกรอยต่อคอลเลคเตอร์ถึงชั้นฐานรอง

จากผลการทดลองในตารางที่ 3.1 จะเห็นได้ว่าตัวอย่างที่มีการขั้วลิ้นขึ้น มีแนวโน้มที่จะให้แรงดันพังทะลาย คอลเลคเตอร์-เบส (V_{CBO}) ต่ำลง เพราะการขั้วลิ้นขึ้นจะทำให้รอยต่อคอลเลคเตอร์ลึกมากขึ้น แม้ว่าการแพร่เจืออะตอมของทองคำ จะส่งผลให้แรงดันพังทะลายอะวาลันซ์สูงขึ้นได้ในทางทฤษฎี [3] แต่ในการทดลองนี้ยังปรากฏผลไม่ชัดเจนมากนัก

อย่างไรก็ตามเนื่องจากความเร็วในการแพร่ของฟอสฟอรัส สูงกว่าความเร็วในการแพร่ของโบรอน สำหรับตัวอย่างที่ไม่ได้มีการแพร่เจืออะตอมของทองคำแล้ว เมื่อทำการขั้วลิ้นเพิ่มเติมมากขึ้นหรือที่อุณหภูมิสูงขึ้น จะทำให้อัตราการขยายกระแสดังขึ้นเพราะ ความกว้างของเบสลดลง ซึ่ง

$$h_{FE} = \beta = \frac{\alpha}{1 - \alpha}$$

$$\alpha = \gamma_{\beta}^* = \frac{1}{1 + \rho_e W_B / \rho_b L_{pe}} \left(1 - \frac{W_B^2}{2L_{nb}} \right)$$

เมื่อ ρ_e คือ พิกัดความต้านทานของส่วนอิมิตเตอร์
เมื่อ ρ_b คือ พิกัดความต้านทานของส่วนเบส

- w_B คือ ความกว้างของเบส
 L_{pe} คือ ระยะทางการแพร่ของโฮลในอิมิตเตอร์
 L_{nb} คือ ระยะทางการแพร่ของอิเล็กตรอนในเบส
 γ คือ ประสิทธิภาพการฉีดของอิมิตเตอร์
 β^* คือ แฟกเตอร์การส่งผ่านในเบส

จากผลการทดลองในรูปที่ 3.6ก. และ รูปที่ 3.7 จะเห็นว่าตัวอย่างซึ่งทำการแพร่ทองนาซัน จะมีค่าอัตราการขยายกระแส (h_{FE}) สูงขึ้น ในทำนองเดียวกัน จากรูปที่ 3.6ข. สำหรับตัวอย่างที่ไม่ได้แพร่ทองคำ ตัวอย่างซึ่งมีการขั้วลึกลงกว่า ก็จะมีอัตราการขยายกระแสสูงกว่า และหากเปรียบเทียบที่เวลาเท่ากัน จะเห็นว่าตัวอย่างที่มีการแพร่ทองคำ มีอัตราการขยายกระแสต่ำกว่าตัวอย่างที่ไม่ได้แพร่ทองคำ ศูนย์กลางการรวมตัวซึ่งเกิดขึ้น เนื่องจากอะตอมของทองคำในส่วนของเบส จะทำให้อายุของอิเล็กตรอนในเบส (τ_{nb}) ต่ำลง ซึ่งก็คือ L_{nb} ลดลง (เพราะ $L_{nb} = \sqrt{D_{nb} \tau_{nb}}$) ทำให้แฟกเตอร์การส่งผ่านในเบส (β^*) ลดต่ำลง ทำให้อัตราการขยายกระแสลดลง ในขณะที่ปริมาณอะตอมของทองคำ ในส่วนของเบสยังไม่สูงมากนัก การเปลี่ยนแปลงของอัตราการขยายกระแส อันเนื่องมาจากการเปลี่ยนความกว้างของเบสจะเห็นได้ชัด ต่อเมื่อปริมาณอะตอมของทองคำมีมากขึ้น จะทำให้อัตราการขยายกระแสลดลงอย่างรวดเร็ว ซึ่งจากผลการทดลอง ในรูปที่ 3.8 และ 3.9 จะเห็นว่า ตัวอย่างที่แพร่ทองคำที่อุณหภูมิ 1100°C มีอัตราการขยายกระแสประมาณ 5 เท่านั้น

จากผลการทดลองในรูปที่ 3.10 และ 3.11 ซึ่งเกี่ยวกับความเร็วในการสวิตช์ของทรานซิสเตอร์ พอลจะทำให้ได้ข้อสรุปที่ว่าปริมาณของอะตอมของทองคำ จะมีผลอย่างมากต่อ storage time (t_s) ซึ่งในการทำงานในลักษณะสวิตช์ของทรานซิสเตอร์นั้น รอยต่อเบสคอลเลคเตอร์จะได้รับไบอัสตรง การพิจารณาสามารถจะพิจารณาเป็นไดโอดแบบ p^+n ได้ ในคอลเลคเตอร์ซึ่งเป็นชนิดเอ็น ระยะทางการแพร่ของโฮลจากเบสจะแปรผกผันตรง กับรากกำลังที่สองของค่าคงตัวการแพร่และอายุของพาหะ กล่าวคือ

$$L_{pc} = \sqrt{D_{pc} \tau_{pc}}$$

และ $\tau = (\sigma_{po} V_p N_{Au})^{-1}$

ปริมาณอะตอมของทองคำในส่วนคอลเลกเตอร์จึงเป็นส่วนสำคัญ ในการกำหนดอายุของโพลีซิลิกอนเบส หรือกำหนดระยะเวลาทางการแพร่ (L_{pc}) นั่นเอง ดังนั้นจากผลการทดลองดังกล่าวทำให้เราทราบว่า ทรานซิสเตอร์ซึ่งถูกแพร่ด้วยอะตอมของทองคำจะมี storage time ต่ำกว่าทรานซิสเตอร์ที่สร้างตามปกติ เพราะอายุของโพลีซิลิกอนเบสมีค่าน้อยกว่า และผลดังกล่าวสามารถที่จะสนับสนุนได้ด้วยทฤษฎีดังนี้ [1,5]

$$t_s = \left(\frac{0.6}{\omega_b} + \frac{\tau_{pc}}{2} \right) \ln \frac{I_{B1} - I_{B2}}{I_C/h_{FE} - I_{B2}}$$

เมื่อ t_s คือ storage time
 τ_{pc} คือ อายุของโพลีซิลิกอนเบส
 และ ω_b คือ ความถี่ทอพอของเบส

ความต้านทานในเนื้อสารในส่วนของคอลเลกเตอร์นี้สามารถที่จะหาได้จากสมการ

$$r_{SC} = \frac{\rho_c W_e}{A_C}$$

เมื่อ ρ_c คือ ความต้านทานเฉพาะในส่วนคอลเลกเตอร์
 และ A_C คือ พื้นที่หน้าตัดคอลเลกเตอร์

เนื่องจากอะตอมของทองคำจะทำให้เกิดการขัดขวางของประจุพาหะ ลักษณะเช่นนี้จะทำให้ความต้านทานเฉพาะสูงขึ้น เป็นผลให้แรงดันอิมิต์ว คอลเลกเตอร์-อิมิตเตอร์สูงขึ้น ซึ่งแรงดันอิมิต์วจะเป็นไปตามสมการ

$$V_{CE(sat)} = \frac{-kT}{q} \ln \frac{\alpha_R (1 - I_C/\beta I_B)}{(1 + (1 - \alpha_R) I_C/I_B)} + I_E r_{SE} + I_C r_{SC}$$

เมื่อ r_{SE} คือ ความต้านทานในส่วนอิมิตเตอร์

α_R คือ อัตราการขยายกระแสเบสรวมเมื่อคอลเลคเตอร์ทำหน้าที่เป็นอิมิตเตอร์

แรงดันอิมิตต์วคอลเลคเตอร์-อิมิตเตอร์จะขึ้นอยู่กับ β , α_R , r_{SE} และ r_{SC} ถ้าหากถือว่า r_{SE} (ซึ่ง $r_{SE} = \rho_e x_{jE}/A_E$) และ α_R ของตัวอย่างต่าง ๆ ในการทดลองนี้มีค่าใกล้เคียงกัน แรงดันอิมิตต์จะขึ้นอยู่กับ β และ r_{SC} เท่านั้น จากผลการทดลองในรูปที่ 3.12 จะเห็นว่าตัวอย่างที่แพร่ทองคำที่เวลานานขึ้น มีแนวโน้มที่จะให้ค่าแรงดันอิมิตต์สูงขึ้น เพราะปริมาณอะตอมของทองคำเพิ่มขึ้น ส่วนตัวอย่างที่ไม่ได้แพร่อะตอมของทองคำ ก็มีแนวโน้มที่จะให้ค่าแรงดันอิมิตต์ลดลงเพราะผลจากที่ค่า β มากขึ้น และผลการทดลองรูปที่ 3.13 จะบอกได้อย่างชัดเจนว่าเมื่ออุณหภูมิในการแพร่ทองคำสูงขึ้น ทำให้แรงดันอิมิตต์สูงขึ้น หรือก็คือผลจากปริมาณอะตอมของทองคำนั่นเอง

ลักษณะของตัวเก็บประจุซึ่งเกิดขึ้น ที่รอยต่อเบส-คอลเลคเตอร์นั้น จะมีลักษณะเป็น diffusion capacitor เพราะมีปริมาณของสารเจือที่เจือจางกว่า ค่าของตัวเก็บประจุเหล่านี้ จะเปลี่ยนแปลงเนื่องมาจากการขยายตัวหรือหดตัวของช่วงปลอดพาหะ เนื่องจากแรงดันที่ไบอัส การให้แรงดันไบอัสกลับค่าสูงขึ้น จะทำให้ช่วงปลอดพาหะขยายตัว หรือระยะระหว่างเฟลทของตัวเก็บประจุมากขึ้นทำให้ค่าความจุไฟฟ้าลดลง สำหรับทรานซิสเตอร์ที่มีการแพร่อะตอมของทองคำ ศูนย์กกลางการรวมตัวในช่วงปลอดพาหะ จะไม่สามารถตอบสนองต่อความถี่สูงได้ดี ดังนั้นการไบอัสด้วยแรงดันไฟสลับที่ความถี่สูง ๆ จึงดูเหมือนตัวเก็บประจุเหล่านี้ค่าลดลง ซึ่งผลการทดลองรูปที่ 3.14 และ 3.15 จะแสดงถึงปรากฏการณ์ที่ว่านี้ (ในการวัดค่าความจุไฟฟ้าที่รอยต่อใช้ความถี่ในการวัดเท่ากับ 1 MHz)

เอกสารอ้างอิง

- 1] S. Choomchuay, S.Wongmetta and S. Supadech; "Effect of Gold's Atoms on Parameters of Bipolar Transistor", pp.1.118 -1.140 ,Proceedings of Thailand's 8th Electronic Conference,1985.
- 2] S. Choomchuy and S. Supadech,"bipolar Transistor's Switching Speed due to Concentration of Gold Atoms", Proceeding of Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Ladkrabang Engineering Journal Vol.8, No 1, 1986 (in print)
- 3] A.G. Milnes; "Deep Impurities in Semiconductors",pp. 220-221,A Wiley-Interscience publication,John Wiley& Sons, Inc.,1973.
- 4] A.G. Milnes; "Semiconductor Devices and Integrated Electronics",pp. 241-261, Van Nostrand Reinhold Company Inc., New York, 1980.
- 5] A.B. Phillips; "Transistor Engineering and Introduction to Integrated Semiconductor Circuits",pp.327-348, Mc.Graw-Hill Book company Inc., 1962.

บทที่ 4 ข้อคดียัณเริเออร์และข้อคดียัทรานชีสเคอร์

4.1 บทนำ

4.2 ข้อคดียัโคโอด

4.2.1 อิทธิพลของสภาวะผิว

4.2.2 ความสูงของยัเออร์

4.2.3 ความสัมพันธ์ระหว่างกระแสและแรงดัน

4.3 ข้อคดียัทรานชีสเคอร์

4.4 ผลของแหวนกัร่ว

4.5 ขบวนการสร้าง

4.6 การทดลองและผลการทดลอง

4.6.1 ข้อคดียัโคโอด

ก. ความสัมพันธ์ระหว่างกระแสและแรงดัน

ข. การวัดความจุไฟฟ้าที่รอยต่อ

4.6.2 ข้อคดียัทรานชีสเคอร์

ก. ความเร็วในการสวิตช์กับกระแสคอลเลคเคอร์

ข. การวัดความจุไฟฟ้าที่รอยต่อ

4.6.3 โครงสร้างที่มีและไม่มีชั้นออกไซด์ครอมรอยต่อเบส-คอลเลคเคอร์

4.6.4 ข้อคดียัทรานชีสเคอร์ชนิดมีแหวนกัร่วและไม่มีแหวนกัร่ว

4.6.5 มัลติอิมิตเคอร์ข้อคดียัทรานชีสเคอร์

4.7 สรุป

เอกสารอ้างอิง

ภาคผนวก

- การหาความสูงยัเออร์
- การหาค่าแฟคเคอร์ความสมบูรณ์
- การหาค่าความต้านทานของรอยต่อ

บทที่ 4

ชอตคีย์แบร์ริเออร์และชอตคีย์ทรานซิสเตอร์

(Schottky Barrier & Schottky Transistor)

4.1 บทนำ

การค้นพบเกี่ยวกับการนำกระแสทางเดียว ของรอยต่อระหว่างโลหะกับสารกึ่งตัวนำ กระทำโดย [1] Braun ในปี 1874 เมื่อเขาได้ศึกษาเกี่ยวกับความต้านทานกับสภาวะผิว จากนั้น ในปี 1904 ได้มีการประยุกต์ใช้งานในลักษณะของไดโอดแบบจุดสัมผัส (point contact) ในปี 1931 Wilson ได้เสนอทฤษฎีเกี่ยวกับการนำกระแสในสารกึ่งตัวนำ โดยใช้พื้นฐานทฤษฎีจากแถบพลังงานในของแข็ง ซึ่งทฤษฎีดังกล่าวนี้ ต่อมาได้มีการนำมาประยุกต์ใช้กับ โลหะ-สารกึ่งตัวนำ ปี 1938 Schottky ได้เสนอแนะถึงการเกิดมีกำแพงศักย์ในสารกึ่งตัวนำ โดยไม่จำเป็นต้องมีชั้นของสารเคมีใด ๆ ซึ่งรูปแบบดังกล่าวนี้ต่อมาเรียกว่า "ชอตคีย์แบร์ริเออร์"

ชอตคีย์แบร์ริเออร์หรือเรียกกันว่า ชอตคีย์ไดโอด ในสมัยแรก ๆ นั้น ความสัมพันธ์ระหว่างกระแสและแรงดันยังไม่ค่อยจะแน่นอนมากนัก ไม่เหมือนกับกรณีของรอยต่อ พี-เอ็น ทำให้ทฤษฎีและขบวนการสร้าง พี-เอ็น ไดโอดได้มีการพัฒนาอย่างรวดเร็ว แต่เนื่องจากข้อดีของชอตคีย์ไดโอดก็คือ มีความเร็วในการทำงานสูงมาก ระยะเวลาจึงทำให้มีการศึกษาเกี่ยวกับชอตคีย์ไดโอดมากขึ้น ประกอบกับเทคโนโลยีที่ก้าวหน้าขึ้น ทำให้ชอตคีย์ไดโอดที่สร้างได้มีคุณสมบัติที่ดี สามารถจะใช้งานได้กว้างขวาง โดยเฉพาะเมื่อนำมาใช้กับทรานซิสเตอร์ ทั้งในลักษณะตัวเดียว ๆ และวงจรรวม จะสามารถปรับปรุงคุณสมบัติเกี่ยวกับความเร็วในการสวิตช์ได้

บทนี้จะได้กล่าวถึง หลักการทำงาน การสร้าง ชอตคีย์ไดโอด การใช้งานชอตคีย์ไดโอดร่วมกับทรานซิสเตอร์ รวมถึงรูปแบบต่าง ๆ ของชอตคีย์ทรานซิสเตอร์ที่ได้ ทดลองสร้างขึ้น ที่ศูนย์วิจัยอิเล็กทรอนิกส์ โดยสารกึ่งตัวนำที่ใช้คือ ซิลิกอนชนิดเอ็นและโลหะที่ใช้เป็นอลูมิเนียม ซึ่งในการทดลองครั้งนี้ ใช้โครงสร้างแบบผิวเรียบ (planar structure) เพราะสามารถสร้างได้ง่ายและสะดวก

4.2肖特基二极管

การต่อระหว่างโลหะกับสารกึ่งตัวนำจะเป็นได้ 4 กรณีด้วยกัน ขึ้นอยู่กับว่าเป็นสารกึ่งตัวนำชนิด พี หรือชนิด เอ็น และฟังก์ชันงานของโลหะ (work function, ϕ_m) ก็อาจจะมากกว่าหรือน้อยกว่า ฟังก์ชันงานของสารกึ่งตัวนำ (ϕ_s) ซึ่งมีเพียง 2 กรณีเท่านั้น ที่จะทำใหัรอยต่อที่เกิดขึ้นสามารถนำกระแสทางเดียวได้ (rectifying contact) ส่วนอีก 2 กรณีที่เหลือก็จะกลายเป็นรอยต่อสัมผัสโอห์มิก (ohmic contact) ไป ซึ่งเงื่อนไขของการนำกระแสทางเดียวคือ [2]

- 1) เป็นรอยต่อระหว่างโลหะกับสารกึ่งตัวนำชนิดเอ็น โดยที่ฟังก์ชันงานของโลหะต้องมากกว่าฟังก์ชันงานของสารกึ่งตัวนำ ($\phi_m > \phi_s$)
- 2) เป็นรอยต่อระหว่างโลหะกับสารกึ่งตัวนำชนิดพี โดยที่ฟังก์ชันงานของโลหะต้องน้อยกว่าฟังก์ชันงานของสารกึ่งตัวนำ ($\phi_m < \phi_s$)

แม้ว่า肖特基二极管จะสร้างได้ทั้ง 2 กรณีก็ตาม แต่ในทางปฏิบัติแล้ว肖特基二极管ชนิดที่ 2 มักจะไม่นิยมใช้ เพราะความคล่องตัวของพาหะข้างมาก (majority carrier) ซึ่งเป็นโฮล นั้นต่ำกว่า ความคล่องตัวของอิเล็กตรอนถึงประมาณ 3 เท่าตัว

4.2.1 อิทธิพลของสภาวะผิว (surface state)

ความไม่สะอาดของผิวหน้า หรือความคลาดเคลื่อนในการเรียงตัวของอะตอม ที่ผิวหน้าของผลึกสารกึ่งตัวนำ จะทำให้เกิดระดับของพลังงานศักย์ ที่สามารถจะรับเอาอิเล็กตรอนเข้าไปอยู่ได้อย่างมากมาย ในแถบพลังงานต้องห้าม (forbidden band) ซึ่งอิเล็กตรอนดังกล่าวจะมากจากแถบความนำ จึงทำให้เกิดประจุบวกซึ่งเคลื่อนที่ไม่ได้ ทั่วบริเวณใกล้ ๆ ผิวของสารกึ่งตัวนำ ทำให้ระดับพลังงานของอิเล็กตรอนใกล้ ๆ กับผิวของสารกึ่งตัวนำ มีลักษณะที่โค้งงอขึ้น แม้ว่าจะไม่มีโลหะมาต่อกับก็ตาม ดังนั้นเมื่อมีโลหะมาต่อจะทำให้รอยต่อที่มีคุณสมบัติ ในการนำกระแสทางเดียวได้เสมอ ไม่ว่าฟังก์ชันงานของโลหะจะเป็นเท่าไรก็ตาม

4.2.2 ความสูงของแบรีเออร์

เมื่อโลหะและสารกึ่งตัวนำชนิดเอ็นต่อกัน และทำให้เกิดรอยต่อแบบกระแสทางเดียว นั้นเริ่มแรกอิเล็กตรอนจากสารกึ่งตัวนำ จะถ่ายเทเข้าไปยังส่วนของโลหะ (เพราะ $\phi_m > \phi_s$)

ทำให้เกิดไดโอดอเนกของสารเจือ ผู้ให้ชิ้นทางด้านกึ่งตัวนำและเกิดประจุลบขึ้นทางโลหะ จะทำให้เกิดสนามไฟฟ้าขึ้นป้องกันการแพร่ของอิเล็กตรอนนี้ ซึ่งอาจเขียนได้โดยการโค้งงอขึ้นของแถบพลังงาน ค่าแรงศักย์ที่เกิดขึ้นจะมีความสูง $q(\phi_m - \phi_s)$ และความสูงของแบรีเออร์จะหาได้จาก [3]

$$\phi_{Bn} = (\phi_m - \chi_s) \quad (4.1)$$

เมื่อ ϕ_{Bn} คือ ความสูงของแบรีเออร์ระหว่างโลหะกับสารกึ่งตัวนำชนิดเอ็น

ϕ_m คือ ฟังก์ชันงานของโลหะ

χ_s คือ electron affinity ของสารกึ่งตัวนำ ($\chi_s = 4.05$ V)

สมการที่ (4.1) เป็นสมการที่พิจารณาอย่างง่าย ๆ ถ้าหากจะพิจารณาให้ละเอียดจะซับซ้อนมาก เพราะมีผลเนื่องจาก สภาวะผิวและการลดลงของแบรีเออร์ เนื่องจากประจุเสมือนในโลหะและจะไม่ขอลาวในที่นี้ ตารางในรูปที่ 4.1 นั้น จะแสดงความสูงของแบรีเออร์ เมื่อสารกึ่งตัวนำชนิดเอ็นต่อกับโลหะชนิดต่าง ๆ

4.2.3 คุณสมบัติความสัมพันธ์ระหว่างกระแสและแรงดัน

กระแสที่ไหลผ่านรอยต่อแบบฮอตนัน ส่วนใหญ่จะเนื่องมาจากพาหะข้างมาก ก็เฉพาะกรณีที่มีปริมาณกระแสมีค่าน้อย ๆ เท่านั้น (low level injection) ซึ่งในการวิเคราะห์อาจจะใช้รูปแบบ และสมมติฐานต่าง ๆ กัน แต่ในที่สุดแล้วก็จะได้ความสัมพันธ์ระหว่างกระแส - และแรงดันคือ

$$J = J_s (\exp(qV/kT) - 1) \quad (4.2)$$

$$J_s = A^* T \exp(-q\phi_{Bn}/kT) \quad (4.3)$$

เมื่อ J คือ ปริมาณกระแสต่อพื้นที่

q คือ ประจุอิเล็กตรอน

V คือ แรงดันคร่อมไดโอด

k คือ ค่าคงที่โบล์ตซ์มานซ์

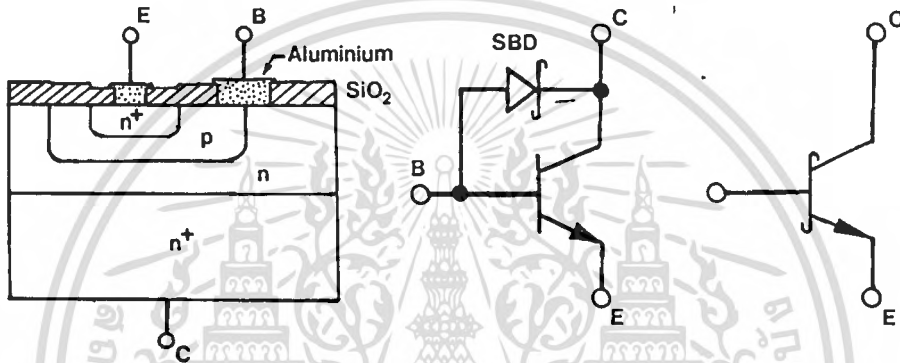
- T คือ อุณหภูมิสัมบูรณ์
 A** คือ ค่าคงที่แอฟเฟกต์ฟิรชาร์ดสัน
 ϕ_{Bn} คือ ค่าความสูงเบริเออร์

ซึ่งจากสมการที่ (4.2) และ (4.3) จะเห็นได้ว่าสมการกระแสของชอตคีย์ไดโอดใกล้เคียงกับ พี-เอ็น ไดโอดธรรมดาทั่วไปมาก จะผิดกันในรายละเอียดของเทอม J_s เท่านั้น

4.3 ชอตคีย์ทรานซิสเตอร์ [3,4,5]

ในส่วนทฤษฎีเกี่ยวกับชอตคีย์ไดโอด เราทราบว่า หากโครงสร้างของสารกึ่งตัวนำชนิดเอ็นและโลหะออลูมิเนียม ส่วนที่เป็นโลหะจะทำตัวเสมือนชั้นพี ลักษณะการไบอัสตรงจะเกิดขึ้นเมื่อทางค่านโลหะได้รับแรงดันบวก และสารกึ่งตัวนำได้รับแรงดันลบ สภาวะเช่นนี้โอเลกตรอนซึ่งเป็นพาหะข้างมาก จะไหลเข้าไปยังโลหะ ที่ซึ่งมีโอเลกตรอนจำนวนมากอยู่แล้ว เมื่อมีการให้ไบอัสกลับทันทีโอเลกตรอนเหล่านี้ก็จะหยุดไหลได้อย่างทันที ดังนั้นเวลาในการสะสมของประจุจะเกิดขึ้น เฉพาะจากพาหะข้างน้อยซึ่งปกติมีไม่เกิน 5% เท่านั้น ความเร็วในการสวิตช์ของชอตคีย์ไดโอดจึงรวดเร็วมาก (ปกติต่ำกว่า 1 นาโนวินาที) จากสมการกระแสของชอตคีย์ไดโอดจะเห็นว่า กระแสจะขึ้นอยู่กับความสูงของเบริเออร์ด้วย และค่าปกติทั่วไป ไบโอดจะเริ่มนำกระแสได้ก็ในช่วงที่แรงดันคร่อมไดโอด (cut-in voltage) มีค่าประมาณ 0.3-0.50 โวลต์ ซึ่งถ้าหากโลหะเป็นออลูมิเนียม แรงดันนี้ก็จะมีความประมาณ 0.3-0.35 โวลต์ จากการทำงานของทรานซิสเตอร์ใน สภาวะอิ่มตัว (กระแส I_B มากกว่า I_C/h_{FE}) ทำให้รอยต่อเบส-คอลเลกเตอร์ได้รับไบอัสตรง จึงมีการสะสมประจุ ทั้งในส่วนของเบสและในส่วนคอลเลกเตอร์ ทำให้เวลาในการ "off" ของทรานซิสเตอร์ช้าลง (รายละเอียดเกี่ยวกับการทำงานแบบสวิตช์ ของทรานซิสเตอร์จะกล่าวในบทที่ 6) และเป็นที่ทราบกันดีอยู่แล้วว่า สำหรับรอยต่อพี-เอ็นแบบธรรมดา กระแสจะเริ่มไหลได้ก็เมื่อแรงดันมีค่ามากกว่า 0.4 โวลต์ เพื่อปรับปรุงคุณสมบัติเกี่ยวกับการลดเวลาการสะสมประจุ ของทรานซิสเตอร์นั้น ได้นำข้อดีทั้ง 2 ประการ ของชอตคีย์ไดโอดมาใช้ โดยการต่อชอตคีย์ไดโอดคร่อมรอยต่อเบส-คอลเลกเตอร์ ซึ่งจะเป็นการป้องกันการอิ่มตัวของไดโอดเบส-คอลเลกเตอร์ เพราะกระแสเบสส่วนที่เกินจะผ่านทางชอตคีย์ไดโอดแทน จึงทำให้สามารถที่

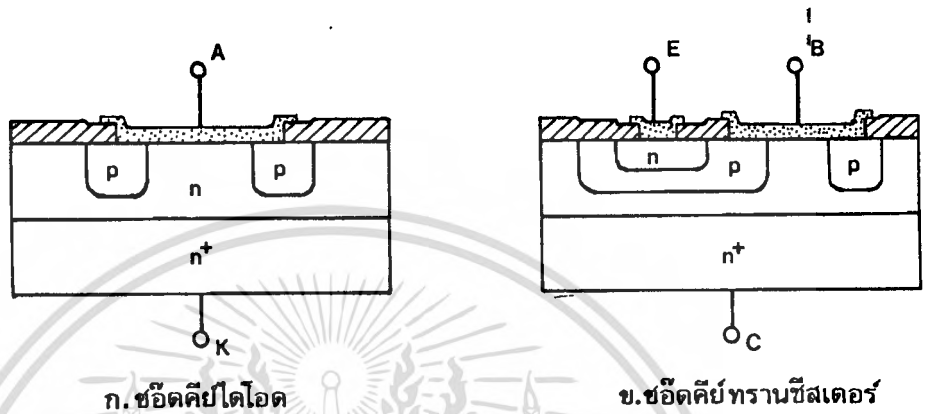
จะลดสโตเรจไทม์ ลงได้มาก อีกประการหนึ่ง สำหรับโครงสร้างแบบนี้ สามารถที่จะใช้กับการสร้างเป็นวงจรรวมได้โดยสะดวก ทำให้ขอตักยี่ห้อแอล มีคุณสมบัติทางด้านความเร็วที่ดีกว่า ที่ที่แอล ธรรมดา ซึ่งรูปที่ 4.2 แสดงโครงสร้างของขอตักยี่ห้อทรานซิสเตอร์ หรือขอตักยี่ห้อแอลทรานซิสเตอร์ และสัญลักษณ์



รูปที่ 4.2 โครงสร้างและสัญลักษณ์ของขอตักยี่ห้อทรานซิสเตอร์

4.4 ผลของแหวนกันรั่ว

จากการศึกษาเกี่ยวกับการพังทลาย เมื่อขอตักยี่ห้อไดโอดได้รับไบอัสกลับ พบว่าสาเหตุของการพังทลายส่วนใหญ่ สำหรับโครงสร้างแบบผิวเรียบ ก็คือการคั่งของสนามไฟฟ้า (field crowding) บริเวณขอบของโลหะสัมผัส ซึ่งปรากฏการณ์เช่นนี้เรียกว่า "sharp edge effect" การแก้ปัญหาดังกล่าวนี้ วิธีการหนึ่งก็คือ การเพิ่มแหวนกันรั่ว (guard ring) เข้ามา เพราะการพังทลายของรอยต่อ พี-เอ็น ส่วนมากจะสูงกว่ารอยต่อ โลหะ-สารกึ่งตัวนำ ปรากฏว่าสามารถที่จะปรับปรุงให้ กราฟคุณสมบัติของไดโอดใกล้เคียงกับอุดมคติได้มากขึ้น ผลดังกล่าวนี้ ก็ใช้ได้กับทรานซิสเตอร์เช่นกัน ซึ่งลักษณะโครงสร้างทั้งไดโอด และขอตักยี่ห้อทรานซิสเตอร์ แบบมีแหวนกันรั่ว แสดงไว้ในรูปที่ 4.3



รูปที่ 4.3 โครงสร้างแบบมีแหวนกันรั่วของซีดัตย์ไดโอดและซีดัตย์ทรานซิสเตอร์

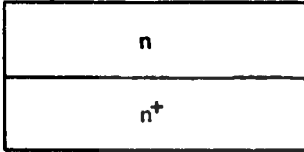
4.5 ขบวนการสร้าง

ในการทดลองนี้ ขบวนการสร้างครั้งเดียวก็จะได้ทำการสร้าง ทรานซิสเตอร์ปกติ ซีดัตย์ทรานซิสเตอร์ ซีดัตย์ทรานซิสเตอร์แบบมีแหวนกันรั่ว ซีดัตย์ไดโอด และซีดัตย์ทรานซิสเตอร์แบบอื่น ๆ เช่น มัลติมิเตอร์ทรานซิสเตอร์ ซึ่งขบวนการสร้างสามารถจะดูได้จากรูปที่ 4.4

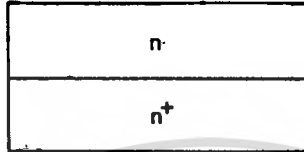
- การสร้างเริ่มต้นจากผลึกสารกึ่งตัวนำ อิพิแทกเซียล ชนิดเอ็น ความต้านทานจำเพาะ 2-4 โอห์ม-เซนติเมตร หนา 3-7 ไมครอน และชั้นฐานรองมีความต้านทานจำเพาะ 0.008 โอห์ม-เซนติเมตร หนา 260-300 ไมครอน การทำความสะอาดครั้งแรก จะต้องโดยประณีต เพื่อความสะอาดอย่างมากที่สุด การออกซิเดชัน ทำที่อุณหภูมิ 1100 °C โดยทำแบบแห้ง 1 ชั่วโมง หลังจากนั้นจึงทำแบบชื้นและแบบแห้ง อย่างละ 30 นาที ตามลำดับ ซึ่งจะทำได้ขึ้นความหนาออกไซด์ประมาณ 0.45-0.50 ไมครอน

- ทำการแพร่สารเจือในส่วนเบส (พร้อมกันกับการแพร่สารเจือในส่วนของแหวนกันรั่ว) โดยใช้โบรอนไนไตรด์ ชนิดเกรด A เป็นแหล่งจ่ายสารเจือ ทำการแพร่ที่อุณหภูมิ 890 °C เป็นเวลานาน 30 นาที หลังจากนั้น จึงทำการขี้ลิกที่อุณหภูมิ 1000 °C เป็นเวลา 150

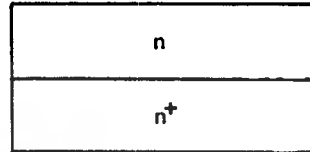
ก.
↓



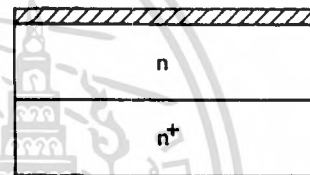
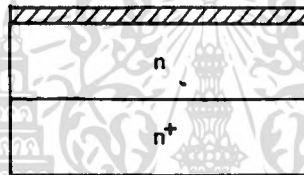
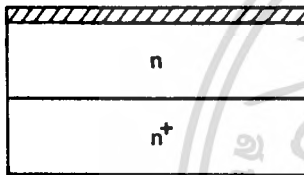
ข.
↓



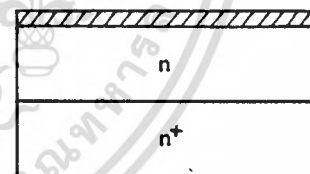
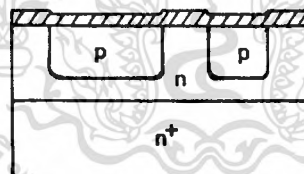
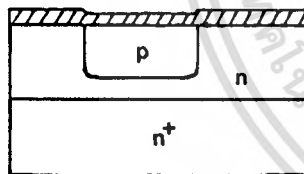
ค.
↓



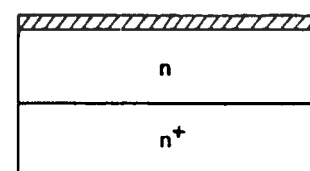
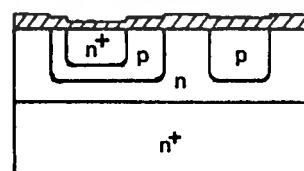
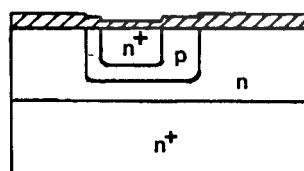
1. เวเฟอร์เริ่มต้น



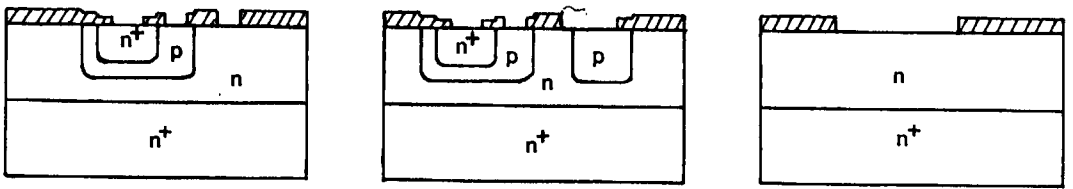
2. ออกซิเดชัน



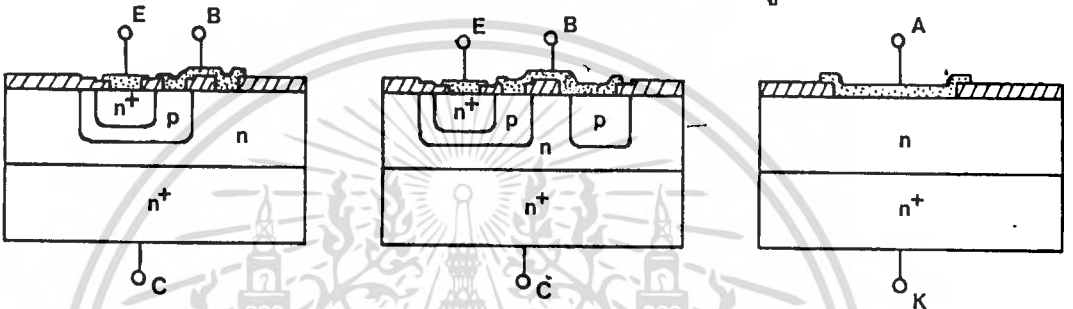
3. แพร่เจือส่วเบสและแหวนกันร้ว



4. แพร่เจือส่วอิมิตเตอร์



5. เปิดช่องเพื่อทำรอยสัมผัสสื่อนิยาม



6. เมื่อเคลือบสื่อนิยามและทำลวดลายแล้ว

รูปที่ 4.4 แสดงขั้นตอนการสร้างขั้วต่อทรานซิสเตอร์และขั้วต่อไดโอด

- ก. ขั้วต่อทรานซิสเตอร์ซึ่งไม่มีแหวนกันรั่ว
- ข. ขั้วต่อทรานซิสเตอร์ซึ่งมีแหวนกันรั่ว
- ค. ขั้วต่อไดโอด

นาที่ ซึ่งจะทำให้ได้ความต้านทานแผ่น ประมาณ 600 โอห์ม/□

- ทำการแพร่เจือส่วนอิมิตเตอร์ โดยใช้สารละลายของ ฟอสฟอรัสออกซีคลอไรด์ เป็นแหล่งจ่ายสารเจือ ทำการแพร่สารที่อุณหภูมิ 890° C เป็นเวลานาน 25 นาที ซึ่งในขั้นตอนนี้ วัดความต้านทานแผ่นได้ประมาณ 10-11 โอห์ม/□ แล้วจึงทำการขี้ลึงที่อุณหภูมิ 925° C เป็นเวลานาน 40 นาที

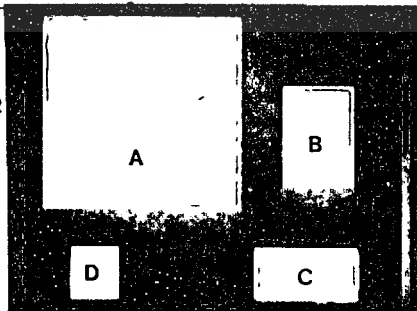
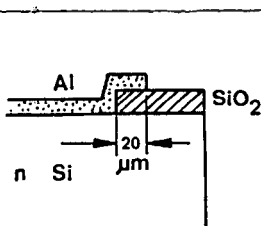
- เปิดช่องออกไซด์ เพื่อทำรอยสัมผัสโลหะ และสร้างขั้วไฟฟ้า ทำการเคลือบอลูมิเนียม โดยวิธีระเหยสารในสุญญากาศ ที่ความกดดันประมาณ 2×10^{-6} Torr หลังจากทำลวดลายอลูมิเนียมแล้ว จึงทำการแอนนัลที่อุณหภูมิ 500° C เป็นเวลา 10 นาที ทำการทดสอบ ตัดแยกชิป เก็บบรรจุในทัวดังแบบ TO-5 ทั้งชนิด 3 ขา และ 8 ขา ทำการวัดคุณสมบัติต่าง ๆ ต่อไป

4.6 การทดลองและผลการทดลอง

4.6.1 ข้อศกยัไคโอด

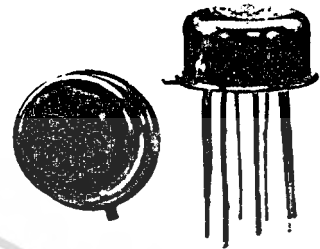
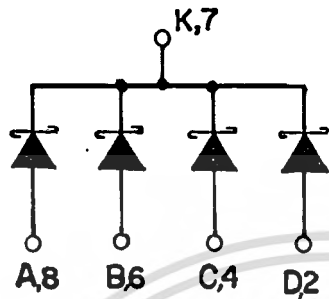
ก.) ความสัมพันธ์ระหว่างกระแสและแรงดัน

ในการศึกษาถึงคุณสมบัติเบื้องต้นเกี่ยวกับข้อศกยัไคโอดนี้ ได้ทำการสร้างไคโอดแบบโครงสร้างผิวเรียบ โดยใช้สารกึ่งตัวนำชนิดเอ็นและโอสหะอลูมิเนียมตั้งไคโกลวไบบางแล้ว ในหัวข้อที่ 4.5 บนพื้นที่ไคซ์ขนาด 2 มม. × 2 มม. ไคสร้างข้อศกยัไคโอดขึ้น 4 ตัว และมีพื้นที่ขนาดต่าง ๆ กัน ดังไคแสดงในรูป 4.5 โดยแต่ละตัวจะเป็นโครงสร้างแบบสี่เหลี่ยม และส่วนของอลูมิเนียมที่สร้างทักไบบนออกไซด์ จะมีขนาดเท่ากันทุกด้านคือ ด้านละ 20 ไมครอน ส่วนรูปที่ 4.6 จะแสดงตำแหน่งขาการเก็บและการเก็บบรรจุ เพื่อทำการทดสอบต่อไป



- A.) $A_D = 6.4 \times 10^{-3} \text{ cm}^2$
 B.) $A_D = 1.2 \times 10^{-3} \text{ cm}^2$
 C.) $A_D = 8.0 \times 10^{-4} \text{ cm}^2$
 D.) $A_D = 3.2 \times 10^{-4} \text{ cm}^2$

รูปที่ 4.5 ข้อศกยัไคโอดซึ่งไคสร้างขึ้นในการทดลอง



รูปที่ 4.6 แสดงตำแหน่งขาและการเก็บบรรจุ

เมื่อนำไดโอดที่สร้างมาทำการตรวจสอบคุณสมบัติด้วย curve tracer ลักษณะทางไบอัสตรงจะใกล้เคียงกัน ส่วนแรงดันพังทะลายจะแตกต่างกัน ซึ่งค่าที่ได้แสดงในตารางรูปที่ 4.7

	ไดโอด			
	A	B	C	D
แรงดันพังทะลาย (V) ($I_R = 0.01 \text{ mA.}$)	11	16	14	25

รูปที่ 4.7 แรงดันพังทะลายของไดโอดพื้นที่ขนาดต่าง ๆ ที่สร้างขึ้น

จะเห็นว่าเมื่อไดโอดมีพื้นที่มากขึ้น แรงดันพังทะลายค่อนข้างที่จะลดต่ำลง และไดโอด D. ซึ่งมีพื้นที่เท่ากับ 3.2×10^{-4} ตร.ซม. มีแรงดันพังทะลายสูงสุด คือประมาณ 25 โวลต์ จึงได้นำไดโอดนี้มาทำการวัดคุณสมบัติ ความสัมพันธ์ระหว่างกระแสและแรงดันในขณะไบอัสตรง ซึ่งผลการทดลองในรูปที่ 4.8 จะแสดงความหนาแน่นของกระแส (J_D) และแรงดันคร่อมไดโอด ที่ทำการเขียนขึ้นบนสเกลเซมิล็อก จากกราฟดังกล่าวนี้ สามารถที่จะหาค่าความสูงของเพริเออร์ได้ เท่ากับ

0.710 โวลต์ และหาแพคเตอร์ความสมบูรณ์ได้ $n = 1.06$ (ดูวิธีการหาค่าจากภาคผนวกที่ 1 หัวข้อที่ 1.5) ในขณะเดียวกันเมื่อเขียนความสัมพันธ์ระหว่างกระแสและแรงดัน บนสเกลเชิงเส้น ก็จะได้อกราฟในรูปที่ 4.9 ซึ่งจะเห็นว่ากราฟมีลักษณะคล้ายกับไดโอดปกติทั่วไป แต่ข้อที่ขั้วไดโอด จะเริ่มนำกระแสได้เร็ว และหาได้ว่า แรงดันเริ่มนำกระแสของไดโอดมีค่าประมาณ 0.3 โวลต์ เท่านั้น และจากกราฟเดียวกันนี้จะหาความต้านทานที่รอยต่อได้ประมาณ 0.022 โอห์ม

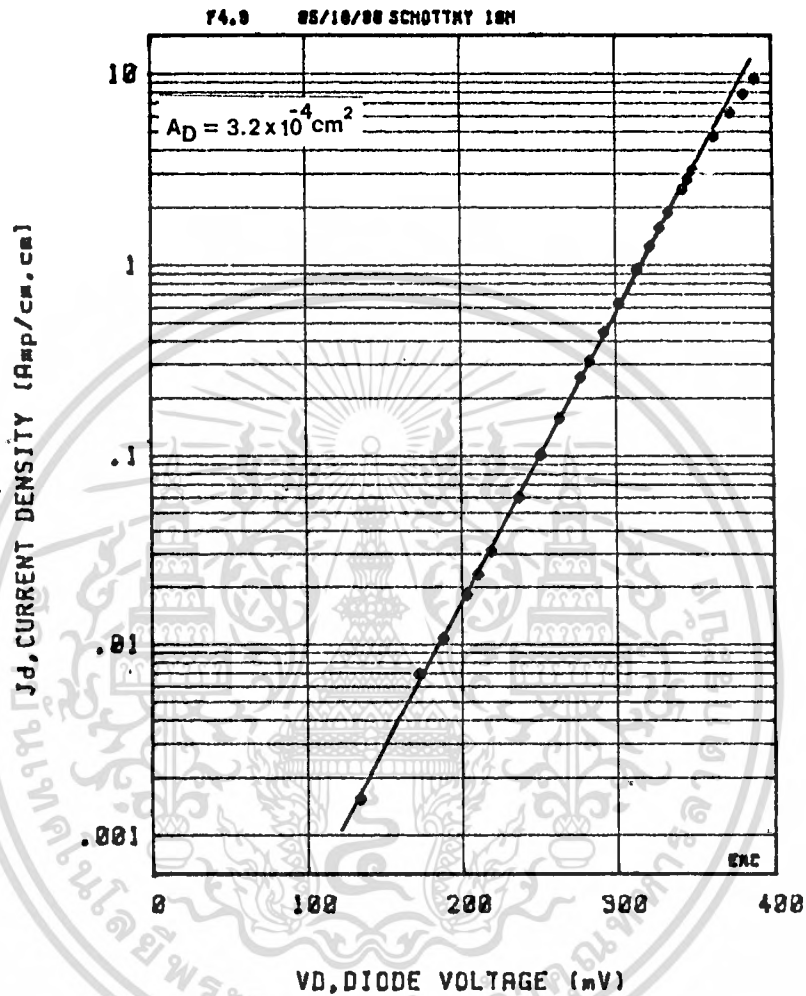
ไดโอดทดลองวัดลักษณะความสัมพันธ์ ระหว่างกระแสและแรงดันในขณะไบอัสกลับ โดยใช้ ไดโอด B.) ซึ่งมีพื้นที่เท่ากับ 1.2×10^{-4} ตร.ซม. พบว่าไดโอดมีปริมาณกระแสรั่วไหลค่อนข้าง สูง และจะพังทะลายโดยสมบูรณ์ เมื่อกระแสมีค่ามากกว่า 13 ไมโครแอมป์ ซึ่งแรงดันพังทะลาย เท่ากับ 16.1 โวลต์ ผลการทดลองดังกล่าวนี้ ได้แสดงโดยกราฟในรูปที่ 4.10

ข.) ค่าความจุไฟฟ้าที่รอยต่อ

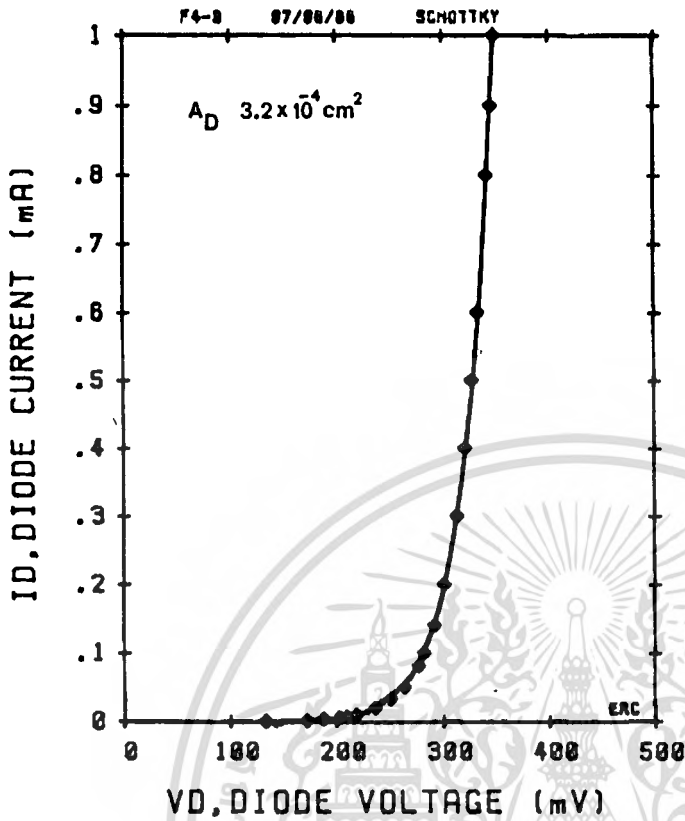
การต่อกันระหว่างโลหะและสารกึ่งตัวนำ จะทำให้เกิดช่วงปลอดพาหะขึ้น ซึ่งก็คือเกิด ลักษณะของตัวเก็บประจุขึ้นเช่นกัน การทดลองนี้จึงได้อทดลองวัดค่าของตัวเก็บประจุนี้โดยใช้ไดโอด D.) ซึ่งมีพื้นที่เท่ากับ 3.2×10^{-4} ตร.ซม. ทำการวัดในลักษณะซึ่งให้ไบอัสกลับจนแรงดันมีค่า ประมาณ 10 โวลต์ และค่าความถี่ที่ใช้สำหรับวัดคือ 1 MHz ผลที่ได้นำมาเขียนความสัมพันธ์ ระหว่างค่าความจุไฟฟ้ากับแรงดันไบอัสกลับ ซึ่งจะได้อกราฟในรูปที่ 4.11 จากกราฟนี้จะเห็นได้ว่ามี ลักษณะเช่นเดียวกันกับกรณีของรอยต่อ พี-เอ็น โดยทั่วไป แต่จะสังเกตเห็นว่า ถ้าหากพื้นที่ใกล้ เคียงหรือเท่ากันแล้ว ข้อที่ขั้วไดโอดจะมีค่าความจุไฟฟ้าที่รอยต่อต่ำกว่า

4.6.2 ข้อที่ขั้วทรานซิสเตอร์

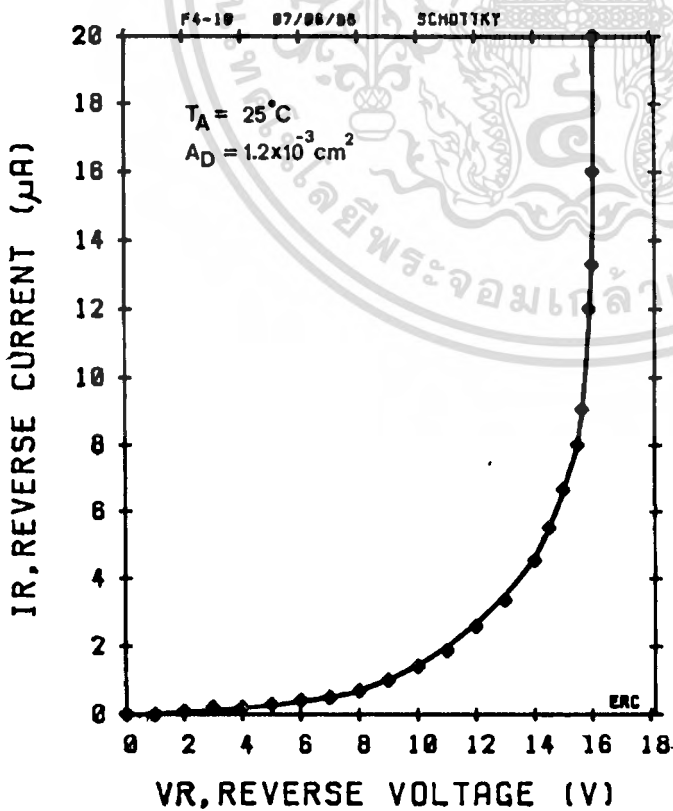
ในการทดลองข้อที่ขั้วทรานซิสเตอร์ หรือข้อที่ขั้วแกลมป์ทรานซิสเตอร์ ได้สร้างทราน-ซิสเตอร์และข้อที่ขั้วไดโอดแยกกันต่างหาก แต่อยู่บนชิปเดียวกัน ทั้งนี้เพื่อความสะดวกในการที่จะ วัดคุณสมบัติ เปรียบเทียบระหว่างทรานซิสเตอร์โครงสร้างปกติ และข้อที่ขั้วแกลมป์ทรานซิสเตอร์ โดยพื้นที่โดยยังคงมีขนาด 2 มม. $\times$ 2 มม. เฉพาะตัวทรานซิสเตอร์มีพื้นที่คอลเลคเตอร์เท่ากับ 3.36×10^{-4} ตร.ซม. มีพื้นที่อิมิตเตอร์เท่ากับ 1.12×10^{-4} ตร.ซม. ส่วนของไดโอดนั้นมีพื้นที่เท่ากับ 3.6×10^{-5} ตร.ซม. เมื่อสร้างเสร็จแล้วได้ทำการเก็บบรรจุในตู้ถังแบบ TO-5 ชนิด 8 ขา ซึ่งลวดลายต้นแบบ โครงสร้าง ตำแหน่งขา และต้นแบบที่สร้างขึ้นได้แสดงในรูปที่ 4.12



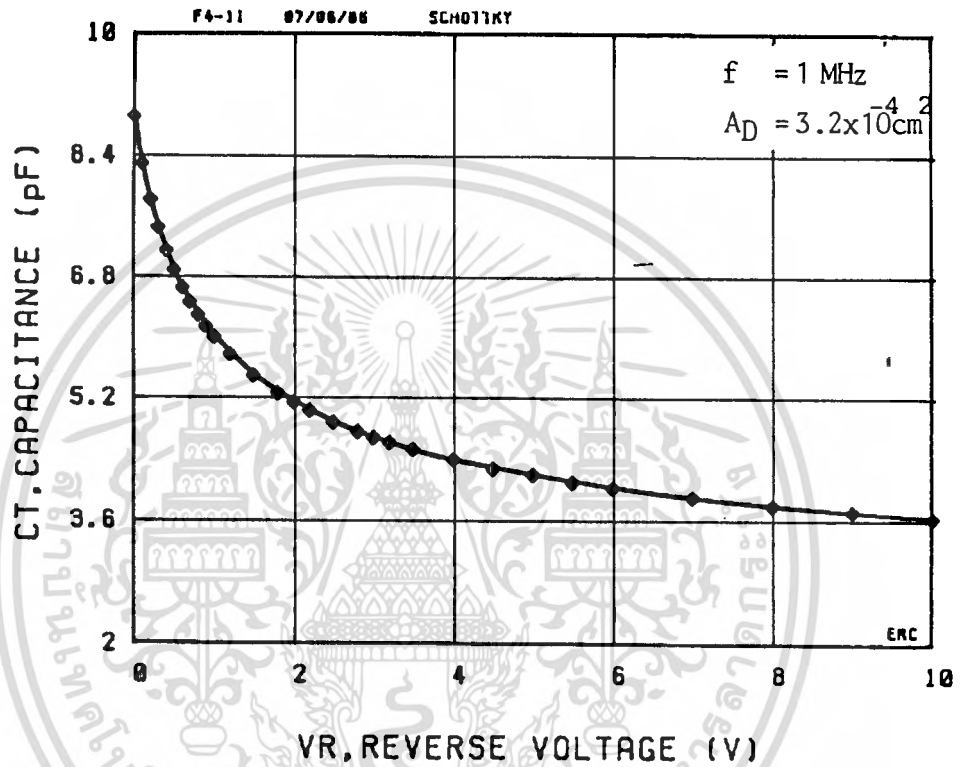
รูปที่ 4.8 ความสัมพันธ์ระหว่างความหนาแน่นของกระแสกับแรงดันที่คร่อมไดโอด



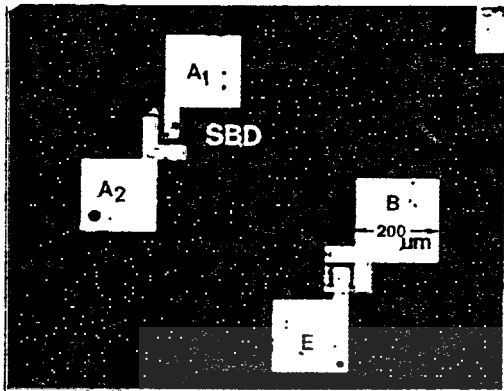
รูปที่ 4.9 ความสัมพันธ์ในรูปที่
4.8 ซึ่งเขียนบนสเกลเชิงเส้น



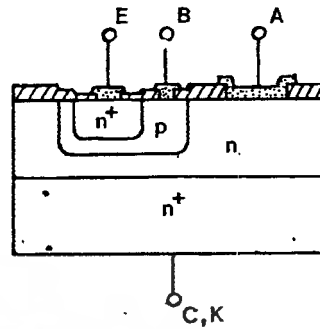
รูปที่ 4.10 ความสัมพันธ์ระหว่าง
กระแสรั่วไหลกับแรงดันไบอัสกลับ



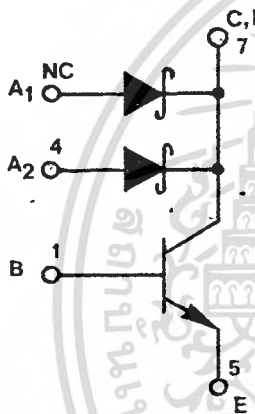
รูปที่ 4.11 ความสัมพันธ์ระหว่างความจุไฟฟ้าที่รอยต่อกับแรงดันไบอัสกลับ



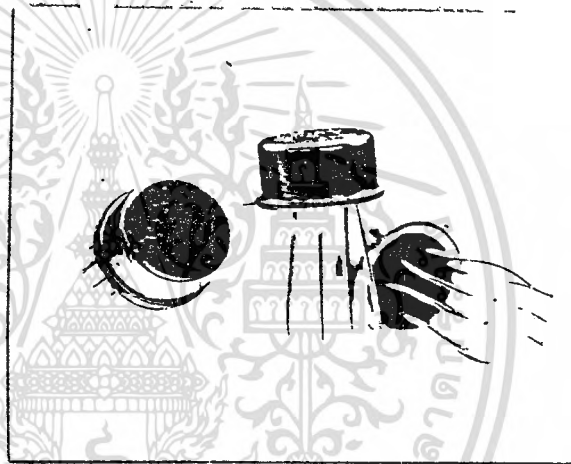
ก.)



ข.)



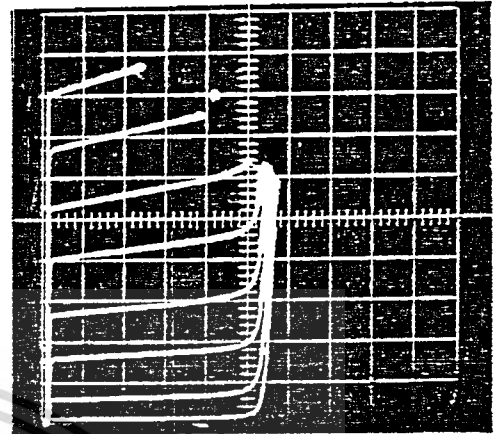
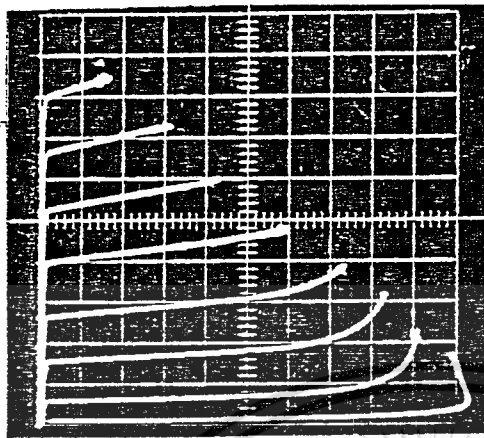
ค.)



ง.)

รูปที่ 4.12 คับแบบในการทดลองเกี่ยวกับซอคดียทรานซิสเตอร์

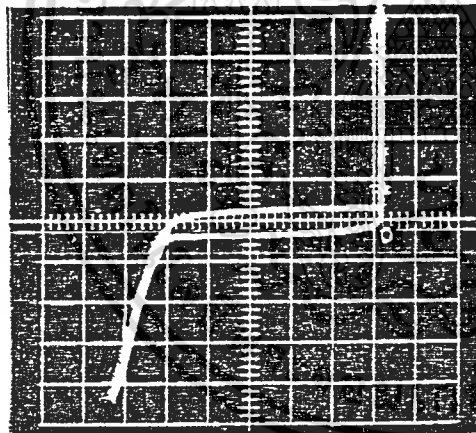
- ก. ลวดลายคับแบบ
- ข. โครงสร้าง
- ค. ตำแหน่งขาและสัญญาณลักษณะ
- ง. คับแบบซึ่งเก็บบรรจุเรียบร้อยแล้ว



$V_{CE} : 2 \text{ V/div.}$

$I_C : 1 \text{ mA/div.}$

$I_B : .01 \text{ mA/step}$



$I_D : .01 \text{ mA/div.}$

$V_D : 2 \text{ V/div.}$

รูปที่ 4.13 ก. กราฟคุณสมบัติของทรานซิสเตอร์ขณะยังไม่ถูกแคลมป์
ด้วยขดลวดไคโอค

ข. กราฟคุณสมบัติของขดลวดไคโอค

ค. กราฟคุณสมบัติ เมื่อแคลมป์ด้วยขดลวดไคโอคแล้ว

การตรวจสอบในขั้นต้น จะใช้ curve tracer ซึ่งรูปที่ 4.13 ก.) จะแสดงกราฟคุณสมบัติของทรานซิสเตอร์ รูปที่ 4.13 ข.) แสดงกราฟคุณสมบัติของซ็อกเก็ตไดโอด และรูปที่ 4.13 ค.) แสดงกราฟคุณสมบัติของทั้งสองตัวรวมกัน หรือก็คือซ็อกเก็ตแคลมป์ทรานซิสเตอร์ จากรูปที่ 4.13 ข.) นั้นจะเห็นได้ว่าไดโอดมีคุณสมบัติทางไบอัสกลับไม่ค่อยจะสู้ดีมากนัก เนื่องจากกระแสรั่วไหลค่อนข้างสูง และการพังทะลายไม่ค่อยคม ดังนั้นเมื่อรวมกัน (รูปที่ 4.13 ค.) จึงทำให้แรงดันพังทะลายคอลเลคเตอร์-อิมิตเตอร์ต่ำลง และกระแสรั่วไหลคอลเลคเตอร์-อิมิตเตอร์สูงขึ้น ซึ่ง พารามิเตอร์เกี่ยวกับกระแสและแรงดันนี้ เมื่อวัดโดยละเอียดจะแสดงได้ในตารางรูปที่ 4.14

ก.) ความเร็วในการสวิตช์กับกระแสคอลเลคเตอร์

จากคุณสมบัติของซ็อกเก็ตทรานซิสเตอร์ ที่มีช่วงเวลาสะสมประจุ (storage time) ที่ต่ำมาก และมีแรงดันเริ่มนำกระแส (cut-in voltage) ประมาณ 0.3 โวลต์ และสาเหตุที่ซ็อกเก็ตแคลมป์ทรานซิสเตอร์ มีสโตเรจไทม์ต่ำกว่าทรานซิสเตอร์ปกติ เพราะไดโอดคอลเลคเตอร์-เบส จะไม่มีการอิมิตัว ในการทดลองนี้ ได้ทดลองวัดเวลาต่าง ๆ ในการทำงานแบบสวิตช์ คือ ดีเลย์ไทม์ ไรส์ไทม์ สโตเรจไทม์ และฟอลล์ไทม์ ที่กระแสคอลเลคเตอร์ค่าต่าง ๆ เปรียบเทียบกันระหว่างทรานซิสเตอร์ปกติ และซ็อกเก็ตแคลมป์ทรานซิสเตอร์ ซึ่งผลการทดลองจะแสดงในรูปที่ 4.15 และรูปที่ 4.16 จากรูปที่ 4.15 จะเห็นได้ว่า ผลเนื่องจากซ็อกเก็ตไดโอดที่มีเข้ามาจะทำให้ ดีเลย์ไทม์ และไรส์ไทม์ เพิ่มขึ้นเล็กน้อย โดยเฉพาะดีเลย์ไทม์ จะมีอัตราการเพิ่มที่มากกว่าไรส์ไทม์ ส่วนผลการทดลองในรูปที่ 4.16 จะเห็นว่าเนื่องจากซ็อกเก็ตไดโอด ทำให้ฟอลล์ไทม์ เพิ่มขึ้นเล็กน้อย แต่จะทำให้สโตเรจไทม์ ลดลงในปริมาณที่เห็นได้ชัดเจน

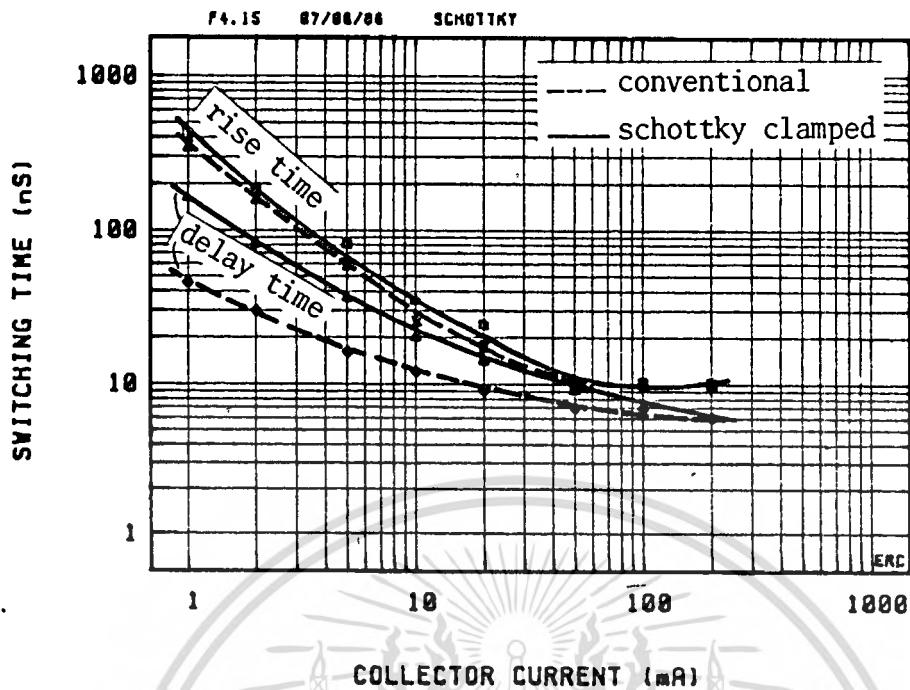
ข.) ค่าความจุไฟฟ้าที่รอยต่อ

จากหัวข้อการทดลองที่ 4.6.1 ข.) เราทราบว่า ตัวซ็อกเก็ตไดโอดเองจะมีค่าความจุไฟฟ้าที่รอยต่อเช่นเดียวกับไดโอดธรรมดาทั่วไป ดังนั้น ทรานซิสเตอร์ที่มีซ็อกเก็ตไดโอดครอบ จะทำให้ค่าความจุไฟฟ้าที่รอยต่อรวมเพิ่มขึ้น เพื่อแสดงถึงผลอันนี้ จึงได้ทำการวัดค่าความจุไฟฟ้า ทั้งเอาท์พุทและอินพุท เปรียบเทียบกันระหว่างทรานซิสเตอร์ปกติ และแบบซ็อกเก็ตแคลมป์ พบว่าค่าความจุไฟฟ้าอินพุทจะไม่เปลี่ยนแปลงมากนัก แต่ค่าความจุไฟฟ้าเอาท์พุท จะเปลี่ยนไปและเห็นได้ชัดเจน ซึ่งผลการทดลองนี้ แสดงโดยกราฟในรูปที่ 4.17 การเพิ่มขึ้นของค่าตัวเก็บประจุ เนื่อง

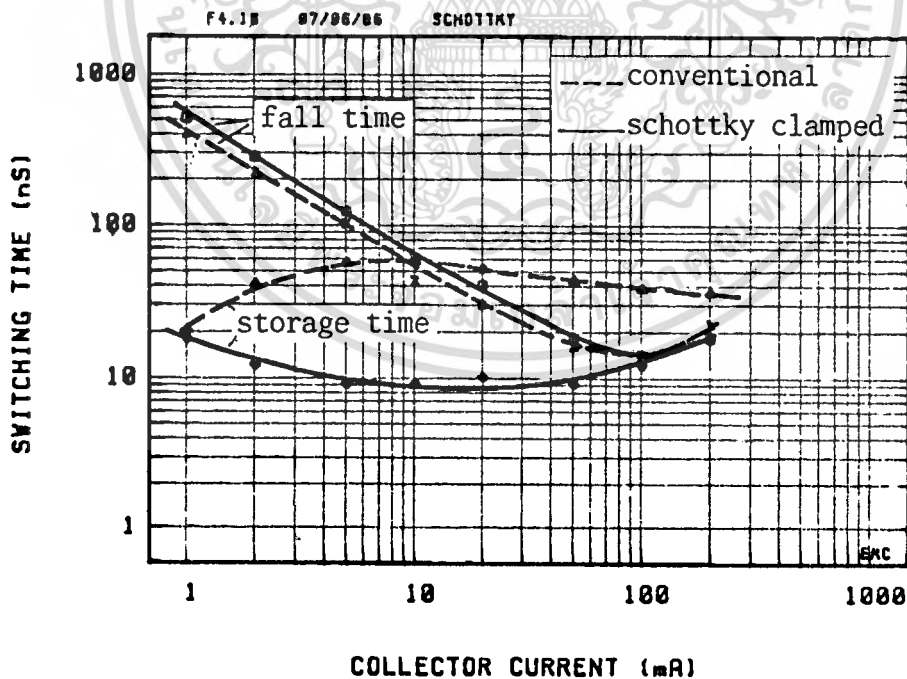
$$T_A = 25^\circ \text{C}$$

parameter	test condition	conventional transistor	schottky clamped transistor	unit
Collector Base				
breakdown voltage (V_{CBO})	$I_E = 0, I_C = 10 \mu\text{A}$	56	10	V
Collector-Emitter				
breakdown voltage (V_{CEO})	$I_B = 0, I_E = 10 \mu\text{A}$	20	10	V
Emitter-Base				
breakdown voltage (V_{EBO})	$I_C = 0, I_E = 10 \mu\text{A}$	7.8	7.8	V
Collector-Base				
leakage current (I_{CBO})	$I_E = 0, V_{CB} = 5.0 \text{ V}$	2.6	5.8	nA
Collector-Emitter				
leakage current (I_{CEO})	$I_B = 0, V_{CE} = 5.0 \text{ V}$	4.0	16	nA
Emitter base				
leakage current (I_{EBO})	$I_C = 0, V_{EB} = 5.0 \text{ V}$	3.8	3.8	nA

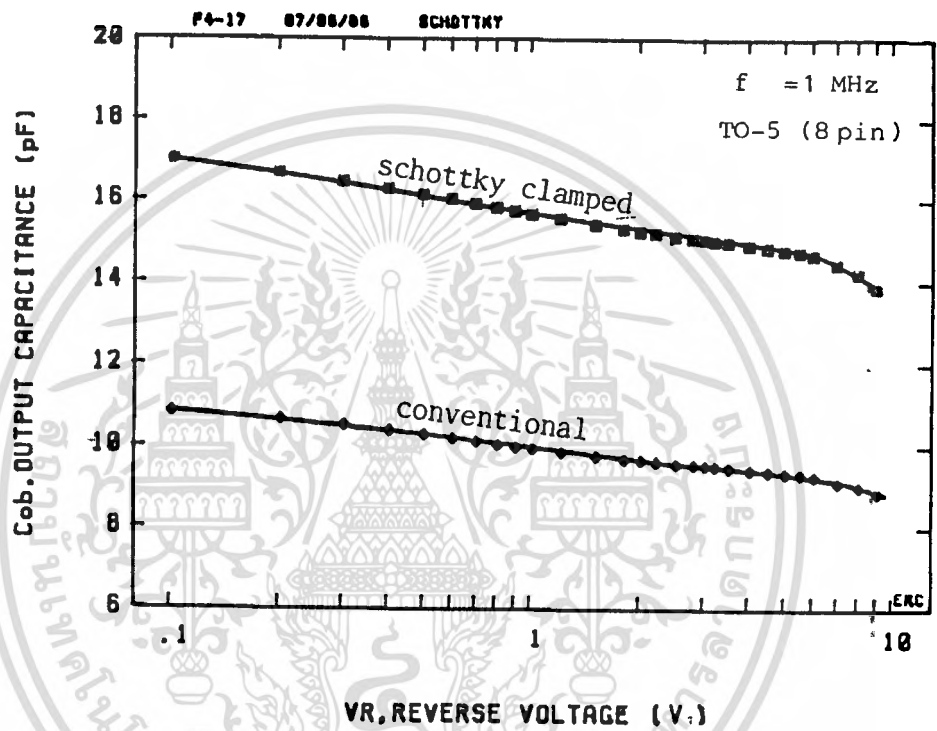
รูปที่ 4.14 ตารางแสดงพารามิเตอร์เกี่ยวกับกระแสและแรงดัน



รูปที่ 4.15 คีเลย์ไทม์และไรส์ไทม์ของทรานซิสเตอร์ปกติและชอตคีย์แคลมป์



รูปที่ 4.16 สตกเรไทม์และพอลล์ไทม์ของทรานซิสเตอร์ปกติและชอตคีย์แคลมป์



รูปที่ 4.17 ค่าความจุไฟฟ้าของทรานซิสเตอร์ปกติและชอตคีย์แคลมป์

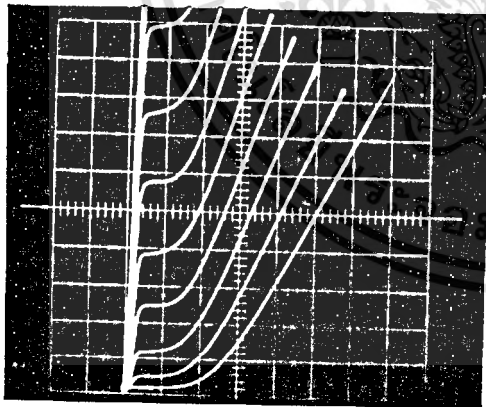
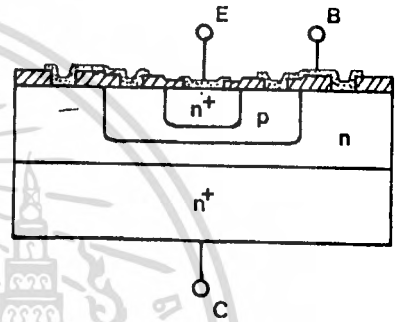
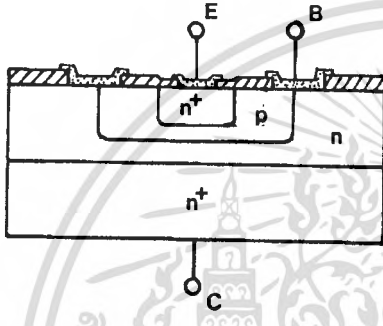
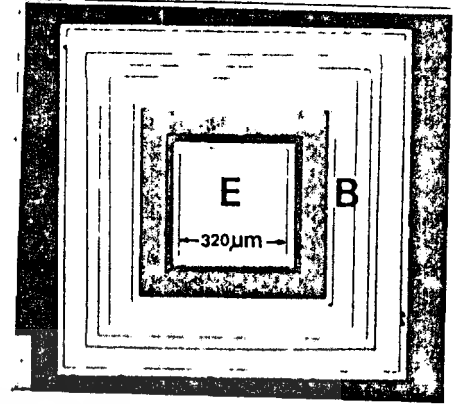
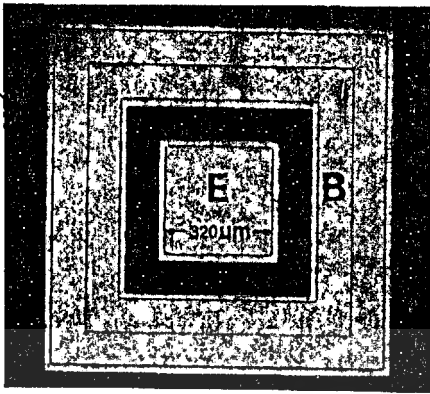
จากมีไดโอดคร่อมนี้ จะทำให้เวลาในการสวิตช์ของทรานซิสเตอร์ (นอกจากสทอแรงใหม่) เพิ่มขึ้นเล็กน้อย ซึ่งได้แสดงไปแล้วในข้อ ก.)

4.6.3 โครงสร้างที่มีและไม่มีชั้นนอกไข่คร่อมรอยต่อเบส-คอลเลคเตอร์

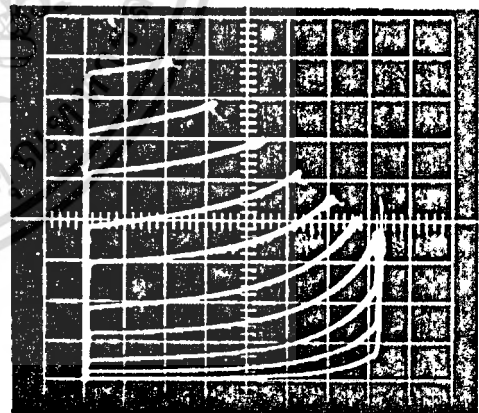
โครงสร้างที่ง่ายที่สุดของข้อต่อยุทธศาสตร์ทรานซิสเตอร์ก็คือ มีลวดลายอลูมิเนียมคร่อมระหว่างส่วนของเบสและคอลเลคเตอร์ แต่จุดอ่อนจุดหนึ่งของไบโพลาร์ทรานซิสเตอร์ก็คือ ถ้าหากรอยต่อเบส-คอลเลคเตอร์ไม่สมบูรณ์แล้ว คุณสมบัติของทรานซิสเตอร์ที่ออกมาจะไม่ดีเลย เพราะโครงสร้างดังกล่าวนี้ จะทำให้เกิดการรั่วไหลที่ผิวของรอยต่อเป็นจำนวนมาก การสร้างข้อต่อยุทธศาสตร์ไดโอดหรือข้อต่อยุทธศาสตร์ทรานซิสเตอร์ โดยวิธีนี้มักจะไม่ประสบ ความสำเร็จ การปรับปรุงโครงสร้างโดยการสร้างชั้นซิลิกอนไดออกไซด์คร่อมรอยต่อ จะทำให้คุณสมบัติของทรานซิสเตอร์ดีขึ้นมาก ในการทดลองนี้จะได้เสนอผลการทดลองเปรียบเทียบระหว่างโครงสร้างทั้ง 2 แบบ จากผลการทดลองในรูปที่ 4.18 จะเห็นว่าโครงสร้างในรูป ก.) นั้นมีกระแสรั่วไหลในปริมาณมาก แสดงกราฟคุณสมบัติของทรานซิสเตอร์ออกมาได้เพียงเล็กน้อยเท่านั้น ส่วนในรูป ข.) ซึ่งเป็นโครงสร้างที่มีชั้นนอกไข่คร่อมรอยต่อ จะแสดงคุณสมบัติของทรานซิสเตอร์ได้อย่างสมบูรณ์ และมีแรงดันพังทะลายประมาณ 15 โวลต์ โดยทรานซิสเตอร์ที่สร้างขึ้นนี้ มีพื้นที่คอลเลคเตอร์เท่ากับ 6.4×10^{-3} ตร.ซม. และมีพื้นที่อิมิตเตอร์เท่ากับ 1.6×10^{-3} ตร.ซม.

4.6.4 ข้อต่อยุทธศาสตร์ทรานซิสเตอร์ชนิดมีแหวนกันรั่วและไม่มีแหวนกันรั่ว

ในหัวข้อการทดลองนี้ จะได้ทดลองเกี่ยวกับโครงสร้างที่มีแหวนกันรั่ว ซึ่งเป็นชนิดโดยทรานซิสเตอร์ที่สร้างขึ้นนั้นทั้ง 2 ตัว มีโครงสร้างต่าง ๆ เหมือนกันหมด และสร้างขึ้นในคราเดียวกัน โดยขบวนการที่กล่าวไปแล้ว ซึ่งพื้นที่คอลเลคเตอร์มีขนาดเท่ากับ 6.4×10^{-3} ตร.ซม. และพื้นที่อิมิตเตอร์ 1.6×10^{-3} ตร.ซม. ส่วนของแหวนกันรั่ว จะมีลักษณะเป็นกรวยสี่เหลี่ยมล้อมรอบส่วนที่เป็นอิมิตเตอร์ ซึ่งโครงสร้างดังกล่าวนี้จะแสดงในรูปที่ 4.19 ส่วนรูปที่ 4.20 ก.) และ ข.) นั้น เป็นกราฟคุณสมบัติของทรานซิสเตอร์ ซึ่งแสดงด้วย curve tracer จะเห็นว่าแรงดันพังทะลายของโครงสร้างซึ่งไม่มีแหวนกันรั่วคร่อมนั้น มีค่าต่ำ คือประมาณ 11 โวลต์ และมีกระแสรั่วไหลค่อนข้างสูง ในขณะที่โครงสร้างแบบที่มีแหวนกันรั่วจะให้คุณสมบัติที่ดีกว่า โดยแรงดันพังทะลายคอลเลคเตอร์-อิมิตเตอร์ ประมาณ 16 โวลต์ และมีกระแสรั่วไหลในปริมาณที่ต่ำกว่า



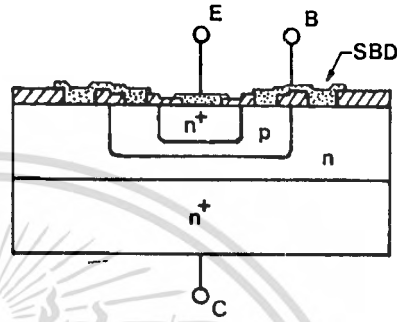
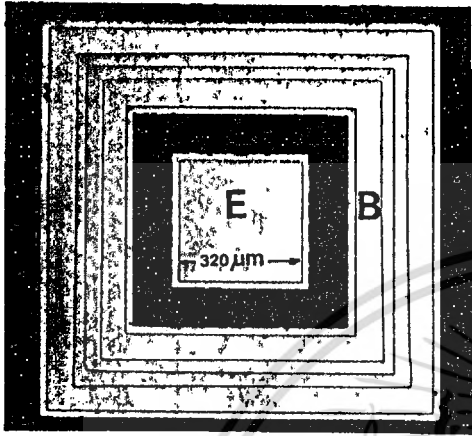
$I_C = 1 \text{ mA/div.}$
 $V_{CE} = 2 \text{ V/div.}$
 $I_B = 0.1 \text{ mA/step}$



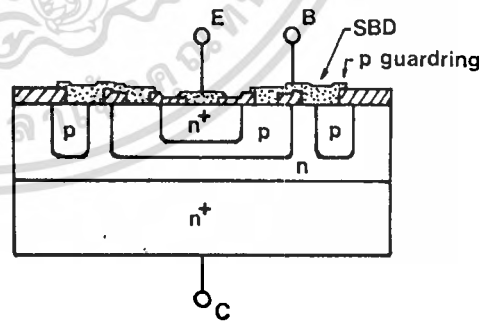
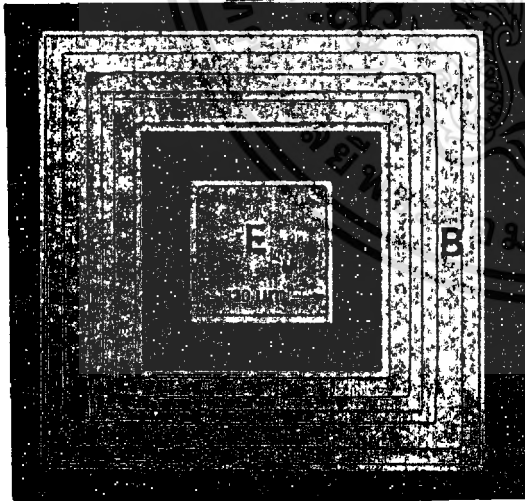
ก.)

ข.)

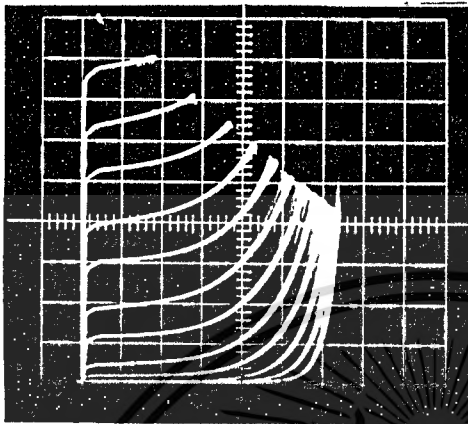
- รูปที่ 4.18 โครงสร้างของชุดคิย์ทรานซิสเตอร์ซึ่งมีและไม่มีออกไซด์คร่อมรอยต่อ
- ก. โครงสร้างซึ่งไม่มีออกไซด์คร่อมรอยต่อ
 - ข. โครงสร้างซึ่งมีออกไซด์คร่อมรอยต่อ



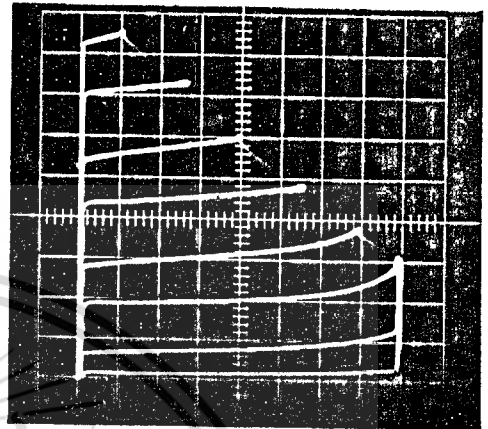
รูปที่ 4.19 ก. แสดงลวดลายและโครงสร้างของซอตติย
ทรานซิสเตอร์ซึ่งไม่มีแหวนกันรั่ว



รูปที่ 4.19 ข. แสดงลวดลายและโครงสร้างของซอตติย
ทรานซิสเตอร์ซึ่งมีแหวนกันรั่ว



ก.)



ข.)

$V_{CE} : 2 \text{ V/div}$

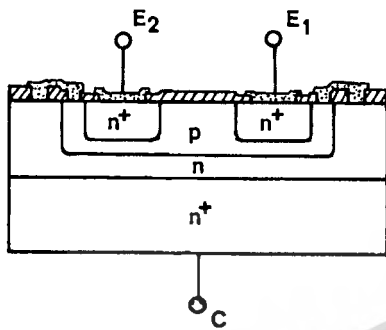
$I_C : 1 \text{ mA/div}$

$I_B : 0.01 \text{ mA/step}$

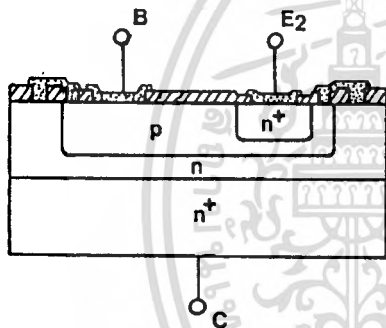
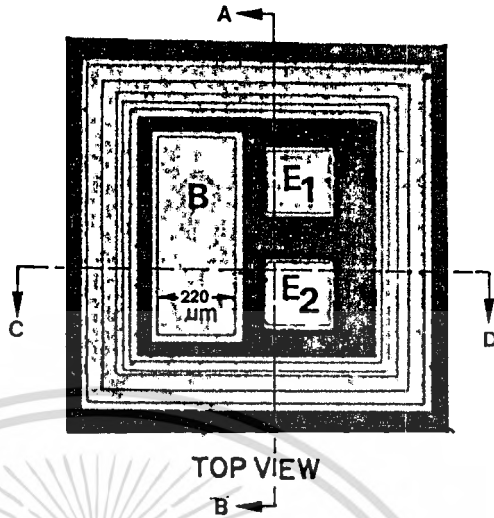
รูปที่ 4.20 กราฟคุณสมบัติของขั้วตักยี่ห้อทรานซิสเตอร์ ซึ่ง

ก. โครงสร้างแบบไม่มีแหวนกันรั่ว

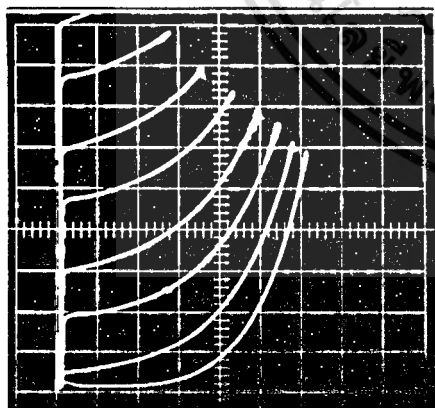
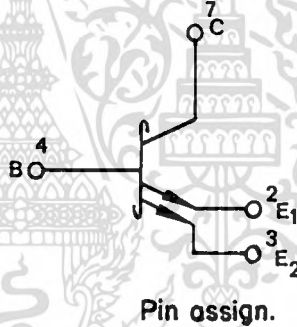
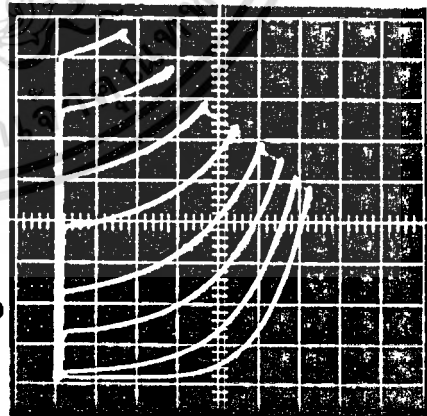
ข. โครงสร้างแบบมีแหวนกันรั่ว



A-B section



C-D section

 E_1 characteristic $I_C = 1 \text{ mA/div.}$ $V_{CE} = 2 \text{ V/div.}$ $I_B = 0.1 \text{ mA/step}$  E_2 characteristic

รูปที่ 4.21 โครงสร้างและกราฟคุณสมบัติของมัลติอิมิตเตอร์ชนิดทรานซิสเตอร์

4.6.5 มัลติอิมิตเตอร์ชอตคีย์ทรานซิสเตอร์

มัลติอิมิตเตอร์ชอตคีย์ทรานซิสเตอร์ เป็นส่วนสำคัญอีกส่วนหนึ่งในวงจรรวมไบโพลาร์ประเภทชอตคีย์ที่ทีแอล ในการทดลองนี้ได้ทดลองสร้างทรานซิสเตอร์ชนิดนี้ขึ้น ซึ่งโครงสร้างและกราฟคุณสมบัติ แสดงไว้ในรูปที่ 4.21 เนื่องจากพื้นที่ที่ค่อนข้างจะใหญ่ (พื้นที่คอลเลกเตอร์เท่ากับ 6.4×10^3 ตร.ซม. และพื้นที่อิมิตเตอร์แต่ละส่วนเท่ากับ 5.76×10^4 ตร.ซม.) จึงทำให้คุณสมบัติที่ได้ไม่สู้จะดีนัก เข้าใจว่าสาเหตุของกระแสรั่วไหลส่วนใหญ่ จะเนื่องมาจากความไม่สมบูรณ์ของชอตคีย์โคโอด เมื่อเปรียบเทียบคุณสมบัติ ระหว่างอิมิตเตอร์แต่ละตัว ผลที่ได้เห็นว่าใกล้เคียงกัน ถ้าหากปรับปรุงการสร้างให้สมบูรณ์ และให้พื้นที่ของตัวอุปกรณ์มีขนาดเล็กกว่านี้ ก็จะทำให้ทรานซิสเตอร์ที่สร้างได้มีคุณสมบัติที่ดีขึ้น และสามารถที่จะพัฒนาต่อไปถึงระดับของชอตคีย์ที่ทีแอลได้

4.7 สรุป

ในการทดลองเกี่ยวกับชอตคีย์แบริเออร์ และชอตคีย์ทรานซิสเตอร์ครั้งนี้ ทำให้ได้ข้อสรุปว่า ชอตคีย์แบริเออร์โครงสร้างแบบพื้นผิวเรียบ โดยใช้โลหะเป็นอลูมิเนียม และสารกึ่งตัวนำชนิดเอ็น เป็นโครงสร้างที่สร้างได้ง่ายและมีคุณสมบัติที่ดีพอสมควร ซึ่งค่าความสูงของแบริเออร์ที่วัดได้เท่ากับ 0.71 โวลต์นั้น ก็เป็นค่าที่สอดคล้องกับทฤษฎี (อยู่ในช่วง 0.68-0.74 โวลต์) แพลตฟอร์มความสมบูรณ์ของรอยต่อ มีค่าประมาณ 1.06 จาก โครงสร้างแบบเอ็น/เอ็นบวก (n/n^+) ได้ความต้านทานที่รอยต่อเท่ากับ 0.022 โอห์ม ในลักษณะของชอตคีย์แบริเออร์ทรานซิสเตอร์ จะสามารถปรับปรุงสโตเรจใหม่ให้ดีขึ้นได้ โดยที่เวลาอื่น ๆ ค่อยลงเล็กน้อย ซึ่งถ้าจะเทียบกับการแพร่ของอะตอมสารเจือปนลึก เช่น ทองคำ แล้วโครงสร้างของชอตคีย์แบริเออร์ จะได้เปรียบหลายประการ เช่น สโตเรจใหม่ไม่เปลี่ยนตามอุณหภูมิ การแพร่เจืออะตอมของทองคำ ทำให้อัตราการขยายกระแสลดลง และความต้านทานอนุกรมเพิ่มขึ้นด้วย แต่ชอตคีย์ทรานซิสเตอร์ มักจะทนแรงดันพังทะลายได้ไม่สูงนัก เพราะผลของ "sharp edge effect" ในชอตคีย์โคโอด การปรับปรุงโครงสร้างโดยมีแวนกันร้าว และมีชั้นซิลิกอนไดออกไซด์ครอบรอยต่อ จะทำให้ได้คุณสมบัติของทรานซิสเตอร์ที่ดีขึ้น และจะสามารถพัฒนาเป็นวงจรรวมได้ในโอกาสต่อไป

เอกสารอ้างอิง

- 1] S.M. Sze, "Physics of Semiconductor Device", pp. 363-410, Wiley-Interscience, John Wiley & Son, Inc., New York, 1969.
- 2] Pairaj Tajchayapong, Somkiat Suphadech, "Semiconductor Device", pp. 69-78, Technological promotion association (Thai-Japan), BKK, 1979.
- 3] A.G. Milnes, "Semiconductor Devices and Integrated Electronics", pp. 85-127, Van Norstrand Reinhold Company Inc, New York, 1980.
- 4] Herbert Taub, Donal Schilling, "Digital integrated Electronics", pp. 46-50, 226-227, McGraw-Hill, Inc. 1977.
- 5] Hamilton & Howard, "Basic integrated Circuit Engineering", pp. 269-270, McGraw-Hill, Inc., 1975.

บทที่ 5 โฟโตทรานซิสเตอร์แบบคาร์ลิ่งตัน

5.1 บทนำ

5.2 ผลของแสงที่มีต่อสิ่งประดิษฐ์แสงถึงตัวนำ

5.2.1 การค้นพบเกี่ยวกับปรากฏการณ์ไฟฟ้าแสง

5.2.2 ผลของแสงต่อผลึกสารกึ่งตัวนำ

5.2.3 ผลของแสงต่อรอยต่อพี-เอ็น

5.2.4 โฟโตทรานซิสเตอร์และโฟโตคาร์ลิ่งตัน

5.3 การออกแบบและการสร้าง

5.4 การทดลองและผลการทดลอง

5.4.1 คุณสมบัติระหว่างกระแสและแรงดันขณะเปลี่ยนความเข้มแสง

5.4.2 คุณสมบัติระหว่างแรงดันอิ่มตัวกับความเข้มแสง

5.4.3 คุณสมบัติเกี่ยวกับความเร็วในการสวิตช์

5.4.4 คุณสมบัติการตอบสนองสเปกตรัม

5.5 สรุปและวิจารณ์

5.6 การประยุกต์ใช้งานโฟโตทรานซิสเตอร์ที่สร้างขึ้น

5.6.1 วงจรหมัสำหรับการเปลี่ยนแปลงอย่างรวดเร็ว

5.6.2 วงจรหมัสำหรับการเปลี่ยนแปลงอย่างช้า ๆ

5.6.3 การผสมสัญญาณและการแยกสัญญาณความถี่เสียง

5.6.4 ดีเทกเตอร์และสวิตช์

5.6.5 โฟโตทริกเกอร์เอสซีอาร์

ภาคผนวก

1.4 การวัดคุณสมบัติต่าง ๆ ของโฟโตทรานซิสเตอร์

1.4.1 การวัดเพื่อหาคุณสมบัติความสัมพันธ์ระหว่างกระแสและแรงดันที่ความเข้มพลังงานแสงต่าง ๆ

1.4.2 การวัดกระแสเนื่องจากแสงที่ความเข้มพลังงานแสงต่าง ๆ

1.4.3 การวัดคุณสมบัติเกี่ยวกับความเร็วในการสวิตช์

1.4.4 การวัดการตอบสนองสเปกตรัม

2. ข้อมูลของอุปกรณ์อื่นที่เกี่ยวข้อง

2.1 MLED 930 IRLED

2.2 MRD 510 PHOTODIODE

2.3 I-V CURVE N101 IRLED

2.4 ตารางและค่าคงที่

- Radiometry Photometric terminology

- Point source relationships



บทที่ 5

โฟโตทรานซิสเตอร์แบบคาร์ลิ่งตัน

Photo darlington Transistor

5.1 บทนำ

ปรากฏการณ์เกี่ยวกับไฟฟ้าแสง ได้มีการค้นพบตั้งแต่ ค.ศ.1887 ต่อมาได้มีการคิดประดิษฐ์หลอดขยายแสง (photo multiplier tube) เพื่อใช้ในงานตรวจับต่าง ๆ หลังจากนั้นก็ได้มีการพัฒนาโฟโตไดโอด และโฟโตทรานซิสเตอร์ ซึ่งสามารถใช้งานได้ดีเช่นปัจจุบันนี้ การทำงานของโฟโตทรานซิสเตอร์มีพื้นฐานมาจากรอยต่อ พี-เอ็น ซึ่งมีความไวต่อแสงที่ตกกระทบโดยถ้าหากแสงมีความยาวคลื่นเหมาะสมตกกระทบรอยต่อแล้ว จะทำให้ปริมาณของกระแสที่ไหลผ่านรอยต่อเพิ่มมากขึ้น ด้วยปรากฏการณ์นี้ทำให้มีการประยุกต์ใช้งาน เป็นอุปกรณ์ทางแสงอย่างแพร่หลาย

ในบทนี้จะกล่าวถึง หลักการออกแบบ การทดลอง ผลการทดลอง รวมถึงวงจรตัวอย่างในการประยุกต์ใช้งาน โฟโตทรานซิสเตอร์ที่เป็นชนิดคาร์ลิ่งตัน ซึ่งเป็นทรานซิสเตอร์สำหรับการตรวจับ (detect) ที่มีความไวสูงมาก เหมาะสมกับการใช้งานสำหรับวงจรความถี่ต่ำ หรือวงจรที่ทำงานแบบสถานะคงที่ (steady state) เกี่ยวข้องกับโฟโตทรานซิสเตอร์นี้ มีคุณลักษณะหลายประการที่แตกต่างไปจากทรานซิสเตอร์ชนิดปกติ ดังนั้นการวัดคุณสมบัติต่าง ๆ จึงแตกต่างกันออกไป ซึ่งเทคนิคการวัดจะได้กล่าวถึงไว้ในภาคผนวก

5.2 ผลของแสงที่มีต่อสารกึ่งตัวนำ

5.2.1 การค้นพบเกี่ยวกับปรากฏการณ์ไฟฟ้าแสง

ครั้งแรกสุดที่มีการค้นพบ ความสัมพันธ์ระหว่างพลังงานแสงกับกระแสไฟฟ้าได้ถูกบันทึกโดย Gustav Hertz ในปี 1887 ในครั้งนั้น Hertz ได้สังเกตและพบว่า อิทธิพลจากแสงทำให้ผิวโลหะบางอย่างปลดปล่อยอิเล็กตรอนอิสระออกมาได้

ปี 1900 Max Planck ได้เสนอว่าแสงประกอบด้วยพลังงานเป็นก้อน ๆ ซึ่งเขาเรียกว่าโฟตอน (Photon) โดยโลหะจะมีฟังก์ชันงาน (work function) หรือพลังงานที่จะยึดเหนี่ยวอิเล็กตรอนอิสระ ถ้าหากว่าโฟตอนที่สามารถจะถ่ายพลังงานให้กับอิเล็กตรอนเหล่านั้น มีพลังงานมากกว่าฟังก์ชันงานแล้ว ก็สามารถทำให้อิเล็กตรอนหลุดจากผิวโลหะได้ และต่อมา

ปี 1905 Einstein ได้ทำการทดลองเกี่ยวกับไฟฟ้าแสง และขยายความทฤษฎีของพลังค์ โดยการแสดงให้เห็นว่าความเร็ว (หรือก็คือโมเมนตัม) ของอิเล็กตรอนที่หลุดออกมานั้น จะขึ้นอยู่กับฟังก์ชันงาน และ ความถี่ของแสงที่ตกกระทบ และไฮสไตน์ได้เสนอสูตรเกี่ยวกับโฟตอนที่สามารถแสดงได้ว่า แต่ละโฟตอนจะมีพลังงานเป็นสัดส่วนโดยตรงกับความถี่แสง

$$E = hf \quad (5.1)$$

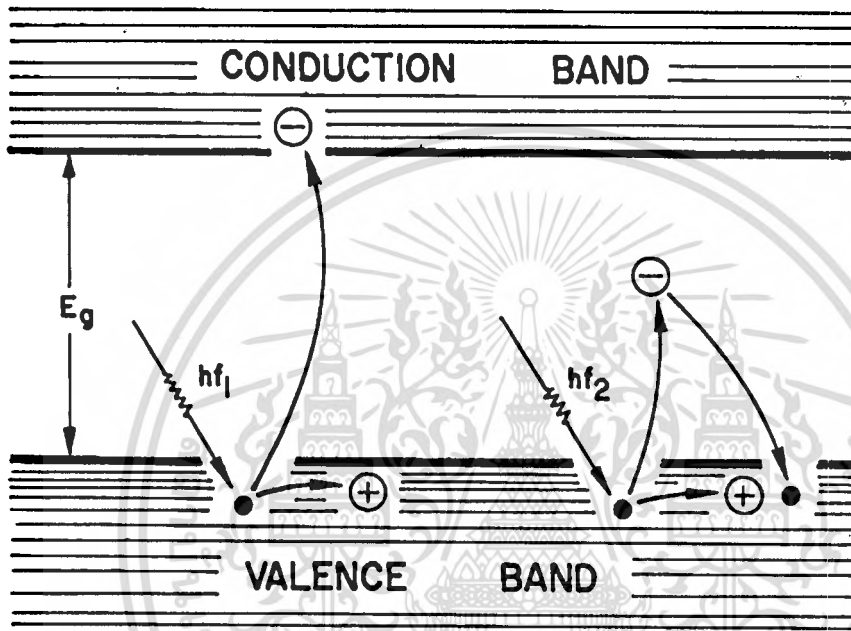
โดยที่ E คือ พลังงานโฟตอน
 h คือ ค่าคงที่ของพลังค์
 f คือ ความถี่ของแสงที่ตกกระทบ

5.2.2 ผลของแสงต่อผลึกสารกึ่งตัวนำ

เมื่อแสงที่มีความยาวคลื่นเหมาะสม ตกกระทบกับผลึกสารกึ่งตัวนำ พบว่าปริมาณของประจุพาหะจะเพิ่มขึ้น ดังนั้นความนำไฟฟ้าของชิ้นผลึกก็จะเพิ่มขึ้นด้วย ซึ่งแสดงได้ดังสมการ

$$\sigma + \Delta\sigma = q[\mu_e(n + \Delta n) + \mu_p(p + \Delta p)] \quad (5.2)$$

โดยที่ $\sigma, \Delta\sigma$ คือ ความนำไฟฟ้าค่าพาหะของสาร
 q คือ ประจุอิเล็กตรอน
 μ_e คือ ความคล่องตัวของอิเล็กตรอน
 μ_p คือ ความคล่องตัวของโฮล
 $n, \Delta n$ คือ ความหนาแน่นของอิเล็กตรอน
 $p, \Delta p$ คือ ความหนาแน่นของโฮล

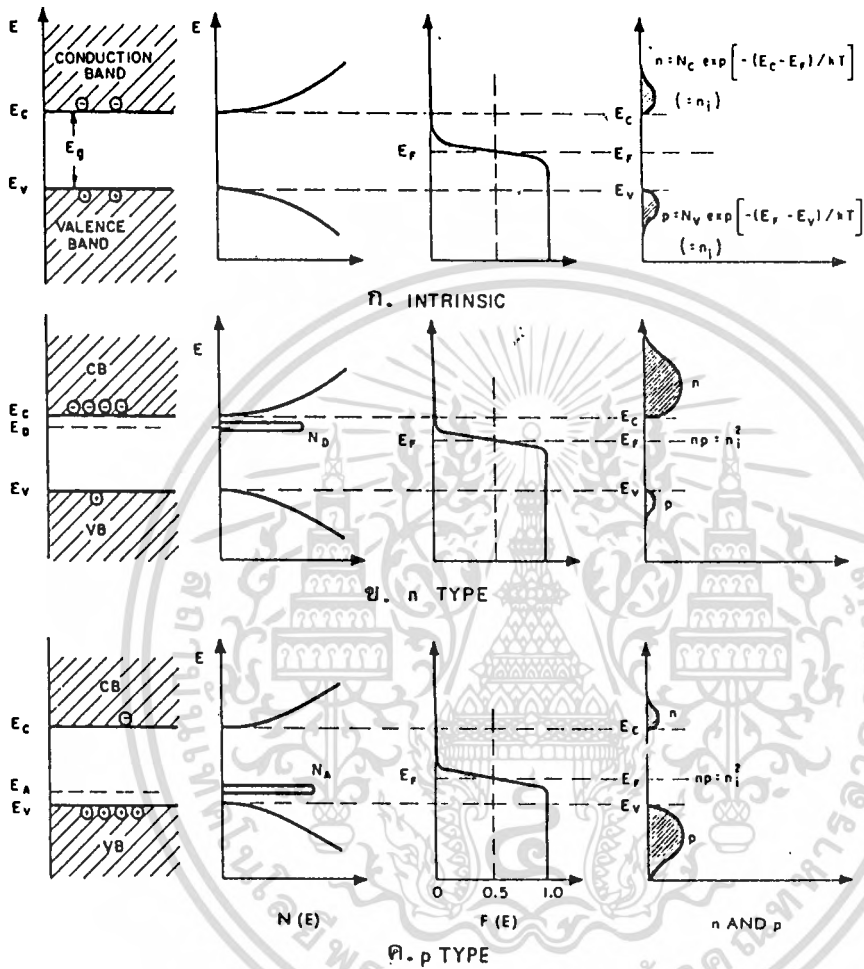


รูปที่ 5.1 ผลของควมถึของแสงที่ตกกระทบต่อการเกิดไฟฟ้าแสง

ในรูปที่ 5.1 แสดงเปรียบเทียบให้เห็นแสงซึ่งมีความถี่ f_1 และแสงซึ่งมีความถี่ f_2 ตกกระทบสารกึ่งตัวนำ และกระตุ้นอิเล็กตรอนที่อยู่ในแถบวาเลนซ์ โดยให้โฟตอนจากแสงที่มีความถี่ f_1 นั้นมีพลังงานมากกว่าพลังงานของช่องว่าง (E_g) และโฟตอนจากแสงที่มีความถี่ f_2 มีพลังงานต่ำกว่าพลังงานของช่องว่าง เมื่อพลังงานจากโฟตอนของแสงที่มีความถี่ f_1 ถ่ายทอดให้กับอิเล็กตรอนในแถบวาเลนซ์ อิเล็กตรอนก็จะถูกกระตุ้นขึ้นมาสู่ระดับพลังงานที่สูงกว่า และเนื่องจากพลังงานนี้มีมากกว่า E_g จึงทำให้อิเล็กตรอนดังกล่าวขึ้นมายู่ในแถบความนำ และเป็นประจุพาหะอิสระ โดยจะทิ้งที่ว่าง (โฮล) ไว้ในแถบวาเลนซ์ ซึ่งเมื่อมีการเคลื่อนที่จะทำให้เกิดกระแสเกิดขึ้น ส่วนโฟตอนจากแสงที่มีความถี่ f_2 นั้น ไม่มีพลังงานสูงพอที่จะทำให้อิเล็กตรอนในแถบวาเลนซ์ข้ามช่องว่างพลังงานไปได้ อิเล็กตรอนเหล่านั้น เมื่อถูกกระตุ้นแล้วก็จะตกกลับลงมารวมตัวกับโฮลหายกันไป ไม่ทำให้เกิดกระแสไฟฟ้าเนื่องจากแสง

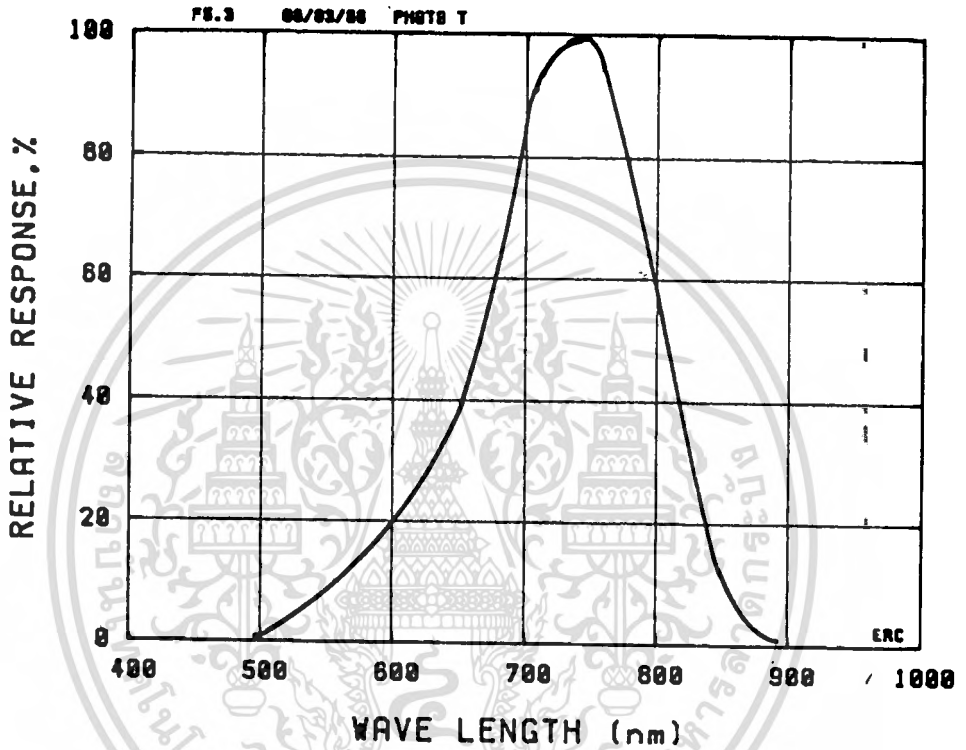
จะเห็นว่าช่องว่างพลังงาน E_g จะเป็นตัวกำหนดความถี่ของแสงในการเริ่มปรากฏการณ์ไฟฟ้าแสง สำหรับผลึกของซิลิกอนและเยอรมันเนียม มีลักษณะของ wave-number Vector, $\vec{k}$ ที่ทำให้สารกึ่งตัวนำทั้งสองนี้ เกิดปรากฏการณ์ไฟฟ้าแสงแบบ internal photo effect (รับพลังงานแสงอย่างเดียว)

จากกลไกในการเกิดกระแสไฟฟ้า เนื่องจากแสงดังที่กล่าวมาแล้ว ถ้าหากความถี่ของแสงที่ตกกระทบเปลี่ยนไป การเกิดขึ้นของพาหะจะไม่เป็นไปอย่างทันทีทันใด ทั้งนี้เพราะในขณะการกระตุ้นทางแสงนั้น กฎการอนุรักษ์พลังงานและโมเมนตัมยังคงใช้ได้ จากรูปที่ 5.2 จะเห็นว่าความหนาแน่นของพาหะจะมีค่าสูงสุดบริเวณกึ่งกลางแถบพลังงานเท่านั้น ดังนั้นบริเวณซึ่งทำให้อิเล็กตรอนถูกคายออกไปหรือได้รับ จะมีโอกาสสูงสุดแคบริเวณเดียว การตอบสนองของแท่งผลึกสารกึ่งตัวนำต่อแสง ก็จะเริ่มมากแสงที่มีพลังงานโฟตอนเท่ากับ พลังงานของช่องว่างก่อน และจะมีค่าสูงสุดที่ความถี่เดียวกันนั้นก็จะค่อย ๆ ลดลงเป็นศูนย์เหมือนเดิม รูปที่ 5.3 เป็นตัวอย่างของการตอบสนองต่อความยาวคลื่นแสง ของแท่งผลึก cadmium selenide ซึ่งความจริงแล้วลักษณะของกราฟ ควรจะสมมาตรกันทั้งด้านเพิ่มและด้านลด การที่เส้นกราฟบิดเบนไปเช่นนี้พบว่าเนื่องจากมีศูนย์กลางการรวมตัว หรือเกิดปรากฏการณ์การดูดกลืนขึ้น การเติมสารเจือต่าง ๆ ลงไปไม่ว่าจะเป็นสารเจือชนิดพีหรือชนิดเอ็น ทำให้เกิดระดับพลังงานขึ้นใหม่ การตอบ



รูปที่ 5.2 แสดงแถบพลังงาน ความหนาแน่นของสถานะ การกระจายของเฟอร์มิ-ดิเรก และความหนาแน่นของพาหะ^[3]

- ก. สารกึ่งตัวนำบริสุทธิ์
- ข. สารกึ่งตัวนำชนิดเอ็น
- ค. สารกึ่งตัวนำชนิดพี



รูปที่ 5.3 การตอบสนองสเปกตรัมพลังงานคงที่ของแคดเมียมซัลไฟด์

สนองต่อความยาวคลื่นแสงก็จะเปลี่ยนแปลงไป ขึ้นอยู่กับชนิดและปริมาณของสารเจือปน

5.2.3 ผลของแสงต่อรอยต่อพี-เอ็น [1,2]

รอยต่อ พี-เอ็น ภายใต้เงื่อนไขการไบอัส ถ้าหากให้แสงที่มีความยาวคลื่นเหมาะสม ตกกระทบ พบว่าปริมาณกระแสจะเพิ่มขึ้น โดยเฉพาะในสภาวะไบอัสตรงจะเห็นได้อย่างชัดเจน อย่างไรก็ตามเมื่อให้รอยต่อได้รับไบอัสกลับ ผลของกระแสจากแสงก็ยังคงสังเกตเห็นได้ ขณะที่รอยต่อไม่ได้รับแสงใด ๆ กระแสที่ไหลในตอนไบอัสกลับก็คือกระแสอิ่มตัว ขณะที่แรงดันไบอัสกลับมากกว่า 3 เท่าของ thermal voltage และต่ำกว่าแรงดันพังทะลาย กระแสจะไม่ขึ้นกับแรงดัน เพราะปริมาณกระแสดังกล่าว มีพื้นฐานมาจากผลของความร้อน และเมื่อรอยต่อได้รับแสง - ปริมาณของโฟตอนที่เกิดขึ้น จะเป็นสัดส่วนกับความหนาแน่นของพลังงานแสง (radiation density, H)

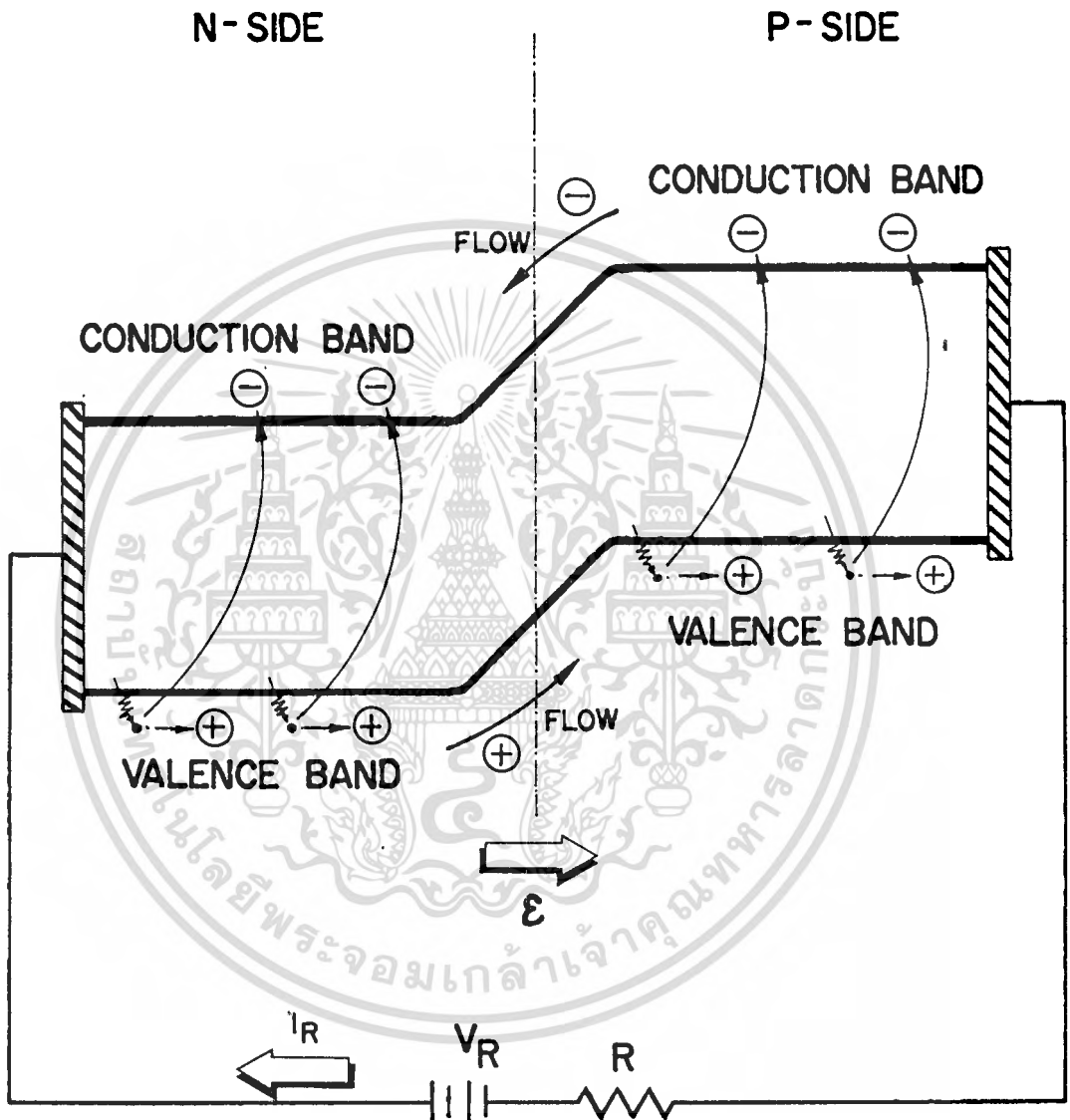
$$P = \frac{\lambda H}{hc} \quad (5.3)$$

โดยที่ P คือ จำนวนโฟตอน
 λ คือ ความยาวของคลื่นแสงที่ตกกระทบ
 H คือ ความหนาแน่นของพลังงาน
 (วัตต์/ตร.ซม)
 c คือ ความเร็วคลื่นแสง

เมื่อแสงที่มีความยาวคลื่นเหมาะสมตกกระทบบริเวณรอยต่อ (หรือบริเวณใกล้เคียง รอยต่อ) สนามไฟฟ้าบริเวณรอยต่อจะทำให้คู่ของ อิเล็กตรอน-โฮล ถูกแยกออกและเป็นกระแสที่ไหลข้ามรอยต่อ ด้วยคุณสมบัติการสะท้อนและการส่งผ่านรังสีของโครงสร้าง รวมถึงการอนุรักษ์โมเมนตัม จะทำให้สามารถหากระแสเนื่องจากแสงได้ว่า

$$I_{\lambda} = \eta F q A \quad (5.4)$$

โดยที่ η คือ quantum efficiency ซึ่งจะเป็นอัตราส่วนระหว่างประจุพาหะเนื่องจากแสงกับโฟตอน



รูปที่ 5.4 ผลเนื่องจากแสงตกกระทบบน พี-เอ็น ซิงโครไดโอด

F คือ สัดส่วนของโฟตอนที่ตกกระทบต่อโฟตอนที่ส่งผ่าน

A คือ พื้นที่หน้าตัดของไดโอด

ในสภาวะที่รับแสงเช่นนี้กระแสทั้งหมดที่ไหลผ่านรอยต่อ ก็คือกระแสเนื่องจากแสง รวมกับกระแสอิ่มตัวย้อนกลับ

$$I = I_0 + I_\lambda \quad (5.5)$$

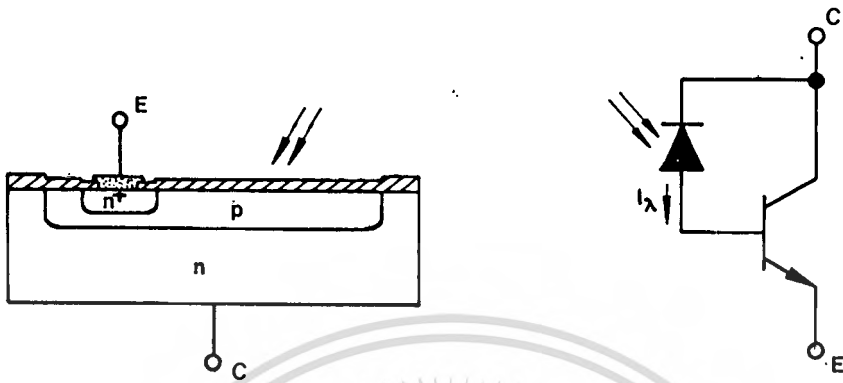
ปกติแล้วโฟโตไดโอดจะใช้งานในลักษณะไบอัสกลับ (ควอดแรนท์ที่ 3) ลักษณะเช่นนี้ ค่าความจุไฟฟ้าที่รอยต่อ (C_j) และความต้านทานของโหลด จะเป็นตัวกำหนดการตอบสนองทางความถี่สูง และรูปที่ 5.4 จะแสดงถึงผลของแสง ซึ่งทำให้เกิดกระแสไหลขณะไบอัสกลับ

5.2.4 โฟโตทรานซิสเตอร์และโฟโตคาร์ลิงตัน [2,3,4,5]

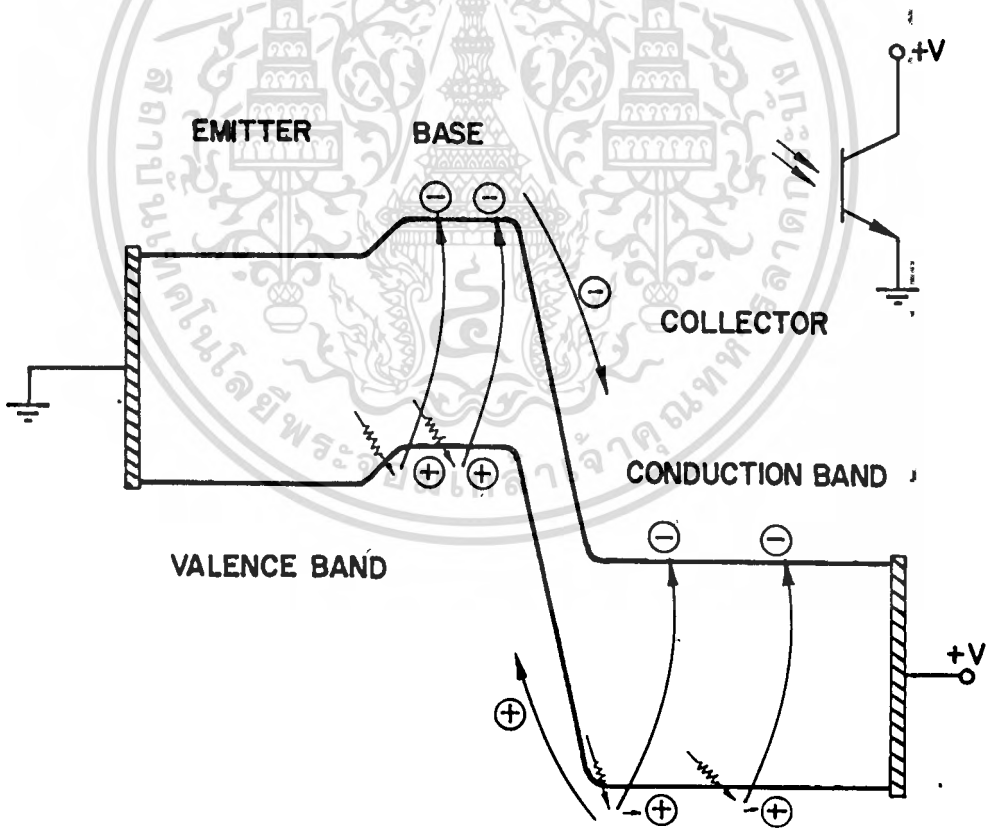
จากปรากฏการณ์ทางแสงในโฟโตไดโอด และจากการทำงานของทรานซิสเตอร์ ในสภาวะปกตินั้น รอยต่อ เบส-คอลเลคเตอร์ จะได้รับไบอัสกลับเสมอ โฟโตทรานซิสเตอร์จึงได้รับการออกแบบให้รอยต่อ เบส-คอลเลคเตอร์ ทำหน้าที่เป็นโฟโตไดโอด สำหรับทรานซิสเตอร์ชนิด เอ็น-พี-เอ็น ในสภาวะที่รับแสง ประจุพาหะจะเกิดขึ้นที่บริเวณรอยต่อ และด้วยอิทธิพลของสนามไฟฟ้าเนื่องจากแรงดันไบอัสทำให้โฮลที่เกิดขึ้นในเบสยังคงอยู่ในเบส ในขณะที่โฮลที่เกิดขึ้นในส่วนคอลเลคเตอร์จะเคลื่อนเข้ามาในเบส โฮลจะแพร่ตัวไปจนถึงรอยต่ออิมิตเตอร์และถูกฉีดเข้าไปในส่วนของอิมิตเตอร์ ที่รอยต่อนี้แม่โฮลจะเข้าไปเพียงเล็กน้อย ด้วยประสิทธิภาพการฉีดอิเล็กตรอนของอิมิตเตอร์ ทำให้อิเล็กตรอนจำนวนมากถูกฉีดเข้ามาในเบส จากนั้นการทำงานแบบทรานซิสเตอร์ปกติจึงดำเนินต่อไป อิเล็กตรอนจำนวนมากเหล่านี้จะข้ามส่วนเบส และเข้าสู่คอลเลคเตอร์ กลายเป็นกระแสคอลเลคเตอร์ ซึ่งจะอธิบายได้โดยสมการที่ (5.6)

$$I_C = I_\lambda + h_{FE}I_\lambda \quad (5.6)$$

$$= I_\lambda (h_{FE} + 1) \quad (5.7)$$



รูปที่ 5.5 โครงสร้างของโฟโตทรานซิสเตอร์ ซึ่งพื้นที่เบสได้รับการออกแบบให้มีความเหมาะสมในการรับแสง



รูปที่ 5.6 ไดอะแกรมพลังงานของโฟโตทรานซิสเตอร์

เมื่อ I_C คือ กระแสคอลเลคเตอร์

I_λ คือ กระแสเนื่องจากแสง

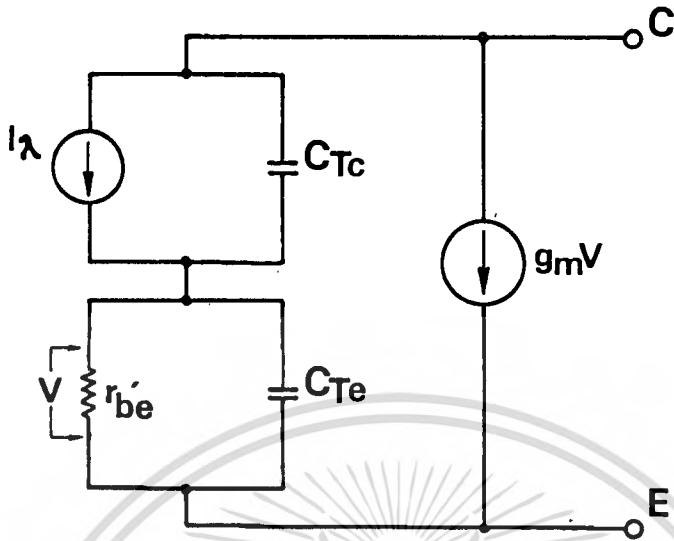
h_{FE} คือ อัตราการขยายกระแส

ปกติแล้วโฟโตทรานซิสเตอร์ไม่จำเป็นต้องมีขาเบส เพราะลักษณะโครงสร้างแบบนี้จะทำให้โฟโตทรานซิสเตอร์มีความไวแสงสูงสุด [6] การไบอัสทางขาเบสสามารถที่จะกำหนดการทำงานของทรานซิสเตอร์ได้แต่ก็จะทำให้ ความไวต่อแสงลดลง รูปที่ 5.5 จะแสดงโครงสร้างทั่วไปของโฟโตทรานซิสเตอร์ ส่วนรูปที่ 5.6 จะแสดงถึงแถบพลังงานในสภาวะใช้งานปกติ และรูปที่ 5.7 จะแสดงวงจรเสมือนแบบ hybrid-pi ในลักษณะที่เบสเปิดวงจร ถ้าหากจะเปรียบเทียบกับโฟโตไดโอดแล้ว โฟโตทรานซิสเตอร์จะมีความไวแสงมากกว่าหลายเท่า (ประมาณ h_{FE} เท่า) ทั้งนี้เพราะโฟโตทรานซิสเตอร์มีการขยายกระแสในตัว บางครั้งถ้าหากต้องการโฟโตทรานซิสเตอร์ที่มีความไวแสงมาก ๆ โดยที่ความถี่ใช้งานไม่สูงนัก ก็มักจะสร้างเป็นโฟโตคาร์ลิงตัน หรือมีทรานซิสเตอร์อีกหนึ่งตัวเข้ามาขยายกระแส ซึ่งรูปที่ 5.8 ก็แสดงโครงสร้างของโฟโตคาร์ลิงตัน กระแสรวมของโฟโตคาร์ลิงตันทรานซิสเตอร์จะหาได้จาก

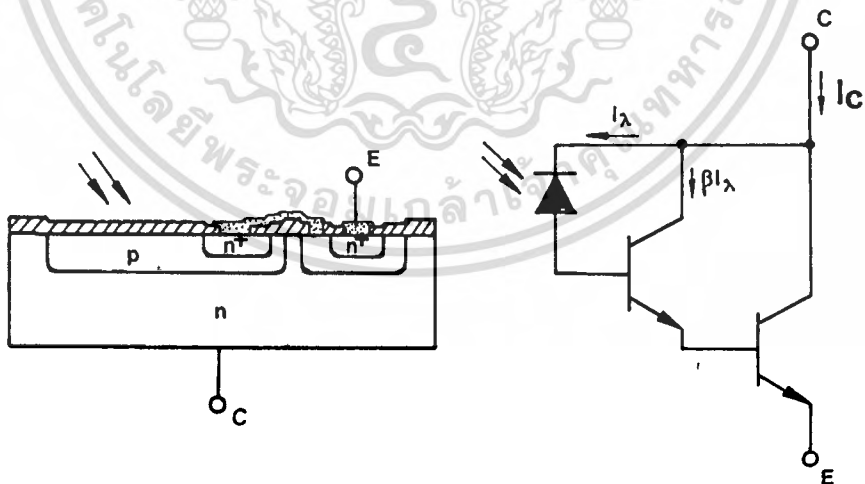
$$\begin{aligned} I_C &= I_\lambda + \beta_1 I_\lambda + (\beta_1 + 1) \beta_2 I_\lambda \\ &= I_\lambda (1 + \beta_1 + (\beta_1 + 1) \beta_2) \\ &\approx \beta_1 \beta_2 I_\lambda \end{aligned} \quad (5.8)$$

จะเห็นว่าอัตราการขยายกระแสจะสูงมาก ($\approx \beta_1 \beta_2$) ซึ่งปกติถ้าหากอัตราการขยายกระแสของทรานซิสเตอร์แต่ละตัวมีค่าอยู่ในช่วง 100-1000 แล้ว จะทำให้ได้อัตราการขยายกระแสรวมอยู่ในช่วง $10^4 - 10^6$

จากวงจรเสมือนแบบ hybrid-pi ในรูปที่ 5.7 ถ้าหากในสภาวะมืดแล้ว กระแส I_λ ก็จะเป็นศูนย์ ทำให้ไม่มีกระแส g_m V โหลด หรือก็คือกระแสคอลเลคเตอร์ควรจะเป็นศูนย์ แต่ในทางปฏิบัติจริงแล้วกระแสที่ไหลในสภาวะนี้ก็คือ กระแสอิ่มตัวคอลเลคเตอร์-อิมิตเตอร์ (I_{CEO}) ซึ่งปกติจะมีค่าต่ำมากก็อยู่ในช่วงที่ต่ำกว่า 1 ไมโครแอมป์ จึงมักจะไม่นำมาคิด ในลักษณะวงจร



รูปที่ 5.7 วงจรเสมือนแบบ Hybrid-pi ของโฟโตทรานซิสเตอร์
ซึ่งเบสเปิดวงจร



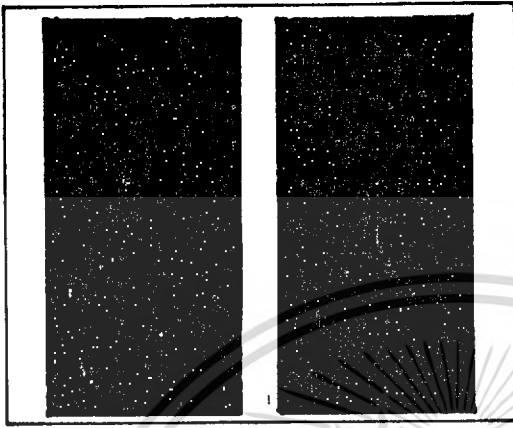
รูปที่ 5.8 โครงสร้างของคาร์ลิตันโฟโตทรานซิสเตอร์

ของสวิตช์ที่ทำงานด้วยแสง เราสามารถที่จะทำให้ I_{λ} เพิ่มขึ้นได้อย่างทันทีทันใด แต่ผลดังกล่าว ยังไม่สามารถที่จะทำให้ กระแสคอลเลกเตอร์ตอบสนอง ได้เพราะแรงสักระแส I_{λ} จะต้องเสีย เวลาในการประจุ C_{TC} และ C_{TE} จากนั้นจึงทำให้เกิดแรงดัน v เพื่อที่จะเปลี่ยนเป็นกระแส $q_m v$ ต่อไปทำนองเดียวกันในสภาวะ "off" เราสามารถที่จะทำให้ I_{λ} หายไปในทันทีทันใดได้ แต่ การคายประจุของ C_{TC} และ C_{TE} จะทำให้มีกระแสคอลเลกเตอร์ไหลอยู่ได้ ระยะเวลาหนึ่ง จึงค่อยลดลงเป็นศูนย์

5.3 การออกแบบและการสร้าง

ในการออกแบบ เพื่อทดลองสร้างและศึกษาโฟโตทรานซิสเตอร์นี้ ได้คำนึงถึงวัสดุและ กำลังความสามารถของห้องวิจัยเป็นสำคัญ โดยทรานซิสเตอร์ที่ออกแบบขึ้น เป็นคาร์บอนโฟโต - ทรานซิสเตอร์ซึ่งมีรูปร่างซึ่งไม่ยุ่งยากซับซ้อนมากนัก ทั้งนี้เพื่อลดปัญหาในการตัดแบบและการถ่าย พิมพ์กระจก และขนาดของไดซันคอนข้างจะใหญ่อยู่เล็กน้อย คือ มีพื้นที่ขนาด 2 มม. x 2 มม. ทรานซิสเตอร์ทั้งสองตัว มีพื้นที่คอลเลกเตอร์เท่ากัน คือ เท่ากับ 5.0×10^{-3} ตร.ซม. เฉพาะ ทรานซิสเตอร์ตัวแรก ได้ออกแบบให้มีพื้นที่อิมิตเตอร์ เท่ากับ 1.3×10^{-3} ตร.ซม. เพื่อให้มีพื้นที่ รับแสงได้มากที่สุด และ เมื่อหักพื้นที่ส่วนที่ถูกบังด้วยลวดลายอลูมิเนียมแล้ว พื้นที่จริง ๆ ของเบสที่ รับแสงจะเท่ากับ 3.564×10^{-3} ตร.ซม. ส่วนทรานซิสเตอร์ตัวหลังนั้น ไม่ออกแบบให้มีการรับ - แสงเลย พื้นที่ส่วนใหญ่จึงเป็นลวดลายอลูมิเนียมสำหรับการต่อขั้วไฟฟ้า เฉพาะส่วนอิมิตเตอร์มีพื้นที่ เท่ากับ 1.6×10^{-3} ตร.ซม. สำหรับขั้นตอนการสร้างยังคงเป็น planar diffusion transistor เพราะเป็นขบวนการมาตรฐาน ในการสร้างอุปกรณ์ไบโพลาร์ที่ศูนย์วิจัยอิเล็กทรอนิกส์ฟิล์มลวดลายต้นแบบทั้งหมดมี 4 แผ่น ดังแสดงในรูปที่ 5.9 ซึ่งขั้นตอนในการทำโฟโตมาสค์จะไม่กล่าวในที่นี้ และจะบรรยายละเอียดจากภาคผนวกท้ายเล่ม

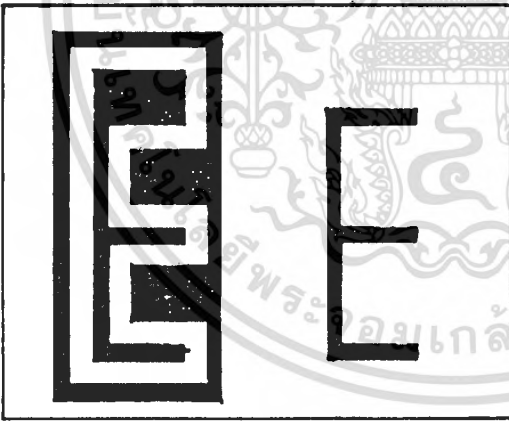
การสร้างเริ่มต้นจากแผ่นผลึก ซินทรานรอน ชนิดเอ็น ความต้านทานจำเพาะ 5.6-6.5 โอห์ม-เซนติเมตร ความหนา $0.4 \pm 1/100$ มม. ระบาย<111> วัดความต้านทานแผ่นได้ ประมาณ 112 โอห์ม/□



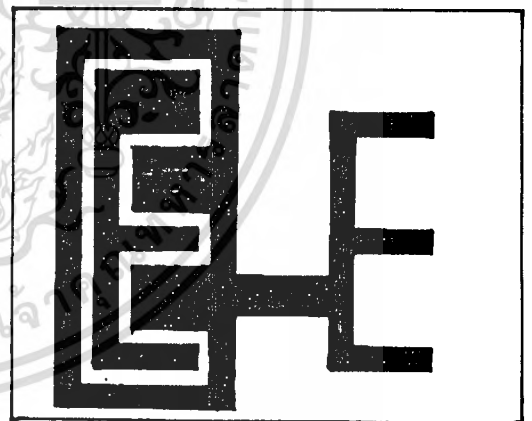
ก. แผ่นที่ 1 สำหรับ เปิดช่องเพื่อแพร่ส่วนเบส



ข. แผ่นที่ 2 สำหรับ เปิดช่องเพื่อแพร่ส่วน
กัมมิตเตอร์



ค. แผ่นที่ 3 สำหรับ เปิดช่องเพื่อทำรอย-
สัมผัสโลหะ



ง. แผ่นที่ 4 ลวดลายโลหะอลูมิเนียม

รูปที่ 5.9 ลักษณะลวดลายฟิล์มกระจก ต้นแบบของโฟโตทราานซิสเตอร์

การออกซิเดชันหรือการสร้างชั้นออกไซด์ที่ผิวหน้าครั้งแรก สร้างที่ 1100°C และได้ชั้นความหนาของออกไซด์ ประมาณ 4500 อังสตรอม

การแพร่สารเจือส่วนเบสครั้งแรก (deposition) ใช้แผ่นโบรอนไนไตรด์เป็นแหล่งจ่ายสารเจือ ทำการแพร่สารที่อุณหภูมิ 890°C เป็นเวลานาน 30 นาที แล้วทำการขับไล่ที่อุณหภูมิ 1000°C เป็นเวลานาน 180 นาที ซึ่งขั้นตอนนี้จะให้ความต้านทานแผ่น ประมาณ 430-450 โอห์ม/□

การแพร่เจือส่วนอิมิตเตอร์ ใช้แหล่งจ่ายสารเจือที่เป็นสารละลายของ POCl_3 ทำการแพร่สารครั้งแรกที่อุณหภูมิ 980°C เป็นเวลานาน 30 นาที แล้วทำการขับไล่ที่อุณหภูมิ 925°C เป็นเวลา 40 นาที ขั้นตอนนี้จะให้ความต้านทานแผ่นประมาณ 6.8-7.2 โอห์ม/□ ความลึกรอยต่อคอลเลคเตอร์ประมาณ 2.6 ไมครอน และความลึกรอยต่ออิมิตเตอร์ประมาณ 1.3 ไมครอน

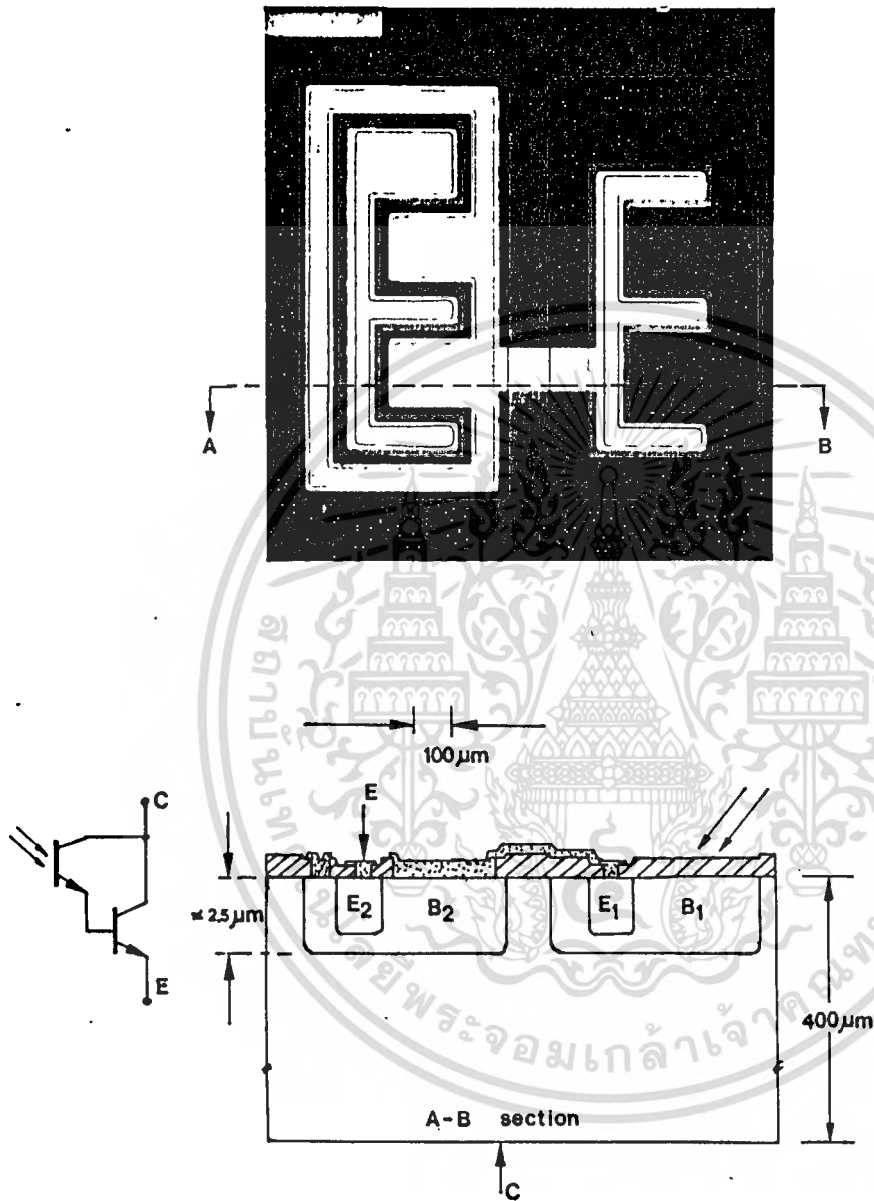
เมื่อแผ่นจบวนการเคลือบอลูมิเนียมและถ่ายแบบลงคล้ายซิลิโคนแล้ว ทำการแอนนัลที่อุณหภูมิ 450°C เป็นเวลานาน 10 นาที

ทดสอบและตัดแยกชิป ทำการเก็บบรรจุในตู้ถังแบบ TO-5 แบบ 3 ขา โดยฝาโลหะกำแน่นจะเป็นช่อง และติดกระดาษเรียบเพื่อให้แสงผ่านได้สะดวก ตัวอย่างดังกล่าวนี้มีรหัสในการสร้างคือ KMIT 150E112 ซึ่งรูปที่ 5.10ก. จะแสดงโครงสร้าง และลงรายละเอียดของโฟโตทรานซิสเตอร์ที่สร้างขึ้น ส่วนรูปที่ 5.10ข. แสดงการเก็บบรรจุในตู้ถังโลหะ TO-5 ซึ่งฝาจะเป็นช่องให้แสงผ่าน

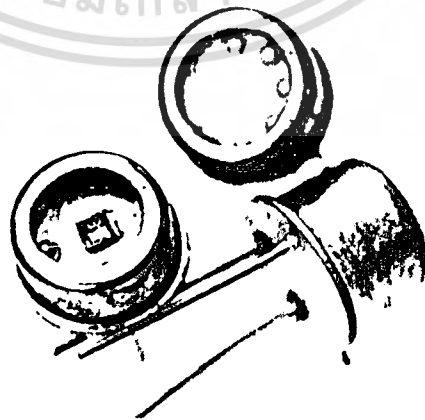
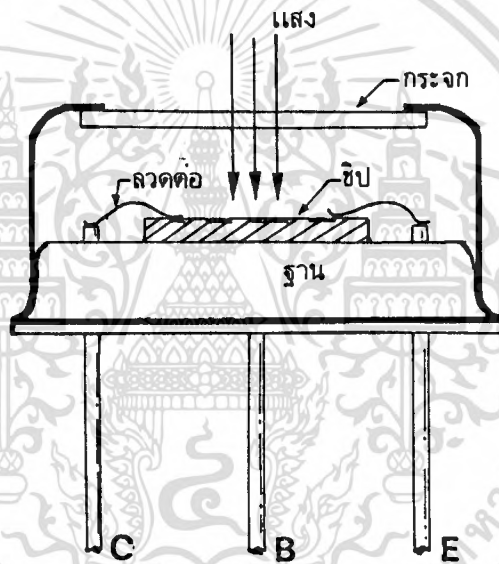
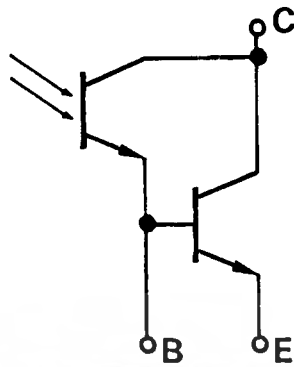
5.4 การทดลองและผลการทดลอง

จากตัวอย่างที่เก็บบรรจุเรียบร้อยแล้ว ก่อนที่จะวัดหาค่าคุณสมบัติอื่น ๆ แรกสุดได้หาค่าสมบัติทางไฟตรงก่อน คือ

- แรงดันพังทะลายคอลเลคเตอร์ - อิมิตเตอร์ (V_{CEO}) วัดได้ 62.0 โวลต์ (วัดที่กระแสคอลเลคเตอร์ = 10 μA , ภายในสภาวะมืด)



รูปที่ 5.10 ภาพลวดลายและโครงสร้างของการลิ้นท์โฟโตทราน-
ซิสเตอร์ KMIT 150



รูปที่ 5.10ข. การเก็บบรรจุโฟโตทรานซิสเตอร์ในตู้ดังแบบกระป๋องโลหะซึ่งเจาะฝา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- กระแสรั่วไหล คอลเลคเตอร์ - อิมิตเตอร์ (I_{CEO}) วัดไดดังนี้
(วัดที่อุณหภูมิห้อง = 25°C , ภายใต้อากาศมืด)

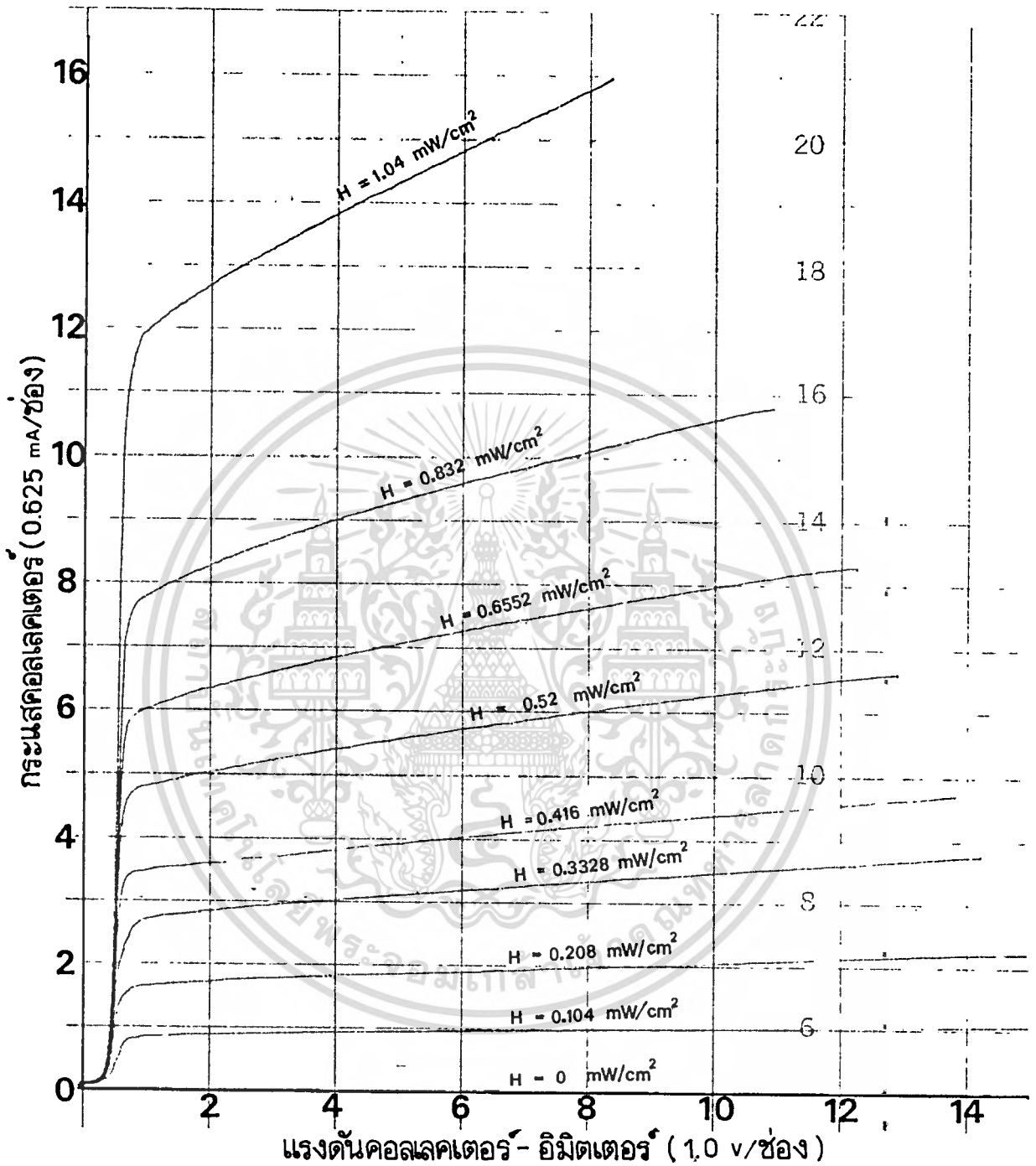
I_{CEO}	30 nA	80 nA	90 nA
V_{CE}	10 V	15 V	20 V

5.4.1 คุณสมบัติระหว่างกระแสและแรงดัน ขณะเปลี่ยนความเข้มแสง

ในหัวข้อนี้ได้วัดคุณสมบัติใหญ่ ๆ 2 ประการคือ

ก) ความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์ หรือกระแสเนื่องจากแสงกับแรงดันคอลเลคเตอร์ - อิมิตเตอร์ ในขณะที่เปลี่ยนความเข้มของแสงไป โดยใช้แหล่งกำเนิดแสงจาก gallium arsenide โฟโตไดโอด ซึ่งมีความยาวคลื่น 900 นาโนเมตร ทำการวัดที่ ความเข้มพลังงานสูงสุด 1.04 มิลลิวัตต์/ตร.ซม. ลดความเข้มเป็นค่าต่าง ๆ และบันทึกความสัมพันธ์ระหว่างกระแสและแรงดันด้วย x-y recorder ตลอดการทดลองนี้ใช้แรงดันไฟเลี้ยงป้อนให้กับวงจรทดลอง 15 โวลต์ ซึ่งผลการทดลองแสดงได้ในรูปที่ 5.11 ซึ่งจากรูปที่ 5.11 จะเห็นว่าในช่วงที่หลังความเข้มแสงต่ำนั้น เส้นกราฟจะอยู่ชิดกันมากกว่าในช่วงความเข้มพลังงานแสงสูง และเส้นล่างสุดก็คือ เส้นแสดงความสัมพันธ์เมื่อความเข้มพลังงานแสงเป็นศูนย์ ซึ่งไม่สามารถจะสังเกต เห็นปริมาณกระแส I_{CEO} ได้

ข) ความสัมพันธ์ระหว่างกระแสเนื่องจากแสง (Light current) กับความเข้มพลังงานแสง (radiation flux density) ความสัมพันธ์ดังกล่าวนี้จะทำการวัดที่แรงดันคอลเลคเตอร์-อิมิตเตอร์ คงที่ค่าหนึ่ง ซึ่งในที่นี้เลือกให้เป็น 5.0 โวลต์ ความจริงแล้วความสัมพันธ์นั้นพอที่จะสามารถหาได้จากกราฟรูปที่ 5.11 แต่เนื่องจากหัวข้อ 5.4.1 ก. นั้น การบันทึกข้อมูลด้วย x-y recorder จำเป็นจะต้องให้อุปกรณ์ทำงานอย่างต่อเนื่อง การทดลองจึงไม่ทำที่กระแสสูงมาก เพื่อหลีกเลี่ยงไม่ให้เกิดกระแสรั่วไหล จากผลของอุณหภูมิมากนัก อีกทั้งจำนวนจุดของข้อมูลค่อนข้างจะน้อย อาจทำให้ผิดพลาดในการเขียนกราฟใหม่ จึงได้ทำการทดลองวัดคุณสมบัติดังกล่าวนี้ โดยการใช้การรับและส่งพลังงานแสงแบบพัลส์ ซึ่งมีความกว้างของพัลส์ 0.2 มิลลิวินาที



รูปที่ 5.11 กราฟแสดงความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์กับแรงดันคอลเลคเตอร์-อิมิตเตอร์ ที่ความเข้มชนพลังงานแสงต่าง ๆ กัน ($\lambda = 900 \text{ nm}$)

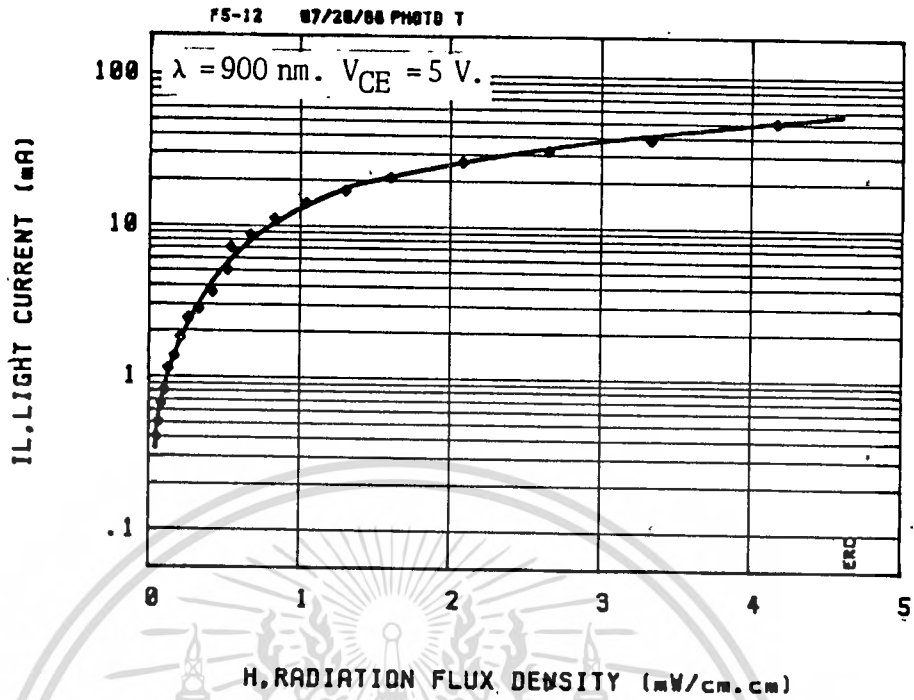
และมีคาบเวลา 10 มิลลิวินาที ทำให้เกิดปัญหาเรื่องความร้อน ทั้งตัวรับและตัวส่งได้เป็นอย่างดี และได้ทำการทดลองจนกระแสสูงสุดประมาณ 50 มิลลิแอมป์ ซึ่งกราฟความสัมพันธ์ดังกล่าว ได้แสดงในรูปที่ 5.12 โดยที่แกนตั้งซึ่งเป็นสเกลลอกล แสดงค่ากระแสเนื่องจากแสง ส่วนแกนนอน ซึ่งเป็นสเกลเชิงเส้น จะแสดงความเข้ม พลังงานแสงในหน่วยของ มิลลิวัตต์/ตร.ซม.

5.4.2 คุณสมบัติระหว่างแรงดันอิมิตัวกับความเข้มของแสง

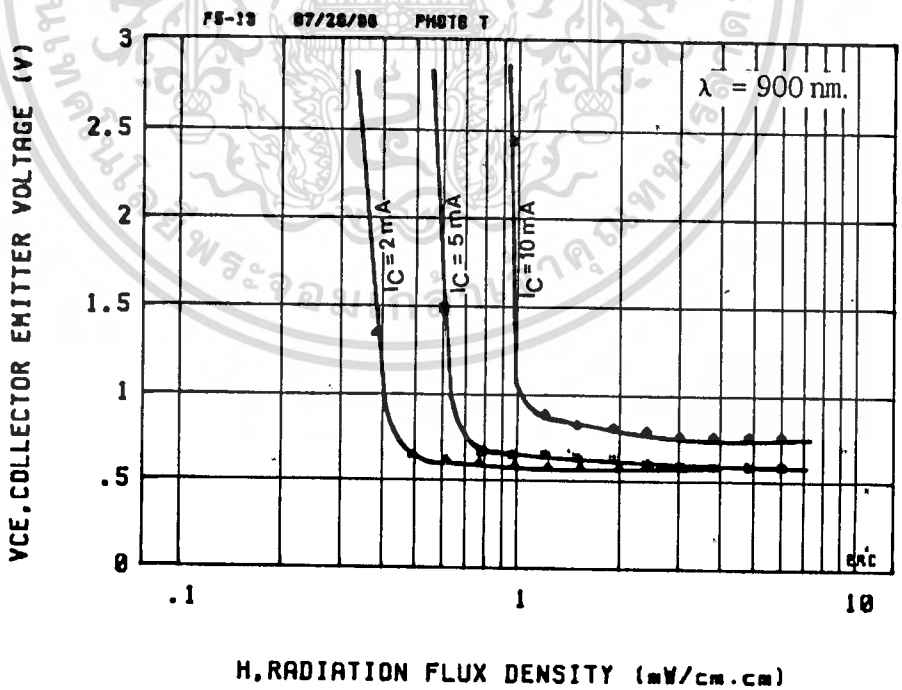
คุณสมบัติอีกอย่างหนึ่งของโฟโตทรานซิสเตอร์ เมื่อใช้งานในลักษณะของสวิตช์แสง สิ่งที่จะพิจารณาก็คือ แรงดันระหว่างคอลเลคเตอร์-อิมิตเตอร์ เมื่อความเข้มพลังงานแสงมีค่ามากเพียงพอหรือจะเรียกว่า แรงดันอิมิตัวคอลเลคเตอร์-อิมิตเตอร์ ($V_{CE(sat)}$) ปกติแล้วแรงดันอิมิตัว จะขึ้นอยู่กับปริมาณของกระแสคอลเลคเตอร์ และลักษณะที่กำหนดด้วยตัวของทรานซิสเตอร์เอง ในการทดลองนี้ เลือกกระแสคอลเลคเตอร์ในการทดลอง ที่ค่าปกติใช้งานทั่ว ๆ ไป คือ 2 มิลลิแอมป์ 5 มิลลิแอมป์ และ 10 มิลลิแอมป์ โดยทำการเปลี่ยนความเข้มพลังงานแสงไป ในขณะที่ยังรักษาปริมาณกระแสคงที่ไว้ ซึ่งกราฟผลการทดลองได้แสดงในรูปที่ 5.13 จะเห็นว่าเมื่อทรานซิสเตอร์อิมิตัวนั้นจะมีแรงดันตกคร่อมประมาณ 0.6-0.8 โวลต์ ที่ความเข้มพลังงานแสงประมาณ 1 มิลลิวัตต์/ตร.ซม.

5.4.3 คุณสมบัติเกี่ยวกับความเร็วในการสวิตช์

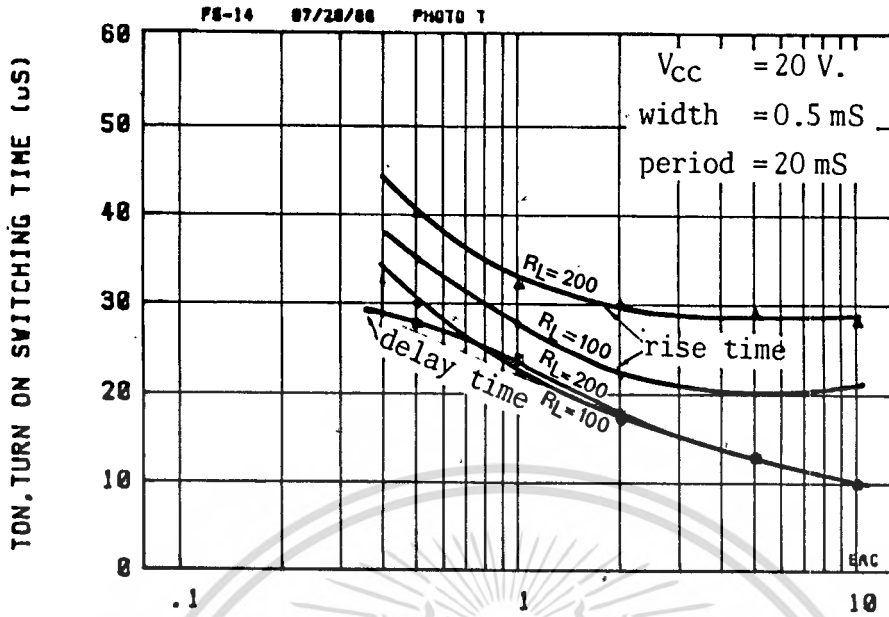
เพื่อต้องการที่จะทราบข้อจำกัดทางความถี่ และผลของความต้านทานโหลด ในขณะที่ยังโฟโตทรานซิสเตอร์ทำงานเป็นสวิตช์ จึงได้ทำการวัดคุณสมบัติเวลาในการสวิตช์ ซึ่งประกอบด้วย delay time(t_d), rise time(t_r), storage time(t_s) และ fall time(t_f) โดยใช้แหล่งกำเนิดแสงจากอินฟราเรดไดโอด ทำงานเป็นพัลส์ ซึ่งความกว้างของพัลส์เท่ากับ 0.5 มิลลิวินาที และมีคาบเวลาเท่ากับ 20 มิลลิวินาที ทำการวัดที่กระแสคอลเลคเตอร์ ในช่วง 0.5-10 มิลลิแอมป์ ความต้านทานโหลดที่ใช้มี 2 ค่าคือ 100 โอห์ม และ 200 โอห์ม โดยผลการทดลองเกี่ยวกับ t_d และ t_r แสดงโดยกราฟในรูป 5.14 ส่วนกราฟในรูปที่ 5.15 นั้น จะแสดงความสัมพันธ์ของ t_f กับกระแสคอลเลคเตอร์ ค่าของ storage time ที่ไม่แสดงไว้ เพราะจากการทดลองนี้ t_s มีการเปลี่ยนแปลงตามกระแสคอลเลคเตอร์ หรือเปลี่ยนแปลงตามความต้านทานโหลดน้อยมาก ซึ่งในการทดลองนี้ t_s มีค่าประมาณ 1 ไมโครวินาที เท่านั้น



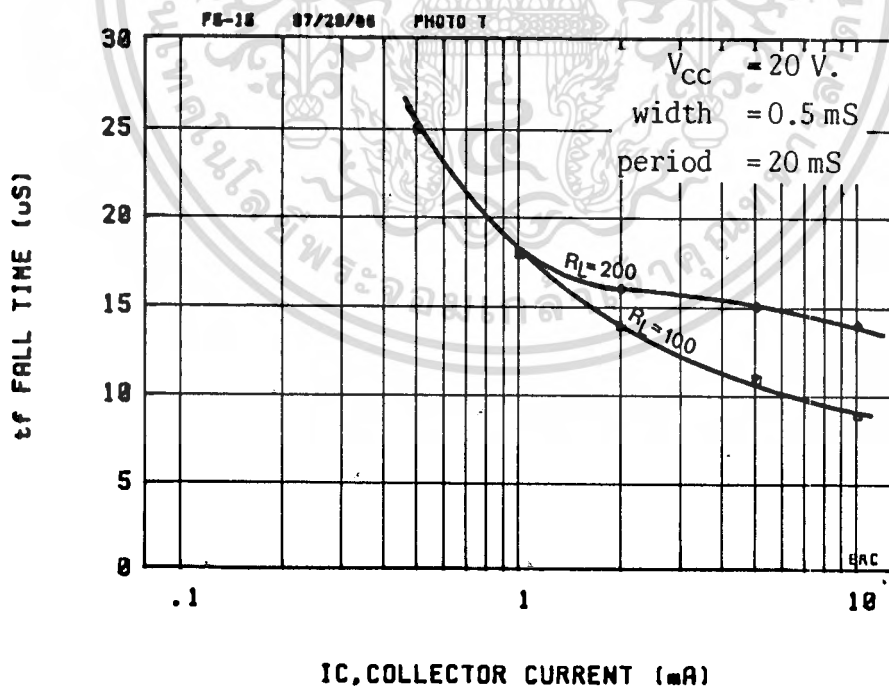
รูปที่ 5.12 ความสัมพันธ์ระหว่างกระแสเนื่องจากแสงกับความเข้มพลังงานแสง



รูปที่ 5.13 ความสัมพันธ์ระหว่างแรงดันคอลเลกเตอร์-อิมิตเตอร์ (V_{CE}) กับความเข้มพลังงานแสง (H)



รูปที่ 5.14 ความสัมพันธ์ระหว่างไคล้ไทม์ (t_d) และไรส์ไทม์ (t_r) กับกระแสคอลเลกเตอร์ที่ความต้านทานโหลดต่าง ๆ กัน



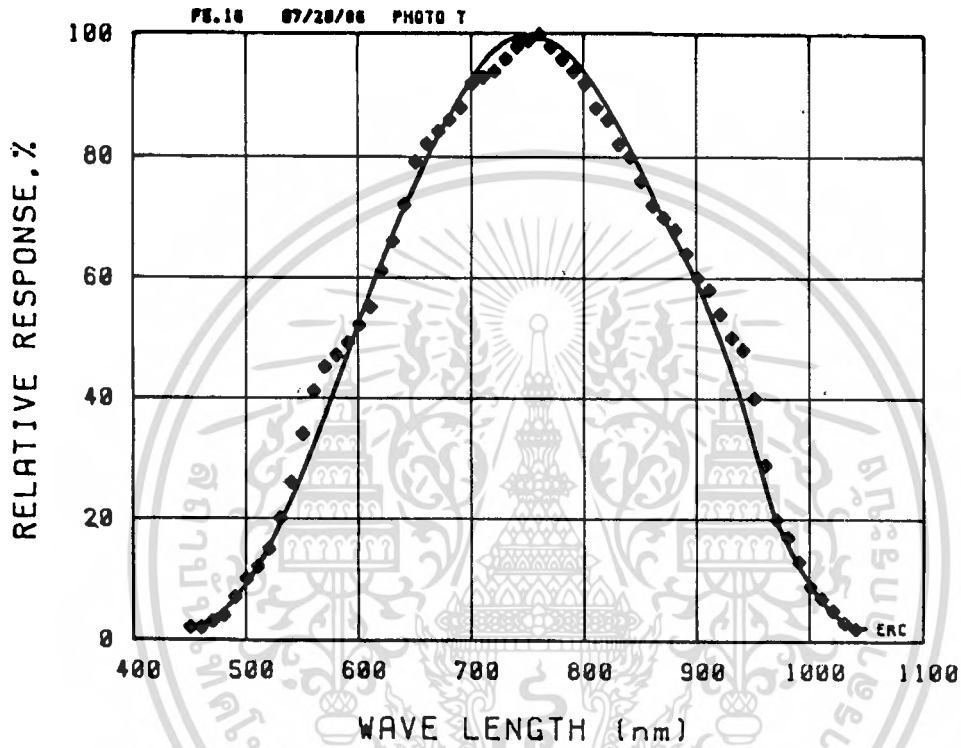
รูปที่ 5.15 ความสัมพันธ์ระหว่างฟอลล์ไทม์ (t_f) กับกระแสคอลเลกเตอร์ที่ความต้านทานโหลดต่าง ๆ กัน

5.4.4 คุณสมบัติการตอบสนองสเปกตรัม

คุณสมบัติทางแสง ที่สำคัญอีกอย่างหนึ่งสำหรับอุปกรณ์สารกึ่งตัวนำ ที่จะนำไปใช้เป็นตัวตรวจจับ ก็คือย่านความยาวคลื่นแสงที่จะใช้งาน ในการทดลองนี้ได้ทำการวัด การตอบสนองสเปกตรัมของโฟโตทรานซิสเตอร์ที่สร้างขึ้น โดยใช้เครื่องมือที่มีอยู่คือ แหล่งกำเนิดแสงจากหลอดฮาโลเจน และโมโนโครมาเตอร์ (monochromator) ทำการวัดเปรียบเทียบ กับอุปกรณ์ที่รูกราฟของการตอบสนองสเปกตรัมพลังงานคงที่คือ โฟโต พิน ไดโอด เบอร์ MRD510 ของบริษัทโมโตโรลา ซึ่งผลที่ได้ ทำให้ทราบว่าโฟโตทรานซิสเตอร์ที่สร้างขึ้นนั้น มีช่วงการตอบสนองในย่านความยาวคลื่น 600–950 นาโนเมตร และมีการตอบสนองสูงสุดอยู่ที่ประมาณ 760 นาโนเมตร ย่านการตอบสนองดังกล่าวนี้ ใกล้เคียงกับโฟโตทรานซิสเตอร์ทั่วไปในท้องตลาด และผลการทดลองนี้แสดงได้ในรูปที่ 5.16

5.5 สรุปและวิจารณ์

โฟโตทรานซิสเตอร์ที่สร้างขึ้นเป็นแบบโฟโตคาร์ลิงตัน ซึ่งทรานซิสเตอร์ตัวรับแสงมีพื้นที่รับแสงสุทธิเท่ากับ 3.564×10^{-3} ตร.ซม. ทำการสร้างจากแผ่นผลึกซิลิคอนรอง ทำให้ได้แรงดันพังทะลายสูงกว่า 60 โวลต์ เนื่องจากพื้นที่ที่ใหญ่จึงทำให้กระแสรั่วไหลไม่มากนัก แต่ก็คิดว่าอยู่ในเกณฑ์ดี จากกราฟความสัมพันธ์ระหว่างกระแสและแรงดัน ในรูปที่ 5.11 จะเห็นได้ว่าในขณะที่ความเข้มพลังงานแสงต่ำ ๆ เส้นกราฟค่อนข้างจะชิดกันมากกว่าช่วงที่ความเข้มพลังงานแสงสูง ๆ และแม้ว่าจะเพิ่มความเข้มพลังงานแสงเป็น 2 เท่า ปริมาณกระแสก็ทำได้เพิ่มขึ้นเป็น 2 เท่าไม่ อาจวิเคราะห์ได้ว่า แม้วปริมาณกระแสเนื่องจากแสง จะเป็นปฏิภาคตรงกับความเข้มแสงในส่วนของโฟโตไดโอดก็จริง แต่สำหรับทรานซิสเตอร์แล้ว ในขณะที่กระแสอินพุตมีค่าต่ำ ๆ นั้น อัตราการขยายกระแสจะมีค่าต่ำ และจะค่อย ๆ เพิ่มขึ้นตามกระแสอินพุตจนมีปริมาณคงที่ค่าหนึ่ง ทั้งนี้เนื่องจากกลไกการทำงานของทรานซิสเตอร์ จะมีการรวมตัวของพาหะบางส่วนในส่วนของเบสและส่วนของเนื้อสาร การตอบสนองต่อความเข้มพลังงานแสง หรือความไวแสงจึงไม่เท่ากันตลอดช่วงของกระแส กราฟในรูปที่ 5.12 ก็สามารที่จะแสดงให้เห็นผลที่วานี้ได้ และถ้าเรานำข้อมูลของกราฟในรูปที่ 5.12 มาเขียนใหม่บนสเกลเชิงเส้นในรูปที่ 5.17 ก็จะทำให้เห็นผล

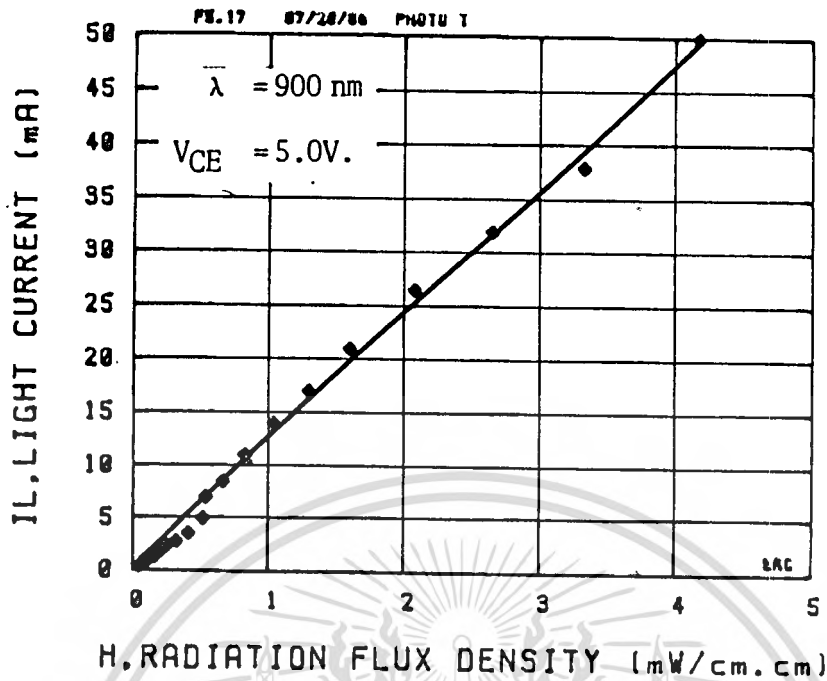


รูปที่ 5.16 การตอบสนองสเปกตรัมพลังงานคงที่ของโฟโตทรานซิสเตอร์
ที่สร้างขึ้น

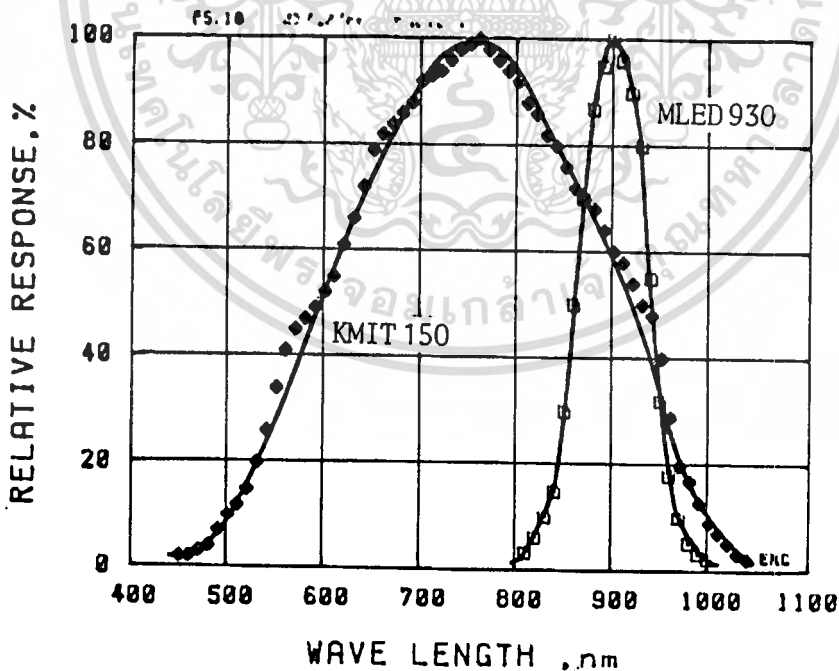
และหาความไวแสง ของโฟโตทรานซิสเตอร์ได้ง่ายขึ้น จากกราฟนี้พอจะหาอัตราการเปลี่ยนแปลงของกระแสเนื่องจากแสง ต่อการเปลี่ยนแปลงของความเข้มพลังงานแสงได้ในช่วง 10-13 มิลลิแอมป์/มิลลิวัตต์/ตร.ซม. ซึ่งเป็นหน่วยของความไวแสงของตัวอุปกรณ์ แต่เนื่องจากแสงที่ใช้ในการทดลองดังกล่าว ไม่ใช่ความยาวคลื่นที่โฟโตทรานซิสเตอร์ตอบสนองได้ดีที่สุด การนำกราฟการตอบสนองสเปกตรัมทั้งไดโอดตัวส่ง (MLED 930) และตัวรับ (KM1T 150) มาเขียนด้วยกัน ในรูปที่ 5.18 จะเห็นได้ว่าที่ความยาวคลื่นดังกล่าว โฟโตทรานซิสเตอร์มีการตอบสนองประมาณ 70% เท่านั้น ดังนั้น ความไวแสงสูงสุดของโฟโตทรานซิสเตอร์ที่สร้างขึ้น จึงมีค่าประมาณ 10/0.7-13/0.7 หรือ 14.28-18.57 มิลลิแอมป์/มิลลิวัตต์/ตร.ซม.

จากกราฟความสัมพันธ์ระหว่างแรงดัน กับความเข้มพลังงานแสง ที่กระแสคอลเลคเตอร์ต่าง ๆ ซึ่งแสดงรูปที่ 5.13 นั้น ในช่วงที่มีการคงที่ของแรงดัน แม้ว่าความเข้มพลังงานแสงจะเปลี่ยนไปก็ตาม ทั้งนี้เพราะทรานซิสเตอร์เกิดการอิ่มตัว การเปลี่ยนความเข้มพลังงานแสงก็เหมือนกับการเปลี่ยนกระแสเบส ในทรานซิสเตอร์ปกติ เมื่อกระแสเบสมากกว่า I_C/h_{FE} แล้วจะทำให้เกิดการอิ่มตัว เมื่อลดความเข้มแสงลง การทำงานของโฟโตทรานซิสเตอร์ก็จะเข้าสู่สภาวะแอคทีฟ แรงดันคอลเลคเตอร์-อิมิตเตอร์จะเพิ่มขึ้น จากผลการทดลอง ที่กระแสคอลเลคเตอร์เท่ากับ 10 มิลลิแอมป์ ทรานซิสเตอร์จะเริ่มอิ่มตัวเมื่อความเข้มพลังงานแสงประมาณ 1.5 มิลลิวัตต์/ตร.ซม. และมีแรงดันอิ่มตัวประมาณ 0.8 โวลต์ ที่กระแสต่ำลงมาทรานซิสเตอร์จะอิ่มตัวได้เร็วขึ้น แต่แรงดันอิ่มตัวในสภาวะที่กระแสคอลเลคเตอร์ต่ำกว่าจะต่ำกว่า เพราะแรงดันที่เกิดขึ้นคร่อมความต้านทานอนุกรมในส่วนต่าง ๆ มีค่าน้อยกว่า

เมื่อโฟโตทรานซิสเตอร์ได้รับแสงเป็นพัลส์ กระแส I_{λ} สามารถที่จะเพิ่มขึ้นได้อย่างทันทีทันใด แต่กระแสคอลเลคเตอร์จะต้องเสียเวลาระยะหนึ่งก่อน ทั้งนี้ก็เพราะต้องมีการประจุตัวเก็บประจุที่รอยต่อเสียก่อน เมื่อปริมาณกระแสมีค่ามากการประจุจะรวดเร็วขึ้น จากกราฟในรูปที่ 5.14 จะเห็นว่าทั้ง delay time และ rise time จะลดลงเมื่อกระแสคอลเลคเตอร์เพิ่มขึ้นและเมื่อเปลี่ยนความต้านทานโหลดไป ทำให้ rise time เปลี่ยนไปด้วย แสดงว่าความต้านทานโหลดจะมีส่วนในการกำหนดค่าคงที่เวลา (time constant) ในขณะประจุตัวเก็บประจุ ในขณะที่ delay time นั้น แม้จะเปลี่ยนตามกระแสคอลเลคเตอร์ แต่ก็ไม่ได้เปลี่ยนตามความต้าน



รูปที่ 5.17 ความสัมพันธ์ระหว่างกระแสเนื่องจากแสงกับความเข้มพลังงานแสง ซึ่งเขียนบนสเกลเชิงเส้น



รูปที่ 5.18 กราฟการตอบสนองสเปกตรัมของไดโอดเปล่งแสง (MLED 930) และโฟโตทรานซิสเตอร์ตัวรับ (KMIT 150)

หวนโหลด แสดงว่าค่าคงตัวเวลาในช่วงนี้กำหนดโดยคุณสมบัติภายในโฟโตทรานซิสเตอร์เท่านั้น เมื่อกระแส I_{λ} ถูกทำให้ลดลงอย่างทันที ตัวเก็บประจุต่าง ๆ จะคายประจุ ทำให้กระแสคอลเลกเตอร์ค่อย ๆ ลดลง ในการทดลองนี้พบว่า storage time ไม่เปลี่ยนตามความต้านทานโหลด และมีการเปลี่ยนแปลงตามกระแสคอลเลกเตอร์น้อยมาก ส่วน fall time นั้น เมื่อกระแสคอลเลกเตอร์ต่ำกว่า 1 มิลลิแอมป์ จะไม่เปลี่ยนแปลงตามความต้านทานโหลด แต่เมื่อโหลดค่าน้อยลง ความเร็วจะมากขึ้นเพราะค่าตัวเวลาในตัวอุปกรณ์เป็นสำคัญ ในการทดลองนี้ค่าเวลาต่าง ๆ จะอยู่ในหน่วยของไมโครวินาที ซึ่งค่อนข้างจะสูงอยู่บ้าง เพราะพื้นที่ของตัวอุปกรณ์ที่ใหญ่ และเราอาจหา PRR (pulse repetition rate) ที่กระแสคอลเลกเตอร์ 1 มิลลิแอมป์ และความต้านทานโหลด 200 โอห์มได้ดังนี้

$$\begin{aligned} \text{PRR} &= t_d + t_r + t_s + t_f \\ &= 25\mu\text{s} + 33\mu\text{s} + 1\mu\text{s} + 18\mu\text{s} \\ &= 77\mu\text{s} \end{aligned}$$

ซึ่งนั่นหมายความว่า ความถี่ของพัลส์ที่เข้ามา จะต้องไม่มากกว่า $1/77\mu\text{s}$ หรือ 12.9 KHz แต่ถ้าหากให้กระแสสูงขึ้น หรือลดความต้านทานโหลดให้ต่ำกว่านี้ ก็จะได้ความถี่ที่สูงมากขึ้น

จากการวัด คุณสมบัติการตอบสนองสเปกตรัมพลังงานคงที่ ผลการกราฟในรูปที่ 5.16 ถ้าหากคิดที่ 50% จะได้การตอบสนองในช่วง 600-950 นาโนเมตร หรือถ้าคิดที่ 20% ก็จะอยู่ในช่วง 540-960 นาโนเมตร โดยมีความยาวคลื่นตอบสนองสูงสุดที่ 760 นาโนเมตร ทำให้โฟโตทรานซิสเตอร์ ที่สร้างขึ้นเหมาะสมในการตรวจจับย่านความยาวคลื่นของอินฟราเรด และต่ำลงมาถึงช่วงของแสงที่มองเห็นได้

5.6 การประยุกต์ใช้งานโฟโตทรานซิสเตอร์

โฟโตทรานซิสเตอร์ที่สร้างขึ้นเป็นแบบคาร์ลิงตัน ซึ่งมีอัตราการทนแรงดันพังทะลาย คอลเลคเตอร์-อิมิตเตอร์ ประมาณ 60 โวลต์ มีความไวแสงสูงสุด ประมาณ 18 มิลลิแอมป์/มิลลิวัตต์/ตร.ซม ช่วงการตอบสนองความยาวคลื่น (50%) ประมาณ 650-950 นาโนเมตรและมีแรงดันอิ่มตัวประมาณ 0.8 โวลต์ ที่กระแสเนื่องจากแสงประมาณ 10 มิลลิแอมป์ วงจรประยุกต์ใช้งานต่อไปนี้ เป็นวงจรตัวอย่าง ซึ่งเป็นการใช้งานทั่ว ๆ ไปของโฟโตทรานซิสเตอร์

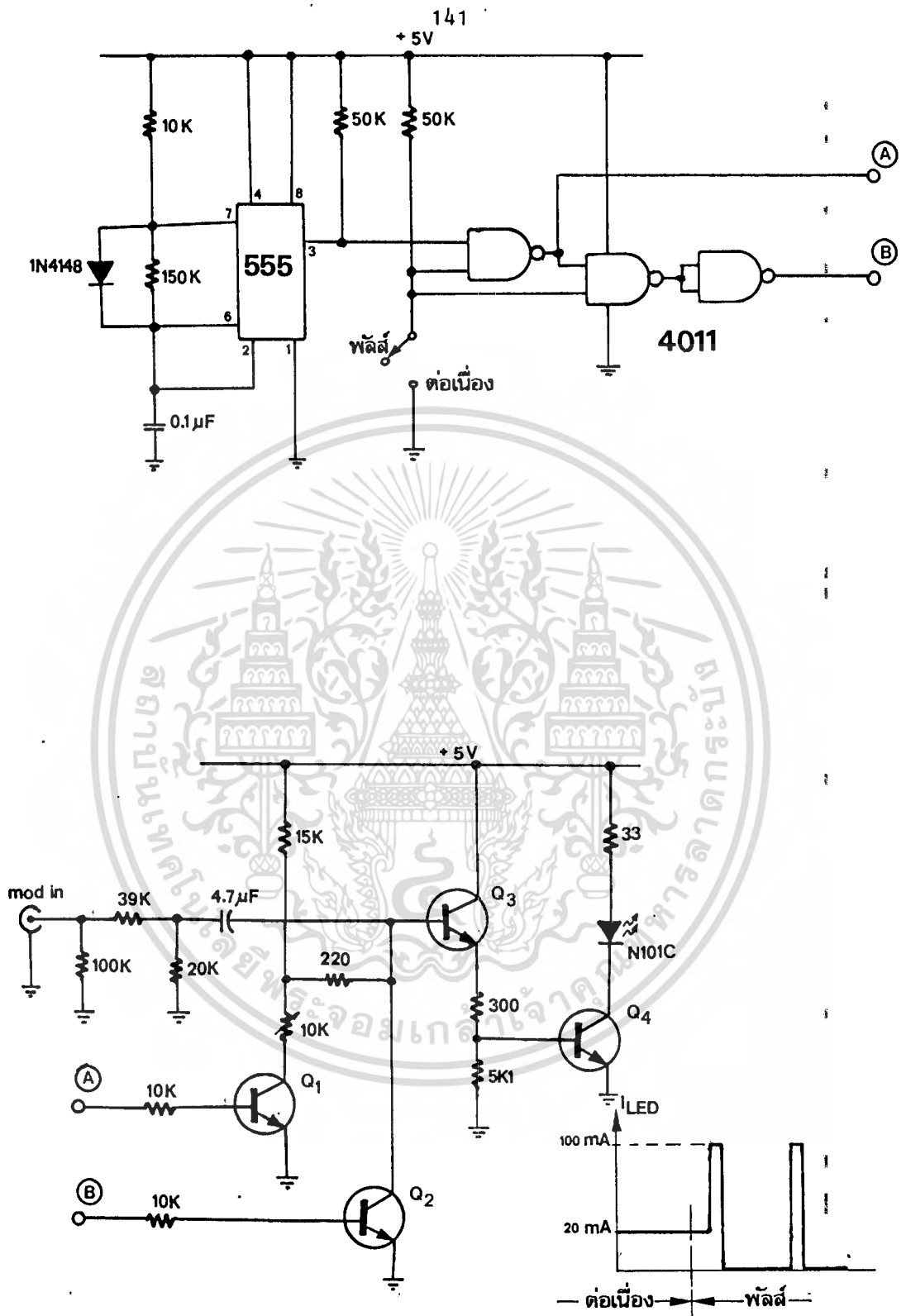
5.6.1 วงจรสำหรับการเปลี่ยนแปลงอย่างรวดเร็ว

จุดประสงค์หลักของวงจรแบบนี้คือ ใช้ในการนับจำนวนของชิ้นส่วนหรือวัตถุที่มีขนาดเล็ก เช่น เม็ดยา หรือวัสดุอุตสาหกรรมอื่น ๆ ใช้หลักการตรวจจับทางแสง ซึ่งปกติแล้วตัวส่งและตัวรับจะอยู่ห่างกันไม่มากนัก จึงทำให้การส่งสามารถที่จะส่งด้วยพลังงานต่ำ ๆ อย่างต่อเนื่องได้ เพราะปัญหาของการส่งกำลังสูงคือ ความร้อนที่เกิดขึ้น และอายุการใช้งานของอุปกรณ์ตัวส่งจะจำกัดลง วงจรในรูปที่ 5.19 เป็นวงจรส่งที่มีคุณสมบัติ 3 ประการคือ

1. ส่งเป็นระดับกระแสตรงต่อเนื่อง และ
2. สามารถที่จะผสมคลื่นสัญญาณความถี่เสียงได้
3. ส่งเป็นพัลส์ ขนาดความสูงกระแส 100 มิลลิแอมป์

ซึ่งหลักการทำงาน จะอธิบายได้ดังนี้

ทรานซิสเตอร์ Q_1 และ Q_2 ทำหน้าที่เป็นสวิตช์ โดย IC 4011 จะแปลข้อมูลจากสวิตช์ SW_1 เป็นสัญญาณควบคุม ในโหมดควบคุม เพื่อส่งเป็นระดับไฟตรงต่อเนื่อง Q_1 จะ "on" และ Q_2 จะ "off" กระแสต่อเนื่อง สามารถที่จะปรับได้โดยตัวต้านทานปรับค่าได้ 10K ทางคอลเลคเตอร์ของ Q_1 ซึ่งปกติจะปรับให้กระแสที่ผ่าน LED เบอร์ N101C มีค่า 20 มิลลิแอมป์ ในโหมดนี้สามารถที่จะป้อนสัญญาณเข้ามาผสม (modulate) ทางจุด mod in ซึ่งรับสัญญาณได้ขนาด 1 Vpp จากการทดลองบนโปรโตบอร์ดสามารถที่จะ modulate สัญญาณได้ความถี่สูงถึง 1.2 MHz และสัญญาณอินพุตขนาด 1 Vpp นี้ จะทำให้กระแสที่ไหลผ่านไดโอดมีการเปลี่ยนแปลง ± 10 มิลลิแอมป์ ในโหมดที่มีการส่งแบบพัลส์ Q_1 จะ "off" สัญญาณที่เบสของ Q_2 จะกลับสถานะกับสัญญาณจากมัลติไวเบรเตอร์ ซึ่งประกอบด้วยไอซี 555 เป็นหลัก ในโหมดนี้ LED จะ



รูปที่ 5.19 วงจรส่งสัญญาณแสงซึ่งสามารถที่จะส่งได้ทั้งแบบต่อเนื่อง
แบบผสมคลื่น และส่งแบบพัลส์

ส่งเป็นช่วง ๆ โดยมีค่าความกว้างของพัลส์ขณะส่งประมาณ 0.5 มิลลิวินาที และมีคาบเวลาประมาณ 10 มิลลิวินาที

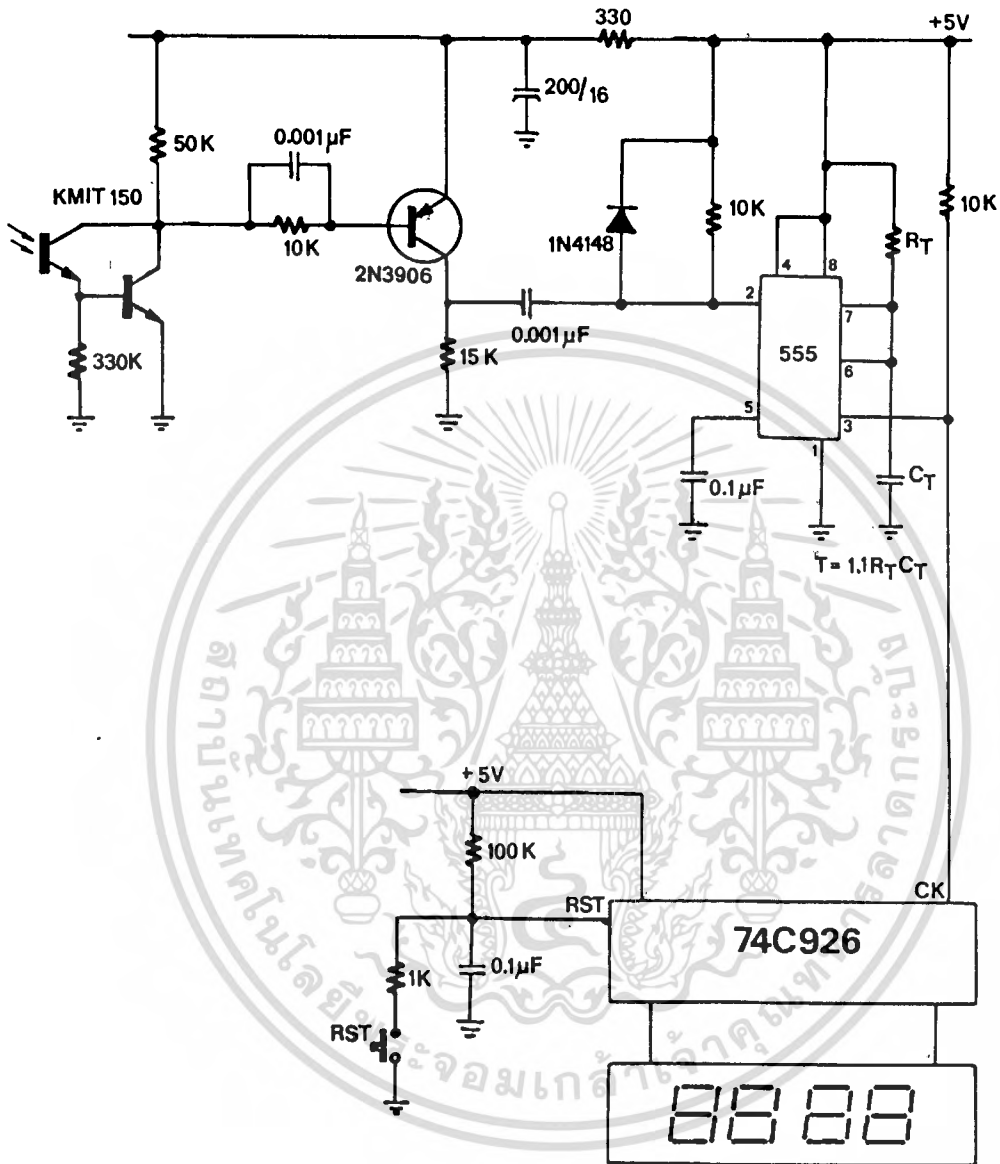
วงจรตรวจจับและทำการนับสำหรับตัวอย่าง ซึ่งมีการเปลี่ยนแปลงอย่างรวดเร็วนี้ ตัวส่งจะต้องส่งเป็นกระแสต่อเนื่อง การทำงานของวงจรในภาครับและวงจรนับในรูปที่ 5.20 พอจะอธิบายได้ดังนี้ โดยโฟโตทรานซิสเตอร์จะเป็นตัวขยายสัญญาณหลักจนมีการอิ่มตัว ตัวต้านทานขนาด 330 K ที่ต่อทางขา optional base นั้น จะช่วยปรับปรุงความเร็วในการสวิตช์ให้ดีขึ้นทรานซิสเตอร์ PNP จะกลับสถานะของสัญญาณอีกครั้งหนึ่ง ในสภาวะปกติโฟโตทรานซิสเตอร์จะได้รับแสง แรงดันที่ขาคอลเลคเตอร์ของทรานซิสเตอร์ 2N3906 ก็จะเป็นสถานะสูง(high) และเมื่อมีตัวอย่าง (ที่ต้องการจะทำการนับ) เข้ามายังแสง แรงดันจะตกเป็นสถานะต่ำ (Low) และกลับเป็นสถานะสูงใหม่เมื่อตัวอย่างนั้นผ่านไป การเปลี่ยนแปลงสถานะจะทำให้เอาต์พุตของโมโนสเตเบิล 555 ส่งสัญญาณพัลส์แคบ ๆ ไปให้วงจรนับ ซึ่งประกอบด้วยไอซี 74C926 และตัวเลข แสดงผลขนาด 3 1/2 หลัก วงจรนับก็จะนับและแสดงค่าเป็นตัวเลขให้เห็น หรืออาจจะใช้สัญญาณมาอย่างจากขาของ 74C926 ไปทำการควบคุมวงจรอื่น ๆ อีกต่อไปก็ได้

5.6.2 วงจรนับสำหรับการเปลี่ยนแปลงอย่างช้า ๆ

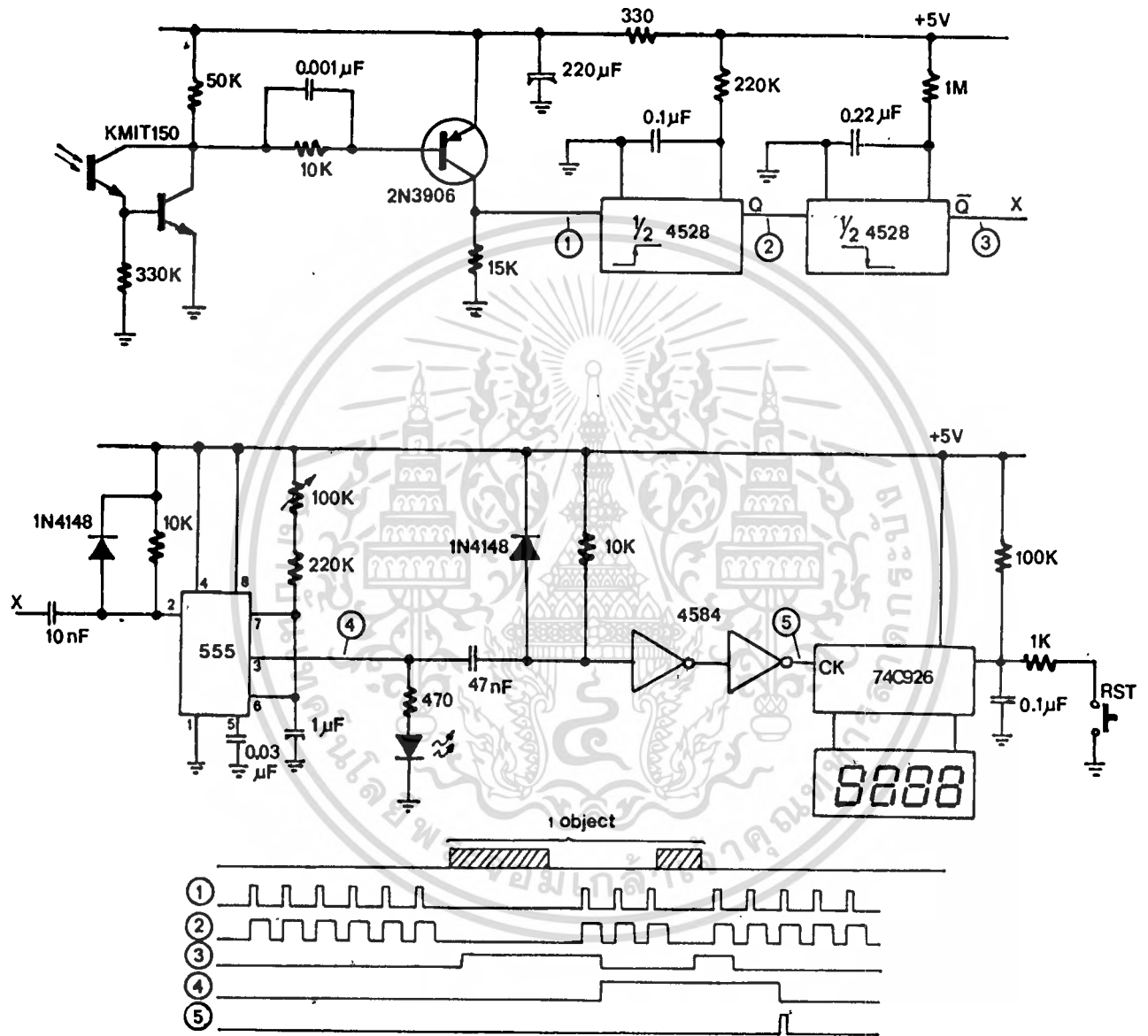
วงจรแบบนี้เหมาะสำหรับการนับ วัตถุที่มีขนาดใหญ่ ๆ และมีช่วงทางพอสมควร เช่น การนับคนที่ผ่านทางประตูหรือทางเดิน ทางวงจรจะส่งสัญญาณแสงเป็นพัลส์แคบ ๆ (ใช้วงจรในรูปที่ 5.19 ในการส่ง) ทำให้ส่งไคระยะไกลและประหยัดพลังงานมากกว่า การทำงานของวงจรภาครับ ซึ่งแสดงในรูปที่ 5.21 นั้น อธิบายย่อได้ดังนี้ โฟโตทรานซิสเตอร์จะรับสัญญาณพัลส์ ซึ่งมีคาบเวลาประมาณ 20 มิลลิวินาที ขยายจนอิ่มตัว ทรานซิสเตอร์ PNP จะกลับสถานะสัญญาณ ทำให้สัญญาณที่ขาคอลเลคเตอร์ 2N3906 เหมือนกับสัญญาณที่ส่งเข้ามา ซีมอส 4528 ทั้ง 2 ตัว จะทำหน้าที่เป็น retriggerable monostable multivibrator โดยตัวแรกจะยึดสัญญาณพัลส์ให้ยาวออกก่อน ถ้าหากว่ามีพัลส์เข้ามาอย่างต่อเนื่อง เอาต์พุตของโมโนสเตเบิล 555 ตัวหลังก็จะคงสถานะเดิมตลอด แต่เมื่อพัลส์ขาดหายไป เนื่องจากมีตัวอย่างเข้ามาบังแสงที่ส่งมานั้น ระยะเวลาหนึ่งจะทำให้เอาต์พุตของโมโนสเตเบิลมีการเปลี่ยนสถานะ และจะเปลี่ยนสถานะคืนเมื่อมีพัลส์เข้ามาใหม่ การเปลี่ยนสถานะดังกล่าว จะรับได้โดยโมโนสเตเบิลที่สร้างจาก 555 และจะหน่วงเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.20 การโฟโตทรานซิสเตอร์เป็นตัวตรวจจับ ในวงจรนับสำหรับการนับตัวอย่างที่มีการเคลื่อนไหวอย่างรวดเร็ว



รูปที่ 5.21 การใช้โฟโตทรานซิสเตอร์เป็นตัวตรวจจับ ในวงจรสำหรับการนับตัวอย่างซึ่งมีการเคลื่อนไหวอย่างช้าๆ

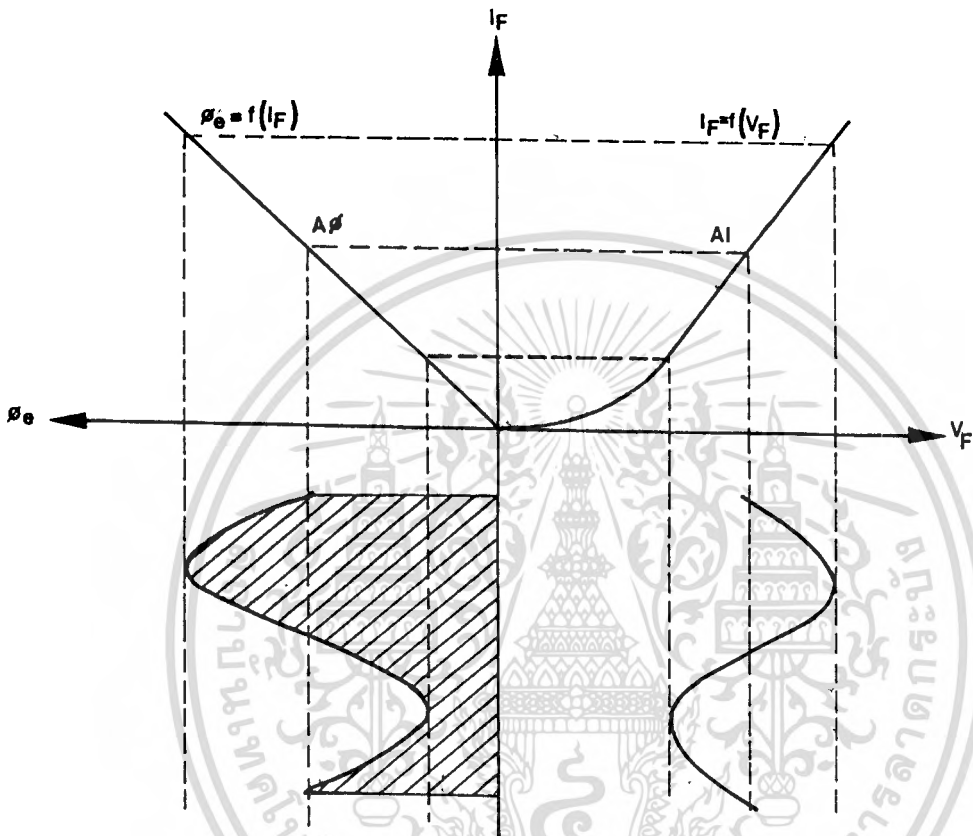
ไว้อีกระยะหนึ่ง (สามารถจะปรับได้) เพื่อแก้ปัญหาเรื่อง bounce ที่อาจจะเกิดขึ้น ดังนั้นเมื่อเอาหัวของไอซี 555 มีการเปลี่ยนสถานะ 1 ครั้ง ก็หมายความว่า มี 1 ตัวอย่างพจนเข้ามา แต่เนื่องจากสัญญาณจากเอาต์พุตของ 555 นี้ มีสถานะสูงที่ยาวนานเกินไป ไม่เหมาะสมที่จะป้อนให้กับวงจรนับ การแก้ปัญหานี้ทำได้โดยให้ขอมขาลงของสัญญาณจะถูกตรวจสอบโดยไอซี 4584 และส่งเป็นสัญญาณพัลส์ววกแคบ ๆ ให้กับวงจรนับเพื่อที่จะเพิ่มค่าต่อไป และเช่นเดียวกับกรณีแรกในการที่จะนำสัญญาณจากจำนวนที่นับไปควบคุมวงจรอื่น ๆ อาจดึงได้จากขาสัญญาณ บางขาของชิปวงจรนับ 74C926 ได้เช่นกัน

จากวงจรต้นแบบที่ออกแบบขึ้นนี้ การรับสัญญาณในระยะต่ำกว่า 80 ซม. ไม่จำเป็นต้องมีเลนส์ในการรวมแสง แต่เมื่อระยะมากกว่านี้ปัญหาเรื่อง misalign จะมีมาก เพราะลำแสงจาก infrared LED แคบมาก จำเป็นต้องใช้เลนส์ช่วย จากการทดลองพบว่าสามารถจะใช้งานได้ดีในระยะที่ต่ำกว่าประมาณ 5 เมตร

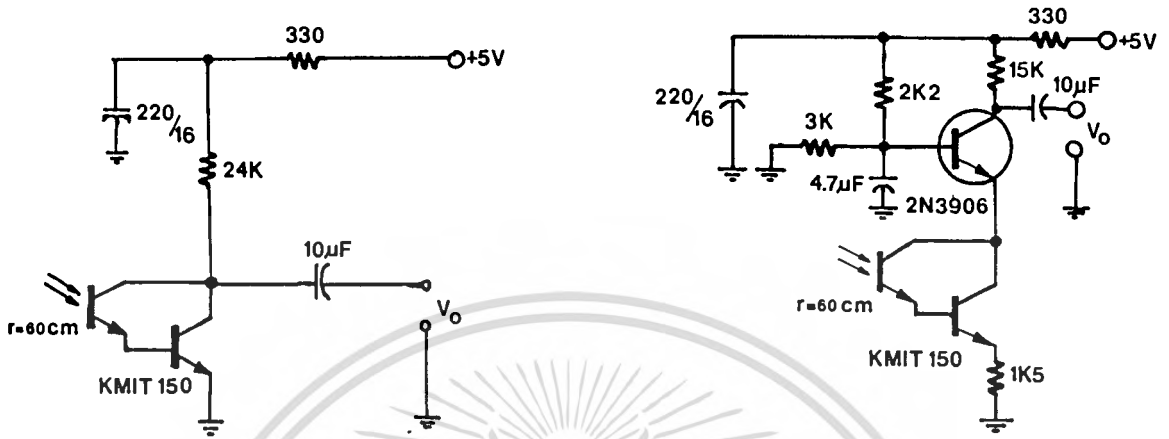
5.6.3 การผสมสัญญาณและการแยกสัญญาณความถี่ต่ำ

เป็นการประยุกต์ใช้งานอีกอย่างหนึ่งของโฟโตไดโอด และโฟโตทรานซิสเตอร์ สำหรับการติดต่อสื่อสาร โดยใช้แสงอินฟราเรดเป็นตัวกลาง กระแสจากสัญญาณอนาล็อก (analog signal) จะผสมกับสัญญาณกระแสไฟตรง ซึ่งไปอัสไว้ให้โฟโตไดโอดทำงานเป็นเชิงเส้น ในการทดลองเรื่องนี้ได้ใช้โฟโตไดโอดเบอร์ N101C ซึ่งกราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดัน ของโฟโตไดโอดนี้ แสดงได้ในภาคผนวกบทที่ 2 รูปที่ 5.22 แสดงหลักการผสมคลื่น (modulate) และส่งออกโดยใช้โฟโตไดโอด ซึ่งวงจรดังในรูปที่ 5.19 มีคุณสมบัติดังกล่าวมานี้เช่นกัน

อนึ่งในการใช้โฟโตทรานซิสเตอร์เป็นตัวรับ ข้อจำกัดทางความถี่มักจะอยู่ที่ตัวทรานซิสเตอร์มีความเร็วต่ำ เพราะตัวเก็บประจุที่มีขนาดใหญ่ และเนื่องจากการทำงานในลักษณะที่เบสเปิดวงจรนี้จะทำให้ได้ความไวสูงก็ตาม แต่การคายประจุของตัวเก็บประจุนี้จะช้ามาก ข้อจำกัดเหล่านี้ทำให้โฟโตทรานซิสเตอร์ใช้งานที่ความถี่ไม่สูงนัก และการตอบสนองต่อความถี่จะขึ้นอยู่กับความต้านทานโหลด พบว่าหากความต้านทานโหลดต่ำ จะทำให้ตอบสนองต่อความถี่สูงขึ้น ซึ่งรูปที่ 5.23 แสดงวงจรรับแบบคอมมอนอิมิตเตอร์ธรรมดาและแบบคาสโคด



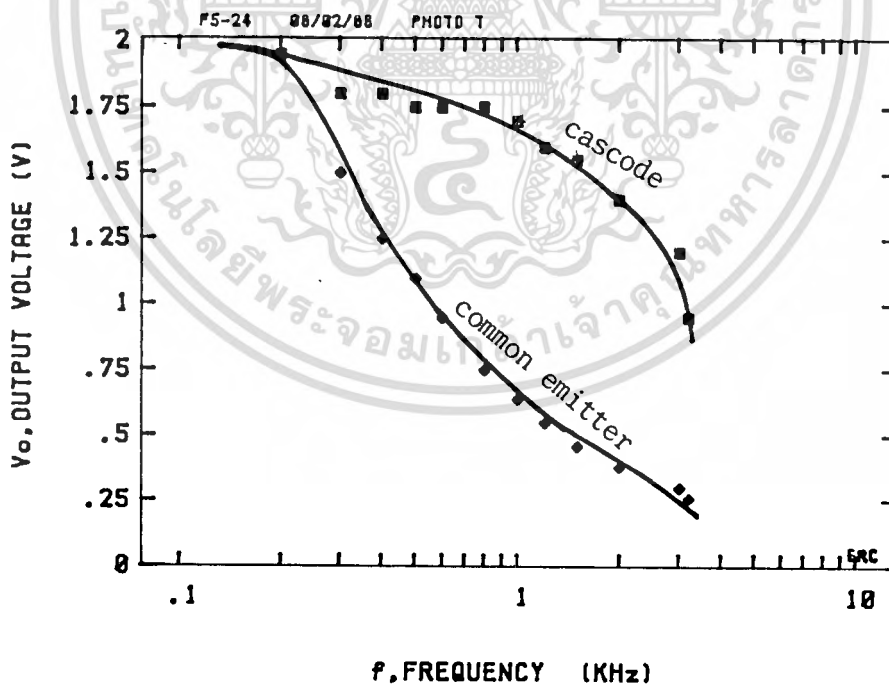
รูปที่ 5.22 หลักการผสมคลื่นสัญญาณ โดยใช้โฟโตไดโอด



ก. วงจรอิมิตเตอร์รวม

ข. วงจรแบบคาสโคด

รูปที่ 5.23 วงจรรับสัญญาณอินฟราเรดซึ่งผสมมากับแสงอินฟราเรด



รูปที่ 5.24 การตอบสนองทางความถี่คลื่นรูปไซน์ของวงจรในรูปที่ 5.23

จากผลของการตอบสนองต่อความถี่ในรูปที่ 5.24 จะเห็นว่าวงจรแบบ คาสโคด (cascode) อันเป็นวงจรที่ต่อร่วมกับวงจร ที่เป็นวงจรแบบ เบสรวม ซึ่งมีความต้านทานขาเข้า (input impedance) ต่ำมาก ทำให้การตอบสนองค่าความถี่ของโฟโตทรานซิสเตอร์สูงขึ้น

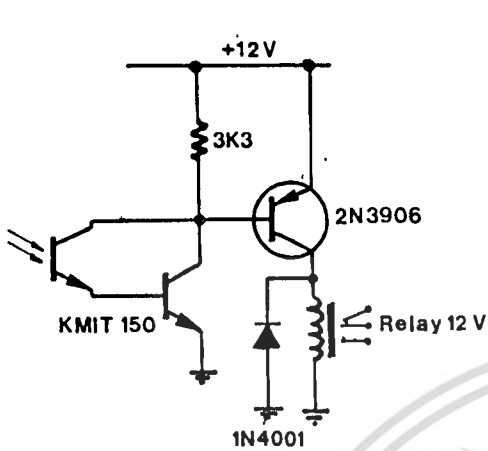
5.6.4 คีเทคเตอร์และสวิตช์

เป็นวงจรใช้งานทั่ว ๆ ไปของโฟโตทรานซิสเตอร์ วงจรในรูปที่ 5.25ก.) เป็นวงจรสวิตช์แสง ซึ่งโฟโตทรานซิสเตอร์จะเป็นตัวรับแสง และจะเปลี่ยนเป็นกระแสทรานซิสเตอร์ 2N3906 จะทำหน้าที่เป็นตัวขับรีเลย์ ส่วนวงจรในรูปที่ 5.25ข.) ก็เช่นเดียวกัน หากแต่ว่าวงจรส่วนหลังจะทำหน้าที่เป็นขมิททริกเกอร์ ทั้งนี้เพื่อให้เสถียรภาพการทำงานที่ดีกว่าวงจรแบบแรก

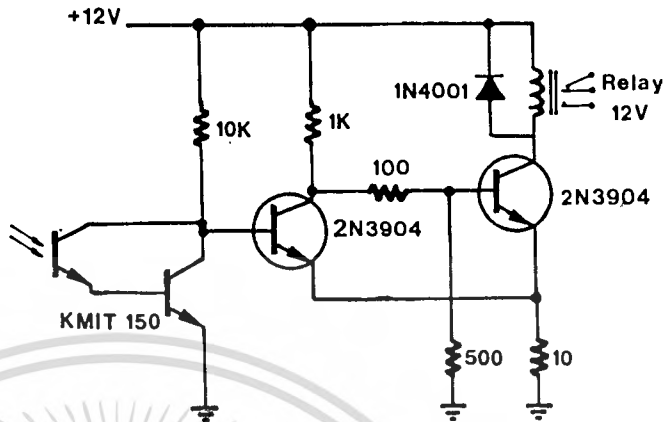
5.6.5 โฟโต-เอส ซี อาร์

จากวงจรในรูปที่ 5.26 จะเป็นวงจรเลียนแบบการทำงานของเอสซีอาร์ในโหมดของ "transistor action" ในสภาวะที่ไม่ได้รับแสง เมื่อให้แรงดันคร่อม อาโนด-คาโทด ค่าต่ำ กระแสจะยังไม่ไหล เมื่อให้แรงดันสูงขึ้นจนประมาณเท่ากับ แรงดันพังคอลเลคเตอร์-อิมิตเตอร์ของโฟโตทรานซิสเตอร์ (Q_1) หรือก็คือ V_{th} ของเอสซีอาร์ ทำให้กระแสเนื่องจากการพังทะลายไหลจำนวนมาก ทำให้ Q_2 และ Q_3 นำกระแสแรงดันตกคร่อม อาโนด-คาโทด จะลดลงอย่างรวดเร็ว ถึงค่า V_{th} ซึ่งจะกำหนดโดยแรงดันอิมิต-เบส-อิมิตเตอร์ของ Q_3 และแรงดันอิมิต-คอลเลคเตอร์ ของ

ถ้าหาก Q_1 ได้รับแสง จะทำให้ Q_2 นำกระแสได้รวดเร็วขึ้น (V_{th} จะต่ำกว่าในกรณี ที่ Q_1 ไม่ได้รับแสง) ซึ่งจะเห็นได้ว่า Q_1 ทำหน้าที่เป็นเกทของเอสซีอาร์ ต่างกันแต่จากการกระตุ้นให้เอสซีอาร์ ทำได้โดยการกระตุ้นด้วยแสง ข้อสังเกตอันหนึ่งสำหรับ วงจรเลียนแบบการทำงานของเอสซีอาร์แบบนี้ แรงดันพังทะลายคอลเลคเตอร์-อิมิตเตอร์ ของ Q_3 จะต้องสูงกว่าแรงดันพังทะลายคอลเลคเตอร์-อิมิตเตอร์ของ Q_1 และ Q_2 เสมอ

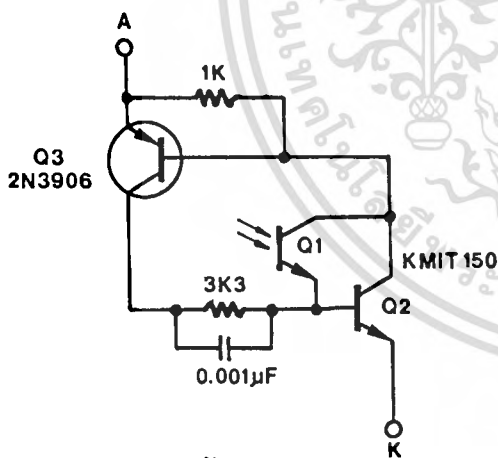


ก. ไม่มีฮีสเตอร์ซิส

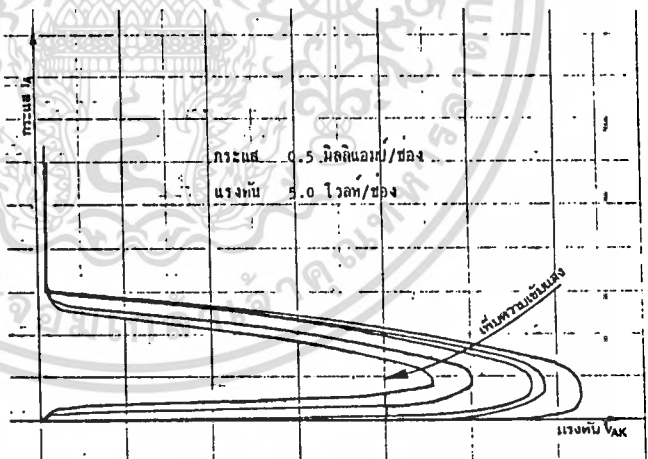


ข. มีชีส เฮอร์ชีส

รูปที่ 5.25 สวิตซ์ทำงานด้วยแสง



ก. วงจรโฟโตเอสซีอาร์



ข. กราฟความสัมพันธ์ระหว่างกระแสกับแรงดัน

รูปที่ 5.26 การใช้โฟโตคาร์ลิ่งกันร่วนใน
วงจรโฟโตเอสซีอาร์

เอกสารอ้างอิง

- 1] S. Supadech, N. Vattanatijariya and J. Supatavech;
"Fabrication of Silicon Photodiodes", pp. A11 - A14,
proceeding ,Thailand's 5th Electrical and Electronics
conference, Chiangmai University, 1983.
- 2] MOTOROLA INC. "Optoelectronics device data",pp.3-104
- 3-107,4-8 - 4-40, motorola inc., U.S.A 1983.
- 3] S.M Sze,"Physics of semiconductor Device", pp. 22-32
,783 -787 ,John Wiley & Son Inc., 1981.
- 4] Robert F. Coughlin,"Principles and Application of
Sumiconductor and Circuits",pp.195-199, prentice-hall,
inc,englewood cliffs, New Jersey, 1971.
- 5] Volkmar Hartel, " Opto electronics Theory and Practice",
pp. 9-13,33-40,117-134,186-190,274-334,McGraw-hill book
company, 1978.
- 6] Dr. inż. A. Ambroziak, "Semiconductor Photoelectric
devices, and introduction to design" ,pp.275-284,
London iliffe books Ltd., 1968.

บทที่ 6 สวิตชิงทรานซิสเตอร์

6.1 บทนำ

6.2 เวลาต่าง ๆ ในการสวิตช์ของทรานซิสเตอร์

6.2.1 การทำงานในลักษณะสวิตช์ และความหมายของเวลาในการสวิตช์

6.2.2 ดีเลย์ไทม์ (delay time)

6.2.3 ไรส์ไทม์ (rise time)

6.2.4 สตอเรจไทม์ (storage time)

6.2.5 ฟอลล์ไทม์ (fall time)

6.3 การออกแบบและการสร้าง

6.4 การทดลองและผลการทดลอง

6.4.1 คุณสมบัติระหว่างอัตราการขยายกระแส และปริมาณกระแสคอลเลคเตอร์

6.4.2 คุณสมบัติระหว่างแรงดันอิ่มตัว และปริมาณกระแสคอลเลคเตอร์

6.4.3 คุณสมบัติระหว่างค่าความจุไฟฟ้า และแรงดันไบอัสกลับ

6.4.4 ความเร็วในการสวิตช์กับปริมาณกระแสคอลเลคเตอร์

6.4.5 ดีเลย์ไทม์เมื่อเปลี่ยน $V_{BE(off)}$ และ I_{B1}

6.4.6 ไรส์ไทม์ กระแสคอลเลคเตอร์ และการเบส I_{B1}

6.4.7 สตอเรจไทม์ กับกระแสเบส I_{B1} และกระแสเบส I_{B2}

6.4.8 ฟอลล์ไทม์กับกระแสเบส I_{B2}

6.5 สรุปและวิจารณ์

เอกสารอ้างอิง

บทที่ 6

สวิตช์ขั้วทรานซิสเตอร์

Switching Transistor

6.1 บทนำ

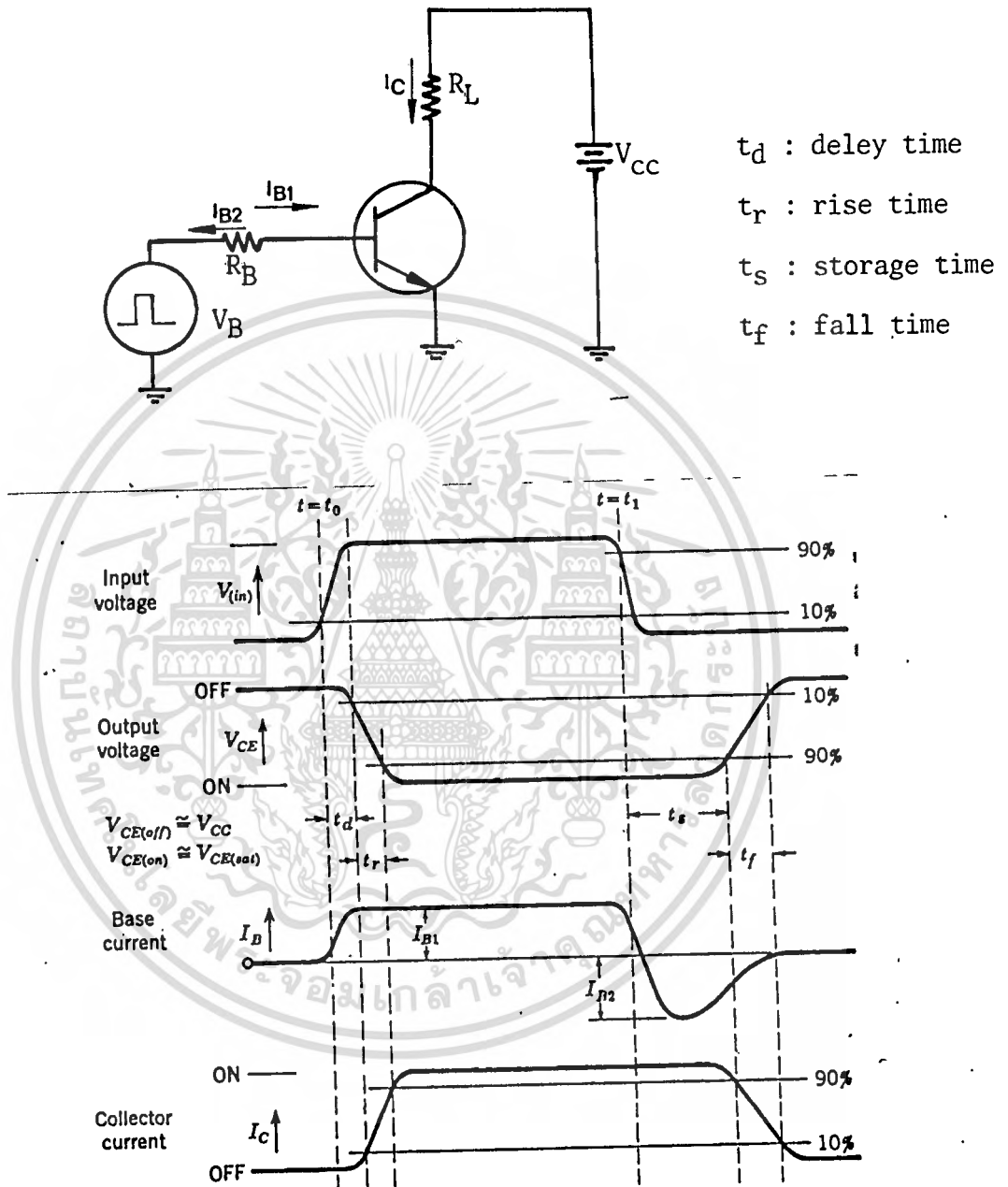
นอกจากไบโพลาร์ทรานซิสเตอร์ จะมีคุณสมบัติในการขยายสัญญาณแล้ว อุปกรณ์ชนิดนี้ยังสามารถทำหน้าที่เป็นสวิตช์ที่ดีมากอีกด้วย ลักษณะสำคัญของสวิตช์ที่ดีก็คือ ความต้านทานที่สูงและทนแรงดันได้สูง ขณะเปิดวงจร (off) และจะต้องมีความต้านทานที่ต่ำมาก พร้อม ๆ กับที่สามารถจะทนกระแสได้สูง ในขณะที่ปิดวงจร (on) การใช้งานในลักษณะเช่นนี้ ทรานซิสเตอร์จะต้องออกแบบให้มีความเร็วสูงในการเปลี่ยนสถานะจาก "on" ไป "off" หรือจาก "off" ไป "on" ซึ่งก็จะต้องให้การตอบสนองต่อช่วงความถี่ ของอัตราการขยายกว้างมาก ๆ (มีค่า gain bandwidth, f_T ที่สูง)

ในบทนี้ จะได้กล่าวถึงลักษณะการทำงานแบบสวิตช์ ของไบโพลาร์ทรานซิสเตอร์ รวมถึงการออกแบบ และทดลองสร้างทรานซิสเตอร์ซึ่งมีความเร็วสูง ทรานซิสเตอร์ที่สร้างขึ้นนี้ จะได้วัตถุสมบัติต่าง ๆ ที่เกี่ยวข้องกับความเร็วในการสวิตช์ เพื่อทำการศึกษาและวิเคราะห์ต่อไป อันเป็นการเพิ่มความเร็วในการสวิตช์ โดยใช้เทคนิคของการแพร่อะตอมของสารเจือระกัมลิก เช่น ทองคำ และการใช้ข้อดีของไดโอดแคสิมพ์นั้น ได้เสนอไปแล้วในบทที่ 3 และบทที่ 4 จึงไม่น่าแปลกใจกล่าวมาวิเคราะห์อีกในที่นี้

6.2 เวลาต่าง ๆ ในการสวิตช์ของทรานซิสเตอร์

6.2.1 การทำงานในลักษณะสวิตช์ และความหมายของเวลาในการสวิตช์

พิจารณาวงจรสวิตช์เบื้องต้นในรูปที่ 6.1 ซึ่งใช้ทรานซิสเตอร์ชนิด n-p-n แรงดันซึ่งป้อนให้กับเบสนั้น ถือว่าเป็นแบบขั้วตามอุดมคติ ในทางปฏิบัติที่แท้จริงแล้ว กระแสคอลเลกเตอร์ไม่สามารถที่จะตอบสนองกระแสเบสได้อย่างทันทีทันใด และจะต้องเสียเวลาอยู่ช่วงปริมาณเวลาหนึ่ง ในสภาวะปกติรอยต่อเบส-อิมิเตอร์จะได้รับไบอัสกลับ ด้วยแรงดัน $V_{BE(off)}$ กระแสคอล



รูปที่ 6.1 วงจรเบื้องต้นและเวลาในการสวิตช์ของทรานซิสเตอร์

เลคเตอร์จะไหลในปริมาณที่ต่ำมาก (ประมาณกระแสอิ่มตัว I_{CES}) และรอยต่อเบสคอลเลคเตอร์ก็จะได้รับไบอัสกลับด้วยแรงดัน $V_{BE} + V_{BE(off)}$ เพื่อให้แรงดันที่เบสเพิ่มขึ้นอย่างทันทีทันใด กระแสเบสก็จะเพิ่มสู่อิ่มตัว I_{B1} ทันที ปรากฏว่าเมื่อเวลาผ่านไประยะหนึ่งคือ ดีเลย์ไทม์ (delay time) จึงจะทำให้กระแสคอลเลคเตอร์เริ่มไหลได้ ซึ่งเวลานี้ก็คือ เวลาที่แรงดันเบส-อิมิตเตอร์ เปลี่ยนจาก $V_{BE} = V_{BE(off)}$ มาเป็น $V_{BE} = 0$ โวลต์ การเปลี่ยนแปลงของแรงดันดังกล่าวจะทำให้แรงดันที่ทรานซิสเตอร์ทั้งเบส-อิมิตเตอร์ และ เบส-คอลเลคเตอร์ ลดลงค่าความจุไฟฟ้าที่ รอยต่อก็มีค่ามากขึ้น ดีเลย์ไทม์ จึงเป็นเวลาในการประจุ เพื่อให้ได้ระดับแรงดันค่าใหม่ นั่นเอง

หลังจากนั้นการทำงานของทรานซิสเตอร์ก็จะเริ่มเข้าสู่ช่วงแอคทีฟ โดยรอยต่อเบส-อิมิตเตอร์ จะเริ่มได้รับไบอัสตรง พาหะจะถูกฉีดเข้าไปยังส่วนของเบส กระแสคอลเลคเตอร์จะค่อย ๆ เพิ่มขึ้นสู่สภาวะกระแสอิ่มตัว อย่างไรก็ตามกระแสคอลเลคเตอร์ ไม่สามารถที่จะเพิ่มขึ้นได้อย่างทันทีทันใด และจะต้องใช้เวลาในปริมาณไรส์ไทม์ (rise time) กระแสคอลเลคเตอร์จึงเพิ่มสูงขึ้นสู่ระดับ 90% ของกระแสอิ่มตัว (ซึ่ง $I_C(sat) = (V_{CC} - V_{CE(sat)})/R_L$) ซึ่งไรส์ไทม์จะมีค่ามากหรือน้อย ก็ขึ้นอยู่กับอัตราการขยายกระแส และการตอบสนองต่อความถี่ ของทรานซิสเตอร์เป็นสำคัญ เพราะในสภาวะนี้เป็นช่วงปลดพาหะจะแคบเข้าเนื่องจากสภาวะไบอัสตรงตัวเก็บประจุทางรอยต่อเบส-อิมิตเตอร์ จะถูกประจุด้วย กระแส I_{B1} ในขณะที่ตัวเก็บประจุที่รอยต่อ เบส-คอลเลคเตอร์ จะถูกประจุผ่านความต้านทานอนุกรม R_L และเนื่องจาก I_{B1} ซึ่งมากกว่า I_C/h_{FE} จึงทำให้รอยต่อนี้อยู่ในสภาวะไบอัสตรง แรงดันคอลเลคเตอร์-อิมิตเตอร์ เป็นผลรวมของแรงดันที่รอยต่อทั้งสอง และจะมีค่าต่ำมาก

ทรานซิสเตอร์จะยังคงรักษาสภาวะ "on" ไว้ ตราบเท่าที่กระแสเบสยังคงมี ค่าเท่ากับ I_{B1} เมื่อแรงดันอินพุตตกลงอย่างทันที กระแสคอลเลคเตอร์ต้องใช้เวลาระยะหนึ่ง คือ สตอ-เรจไทม์ แล้วจึงจะค่อย ๆ ตกลงมา ทั้งนี้เนื่องจากยังต้องมีประจุที่เหลืออยู่ จากสภาวะไบอัสตรง ดังนั้น สตอเรจไทม์ จึงขึ้นอยู่กับว่าประจุ เหล่านี้ถูกทำให้หาย (โดยการรวมตัว) ไปได้รวดเร็วเพียงใด ซึ่งจุดทำงานของทรานซิสเตอร์ จะกลับมาอยู่ที่ขอบของย่านอิมิตอีกครั้งหนึ่ง จากนั้นจึงค่อย ๆ เคลื่อนที่ผ่านช่วงแอคทีฟและกลับเข้าสู่สภาวะ "off" เช่นเดิม เวลาในการเคลื่อนผ่าน

ช่วงแควตี่ฟนัก็คือ ฟอลล์ไทม์ (fall time) ลักษณะขบวนการที่เกิดขึ้น ก็จะตรงกันข้ามกับใน - สภาวะเมื่อเกิดไรส์ไทม์ เพราะช่วงปลดคพาหจะขยายตัวออก มีการคายประจุของตัวเก็บประจุ ซึ่งจะนับ เวลา ไปจนกระทั่งคอลเลคเตอร์ตกลงเหลือเพียง 10% ของกระแสคอลเลคเตอร์อิมิตัว

6.2.2 คีเลย์ไทม์ (t_d)

ดังที่กล่าวมาแล้วในหัวข้อที่ 6.2.1 คีเลย์ไทม์ ก็คือ เวลาในการประจุตัวเก็บประจุ เมื่อแรงดัน V_{BE} เปลี่ยนจาก $V_{BE(off)}$ มาเป็น 0 โวลต์ ในรูปแบบการวิเคราะห์ถึงช่วงเวลา ต่าง ๆ ยังคงยึดถือตามทฤษฎีของ charge control อยู่ เพราะเป็นทฤษฎีที่ไม่ซับซ้อนมากและ ได้รับการยอมรับอย่างแพร่หลาย ซึ่งในช่วงเวลาคีเลย์ไทม์ - นี้จะยังไม่มีกระแสคอลเลคเตอร์ ไหล (ไม่คิด I_{CES}) ดังนั้นถือว่า ประจุในเบส Q_B เท่ากับ 0 สมการของประจุเขียนได้เป็น

$$I_B = \frac{dQ_{Te}}{dt} + \frac{dQ_{Tc}}{dt} \quad (6.1)$$

ซึ่งจะแก้ได้โดยการอินทิเกรต

$$\int_0^{t_d} I_B dt = \int_{-V_{BE(off)}}^0 C_{Te} dV_{BE} + \int_{-(V_{cc}+V_{BE(off)})}^{-V_{cc}} C_{Tc} dV_{CB} \quad (6.2)$$

และจะได้ว่า

$$t_d = \frac{2}{I_B} \{ C_{Te} V_{BE(off)}^2 + C_{Tc} [(V_{cc}+V_{BE(off)})^2 - V_{cc}^2] \} \quad (6.3)$$

เมื่อ C_{Te} และ C_{Tc} เป็นค่าตัวเก็บประจุที่รอยต่อ เมื่อให้แรงดันไบอัสกลับ เท่ากับ 1 โวลต์ จะเห็นได้ว่าคีเลย์ไทม์ จะเพิ่มขึ้นถ้าหากให้ $V_{BE(off)}$ สูงขึ้น หรือในทางกลับกัน คีเลย์ไทม์จะลดลงถ้าหากเพิ่มกระแส I_B ให้มากขึ้น

6.2.3 ไรส์ไทม์ (t_r)

จากหัวข้อ 6.2.1 จะสรุปว่าในช่วงของไรส์ไทม์ ปริมาณกระแสเบสนั้นจะต้องใช้ไป

เพื่อ

1. ประจุตัวเก็บประจุ เนื่องจากการเปลี่ยนของ V_{BE}
 2. ประจุตัวเก็บประจุ เนื่องจากการเปลี่ยนของ V_{CB}
 3. ทำให้เกิดกระแสคอลเลกเตอร์
 4. ชดเชยกระแสที่หายไปเนื่องจากการรวมตัวในเบส
- ซึ่งสมการของประจุจะเขียนได้เป็น

$$I_{B1} = \frac{dQ_{Te}}{dt} + \frac{dQ_{Tc}}{dt} + \frac{dQ_B}{dt} \frac{Q_B}{\tau_B} \quad (6.4)$$

และทำนองเดียวกับสมการที่ (6.2)

$$\int_0^{0.9I_C} \frac{dI_C}{I_{B1} - Q_B/\tau_B} = \int_0^{t_r} \frac{dt}{\frac{dQ_{Te}}{dI_C} + \frac{dQ_{Tc}}{dI_C} + \frac{dQ_B}{dI_C}} \quad (6.5)$$

ในการแก้สมการที่ (6.5) จะต้องหาค่าแต่ละเทอมก่อน ซึ่งสรุปได้ว่า

$$dQ_{Te}/dI_C = r_e C_{Te} = 1/\omega_e \quad (6.6)$$

$$dQ_{Tc}/dI_C = 2R_L C_{Tc} \quad (6.7)$$

$$dQ_B/dI_C = 1.2/(\alpha\omega_D) \quad (6.8)$$

เมื่อ C_{Te} คือค่าความจุไฟฟ้าที่รอยต่อเบส-อิมิตเตอร์ที่กระแสสภาวะสุดท้าย
 C_{Tc} คือค่าความจุไฟฟ้าที่รอยต่อเบส-คอลเลกเตอร์ที่แรงดันไบอัสกลับ V_{CC}

ω_b คือ base cutoff frequency

ω_e คือค่าคงตัวเวลาในอิมิตเตอร์

จากสมการ (6.6)-(6.8) จะเขียนสรุปได้เป็น

$$dQ_{Te}/dI_C + dQ_{Tc}/dI_C + dQ_B/dI_C = 1/\omega_T + 1.7R_L C_{Tc} \quad (6.9)$$

จากสมการที่ (6.5), (6.9) และ $Q_B/\tau_B = \tau_C I_C/\tau_B = I_C/h_{FE}$ จะได้ว่า

$$\tau_r = \left(\frac{1}{\omega_T} + 1.7R_L C_{Tc} \right) h_{FE} \ln \left(\frac{h_{FE} I_{B1}}{h_{FE} I_{B1} - 0.9 I_C} \right) \quad (6.10)$$

สมการที่ (6.10) จะเป็นสมการของไรส์ไทม์ และเทอมกลางขวามือ จะเรียกว่า Circuit-drive function ซึ่งเป็นส่วนหนึ่ง นอกจากค่าในเทอมวงเล็บข้างหน้า ที่จะกำหนดไรส์ไทม์

6.2.4 สตอเรจไทม์ (t_s)

เมื่อทรานซิสเตอร์ถูกขับให้อยู่ในสภาวะ "on" ด้วยกระแส I_{B1} ซึ่งเมื่อ $I_{B1} > I_C/h_{FE}$ แล้วจะทำให้รอยต่อ เบส-คอลเลคเตอร์ ได้รับไบอัสตรง คอลเลคเตอร์จะฉีดอิเล็กตรอนเข้ามาในเบส (n-p-n) และขณะเดียวกัน ก็จะมีการฉีดโฮลจากเบสออกไป ภายใต้แรงดันไบอัสเดียวกัน สำหรับทรานซิสเตอร์ซึ่งมีโครงสร้างเป็นแบบฟลานาร์ พิกัดความต้านทานในคอลเลคเตอร์มักมีค่าสูง ซึ่งจะทำให้อายุของพาหะข้างน้อย (โฮล) มีค่ามาก หรือทำให้เกิดประจุสะสมในส่วนคอลเลคเตอร์ขึ้นด้วย ดังนั้นประจุที่สะสมทั้งหมดจะเขียนได้เป็น

$$Q_x = Q_{BS} + Q_{CS} - Q_B \quad (6.11)$$

เมื่อ Q_{BS} คือ ประจุสะสมในเบส

Q_{CS} คือ ประจุสะสมในคอลเลคเตอร์

Q_B คือ ประจุในเบสในสภาวะแอกทีฟ

ในการหาค่าสตอเรจไทม์ทำได้โดยการแก้สมการของประจุ ซึ่งเป็นสมการดิฟเฟอเรนเชียล

$$I_B = \frac{Q_B}{\tau_B} + \frac{Q_{BS}}{\tau_S} + \frac{dQ_B}{dt} + \frac{dQ_{BS}}{dt} \quad (6.12)$$

ซึ่ง τ_S คือ Q_X/IB_X

และ IB_X เท่ากับ $IB1 - IB$

ซึ่งการแกสมการที่ (6.12) นั้นค่อนข้างจะยืดยาวและจะไม่กล่าวในที่นี้ ซึ่งผลที่สรุป คือ

$$t_S = \tau_S \ln \left(\frac{IB1 - IB2}{I_C/h_{FE} - IB2} \right) \quad (6.13)$$

ซึ่ง τ_S เท่ากับ $\left(\frac{0.6}{\omega_b} + \frac{\tau_{pc}}{2} \right)$

เมื่อ τ_{pc} คือ อายุของโฮลในส่วนคอลเลคเตอร์

และ ω_b เท่ากับ $(0.1\tau_{nb} \times 2\pi)/W_B^2$; W_B คือ ความกว้างของเบส

ทำนองเดียวกับ สมการที่ (6.10) เติม logarithm ในสมการ (6.13) จะเรียกว่า circuit drive function ซึ่งสโตเรจใหม่ จะขึ้นอยู่ กับ และ circuit drive function นี้

6.2.5 ฟอลล์ไทม์ (t_f)

ฟอลล์ไทม์เป็นช่วงเวลาที่กระแสคอลเลคเตอร์ลดลงเหลือ 10% ของกระแสคอลเลคเตอร์อิมิตัว ในช่วงเวลานี้ทรานซิสเตอร์ จะทำงานอยู่ในช่วงแควคัพ ประจุต่าง ๆ ที่เกิดขึ้นสภาวะไรส์ใหม่จะถูกกำจัดออกไป ดังนั้นค่าคงตัวเวลาจึงเท่ากัน ในการวิเคราะห์จะเป็นทำนองเดียวกันกับสมการที่ (6.9) ดังนั้น โดยการเลียนแบบสมการที่ (6.5) จะได้

$$\int_{I_C}^{0.1 I_C} \frac{dI_C}{IB2 - I_C/h_{FE}} = \int_0^{t_f} \frac{dt}{1/\omega_T + 1.7R_L C_{TC}} \quad (6.14)$$

ซึ่งจะได้คำตอบคือ

$$t_f = \left(\frac{1}{\omega_T} + 1.7R_L C_{TC} \right) h_{FE} \ln \left(\frac{I_C - h_{FE} IB2}{0.1 I_C - h_{FE} IB2} \right) \quad (6.15)$$

หาค่าของ $h_{FE} \ln\left(\frac{I_C - h_{FE} I_{B2}}{0.1 I_C - h_{FE} I_{B2}}\right)$ ก็คือ circuit drive function จะเห็นว่า ถ้าหาก h_{FE} มีค่ามากขึ้นก็จะทำให้ drive function มีค่ามากขึ้นหรือพอลล์โตนมีค่าเพิ่มขึ้น

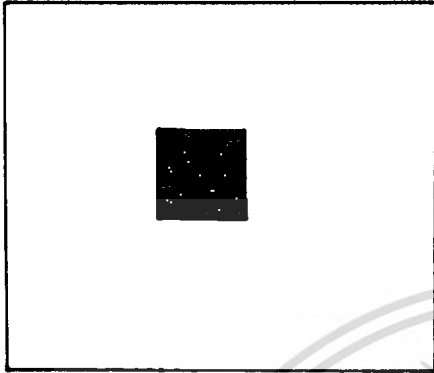
6.3 การออกแบบและการสร้าง

จากทฤษฎีซึ่งเกี่ยวกับการสวิทช์ของทรานซิสเตอร์ พบว่าไม่ว่าจะเป็น ดีเลย์ไทม์ ไรส์ไทม์ หรือ ฟอลล์ไทม์ จะเกี่ยวข้องอยู่กับค่าตัวเก็บประจุหรือรอยต่อ สำหรับไรส์ไทม์นั้นยังขึ้นอยู่กับ f_T ด้วย จึงมีข้อสรุปว่า ทรานซิสเตอร์จะมีความเร็วมากที่สุด จะต้องทำให้ค่าความจุไฟฟ้าที่รอยต่อมีค่าน้อยที่สุด การลดค่าความจุไฟฟ้าที่รอยต่อและลดความต้านทานอนุกรม ในส่วนของอิมิตเตอร์ลงจะทำให้ f_T สูงขึ้น และแรงดันอิมิตเตอร์มีค่าต่ำ สต่อแรงไทม์นั้น ขึ้นอยู่กับความถี่ที่ออฟของเบส ซึ่งจะเป็นส่วนกลับกับความกว้างของเบส และขึ้นอยู่กับอายุของพาหะข้างน้อย ในคอลเลคเตอร์ การแพร่สารเจือปนลิแกจะลดสต่อแรงไทม์ได้ แต่ผลดังกล่าวได้กล่าวไปแล้วในบทที่ 3 จึงไม่ทดลองถึงผลอันนี้

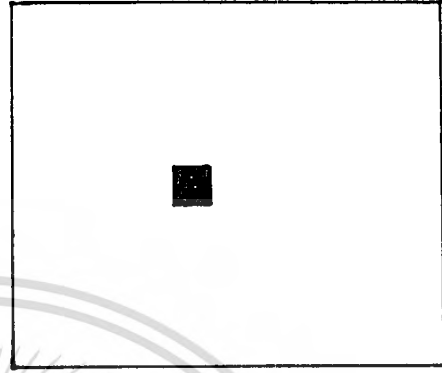
ดังนั้นในการออกแบบ เพื่อทดลองสร้างสวิทช์ทรานซิสเตอร์ ได้พยายามออกแบบให้มีพื้นที่เล็กที่สุด เท่าที่เครื่องมือในศูนย์วิจัยจะอำนวยให้ ทั้งนี้เพื่อลดค่าความจุไฟฟ้าที่รอยต่อให้น้อยที่สุดในขณะที่กระแสสูงที่สุดยังมีค่าสูงพอสมควร และเพื่อลดผลของความต้านทานอนุกรมในส่วนคอลเลคเตอร์ จึงได้ใช้แผ่นเวเฟอร์ชนิดอีพิแทกเซียลซึ่งทางศูนย์วิจัยมีขนาด 2-4 โอห์ม-ซม. อยู่มาทำการสร้าง โดยในขบวนการสร้างได้พยายามควบคุมให้ความหนาของชั้นเบสมีค่าประมาณ 1 ไมครอนและมีอัตราการขยายประมาณ 100-150 ซึ่งข้อมูลทางเรขาคณิตของสวิทช์ทรานซิสเตอร์ ต้นแบบมีดังนี้

1. พื้นที่อิมิตเตอร์	1.12×10^5 ตร.ซม
2. พื้นที่คอลเลคเตอร์	3.36×10^4 ตร.ซม
3. อัตราส่วนพื้นที่ อิมิตเตอร์/เส้นรอบวง	15/1000
4. พื้นที่ออลูมิเนียม(สำหรับต่อสาย)	4×10^{-4} ตร.ซม
5. ขนาดของโคซ์	2×2 มม. x มม.

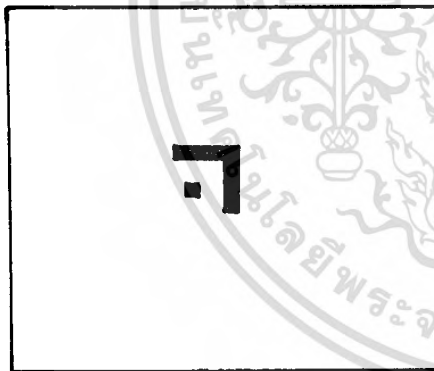
ซึ่งรูปที่ 6.2 จะแสดง mask pattern ของต้นแบบทั้ง 4 มาส์ค



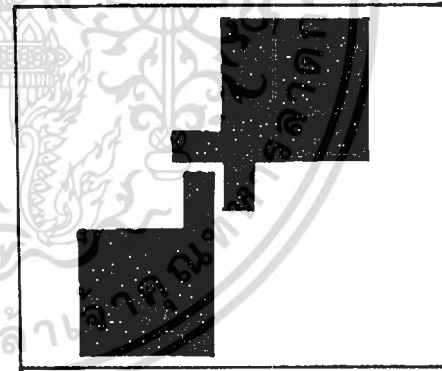
ก. แผ่นที่ 1 สำหรับเปิดช่องเพื่อแพร-
ส่วนเบส



ข. แผ่นที่ 2 สำหรับเปิดช่องเพื่อส่วน-
อมิตเตอร์



ค. แผ่นที่ 3 สำหรับเปิดช่องเพื่อทำ-
รอยสัมผัสโลหะ



ง. แผ่นที่ 4 ลวดลายโลหะอลูมิเนียม

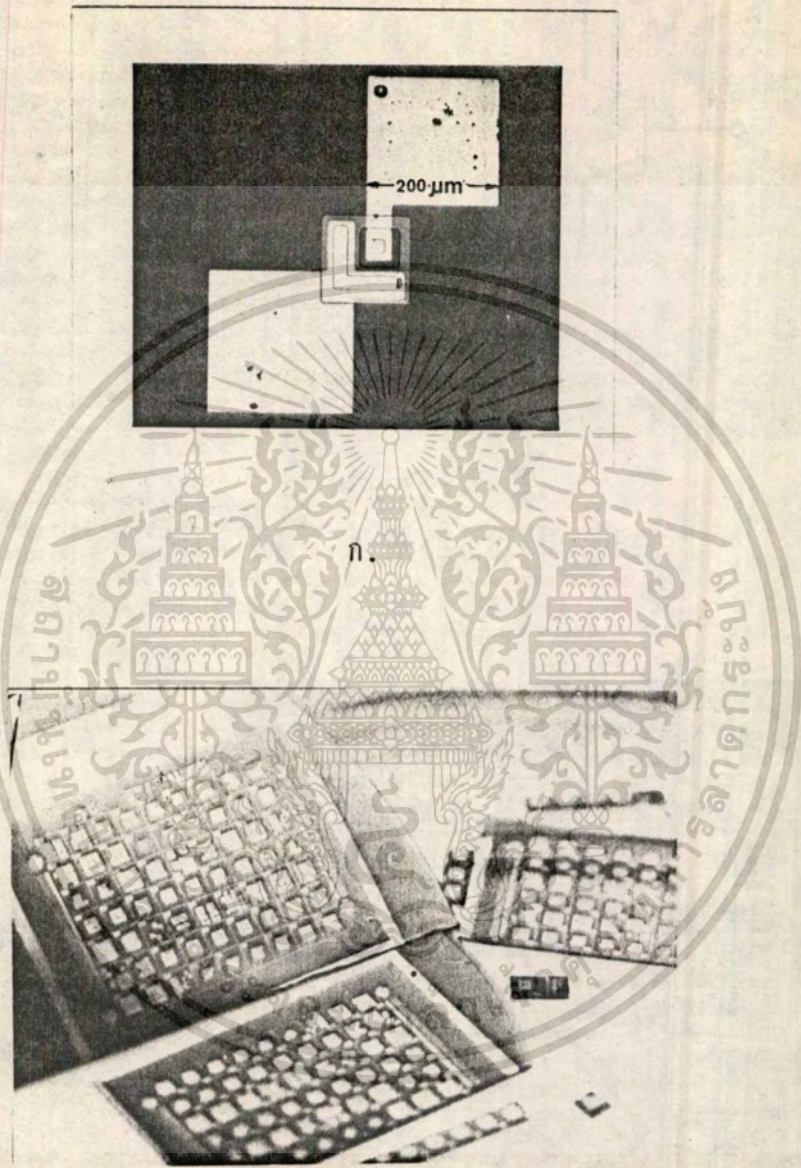
รูปที่ 6.2 ลวดลายฟิล์มกระจกกันแบบในการสร้างสวิตช์ทรานซิสเตอร์

การสร้างเริ่มจาก แผ่นสลักอิพิแทกเซียลชนิด n/n^+ หนา $<111>$ โดยชั้นที่อิพิแทกเซียล มีฟังก์ชันความต้านทาน 2-4 โอห์ม-เซนติเมตร และหนาประมาณ 3-7 ไมครอน ชั้นฐานรองมีฟังก์ชันความต้านทาน ประมาณ 0.008 โอห์ม-เซนติเมตร และหนา ประมาณ 260-300 ไมครอน ทำการแพร่เจือส่วนของเบสโดยใช้โบรอนชนิดเกรด A เป็นแหล่งจ่ายสารเจือโดยทำการแพร่สารที่อุณหภูมิ 890°C เป็นเวลานาน 30 นาที (จะได้ความต้านทานแผ่นประมาณ 200 โอห์ม/□) จากนั้นจึงทำการขี้ลึที่อุณหภูมิ 1100°C นาน 150 นาที (ซึ่งจะได้ความต้านทานแผ่นประมาณ 600 โอห์ม/□) ทำการแพร่ส่วนอิมิตเตอร์ซึ่งเป็นชนิดเอ็นโดยใช้สารละลาย POCl_3 เป็นแหล่งจ่ายสารเจือ ทำการแพร่สารที่อุณหภูมิ 980°C เป็นเวลานาน 25 นาที (จะได้ความต้านทานแผ่น ประมาณ 10 โอห์ม/□) แล้วนำไปขี้ลึที่อุณหภูมิ 925°C อีก 40 นาที จากนั้นเมื่อทำการเคลือบอลูมิเนียม และทำลวดลายเสร็จแล้ว แอนนัลที่อุณหภูมิ 500°C เป็นเวลา 10 นาที ทำการทดสอบ ดัดแยก ดัดชิปบนตัวถังแบบ TO-5 ชนิด 8 ขา แล้วทดสอบอลูมิเนียมขนาด 25 ไมครอน ทำการวัดทดสอบคุณสมบัติต่าง ๆ ต่อไป

ซึ่งรูปที่ 6.3 จะแสดงตัวสวิตช์ทรานซิสเตอร์ต้นแบบและแผ่นชิปเมื่อผ่านขั้นตอนสร้างต่าง ๆ เรียบร้อยแล้ว ส่วนรูปที่ 6.4 จะแสดงต้นแบบซึ่งเก็บบรรจุเรียบร้อยแล้ว พร้อมทั้งทำการวัดคุณสมบัติต่าง ๆ ต่อไป

6.4 การทดลองและผลการทดลอง

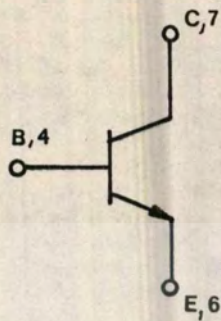
จากตัวอย่างที่สร้างและเก็บประจุเสร็จสมบูรณ์ การทดสอบครั้งแรกสุดนั้น คือ การวัดคุณสมบัติความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์ กับแรงดันคอลเลคเตอร์-อิมิตเตอร์ ซึ่งกราฟลักษณะดังกล่าว แสดงในรูปที่ 6.5 จากนั้นจึงวัดคุณสมบัติทางสแตติก ได้แก่ คุณสมบัติทางกระแสและแรงดัน ซึ่งผลดังกล่าวและเงื่อนไขการวัด แสดงในตารางที่ 6.1 ส่วนคุณสมบัติทางการขยายสัญญาณระดับต่ำบางอย่างแสดงในตารางที่ 6.2



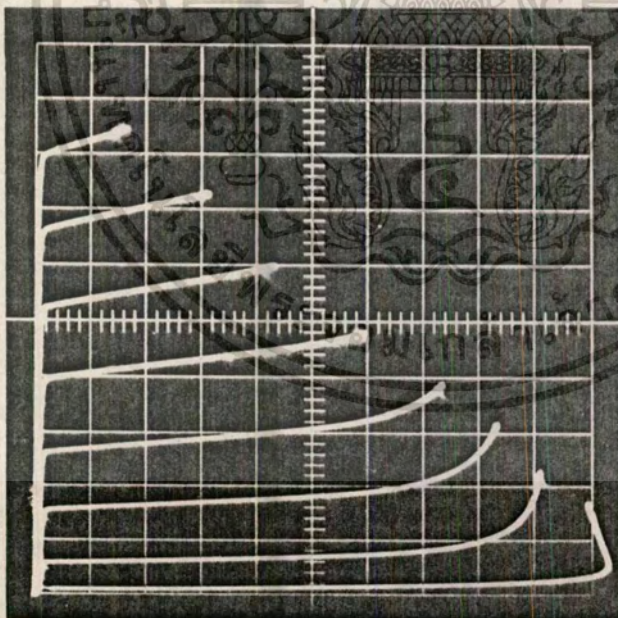
ข.

รูปที่ 6.3 ก. ลวดลายของทรานซิสเตอร์ต้นแบบ

ข. แสดงแผ่นชิปจากการสร้างซึ่งสวิตช์ทรานซิสเตอร์
ต้นแบบ รวมอยู่บนชิปนี้ด้วย



รูปที่ 6.4 ตำแหน่งขาและการเก็บบรรจุ



$V_{CE} = 2 \text{ V./div.}$

$I_C = 1 \text{ mA./div.}$

$I_B = .01 \text{ mA./step}$

รูปที่ 6.5 กราฟความสัมพันธ์ระหว่างกระแสและแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$T_A = 25^\circ\text{C}$

parameter	test condition	Value	Unit
Collector-Base breakdown Voltage	$I_E = 0, I_C = 10\ \mu\text{A}$	65	V
Collector Emitter breakdown Voltage	$I_B = 0, I_C = 10\ \mu\text{A}$	24	V
Emitter-Base breakdown voltage	$I_C = 0, I_E = 10\ \mu\text{A}$	7.8	V
Collector-Base leakage current	$I_E = 0, V_{CB} = 40\ \text{V}$	56	nA
Collector-emitter saturation current	$V_{BE} = 0, V_{CE} = 5\ \text{V}$	25	nA
Emitter Base leakage current	$I_C = 0, V_{EB} = 5\ \text{V}$	26	nA

ตารางที่ 6.1 คุณสมบัติสแตติกของทรานซิสเตอร์ต้นแบบ

 $T_A = 25^\circ\text{C}$

parameter	test condition	Value	Unit
Current gain bandwidth product (f_T)	$V_{CE} = 5\ \text{V}$ $I_C = 10\ \text{mA}$	300	MHz
output capacitance	$V_{CB} = 5\ \text{V}$		
TO -5 package (C_{ob})	$I_C = 0, f = 1\ \text{MHz}$	9	pF
input capacitance	$V_{EB} = 0.5\ \text{V}$		
TO -5 package (C_{ib})	$I_E = 0, f = 1\ \text{MHz}$	6	pF
small signal current gain	$V_{CE}=5\text{V}, I_C=10\ \text{mA}$	150	

ตารางที่ 6.2 คุณสมบัติเกี่ยวกับสัญญาณระดับต่ำของทรานซิสเตอร์ต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.4.1 คุณสมบัติระหว่างอัตราขยายกระแสและปริมาณกระแสคอลเลคเตอร์

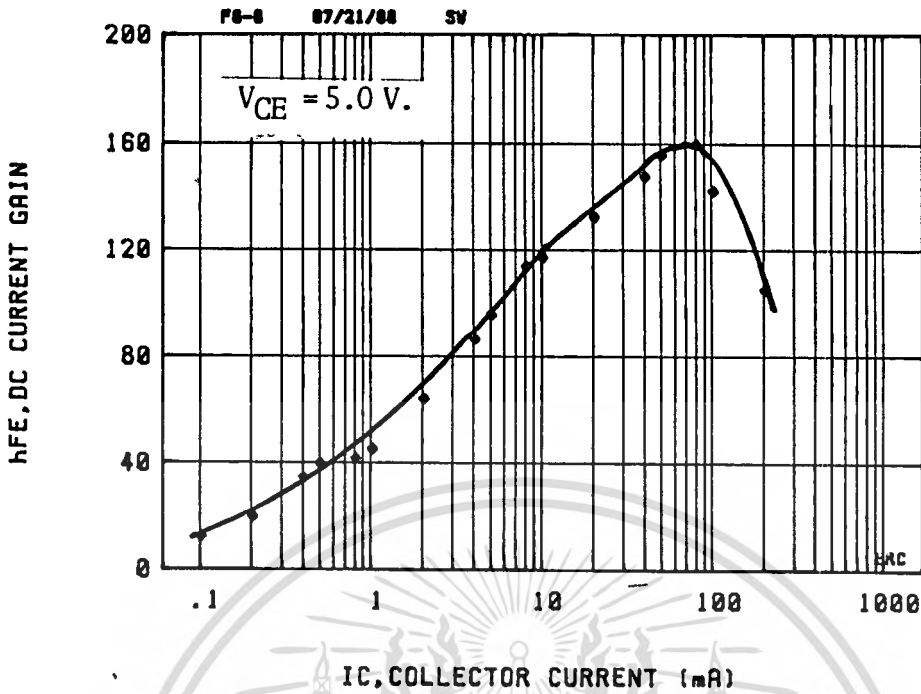
เพื่อศึกษาถึงการเปลี่ยนแปลงของอัตราขยายกระแส (h_{FE}) ในขณะที่กระแสคอลเลคเตอร์เปลี่ยนแปลงไป จึงได้ทำการวัดอัตราขยายกระแส โดยเทคนิคการใช้พัลส์ และมีเงื่อนไขให้แรงดัน คอลเลคเตอร์-อิมิตเตอร์คงที่ เท่ากับ 5.0 โวลต์ เปลี่ยนค่ากระแสคอลเลคเตอร์ ตั้งแต่ 0.1 มิลลิแอมป์ไปจนถึง 200 มิลลิแอมป์ ซึ่งกราฟความสัมพันธ์ดังกล่าว แสดงในรูปที่ 6.6

6.4.2 คุณสมบัติระหว่างแรงดันอิมิตัวและปริมาณกระแสคอลเลคเตอร์

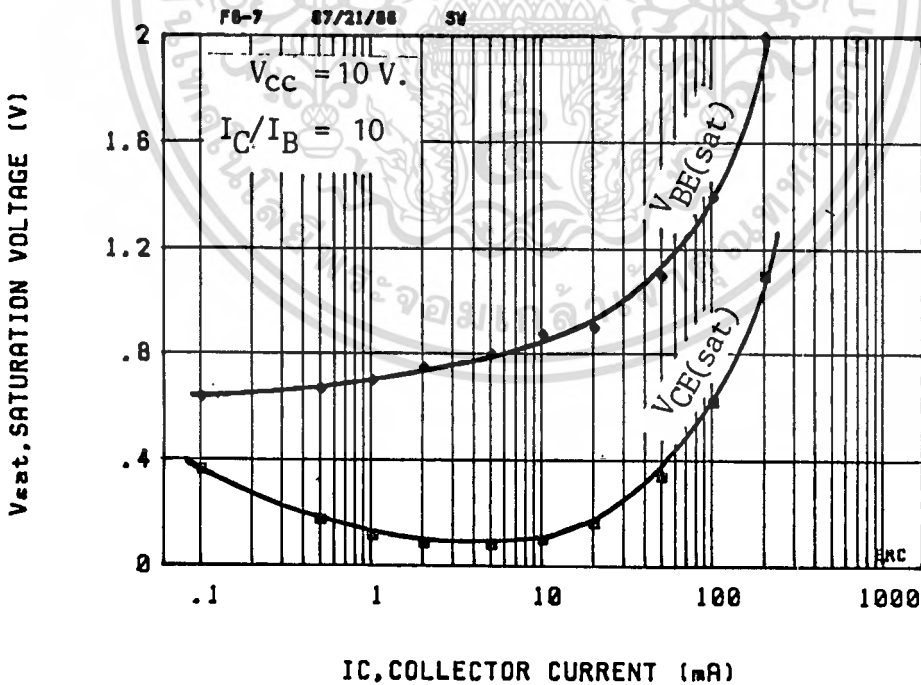
ลักษณะของสวิตช์ที่ดี ที่กล่าวแล้วก็คือ มีสภาพความต้านทานทางไฟฟ้าที่ต่ำ ในขณะที่สวิตช์ "on" สำหรับทรานซิสเตอร์ แรงดันที่ตกคร่อมสวิตช์ก็คือ แรงดันอิมิตัวคอลเลคเตอร์-อิมิตเตอร์ ซึ่งจะมีค่าเปลี่ยนแปลงไป เมื่อปริมาณกระแสคอลเลคเตอร์เปลี่ยนไป และในขณะเดียวกันแรงดันอิมิตัวเบสอิมิตเตอร์ ก็คือแรงดันที่จะต้องป้อนให้สวิตช์เพื่อให้เกิดสภาพ "on" อย่างสมบูรณ์ ในการวัดความสัมพันธ์ดังกล่าวนี้ ใช้วิธีการวัดแบบพัลส์ ตลอดช่วงของกระแสคอลเลคเตอร์จะต้องปรับให้ $I_C/I_B = 10$ ซึ่งจากกราฟในรูปที่ 6.7 จะเห็นว่า เมื่อกระแสคอลเลคเตอร์มากขึ้น จะทำให้แรงดันอิมิตัวมากขึ้นด้วย และถ้าหากต้องการแรงดันอิมิตัว คอลเลคเตอร์-อิมิตเตอร์ ต่ำกว่า 0.4 โวลต์ ก็ไม่ควรจะให้กระแสคอลเลคเตอร์มากกว่า 50 มิลลิแอมป์

6.4.3 คุณสมบัติระหว่างค่าความจุไฟฟ้าและแรงดันไบอัสกลับ

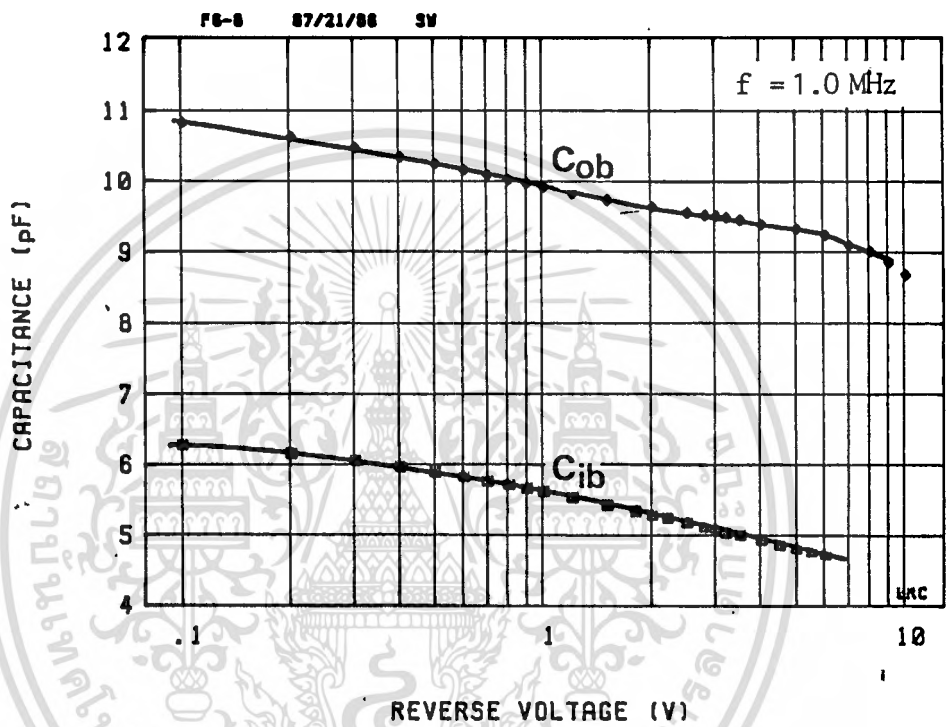
สำหรับโครงสร้างรอยต่อแบบขั้น (step junction) แล้ว การเปลี่ยนแปลงของค่าความจุไฟฟ้า จะแปรผกผันกับรากที่สองของค่าแรงดันไบอัสกลับ ศักย์สัมผัส ซึ่งค่าของความจุไฟฟ้าเหล่านี้ จะเป็นตัวที่บอกถึงการตอบสนองต่อความถี่ของไบโพลาร์ทรานซิสเตอร์ กราฟในรูปที่ 6.8 จะแสดงความสัมพันธ์ดังกล่าว ซึ่งเห็นได้ว่าภายใต้การไบอัสกลับ ตามปกติแล้วค่า C_{ob} จะสูงกว่า C_{ib} อยู่เสมอ เพราะรอยต่อคอลเลคเตอร์ จะมีพื้นที่มากกว่ารอยต่ออิมิตเตอร์ ทำนองเดียวกัน C_{ob} และ C_{ib} ก็จะมีมากกว่า C_{Tc} และ C_{Te} อยู่เล็กน้อย เพราะ C_{ob} และ C_{ib} ได้วัดเอาพาราซิติกต่าง ๆ เข้าไปด้วย ซึ่งในการทดลองนี้ได้ใช้ตัวถัง TO - 5 แบบ 8 ขา ซึ่งมีค่าพาราซิติกประมาณ 1-2 pF



รูปที่ 6.6 ความสัมพันธ์ระหว่างอัตราขยายกระแสกับปริมาณกระแสคอลเลกเตอร์



รูปที่ 6.7 ความสัมพันธ์ระหว่างแรงดันอิ่มตัวกับปริมาณกระแสคอลเลกเตอร์



รูปที่ 6.8 ความสัมพันธ์ระหว่างความจุไฟฟ้าที่รอยต่อกับแรงดันไบอัสกลับ

6.4.4 ความเร็วในการสวิตช์กับปริมาณกระแสคอลเลคเตอร์

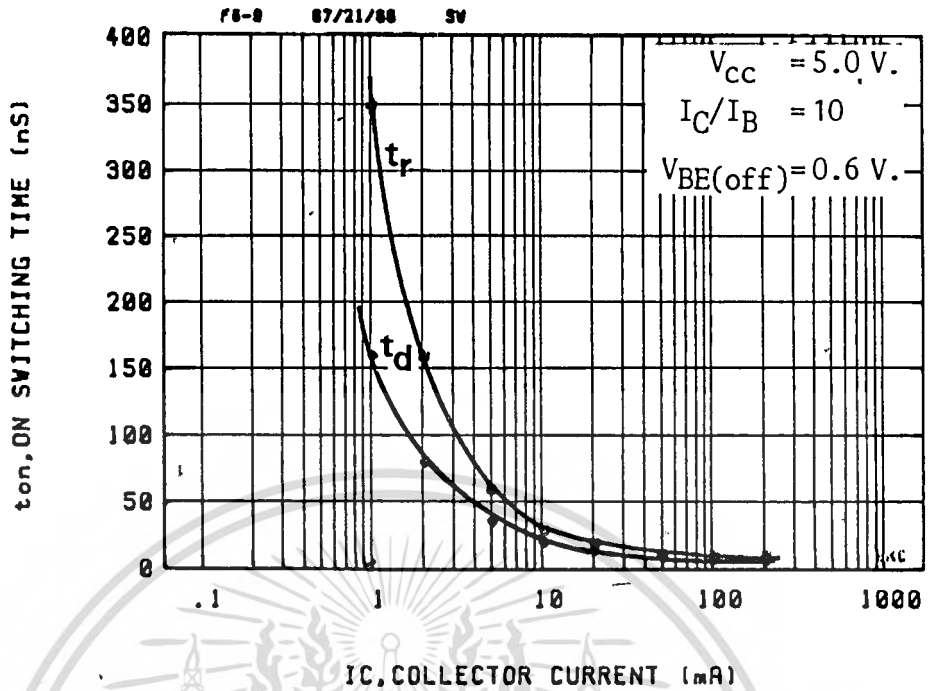
เพื่อศึกษาว่าความเร็วในการสวิตช์เปลี่ยนแปลงไปอย่างไร เมื่อกระแสคอลเลคเตอร์เปลี่ยนแปลงไป จึงได้ทำการเปลี่ยนกระแสคอลเลคเตอร์ ตั้งแต่ 1 ถึง 200 มิลลิแอมป์ ขณะที่ทำการวัดเวลาในการสวิตช์ ซึ่งได้แยกเงื่อนไขในการวัดออกเป็น 2 ส่วน คือ สำหรับการวัด คีเลย์ไทม์ และไรส์ไทม์ กับส่วนสำหรับวัดสโตเรจไทม์และฟอลล์ไทม์ ในการวัดคีเลย์ไทม์และไรส์ไทม์ กำหนดให้ $I_C/I_{B1} = 10$ และ $V_{BE(off)} = 0.6$ โวลต์ ส่วนในการวัดสโตเรจไทม์และฟอลล์ไทม์ กำหนดให้ $I_C/I_{B2} = 10$ โดยทั้ง 2 กรณี ใช้แรงดันไฟเลี้ยง V_{CC} เท่ากับ 5 โวลต์ จากกราฟผลการทดลองในรูปที่ 6.9 และ 6.10 ได้ข้อสรุปว่า เมื่อกระแสคอลเลคเตอร์เพิ่มมากขึ้น ทั้งคีเลย์ไทม์และไรส์ไทม์จะมีค่าลดลง ทานองเดียวกับฟอลล์ไทม์ ส่วนสโตเรจไทม์นั้นมีการเปลี่ยนแปลงค่อนข้างน้อย ที่กระแสคอลเลคเตอร์ต่ำ ๆ และสูง ๆ สโตเรจไทม์จะตกลงจากค่าสูงสุด (ซึ่งกระแสคอลเลคเตอร์ประมาณ 10 มิลลิแอมป์)

6.4.5 คีเลย์ไทม์เมื่อเปลี่ยน $V_{BE(off)}$ และ I_{B1}

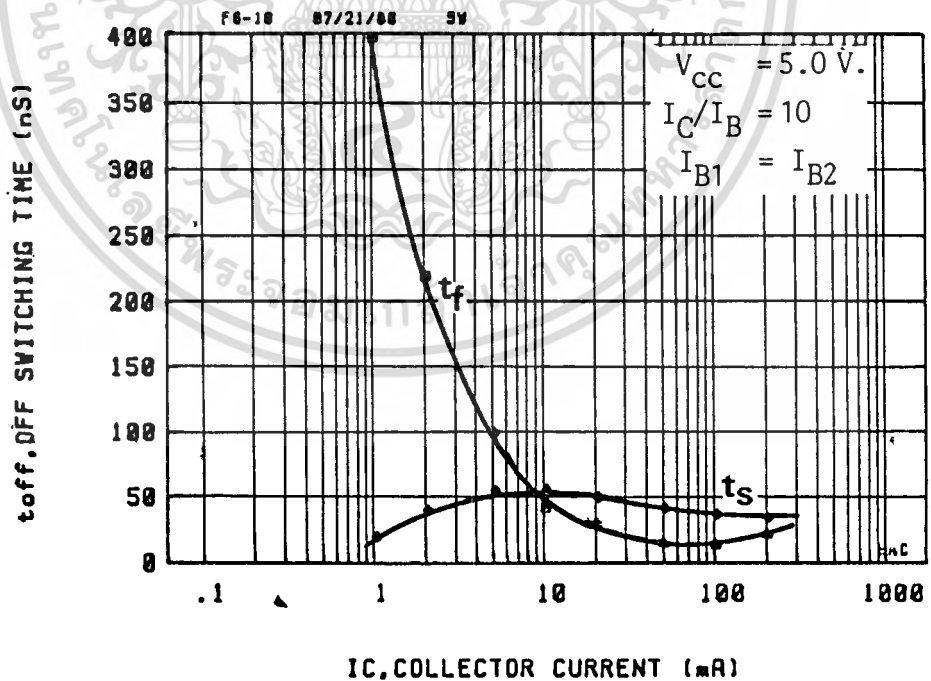
จากการศึกษาทางทฤษฎีพบว่า คีเลย์ไทม์จะขึ้นอยู่กับแรงดันไบอัสกลับ $V_{BE(off)}$ และกระแสเพิ่มขั้ว เบสสู่สภาวะ "ON" (I_{B1}) จึงได้ทำการทดลองโดยรักษาให้คีเลย์ไทม์มีค่าคงที่ต่าง ๆ เช่น 20, 10 และ 8 นาโนวินาที ในขณะที่รักษาให้กระแสคอลเลคเตอร์คงที่ เท่ากับ 10 มิลลิแอมป์ เปลี่ยนแรงดันไบอัสกลับไปพร้อม ๆ กับ วัดกระแสเบส ซึ่งความสัมพันธ์ที่ได้แสดงในรูปที่ 6.11 จะเห็นได้ว่าความสัมพันธ์นี้จะอนุโลมเป็นความสัมพันธ์แบบ เชิงเส้นได้

6.4.6 ไรส์ไทม์และกระแสเบส (I_{B1})

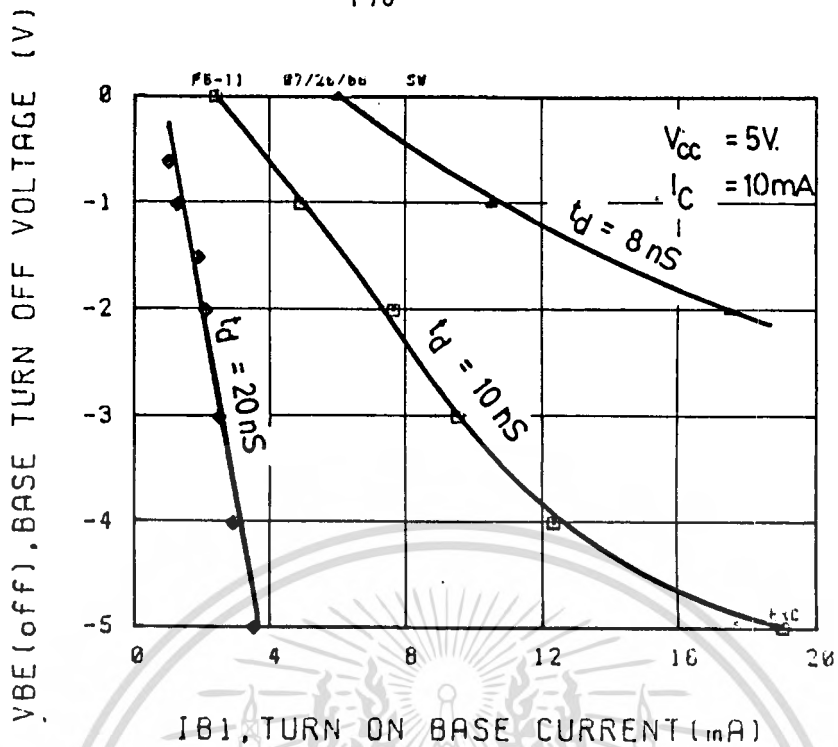
ไรส์ไทม์ เป็นช่วงเวลาที่ทรานซิสเตอร์ทำงานในช่วงแอกทีฟ ซึ่งช่วงเวลาดังกล่าวจะกำหนดจากคุณสมบัติทางเรขาคณิต (f_T และ h_{FE}) และ circuit drive function (I_C และ I_{B1}) ในการทดลองได้กำหนดให้ ไรส์ไทม์มีค่าคงที่เช่น 8, 10, 15 และ 20 นาโนวินาที เปลี่ยนกระแสคอลเลคเตอร์ และหาค่ากระแสเบส (I_{B1}) ในสภาวะที่สอดคล้องกัน ซึ่งความสัมพันธ์ระหว่างกระแสเบส (I_{B1}) กับกระแสคอลเลคเตอร์ที่ไรส์ไทม์คงที่ แสดงในรูปที่ 6.12 จะเห็นได้ว่าที่กระแสคอลเลคเตอร์ใด ๆ ถ้าหากกระแส I_{B1} เพิ่มขึ้น ไรส์ไทม์จะลดลง ถ้าหากให้ I_{B1} คงที่แล้วเพิ่มกระแสคอลเลคเตอร์ขึ้น ไรส์ไทม์ก็จะเพิ่มขึ้นเช่นกัน เพื่อแสดงผลนี้ให้ชัดเจน



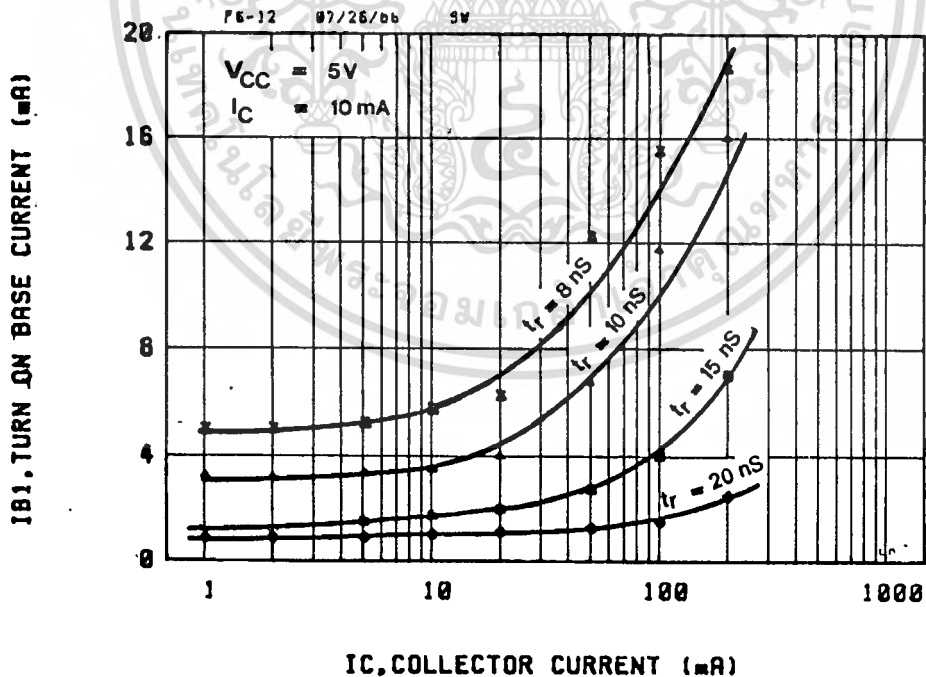
รูปที่ 6.9 ความสัมพันธ์ระหว่างไทม์ไทม์และโรสไทม์กับกระแสคอลเลกเตอร์



รูปที่ 6.10 ความสัมพันธ์ระหว่างสโตจไทม์และพอลไทม์กับกระแสคอลเลกเตอร์



รูปที่ 6.11 ความสัมพันธ์ระหว่าง $V_{BE(off)}$ กับกระแส I_{B1} เมื่อใช้โวลต์ไม้มิกาคงที่



รูปที่ 6.12 ความสัมพันธ์ระหว่างกระแสคอลเลกเตอร์กับกระแส I_{B1} เมื่อใช้โวลต์ไม้มิกาคงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จึงได้วัดโวลต์โวลต์ใหม่กับอัตราส่วนของกระแส I_C ต่อ I_{B1} และเขียนกราฟความสัมพันธ์ได้ ดังรูปที่ 6.13 จะเห็นว่าเมื่ออัตราส่วนของ I_C ต่อ I_{B1} มากขึ้น โวลต์โวลต์ใหม่ก็จะเพิ่มขึ้น

6.4.7 สโตจเรโวลต์ใหม่กับกระแสเบส I_{B1} และกระแสเบส I_{B2}

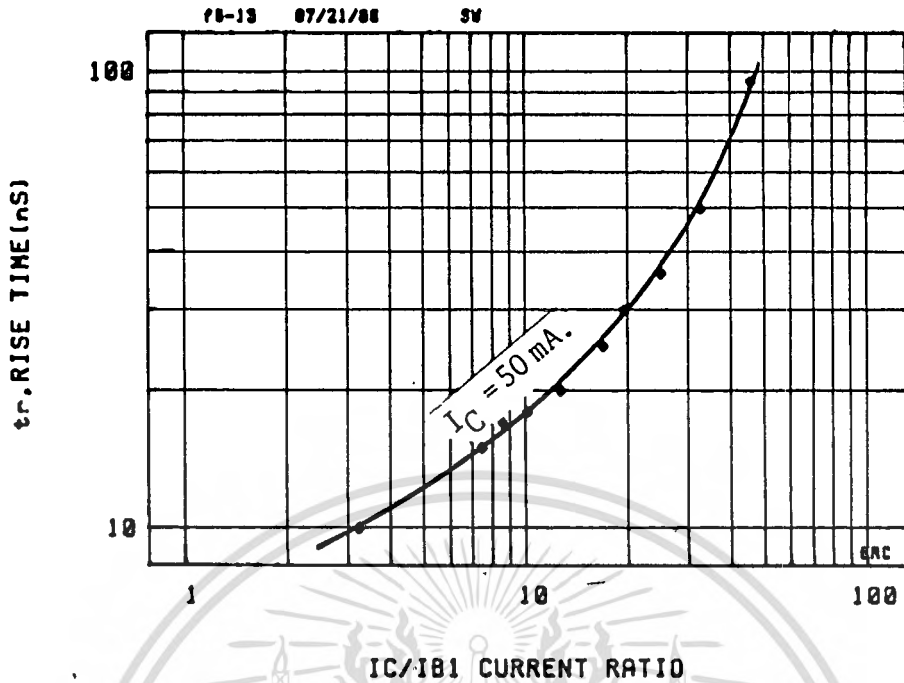
กระแสเบส I_{B1} คือกระแสเบสที่จะขับให้ทรานซิสเตอร์เข้าสู่สภาวะ "on" ส่วนกระแสเบส I_{B2} ที่ไหลออก เพื่อทำให้ทรานซิสเตอร์กลับสู่สภาวะ "off" สโตจเรโวลต์ใหม่จะเร็วหรือช้า นั้น จะขึ้นอยู่กับอัตราส่วนที่ทำให้ประจุที่สะสมนั้นหมดไปได้เร็วเพียงไร ซึ่งสโตจเรโวลต์ใหม่จะขึ้นอยู่กับ I_{B1} และ I_{B2} เพื่อศึกษาผลอันนี้ จึงได้ทดลองโดยรักษาให้ สโตจเรโวลต์ใหม่มีค่าคงที่ ในขณะที่เปลี่ยน I_{B1} และ I_{B2} ไป ผลที่ได้แสดงโดยกราฟในรูปที่ 6.14 ซึ่งจะเห็นว่าถ้าหากขับ เบสด้วยกระแสสูง (I_{B1} มีค่ามาก) จะทำให้สโตจเรโวลต์ใหม่เพิ่มขึ้น และถ้าหากลดสโตจเรโวลต์ใหม่ลง ก็จะต้องเพิ่มการดึงประจุสะสมให้มากขึ้น หรือก็คือเพิ่ม I_{B2} ให้มากขึ้น ผลการทดลองในรูปที่ 6.15 นั้น จะแสดงให้เห็นการเปลี่ยนแปลงของสโตจเรโวลต์ใหม่ กับอัตราส่วนของกระแสเบส I_{B2}/I_{B1} จะเห็นว่าถ้าหากให้กระแส I_{B2} มากกว่ากระแส I_{B1} ก็จะทำให้สโตจเรโวลต์ใหม่ลดลง

6.4.8 ฟอลล์โวลต์ใหม่กับกระแสเบส I_{B2}

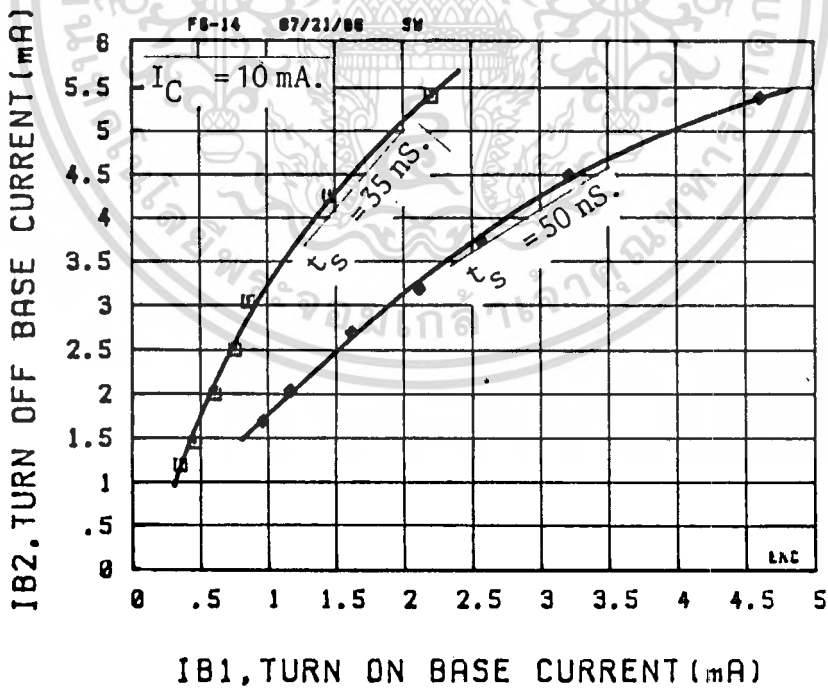
ในส่วนที่เป็น circuit drive function ของสมการแสดงค่าฟอลล์โวลต์ใหม่ จะเห็นว่ากระแสเบส I_{B2} และกระแสคอลเลคเตอร์ (I_C) จะเป็นเทอมสำคัญที่กำหนดค่าฟอลล์โวลต์ใหม่ ในการทดลองส่วนนี้ได้ทดลองเปลี่ยนอัตราส่วนของ I_C/I_{B2} ที่กระแสคอลเลคเตอร์คงที่ เท่ากับ 50 มิลลิแอมป์ โดยผลการทดลองซึ่งแสดงความสัมพันธ์ดังกล่าวแสดงในรูปที่ 6.16 จะเห็นได้ว่าถ้าอัตราส่วนของ I_C/I_{B2} มีค่าเพิ่มขึ้น ก็จะทำให้ฟอลล์โวลต์ใหม่เพิ่มขึ้น การลดฟอลล์โวลต์ใหม่สามารถที่จะทำได้โดย ให้อัตราส่วนของ I_C/I_{B2} มีค่าต่ำลง นอกเหนือจากนั้นจะต้องออกแบบให้ทรานซิสเตอร์มี f_T สูง ๆ

6.5 สรุปผลและวิจารณ์

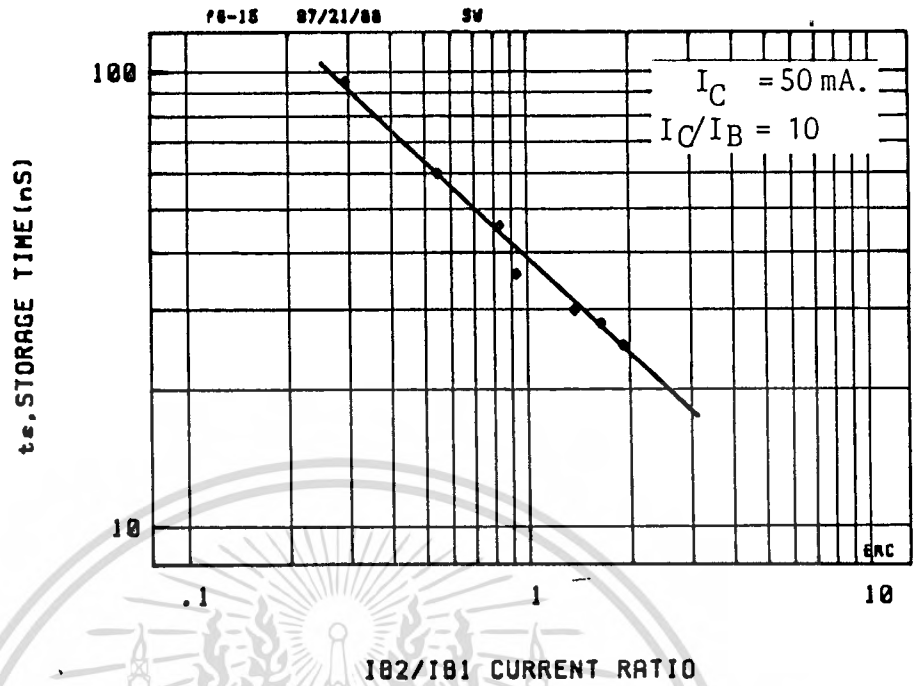
จากผลการทดสอบคุณสมบัติต่าง ๆ ของสวิตซ์ทรานซิสเตอร์ที่ออกแบบและสร้างขึ้น ปรากฏว่าให้ผลอยู่ในเกณฑ์ดี เมื่อพิจารณาจากกราฟผลการทดลองในรูปที่ 6.6, 6.7, 6.9 และ 6.10 แล้วจะเห็นว่า การใช้งานควรวัดในย่านกระแสคอลเลคเตอร์ตั้งแต่ 5 ถึง 100 มิลลิแอมป์ เพราะจะให้อัตราขยายอยู่ในระดับดี แรงดันอิมพัลส์ต่ำ และเวลาในการสวิตช์มีค่าน้อย ถ้าหาก



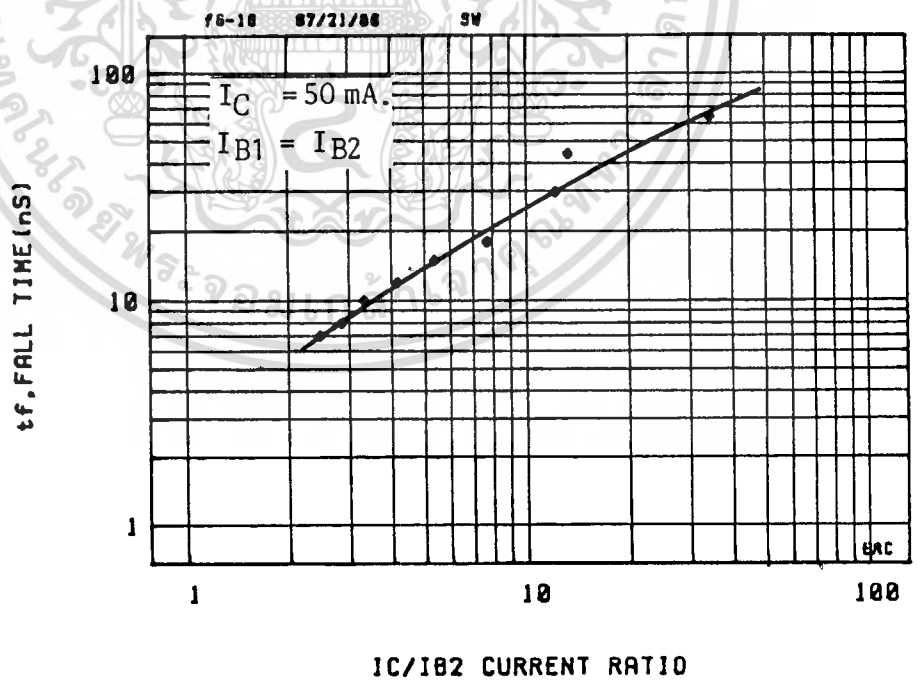
รูปที่ 6.13 ความสัมพันธ์ระหว่างไทม์กับอัตราส่วนของ I_C/I_{B1}



รูปที่ 6.14 ความสัมพันธ์ระหว่างกระแส I_{B2} กับกระแส I_{B1} เมื่อ
สตอเรจไทม์มีค่าคงที่



รูปที่ 6.15 ความสัมพันธ์ระหว่างสโตเรจไทม์กับอัตราส่วนกระแส I_{B2}/I_{B1}



รูปที่ 6.16 ความสัมพันธ์ระหว่างฟอลล์ไทม์กับอัตราส่วนกระแส I_C/I_{B2}

จะเทียบกับทรานซิสเตอร์ชนิด high speed swithing ในท้องตลาด เช่นเบอร์ 2N2396A (ดูภาคผนวก บที่ 2) จะเห็นว่าคุณสมบัติทางกระแสและแรงดันส่วนใหญ่จะใกล้เคียงกัน แต่เนื่องจากทรานซิสเตอร์ที่ออกแบบสร้างขึ้นมา มีพื้นที่เบสและอิมิตเตอร์มากกว่า ทำให้ค่าประจุไฟฟ้าที่รอยต่อมีค่ามาก การตอบสนองต่อความถี่ และความเร็วในการสวิตซ์จึงน้อยกว่า ในการปรับปรุงการสร้างความไว้อิทธิพลเชิงลบ ซึ่งมีพิทักความต้านทานที่ต่ำกว่านี้ (ในการสร้างใช้ขนาด 3 โอห์ม-ซม.) จะทำให้ลดแรงดันอิมิตเตอร์และเพิ่ม f_T ให้สูงขึ้นได้ ทั้งยังจะต้องลดพื้นที่อิมิตเตอร์ และเบสให้ต่ำลงไปอีก ซึ่งอาจจะทำได้ลำบากสำหรับเครื่องมือที่จำกัดความสามารถ อย่างไรก็ตาม ในการทดลองนี้ได้มุ่งถึงการศึกษาแนวทางในการควบคุมพารามิเตอร์ และทดลองเกี่ยวกับพฤติกรรมของทรานซิสเตอร์ ซึ่งทำงานในลักษณะสวิตซ์ อันจะเป็นแนวทางในการพัฒนาต่อไป

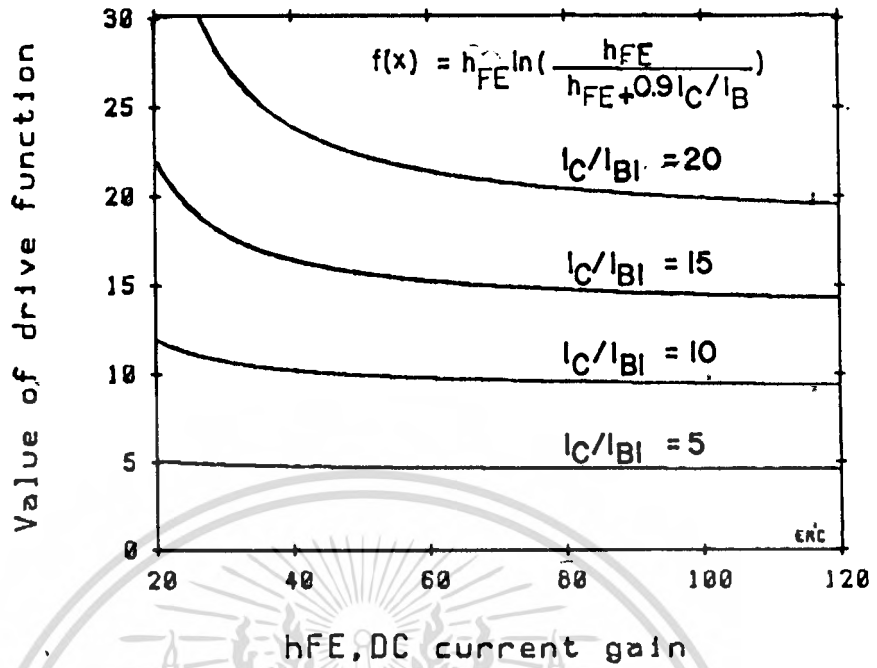
จากการวิเคราะห์ที่ผ่านมา ยังคงเป็นรูปแบบซึ่งถือว่า การทำงานของทรานซิสเตอร์ ถูกควบคุมโดยประจุในส่วนเบส สมการของดีเลย์ไทม์ ในกรณีที่ $V_{BE(off)}$ ต่ำกว่า V_{CC} มาก ๆ แล้วจะเขียนได้ว่า

$$t_d = \frac{C_{Te} V_{BE(off)}}{I_{B1}} \quad (6.16)$$

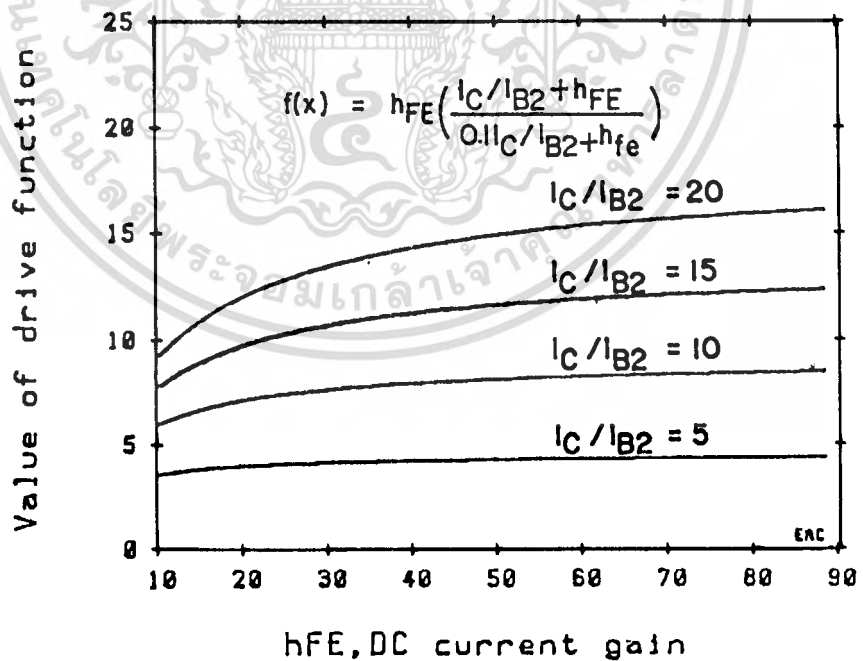
หรือ

$$V_{BE(off)} = \left(\frac{t_d}{C_{Te}} \right) I_{B1} \quad (6.17)$$

ซึ่งจากสมการที่ (6.17) ที่เวลา t_d คงที่ใด ๆ แล้ว $V_{BE(off)}$ และ I_{B1} จะมีความสัมพันธ์กันแบบเชิงเส้น ดังแสดงในผลการทดลองรูปที่ 6:11 ซึ่งในครั้งนี้นี้ C_{Te} มีค่าประมาณ 6 พิโคฟารัด จากสมการที่ (6.10) ซึ่งแสดงไรส์ไทม์นั้น เทอม $1.7 R_L C_{Te}$ นั้น จะแตกต่างกับสมการที่ (6.7) ซึ่งตัวเลข 1.7 เป็นแฟกเตอร์ซึ่งสอดคล้องในทางปฏิบัติมากกว่าจะเป็น 2 ตามทฤษฎี เทอมของ R_L นั้นเราพิจารณาเป็นเทอมของกระแสคอลเลคเตอร์ (I_C) ได้ โดยความสัมพันธ์คือ $R_L = [V_{CC} - V_{CE(sat)}] / I_C$ ซึ่งกราฟผลการทดลองในรูปที่ 6.9 จะแสดงให้เห็นว่า เมื่อกระแสคอลเลคเตอร์เพิ่มขึ้น ไรส์ไทม์จะลดลงโดยยังรักษาให้ I_C / I_B มีค่าเท่าเดิม ในแง่ที่เกี่ยวข้องกับอัตราขยายกระแส (h_{FE}) เทอมของ circuit drive function จะแสดง



รูปที่ 6.17 ค่าของ Circuit drive function (หรือ t_r / τ_R) กับ h_{FE}



รูปที่ 6.18 ค่าของ Circuit drive function (หรือ t_f / τ_F) กับ h_{FE}

ให้เห็นว่าเมื่อ h_{FE} เพิ่มขึ้น จะทำให้โรสโธมลดลง ซึ่งกราฟที่เขียนขึ้นตามทฤษฎี จะแสดงในรูปที่ 6.17 การเปลี่ยนแปลงอัตราการขยาย ส่วนของ I_C/I_{B1} จะทำให้ค่าของฟังก์ชันเปลี่ยนไปโดยไม่ให้ I_C/I_{B1} มีค่ามากขึ้น ก็จะทำให้ค่าของฟังก์ชันมากขึ้น หรือก็คือโรสโธมเพิ่มขึ้น หรือถ้าพิจารณาจากก็คือ ถือว่าเมื่อให้กระแสคอลเลคเตอร์ (I_C) คงที่ การลดกระแสเบส (I_{B1}) ลง (เพิ่มค่า I_C/I_{B1}) จะทำให้การประจุเข้าไปในเบสเป็นไปอย่างเชื่องช้า และจะต้องใช้เวลา นานขึ้นกว่าที่จะทำให้ได้กระแสคอลเลคเตอร์ถึง 90% ของระดับกระแสอิ่มตัว ก็คือโรสโธมนานขึ้น นั้นเอง

เนื่องจากกระแสเบสที่มากกว่า I_C/h_{FE} ทำให้เกิดการสะสมประจุในเบสและส่วนของคอลเลคเตอร์ เมื่อทรานซิสเตอร์สวิตช์ "off" ประจุเหล่านี้ต้องรอเวลาหนึ่งจึงรวมตัวกันหมดไป สโตเรจโธมจะเร็วหรือช้า ก็จะขึ้นอยู่กับว่าประจุเหล่านี้ถูกทำให้หายไปไฉ่เร็วเพียงใด การลดสโตเรจโธมอาจทำได้โดย การลด τ_S (คือทำให้เบสแคบ และอายุของโซลในคอลเลคเตอร์มีค่าต่ำ) หรืออาจจะลดค่าของ circuit drive function ให้ค่าต่ำลงซึ่งจากสมการที่ (6.13) จะทำได้โดยการเพิ่ม I_{B2} ให้มากขึ้น กราฟผลการทดลองในรูปที่ 6.14 และ 6.15 จะแสดงให้เห็นว่า การเพิ่ม I_{B1} จะทำให้สโตเรจโธมมากขึ้น และถ้าหากจะรักษาสโตเรจโธมเท่าเดิม ก็จะต้องเพิ่ม I_{B2} ขึ้นด้วย เมื่อพิจารณาถึงผลของ h_{FE} จากสมการที่ (6.13) จะเห็นว่าถ้าหาก h_{FE} มากขึ้น ก็จะทำให้ค่าของฟังก์ชัน หรือสโตเรจโธมเพิ่มขึ้น

เมื่อแรงดันที่เบสตกลงเป็นลบ พอลล์โธมจะเป็นเวลาที่คู่คู้ทำงานเคลื่อนที่ผ่านช่วงแอคทีฟ ในสภาวะนี้ค่าคงตัวเวลาต่าง ๆ จึงเหมือนกันกับตอนที่กล่าวถึงโรสโธม ดังนั้นในสมการของพอลล์โธม (สมการที่ 6.15) τ_F จึงเหมือนกับ τ_R จะแตกต่างกันตรง circuit drive function เท่านั้น ซึ่งค่าของฟังก์ชันจะขึ้นอยู่กับ I_{B2} เป็นสำคัญ รูปที่ 6.18 จะเป็นกราฟของฟังก์ชันที่เขียนขึ้นตามทฤษฎี เห็นได้ว่าเมื่อให้ I_{B2} ลดลง (ให้ I_C/I_{B2} มากขึ้น) จะทำให้ค่าของฟังก์ชันมากขึ้น หรือถ้าให้ h_{FE} มากขึ้น พอลล์โธมก็จะเพิ่มขึ้นเช่นกัน การทำให้ I_{B2} มากขึ้นก็จะเป็นการดึงประจุออกจากเบสได้เร็วขึ้น พอลล์โธมจึงต่ำลง ซึ่งผลการทดลองในรูปที่ 6.16 จะแสดงค่าพอลล์โธมและอัตราส่วนระหว่าง I_C/I_{B2} ให้เห็นอย่างชัดเจน

เอกสารอ้างอิง

- 1] ALVIN B. PHILLIPS, "Transistor Engineering and Introduction to Integrated Semiconductor Circuits", pp. 327-349 , McGraw-hill book Company, 1962.
- 2] J.A. COEKIN, "High-Speed Pulse Techniques", pp. 107-120, Pergamon Press, 1975.



บทที่ 7 โครงสร้างแบบวงจรรวมเบื้องต้น

7.1 บทนำ

7.2 ทรานซิสเตอร์ที่ใช้เป็นไดโอด

7.2.1 ทฤษฎีเบื้องต้น

7.2.2 การทดลองและผลการทดลอง

7.2.3 สรุป

7.3 มัลติมิเตอร์ทรานซิสเตอร์

7.3.1 โครงสร้างของมัลติมิเตอร์

7.3.2 การทดลองและผลการทดลอง

7.3.3 สรุป



บทที่ 7

โครงสร้างแบบ วงจร รวมเบื้องต้น

Basic Integrated Structure

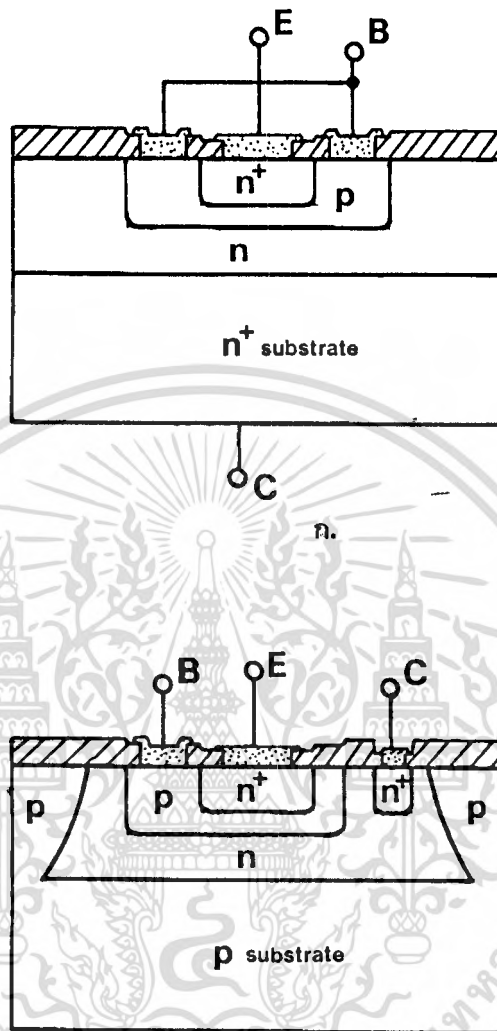
7.1 บทนำ

ด้วยเทคโนโลยีในการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำ แบบเดียวกัน ไม่ว่าจะเป็นออกซิเดชัน, การแพร่สาร, โฟโตลิโธกราฟี, การตัดแบบและสร้างมาร์ค, และขบวนการอิพิแทกเซียล อุปกรณ์ที่ซับซ้อนต่าง ๆ สามารถที่จะสร้างขึ้นได้พร้อม ๆ กัน และต่อกันในลักษณะของวงจร เป็นวงจรรขยาย หรือวงจรสวิตชิง เป็นต้น วิธีการเช่นนี้ สามารถจะลดอุปกรณ์ภายนอกอื่น ๆ และทำให้มีขนาดเล็กลงได้มากมาย ซึ่งจะเรียกกันว่าเป็นวงจรรวม (Integrated Circuit) ในสมัยแรกสุด ชิ้นส่วนวงจรรวม 1 ชิ้น ประกอบด้วยอุปกรณ์เพียง 6 ตัวเท่านั้น แต่ปัจจุบันนี้ บนพื้นที่ซิลิกอนขนาด 2 ตร.มม. สามารถที่จะบรรจุอุปกรณ์ไว้ได้ถึงมากกว่า 450,000 ชิ้น

ในลักษณะของวงจรรวมอุปกรณ์ต่าง ๆ สามารถที่จะแยกกันได้ด้วยเทคนิค ไอโซเลชัน (Isolation) เช่น การคั่นระหว่างกันด้วยส่วนของ n^+ หรือ p^+ เป็นต้น รูปที่ 7.1 จะแสดงให้เห็นโครงสร้าง ซึ่งเปรียบเทียบกับระหว่างโครงสร้างแบบทรานซิสเตอร์เดี่ยว (discrete) และโครงสร้างแบบวงจรรวม

จากรูปที่ 7.1 หากพิจารณาจากโครงสร้างแล้ว คุณสมบัติของทรานซิสเตอร์ที่ได้ แทนจะไม่มีที่แตกต่างกันเลย ในเรื่องของการทนแรงดัน และอัตราขยายกระแส ในส่วนที่แตกต่างกันจะเห็นได้ว่า ในโครงสร้างแบบรวมนั้น ซาโคลเลคเตอร์จะต่อขึ้นทางด้านบน ไม่เหมือนกับลักษณะของทรานซิสเตอร์เดี่ยว ซึ่งซาโคลเลคเตอร์จะต่อที่ฐานรอง โครงสร้างแบบวงจรรวมจึงมักมีความต้านทานอนุกรม r_{sc} ที่สูงกว่า การแก้ปัญหาวิธีหนึ่งทำได้โดยการ มีชั้นฝังซึ่งเป็นชนิด n^+ อยู่ทางด้านล่างของส่วนคอลเลคเตอร์ ซึ่งการทดลองเกี่ยวกับผลของคอลเลคเตอร์ที่สร้างขึ้นทั้ง 2 แบบนั้น ได้เสนอไปแล้วในบทที่ 2 จึงไม่ขอกล่าวซ้ำอีก

เพราะข้อจำกัดในการจัดหาแผ่นเวเฟอร์ชนิด n/p^+ ซึ่งเป็นโครงสร้างพื้นฐานของวงจรรวมนั้น ในการทดลองต่อไปนี้ ได้ใช้เวเฟอร์ชนิด n/n^+ ในการศึกษาคุณสมบัติเบื้องต้นต่าง ๆ



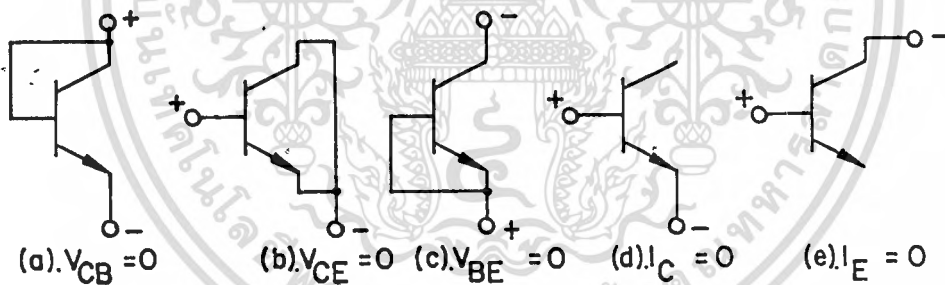
รูปที่ 7.1 โครงสร้างของทรานซิสเตอร์เดี่ยว และโครงสร้างแบบ
วงจรรวม
ก. โครงสร้างของทรานซิสเตอร์เดี่ยว
ข. โครงสร้างแบบ วงจรรวม

ของอุปกรณ์ที่จะต่อเป็นรูปแบบของวงจรรวม เช่น การต่อทรานซิสเตอร์เพื่อใช้งานในลักษณะของ ไดโอดและทรานซิสเตอร์แบบมัลติอิมิตเตอร์ เป็นต้น

7.2 ทรานซิสเตอร์ที่ใช้เป็นไดโอด

7.2.1 ทฤษฎีเบื้องต้น

ปกติแล้วในวงจรรวม ซึ่งใช้กับงานคิลิตอลนั้น จะพบว่ามีไดโอดรวมอยู่ด้วยเป็นจำนวนมาก โดยเฉพาะในวงจรรวมแบบ Diode Transistor Logic (DTL) และสำหรับในขั้นตอนการสร้างแล้ว เห็นได้ว่าไดโอดเหล่านี้ โดยอาศัยขบวนการเดียวกับการสร้างทรานซิสเตอร์ หรือก็คือการใช้รอยต่อของทรานซิสเตอร์เป็นไดโอดนั่นเอง การจะต่อแบบไหนนั้น จะขึ้นอยู่กับทางเลือกว่าต้องการคุณสมบัติในลักษณะไหน ซึ่งสำหรับตัวอุปกรณ์จริง ก็จะแตกต่างกันเฉพาะ ลวดลายอะลูมิเนียมและขั้วไฟฟ้าเท่านั้น ซึ่งการต่อทรานซิสเตอร์ เพื่อใช้งานในลักษณะของไดโอดนั้น - สามารถทำได้ 5 แบบ ดังแสดงในรูปที่ 7.2



รูปที่ 7.2 ไดโอดที่ได้จากการต่อทรานซิสเตอร์ในลักษณะต่าง ๆ

แบบแรก (a) เป็นกรณีที่ใช้ไดโอด เบส-อิมิตเตอร์ ในขณะที่รอยต่อเบส-คอลเลกเตอร์ลัดวงจร ($V_{CB} = 0$) เมื่อไดโอดได้รับไบอัสตรง กระแสส่วนใหญ่ที่ไหลก็คือ กระแสจากพาหะข้างน้อย (อิเล็กตรอน) ที่ถูกฉีดจากอิมิตเตอร์ เข้าไปยังส่วนเบสซึ่งเป็นชนิดพี ทั้งนี้เพราะอิมิตเตอร์มีความหนาแน่นของสารเจือสูงมาก ส่วนของเบสนั้น มีความหนาแน่นอย่างมาก เมื่อเทียบกับระยะทางการแพร่ของอิเล็กตรอนในเบส ประกอบกับการลัดวงจรทางเบส-คอลเลกเตอร์ ทำให้ V_{CB} เป็น 0 จึงถือได้ว่าพาหะจะไม่มีการรวมตัวในเบส การกระจายของพาหะข้างน้อยจึง เป็น

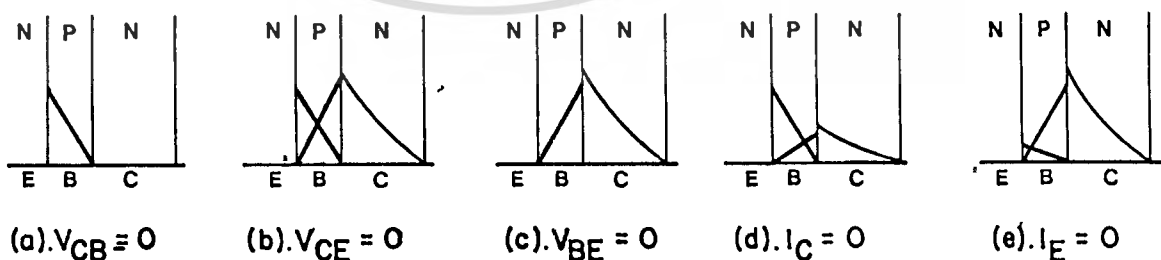
เชิงเส้น และลดลงเป็นศูนย์ที่รอยต่อ เบส-คอลเลกเตอร์พอดี (ดูรูปที่ 7.3 (a))

แบบที่ 2 ซึ่งแสดงในรูป (b) ไดโอดจากทั้ง 2 รอยต่อจะขนานกัน เพราะมีการลัดวงจรระหว่างคอลเลกเตอร์และอิมิตเตอร์ ($V_{CE} = 0$) ในกรณีนี้ ทั้งรอยต่อเบส-คอลเลกเตอร์ และรอยต่อเบส-อิมิตเตอร์ เมื่อได้รับไบอัสตรงก็จะฉีดพาหะเข้ามายังส่วนเบส แต่เนื่องจากโดยปกติแล้วส่วนคอลเลกเตอร์ มักจะมีพิกัดความต้านทานสูง ดังนั้น ปริมาณของโฮลที่ฉีดมาจากส่วนเบสจึงมีค่ามาก กระแสที่ผ่านรอยต่อนี้ ซึ่งประกอบมาจากพาหะทั้ง 2 ชนิด และการกระจายของพาหะนั้น สามารถจะแสดงได้ ดังรูปที่ 7.3 (b)

การต่อในแบบที่ 3 (รูปที่ 7.2 (c)) จะใช้รอยต่อเบส-คอลเลกเตอร์ ในขณะที่ลัดวงจรระหว่างเบส-อิมิตเตอร์ ($V_{BE} = 0$) ในกรณีเช่นนี้ การกระจายของพาหะในเบสก็คือ ส่วนหนึ่งของการต่อแบบที่ 2 (ดูรูปที่ 7.3 (c) ประกอบ)

แบบที่ 4 ในรูปที่ 7.2 (d) จะใช้เฉพาะเบส-อิมิตเตอร์ไดโอด ส่วนคอลเลกเตอร์นั้นปล่อยให้ลอย ($I_C = 0$) เนื่องจากพาหะที่ฉีดมาจากอิมิตเตอร์ ในสภาวะไบอัสตรง จึงทำให้รอยต่อเบส-คอลเลกเตอร์ ได้รับไบอัสตรงเล็กน้อยด้วย ซึ่งกระแสเนื่องจากการแพร่ก็จะมีปริมาณที่พอๆ กับกระแสดริฟท์ เนื่องจากพาหะบางส่วนจากอิมิตเตอร์ จึงให้กระแสคอลเลกเตอร์รวมเป็นศูนย์

และแบบที่ 5 ซึ่งแสดงในรูปที่ 7.2 (e) นั้น ใช้เฉพาะเบส-คอลเลกเตอร์ไดโอด ส่วนของอิมิตเตอร์จะปล่อยให้ลอย ($I_E = 0$) การอธิบายก็สามารถจะทำได้ เช่นเดียวกับกรณีที่ 4 ส่วนการกระจายของประจุพาหะนั้น แสดงได้ดังรูปที่ 7.3 (e)



รูปที่ 7.3 การกระจายของพาหะข้างน้อยในเบสของไดโอดในลักษณะต่าง ๆ

เมื่อพิจารณาถึงแรงดันพังทะลายของไดโอด ที่ไคจากการต่อทรานซิสเตอร์ ในลักษณะต่าง ๆ ปกติจะถือว่า ทั้งรอยต่อเบส-อิมิตเตอร์ และเบส-คอลเลกเตอร์ เป็นรอยต่อแบบขั้น (step junction) การไบอัสกลับจะทำให้ช่วงปลอดพาหะ ขยายตัวออกทั้ง 2 ด้าน และแรงดันพังทะลายก็คือ แรงดันอะวาลันซ์ ซึ่งจะขึ้นอยู่กับปริมาณความหนาแน่นของสารเจือ จากรูปที่ 7.2 ไดโอดที่ไคจากการต่อในแบบ (a), (b) และ (d) การพังทะลายก็ขึ้นอยู่กับแรงดันอะวาลันซ์ของรอยต่อเบส-อิมิตเตอร์ ถ้าหากเบสมีความหนาแน่นอะตอมสารเจือประมาณ 2×10^{17} อะตอม/ลบ.ซม. แล้ว จากกราฟความสัมพันธ์ระหว่างความหนาแน่นอะตอมสารเจือ กับแรงดันพังทะลายอะวาลันซ์ ในรูปที่ 1.2 (ดูที่ 1) แล้ว จะได้ว่าแรงดันพังทะลาย V_{EBO} มีค่าประมาณ 8 - 9 โวลต์ แต่ในการวัดจริง ๆ มักจะต่ำกว่านี้เล็กน้อย เนื่องจากกว่าในการสร้างนั้น ส่วนของเบสจะล้อมรอบส่วนของอิมิตเตอร์ และความหนาแน่นของอะตอมสารเจือในเบส ส่วนบน ๆ มักจะมีค่ามากกว่าส่วนล่างลงไป ไดโอดในรูป (b) นั้น ไดโอดจากทั้ง 2 รอยต่อจะขนานกัน การพังทะลายถือว่า จะเนื่องมาจากรอยต่อ เบส-อิมิตเตอร์ เพราะคอลเลกเตอร์นั้น มีความหนาแน่นของสารเจือต่ำ

ในกรณีอื่น ๆ เป็นไดโอดที่ต่อในแบบ (c) และ (e) การพังทะลายจะเนื่องมาจากรอยต่อเบส-คอลเลกเตอร์ ซึ่งปกติจะอยู่ในช่วง 40-60 โวลต์ และอาจจะต่ำลงมาถึง 30 โวลต์ ถ้าหากความไม่แน่นอนของความหนาแน่นสารเจือ ในชั้นอีพิตอกเซียลมีมาก แต่ในกรณีที่ทรานซิสเตอร์มีส่วนเบสแคบมาก ๆ แล้ว การพังทะลายจะเกิดจากการพัลส์ทรูได้ ซึ่งจะเห็นว่า ในกรณีของการพัลส์ทรูไดโอดแบบ (e) จะมีแรงดันพังทะลายสูงกว่าไดโอดแบบ (c) อยู่ V_{PT} โวลต์ ซึ่ง

$$V_{CBO} = V_{PT} + V_{EBO}$$

ทั้งนี้เพราะโครงสร้างซึ่ง $V_{BE} = 0$ นั้น แรงดันพังทะลาย V_{CBO} ก็จะเท่ากับแรงดันพัลส์ทรู (V_{PT}) หรือก็คือ การวัดแรงดันพัลส์ทรูสามารถทำได้ เมื่อลัดวงจรเบสและอิมิตเตอร์

7.2.2 การทดลองและผลการทดลอง

ในการทดลอง เพื่อศึกษาถึงคุณสมบัติต่าง ๆ ของไดโอด ซึ่งได้จากการต่อทรานซิสเตอร์ ในลักษณะต่าง ๆ นี้ ได้ทดลองโดยใช้ทรานซิสเตอร์ที่สร้างจาก $n/p^+ n$ อีพิตอกเซียล ซึ่งชั้นอีพิตอกเซียล มีพิกัดความต้านทานประมาณ 3 โอห์ม-ซม. พื้นที่รอยต่อเบส-คอลเลคเตอร์ เท่ากับ 2.5×10^{-3} ตร.ซม. พื้นที่รอยต่อเบส-อิมิตเตอร์ เท่ากับ 7.0×10^{-4} ตร.ซม. ความลึกรอยต่อเบส-คอลเลคเตอร์ ประมาณ 2.5 ไมโครเมตร และความกว้างของเบสประมาณ 1 ไมโครเมตร โดยได้ทำการวัดคุณสมบัติต่าง ๆ ดังต่อไปนี้

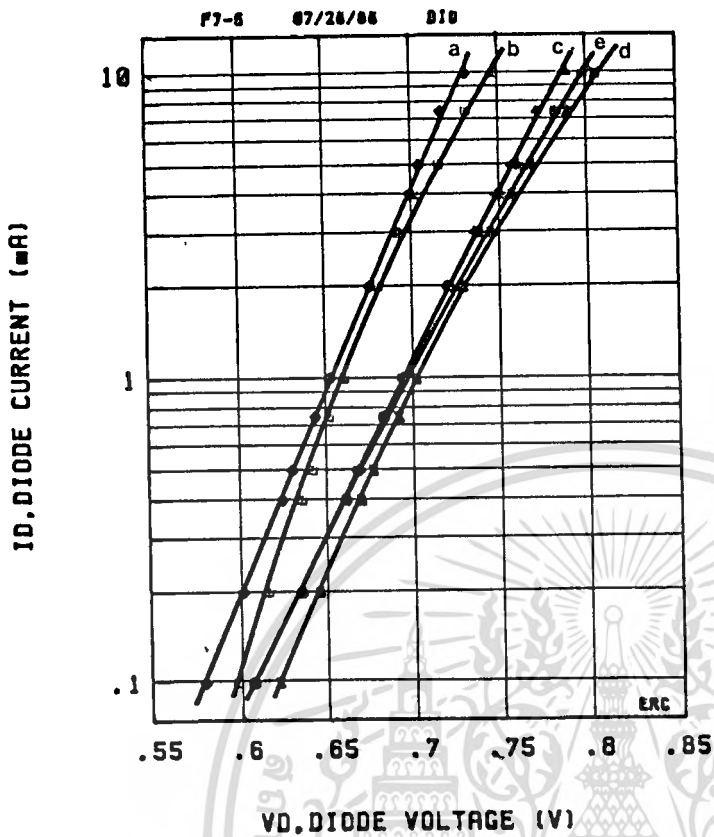
ก.) วัดแรงดันพังทะลาย โดยการอ่านค่าจากเครื่องแสดงกราฟ คุณสมบัติ (curve tracer) ซึ่งได้ผลการทดลองดังแสดง ในตารางรูปที่ 7.4 เห็นได้ว่ามีเพียง 2 แบบเท่านั้นคือ แบบ (c) และ (e) ที่จะให้แรงดันพังทะลายมีค่าสูง และมีค่าประมาณ V_{CBO} ของทรานซิสเตอร์ ส่วนไดโอดในแบบ (a), (b) และ (d)

	ไดโอด				
	(a)	(b)	(c)	(d)	(e)
	$V_{CB} = 0$	$V_{CE} = 0$	$V_{BE} = 0$	$I_C = 0$	$I_E = 0$
แรงดันพังทะลาย (โวลต์)	7.8	7.8	58	7.8	58

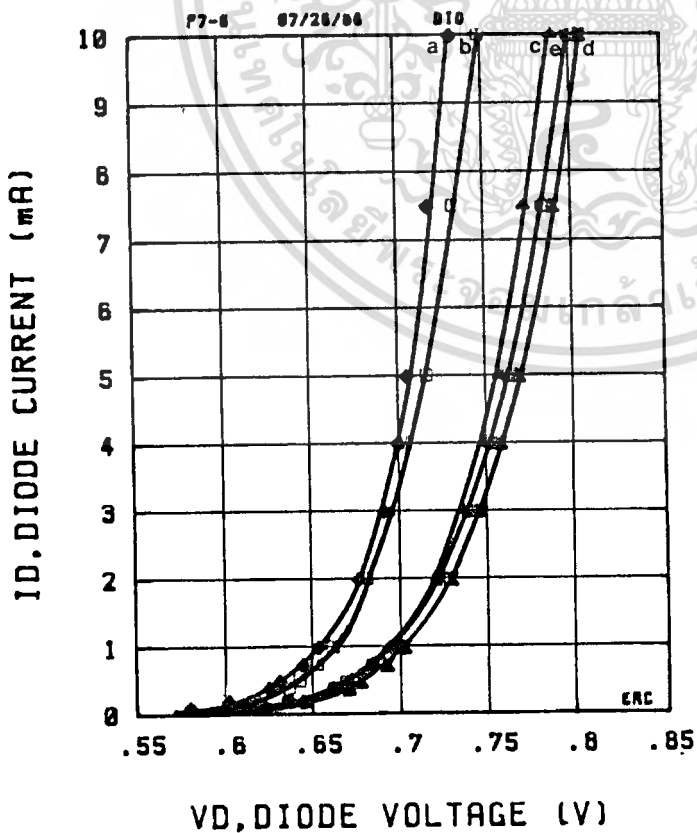
รูปที่ 7.4 ตารางแสดงค่าแรงดันพังทะลายของไดโอดแบบต่าง ๆ

จะมีแรงดันพังทะลายที่ต่ำ และมีค่าประมาณ V_{EBO}

ข.) ทำการวัดความสัมพันธ์ระหว่าง กระแสและแรงดัน ในขณะไบอัสตรง ในช่วงกระแสตั้งแต่ 0.1-10 มิลลิแอมป์ เปรียบเทียบกันระหว่างไดโอดแบบต่าง ๆ ซึ่งผลการทดลองแสดงโดยกราฟในรูปที่ 7.5 จากรูปจะเห็นว่า ในขณะที่กระแสต่ำ ๆ นั้น ลักษณะของแรงดันตกคร่อมจะแยกกันไม่ค่อยชัดเจนนัก แต่เมื่อกระแสสูงขึ้น เช่นที่ 10 มิลลิแอมป์ จะเห็นได้ว่าแรงดันตกคร่อมของการต่อไดโอดแบบ (a) นั้นต่ำที่สุด ในขณะที่การต่อแบบ (d) จะมีแรงดันตกคร่อมสูง



รูปที่ 7.5 ความสัมพันธ์ระหว่าง
กระแสและแรงดันของไดโอดแบบ
ต่าง ๆ ขณะได้รับไบอัสตรง



รูปที่ 7.6 ความสัมพันธ์ในรูปที่
7.5 เมื่อเขียนบนสเกลเชิงเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สุดท้าย การต่อแบบ (e), แบบ (b) และแบบ (c) รองลงมาเป็นลำดับ

เมื่อนำข้อมูลเดียวกันกับรูปที่ 7.5 ไปเขียนบนสเกลเชิงเส้น สำหรับไดโอดแบบ (a) จะได้แรงดันนำกระแสประมาณ 0.62 โวลต์ จะทำให้ความต้านทานของส่วนเบสได้เป็น

$$\begin{aligned} r_B &= \frac{0.732 - 0.62}{10 \times 10^{-3}} \\ &= 11.2 \text{ โอห์ม} \end{aligned}$$

ในขณะเดียวกัน การที่แรงดันตกคร่อมไดโอดแบบ (a) มากที่สุดนั้น (0.806 โวลต์) สามารถอธิบายได้ว่า เนื่องจากคอลเลคเตอร์ปล่อยลอย และไบอัสตรงทางเบส-อิมิตเตอร์นั้น รอยต่อคอลเลคเตอร์ จะได้รับการไบอัสตรงอยู่เล็กน้อย แรงดันไบอัสจะต้องมีค่าสูง เพื่อที่จะทำให้กระแสไหลไปได้ หรือระดับของการฉีดของพาหะจะต้องสูงขึ้น เพื่อชดเชยกับพาหะข้างน้อยจากคอลเลคเตอร์

การต่อในแบบ (c) และ (e) จะมีแรงดันตกคร่อมใกล้เคียงกัน และสูงกว่าแบบ (a) ทั้งนี้ เนื่องจากผลของความต้านทานอนุกรม ในคอลเลคเตอร์ ซึ่งจะขึ้นอยู่กับพิกัดความต้านทานในคอลเลคเตอร์ และพื้นที่หน้าตัดของทางผ่านกระแส และสำหรับแบบ (e) นั้นจะมีแรงดันตกคร่อมสูงกว่าแบบ (c) เล็กน้อย เนื่องจากว่า รอยต่อเบสอิมิตเตอร์จะได้รับไบอัสตรงด้วย

เมื่อพิจารณาถึงการต่อในแบบ (b) จะเห็นว่าแรงดันตกคร่อมไดโอด จะต่ำที่สุดในบรรดาการต่อแบบ (b), (c) และ (e) เพราะทั้ง 2 รอยต่อจะได้รับการไบอัสตรงพร้อม กัน ทำให้ r_{SC} นานกับ r_B

ดังนั้น เพื่อลดผลของความต้านทาน ในวงจรการออกแบบ เพื่อให้ r_B ต่ำนั้น จะต้องลดความต้านทานผิว (R_{BB}) ในเบสลง โดยการแพร่ให้ความหนาแน่นสารเจือสูงขึ้น หรือเพื่อจะลดให้ r_{SC} ต่ำ ๆ นั้น จะต้องลดพิกัดความต้านทานของส่วนคอลเลคเตอร์ลง หรือเพิ่มความหนาของชั้นอิพิตhekเซียลให้มากขึ้น แต่ประการหลังจะต้องพิจารณาถึง ผลแอบแฝงอย่างอื่น ๆ เช่นการเพิ่มความหนาแน่นสารเจือ จะทำให้ค่าความจุไฟฟ้าต่อพื้นที่มากขึ้น หรือ การเพิ่มความหนาชั้นอิพิตhekเซียล จะต้องพิจารณาถึง การแพร่ส่วนแยกที่ต้องใช้เวลานานขึ้น (เพราะโครงสร้างของวงจรรวมวงรี ๆ ชั้นฐานรองจะต้องเป็นชนิด P)

ค.) ทำการวัดสโตแรงแม่ของไดโอดแบบต่าง ๆ โดยทำการวัดที่กระแสขณะไบอัสตรง มีค่าเท่ากับกระแส เนื่องจากการไบอัสกลับ คือ 1 มิลลิแอมป์ ($I_F = I_R = 1 \text{ mA}$) ซึ่งค่าที่ได้ แสดงดังตารางรูปที่ 7.7

diode	reverse recovery time	
	t_{dr}	(ns)
(a) $V_{CB} = 0$	75	
(b) $V_{CE} = 0$	720	
(c) $V_{BE} = 0$	600	
(d) $I_C = 0$	500	
(e) $I_E = 0$	650	

รูปที่ 7.7 ตารางแสดงค่าเวลาเนื่องจากการสะสมประจุของไดโอดแบบต่าง ๆ

ผลการทดลองนี้ แสดงให้เห็นว่าไดโอดแบบ (a) มีความเร็วสูงสุด เนื่องจากการลัดวงจรระหว่างเบส-คอลเลคเตอร์ ทำให้ไม่มีการสะสมประจุที่คอลเลคเตอร์เลย ส่วนไดโอดแบบ (d) นั้น คอลเลคเตอร์ปล่อยลอย ก็จะมีความเร็วใกล้เคียงกับแบบ (c) ซึ่งมี $V_{BE} = 0$ ในขณะที่ไดโอดแบบ (e) ซึ่งใช้รอยต่อคอลเลคเตอร์อย่างเดียวนั้น ก็จะมีความเร็วที่ต่ำกว่าแบบ (c) เล็กน้อย ส่วนไดโอดแบบ (b) นั้นก็จะมีความเร็วต่ำสุด เพราะทั้งรอยต่อเบส-อิมิตเตอร์ และเบสคอลเลคเตอร์ขนานกัน อนึ่ง เมื่อพื้นที่ใหญ่ขึ้นก็จะมีเวลา ในการสะสมประจุที่นานขึ้น อย่างไรก็ตาม แนวโน้มของเวลาจะเป็นเช่นเดิม

7.2.3 สรุป

ในขบวนการสร้างวงจรรวม สามารถที่จะสร้างไดโอด ซึ่งมีโครงสร้างมาจากทรานซิสเตอร์ได้หลายลักษณะ ซึ่งแต่ละลักษณะก็จะมีคุณสมบัติที่แตกต่างกัน โดยสรุป 3 ลักษณะดังนี้

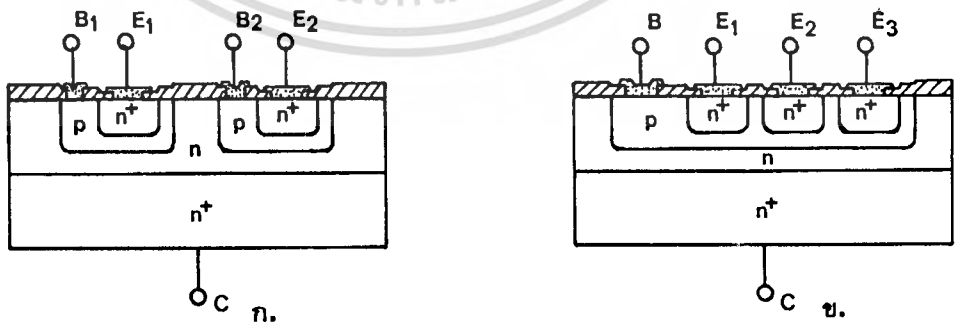
1. $V_{CB} = 0$ แรงดันพังทะลายต่ำ, ความเร็วสูง
2. $V_{CE} = 0, I_C = 0$ แรงดันพังทะลายต่ำ, ความเร็วต่ำ
3. $V_{BE} = 0, I_E = 0$ แรงดันพังทะลายสูง, ความเร็วต่ำ

ในการใช้แรงงานจริง ๆ แล้ว ผู้ออกแบบการสร้างวงจรรวมจะต้องคำนึงถึง ค่าของอุปกรณ์ตัวอื่น ๆ ควณกันไปด้วย เช่น ค่าของตัวต้านทานที่สร้างขึ้นพร้อมกับการแพร่สารเจือในส่วนเบส, ค่าความจุไฟฟ้าที่รอยต่อ เนื่องจากความหนาแน่นสารเจือ และพื้นที่หน้าตัดตลอดจนอัตราการขยายกระแสของทรานซิสเตอร์

7.3 มัลติอิมิตเตอร์ทรานซิสเตอร์

7.3.1 โครงสร้างของมัลติอิมิตเตอร์

ในช่วงที่มีการใช้งาน DTL (diode Transistor logic) วงจร DTL ซึ่งมีหลายอินพุต ก็จะประกอบด้วยไดโอดหลาย ๆ ตัว ต่อมาเมื่อมีการพัฒนาเป็น TTL (Transistor-Transistor logic) มัลติอิมิตเตอร์ทรานซิสเตอร์ จึงได้รับการออกแบบและใช้งาน ความจริงแล้วในแนวทางประเภท เช่น DCTL (Direct coupled transistor logic) จะมีการใช้มัลติอิมิตเตอร์อีกประเภทหนึ่งคือ ชนิดที่เบสแยก ากกันด้วย ซึ่งโครงสร้างของมัลติอิมิตเตอร์ทรานซิสเตอร์ทั้ง 2 แบบนี้ ได้แสดงไว้ในรูปที่ 7.8



รูปที่ 7.8 มัลติอิมิตเตอร์ทรานซิสเตอร์ ก.) เบสแยก ข.) เบสรวม

บทนี้จะกล่าวถึงการทดลองออกแบบและสร้าง มัลติอิมิตเตอร์ทรานซิสเตอร์ซึ่งเป็นโครงสร้างที่อิมิตเตอร์สร้างบนเบสส่วนเดียวกัน พร้อมทั้งวัดคุณสมบัติต่าง ๆ ในตอนสุดท้ายจะได้นำทรานซิสเตอร์ที่สร้างขึ้นนี้ มาประยุกต์ในวงจรใช้งานเป็นเกทพื้นฐานบางชนิด ซึ่งข้อมูลเหล่านี้จะเป็นแนวทางในการออกแบบและพัฒนา เพื่อสร้างบนเวเฟอร์ชนิด n/p^+ ในโอกาสต่อไป

7.3.2 การทดลองและผลการทดลอง

มัลติอิมิตเตอร์ที่ออกแบบขึ้นนี้มีพื้นที่ส่วนของเบสเท่ากับ 3.06×10^{-3} ตร.ซม. อิมิตเตอร์ทั้ง 4 ส่วน จะสร้างซ้อนกันลงบนพื้นที่ของเบส แต่ละส่วนจะมีพื้นที่เท่ากับ 2×10^{-4} ตร.ซม. ซึ่งภาพถ่ายของทรานซิสเตอร์ต้นแบบ และขนาดทางแสดงได้ดังรูปที่ 7.9

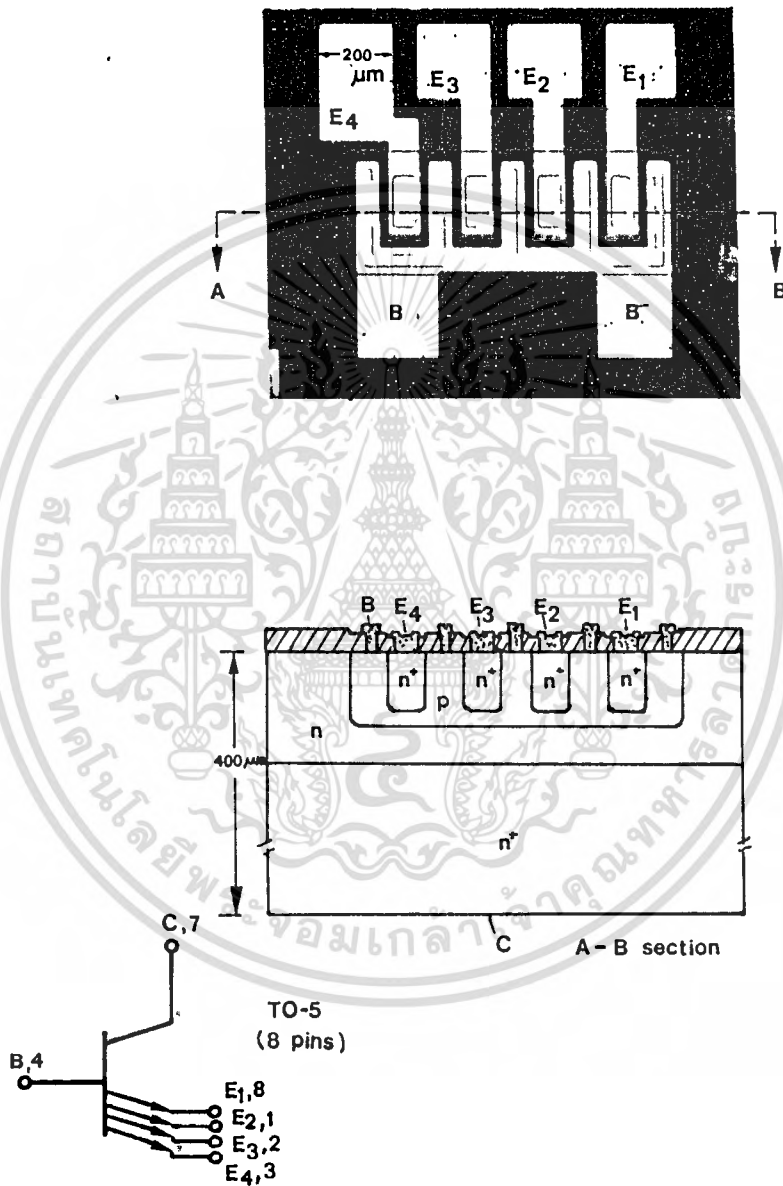
ในขั้นตอนการสร้างเริ่มแรก เวเฟอร์ซิลิกอนอีพิแทกเซียลชนิด n/p^+ ซึ่งชั้นอีพิแทกเซียลหนา 3-7 ไมครอน พิกัดความต้านทาน 2-4 โอห์ม-ซม. ระบุ <111> ขึ้นฐานรองหนา 260-300 ไมครอน และมีพิกัดความต้านทาน 0.008 โอห์ม-ซม. แพร่เจือส่วเบสโดยใช้แหล่งจ่ายสารเจือคือ โบรอนไนไตรด์ ให้ความต้านทานแผ่นประมาณ 600 โอห์ม และความลึกรอยต่อคอลเลคเตอร์ ประมาณ 2.5 ไมครอน การแพร่เจือส่วอิมิตเตอร์ใช้สารละลายของฟอสฟอรัส-ออกซีคลอไรด์เป็นแหล่งจ่ายสารเจือ ซึ่งความต้านทานแผ่นจะมีค่าประมาณ 10 โอห์ม/□ และได้ความลึกรอยต่ออิมิตเตอร์เท่ากับ 1.6 ไมครอน พื้นที่โคชิ 2 มม. $\times$ 2 มม. ทำการเก็บบรรจุในถ้วยถังแบบ TO-5 ชนิด 8 ขา

- คุณสมบัติ เกี่ยวกับแรงดันพังทะลายและกราฟคุณสมบัติ

ในการทดสอบคุณสมบัติทางไฟฟ้าเบื้องต้น และดูความสัมพันธ์กันระหว่างแต่ละอิมิตเตอร์ จึงได้วัดแรงดันพังทะลายของรอยต่อต่าง ๆ ซึ่งผลที่ได้แสดงในตารางรูปที่ 7.10 ส่วนกราฟแสดงความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์ และแรงดันคอลเลคเตอร์อิมิตเตอร์ ซึ่งถ่ายจาก curve tracer นั้นแสดงในรูปที่ 7.11 a)-d) ผลการทดลองจากรูปที่ 7.10 และ 7.11 จะแสดงให้เห็นว่า ทรานซิสเตอร์จากอิมิตเตอร์แต่ละตัว จะมีคุณสมบัติที่ใกล้เคียงกันมาก เพราะลักษณะของอิมิตเตอร์แต่ละตัวเหมือนกัน

- อัตราการขยายกระแสกับกระแสคอลเลคเตอร์

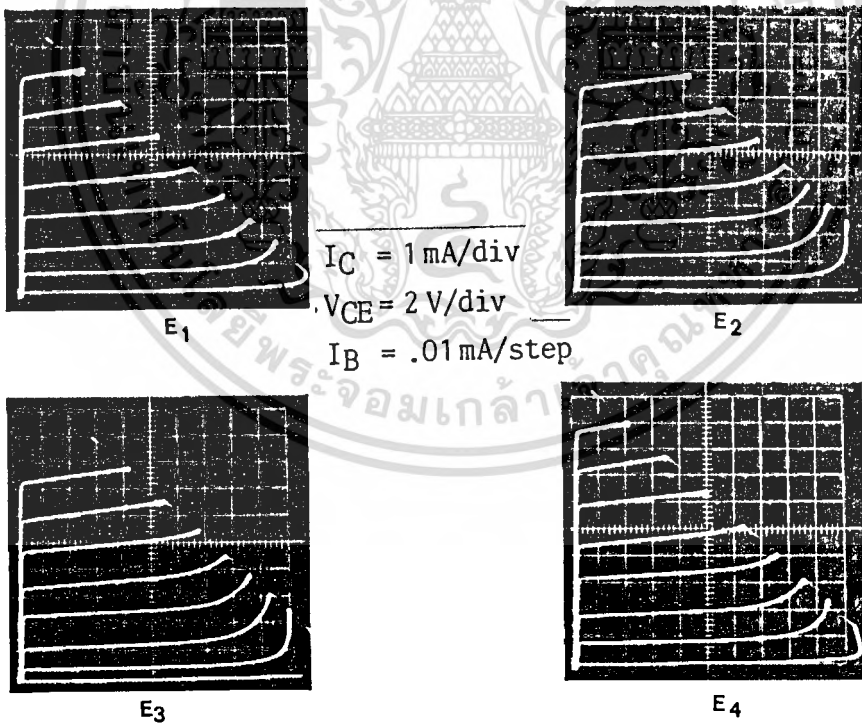
กราฟแสดงความสัมพันธ์ระหว่าง อัตราการขยายกระแส (h_{FE}) กับกระแสคอล -



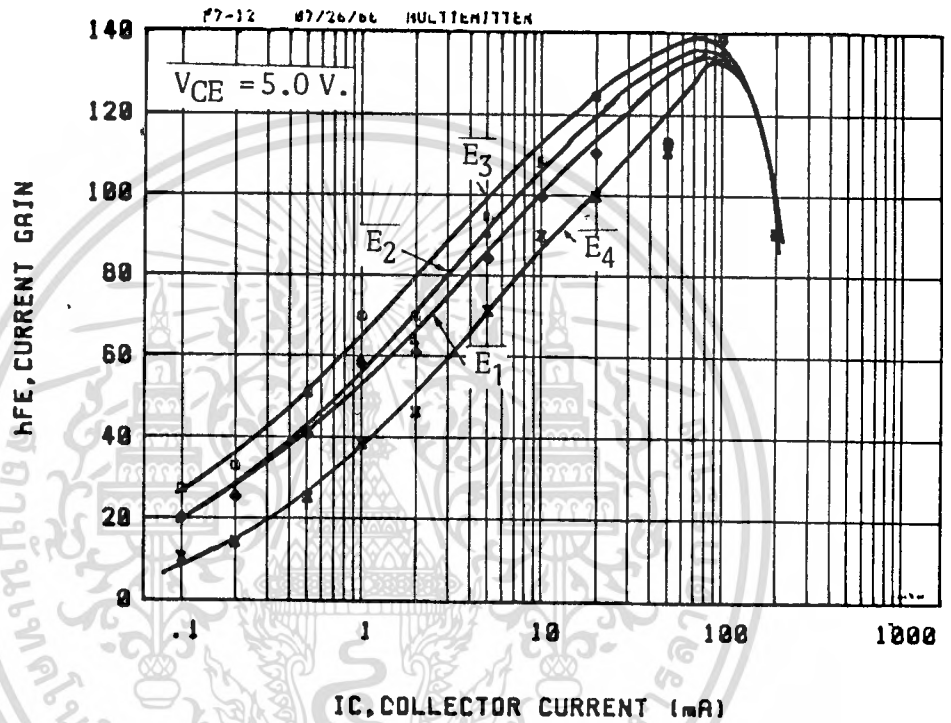
รูปที่ 7.9 มัลติอิมิตเตอร์ทรานซิสเตอร์ต้นแบบในการทดลอง

parameter	E ₁	E ₂	E ₃	E ₄	UNIT
Collector-Base Breakdown voltage					
V _{CB0} ; I _E = 0, I _C = 10 μ A.		30.5			V
Collector-Emitter Breakdown voltage, V _{CE0} ; I _B = 0, I _C = 10 μ A	17	17.5	17	17.2	V
Emitter-Base Breakdown Voltage					
V _{EB0} ; I _C = 0, I _E = 10 μ A	7.8	7.8	7.9	7.8	V

รูปที่ 7.10 ตารางแสดงแรงดันพังทะลายของรอยต่อต่าง ๆ



รูปที่ 7.11 คุณสมบัติ กระแสและแรงดันของอิมิตเตอร์แต่ละตัว



รูปที่ 7.12 ความสัมพันธ์ระหว่างอัตราขยายกระแสกับกระแสคอลเลคเตอร์

เลตเตอร์ ในช่วง 1-100 มิลลิแอมป์ แสดงดังในรูปที่ 7.12 ซึ่งจากกราฟจะเห็นได้ว่าอิมิตเตอร์แต่ละตัวจะให้คุณสมบัติซึ่งไม่แตกต่างกันมากนัก ในช่วงกระแสคอลเลตเตอร์ต่ำกว่า 20 มิลลิแอมป์ h_{FE} จะแตกต่างกันประมาณ 20-30 เมื่อกระแสสูงขึ้น h_{FE} ก็จะใกล้เคียงกัน และจะลดลงเมื่อกระแสคอลเลตเตอร์มีค่ามากกว่า 100 มิลลิแอมป์ ทั้งนี้ เนื่องจากเกิดการฉีดพาหะในระดับสูงขึ้น (high level injection) ในช่วงที่กระแสคอลเลตเตอร์มีค่าต่ำ ๆ และค่อย ๆ เพิ่มขึ้นนั้น h_{FE} ก็จะค่อย ๆ สูงขึ้นด้วย ซึ่งลักษณะเช่นนี้แสดงให้เห็นว่า มีการรวมตัวที่ผิวและในเนื้อสารของกระแสเบสคอนข้างสูง อาจ เนื่องจาก พื้นที่ของเบสคอนข้างจะมาก และความสะอาดที่ผิวหน้าที่ไม่ดีพอ

- อัตราการขยายกระแสเอซีและความถี่

เพื่อต้องการทราบถึงขอบเขตการตอบสนองทางความถี่ ของมัลติอิมิตเตอร์ที่สร้างขึ้น จึงได้ทดลองวัด h_{fe} (short circuit current gain) ของอิมิตเตอร์แต่ละตัว โดยทำการวัดที่ $V_{CE} = 5.0$ โวลต์ และ $I_C = 5$ มิลลิแอมป์ (วิธีการวัดดูภาคผนวก บทที่ 1 หัวข้อที่ 1.2) ซึ่งกราฟความสัมพันธ์ที่ได้แสดงในรูปที่ 7.13 และจากกราฟจะสรุปได้ดังนี้

	Emitter				unit
	E ₁	E ₂	E ₃	E ₄	
Beta cutoff frequency (f_β)	1.23	1.14	1.22	1.18	MHz
current gain bandwidth product, f_T	38	34	37	36	MHz

รูปที่ 7.13 ขั้วจำกัดทางความถี่ ของอิมิตเตอร์แต่ละตัว

จะเห็นได้ว่าทรานซิสเตอร์ที่สร้างได้นี้ f_T ยังคงมีค่าต่ำมาก ทั้งนี้เนื่องจากพื้นที่ที่ใหญ่จึงทำให้ค่าความจุไฟฟ้าที่รอยต่อมีค่ามาก

- แรงดันอิมิตเตอร์คอลเลตเตอร์-อิมิตเตอร์

ในการใช้งานมัลติอิมิตเตอร์ทรานซิสเตอร์ เป็นอินพุทของ ที่ที่แอสแตล NAND นั้น

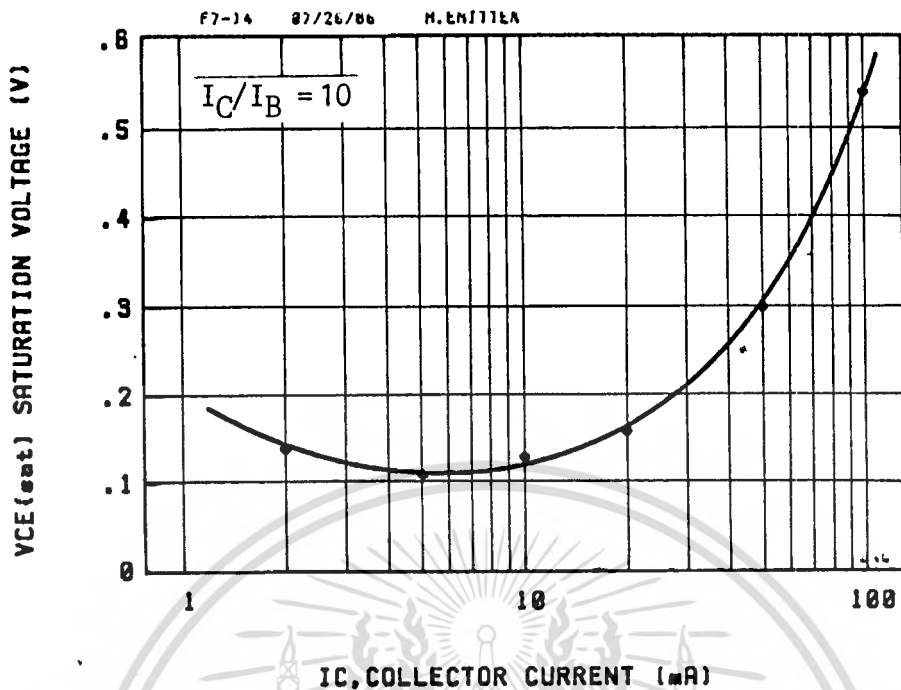
แรงดันเริ่มเปลี่ยนสถานะ (threshold voltage) จะขึ้นอยู่กับแรงดันอิมิตัว คอลเลคเตอร์-อิมิตเตอร์ ของอินพุททรานซิสเตอร์ด้วย [3] ในหัวข้อของการทดลองนี้ จึงได้ทำการวัดแรงดันอิมิตัวของทรานซิสเตอร์ที่สร้างขึ้น ซึ่งผลที่ได้แสดงในรูป 7.14 จะเห็นได้ว่าขณะที่กระแสคอลเลคเตอร์ต่ำกว่า 10 มิลลิแอมป์ นั้น แรงดันอิมิตัวจะต่ำกว่า 0.15 โวลต์ และจะมีค่าประมาณ 0.5 โวลต์ ที่กระแสคอลเลคเตอร์ ประมาณ 100 มิลลิแอมป์

- คุณสมบัติทางความเร็วในการสวิตช์

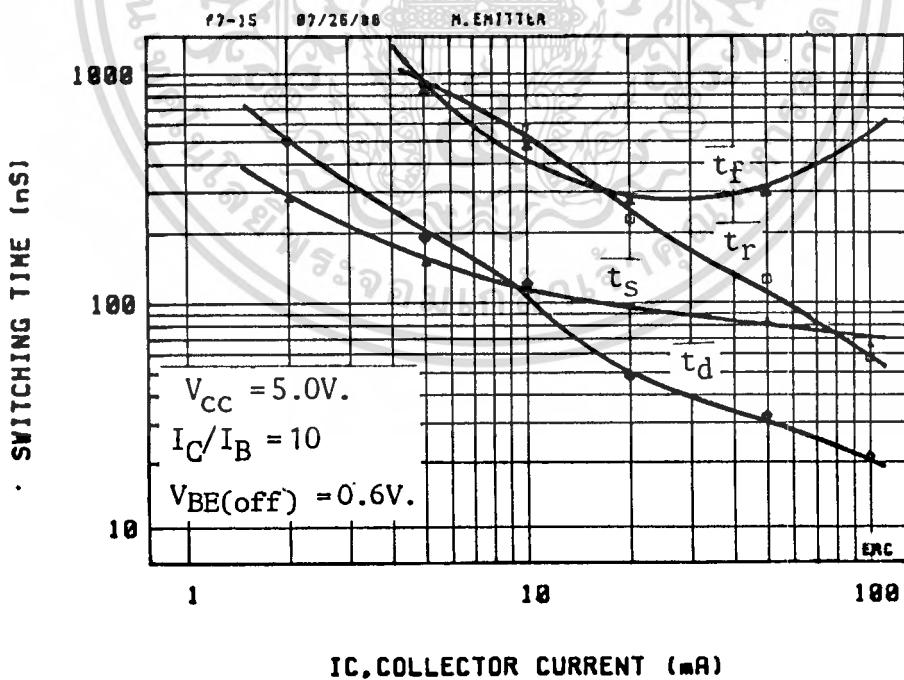
ในการทดสอบเพื่อหาความเร็วในการสวิตช์ ของทรานซิสเตอร์ที่สร้างขึ้น จึงได้ทำการวัดเวลาต่าง ๆ คือ ดีเลย์ไทม์, ไรส์ไทม์, สตอเรจไทม์และฟอลไทม์ โดยเวลาเงื่อนไขในการวัดคือ แรงดันไฟเลี้ยง เท่ากับ 10.0 โวลต์ อัตราส่วนของกระแสคอลเลคเตอร์ ต่อกระแสเบสเท่ากับ 10 ความกว้างของพัลส์ เท่ากับ 4 ไมโครวินาที และเกทไทม์ไชเกิ้ล เท่ากับ 2 เพอร์เซนต์ ทำการวัดในช่วงกระแสคอลเลคเตอร์ เท่ากับ 2-100 มิลลิแอมป์ ทั้ง 4 อิมิตเตอร์ ได้ค่าที่ใกล้เคียงกันมาก จากผลการทดลองในรูปที่ 7.15 ซึ่งแสดงเพียงอิมิตเตอร์เดียว นั้น จะเห็นว่าเวลาในการสวิตช์ ยังมีค่าสูงอยู่มาก ทั้งนี้ เนื่องจากต้นแบบที่ออกแบบทดลองสร้างในครั้งแรกนี้ ยังมีขนาดใหญ่เกินไป

- ทรีทีแอล NAND เกท

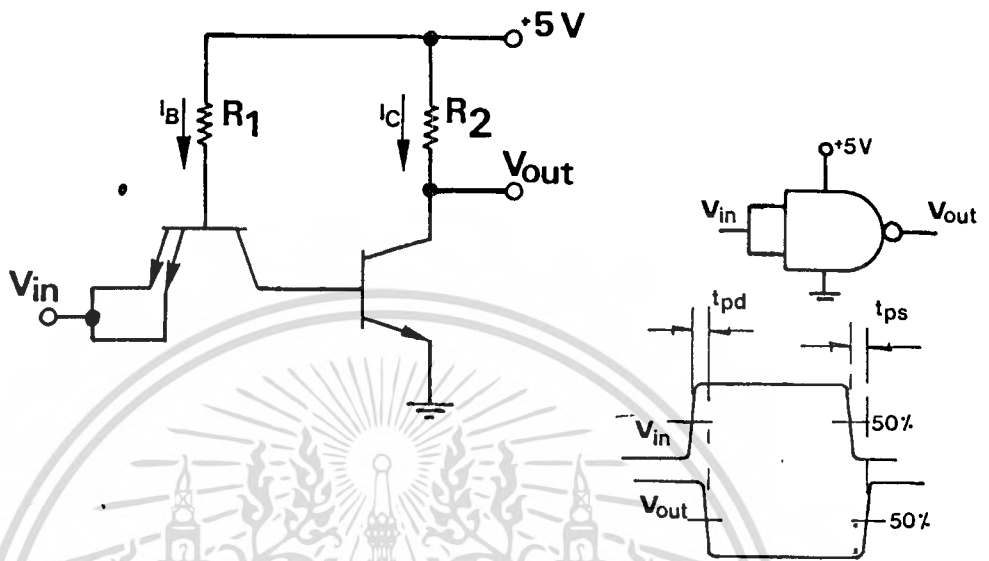
เพื่อเป็นแนวทางในการใช้งาน ทรานซิสเตอร์ประเภทนี้ จึงได้ทดลองนำมาต่อเป็น NAND เกท อย่างภายนอก ซึ่งแสดงในรูปที่ 7.16 ก. ทำการวัดเวลาหน่วง (propagation delay time, t_{pd}) และเวลาสะสม (propagation storage time, t_{ps}) ในขณะเปลี่ยนแปลงกระแสเอาต์พุต ในช่วง 0.045-45 มิลลิแอมป์ ปรากฏว่า เวลาสะสมจะเพิ่มขึ้นอย่างมาก ในขณะที่ลดกระแสลง ซึ่งผลการทดลองอันนี้ได้แสดงในรูปที่ 7.16 ข. อย่างไรก็ตาม การสูญเสียในเกทก็ลดลงด้วยเมื่อกระแสลดลง โดยเฉพาะในเกทประเภท Low power TTL จะต้องออกแบบให้ค่าต้านทานในวงจรมีค่าสูง เพื่อกระแสจะไหลช้า แต่ความเร็วของเกทประเภทนี้จะต่ำกว่าทรีทีแอลธรรมดา ขณะเดียวกัน เมื่อทดลองถึงความสัมพันธ์ระหว่างแรงดันอินพุท และแรงดันเอาต์พุต (transfer characteristics) โดยครั้งแรกกำหนดให้ R_1 มีค่าคงที่ เท่ากับ 10 K ซึ่งจะทำให้กระแสผ่าน R_1 ในขณะเอาต์พุตสถานะสูง (high), I_{BH} คือ



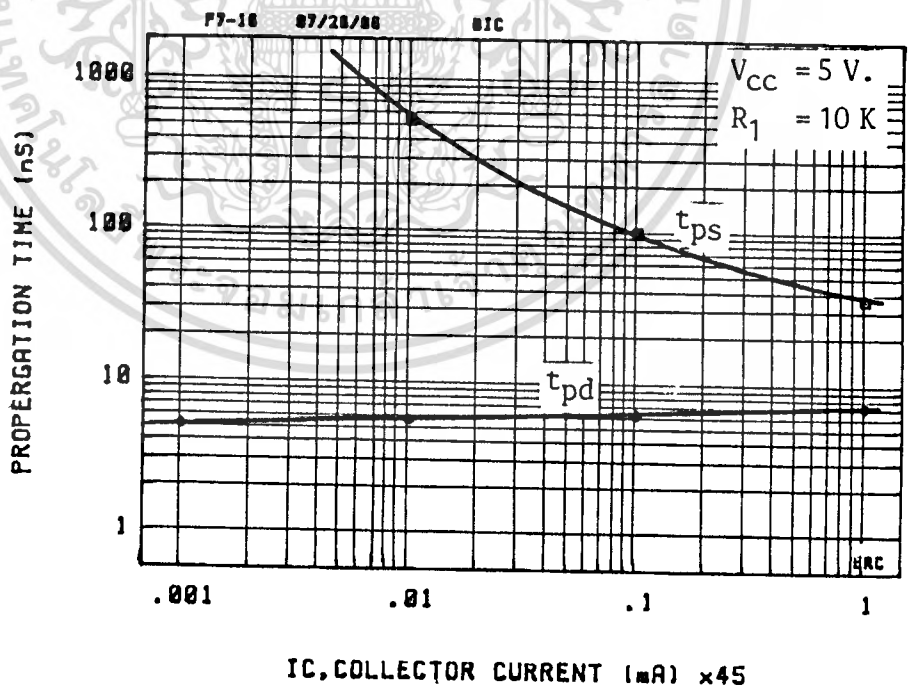
รูปที่ 7.14 ความสัมพันธ์ระหว่างแรงดันอิ่มตัวคอลเลกเตอร์-อิมิตเตอร์ กับกระแสคอลเลกเตอร์



รูปที่ 7.15 ความเร็วในการสวิตช์กับกระแสคอลเลกเตอร์



รูปที่ 7.16 ก. วงจรของทีแอล NAND เกต



รูปที่ 7.16 ข. ความสัมพันธ์ระหว่างเวลาหน่วงและเวลาสะสม
กับกระแสคอลเลกเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 I_{BH} &= \frac{V_{CC} - V_{BE(on)}}{R_1 + r_{\pi}} \\
 &= \frac{V_{CC} - V_{BE(on)}}{R_1} \\
 &= \frac{5.0 - 0.6}{10K} \\
 &= 0.44 \quad \text{มิลลิแอมป์}
 \end{aligned}$$

ส่วนกระแสที่ผ่าน R_1 ในขณะเอาต์พุตสถานะต่ำ (Low), I_{BL} สามารถหาได้จาก

$$I_{BL} = \frac{V_{CC} - V_{BE(on)}}{R_1 + r_{\pi}}$$

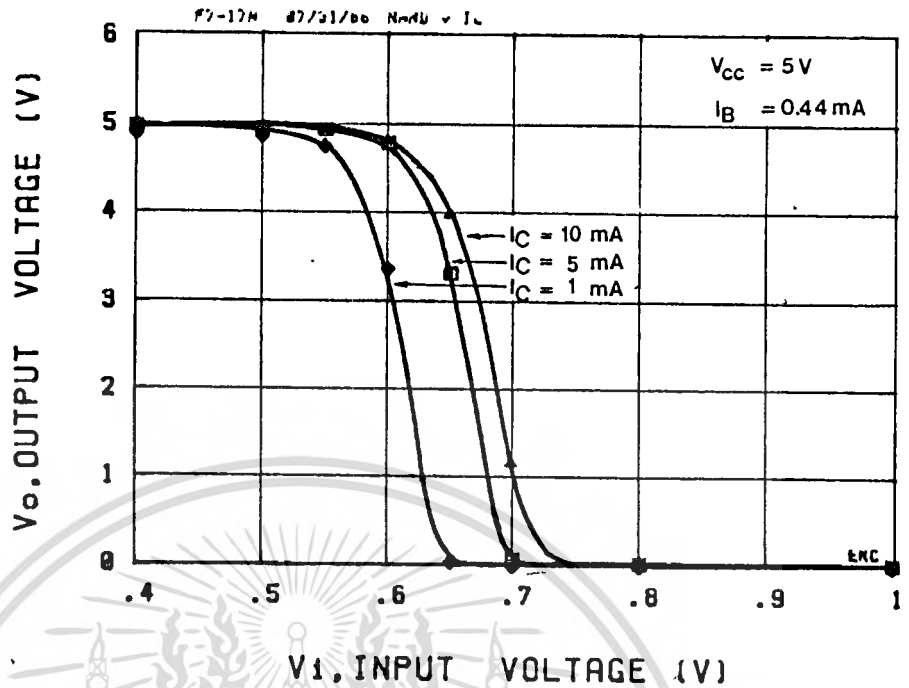
จากนั้น ได้ทำการทดลองโดยทำการเปลี่ยน R_2 ไป เมื่อถือว่าแรงดันอิมิตเตอร์คอลเลกเตอร์-อิมิตเตอร์ของ Q_2 ต่ำมาก กระแสคอลเลกเตอร์จึงประมาณได้จาก

$$I_C = \frac{V_{CC}}{R_2}$$

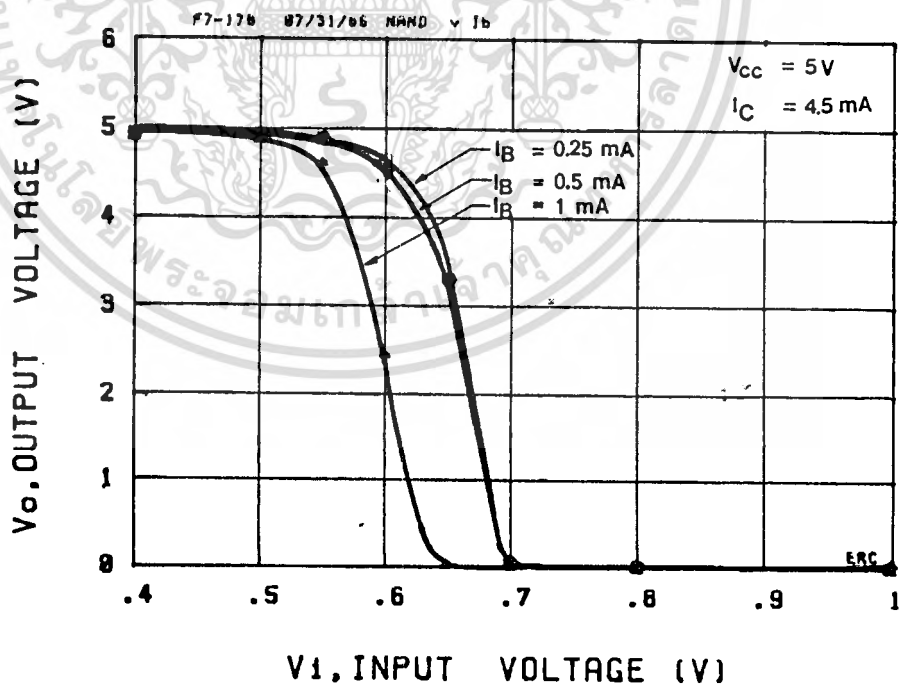
เมื่อให้ค่ากระแสคอลเลกเตอร์มีค่า 1, 5, และ 10 มิลลิแอมป์ สามารถจะเขียนกราฟของความสัมพันธ์ระหว่างเอาต์พุตและอินพุตได้ ในรูปที่ 7.17 ก. และเมื่อทำการทดลองโดยให้กระแสคอลเลกเตอร์ คงที่ประมาณ 5 มิลลิแอมป์ เปลี่ยนกระแส I_{BH} ไป โดยให้มีค่า 0.1, 0.25 และ 1 มิลลิแอมป์ เขียนกราฟความสัมพันธ์ได้ ดังรูปที่ 7.17 ข. จากกราฟรูปที่ 7.17 ก. และ ข. นั้น ทำให้มีข้อสรุปว่า ลักษณะของกราฟที่ดีที่สุดนั้น อัตราส่วนของกระแสคอลเลกเตอร์ต่อกระแสเบสมีค่าต่ำที่สุด

7.3.3 สรุป

มัลติอิมิตเตอร์ทรานซิสเตอร์ ซึ่งสร้างขึ้นในการทดลองนี้เป็นแบบ เบสรวมและพื้นที่คอนข้างจะใหญ่ ทำให้คุณสมบัติทางความเร็วไม่สูงนัก และยังทำให้อัตราการขยายกระแส ในขณะกระแสต่ำ ๆ มีค่าต่ำอีกด้วย จากการทดลองในหัวข้อต่าง ๆ ทำให้ได้ข้อสรุปที่ว่าโครงสร้างและ



รูปที่ 7.17 ก. กราฟความสัมพันธ์ระหว่างอินพุตและเอาต์พุตที่กระแสคอลเลกเตอร์คงที่



รูปที่ 7.17 ข. ความสัมพันธ์ระหว่างอินพุตและเอาต์พุตเมื่อให้กระแสคอลเลกเตอร์คงที่และเปลี่ยน I_{BH} ไป

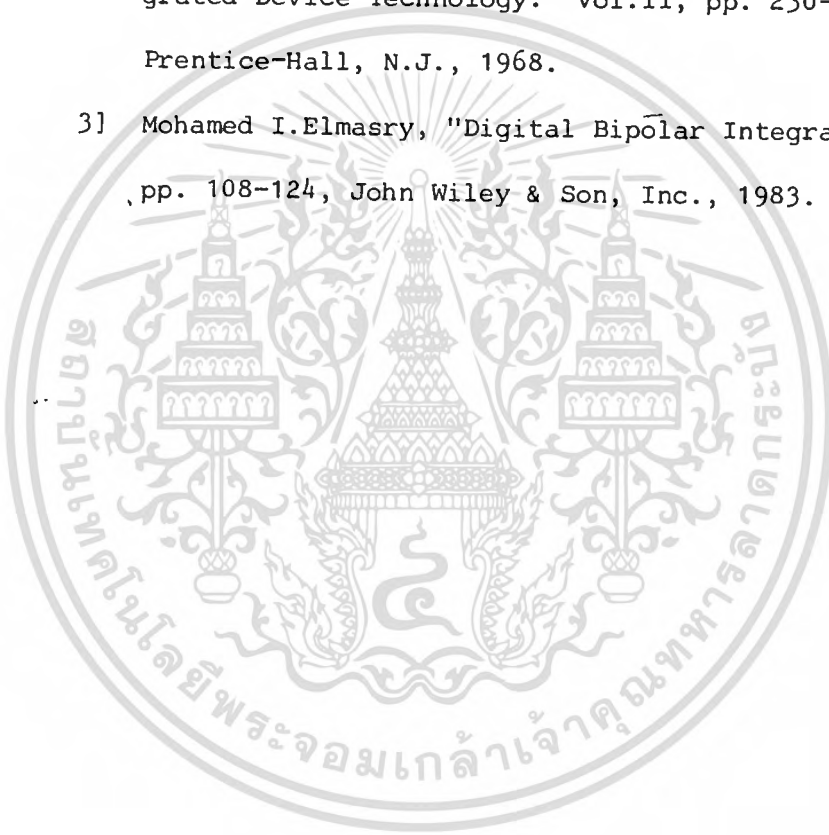
วิธีการสร้างนี้สามารถที่จะพัฒนาให้คุณสมบัติต่าง ๆ ที่ขึ้น จนสร้างเป็นวงจรรวมโดยเฉพาะที่ทีแอล
เกทได้ เป็นอย่างดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- 1] Raymond M. Warner, Jr., Jame N Fordemwalt, "Integrated Circuits Desin Principles and Fabrication", pp. 195-206, Mc.Graw-Hill book company, 1965.
- 2] R.M. Burger, R.P. Donovan, "Fundamental of Silicon Integrated Device Technology." Vol.II, pp. 230-233, 237-240, Prentice-Hall, N.J., 1968.
- 3] Mohamed I.Elmasry, "Digital Bipolar Integrated Circuits." pp. 108-124, John Wiley & Son, Inc., 1983.



บทที่ 8 โครงสร้างที่ประกอบด้วยทรานซิสเตอร์หลายตัว

8.1 บทนำ

8.2 เมิร์จทรานซิสเตอร์

8.2.1 ทฤษฎีเบื้องต้น

- จาก DCTL เป็น IIL
- ระดับของสถานะลอจิก
- คุณสมบัติทางไฟฟ้าเบื้องต้นของเซลล์
 - ก.) อัตราการขยายกระแสของ พี-เอ็น-พี และเอ็น-พี-เอ็น
 - ข.) อัตราการขยายของเซลล์
 - ค.) เกตที่เลยไหม

8.2.2 การทดลองและผลการทดลอง

- คุณสมบัติเกี่ยวกับแรงดันหันทะลาย
- ความสัมพันธ์ระหว่างกระแสและแรงดันของไดโอด
- อัตราการขยายกระแสของทรานซิสเตอร์
- แรงดันอิมิต์
- เกตที่เลยไหม และระดับของสถานะลอจิก
- เกตต่าง ๆ

8.2.3 สรุป

8.3 พลาเนอร์เอสซีอาร์

8.3.1 ทฤษฎีและการทำงาน

8.3.2 การทดลองและผลการทดลอง

- คุณสมบัติซึ่งมีความไวต่อแสง
- คุณสมบัติเกี่ยวกับความเร็วในการสวิตช์
- การประยุกต์ใช้งานในลักษณะออสซิลเลเตอร์

8.3.3 สรุป

บทที่ 8

โครงสร้างซึ่งประกอบด้วยทรานซิสเตอร์หลายตัว

Multiple Transistors Structure

(Merge Transistor & Planar SCR)

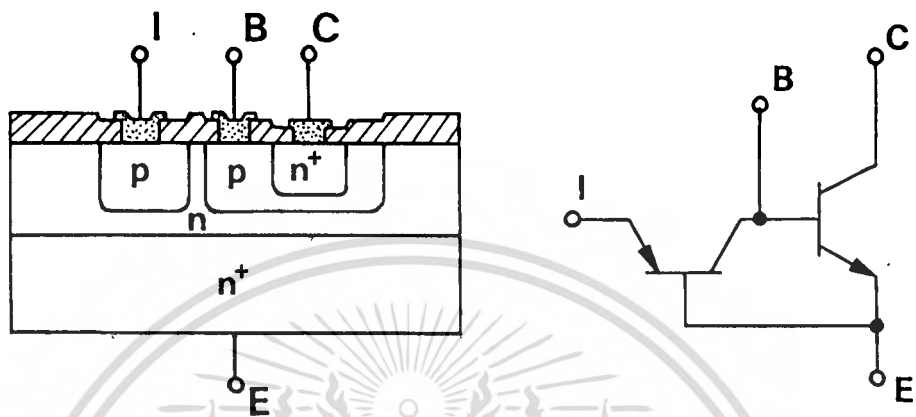
8.1 บทนำ

โครงสร้างของทรานซิสเตอร์ ซึ่งสร้างขึ้นแบบการแพร่สารเจือ 2 ครั้งนี้ ถ้าหากอาศัยคุณสมบัติจากทรานซิสเตอร์ ด้านข้างซึ่งเป็นชนิด พี-เอ็น-พี (Lateral P-N-P) จะทำให้ได้ตัวอุปกรณ์ ซึ่งมีคุณสมบัติการทำงาน ในลักษณะพิเศษออกไป ซึ่งโครงสร้างแบบนี้จะสามารถทำในรูปแบบ โครงสร้างของวงจรรวมได้เช่นกัน บทนี้จะได้อธิบายถึง เมิร์จ ทรานซิสเตอร์ และเอส ซีอาร์ซึ่งมีโครงสร้างแบบพลาแนร์ โดยการศึกษาจะเน้นหนักไปถึง ความเป็นไปได้ในการสร้าง ทรานซิสเตอร์แบบดังกล่าวขึ้น ในห้องปฏิบัติการของศูนย์วิจัยอิเล็กทรอนิกส์ ในชั้นแรกจึงได้ออกแบบและสร้างขึ้นพร้อมกับ การวัดคุณสมบัติเบื้องต้นต่าง ๆ เพื่อเป็นข้อมูลสำหรับการพัฒนาในอันดับต่อไป

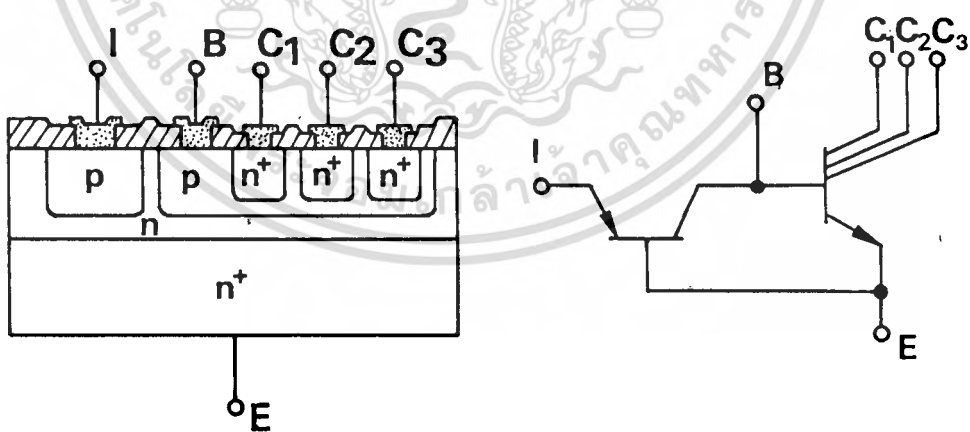
8.2 เมิร์จ ทรานซิสเตอร์

8.2.1 ทฤษฎีเบื้องต้น

เมิร์จ ทรานซิสเตอร์ เป็นโครงสร้างเบื้องต้นหรือเซลล์ ๆ หนึ่งของเมิร์จ ทรานซิสเตอร์ลอจิก (MTL) หรืออินทิเกรตอินเจกชันลอจิก (Integrated Injection logic, IIL) ซึ่งเป็นที่ทราบและรู้จักกันดี เพราะเป็นเกทที่กินกำลังน้อย และมีความคล่องตัวที่สูง ทำให้เหมาะสมกับเทคโนโลยีของวงจรรวมขนาดกลาง (MSI) และวงจรรวมขนาดใหญ่ (LSI) ในขั้นแรกเกทดังกล่าวนี้นี้ ได้ถูกเสนอโดย Berger และ Wiedman ในปี 1972 [1] ซึ่งอาศัยพื้นฐานมาจากวงจรที่ต่อกันระหว่างทรานซิสเตอร์โดยตรง (Direct Coupled Transistor, DCTL) และโครงสร้างทรานซิสเตอร์ พี-เอ็น-พี ด้านข้าง และ เอ็น-พี-เอ็น ด้านบน ซึ่งรูปที่ 8.1 แสดงโครงสร้างของเซลล์เบื้องต้นของเมิร์จ ทรานซิสเตอร์ จะเห็นว่าส่วนเบสของ พี-เอ็น-พี ทรานซิสเตอร์



ก. โครงสร้างแบบคอลเลคเตอร์เดี่ยว



ข. มัลติคอลเลคเตอร์

รูปที่ 8.1 โครงสร้างและวงจรเสมือนของเมิร์ทธานชีสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นส่วนเดียวกันกับ อิมิตเตอร์ของ เอ็น-พี-เอ็น หรือทรานซิสเตอร์ทั้ง 2 ตัว ต่อหรือเมิร์จกันจะเห็นว่าสำหรับ เอ็น-พี-เอ็น ทรานซิสเตอร์นั้น ในการใช้งานปกติแล้ว ส่วนอิมิตเตอร์จะอยู่ข้างบน (คือส่วน n^+) แต่ในกรณีนี้ อิมิตเตอร์จะทำหน้าที่เป็นคอลเลคเตอร์ และส่วนคอลเลคเตอร์จะทำหน้าที่เป็นอิมิตเตอร์แทน ส่วนในรูป 8.1 ข.) นั้น ถ้าเป็นเช่นเดียวกับแบบ ก. แต่ในรูปแบบของ มัลติคอลเลคเตอร์ เช่นนี้ ทำให้เหมาะสมในการใช้งานเป็นลอจิกแบบ Wire AND

- จาก DCTL เป็น IIL

รูปที่ 8.2 จะแสดงการพัฒนาจาก DCTL เป็น IIL จากตัวต้านทานโหลดในภาคอินพุต ในรูป ก.) เมื่อเขียนใหม่ก็จะได้ดังรูป ข.) ซึ่งทรานซิสเตอร์ส่วนตัวหน้าจะทำหน้าที่เป็นวงจรดึงกระแสที่ และควบคุมด้วยอินพุต ส่วนเอาต์พุตก็จะทำหน้าที่เป็นมัลติคอลเลคเตอร์ และอาจเขียนแทนได้ในรูป ค.) ซึ่งส่วนของ R ซึ่งทำหน้าที่เป็นแหล่งจ่ายกระแสที่นั่น จะสามารถใส่ทรานซิสเตอร์ พี-เอ็น-พี ดังนั้นในรูป ง.) จึงแทน 1 เซลล์ของ IIL ขาอิมิตเตอร์ของทรานซิสเตอร์ พี-เอ็น-พี จึงมีหน้าที่ในการควบคุมกระแส และเรียกว่าอินเจคเตอร์ (injector, I)

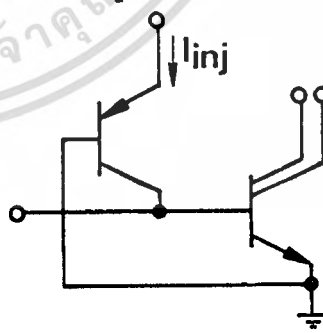
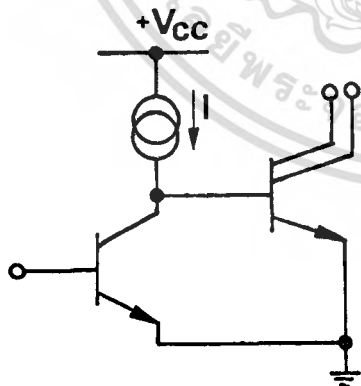
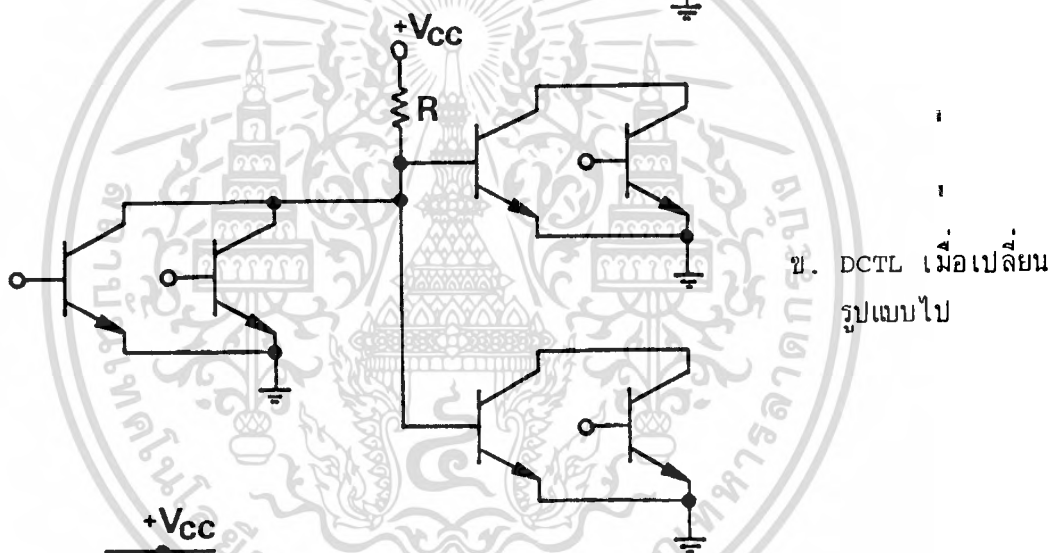
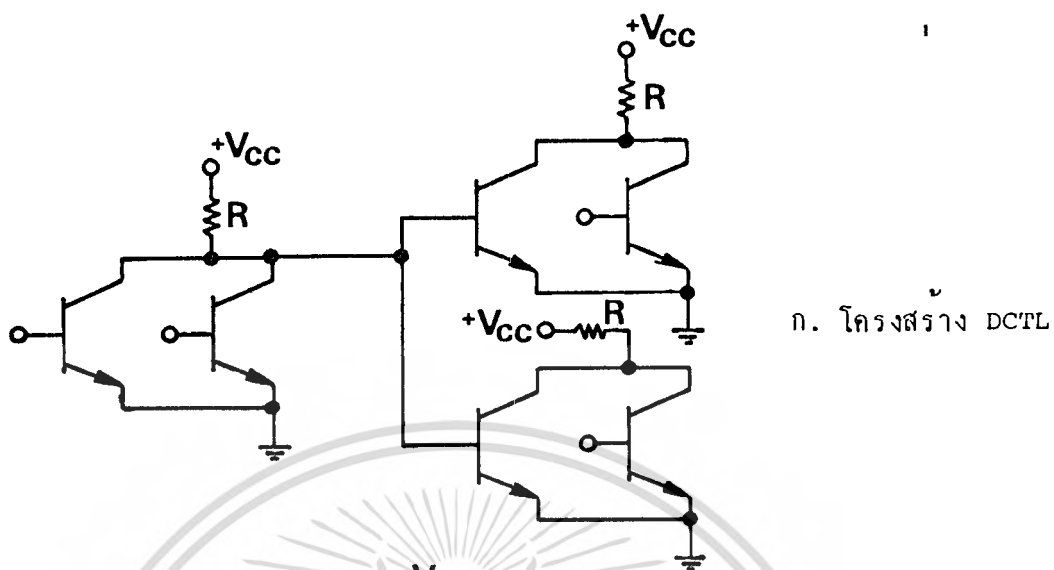
- ระดับของสถานะลอจิก

เกทเบื้องต้นของ IIL ก็คือการ Wire AND หรือ inverter พิจารณาถึง เกทง่าย ๆ ในรูปที่ 8.3 ก.) และวงจรแทนการทำงานที่เขียนในรูป 8.3 ข.) รูปที่ 8.3 ค.) แสดงรายละเอียดคำนวณของเกทในการสร้าง และรูปที่ 8.3 ง.) แสดงภาคคัตด้านข้าง

จากรูปที่ 8.3 ก.) จะเห็นว่า การกำหนดกระแส I_{inj} นั้น สามารถจะทำได้ง่ายมากเพียงแค่เปลี่ยนแปลงค่า R เท่านั้น ซึ่งค่า R สามารถหาค่าได้จาก

$$R = \frac{V_{CC} - 0.6}{nI_{inj}} \quad \text{เมื่อ } n \text{ คือ จำนวนเซลล์ของ IIL} \quad (8.1)$$

และเมื่อพิจารณาสถานะลอจิกที่คอลเลคเตอร์ของ Q_1, Q_2 หรือ เบสของ Q_3 จะเห็นว่าเมื่อเบสของ Q_1 หรือ Q_2 ถูกป้อนด้วยลอจิก "1" ก็จะทำให้ทรานซิสเตอร์นำกระแส ด้วยกระแสคอลเลคเตอร์เท่ากับ I_{inj} และแรงดันขณะนั้นก็คือ แรงดันอิมิต์คอลเลคเตอร์-อิมิตเตอร์ ของ Q_1 หรือ Q_2 ซึ่งจะมีค่าไม่เกิน 100 มิลลิโวลต์ แต่ถ้าหากทรานซิสเตอร์ Q_1 หรือ Q_2 ถูกทำให้หยุดนำกระแสหรือคัทออฟ ก็จะทำให้ Q_3 นำกระแส และแรงดันที่เบสของ Q_3 ขณะนั้นก็คือ $V_{BE(on)}$ ซึ่งมีค่า

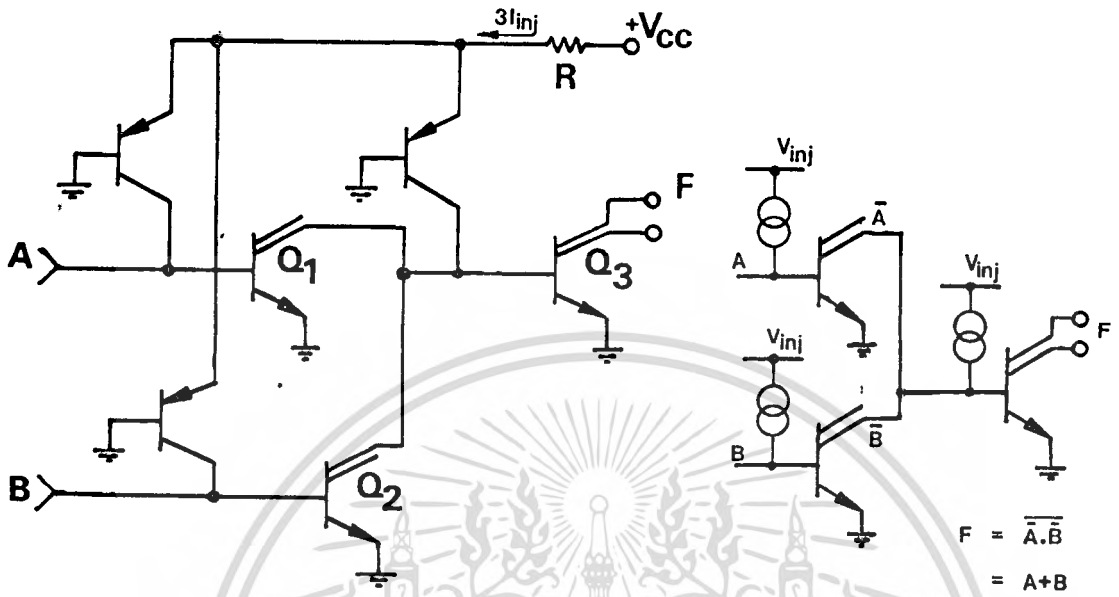


ค. มัลติคอลเลกเตอร์และแหล่งจ่ายกระแสคงที่

ง. IIL

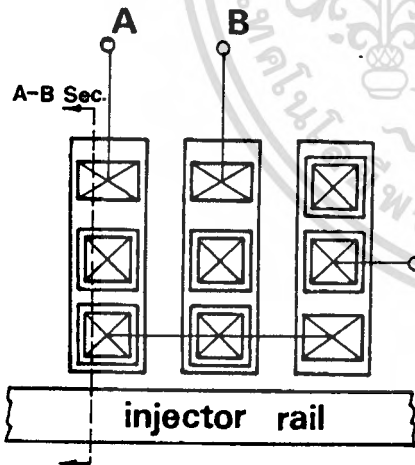
รูปที่ 8.2 แสดงการพัฒนาจาก DCTL เป็น IIL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

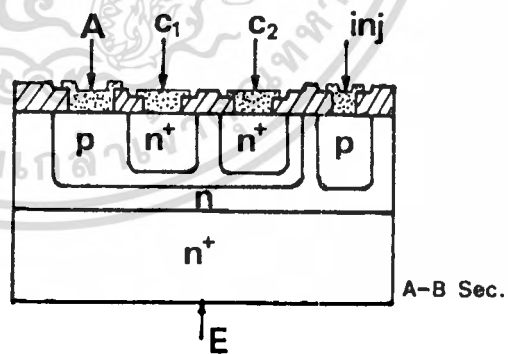


ก. โครงสร้างของวงจร

ข. วงจรซึ่งแสดงโง้ง่ายขึ้น



ค. ลักษณะของลวดลายค่านวน



ง. โครงสร้างภาคตัดขวาง

รูปที่ 8.3 วงจรเกทเบื้องต้นของ IIL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประมาณ 0.5-0.6 โวลต์ จะเห็นว่าสถานะลจิกของ IIL จะมีค่าอยู่ระหว่าง 100 มิลลิโวลต์ กับ 500-600 มิลลิโวลต์เท่านั้น และเมื่อพิจารณาในรูปที่ 8.3 ข.) จะเห็นได้ว่าการการรบกวนระหว่างเซลล์ IIL ไม่จำเป็นจะต้องมีความต้านทานโหลด ลักษณะเช่นนี้จะสามารถเพิ่มความหนาแน่นของเกต/พื้นที่ได้สูง ซึ่งปกติจะอยู่ในช่วง 120-200 เกต/ตารางมิลล์ เท่านั้น [2]

- คุณสมบัติทางไฟฟ้าเบื้องต้นของเซลล์

ก.) อัตราการขยายกระแสของ พี-เอ็น-พี และ เอ็น-พี-เอ็น

เมื่อพิจารณาถึงรูปที่ 8.1 ก.) จะเห็นว่า พี-เอ็น-พี ทรานซิสเตอร์เป็นวงจรแบบ เบสร่วม ซึ่งอัตราส่วนของกระแสคอลเลคเตอร์ (I_{cp}) ต่อกระแสอิมิตเตอร์ (I_{inj}) ก็คือค่า α_p ซึ่ง

$$\alpha_p = I_{cp} / I_{inj} \quad (8.2)$$

ทรานซิสเตอร์ที่มีคุณสมบัติที่ค่านั้น α_p จะต้องมีค่าใกล้เคียง 1 ซึ่งจะทำให้โดยหลักการที่ได้กล่าวไปแล้วในบทที่ ๗ กระแสคอลเลคเตอร์ (I_{cp}) นี้จะเป็นกระแสเบสของ เอ็น-พี-เอ็น ทรานซิสเตอร์ ซึ่งในการออกแบบนี้อัตราการขยายกระแสในขณะคอลเลคเตอร์อยู่บน คือ

$$\beta_u = \frac{I_c}{I_{cp}}$$

ปกติแล้วค่า β_u จะอยู่ในช่วง 3-10 ในขณะที่ β_d จะมีค่าประมาณ 100-300 (β_d เป็นอัตราการขยายเมื่ออิมิตเตอร์อยู่ด้านบนและคอลเลคเตอร์อยู่ด้านล่าง ซึ่งการที่จะให้เซลล์ของ IIL ทำงานอย่างปกติ นั้น β_u ควรมีค่าไม่ต่ำกว่า 2

ข.) อัตราการขยายของเซลล์ (cell gain)

ปกติแล้ว IIL จะใช้กระแส I_{inj} ร่วมกันในลักษณะเป็นแถว (array) ดังรูปที่ 8.3 ค.) ดังนั้นจึงเสมือนเกาท์ใช้กระแสอินพุต (I_{inj}) ด้วยกันในขณะที่กระแสเอาต์พุต (I_c) จะขึ้นอยู่กับจำนวน fan-out การพิจารณาอัตราการขยายของเซลล์ จะต้องพิจารณาที่ละคอลเลคเตอร์ ซึ่ง

$$\text{cell gain} = \frac{I_c}{I_{inj}} \quad (8.3)$$

$$\approx \beta_{u\alpha p} \quad (8.4)$$

ในการออกแบบเพื่อใช้งานนั้น อัตราการขยายเซลล์ควรวอยู่ในช่วง 2 ถึง 5

ก.) เกทคิลเล่ย์ใหม่

เวลาหน่วงในเกทจะขึ้นอยู่กับกระแสและค่าความจุไฟฟ้า ซึ่งถ้าหาก -
พิจารณาผลคูณระหว่างกำลัง และเวลาหน่วงแล้วพบว่า เกทแบบ IIL นี้ จะมีค่าต่ำที่สุด [3]
ซึ่งสมการของคิลเล่ย์ใหม่จะเขียนได้ว่า

$$t_d = \frac{C_o \Delta V}{2I_{cp}} \quad (8.5)$$

เมื่อ t_d คือ เกทคิลเล่ย์ใหม่

ΔV คือ ช่วงการเปลี่ยนแรงดันระหว่างสถานะ

C_o คือ ค่าความจุไฟฟ้าทั้งหมดที่ปรากฏ

I_{cp} คือ กระแสคอลเลคเตอร์ของทรานซิสเตอร์ พี-เอ็น-พี

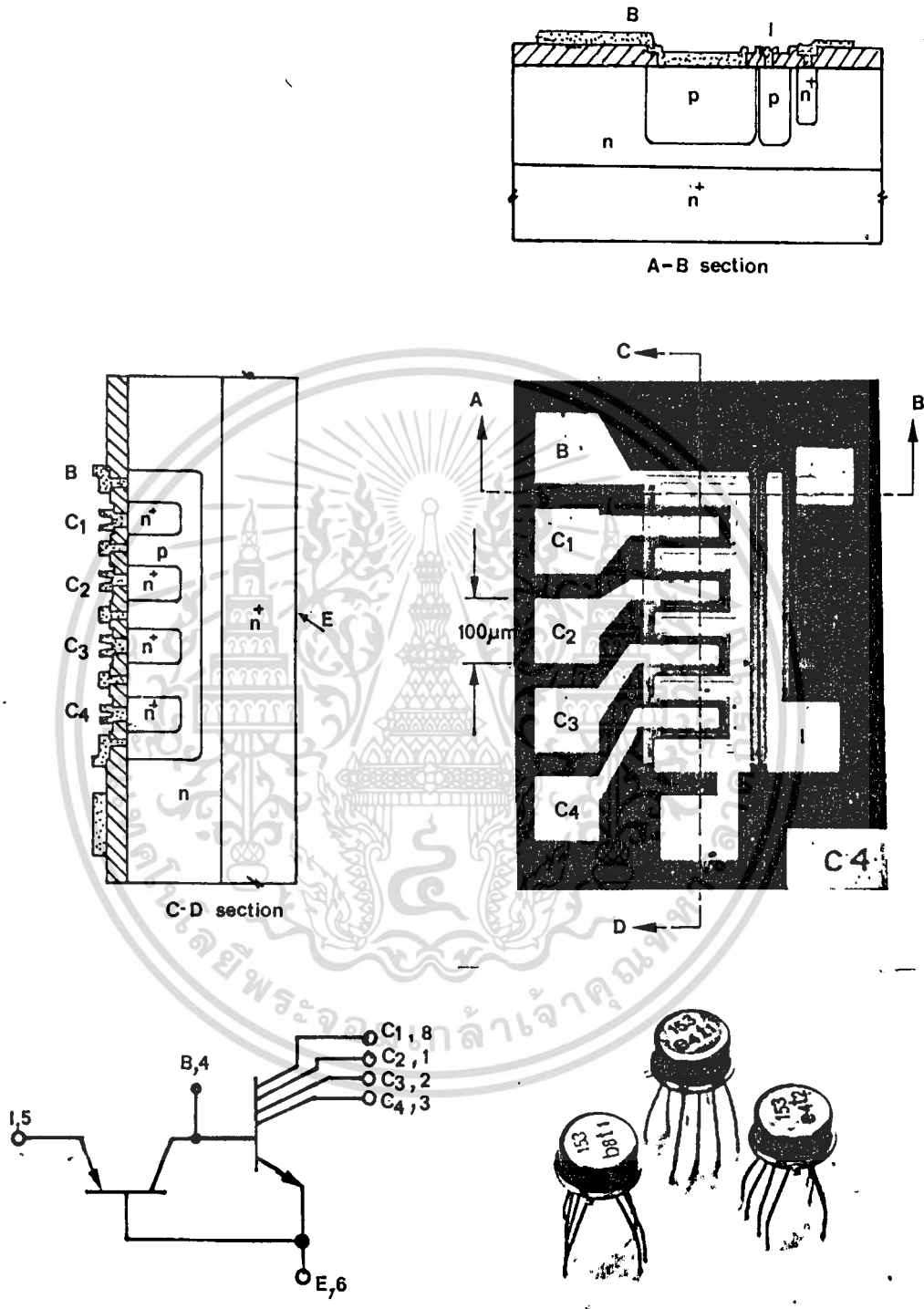
จากสมการที่ (8.5) จะเห็นว่า I_{cp} เป็นอัตราส่วนโดยตรงกับ I_{inj} ตามสมการที่
(8.2) ดังนั้นการลดคิลเล่ย์ใหม่ สามารถทำได้โดยการเพิ่ม I_{inj} หรือลดให้อาห์พุทน้อย ๆ
เพื่อพื้นที่คอลเลคเตอร์จะได้น้อยลง ทำให้ C_o น้อยลงด้วย

8.2.2 การทดลองและผลการทดลอง

รูปที่ 8.4 จะแสดงรูปร่างและโครงสร้างภาคตัด ของเมิร์จทรานซิสเตอร์ที่สร้างขึ้น
โดยในขั้นตอนของการแพร่สารเจือ ครั้งแรกได้ใช้โบรอนไนไตรด์เป็นแหล่งจ่ายสารเจือ ทำให้ได้
ความลึกของรอยต่อประมาณ 2.6 ไมโครเมตร ขั้นตอนการแพร่สารเจือครั้งที่สอง ใช้สารละลาย
ของฟอสฟอรัสออกซีคลอไรด์ เป็น แหล่งจ่ายสารเจือ ซึ่งแผ่นผลึกเริ่มต้นในการสร้างนั้นเป็นชนิด
อีพีแทกเซียล n/p^+ พิกัดความต้านทาน 2-4 โอห์ม-ซม. หนา 3-7 ไมโครเมตร การเก็บบรรจุ
นั้นเก็บบรรจุในถ้วยถึงแบบ TO-5 ชนิด 8 ขา ซึ่งตำแหน่งขาและต้นแบบแสดงในรูปที่ 8.4 เช่นกัน

- คุณสมบัติเกี่ยวกับแรงดันพังทะลาย

เมื่อต้องการทราบถึงขนาดของแรงดันพังทะลาย ของทรานซิสเตอร์ทั้ง 2 ตัว
ที่เมิร์จกัน จึงได้ทำการทดลองวัดแรงดันพังทะลาย ที่กระแสเท่ากับ 0.1 มิลลิแอมป์ และผลที่ได้



รูปที่ 8.4 IIL ต้นแบบในการทดลอง

แสดงคังตารางในรูปที่ 8.5

	พี-เอ็น-พี ทรานซิสเตอร์	เอ็น-พี-เอ็น ทรานซิสเตอร์	หน่วย
แรงดันพังทะลาย คอลเลคเตอร์-เบส	58	7.8	โวลต์
แรงดันพังทะลาย คอลเลคเตอร์-อิมิตเตอร์	60	35	โวลต์
แรงดันพังทะลาย อิมิตเตอร์-เบส	62	58	โวลต์

รูปที่ 8.5 แสดงค่าแรงดันพังทะลายของทรานซิสเตอร์แต่ละชนิดที่เมิร์จกัน

- คุณสมบัติความสัมพันธ์ระหว่างกระแสและแรงดันของ B-E โคโอด

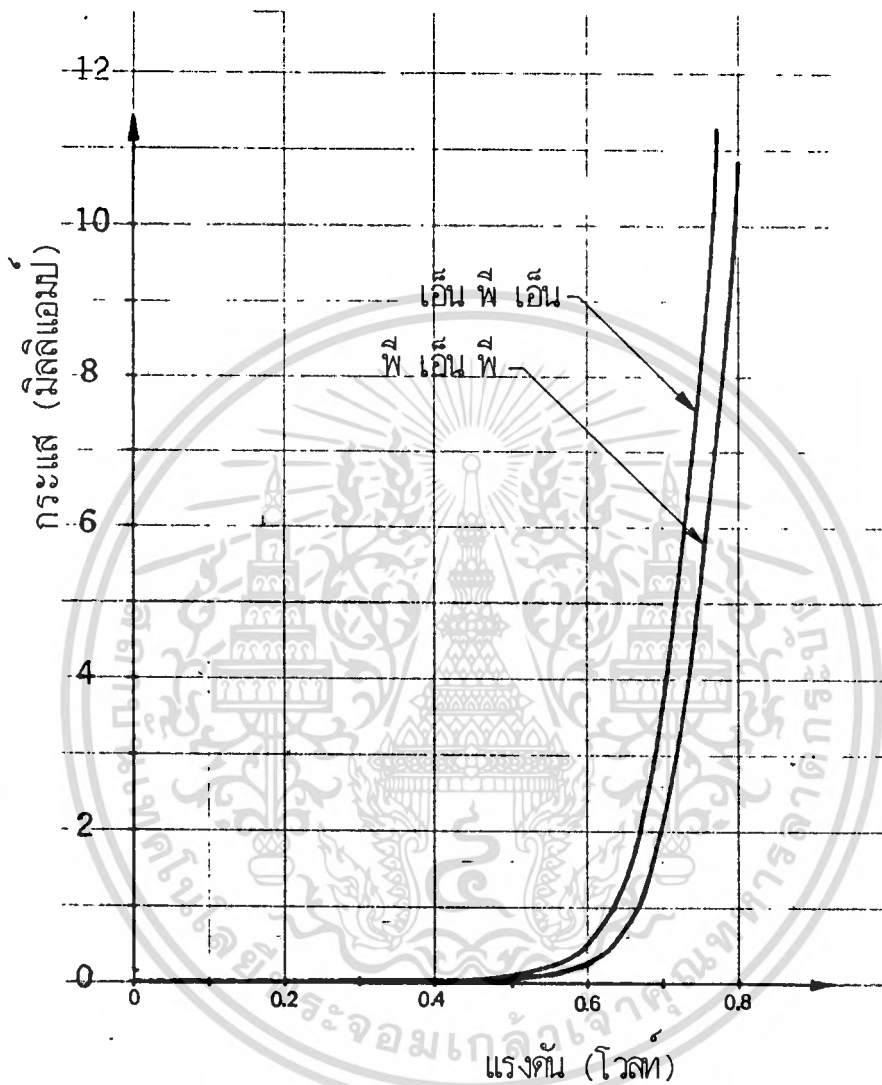
ผลการทดลองซึ่งแสดงในรูปที่ 8.6 นั้น จะเห็นว่า ที่ปริมาณกระแสค่าเดียวกัน แรงดันคร่อมเบส-อิมิตเตอร์โคโอด ของ พี-เอ็น-พี ทรานซิสเตอร์ จะสูงกว่าของทรานซิสเตอร์ เอ็น-พี-เอ็น เล็กน้อย แสดงถึงระดับของการฉีกพาทะที่แตกต่างกัน

- อัตราการขยายกระแสของ พี-เอ็น-พี ทรานซิสเตอร์

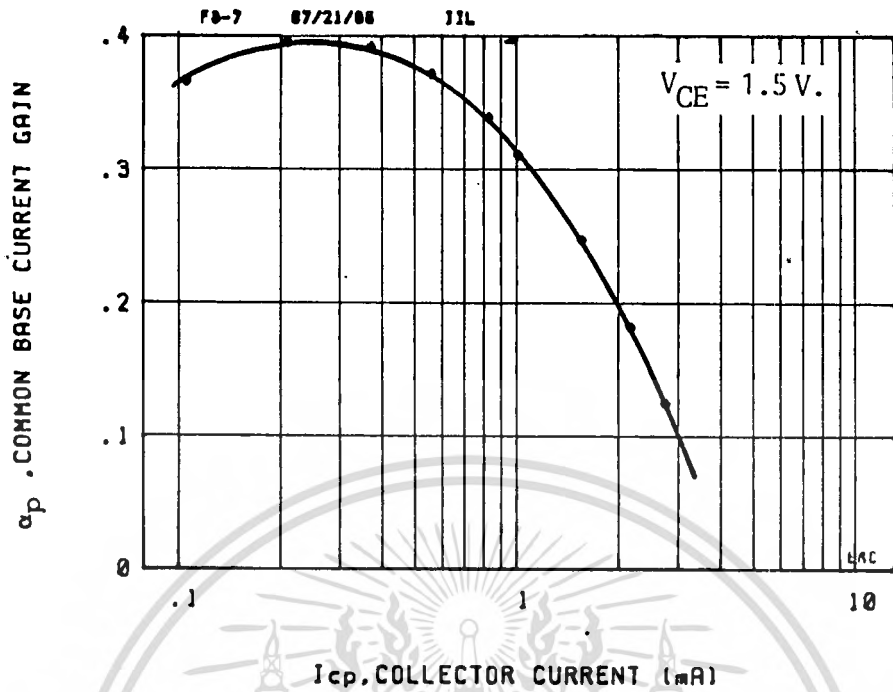
จากโครงสร้างจะเห็นว่า พี-เอ็น-พี ทรานซิสเตอร์ คือในลักษณะของวงจร เบสรวม เทอมที่จะต้องพิจารณาดังก็คือ α_p ซึ่งเป็นอัตราส่วนระหว่าง I_{cp} ต่อ I_E จากต้นแบบ ที่สร้างขึ้น ได้ทดลองวัด α ที่กระแสคอลเลคเตอร์ (I_{cp}) ค่าต่าง ๆ ที่แรงดันคอลเลคเตอร์-อิมิตเตอร์ คงที่เท่ากับ -1.50 โวลต์ และผลการทดลองที่ได้ก็แสดงในรูปที่ 8.7

- อัตราการขยายกระแสของ เอ็น-พี-เอ็น ทรานซิสเตอร์

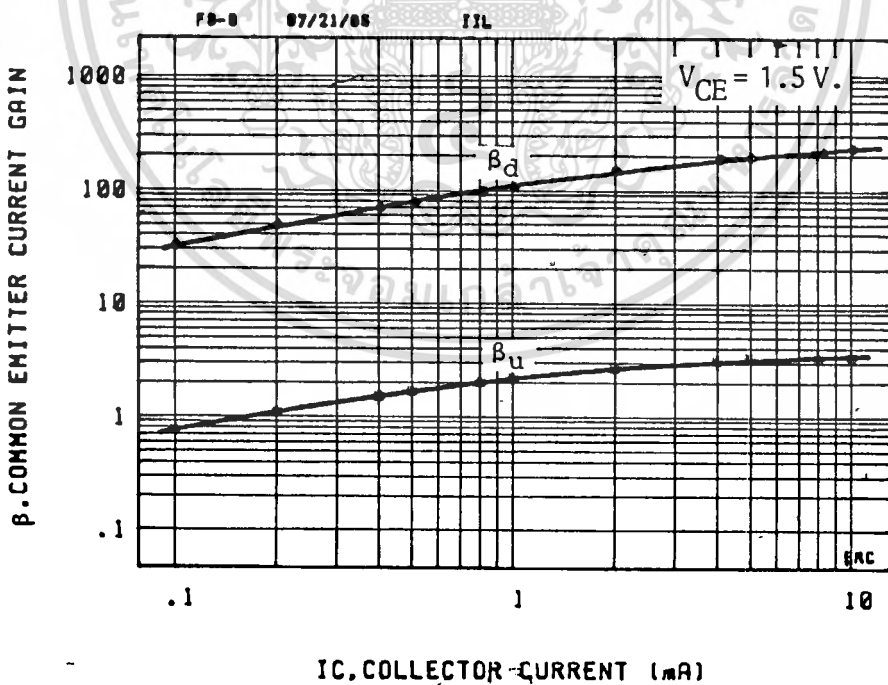
แม้ว่า เอ็น-พี-เอ็น ทรานซิสเตอร์ จะวางตัวในแนวตั้ง (Vertical Transistor) และการใช้งานนั้นเป็น "inverse mode" คือ อิมิตเตอร์ทำหน้าที่เป็นคอลเลคเตอร์



รูปที่ 8.6 ความสัมพันธ์ระหว่างกระแสและแรงดัน เบส-อิมิตเตอร์
ไดโอด ของเอ็น พี เอ็น และพี เอ็น พี ทรานซิสเตอร์



รูปที่ 8.7 ความสัมพันธ์ระหว่างอัตราขยายเบสรวม (α) กับกระแสคอลเลคเตอร์ (I_{cp}) ของพี-เอ็น-พี ทรานซิสเตอร์



รูปที่ 8.8 อัตราการขยายกระแสอิมิตเตอร์รวม β_u , β_d กับกระแสคอลเลคเตอร์

และคอลเลคเตอร์ทำหน้าที่เป็นอิมิตเตอร์ ซึ่งอัตราการขยายกระแสในสภาวะนี้เรียกว่า β_u ; (upward current gain) ส่วนอัตราการขยายกระแสในโหมดปกติจะเรียกว่า β_d ; (downward current gain) รูปที่ 8.8 จะแสดงความสัมพันธ์อัตราการขยายกระแส β_u , β_d และกระแสคอลเลคเตอร์ ในช่วง 0.1–10.0 มิลลิแอมป์ ค่า β_d นั้นจะสูงกว่าค่า β_u มากซึ่งจากรูปจะเห็นได้ว่า β_u มีค่าประมาณ 2–3 ในขณะที่ β_d มีค่าประมาณ 200–300 ทั้งนี้เพราะประสิทธิภาพอิมิตเตอร์ที่มากกว่า

- แรงดันอิมิตเตอร์ คอลเลคเตอร์-อิมิตเตอร์

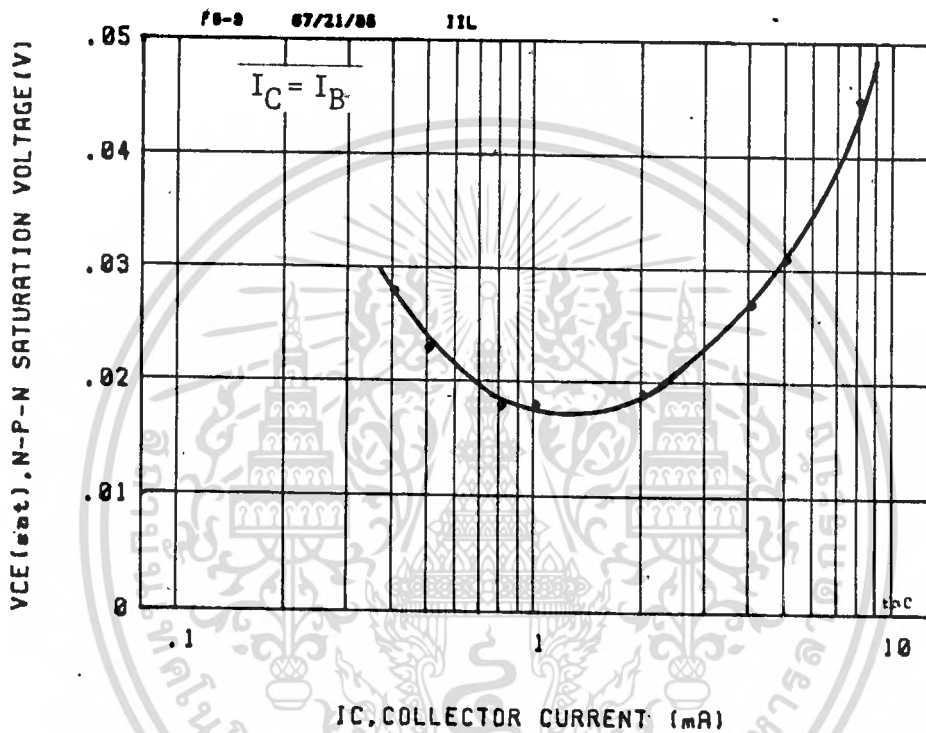
ระดับการเปลี่ยนแปลงของสถานะลอจิกของ IIL นั้นอยู่ระหว่างแรงดันอิมิตเตอร์ คอลเลคเตอร์-อิมิตเตอร์ กับแรงดันเริ่มนำกระแสเบส-อิมิตเตอร์ ในการทดลองนี้ได้ทำการวัดแรงดันอิมิตเตอร์ คอลเลคเตอร์-อิมิตเตอร์ ของเอ็น-พี-เอ็น ทรานซิสเตอร์ ในช่วงกระแสคอลเลคเตอร์ 0.1–10 มิลลิแอมป์ ซึ่งกราฟผลการทดลองที่แสดงในรูปที่ 8.9 นั้น จะเห็นได้ว่าระดับของแรงดันอิมิตเตอร์ มีค่าต่ำกว่า 50 มิลลิโวลต์

- เกตที่เลเยอร์ใหม่และ injected current (I_{inj}) และระดับลอจิก

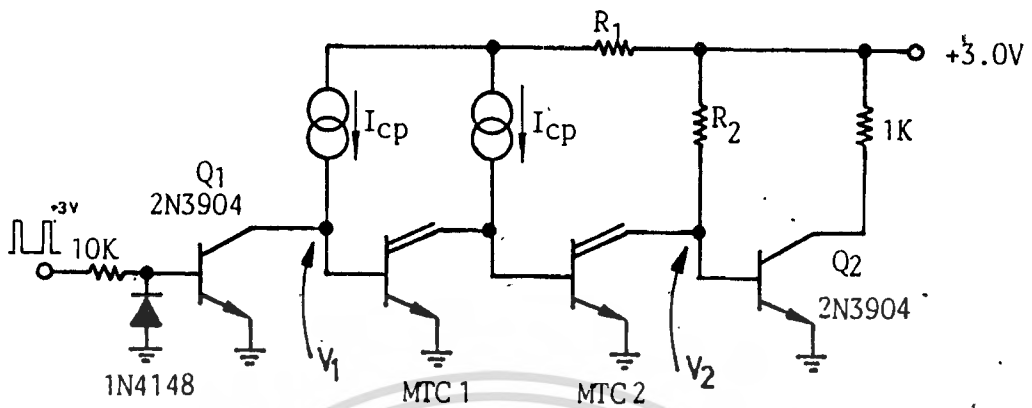
เพื่อตรวจสอบระดับลอจิกของเกตแบบ IIL และศึกษาความสัมพันธ์ระหว่างเกตที่เลเยอร์ใหม่ และ I_{inj} จึงได้ต่อวงจรดังรูปที่ 8.10 ก.) ซึ่งจะเห็นว่า R_1 จะเป็นตัวกำหนดกระแส I_{inj} แต่เนื่องจาก α_p ของทรานซิสเตอร์ที่สร้างขึ้น ยังไม่อยู่ในเกณฑ์พอ จึงได้ทำการหาความสัมพันธ์ระหว่าง เกตที่เลเยอร์ใหม่และ I_{cp} แทน ซึ่งความสัมพันธ์ระหว่าง R_1 และ I_{cp} สามารถที่จะหาได้จาก

$$R_1 = \frac{\alpha_p(V_{CC} - 0.7)}{2I_{cp}}$$

ในการทดลองนี้ใช้แรงดันไฟเลี้ยง (V_{CC}) เท่ากับ 3.0 โวลต์ ส่วนค่า 0.7 นั้นถือว่าเป็นแรงดันตกคร่อม อิมิตเตอร์-เบส ของพี-เอ็น-พี ทรานซิสเตอร์ จากรูปที่ 8.10 ข.) ซึ่งแสดงระดับลอจิกของ IIL จะเห็นว่า V_1 มีระดับ "0" สูงกว่าระดับกราวด์เล็กน้อย ในขณะที่ระดับ "0" ของ V_2 นั้นจะใกล้เคียงระดับกราวด์มาก ซึ่งแสดงว่าแรงดันอิมิตเตอร์ คอลเลคเตอร์-อิมิตเตอร์ ของ Q_1 สูงกว่าของ MCT2 เล็กน้อย ส่วนระดับ "1" ทั้งของ V_1 และ V_2 ใกล้เคียง



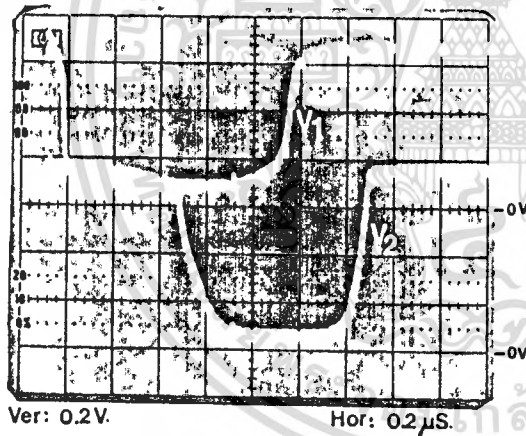
รูปที่ 8.9 แรงดันอิ่มตัวคอลเลกเตอร์อิ่มิตเตอร์กับกระแสคอลเลกเตอร์



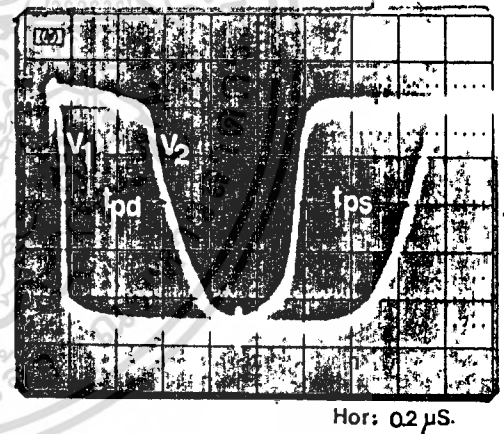
MTC = merge transistor cell

$$R_1 = \frac{\alpha_p (V_{cc} - 0.7)}{2I_{cp}}$$

$$R_2 = \frac{V_{cc}}{I_{cp}}$$



ข.



ก.

รูปที่ 8.10 วงจรเพื่อการหาค่าแรงดันของลอจิก และหาเวลาเกทดีเลย์

ก. วงจรเพื่อการหาค่าแรงดัน

ข. รัศมีของแรงดัน V_1 และ V_2

ค. การหาเวลาเกทดีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า.

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เคียงกันซึ่งแสดงว่า $V_{BE(on)}$ ของ MTC1 และ Q2 ใกล้เคียงกัน เมื่อเปลี่ยน R_1 และ R_2 ไปจะทำให้ I_{cp} และ I_c เปลี่ยนไปด้วย ช่วงทางที่ 50% ระหว่าง V_1 และ V_2 จึงถือว่าเป็นดีเลย์ใหม่ของ 2 เกท (คือ MTC1 และ MTC2) เมื่อเขียนความสัมพันธ์ระหว่าง I_{cp} และดีเลย์ใหม่/เกท ก็จะไดัดังรูปที่ 8.11 ซึ่งจะเห็นว่า เมื่อ I_{cp} มากขึ้น (หรือก็คือ I_{inj} มากขึ้น) จะทำให้เกทดีเลย์ใหม่น้อยลง

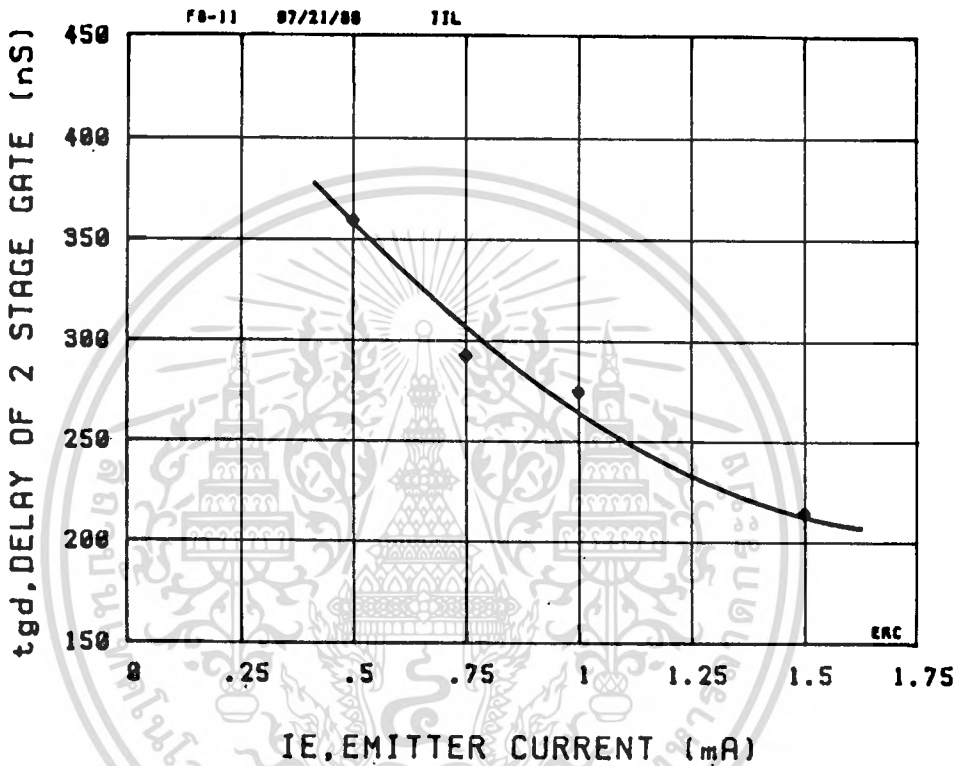
- เกทต่าง ๆ

โครงสร้างแบบ IIL สามารถที่จะออกแบบเป็นเกทต่าง ๆ ได้ง่าย โดยการปรับมาเป็น NAND พื้นฐานเสียก่อน ลักษณะเซลล์แต่ละเซลล์ เอาท์พุทสามารถที่จะ Wire AND กันได้ เกทจาก IIL จึงมีลักษณะอินพุทเดียว และมีหลายเอาท์พุท ในการทดลองเบื้องต้นนี้ ได้นำเซลล์แต่ละเซลล์ต่อกันอย่างภายนอก ซึ่งรูปที่ 8.12 จะแสดงเฉพาะส่วนของตัวเซลล์เท่านั้น

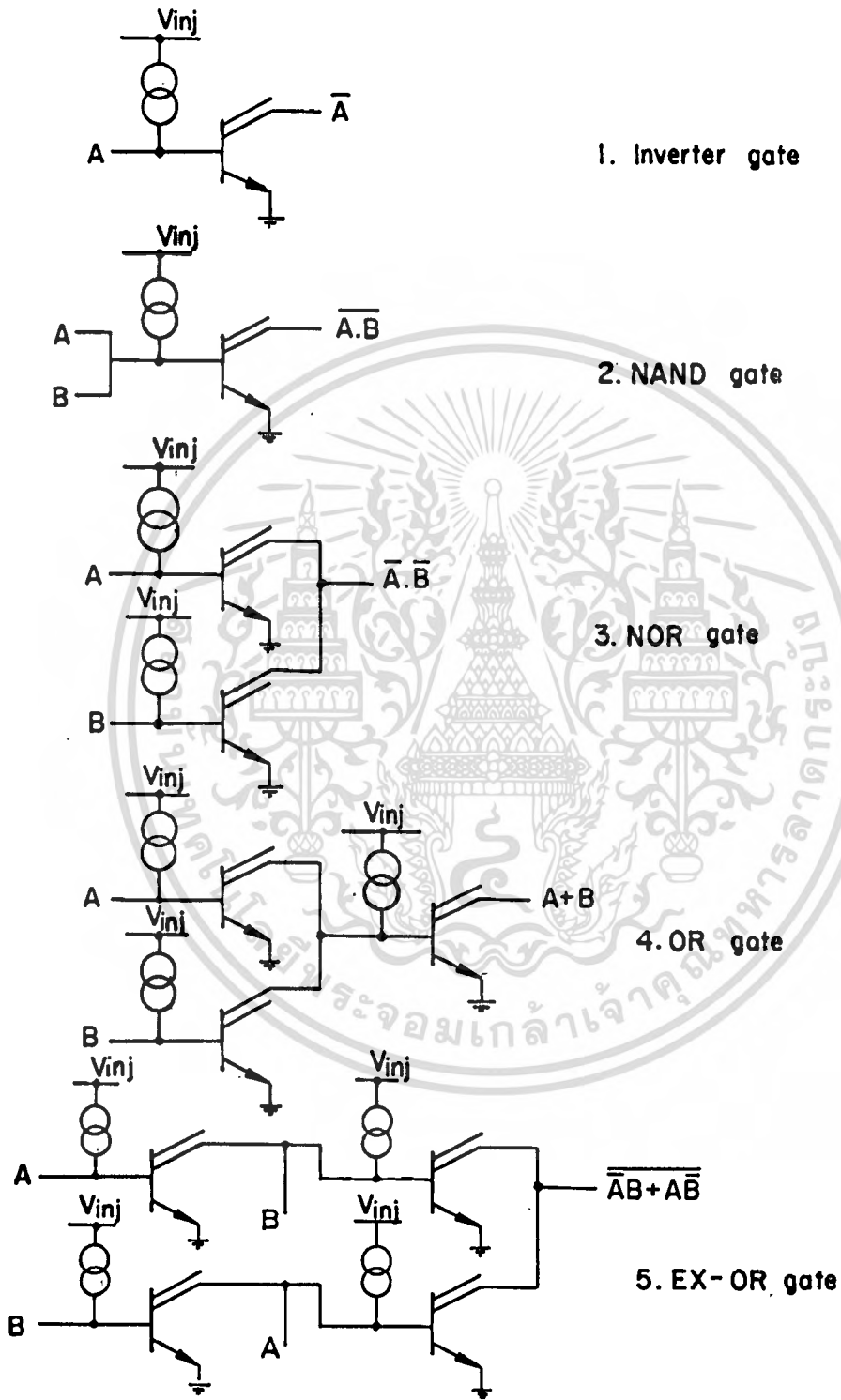
8.2.3 สรุป

เมื่จ้ทรานซิสเตอร์ที่ให้ทดลองสร้างขึ้นนี้ นับว่าเป็นเบื้องต้นในการที่จะพัฒนาเป็นวงจรรวมของ IIL ที่ซับซ้อนขึ้นในอันคืบต่อไป ขนาดของพื้นที่ยังใหญ่อยู่มาก อย่างไรก็ตาม การวัดพารามิเตอร์เบื้องต้นต่าง ๆ เช่นแรงดันพังทะลาย ทำให้ทราบว่า แรงดันพังทะลายคอลเลคเตอร์เบส จะมีค่าต่ำ เพราะคอลเลคเตอร์มีความหนาแน่นของสารเจือสูงมาก แต่ในการใช้งานทางปฏิบัติแล้วการทนแรงขนาดนี้ ไม่ได้เป็นปัญหาที่สำคัญเพราะ การใช้งาน IIL นั้น จะใช้งานได้ที่แรงดันต่ำมาก เช่น 3 โวลต์ ซึ่งเกทชนิดอื่น ๆ ไม่มีความเหมาะสมเช่นนี้ และอีกประการหนึ่งระดับลอจิกของ IIL จะมีค่าประมาณ 0.1 และ 0.6 โวลต์ เท่านั้น ทั้งคุณสมบัติทางด้านความเร็วสามารถที่จะเลือกได้โดย การกำหนดค่ากระแส I_{inj} เมื่อคำนึงถึงการสูญเสียกำลังในตัวเกท

ในการสร้างครั้งแรกนี้ อัตราการขยายของเซลล์มันได้ว้อยู่ในระดับต่ำ ทั้งนี้เพราะค่า α_p มีค่าต่ำ เนื่องจากความกว้างของช่วงเบส ซึ่งมีค่ามากเกินไป ทำให้พาหะจำนวนมากเกิดการรวมตัวในเบส ทำให้ประสิทธิภาพของอิมิตเตอร์ไม่สูงพอ อีกประการหนึ่งจากกราฟที่แสดงความสัมพันธ์ระหว่างอัตราการขยายกระแส กับกระแสคอลเลคเตอร์ จะเห็นว่าเมื่อกระแสคอลเลคเตอร์น้อย ๆ อัตราการขยายกระแสมีค่าต่ำ ทำให้ทราบว่า ปริมาณการรวมตัวที่ผิว(surface



รูปที่ 8.11 แสดงความสัมพันธ์ระหว่างเวลาเกทที่เฉลี่ยกับกระแส I_{cp}



รูปที่ 8.12 เกทพื้นฐานต่าง ๆ ที่สร้างโดยเซลล์ของเมอร์จ ทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

recombination) และการรวมตัวในเนื้อสาร (volume recombination) นั้น ยังมีค่าสูง ซึ่งอาจเห็นได้จากอุปกรณ์ ซึ่งมีพื้นที่ขนาดใหญ่ และขบวนการสร้างที่ยังไม่สะอาดเพียงพอ

8.3 พลาเนอร์เอสซีอาร์

พลาเนอร์เอสซีอาร์ เป็นอุปกรณ์ 3 รอยต่อ ทำงานเป็นสวิตช์ หรืออุปกรณ์ 2 สถานะ (bistable device) โครงสร้างเบื้องต้น ซึ่งแสดงในรูปที่ 8.13 ก. สามารถที่จะเขียนวงจรเสมือนด้วยทรานซิสเตอร์ชนิด พี-เอ็น-พี และชนิด เอ็น-พี-เอ็น ดังรูปที่ 8.13 ข. ส่วนสัญลักษณ์จะแสดงในรูปที่ 8.13 ค. จะเห็นว่าโครงสร้างในรูปที่ 8.13 ก. นั้น สามารถที่จะสร้างรวมในวงจรรวมได้ง่าย เพราะเป็นขบวนการเดียวกับการสร้าง เอ็น-พี-เอ็น ทรานซิสเตอร์ โดยการแพร่สารเจือ 2 ครั้ง อีกประการหนึ่งโครงสร้างแบบ คอมมอนคอลเลคเตอร์ ซึ่งสร้างโดยไม่มีการแยกคอลเลคเตอร์ออกจากกัน จะทำให้เกิดลักษณะของการสวิตช์ขึ้นได้เช่นกัน [3]

8.3.1 ทฤษฎีและการทำงาน

การทำงานของเอสซีอาร์นั้น จะสามารถอธิบายได้โดย โครงสร้างของทรานซิสเตอร์ ซึ่งถ้าหากให้ α_p คือ อัตราการขยายกระแสของ พี-เอ็น-พี ทรานซิสเตอร์ และ α_n คือ อัตราการขยายกระแสของ เอ็น-พี-เอ็น ทรานซิสเตอร์ แล้ว จะได้ว่ากระแสที่ไหลผ่านเอสซีอาร์ (I_A) ก็คือ [4]

$$I_A = \frac{I_{co}}{1 - (M_h \alpha_p + M_e \alpha_n)} \quad (8.6)$$

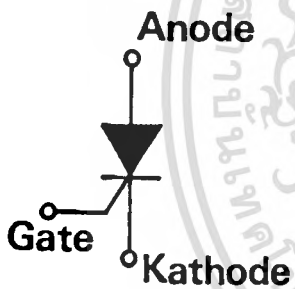
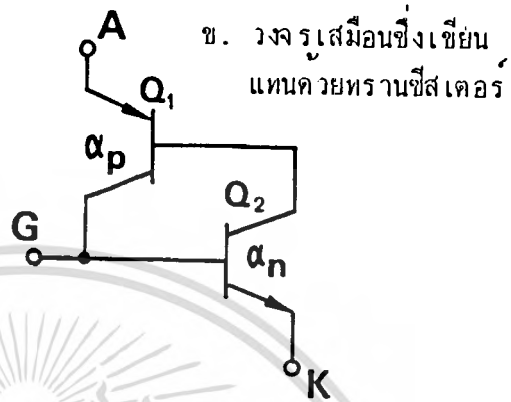
เมื่อ M_h คือ multiplication factor ของโฮล

M_e คือ multiplication factor ของอิเล็กตรอน

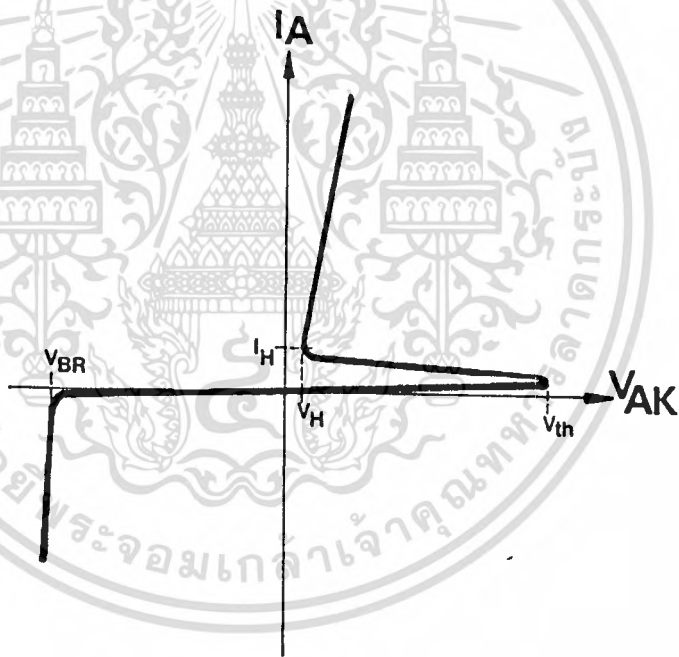
I_{co} คือ กระแสรั่วไหลที่ผ่านรอยต่อ J_2

ในช่วงที่ V_{AK} ต่ำกว่า V_{th} กระแสที่ไหลผ่านเอสซีอาร์ จะมีค่าประมาณ I_{co} หรือในช่วงนี้ $M_h, M_e \approx 1$ และ $\alpha_p, \alpha_n \ll 1$ เมื่อ V_{AK} มีค่าประมาณ V_{th} ค่า α จะค่อย ๆ เพิ่มขึ้น หรือ $M_h = M_e \approx 1, \alpha_p = \alpha_n \approx 1$ ทำให้เริ่มมีกระแสไหลมาก เมื่อกระแสไหลมากขึ้นก็จะทำให้

ก. โครงสร้าง



ក. ស័ណ្ឌលក្ខណ៍



รูปที่ 8.14 กราฟคุณสมบัติกระแสกับแรงดัน
ของเอสซีอาร์

$M_h, M_e > 1$ ในขณะที่ $(M_h \alpha_p + M_e \alpha_n)$ ยังมีค่าประมาณ 1 ซึ่งในช่วงนี้ คือการเกิดความต้านทานเชิงลบขึ้น แรงดัน V_{AK} ลดลงอย่างรวดเร็ว จนถึงระดับ V_H , (holding voltage) ซึ่งกระแสที่ไหลขณะนั้นคือ I_H (holding current) จะเป็นลุดที่เอสซีอาร์ อยู่ในสภาวะ "on" และนำกระแสอยู่ ถ้าหากเพิ่มแรงดันขึ้นก็จะทำให้กระแสไหลมากขึ้น ซึ่งช่วงนี้ก็มีความต้านทานบวก เพราะแรงดันคร่อมเอสซีอาร์ จะเป็นปฏิภาคตรงกันกับกระแสที่ผ่านเอสซีอาร์ และความต้านทานขณะนี้ก็คือ R_{on} ซึ่งจากที่กล่าวมาแล้วนี้ สามารถแสดงโดยกราฟ ความสัมพันธ์ระหว่างกระแสและแรงดัน ในรูปที่ 8.14

เอสซีอาร์ จะเริ่มเข้าสู่สภาวะ "on" ต่อเมื่อ $\alpha_p + \alpha_n = 1$ ซึ่งนอกจากจะเพิ่มให้ความเข้มข้นไฟฟ้าสูงขึ้นแล้ว (V_g ปลอยลอย) อาจจะทำให้เกิดได้โดย การกระตุ้นให้กระแสไหลผ่านทางเกต-คาโอด ช่วงเวลานั้น I_{GK} จะทำให้มีการแพร่ของพาหะไปถึงรอยต่อ J_2 ทำให้ $\alpha_p + \alpha_n$ มีค่าประมาณ 1 ได้ และเอส ซี อาร์ ก็จะเข้าสู่สภาวะ "on" ซึ่งการแสดงด้วยสมการก็คือ [4]

$$\Delta I_K = \Delta I_G + \Delta I_A \quad (8.7)$$

เมื่อ I_G คือ กระแสเกต
โวลตาจกระแสเกต เมื่อแพร่ไปถึงรอยต่อ J_2 จะทำให้ $\alpha_p I_A$ เพิ่มขึ้น และจากนั้น $\alpha_n I_K$ จึงเพิ่มขึ้น ดังนั้น

$$\Delta I_A = \alpha_p \Delta I_A + \alpha_n \Delta I_K \quad (8.8)$$

จากสมการที่ (8.7) และ (8.8) จะได้

$$\frac{\Delta I_A}{\Delta I_G} = \frac{\alpha_n}{1 - (\alpha_p + \alpha_n)} \quad (8.9)$$

จากสมการที่ (8.9) จะเห็นว่า เมื่อ $\alpha_p + \alpha_n$ มีค่าใกล้ ๆ 1 แล้ว ถ้าหาก α_n มีการเปลี่ยนแปลงเพียงเล็กน้อย ก็จะทำให้ I_A เปลี่ยนแปลงได้อย่างรวดเร็ว ดังนั้นการใช้งานเอสซีอาร์ โดยทั่วไปมักจะใช้กับกระแสสลับ เพราะเมื่อกระแสและแรงดันต่ำกว่า I_H, V_H ก็จะ

ทำให้ เอสซีอาร์ เข้าสู่สภาวะ "off" ได้เอง ในช่วงที่ V_{AK} เป็นบวก การให้เอสซีอาร์เริ่มนำกระแสก็จะทำการกระตุ้นด้วยแรงดันบวกที่เกท

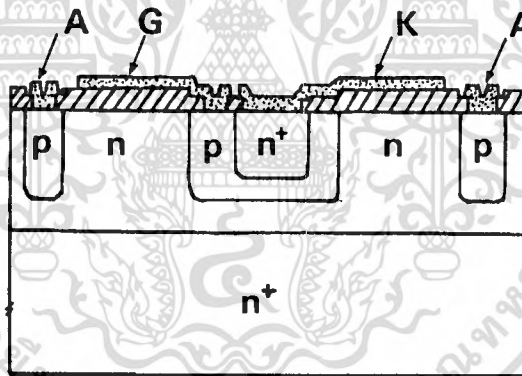
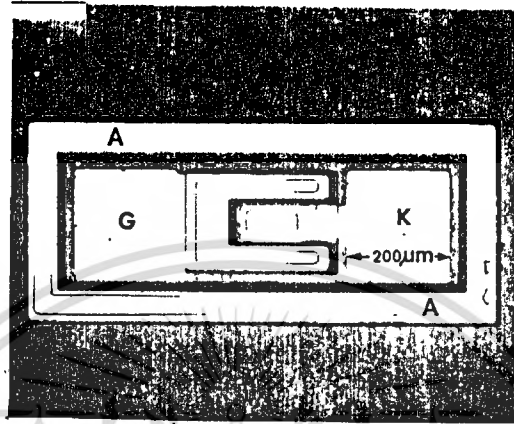
8.3.2 การทดลองและผลการทดลอง

รูปร่างของเอสซีอาร์ แบบที่ได้ทดลองสร้างขึ้นนั้น แสดงได้ดังในรูปที่ 8.15 ส่วนของคาโอดจะแพร่เจือลงไปบนส่วนของเกท ส่วนอาโนดซึ่งเป็น P นั้น อยู่ภายนอกของเกทและคาโอด

แผ่นผลึกเริ่มต้นในการสร้าง ได้ทดลองสร้างเอสซีอาร์ จากแผ่นผลึกซึ่งมีพิสัยความต้านทานแตกต่างกัน 2 ชุด คือ 2-4 โอห์ม-ซม. (ชนิดอีพิแทกเซียล) และ 4.5-5.6 โอห์ม-ซม. (ชนิดฐานรอง) ทำการแพร่เจือส่วนเกทและอาโนด โดยใช้โบรอนไนไตรด์ เป็นแหล่งจ่ายสารเจือ ทำการแพร่สารที่อุณหภูมิ 890°C นาน 30 นาที และซิลิกที่อุณหภูมิ 1100°C นาน 150 นาที ในการแพร่เจือส่วนคาโอด ใช้สารละลายของฟอสฟอรัสออกซีคลอไรด์ เป็นแหล่งจ่ายสารเจือ ทำการแพร่สารที่อุณหภูมิ 980°C นาน 20 นาที และซิลิกที่อุณหภูมิ 925°C นาน 40 นาที การสร้างขั้วโลหะใช้อลูมิเนียม และการทำแอนนیلที่อุณหภูมิ 500°C นาน 10 นาที จากนั้นจึงเก็บบรรจุในถังถึง TO-5 และทดสอบคุณสมบัติต่าง ๆ ต่อไป

- กราฟความสัมพันธ์ระหว่าง กระแสคาโอดกับแรงดันอาโนด-คาโอด และกระแสเกทกับแรงดันเกท

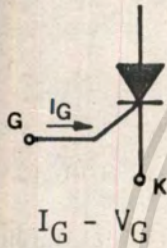
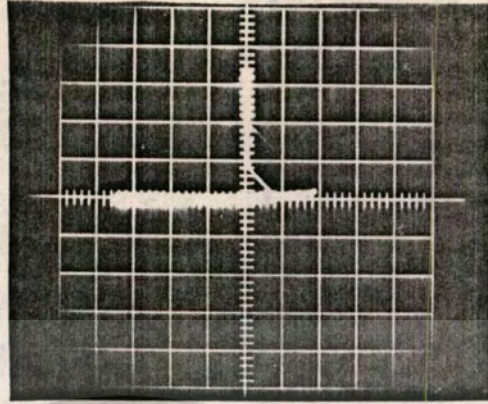
ในการตรวจสอบกราฟคุณสมบัติพื้นฐานนี้ จะใช้เครื่องมือ curve tracer เพราะทำได้สะดวกและรวดเร็ว ซึ่งกราฟดังกล่าวแสดงในรูปที่ 8.16 ก.ข. ตามลำดับ จากรูป 8.16 ก. จะเห็นว่าอุปกรณ์ที่สร้างขึ้น แสดงคุณสมบัติของเอสซีอาร์ได้อย่างสมบูรณ์ ส่วนความสัมพันธ์ระหว่างกระแสและแรงดันเกทคาโอดนั้น เหมือนกับ พี-เอ็น ไดโอดทั่ว ๆ ไป ในการวัดค่าพารามิเตอร์ต่าง ๆ เปรียบเทียบกันระหว่างเอสซีอาร์ ที่สร้างขึ้นจากผลึกพิสัยความต้านทานต่างกัน และเปรียบเทียบกับทรานซิสเตอร์ที่สมมูลกันนั้น แสดงโดยตารางในรูปที่ 8.17 จะทำให้มีข้อสรุปว่า เอสซีอาร์ โครงสร้างแบบพลาเนอร์ที่สร้างขึ้นนี้ แรงดัน V_{ch} จะขึ้นอยู่กับ แรงดันพังทะลายคอล-เลคเตอร์-อิมิตเตอร์ ของ เอ็น-พี-เอ็น ทรานซิสเตอร์ ซึ่งจะขึ้นอยู่กับความหนาแน่นสารเจือและความกว้างของเบส



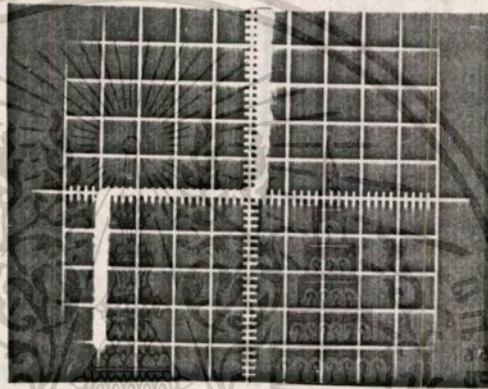
รูปที่ 8.15 ลวดลายและโครงสร้างของเฮสซีอาร์ในการทดลอง



Hor : 10 V/div. Ver : 0.5mA/div



Hor : 2V/div Ver : 1mA/div



รูปที่ 8.16 ก. กราฟความสัมพันธ์ระหว่างกระแส I_A กับแรงดัน V_{AK}
 ข. กราฟความสัมพันธ์ระหว่างกระแส I_G กับแรงดัน V_G

ผลึกเริ่มต้น	$V_{th}(V)$	$V_{BR}(V)$	$V_H(V)$	$I_H(mA)$
n/n ⁺ 2-4 ohm-cm.EPI	25-35	50-65	0.8	0.6
n 4.5-5.6 ohm-cm.SUB	60	60	0.8	0.6

รูปที่ 8.17 คุณสมบัติของเฮสซีอาร์ซึ่งสร้างจากผลึกเริ่มต้นที่แตกต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การทดสอบ เกี่ยวกับคุณสมบัติซึ่งมีความไว ต่อแสง

จากเอสซีอาร์ที่สร้างขึ้น เมื่อให้ได้รับแสง และตรวจสอบความสัมพันธ์ระหว่าง กระแสกับแรงดันขณะเกทพลอยลอย พบว่า แรงดัน V_{th} จะลดลงเมื่อให้ความเข้มแสงมากขึ้นซึ่ง ผลการทดลองแสดงในรูปที่ 8.18

ผลการทดลองในหัวข้อนี้ แสดงให้เห็นว่า แสงสามารถที่จะกระตุ้นให้เอสซีอาร์ เข้าสู่ สภาวะ "on" เพราะเมื่อมีแสงตกกระทบบริเวณรอยต่อ จะทำให้เกิดคูของ โสล-อิเล็กตรอนและ จะมีสภาพเหมือนกระแสเกท ดังนั้น ถ้าหากออกแบบให้ส่วนของเกทมีพื้นที่รับแสงมากขึ้นก็จะทำให้ เอสซีอาร์ ไวต่อการกระตุ้นด้วยแสงมากขึ้น

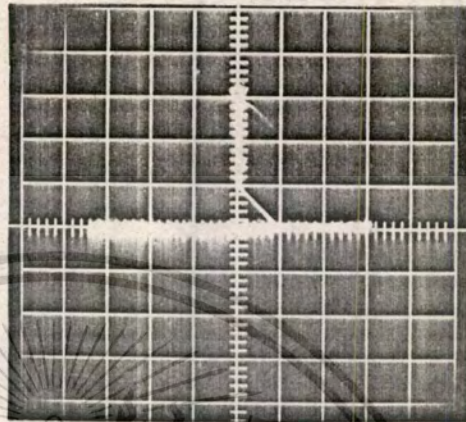
- คุณสมบัติ เกี่ยวกับความเร็วในการสวิตช์

ในการวัดนี้ ใช้วงจรดังรูปที่ 8.19 ก. ซึ่งความสัมพันธ์และค่าจำกัดความ แสดง ดังรูปที่ 8.19 ข. และ 8.19 ค. สาเหตุของการทำให้ช้าของเวลาในการตอบสนองก็คือ ช่วง เวลาของกลไกในการเพิ่มค่าของ M และ α ซึ่งจากผลการทดลอง ในรูปที่ 8.20 และ 8.21 จะเห็นได้ว่า เมื่อให้กระแสเกท (I_G) มากขึ้น ทั้งดีเลย์ไทม์และไรส์ไทม์ของกระแสจะเร็วขึ้น เมื่อเอสซีอาร์ นำกระแสแล้วการจำกัดกระแสส่วนใหญ่ จะขึ้นกับอุปกรณ์ (โหลด) ภายนอก ไรส์ไทม์ ของกระแสซึ่งเกี่ยวข้องกับ โหลดด้วย จากรูปที่ 8.22 จะเห็นได้ว่าในช่วงกระแส I_A ค่า ๆ ไรส์ไทม์ของกระแส I_A จะเปลี่ยนแปลงน้อย แต่เมื่อกระแสมากกว่า 4 มิลลิแอมป์ ไรส์ไทม์จะลดลงอย่างรวดเร็ว ในขณะที่เอสซีอาร์อยู่ในสภาวะ "on" พบว่า แรงดันตกคร่อมมีค่าต่ำอยู่ในระดับ 1 โวลต์ และเมื่อให้กระแสที่ไหลผ่านเอสซีอาร์มากขึ้น แรงดันตกคร่อมก็จะมากขึ้นด้วย ทั้งนี้ เนื่องจากผลของความต้านทานอนุกรม โดยเฉพาะความต้านทานในเนื้อสาร ซึ่งอาจวิเคราะห์ได้ เช่นเดียวกันกับกรณีที่ทำทรานซิสเตอร์ทำงาน ในสภาวะอิ่มตัว และผลการทดลองเกี่ยวกับแรงดันตก คร่อมนี้ แสดงในรูปที่ 8.23 อนึ่ง ค่าอื่น ๆ ที่หาได้จากการทดลองนี้ พบว่าถ้าจะให้เอสซีอาร์ถูก ขัมเข้าสู่สภาวะ "on" ได้แรงดันเกทมีค่าต่ำสุดเท่ากับ 0.95 โวลต์ และกระแสเกทต่ำสุดเท่ากับ 0.5 ไมโครแอมป์ และถ้าจะป้อน V_{AK} ในลักษณะของพัลส์แล้ว จะสามารถทำให้เอสซีอาร์ เข้าสู่ สภาวะ "on" ได้โดยไม่ต้องใช้เกทกระตุ้น ทั้งนี้เพราะเอสซีอาร์ถูกกระตุ้นโดยสภาพของตัวเก็บ ประจุที่รอยต่อ ซึ่งในการทดลองนี้พบว่า ถ้าหากการเปลี่ยนแปลง ของแรงดันที่ป้อนน้อยกว่า 80

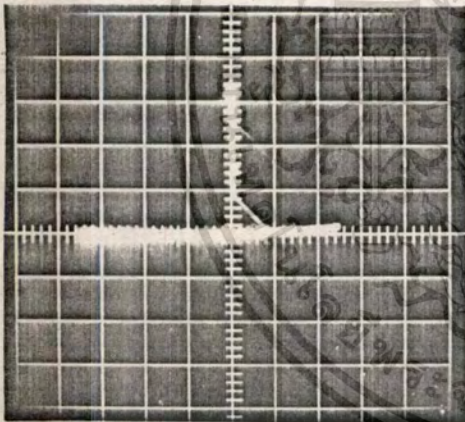


Hor : 10V/div

Ver : 0.5 mA/div

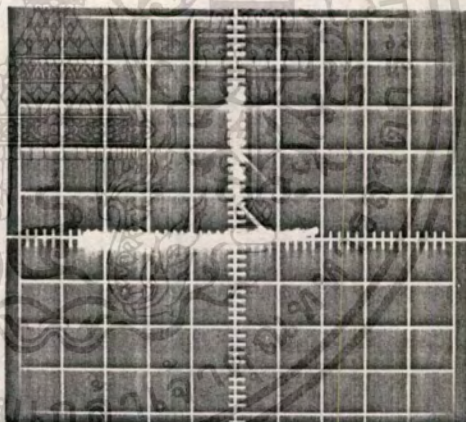


dark
 $V_{th} = 31 \text{ V}$



25000 Lux

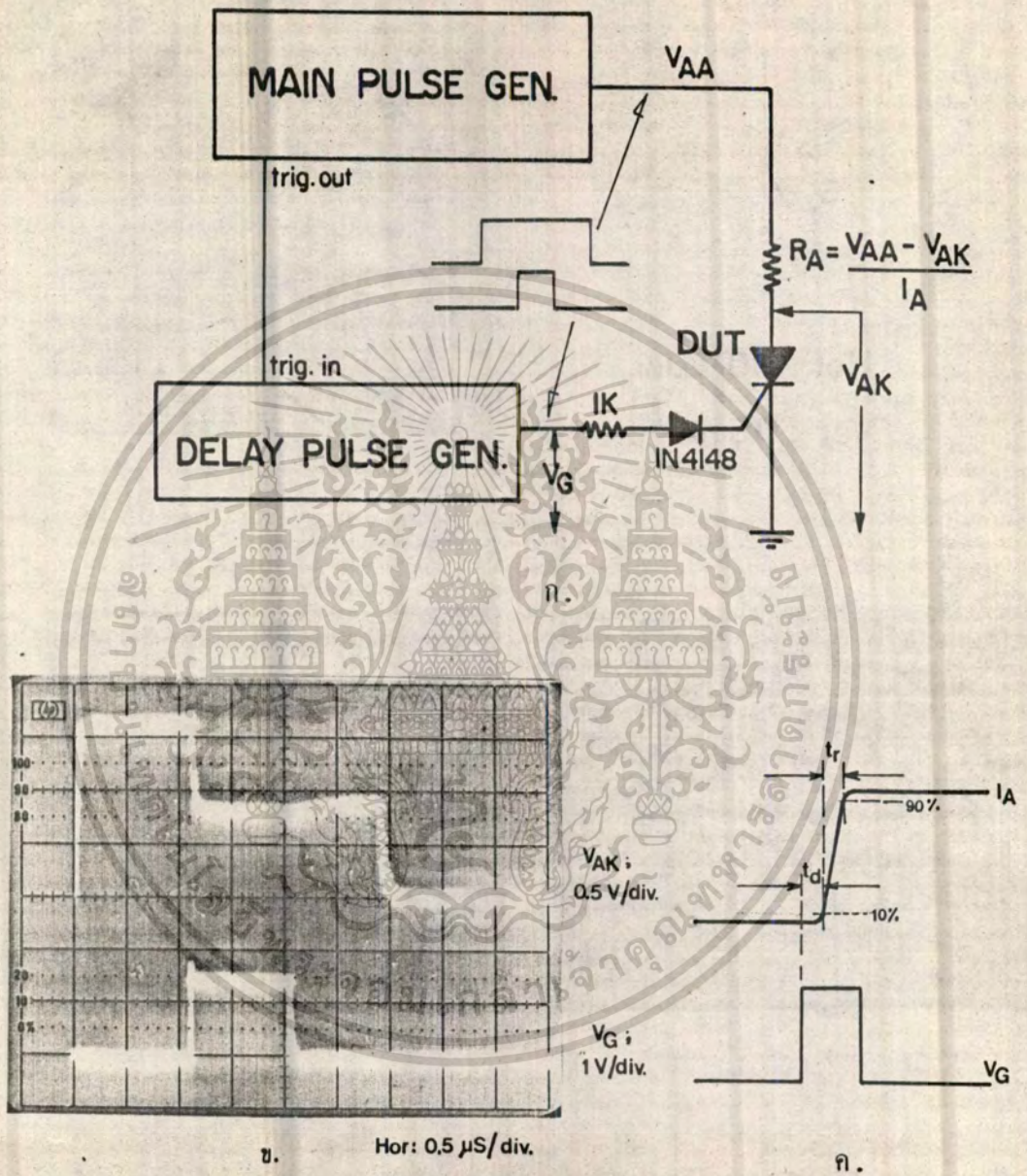
$V_{th} = 25 \text{ V}$



50000 Lux

$V_{th} = 19 \text{ V}$

รูปที่ 8.18 แสดงให้เห็น V_{th} ซึ่งลดลงเมื่อ SCR ได้รับความสว่าง



รูปที่ 8.19 การวัดเวลาต่าง ๆ ในการสวิตช์ของเฮสซีอาร์

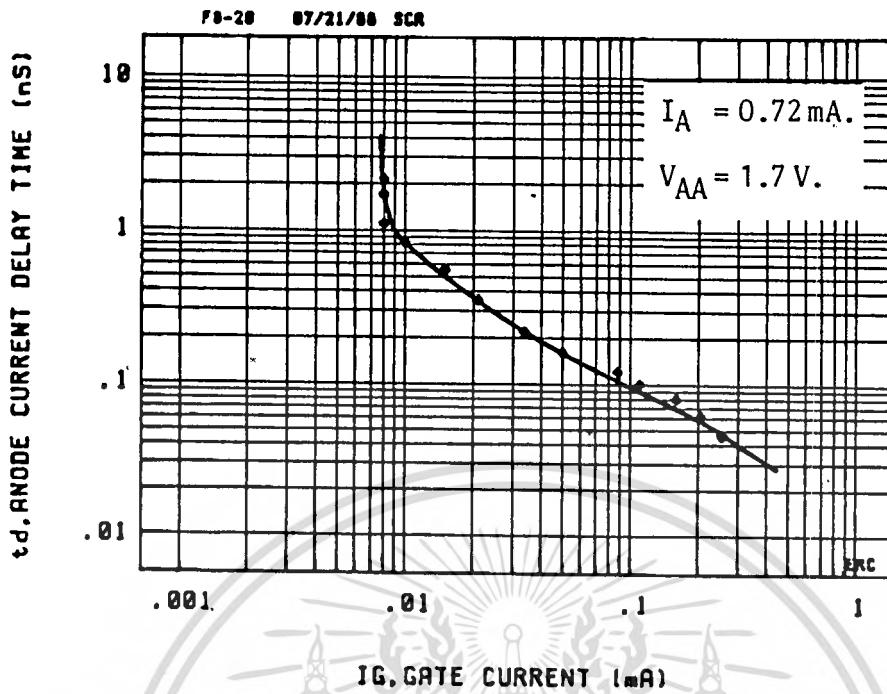
ก. การจัดเครื่องมือในการวัด

ข. แรงดันแอนโอด-คาโทด (V_{AK}) และแรงดันเกต (V_G)

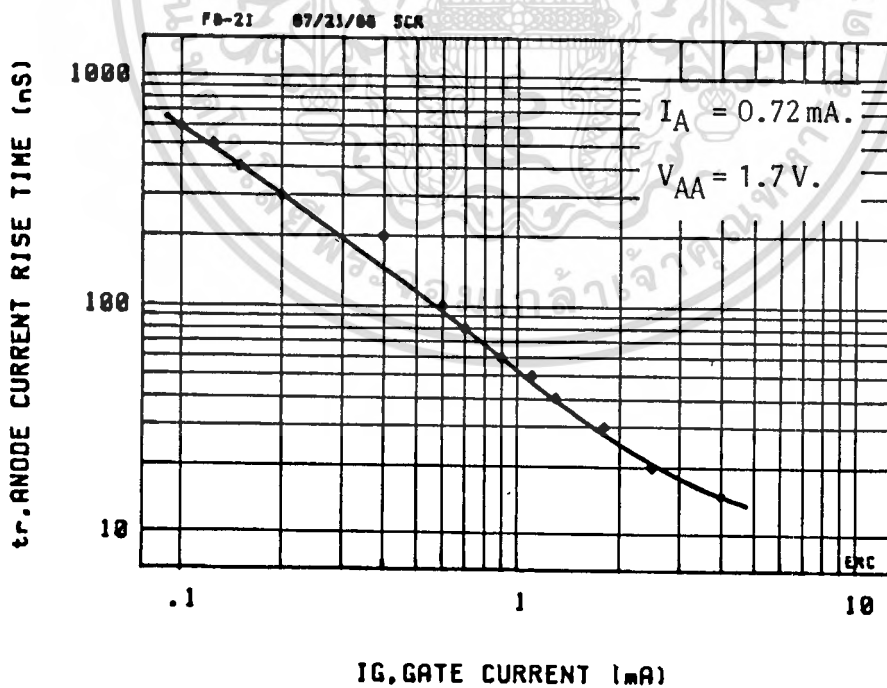
ค. แรงดันเกต (V_G) และกระแสแอนโอด (I_A)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า.

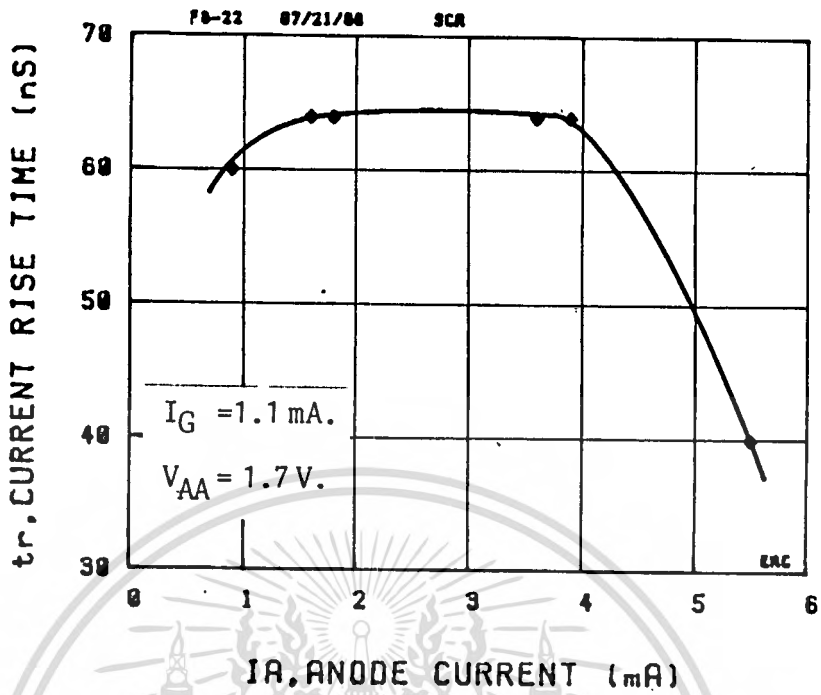
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



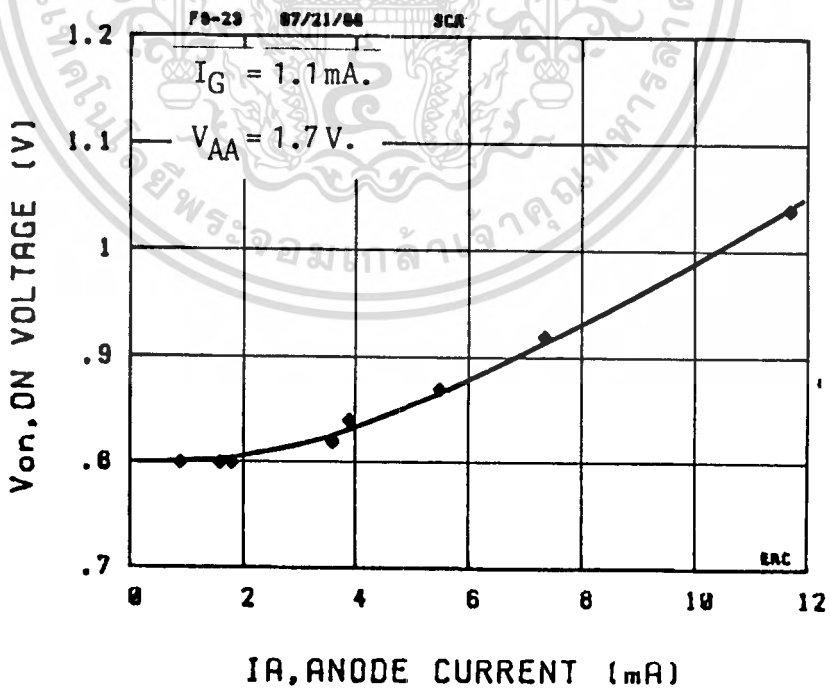
รูปที่ 8.20 ความสัมพันธ์ระหว่างดีเลย์ไทม์ของกระแสแอโนดกับแรงดันเกท



รูปที่ 8.21 ความสัมพันธ์ระหว่างไรส์ไทม์ของกระแสแอโนดกับแรงดันเกท



รูปที่ 8.22 ความสัมพันธ์ระหว่างไทม์ไทม์ของกระแสแอโนดกับปริมาณของกระแสแอโนด



รูปที่ 8.23 ความสัมพันธ์ระหว่างแรงดันที่ตกคร่อมเอสซีอาร์ขณะทำงานกับปริมาณของกระแสแอโนด

v/μ_s แล้ว เอสซีอาร์ จะไม่สามารถที่จะเข้าสู่ภาวะ "on" ได้

- การประยุกต์ใช้งานในลักษณะของออสซิลเลเตอร์

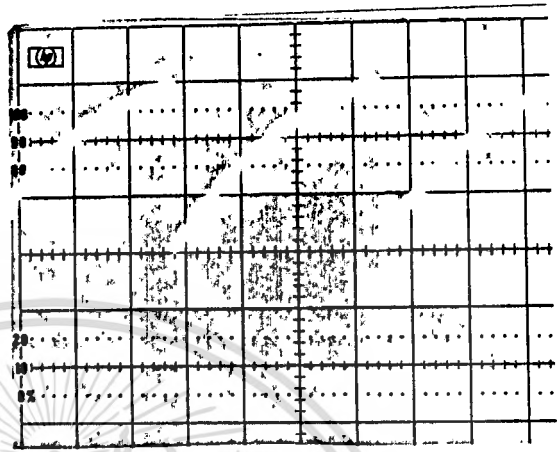
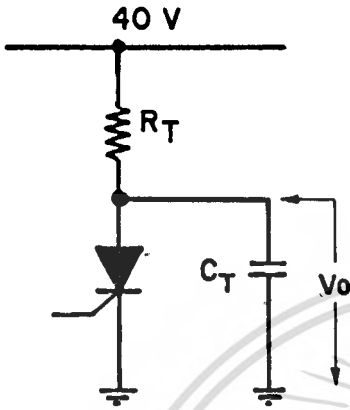
จากผลการทดลองต่าง ๆ ที่ได้ พอที่จะทำให้มีข้อสรุปได้ว่า เอสซีอาร์ โครงสร้างแบบฟลันาร์ เช่นนี้ มีความเหมาะสมที่จะสร้างในวงจรรวม แต่การทนแรงดันไม่สูงมากนักและในขณะที่ "on" ก็จะมีแรงดันตกคร่อมค่อนข้างสูง ทำให้ไม่เหมาะสมที่จะใช้งานเช่นอุปกรณ์ควบคุมทางกำลัง ในแง่ของวงจรรวมแล้ว การใช้งานบางอย่างที่เป็นไปได้ก็คือ การทำงานรวมในวงจรออสซิลเลเตอร์ ซึ่งกำหนดความถี่ด้วยตัวต้านทานและตัวเก็บประจุ วงจรในรูปที่ 8.24 ก. ตัวเก็บประจุจะประจุผ่านทาง R_T ด้วยค่าคงตัวเวลา $R_T C_T$ และเมื่อแรงดันคร่อมตัวเก็บประจุสูงถึง V_{th} ของเอสซีอาร์ จะทำให้เอสซีอาร์เข้าสู่ภาวะ "on" คายประจุที่สะสมใน C_T อย่างรวดเร็วจนแรงดันคร่อม C_T ต่ำกว่า V_H จึงทำให้เอสซีอาร์หยุดนำกระแสและตัวเก็บประจุ C_T ก็จะเริ่มประจุใหม่ เอาท์พุทที่ได้ก็คือ แรงดันคร่อม C_T ซึ่งเป็นแรงดันแบบเอกโพเนนเชียล และถ้าหากต้องการเป็นสัญญาณแรมป์แล้ว จะใช้หลักการเดียวกัน เพียงแต่ประจุ C_T ด้วย ปริมาณกระแสคงที่ ซึ่งจากวงจรในรูปที่ 8.24 ข. Q_1 และ Q_2 ทำหน้าที่เป็นวงจรราย กระแสคงที่ประจุให้ C_T โดยที่ปริมาณกระแสที่จะประจุ C_T นี้กำหนดด้วย R_T ความถี่ในการออสซิลเลต จึงประมาณได้จาก

$$f = \frac{V_{CC}}{V_{th}} \cdot \frac{1}{R_T C_T}$$

เมื่อทดลองเปลี่ยน R_T และ C_T ไป ก็จะเขียนเป็นกราฟความสัมพันธ์ระหว่างความถี่ (f) กับค่า R_T ที่ C_T ค่าต่าง ๆ ได้ โดยผลการทดลองแสดงในรูปที่ 8.25 ซึ่งในการทดลองนี้ใช้แรงดันไฟเลี้ยง (V_{CC}) เท่ากับ 40 โวลต์

8.3.3 สรุป

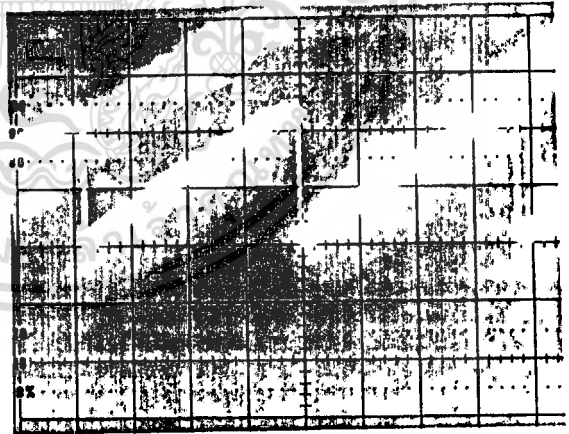
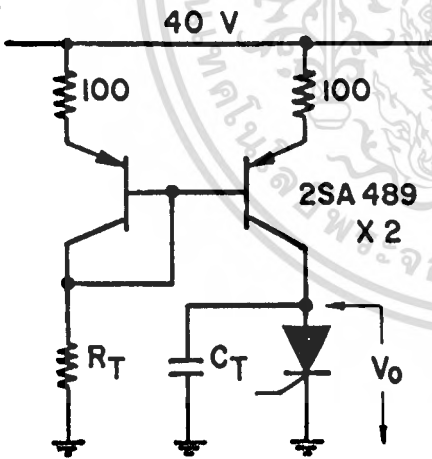
ในการทดลองสร้างฟลันาร์เอสซีอาร์ครั้งนี้ ทำให้ได้ข้อสรุปที่ว่า โครงสร้างแบบนี้มีความเหมาะสมที่จะสร้างเป็นวงจรรวม ซึ่งจะประยุกต์ใช้งานในบางลักษณะเช่น ออสซิลเลเตอร์ได้ และด้วยคุณสมบัติซึ่ง V_{th} มีความไวต่อแสง จะทำให้สามารถที่จะพัฒนาเป็นโฟโต เอสซีอาร์ได้อีกด้วย .



Ver : 10V./div.

Hor: 0.2mS/div.

รูปที่ 8.24 ก. วงจร R-C ออสซิลเลเตอร์

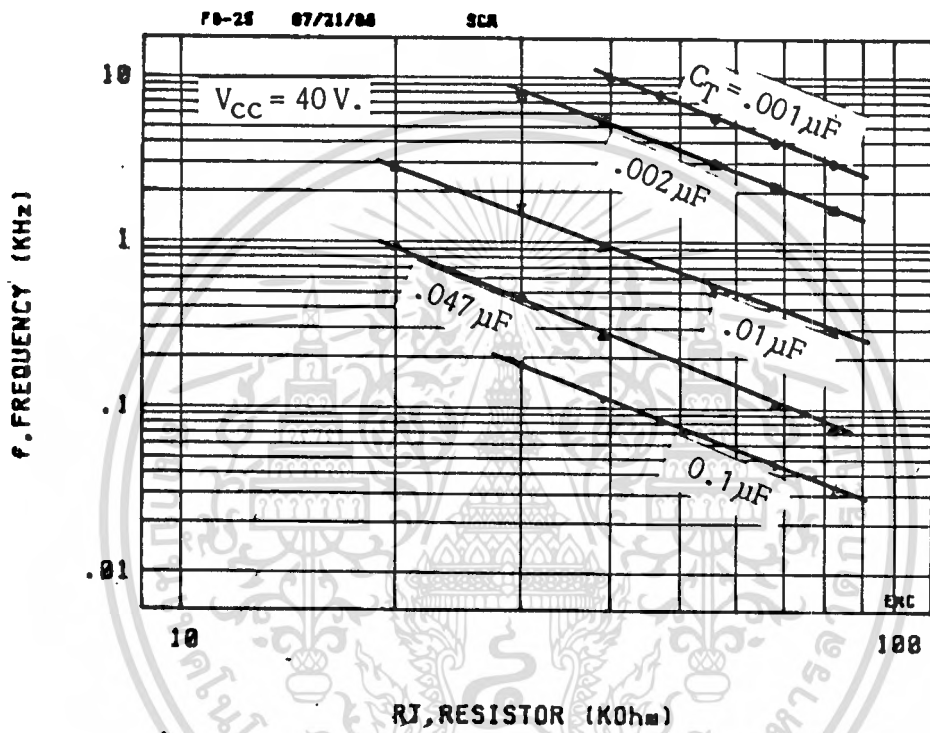


Ver: 10V./div.

Hor : 0.5mS/div.

รูปที่ 8.24 ข. วงจรออสซิลเลเตอร์ซึ่งใช้วงจรขยายกระแสที่เข้าช่วย
จะทำให้ได้ลักษณะของสัญญาณแอมป์ที่ดีขึ้น

รูปที่ 8.24 การใช้งานฟลანาร์เอสซีอาร์ในวงจรออสซิลเลเตอร์



รูปที่ 8.25 ความสัมพันธ์ระหว่างความถี่กับความต้านทานที่ตัวเก็บประจุต่าง ๆ กัน

เอกสารอ้างอิง

- 1] Mohamed I. Elmasry, "Digital Bipolar Integrated Circuits" pp. 137-176, A Wiley-Interscience Publication, John Wiley & Sons, New York, 1983.
- 2] Teunis Poorter, "Electrical parameter, Static and Dynamic Response of I^2L ", pp. 440-449, IEEE Journal of Solid-State circuits, VOL.SC-12, No 5. October, 1972.
- 3] R.M. Burger, R.P. Donovan, Fundamental of Silicon Integrated Device Technology, Vol.II, pp. 233-236, Prentice-Hall Inc, N.J. 1967.
- 4] A.G. Milnes, "Semiconductor Device and Integrated Electronics", pp. 282-289, Van Nostrand Reinhold company, Inc. N.Y., 1980.

บทที่ 9

สรุป

Conclusion

หลักการออกแบบและเทคนิคที่สำคัญที่สุดในการสร้างไบโพลาร์ทรานซิสเตอร์ ก็คือการควบคุมความหนาแน่นของสารเจืออย่างเหมาะสม และกำหนดความหนาแน่นของชั้นเบสให้สอดคล้อง ไบโพลาร์ทรานซิสเตอร์ได้ถูกประดิษฐ์ขึ้นตั้งแต่ปี 1948 เทคนิคต่าง ๆ มากมายได้ใช้ในการสร้างทรานซิสเตอร์ แต่วิธีการหนึ่งซึ่งมีความเหมาะสมและใช้กันแพร่หลายมากคือ วิธีการซึ่งสร้างโดยการแพร่สารเจือเพราะเป็นวิธีที่ไม่ยุ่งยากมาก และสามารถที่จะใช้สร้างให้ตัวอุปกรณ์มีขนาดเล็กมาก ๆ ได้ ซึ่งที่เห็นกันอยู่ทั่วไปก็คือไบโพลาร์ไอซีในสเกลต่าง ๆ ในการทดลองครั้งนี้ก็ใช้ขบวนการนี้เช่นกัน ทรานซิสเตอร์ที่สร้างขึ้นนั้นเป็นชนิดเอ็น-พี-เอ็น แต่ในด้านการวิเคราะห์ในทางทฤษฎีแล้ว ทรานซิสเตอร์ทั้ง 2 แบบนั้นสามารถใช้หลักการเดียวกันได้ การสร้างเริ่มจากผลึกรูปเดี่ยว จะเป็นชนิดฐานรองหรือชนิดอีพิตาเซียลก็ได้ แต่โดยทั่วไปแล้วชนิดฐานรองนั้นมักจะไม่นิยมใช้ เพราะเนื่องจากความหนาที่มากเกินไป ทำให้ค่าความต้านทานอนุกรมในส่วนคอลเลกเตอร์มีค่าสูง ซึ่งจะส่งผลให้ทรานซิสเตอร์ที่สร้างได้ มีค่าแรงดันอิ่มตัวคอลเลกเตอร์มีค่าน้อย การตอบสนองทางความถี่ก็มักจะไม่ดี ส่วนของเบสซึ่งเป็นชนิดที่สามารถที่จะสร้างได้โดยการแพร่จะอะตอมของโบรอน ให้ได้ความต้านทานแผ่นประมาณ 200-400 โอห์ม/□ ชั้นของอิมิตเตอร์ซึ่งเป็นชนิดเอ็นนั้น จะแพร่ทับซ้อนลงไปบนส่วนเบสอีกทีหนึ่ง สารเจือที่ใช้ก็คือฟอสฟอรัส ซึ่งอาจจะเป็นแผ่นแข็ง (SiP_2O_7) หรือเป็นสารละลาย (POCl_3) ก็สามารถใช้ได้เช่นเดียวกัน การใช้แผ่นแข็งนั้นจะมีความสะดวกมากกว่า ที่จะใช้ฟอสฟอรัสออกซีคลอไรด์ซึ่งเป็นของเหลว แต่จากการทดลองพบว่าแหล่งจ่ายสารเจือชนิดแผ่นแข็งที่ใช้คือ PH-1000 นั้น ไม่สามารถที่จะให้ความหนาแน่นของอะตอมสารเจือได้สูงเหมือนกับฟอสฟอรัสออกซีคลอไรด์ ความหนาแน่นของสารเจือที่มีค่าน้อยจะทำให้ประสิทธิภาพอิมิตเตอร์มีค่าต่ำ หรือจะพูดว่ามีอัตราการขยายกระแสได้น้อยก็ได้เช่นเดียวกัน ส่วนของอิมิตเตอร์นี้ปกติแล้วจะต้องแพร่ให้มีความหนาแน่นสารเจือสูงมาก ๆ (ประมาณ 10^{21} อะตอม/ลบ.ซม.) อย่างไรก็ตามการสร้างทรานซิสเตอร์ให้มีอัตราการขยายกระแสที่สูง

นั้น นอกจากจะสร้างให้มีประสิทธิภาพมีดีเตอร์ที่สูงแล้ว ความกว้างของเบสก็มีผลอย่างมาก เบสซึ่งกว้างเกินไปทำให้พาหะที่ฉีดมาลงที่อิมิตเตอร์นั้นรวมตัวหายไป ไม่สามารถที่จะไปถึงคอล-เลกเตอร์ได้ ทรานซิสเตอร์ซึ่งเบสแคบกว่า นอกจากจะให้อัตราการขยายที่สูงแล้ว จะทำให้ทรานซิสเตอร์ตอบสนองต่อความถี่สูงได้ดีขึ้นด้วย

การตอบสนองทางความถี่และความเร็วในการสวิตช์ของทรานซิสเตอร์ การสร้างการออกแบบ เพื่อคุณสมบัติที่ดีนั้น จะต้องลดค่าที่ความจุไฟฟ้ารอยต่อให้มีค่าต่ำที่สุด ซึ่งก็สามารถที่จะทำได้โดยการออกแบบให้พื้นที่มีขนาดเล็ก (สำหรับกระแสสูงสุดที่กำหนด) และความหนาแน่นของสารเจือจะต้องไม่สูงมาก พวกพาราซิสติกอื่น ๆ เช่นค่าความจุไฟฟ้าระหว่างขาของตัวถัง จะต้องลดให้เหลือค่าต่ำที่สุด นอกจากนี้การกำหนดสภาวะทำงานของทรานซิสเตอร์ เช่น I_{B1} , I_{B2} , $V_{BE(off)}$, $I_C(sat)$ จะสามารถกำหนดความเร็วของวงจรสวิตช์ให้เหมาะสมได้

การทำงานในลักษณะสวิตช์ของทรานซิสเตอร์นั้น ในสภาวะที่สวิตช์ปิดวงจรทรานซิสเตอร์จะถูกขับเคลื่อนด้วยกระแสเบสในปริมาณซึ่งมากกว่า I_C/h_{FE} รอยต่อเบสคอลเลกเตอร์จะได้รับไบอัสตรง ทำให้มีการสะสมเนื่องจากพาหะที่มากเกินไป เมื่อต้องการให้สวิตช์เปิดวงจรก็จะหยุดป้อนกระแสเบส แต่ทรานซิสเตอร์ยังไม่สามารถที่จะหยุดได้อย่างทันที เนื่องจากพาหะที่สะสมอยู่ การลดเวลาสะสมพาหะ (storage time) นี้ มีเทคนิคที่จะทำได้ 2 วิธีการ คือการทำให้พาหะรวมตัวและให้หายไปเร็วที่สุด และอีกวิธีหนึ่งก็คือการทำให้เบส-คอลเลกเตอร์ไดโอดสะสมพาหะให้น้อยที่สุด เช่น บังคับให้แรงดันไบอัสตรงมีค่าต่ำ ๆ

การแพร่เจืออะตอมของทองคำเป็นวิธีการหนึ่ง ในการที่จะลดเวลาสะสมประจุของทรานซิสเตอร์ให้ต่ำลงมา ทั้งนี้เพราะอะตอมของทองคำจะทำให้เกิดระดับพลังงานแบบ ระดับลึก ซึ่งทำหน้าที่เป็นศูนย์กลางการรวมตัว ทำให้พาหะส่วนที่สะสมรวมตัวหายไปได้โดยเร็ว ทองคำเป็นสารเจือระดับลึกที่มีการแพร่ตัวได้อย่างรวดเร็ว การควบคุมปริมาณอะตอมของทองคำมักจะทำได้ไม่ค่อยจะแน่นอนมากนัก ศูนย์กลางการรวมตัวจะเกิดขึ้นโดยทั่วไป ความนำไฟฟ้าของสารก็จะลดลง จึงมักจะเป็นผลให้แรงดันอิมิตเตอร์ของทรานซิสเตอร์สูงขึ้น ในขณะที่ศูนย์กลางการรวมตัวในเบสและอิมิตเตอร์จะทำให้อัตราการขยายกระแสลดลง จากการทดลองในเมทที่ 3 จะเห็นว่าด้วยเงื่อนไขการแพร่อะตอมทองคำที่ดีที่สุด จะสามารถลดเวลาในการสะสมประจุได้ประมาณ 12 เท่า

ในขณะที่อัตราการขยายกระแสมีค่ามากกว่า 100

อีกวิธีการหนึ่งในการที่จะเพิ่มความเร็วของทรานซิสเตอร์ คือการใช้ชอตคีย์ไดโอด
 ครอบระหว่างเบสและคอลเลคเตอร์ เนื่องจากชอตคีย์ไดโอดทำงานด้วยพาหะข้างมาก โดยที่
 โครงสร้างเป็นรอยต่อที่เกิดจากโลหะและสารกึ่งตัวนำ(ในการทดลองนี้ใช้โลหะอลูมิเนียม)ทำให้
 มีแรงดันเริ่มนำกระแสที่ต่ำ (ประมาณ 0.3 โวลต์) และมีเวลาในการสวิตช์ที่รวดเร็วมาก การ
 ใช้ชอตคีย์ไดโอดครอบรอยต่อ จึงทำให้รอยต่อเบส-คอลเลคเตอร์ได้รับไบอัสตรงด้วยแรงดันต่ำ
 การสะสมพาหะก็น้อยลง เวลาในการสวิตช์ของชอตคีย์ทรานซิสเตอร์ จึงเร็วกว่าทรานซิสเตอร์
 ปกติธรรมดา นอกจากนี้ในการทดลองเกี่ยวกับชอตคีย์ไดโอดพบว่าความไม่สมบูรณ์ของชอตคีย์
 ทรานซิสเตอร์ เกิดขึ้นเนื่องมาจากการรั่วไหลของกระแสที่ผิวบริเวณรอยต่อเนื่องมาจากการขาด
 ผ่านของโลหะที่ใช้สร้างชอตคีย์แพริเออร์ โครงสร้างซึ่งใช้ ออกไซด์ครอบรอยต่อจึงแสดงคุณสมบัติ
 ของทรานซิสเตอร์ได้สมบูรณ์กว่า อนึ่งสาเหตุของการพังทลายเนื่องจากการไบอัสกลับของชอต-
 คีย์ไดโอดมักเนื่องมาจากการเกิดการคั่งของสนามไฟฟ้าบริเวณขอบ โครงสร้างแบบมีการครีบกั้นคิฟ
 จะลดปัญหานี้ได้ จากการทดลองจะเห็นชอตคีย์ทรานซิสเตอร์ ซึ่งชอตคีย์ไดโอดมีการครีบกั้น มีแรง
 คั้นพังทลายคอลเลคเตอร์-อิมิตเตอร์ ประมาณ 16 โวลต์ ในขณะที่โครงสร้างซึ่งไม่มีการครีบกั้น
 แรงคั้นพังทลายประมาณ 12 โวลต์

นอกจากการใช้งานในแบบลิเนียร์และแบบสวิตช์ตามปกติแล้ว โฟโตทรานซิสเตอร์เป็น
 ทรานซิสเตอร์อีกประเภทหนึ่งที่ทำหน้าที่ในการตรวจจับทางแสง ในการทดลองได้สร้างโฟโตทราน
 ซิสเตอร์แบบคาร์ลิงตันขึ้น เพราะโครงสร้างของทรานซิสเตอร์แบบนี้จะเป็นแบบที่มีความไวแสงสูง
 สุด และจากการทดลองสามารถทำได้ถึงประมาณ 19 มิลลิแอมป์/มิลลิวัตต์/ตร.ซม. แต่เนื่อง
 จากเป็นโครงสร้างที่เบสเปิดวงจร ทำให้ความเร็วในการสวิตช์ถูกจำกัดลงไป (ตอบสนองต่อคลื่น
 สี่เหลี่ยมสูงสุดประมาณ 12.9 กิโลเฮิร์ต) โฟโตทรานซิสเตอร์ที่สร้างขึ้นจึงมีความเหมาะสมที่จะ
 ใช้เป็นตัวตรวจจับ ในวงจรสำหรับการนับพวักวัตถุต่าง ๆ และใช้งานในลักษณะสวิตช์ซึ่งทำงาน
 แบบสถานะคงที่

ไบโพลาร์ไอซีนั้นเป็นไอซีตระกูลที่ใหญ่มากในปัจจุบัน โดยโครงสร้างแล้วจะรวม
 พวกนี้ประกอบขึ้นมาจากทรานซิสเตอร์เป็นจำนวนมาก ในการเริ่มต้นจะรวมสิ่งจำเป็นต่อการศึกษา

และเรียนรู้ถึงลักษณะพิเศษต่าง ๆ ของทรานซิสเตอร์ในวงจรรวม เช่น มัลติอิมิตเตอร์ทรานซิสเตอร์ ซึ่งมักจะทำหน้าที่เป็นอินพุตของทีทีแอล จากการทดลองแผ่นที่ต่าง ๆ จะมีขนาดใหญ่อย่างแต่คุณสมบัติของอิมิตเตอร์แต่ละตัวที่สร้างได้ใกล้เคียงกันมาก ทำให้สรุปได้ว่าแม้จะสร้างเป็นวงจรรวมขนาดกลางต่อไปตรงๆ คนก็ไม่น่าจะเป็นปัญหา

เมิร์จทรานซิสเตอร์เป็นโครงสร้างพื้นฐานของลอจิกเกตประเภทอินทิเกรตอินเจกชัน จากการทดลองที่ผ่านมาสามารถที่จะสร้างเมิร์จทรานซิสเตอร์ โดยที่คุณสมบัติต่าง ๆ อยู่ในเกณฑ์ที่ดี ถ้าหากทำการพัฒนาโดยการปรับปรุงให้ พี-เอ็น-พีทรานซิสเตอร์มีเบสแคบกว่านี้ การสร้างอินทิเกรตอินเจกชันลอจิก จึงเป็นสิ่งที่เป็นไปได้เพราะเกตประเภทนี้มีจุดเด่นที่น่าสนใจคือ ใช้แรงดันไฟเลี้ยงต่ำและความเร็วในการทำงานสามารถที่จะกำหนดได้ด้วยปริมาณกระแส

ด้วยโครงสร้างที่ใกล้เคียงกับเมิร์จทรานซิสเตอร์ พลาแนรีเอสซีอาร์เป็นอุปกรณ์ทางสวิตชิงอีกชนิดหนึ่งที่สามารถจะสร้างรวมในวงจรรวมได้ แรงดันขีดเริ่มจะขึ้นอยู่กับแรงดันพังทะลายคอลเลกเตอร์-เบส ของเอ็น-พี-เอ็นทรานซิสเตอร์เป็นสำคัญ และเนื่องจากเอสซีอาร์จะสามารถทำงาน ได้ด้วยขบวนการของทรานซิสเตอร์ โฟโตเอสซีอาร์จึงสามารถที่จะอธิบายได้ด้วยโฟโตทรานซิสเตอร์และเอสซีอาร์ประกอบกัน ซึ่งจากการทดลองเห็นได้ว่า เมื่อให้ความเข้มแสงเพิ่มขึ้นแรงดันเริ่มนำกระแสก็จะลดลง แต่เนื่องจากโครงสร้างแบบนี้ทำให้แรงดันโวลต์ก่อนข้างสูงเมื่อกระแสมากขึ้น ทำให้ไม่เหมาะที่จะใช้ในการควบคุมทางกำลัง การใช้งานในลักษณะสวิตซ์ต่อกระแสต่ำ ๆ เช่นวงจรรอสซิลเลเตอร์จึงเป็นหัวข้อของการประยุกต์ใช้งานอย่างหนึ่ง ซึ่งได้ทำการทดลองไปแล้ว

กิติกรรมประกาศ

การที่วิทยานิพนธ์นี้สำเร็จลุล่วงได้ด้วยดีนั้น ผู้เขียนขอกราบขอบพระคุณ รศ.สมเกียรติ ศุภเดช ที่ได้ให้ข้อคิด แนวทาง และช่วยแก้ปัญหาต่าง ๆ ในการสร้างและการทดลองตลอดเวลา และขอขอบพระคุณ รศ.มนัส สังวรศิลป์ อธิการิษาการหัวหน้าศูนย์ฯ ซึ่งได้ให้ความอนุเคราะห์ช่วยเหลือเป็นอย่างดีมาโดยตลอด รวมถึงอาจารย์และเจ้าหน้าที่ศูนย์วิจัยอิเล็กทรอนิกส์ทุกท่าน นายสมชัย มหิธรเลิศพันธ์ นักศึกษาปริญญาตรี ที่ได้มีส่วนช่วยเหลือในการวัดการทดลองต่างๆ พร้อมกันนี้ก็ขอขอบพระคุณ คุณพาชน อ่อนเอกสุข ซึ่งได้ช่วยเหลือคานงานพิมพ์และตรวจแก้ไขต้นฉบับวิทยานิพนธ์จนเสร็จสมบูรณ์





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 การวัดคุณสมบัติต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์

1.1 คุณสมบัติทางกระแสไฟตรง

1.1.1 คุณสมบัติในสภาวะ "off"

- กระแสรั่วไหลและแรงดันพังทะลาย

1.1.2 คุณสมบัติในสภาวะ "on"

- อัตราการขยายกระแสกับกระแสคอลเลคเตอร์
- แรงดันอิมิต์เบส-อิมิตเตอร์ และคอลเลคเตอร์-อิมิตเตอร์

1.2 คุณสมบัติทางกระแสไฟสลับ

1.2.1 ความถี่คัทออฟของอัตราการขยายกระแสอิมิตเตอร์รวม($f_{\alpha e}$)

1.2.2 ความจุไฟฟ้าที่รอยต่อ (C_T)

1.2.3 gain-bandwidth product frequency (f_T)

1.3 คุณสมบัติทางสวิตชิง

1.3.1 ดีเลย์ไทม์และไรส์ไทม์

1.3.2 สตอเรจและฟอลล์ไทม์

1.3.3 พัลส์รีพีทิชันเรท(PRR) และ propagation time

1.4 คุณสมบัติทางแสง

1.4.1 กระแสเนื่องจากแสง

1.4.2 แรงดันอิมิต์เบสคอลเลคเตอร์-อิมิตเตอร์

1.4.3 กระแสคอลเลคเตอร์กับแรงดันคอลเลคเตอร์-อิมิตเตอร์

1.4.4 ความเร็วในการสวิตชิง

1.4.5 การตอบสนองสเปกตรัมพลังงานคงที่

1.5 การวัดเกี่ยวกับข้อคดียูนิเวอร์

1.5.1 การหาความสูงของแบริเออร์

1.5.2 การหาแฟกเตอร์ความสมบูรณ์

1.5.3 การหาความต้านทานไดนามิก

1. การวัดคุณสมบัติต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์

Measurement Technics of Bipolar Transistor's Parameters

1.1 การวัดคุณสมบัติทางกระแสไฟตรง

1.1.1 คุณสมบัติในสภาวะ "off"

สภาวะ "off" ของทรานซิสเตอร์เป็นสภาวะที่มีความต้านทานสูงมาก ทั้งนี้เพราะการไบอัสกลับที่รอยต่อ คุณสมบัติของทรานซิสเตอร์ ที่จะกล่าวถึงนี้ก็คือ กระแสรั่วไหลและแรงดันพังทะลายซึ่งจะได้อธิบายถึง พารามิเตอร์ที่พบ เห็นกันบ่อยๆ จากหนังสือข้อมูล

ก.) กระแสรั่วไหล

- I_{CBO} เป็นกระแสรั่วไหลทางรอยต่อคอลเลกเตอร์-เบส เมื่ออิมิตเตอร์เปิดวงจร ประกอบขึ้นมาจากส่วนของกระแสสองส่วนคือ ส่วนที่เปลี่ยนตามอุณหภูมิเรียกว่า กระแส-อิมิตต์ว และส่วนที่จะเปลี่ยนตามแรงดัน ซึ่งสาเหตุของการรั่วไหล มักจะเกิดขึ้นบริเวณผิว ในส่วนที่เป็นกระแสอิมิตต์ว เกิดขึ้นเนื่องจาก มีการแตกตัวและรวมตัวของประจุพาหะในช่วงปลอดพาหะ ก็ จะเปลี่ยนตามอุณหภูมิ โดยสำหรับซิลิกอน กระแสจะเพิ่มขึ้นเป็น 2 เท่า เมื่ออุณหภูมิเพิ่มขึ้น 10°C (ที่อุณหภูมิมากกว่า 130°C)

- I_{CEO} เป็นกระแสรั่วไหลคอลเลกเตอร์อิมิตเตอร์ เมื่อเบสเปิดวงจร จะเนื่องมาจากกระแส I_{CBO} และจะหาความสัมพันธ์ได้โดย

$$I_{CEO} = \frac{I_{CBO}}{1-\alpha}$$

$$\text{หรือ } I_{CEO} = \beta I_{CBO}$$

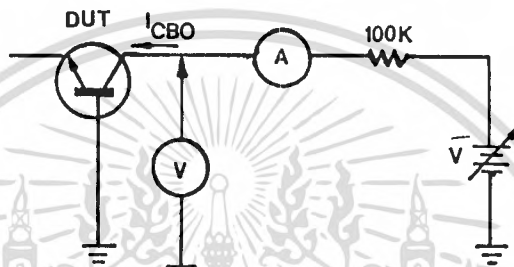
- I_{EBO} เป็นกระแสรั่วไหล อิมิตเตอร์-เบส เมื่อคอลเลกเตอร์เปิดวงจร

- I_{CES} เป็นกระแสรั่วไหล คอลเลกเตอร์-อิมิตเตอร์ เมื่อเบสลัดวงจรกับ

อิมิตเตอร์

จะเห็นว่าองค์ประกอบของกระแสรั่วไหลนั้น ขึ้นอยู่กับทั้งอุณหภูมิและแรงดัน ดังนั้นในการวัดกระแสรั่วไหล จะต้องระบุอุณหภูมิและแรงดันที่ทำการวัด ปกติแล้วซิลิกอนไบโพลาร์ทราน

ซีสเตอร์ โครงสร้างแบบพลาแนร์ จะให้กระแสรั่วไหลที่ต่ำ (พื้นที่ขนาดเท่า ๆ กัน) ในการวัดจะต้องใช้แอมป์มิเตอร์ที่วัดกระแสได้ต่ำมาก ๆ (เช่น 10^{-12} แอมป์) โวลต์มิเตอร์นั้นควรมีอิมพีแดนซ์ไม่ต่ำกว่า 10 เมกกะโอห์ม และจะต้องปลดออกเมื่อวัดแรงดันได้แล้ว ตัวอย่างการวัดกระแส I_{CBO} แสดงดังรูปที่ 1.1.1 การวัดกระแสรั่วไหลอื่น ๆ ก็สามารถจะทำได้ในทำนองเดียวกัน



รูปที่ 1.1.1 วงจรในการวัดกระแสรั่วไหล I_{CBO}

ข.) แรงดันพังทะลาย

เมื่อมีการให้ไบอัสกลับสูงขึ้น รอยต่อก็จะเกิดการพังทะลาย ส่วนใหญ่จะเนื่องมาจากการพังทะลายแบบอะวาลันซ์

- V_{CBO} แรงดันพังทะลาย คอลเลกเตอร์-เบส เมื่ออิมิตเตอร์เปิดวงจร
- V_{CEO} แรงดันพังทะลาย คอลเลกเตอร์-อิมิตเตอร์ เมื่อเบสเปิดวงจร
- V_{EBO} แรงดันพังทะลาย อิมิตเตอร์-เบส เมื่อคอลเลกเตอร์เปิดวงจร
- V_{CER} แรงดันพังทะลาย คอลเลกเตอร์-อิมิตเตอร์ เมื่อเบสต่อกับอิมิตเตอร์

ด้วยตัวต้านทานภายนอก

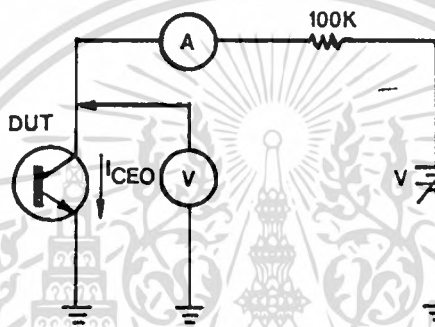
- V_{CES} แรงดันพังทะลาย คอลเลกเตอร์-อิมิตเตอร์ เมื่อเบสลัดวงจรกับ

อิมิตเตอร์

- V_{CEX} แรงดันพังทะลาย คอลเลกเตอร์-อิมิตเตอร์ เมื่อเบส-อิมิตเตอร์

ได้รับไบอัสกลับ

ข้อมูลของแรงดันพืงทะเลาย จะต้งระบุว้ว้ดที่กระแส้เห้ไร ซึ่งม้กะม่เห้กัน -
 ส้ห้หรับทรานซิสเตอร์แต่ละประเภท เช่น จะส้งเกตุเห้นว้ข้อมูลของแรงดันพืงทะเลาย ของทราน-
 ซิสเตอร์ขยายก้ล้ง อว้ว้ดที่กระแส้เห้กัน 100 ไมโครแอมป์ แต่ขณะเดียวกัันของสว้ทซึ่งทราน-
 ซิสเตอร์อว้จะว้ดที่กระแส้เห้กัน 10 ไมโครแอมป์ เป้นัน ว้จรว้ดในรูป 1.1.2 กว้จะปรับ
 ให้ใช้กระแส้ที่ก้กำหนดกอน แล้ว้จ้ว้ค้ค่าแรงดัน



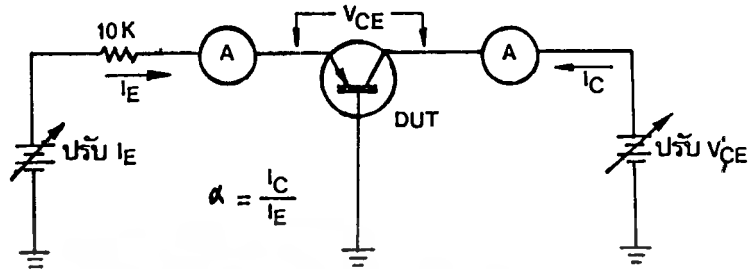
รูปที่ 1.1.2 ตัวอย่างในการวัดแรงดันพืงทะเลาย V_{CEO}

1.1.2 คุณสมบัติในสภาวะ "on"

เมื่อทรานซิสเตอร์ทำงานในสภาวะ "on" นั้น จะแยกออกได้เป็น 2 ช่วง คือสภาวะ
 แอคทีฟ (active) และภาวะอิ่มตัว (saturate) พารามิเตอร์ที่จะวัดในภาวะแอคทีฟ ก็คือ
 อัตราการขยายกระแสทั้งในแบบ เบสรวม (α) และในแบบอิมิตเตอร์รวม (β , h_{FE})

- อัตราการขยายกระแสของวงจรเบสรวม

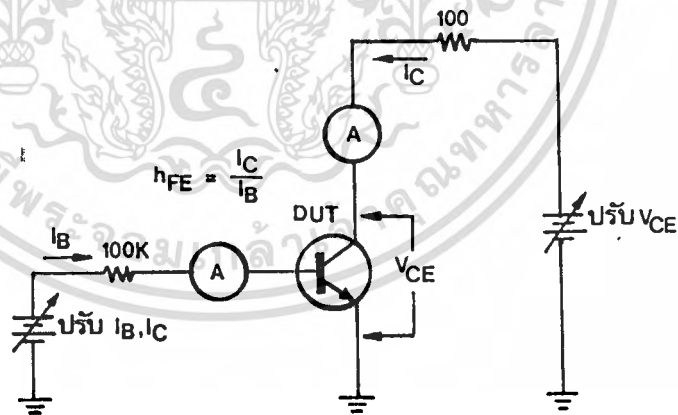
จะเป็นอัตราการขยายกระแสเอาท์พุทหรือกระแสคอลเลคเตอร์ (I_C) ต่อกระแส
 อินพุท หรือกระแสอิมิตเตอร์ (I_E) ($\alpha = I_C/I_E$) อนึ่งในการวัดจะต้องระบุว้พารามิเตอร์ที่วัด
 ที่แรงดันคอลเลคเตอร์ (V_{CE}) เห้ไร ซึ่งว้จรว้ดจะแสดงในรูปที่ 1.1.3



รูปที่ 1.1.3 ตัวอย่างวงจรในการวัดอัตราการขยายกระแสกรณีสถิตของวงจรเบสร่วม

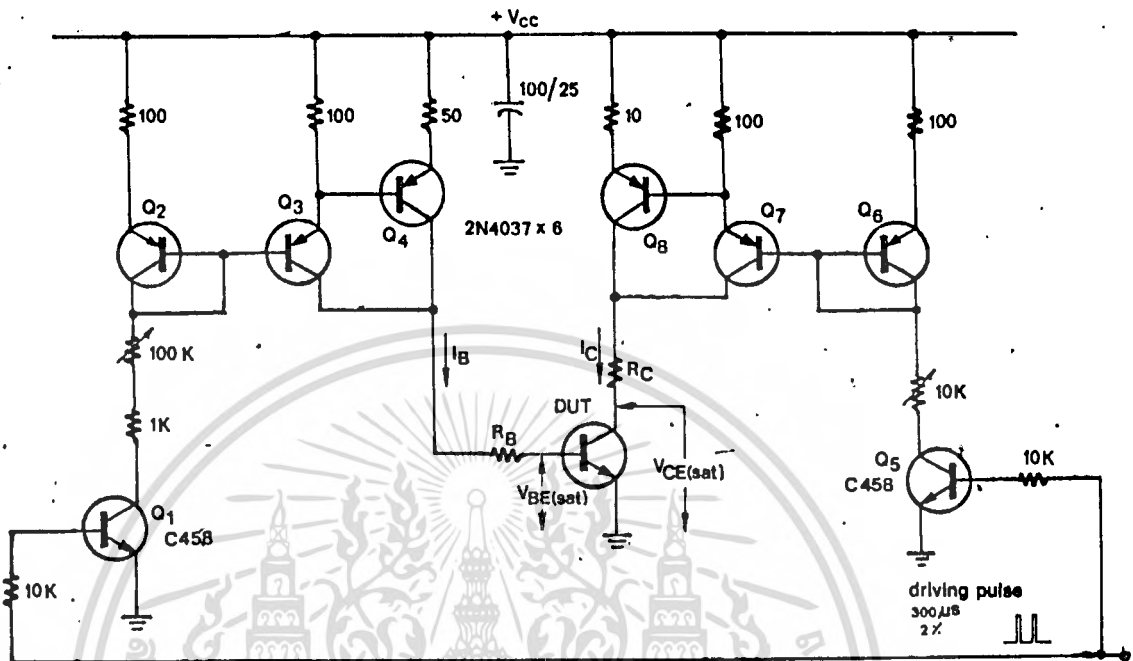
- อัตราการขยายกระแสของวงจรอิมิตเตอร์ร่วม (β , h_{FE})

เป็นอัตราส่วนของกระแสคอลเลคเตอร์ ต่อกระแสเบส โดยระบุแรงดันคอลลเลคเตอร์-อิมิตเตอร์คงที่ ซึ่งวงจรในรูปที่ 1.1.4 จะเป็นวงจรวัดที่เหมาะสม ในขณะที่กระแสคอลเลคเตอร์ไม่ควรจะมากกว่า 10 มิลลิแอมป์ เพราะเป็นวงจรที่ทำงานแบบกระแสต่อเนื่อง เมื่อกระแส



รูปที่ 1.1.4 วงจรในการวัด h_{FE} ในกรณีที่มีกระแสคอลเลคเตอร์มีค่าต่ำ

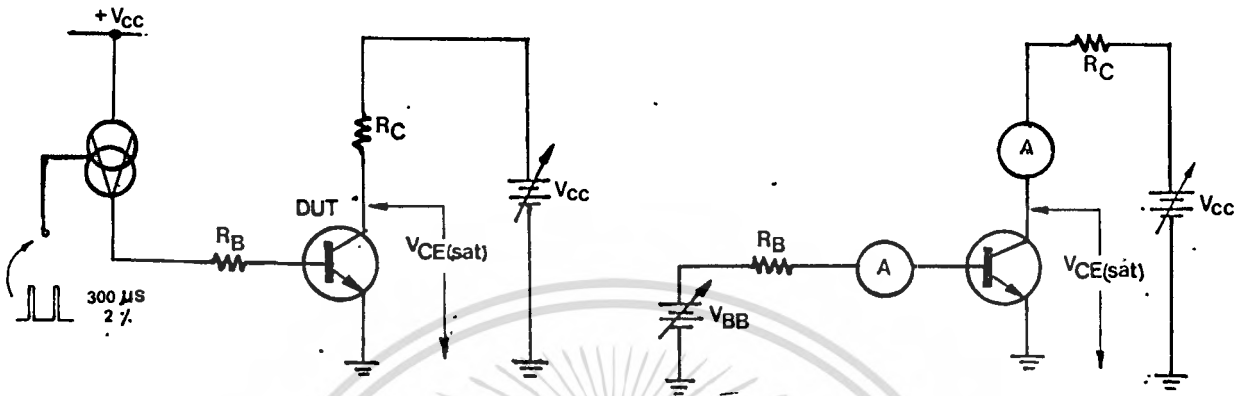
สูงขึ้น จะทำให้มีปัญหาเนื่องมาจากความร้อน ดังนั้นในการวัดที่กระแสสูง ๆ จึงมักจะทำการวัดโดยวิธีพัลส์แคบ ๆ และมีพัลส์ไช่เล็กลง ๆ (เช่น pulse width = 300 μ S, duty cycle = 2% เป็นต้น) รูปที่ 1.1.5 เป็นวงจรที่ได้ใช้วัดอัตราการขยายกระแสอิมิตเตอร์ร่วม ทั้งหมดใน



รูปที่ 1.1.6 วงจรในการวัดแรงอิมพัลส์

วงจรที่ประกอบด้วย $Q_1 - Q_4$ จะทำหน้าที่เป็นวงจรจ่ายกระแสคงที่ ให้กับ เบสของ ทรานซิสเตอร์ ซึ่งปกติจะกำหนดให้ I_{RB} มีค่าประมาณ 0.5-2.0 โวลต์ และวงจรซึ่งประกอบด้วย $Q_5 - Q_8$ จะทำหน้าที่เป็นวงจรจ่ายกระแสคงที่ ให้กับคอลเลคเตอร์ ซึ่งปกติก็จะกำหนดให้ I_{RC} มีค่าต่ำกว่า 1.0 โวลต์ แรงดันไฟเลี้ยง V_{CC} นั้น ควรจะมีค่าคงที่ ประมาณ 9-12 โวลต์

วงจรในรูปที่ 1.1.6 จะมีความเหมาะสมในการวัดแรงดันอิมพัลส์ ในช่วงที่กระแสคอลเลคเตอร์มีค่าประมาณ 1 มิลลิแอมป์ ถึง 1 แอมป์ ถ้าหากกระแสสูงกว่านี้ การสร้างวงจรจ่ายกระแสที่ทางคอลเลคเตอร์ จะเพิ่มความยุ่งยากมากขึ้น เพื่อความเหมาะสมวงจรในรูปที่ 1.1.7 ก. จะมีความสะดวกมากกว่าเมื่อวัดกระแสค่าสูง ๆ ทำนองเดียวกันในกรณีที่กระแสคอลเลคเตอร์ต่ำมาก ๆ (ต่ำกว่า 1 มิลลิแอมป์) การวัดแบบพัลส์ก็ไม่มี ความจำเป็นมากนัก รูปที่ 1.1.7 ข.จะเป็นวงจรในการวัดแรงดันอิมพัลส์ตรง ๆ



- รูปที่ 1.1.7 ก. วงจรซึ่งอาจใช้วัดแรงดันอิ่มตัวเมื่อกระแสคอลเลกเตอร์มากกว่า 1 แอมป์
 ข. วงจรซึ่งอาจใช้วัดแรงดันอิ่มตัวเมื่อกระแสคอลเลกเตอร์ต่ำกว่า 1 มิลลิแอมป์

1.2 คุณสมบัติทางกระแสไฟสลับ

เมื่อทรานซิสเตอร์ถูกป้อนด้วยสัญญาณซึ่งมีความถี่ คุณสมบัติอีกหลายประการที่จะต้องพิจารณาถึง ซึ่งสาเหตุสำคัญเนื่องจากความจุไฟฟ้าที่รอยต่อ (C_j) โดยเฉพาะอัตราการขยายกระแส ซึ่งจะเป็นฟังก์ชันของความถี่ที่ใช้งาน

1.2.1 ความถี่ที่ห่อฟของอัตราการขยายกระแสอิมิตเตอร์รวม

อัตราการขยายกระแสที่กล่าวในที่นี้ คือ common emitter short circuit current gain (h_{fe}) ซึ่งอาจเขียนได้โดยสมการ

$$\beta = \frac{\beta_o}{1 + j\omega / (1 - \alpha_o)\omega_{\alpha b}}$$

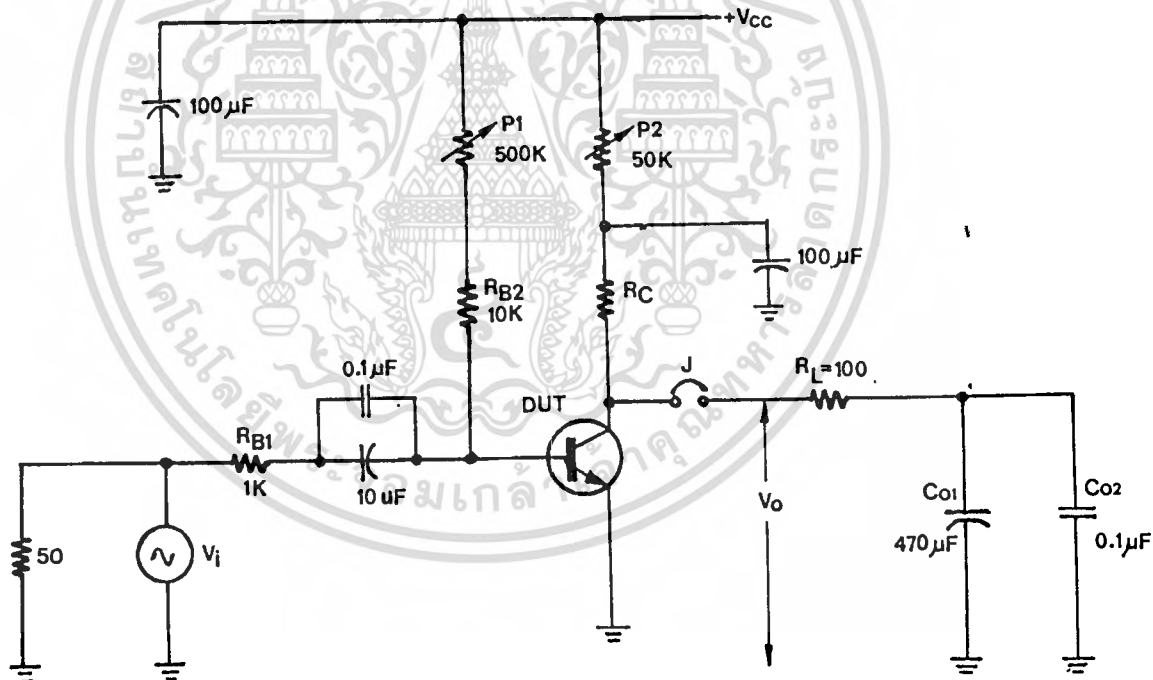
ซึ่ง β และ α_o คือ อัตราการขยายกระแสในช่วงความถี่ต่ำ และ $\omega_{\alpha b}$ คือ ความถี่ที่ α ลดลงเหลือ 70% ของ α_o และเมื่อความถี่สูงขึ้นจน $\beta = 0.707\beta_o$ ความถี่นั้นก็คือ ความถี่ที่ห่อฟของอัตราการขยายกระแสอิมิตเตอร์รวม ($f_{\alpha e}$) ซึ่งถ้าหาก $f_{\alpha b}$ คือ ความถี่ที่ห่อฟของ α ; ($\omega = 2\pi f$) จะได้

$$f_{\alpha e} = (1 - \alpha_o) f_{\alpha b}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความถี่คัตออฟเหล่านี้จะขึ้นอยู่กับเงื่อนไขไบอัส เพราะกระแสและแรงดันจะทำให้ค่าคงตัวเวลาเปลี่ยนไป ดังนั้นการกำหนด $f_{\alpha e}$ จะต้องระบุกระแสคอลเลคเตอร์ (I_C) และแรงดันคอลเลคเตอร์-อีมิเตอร์ (V_{CE}) เสมอ

เพื่อที่จะหา $f_{\alpha e}$ จะต้องหาความถี่ที่ $h_{fe} \approx 0.707h_{FE}$ ซึ่งอาจทำได้สะดวก โดยการหากราฟความสัมพันธ์ระหว่างอัตราขยายกระแส (h_{fe}) กับความถี่ก่อน ซึ่งในวงจรการหาค่าจะแสดงในรูปที่ 1.2.1 ตัวต้านทาน R_{B1} จะเป็นตัวต้านทานเพื่อตรวจสอบกระแสเบส (i_b) ในขณะที่ยังไม่่อนสัญญาณอินพุต จะปรับเงื่อนไขในการวัดเสียก่อนโดยตัวเก็บประจุ C_{o1} และ C_{o2} ยังไม่จำเป็นต้องต่อเข้ากับวงจร ปรับ P_1 และ P_2 เพื่อให้ได้กระแส I_C และแรงดัน V_{CE}



รูปที่ 1.2.1 วงจรในการหาค่า $f_{\alpha e}$ และ f_T

ตามต้องการ กระแส I_C นั้นสามารถจะดูได้จากแรงดันที่คร่อม R_C ซึ่ง

$$I_C = \frac{V_{RC}}{R_C}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนี้จึงต่อ R_L และ C_{O1} กับ C_{O2} เข้ากับระบบพร้อมกับป้อนสัญญาณอินพุต แรงดัน V_O ไม่ควร
จะผิดเพี้ยน ถ้าหากมีความเพี้ยนมากก็ให้ลดระดับสัญญาณอินพุตลงอีก กระแสคอลเลคเตอร์ (i_c)
จะหาได้จาก

$$i_c = \frac{V_O}{R_C // R_L}$$

ซึ่งปกติ R_L ควรจะมีค่าต่ำ ๆ (ประมาณ 100 โอห์ม) ส่วนกระแส i_b นี้จะหาได้จาก

$$i_b = \frac{V_{RB1}}{R_{B1}}$$

ขณะนี้ก็จะหาอัตราการขยายกระแส (h_{fe}) ได้ คือ

$$h_{fe} = \frac{i_c}{i_b}$$

ผลของพาราซิสติกต่าง ๆ จะทำให้อัตราการขยายกระแสลดลงเร็วกว่าความเป็นจริง ซึ่งถ้าหาก
จะแก้ไขการวัดให้ถูกต้อง สามารถที่จะทำได้โดย การวัดในครั้งแรกวัดขณะที่มีทรานซิสเตอร์ต่ออยู่
ในวงจร หากกระแส i_c และ i_b ให้ i_b ที่วัดได้ในขณะนี้คือ i_{b1} ปรับความถี่อินพุตและบันทึกค่า
ไปจน ประมาณ h_{fe} ได้ประมาณ 10% ของค่า h_{fe} ที่สูงสุด ซึ่งให้เป็นความถี่ f_1 จากนั้นจึง
ถอดทรานซิสเตอร์ออก ทำการทดลองซ้ำจนถึงความถี่ f_1 แต่ละครั้งก็บันทึก i_b และให้เป็น i_{b2}
นำค่า i_b ทั้ง 2 ครั้งมาลบกันจะได้เป็น Δi_b

$$\Delta i_b = i_{b1} - i_{b2}$$

ค่า h_{fe} ที่ใกล้เคียงความจริง จะหาได้จาก

$$h_{fe} = \frac{i_c}{\Delta i_b}$$

นำค่า $20 \log(h_{fe})$ ไปพลอตกับความถี่ และที่ค่าของฟังก์ชันต่ำลงมา 3dB จากค่าสูงสุด ความถี่
นั้นก็คือ $f_{\alpha e}$

1.2.2 ความจุไฟฟ้าที่รอยต่อ

ความจุไฟฟ้าที่รอยต่อที่วัดได้จะเป็นค่าของ transistor capacitor เท่านั้น
เพราะค่าความจุไฟฟ้างี้จะขึ้นอยู่กับความกว้างของช่วงปลอกพาหะ และแปรผันโดยตรง
กับพื้นที่ การเพิ่มแรงดันไบอัสกลับให้กับรอยต่อ จะทำให้ช่วงปลอกพาหะขยายตัวออก ค่าความจุ

ไฟฟ้าลดลง ส่วน diffuse capacitor นั้น วัดไม่ได้เพราะค่าความถี่ขึ้นอยู่กับปริมาณประจุที่เปลี่ยนแปลง ($dQ = i dt$) ในการศึกษาครั้งนี้ การวัดค่าความจุไฟฟ้าที่รอยต่อได้ใช้เครื่องมือวัดของ YHP 4271B LCR meter ซึ่งใช้ความถี่ในการวัดเท่ากับ 1 MHz และสามารถจะปรับแรงดันไบอัสได้สูงสุดเท่ากับ 39.9 โวลต์

1.2.3 gain bandwidth product frequency (f_T)

f_T เป็นความถี่ซึ่ง $f_{\alpha e}$ ลดลงจนเป็น 1 ซึ่งมักจะสูงกว่า $f_{\alpha e}$ หลายเท่า ในทางปฏิบัติมักไม่วัด f_T กันตรง ๆ เนื่องจากความผิดพลาดจะมีมาก ส่วนใหญ่จะใช้วิธีคำนวณจากค่า $f_{\alpha e}$ เช่น

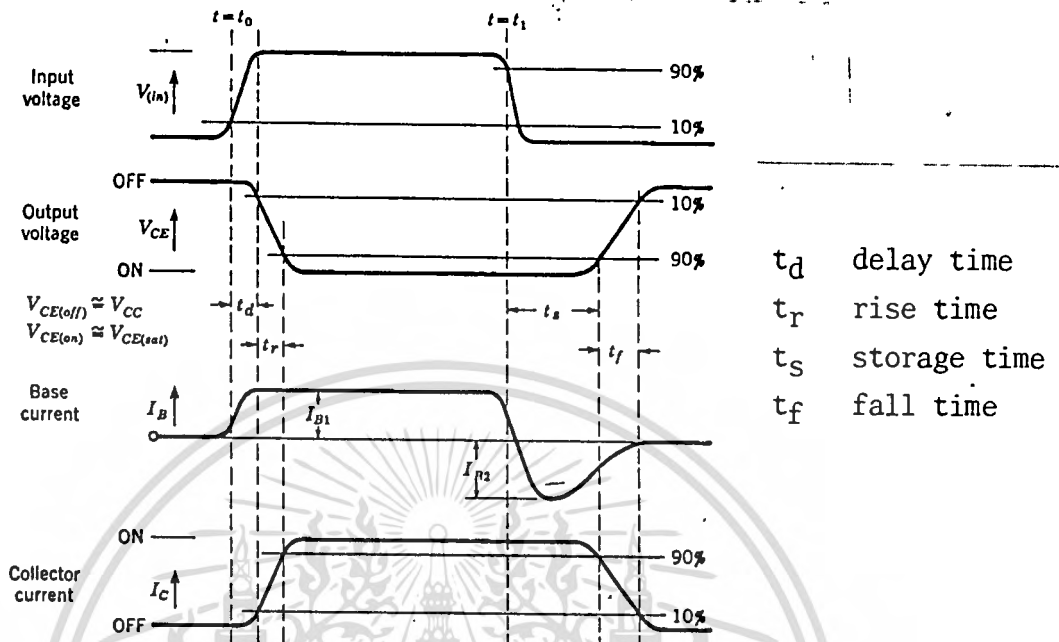
$$f_T = \beta_o \times f_{\alpha e}$$

หรือ $f_T = h_{fe} \times f$ เมื่อ h_{fe} เป็นค่าที่วัดที่ความถี่ f ซึ่งมากกว่า $3 f_{\alpha e}$

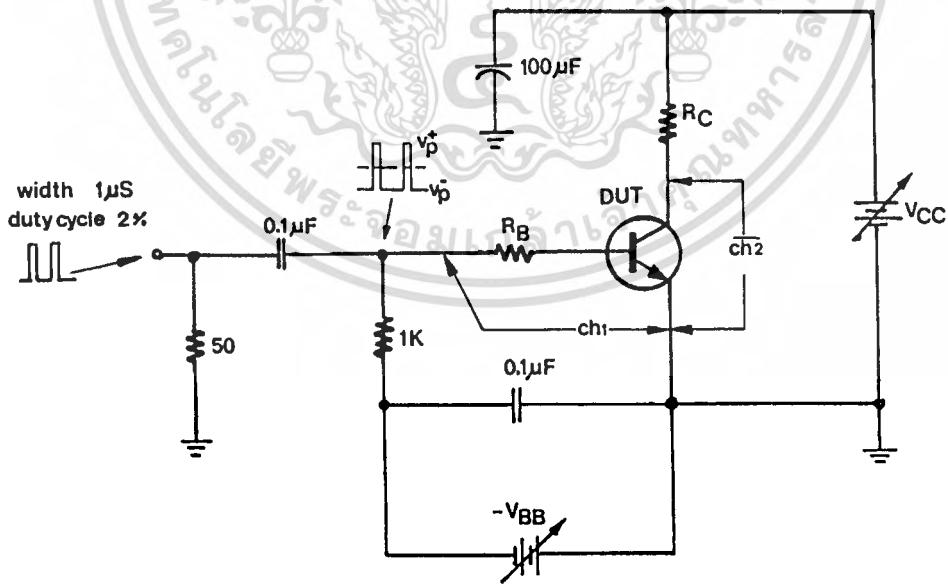
จากที่ได้อธิบายไปแล้วในหัวข้อ 1.2.1 ในการพลอต $h_{fe}(dB)$ กับความถี่ เมื่อความถี่สูงกว่า $f_{\alpha e}$ เส้นกราฟจะลดลงในอัตรา 6dB/octave และที่ค่า 0 dB ความถี่นั้นก็คือ f_T ดังนั้นการอ่าน f_T จากกราฟของ h_{fe} ก็สามารถทำได้เช่นเดียวกัน

1.3 คุณสมบัติทางสวิตชิง

นิยามและช่วงเวลาต่าง ๆ ของสวิตชิงไทม์นั้น แสดงได้ในรูปที่ 1.3.1 ซึ่งในการบอกคุณสมบัติทางสวิตชิงของทรานซิสเตอร์แล้ว สิ่งที่จะต้องพอยู่อเสมอคือ β_F หรือ forcing Beta หมายถึงการกำหนดอัตราส่วนของกระแสคอลเลกเตอร์ ต่อกระแสเบสไมตรีเตอร์ซึ่งสำหรับทรานซิสเตอร์ที่มีอัตราขยายกระแสมากกว่า 100 แล้ว มักจะให้ $\beta_F = 10$



รูปที่ 1.3.1 นิยามและช่วงเวลาต่าง ๆ ของสวิตช์ขั้วใหม่



รูปที่ 1.3.2 วงจรในการวัดสวิตช์ขั้วใหม่

1.3.1 ดีเลย์ไทม์และไรส์ไทม์

ดีเลย์ไทม์และไรส์ไทม์จะต้องกำหนดตัวกระแส I_{B1} (กระแสที่ไหลเข้า) และแรงดันไบอัสกลับ ในขณะที่ทรานซิสเตอร์คัทออฟ (คือ $V_{BE(sat)}$) เงื่อนไขทั่วไปมักจะให้ $I_C/I_{B1} = 10$ และ $V_{BE(off)} = 0.6$ โวลต์ จากวงจรในรูปที่ 1.3.2 เมื่อกำหนดค่ากระแสคอลเลกเตอร์ที่จะกำหนดการวัด จะสามารถหา R ได้จาก

$$R_C = \frac{V_{CC} - V_{CE(sat)}}{I_C}$$

ซึ่งในการวัด ผู้วัดจะต้องทราบความสัมพันธ์ระหว่าง I_C กับ $V_{CE(sat)}$ มาก่อน จากนั้นจึงหาค่ากระแส I_{B1} จาก

$$I_{B1} = \frac{I_C}{10}$$

จากค่ากระแส I_{B1} ที่คำนวณหา R_B ได้ โดย

$$R_B = \frac{V_p^+ - V_{BE(sat)}}{I_{B1}}$$

ทำนองเดียวกันผู้วัดจะต้องทราบความสัมพันธ์ระหว่าง $V_{BE(sat)}$ กับ I_C มาแล้ว การปรับ V_p^+ และ V_p^- นั้น สามารถทำได้โดยการปรับขนาดของอินพุตพัลส์ และปรับแรงดัน V_{BB} ถ้า V_p^- นั้นก็จะเป็นแรงดัน $V_{BE(off)}$ เมื่อใช้ ออสซิลโลสโคป ตรวจสอบตรงตำแหน่งที่ระบุจะสามารถที่จะอ่านดีเลย์ไทม์และไรส์ไทม์ออกมาได้ (ออสซิลโลสโคป ที่ใช้ควรตอบสนองความถี่ได้ไม่ต่ำกว่า 100 MHz)

อนึ่งเนื่องจากพารามิเตอร์ที่มีอยู่ในระบบการวัด จะทำให้ได้ไรส์ไทม์ที่วัดได้มีค่ามากกว่า ไรส์ไทม์ของตัวอุปกรณ์จริง ๆ เพื่อความถูกต้องมากที่ผู้วัดจะต้องทำการวัดถึง 2 ครั้ง ครั้งแรกวัดในขณะที่ตัววงจกำลังทำงาน (มีอุปกรณ์อยู่ในวงจร) วัดไรส์ไทม์ และให้ไรส์ไทม์ที่วัดได้เป็น t_{meas} ต่อมาก็ถอดทรานซิสเตอร์ออก แล้วทำการลัดวงจรระหว่างตำแหน่งของขาเบสและขาคอลเลกเตอร์ ให้ไรส์ไทม์ที่วัดได้คือ t_{sys} ไรส์ไทม์จริง ๆ ของตัวอุปกรณ์จะหาได้จาก

$$t_r = \sqrt{(t_{meas})^2 - (t_{sys})^2}$$

1.3.2 สตอแรงไทม์และฟอลล์ไทม์

ในการระบุสตอแรงไทม์และฟอลล์ไทม์ของทรานซิสเตอร์ มักจะระบุกระแสคอลเลกเตอร์ (I_C) กระแสที่ไหลเข้า (I_{B1}) กระแสเบสที่ไหลออก (I_{B2}) และมักจะให้ $I_{B1} = I_{B2}$ โดยให้ $I_C/I_{B1} = 10$ การกำหนดค่า R_C สามารถใช้สมการเดิม

$$R_C = \frac{V_{CC} - V_{CE(sat)}}{I_C}$$

การเลือก V_{CC} นี้จะต้องไม่สูงกว่า V_{CEO} ส่วนกระแส I_C ผู้ใช้จะเป็นผู้กำหนด และทำนองเดียวกัน คำนวณหา R_B ทั่วไประหว่าง

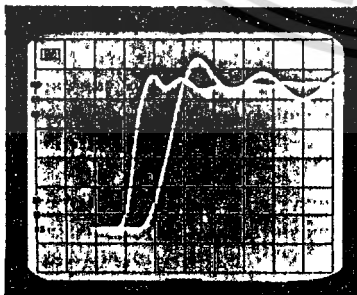
$$R_B = \frac{V_p^+ - V_{BE(sat)}}{I_{B1}}$$

เมื่อกำหนดให้ $I_{B1} = I_{B2}$ แล้วจะสามารถหา V_p^- ได้จาก

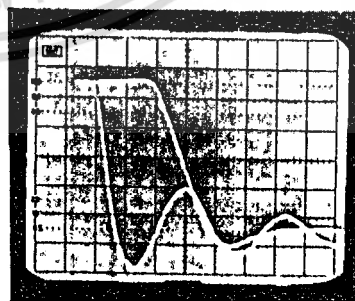
$$I_{B2} = \frac{-V_p^- - V_{BE(sat)}}{R_B}$$

จะเห็นว่า $|V_p^+|$ จะมากกว่า $|V_p^-|$ อยู่เท่ากับ $2V_{BE(sat)}$ เมื่อใช้ออสซิลโลสโคปตรรกะ สอดตามตำแหน่งที่ถูกคองแล้ว สตอแรงไทม์และฟอลล์ไทม์สามารถจะอ่านออกมาได้ ซึ่งรูปที่

1.3.3 ก. จะแสดงภาพถ่ายตัวอย่างในการวัด คีเลย์ไทม์และไรส์ไทม์ ส่วนรูปที่ 1.3.3 ข. จะแสดงภาพถ่ายตัวอย่างในการวัด สตอแรงไทม์และฟอลล์ไทม์



ก.



ข.

รูปที่ 1.3.3 ก. ตัวอย่างในการวัดคีเลย์ไทม์และไรส์ไทม์

ข. ตัวอย่างในการวัดสตอแรงไทม์และฟอลล์ไทม์

1.3.3 พัลส์รีพีทชันเรท (PRR) และ propergation time

พัลส์รีพีทชันเรท หมายถึง เวลาที่น้อยที่สุดหลังจากการบั่นพัลส์ครั้งแรกเข้าไปแล้ว จะสามารถบั่นพัลส์ครั้งต่อไปได้ ซึ่งก็คือจะเป็นการบอกว่าถ้าให้อุปกรณ์ทำงานเป็นพัลส์ จะสามารถที่จะใช้ได้กับความถี่สูงสุดเท่าไร และพัลส์รีพีทชันเรทสามารถจะหาได้จาก

$$\text{PRR} = \frac{1}{t_d + t_r + t_s + t_f}$$

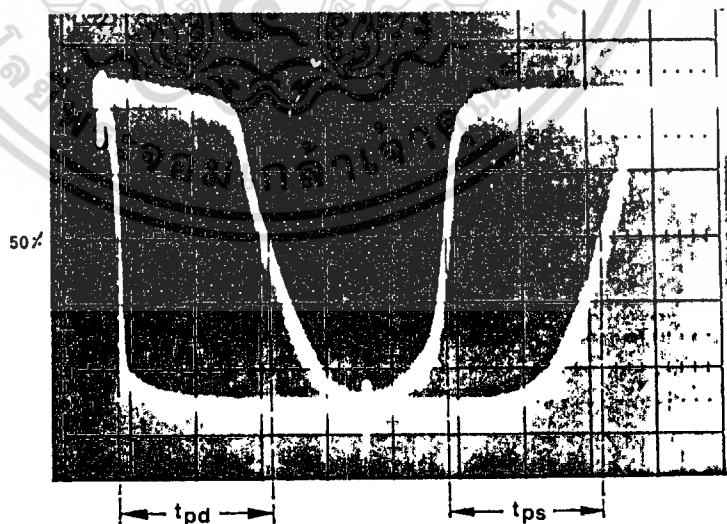
เมื่อ t_d คือ ดีเลย์ไทม์

t_r คือ ไรส์ไทม์

t_s คือ สตอเรจไทม์

t_f คือ ฟอลล์ไทม์

Propergation time หมายถึง เวลาที่แสดงความสัมพันธ์ระหว่าง เอาท์พุทและอินพุทโดยคิดที่ 50% ของความสูงของพัลส์ ซึ่ง t_{pd} จะหมายถึงช่วงดีเลย์ไทม์ (propergation delay time) และ t_{ps} หมายถึงสตอเรจไทม์ (propergation storage time)



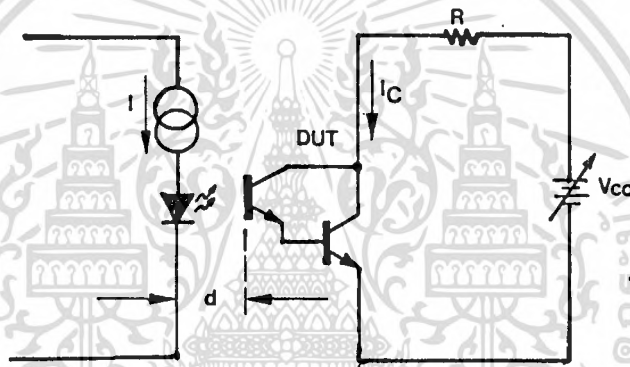
รูปที่ 1.3.4 propergation delay time และ propergation storage time

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 การวัดคุณสมบัติต่าง ๆ ของโฟโตทรานซิสเตอร์

1.4.1 การวัดเพื่อหาคุณสมบัติความสัมพันธ์ระหว่างกระแส และแรงดันที่ความเข้มแสงต่าง ๆ กัน

เพื่อต้องการหากราฟความสัมพันธ์ระหว่างแรงดันคอลเลคเตอร์-อิมิตเตอร์ กับกระแสคอลเลคเตอร์ เมื่อเปลี่ยนความเข้มพลังงานแสงไป โดยใช้เครื่องบันทึกกราฟ(x-y recorder) ช่วย จะต้องให้แสงที่มีความเข้มพลังงานต่าง ๆ กันซึ่งรู้ค่า ให้กับตัวโฟโตทรานซิสเตอร์อย่างคงที่ และต่อเนื่อง จากนั้นจึงทำการป้อนแรงดันและหาค่ากระแส โดยหลักการซึ่งแสดงในรูปที่ 1.4.1

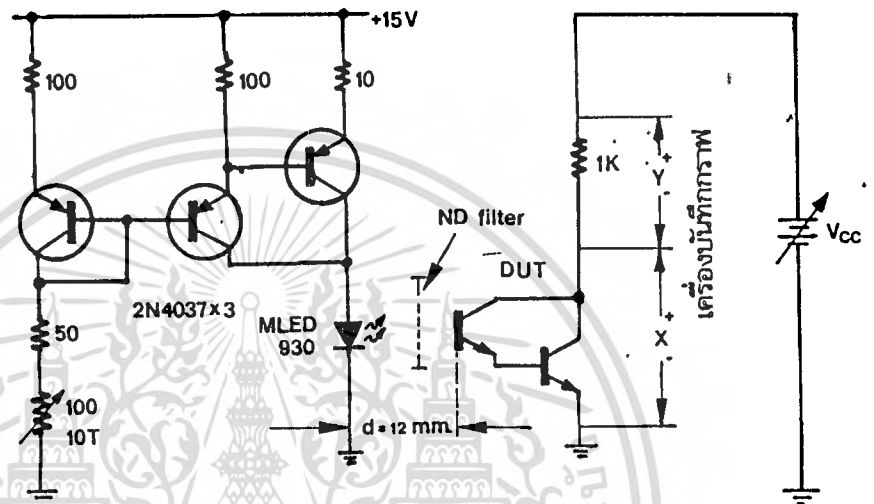


รูปที่ 1.4.1 หลักการในการหาความสัมพันธ์ระหว่างกระแส และแรงดันของโฟโตทรานซิสเตอร์

ในการทดลองนี้ได้ใช้แหล่งกำเนิดแสงซึ่งเป็นสารกึ่งตัวนำ เพราะรู้ค่าความยาวคลื่นแสง และความเข้มพลังงานแสงซึ่งปลดปล่อยออกมา คือโฟโตไดโอดเบอร์ MLED 930 จากข้อมูลของตัวกำเนิดแสง ถ้าหากป้อน I_F ให้เท่ากับ 100 มิลลิแอมป์แล้ว จะได้ความเข้มพลังงานปลดปล่อยที่ผิว (I_O) เป็น 1.5 มิลลิวัตต์/สเทอเรเดียน ในระยะทางออกไปในแนว 0° เป็นระยะ d เซนติเมตร สามารถที่จะคำนวณหาความเข้มพลังงานแสงได้คือ

$$H = I_O / d^2$$

- เมื่อ H คือ ความเข้มพลังงานแสง (mW/cm^2)
 I_O คือ พลังงานปลดปล่อยที่ผิว (mW/sr)
 d คือ ระยะทางออกไปในแนวตรง

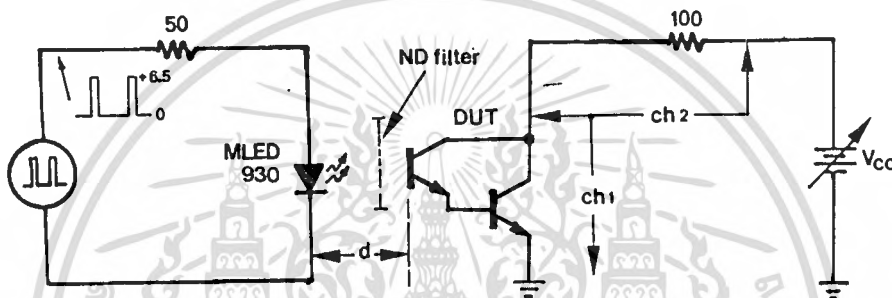


รูปที่ 1.4.2 วงจรในการวัดความสัมพันธ์ระหว่างกระแสและแรงดัน

วงจรส่วนทางขวามือในรูปที่ 1.4.2 เป็นส่วนที่จะให้กระแส 100 มิลลิแอมป์ คงที่ แรกสุดจะต้องปรับ multiturn pot จนกระแสที่ไหลผ่าน LED เป็น 100 มิลลิแอมป์พอดี ซึ่งปริมาณกระแสนี้ จะทำให้ตัวส่งร้อนและจะต้องใช้วิธีระบายความร้อนเข้าช่วย ตัวรับซึ่งเป็นโฟโตทรานซิสเตอร์ จะต้องติดตั้งบนฐานซึ่งปรับได้ทั้งแกน x, y, z และปรับมุมได้ทั้งมุม และมุมที่ V_{CC} ค่าใด ๆ (ซึ่งต่ำกว่า V_{CEO}) ทำการปรับทิศทางให้มีกระแสไหลผ่านโฟโตทรานซิสเตอร์ให้มากที่สุด วัดระยะทาง d จากนั้นเมื่อต่อ $x-y$ recorder เข้าสู่วงจรแล้วค่อยปรับ V_{CC} ให้เพิ่มขึ้น ก็จะได้เส้นกราฟของความสัมพันธ์ ระหว่างกระแสและแรงดัน จากนั้นจึงใส่ ND-filter ซึ่งมีการส่งผ่านเป็น 80% , 63% , 50% , 40% , 32% , 25% , 20% , 16% , 13% , 10% และ 0% แต่ละครั้งของการใส่ฟิลเตอร์ 1 แผ่น ก็จะได้ความเข้มพลังงานแสงลดลงเหลือเป็นจำนวนเปอร์เซ็นต์ ของความเข้มพลังงานแสงสูงสุด และเมื่อปรับ V_{CC} ไปก็จะได้เส้นกราฟที่ความเข้มพลังงานแสงนั้น

1.4.2 การวัดกระแสเนื่องจากแสง ที่ความเข้มพลังงานแสงต่าง ๆ

การวัดในหัวข้อที่ 1.4.1 จะทำให้หาความสัมพันธ์ได้เช่นกัน แต่เนื่องจากว่าวิธีการวัดดังกล่าว วงจรวัดทำงานแบบกระแสต่อเนื่อง ทำให้เกิดความร้อนสูงทางด้านตัวส่ง และถ้าหากปริมาณกระแสสูงก็จะทำให้ตัวรับร้อนได้เช่นเดียวกัน เพื่อหลีกเลี่ยงปัญหานี้ ในการหาความสัมพันธ์นี้จึงใช้พัลส์ที่มีความกว้าง 0.5 มิลลิวินาที และมีคาบเวลา 20 มิลลิวินาที ทำการวัดโดยวงจรในรูปที่ 1.4.3

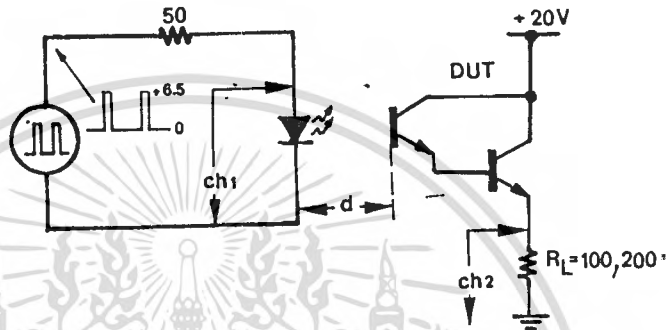


รูปที่ 1.4.3 วงจรในการวัดเพื่อหาความสัมพันธ์ ระหว่างกระแสเนื่องจากแสงกับความเข้มพลังงานแสง

ข้อมูลที่เป็นประโยชน์ของกราฟความสัมพันธ์นี้ จะต้องบอกว่าเส้นกราฟดังกล่าวได้ทำการวัดที่แรงดันคอลเลคเตอร์-อิมิตเตอร์ คงที่ค่าเท่าไร ซึ่งในการวัดครั้งนี้ให้ V_{CE} เท่ากับ 5.0 โวลต์ จากกราฟความสัมพันธ์ระหว่างกระแสและแรงดันของไดโอดตัวส่ง MLED 930 ที่กระแส 100 มิลลิแอมป์ จะมีแรงดันตกคร่อมเป็น 1.5 โวลต์ ดังนั้นวงจรในรูปที่ 1.4.3 ไดโอดจะสามารถปลดปล่อยพลังงานได้ 1.5 mW/sr พอดี กระแสสูงสุดที่จะวัดได้นั้นสามารถปรับให้เหมาะสมโดยการเปลี่ยนระยะทาง d ปริมาณกระแสดังกล่าว สามารถอ่านได้จากค่าฟีดของแรงดันที่ตกคร่อมตัวต้านทาน 100 โอห์ม การปรับ V_{CC} จะทำให้รักษาระดับของ V_{CE} ให้คงที่ตลอดการทดลองได้ ความเข้มพลังงานสูงสุดหาได้จาก $H = I_0/d^2$ เมื่อ $I_0 = 1.5 \text{ mW/sr}$ และ d คือ ระยะทาง เป็นเซนติเมตร การเปลี่ยนความเข้มแสงสามารถทำได้โดยการเปลี่ยนระยะทาง d แต่การใส่ฟิลเตอร์จะสะดวกกว่ามาก

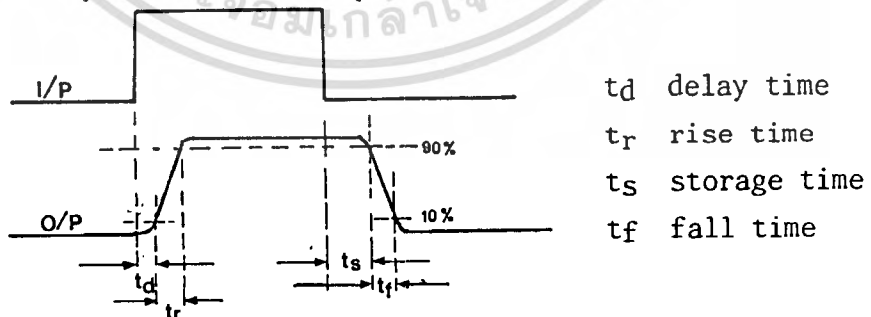
1.4.3 การวัดคุณสมบัติเกี่ยวกับความเร็วในการสวิตช์

ในการวัดยังคงใช้วิธีการวัดแบบพัลส์ ซึ่งความกว้างของพัลส์เป็น 0.5 มิลลิวินาที เช่นเดิม ในการวัดความสัมพันธ์ระหว่างความเร็วในการสวิตช์ กับกระแสคอลเลคเตอร์นั้น ได้ทำ โดยใช้วงจรในรูปที่ 1.4.4



รูปที่ 1.4.4 วงจรในการวัดหาความสัมพันธ์ระหว่างความเร็วในการสวิตช์กับกระแสคอลเลคเตอร์

กระแสคอลเลคเตอร์สามารถที่จะหาได้จาก $I_C = V_{RL}/R_L$ ซึ่งการเปลี่ยนระยะ d จะสามารถที่จะคำนวณค่า I_C ได้รวดเร็วว่าการที่จะใช้ฟิลเตอร์ แต่การเปลี่ยนระยะทางจะต้องทำอย่างระมัดระวังบน optical beam การอ่านค่ารูปคลื่นเปรียบเทียบกับระหว่าง ch1 และ ch2 ของออสซิลโลสโคป สามารถที่จะอ่านความเร็วต่าง ๆ ออกมาได้



รูปที่ 1.4.5 ตำแหน่งบนรูปคลื่นเพื่อหาค่าความเร็วต่าง ๆ ในการสวิตช์

1.4.4 การวัดการตอบสนองสเปกตรัม

ในการวัดการตอบสนองสเปกตรัม ของอุปกรณ์สารกึ่งตัวนำ ถ้าจะให้ละเอียดและถูกต้องอย่างที่สุดนั้น จะต้องใช้เครื่องมือซึ่งมีราคาสูงมาก เช่น thermopile และ double monochromator สำหรับ monochromator แบบธรรมดาที่มีอยู่ในห้องวิจัย ไม่สามารถที่จะวัดคุณสมบัติการตอบสนองสเปกตรัมได้โดยตรง จึงมีการดัดแปลงโดยการวัดเทียบกับอุปกรณ์สารกึ่งตัวนำที่หาได้ทั่วไป และรูกราฟของการตอบสนองแล้ว ปรากฏว่าการวัดโดยวิธีนี้จะกล่าวถึงนี้ ได้ผลดีพอสมควร ซึ่งการจัดเครื่องมือในการวัดจะแสดงดังรูปที่ 1.4.6



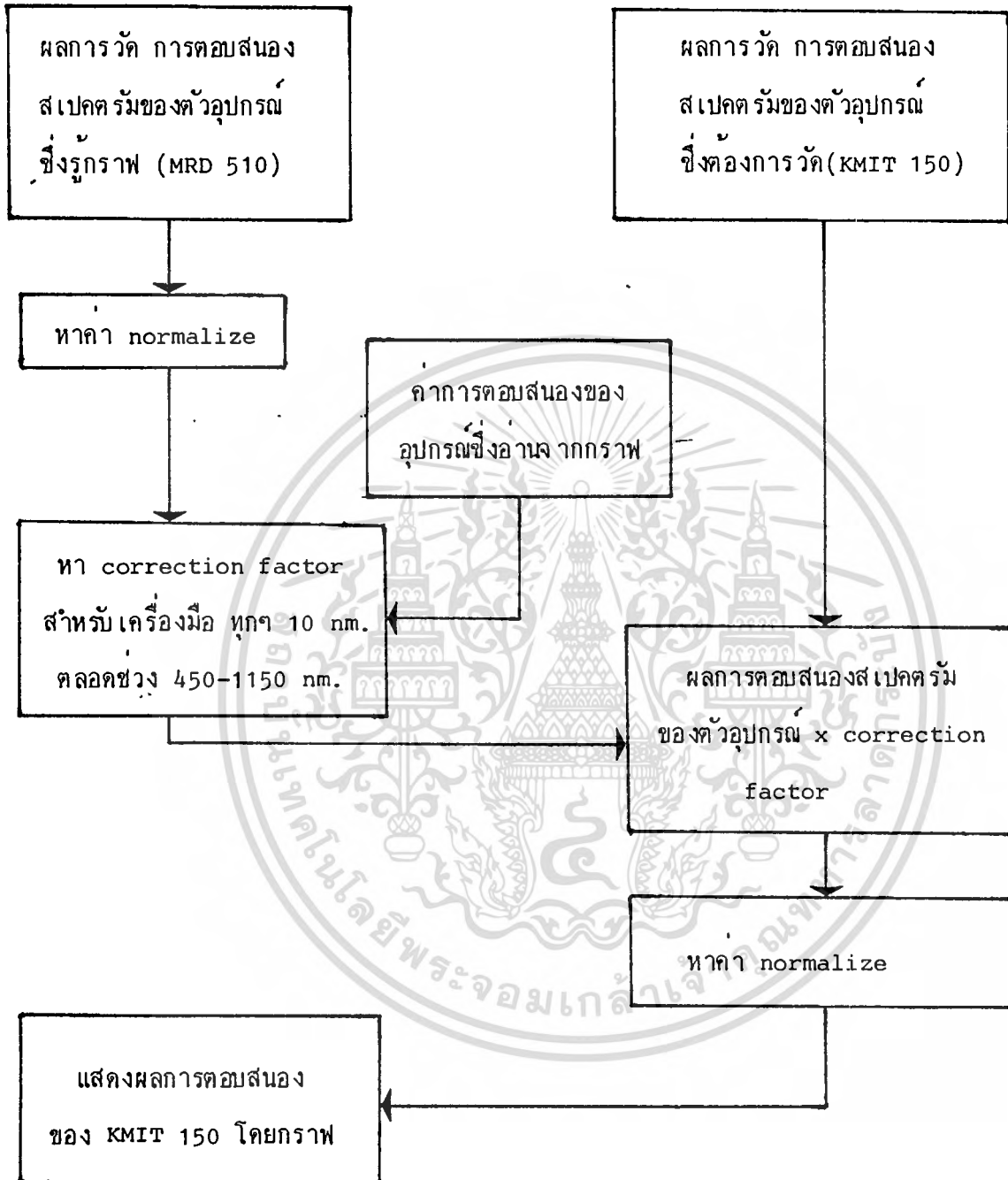
รูปที่ 1.4.6 การจัดเครื่องมือเพื่อวัดการตอบสนองสเปกตรัม

จากรูปที่ 1.4.6 แสงจากแหล่งกำเนิดซึ่งเป็นหลอดฮาโลเจน จะถูกบังคับทิศทางให้เข้าสู่โมนโครมาเตอร์โดยเลนส์ จากโมนโครมาเตอร์จะสามารถรับให้แสงช่วงความยาวคลื่นที่ต้องการเท่านั้นออกไป ในการวัดครั้งแรกทำการวัดกับโฟโตไดโอดเบอร์ MRD 510 ซึ่งกราฟการตอบสนองสามารถที่จะดูได้จาก datasheets โดยบันทึกผลเป็นกระแสทุก ๆ ความยาวคลื่น 10 นาโนเมตร ตลอด 450-1150 นาโนเมตร หลังจากนั้นจึงทำการวัดการตอบสนองของโฟโตทรานซิสเตอร์ในทำนองเดียวกัน นำผลจากการวัดโฟโตไดโอดมาหาค่า normalize ทำการเปรียบเทียบกับค่าจาก datasheets เพื่อหาค่า correction factor ออกมา นำค่า correction factor ที่ได้ ไปปรับกับผลจากการวัดการตอบสนองของโฟโตทรานซิสเตอร์ นำค่าที่ได้นี้มาทำการ normalize อีกครั้งหนึ่ง ก็จะได้การตอบสนองสเปกตรัมของโฟโตทรานซิสเตอร์ตาม

ต้องการ ซึ่งขั้นตอนเหล่านี้แสดงได้โดยโฟลว์ชาร์ตในรูปที่ 1.4.7

อนึ่ง จะเห็นว่าข้อมูลที่ต้องจัดการทั้งหมด 3 ชุด ชุดละประมาณ 60 ข้อมูล การใช้คนในการคำนวณและรายงานผลจะช้ามาก จากโฟลว์ชาร์ตในรูปที่ 1.4.7 จะสามารถใช้ไมโครคอมพิวเตอร์ในการประมวลผล ปรากฏว่าช่วยให้งานรวดเร็วขึ้นมาก





รูปที่ 1.4.7 ชาร์ตแสดงลำดับขั้น ในการหาค่าการตอบสนองสเปกตรัม
พลังงานคงที่

1.5 การวัดเกี่ยวกับชอตคีย์แบริเออร์

1.5.1 การหาความสูงของแบริเออร์

การหาความสูงของแบริเออร์ (Φ_{Bn}) นั้น สามารถจะหาได้หลายวิธี เช่น การหาจากคุณสมบัติทางกระแสและแรงดัน, คุณสมบัติทางอุณหภูมิ, คุณสมบัติทางค่าความจุไฟฟ้า และคุณสมบัติทางแสง วิธีที่ทำให้สะดวกที่สุดขณะนี้ก็คือ การหาจากคุณสมบัติของกระแสและแรงดันซึ่งจากสมการของชอตคีย์ไดโอด จะได้ว่า

$$J = J_s(\exp(qV/kT) - 1) \quad (1.5.1)$$

$$\text{โดย } J_s = A^{**} T^2 \exp(-q\Phi_{Bn}/kT) \quad (1.5.2)$$

เมื่อ $V > 3kT/q$ แล้ว จะเขียนสมการใหม่ได้เป็น

$$J = J_s (\exp(qV/kT)) \quad (1.5.3)$$

$$\log J = qV/kT(\log e) + \log J_s \quad (1.5.4)$$

จากสมการที่ (1.5.4) เป็นสมการเส้นตรง โดยที่เส้นกราฟจะตัดแกน $\log J$ ที่ $J = J_s$ จะทำให้เราได้ค่า J_s เมื่อแทนในสมการที่ (1.5.2) โดยใช้ $A^{**} = 100 - 120 \text{ Amp/cm}^2 / ^\circ\text{K}$ ก็จะทำให้หาค่าความสูงของแบริเออร์มาได้ เช่น จากรูปที่ 4.8 เมื่อต่อเส้นกราฟออกไป จะได้ค่า $J_s = 1 \times 10^{-5} \text{ Amp/cm}^2$ เมื่อแทนค่า

$$\begin{aligned} \Phi_{Bn} &= \frac{kT}{q} \ln \frac{A^{**} T^2}{J_s} \\ &= 25.8 \times 10^{-3} \ln \frac{100 \times 300 \times 300}{1 \times 10^{-5}} \\ &= 0.71 \text{ V} \end{aligned}$$

1.5.2 การหาค่าแฟกเตอร์ความสมบูรณ์

จากสมการที่ (1.5.1) เมื่อ $V > \frac{3kT}{q}$ การเขียนให้ถูกต้องเพื่อหาค่าแฟกเตอร์ความสมบูรณ์ จะได้เป็น

$$J = J_S (\exp(qV/nkT)) \quad (1.5.5)$$

ซึ่ง

$$\log J = \frac{qV}{nkT} (\log e) + \log J_S \quad (1.5.6)$$

ซึ่งสมการ (1.5.6) คือ สมการเส้นตรง และมีความชัน (slope) เท่ากับ $\frac{q}{nkT} (\log e)$ ดังนั้นเราจะได้ว่า

$$\frac{\partial \log J}{\partial V} = \frac{q}{nkT} (\log e) \quad (1.5.7)$$

$$n = \frac{q}{kT} (\log e) \frac{\partial \log J}{\partial V} \quad (1.5.8)$$

จากกราฟในรูปที่ (4.8) จะได้ว่า $\partial \log = \log (0.65/0.017)$ และ $\partial V = 100 \text{ mV}$ เมื่อแทนในสมการที่ (1.5.8) จะได้

$$\begin{aligned} n &= \frac{100}{25.8 \times 3.643} \\ &= 1.06 \end{aligned}$$

1.5.3 การหาความต้านทานของรอยต่อ

ความต้านทานของรอยต่อ (R_j) หาได้จาก

$$R_j = \Delta V / \Delta I$$

ซึ่งจากสมการที่ (1.5.5) จะได้ว่า

$$\Delta V / \Delta I = \frac{nkT}{q\Delta J_D} \quad (1.5.10)$$

$$\text{หรือ } R_j = \frac{nkT}{q\Delta J_D} \quad (1.5.11)$$

จากผลการทดลองที่แสดงความสัมพันธ์ระหว่างกระแส (I_D) และแรงดัน (V_D) ในช่วงที่เส้นกราฟเป็นเส้นตรง (กระแส I_D มากกว่า 0.3 มิลลิแอมป์) สามารถที่จะหาความต้านทานที่รอยต่อได้ดังนี้

$$\begin{aligned} \Delta y &= 0.6 \text{ mA} ; \quad \Delta x = 700/16 \text{ mV} \\ R_j &= \Delta y / \Delta x \\ &= 0.022 \text{ โอห์ม} \end{aligned}$$

INFRARED-EMITTING DIODE

... designed for applications requiring high power output, low drive power and very fast response time. This device is used in industrial processing and control, light modulators, shaft or position encoders, punched card readers, optical switching, and logic circuits. It is spectrally matched for use with silicon detectors.

- High-Power Output — 650 μ W (Typ) @ $I_F = 100$ mA
- Infrared-Emission — 900 nm (Typ) ...
- Low Drive Current — 10 mA for 70 μ W (Typ)
- Popular TO-18 Type Package for Easy Handling and Mounting
- Hermetic Metal Package for Stability and Reliability

INFRARED-EMITTING DIODE 900 nm PN GALLIUM ARSENIDE 250 MILLIWATTS

CONVEX LENS



MAXIMUM RATINGS

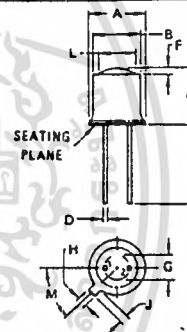
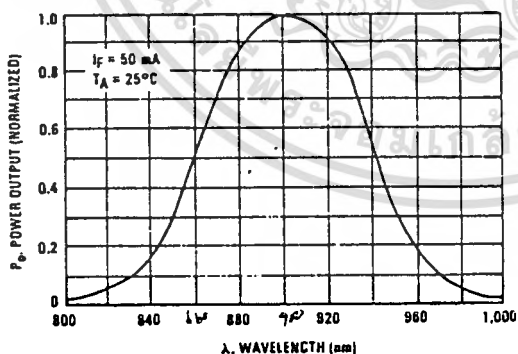
Rating	Symbol	Value	Unit
Reverse Voltage	V_R	6.0	Volts
Forward Current-Continuous	I_F	150	mA
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	$P_D(1)$	250 2.5	mW mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +125	$^\circ\text{C}$

THERMAL CHARACTERISTICS

Characteristics	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	θ_{JA}	400	$^\circ\text{C/W}$

(1) Printed Circuit Board Mounting

FIGURE 1 — RELATIVE SPECTRAL OUTPUT



STYLE 1:

PIN 1, ANODE
PIN 2, CATHODE

NOTES:

1. PIN 2 INTERNALLY CONNECTED TO CASE
2. LEADS WITHIN 0.13 mm (0.005) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	5.31	5.84	0.209	0.230
B	4.57	4.95	0.178	0.195
C	5.08	6.35	0.200	0.250
D	0.41	0.48	0.016	0.019
F	0.51	1.02	0.020	0.040
G	2.54 BSC		0.100 BSC	
H	0.99	1.17	0.039	0.046
J	0.84	1.27	0.033	0.048
K	12.70	-	0.500	-
L	3.35	4.01	0.132	0.158
M	45° BSC		45° BSC	

CASE 209-01

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Fig. No.	Symbol	Min	Typ	Max	Unit
Reverse Leakage Current ($V_R = 3.0\text{ V}$)	—	I_R	—	2.0	—	nA
Reverse Breakdown Voltage ($I_R = 100\text{ }\mu\text{A}$)	—	$V_{(BR)R}$	6.0	20	—	Volts
Forward Voltage ($I_F = 50\text{ mA}$)	2	V_F	—	1.25	1.5	Volts
Total Capacitance ($V_R = 0\text{ V}$, $f = 1.0\text{ MHz}$)	—	C_T	—	150	—	pF

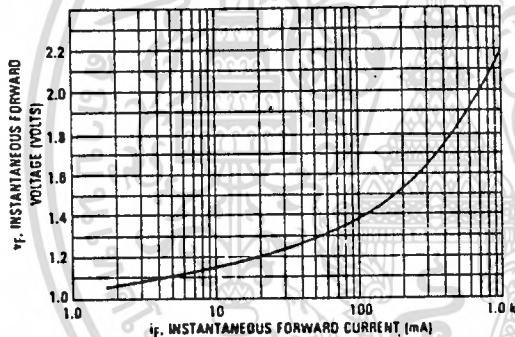
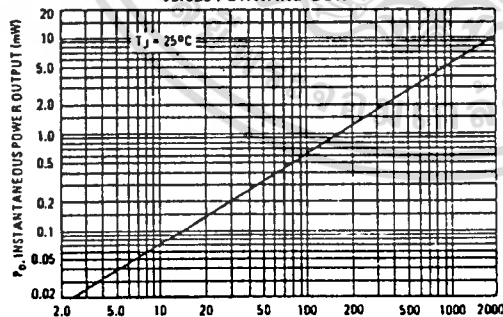
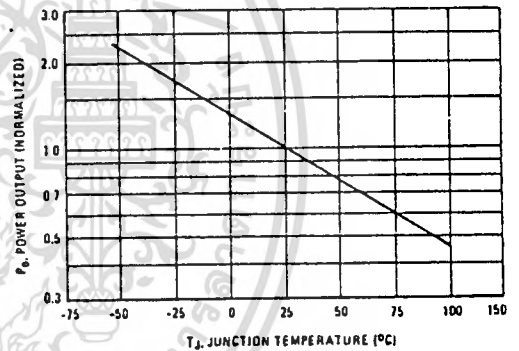
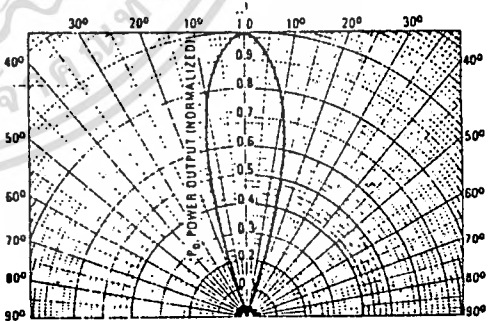
OPTICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Fig. No.	Symbol	Min	Typ	Max	Unit
Total Power Output (Note 1) ($I_F = 100\text{ mA}$)	3, 4	P_O	200	650	—	μW
Radiant Intensity (Note 2) ($I_F = 100\text{ mA}$)	—	I_O	—	1.5	—	mW/steradian
Peak Emission Wavelength	1	λ_P	—	900	—	nm
Spectral Line Half Width	1	$\Delta\lambda$	—	40	—	nm

NOTE:

- Power Output, P_O , is the total power radiated by the device into a solid angle of 2π steradians. It is measured by directing all radiation leaving the device, within this solid angle, onto a calibrated silicon solar cell.
- Irradiance from a Light Emitting Diode (LED) can be calculated by:

$$H = \frac{I_O}{d^2} \quad \text{where } H \text{ is irradiance in mW/cm}^2; I_O \text{ is radiant intensity in mW/steradian; } d \text{ is distance from LED to the detector in cm.}$$

FIGURE 2 — FORWARD CHARACTERISTICS**FIGURE 4 — INSTANTANEOUS POWER OUTPUT versus FORWARD CURRENT****FIGURE 3 — POWER OUTPUT versus JUNCTION TEMPERATURE****FIGURE 5 — SPATIAL RADIATION PATTERN**

PIN SILICON PHOTO DIODES

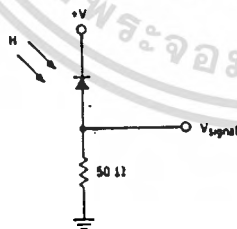
... designed for application in laser detection, light demodulation, detection of visible and near infrared light-emitting diodes, shaft or position encoders, switching and logic circuits, or any design requiring radiation sensitivity, ultra high-speed, and stable characteristics.

- Ultra Fast Response – (<1.0 ns Typ)
- High Sensitivity – MRD500 ($1.2 \mu\text{A}/\text{mW}/\text{cm}^2$ Min)
MRD510 ($0.3 \mu\text{A}/\text{mW}/\text{cm}^2$ Min)
- Available With Convex Lens (MRD500) or Flat Glass (MRD510) for Design Flexibility
- Popular TO-18 Type Package for Easy Handling and Mounting
- Sensitive Throughout Visible and Near Infrared Spectral Range for Wide Application
- Annular Passivated Structure for Stability and Reliability

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

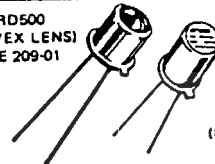
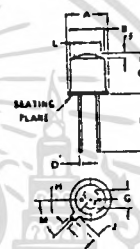
Rating	Symbol	Value	Unit
Reverse Voltage	V_R	100	Volts
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	100 0.57	mW mW/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +200	°C

FIGURE 1 – TYPICAL OPERATING CIRCUIT

PHOTO DIODES
PIN SILICON

100 VOLTS

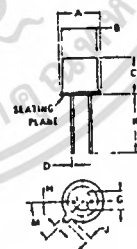
100 MILLIWATTS

MRD500
(CONVEX LENS)
CASE 209-01MRD510
(FLAT GLASS)
CASE 210-01STYLE 1
PIN 1 ANODE
PIN 2 CATHODE

NOTES
1. PIN 2 INTERNALLY CONNECTED TO CASE
2. LEADS WITHIN 0.13 mm (0.005 IN) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	INCHES
A	5.31 5.94	0.209 0.230
B	4.57 4.95	0.179 0.195
C	2.54 3.30	0.100 0.130
D	2.54 3.30	0.100 0.130
E	5.31 5.94	0.209 0.230
F	5.31 5.94	0.209 0.230
G	2.54 3.30	0.100 0.130
H	5.31 5.94	0.209 0.230
I	5.31 5.94	0.209 0.230
J	5.31 5.94	0.209 0.230
K	5.31 5.94	0.209 0.230
L	5.31 5.94	0.209 0.230
M	5.31 5.94	0.209 0.230
N	5.31 5.94	0.209 0.230
P	5.31 5.94	0.209 0.230
Q	5.31 5.94	0.209 0.230
R	5.31 5.94	0.209 0.230
S	5.31 5.94	0.209 0.230
T	5.31 5.94	0.209 0.230
U	5.31 5.94	0.209 0.230
V	5.31 5.94	0.209 0.230
W	5.31 5.94	0.209 0.230
X	5.31 5.94	0.209 0.230
Y	5.31 5.94	0.209 0.230
Z	5.31 5.94	0.209 0.230

CASE 209-01

STYLE 1
PIN 1 ANODE
PIN 2 CATHODE

NOTES
1. PIN 2 INTERNALLY CONNECTED TO CASE
2. LEADS WITHIN 0.13 mm (0.005 IN) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	INCHES
A	5.31 5.94	0.209 0.230
B	4.57 4.95	0.179 0.195
C	2.54 3.30	0.100 0.130
D	2.54 3.30	0.100 0.130
E	5.31 5.94	0.209 0.230
F	5.31 5.94	0.209 0.230
G	2.54 3.30	0.100 0.130
H	5.31 5.94	0.209 0.230
I	5.31 5.94	0.209 0.230
J	5.31 5.94	0.209 0.230
K	5.31 5.94	0.209 0.230
L	5.31 5.94	0.209 0.230
M	5.31 5.94	0.209 0.230
N	5.31 5.94	0.209 0.230
P	5.31 5.94	0.209 0.230
Q	5.31 5.94	0.209 0.230
R	5.31 5.94	0.209 0.230
S	5.31 5.94	0.209 0.230
T	5.31 5.94	0.209 0.230
U	5.31 5.94	0.209 0.230
V	5.31 5.94	0.209 0.230
W	5.31 5.94	0.209 0.230
X	5.31 5.94	0.209 0.230
Y	5.31 5.94	0.209 0.230
Z	5.31 5.94	0.209 0.230

CASE 210-01

TYPICAL ELECTRICAL CHARACTERISTICS

FIGURE 2 – IRRADIATED VOLTAGE – CURRENT CHARACTERISTIC FOR MRD500

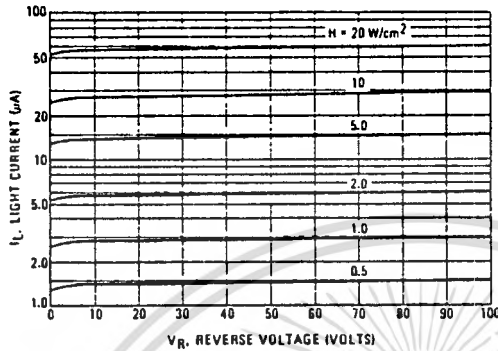


FIGURE 3 – IRRADIATED VOLTAGE – CURRENT CHARACTERISTIC FOR MRD 510

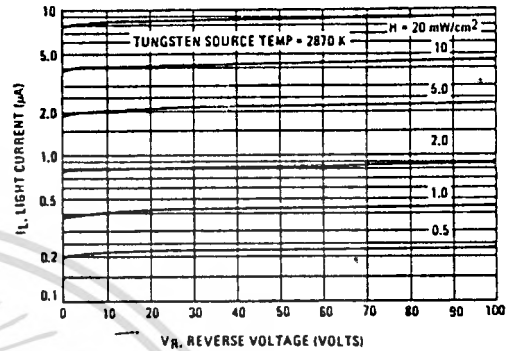


FIGURE 4 – DARK CURRENT versus TEMPERATURE

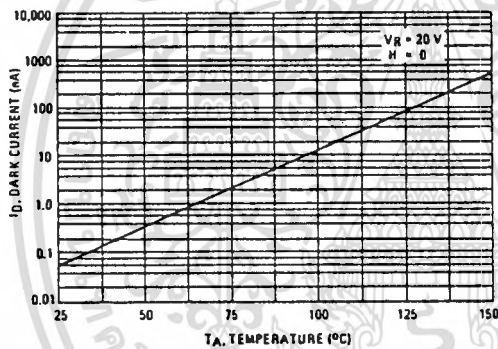


FIGURE 5 – DARK CURRENT versus REVERSE VOLTAGE

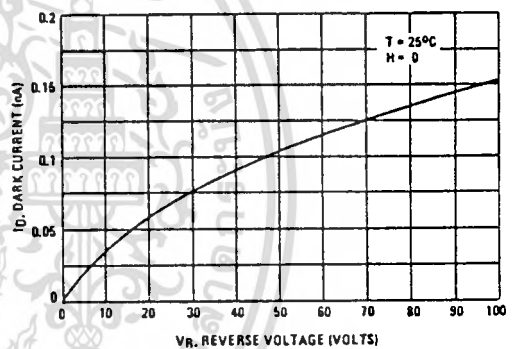


FIGURE 6 – CAPACITANCE versus VOLTAGE

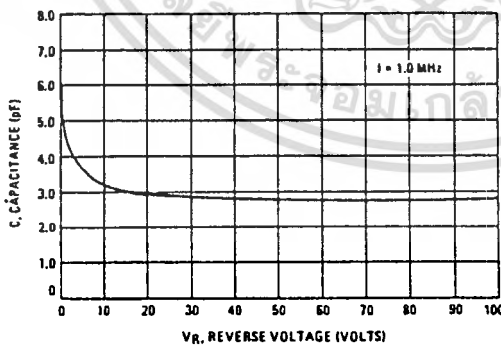
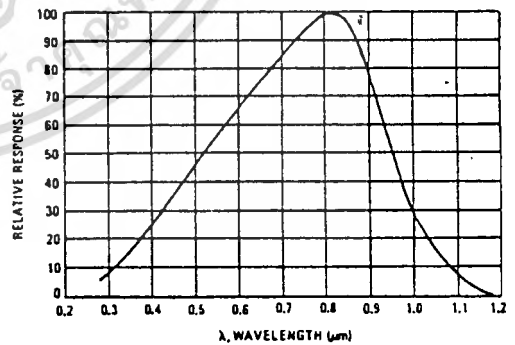


FIGURE 7 – RELATIVE SPECTRAL RESPONSE



STATIC ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

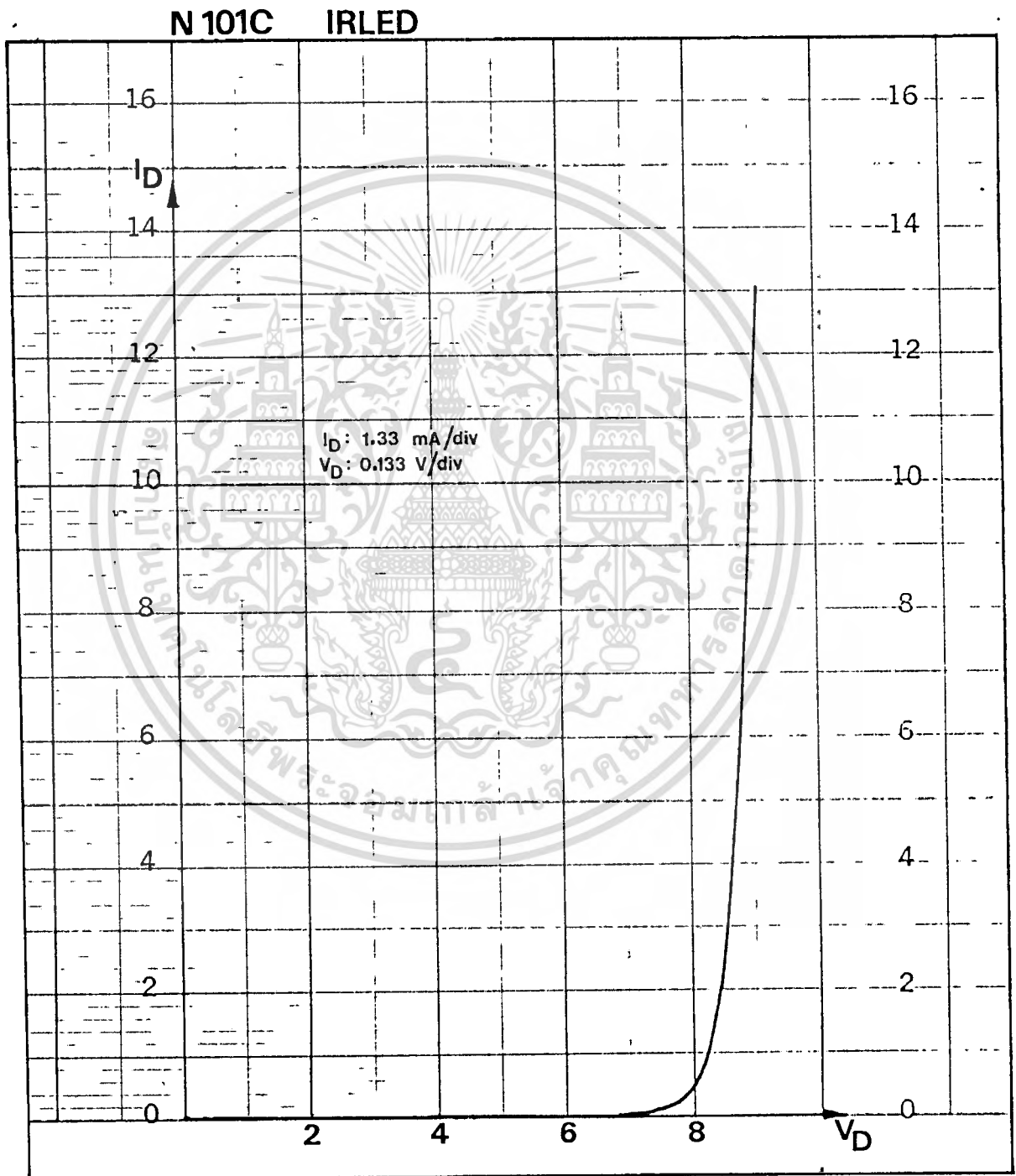
Characteristic	Fig. No.	Symbol	Min	Typ	Max	Unit
Dark Current ($V_R = 20\text{ V}$, $R_L = 1.0\text{ megohm}$; Note 2) $T_A = 25^\circ\text{C}$ $T_A = 100^\circ\text{C}$	4 and 5	I_D	— —	— 14	2.0 —	nA
Reverse Breakdown Voltage ($I_R = 10\text{ }\mu\text{A}$)	—	$V_{(BR)R}$	100	300	—	Volts
Forward Voltage ($I_F = 50\text{ mA}$)	—	V_F	—	0.82	1.1	Volts
Series Resistance ($I_F = 50\text{ mA}$)	—	R_s	—	1.2	10	ohms
Total Capacitance ($V_R = 20\text{ V}$; $f = 1.0\text{ MHz}$)	6	C_T	—	2.5	4	pF

OPTICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$)

Characteristic	Fig. No.	Symbol	Min	Typ	Max	Unit
Radiation Sensitivity ($V_R = 20\text{ V}$, Note 1) MRD500 MRD510	2 and 3	S_R	1.2 0.3	3.0 0.42	— —	$\mu\text{A/mW/cm}^2$
Sensitivity at $0.8\text{ }\mu\text{m}$ ($V_R = 20\text{ V}$, Note 3) MRD500 MRD510	—	$S(\lambda = 0.8\text{ }\mu\text{m})$	—	6.6 1.5	— —	$\mu\text{A/mW/cm}^2$
Response Time ($V_R = 20\text{ V}$, $R_L = 50\text{ ohms}$)	—	t_{resp}	—	1.0	—	ns
Wavelength of Peak Spectral Response	7	λ_p	—	0.8	—	μm

NOTES:

1. Radiation Flux Density (H) equal to 5.0 mW/cm^2 emitted from a tungsten source at a color temperature of 2870°K .
2. Measured under dark conditions. (MRD 0).
3. Radiation Flux Density (H) equal to 0.5 mW/cm^2 at $0.8\text{ }\mu\text{m}$.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE - Radiometric and Photometric Terminology

Description	Radiometric	Photometric
Total Flux	Radiant Flux, P, in Watts	Luminous Flux, F, in Lumens
Emitted Flux Density at a Source Surface	Radiant Emittance, W, in Watts/cm ²	Luminous Emittance, L, in Lumens/ft ² (foot-lamberts), or lumens/cm ² (Lamberts)
Source Intensity (Point Source)	Radiant Intensity, I _r , in Watts/Steradian	Luminous Intensity, I _L , in Lumens/Steradian (Candela)
Source Intensity (Area Source)	Radiance, B _r , in (Watts/Steradian) /cm ²	Luminance, B _L , in (Lumens/Steradian) /ft ² (footlambert)
Flux Density Incident on a Receiver Surface	Irradiance, H, in Watts/cm ²	Illuminance, E, in Lumens/ft ² (footcandle)

TABLE - Point Source Relationships

Description	Radiometric	Photometric
Point Source Intensity	I _r , Watts/Steradian	I _L , Lumens/Steradian
Incident Flux Density	H (Irradiance) = $\frac{I_r}{r^2}$, Watts/distance ²	E (Illuminance) = $\frac{I_L}{r^2}$, lumens/distance ²
Total Flux Output of Point Source	P = 4πI _r , Watts	F = 4πI _L , Lumens

TABLE - Design Relationships for an Area Source

Description	Radiometric	Photometric
Source Intensity	B _r , Watts/cm ² /steradian	B _L , Lumens/cm ² /steradian
Emitted Flux Density	W = πB _r , Watts/cm ²	L = πB _L , Lumens/cm ²
Incident Flux Density	H = $\frac{B_r A_s}{r^2 + (\frac{g}{2})^2}$, Watts/cm ²	E = $\frac{B_L A_s}{r^2 + (\frac{g}{2})^2}$, Lumens/cm ²

² Steradian: The solid equivalent of a radian.



Process 21 NPN High Speed Switch

DESCRIPTION

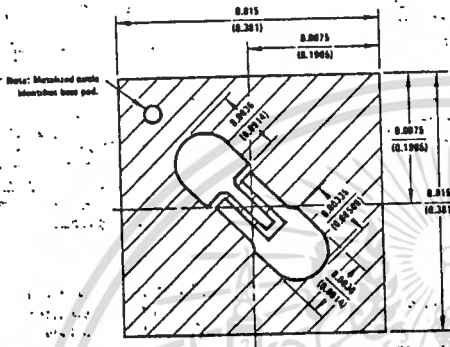
Process 21 is an overlay, double diffused, gold doped silicon epitaxial device. Complement to Process 65.

APPLICATION

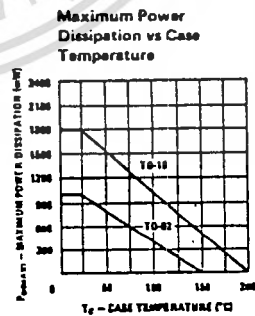
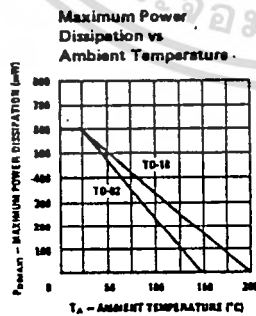
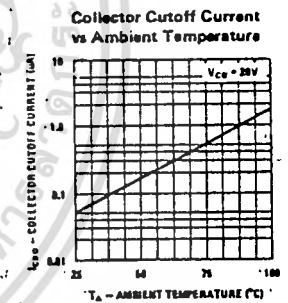
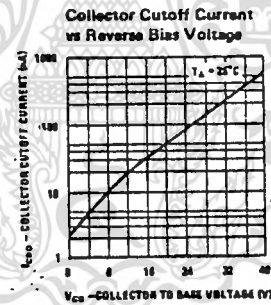
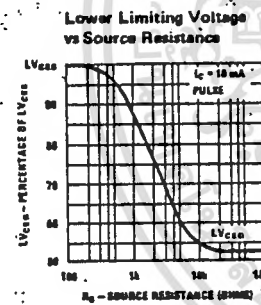
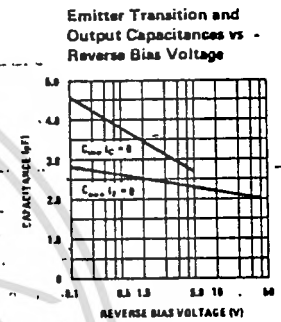
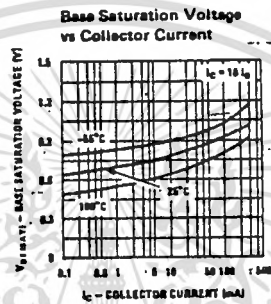
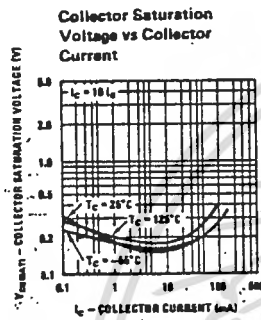
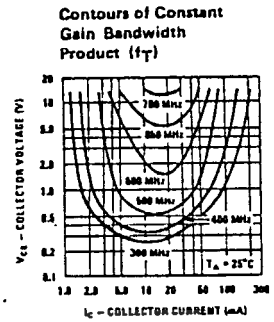
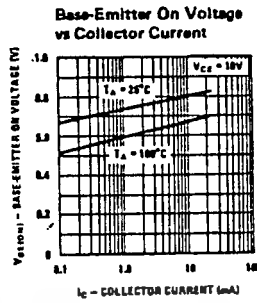
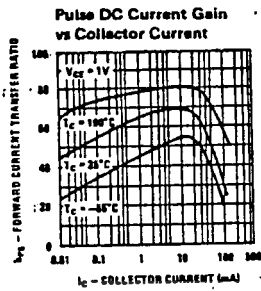
This device was designed for high speed saturated switching at collector currents of 10 to 100 mA.

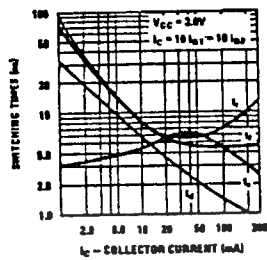
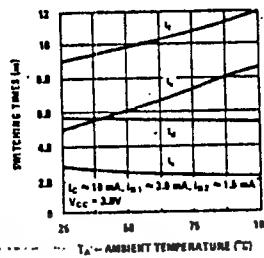
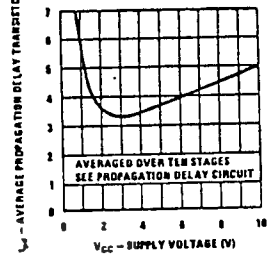
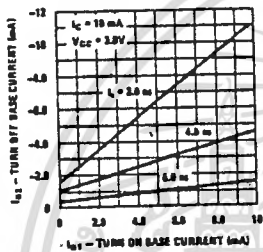
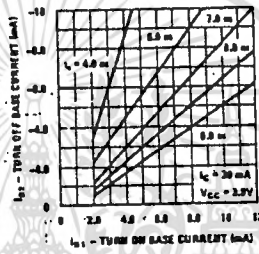
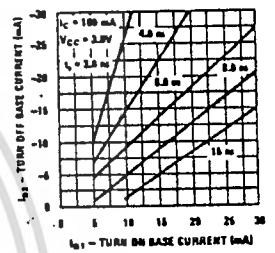
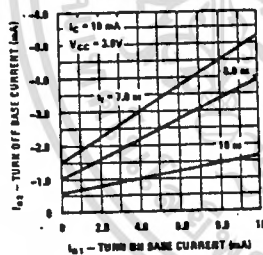
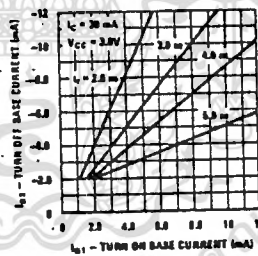
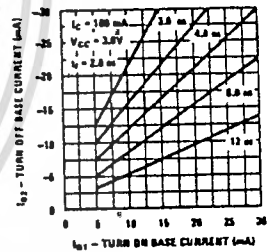
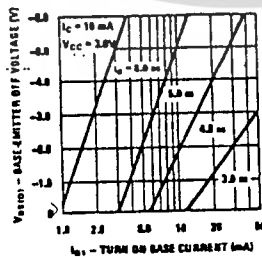
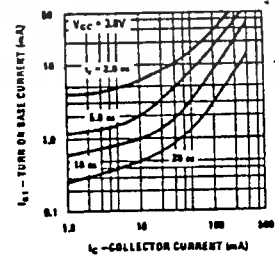
PRINCIPAL DEVICE TYPES

TO-18 2N2369A
TO-92 MPS2369 (EBC)

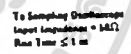
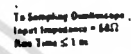


PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS	NOTES
t_s	$I_{B1} = I_{B2} = I_C = 10 \text{ mA}$		7	13	ns	Fig. 1
t_{on}	$I_C = 10 \text{ mA}, I_{B1} = 3 \text{ mA}$		9	12	ns	Fig. 2
t_{off}	$I_C = 10 \text{ mA}, I_{B2} = 1.50 \text{ mA}$		10	18	ns	Fig. 2
h_{fe}	$I_C = 10 \text{ mA}, V_{CE} = 10 \text{ V}, f = 100 \text{ MHz}$	5.0	6.5			
C_{cb}	$V_{CB} = 5 \text{ V}$		2.0	4.0	pF	TO-18
C_{eb}	$V_{EB} = 0.5 \text{ V}$		4.0	5.0	pF	TO-18
h_{FE}	$I_C = 1 \text{ mA}, V_{CE} = 1 \text{ V}$	30	65	150		
h_{FE}	$I_C = 10 \text{ mA}, V_{CE} = 1 \text{ V}$	30	70	150		
h_{FE}	$I_C = 50 \text{ mA}, V_{CE} = 1 \text{ V}$	25	55	150		
h_{FE}	$I_C = 100 \text{ mA}, V_{CE} = 1 \text{ V}$	20	30	150		
h_{FE}	$I_C = 10 \text{ mA}, V_{CE} = 0.35 \text{ V}$	30	65	150		
h_{FE}	$I_C = 30 \text{ mA}, V_{CE} = 0.4 \text{ V}$	30	60	150		
$V_{CE(SAT)}$	$I_C = 10 \text{ mA}, I_B = 1 \text{ mA}$		0.15	0.2	V	
$V_{CE(SAT)}$	$I_C = 100 \text{ mA}, I_B = 10 \text{ mA}$		0.35	0.5	V	
$V_{BE(SAT)}$	$I_C = 10 \text{ mA}, I_B = 1 \text{ mA}$		0.80	0.85	V	
$V_{BE(SAT)}$	$I_C = 100 \text{ mA}, I_B = 10 \text{ mA}$		1.0	1.5	V	
BV_{CEO}	$I_C = 10 \text{ mA}$	12	15	19	V	
BV_{CBO}	$I_C = 10 \text{ mA}$	50	55	60	V	
BV_{EBO}	$I_E = 10 \text{ mA}$	4.5			V	
I_{CBO}	$V_{CB} = 25 \text{ V}$			50	nA	
I_{EBO}	$V_{EB} = 3 \text{ V}$			50	nA	



Switching Times vs
Collector CurrentSwitching Times vs
Ambient TemperatureAverage Propagation Delay
Per Transistor vs Collector
VoltageStorage Time vs Turn
On and Turn Off Base
CurrentsStorage Time vs Turn
On and Turn Off Base
CurrentsStorage Time vs Turn
On and Turn Off Base
CurrentsFall Time vs Turn On and
Turn Off Base CurrentFall Time vs Turn On
and Turn Off Base CurrentsFall Time vs Turn On and
Turn Off Base CurrentsDelay Time vs Base Emitter
Off Voltage and Turn On
Base CurrentRise Time vs Turn On
Base Current and
Collector Current

The circuit diagram shows a two-stage CMOS amplifier. The first stage is a common-source amplifier with a PMOS load and an NMOS tail. The second stage is a common-source amplifier with a PMOS load and an NMOS tail. The output is taken from the second stage. The circuit includes various capacitors and resistors with their values labeled.



1. Diagrams 1 and 2 Superimposed

บทที่ 3 คำคงที่และกราฟความสัมพันธ์ที่เกี่ยวข้อง

- 3.1 คำคงที่ซึ่งเกี่ยวกับคุณสมบัติของซิลิกอนและเยอรมันเนียม
- 3.2 คำคงที่ทั่วไปที่เกี่ยวข้อง
- 3.3 ลักษณะทางเรขาคณิต และความต้านทานของเบส
- 3.4 กราฟความสัมพันธ์ระหว่างพิกัดความต้านทานกับความหนาแน่นของสารเจือ
- 3.5 กราฟความสัมพันธ์ระหว่างความคล่องตัวของพาหะกับความหนาแน่นสารเจือ
- 3.6 กราฟความสัมพันธ์เพื่อหาค่าความจุไฟฟ้าที่รอยต่อแบบลาดของ Lawrence
- 3.7 ตารางการเปลี่ยนค่าระหว่างพารามิเตอร์ต่าง ๆ ของทรานซิสเตอร์



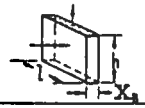
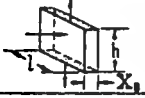
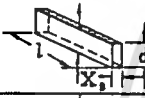
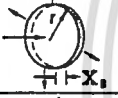
3.1 ค่าคงที่ซึ่งเกี่ยวกับคุณสมบัติของซิลิกอนและ เยอรมัน เนียม

คุณสมบัติ	ซิลิกอน	เยอรมัน เนียม	หน่วย
จุดหลอมเหลว	1420	936	$^{\circ}\text{C}$
ความหนาแน่น (ที่ 25°C)	2.329	5.323	g/cm^3
ความนำไฟฟ้าเนื่องจากความร้อน (ที่ 25°C)	0.20	0.14	$\text{cal}/\text{sec}.\text{cm}.^{\circ}\text{C}$
น้ำหนักอะตอม	28.08	72.60	
จำนวนอะตอม	14	32	
ความหนาแน่นของอะตอม	4.96×10^{22}	4.42×10^{22}	atom/cm^3
ความกว้างของช่องพลังงาน (ที่ 300°K)	1.1	0.72	eV
ค่าคงตัวไดอิเล็กตริก (ϵ_r)	12	16	
ความคล่องตัวของอิเล็กตรอน (μ_n)	1350	3900	$\text{cm}^2.\text{V}/\text{sec}$
ความคล่องตัวของโฮล (μ_p)	480	1900	$\text{cm}^2.\text{V}/\text{sec}$
ค่าคงตัวในการแพร่ของอิเล็กตรอน (D_n)	34.6	100	cm^2/sec
ค่าคงตัวในการแพร่ของโฮล (D_p)	12.3	48.7	cm^2/sec

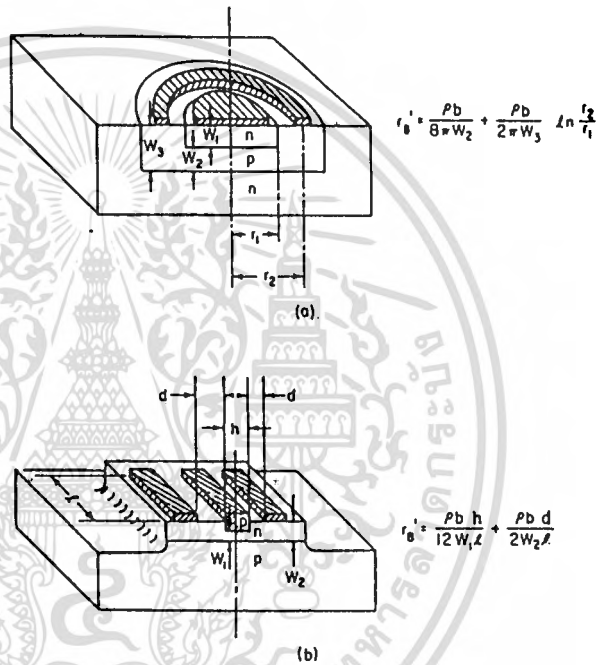
3.2 ค่าคงที่ทั่วไปที่เกี่ยวข้อง

ชื่อค่าคงที่	สัญลักษณ์	ปริมาณ	หน่วย
ประจุของอิเล็กตรอน	q	1.6×10^{-19}	coulomb
ค่าคงที่ของแรงคูลอมบ์	$\frac{1}{4\pi\epsilon_0}$	9.987×10^9	$\text{N.m}^2/\text{coul}^2$
ค่าคงที่ของพลังค์	h	6.624×10^{-34}	joule-sec
	h	1.054×10^{-34}	joule-sec
ค่าคงที่ของโบสตันซ์	k	1.380×10^{-23}	joule/ $^{\circ}\text{K}$
		8.62×10^{-5}	eV/ $^{\circ}\text{K}$
ความเร็วของแสง	c	3×10^8	m/s
ค่าคงตัวไดอิเล็กตริกในสุญญากาศ	ϵ_0	8.854×10^{-12}	F/m
ค่า เอมี่มอร์บีลิตีในสุญญากาศ	μ_0	4×10^{-7}	henry/m

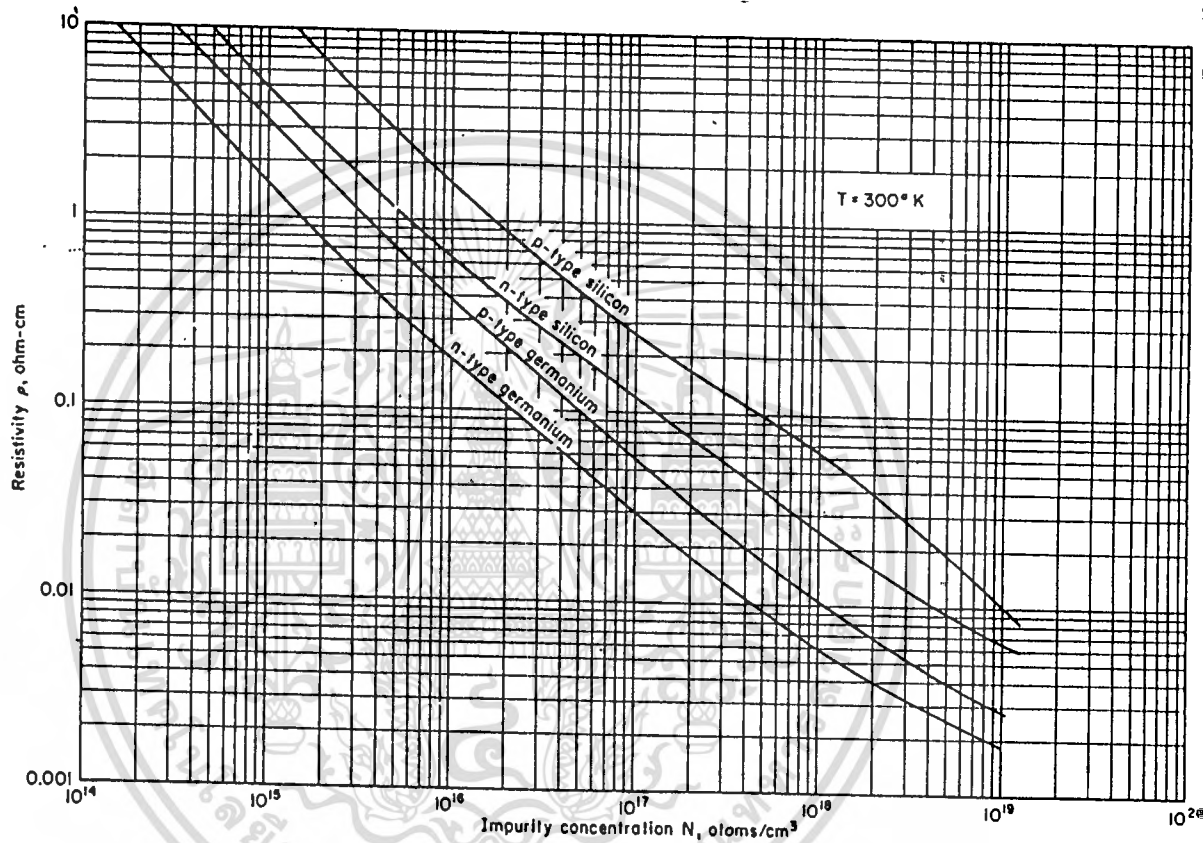
3.3 ลักษณะทางเรขาคณิต และความต้านทานของเบส

GEOMETRY	RESISTANCE
(a) 	$R = \frac{\rho}{3 X_g} \frac{h}{l}$
(b) 	$R = \frac{\rho}{12 X_g} \frac{h}{l}$
(c) 	$R = \frac{\rho}{X_g} \frac{d}{l}$
(d) 	$R = \frac{\rho}{8\pi X_g}$
(e) 	$R = \frac{\rho}{4\pi X_g} \ln \left(\frac{r_2}{r_1} \right)$
(f) 	$R = \frac{\rho}{2\pi X_g} \ln \left(\frac{r_2}{r_1} \right)$

ARROWS INDICATE DIRECTION OF CURRENT FLOW

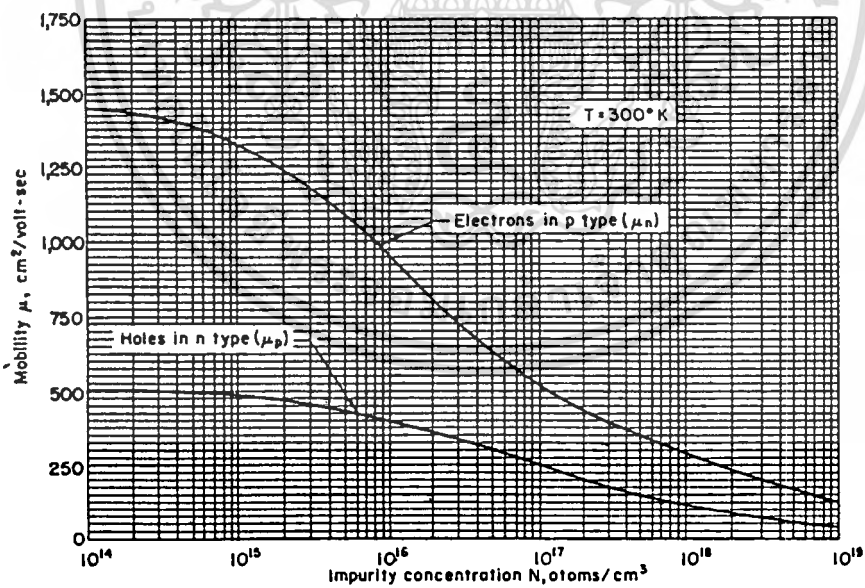
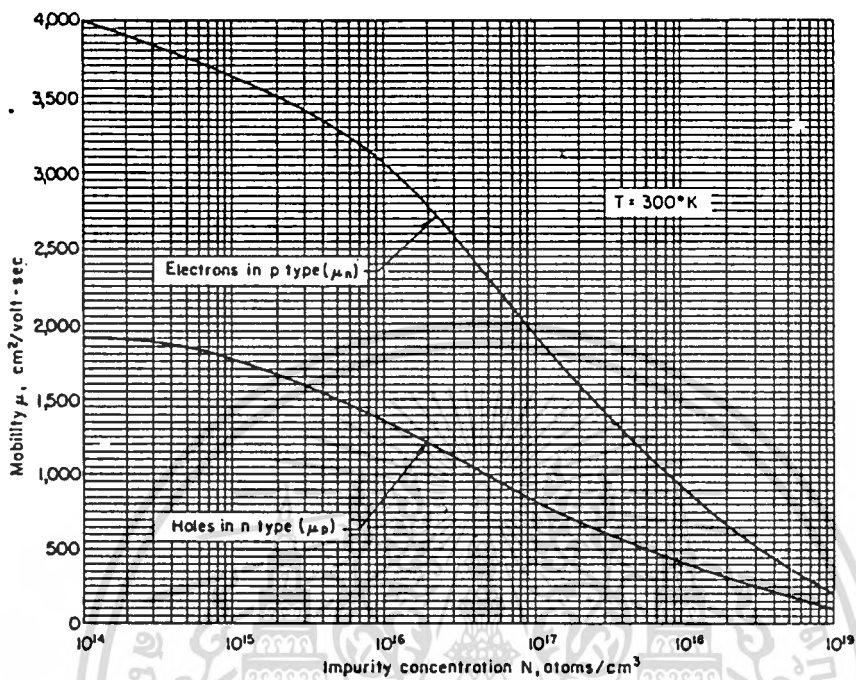


3.4 กราฟความสัมพันธ์ระหว่างฟังก์ชันความต้านทานกับความหนาแน่นของสารเจือ



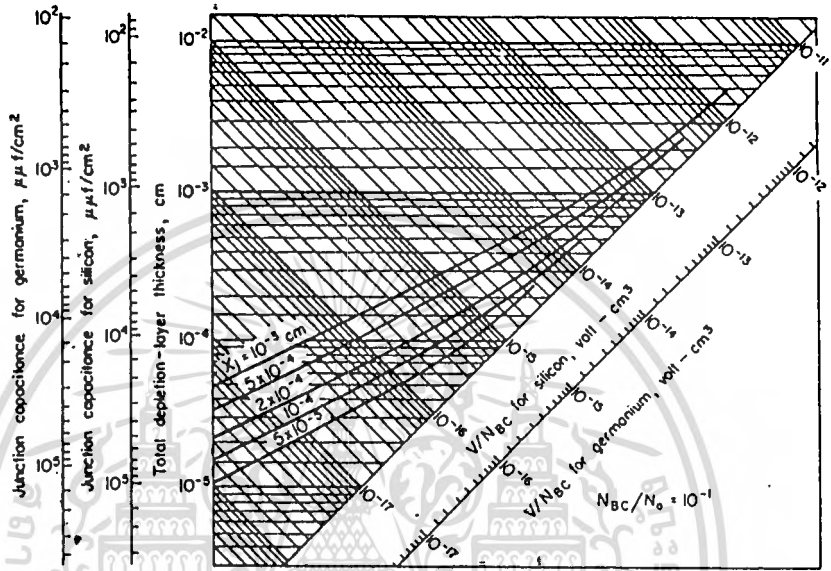
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

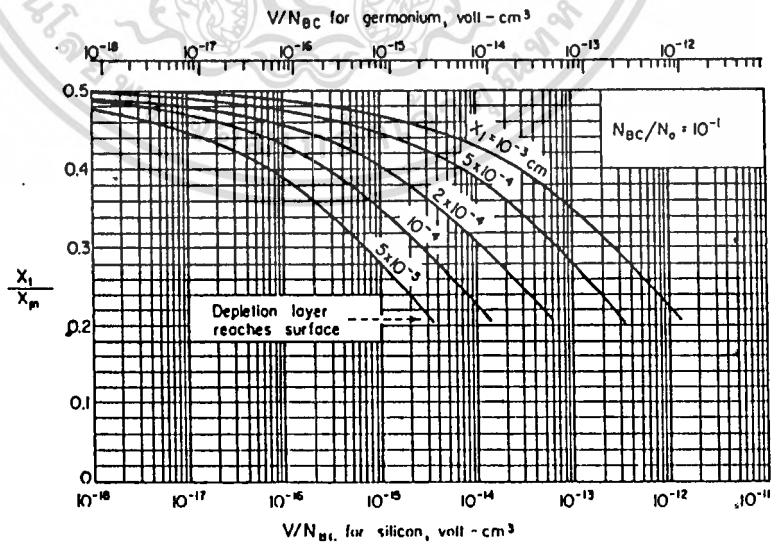


3.5 กราฟความสัมพันธ์ระหว่างความคล่องตัวของพาหะกับความหนาแน่นสารเจือ

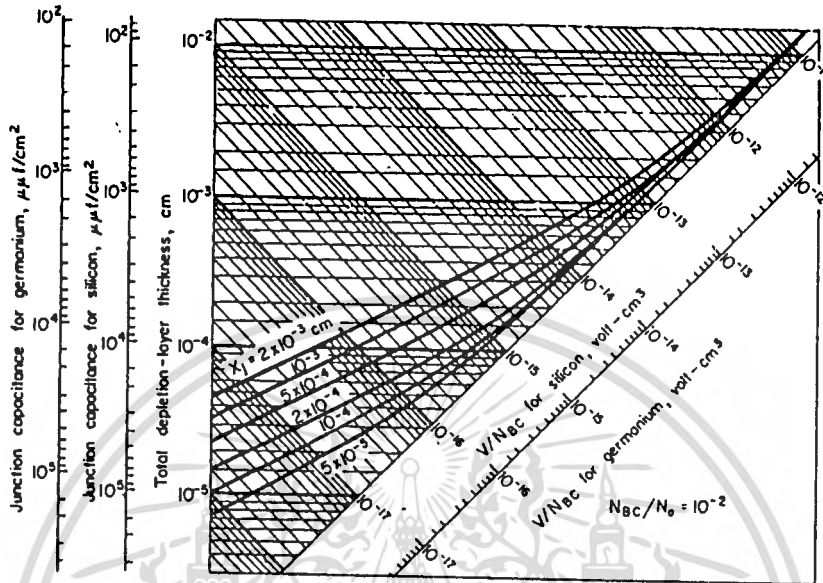
3.6 กราฟความสัมพันธ์เพื่อหาค่าความจุไฟฟ้าที่รอยต่อแบบลาดของ Lawrence



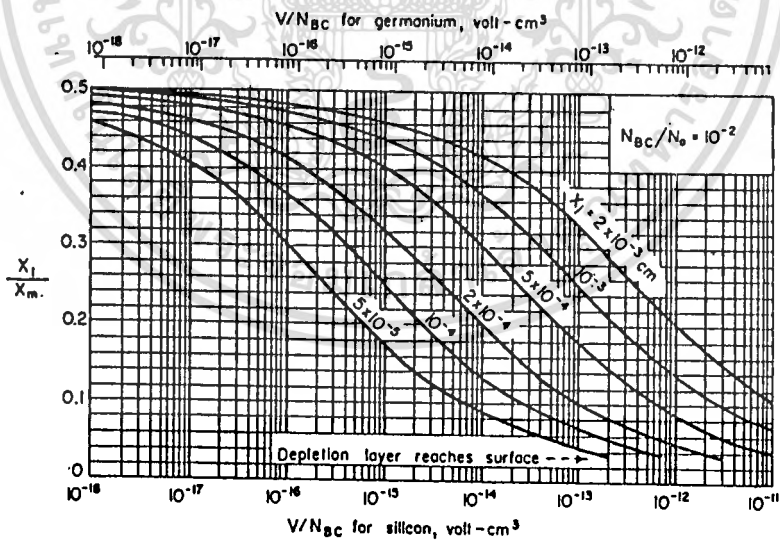
Graded-junction curves for N_{bc}/N_0 range of 3×10^{-3} to 3×10^{-1} . (After H. Lawrence and R. M. Warner, Jr.)



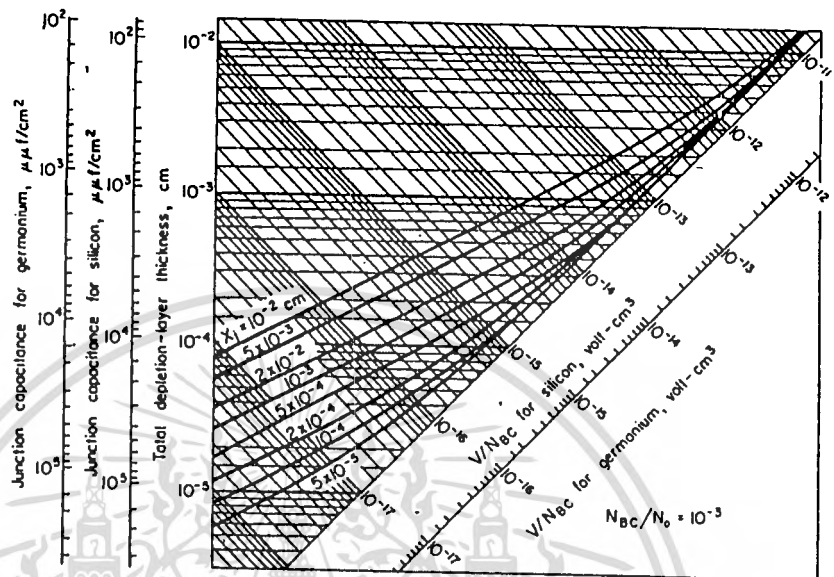
Graded-junction curves for N_{bc}/N_0 range of 3×10^{-3} to 3×10^{-1} . (After H. Lawrence and R. M. Warner, Jr.)



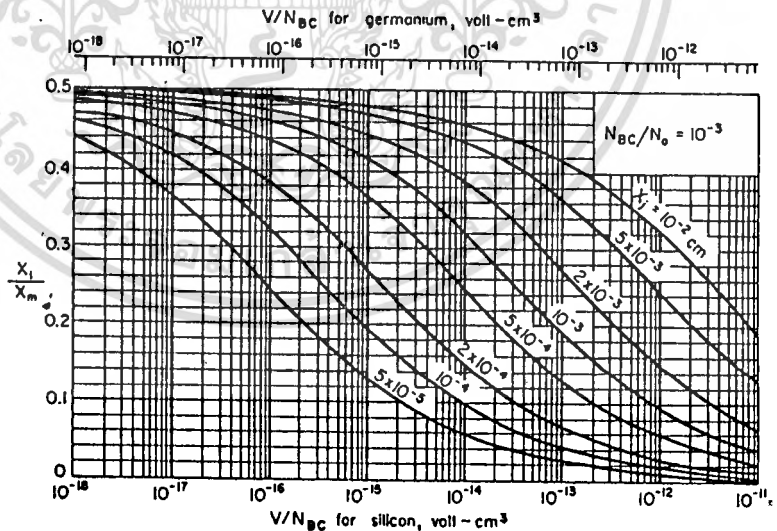
Graded-junction curves for N_{Bc}/N_0 range of 3×10^{-3} to 3×10^{-2} . (After H. Lawrence and R. M. Warner, Jr.)



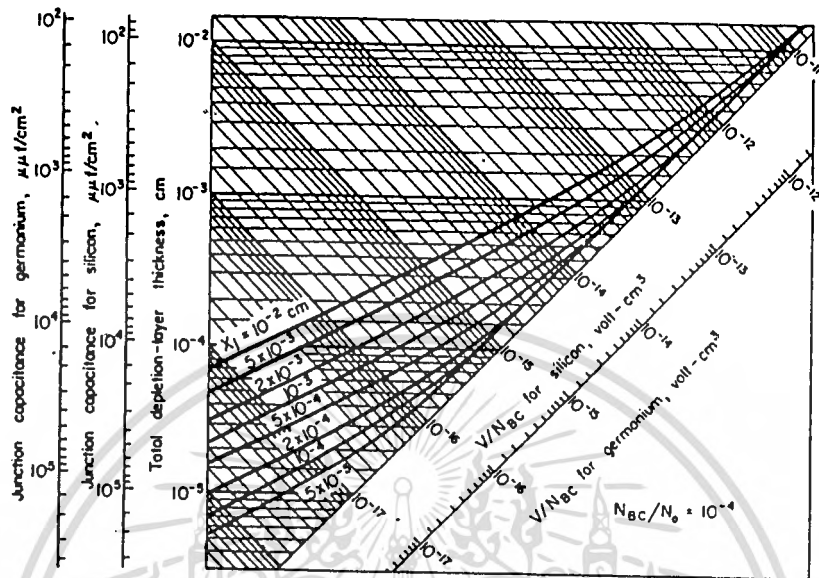
Graded-junction curves for N_{Bc}/N_0 range of 3×10^{-3} to 3×10^{-2} . (After H. Lawrence and R. M. Warner, Jr.)



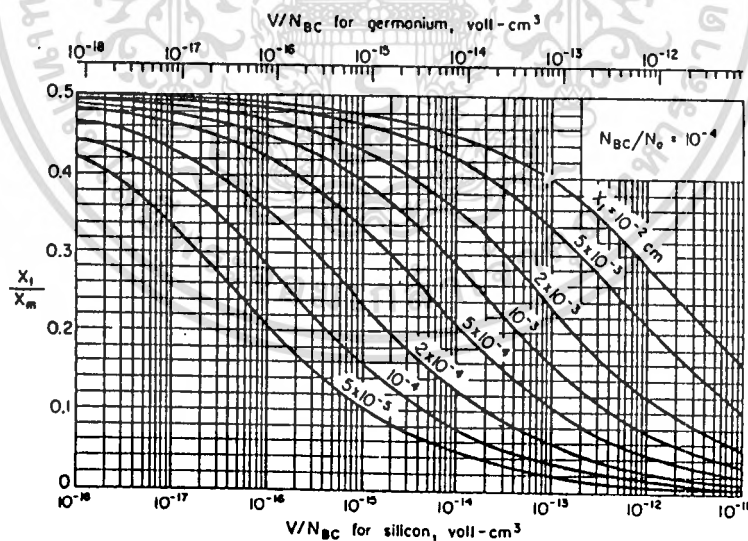
Graded-junction curves for N_{Bc}/N_0 range of 3×10^{-4} to 3×10^{-3} . (After H. Lawrence and R. M. Warner, Jr.)



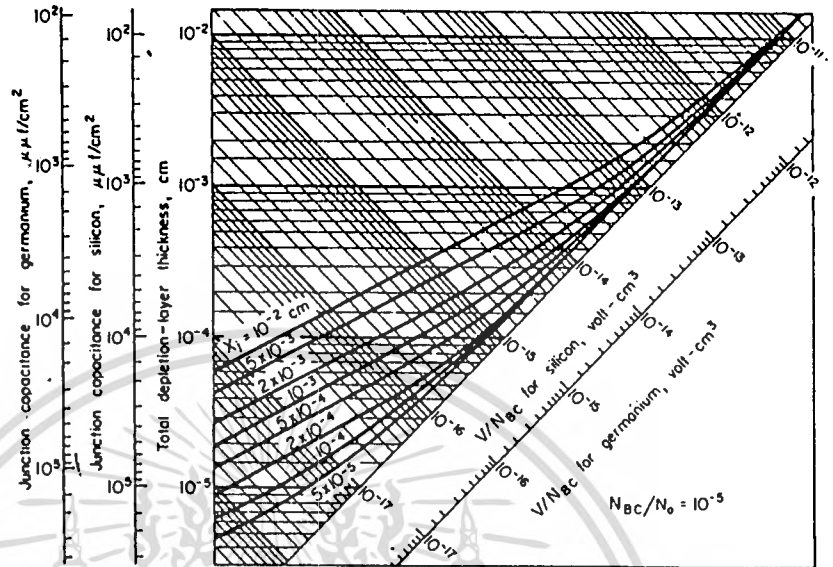
Graded-junction curves for N_{Bc}/N_0 range of 3×10^{-4} to 3×10^{-3} . (After H. Lawrence and R. M. Warner, Jr.)



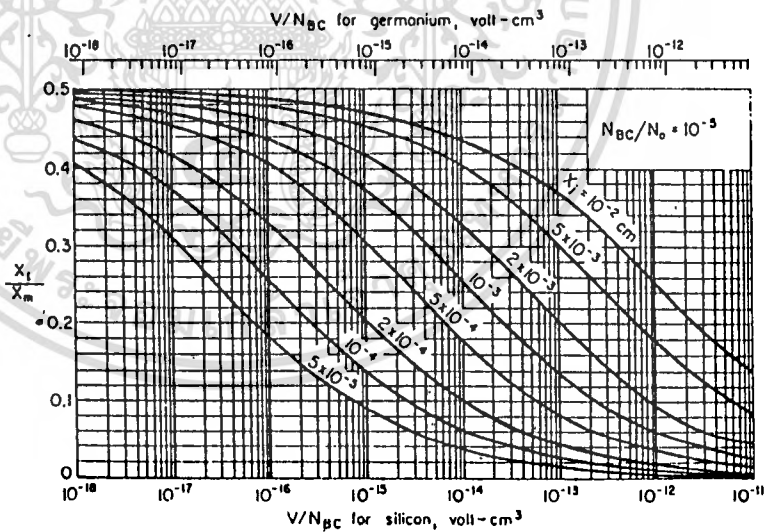
Graded-junction curves for N_{BC}/N_0 range of 3×10^{-4} to 3×10^{-4} . (After H. Lawrence and R. M. Warner, Jr.)



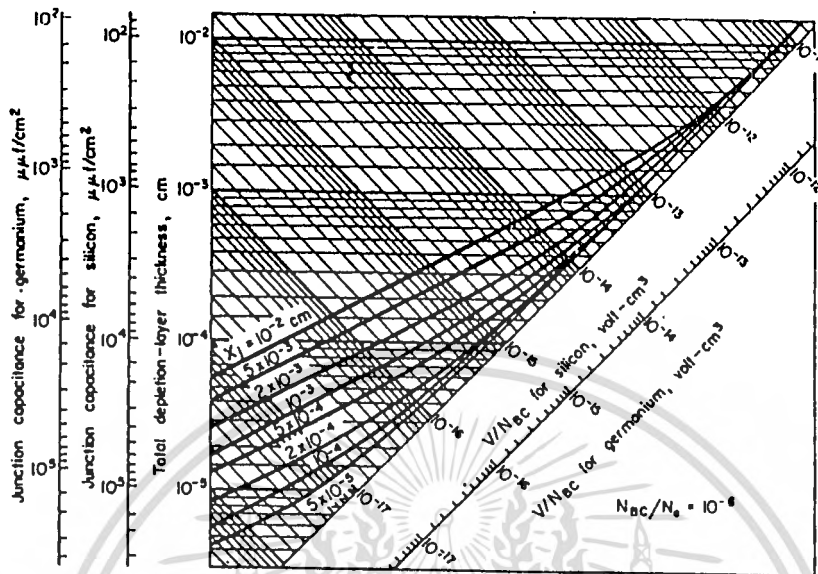
Graded-junction curves for N_{BC}/N_0 range of 3×10^{-4} to 3×10^{-4} . (After H. Lawrence and R. M. Warner, Jr.)



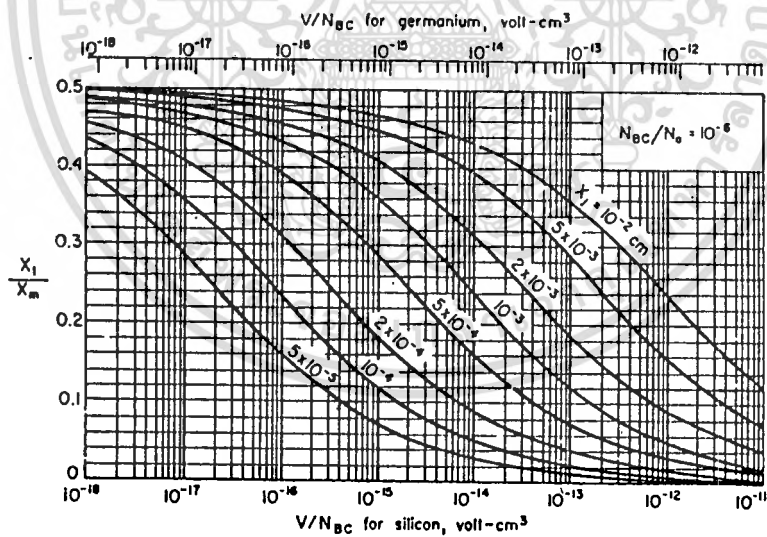
Graded-junction curves for N_{bc}/N_s range of 3×10^{-8} to 3×10^{-3} . (After H. Lawrence and R. M. Warner, Jr.)



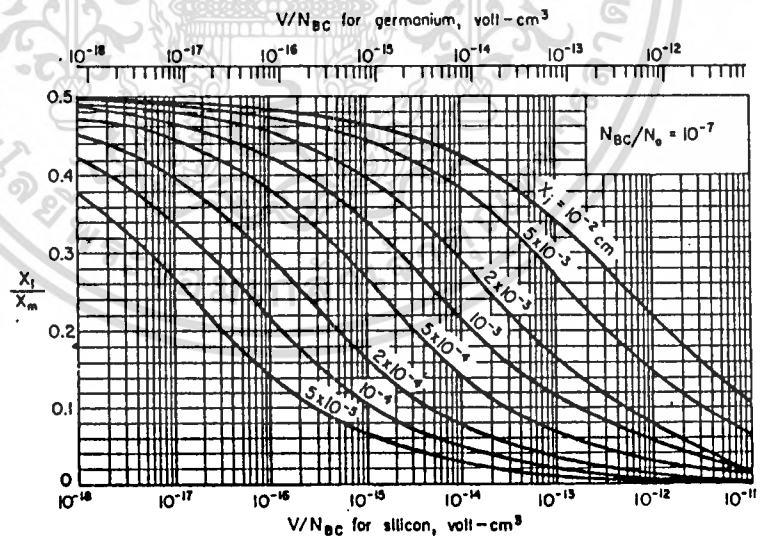
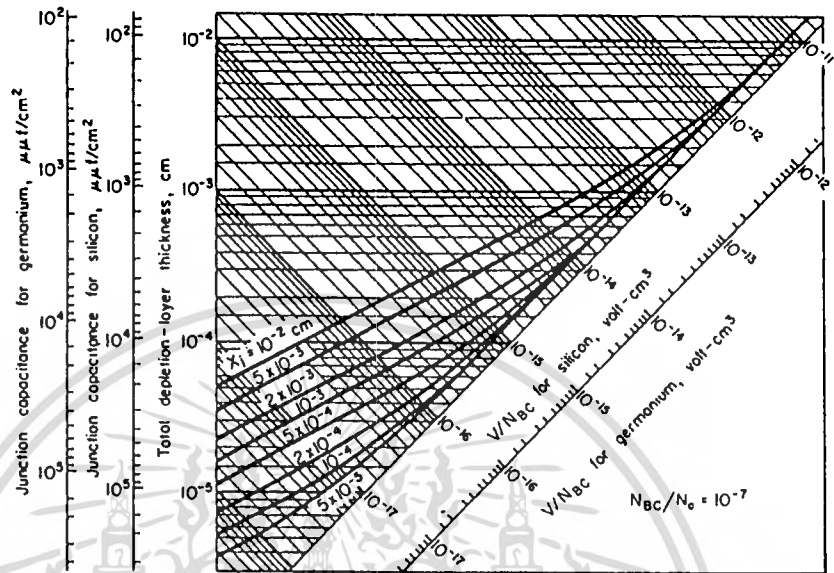
Graded-junction curves for N_{bc}/N_s range of 3×10^{-8} to 3×10^{-3} . (After H. Lawrence and R. M. Warner, Jr.)

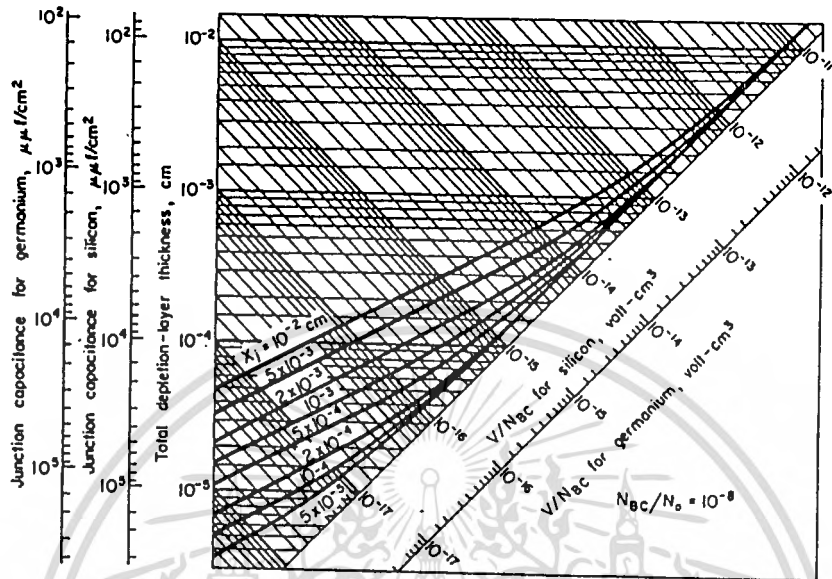


Graded-junction curves for V_{bc}/V_o range of 3×10^{-1} to 3×10^{-4} . (After H. Lawrence and R. M. Warner, Jr.)

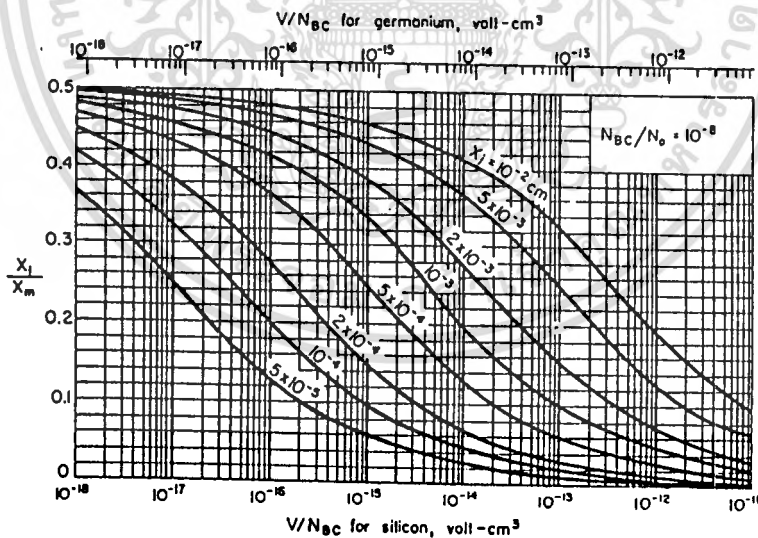


Graded-junction curves for N_{bc}/N_s range of 3×10^{-1} to 3×10^{-4} . (After H. Lawrence and R. M. Warner, Jr.)





Graded-junction curves for N_{Bc}/N_o range of 3×10^{-8} to 3×10^{-1} . (After H. Lawrence and R. M. Warner, Jr.)



Graded-junction curves for N_{Bc}/N_o range of 3×10^{-8} to 3×10^{-1} . (After H. Lawrence and R. M. Warner, Jr.)

3.7 ตารางการเปลี่ยนค่าระหว่างพารามิเตอร์ต่าง ๆ ของทรานซิสเตอร์

Table 1

h parameter	Common-emitter	Common-collector	T-equivalent circuit
h_{ib}	$\frac{h_{ie}}{(1 + h_{ie})(1 - h_{re}) + h_{ie}h_{oe}} \cong \frac{h_{ie}}{1 + h_{ie}}$	$\frac{h_{ic}}{h_{ic}h_{oe} - h_{ie}h_{re}} \cong -\frac{h_{ic}}{h_{ic}}$	$r_e + (1 - \alpha)r_b$
h_{rb}	$\frac{h_{ie}h_{oe} - h_{re}(1 + h_{ie})}{(1 + h_{ie})(1 - h_{re}) + h_{ie}h_{oe}} \cong \frac{h_{ie}h_{oe} - h_{re}}{1 + h_{ie}}$	$\frac{h_{ic}(1 - h_{re}) + h_{ie}h_{oe}}{h_{ic}h_{oe} - h_{ie}h_{re}} \cong h_{re} - 1 - \frac{h_{ie}h_{oe}}{h_{ic}}$	$\frac{r_b}{r_e + r_b} \cong \frac{r_b}{r_e}$
h_{fb}	$\frac{-h_{ie}(1 - h_{re}) - h_{ie}h_{oe}}{(1 + h_{ie})(1 - h_{re}) + h_{ie}h_{oe}} \cong -\frac{h_{ie}}{1 + h_{ie}}$	$\frac{h_{ic}(1 + h_{ie}) - h_{ie}h_{oe}}{h_{ic}h_{oe} - h_{ie}h_{re}} \cong -\frac{1 + h_{ie}}{h_{ic}}$	$-\alpha$
h_{ob}	$\frac{h_{oe}}{(1 + h_{ie})(1 - h_{re}) + h_{ie}h_{oe}} \cong \frac{h_{oe}}{1 + h_{ie}}$	$\frac{h_{oe}}{h_{ic}h_{oe} - h_{ie}h_{re}} \cong \frac{h_{oe}}{h_{ic}}$	$\frac{1}{r_e + r_b} \cong \frac{1}{r_e}$
h parameter	Common-emitter	Common-base	T-equivalent circuit
h_{ic}	h_{ie}	$\frac{h_{ib}}{(1 + h_{ib})(1 - h_{rb}) + h_{ib}h_{ob}} \cong \frac{h_{ib}}{1 + h_{ib}}$	$r_b + \frac{r_e r_c}{r_e + r_c - \alpha r_c} \cong r_b + \frac{r_e}{1 - \alpha}$
h_{re}	$1 - h_{re}$	$\frac{1 + h_{rb}}{(1 + h_{ib})(1 - h_{rb}) + h_{ib}h_{ob}} \cong 1$	$\frac{r_c - \alpha r_c}{r_e + r_c - \alpha r_c} \cong 1 - \frac{r_e}{(1 - \alpha)r_c}$
h_{ic}	$-(1 + h_{ie})$	$\frac{h_{rb} - 1}{(1 + h_{ib})(1 - h_{rb}) + h_{ib}h_{ob}} \cong -\frac{1}{1 + h_{ib}}$	$-\frac{r_c}{r_e + r_c - \alpha r_c} \cong \frac{-1}{1 - \alpha}$
h_{oe}	h_{oe}	$\frac{h_{ob}}{(1 + h_{ib})(1 - h_{rb}) + h_{ib}h_{ob}} \cong \frac{h_{ob}}{1 + h_{ib}}$	$\frac{1}{r_e + r_c - \alpha r_c} \cong \frac{1}{(1 - \alpha)r_c}$

Table 2

h parameter	Common-base	Common-collector	T-equivalent circuit
h_{ie}	$\frac{h_{ib}}{(1+h_o)(1-h_o)+h_o h_{ib}} \approx \frac{h_{ib}}{1+h_o}$	h_{ic}	$r_b + \frac{r_e r_c}{r_e + r_c - \alpha r_c} \approx r_b + \frac{r_e}{1-\alpha}$
h_{re}	$\frac{h_o h_{ob} - h_o(1+h_o)}{(1+h_o)(1-h_o)+h_o h_{ib}} \approx \frac{h_o h_{ob}}{1+h_o} - h_{ob}$	$1 - h_{re}$	$\frac{r_o}{r_o + r_c - \alpha r_c} \approx \frac{r_o}{(1-\alpha)r_c}$
h_{fe}	$\frac{-h_o(1-h_o) - h_o h_{ib}}{(1+h_o)(1-h_o)+h_o h_{ib}} \approx \frac{-h_o}{1+h_o}$	$-(1+h_{fe})$	$\frac{\alpha r_c - r_o}{r_o + r_c - \alpha r_c} \approx \frac{\alpha}{1-\alpha}$
h_{oe}	$\frac{h_{ob}}{(1+h_o)(1-h_o)+h_o h_{ib}} \approx \frac{h_{ob}}{1+h_o}$	h_{oc}	$\frac{1}{r_o + r_c - \alpha r_c} \approx \frac{1}{(1-\alpha)r_c}$
T parameter	Common-emitter	Common-base	Common-collector
α	$\frac{h_o(1-h_o) + h_o h_{ob}}{(1+h_o)(1-h_o)+h_o h_{ib}} \approx \frac{h_{ob}}{1+h_o}$	$-h_{re}$	$\frac{h_o h_{oc} - h_o(1+h_o)}{h_o h_{ic} - h_o h_{re}} \approx \frac{1+h_{ic}}{h_{ic}}$
r_c	$\frac{h_{ie} + 1}{h_{oe}}$	$\frac{1-h_{re}}{h_{ob}}$	$\frac{h_{ic}}{-h_{oe}}$
r_e	$\frac{h_{oe}}{h_{ob}}$	$h_{ib} - (1+h_o) \frac{h_{ob}}{h_{ob}}$	$\frac{1-h_{re}}{h_{oc}}$
r_b	$h_{ie} - \frac{h_{ib}(1+h_o)}{h_{ob}}$	$\frac{h_{ob}}{h_{ob}}$	$h_{ic} + \frac{h_{ic}(1-h_{re})}{h_{oe}}$
a	$\frac{h_{ie} + h_{re}}{1+h_{ib}}$	$-\frac{h_{ob} + h_{ob}}{1-h_{ob}}$	$\frac{h_{ic} + h_{re}}{h_{ic}}$

Table 3

	Input impedance	Output impedance
<i>h</i> parameter	$Z_i = \frac{v_i}{i_i} = h_i - \frac{h_{fe}Z_L}{1 + h_{fe}Z_L}$	$Z_o = \frac{v_o}{i_o} = \frac{1}{h_o - \frac{h_{fe}r_e}{h_i + Z_g}}$
Common-base T-equivalent circuit	$r_e + r_b \left(\frac{r_c - ar_c + R_L}{r_c + r_b + R_L} \right) \approx r_e + r_b(1 - a)$	$r_c + r_b \left(1 - \frac{ar_c + r_b}{r_c + r_b + R_g} \right) \approx r_c$
Common-emitter T-equivalent circuit	$r_b + \frac{r_d(r_c + R_L)}{r_e - ar_c + r_e + R_L} \approx r_b + \frac{r_e}{1 - a}$	$r_c - ar_c + r_e \left(1 + \frac{ar_c - r_e}{r_e + r_b + R_g} \right) \approx \frac{r_e}{1 - a}$
Common-collector T-equivalent circuit	$r_b + \frac{r_d(r_e + R_L)}{r_c - ar_c + r_e + R_L} \approx r_b + \frac{r_e + R_L}{1 - a}$	$r_e + (r_b + R_g) \frac{r_c - ar_c}{r_c + r_b + R_g}$
	Insertion power gain $\left(\frac{\text{power into load}}{\text{power generator would deliver directly}} \right)$	Transducer power gain $\left(\frac{\text{power into load}}{\text{maximum available generator power}} \right)$
<i>h</i> parameter where Z_g and Z_L are pure resistance	$G_i = \frac{h_f^2(R_g + R_L)^2}{[(h_i + R_g)(1 + h_{fe}R_L) - h_{fe}R_L]^2}$	$G_t = \frac{4h_f^2R_gR_L}{[(h_i + R_g)(1 + h_{fe}R_L) - h_{fe}R_L]^2}$
	Current gain	Voltage gain
<i>h</i> parameter	$A_i = \frac{i_o}{i_i} = \frac{h_f}{1 + h_{fe}Z_L}$	$A_v = \frac{v_o}{v_i} = \frac{1}{h_o - \frac{h_i}{Z_L} \left(\frac{1 + h_{fe}Z_L}{h_f} \right)}$
Common-base T-equivalent circuit	$\frac{ar_c + r_b}{r_c + r_b + R_L} \approx a$	$\frac{(ar_c + r_b)R_L}{r_d(r_c + r_b + R_L) + r_d(r_c - ar_c + R_L)} \approx \frac{aR_L}{r_e + r_b(1 - a)}$
Common-emitter T-equivalent circuit	$\frac{-(ar_c - r_e)}{r_e - ar_c + r_e + R_L} \approx \frac{a}{1 - a}$	$\frac{-(ar_c - r_e)R_L}{r_d(r_e + R_L) + r_d(r_e - ar_c + r_e + R_L)} \approx -\frac{aR_L}{r_e + r_b(1 - a)}$
Common-collector T-equivalent circuit	$\frac{r_e}{r_c - ar_c + r_e + R_L} \approx \frac{1}{1 - a}$	$\frac{r_eR_L}{r_d(r_e + R_L) + r_d(r_e - ar_c + r_e + R_L)} \approx \frac{1}{1 + r_e + r_b \frac{1 - a}{R_L}}$
	Available power gain $\left(\frac{\text{maximum available output power}}{\text{maximum available generator power}} \right)$	Operating power gain $\left(\frac{\text{power into load}}{\text{power into transistor}} \right)$
<i>h</i> parameter where Z_g and Z_L are pure resistance	$G_a = \frac{h_f^2R_g}{(h_i + R_g)(h_{fe}(h_i + R_g) - h_{fe}r_e)}$	$G_o = A_v A_i = \frac{v_o i_o}{v_i i_i} = \left(\frac{h_f}{1 + h_{fe}R_L} \right) h_o - \frac{h_i}{R_L} \left(\frac{1 + h_{fe}R_L}{h_f} \right)$

Table 4

	Common-emitter	Common-base	Common-collector
z_{11b}	$\frac{\Delta h}{h_{oe}}$	$\frac{\Delta h}{h_{ob}}$	$\frac{1}{h_{oc}}$
z_{12b}	$\frac{\Delta h - h_{re}}{h_{oe}}$	$\frac{h_{rb}}{h_{ob}}$	$\frac{1 + h_{fc}}{h_{oc}}$
z_{21b}	$\frac{\Delta h + h_{fe}}{h_{oe}}$	$\frac{-h_{fb}}{h_{ob}}$	$\frac{1 - h_{rc}}{h_{oc}}$
z_{22b}	$\frac{d}{h_{oe}}$	$\frac{1}{h_{ob}}$	$\frac{d}{h_{oc}}$
y_{11b}	$\frac{d}{h_{ie}}$	$\frac{1}{h_{ib}}$	$\frac{d}{h_{ic}}$
y_{12b}	$\frac{h_{re} - \Delta h}{h_{ie}}$	$-\frac{h_{rb}}{h_{ib}}$	$-\frac{1 + h_{fe}}{h_{ic}}$
y_{21b}	$-\frac{\Delta h + h_{fe}}{h_{ie}}$	$\frac{h_{fb}}{h_{ib}}$	$\frac{h_{rc} - 1}{h_{ic}}$
y_{22b}	$\frac{\Delta h}{h_{ie}}$	$\frac{\Delta h}{h_{ib}}$	$\frac{1}{h_{ic}}$

$$\Delta h = h_{ie}h_{oe} - h_{re}h_{fe}$$

$$d = (1 + h_f)(1 - h_r) + h_{fe}h_{re} \approx 1 + h_f$$

Table 5

z parameter	Common-collector	Common-base	T-equivalent circuit
z_{11c}	$z_{11} - z_{12} - z_{21} + z_{22}$	z_{11}	$r_e + r_b$
z_{12c}	$z_{22} - z_{12}$	$z_{11} - z_{12}$	r_e
z_{21c}	$z_{22} - z_{21}$	$z_{11} - z_{21}$	$r_e - ar_c$
z_{22c}	z_{22}	$z_{11} - z_{12} - z_{21} + z_{22}$	$r_e + r_c(1 - a)$
y parameter	Common-collector	Common-base	T-equivalent circuit
y_{11c}	y_{11}	$y_{11} + y_{12} + y_{21} + y_{22}$	$\frac{r_e + r_c(1 - a)}{\Delta}$
y_{12c}	$-(y_{11} + y_{12})$	$-(y_{12} + y_{22})$	$-\frac{r_e}{\Delta}$
y_{21c}	$-(y_{11} + y_{21})$	$-(y_{21} + y_{22})$	$-\frac{r_e - ar_c}{\Delta}$
y_{22c}	$y_{11} + y_{12} + y_{21} + y_{22}$	y_{22}	$\frac{r_e + r_b}{\Delta}$

$$\Delta = r_e r_b + r_c[r_e + r_b(1 - a)]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 6

z parameter	Common-emitter	Common-collector	T-equivalent circuit
z_{11b}	z_{11}	$z_{11} - z_{12} - z_{21} + z_{22}$	$r_e + r_b$
z_{12b}	$z_{11} - z_{12}$	$z_{11} - z_{21}$	r_b
z_{21b}	$z_{11} - z_{21}$	$z_{11} - z_{12}$	$r_b + ar_c$
z_{22b}	$z_{11} - z_{12} - z_{21} + z_{22}$	z_{11}	$r_b + r_c$
y parameter	Common-emitter	Common-collector	T-equivalent circuit
y_{11b}	$y_{11} + y_{12} + y_{21} + y_{22}$	y_{22}	$\frac{r_b + r_c}{\Delta}$
y_{12b}	$-(y_{12} + y_{22})$	$-(y_{21} + y_{22})$	$-\frac{r_b}{\Delta}$
y_{21b}	$-(y_{21} + y_{22})$	$-(y_{12} + y_{22})$	$-\frac{r_b + ar_c}{\Delta}$
y_{22b}	y_{22}	$y_{11} + y_{12} + y_{21} + y_{22}$	$\frac{r_e + r_b}{\Delta}$

$$\Delta = r_e r_b + r_c [r_e + r_b(1 - a)]$$

Table 7

z parameter	Common-emitter	Common-base	T-equivalent circuit
z_{11c}	$z_{11} - z_{12} - z_{21} + z_{22}$	z_{22}	$r_b + r_c$
z_{12c}	$z_{22} - z_{12}$	$z_{22} - z_{21}$	$r_c(1 - a)$
z_{21c}	$z_{22} - z_{21}$	$z_{22} - z_{12}$	r_c
z_{22c}	z_{22}	$z_{11} - z_{12} - z_{21} + z_{22}$	$r_e + r_c(1 - a)$
y parameter	Common-emitter	Common-base	T-equivalent circuit
y_{11c}	y_{11}	$y_{11} + y_{12} + y_{21} + y_{22}$	$\frac{r_e + r_c(1 - a)}{\Delta}$
y_{12c}	$-(y_{11} + y_{12})$	$-(y_{11} + y_{21})$	$\frac{-r_c(1 - a)}{\Delta}$
y_{21c}	$-(y_{11} + y_{21})$	$-(y_{11} + y_{12})$	$-\frac{r_c}{\Delta}$
y_{22c}	$y_{11} + y_{12} + y_{21} + y_{22}$	y_{11}	$\frac{r_b + r_c}{\Delta}$

$$\Delta = r_e r_b + r_c [r_e + r_b(1 - a)]$$

Table 8

Parameter	Input impedance	Output impedance	Voltage gain	Current gain
z	$\frac{\Delta z + z_{11}Z_L}{z_{22} + Z_L}$	$\frac{\Delta z + z_{22}Z_0}{z_{11} + Z_0}$	$\frac{z_{21}Z_L}{\Delta z + z_{11}Z_L}$	$\frac{-z_{21}}{z_{22} + Z_L}$
y	$\frac{y_{22} + Y_L}{\Delta y + y_{11}Y_L}$	$\frac{y_{11} + Y_0}{\Delta y + y_{22}Y_0}$	$-\frac{y_{21}}{y_{22} + Y_L}$	$\frac{y_{21}Y_L}{\Delta y + y_{11}Y_L}$

$$\Delta z = z_{11}z_{22} - z_{12}z_{21}$$

$$\Delta y = y_{11}y_{22} - y_{12}y_{21}$$



บทที่ 4 ขบวนการสร้างไบโพลาร์ทรานซิสเตอร์

- 4.1 การทำความสะอาดและออกซิเดชัน
- 4.2 เทคนิคโฟโตลิโธกราฟี
- 4.3 การแพร่เจือโบรอน
- 4.4 การแพร่เจือฟอสฟอรัส
- 4.5 การออกแบบต้นแบบและการถ่ายฟิล์ม
- 4.6 การเก็บบรรจุ ในตัวถัง TO-18 และ TO-5
- 4.7 การวัดในขบวนการสร้าง



4. ขบวนการสร้างไบโพลาร์ทรานซิสเตอร์

Fabrication Process of Bipolar Transistor

ในการสร้างไบโพลาร์ทรานซิสเตอร์ เริ่มต้นจากการเลือกแผ่นผลึก ตามคุณสมบัติต่าง ๆ เช่น พิกัดความต้านทาน, ระบาย, ความหนาของแผ่น, เส้นผ่าศูนย์กลาง, แผ่นผลึก-เฉพาะชั้นฐานรอง หรืออีพิตอกเซียลเหล่านี้ เป็นต้น แผ่นผลึกที่ได้อาจต้องนำมาตัดให้มีความหนาขึ้นเท่าที่ต้องการ ในขณะเดียวกัน ก็เขียนเครื่องหมายด้านหลังของแผ่น เพื่อความสะดวกในการแยกพารามิเตอร์ และจบันทึกข้อมูลต่าง ๆ ในการสร้างทุกครั้ง จะต้องมีการบันทึกพารามิเตอร์ต่าง ๆ ในขณะที่ผ่านมาขั้นตอนการสร้างนั้น ๆ ซึ่งพารามิเตอร์ที่จะต้องตรวจสอบโดยทั่วไป คือ ความต้านทานแผ่น (sheet resistivity) ความหนาของชั้นออกไซด์ และความลึกของรอยต่อ

ในขบวนการสร้างที่จะกล่าวต่อไปนี้เป็นขบวนการซึ่งได้สร้างจริงในห้องปฏิบัติการของศูนย์วิจัยอิเล็กทรอนิกส์ โดยใช้แผ่นผลึกเริ่มต้นชนิด เอ็น ระบาย <111> ทั้งอีพิตอกเซียลและชนิดฐานรอง สำหรับการสร้างทรานซิสเตอร์ชนิดเอ็น-พี-เอ็น โดยขบวนการแพร่สาร 2 ครั้ง ซึ่งขบวนการย่อยต่าง ๆ จะได้กล่าวถึงรายละเอียดต่อไป

4.1 ขบวนการทำความสะอาดและออกซิเดชัน

4.1.1 ขบวนการทำความสะอาด (cleaning process)

1. แผ่นผลึกซึ่งผ่านการตัดเป็นแผ่นย่อย จะล้างน้ำ (น้ำในขบวนการทั้งหมดหมายถึงน้ำบริสุทธิ์ De-ionize water) 2 ครั้ง และสั่นความถี่สูง (supersonic) ในน้ำอีก 2 ครั้ง แล้วจึงเป่าแห้งด้วยแก๊สไนโตรเจน
2. ต้มในไตรโครโรเอธิลีน (Trichloroethylene) เคียว 2 ครั้ง ครั้งละประมาณ 3 นาที เพื่อล้างคราบไขมันต่าง ๆ
3. สั่นความถี่สูงในอะซีโตน (Acetone) ประมาณ 1 นาที เพื่อล้างคราบไตรโครฯ (เพราะไตรโครฯไม่ละลายน้ำ) และช่วยให้ฝุ่นโลหะต่าง ๆ (ที่อาจมีอยู่) หลุดออก

4. ล้างในน้ำไหลประมาณ 3-4 ครั้ง ครึ่งละ 2-3 นาที แล้วเป่าแห้ง
5. ต้มในกรดไนตริก (HNO_3) ประมาณ 10 นาที เพื่อกำจัดคราบฝุ่นโลหะ
6. ล้างในน้ำเย็น 3-4 ครั้ง
7. ต้มในน้ำเดือด เพื่อล้างคราบกรด .2 ครั้ง ครึ่งละประมาณ 5-7 นาที แยกจากกัน
8. ล้างน้ำ 2-3 ครั้ง และเป่าแห้ง

4.1.2 ขบวนการออกซิเดชัน (oxidation process)

ขบวนการออกซิเดชันเป็นขบวนการ ในการสร้างชั้นซิลิกอนไดออกไซด์ (SiO_2) ขึ้นมา เพราะ SiO_2 มีคุณสมบัติในการป้องกันการแพร่ของสารเจือต่าง ๆ ได้ดี ดังนั้นในการแพร่สารเจือจะต้องเปิดออกไซด์ตำแหน่งนั้นออก (ด้วยขบวนการ photo-etching) ในการทำออกซิเดชันนั้น ความหนาของชั้นออกไซด์ที่เกิดขึ้น จะกำหนดได้โดย อุณหภูมิ, ช่วงเวลา และอัตราการไหลของก๊าซออกซิเจน ซึ่งในห้วงปฏิบัติการนั้น การออกซิเดชันทำได้ 2 แบบคือ

ก.) การออกซิเดชันแบบแห้ง

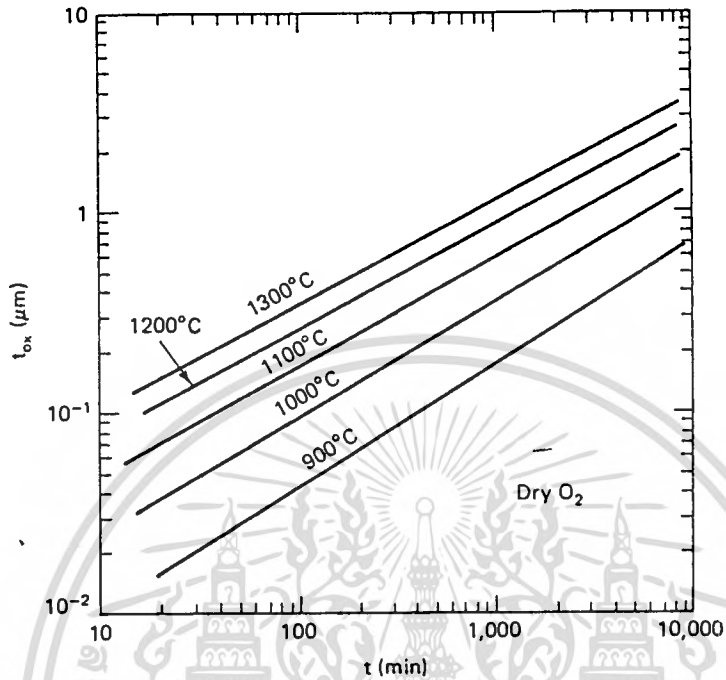
มักจะทำที่อุณหภูมิสูงกว่า 1000°C ขึ้นไป ซึ่งภายใต้สภาวะนี้ก๊าซออกซิเจนบริสุทธิ์ จะผ่านเข้าไป และรวมตัวกับซิลิกอน กลายเป็นซิลิกอนไดออกไซด์



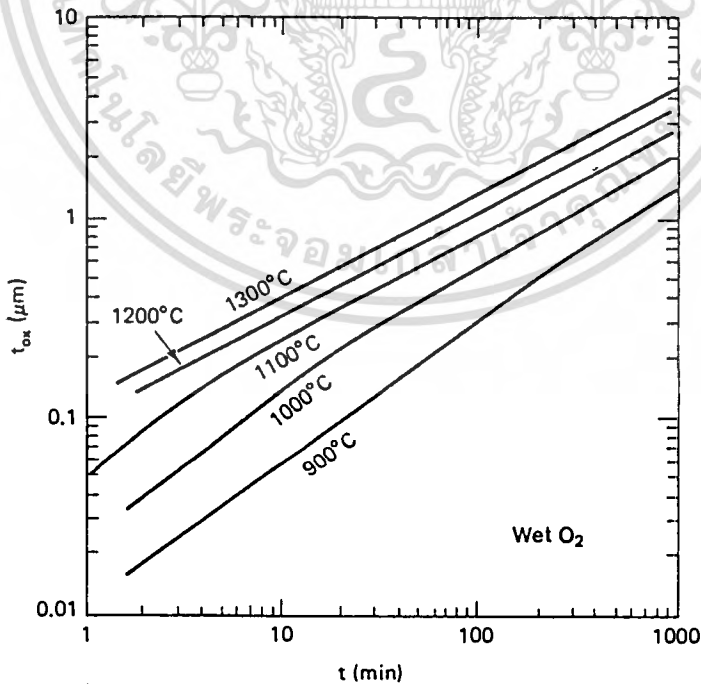
ซิลิกอนไดออกไซด์ที่สร้างโดยวิธีนี้ จะมีคุณสมบัติที่ดี แต่ข้อเสียก็คือ นอกจากจะใช้อุณหภูมิที่สูงแล้ว เวลาในการทำก็มักจะเสียเวลานานด้วย อัตราการเกิดของ SiO_2 นั้นช้ามากเมื่อเทียบกับออกไซด์ที่สร้างด้วยวิธีออกซิเดชันแบบชื้น ซึ่งกราฟในรูปที่ 4.1 จะแสดงความหนาของชั้นออกไซด์กับ เวลาในการสร้างที่อุณหภูมิต่าง ๆ

ข.) การออกซิเดชันแบบชื้น

ในการทำออกซิเดชันแบบนี้ จะต้องให้ก๊าซออกซิเจนพาเอาไอน้ำผ่านไปในท่อออกซิเดชัน ซึ่งจะทำให้ได้อัตราการเกิดออกไซด์ที่รวดเร็ว (ดูรูป 4.2) แต่ออกไซด์ที่ได้มักจะมีคุณสมบัติที่ไม่ดีนัก เพราะมีรูพรุนมาก ทำให้ความหนาแน่นต่ำกว่าออกไซด์ ที่สร้างตามวิธีแรก ปฏิกิริยาเคมีที่เกิดขึ้น ระหว่างขบวนการออกซิเดชัน สามารถจะเขียนได้โดย

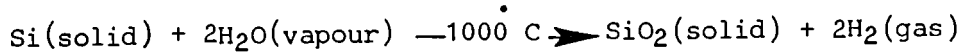


รูปที่ 4.1 แสดงความหนาของชั้นออกไซด์กับ เวลาในการทำออกซิเดชันแบบแห้ง



รูปที่ 4.2 แสดงความหนาของชั้นออกไซด์กับ เวลาในการทำออกซิเดชันแบบชื้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

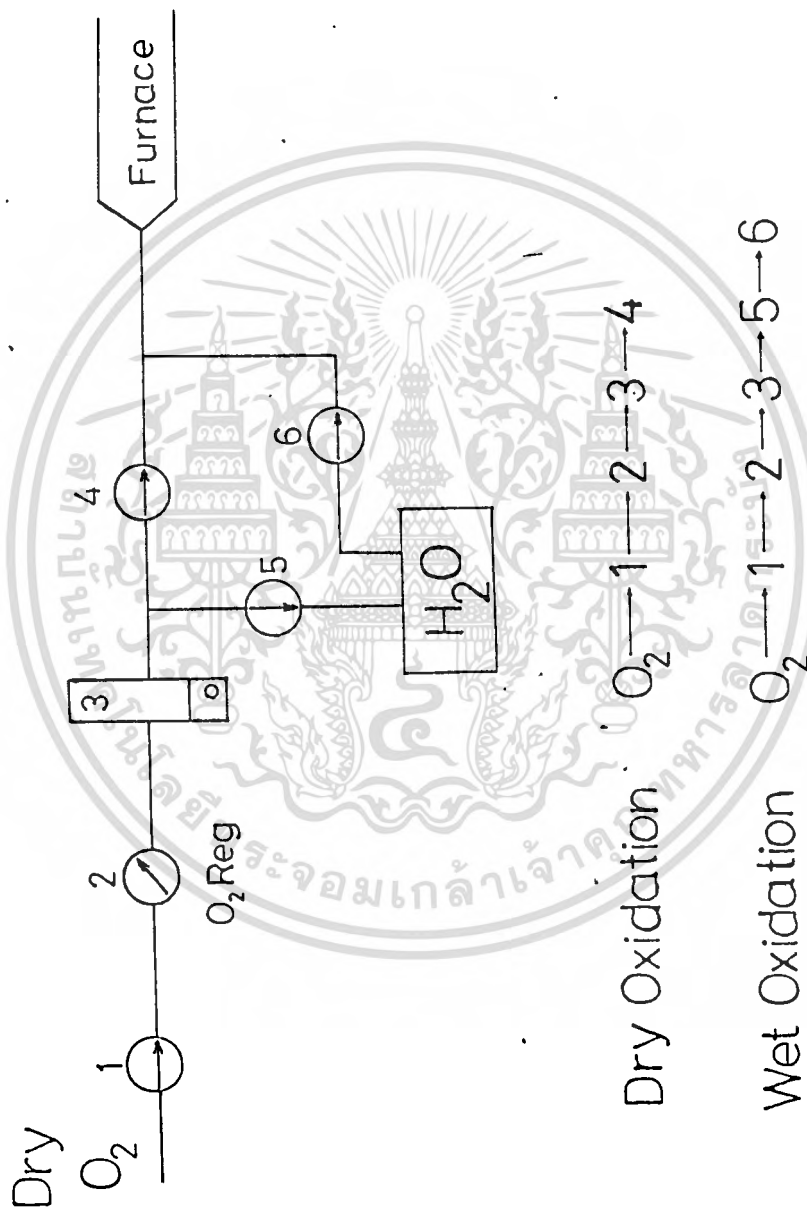


ในการสร้างไบโพลาร์ทรานซิสเตอร์นั้น ออกไซด์ที่สร้างขึ้น เพื่อป้องกันการแพร่ของสารเจือในส่วนที่ไม่ต้องการนั้น จะใช้ขบวนการทั้ง 2 แบบสลับกัน โดยรวม ๆ แล้วความหนาของชั้นออกไซด์ที่ได้ไม่ควรจะต่ำกว่า 4500 อังสตรอม ในการออกซิเดชันแบบแห้งหรือแบบชื้นนั้นสามารถทำได้เหมือนกันได้เลย เพียงแต่ปรับระดับ วาล์วด้านหลังท่อให้ถูกต้องเท่านั้น ซึ่งรูปที่ 4.3 จะแสดงระบบวาล์วในการควบคุม แบบของการออกซิเดชัน อนึ่งความหนาของชั้นซิลิกอนไดออกไซด์ที่สร้างได้นั้น นอกจากจะประมาณจากกราฟรูปที่ 4.1 และ 4.2 ได้แล้ว ยังสามารถที่จะหาจากการอ่านสีของออกไซด์ก็ได้ ทั้งนี้เพราะออกไซด์ที่มีความหนาไม่เท่ากัน มีสัมประสิทธิ์การส่งผ่านและการสะท้อนต่อแสงได้ไม่เท่ากัน ซึ่งตารางรูปที่ 4.4 จะแสดงความหนาของชั้นซิลิกอนไดออกไซด์กับสีที่มองเห็น เมื่อได้สะท้อนกับแสงสีขาว

สำหรับลำดับขั้นตอนในการทำออกซิเดชันนั้น สามารถที่จะสรุปได้ดังนี้ คือ

1. ตั้งอุณหภูมิของเตาที่จะทำการออกซิเดชัน และเปิดเตา ซึ่งจะใช้เวลาประมาณ 30-45 นาที ที่อุณหภูมิจะเพิ่มขึ้น และเข้าสู่ค่าคงที่ ในระหว่างนั้นก็จะเตรียมแผ่นเวเฟอร์ชิ้นงาน
2. ล้างแผ่นเวเฟอร์ในน้ำ 2-3 ครั้ง
3. จุ่มใน HF 5 % นาน 5-10 วินาที เพื่อกัดชั้นออกไซด์บาง ๆ ที่เกิดเนื่องจากการต้ม
4. ล้างในน้ำไหล 3-4 ครั้ง และเป่าแห้ง
5. เมื่ออุณหภูมิของเตาคงที่ และอัตราการไหลของก๊าซ O_2 ประมาณ 800-1500 cc/min โหลดเวเฟอร์ลงโบท และทิ้งไว้ปากเตา ประมาณ 5 นาที
6. คอย ๆ ดันโบทเข้าเตาอย่างช้า ๆ (ประมาณ 5 นาที) จนถึงกลางเตา
7. ทิ้งไว้ตำแหน่งนั้นนานเท่าเวลาในการออกซิเดชันที่กำหนดไว้
8. ดึงโบทออกอย่างช้า ๆ (ประมาณ 5 นาที) แล้วทิ้งไว้ที่ปากเตา เพื่อให้เย็นและเก็บชิ้น
9. ตรวจสอบดูความหนาออกไซด์ที่ได้ จากกราฟและตารางเทียบสี

Oxidation Furnace



รูปที่ 4.3 แสดงระบบวาล์วควบคุมของเตาออกซิเดชัน

ความหนา	สี	ความหนา	สี
500 Å	น้ำตาลอ่อน	4900 Å	น้ำเงินม่วง
700	น้ำตาล	5000	น้ำเงินเขียว
1000	ม่วงเข้มถึงแดงม่วง	5200	เขียว
1200	ฟ้า	5400	เหลืองเขียว
1500	น้ำเงินอ่อนถึงเทาน้ำเงิน	5600	เขียวเหลือง
1700	น้ำเงินถึงเหลือง-เขียวอ่อน	5800	ส้มอ่อนหรือเหลืองถึง
2000	ทองถึงเหลือง		ชมพู
2200	ทองค่อนข้างเหลืองแกมส้ม	6000	ชมพูอ่อน
2500	ส้มถึงเขียวอ่อน	6300	ม่วงแดง
2700	แดงม่วง	6800	คล้ายเทา
3000	น้ำเงินถึงม่วงน้ำเงิน	7200	น้ำเงินเขียวถึงเขียว
3100	น้ำเงิน	7700	เหลืองอ่อน
3200	น้ำเงินถึงน้ำเงินเขียว	8000	ส้ม
3400	เขียวอ่อน	8200	ชมพู
3500	เขียวถึงเหลืองเขียว	8500	แดงม่วงอ่อน
3600	เหลืองเขียว	8600	ม่วง
3700	เขียวเหลือง	8700	น้ำเงินม่วง
3900	เหลือง	8900	น้ำเงิน
4100	ส้มอ่อน	9200	น้ำเงินเขียว
4200	ชมพูอ่อน	9500	เหลืองเขียว
4400	ม่วงแดง	9700	เหลืองถึงเหลืองอ่อน
4600	แดงม่วง	9900	ส้ม
4700	ม่วง	1.00 micron	ชมพูอ่อน
4800	น้ำเงินม่วง	1.02	ม่วงแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและเผยแพร่ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหนา	สี	ความหนา	สี
1.05	แดงม่วง	1.06	ม่วง
1.07	น้ำเงินม่วง	1.10	เขียว

รูปที่ 4.4 ตารางแสดงความหนาของออกไซด์และสีที่มองเห็น

4.2 เทคนิคโฟโตลิโธกราฟี

ในขบวนการออกซิเดชัน ออกไซด์ที่เกิดขึ้นจะครอบคลุมแผ่นผลึกทั้ง 2 ด้าน การแพร่สารเจือจะทำเฉพาะตรงตำแหน่งตัวอุปกรณ์ และมีที่จะเฉพาะด้านหน้าเท่านั้น การเปิดช่องออกไซด์เพื่อแพร่สารเจือไม่ว่าจะเป็นครั้งแรกหรือครั้งต่อ ๆ มา จะต้องเปิดให้ตรงในช่องฟักและจะผิดพลาดไม่ได้ ซึ่งเทคนิคเหล่านี้จะต้องใช้การฉายฟิล์มเข้าช่วย ซึ่งขั้นแรกจะต้องเคลือบฟิล์มของสารไวแสงบนผิวหน้าของแผ่นเวเฟอร์ หลังจากนั้น ก็จะนำแผ่นฟิล์มประกบกับแผ่นเวเฟอร์และฉายแสง เมื่อแสงฟิล์มด้วยสารเคมีเฉพาะแล้ว ฟิล์มจะหลุดออกตามลวดลายของฟิล์มกระจกต้นแบบ เมื่อใช้สารละลายเคมีกัด ซิลิกอนไดออกไซด์เฉพาะช่องที่เปิดไว้เท่านั้นก็จะถูกกัดออกไป จากนั้นจึงล้างฟิล์มไวแสงที่เคลือบอยู่ออก และทำขบวนการต่อไปได้ ซึ่งลำดับขั้นตอนในการทำโฟโตลิโธกราฟี (photolithography หรือ photo etching ก็เรียก) จะมีดังนี้

1. ถ้าหากทำติดต่อกับขบวนการออกซิเดชันก็ข้ามไปทำขั้นตอนที่ 3 เลย
2. อบแผ่นผลึกที่อุณหภูมิ ประมาณ $135-140^{\circ}\text{C}$ เป็นเวลานานราว 1 ชั่วโมง
3. เคลือบสารไวแสง (ถ้าเป็นชนิดบวกจะเป็น Az 1350J หรือถ้าเป็นชนิดลบจะเป็น waycoat) ลงบนแผ่นผลึก โดยใช้เครื่อง spinner ที่ความเร็วรอบ ประมาณ 5000 รอบ/นาที เป็นเวลาประมาณ 20 วินาที
4. นำแผ่นผลึกที่เคลือบสารไวแสงแล้ว อบในเตาอุณหภูมิ $100 \pm 5^{\circ}\text{C}$ เป็นเวลา 30 นาที
5. ฉายแบบลวดลายโดยใช้ฟิล์มกระจก เวลาฉายแสงประมาณ 7 วินาที
6. ล้างฟิล์มด้วยสารเคมี

6.1 ถ้าเป็นฟิล์มของ waycoat ทำตามขั้นตอนดังต่อไปนี้

- ล้างในไซลีน (xylene) ครั้งแรก 60 วินาที
- ล้างในไซลีน ครั้งที่ 2 อีก 60 วินาที
- จุ่มในไอโซโพรพิล แอลกอฮอล์ (Isopropyl alcohol)
- ล้างในไอโซฯ ครั้งแรก 30 วินาที
- ล้างในไอโซฯ ครั้งที่ 2 อีก 30 วินาที
- ล้างน้ำ 2 ครั้ง เป่าแห้ง และตรวจสอบคุณภาพของฟิล์มด้วยกล้องจุลทรรศน์

6.2 ถ้าเป็นฟิล์มของ Az 1350 ทำตามขั้นตอนต่อไปนี้

- ล้างใน Az developer dil. 1:1 ครั้งที่ 1 นาน 60 วินาที
- ล้างใน Az developer dil. 1:1 ครั้งที่ 2 นาน 60 วินาที
- ล้างน้ำ 2 ครั้ง เป่าแห้ง และตรวจสอบคุณภาพของฟิล์มด้วยกล้องจุลทรรศน์

7. อบแห้ง (post bake) ที่อุณหภูมิ $100 \pm 5^{\circ}\text{C}$ เป็นเวลานาน 30 นาที

8. ทำการกัดออกไซด์ด้วยสารเคมีฟเฟอร (HF:NH₄F = 1:6) ซึ่งมีอัตราการกัดประมาณ 1000 อังสตรอม/นาที จนออกไซด์หมด

9. ล้างน้ำ 3-4 ครั้ง และตรวจสอบการกัดออกไซด์ด้วยกล้องจุลทรรศน์

10. ละลายฟิล์มของสารไวแสงโดย

10.1 ถ้าเป็นฟิล์มของ waycoat ทำตามขั้นตอนดังต่อไปนี้

- ต้มในกรดซัลฟิวริกร้อน (H₂SO₄) ครั้งแรก ประมาณ 7 นาที
- ต้มในกรดซัลฟิวริกร้อน ครั้งที่ 2 ประมาณ 7 นาที
- ล้างน้ำ 2-3 ครั้ง
- ต้มในน้ำร้อน ประมาณ 2-3 นาที
- ล้างน้ำไหล 3-4 ครั้ง
- เป่าแห้ง

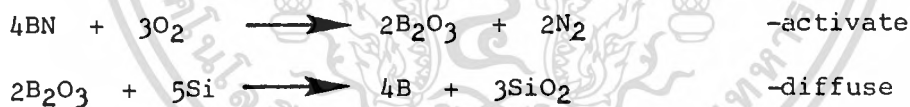
10.2 ถ้าเป็นฟิล์มของ Az 1350 ทำตามขั้นตอนดังต่อไปนี้

- ล้างในอะซีโตน ครั้งแรก
- และล้างในอะซีโตนครั้งที่ 2 อีกครั้ง
- ล้างน้ำ 2-3 ครั้ง
- เป่าแห้ง

หมายเหตุ ปกติแล้วในขบวนการสร้าง ขั้นตอนการทำโฟโตลิโธกราฟีนั้น ในช่วงของการเปิดออกไซด์ ส่วนใหญ่จะใช้สารไวแสงชนิดลบ คือ waycoat ส่วนสารไวแสงชนิดบวก หรือ Az-1350 นั้น จะใช้เฉพาะขั้นตอน ในการทำลวดลายอลูมิเนียมเท่านั้น

4.3 การแพร่เจือโบรอน

การแพร่เจือโบรอนจะทำให้ได้สารกึ่งตัวนำชนิดพี ซึ่งเป็นส่วนเบสของ เอ็น-พี-เอ็น ทรานซิสเตอร์ สารประกอบของโบรอนที่ใช้ในห้องปฏิบัติการ คือ โบรอนไนไตรด์ (Boron nitride, BN) ซึ่งมีลักษณะเป็นแผ่นแข็ง ในการใช้ขั้นแรกจะต้องมีการ activate เพื่อให้ได้สารประกอบของ B_2O_3 จากนั้นจึงทำการแพร่สาร



สำหรับแผ่นชนิดเกรด A นั้น จะใช้งานที่อุณหภูมิสูงกว่าชนิดเกรด M และเหมาะที่จะใช้ในการแพร่เจือ ส่วนเบสของทรานซิสเตอร์ ลำดับวิธีการในการแพร่สารเจือมีดังต่อไปนี้

4.3.1 การทำ Boron activation

- เปิดเตาที่จะทำ Boron deposition โดยตั้งอุณหภูมิที่ต้องการ (ในช่วง $850-980^\circ\text{C}$)
- เมื่ออุณหภูมิคงที่แล้วเริ่มปล่อยแก๊ส N_2 ประมาณ 800 cc/min
- โหลดแผ่น BN ลงโบท และวางไว้ปากเตาประมาณ 5 นาที
- คอย ๆ คั่นโบทเข้าไปยังตำแหน่งกลางเตาอย่างช้า ๆ (ประมาณ 5 นาที)

- เปลี่ยนแก๊สเป็น O_2 ในอัตราประมาณ 600-800 cc/min ทิ้งไว้ประมาณ 30 นาที
- ทำการ stabilization โดยเปลี่ยนเป็นแก๊ส N_2 ในอัตราประมาณ 600 cc/min และใช้เวลาประมาณ 15-20 นาที
- ค่อย ๆ ค้างโบทออกจากเตาอย่างช้า ๆ (ใช้เวลาประมาณ 5 นาที) และทิ้งไว้ที่ปากเตา ประมาณ 5 นาที

4.3.2 การทำ Boron deposition

- การเตรียมแผ่นเวเฟอร์ที่จะทำการ deposition นั้น ขั้นแรกจะต้องทำ slice etching ใน HF 5% ประมาณ 10 วินาที ล้างน้ำอีก 3-4 ครั้ง และเป่าแห้ง
- โหลดเวเฟอร์ลงในโบทของโบรอนซึ่ง activate แล้ว โดยหันแผ่นไปทางด้านบนเหมือนกันหมด วางแผ่นเวเฟอร์สัมผัสกับแผ่นของโบรอนไนไตรด์
- เมื่อทิ้งไว้ปากเตาประมาณ 5 นาทีแล้ว ก็ค่อย ๆ กันโบทเข้าไปในเตาใหม่อย่างช้า ๆ ในช่วงนี้ แก๊สที่ไหลจะเป็น N_2 ในอัตราประมาณ 600 cc/min ทิ้งไว้ที่ตำแหน่งกลางเตา ในช่วงเวลาที่กำหนด (20-30 นาที)
- จากนั้นค่อย ๆ ค้างโบทออกจากเตาอย่างช้า ๆ และมาทิ้งไว้ที่ปากเตา ประมาณ 5 นาที
- เก็บเวเฟอร์
- ทำ slice etching ใน HF 5% ประมาณ 5-10 วินาที เพื่อทำความสะอาดผิวหน้า
- ล้างน้ำและเป่าแห้ง ในขั้นตอนนี้อาจตรวจสอบความต้านทานแผ่น

4.3.3 การทำ Boron drive-in

- การ deposit จะทำให้อะตอมสารเจือ อยู่เฉพาะบริเวณผิวหน้า ยังไม่แพร่ซึมเข้าไปในเนื้อของซิลิกอนมากนัก การขับลึก (drive-in) จะทำให้อะตอมสารเจือแพร่ลึกเข้าไปในซิลิกอน ทำให้เกิดรอยต่อ พี-เอ็น-พี ในชั้น

ตอนนี้มักจะสร้างออกไซด์ขึ้นมาด้วย การขั้ลึงทำในความดันบวกของออกซิเจน

- เมื่อเตาสำหรับขั้ลึงอุณหภูมิคงที่แล้ว (อุณหภูมิอยู่ในช่วง $970-1100^{\circ}\text{C}$)
- โหลดเวเฟอร์ลงโบทและวางไว้ปากเตา ประมาณ 5 นาที
- ดันโบทเข้าในเตาอย่างช้า ๆ และทิ้งไว้ที่ตำแหน่งกลางเตา เท่ากับเวลาที่ต้องการ ซึ่งในการสร้างทรานซิสเตอร์ ความต้านทานแผ่นในส่วนเบสมีค่าประมาณ $400-500$ โอห์ม/□ และความลึกของรอยต่อ ประมาณ $1.5-1.7$

ไมครอน

- ดึงโบทออกอย่างช้า ๆ และทิ้งไว้ปากเตาเพื่อให้เย็น และเก็บเวเฟอร์เพื่อทำขบวนการต่อ ๆ ไป และสำหรับแผ่นมอนิเตอร์จะกัดออกไซด์ทิ้ง ทำการวัดความต้านทานแผ่นและความลึกของรอยต่อ

4.4 การแพร่เจือฟอสฟอรัส

แผ่นเวเฟอร์ที่ผ่านขบวนการ Boron drive-in แล้ว จะต้องไปทำ photo-etching เพื่อเปิดช่องสำหรับแพร่ส่วนอิมิตเตอร์ ที่จะซ้อนทับลงไปบนส่วนของเบส ซึ่งสารเจือชนิดเอ็น ที่ใช้ก็คือฟอสฟอรัสทั้งที่เป็นแผ่นแข็ง (SiP_2O_7) และสารละลาย (POCl_3) แต่เนื่องจากต้องการความหนาแน่นสารเจือในส่วนอิมิตเตอร์มาก จึงมักจะใช้ฟอสฟอรัสออกซีคลอไรด์ เป็นแหล่งจ่ายสารเจือ

4.4.1 การทำ Phosphorous deposition

- เมื่อเตาอุณหภูมิคงที่แล้ว เปิดแก๊ส N_2 ให้ไหลในอัตรา 1.2 lt/min และเปิดแก๊ส O_2 ให้ไหลในอัตรา 0.4 lt/min
- เมื่อโหลดเวเฟอร์ และทิ้งไว้ที่ปากเตา 5 นาทีแล้ว ค่อย ๆ ดันโบทเข้าไปในเตาช้า ๆ และทิ้งไว้ที่ตำแหน่งกลางเตานี้เป็นเวลา 10 นาที
- เปิดแก๊ส N_2 อีกส่วนหนึ่งในอัตรา 0.2 lt/min ให้ผ่าน POCl_3 เพื่อให้เกิดเป็นฟอง ไอของ POCl_3 ก็จะเข้าไปในเตา

- ทิ้งไว้ในสภาวะนี้เป็นเวลานานเท่ากับที่ออกแบบไว้ (15-30 นาที)
- เปิดแก๊สที่ผ่าน POCl_3 และทิ้งไว้อีก 5 นาที ซึ่งระบบวาล์วต่าง ๆ แสดงในรูปที่ 4.5
- ดึงโบ้ทออกในช่วงเวลา 2-3 นาที ทิ้งไว้ปากเตา ประมาณ 5 นาที
- เก็บเวเฟอร์ขึ้น ทำ slice etching และล้างน้ำ เป่าแห้ง เตรียมขั้วลึ้ก

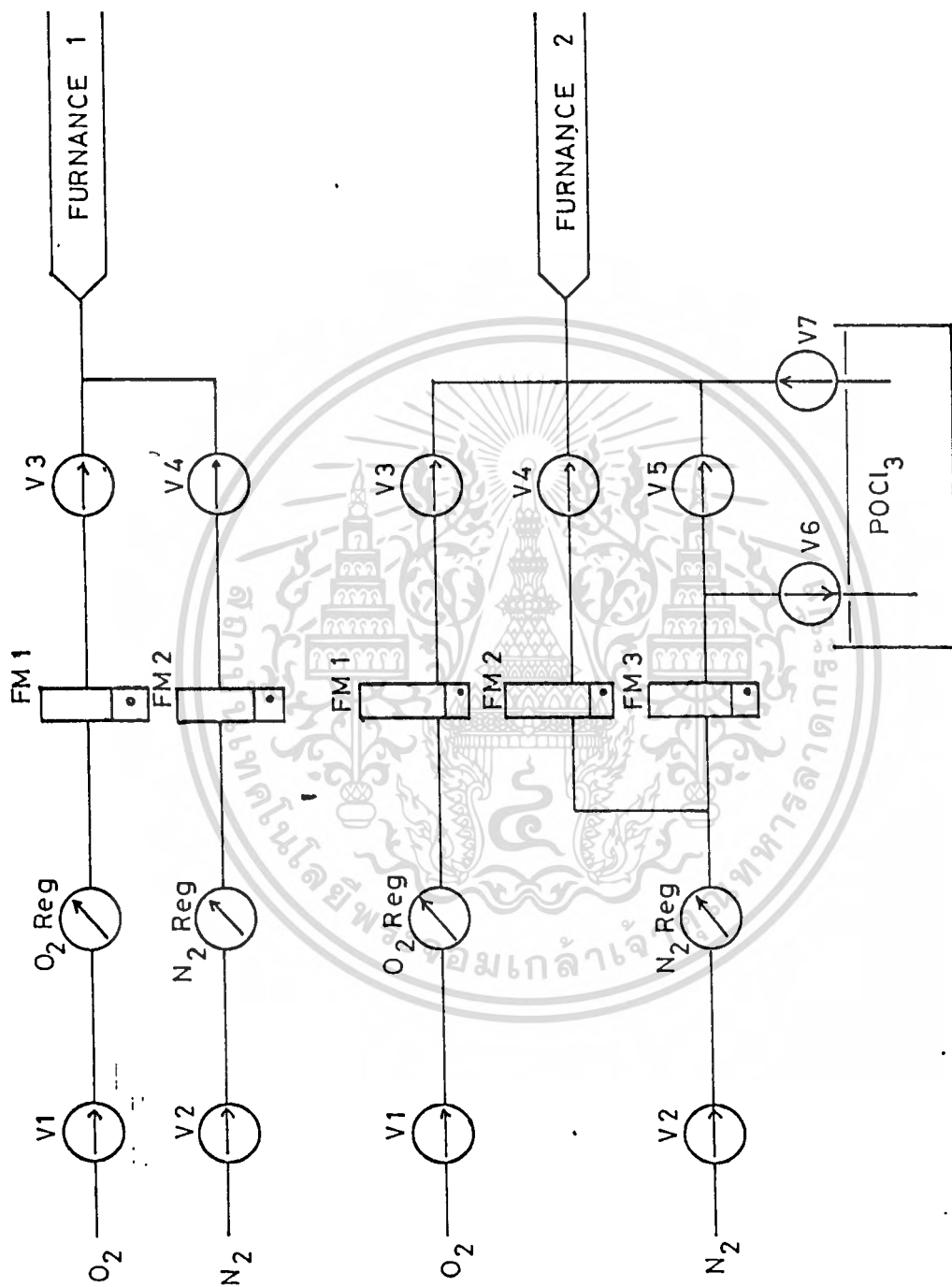
4.4.2 การทำ Phosphorous drive-in

- ฟอสฟอรัสมีการแพร่ตัวที่เบากว่าโบรอนมาก และในการขั้วลึ้กจำเป็นจะต้องสร้างชั้นของออกไซด์ขึ้นมาด้วย การขั้วลึ้กส่วนใหญ่จะใช้อุณหภูมิต่ำ (ต่ำกว่า 950°C) และทำแบบ wet drive-in เพื่อให้ได้ออกไซด์ที่หนา
- รายละเอียดการทำ drive-in ก็เช่นเดียวกับการทำ Boron drive-in เพียงแต่ใช้ท่อแยกกันเท่านั้น

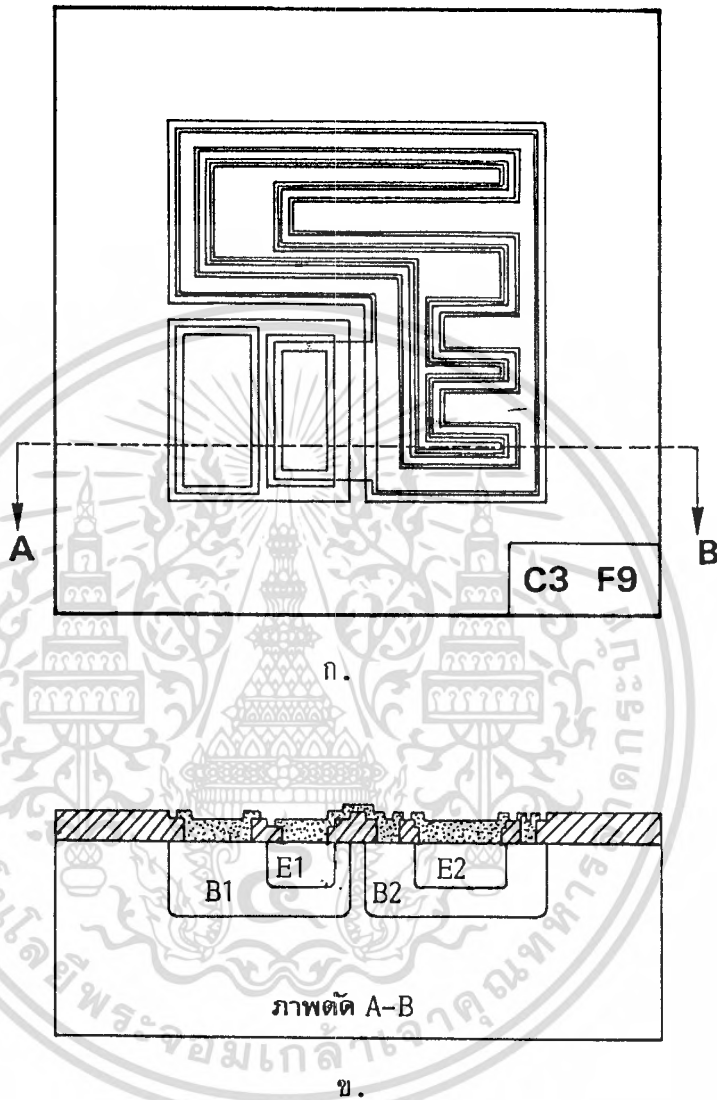
4.5 การออกแบบต้นแบบ และการถ่ายฟิล์ม

ลวดลายต้นแบบของตัวอุปกรณ์นี้ ครั้งแรกสุดเมื่อมีการคำนวณขนาดต่าง ๆ แล้ว (ช่องพื้นที่, ความกว้าง, ยาว) ก็จะคูณขนาดนั้นขึ้นมา 50 เท่า แล้วจึงทำการเขียนลงบนกระดาษกราฟต้นแบบ ในการเขียนแบบมัก เขียนแบบของทุกชั้นตอนลงไว้ด้วยกันทั้งหมด ทั้งนี้ เพื่อความสะดวกที่จะพิจารณาระยะความห่างได้ง่าย แม้จะแพร่สารเจือปนลงครั้งก็ตาม ซึ่งรูปที่ 4.6 จะแสดงต้นแบบของคาร์ลิ่งกันทรานซิสเตอร์ ที่เขียนขึ้นบนกระดาษครั้งแรก จากรูปต้นแบบเหล่านี้ จะนำไปสู่การตัดต้นแบบสำหรับการถ่ายภาพ (photo-mask) ซึ่งแผ่นมาสก์สำหรับถ่ายภาพนั้น ประกอบด้วยพลาสติก 2 ชั้น ชั้นบนซึ่งเป็นสีแดง(ทึบแสง) จะบางและลอกออกได้ง่าย เรียกว่าฟิลโคท(peel coat) การตัดฟิลโคท ตามลวดลายต้นแบบนี้จะใช้เครื่องมือที่เรียกว่า drafting machine เข้าช่วย สามารถที่จะตัดให้ได้รายละเอียดสูง (ประมาณ 0.05 มม.) จากต้นแบบรูปเดียวกันนี้ สามารถจะตัดเป็นแผ่นมาสก์ต้นแบบสำหรับถ่ายภาพได้ 3-4 ภาพ หรือมากกว่านั้น (แล้วแต่ความซับซ้อนในการสร้าง) และสำหรับไบโพลาร์ทรานซิสเตอร์แล้ว จะมี 4 มาสก์ คือ

- 1) มาสก์สำหรับเปิดเพื่อแพร่ส่วนเบส
- 2) มาสก์สำหรับเปิดเพื่อแพร่ส่วนอิมิตเตอร์
- 3) มาสก์



รูปที่ 4.5 แสดงระบบรางวัลของเตาส้ำหรับแพร่สำรเชื้อฟอสเฟอรัส



รูปที่ 4.6 ก. แสดงลวดลายต้นแบบของคาร์ลิงตันทรานซิสเตอร์
 ซึ่งในการเขียนแบบ ทั้ง 4 มาส์จะเขียนซ้อนกัน
 และในการทำฟิล์มกระจกจะต้องถายย้ออีก 50 เท่า
 ข. แสดงภาพตัดเพื่อให้เห็นระยะต่างๆได้ง่ายขึ้น

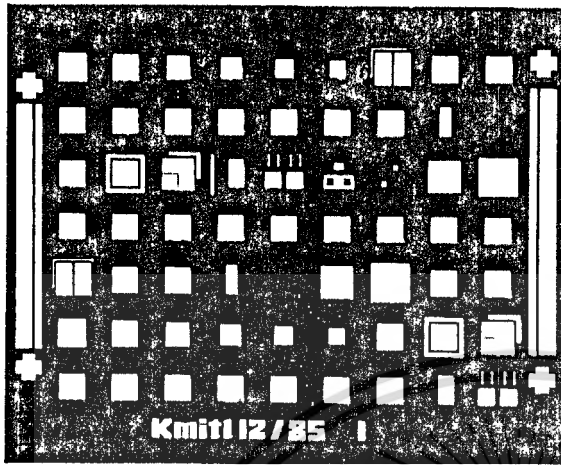
สำหรับการเปิดช่องเพื่อสร้างขั้วโลหะ 4) มาส์คสำหรับทำลวดลายอะลูมิเนียม

แผ่นมาส์คต้นแบบ เมื่อตัดเสร็จเรียบร้อยแล้ว ก็จะถูกซึ่งติดกับจอของของกล้องถ่ายรูป ย่อส่วน ซึ่งกำลังการย่อของกล้องย่อนั้น จะขึ้นอยู่กับระยะทาง จากฟิล์มถึงแผ่นมาส์ค และปกติ จะปรับไว้ที่กำลังถ่ายย่อ ประมาณ 50 เท่า ฟิล์มที่ใช้จะต้องเป็นฟิล์มเนื้อละเอียด ที่เก็บรายละเอียดปลีกย่อยได้ ในหน่วยของไมโครเมตร ในห้องทดลองที่จะใช้จะเป็นฟิล์มกระจกขนาด 7 ซม. x 7 ซม. การถ่ายรูปลงฟิล์มจะต้องกระทำในห้องมืด หรือห้องที่มีแสงที่มีพลังงานต่ำ เช่น สีแดง หรือสีเหลือง ปกติจะใช้เวลาในการฉายแสงลงฟิล์มประมาณ 30 วินาที หลังจากนั้น ล้างฟิล์มใน น้ำยาสร้างภาพ (developer) ประมาณ 1 นาที ล้างน้ำสะอาด และแช่ในน้ำยาคงสภาพ (fixer) อีกประมาณ 3 นาที จึงเป่าแห้งและตรวจสอบคุณภาพของฟิล์ม ด้วยเครื่องฉายภาพ (profile projector) รูปที่ 4.7 จะแสดงลวดลายบนฟิล์มต้นแบบของทรานซิสเตอร์ทั้ง 4 แผ่น ซึ่งฟิล์มที่สะอาดและไม่มีคราบปรอท จะถูกเก็บรักษาไม่ให้ได้รับการขีดขีดหรือเป็นรอย และจะนำไปใช้ในขั้นตอนการโฟโตลิโธกราฟีต่อไป

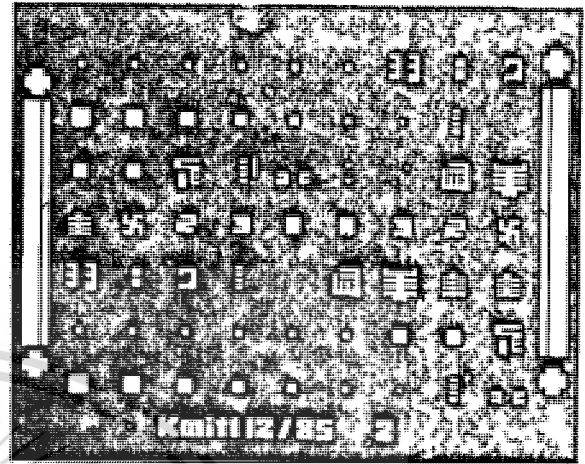
4.6 การเก็บบรรจุในตัวยึด TO-18 และ TO-5

เมื่อแผ่นเวเฟอร์ผ่านขั้นตอนการสร้างทุกขั้นตอนแล้ว ต่อมาตัวอุปกรณ์ที่สร้างขึ้นก็จะได้รับการตรวจสอบ โดยใช้โพรบจิ้มลงไปตรงตำแหน่งขั้วไฟฟ้าต่าง ๆ และทำการตรวจสอบคุณสมบัติเบื้องต้นต่าง ๆ เช่น คุณสมบัติทางกระแสและแรงดัน เป็นต้น การวัดคุณสมบัติที่นอกเหนือจากนั้น มักจะทำไมสะดวก เพราะความยาวของสายและขั้วก็ต่างกัน ทำให้มีความจำเป็นต้องเก็บบรรจุในตัวยึดโลหะ ซึ่งทำได้สะดวก เช่น แบบ TO-18 และ TO-5 เป็นต้น

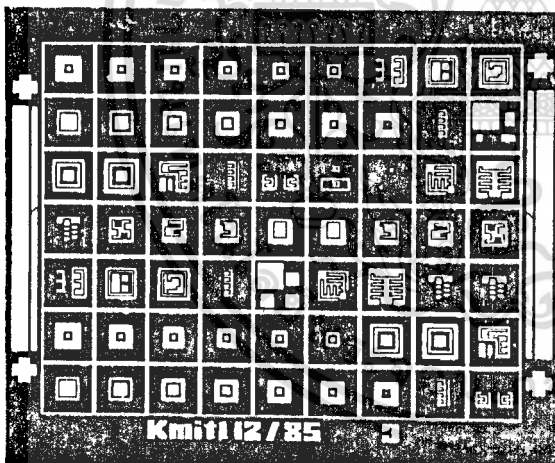
การตัดแยกจากแผ่นเวเฟอร์ออกมาเป็นตัวอุปกรณ์แต่ละตัวนั้น จะใช้เครื่องตัดซึ่งปลายจะแข็งมาก (เรียกว่า scribing machine) กรีดลงไปบนเวเฟอร์ตามแนวที่เขียนไว้ตามมาส์ค เมื่อกรีดครบทั้งระยะ x และระยะ y แล้ว จะทำการ break ทำให้เวเฟอร์แตกออกเป็นชิ้นๆ ซึ่งแต่ละชิ้นจะเรียกว่าไดซ์ (die) แต่ละไดซ์ก็คือ ตัวอุปกรณ์ 1 ชิ้น ในการสร้างทรานซิสเตอร์ ขนาดของไดซ์มี 2 ชนิด คือ 1.2 มม. x 1.2 มม. และขนาด 2 มม. x 2 มม. การติดไดซ์บนตัวยึด หรือ die bonding นั้น จะใช้ความร้อนประมาณ 450°C การติดไดซ์ที่นี้จะทำให้



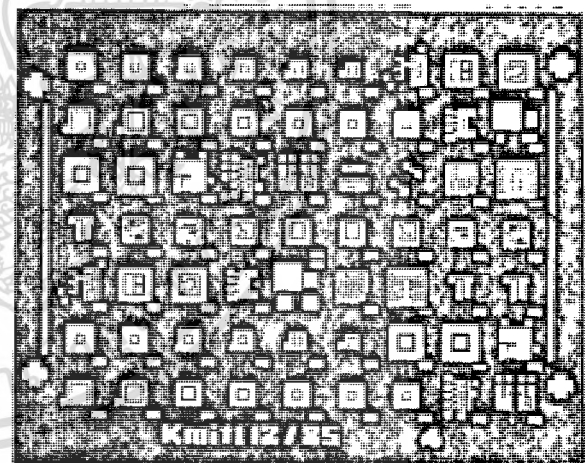
แผนที่ 1 สำหรับการเปิดช่องเพื่อทำ-
การแพร่เจือส่วนของเบส



แผนที่ 2 สำหรับการเปิดช่องเพื่อทำ-
การแพร่เจือส่วนของอินดิเคเตอร์



แผนที่ 3 สำหรับการเปิดช่องเพื่อทำ-
รอยสัมผัสโลหะ



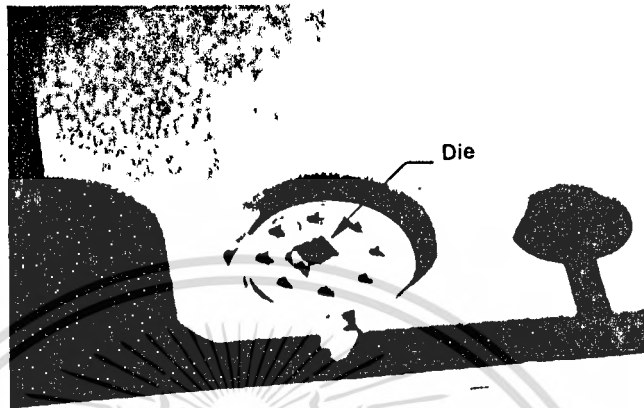
แผนที่ 4 สำหรับการทำลวดลายของ-
ขั้วโลหะ

รูปที่ 4.7 แสดงลวดลายบนฟิล์มกระจกกันแบบทั้ง 4 แผ่น ในการสร้าง
ไบโพลาร์ทรานซิสเตอร์โดยขบวนการแพร่เจือ 2 ครั้ง

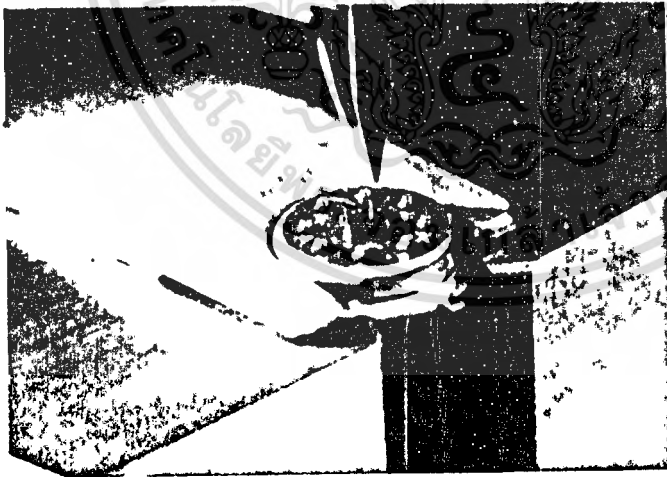
สัมประสิทธิ์ความต้านทานระหว่างรอยต่อกับตัวถัง (θ_{jc}) มีค่าต่ำ รูปที่ 4.8 จะแสดงการติดโคชลงบนฐานรอง ซึ่งทองคำที่เคลือบกำลังเย็นเพราะความร้อน เมื่อผ่านขั้นตอนการติดโคชลงบนฐานรองแล้ว ขั้นตอนต่อไปคือ การต่อสายจากขั้วอะลูมิเนียม มายังขาของตัวถังโดยใช้เครื่อง Supersonic wire bonder และใช้เส้นลวดอะลูมิเนียมขนาดเส้นผ่าศูนย์กลาง 25 ไมครอน ขั้นตอนนี้ต้องระวังในเรื่องของ น้ำหนักการบอนด์ ไม่เช่นนั้นแล้วจะทำให้รอยต่อที่บอนด์หลุดออกได้เมื่อใช้งานอุปกรณ์ไปนาน ๆ หรือเมื่อให้กระแสสูง ๆ แก่อุปกรณ์ รูปที่ 4.9 จะแสดงการทำ wire bonding และภาพขยายจุดที่บอนด์ของทรานซิสเตอร์ตัวหนึ่งขณะทำการสร้าง

4.7 การวัดในขั้นตอนการสร้าง

การวัดที่มีผลจะต้องทำเสมือนในกระบวนการสร้าง คือ การวัดพิกัดความต้านทาน(หรือวัดความต้านทานแผ่น) และการวัดความลึกของรอยต่อ การวัดความต้านทานแผ่น จะทำให้ทราบถึงความมุกนอยของสารเจือที่แพร่เข้าไป ถ้าความต้านทานต่ำก็แสดงว่ามีปริมาณของอะตอมสารเจือมาก หรือถ้าหากความต้านทานสูง ก็แสดงว่ามีปริมาณของอะตอมสารเจือน้อย เป็นต้น ในการสร้างครั้งนี้ได้ใช้ four point probe FPP-100 ของ Veeco ในการวัด ซึ่งจะช่วยให้สะดวกกว่าที่จะวัดกระแสและแรงดัน เอาผลลัพธ์มาคำนวณ และสำหรับการวัดความลึกของรอยต่อนั้น ใช้วิธีการgrooving ซึ่งวงล้อที่ขุดมีเส้นผ่าศูนย์กลาง เท่ากับ 40 มม. ทำการขุดบนผิวหน้าของแผ่นมอนิเตอร์ ประมาณ 25-30 รอบ เมื่อกลางโหลสะอาดแล้ว ทำการย้อมสีด้วย stain etching sol. แล้ววัดระยะต่างๆโดยใช้กล้องขยายภาพช่วย ความลึกของรอยต่ออิมิตเตอร์ และความลึกของรอยตอคอลเลคเตอร์ สามารถที่จะคำนวณหาออกมาได้



รูปที่ 4.8 แสดงการตีโคซิลบนฐานรอง ซึ่งต้องใช้อุณหภูมิประมาณ 500 องศา



ก.



ข.

รูปที่ 4.9 ก.แสดงการตอสาจากขั้วโลหะมายังขาของตัวถัง
ข.ภาพขยายแสดงจุดที่ทำการตอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้