

เครื่องเข้ารหัสเสียงพูดแบบโปรแกรมได้  
PROGRAMMABLE VOICE SCRAMBLER

ชัยโรจน์ ธรรมวิศวะ วิศวกรรมศาสตรบัณฑิต

CHAIROJ THAMWISSAWA, B.Eng.

อาจารย์ที่ปรึกษา

รองศาสตราจารย์ ดร.สิทธิชัย โภไคยอุดม

ADVISOR

ASSOCIATE PROFESSOR SITTHICAHI POOKAIYAUDOM, Ph.D.

วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า วิทยาเขตเจ้าคุณทหาร - ลาดกระบัง

ปีการศึกษา 2526

คณะกรรมการบัณฑิตศึกษา  
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า วิทยาเขตเจ้าคุณทหาร ลาดกระบัง  
แบบฟอร์มการให้คะแนนการสอบวิทยานิพนธ์  
สำหรับนักศึกษาระดับมหาบัณฑิต

ชื่อนักศึกษา ..... นายชัยโรจน์ ธรรมวิเศษ ..... เลขประจำตัว ..... ๒-๐๐๐๘  
ชื่อเรื่องวิทยานิพนธ์ ..... เครื่องเข้ารหัสเสียงทุกแบบโปรแกรมโค  
..... Programmable Voice Scrambler .....

ชื่ออาจารย์ผู้ควบคุมการสอบ	ลายมือชื่อ	ผลการสอบ
รศ.ดร.สิทธิชัย		ผ่าน
ดร.วิมลฉัตร		ผ่าน
ดร.จเร		ผ่าน
ศส.ภมิต		ผ่าน
อาจารย์สมศักดิ์		ผ่าน

วัน/เดือน/ปี ที่สอบ ..... ๑๓ สิงหาคม ๒๕๒๗ ..... เวลา ..... ๑๐:๐๐ ..... น. สถานที่ ..... ห้อง A - ๓๐๕

( ดร.วิมลฉัตร เหลาเจริญ )  
ลงนามแทน

คณะกรรมการบัณฑิตศึกษา

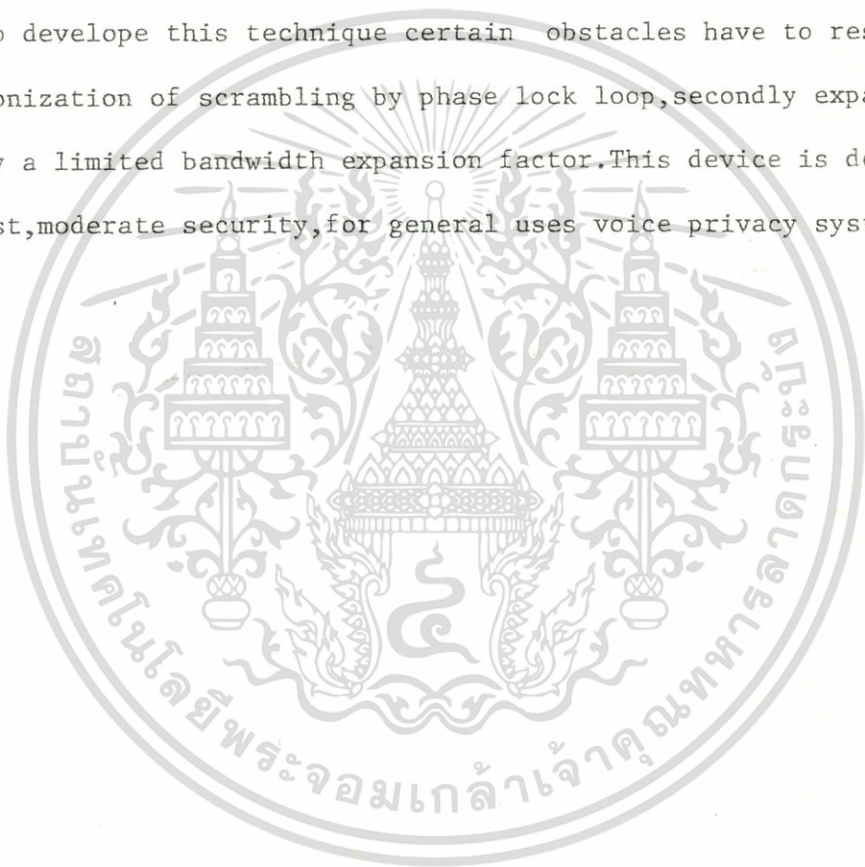
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทคัดย่อ

ในวิทยานิพนธ์ฉบับนี้ เรียบเรียงขึ้นจากผลงานที่ได้พัฒนาขึ้นเป็นเครื่องมือที่ใช้ป้องกันการดักฟังที่คู่สายโทรศัพท์ โดยทำให้เสียงหรือสัญญาณที่ส่งผ่านเปลี่ยนแปลงไปด้วยวิธีการคอมเพรสชัน (Compression) สลับกับการเอ็กซ์แพนชัน (Expansion) ความถี่ด้วยอุปกรณ์หน่วงสัญญาณแบบสารกึ่งตัวนำที่มีชื่อว่า บัคเกตบริเกด (Bucket Brigade Devices) ที่ควบคุมการทำงาน โดยไมโครโปรเซสเซอร์ วิธีการของการคอมเพรสชันสลับกับการเอ็กซ์แพนชัน (Expansion) จะทำให้ความถี่ของเสียงหรือสัญญาณที่ป้อนให้เปลี่ยนไป พร้อมกับการหน่วงสัญญาณที่แตกต่างกัน และในการที่ทำให้รูปแบบของเสียงเปลี่ยนแปลงไปและเปลี่ยนกลับ (Scrambling and Descrambling) เช่นเดิมสามารถทำได้โดยการชิงโครไนซ์ระหว่างการซแครมบลิงและดีซแครมบลิงโดยวิธีการของเฟสล็อกคูล และผลเนื่องจากการคอมเพรสชันและเอ็กซ์แพนชันทำให้แบนวิดของเสียงขยาย (expand) เกินคัทออฟของระบบส่งผ่านสัญญาณ (Transmission line) จึงจำเป็นต้องมีการจำกัดแบนวิดของเสียงและแบนวิดของเสียงที่ถูกขยายออกเนื่องจากวิธีการ... ซแครมบลิงดังกล่าว โดยกำหนดแฟคเตอร์การขยายออกของแบนวิด (Bandwidth expansion factor) เครื่องมือที่พัฒนาขึ้นนี้สร้างขึ้นโดยสอดคล้องกับความต้องการ ชีตความสามารถ และราคาอุปกรณ์ที่เหมาะสม

## ABSTRACT

This thesis is an application of Bucket Brigade Devices (BBD) to develop telephone security protection of human voice and other signals. The type of protection is achieved by use of alternate compression and expansion procedures in frequency domain using BBD controlled by microprocessor. To develop this technique certain obstacles have to be resolved: Firstly synchronization of scrambling by phase lock loop, secondly expansion of voice band by a limited bandwidth expansion factor. This device is developed as a low cost, moderate security, for general uses voice privacy system.



## หลักการใหม่ในวิทยานิพนธ์

อุปกรณ์หน่วยสัญญาณที่มีชื่อทางการค้าว่า บัคเกตบริเกรด (Bucket Brigade Devices, BBD) เป็นที่รู้จักกันมาเมื่อไม่นานมานี้ ด้วยคุณสมบัติหลักจึงนำมาใช้งานในด้านการหน่วงสัญญาณย่านความถี่เสียงที่ได้ยินในลักษณะที่สามารถเปลี่ยนแปลงอัตราการทำงานได้ เช่น เครื่องกำเนิดเสียงก้อง (Echo - effect generator) เครื่องดนตรีอิเล็กทรอนิกส์ นอกจากนี้ประโยชน์ดังกล่าวมีผู้พัฒนาและดัดแปลงนำไปใช้งานด้านอื่น เช่น "Programmable Bandpass Filter and Tone Generator" (D.A.Smith, W.J.Butter, and C.M.Puckette, IEEE, 1974) [4] และ "Bucket - Brigade Transversal Filters" (C.M.Puckette, W.J.Butter, and D.A.Smith, IEEE, 1974) [5]

ผู้เขียนได้นำเอาบัคเกตบริเกรดมาประยุกต์ใช้ในการเข้ารหัสเสียงพูดด้วยวิธีการควบคุมการหน่วงของสัญญาณที่แตกต่างกันและทำให้แบนวิดของเสียงพูด (speech band) เปลี่ยนแปลงไปซึ่งเป็นลักษณะของการชแครมบิลิงแบบ 2 มิติ (Two - dimension scrambling)

## สารบัญ

บทคัดย่อ	หน้า
Abstract	
บทที่ 1 บทนำ	1
บทที่ 2	
2.1 จุดประสงค์ของการทำวิทยานิพนธ์	2
2.2 การพิจารณาในการออกแบบ	2
2.3 ประเภทของการเข้ารหัสเสียงพูด	2
2.3.1 การเข้ารหัสเสียงพูดด้วยวิธีทางดิจิทัล	3
2.3.2 การเข้ารหัสเสียงพูดด้วยวิธีทางอานาลอก	5
บทที่ 3 การชแครมบลิ้งและดีชแครมบลิ้ง	
3.1 บทนำ	15
3.2 อุปกรณ์ที่ใช้ในการชแครมบลิ้งและดีชแครมบลิ้ง	15
3.3 หลักการทำงาน	17
3.4 การชแครมบลิ้งสัญญาณเสียง	20
3.4.1 ผลของการหน่วงสัญญาณจากการชแครมบลิ้ง	23
3.5 การดีชแครมบลิ้งสัญญาณเสียง	26
3.6 เวลาที่หน่วงไปในระบบทั้งหมด	28
3.7 วงจรที่ใช้ในทางปฏิบัติ	29
3.8 ผลการทดลอง	29
3.9 ปัญหาที่เกิดจากการชแครมบลิ้งและดีชแครมบลิ้ง	32
3.9.1 การแก้ไขปัญหา	36
3.10 สรุป	36
บทที่ 4 การจัดโครงสร้างและการกำหนดแพคเตอร์ของการชแครมบลิ้ง	
4.1 บทนำ	38
4.2 การจัดโครงสร้าง	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3	ผลของการแบนวีดี เนื่องจากคอม เพรชชั่นและ เอ็คชเพนชั่น	40
4.4	การกำหนดแพค เตอร์ชของการชแक्रमบสิ่ง	43
4.5	สรุป	46
บทที่ 5	การกรองสัญญาณ	
5.1	บทนำ	47
5.2	การออกแบะวงจกรองสัญญาณในทางทฤษฎี	47
5.2.1	สำหรับภาคอินพุทของบัค เกทบริ เกดที่ ใช้ชแक्रमบสิ่ง	48
5.2.2	สำหรับภาคเฮาพุทของบัค เกทบริ เกดที่ ใช้ดีชแक्रमบสิ่ง	48
	- วงจกรองชนิดความถี่ต่ำผ่าน	49
	- วงจกรองชนิดความถี่สูงผ่าน	51
5.3	การออกแบะวงจกรองสัญญาณในทางปฏิบัติ	52
5.4	ผลการทดลอง	53
5.5	สรุป	53
บทที่ 6	การชิงโครโนชระหว่างตัวรับและตัวส่ง	
6.1	บทนำ	56
6.2	การออกแบะการชิงโครโนช	56
6.3	การออกแบะส่วนที่สร้างสัญญาณชิงค์	57
6.4	การออกแบะส่วนที่ใช้ดี เทคสัญญาณชิงค์	57
6.4.1	เฟสลอคคูลป	57
6.5	การออกแบะวงจรในทางปฏิบัติ	64
6.6	ผลการทดลอง และการแก้ไขปัญหา	68
6.7	สรุป	69
บทที่ 7	การควบคุมการทำงานการชแक्रमบสิ่งและดีชแक्रमบสิ่ง	
7.1	บทนำ	70
7.2	การออกแบะการทำงาน	70

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

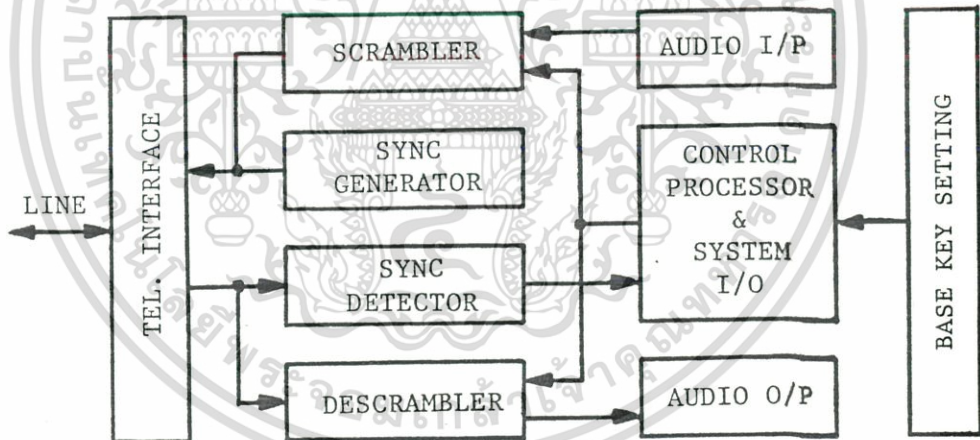
	หน้า
7.3 รายละเอียดและโครงสร้างทางฮาร์ดแวร์	72
7.4 รายละเอียดโครงสร้างทางซอฟต์แวร์	
7.4.1 โครงสร้างห่วงความจำ	72
7.4.2 โปรแกรมควบคุมการทำงาน	75
7.5 ผลการทดลอง	75
7.6 การแก้ไขปัญหา	75
7.7 สรุป	77
บทที่ 8 การอินเตอร์เฟสกับระบบโทรศัพท์	
8.1 บทนำ	78
8.2 การออกแบบการทำงาน	78
8.3 วงจรใช้งานในทางปฏิบัติ	78
8.4 สรุป	81
บทที่ 9 บทสรุป	
กิตติกรรมประกาศ	
บทความและหนังสืออ้างอิง	
ภาคผนวกที่ 1	
ภาคผนวกที่ 2	
ภาคผนวกที่ 3	
ภาคผนวกที่ 4	
ภาคผนวกที่ 5	
ภาคผนวกที่ 6	
ภาคผนวกที่ 7	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 1

## บทนำ

การติดต่อสื่อสารในปัจจุบันมีความสำคัญต่อหน่วยงานต่าง ๆ ในข่ายงานของทางราชการทั้งพลเรือน ทางทหารและวงการธุรกิจ ทั้งนี้ เพื่อเพิ่มความสะดวก รวดเร็ว ประหยัดทั้งเวลาค่าใช้จ่าย โทรศัพทเป็นอุปกรณ์การสื่อสารที่แพร่หลายและรู้จักกันดี ซึ่งการสื่อสารผ่านทางคู่สายโทรศัพทสามารถกระทำได้อย่างง่าย การติดต่อระหว่างหน่วยงานที่สำคัญบางครั้งต้องคำนึงถึงการแพร่ของข่าวผ่านคู่สายโทรศัพท จากผู้ที่หวังผลประโยชน์ลักลอบกระทำที่คู่สายโทรศัพทไม่ว่าโดยวิธีใด ๆ ก็ตามยังผลให้เกิดความเสียหาย จากการแพร่ของข่าวนั้น ในวิทยานิพนธ์ฉบับนี้ได้ออกแบบและพัฒนาเครื่องมือที่ใช้ป้องกันการคัดฟังที่คู่สายโทรศัพท โดยมีแผนภาพการทำงานดังรูป



รูปที่ 1 แผนผังการทำงานของระบบทั้งหมด

ซึ่งมีส่วนประกอบสำคัญต่าง ๆ ดังนี้ คือ

- SCRAMBLER และ DESCRAMBLER เป็นวงจรส่วนที่ใช้ในการเปลี่ยนแปลงเสียงพูดให้ความถี่ผิดไปจากเดิม พร้อมทั้งหน่วงเวลาที่แตกต่างกันไปตามขนาดของการควบคุม และทำการเปลี่ยนเสียงที่ผิดไปจากเดิมนั้นกลับมาด้วยวิธีการเดียวกัน โดยลักษณะการทำงานที่สอดคล้องกัน

- CONTROL PROCESSOR & SYSTEM I/O มีหน้าที่ควบคุมการทำงานของการเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

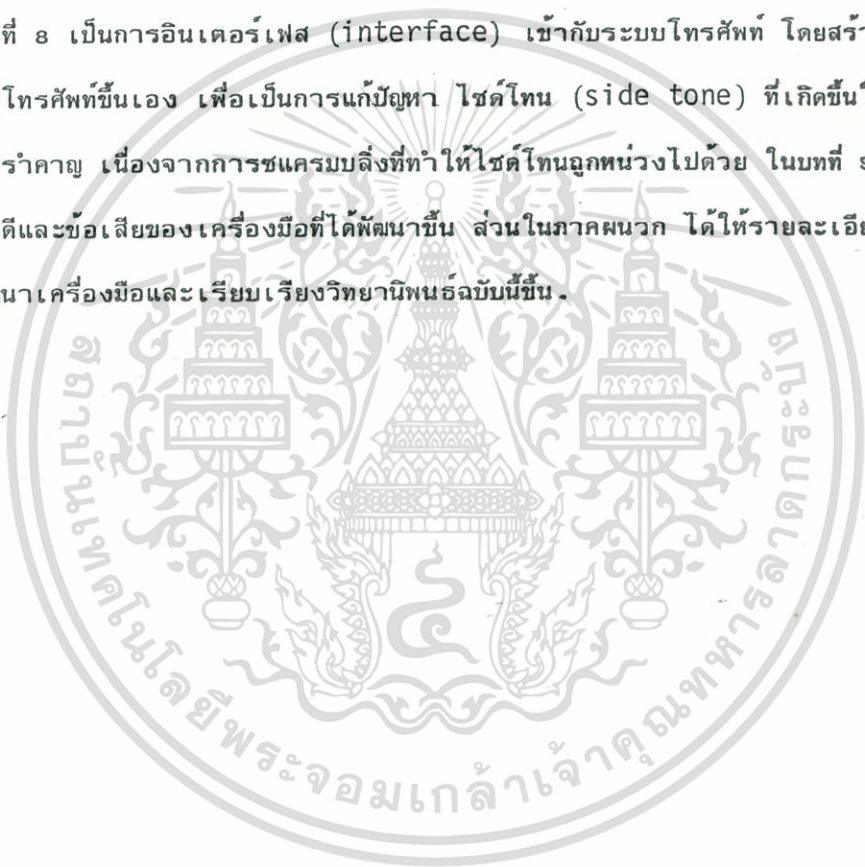
ชแครมบลิ่งและดีชแครมบลิ่ง โดยกำหนดอัตราการเปลี่ยนแปลงสัญญาณที่เหมาะสมและสามารถสลับเปลี่ยนกันได้อย่างต่อเนื่อง

- BASE KEY SETTING เป็นสวิตช์ตัวเลขที่ใช้ในการกำหนดรหัสในการติดต่อแต่ละครั้ง โดย CONTROL PROCESSOR จะทำการอ่านข้อมูลผ่านทาง I/O
  - SYNC GENERATOR และ SYNC DETECTOR ทำหน้าที่ซิงโครไนซ์ให้การชแครมบลิ่งและดีชแครมบลิ่งทำงานสัมพันธ์กัน เพื่อให้สัญญาณเสียงที่เปลี่ยนแปลงไป กลับมาเป็นเช่นเดิม
  - AUDIO I/P และ AUDIO O/P เป็นวงจรส่วนใช้ในการผ่านสัญญาณเสียงจากผู้ติดต่อให้กับส่วนของชแครมบลิ่ง และรับสัญญาณจากส่วนของดีชแครมบลิ่ง เพื่อกรองเอาสัญญาณรบกวนที่เกิดจากระบบการทำงานดังกล่าว ให้คุณภาพของเสียงดีขึ้น
  - TEL. INTERFACE มีหน้าที่เชื่อมโยงระบบการทำงานของเครื่องป้องกันการดักฟัง ให้นำไปใช้งานกับระบบโทรศัพท์ โดยมีลักษณะการทำงานเช่นเดียวกับโทรศัพท์ที่ใช้กันตามปกติ
- การออกแบบเครื่องมือที่ใช้ในการรักษาความปลอดภัยของข่าวที่ทำการติดต่อระหว่างบุคคลผ่านระบบสื่อสารมีมากมายหลายแบบ ซึ่งในบทที่ 2 เป็นรายละเอียด และ วิธีการต่าง ๆ ที่ใช้ในการชแครมบลิ่งสัญญาณอนาล็อก (Analogue scrambling) ซึ่งเป็นระบบที่มีใช้กันอยู่ในปัจจุบัน ด้วยขีดความสามารถและประสิทธิภาพที่แตกต่างกัน บทที่ 3 จะกล่าวถึงการชแครมบลิ่งที่ใช้ในเครื่องมือที่พัฒนาขึ้นด้วยวิธีการเปลี่ยนแปลงความถี่ของสัญญาณในลักษณะของการอัด (Compression) ที่ทำให้ความถี่สูงขึ้นสลับกับการขยาย (Expansion) ที่ทำให้ความถี่ลดลง โดยอาศัยหลักการทำงานของอุปกรณ์ท่วง - สัญญาณแบบสารกึ่งตัวนำที่มีชื่อว่า บัคเก็ตบริเกรด (Bucket Brigade) รวมทั้งได้อธิบายผลของการท่วงสัญญาณจากการชแครมบลิ่ง และปัญหาสัญญาณรบกวนที่เกิดขึ้นจากการดีชแครมบลิ่งที่คลาดเคลื่อน พร้อมทั้งวิธีการแก้ปัญหา บทที่ 4 เป็นการจัดโครงสร้าง โดยแบ่งสัญญาณเสียงออกเป็น ส่วน ๆ โดยแต่ละส่วน เรียกว่า เฟรม และในแต่ละเฟรม ใช้การชแครมบลิ่งที่มีลักษณะแตกต่างกันและเปลี่ยนไปตลอดเวลา เพื่อให้ประสิทธิภาพของการชแครมบลิ่งเพิ่มขึ้น และได้อธิบายถึงการกำหนดแพคเคอร์ของการชแครมบลิ่ง เนื่องจากแบนวิดของสัญญาณเปลี่ยนไปเพราะวิธีการของคอมเพรสชัน และ เอ็กซ์เพนชัน ในบทที่ 5 จะกล่าวถึงการกรองสัญญาณรบกวนที่เกิดขึ้นในระบบที่ทำความรำคาญต่อการรับฟัง เนื่องจากตัวอุปกรณ์เอง และจากการคลาดเคลื่อนของการดีชแครมบลิ่ง บทที่ 6 ว่าด้วยเรื่องการซิงโครไนซ์ระหว่างระบบทั้งสอง

โดยให้การชแครมบลิ่งทางด้านส่งทำงานสัมพันธ์กับการดีชแครมบลิ่งทางด้านรับ เพื่อให้ได้เสียงที่ชัดเจน เอกสารนี้เป็นเอกสารหลวงวิไลรักษ์การช่างานเพื่อการศึกษาเท่านั้น ไม่นุญขาดเนาไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และถูกต้องโดยใช้เทคนิคการทำงานของเฟสล็อคคูลูป ที่มีลูปฟิลเตอร์แบบอันดับสอง เป็นการช่วยให้การทำงาน  
 งานของลูปแม่นยำและเร็วขึ้น ส่วนบทที่ 7 เป็นการออกแบบการควบคุมการทำงานการชแครมบลิ่ง โดย  
 พิจารณาถึงคอมบินเนชั่นที่เป็นไปได้สำหรับการชแครมบลิ่ง (Possible combination of scrambling)  
 จากการจัดลำดับใหม่ (Reordering) และการสลับลำดับ (Permutation) พร้อมทั้งสามารถที่จะกำ-  
 หนดรหัสในการติดต่อ (Base key setting) โดยการทำงานทั้งหมดควบคุมด้วยไมโครโปรเซสเซอร์  
 สำหรับบทที่ 8 เป็นการอินเตอร์เฟส (interface) เข้ากับระบบโทรศัพท์ โดยสร้างส่วนประกอบต่างๆ  
 ของระบบโทรศัพท์ขึ้นเอง เพื่อเป็นการแก้ปัญหา ไซด์โทน (side tone) ที่เกิดขึ้นในเครื่องรับโทรศัพท์  
 ที่ทำความรำคาญ เนื่องจากการชแครมบลิ่งที่ทำให้ไซด์โทนถูกหน่วงไปด้วย ในบทที่ 9 เป็นบทสรุป จะ  
 อธิบายข้อดีและข้อเสียของเครื่องมือที่ได้พัฒนาขึ้น ส่วนในภาคผนวก ได้ให้รายละเอียดต่าง ๆ ที่สนับสนุน  
 ในการพัฒนาเครื่องมือและเรียบเรียงวิทยานิพนธ์ฉบับนี้ขึ้น .



## บทที่ 2

### 2.1 จุดประสงค์ของการทำวิทยานิพนธ์

ทางสถาบันพระจอมเกล้า ฯ โดยอาจารย์ ดร.สิทธิชัย โภไคยอุดม ได้เป็นผู้ริเริ่ม สร้าง เครื่องป้องกัน การดักฟังดังกล่าวนี้ มาเป็นเวลานานพอสมควร และได้พัฒนาและนำไปใช้งานแล้วหลายแบบด้วยกันการหาวิธีการและวงจรใหม่ เพื่อเพิ่มขีดความสามารถให้สูงขึ้น และเหมาะสมสำหรับการนำไปใช้งาน เป็นจุดประสงค์หลัก

บทความของผู้เขียนที่ได้รับการตีพิมพ์ลง ในการประชุมทางวิชาการวิศวกรรมไฟฟ้าครั้งที่ 4 ของภาควิศวกรรมไฟฟ้า 8 สถาบันอุดมศึกษาด้วยเรื่อง " เครื่องเข้ารหัสเสียงพูดแบบโปรแกรม " (Programmable voice scrambler) โดยใช้บัคเกตบริเกรด (Bucket Brigade Device, BBD) ซึ่งขีดความสามารถของ เครื่องควบคุมโดยวงจรที่ต้องใช้อุปกรณ์ต่าง ๆ มากทำให้ประสิทธิภาพค่อนข้างมีขีดจำกัด หลังจากนั้นได้มีการปรับปรุงให้ดีขึ้น โดยการออกแบบวงจรควบคุมใหม่ โดยประสิทธิภาพของการเข้ารหัสขึ้นอยู่กับโปรแกรมทางซอฟต์แวร์ (software) ทำให้มีความคล่องตัว (flexible) สำหรับการนำไปใช้งานมากขึ้น อีกทั้งราคาก็ไม่สูงนัก

### 2.2 การพิจารณาในการออกแบบ

เครื่องมือที่ใช้ป้องกันการดักฟังในต่างประเทศราคาค่อนข้างสูงและมีราคาแตกต่างกันมาก ทั้งนี้ขึ้นอยู่กับระดับของการนำไปใช้งานโดยพิจารณาจากความสำคัญของข่าว การนำเอาเครื่องที่มีประสิทธิภาพมากไปใช้กับงานในระดับที่มีความสำคัญของข่าวน้อย ย่อมเป็นสิ่งที่เกินความจำเป็น เพราะฉะนั้นจึงจำเป็นต้องมีการแยกประเภทของงาน และชนิดของเครื่องมือที่นำไปใช้ การสร้างเครื่องมือขึ้นให้เหมาะสมกับความต้องการ และกำลังเงินของผู้ใช้เป็นดุลพินิจของผู้เขียนด้วย ในหัวข้อถัดไปกล่าวถึงชนิดของเครื่องมือที่ใช้ในการเข้ารหัส วิธีการ และเทคนิคต่าง ๆ โดยสังเขป

### 2.3 ประเภทของการเข้ารหัสเสียงพูด

ภาษาพูดเป็นพื้นฐานของการติดต่อที่สำคัญที่สุด จุดมุ่งหมายหลักของการติดต่อก็คือเพียงเพื่อที่สื่อข่าวสารให้เร็ว ถูกต้อง และเสียค่าใช้จ่ายน้อย ในการติดต่อบางครั้งจำเป็นต้องรักษาข่าวเพื่อป้องกันการรั่วไหล ปัญหาหลักอันหนึ่งที่ยู่ออกแบบ เครื่องมือป้องกันต้องคำนึงถึงคือความก้าวหน้าและทันสมัยในการเอาเทคนิคใหม่มาใช้ในระบบสื่อสาร หลายเทคนิคจำเป็นต้องมีขีดจำกัด และกฎข้อบังคับสำหรับการสื่อสารประเภทนั้น เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

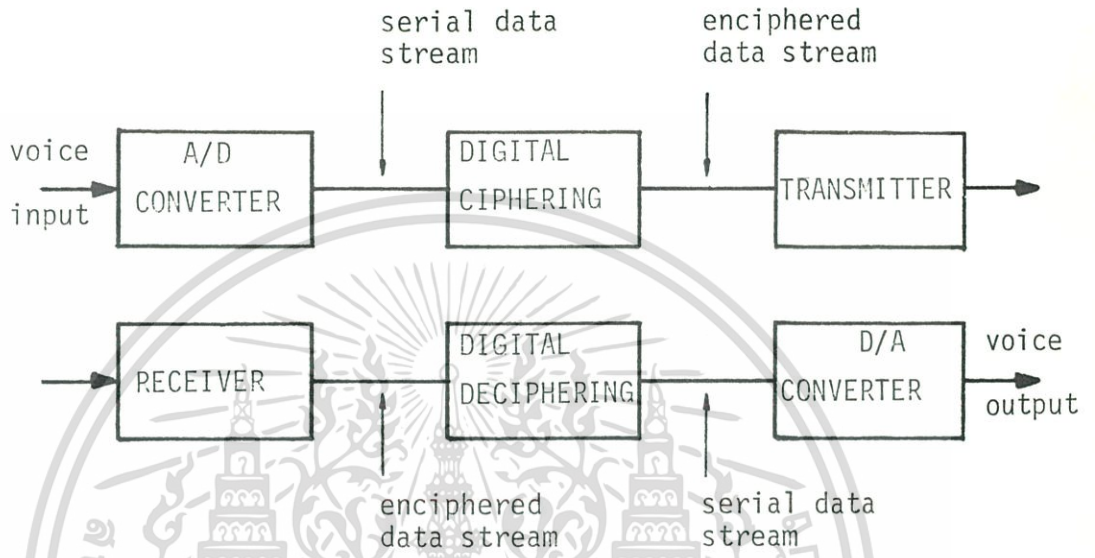
ตัวอย่างเช่น การกำหนดย่านความถี่ (bandwidth) ของระบบโทรศัพท์ และวิทยุ และอีกสิ่งหนึ่งที่ต้องคำนึงคือ คุณภาพของเสียงที่ใช้ในระบบสื่อสารประเภทนั้น ว่ามีความชัดเจนเพียงใด ความชัดเจนของเสียงจะไม่มีทางเพิ่มขึ้น ถ้าระบบการเชื่อมโยงการส่งผ่าน (transmission link) ไม่ดีพอ การย้่าข่าวสารเพื่อความถูกต้องเนื่องจากผลดังกล่าว เป็นการไม่ปลอดภัยสำหรับข่าวสารนั้น จึงควรที่จะพิจารณาถึงความเหมาะสมกับการนำไปใช้งานสำหรับแต่ละชนิดของ เครื่องบ่งกัน และชนิดของระบบเชื่อมโยง-การส่งผ่านที่ใช้อยู่

การเข้ารหัสเสียงพูด (Encrypting speech) แบ่งตามเทคนิคได้ 2 วิธี คือ ทางด้านดิจิทัล (Digital) และอนาล็อก (Analogue) [6]

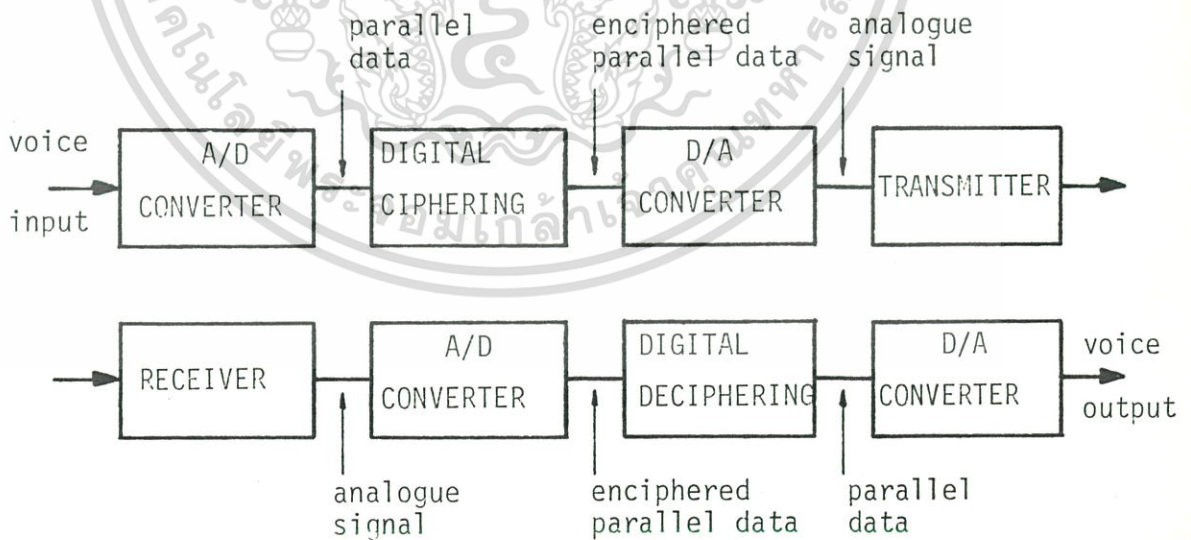
### 2.3.1 การเข้ารหัสเสียงพูดด้วยวิธีทางดิจิทัล (Digital encrypting speech)

จากรูปที่ 2.1 เสียงที่ถูกเปลี่ยน (convert) เป็นสัญญาณดิจิทัลจะอยู่ในรูปของ Serial data stream ซึ่งอาจจะเป็น 64 K bit/S, 32 K bit/S, 16 K bit/S, 9.6 K bit/S 4.8 K bit/S หรือ 2.4K bit/S แต่ถ้าอัตราความเร็วของบิต (bit rate) ขนาด 9.6 K bit/S และที่สูงกว่า จะเป็นการเพิ่มแบนวิดของสัญญาณทำให้เพิ่มความยุ่งยากในการนำไปใช้งานโดยจะต้อง - พิจารณาถึงระบบเชื่อมโยงการส่งผ่าน (transmission link) ที่สามารถตอบสนองต่อสัญญาณที่ใช้ได้ สำหรับอัตราความเร็วของบิตที่ต่ำกว่า 9.6 K bit/S สามารถที่จะนำมาใช้ได้ก็จริง แต่ทั้งนี้ประสิทธิภาพสัมพันธ์กับการลดรูปของการจำรูปแบบของเสียง (Reduction in voice recognition) ซึ่งมีขบวนการที่ยุ่งยากและซับซ้อนต้องใช้อุปกรณ์จำนวนมากและมีราคาแพง

จากรูปที่ 2.2 เป็นการดัดแปลงโดยเสียงที่ถูกเปลี่ยนเป็นสัญญาณดิจิทัลแล้วผ่านการเข้ารหัสทางดิจิทัล (Digital ciphering) จากนั้นเปลี่ยนสัญญาณดิจิทัลกลับมาเป็นอนาล็อกโดยผ่าน D/A และจึงส่งผ่านให้กับตัวส่ง (transmitter) ส่วนทางด้านรับก็เพิ่ม A/D เข้าไป จะเห็นแบนวิดของสัญญาณไม่ถูกเปลี่ยนแปลงไป



รูปที่ 2.1 Digital cipher system



รูปที่ 2.2 Modify digital cipher system

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.2 การเข้ารหัสเสียงพูดด้วยวิธีทางอานาลอก (Analogue encrypting speech)

มีหลายแบบด้วยกัน เช่น

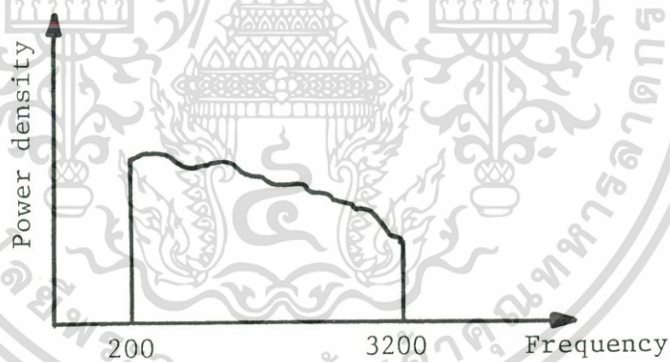
1. Speech Inversion
2. Band - shift Inversion
3. Bandscribler or Bandsplitter
4. Time Element Scribler

ในแต่ละแบบสามารถอธิบายโดยสังเขปได้ดังนี้

#### (1) Speech Inversion

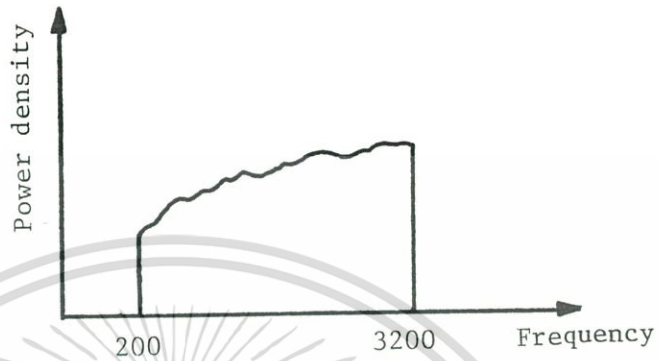
Speech Inversion เป็นการรบกวนเสียง (scrambling) ความถี่บางหนึ่ง เป็นที่รู้จัก

กันดี สมมุติว่าเรามีสัญญาณเสียงที่มีแบนวิดจจำกัดอยู่ในช่วง 200 - 3200 Hz ดังในรูปที่ 2.3



รูปที่ 2.3 A speech signal band - limited to 200 - 3200 Hz

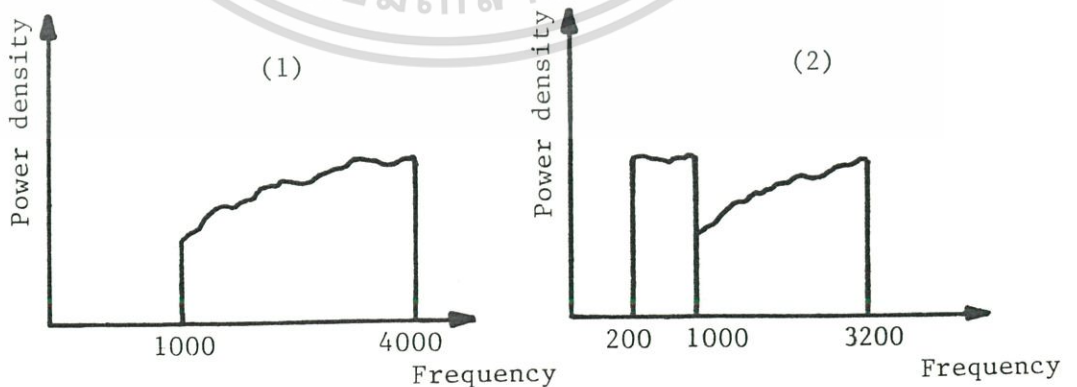
ความคิดพื้นฐานของวิธีดังกล่าวเพื่อที่จะเปลี่ยนจากความถี่สูงให้เป็นความถี่ต่ำ และ จากความถี่ต่ำเป็นความถี่สูง ความสัมพันธ์นี้ค่อนข้างที่จะเข้าใจได้ง่าย ผลของการเปลี่ยนแปลงดังกล่าวแสดงไว้ดังรูปที่ 2.4 ระบบดังกล่าวเป็นระบบที่ไม่ซับซ้อนมากนัก การรบกวนเสียงด้วยวิธีดังกล่าวจะไม่ปลอดภัย เพราะสามารถที่จะดีส-รบกวนเสียง (descrambling) ได้โดย รีอินเวิร์ท (reinvert) แบบลองผิดลองถูก (trial and error) ก็สามารรถที่จะได้สัญญาณเดิมกลับมา



รูปที่ 2.4 Power density spectrum of inverted speech signal

### (2) Band - shift Inversion

เป็นการปรับปรุง Speech Inversion โดยที่สัญญาณที่อยู่ในช่วง 200 - 3200 Hz จะถูกอินเวอร์ท (invert) และเลื่อน (shift) แบนวิด (1000 - 4000 Hz) สเปกตรัม (spectrum) ของสัญญาณดังกล่าวแสดงไว้ในรูปที่ 2.5 (1) สัญญาณนี้อยู่นอกแบนแตกต่างจากสัญญาณตัวแรก แต่เรา... สามารถจัดการเอาส่วนที่เกิน 3200 Hz ย้ายมาอยู่ทางด้านปลายของความถี่ต่ำ (สังเกตว่าถึงแม้สัญญาณในรูป 2.5 จะมีขอบเขต (range) ของความถี่ที่แตกต่างกัน แต่ก็มีแบนวิดเท่ากับสัญญาณตัวแรก หลักการของ Band - shift Inverting ได้แสดงไว้ดังรูปที่ 2.5 (2)



รูปที่ 2.5 หลักการของ Band - shift Inversion

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

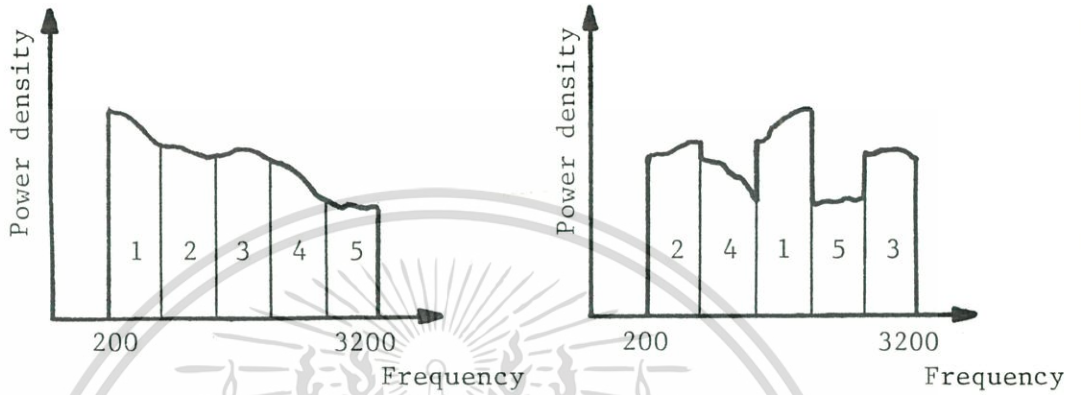
ตัวอย่างของ Band - shift Inversion อันหนึ่งมีการอินเวอร์ตสัญญาณด้วยความถี่พาหะ (carrier frequency) ที่แตกต่างกันโดยมีการเลื่อน (shift) แบบแบบคงที่ทำให้คอมบิเนชันที่เป็นไปได้ (possible combination) มีจำนวนจำกัด วิธีที่จะเพิ่มคอมบิเนชัน อาจจะใช้ pseudo random generator เป็นตัวเลือกการเลื่อน (shift) ที่แตกต่างกัน และแต่ละแบบให้มีช่วงเวลา (time interval) ประมาณ 10 ถึง 20 mS แล้วจัดลำดับให้สลับเปลี่ยนกันไปเป็นลักษณะไซคลิก (cyclic) หลักการอันนี้เรียกว่า Cyclical Band - shift Inversion ทำให้คอมบิเนชันที่เป็นไปได้มีมากขึ้น

ข้อเสียของ Band - shift Inversion ที่เด่นชัดมีอยู่ 2 ข้อ ข้อแรกเนื่องจาก - คอมบิเนชันที่เป็นไปได้อังไม่มากพอทำให้การดีซแครมบลิง (descrambling) ทำได้โดยง่ายด้วยวิธีการลองผิดลองถูก (trial and error) อันที่สองความสามารถในการเข้าใจจากรายละเอียดที่ยังเหลืออยู่ (residual intengibility หมายถึงความสามารถความชำนาญและคุ้นเคยที่จะเข้าใจเสียงที่ถูกซแครมบลิงแล้ว แต่คงมีบางส่วนที่การซแครมบลิงเปลี่ยนแปลงสัญญาณไปไม่มากนัก ทำให้สามารถที่จะเดาจากบางส่วนที่เหลืออยู่ได้) ค่อนข้างสูง และจะยิ่งสูงขึ้นเมื่อข่าวสารได้ถูกรีอินเวอร์ต (reinvert) ด้วยแล้ว

### (3) Bandscribler

ในกรณีของ Bandscribler หรือ Bandspliter แบนวิด ของเสียงพูด (speech bandwidth) จะแบ่งออกเท่า ๆ กันเป็นหลาย ๆ ส่วน ซึ่งแต่ละส่วนเรียกว่าแบนย่อย (sub - band) แต่ละแบนย่อย จะถูกซแครมบลิงโดยการสลับลำดับ (permutation) แบนย่อยเสียใหม่ ในบางระบบ - อาจมีการอินเวอร์ตในแต่ละแบนย่อยด้วย รูปที่ 2.6 แสดงตัวอย่างของ Bandscribler แบบง่ายโดยแบ่งออกเป็น 5 แบนย่อย จากรูปแบนย่อยที่ 1, 2 และ 5 จะถูกอินเวอร์ต และถูกสลับตำแหน่ง สำหรับตัวอย่างดังกล่าวมีการจัดลำดับที่เป็นไปได้ (possible reorderings) เท่ากับ  $5!$  และมีคอมบิเนชัน - สำหรับการอินเวอร์ตทั้ง 5 ตำแหน่งเท่ากับ  $2^5$  นั่นหมายความว่าสามารถที่จะมีคอมบิเนชันได้ถึง  $5! \times 2^5$  เท่ากับ 3840 แบบ แต่ไม่ใช่ทั้งหมดที่สามารถนำไปใช้ได้ มีบางส่วนที่หลังจากสัญญาณถูกซแครมบลิงแล้ว มีการเปลี่ยนแปลงสมบูรณ (คือไม่สามารถที่จะเข้าใจรายละเอียดได้) ส่วนที่เหลือซึ่งเป็นส่วนใหญ่ไม่สามารถนำมาใช้

ชแครบมบลิ่งได้เพราะยังพอที่จะเข้าใจความได้แบบคลุมเคลือ



รูปที่ 2.6 Band scrambling technique

สำหรับการจัดลำดับใหม่ (reordering) เพียงอย่างเดียวโดยไม่ได้อินเวอร์ทมีเพียง 10 เเปอร์เซ็นต์ เท่านั้นที่ชแครบมบลิ่งแล้วใช้ได้ มีการหาเหตุผลว่าทำไมถึงเป็นเช่นนี้ ได้มีการทดลองเอา แบนย่อย (sub-band) บางอันออก แล้วจัดลำดับใหม่พบว่าก็ยังมีส่วนที่ยังพอเข้าใจได้จากการวิเคราะห์ 40 เเปอร์เซ็นต์ ของ power spectrum energy ของเสียงอยู่ที่สองแบนย่อยแรก (200 - 1700 Hz) นั้นหมายความว่ายังมีเพียงสองแบนย่อยแรกก็สามารถพอที่จะเข้าใจความหมายได้ เพราะฉะนั้นไม่เป็นการยากเลยสำหรับผู้เชี่ยวชาญที่หาตำแหน่งของสองแบนย่อยนั้นมาจัดเรียงใหม่ทำให้มีโอกาสเข้าใจข่าวสารนั้นได้วิธีแก้ก็คือต้องแบ่งสองแบนย่อยแรกให้มากขึ้น แล้วใช้ pseudo random generator เป็นตัวกำหนดการจัดลำดับที่แตกต่างกันทุก ๆ 100 - 200 ms โดยจัดลำดับแต่ละแบบเก็บไว้ในหน่วยความจำ (อาจจะเป็น ROM Read only memory) โดยเรียกใช้จากการแอดเดรสซึ่ง (addressing) ที่ตำแหน่งใดตำแหน่งหนึ่ง

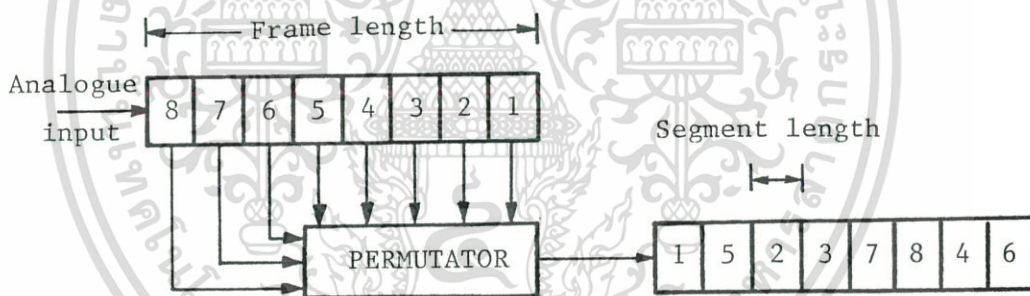
ตัวอย่างที่ได้แสดงไว้อธิบายการทำงานได้ดังนี้ สำหรับ 5 แบนย่อยสามารถจัดลำดับได้ 32 แบบ คอมบิเนชันของการอินเวอร์ทแบนย่อยเท่ากับ  $2^5$  แบบ และ 1024 แบบ สำหรับการจัดเรียง.... (rearrangement) 10 บิต แอดเดรสของหน่วยความจำ จะเห็นว่าคอมบิเนชันเป็นไปได้ (possible - combination) มีมากขึ้น ถ้าเราพิจารณาถึงการเพิ่มจำนวนแบนย่อยของ Bandscribler ดูเหมือนจะเป็นการเพิ่มจำนวนการจัดลำดับและความปลอดภัยของข่าวสาร แต่ถ้ามากเกินไป จะทำให้ยุ่งยากในทางปฏิบัติ เพราะการเพิ่มจำนวนการแบ่งแบนย่อยจะต้องใช้ฟิลเตอร์และส่วนประกอบอื่น ๆ เพิ่มตามทำให้สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รบกวนในระบบมีมากขึ้น ดูเหมือนว่าการปรับปรุงแก้ไข (modification) การชแक्रमสิ่งมากเกินไปไม่ได้ทำให้คุณภาพของเสียงดีขึ้น .

#### (4) Time Element Scramblers (T.E.S)

การทำงานของ Time Element Scrambler (T.E.S) อาศัยหลักการพื้นฐานโดยขั้นแรกแบ่งสัญญาณอนาล็อกออกเป็นคาบเวลา (time period) เท่า ๆ กันโดยแต่ละส่วนเรียกว่า เฟรม (frame) แล้วแต่ละ เฟรมจะถูกแบ่งย่อยออกเป็นคาบเวลาเล็ก ๆ เรียกว่า เซกเมนต์(segment) และในทุก ๆ เฟรมของอินพุตจะชแक्रमสิ่งเซกเมนต์เหล่านั้นด้วยวิธีการสลับลำดับกัน (permutation ) วิธีดังกล่าวอธิบายด้วยแผนภาพการทำงาน (block diagram ) ดังแสดงในรูป 2.7 ซึ่งในที่นี้แต่ละ เฟรมจะถูกแบ่งออกเป็น 8 เซกเมนต์

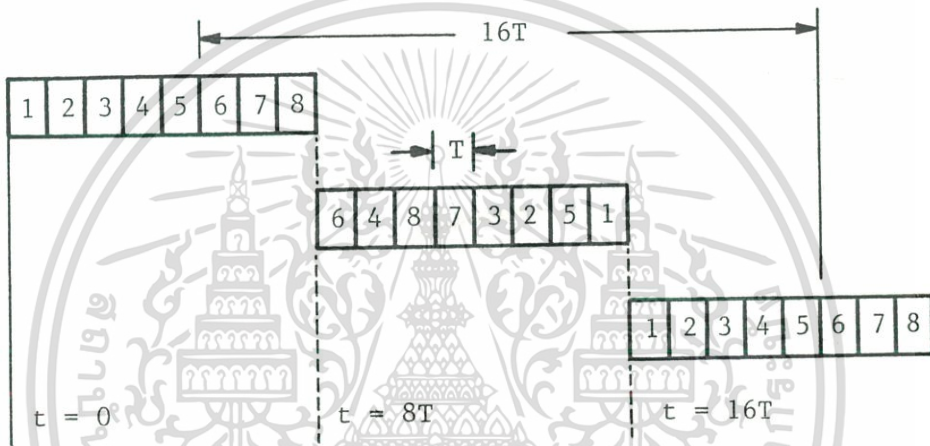


รูปที่ 2.7 Time Element Scrambler

เมื่อเราจะออกแบบระบบ จำเป็นต้องหาค่าความยาวของ เฟรม (frame length) และของเซกเมนต์ (segment length) ที่เหมาะสม จุดสำคัญอยู่ที่สัญญาณภายในหนึ่งเซกเมนต์จะต้องชัดเจนไม่ผิดเพี้ยน (distorted) และต้องกำหนดว่าแต่ละเซกเมนต์ควรจะครอบคลุมข่าวสาร.. (message) เท่าไร ซึ่งเป็นการยากที่ให้ความเหมาะสมได้ ถ้าสมมุติว่าเราทำให้ทุกเซกเมนต์มีคาบเวลาแคบพอที่จะเป็นไปได้ โดยที่คาบเวลาดังกล่าวจะต้องไม่ครอบคลุมทั้งคำพูด แต่ทั้งนี้เราก็ควรที่จะให้คาบเวลาของเซกเมนต์ยืดหยุ่นได้โดยขึ้นกับคุณภาพของสัญญาณที่ถูกส่งออกไป คุณภาพจะลดลงถ้าคาบเวลาของเซกเมนต์น้อยเกินไป ในการเลือกขนาดของเฟรมเราจะต้องคำนึงถึงผลเนื่องจากการหน่วงเวลา (time delay) ที่เกิดขึ้นระหว่างการชแक्रमสิ่งของตัวรับและดิชแक्रमสิ่งของตัวส่งด้วย เพื่อที่จะให้เข้าใจถึง

การหน่วงเวลาของระบบ เรามาพิจารณารูปที่ 2.8 จากตัวอย่างให้ความยาวเซกเมนต์เท่ากับ  $T$  วินาที ดังนั้นจะต้องกินเวลาไป  $8T$  วินาที สำหรับ 8 เซกเมนต์ของเสียงพูดเพื่อจะชแक्रमบลิ้งโดยการสลับลำดับและอีก 8  $T$  วินาที สำหรับตัวรับในการดีชแक्रमบลิ้งโดยถือว่าไม่มีการหน่วงเวลาในการส่งผ่าน.... (transmission) เลย ก็เท่ากับว่ามีการหน่วงเวลาของระบบเท่ากับ  $16 T$  วินาทีต่อเซกเมนต์

รูปที่ 2.8 แสดงให้เห็นว่าเซกเมนต์ไหนถูกโปรเซส (process)



รูปที่ 2.8 Timing diagram ของ T.E.S process

ลักษณะของการหน่วงในระบบนี้ ก็คล้ายกับการหน่วงสัญญาณในการใช้โทรศัพท์ทางไกลข้ามประเทศโดยผ่านดาวเทียม ทำให้ผู้ใช้มักจะไม่คุ้นเคยกับเสียงที่ถูกหน่วงไปดังกล่าว ซึ่งในกรณีนี้อาจแก้ไขโดยลดขนาดของ เฟรมลงอีก แต่จากการทดลองขนาดของ เฟรม (frame length) น้อยเกินไป ประสิทธิภาพของการชแक्रमบลิ้งก็จะลดลง เหตุผลที่เป็นเช่นนี้สามารถอธิบายได้ดังนี้คือ สมมุติว่าเรามี เฟรมหนึ่งซึ่งแคจจนกระทั่งประกอบไปด้วยเสียงเพียงโทนเดียว (single tone) ทำให้การชแक्रमบลิ้งด้วยการสลับลำดับไม่ดีเท่าที่ควร เพราะหลังจากชแक्रमบลิ้งแล้วก็ยังคงได้เสียงโทนเดียว เช่น เดิม และ เฟรมที่แคจจนเกินไปการกระจายเซกเมนต์ทำได้ยาก ด้วยผลดังกล่าวทำให้เข้าใจเนื้อหาบางส่วน หรือทั้งหมดของข่าวสารได้ โดยที่ยังไม่มีการดีชแक्रमบลิ้ง จากที่กล่าวไว้ข้างต้น สรุปได้ว่าหลักการของ T.E.S จะต้องคำนึงถึงขนาดของ เฟรม และ เซกเมนต์ แต่ก็เป็นการศึกษาที่จะหาหลักการและวิเคราะห์ด้วยวิธีใดที่จะเลือกขนาดของ เฟรมและ เซกเมนต์ที่เหมาะสมได้ ในทางปฏิบัติจำเป็นต้องออกแบบทดสอบ

เพื่อหาข้อมูลที่จะกำหนดขนาดระบบ T.E.S ที่สร้างขึ้นมาใช้งานเท่าที่พบหนึ่ง เฟรมจะประกอบด้วย 8 ถึง เอกสารเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

16 เซกเมนต์ และแต่ละเซกเมนต์มีขนาดระหว่าง 20 ถึง 60mS

การจัด เซกเมนต์และ เฟรม เป็นส่วนประกอบที่สำคัญหนึ่งของระบบ T.E.S ส่วนประกอบสำคัญอีกอันหนึ่งของระบบก็คือการสลับลำดับกัน (permutation) การสลับลำดับสำหรับ  $n$  จำนวนจะเท่ากับ  $n!$  (  $1 \times 2 \times 3 \dots \times n$  ) จากทั้งหมดมีเพียงบางส่วนเท่านั้นที่นำมาใช้ในการ - ชแक्रमบลิ้ง ในการสลับลำดับที่ใช้ในลักษณะของ Band - shift Inverter หรือ Bandscribler ก็เช่นเดียวกัน เราสามารถใช้รหัส (key code) ให้เลือกเฉพาะการสลับลำดับอันใดอันหนึ่งที่ระบุแน่ชัด แล้วใช้การสลับลำดับที่กำหนดนั้นสำหรับทุก เฟรม หรืออีกวิธีหนึ่งโดยใช้ซี เควนซ์เจเนเรเตอร์.... (sequence generator) ในการเลือกการสลับลำดับที่แตกต่างกันสำหรับแต่ละ เฟรม สำหรับ 8 เซกเมนต์ ในหนึ่ง เฟรมจำนวนของการสลับลำดับได้  $8!$  เท่ากับ 40320 แบบ ซึ่งถ้าแต่ละเซกเมนต์มีคาบเวลา... (time period) เท่ากับ 40 mS ต้องใช้เวลาอย่างน้อย 3.6 ช.ม. ต่อเนื่องถึงจะหมด ถึงแม้ว่ามีการสลับลำดับได้สูงสุด 40320 แต่ดังที่กล่าวแล้วในตอนต้นว่าเราไม่สามารถนำมาใช้ชแक्रमบลิ้งได้หมด ซึ่งพอที่จะอธิบายได้ด้วยตัวอย่างของการสลับลำดับ 2 ตัวอย่างข้างล่างนี้ จากตัวอย่างบรรทัดแรกแทนลำดับเซกเมนต์ของสัญญาณหลัก (original signal) และบรรทัดที่สองแทนลำดับหลังจากการสลับลำดับแล้ว

ตัวอย่างที่ 1	1	2	3	4	5	6	7	8
	1	3	2	4	5	7	6	8
ตัวอย่างที่ 2	1	2	3	4	5	6	7	8
	3	6	2	5	8	4	7	1

ถ้าเราสามารถที่ฟังผลของการสลับลำดับแต่ละอันได้เราจะพบว่า ในตัวอย่างแรกความสามารถในการเข้าใจจากรายละเอียดที่ยังเหลืออยู่ค่อนข้างสูง (high residual intengibility) โดยถ้าเราฟังสักสองหรือสามครั้งบางทีเราอาจเริ่มที่จะเข้าใจข่าวสารบ้าง ส่วนในตัวอย่างที่สองความสามารถในการเข้าใจจากรายละเอียดที่ยังเหลืออยู่ค่อนข้างต่ำ (low residual intengibility) และถ้าพยายามฟังหลายครั้งอาจจะทำให้สับสนยิ่งขึ้นไปอีก ถ้าเรามาพิจารณาให้ละเอียดกับตัวอย่างทั้งสอง เราจะพบว่า ในตัวอย่างแรกมี 4 เซกเมนต์ที่ไม่ได้ถูกเคลื่อนย้าย ส่วนที่เหลือเคลื่อนย้ายไปจากตำแหน่งเดิมเพียงหนึ่งเซกเมนต์เท่านั้น ส่วนในตัวอย่างที่สองเกือบจะทุกเซกเมนต์ที่ถูกสลับลำดับไปจากเดิมถ้าเราให้การสลับลำดับใด ๆ เป็น  $\alpha$  แล้ว  $\alpha(i)$  แทนตำแหน่งที่เซกเมนต์ใด ๆ ย้ายไปยัง และมีดัชนีเซกเมนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(displacement) ของ  $i$  เท่ากับ  $|i - \alpha(i)|$  (จากตัวอย่างที่ 2,  $\alpha(2) = 3$  และดิซเพลซเมนต์ของ 2 เท่ากับ  $|2 - 3| = 1$ ) เราสามารถหาดิซเพลซเมนต์โดยเฉลี่ยสำหรับการสลับลำดับแต่ละแบบได้เท่ากับ

$$\frac{1}{8} \sum_{i=1}^8 |i - \alpha(i)|$$

สำหรับตัวอย่างที่ 1 ค่าเฉลี่ยของดิซเพลซเมนต์เท่ากับ  $\frac{1}{2}$  ขณะที่ตัวอย่างที่ 2 เท่ากับ  $2\frac{1}{2}$  ซึ่งค่าเฉลี่ยของดิซเพลซเมนต์เรียกว่าตัวประกอบของการเลื่อน (shift factor) ของการสลับลำดับ ถ้าตัวประกอบดังกล่าวยิ่งมีค่ามากขึ้น นั่นหมายถึงจะมีการสลับลำดับที่ดีจะส่งผลทำให้ความสามารถในการเข้าใจจากรายละเอียดส่วนที่เหลือต่ำ ในการขมขื่นสิ่งสัญญาเราเอาเฉพาะการจัดลำดับที่มีตัวประกอบของการเลื่อนที่อยู่ในเกณฑ์เท่านั้น โดยมีการพิจารณา 2 วิธี วิธีแรกใช้ซีเคนซ์เจเนอเรเตอร์เป็นตัวเลือกการสลับลำดับ ในขณะที่ไม่มีการเลือกเฉพาะแต่การสลับลำดับที่ดี แต่จะใช้วิธีกัน (screen) การสลับลำดับที่ไม่ต้องการโดยพิจารณาจากการฟัง อีกวิธีโดยเลือกเอาการสลับลำดับที่มีตัวประกอบของการเลื่อนอยู่ในเกณฑ์ที่ใช้ได้เก็บ (store) ไว้ในหน่วยความจำ (ROM) แล้วใช้ซีเคนซ์เจเนอเรเตอร์เป็นตัวกำหนดในลักษณะแรนดอมเทียม (pseudo random) โดยแอดเดรสซิง (addressing) การสลับลำดับจากหน่วยความจำ

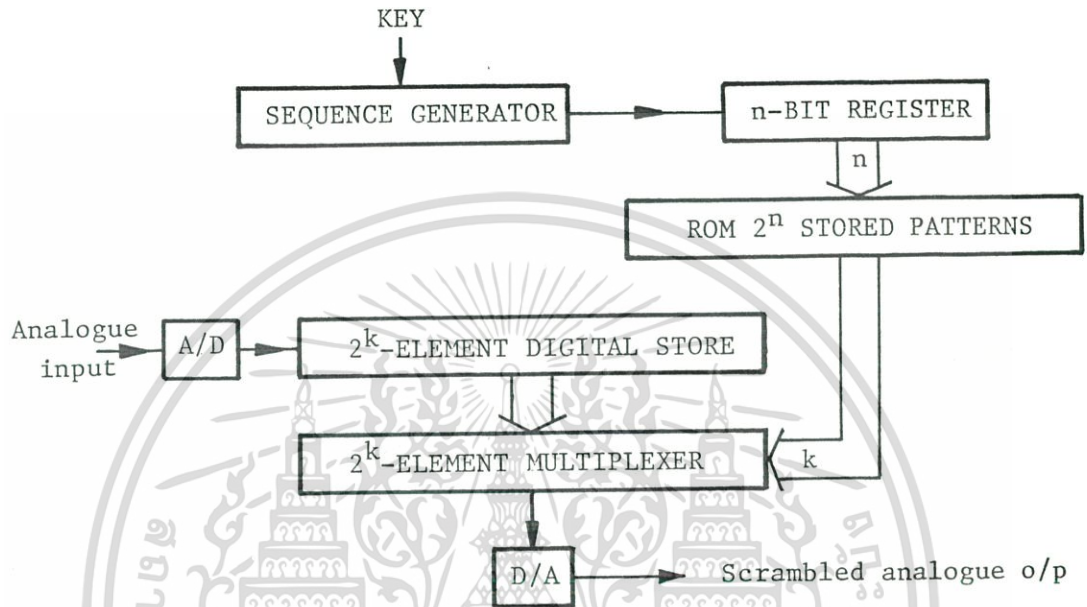
ข้อบกพร่องของวิธีแรกตรงที่มีตัวประกอบเวลา (time factor) ถ้าสมมุติว่าแฟรมหนึ่งๆ ลื่นสุดลงเราจะต้องเลือกเอาการสลับลำดับที่ดีเป็นตัวจัดแฟรมถัดไป แต่ถ้าซีเคนซ์เจเนอเรเตอร์กำหนดแล้วไม่สามารถที่จะรู้ได้ว่าการสลับลำดับถัดไปจะดีหรือไม่ในกรณีนี้ต้องทำการกัน (screen) โดยพิจารณาจากการฟัง ซึ่งในทางปฏิบัติทำได้ยาก ส่วนวิธีการที่สอง เราสามารถจัดลำดับ (sequence) และมีขั้นตอนการทำงาน (algorithm) ในการกำหนดการสลับลำดับแล้วโปรแกรมไว้ในหน่วยความจำ การจะเรียกใช้จะต้องแอดเดรสซิงหน่วยความจำเท่านั้น สำหรับการสลับลำดับเพียง 8 เซกเมนต์ ถ้าเรามีการคิดโดยพิจารณาจากตัวประกอบของการเลื่อน เราก็จะได้การสลับลำดับจำนวนหนึ่ง ซึ่งก็ต้องใช้หน่วยความจำที่พอเหมาะแต่ถ้าในกรณีที่หนึ่งแฟรมแยกย่อยมากเกินกว่า 8 เซกเมนต์แล้ว การสลับลำดับต้องมีจำนวนมากขึ้น ต้องขยายหน่วยความจำมากขึ้นไปอีก และเปลืองค่าใช้จ่ายกว่าวิธีแรก

ในรูปที่ 2.9 แสดงแผนภาพการทำงาน (block diagram) ของระบบ T.E.S ถ้าซี...

เคนซ์เจเนอเรเตอร์ที่ใช้กำหนดรูปแบบ (pattern) ของการสลับลำดับ เป็นรีจิสเตอร์ (register) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาด  $n$  - bit และหน่วยความจำต้องควบคุมด้วยโปรเซสเซอร์ (หรือ ด้วยวงจรร้อย)



รูปที่ 2.9 ตัวอย่างของระบบ T.E.S

จะเปลี่ยนอนาล็อกอินพุต เป็นดิจิตอล เพื่อที่จะให้ง่ายสำหรับการโปรเซส (process) เมื่อถูก - เปลี่ยนเป็นดิจิตอลแล้ว สัญญาณจะถูกส่งไปยังหน่วยความจำที่มีขนาดเท่ากับ  $2^k$  อีเลเมนต์ (element ในที่นี้อาจจะเป็นไบท์ ซึ่ง 1 ไบท์ ประกอบด้วย 8 บิต หรือมากกว่าขึ้นกับ A/D) ซึ่งเท่ากับจำนวนเซกเมนต์ในหนึ่งแฟรม (ดังในตัวอย่างที่กล่าวมาแล้วมีขนาด 8 เซกเมนต์,  $K$  เท่ากับ 3) และแต่ละอีเลเมนต์จะถูกสลับลำดับโดยมัลติเพลกเซอร์ (multiplexer) ที่แอดเดรซซึ่ง จากหน่วยความจำที่เป็นตัวกำหนดสลับลำดับให้ จากนั้นสัญญาณก็จะถูกเปลี่ยนกลับเป็นอนาล็อกเพื่อพร้อมที่จะทำการส่ง จากวิธีการที่กล่าวมาข้างต้นเราสามารถปรับปรุงให้ความสามารถในการเข้าใจจากรายละเอียดที่ยังเหลืออยู่เพิ่มขึ้นอีกด้วย - เทคนิค 3 วิธี

วิธีแรกง่าย ๆ โดยอินเวิร์ท (invert) บิตบางบิตในแต่ละอีเลเมนต์ได้จากการ เปลี่ยนด้วย A/D ผลของการทดสอบพบว่าทำให้ความสามารถในการ เข้าใจจากรายละเอียดที่ยังเหลืออยู่ลดลง - ไปอีก 10 เปอร์เซ็นต์

วิธีสองเปลี่ยนแปร (vary) อัตราความเร็วของสัญญาณนาฬิกา (clock rate) ของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A/D และ D/A วิธีนี้เป็นลักษณะของการมอดูเลชันด้วยความถี่ (frequency modulation) ซึ่งเท่ากับเป็นการชแक्रमบลิ้ง 2 แบบพร้อมกัน (two - dimensional scrambling)คือทั้ง เวลา และความถี่ (time and requery ) ในกรณีของการเปลี่ยนความเร็วในการคอนเวิร์ท (convert) จะมีผลต่อสัญญาณในฟริควเอนซีโดเมน (frequency domain) จากการทดสอบประสิทธิภาพในการชแक्रमบลิ้ง - เพิ่มอีก 15 เเปอร์เซ็นต์

วิธีที่สามโดยใช้เทคนิคของ Bandscrambler และ T.E.S ไปพร้อมกันในลักษณะ... ชแक्रमบลิ้งทั้งสองแบบ ถึงแม้ว่าจากการทดสอบจะได้ผลเพิ่มขึ้นอีก 20 เเปอร์เซ็นต์ แต่ก็มึข้อเสียอยู่ 2 ข้อ ข้อแรกเรื่องราคาเพราะต้องใช้อุปกรณ์มากกว่า ข้อสองระบบจะทำงานได้ดีต้องมีเสถียรภาพที่ดีทางด้านความถี่ (frequency stable) และระบบส่งผ่านสัญญาณจะต้องมีสัญญาณรบกวนน้อย (noise - free transmission path) เพื่อให้ได้คุณภาพเสียงที่ดีได้

๑) เราจะสังเกตได้ว่าการปรับปรุงแก้ไข (modification) ทุกแบบถึงแม้จะช่วยเพิ่ม - ประสิทธิภาพในการชแक्रमบลิ้ง แต่ก็ไปลดคุณภาพของเสียงเกิดผิดเพี้ยนทางด้านความถี่ เป็นผลทำให้ระบบส่งผ่านสัญญาณไม่เป็นเชิงเส้น (non - linearity)

### บทที่ 3

#### การขแครมบลิ่ง และ ดิซแครมบลิ่ง

(Scrambling and Descrambling)

#### 3.1 บทนำ

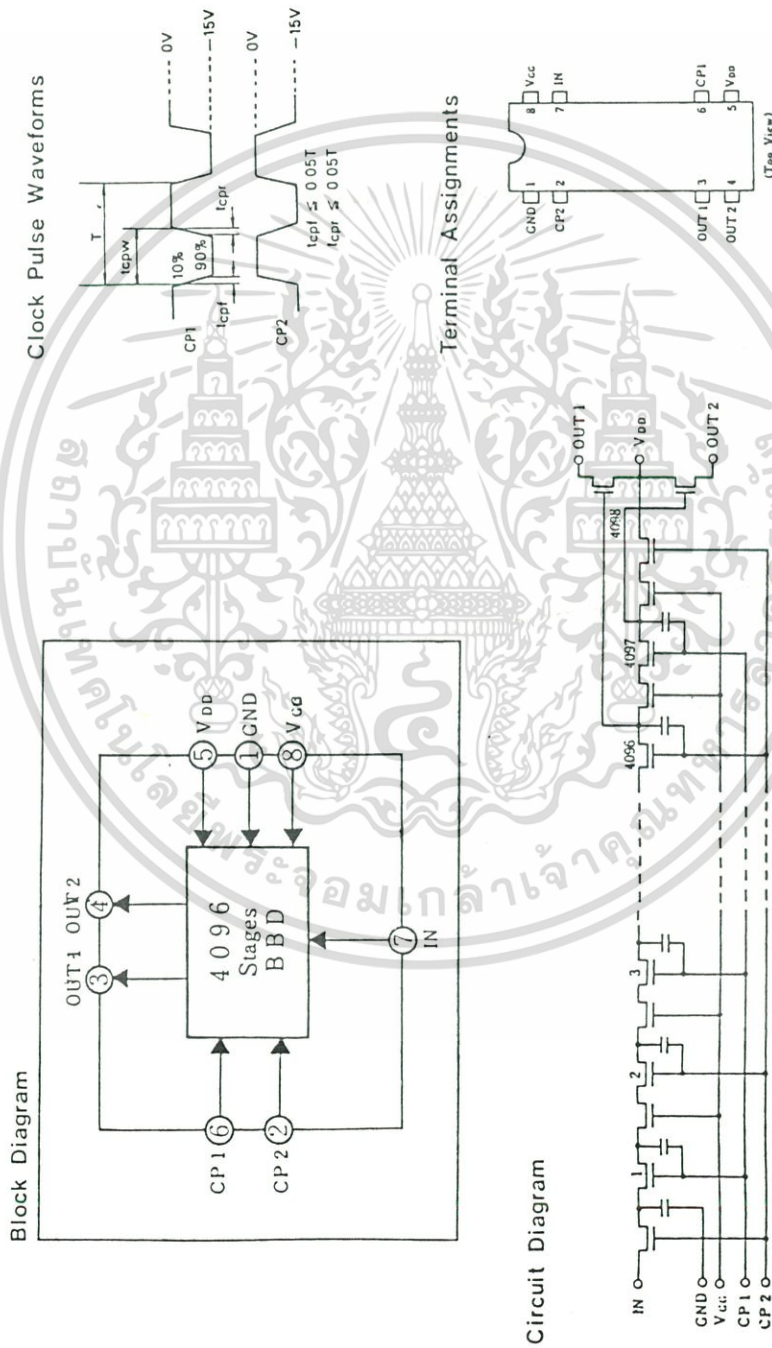
วงจรที่ใช้ในส่วนของ การเปลี่ยนแปลง เสียงพูดดังกล่าว ประกอบด้วยอุปกรณ์ที่มีชื่อว่า บัคเกทบริเกรด ซึ่งมีลักษณะการทำงานแบบท่วงสัญญาณและด้วยคุณสมบัติอันนี้จึงนำมาใช้ในการคอมเพรสชัน และ เอ็คซแพนชันสัญญาณเพื่อให้รูปแบบของสัญญาณหรือแบนวิดและเวลาที่ใช้ท่วงสัญญาณเปลี่ยนแปลง ซึ่งเรียกวิธีการนี้ว่า "การขแครมบลิ่ง" และด้วยวิธีการเดียวกันนี้ที่เวลาเดียวกันจะทำให้สัญญาณที่เปลี่ยนแปลงไปนั้นกลับมาเป็นสัญญาณเดิม ซึ่งเรียกว่า "การดิซแครมบลิ่ง" โดยการขแครมบลิ่งและดิซแครมบลิ่งทำให้ทั้งรูปแบบของสัญญาณเปลี่ยนแปลงและเกิดการท่วงสัญญาณที่แตกต่างกันซึ่งสามารถเรียกว่าการขแครมบลิ่งแบบสองมิติ (Two - dimension scrambling)

#### 3.2 อุปกรณ์ที่ใช้ในการขแครมบลิ่งและดิซแครมบลิ่ง

วงจรเข้ารหัสเสียงพูดใช้อุปกรณ์ที่มีชื่อทางการค้าว่า บัคเกทบริเกรด (Bucket Brigade Devices, BBD) วงจรภายในมีลักษณะการทำงานใช้สุ่มสัญญาณ (sampled signal circuit) โดยสัญญาณที่สุ่มได้จะถูกเก็บ (stored) ไว้ด้วยบัคเกทบริเกรดในรูปของประจุ (packet of charge) ในตัวเก็บประจุแล้วถ่ายเท (transfer) ให้กับตัวเก็บประจุข้างเคียง การทำงานดังกล่าวควบคุมด้วยสัญญาณนาฬิกา 2 เฟส ถึงแม้ว่าวิธีการเก็บสัญญาณตัวอย่างในลักษณะเป็นแถวของตัวเก็บประจุที่เรียงต่อกันไปจะไม่เป็นวิธีการที่ใหม่นัก แต่ในทางปฏิบัติแล้วก็ยังนำมาใช้จนปัจจุบัน โดยการปรับปรุงการถ่ายเทสัญญาณระหว่างตัวเก็บประจุให้รวดเร็วขึ้นด้วยเทคโนโลยีของ Bipolar MOS หรือ JFET เป็นตัวเคลื่อนย้าย (switch) ระหว่างตัวเก็บประจุบัคเกทบริเกรดที่ดีควรจะมีการทอนสัญญาณเนื่องจากการถ่ายเทแบบเชิงเส้น (low - loss noise - free linear transter) ของสัญญาณน้อยที่สุดและโดยที่ตัวเก็บประจุที่ใช้เก็บสัญญาณมีระดับศักดาเปรียบเทียบกับแบบสวิทชิง (switching potential reference level) แทนที่จะเป็นแบบศักดาเปรียบเทียบกับคงที่ (fixed potential reference level) ทำให้การทอนสัญญาณระหว่างการถ่ายเทน้อยลง [5]

เอกสารนี้เป็นเอกสารที่สงวนใ้หมาย MN 3005 เป็นบัคเกทบริเกรดที่ใช้ท่วงสัญญาณนำค่า 4096 สเตจ (stages) ที่...

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 แสดงรายละเอียดของบัคเกทบริเกด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แพบริเคท (fabricate) ด้วย P - channel silicon gate โดยใช้เทคโนโลยี MOS สามารถ -  
 หน่วงสัญญาณออดิโอ (audio) ได้ถึงสูงสุด 204.8 mS ซึ่งมีคุณลักษณะดังนี้

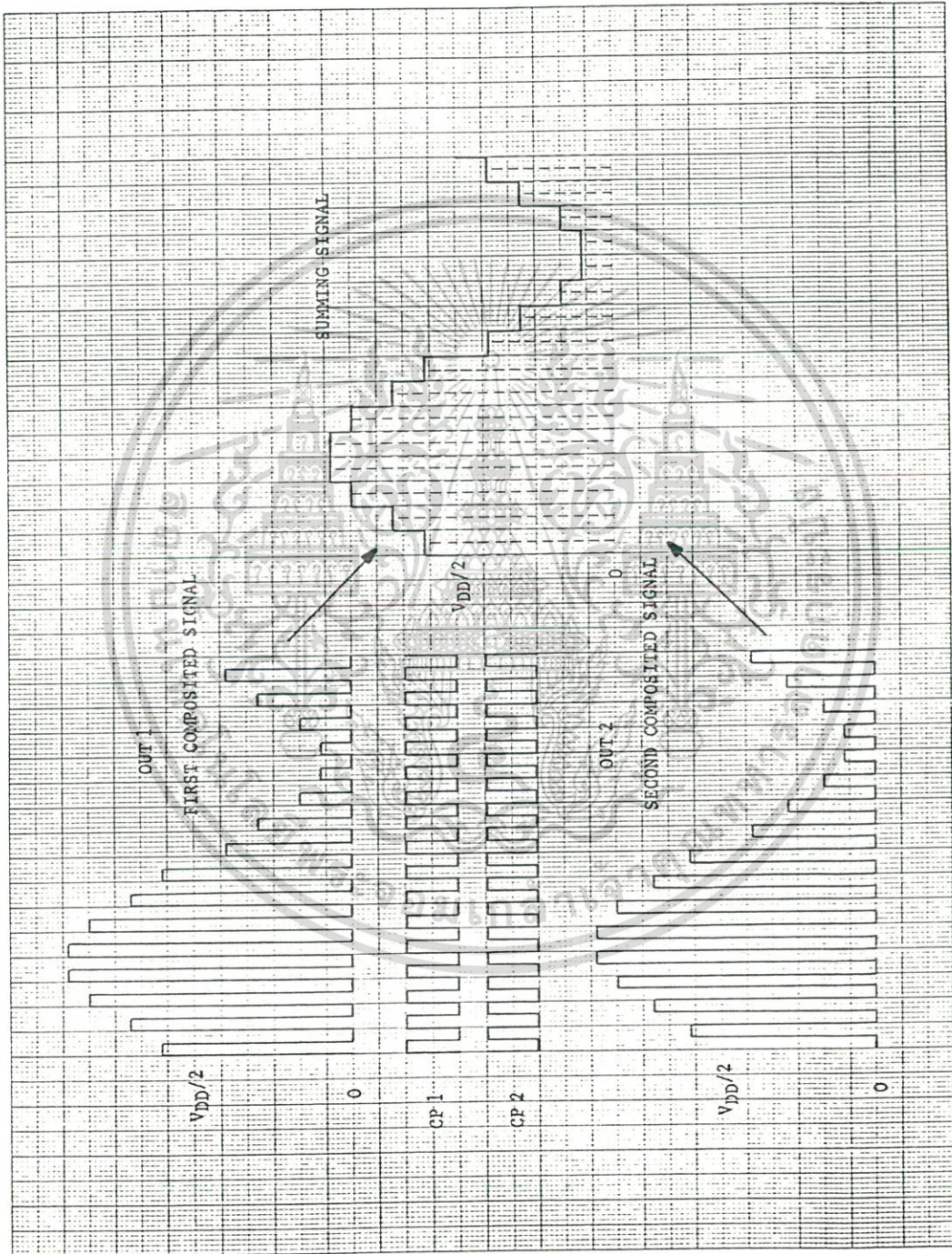
- ขอบเขตการหน่วง ( $t_D$ ) : 20.48 - 204.8 mS
- การตอบสนองต่อความถี่สัญญาณอินพุท ( $f_i$ ) : 10 KHz
- สัปดาห์ของสัญญาณอินพุท ( $V_i$ ) :  $1.2 V_{rms}$
- อัตราส่วนของสัญญาณต่อการรบกวน (S/N) : 75 dB
- สัญญาณนาฬิกาที่ใช้ควบคุมบัคเกตบริเคท ( $f_{CP}$ ) : 10 - 100 KHz
- อินเซิร์ทชันลอส (Insertion loss,  $L_i$ ) : 0 dB

### 3.3 หลักการทำงานของบัคเกตบริเคท

จากรูป 3.1  $CP_1$  และ  $CP_2$  เป็นสัญญาณนาฬิกาที่มีความถี่ ( $f_{CP}$ ) เท่ากันแต่ต่างเฟส  
 กันและมีดิวตีไซเคิล (dyty cycle) เท่ากับ 50 เปอร์เซ็นต์ใช้ควบคุมการทำงานของบัคเกตบริเคท  
 $CP_1$  และ  $CP_2$  เกิดจากการหารแหล่งกำเนิดสัญญาณภายนอกด้วย MN 3101 (MN 3101 clock generator  
 driver เป็นตัวสร้างสัญญาณนาฬิกาต่างเฟสสองตัวที่เกิดจากการหารแหล่งกำเนิดสัญญาณภายใน (internal  
 oscillator) หรือ จากแหล่งกำเนิดสัญญาณภายนอก (external oscillator) MN 3101 ออกแบบ  
 มาใช้สำหรับบัคเกตบริเคทโดยเฉพาะ) โดยตัวกำเนิดสัญญาณภายนอกนี้สร้างขึ้นด้วยการทำงานของซอฟต์แวร์  
 จากไมโครโปรเซสเซอร์ ทำให้การเปลี่ยนความถี่ของตัวกำเนิดสัญญาณภายนอกนี้มีประสิทธิภาพซึ่งจะกล่าว  
 รายละเอียดในบทต่อไป

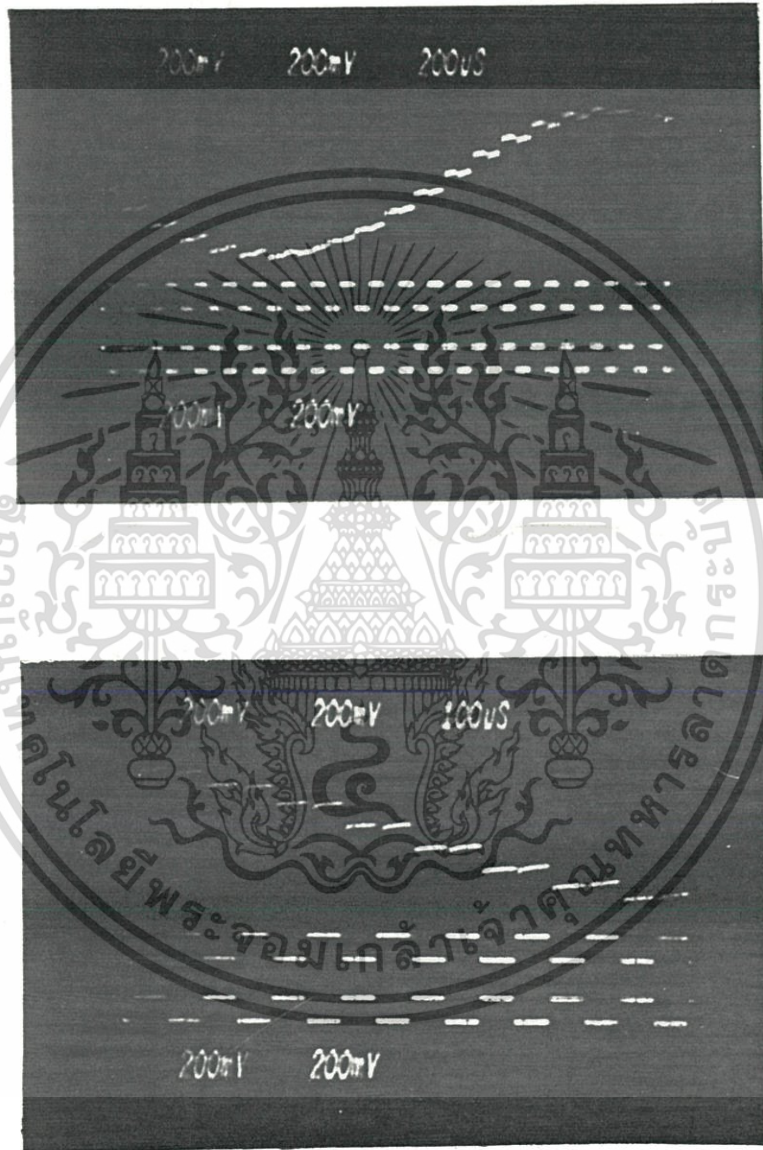
สัญญาณนาฬิกาทั้งสองตัวทำหน้าที่สวิตช์ (switch) ทำให้เททโรด-มอสทรานซิสเตอร์  
 (Tetrode MOS transistor) ทำงานอยู่ในสภาวะนำกระแสเพื่อแซมปลิง (sampling) สัญญาณอินพุท  
 จากนั้นจะถ่าย (transfer) และรับสัญญาณจากตัวเก็บประจุข้างเคียงในลักษณะต่อเนื่องตามพัลส์ของสัญญาณ  
 นาฬิกา โดยถ่ายและรับสัญญาณหนึ่งสแตจ (stage) ต่อพัลส์ ซึ่งการทำงานของมอสทรานซิสเตอร์จะสวิตช์  
 สลับกันด้วยพัลส์ของ  $CP_1$  และพัลส์ของ  $CP_2$  และสัญญาณในแต่ละสแตจจะถูกเลื่อน (shift) ออกทาง  
 $OUT_1$  ด้วยพัลส์ของ  $CP_1$  และทาง  $OUT_2$  ด้วยพัลส์ของ  $CP_2$  สัญญาณที่  $OUT_1$  และสัญญาณที่  $OUT_2$   
 เป็นตัวประกอบซึ่งกันและกัน โดยเรียกสัญญาณที่  $OUT_1$  ว่าสัญญาณตัวประกอบที่ 1 (first composited  
 signal) และเรียกสัญญาณที่  $OUT_2$  ว่าสัญญาณตัวประกอบที่ 2 (second composited signal)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงการรวมสัญญาณตัวประกอบที่ 1 กับสัญญาณตัวประกอบที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงความสัมพันธ์ระหว่าง Summing signal กับ  $CP_1$  และ  $CP_2$  ที่ได้จากการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรวมสัญญาณจากเอาพุตทั้งสองทำให้ได้สัญญาณที่มีลักษณะเป็นขั้นบันได (step stair signal) ดังแสดงในรูปที่ 3.2

จากรูป 3.3 เป็นผลที่ได้จากการทดลอง แสดงให้เห็นความสัมพันธ์ระหว่างสัญญาณที่ได้จากการรวม (summing) ของสัญญาณ  $OUT_1$  และ  $OUT_2$  กับสัญญาณนาฬิกา  $CP_1$  และ  $CP_2$

บัคเกตพริเคดสามารถโฮลด์ระดับสัญญาณที่แซมปิ้งได้ไว้ด้วยตัวเก็บประจุถึง 4096 ส.เคจ และสามารถควบคุมการถ่ายเท (transfer) ระหว่างตัวเก็บประจุด้วยพัลซ์ในการถ่ายเทแต่ละครั้งสามารถโฮลด์ระดับสัญญาณด้วยพัลซ์วิด (pulse width) จึงทำให้เกิดการเปลี่ยนแปลงคาบเวลา (period) ของสัญญาณได้และจะมีผลต่อการหน่วงสัญญาณเกิดขึ้นด้วย โดยเวลาที่หน่วง ( $t_D$ ) ไปจะเท่ากับผลคูณของจำนวนส.เคจกับพัลซ์วิด ( $t_{cpw}$ ) ความถี่สัญญาณนาฬิกา ( $f_{CP}$ ) ที่ใช้ควบคุมการทำงานของบัคเกตพริเคดซึ่งเขียนสมการได้เป็น

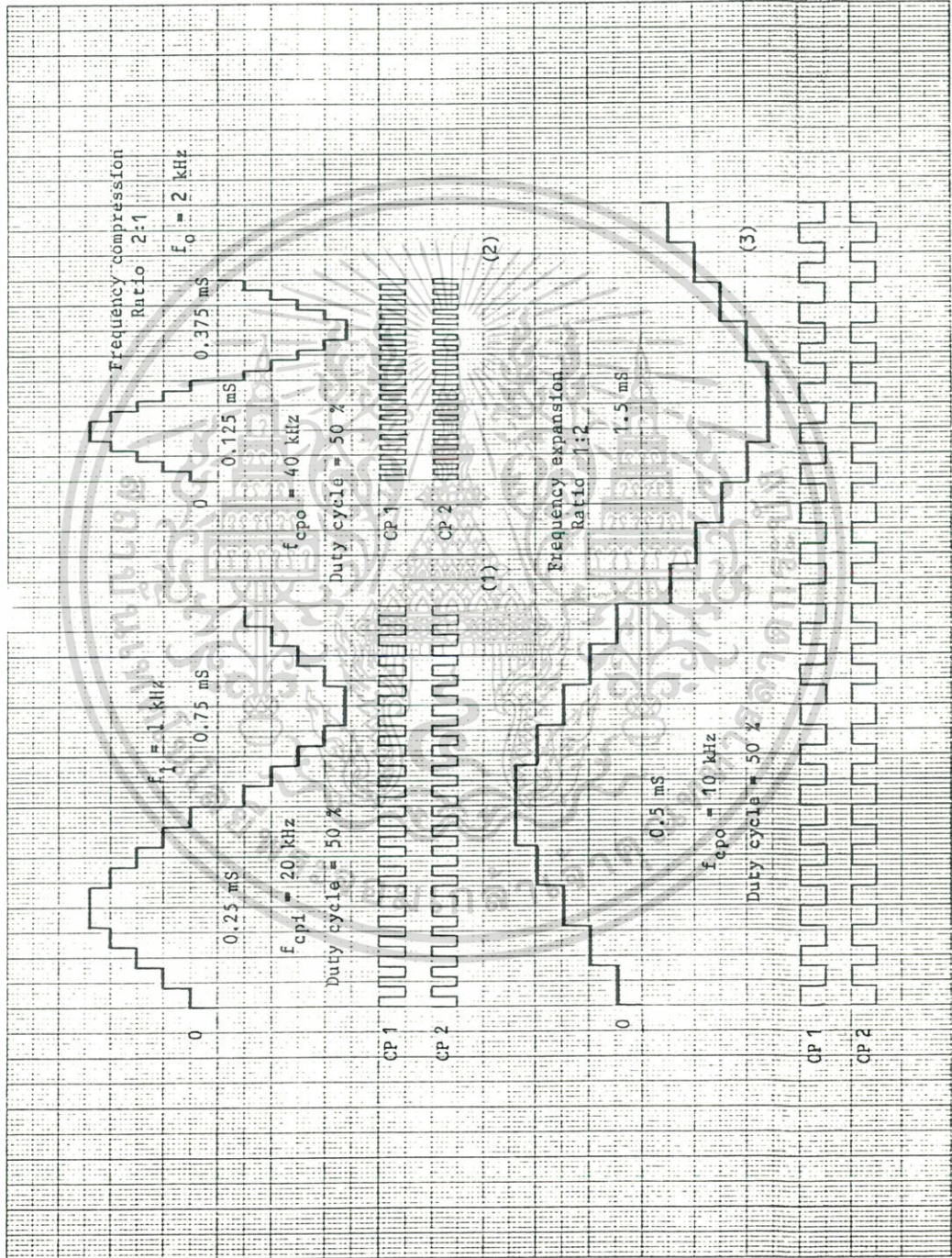
$$t_D = 4096 \times t_{cpw} \quad (t_{cpw} = 0.5T) \quad \dots (3.1)$$

ด้วยคุณสมบัติของการหน่วงสัญญาณ โดยทั่วไปมักนำมาสร้างเป็นตัวกำเนิดเสียงก้อง (Echo generator) และเครื่องมือทางด้านดนตรี ในหัวข้อถัดไปจะได้กล่าวถึงการนำเอามาประยุกต์ใช้ในการซแซมปิ้งและดิซแซมปิ้งสัญญาณเสียง

### 3.4 การซแซมปิ้งสัญญาณเสียงด้วยบัคเกตพริเคด

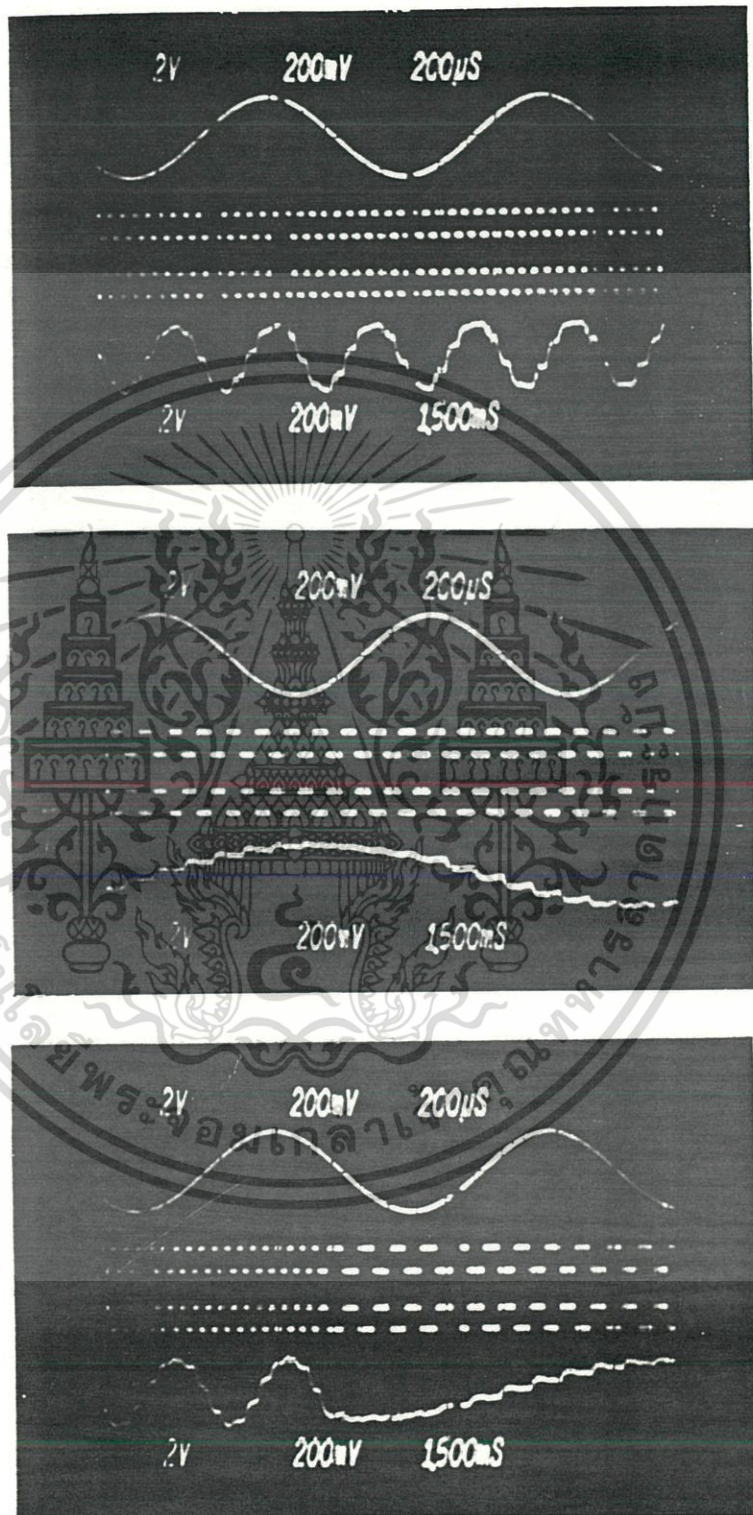
การซแซมปิ้งสัญญาณเสียงกระทำโดยการเก็บ (store) สัญญาณอินพุต ( $f_i$ ) เข้าไปบัคเกตพริเคดครั้งหนึ่งจำนวน 4096 ส.เคจ โดยเลื่อนเข้าไปทีละส.เคจต่อ 1 พัลซ์ ด้วยความถี่ของสัญญาณนาฬิกา ( $f_{CP}$ ) ที่มีความถี่เท่ากับ  $f_i$  เมื่อสัญญาณอินพุตเลื่อนเข้าไปเก็บทั้งหมด 4096 ส.เคจแล้ว ถ้าทำการเลื่อนสัญญาณที่เก็บไว้ในบัคเกตพริเคดนั้นออกด้วยความถี่ของสัญญาณนาฬิกา ( $f_{CP}$ ) ที่มีความถี่เท่าเดิมจะไม่ทำให้รูปสัญญาณ (wave form) เปลี่ยนแปลง แต่ถ้าใช้สัญญาณนาฬิกา ( $f_{CP}$ ) ที่มีความถี่มากกว่า  $f_i$  โดยให้เท่ากับ  $f_2$  จะทำให้รูปสัญญาณเปลี่ยนแปลงไปในลักษณะที่มีความถี่สูงขึ้น ซึ่งเรียกรวมการซแซมปิ้งแบบนี้ว่า ฟริควเอนซีคอมเพรสชัน (Frequency compression) และถ้าใช้สัญญาณนาฬิกา ( $f_{CP}$ ) ที่มีความถี่น้อยกว่า  $f_i$  โดยให้เท่ากับ  $f_3$  จะทำให้รูปสัญญาณเปลี่ยนแปลงไปในลักษณะที่มีความถี่ต่ำกว่าสัญญาณอินพุต เรียกรวมการซแซมปิ้งแบบนี้ว่า ฟริควเอนซีเอ็กซ์แพนชัน (Frequency expansion) ดังแสดงในรูปที่ 3.4

HEWLETT-PACKARD 9270-1023



รูปที่ 3.4 แสดงความสัมพันธ์ของสัญญาณนาฬิกา ( $f_{cp}$ ) ที่ใช้ควบคุมการคอมเพรสชันและเอ็กซ์แพนชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 การขจัดสิ่งรบกวนด้วยวิธีการคอมเพรสชันและเอ็กซ์แพนชันที่ได้จากการ

ทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์ของการเปลี่ยนแปลงระหว่างสัญญาณอินพุต ( $f_i$ ) และสัญญาณเอาพุต ( $f_o$ ) ในการคอมเพรสชันและเอ็กซ์แพนชันสามารถกำหนดได้ว่าความถี่ของสัญญาณเอาพุตจะเท่ากับผลคูณของความถี่สัญญาณอินพุตกับความถี่ของสัญญาณนาฬิกาที่ใช้ในการเลื่อนสัญญาณออกจากบัคเกทบริเกด ( $f_{cpi}$ ) หารด้วยความถี่ของสัญญาณนาฬิกาที่ใช้ในการเลื่อนสัญญาณเข้าบัคเกทบริเกด ( $f_{cpi}$ ) ซึ่งเขียนความสัมพันธ์ในรูปของสมการได้เป็น

$$f_o = f_i (f_{cpi} / f_{cpi}) \quad \dots (3.2)$$

จากรูป 3.4 (1) เป็นสัญญาณอินพุต ( $f_i$ ) ขนาด 1 KHZ ถูกเลื่อนเก็บเข้าไว้ในบัคเกทบริเกดด้วยความถี่สัญญาณนาฬิกา ( $f_{cpi}$ ) เท่ากับ 20 KHZ ส่วนในรูปที่ 3.4 (2) เป็นสัญญาณเอาพุตที่เกิดจากการเลื่อนสัญญาณออกจากบัคเกทบริเกดด้วยความถี่สัญญาณนาฬิกา ( $f_{cpi}$ ) เท่ากับ 40 KHZ ทำให้เกิดเฟริควเอนซีคอมเพรสชันด้วยอัตราส่วน 2 ต่อ 1 สัญญาณอินพุตจึงเปลี่ยนไปเป็น 2KHZ ส่วนในรูปที่ 3.4 (3) เกิดเฟริควเอนซีเอ็กซ์แพนชันด้วยอัตราส่วน 1 ต่อ 2 สัญญาณอินพุตเปลี่ยนไปเป็น 500HZ

ส่วนรูปที่ 3.5 แสดงความสัมพันธ์ระหว่างสัญญาณอินพุตกับสัญญาณเอาพุตที่ถูกขยายนาลึกด้วยวิธีการคอมเพรสชันและเอ็กซ์แพนชันที่ได้จากการทดลอง

อนึ่งการขยายนาลึกที่ใช้ในทางปฏิบัติจะทำการคอมเพรสชันสลัดกับการเอ็กซ์แพนชันตลอดเวลาอย่างต่อเนื่อง และเปลี่ยนแปลงอัตราคอมเพรสชันและเอ็กซ์แพนชันที่แตกต่างกันออกไป โดยให้อยู่ในขอบเขตจำกัดของแฟคเตอร์ของแบนด์วิธขยายออก (Bandwidth expansion factor รายละเอียดในบทที่ 4)

#### 3.4.1 ผลของการหน่วงสัญญาณจากการขยายนาลึกด้วยบัคเกทบริเกด

จากรูป 3.4 ถ้ากำหนดให้

$$f_1 = 20 \text{ KHZ}, f_2 = 40 \text{ KHZ}, f_3 = 10 \text{ KHZ}, f_i = 1 \text{ KHZ}$$

$$\text{เมื่อ } f_1 \text{ เปลี่ยนเป็น } f_2, f_o = 1 \times (40/20) = 2 \text{ KHZ} \quad \dots (3.3)$$

$$\text{เมื่อ } f_1 \text{ เปลี่ยนเป็น } f_3, f_o = 1 \times (10/20) = .5 \text{ KHZ} \quad \dots (3.4)$$

ในทำนองเดียวกัน

$$\text{ถ้า } f_2 \text{ เปลี่ยนเป็น } f_1, f_o = 1 \times (20/40) = .5 \text{ KHZ} \quad \dots (3.5)$$

$$\text{ถ้า } f_3 \text{ เปลี่ยนเป็น } f_1, f_o = 1 \times (20/10) = 2 \text{ KHZ} \quad \dots (3.6)$$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (3.3) กับ (3.6) และ (3.4) กับ (3.5) ถ้าพิจารณาถึงการเอ็คซ-  
แพนชั่นและการคอมเพรชชั่นความถี่ด้วยอัตราส่วนเดียวกันก็จริง แต่การหน่วงเวลาของสัญญาณจะแตกต่าง  
กันโดยถ้าครั้งหนึ่ง ๆ แคมป์ลิงสัญญาณอินพุตและเลื่อนสัญญาณที่แคมป์ลิงได้โฮลด์ (hold) ไว้เต็ม 4096  
สแตก ของบัคเกทเบริเกด การหน่วงเวลาที่เกิดขึ้นจากการเลื่อนสัญญาณที่โฮลด์ไว้ในแต่ละสแตกออกที่เอา  
พุทจนครบ 4096 สแตก

$$\text{เวลาหน่วง } (t_D) = \text{จำนวนสแตก} \times \text{พัลซ์วิด } (t_{cpw})$$

$$\begin{aligned} \text{จาก (3.3)} \quad t_D &= 4096 \times .0125 \text{ mS } (t_{cpw} \text{ ของ } f_2) \\ &= 51.2 \text{ mS} \end{aligned} \quad \dots(3.7)$$

$$\begin{aligned} \text{จาก (3.6)} \quad t_D &= 4096 \times .025 \text{ mS } (t_{cpw} \text{ ของ } f_1) \\ &= 102.4 \text{ mS} \end{aligned} \quad \dots(3.8)$$

$$\begin{aligned} \text{จาก (3.4)} \quad t_D &= 4096 \times .05 \text{ mS } (t_{cpw} \text{ ของ } f_3) \\ &= 204.8 \text{ mS} \end{aligned} \quad \dots(3.9)$$

$$\begin{aligned} \text{จาก (3.5)} \quad t_D &= 4096 \times .025 \text{ mS } (t_{cpw} \text{ ของ } f_1) \\ &= 102.4 \text{ mS} \end{aligned} \quad \dots(3.10)$$

เพราะฉะนั้นถึงแม้ว่า (3.3) กับ (3.6) และ (3.4) กับ (3.5) จะมีการเอ็คซแพนชั่นและ  
การคอมเพรชชั่นความถี่ด้วยอัตราส่วนเดียวกันแต่สัญญาณจะถูกหน่วงเวลาต่างกัน ดังแสดงไว้ใน (3.7) กับ  
(3.8) และ (3.9) กับ (3.10) ในทำนองเดียวกันจาก (3.8) กับ (3.10) ถึงแม้เวลาหน่วงจะเท่ากันแต่ความ  
ถี่ของสัญญาณที่เอาพุทก็ต่างกัน

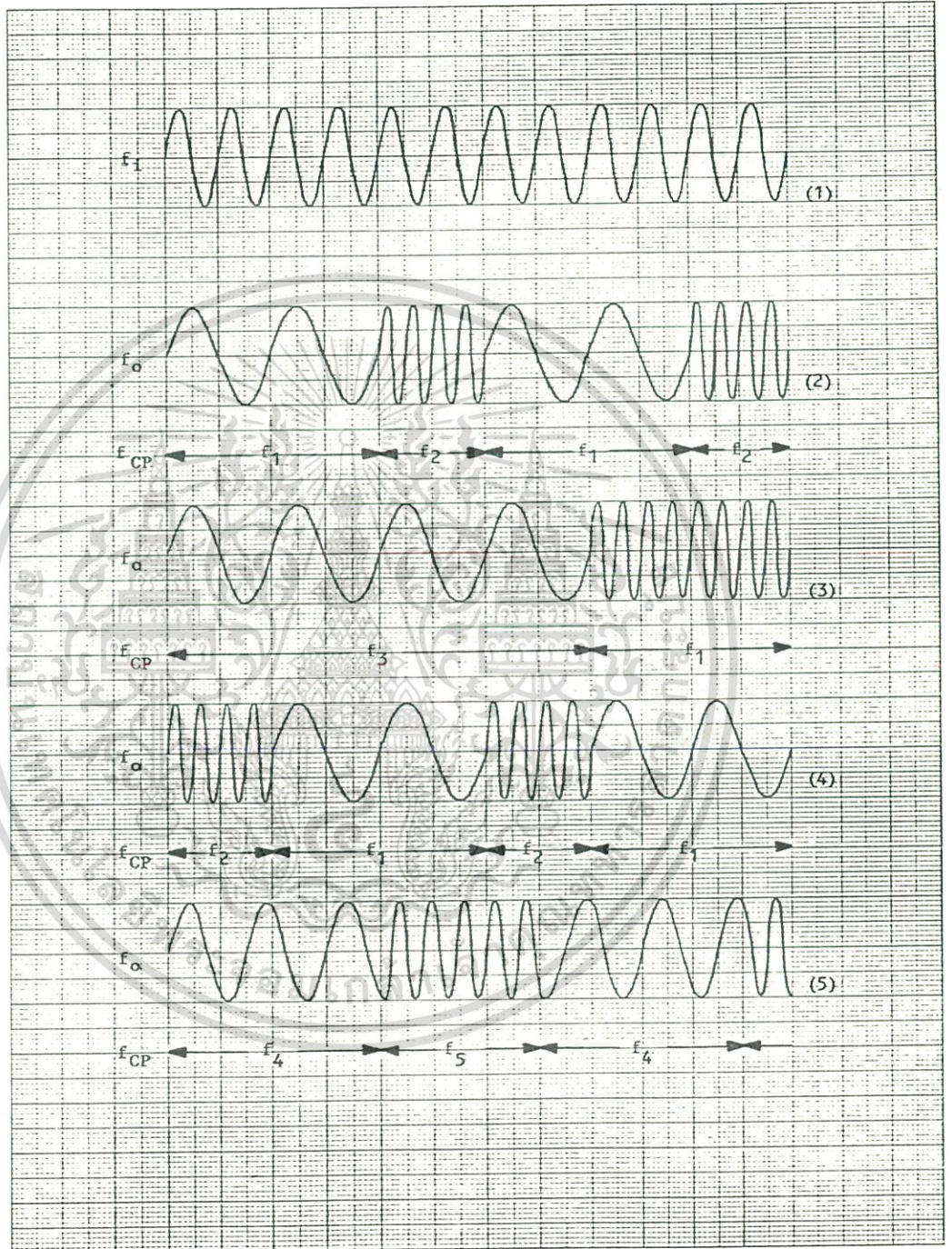
จากที่กล่าวมาข้างต้นนอกจากจะชแक्रमบลิ้งด้วยการ เอ็คซแพนชั่นและการคอมเพรชชั่น  
ความถี่แล้วยังมีการชแक्रमบลิ้งโดยการหน่วงสัญญาณด้วย ซึ่งเป็นการชแक्रमบลิ้ง แบบ 2 มิติ (two dimen-  
sion scrambling)

รูป 3.6 (1) เป็นสัญญาณอินพุทที่ใช้ทดสอบในการชแक्रमบลิ้งโดยการหน่วงสัญญาณและ  
เปลี่ยนแปลงความถี่ โดยที่ความถี่ของสัญญาณอินพุทมีค่าคงที่ที่ค่าหนึ่งเท่ากับ  $f_i$

รูป 3.6 (2) และ 3.6 (3) แสดงให้เห็นถึงการเปลี่ยนแปลงของสัญญาณอินพุทด้วย  
ความถี่ของสัญญาณนาฬิกา ( $f_{CP}$ ) ที่แตกต่างกับ ( $f_1$  กับ  $f_2$  และ  $f_1$  กับ  $f_3$ ) แต่ด้วยอัตราส่วนการเปลี่ยนแปลง  
เท่ากัน ทำให้ได้สัญญาณเอาพุท ( $f_o$ ) ที่ความถี่เปลี่ยนแปลงไป เช่นเดียวกันแต่ช่วงการเปลี่ยนแปลง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HEWLETT-PACKARD 8270-1023



รูปที่ 3.6 แสดงให้เห็นสัญญาณแอมพลิจูดที่มีการคอมเพรชชั่นและเอ็กซ์แพนชั่น โดยสัญญาณแอมพลิจูดแต่ละอันถูกหน่วงเวลาไปในลักษณะต่าง ๆ กัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของสัญญาณแตกต่างกัน และการหน่วงเวลาของสัญญาณย่อมแตกต่างกันด้วย

รูป 3.6 (2) และ 3.6 (4) ถึงแม้การเปลี่ยนแปลงของสัญญาณอินพุต ด้วยความถี่ของสัญญาณนาฬิกา ( $f_{CP}$ ) ที่เหมือนกัน ( $f_1$  กับ  $f_2$ ) แต่จุดเริ่มต้นของสัญญาณนาฬิกาแตกต่างกับการหน่วงสัญญาณก็แตกต่างกันไปด้วย

รูป 3.6 (5) แสดงให้เห็นสัญญาณเอาพุตที่มีการคอมเพรชชั่นและ เอ็คซแพนชั่นที่แตกต่างออกไป และทำให้การหน่วงสัญญาณเปลี่ยนไปด้วย ซึ่งเป็นผลจากการเปลี่ยนอัตราของสัญญาณนาฬิกาไปเป็น  $f_4$  และ  $f_5$

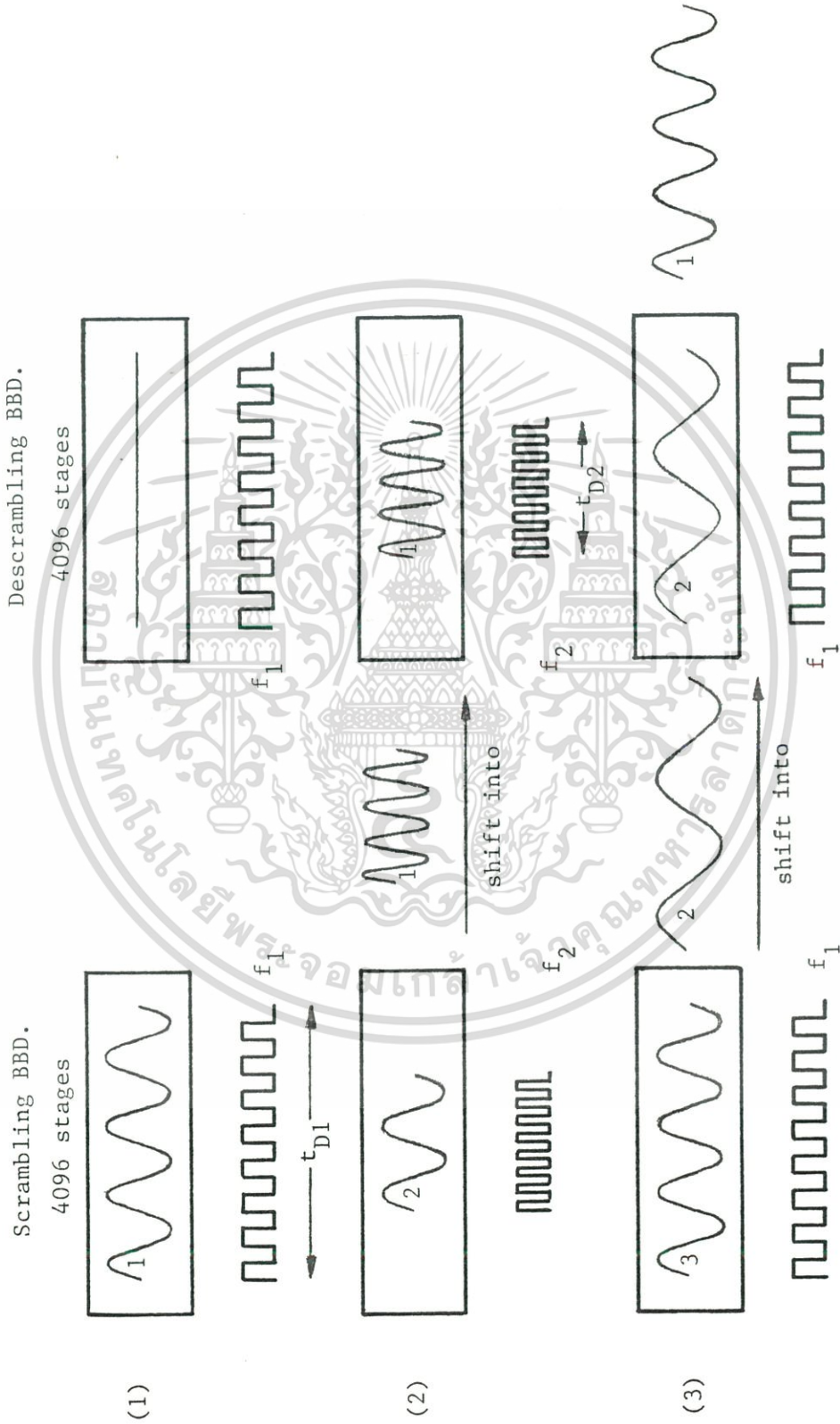
### 3.5 การดีซแครมบลิ่งสัญญาณเสียงด้วยบัคเกทบริเกด

การดีซแครมบลิ่งเพื่อให้ได้สัญญาณเสียงกลับคืนมาอย่างถูกต้องและชัดเจนทำได้โดยการซิงโครไนซ์(รายละเอียดดูในบทที่ 6) ระหว่างส่วนที่ใช้ซแครมบลิ่งและดีซแครมบลิ่ง การทำงานของการดีซแครมบลิ่งก็มีลักษณะเช่นเดียวกับการซแครมบลิ่ง โดยสัญญาณที่ถูกซแครมบลิ่งแล้วทำหน้าที่เป็นสัญญาณอินพุตให้กับส่วนของดีซแครมบลิ่ง จากนั้นสัญญาณดังกล่าวจะถูกเก็บ (store) เข้าในบัคเกทบริเกดด้วยความถี่ของสัญญาณนาฬิกา ( $f_{CP}$ ) ที่มีความถี่เดียวกับการซแครมบลิ่งจนครบ 4096 สแตร และถ้าเลื่อนสัญญาณที่เก็บไว้ในบัคเกทบริเกดนั้นออกด้วยความถี่ของสัญญาณนาฬิกาที่มีความถี่เท่ากับขณะที่เลื่อนสัญญาณอินพุต เก็บเข้าไปในบัคเกทบริเกดในส่วนซแครมบลิ่งแล้ว จะทำให้ได้สัญญาณเดิมกลับมา

อนึ่งการซแครมบลิ่งนั้นกระทำโดยการแบ่งส่วนของสัญญาณอินพุตออกเป็นเซกเมนต์ แล้วในแต่ละเซกเมนต์จะซแครมบลิ่งด้วยการคอมเพรชชั่นหรือ เอ็คซแพนชั่นสลับกันไปอย่างต่อเนื่อง เพราะฉะนั้นในการดีซแครมบลิ่งแต่ละเซกเมนต์สามารถกระทำได้โดยเปลี่ยนจากการที่เซกเมนต์ดังกล่าวถูกซแครมบลิ่งด้วยการคอมเพรชชั่นมาดีซแครมบลิ่งด้วยการ เอ็คซแพนชั่น หรือจากการถูกซแครมบลิ่งด้วยการ เอ็คซแพนชั่นมาดีซแครมบลิ่งด้วยการคอมเพรชชั่น ด้วยสัดส่วนที่ผกผัน โดยถ้าถูกคอมเพรชชั่นด้วยอัตราส่วน 1 ต่อ 2 ก็ต้อง เอ็คซแพนชั่นด้วยอัตราส่วน 2 ต่อ 1 และอัตราส่วนดังกล่าวต้องมีความถี่ของสัญญาณนาฬิกา ( $f_{CP}$ ) เท่ากัน ถ้าไม่เช่นนั้น จะทำให้การหน่วงของสัญญาณไม่ถูกต้องด้วย ทำให้การดีซแครมบลิ่งผิดพลาด

จากรูป 3.7 แสดงให้เห็นลำดับการทำงานของารซแครมบลิ่ง และการดีซแครมบลิ่ง

รูป 3.7 (1) สัญญาณอินพุตถูกเก็บ(store) ใน Scrambling BBD ด้วยความถี่ของสัญญาณนาฬิกาเท่ากับ  $f_1$  ในขณะที่ Descrambling BBD ยังไม่มีสัญญาณเข้า โดยสัญญาณอินพุตจะถูก-



รูปที่ 3.7 ลำดับการทำงานของการชแรมบลิ้ง และ ดีชแรมบลิ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูป 3.7 (2) สัญญาณที่ถูกเก็บใน Scrambling BBD ถูกเลื่อน(shift) ออกทางเอาพุทในขณะที่สัญญาณตัวใหม่ถูกเก็บเข้า Scrambling BBD ด้วยความถี่ของสัญญาณนาฬิกาเท่ากับ  $f_2$  ส่วน Descrambling BBD ก็จะได้รับสัญญาณที่ถูกเลื่อนออกจาก Scrambling BBD ด้วยความถี่เดียวกันนี้ด้วย จะเห็นว่าสัญญาณอินพุทที่ถูกเก็บไว้ด้วยความถี่  $f_1$  และปล่อยออกด้วยความถี่  $f_2$  โดย  $f_2$  มากกว่า  $f_1$  ซึ่งจะทำให้เกิดเฟริควเอนซีคอมเพรชชั่นขึ้น และสัญญาณอินพุทนั้นจะถูกหน่วงเวลาไปเท่ากับ  $t_{D2}$

รูป 3.7 (3) ในส่วนของ Scrambling BBD จะเกิดวัฏจักรเช่นเดียวกับรูป 3.7 (1) โดยเก็บสัญญาณอินพุทตัวใหม่ และเลื่อนสัญญาณที่อยู่ภายในออกด้วยความถี่  $f_1$  ซึ่งจะทำให้เกิดการเอ็คชแพนชั่นขึ้น ส่วน Descrambling BBD จะเลื่อนสัญญาณอินพุทตัวแรกออกด้วยความถี่  $f_1$  ทำให้ได้สัญญาณเดิมกลับมาและด้วยความถี่เดียวกันนี้ ก็จะได้รับสัญญาณตัวใหม่จาก Scrambling BBD เข้ามาด้วย ระบบการทำงานของการชแครมบลิ่งและดีชแครมบลิ่งจะเป็นเช่นนี้ตลอดไป

### 3.6 เวลาที่หน่วงไปในระบบทั้งหมด

จากแผนภาพการทำงานของรูปที่ 3.7 จะเห็นว่ากว่าจะได้สัญญาณเดิมกลับมาสัญญาณจะถูกหน่วงไปในการชแครมบลิ่งเท่ากับ  $t_{D1}$  และหน่วงเวลาไปในการดีชแครมบลิ่งเท่ากับ  $t_{D2}$  จากสมการ (3.1)

$$\begin{aligned} t_{D1} &= 4096 \times 0.5 T_1 & (T_1 = 1/f_1) \\ t_{D2} &= 4096 \times 0.5 T_2 & (T_2 = 1/f_2) \end{aligned}$$

เพราะฉะนั้น ถ้าถือว่าเวลาที่หน่วงไปในระบบสายส่งมีค่าน้อยมาก สัญญาณอินพุทจะถูกหน่วงเวลาไปในระบบทั้งหมดเท่ากับ  $t_{D1} + t_{D2}$  เท่ากับ  $t_{DT}$  ซึ่งเขียนเป็นสมการทั่วไปได้ดังนี้

$$t_{DT} = 4096 \times 0.5 (T_X + T_Y) \quad \dots(3.11)$$

$$\text{โดยที่ } T_X = 1/f_X \cdot T_Y = 1/f_Y \text{ ที่ } X \neq Y$$

จากสมการ (3.11) จะสังเกตว่า  $t_{DT}$  เปลี่ยนแปลงโดยขึ้นกับตัวแปร  $f_X$  และ  $f_Y$  ดังนั้นทุกครั้งที่เปลี่ยนอัตราการคอมเพรชชั่นและเอ็คชแพนชั่น นอกจากทำให้ความถี่ของสัญญาณอินพุทเปลี่ยนแปลงแล้วยังทำให้เวลาที่ใช้ในการหน่วงสัญญาณอินพุทเปลี่ยนแปลงด้วย อย่างไรก็ตามถึงแม้ว่าการหน่วงเวลาไปในระบบจะทำความรำคาญต่อการรับฟังบ้าง แต่ก็เป็นการเพิ่มประสิทธิภาพของการชแครมบลิ่ง - และดีชแครมบลิ่งอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.7 วงจรที่ใช้ในทางปฏิบัติ

วงจรที่ใช้งานแบ่งออกเป็น 3 ส่วน ด้วยกันคือ

- Scrambler
- Descrambler
- Clock driver

ในส่วนของการชแครมบลิ้งและดีชแครมบลิ้ง ใช้ MN 3005 โดยเอาพุทใช้ออปแอมค่อ เป็นบัฟเฟอร์ (buffer) โดยให้มีอัตราขยายเพียงเล็กน้อยทั้งนี้เนื่องจากเกิดการลดทอน (attenuation) ของสัญญาณ และยังช่วยทำให้อิมพีแดนซ์ที่ภาคเอาพุทลดลงด้วย ส่วน MN 3101 ใช้สำหรับขับ MN 3005 โดยเฉพาะซึ่งใช้ทรานซิสเตอร์เป็นตัว เปลี่ยนระดับสัญญาณจากส่วนควบคุมที่มีขนาดสัญญาณ  $5 - V_{p-p}$  มาเป็น  $15 V_{p-p}$  เพื่อป้อนให้กับภาคอินพุทของ MN 3101 ดังแสดงในรูปที่ 3.8

จากรูป 3.8 รวม (summing) สัญญาณระหว่าง  $OUT_1$  และ  $OUT_2$  ด้วยความต้านทาน  $10 K\Omega$  แบบปรับค่าได้ เพื่อปรับระดับของสัญญาณตัวประกอบที่  $OUT_1$  และ  $OUT_2$  ให้มีระดับเดียวกันดังในรูปที่ 3.3

### 3.8 ผลการทดลอง

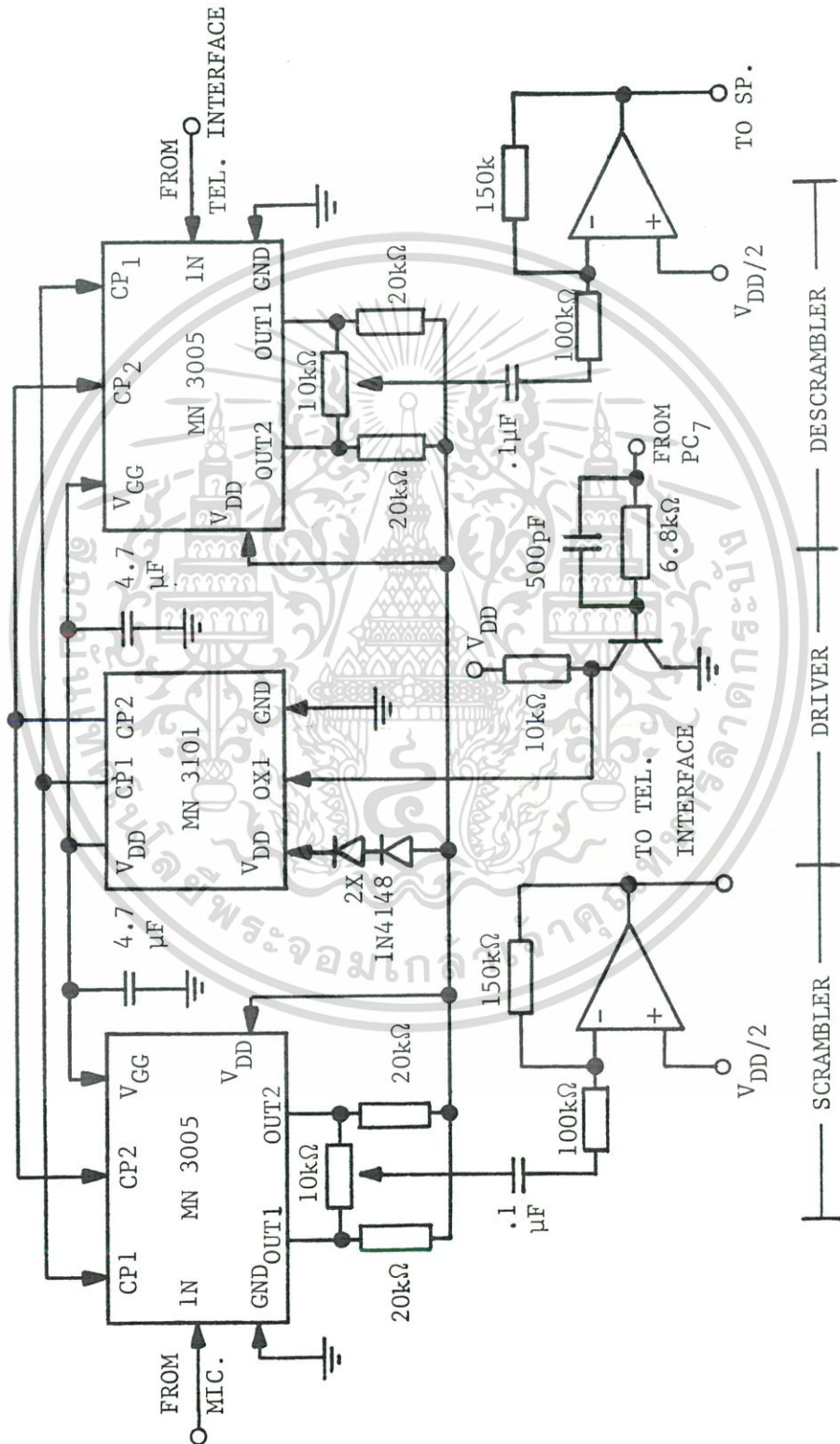
จากรูป 3.9 (1) เป็นการชแครมบลิ้งและดีชแครมบลิ้งสัญญาณทดสอบที่ความถี่หนึ่งโดย

- A - เป็นสัญญาณอินพุทที่ความถี่ 500 HZ
- B - เป็นสัญญาณที่ถูกดีชแครมบลิ้งกลับ
- C - เป็นสัญญาณที่ถูกชแครมบลิ้งด้วยการคอม เพรชชั่นสลับกับการ เอ็ชเพนชั่นความถี่ ด้วยอัตราส่วน 1 ต่อ 2 และ 2 ต่อ 1 ตามลำดับ

ส่วนรูป 3.9 (2) แสดงให้เห็นลักษณะของสัญญาณเสียงที่เปลี่ยนแปลงไปโดยการชแครมบลิ้งและ เปลี่ยนแปลงกลับด้วยการดีชแครมบลิ้ง

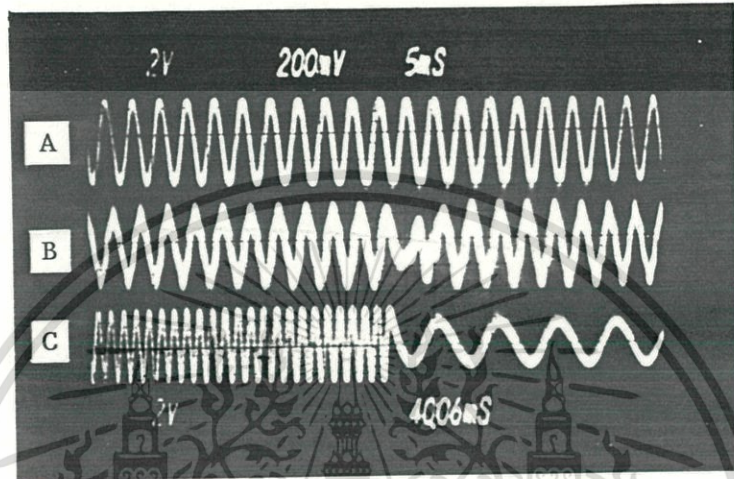
- A - เป็นสัญญาณเสียง
- B - เป็นสัญญาณที่ถูกดีชแครมบลิ้งกลับ
- C - เป็นสัญญาณที่ถูกชแครมบลิ้ง

จะเห็นว่าผลที่ได้จากการทดลอง เป็นที่น่าพอใจ

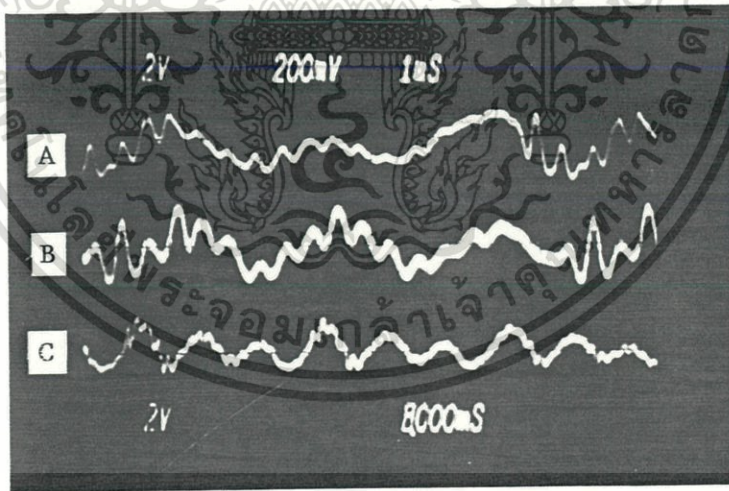


รูปที่ 3.8 วงจรที่ใช้ในการขมขืนและ ดีซครมขืน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1)



(2)

รูปที่ 3.9 การชแक्रमบลิ้งและดิชแक्रमบลิ้งสัญญาณทดสอบและสัญญาณเสียงที่ได้จากการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.9 ปัญหาที่เกิดจากการชแครมบลิ้งและดิซแครมบลิ้ง

ในระบบการทำงานของการชแครมบลิ้งและดิซแครมบลิ้งจะถูกต้องได้ต้องมีกรซิงโครไนซ์ระหว่างตัวรับและตัวส่งที่ดี แต่ทั้งนี้ก็ย่อมมีการผิดพลาดเกิดขึ้นได้ ถ้าพิจารณาการผิดพลาดที่การดิซแครมบลิ้งอาจแบ่งได้เป็น 2 แบบ คือ

- การนำ (leading) ของการดิซแครมบลิ้ง
- การตาม (lagging) ของการดิซแครมบลิ้ง

ซึ่งทั้งสองกรณีอาจเกิดขึ้นได้จากการซิงโครไนซ์ผิดพลาดระหว่างตัวรับและตัวส่งหรือจากความถี่ของตัวกำเนิดสัญญาณหลัก (X-TAL oscillator) ที่ใช้ควบคุมการทำงานของระบบทั้งสองคลาดเคลื่อน

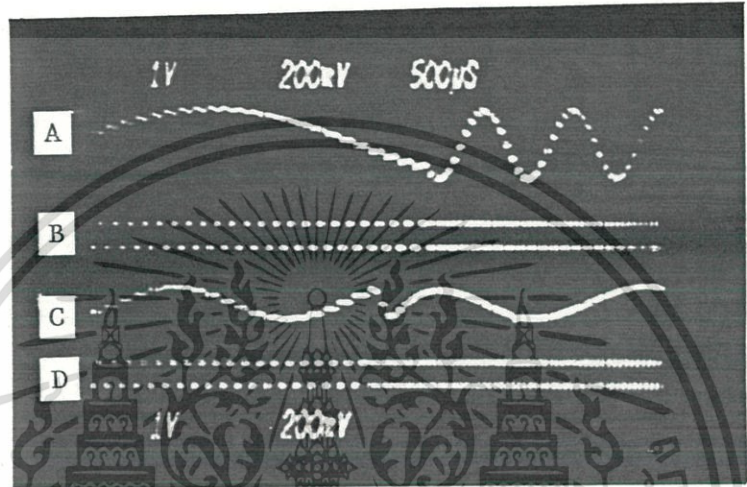
จากรูป 3.10 (1) และ 3.10 (2)

- A - เป็นสัญญาณที่ถูกชแครมบลิ้งจากตัวส่ง
- B - เป็นสัญญาณนาฬิกาที่ใช้ควบคุมการชแครมบลิ้งของตัวส่ง
- C - เป็นสัญญาณที่ถูกดิซแครมบลิ้งด้วยตัวรับ
- D - เป็นสัญญาณนาฬิกาที่ใช้ควบคุมการดิซแครมบลิ้งของตัวรับ

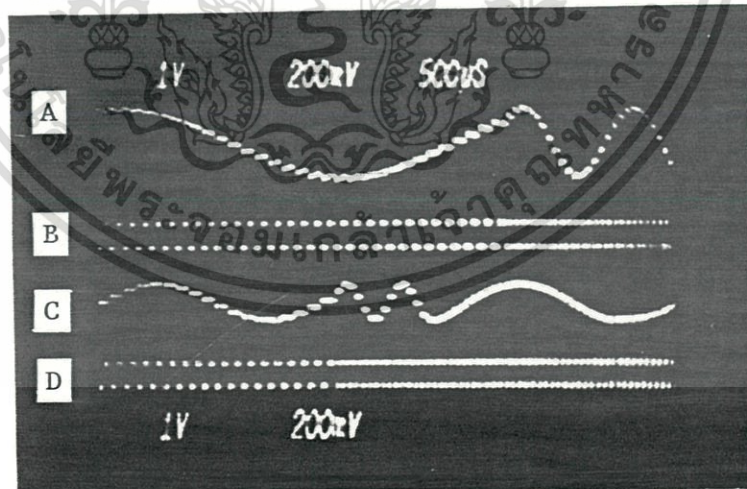
จากรูปทั้งสองแสดงให้เห็นความคลาดเคลื่อนของสัญญาณนาฬิกาที่ใช้ควบคุม ซึ่งถ้าความคลาดเคลื่อนมากขึ้นจะทำให้สัญญาณรบกวนมีมากตามด้วย

จากรูปที่ 3.11 แสดงให้เห็นความคลาดเคลื่อนเนื่องจากการนำและการตามของการชแครมบลิ้ง ซึ่งทำให้เกิดการคอมเพรชชั่นหรือเอ็กซ์แพนชั่นซ้อน (double) ในช่วงเวลาของการนำและการตาม (leading and lagging time) เป็นสองเท่าของอัตราปกติ โดยถ้าหากว่าอัตราการคอมเพรชชั่นเท่ากับ 2 ต่อ 1 และ อัตราการเอ็กซ์แพนชั่นเท่ากับ 1 ต่อ 2 แล้ว ความถี่ของสัญญาณจะเพิ่มขึ้นหรือลดลงเป็น 4 เท่าของสัญญาณเดิม ดังในรูป และยิ่งให้ช่วงเวลาของการนำและการตามของการชแครมบลิ้งมีมากขึ้นจะเป็นผลให้สัญญาณรบกวนที่เกิดจากการผิดพลาดดังกล่าวมีมากขึ้น ซึ่งช่วงเวลาของการผิดพลาดมากเกินกว่า 15 % ของขนาดเซกเมนต์แล้ว (ประมาณ 100 ไชเคิลของความถี่ของสัญญาณนาฬิกา ( $f_{CP}$ ) ที่ใช้ควบคุมการชแครมบลิ้งในเซกเมนต์นั้น) จะทำให้เกิดความรำคาญต่อการรับฟังและมีผลให้ความเข้าใจต่อแต่ละคำพูดลดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1)

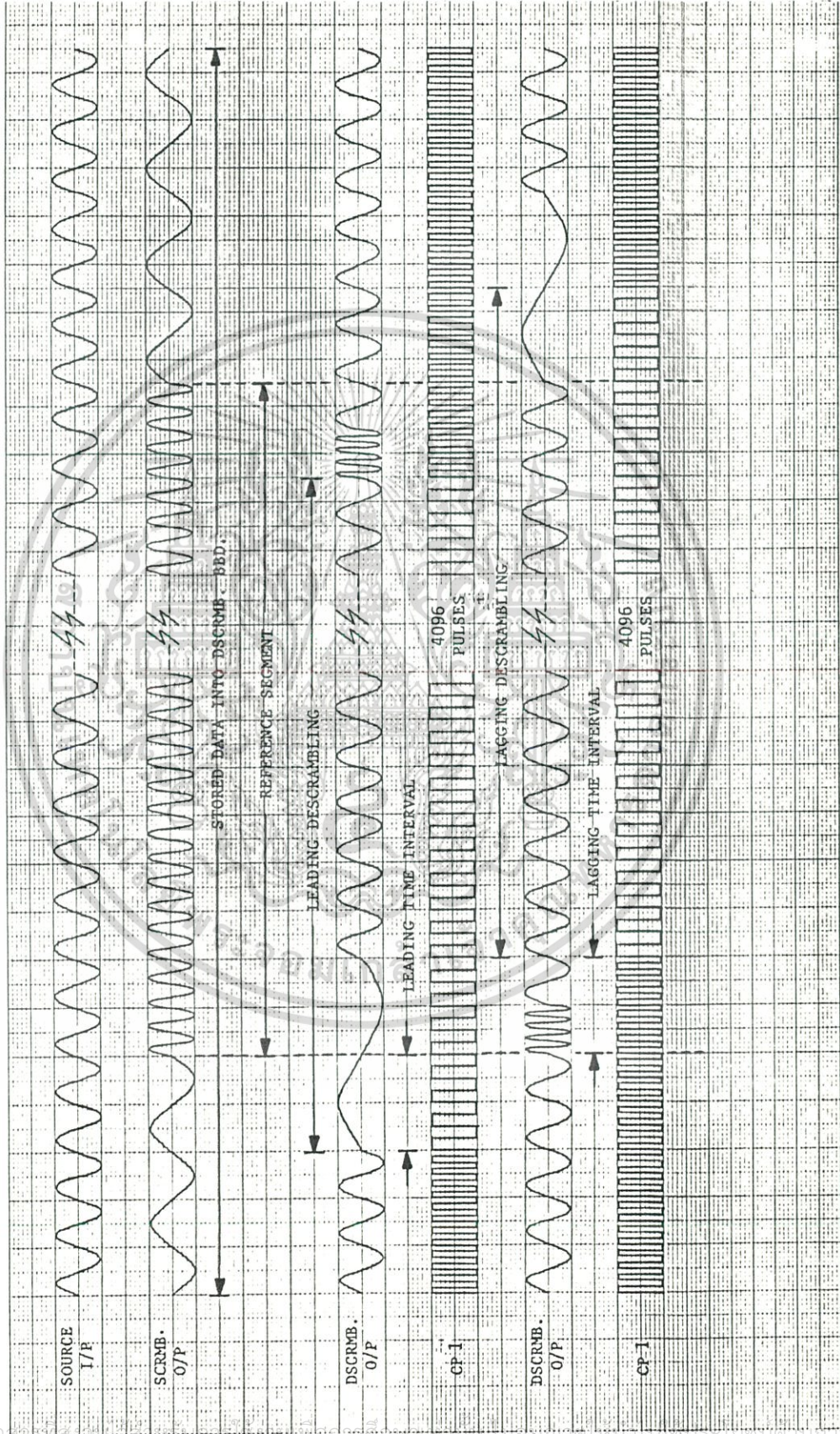


(2)

รูปที่ 3.10 ความคลาดเคลื่อนของการดิซแควมบลิ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

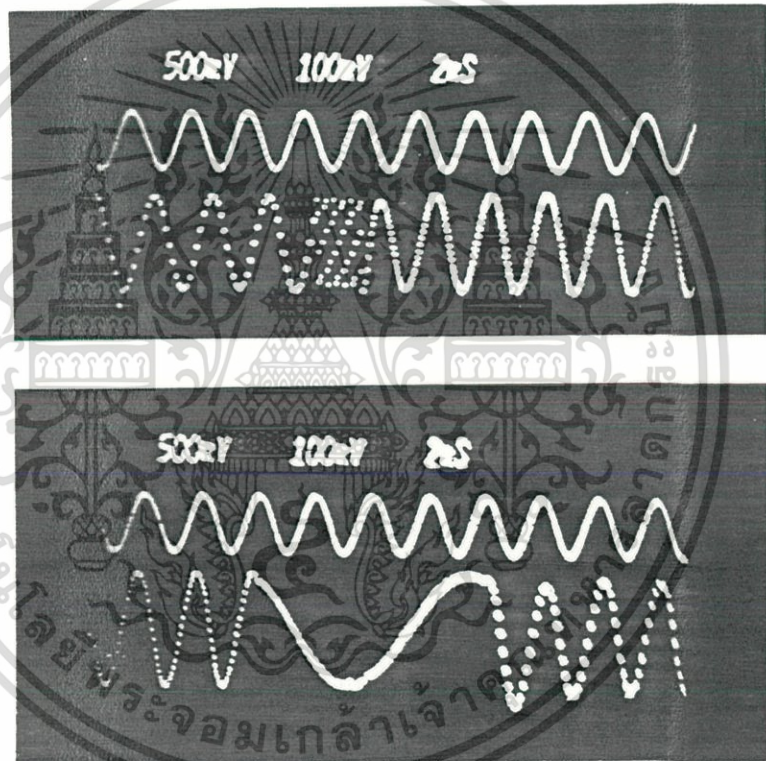
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 LEADING AND LAGGING DSCRAMBLING

เอกสารนี้เป็นเอกสารของบริษัทหรือการแจ้งให้พียงการที่ขอใช้เท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้โดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 สัญญาณรบกวนที่เกิดขึ้นเนื่องจากการดิซแควมบิลิ่งคลาดเคลื่อนที่ได้จากการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.12 แสดงให้เห็นสัญญาณรบกวนที่เกิดขึ้น เนื่องจากการดิซแครมบลิ้งผิดพลาดที่ได้จากการทดลอง

รูปที่ 3.12 (1) สัญญาณรบกวนความถี่สูงที่เกิดขึ้น เนื่องจากการดิซแครมบลิ้งคลาดเคลื่อน ซึ่งมีความถี่เป็น 4 เท่าของสัญญาณเดิม

รูปที่ 3.12 (2) สัญญาณรบกวนความถี่ต่ำที่เกิดขึ้น เนื่องจากการดิซแครมบลิ้งคลาดเคลื่อน ซึ่งมีความถี่เป็น 1/4 เท่าของสัญญาณเดิม

### 3.9.1 การแก้ไขปัญหา

การแก้ไขปัญหที่เกิดขึ้น อาจทำได้ 2 วิธี

- โดยการใช่วงจรกรองสัญญาณความถี่ต่ำผ่าน ในกรณีที่สัญญาณรบกวนต่ำกว่า 200 Hz และ ใช่วงจรกรองสัญญาณความถี่สูงผ่าน ในกรณีที่สัญญาณรบกวนสูงกว่า 3.2 KHz (ซึ่งจะกล่าวในบทถัดไป)
- โดยการลดเวลาของการนำหรือการตาม (leading or lagging time) ของการดิซแครมบลิ้งด้วยการใช้ซอฟต์แวร์ช่วย

จะสังเกตเห็นว่าวิธีแรกนั้นสามารถแก้ไขปัญหที่เกิดขึ้นได้เฉพาะสัญญาณรบกวนที่อยู่นอกแบนวิดของเสียงเท่านั้น ส่วนวิธีที่สองเป็นการแก้ไขปัญหที่ถูกต้อง แต่การลดเวลาดังกล่าวจะมีผลทำให้สะดวกต่อการตามรอย (tracking) ด้วยเครื่องมือเดียวกันนี้โดยบุคคลที่สาม

### 3.10 สรุป

การซแครมบลิ้งสัญญาณอนาล็อกด้วยวิธีการคอมเพรชชั่นและ เอ็คซแพนชั่นโดยใช้อุปกรณ์ - หนึ่งเวลาที่มีชื่อว่าบัค เกทบริ เกิดเป็นการเปลี่ยนความถี่ของสัญญาณให้สูงขึ้นด้วยฟรีควเอนซีคอมเพรชชั่น - สลับกับการเปลี่ยนความถี่ของสัญญาณอินพุทให้ต่ำลงด้วยฟรีควเอนซี เอ็คซแพนชั่น และเนื่องจากการคอมเพรชชั่น และ เอ็คซแพนชั่นนี้ด้วยอุปกรณ์หนึ่งเวลาดังกล่าวทำให้เกิดการหน่วงเวลาของสัญญาณที่แตกต่างกันด้วย โดยเรียก การซแครมบลิ้งทั้งสองลักษณะที่เกิดขึ้นพร้อมกันว่า "การซแครมบลิ้งแบบสองมิติ" (Two dimension scrambling) ส่วนการดิซแครมบลิ้งสัญญาณกลับสามารถกระทำโดยคอมเพรชชั่น ในส่วนของสัญญาณที่ถูก - ซแครมบลิ้งด้วยเอ็คซแพนชั่น และ เอ็คซแพนชั่นในส่วนของสัญญาณที่ถูกซแครมบลิ้งด้วยคอมเพรชชั่น ด้วย - ความถี่ของสัญญาณนาฬิกาที่สอดคล้องกัน ก็จะได้สัญญาณเดิมกลับมา แต่ถ้การดิซแครมบลิ้งไม่กระทำใน ส่วนของสัญญาณที่ต้องการ โดยเกิดการการนำ หรือ ตาม (leading or lagging) แล้วจะทำให้เกิดเป็นสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รบกวน ซึ่งอาจแก้ไขโดยการใช้ฟิลเตอร์ทอนสัญญาณรบกวนที่อยู่นอกแบนวิดของเสียง หรือ ใช้วิธีการปรับการนำและการตามให้ลดน้อยลงด้วยซอฟต์แวร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

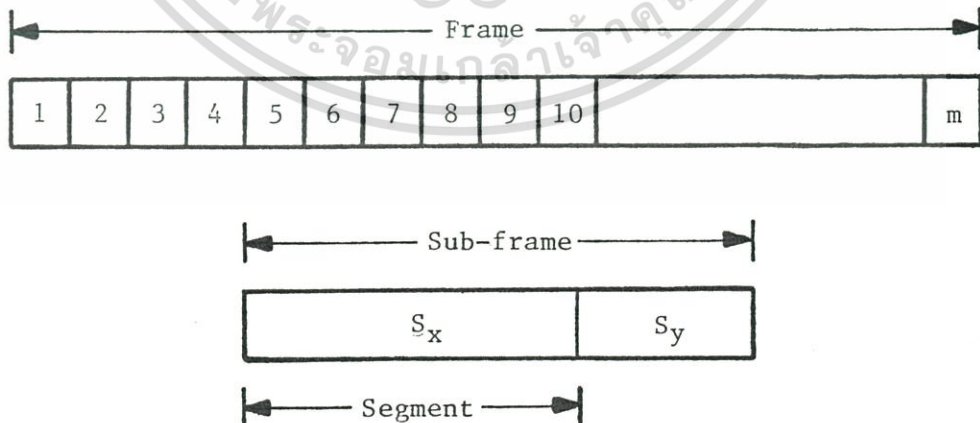
### การจัดโครงสร้าง และการกำหนดแพ็คเกจของการขั้รแบบขั้

#### 4.1 บทนำ

การคอมเพรสชัน (Compression) และเอ็กซ์แพนชัน (Expansion) เป็นวิธีการขั้รแบบล่งสัญญาณอนาล็อกอีกแบบหนึ่ง ซึ่งทำให้แบนวิด (bandwidth) ของสัญญาณเปลี่ยนแปลงและทำให้แบน (band) ถูกเลื่อน (shift) ไป จึงจำเป็นต้อง กำหนดขอบเขตของเบนที่เลื่อนไป เพื่อไม่ให้เกิขั้ทอของระบบเชื่อมโยงการส่งผ่าน (Transmission link) โดยการกำหนดอัตราการขยายออกของแบนวิดที่พอเหมาะ

#### 4.2 การจัดโครงสร้างของการขั้รแบบขั้

การขั้รด้วยวิธีการคอมเพรสชัน และ เอ็กซ์แพนชันอาศัยหลักพื้นฐานโดยแบ่งสัญญาณออกเป็นส่วน ๆ โดยแต่ละส่วนอาจมีคาบเวลา (time period) ที่เท่ากันหรืออาจไม่เท่ากันได้และเรียกแต่ละส่วนว่าเฟรม (frame) จากเฟรมจะแบ่งอีกออกเป็นเฟรมย่อย (subframe) เฟรมหนึ่ง ๆ อาจประกอบไปด้วยจำนวนของเฟรมย่อยที่แตกต่างกันโดยที่แต่ละเฟรมย่อยในเฟรมนั้น ๆ จะมีขนาดของคาบเวลาที่เท่ากัน แล้วในแต่ละเฟรมย่อยจะถูกแบ่งออกเป็น 2 เซกเมนต์ที่มีขนาดต่างกันโดยขนาดของเซกเมนต์ (segment) สามารถเปลี่ยนแปลงได้



**รูปที่ 4.1 ส่วนประกอบของเฟรม**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการชแครบลิ้งด้วยวิธีดังกล่าวจะกระทำที่เซกเมนต์โดยการคอมเพรสชันด้วยความถี่  $f_1$  ที่เซกเมนต์  $S_x$  สลับกับการเอ็กซ์เพรสชันด้วยความถี่  $f_2$  ที่เซกเมนต์  $S_y$  หรือในทางกลับกัน เนื่องจากการคอมเพรสชันสลับกับการเอ็กซ์เพรสชันหนึ่งครั้งจะกระทำต่อหนึ่งเฟรมย่อย และหลาย ๆ เฟรมย่อย ประกอบกันเป็นหนึ่งเฟรม ในการออกแบบจำเป็นต้องกำหนดขนาดของเซกเมนต์และขนาดของเฟรมที่... เหมาะสม

การกำหนดขนาดของเซกเมนต์สามารถกำหนดได้โดยนำเอาจำนวนสเปคของบิตเกทบริเกทคูณด้วยพัลซ์วิดของความถี่สัญญาณพาหะ ( $f_{cp}$ ) ที่ใช้ควบคุมบิตเกทบริเกท ซึ่งสามารถเขียนความสัมพันธ์ได้ดังนี้

$$\text{ขนาดของเซกเมนต์ } (S_x, S_y) = 4096 \text{ สเปค} \times \text{ขนาดของพัลซ์ } (t_{cpw})$$

จากคุณสมบัติของบิตเกทบริเกทถ้าขนาดของพัลซ์วิด ( $t_{cpw}$ ) มีค่าระหว่าง 5-50  $\mu S$  ทำให้ขนาดของเซกเมนต์มีช่วงระหว่าง 20.48 - 204.8 MS ในการพิจารณาขนาดของเซกเมนต์ที่เหมาะสมกระทำโดยพิจารณาคุณภาพของเสียงจากการรับฟังที่ได้จากการทดลอง จะประมาณได้ว่ามีช่วงอยู่ 40 - 200 MS ( $f_{cp}$  มีค่าระหว่าง 10 - 50 KHz) ซึ่งสามารถอธิบายได้ดังนี้คือ การคอมเพรสชันและเอ็กซ์เพรสชันสัญญาณเสียงที่มีขนาดของเซกเมนต์ที่ครอบคลุมเสียงเพียงบางส่วนของพยางค์จะทำให้การชแครบลิ้งด้วยวิธีนี้ไม่มีประสิทธิภาพ ความหมายก็คือ ถ้าเซกเมนต์หนึ่ง ๆ ซึ่งมีขนาดเล็กครอบคลุมเสียงเพียงบางส่วนของพยางค์ทำให้การชแครบลิ้งเกิดขึ้นในช่วงระยะเวลาสั้น ๆ เพียงบางส่วน จึงยังคงทำให้รูปแบบของสัญญาณในแต่ละพยางค์มีการเปลี่ยนแปลงไม่มากนัก ซึ่งสามารถพอที่จะเข้าใจได้ด้วยความคุ้นเคยต่อเสียงนั้น

ส่วนการกำหนดขนาดของเฟรมไม่มีผลต่อประสิทธิภาพของเสียงมากนัก การเปลี่ยนเฟรมด้วยการแอดเดรสซิงจากโปรแกรมจะหมายถึงการเปลี่ยนอัตราการคอมเพรสชัน และเอ็กซ์เพรสชัน เพราะฉะนั้นขนาดของเฟรมยิ่งสั้นจะทำให้มีการเปลี่ยนแปลงคอมเพรสชันและเอ็กซ์เพรสชันมีอยู่ตลอดเวลาทำให้ยากแก่การใช้ความคุ้นเคยต่อเสียงที่มีการชแครบลิ้งโดยใช้อัตราคอมเพรสชัน และเอ็กซ์เพรสชันเพียงขนาดเดียว จากการทดลองขนาดของเฟรมที่เล็กที่สุดจะประกอบไปด้วย 30 เฟรมย่อยเป็นอย่างน้อยและเฟรมขนาดใหญ่ที่สุดประกอบไปด้วย 256 เฟรมย่อย ซึ่งประมาณเวลาได้ว่าเฟรมที่เล็กที่สุดจะใช้เวลาประมาณ 15 วินาที และเฟรมที่ใหญ่ที่สุดประมาณ 120 วินาที

ถึงอย่างไรก็ตามการกำหนดขนาดของเซกเมนต์และเฟรมจะกำหนดได้มากมายก็ตาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ในการพิจารณาความเหมาะสมจากการทดลองจะดึงเอาขนาดของเชกเมนต์และขนาดของแฟรมที่เหมาะสมมาใช้เท่านั้น ซึ่งในการกำหนดขนาดของแต่ละเชกเมนต์จะถูกกำหนดด้วยข้อมูลทางตัวเลขที่เป็นฐานสิบหกขนาด 1 ไบต์ (byte) ที่จัดลำดับไว้ในหน่วยความจำ แล้วใช้คอลโทรลโปรแกรม (control program) ที่มีลักษณะการทำงานคล้าย ๆ กับ ซีควเอนซ์เจเนอเรเตอร์ (sequence generator) เป็นตัวกำหนดในลักษณะแรนดอมเทียม (pseudo random) โดยการแอดเดรสซิง (addressing) จากหน่วยความจำ

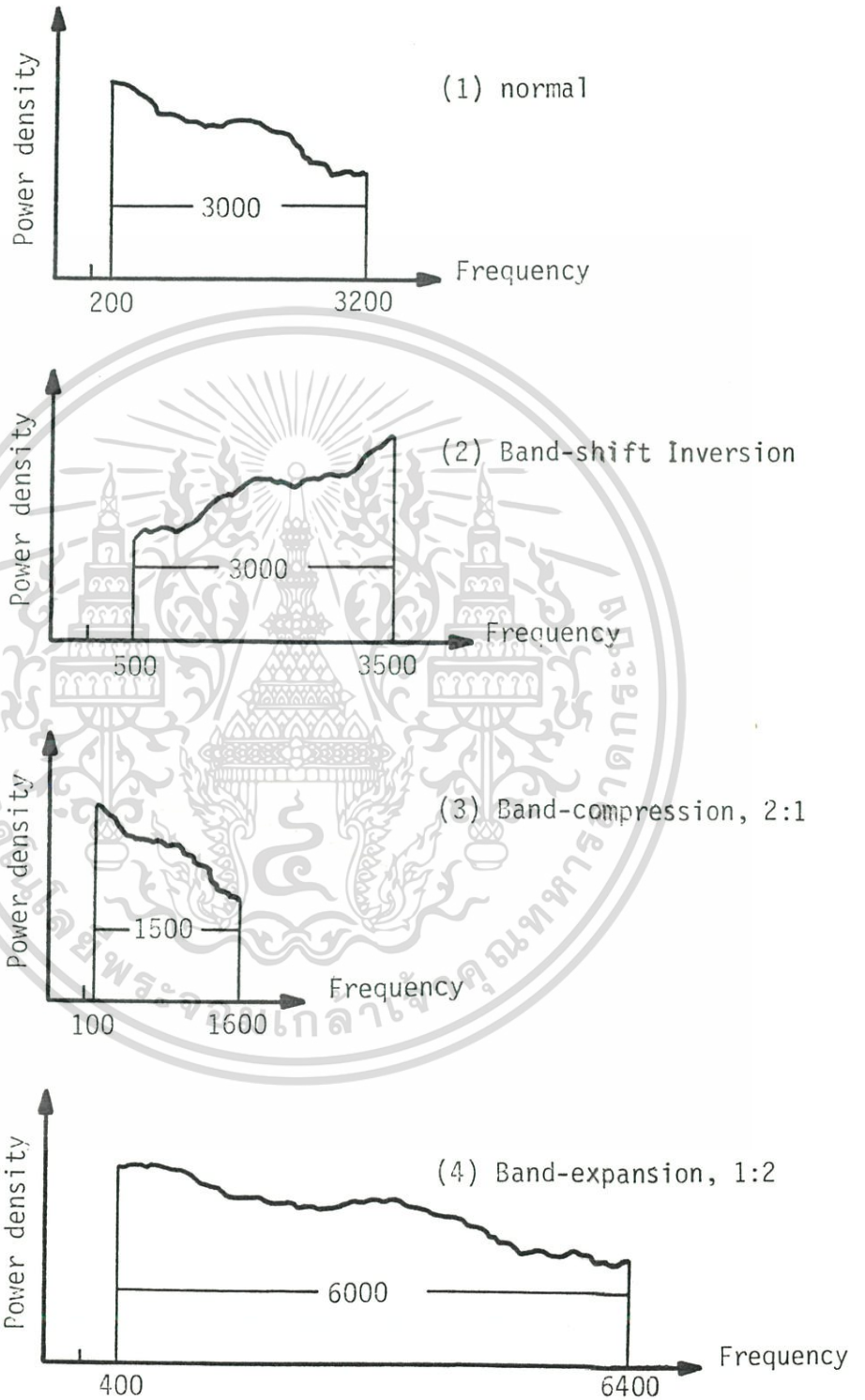
#### 4.3 ผลของแบนวิด เนื่องจากการคอมเพรสชันและเอ็กซ์แพนชัน

วิธีการของคอมเพรสชันและเอ็กซ์แพนชัน เป็นการชแครมบลิงสัญญาณในฟรีควเอนซีโดเมน (frequency domain) มีลักษณะคล้ายกับ Band - shift Inversion แต่ต่างกันตรงที่ว่า วิธีการของ Band - shift Inversion ไม่ทำให้แบนวิดของสัญญาณเปลี่ยนแปลงไปแต่สำหรับวิธีการดังกล่าวข้างต้น จะทำให้แบนวิดของสัญญาณถูกอัด เมื่อคอมเพรสชัน และขยายเมื่อเอ็กซ์แพนชัน ดังในรูปที่ 4.2

ผลของการคอมเพรสชัน ทำให้แบนวิดของสัญญาณแคบลงและเลื่อน (shift) เกินคัทออฟ (cutoff) ทางด้านความถี่ต่ำของระบบส่งผ่านสัญญาณ ส่วนการเอ็กซ์แพนชันทำให้แบนวิดของสัญญาณกว้างขึ้นและเลื่อนแบน เกินคัทออฟทางด้านความถี่สูงของระบบส่งผ่านสัญญาณ การที่แบนวิดของสัญญาณเลื่อนแบน เกินคัทออฟทั้งทางด้านความถี่ต่ำและความถี่สูงของระบบส่งผ่านสัญญาณย่อมมีผลทำให้เกิดการลดทอน (attenuation) ของสัญญาณขึ้น จากรูปที่ 4.5 ถ้าพิจารณาถึงผลเนื่องจากการเปลี่ยนแปลงของแบนวิด เนื่องจากวิธีทั้งสองจะพบว่า การคอมเพรสชัน จะทำให้แบนที่เลื่อน เกินคัทออฟทางด้านความถี่ต่ำ ( 3dB ที่ 200 Hz ) มีช่วงแบนประมาณ 100 Hz ในขณะที่การเอ็กซ์แพนชันทำให้แบนที่เลื่อน เกินคัทออฟทางด้านความถี่สูง ( 3dB ที่ 3200 Hz ) มีช่วงประมาณ 3200 Hz นั้นหมายความว่า การเอ็กซ์แพนชัน จะมีผลต่าง- การลดทอนของสัญญาณมากกว่าการคอมเพรสชันด้วยอัตราส่วนที่เท่ากัน อย่างไรก็ตามการลดทอนสัญญาณไปในระบบ เนื่องจากการชแครมบลิงด้วยวิธีดังกล่าวจะมีผลทำให้การดีชแครมบลิงสัญญาณกลับไม่สมบูรณ์เกิดการผิดเพี้ยนขึ้นในหัวข้อถัดไปจะได้กล่าวถึงวิธีการแก้ปัญหานี้

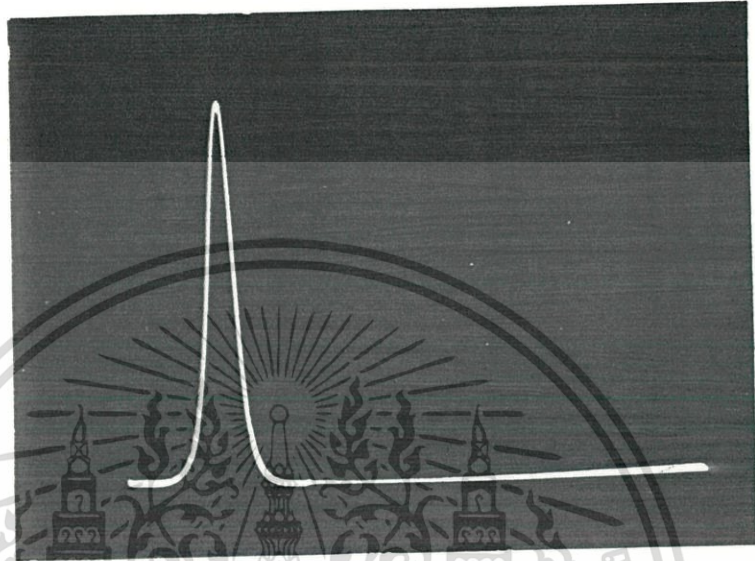
จากรูปที่ 4.3 เป็นผลที่ได้จากการทดลอง โดยในรูปที่ 4.3 (1) เป็นฟรีควเอนซีสเปคตรัมของสัญญาณอินพุต 1600 Hz และในรูปที่ 4.3 (2) เป็นฟรีควเอนซีสเปคตรัมของสัญญาณที่ความถี่ 800 Hz และ 3200 Hz ที่เกิดเนื่องจากแบนคอมเพรสชัน และ แบนเอ็กซ์แพนชันตามลำดับ โดยถ่ายภาพที่ได้จาก- สโคปเรจิสโคป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

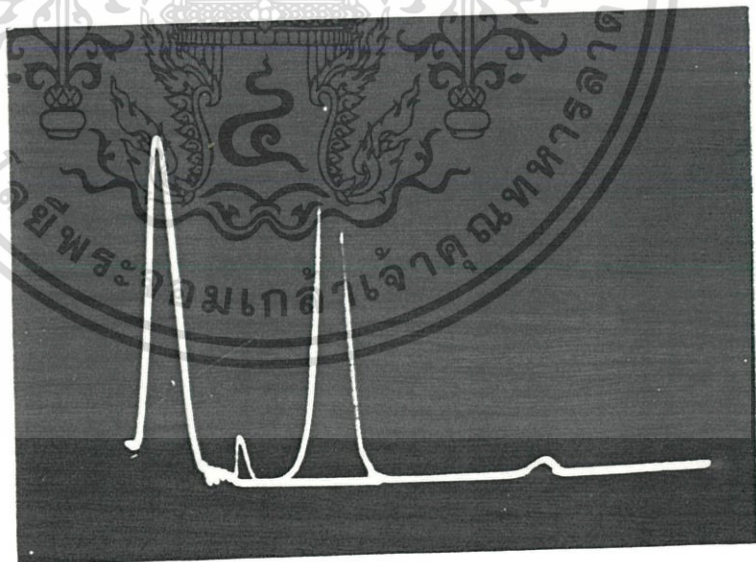


รูปที่ 4.2 ลักษณะของแบน (band) ที่เปลี่ยนแปลงไปด้วยวิธีการต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1)



(2)

รูปที่ 4.3 ลักษณะของเบนสเปคตรัมที่เปลี่ยนไปเนื่องจากเบนคอมเพรชชั่น

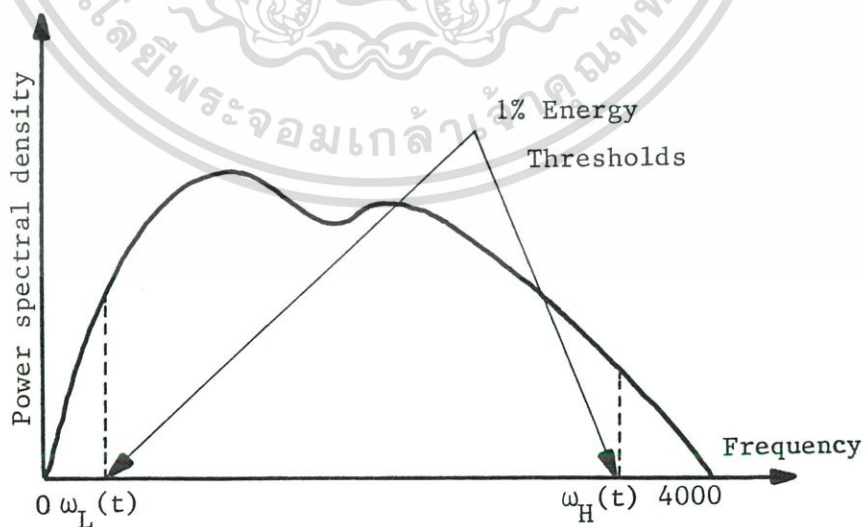
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.4 การกำหนดแฟคเตอร์การขยายออกของแบนวิด (Bandwidth expansion factor)

การวิเคราะห์ปัญหาสัญญาณที่ถูกขมบ่งด้วยวิธี เอ็คซแพนชั่นโดยที่แบนวิดของสัญญาณที่ขยายออกเกินแบนวิดของระบบ เชื่อมโยงการส่งผ่าน (Transmission link) โดยเฉพาะระบบโทรศัพท์ที่มีแบนวิดเพียง 3000 Hz หากเสียงพูดที่ถูกกรองความถี่ต่ำผ่าน (low pass filter) ที่ 3200 Hz ถูกขมบ่งด้วยอัตราส่วนของการขยาย (Expansion ratio) 1:3 แบนวิดจะเพิ่มจาก 3000Hz เป็น 9000Hz ทำให้สัญญาณส่วนที่เกิน 3200 Hz ถูกทอนสัญญาณลง เกิดการสูญเสียดังได้อธิบายไว้ข้างต้น ปัญหาดังกล่าวสามารถควบคุมโดยการจำกัดแบนของเสียงพูด (speech band) และอัตราส่วนการขยาย (Expansion ratio) ซึ่งจะได้ความสัมพันธ์ระหว่าง speech band และ expanded band เป็น bandwidth expansion factor ดังสมการ

bandwidth expansion factor = expanded bandwidth / limited speech bandwidth

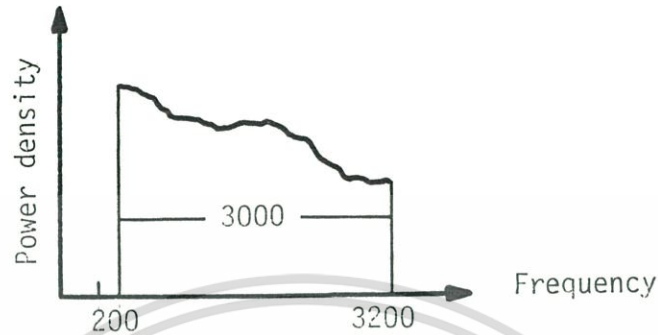
เพื่อที่จะกำหนดแบนของเสียงพูดที่เหมาะสม จะกล่าวถึง Power spectral density ของเสียงพูดโดยใช้เทคนิค short-time-averaged power spectrum (IEEE) [7] ทำให้ได้ความสัมพันธ์ดัง ในรูปที่ 4.4



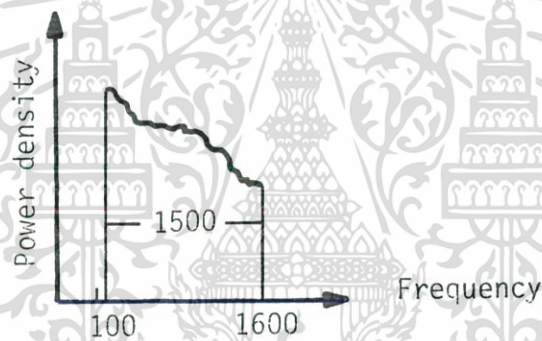
รูปที่ 4.4 การกำหนด 1 percent energy threshold

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

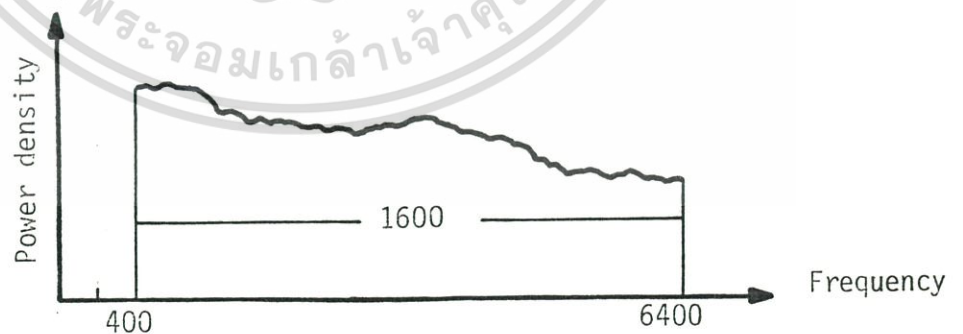
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1) speech band



(2) compressed speech band with ratio 2:1

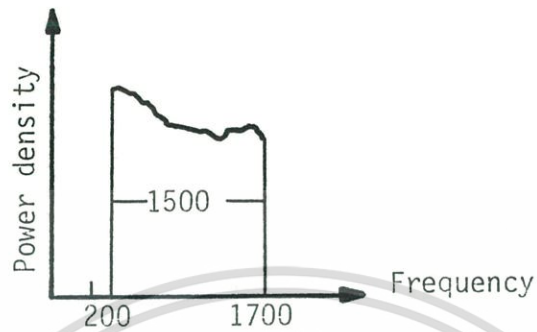


(3) expanded speech band with ratio 1:2

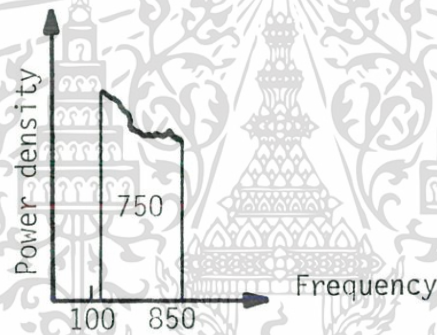
#### รูปที่ 4.5 แสดงการเปลี่ยนแปลงแบนวิดของ speech band ปรกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

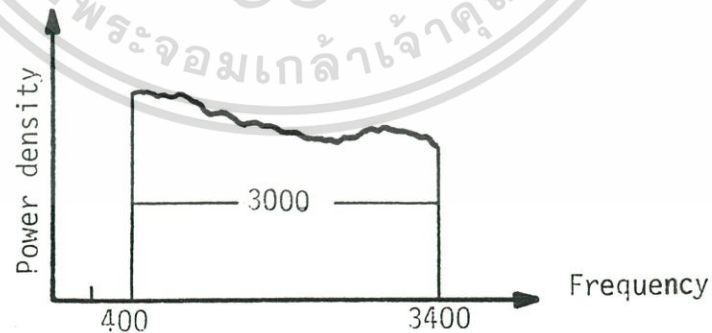
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1) limited speech band



(2) compressed limited speech band with ratio 2:1



(3) expanded limited speech band with ratio 1:2

#### รูปที่ 4.6 แสดงการเปลี่ยนแปลงแบนวิดของ speech band ที่ถูกจำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 4.4 แสดงถึง Power spectral density และ low and high frequency threshold  $\omega_L(t)$  และ  $\omega_H(t)$  ซึ่งกำหนด 1 percent energy threshold ที่จุด low และ high frequency จากคุณลักษณะดังกล่าวพบว่าช่วงที่สามารถให้รายละเอียดและความชัดเจนของเสียงพูดมีแบนวิดท์เพียง 1500 - 2000 Hz ( $\omega_H - \omega_L$ ) ส่วนที่เกินจากนี้เป็นเพียงส่วนที่ทำให้เสียงมีคุณภาพดีขึ้น เพราะฉะนั้นการกำหนดแบนของเสียงพูด โดยประมาณได้เท่ากับ 1500 Hz (200 - 1700 Hz) ก็เป็นการเพียงพอ ส่วนแบนที่ถูกขยายออกไป ที่สามารถเป็นไปได้จะต้องน้อยกว่าหรือเท่ากับ คัทออฟ (cutoff) ของระบบเชื่อมโยงการส่งผ่านประมาณ 3000 Hz (200 - 3200 Hz) ทำให้ได้ bandwidth expansion factor  $\leq 2$

ในรูปที่ 4.5 แสดงการเปลี่ยนแปลงแบนวิดท์เนื่องจากการคอมเพรสชัน และ เอ็กซ์แพนชัน แบนของเสียงพูด (ประมาณ 200 - 3200 Hz) เปรียบเทียบกับ รูปที่ 4.6 หลังจากที่ถูกจำกัดแบนของเสียงพูด (200 - 1700 Hz)

อนึ่งถ้าพิจารณาจากรูปที่ 4.4 ถ้ายอมให้แบนส่วนที่เกินคัทออฟทางด้านความถี่สูงถูกลดทอนสัญญาณไปในระบบส่งผ่านสัญญาณก็น่าที่จะมีผลเช่นเดียวกับในรูป 4.6 แต่อย่างไรก็ดีการจำกัดแบนของเสียงพูดนั้นจะทำให้มีผลต่อการใช้บัคเกตบริเกด (Bucket Brigade Devices) ในการชแครมบลิ้งซึ่งจะได้กล่าวในบทถัดไป

#### 4.5 สรุป

การกำหนดแฟคเตอร์การขยายออกของแบน หรือ การกำหนดอัตราคอมเพรสชันและเอ็กซ์แพนชันจะ ไปลดขีดความสามารถของการชแครมบลิ้งก็ตามแต่การกำหนดดังกล่าวจะเป็นการช่วยให้คุณภาพของเสียงดีขึ้นและถ้าหากระบบเชื่อมโยงการส่งผ่านมีจุดคัทออฟที่สูงขึ้นก็คงจะทำให้ขีดความสามารถของการชแครมบลิ้งด้วยวิธีนี้ เพิ่มขึ้น เช่นกัน

## บทที่ 5

### การกรองสัญญาณ

#### 5.1 บทนำ

วงจรกรองสัญญาณเป็นส่วนหนึ่งของ เครื่อง เข้ารหัส เสียงพูด ซึ่งนับได้ว่าเป็นมีความสำคัญในการขจัดปัญหาสิ่งรบกวนที่สอดแทรกมากับสัญญาณหรือสัญญาณรบกวนที่เกิดขึ้นจากตัวอุปกรณ์เอง การออกแบบวงจรกรองสัญญาณจะต้องคำนึงถึงขีดความสามารถในการทอนสัญญาณส่วนที่ไม่ต้องการให้มีผลต่อการรับฟังของเครื่อง เข้ารหัส เสียงพูดชนิดนี้น้อยที่สุด

#### 5.2 การออกแบบวงจรกรองสัญญาณ

การนำวงจรกรองสัญญาณมาใช้ในเครื่องดังกล่าวมีจุดที่นำมาใช้สำคัญ ๆ อยู่สองแห่ง คือ

1. การนำมาใช้กับภาคอินพุทของบัค เกททรี เกด โดยสัญญาณจะแชนเปลิ่งด้วยการแชน เปิล และโฮลด์ (sample and hold) ไว้ด้วยตัว เก็บประจุและถ่ายให้กับตัว เก็บประจุข้าง เคียง ในบัค เกททรี เกดด้วยอัตราความเร็วของสัญญาณนาฬิกาที่มีค่าระหว่าง 10KHZ - 50 KHZ เพื่อเพิ่มประสิทธิภาพ โดยทำให้อัตราความผิดพลาดเนื่องจากการแชนเปลิ่งลดลง

อนึ่งการกรองสัญญาณดังกล่าวแล้วข้างต้นมีผลต่อการที่สัญญาณที่ถูกแชนเปลิ่งด้วยแมนวิต-เอ็คชแพนชั่น แล้วทำให้แบนของสัญญาณถูกขยาย เกินแบนวิดของระบบสายส่งผ่านสัญญาณทาง ไทโรศัพท์ด้วย (จากบทที่4)

2. การกรองสัญญาณในภาค เอาพุทของบัค เกททรี เกดหลังจากที่มีการดีชแชนเปลิ่งสัญญาณ เพื่อให้ได้สัญญาณเดิมที่ถูกต้องและชัดเจน แต่ เนื่องจากการดีชแชนเปลิ่งมีการคลาดเคลื่อนดังกล่าวจึงทำให้เกิดสัญญาณที่รบกวนการรับฟังอันได้แก่

- สัญญาณรบกวนความถี่ต่ำที่มีความถี่ไม่เกิน  $1/4$  เท่าของสัญญาณเดิม ซึ่ง เกิดจากการ - เอ็คชแพนชั่นช้อน ในช่วง เวลาที่ดีชแชนเปลิ่งคลาด เคลื่อน
- สัญญาณขนาดความถี่สูงที่มีความถี่ไม่เกิน 4 เท่าของสัญญาณเดิม ซึ่ง เกิดจากการคอม - เพรชชั่นช้อน ในช่วง เวลาที่ดีชแชนเปลิ่งคลาด เคลื่อน

ซึ่งไม่ว่าจะเป็นการดีชแชนเปลิ่งคลาดเคลื่อนแบบนำหรือตาม (leading or lagging)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

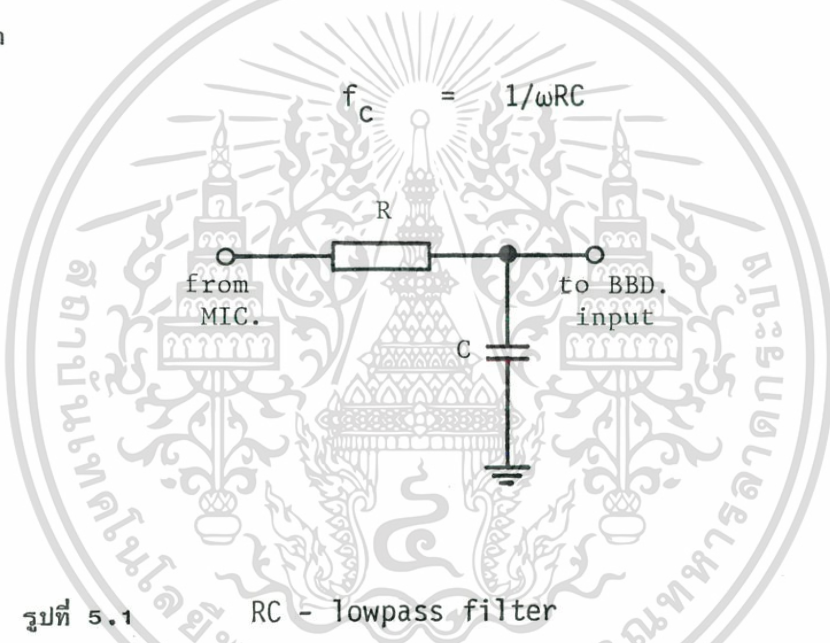
ก็จะทำให้เกิดสัญญาณรบกวนทั้งสองตัวเสมอ การออกวงจรกรองสัญญาณกระทำได้เฉพาะสัญญาณรบกวนที่อยู่นอกแบนวิดของเสียงเท่านั้น (200 - 3200 Hz )

### 5.2.1 การออกแบบวงจรกรองสัญญาณสำหรับภาคอินพุทของบัคเกทรีเกดที่ใช้ซีแครมบลิ่ง

ในส่วนนี้ประกอบด้วยวงจรกรองสัญญาณความถี่ต่ำผ่านที่ไม่ต้องการอัตราการลดทอนของสัญญาณมากนัก จึงใช้วงจรกรองสัญญาณความถี่ต่ำผ่านแบบ RC-เน็ตเวิร์คอันดับหนึ่ง (first-order RC network) ดังรูป โดยความถี่คัทออฟ (cutoff - frequency) สำหรับวงจรกรองสัญญาณแบบนี้กำหนดได้จาก

$$f_c = 1/\omega RC$$

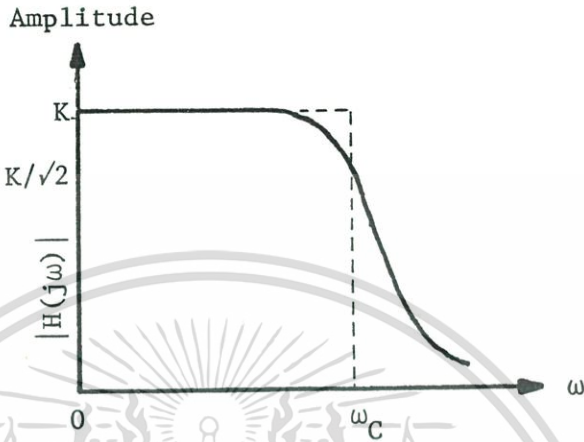
... (5.1)



### 5.2.2 การออกแบบวงจรกรองสัญญาณในภาคเอาพุทของบัคเกทรีเกดที่ใช้ดีซีแครมบลิ่ง

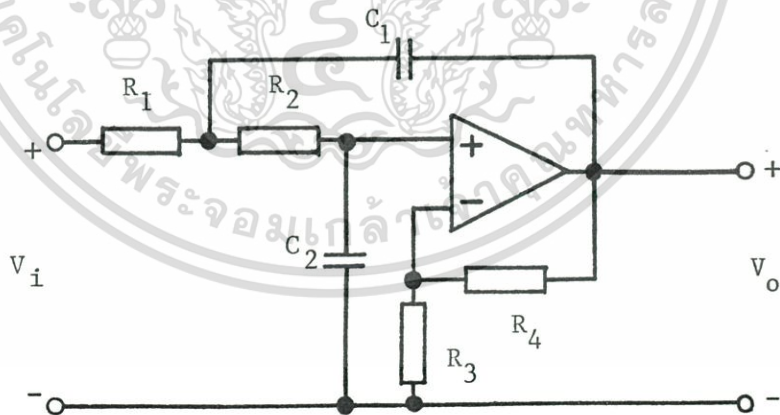
ในส่วนนี้ประกอบด้วยวงจรกรองสัญญาณความถี่ต่ำผ่านที่ความถี่คัทออฟเท่ากับ 3200 Hz และวงจรกรองสัญญาณความถี่สูงผ่านที่ความถี่คัทออฟเท่ากับ 200 Hz ความจริงแล้วในส่วนนี้ควรจะใช้วงจรกรองสัญญาณแบบย่านความถี่ผ่าน แต่ทั้งนี้เนื่องจากต้องการให้อัตราการลดทอนของสัญญาณสูง จึงแยกเป็นสองส่วนดังกล่าว โดยใช้วงจรกรองสัญญาณแบบแอคทีฟอันดับสองที่ใช้โอปแอม และจะกล่าวรายละเอียดต่อไป

5.2.2 (1) การออกแบบวงจรกรองชนิดความถี่ต่ำผ่าน



รูปที่ 5.2 การตอบสนองของวงจรกรองชนิดความถี่ต่ำผ่าน

การเลือกออกแบบวงจรกรองชนิดความถี่ต่ำผ่านที่ใช้งานเราใช้แบบแอคทีฟเฟลเตอร์ที่ใช้ -  
 อปแอม ซึ่งง่ายต่อการออกแบบมาก ตามรูปเป็นวงจรกรองชนิดความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ทอันดับที่ 2  
 ซึ่งมีคุณสมบัติตามที่ต้องการ โดยมีขนาดของสัญญาณออกราบเรียบ



รูปที่ 5.3 วงจร Second order low pass Butterworth filter

ลักษณะของทรานส์เฟอ์ฟังก์ชันของวงจรกรองชนิดความถี่ต่ำผ่านที่มีอันดับ 2 จะอยู่ในลักษณะ

$$V_o(s) / V_i(s) = K / (s^2 + as + b) \quad \dots(5.2)$$

โดยที่ K = ค่าคงที่

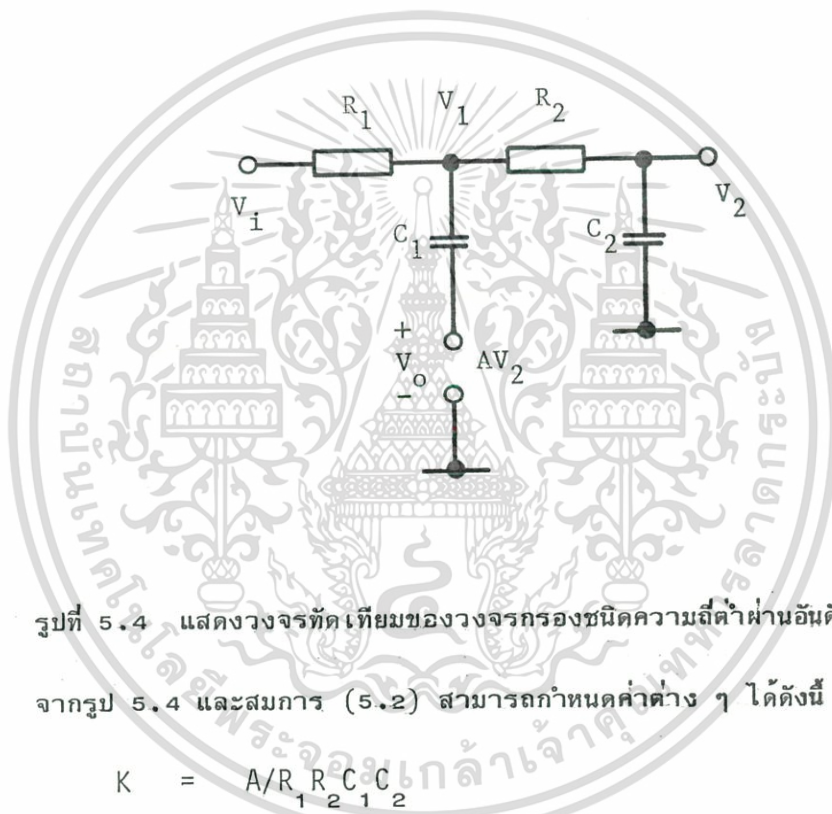
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ a, b ใช้งานในการเลือกออกแบบของวงจรกรองความถี่  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{ถ้าให้ } H(s) = V_o(s) / V_i(s) \quad \dots(5.3)$$

จากสมการ (5.3) การตอบสนองขนาดของสัญญาณเขียนได้เป็น

$$|H(j\omega)| = K \sqrt{1 + (\omega/\omega_c)^{2n}} \quad \dots(5.4)$$

จากรูป 5.3 สามารถเขียนวงจรทดเทียบได้ตามรูปที่ 5.4



รูปที่ 5.4 แสดงวงจรทดเทียบของวงจรกรองชนิดความถี่ต่ำผ่านอันดับ 2

จากรูป 5.4 และสมการ (5.2) สามารถกำหนดค่าต่าง ๆ ได้ดังนี้

$$K = A/R_1 R_2 C_1 C_2$$

$$a = (1-G)/R_2 C_2 + 1/R_1 C_1 + 1/R_2 C_2$$

$$b = 1/R_1 R_2 C_1 C_2$$

$$\text{โดยที่ } A = (R_3 + R_4)/R_3$$

$$G = \text{อัตราขยายวงจร}$$

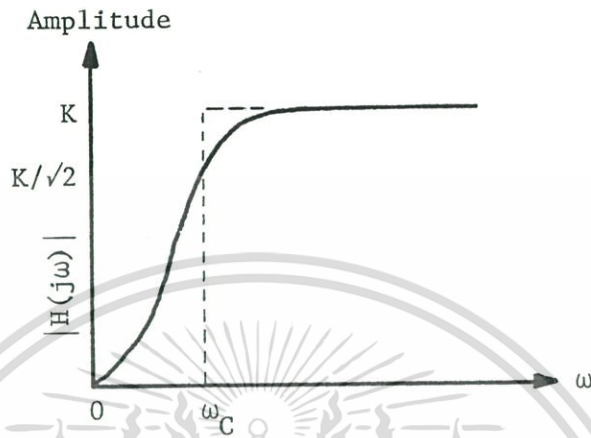
ในการออกแบบวงจรกรองชนิดความถี่ต่ำผ่านที่ใช้งานต้องการอัตราการลดทอนสัญญาณสูง จึงได้ออกแบบเป็นวงจรกรองชนิดความถี่ต่ำผ่านอันดับ 6 โดยใช้วงจรกรองที่มีอันดับ 2 สามวงจรมาต่ออนุกรมกัน การเลือกใช้ค่า R และ C (ต่าง ๆ ในวงจรนั้น) ทำการออกแบบโดยใช้ตารางกราฟที่มีอยู่แล้ว

(design by inspection of a graph) ในภาคผนวกที่ 5 และจากหนังสืออ้างอิง [3]

เอกสารนี้เป็นเอกสารทบทวนวิชาเพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

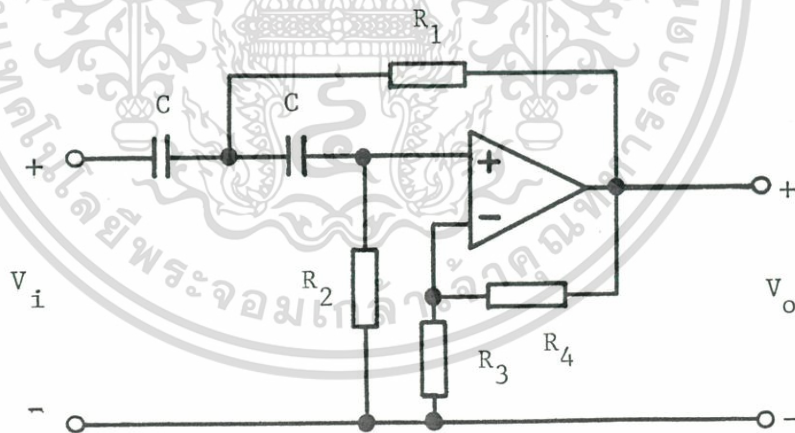
5.2.2 (2) การออกแบบวงจรกรองชนิดความถี่สูงผ่าน



รูปที่ 5.5 การตอบสนองของวงจรกรองชนิดความถี่สูงผ่าน

การเลือกออกแบบเราใช้แบบแอคทีฟฟิลเตอร์ที่ใช้โอปแอมป์ เช่นเดียวกับชนิดแรก

ตามรูปเป็นวงจรกรองชนิดความถี่สูงผ่านแบบบัตเตอร์เวิร์ทอันดับที่ 2



รูปที่ 5.6 วงจร Second order high-pass Butterworth filter

ลักษณะของทรานเฟอร์ฟังก์ชันของวงจรกรองชนิดความถี่สูงผ่านที่มีอันดับ 2 จะอยู่ในลักษณะ

$$H(s) = V_o(s) / V_i(s) = Ks^2 / (s^2 + as + b) \quad \dots(5.5)$$

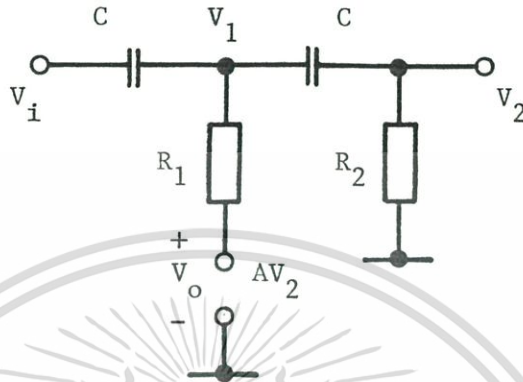
โดยที่  $K =$  ค่าคงที่

$a, b =$  ค่าคงที่ในการเลือกออกแบบของวงจรกรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 5.6 สามารถเขียนวงจรทดเทียบได้ตามรูปที่ 5.7



รูปที่ 5.7 แสดงทดเทียบของวงจรกรองชนิดความถี่สูงผ่านอันดับ 2

จากรูป 5.7 และสมการ (5.5) สามารถกำหนดค่าต่าง ๆ ไว้ดังนี้

$$K = A = \frac{(R_3 + R_4)}{R_3}$$

$$a = \frac{(1 - A)}{R_1 C} + \frac{2}{R_2 C}$$

$$b = \frac{1}{R_1 R_2 C^2}$$

ในการออกแบบวงจรกรองชนิดความถี่สูงผ่านที่ใช้งานก็เช่นกันจำเป็นต้องมีอัตราการลดทอนสัญญาณสูงจึงได้ออกแบบเป็นวงจรกรองชนิดความถี่สูงผ่านอันดับ 4 โดยใช้วงจรกรองที่มีอันดับ 2 สองวงจรมาต่ออนุกรมกัน การเลือกใช้ค่า R และ C ต่าง ๆ ได้ออกแบบโดยใช้กราฟ ดูในภาคผนวกที่ 5 และจากหนังสืออ้างอิง [3]

### 5.3 การออกแบบวงจรกรองทั้งชนิดความถี่ต่ำและความถี่สูงผ่านในทางปฏิบัติ

การออกแบบในทางทฤษฎี จะเห็นว่าไม่มีปัญหา สามารถคำนวณค่าออกมาได้ แต่เมื่อนำมาต่อเป็นวงจรแล้ว จะมีปัญหาเกิดขึ้น ซึ่งพอจะสรุปได้ ดังนี้

1. เกิดการไหลกลับสัญญาณเข้า เนื่องจากอินพุตอิมพีแดนซ์ของวงจร โดยเฉพาะการเลือกค่า  $R_1$ ,  $C_1$  ในรูปที่ 5.3 และ  $R_1$ ,  $C$  ในรูปที่ 5.6 จะเป็นตัวกำหนดอิมพีแดนซ์ของวงจร
2. เกิดการออสซิลเลชัน เมื่อพิจารณาจากรูป 5.3 และ 5.6 แล้วจะเห็นได้ว่าวงจรเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ใช้จะมีส่วนที่เป็นสัญญาณป้อนกลับแบบ เพิ่มกำลัง ซึ่งเป็นตัวกำหนดความถี่คัทออฟและส่วนที่เป็นสัญญาณป้อนกลับแบบลดกำลังจะเป็นตัวกำหนดอัตราขยายของวงจร ดังนั้นในการออกแบบจะต้องคำนึงถึงการป้อนกลับของสัญญาณ (feed back) ทั้งสองให้มีค่าใกล้เคียงกัน ถ้าส่วนใดส่วนหนึ่งมีการป้อนกลับมากเกินไป จะทำให้เกิดการออสซิลเลชันในวงจรได้

3. เกิดสิ่งรบกวนจากภายนอกเข้ามา จากรูปที่ 5.3 และ 5.6  $R_3$  และ  $R_4$  ทำหน้าที่เป็นตัวกำหนดอัตราขยายของวงจร โดยมี  $R_4$  เป็นตัวป้อนกลับ ค่า  $R_4$  ที่เลือกใช้ไม่ควรมีความเกิน 1 M $\Omega$  เพราะจะทำให้มีสิ่งรบกวนจากภายนอกเข้ามาได้

4. เกิดความผิดพลาดจากทฤษฎีมาก เช่น อัตราขยายของวงจรความถี่คัทออฟซึ่งสาเหตุนี้เกิดขึ้นเมื่อเลือกออปแอมป์มาใช้ไม่เหมาะสมกับสิ่งที่ต้องการ ซึ่งจะต้องคำนึงถึงคุณสมบัติดังต่อไปนี้

- มีอินพุตอิมพีแดนซ์สูงพอ มิฉะนั้นจะทำให้การออกแบบผิดพลาด เนื่องจากทางทฤษฎีเรากำหนดว่าอินพุตอิมพีแดนซ์ของออปแอมป์เท่ากับ  $\infty$

- ผลคูณระหว่างค่าขยายและแบนวิด

- มีผลตอบสนองต่อความถี่ดี

จากคุณสมบัติข้างบนในการเลือกออปแอมป์ใช้จะทำให้การออกแบบได้ตามวัตถุประสงค์

คือ: -

- ค่าอินพุตอิมพีแดนซ์ของวงจร

- อัตราขยายของวงจร

- อัตราการลดทอนสัญญาณ

- จำนวนอันดับของวงจรกรอง

#### 5.4 ผลการทดลอง

การทดลองใช้วงจรกรองชนิดความถี่ต่ำผ่านอันดับ 6 และวงจรกรองความถี่สูงผ่านอันดับ 4

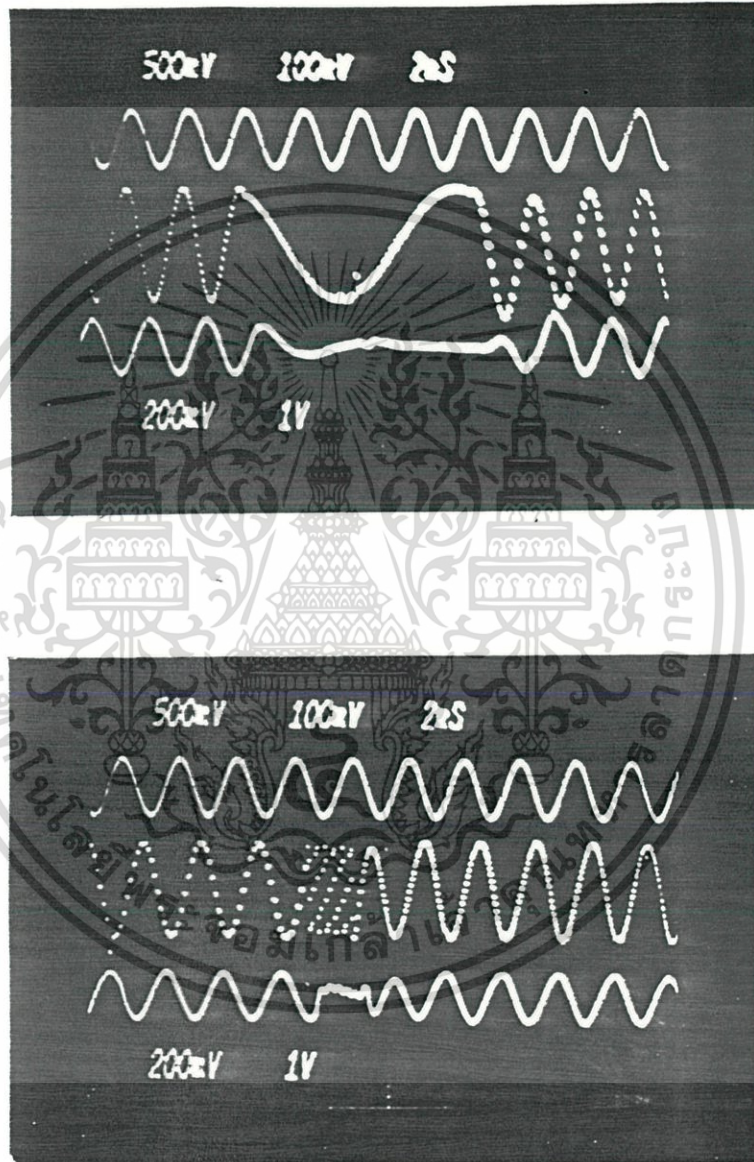
ซึ่งจากผลการทดลองเป็นที่น่าพอใจดังแสดง ในรูป 5.8

#### 5.5 สรุป

ในการออกแบบวงจรกรองสัญญาณขึ้นใช้งานนั้น จากการทดลองมีความคลาดเคลื่อนของ

ความถี่คัทออฟเล็กน้อย ซึ่งปัญหาเกิดจากการเลือกค่า R และ C ไม่ได้ถูกต้องกับความต้องการ แต่ความ-  
เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.8 การกรองสัญญาณรบกวนที่เกิดจากการดิซแครมบลิ้งคลาดเคลื่อนที่ได้จากการ  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ทดลอง  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผิดพลาดที่เกิดขึ้นนี้มีผลน้อยมากกับการออกแบบ เครื่องซแครม เบอร์ เนื่องจากคัทออฟที่คลาดเคลื่อนเพียง เล็กน้อยไม่มีผลต่อการรับฟังมากนัก สิ่งที่ควรพิจารณาที่จะช่วยให้ เครื่องดังกล่าวทำงานได้ดี คือ การเพิ่ม อัตราการลดทอนสัญญาณให้สูงขึ้น แต่ทั้งนี้การแก้ปัญหาเนื่องจากสัญญาณรบกวนด้วยการกรองสัญญาณจะกระทำ ได้ก็แค่เฉพาะนอกแบนวิดเสียง (speech bandwidth) เท่านั้น

อนึ่งการซแครมบ์สัญญาณไม่ว่าจะเป็นวิธีใดก็ตามถ้ายิ่ง เพิ่มประสิทธิภาพของการ...  
ซแครมบ์มากขึ้นเท่าใด อัตราของสัญญาณต่อสัญญาณรบกวนก็จะลดลงเท่านั้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### การซิงโครไนซ์ระหว่างตัวรับและตัวส่ง

#### 6.1 บทนำ

การซิงโครไนซ์สัญญาณเสียงแล้วส่งผ่านไปยังจุดหมายปลายทาง เพื่อที่จะดีซิงโครไนซ์ให้ได้สัญญาณเดิมอย่างถูกต้องชัดเจนนั้น ต้องขึ้นอยู่กับ การซิงโครไนซ์ระหว่างตัวรับและตัวส่งว่าจะทำได้ และแม่นยำเพียงใด

#### 6.2 การออกแบบการซิงโครไนซ์

การออกแบบการทำงานของ การซิงโครไนซ์ เครื่องเข้ารหัสเสียงพูด กระทำโดยใช้สัญญาณซิงเกิลโทน (single tone) เป็นสัญญาณที่ใช้ในการซิงโครไนซ์ให้ระบบทั้งสองทำงานพร้อมกัน โดยการส่งสัญญาณดังกล่าว ซึ่งจะกระทำในช่วงระยะเวลาอันสั้นเพียงครั้งเดียว จากนั้นคริสตอล (X-tal) จะเป็นตัวควบคุมระบบให้ทำงานด้วยความแม่นยำ สาเหตุที่ใช้วิธีนี้ก็เนื่องจากการปลอดภัยต่อการจับสัญญาณซิงค์เพื่อตามรอย (tracking) การทำงานด้วยเครื่องชนิดเดียวกัน

การทำงานของ การซิงโครไนซ์และดีซิงโครไนซ์จะ เริ่ม เมื่อทั้งตัวรับและตัวส่งได้รับสัญญาณซิงค์พร้อมกัน จากนั้นตัวดีเทคสัญญาณซิงค์ของทั้งตัวรับและตัวส่งจะทำหน้าที่ดีเทคสัญญาณโดย เทคนิคของเฟสล็อคคัล ทำให้ได้สัญญาณพัลส์ที่จะไปรีเซตทั้งตัวรับและตัวส่งให้รีสตาร์ท (restart) คอลโทรลโปรแกรม (control program) ในเวลาเดียวกันคอลโทรลโปรแกรมของระบบทั้งสองจะอ่านค่ารหัสที่ตั้ง (base key setting) จากสวิทช์ตัวเลข (thumbwheel switch) จากนั้นจะไปกำหนดแพทเทิร์น (pattern) ที่จะใช้เริ่มต้น และกำหนดพารามิเตอร์ที่จะบ่งบอกช่วงเวลาของแต่ละเฟรมที่ใช้ในการซิงโครไนซ์

ปัญหาของการซิงโครไนซ์ในทรานมิชชันไลน์ที่ใช้งานอยู่ในย่านความถี่ออดิโอ อย่างคู่สายโทรศัพท์ค่อนข้างมีขีดจำกัด เพราะอัตราของสัญญาณต่อสิ่งรบกวนค่อนข้างต่ำ ถึงแม้ว่าแต่ละชุมสายจะมีฟิลเตอร์ที่ใช้ในการทอนสัญญาณรบกวนที่เกินแบน (คัทออฟประมาณ 3.2 KHZ ) ก็ตาม

การซิงโครไนซ์ประกอบด้วยส่วนสำคัญ 2 ส่วน คือ

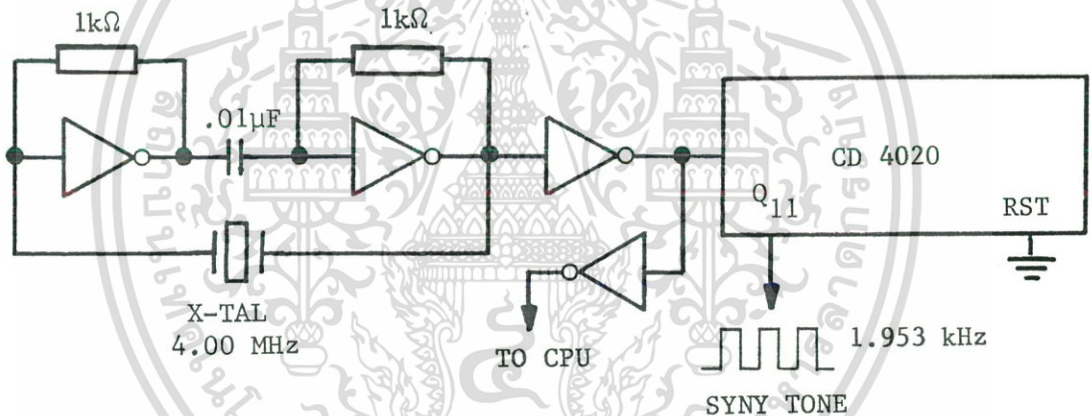
- ส่วนที่สร้างสัญญาณซิงค์

- ส่วนที่ใช้ดีเทคสัญญาณซิงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 6.3 การออกแบบส่วนที่สร้างสัญญาณซิงค์

ส่วนที่ใช้ในการกำเนิดสัญญาณความถี่โทนเดียว (single tone frequency) ที่มีความถี่ 1.953KHZ ที่หารจากตัวกำเนิดสัญญาณหลักที่ใช้คริสตอล (X - TAL) ขนาด 4 MHz ด้วย 14 stage ripple counter (CD 4020) และสัญญาณขนาด 4 MHz นี้ยังใช้เป็น clock ให้กับไมโครโปรเซสเซอร์ด้วยสัญญาณซิงค์จะถูกส่งออกในช่วงระยะเวลาสั้น ๆ โดยส่วนของดีเทคสัญญาณซิงค์ทั้งตัวรับและตัวส่งที่ใช้เฟสลอคคูลจะทำการ capture และ lock กับสัญญาณซิงค์ดังกล่าว



รูปที่ 6.1 ส่วนที่ใช้กำเนิดสัญญาณซิงค์

### 6.4 การออกแบบส่วนที่ใช้ดีเทคสัญญาณซิงค์

ในการออกแบบส่วนที่ใช้ดีเทคสัญญาณซิงค์ ได้นำเอาโทนดีโค๊ดเคอร์ (tone decoder) ซึ่งใช้เทคนิคของเฟสลอคคูล มาพิจารณาในการออกแบบส่วนดังกล่าว ซึ่งจะกล่าวถึงคุณสมบัติของเฟสลอคคูลโดยทั่วไป

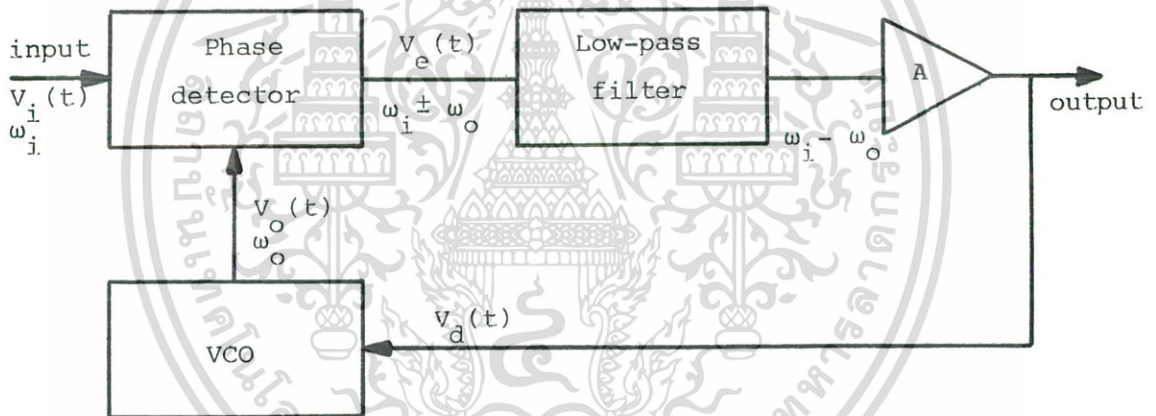
#### 6.4.1 เฟสลอคคูล [9], [10]

เฟสลอคคูลประกอบด้วยองค์ประกอบพื้นฐาน 3 ส่วน ดังรูปที่ 6.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. เฟสดีเทคเตอร์ (Phase detector)
2. โลว์พาสฟิลเตอร์ (Low-pass filter)
3. VCO (Voltage controlled oscillator)

เฟสลอคคูลเป็นระบบอิเล็กทรอนิกส์เซอร์โวลลูปเบื้องต้น ที่มีหลักการทำให้ความถี่เอาพุทของลูปมีลักษณะเป็นไปตามความถี่ของสัญญาณอินพุทโดยเปรียบเทียบกันระหว่างสัญญาณทั้งสอง ถ้าเฟสไม่ตรงกันก็จะมีศักดาเกิดขึ้นแก้ไขความถี่ออสซิลเลเตอร์ใหม่ ให้เฟสต่างกันน้อยลง และจะเป็นเช่นนี้ตลอดไป จึงทำให้เฟสลอคคูลอยู่ได้



รูปที่ 6.2 ลักษณะโครงสร้างทั่วไปของเฟสลอคคูล

$V_i(t)$  สัญญาณอินพุท

$V_e(t)$  ศักดาคลาดเคลื่อน (Error voltage) ซึ่งเป็นผลคูณของ  $V_i(t)$  กับ  $V_o(t)$

แล้วทำให้เกิดผลบวกและผลต่างของความถี่ ( $\omega_i \pm \omega_o$ )

$V_d(t)$  ศักดาเฉลี่ยที่มีความถี่  $\omega_i - \omega_o$  บ่อนให้ควบคุม VCO เพื่อเปลี่ยนความถี่

จากความรู้เรื่องระบบควบคุมและการบ่อนกลับ ในรูปที่ 6.2 เฟสดีเทคเตอร์หรือเฟสคอมพาราเตอร์, โลว์พาสฟิลเตอร์ และวงจรมอดูเลตสัญญาณคลาดเคลื่อนจะอยู่ในส่วนฟอร์เวิร์ดพาท (Forward path) และ VCO อยู่ในส่วนฟีดแบคพาท (feedback path)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทํางานเบื้องต้นของลูบอธิบายได้ดังนี้ เมื่อยังไม่มีสัญญาณอินพุตป้อนให้ระบบ -  
 คักดาควบคุม :  $V_d(t)$  จะเป็นศูนย์ VCO จะทํางานตามความถี่  $\omega_0$  ที่ตั้งไว้ (เรียกว่าความถี่ศูนย์กลาง :  
 Center frequency หรือความถี่ free-running) ถ้ามีสัญญาณอินพุตป้อนให้ระบบ เฟสคอมพาราเตอร์  
 และความถี่ของสัญญาณ VCO กับอินพุต แล้วสร้างคักดาคลาดเคลื่อน :  $V_e(t)$  ซึ่งสัมพันธ์กับความต่างเฟส  
 และความถี่ของสัญญาณทั้งสองคักดาคลาดเคลื่อนนี้จะถูกกรองในโลว์พาสฟิลเตอร์ให้ความถี่ต่ำผ่านไป -  
 จากนั้นจะขยายแล้วป้อนให้ VCO ในลักษณะเช่นนี้คักดาควบคุม :  $V_d(t)$  จะไปบังคับให้ความถี่ของ VCO  
 แปรในทิศทางที่ลดความแตกต่างระหว่างความถี่  $\omega_0$  กับความถี่  $\omega_i$  ลง จากนั้นด้วยคุณสมบัติการป้อน -  
 กลับของเฟสลอกลูป ถ้าความถี่อินพุต  $\omega_i$  ใกล้เคียงกับ  $\omega_0$  ก็จะทำให้ VCO ซิงโครไนซ์หรือลอคกับสัญญาณ  
 อินพุตได้และเมื่ออยู่ในภาวะลอคอย่างนี้ ความถี่ของ VCO จะเท่ากับความถี่ของสัญญาณอินพุตแต่ต่างเฟสกัน  
 เล็กน้อย เฟสที่ต่างกันนี้จะทำให้ความถี่ free-running ของ VCO เลื่อนเข้าไปใกล้ค่าความถี่สัญญาณ-  
 อินพุต :  $\omega_i$  เพื่อรักษาสภาพการลอคเอาไว้ให้ได้

ด้วยความสามารถในการปรับสภาพตัวเองให้ถูกต้องของระบบ (Balance action)  
 ขณะที่ลูบอยู่ในภาวะลอคจะทำให้ลูบสามารถตามรอยการเปลี่ยนแปลงความถี่ของสัญญาณอินพุตได้ ซึ่งช่วง-  
 ความถี่โดยตลอดลูบสามารถดำรงการลอคกับสัญญาณอินพุตไว้ได้ เรียกว่า "พิสัยในภาวะลอค" (Lock  
 range) ของระบบ ส่วนช่วงความถี่โดยตลอดซึ่งลูบสามารถเข้ายึดการลอคกับสัญญาณอินพุต (เริ่มลอค) ได้  
 เรียกว่า "พิสัยการเข้าสู่ภาวะลอค" (Capture range) ของระบบ และพิสัยนี้จะไม่กว้างไปกว่าพิสัย-  
 ในภาวะลอค

#### 6.4.2 การเข้าสู่ภาวะลอคและภาวะขณะที่เฟสลอค

จากรูปเราจะพิจารณาถึงขณะที่ลูบยังไม่ได้อยู่ในภาวะลอคเสียก่อน โดยเฟสคอมพารา  
 เตอร์จะเป็นตัวผสมสัญญาณอินพุตกับสัญญาณ VCO เข้าด้วยกันทำให้เกิดได้ทั้งผลบวก ( $\omega_i + \omega_0$ ) และผล  
 ต่าง ( $\omega_i - \omega_0$ ) ของสัญญาณทั้งสอง อย่างไรก็ตามในตอนแรกนี้ทั้งผลบวกและผลต่างของสัญญาณทั้งสอง  
 ( $\omega_i \pm \omega_0$ ) ยังอยู่นอกขอบเขต (band edge) ของโลว์พาสฟิลเตอร์ จึงถูกกรองทิ้งไปหมดไม่มีสัญญาณ  
 ไหลในลูบ ดังนั้น VCO จะยังคงทํางานที่ความถี่เริ่มต้นเดิม คือ ความถี่ free-running : ( $\omega_0$ )

ต่อเมื่อความถี่อินพุตเข้าใกล้ความถี่ของ VCO (คือเท่ากับ  $\omega_i$  ดังแสดงในรูป 6.3.1)  
 ความถี่ผลต่าง ( $\omega_i - \omega_0$ ) จะลดลงเข้าใกล้ขอบเขตของโลว์พาสฟิลเตอร์ในช่วงนี้บางส่วนของผลต่าง -  
 ระหว่างความถี่ ( $\omega_i - \omega_0$ ) จะผ่านโลว์พาสฟิลเตอร์ไปได้ซึ่งจะไปขับ VCO ให้มีความถี่เข้าหาสัญญาณอินพุต :

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้ ไม่สามารถนำไปใช้ประโยชน์อื่นใดได้  
 $\omega_i$  ในขณะนั้นความถี่ผลต่าง ( $\omega_i - \omega_0$ ) จะลดลงเรื่อยๆ (เนื่องจาก VCO ถูกขับให้มีความถี่เข้าใกล้  
 ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



สัญญาณจะเริ่มกลับเข้าสู่การตรวจจับของลูบอีกที่ และลูบจะตามรอยสัญญาณอินพุตได้ถึง  $\omega_4$  ช่วง-  
ความถี่จาก  $\omega_1$  ถึง  $\omega_3$  นี้เรียกว่าพิสัยการเข้าสู่ภาวะล็อคหรือ Capture range และช่วงความถี่จาก  
 $\omega_2$  ถึง  $\omega_4$  เรียกว่าพิสัยในการล็อคหรือ Lock range จากรูปคือ

$$\omega_3 - \omega_1 = 2\omega_C = \text{Capture range}$$

$$\omega_2 - \omega_4 = 2\omega_L = \text{Lock range}$$

จาก Transfer characteristic ที่แสดง เราสามารถกำหนดความถี่ศูนย์กลาง  
ให้ลูบได้ โดยการตั้ง free-running ที่ VCO และลูบจะตอบสนองเฉพาะความถี่ของสัญญาณที่อยู่ในช่วง  
จาก  $\omega_0$  ถึง  $\omega_C$  หรือ  $\omega_L$  เท่านั้น ทั้งนี้ขึ้นอยู่กับเงื่อนไขที่ว่าลูบเริ่มต้นด้วยการล็อคหรือไม่ (initial  
state) ในทางปฏิบัติ การใช้งานของเฟสล็อคลูบโดยมากต้องการ VCO ที่มีคุณสมบัติการแปลงศักดาให้เป็น  
ความถี่ที่มีลักษณะเป็นเชิงเส้นอย่างแท้จริงด้วย เพื่อประโยชน์ในการตามรอยสัญญาณอินพุต

6.4.3 พิสัยการเข้าสู่ภาวะล็อค (Capture range) นิยามได้ว่า คือพิสัยความถี่ที่มีศูนย์กลางอยู่ที่ความถี่  
เริ่มต้นของ VCO (คือความถี่ free running ที่ตั้งไว้) ตลอดพิสัยนี้ลูบสามารถดึง เข้าสู่การล็อคกับสัญญาณ  
อินพุตได้ พิสัยการเข้าสู่ภาวะล็อคหรือ Capture range นี้ อาจเรียกอีกอย่างหนึ่งว่า "lock in range"  
ก็ได้ ซึ่งเป็นการวัดว่าสัญญาณอินพุตจะต้องมีความถี่ใกล้เคียงกับศูนย์กลาง VCO  $\omega_0$  มากน้อยเท่าใดลูบจึง  
ดึง เข้าสู่ภาวะล็อคได้ Lock in range นี้จะเป็นครึ่งหนึ่งของ Capture range (หรือเท่ากับ  $\omega_C$ )

$$\begin{aligned} \text{Lock-in range} : \omega_C &= \omega_0 - \omega_1 \\ &= \omega_3 - \omega_0 \end{aligned}$$

Capture range ถือได้ว่าเป็นความถี่ใด ๆ ที่อยู่ภายใน Lock range และขึ้นอยู่กับ  
กับขอบเขตของโลว์พาสฟิลเตอร์กับอัตราขยายของลูบ (Closed - loop - gain) ของระบบ ซึ่งความ  
สามารถของลูบในการ เกาะจับกับสัญญาณอินพุตนี้จะเป็นคุณสมบัติที่แสดงถึงการ เลือกเฟ้น (Selectivity)  
ความถี่ของลูบด้วย

6.4.4 พิสัยในภาวะล็อค (Lock range) คือพิสัยความถี่ที่มีศูนย์กลางอยู่ที่ความถี่ free-running ตลอด  
พิสัยนี้ลูบสามารถตามรอยสัญญาณอินพุตได้ในขณะที่ลูบอยู่ในภาวะล็อค พิสัยในภาวะล็อคหรือ Lock range นี้  
อาจเรียกว่า "tracking range" หรือ "hold in range" ก็ได้ซึ่งมีความหมายว่า ความถี่ของลูบสามารถ  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะไกลห่างออกไป (deviate) จากความถี่ศูนย์กลางได้เท่าไร tracking range หรือ hold-in range จะมีค่าเป็นครึ่งหนึ่งของ Lock range ( หรือเท่ากับ  $\omega_L$  )

$$\begin{aligned} \text{hold-in range} \quad : \quad \omega_L &= \omega_2 - \omega_0 \\ &= \omega_0 - \omega_4 \end{aligned}$$

เมื่อลูบอยู่ในภาวะลอค สักคาคลาดเคลื่อน :  $V_e(t)$  ซึ่งเกิดจากผลต่างของความถี่ ( $\omega_i - \omega_0$ ) ที่เฟสคอมพาราเตอร์ จะเป็นสักคาไฟตรง และจะผ่านโลว์พาสฟิลเตอร์ไปได้เสมอ ดังนั้น Lock range จะถูกจำกัดได้จากพิสัยของสักคาคลาดเคลื่อน :  $V_e(t)$  ว่าจะสามารถมีค่าสูงสุดและต่ำสุดได้เท่าใด เพื่อให้สอดคล้องกับการไกลของความถี่ที่ VCO ดังนั้น Lock range จึงเป็น ดีซี - พารา มิเตอร์ (D.C.-parameter) ที่สำคัญมากและไม่มีผลจากขอบเขตของโลว์พาสฟิลเตอร์ด้วย

#### 6.4.5 ผลที่เกิดขึ้นจากโลว์พาสฟิลเตอร์

ในระบบเฟสลอค ลูป หน้าที่พื้นฐานสำหรับโลว์พาสฟิลเตอร์มี 2 อย่าง คือ

- กรองความถี่สูงที่ออกจากเฟสคอมพาราเตอร์ทั้งไป โดยใช้คุณสมบัติในการกำจัดสัญญาณสอดแทรก (Interference rejection)
- ทำหน้าที่เหมือนกับ "หน่วยความจำระยะสั้น" (short-term memory) ให้กับ ลูปเพื่อให้ลูปลงกลับมา Capture กับสัญญาณได้ใหม่อีกทันทีเมื่อระบบหลุดจากการลอคเนื่องจากสัญญาณรบกวนชั่วคราว (Noise transient) ที่อาจเกิดขึ้นแบนวิดของโลว์พาสฟิลเตอร์มีผลต่อการทำงานของระบบมาก เนื่องจากโลว์พาสฟิลเตอร์จะเป็นตัวลดสักคาคลาดเคลื่อน :  $V_e(t)$  ที่มีความถี่สูงลง และระหว่างองค์ประกอบในลูปด้วยกัน มันยังเป็นส่วนสำคัญในการควบคุมการ Capture และ transient response ของลูปโดยตรงด้วย

ดังนั้นการลดแบนวิดของฟิลเตอร์ให้แคบลงจะส่งผลไปยังการทำงานของลูป คือ

- ขบวนการ Capture จะช้าลงและ pull-in time จะเพิ่มขึ้น
- Capture range จะลดลง
- คุณสมบัติ Interference - rejection ของลูปดีขึ้น เพราะสักคาคลาดเคลื่อน

เกิดจากความถี่ของ Interference จะถูกลดไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Transient response ของลูปต่อการเปลี่ยนแปลงของสัญญาณอินพุทในช่วง.....

Capture range จะอยู่ภายใต้ลักษณะลูปหน่วง

#### 6.4.6 การกำหนดอันดับของเฟสลอกลูป

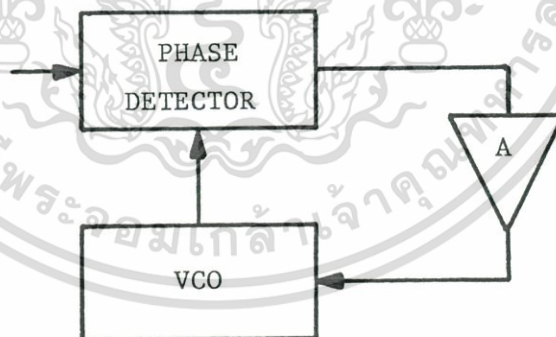
การกำหนดอันดับของ เฟสลอกลูปขึ้นอยู่กับอันดับของ โวลท์พาสฟิลเตอร์และชนิดของ เฟสดีเทคเตอร์ที่ใช้ สำหรับอันดับของ เฟสลอกลูปที่ใช้เฟสดีเทคเตอร์รูปคลื่นไซน์ในที่นี่จะกล่าวเพียง 2 อันดับอันได้แก่

1. เฟสลอกลูปอันดับที่หนึ่ง (First order phase-locked loop) ระบบของเฟสลอกลูปจะเรียกได้ว่าเป็นลูปอันดับที่หนึ่งก็ต่อเมื่อไม่มีฟิลเตอร์ประกอบเลย ดังในรูปที่ 6.4 ซึ่งทรานส์เฟอร์ฟังก์ชันเขียนได้เป็น

$$H(s) = K / (s + K) \quad \dots(6.1)$$

และ error function คือ

$$1 - H(s) = s / (s + K) \quad \dots(6.2)$$



รูป 6.4 First order phase - locked loop

2. เฟสลอกลูปอันดับที่สอง (Second order phase-locked loop) จากการศึกษาพบว่า เมื่อระบบเฟสลอกลูปถูกกวนจากสัญญาณต่าง ๆ ลูปอันดับหนึ่งจะไม่สามารถตอบสนองได้ ด้วยเหตุนี้จึงต้องเพิ่มอันดับของลูปขึ้นไปเป็นลูปอันดับที่สอง โดยเพิ่มวงจรโวลท์พาสฟิลเตอร์เข้าไปในลูป สำหรับ RC - โวลท์พาสฟิลเตอร์ ดังรูป 6.5 ซึ่ง RC - โวลท์พาสฟิลเตอร์ มีทรานส์เฟอร์ฟังก์ชันเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า (6.3)

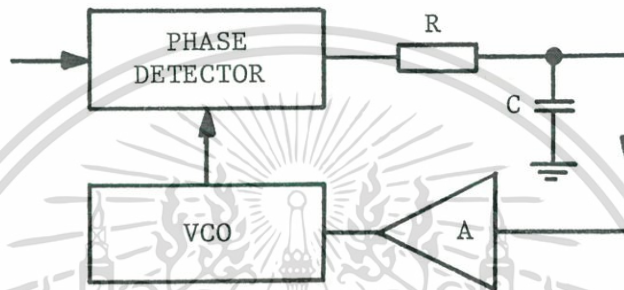
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะฉะนั้นสามารถเขียนทรานส์เฟอร์ฟังก์ชันสำหรับรูปที่มี RC - โวล์ทาสฟิลเตอร์ได้เป็น

$$H(s) = K / (K + S^2 RC + S) \quad \dots(6.4)$$

และ error function สำหรับรูปเป็น

$$1 - H(s) = (S^2 RC + S) / (K + S^2 RC + S) \quad \dots(6.5)$$



รูปที่ 6.5 ระบบเฟสล็อคอันดับสองซึ่ง โวล์ทาสฟิลเตอร์ มี ทรานเฟอร์ฟังก์ชัน ดังสมการที่ (6.3)

6.5 การออกแบบวงจรในทางปฏิบัติ

การออกแบบในทางปฏิบัติใช้ NE 567 TONE DECODER ซึ่ง เป็น เฟสล็อคอันดับสอง มีฟิลเตอร์แบบ RC - เน็ทเวิร์ค โดยขณะที่ CCO (current controlled oscillator) ลอดกับกับสัญญาณอินพุตภายในแบนวิดที่กำหนดด้วยโวล์ทาสฟิลเตอร์ หรือภายใน Lock range ที่กำหนด จะทำให้เกิด logical zero state ที่เอาพุต ดังได้แสดงแผนภาพการทำงานไว้ในรูป 6.6

6.5.1 การกำหนดค่าต่าง ๆ ของส่วนที่ใช้ดีเทคสัญญาณซิงค์

จากแผนภาพการทำงานดังในรูปที่ 6.6 เราสามารถกำหนด CCO และแบนวิดของ - โวล์ทาสฟิลเตอร์ได้จาก

$$f_0 = 1.1 / R_1 C_1 \quad \dots(6.6)$$

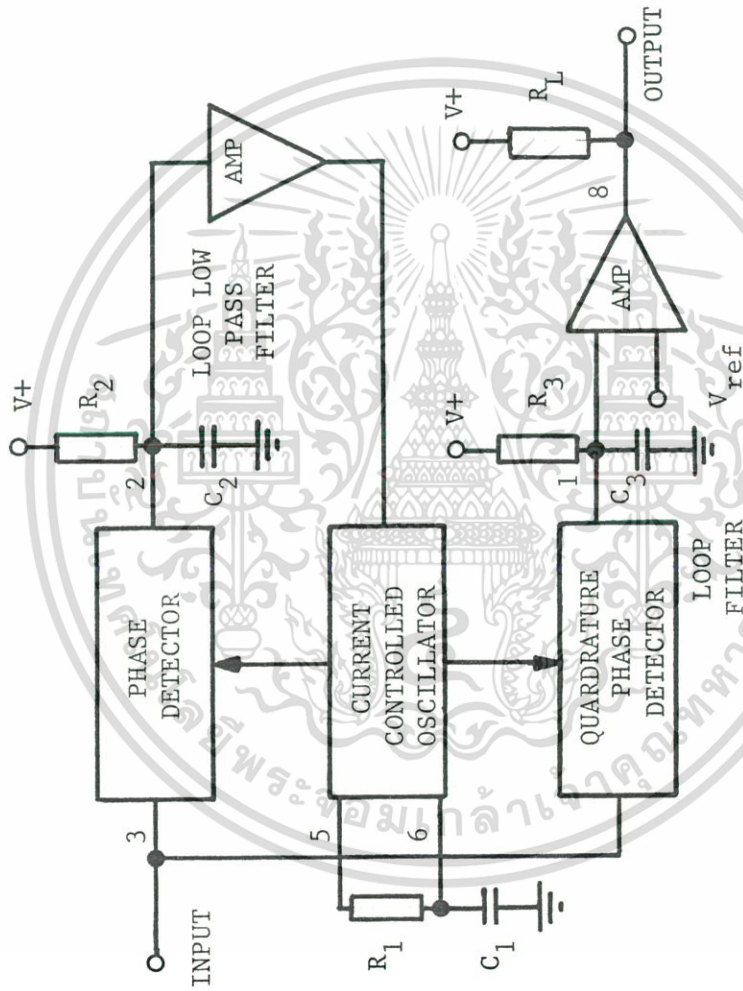
$$BW = 1070 \sqrt{V_i / f_0 C_2} \quad \text{เป็น \% ของ } f_0 \quad \dots(6.7)$$

โดยที่  $V_i =$  สิกดาอินพุต ( $V_{rms}$ ) ,  $V_i \leq 200 \text{ mV}_{rms}$

$C_2 =$  โวล์ทาสฟิลเตอร์คาปาซิเตอร์ ( $\mu F$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



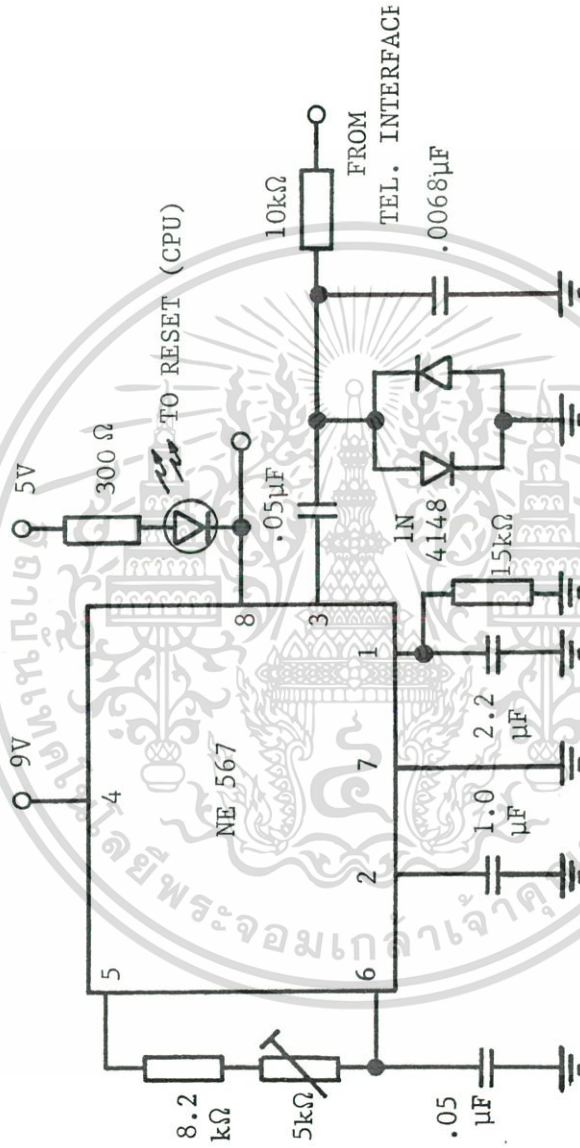
รูปที่ 6.6 แผนผังการทำงานของ TONE DECODER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการกำหนดค่าต่าง ๆ พอสรุปได้ดังนี้

1. กำหนด CCO ให้มีความถี่ศูนย์กลางที่ประมาณ 2 KHZ จากสมการ (6.6) เพื่อให้มีความเสถียรทางอุณหภูมิ  $R_1$  ควรจะมีค่าในช่วง 2 - 20 K
  2. กำหนดลูปฟิลเตอร์เพื่อให้ได้แบนวิดของ Capture range ประมาณ 10 % ของความถี่ศูนย์กลาง ซึ่งเท่ากับ 200 Hz ได้จากสมการ (6.7) โดยการทำงานในช่วงแบนวิดดังกล่าว จะถูกต้องเมื่อ  $V_i \leq 200 \text{ mV}_{\text{rms}}$
  3. การกำหนด  $C_3$  สำหรับฟิลเตอร์ ความถี่นอกดีเทคชั่นแบนเพื่อกำจัดสัญญาณรบกวนที่สอดแทรกมากับเอาพุท (spurious output) ถ้า  $C_3$  มีค่าน้อยเกินไป ความถี่นอกดีเทคชั่นแบนจะสวิตช์เอาพุทให้ ON และ OFF ไม่ถูกต้องและเกิด turn-on transient แต่ถ้า  $C_3$  มีค่ามากเกินไป จะเกิดการหน่วงที่เอาพุทมากเกินไป เพราะฉะนั้นการใช้งาน  $C_3$  ควรจะมีค่าเท่ากับ  $2C_2$  เป็นอย่างน้อย
- การปรับแต่งสำหรับการนำไปใช้งานของ NE 567 (ภาคผนวกที่ 7)
1. ถ้าระดับสัญญาณอินพุทสูงเกินไป (มากกว่า  $200 \text{ mV}_{\text{rms}}$ ) จะทำให้แบนวิดในการดีเทคชั่นเปลี่ยน จึงจำเป็นต้องมีการจำกัดสัญญาณทางด้านอินพุท ซึ่งก็มีผลเสียตามมาคือ การจำกัดสัญญาณจะทำให้เกิด ชับ-ฮาร์โมนิคขึ้น และทำให้ NE 567 มีความไวต่อสัญญาณที่  $f_0/3$  ,  $f_0/5$ .
  2. NE 567 สามารถจะลอคกับสัญญาณที่ความถี่  $(2n + 1) f_0$  ดังนั้นที่ภาคอินพุท จึงจำเป็นต้องใช้โลว์พาสฟิลเตอร์ เพื่อทอนสัญญาณที่เป็นฮาร์โมนิค
  3. ในการนำไปใช้งานที่แบนวิดแคบ ๆ ค่าความจุของ  $C_2$  และ  $C_3$  จะมากทั้งนี้ เพื่อเป็นการปรับปรุงทางด้านสัญญาณรบกวนและลดทอนสัญญาณที่อยู่นอกแบน ซึ่งจะทำให้เวลาที่ใช้ในการตอบสนองการทำงานช้าลง แต่ถ้าภาคเอาพุท ถูกไบอัส (bias) ไว้ใกล้จุด threshold แล้วเวลาที่ใช้ในการ turn-on สามารถที่จะปรับปรุงให้ตอบสนองได้เร็วขึ้น โดยขนาน (shunt) ความต้านทานกับ  $C_3$  ภายใต้เงื่อนไขนี้จะทำให้ NE 567 สามารถทำงานได้ที่ระดับสัญญาณอินพุทที่ต่ำกว่า ( $10 \text{ mV}_{\text{rms}}$  หรือต่ำกว่า จากข้อมูลที่กำหนดในภาคผนวกที่ 7)

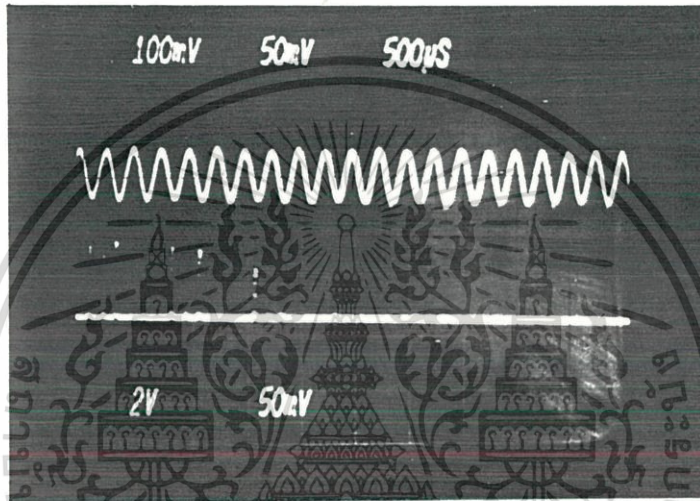
หลังจากการปรับแต่งแล้วก็จะได้วงจรที่นำไปใช้งานจริงดังรูปที่ 6.7



รูปที่ 6.7 วงจรส่วนที่ใช้ในการตีเทคสัญญาณซิงค์

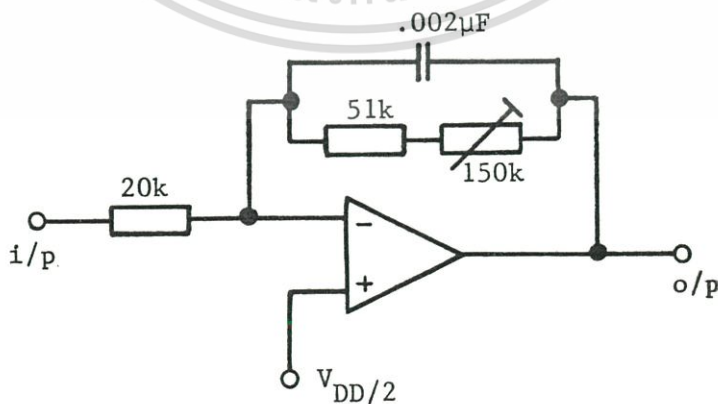
### 6.5 ผลการทดลอง

จากรูปที่ 6.8 เป็นผลที่ได้จากการทดลองโดย บ้อนสัญญาณความถี่ 1953 Hz ขนาด  $17 \text{ mV}_{\text{rms}}$  ซึ่งเป็นสัญญาณขนาดค่าที่สุดที่ทำให้ TONE DECODER เริ่มทำงาน (โดยสังเกตุจาก transient ที่ลูปเริ่มทำการลอคกับสัญญาณ ดังรูป)



รูปที่ 6.8 แสดงสัญญาณอินพุตและเอาพุทของ TONE DECODER ที่ได้จากการทดลอง

### 6.6 การแก้ไขปัญหา



รูปที่ 6.9 วงจรที่ใช้ปรับอัตราขยายในภาครับ

จากการปรับแต่งและผลที่ได้จากการทดลองไม่เป็นที่น่าพอใจ การแก้ไข โดยเพิ่ม วงจรขยายสัญญาณในภาครับ ซึ่งสามารถปรับอัตราขยายได้ประมาณ 10 เท่า แต่ในกรณีที่ต้องขยาย สัญญาณที่มีระดับต่ำมาก ๆ ทำให้สัญญาณรบกวนมากตามด้วย จึงจำเป็นต้องมีการฟิลเตอร์ด้วย โดยให้อุปแอม ต่อวงจรดังรูป 6.9 (รายละเอียดในบทที่ 8 รูปที่ 8.1)

### 6.7 สรุป

ในการออกแบบวงจรซิงคิตีเคเตอร์ โดยใช้โทนดีโคเดเตอร์ที่มีลักษณะการทำงานแบบเฟสล็อคคูลป จากการทดลองพบว่า ในการนำไปใช้งานภายในชุมชนเดียวกัน หรือใกล้เคียงจะไม่มี ปัญหาเรื่องการซิงโครไนซ์ แต่ถ้าต่างชุมชนที่ไกลมาก ๆ ระดับของสัญญาณที่ส่งผ่านคู่สายโทรศัพท์จะต่ำ มาก เป็นเพราะแต่ละชุมชนจะมีการจำกัดแบนวิดของคู่สายด้วยฟิลเตอร์ทำให้มีการลดทอนของสัญญาณ- เกิดขึ้นแบบต่อเนื่องกันมา จึงต้องมีการแก้ไขโดยให้สามารถปรับอัตราขยายในการรับสัญญาณ และ- ฟิลเตอร์สัญญาณรบกวนที่ถูกขยายตามมาด้วย แต่เนื่องจากบางชุมชนมีอัตราของสัญญาณต่อสัญญาณรบกวน ต่ำมาก ซึ่งต่ำกว่า thershold ของ โทนดีโคเดเตอร์ โดยอัตราของสัญญาณต่อสิ่งรบกวนที่ โทนดีโคเด- เตอร์ ยอมให้ประมาณ - 6 dB

## บทที่ 7

### การควบคุมการทำงานการชแครมบลิ่งและดีชแครมบลิ่ง

#### 7.1 บทนำ

การควบคุมการทำงานในส่วนนี้ประกอบด้วยโปรเซสเซอร์ ซึ่งมีหน้าที่จัดระบบการทำงานการชแครมบลิ่งและดีชแครมบลิ่ง ด้วยการกำเนิดสัญญาณนาฬิกา ( $f_{CP}$ ) ที่ป้อนให้กับบัคเกตทริเกด โดยกำหนดความถี่ที่ใช้ในการคอมเพรชชั่นและเอ็คชเพนชั่น แต่ละเซกเมนต์ กำหนดขนาดของเฟรม กำหนดรหัสที่ใช้ในการติดค้อ (Base key setting) แต่ละครั้ง และใช้คอลโทรลโปรแกรม (control program) ที่มีการทำงานคล้าย ๆ กับซีควเอนซ์เจเนเรเตอร์ (sequence generator) ควบคุมการทำงานในการสลับเปลี่ยนอัตราการคอมเพรชชั่นและเอ็คชเพนชั่น ในลักษณะการแรนดอมเทียม (pseudo random)

#### 7.2 การออกแบบการทำงาน

การออกแบบการชแครมบลิ่งที่พัฒนาเริ่มแรก โดยใช้อุปกรณ์ท่วงสัญญาณที่มีชื่อว่า บัคเกตทริเกด (ภาคผนวกที่ 3) นั้นประสบปัญหาในเรื่องการควบคุมสัญญาณนาฬิกาที่ใช้กับบัคเกตทริเกด เนื่องจากการควบคุมต้องใช้วงจรแยกย่อย (discrete circuit) ที่ประกอบด้วยเกต (gate) ออสซิลเลเตอร์ (oscillator) และวงจรมับ (counter) ต่าง ๆ ทั้งยังประสบปัญหาในการเพิ่มประสิทธิภาพ เมื่อนำไมโครโปรเซสเซอร์มาใช้จะช่วยลดความยุ่งยากของวงจรส่วนที่ใช้ควบคุมและการปรับแต่งหรือเปลี่ยนแปลงการควบคุมจะกระทำด้วยซอฟต์แวร์ ซึ่งทำได้ง่ายและมีประสิทธิภาพมากกว่า

วิธีการชแครมบลิ่งด้วยการคอมเพรชชั่นสลับกับการเอ็คชเพนชั่นความถี่ โดยใช้ อุปกรณ์ท่วงสัญญาณดังกล่าวจำเป็นต้องใช้สัญญาณนาฬิกาในการควบคุมการทำงาน บัคเกตทริเกดใช้แชนเปลิ่งสัญญาณได้ตั้งแต่ความถี่ 10-100 KHZ ซึ่งสามารถกำหนดขนาดของเซกเมนต์ที่มีค่าระหว่าง 20.48-204.8 mS แต่จากที่กล่าวแล้วในบทที่ 4 ขนาดของเซกเมนต์ที่เหมาะสมที่จะนำมาใช้งานอย่างมีประสิทธิภาพมีค่าอยู่ระหว่าง 40-200 mS ซึ่งต้องใช้ความถี่ของสัญญาณนาฬิกาที่ควบคุมมีค่าประมาณ 10-50 KHZ

การกำหนดขนาดของเซกเมนต์จะขึ้นอยู่กับกำหนดความถี่หรือขนาดพัลซ์วิดของสัญญาณนาฬิกา ถ้าขนาดของความถี่หรือพัลซ์วิดของสัญญาณนาฬิกาขาดความเที่ยงตรงจะทำให้การ-

ชแครมบลิ่งและดีชแครมบลิ่งเซกเมนต์คลาดเคลื่อน ถ้าการปรับความถี่หรือพัลซ์วิดของสัญญาณนาฬิกาที่ใช้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

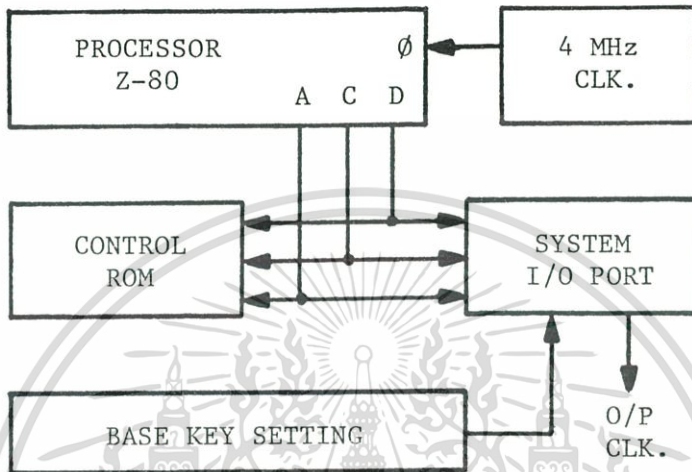
ควบคุมสามารถกระทำได้เป็นจุดทศนิยมของกิโลเฮิรตซ์อย่างถูกต้องแม่นยำจะทำให้การรบกวนและดิสร-  
 แกรมบลิ้งมีประสิทธิภาพเพิ่มขึ้นอย่างมาก ซึ่งในทางปฏิบัติการใช้วงจรความถี่เพื่อปรับความถี่ที่แตกต่าง  
 กันออกไปเพียงเล็กน้อยหลาย ๆ ขนาดในช่วงความถี่สั้น ๆ (10-50 KHZ) ทำได้ยาก แต่จากการนำ -  
 ไมโครโปรเซสเซอร์มาใช้งานสามารถแก้ไขนี้ โดยการสร้างสัญญาณพิกาดังกล่าวด้วยซอฟต์แวร์ทำให้ง่าย  
 แก่การปรับค่าความถี่ที่แตกต่างกันเพียงเล็กน้อยได้ การกำหนดความถี่จะกำหนดด้วยข้อมูลฐานสิบหกขนาด  
 1 ไบท์ (byte) โดยคอลโทรลโปรแกรม (control program) ที่มีลักษณะการทำงานคล้าย ๆ กับ  
 ซีควีนซ์เจนเนอเรเตอร์ (sequence generator) ซึ่งจะแอดเดรสซิง (addressing) จากหน่วย  
 ความจำ แล้วทำการสร้างความถี่ของสัญญาณพิกาดังกล่าวให้ ข้อมูลของความถี่ต่าง ๆ จะถูกคัดเลือก  
 ไว้เฉพาะแล้วโปรแกรมไว้ในหน่วยความจำประเภท ROM หรือ EPROM

อนึ่งการรบกวนบลิ้งด้วยวิธีดังกล่าว เนื่องจากคอมบิเนชันที่เป็นไปได้สำหรับการ  
 รบกวนบลิ้ง (possible combination of scrambling) โดยพิจารณาจากความถี่ของสัญญาณพิกาดัง  
 ที่ใช้ควบคุมบลิ้งที่สลับกับค่าได้ 10-50 KHZ โดยเลือกความถี่ในช่วงดังกล่าวจับ  
 คู่กันเพื่อใช้ในการคอมเพรสชันสลับกับการเอ็คซแพนชันได้  $n$  แบบ (pattern) โดยที่  $f_x/f_y$  มีค่าตั้ง  
 แต่ 0.5 - 2 และ  $f_x/f_y \neq 1$  จะเห็นว่าถ้าค่าความถี่แต่ละค่าแตกต่างกันเพียงเล็กน้อยจะทำให้ความ  
 เป็นไปได้ในการจับคู่กันมีมากขึ้น จากนั้นนำเอาจำนวนแบบที่เป็นไปได้นี้มาจัดลำดับ (Reordering)  
 แล้วโปรแกรมในหน่วยความจำดังกล่าวข้างต้นและถ้าในการจัดลำดับสามารถทำการสลับลำดับ (Permuta-  
 tion) ได้ด้วยจะทำให้คอมบิเนชันในการรบกวนบลิ้งเพิ่มขึ้น โดยสำหรับ  $n$  ค่าจะสามารถสลับลำดับได้-  
 เท่ากับ  $n!$  แบบ

ส่วนการกำหนดขนาดของเฟรมจะไม่มีผลต่อความชัด เจนของเสียงแต่จะเป็นตัวที่  
 ช่วยปรับระยะเวลาที่ใช้ในการคอมเพรสชันและเอ็คซแพนชันอัตราหนึ่ง ซึ่งสามารถที่จะกำหนดได้  $10^3$   
 ขนาดหรือมากกว่า ทำให้คอมบิเนชันของการรบกวนบลิ้งเพิ่มขึ้นอีก

และการกำหนดรหัสที่ใช้ในการติดต่อ (Base key setting) สามารถกำหนด  
 โดยการตั้งสวิตช์ตัวเลข (Thumbwheel switch) ซึ่งทำหน้าที่เป็นอินพุทพอร์ท (I/P PORT) ของไม-  
 โครโปรเซสเซอร์ โดยคอลโทรลโปรแกรมจะอ่านค่าจากสวิตช์ตัวเลข เพื่อใช้ในการเลือกจุดเริ่มต้นของ  
 การรบกวนบลิ้งด้วยแบบ (pattern) ไคแบบหนึ่ง ซึ่งรหัสที่ใช้ในการติดต่อก็ควรที่จะมีค่าเท่ากับ  $n!$  ด้วย.

### 7.3 รายละเอียดและโครงสร้างทางฮาร์ดแวร์



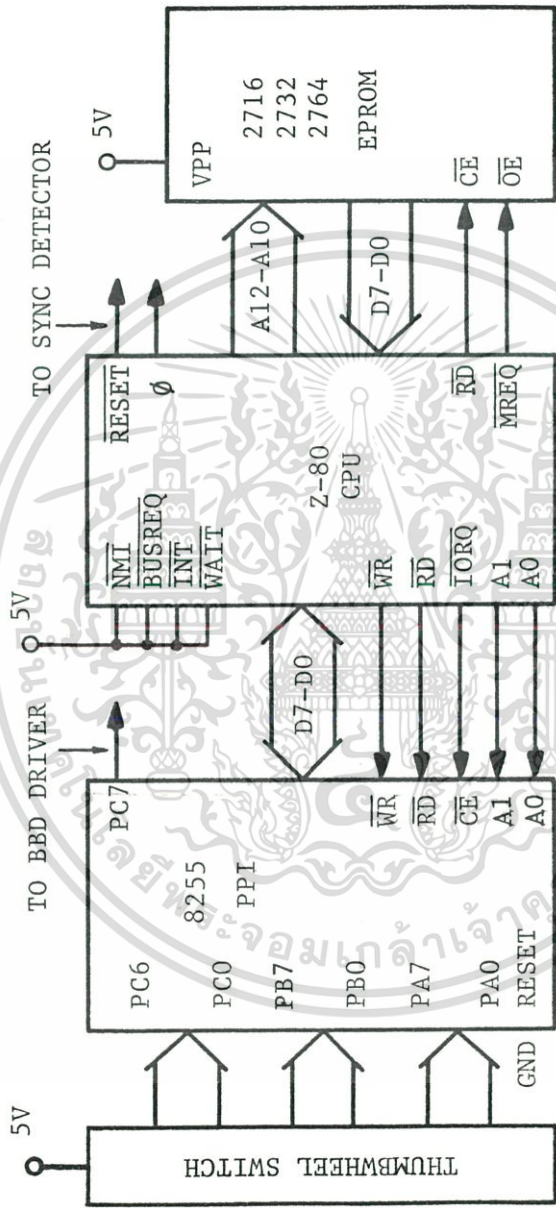
จากรูป 7.1 แสดงแผนผังการทำงานของส่วนควบคุมประกอบไปด้วยไมโครโปรเซสเซอร์ Z-80 ซึ่งเป็นหัวใจของการทำงานในส่วนนี้ โดยมีส่วนที่ใช้เก็บโปรแกรมที่ควบคุมการทำงานเป็นหน่วยความจำ ซึ่งสามารถกำหนดขนาดความจุได้ 2K, 4K, และ 8K หน่วยความจำดังกล่าว - สามารถที่จะเปลี่ยนแปลงแก้ไขข้อมูลเพื่อที่จะสลับลำดับให้เกิดคอมบิเนชันที่แตกต่างกันออกไป โดยใช้ EPROM (Erasable Programable ROM) ส่วนกำเนิดสัญญาณหลักแสดงไว้ในบทที่ 6 หัวข้อที่ 6.3 สำหรับระบบอินพุตและเอาพุต (system I/O port) ใช้ 8255 ซึ่งเป็น PPI (Programable Peripheral I/O) โดยในส่วนเอาพุตใช้  $PC_7$  เป็นสัญญาณออกของความถี่สัญญาณนาฬิกา ( $f_{CP}$ ) ที่ใช้ควบคุม - บัคเกตทรินิเกต และอินพุตต่อกับสวิตช์ตัวเลข (Thumbwheel switch) ใช้เป็นตัวตั้งรหัสในการติดต่อ (Base key setting) ทั้งหมดนี้ได้แสดงวงจรที่ใช้ในการควบคุมการชแครมบิลิ่งและดีชแครมบิลิ่ง ดัง ในรูป 7.2

### 7.4 รายละเอียดและโครงสร้างทางซอฟต์แวร์

#### 7.4.1 โครงสร้างของหน่วยความจำ (Memory map)

โครงสร้างของหน่วยความจำแบ่งเป็น 2 ส่วน คือ

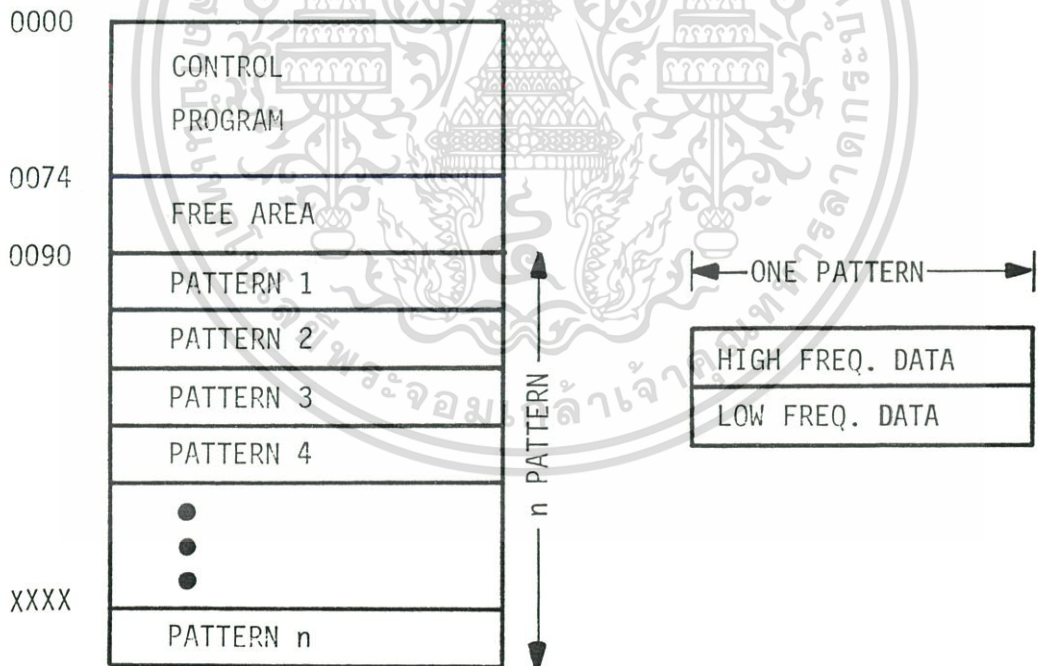
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



รูปที่ 7.2 วงจรที่ใช้ในการควบคุมการขั้วเครื่องมั้ง และ ดิสแควมมั้ง

- ส่วนที่เป็นโปรแกรมควบคุมการทำงาน (Control Program) ใช้สำหรับ -  
ควบคุมการทำงานของทั้งระบบให้เป็นไปอย่างถูกต้อง ซึ่งจะกล่าวในหัวข้อถัดไป

- ส่วนที่เป็นข้อมูล จะประกอบไปด้วยข้อมูลย่อยหลายจำนวน (ซึ่งขึ้นอยู่กับขนาดของหน่วยความจำที่ใช้ ถ้าหน่วยความจำมีขนาด 2K จะได้ข้อมูลย่อย 950 ข้อมูล ถ้าหน่วยความจำขนาด 4K และ 8K จะได้ข้อมูลย่อยจำนวน 2000 และ 8000 ข้อมูลตามลำดับ) แต่ละข้อมูลย่อยจะเรียกว่า แพทเทิร์น (pattern) และสำหรับหนึ่ง แพทเทิร์นจะใช้หน่วยความจำขนาด 2 ไบท์ (byte) โดยแต่ละไบท์ จะมีข้อมูลที่เป็นฐานสิบหกที่แตกต่างกัน ข้อมูลตัวหนึ่งสำหรับสร้างสัญญาณนาฬิกาความถี่สูงและข้อมูลที่เหลือสำหรับสร้างสัญญาณนาฬิกาความถี่ที่ต่ำกว่า ด้วยคอลโทรลโปรแกรม



รูปที่ 7.3 แสดงโครงสร้างของหน่วยความจำ

#### 7.4.2 โปรแกรมควบคุมการทำงาน

Z-80 เป็นไมโครโปรเซสเซอร์ที่มีคำสั่งการทำงานที่มีประสิทธิภาพมาก แต่เนื่องจากการนำมาใช้งานในลักษณะเฉพาะ บางครั้งจึงทำให้ดูเหมือนกับใช้งานไม่เต็มความสามารถ แต่ทั้งนี้เมื่อพิจารณาจากการเปรียบเทียบระหว่างการควบคุมที่วงจรแยกย่อย (discrete circuit) กับการทำงานด้วยไมโครโปรเซสเซอร์แล้ว ทางเลือกสำหรับกรณีหลังจะได้เปรียบทั้งทางด้านราคา และประสิทธิภาพ

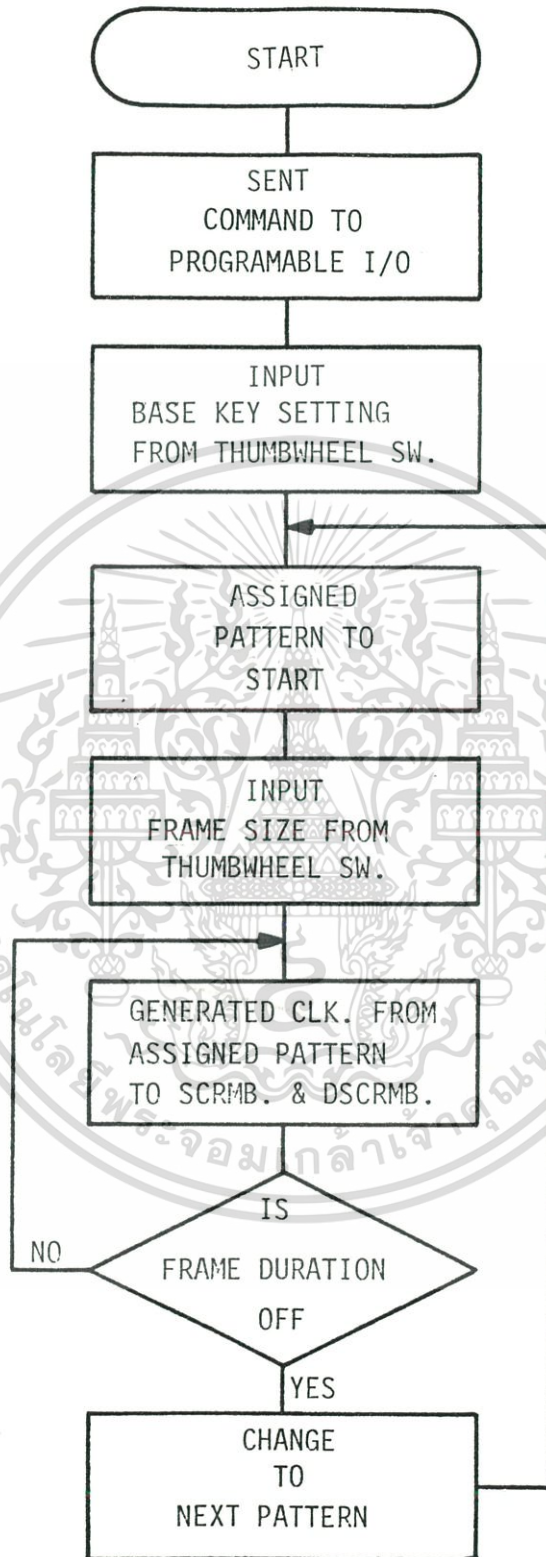
โปรแกรมควบคุมการทำงาน หรือคอลโทรลโปรแกรมมีหน้าที่ส่งคำสั่ง (command word) ไปยัง PPI เพื่อเป็นการกำหนดการทำงานของ I/O โดยกำหนดให้พอร์ทที่ใช้ควบคุมสวิตช์ตัวเลขเป็นอินพุทพอร์ท ส่วนพอร์ทที่ใช้เป็นทางออกของความถี่สัญญาณนาฬิกา ( $f_{cp}$ ) เป็นเอาพุทพอร์ท จากนั้นคอลโทรลโปรแกรมจะทำการอ่านรหัสข้อมูลที่ใช้ในการติดตั้ง (Base key setting) และขนาดของเฟรมจากสวิตช์ตัวเลข และนำรหัสข้อมูลที่อ่านได้ไปกำหนดแพทเทิร์นจากหน่วยความจำ ส่วนข้อมูลที่เป็นตัวบ่งขนาดของเฟรมจะไปกำหนดช่วงระยะเวลาของเฟรม เมื่อได้ข้อมูลครบ คอลโทรลโปรแกรมจะสร้างสัญญาณนาฬิกาความถี่ต่ำสลับกับความถี่ที่สูงกว่าเพื่อใช้ในการชแครมบิลิ่งและดีชแครมบิลิ่ง ในช่วงระยะเวลาของเฟรมที่กำหนด หลังจากเวลาที่กำหนดสิ้นสุดลง คอลโทรลโปรแกรมจะเลื่อนเป็นแพทเทิร์นถัดไปแล้วทำการอ่านขนาดของเฟรมอีกครั้ง ในช่วงระยะเวลาที่กำหนด เพื่อให้ผู้ใช้ได้มีโอกาสที่จะเปลี่ยนขนาดของเฟรม จากนั้นก็จะทำการสร้างสัญญาณนาฬิกาที่มีความถี่แตกต่างออกไป และจะเป็นวัฏจักร เช่นนี้เรื่อยไป ซึ่งได้แสดงไพล์ซาร์ทไว้ในรูปแบบที่ 7.4 (โปรแกรมดูรายละเอียดในภาคผนวกที่ 4)

#### 7.5 ผลการทดลอง

จากการทดลอง โปรแกรมสามารถควบคุมการชแครมบิลิ่งและดีชแครมบิลิ่งได้อย่างถูกต้อง แต่ประสบปัญหาเรื่องสัญญาณนาฬิกาขนาด 4 MHz ที่ใช้ควบคุมไมโครโปรเซสเซอร์ โดยออสซิลเลทจากคริสตัล มีการคลาดเคลื่อน  $\pm (200-300)$  Hz ทำให้โปรแกรมในการควบคุมการชแครมบิลิ่งและดีชแครมบิลิ่ง ค่อย ๆ เริ่มผิดคลาดและจะมากตามเวลาที่เพิ่มขึ้น โดยก่อให้เกิดสัญญาณรบกวน (ดังที่กล่าวไว้ในบทที่ 3 หัวข้อ 3.9)

#### 7.6 การแก้ไขปัญหา

- ปรับความคลาดเคลื่อนเนื่องจากคริสตัลออสซิลเลเตอร์  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



รูปที่ 7.4 FLOWCHART แสดงการทำงานของ Program

- ในกรณีที่สามารถยอมให้มีการคลาดเคลื่อนได้บ้าง ทอนสัญญาณรบกวนดังกล่าวด้วยฟิลเตอร์ (รายละเอียดในบทที่ 5)
- ในกรณีที่มีการคลาดเคลื่อนมาก สามารถใช้ซอฟต์แวร์ในการลดความผิดพลาด โดยปรับให้การทำงานเร็วขึ้นในกรณีที่การดีซแครมบลิ่งตาม (lagging) การซแครมบลิ่ง และปรับให้ช้าลงในกรณีที่การดีซแครมบลิ่งนำ (leading) การซแครมบลิ่งอยู่ (แต่สำหรับในกรณีที่ มีผลที่ไม่ปลอดภัยนัก เพราะสามารถตามรอย (tracking) โดยบุคคลที่สามารถ ที่มีเครื่องชนิดเดียวกัน จึงไม่ได้เพิ่มเติมการทำงานส่วนนี้ไว้)

### 7.7 สรุป

ประสิทธิภาพการซแครมบลิ่งยอมขึ้นอยู่กับการทำงานของโปรแกรม เป็นส่วนใหญ่ - ด้วย ถ้าโปรแกรมสามารถที่กำหนดอัตราการคอมเพรสชัน , เอ็คซแพนชัน และการท่วงสัญญาณด้วยความถี่ของสัญญาณนาฬิกา ( $f_{CP}$ ) ที่แตกต่างกันได้มากเท่าไร ก็ยอมที่จะทำให้ คอมมิเนชันของการซแครมบลิ่งที่เป็นไปได้มีมากตามขึ้นเท่านั้น

## บทที่ 8

### การอินเตอร์เฟสเข้ากับระบบโทรศัพท์

#### 8.1 บทนำ

โทรศัพท์เป็นอุปกรณ์การสื่อสารที่ใช้กันแพร่หลายมากที่สุด เพราะสะดวก รวดเร็ว และราคาก็ไม่แพงมากนัก ในบทนี้จะกล่าวถึงการนำเอาวงจรของส่วนขั้วแมมบลิ่งมาอินเตอร์เฟส (interface) เข้ากับระบบโทรศัพท์

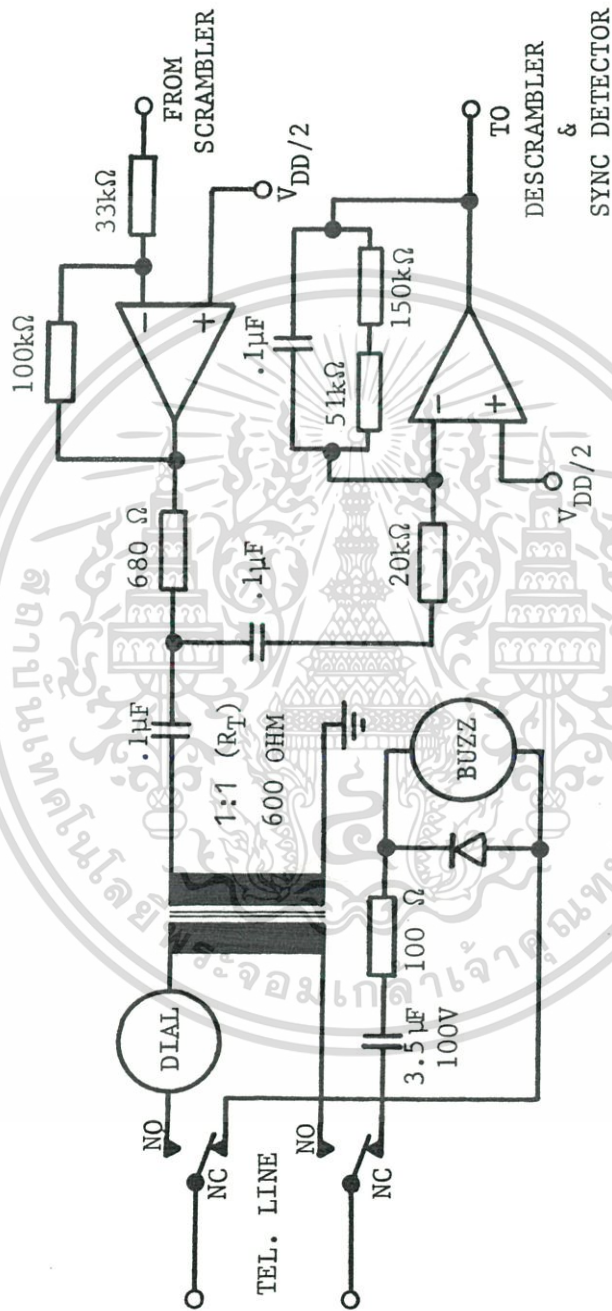
#### 8.2 การออกแบบการทำงาน

การออกแบบการทำงานในส่วนนี้ก็มีลักษณะการทำงาน เช่นเดียวกับโทรศัพท์ แต่ทั้งนี้เนื่องจากการทำงานของไฮบริด-ทรานส์ฟอร์มเมอร์ หรือ ไฮบริด-ไอซี (Hybrid-transformer or Hybrid-IC) ที่ใช้ในโทรศัพท์ปรกติ จะทำหน้าที่แยกระหว่างการส่งและการรับ (transmission and receiving) โดยขณะที่ผู้ใช้พูดติดต่อไฮบริดจะทอนสัญญาณบางส่วนกลับมาให้ผู้พูดเพื่อเป็นการมอนิเตอร์ (monitor) ซึ่งเรียกสัญญาณนี้ว่า ไซด์โทน (side tone) ในการขั้วแมมบลิ่งด้วยอุปกรณ์ท่วงสัญญาณ จึงก่อให้เกิดปัญหา เนื่องจากไซด์โทนจะถูกท่วงเวลาไปในการขั้วแมมบลิ่งและดีซ์แมมบลิ่ง ทำให้การมอนิเตอร์ แทนที่จะเป็นประโยชน์กลับก่อให้เกิดความรำคาญต่อการรับฟัง ในการออกแบบจึงต้องสร้าง-โทรศัพท์ขึ้นใหม่ โดยควบคุมให้การรับและการส่งทำงานในทิศทางเดียว (simplex operation) โดยใช้อิเล็กทรอนิกส์สวิตช์ (electronic switch) ควบคุมการทำงานในลักษณะกดเพื่อที่จะพูด (Push To Talk ,PTT) ส่วนรายละเอียดอื่น ๆ จะกล่าวในหัวข้อถัดไป

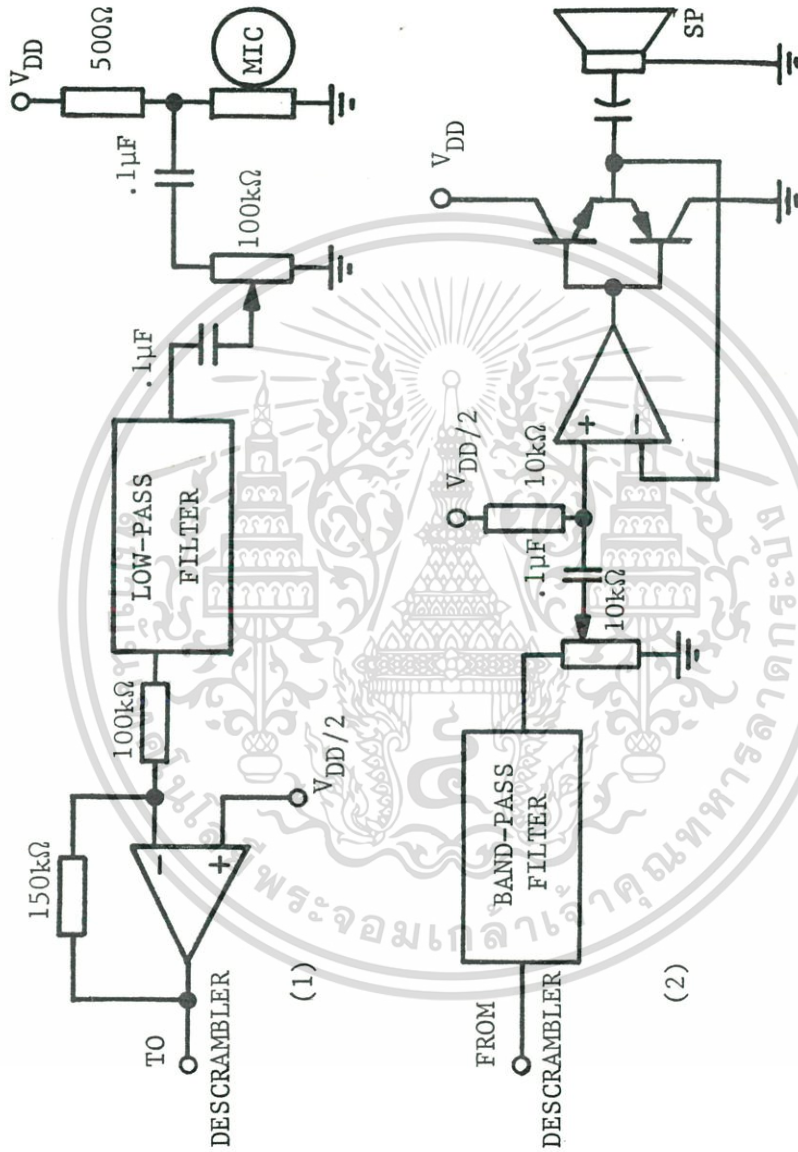
#### 8.3 วงจรใช้งานในทางปฏิบัติ

การออกแบบวงจรแยกออกเป็น 2 ส่วน คือ

- วงจร Telephone line interface ส่วนที่ต่อกับคู่สายโทรศัพท์ใช้ทรานส์ฟอร์มเมอร์ที่มีอัตราส่วน  $N_1/N_2$  เท่ากับ 1 มีค่าความต้านทานเท่ากับ 600  $\Omega$  และอิมพีแดนซ์ 1 K $\Omega$  ส่วนหมุนหมายเลขโทรศัพท์ (dial) ใช้วงจรสำเร็จต่ออนุกรมกับทางด้านเอาพุทของทรานส์ฟอร์มเมอร์ด้านที่ต่อกับคู่สายโทรศัพท์ สำหรับการมอนิเตอร์สัญญาณเรียก (ringing) ใช้ บัสเซอร์ (buzzer) ส่วนทางด้านอินพุทของทรานส์ฟอร์มเมอร์ เป็นจุดรวมสัญญาณ (Summing point) ระหว่างการส่งและการรับ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



รูปที่ 8.1 วงจรที่ใช้อินเตอร์เฟสกับคู่สายโทรศัพท์



รูปที่ 8.2 (1) วงจรที่ใช้เป็น AUDIO I/P

(2) วงจรที่ใช้เป็น AUDIO O/P

โดยใช้ออปแอมป์สำหรับขยายสัญญาณทั้งทางด้านส่งและด้านรับ โดยด้านรับสามารถปรับอัตราขยาย - สัญญาณและมีฟิลเตอร์สำหรับทอนสัญญาณรบกวนในกรณีที่มีการชิงโครไนซ์โดยสัญญาณที่ต่ำมาก ๆ ดังรายละเอียดแสดงในรูปที่ 8.1

- วงจร AUDIO I/P และ AUDIO O/P ส่วนของ AUDIO I/P ประกอบด้วย คาร์บอนไมโครโฟน ที่ไบอัสไว้ด้วยความต้านทาน สัญญาณที่ได้ผ่านโลว์พาสฟิลเตอร์ (RC-filter) เพื่อลดความผิดเพี้ยนเนื่องจากการแซมปลิงด้วยมัลติเพอริเกด ตามทฤษฎีของการแซมปลิง (รายละเอียดในบทที่ 5) เมื่อผ่านฟิลเตอร์แล้วใช้ออปแอมป์เป็นบัฟเฟอร์ โดยให้มีอัตราขยายเล็กน้อย และสำหรับ AUDIO O/P ใช้โลว์พาสฟิลเตอร์ และ ไฮพาสฟิลเตอร์ ที่มีอัตราการลดทอนสูง ต่ออนุกรมในลักษณะแบนพาสฟิลเตอร์ (Band-pass filter) เพื่อลดสัญญาณรบกวนที่เกิดขึ้นนอกแบนวิดของเสียง ( $\pm 3$ dB ที่ 300 และ 3000 Hz) (รายละเอียดดูในบทที่ 5) สัญญาณที่ผ่านฟิลเตอร์แล้วจะถูกบัฟเฟอร์และขยายกระแสด้วยคอมพริเมนทารีแอมป์ (Complementary Amp.) เพื่อขับลำโพง (Speaker)

#### 8.4 สรุป

ถึงแม้การออกแบบส่วนเครื่องรับโทรศัพท์รุ่นใหม่ เนื่องจากเหตุผลดังกล่าวในตอนต้น ทำให้ไปลดขีดความสามารถในการติดต่อตอบรับที่กระทำได้ทิศทางเดียว (simplex operation) แทนที่จะสามารถติดต่อได้สองทิศทางในเวลาเดียวกัน (duplex operation) แบบโทรศัพท์ปกติ จะทำ ความลำบากต่อการใช้อยู่ไม่น้อยแต่ก็เป็นวิธีที่มีใช้กันอยู่ การแก้ไขก็อาจจะใช้วงจรควบคุมทิศทางในการติดต่อแบบอัตโนมัติ โดยใช้เสียงผู้พูดเป็นตัวกำหนดลำดับความสำคัญของทิศทางก่อนหลัง ซึ่งเรียกว่า VOX (Voice exchange) แต่การนำ VOX ไปใช้งานจะมีปัญหาในกรณีที่ระดับสัญญาณเสียงของผู้พูดและผู้รับ - แยกต่างกันอย่างชัดเจน ซึ่งขีดความสามารถของ VOX ดังกล่าวขึ้นอยู่กับ การควบคุมอัตราขยายแบบอัตโนมัติ (AGC) และวงจรเปรียบเทียบสัญญาณว่าทำงานได้ดีเพียงไร

บทที่ ๑บทสรุป

เครื่องเข้ารหัสเสียงพูดแบบโปรแกรมได้ ที่ได้ออกแบบและพัฒนาขึ้นนี้ เป็นการนำเอาวิธีการที่แตกต่างจากวิธีการที่มีใช้อยู่ในปัจจุบัน มาใช้ในการชแครบลิ้งเสียงพูด โดยวิธีการดังกล่าวจัดอยู่ในประเภทการทำงานแบบอานาลอก (Analogue encrypting speech) ที่ทำให้รูปแบบของสัญญาณเปลี่ยนแปลงในฟริควเอนซีโดเมน (Frequency domain) พร้อมทั้งท่นว่งสัญญาณให้แตกต่างกันไป ซึ่งผลของการออกแบบและพัฒนาดังกล่าวมีผลดีและผลเสียดังนี้

ผลดีของระบบการทำงาน

- คอมมิเนชันในการชแครบลิ้งที่สามารถนำไปใช้ได้จะถูกคัดเลือก และโปรแกรมไว้ในหน่วยความจำ ซึ่งสามารถที่จะจัดลำดับ หรือแก้ไขใหม่ได้โดยง่าย
- การซิงโครไนซ์ระหว่างระบบใช้ระยะเวลาอันสั้น (ประมาณ 1 วินาที) และกระทำเพียงครั้งเดียว ในตอนเริ่มต้นของการทำงาน ทำให้ปลอดภัยจากการตามรอย (tracking) ด้วยเครื่องมือประเภทเดียวกัน โดยบุคคลที่สาม
- การออกแบบส่วนควบคุม ในการชแครบลิ้งและดิชแครบลิ้งใช้ไมโครโปรเซสเซอร์ ทำให้ง่ายแก่การปรับปรุงในการเพิ่มเติมรายละเอียดบางส่วน โดยแก้ไขในส่วนของซอฟต์แวร์
- การชแครบลิ้งสัญญาณอานาลอกนอกจากจะทำในส่วนของฟริควเอนซีโดเมนแล้ว ยังมี การเปลี่ยนแปลงการท่นว่งสัญญาณที่แตกต่างกัน โดยเป็นผลจากการใช้อุปกรณ์ท่นว่งสัญญาณดังกล่าว ซึ่งถือว่าทำให้ระบบการทำงานปลอดภัยต่อการแปลงสัญญาณกลับเป็นเช่นเดิม
- สามารถที่จะกำหนดรหัสที่ใช้ในการติดต่อแต่ละครั้งจากสวิตซ์ตัวเลข เพื่อเป็นการกำหนดความแตกต่างของลำดับการทำงานที่ใช้ในการชแครบลิ้ง ทำให้ขีดความสามารถเพิ่มขึ้น

ผลเสียของระบบการทำงาน

- การนำคอมมิเนชันสำหรับการชแครบลิ้งที่นำไปใช้ได้ มาทำการสลับลำดับ (Permutation) ซึ่งสามารถมีได้  $n!$  แบบ (สำหรับ  $n$  คอมมิเนชัน) ถึงแม้จะคัดเลือกเอาเฉพาะแบบที่เหมาะสมบางส่วนมาใช้ ก็จำเป็นต้องใช้หน่วยความจำขนาดใหญ่ ในการกำหนดและจัดลำดับทำให้สิ้นเปลือง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

- ในการนำเอาบัคเกททริเกด ซึ่งเป็นอุปกรณ์หน่วงสัญญาณแบบสารกึ่งตัวนำมาดัดแปลง และประยุกต์ใช้งานในลักษณะที่ผิดแปลกไปจากเดิม โดยการควบคุมการทำงานที่เปลี่ยนแปลงการหน่วงสัญญาณแบบไม่คงที่ ทำให้การตอบสนองความถี่ของสัญญาณเอาพุทต่ออินพุทไม่ราบเรียบ เกิดการลดทอนที่แตกต่างกันไป ตามขนาดของการหน่วงสัญญาณ

- สำหรับการชิงโครโนซ์ใช้วิธีการของเฟสล็อคคูลป์ โดยใช้โทเนดีเคอร์ (Tone decoder NE 567) เป็นตัวดีเทคสัญญาณซิงค์ โดยลูปฟิลเตอร์มีความไวต่อการรับสัญญาณ ในอัตราส่วนของสัญญาณซิงค์ ต่อสัญญาณรบกวนจะต้องไม่น้อยไปกว่า  $-6$  dB ซึ่งในระบบโทรศัพท์ สำหรับต่างชุมสายที่ไกลมาก ๆ การชิงโครโนซ์ทำได้ยาก ทั้งนี้ผลเนื่องจากการลดทอนของสัญญาณซิงค์ ที่ถูกลดทอนมาเป็นลำดับในแต่ละชุมสายที่อยู่ในเส้นทางของการติดต่อ ทำให้อัตราของสัญญาณซิงค์ต่อสัญญาณรบกวนลดลงตามลำดับ บางครั้งลดลงเกินขีดความสามารถของลูปที่จะทำการลอคได้

- ระบบการติดต่อเป็นแบบทางเดียว (simplex operation) ทั้งนี้เนื่องจากการแก้ปัญหาของไซด์โทนที่ถูกหน่วงไปทำความรำคาญต่อการรับฟัง ซึ่งในระบบการชแक्रमบลิ้งสัญญาณด้วยวิธีการทางอานาลอค โดยทั่วไปไม่สามารถหลีกเลี่ยงได้ แต่สำหรับการชแक्रमบลิ้งสัญญาณด้วยวิธีการทางดิจิตอลสามารถใช้ระบบการติดต่อแบบสองทิศทางพร้อมกันได้ (duplex operation) แต่แมนวิตของระบบส่งผ่านสัญญาณจะต้องสูงขึ้นด้วย

จากผลดีและผลเสียของระบบการทำงานที่แจกแจงไว้ ตลอดจนขั้นตอนการศึกษาระบบการทำงานต่าง ๆ ในปริญญาณิพนธ์ฉบับนี้ คงจะเป็นประโยชน์สำหรับการดำเนินโครงการต่อไปบ้างไม่มากนัก

กิติกรรมประกาศ

ขอขอบพระคุณอย่างสูงต่ออาจารย์ ดร.ลิตธิชัย โกลิยอุตม ในการให้คำปรึกษา และแนะนำ  
เรื่องการเรียนรู้ตลอดจนทำวิทยานิพนธ์ตั้งแต่ต้นจนจบการศึกษา และขอขอบคุณต่อ อ.สมศักดิ์ อัจฉริยวรกุล,  
อ.ชนิษฐา แซ่ตั้ง และ คุณมียนุช วรพงศ์กิติพันธ์ ที่ให้ความช่วยเหลือด้วยดีตลอดมา.



บทความและหนังสืออ้างอิง

- [1] J.G. Graeme; *"Applications of operational amplifiers"*, McGraw Hill, New York, 1973.
- [2] D.J. Hamilton and W.G. Howard; *"Basic integrated circuit engineering"*, McGraw Hill, New York, 1975.
- [3] J.L. Hilburn and D.E. Johnson; *"Manual of active filter design"*, McGraw Hill, New York, 1973.
- [4] D.A. Smith, W.J. Butler, and C.M. Puckette; *"Programmable Bandpass Filter and Tone Generator Using Bucket-Brigade Delay Lines"*, IEEE Trans. on Communication, Vol. Com-22, No. 7, pp. 921-925, July 1974.
- [5] C.M. Puckette, W.J. Butler, and D.A. Smith; *"Bucket-Brigade Transversal Filters"*, IEEE, Trans. on Communication, Vol. Com-22 No. 7, pp. 926-934, July 1974.
- [6] B. Thomas; *"Cryptography"*, Proceedings of the workshop on Cryptography Burg Feverstein, Germany, 1982.
- [7] N.S. Jayant, B.J. McDermott, S.W. Christensen and A.S. Quinn; *"A Comparison of Four Methods for Analog Speech Privacy"*, IEEE, Trans on Communication, Vol. Com-29, No. 1, Jan 1981.
- [8] L.A. Leventhal; *"Z-80 Assembly language programming"*, Osborne & Associates, California, 1978.
- [9] W.C. Lindsey and M.K. Simon; *"Phase-locked loops & their application"*, IEEE Press, New York, 1977
- [10] อาจารย์โยธิน เปรมปราณีรัชต์ "เฟสล็อกคูลูป"

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า วิทยาเขตเจ้าคุณทหาร ลาดกระบัง



## คุณสมบัติทางเทคนิค

(Technical specification)

### Cryptographic

#### - เทคนิค(Technique)

พรีแควนซีคอมเพรสชัน (Frequency compression) สลับกับพรีแควนซีเอ็กซ์แพนชัน (Frequency expansion) สัญญาณเสียงด้วยบัคเกรดริเบด (Bucket Brigade Devices) ควบคุมการซแครมบลิ่งด้วยไมโครดรีเซสเซอร์ จำนวนรูปแบบ (pattern) ของการคอมเพรสชันสลับกับเอ็กซ์แพนชัน n แบบ และสามารถจัดลำดับ (Reordering) ด้วยการสลับลำดับ (Permutation) ได้  $n!$  และนำการจัดลำดับที่ได้บางส่วนโปรแกรมลงใน EPROM ซึ่งสามารถสลับการจัดลำดับใหม่ด้วยการเปลี่ยน EPROM (950 ลำดับสำหรับ 2 K EPROM , 2000 ลำดับ สำหรับ 4 K EPROM และ 8000 ลำดับสำหรับ 8 K EPROM) และสามารถกำหนดขนาดของ

#### - รหัสที่ใช้ในการติดต่อ (Base key setting)

ตั้งรหัสในการติดต่อแต่ละครั้งจากสวิตช์ตัวเลข (Thumbwheel switch) โดยจำนวนเลขหมายเท่ากับการจัดลำดับที่ได้จากการสลับลำดับ คือ  $50!$  เช่นกัน (950 เลขหมายสำหรับ 2 K EPROM , 2000 เลขหมาย สำหรับ 4 K EPROM และ 8000 เลขหมายสำหรับ 8 K EPROM)

#### - การทำงานเป็นแบบทางเดียว (Simplex operation)

การติดต่อระหว่างกันใช้กดสำหรับพูด (push to talk) และปล่อยเพื่อที่จะรับฟัง

### Electrical

#### - การตอบสนองความถี่ (Frequency response)

$\pm 3$  dB ที่ 300 Hz และ 3000 Hz

#### - ระยะเวลาที่สามารถซิงโครไนซ์ได้ (Time to achieve initial syne)

1 วินาทีโดยเฉลี่ยที่สัญญาณ 1953 Hz  $\pm 100$  Hz ที่ S/n -6 dB

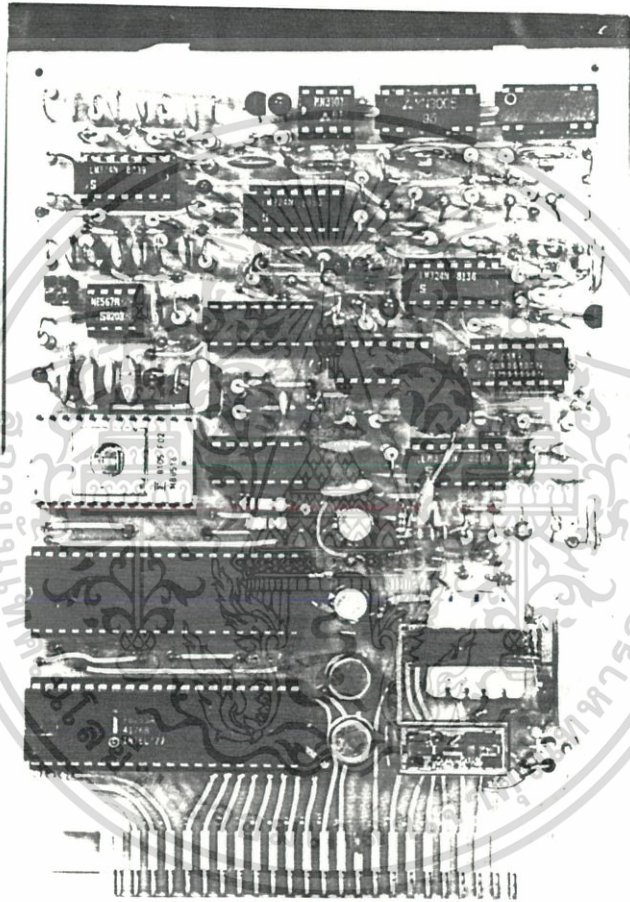
#### - ช่วงเวลาของการหน่วงสัญญาณในระบบ (System delay)

ระยะเวลาที่หน่วงต่ำสุด 122.8 mS

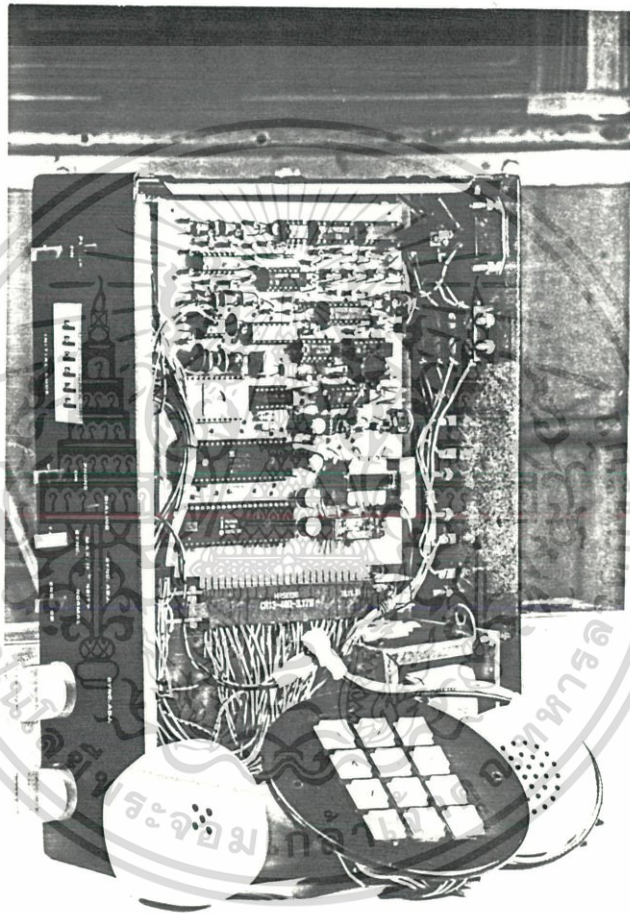
ระยะเวลาที่หน่วงสูงสุด 307.2 mS

#### - วิธีการซิงโครไนซ์ (Synchronization modes)

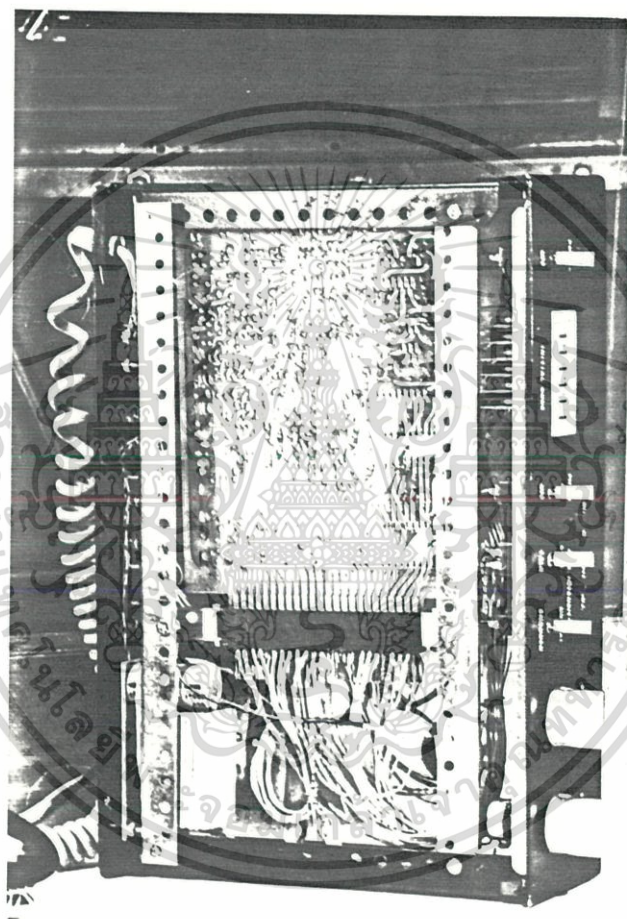
one shot 1953 Hz พัลส์โดยใช้เฟสล็อคคัลปดีเทคเตอร์



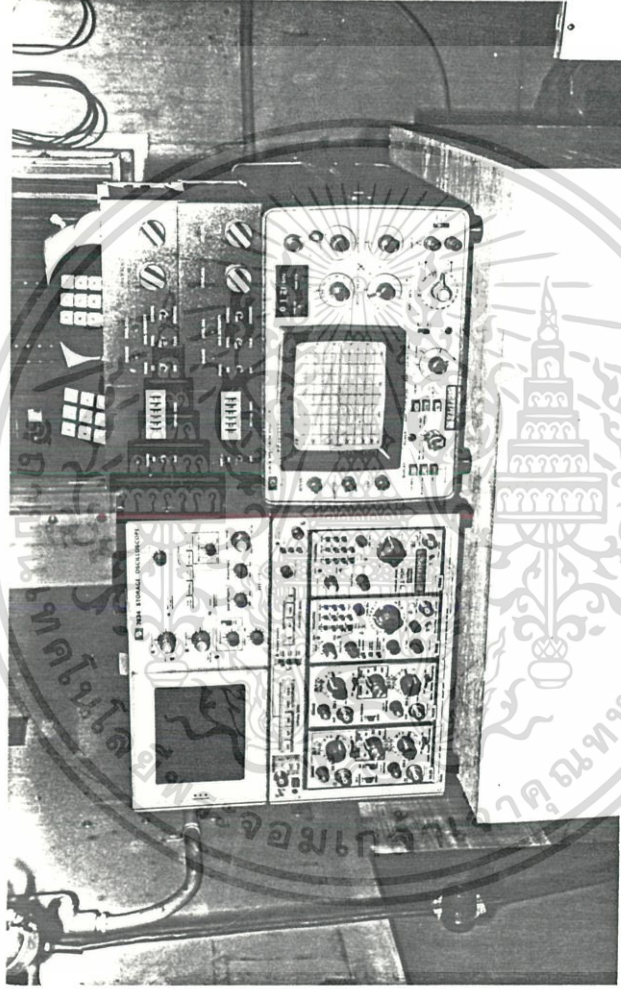
ลักษณะของแผ่นพิมพ์วงจรพร้อมอุปกรณ์



ลักษณะโครงสร้างภายในของเครื่อง Scrambler  
(ด้านหน้า)



ลักษณะโครงสร้างภายในของเครื่อง Scrambler  
(ด้านหลัง)



เครื่องมือที่ใช้ประกอบในการวัดผลการทำงานของ เครื่อง Scrambler



ขีดชั้นความเข้าใจในระบบความปลอดภัยของการสื่อสารโดยใช้เสียง [6]

(The rating of understanding in secure voice communications systems)

ขีดชั้นความเข้าใจ มีองค์ประกอบที่สำคัญดังนี้ คือ

1. ประสิทธิภาพของการสื่อสารโดยใช้เสียงขึ้นอยู่กับคุณสมบัติหลายประการของระบบ - เสียงเชิงไฟฟ้า (Electroacoustic) และตัวประกอบเฉพาะทางอิเล็กทรอนิกส์ (Electronic parameter) ของอุปกรณ์ที่ประกอบขึ้นเป็นเครื่องมือสื่อสาร (การตอบสนองต่อความถี่ ช่วงแบนวิดท์ที่จำกัดค่า - ความหน่วงที่แตกต่างกัน ความผิดเพี้ยนหรือการถูกแทรก อัตราส่วนของสัญญาณต่อการรบกวน) คล้ายกับคุณลักษณะของการแปลงเสียงหรือสำเนียงของแต่ละบุคคลสำหรับผู้พูดรวมทั้งความคุ้นเคยต่อเสียงและความเข้าใจในข่าวสารที่ได้รับสำหรับผู้ฟัง
2. ถึงแม้ว่าค่าของระบบเสียงเชิงไฟฟ้าและตัวประกอบเฉพาะทางไฟฟ้าของอุปกรณ์ในการสื่อสารโดยใช้เสียงจะสามารถตรวจวัดหรือหาค่าได้ แต่เป็นการยากที่จะกำหนดค่าแห่งความเข้าใจ ซึ่งจะนำไปถึงความเข้าใจที่ถูกต้องในเนื้อหาของข่าวสาร อันเป็นเหตุผลในการที่จะต้องมีการติดต่อซึ่งกันและกัน สิ่งสำคัญมีสองประการคือ ประการแรก: ความเข้าใจถึงคุณสมบัติตามธรรมชาติของเสียง ประการที่สอง: ความสามารถในการเข้าใจต่อแต่ละคำพูด ซึ่งเมื่อรวมออกมาเป็นประโยคแล้วสามารถตีความหมายได้
3. การค้นคว้าเกี่ยวกับเสียงเป็นที่ทราบกันว่า ผู้พูดและผู้ฟังสามารถจะเข้าใจกันได้ถึงแม้จะมีการผิดเพี้ยน หรือ ขาดหายไป ทั้งนี้เพราะ เป็นไปตามลักษณะที่เรียกว่า "การพูดที่เกินความจำเป็น"

ข่าวสารประกอบด้วย

-1 ประโยคเดี่ยว ๆ

ประโยคแรก ๆ สามารถนำไปถึงความเข้าใจในความหมายของประโยคที่อยู่ถัดไปและไปจนตลอดทั้งบทความ ซึ่งสมองมนุษย์จะรับทราบได้

-2 คำที่ประกอบเป็นประโยค

คำต่าง ๆ ในบทความนั้นง่ายง่ายการพิสูจน์เพื่อให้ทราบ แม้บางคำอาจจะขาดหายไป แต่สมองก็ยังสามารถต่อเติมเองได้เพื่อให้ถูกหลักไวยากรณ์

-3 พยางค์ที่ประกอบเป็นคำ

คำที่ประกอบด้วยหลายพยางค์จะเกิดผิดพลาดได้ง่าย แต่ก็ยังสามารถเข้าใจได้เมื่อได้รูปประโยคออกมา

-4 เสียงที่ทำเป็นพยางค์

ถึงแม้การกำหนดพยางค์จะไม่ชัดเจน แต่โดยทั่วไปแล้วก็ยอมรับว่าเป็น "หน่วยพื้นฐาน" (basic unit) สำหรับที่จะใช้บอกถึงความสัมพันธ์ของเสียง ซึ่งแต่ละภาษาก็ยังแตกต่างกันไป ถ้าเราติดต่อสื่อสารกันโดยไม่คำนึงถึงเสียงของพยางค์ที่ถูกต้องตามแบบฉบับแล้วความสามารถของสมองมนุษย์จะไม่สามารถเข้าใจได้ถึงเนื้อหาของบทความตาม - ความหมายที่แท้จริงในการสื่อสารได้เลย อย่างไรก็ตาม พยางค์ซึ่งเป็นหน่วยพื้นฐานของคำซึ่งบ่งถึงเสียงสูง-ต่ำ และการเน้นเสียงซึ่งจะเป็นไปเฉพาะพยางค์ในคำหนึ่ง ๆ เท่านั้น สำหรับการพิจารณาความหมายของ "ความสามารถในการเข้าใจ" (understandability) จะไม่คำนึงถึงเสียงสูง-ต่ำ และการเน้นเสียงเลย

4. ขีดขั้นของความเข้าใจในการสื่อสารโดยการเข้ารหัส (cryptophonic) แตกต่างจากการสื่อสารแบบธรรมดา คือ

-1 ส่วนใหญ่การสื่อสารโดยการเข้ารหัสจะลดค่าสัญญาณต่อสิ่งรบกวนเหลือประมาณ - 20 - 40 dB

ที่ 20 dB อัตราความเข้าใจต่อพยางค์ (syllable - understanding - rate) ลดลงอย่างมาก

ที่ 30 dB อัตราความเข้าใจต่อพยางค์ ลดลงเล็กน้อย

ที่ 40 dB การลดลงยากที่สังเกต

-2 ประสิทธิภาพการสื่อสารด้วยวิธีดังกล่าวจะทำให้เกิดความผิดเพี้ยนเนื่องจากการเสียรูปแบบ (deformed) ของสัญญาณประมาณ 10 - 20 % โดยที่ 10 % ก็สามารรถที่จะลดความเข้าใจอย่างเห็นได้ชัด

5. การทดสอบเครื่องมือที่ใช้ในการเข้ารหัสหลาย ๆ แบบก็เพื่อตรวจสอบการทำงานและเปรียบเทียบคุณลักษณะ โดยผลที่ได้จากผู้ทดสอบทุกคนควรที่จะให้ผลใกล้เคียง ขั้นตอนการทดสอบดังนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

- 1 กำหนดวิธีการออกเสียงของพยางค์ที่ถูกต้อง
- 2 เตรียมอุปกรณ์ในห้องทดสอบ
- 3 ศึกษาการลดทอน (attenuation) ของสัญญาณที่มีผลต่อการรับฟัง สัญญาณรบกวนที่มีระดับคงที่ตลอดย่านความถี่ (white noise) และความผิดเพี้ยนของสัญญาณที่แรงเกินไปในบางขณะของการสื่อสาร (beep tone) และอื่น ๆ ซึ่งคาดได้ว่าจะเกิดขึ้นได้จริง
- 4 ทดสอบโดยสลับเปลี่ยนผู้พูดและผู้ฟัง เนื่องจากการทดสอบนี้ผลที่ได้รับจะต่างกันไปตามคู่ของผู้พูดและผู้ฟังแต่ละคู่ ซึ่งข้อเท็จจริงแล้วการจัดอุปกรณ์ในการทดสอบเพื่อให้เหมาะสมกระทำได้จากผลที่ได้รับจากผู้พูดและผู้ฟังแต่ละคู่โดยเฉพาะเท่านั้น

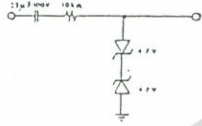






รายละเอียดของวงจร

ออปแอมป์จำกัดแอมพลิจูด (Limiter) ประกอบด้วยตัวนำวงจร คอปป์ (C119) ซึ่งถูก  
 ไม่ให้ระดับสัญญาณเกิน 10 v เพราะระหว่างที่ขั้วโวลต์ของคอปป์มีสัญญาณ ขั้วโวลต์  
 ขอบของคอปป์มีสัญญาณ 7 วัตต์ (ring back) ซึ่งมีสัญญาณระดับต่ำ ส่วนขั้วโวลต์จะเกิด  
 สัญญาณ 7 วัตต์ (ringing) ซึ่งมีขนาดสัญญาณประมาณ 100-200 v ขึ้นไป



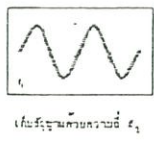
รูปที่ 2 แสดงส่วนวงจรจำกัดแอมพลิจูด

วงจรคอปป์ในรูปที่ 2 จะทำการคอปป์สัญญาณขนาดสูงลงจนไม่ให้อายุ  
 ทักษะทาง (Break down Voltage) ของตัวโวลต์เกิด ซึ่งระดับจะไม่ให้ส่วนเกิน  
 ของสัญญาณระดับสูง ซึ่งเกิดจากการเป็นขั้ว

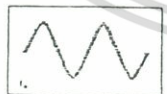
ส่วนเบี่ยงเบนแปลงสัญญาณ และกรองสัญญาณ (Scrambler & Filter)

วงจรส่วนนี้ประกอบด้วย มีลักษณะ MM 3005 (4096-stage Bucket Brigade  
 Delay Line) สามารถขยาย (delay) สัญญาณที่อยู่ในขั้ว (Audie)  $f_1$  ถึง 10  
 กิโลเฮิรตซ์ ในอัตรา 20.48 - 204.8Hz/clock นี้คือส่วนแรกที่จะให้สัญญาณเสียง

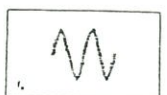
จากรูปที่ 4 เราจะได้ (Information)  $f_1$  จะถูกเก็บเข้าไปในบัคเกตเบรียเกท  
 ที่มีหนึ่งจำนวน 4096 สเตจ (stage) โดยวิธี (shifter) (เลื่อนหรือสไลด์  
 (stage) คือ 1 บิต เพราะฉะนั้นสัญญาณนาฬิกา (clock) ที่มีจำนวน  $f_2$  จำนวน  
 4096 บิต จะทำให้การเลื่อนเข้าไปทั้งหมด 4096 สเตจ และอัตราการเลื่อนจะมี  
 มีเป็นผลออกสัญญาณนาฬิกาที่ความถี่  $f_0$  รูปสัญญาณ (wave form) จะเปลี่ยน  
 (กับ แอมพลิจูดที่  $f_1$ ) จะทำให้  $f_2$  เป็นความถี่ไปเป็น  $f_0$  ซึ่งความถี่ที่ออกมาจะ  
 เป็นโคไซน์  $f_0 = f_1 \times \frac{f_2}{f_1}$



เป็นสัญญาณความถี่  $f_1$



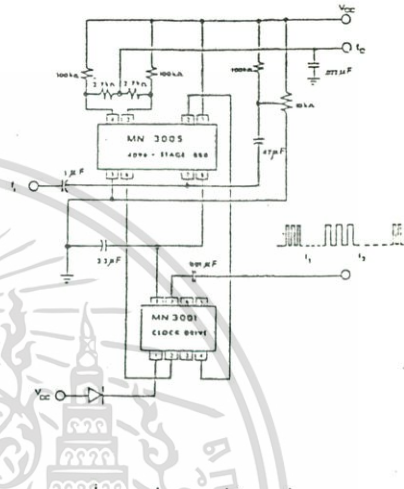
เป็นสัญญาณความถี่  $f_2$



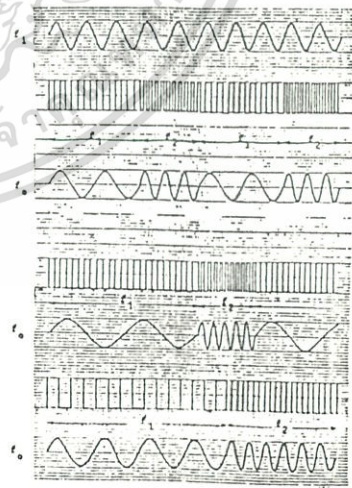
เป็นสัญญาณความถี่  $f_0$

รูปที่ 4 แสดงความสัมพันธ์ของสัญญาณที่เปลี่ยนไป เนื่องจากความถี่  
 และบ่อยสัญญาณที่เก็บออกไปใช้สัญญาณนาฬิกาทำงาน

เป็นการขยายสัญญาณด้วยอัตราความถี่ที่ต่างกัน ซึ่งความถี่ที่ขยายไว้  
 สัญญาณนาฬิกาแบบ 2 เฟส (2-phase clock) ซึ่งยังมีหน่วยที่ค่าเป็นสัญญาณนาฬิกา  
 ซึ่งใช้มีลักษณะที่โดยปกติแล้ว (MM 3101 Clock Generator Driver For 8MS)S  
 ดังแสดงในรูปที่ 5



รูปที่ 5 แสดงส่วนวงจรนาฬิกาที่ใช้ในการเบี่ยงเบนสัญญาณเสียง



รูปที่ 5 แสดงความสัมพันธ์ของ  $f_1$  กับ  $f_0$  เมื่อ  $f_1$  และ  $f_2$  เปลี่ยนไป

รูป 5 (1), (2) และ (3) แสดงถึงความสัมพันธ์ของ  $f_1$  กับ  $f_0$  ซึ่ง  $f_0$  จะแปรผันไป เมื่อ  $f_1$  เปลี่ยน (รูป) ไปเป็น  $f_2$  หรือจาก  $f_2$  ไปเป็น  $f_1$

เมื่อ  $f_1$  เปลี่ยนเป็น  $f_2$ ;  $f_0 = f_1 \times \frac{f_2}{f_1}$   
 และถ้า  $f_2$  เปลี่ยนเป็น  $f_1$ ;  $f_0 = f_2 \times \frac{f_1}{f_2}$

ตัวอย่างที่ 1  $f_1 = 20 \text{ KHz}, f_2 = 30 \text{ KHz}, f_1 = 1 \text{ KHz}$   
 เมื่อ  $f_1$  เปลี่ยนเป็น  $f_2$ ;  $f_0 = 1 \times \frac{30}{20} = 1.5 \text{ KHz}$   
 เมื่อ  $f_2$  เปลี่ยนเป็น  $f_1$ ;  $f_0 = 1 \times \frac{20}{30} = .667 \text{ KHz}$

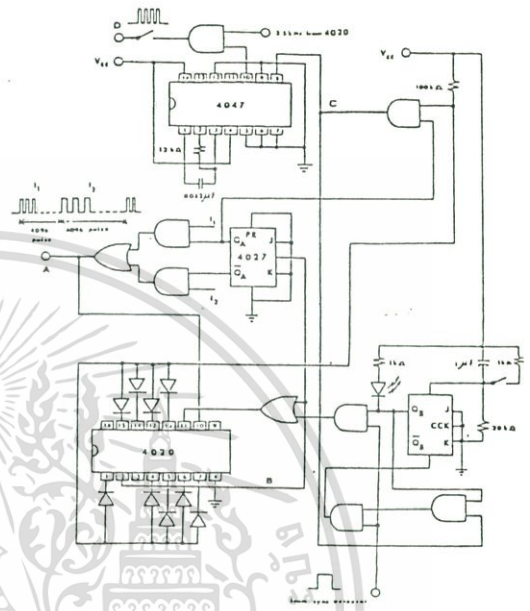
ที่  $f_1 = 20 \text{ KHz}, f_2 = 50 \text{ KHz}, f_1 = 1 \text{ KHz}$   $f_0$  เปลี่ยนเป็น .4 KHz 2.5 KHz  
 ที่  $f_1 = 40 \text{ KHz}, f_2 = 60 \text{ KHz}, f_1 = 1 \text{ KHz}$   $f_0$  เปลี่ยนเป็น .667 KHz 1.5 KHz

จากรูป 5.1 และ 5.3 จะเห็นว่าอัตราการของ  $f_2$  และ  $f_1$  เท่ากับครึ่งจาก  
 อัตราการของ  $f_1$  เมื่อเปลี่ยนไปหรือกลับกัน ทำให้สัญญาณทั้งสองไม่มีความสัมพันธ์แบบ  
 ซึ่งมีความหมายให้ระบบวิทยุไปใช้

ส่วนของการกระจัดความถี่ของสัญญาณที่แทนไว้แทนเป็นสัญญาณต้นไป  
 (base case signal) ของการกระจัดความถี่ (carrier) ทวนตัวที่ไม่ใช่สัญญาณต้นไป



รูปที่ 6 แสดงการกระจัดความถี่



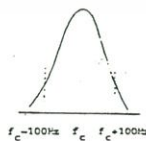
รูปที่ 7 แสดงวงจรควบคุมการกระจัดความถี่และตรวจจับสัญญาณ

รูปที่ 8 (1) ความถี่  $f_1$  ร่วมกับ  $f_2$  ซึ่งมีความถี่เท่ากับค่า 4096 ซึ่ง  
 เท่ากับ 4096 บิต

- รูปที่ 8 (2) โคจรรอบความถี่  $f_1$  และ  $f_2$  ด้วย 4096
- รูปที่ 8 (3) โคจรรอบรูป (2) โดยที่ส่วนไม่ของการทำงาน
- รูปที่ 8 (4) AND กับตัวที่โคจรรอบรูป (3) ด้วย 3.5 มิลลิโวลต์ ซึ่งคือระดับ

ส่วนของการกระจัดความถี่ (Sync Detector)

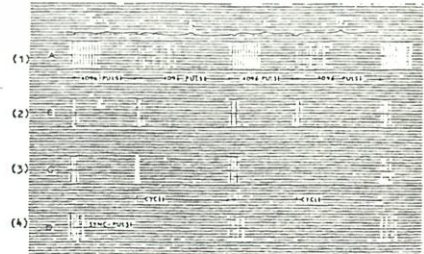
พารามิเตอร์ โทนี่ดีโคเดอร์ (567 Tone Decoder) โทนี่  $f_c = 3.5$   
 มิลลิโวลต์ และแบนวิธ(BW) = 200 เฮิรตซ์



รูปที่ 9 แสดงแบนวิธของโทนี่ดีโคเดอร์

โตนดีโคเดอร์ทำงานในช่วง แบนวิธ (Bandwidth) มีเขี้ยว เป็นโตนดีโค  
 พังจะมี 5677 ครอบคลุมกับตัวที่โคจรรอบโทนี่ดีโคเดอร์ และครอบคลุมกับโตนดี  
 โคเดอร์ที่มีขนาดความถี่ที่โคจรรอบโทนี่ดีโคในกรณีที่ของรูปที่ 10

จากรูปที่ 7  $f_1$  และ  $f_2$  จะเปลี่ยนร่วมกับในชุดที่วางรวม (4020 10-stage  
 ripple counter) ซึ่งโคจรรอบความถี่เท่ากับค่าที่โคจรรอบ (Sync Detector)  
 จะรีเซ็ต (reset) เมื่อถึงครึ่งหนึ่งของสัญญาณที่โคจรรอบ การรีเซ็ตจะกระทำเมื่อ  
 ถึงครึ่งหนึ่งของสัญญาณที่โคจรรอบเพื่อเป็นการป้องกันการรบกวนของสัญญาณ  
 การนำสัญญาณที่โคจรรอบมาใช้ในการรีเซ็ตสัญญาณที่โคจรรอบจะกระทำในกรณีที่ของรูปที่ 10



รูปที่ 8 แสดงการวางสัญญาณที่โคจรรอบความถี่ของรูปที่ 7





ภาคผนวกที่ 4

```

* - CONTROL PROGRAM VERSION 1.1 *
* - 2K EPROM (UP TO 64K ROM *
* - 950 PATTERNS (UP TO n!) *
* - HIGH FREQ. DATA (50 kHz) *
*   LOW FREQ. DATA (10 kHz) *
* - BASE KEY SETTING 6 DIGITS *

```

---

START PROGRAM ADDRESS 0000H

---

```

0000 3E 5E  START: LD  A,COMMA ; Load command to PPI set all ports
                                ; to i/p port.
0002 D3 F3  OUT  (CONT),A ; Out to PPI.
                                INPUT BASE KEY SETTING FROM THUMBWHEEL SW.
0004 DB F2  IN   A,(PORTC) ;
0006 E6 7F  AND  A,7F ; Mask MSB out.
0008 07     RLCA ;
0009 67     LD   H,A ; Set higher byte address of
                                ; pattern pointer.
000A DB F0  IN   A,(PORTA) ;
000C 07     RLCA ;
000D 07     RLCA ;
000E 84     ADD  A,H ;
000F 67     LD   H,A ;
0010 0F     RRCA ;
0011 0F     RRCA ;
0012 6F     LD   L,A ; Set lower byte address of
                                ; pattern pointer.
0013 DB F1  IN   A,(PORTB) ;
0015 57     LD   D,A ;
0016 0F     RRCA ;
0017 0F     RRCA ;
0018 5F     LD   E,A ;

```

---

```

0019 3E 1E  LD   A,COMMB ; Load command to PPI set port C

```

```

; upper for output and lower, port A
; port B for input.
ØØ1B D3 F3      OUT (CONT),A      ; Out to PPI.
    
```

BASE KEY SETTING CHECK

```

ØØ1D 19      ADD HL,DE      ;
ØØ1E 7C      LD A,H        ;
ØØ1F E6 Ø7   AND A,Ø7H     ;
ØØ21 67      LD H,A        ;
ØØ22 Ø6 ØØ   LD B,ØØ      ;
ØØ24 B8      CP A,B       ;
ØØ25 2Ø Ø9   JR NZ,ALTC   ;
ØØ27 7D      LD A,L        ;
ØØ28 ØE 9Ø   LD C,9Ø      ;
ØØ2A B9      CP A,C       ;
ØØ2B 3Ø Ø3   JR NC,ALTC   ;
ØØ2D C6 9Ø   ADD A,9Ø     ;
ØØ2F 6F      LD L,A       ;
-----
ØØ3Ø 23      ALTC: INC HL   ; Alternate HIGH FREQ. and LOW FREQ.
                ; DATA.
    
```

INPUT FRAME LENGTH FROM THUMBWHEEL SW.

```

ØØ31 DB F1   CON2: IN A,(PORTB) ;
ØØ33 ØØ     NOP                ;
ØØ34 5F     LD E,A            ;
ØØ35 E6 ØF   AND A,ØF        ;
ØØ37 57     LD D,A            ;
ØØ38 7B     LD A,E            ;
ØØ39 E6 FØ   AND A,FØ        ;
ØØ3B ØF     RRCA              ;
ØØ3C ØF     RRCA              ;
ØØ3D ØF     RRCA              ;
ØØ3E ØF     RRCA              ;
ØØ3F 87     ADD A,A           ;
    
```

```

0040 5F          LD   E,A          ;
0041 87          ADD  A,A          ;
0042 87          ADD  A,A          ;
0043 83          ADD  A,E          ;
0044 82          ADD  A,D          ;
0045 87          ADD  A,A          ;
0046 C6 38      ADD  A,38H        ; Load constant for set FRAME.
0048 4F          FRML: LD   C,A          ; Load FRAME LENGTH into register C.

```

GENERATE CLK. PULSES FROM FREQ. DATA

```

0049 11 00 10  CLKP: LD   DE,(BBDST) ; Load number of BBD stages.
-----
004C DB F0      IN   A,(PORTA) ; Input data from FINE SW.
004E CB 4F      BIT  1,A      ; Test FINE SW. for FINE +.
0050 28 01      JR   Z,A2       ;
0052 13         INC  DE       ; Increment BBD stages.
0053 13         INC  DE       ;
0054 13         INC  DE       ;
0055 CB 77      A2:  BIT  6,A      ; Test FINE SW. for FINE -.
0057 28 03      JR   Z,CON1    ;
0059 1B         DEC  DE       ; Decrement BBD stages.
005A 1B         DEC  DE       ;
005B 1B         DEC  DE       ;
-----
005C 3E FF      CON1: LD   A,FF        ;
005E D3 F2      OUT  (PORTC),A ; Out PULSE HIGH to PC7.
0060 46         LD   B,(HL)    ; Load FREQ. DATA into register B.
                                ; addressing by pattern pointer.
0061 10 FE      HERE: DJNZ HERE ; Adjust PULSE WIDTH by data in
                                ; register B.
0063 3E FD      LD   A,FD        ;
0065 D3 F2      OUT  (PORTC),A ; Out PULSE LOW to PC7.
0067 1B         DEC  DE       ; Decrement number of BBD stages.
0068 7B         LD   A,E        ;
0069 B2         OR   A,D        ;
006A 20 F0      JR   NZ,CON1    ; Check number of BBD stages.

```

CHECK PATTERN FOR HIGH OR LOW FREQ.

```

006C 23          INC HL          ; Increment next FREQ. DATA.
006D CB 45       BIT 0,L         ; Check HIGH or LOW FREQ. DATA.
006F 28 17       JR  Z,A1        ; Check pattern completly.
                                ; Yes, go to check FRAME LENGTH.
                                ; No, go to continue.
    
```

CHECK FRAME LEGTH

```

0071 0D          DEC C           ; Decrement FRAME LENGTH.
0072 20 D5       JR  NZ,CLKP     ; Check FRAME LENGTH completly.
                                ; Yes, go to check next pattern.
                                ; No, go to alternate CLK. PULSES.
    
```

CHECK NEXT PATTERN FOR NEXT FRAME

```

0074 7C          LD  A,H         ;
0075 F6 F8       OR  A,F8        ;
0077 2F          CPL          ;
0078 B7          OR  A,A         ;
0079 20 B5       JR  NZ,ALTC     ;
007B 7D          LD  A,L         ;
007C F6 01       OR  A,01        ;
007E 2F          CPL          ;
007F B7          OR  A,A         ;
0080 20 BE       JR  NZ,CLKP     ;
0082 21 90 00    LD  HL,0090     ;
0085 C3 31 00 A1: JP  CON2        ;
0088 2B          DEC HL         ;
0089 2B          DEC HL         ;
008A C3 49 00    JP  CLKP        ;
    
```

```

*****
CONT EQU F3H          PORTC EQU F2H
PORTB EQU F1H        PORTA EQU F0H
COMMA DEFB 5EH       COMMB DEFB 1EH
BB DST DEFW 1000H
*****
    
```

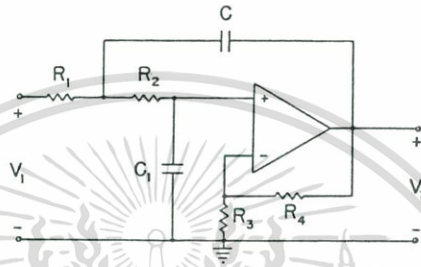
END

2000	3E	9E	D3	F3	DE	DE	F2	E6	7F	07	67	DE	F0	07	07	84	67	>.Ss
2010	0F	0F	6F	DE	00	00	57	0F	0F	5F	3E	93	D3	F3	19	7C	E6	.o[aw.
2020	07	67	6F	00	00	00	20	09	7D	0E	90	B9	03	03	06	90	6F	.s.s.lf
2030	23	DE	F1	2F	00	00	E6	0F	57	4F	E6	F0	0F	0F	0F	0F	87	.9.F.o
2040	5F	0D	FE	20	00	00	87	C6	38	7E	B2	20	00	0F	0F	D3	F2	#[q/_f.W{fp...
2050	46	10	FE	20	00	00	D3	F8	1E	7E	B2	C5	F0	0F	0F	45	28	.f80...>.Sn
2060	17	0D	FE	20	00	00	82	F2	2F	4F	E7	05	7D	F6	01	2F	E7	F...>.Sn
2070	20	FE	21	20	00	00	7C	F3	31	00	2B	03	0F	00	0F	FF	FF	..>.Sn
2080	02	0F	0F	00	00	00	02	0F	00	0E	2E	0F	0F	0F	0F	01	03	!...C1.+C1....
2090	03	0F	05	0D	00	00	05	0E	02	09	04	0E	03	0A	01	0C	0E	.....
20A0	05	10	0F	03	00	00	03	0D	04	11	05	0F	11	03	02	0E	03	.....
20B0	05	11	02	10	00	00	04	10	02	11	04	11	02	09	0A	01	05	.....
20C0	0C	01	03	0F	0E	0E	11	03	04	0F	03	0F	05	11	03	0E	02	.....
20D0	04	0E	03	0E	00	00	03	01	03	0A	01	0F	03	0F	0E	05	02	.....
20E0	0F	0E	0A	01	00	00	03	0C	01	0A	0F	02	03	0E	0E	0C	0C	.....
20F0	04	0E	0A	01	00	00	01	03	11	01	01	09	0A	0C	04	0D	04	.....
2100	02	0E	02	11	11	11	05	11	11	03	02	0A	03	11	02	10	0D	.....
2110	02	0E	02	11	11	11	05	10	02	09	0D	0C	10	04	02	11	01	.....
2120	01	0E	03	11	11	11	05	10	02	09	0D	0C	10	04	02	11	01	.....
2130	01	0E	03	11	11	11	05	10	02	09	0D	0C	10	04	02	11	01	.....
2140	01	0A	03	0F	0A	0A	04	02	05	10	04	0E	04	10	0D	02	03	.....
2150	03	0E	0A	0C	10	10	04	02	0E	0D	03	05	0E	10	02	01	09	.....
2160	04	0E	03	01	0E	0E	0F	03	05	0F	03	0A	03	04	04	0D	03	.....
2170	0D	02	01	0E	0E	0E	09	01	04	0E	0F	02	04	0F	0C	0C	01	.....
2180	01	03	03	0A	0A	0A	01	03	03	0E	0E	03	01	09	03	0E	04	.....
2190	0A	03	04	0D	01	0E	01	0E	02	0E	03	0A	03	01	0E	03	04	.....
21A0	03	0C	02	0A	0A	0D	04	0D	04	0E	05	11	01	0A	03	0A	10	.....
21B0	03	0F	11	05	04	0E	04	0E	02	0A	01	0F	03	0E	05	0F	11	.....
21C0	11	0E	05	0D	12	03	11	03	0E	03	01	09	03	11	05	10	10	.....
21D0	12	01	0E	01	03	0E	05	10	01	09	02	0A	0E	01	05	10	01	.....
21E0	02	04	03	0E	05	10	12	03	05	0C	12	05	01	0E	01	0D	0D	.....
21F0	04	0F	03	10	03	10	0A	02	09	01	11	03	02	0D	10	02	0A	.....
2200	01	02	02	0E	03	0D	04	10	10	02	03	11	03	0E	02	0A	0A	.....
2210	04	11	03	12	05	12	05	10	03	0F	04	0D	03	12	03	12	0A	.....
2220	05	11	03	0E	0A	10	03	10	11	04	04	10	10	03	02	0A	0E	.....
2230	05	10	03	0E	01	02	03	0F	04	11	03	0E	02	0A	0E	02	02	.....
2240	11	05	03	0E	03	0A	0E	01	04	10	03	12	10	03	01	09	03	.....
2250	02	0A	03	0E	04	0C	01	0A	02	0E	03	0E	02	0E	03	0F	0E	.....
2260	02	11	04	11	04	0A	10	03	02	0A	03	0E	03	10	03	0E	0E	.....
2270	01	0A	02	0E	01	0D	04	10	05	11	03	11	02	0E	04	0A	0A	.....
2280	02	11	04	12	05	10	03	11	03	0F	04	0D	02	0D	03	0F	0A	.....
2290	05	0F	02	0A	04	10	03	0F	10	04	04	0F	09	01	02	0A	0A	.....
2300	05	10	0E	0C	01	09	03	0F	04	11	03	0E	02	0D	0E	02	0E	.....
2310	11	05	03	0C	03	0A	0E	01	04	10	03	11	10	03	01	09	01	.....
2320	02	0A	03	0E	04	0C	01	0A	02	0E	03	11	02	0E	03	0F	0E	.....
2330	05	11	04	10	02	11	10	02	04	10	03	0E	03	10	03	0E	0E	.....
2340	02	11	03	0E	10	05	04	10	05	10	03	11	04	11	04	0D	0D	.....
2350	02	11	02	11	04	11	12	05	05	11	03	02	03	10	04	10	04	.....
2360	11	03	12	0E	04	10	03	0F	12	05	04	11	02	02	02	0F	0E	.....
2370	05	12	03	0E	01	0C	04	0F	02	11	04	0E	02	0D	0E	0E	02	.....
2380	11	05	03	0E	10	03	02	0A	12	05	03	12	10	03	01	09	01	.....
2390	02	0A	03	0E	04	0D	02	0E	01	0E	10	05	02	0E	03	0F	0E	.....
2400	05	11	04	1C	02	10	11	02	03	0A	04	0E	05	10	04	11	0D	.....
2410	04	0C	02	0D	04	0E	10	05	01	0E	03	11	03	19	04	0D	0D	.....
2420	03	10	11	02	03	0E	0E	03	05	0F	09	01	12	03	02	09	02	.....
2430	02	0E	0F	03	05	12	05	0F	0E	03	04	12	03	02	0E	0E	03	.....
2440	05	15	0E	0E	01	0C	04	0F	02	11	05	0F	03	0D	0E	03	03	.....
2450	10	04	03	0F	0E	02	04	11	03	10	0E	03	10	03	01	0A	0A	.....
2460	01	0E	03	0F	01	0F	02	10	01	0E	10	02	04	0D	02	11	01	.....
2470	11	03	04	0D	02	10	11	03	03	0F	04	0F	05	12	09	01	02	.....
2480	01	0E	0C	02	04	0F	0F	02	04	0E	09	01	01	03	0D	02	01	.....
2490	02	10	0F	04	03	01	03	02	10	04	0E	02	09	01	0D	0C	0E	.....
2500	02	0F	0A	02	02	0A	04	0D	02	09	10	04	05	0E	02	0E	0E	.....
2510	04	0E	02	0E	04	10	01	03	01	03	09	02	09	01	03	0C	0E	.....
2520	02	09	03	0A	04	0E	05	0D	02	0C	01	09	04	0E	0D	0C	0E	.....
2530	03	0A	01	0E	01	0A	0C	01	0E	02	03	0F	01	0C	03	0E	0E	.....
2540	04	0F	0A	02	03	0C	0F	03	01	0E	04	0D	02	0E	03	0D	0E	.....
2550	05	0A	10	05	04	0E	10	04	02	0D	03	01	0E	03	02	0A	0A	.....
2560	0D	02	01	0A	03	0F	02	0F	01	0E	0C	02	03	0C	03	0E	0E	.....
2570	0F	03	0E	02	09	01	0E	03	05	0F	02	0D	04	0F	02	0D	03	.....
2580	01	03	03	0D	02	0E	01	03	01	02	03	0F	09	02	09	02	02	.....
2590	03	0F	03	0E	0C	02	01	0D	0D	03	05	0F	0E	02	09	02	01	.....
2600	02	03	02	09	03	0A	03	0E	0C	02	0E	02	01	0E	02	0C	0C	.....
2610	04	0E	0E	02	05	0F	01	03	09	02	03	0C	01	03	0F	02	0C	.....
2620	0E	01	09	02	0F	03	02	0C	05	0F	01	03	0A	02	05	0F	0E	.....
2630	0C	0D	10	04	03	0A	03	10	02	0E	0F	04	09	01	0E	02	0E	.....
2640	01	09	03	0A	02	0D	04	0E	05	0F	10	05	01	0C	01	03	0E	.....
2650	03	0E	03	0C	05	0E	02	09	09	02	05	10	10	05	03	0E	0E	.....
2660	03	0C	02	0E	01	03	09	02	03	0E	02	0D	03	0E	0A	0C	0E	.....
2670	0E	02	0C	05	02	0D	0C	01	02	0E	04	10	01	09	02	0E	0E	.....
2680	0C	02	0D	03	05	0F	02	0A	03	0F	01	03	09	02	03	01	0E	.....
2690	05	0D	01	0E	04	0E	02	0C	02	0D	01	0E	0E	03	01	0E	0E	.....
2700	05	0F	0E	02	03	0E	01	03	03	0E	04	0D	0D	02	0C	03	03	.....
2710	04	0D	03	0E	01	09	0C	03	05	0E	04	0C	04	0E	01	0A	0A	.....
2720	01	09	03	0A	02	0D	04	0E	05	0F	10	05	01	0C	01	03	0E	.....
2730	03	0E	03	0C	05	0E	02	09	09	02	05	10	10	05	03	0E	0E	.....
2740	0E	02	0C	05	01	03	09	02	03	0E	02	0D	03	0E	0A	0C	0E	.....
2750	0E	02	0C	05	05	0F	02	0A	03	0F	01	03	09	02	03	01	0E	.....
2760	0E	02	0C	05	04	0E	02	0C	02	0D	01	0E	0E	03	01			





## SUMMARY OF LOW-PASS SECOND-ORDER FILTER DESIGN PROCEDURE



General circuit.

### Procedure

Given  $f_c$  (Hz), gain, and filter type (Butterworth or Chebyshev), perform the following steps:

1. Select a value of capacitance  $C$ , determining a  $K$  parameter from Fig. 2.10a if  $f_c$  is between 1 and  $10^2 = 100$ , from Fig. 2.10b if  $f_c$  is between 100 and  $10^4 = 10,000$ , and from Fig. 2.10c if  $f_c$  is between 10,000 and  $10^6 = 1,000,000$  Hz.
2. Using this value of  $K$ , find the remaining element values of the circuit from the appropriate one of Figs. 2.11 through 2.15 for the Butterworth filter, and Figs. 2.16 through 2.27 for the Chebyshev filter, depending on the gain and, in the Chebyshev case, the dB ripple desired.
3. Select standard element values which are as close as possible to those indicated on the graph and construct the circuit.

### Comments and Suggestions

The curves are designed for 35 standard values of capacitance. Any intermediate values of capacitance may be used by observing that dividing the capacitance values by a constant  $k$  multiplies the cutoff frequency  $f_c$  by  $k$ . The resistances remain unchanged. This procedure of changing the capacitances may be accomplished by interpolation on the frequency versus  $K$  parameter graphs.

If the op-amp to be used has a low-input resistance (less than

250 k $\Omega$ ), values of  $K$  from 1 to 10 give best results. For higher input resistances (like 1 M $\Omega$ ),  $K$  values up to 25 are acceptable, and for very high input resistances, such as those associated with FET op-amps, values of  $K$  up to 100 may be used in most cases.

The values on the graphs for  $R_3$  and  $R_4$  were determined to minimize the dc offset of the op-amp. Other values of  $R_3$  and  $R_4$  may be used as long as the ratio  $R_4/R_3$  is the same as that of the graph values. Standard element values of 5% tolerance normally yield acceptable results, but for best performance higher precision elements with values close to the graph values should be used. This is especially true for the higher gains where the element values are much more critical.

Finally there must be a dc return to ground at the filter input, the open-loop gain of the op-amp should be at least 50 times the gain of the filter at  $f_c$ , and the desired peak-to-peak voltage at  $f_c$  should not exceed  $10^6/\pi f_c$  times the slew rate of the op-amp.

A specific example of a second-order design is given in Sec. 2.3.

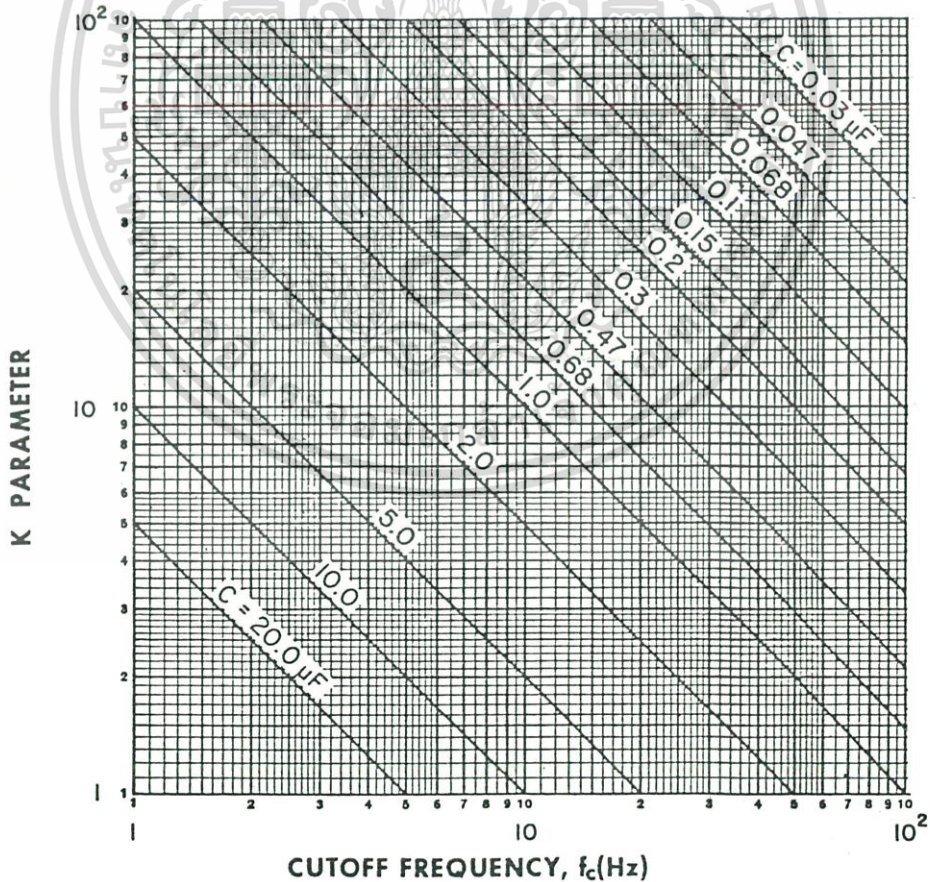


Fig. 2.10. (a)  $K$  parameter versus frequency.

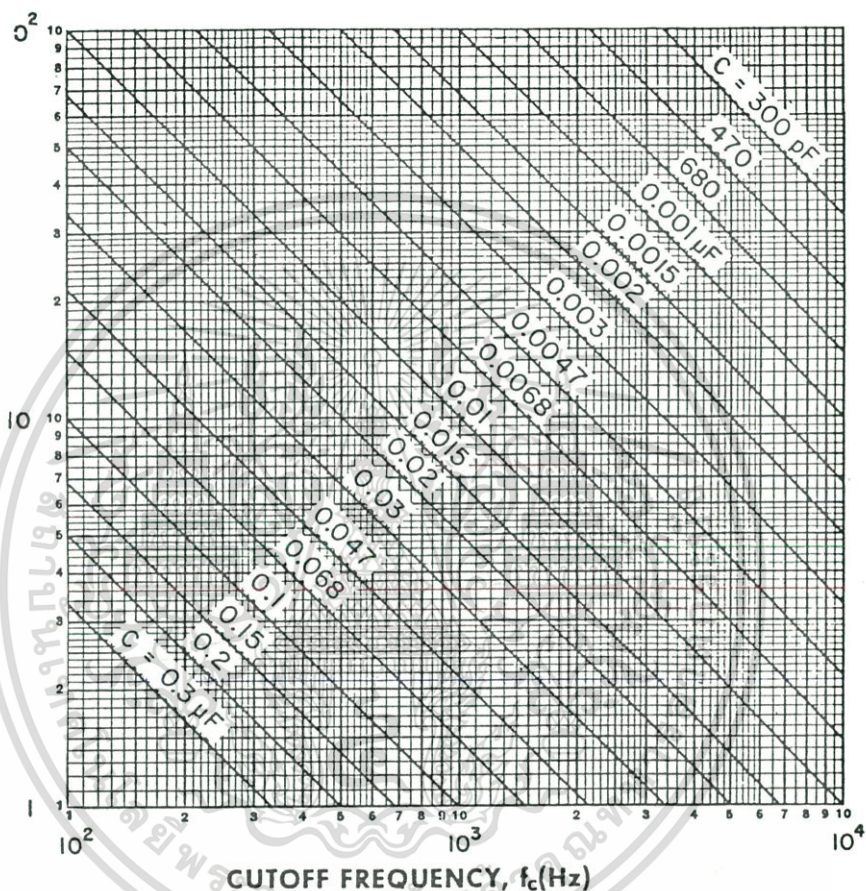


Fig. 2.10. (b) K parameter versus frequency.

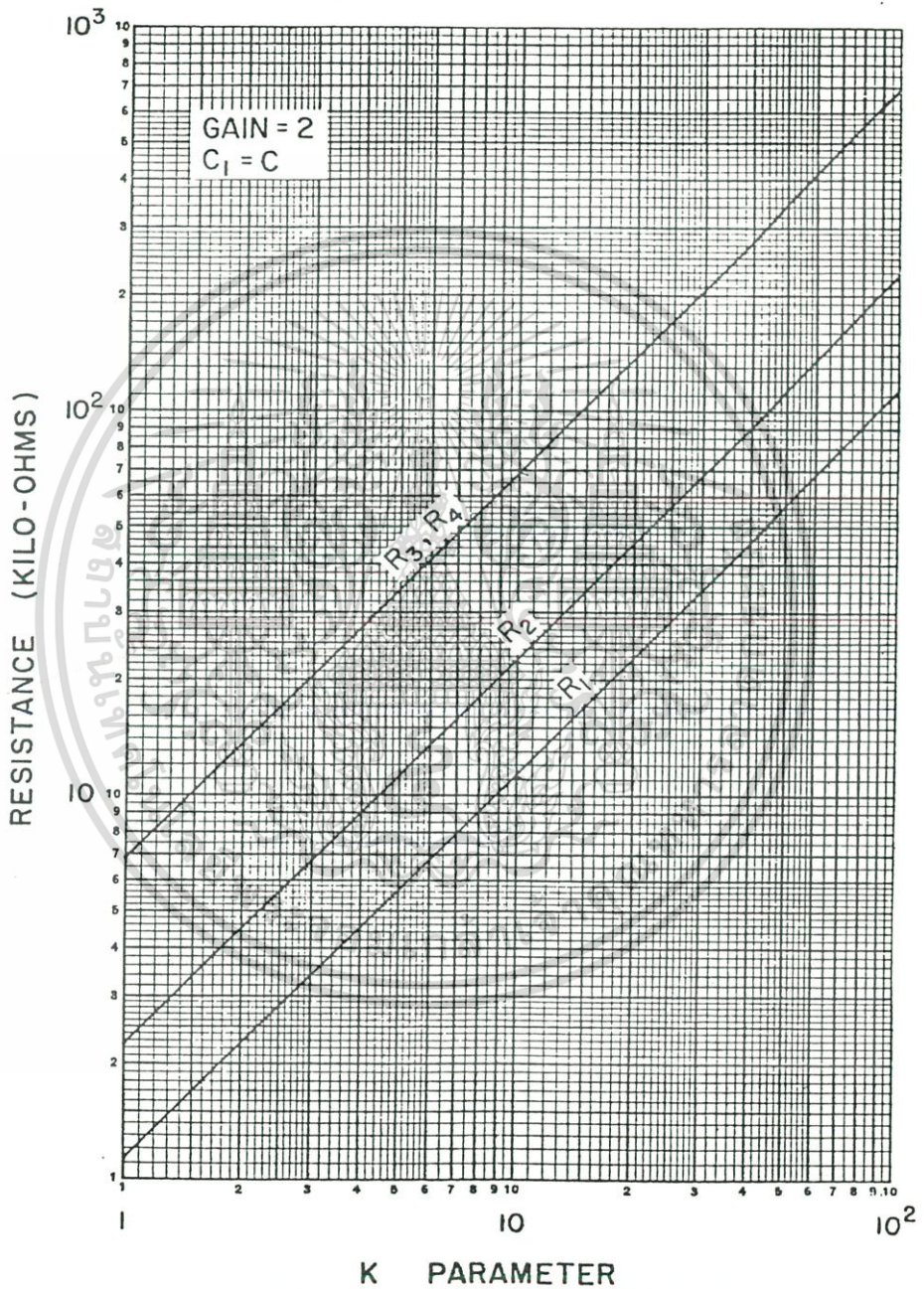


Fig. 2.11. Second-order low-pass Butterworth filter.

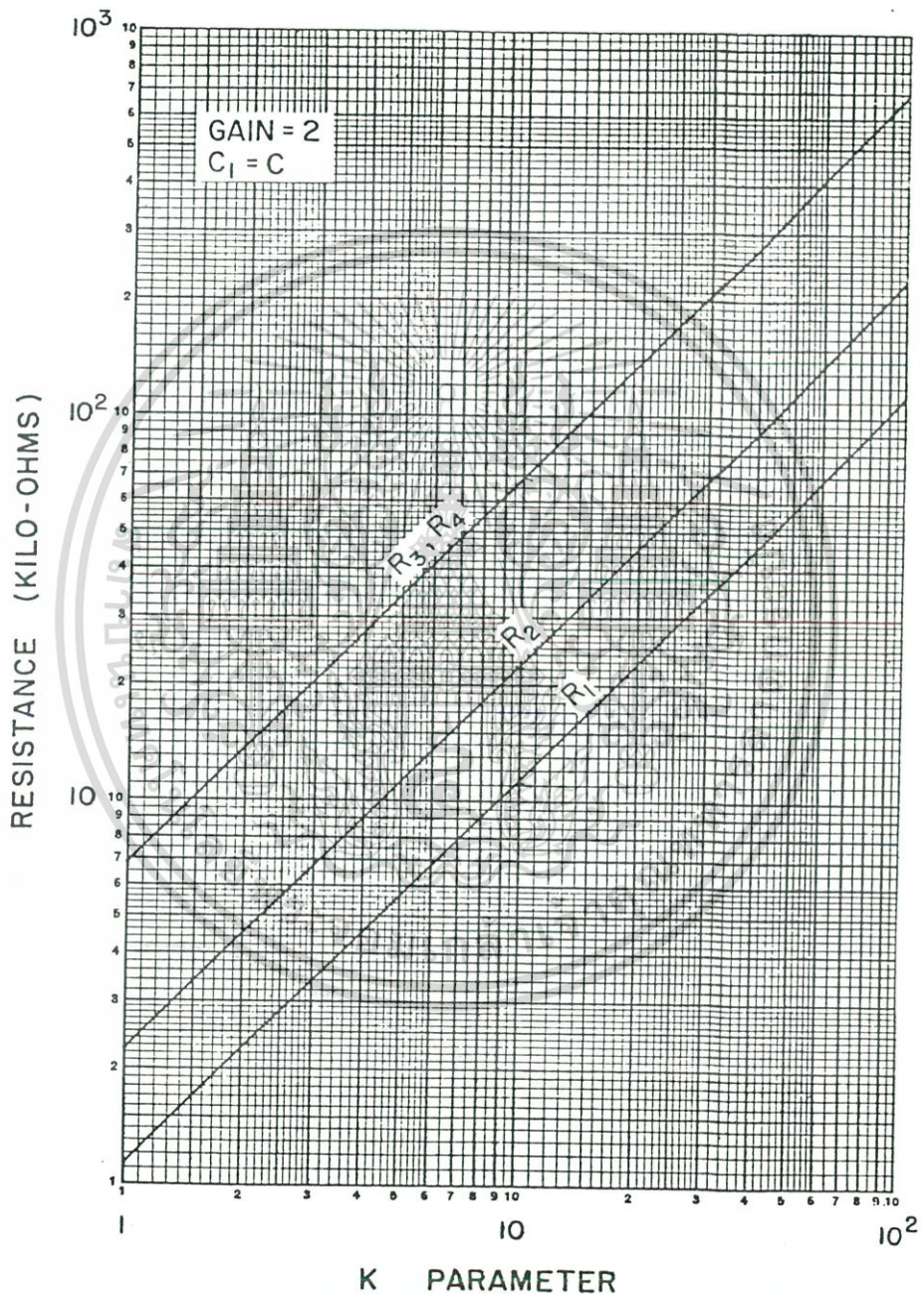
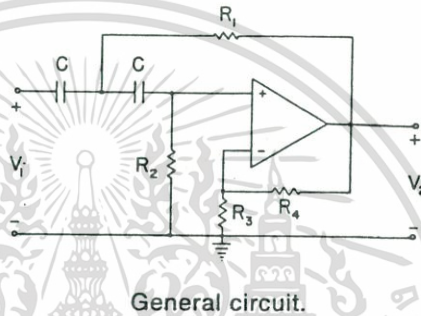


Fig. 2.11. Second-order low-pass Butterworth filter.

## SUMMARY OF HIGH-PASS SECOND-ORDER FILTER DESIGN PROCEDURE



### Procedure

Given  $f_c$  (Hz), gain, and filter type (Butterworth or Chebyshev), perform the following steps:

1. Select a value of capacitance  $C$ , determining a  $K$  parameter from Fig. 3.6a if  $f_c$  is between 1 and  $10^2 = 100$ , from Fig. 3.6b if  $f_c$  is between 100 and  $10^4 = 10,000$ , and from Fig. 3.6c if  $f_c$  is between 10,000 and  $10^6 = 1,000,000$  Hz.
2. Using this value of  $K$ , find the resistance values of the circuit from the appropriate one of Figs. 3.7 through 3.12 for the Butterworth filter, and Figs. 3.13 through 3.24 for the Chebyshev filter, depending on the gain and, in the Chebyshev case, the dB ripple desired.
3. Select standard resistance values which are as close as possible to those indicated on the graph and construct the circuit.

### Comments and Suggestions

These are exactly like those of the low-pass second-order case, except that the dc return to ground is already satisfied by the resistor  $R_2$ .

A specific example is given in Sec. 3.2.

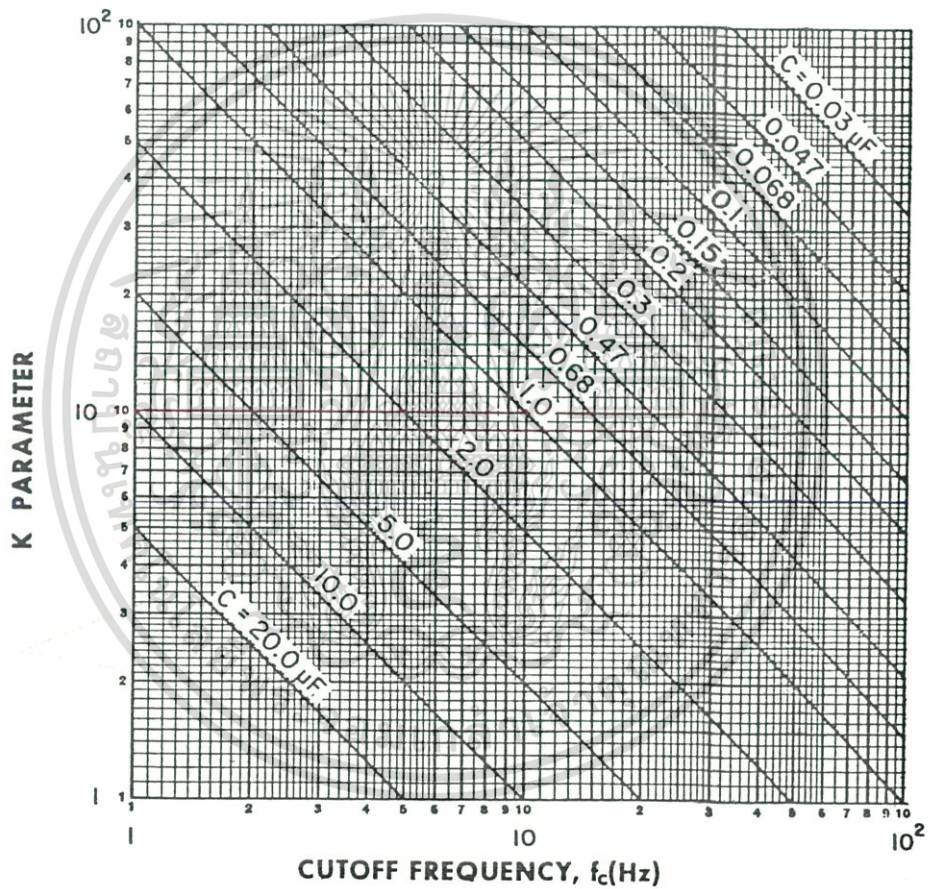


Fig. 3.6. (a)  $K$  parameter versus frequency.

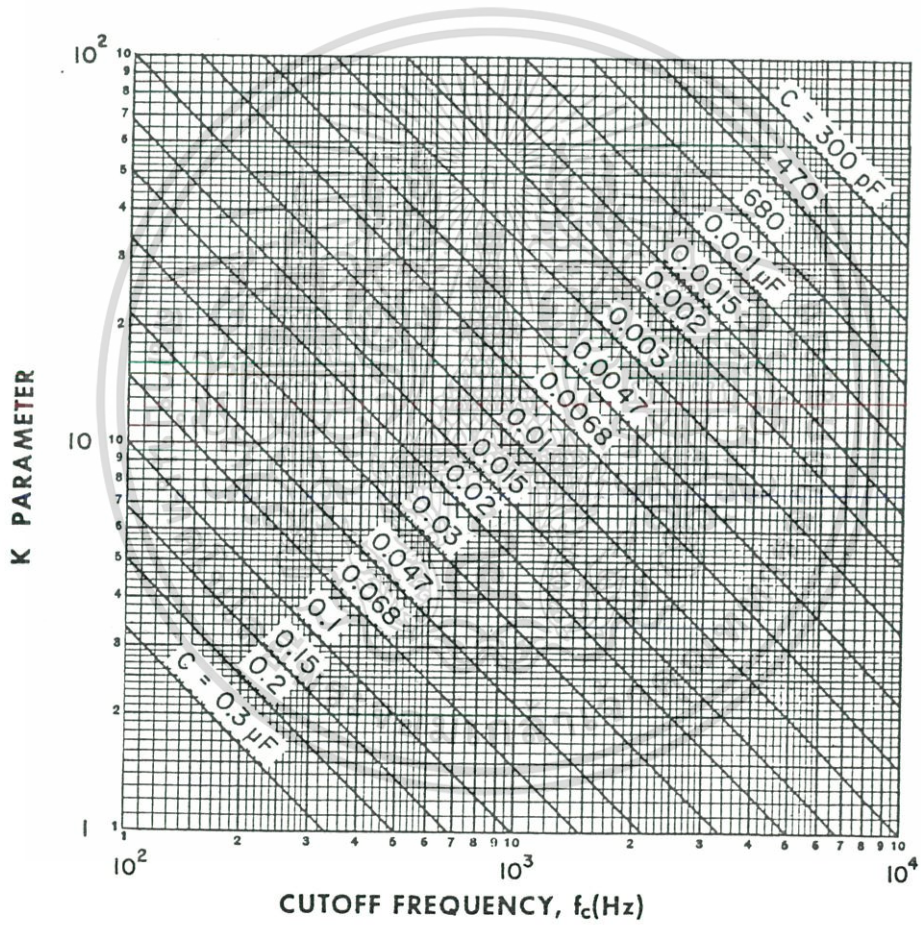


Fig. 3.6. (b)  $K$  parameter versus frequency.

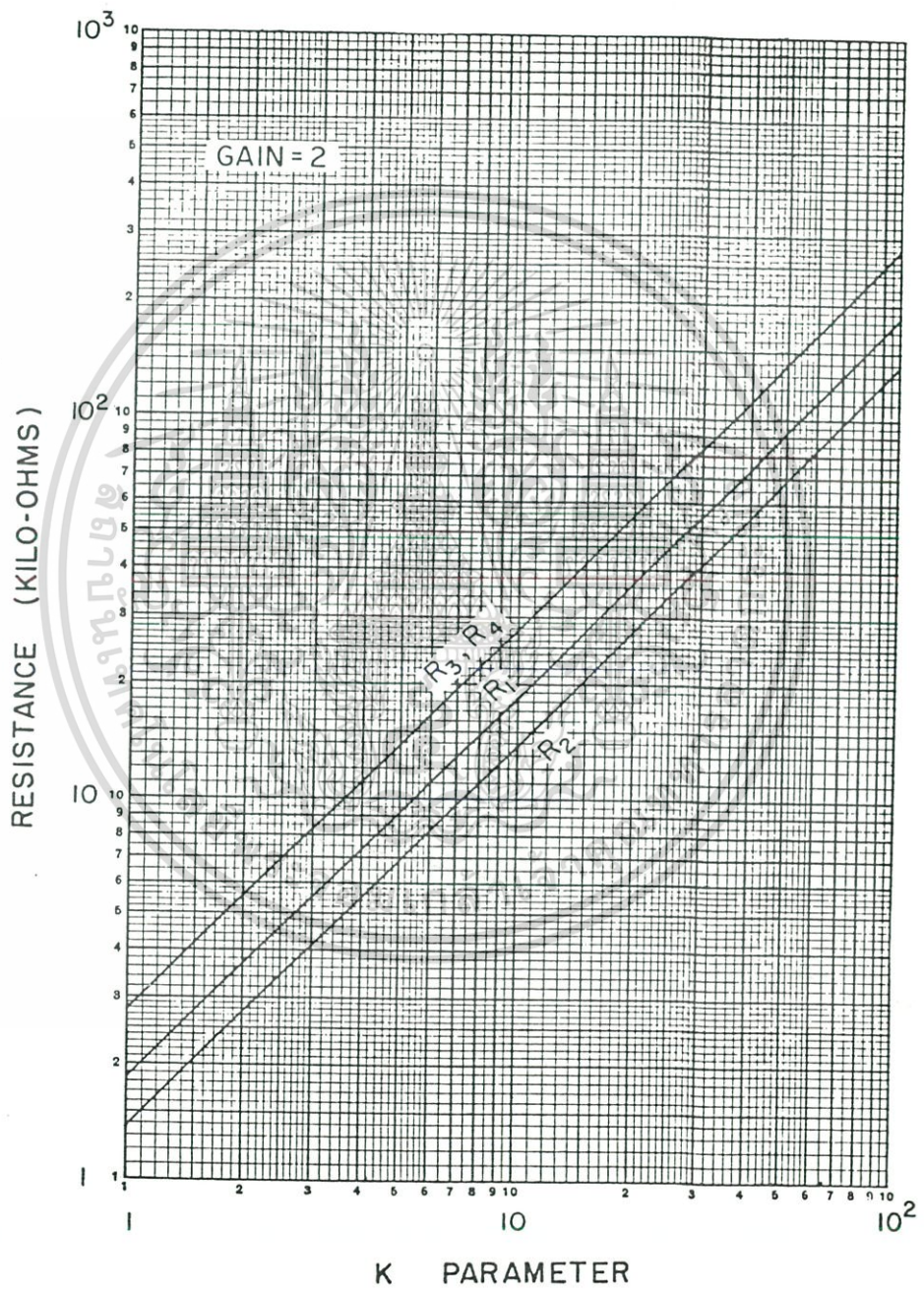
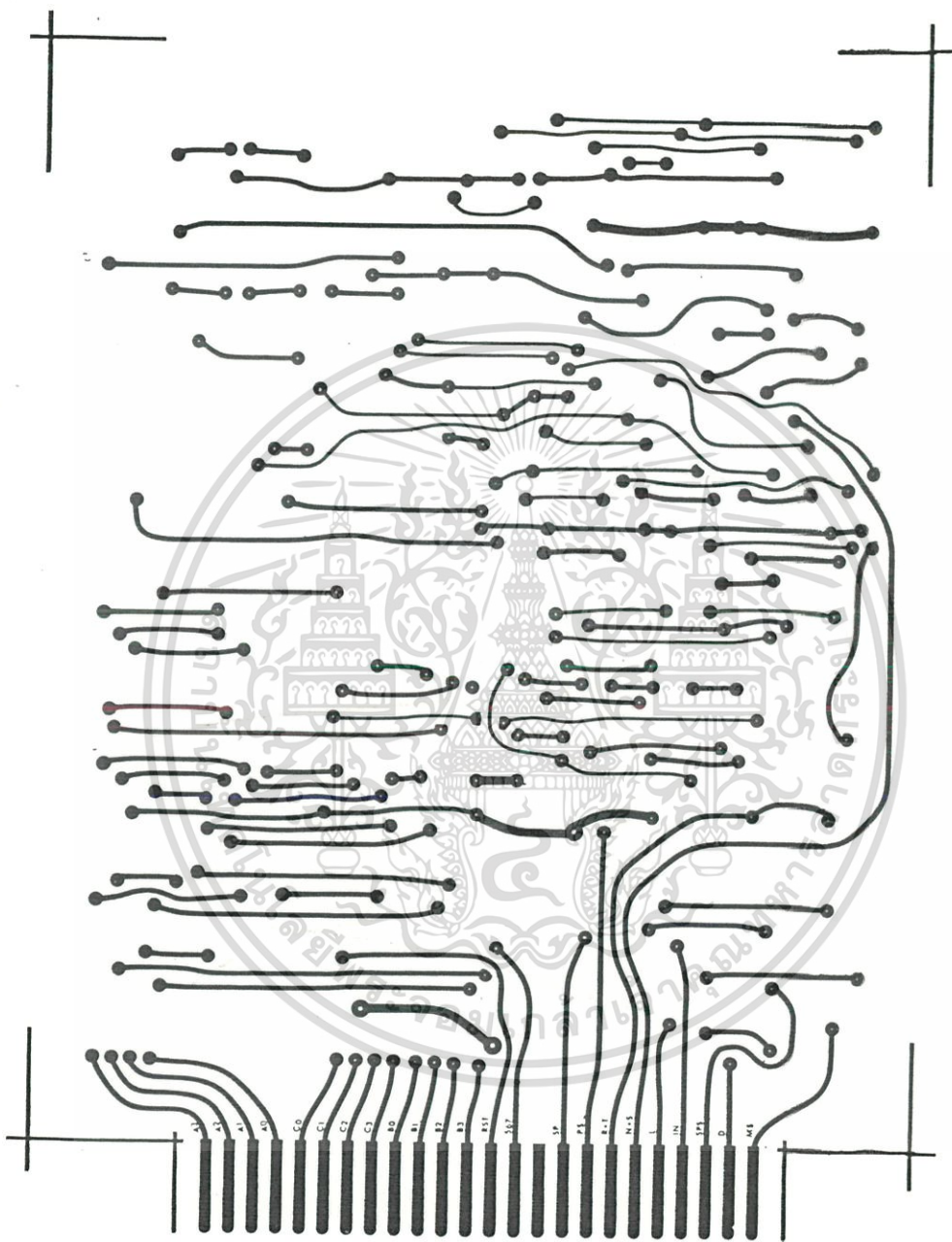


Fig. 3.8. Second-order high-pass Butterworth filter.

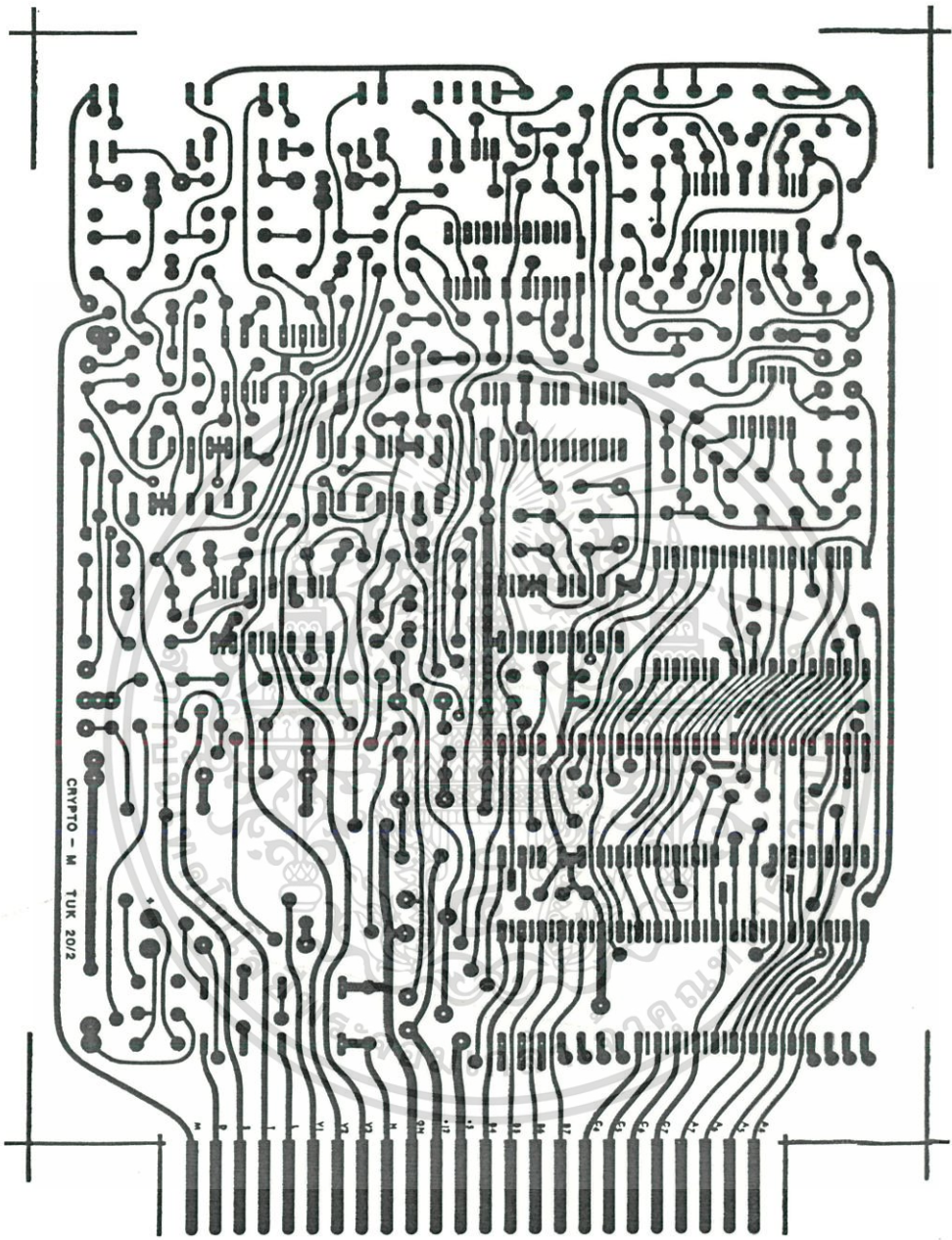


24 PINS BUS ASSIGNMENT

PIN NO.	(FRONT SIDE)	PIN NO.	(BACK SIDE)
1	PA 3	1	PA 4
2	PA 2	2	PA 5
3	PA 1	3	PA 6
4	PA 0	4	PA 7
5	PC 0	5	PC 7 (CLK O/P)
6	PC 1	6	PC 6
7	PC 2	7	PC 5
8	PC 3	8	PC 4
9	PB 0	9	PB 7
10	PB 1	10	PB 6
11	PB 2	11	PB 5
12	PB 3	12	PB 4
13	RESET	13	+ 5V SUPPLY
14	SYNC DETECT PULSE	14	+12V SUPPLY
15	GND	15	GND
16	SP	16	HOLD
17	PUSH * (FOR RADIO)	17	3 *
18	RADIO/TEL	18	2 *
19	NOR/SCRMB	19	1 *
20	TEL LINE 1	20	TEL LINE 2
21	IN	21	TALK
22	SP * (FOR RADIO)	22	SYNC SIGNAL
23	DIAL 1	23	DIAL 2
24	MIC * (FOR RADIO)	24	MIC * (FOR RADIO)



แผ่นพิมพ์วงจร (ด้านหน้า)



แผ่นพิมพ์วงจร (ด้านหลัง)



ภาคผนวกที่ 7

**DESCRIPTION**

The SE/NE567 tone and frequency decoder is a highly stable phase-locked loop with synchronous AM lock detection and power output circuitry. Its primary function is to drive a load whenever a sustained frequency within its detection band is present at the self-biased input. The bandwidth center frequency, and output delay are independently determined by means of four external components.

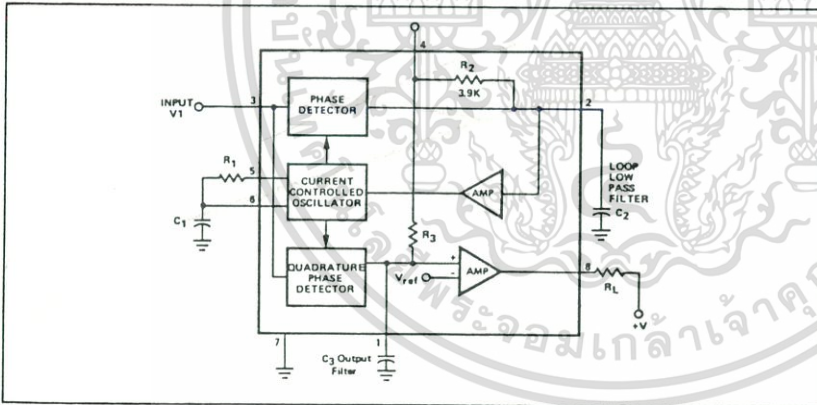
**FEATURES**

- Wide frequency range (.01Hz to 500kHz)
- High stability of center frequency
- Independently controllable bandwidth (up to 14 percent)
- High out-band signal and noise rejection
- Logic-compatible output with 100mA current sinking capability
- Inherent immunity to false signals
- Frequency adjustment over a 20 to 1 range with an external resistor
- Military processing available

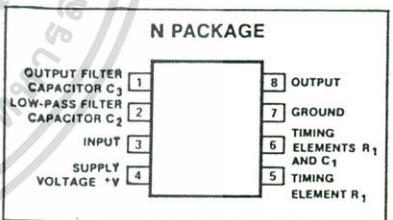
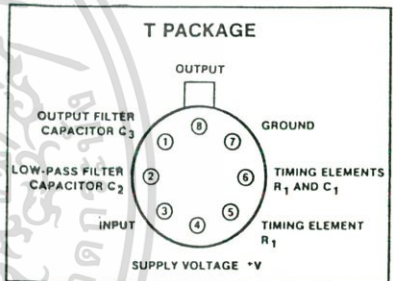
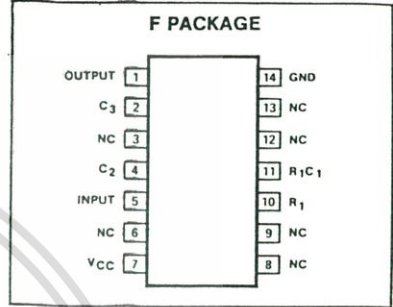
**APPLICATIONS**

- Touch Tone® decoding
- Carrier current remote controls
- Ultrasonic controls (remote TV, etc.)
- Communications paging
- Frequency monitoring and control
- Wireless intercom
- Precision oscillator

**BLOCK DIAGRAM**



**PIN CONFIGURATIONS**



**ABSOLUTE MAXIMUM RATINGS**

PARAMETER	RATING	UNIT
Operating temperature NE567	0 to +70	°C
SE567	-55 to +125	°C
Operating voltage	10	V
Positive voltage at input	0.5 + Vs	V
Negative voltage at input	-10	Vdc
Output voltage (collector of output transistor)	15	Vdc
Storage temperature	-65 to +150	°C
Power dissipation	300	mW

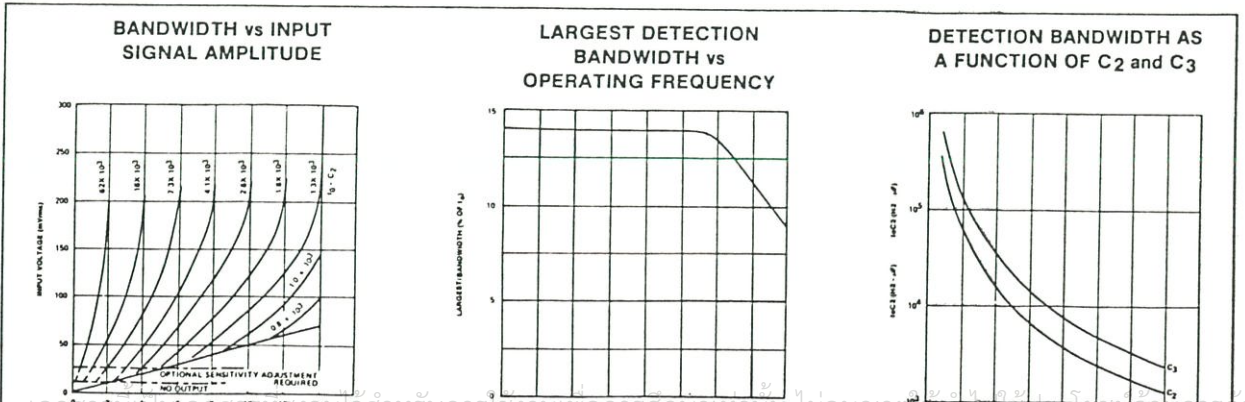
DC ELECTRICAL CHARACTERISTICS (V+ = 5.0V; TA = 25°C unless otherwise specified.)

PARAMETER	TEST CONDITIONS	SE567			NE567			UNIT
		Min	Typ	Max	Min	Typ	Max	
CENTER FREQUENCY <sup>1</sup> Highest center frequency (f <sub>0</sub> ) Center frequency stability <sup>2</sup> Center frequency shift with supply voltage	-55 to +125°C 0 to +70°C f <sub>0</sub> = 100kHz	100	500 35±140 35±60 0.5		100	500 35±140 35±60 0.7	2	kHz ppm/°C ppm/°C %/V
DETECTION BANDWIDTH Largest detection bandwidth Largest detection bandwidth skew Largest detection bandwidth— variation with temperature Largest detection bandwidth— variation with supply voltage	f <sub>0</sub> = 100kHz V <sub>i</sub> = 300mVrms V <sub>i</sub> = 300mVrms	12	14 1 ±0.1 ±2	16 2	10	14 2 ±0.1 ±2	18 3	% of f <sub>0</sub> % of f <sub>0</sub> %/°C %/V
INPUT Input resistance Smallest detectable input voltage (V <sub>i</sub> ) Largest no-output input voltage Greatest simultaneous outband signal to inband signal ratio Minimum input signal to wideband noise ratio	I <sub>L</sub> = 100mA, f <sub>i</sub> = f <sub>0</sub> I <sub>L</sub> = 100mA, f <sub>i</sub> = f <sub>0</sub> B <sub>n</sub> = 140kHz		20 20 10 15 +6 -6	25	10	20 15 +6 -6	25	kΩ mVrms mVrms dB dB
OUTPUT Fastest on-off cycling rate "1" output leakage current "0" output voltage Output fall time <sup>3</sup> Output rise time <sup>3</sup>	I <sub>L</sub> = 30mA I <sub>L</sub> = 100mA R <sub>L</sub> = 50Ω R <sub>L</sub> = 50Ω		f <sub>0</sub> /20 0.01 0.2 0.6 30 150	25 0.4 1.0		f <sub>0</sub> /20 0.01 0.2 0.6 30 150		μA V V ns ns
GENERAL Operating voltage range Supply current quiescent Supply current—activated Quiescent power dissipation	R <sub>L</sub> = 20kΩ	4.75	6 11 30	9.0 8 13	4.75	7 12 35	9.0 10 15	V mA mA mW

NOTES

1. Frequency determining resistor R<sub>1</sub> should be between 1 and 20kΩ.
2. Applicable over 4.75 to 5.75 volts. See graphs for more detailed information.
3. Pin 8 to Pin 1 feedback R<sub>L</sub> network selected to eliminate pulsing during turn-on and turn-off.

TYPICAL PERFORMANCE CHARACTERISTICS



DESIGN FORMULAS

$$f_0 \approx \frac{1.1}{R_1 C_1}$$

$$BW \approx 1070 \sqrt{\frac{V_i}{f_0 C_2}} \text{ in \% of } f_0, V_i \leq 200\text{mVrms}$$

Where

$V_i$  = Input Voltage (Vrms)  
 $C_2$  = Low-Pass Filter Capacitor ( $\mu$ F)

PHASE LOCKED LOOP  
 TERMINOLOGY CENTER  
 FREQUENCY ( $f_0$ )

The free-running frequency of the current controlled oscillator (CCO) in the absence of an input signal.

Detection Bandwidth (BW)

The frequency range, centered about  $f_0$ , within which an input signal above the threshold voltage (typically 20mVrms) will cause a logical zero state on the output. The detection bandwidth corresponds to the loop capture range.

Lock Range

The largest frequency range within which an input signal above the threshold voltage will hold a logical zero state on the output.

Detection Band Skew

A measure of how well the detection band is centered about the center frequency,  $f_0$ . The skew is defined as  $(f_{max} + f_{min} - 2f_0)/2f_0$  where  $f_{max}$  and  $f_{min}$  are the frequencies corresponding to the edges of the detection band. The skew can be reduced to zero if necessary by means of an optional centering adjustment.

OPERATING INSTRUCTIONS

Figure 1 shows a typical connection diagram for the 567. For most applications, the following three-step procedure will be sufficient for choosing the external components  $R_1$ ,  $C_1$ ,  $C_2$  and  $C_3$ .

1. Select  $R_1$  and  $C_1$  for the desired center frequency. For best temperature stability,  $R_1$  should be between 2K and 20K ohm, and the combined temperature coefficient of the  $R_1 C_1$  product should have sufficient stability over the projected temperature range to meet the necessary requirements.

2. Select the low pass capacitor,  $C_2$ , by referring to the Bandwidth versus Input Signal Amplitude graph. If the input amplitude variation is known, the appropriate value of  $f_0 C_2$  necessary to give the desired bandwidth may be found. Conversely, an area of operation may be selected on this graph and the input level and  $C_2$  may be adjusted accordingly. For example, con-

TYPICAL RESPONSE

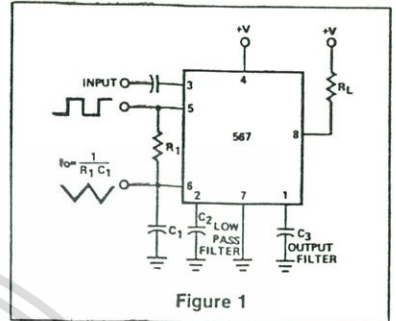
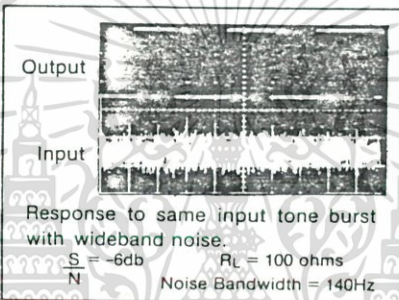
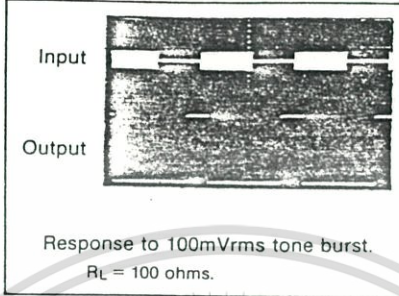


Figure 1

output of magnitude  $(+V - 2V_{be}) \approx (+V - 1.4V)$  having a dc average of  $+V/2$ . A  $1k\Omega$  load may be driven from pin 5. Pin 6 is an exponential triangle of 1 volt peak-to-peak with an average dc level of  $+V/2$ . Only high impedance loads may be connected to pin 6 without affecting the CCO duty cycle or temperature stability.

OPERATING PRECAUTIONS

A brief review of the following precautions will help the user achieve the high level of performance of which the 567 is capable.

1. Operation in the high input level mode (above 200mV) will free the user from bandwidth variations due to changes in the in-band signal amplitude. The input stage is now limiting, however, so that out-band signals or high noise levels can cause an apparent bandwidth reduction as the in-band signal is suppressed. Also, the limiting action will create in-band components from sub-harmonic signals, so the 567 becomes sensitive to signals at  $f_0/3$ ,  $f_0/5$ , etc.

2. The 567 will lock onto signals near  $(2n + 1) f_0$ , and will give an output for signals near  $(4n + 1) f_0$  where  $n=0, 1, 2$ , etc. Thus, signals at  $5f_0$  and  $9f_0$  can cause an unwanted output. If such signals are anticipated, they should be attenuated before reaching the 567 input.

3. Maximum immunity from noise and out-band signals is afforded in the low input level (below 200mVrms) and reduced bandwidth operating mode. However, decreased loop damping causes the worse-case lock-up time to increase, as shown by the Greatest Number of Cycles Before Output vs Bandwidth graph.

4. Due to the high switching speeds (20ns) associated with 567 operation, care should be taken in lead routing. Lead lengths should be kept to a minimum. The power supply should be adequately bypassed close to the 567 with a  $0.01\mu F$  or greater capacitor; grounding paths should be carefully chosen to avoid ground loops and

stant bandwidth operation requires that input amplitude be above 200mVrms. The bandwidth, as noted on the graph, is then controlled solely by the  $f_0 C_2$  product ( $f_0$  (Hz),  $C_2$  ( $\mu$ fd)).

3. The value of  $C_3$  is generally non-critical.  $C_3$  sets the band edge of a low pass filter which attenuates frequencies outside the detection band to eliminate spurious outputs. If  $C_3$  is too small, frequencies just outside the detection band will switch the output stage on and off at the beat frequency, or the output may pulse on and off during the turn-on transient. If  $C_3$  is too large, turn-on and turn-off of the output stage will be delayed until the voltage on  $C_3$  passes the threshold voltage. (Such delay may be desirable to avoid spurious outputs due to transient frequencies.) A typical minimum value for  $C_3$  is  $2C_2$ .

AVAILABLE OUTPUTS (Figure 2)

The primary output is the uncommitted output transistor collector, pin 8. When an in-band input signal is present, this transistor saturates; its collector voltage being less than 1.0 volt (typically 0.6V) at full output current (100mA). The voltage at pin 2 is the phase detector output which is a linear function of frequency over the range of 0.95 to 1.05  $f_0$  with a slope of about 20mV per percent of frequency deviation. The average voltage at pin 1 is, during lock, a function of the inband input amplitude in accordance with the transfer characteristic given. Pin 5 is the controlled oscillator square wave

unwanted voltage variations. Another factor which must be considered is the effect of load energization on the power supply. For example, an incandescent lamp typically draws 10 times rated current at turn-on. This can cause supply voltage fluctuations which could, for example, shift the detection band of narrow-band systems sufficiently to cause momentary loss of lock. The result is a low-frequency oscillation into and out of lock. Such effects can be prevented by supplying heavy load currents from a separate supply or increasing the supply filter capacitor.

**SPEED OF OPERATION**

Minimum lock-up time is related to the natural frequency of the loop. The lower it is, the longer becomes the turn-on transient. Thus, maximum operating speed is obtained when  $C_2$  is at a minimum. When the signal is first applied, the phase may be such as to initially drive the controlled oscillator away from the incoming frequency rather than toward it. Under this condition, which is of course unpredictable, the lock-up transient is at its worst and the theoretical minimum lock-up time is not achievable. We must simply wait for the transient to die out.

The following expressions give the values of  $C_2$  and  $C_3$  which allow highest operating speeds for various band center frequencies. The minimum rate at which digital information may be detected without information loss due to the turn-on transient or output chatter is about 10 cycles per bit, corresponding to an information transfer rate of  $f_0/10$  baud.

$$C_2 = \frac{130}{f_0} \mu\text{F}$$

$$C_3 = \frac{260}{f_0} \mu\text{F}$$

In cases where turn-off time can be sacrificed to achieve fast turn-on, the optional sensitivity adjustment circuit can be used to move the quiescent  $C_3$  voltage lower (closer to the threshold voltage). However, sensitivity to beat frequencies, noise and extraneous signals will be increased.

**OPTIONAL CONTROLS** (Figure 3)

The 567 has been designed so that, for most applications, no external adjustments are required. Certain applications, however, will be greatly facilitated if full advantage is

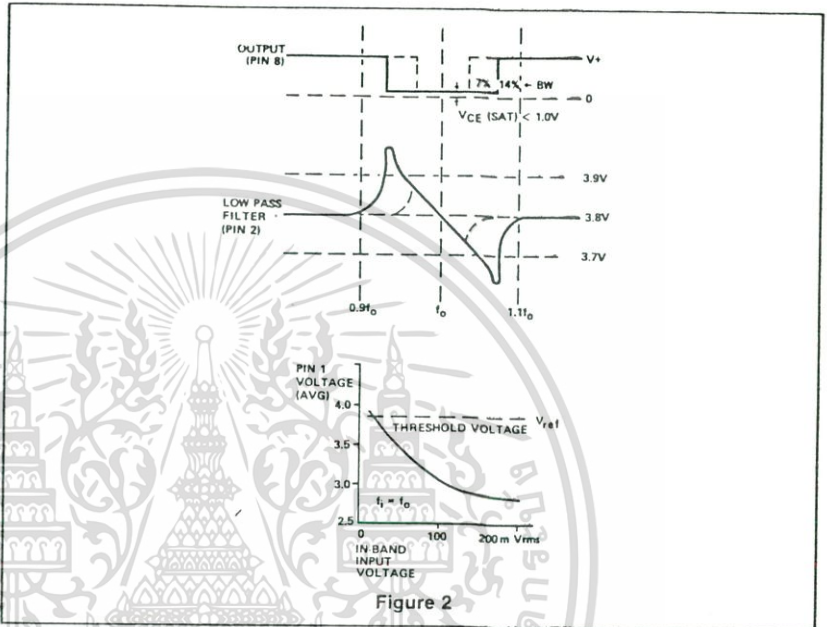


Figure 2

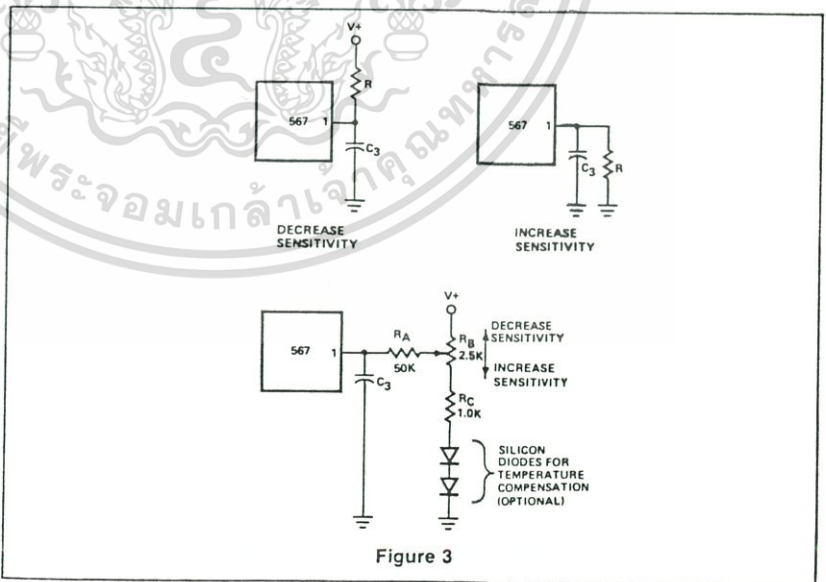


Figure 3

taken of the added control possibilities available through the use of additional external components. In the diagrams given, typical values are suggested where applicable. For best results the resistors used, except where noted, should have the same

temperature coefficient. Ideally, silicon diodes would be low-resistivity types, such as forward-biased transistor base-emitter junctions. However, ordinary low-voltage diodes should be adequate for most applications.

**SENSITIVITY ADJUSTMENT**

(Figure 3)

When operated as a very narrow band detector (less than 8 percent), both  $C_2$  and  $C_3$  are made quite large in order to improve noise and outband signal rejection. This will inevitably slow the response time. If, however, the output stage is biased closer to the threshold level, the turn-on time can be improved. This is accomplished by drawing additional current to terminal 1. Under this condition, the 567 will also give an output for lower-level signals (10mV or lower).

By adding current to terminal 1, the output stage is biased further away from the threshold voltage. This is most useful when, to obtain maximum operating speed,  $C_2$  and  $C_3$  are made very small. Normally, frequencies just outside the detection band could cause false outputs under this condition. By desensitizing the output stage, the outband beat notes do not feed through to the output stage. Since the input level must be somewhat greater when the output stage is made less sensitive, rejection of third harmonics or in-band harmonics (of lower frequency signals) is also improved.

**CHATTER PREVENTION** (Figure 4)

Chatter occurs in the output stage when  $C_3$  is relatively small, so that the lock transient and the AC components at the quadrature phase detector (lock detector) output cause the output stage to move through its threshold more than once. Many loads, for example lamps and relays, will not respond to the chatter. However, logic may recognize the chatter as a series of outputs. By feeding the output stage output back to its input (pin 1) the chatter can be eliminated. Three schemes for doing this are given in Figure 4. All operate by feeding the first output step (either on or off) back to the input, pushing the input past the threshold until the transient conditions are over. It is only necessary to assure that the feedback time constant is not so large as to prevent operation at the highest anticipated speed. Although chatter can always be eliminated by making  $C_3$  large, the feedback circuit will enable faster operation of the 567 by allowing  $C_3$  to be kept small. Note that if the feedback time constant is made quite large, a short burst at the input frequency can be stretched into a long output pulse. This may be useful to drive, for example, stepping relays.

**DETECTION BAND CENTERING (OR SKEW) ADJUSTMENT**

(Figure 5)

When it is desired to alter the location of the detection band (corresponding to the loop capture range) within the lock range, the

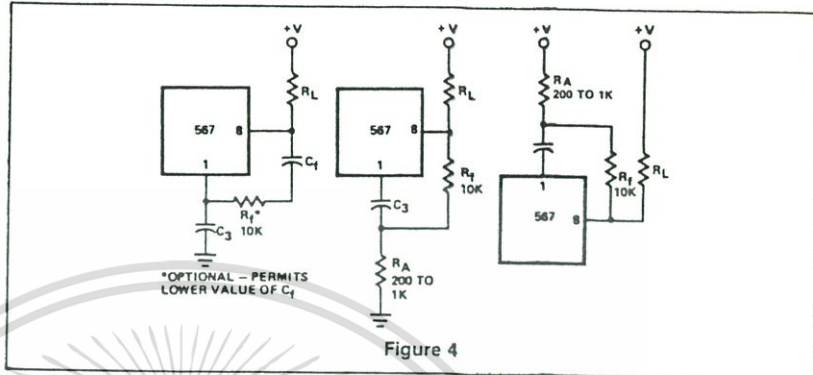


Figure 4

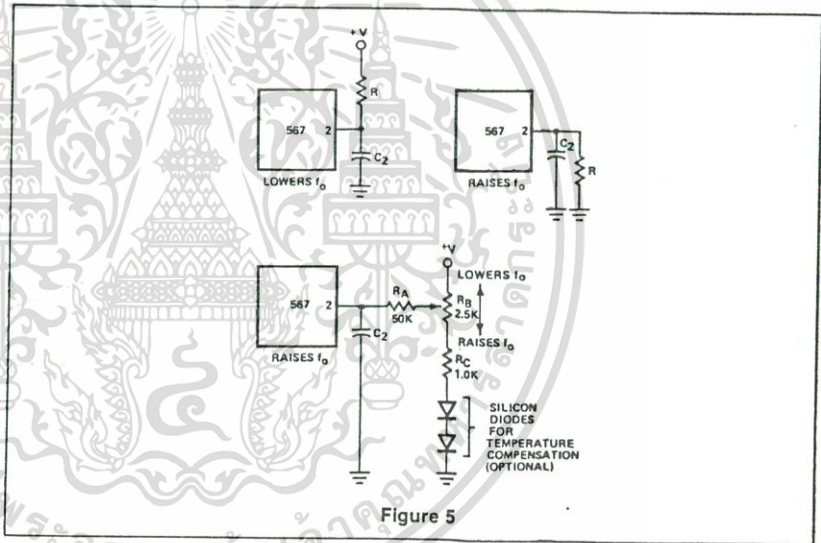


Figure 5

circuits shown above can be used. By moving the detection band to one edge of the range, for example, input signal variations will expand the detection band in only one direction. This may prove useful when a strong but undesirable signal is expected on one side or the other of the center frequency. Since  $R_B$  also alters the duty cycle slightly, this method may be used to obtain a precise duty cycle when the 567 is used as an oscillator.

**ALTERNATE METHOD OF BANDWIDTH REDUCTION**

(Figure 6)

Although a large value of  $C_2$  will reduce the bandwidth, it also reduces the loop damping so as to slow the circuit response time. This may be undesirable. Bandwidth can be reduced by reducing the loop gain. This scheme will improve damping and permit faster operation under narrow-band conditions. Note that the reduced impedance level at terminal 2 will require that a larger

value of  $C_2$  be used for a given filter cutoff frequency. If more than three 567s are to be used, the network of  $R_B$  and  $R_C$  can be eliminated and the  $R_A$  resistors connected together. A capacitor between this junction and ground may be required to shunt high frequency components.

**OUTPUT LATCHING** (Figure 7)

To latch the output on after a signal is received, it is necessary to provide a feedback resistor around the output stage (between pins 8 and 1). Pin 1 is pulled up to unlatch the output stage.

**REDUCTION OF C1 VALUE**

(Figure 8)

For precision very low-frequency applications, where the value of  $C_1$  becomes large, an overall cost savings may be achieved by inserting a voltage follower between the  $R_1$   $C_1$  junction and pin 6, so as to allow a higher value of  $R_1$  and a lower value of  $C_1$  for a given frequency.

เอ็ดดิทอริ่ง: อธิบายการทำงานของวงจรมอดูเลชันเฟสล็อก (PLL) และเทคนิคการปรับแต่งต่างๆ เพื่อให้ได้ผลลัพธ์ที่ดีที่สุด

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# BUCKET BRIGADE DEVICES DATA

## MN3005

### 4096-Stage BBD for Audio Signal Delays

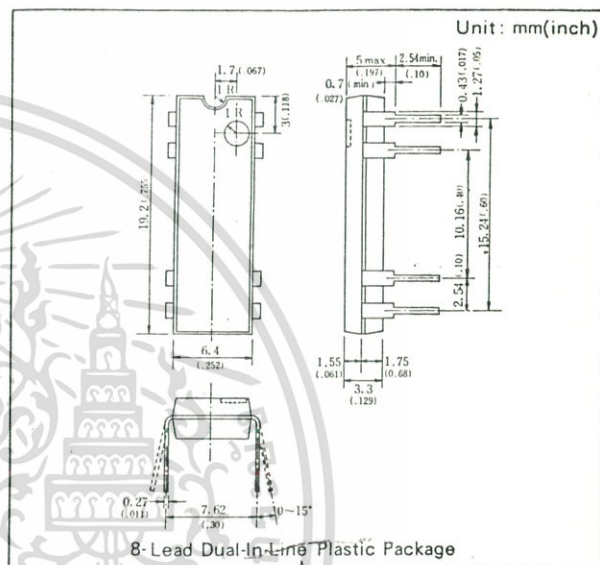
The MN3005 is a 4096-stage long delay BBD (Bucket Brigade Device) fabricated with P-channel silicon gate MOS technology. The MN3005 can provide a signal delay of up to 204.8msec and is suitable for use as variable signal delay lines in audio frequency range.

#### Features :

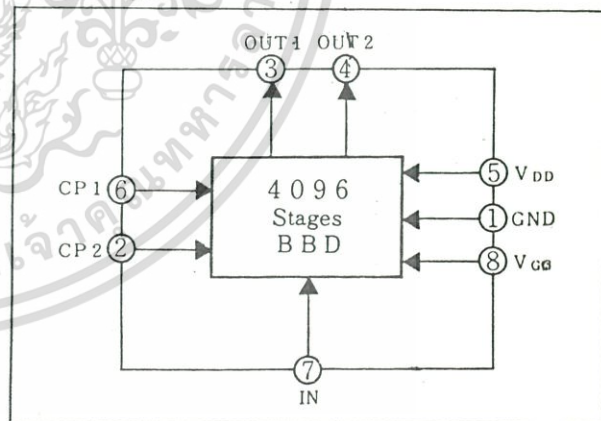
- Wide range of variable delay time : 20.48~204.8msec.
- Clock component cancellation capability.
- No insertion loss :  $L_i \approx 0$  dB typ.
- Wide dynamic range :  $S/N \approx 75$ dB typ.
- Wide frequency response :  $f_i \leq 10$ kHz.
- Low distortion : THD=1% typ. ( $V_i=0.78V_{rms}$ )
- Clock frequency range : 10~100kHz.
- P-channel silicon gate, tetrode MOS transistors configuration.
- 8-lead dual-in-line plastic package.

#### Applications :

- Reverberation effect of echo microphones and stereo equipment.
- Chorus effects in electronic musical instruments.
- Variable or fixed delay of analog signals.
- Telephone time compression and delay line for voice communication systems ; etc.



Block Diagram



#### Quick Reference Data

Item	Symbol	Value	Unit
Supply Voltage	$V_{DD}, V_{GG}$	-15, $V_{DD}+1$	V
Signal Delay Time	$t_o$	20.48~204.8	msec
Total Harmonic Distortion	THD	1	%
Signal to Noise Ratio	S/N	75	dB

While every precaution has been taken in the preparation of this data sheet, the publisher assumes no responsibility for patent liability with respect to the use of the information contained herein.

### Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Ratings	Unit
Terminal Voltage	V <sub>DD</sub> , V <sub>GG</sub> , V <sub>CP</sub> , V <sub>I</sub>	-18~+0.3	V
Output Voltage	V <sub>O</sub>	-18~+0.3	V
Operating Temperature	T <sub>opr</sub>	-20~+ 60	°C
Storage Temperature	T <sub>stg</sub>	-55~+125	°C

### Operating Conditions (Ta=25°C)

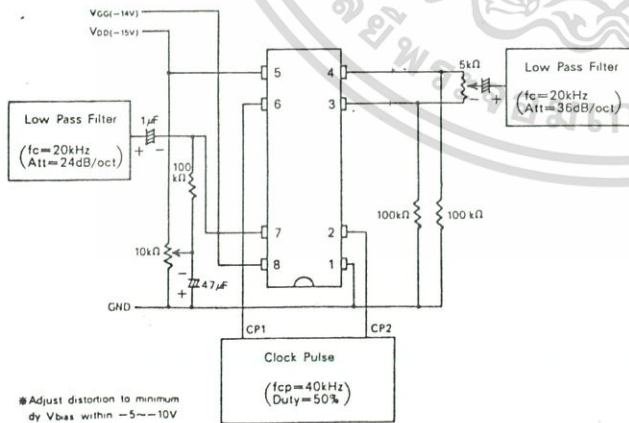
Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Drain Supply Voltage	V <sub>DD</sub>		-14	-15	-16	V
Gate Supply Voltage	V <sub>GG</sub>			V <sub>DD</sub> +1		V
Clock Voltage "H"	V <sub>CPH</sub>		0		-1	V
Clock Voltage "L"	V <sub>CPL</sub>			V <sub>DD</sub>		V
Clock Input Capacitance	C <sub>CP</sub>				2800	pF
Clock Frequency	f <sub>CP</sub>		10		100	kHz
Clock Pulse Width	t <sub>CPW</sub>	Test Circuit			0.5T*	
Clock Rise Time	t <sub>CPR</sub>	Test Circuit			500	nsec
Clock Fall Time	t <sub>CPF</sub>	Test Circuit			500	nsec
Input DC Bias Voltage	V <sub>bias</sub>		-5		-10	V

\*T=1/f<sub>CP</sub>

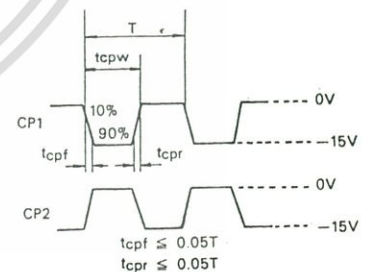
### Electrical Characteristics (Ta=25°C, V<sub>DD</sub>=V<sub>CPL</sub>=-15V, V<sub>CPH</sub>=0V, V<sub>GG</sub>=-14V, R<sub>L</sub>=100kΩ)

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Signal Delay Time	t <sub>d</sub>		20.48		204.8	msec
Input Signal Frequency	f <sub>i</sub>	f <sub>CP</sub> =40kHz, V <sub>i</sub> =1.3Vrms, Output Attenuation ≤ 3dB (0dB at f <sub>i</sub> =1kHz)			10	kHz
Input Signal Swing	V <sub>i</sub>	f <sub>CP</sub> =40kHz, f <sub>i</sub> =1kHz, THD=2.5%			1.2	Vrms
Insertion Loss	L <sub>i</sub>	f <sub>CP</sub> =40kHz, f <sub>i</sub> =1kHz, V <sub>i</sub> =1.2Vrms		0	4	dB
Total Harmonic Distortion	THD	f <sub>CP</sub> =40kHz, f <sub>i</sub> =1kHz, V <sub>i</sub> =0.78Vrms		1	2.5	%
Noise Level	V <sub>N</sub>	f <sub>CP</sub> =100kHz Weighted by "A" curve			0.4	mVrms
Signal to Noise Ratio	S/N			75		dB

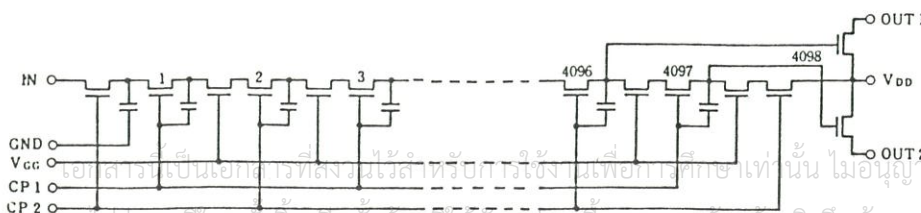
### Test Circuit



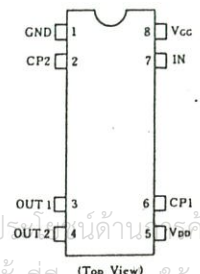
### Clock Pulse Waveforms



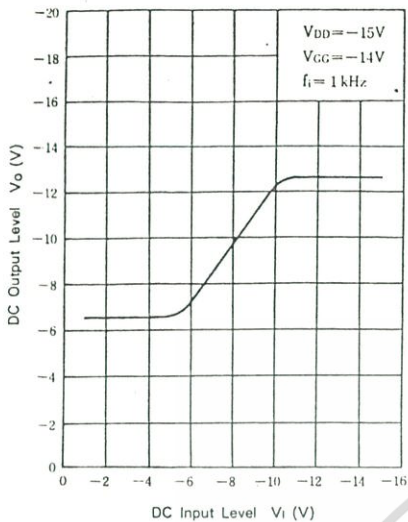
### Circuit Diagram



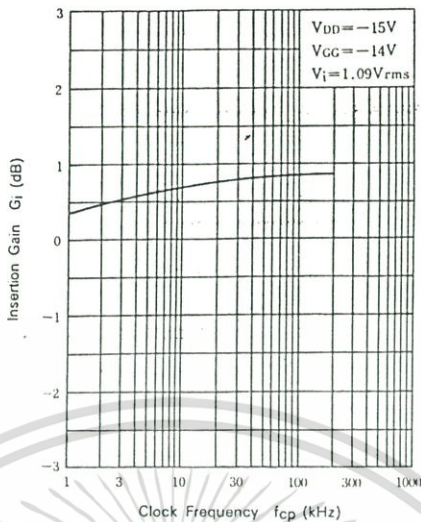
### Terminal Assignments



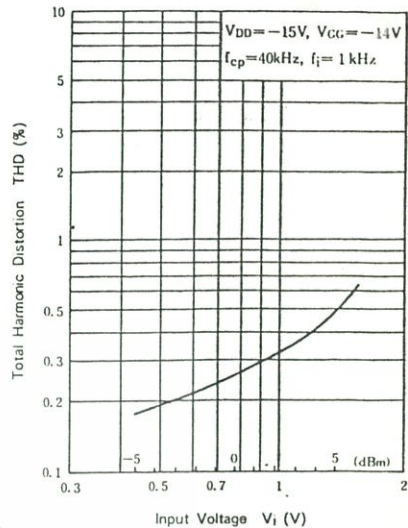
$V_o - V_i$



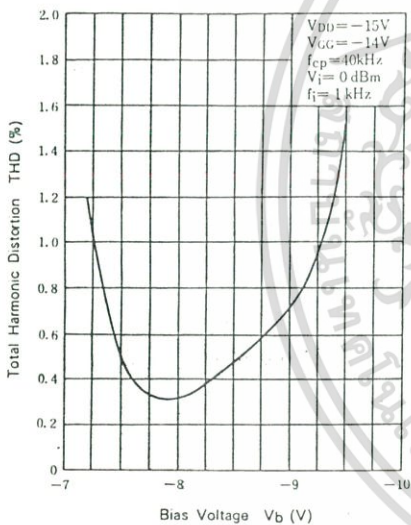
$G_i - f_{cp}$



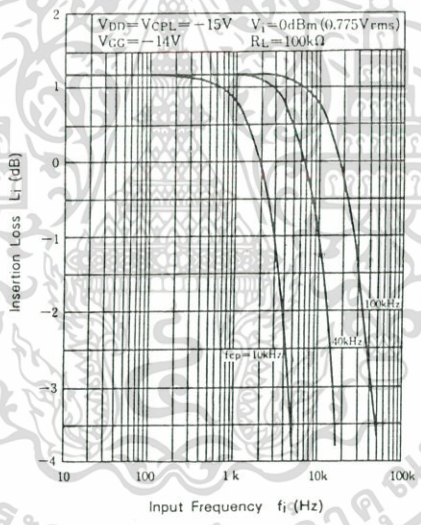
THD -  $V_i$



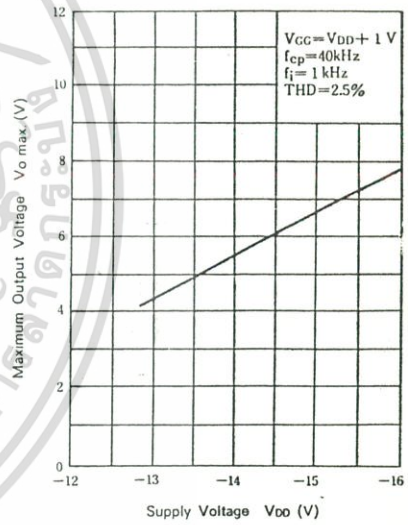
THD -  $V_b$



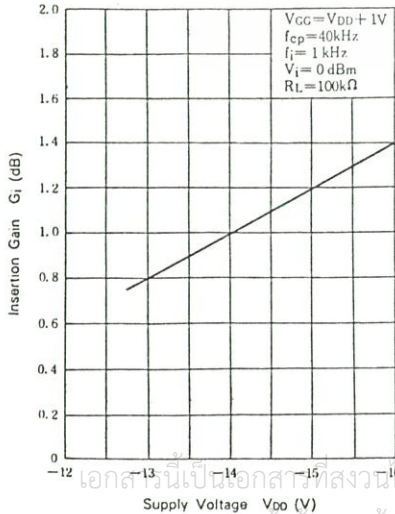
$L_i - f_i$



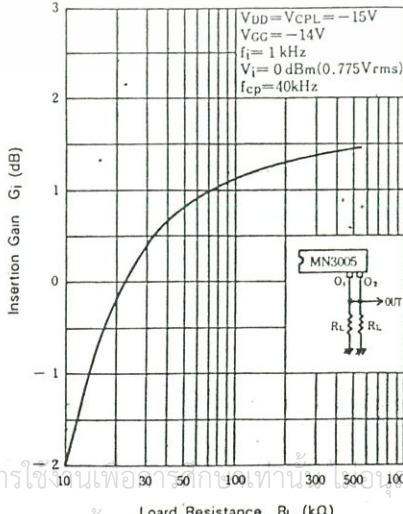
$V_o\text{ max.} - V_{DD}$



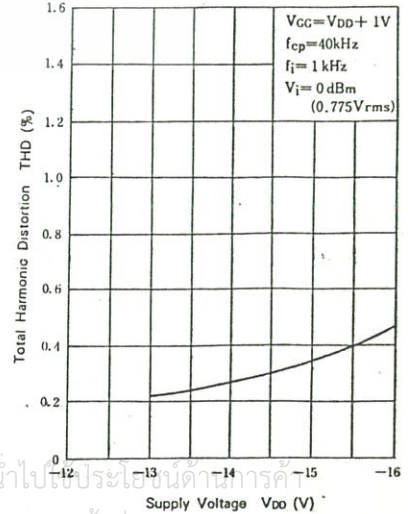
$G_i - V_{DD}$



$G_i - R_L$



THD -  $V_{DD}$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ในเพื่อ 30, 50, 100, 300, 500, 1000 บาท ให้เข้าไปเป็นประโยชน์ต่อการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

