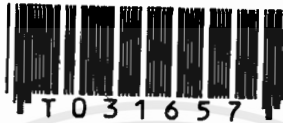


การวัดสเปกตรัมของแสงด้วยโฟโตไดโอดแอร์เรย์



นางสาวพัชราภรณ์
นายสุชาติ

นิพนธ์หัตถพงค์
ปานลักษณ์



T031657

โครงการพิเศษนี้เป็นส่วนหนึ่งการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต

ภาควิชาฟิสิกส์ประยุกต์

คณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เลขหมู่.....

เลขทะเบียน..... 31657

วัน, เดือน, ปี 19 11 2541

สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LIGHT SPECTRUM MEASUREMENT USING PHOTODIODE ARRAY



Miss. Patcharaporn Nipathahatthapong

Mr. Suchad Panluk

A Special Project Submitted in Partial Fulfillment of the Requirement

For the Degree of Bachelor of Science

Department of Applied Physics

Faculty of Science

King Mongkut's Institute of Technology Ladkrabang

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ การวัดสเปกตรัมของแสงด้วยโฟโตไดโอดแอร์เรย์
โดย นางสาวพัชราภรณ์ นิปัทธัตถพงศ์
 นายสุชาติ ปานลักษณะ
ภาควิชา ฟิสิกส์ประยุกต์
อาจารย์ที่ปรึกษา ผศ.ดร.วราวุฒิ เกาลัดดา

ภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร
ลาดกระบัง ได้อนุมัติได้นำรายงานโครงการพิเศษฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร
วิทยาศาสตร์บัณฑิต



.....
(รศ.ดร. สุรพล รักวิชัย)

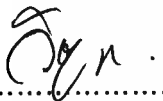
หัวหน้าภาควิชาฟิสิกส์ประยุกต์

คณะกรรมการโครงการพิเศษ



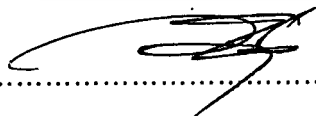
.....
(ผศ.ดร.วราวุฒิ เกาลัดดา)

ประธานกรรมการ



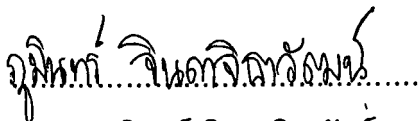
.....
(อ. วิษณุ เดชิตธีระ)

กรรมการ



.....
(อ. วิษณุ เพชรภา)

กรรมการ



.....
(อ. ภูมิินทร์ จินดาจิธาวัฒน์)

กรรมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ การวัดสเปกตรัมของแสงด้วยโฟโตไดโอดแอร์เรย์
โดย นางสาวพัชราภรณ์ นิภัทรหัตถพงษ์
 นายสุชาติ ปานลักษณ์
ภาควิชา ฟิสิกส์ประยุกต์
อาจารย์ที่ปรึกษา ผศ.ดร.วราวุฒิ เถาลัดดา

บทคัดย่อ

การวัดสเปกตรัมแสงด้วยโฟโตไดโอดแอร์เรย์นี้ เป็นส่วนที่ออกแบบและสร้างขึ้นมาในเบื้องต้น เพื่อใช้โฟโตไดโอดแอร์เรย์ในการวัดสเปกตรัมแสงที่ผ่านการเลี้ยวเบนมาจากเกรตติง ทำให้ทราบถึงตำแหน่งของแสงที่ตกลงบนโฟโตไดโอดจำนวน 1024 เซลล์ โฟโตไดโอดจะตอบสนองความยาวคลื่น 750 นาโนเมตรได้ดีที่สุดสัญญาณที่ได้จากโฟโตไดโอด จะถูกนำมาขยายสัญญาณในรูปของโวลต์เตจประมาณ 10 เท่า ขนาดสัญญาณที่ได้มานั้น จะขึ้นอยู่กับความยาวคลื่นและความเข้มแสงและตำแหน่งของพีก จะบอกถึงตำแหน่งโฟโตไดโอดที่ได้รับแสง สัญญาณที่ได้นี้จะถูกนำแสดงผลบนคอมพิวเตอร์

Special Project Title	Light Spectrum Measurement Using Photodiode Array
Name	Miss Patcharapom Nipathatthapong Mr. Suchad Panluk
Department	Applied Physics
Special Project Advisor	Assistant Professor Dr. Warawut Thowladda
Academic Year	1997

Abstract

Measurement of light spectrum using photodiode array was designed and built to measure diffracted light spectrum from grating. The diffracted light is incident on the 1024 alloy photodiode array. The position on the array is corresponding to the wavelength. The photodiode array has a spectral response between 200 to 1000 nm and has spectral response peak at 750 nm. Signal charge from the photodiode array is linear response with exposure of light. The signals are amplified and transferred to the computer via printer port.

กิตติกรรมประกาศ

โครงการพิเศษนี้ สำเร็จได้ด้วยดีด้วยความร่วมมือและความช่วยเหลือ สนับสนุนจากบุคคลต่าง ๆ ซึ่งต้องขอบคุณบุคคลดังต่อไปนี้

บิดา มารดา ตลอดจนผู้อุปการะคุณทุกท่านที่ได้ให้กำเนิด เลี้ยงดู ให้การศึกษาและช่วยเหลือในทุก ๆ ด้าน

ผศ.ดร วราวุฒิ เถาถัดดา ที่คอยให้ความช่วยเหลือ และให้คำปรึกษาแนะนำเป็นแนวทาง และติดตามผล จนโครงการพิเศษนี้สำเร็จลุล่วงไปด้วยดี

อาจารย์ภูมิินทร์ จินดาจิธาวัฒน์ อาจารย์บัณฑิตน์ ดำรงค์ศักดิ์ ที่คอยให้คำปรึกษา

ผศ.จีรวัฒน์ ปานกลาง ที่คอยให้คำปรึกษา บอกแนวทางความคิด ตลอดจนช่วยแก้ปัญหาของโครงการจนสำเร็จ

อาจารย์สุรชาติ กมลดิกลง ที่เอื้อเฟื้อช่วยถ่ายภาพเพื่อน ๆ ทุกคนที่คอยให้กำลังใจตลอด

พัชราภรณ์ นิปีทองหัตถพงษ์
สุชาติ ปานลักษณะณ์

สารบัญ

หน้า

บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญรูป	ง
สารบัญตาราง	จ
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	7
2.1 เกรตติงเลี้ยวเบน	7
2.2 โฟโตไดโอด	8
2.3 ภาคขยายสัญญาณ	11
2.4 การแปลงสัญญาณอนาลอกเป็นดิจิตอล	14
บทที่ 3 การออกแบบการสร้างและหลักการทำงาน	17
3.1 ส่วนรับแสง	17
3.2 ส่วนสัญญาณอินพุต	18
3.3 ส่วนจัดรูปสัญญาณ	21
3.4 การแปลงสัญญาณอนาลอกเป็นดิจิตอล	21
3.5 การอินเตอร์เฟสเข้าเครื่องคอมพิวเตอร์	21
3.6 Flow chart ของซอฟต์แวร์ในการแสดงผล	24
3.7 การทำงานทั้งระบบ	25
บทที่ 4 การทดลองและผลการทดลอง	27
4.1 อุปกรณ์การทดลอง	27
4.2 ขั้นตอนการทดลองและผลการทดลอง	29
บทที่ 5 สรุปผลการทดลองและข้อเสนอแนะ	39
บรรณานุกรม	40
ภาคผนวก	41

สารบัญรูป

หน้า

รูปที่ 1.1 การเลี้ยวเบนจากช่องเล็ก	2
รูปที่ 1.2 ลวดลายการเลี้ยวเบน	2
รูปที่ 1.3 การแจกแจงความเข้มของลวดลายการเลี้ยวเบนจากช่องเล็กยาว	3
รูปที่ 1.4 มุมที่รองรับโดยริ้วห่างตรงกลางของการเลี้ยวเบนจากช่องเล็กเดี่ยว	3
รูปที่ 1.5 การแจกแจงความเข้มของการเลี้ยวเบนจากช่องเล็กยาว 2 ช่อง	4
รูปที่ 1.6 รูปถ่ายการเลี้ยวเบนจากช่องเล็กยาว 2 ช่อง	4
รูปที่ 1.7 โฟโตไดโอด	5
รูปที่ 2.1 การแจกแจงความเข้มโดยเกรตติงเลี้ยวเบน	7
รูปที่ 2.2 วงจรสมมูลโฟโตไดโอด	9
รูปที่ 2.3 แสดงกราฟระหว่างกระแสและโวลเตจของโฟโตไดโอด	9
รูปที่ 2.4 ลักษณะพื้นฐานของเพท	11
รูปที่ 2.5 วงจรขยายซอร์ทร่วม	12
รูปที่ 2.6 วงจรขยายอิมิตเตอร์ร่วม	13
รูปที่ 2.7 ดิฟเฟอเรนเชียลแอมป์	13
รูปที่ 2.8 แสดงแผนผังวงจรเอดีซีแบบประเมินค่าต่อเนื่อง	16
รูปที่ 3.1 รูปถ่ายโฟโตไดโอด	17
รูปที่ 3.2 วงจรสัญญาณอินพุท	19
รูปที่ 3.3 Timing diagram	20
รูปที่ 3.4 วงจรจัดรูปสัญญาณ	22
รูปที่ 3.5 วงจรแปลงสัญญาณ	23
รูปที่ 3.6 flow chart การทำงานของโปรแกรม	24
รูปที่ 3.7 การทำงานทั้งระบบ	26
รูปที่ 4.1 ภาพโฟโตไดโอด	27
รูปที่ 4.2 ภาพเกรตติงที่ใช้ในการทดลอง	27
รูปที่ 4.3 แหล่งกำเนิดแสงหลอดปรอท	28
รูปที่ 4.4 ส่วนจัดรูปสัญญาณ	28
รูปที่ 4.5 ภาพแสดงชุดอุปกรณ์การทดลอง	29
รูปที่ 4.6 แสดงผลการทดลองสัญญาณนาฬิกา ระหว่างฝั่งคี่และฝั่งคู่	31

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 4.7 แสดงผลการทดลองสัญญาณนาฬิการะหว่างเฟสที่ต่างกัน 180 องศาที่ฝั่งคี่	32
รูปที่ 4.8 แสดงผลการทดลองสัญญาณนาฬิการะหว่างเฟสที่ต่างกัน 180 องศาที่ฝั่งคู่	33
รูปที่ 4.9 แสดงผลการทดลองการขยายในส่วนที่จะขยายสัญญาณทางด้าน active diode	34
รูปที่ 4.10 แสดงผลการทดลองการขยายในส่วนที่จะขยายสัญญาณ ทางด้าน dummy diode	35
รูปที่ 4.11 แสดงผลการทดลองในการรับแสงสีแดง	36
รูปที่ 4.12 แสดงผลการทดลองในการรับแสงสีเขียว	37
รูปที่ 4.13 แสดงผลการทดลองในการรับแสงจากแหล่งแสงหลอดปรอท	38



สารบัญตาราง

	หน้า
ตารางที่ 1.1 ความยาวคลื่นแสง	1
ตารางที่ 2.4.1 แสดงคุณสมบัติเอ็ดดี้ชนิดต่าง ๆ	15



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

สเปกตรัมของแสง

คลื่นแม่เหล็กไฟฟ้าที่แผ่ออกมาจากแหล่งกำเนิดแต่ละขณะ อาจมีความยาวคลื่นเพียงค่าเดียว(monochromatic) หรืออาจมีความยาวคลื่นหลายค่า(polychromatic) และกรณีที่มีหลายค่านี้ อาจอยู่ในลักษณะที่ต่อเนื่องหรือไม่ต่อเนื่องก็ได้ เราเรียกการกระจายของความยาวคลื่น (หรือพลังงาน) นี้ว่า สเปกตรัม(spectrum)ของคลื่น

แสงมีความยาวคลื่นในช่วง โดยแบ่งเป็นช่วง ๆ ดังนี้

ชื่อ	ความยาวคลื่น(นาโนเมตร)
ปลายอุลตราไวโอเลต	10-200
ไกลอุลตราไวโอเลต	200-300
ติดกับอุลตราไวโอเลต	300-380
ตามองเห็น	380-770
ติดกับอินฟราเรด	770-1500
ช่วงกลางอินฟราเรด	1500-6000
ไกล อินฟราเรด	6000-40,000
ไกลอินฟราเรดมากอินฟราเรด	40,000-1,000,000

ตารางที่ 1.1 ความยาวคลื่นแสง

การเลี้ยวเบน

การเลี้ยวเบนเกิดขึ้นเมื่อคลื่นกระทบสิ่งกีดขวาง ปรากฏการณ์นี้จะเห็นได้ชัด เมื่อสิ่งกีดขวางมีขนาดใกล้เคียงความยาวคลื่นของคลื่นนั้น สิ่งกีดขวางอาจจะเป็นช่องเล็กซึ่งปล่อยให้หน้าคลื่นส่วนหนึ่งผ่านไปหรืออาจจะเป็นเส้นลวด หรือแผ่นกลม ซึ่งกั้นส่วนหนึ่งของหน้าคลื่น การเลี้ยวเบนที่เกิดขึ้นเมื่อต้นกำเนิดคลื่นและฉากที่รับ อยู่ห่างจากสิ่งกีดขวางเป็นระยะห่างพอสมควร

การเลี้ยวเบนจากช่องเล็กเดี่ยว

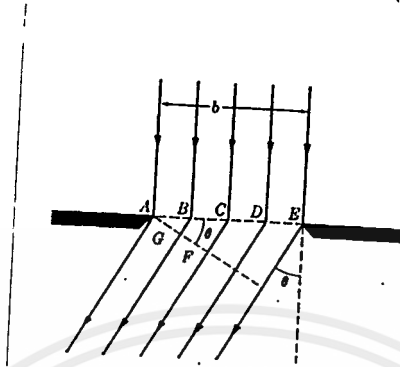
พิจารณาช่องเล็กเดี่ยวซึ่งแคบและยาวมาก ๆ จนไม่ต้องคิดถึงผลที่เกิดจากปลายทั้งสองข้าง ให้แสงขนานตั้งฉากกับระนาบของช่องแคบซึ่งกว้าง b ตามหลักของฮอยเกนส์ถือได้ว่าทุก ๆ จุดบนหน้าคลื่นที่มาเจอช่องเล็ก เป็นต้นกำเนิดคลื่น ๆ ใหม่ได้ คลื่นเล็ก ๆ ใหม่นี้จะเกิดการแทรกสอดกัน ถ้าเราพิจารณาดำแหน่งบนฉากซึ่งทำมุม θ ต่าง ๆ กับทิศการเคลื่อนที่ของคลื่น พบว่าบางตำแหน่งความเข้มเป็นศูนย์ โดยตำแหน่งเหล่านี้หาได้จากสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$b \sin \theta = n\lambda \quad (1.1)$$

n อาจเป็นค่าบวกหรือลบก็ได้ ค่า $n=0$ ให้ตำแหน่งซึ่งอยู่ในแนวแสงตกซึ่งเป็นตำแหน่งที่มีความสว่างมากที่สุด



รูปที่ 1.1 การเลี้ยวเบนจากช่องเล็กยาว

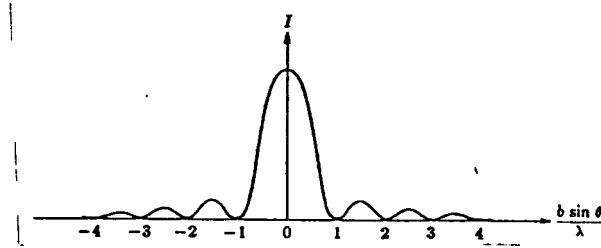


รูปที่ 1.2 ลวดลายการเลี้ยวเบนแบบฟราวนโฮเฟอร์จากช่องเล็ก

จากรูปที่ 1 เป็นรูปถ่ายลวดลายการเลี้ยวเบน จากช่องเล็กเดี่ยวจะเห็นริ้วกลางที่สว่างและกว้าง สองข้างของริ้วกลางจะมีริ้วสว่างและมีดลสีสลับกัน

เราอาจคำนวณการหาการแจกแจงความเข้มของลวดลายการเลี้ยวเบนได้โดยการรวมคลื่นจากคลื่นเล็กที่ช่องแคบ ซึ่งเดินทางไปยังจุด P ใด ๆ บนฉาก โดยคำนึงถึงผลต่างของเฟสของคลื่นเล็ก ๆ ที่จุดนั้น จะได้ผลดังนี้

$$I = I_0 \left[\frac{\sin(\pi b \sin \theta / \lambda)}{\pi b \sin \theta / \lambda} \right]^2 \quad (1.2)$$

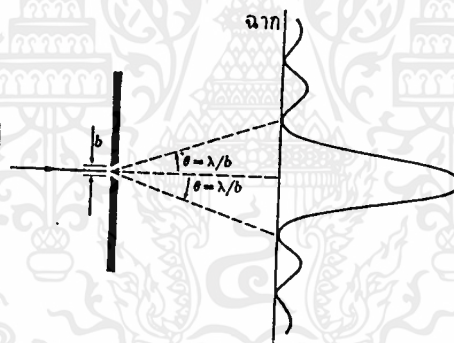


รูปที่ 1.3 การแจกแจงความเข้มของลวดลายการเลี้ยวเบนจากช่องเล็กยาว

รูปที่ 1.3 แสดงการแจกแจงความเข้ม ณ ตำแหน่งต่าง ๆ ลักษณะการแจกแจงความเข้มขึ้นอยู่กับค่าเปรียบเทียบของ b และ λ ถ้า $b \sim \lambda$ ตำแหน่งมีดอันดับแรกจะเกิดขึ้นที่ $\theta = 90^\circ$ ซึ่งแสดงว่าริ้วสว่างตรงกลางกินเนื้อที่กว้าง ถ้า $\lambda \ll b$ ตำแหน่งมีดอันดับแรกจะเกิดขึ้นสองข้างของริ้วสว่างตรงกลาง โดยที่ θ หาได้จากการแทนค่า $n = \pm 1$ ในสมการ นั่นคือ

$$\theta \approx \sin \theta = \pm \frac{\lambda}{b} \quad (1.3)$$

ดังรูปที่ 1.4



รูปที่ 1.4 มุมที่รองรับโดยริ้วสว่างตรงกลางของการเลี้ยวเบนจากช่องเล็กเดี่ยว

การเลี้ยวเบนเนื่องจากช่องเล็กยาวสองช่องขนานกัน

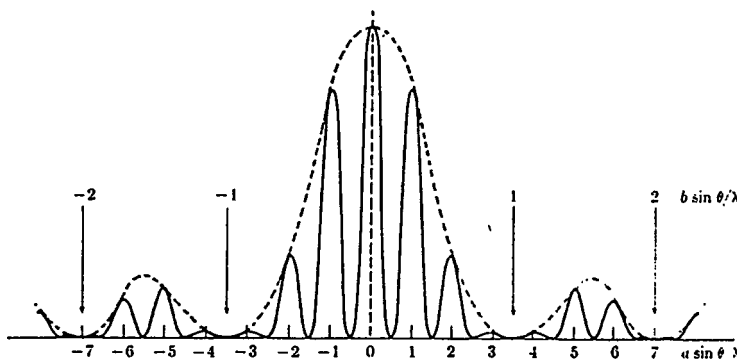
ถ้ามีช่องเล็กยาว 2 ช่อง แต่ละช่องกว้าง b วางอยู่ห่างกัน a ดังรูป ถ้าความกว้างของช่องเล็ก b ไม่น้อยนักเมื่อเทียบกับระยะระหว่างช่องเล็ก ภาพที่ได้จะเป็นลวดลายการแทรกสอดซ้อนอยู่บนลวดลายการเลี้ยวเบน

การแจกแจงความเข้ม ซึ่งเราจะไม่แสดงวิธีหาในที่นี้ คือ

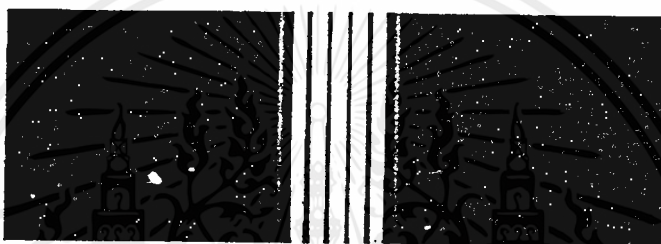
$$I = I_0' \left[\frac{\sin(\pi b \sin \theta / \lambda)}{\pi b \sin \theta / \lambda} \right]^2 \cos^2 \left(\frac{\pi a \sin \theta}{\lambda} \right) \quad (1.4)$$

เมื่อ I_0' เป็นค่าความเข้มสูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.5 การแจกแจงความเข้มของการเลี้ยวเบนจากช่องเล็กยาวสองช่อง



รูปที่ 1.6 รูปถ่ายลวดลายการเลี้ยวเบนจากช่องเล็กยาวสองช่อง

โฟโตไดโอด

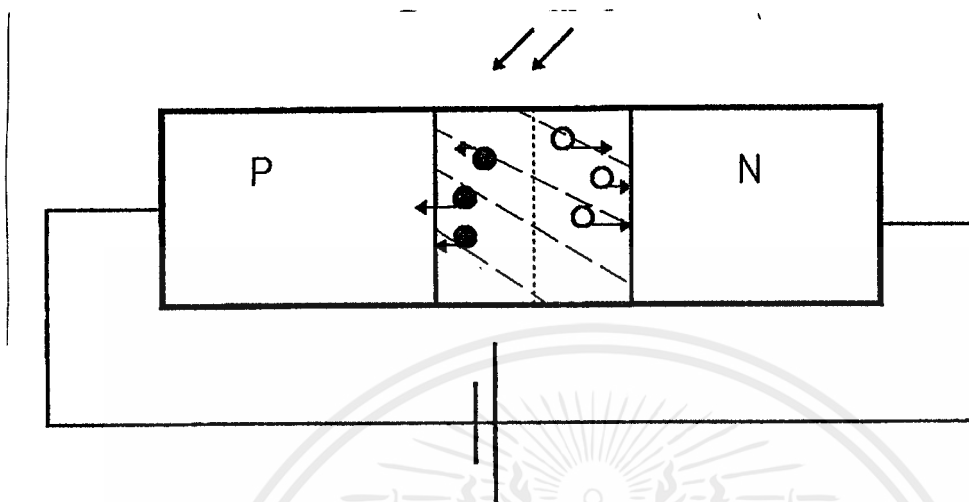
pn junction photodiode เป็นอุปกรณ์ตัวรับแสง คืออุปกรณ์ที่สามารถเปลี่ยนพลังงานแสงให้แปรเป็นค่าพลังงานทางไฟฟ้าได้ พีเอ็นโฟโตไดโอด เป็นสารกึ่งตัวนำที่จะให้กระแสไหลผ่านได้เมื่อถูกแสง รอยต่อพีเอ็นเป็นรอยต่อของสารกึ่งตัวนำชนิดพีและเอ็น ชนิดพีเกิดจากการเจือสารพวกแอกเซปเตอร์(acceptor) ส่วนชนิดเอ็นเกิดจากการเจือสารพวกโดเนอร์(donor) ตรงบริเวณรอยต่อพีเอ็นนี้จากรูป จะเห็นว่าโฮลในสารชนิดพีและอิเล็กตรอนในสารชนิดเอ็นจะแพร่กระจายเข้ามา ทำให้เกิดการรวมตัวกันในบริเวณนี้ จึงไม่มีประจุไฟฟ้าบริเวณรอยต่อนี้ทำให้เกิดชั้นที่เรียกว่า depletion layer ขึ้น

ในสารชนิดพี เมื่อโฮลลดลงน้อยก็จะเกิดอิออนประจุลบ ส่วนในสารชนิดเอ็นเมื่ออิเล็กตรอนน้อยลงก็จะเกิดประจุบวกขึ้น ดังนั้นบริเวณรอยต่อจะเห็นประจุลบและบวกทั้งสองด้าน จึงเกิดเป็นสนามไฟฟ้าขึ้น

เมื่อมีแสงมาตกกระทบที่รอยต่อพีเอ็นนี้พลังงานแสงจะเร่งทำให้อิเล็กตรอนหลุดออกจากอะตอมทำให้เกิดโฮล อิเล็กตรอนที่มีประจุลบและโฮลที่มีประจุบวกจะถูกแรงของสนามไฟฟ้าตรงรอยต่อทำให้เกิดการเคลื่อนที่ข้ามรอยต่อได้คือ กระแสไหลตรงรอยต่อพีเอ็นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจะเห็นว่าเมื่อฉายแสงไปที่รอยต่อจะเกิดกระแสไหล อิเล็กตรอนและโฮลที่เกิดจากแสงตรงรอยต่อนั้น ถ้าทิ้งไว้เฉย ๆ อาจรวมตัวกันอีก ดังนั้นตรงบริเวณรอยต่อจึงมักจะให้แรงดันไบแอสย้อนกลับไว้เพื่อให้ชั้นดีพลีชันใหญ่ขึ้น



รูปที่ 1.7 โฟโตไดโอด

ความสำคัญและที่มาของปัญหา

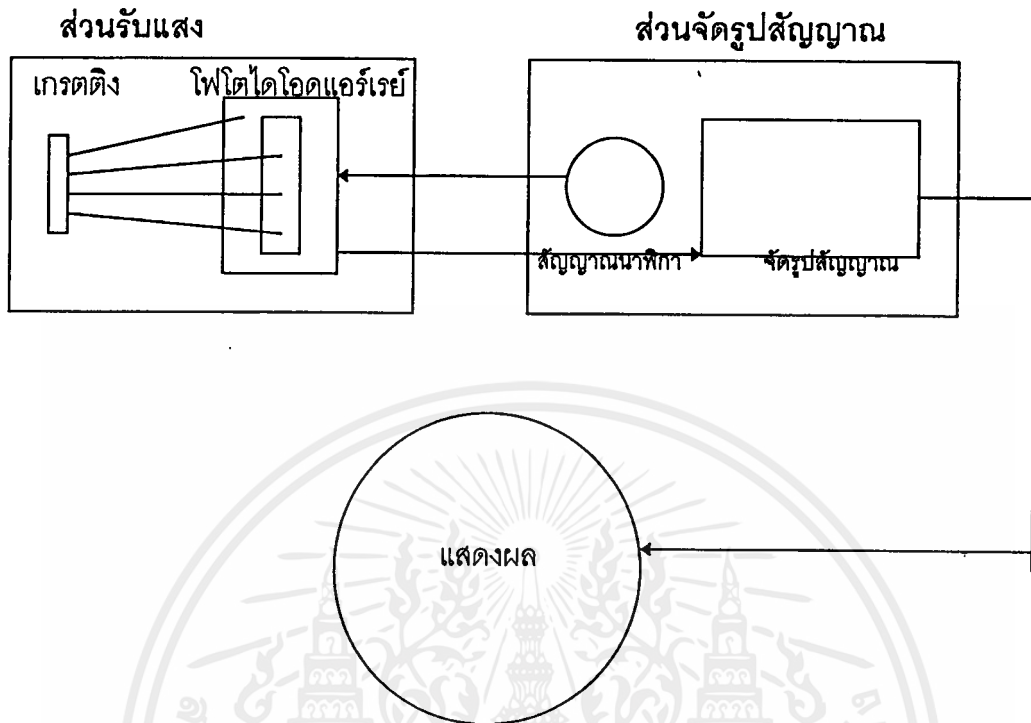
ปัจจุบันเทคโนโลยีในการนำสารกึ่งตัวนำมาผลิตเป็นอุปกรณ์อิเล็กทรอนิกส์รับแสงมีความก้าวหน้ามากขึ้น ซึ่งอุปกรณ์นั้นมีการตอบสนองต่อความยาวคลื่นแสงในช่วงที่ต่างกัน โฟโตไดโอดแอร์เรย์ก็เป็นอุปกรณ์อย่างหนึ่งที่มีการตอบสนองต่อความยาวคลื่นแสงในช่วงอัลตราไวโอเลตจนถึงย่านอินฟราเรด และได้มีการนำโฟโตไดโอดแอร์เรย์นี้นำมาประยุกต์เป็นเครื่องมือวัดสเปกตรัมของแสงได้โดยใช้โฟโตไดโอดแอร์เรย์นี้รับแสงที่ถูกแยกสเปกตรัมจากเทคนิคการแยกสเปกตรัมแสงด้วยเกรตติง แสงที่ตกบนแต่ละตัวของโฟโตไดโอดแอร์เรย์ก็จะสมนัยกับความถี่แสงในโครงการพิเศษนี้มีการศึกษาและพัฒนาการวัดสเปกตรัมของแสงโดยใช้โฟโตไดโอดแอร์เรย์โดยเน้นที่ออกแบบวงจรในการจัดรูปสัญญาณและเชื่อมต่อสัญญาณที่ได้ไปยังคอมพิวเตอร์ตลอดจนการพัฒนาซอฟต์แวร์ที่จำเป็นสำหรับควบคุมการทำงานและแสดงผล ซึ่งเป็นส่วนพื้นฐานที่จำเป็นสำหรับการพัฒนาเครื่องวัดสเปกตรัมของแสงที่สมบูรณ์ในอนาคต

วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาการใช้โฟโตไดโอดแอร์เรย์ในการวัดสเปกตรัมของแสงในช่วงที่โฟโตไดโอดตอบสนองได้
2. ศึกษาและออกแบบวงจรอิเล็กทรอนิกส์เพื่อขยายและจัดรูปสัญญาณจากโฟโตไดโอดแอร์เรย์
3. เพื่อศึกษาและออกแบบวงจรเชื่อมต่อสัญญาณจากโฟโตไดโอดแอร์เรย์กับคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการดำเนินงาน



โฟโตไดโอดจะทำงานเมื่อมีสัญญาณนาฬิกา เมื่อโฟโตไดโอดได้รับแสงก็จะให้สัญญาณทางไฟฟ้า จากนั้นสัญญาณไฟฟ้าก็จะเข้าส่วนจัดรูปสัญญาณแล้วนำสัญญาณที่ได้ออกแสดงผลทางคอมพิวเตอร์

ประโยชน์ที่ได้รับ

- 1.สามารถเรียนรู้เทคนิคการใช้โฟโตไดโอดแอเรย์ในการวัดสเปคตรัมของแสง
- 2.สามารถออกแบบวงจรในการจัดรูปสัญญาณและเชื่อมต่อสัญญาณกับคอมพิวเตอร์
- 3.สามารถออกแบบซอฟต์แวร์ที่จำเป็นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 เกรตติงเลี้ยวเบน

เกรตติงเลี้ยวเบน ทำจากแผ่นแก้วหรือแผ่นพลาสติกใส โดยขีดเป็นช่องเล็ก ๆ หนาแน่นกันจำนวนมากห่างเท่า ๆ กัน อาจจะประกอบด้วยหลายพันช่องเล็กต่อความกว้างหนึ่งเซนติเมตร สำหรับเกรตติงชนิดส่งผ่าน (transmission grating) เส้นที่ขีดจะแทนส่วนที่บออยู่ระหว่างช่องเล็ก ๆ เกรตติงอาจจะเป็นแบบสะท้อนก็ได้ แต่ในที่นี้ เราจะกล่าวถึงเกรตติงชนิดส่งผ่าน

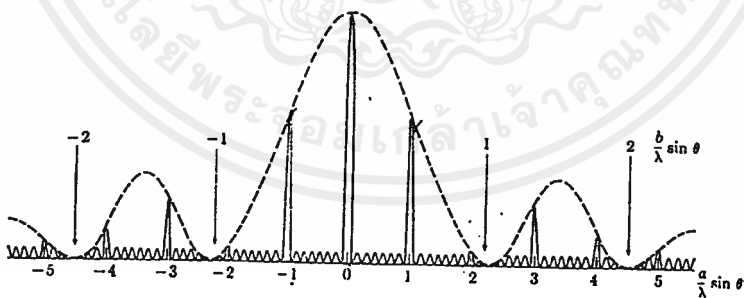
สมมติ ให้แต่ละช่องเล็กกว้าง b ห่างเป็นระยะเท่า ๆ กันเท่ากับ a ให้ N เป็นจำนวนช่องเล็กทั้งหมด ภาพที่ได้ จะเป็นลวดลายแทรกสอดของต้นกำเนิดคลื่น N คลื่นซ้อนมากับภาพการเลี้ยวเบนของช่องเล็กเดี่ยว

เงื่อนไขการเกิดตำแหน่งสว่างของการแทรกสอดเป็นไปตามสมการ

$$a \sin \theta = n\lambda \quad (2.1.1)$$

เมื่อ $n=0, \pm 1, \pm 2$ แต่ความเข้มของริ้วการแทรกสอดถูกบังคับด้วยลวดลายการเลี้ยวเบน การแจกแจงความเข้มเป็นไปตามสมการ

$$I = I_0 \left[\frac{\sin(\pi b \sin \theta / \lambda)}{\pi b \sin \theta / \lambda} \right]^2 \left[\frac{\sin(N\pi b \sin \theta / \lambda)}{\sin(\pi a \sin \theta / \lambda)} \right]^2 \quad (2.1.2)$$



รูปที่ 2.1 การแจกแจงความเข้มโดยเกรตติงเลี้ยวเบน

การแยกของเกรตติง (Resolution of grating)

การเพิ่มการกระจายตั้งที่กล่าวมาแล้วนั้น ไม่มีผลต่อการทำให้เส้นสเปกตรัมแยกจากกัน ได้ชัดเจน การแยกของเกรตติงหมายถึงความสามารถในการทำให้เส้นสเปกตรัม ในอันดับเดียวกันของความยาวคลื่นที่ใกล้เคียงกันอยู่ห่างกันอย่างชัดเจน นิยามของการแยกนี้คือ

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับงานเพื่อการศึกษาเท่านั้น ไม่อยู่ภายใต้เงื่อนไขใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R = \frac{\lambda}{\Delta\lambda} = mN \quad (2.1.3)$$

สมการนี้ บอกให้ทราบถึงการแยกของเกรตติงว่าขึ้นกับอันดับของแถบสว่าง m และจำนวนช่องของเกรตติง N สำหรับเกรตติงอันหนึ่งการแยกก็จะขึ้นกับอันดับของแถบสว่างอย่างเดียว ในทำนองเดียวกัน ที่อันดับใด ๆ การแยกก็จะขึ้นกับจำนวนช่องของเกรตติงเพียงอย่างเดียวเช่นกัน ในเกรตติงที่มีขนาดแผ่นเท่ากัน การเพิ่มจำนวนช่องจะทำให้แต่ละช่องบนเกรตติงอยู่ชิดกันมากขึ้น หรือถ้าต้องการให้ขนาดช่องคงเดิม ก็ต้องเพิ่มขนาดของแผ่นในการเพิ่มจำนวนช่อง แต่เนื่องจากในการทำให้การแยกมีค่ามากที่สุด เราจำเป็นต้องให้แสงตกกระทบบนทั้งแผ่นของเกรตติงหรือทั้ง N ช่อง ดังนั้นถ้าขนาดของเกรตติงใหญ่มากเกินไปก็จะไม่เป็นผลดีต่อการแยก

ค่าการแยกจะเหมือนกับค่าการกระจายแสงของเกรตติง ในข้อที่ว่าไม่ขึ้นกับความกว้างของช่องเกรตติง ถ้าเราให้ W เป็นความกว้างของแผ่นเกรตติง จะได้ $W = Na$ ดังนั้นเราอาจจะเขียนค่าการแยกในเทอมของ W ได้เป็น

$$R = \frac{W \sin \theta_m}{\lambda} \quad (2.1.4)$$

สมการนี้ทำให้ทราบว่าสำหรับมุมเลี้ยวเบน θ_m ใด ๆ ค่าการแยกจะขึ้นกับความกว้างของแผ่นเกรตติงมากกว่าที่จะขึ้นกับจำนวนช่อง ในกรณีที่ให้ค่าอัตราส่วน $\sin \theta_m / \lambda$ คงที่ จะได้จากสมการ ว่า m/a มีค่าคงที่ด้วย ดังนั้นการใช้เกรตติงที่จำนวนช่องน้อย หรือค่าคงตัวของเกรตติง a มาก จะทำให้อันดับ m ต้องมีค่ามากด้วย จึงจะทำให้ m/a คงที่ การที่ m มีค่ามากนี้สร้างความยุ่งยากตามมา เนื่องจากจะมีการซ้อนทับกันกับภาพที่ได้จากอันดับอื่นๆ แต่ถ้าเราใช้เกรตติงที่มีจำนวนช่องมาก ค่า a ก็จะน้อยลง ทำให้ m มีอันดับต่ำลงด้วย ปัญหาการซ้อนทับกันก็จะหมดไปอย่างไรก็ตาม ปัญหาการซ้อนทับกันในอันดับ m สูง ๆ นั้นอาจแก้ไขได้ โดยใช้อุปกรณ์ในการกระจายแสงอีกอันหนึ่งทำการกระจายสเปคตรัมไปในทางที่ตั้งฉากกับแนวเดิม

2.2 โฟโตไดโอด

โฟโตไดโอด คือรอยต่อพีเอ็นที่ทำงานภายใต้เงื่อนไขการไบแอสกลับทาง การตกกระทบบนของแสงจะทำให้เกิดอิเล็กตรอนและโฮลขึ้น ซึ่งเป็นผลให้ทำให้เกิดกระแส

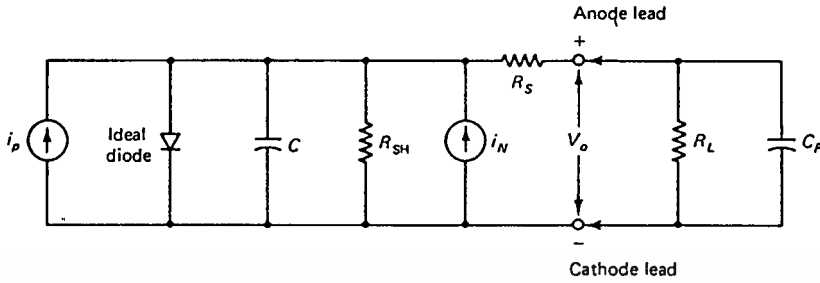
$$I_p = \eta H_0 A (8.06 \times 10^{-4} A / W \cdot nm) \lambda \quad (2.2.1)$$

I_p = กระแสโฟโตไดโอด

η = quantum efficiency

H_0 = flux density

A = พื้นที่โฟโตไดโอด



รูปที่ 2.2 วงจรสมมูลโฟโตไดโอด

I_s = สัญญาณที่ต้องการ

I_L = กระแสรั่วไหล

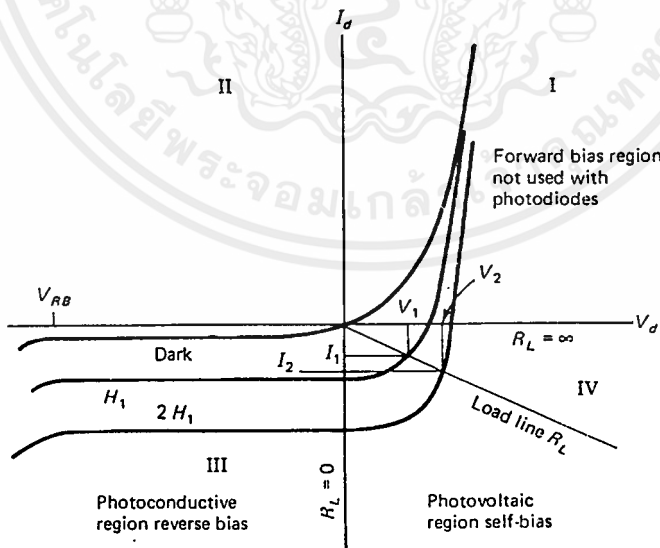
I_N = สัญญาณรบกวน

C_D = ค่าเก็บประจุที่รอยต่อ

R_D = ความต้านทานชั้นดี

R_s = ความต้านอนุกรม

R_L = ความต้านทานโหลด



รูปที่ 2.3 แสดงกราฟระหว่างกระแสและโวลเตจของโฟโตไดโอด

จากรูปจะเห็นได้ว่าเมื่อมีแสงตกกระทบ H_1 (flux density) ก็จะมีกระแสไหล I_1 เมื่อเพิ่ม flux

density เป็น H_2 ก็จะมีกระแสไหล I_2 ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติของโฟโตไดโอดที่สำคัญคือ

1.การตอบสนอง(Responsivity) เป็นอัตราของกระแสเนื่องจากแสงที่เอาที่พหุในหน่วยแอมแปร์ต่อกำลังของแสง(ในหน่วยวัตต์) ที่ตกลงบนโฟโตไดโอด

$$R = \frac{i_p}{P} \quad (2.2.2)$$

i_p =กระแสเนื่องจากแสง

P =กำลังของแสงที่ตกกระทบ

2.การตอบสนองต่อความยาวคลื่น(Spectral Response)

ในการดูดกลืนพลังงานโฟตอนของโฟโตไดโอด ซึ่งจะพิจารณาในรูปของความยาวคลื่น

$$\lambda_g = \frac{h_c}{E_g} = \frac{1.24}{E_g (ev)} (\mu m) \quad (2.2.3)$$

โดยที่ λ_g คือความยาวคลื่นแสง

สำหรับ λ_c ถ้าแสงที่ตกกระทบมีความยาวคลื่นสั้นน้อยกว่า λ_g แสงจะถูกดูดกลืนโดยสารกึ่งตัวนำ คู่อิเล็กตรอน-โฮลจะเกิดขึ้น) การนำกระแสโดยแสงจะเกิดขึ้นเมื่อการดูดกลืนพลังงานโฟตอนเท่ากับหรือมากกว่าแถบพลังงานที่แบ่งแถบนำและแถบวาเลนซ์

3.Quantum Efficiency คืออัตราส่วนของจำนวนอิเล็กตรอนที่เกิดขึ้นกับจำนวนโฟตอนที่ถูกดูดกลืนเราสามารถคำนวณ ได้จากการหารกระแสเนื่องจากแสงเฉลี่ยด้วยกระแสจาก ideal quantum detector

$$\eta = \frac{I_p}{i_p} \quad (2.2.4)$$

I_p =กระแสเนื่องจากแสงเฉลี่ย

i_p =กระแสของideal quantum detector

เราสามารถเขียนอยู่ในรูปของความยาวคลื่นได้

$$\eta = \frac{1.24 \times 10^5 \times R(A/W)}{\lambda(nm)} \quad (2.2.5)$$

4.Response Time คือช่วงเวลาในการตอบสนองของโฟโตไดโอดจากที่ไม่ได้รับแสง(dark)เป็น ได้รับแสง(light)

2.3 ภาคขยายสัญญาณ

1. เฟท(FET)

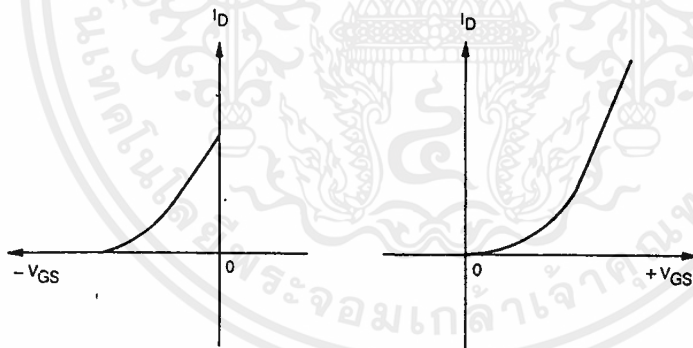
คุณสมบัติพื้นฐานของเฟท

เฟทเป็นทรานซิสเตอร์ชนิดหนึ่ง เป็นทรานซิสเตอร์ที่ทำงานด้วยสนามไฟฟ้า จึงแตกต่างจากการทำงานของทรานซิสเตอร์ทั่วไป เฟทจะใช้แรงดันที่ขาเกตมาควบคุมกระแสที่ไหลที่ขาเดรน จึงเป็นอุปกรณ์ที่ใช้แรงดันควบคุมกระแส

คุณสมบัติพื้นฐานของเฟท

การควบคุมกระแสที่ไหลระหว่างเรณและซอร์สของเฟทด้วยแรงดันที่ขาเกตจะมีด้วยกัน 2 แบบ ดังรูปที่ 3.1 คือแบบดีเพรสชัน(depression)และแบบเอนฮานซ์เมนต์(enhancement)แบบดีเพรสชันจะมีลักษณะสมบัติเหมือนของเจเฟท คือเมื่อแรงดันที่เกตเป็นศูนย์จะมีกระแส i_D ไหลระหว่างเดรนและซอร์สเมื่อให้แรงดันลบที่ขาเกต กระแส i_D นี้จะค่อย ๆ ลดลง จนเมื่อ V_{GS} มีค่าหนึ่งแซลแนลระหว่างเดรนกับซอร์สจะปิดสนิท กระแสจะเป็นศูนย์

แบบเอนฮานซ์เมนต์จะตรงข้าม คือเมื่อแรงดันที่เกตเป็นศูนย์ จะไม่มีกระแสเดรน i_D ไหล ถ้าเพิ่มแรงดัน V_{GS} ไปทางบวก กระแส i_D จะไหลและเพิ่มขึ้นตามค่า V_{GS}



(ก) แบบดีเพรสชัน

(ข) แบบเอนฮานซ์เมนต์

รูปที่ 2.3 ลักษณะสมบัติพื้นฐานของเฟท

(ก) แบบดีเพรสชัน

(ข) แบบเอนฮานซ์เมนต์

คุณสมบัติเด่นของเฟท

สรุปคุณสมบัติเด่นของเฟท ดังนี้

1. ความต้านทานขาเข้าสูงมาก กระแสที่ไหลผ่านขาเกตของเฟทจะน้อยมาก ซึ่งมีค่าอิมพี

แดนซ์ขาเข้าหลายร้อยกิโลโอห์ม ซึ่งในการออกแบบไม่จำเป็นต้องคำนึงถึงกระแสขาเข้าเลย

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อผู้รู้เห็นสมควรจะเผยแพร่ข้อมูลด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.คุณสมบัติทางด้านสัญญาณรบกวนดี เฟทจะไม่มีสัญญาณรบกวนที่เป็นฟลิคเกอร์นอยส์ ซึ่งเกิดจากรอยต่อ PN

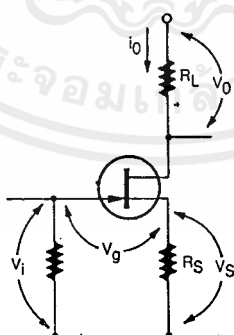
3.การเพี้ยนของสัญญาณหลังการขยายต่ำ เนื่องจากลักษณะสมบัติโอนย้าย(transfer characteristic)ของเฟท ดังรูป3.1 ซึ่งเป็นกราฟของฟังก์ชันยกกำลังสอง แตกต่างจากทรานซิสเตอร์ที่เป็นกราฟแบบเอ็กซ์โปเนนเชียล ดังนั้นจึงทำให้เกิดการเพี้ยนของสัญญาณหลังการขยาย ซึ่งเรียกว่า mix modulate distortion ต่ำกว่าทรานซิสเตอร์มาก

4.ไม่เกิดการแล่นหนีทางความร้อน สัมประสิทธิ์อุณหภูมิของกระแสที่ไหลในทรานซิสเตอร์จะเป็นบวก จึงทำให้เมื่ออุณหภูมิสูงขึ้น กระแสคอลเลคเตอร์จะไหลมากขึ้นตามอุณหภูมิที่เปลี่ยนแปลงไป ทำให้เกิดการแล่นหนีทางความร้อนได้ ในวงจรรขยายกำลังของทรานซิสเตอร์จึงต้องมีการชดเชยอุณหภูมิ เพื่อป้องกันเหตุการณ์ที่จะเกิดขึ้นนี้ สำหรับFET นั้นมีสัมประสิทธิ์อุณหภูมิเป็นค่าลบ จึงไม่เกิดการแล่นหนีทางความร้อน

5.ลักษณะสมบัติเชิงความถี่ดี ปกติเราจะใช้ผลคูณอัตราขยายความกว้างแถบ(gain-banwidth) ในการบอกลักษณะสมบัติเชิงความถี่ที่ดีหรือไม่ดี gain หมายถึง อัตราขยาย ส่วน banwidth หมายถึง แถบความถี่ที่มีอัตราขยายคงที่นั้น สำหรับทรานซิสเตอร์จะแสดงลักษณะสมบัติเชิงความถี่ด้วยค่า f_T (transistion frequency) ซึ่งเป็นความถี่ที่มีอัตราขยายเท่ากับ 1

โดยทั่วไปการแสดงลักษณะสมบัติเชิงความถี่ของ FET จะใช้ค่า f_{max} หมายถึงค่าตัวเก็บประจุขาเข้า

จุดอ่อนของเฟทคือ อัตราขยายต่ำเมื่อเทียบกับกรณีของทรานซิสเตอร์ นอกจากนั้นไม่สามารถผลิต เฟท ที่ทนแรงดันได้สูง ๆ อีกด้วย



รูปที่2.4 วงจรรขยายซอร์ร่วม

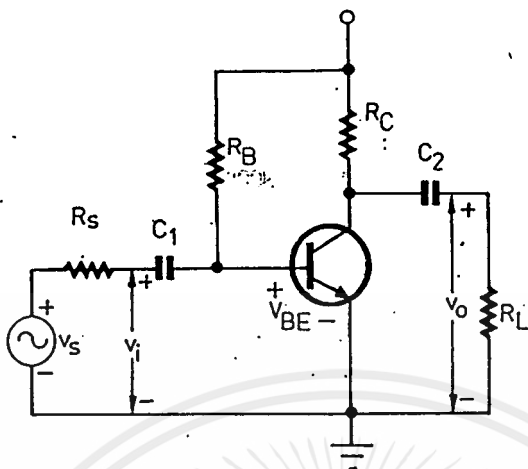
ในวงจรมีอัตราขยาย

$$A = \frac{g_m R_L}{1 + g_m R_L} \quad (2.3.1)$$

วงจรมีข้อดีคือ มีการป้อนกลับของกระแส ทำให้สามารถลดอัตราขยายของสัญญาณลงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.ทรานซิสเตอร์



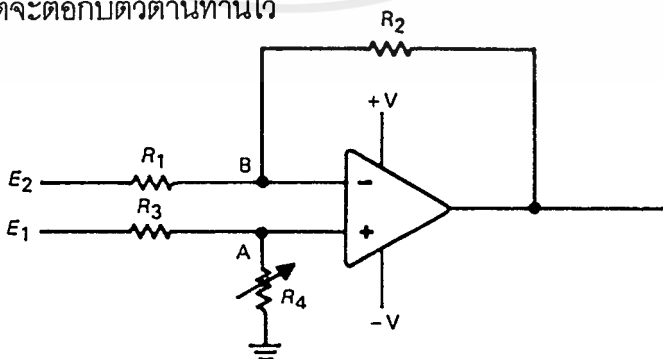
รูปที่2.5 วงจรขยายแบบอิมิตเตอร์ร่วม

จากรูป จะมีตัวต้านทาน เพื่อให้อัตราขยายแรงดันมีค่าคงตัวขึ้น
อัตราขยายแรงดัน

$$A_v \approx -\frac{R_L}{R_E} \tag{2.3.2}$$

3.วงจรดิฟเฟอเรนเชียลแอมป์ฟลายเออร์

เป็นวงจรที่ใช้ในการขยายผลต่างระหว่างสัญญาณไฟฟ้า 2 สัญญาณ ในการออกแบบวงจรดิฟเฟอเรนเชียลเราสามารถออกแบบวงจรได้โดยใช้ทรานซิสเตอร์ 2 ตัวในการออกแบบแต่มีข้อเสียคือเราจะต้องใช้ทรานซิสเตอร์ที่มีเกนการขยายที่เท่ากัน ถ้าไม่เช่นนั้นแล้วความแตกต่างของเกนจะทำให้เกิดสัญญาณที่ไม่ต้องการได้ ดังนั้นในการออกแบบวิธีหนึ่งเราจัดรูปโดยใช้ออปแอมป์ ถ้าเราเปรียบเทียบวงจรนี้กับวงจรขยายกลับเฟสทั่วไป เราจะพบว่าในกรณีนี้ขาอินพุททางด้านบวกไม่ได้ต่อลงกราวด์ แต่จะต่อกับตัวต้านทานไว้



รูปที่2.6 ดิฟเฟอเรนเชียลแอมป์ฟลายเออร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โวลเตจที่จุด A จะได้

$$V_A = E_1 R_4 / (R_3 + R_4) \quad (2.3.4)$$

กระแสที่ไหลผ่าน R1 จะเท่ากับกระแสที่ไหลผ่าน R2

$$(E_2 - V_B) / R_1 = (V_B - V_{out}) / R_2 \quad (2.3.5)$$

ถ้าออปแอมป์ไม่อิ่มตัว $V_A = V_B$ แทนสมการ 1 ในสมการ 2 เราจะได้

$$\frac{E_2 - E_1 R_4 / (R_3 + R_4)}{R_1} = \frac{E_1 R_4 / (R_3 + R_4) - V_o}{R_2} \quad (2.3.6)$$

จะได้โวลเตจเอาต์พุต

$$V_o = E_1 R_4 (R_1 + R_2) / R_1 (R_3 + R_4) - (R_2 E_2 / R_1) \quad (2.3.7)$$

ถ้า $R_2 = R_4$ และ $R_1 = R_3$ จะได้

$$V_o = R_2 (E_1 - E_2) / R_1 \quad (2.3.8)$$

ข้อดีของวงจรนี้ดีกว่าวงจรขยายทั่วไปคือสามารถกำจัด noise ได้ ในวงจรขยายกลับเฟส จะเห็นได้ว่า สัญญาณรบกวนที่เข้ามาที่สัญญาณไฟฟ้าจะถูกขยายด้วย ในวงจรดิฟเฟอเรนเชียล แอมป์รฟลายเออร์ สัญญาณรบกวนที่เกิดขึ้นทั้งสองสัญญาณที่ขาเข้า จะถูกกำจัดออกไป ซึ่งสิ่งเหล่านี้จำเป็นมากสำหรับสัญญาณขาเข้า ที่มีขนาดเล็กและต้องการที่จะไม่ให้สัญญาณรบกวน แสดงออกมา

2.4 วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล (ADC)

กระบวนการต่าง ๆ ที่เกิดขึ้นตามธรรมชาติส่วนใหญ่หากนำมาแปรค่าเป็นสัญญาณทางไฟฟ้ามักเป็นสัญญาณที่อยู่ในรูปของแรงดันหรือกระแส หรือไม่ก็เป็นลักษณะของค่าความต้านทาน ลักษณะที่ได้จะเป็นสัญญาณอนาลอก ซึ่งไม่สามารถนำไปใช้กับคอมพิวเตอร์โดยตรงได้ จึงจำเป็นต้องมีวงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล เราเรียกว่าวงจรที่ทำหน้าที่ดังกล่าวว่า เอดีซี

ค่าความละเอียดของเอดีซี ค่าความละเอียดของเอดีซี หาได้จากการเปลี่ยนแปลงค่าแรงดันอินพุตแล้วทำให้สัญญาณดิจิตอลเปลี่ยนค่าบิตนัยสำคัญต่ำสุดไป

ความละเอียด= ค่าแรงดันอินพุตต่อบิต=ค่าเต็มสเกลหารด้วย 2^n-1

หรือถ้าอ้างอิงถึงเรื่องดีเอซีที่กล่าวมาแล้วได้ว่า

ความละเอียด= 2^n

ถ้า n คือจำนวนบิตของวงจร

วิธีการเปลี่ยนแปลงสัญญาณอะนาลอกให้เป็นดิจิตอลนั้นมีมากมายหลายแบบ หากแบ่งตามความเร็วที่ใช้ในการเปลี่ยนสัญญาณมี3แบบคือ

แบบ	ความเร็ว	ช่วงเวลาแปลงสัญญาณในรอบ	การใช้งาน
รวบรวมค่า(integrating)	ช้า	มิลลิวินาที	ดีซีโวลต์มิเตอร์
ประมาณค่าต่อเนื่อง(successive)	เร็ว	ไมโครวินาที	สัญญาณเสียง
แฟลช(Flash)	เร็วมาก	นาโนวินาที	สัญญาณภาพ

ตารางที่ 2.4.1 แสดงคุณสมบัติเอดีซีชนิดต่าง ๆ

ในที่นี้จะกล่าวถึงแบบประมาณค่าต่อเนื่อง

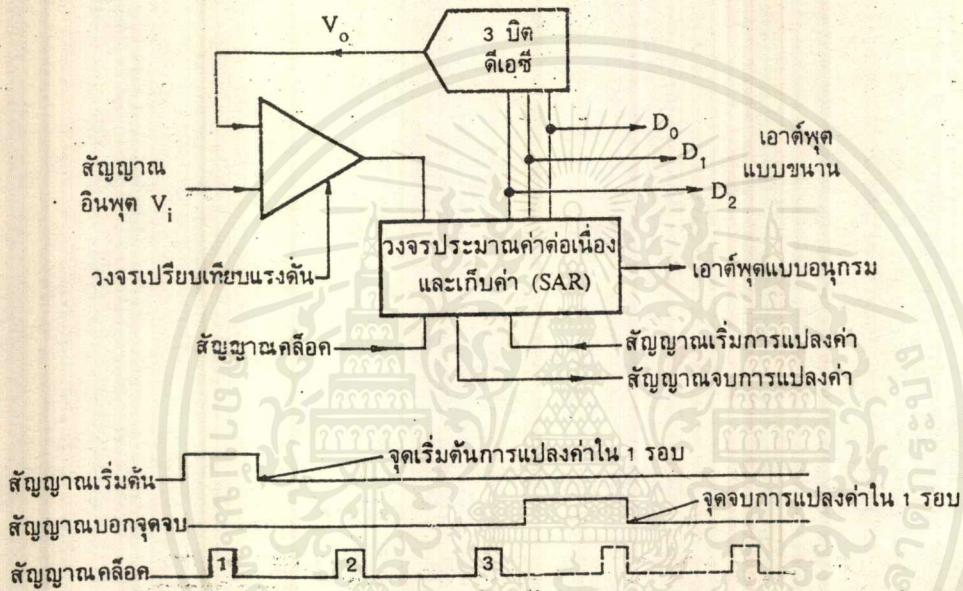
เอดีซีแบบประมาณค่าต่อเนื่อง เอดีซีแบบนี้จะประกอบด้วยวงจรดีเอซี วงจรเปรียบเทียบแรงดัน และวงจรรีจิสเตอร์ เก็บค่าที่ได้หลังจากการประมาณค่าสัญญาณอินพุตที่รับเข้ามา(SAR=Successive Approximation Register) โดยวงจรรีจิสเตอร์มีขาอินพุต1ขาและขาควบคุมอีก3ขาคือ ขาแรกเป็นสัญญาณบอกจุดเริ่มกระบวนการแปลงค่า ขาที่2เป็นขาเอาต์พุตบอกจุดจบกระบวนการแปลงค่า ขาที่3 เป็นอินพุตรับสัญญาณคล็อกสำหรับควบคุมกระบวนการแปลงค่าในแต่ละรอบ ขาเอาต์พุตจะให้สัญญาณดิจิตอลมีทั้งแบบอนุกรมและแบบขนานดังรูปการทำงานของวงจร

การแปลงค่าในแต่ละรอบจะเริ่มขึ้นเมื่อวงจรได้รับสัญญาณเริ่มต้น วงจรรีจิสเตอร์ส่งค่าดิจิตอลที่ได้ประมาณค่าแล้วออกไปยังวงจรดีเอซี เพื่อทำการแปลงค่าเป็นสัญญาณอะนาลอก V_0 ส่งกลับมาเปรียบเทียบกับค่า V_i จากอินพุต ว่าค่าใดมากกว่ากัน เพื่อนำไปปรับค่าสัญญาณดิจิตอลแต่ละบิตให้กับรีจิสเตอร์ให้ถูกต้องตรงกับค่าที่ป้อนเข้ามาทางอินพุต การเปรียบเทียบเริ่มจากบิตสูงมายังบิตต่ำเสมอ เมื่อครบทุกบิตวงจร SAR จะส่งสัญญาณสิ้นสุดกระบวนการออกไปที่ขาควบคุมและได้สัญญาณดิจิตอลเอาต์พุตที่สัมพันธ์กับค่า V_i ทางด้านอินพุต เวลาที่ใช้ในการแปลงค่าจะแปรผันตามจำนวนบิตและความถี่ของสัญญาณคล็อก หาได้จากสูตร

$$T_c = T(n + 1) \tag{2.4.1}$$

กำหนดให้ T_c คือค่าช่วงเวลาที่ใช้ในการแปลงค่าใน 1 รอบ

T คือค่าช่วงเวลา 1 คาบของสัญญาณคล็อก



รูปที่ 2.7 แสดงแผนผังและรูปคลื่นของวงจรเอดีซีแบบประมาณค่าต่อเนื่อง

บทที่ 3

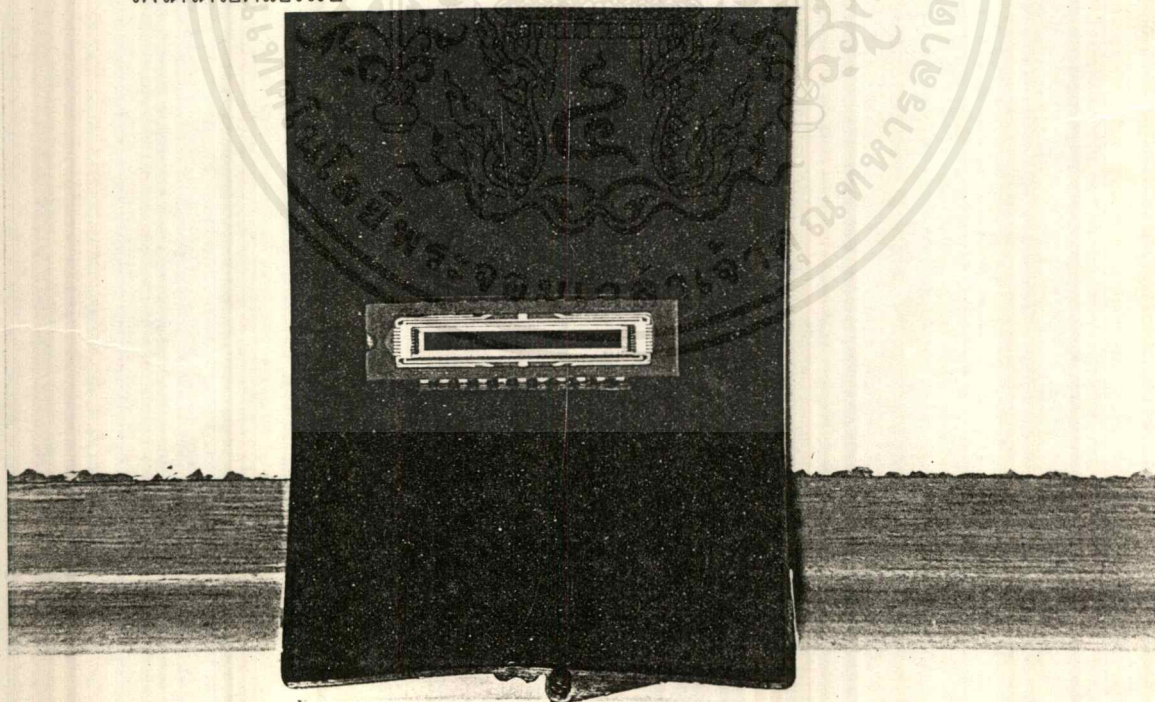
การออกแบบการสร้างและการทำงาน

เนื่องจากโครงงานนี้ ประกอบไปด้วยอุปกรณ์ 5 ส่วนคือ

1. ส่วนรับแสง ซึ่งภายในส่วนรับแสงนี้จะประกอบไปด้วยโฟโตไดโอดแอร์เรย์เป็นตัวรับแสง โดยมีเกรตติงในการแยกสเปกตรัมแสง
2. สัญญาณอินพุต เป็นส่วนที่กำเนิดสัญญาณ เพื่อควบคุมการทำงานของโฟโตไดโอดแอร์เรย์
3. ส่วนจัดรูปสัญญาณ ภายในส่วนนี้จะประกอบไปด้วย วงจรขยายเพื่อจัดรูปสัญญาณเอาท์พุทจากโฟโตไดโอดแอร์เรย์ และวงจรเอดีซี ทำหน้าที่แปลงค่าสัญญาณเข้าสู่คอมพิวเตอร์
4. ส่วนแสดงผล จะรับสัญญาณที่แปลงค่าเป็นระบบดิจิทัลแล้ว เข้ามาทางพริ้นเตอร์พอท แล้วแสดงผลทางคอมพิวเตอร์
5. ส่วนซอฟต์แวร์ เป็นส่วนที่ควบคุมการแสดงผลทางคอมพิวเตอร์

3.1 ส่วนรับแสง

การออกแบบส่วนนี้ แสงที่ผ่านเข้ามาจะต้องผ่านเกรตติงเพื่อทำให้แสงเกิดการเลี้ยวเบนแยกสเปกตรัมออกมา แล้วตกลงบนโฟโตไดโอดแอร์เรย์
โฟโตไดโอดแอร์เรย์



รูปที่ 3.1 รูปถ่ายโฟโตไดโอดแอร์เรย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทํางาน

โฟโตไดโอดแอร์เรย์จะอยู่ในตำแหน่งสว่างอันดับที่หนึ่ง เมื่อโฟโตไดโอดได้รับแสงโฟโตไดโอดจะให้สัญญาณทางไฟฟ้า ซึ่งขนาดของสัญญาณทางไฟฟ้าจะขึ้นอยู่กับความเข้มของแสง ภายในโฟโตไดโอดแอร์เรย์จะมีทั้งโฟโตไดโอดที่รับแสง(active diode)และโฟโตไดโอดที่ไม่รับแสง(dummy diode) ซึ่งทั้งสองชนิดจะมีจำนวน1024เซลล์เช่นกัน การทํางานของโฟโตไดโอดแอร์เรย์จะทํางานไปตามสัญญาณนาฬิกาที่ให้และมีสัญญาณสตาร์ทในการเริ่มทํางานสแกนแสง ซึ่งในการทํางานของโฟโตไดโอดที่ได้รับแสงนี้จะหมายถึงการทํางานของชิพรีจิสเตอร์ 2 ตัว ตัวหนึ่งจะหมายถึงแอดเดรสของชิพรีจิสเตอร์ของจำนวนเลขคู่ และอีกตัวหนึ่งจะหมายถึง แอดเดรสของชิพรีจิสเตอร์ของจำนวนเลขคี่ โดยที่ชิพรีจิสเตอร์ของแต่ละตัวจะทํางานโดยสัญญาณนาฬิกา 2 เฟส สัญญาณของโฟโตไดโอดที่ได้รับแสง(active video)จะเป็นพิกเซล ส่วนโฟโตไดโอดที่ไม่รับแสงจะมีสัญญาณไฟฟ้า(dummy video)ออกมาอยู่ในช่วง 2-5 พิกเซล

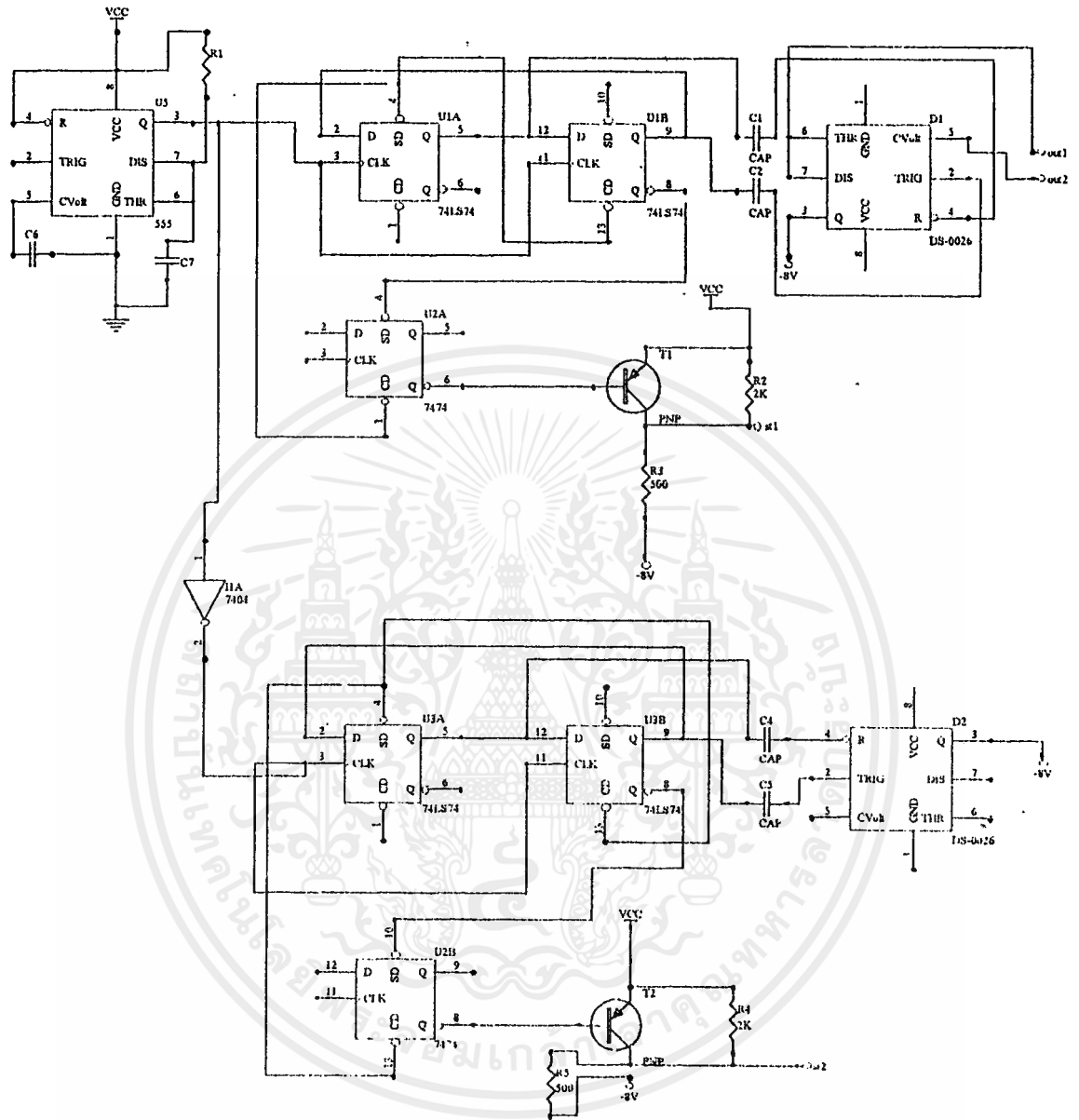
3.2 ส่วนสัญญาณอินพุต

สัญญาณคล็อกและสัญญาณสตาร์ท(start)

หลักการทํางาน

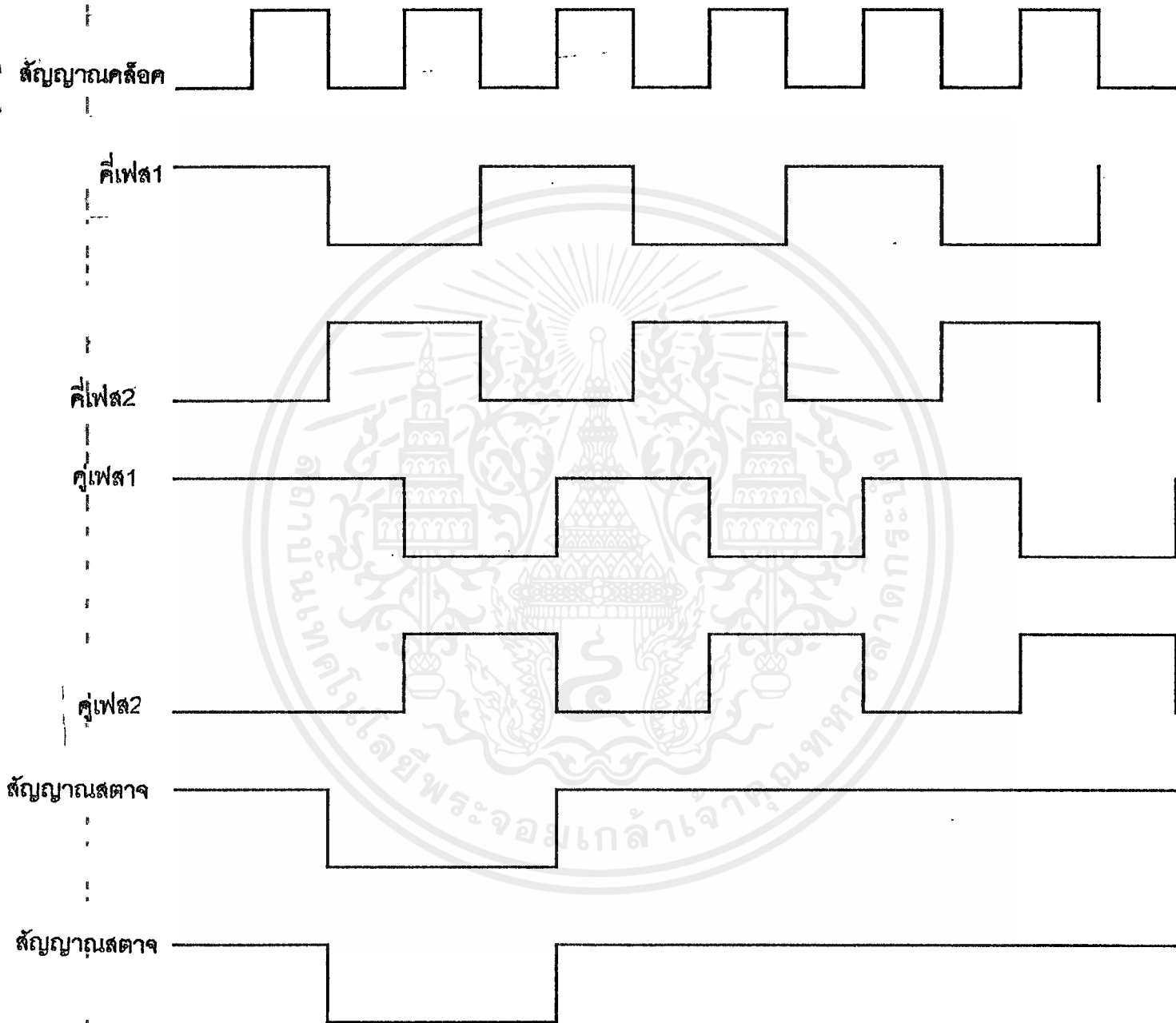
สัญญาณนาฬิกาทั้งหมดที่ใช้จะมีทั้งหมด 4 เฟส โดย 2 เฟสที่ใช้กับรีจิสเตอร์ของจำนวนเลขคี่จะต่างกัน 180 องศา และ 2 เฟสที่ใช้กับรีจิสเตอร์ของจำนวนเลขคู่ก็จะต่างกัน 180 องศาเช่นกัน แต่ระหว่างเฟสของจำนวนเลขคู่และจำนวนเลขคี่จะต่างกัน 90 องศา

จากหลักการทํางานของโฟโตไดโอดแอร์เรย์ดังนั้นจึงให้ไอซี555ในการผลิตสัญญาณคล็อกและนำคุณสมบัติฟลิปฟลอป(ไอซีเบอร์7474) มาใช้ในการทําให้สัญญาณนาฬิกามีเฟสต่างกัน 90 องศา และใช้อินเวอร์เตอร์ในการทําให้สัญญาณนาฬิกาต่างกัน180องศา สัญญาณคล็อกที่ได้ทั้งหมดนี้จะอยู่ในระดับ5โวลต์ซึ่งไม่พอกับระดับที่โฟโตไดโอดแอร์เรย์ต้องการดังนั้นจึงมีการขยายระดับโวลต์ให้สูงขึ้นโดยผ่านตัวds0026 ส่วน สัญญาณสตาร์ทจะใช้ไอซี555อีก1ตัวแต่จะให้สัญญาณ monostable ออกมาเพื่อทําให้โฟโตไดโอดเริ่มสแกนแสง และจะนำสัญญาณนี้ไปใช้ในการทํางานในส่วนที่interface กับคอมพิวเตอร์ด้วย ในส่วนที่นำไปใช้กับโฟโตไดโอดแอร์เรย์นี้จะต้องนำไปขยายสัญญาณเช่นกันแต่จะใช้ทรานซิสเตอร์แทน



รูปที่ 3.2 วงจรสัญญาณอินพุตและสัญญาณสตาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 Timing diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 ส่วนจัดรูปสัญญาณ

วงจรรขยาย

หลักการทำงาน

สัญญาณไฟฟ้าที่ได้จากโฟโตไดโอดที่รับแสงเป็นสัญญาณที่มีขนาดเล็กมากอยู่ในช่วงพิโคแอมป์ สัญญาณทางไฟฟ้าจะเข้ามาในสวนภาคขยายภาคแรกคือเฟท แต่เนื่องจากสัญญาณยังมีขนาดเล็กอยู่ดังนั้นจึงต้องเข้าสู่ภาคที่สองคือทรานซิสเตอร์เพื่อทำการขยายอีกครั้ง ส่วนสัญญาณที่ได้จากโฟโตไดโอดที่ไม่รับแสงก็จะเข้าสู่ส่วนขยายสัญญาณเช่นเดียวกับสัญญาณที่ได้จากโฟโตไดโอดรับแสงทั้งนี้จะมีการควบคุมภาคขยายทั้งเฟทและทรานซิสเตอร์ให้มีลักษณะเหมือนกันทั้งส่วนที่ขยายสัญญาณจากโฟโตไดโอดที่รับแสง และโฟโตไดโอดที่ไม่รับแสง สัญญาณที่ได้จากภาคขยายนั้นยังมีสัญญาณรบกวนอยู่ทั้งสองสัญญาณ ดังนั้นจึงนำสัญญาณทั้งสองมาเข้าสู่ส่วนของดิฟเฟอเรนเชียลแอมป์ฟลายเออร์ สัญญาณที่ได้จะมีสัญญาณรบกวนน้อยลง

เอดีซี

หลักการทำงาน

การต่อ เอดีซี แบบ free running mode จะมีการทำงานเอดีซีคือ เอดีซีจะรับค่าและแปลงค่าตลอดเวลา ในขณะที่กดสวิทช์ซึ่งอยู่ เราจึงใช้สัญญาณคัลคที่เป็นตัวขับข้อมูลทั้ง 1024 ค่ามาใช้เป็นสัญญาณสวิตช์ เพื่อจะให้ได้ข้อมูลเข้าสู่คอมพิวเตอร์ทาง printer port สัญญาณ CLK ภายนอกที่ใช้เป็นการดำเนินการแปลงสัญญาณ มีความถี่ประมาณ 1.25 เมกกะเฮิร์ต จากวงจรสร้างคัลคภายนอก

3.4 การอินเตอร์เฟซเข้าเครื่องคอมพิวเตอร์

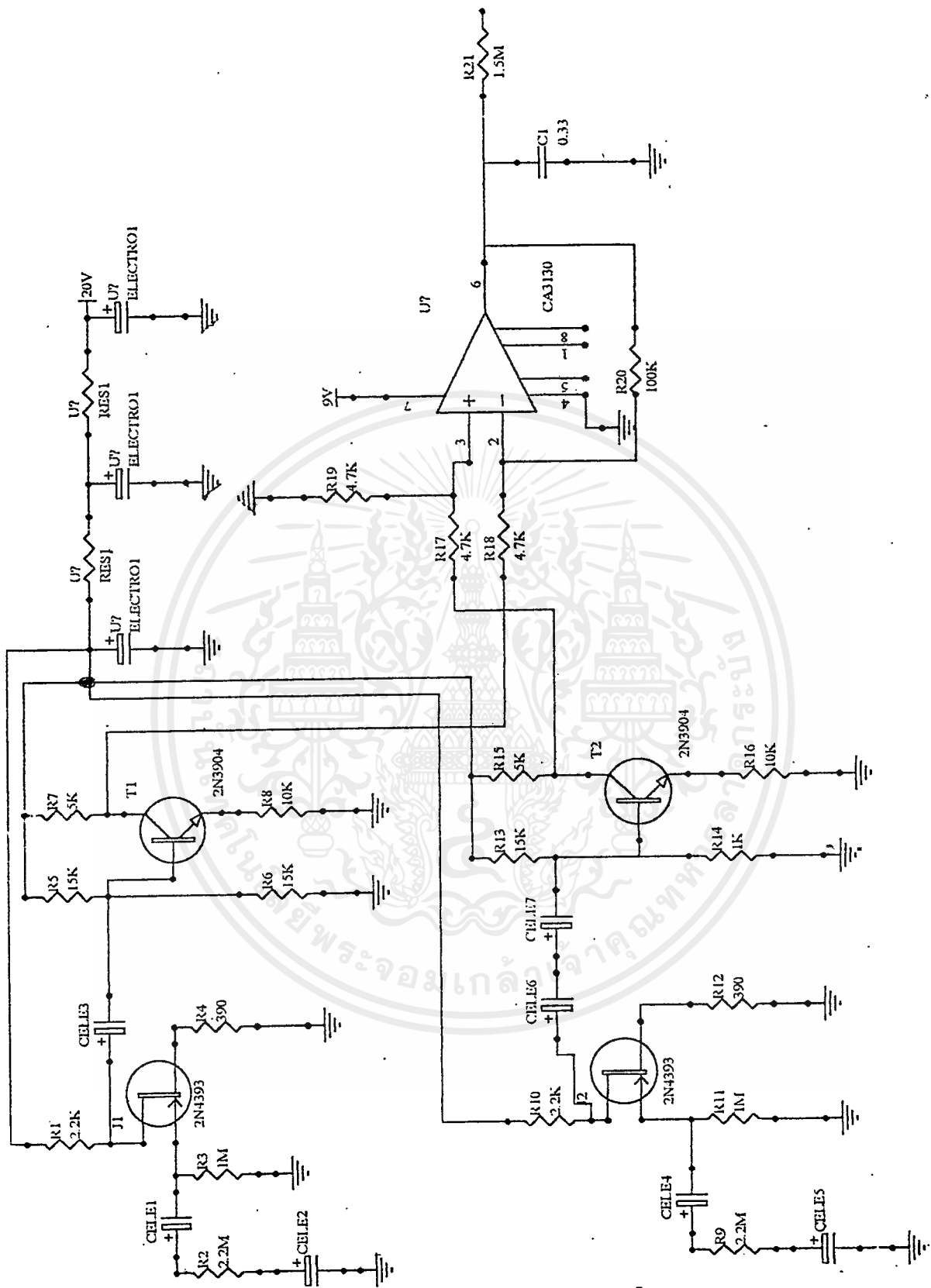
ในโครงการพิเศษนี้ จะใช้ไมโครคอมพิวเตอร์ขนาด 386DX-40MH₂ เป็นตัวรับค่าและประมวลผลข้อมูล โดยนำข้อมูลผ่านเข้าทาง printer port องค์ประกอบของ Printer port ที่นำมาใช้ในการรับข้อมูลประกอบด้วย

1.ขา DATA bit DB0-DB7 เป็นส่วนที่รับข้อมูลโดยตรงจากเอดีซี 80804

2.ขา Acknowledge (ACK) ใช้เป็นตัวช่วยในการควบคุมการรับข้อมูลจากชุดวัดสเปคตรัม โดยต่อเข้ากับสวิตช์เมื่อกดสวิทช์ที่ชุดวัดสเปคตรัม ขาACK จะมีสถานะเป็น LOW แล้วเครื่องคอมพิวเตอร์จะเตรียมรับค่าที่ได้จากชุดวัดสเปคตรัม

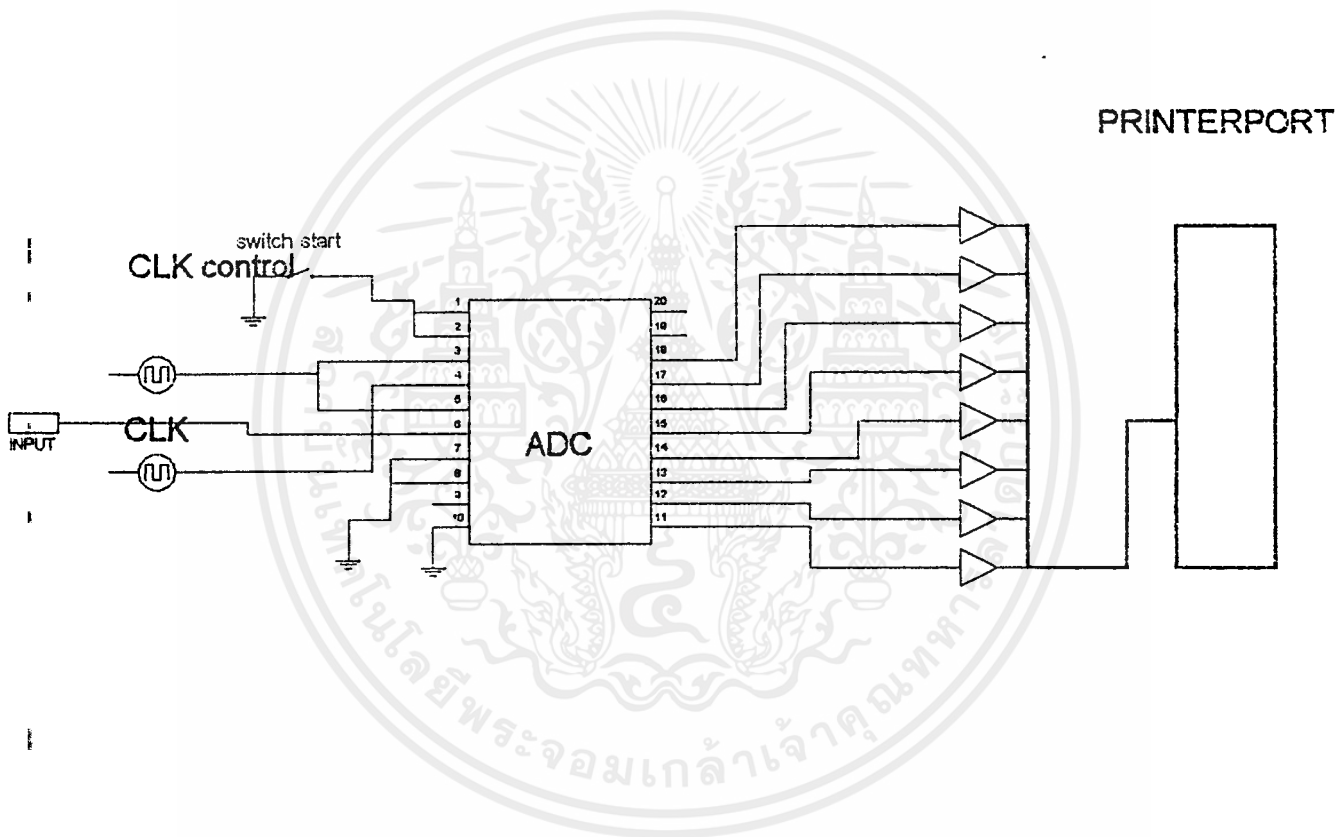
3.ขา I/O check (I/O) จะต่อสัญญาณคัลคชุดเดียวกับที่ต่อกับ เอดีซี 0804 ที่เข้าที่ขา WR เพื่อเป็นตัวรับสัญญาณเข้าสู่เครื่องคอมพิวเตอร์ โดยขณะที่สัญญาณคัลคเป็น HIGH ก็ให้นำข้อมูลออกจากเอดีซี พร้อมกับไปสั่งให้คอมพิวเตอร์รับข้อมูลพร้อมกันจนครบ 1024 ค่าแล้วคอมพิวเตอร์จะหยุดรับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 วงจรจัดรูปสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

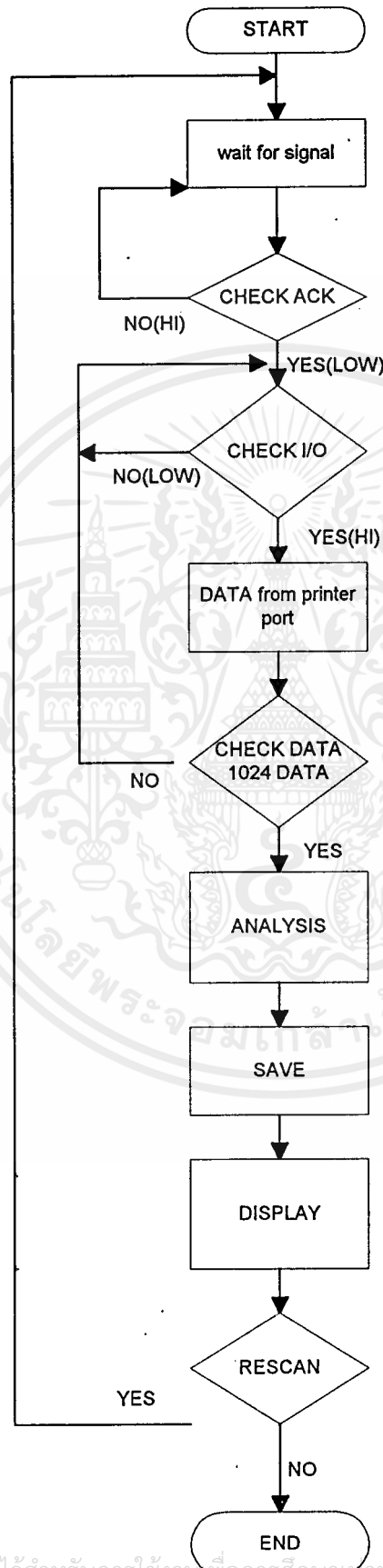


รูปที่ 3.5 วงจรแปลงสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 Flow chart ของซอฟต์แวร์ ในการควบคุมการแสดงผล

โปรแกรมที่ใช้ในการออกแบบซอฟต์แวร์ในการควบคุมการแสดงผล มีการทำงานดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ออกจากรั้วมหาวิทยาลัย ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาหรือข้อมูลของเอกสารทุกครั้งที่มีการนำไปใช้

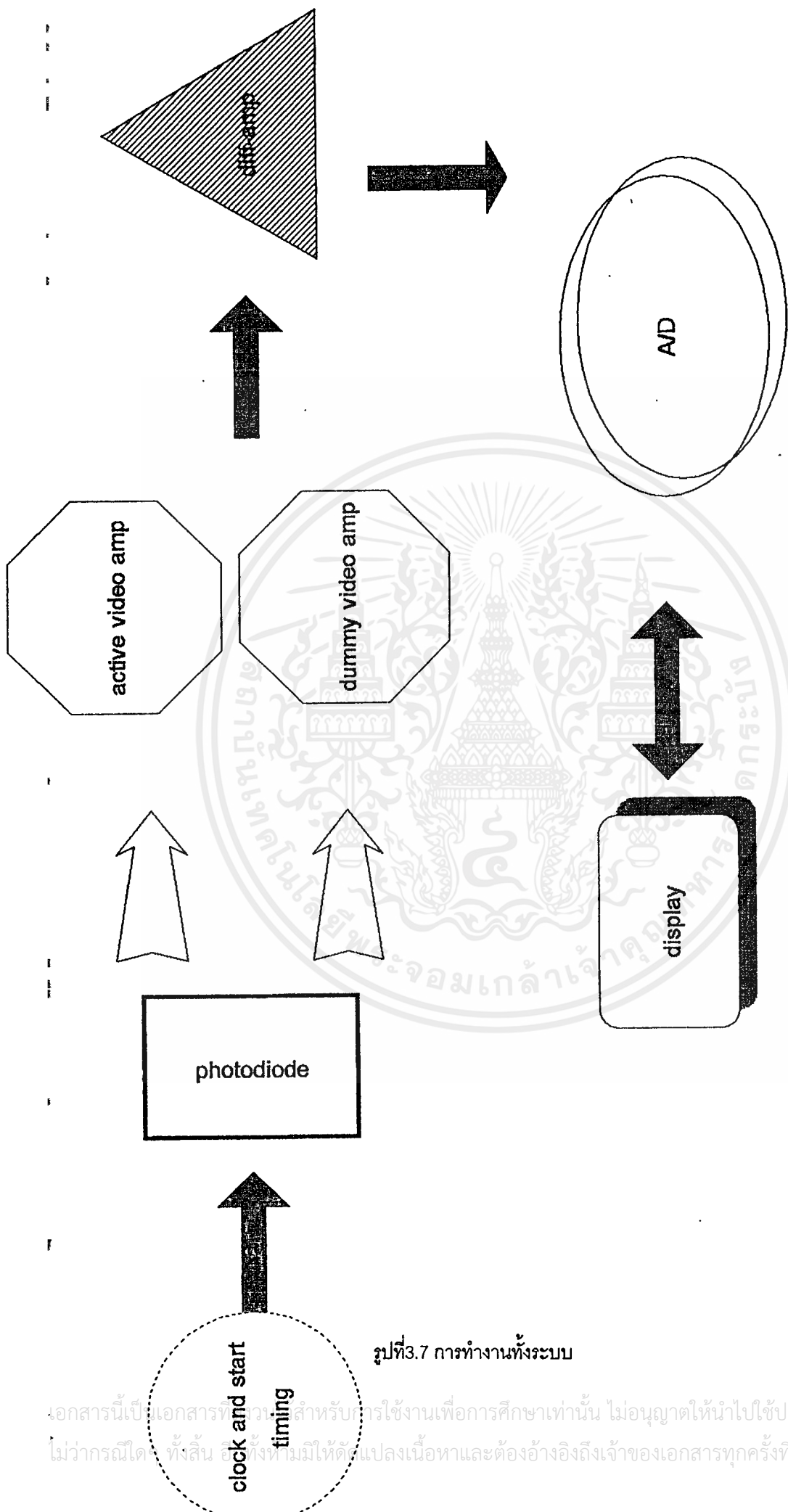
รูปที่ 3.6 flow chart การทำงาน

3.6 การทำงานทั้งระบบ

หลักการทำงาน

เมื่อแสงจากแหล่งกำเนิดแสงผ่านเข้ามาถึงเกรตติง จะเกิดการเลี้ยวเบนไปตกบนโฟโตไดโอด โฟโตไดโอดจะเปลี่ยนพลังงานทางแสงเป็นพลังงานทางไฟฟ้า การทำงานของโฟโตไดโอดจะเป็นไปตามสัญญาณคล็อกที่ให้กับโฟโตไดโอด สัญญาณที่ได้จากโฟโตไดโอดจะถูกนำมาขยายสัญญาณ เนื่องจากสัญญาณมีขนาดเล็ก จากนั้นสัญญาณทั้งสองจะเข้าในส่วนดีเฟอเรนเชียลแอมป์เพื่อขจัดสัญญาณรบกวน สัญญาณที่ได้จะนำมาแปลงเป็นสัญญาณดิจิทัลและนำเข้าสู่ส่วนแสดงผล





รูปที่3.7 การทำงานทั้งระบบ

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใด ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

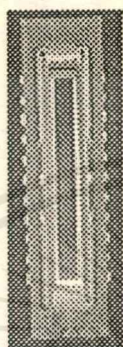
บทที่ 4

การทดลองและผลการทดลอง

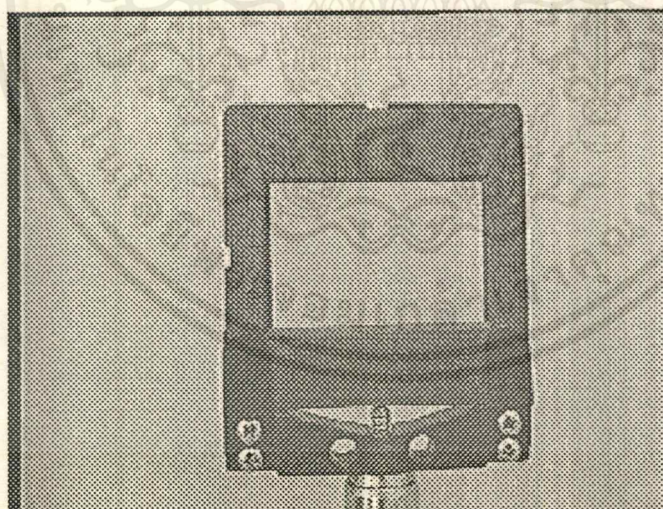
4.1 อุปกรณ์การทดลอง

1. ส่วนรับแสง

-โฟโตไดโอด

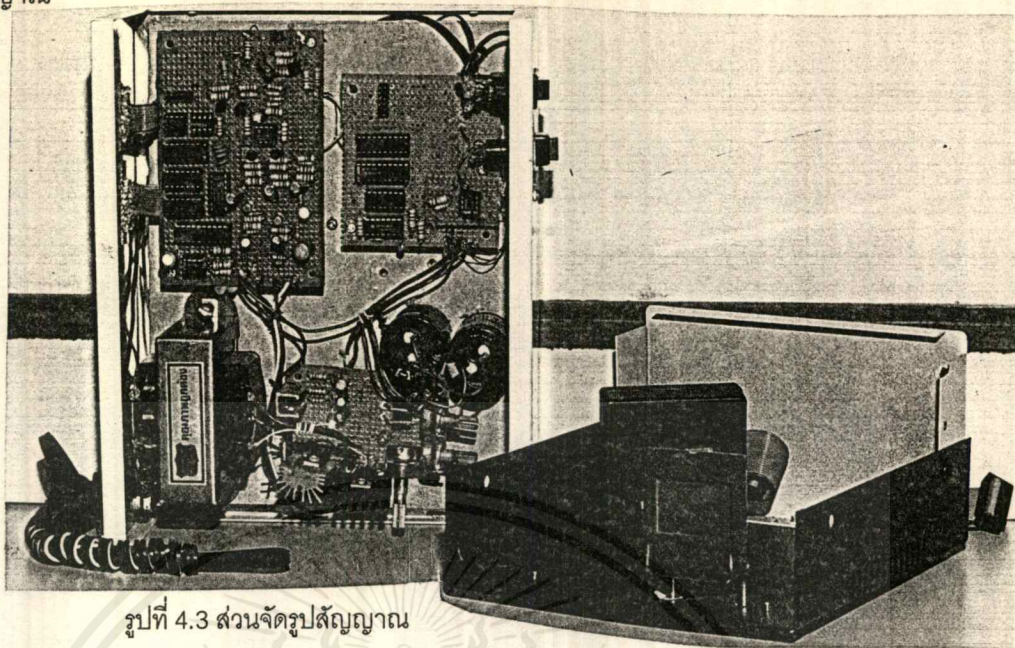


รูปที่ 4.1 ภาพโฟโตไดโอด
-เกรตติง ขนาด 1000/cm



รูปที่ 4.2 ภาพเกรตติงที่ใช้ในการทดลอง

2. ส่วนจัดรูปสัญญาณ



รูปที่ 4.3 ส่วนจัดรูปสัญญาณ

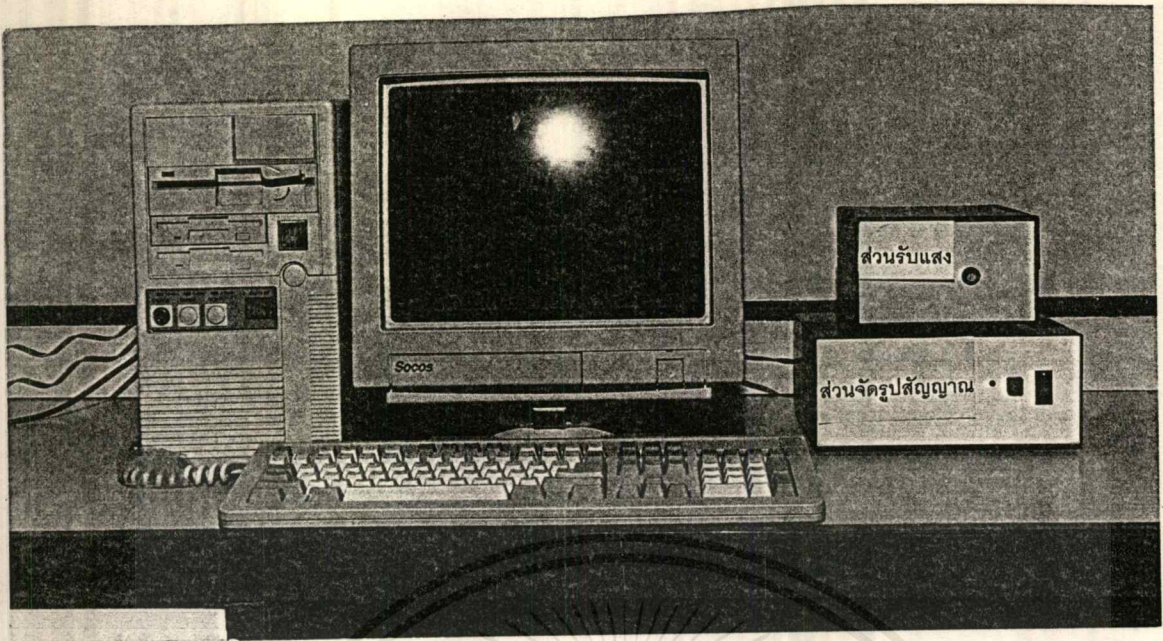
3. แหล่งกำเนิดแสง



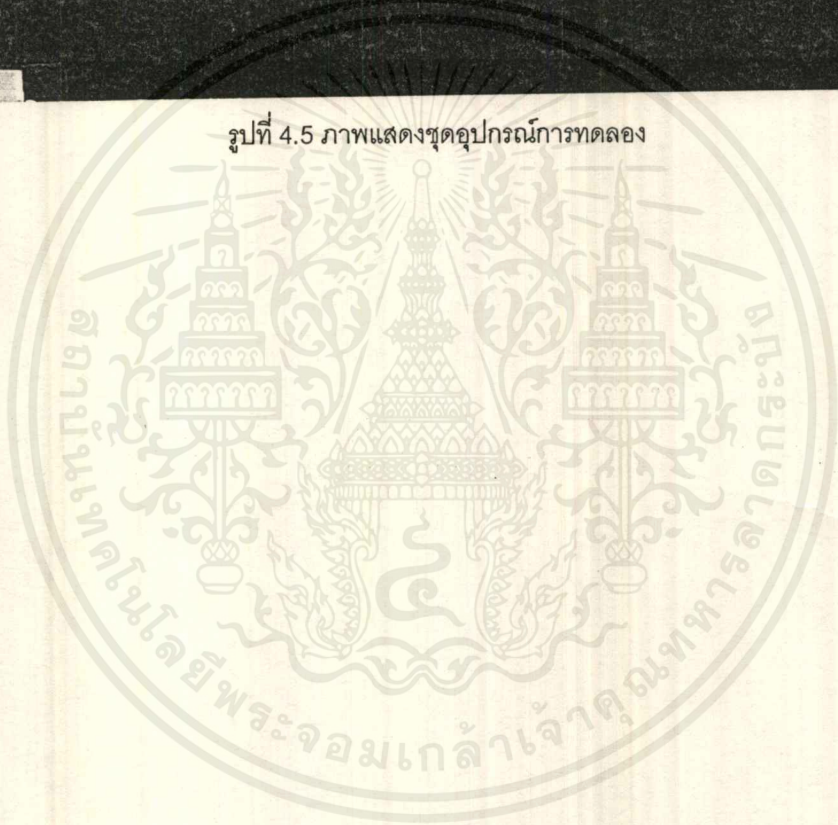
รูปที่ 4.4 แหล่งกำเนิดแสง หลอดปรอท

4. คอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 ภาพแสดงชุดอุปกรณ์การทดลอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ขั้นตอนการทดลอง

ในการทดลองจะแบ่งออกเป็น 4 ส่วนคือ

1. จัดส่วนรับแสงให้อยู่ในแถบการเลี้ยวเบนอันดับที่ 1
2. ทดลองสัญญาณนาฬิกา
3. ทดลองสัญญาณในส่วนจัดรูปสัญญาณ
4. ทดลองการรับแสงในช่วงความยาวคลื่นสีแดง สีเขียว
5. ทดลองการรับแสงแหล่งกำเนิดแสงปรอท

1. การจัดส่วนรับแสง

ในการจัดส่วนรับแสงนี้เราจะใช้แสงสีขาวเพื่อให้แสงทั้ง 7 สีที่เกิดจากการเลี้ยวเบนอันดับที่ 1 จากเกรตติงตกลงไฟโตไดโอดทั้ง 7 สี เพื่อให้ทราบตำแหน่งของแสงสีต่าง ๆ

2. สัญญาณคล็อก

ผลการทดลอง

สัญญาณที่ได้จาก 555 แล้วนำเข้า ฟลิปฟลอป จะได้สัญญาณดังรูปที่ 4.5, 4.6 และ 4.7 จะเห็นได้ว่าเราสามารถสร้างสัญญาณที่ออกมาจาก ds0026 ได้โดยที่ สัญญาณคล็อกของฝั่งคู่จะต่างกัน 180 และสัญญาณคล็อกของฝั่งคี่ต่างกัน 180 องศาเช่นกัน แต่ระหว่างสองฝั่งจะต่างกัน 90 องศา

2. สัญญาณในส่วนจัดรูปสัญญาณ

ในการสร้างวงจรขยายนั้น จะต้องทำให้เกนในการขยายเท่ากัน โดยการทดลองใช้สัญญาณขยายเข้าไป แล้วดูสัญญาณเอาต์พุตที่ได้ออกมา

ผลการทดลอง

จากรูปที่ 4.8-4.14 จะเห็นได้ว่าเกนในการขยายมีค่าใกล้เคียงกันมากโดยมีการขยาย 10 เท่าของทั้ง active diode และ dummy diode

3. การรับแสงในช่วงแสงสีแดงและแสงสีเขียว

ผลการทดลอง

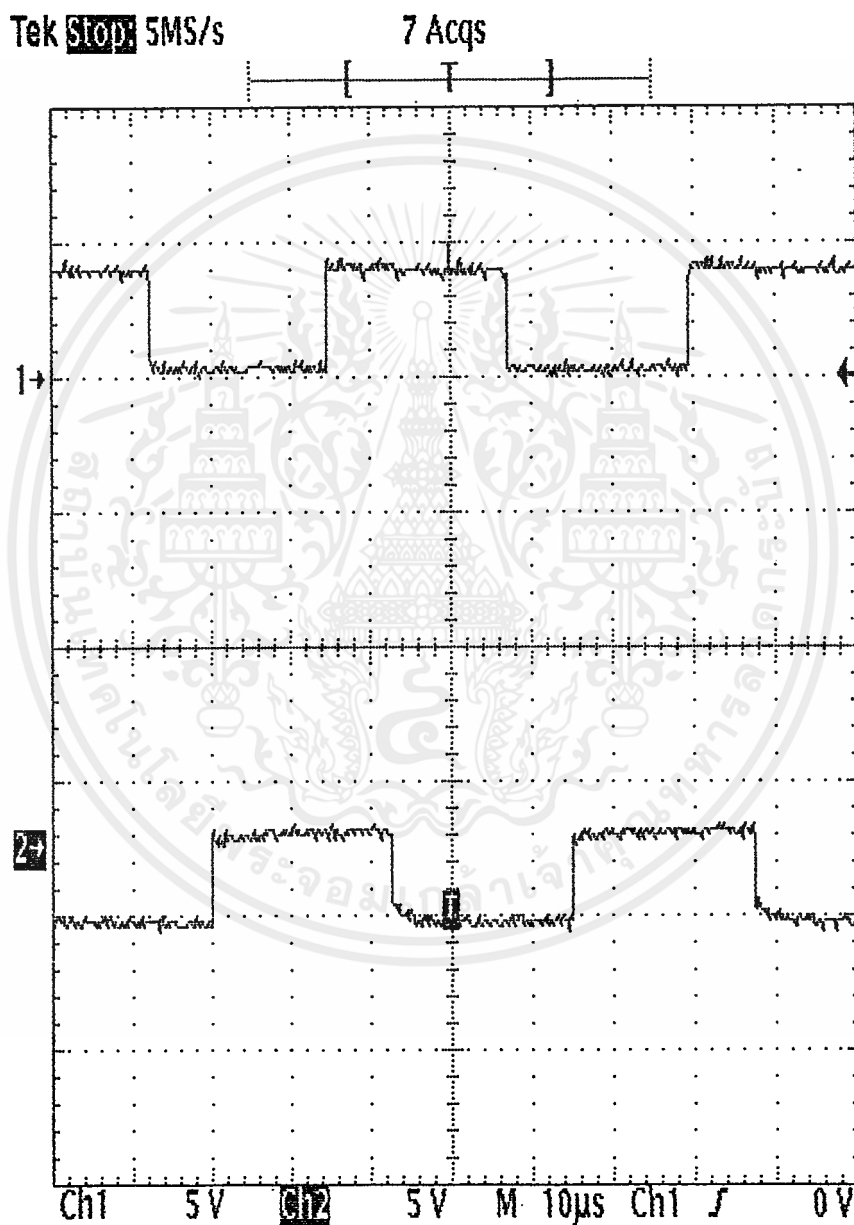
จากรูปที่ 4.15-4.16 จะเห็นได้ว่า แสงสีแดงจะมีสัญญาณเป็นรูป peak อยู่บริเวณปลายสัญญาณข้อมูล ซึ่งแสดงให้เห็นว่า แสงสีแดงมีมุมในการเลี้ยวเบนมากดังนั้นแสงจึงตกลงบนไฟโตไดโอดบริเวณปลายไฟโตไดโอด ในขณะที่สีเขียวก็เช่นกันจะเห็นได้ว่า แสงจะตกลงบนช่วงกลางของไฟโตไดโอด

4. การรับแสงจากแหล่งกำเนิดแสงจากหลอดปรอท

ในที่นี้เราทราบว่า หลอดปรอทจะให้เส้นสเปกตรัมแสงสีม่วง แสงสีเขียวและแสงสีแดง

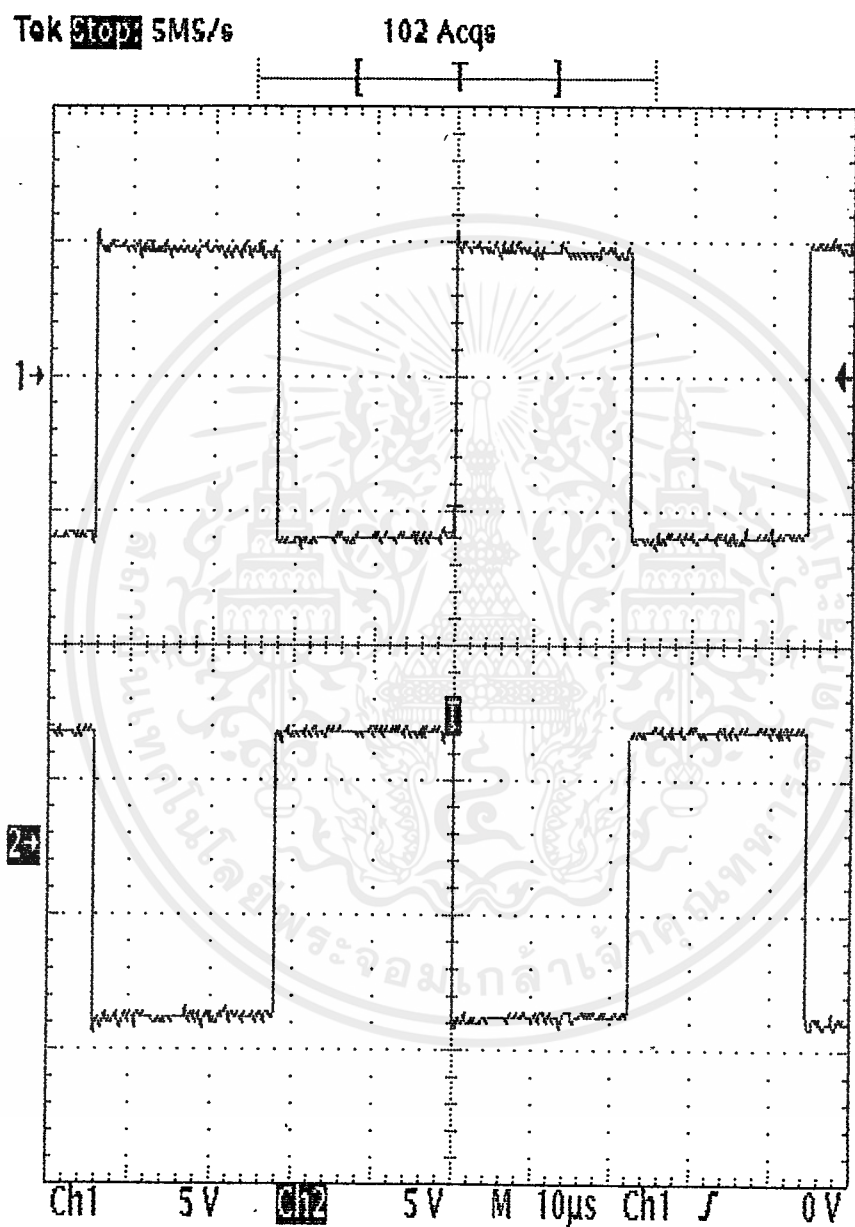
ผลการทดลอง

จากรูปที่ 4.17 เป็นภาพที่ประมวลผลทางคอมพิวเตอร์ จะเห็นได้ว่ามี peak ที่ 415, 486 และ 656 nm ซึ่งสีม่วงจะตกลงบนไฟโตไดโอดตอนต้น และแสงสีเขียวจะอยู่บริเวณตรงกลาง และแสงสีแดงจะตกลงบนปลายไฟโตไดโอด

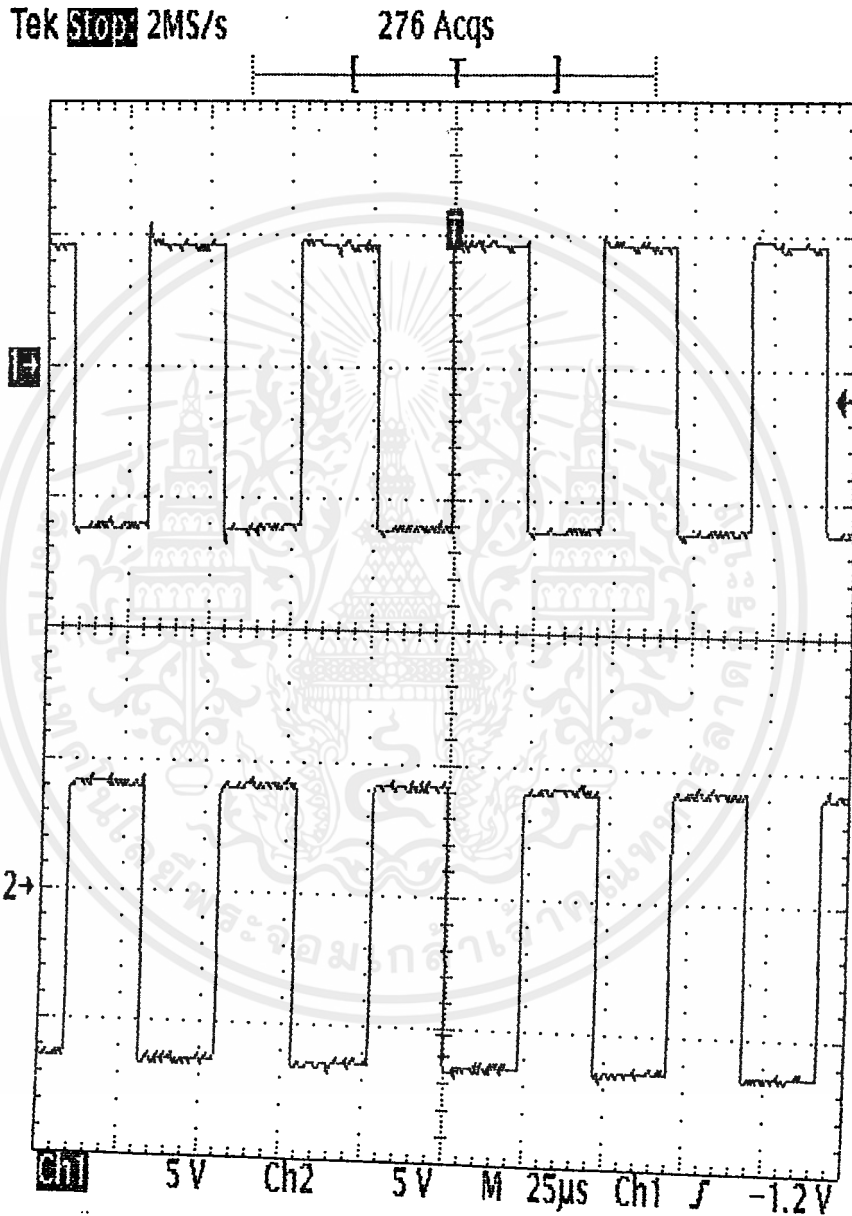


รูปที่ 4.6 แสดงผลการทดลองสัญญาณนาฬิกา ระหว่างฝั่งคี่(ด้านบน)และฝั่งคู่(ด้านล่าง)

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตเห็นาไปเผยแพร่ภายนอก การค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

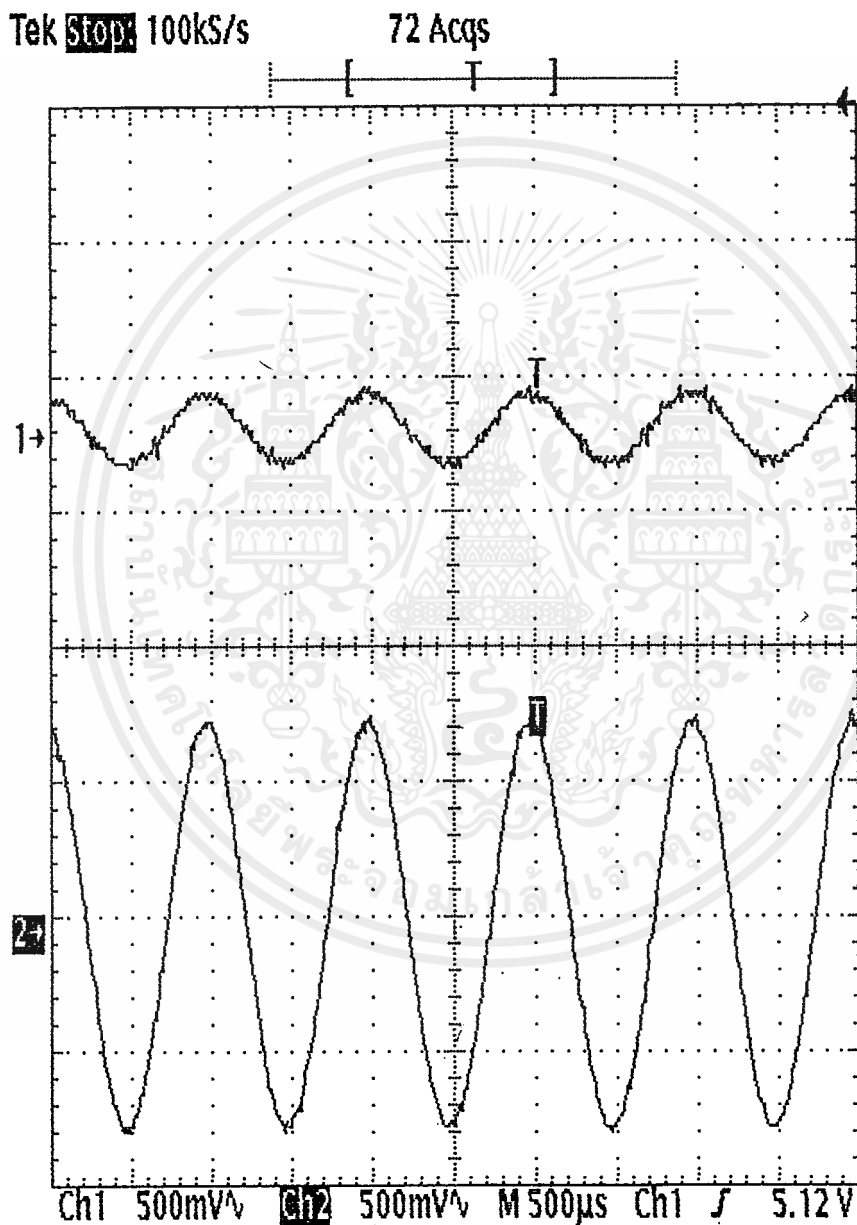


รูปที่ 4.7 แสดงผลการทดลองสัญญาณนาฬิการะหว่างเฟสที่ต่างกัน 180 องศาที่ฝั่งคี่
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

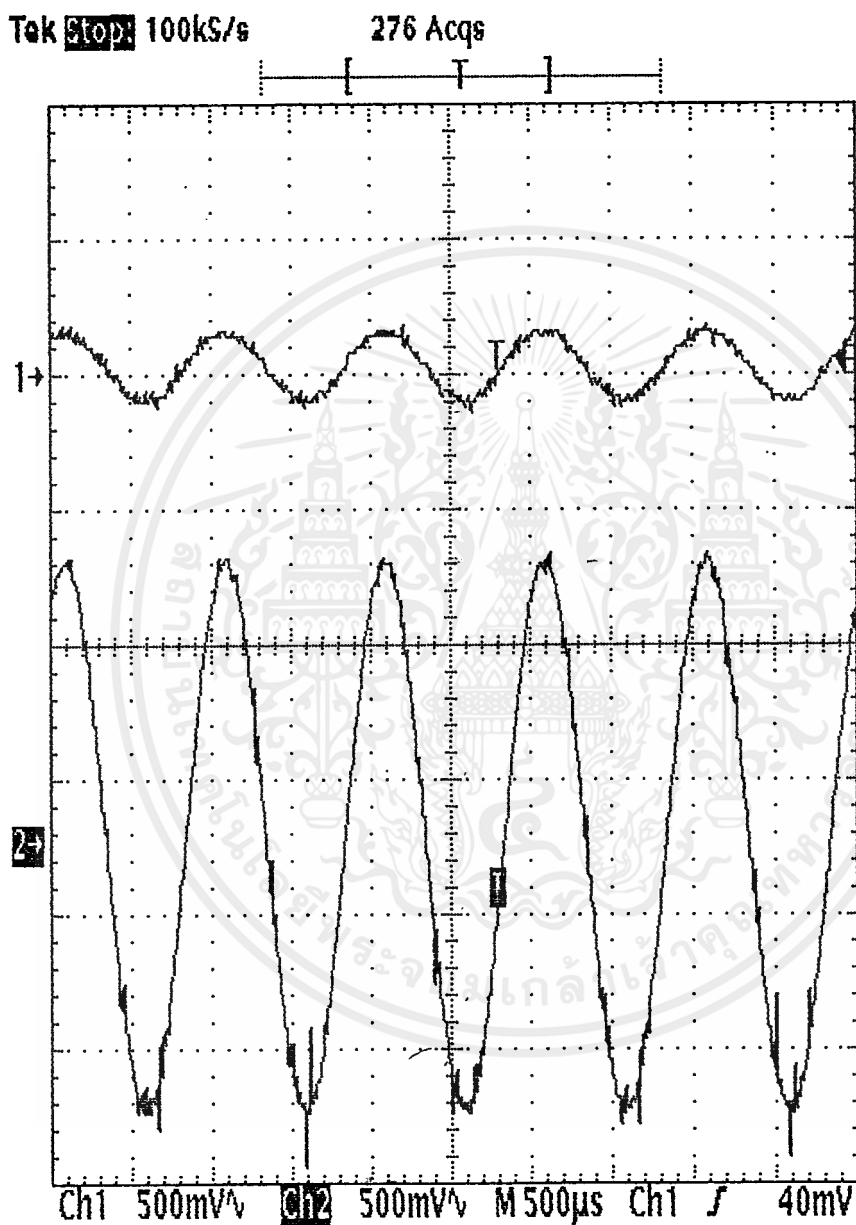


รูปที่ 4.8 แสดงผลการทดลองสัญญาณนาฬิกา ระหว่างเฟสที่ต่างกัน 180 องศาที่ฝั่งคู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



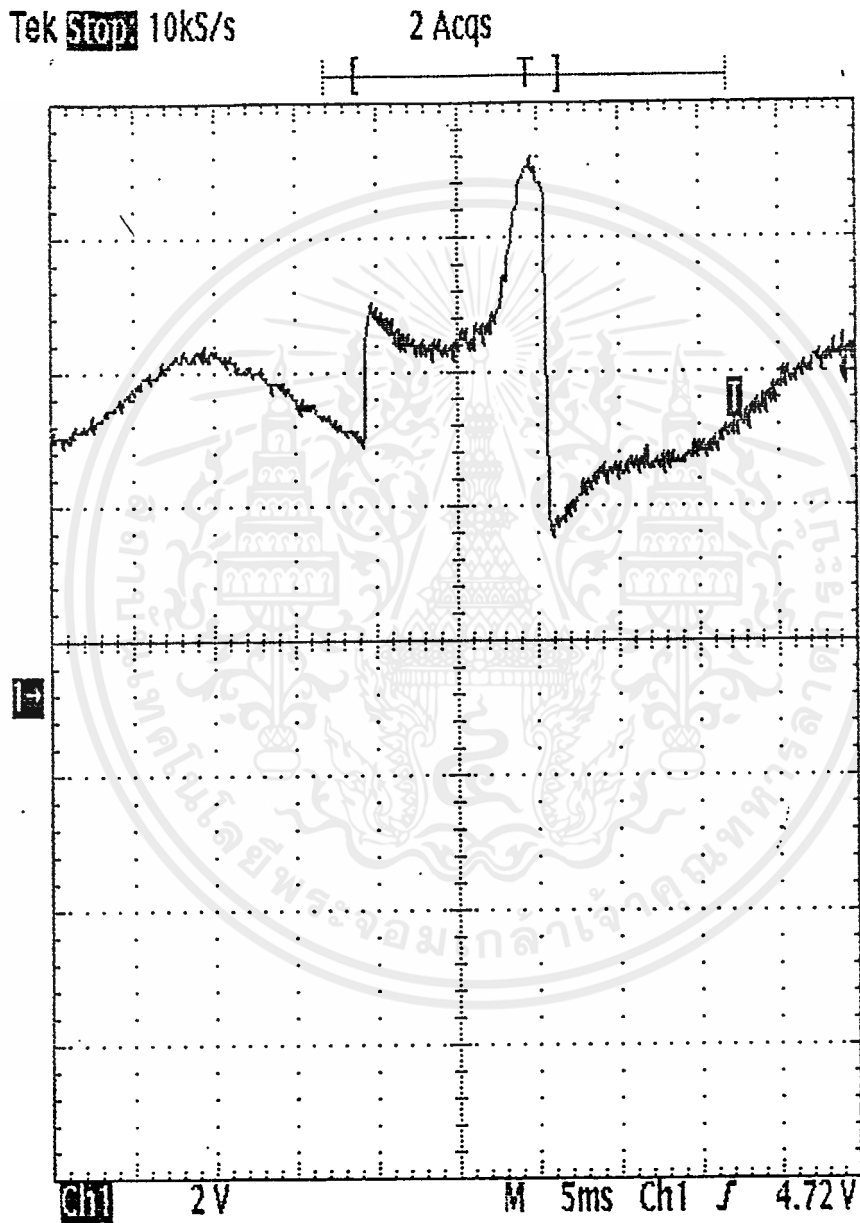
รูปที่ 4.9 แสดงผลการทดลองการขยายในส่วนที่จะขยายสัญญาณทางด้าน active diode เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



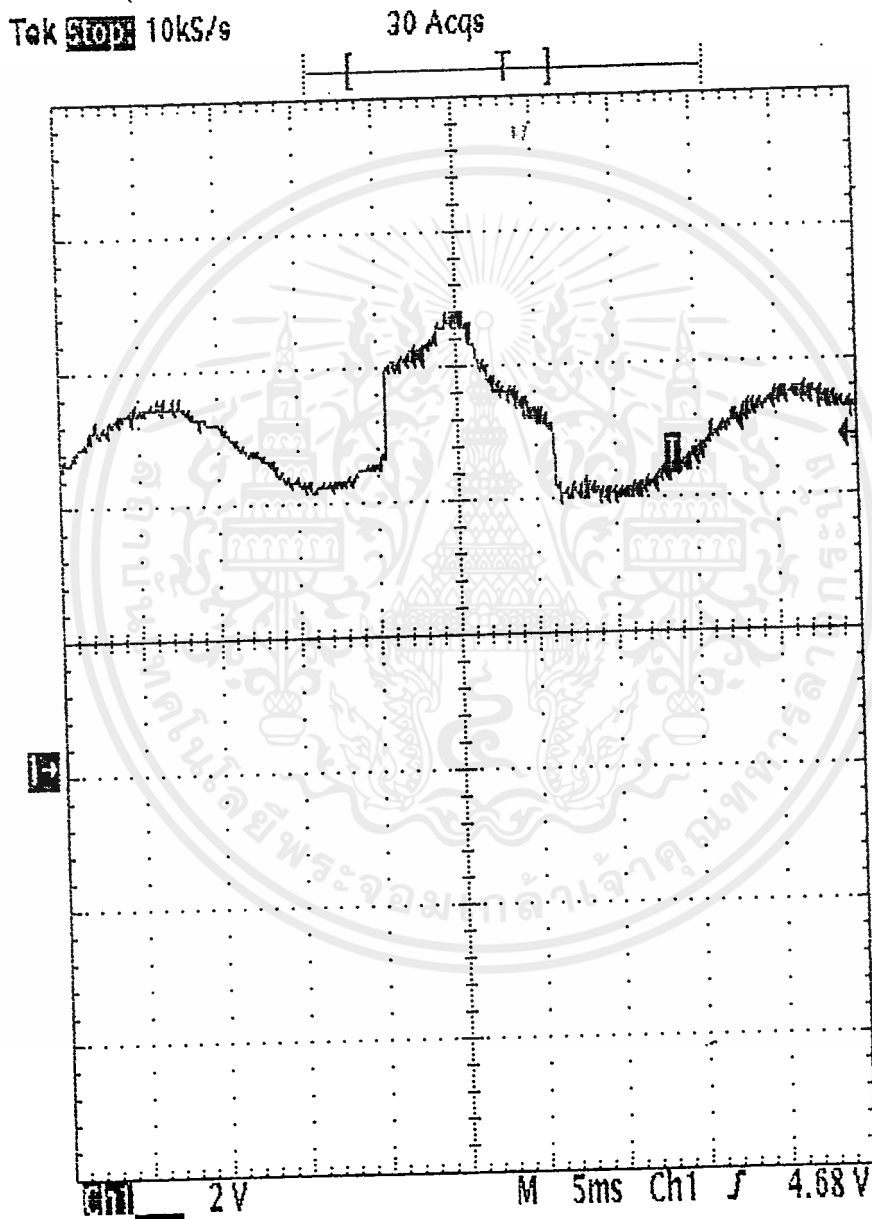
รูปที่ 4.10 แสดงผลการทดลองการขยายในส่วนที่จะขยายสัญญาณทางด้าน dummy diode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

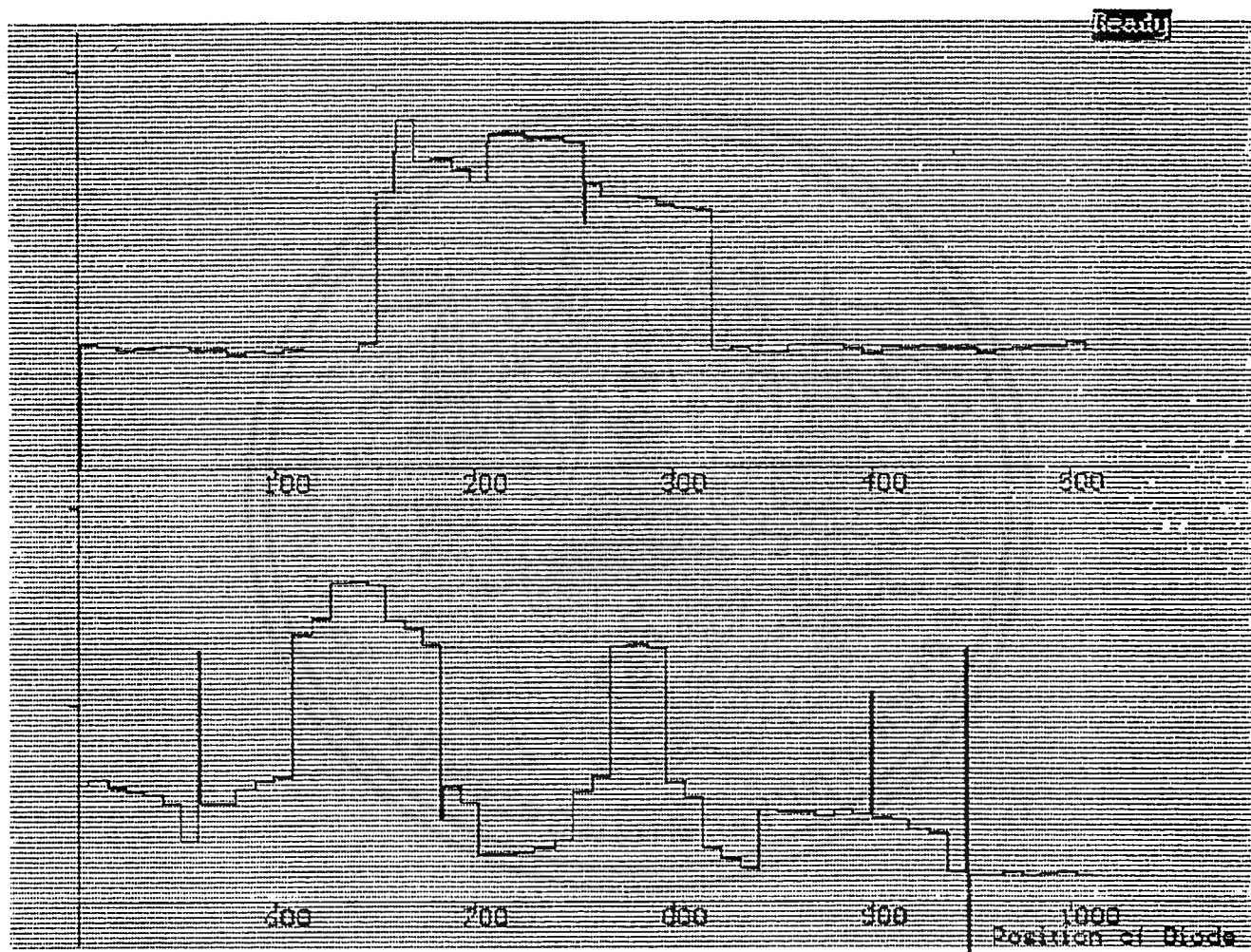
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารทรัพย์สินทางปัญญาหรือสิทธิในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารรูปที่ 4.12 แสดงผลการทดลองในการรับแสงสีเขียว ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 แสดงผลการทดลองในการรับแสงจากแหล่งกำเนิดแสงหลอดปรอททางคอมพิวเตอร์
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลองและข้อเสนอแนะ

สรุปการทดลองได้ว่า

1. ในโครงการนี้เป็นการใช้โฟโตไดโอดวัดสเปกตรัมแสงในเบื้องต้น
2. ในโครงการนี้จะทดลองกับแสงในช่วงความยาวคลื่น 380-770 นาโนเมตร ซึ่งเป็นช่วงที่ตามองเห็น
3. สัญญาณที่ได้สามารถบอกได้ว่าเป็นตำแหน่งของแสงสีที่ตกกระทบลงบนโฟโตไดโอดส่วนขนาดสัญญาณนั้นยังไม่สามารถบอกได้ว่าเป็นปัจจัยของความยาวคลื่นหรือความเข้มของแสง
4. ในส่วนจัดรูปสัญญาณนั้นยังไม่สามารถกำจัดสัญญาณรบกวนได้ดีเท่าที่ควรดังนั้นสัญญาณที่เห็นจะเห็นสัญญาณรบกวนออกมาด้วย

ข้อเสนอแนะ

1. ในการทดลองจะต้องควรทดลองในที่มืดเพื่อให้เกิดสัญญาณรบกวนน้อยที่สุด
2. ในการทดลองการใช้เกรตติงที่มีประสิทธิภาพสูงนั้น จะทำให้การแยกสเปกตรัมได้ดีทำให้แสงที่ไปตกลงโฟโตไดโอดมีความคมชัดมากขึ้น
3. ในส่วนจัดรูปสัญญาณจะต้องมีการพัฒนาในด้านการขยายและกำจัดสัญญาณรบกวนเพื่อให้อัตราสัญญาณสูงที่สุด
4. การพัฒนาโปรแกรมในการแสดงผลจะเป็นประโยชน์ในการวิเคราะห์สเปกตรัมได้ดียิ่งขึ้น

บรรณานุกรม

- 1.D. Nagchoudhuri,Semiconductor Devices, Tata McGraw-Hill 1989
- 2.Nasser Peyghambarian,Stephan W.Koch,Andre Mystrowicz,Introduction To
Semiconductor optics,Prentice-Hall,Inc 1993
- 3.ดร.มงคล เดชนครินทร์,ดร.ชาติวี ศรีไพพรรณ,อิเล็กทรอนิกส์พื้นฐาน,ซีเอ็ดยูเคชั่น พ.ศ.2521



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include <dos.h>
#include <graphics.h>
#include <conio.h>
#include <stdio.h>
#include <stdlib.h>
#include <bios.h>
#include <mempoint.h>
#include <line.h>
#include <boxy.h>
#include <fillbox.h>
int main(void)

int gdriver=DETECT,gmode,errorcode,i,j,y1,y2;
char oldname[80] = "test1",newname[80];
initgraph(&gdriver, &gmode, "");
setcolor(15);
|
|   boxy(0,0,639,479);
|   boxy(1,1,638,478);
|   boxy(2,2,637,477);   /*background*/
|   boxy(3,3,636,476);
|   boxy(4,4,635,475);
|   setcolor(7);
|   fillbox(5,5,634,474);
|   setcolor(2);
|   fillbox(40,80,400,140);   /*SAVE MENU*/
|   setcolor(9);
|   fillbox(40,160,400,200);   /*BOX SAVE*/
|   setcolor(9);
|
|
|
|   settextstyle(SANS_SERIF_FONT ,0,5);
|   outtextxy(50,80,"Save Menu");
|   fillbox(40,230,400,280);   /*Please box*/
|   fillbox(420,250,480,282);   /*filename box*/
|
|
|
|   setcolor(10);
|   settextstyle(SANS_SERIF_FONT ,0,3);
|   outtextxy(50,160,"Save file");
|
|
|   settextstyle(SANS_SERIF_FONT ,0,3);
|   outtextxy(56,243,"Please Enter  Filename      >");
|   gotoxy(54,17);
|   gets(newname);
|
|   if (rename(oldname,newname)==0)
|       printf("Rename %s to %s . \n ",oldname,newname);
|   else
|       gotoxy(40,19);
|       perror("rename");
|   getch();
|   closegraph();
|       return 0 ;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}
#include <conio.h>
#include <stdio.h>
#include <graphics.h>
#include <dos.h>
#include <stdlib.h>
#include <bios.h>
#include <ctype.h>
#include <mempoint.h>
#include <line.h>
#include <boxy.h>
#include <fillbox.h>
int main(void)
{ int gdriver = DETECT , gmode ,errorcode,1,11=0;
  int a1,a2,b1,b2;
  char msg[30];

  initgraph(&gdriver,&gmode,"");
origin: /* ORIGIN LOOP*/
  setcolor(15);
  boxy(0,0,639,479);
  boxy(1,1,638,478);
  boxy(2,2,637,477);
  boxy(3,3,636,476);
  boxy(4,4,635,475);
  setcolor(7);
  fillbox(5,5,634,474);

  setcolor(8);
  fillbox(38,78,402,142);
  fillbox(38,158,402,202);
  fillbox(38,208,402,252); /*DARK GRAY*/
  fillbox(38,258,402,302);
  fillbox(38,308,402,352);
  setcolor(9);
  fillbox(40,80,400,140); /*MAIN MENU*/
  setcolor(15);
  fillbox(40,160,400,200); /*box SCAN*/
  fillbox(40,210,400,250); /*box SAVE*/ /*LIGHT GRAY*/
  fillbox(40,260,400,300); /*box OPEN*/
  fillbox(40,310,400,350); /*box PRINT*/
  fillbox(230,380,400,430); /*box exit*/
  setcolor(14);
  settxtstyle(SANS_SERIF_FONT ,0,5);
  outtextxy(50,80,"Main Menu");

  setcolor(10);
  outtextxy(50,150,"Scan Spectrum");
  outtextxy(50,200,"Save file");
  outtextxy(50,250,"Open file");
  outtextxy(50,300,"Print");
  outtextxy(285,375,"Exit");

do /* KEYBOARD MENU */
{ do
  { setcolor(4);
    boxy(36,159,403,203); /* SCAN BAR*/
    boxy(37,158,404,204);

    if( bioskey(0) == 0x1c0d)
      system("scanner");
    goto origin;
  }
}

```

เอกสารนี้เป็นเอกสารที่วางไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งยังขอสงวนสิทธิ์ในเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{ setcolor(15);
  boxy(36,159,403,203);
  boxy(37,158,404,204); /* SAVE BAR*/
  setcolor(4);
  boxy(36,209,403,253);
  boxy(37,208,404,254);
  if( bioskey(0) == 0x1c0d)
  {
    system("save");
    goto origin;
  }
}
while (bioskey(0) != 0x5000);
do
{ setcolor(15);
  boxy(36,209,403,253);
  boxy(37,208,404,254);
  setcolor(4); /* OPEN BAR */
  boxy(36,258,403,303);
  boxy(37,259,404,304);
  if( bioskey(0) == 0x1c0d)
  {
    system("open");
    goto origin;
  }
}
while (bioskey(0) != 0x5000);
do
{ setcolor(15);
  boxy(36,258,403,303);
  boxy(37,259,404,304);
  setcolor(4); /*PRINT BAR*/
  boxy(36,307,403,351);
  boxy(37,308,404,352);
  if( bioskey(0) == 0x1c0d)
  {
    system("cd\inset");
    system("capture");
    goto origin;
  }
}
while (bioskey(0) != 0x5000);
do
{ setcolor(15);
  boxy(36,307,403,351);
  boxy(37,308,404,352);
  setcolor(4); /* EXIT BAR*/
  boxy(228,378,401,428);
  boxy(229,379,402,429);
  if(bioskey(0) == 0x1c0d)
  { clrscr();
    exit(1);}
}
while (bioskey(0) != 0x5000);
  setcolor(15);
  boxy(228,378,401,428);
  boxy(229,379,402,429);
}
while(bioskey(0) != 0x11b);

```

เอกสารนี้จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่สามารถ
 return(0); ห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

s.h>
#include <graphics.h>
#include <conio.h>
#include <stdio.h>
#include <stdlib.h>
#include <bios.h>
#include <mempoint.h>
#include <line.h>
#include <boxy.h>
#include <fillbox.h>
int main(void)
{
    int gdriver=DETECT,gmode,errorcode,content[1024],i,j,y1,y2,k1,k2,k3,
    int status;
    FILE*fp;
    initgraph(&gdriver, &gmode, "");
loop:
    setcolor(15);
    boxy(0,0,639,479);
    boxy(1,1,638,478);
    boxy(2,2,637,477);
    boxy(3,3,636,476);
    boxy(4,4,635,475);
    setcolor(7);
    fillbox(5,5,634,474);
setcolor(1);
line(40,10,40,450); /* Y axis */
line(40,450,600,450); /* first X axis */
line(35,450,40,450);
line(35,350,40,350);
line(35,350,40,350);
line(35,250,40,250);
line(40,230,600,230); /* second X axis */
line(35,230,40,230);
line(35,130,40,130);
line(35,30,40,30);
settextstyle(SMALL_FONT,0,5);
outtextxy(135,230,"100");
outtextxy(235,230,"200");
outtextxy(335,230,"300");
outtextxy(435,230,"400");
outtextxy(535,230,"500");
outtextxy(135,450,"600");
outtextxy(235,450,"700"); /* Scale number*/
outtextxy(335,450,"800");
outtextxy(435,450,"900");
outtextxy(535,450,"1000");
outtextxy(500,460,"Position of Diode");

for(k1=140;k1<=540;k1=k1+100)
{ line(k1,450,k1,455); /* scale xx */
  line(k1,230,k1,235);
}
if((fp=fopen("test1","wb"))==NULL)
{ printf ("cannot open file \n"); /*Open file*/
  return 1;
}
do
{ status = biosprint(2,1,0);
  } while (status != 112); /*first press*/
gotoxy(70,1);
printf("Ready");
do
{ status = biosprint(2,1,0); /*second press*/

```

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต การค้า
 ไม่ว่ากรณีใดๆ กรุณาอย่าทำซ้ำโดยไม่ได้รับอนุญาต เนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{ status = biosprint(2,1,0);          /*second press*/
  } while (status != 48);

  outport(0x378,255);

  for(i=0;i<=1023;i++)                /*DELAY get data*/
  {
    for (d1=0;d1<=10;d1++)
      { d2=2;
        }
    content[i] = inp(0x378);
  }

  for(i=0;i<=1023;i++)
  {
    if (content[i+1] > 230)
      { content[i+1] = content[i]; }
    if (content[i] > 130 & content[i+1] - content[i] >20)
      { content[i] = content[i]+20; }
    if (content[i] > 130 & content[i-1] - content[i] >20)
      { content[i] = content[i]-20; }
    if (content[i-1] - content[i] > 100)
      { content[i] = content[i]-100; }

    fwrite(&content[i],sizeof(int),1,fp);
  }

  y2 = 230;                            /*DRAW 0-511*/
  for (i=1;i<=511;i++)
  {
    y1 = 230 - content[i] ;

    line(40+i,y2,40+i,y1);            /*DRAW 0-511*/
    y2=y1;

    if (y2-y1 > 40)
      { y1 = y2/2;}
    if (y2-y1 < -40)
      { y1 = y1/2;}
    delay(1);
  }

  y2 = 472;
  for (i=512;i<=1023;i++)
  {
    y1 = 450 - content[i] ;
    line(i-472,y2,i-472,y1);          /* DRAW 512 - 1023*/
    y2=y1;
    if (y2-y1 > 40)
      { y1 = y2/2;}
    if (y2-y1 < 40)
      { y1 = y1/2;}
    delay(1);
  }

  setcolor(4);
  setttextstyle(SMALL_FONT ,0,5);
  while (bioskey(0) == 0x1c0d)
  { do
    { status = biosprint(2,1,0);
      } while (status != 112);        /*Recycle to loop*/
    goto loop;
  }

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น return 0; // ปิดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

General Description

The Reticon S series is a family of monolithic self-scanning linear photodiode arrays optimized for application in spectroscopy. The devices in this series consist of a row of silicon photodiodes, each with an associated junction capacitance in which to integrate photocurrent and a multiplex switch for periodic readout via an integrated shift register scanning circuit. The part number of each device indicates the number of elements in the array (e.g., 128, 256, 512 or 1024).

The S series devices are mounted in ceramic side-brazed dual-inline packages which mate with standard 22-pin integrated circuit sockets. The pinout configuration is shown in Figure 1. Package dimensions are shown in the outline drawing of Figure 11. Standard S series devices are sealed with a ground and polished quartz window. However, the optional fiber optic faceplate version shown in Figure 11 is also available. The fiber optic faceplate has 6 μm diameter fibers and a numerical aperture of 1.0.

Key Features

- Simultaneous integration on 128, 256, 512 or 1024 photodiode sensor elements with 25 μm center-to-center spacing
- Each sensor element has a 100:1 aspect ratio (25 μm x 2.5 mm)
- Integration times as short as 64 μsec or as long as 0.3 sec are possible at room temperature. Integration times of minutes or even hours without sensors saturating can be achieved by cooling.
- Low power dissipation (less than 1 m watt) to facilitate cooling
- Clock controlled sequential readout at arbitrary total effective data rates up to 5 MHz ($f_c = 1.25$ MHz max)
- Differential output to cancel clock switching transients and fixed patterns
- Low output capacitance for low noise
- High saturation signal charge (14 pCoul) for wide dynamic range
- Wide spectral response (200 - 1000 nm)
- Choice of quartz window or fiber optic faceplate
- Standard 22 lead dual-inline integrated circuit package

Sensor Characteristics

The Reticon S series self-scanning photodiode arrays contain 128, 256, 512 or 1024 silicon diode sensor elements on 25 μm centers corresponding to a density of 40 diodes/mm and an overall aperture length of 3.2, 6.4, 12.8 or 25.6 mm. The height of the sensor elements is 2.5 mm giving each element a slit-like geometry with 100:1 aspect ratio suitable for coupling to monochromators or spectrographs. The sensor geometry is shown in Figure 3.

Charge generated by light incident on the n-type surface between two p-regions will divide between the adjacent diodes to produce the response function shown in Figure 3.

Figure 4 shows typical output charge as a function of exposure at 750 nm wavelength. Exposure in nJoules/cm² is calculated

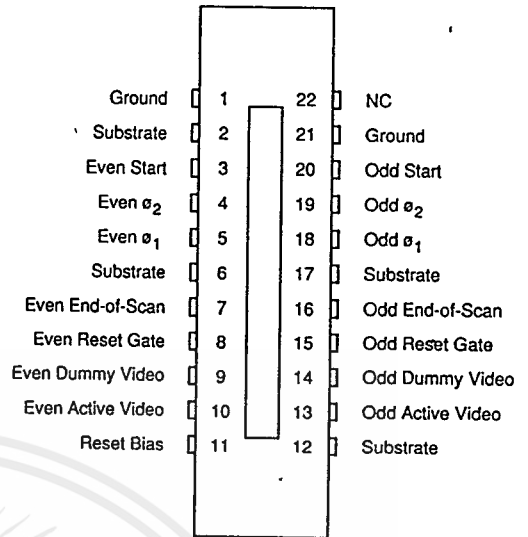


Figure 1. Pinout Configuration

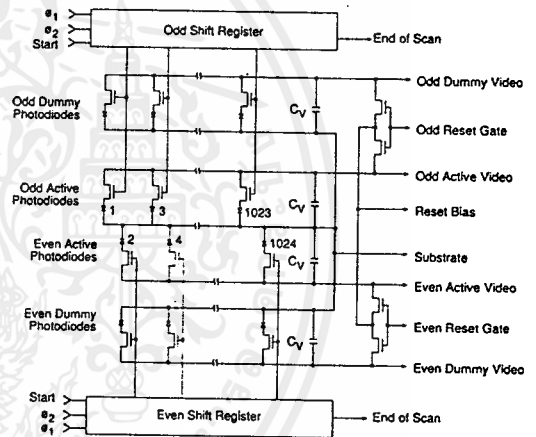


Figure 2. Equivalent Circuit

culated by multiplying the light intensity in $\mu\text{watt}/\text{cm}^2$ by the integration time in msec. Note that the response is linear with exposure up to a saturation charge of 14 pCoul at a saturation exposure of 50 nJoules/cm². The sensitivity is defined as the ratio of saturation charge to saturation exposure and is 2.8×10^{-4} pCoul/Joule/cm² (at 750 nm). Typical sensitivity as a function of wavelength is shown in Figure 5. Quantum efficiency can be obtained by dividing the sensitivity by the area of a sensor element (6.25×10^{-4} cm²) and multiplying by the energy per photon in eV. Peak quantum efficiency is about 80% at 650 nm. The dark current of an S series device is typically about 2 pA per diode at 25°C and is a strong func-

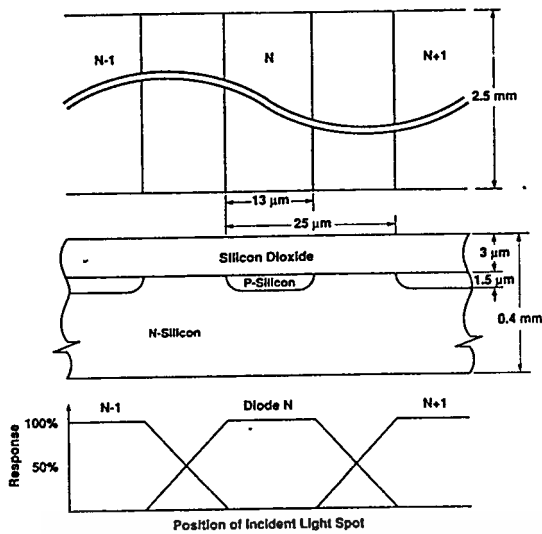


Figure 3. Sensor Geometry and Aperture Response Function

tion of temperature as shown in Figure 6. The dark signal charge is given by the dark current multiplied by the integration time.

Scanning Circuit

A simplified equivalent circuit of an RL1024S photodiode array is shown in Figure 2. Each cell consists of a photodiode and a dummy diode, both with an associated junction capacitance. These diodes are connected through MOS multiplex switches to video and dummy recharge lines. One pair of recharge lines is common to all the odd elements and another pair is common to all the even elements. The shift registers are driven by multiphase clocks with periodic start pulses being introduced to initiate each scan. The cell-to-cell sampling rate is determined by the clock frequency.

The integration time is the interval between start pulses. The output signal obtained from each scan of an N element array is a train of N charge pulses, each proportional to the light exposure on the corresponding photodiode. By properly phasing the clock drives to the two shift registers, all of the diodes can be sampled in proper sequence. The two video lines can then be connected together to provide a continuous train of output charge pulses. In addition to the signal charge, switching transients are capacitively coupled into the video lines by the multiplex switches. Similar transients are introduced into the dummy lines and therefore can be reduced and a cleaner signal recovered by reading out the video and dummy lines differentially.

Clock and Voltage Requirements

Scanning is by means of two independent integrated shift registers, one to address the odd-numbered diodes, and the other to address the even-numbered diodes. Each shift register is driven by two-phase clocks. The clocks may be complementary square waves, or they may have shorter negative duty cycle. In no case should ϕ_1 and ϕ_2 be negative simultaneously, as this will cause the scan to be terminated.

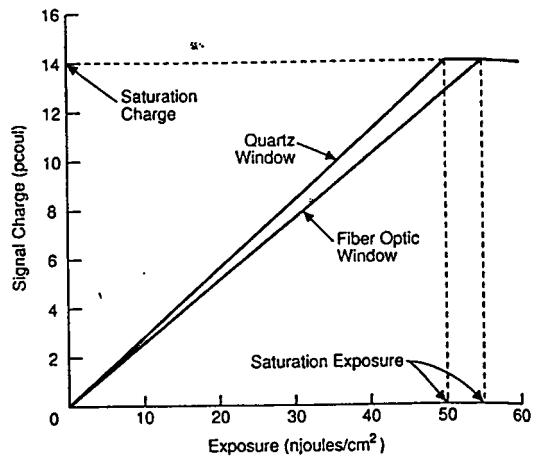


Figure 4. Signal Charge Versus Exposure at 750 nm Wavelength

The same pair of clocks and the same start pulse may be applied to both registers, but this will result in diode pairs 1 and 2, 3 and 4, etc., being sampled simultaneously. Figure 7 shows a simple two-phase clock drive circuit for this mode of operation and its related timing diagram. Alternatively, four-phase clocking may be used in which the two phases which drive the even register are delayed with respect to the two phases which drive the odd register. This results in all the diodes being sampled in proper sequence. Four-phase clocking is used in the Reticon RC1000/RC1001 board set evaluation circuit (described below).

In the specifications, all voltages are expressed with respect to the substrate. However, for compatibility with TTL clocks and ease of signal extraction, it is recommended that the substrate be run at +5V. The clock phases should then swing between +5 and -7V nominal. The start pulse should overlap one positive going transition of ϕ_1 as shown in Figure 7.

End of Scan

Output pulses, useful primarily for test purposes, are provided when the last odd and even elements are sampled by the shift register scanning circuit. When not used, they should be shorted externally to the array substrate to avoid introduction of unwanted "glitches" into the video. The voltage excursion on the end-of-scan terminals (when used), should be minimized by using a circuit such as that shown in Figure 8.

Amplifier Requirements

Two types of amplifier circuits are in common use with Reticon photodiode arrays. These are (1) a simple current amplifier, and (2) a video line integration, sample-and-hold circuit. A current amplifier holds the video line at virtual ground and senses the current pulses flowing into the video line to recharge the diodes through their respective multiplex switches as they are sampled in sequence. These current

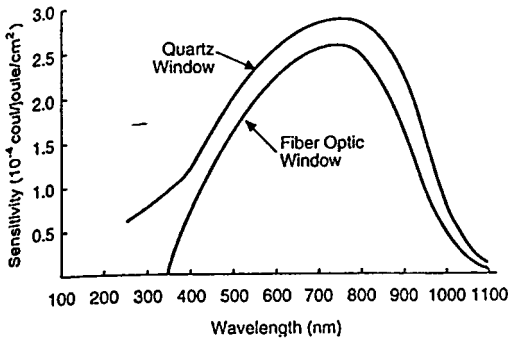


Figure 5. Typical Spectral Response

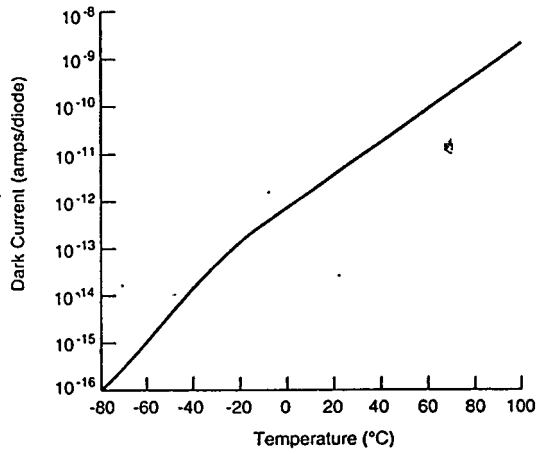
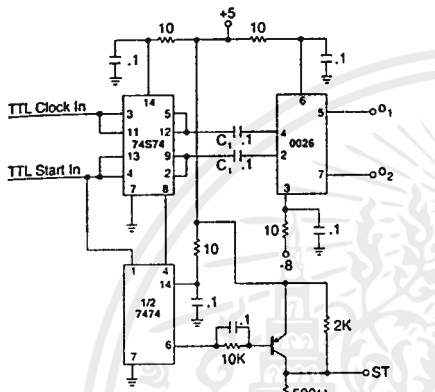


Figure 6. Temperature Dependence of Dark Current



Note: Unless otherwise noted, all resistors are Ω , all capacitor values are μF .

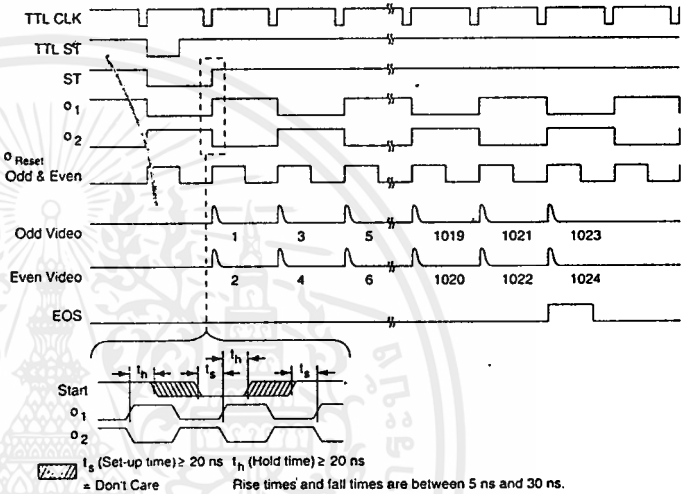


Figure 7. Simple Two-phase Clock Drive Circuit and Related Timing Diagram

pulses, which contain a charge up to 14 pCoul at saturation, are converted by the amplifier to a train of voltage pulses corresponding to the light intensity on the various diodes.

With a video line integration sample-and-hold circuit, the video line is reset to ground prior to closing the multiplex switch to each diode. When the switch is closed, charge divides between the diode and the video line and the resulting change in video line voltage is sampled and held. The video line and diode are then reset to ground prior to opening the multiplex switch to the next diode. The result is a boxcar output waveform.

Dark Signal and Noise

There are two components to the dark fixed pattern signal from the S series arrays. These are due to (1) spatial varia-

tions in the switching transients coupled into the video line through the clocks and the internal multiplex switches, and (2) the integrated dark current. A portion of the switching transient effect will be spatially random and a portion will have the periodicity of the clocks. The latter portion can be minimized by matching the clock amplitudes and rise and fall times and by good circuit layout to minimize capacitance between clocks and video lines. The peak-to-peak fixed pattern due to all switching transient effects should be less than 1% of the saturated signal. The fixed pattern due to dark current is the dark current multiplied by the integration time. It can be arbitrarily reduced by lowering the temperature (see Figure 6) or by reducing the integration time.

There are three identifiable sources of readout noise: (1) reset noise, (2) shot noise, and (3) amplifier noise. Reset noise or kTC noise is associated with resetting the diode

bers 1 re 7 e of our- hich two the ase set irect cks hat uld ise 1 in

ro- by ey oid (it- d), in ith nt yd ral eo nt

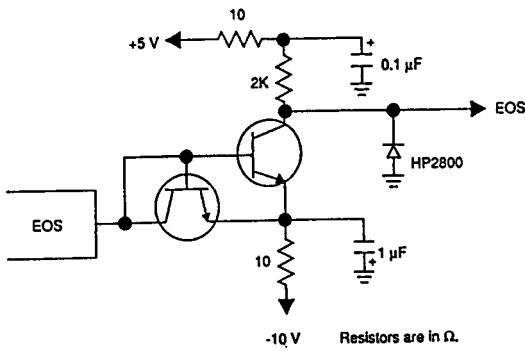


Figure 8. End-of-Scan Circuit

capacitance to a fixed voltage. Its rms value is given by $\sqrt{kTC/q}$ where k is Boltzmann's constant, T is the absolute temperature, q is the electronic charge, and C is the total capacitance of the photodiode (approximately 2 pF), the video line it connects to, and the capacitance of the external circuitry. At room temperature, the kTC noise for the 1024S array is approximately 2000 electrons. It can be reduced somewhat by cooling. The rms dark current shot noise is the square root of the number of electrons in the dark signal charge. For example, with a room temperature dark current of 5 pA and 10 msec integration time, the rms dark current shot noise is approximately 560 electrons. Because of the exponential temperature dependence of dark current, shot noise can be reduced dramatically with a moderate amount of cooling. Amplifier noise depends on the amplifier circuit used. In general, the low video output capacitance of the S series makes it easier to achieve low amplifier noise, and values below 2200 electrons are possible.

Evaluation Circuit

A complete evaluation circuit for the S series arrays is available from Reticon. The RC1000/RC1001 evaluation boardset provides the user an easy means to evaluate the operation of the S series photodiode arrays.

The RC1000/1001 has a sample-and-held video output with a typical dynamic range of 4000:1. Provision for cooling the array using a thermo-electric cooler is provided by means of an access hole located directly beneath the array.

The boardset requires +5 and ±15V supplies and can be adjusted for pixel rates up to 250 kHz.

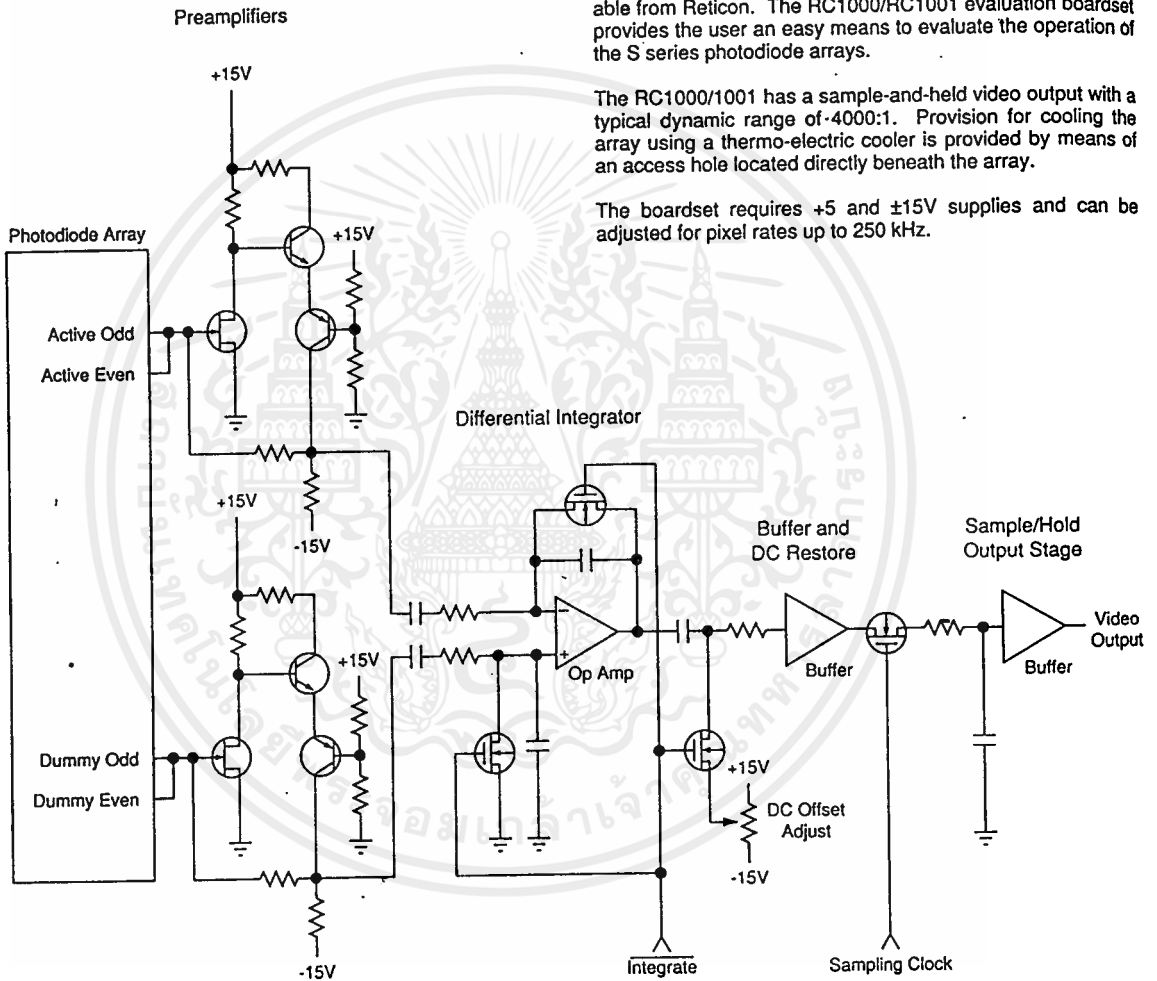


Figure 9. Simplified RC1000/RC1001 Evaluation Board Output Circuit

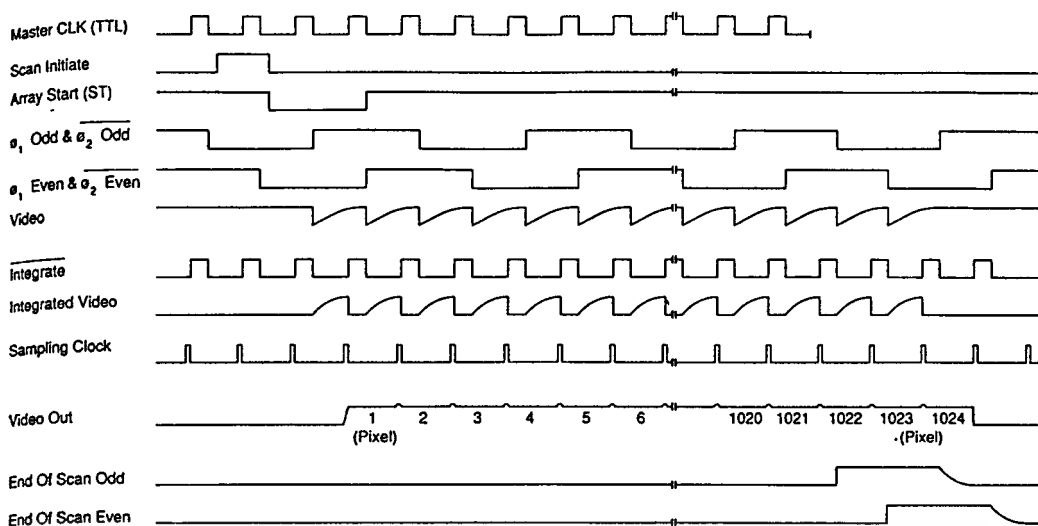


Figure 10. Timing Diagram of RC1000/RC1001 Evaluation Board

Table 1. Electrical Characteristics (25°C)

	Min	Typ	Max	Units
Video line bias ¹	-4	-5	-6	V
Clock amplitude ¹	-11	-12	-15	V
Start pulse amplitude ¹	-11	-12	-15	V
Substrate bias	+4.5	+5	+5.5	V DC
Total effective pixel output rate			5	MHz
Clock frequency			1.25	MHz
Capacitance of each clock line (@ 5V bias) ³				
RL0128S		8		pF
RL0256S		23		pF
RL0512S		30		pF
RL1024S		60		pF
Capacitance of each video line (@ 5V bias) ³				
RL0128S		3		pF
RL0256S		9		pF
RL0512S		12		pF
RL1024S		24		pF
Capacitance of each photodiode (@ 5V bias) ³		2		pF
End of scan output resistance ³		5		KΩ
DC power dissipation ²		1		mwatt

Notes:

- 1 Measured with respect to substrate. Substrate is normally run at +5V for compatibility with TTL clock circuits.
- 2 The AC power is given by $2C_c V_c^2 f_s$ where C_c is the capacitance of each clock line, V_c is the clock voltage, and f_s is the scan frequency.
- 3 Calculated typicals - not measured.

Table 2. Electro-Optical Characteristics (25°C)

	Typ	Max	Units
Center-to-center spacing	25		μm
Aperture width	2.5		mm
Sensitivity ^{1,3,6}	2.8×10^{-4}		coul/joul/cm ²
Nonuniformity of response ^{2,6}	5	10	±%
Saturation exposure ^{1,3,6}	50		njoules/cm ²
Saturation charge	14		pcoul
Average dark current ^{5,6}	2	5	pamp
Quantum efficiency ^{1,3}	75		%
Spectral response peak ³	750		nm
Spectral response range ^{3,4}	200-1000		nm

Notes:

- 1 Peak, typical at 750 nm, quartz window.
- 2 Measured at 50% V_{sat} with 2870°K incandescent tungsten lamp filtered with a Fish Schurman HA-11 heat-absorbing filter.
- 3 Fiber optic faceplate will modify sensitivity as shown in Figure 5.
- 4 From 250-1000 nm sensitivity $\geq 20\%$ of its peak value.
- 5 Max dark leakage $\leq 1.5 \times$ average dark leakage. Measured at 40 milliseconds integration at 25°C.
- 6 All specifications ignore first two and last two diodes.

Absolute Maximum Ratings

	Min	Max	Units
Voltage applied to any terminal with respect to common	0	-20	V
Storage or operating temperature			
Quartz windowed (SAQ)	-78	+85	°C
Fiber optic (SAF)	-40	+85	°C

Ordering Information

Part Number	Evaluation Circuit
Quartz Window	
RL0128SAQ-011	RC1000LNN-011/RC1001LNN-011
RL0256SAQ-011	RC1000LNN-011/RC1001LNN-011
RL0512SAQ-011	RC1000LNN-011/RC1001LNN-011
RL1024SAQ-011	RC1000LNN-011/RC1001LNN-011
Fiber Optic Window	
RL0128SAF-011	RC1000LNN-011/RC1001LNN-011
RL0256SAF-011	RC1000LNN-011/RC1001LNN-011
RL0512SAF-011	RC1000LNN-011/RC1001LNN-011
RL1024SAF-011	RC1000LNN-011/RC1001LNN-011

Custom modifications to the S series devices are also possible, i.e., minimum thickness (1 μm) protective oxide layer for use in soft x-ray detection.

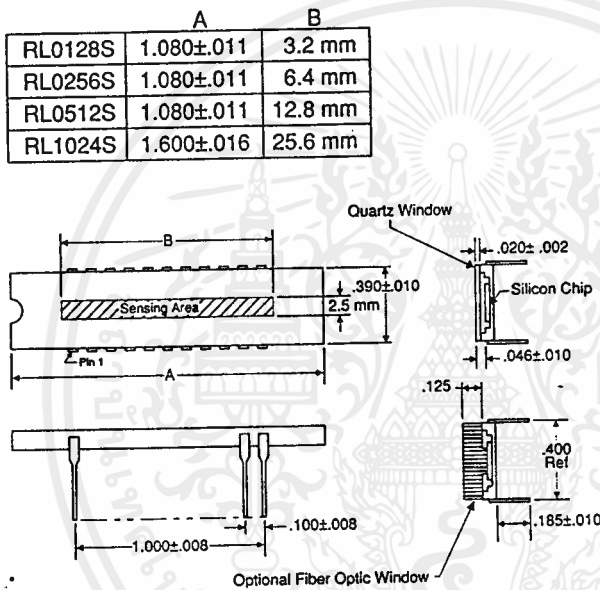


Figure 11. Package Dimensions. Dimensions are in Inches Except Where Millimeters (mm) are Indicated.

2N4391 2N4392 2N4393

CASE 22-03, STYLE 4
TO-18 (TO-206AA)



JFET
SWITCHING

N-CHANNEL — DEPLETION

Refer to MPF4391 for graphs.

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	40	Vdc
Drain-Gate Voltage	V_{DG}	40	Vdc
Gate-Source Voltage	V_{GS}	40	Vdc
Forward Gate Current	I_{GF}	50	mAdc
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.8 10	Watts mW/ $^\circ\text{C}$
Operating Junction Temperature Range	T_J	-65 to +175	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-65 to +175	$^\circ\text{C}$

*ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Gate-Source Breakdown Voltage ($I_G = 1.0 \mu\text{Adc}$, $V_{DS} = 0$)	$V_{(BR)GSS}$	40	—	Vdc
Gate Reverse Current ($V_{GS} = 20 \text{ Vdc}$, $V_{DS} = 0$) ($V_{GS} = 20 \text{ Vdc}$, $V_{DS} = 0$, $T_A = 150^\circ\text{C}$)	I_{GSS}	—	0.1 0.2	nAdc μAdc
Gate Source Voltage ($V_{DS} = 20 \text{ Vdc}$, $I_D = 1.0 \text{ nAdc}$)	V_{GS}	4.0 2.0 0.5	10 5.0 3.0	Vdc
Gate-Source Forward Voltage ($I_G = 1.0 \text{ mAdc}$, $V_{DS} = 0$)	$V_{GS(f)}$	—	1.0	Vdc
Drain-Cutoff Current ($V_{DS} = 20 \text{ Vdc}$, $V_{GS} = 12 \text{ Vdc}$) ($V_{DS} = 20 \text{ Vdc}$, $V_{GS} = 7.0 \text{ Vdc}$) ($V_{DS} = 20 \text{ Vdc}$, $V_{GS} = 5.0 \text{ Vdc}$) ($V_{DS} = 20 \text{ Vdc}$, $V_{GS} = 12 \text{ Vdc}$, $T_A = 150^\circ\text{C}$) ($V_{DS} = 20 \text{ Vdc}$, $V_{GS} = 7.0 \text{ Vdc}$, $T_A = 150^\circ\text{C}$) ($V_{DS} = 20 \text{ Vdc}$, $V_{GS} = 5.0 \text{ Vdc}$, $T_A = 150^\circ\text{C}$)	$I_{D(off)}$	— — — — — —	0.1 0.1 0.1 0.2 0.2 0.2	nAdc μAdc
ON CHARACTERISTICS				
Zero-Gate-Voltage Drain Current (1) ($V_{DS} = 20 \text{ Vdc}$, $V_{GS} = 0$)	I_{DSS}	50 25 5.0	150 75 30	mAdc
Drain-Source On-Voltage ($I_D = 12 \text{ mAdc}$, $V_{GS} = 0$) ($I_D = 6.0 \text{ mAdc}$, $V_{GS} = 0$) ($I_D = 3.0 \text{ mAdc}$, $V_{GS} = 0$)	$V_{DS(on)}$	— — —	0.4 0.4 0.4	Vdc
Static Drain-Source On Resistance ($I_D = 1.0 \text{ mAdc}$, $V_{GS} = 0$)	$r_{DS(on)}$	— — —	30 60 100	Ohms
SMALL-SIGNAL CHARACTERISTICS				
Drain-Source "ON" Resistance ($V_{GS} = 0$, $I_D = 0$, $f = 1.0 \text{ kHz}$)	$r_{ds(on)}$	— — —	30 60 100	Ohms

*ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
Input Capacitance ($V_{DS} = 20\text{ Vdc}$, $V_{GS} = 0$, $f = 1.0\text{ MHz}$)	C_{iss}	—	14	pF
Reverse Transfer Capacitance ($V_{DS} = 0$, $V_{GS} = 12\text{ Vdc}$, $f = 1.0\text{ MHz}$) ($V_{DS} = 0$, $V_{GS} = 7.0\text{ Vdc}$, $f = 1.0\text{ MHz}$) ($V_{DS} = 0$, $V_{GS} = 5.0\text{ Vdc}$, $f = 1.0\text{ MHz}$)	C_{rss}	—	3.5 3.5 3.5	pF

SWITCHING CHARACTERISTICS

Rise Time ($I_{D(on)} = 12\text{ mAdc}$) ($I_{D(on)} = 6.0\text{ mAdc}$) ($I_{D(on)} = 3.0\text{ mAdc}$)	2N4391 2N4392 2N4393	t_r	— — —	5.0 5.0 5.0	ns
Fall Time ($V_{GS(off)} = 12\text{ Vdc}$) ($V_{GS(off)} = 7.0\text{ Vdc}$) ($V_{GS(off)} = 5.0\text{ Vdc}$)	2N4391 2N4392 2N4393	t_f	— — —	15 20 30	ns
Turn-On Time ($I_{D(on)} = 12\text{ mAdc}$) ($I_{D(on)} = 6.0\text{ mAdc}$) ($I_{D(on)} = 3.0\text{ mAdc}$)	2N4391 2N4392 2N4393	t_{on}	— — —	15 15 15	ns
Turn-Off Time ($V_{GS(off)} = 12\text{ Vdc}$) ($V_{GS(off)} = 7.0\text{ Vdc}$) ($V_{GS(off)} = 5.0\text{ Vdc}$)	2N4391 2N4392 2N4393	t_{off}	— — —	20 35 50	ns

(1) Pulse Test: Pulse Width $\leq 100\ \mu\text{s}$, Duty Cycle $\leq 1.0\%$.

*In addition to JEDEC Registered Data.

DS0026 5 MHz Two Phase MOS Clock Driver

General Description

DS0026 is a low cost monolithic high speed two phase MOS clock driver and interface circuit. Unique circuit design provides both very high speed operation and the ability to drive large capacitive loads. The device accepts standard TTL outputs and converts them to MOS logic levels. The device may be driven from standard 54/74 series and 54S/74S series gates and flip-flops or from drivers such as the DS8830 or DM7440. The DS0026 is intended for applications in which the output pulse width is logically controlled; i.e., the output pulse width is equal to the input pulse width.

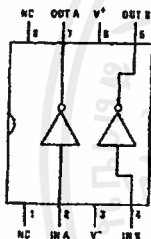
The DS0026 is designed to fulfill a wide variety of MOS interface requirements. As a MOS clock driver for long silicon-gate shift registers, a single device can drive over 10k bits at 5 MHz. Six devices provide input address and pre-charge drive for a 8k by 16-bit 1103 RAM memory system. Information on the correct usage of the DS0026 in these as well as other systems is included in the application note AN-76.

Features

- Fast rise and fall times—20 ns 1000 pF load
- High output swing—20V
- High output current drive—±1.5 amps
- TTL compatible inputs
- High rep rate—5 to 10 MHz depending on power dissipation
- Low power consumption in MOS "0" state—2 mW
- Drives to 0.4V of GND for RAM address drive

Connection Diagrams (Top Views)

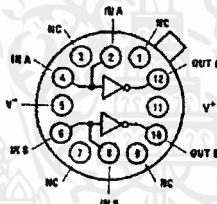
Dual-In-Line Package



TL/F/5853-2

Order Number DS0026CJ-8,
DS0026CL or DS0026CN
See NS Package Number
J08A or N08E

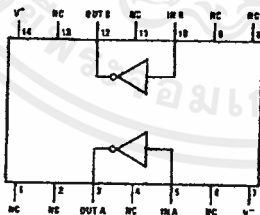
TO-8 Package



TL/F/5853-3

Order Number
DS0026G or DS0026CG
See NS Package
Number G12B

Dual-In-Line Package



TL/F/5853-4

Order Number
DS0026J or DS0026CJ
See NS Package
Number J14A

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

$V^+ - V^-$ Differential Voltage	22V
Input Current	100 mA
Input Voltage ($V_{IN} - V^-$)	5.5V
Peak Output Current	1.5A
Maximum Power Dissipation* at 25°C	
Cavity Package (8-Pin)	1150 mW
Cavity Package (14-Pin)	1380 mW
Molded Package	1040 mW

EIAJ SO Package	800 mW
Operating Temperature Range	
DS0026	-55°C to +125°C
DS0026C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 sec.)	300°C

* Derate 8-pin cavity package 7.7 mW/°C above 25°C; derate 14-pin cavity package 9.3 mW/°C above 25°C; derate molded package 8.4 mW/°C above 25°C; derate metal can (TO-5) package 4.4 mW/°C above 25°C; derate EIAJ SO package 5.5 mW/°C above 25°C.

Electrical Characteristics (Notes 2 and 3)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{IH}	Logic "1" Input Voltage	$V^- = 0V$	2	1.5		V
I_{IH}	Logic "1" Input Current	$V_{IN} - V^- = 2.4V$		10	15	mA
V_{IL}	Logic "0" Input Voltage	$V^- = 0V$		0.6	0.4	V
I_{IL}	Logic "0" Input Current	$V_{IN} - V^- = 0V$		-3	-10	μA
V_{OL}	Logic "1" Output Voltage	$V_{IN} - V^- = 2.4V, I_{OL} = 1 mA$		$V^- + 0.7$	$V^- + 1.0$	V
V_{OH}	Logic "0" Output Voltage	$V_{IN} - V^- = 0.4V, V_{SS} \geq V^+ + 1.0V$ $I_{OH} = -1 mA$	$V^+ - 1.0$	$V^+ - 0.8$		V
$I_{CC(ON)}$	"ON" Supply Current (one side on)	$V^+ - V^- = 20V, V_{IN} - V^- = 2.4V$		30	40	mA
$I_{CC(OFF)}$	"OFF" Supply Current	$V^+ - V^- = 20V,$ $V_{IN} - V^- = 0V$	70°C	10	100	μA
			125°C	10	500	μA

Switching Characteristics ($T_A = 25^\circ C$) (Notes 5 and 6)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{ON}	Turn-On Delay	(Figure 1)	5	7.5	12	ns
		(Figure 2)		11		ns
t_{OFF}	Turn-Off Delay	(Figure 1)		12	15	ns
		(Figure 2)		13		ns
t_r	Rise Time	(Figure 1), (Note 5)	$C_L = 500 pF$	15	18	ns
			$C_L = 1000 pF$	20	35	ns
		(Figure 2), (Note 5)	$C_L = 500 pF$	30	40	ns
			$C_L = 1000 pF$	36	50	ns
t_f	Fall Time	(Figure 1), (Note 5)	$C_L = 500 pF$	12	16	ns
			$C_L = 1000 pF$	17	25	ns
		(Figure 2), (Note 5)	$C_L = 500 pF$	28	35	ns
			$C_L = 1000 pF$	31	40	ns

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" operation.

Note 2: These specifications apply for $V^+ - V^- = 10V$ to $20V$, $C_L = 1000 pF$, over the temperature range of $-55^\circ C$ to $+125^\circ C$ for the DS0026, and $0^\circ C$ to $+70^\circ C$ for the DS0026C.

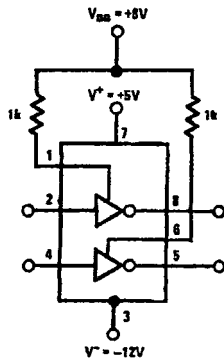
Note 3: All currents into device pins shown as positive, out of device pins as negative, all voltages referenced to ground unless otherwise noted. All values shown as max or min on absolute value basis.

Note 4: All typical values for $T_A = 25^\circ C$.

Note 5: Rise and fall time are given for MOS logic levels; i.e., rise time is transition from logic "0" to logic "1" which is voltage fall.

Note 6: The high current transient (as high as 1.5A) through the resistance of the internal interconnecting V^- lead during the output transition from the high state to the low state can appear as negative feedback to the input. If the external interconnecting lead from the driving circuit to V^- is electrically long, or has significant dc resistance, it can subtract from the switching response.

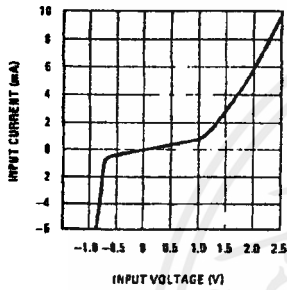
Typical V_{BB} Connection



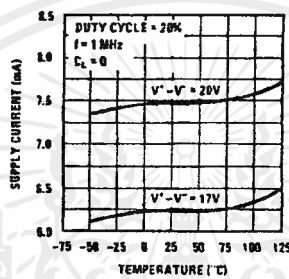
TL/F/5853-8

Typical Performance Characteristics

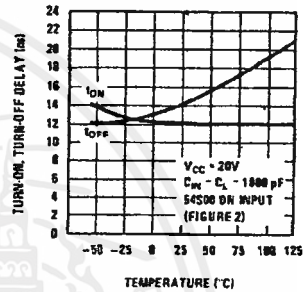
Input Current vs Input Voltage



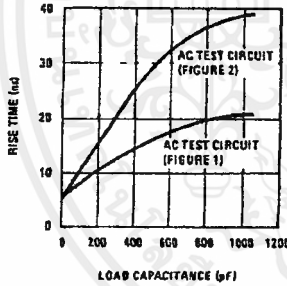
Supply Current vs Temperature



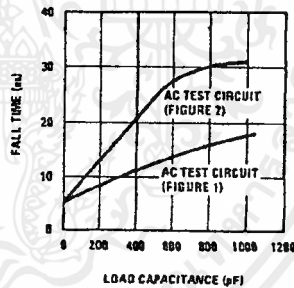
Turn-On and Turn-Off Delay vs Temperature



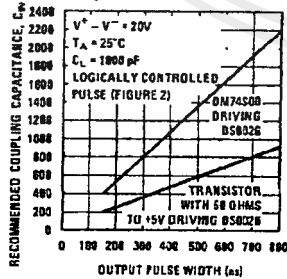
Rise Time vs Load Capacitance



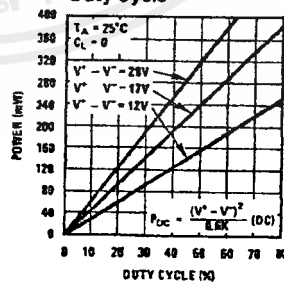
Fall Time vs Load Capacitance



Recommended Input Coding Capacitance



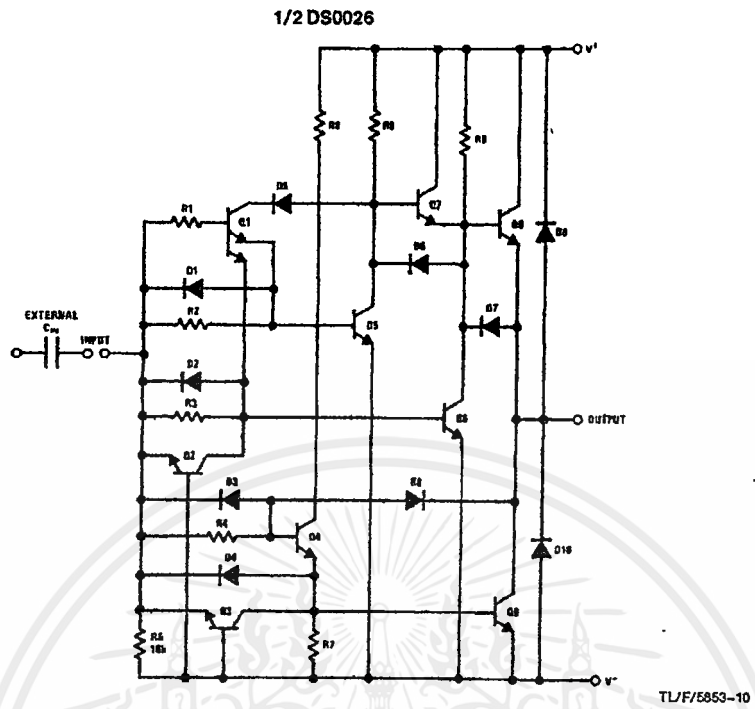
DC Power (P_{DC}) vs Duty Cycle



TL/F/5853-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagram



AC Test Circuits and Switching Time Waveforms

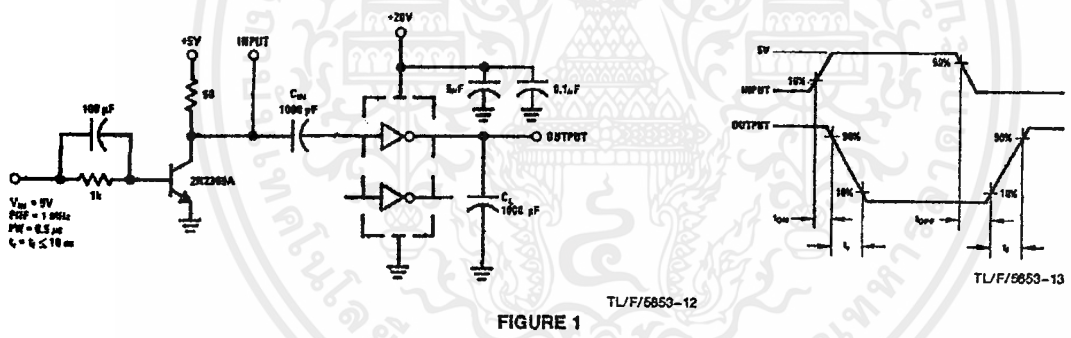


FIGURE 1

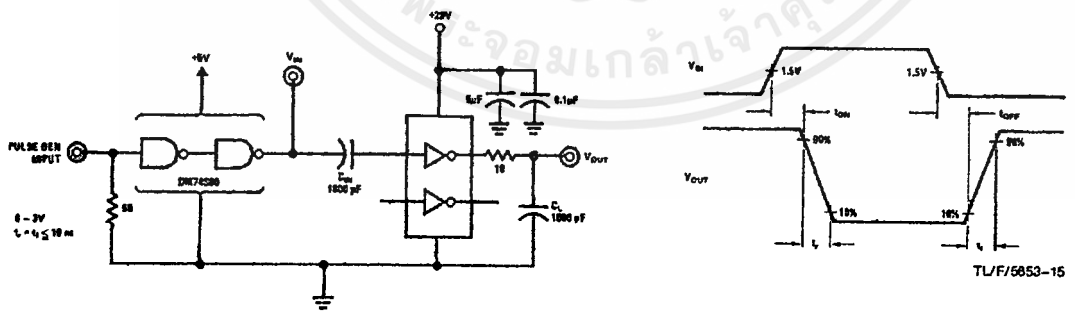
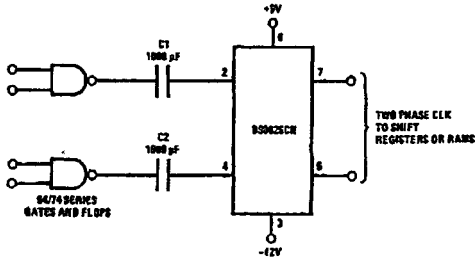


FIGURE 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

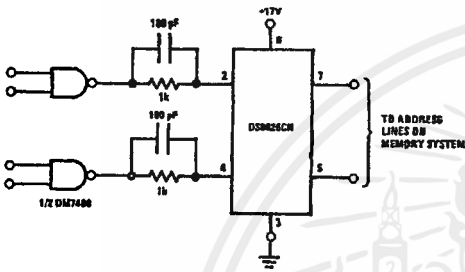
Typical Applications

AC Coupled MOS Clock Driver



TL/F/5853-16

DC Coupled RAM Memory Address or Precharge Driver (Positive Supply Only)



TL/F/5853-17

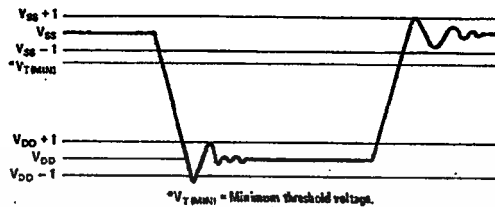
Application Hints

DRIVING THE MM5262 WITH THE DS0026 CLOCK DRIVER

The clock signals for the MM5262 have three requirements which have the potential of generating problems for the user. These requirements, high speed, large voltage swing and large capacitive loads, combine to provide ample opportunity for inductive ringing on clock lines, coupling clock signals to other clocks and/or inputs and outputs and generating noise on the power supplies. All of these problems have the potential of causing the memory system to malfunction. Recognizing the source and potential of these problems early in the design of a memory system is the most critical step. The object here is to point out the source of these problems and give a quantitative feel for their magnitude.

Line ringing comes from the fact that at a high enough frequency any line must be considered as a transmission line with distributed inductance and capacitance. To see how much ringing can be tolerated we must examine the clock voltage specification. Figure 3 shows the clock specification, in diagram form, with idealized ringing sketched in. The

ringing of the clock about the V_{SS} level is particularly critical. If the $V_{SS} - 1 V_{OH}$ is not maintained, at all times, the information stored in the memory could be altered. Referring to Figure 1, if the threshold voltage of a transistor were $-1.3V$, the clock going to $V_{SS} - 1$ would mean that all the devices, whose gates are tied to that clock, would be only 300 mV from turning on. The internal circuitry needs this noise margin and from the functional description of the RAM it is easy to see that turning a clock on at the wrong time can have disastrous results.



TL/F/5853-18

FIGURE 3. Clock Waveform

Controlling the clock ringing is particularly difficult because of the relative magnitude of the allowable ringing, compared to magnitude of the transition. In this case it is 1V out of 20V or only 5%. Ringing can be controlled by damping the clock driver and minimizing the line inductance.

Damping the clock driver by placing a resistance in series with its output is effective, but there is a limit since it also slows down the rise and fall time of the clock signal. Because the typical clock driver can be much faster than the worst case driver, the damping resistor serves the useful function of limiting the minimum rise and fall time. This is very important because the faster the rise and fall times, the worse the ringing problem becomes. The size of the damping resistor varies because it is dependent on the details of the actual application. It must be determined empirically. In practice a resistance of 10Ω to 20Ω is usually optimum.

Limiting the inductance of the clock lines can be accomplished by minimizing their length and by laying out the lines such that the return current is closely coupled to the clock lines. When minimizing the length of clock lines it is important to minimize the distance from the clock driver output to the furthest point being driven. Because of this, memory boards are usually designed with clock drivers in the center of the memory array, rather than on one side, reducing the maximum distance by a factor of 2.

Using multilayer printed circuit boards with clock lines sandwiched between the V_{DD} and V_{SS} power planes minimizes the inductance of the clock lines. It also serves the function of preventing the clocks from coupling noise into input and output lines. Unfortunately multilayer printed circuit boards are more expensive than two sided boards. The user must make the decision as to the necessity of multilayer boards. Suffice it to say here, that reliable memory boards can be designed using two sided printed circuit boards.

Application Hints (Continued)

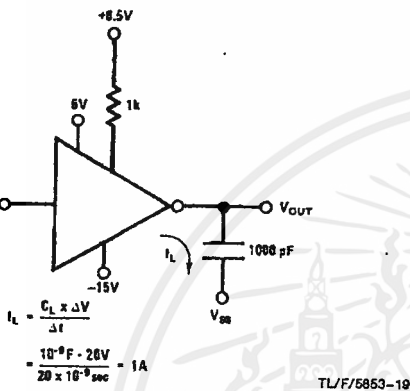
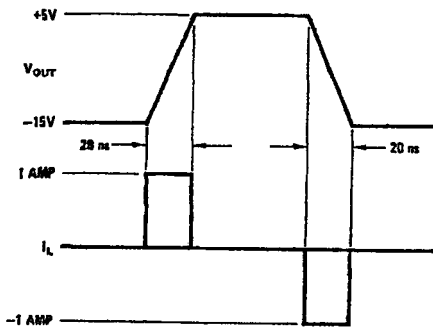


FIGURE 4. Clock Waveforms (Voltage and Current)

Because of the amount of current that the clock driver must supply to its capacitive load, the distribution of power to the clock driver must be considered. *Figure 4* gives the idealized voltage and current waveforms for a clock driver driving a 1000 pF capacitor with 20 ns rise and fall time.

As can be seen the current is significant. This current flows in the V_{DD} and V_{SS} power lines. Any significant inductance in the lines will produce large voltage transients on the power supplies. A bypass capacitor, as close as possible to the clock driver, is helpful in minimizing this problem. This bypass is most effective when connected between the V_{SS} and V_{DD} supplies. The size of the bypass capacitor depends on the amount of capacitance being driven. Using a low inductance capacitor, such as a ceramic or silver mica, is most effective. Another helpful technique is to run the V_{DD} and V_{SS} lines, to the clock driver, adjacent to each other. This tends to reduce the lines inductance and therefore the magnitude of the voltage transients.

While discussing the clock driver, it should be pointed out that the DS0026 is a relatively low input impedance device. It is possible to couple current noise into the input without seeing a significant voltage. Since the noise is difficult to detect with an oscilloscope it is often overlooked.

Lastly, the clock lines must be considered as noise generators. *Figure 5* shows a clock coupled through a parasitic coupling capacitor, C_C , to eight data input lines being driven by a 7404. A parasitic lumped line inductance, L , is also shown. Let us assume, for the sake of argument, that C_C is 1 pF and that the rise time of the clock is high enough to completely isolate the clock transient from the 7404 because of the inductance, L .

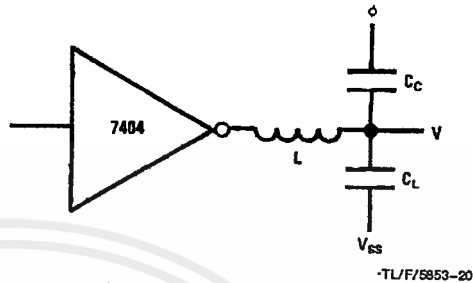


FIGURE 5. Clock Coupling

With a clock transition of 20V the magnitude of the voltage generated across C_L is:

$$V = 20V \times \frac{C_C}{C_L + C_C} = 20V \times \left(\frac{1}{56 + 1} \right) = 0.35V$$

This has been a hypothetical example to emphasize that with 20V low rise/fall time transitions, parasitic elements can not be neglected. In this example, 1 pF of parasitic capacitance could cause system malfunction, because a 7404 without a pull up resistor has typically only 0.3V of noise margin in the "1" state at 25°C. Of course it is stretching things to assume that the inductance, L , completely isolates the clock transient from the 7404. However, it does point out the need to minimize inductance in input/output as well as clock lines.

The output is current, so it is more meaningful to examine the current that is coupled through a 1 pF parasitic capacitance. The current would be:

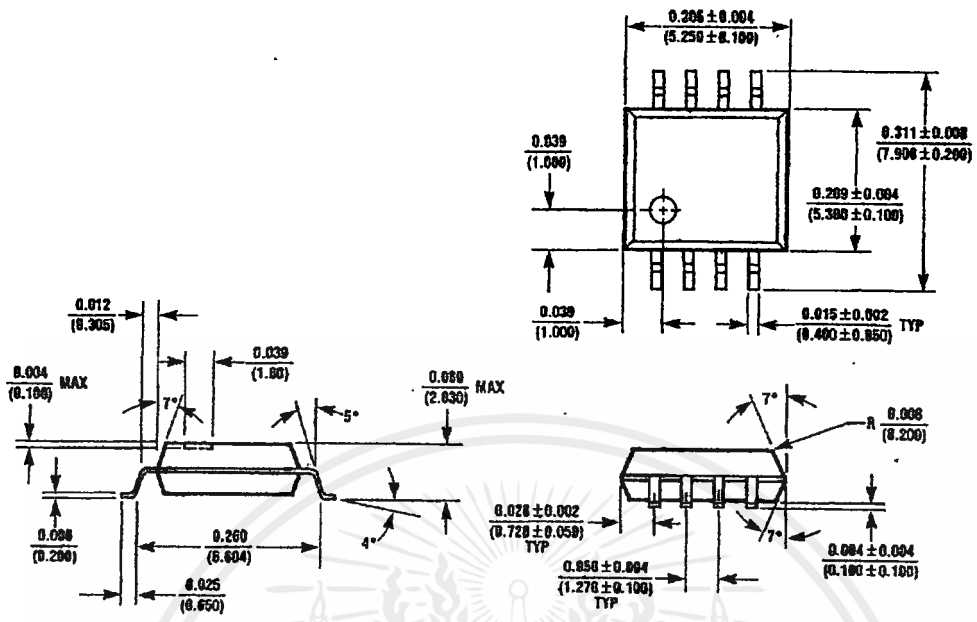
$$I = C_C \times \frac{\Delta V}{\Delta t} = \frac{1 \times 10^{-12} \times 20}{20 \times 10^{-9}} = 1 \text{ mA}$$

This exceeds the total output current swing so it is obviously significant.

Clock coupling to inputs and outputs can be minimized by using multilayer printed circuit boards, as mentioned previously, physically isolating clock lines and/or running clock lines at right angles to input/output lines. All of these techniques tend to minimize parasitic coupling capacitance from the clocks to the signals in question.

In considering clock coupling it is also important to have a detailed knowledge of the functional characteristics of the device being used. As an example, for the MM5262, coupling noise from the $\phi 2$ clock to the address lines is of no particular consequence. On the other hand the address inputs will be sensitive to noise coupled from $\phi 1$ clock.

Packaging Information

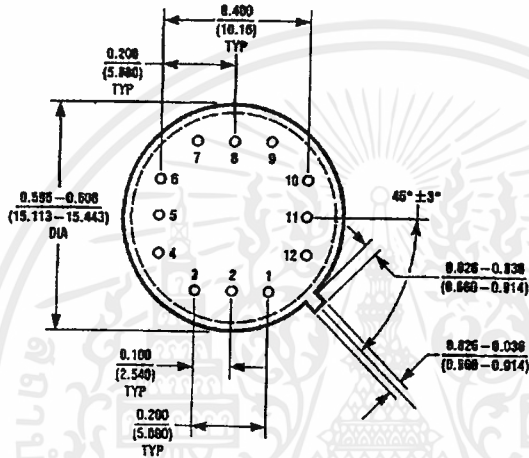
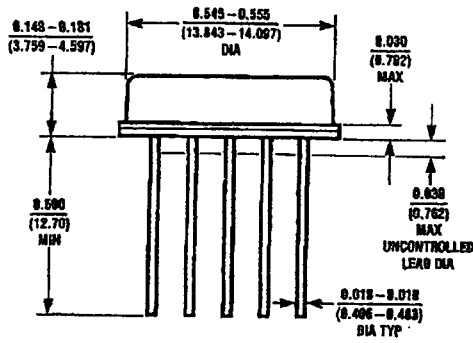


8-Lead Surface Mount Package
Order Number DS0026CL

TL/F/6853-21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters)

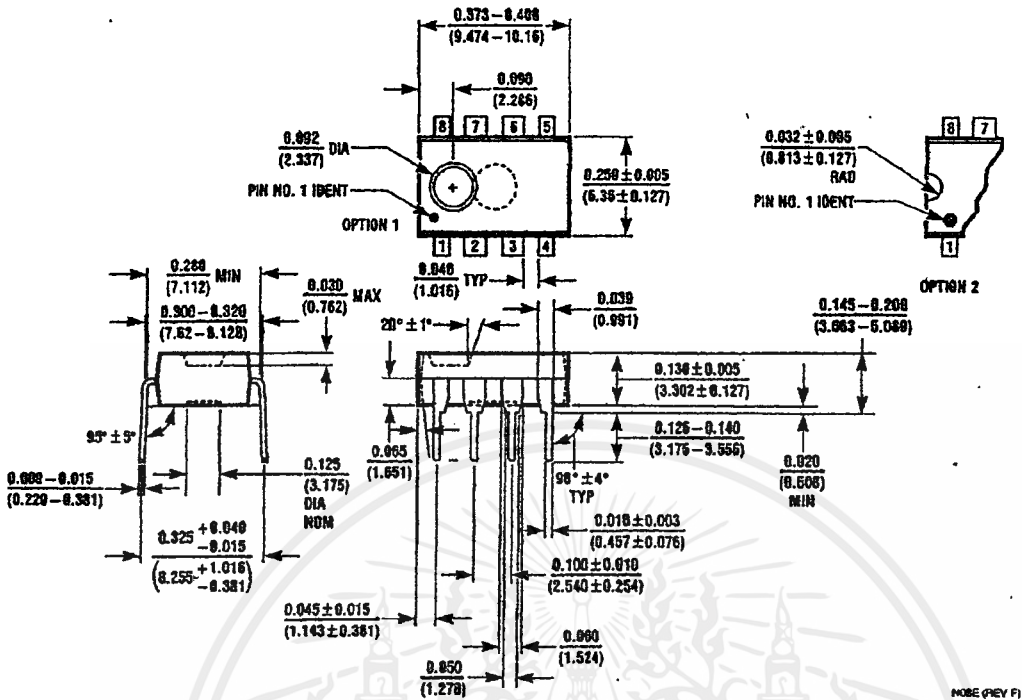


Metal Can Package (G)
Order Number DS0026G or DS0026CG
NS Package Number G12B

G12B (REV G)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
 Order Number DS0026CN
 NS Package Number N08E

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Bardin Road
 Arlington, TX 78017
 Tel: 1(800) 272-9959
 Fax: 1(800) 737-7018

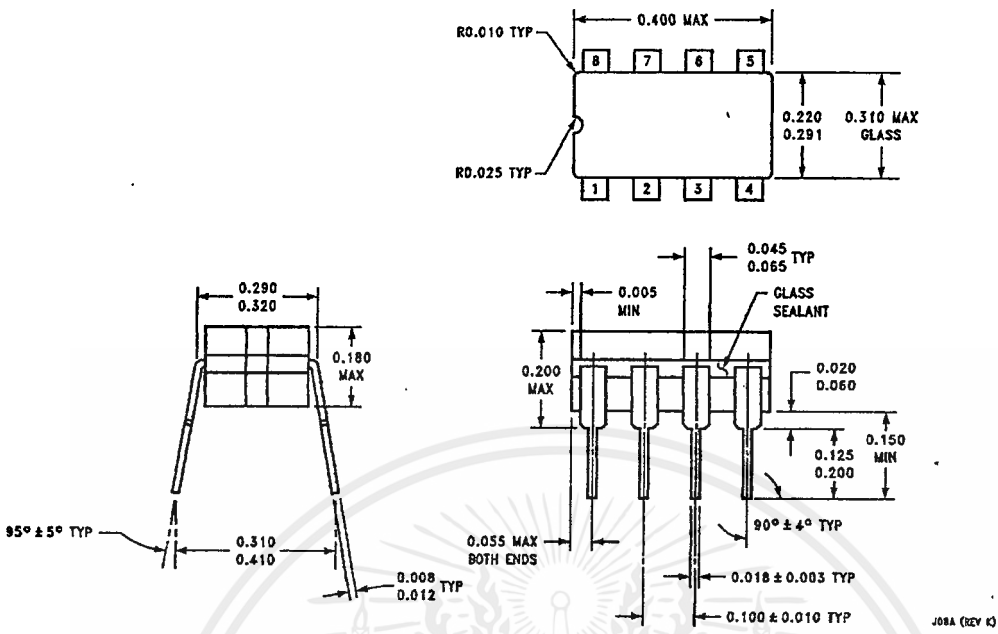
National Semiconductor Europe
 Fax: (+49) 0-180-530 85 86
 Email: cnjwge@levm2.nsc.com
 Deutsch Tel: (+49) 0-180-530 85 85
 English Tel: (+49) 0-180-532 78 32
 Français Tel: (+49) 0-180-532 93 58
 Italiano Tel: (+49) 0-180-534 18 80

National Semiconductor Hong Kong Ltd.
 13th Floor, Straight Block,
 Ocean Centre, 5 Canton Rd.
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737-1800
 Fax: (852) 2736-9900

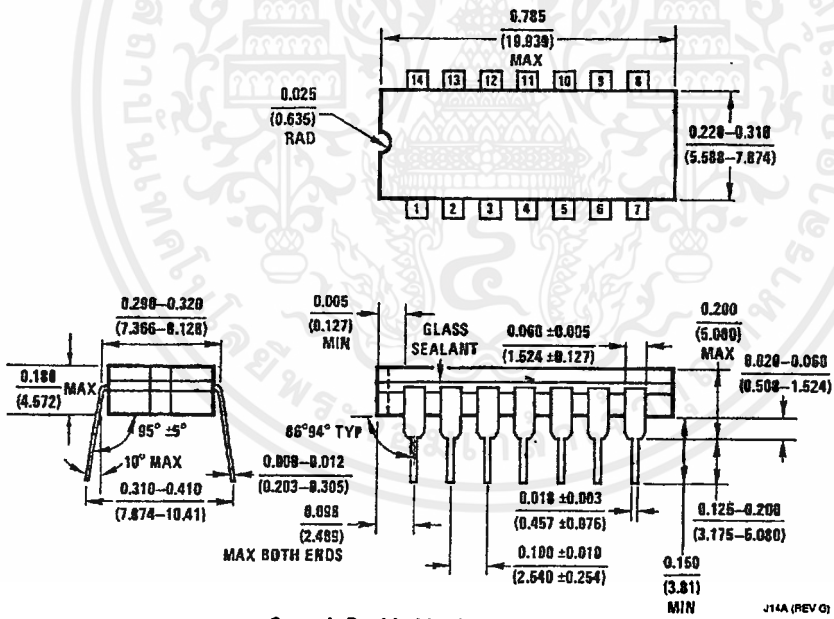
National Semiconductor Japan Ltd.
 Tel: 81-043-299-2309
 Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

Physical Dimensions inches (millimeters) (Continued)



Ceramic Dual-In-Line Package (J)
 Order Number DS0026CJ or DS0026J
 NS Package Number J08A



Ceramic Dual-In-Line Package (J)
 Order Number DS0026J or DS0026CJ
 NS Package Number J14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้