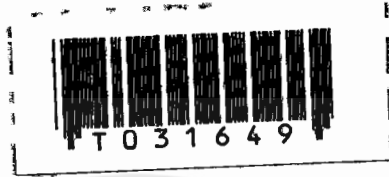


สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องเขียนข้อมูลลงหน่วยความจำชนิดแฟลช



โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาดมหลักสูตรวิทยาศาสตรบัณฑิต

ภาควิชาฟิสิกส์ประยุกต์

คณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

ปศ.
ส.ร.อ.
55A

เลขหม.....

เลขทะเบียน 31649

วัน, เดือน, ปี 19 พ.ค 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FLASH WRITTER FOR SINGLE CHIP MICROCOMPUTER



A Special Project Submitted in Partial Fulfillment of the
Requirement for the Degree of Bachelor of Science

Department of Applied Physics

Faculty of Science

King Mongkut's Institute of Technology Ladkrabang

1997

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ

โดย

ภาควิชา

อาจารย์ที่ปรึกษา

เครื่องเขียนข้อมูลลงหน่วยความจำชนิดแฟลช

นายสมบัติ หมั่นพันธ์

ฟิสิกส์ประยุกต์

ผู้ช่วยศาสตราจารย์วิชิต ศิริโชติ

ภาควิชาฟิสิกส์ประยุกต์

คณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า

เจ้าคุณทหารลาดกระบัง

อนุมัติให้โครงการพิเศษฉบับนี้เป็นส่วนหนึ่งของการศึกษาตาม

หลักสูตรวิทยาศาสตรบัณฑิต



(รองศาสตราจารย์สุรพล รักvijัย)

หัวหน้าภาค

คณะกรรมการโครงการพิเศษ



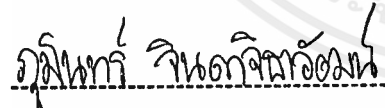
(ผู้ช่วยศาสตราจารย์วิชิต ศิริโชติ)

ประธานกรรมการ



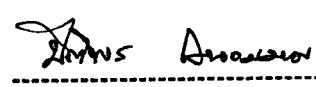
(อาจารย์บัณฑิตน์ ดำรงค์ศักดิ์)

กรรมการ



(อาจารย์ภูมินทร์ จินดาจิราวัฒน์)

กรรมการ



(อาจารย์ปีติพร อนอมงาม)

กรรมการ

ลิขสิทธิ์ของภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ
โดย
ภาควิชา
อาจารย์ที่ปรึกษา
ปีการศึกษา

เครื่องเขียนข้อมูลลงหน่วยความจำชนิดแฟลช
นายสมบัติ หมั่นพัน
ฟิสิกส์ประยุกต์
ผู้ช่วยศาสตราจารย์วิชิต ศิริโชค
2540

บทคัดย่อ

ได้สร้างอุปกรณ์อย่างง่ายและราคาถูกสำหรับการเขียนเฮกซ์ลงไปหน่วยความจำชนิดแฟลชของไมโครคอนโทรลเลอร์ชิปเดี่ยวเบอร์ AT89C1051 และ AT89C2051 ตัวโปรแกรมจะประกอบด้วย 1) ส่วนที่ใช้ติดต่อกับเครื่องพีซี 2) ส่วนของวงจรควบคุมแรงดันที่ใช้ขณะทำการโปรแกรม 3) ซอฟต์แวร์ที่ใช้ในการแปลงเฮกซ์ไฟล์ให้เป็นภาษาเครื่องและสร้างสัญญาณในการโปรแกรม โดยจะทำการเขียนข้อมูลที่ละ 8 บิตด้วยอัตราเร็ว 9600 ในเวอร์ชันนี้จะประกอบด้วยฟังก์ชันใช้งานอยู่สามฟังก์ชันคือฟังก์ชันเขียนข้อมูลฟังก์ชันลบข้อมูลและฟังก์ชันตรวจสอบข้อมูล ราคาของอุปกรณ์ไม่เกินสามร้อยบาทซึ่งถือได้ว่าเป็นเครื่องมือที่มีราคาต่ำเหมาะสำหรับการเรียนการสอนในวิชาการออกแบบระบบไมโครคอนโทรลเลอร์ของนักศึกษาชั้นปีที่สาม

Special Project Title	Flash Writer For Single Chip Microcontroller
Name	Mr. Sombat Muenpan
Special Project Advisor	Asst.Prof. Wichit Sirichote
Department	Applied Physics
Academic Year	1997

ABSTRACT

A low-cost and simple writer for writing HEX code into a FLASH memory of single chip microcomputers, AT89C2051 and AT89C1051 has been designed and built. The writer consists of 1) a serial interfacing to a PC, 2) a programming control circuit, and 3) a 2 KB firmware for controlling HEX file reading and generating programming sequence and signal. The writer receives an 8-bit INTEL HEX FILE from 9600 BUAD8N1 terminal then writes a byte to be program into a blanked 89Cxx chip. In addition, the writer also has and verify function. The writer cost less than 300 Baht was intended to be a tool for the course on “Designing Microprocessor System” for the 3rd year physics’ student.

กิตติกรรมประกาศ

โครงการพิเศษที่ข้าพเจ้าจัดทำขึ้นนี้ก่อนจัดทำข้าพเจ้าได้คาดล่วงหน้าแล้วว่าต้องประสบกับปัญหาและอุปสรรคต่างๆมากมายและข้าพเจ้าก็คิดไว้แล้วว่าจะต้องพยายามแก้ไขปัญหาและอุปสรรคต่างๆ เหล่านี้ไปให้ได้แต่ในบางครั้งข้าพเจ้าจะไม่สามารถจัดการแก้ไขปัญหาและอุปสรรคดังกล่าวให้ผ่านพ้นได้เลย ถ้าหากขาดผู้ที่ มีอุปการคุณเหล่านี้

บิดา มารดา คอยเป็นกำลังใจและให้ทุนใช้จ่ายๆ ตลอดมา
ผู้ช่วยศาสตราจารย์ วิชิต ศิริโชค ผู้ที่ให้ความรู้และคำแนะนำสำหรับการแก้ไขปัญหาต่างๆ
อาจารย์ทุกๆ ท่าน ที่กรุณามอบความรู้ให้เป็นอย่างดีตลอดสี่ปี
นายอนันต์ กาลกลิ่นพจน ให้ความช่วยเหลือในการพิมพ์รายงาน
นายนรา ทัพเพชร ให้ความช่วยเหลือในการพิมพ์รายงานและทำแผ่นใส
นางสาวอัจฉรา บุญทวี ให้ความช่วยเหลือในการพิมพ์รายงาน
นายอนันตชัย นัยจิตร์ ให้ความช่วยเหลือในการทำ Schematic
นายนภดล สุภรณ์ศรี อนุเคราะห์เครื่องปริ้นเตอร์
รวมทั้งเพื่อนอีกหลายคนที่ไม่ได้กล่าวชื่อในที่นี้ ที่ให้กำลังใจและความเป็นเพื่อนที่ดีตลอดสี่ปี

ท้ายที่สุดนี้ข้าพเจ้าขอให้บุคคลเหล่านี้ทั้งที่กล่าวนามและไม่ได้กล่าวนามจงประสบแต่ความสุขความเจริญทั่วกันทุกท่านทุกคนเทอญ

สารบัญเรื่อง

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญรูป	ง
สารบัญตาราง	ฉ
บทที่ 1 บทนำ	
1.1 ความเป็นมาและความสำคัญของโครงการ	1
1.2 วัตถุประสงค์ของโครงการพิเศษ	1
1.3 การดำเนินงาน	2
1.4 ประโยชน์ที่ได้รับจากโครงการพิเศษ	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	
2.1 ไมโครคอมพิวเตอร์ชิปเดี่ยว AT89C2051	3
2.1.1 สถาปัตยกรรมของ AT89C2051	4
2.2 การสื่อสารข้อมูลอนุกรม	7
2.2.1 จังหวะการสื่อสารข้อมูลอนุกรม	8
2.2.2 รูปแบบข้อมูลอนุกรม	8
2.2.3 การจัดการข้อมูลอนุกรมของ 8051	11
2.2.4 การอินเตอร์รัปของการสื่อสารอนุกรม	13
2.2.5 ขบวนการรับส่งข้อมูลอนุกรมของ 8051	14
2.2.6 พอร์ตอนุกรมโหมด 0	14
2.2.7 พอร์ตอนุกรมโหมด 1	15
2.2.8 อัตราการส่งข้อมูลโหมด 1	17
2.2.9 พอร์ตอนุกรมโหมด 2 และ 3	18
2.2.10 อัตราการส่งข้อมูลโหมด 2	18
2.2.11 อัตราการส่งข้อมูลโหมด 3	18

	หน้า
2.3 การเชื่อมต่อแบบมาตรฐาน RS-232	19
2.4 รายละเอียดของ INTEL HEX FILE	21
2.5 ไอซีหน่วยความจำ	22
2.5.1 แรม (RAM)	22
2.5.2 หน่วยความจำรอม (ROM)	28
2.5.3 หน่วยความจำพรม (PROM)	28
2.5.4 หน่วยความจำอีพรม (EPROM)	30
2.5.5 การทำงานของ เกตลอย (Floating gate) ใน E ² PROM	32
บทที่ 3 ขั้นตอนการดำเนินงาน	
3.1 การออกแบบวงจร	35
3.1.1 ส่วนที่ใช้ติดต่อกับเครื่องพีซี	36
3.1.2 ส่วนประมวลผล	36
3.1.3 วงจรควบคุมแรงดัน	37
3.1.4 การพัฒนาโปรแกรม	38
3.1.5 ขั้นตอนในการโปรแกรม	40
บทที่ 4 การทดลอง	
4.1 การทดสอบการทำงานของวงจรควบคุมแรงดัน	43
4.2 การทดสอบการทำงานของซอร์ฟแวร์	44
4.2.1 ทดสอบการลบข้อมูล	44
4.2.2 ทดสอบการเขียนข้อมูล	45
บทที่ 5 บทสรุป	
5.1 สรุปและการประยุกต์ใช้งาน	46
5.2 การใช้ PC REMOTE EDITOR	46
5.2.1 ขั้นตอนการเข้าสู่ PC REMOTE EDITOR	46
5.3 รายละเอียดการใช้งานของแต่ละคำสั่ง	46
5.4 แนวทางการพัฒนาโปรแกรม	50

ภาคผนวก ก โปรแกรมการทำงาน
ภาคผนวก ข วงจรการทำงาน
ภาคผนวก ค ข้อมูลอุปกรณ์
เอกสารอ้างอิง
ประวัติผู้เขียน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 2.1 สถาปัตยกรรมของไมโครคอมพิวเตอร์ชิปเดี่ยว AT89C2051	4
รูปที่ 2.2 แสดงขาสัญญาณต่างของ ชิป AT89C2051	5
รูปที่ 2.3(a) ข้อมูลแบบอนุกรมถูกส่งเป็นลำดับจนครบจำนวนทั้ง 8 บิต	7
รูปที่ 2.3(b) ข้อมูลแบบขนานในหนึ่งไบต์จะถูกส่งพร้อมกันในลักษณะแบบขนาน	7
รูปที่ 2.4(a) ข้อมูลแบบขนานในหนึ่งไบต์จะถูกส่งออกมาแบบอนุกรม	9
รูปที่ 2.4(b) รูปแบบสัญญาณข้อมูลในรูป 2.4(a)เป็นการส่งข้อมูลด้วยอัตราเร็ว 2400 บิต / วินาที	9
รูปที่ 2.5 แผนภาพสัญญาณเวลาของข้อมูลแบบอนุกรมจำนวน 8 บิต	10
รูปที่ 2.6 การทำงานของวงจรส่วนการรับและส่งข้อมูลอนุกรมของ8051	12
รูปที่ 2.7 รีจิสเตอร์ควบคุมการทำงานและบอกสถานะการสื่อสาร ของข้อมูลอนุกรม SCON	13
รูปที่ 2.8 แผนภาพเวลาของสัญญาณอนุกรมโหมด 0	15
รูปที่ 2.9 รูปแบบของสัญญาณข้อมูลอนุกรมในโหมด 1	16
รูปที่ 2.10 รูปแบบของสัญญาณข้อมูลอนุกรมในโหมด 2	18
รูปที่ 2.11 แผนภาพแสดงการเปลี่ยนแปลงสัญญาณ TTL ไปเป็นสัญญาณ RS-232 และการเปลี่ยนแปลงสัญญาณ RS-232 ไปเป็นสัญญาณ TTL	19
รูปที่ 2.12 ไอซี MAX232 ซึ่งเป็นวงจรเชื่อมต่อแบบ RS-232 ใช้ไฟเลี้ยง 5 โวลต์	20
รูปที่ 2.13 วงจรหน่วยความจำแรมที่ใช้ไบโพลาร์ทรานซิสเตอร์ขนาด 1 บิต	23
รูปที่ 2.14 วงจรสแตติกแรมชนิดเอ็นมอส	24
รูปที่ 2.15 วงจรซีมอสสแตติกแรม	25
รูปที่ 2.16 วงจรสมมูลของไดนามิกแรม	26
รูปที่ 2.17(ก) รูปคลื่นสัญญาณขณะลจิกหนึ่ง	27
รูปที่ 2.17(ข) รูปคลื่นสัญญาณขณะลจิกศูนย์	27
รูปที่ 2.17(ค) โครงสร้างของหน่วยความจำไดนามิกแรม	27
รูปที่ 2.18 โครงสร้างของพรมชนิดฟิวส์ลิงก์	28
รูปที่ 2.19 โครงสร้างของพรมชนิดฟิวส์ลิงก์อีกชนิดหนึ่ง	29
รูปที่ 2.20 โครงสร้าง AIM- PROM	30

	หน้า
รูปที่ 2.21 วงจรพื้นฐานของอีพรอม	30
รูปที่ 2.22 ทรานซิลเตอร์ชนิด FAMOS แบบ พี-แซนเนล	31
รูปที่ 2.23 การทำงานของเซลล์ขณะทำการลบข้อมูล	33
รูปที่ 2.24 การทำงานของเซลล์ขณะทำการเขียนข้อมูล	34
รูปที่ 3.1 ไดอะแกรมเครื่องโปรแกรมข้อมูล	35
รูปที่ 3.2 แสดงรูปเครื่องโปรแกรมข้อมูลที่สมบูรณ์	36
รูปที่ 3.3 วงจรควบคุมแรงดันขณะทำการโปรแกรม	37
รูปที่ 3.4 แสดงโฟลว์ชาร์ตการทำงานของโปรแกรม	39
รูปที่ 3.6 การเชื่อมต่อขาสัญญาณในการโปรแกรม และการอ่านข้อมูล	41
รูปที่ 3.7(ก) รูปสัญญาณในการโปรแกรมและการตรวจสอบข้อมูล	42
รูปที่ 4.1 แสดงวงจรควบคุมแรงดันที่ใช้ทำการทดลอง	43
รูปที่ 4.3 แสดงข้อมูลของชิปที่ทำการลบเรียบร้อยแล้ว (อ่านด้วยเครื่องเขียนข้อมูล)	44
รูปที่ 4.4 แสดงข้อมูลของชิปที่ทำการลบเรียบร้อยแล้ว (อ่านด้วย pro-100)	44
รูปที่ 4.5 แสดงข้อมูลของชิปที่ทำการเขียนเรียบร้อยแล้ว (อ่านด้วยเครื่องเขียนข้อมูล)	45
รูปที่ 4.6 แสดงข้อมูลของชิปที่ทำการเขียนเรียบร้อยแล้ว (อ่านด้วย pro-100)	45

สารบัญตาราง

	หน้า
รูปที่ 3.5 ตารางแสดงการสร้างสัญญาณในโหมดต่างๆ	41
รูปที่ 3.7(ข) ตารางแสดงช่วงเวลาของสัญญาณที่ใช้ในขณะการโปรแกรม	42
รูปที่ 4.2 ตารางแสดงผลการทดลองของวงจรควบคุมแรงดัน	43



บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของโครงการพิเศษ

ในปัจจุบันนี้ได้มีการนำเอาคอมพิวเตอร์มาใช้งานในระบบควบคุมอัตโนมัติกันเป็นจำนวนมากและได้มีการพัฒนาไปข้างหน้าอย่างรวดเร็วจนได้มีการนำเอาคอมพิวเตอร์ชิปเดี่ยวเข้ามาใช้ซึ่งไมโครคอมพิวเตอร์แบบชิปเดียวนั้นมีความสามารถสูงและการทำงานก็เปลี่ยนแปลงได้ โดยการแก้ไขโปรแกรมที่เก็บไว้ภายในหน่วยความจำทำให้สามารถลดจำนวนอุปกรณ์ในวงจรลงได้มากทำให้วงจรมีขนาดเล็กและราคาต้นทุนการผลิตต่ำ ไมโครคอมพิวเตอร์ชิปเดี่ยวที่มีใช้กันอยู่ในปัจจุบันนี้ได้แก่ไมโครคอมพิวเตอร์เบอร์ AT89C2051 ที่ได้รับความนิยมนำมาใช้งานในระบบควบคุมกันมากเนื่องจากมีขนาดเล็กและมีหน่วยความจำเป็นแบบแฟลชทำให้สะดวกต่อการพัฒนาโปรแกรมและทำให้ระบบควบคุมมีขนาดเล็กลงอีกด้วย การที่จะนำเอาชิปไมโครคอมพิวเตอร์เบอร์ AT89C2051 มาใช้ในระบบควบคุมได้นั้นจำเป็นที่จะต้องบรรจุเอาชุดคำสั่งที่ใช้ควบคุมการทำงานลงไป ในหน่วยความจำของตัวไมโครคอมพิวเตอร์นี้ก่อนจากเหตุผลดังกล่าวจึงต้องอาศัยเครื่องมือที่สามารถเขียนชุดคำสั่งต่างๆบรรจุลงไป ในหน่วยความจำของชิปดังกล่าวได้ โครงการพิเศษนี้เป็นการสร้างเครื่องเขียนข้อมูลลงหน่วยความจำเพื่อใช้เขียนข้อมูลที่เป็นคำสั่งควบคุมการทำงานบรรจุลงหน่วยความจำของชิปไมโครคอมพิวเตอร์จึงทำให้สามารถที่จะพัฒนาและทดสอบการทำงานของโปรแกรมนั้นสามารถทำได้ง่ายขึ้นนอกจากนี้เรายังสามารถเขียนข้อมูลที่เป็นคำสั่งควบคุมลงบนหน่วยความจำของชิปไมโครคอมพิวเตอร์เบอร์ AT89C1051 ได้อีกด้วย

1.2 วัตถุประสงค์ของโครงการพิเศษ

เพื่อที่จะสร้างเครื่องมือจะสร้างเครื่องเขียนข้อมูลลงหน่วยความจำของชิปไมโครคอมพิวเตอร์เบอร์ AT89C1051 และเบอร์ AT89C2051 ในราคาต้นทุนที่ถูกเพราะเนื่องจากเครื่องเขียนข้อมูลที่มีขายในท้องตลาดนั้นมีราคาแพงและมีบางอุปสรรคที่เราไม่จำเป็นต้องใช้งานและเพื่อใช้กับการเรียนการสอนการออกแบบระบบไมโครคอมพิวเตอร์ของภาควิชาฟิสิกส์ทำให้เกิดความสะดวกและทำให้การเรียนรู้เป็นไปอย่างทั่วถึง

1.3 การดำเนินงาน

ขั้นตอนของการดำเนินงานนั้นจะประกอบด้วยสองขั้นตอนคือขั้นตอนการออกแบบฮาร์ดแวร์และขั้นตอนของการพัฒนาซอฟต์แวร์และขั้นตอนการทดลองลงข้อมูลเดิมที่มีอยู่ในหน่วยความจำโปรแกรมของชิปไมโครคอนโทรลเลอร์, ทดสอบการเขียนข้อมูลลงไป ในหน่วยความจำโปรแกรม, ทดสอบการอ่านข้อมูลขึ้นมาจากหน่วยความจำโปรแกรมเพื่อเปรียบเทียบความถูกต้องของข้อมูลในส่วนของการออกแบบฮาร์ดแวร์นั้นจะประกอบด้วย 3 ส่วนคือ ส่วนแรกจะเป็นส่วนที่ใช้ติดต่อสื่อสารระหว่างเครื่องพีซีกับตัวไมโครคอนโทรลเลอร์ที่เป็นตัวควบคุมการทำงานทั้งหมดของระบบส่วนนี้จะทำหน้าที่ในการรับส่งข้อมูลที่จะนำไปเขียนในหน่วยจำ ส่วนที่สองเป็นส่วนของการประมวลผล และความคุมการทำงานของระบบส่วนนี้จะทำหน้าที่รับเอาข้อมูลที่ส่งมาจากเครื่องพีซีแล้วนำมาทำการประมวลผลเพื่อให้ได้ข้อมูลที่เหมาะสมสำหรับการโปรแกรม หลังจากนั้นจะทำการสร้างสัญญาณเพื่อจะใช้ในการโปรแกรม ส่วนที่สามจะเป็นส่วนที่ใช้ในการควบคุมแรงดันไฟฟ้าที่ใช้ในขณะที่ทำการโปรแกรม เช่นในโหมดของการลบข้อมูลเดิมที่มีอยู่ในหน่วยความจำโปรแกรมหรือ โหมดการเขียนข้อมูล เราต้องควบคุมแรงดันที่ขา RST ให้เป็น 12 โวลต์และในโหมดของการอ่านข้อมูลต้องควบคุมแรงดันที่ขา RST ให้เป็น 5 โวลต์ในส่วนของการออกแบบซอฟต์แวร์นั้นจะเป็นการพัฒนาโปรแกรมที่ใช้ในการติดต่อสื่อสารเพื่อรับเอาข้อมูลมาแปลงเป็นข้อมูลที่เหมาะสมสามารถที่จะใช้เขียนลงในหน่วยความจำของชิปไมโครคอนโทรลเลอร์จากการที่ทดลองรับข้อมูลที่อยู่ในรูปของอินเทลเฮกซ์ไฟล์ซึ่ง เป็นรูปแบบที่มีกาละบุแอดเดรสของข้อมูลไว้ดังนั้นเวลาทำการเขียนข้อมูลดังกล่าวลงไป ในหน่วยความจำของชิปไมโครคอนโทรลเลอร์ เราต้องแน่ใจว่าตำแหน่งแอสแตรสของหน่วยความจำที่จะโปรแกรมข้อมูลนั้นตรงกับแอสแตรสของอินเทลเฮกซ์ไฟล์ที่มาส่งมาเพราะไม่เช่นนั้นจะทำให้ชิปไมโครคอนโทรลเลอร์ไม่สามารถทำงานได้ เนื่องจากแอสแตรสของข้อมูลไม่ถูกตำแหน่งที่ควรจะเป็นตามแอสแตรสของอินเทลเฮกซ์ไฟล์นั่นเอง

1.4 ประโยชน์ที่ได้รับจากการทำโครงการพิเศษ

ทำให้ได้เครื่องเขียนข้อมูลลงหน่วยความจำที่มีราคาถูก สามารถนำไปใช้ประกอบการเรียนการสอนในเรื่องเกี่ยวกับการออกแบบระบบคอมพิวเตอร์ที่ใช้ไมโครคอนโทรลเลอร์เบอร์ AT89C1051 และ AT89C2051

บทที่ 2

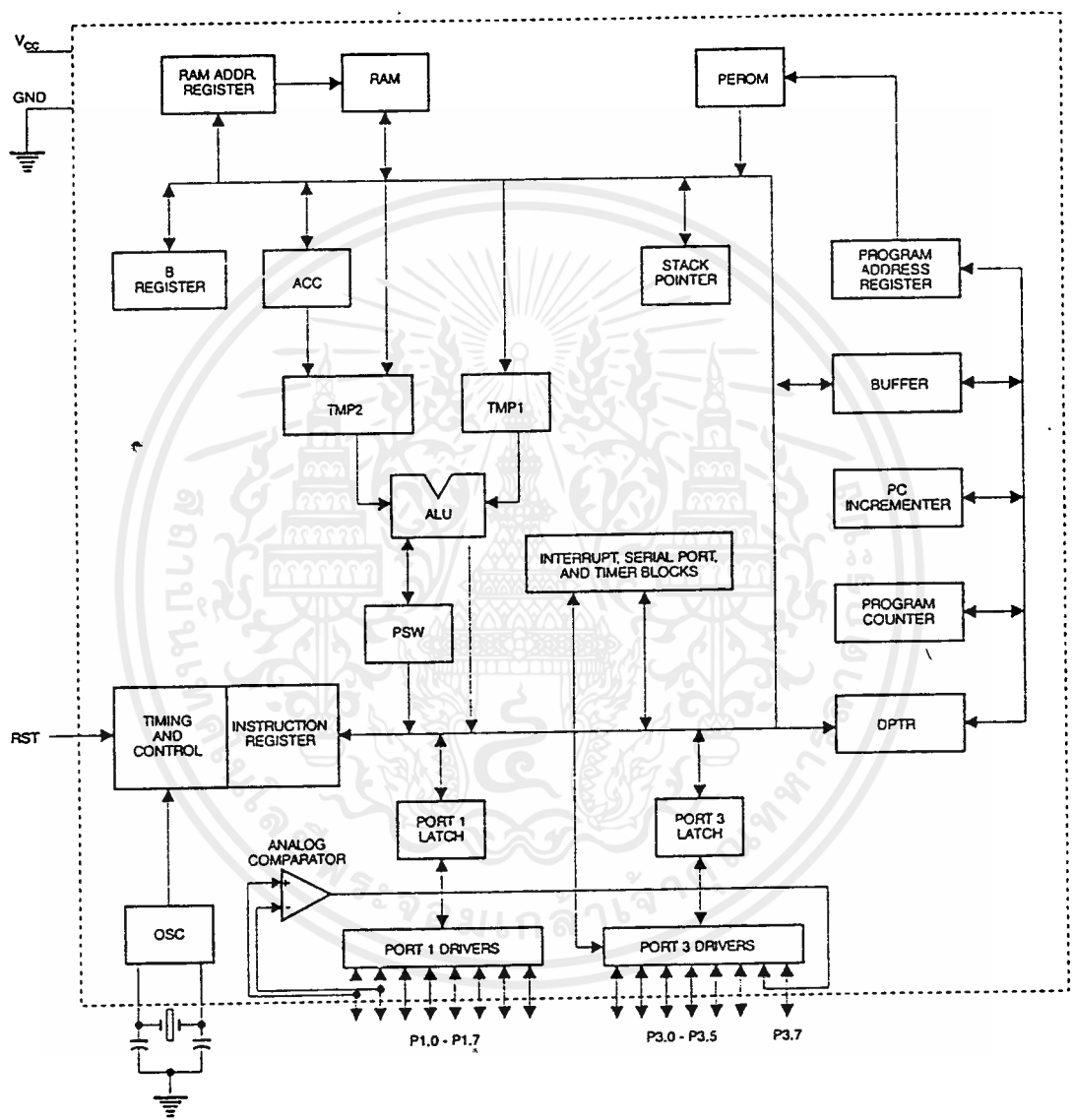
ทฤษฎีที่เกี่ยวข้อง

2.1 ไมโครคอมพิวเตอร์ชิปเดี่ยว AT89C2051

AT89C2051 เป็นชิปไมโครคอมพิวเตอร์ขนาดจิ๋วผลิตโดยบริษัท ATMEL ชุดคำสั่งและสถาปัตยกรรมภายในจะเหมือนกับไมโครคอมพิวเตอร์ตระกูล MCS-51 ผลิตโดยบริษัทอินเทลมีหน่วยความจำเป็น PEROM หรือเรียกว่า Flash memory ขนาด 2KB สามารถเขียนและลบใหม่ได้ไม่น้อยกว่า 1000 ครั้ง โปรแกรมที่บันทึกไว้ในชิปสามารถเก็บไว้ได้นานถึง 10 ปี ซึ่งเป็นระยะเวลาที่ใกล้เคียงกับชิป 8751 ของตระกูล MCS-51 ซึ่งหน่วยความจำเป็นแบบ PROM จะใช้แสง UV ในการล้างข้อมูลจุดเด่นของชิป 89C2051 มีดังต่อไปนี้

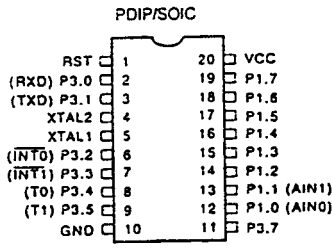
- 1) สามารถใช้แทนไมโครคอมพิวเตอร์ตระกูล MCS-51
- 2) หน่วยความจำโปรแกรมเป็น Flash memory ขนาด 2KB
- 3) ใช้ไฟฟ้าได้ตั้งแต่ 2.7 V - 6V
- 4) ออสซิลเลเตอร์สามารถป้อนได้ตั้งแต่ 0 Hz - 24 MHz
- 5) สามารถล๊อคโปรแกรมได้สองระดับ
- 6) หน่วยความจำข้อมูลบนชิปขนาด 128 ไบท์
- 7) มีอินพุท/เอาต์พุทพอร์ท 15 บิต
- 8) มีตัวนับและตัวตั้งเวลาขนาด 16 บิต 2 ตัว
- 9) แหล่งอินเทอร์พท์มี 5 แหล่ง
- 10) พอร์ทอนุกรมแบบ UART โปรแกรมความเร็วในการส่งข้อมูลได้
- 11) เอาต์พุทพอร์ทสามารถขับ LED ได้โดยตรง ด้วยกระแส sink 20 mA
- 12) มีนาฬิกาคอมพาราเตอร์บนชิป
- 13) มีโหมด idle และ Power down

2.1.1 สถาปัตยกรรมของ AT89C2051



รูปที่ 2.1 สถาปัตยกรรมของไมโครคอมพิวเตอร์ชิปเดี่ยว AT89C2051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 แสดงขาสัญญาณต่างๆของชิป AT89C2051

V_{cc} ขา 20 เป็นขาที่ต้องป้อนไฟเลี้ยง +5 โวลท์เข้าไปเพื่อให้วงจรทำงานได้ GND ขา 10 เป็นขาที่ต้องต่อลงกราวด์

พอร์ต1 เป็นพอร์ตขนาด 8 บิตที่สามารถทำหน้าที่เป็นทั้งอินพุตและเอาต์พุต โดยที่ขา P1.2 ถึง P1.7 จะมีตัวต้านทานต่อพูลอัพ (pullups) ไว้ภายในส่วน P1.0 และ P1.1 นั้นเวลาใช้งานจริงต้องทำการต่อพูลอัพ (pullups) ภายนอกด้วยขา P1.0 และ P1.1 สามารถรับสัญญาณอินพุตที่เป็นบวก(AIN0)และสัญญาณอินพุตที่เป็นลบ(AIN1)เข้าตามลำดับเพื่อที่จะนำสัญญาณทั้งสองนี้ไปเข้าตัวอนาล็อกคอมพาราเตอร์ (Analog comparator) เอาต์พุตของพอร์ต 1 รับกระแสเชิงค้ได้ 20 มิลลิแอมป์ ขับLEDได้โดยตรงเมื่อเราทำการส่งข้อมูลไปยังพอร์ต 1 มันก็สามารถทำหน้าที่เป็นอินพุตได้โดยการใช้คำสั่งในการอ่านข้อมูลดังกล่าวเข้าไป ในขณะที่ทำการโปรแกรมชิปเราสามารถใส่พอร์ต 1 เป็นเอาต์พุตเพื่อส่งข้อมูลออกไปโปรแกรมชิปและใช้เป็นอินพุตเมื่อทำการอ่านข้อมูลเข้ามาตรวจสอบ

พอร์ต 3 เป็นพอร์ตที่สามารถเป็นทั้งอินพุตและเอาต์พุตที่มีขนาด 7 บิต คือ P3.0 ถึง P3.5และP3.7ซึ่งทุกขาสัญญาณดังกล่าวจะมีพูลอัพอยู่ภายในP3.6 จะต่ออยู่กับเอาต์พุตของอนาล็อกคอมพาราเตอร์ และขาP3.6 ไม่มีการต่อใช้งานกับอุปกรณ์ภายนอกเมื่อเราทำการเขียนข้อมูลไปยังพอร์ต 3 ก็สามารถจะทำหน้าที่เป็นอินพุตได้ทันทีเพราะว่าพอร์ตนี้มีพูลอัพอยู่ภายในแล้ว ส่วนใหญ่แล้วขาสัญญาณของพอร์ต 3 นี้จะทำหน้าที่เป็นขาสัญญาณพิเศษอื่นนี้

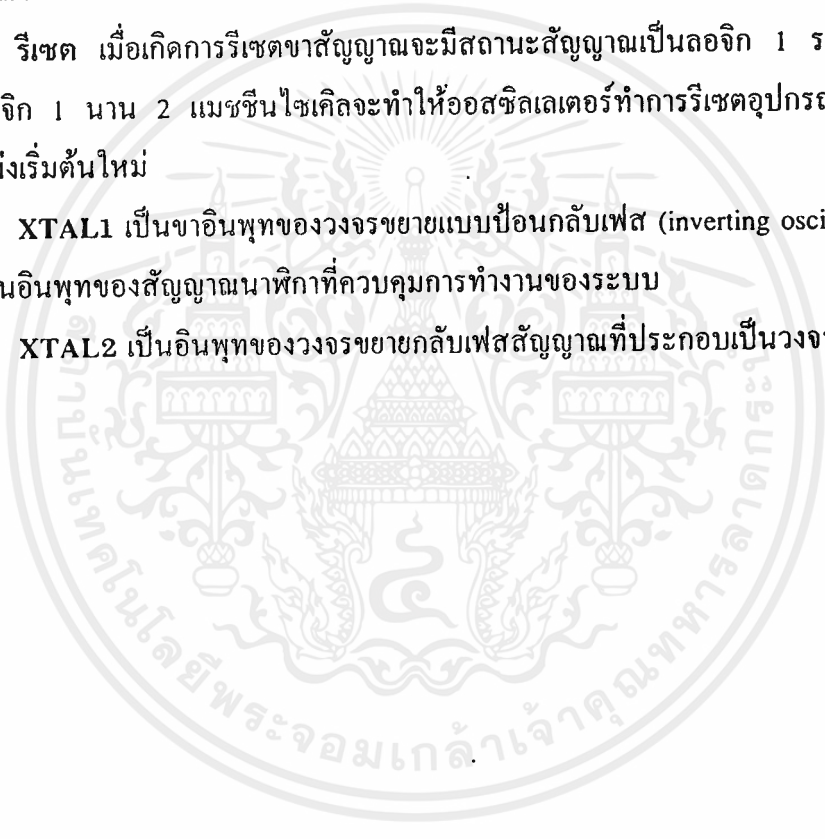
ขา P3.0	RXD	เป็นอินพุทของพอร์ทอนุกรม
ขา P3.1	TXD	เป็นเอาต์พุทของพอร์ทอนุกรม
ขา P3.2	INT0	อินเทอร์รัพชันย์ จากภายนอก
ขา P3.3	INT1	อินเทอร์รัพหนึ่ง จากภายนอก
ขา P3.4	T0	อินเทอร์รัพไทมเมอร์ศูนย์
ขา P3.5	T1	อินเทอร์รัพไทมเมอร์หนึ่ง

ในขณะที่ทำการโปรแกรมข้อมูลลงชิปเราจะใช้ขาสัญญาณของพอร์ท 3 เป็นตัวสร้างสัญญาณในการโปรแกรม

รีเซต เมื่อเกิดการรีเซตขาสัญญาณจะมีสถานะสัญญาณเป็นลอจิก 1 ระหว่างที่ขารีเซตเป็นลอจิก 1 นาน 2 แมซซีนไซเคิลจะทำให้ฮอสซิลเลเตอร์ทำการรีเซตอุปกรณ์ให้เริ่มทำงานที่ตำแหน่งเริ่มต้นใหม่

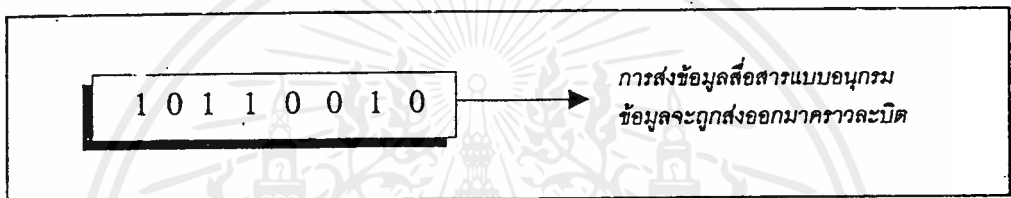
XTAL1 เป็นขาอินพุทของวงจรรขยายแบบป้อนกลับเฟส (inverting oscillator amplifier) และเป็นอินพุทของสัญญาณนาฬิกาที่ควบคุมการทำงานของระบบ

XTAL2 เป็นอินพุทของวงจรรขยายกลับเฟสสัญญาณที่ประกอบเป็นวงจรรอสซิลเลเตอร์

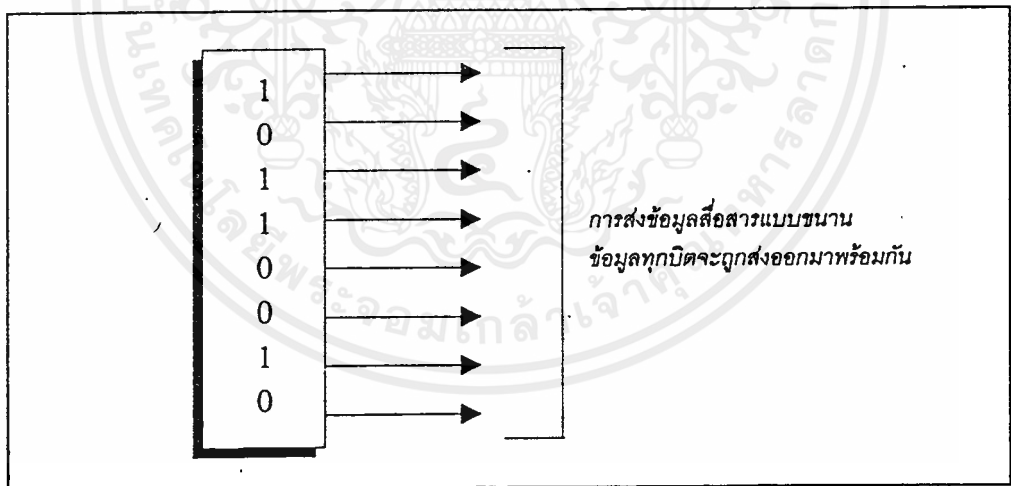


2.2 การสื่อสารข้อมูลอนุกรม

การสื่อสารข้อมูลอนุกรมเป็นการรับหรือส่งข้อมูลในลักษณะของบิตหรือกลุ่มของบิต คราวละหนึ่งบิตเป็นลำดับไปเรื่อยจนสิ้นสุดการสื่อสารแบบนี้จะมีข้อแตกต่างจากการสื่อสารแบบขนานเป็นอย่างมากเนื่องจากข้อมูลมีการโอนย้ายมาพร้อมกันจึงมีความจำเป็นต้องใช้จำนวนเส้นสัญญาณมากขึ้นตามจำนวนบิตของข้อมูลด้วยในขณะที่การสื่อสารแบบอนุกรมนั้นต้องการเส้นสัญญาณเพียงสามเส้นเท่านั้น ดังนั้นการสื่อสารแบบขนานจึงไม่เหมาะสมในการสื่อสารกับอุปกรณ์ภายนอกเป็นระยะทางไกลๆ เพราะจะทำให้สิ้นเปลืองค่าใช้จ่ายมากลองพิจารณาเปรียบเทียบการสื่อสารทั้งสองประเภทได้จากรูปที่ 2.3 (a) และ 2.3 (b)



รูปที่ 2.3(a) ข้อมูลแบบอนุกรมถูกส่งเป็นลำดับจนครบจำนวนทั้ง 8 บิต



รูปที่ 2.3 (b) ข้อมูลแบบขนานในหนึ่งไบท์จะถูกส่งพร้อมกันในลักษณะแบบขนาน

2.2.1 จังหวะเวลาการสื่อสารข้อมูลอนุกรม

เนื่องจากการสื่อสารแบบอนุกรมเป็นการรับ/ส่งข้อมูลในลักษณะกลุ่มของบิตข้อมูล ดังนั้นจึงต้องให้ความสนใจในการพิจารณาถึงเรื่องของอัตราความเร็วในการรับ/ส่งบิตเหล่านี้เป็นอันดับแรกโดยทั่วไปมักจะระบุกันในหน่วยของจำนวนบิตของข้อมูลภายในเวลาหนึ่งวินาทีเรียกว่า Baud Rate จากรูปที่ 2.4 แสดงให้เห็นลักษณะของรูปแบบสัญญาณข้อมูลอนุกรมที่ปรากฏในสายส่งสัญญาณข้อมูลทั้ง 8 บิตนี้ หากว่าถูกส่งออกมาด้วย Baud Rate 2400 จะใช้เวลาในการส่งข้อมูลหนึ่งบิตเท่ากับ $1/2400$ หรือ 416 ไมโครวินาที และเวลาในการส่งข้อมูลทั้ง 8 บิตมีค่าเท่ากับ 8×416 หรือ 3,328 ไมโครวินาที

2.2.2 รูปแบบของข้อมูลอนุกรม

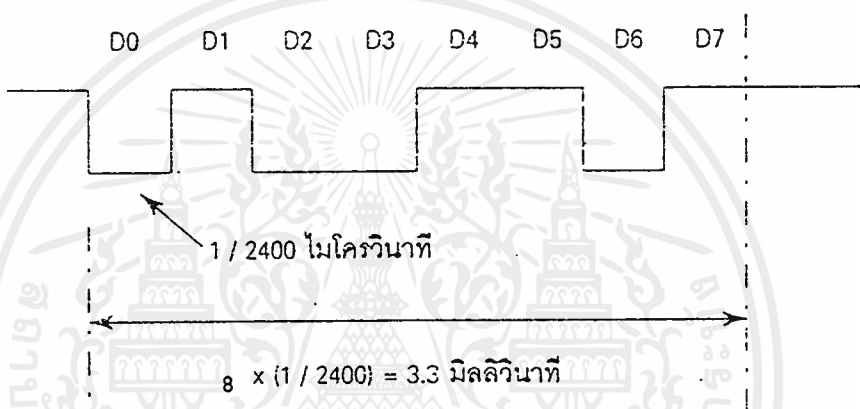
วิธีการที่จะให้ข้อมูลสื่อสารอนุกรมมีความถูกต้องมากยิ่งขึ้นจะใช้การเพิ่มเติมบิตข้อมูลบางอย่างร่วมไปกับข้อมูลจริงได้แก่

1) บิตเริ่มต้น (start bit) บิตเริ่มต้นมีหน้าที่สำหรับบ่งบอกให้วงจรฮาร์ดแวร์ทางด้านทางด้านรับทราบถึงตำแหน่งจุดเริ่มต้นของบิตข้อมูลกลุ่มใหม่เพื่อที่จะทำการปรับจังหวะของสัญญาณการรับข้อมูลให้ตรงกัน ดังนั้นบิตเริ่มต้นจึงถูกเพิ่มเข้าไปก่อนมีการส่งข้อมูลจริงตามปกติแล้วค่าของบิตเริ่มต้นมักจะเป็นระดับลอจิกที่ตรงกันข้ามกับระดับลอจิกของสถานะของสายสื่อสารขณะที่ไม่มีการส่งข้อมูลตัวอย่างเช่นหากสถานะของสายเมื่อไม่มีข้อมูลจะเป็นลอจิกสูงบิตเริ่มต้นก็จะเป็นลอจิกต่ำ เป็นต้น

2) บิตแสดงสถานะความเป็นเลขคู่หรือเลขคี่ (Parity Bit) บิตนี้มีหน้าที่เพื่อตรวจสอบความถูกต้องของข้อมูล โดยทั่วไปมักเรียกว่าบิตพาริตีและจะนำไปแทรกต่อท้ายบิตข้อมูลค่าของบิตนี้จะขึ้นอยู่กับจำนวนค่าของบิตข้อมูลที่เป็น 1 ซึ่งจะเป็นได้สองลักษณะคือพาริตีคู่ (Even Parity) หรือพาริตีคี่ (Odd Parity) ตัวอย่างเช่นระบบที่ติดต่อกันโดยระบุว่าจะใช้พาริตีคู่ทางด้านส่งจะนำค่าข้อมูลที่จะส่งมาพิจารณาหากจำนวนของบิตที่มีค่าเป็น 1 เป็นเลขจำนวนคู่อยู่แล้วค่าของบิตพาริตีจะมีค่าเป็นศูนย์ แต่หากว่าจำนวนของบิตที่มีค่าเป็น 1 เป็นเลขจำนวนคี่ค่าของพาริตีบิต จะมีค่าเป็นหนึ่ง การพิจารณาทางด้านรับเป็นการตรวจสอบจำนวนบิตที่มีค่าเป็น 1 ของข้อมูลที่ได้รับมาทั้งหมดรวมทั้งพาริตีบิตถ้ามีค่าเป็นเลขจำนวนคู่แสดงว่าข้อมูลที่ได้รับมานี้ถูกต้อง แต่หากไม่เป็นเลขจำนวนคู่แสดงว่าเกิดความผิดพลาดของข้อมูลเกิดขึ้น เป็นต้น

D7	D6	D5	D4	D3	D2	D1	D0
1	0	1	1	0	0	1	0

รูปที่ 2.4 (a) ข้อมูลแบบขนานในหนึ่งไบท์จะถูกส่งออกมาแบบอนุกรม



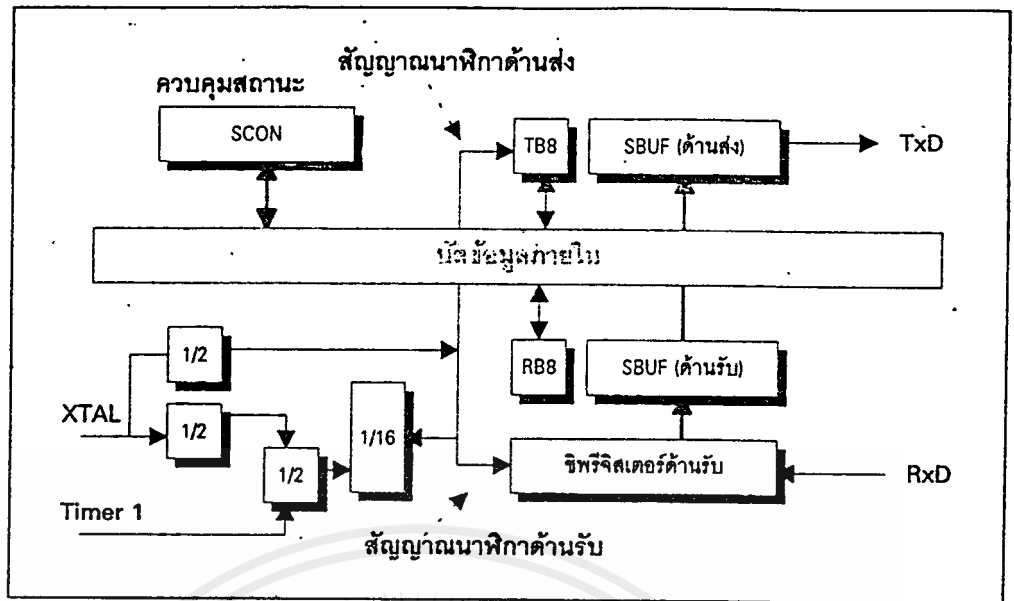
รูปที่ 2.4 (b) รูปแบบสัญญาณข้อมูลในรูป 2.4 (a)เป็นการส่งข้อมูลด้วยอัตราเร็ว 2400 บิต / วินาที

3) บิตสุดท้าย (Stop Bit) บิตสุดท้ายเป็นบิตที่เพิ่มเติมขึ้น เพื่อระบุถึงขอบเขตการสิ้นสุดของกลุ่มบิตข้อมูลบิตสุดท้ายนี้อาจจะมีจำนวนมากกว่า 1 บิตได้คือ 1 บิต และ 2 บิต ดังนั้นกรณีของการส่งข้อมูล 8 บิตพร้อมบิตที่เพิ่มเติมเข้าไปโดยสมบูรณ์คือบิตเริ่มต้นบิตพาริตีและบิตสุดท้าย รวมทั้งสิ้น 12 บิตตามแผนภาพสัญญาณเวลาในรูปที่ 2.4 หากข้อมูลถูกส่งออกไปด้วยอัตราเร็ว 2400 เวลาโดยรวมในการส่งข้อมูลหนึ่งไบท์จะมีค่าเป็น 12×416 ไมโครวินาที หรือ 4.99 มิลลิวินาที

2.2.3 การจัดการข้อมูลอนุกรมของ 8051

พอร์ทอนุกรมของ 8051 มีโครงสร้างการทำงานในแบบที่เรียกว่าฟูลดูเพล็กซ์ซึ่งหมายถึงความสามารถในการรับและส่งข้อมูลอนุกรมได้ในเวลาเดียวกันจากรูปที่ 2.6 แสดงให้เห็นถึงแผนภาพการทำงานอย่างง่ายของวงจรส่วนจัดการข้อมูลอนุกรมของ 8051 โดยทางด้านวงจรของตัวส่ง (Transmitter) ประกอบด้วยรีจิสเตอร์ SBUP ทำหน้าที่เก็บข้อมูลที่จะส่งออกการใช้คำสั่งเขียนหรือโอนย้ายข้อมูลมายังรีจิสเตอร์นี้จะเป็นการส่งข้อมูลนั้นออกไปยังพอร์ทอนุกรมทางขาสัญญาณ TxD (พอร์ท 3.1) โดยอัตโนมัติส่วนวงจรด้านตัวรับ (Receiver) ประกอบด้วยรีจิสเตอร์ SBUP เช่นเดียวกันแต่ทำหน้าที่เก็บข้อมูลที่ทำมาจากส่วนของวงจรเลื่อนบิตหรือชิปรีจิสเตอร์ของวงจรจัดการข้อมูลอนุกรมภายในสัญญาณข้อมูลอนุกรมที่รับเข้าจะผ่านมาทางขาสัญญาณ RxD (พอร์ท 3.0) พอร์ทอนุกรมของ 8051 สามารถโปรแกรมให้ทำหน้าที่ในรูปแบบต่างๆ กันสี่แบบ โดยการกำหนดค่าบิต SM0 และ SM1 ซึ่งอยู่ภายในรีจิสเตอร์ควบคุมและบอกสถานะ SCON ดังแสดงในรูปที่ 2.7 โหมดการทำงานทั้ง 4 แบบของพอร์ทอนุกรมมีดังนี้

- โหมด 0 เป็นการขยายพอร์ทอินพุท/เอาต์พุท โดยการทำงานร่วมกับไอซีรีจิสเตอร์ภายนอกประเภททีทีแอลหรือซีมอส
- โหมด 1 สำหรับการเชื่อมต่ออนุกรมแบบ UART (Universal asynchronous receiver / transmitter) โดยการใช้กลุ่มข้อมูลแบบ 10 บิตและสามารถเปลี่ยนแปลงอัตราความเร็วในการส่งข้อมูลได้
- โหมด 2 ใช้สำหรับการเชื่อมต่ออนุกรมแบบ UART โดยการใช้กลุ่มข้อมูลแบบ 11 บิตและกำหนดอัตราความเร็วในการส่งข้อมูลคงที่
- โหมด 3 ใช้สำหรับการเชื่อมต่ออนุกรมแบบ UART โดยการใช้กลุ่มข้อมูลแบบ 11 บิตและสามารถเปลี่ยนแปลงอัตราความเร็วในการส่งข้อมูลได้



รูปที่ 2.6 การทำงานของวงจรส่วนการรับและส่งข้อมูลอนุกรมของ 8051

นอกจากนี้โหมด 2 และ 3 ยังมีการดำเนินการแบบพิเศษออกไปโดยสามารถนำมาใช้ประโยชน์ในการสื่อสารข้อมูลแบบที่มีไมโครโปรเซสเซอร์หลายตัวทำงานร่วมกันได้ซึ่งจะได้อธิบายรายละเอียดเป็นลำดับไปจากแผนภาพในรูปที่ 2.6 ชิพรีจิสเตอร์ภายในตัวส่งจะทำหน้าที่ในการเคลื่อนบิตข้อมูลออกไปภายนอกโดยไม่มีการบัฟเฟอร์และเมื่อใดที่มีการเขียนข้อมูลให้กับรีจิสเตอร์ SBUF แสดงว่ามีความต้องการที่จะส่งข้อมูลนี้ออกไปแบบอนุกรมสำหรับชิพรีจิสเตอร์ทางด้านรับจะทำการเคลื่อนบิตข้อมูลที่รับเข้ามาเก็บไว้เมื่อบิตของข้อมูลที่ได้รับมาครบถ้วนตามจำนวนที่กำหนดไว้ตามลักษณะโหมดการทำงานต่างๆแล้วจะถูกย้ายไปเก็บยังรีจิสเตอร์ SBUF ต่อไปอย่างไรก็ตามการย้ายข้อมูลนี้จะเกิดขึ้นก็ต่อเมื่อรีจิสเตอร์ SBUF นั้นไม่มีข้อมูลที่จะทำการส่งหรือได้ส่งข้อมูลออกไปเสร็จสิ้นแล้ว

ชื่อบิต: SCON

ตำแหน่ง: 98h

ค่าบิตเริ่มต้น: 0000 0000

SM0	SM1	SM2	REN	TB8	RB8	TI	RI
-----	-----	-----	-----	-----	-----	----	----

ชื่อบิต	คณแห่ง	ความหมาย
SM0	SCON.7	บิตเลือกโหมดการทำงาน
SM1	SCON.6	บิตเลือกโหมดการทำงาน
SM2	SCON.5	แฟล็กกำหนดการทำงานแบบมัลติโปรเซสเซอร์
REN	SCON.4	แฟล็กยอมให้มีการรับข้อมูล
TB8	SCON.3	ค่าของบิตที่ 9 สำหรับการส่งข้อมูลออก
RB8	SCON.2	ค่าของบิตที่ 9 ของข้อมูลที่รับเข้า
TI	SCON.1	แฟล็กแสดงการอินเทอร์รัปต์ภายหลังการส่งข้อมูล
RI	SCON.0	แฟล็กแสดงการอินเทอร์รัปต์เมื่อมีข้อมูลรับเข้า

รูปที่ 2.7 รีจิสเตอร์ควบคุมการทำงานและบอกสถานะการสื่อสารของข้อมูลอนุกรม SCON

2.2.4 การอินเทอร์รัปต์ของการสื่อสารอนุกรม

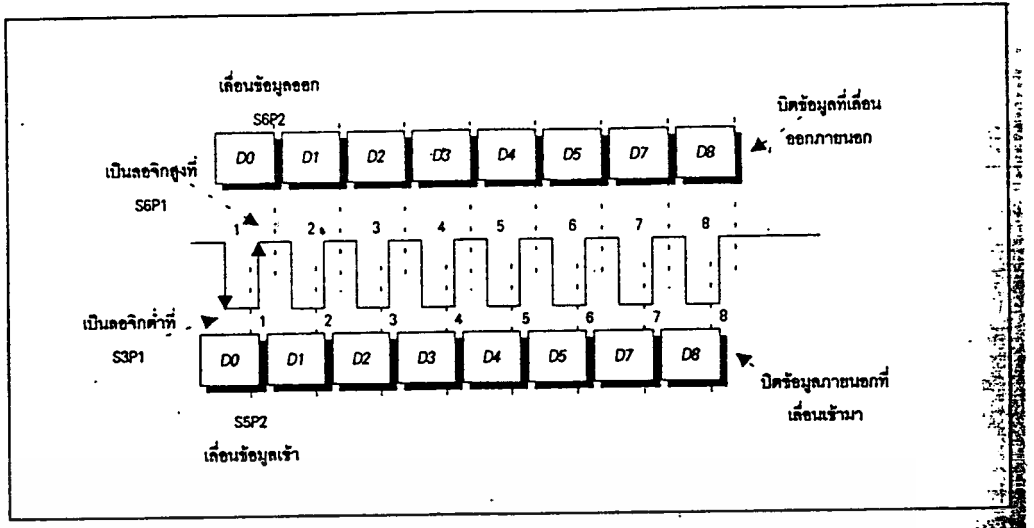
เนื่องจากการส่งหรือรับข้อมูลอนุกรมในการส่งข้อมูล ไบท์หนึ่งๆ ก่อนข้างจะใช้เวลานานหลายมิลลิวินาทีดังนั้นเพื่อให้การจัดการเกี่ยวกับการสื่อสารแบบนี้เป็นไปอย่างมีประสิทธิภาพ 8051 จึงได้กำหนดให้บิตหรือแฟล็กสถานะที่เกี่ยวข้องทั้งหมดจัดรวมอยู่ภายในรีจิสเตอร์ SCON เท่านั้นเช่นแฟล็ก TI จะมีค่าเป็น 1 เมื่อข้อมูลได้ทำการส่งออกไปภายนอกเสร็จสิ้นแล้วและตัวใดตัวหนึ่งนี้มีค่าเป็น 1 จะมีผลทำให้เกิดการอินเทอร์รัปต์ขึ้น ดังนั้นภายในโปรแกรมจะต้องทำการตรวจสอบจากสถานะของแฟล็กเหล่านี้เองว่ามีการอินเทอร์รัปต์ขึ้นด้วยสาเหตุใดจากนั้นจึงค่อยทำการกำหนดค่า 0 ให้กับแฟล็กนั้นลักษณะดังกล่าวนี้จะมีความแตกต่างไปจากการอินเทอร์รัปต์จากสัญญาณอื่นๆ เช่นวงจรมานับ / จับเวลาเป็นต้นซึ่งจะมีการกำหนดค่า 0 ให้กับแฟล็กสถานะที่เกี่ยวข้องโดยอัตโนมัติภายหลังจากที่ได้เข้าไปทำงานยังส่วนของโปรแกรมย่อยบริการอินเทอร์รัปต์ ดังนั้นจึงขอให้สังเกตความแตกต่างในส่วนนี้ไว้ด้วย

2.2.5 กระบวนการรับและส่งข้อมูลอนุกรมของ 8051

การส่งข้อมูลออกทางพอร์ทอนุกรมของ 8051 จะเริ่มต้นขึ้นภายหลังเมื่อมีการเขียนข้อมูลลงในรีจิสเตอร์ SBUF ข้อมูลนี้จะถูกจัดการด้วยวิธีการทางด้านฮาร์ดแวร์ในการเลื่อนบิตและส่งสัญญาณออกไปภายนอกโดยอัตโนมัติเมื่อข้อมูลเหล่านี้ได้ส่งออกครบถ้วนแล้วจึงจะทำการกำหนดค่าของแฟล็ก TI ให้เป็น 1 เพื่อแจ้งให้ทราบว่าขณะนี้รีจิสเตอร์ SBUF ว่างและพร้อมที่จะส่งข้อมูลไบต์ต่อไปแล้วในกรณีที่ผู้ใช้เขียนข้อมูลใหม่ลงในรีจิสเตอร์ SBUF โดยไม่รอให้แฟล็ก TI มีค่าเป็น 1 ก่อนจะมีผลทำให้ข้อมูลที่ส่งออกไปผิดพลาดได้สำหรับการรับข้อมูลจากพอร์ทอนุกรมจะต้องเริ่มต้นโดยการกำหนดค่าบิต REN (Receiver Enable) ให้มีค่าเป็น 1 ก่อนหลังจากนั้นเมื่อมีบิตของข้อมูลถูกส่งเข้ามาจากภายนอกระบบฮาร์ดแวร์ของ 8051 จึงจะทำการเลื่อนบิตเหล่านี้เข้ามาโดยอัตโนมัติและเมื่อบิตสุดท้ายถูกเลื่อนเข้ามาเรียบร้อยแล้วข้อมูลนั้นจะถูกย้ายมาเก็บไว้ยังรีจิสเตอร์ SBUF และทำการกำหนดให้แฟล็ก RI ให้มีค่าเป็น 1 ซึ่งมีผลทำให้เกิดการอินเตอร์รัปต์โปรแกรมขึ้น

2.2.6 พอร์ทอนุกรมโหมด 0

การทำงานของพอร์ทอนุกรมในโหมด 0 เป็นการขยายพอร์ทอินพุทหรือพอร์ทเอาต์พุทให้มีจำนวนมากขึ้น โดยจะทำการสร้างสัญญาณนาฬิกาขึ้นเพื่อให้จังหวะของการทำงานที่พร้อมกัน (Synchronizing) สำหรับการเลื่อนบิตเข้าหรือออกจาก ไอซีรีจิสเตอร์ภายนอกเมื่อมีการโอนย้ายข้อมูลมายังรีจิสเตอร์ในแต่ละครั้งก็จะมีผลให้เกิดการส่งบิตข้อมูลทั้ง 8 บิตออกมาแม้ว่าแฟล็กสถานะ TI จะยังคงมีค่าเป็น 1 อยู่ก็ตามนอกจากนี้แล้วเมื่อใดก็ตามที่ค่าของแฟล็กสถานะ RI เป็นค่า 1 ก็ควรที่จะย้ายข้อมูลที่รับเข้ามานั้นออกไปจากรีจิสเตอร์ SBUF เสียก่อนที่จะได้มีการกำหนดค่าแฟล็ก RI ให้เป็น 0 เพื่อรับข้อมูลใหม่ต่อไป การทำงานของพอร์ทอนุกรมในโหมด 0 เป็นการรับและส่งข้อมูลอนุกรมจำนวน 8 บิตโดยใช้เพียงขาสัญญาณ RxD เท่านั้นส่วนขาสัญญาณ TxD จะนำไปใช้เพื่อเป็นขาสัญญาณนาฬิกาในการให้จังหวะการเลื่อนข้อมูลกับวงจรเลื่อนบิตภายนอกสำหรับอัตราการเลื่อนบิตจะถูกกำหนดไว้คงที่ที่ค่า $1/12$ ของความถี่ออสซิลเลเตอร์จากรูปที่ 2.8 แสดงให้เห็นถึงแผนภาพเวลาสัญญาณต่างๆ ในโหมด 0 เมื่อมีการรับและส่งข้อมูล 1 ไบต์โดยสัญญาณนาฬิกาในการเลื่อนบิตนี้จะเกิดขึ้นภายในตัวของ 8051 เองและมีจุดประสงค์เพื่อนำไปใช้สำหรับวงจรชิปรีจิสเตอร์ภายนอกเท่านั้น

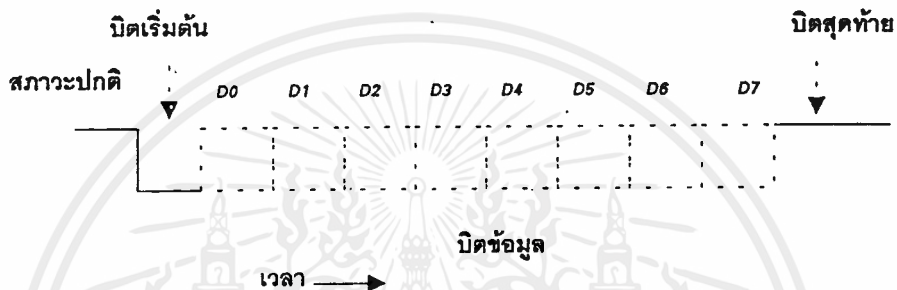


รูป ที่ 2.8 แผนภาพเวลาของสัญญาณอนุกรมโหมด 0

สัญญาณนาฬิกาที่สร้างขึ้นทางขาสัญญาณ TxD นี้จะสลับค่าไปมาจากระดับลอจิกสูงไปต่ำในราวช่วงใกล้เคียงกับเวลาขอบขาลงของสัญญาณ ALE ซึ่งอยู่ในคาบเวลาออสซิลเลเตอร์ที่ 15 หลังจากที่ได้ทำคำสั่งการโอนย้ายข้อมูลมายังรีจิสเตอร์ SBUF หรือคำสั่งที่ทำให้ค่าแฟล็กสถานะ RI เป็นค่า 0 หลังจากนั้นสัญญาณนาฬิกา นี้ก็จะเปลี่ยนแปลงอีกครั้งราวช่วงใกล้เคียงกับเวลาขอบขาลงของสัญญาณ ALE ในคาบเวลาออสซิลเลเตอร์ หลังจากนั้นอีก 6 คาบและจะดำเนินไปในลักษณะเช่นนี้จนกระทั่งข้อมูลทั้ง 8 บิตเมื่อสัญญาณขอบขาขึ้นของสัญญาณนาฬิกา นี้เกิดขึ้นครบจำนวน 8 ครั้งแล้วจึงจะมีผลทำให้แฟล็กสถานะ TI หรือ RI มีค่าเป็น 1 ขึ้นและสถานะของขาสัญญาณ TxD ก็จะเป็นระดับลอจิกสูงไปโดยตลอดข้อมูลที่ส่งออกไปภายนอกจะถูกเลื่อนบิตนัยสำคัญต่ำออกไปก่อนเป็นลำดับแรก โดยจะเริ่มขึ้นในเวลาเริ่มต้นของคาบเวลาออสซิลเลเตอร์ภายหลังจากที่ได้ทำคำสั่งการโอนย้ายข้อมูลมายังรีจิสเตอร์ SBUF สำหรับบิตแรกของข้อมูลที่รับเข้ามานั้นจะถูกแลตซ์ไว้ด้วยขอบขาขึ้นของสัญญาณนาฬิกาในคาบเวลาออสซิลเลเตอร์ที่ 24 ภายหลังจากที่มีการกำหนดให้แฟล็กสถานะ RI เป็นค่า 0 หลังจากนั้นในเวลาคาบเวลาออสซิลเลเตอร์อีก 12 คาบถัดมาก็จะได้รับบิตต่อไปซึ่งจะดำเนินการในลักษณะเช่นนี้จนกระทั่งได้จำนวนบิตข้อมูลครบทั้ง 8 บิต

2.2.7 พอร์ตอนุกรมโหมด 1

การทำงานในโหมด 1 เป็นการสื่อสารข้อมูลอนุกรมจำนวน 10 บิตประกอบด้วยบิตเริ่มต้นจำนวน 1 บิต ข้อมูลจำนวน 8 บิตและบิตสุดท้ายอีก 1 บิตดังแสดงในรูปที่ 2.9 โดยข้อมูลจะถูกส่งออกทางขาสัญญาณ TxD และรับเข้ามาทางขาสัญญาณ RxD ในส่วนของข้อมูล 8 บิตที่ได้รับหรือทำการส่งออกจะเป็นบิตนัยสำคัญต่ำเป็นลำดับแรกและบิตสุดท้ายของข้อมูลที่ได้รับเข้ามาจะจัดเก็บไว้ในบิต RB8 ภายในรีจิสเตอร์ SCON สำหรับอัตราความเร็วในการส่งข้อมูลของโหมด 1 นั้นสามารถกำหนดเลือกได้



รูปที่ 2.9 รูปแบบของสัญญาณข้อมูลอนุกรมในโหมด 1

โหมดการทำงานนี้สามารถใช้ในการติดต่อกับพอร์ตสื่อสารอนุกรมแบบ RS-232 ของเครื่องคอมพิวเตอร์ทั่วไปได้แต่เนื่องจากว่าจำนวนของข้อมูลในระบบของ RS-232 นั้นอาจจะมีค่าเป็น 7 หรือ 8 บิตได้ดังนั้นกรณีที่ใช้เป็นข้อมูล 7 บิตและไม่ใช้บิตที่ 8 เป็นบิตพาริตีก็อาจจะกำหนดค่าของบิตนี้ให้เป็น 1 ซึ่งจะทำให้ทางด้านรับมองบิตนี้เป็นบิตสุดท้ายไปสำหรับกรณีที่ 8051 เป็นฝ่ายรับข้อมูลของระบบนี้ซึ่งมีเพียง 7 บิตก็จะมองค่าของบิตสุดท้ายของข้อมูลที่ได้รับมานี้เป็นค่าของข้อมูลบิตที่ 8 แทนและยังคงรอรับบิตสุดท้ายต่อไปอย่างไรก็ตามเนื่องจากว่าระดับสัญญาณของบิตสุดท้ายนี้จะเป็กระดับลอจิกสูงเช่นเดียวกับสถานะของสายสื่อสารเมื่อไม่มีการส่งข้อมูลดังนั้นระบบก็จะอ่านค่านี้เข้าไปซึ่งก็ยังคงถือว่าถูกต้องตามหลักการโดยปริยายการส่งข้อมูลจะเกิดขึ้นภายหลังจากเมื่อได้มีการเขียนหรือโอนย้ายข้อมูลเข้าไปยังรีจิสเตอร์ SBUF โดยผู้เขียนโปรแกรมจะต้องทำการตรวจสอบค่าของแฟล็กสถานะ TI ภายในรีจิสเตอร์ SCON ซึ่งจะมีค่าเป็น 1 ภายหลังจากที่ข้อมูลได้เลื่อนบิตออกไปภายนอกเสร็จสิ้นแล้วสำหรับการรับข้อมูลจะเริ่มต้นขึ้นเมื่อได้มีการกำหนดค่า 1 ให้กับบิต REN และมีการเปลี่ยนแปลงระดับสัญญาณที่ขาสัญญาณ RxD เกิดขึ้นการสุ่มอ่านค่าบิตข้อมูลเข้ามาจะใช้อัตราเดียวกับอัตราบอดที่ได้กำหนดไว้ในราวช่วงกลางคาบเวลาของบิตหลังจากที่ได้รับข้อมูลครบจำนวน 10 บิตแล้วและหากมีสถานะดังในตารางต่อไปนี้เกิดขึ้นก็จะมีผลให้เกิดการย้ายข้อมูลไปเก็บยังรีจิสเตอร์ SBUF

- 1 แฟล็ก RI มีค่าเป็น 0(แสดงว่าได้มีการอ่านไบท์ของข้อมูลเข้ามาแล้วและพร้อมที่จะรับข้อมูลถัดไป) และบิต SM2 มีค่าเป็น 0 เช่นเดียวกัน
- 2 ค่าของบิตสุดท้ายเป็น 1(แสดงว่าข้อมูลที่รับเข้ามานั้นถูกต้องจึงได้โอนย้ายไปเก็บยัง รีจิสเตอร์ SBUF โดยไม่สนใจค่าของบิต SM2)

ดังนั้นสรุปได้ว่าข้อมูลที่รับเข้ามาจำนวน 10 บิตนั้นส่วนของบิตเริ่มต้นไม่ได้มีการนำไปใช้งานอีกต่อไป บิตข้อมูลจำนวน 8 บิตนั้นจะถูกย้ายไปเก็บยังรีจิสเตอร์ SBUF และส่วนของบิตสุดท้ายจะถูกนำไปเก็บในตำแหน่งของบิตRB8ภายในรีจิสเตอร์SCONนอกจากนี้ยังมีแฟล็กสถานะRI ซึ่งจะเป็นค่า 1 เพื่อบอกสถานะว่าได้มีการรับข้อมูลใหม่เข้ามาแล้วในกรณีที่โปรแกรมได้อ่านข้อมูลจากรีจิสเตอร์ SBUF แล้วแต่ไม่ได้กำหนดบิต RI ให้เป็นค่า 0 อีกครั้งข้อมูลที่รับเข้ามาใหม่หลังจากนั้นจะสูญหายไป

2.2.8 อัตราการส่งข้อมูลอนุกรมโหมด 1

ดังได้กล่าวมาแล้วว่าอัตราการส่งข้อมูลอนุกรมโหมด 1 สามารถเปลี่ยนแปลงได้โดยการใช้ Timer 1 หรือ Timer 2 ทำหน้าที่เป็นตัวกำเนิดอัตราการส่งข้อมูลและใช้แฟล็กที่เกิดขึ้นจากการโอเวอร์โพล์ซึ่งในที่นี้จะกล่าวเฉพาะการใช้ Timer 1 เท่านั้น

กรณีใช้ Timer 1 ทำงานในโหมด 2 (8-bit automatic reload)

$$\text{ความถี่อัตราบอด} = \frac{2^{\text{SMOD}}}{32} \times \frac{\text{ความถี่ออสซิลเลเตอร์}}{12 \times [256 - \text{TH1}]}$$

โดย SMOD เป็นค่าของบิตภายในรีจิสเตอร์ PCON (มีค่าเป็น 0 หรือ 1)

TH1 เป็นค่าภายในรีจิสเตอร์ TH1 ใช้เป็นค่าสำหรับ Reload

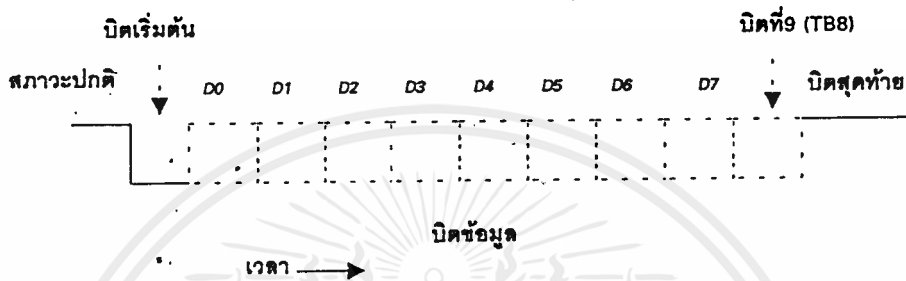
กรณีใช้ Timer 1 ทำงานในโหมดอื่นๆที่ไม่ใช่โหมด 2

$$\text{ความถี่อัตราบอด} = \frac{2^{\text{SMOD}}}{32} \times (\text{อัตราการโอเวอร์โพล์ของ Timer 1})$$

หมายเหตุ การทำงานของTimer 1 อาจจะใช้ลักษณะการจับเวลาจากวงจรรออสซิลเลเตอร์ภายในหรือการนับสัญญาณภายนอกทางขาสัญญาณ T1 ได้

2.2.9 พอร์ตอนุกรมโหมด 2 และ 3

การทำงานโหมด 2 หรือโหมด 3 ของพอร์ตอนุกรมจะทำการรับ / ส่งข้อมูลจำนวน 11 บิต เช่นเดียวกันซึ่งประกอบด้วยบิตเริ่มต้นบิตข้อมูลจำนวน 8 บิตบิตข้อมูลบิตที่ 9 และบิตสุดท้าย ดังแสดงในรูปที่ 2.10 แต่สำหรับโหมด 3 จะสามารถเปลี่ยนแปลงอัตราการส่งข้อมูลได้ไม่ได้ ถูกกำหนดไว้คงที่เช่นในโหมด 2



รูปที่ 2.10 รูปแบบของสัญญาณข้อมูลอนุกรมในโหมด 2

2.3.10 อัตราบอดของโหมด 2

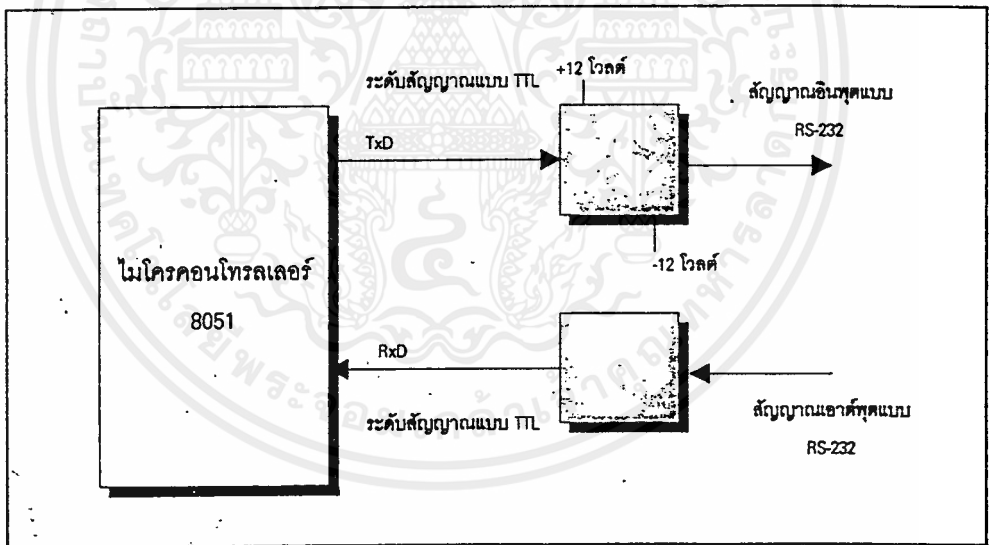
$$\text{ความถี่อัตราบอด} = \frac{2^{\text{SMOD}} \times \text{ความถี่ออสซิลเลเตอร์}}{32}$$

2.3.11 อัตราบอดของโหมด 3

ใช้อัตราการโอเวอร์โพล์ของTimer 1 หรือTimer 2 โดยการคำนวณอัตราบอดเช่นเดียวกับของพอร์ตอนุกรมที่ทำงานในโหมด 1 การส่งข้อมูลอนุกรมในโหมด 2 และ 3 จะต้องนำค่าข้อมูลนั้นไปเก็บยังรีจิสเตอร์ SBUF สำหรับค่าของบิตที่ 9 ที่เพิ่มขึ้นนั้นนำมาจากค่าของบิต TBB ภายในรีจิสเตอร์ SCON ซึ่งจะต้องได้รับการกำหนดค่าจากผู้ใช้งานเมื่อข้อมูลถูกเลื่อนบิตส่งออกไปภายนอกเรียบร้อยแล้วแฟล็กสถานะ TI จึงจะมีค่าเป็น 1 เช่นเดียวกับโหมดอื่นๆที่ผ่านมา และผู้ใช้จะต้องทำการเปลี่ยนกลับให้เป็นค่า 0ตามเดิมสำหรับการรับข้อมูลจะถูกนำมาเก็บไว้ภายในรีจิสเตอร์ SBUF เช่นเดียวกัน โดยค่าของบิตที่ 9 จะนำไปเก็บไว้ยังบิต RES ภายในรีจิสเตอร์ SCON

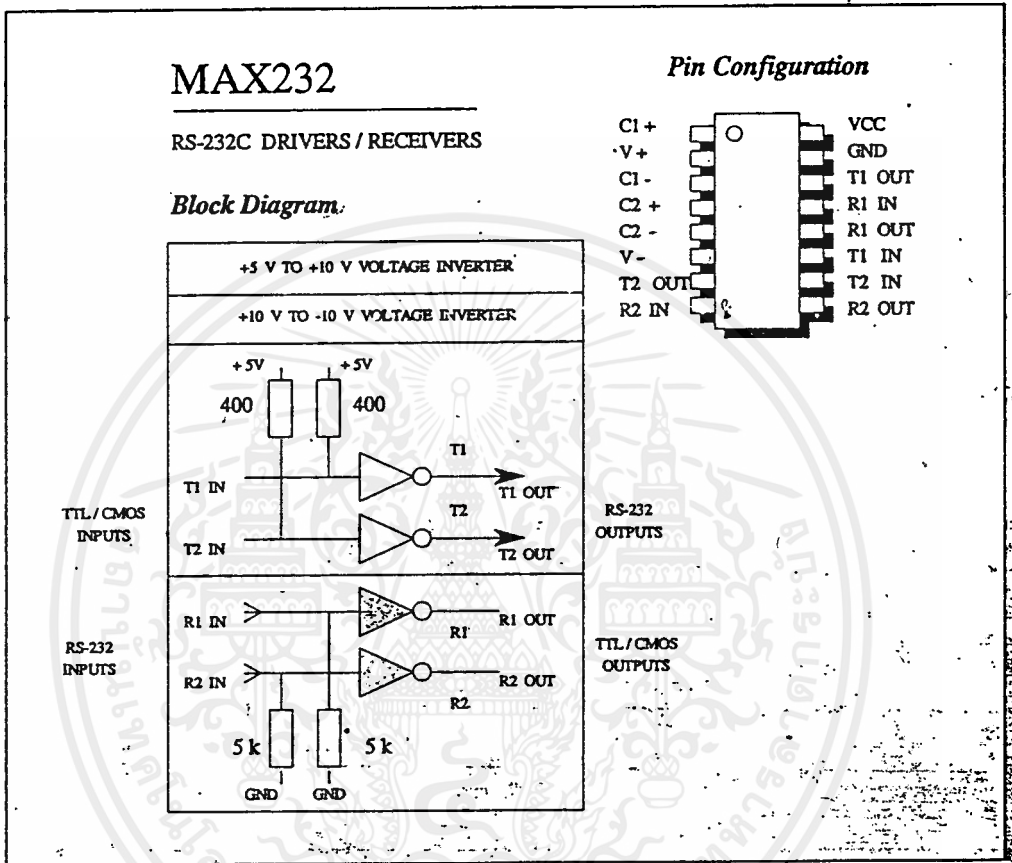
2.3 การเชื่อมต่อแบบมาตรฐาน RS-232

ในการเชื่อมต่อแบบอนุกรมเข้ากับอุปกรณ์คอมพิวเตอร์ต่างๆ เช่นคอมพิวเตอร์ เทลเลกซ์ หรือ โทรมิพ์ เป็นต้นมักจะกำหนดใช้การเชื่อมต่อตามมาตรฐาน RS-232 ทั้งนี้เพื่อให้มีการใช้งานเส้นสัญญาณหรือรูปแบบของตัวเชื่อมต่อที่สอดคล้องกันจะได้ลดปัญหาการเข้ากันไม่ได้ระหว่างสัญญาณของอุปกรณ์ที่มาเชื่อมต่อกันทั้งสองด้านให้น้อยลงเนื่องจากระดับโวลเตจที่ใช้ และการแทนความหมายของระดับลอจิกตามมาตรฐานนี้แตกต่างไปจากที่ใช้ร่วมกันในระบบดิจิทัลทั่วไปโดยระดับสัญญาณของ RS-232 เป็นแบบไบโพลาร์ระดับโวลเตจทางด้านลบช่วง -3 V ถึง -20 V จะแทนค่าลอจิก 1 และโวลเตจทางด้านบวกช่วง +3V ถึง +20 V จะแทนค่าลอจิก 0 ดังนั้นจะเห็นได้ว่ามีความจำเป็นที่จะต้องเพิ่มอุปกรณ์หรือวงจรพิเศษเข้าไปเพื่อเปลี่ยนระดับโวลเตจจากระบบ 0 V ถึง 5V จากขาสัญญาณของ 8051เป็นระดับโวลเตจที่สูงกว่าค่า +3 V หรือต่ำกว่า -3 Vดังในรูปที่ 2.11ซึ่งแสดงให้เห็นว่าระดับสัญญาณแบบ TTL จากขาสัญญาณ TxD และ RxD ของ 8051จะต้องถูกปรับเปลี่ยนไปเป็นระดับสัญญาณ RS-232 ก่อนที่จะทำการส่งออกไปในสายสัญญาณต่อไป



รูปที่ 2.11 แผนภาพแสดงการเปลี่ยนแปลงสัญญาณ TTL ไปเป็นสัญญาณ RS-232 และการเปลี่ยนแปลงสัญญาณ RS-232 ไปเป็นสัญญาณ TTL

ในการใช้งานเราจะใช้ไอซีวงจรรวมที่ประกอบด้วยวงจรรับและส่งแบบ RS-232 อยู่ภายในตัวและต้องการไฟเลี้ยงขนาด +5V เท่านั้นทั้งนี้เนื่องจากมีวงจรเปลี่ยนระดับโวลท์ที่อยู่ภายในตัวไอซี โดยครบถ้วน(ขอให้ดูรูปที่ 2.12)ทำให้การสร้างวงจรรับ/ส่งข้อมูลตามมาตรฐาน RS-232 กระทำได้ง่ายและสะดวกมากยิ่งขึ้น



รูปที่ 2.12 ไอซีเบอร์ MAX232 ซึ่งเป็นวงจรเชื่อมต่อแบบ RS-232 ใช้ไฟเลี้ยง

2.4 รายละเอียดของ INTEL - HEX FILE

INTEL-HEX FILE เป็น FILE มาตรฐานอันหนึ่งที่นิยมใช้กันมากสังเกตจากโปรแกรมคอมไพเลอร์หรือแอสเซมเบอร์ต่างๆมักจะกำหนดให้เลือกเอาที่ที่ต้องการเป็นแบบ INTEL-HEX FILE ได้ทั้งนี้เนื่องจาก INTEL-HEX FILE มีรูปแบบที่เหมาะสมหลายประการกลางคือมีระบบ CHECKSUM ซึ่งสามารถตรวจสอบความถูกต้องของข้อมูลได้ในแต่ละบรรทัดรวมทั้งการกำหนดแอสแตรสของข้อมูลได้และที่สำคัญคือเป็นไฟล์แบบแอสกีก็สามารถใช้ในการส่งออกทางพอร์ตสื่อสารต่างๆได้และยังสามารถใช้ได้กับอิดีเตอร์ต่างๆไปเพื่อการแก้ไขไฟล์ได้(ไฟล์ที่จะใช้ส่งออกทางพอร์ตสื่อสารจะต้องเป็นไฟล์แบบแอสกีเท่านั้นทั้งนี้เนื่องจากการสื่อสารจำเป็นต้องมีรหัสในการสื่อสารอยู่แล้วจึงไม่สามารถใช้ไฟล์แบบออบเจกต์ได้เพราะข้อมูลอาจจะไปซ้ำกับรหัสของการสื่อสารได้) รายละเอียดของอินเทลเฮกซ์ไฟล์ของในแต่ละบรรทัดเป็นดังนี้

:BCAAAATTHHH.....HHCC

: คือส่วนเริ่มต้นการส่งข้อมูลในแต่ละบรรทัด

BC คือจำนวนไบต์ของข้อมูลในแต่ละบรรทัดมีค่าเป็นเลขฐาน 16 (HEX)
ถ้า BC = 0 จะเป็น END-OF-FILE RECODE

AAAA คือแอสแตรสของข้อมูลในไบต์แรก

TT คือชนิดของข้อมูลในบรรทัดนั้นๆ
ถ้า TT = 0 เป็น DATA RECORD
ถ้า TT = 1 เป็น END-OF-FILE RECORD

HH คือข้อมูลในแต่ละไบต์

CC คือค่า CHECKSUM ของบรรทัดนั้นๆโดยจะเป็นค่า TWO'S COMPLEMENT
ของผลบวกของข้อมูลทุกๆ ไบต์ในบรรทัดรวม BC , AAAA , และ TT ด้วย

2.5 ไอซีหน่วยความจำ

ไอซีหน่วยความจำคืออะไรในช่วงระยะเวลาหลังๆมานี้จะเห็นโฆษณาทางโทรทัศน์หรือตามหน้าหนังสือพิมพ์อยู่บ่อยๆว่าเครื่องซักผ้าโทรทัศน์หรือวีดีโอเทปนั้นภายในมีไมโครคอมพิวเตอร์ตัวเล็กๆควบคุมการทำงานอยู่หรือแม้แต่เครื่องปรับอากาศก็มีไมโครคอมพิวเตอร์อยู่ภายในและอีกไม่นานเครื่องใช้ไฟฟ้ารอบๆตัวเราก็คงจะมีแค่สมองกลเล็กๆกันหมดเป็นแน่ยุคนี้จึงถือได้ว่าเป็นยุคของไมโครคอมพิวเตอร์แต่จะใครสักกี่คนที่ทราบว่าเป็นองหลังความสำเร็จของไมโครคอมพิวเตอร์นั้นแท้จริงมาจากไอซีหน่วยความจำนี้เองเราคงพอจะทราบกันแล้วว่าองค์ประกอบที่สำคัญภายในไมโครคอมพิวเตอร์จะมีสองส่วนคือ CPU และหน่วยความจำ CPU เป็นส่วนที่ใช้ในการควบคุมการทำงานของระบบตามโปรแกรมที่เรากำหนดไว้มีความสามารถในการตัดสินใจได้ดีเยี่ยมส่วนหน่วยความจำเป็นส่วนที่ใช้เก็บโปรแกรมใช้เก็บข้อมูลระหว่างการทำงานของ CPU ถือว่าเป็นส่วนประกอบที่สำคัญมากในระบบ CPU ถูกทำเป็นไอซีได้ในเวลาอันรวดเร็วและไม่ยากลำบากนักแต่หน่วยความจำซึ่งภายในต้องการทรานซิสเตอร์จำนวนมากเป็นเรื่องที่ยากกว่า

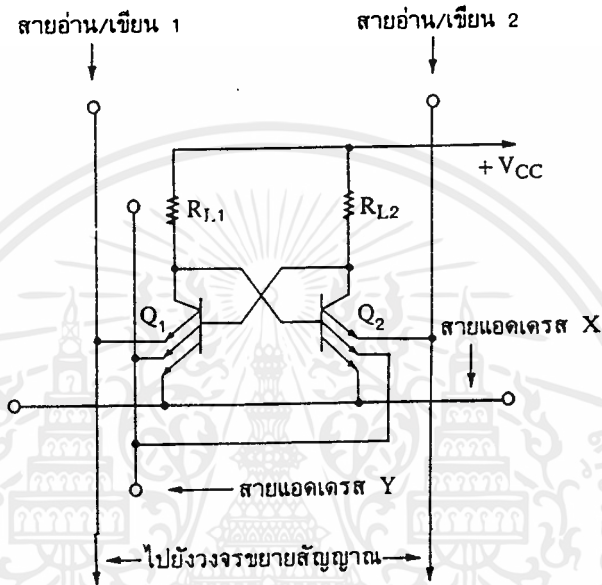
หน่วยความจำในระยะแรกเป็นแบบแวนแม่มเหล็ก (core memory) บ้าง เป็นแบบกระบอกแม่เหล็ก(magnetic drum) บ้างเป็นอุปกรณ์แม่เหล็กไฟฟ้าและเชิงกลไฟฟ้าทำให้การติดต่อกับ CPUทำได้ยากวงจรซับซ้อนมากการทำหน่วยความจำเป็นไอซีจึงเป็นเรื่องสำคัญเพราะจะทำให้ระบบง่ายขึ้นมากเมื่อเทคโนโลยีการทำ MOS ไอซีเจริญมากขึ้นก็สามารถทำไอซีหน่วยความจำที่มีความจุสูงขึ้นสามารถใช้งานในทางปฏิบัติได้ดีขึ้นจึงทำให้ไมโครคอมพิวเตอร์มีขนาดเล็กลงและสามารถใช้งานได้โดยดีเยี่ยมไอซีหน่วยความจำมีข้อดีตรงที่สามารถต่อกับไอซีต่างๆได้ทันทีที่มีขนาดเล็กและมีความจุของหน่วยความจำภายในสูงแต่ก็มีข้อเสียตรงที่เมื่อเลิกจ่ายไฟเลี้ยงให้กับ ไอซีข้อมูลที่เก็บอยู่ภายในจะหายหมดทันทีความเร็วในการทำงานก็ยิ่งช้ากว่าหน่วยความจำแบบแวนแม่มเหล็กเล็กน้อยอย่างไรก็ตามจากข้อดีที่กล่าวมาก็ทำให้ไอซีหน่วยความจำได้รับคามนิยมสูง

2.5.1 แรม (RAM)

ย่อมาจาก random access memory เป็นหน่วยความจำชนิดที่สามารถเขียนข้อมูลและอ่านข้อมูลได้อย่างอิสระ RAM ยังมีทั้งชนิดไดนามิก RAM และสแตติก RAM ไดนามิก RAM จะต้องมีกรเขียนข้อมูลซ้ำอยู่ตลอดเวลาเพราะข้อมูลภายในเก็บได้ชั่วคราวแบบสแตติกแรมไม่ต้องเขียนข้อมูลซ้ำโดยที่ข้อมูลภายในจะคงอยู่ตลอดเวลาที่ยังมีไฟเลี้ยงอยู่

สเตติกแรม วงจรพื้นฐานของหน่วยความจำประเภทนี้ส่วนใหญ่จะประกอบด้วยวงจรฟลิปฟล็อปอาจจะเป็นชนิด ไบโพลาร์ ทรานซิสเตอร์ หรือมอสเฟตทรานซิสเตอร์ก็ได้

ไบโพลาร์ทรานซิสเตอร์สเตติกแรมโครงสร้างของหน่วยความจำสเตติกแรมชนิดไบโพลาร์ทรานซิสเตอร์ที่มีขนาด 1 บิตประกอบด้วยไบโพลาร์ทรานซิสเตอร์แบบมีหลายอิมิเตอร์สองตัวต่อกันเป็นวงจรฟลิปฟล็อปดังแสดงในรูปที่ 2.13

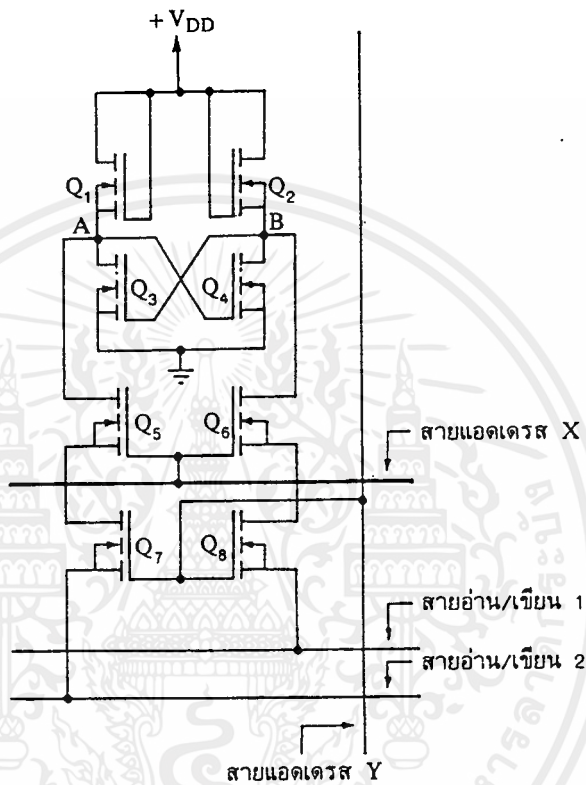


รูปที่ 2.13 วงจรหน่วยความจำแรมที่ใช้ไบโพลาร์ทรานซิสเตอร์ขนาด 1 บิต

การทำงานของวงจร วงจรรูปที่ 2.13 ประกอบด้วยทรานซิสเตอร์แบบ 3 อิมิเตอร์จำนวน 2 ตัววงจรนี้จะอยู่ในสถานะคงสถานะเมื่อสาย X และ Y อยู่ในสถานะลอจิก '0' และจะมีสายอ่านและเขียนอีกคู่หนึ่งที่ใช้ในการอ่านเขียนข้อมูลสมมติว่าขณะนี้เราเลือกใช้หน่วยความจำบิตหนึ่งบิตใดจะต้องให้สายแอดเดรส X และ Y เป็น '1' ดังนั้นหากทรานซิสเตอร์ตัวใดนำกระแสก็จะทำให้กระแสยังคงไหลในสายอ่านข้อมูลไปยังวงจรรขยายอีกต่อหนึ่งข้อมูลจากวงจรรขยายจะเป็น '0' หรือ '1' นั้นขึ้นอยู่กับสัญญาณจากขานี้และจะมีผลขณะสายอ่านข้อมูลแอดเดรส '0' เท่านั้นส่วนขณะเขียนข้อมูลจะต้องควบคุม ให้สายข้อมูลสายใดสายหนึ่งเป็น '0' และอีกสายหนึ่งเป็น '1' ตรงกันข้ามกันเช่นขณะที่ Q_2 นำกระแสอยู่หากป้อนสายอ่าน /เขียนข้อมูลเส้นที่ 2 ด้วยลอจิก 1 และสายอ่าน/เขียนข้อมูลเส้นที่ 1 ด้วยลอจิก 0 ทรานซิสเตอร์ 2 ตัวนี้ก็จะเปลี่ยนสถานะการทำงานเป็นตรงกันข้ามทันทีนั่นคือ Q_1 จะนำกระแส Q_2 จะหยุดนำกระแสอย่างนี้เป็นต้น

ข้อดีของไบโพลาร์ทรานซิสเตอร์แรมคือ มีช่วงเวลาในการ เปิด/ปิด ของวงจรมีน้อยกว่า แต่มีข้อเสียคือกำลังสูญเสียค่อนข้างสูงเมื่อเปรียบเทียบกับ มอสทรานซิสเตอร์สแตติกแรม

มอสทรานซิสเตอร์สแตติกแรมชนิดนี้มีกำลังสูญเสียค่อนข้างต่ำซึ่งมีวงจรพื้นฐานดังแสดงในรูป 2.14

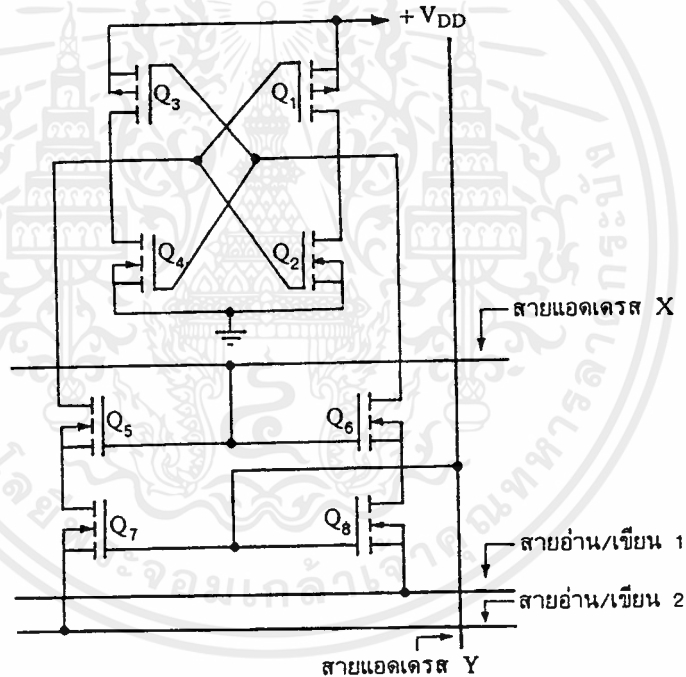


รูปที่ 2.14 วงจรสแตติกแรมชนิดเอ็นมอส

การทำงานของวงจร จากวงจรในรูปที่ 2.14 Q_5 และ Q_6 ทำหน้าที่เช่นเดียวกับ Q_1 และ Q_2 ในวงจรไบโพลาร์ทรานซิสเตอร์แรมที่กล่าวถึงมาแล้วส่วนโหลด $RL1$ และ $RL2$ ถูกแทนด้วย Q_7 และ Q_8 นอกจากนี้ Q_5 , Q_6 , Q_7 และ Q_8 ทำหน้าที่เป็นตัวควบคุมการทำงานของหน่วยความจำ คล้ายกับขาคิมิเตอร์ในวงจรที่กล่าวมาแล้วขณะที่เราต้องการจะอ่านข้อมูลเราจะต้องควบคุมขา X และ Y ด้วย ลอจิก '1' ทำให้ Q_5 ถึง Q_6 นำกระแสเพื่อให้อุณหภูมิ A และ B ต่อตรงกับสายอ่าน/เขียน ข้อมูลเส้นที่หนึ่งและเส้นที่สองขณะนี้ทำให้ข้อมูลถูกอ่านออกมาโดยลอจิกที่ได้ถูกส่งผ่านไปยัง วงจรขยายอีกต่อหนึ่งก่อนออกไปยังเอาต์พุตหากเมื่อใดต้องการเขียนข้อมูลเข้าไปเก็บยังหน่วย ความจำทำได้โดยการป้อนข้อมูลเข้าไปยังสายอ่าน/ข้อมูลเส้นที่ 1 และเส้นที่ 2 ตามที่ต้องการขณะ ต้องควบคุมให้สายตำแหน่ง X และ Y เป็นลอจิก '1' Q_5 ถึง Q_6 นำกระแสเป็นผลทำให้ Q_7 และ Q_8

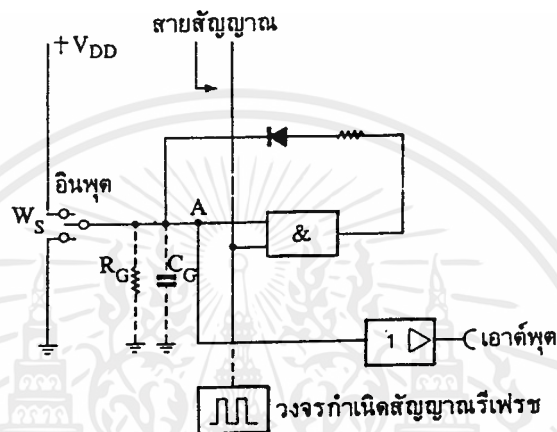
เปลี่ยนสถานะตามที่ต้องการหน่วยความจำชนิดนี้มีข้อดีคือความจุต่อชิปสูงกว่าเมื่อเปรียบเทียบกับชนิดไบโพลาร์ทรานซิสเตอร์ขนาดเท่ากันแต่ความเร็วในการทำงานด้อยกว่าชนิดไบโพลาร์ทรานซิสเตอร์ค่อนข้างมากช่วงเวลาการเข้าถึงข้อมูลอยู่ในช่วง 50 ถึง 500 นาโนวินาที ซึ่งช้ากว่าชนิดไบโพลาร์ทรานซิสเตอร์ประมาณ 3 ถึง 5 เท่า

ซีมอสสเตติกแรมนอกจากชนิดของหน่วยความจำแรมที่ได้กล่าวถึงแล้วยังมีซีมอสสเตติกแรมดังแสดงในรูปที่ 2.15 วงจรนี้มีหลักการทำงานเช่นเดียวกับวงจรรูปที่ 2.14 ข้อดีของหน่วยความจำที่ใช้เทคโนโลยีซีมอสคือสามารถใช้แรงดันแหล่งจ่ายช่วงกว้างตั้งแต่ 3 โวลต์ถึง 18 โวลต์ และการสูญเสียต่ำเมื่อเทียบกับเอ็นมอสแต่มีข้อเสียคือความจุต่อชิปต่ำกว่าและความเร็วในการเปิด, ปิดด้อยกว่าซึ่งปัจจุบันนี้ก็ได้มีการวิจัยเพื่อพัฒนาปรับปรุงข้อเสียเหล่านี้ให้ดียิ่งขึ้นอยู่อย่างต่อเนื่อง



รูปที่ 2.15 วงจรซีมอสสเตติกแรมขนาดหนึ่งบิต

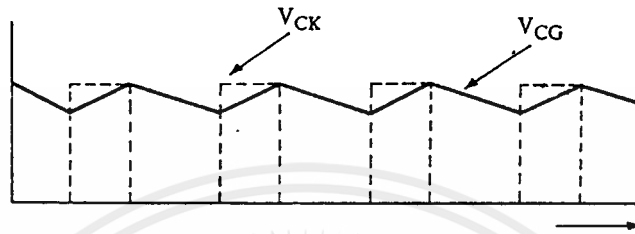
ไดนามิกแรมในวงจรที่ต้องการใช้หน่วยความจำที่มีความจุต่อชิปสูงๆ จำเป็นต้องใช้ ไดนามิกแรมในที่นี่จะแนะนำหลักการและการทำงานของไดนามิกแรมที่ใช้เอ็มอสทรานซิสเตอร์ เพื่อเป็นแนวทางในการศึกษาและทำความเข้าใจไดนามิกแรมแบบอื่นๆ ต่อไปวงจรไดนามิกแรม เขียนเป็นแผนผังเพื่อให้ง่ายต่อการทำความเข้าใจ ดังแสดงในรูปที่ 2.16



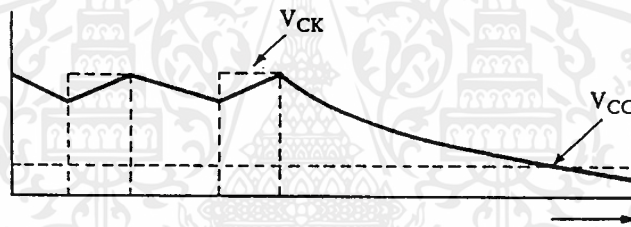
รูปที่ 2.16 วงจรสมมูลของไดนามิกแรม

จากรูปที่ 2.16 จะเห็นว่าทางด้านอินพุตของวงจรต่อกับสวิตช์เลือก WS ซึ่งเป็นทางผ่านของสัญญาณอินพุตที่ต้องการจะนำไปเก็บไว้ในหน่วยความจำหมายถึงสถานะศูนย์หรือหนึ่งโดยจะเก็บไว้ใน C_G เป็นค่าคาปาซิแตนซ์ที่เกิดระหว่างเกตกับกราวด์ R_G คือความต้านทานที่เกิดขึ้นระหว่างเกตกับกราวด์เช่นกันดังนั้นหากขณะใดทำการสับสวิตช์ไปยังขั้วบวกชั่วขณะ C_G จะประจุแรงดันได้สถานะเป็นลอจิกหนึ่งหากปล่อยทิ้งไว้ก็จะคายประจุผ่าน R_G ทำให้แรงดันลดลงเรื่อยๆ เป็นผลให้ลอจิกหนึ่งกลายเป็นลอจิกศูนย์ไปในที่สุดหากต้องการให้หน่วยความจำคงสถานะหนึ่งตลอดเวลาทำได้โดยการต่อเอาท์พุทของมอสแอนด์เกตมายังจุด A และที่ขั้วอินพุทของแอนด์เกตอีกขั้วหนึ่งต่อไว้กับเครื่องกำเนิดสัญญาณพัลส์รูปสี่เหลี่ยมคางหมูที่จุด A เป็นลอจิกหนึ่ง C_G ถูกประจุแรงดันตลอดเวลาจากสัญญาณพัลส์รูปสี่เหลี่ยมทำให้แรงดันที่จุด A คงสถานะลอจิกหนึ่งอยู่ตลอดเวลาไปดังรูปคลื่นที่แสดงในรูปที่ 2.17 (ก) เมื่อใดที่สัญญาณนี้ผ่านวงจรรขยายมายังเอาท์พุทก็จะได้ลอจิกหนึ่งเสมอตรงกันข้ามหากอินพุท WS ต่อกับกราวด์ C_G คายประจุอย่างรวดเร็วทำให้ศักย์แรงดันที่จุด A เป็นลอจิกศูนย์ดังรูปคลื่นที่แสดงในรูปที่ 2.17 (ข) หลังจากนั้นถึงแม้ว่าสัญญาณพัลส์รูปสี่เหลี่ยมคางหมูจะไม่มีผลให้แรงดันที่จุด A เป็นลอจิกหนึ่งได้เลยเพราะว่า $0.1 = 0$ เสมอจึงทำให้หน่วยความจำมีสถานะเป็นลอจิกศูนย์กระบวนการ

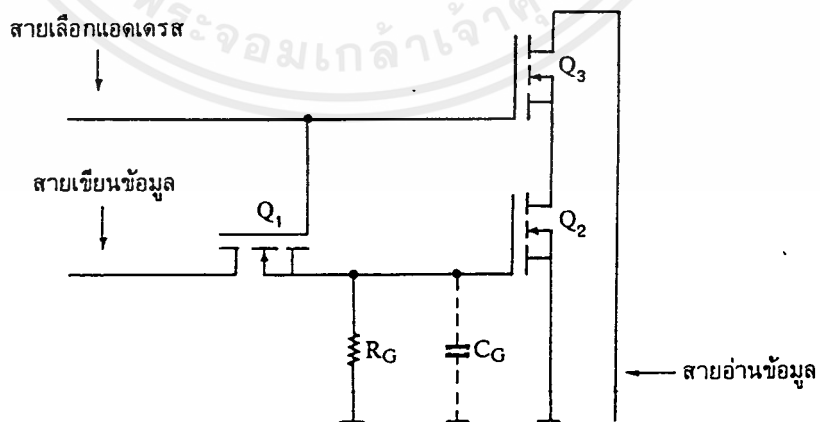
ป้อนพัลส์เข้าไปประจุคาปาซิเตอร์ C_G เรียกว่าการรีเฟรชหน่วยความจำปกติพัลส์ที่ใช้จะต้องมีความถี่ไม่ต่ำกว่า 500 เฮิรตซ์ หรือจะต้องมีการเติมประจุทุกๆ สองมิลลิวินาทีนั่นเองแรงดันที่จ่ายให้กับหน่วยความจำประเภทนี้คือ +5 , -5 และ +12 โวลต์ปัจจุบันได้ไอซีไดนามิกแรมรุ่นใหม่บางรุ่นที่ใช้แหล่งจ่ายเป็น +5 โวลต์ เพียงอย่างเดียว



รูปที่ 2.17 (ก) รูปคลื่นสัญญาณขณะลจิกหนึ่ง



รูปที่ 2.17 (ข) รูปคลื่นสัญญาณขณะลจิกศูนย์



รูปที่ 2.17 (ค) โครงสร้างของหน่วยความจำไดนามิกแรม

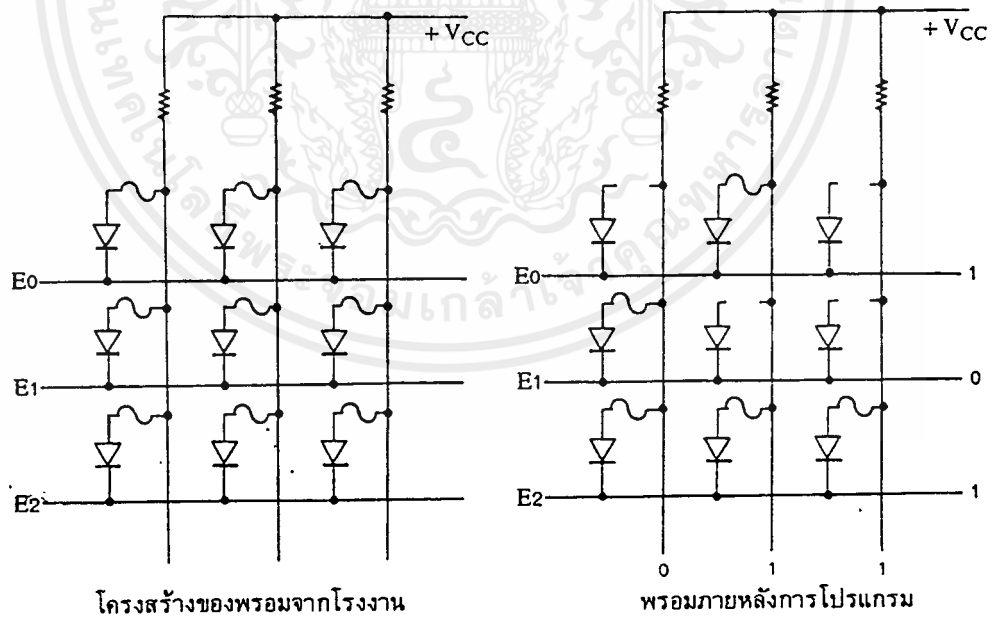
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 หน่วยความจำรอม

รอมเป็นหน่วยความจำกลุ่มที่สามารถโปรแกรมได้เพียงครั้งเดียวปกติแล้วไอซีหน่วยความจำประเภทนี้จะถูกโปรแกรมมาแล้วจากโรงงานที่ทำการผลิตหากต้องการปรับปรุงโปรแกรมใหม่ก็ไม่สามารถทำได้นอกเสียจากว่าจะต้องเปลี่ยน ไอซีเสียใหม่ด้วย ไอซีตัวอื่นที่ถูกโปรแกรมด้วยโปรแกรมใหม่ที่ผ่านมาการปรับปรุงมาแล้วเท่านั้นซึ่งต้องเสียค่าใช้จ่ายที่แพงมากและนิยมทำกันในงานที่ต้องการใช้หน่วยความจำนี้เป็นจำนวนมากๆ

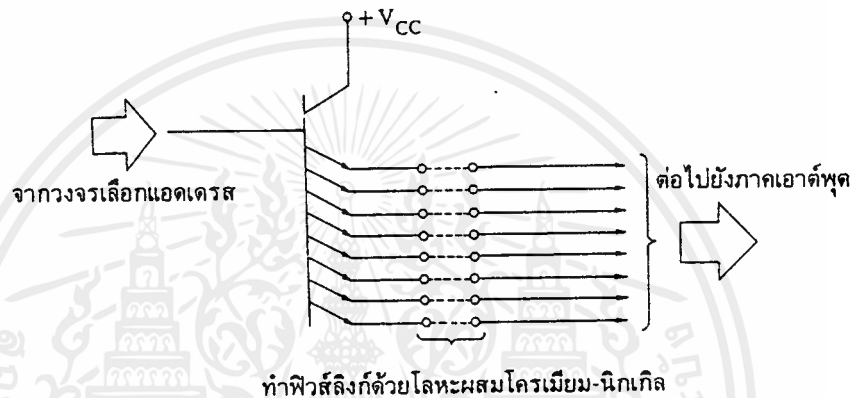
2.5.3 หน่วยความจำพรม

หน่วยความจำประเภทนี้ผู้ใช้สามารถนำกลับมาโปรแกรมได้เองโดยอาศัยเครื่องโปรแกรมทำให้แต่ละบิตของหน่วยความจำมีสถานะเป็นลอจิกหนึ่งหรือศูนย์ตามที่ผู้ใช้ต้องการ โดยทั่วไปเทคโนโลยีการผลิตมีสองอย่าง คือ แบบฟิวส์ลิงก์ (fusible link) และแบบเอม (AIM = Avalanche - induced - Migration) แบบ ฟิวส์ลิงก์ปกติขณะโปรแกรมจะใช้พัลส์กระตุ้นให้ฟิวส์ขาดในบริเวณที่ต้องการดังแสดงในรูปที่ 2.18 และ 2.19



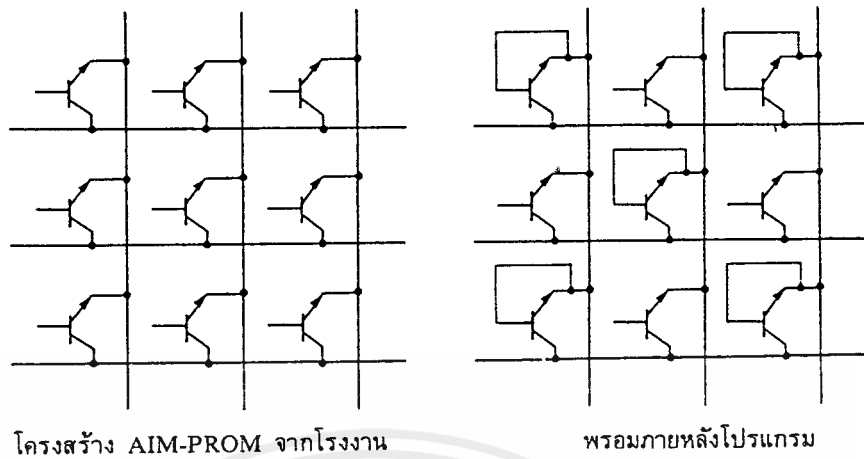
รูปที่ 2.18 โครงสร้างของพรมชนิดฟิวส์ลิงก์

จากรูปที่ 2.18 ถ้าหากต้องการโปรแกรมให้พิวส์ลิงก์แถว E1 บิตที่สองและบิตที่สามขาด เพื่อให้บิตนี้มีสถานะลอจิกเป็นหนึ่งตลอดไปทำได้โดยการป้อน E1 ด้วยลอจิกศูนย์และป้อนพัลส์ไฟบวกที่มีแรงดันสูงกว่าแรงดันแหล่งจ่ายปกติซึ่งค่าแรงดันโปรแกรมนี้ได้ระบุไว้ในไอซีเบอร์นั้นๆ พัลส์ไฟบวกสำหรับโปรแกรมถูกป้อนเข้ามาทางคอลัมน์ 2 และ คอลัมน์ 3 เป็นผลให้โลหะผสมที่ต่ออยู่กับไดโอดขาลงหลังจากโปรแกรมแล้วหากเลือกอ่านข้อมูลบิตเหล่านี้จะได้ข้อมูลเป็นลอจิก 1 เสมอถ้าอ่านข้อมูลจากคอลัมน์ในแถวที่ 2 จะได้ข้อมูลเป็น 0 1 1 เพราะบิตในแถวนี้ยังมีพิวส์ต่ออยู่จึงให้ข้อมูลเป็นลอจิก '0'



รูปที่ 2.19 โครงสร้างของพรมชนิดพิวส์ลิงก์อีกชนิดหนึ่ง

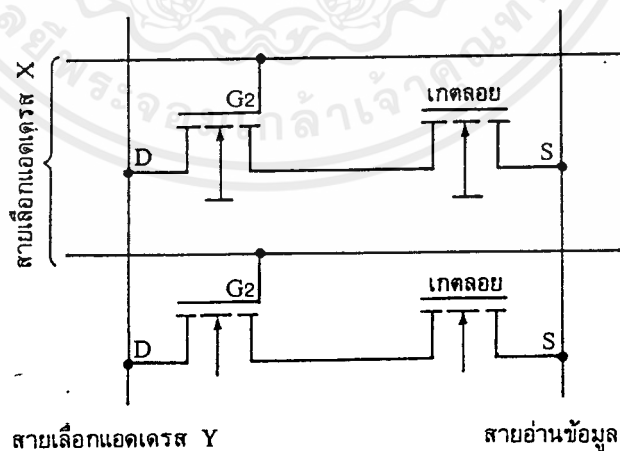
จากรูปที่ 2.19 แสดงโครงสร้างของพรมอีกแบบหนึ่งถ้าพิวส์ใดขาดก็ไม่มีกระแสไฟฟ้าไหลผ่านขาคอลเลกเตอร์ไปยังอิมิตเตอร์ปัจจุบันอาจใช้โลหะผสมอื่นๆ แทนนิกเกิลกับโครเมียม เช่น วุลแฟรมผสมดีบุกเป็นต้น ในรูปที่ 2.20 ระหว่างสายคอลัมน์และแถวของเมตริกซ์จะถูกต่อไว้ด้วยขาคอลเลกเตอร์และอิมิตเตอร์ของทรานซิสเตอร์ชนิดเบสเปิดการโปรแกรมให้บิตใดนำกระแสทำได้โดยการอาศัยหลักการ Avalanche effect ทำให้ความต้านทานระหว่างเปลกับอิมิตเตอร์ต่ำเหมือนมีสายต่อถึงกันเป็นผลให้ความต้านทานในบิตนั้นๆ ต่ำลงมาอยู่ในช่วงประมาณ 200 โอห์ม ส่วนบิตใดที่ไม่ถูกโปรแกรมความต้านทานระหว่างขาคอลเลกเตอร์และอิมิตเตอร์จะสูงกว่า 100 กิโลโอห์มทำให้ได้สถานะของลอจิกที่เป็น '0' และ '1' ได้เช่นกัน



รูปที่ 2.20 โครงสร้าง AIM- PROM

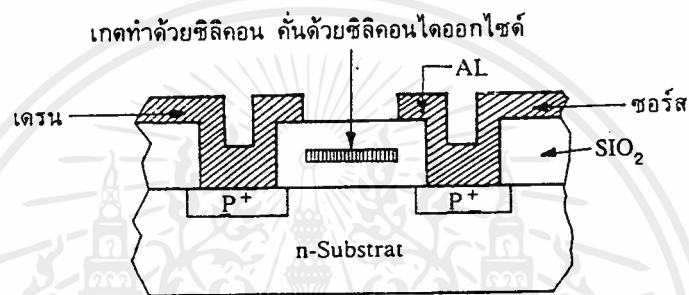
2.5.4 หน่วยความจำอีพรอม

หน่วยความจำประเภทนี้เป็นหน่วยความจำที่อ่านข้อมูลได้เพียงอย่างเดียวซึ่งผู้ใช้สามารถที่จะลบหรือล้างข้อมูลได้โดยอาศัยแสงอัลตราไวโอเล็ตและสามารถโปรแกรมข้อมูลใหม่เข้าไปได้เมื่อต้องการปรับปรุงแก้ไขข้อมูลหรือโปรแกรมเดิมในกรณีที่มีการพัฒนาโปรแกรมเพิ่มเติมขึ้นมาใหม่ก็สามารถใช้ไอซีตัวเดิมมาเปลี่ยนแปลงหรือปรับปรุงโปรแกรมหรือข้อมูลใหม่ให้เป็นปัจจุบันเรียกว่าโปรแกรมใหม่เองเทคโนโลยีที่ใช้ในการผลิตหน่วยความจำได้แก่เมมอสเทคโนโลยีและเป็นตระกูลเอ็นมอส (NMOS) ดังแสดงในรูปที่ 2.21



รูปที่ 2.21 วงจรพื้นฐานของอีพรอม

จากวงจรในรูปที่ 2.21 จะเห็นว่าเอ็นมอสตัวแรกจะต่ออนุกรมกับเอ็นมอสอีกตัวหนึ่งซึ่งเป็นชนิดเกตลอยตัวแรกจะถูกไบแอสให้นำกระแสโดยการเลือกสายทางแกน X และถ้าเอ็นมอสตัวที่สองถูกโปรแกรมให้นำกระแสไว้เรียบร้อยแล้วซึ่งขณะนี้เปรียบเสมือนกับสวิตช์ “on” แต่ถ้าเอ็นมอสตัวที่สองไม่ได้ถูกโปรแกรมให้นำกระแสไว้สวิตช์จะมีสถานะเป็น “off” ทำให้สภาวะทางลอจิกเป็น ‘0’ หรือ ‘1’ แตกต่างกันได้ถึงแม้ว่าสายอ่านข้อมูลจะเอกทิฟด้วยลอจิกอย่างเดียวก็ตามทรานซิสเตอร์เกตลอยตัวนี้เรียกว่าเฟมอส (FAMOS = Floating gate avalanche injection metal oxide semiconductor) มีโครงสร้างดังแสดง ในรูปที่ 2.22

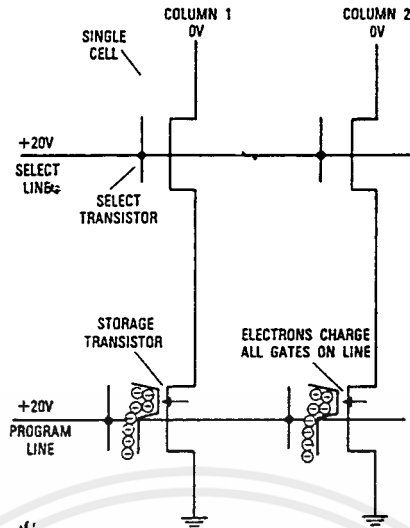


รูปที่ 2.22 ทรานซิสเตอร์ชนิด FAMOS แบบ พี-แซนเนล

การโปรแกรมให้ทรานซิสเตอร์ชนิดนี้จะนำกระแสทำได้โดยอาศัยแรงดันสูงประมาณ 25 โวลต์กระตุ้นให้เกิดมีประจุไฟฟ้าเกิดขึ้นภายใต้อิทธิพลของทันแนลแอฟแฟคประจุไฟฟ้าเหล่านี้จะไหลผ่านฉนวนที่เป็นซิลิคอนออกไซด์ไปค้างอยู่ที่เกตของทรานซิสเตอร์เป็นผลทำให้ทรานซิสเตอร์นำกระแสขณะป้อนแรงดันไฟเลี้ยงปกติให้กับวงจรและประจุที่ค้างอยู่ที่เกตเหล่านี้ก็ยังคงค้างอยู่ได้นานหลายปีคราบไคที่เกตลอยเหล่านี้ยังไม่ถูกฉายด้วยแสงที่มีรังสีอัลตราไวโอเลตดังนั้นการที่จะทำให้ประจุที่เกตลอยนี้ลดน้อยลงหรือหมดไปก็ต้องฉายรังสีอัลตราไวโอเลตผ่านทางกระจกทางด้านบนของตัวไอซีประมาณ 30 นาทีหรืออาจจะใช้เวลามากหรือน้อยกว่านี้ขึ้นอยู่กับความเข้มของแสงซึ่งบริษัทผู้ผลิตเป็นผู้กำหนดให้การทำลักษณะนี้การลบโปรแกรมภายในข้อมูลในอีพროมนั่นเองนอกจากอีพโรมชนิดที่ลบข้อมูลด้วยแสงอัลตราไวโอเลตแล้วยังมีอีพโรมที่สามารถลบข้อมูลด้วยไฟฟ้าอีพโรมชนิดนี้เรียกว่าอีพโรมเป็นการแก้ไขข้อบกพร่องของอีพโรมที่ต้องเวลานานในการลบข้อมูลโดยการลบสามารถทำลบข้อมูลโดยใช้สัญญาณไฟฟ้าส่งผ่านเข้าไปที่เกตควบคุมก็สามารถปลดปล่อยประจุที่เก็บไว้ในเกตลอยได้

2.5.5 การทำงานของเกตลอย (Floating gate) ใน E²PROM

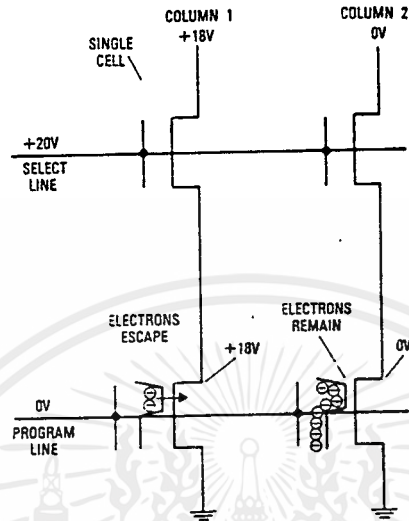
E²PROM เป็นหน่วยความจำอีกชนิดหนึ่งที่มีความสะดวกในการใช้งานเพราะเราสามารถทำการเขียนข้อมูลหรือลบข้อมูลได้อย่างรวดเร็วทำให้สะดวกต่อการพัฒนาโปรแกรมซึ่งคุณสมบัติพิเศษคือสามารถทำการลบและเขียนใหม่ได้หลายครั้ง อีกทั้งข้อมูลที่เขียนลงหน่วยความจำไปแล้วสามารถที่จะคงอยู่ได้นานแม้ว่าจะไม่มีไฟเลี้ยงและการที่ E²PROM สามารถเก็บรักษาข้อมูลได้นานรวมทั้งสามารถเขียนข้อมูลและลบข้อมูลของหน่วยความจำได้นั้นเราจะอาศัยหลักการทำงานของเกตลอย (floating gate) ซึ่งเป็นเกตชนิดพิเศษที่เพิ่มขึ้นมาจากเกตปกติของมอสเฟตเกตพิเศษหรือเกตลอย (floating gate) นี้จะดูแยกออกไม่ต่อกับขาอื่นๆของเฟทคุณสมบัติของเกตชนิดนี้คือเมื่อทำการชาร์จประจุไฟฟ้าเข้าไปแล้วจะสามารถเก็บสะสมประจุได้เป็นเวลานานและจากการที่เกตลอย (floating gate) เก็บสะสมประจุไว้ดังนั้นก็ทำให้เกิดการนำกระแสไฟฟ้าระหว่างขาสอร์สและเดรนนี้จำเป็นต้องมีแรงดันไฟฟ้าที่เพียงพอระหว่างขาทั้งสอง ค่าความแตกต่างของแรงดันระหว่างขาเกตและซอร์สจะหมายถึงการโปรแกรมของบิตว่าจะให้เปิดหรือปิดการทำงานของเกตลอย (floating gate) เมื่อเฟทเกิดการนำกระแสโดยจะอาศัยการเปลี่ยนสถานะพลังงานของอิเล็กตรอนที่สะสมอยู่ในเกตลอย (floating gate) เมื่อได้รับการกระตุ้นจากแรงดันไฟฟ้าสูงอิเล็กตรอนจะมีการเคลื่อนที่เข้าออกจากเกตลอยโดยเคลื่อนที่ผ่านชั้นซิลิกอนไดออกไซด์ซิลิกอนไดออกไซด์ที่ทำหน้าที่เป็นฉนวนและการที่อิเล็กตรอนสามารถเคลื่อนที่ผ่านชั้นซิลิกอนไดออกไซด์ได้นั้นก็เนื่องมาจากอิทธิพลของปรากฏการณ์ทาง quantum mechanic ที่ชื่อว่า Fowler-Nordheim โดยปกติแล้วเมื่อเกิดสนามไฟฟ้าคร่อมส่วนที่เป็นฉนวนมีค่ามากกว่า 10^7 โวลต์ต่อเซนติเมตรทำให้อิเล็กตรอนที่ขั้วอิเล็กโทรดลบได้รับพลังงานจำนวนหนึ่งแล้วเคลื่อนที่ผ่าน forbidden band gap ของฉนวนแล้วเข้าสู่แถบนำกระแสทำให้อิเล็กตรอนเหล่านี้สามารถหลุดออกจากอิเล็กโทรดลบเคลื่อนที่ไปยังอิเล็กโทรดบวกซึ่งจากโครงสร้างของ E²PROM แล้วจะพบว่าส่วนที่เป็นอิเล็กโทรดลบที่กล่าวถึงก็คือเกตลอย ส่วนของฉนวนที่กล่าวถึงก็คือซิลิกอนไดออกไซด์และอิเล็กโทรดบวกคือชั้นสารซิลิกอนส่วนปรากฏการณ์ Fowler-Nordheim เป็นปรากฏการณ์ที่ทำนายว่าอิเล็กตรอนสามารถเคลื่อนที่จากอิเล็กโทรดลบไปยังอิเล็กโทรดบวกได้อย่างไร



รูปที่ 2.23 การทำงานของเซลล์ขณะทำการลบข้อมูล

ในหนึ่งเซลล์ของ EPROM จะประกอบด้วยทรานซิสเตอร์ชนิดเฟต 2 ตัวตามรูป 2.23 คือ ทรานซิสเตอร์ตัวบนในแต่ละหลักจะเป็นเฟตธรรมดาส่วนทรานซิสเตอร์ตัวล่างของแต่ละหลักจะเป็นเฟตชนิดพิเศษคือมีเกตชนิดพิเศษที่เรียกว่าเกตลอยอยู่ด้วย โดยเฟตตัวบนจะทำหน้าที่เป็นตัวเลือกว่าจะให้เฟตในหลักเดียวกันนี้เกิดการสะสมประจุและคายประจุได้หรือไม่ส่วนเกตลอยจะทำหน้าที่ในการเก็บรักษาประจุที่เกิดจากการคายประจุจากเฟตก่อนที่เราจะทำการเขียนข้อมูลลงไป ในหน่วยความจำแต่ละบิตนั้นเราต้องทำการลบข้อมูลเดิมของแต่ละบิตทิ้งออกไปก่อนขั้นตอนนี้สามารถทำได้โดยการให้ระดับแรงดันของ Select Line และ Program Line เป็น 20 โวลต์ และตรงส่วนของ Column Line ให้มีแรงดันเป็น 0 โวลต์ ดังแสดงในรูป 2.23 เงื่อนไขดังกล่าวนี้ถูกสร้างมาเพื่อให้แรงจากสนามไฟฟ้าไปกระทำต่ออิเล็กตรอนให้เคลื่อนที่ผ่าน tunnel oxide ไปสะสมที่เกตลอยจากขบวนการข้างต้นทำให้เฟตถูกคายประจุและเกตลอยถูกสะสมประจุ ดังนั้นเวลาอ่านข้อมูลกลับขึ้นมาจากบิตที่ถูกลบข้อมูลแล้วจะได้ข้อมูลเป็นลอจิก 1 ส่วนขบวนการในการเขียนข้อมูลเราสามารถทำได้โดยการทำให้ Program Line มีแรงดันไฟฟ้าเป็น 0 โวลต์แล้วทำให้ Select Line มีแรงดันเป็น 20 โวลต์ซึ่งขบวนการเขียนข้อมูลนี้จะทำให้เกิดลอยในแต่ละบิตเกิดการสะสมหรือคายประจุไปเฟตก็ขึ้นอยู่กับสัญญาณข้อมูลที่เข้ามาทาง Column Line ดังตัวอย่างเช่นรูป 2.24 ส่วนของเซลล์หน่วยความจำหรือบิตทางด้านซ้ายแสดงให้เห็นว่าเมื่อเราให้แรงดันสูงกับ Column Line เป็นสาเหตุให้เกตลอยเกิดการคายประจุทำให้ประจุกลับมาสะสมที่เฟต

ส่วนบิตที่อยู่ทางด้านขวาจะแสดงให้เห็นว่าเมื่อเราให้แรงดันต่ำกับ Column Line จะทำให้เกิดการสะสมประจุประจุที่เกตลอยแล้วเกิดการคายประจุประจุที่เฟท



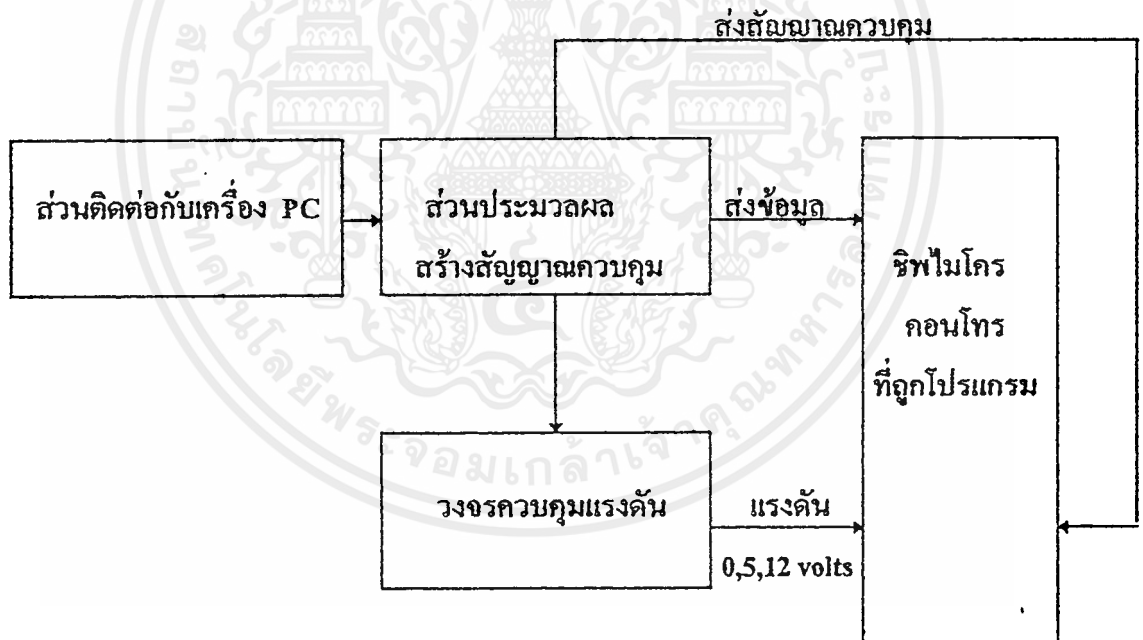
รูป 2.24 การทำงานของเซลล์ขณะทำการเขียนข้อมูล

บทที่ 3

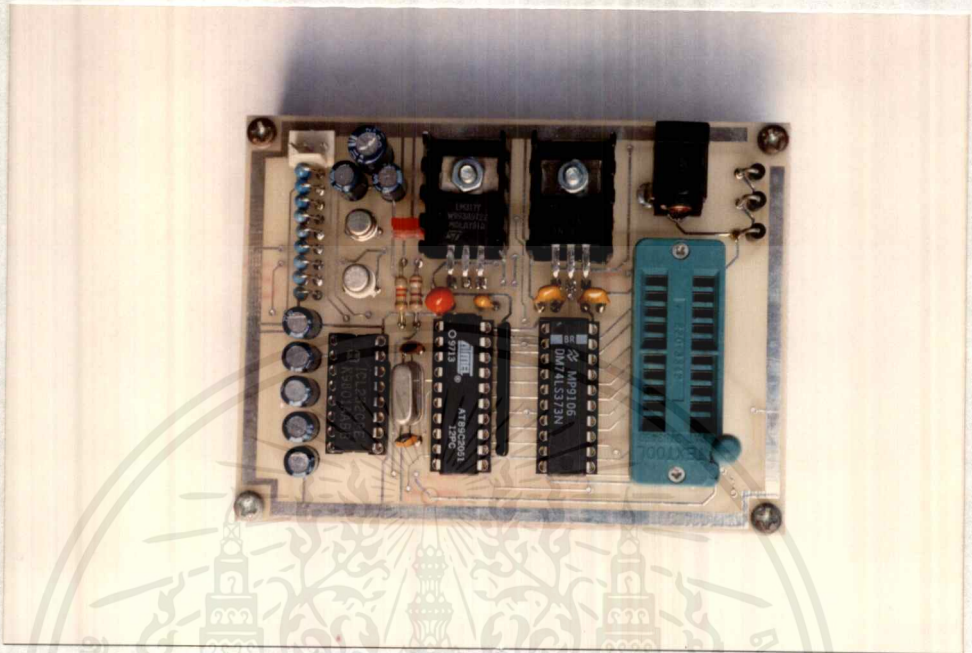
ขั้นตอนการดำเนินงาน

เครื่องเขียนข้อมูลลงหน่วยความจำออกแบบ โดยอาศัยจุดประสงค์คือต้องการที่จะนำเอาข้อมูลที่ส่งมาจากเครื่อง PC ในรูปแบบของ INTEL- HEX FILE เพื่อที่จะทำการเขียนข้อมูลเหล่านั้นลงไปยังหน่วยความจำโปรแกรมของชิปเบอร์ AT89C1051 ชิปเบอร์ AT89C2051 โดยตามแนวความคิดจะทำการรับข้อมูลและทำการเขียนข้อมูลดังกล่าวลงไปที่ละไบต์ส่วนของการออกแบบจะประกอบด้วย

3.1 การออกแบบวงจร



รูปที่ 3.1 ไลอะแกรมเครื่องโปรแกรมข้อมูล



รูปที่ 3.2 แสดงรูปเครื่องโปรแกรมข้อมูลที่สมบูรณ์

3.1.1 ส่วนที่ติดต่อกับเครื่อง PC

ในส่วนนี้จะเป็นส่วนที่ใช้ในการสื่อสารระหว่างชิปไมโครคอนโทรลเลอร์กับเครื่องพีซี เพื่อให้ผู้ใช้สามารถใช้งานเครื่องมือนี้ได้โดยจะใช้คีย์บอร์ดเป็นส่วนที่รับคำสั่งและใช้จอของเครื่องพีซีเป็นส่วนแสดงผลทำให้ผู้ใช้สามารถป้อนคำสั่งเข้าทางคีย์บอร์ดและดูการทำงานได้จากจอของเครื่องพีซีเพื่อทำตามขั้นตอนต่างของการโปรแกรม

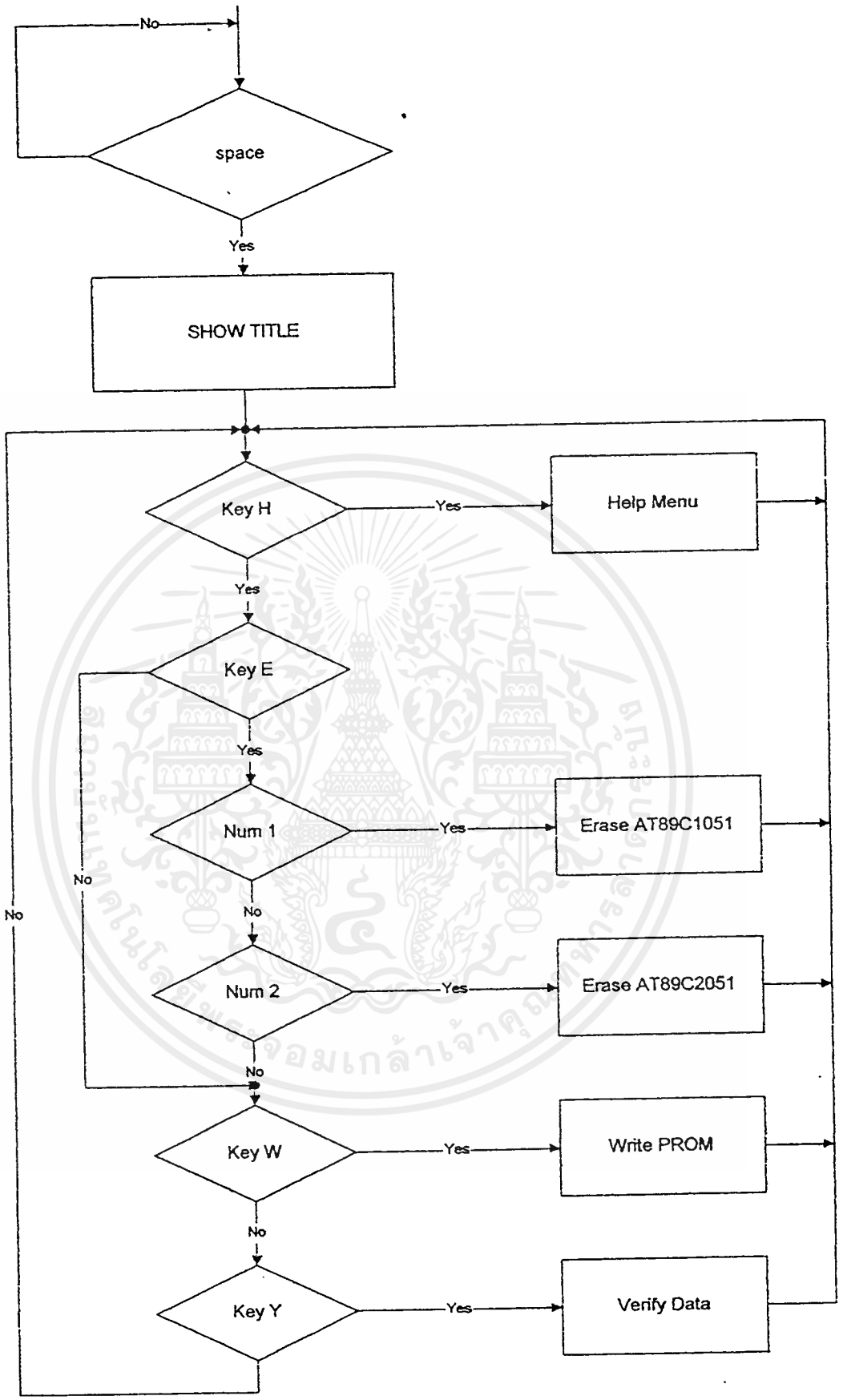
3.1.2 ส่วนประมวลผล

ในส่วนนี้จะมีหน้าที่ในการประมวลผลเช่นการรับเอาข้อมูลที่เป็นรหัสแอสกีมาแปลงเป็นข้อมูลแบบไบนารีเพื่อที่จะสามารถนำไปโปรแกรกลงในหน่วยความจำและควบคุมการสร้างสัญญาณในการโปรแกรมในการออกแบบเราได้ใช้ชิปไมโครคอนโทรลเลอร์เบอร์ AT89C2051 มาเป็นตัวควบคุม โดยเราจะให้พอร์ทหนึ่งทำหน้าที่เป็นส่วนของอินพุท/เอาต์พุทและยังใช้สำหรับการสร้างสัญญาณควบคุมในการโปรแกรม โดยเราจะต้องทำการแยกหน้าที่ของอินพุท/เอาต์พุทของข้อมูลออกจากหน้าที่การสร้างสัญญาณเพื่อป้องกันการปะปนระหว่างข้อมูลโดยการใช้ไอซี

3.1.4 การพัฒนาโปรแกรม

AT89C2051 เป็นชิปที่มีหน่วยความจำโปรแกรมขนาด 2 กิโลไบต์ชนิด PEROM ข้อมูลในหน่วยความจำในสถานะที่ทำการลบแล้วจะเป็น FF ทำให้พร้อมที่จะทำการโปรแกรมต่อไปได้ เราสามารถทำการโปรแกรมลงหน่วยความจำได้ที่ละไบต์เนื่องจาก AT89C2051 สามารถเริ่มทำงานที่แอดเดรส 000H ได้ก็โดยการรีเซ็ตระบบและเมื่อต้องการที่จะเลื่อนแอดเดรสก็ทำได้โดยการส่งพัลส์มากระตุ้นที่ขา XTAL1 ส่วนการที่รับข้อมูลที่เป็นเฮกซ์ไฟล์เพื่อมาเขียนลงบนหน่วยความจำของตัวไมโครคอมพิวเตอร์นั้นจะทำการรับมาที่ไบต์แล้วจึงเขียนข้อมูลโดยใช้โปรแกรมเป็นตัวควบคุมจึงหวนการรับส่งข้อมูลการทำงานของโปรแกรมนั้นจะมีการรอรับการกดคีย์เมื่อมีการกดคีย์โปรแกรมจะกระโดดไปทำงานตอบสนองการกดคีย์นั้นหลังจากนั้นโปรแกรมจะมารอรับคีย์ใหม่ แต่ถ้าไม่มีคีย์ใดๆ โปรแกรมก็จะรอรับคีย์อยู่อย่างนั้น ดังแสดงการทำงานตามโฟลว์ชาร์ตในรูปที่ 3.4









รูปที่ 3.4 แสดงโฟลว์ชาร์ตการทำงานของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

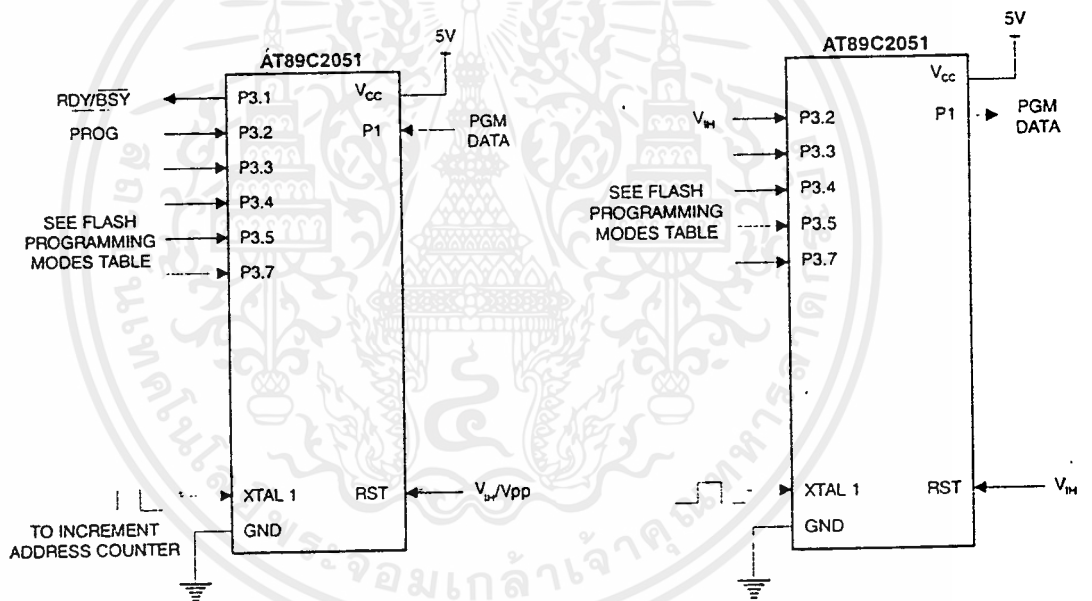
3.1.5 ขั้นตอนในการโปรแกรม

1. ทำการจ่ายไฟเลี้ยงให้กับ V_{cc} และขา GND ลงกราวด์เซตให้ขา RST และขา XTAL1 ลงกราวด์หลังจากขั้นตอนนี้ให้รอเวลาอีก 10 มิลลิวินาที
2. เซตให้ขา RST เป็นลอจิก H
เซตให้ขา P3.2 เป็นลอจิก H
สร้างสัญญาณลอจิกสูงและลอจิกต่ำ ที่เหมาะสมไปยังขา P3.3, P3.4, P3.5, P3.7 เพื่อที่จะทำการเลือกโหมดในการโปรแกรมหดแสดงในตารางโหมดการโปรแกรม PEROM
4. ส่งข้อมูลที่ต้องการจะเขียนลงหน่วยความจำไปยังขา P1.0 ถึง P1.7
5. ทำให้ระดับโวลท์ที่ขา RST เป็น 12 โวลท์
6. ส่งสัญญาณพัลส์หนึ่งลูกเพื่อที่จะทำการโปรแกรมข้อมูลลงหน่วยความจำ
7. ในการตรวจสอบข้อมูลให้เปลี่ยนระดับแรงดันที่ขา RST จาก 12 โวลท์เป็น 5 โวลท์ แล้วสร้างสัญญาณที่เหมาะสมไปยังขา P3.3, P3.4, P3.5, P3.7 ตามโหมดการอ่านข้อมูลแล้วเราสามารถอ่านข้อมูลจากพอร์ทหนึ่งได้
8. ในการโปรแกรมไบต์ถัดไปก็ให้ส่งพัลส์ไปยังขา XTAL1 หนึ่งลูกเพื่อเลื่อนตำแหน่งหน่วยความจำทีละไบต์
9. กระทำขั้นตอนที่ 5 ถึง 8 อีกครั้งคราวนี้ให้เปลี่ยนข้อมูลที่จะเขียนใหม่แล้วเพิ่มแอดเดรสขึ้นเพื่อจะโปรแกรมในไบต์ถัดไปหลังจากโปรแกรมเสร็จแล้วให้
10. เซตขา XTAL1 เป็นลอจิก L
เซตขา RST เป็นลอจิก L
หยุดจ่ายไฟเลี้ยงให้กับระบบ

Flash Programming Modes

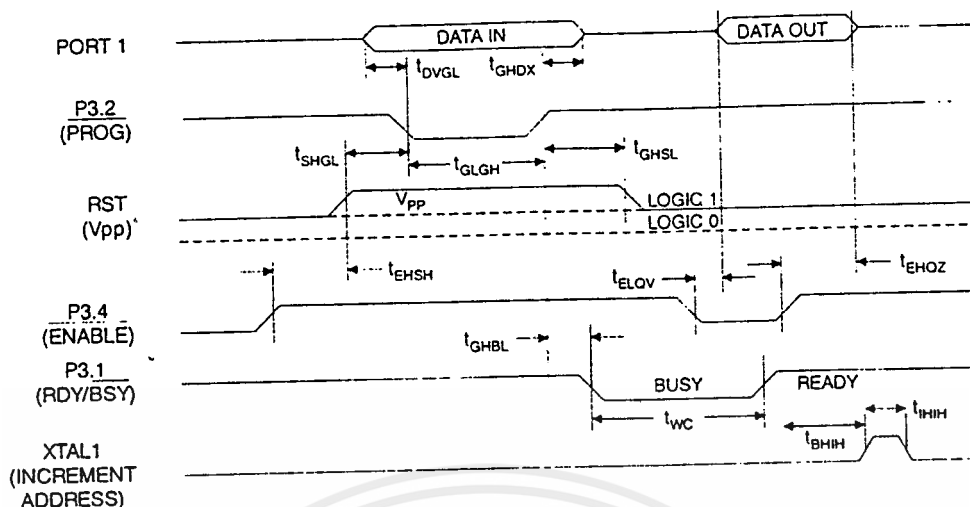
Mode	RST	P3.2/ PROG	P3.3	P3.4	P3.5	P3.7
Write Code Data ^(1,3)	12V		L	H	H	H
Read Code Data ⁽¹⁾	H	H	L	L	H	H
Write Lock Bit - 1	12V		H	H	H	H
Bit - 2	12V		H	H	L	L
Chip Erase	12V	 ⁽²⁾	H	L	L	L
Read Signature Byte	H	H	L	L	L	L

รูปที่ 3.5 ตารางแสดงการสร้างสัญญาณในโหมดต่างๆ



รูปที่ 3.6 การเชื่อมต่อขาสัญญาณในการ โปรแกรมและการอ่านข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป ที่ 3.7 (ก) รูปสัญญาณในการโปรแกรมและการตรวจสอบข้อมูล

$T_A = 21^\circ\text{C}$ to 27°C , $V_{CC} = 5.0 \pm 10\%$

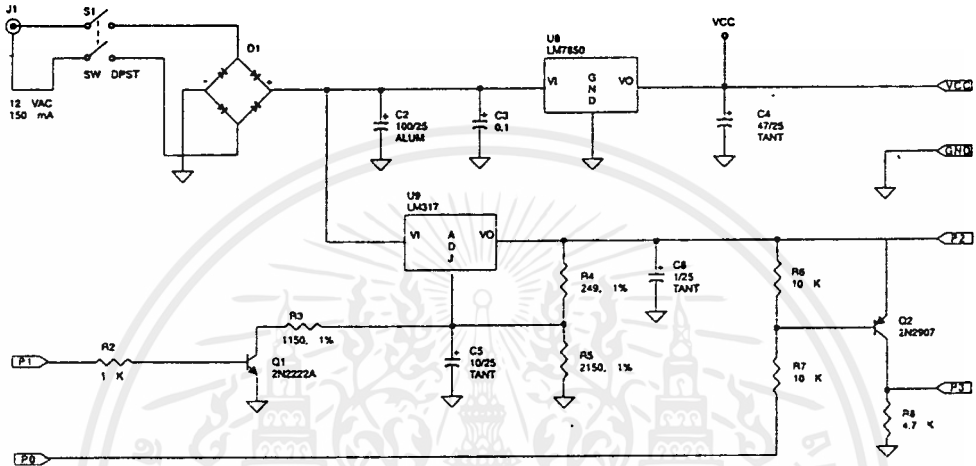
Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		250	μa
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	1.0		μs
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	1.0		μs
t_{EHSV}	P3.4 (ENABLE) High to V_{PP}	1.0		μs
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t_{GHSL}	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	1	110	μs
t_{ELOV}	ENABLE Low to Data Valid		1.0	μs
t_{EHOZ}	Data Float After ENABLE	0	1.0	μs
t_{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BSY}}$ Low		50	ns
t_{WC}	Byte Write Cycle Time		2.0	ms
t_{BHIH}	RDY/BSY to Increment Clock Delay	1.0		μs
t_{IHIH}	Increment Clock High	200		ns

รูปที่ 3.7 (ข) ตารางแสดงช่วงเวลาของสัญญาณที่ใช้ในขณะการโปรแกรม

บทที่ 4

การทดลอง

4.1 ทดลองการทำงานของวงจรควบคุมแรงดัน



รูปที่ 4.1 แสดงวงจรควบคุมแรงดันที่ใช้ทำการทดลอง

จากรูปที่ 4.1 เป็นวงจรที่ใช้ในการควบคุมแรงดันซึ่งประกอบด้วยส่วนควบคุมลอจิกทางด้านอินพุต โดยที่ขา p1 และขา p0 ขา p3 เป็นขาเอาต์พุตจากการที่ได้ทำการทดลองป้อนค่าลอจิกไปยังอินพุต p0 และ p1 แล้วทำให้ได้แรงดันเอาต์พุต p3 ที่สัมพันธ์กับแรงดันอินพุตดังนี้

ป้อนลอจิกที่ขา p1 (ต่อกับ P3.5)	ป้อนลอจิกที่ขา p0 (ต่อกับขา 12 ของ ไอซีแลคท์)	โวลท์ที่ขา RST
1	1	0
1	0	5
0	0	12

รูปที่ 4.2 ตารางแสดงผลการทดลองของวงจรควบคุมแรงดัน

4.2 การทดสอบการทำงานของซอฟต์แวร์

4.2.1ทดสอบการลบข้อมูล เป็นการทดสอบการลบข้อมูลเดิมที่มีอยู่บนชิปแล้วเพราะว่า ทุกครั้งที่ต้องการเขียนข้อมูลใหม่ลงไปเราจะต้องทำการลบข้อมูลเดิมก่อนซึ่งภายหลังจากการลบ ข้อมูลจะเปลี่ยนเป็น FFH โดยหลังจากการลบเราจะเรียกข้อมูลขึ้นมาดูเพื่อแสดงให้เห็นข้อมูล หลังจากที่ได้ทำการลบเรียบร้อยแล้ว ซึ่งการอ่านข้อมูลจะทำโดยเทียบกับการใช้ pro-100 อ่าน

```
Load data from chip get
Address from INTEL-HEX file
Wait Intel Hexfile
Sending file C:BOO.HEX

:10000000FFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFF2
:10001000FFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFF
:0C002000FFFFFFFFFFFFFFFFFFFFFFFFFFFF8
:00000001FF

Load data complete
```

>

รูปที่ 4.3 แสดงข้อมูลของชิปที่ทำการลบเรียบร้อยแล้ว (อ่านด้วยเครื่องเขียนข้อมูล)

```
PRO-100 89cXX PROGRAMMER V1.1
SILA RESEARCH CO.,LTD. BANGKOK, THAILAND
Remote Editor Service ... Baud rate :9600

-d 0000 0020
0000: 00 00 00 00 00 00 00 00 - 00 00 00 00 00 00 00 00
0010: 00 00 00 00 00 00 00 00 - 00 00 00 00 00 00 00 00
0020: 00 00 00 00 00 00 00 00 - 00 00 00 00 00 00 00 00
```

รูปที่ 4.4 แสดงข้อมูลของชิปที่ทำการลบเรียบร้อยแล้ว (อ่านด้วย pro-100)

4.2.2 ทดสอบการเขียนข้อมูล เป็นการทดสอบการเขียนข้อมูลลงหน่วยความจำภายหลังจากที่ทำการลบข้อมูลเดิมหลังจากทำการเขียนข้อมูลแล้วเราจะเรียกข้อมูลขึ้นมาดูเพื่อแสดงให้เห็นข้อมูลที่ทำการเขียนลงไปใหม่ซึ่งการอ่านข้อมูลจะทำโดยเทียบกับการใช้ pro-100 อ่าน

```
Load data from chip get
Address from INTEL-HEX file
Wait Intel Hexfile
SEnding file C:BOO.HEX

:10000000C290120023120023C29612002312002372
:10001000C297120023120023D290D296D2971200D8
:0C0020002380DD78007900D9FED8FA2298
:00000001FF
```

Load data complete

>

รูปที่ 4.5 แสดงข้อมูลของชิปที่ทำการเขียนเรียบร้อยแล้ว (อ่านด้วยเครื่องเขียนข้อมูล)

```
PRO-I00 89cXX PROGRAMMER V1.1
SILA RESEARCH CO.,LTD. BANGKOK, THAILAND
Remote Editor Service ... Baud rate :9600
```

```
-d 0000 0020
0000: C2 90 12 00 23 12 00 23 - C2 96 12 00 23 12 00 23
0010: C2 97 12 00 23 12 00 23 - D2 90 D2 96 D2 97 12 00
0020: 23 80 DD 78 00 79 00 D9 - FE D8 FA 22 FF FF FF FF
-
```

รูปที่ 4.6 แสดงข้อมูลของชิปที่ทำการเขียนเรียบร้อยแล้ว (อ่านด้วย pro-100)

บทที่ 5

บทสรุป

5.1 สรุปและการประยุกต์ใช้งาน

สรุปแล้วเครื่องเขียนข้อมูลลงหน่วยความจำสามารถที่จะเขียนโปรแกรมสั่งงานที่ควบคุมการทำงานของไมโครคอนโทรลเลอร์ลงไปหน่วยความจำของตัวไมโครคอนโทรลเลอร์ได้จะเห็นได้จากการทดลองว่าเมื่อทำการเขียนข้อมูลแล้วเมื่อนำไมโครคอนโทรลเลอร์ดังกล่าวไปใช้งานจะเห็นว่าสามารถใช้งานได้ดี

ลักษณะการประยุกต์ใช้งานจะเป็นการนำไปใช้ประโยชน์ในการพัฒนาระบบที่มีการควบคุมด้วยไมโครคอนโทรลเลอร์เบอร์ AT89C2051 และ AT89C1051 โดยจะใช้สำหรับเขียนข้อมูลลงไปหน่วยความจำโปรแกรมของชิปดังกล่าวเพื่อทำให้ชิปสามารถทำงานตามคำสั่งที่ต้องการ

5.2 การใช้งาน PC REMOTE EDITOR

PC REMOTE EDITOR คือโหมคการทำงานที่จะทำให้ผู้ใช้มีความสะดวกในระหว่างที่ทำการใช้งานเครื่องเขียนข้อมูลโดยเราจะใช้โปรแกรมสื่อสาร XTALK จากเครื่องพีซีเป็นตัวช่วยในการทำงานทำให้เราสามารถใช้คำสั่งผ่านทางคีย์บอร์ดและใช้จอของเครื่องพีซีเป็นส่วนแสดงผล

5.2.1 ขั้นตอนการเข้าสู่ PC REMOTE EDITOR

1. เมื่อทำการต่อสายสัญญาณ RS 232 เรียบร้อยแล้วให้ทำการจ่ายไฟเลี้ยงให้กับเครื่องเขียนข้อมูลซึ่งจะทำให้พร้อมที่จะติดต่อกับเครื่องพีซีได้
2. ที่เครื่องพีซีให้ผู้ใช้เรียกแบดไฟล์โดยเรียก X1.BAT เมื่อใช้งานที่พอร์ต COM1 และเรียก X2.BAT เมื่อใช้งานที่พอร์ต COM2
3. โปรแกรมสื่อสาร XTALK จะเข้าสู่การเตรียมพร้อมสำหรับการสื่อสารกับเครื่องโปรแกรมด้วยความเร็ว 9600 เมื่อเข้าสู่โปรแกรมสื่อสารบนหน้าจอของเครื่องพีซีจะปรากฏเป็นจอว่างๆ และที่บรรทัดสุดท้ายจะปรากฏข้อความดังนี้

^ A for Attention , ^ F to Switch | Captur off | Local

4. ให้ผู้ใช้กดคีย์ SPACE BAR ที่เครื่องพีซีหนึ่งครั้งก็จะเป็นการเข้าสู่ PC REMOTE EDITOR จะปรากฏข้อความดังนี้

AT89Cx051. PROGRAMMER REMOTE EDITOR
DEPARTMENT OF APPLIED PHYSICS , KMITL
LADKRABANG BANGKOK 10520 , THAILAND

>_

เครื่องหมาย “ > ” คือ PROMT ของ PC REMOTE EDITOR โดยสามารถที่จะพิมพ์คำสั่งต่างๆ ได้ทันทีหลังจากนั้นให้กดคำสั่ง H จะปรากฏรายละเอียดของคำสั่งต่างๆ ที่สามารถใช้งานได้หลังจากนั้นหากต้องการใช้คำสั่งใดก็ให้พิมพ์คำสั่งนั้นหลังเครื่องหมาย “ > ” ได้เลยในกรณีที่ป้อนคำสั่งไม่ถูกเครื่องจะแสดงคำว่า ^Syntax Error ให้ทราบในกรณีที่กดคีย์ SPACE BAR แล้วไม่ปรากฏข้อความบนจออาจเกิดจากการต่อสายไม่ตรงกับพอร์ทที่หลังเครื่องพีซี ให้ลองสลับสายใหม่

5.3 รายละเอียดของแต่ละคำสั่ง

คำสั่ง H (HELP)

หน้าที่	สำหรับแสดงชุดคำสั่งของ PC REMOTE EDITOR
การใช้งาน	พิมพ์ H
คำอธิบาย	ใช้แสดงชุดคำสั่งทั้งหมดของ PC REMOTE EDITOR พร้อมทั้งอธิบายหน้าที่การใช้งาน

คำสั่ง E (ERASE)

หน้าที่	สำหรับการลบข้อมูลเดิมในหน่วยความจำโปรแกรม ก่อนที่จะมีการโปรแกรมข้อมูลใหม่
การใช้งาน	พิมพ์ E [1] , [2]
คำอธิบาย	สำหรับการลบข้อมูลเดิมในหน่วยความจำโปรแกรมก่อนที่จะมีการโปรแกรมข้อมูลใหม่ ส่วนรูปแบบ E [1] , [2] คือชนิดของชิปไมโครคอนโทรเลอร์ โดยถ้าต้องการลบข้อมูลของชิปเบอร์ AT89C1051 ให้พิมพ์ E1 ถ้าต้องการลบข้อมูลของชิปเบอร์ AT89C2051 ให้พิมพ์ E2

คำสั่ง W (WRITE)

หน้าที่	ทำการเขียนข้อมูลที่ได้รับมาจากเครื่อง พีซี ลงหน่วยความจำโปรแกรม
การใช้งาน	พิมพ์ W
คำอธิบาย	สำหรับการเขียนข้อมูลลงหน่วยความจำโปรแกรมด้วยการรับไฟล์ที่มีนามสกุล HEX มาทำการโปรแกรมเข้าไปโดยไฟล์ดังกล่าวจะถูกส่งมาจากเครื่องพีซี แต่ก่อนที่จะทำการส่งไฟล์ดังกล่าวจะต้องทำการหน่วงเวลาเพื่อให้เครื่องเขียนข้อมูลสามารถที่จะได้ตอบกับพีซีได้โดยการกด ^A พิมพ์ CWกดENTER แล้วจึงพิมพ์คำว่า DELAY หลังจากนั้นให้ใส่ค่า DELAY (20 ก็ ใช้ได้) กด ENTER หลังจากนั้นให้ส่งไฟล์นามสกุล HEX ได้

คำสั่ง V (VERIFY)

หน้าที่	สำหรับการตรวจสอบความถูกต้องข้อมูล
การใช้งาน	พิมพ์ V
คำอธิบาย	จะทำการเปรียบเทียบข้อมูลบนชิปข้อมูลที่เป็นINTEL HEX FILE ที่ส่งมาจากเครื่องพีซีหากข้อมูลถูกต้องจะปรากฏข้อความ Ok .Pass หากข้อมูลมีการผิดพลาดจะปรากฏข้อความ Sorry fail

คำสั่ง L (LOAD)

หน้าที่	สำหรับอ่านข้อมูลบนชิปมาแสดงบนหน้าจอ
การใช้งาน	พิมพ์ L
คำอธิบาย	ทำการอ่านข้อมูลบนชิปมาตามตำแหน่งของข้อมูลที่ส่งมาจาก INTEL HEX FILE

5.4 แนวทางการพัฒนาโครงการ

เนื่องจากการใช้งานยังไม่สะดวกตรงที่เมื่อต้องการตรวจสอบความถูกต้องของข้อมูลนั้น เราต้องทำการโหลด INTEL HEX FILE ใหม่เสมอจึงทำให้เกิดความไม่สะดวกดังนั้นหากเราทำการพัฒนาโดยการต่อแรมเพิ่มขึ้นมาก็จะสามารถทำการเก็บ INTEL HEX FILE ไว้เพื่อเวลาที่ตรวจสอบข้อมูลเราก็สามารถที่ดึงข้อมูลจากแรมมาตรวจสอบได้โดยไม่เป็นการเสียเวลา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

filename      eprom.asm
description   program chip AT89Cx051 for devenlop system control
hardddware   flash programmer board
assembler    sxa51
engineer     sombat muenpan
company      .....

```

```

r      equ      0dh
f      equ      0ah
os     equ      10h
on     equ      11h
loff   equ      13h
ibyte  equ      20h
obyte  equ      21h
rag    equ      22h
ount   equ      23h

```

```
org      0000h
```

```
ljmp    main
```

```
org      100h
```

```

*****
init_RS232:initialize 8051 serial port
baud rate: 9600
data length: 8 bit
stop bit: 1 bit
parity bit: no
x-tal: 11.0592 MHz
*****

```

```

init:      mov      tmod,#00100000b
           mov      scon,#01010010b
           mov      tcon,#01101001b
           mov      th1,#0fdh
           setb    tr1
           ret

```

```

*****
recv:      receive byte put to a from serial port
           wait until receive bufffer ready
           entry: no
           exit:  a
*****

```

```

recv:      jnb     ri,recv
           clr     ri
           mov     a,sbuf
           lcall  send
           ret

```

```

*****
recv:      receive byte whit no echo
*****

```

```

receive:   jnb     ri,receive
           clr     ri
           mov     a,sbuf
           ret

```

```

*****
send a to serial port
check transmitter buffer befor send
entry: a
exit: no
*****

```

```

send:      jnb      ti,send
           clr      ti
           mov      sbuf,a
           ret

```

```

*****
send cr and lf to serial port
entry: no
exit: no
*****

```

```

send_cr:   mov      a,#cr
           lcall    send
           mov      a,#lf
           lcall    send
           ret

```

```

*****
send string to terminal
entry: dptr
exit: found eos
*****

```

```

send_string:  clr      a
             movc    a,@a+dptr
             cjne   a,#eos,send_string1
             ret

```

```

send_string1: lcall    send
             inc     dptr
             sjmp   send_string

```

```

*****
send xoff to RS232
entry: no
exit: no
*****

```

```

xoff_send:  mov      a,#xoff
           lcall    send
           ret

```

```

*****
send xon to RS232
entry: no
exit: no
*****

```

```

xon_send:   mov      a,#xon
           lcall    send
           ret

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

*****
convert bin to ascii code
entry: a
exit: a
*****

```

```

bin_ascii:    anl      a,#0fh
              mov      r2,a
              clr      c
              subb     a,#0ah
              jnc      ascii_af2
              mov      a,r2
              add      a,#30h
              ret
ascii_af2:    mov      a,r2
              add      a,#37h
              ret

```

```

*****
byte_ascii: convert a to ascii in r4, r5
*****

```

```

byte_ascii:   mov      b,a
              lcall    bin_ascii
              mov      r4,a
              mov      a,b
              swap     a
              lcall    bin_ascii
              mov      r5,a
              ret

```

```

*****
convert single ascii character to single nibble binary
entry: a ( 30-39 for 0-9, 41-46 for A-F, 61-66 for a-f)
exit: a
*****

```

```

ascii_bin:    clr      c
              mov      r6,a
              subb     a,#14h
              jnc      ascii_af
              mov      a,r6
              clr      c
              subb     a,#30h
ascii_af:     clr      c
              mov      a,r6
              subb     a,#37h
              ret

```

```

*****
; combine data 2 byte to singke byte
; entry: r4 = low nibble
; r5 = hight nibble
; exit: a
*****

```

```

combine:      mov      a,r5
              swap     a

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
add a,r4
ret
```

```
*****
get data from serial port two byte save to
r5 as a high nibble and r4 as a low nibble
entry: no
exit: a
*****
```

```
get_byte:    lcall    receive          ;first reading must goto r5
             lcall    ascii_bin
             mov     r5,a
             lcall    receive
             lcall    ascii_bin
             mov     r4,a
             lcall    combine
             ret
```

```
echo:       lcall    receive
             lcall    ascii_bin
             mov     r5,a
             lcall    receive
             lcall    ascii_bin
             mov     r4,a
             lcall    combine
             ret
```

```
*****
```

```
erasepm:    mov     r7,#02h
             lcall    setvolt
             mov     p1,#00000100b
             lcall    latch
again:       lcall    erase
             djnz   r7,again
             mov     p1,#0ffh
             lcall    latch
             ret
```

```
*****
```

```
erase:      clr     p1.4
             clr     p3.5
             lcall    latch
clrmem2:    mov     r2,count
clrmem1:    mov     r3,#100h
             clr     p3.2
             lcall    wait1
             setb   p3.2
             setb   p3.4
             nop
             clr     p3.4
             djnz   r3,clrmem1
             djnz   r2,clrmem2
             ret
```

```
*****
```

```
writepm:   clr     p3.5
             lcall    ms10
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

clr      p3.2
lcall   ms10
setb    p3.2
rd_busy: jnb    p3.3,rd_busy
setb    p3.4
nop
clr     p3.4
clr     c
mov     a,lobyte
add     a,#01
mov     lobyte,a
mov     a,hibyte
addc   a,#00
mov     hibyte,a
nextbyte: lcall  ms10
ret

```

```

compare: mov     a,dpl
cjne    a,lobyte,outcompare
mov     a,dph
cjne    a,hibyte,outcompare
ret

```

```

outcompare: clr     c
mov     a,lobyte
add     a,#01h
mov     lobyte,a
mov     a,hibyte
addc   a,#00
mov     hibyte,a
setb   p3.4
clr    p3.4
sjmp  compare

```

```

read_noecho: setb   p3.2
mov     b,p1
setb   p3.4
clr    p3.4
clr    c
mov     a,lobyte
add     a,#01
mov     lobyte,a
mov     a,hibyte
addc   a,#00
mov     hibyte,a
ret

```

```

read_echo: clr     a
lcall   ms10
lcall   ms10
setb   p3.2
mov     a,p1
lcall   byte_ascii
mov     a,r5
lcall   send

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

mov     a,r4
lcall  send
setb   p3.4
clr    p3.4
clr    c
mov    a,lobyte
add    a,#01
mov    lobyte,a
mov    a,hibyte
addc   a,#00
mov    hibyte,a
ret

```

```

etvoll1:  setb   p1.4
          setb   p3.5
          lcall  latch
          clr    p3.4
          lcall  ms10
          clr    p3.2
          clr    p1.4
          setb   p3.5
          lcall  latch
          ret

```

```

etvolt:  setb   p1.4
          setb   p3.5
          lcall  latch
          clr    p3.4
          lcall  ms10
          setb   p3.2
          clr    p1.4
          setb   p3.5
          lcall  latch
          ret

```

```

ms10:    mov     r0,#14h
ms10_L:  mov     r1,#00h
ms10_h:  djnz   r1,ms10_h
          nop
          nop
          nop
          nop
          nop
          djnz  r0,ms10_l
          ret

```

```

wait1:   mov     r0,#02
wait2:   mov     r1,#235
wait3:   djnz   r1,wait3
          djnz  r0,wait2
          ret

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

*****
latch:      setb      p3.7
            nop
            clr       p3.7
            ret

*****
main program
*****
main:      mov       sp,#60h
            lcall    init
            clr      frag
wait_space: lcall    receive
            cjne    a,#20h,wait_space
            mov     r2,#20d
sendcr:    lcall    send_cr
            djnz   r2,sendcr
            mov     dptr,#title
            lcall  send_string
get_key:   lcall    receive
            orl     a,#20h
            cjne   a,#68h,check1      ;receive 'h'
            mov     dptr,#help
            lcall  send_string
check1:    ljmp    get_key
            cjne   a,#65h,check2      ;receive 'e'
            lcall  receive
            cjne   a,#31h,num1
            mov     count,#04h
            ljmp   eraseprom
num1:      cjne   a,#32h,check2
            mov     count,#08h
            ljmp   eraseprom
check2:    cjne   a,#77h,check3      ;receive 'w'
            ljmp   writeprom
check3:    cjne   a,#76h,check4      ;receive 'v'
            ljmp   verify
check4:    cjne   a,#6ch,checkout     ;receive 'l'
            ljmp   load
checkout:  mov     dptr,#syntax_error
            lcall  send_string
            mov     dptr,#prompt
            lcall  send_string
            ljmp   get_key
eraseprom: mov     dptr,#wait_erase
            lcall  send_string
            lcall  erasepm
            mov     dptr,#ok_erase
            lcall  send_string
            mov     dptr,#prompt
            lcall  send_string
            ljmp   get_key
writeprom: lcall    setvolt
            ;
            mov     p1,#00000011B
            lcall  latch
sure:      lcall    send_cr
            mov     dptr,#wait_hex
            lcall  send_string
            mov     hibernate,#00h

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

wait_: ; mov lobyte,#00h ;wait for start 1st byte
; lcall recive
; cjne a,#':',wait_
; sjmp next_line2
ext_line: lcall recive ;skip ':'
ext_line2: lcall get_byte
; cjne a,#00h,process ;eof detect
; mov r7,#0ah
recive_again: lcall recive
; djnz r7,recive_again
; mov dptr,#ok_write
; lcall send_string
; mov dptr,#prompt
; lcall send_string
; ljmp get_key

process: mov r7,a ; r7 now is a counter
; lcall get_byte
; mov dph,a
; lcall get_byte
; mov dpl,a
; lcall xoff_send
; lcall compare
; lcall xon_send
; lcall get_byte ; skip null charecter
link1: lcall get_byte
; mov p1,a
; lcall xoff_send ; wait
; lcall writemp
; lcall xon_send ; resume
; djnz r7,link1
end_line: lcall recive
; cjne a,#0ah,end_line
; ljmp next_line
verify: lcall setv011
; mov p1,#00000001b
; lcall latch
; lcall send_cr
; mov dptr,#string_verify
; lcall send_string
; mov hibernate,#00h
; mov lobyte,#00h
verify1: lcall recive ;wait for start 1st byte
; cjne a,#':',verify1
; sjmp verify3
verify2: lcall recive ;skip ':'
verify3: lcall noecho
; cjne a,#00h,verify5 ;eof detect
verify4: lcall recive
; cjne a,#0ah,verify4
; jb frag,sorry_bad
happy_pass: mov dptr,#happy
; lcall send_string
; sjmp send_prompt
sorry_bad: mov dptr,#sorry
; lcall send_string
send_prompt: mov dptr,#prompt
; lcall send_string
; ljmp get_key
verify5: mov r7,a ; r7 now is a counter

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่จากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

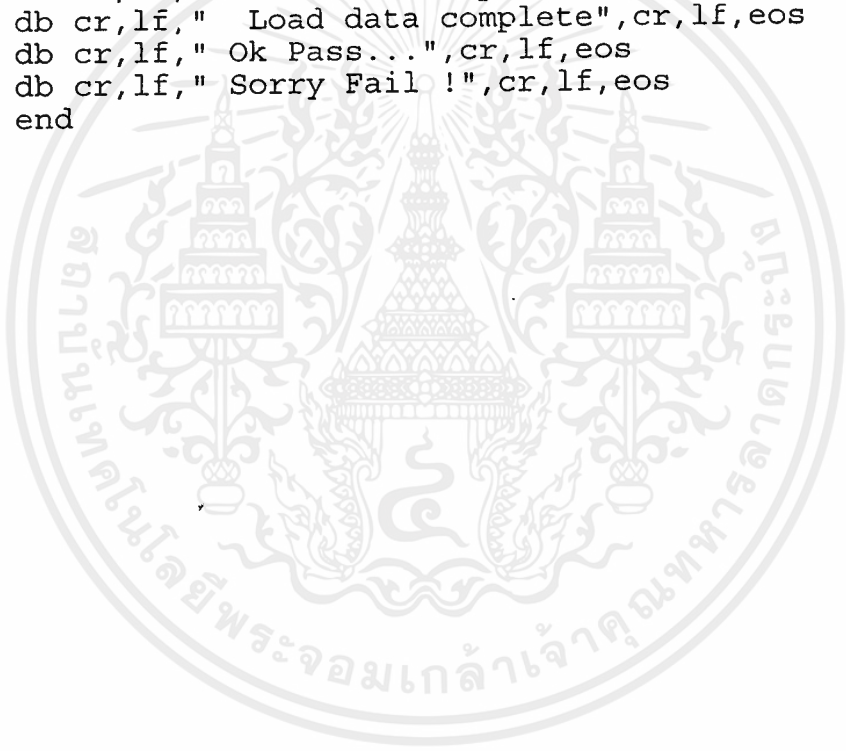
lcall    noecho
mov      dph,a
lcall    noecho
mov      dpl,a
lcall    xoff_send
lcall    compare
lcall    xon_send
lcall    noecho                ; skip null charecter
mov      p1,#0ffh
lcall    xoff_send
lcall    read_noecho
lcall    xon_send
lcall    noecho
jb       frag,verify7
cjne    a,b,bad
sjmp    verify7
load:   setb    frag
verify7: djnz   r7,verify6
verify8: lcall   receive
cjne    a,#0ah,verify8        ; check end line
ljmp    verify2                ; recive next line
load:   lcall   setvoll
mov      p1,#00000001b
lcall    latch
lcall    send_cr
mov      dptr,#string_load
lcall    send_string
mov      hbyte,#00h
mov      lbyte,#00h
load1:  lcall   receive          ;wait for start 1st byte
cjne    a,':',load1
sjmp    load3
load2:  lcall   receive          ;skip ':'
load3:  lcall   get_byte
cjne    a,#00h,load5          ;eof detect
load4:  lcall   receive
cjne    a,#0ah,load4
mov      dptr,#ok_load
lcall    send_string
mov      dptr,#prompt
lcall    send_string
ljmp    get_key
load5:  mov     r7,a            ; r7 now is a counter
lcall    get_byte
mov      dph,a
lcall    get_byte
mov      dpl,a
lcall    xoff_send
lcall    compare
lcall    xon_send
lcall    get_byte            ; skip null charecter
mov      p1,#0ffh
load6:  lcall   xoff_send
lcall    read_echo
lcall    xon_send
lcall    noecho
load7:  djnz   r7,load6
load8:  lcall   receive
cjne    a,#0ah,load8        ; check end line
ljmp    load2                ; recive next line

```

```

title: db cr,lf," AT 89Cx051 Programmer Remote Editor"
db cr,lf," Department of applied Physics,KMITL"
db cr,lf," Ladkrabang Bangkok 10520, THAILAND",cr,lf
db cr,lf," >",eos
help: db cr,lf," help command"
db cr,lf," h help command"
db cr,lf," e [type1],[type2] erase chip"
db cr,lf," w write chip"
db cr,lf," v verify data"
db cr,lf," l load data",cr,lf
db cr,lf," >",eos
prompt: db cr,lf," Wait erase !",eos
wait_erase: db cr,lf," Pleas Dowlode INTEL-HEX File ..."
wait_hex: db cr,lf," Use ^A and type SE Command to Send File",eos
string_verify: db cr,lf," Verify Data Wiht Intel Hexfile"
db cr,lf," Wait Intel Hexfile",eos
string_load: db cr,lf," Load data from chip get"
db cr,lf," Address from INTEL-HEX file"
db cr,lf," Wait Intel Hexfile",eos
syntax_error: db cr,lf," ^Syntax Error",cr,lf,eos
ok_erase: db cr,lf," Ok Erase Completè",cr,lf,eos
ok_write: db cr,lf," Ok Write Complete",cr,lf,eos
ok_load: db cr,lf," Load data complete",cr,lf,eos
happy: db cr,lf," Ok Pass...",cr,lf,eos
sorry: db cr,lf," Sorry Fail !",cr,lf,eos
endrom: end

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์

1. AT89C2051
2. MAX232
3. 74LS373
4. LM317
5. LM7805
6. Resistor 100 Ω
250 Ω ,1%
1150 Ω ,1%
2150 Ω ,1%
1 K Ω ,1%
1.8 K Ω
4.7 K Ω ,1%
10 K Ω ,1% 7 ตัว
7. Capasistor 0.1 μ F 2 ตัว
1 μ F , 25V(แทนทาลัม)
10 μ F , 25V(แทนทาลัม)
10 μ F , 16V(อิเล็กโตรไลต์) 7 ตัว
100 μ F , 25V(อิเล็กโตรไลต์)
30Pf 2 ตัว
8. Transistor 2N2907
2N2222A
9. Diode 1N4001 3 ตัว
10. XTAL 11.0592
11. LED 3mm.
12. terminal RS232
13. ZIF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

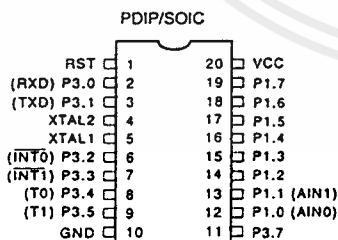
- Compatible with MCS-51™ Products
- 2 Kbytes of Reprogrammable Flash Memory
Endurance: 1,000 Write/Erase Cycles
- 2.7 V to 6 V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Two-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 15 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Five Interrupt Sources
- Programmable Serial UART Channel
- Direct LED Drive Outputs
- On-Chip Analog Comparator
- Low Power Idle and Power Down Modes

Description

The AT89C2051 is a low-voltage, high-performance CMOS 8-bit microcomputer with 2 Kbytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C2051 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89C2051 provides the following standard features: 2 Kbytes of Flash, 128 bytes of RAM, 15 I/O lines, two 16-bit timer/counters, a five source two-level interrupt architecture, a full duplex serial port, a precision analog comparator, on-chip oscillator and clock circuitry. In addition, the AT89C2051 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Configuration



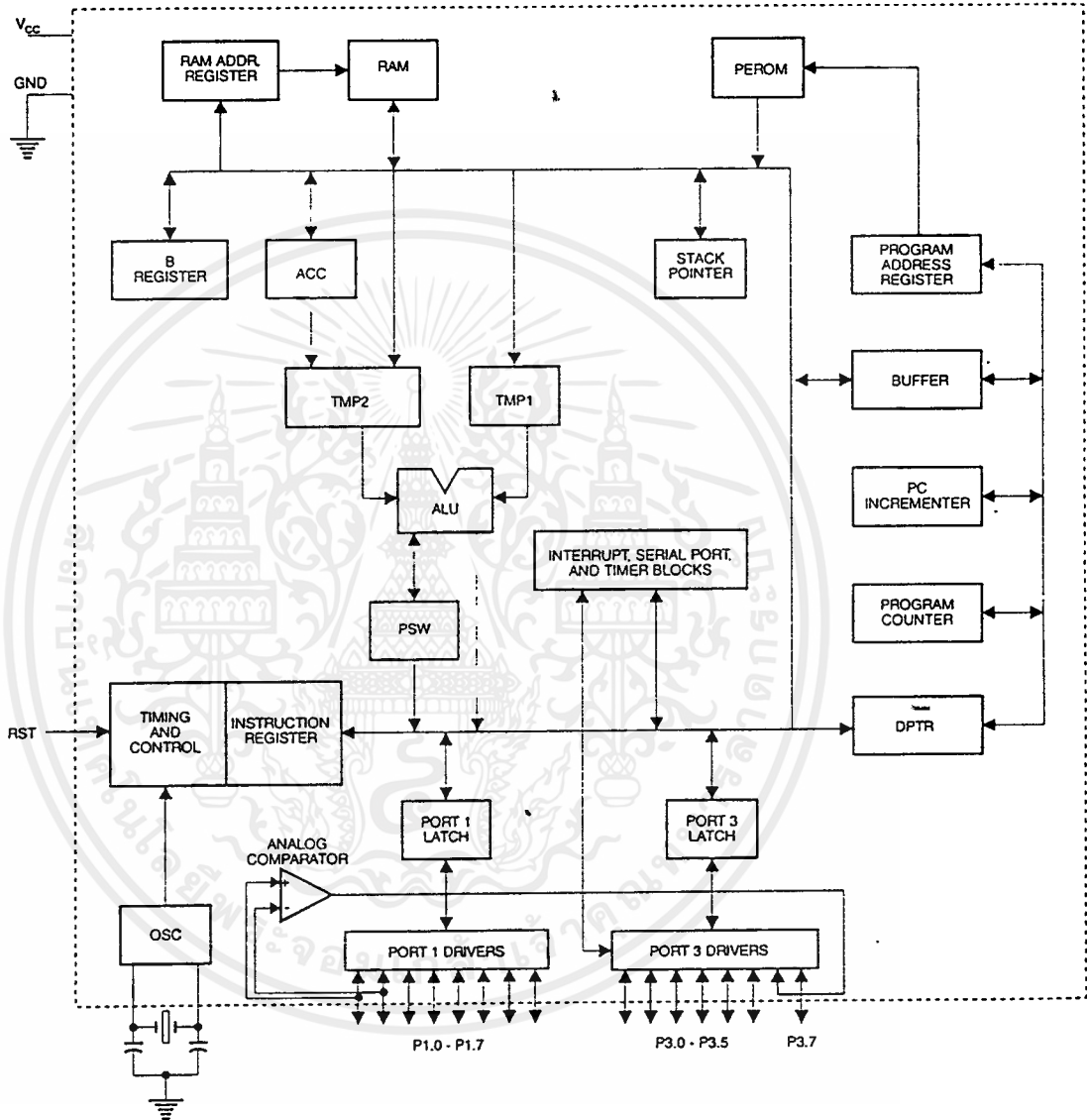
8-Bit
Microcontroller
with 2 Kbytes
Flash

AT89C2051



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description

Vcc

Supply voltage.

GND

Ground.

Port 1

Port 1 is an 8-bit bidirectional I/O port. Port pins P1.2 to P1.7 provide internal pullups. P1.0 and P1.1 require external pullups. P1.0 and P1.1 also serve as the positive input (AIN0) and the negative input (AIN1), respectively, of the on-chip precision analog comparator. The Port 1 output buffers can sink 20 mA and can drive LED displays directly. When 1s are written to Port 1 pins, they can be used as inputs. When pins P1.2 to P1.7 are used as inputs and are externally pulled low, they will source current (IIL) because of the internal pullups.

Port 1 also receives code data during Flash programming and program verification.

Port 3

Port 3 pins P3.0 to P3.5, P3.7 are seven bidirectional I/O pins with internal pullups. P3.6 is hard-wired as an input to the output of the on-chip comparator and is not accessible as a general purpose I/O pin. The Port 3 output buffers can sink 20 mA. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (IIL) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C2051 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)

Port 3 also receives some control signals for Flash programming and programming verification.

RST

Reset input. All I/O pins are reset to 1s as soon as RST goes high. Holding the RST pin high for two machine cycles while the oscillator is running resets the device.

Each machine cycle takes 12 oscillator or clock cycles.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

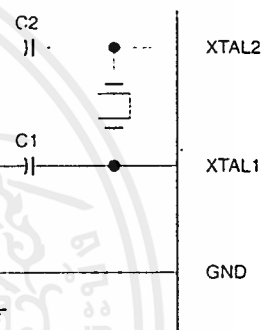
XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

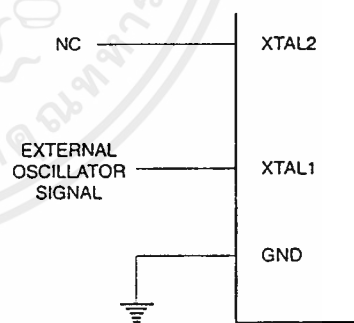
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 1. Oscillator Connections



Notes: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in the table below.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Table 1. AT89C2051 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP X0000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 00000000							0AFH
0A0H								0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H		SP 00000111	DPL 00000000	DPH 00000000			PCON 00000000	87H

Restrictions on Certain Instructions

The AT89C2051 and AT89C1051 are economical and cost-effective members of Atmel's growing family of microcontrollers. They contain 2 Kbytes and 1 Kbyte of flash program memory, respectively. Both are fully compatible with the MCS-51 architecture, and can be programmed using the MCS-51 instruction set. However, there are a few considerations one must keep in mind when utilizing certain instructions to program these devices.

All the instructions related to jumping or branching should be restricted such that the destination address falls within the physical program memory space of the device, which is 2K for the AT89C2051. This should be the responsibility of the software programmer. For example, LCALL 7E0H would be valid for the AT89C2051 (with 2K of memory), but LCALL 900H would not.

1. Branching instructions:

LCALL, LJMP, ACALL, AJMP, SJMP, JMP @A+DPTR

These unconditional branching instructions will execute correctly as long as the programmer keeps in mind that the destination branching address must fall within the physical boundaries of the program memory size (locations 00H to 7FFH for the 89C2051). Violating the physical space limits may cause unknown program behavior.

CJNE [...], DJNZ [...], JB, JNB, JC, JNC, JBC, JZ, JNZ With these conditional branching instructions the same rule above ap-

plies. Again, violating the memory boundaries may cause erratic execution.

For applications involving interrupts the normal interrupt service routine address locations of the 80C51 family architecture have been preserved.

2. MOVX-related instructions, Data Memory:

The AT89C2051 contains 128 bytes of internal data memory, while the AT89C1051 has 64 bytes. Thus, in the AT89C1051 the stack depth is limited to 64 bytes, the amount of available RAM. External DATA memory access is not supported in either device, nor is external PROGRAM memory execution. Therefore, no MOVX [...] instructions should be included in the program.

A typical 80C51 assembler will still assemble instructions, even if they are written in violation of the restrictions mentioned above. It is the responsibility of the controller user to know the physical features and limitations of the device being used and adjust the instructions used correspondingly.



Program Memory Lock Bits

On the chip are two lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

Lock Bit Protection Modes⁽¹⁾

Program Lock Bits	Lock Bits		Protection Type
	LB1	LB2	
1	U	U	No program lock features.
2	P	U	Further programming of the Flash is disabled.
3	P	P	Same as mode 2, also verify is disabled.

Note: 1. The Lock Bits can only be erased with the Chip Erase operation

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

PI.0 and PI.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

PI.0 and PI.1 should be set to '0' if no external pullups are used, or set to '1' if external pullups are used.

Programming The Flash

The AT89C2051 is shipped with the 2 Kbytes of on-chip PEROM code memory array in the erased state (i.e., contents = FFH) and ready to be programmed. The code memory array is programmed one byte at a time. *Once the array is programmed, to re-program any non-blank byte, the entire memory array needs to be erased electrically.*

Internal Address Counter: The AT89C2051 contains an internal PEROM address counter which is always reset to 000H on the rising edge of RST and is advanced by applying a positive going pulse to pin XTAL1.

Programming Algorithm: To program the AT89C2051, the following sequence is recommended.

1. Power-up sequence:
Apply power between V_{CC} and GND pins
Set RST and XTAL1 to GND
With all other pins floating, wait for greater than 10 milliseconds
2. Set pin RST to 'H'
Set pin P3.2 to 'H'
3. Apply the appropriate combination of 'H' or 'L' logic levels to pins P3.3, P3.4, P3.5, P3.7 to select one of the programming operations shown in the PEROM Programming Modes table.
To Program and Verify the Array:
4. Apply data for Code byte at location 000H to PI.0 to PI.7.
5. Raise RST to 12V to enable programming.
6. Pulse P3.2 once to program a byte in the PEROM array or the lock bits. The byte-write cycle is self-timed and typically takes 1.2 ms.
7. To verify the programmed data, lower RST from 12V to logic 'H' level and set pins P3.3 to P3.7 to the appropriate levels. Output data can be read at the port PI pins.
8. To program a byte at the next address location, pulse XTAL1 pin once to advance the internal address counter. Apply new data to the port PI pins.
9. Repeat steps 5 through 8, changing data and advancing the address counter for the entire 2 Kbytes array or until the end of the object file is reached.
10. Power-off sequence:
set XTAL1 to 'L'
set RST to 'L'
Float all other I/O pins
Turn V_{CC} power off

Data Polling: The AT89C2051 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P1.7. Once the write cycle has been completed, $\overline{\text{true}}$ data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The Progress of byte programming can also be monitored by the RDY/BSY output signal. Pin P3.1 is pulled low after P3.2 goes High during programming to indicate BUSY. P3.1 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed code data can be read back via the data lines for verification:

1. Reset the internal address counter to 000H by bringing RST from 'L' to 'H'.
2. Apply the appropriate control signals for Read Code data and read the output data at the port P1 pins.
3. Pulse pin XTAL1 once to advance the internal address counter.
4. Read the next code data byte at the port P1 pins.
5. Repeat steps 3 and 4 until the entire array is read.

The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire PEROM array (2 Kbytes) and the two Lock Bits are erased electrically by using the proper combination of control signals and by holding P3.2 low for 10 ms. The code array is written with all "1"s in the Chip Erase operation and must be executed before any non-blank memory byte can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 001H, and 002H, except that P3.5 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(001H) = 21H indicates 89C2051

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode	RST	P3.2/ PROG	P3.3	P3.4	P3.5	P3.7
Write Code Data ^(1,3)	12V		L	H	H	H
Read Code Data ⁽¹⁾	H	H	L	L	H	H
Write Lock Bit - 1	12V		H	H	H	H
Bit - 2	12V		H	H	L	L
Chip Erase	12V	⁽²⁾	H	L	L	L
Read Signature Byte	H	H	L	L	L	L

Notes: 1. The internal PEROM address counter is reset to 000H on the rising edge of RST and is advanced by a positive pulse at XTAL1 pin.

2. Chip Erase requires a 10 ms $\overline{\text{PROG}}$ pulse.

3. P3.1 is pulled Low during programming to indicate RDY/BSY.





Figure 3. Programming the Flash Memory

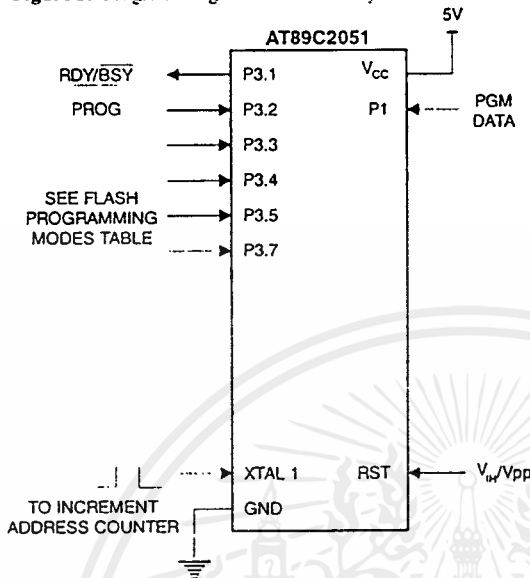
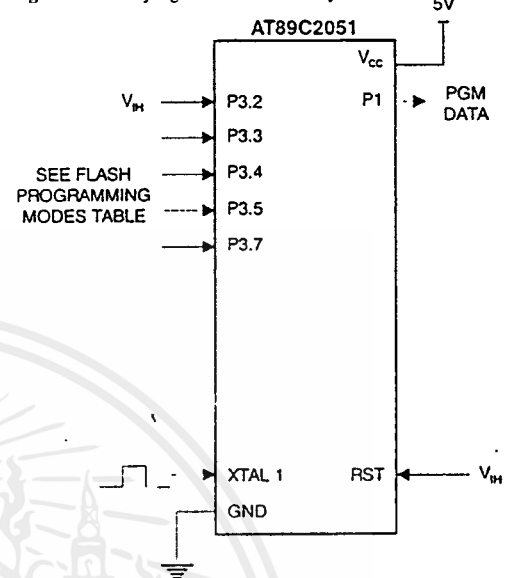


Figure 4. Verifying the Flash Memory



Flash Programming and Verification Characteristics

$T_A = 21^\circ\text{C}$ to 27°C , $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		250	μA
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	1.0		μs
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	1.0		μs
t_{EHS}	P3.4 ($\overline{\text{ENABLE}}$) High to V_{PP}	1.0		μs
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t_{GHSL}	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	1	110	μs
t_{ELQV}	$\overline{\text{ENABLE}}$ Low to Data Valid		1.0	μs
t_{EHOZ}	Data Float After $\overline{\text{ENABLE}}$	0	1.0	μs
t_{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		50	ns
t_{WC}	Byte Write Cycle Time		2.0	ms
t_{BHIH}	$\overline{\text{RDY/BSY}}$ to Increment Clock Delay	1.0		μs
t_{HIL}	Increment Clock High	200		ns



D.C. Characteristics

$T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 2.7\text{ V}$ to 6.0 V (unless otherwise noted)

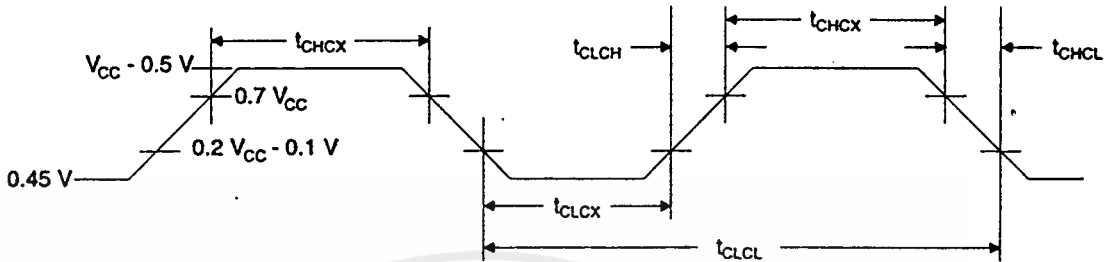
Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage		-0.5	$0.2 V_{CC}-0.1$	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC}+0.9$	$V_{CC}+0.5$	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC}+0.5$	V
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1, 3)	$I_{OL} = 20\text{ mA}$, $V_{CC} = 5\text{ V}$ $I_{OL} = 10\text{ mA}$, $V_{CC} = 2.7\text{ V}$		0.5	V
V_{OH}	Output High Voltage (Ports 1, 3)	$I_{OH} = -80\text{ }\mu\text{A}$, $V_{CC} = 5\text{ V} \pm 10\%$	2.4		V
		$I_{OH} = -30\text{ }\mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -12\text{ }\mu\text{A}$	$0.9 V_{CC}$		V
I_{IL}	Logical 0 Input Current (Ports 1, 2, 3)	$V_{IN} = 0.45\text{ V}$		-50	μA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1, 2, 3)	$V_{IN} = 2\text{ V}$		-750	μA
I_{LI}	Input Leakage Current (Port P1.0, P1.1)	$0 < V_{IN} < V_{CC}$		± 10	μA
V_{OS}	Comparator Input Offset Voltage	$V_{CC} = 5\text{ V}$		20	mV
V_{CM}	Comparator Input Common Mode Voltage		0	V_{CC}	V
RRST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz, $V_{CC} = 6\text{ V}/3\text{ V}$		15/5.5	mA
		Idle Mode, 12 MHz, $V_{CC} = 6\text{ V}/3\text{ V}$ P1.0 & P1.1 = 0V or V_{CC}		5/1	mA
	Power Down Mode ⁽²⁾	$V_{CC} = 6\text{ V}$ P1.0 & P1.1 = 0V or V_{CC}		100	μA
		$V_{CC} = 3\text{ V}$ P1.0 & P1.1 = 0V or V_{CC}		20	μA

Notes: 1. Under steady state (non-transient) conditions. I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin: 20 mA
Maximum total I_{OL} for all output pins: 80 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power Down is 2 V.

External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

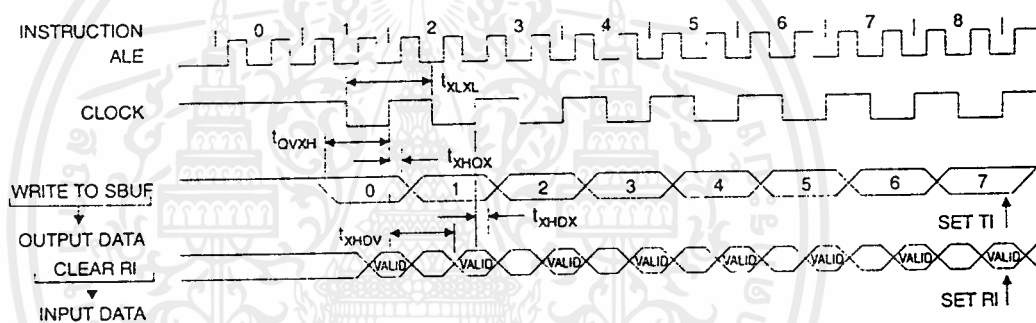


Serial Port Timing: Shift Register Mode Test Conditions

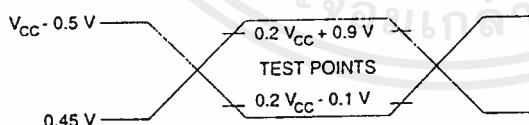
($V_{CC} = 5.0 \text{ V} \pm 20\%$; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
tXLXL	Serial Port Clock Cycle Time	1.0		12tCLCL		μs
tOVXH	Output Data Setup to Clock Rising Edge	700		10tCLCL-133		ns
tXHOX	Output Data Hold After Clock Rising Edge	50		2tCLCL-33		ns
tXHDX	Input Data Hold After Clock Rising Edge	0		0		ns
tXHDV	Clock Rising Edge to Input Data Valid		700		10tCLCL-133	ns

Shift Register Mode Timing Waveforms

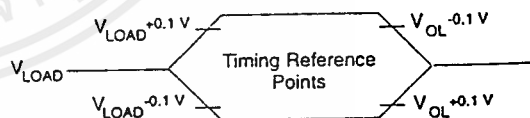


AC Testing Input/Output Waveforms ⁽¹⁾



Note: 1. AC Inputs during testing are driven at $V_{CC} - 0.5 \text{ V}$ for a logic 1 and 0.45 V for a logic 0. Timing measurements are made at $V_{IH, \text{min}}$ for a logic 1 and $V_{IL, \text{max}}$ for a logic 0.

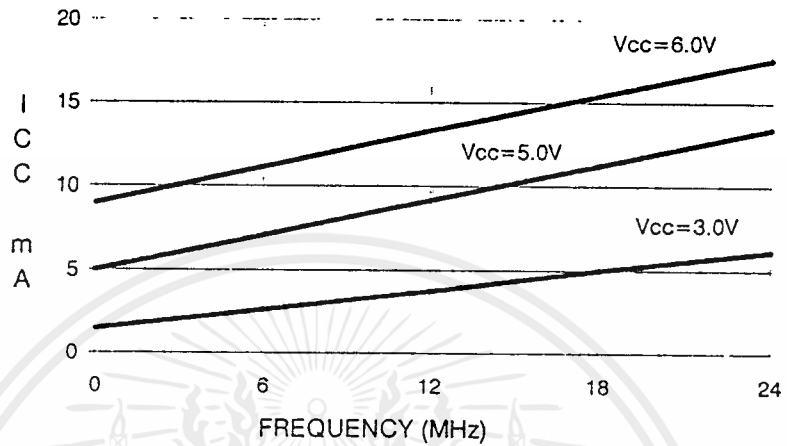
Float Waveforms ⁽¹⁾



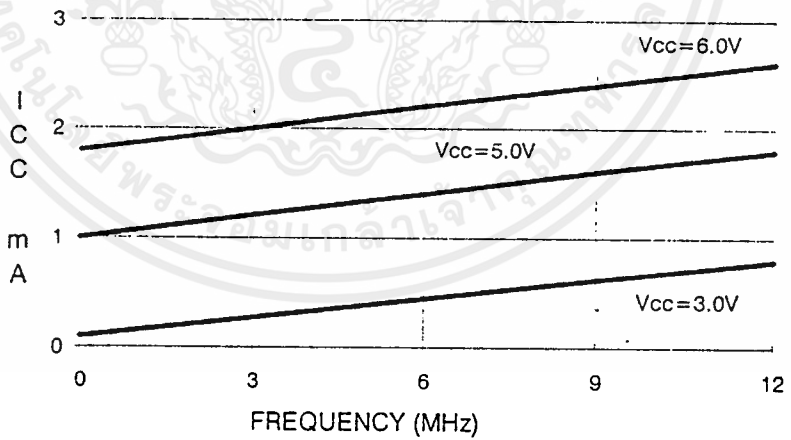
Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded $V_{\text{OH}}/V_{\text{OL}}$ level occurs.

AT89C2051

AT89C2051
TYPICAL ICC - ACTIVE (85°C)



AT89C2051
TYPICAL ICC - IDLE (85°C)

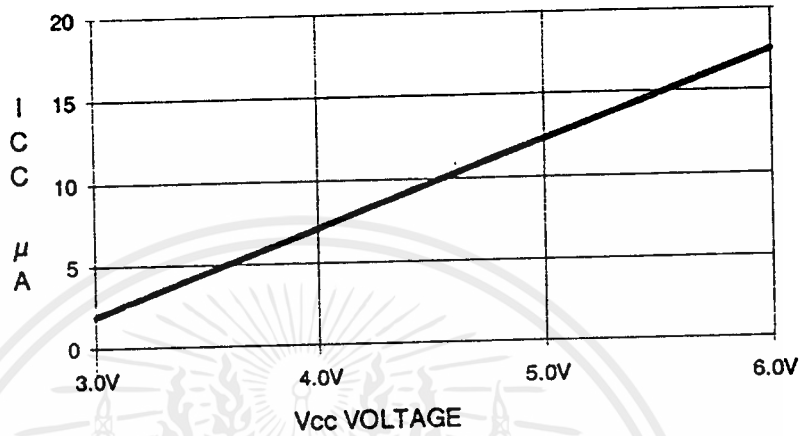


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



AT89C2051

TYPICAL ICC vs. VOLTAGE - POWER DOWN (85°C)



- Note:
1. XTAL1 tied to GND for ICC (power down).
 2. P1.0 and P1.1 = Vcc or GND.
 3. Lock bits programmed.

AT89C2051

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	2.7 V to 6.0 V	AT89C2051-12PC AT89C2051-12SC	20P3 20S	Commercial (0°C to 70°C)
		AT89C2051-12PI AT89C2051-12SI	20P3 20S	Industrial (-40°C to 85°C)
24	4.0 V to 6.0 V	AT89C2051-24PC AT89C2051-24SC	20P3 20S	Commercial (0°C to 70°C)
		AT89C2051-24PI AT89C2051-24SI	20P3 20S	Industrial (-40°C to 85°C)

Package Type	
20P3	20 Lead, 0.300" Wide, Plastic Dual In-line Package (PDIP)
20S	20 Lead, 0.300" Wide, Plastic Gull Wing Small Outline (SOIC)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIM**+5V-Powered Multi-Channel RS-232 Drivers/Receivers****General Description**

The MAX220-MAX249 family of line drivers/receivers is intended for all EIA-232E and V.28/V.24 communications interfaces, and in particular, for those applications where $\pm 12V$ is not available.

These parts are particularly useful in battery-powered systems since their low-power shutdown mode reduces power dissipation to less than $5\mu W$. The MAX233, MAX235 and MAX245-MAX247 use no external components and are recommended for applications where printed circuit board space is critical.

All members of the family except the MAX231 and MAX239 need only a single +5V supply for operation. The RS-232 drivers/receivers have on-board charge-pump voltage converters which convert the +5V input power to the $\pm 10V$ needed to generate the RS-232 output levels. The MAX231 and MAX239, designed to operate from +5V and +12V, contain a +12V to -12V charge-pump voltage converter.

Since nearly all RS-232 applications need both line drivers and receivers, the family includes both receivers and drivers in one package. The wide variety of RS-232 applications require differing numbers of drivers and receivers. Maxim offers a wide selection of RS-232 driver/receiver combinations in order to minimize the package count (see *Selection Guide*).

Applications

Portable Computers
 Low-Power Modems
 Interface Translation
 Battery-Powered RS-232 Systems
 Multi-Drop RS-232 Networks

Features**Superior to Bipolar**

- ◆ Operate from Single +5V Power Supply (+5V and +12V – MAX231 and MAX239)
- ◆ Low-Power Receive Mode in Shutdown (MAX223/MAX242)
- ◆ Meet All EIA-232E and V.28 Specifications
- ◆ Multiple Drivers and Receivers
- ◆ 3-State Driver and Receiver Outputs
- ◆ Open-Line Detection (MAX243)

Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX220CPE	0°C to +70°C	16 Plastic DIP
MAX220CSE	0°C to +70°C	16 Narrow SO
MAX220CWE	0°C to +70°C	16 Wide SO
MAX220C/D	0°C to +70°C	Dice*
MAX220EPE	-40°C to +85°C	16 Plastic DIP
MAX220ESE	-40°C to +85°C	16 Narrow SO
MAX220EWE	-40°C to +85°C	16 Wide SO
MAX220MJE	-55°C to +125°C	16 CERDIP
MAX222CPN	0°C to +70°C	18 Plastic DIP
MAX222CWN	0°C to +70°C	18 Wide SO
MAX222C/D	0°C to +70°C	Dice*
MAX222EPN	-40°C to +85°C	18 Plastic DIP
MAX222EWN	-40°C to +85°C	18 Wide SO
MAX222EJN	-40°C to +85°C	18 CERDIP
MAX222MJN	-55°C to +125°C	18 CERDIP

Ordering information continued on last page.

* Contact factory for dice specifications.

MAX220-MAX249

2

MAXIM

Maxim Integrated Products 2-53

Call toll free 1-800-998-8800 for free samples or literature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAX220-MAX249

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

Interface Products

Part Number	Power Supply (V)	No. of RS-232 Drivers/Receivers	No. of Ext. Caps	Nominal Cap. Value (µF)	Shutdown & Three-State	Receivers Active in Shutdown	Data Rate (Kbps)	Features
+5V RS-232 PRODUCTS								
MAX211	+3	3/5	1	0.33/0.68	Yes	✓	250	5 receivers active in shutdown, ICC = 1.5mA, chip inductor
MAX560	+3	4/5	4	1.0	Yes	✓	120	+3V, MAX561 with receivers active in shutdown
MAX561	+3	4/5	4	1.0	Yes	✓	120	+3V, complete IBM PC serial port
+5V RS-232 PRODUCTS								
MAX220	+5	2/2	4	4.7/10	No		120	Ultra low-power, industry-standard pinout
MAX221	+5	2/2	4	0.1	Yes		200	+5V IBM PC serial port with receivers active in shutdown
MAX2230(MAX213)	+5	4/5	4	1.0(0.1)	Yes	✓	120	MAX241 + receivers active in shutdown
MAX2300(MAX200)	+5	5/0	4	1.0(0.1)	Yes		120	5 drivers with shutdown
MAX2310(MAX201)	+5 and +7.5 to +13.2	2/2	2	1.0(0.1)	No		120	Standard +5/+12V or battery supplies; same functions as MAX232
MAX2320(MAX202)	+5	2/2	4	1.0(0.1)	No		120(64)	Industry standard
MAX232A	+5	2/2	4	0.1	No		200	Higher slew rate, small caps
MAX2330(MAX203)	+5	2/2	0	-	No		120	No external caps
MAX233A	+5	2/2	0	-	No		200	No external caps, high slew rate
MAX2340(MAX204)	+5	4/0	4	1.0(0.1)	No		120	Replaces 1488
MAX2350(MAX205)	+5	5/5	0	-	Yes		120	No external caps
MAX2360(MAX206)	+5	4/3	4	1.0(0.1)	Yes		120	Shutdown, three-state
MAX2370(MAX207)	+5	5/3	4	1.0(0.1)	No		120	Complements IBM PC serial port
MAX2380(MAX208)	+5	4/4	4	1.0(0.1)	No		120	Replaces 1488 and 1489
MAX2390(MAX209)	+5 and +7.5 to +13.2	3/5	2	1.0(0.1)	No		120	Standard +5/+12V or battery supplies; single package solution for IBM PC serial port
MAX240	+5	5/5	4	1.0	Yes		120	DTE or DTE/DCE device
MAX2410(MAX211)	+5	4/5	4	1.0(0.1)	Yes		120	Complete IBM PC serial port
MAX241	+5	2/2	4	0.1	Yes	✓	200	Separate shutdown and enable
MAX242	+5	2/0	4	0.1	No		200	Open-line detection amplifier cabling
MAX244	+5	8/0	0	1.0	No		120	High slew rate
MAX245	+5	8/0	0	-	Yes	✓	120	High slew rate, int. caps. two shutdown modes
MAX246	+5	8/0	0	-	Yes	✓	120	High slew rate, int. caps. three shutdown modes
MAX247	+5	8/9	4	1.0	Yes	✓	120	High slew rate, int. caps. three operating modes
MAX248	+5	8/8	4	1.0	Yes	✓	120	High slew rate, selective half-chip enables
MAX249	+5	6/0	4	1.0	Yes	✓	120	Available in quad package
RS-232 ISOLATION PRODUCTS								
MAX250	+5	2/0	-	-	Yes		120	Isolated RS-232 chipset
MAX251	+5	2/0	0	-	Yes		120	Isolated RS-232 chipset
MAX252A	+5	2/0	0	-	Yes		20	UL recognition, 1500V isolation
MAX252B	+5	2/0	0	-	Yes		20	Economical 500V isolation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

MAX220-MAX249

ABSOLUTE MAXIMUM RATINGS – MAX220/222/232A/233A/242/243

Supply Voltage (VCC)	-0.3V to +6V	16-Pin Narrow SO (derate 8.70mW/°C above +70°C) ..	696mW
Input Voltages		16-Pin Wide SO (derate 9.52mW/°C above +70°C) ..	762mW
VIN	-0.3V to (VCC - 0.3V)	18-Pin Wide SO (derate 9.52mW/°C above +70°C) ..	762mW
RIN	±30V	20-Pin Wide SO (derate 10.00mW/°C above +70°C) ..	?
TOUT (Note 1)	±15V	16-Pin CERDIP (derate 10.00mW/°C above +70°C) ..	800mW
Output Voltages		18-Pin CERDIP (derate 10.53mW/°C above +70°C) ..	842mW
TOUT	±15V	Operating Temperature Ranges:	
ROUT	-0.3V to (VCC + 0.3V)	MAX2 __ AC __, MAX2 __ C __	0°C to +70°C
Driver/Receiver Output Short Circuited to GND ..	Continuous	MAX2 __ AE __, MAX2 __ E __	-40°C to +85°C
Continuous Power Dissipation (TA = +70°C)		MAX2 __ AM __, MAX2 __ M __	-55°C to +125°C
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C) ..	842mW	Storage Temperature Range	-65°C to +160°C
18-Pin Plastic DIP (derate 11.11mW/°C above +70°C) ..	889mW	Lead Temperature (soldering, 10 sec)	+300°C
20-Pin Plastic DIP (derate 8.00mW/°C above +70°C) ..	440mW		

Note 1: Input voltage measured with TOUT in high-impedance state, SHDN or VCC = 0V.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS – MAX220/222/232A/233A/242/243

(VCC = +5V ±10%, C1-C4 = 0.1µF, TA = TMIN to TMAX, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RS-232 TRANSMITTERS					
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND	±5	±8		V
Input Logic Threshold Low			1.4	0.8	V
Input Logic Threshold High		2	1.4		V
Logic Pull-Up/Input Current	SHDN = VCC		5	40	µA
	SHDN = 0V		±0.01	±1	
Output Leakage Current	VCC = 5.5V, SHDN = 0V, VOUT = ±15V		±0.01	±10	µA
	VCC = SHDN = 0V, VOUT = ±15V		±0.01	±10	
Data Rate	Except MAX220, normal operation		200	116	kbits/sec
	MAX220		22	20	
Transmitter Output Resistance	VCC = V+ = V- = 0V, VOUT = ±2V	300	10M		Ω
Output Short-Circuit Current	VOUT = 0V	±7	±22		mA
RS-232 RECEIVERS					
RS-232 Input Voltage Operating Range				±30	V
RS-232 Input Threshold Low	VCC = 5V	Except MAX243 R2IN	0.8	1.3	V
		MAX243 R2IN (Note 2)	-3		
RS-232 Input Threshold High	VCC = 5V	Except MAX243 R2IN		1.8	V
		MAX243 R2IN (Note 2)		-0.5	
RS-232 Input Hysteresis	Except MAX243, VCC = 5V, no hyst. in shdn.		0.2	0.5	-V
	MAX243			1	
RS-232 Input Resistance		3	5	7	kΩ
TTL/CMOS Output Voltage Low	IOUT = 3.2mA		0.2	0.4	V
TTL/CMOS Output Voltage High	IOUT = -1.0mA	3.5	VCC - 0.2		V
TTL/CMOS Output Short-Circuit Current	Sourcing VOUT = GND	-2	-10		mA
	Sinking VOUT = VCC	10	30		
TTL/CMOS Output Leakage Current	SHDN = VCC or EN = VCC, 0V ≤ VOUT ≤ VCC		±0.05	±10	µA

MAXIM

2-55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

ELECTRICAL CHARACTERISTICS – MAX220/222/232A/233A/242/243 (continued)

(VCC = +5V ±10%, C1-C4 = 0.1μF, TA = TMIN to TMAX, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
EN Input Threshold Low				1.4	0.8	V
EN Input Threshold High			2.0	1.4		V
POWER SUPPLY						
Operating Supply Voltage			4.5		5.5	V
Vcc Supply Current (SHDN = Vcc), Figures 5, 6, 9, 18	No load	MAX220		0.5	2	mA
		MAX222/232A/233A/242/243		4	10	
	3kΩ load both outputs	MAX220		12		
		MAX222/232A/233A/242/243		15		
Shutdown Supply Current	MAX222/242	TA = +25°C		0.1	10	μA
		TA = 0°C to +70°C		2	50	
		TA = -40°C to +85°C		2	50	
		TA = -55°C to +125°C		35	100	
SHDN Input Leakage Current					±1	μA
SHDN Threshold Low				1.4	0.8	V
SHDN Threshold High			2.0	1.4		V
AC CHARACTERISTICS						
Transition Slew Rate	CL = 50pF to 2500pF, RL = 3kΩ to 7kΩ, VCC = 5V, TA = +25°C, measured from +3V to -3V or -3V to +3V	MAX222/232A/233A/242/243	6	12	30	V/μs
		MAX220	1.5	3	30	
Transmitter Propagation Delay TTL to RS-232 (Normal Operation), Figure 1	tPHLT	MAX222/232A/233A/242/243		1.3	3.5	μs
		MAX220		4	10	
	tPLHT	MAX222/232A/233A/242/243		1.5	3.5	
		MAX220		5	10	
Receiver Propagation Delay RS-232 to TTL (Normal Operation), Figure 2	tPHLR	MAX222/232A/233A/242/243		0.5	1	μs
		MAX220		0.6	3	
	tPLHR	MAX222/232A/233A/242/243		0.6	1	
		MAX220		0.8	3	
Receiver Propagation Delay RS-232 to TTL (Shutdown), Figure 2	tPHLS	MAX242		0.5	10	μs
	tPLHS	MAX242		2.5	10	
Receiver-Output Enable Time, Figure 3	tER	MAX222/242		125	500	ns
Receiver-Output Disable Time, Figure 3	tDR	MAX222/242		160	500	ns
Transmitter-Output Enable Time (SHDN goes high), Figure 4	tET	MAX222/242, 0.1μF caps (Includes charge-pump start-up)		250		μs
Transmitter-Output Disable Time (SHDN goes low), Figure 4	tDT	MAX222/242, 0.1μF caps		600		ns
Transmitter + to - Propagation Delay Difference (Normal Operation)	tPHLT-tPLHT	MAX222/232A/233A/242/243		300		ns
		MAX220		2000		
Receiver + to - Propagation Delay Difference (Normal Operation)	tPHLR-tPLHR	MAX222/232A/233A/242/243		100		ns
		MAX220		225		

Note 2: MAX243 R2OUT is guaranteed to be low when the R2IN is ≥ 0V or is floating.

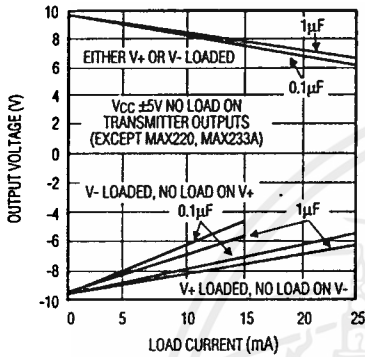
+5V-Powered Multi-Channel RS-232 Drivers/Receivers

Typical Operating Characteristics

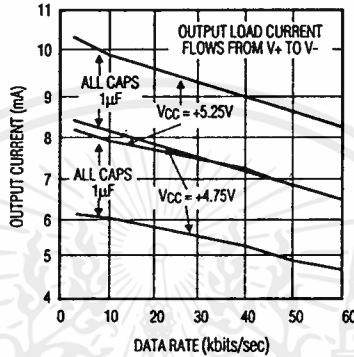
MAX220/222/232A/233A/242/243

MAX220-MAX249

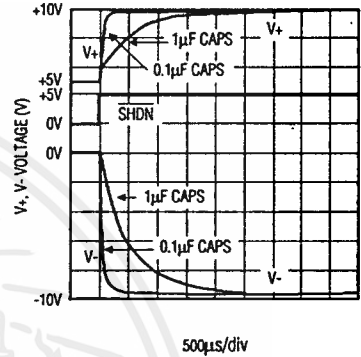
OUTPUT VOLTAGE vs. LOAD CURRENT



AVAILABLE OUTPUT CURRENT vs. DATA RATE



ON-TIME EXITING SHUTDOWN - MAX222/MAX242



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

ABSOLUTE MAXIMUM RATINGS – MAX223, MAX230-MAX241

V _{CC}	-0.3V to +6V	16-Pin Wide SO (derate 9.52mW/°C above +70°C) ..	762mW
V ₊	(V _{CC} - 0.3V) to +14V	20-Pin Wide SO (derate 10.00mW/°C above +70°C) ..	800mW
V ₋	+0.3V to -14V	24-Pin Wide SO (derate 11.76mW/°C above +70°C) ...	941mW
Input Voltages		28-Pin Wide SO (derate 12.50mW/°C above +70°C) .	1000mW
T _{IN}	-0.3V to (V _{CC} + 0.3V)	44-Pin Plastic FP (derate 11.11mW/°C above +70°C)	611mW
R _{IN}	±30V	14-Pin CERDIP (derate 9.09mW/°C above +70°C) ..	727mW
Output Voltages		16-Pin CERDIP (derate 10.00mW/°C above +70°C) .	800mW
T _{OUT}	(V ₊ + 0.3V) to (V ₋ - 0.3V)	20-Pin CERDIP (derate 11.11mW/°C above +70°C) .	889mW
R _{OUT}	-0.3V to (V _{CC} + 0.3V)	24-Pin Narrow CERDIP (derate 12.50mW/°C above +70°C)	1000mW
Short-Circuit Duration, T _{OUT}	Continuous	24-Pin Sidebrazed (derate 20.0mW/°C above +70°C)	1600mW
Continuous Power Dissipation (T _A = +70°C)		28-Pin SSOP (derate 9.52mW/°C above +70°C)	762mW
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C)		Operating Temperature Ranges:	
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C)		MAX2 __ C	0°C to +70°C
20-Pin Plastic DIP (derate 11.11mW/°C above +70°C)		MAX2 __ E	-40°C to +85°C
24-Pin Narrow Plastic DIP		MAX2 __ M	-55°C to +125°C
(derate 13.33mW/°C above +70°C)	1067mW	Storage Temperature Range	-65°C to +160°C
24-Pin Plastic DIP (derate 9.09mW/°C above +70°C)	500mW	Lead Temperature (soldering, 10 sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS – MAX223, MAX230-MAX241

(MAX223/230/232/234/236/237/238/240/241 V_{CC} = +5V ±10%, MAX233/MAX235 V_{CC} = 5V ±5%, C1-C4 = 1.0µF, MAX231/MAX239 V_{CC} = 5V ±10%, V₊ = 7.5V to 13.2V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to ground	±5.0	±7.3		V
V _{CC} Power-Supply Current	No load, T _A = +25°C	MAX232, 233	5	10	mA
		MAX223, 230, 234-238, 240, 241	7	15	
		MAX231, 239	.4	1	
V ₊ Power Supply Current	MAX231		1.8	5	mA
	MAX239		5	15	
Shutdown Supply Current	T _A = +25°C	MAX223	15	50	µA
		MAX241	1	10	
Input Logic Threshold Low	T _{IN} ; EN, SHDN (MAX223), EN, SHDN (MAX230, MAX235-MAX241)			0.8	V
Input Logic Threshold High	T _{IN}	2.0			
	EN, SHDN (MAX223), EN, SHDN (MAX230, MAX235-MAX241)	2.4			V
Logic Pull-Up Current	T _{IN} = 0V		15	200	µA
Receiver Input Voltage Operating Range		-30		+30	V

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

ELECTRICAL CHARACTERISTICS – MAX223, MAX230-MAX241 (continued)

(MAX223/230/232/234/236/237/238/240/241 $V_{CC} = +5V \pm 10\%$, MAX233/MAX235 $V_{CC} = 5V \pm 5\%$, C1-C4 = 1.0 μ F, MAX231/MAX239 $V_{CC} = 5V \pm 10\%$, $V_+ = 7.5V$ to 13.2V, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
RS-232 Input Threshold Low	$T_A = +25^\circ\text{C}$, $V_{CC} = 5V$	Normal Operation SHDN = 5V (MAX223), SHDN = 0V (MAX235-MAX241)	0.8	1.2		V
		Shutdown (MAX223) SHDN = 0V, EN = 5V (R4, R5)	0.6	1.5		
RS-232 Input Threshold High	$T_A = +25^\circ\text{C}$, $V_{CC} = 5V$	Normal Operation SHDN = 5V (MAX223), SHDN = 0V (MAX235-MAX241)		1.7	2.4	V
		Shutdown (MAX223) SHDN = 0V, EN = 5V (R4, R5)		1.5	2.4	
RS-232 Input Hysteresis	$V_{CC} = 5V$; no hysteresis in shutdown		0.2	0.5	1.0	V
RS-232 Input Resistance	$T_A = +25^\circ\text{C}$, $V_{CC} = 5V$		3	5	7	k Ω
TTL/CMOS Output Voltage Low	$I_{OUT} = 1.6\text{mA}$ (MAX231-233 $I_{OUT} = 3.2\text{mA}$)				0.4	V
TTL/CMOS Output Voltage High	$I_{OUT} = -1.0\text{mA}$		3.5	$V_{CC} - 0.4$		V
TTL/CMOS Output Leakage Current	$0V \leq R_{OUT} \leq V_{CC}$; EN = 0V (MAX223); $\overline{EN} = V_{CC}$ (MAX235-241)			0.05	± 10	μA
Receiver Output Enable Time	Normal operation	MAX223		600		ns
		MAX235-MAX241		400		
Receiver Output Disable Time	Normal operation	MAX223		900		ns
		MAX235-MAX241		250		
Propagation Delay	RS-232 IN to TTL/CMOS OUT, $C_L = 150\text{pF}$			0.5	10	μs
		tPHLS		4	40	
		tPLHS		6	40	
Transition Region Slew Rate	MAX223, MAX230, MAX234-MAX241 $T_A = +25^\circ\text{C}$, $V_{CC} = 5V$, $R_L = 3\text{k}\Omega$ to $7\text{k}\Omega$, $C_L = 50\text{pF}$ to 2500pF , measured from +3V to -3V or -3V to +3V		3	5.1	30	V/ μs
	MAX231, MAX232, MAX233 $T_A = +25^\circ\text{C}$, $V_{CC} = 5V$, $R_L = 3\text{k}\Omega$ to $7\text{k}\Omega$, $C_L = 50\text{pF}$ to 2500pF , measured from +3V to -3V or -3V to +3V			4	30	
Transmitter Output Resistance	$V_{CC} = V_+ = V_- = 0V$, $V_{OUT} = \pm 2V$		300			Ω
Receiver Out Short-Circuit Current			± 10			mA

MAX220-MAX249

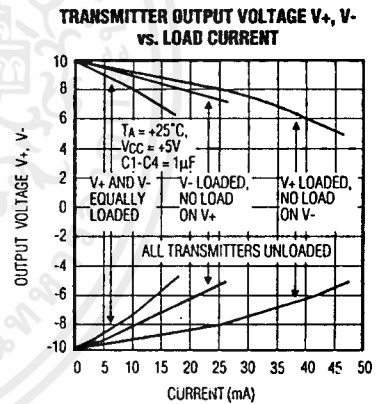
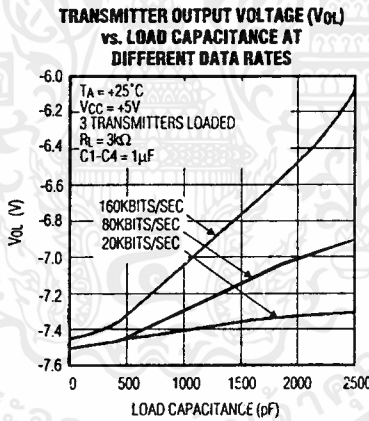
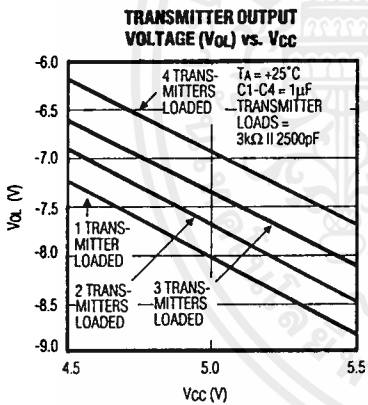
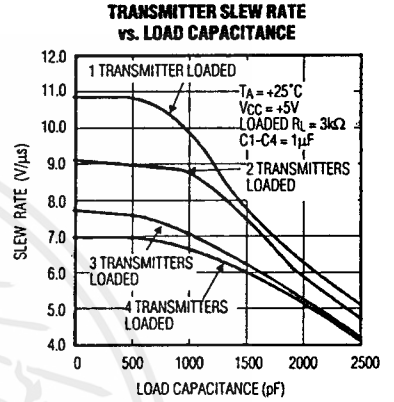
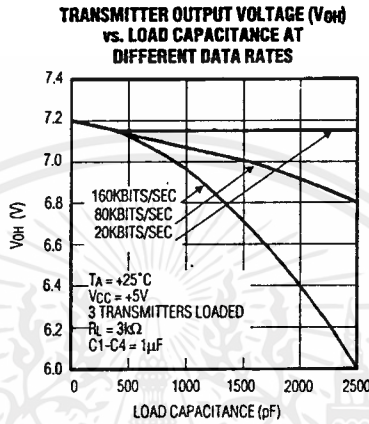
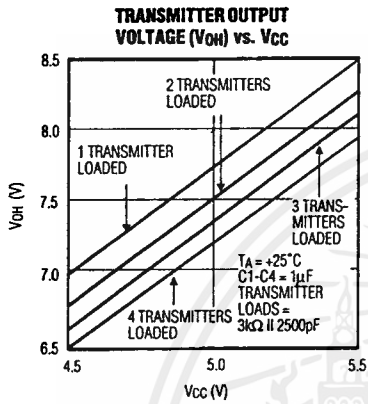
2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

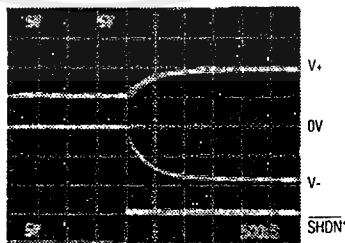
+5V-Powered Multi-Channel RS-232 Drivers/Receivers

Typical Operating Characteristics

MAX223, MAX230, MAX234-MAX241



V_+ , V_- WHEN EXITING SHUTDOWN (1µF CAPACITORS)



*SHUTDOWN POLARITY IS REVERSED FOR THE MAX241

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

MAX220-MAX249

2

ABSOLUTE MAXIMUM RATINGS – MAX244-MAX249

Supply Voltage (VCC)	-0.3V to +6V	Continuous Power Dissipation (TA = +70°C)	
Input Voltages		40-Pin Plastic DIP (derate 11.1mW/°C above +70°C) ..	611mW
TIN, ENA, ENB, ENR, ENT, ENRA,		44-Pin PLCC (derate 13.33mW/°C above +70°C)	1067mW
ENRB, ENTA, ENTB	-0.3V to (VCC + 0.3V)	Operating Temperature Ranges:	
RIN	±25V	MAX24_C	0°C to +70°C
TOUT (Note 4)	±15V	MAX24_E	-40°C to +85°C
ROUT	-0.3V to (VCC + 0.3V)	Storage Temperature Range	-65°C to +160°C
Short Circuit (1 output at a time)		Lead Temperature (soldering, 10 sec)	+300°C
TOUT to GND	Continuous		
ROUT to GND	Continuous		

Note 4: Input voltage measured with transmitter output in a high-impedance state, shutdown, or VCC = 0V.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS – MAX244-MAX249

(VCC = +5.0V ±10%, external capacitors C1-C4 = 1µF, TA = TMIN to TMAX, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RS-232 TRANSMITTERS					
Input Logic Threshold Low			1.4	0.8	V
Input Logic Threshold High		2	1.4		V
Logic Pull-Up/Input Current	Tables 1A-1C	Normal operation		10	50
		Shutdown		±0.01	±1
Data Rate	Tables 1A-1C, normal operation			64	kbits/sec
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND	±5	±7.5		V
Output Leakage Current (Shutdown)	Tables 1A-1C			±0.01	±25
				±0.01	±25
Transmitter Output Resistance	VCC = V+ = V- = 0V, VOUT = ±2V (Note 5)	300	10M		Ω
Output Short-Circuit Current	VOUT = 0V	±7	±30		mA
RS-232 RECEIVERS					
RS-232 Input Voltage Operating Range				±25	V
RS-232 Input Threshold Low	VCC = 5V	0.8	1.3		V
RS-232 Input Threshold High	VCC = 5V		1.8	2.4	V
RS-232 Input Hysteresis	VCC = 5V	0.2	0.5	1.0	V
RS-232 Input Resistance		3	5	7	kΩ
TTL/CMOS Output Voltage Low	IOUT = 3.2mA		0.2	0.4	V
TTL/CMOS Output Voltage High	IOUT = -1.0mA	3.5	VCC-0.2		V
TTL/CMOS Output Short-Circuit Current	Sourcing VOUT = GND	-2	-10		mA
	Sinking VOUT = VCC	10	30		
TTL/CMOS Output Leakage Current	Normal operation, outputs disabled, Tables 1A-1C, 0V ≤ VOUT ≤ VCC		±0.05	±10	µA

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

ELECTRICAL CHARACTERISTICS – MAX244-MAX249 (continued)

(V_{CC} = +5V ±10%, external capacitors C1-C4 = 1μF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY AND CONTROL LOGIC					
Operating Supply Voltage		4.5		5.5	V
V _{CC} Supply Current (Normal Operation)	No load		11	30	mA
	3kΩ loads on all outputs		57		
Shutdown Supply Current	T _A = +25°C		8	25	μA
	T _A = T _{MIN} to T _{MAX}			50	
Control Input	Leakage Current			±1	μA
	Threshold Low		1.4	0.8	V
	Threshold High	2.4	1.4		
AC CHARACTERISTICS					
Transition Slew Rate	C _L = 50pF to 2500pF, R _L = 3kΩ to 7kΩ. V _{CC} = 5V, T _A = +25°C, measured from +3V to -3V or -3V to +3V	5	10	30	V/μs
Transmitter Propagation Delay TTL to RS-232 (Normal Operation), Figure 1	t _{PHLT}		1.3	3.5	μs
	t _{PLHT}		1.5	3.5	
Receiver Propagation Delay RS-232 to TTL (Normal Operation), Figure 2	t _{PHLR}		0.6	1.5	μs
	t _{PLHR}		0.6	1.5	
Receiver Propagation Delay RS-232 to TTL (Low Power Mode), Figure 2	t _{PHLS}		0.6	10	μs
	t _{PLHS}		3.0	10	
Transmitter + to - Propagation Delay Difference (Normal Operation)	t _{PHLT} - t _{PLHT}		350		ns
Receiver + to - Propagation Delay Difference (Normal Operation)	t _{PHLT} - t _{PLHT}		350		ns
Receiver-Output Enable Time, Figure 3	t _{ER}		100	500	ns
Receiver-Output Disable Time, Figure 3	t _{DR}		100	500	ns
Transmitter Enable Time, Figure 4	t _{ET}	MAX246-249 (excludes charge-pump startup)	5		μs
		MAX245, MAX247 (includes charge-pump startup)	10		ms
Transmitter Disable Time, Figure 3	t _{DT}		100		ns

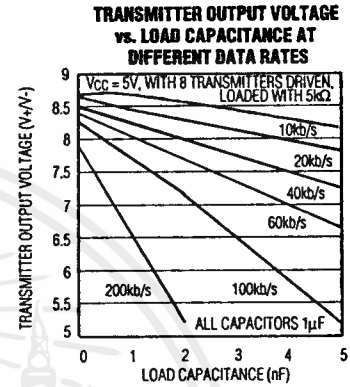
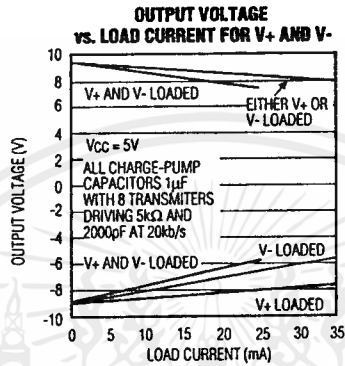
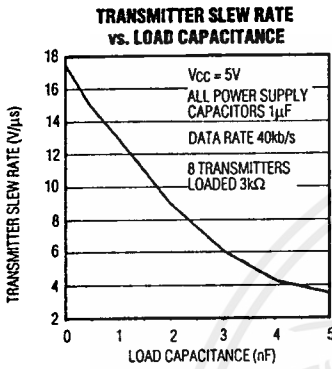
Note 5: The 300Ω minimum specification complies with EIA-232E, but the actual resistance when in shutdown mode or V_{CC} = 0 is 10MΩ as is implied by the leakage specification.

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

Typical Operating Characteristics

MAX220-MAX249

MAX244-MAX249



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

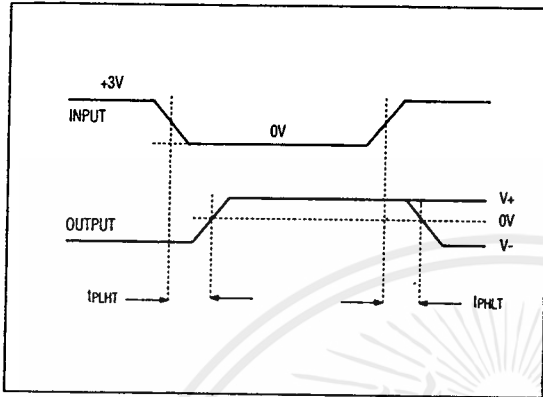


Figure 1. Transmitter Propagation Delay Timing

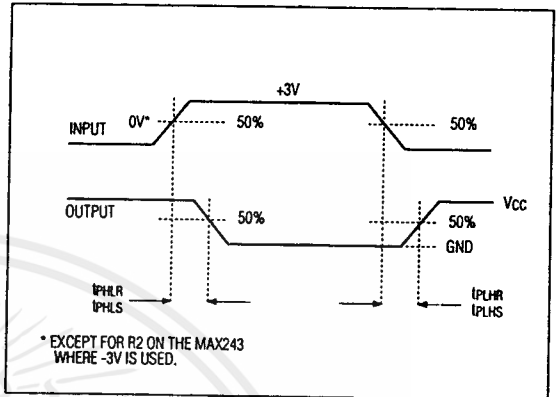


Figure 2. Receiver Propagation Delay Timing

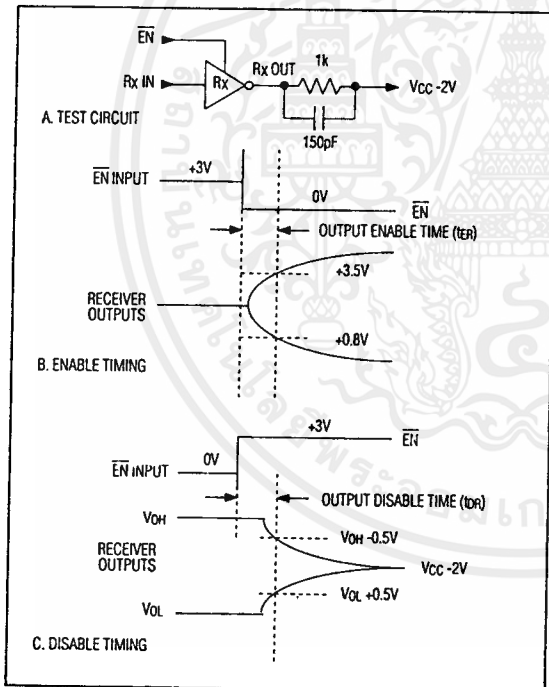


Figure 3. Receiver-Output Enable and Disable Timing

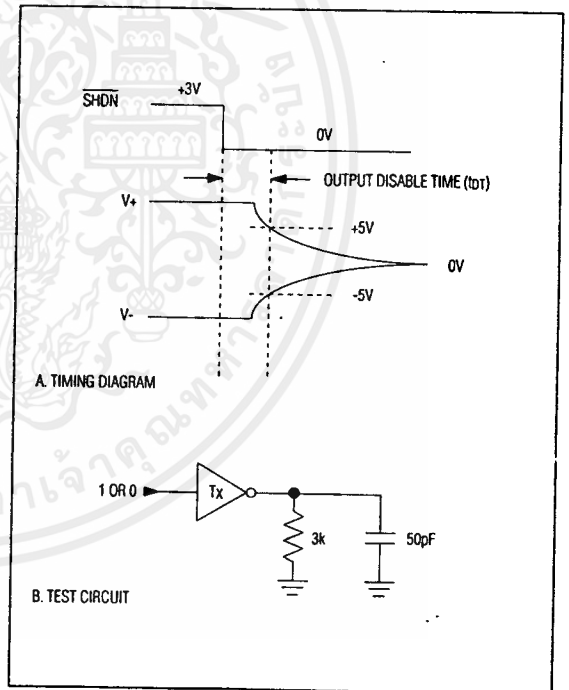


Figure 4. Transmitter-Output Disable Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

MAX220-MAX249

Table 1A. MAX245 Control Pin Configurations

$\overline{\text{ENT}}$	$\overline{\text{ENR}}$	OPERATION STATUS	TRANSMITTERS		RECEIVERS	
			TA1-TA4	TB1-TB4	RA1-RA5	RB1-RB5
0	0	Normal Operation	All Active	All Active	All Active	All Active
0	1	Normal Operation	All Active	All Active	RA1-RA4 3-State, RA5 Active	RB1-RB4 3-State, RB5 Active
1	0	Shutdown	All 3-State	All 3-State	All Low-Power Receive Mode	All Low-Power Receive Mode
1	1	Shutdown	All 3-State	All 3-State	RA1-RA4 3-State, RA5 Low-Power Receive Mode	RB1-RB4 3-State, RB5 Low-Power Receive Mode

Table 1B. MAX246 Control Pin Configurations

$\overline{\text{ENA}}$	$\overline{\text{ENB}}$	OPERATION STATUS	TRANSMITTERS		RECEIVERS	
			TA1-TA4	TB1-TB4	RA1-RA5	RB1-RB5
0	0	Normal Operation	All Active	All Active	All Active	All Active
0	1	Normal Operation	All Active	All 3-State	All Active	RB1-RB4 3-State RB5 Active
1	0	Shutdown	All 3-State	All Active	RA1-RA4 3-State RA5 Active	All Active
1	1	Shutdown	All 3-State	All 3-State	RA1-RA4 3-State RA5 Low-Power Receive Mode	RB1-RB4 3-State RB5 Low-Power Receive Mode

2

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

MAX220-MAX249

Table 1C. MAX247/248/249 Control Pin Configurations

ENT _A	ENT _B	ENR _A	ENR _B	OPERATION STATUS	TRANSMITTERS		RECEIVERS		
					MAX247	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB5
					MAX248	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB4
					MAX249	TA1-TA3	TB1-TB3	RA1-RA5	RB1-RB5
0	0	0	0	Normal Operation		All Active	All Active	All Active	All Active
0	0	0	1	Normal Operation		All Active	All Active	All Active	All 3-State, except RB5 stays Active on MAX247
0	0	1	0	Normal Operation		All Active	All Active	All 3-State	All Active
0	0	1	1	Normal Operation		All Active	All Active	All 3-State	All 3-State, except RB5 stays Active on MAX247
0	1	0	0	Normal Operation		All Active	All 3-State	All Active	All Active
0	1	0	1	Normal Operation		All Active	All 3-State	All Active	All 3-State, except RB5 stays Active on MAX247
0	1	1	0	Normal Operation		All Active	All 3-State	All 3-State	All Active
0	1	1	1	Normal Operation		All Active	All 3-State	All 3-State	All 3-State, except RB5 stays Active on MAX247
1	0	0	0	Normal Operation		All 3-State	All Active	All Active	All Active
1	0	0	1	Normal Operation		All 3-State	All Active	All Active	All 3-State, except RB5 stays Active on MAX247
1	0	1	0	Normal Operation		All 3-State	All Active	All 3-State	All Active
1	0	1	1	Normal Operation		All 3-State	All Active	All 3-State	All 3-State, except RB5 stays Active on MAX247
1	1	0	0	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	Low-Power Receive Mode
1	1	0	1	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	All 3-State, except RB5 Low-Power Receive Mode on MAX247
1	1	1	0	Shutdown		All 3-State	All 3-State	All 3-State	Low-Power Receive Mode
1	1	1	1	Shutdown		All 3-State	All 3-State	All 3-State	All 3-State, except RB5 stays Active on MAX247

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

MAX220-MAX249

2

Detailed Description

The MAX220-MAX249 contain four sections: dual charge-pump DC-DC voltage converters, RS-232 drivers, RS-232 receivers, and receiver and transmitter enable control inputs.

Dual Charge-Pump Voltage Converter

The MAX220-MAX249 have two internal charge-pumps that convert +5V to $\pm 10V$ (unloaded) for RS-232 driver operation. The first converter uses capacitor C1 to double the +5V input to +10V on C3 at the V+ output. The second converter uses capacitor C2 to invert +10V to -10V on C4 at the V- output.

A small amount of power may be drawn from the +10V (V+) and -10V (V-) outputs to power external circuitry (see Typical Operating Characteristics), except on the MAX245-MAX247, where these pins are not available. V+ and V- are not regulated, so the output voltage drops with increasing load current. Do not load V+ and V- to a point that violates the minimum $\pm 5V$ EIA-232E driver output voltage when sourcing current from V+ and V- to external circuitry.

When using the shutdown feature (MAX222, MAX230, MAX235, MAX236, MAX240, MAX241 and MAX245-MAX249) avoid using V+ and V- to power external circuitry. When these parts are shut down, V- falls to 0V, and V+ falls to +5V. For applications where a +10V external supply is applied to the V+ pin (instead of using the internal charge pump to generate +10V), the C1 capacitor must not be installed and the SHDN pin must be tied to VCC. This is because V+ is internally connected to VCC in shutdown mode.

RS-232 Drivers

The typical driver output voltage swing is $\pm 8V$ when loaded with a nominal 5k Ω RS-232 receiver and VCC = +5V. Output swing is guaranteed to meet the EIA-232E and V.28 specification, that calls for $\pm 5V$ minimum driver output levels under worst-case conditions. These include a minimum 3k Ω load, VCC = +4.5V, and maximum operating temperature. Unloaded driver output voltage ranges from (V+ -1.3V) to (V- +0.5V).

Input thresholds are both TTL and CMOS compatible. The inputs of unused drivers can be left unconnected since 400k Ω input pull-up resistors to VCC are built-in. The pull-up resistors force the outputs of unused drivers low because all drivers invert. The internal input pull-up resistors typically source 12 μA , except in shutdown mode where the pull-ups are disabled. Driver outputs turn off and enter a high-impedance state—where leakage current is typically microamperes (maximum 25 μA)—when in shutdown mode, in three-state mode, or when device power is removed. Outputs can be driven to $\pm 15V$. The power-supply current typically drops to 8 μA in shutdown mode.

The MAX239 has a receiver 3-state control line, and the MAX223, MAX235, MAX236, MAX240 and MAX241 have both a receiver 3-state control line and a low-power shutdown control. The receiver TTL/CMOS outputs are in a high-impedance 3-state mode whenever the 3-state ENable line is high, and are also high-impedance whenever the shutdown control line is high.

When in low-power shutdown mode, the driver outputs are turned off and their leakage current is less than 1 μA with the driver output pulled to ground. The driver output leakage remains less than 1 μA , even if the transmitter output is backdriven between 0V and (VCC + 6V). Below -0.5V the transmitter is diode clamped to ground with 1k Ω series impedance. The transmitter is also zener clamped to approximately VCC + 6V, with a series impedance of 1k Ω .

The driver output slew rate is limited to less than 30V/ μs as required by the EIA-232E and V.28 specifications.

RS-232 Receivers

EIA-232E and V.28 specifications define a voltage level greater than 3V as a logic 0, so all receivers invert. Input thresholds are set at 0.8V and 2.4V, so receivers respond to TTL level inputs as well as EIA-232E and V.28 levels.

The receiver inputs withstand an input overvoltage up to $\pm 25V$ and provide input terminating resistors with nominal 5k Ω values. The receivers implement Type 1 interpretation of the fault conditions of V.28 and EIA-232E.

The receiver input hysteresis is typically 0.5V with a guaranteed minimum of 0.2V. This produces clear output transitions with slow-moving input signals, even with moderate amounts of noise and ringing. The receiver propagation delay is typically 600ns and is independent of input swing direction.

Low-Power Receive Mode

The low-power receive-mode feature of the MAX223, MAX242, and MAX245-MAX249 puts the IC into shutdown mode, but still allows it to receive information. This is important for applications where systems are periodically awakened to look for activity. Using low-power receive mode, the system can still receive a signal that will activate it on command and prepare it for communication at faster data rates. This operation conserves system power.

MAX243 - Negative Threshold

The MAX243 is pin compatible with the MAX232A, differing only in that RS-232 cable fault protection is removed on one of the two receiver inputs. This means that control lines such as CTS and RTS can either be driven or left floating without interrupting communication. Different cables are not needed to interface with different pieces of equipment.

MAXIM

2-67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

The input threshold of the receiver without cable fault protection is -0.8V rather than +1.4V. Its output goes positive only if the input is connected to a control line that is actively driven negative. If not driven, it defaults to the 0 or "OK to send" state. Normally, the MAX243's other receiver (+1.4V threshold) is used for the data line (TD or RD), while the negative threshold receiver is connected to the control line (DTR, DTS, CTS, RTS, etc.).

Other members of the RS-232 family implement the optional cable fault protection as specified by EIA-232E specifications. This means a receiver output goes high whenever its input is driven negative, left floating, or shorted to ground. The high output tells the serial communications IC to stop sending data. To avoid this, the control lines must either be driven or connected with jumpers to an appropriate positive voltage level.

Shutdown - MAX222-MAX242

On the MAX222, MAX235, MAX236, MAX240, and MAX241, all receivers are disabled during shutdown. On the MAX223 and MAX242, two receivers continue to operate in a reduced power mode when the chip is in shutdown. Under these conditions, the propagation delay increases to about 2.5 μ s for a high-to-low input transition. When in shutdown, the receiver acts as a CMOS inverter with no hysteresis. The MAX223 and MAX242 also have a receiver output enable input (\overline{EN}) that allows receiver output control independent of \overline{SHDN} . With all other devices, \overline{SHDN} also disables the receiver outputs.

Receiver and Transmitter Enable Control Inputs - MAX245-MAX249

The MAX245-MAX249 feature transmitter and receiver enable controls.

The receivers have three modes of operation: full-speed receive (normal active), three-state (disabled), and low-power receive (enabled receivers continue to function at lower data rates). The receiver enable inputs control the full-speed receive and three-state modes. The transmitters have two modes of operation: full-speed transmit (normal active) and three-state (disabled). The transmitter enable inputs also control the shutdown mode. The device enters shutdown mode when all transmitters are disabled. Enabled receivers function in the low-power receive mode when in shutdown.

Tables 1A-1C define the control states. The MAX244 has no control pins and is not included in these tables.

The MAX245 provides ten receivers and eight drivers with separate receiver and transmitter enable controls. The charge pumps turn off and the device shuts down when a

logic high is applied to the \overline{ENT} input. In this state, the supply current drops to less than 25 μ A and the receivers continue to operate in a low-power receive mode. Driver outputs enter a high-impedance state (three-state mode). Eight of the receiver outputs are controlled by the \overline{ENR} input, while the remaining two receivers (RA5 and RB5) are always active. RA1-RA4 and RB1-RB4 are put in a three-state mode when \overline{ENR} is a logic high.

The MAX246 has ten receivers and eight drivers with two control pins, each controlling one side of the device. A logic high at the A-side control input (\overline{ENA}) causes the four A-side receivers and drivers to go into a three-state mode. Similarly, the B-side control input (\overline{ENB}) causes the four B-side drivers and receivers to go into a three-state mode. As in the MAX245, one A-side and one B-side receiver (RA5 and RB5) remain active at all times. The entire device is put into shutdown mode when both the A and B sides are disabled, ($\overline{ENA} = \overline{ENB} = +5V$).

The MAX247 provides nine receivers and eight drivers with four control pins. The \overline{ENRA} and \overline{ENRB} receiver enable inputs each control four receiver outputs. The \overline{ENTA} and \overline{ENTB} transmitter enable inputs each control four drivers. The ninth receiver (RB5) is always active. The device enters shutdown mode with a logic high on both \overline{ENTA} and \overline{ENTB} .

The MAX248 provides eight receivers and eight drivers with four control pins. The \overline{ENRA} and \overline{ENRB} receiver enable inputs each control four receiver outputs. The \overline{ENTA} and \overline{ENTB} transmitter enable inputs control four drivers each. This part does not have an always-active receiver. The device enters shutdown mode and transmitters go into a three-state mode with a logic high on both \overline{ENTA} and \overline{ENTB} .

The MAX249 provides ten receivers and six drivers with four control pins. The \overline{ENRA} and \overline{ENRB} receiver enable inputs each control five receiver outputs. The \overline{ENTA} and \overline{ENTB} transmitter enable inputs control three drivers each. There is no always-active receiver. The device enters shutdown mode and transmitters go into a three-state mode with a logic high on both \overline{ENTA} and \overline{ENTB} . In shutdown mode, active receivers operate in a low-power receive mode at data rates less than 20kb/s.

Applications Information

Figures 5 through 24 show pin configurations and typical operating circuits. In applications that are sensitive to power-supply noise, V_{CC} should be decoupled to ground with a capacitor of the same value as C1 and C2 connected as close as possible to the device. RS-232 receivers and drivers invert on all devices.

+5V-Powered Multi-Channel RS-232 Drivers/Receivers

MAX220-MAX249

2

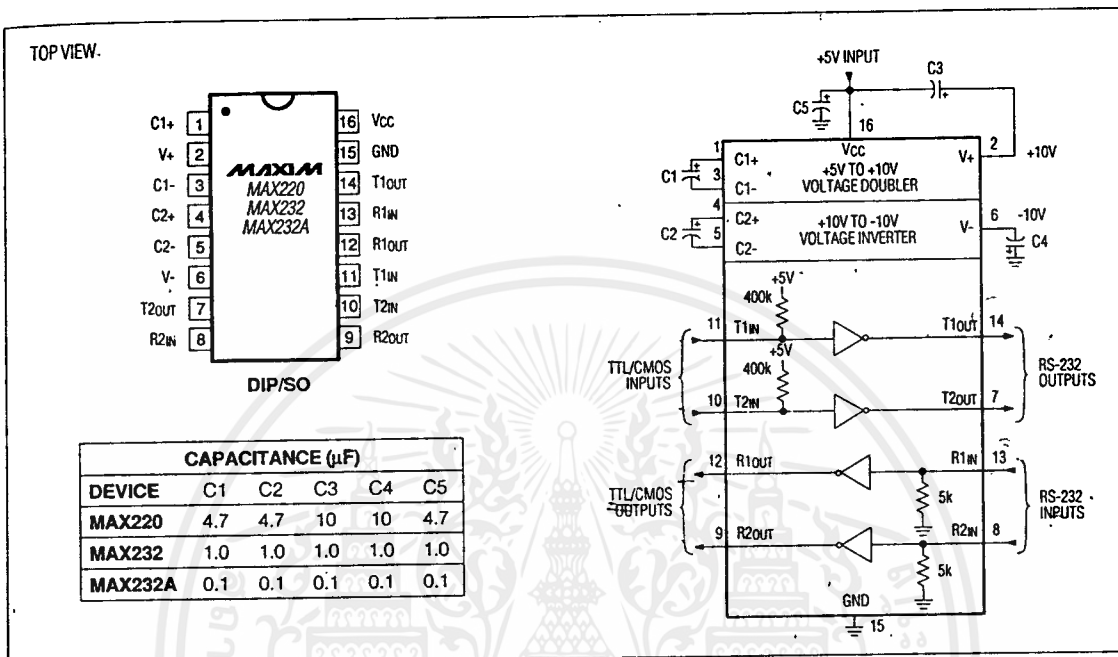


Figure 5. MAX220/232/232A Pin Configuration and Typical Operating Circuit

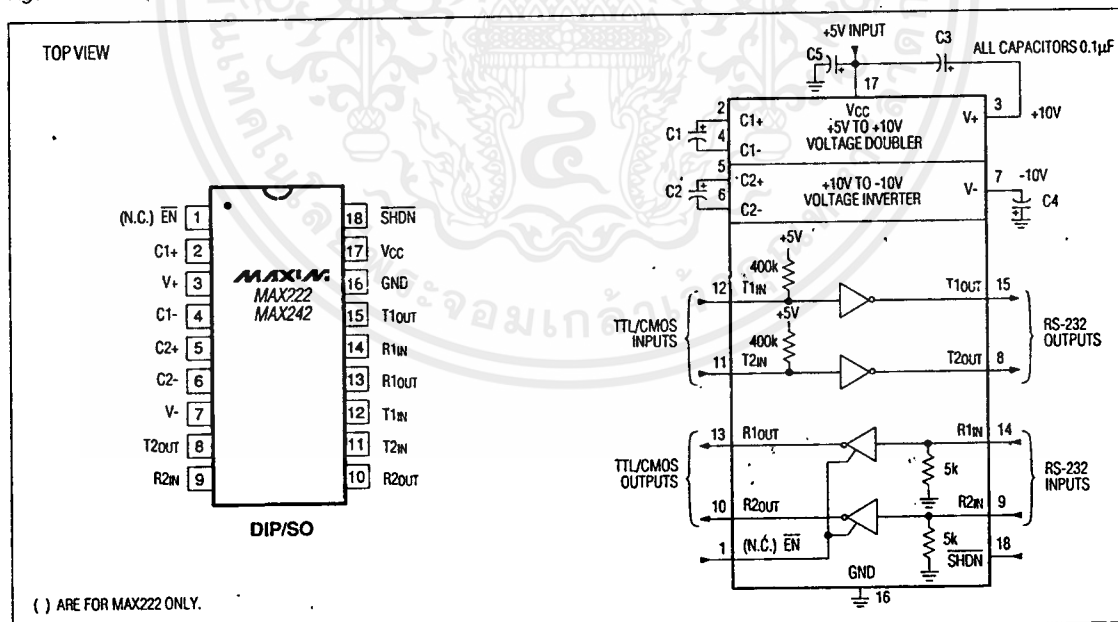


Figure 6. MAX222/MAX242 Pin Configuration and Typical Operating Circuit

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54373/74373 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF	
T.I.	SN54S373	J	D																		
	SN74S373	J	D	NC																	
FAIRCHILD																					
MOTOROLA																					
N.S.C.																					
PHILIPS																					
SIGNETICS																					
SIEMENS																					
FUJITSU																					
HITACHI																					
MITSUBISHI																					
NEC																					
TOSHIBA																					

Electrical Characteristics SN54LS373/SN74LS373

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	-0°C to 70°C
		Storage/temperature range		-65°C to 150°C

recommended operating conditions

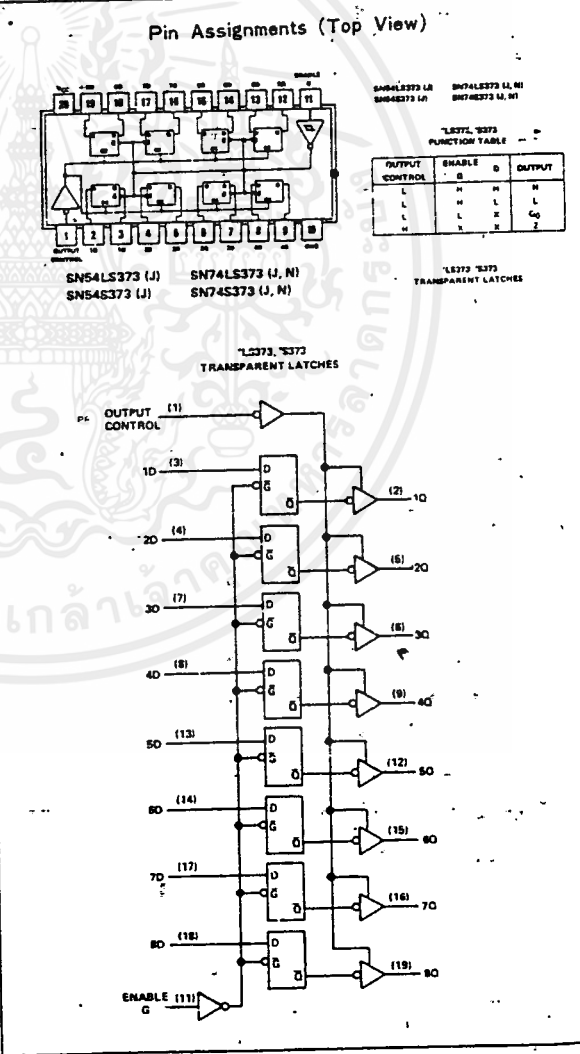
	SN54LS373		SN74LS373		UNIT
	MIN	NOM	MAX	MIN - NOM - MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75 - 5 - 5.25	V
High-level output current, I _{OH}			-1		-2.6 mA
High-level output voltage, V _{OH}			5.5		V
Pulse width t _w	Clock enable high		15	15	ns
	Clock enable high		15	15	ns
Setup time, t _{SETUP}	0		0		ns
Hold time, t _{hold}	10		10		ns
Operating free-air temperature, T _A	-55	125	0	70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _{IK}	Input clamp voltage	V _{CC} =MIN, I _I =-18mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =V _{IL} max, I _{OH} =MAX	2.4	3.1	V	
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =V _{IL} max, I _{OL} =24mA	0.35	0.5	V	
I _{OZH}	Off-state output current, high-level voltage applied	V _{CC} =MAX, V _{IH} =2V, V _O =2.7V		20	µA	
I _{OZL}	Off-state output current, low-level voltage applied	V _{CC} =MAX, V _{IH} =2V, V _O =0.4V		-20	µA	
I _I	Input current at maximum input voltage	V _{CC} =MAX, V _I =7V		3.1	µA	
I _{IH}	High-level input current	V _{CC} =MAX, V _I =2.7V		20	µA	
I _{IL}	Low-level input current	V _{CC} =MAX, V _I =0.4V		-0.4	mA	
I _{OS}	Short-circuit output current ‡	V _{CC} =MAX		-30	-130	mA
I _{CC}	Supply current	V _{CC} =MAX, Output control at 1.5V	LS373	24	40	mA

switching characteristics, V_{CC}=5V, T_A=25°C

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t _{max}					12	18	ns
t _{PLH}	Data	Any 0	C _L =45pF, R _L =667Ω		12	18	ns
t _{PHL}	Clock or enable	Any 0	See Notes 2 and 3		20	30	ns
t _{PLH}	Clock or enable	Any 0	See Notes 2 and 3		18	30	ns
t _{PHL}	Output Control	Any 0			15	28	ns
t _{PZL}	Output Control	Any 0			25	36	ns
t _{PHZ}	Output Control	Any 0	C _L =50pF, R _L =667Ω		12	20	ns
t _{PZL}	Control	Any 0	See Note 3		15	25	ns



† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 ‡ All typical values are at V_{CC}=5V, T_A=25°C.
 § Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

NOTES: 2. Maximum clock frequency is tested with all outputs loaded. 3. See lead circuits and waveforms on page 3-11.
 t_{max} = maximum clock frequency
 t_{PLH} = propagation delay time, low-to-high-level output
 t_{PHL} = propagation delay time, high-to-low-level output
 t_{PHZ} = output enable time to high level
 t_{PZL} = output enable time to low level
 t_{PHZ} = output disable time from high level
 t_{PZL} = output disable time from low level

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการ
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM317L 3-Terminal Adjustable Regulator

General Description

The LM317L is an adjustable 3-terminal positive voltage regulator capable of supplying 100 mA over a 1.2V to 37V output range. It is exceptionally easy to use and requires only two external resistors to set the output voltage. Further, both line and load regulation are better than standard fixed regulators. Also, the LM317L is available packaged in a standard TO-92 transistor package which is easy to use.

In addition to higher performance than fixed regulators, the LM317L offers full overload protection. Included on the chip are current limit, thermal overload protection and safe area protection. All overload protection circuitry remains fully functional even if the adjustment terminal is disconnected.

Features

- Adjustable output down to 1.2V
- Guaranteed 100 mA output current
- Line regulation typically 0.01%V
- Load regulation typically 0.1%
- Current limit constant with temperature
- Eliminates the need to stock many voltages
- Standard 3-lead transistor package
- 80 dB ripple rejection
- Output is short circuit protected

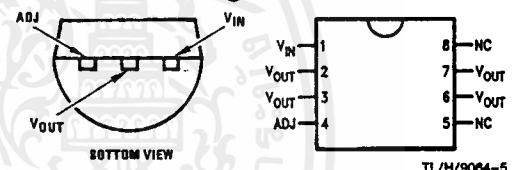
Normally, no capacitors are needed unless the device is situated more than 6 inches from the input filter capacitors in which case an input bypass is needed. An optional output capacitor can be added to improve transient response. The adjustment terminal can be bypassed to achieve very high ripple rejection ratios which are difficult to achieve with standard 3-terminal regulators.

Besides replacing fixed regulators, the LM317L is useful in a wide variety of other applications. Since the regulator is "floating" and sees only the input-to-output differential voltage, supplies of several hundred volts can be regulated as long as the maximum input-to-output differential is not exceeded.

Also, it makes an especially simple adjustable switching regulator, a programmable output regulator, or by connecting a fixed resistor between the adjustment and output, the LM317L can be used as a precision current regulator. Supplies with electronic shutdown can be achieved by clamping the adjustment terminal to ground which programs the output to 1.2V where most loads draw little current.

The LM317L is available in a standard TO-92 transistor package and the SO-8 package. The LM317L is rated for operation over a -25°C to 125°C range.

Connection Diagram



TL/H/9064-4

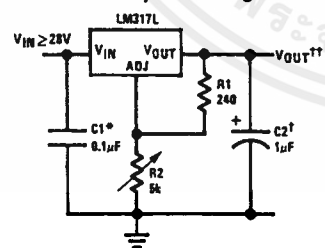
TL/H/9064-5

Order Number LM317LZ
See NS Package
Number Z03A

Order Number LM317LM
See NS Package
Number M08A

Typical Applications

1.2V-25V Adjustable Regulator



TL/H/9064-1

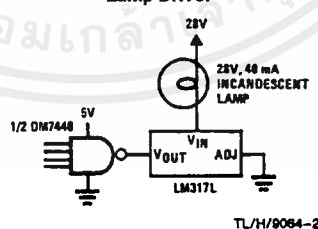
Full output current not available at high input-output voltages

†Optional—improves transient response

*Needed if device is more than 6 inches from filter capacitors

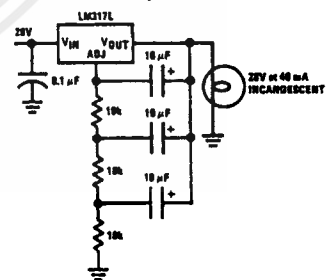
$$\dagger\dagger V_{OUT} = 1.25V \left(1 + \frac{R_2}{R_1} \right) + I_{ADJ}(R_2)$$

Fully Protected (Bulletproof) Lamp Driver



TL/H/9064-2

Lamp Flasher*



TL/H/9064-3

Output rate—4 flashes per second at 10% duty cycle

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Dissipation Internally Limited
 Input-Output Voltage Differential 40V
 Operating Junction Temperature Range -40°C to $+125^{\circ}\text{C}$

Storage Temperature -55°C to $+150^{\circ}\text{C}$
 Lead Temperature (Soldering, 4 seconds) 260°C
 Output is Short Circuit Protected
 ESD rating to be determined.

Electrical Characteristics (Note 1)

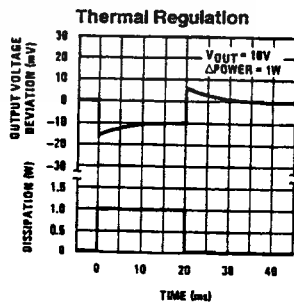
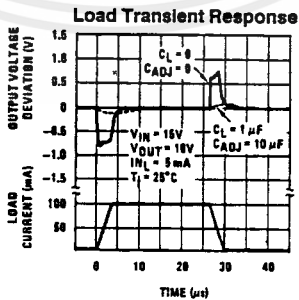
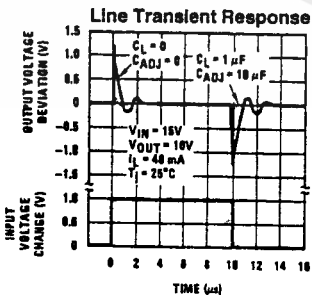
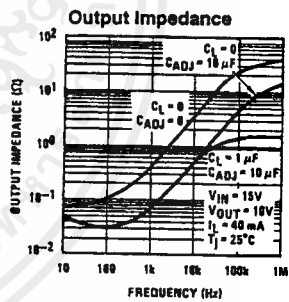
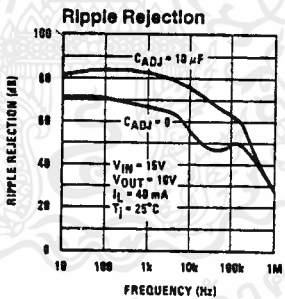
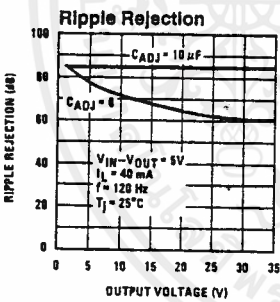
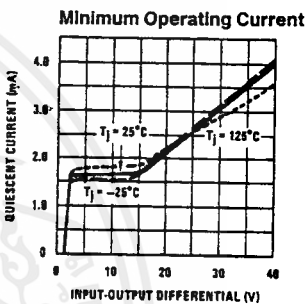
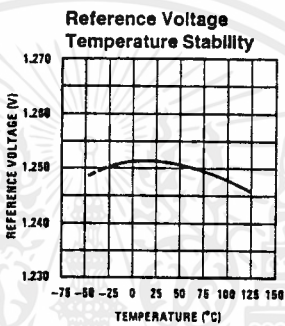
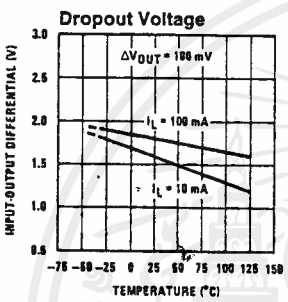
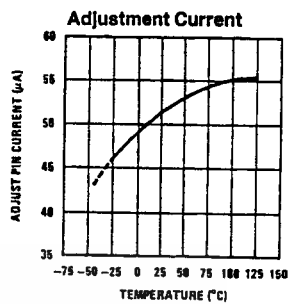
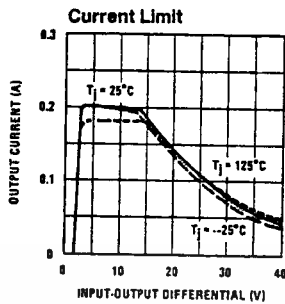
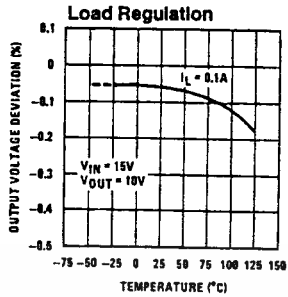
Parameter	Conditions	Min	Typ	Max	Units
Line Regulation	$T_j = 25^{\circ}\text{C}$, $3\text{V} \leq (V_{\text{IN}} - V_{\text{OUT}}) \leq 40\text{V}$, $I_L \leq 20\text{ mA}$ (Note 2)		0.01	0.04	%/V
Load Regulation	$T_j = 25^{\circ}\text{C}$, $5\text{ mA} \leq I_{\text{OUT}} \leq I_{\text{MAX}}$, (Note 2)		0.1	0.5	%
Thermal Regulation	$T_j = 25^{\circ}\text{C}$, 10 ms Pulse		0.04	0.2	%/W
Adjustment Pin Current			50	100	μA
Adjustment Pin Current Change	$5\text{ mA} \leq I_L \leq 100\text{ mA}$ $3\text{V} \leq (V_{\text{IN}} - V_{\text{OUT}}) \leq 40\text{V}$, $P \leq 625\text{ mW}$		0.2	5	μA
Reference Voltage	$3\text{V} \leq (V_{\text{IN}} - V_{\text{OUT}}) \leq 40\text{V}$, (Note 3) $5\text{ mA} \leq I_{\text{OUT}} \leq 100\text{ mA}$, $P \leq 625\text{ mW}$	1.20	1.25	1.30	V
Line Regulation	$3\text{V} \leq (V_{\text{IN}} - V_{\text{OUT}}) \leq 40\text{V}$, $I_L \leq 20\text{ mA}$ (Note 2)		0.02	0.07	%/V
Load Regulation	$5\text{ mA} \leq I_{\text{OUT}} \leq 100\text{ mA}$, (Note 2)		0.3	1.5	%
Temperature Stability	$T_{\text{MIN}} \leq T_j \leq T_{\text{MAX}}$		0.65		%
Minimum Load Current	$(V_{\text{IN}} - V_{\text{OUT}}) \leq 40\text{V}$ $3\text{V} \leq (V_{\text{IN}} - V_{\text{OUT}}) \leq 15\text{V}$		3.5 1.5	5 2.5	mA
Current Limit	$3\text{V} \leq (V_{\text{IN}} - V_{\text{OUT}}) \leq 13\text{V}$ $(V_{\text{IN}} - V_{\text{OUT}}) = 40\text{V}$	100 25	200 50	300 150	mA mA
Rms Output Noise, % of V_{OUT}	$T_j = 25^{\circ}\text{C}$, $10\text{ Hz} \leq f \leq 10\text{ kHz}$		0.003		%
Ripple Rejection Ratio	$V_{\text{OUT}} = 10\text{V}$, $f = 120\text{ Hz}$, $C_{\text{ADJ}} = 0$ $C_{\text{ADJ}} = 10\text{ }\mu\text{F}$	66	65 80		dB dB
Long-Term Stability	$T_j = 125^{\circ}\text{C}$, 1000 Hours		0.3	1	%
Thermal Resistance Junction to Ambient	Z Package 0.4" Leads Z Package 0.125 Leads SO-8 Package		180 160 165		$^{\circ}\text{C}/\text{W}$ $^{\circ}\text{C}/\text{W}$ $^{\circ}\text{C}/\text{W}$
Thermal Rating of SO Package				165	$^{\circ}\text{C}/\text{W}$

Note 1: Unless otherwise noted, these specifications apply: $-25^{\circ}\text{C} \leq T_j \leq 125^{\circ}\text{C}$ for the LM317L; $V_{\text{IN}} - V_{\text{OUT}} = 5\text{V}$ and $I_{\text{OUT}} = 40\text{ mA}$. Although power dissipation is internally limited, these specifications are applicable for power dissipations up to 625 mW. I_{MAX} is 100 mA.

Note 2: Regulation is measured at constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specification for thermal regulation.

Note 3: Thermal resistance of the TO-92 package is $180^{\circ}\text{C}/\text{W}$ junction to ambient with 0.4" leads from a PC board and $160^{\circ}\text{C}/\text{W}$ junction to ambient with 0.125" lead length to PC board.

Typical Performance Characteristics (Output capacitor = 0 μ F unless otherwise noted.)



TL/H/9084-6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints

In operation, the LM317L develops a nominal 1.25V reference voltage, V_{REF} , between the output and adjustment terminal. The reference voltage is impressed across program resistor R_1 and, since the voltage is constant, a constant current I_1 then flows through the output set resistor R_2 , giving an output voltage of

$$V_{OUT} = V_{REF} \left(1 + \frac{R_2}{R_1} \right) + I_{ADJ}(R_2)$$

Since the 100 μ A current from the adjustment terminal represents an error term, the LM317L was designed to minimize I_{ADJ} and make it very constant with line and load changes. To do this, all quiescent operating current is returned to the output establishing a minimum load current requirement. If there is insufficient load on the output, the output will rise.

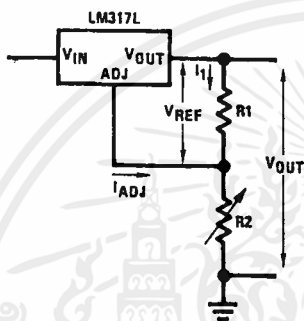


FIGURE 1

TL/H/9064-7

External Capacitors

An input bypass capacitor is recommended in case the regulator is more than 6 inches away from the usual large filter capacitor. A 0.1 μ F disc or 1 μ F solid tantalum on the input is suitable input bypassing for almost all applications. The device is more sensitive to the absence of input bypassing when adjustment or output capacitors are used, but the above values will eliminate the possibility of problems.

The adjustment terminal can be bypassed to ground on the LM317L to improve ripple rejection and noise. This bypass capacitor prevents ripple and noise from being amplified as the output voltage is increased. With a 10 μ F bypass capacitor 80 dB ripple rejection is obtainable at any output level. Increases over 10 μ F do not appreciably improve the ripple rejection at frequencies above 120 Hz. If the bypass capacitor is used, it is sometimes necessary to include protection diodes to prevent the capacitor from discharging through internal low current paths and damaging the device.

In general, the best type of capacitors to use is solid tantalum. *Solid tantalum capacitors have low impedance even at high frequencies.* Depending upon capacitor construction, it takes about 25 μ F in aluminum electrolytic to equal 1 μ F solid tantalum at high frequencies. Ceramic capacitors are also good at high frequencies; but some types have a large decrease in capacitance at frequencies around 0.5 MHz. For this reason, a 0.01 μ F disc may seem to work better than a 0.1 μ F disc as a bypass.

Although the LM317L is stable with no output capacitors, like any feedback circuit, certain values of external capacitance can cause excessive ringing. This occurs with values between 500 pF and 5000 pF. A 1 μ F solid tantalum (or 25 μ F aluminum electrolytic) on the output swamps this effect and insures stability.

Load Regulation

The LM317L is capable of providing extremely good load regulation but a few precautions are needed to obtain maximum performance. The current set resistor connected between the adjustment terminal and the output terminal (usually 240 Ω) should be tied directly to the output of the regulator rather than near the load. This eliminates line drops from appearing effectively in series with the reference and degrading regulation. For example, a 15V regulator with 0.05 Ω resistance between the regulator and load will have a load regulation due to line resistance of $0.05\Omega \times I_L$. If the set resistor is connected near the load the effective line resistance will be $0.05(1 + R_2/R_1)$ or in this case, 11.5 times worse.

Figure 2 shows the effect of resistance between the regulator and 240 Ω set resistor.

With the TO-92 package, it is easy to minimize the resistance from the case to the set resistor, by using two separate leads to the output pin. The ground of R_2 can be returned near the ground of the load to provide remote ground sensing and improve load regulation.

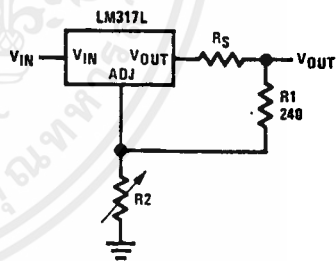


FIGURE 2. Regulator with Line Resistance In Output Lead

TL/H/9064-8

Application Hints (Continued)

Thermal Regulation

When power is dissipated in an IC, a temperature gradient occurs across the IC chip affecting the individual IC circuit components. With an IC regulator, this gradient can be especially severe since power dissipation is large. Thermal regulation is the effect of these temperature gradients on output voltage (in percentage output change) per watt of power change in a specified time. Thermal regulation error is independent of electrical regulation or temperature coefficient, and occurs within 5 ms to 50 ms after a change in power dissipation. Thermal regulation depends on IC layout as well as electrical design. The thermal regulation of a voltage regulator is defined as the percentage change of V_{OUT} per watt, within the first 10 ms after a step of power is applied. The LM317L specification is 0.2%/W, maximum.

In the Thermal Regulation curve at the bottom of the Typical Performance Characteristics page, a typical LM317L's output changes only 7 mV (or 0.07% of $V_{OUT} = -10V$) when a 1W pulse is applied for 10 ms. This performance is thus well inside the specification limit of $0.2\%/W \times 1W = 0.2\%$ maximum. When the 1W pulse is ended, the thermal regulation again shows a 7 mV change as the gradients across the LM317L chip die out. Note that the load regulation error of about 14 mV (0.14%) is additional to the thermal regulation error.

Protection Diodes

When external capacitors are used with *any* IC regulator it is sometimes necessary to add protection diodes to pre-

vent the capacitors from discharging through low current points into the regulator. Most 10 μF capacitors have low enough internal series resistance to deliver 20A spikes when shorted. Although the surge is short, there is enough energy to damage parts of the IC.

When an output capacitor is connected to a regulator and the input is shorted, the output capacitor will discharge into the output of the regulator. The discharge current depends on the value of the capacitor, the output voltage of the regulator, and the rate of decrease of V_{IN} . In the LM317L, this discharge path is through a large junction that is able to sustain a 2A surge with no problem. This is not true of other types of positive regulators. For output capacitors of 25 μF or less, the LM317L's ballast resistors and output structure limit the peak current to a low enough level so that there is no need to use a protection diode.

The bypass capacitor on the adjustment terminal can discharge through a low current junction. Discharge occurs when *either* the input or output is shorted. Internal to the LM317L is a 50 Ω resistor which limits the peak discharge current. No protection is needed for output voltages of 25V or less and 10 μF capacitance. Figure 3 shows an LM317L with protection diodes included for use with outputs greater than 25V and high values of output capacitance.

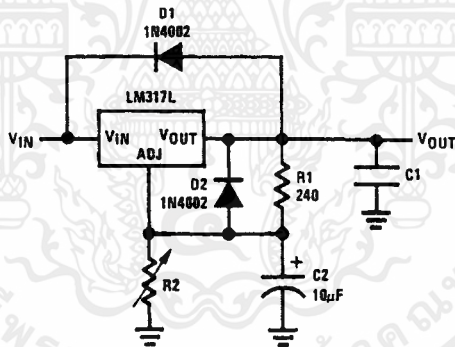


FIGURE 3. Regulator with Protection Diodes

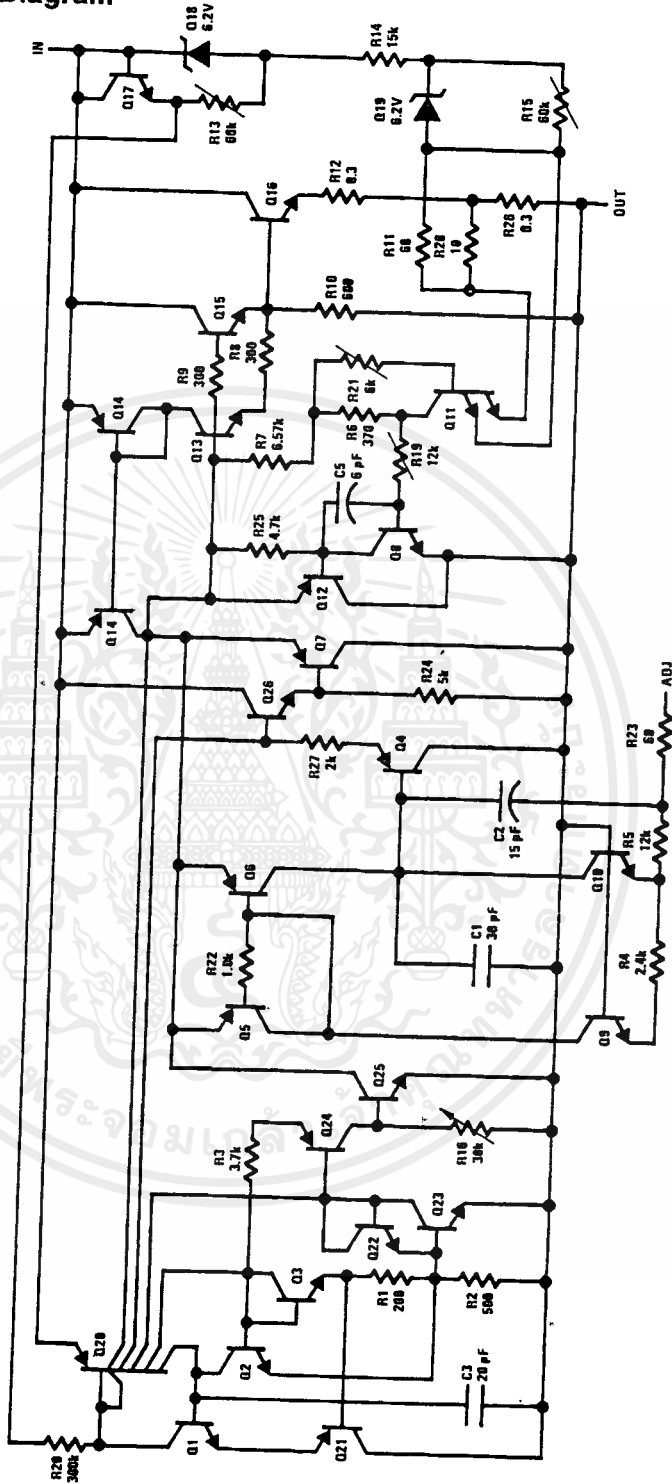
$$V_{OUT} = 1.25V \left(1 + \frac{R_2}{R_1} \right) I_{ADJ} R_2$$

D1 protects against C1

D2 protects against C2

LM317L

Schematic Diagram

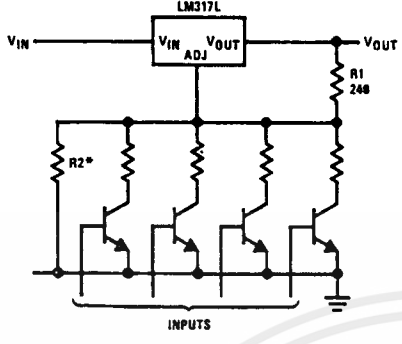


TLH/9064-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

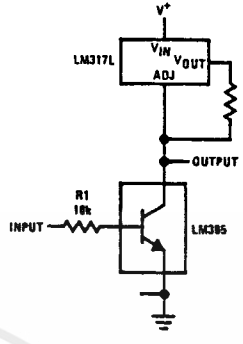
Typical Applications (Continued)

Digitally Selected Outputs



TL/H/9064-11
*Sets maximum V_{OUT}

High Gain Amplifier



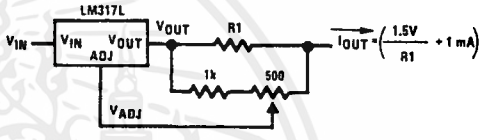
TL/H/9064-12

Adjustable Current Limiter



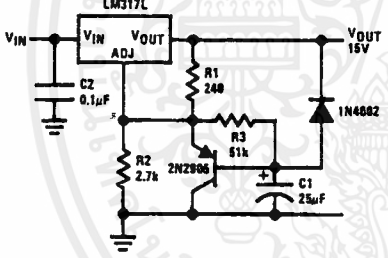
TL/H/9064-13
12 ≤ R1 ≤ 240

Precision Current Limiter



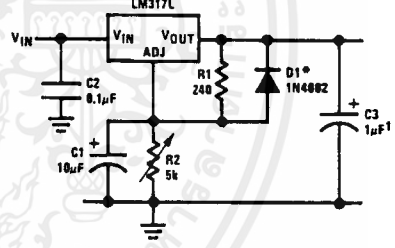
TL/H/9064-14

Slow Turn-On 15V Regulator



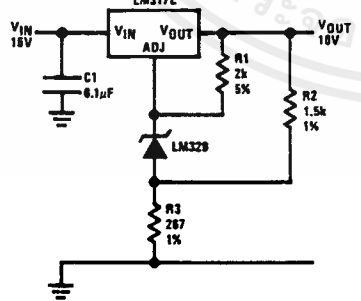
TL/H/9064-15

Adjustable Regulator with Improved Ripple Rejection



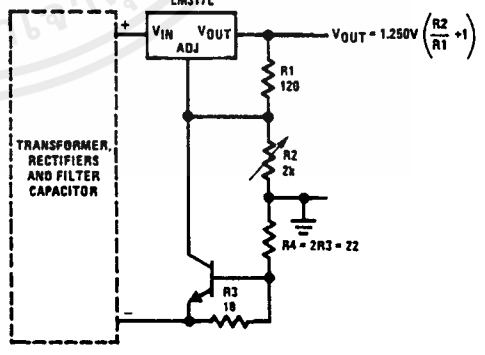
TL/H/9064-16

High Stability 10V Regulator



TL/H/9064-17

Adjustable Regulator with Current Limiter

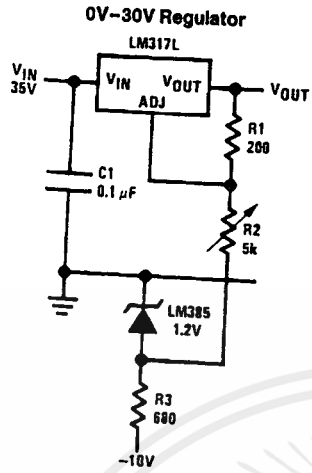


TL/H/9064-18

Short circuit current is approximately 600 mV/R3, or 60 mA (compared to LM317L's 200 mA current limit).
At 25 mA output only 3/4V of drop occurs in R3 and R4.

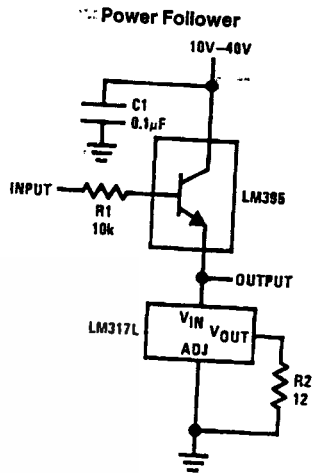
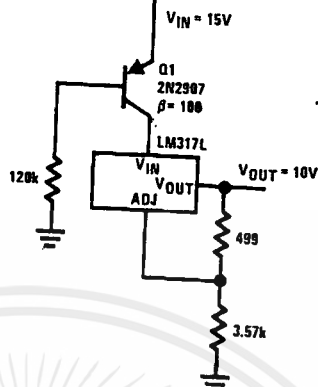
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

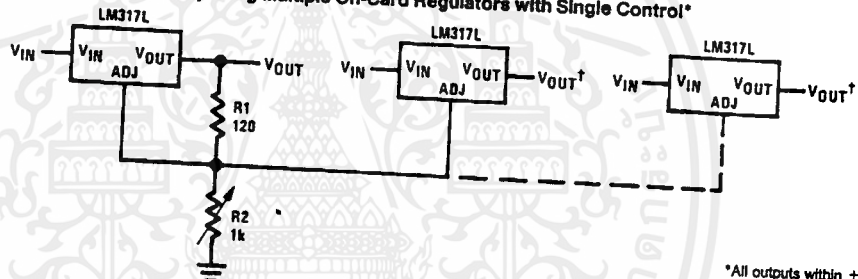


Full output current not available at high input-output voltages

Regulator With 15 mA Short Circuit Current

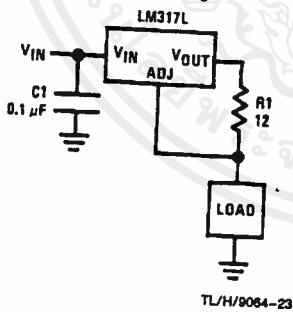


Adjusting Multiple On-Card Regulators with Single Control*

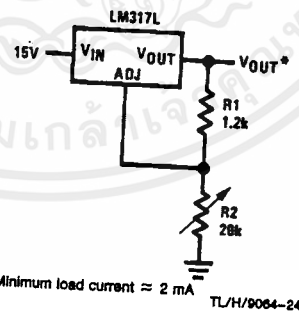


*All outputs within ± 100 mV
†Minimum load = 5mA

100 mA Current Regulator

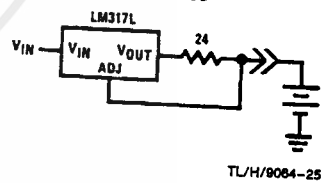


1.2V-12V Regulator with Minimum Program Current



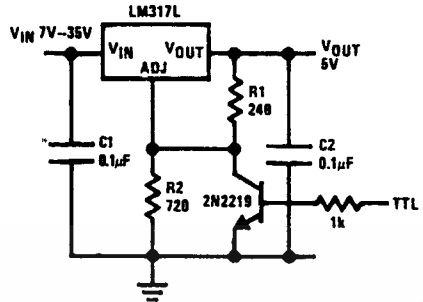
*Minimum load current ≈ 2 mA

50 mA Constant Current Battery Charger for Nickel-Cadmium Batteries



Typical Applications (Continued)

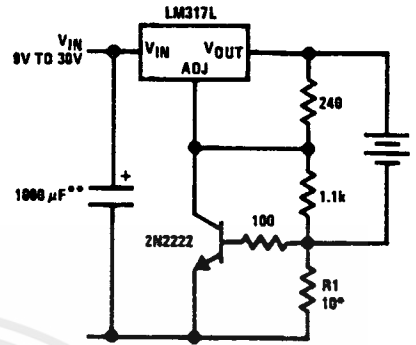
5V Logic Regulator with Electronic Shutdown*



TL/H/9064-26

*Minimum output $\approx 1.2V$

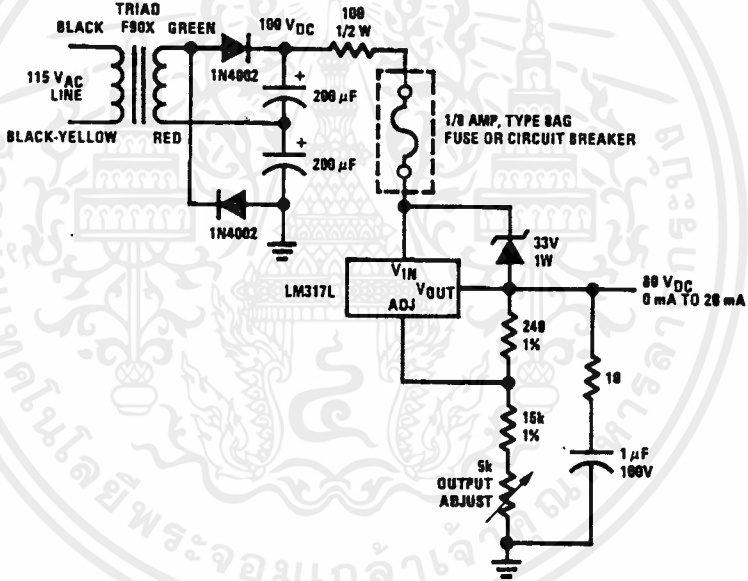
Current Limited 6V Charger



TL/H/9064-27

*Sets peak current, $I_{PEAK} = 0.6V/R1$
 **1000 μF is recommended to filter out any input transients.

Short Circuit Protected 80V Supply

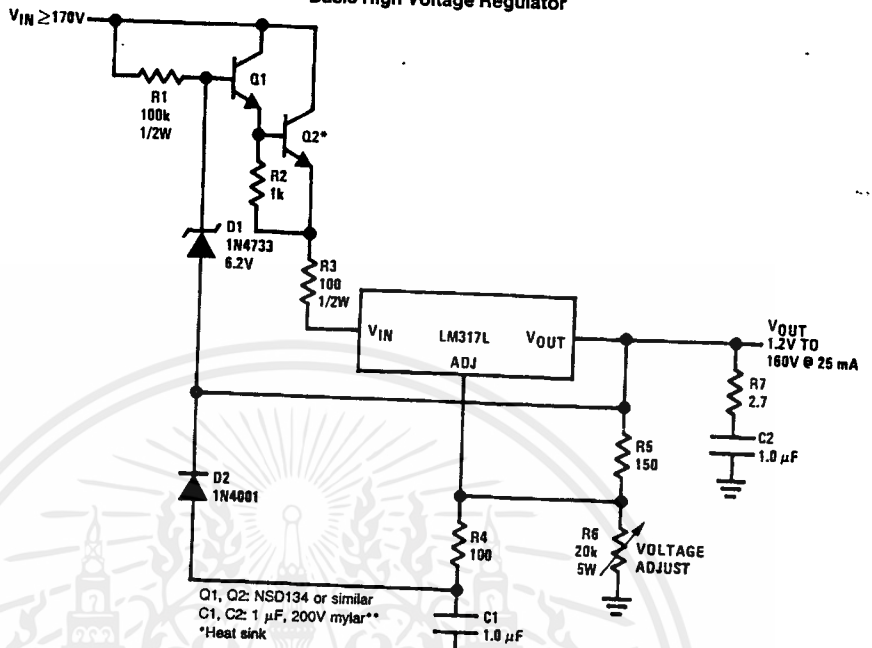


TL/H/9064-28

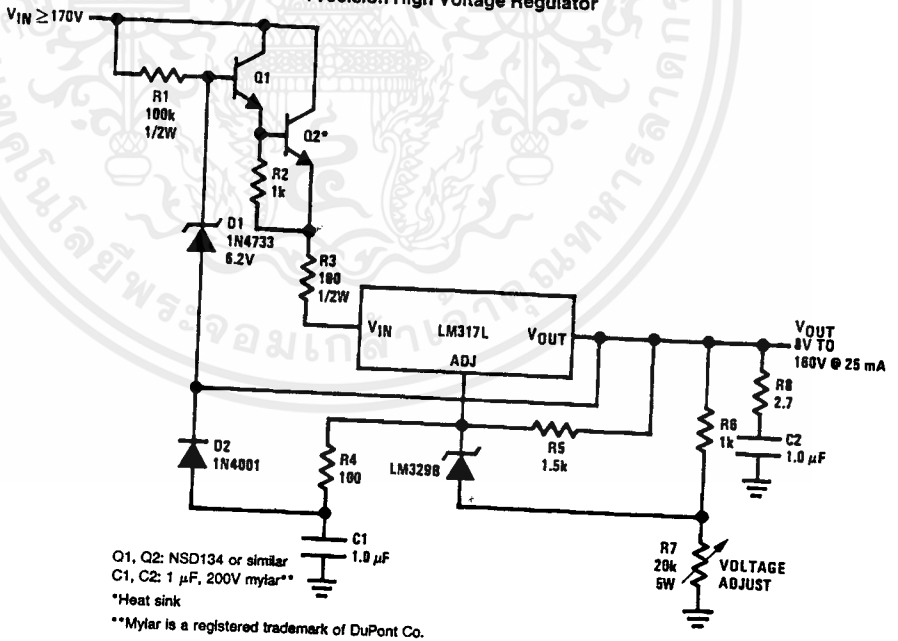
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Basic High Voltage Regulator



Precision High Voltage Regulator



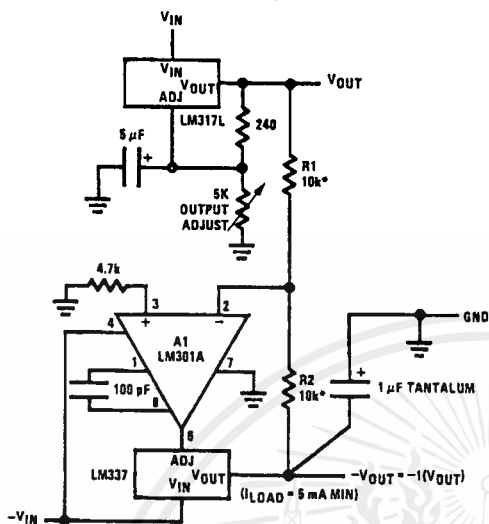
TL/H/9064-29

TL/H/9064-30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

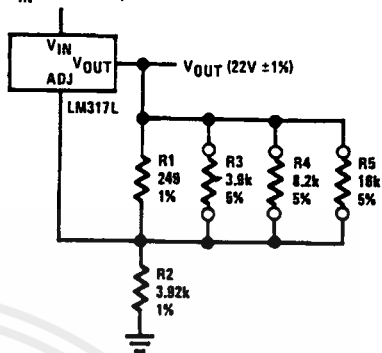
Tracking Regulator



A1 = LM301A, LM307, or LF13741 only
R1, R2 = matched resistors with good TC tracking

TL/H/9064-31

Regulator With Trimmable Output Voltage
VIN (25V TO 46V)



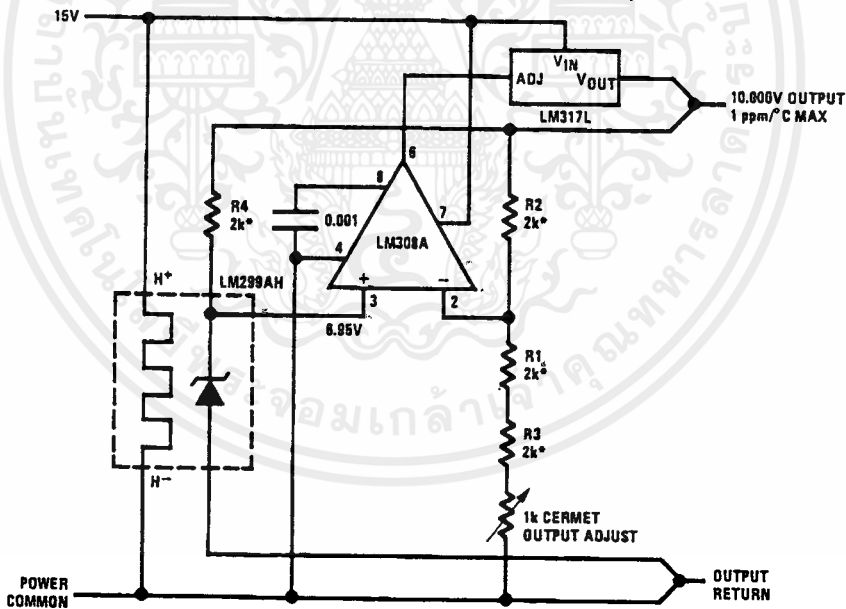
TL/H/9064-32

Trim Procedure:

- If V_{OUT} is 23.08V or higher, cut out R3 (if lower, don't cut it out).
- Then if V_{OUT} is 22.47V or higher, cut out R4 (if lower, don't).
- Then if V_{OUT} is 22.16V or higher, cut out R5 (if lower, don't).

This will trim the output to well within $\pm 1\%$ of 22.00 VDC, without any of the expense or uncertainty of a trim pot (see LB-46). Of course, this technique can be used at any output voltage level.

Precision Reference with Short-Circuit Proof Output



*R1-R4 from thin-film network,
Beckman 694-3-R2K-D or similar

TL/H/9064-33



LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expanded to make the LM78XX series of regulators easy to use and minimize the number

of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

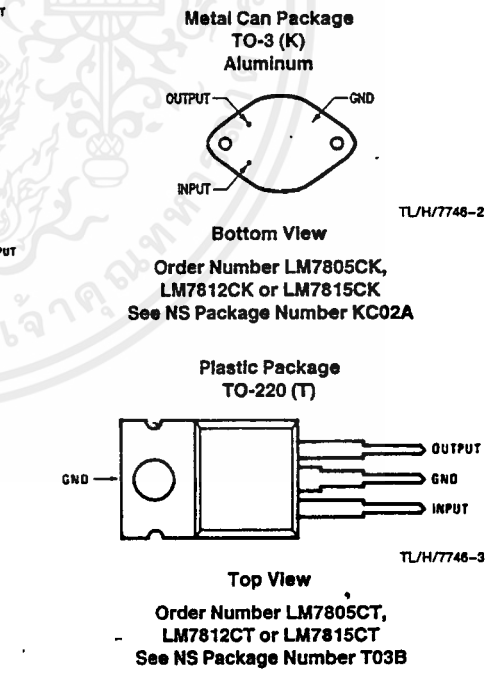
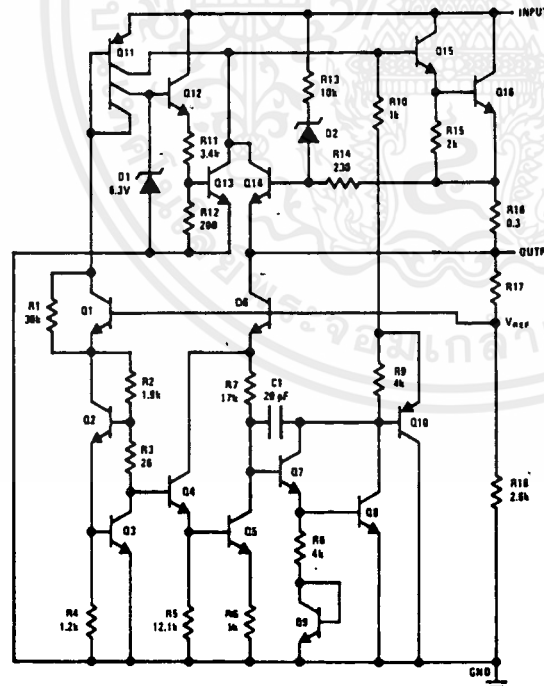
Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

Schematic and Connection Diagrams



TL/H/7746-1

TL/H/7746-2

TL/H/7746-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Input Voltage ($V_O = 5V, 12V$ and $15V$)	35V
Internal Power Dissipation (Note 1)	Internally Limited
Operating Temperature Range (T_A)	0°C to $+70^\circ\text{C}$

Maximum Junction Temperature	
(K Package)	150°C
(T Package)	150°C
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Lead Temperature (Soldering, 10 sec.)	
TO-3 Package K	300°C
TO-220 Package T	230°C

Electrical Characteristics LM78XX (Note 2) $0^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$ unless otherwise noted.

Output Voltage			5V			12V			15V			Units		
Input Voltage (unless otherwise noted)			10V			19V			23V					
Symbol	Parameter	Conditions	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max			
V_O	Output Voltage	$T_J = 25^\circ\text{C}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V		
		$P_D \leq 15\text{ W}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.75		5.25	11.4		12.6	14.25		15.75	V		
		$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(7.5 $\leq V_{\text{IN}} \leq 20$)				(14.5 $\leq V_{\text{IN}} \leq 27$)			(17.5 $\leq V_{\text{IN}} \leq 30$)				
ΔV_O	Line Regulation	$I_O = 500\text{ mA}$	$T_J = 25^\circ\text{C}$		3	50		4	120		4	150	mV	
			ΔV_{IN}	(7 $\leq V_{\text{IN}} \leq 25$)				(14.5 $\leq V_{\text{IN}} \leq 30$)			(17.5 $\leq V_{\text{IN}} \leq 30$)			
		$0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$	ΔV_{IN}	(8 $\leq V_{\text{IN}} \leq 20$)			50			120			150	mV
			ΔV_{IN}	(15 $\leq V_{\text{IN}} \leq 27$)						(18.5 $\leq V_{\text{IN}} \leq 30$)				
		$I_O \leq 1\text{ A}$	ΔV_{IN}	(7.5 $\leq V_{\text{IN}} \leq 20$)			50			120			150	mV
			ΔV_{IN}	(14.6 $\leq V_{\text{IN}} \leq 27$)						(17.7 $\leq V_{\text{IN}} \leq 30$)				
ΔV_O	Load Regulation	$T_J = 25^\circ\text{C}$	$5\text{ mA} \leq I_O \leq 1.5\text{ A}$		10	50		12	120		12	150	mV	
			$250\text{ mA} \leq I_O \leq 750\text{ mA}$			25			60			75		
		$5\text{ mA} \leq I_O \leq 1\text{ A}, 0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$			50			120			150			
I_Q	Quiescent Current	$I_O \leq 1\text{ A}$	$T_J = 25^\circ\text{C}$			8			8			8	mA	
			$0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$			8.5			8.5			8.5		
ΔI_Q	Quiescent Current Change	$5\text{ mA} \leq I_O \leq 1\text{ A}$	$T_J = 25^\circ\text{C}, I_O \leq 1\text{ A}$			0.5			0.5			0.5	mA	
			$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$			1.0			1.0			1.0		
			$I_O \leq 500\text{ mA}, 0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$			1.0			1.0			1.0		
V_N	Output Noise Voltage	$T_A = 25^\circ\text{C}, 10\text{ Hz} \leq f \leq 100\text{ kHz}$			40			75			90	μV		
			$\frac{\Delta V_{\text{IN}}}{\Delta V_{\text{OUT}}}$			62	80		55	72		54	70	dB
R_O	Dropout Voltage Output Resistance Short-Circuit Current Peak Output Current Average TC of V_{OUT}	$T_J = 25^\circ\text{C}, I_{\text{OUT}} = 1\text{ A}$ $f = 1\text{ kHz}$ $T_J = 25^\circ\text{C}$ $T_J = 25^\circ\text{C}$ $0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}, I_O = 5\text{ mA}$	$I_O \leq 1\text{ A}, T_J = 25^\circ\text{C}$ or $I_O \leq 500\text{ mA}$		62	80		55	72		54	70	dB	
			$0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$		62			55			54			
			$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$		(8 $\leq V_{\text{IN}} \leq 18$)			(15 $\leq V_{\text{IN}} \leq 25$)			(18.5 $\leq V_{\text{IN}} \leq 28.5$)			
					2.0			2.0			2.0			V
					8			18			19			m Ω
V_{IN}	Input Voltage Required to Maintain Line Regulation	$T_J = 25^\circ\text{C}, I_O \leq 1\text{ A}$			2.1		1.5		1.2			A		
					2.4		2.4		2.4			A		
					0.6			1.5			1.8		mV/ $^\circ\text{C}$	
					7.5			14.6			17.7		V	

Note 1: Thermal resistance of the TO-3 package (K, KC) is typically $4^\circ\text{C}/\text{W}$ junction to case and $35^\circ\text{C}/\text{W}$ case to ambient. Thermal resistance of the TO-220 package (T) is typically $4^\circ\text{C}/\text{W}$ junction to case and $50^\circ\text{C}/\text{W}$ case to ambient.

Note 2: All characteristics are measured with capacitor across the input of $0.22\ \mu\text{F}$, and a capacitor across the output of $0.1\ \mu\text{F}$. All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques ($I_w \leq 10\text{ mA}$, duty cycle $\leq 5\%$). Output voltage changes due to changes in internal temperature must be taken into account separately.

เอกสารอ้างอิง

1. สุนทร วิฑูรพจน์ , การสื่อสารข้อมูลอนุกรม , การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051, pp.101-116, บริษัทซีเอ็ดยูเคชั่น , 2537
2. ธนัท ชัยบุทร และ กณพ แก้วพิชัย, หน่วยความจำ, คณิตศาสตร์พื้นฐาน, pp. 325-335, บริษัทซีเอ็ดยูเคชั่น , 2540
3. San Jose, How the floating gate e²prom works , pp. 99-100, _Exel Microelectronic, Inc, 1988



ประวัติผู้เขียน

นายสมบัติ หมื่นพันธ์

เกิดเมื่อวันที่ 24 กันยายน 2517 ที่จังหวัดกรุงเทพมหานครจบการศึกษาชั้นประถมศึกษาปีที่ 6 จากโรงเรียนลำพะอง หลังจากนั้นเข้าศึกษาต่อที่โรงเรียนพรตพิทยพยัตจนจบชั้นมัธยมศึกษาปีที่ 6 แล้วเข้าศึกษาต่อในระดับปริญญาตรีในภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังในปีพุทธศักราช 2537



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้