

การศึกษาการออกแบบและสร้างวงจรรวมสะท้อนกระแสโครงสร้างมอสแบบเกตโลหะ

STUDY ON DESIGN AND FABRICATION OF METAL GATE

MOS CURRENT MIRROR ICs



นาย วีระ เพ็งจันทร์

MR. WEERA PENGCHAN



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เลขที่.....

พ.ศ. 2541

ISBN 974-622-215-5

เลขทะเบียน 30948

วัน, เดือน, ปี 4 ก.ย. 2541

ลิขสิทธิ์ของบัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

**STUDY ON DESIGN AND FABRICATION OF METAL GATE  
MOS CURRENT MIRROR ICs**

**WEERA PENGCHAN**

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE  
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
1998  
ISBN 974-622-215-5**

หัวข้อวิทยานิพนธ์

การศึกษาการออกแบบและสร้างวงจรรวมสะท้อนกระแส  
โครงสร้างมอสแบบเกตโลหะ

นักศึกษา

นาย วีระ เพ็งจันทร์

อาจารย์ผู้ควบคุมวิทยานิพนธ์

รศ.ดร. สมเกียรติ ศุภเดช

อาจารย์ผู้ควบคุมวิทยานิพนธ์ร่วม

ผศ.ดร. สมศักดิ์ ชุมช่วย

ระดับการศึกษา

วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.

2541

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ เป็นการศึกษาการออกแบบและสร้างวงจรรวมประเภทมอส ด้วยเทคโนโลยีการแพร่สารเจือด้วยความร้อนและโครงสร้างมีเกตเป็นโลหะ โดยใช้อุปกรณ์การสร้างและการวัดในห้องปฏิบัติการสารกึ่งตัวนำของศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพฯ โดยกล่าวถึง ทฤษฎีและโครงสร้างของมอสทรานซิสเตอร์ วงจรย่อยของวงจรรวมอนาล็อกประเภทมอส โดยวงจรที่ใช้ในการศึกษาจะเป็นวงจรสะท้อนกระแสแบบต่างๆ วงจรขยายกระแส การออกแบบลวดลายมาส์ก กระบวนการสร้างและการวัดคุณสมบัติทางไฟฟ้าพื้นฐานต่างๆของมอสทรานซิสเตอร์ เช่น ค่าแรงดันพิกทลายของรอยต่อ ค่าความจุไฟฟ้า ความสัมพันธ์ระหว่างกระแสและแรงดัน ค่าแรงดันขีดเริ่ม การตอบสนองความถี่ของมอสทรานซิสเตอร์ รวมทั้งการใช้โปรแกรม SPICE ซึ่งเป็นโปรแกรมที่ใช้ทางด้านกรจำลองแบบคุณสมบัติทางไฟฟ้าด้วยข้อมูลที่ได้จากกระบวนการสร้าง ทำให้ได้รูปแบบจำลองของมอสทรานซิสเตอร์ที่เป็นประโยชน์อย่างมากในการออกแบบและคาดคะเนผลจากการจำลองสัญญาณไฟฟ้าของมอสทรานซิสเตอร์และวงจรอื่น

การศึกษาคูณสมบัติของวงจรสะท้อนกระแสแบบต่างๆพบว่าวงจรสะท้อนกระแสแบบคาสโคต มีความถูกต้องในการขยายกระแสถึง 98 % และความต้านทานขาออกของวงจรมีค่าสูงมาก ส่วนวงจรสะท้อนกระแสแบบวิลสันและแบบธรรมดา มีคุณสมบัติลดลงตามลำดับ นอกจากนี้ยังศึกษาถึงผลของลวดลายวงจรของวงจรรขยายกระแส การปรับปรุงสมรรถนะของวงจรสะท้อนกระแส ในตอนท้ายเป็นการประยุกต์ใช้วงจรสะท้อนกระแสในวงจรรวมอนาล็อก ซึ่งเป็นการนำรูปแบบจำลองของวงจรสะท้อนกระแส มาประกอบเป็นวงจรขยายเชิงดำเนินการ และแสดงคุณสมบัติการทำงานของวงจรรขยายเชิงดำเนินการที่ประกอบขึ้น อย่างไรก็ตามผลที่ได้จากการทดลองเป็นที่น่าพอใจ และแสดงให้เห็นถึงแนวโน้มของการพัฒนาเทคโนโลยีการออกแบบและสร้างวงจรรขยายเชิงดำเนินการหรือวงจรรวมขนาดใหญ่ที่มีโครงสร้างซับซ้อนได้ต่อไป

Thesis Title	Study on Design and Fabrication of Metal Gate MOS Current Mirror ICs
Student	Mr. Weera Pengchan
Thesis Advisor	Assoc.Prof.Dr. Somkiat Supadech
Thesis Co-advisor	Assist.Prof.Dr. Somsak Choomchuay
Level of study	Master of Engineering in Electrical Engineering King Mongkut's Institute of Technology Ladkrabang
Year	1998

### Abstract

In this thesis, we have studied on the design and fabrication of metal gate MOS integrated circuits by thermal diffusion technique. The devices and circuits were fabricated and measured in the solid state laboratory of "Electronic Research Center", Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok. This thesis described the MOS theory and structure, subcircuit of analog MOS circuits (current mirrors and current amplifier), mask design, fabrication process and electrical characteristics such as junction breakdown voltage, capacitance, the relation of current and voltage, threshold voltage, frequency response are measured. This basic parameters obtained are used will to define MOS model parameters SPICE simulation.

The characteristics of each current mirror type has been studied and it is shown that the Cascode current mirror has got a current accuracy of about 98% and very high circuits output resistance. Those characteristics are not as such good for Wilson and Simple current mirror circuits. The effect of current amplifier layout, the high performance current mirror are additionally elaborated. The obtained model is confirmed by applying it to form the Operational Amplifier where current mirrors are mainly used. The Op-Amp characteristics were measured and reported. The overall achievements are that the study, experiment, modelling are some first steps required for more complex analog integrated circuit design and fabrication.

## กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จได้ด้วยดี ผู้เขียนขอกราบขอบพระคุณ รศ.ดร. สมเกียรติ ศุภเดช อาจารย์ที่ปรึกษาเป็นอย่างสูง ที่ได้ช่วยกรุณาให้คำปรึกษาวางแนวทางในการทำวิจัย การแก้ปัญหา การคิดริเริ่ม ตลอดจนชี้แนะให้วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงเป้าหมาย

ขอกราบขอบพระคุณ ผศ.ดร. สมศักดิ์ ชุมช่วย อาจารย์ สุรศักดิ์ เนียมเจริญ ที่กรุณาให้คำปรึกษาวิธีการแก้ไขปัญหาต่างๆ ทั้งทางด้านทฤษฎีและในทางปฏิบัติร่วมกับอาจารย์ที่ปรึกษา

ขอกราบขอบพระคุณ ผศ.ดร. วิสุทธิ ฐิติรุ่งเรือง ผศ. สมศักดิ์ เขียวศิริกุล และ อาจารย์ จิรวัดน์ ปานกลาง ที่มีส่วนในการให้ข้อเสนอแนะต่างๆ ซึ่งทำให้วิทยานิพนธ์นี้มีความสมบูรณ์มากยิ่งขึ้น

ขอกราบขอบพระคุณ ดร. เต็มพงษ์ เพ็ชรกุล ที่ได้ให้การปรึกษาในด้านต่างๆ และเป็นผู้ริเริ่มทำให้ผู้เขียนมีพื้นฐานการวิจัยทางด้านวงจรรวม

ขอกราบขอบพระคุณ คุณพ่อและคุณแม่ ผู้ให้กำลังใจและสนับสนุนการศึกษากับผู้เขียนมาโดยตลอด

สุดท้ายนี้ขอขอบคุณเจ้าหน้าที่ของศูนย์วิจัยอิเล็กทรอนิกส์ทุกท่านที่ให้การช่วยเหลือและเป็นที่กำลังใจ จนกระทั่งวิทยานิพนธ์นี้สำเร็จสมบูรณ์

วีระ เพ็งจันทร์

# สารบัญ

หน้า

บทคัดย่อภาษาไทย .....	I
บทคัดย่อภาษาอังกฤษ .....	II
กิตติกรรมประกาศ .....	III
สารบัญ .....	IV
สารบัญตาราง .....	VIII
สารบัญภาพ .....	X
สัญลักษณ์ .....	XVIII
คำคงที่ทางกายภาพ .....	XX
คำนำ .....	XXI
บทที่ 1 ทฤษฎีการทำงานของมอเตอร์ซินโครตรอน .....	1
1.1 โครงสร้างของมอเตอร์ .....	1
1.2 สัญลักษณ์ของมอเตอร์ .....	4
1.2.1 สัญลักษณ์ของมอเตอร์ซินโครตรอนแบบ 3 ขั้ว .....	4
1.2.2 สัญลักษณ์ของมอเตอร์ซินโครตรอนแบบ 4 ขั้ว .....	5
1.3 ชนิดของมอเตอร์ .....	5
1.4 โครงสร้างพื้นฐานและหลักการทำงานของมอเตอร์ .....	7
1.5 คุณสมบัติกระแสและแรงดันของมอเตอร์ .....	11
1.6 แรงดันชัตเริ่ม .....	15
1.7 ค่าความจุไฟฟ้าของตัวเก็บประจุ .....	18
1.7.1 ตัวเก็บประจุแบบมอเตอร์ .....	18
1.7.1.1 ศักดาผิวและฟังก์ชันงาน .....	18
1.7.1.2 ความจุไฟฟ้าภายใต้การไบอัส .....	20
1.7.1.3 สนามและค่าพังทลาย .....	22
1.7.2 ความสัมพันธ์ระหว่างค่าเก็บประจุและแรงดัน .....	23
1.7.2.1 ค่าความจุไฟฟ้าภายใต้สภาวะให้ไบอัส .....	23
1.8 แบบจำลองของมอเตอร์ .....	26
1.8.1 แบบจำลองมอเตอร์ซินโครตรอนในโปรแกรม PSPICE .....	26
1.8.2 การวัดพารามิเตอร์ของตัวอุปกรณ์ .....	26
บทที่ 2 วงจรย่อยของอนาล็อกมอเตอร์ .....	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

หน้า

2.1	วงจรมอสทรานซิสเตอร์ .....	30
2.2	วงจระสะท้อนกระแสแบบธรรมดา .....	32
2.3	วงจระสะท้อนกระแสแบบคาสโคด .....	34
2.4	วงจระสะท้อนกระแสแบบวิลสัน .....	37
2.5	วงจระขยายกระแส .....	39
บทที่ 3	การออกแบบลวดลาย .....	43
3.1	กฎการออกแบบ .....	43
3.1.1	กฎการออกแบบทางด้านสายเส้น .....	43
3.1.2	กฎการออกแบบทางไฟฟ้า .....	44
3.2	การออกแบบเพื่อศึกษาคุณสมบัติทางไฟฟ้า .....	45
3.2.1	คุณสมบัติรอยต่อพีเอ็น .....	45
3.2.2	คุณสมบัติของตัวเก็บประจุไฟฟ้า .....	45
3.3	การออกแบบมอสทรานซิสเตอร์ .....	47
3.4	การออกแบบวงจรรวม .....	48
3.4.1	วงจระสะท้อนกระแสแบบธรรมดา .....	48
3.4.2	วงจระสะท้อนกระแสแบบคาสโคด .....	50
3.4.3	วงจระสะท้อนกระแสแบบวิลสัน .....	51
3.4.4	วงจระขยายกระแส .....	51
บทที่ 4	การสร้างและการบรรจุเก็บ .....	54
4.1	การสร้างกระจกต้นแบบ .....	54
4.2	การเตรียมแผ่นฐานรองเบื้องต้น .....	58
4.3	กระบวนการอ็อกซิเดชัน .....	59
4.4	กระบวนการโฟโตลิโทกราฟี .....	61
4.5	กระบวนการแพร่สารเจือ .....	63
4.5.1	การแพร่สารเจือชั้นต้น .....	64
4.5.2	การซับลิค .....	67
4.6	กระบวนการเมทัลไลเซชัน .....	68
4.7	กระบวนการสร้างวงจรรวม .....	69
4.7.1	วงจรรวมมอสทรานซิสเตอร์ชนิดเอ็น .....	69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

หน้า

4.7.2	วงจรรวมมอสทรานซิสเตอร์ชนิดพี .....	70
4.7.3	วงจรรวมมอสทรานซิสเตอร์ชนิดเอ็นในบ่อแยกชนิดพี .....	71
4.8	กระบวนการเก็บประจุ .....	72
บทที่ 5	การทดลองและผลการทดลองคุณสมบัติพื้นฐานของมอสทรานซิสเตอร์ .....	73
5.1	การทดลองเพื่อศึกษาคุณสมบัติรอยต่อพีเอ็นในโครงสร้าง .....	73
5.2	การทดลองเพื่อศึกษาตัวเก็บประจุไฟฟ้าในโครงสร้าง .....	79
5.3	การทดลองเพื่อศึกษาการเปลี่ยนแปลงของแรงดันขีดเริ่ม ในโครงสร้างมอส .....	85
5.3.1	การทดลองเพื่อศึกษาค่าประจุที่สถานะผิวของห้องปฏิบัติการ.....	85
5.3.2	การทดลองเพื่อศึกษาค่าแรงดันขีดเริ่มจากประจุที่สถานะผิว .....	87
5.3.3	การทดลองเพื่อศึกษาค่าแรงดันขีดเริ่มด้วยกระบวนการ ควบคุมความเข้มข้นอะตอมสารเจือในชั้นฐานรอง .....	88
5.3.4	การทดลองเพื่อศึกษาค่าแรงดันขีดเริ่มด้วยกระบวนการ ควบคุมเกตออกไซด์ .....	90
5.4	การทดลองเพื่อศึกษาการใช้บ่อแยก .....	93
5.5	การทดลองเพื่อศึกษาค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ .....	100
5.6	การทดลองเพื่อศึกษาความสัมพันธ์ระหว่างกระแสและแรงดัน ของมอสทรานซิสเตอร์ .....	105
5.7	การทดลองเพื่อศึกษาคุณสมบัติสวิตช์ของมอสทรานซิสเตอร์ .....	107
5.8	การทดลองเพื่อศึกษาค่าตัวแปรทางกายภาพและ ผลจากการจำลองแบบของมอสทรานซิสเตอร์ .....	110
บทที่ 6	การทดลองและผลการทดลองคุณสมบัติของมอสทรานซิสเตอร์ ในวงจรรวม .....	115
6.1	การทดลองเพื่อศึกษาผลการจำลองแบบคุณสมบัติ วงจระสะท้อนกระแส .....	115
6.2	การทดลองเพื่อศึกษาออกแบบและสร้างวงจระสะท้อนกระแส .....	118
6.2.1	วงจระสะท้อนกระแสแบบธรรมดา .....	118
6.2.2	วงจระสะท้อนกระแสแบบคาสโคด .....	121
6.2.3	วงจระสะท้อนกระแสแบบวิลสัน .....	124

## สารบัญ (ต่อ)

หน้า

6.2.4	วงจรรขยายกระแส .....	126
6.3	การทดลองเพื่อศึกษาสมรรถนะของวงจระสะท้อนกระแส .....	130
6.3.1	คุณสมบัติของความถูกต้องของการขยายกระแส .....	131
6.3.2	คุณสมบัติของความต้านทานขาออกของวงจรรวม .....	133
6.4	การทดลองเพื่อศึกษาผลของลวดลายมาส์ก .....	135
6.5	การประยุกต์ใช้วงจระสะท้อนกระแสในวงจรรวมด้านเชิงเส้น .....	139
บทที่ 7	สรุปและวิจารณ์ผลการทดลอง .....	144
7.1	สรุปและวิจารณ์ผลการทดลอง .....	144
7.2	ข้อเสนอแนะและแนวทางการพัฒนางานวิจัยทางด้านวงจรรวม .....	151
บรรณานุกรม	.....	150
ภาคผนวก ก.	โปรแกรมที่ใช้วิเคราะห์ .....	151
ภาคผนวก ข.	ผลงานวิจัยที่เกี่ยวข้องกับการทำวิทยานิพนธ์ที่ได้รับการตีพิมพ์ .....	165
ประวัติผู้เขียน	.....	166

## สารบัญตาราง

ตารางที่	หน้า
1.8.1-1 แสดงค่าตัวแปรในการจำลองแบบโปรแกรม PSPICE .....	28
4.1-1 แสดงการใช้ชุดกระจกต้นแบบในกระบวนการสร้าง .....	54
4.2-1 แสดงขั้นตอนการทำความสะอาดผิวแผ่นซิลิกอนเบื้องต้น .....	58
4.3-1 แสดงขั้นตอนกระบวนการสร้างชั้นออกไซด์หนา .....	61
4.3-2 แสดงขั้นตอนกระบวนการสร้างชั้นเกทออกไซด์ .....	61
4.4-1 แสดงขั้นตอนการโฟโตลิโทกราฟี .....	62
4.4-2 แสดงขั้นตอนการกัดชั้นออกไซด์ .....	63
4.4-3 แสดงขั้นตอนการลอกฟิล์มน้ำยาไวแสงเชิงบวก .....	63
4.4-4 แสดงขั้นตอนการลอกฟิล์มน้ำยาไวแสงเชิงลบ .....	63
4.5.1-1 ขั้นตอนกระบวนการ Phosphorus Deposition .....	66
4.5.1-2 ขั้นตอนกระบวนการ Boron Deposition .....	66
4.5.1-3 ขั้นตอนกระบวนการ P-well Deposition .....	66
4.5.2-1 ขั้นตอนกระบวนการ Phosphorus Drive in .....	67
4.5.2-2 ขั้นตอนกระบวนการ Boron Drive in .....	67
4.5.2-3 ขั้นตอนกระบวนการ P-well Drive in .....	68
4.6-1 ขั้นตอนการ sintering .....	68
5.2-1 ค่าความจุไฟฟ้าออกไซด์ .....	84
5.2-2 ค่าความจุไฟฟ้ารอยต่อพีเอ็น .....	84
5.4-1 แสดงความเข้มข้นอะตอมสารเจือและความลึกที่อุณหภูมิ การแพร่สารเจือต่าง ๆ .....	94
5.4-2 แสดงความเข้มข้นอะตอมสารเจือและความลึกที่เวลา การแพร่สารเจือต่าง ๆ .....	95
5.4-3 แสดงความเข้มข้นอะตอมสารเจือและความลึกที่เวลาการขับลึกต่าง ๆ .....	95
5.5-1 ค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ชนิดต่าง ๆ .....	104
5.7-1 แสดงความถี่ตอบสนองของมอสทรานซิสเตอร์ชนิดต่าง ๆ .....	108
5.8-1 แสดงค่าตัวแปรสำหรับการจำลองแบบ .....	111
6.2.1-1 แสดงผลต่างของกระแสแอมป์พุทที่กระแสอินพุทค่าต่าง ๆ ของวงจร สะท้อนกระแสแบบธรรมดา ที่แรงดันแอมป์พุท 20 โวลต์.....	121

## สารบัญตาราง (ต่อ)

ตารางที่	หน้า
6.2.2-1 แสดงผลต่างของกระแสไฟฟ้าพุทที่กระแสอินพุทค่าต่าง ๆ ของวงจร สะท้อนกระแสแบบคาสโคด ที่แรงดันไฟฟ้าพุท 20 โวลต์ .....	123
6.2.3-1 แสดงผลต่างของกระแสไฟฟ้าพุทที่กระแสอินพุทค่าต่าง ๆ ของวงจร สะท้อนกระแสแบบวิลสัน ที่แรงดันไฟฟ้าพุท 20 โวลต์ .....	126
6.2.4-1 แสดงการเปรียบเทียบค่าความแตกต่างของกระแสไฟฟ้าพุท จากค่าอุดมคติ ในการขยายกระแสของวงจรขยายกระแส ชนิดเอ็นมอสทรานซิสเตอร์ ที่ค่ากระแส อินพุท 1 mA. ....	129
6.2.4-2 แสดงการเปรียบเทียบค่าความแตกต่างของกระแสไฟฟ้าพุท จากค่าอุดมคติ ในการขยายกระแสของวงจรขยายกระแส ชนิดพีมอสทรานซิสเตอร์ ที่ค่ากระแสอินพุท 1 mA. ....	129
6.3.2-1 แสดงค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบต่าง ๆ .....	135
6.4-1 แสดงการเปรียบเทียบค่าความแตกต่างของกระแสไฟฟ้าพุท ในการขยายกระแส ของวงจรขยายกระแสแบบปรับปรุงโครงสร้าง ที่ค่ากระแสอินพุท 1 mA. ....	139
6.5-1 แสดงค่าแรงดันไฟฟ้าพุทค่าต่ำที่สุดของวงจรสะท้อนกระแสแบบคาสโคด .....	142
7.1-1 ข้อมูลจำเพาะของมอสทรานซิสเตอร์ชนิดเอ็นที่ได้จากกระบวนการสร้าง.....	147

## สารบัญภาพ

ภาพที่		หน้า
1.1-1	แสดงโครงสร้างอย่างง่ายของมอสทรานซิสเตอร์ ที่มีช่องทางเดินกระแสชนิดเอ็น .....	1
1.1-2	แสดงภาพด้านบนของมอสทรานซิสเตอร์ เพื่อให้เห็นความกว้าง W และความยาว L ของช่องทางเดินกระแส .....	2
1.1-3	แสดงโครงสร้างอย่างง่ายของทรานซิสเตอร์ชนิดพีมอส .....	2
1.1-4	แสดงโครงสร้างของซีมอสทรานซิสเตอร์ชนิดพีและชนิดเอ็น ในบ่อแยกชนิดพี .....	3
1.1-5	แสดงโครงสร้างของซีมอสทรานซิสเตอร์ชนิดเอ็นและชนิดพี ในบ่อแยกชนิดเอ็น .....	3
1.1-6	แสดงแผนผังของวงจรรวมซิลิกอนที่ใช้เทคโนโลยีแบบต่าง ๆ .....	3
1.2-1	แสดงตัวอย่างสัญลักษณ์ของมอสทรานซิสเตอร์ แบบ 3 ขั้วโดย $V_{SB} = 0$ (ก) เอ็นฮานซ์เมนต์เอ็นมอส (ข) เอ็นฮานซ์เมนต์พีมอส (ค) ดีพลีชั่นเอ็นมอส (ง) ดีพลีชั่นพีมอส .....	4
1.2-2	แสดงตัวอย่างสัญลักษณ์ของมอสทรานซิสเตอร์แบบ 4 ขั้ว โดย $V_{SB} \neq 0$ (ก) เอ็นฮานซ์เมนต์เอ็นมอส (ข) เอ็นฮานซ์เมนต์พีมอส (ค) ดีพลีชั่นเอ็นมอส (ง) ดีพลีชั่นพีมอส .....	5
1.3-1	แสดงลักษณะโครงสร้างของมอสทรานซิสเตอร์ชนิดต่าง ๆ (ก) เอ็น- แซนแนล เอ็นฮานซ์เมนต์โทมด (ข) เอ็น-แซนแนล ดีพลีชั่นโทมด (ค) พี-แซนแนล เอ็นฮานซ์-เมนต์โทมด (ง) พี-แซนแนล ดีพลีชั่นโทมด .....	7
1.4-1	แสดงการให้ไบอัสแก่เอ็น-แซนแนล มอสทรานซิสเตอร์ .....	7
1.4-2	แสดงช่วงการทำงานพื้นฐานของมอสทรานซิสเตอร์ในภาวะต่าง ๆ .....	9
1.4-3	แสดงกราฟแสดงคุณสมบัติ I-V ของมอสทรานซิสเตอร์ชนิด เอ็น- แซนแนล เอ็นฮานซ์เมนต์โทมด .....	10
1.5-1	แสดงภาคตัดขวางของเอ็น-แซนแนล มอสทรานซิสเตอร์ ซึ่งในส่วนเล็ก ๆ dx มีค่าความต้านทาน dR .....	12
1.6-1	แสดงแผนผังแถบพลังงานและการกระจายประจุของ มอสทรานซิสเตอร์ .....	16

## สารบัญภาพ (ต่อ)

ภาพที่

หน้า

1.7.1-1	แสดงภาคตัดขวางของมอส (Metal-Oxide-Semiconductor : MOS) .....	18
1.7.1.1-1	แสดงแผนผังแถบพลังงาน : (ก) ก่อนการเชื่อมต่อของเนื้อสาร (ข) ภายหลังที่เนื้อสาร ถูกเชื่อมกันเป็นระบบมอส สำหรับอลูมิเนียม มีฟังก์ชันงานเป็น $q\Phi_m = 4.1 \text{ eV}$ และซิลิกอน $q\Phi_{sc} = 4.7 \text{ eV}$ .....	19
1.7.1.1-2	แสดงความแตกต่างฟังก์ชันงานของอลูมิเนียม-ซิลิกอน ขณะที่ ฟังก์ชันของความเข้มข้นสารเจือของซิลิกอนชนิด n และ p ที่ 300 K .....	19
1.7.1.1-3	แสดงโครงสร้างตัวเก็บประจุมอสในการสะสมประจุซึ่งแสดงให้เห็น การโค้งที่ผิว เนื่องจากความแตกต่างฟังก์ชันของโลหะและ สารกึ่งตัวนำขณะไม่มีไบอัส .....	20
1.7.1.2-1	แสดงตัวเก็บประจุมอสภายใต้เงื่อนไขการเปลี่ยนแปลงไบอัส แผนผัง จะแสดงชนิดและชื่อของประจุที่ผิว, การโค้งเบนแถบพลังงานผิว และประจุที่รอยต่อ .....	22
1.7.2.1-1	(ก) กราฟแสดงคุณสมบัติตัวเก็บประจุ-แรงดัน ของตัวเก็บประจุมอส ชนิดพี ที่ความถี่สูง .....	24
1.7.2.1-1	(ข) กราฟแสดงคุณสมบัติตัวเก็บประจุ-แรงดัน ของตัวเก็บประจุมอส ชนิดพี ที่ความถี่ต่ำ .....	25
1.8.2-1	แสดงพารามิเตอร์ของมอสทรานซิสเตอร์ .....	27
2-1	แสดงแผนผังองค์ประกอบของออฟแอมป์ .....	29
2.1-1	(ก) สัญญาณอนาล็อก (ข) สัญญาณดิจิตอล (ค) Analog Sampled data โดย T เป็นคาบของสัญญาณดิจิตอล .....	30
2.1-2	แสดงช่วงกว้างของสัญญาณที่ใช้ในการประมวลผลสัญญาณ .....	31
2.1-3	แสดงถึงช่วงกว้างสัญญาณที่สามารถประมวลผลได้ด้วยเทคโนโลยีปัจจุบัน .....	31
2.2-1	แสดงวงจรสะท้อนกระแสช่องทางเดินกระแสเอ็นแบบธรรมดา .....	33
2.2-2	แสดงรูปแบบที่ได้จากการจำลองแบบวงจรในรูป 2.2-1 .....	33
2.2-3	แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบธรรมดา .....	34
2.3-1	แสดงวงจรสะท้อนกระแสแบบคาสโค้ด .....	34
2.3-2	แสดงกราฟของอัตราความผิดพลาด (%) กับความแตกต่างแรงดัน เดรน-ซอส ของวงจรสะท้อนกระแสในรูป 2.2-1 โดยกราฟนี้กำหนด $V_{DS1} = 2 \text{ โวลต์}$ .....	35

## สารบัญภาพ (ต่อ)

ภาพที่		หน้า
2.3-3	แสดงรูปแบบที่ได้จากการจำลองแบบวงจรในรูป 2.3-1.....	35
2.3-4	แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบคาสโคด .....	36
2.4-1	แสดงวงจรสะท้อนกระแสแบบวิลสัน .....	37
2.4-2	แสดงรูปแบบที่ได้จากการจำลองแบบวงจรในรูป 2.4-1 .....	37
2.4-3	แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบวิลสัน .....	38
2.4-4	แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรสะท้อนกระแส แบบวิลสันที่จัดรูปใหม่ .....	38
2.5-1	แสดงวงจรขยายกระแสที่มีค่า $W_2/L_2 > W_1/L_1$ .....	39
2.5-2	แสดงค่า $\Delta W$ ที่เกิดขึ้นในโครงสร้างของทรานซิสเตอร์ .....	40
2.5-3	แสดง (ก) ลวดลาย และ (ข) วงจรของวงจรขยายกระแส แบบไม่ปรับปรุงค่า $\Delta W$ .....	41
2.5-4	แสดง (ก) ลวดลาย และ (ข) วงจรของวงจรขยายกระแส แบบปรับปรุงค่า $\Delta W$ .....	42
3.1-1	แสดงส่วนของลวดลายชั้นต่าง ๆ ของมอสทรานซิสเตอร์ โดยกฎการออกแบบพื้นฐาน .....	44
3.2.1-1	แสดงถึงรอยต่อ พี-เอ็น ที่เกิดขึ้นภายในโครงสร้างของมอส ทรานซิสเตอร์ .....	45
3.2.1-2	แสดงลวดลายมาส์กสำหรับศึกษาคุณสมบัติรอยต่อพี-เอ็น .....	46
3.2.2-1	แสดงถึงค่าตัวเก็บประจุไฟฟ้าที่อยู่ในโครงสร้างของมอส ทรานซิสเตอร์ .....	46
3.2.2-2	แสดงลวดลายมาส์กสำหรับศึกษาคุณสมบัติค่าตัวเก็บประจุไฟฟ้า .....	46
3.3-1	แสดงลวดลายมาส์กของมอสทรานซิสเตอร์ .....	47
3.4.1-1	แสดงถึงวงจรสะท้อนกระแสแบบธรรมดาชนิดเอ็นมอส .....	48
3.4.1-2	แสดงลวดลายมาส์กของวงจรสะท้อนกระแสแบบธรรมดา .....	49
3.4.2-1	แสดงวงจรสะท้อนกระแสแบบคาสโคดชนิดเอ็นมอส .....	50
3.4.2-2	แสดงลวดลายมาส์กของวงจรสะท้อนกระแสแบบคาสโคด .....	50
3.4.3-1	แสดงวงจรสะท้อนกระแสแบบวิลสันชนิดเอ็นมอส .....	51
3.4.3-2	แสดงลวดลายมาส์กของวงจรสะท้อนกระแสแบบวิลสัน .....	51
3.4.4-1	แสดงวงจรขยายกระแสที่มี $W_2 > W_1$ ; $L_1 = L_2$ .....	52

## สารบัญญภาพ (ต่อ)

ภาพที่		หน้า
3.4.4-2	แสดงลวดลายมาร์กของวงจรรขยายกระแสที่มี $W_2 > W_1$ ; $L_1 = L_2$ .....	53
3.4.4-3	แสดงวงจรรขยายกระแสที่มี $(W_1/L_1) = (W_2/L_2) = \dots$ .....	53
3.4.4-4	แสดงลวดลายมาร์กของวงจรรขยายกระแสที่มี $(W_1/L_1) = (W_2/L_2) = \dots$ .....	53
4.1-1	แสดงตัวอย่างลวดลายมาร์กแต่ละชั้นของมอสทรานซิสเตอร์ .....	55
4.1-2	แสดงการออกแบบลวดลายต้นแบบบนกระดาษกราฟ .....	55
4.1-3	แสดงการตัดลวดลายต้นแบบบนแผ่นไมลาร์ ด้วยไมโครคัทเตอร์ .....	56
4.1-4	แสดงการถ่ายย้อมต้นแบบลงบนฟิล์มกระจกด้วยกล้องถ่ายภาพย้อมส่วน .....	56
4.1-5	แสดงแผ่นไมลาร์ที่ตัดเสร็จแล้วและชุดกระจกต้นแบบที่ ถ่ายย้อมลง 50 เท่าจากแผ่นต้นแบบ .....	57
4.1-6	แสดงชุดกระจกต้นแบบที่ใช้ในกระบวนการสร้าง .....	57
4.3-1	แสดงภาคตัดขวางของแผ่นซิลิกอนที่ผ่านกระบวนการออกซิเดชัน .....	59
4.3-2	แสดงความสัมพันธ์ของความหนาออกไซด์กับเวลาในการออกซิเดชัน (ก) ขบวนการแบบแห้ง (ข) ขบวนการแบบชื้น (95 °C H <sub>2</sub> O) .....	60
4.3-3	แสดงชั้นออกไซด์ประกอบ "แห้ง-ชื้น-แห้ง" .....	60
4.5.1-1	ค่า Solid solubility ของธาตุต่าง ๆ ในซิลิกอน .....	64
4.5.1-2	กราฟความสัมพันธ์ระหว่างค่าสัมประสิทธิ์การแพร่กับอุณหภูมิ .....	64
4.5.1-3	ความหนาของชั้น SiO <sub>2</sub> ที่ใช้เพื่อป้องกันการแพร่ของโบรอนและฟอสฟอรัส ...	65
4.7.1-1	ขั้นตอนการสร้างมอสทรานซิสเตอร์ชนิดเอ็น .....	69
4.7.2-1	ขั้นตอนการสร้างมอสทรานซิสเตอร์ชนิดพี .....	70
4.7.3-1	ขั้นตอนการสร้างมอสทรานซิสเตอร์ชนิดเอ็นในบ่อแยกชนิดพี .....	71
5.1-1	แสดงถึงรอยต่อพีเอ็นที่เกิดขึ้นภายในโครงสร้างของมอสทรานซิสเตอร์ .....	73
5.1-2	แสดงภาพถ่ายด้านบนของมอนิเตอร์สำหรับรอยต่อพีเอ็นในโครงสร้างซีมอส .	74
5.1-3	แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง Pwell กับ Nsub .....	75
5.1-4	แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง p <sup>+</sup> กับ Nsub .....	75
5.1-5	แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง n <sup>+</sup> กับ Pwell .....	76
5.1-6	แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง n <sup>+</sup> กับ Psub .....	76
5.1-7	แสดงลักษณะโครงสร้างของรอยต่อทั้งสอง เมื่อ X <sub>j</sub> คือความลึกของรอยต่อ .....	78

## สารบัญภาพ (ต่อ)

ภาพที่		หน้า
5.1-8	แสดงภาพถ่ายของรอยขีดของแผ่นซิลิกอนที่ได้จากเครื่อง grooving machine	78
5.2.2.3-1	แสดงตัวเก็บประจุไฟฟ้าที่อยู่ในโครงสร้างของมอสทรานซิสเตอร์ชนิดต่าง ๆ ....	79
5.2-2	แสดงภาพถ่ายด้านบนของมอนิเตอร์สำหรับตัวเก็บประจุไฟฟ้า ในโครงสร้างซีมอส .....	80
5.2-3	แสดงวงจรสมมูลย์ในการวัดค่าตัวเก็บประจุไฟฟ้าในโครงสร้าง .....	81
5.2-4	แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้าออกไซด์ที่เท่ากับค่าแรงดันไบอัส .	81
5.2-5	แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้าออกไซด์เท่ากับค่าแรงดันไบอัส ...	82
5.2-6	แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้ารอยต่อ $P_{well}-N_{sub}$ กับค่าแรงดันไบอัสย้อนกลับ .....	82
5.2-7	แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้ารอยต่อ $P^+-N_{sub}$ กับค่าแรงดันไบอัสย้อนกลับ .....	83
5.2-8	แสดงความสัมพันธ์ระหว่างค่าตัวเก็บประจุไฟฟ้ารอยต่อ $n^+-P_{well}$ กับค่าแรงดันไบอัสย้อนกลับ .....	86
5.2-9	แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้ารอยต่อ $n^+-P_{sub}$ กับค่าแรงดันไบอัสย้อนกลับ .....	84
5.3.1-1	แสดงกราฟคุณสมบัติของค่าความจุไฟฟ้าและแรงดันของโครงสร้างมอส โดยมี $N_{sub}=2.5 \times 10^{15} \text{ cm}^{-3}$ ; $T_{ox}=1000 \text{ }^{\circ}\text{A}$ .....	86
5.3.2-1	แสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มและค่าประจุที่สถานะผิว โดย $N_{sub}=2.5 \times 10^{15} \text{ cm}^{-3}$ ; $P_{sub}=1.3 \times 10^{16} \text{ cm}^{-3}$ และค่า $T_{ox}=1000 \text{ }^{\circ}\text{A}$ .....	87
5.3.3-1	แสดงความสัมพันธ์ระหว่างแรงดันขีดเริ่มและความเข้มข้นอะตอม สารเจือชั้นฐานรอง โดยเป็นผลการทดลองจากกระบวนการสร้าง และมี $T_{ox}=1000 \text{ }^{\circ}\text{A}$ .....	89
5.3.3-2	แสดงความสัมพันธ์ระหว่างแรงดันขีดเริ่มและความเข้มข้นอะตอม สารเจือชั้นฐานรอง จากการคำนวณ โดยกำหนดให้ $Q_{ss}/q=5.2 \times 10^{11} \text{ cm}^{-3}$ ; $T_{ox}=1000 \text{ }^{\circ}\text{A}$ .....	89
5.3.4-1	แสดงความสัมพันธ์ระหว่างแรงดันขีดเริ่มและความหนาชั้นออกไซด์ค่าต่าง ๆ ..	92
5.3.4-2	แสดงตัวอย่างผลการวัดความหนาชั้นออกไซด์ของ Ellipsometer .....	92
5.4-1	แสดงโครงสร้างวงจรรวมแบบซีมอสที่ใช้บ่อแยก .....	93

## สารบัญญภาพ (ต่อ)

ภาพที่		หน้า
5.4-2	แสดงกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือกับอุณหภูมิการแพร่สารเจือ ซึ่งทำการแพร่สารเจือนาน 30 นาที และขั้วลิก 14 ชั่วโมง ที่ 1100 °C .....	96
5.4-3	แสดงกราฟความสัมพันธ์ของความลึกรอยต่อกับอุณหภูมิการแพร่สารเจือ ซึ่งทำการแพร่สารเจือนาน 30 นาที และขั้วลิก 14 ชั่วโมง ที่ 1100 °C .....	96
5.4-4	แสดงกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือกับเวลาการแพร่สารเจือ ซึ่งทำการแพร่สารเจือที่ 900 °C และขั้วลิก 14 ชั่วโมง ที่ 1100 °C .....	97
5.4-5	แสดงกราฟความสัมพันธ์ของความลึกรอยต่อกับเวลาการแพร่สารเจือ ซึ่งทำการแพร่สารเจือที่ 900 °C และขั้วลิก 14 ชั่วโมง ที่ 1100 °C .....	97
5.4-6	แสดงกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือกับเวลาการขั้วลิก ซึ่งทำการแพร่สารเจือที่ 900 °C นาน 30 นาที และขั้วลิก 14 ชั่วโมง .....	98
5.4-7	แสดงกราฟความสัมพันธ์ของความลึกรอยต่อกับเวลาการขั้วลิกต่างๆ ซึ่งทำการแพร่สารเจือที่ 900 °C นาน 30 นาที และขั้วลิก 14 ชั่วโมง .....	98
5.5-1	แสดงลดทอนมาส์กของมอสทรานซิสเตอร์ที่มีขนาดช่องทางเดินกระแส $(W/L) = (40/20)$ .....	101
5.5-2	แสดงภาพถ่ายด้านบนของมอสทรานซิสเตอร์ชนิดต่างๆ .....	101
5.5-3	แสดงวงจรรววดค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ .....	102
5.5-4	แสดงความสัมพันธ์กระแสและแรงดันของมอสทรานซิสเตอร์ชนิดต่างๆ .....	103
5.6-1	แสดงวงจรรววดค่ากระแสและแรงดันของมอสทรานซิสเตอร์ .....	105
5.6-2	แสดงความสัมพันธ์ระหว่างกระแสและแรงดันของมอสทรานซิสเตอร์ชนิดต่างๆ .....	106
5.7-1	แสดงวงจรรววดคุณสมบัติการสวิชชิง .....	108
5.7-2	แสดงภาพถ่ายผลคุณสมบัติการสวิชชิงของมอสทรานซิสเตอร์ .....	108
5.8-1	แสดงกระแสและแรงดันของมอสทรานซิสเตอร์ชนิดต่างๆ ที่ได้จากการจำลองแบบ .....	112
5.8-2	แสดงผลการเปรียบเทียบค่ากระแสอิมิตัวของมอสทรานซิสเตอร์ชนิดต่างๆ ที่ได้จากการวัดและการจำลองแบบ โดยค่า $V_{DS} = 10$ โวลต์ .....	113
6.1-1	แสดงวงจรรววดกระแสแบบต่างๆที่ใช้ในการจำลองแบบ .....	115

## สารบัญญภาพ (ต่อ)

ภาพที่		หน้า
6.1-2	แสดงผลของการจำลองแบบวงจรสะท้อนกระแสชนิดเอ็นมอสทรานซิสเตอร์แบบต่างๆ .....	117
6.2.1-1	แสดงลวดลาย 마스크ของวงจรสะท้อนกระแสแบบธรรมดา ; $(W/L) = (40/20)$ .....	119
6.2.1-2	แสดงภาพถ่ายด้านบนของวงจรสะท้อนกระแสแบบธรรมดา ; $(W/L) = (40/20)$ .....	119
6.2.1-3	แสดงวงจรการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบธรรมดา .....	120
6.2.1-4	แสดงตัวอย่างกราฟจากการวัดวงจรสะท้อนกระแสแบบธรรมดา .....	120
6.2.2-1	แสดงลวดลาย 마스크ของวงจรสะท้อนกระแสแบบคาสโคด ; $(W/L) = (60/20)$ .....	121
6.2.2-2	แสดงภาพถ่ายด้านบนของวงจรสะท้อนกระแสแบบคาสโคด ; $(W/L) = (60/20)$ .....	122
6.2.2-3	แสดงวงจรการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบคาสโคด .....	122
6.2.2-4	แสดงตัวอย่างกราฟจากการวัดวงจรสะท้อนกระแสแบบคาสโคด .....	123
6.2.3-1	แสดงลวดลาย 마스크ของวงจรสะท้อนกระแสแบบวิลสัน ; $(W/L) = (60/20)$ .....	124
6.2.3-2	แสดงภาพถ่ายด้านบนของวงจรสะท้อนกระแสแบบวิลสัน ; $(W/L) = (60/20)$ .....	124
6.2.3-3	แสดงวงจรการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบวิลสัน .....	125
6.2.3-4	แสดงตัวอย่างกราฟจากการวัดวงจรสะท้อนกระแสแบบวิลสัน .....	125
6.2.4-1	แสดงลวดลาย 마스크ของวงจรขยายกระแส ( $W_2=5W_1$ ) ; $W_1= 40 \text{ um}$ , $W_2= 200 \text{ um}$ , $L= 20 \text{ um}$ .....	127
6.2.4-2	แสดงตัวอย่างภาพถ่ายด้านบนของวงจรขยายกระแสที่มีอัตราขยาย 5 เท่าของกระแสอินพุท .....	128
6.2.4-3	แสดงวงจรการวัดของวงจรขยายกระแส ( $W_2/W_1; L_1 = L_2$ ) .....	128

## สารบัญภาพ (ต่อ)

ภาพที่		หน้า
6.2.4-4	แสดงกราฟความสัมพันธ์ของกระแสเข้าที่พุดจากการวัดกับอัตราขยายของวงจรขยายกระแสชนิดต่าง ๆ ที่กระแสอินพุท 1 mA .....	130
6.3.1-1	แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ความถูกต้องของการขยายกระแสและแรงดันอินพุทค่าต่าง ๆ ของวงจรสะท้อนกระแสแบบธรรมดา โดยมีค่าเฉลี่ยความถูกต้องเป็น 96.3% .....	131
6.3.1-2	แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ความถูกต้องของการขยายกระแสและแรงดันอินพุทค่าต่าง ๆ ของวงจรสะท้อนกระแสแบบคาสโคด โดยมีค่าเฉลี่ยความถูกต้องเป็น 98% .....	132
6.3.1-3	แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ความถูกต้องของการขยายกระแสและแรงดันอินพุทค่าต่าง ๆ ของวงจรสะท้อนกระแสแบบวิลสัน โดยมีค่าเฉลี่ยความถูกต้องเป็น 97 .....	132
6.3.1-4	แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ความถูกต้องของการขยายกระแสและแรงดันอินพุทของวงจรสะท้อนกระแสแบบต่าง ๆ .....	133
6.3.2-1	แสดงกราฟความสัมพันธ์ระหว่างกระแสและแรงดันเข้าที่พุดของวงจรสะท้อนกระแสแบบต่าง ๆ ที่แรงดันอินพุท 20 โวลต์ .....	134
6.4-1	แสดงวงจรขยายกระแสแบบไม่ปรับปรุงโครงสร้างอัตราขยาย $n$ เท่า $(W_2 = nW_1 ; L_1 = L_2)$ .....	136
6.4-2	แสดงภาพถ่ายด้านบนของวงจรขยายกระแสแบบปรับปรุงโครงสร้างซึ่งมีอัตราขยายกระแสเป็น 4 เท่าของกระแสอินพุท ; $W_1 = \dots = W_5 = 40 \text{ um}, L = 20 \text{ um}$ .....	137
6.4-3	แสดงวงจรขยายกระแสแบบปรับปรุงโครงสร้าง $(\frac{W_1}{L_1} = \frac{W_2}{L_2} = \frac{W_3}{L_3} = \dots)$ .....	137
6.4-4	แสดงกราฟความสัมพันธ์ของความแตกต่างของกระแสเข้าที่พุดจากค่าทางอุดมคติ กับอัตราขยายกระแสของวงจรขยายกระแสแบบปรับปรุงโครงสร้างและแบบไม่ปรับปรุงโครงสร้าง .....	138
6.5-1	แสดงวงจรขยายเชิงดำเนินการ ที่ใช้ในการจำลองแบบด้วยโปรแกรม SPICE ..	140
6.5-2	แสดงวงจรผลบวกโดยใช้วงจรขยายเชิงดำเนินการ .....	141

## สัญลักษณ์

สัญลักษณ์	ความหมาย	หน่วย
$C_{ox}$	ค่าความจุไฟฟ้าออกไซด์ต่อหน่วยพื้นที่	$F/cm^2$
$C_s$	ค่าความจุไฟฟ้าซิลิกอนต่อหน่วยพื้นที่	$F/cm^2$
$E_c$	พลังงานแถบความนำ	eV
$E_F$	พลังงานระดับเฟอร์มิ	eV
$E_i$	พลังงานระดับอินทรินซิก	eV
$E_v$	พลังงานแถบวาเลนซ์	eV
$g_m$	ค่าทรานคอนดักแตนซ์ในช่วงเชิงเส้น	A/V
$i_i$	กระแสอินพุท	A
$i_o$	กระแสเอาต์พุท	A
$I_D$	กระแสเดรน	A
$I_{D,sat}$	กระแสเดรนช่วงอิ่มตัว	A
$k$	ค่าทรานคอนดักแตนซ์ของกระบวนการสร้าง	$A/V^2$
$L$	ความยาวของช่องทางเดินกระแส	$\mu m$
$N_a$	ความเข้มข้นอะตอมสารเจือผู้รับ	$cm^{-3}$
$N_d$	ความเข้มข้นอะตอมสารเจือผู้ให้	$cm^{-3}$
$q$	ประจุไฟฟ้าของอิเล็กตรอน	C
$Q_B$	ประจุบริเวณปลอดพาหะต่อหน่วยพื้นที่	$C/cm^2$
$Q_f$	ประจุออกไซด์ที่ถูกตรึงไว้ต่อหน่วยพื้นที่	$C/cm^2$
$Q_g$	ประจุในช่องต่อหน่วยพื้นที่	$C/cm^2$
$Q_{it}$	ประจุที่รอยต่อต่อหน่วยพื้นที่	$C/cm^2$
$Q_m$	ประจุอินนิกเคลื่อนที่ภายในออกไซด์ต่อหน่วยพื้นที่	$C/cm^2$
$Q_n$	ประจุอิเล็กตรอนต่อหน่วยพื้นที่ของชั้นกลับ	$C/cm^2$
$Q_{ot}$	ประจุที่ถูกจับไว้ต่อหน่วยพื้นที่	$C/cm^2$
$Q_s$	ประจุมรวมต่อหน่วยพื้นที่	$C/cm^2$
$Q_{ss}$	ความหนาแน่นของประจุที่ผิวรอยต่อ	$C/cm^2$
$R$	ค่าความต้านทานของชั้นสารกึ่งตัวนำ	$\Omega$

## สัญลักษณ์

## ความหมาย

## หน่วย

$r_{out}$	ค่าความต้านทานขาออกของวงจร	$\Omega$
$T_{ox}$	ความหนาชั้นออกไซด์	m
$V_B$	แรงดันที่ฐานรอง	V
$V_D$	แรงดันที่เดรน	V
$V_{Dsat}$	แรงดันที่เดรนช่วงอิ่มตัว	V
$V_{FB}$	แรงดันเฟลตแบนด์	V
$V_G$	แรงดันที่เกต	V
$V_S$	แรงดันที่ซอส	V
$V_{DS}$	แรงดันเดรน-ซอส	V
$V_{GS}$	แรงดันเกต-ซอส	V
$V_{SB}$	แรงดันฐานรอง-ซอส	V
$V_{th}$	แรงดันขีดเริ่ม	V
$V_{TO}$	แรงดันขีดเริ่มขณะไม่มีไบอัสที่ฐานรอง	V
$W$	ความกว้างของช่องทางเดินกระแส	$\mu m$
$W_{cmax}$	ความกว้างของชั้นปลอดพาหะมากที่สุด	$\mu m$
$\mu_n$	ค่าความคล่องตัวของอิเล็กตรอน	$cm^2/V.sec$
$\mu_p$	ค่าความคล่องตัวของโฮล	$cm^2/V.sec$
$\Phi_F$	ศักดาในสภาวะสมดุลย์ของสารกึ่งตัวนำ	V
$\Phi_m$	ฟังก์ชันงานของโลหะ	V
$\Phi_{ms}$	ความแตกต่างฟังก์ชันงานระหว่างโลหะกับสารกึ่งตัวนำ	V
$\Phi_s$	ศักดาที่ผิวของสารกึ่งตัวนำ	V
$\gamma$	ค่าสัมประสิทธิ์การไบอัสที่ฐานรอง	$V^2$
$\epsilon_0$	ค่าคงที่ไดอิเล็กตริกของสุญญากาศ	F/cm
$\epsilon_{ox}$	ค่าคงที่ไดอิเล็กตริกของออกไซด์	F/cm
$\epsilon_s$	ค่าคงที่ไดอิเล็กตริกของซิลิกอน	F/cm
$\lambda$	ค่ามอดูเลชันความยาวช่องทางเดิน	$V^{-1}$

## ค่าคงที่ทางกายภาพ

ประจุไฟฟ้าของอิเล็กตรอน	$q$	$1.6 \times 10^{-19}$	C
แรงดันเนื่องจากความร้อน	$KT/q$	0.026	V
ค่าคงที่ไดอิเล็กตริกของสุญญากาศ	$\epsilon_0$	$8.85 \times 10^{-14}$	F/cm
ค่าคงที่ไดอิเล็กตริกของซิลิกอน	$\epsilon_s$	$11.7 \epsilon_0$	F/cm
ค่าคงที่ไดอิเล็กตริกของ $\text{SiO}_2$	$\epsilon_{ox}$	$3.97 \epsilon_0$	F/cm
ค่าอุณหภูมิห้อง	T	300	K
ค่าความคล่องตัวของอิเล็กตรอน (300K)	$\mu_n$	1350	$\text{cm}^2/\text{V}\cdot\text{sec}$
ค่าความคล่องตัวของโฮล (300K)	$\mu_p$	480	$\text{cm}^2/\text{V}\cdot\text{sec}$
ความหนาแน่นพาหะของ - สารกึ่งตัวนำบริสุทธิ์ (ซิลิกอน)	$n_i$	$1.45 \times 10^{10}$	$\text{cm}^{-3}$

## คำนำ

วิทยานิพนธ์นี้มีจุดมุ่งหมายเพื่อเป็นพื้นฐานการวิจัยและแนวทางเบื้องต้นที่จะนำไปสู่การพัฒนาเทคโนโลยีวงจรรวมทางด้านอุปกรณ์สารกึ่งตัวนำ โดยใช้เทคโนโลยีในการสร้างวงจรรวมเบื้องต้นที่มีความยุ่งยากซับซ้อนน้อย แต่ได้ผลเป็นที่น่าพอใจตามจุดประสงค์ที่ตั้งไว้ ด้วยการศึกษาออกแบบและสร้างวงจรรวมทางด้านสัญญาณอนาล็อก โดยใช้เทคโนโลยีการแพร่สารเจือด้วยความร้อน ซึ่งเป็นแนวทางที่ยังไม่เคยมีการศึกษาวิจัยมาก่อนในประเทศไทย ประโยชน์ที่ได้จะก่อให้เกิดผลดีต่อการพัฒนาอุตสาหกรรมทางด้านอุปกรณ์ประเภทวงจรรวมที่จะเกิดขึ้น โดยศึกษาถึงการออกแบบและสร้างวงจรรวมประเภทมอส ด้วยเทคโนโลยีการแพร่สารเจือด้วยความร้อนและโครงสร้างมีเกตเป็นโลหะ ซึ่งเริ่มศึกษาตั้งแต่ขั้นตอนการออกแบบ กระบวนการสร้าง และพารามิเตอร์ต่างๆของมอสทรานซิสเตอร์ อีกทั้งยังศึกษาถึงวงจรร้อยทางด้านวงจรรวมสัญญาณอนาล็อก ซึ่งวงจรรที่ยกมาศึกษา ได้แก่ วงจรสะท้อนกระแสแบบต่างๆ พร้อมทั้งทำการวัดคุณสมบัติทางด้านไฟฟ้าเบื้องต้นและเปรียบเทียบผลที่ได้จากการวัดกับผลจากการจำลองแบบด้วยโปรแกรม SPICE โดยที่เทคโนโลยีการแพร่สารเจือด้วยความร้อน ซึ่งเป็นเทคโนโลยีที่สามารถใช้ผลิตอุปกรณ์สารกึ่งตัวนำได้หลายประเภท เช่น มอส-ทรานซิสเตอร์ ไบโพลาร์ทรานซิสเตอร์ ไดโอดชนิดต่างๆ และอุปกรณ์เซ็นเซอร์แบบสารกึ่งตัวนำ เป็นต้น ทำให้เทคโนโลยีนี้เป็นเทคโนโลยีที่มีความเหมาะสมที่จะนำไปใช้ในการทำวิจัย เนื่องจากเทคโนโลยีนี้เป็นเทคโนโลยีที่ไม่ยุ่งยากเกินไปในระดับห้องปฏิบัติการ และยังเป็นเทคโนโลยีที่ค่อนข้างใหม่สำหรับเมืองไทย ด้วยเหตุที่เทคโนโลยีการแพร่สารเจือด้วยความร้อนนี้มีอยู่เฉพาะที่ห้องปฏิบัติการสารกึ่งตัวนำของศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สจล.เท่านั้น อีกทั้งยังแสดงให้เห็นประสิทธิภาพในการนำวงจรทางด้านทฤษฎี มาทำการปรับเปลี่ยนและสร้างด้วยกระบวนการสร้าง เพื่อให้ได้อุปกรณ์สารกึ่งตัวนำที่สามารถแสดงคุณสมบัติทางไฟฟ้าได้จริง

ความสำคัญของเนื้อหาสามารถลำดับได้ดังต่อไปนี้ คือ

- บทที่ 1 กล่าวถึงทฤษฎีการทำงานของมอสทรานซิสเตอร์ ซึ่งเป็นพื้นฐานของการศึกษาวงจรรวมทางด้านมอสทรานซิสเตอร์ทั่วไป ซึ่งได้แก่โครงสร้างและการทำงาน คุณสมบัติกระแสและแรงดัน เป็นต้น
- บทที่ 2 เป็นทฤษฎีและหลักการทำงานของวงจรรสะท้อนกระแสแบบต่างๆ
- บทที่ 3 กล่าวถึงหลักการออกแบบและรูปแบบด้านลวดลายมาส์ก เพื่อเป็นต้นแบบในการสร้าง
- บทที่ 4 เนื้อหาจะกล่าวถึงกระบวนการสร้างมอสทรานซิสเตอร์และวงจรรวม โดยเริ่มตั้งแต่กระบวนการสร้างกระจกต้นแบบ กระบวนการแพร่สารเจือ และกระบวนการอื่น ๆ

บทที่ 5 เป็นการทดลองและผลการทดลองเกี่ยวกับคุณสมบัติพื้นฐานต่างๆของมอสทรานซิสเตอร์ ทั้งคุณสมบัติทางกายภาพ และคุณสมบัติทางไฟฟ้า รวมทั้งการสร้างรูปแบบจำลองของมอสทรานซิสเตอร์ เพื่อใช้ในการจำลองวงจรรวมด้วยโปรแกรม SPICE

บทที่ 6 เป็นการทดลองและผลการทดลองเกี่ยวกับคุณสมบัติของมอสทรานซิสเตอร์ในวงจรรวม ซึ่งมีวงจรสะท้อนกระแสแบบต่างๆเป็นวงจรหลักในการศึกษา เนื้อหาบทนี้จะเกี่ยวกับคุณสมบัติพื้นฐานของวงจรสะท้อนกระแส การปรับปรุงสมรรถนะของวงจร และการประยุกต์ใช้งานของวงจร ตลอดจนการนำรูปแบบจำลองของมอสทรานซิสเตอร์มาใช้สร้างรูปแบบจำลองของวงจรรวม เพื่อทำการจำลองแบบคุณสมบัติทางไฟฟ้า

บทที่ 7 เป็นบทสุดท้าย ซึ่งเป็นบทสรุปและวิจารณ์ผลการทดลอง ตลอดจนข้อเสนอแนะและแนวทางการพัฒนางานวิจัยทางด้านวงจรรวม

ภาคผนวก ก. เป็นเนื้อหาเกี่ยวกับโปรแกรม SPICE ซึ่งใช้ในการทดลองและวิเคราะห์ผล

ภาคผนวก ข. แสดงผลงานวิจัยที่เกี่ยวข้องกับการทำวิทยานิพนธ์ที่ได้รับการตีพิมพ์



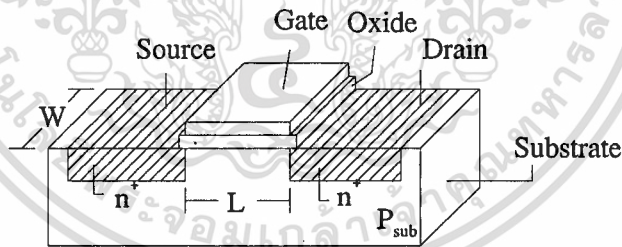
# บทที่ 1

## ทฤษฎีการทำงานของมอสทรานซิสเตอร์

ในวงจรรวมต่าง ๆ ที่มีโครงสร้างซับซ้อนนั้น จะเป็นการประกอบกันขึ้นจากองค์ประกอบย่อยหลายองค์ประกอบด้วยกัน เป็นต้นว่า ทรานซิสเตอร์ ตัวต้านทาน ตัวเก็บประจุ ดังนั้นในการศึกษาวงจรรวม จึงควรจะเริ่มตั้งแต่องค์ประกอบย่อยต่าง ๆ ก่อน โดยเนื้อหาของบทนี้จะเป็นการกล่าวถึงมอสทรานซิสเตอร์ ซึ่งเป็นองค์ประกอบย่อยของวงจรรวมสะท้อนกระแสแบบต่าง ๆ ที่เป็นเนื้อหาหลักของวิทยานิพนธ์ฉบับนี้ หัวข้อที่กล่าวถึงจะเริ่มตั้งแต่โครงสร้างของมอส สัญลักษณ์ การแบ่งชนิดของมอส และคุณสมบัติอื่น ๆ ของมอสทรานซิสเตอร์

### 1.1 โครงสร้างของมอส [1]

มอส (MOS) เป็นชื่อที่ได้จากการประกอบกันของเกตโลหะ (Metal gate) ที่อยู่บนชั้นของอ็อกไซด์ (Oxide :  $\text{SiO}_2$ ) ซึ่งอยู่บนฐานรองซิลิกอน (Silicon)  $\text{SiO}_2$  คือซิลิกอนไดอ็อกไซด์ (Silicondioxide) ซึ่งจะเป็นฉนวนที่อยู่ระหว่างชั้นของเกตโลหะและซิลิกอน



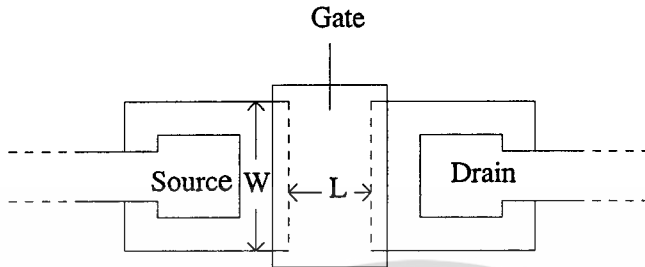
รูปที่ 1.1-1 แสดงโครงสร้างอย่างง่ายของมอสทรานซิสเตอร์ที่มีช่องทางเดินกระแสชนิดเอ็น

รูปที่ 1.1-1 แสดงถึงโครงสร้างของมอสทรานซิสเตอร์ที่มีช่องทางเดินกระแสชนิดเอ็น (ทรานซิสเตอร์ชนิดเอ็นมอส) ส่วนของฐานรองจะเป็นแผ่นซิลิกอน (silicon wafer) ที่ได้จากการเติมสารเจือชนิดพี ส่วนของซอส (Source:S) และเดรน (Drain:D) จะเป็นชั้นที่ได้จากการแพร่สารเจือชนิด  $n^+$  ( $n^+$  หมายถึงสารเจือชนิดเอ็นที่มีความเข้มข้นอะตอมสารเจือสูง ๆ) กับซิลิเกต (ปกติจะเป็นอลูมิเนียม) ทำให้บริเวณนี้เกิดเป็นรอยต่อพี-เอ็นขึ้นในฐานรอง ขั้วเกต (Gate:G) เป็นส่วนที่ทำให้ซิลิเกตแยกตัวออกจากผิวซิลิกอน โดยเป็นชั้นบาง ๆ ของซิลิกอนไดอ็อกไซด์ ความหนาของชั้นซิลิกอนไดอ็อกไซด์นี้ โดยทั่วไปจะหนาประมาณ  $1000 \text{ \AA}$  (อังสตรอม) หรือ  $0.1 \text{ \mu m}$  เนื่องจากความเป็นฉนวนนี้เอง จึงทำให้ค่าความต้านทานขาเข้าที่ส่วนเกตมีค่าสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

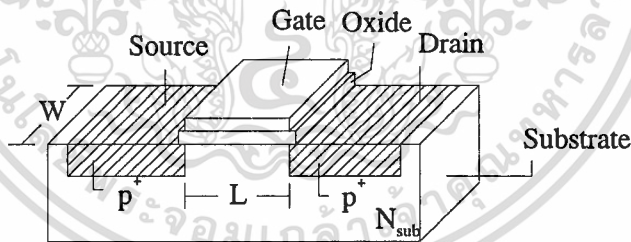
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$W$  คือความกว้างของช่องทางเดินกระแส (channel width) ซึ่งเป็นความกว้างของบริเวณสารเจือที่ขั้วเดรนหรือซอส(ปกติขั้วเดรนหรือซอสจะมีขนาดเท่ากัน) ส่วน  $L$  คือความยาวช่องทางเดินกระแส (channel length) ซึ่งเป็นระยะห่างระหว่างส่วนเดรนและซอส ดังรูปที่ 1.1-2 [2]



รูปที่ 1.1-2 แสดงภาพด้านบนของมอสทรานซิสเตอร์ เพื่อให้เห็นความกว้าง  $W$  และความยาว  $L$  ของช่องทางเดินกระแส

ในลักษณะเดียวกันมอสทรานซิสเตอร์ที่มีช่องทางเดินกระแสชนิดพี (ทรานซิสเตอร์ชนิดพีมอส) จะมีฐานรองซิลิกอนที่เติมสารเจือชนิดเอ็น บริเวณส่วนของเดรนและซอสจะถูกแพร์ด้วยสารเจือชนิดพีอย่างเข้มข้น ดังแสดงในรูปที่ 1.1-3



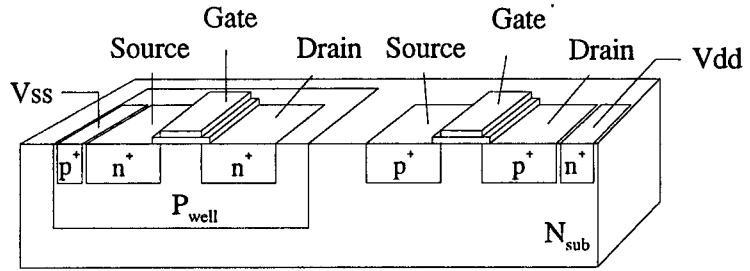
รูปที่ 1.1-3 แสดงโครงสร้างอย่างง่ายของทรานซิสเตอร์ชนิดพีมอส

ในกรณีของเทคโนโลยีแบบซีมอส (CMOS technology) จะเป็นการรวมทรานซิสเตอร์ทั้งชนิดเอ็นและชนิดพีไว้บนฐานรองเดียวกัน (Complementary MOS:CMOS) จึงจำเป็นต้องสร้างบ่อแยก (well) ขึ้นมาดังรูปที่ 1.1-4

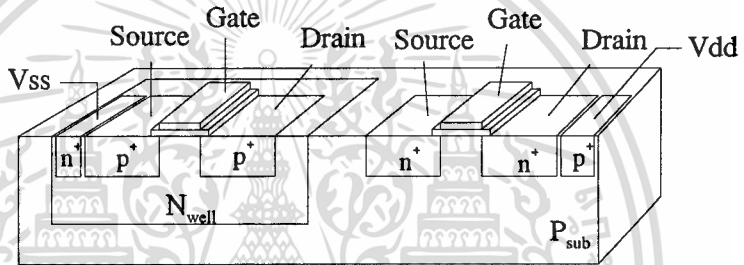
รูปที่ 1.1-4 แสดงโครงสร้างของซีมอสทรานซิสเตอร์ ซึ่งประกอบด้วยทรานซิสเตอร์ชนิดพีและชนิดเอ็นในบ่อแยกชนิดพี ( $P_{well}$ ) ซึ่งทรานซิสเตอร์ชนิดเอ็นมอสจะอยู่ในบ่อแยกชนิดพี และมีฐานรองซิลิกอนเป็นชนิดเอ็น ในทางตรงกันข้าม ถ้าเป็นเทคโนโลยีซีมอสที่มีบ่อแยกชนิดเอ็น ( $N_{well}$ ) แล้วทรานซิสเตอร์ชนิดพีมอสจะถูกสร้างในบ่อแยกชนิดเอ็นแล้วมีฐานรองซิลิกอนเป็นชนิดพี ดังแสดงในรูปที่ 1.1-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

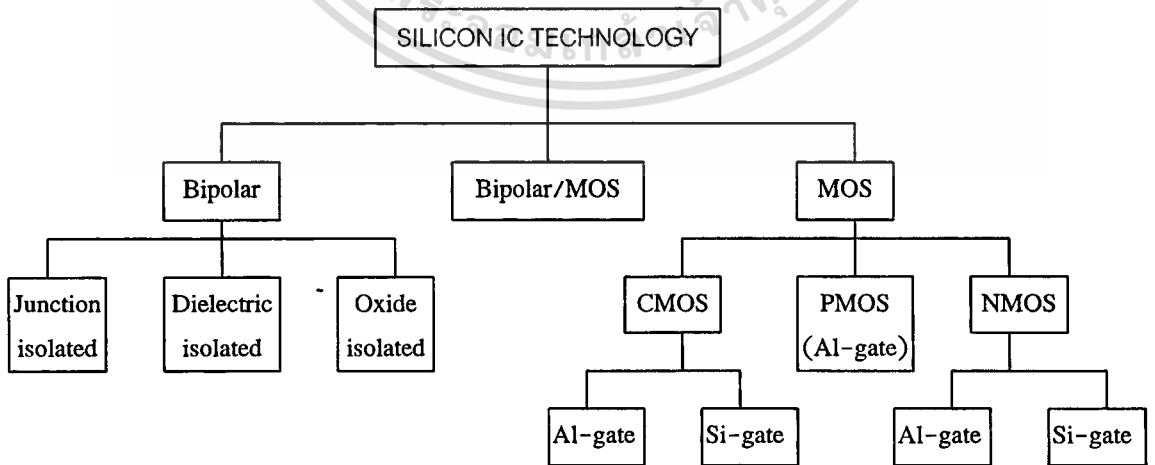
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.1-4 แสดงโครงสร้างของซีมอสทรานซิสเตอร์ชนิดพีและชนิดเอ็นในบ่อแยกชนิดพี



รูปที่ 1.1-5 แสดงโครงสร้างของซีมอสทรานซิสเตอร์ชนิดเอ็นและชนิดพีในบ่อแยกชนิดเอ็น



รูปที่ 1.1-6 แสดงแผนผังของวงจรรวมซิลิกอนที่ใช้เทคโนโลยีแบบต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ผู้ใดเห็นใบเซอร์ไพรซ์ขอขานการคำ  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

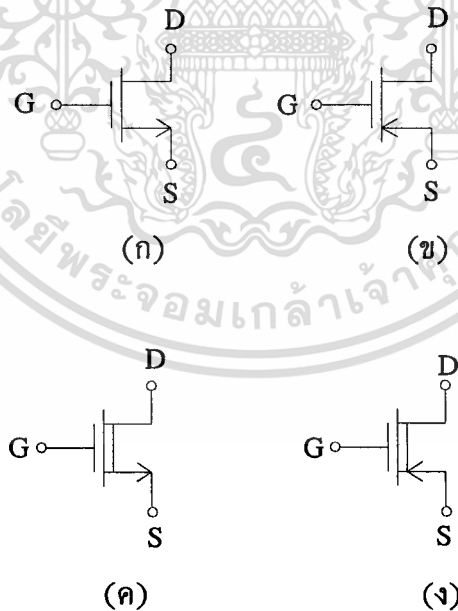
ในวิทยานิพนธ์ฉบับนี้ จะใช้ทรานซิสเตอร์ชนิดเอ็นเป็นตัวอย่างในการศึกษาวงจรรวมชนิดมอส (MOS ICs) เนื่องจากทรานซิสเตอร์ชนิดเอ็นมีอิเล็กตรอน เป็นประจุพาหะนำกระแส ส่วนทรานซิสเตอร์ชนิดพีมีโฮลเป็นประจุพาหะ ด้วยเหตุที่อิเล็กตรอนมีค่าความคล่องตัวประจุ (mobility) ที่สูงกว่าโฮล ทำให้ทรานซิสเตอร์ชนิดเอ็นมีคุณสมบัติที่ดีกว่าทรานซิสเตอร์ชนิดพี ขณะเดียวกันในทางอุตสาหกรรม เทคโนโลยีของเอ็นมอสก็ยังได้รับความนิยมอย่างมาก เช่นเดียวกับกับเทคโนโลยีซีมอส โดยแผนผังของวงจรรวมชนิดต่าง ๆ ซึ่งแบ่งโดยการพิจารณาเทคโนโลยีที่ใช้ในการสร้าง แสดงได้ดังรูปที่ 1.1-6 [3]

## 1.2 สัญลักษณ์ของมอสทรานซิสเตอร์

สัญลักษณ์ทางไฟฟ้าของมอสทรานซิสเตอร์ สามารถแบ่งได้เป็น 2 กลุ่ม ตามความนิยม ดังนี้

### 1.2.1 สัญลักษณ์ของมอสทรานซิสเตอร์ แบบ 3 ขั้ว

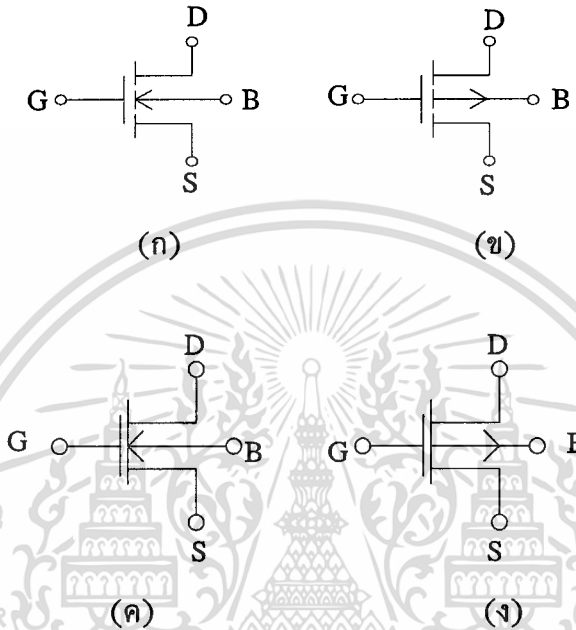
สัญลักษณ์แบบนี้จะหมายถึง มอสทรานซิสเตอร์ที่ทำการลัดวงจร (short) ส่วนของขั้วซอสเข้ากับเนื้อสาร (bulk) กรณีนี้จะใช้เมื่อไม่ต้องการใช้ศักดาที่ส่วนฐานรอง ( $V_{SB} = 0$ ) ตัวอย่างสัญลักษณ์ที่ใช้จะแสดงดังรูปที่ 1.2-1



รูปที่ 1.2-1 แสดงตัวอย่างสัญลักษณ์ของมอสทรานซิสเตอร์ แบบ 3 ขั้วโดย  $V_{SB} = 0$  (ก) เอ็นฮานซ์-เมนทเอ็นมอส (ข) เอ็นฮานซ์เมนทพีมอส (ค) ดีพลีชันเอ็นมอส (ง) ดีพลีชันพีมอส

### 1.2.2 สัญลักษณ์ของมอสทรานซิสเตอร์ แบบ 4 ขั้ว

สัญลักษณ์แบบนี้หมายถึง มอสทรานซิสเตอร์ที่ขั้วของซอสไม่ลัดวงจรกับเนื้อสาร กรณีนี้จะใช้เมื่อต้องการที่จะให้ศักดาที่ฐานรอง ( $V_{SB} \neq 0$ ) ตัวอย่างสัญลักษณ์ที่ใช้แสดงดังรูปที่ 1.2-2



รูปที่ 1.2-2 แสดงตัวอย่างสัญลักษณ์ของมอสทรานซิสเตอร์แบบ 4 ขั้ว โดย  $V_{SB} \neq 0$  (ก) เอ็นฮานซ์-เมนท์เอ็นมอส (ข) เอ็นฮานซ์เมนท์พีมอส (ค) ดีพลีชันเอ็นมอส (ง) ดีพลีชันพีมอส

### 1.3 ชนิดของมอสทรานซิสเตอร์

ในสารกึ่งตัวนำชนิดเอ็นจะมีอิเล็กตรอนหรือประจุลบ เป็นประจุพาหะส่วนมาก ส่วนสารกึ่งตัวนำชนิดพี จะมีโฮลเป็นประจุพาหะส่วนมาก ดังนั้นมอสทรานซิสเตอร์เมื่อแบ่งตามชนิดของประจุพาหะที่บริเวณช่องทางเดินกระแสในขณะที่เกิดกระแสไฟฟ้า จะแบ่งออกเป็น 2 ชนิด คือ

1. เอ็น-แชนแนล มอสทรานซิสเตอร์ (N-channel MOS transistor : NMOS) หมายถึง มอสทรานซิสเตอร์ ที่มีอิเล็กตรอนหรือประจุลบเป็นพาหะส่วนมาก ที่ทำให้เกิดกระแสไฟฟ้า และมีส่วนเดรนและส่วนซอส เป็นสารกึ่งตัวนำชนิดเอ็น (N type semiconductor)

2. พี-แชนแนล มอสทรานซิสเตอร์ (P-channel MOS transistor : PMOS) หมายถึง มอสทรานซิสเตอร์ ที่มีโฮลหรือประจุบวก เป็นพาหะส่วนมากที่ทำให้เกิดกระแสไฟฟ้า และมีส่วนเดรนและส่วนซอส เป็นสารกึ่งตัวนำชนิดพี (P type semiconductor)

ในสภาวะปกติก่อนการให้ไบอัส (bias) กับทรานซิสเตอร์ บริเวณช่องทางเดินกระแสของมอสทรานซิสเตอร์ อาจจะเป็นสารกึ่งตัวนำชนิดเดียวกันกับส่วนเดรนและส่วนซอส หรือต่างชนิดกันก็ได้ ทำให้สามารถแบ่งประเภทของสารกึ่งตัวนำบริเวณช่องทางเดินกระแสได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ดีพลีชัน (depletion) หมายถึง สารกึ่งตัวนำบริเวณช่องทางเดินกระแสที่เป็นชนิดเดียวกันกับ สารกึ่งตัวนำของส่วนเดรนและส่วนซอส

2. เอ็นฮานซ์เมนต์ (enhancement) หมายถึง สารกึ่งตัวนำบริเวณช่องทางเดินกระแสที่ต่างชนิดกันกับสารกึ่งตัวนำของส่วนเดรนและส่วนซอส

ดังนั้น มอสทรานซิสเตอร์ เมื่อแบ่งตามลักษณะการควบคุมปริมาณประจุพาหะในช่องทางเดินกระแส จะแบ่งออกเป็น 4 แบบ ดังนี้

1. เอ็น-แชนแนล เอ็นฮานซ์เมนต์โหมด มอสทรานซิสเตอร์ (N-channel enhancement mode MOS transistor) หมายถึง เอ็น-แชนแนล มอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนการให้ไบอัสที่เกต จะมีบริเวณช่องทางเดินกระแสเป็นสารกึ่งตัวนำชนิดพี และเมื่อขณะใช้งาน โดยการให้ศักดาที่เกตจะเป็นบวกเมื่อเทียบกับฐานรอง จะทำให้บริเวณช่องทางเดินกระแสที่เป็นสารกึ่งตัวนำชนิดพี ถูกเหนี่ยวนำให้เปลี่ยนเป็นสารกึ่งตัวนำชนิดเอ็น

2. พี-แชนแนล เอ็นฮานซ์เมนต์โหมด มอสทรานซิสเตอร์ (P-channel enhancement mode MOS transistor) หมายถึง พี-แชนแนล มอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนการให้ไบอัสที่เกต จะมีบริเวณช่องทางเดินกระแสเป็นสารกึ่งตัวนำชนิดเอ็น และเมื่อขณะใช้งาน โดยการให้ศักดาที่เกตจะเป็นลบเมื่อเทียบกับฐานรอง จะทำให้บริเวณช่องทางเดินกระแสที่เป็นสารกึ่งตัวนำชนิดเอ็น ถูกเหนี่ยวนำให้เปลี่ยนเป็นสารกึ่งตัวนำชนิดพี

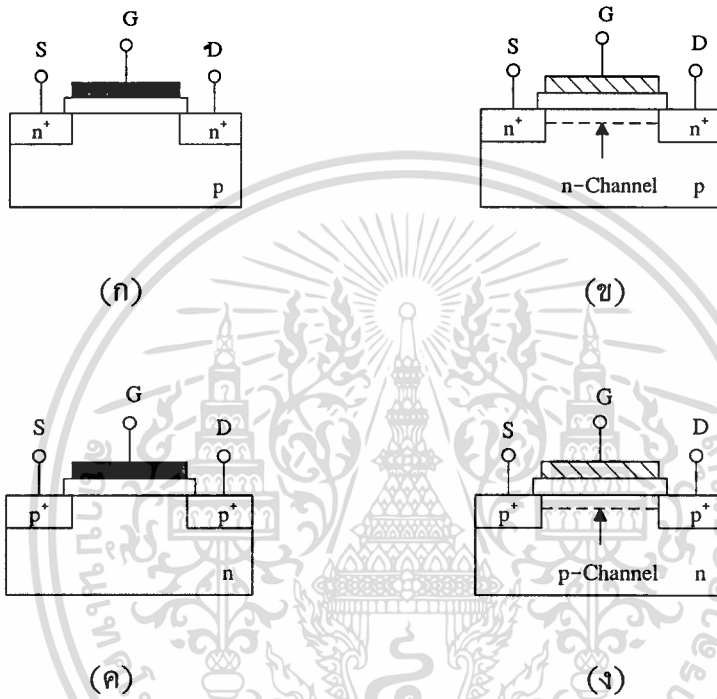
3. เอ็น-แชนแนล ดีพลีชันโหมด มอสทรานซิสเตอร์ (N-channel depletion mode MOS transistor) หมายถึง เอ็น-แชนแนล มอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนการให้ไบอัสที่เกต จะมีบริเวณช่องทางเดินกระแสเป็นสารกึ่งตัวนำชนิดเอ็น ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนเดรนและส่วนซอสเข้าด้วยกัน เป็นผลให้เกิดกระแสดริฟท์ที่หันที่มีความต่างศักดาระหว่างส่วนเดรนและส่วนซอส ในการควบคุมปริมาณกระแสดริฟท์นี้สามารถทำให้ปริมาณกระแสดริฟท์เพิ่มขึ้นได้ โดยการให้ศักดาที่เกตเป็นบวกเมื่อเทียบกับฐานรอง และทำให้ปริมาณกระแสดริฟท์ (drift current) ลดลงได้ โดยการให้ศักดาที่เกตเป็นลบเมื่อเทียบกับฐานรอง

4. พี-แชนแนล ดีพลีชันโหมด มอสทรานซิสเตอร์ (P-channel depletion mode MOS transistor) หมายถึง พี-แชนแนล มอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนการให้ไบอัสที่เกต จะมีบริเวณช่องทางเดินกระแสเป็นสารกึ่งตัวนำชนิดพี ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนเดรนและส่วนซอสเข้าด้วยกัน เป็นผลให้เกิดกระแสดริฟท์ที่หันที่มีความต่างศักดาระหว่างส่วนเดรนและส่วนซอส ในการควบคุมปริมาณกระแสดริฟท์นี้สามารถทำให้กระแสดริฟท์เพิ่มขึ้นได้ โดยการให้ศักดาที่เกตเป็นลบเมื่อเทียบกับฐานรอง และทำให้ปริมาณกระแสดริฟท์ลดลงได้ โดยการให้ศักดาที่เกตเป็นบวกเมื่อเทียบกับฐานรอง

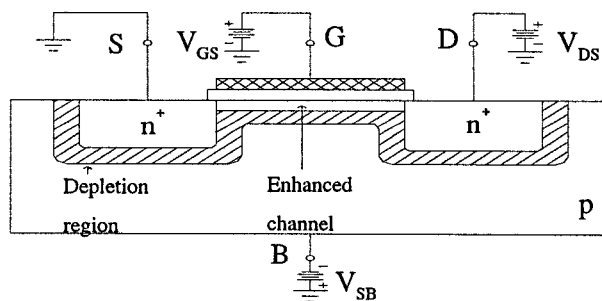
รูปที่ 1.3-1 แสดงโครงสร้างของมอสทรานซิสเตอร์ชนิดต่างๆ จะเห็นว่าในลักษณะ ของเอ็นฮานซ์เมนต์โหมด จะไม่มีช่องทางเดินกระแสเกิดขึ้นก่อนการให้ไบอัสที่เกต ส่วนลักษณะของ ดีพลีชันโหมด จะมีช่องทางเดินกระแสเชื่อมต่อรหว่างส่วนของเดรนและส่วนซอส

## 1.4 โครงสร้างพื้นฐานและหลักการทำงานของมอส [2]

โครงสร้างของเอ็น-แชนแนล มอสทรานซิสเตอร์ในรูปที่ 1.4-1 จะแสดงให้เห็นถึงการให้ไบอัสแก่มอสทรานซิสเตอร์ โดยที่แรงดันเดรน-ซอส  $V_{DS} = (V_D - V_S)$  แรงดันเกต-ซอส  $V_{GS} = (V_G - V_S)$  และแรงดันซอส-ฐานรอง  $V_{SB} = (V_S - V_B)$



รูปที่ 1.3-1 แสดงลักษณะโครงสร้างของมอสทรานซิสเตอร์ชนิดต่าง ๆ (ก) เอ็น-แชนแนล เอ็นฮานซ์เมนต์โหมด (ข) เอ็น-แชนแนล ดีพลีชันโหมด (ค) พี-แชนแนล เอ็นฮานซ์เมนต์โหมด (ง) พี-แชนแนล ดีพลีชันโหมด



รูปที่ 1.4-1 แสดงการให้ไบอัสแก่เอ็น-แชนแนล มอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของซอสและฐานรองจะถูกต่อลงกราวด์ (ground)  $V_S = 0 = V_B = V_{SB}$  แรงดันเกต-ซอส  $V_{GS}$  จะถูกใช้เพื่อการเหนี่ยวนำให้เกิดอิเล็กตรอนในชั้นกลับ (inversion layer) ภายใต้ออกไซด์ ซึ่งปกติแล้วแรงดันที่เกตจะเป็นบวกเมื่อเทียบกับฐานรอง และเมื่อมีความต่างศักย์ระหว่างขั้วเดรนและขั้วซอส ก็จะทำให้กระแสเดรน (drain current :  $I_D$ ) ไหลได้ทันที ดังนั้น กระแสเดรนที่ไหลจะมากน้อยเพียงใด จึงขึ้นอยู่กับแรงดันเกต-ซอส และแรงดันที่ขั้วเดรน-ซอส นั่นเอง

เมื่อพิจารณาการทำงานของมอสทรานซิสเตอร์ จะพิจารณาเป็นช่วง ๆ ได้ดังนี้

1. ช่วงคัทออฟ (cut-off region) สำหรับกรณีนี้ แรงดันเกต-ซอส มีค่าน้อยกว่าค่าแรงดันขีดเริ่ม สมบูรณ์, เมื่อแรงดัน  $V_{GS}$  ไม่เพียงพอที่จะทำให้เกิดชั้นกลับ ทำให้ช่องทางเดินกระแสไม่เกิดขึ้น ดังนั้น แม้ว่าแรงดันเดรน-ซอส  $V_{DS}$  จะถูกให้เข้าไป ( $V_{DS} > 0$ ) ก็จะไม่มีการไหล ( $I_D = 0$ ) รูปที่ 1.4-2 (ก) แสดงถึงช่วงคัทออฟของมอสทรานซิสเตอร์

2. ช่วงเชิงเส้น (linear region) หรืออาจเรียกว่า ช่วงการทำงานไม่อิ่มตัว (nonsaturated) เมื่อแรงดันเกต-ซอส เพิ่มขึ้น กระทั่ง  $V_{GS} > V_{TO}$  กระแสเดรนจะเริ่มไหล ซึ่งเป็นผลมาจาก (1) มีอิเล็กตรอนที่ถูกเหนี่ยวนำให้เกิดเป็นชั้นกลับภายใต้ออกไซด์ด้วยอิทธิพลของสนามไฟฟ้าในแนวตั้ง ชั้นกลับที่เกิดขึ้นจะเรียกว่า ช่องทางเดินกระแส (channel) ซึ่งจะเชื่อมต่อสารกึ่งตัวนำส่วนเดรนและส่วนซอสเข้าด้วยกัน และ (2) มีสนามไฟฟ้าในแนวอนภายในช่องทางเดินกระแส เนื่องจากความแตกต่างของศักย์  $V_{DS}$  จึงทำให้กระแสเดรนเกิดขึ้น เมื่อกระแสเดรนในมอสทรานซิสเตอร์ไหล จะเรียกว่า การทำงานในโหมดแอคทีฟ (active mode) ในช่องแอคทีฟโหมด จะแสดงคุณสมบัติของกระแสที่แตกต่างกัน 2 แบบ ซึ่งขึ้นอยู่กับ ความสัมพันธ์ของค่า  $V_{DS}$  กับ  $(V_{GS} - V_{TO})$

เมื่อ  $V_{DS}$  มีค่าต่ำหรือ  $V_{DS} < (V_{GS} - V_{TO})$  ช่องทางเดินกระแสจะเกิดขึ้นดังแสดงในรูปที่ 1.4-2 (ข) โดยมอสทรานซิสเตอร์ช่วงนี้เรียกว่า อยู่ในช่วงการทำงานแอคทีฟของโหมดการทำงานไม่อิ่มตัว (nonsaturated mode) สังเกตได้ว่า ที่แรงดันเดรน-ซอส ค่าต่ำ ๆ ขนาดของช่องทางเดินกระแสจะมีลักษณะปลายเรียวเล็กทางด้านเดรนเพียงเล็กน้อย ซึ่งเป็นผลมาจากแรงดันช่องทางเดินกระแส  $V$  ที่คงอยู่ในชั้นกลับ เนื่องจาก  $V_{DS}$  แรงดันช่องทางเดินกระแสจะสมมติว่ามีค่ามากที่สุด  $V = V_{DS}$  ที่บริเวณเดรน  $n^+$  และลดลงที่  $V_S = 0$  ที่ซอส จนกระทั่งเมื่อให้แรงดันเกต-ซอสเข้าไป ทำให้เกิดเป็นชั้นกลับขึ้น ดังนั้น ช่องทางเดินจึงให้เกิดการเชื่อมต่อจากซอสไปยังเดรน

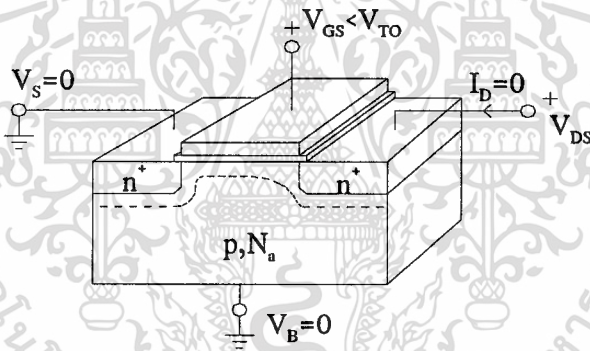
3. ช่วงการทำงานอิ่มตัว (saturated region) ถ้าให้ไบอัสทรานซิสเตอร์เพิ่มขึ้นจนกระทั่ง  $V_{DS} \geq (V_{GS} - V_{TO})$  จะทำให้มอสทรานซิสเตอร์อยู่ในช่วงการทำงานอิ่มตัว ดังแสดงในรูปที่ 1.4-2 (ค) ช่วงการทำงานอิ่มตัว จะทำให้เกิดช่องทางเดินกระแสชนิดพินช์-ออฟ (pinch-off) ขึ้น ซึ่งความหนาของช่องทางเดินจะลดลงและจะแคบที่สุดเมื่อไปถึงบริเวณเดรน  $n^+$

เมื่อพิจารณาถึงหลักการการทำงานของมอสทรานซิสเตอร์ดังแสดงในรูปที่ 1.4-1 แล้ว จะเห็นได้ว่าที่  $V_{GS} < V_{TO}$  ไม่มีการเหนี่ยวนำช่องทางเดินระหว่างชั้นซอสและเดรน ต่อมาเมื่อให้แรงดันค่าบวก  $V_{GS1}$  เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

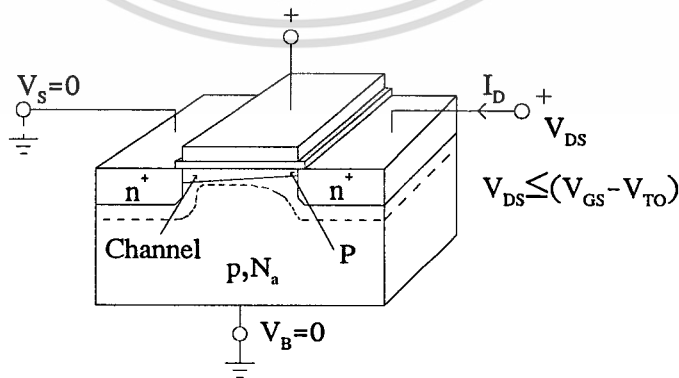
ที่มากกว่าค่า  $V_{TO}$  เข้าที่ขั้วเกต ช่องทางเดินก็จะถูกเหนี่ยวนำขึ้นระหว่างขั้วซอสและขั้วเดรน และเมื่อมีการให้แรงดันค่าบวกน้อยๆ  $V_{DS}$  ที่ขั้วเดรนกระแสก็จะเริ่มไหล อย่างไรก็ตามที่  $V_{DS}$  ค่าน้อยๆ จะทำให้ไม่เกิดความแตกต่างของศักดที่ผิว บริเวณส่วนเดรนและส่วนซอส ดังนั้น ความเข้มข้นอิเล็กตรอนตลอดช่องทางเดินกระแสจะยังคงเท่ากัน ดังรูปที่ 1.4-2 (ก) ด้วยเหตุนี้เองทำให้ช่องทางเดินกระแสมีพฤติกรรมคล้ายตัวต้านทานที่มีค่าความต้านทาน  $R$  ดังสมการ

$$R = -\frac{L}{\mu_n W Q_n} \quad (1.4.1)$$

โดย  $W$  และ  $L$  คือ ความกว้างและความยาวของช่องทางเดินกระแส,  $\mu_n$  เป็นค่าความคล่องตัวของอิเล็กตรอน และ  $Q_n$  เป็นประจุอิเล็กตรอนต่อหน่วยพื้นที่ของชั้นกลับ



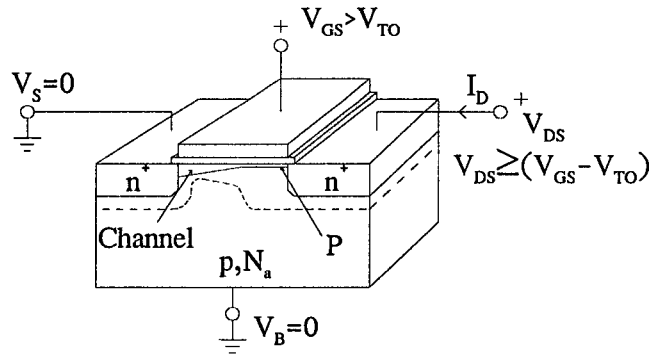
(ก) ช่วงคัทออฟ



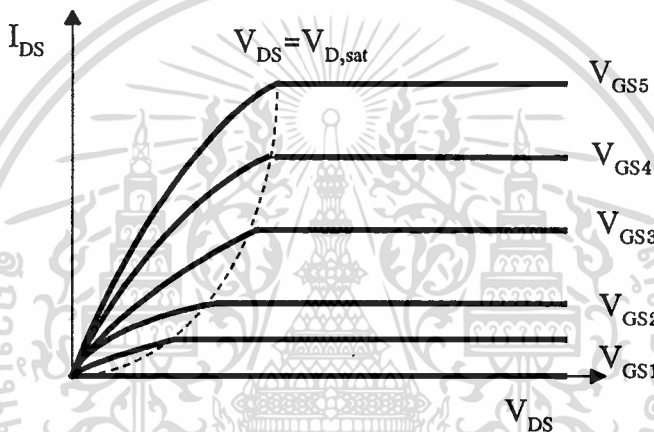
(ข) ช่วงเชิงเส้น

รูปที่ 1.4-2 แสดงช่วงการทำงานพื้นฐานของมอสทรานซิสเตอร์ในภาวะต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค) ช่วงการทำงานอิ่มตัว  
รูปที่ 1.4-2 (ต่อ)



รูปที่ 1.4-3 แสดงกราฟแสดงคุณสมบัติ I-V ของมอสทรานซิสเตอร์ชนิด เอ็น-แชนแนล เอ็นฮานซ์เมนต์ที่โหมด

เมื่อให้ค่าของ  $V_{DS}$  เพิ่มขึ้น จะทำให้ศักดาที่ตกคร่อมช่องทางเดินกระแสเพิ่มขึ้นด้วย จึงเป็นสาเหตุให้แรงดันระหว่างเกตและซันกลับใกล้ๆ ขั้วเดรนลดลง เป็นผลให้ความหนาแน่นของอิเล็กตรอนในช่องทางเดินกระแสใกล้ๆ ขั้วเดรนมีค่าลดลง ซึ่งจะลดลงเป็นจำนวน  $Q_n$  และ ทำให้ค่าความต้านทานช่องทางเดินกระแส  $R$  เพิ่มขึ้น ดังนั้นกราฟของ I-V จึงเริ่มโค้งลงจากเส้นค่าตัวต้านทานเริ่มต้น (initial resistor line) ดังแสดงในรูปที่ 1.4-3 เมื่อเพิ่มค่า  $V_{DS}$  ต่อไปอีก แรงดันตกคร่อมอ็อกไซด์ บริเวณใกล้ๆ ซันเดรนก็จะลดลงเรื่อยๆ จนกระทั่งมีค่าต่ำกว่าที่ซันกลับจะคงอยู่ได้ ทำให้ช่องทางเดินกระแสบริเวณใกล้ๆ ขั้วเดรนเกิดปรากฏการณ์พินซ์-ออฟฟีน และสารกึ่งตัวนำส่วนเดรนก็จะถูกแยกออกจากช่องทางเดินกระแสโดยบริเวณของดีพลีชัน (depletion region) ดังแสดงในรูปที่ 1.4-2 (ข) ดังนั้นกระแสเดรนจึงอิ่มตัวที่ค่าคงที่ค่าหนึ่ง

การเริ่ม  $V_{DS}$  จนเกินกว่าค่าแรงดันอิ่มตัว (saturation voltage :  $V_{Dsat}$ ) จะเป็นสาเหตุให้จุดพินซ์-ออฟ (P) เคลื่อนที่เข้าใกล้ขั้วซอส และความยาวช่องทางเดินกระแสที่แท้จริง (effective channel) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

length) จะลดลงเล็กน้อย ดังแสดงในรูปที่ 1.4-2 (ค) อย่างไรก็ตาม ตักดาที่  $V_{Dsat}$  และแรงดันที่เกินมาของ  $V_{Dsat}$  ก็จะตกคร่อมบริเวณดีฟลีชัน ดังนั้นกระแสเดรนจึงเปลี่ยนแปลงน้อยมาก เมื่อ  $V_{DS}$  ถูกเพิ่มให้มากกว่า  $V_{Dsat}$

เมื่อให้ไบอัสที่เกตเพิ่มขึ้นเป็น  $V_{GS2}$  จะเป็นผลให้ประจุชั้นกลับ  $Q_n$  เพิ่มขึ้น ดังนั้นความต้านทานช่องทางเดิน  $R$  จะลดลง จึงเป็นเหตุให้กระแสเดรนเพิ่มขึ้น ดังที่ปรากฏในกราฟคุณสมบัติ I-V ของรูปที่ 1.4-3

### 1.5 คุณสมบัติกระแสและแรงดันของมอสทรานซิสเตอร์

พิจารณาเอ็น-แชนแนล มอสทรานซิสเตอร์ ที่มีความกว้างและความยาวของช่องทางเดินกระแส เป็น  $W$  และ  $L$  ตามลำดับ จากรูปที่ 1.5-1 จะเห็นได้ว่า ส่วนเล็กๆของความยาวช่องทางเดินกระแส  $dx$  ที่ระยะ  $x$  จากขั้วซอส มีความต้านทาน  $dR$  ซึ่งเขียนเป็นสมการได้ดังนี้

$$dR = -\frac{dx}{Q_n(x)\mu_n W} \quad (1.5-1)$$

ประจุรวม  $Q_S(x)$  ถูกเหนี่ยวนำในสารกึ่งตัวนำเป็น

$$Q_S(x) = Q_n(x) + Q_B(x) \quad (1.5-2)$$

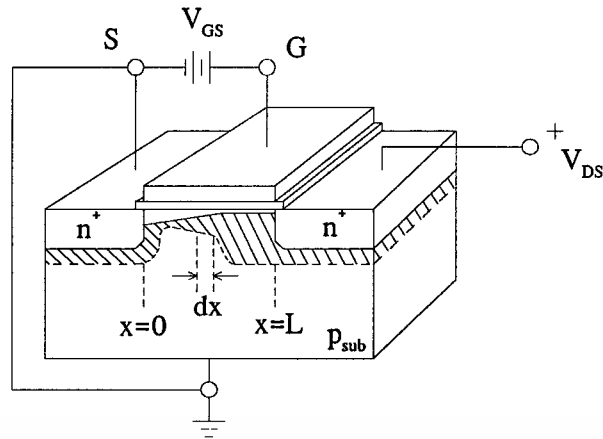
เมื่อ  $Q_B(x)$  เป็นประจุบริเวณปลอดพาหะต่อหน่วยพื้นที่ และจากสมการตัวเก็บ ประจุมอส (MOS capacitor) ที่ตำแหน่งใดๆ ของ  $x$  จะมีค่า  $Q_S$  ที่อยู่ในเทอมของ  $V_{GS1}, V_{FB}$  และตักดาผิว (surface potential :  $\Phi_S$ ) เป็น

$$V_{GS} - V_{FB} = -\frac{Q_S(x)}{C_{ox}} + \Phi_S(x) \quad (1.5-3)$$

โดย  $V_{GS}$  เป็นแรงดันที่ให้แกขั้วเกต,  $V_{FB}$  เป็นแรงดันแฟลต-แบนด์ (flat-band voltage)  $C_{ox}$  เป็นค่าเก็บประจุออกไซด์ต่อหน่วยพื้นที่ (oxide capacitance)

กำจัด  $Q_S(x)$  ระหว่างสมการ (1.5-2) และ (1.5-3) จะได้ว่า

$$Q_n(x) = C_{ox}[\Phi_S(x) - (V_{GS} - V_{FB})] - Q_B(x) \quad (1.5-4)$$



รูปที่ 1.5-1 แสดงภาคตัดขวางของเอ็น-แชนแนล มอสทรานซิสเตอร์ ซึ่งในส่วนเล็ก ๆ  $dx$  มีค่าความต้านทาน  $dR$

คำนวณค่า  $\Phi_s$  และ  $Q_B(x)$  ภายใต้เงื่อนไขการเกิดชั้นกลับอย่างเต็มที่ (strong inversion) ตลอดทั้งช่องทางเดินกระแส สมมติว่าฐานรองถูกต่อเข้ากับขั้วซอส จะเห็นได้ว่าขณะนี้กระแสเดรนจะยังไม่ไหล ดังนั้น ทรานซิสเตอร์ขณะนี้จะอยู่ในสภาวะสมดุลทางความร้อน (thermal equilibrium) และ ณ จุดวิกฤตของการกลับอย่างเต็มที่หรือ  $\Phi_s = 2\Phi_F$  ภายใต้เงื่อนไขการทำงานจริงบริเวณที่มีประจุไฟฟ้า (space-charge region) ในมอสทรานซิสเตอร์ จะไม่อยู่ในสภาวะสมดุลความร้อน เมื่อขั้วซอสและฐานรองถูกต่อลงกราวด์ และขั้วเดรนถูกไบอัสด้วยค่าบวก ศักดาผิวจะเพิ่มขึ้นตามการเพิ่มของระยะ  $x$  ดังนั้น จึงเกิดค่าไบอัสย้อนกลับ (reverse bias) น้อย ๆ คร่อมระหว่างรอยต่อฐานรองกับช่องทางเดินกระแส ถ้าให้  $V(x)$  คือศักดา (channel potential) ที่ตำแหน่ง  $x$  ในช่องทางเดินกระแส การประมาณค่าศักดาผิวสำหรับการเกิดชั้นกลับอย่างเต็มที่ จะได้เป็น

$$\Phi_s(x) = 2\Phi_F + V(x) \quad (1.5-5)$$

ด้วยการใช้การประมาณค่าแบบดีพลีชั่น (depletion approximation) จะสามารถเขียนความหนาแน่นประจุ  $Q_B(x)$  ที่จุดวิกฤตของการกลับอย่างเต็มที่ ได้ดังนี้

$$Q_B(x) = -\sqrt{2qN_a\epsilon_s[2\Phi_F + V(x)]} \quad (1.5-6)$$

เมื่อ  $V(x)$  เพิ่มขึ้นตามระยะ  $x$  ประจุ  $Q_B(x)$  ก็จะเพิ่มขึ้นจากตำแหน่งปลายขั้วซอสไปจนถึงปลายขั้วเดรน แทนค่าของ  $\Phi_s(x)$  จากสมการ (1.5-6) ลงในสมการ (1.5-4) จะได้

$$Q_n(x) = C_{ox}[2\Phi_F + V(x) - (V_{GS} - V_{FB})] + \sqrt{2q\epsilon_s N_a[2\Phi_F + V(x)]} \quad (1.5-7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับกระแสเดรน  $I_D$ , แรงดันที่ตกคร่อมค่าความต้านทานส่วนย่อย คือ

$$dV = I_D dR$$

และแทนค่า  $dR$  ด้วยสมการ (1.5-1) จะทำให้ได้ความสัมพันธ์ ดังนี้

$$I_D dx = -\mu_n W Q_n(x) dV \quad (1.5-8)$$

แทนค่า  $Q_n(x)$  จากสมการ (1.5-7) ในสมการ (1.5-8) และทำการอินทิเกรตจาก  $x = 0$  ถึง  $x = L$  ทำให้ได้  $I_D$  เป็น

$$I_D = \frac{W\mu_n C_{ox}}{L} \left\{ \left[ V_{GS} - V_{FB} - 2\Phi_F - \frac{V_{DS}}{2} \right] V_{DS} - \frac{2}{3} \gamma \left[ (2\Phi_F + V_{DS})^{\frac{3}{2}} - (2\Phi_F)^{\frac{3}{2}} \right] \right\} \quad (1.5-9)$$

โดยที่

$$\gamma = \frac{\sqrt{2q\epsilon_s N_a}}{C_{ox}} \quad (1.5-10)$$

ซึ่งค่า  $\gamma$  เรียกว่า บอดี้แฟคเตอร์ (body factor) สมการ (1.5-9) นี้จะใช้ได้เฉพาะก่อนช่วงอิ่มตัวเท่านั้น ซึ่งเมื่อเข้าสู่ภาวะ pinch off แล้ว กระแสเดรนจะมีค่าคงที่ ( $I_{D_{sat}}$ ) จะไม่เปลี่ยนแปลงกับ  $V_{DS}$  อีกต่อไป สมการ (1.5-9) อาจแยกพิจารณาได้เป็นสองกรณี คือ

(ก) บริเวณเชิงเส้น (linear region)

สำหรับค่า  $V_{DS}$  น้อยๆ เช่น  $V_{DS} \ll (V_{GS} - V_{FB} - 2\Phi_F)$  และ  $V_{DS} \ll 2\Phi_F$  เทอมของ  $V_{DS}$  ของสมการ (1.5-9) ก็จะสามารถตัดออกได้ และสมการก็จะเปลี่ยนใหม่เป็น

$$I_D = \frac{W\mu_n C_{ox}}{L} \left[ V_{GS} - V_{FB} - 2\Phi_F - \gamma (2\Phi_F)^{\frac{1}{2}} \right] V_{DS} \quad (1.5-11)$$

สมการนี้จะแสดงได้ดังในกราฟคุณสมบัติ I-V ที่บริเวณช่วงเชิงเส้น ที่  $V_{DS}$  ค่าต่ำๆ และ

$$\gamma (2\Phi_F)^{\frac{1}{2}} = -\frac{\sqrt{4q\epsilon_s N_a \Phi_F}}{C_{ox}} = -\frac{Q_B}{C_{ox}} \quad (1.5-12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการ (1.5-11) จึงสามารถเขียนใหม่ได้เป็น

$$I_D = \frac{W\mu_n C_{ox}}{L} (V_{GS} - V_{th}) V_{DS} \quad (1.5-13)$$

โดย 
$$V_{th} = V_{FB} - \frac{Q_B}{C_{ox}} + 2\Phi_F \quad (1.5-14)$$

สำหรับเอ็น-แชนแนล เอ็นฮานซ์เมนต์ ของมอสทรานซิสเตอร์,  $V_{FB}$  จะมีค่าเป็นลบเล็กน้อย ส่วนอีก 2 เทอมในสมการ (1.5-14) จะเป็นค่าบวก ดังนั้น  $V_{th}$  จึงเป็นปริมาณบวกและแสดงถึงแรงดันเปิด (turn-on voltage) ของทรานซิสเตอร์ อย่างไรก็ตาม ในมอสทรานซิสเตอร์ชนิดดีพลีชัน ค่าลบของ  $V_{FB}$  จะมีค่าสูงเมื่อเทียบกับอีก 2 เทอม ทำให้ได้ค่า  $V_{th}$  เป็นลบ

(ข) บริเวณช่วงอิ่มตัว (saturation region)

เมื่อช่องทางเดินกระแสเกิดเป็นพินช์-ออฟ ที่บริเวณใกล้ขั้วเดรนทำให้การประมาณค่าช่องทางเดินกระแสเป็นแบบลาด (gradual channel approximation) ใช้ไม่ได้อีกต่อไป แรงดัน  $V_{Dsat}$  ที่เกิดขึ้นเนื่องจากการอิ่มตัวของกระแส  $I_D$  ซึ่งได้จากเงื่อนไขว่า ที่แรงดันนี้ ความหนาแน่นประจุในชั้นกลับใกล้ขั้วเดรนจะกลายเป็นศูนย์ ดังนั้นจะแทนค่า  $V(x)$  ด้วย  $V_{Dsat}$  ( $V(x) = V_{Dsat}$ ) ซึ่งจะทำให้  $Q_n(x) = 0$  ในสมการ (1.5-7) และจากการหาผลลัพธ์ของสมการ  $V_{Dsat}$  จะได้ว่า

$$V_{Dsat} = V_{GS} - V_{FB} - 2\Phi_F + \frac{\gamma^2}{2} - \gamma \left( V_{GS} - V_{FB} + \frac{\gamma^2}{4} \right)^{\frac{1}{2}} \quad (1.5-15)$$

กระแสเดรนในช่วงอิ่มตัวจะได้ภายหลังการแทน  $V_D = V_{Dsat}$  จากสมการ (1.5-15) ลงในสมการ (1.5-9) อย่างไรก็ตาม เมื่อพิจารณาจากสมการ (1.5-15) เมื่อความเข้มข้นสารเจือ  $N_a$  มีค่าต่ำ และชั้นออกไซด์บางๆ จะเป็นผลให้แรงดันที่ตกคร่อมออกไซด์มีค่าน้อยมากเมื่อเทียบกับ  $2\Phi_F$  ภายใต้เงื่อนไขเหล่านี้ทำให้ค่าบอดี้แฟคเตอร์  $\gamma$  มีค่าน้อยกว่าหนึ่ง ดังนั้น

$$V_{Dsat} = V_{GS} - V_{FB} - 2\Phi_F - \gamma (V_{GS} - V_{FB})^{\frac{1}{2}} \quad (1.5-16)$$

สมมติว่าแรงดันตกคร่อมออกไซด์มีค่าน้อยมาก เมื่อเทียบกับศักดาผิวที่เกิดขึ้นกลับอย่างเต็มที่ และค่า  $V_{GS} - V_{FB} \approx 2\Phi_F$  ดังนั้นจากสมการ (1.5-16) จะเขียนได้ใหม่เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{Dsat} = V_{GS} - \left[ V_{FB} + 2\Phi_F + \gamma(2\Phi_F)^{\frac{1}{2}} \right] \quad (1.5-17)$$

และ 
$$V_{Dsat} = V_{GS} - V_{th} \quad (1.5-18)$$

เมื่อนำสมการ (1.5-12) และ (1.5-14) แทนในสมการ (1.5-17) จะได้  $V_{Dsat}$  ดังสมการ (1.5-18) และในตอนนี้ กระแสเดรนอิมตัวจะได้รับการแทนสมการ (1.5-18) ลงในสมการ (1.5-9) ดังนี้

$$I_{Dsat} = \frac{W\mu_n C_{ox}}{L} \left\{ [V_{GS} - V_{FB} - 2\Phi_F](V_{GS} - V_{th}) - \frac{(V_{GS} - V_{th})^2}{2} - \frac{2}{3}\gamma \left[ (2\Phi_F + V_{GS} - V_{th})^{\frac{3}{2}} - (2\Phi_F)^{\frac{3}{2}} \right] \right\} \quad (1.5-19)$$

กระแสเดรนอิมตัวนี้จะขึ้นอยู่กับค่า  $V_D$  ดังที่แสดงในกราฟรูปที่ 1.4-3 ภายใต้เงื่อนไขเมื่อ  $\gamma \ll 1$  และ  $V_{th} \approx V_{FB} + 2\Phi_F$  ดังนั้น สมการ (1.5-19) จะลดรูปได้เป็น

$$I_{Dsat} = \frac{W\mu_n C_{ox}}{2L} (V_{GS} - V_{th})^2 \quad (1.5-20)$$

กระแสเดรนอิมตัว  $I_D$  จะขึ้นอยู่กับแรงดันเกต ซึ่งจะใช้ได้กับทุกๆ ค่าของ  $V_{DS} < (V_{GS} - V_{th})$

## 1.6 แรงดันขีดเริ่ม (Threshold Voltage)

แรงดันขีดเริ่ม ( $V_{th}$ ) คือ ค่าต่ำสุดของแรงดันเกต ( $V_{GS}$ ) ที่ใช้เพื่อเหนี่ยวนำช่องทางเดินกระแสที่รอยต่อซิลิกอน-ซิลิกอนไดออกไซด์ สำหรับมอสที่มีโครงสร้างขนาดใหญ่ และให้ไบอัสของสถึงเดรนมีค่าน้อยๆ แรงดันขีดเริ่มจะได้จากประจุที่ถูกให้กับบริเวณที่ถูกล้อมรอบด้วยขั้วเกต (gate electrode) และเนื้อสารกึ่งตัวนำ เป็นต้น,

$$Q_g + (Q_f + Q_{ot} + Q_m) + Q_{it} - (Q_n - Q_B) = 0 \quad (1.6-1)$$

โดยที่	$Q_g$	เป็นประจุในขั้วเกต
	$Q_f$	เป็นประจุออกไซด์ที่ถูกตรึงไว้
	$Q_{ot}$	เป็นความหนาแน่นประจุที่ถูกออกไซด์จับไว้
	$Q_m$	เป็นความหนาแน่นประจุอินนิกเคลื่อนที่ภายในออกไซด์
	$Q_{it}$	เป็นความหนาแน่นประจุที่รอยต่อ
	$Q_n$	เป็นประจุภายในชั้นกลับ
	$Q_B$	เป็นประจุภายในชั้นปลอดพาหะ

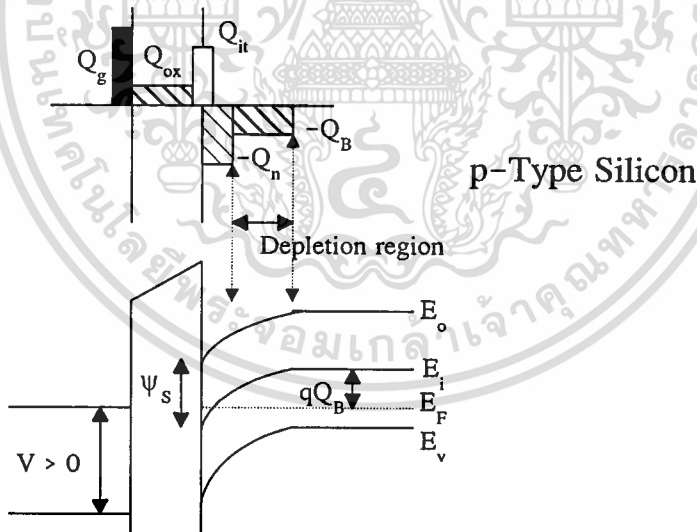
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั่นเอง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกระจายของประจุเหล่านี้และแผนผังแถบพลังงานของเฮน-เซลล์มอสทรานซิสเตอร์ในการกลับ (inversion) จะแสดงในรูปที่ 1.6-1 เมื่อแถบพลังงาน (energy band) ของโลหะเรียบ (flat) จนถึงรอยต่อซิลิกอน-ซิลิกอนไดออกไซด์ จะทำให้เกิดแรงดันแฟลตแบนด์  $V_{FB}$  ขึ้นบนเกต ดังนี้

$$V_{FB} + \Phi_{ms} = \frac{Q_g}{C_{ox}} = -\frac{1}{C_{ox}} \left( Q_{it} + \frac{\bar{T}_f}{T_{ox}} \cdot Q_f + \frac{\bar{T}_{ot}}{T_{ox}} \cdot Q_{ot} + \frac{\bar{T}_m}{T_{ox}} \cdot Q_m \right) \quad (1.6-2)$$

โดยที่	$\Phi_{ms}$	เป็นความแตกต่างฟังก์ชันงานระหว่างเกตโลหะกับซิลิกอนชนิดพี
	$C_{ox}$	เป็นค่าเก็บประจุรวม
	$T_{ox}$	เป็นความหนาชั้นออกไซด์
	$\bar{T}_f$	เป็นศูนย์กลางการกระจายประจุที่ถูกตรึงไว้ในออกไซด์
	$\bar{T}_{ot}$	เป็นศูนย์กลางการกระจายประจุที่ถูกออกไซด์จับไว้
	$\bar{T}_m$	เป็นศูนย์กลางการกระจายประจุเคลื่อนที่



รูปที่ 1.6-1 แสดงแผนผังแถบพลังงานและการกระจายประจุของมอสทรานซิสเตอร์

ในกระบวนการสมัยใหม่ทั่วไป พจน์ที่มีความสำคัญมากคือ ความหนาแน่นประจุที่รอยต่อ  $Q_{it}$  ซึ่งบ่อยครั้งที่ประจุออกไซด์จะถูกรวมเข้าหรือตัดออก เรียกว่า ประจुरอยต่อที่แท้จริง (effective interface charge),  $Q_{ss}$  สมการ (1.6-2) จะกลายเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ศักดาผิว  $\Phi_S$  ที่จุดวิกฤตของการกลับอย่างเต็มที่ บ่อยครั้งจะถือว่าเป็น  $2\Phi_F$  เมื่อ  $\Phi_F$  เป็น ศักดาเฟอร์มี (fermi potential) สำหรับเนื้อซิลิกอน ณ จุดนี้ ถ้าสมมติว่า ประจุชั้นกลับ (inversion charge) มีค่าน้อยมากเมื่อเทียบกับประจุเนื้อสาร (bulk charge) ดังนั้นจะได้ว่า

$$V_{th} = V_{FB} + 2\Phi_F + \frac{Q_B}{C_{ox}} \quad (1.6-4)$$

โดยที่  $V_{th}$  เป็นแรงดันขีดเริ่ม สำหรับวัสดุที่ถูกเจือสารอย่างสม่ำเสมอ  $Q_B$  จะได้เป็น

$$Q_B = q \cdot N_a \cdot W_c \quad (1.6-5)$$

โดยที่  $N_a$  เป็นความเข้มข้นอะตอมสารเจือผู้รับ  
 $W_c$  เป็นความกว้างวิกฤตของชั้นปลอดพาหะในช่องทางเดินที่จุดวิกฤตของการกลับอย่างเต็มที่

ความกว้างของชั้นปลอดพาหะมากที่สุดที่จุดวิกฤตของการกลับอย่างเต็มที่จะเป็นดังนี้

$$W_c = \sqrt{\frac{2\epsilon_S(2\Phi_F + V_{SB})}{qN_a}} \quad (1.6-6)$$

โดยที่  $\epsilon_S$  เป็นค่าคงที่ไดอิเล็กตริกของซิลิกอน  
 $V_{SB}$  เป็นแรงดันระหว่างขั้วขอสกับฐานรอง

แทนค่าสมการ (1.6-5) และ (1.6-6) ลงใน (1.6-4) จะได้

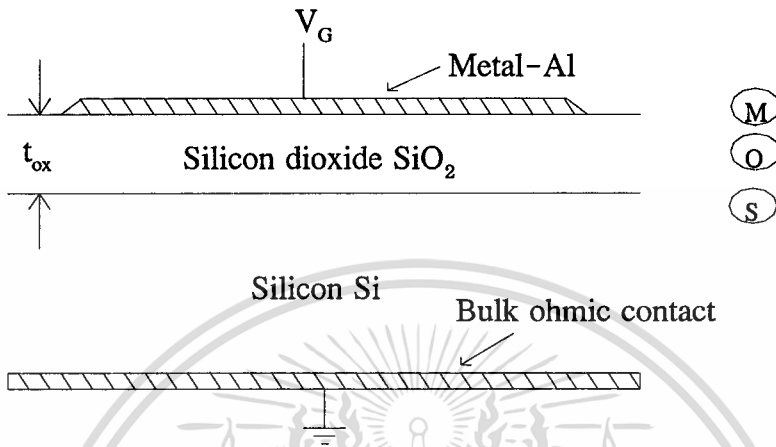
$$V_{th} = V_{FB} + 2\Phi_F + \frac{1}{C_{ox}} \sqrt{(2q\epsilon_S N_a (2\Phi_F + V_{SB}))} \quad (1.6-7)$$

หรือ 
$$V_{th} = V_{FB} + 2\Phi_F + \frac{Q_B}{C_{ox}} \quad (1.6-8)$$

เมื่อ 
$$Q_B = \sqrt{(2q\epsilon_S N_a (2\Phi_F + V_{SB}))} \quad (1.6-9)$$

## 1.7 ค่าความจุไฟฟ้าของตัวเก็บประจุ

### 1.7.1 ตัวเก็บประจุแบบมอส (MOS Capacitor) [4]

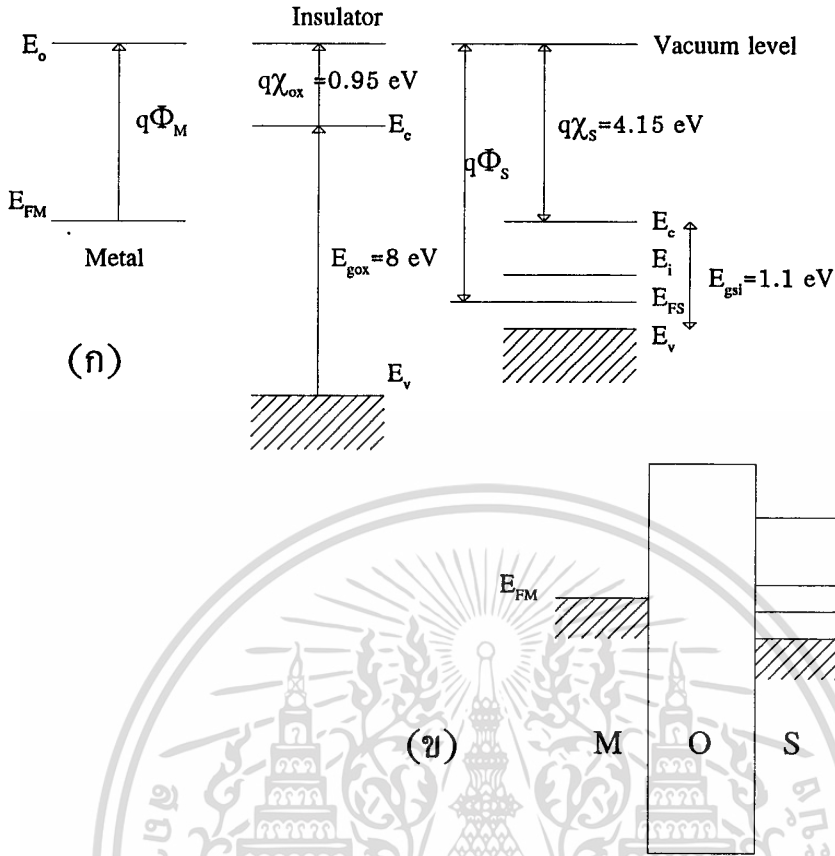


รูปที่ 1.7.1-1 แสดงภาคตัดขวางของมอส (Metal-Oxide-Semiconductor : MOS)

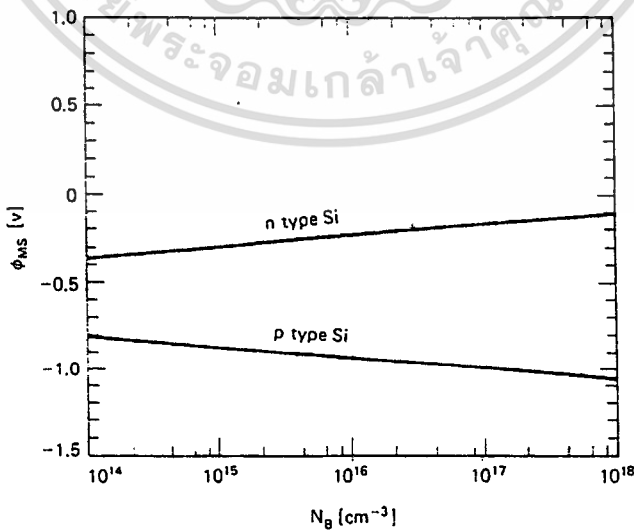
ในรูปที่ 1.7.1-1 แสดงถึงภาคตัดขวางของตัวเก็บประจุแบบมอส ชั้นซิลิกอนไดออกไซด์เป็นฉนวนที่มีความหนา  $T_{ox}$  ชั้นโลหะจะใช้อลูมิเนียม (ดังรูป) แรงดัน  $V_G$  จะถูกให้แก่ชั้นโลหะนี้ซึ่งเรียกว่า "เกต" ชั้นของเกตจะเป็นโลหะ ซึ่งจะระเหยไปเกาะที่แผ่นซิลิกอน และถูกทำให้เป็นโอห์มมิกคอนแทกซ์ (ohmic contact) ชั้นฉนวนในกรณีนี้คือ  $SiO_2$

#### 1.7.1.1 ศักตาผิวและฟังก์ชันงาน (surface potential and work-function)

ในสภาวะทางอุดมคติ เมื่อนำวัสดุ 3 ชนิด ได้แก่ โลหะ ฉนวนและสารกึ่งตัวนำ มาเชื่อมต่อกันจะสามารถแสดงถึงแผนผังแถบพลังงานได้ ดังรูปที่ 1.7.1.1-1 ระดับสูญญากาศ (vacuum level) จะเป็นระดับพลังงานอ้างอิง (ดังรูปที่ 1.7.1.1-1 (ก)) ซึ่งเป็นพลังงานที่อิเล็กตรอนเป็นอิสระจากสนามของโครงร่างผลึก (crystal lattice) ในรูปที่ 1.7.1.1-1 (ข) ระดับเฟอร์มี (fermi level) ของโลหะ  $E_{FM}$  และของสารกึ่งตัวนำ  $E_{FS}$  จะมีระดับที่แตกต่างกัน ซึ่งเป็นความแตกต่างของฟังก์ชันงานโลหะและสารกึ่งตัวนำ  $\Phi_{ms}$  สำหรับค่าของอลูมิเนียม-ซิลิกอน จะแสดงดังรูปที่ 1.7.1.1-2



รูปที่ 1.7.1.1-1 แสดงแผนผังแถบพลังงาน : (ก) ก่อนการเชื่อมต่อของเนื้อสาร (ข) ภายหลังจากที่เนื้อสาร ถูกเชื่อมกันเป็นระบบมอส สำหรับอลูมิเนียมมีฟังก์ชันงานเป็น  $q\Phi_m = 4.1 \text{ eV}$  และซิลิกอน  $q\Phi_{sc} = 4.7 \text{ eV}$

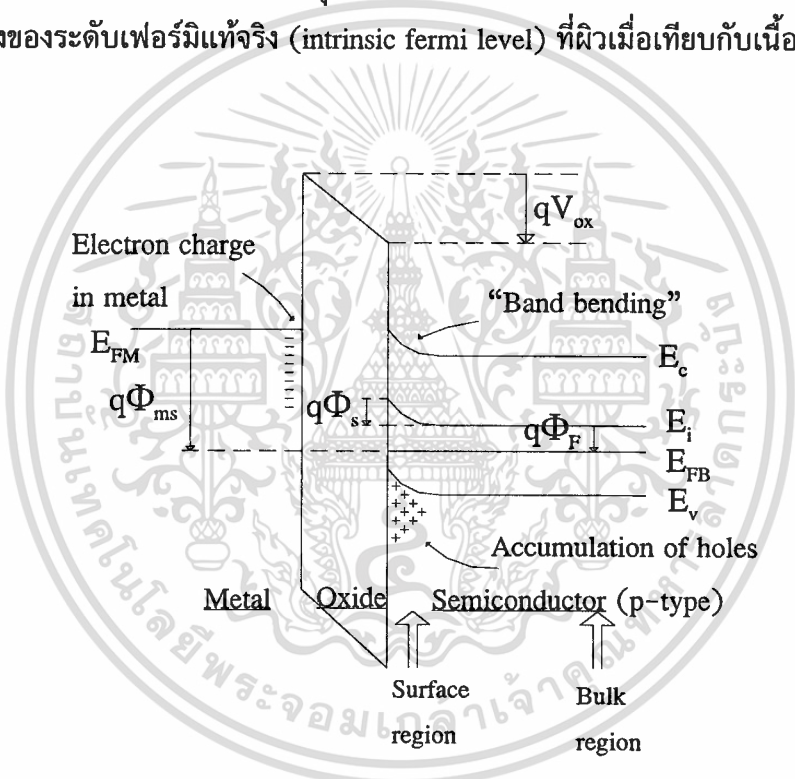


รูปที่ 1.7.1.1-2 แสดงความแตกต่างฟังก์ชันงานของอลูมิเนียม-ซิลิกอน ขณะที่ฟังก์ชันของความเข้มข้นสารเจือของซิลิกอนชนิด n และ p ที่ 300 K

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่าฟังก์ชันนี้เป็นความแตกต่างของซิลิกอนชนิด  $n$  และ  $p$  ซึ่งที่ผ่านมาเมื่อแรงดันตกคร่อมสารกึ่งตัวนำ การโค้งของแถบพลังงาน (band bending) ก็จะปรากฏขึ้น ความแตกต่างของฟังก์ชันงานจะแสดงให้เห็นถึงแรงดันตกคร่อมโครงสร้างขณะที่อยู่ในภาวะไม่มีไบอัส สิ่งนี้เป็นสาเหตุให้เกิดการโค้งเบนของแถบพลังงานอ็อกไซด์และซิลิกอน แรงดันตกคร่อมอ็อกไซด์จะเป็นเชิงเส้น แต่เนื่องจากความหนาแน่นประจุในซิลิกอนเป็นฟังก์ชันของศักดา แรงดันที่ตกคร่อมในสารกึ่งตัวนำถึงไม่เป็นเส้น ซึ่งแสดงดังรูปที่ 1.7.1.1-3 ความต่างศักย์  $\Phi_{ms}$  เป็นค่าลบเนื่องจากการสะสม (accumulation) ของพาหะส่วนมาก (majority carriers) (ซึ่งในกรณีนี้คือโฮล) ที่ผิว

สุดท้ายนี้จะเป็นการนิยามและแสดงถึงความสำคัญของศักดาผิว (surface potential) ระดับพลังงานแท้จริง (intrinsic energy level) ซึ่งอยู่ที่ครึ่งหนึ่งของช่องว่างพลังงาน (energy gap) ตามการโค้งเบนของแถบความนำ (conduction band) และแถบวาเลนซ์ (valance band) เมื่อใช้ระดับพลังแท้จริงของเนื้อสารเป็นระดับอ้างอิง ศักดาแต่ละจุดของสารกึ่งตัวนำก็จะวัดได้ ดังนั้น ศักดาที่ผิว  $\Phi_s$  จะเป็นความแตกต่างของระดับเฟอร์มิแท้จริง (intrinsic fermi level) ที่ผิวเมื่อเทียบกับเนื้อสาร



รูปที่ 1.7.1.1-3 แสดงโครงสร้างตัวเก็บประจุโมสในการสะสมประจุซึ่งแสดงให้เห็นการโค้งที่ผิวเนื่องจากความแตกต่างฟังก์ชันของโลหะและสารกึ่งตัวนำขณะไม่มีไบอัส

1.7.1.2 ความจุไฟฟ้าภายใต้การไบอัส

เมื่อให้แรงดันภายนอกกับเกต ซึ่งเป็นการเพิ่มความต่างศักดาระหว่างระดับเฟอร์มิโลหะ (metal fermi level) และระดับเฟอร์มิเนื้อสาร (bulk fermi level) แรงดันนี้จะแสดงได้เป็น

$$V_Q + \Phi_{ms} \cong V_{ox} + \Phi_S + \Phi_F \quad (1.7.1.2-1)$$

กรณีของตัวเก็บประจุผสมอุดมคติที่มีฐานรองซิลิกอนชนิด p เมื่อให้ไบอัสที่เกทจากค่าลบจนถึงค่าบวก มีเงื่อนไขที่แตกต่างกัน 4 อย่างของการกระจายประจุและศักดา ดังนี้

(ก) ช่วงการสะสม (Accumulation) เมื่อไบอัสค่าลบ โพลจำนวนมากจะอยู่ที่ผิวในเนื้อสาร เงื่อนไขนี้เป็นช่วงการสะสมโดยพาหะ ส่วนมากจะสะสมที่ผิว ดังนั้นศักดาที่ผิวจะเป็นค่าลบ จำนวนพาหะส่วนน้อยที่รอยต่อจะลดลงเนื่องจากประจุลบที่เกทจะผลักให้อิเล็กตรอนออกไป ซึ่งขณะนี้จะไม่มีกระแสไหล

ในรูปที่ 1.7.1.2-1 (ก) แสดงตัวเก็บประจุผสมภายใต้การสะสมและแผนผังแถบพลังงาน ซึ่งจะแสดงการสะสมของโพลในแถบวาเลนซ์ที่ผิว ดังนั้นการโค้งเบนของแถบพลังงานอ็อกไซด์ (oxide energy band) และทิศทางของการเลื่อนของระดับเฟอร์มิโลหะจะเป็นบวก แม้ว่าแรงดันเกทเป็นค่าลบ ภาพด้านล่างเป็นกราฟของความหนาแน่นประจุ  $\rho(x)$  ที่เป็นฟังก์ชันของตำแหน่งโดยทั่วไป  $\rho(x)$  จะแสดงได้เป็น

$$\rho(x) = q[p(x) + n(x) + N_d(x) + N_a(x)] \quad (1.7.1.2-2)$$

ในกรณีนี้จะแสดงเฉพาะโพลเท่านั้น ซึ่งจะเคลื่อนที่และถูกกีดขวางด้วยรอยต่อซิลิกอน-อ็อกไซด์ ในส่วนเกทจะมีประจุลบ (อิเล็กตรอน) ที่รอยต่อโลหะอ็อกไซด์ ประจุรวมทั้งสองเหล่านี้  $Q_g$  และ  $Q_p$  จะมีจำนวนเท่ากันและมีเครื่องหมายตรงกันข้าม

(ข) ช่วงแฟลตแบนด์ (Flatband) เมื่อแรงดันเกทเปลี่ยนจากค่าลบเป็นศูนย์ ซึ่งกรณีนี้จะหมายถึงระดับเฟอร์มิของโลหะและซิลิกอนอยู่ในระดับเดียวกัน จะไม่มีประจุอยู่ในแต่ละด้านของอ็อกไซด์ ดังแสดงในรูปที่ 1.7.1.2-1 (ข)

(ค) ช่วงปลอดพาหะ (Depletion) ณ จุดนี้ แรงดันที่ให้เข้าไปจะเป็นสาเหตุให้พาหะส่วนมากเคลื่อนที่ออกห่างจากผิว (ไบอัสค่าบวก) ซึ่งกรณีนี้พาหะส่วนมากที่เป็นโพลจะลดลงจากผิว

ขบวนการช่วงปลอดพาหะนี้ พาหะส่วนมากจะถูกปิดออกจากผิว เพื่อให้แรงดัน ความลึกของชั้นปลอดพาหะ จะถูกควบคุมโดยแรงดันที่ให้, ความเข้มข้นสารเจือและคุณสมบัติของซิลิกอน

$$W_c = \sqrt{\frac{2\epsilon_s \epsilon_0 \Phi_S}{qN_a}} \quad (1.7.1.2-3)$$

รูปที่ 1.7.1.2-1 (ค) แสดงการโค้งเบนแถบพลังงานและชั้นปลอดโลหะของประจุ ส่วนมาก กราฟประจุกับความลึก แสดงให้เห็นประจุขั้วบวกที่ถูกสะสม ( $Q_g$ ) เนื่องจากไบอัสค่าบวกและอิออนลบ  $Q_d$  ซึ่งกระจายอยู่นอกความกว้างชั้นปลอดพาหะ (Depletion width :  $W_c$ )

(ง) ช่วงการกลับ (Inversion) เมื่อให้ไบอัสค่าบวกมาก ๆ จำนวนของพาหะส่วนน้อยจะรวมกันที่ผิวเพิ่มขึ้น ความหนาแน่นนี้ จะสัมพันธ์กับศักดาในลักษณะ เอ็กโปเนนเชียล ดังนั้นศักดาจะเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

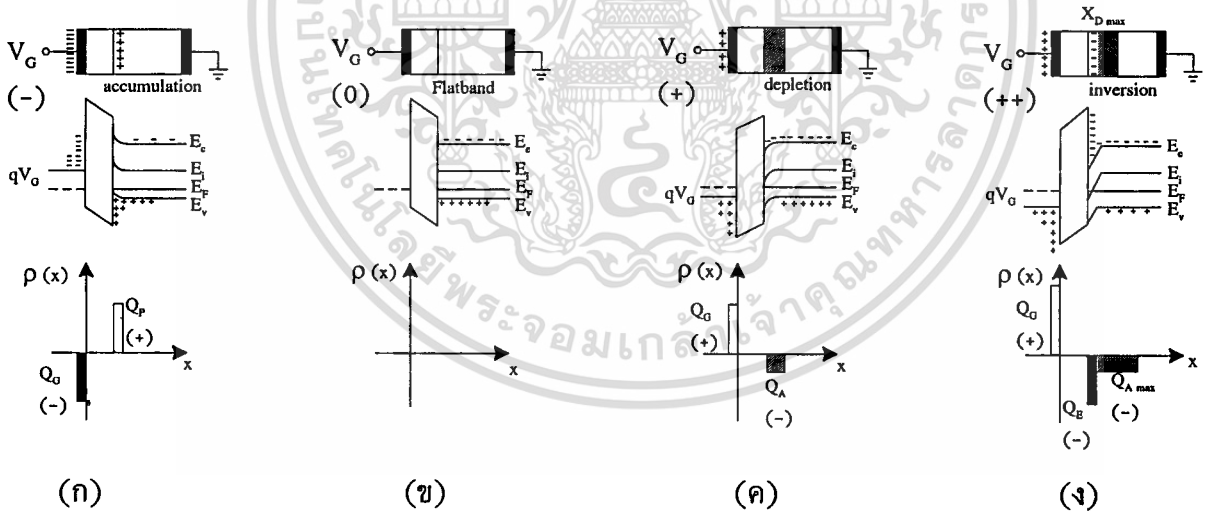
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากการเปลี่ยนแปลงความหนาแน่นพาหะจำนวนมาก เมื่อตัดกาวผิวไปถึงระดับ  $\Phi_s = 2\Phi_F$  ดังนั้น ความหนาแน่นพาหะส่วนน้อยที่ผิวจะเท่ากับความเข้มข้นสารเจือ ที่จุดนี้การกระจายประจุในซิลิกอนจะเด่นชัดด้วยการสะสมพาหะส่วนน้อยที่ผิว ซึ่งขณะที่ผิวสารกึ่งตัวนำจากพาหะส่วนน้อยจะเปลี่ยนเป็นพาหะส่วนมาก ดังนั้น ผิวจึงถูกกลับ (inverted) หรือมีชนิดพาหะตรงข้ามกันของเนื้อสาร

เมื่อชั้นกลับ (inversion layer) เกิดขึ้น ชั้นปลอดพาหะก็จะไม่ขยายอีกต่อไป หลังจากจุดนี้การเพิ่มไบอัสค่าบวกกับเกต จะเป็นผลให้เพิ่มความหนาแน่นอิเล็กตรอนที่ผิว ค่าความกว้างชั้นปลอดพาหะมากที่สุดจะเป็น

$$W_{cmax} = \sqrt{\frac{2\epsilon_s\epsilon_0(2\Phi_F)}{qN_a}} \quad (1.7.1.2-4)$$

ในรูปที่ 1.7.1.2-1 (ง) แผนผังพลังงานจะแสดงให้เห็นชั้นกลับที่ความถี่ต่ำ ดังนั้นความหนาแน่นประจุจะแสดงด้วยประจุอิเล็กตรอน  $Q_n$  ซึ่งจะมากกว่าประจุไอออนรวม  $Q_A$  โดยผลรวมที่ได้จะสมดุลกับประจุค่าบวกที่เกต  $Q_g$



รูปที่ 1.7.1.2-1 แสดงตัวเก็บประจุสมภายใต้เงื่อนไขการเปลี่ยนแปลงไบอัส แผนผังจะแสดงชนิดและชื่อของประจุที่ผิว, การโค้งเบนแถบพลังงานผิวและประจุที่รอยต่อ

### 1.7.1.3 สนามและค่าพังทลาย (fields and breakdown)

ทั้งกรณีการสะสมประจุและชั้นกลับ ตักตวงคร่อมสารกึ่งตัวนำจะมีค่าน้อยมากเมื่อเทียบกับแรงดันที่ตกคร่อมฉนวน แรงดันผิวสูงสุด ตกคร่อมที่ภาวะสูงสุดของทั้งคู่จะประมาณได้เป็น

$$\begin{aligned}\Phi_{S_{\max}} &= 0.55V - \Phi_F && \text{ช่วงการสะสมประจุ} \\ &0.55V + \Phi_F && \text{ช่วงการกลับ}\end{aligned}\quad (1.7.1.3-1)$$

แรงดันออกไซด์จะหาได้จากสมการ (1.7.1.2-1)

$$V_{ox} = V_{GS} + \Phi_{ms} - \Phi_{S_{\max}} - \Phi_F$$

สนามที่คร่อมออกไซด์จะได้

$$\begin{aligned}E_{ox} &= -V_{ox}/T_{ox} \\ E_{ox} &= -[V_{GS} + \Phi_{ms} - \Phi_{S_{\max}} - \Phi_F]/T_{ox}\end{aligned}\quad (1.7.1.3-2)$$

## 1.7.2 ความสัมพันธ์ระหว่างค่าความจุไฟฟ้าและแรงดัน

การวัดคุณสมบัติค่าความจุไฟฟ้าและแรงดัน (CV) ของตัวเก็บประจุแบบมอส ซึ่งเป็นกุญแจสำคัญที่จะนำไปสู่การวิเคราะห์และตรวจสอบขบวนการสร้างวงจรรวมและยังช่วยให้เข้าใจคุณสมบัติของอุปกรณ์อีกมากมาย พารามิเตอร์จากขบวนการสร้างเช่น แรงดันแฟลตแบนด์, ความหนาออกไซด์และความเข้มข้นฐานรอง จะวัดได้อย่างถูกต้องจากกราฟ CV

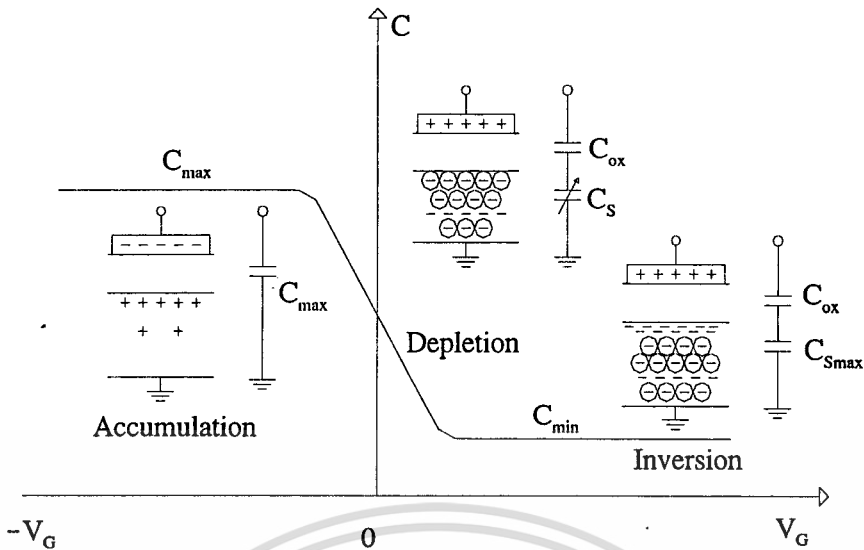
### 1.7.2.1 ค่าความจุไฟฟ้าภายใต้สภาวะให้ไบอัส

สำหรับตัวเก็บประจุมอส ในช่วงสะสมประจุความหนาแน่นของพาหะ ส่วนมากจะสูงเนื่องจากซิลิกอนมีคุณสมบัติของโลหะ ดังนั้น จะได้ค่าความจุไฟฟ้าเป็น

$$C_{ox} = \epsilon_{ox}\epsilon_0 A/T_{ox}\quad (1.7.2.1-1)$$

เมื่อ  $\epsilon_{ox}$  เป็นค่าคงที่ไดอิเล็กตริกของออกไซด์  $A$  เป็นพื้นที่ของตัวเก็บประจุและ  $T_{ox}$  เป็นความหนาออกไซด์ กล่าวได้อีกอย่างหนึ่งว่า  $C_{ox}$  เป็นค่าความจุไฟฟ้าของตัวเก็บประจุแนวระนาบสมดุลย์ จะเห็นได้ว่า ถ้าสามารถวัดว่า  $C_{ox}$  และรู้ค่าพื้นที่ และชนิดของฉนวนแล้ว ความหนา  $T_{ox}$  ก็จะสามารถหาได้ถูกต้อง บ่อยครั้งที่ปริมาณ  $C_{ox}$  จะถูกหาในรูป  $C_{\max}$  เนื่องจากมันเป็นค่าความจุไฟฟ้าสูงสุดที่วัดได้ ดังนั้นเมื่อพิจารณาค่าความจุไฟฟ้าในรูปของอัตราการเปลี่ยนแปลงของประจุที่เกทต่อแรงดันเกทที่เปลี่ยนไปจะได้

$$C = \Delta Q_S/\Delta V_G\quad (1.7.2.1-2)$$



รูปที่ 1.7.2.1-1(ก) กราฟแสดงคุณสมบัติตัวเก็บประจุ-แรงดัน ของตัวเก็บประจุมอสชนิดพี ที่ความถี่สูง

ต่อมาในช่วงปลอดพาหะแรงดันจากเกตจะเป็นผลให้พาหะส่วนมากถูกผลักออกไป ทำให้เกิดเป็นชั้นปลอดพาหะขึ้น (depletion layer) จึงเกิดเป็นตัวเก็บประจุที่ต่ออนุกรมกับตัวเก็บประจุออกไซด์ ดังแสดงในรูปที่ 1.7.2.1-1 ตัวเก็บประจุซิลิกอน  $C_S$  จะเป็นฟังก์ชันของแรงดัน

$$C_S = \epsilon_S \epsilon_0 A / W_c \quad (1.7.2.1-3)$$

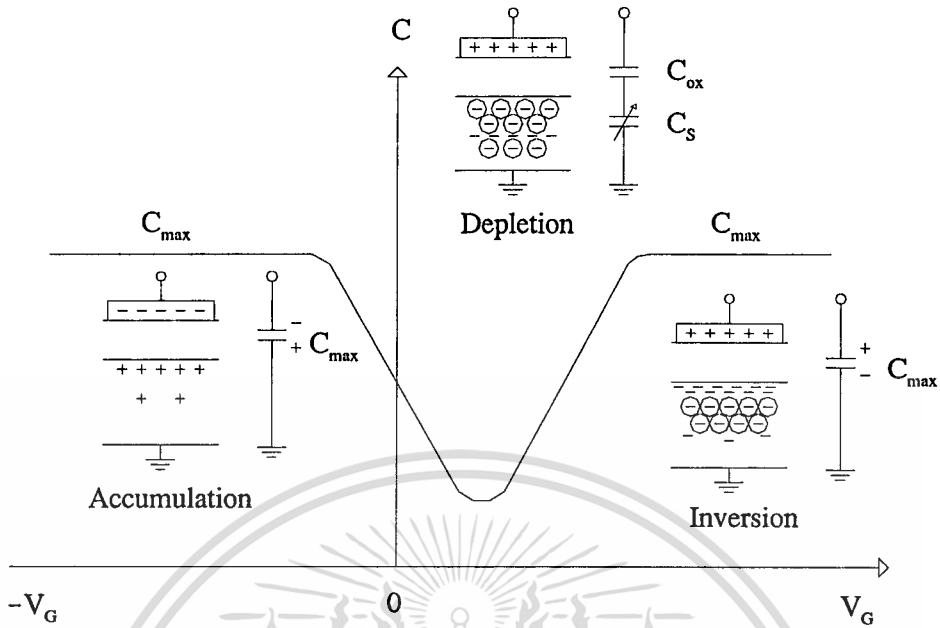
ซึ่ง  $W_c$  เป็นความกว้างชั้นปลอดพาหะที่ขึ้นกับแรงดัน

การรวมแบบอนุกรมของ  $C_{ox}$  กับ  $C_S$  เป็นสาเหตุให้ค่าความจุไฟฟ้ารวมในชั้นปลอดพาหะลดลง

$$C_T = C_S C_{ox} / (C_S + C_{ox}) \quad (1.7.2.1-4)$$

ที่สภาวะการกลับจะพบว่า ชั้นปลอดพาหะจะมีความกว้างสูงสุดและค่าความจุไฟฟ้าก็จะมีค่าต่ำสุด ดังแสดงในรูปที่ 1.7.2.1-1 (ก)

$$C_{min} = C_{Smax} C_{ox} / (C_{Smax} + C_{ox}) \quad (1.7.2.1-5)$$



รูปที่ 1.7.2.1-1(ข) กราฟแสดงคุณสมบัติตัวเก็บประจุ-แรงดัน ของตัวเก็บประจุมอสชนิดพี ที่ความถี่ต่ำ

จัดรูปใหม่ในรูปค่าความจุไฟฟ้าภาวะปกติ (normalized capacitance) ได้เป็น

$$\frac{C_{\min}}{C_{ox}} = \frac{1}{1 + \frac{C_{ox}}{C_{S\max}}} \quad (1.7.2.1-6)$$

ความถี่ที่ใช้ในการวัดค่าความจุไฟฟ้านิยมแบ่งเป็น 2 ช่วง คือ ช่วงความถี่ต่ำ (low frequency) จะอยู่ในช่วงน้อยกว่า 1 เฮิร์ต และช่วงความถี่สูง (high frequency) ปกติจะใช้ช่วงมากกว่า 1 เมกกะเฮิร์ตที่ความถี่ต่ำ ถ้าการเปลี่ยนแปลงของแรงดันเกตช้าเพียงพอที่พาหะส่วนน้อยในชั้นกลับจะสามารถตอบสนองกับสัญญาณได้ทัน โดยพาหะส่วนน้อยเหล่านี้จะทะลุผ่านชั้นปลอดพาหะไปยังเนื้อสาร ทำให้ประจุที่เกตสมดุลกับความหนาแน่นอิเล็กตรอนที่ผิว ดังนั้น ช่วงการกลับที่ความถี่ต่ำ จึงมีลักษณะคล้ายช่วงการสะสม เมื่อวัดค่าเก็บประจรวมจึงมีค่าเท่ากับค่าความจุไฟฟ้าออกไซด์ ดังรูปที่ 1.7.2.1-1 (ข)

ส่วนที่ความถี่อิเล็กตรอนไม่สามารถที่จะตอบสนองต่อการเปลี่ยนแปลงสัญญาณที่เกตซึ่งมีความถี่สูงกว่า 1 เมกกะเฮิร์ตได้ ทำให้ค่าเก็บประจรวมในช่วงการกลับของกรณีนี้มีค่าเป็น  $C_{\min}$

## 1.8 แบบจำลองของมอส (Model of MOS) [6,7,8,9]

คอมพิวเตอร์เป็นเครื่องมือที่สำคัญที่ช่วยในการจำลองแบบวงจร ทั้งในด้านการวิเคราะห์และการออกแบบวงจรต่างๆ PSPICE เป็นโปรแกรมหนึ่งที่ถูกใช้กันอย่างแพร่หลาย โดยโปรแกรม PSPICE มีแบบจำลอง 3 ระดับ ซึ่งขึ้นอยู่กับแบบจำลอง ว่ามีความละเอียดมากน้อยเพียงใด

### 1.8.1 แบบจำลองมอสทรานซิสเตอร์ในโปรแกรม PSPICE

โปรแกรม PSPICE มีแบบจำลองของ มอสทรานซิสเตอร์ 3 ระดับด้วยกัน ซึ่งมีสูตรคุณสมบัติ I-V ที่แตกต่างกัน แบบจำลองระดับ 1 จะเป็นแบบที่ง่ายที่สุด โดยงานวิจัยนี้ จะใช้แบบจำลองระดับที่ 1 เป็นหลัก เนื่องจากมอสทรานซิสเตอร์ที่ออกแบบจะเป็นโครงสร้างอย่างง่าย ไม่ซับซ้อน และมีขนาดช่องทางเดินกระแสขนาดใหญ่ ดังนั้น ในการจำลองแบบด้วยระดับ 1 ก็เพียงพอที่จะใช้ตรวจสอบคุณสมบัติเบื้องต้นของวงจรที่ประกอบด้วยมอสทรานซิสเตอร์อย่างถูกต้องได้

คุณสมบัติทางไฟตรงของมอสทรานซิสเตอร์จะถูกกำหนดด้วยพารามิเตอร์ทางไฟฟ้า ของตัวอุปกรณ์ เช่น VTO, KP, LAMBDA, PHI และ GAMMA เป็นต้น โดยชื่อพารามิเตอร์และสัญลักษณ์ที่ใช้จะแสดงอยู่ในตารางที่ 1.8.1-1 พารามิเตอร์ทางไฟฟ้าจะถูกคำนวณเมื่อกำหนดค่า พารามิเตอร์ทางกระบวนการ (process parameters) เช่น NSUB, TOX เป็นต้น สำหรับค่าเฉพาะผู้ใช้งานจะต้องเป็นผู้กำหนดเอง

ค่า VTO จะเป็นค่าบวกสำหรับเอ็น-แชนแนล เอ็นฮานซ์เมนต์โหมด และเป็นค่าลบสำหรับเอ็น-แชนแนล ดีพลีชันโหมด กรณีเป็นพี-แชนแนล ก็จะได้ค่า VTO เป็นค่าลบ สำหรับ เอ็นฮานซ์เมนต์โหมด และเป็นค่าบวกสำหรับดีพลีชันโหมด

ตัวเก็บประจุในส่วนต่างๆ จะถูกจำลองแบบเพื่อให้คำนวณได้ง่ายจากลวดลายวงจร ตัวเก็บประจุคงที่ 3 ส่วนได้แก่ CGSO, CGDO และ CGBO จะหมายถึง ค่าความจุไฟฟ้าส่วนที่ซ้อนกัน (over-lap) ของเกต-ซอส เกต-เดรน และเกต-เนื้อสาร ตามลำดับ ตัวเก็บประจุชั้นปลอดพาหะ ทั้งทางด้านล่างและด้านข้าง ได้แก่ รอยต่อพี-เอ็น ซอส-เนื้อสาร และเดรน-เนื้อสาร โดยค่าความจุไฟฟ้าเหล่านี้จะถูกคำนวณด้วยพารามิเตอร์ CBD, CBS, CJ และ PB

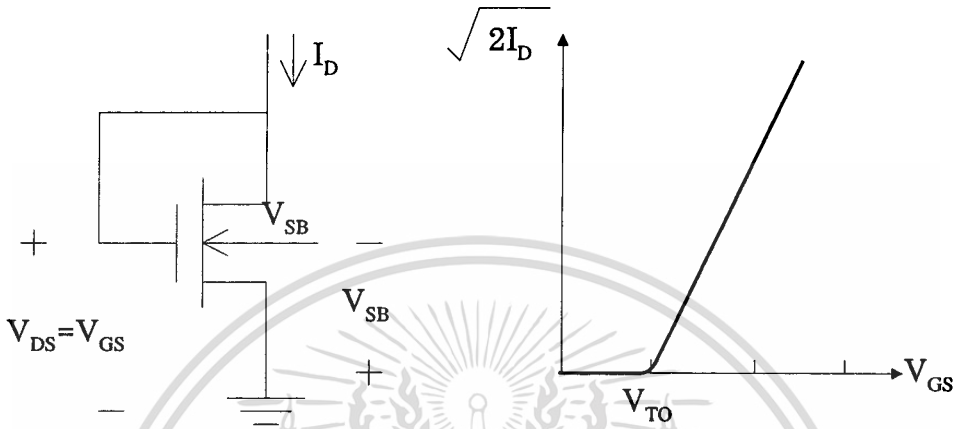
เพื่อให้ได้ผลเป็นที่น่าพอใจในการออกแบบและวิเคราะห์วงจร จึงควรจัดข้อมูลตัวอย่างของมอสทรานซิสเตอร์ให้ครอบคลุมช่วงการทำงานของกระแสและแรงดันตั้งห้วข้อที่จะกล่าวต่อไป

### 1.8.2 การวัดพารามิเตอร์ของตัวอุปกรณ์

วิธีการรวบรวมเพื่อคำนวณค่า  $V_T$ ,  $\gamma$ ,  $K = K'(W/L)$  และ  $\lambda$  แสดงดังรูปที่ 1.8.2-1 ซึ่งเป็นวงจรที่ใช้ทดสอบและกราฟคุณสมบัติกระแสและแรงดัน โดยแรงดันขีดเริ่ม  $V_T$  ค่าทรานสคอนดักแตนซ์ของอุปกรณ์  $K$  (device transconductance) และค่าสัมประสิทธิ์บอดี้เอฟเฟค  $\gamma$  ทั้งหมดนี้ ถูกคำนวณจากกราฟข้อมูล สำหรับค่าการมอดูเลชันความยาวช่องทางเดิน (channel-length modulation)  $\lambda$  ในงานวิจัยนี้ ค่า  $\lambda$  กำหนดให้มีค่าเท่ากับศูนย์ เนื่องจากความยาวช่องทางเดินกระแสในมอสทรานซิสเตอร์ที่ออกแบบมีขนาดเล็กที่สุด  $20 \mu\text{m}$  ซึ่งจะไม่มีผลต่อค่า  $\lambda$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) (1)  $V_{TO}$  ทหาจากจุดตัดแกน

(2)  $k = k' \frac{W}{L}$  ทหาจากเส้นความชัน:  $\sqrt{k} = \frac{\sqrt{2I_D}}{V_{GS} - V_T}$

(3)  $\gamma = \frac{\sqrt{2q\epsilon_s N_a}}{C_{ox}}$

รูปที่ 1.8.2-1 แสดงพารามิเตอร์ของมอสทรานซิสเตอร์

ตารางที่ 1.8.1-1 แสดงค่าตัวแปรในการจำลองแบบโปรแกรม PSPICE

Symbol	Name	Parameter	Units	Default
	LEVEL	Model index		1
$V_{TO}$	VTO	Zero-bias threshold voltage	V	0.0
$k$	KP	Transconductance parameter	A/V <sup>2</sup>	2.0E-5
$\gamma$	GAMMA	Bulk threshold parameter	V <sup>1/2</sup>	0.0
$2 \Phi $	PHI	Surface potential	V	0.6
$\lambda$	LAMBDA	Channel-length modulation	V <sup>-1</sup>	0.0
$C_{db}$	CBD	Zero-bias B-D junction capacitance	F	0.0
$C_{sb}$	CBS	Zero-bias B-S junction capacitance	F	0.0
	CGSO	Gate-source overlap capacitance per meter channel width	F/m	0.0
	CGDO	Gate-drain overlap capacitance per meter channel width	F/m	0.0
	CGBO	Gate-bulk overlap capacitance per meter channel width	F/m	0.0
$\Phi_0$	PB	Bulk junction potential	V	0.8
$C_{jo}$	CJ	Zero-bias bulk junction bottom capacitance per square meter of junction area	F/m <sup>2</sup>	0.0
$t_{ox}$	TOX	Oxide thickness	m	1.0E-7
$N_a, N_d$	NSUB	Substrate doping	cm <sup>-3</sup>	0.0
$Q_{SS}/q$	NSS	Surface state density	cm <sup>-2</sup>	0.0
$X_j$	XJ	Metallurgical junction depth	m	0.0
$L_D$	LD	Lateral diffusion	m	0.0
$\mu$	UO	Surface mobility	cm <sup>2</sup> /V.s	600

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### วงจรรย่อยของอนาลอกมอส

จากบทที่ 1 ที่ผ่านมามีได้กล่าวถึงโครงสร้าง รูปแบบจำลอง และคุณสมบัติต่างๆของมอส-ทรานซิสเตอร์ เนื้อหาของบทนี้กล่าวถึงวงจรรอนาลอกมอสเบื้องต้น ที่ประกอบด้วยทรานซิสเตอร์ที่มากกว่าหนึ่งตัวขึ้นไป เพื่อเป็นการพัฒนาในระดับวงจรรย่อย (subcircuits) โดยทั่วไปแล้ววงจรรย่อยเหล่านี้จะแสดงคุณสมบัติเพียงหน้าที่เดียวเท่านั้น ซึ่งถ้านำวงจรรย่อยเหล่านี้มารวมกันก็จะนำไปสู่วงจรรที่ซับซ้อนยิ่งขึ้น

วงจรรขยายเชิงดำเนินการ (Operational Amplifier circuit) จะเป็นตัวอย่างที่แสดงให้เห็นถึงการนำวงจรรพื้นฐานมารวมกันเพื่อให้ทำหน้าที่ได้ซับซ้อนยิ่งขึ้น รูปที่ 2-1 แสดงให้เห็นว่าออปแอมป์ (Op-Amp) มีความสัมพันธ์กับวงจรรพื้นฐานอย่างไรบ้าง จะสังเกตเห็นได้ว่าส่วนหนึ่งของออปแอมป์ จะเป็นวงจรรขยายผลต่าง (Differential Amplifier circuit) ซึ่งประกอบขึ้นด้วยวงจรรพื้นฐาน เช่น เคอเรนที่ซิงค์ (current sink) เคอเรนที่มีลเลอริโหลด (current mirror load) และซอส-คัพเปิ้ลเพอร์ (source-coupled pair) ส่วนอื่นของออปแอมป์คือ เซกกันตเกนสเตจ (second gain stage) ซึ่งประกอบด้วยอินเวอร์เตอร์ (inverter) และเคอเรนที่-ซิงค์โหลด (current-sink load) ส่วนเอาต์พุตสเตจ จะประกอบด้วย ซอส-ฟอลโลเวอร์ (source-follower) และเคอเรนที่-ซิงค์โหลด ดังนั้นจึงจำเป็นต้องให้อิสต์ที่สมำเสมอสำหรับแต่ละส่วน ไบอัสซิงสเตจ (biasing stage) ประกอบด้วยเคอเรนที่-ซิงค์โหลดและเคอเรนที่มีลเลอริ เพื่อที่จะให้กระแสไบอัสกับส่วนอื่น ๆ [3]

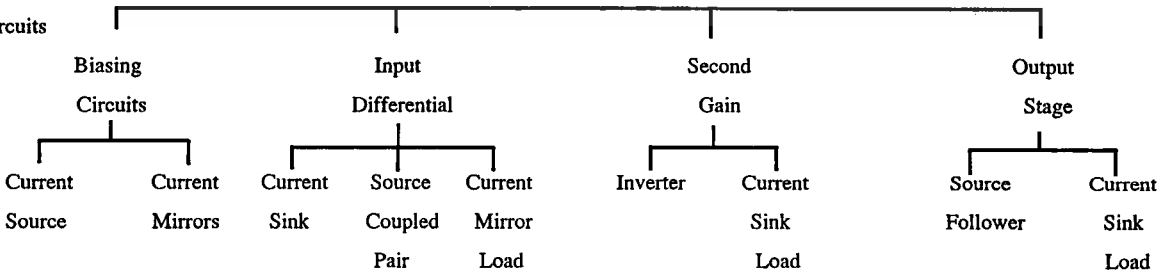
#### Operational Amplifier

Complex

Circuits

Simple

Circuits



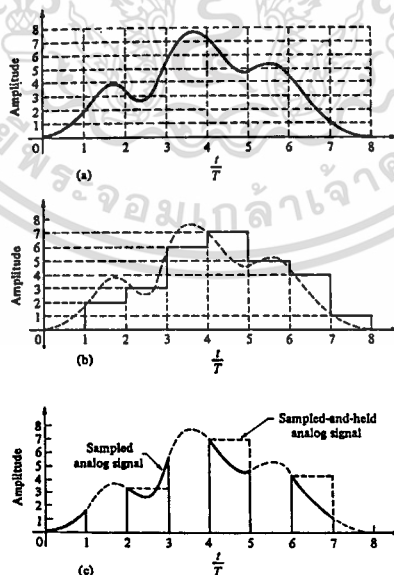
รูปที่ 2-1 แสดงแผนผังองค์ประกอบของออปแอมป์

## 2.1 วงจรอนาลอกมอสทรานซิสเตอร์

การพัฒนาเทคโนโลยีวงจรรวมควบคู่ไปกับการความต้องการที่จะรวมระบบประมวลผลสัญญาณ (signal processing) ลงบนชิพ (chip) เดียวกัน จึงเป็นแรงผลักดันอย่างมากเพื่อการออกแบบวงจรรวมแบบอนาลอก ขณะที่การออกแบบวงจรรวมอนาลอกที่ซับซ้อนได้มีการปรับปรุง จึงมีความจำเป็นที่จะต้องกำหนดกฎเกณฑ์, การจัดแบ่ง เพื่อให้ครอบคลุมการออกแบบ

การออกแบบวงจรรวมจะถูกแบ่งเป็นสองประเภทใหญ่ๆคือ อนาลอกและดิจิตอล เพื่อที่จะแสดงถึงวิธีการออกแบบของทั้งสองประเภทนี้ สิ่งแรกที่จะต้องพิจารณาคือ สัญญาณ (signal) สัญญาณอนาลอก เป็นสัญญาณที่ถูกนิยามว่าเป็นช่วงของเวลาแบบต่อเนื่อง และมีช่วงขนาดสัญญาณที่ต่อเนื่อง ดังแสดงในรูปที่ 2.1-1(ก) ส่วนสัญญาณดิจิตอล เป็นสัญญาณที่ถูกนิยามว่าเป็นเพียงช่วงของเวลาและขนาดสัญญาณเท่านั้น ดังนั้นทำให้วงจรดิจิตอล ถูกใช้เป็นวงจรที่มีเพียงสองสถานะเท่านั้น ดังแสดงในรูปที่ 2.1-1(ข)

ชนิดของสัญญาณอื่นที่จะพบในการออกแบบวงจรรวมอนาลอกคือ analog sampled-data signal ซึ่งเป็นสัญญาณที่นิยามว่าเป็นการครอบคลุมช่วงของขนาดสัญญาณอย่างต่อเนื่อง แต่จะอยู่เพียงค่าของเวลาเท่านั้น และบ่อยครั้งที่ sampled analog signal จะอยู่ที่ค่าการเริ่มต้นของคาบ ซึ่งเป็นผลให้เกิด sampled-and-held analog signal ดังแสดงในรูปที่ 2.1-1(ค)

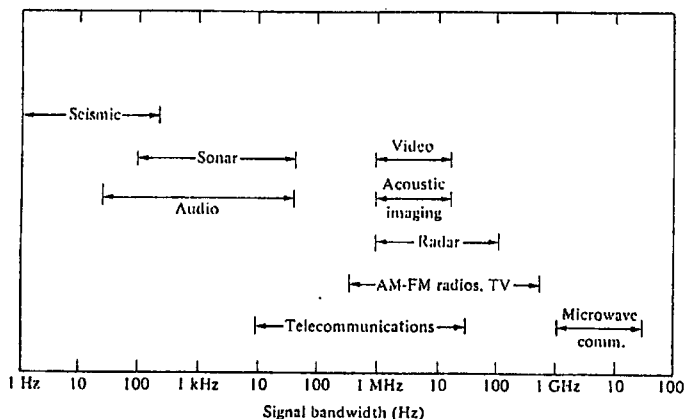


รูปที่ 2.1-1 (ก) สัญญาณอนาลอก (ข) สัญญาณดิจิตอล (ค) Analog Sampled data

โดย T เป็นคาบของสัญญาณดิจิตอล

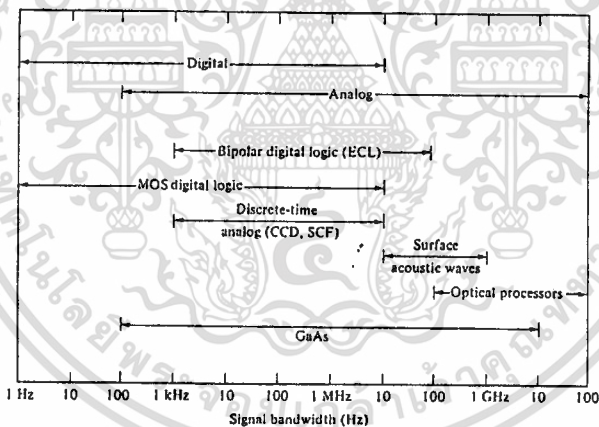
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1-2 แสดงช่วงกว้างของสัญญาณที่ถูกใช้ในการประมวลผลสัญญาณ

ในแบบประมวลผลสัญญาณ สิ่งที่สำคัญที่ต้องพิจารณาคือ ช่วงกว้างสัญญาณ (signal bandwidth) ที่ใช้ในการประมวลผล กราฟของช่วงกว้างสัญญาณต่างๆ แสดงอยู่ในรูปที่ 2.1-2



รูปที่ 2.1-3 แสดงถึงช่วงกว้างสัญญาณที่สามารถประมวลผลได้ด้วยเทคโนโลยีปัจจุบัน

วงจรรทรกดิจิตอลของมอสแบบวงจรรวมขนาดใหญ่ (MOS-LSI digital logic) ซึ่งเป็นเทคโนโลยีที่จะพัฒนาไปสู่วงจรรวมขนาดใหญ่มาก (Very Large Scale Integrated-VLSI) ถูกคาดคะเนว่าจะสามารถประมวลผลที่มีความถี่สูงได้ถึง 10-100 เมกกะเฮิร์ต ซึ่งทำได้โดยการเพิ่มความหนาแน่น และการเพิ่มความเร็วของตัวอุปกรณ์อย่างเหมาะสม อย่างไรก็ตาม ดังที่เห็นในรูปที่ 2.1-3 วงจรรทรกดิจิตอลของไบโพลาร์ (bipolar digital logic) ก็สามารถที่จะประมวลผลที่อัตราเหล่านี้ได้เช่นกัน ดังนั้น จึงเป็นไปได้ที่จะสร้างวงจรรวมขนาดใหญ่มาก (VLSI) ให้มีอัตราการประมวลผลที่เร็วกว่าตัวประมวลผล (processor) ที่สร้างด้วยเทคโนโลยีไบโพลาร์ (bipolar technology) ที่ทำได้ในปัจจุบัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การพิจารณาการใช้งานเทคโนโลยีและช่วงกว้างสัญญาณ ที่แสดงในรูปที่ 2.1-2 และ 2.1-3 เป็นสิ่งสำคัญต่อการออกแบบวงจรรวมอนาล็อกในอนาคต อย่างไรก็ตาม เทคโนโลยีที่ใช้งานเริ่มแรกสำหรับวงจรดิจิทัลคือ เทคโนโลยีมอส (MOS technology) ซึ่งจะมีข้อดีบางอย่างเช่น ขนาดของตัวอุปกรณ์มีขนาดเล็ก, ต้นทุนต่ำและการสูญเสียพลังงานต่ำ ดังนั้น วงจรอนาล็อกที่ถูกสร้างเป็นวงจรรวมจึงเริ่มนิยมสร้างด้วยเทคโนโลยีมอสเช่นเดียวกับวงจรดิจิทัล

## 2.2 วงจรสะท้อนกระแสแบบธรรมดา (Simple Current Mirror Circuits)

วงจรรวมมีข้อดีข้อหนึ่งที่เหนือกว่าวงจรแบบส่วนประกอบแยก (discrete component) คือ สามารถจะทำให้ส่วนประกอบมีความเข้าคู่ (match) กันได้มากกว่า

วงจรที่จะกล่าวต่อไปนี้จะใช้หลักการเข้าคู่ของอุปกรณ์ โดยหัวข้อนี้จะแสดงถึงการวิเคราะห์วงจรที่เข้าคู่กัน ซึ่งเป็นแหล่งจ่ายกระแสคงที่ (constant current source) ที่เป็นส่วนประกอบสำคัญของวงจรรวมผลต่าง โครงสร้างที่มีประโยชน์อย่างมากในการออกแบบวงจรอนาล็อกนี้เรียกว่า วงจรสะท้อนกระแส (current mirror circuits)

วงจรสะท้อนกระแสจะใช้หลักการว่า ถ้าตัดคาเทท-ฮอส ของมอสทรานซิสเตอร์สองตัวที่เหมือนกัน มีค่าเท่ากันแล้ว กระแสช่องทางเดินก็จะมีค่าเท่ากัน รูปที่ 2.2-1 แสดงถึงวงจรสะท้อนกระแสช่องทางเดินกระแสเอ็นแบบธรรมดา (simple n-channel mirror) กระแส  $i_i$  จะถูกกำหนดด้วยแหล่งจ่ายกระแส และ  $i_o$  เป็นเอาต์พุท หรือกระแสที่ถูกสะท้อน (mirrored current)  $M1$  จะอยู่ในช่วงการทำงานอิ่มตัว เนื่องจาก  $V_{DS1} = V_{GS1}$  สมมติว่า  $V_{DS2} \geq V_{GS} - V_{T2}$  มีค่ามากกว่า  $V_{T2}$  ดังนั้น จากสมการในช่วงการทำงานอิ่มตัวของมอสทรานซิสเตอร์ จะได้อัตราส่วนของกระแสเอาต์พุทกับกระแสอินพุท ( $i_o/i_i$ ) เป็น

$$\frac{i_o}{i_i} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \left( \frac{\mu_{02} C_{ox2}}{\mu_{01} C_{ox1}} \right) \quad (2.2-1)$$

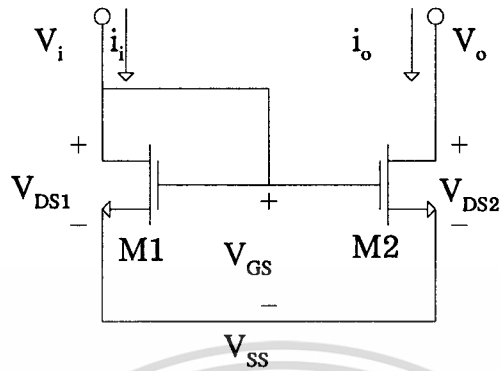
โดยทั่วไปส่วนประกอบของวงจรสะท้อนกระแสจะถูกสร้างบนวงจรรวมเดียวกัน ดังนั้น พารามิเตอร์ทางกายภาพ เช่น  $V_T, \mu_0, C_{ox}$  เป็นต้น จะเหมือนกันทั้งสองตัว เป็นผลให้สมการ (2.2-1) เปลี่ยนเป็น

$$\frac{i_o}{i_i} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (2.2-2)$$

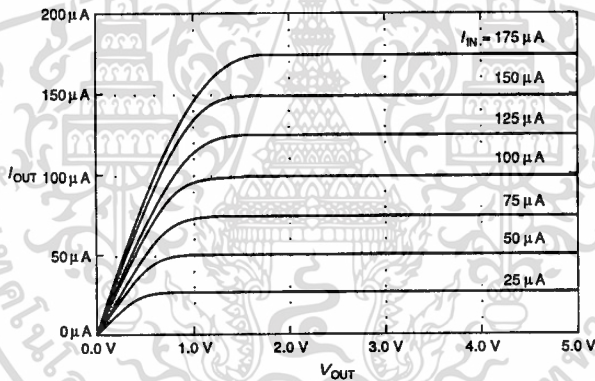
ถ้า  $V_{DS2} = V_{DS1}$  จะทำให้ได้อัตราส่วนของ  $i_o/i_i$  เป็น

$$\frac{i_o}{i_i} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \quad (2.2-3)$$

ดังนั้น จะเห็นได้ว่า นักออกแบบจะสามารถควบคุมอัตราส่วนกระแส  $i_o/i_i$  ได้ตามต้องการ



รูปที่ 2.2-1 แสดงวงจรสะท้อนกระแสช่องทางเดินกระแสเอ็นแบบธรรมดา



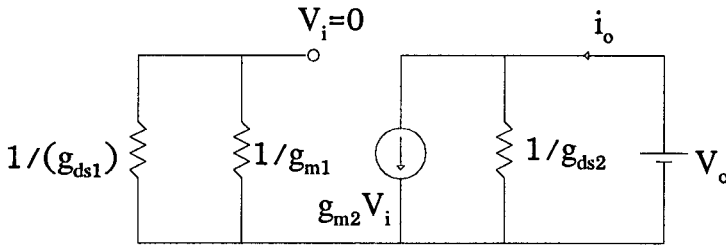
รูปที่ 2.2-2 แสดงรูปแบบที่ได้จากการจำลองแบบวงจรในรูปที่ 2.2-1

สำหรับรูปที่ 2.2-2 แสดงคุณสมบัติกระแส-แรงดันที่ถูกจำลองแบบโดยค่าของ  $W = 50 \mu\text{m}$  และ  $L = 10 \mu\text{m}$  และพารามิเตอร์แบบจำลองของ  $V_T = 0.75 \text{ V}$ ,  $K = 24 \mu\text{A}/\text{V}^2$ ,  $\gamma = 0.8 \text{ V}^{-1/2}$ ,  $\lambda = 0.01 \text{ V}^{-1}$  และ  $\Phi = 0.6 \text{ V}$  [5]

สำหรับการวิเคราะห์สัญญาณขนาดเล็ก (small-signal analysis) วงจรสมมูล (equivalent circuit) ของรูปที่ 2.2-1 จะสามารถเขียนได้ดังรูปที่ 2.2-3 และจะได้ความต้านทานขาออกของสัญญาณขนาดเล็ก (small signal output resistance) ดังนี้

$$r_{out} = \frac{V_o}{i_o} = \frac{1}{g_{ds2}} = r_{ds2} = \frac{1}{\lambda i_o} \quad (2.2-4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2-3 แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบธรรมดา

### 2.3 วงจรสะท้อนกระแสแบบคาสโคด (Cascode Current Mirror Circuits)

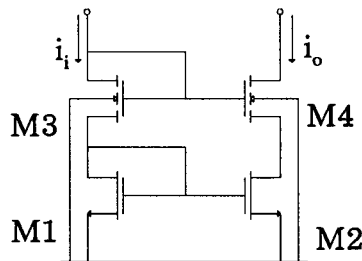
วงจรสะท้อนกระแสแบบคาสโคด จะแสดงดังรูปที่ 2.3-1 โดยวงจรสะท้อนกระแสแบบนี้จะมีความต้านทานขาออกสูงกว่าที่ได้จากวงจรสะท้อนกระแสแบบธรรมดา มอสทรานซิสเตอร์  $M3$  และ  $M4$  จะช่วยให้ค่าของ  $V_{DS1}$  และ  $V_{DS2}$  มีค่าใกล้เคียงกัน ซึ่งจะช่วยลดอิทธิพลของผลการมอดูเลชันช่องทางเดิน (channel modulation effect)

เนื่องจากว่า สาเหตุที่ทำให้วงจรสะท้อนกระแสเกิดความแตกต่างกันมี 2 สาเหตุด้วยกันที่จะกล่าวไว้ในงานวิจัยนี้ คือ (1) ผลการมอดูเลชันช่องทางเดิน และ (2) ความไม่สมบูรณ์ในการเข้าคู่กันทางเรขาคณิต (imperfect geometrical matching) ซึ่งผลจากความไม่สมบูรณ์ในการเข้าคู่กันทางเรขาคณิตจะกล่าวต่อไปในหัวข้อ 2.5

พิจารณาผลจากการมอดูเลชันช่องทางเดิน สมมติว่า มอสทรานซิสเตอร์มีความเหมือนกันและค่าอัตราส่วน  $\left(\frac{L_1 W_2}{W_1 L_2}\right)$  ในสมการ (2.2-2) มีค่าเท่ากับหนึ่ง ดังนั้น จะเขียนสมการ (2.2-2) ได้ใหม่เป็น

$$\frac{i_o}{i_i} = \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \quad (2.3-1)$$

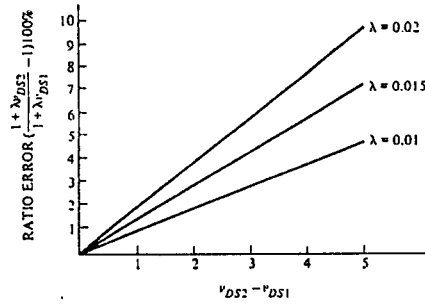
โดยสมมติว่า ค่า  $\lambda$  ของมอสทรานซิสเตอร์ทั้งสองมีค่าเท่ากัน สมการนี้จะแสดงให้เห็นถึงความแตกต่างแรงดันเดรน-ซอส ของมอสทรานซิสเตอร์ทั้งสองตัว ที่เป็นสาเหตุให้เกิดความผิดพลาดของอัตราขยายกระแส (current gain) ที่เป็นหนึ่งหรือการสะท้อนกระแส (current mirroring)



รูปที่ 2.3-1 แสดงวงจรสะท้อนกระแสแบบคาสโคด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

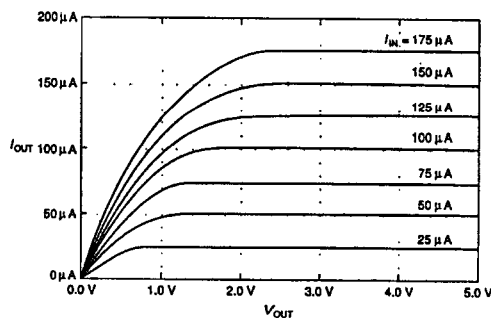
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3-2 แสดงกราฟของอัตราความผิดพลาด (%) กับความแตกต่างแรงดันเดรน-ซอสของวงจรสะท้อนกระแสในรูปที่ 2.2-1 โดยกราฟนี้กำหนด  $V_{DS1} = 2$  โวลต์

รูปที่ 2.3-2 จะแสดงกราฟของอัตราความผิดพลาดกระแส (current ratio error) กับ  $V_{DS2} - V_{DS1}$  ที่ค่า  $\lambda$  ต่างๆ ของมอสทรานซิสเตอร์ทั้งสองตัวในช่วงอิมิตัว จากกราฟจะสังเกตเห็นความจริงสองประการ ประการแรกคือ อัตราความผิดพลาดจะเกิดขึ้นเมื่อมอสทรานซิสเตอร์ทั้งสองมีค่าแรงดันเดรน-ซอสที่ต่างกัน และประการที่สอง เมื่อให้แรงดันเดรน-ซอสที่ต่างกัน อัตราส่วนของกระแสสะท้อน (mirror current) ต่อกระแสอ้างอิง (reference current) จะผิดพลาดน้อยลงเมื่อค่า  $\lambda$  มีค่าต่ำ (ค่าความต้านทานขาออกมีค่าสูง) ดังนั้น วงจรสะท้อนกระแสหรือวงจขยายกระแส (current amplifier circuit) ที่ดีควรมีค่าแรงดันเดรน-ซอส ที่เท่ากัน และมีค่าความต้านทานขาออกที่สูง

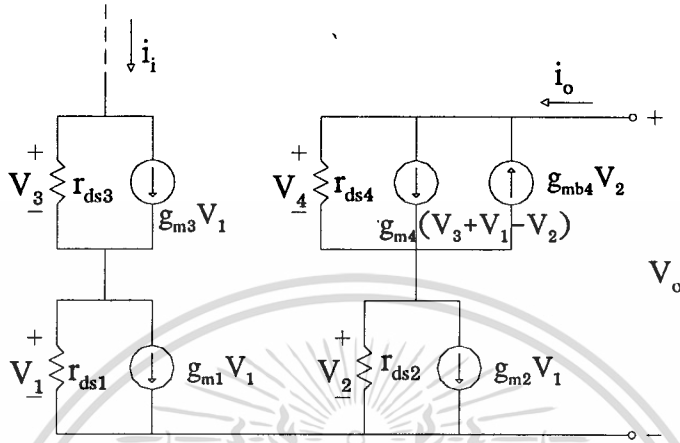
วงจรสะท้อนกระแสแบบคาสโคด จะแสดงถึงข้อดีของการมีความต้านทานขาออกที่สูงกว่า วงจรสะท้อนกระแสแบบธรรมดา ซึ่งผลดีนี้จะเห็นได้ชัดเจนเมื่อแรงดันเดรน-ซอส มีความต่างกันถ้ามอสทรานซิสเตอร์ทั้งหมดในรูปที่ 2.3-1 เหมือนกันทุกตัว ดังนั้น แรงดันที่เดรนของมอส  $M1$  จะเท่ากับ  $M2$  แต่ถ้าแรงดันเดรนของมอส  $M4$  ถูกทำให้เพิ่มขึ้น ดังนั้น กระแสของ  $M4$  จะเพิ่มขึ้น ซึ่งจะเป็นการเพิ่มกระแสใน  $M2$  ด้วย มอส  $M4$  จะเริ่มหยุดการทำงานเพื่อที่จะชดเชยการเพิ่มของกระแสเป็นผลให้แรงดัน  $V_{GS4}$  ลดลง ซึ่งเป็นสาเหตุให้แรงดัน  $V_{DS2}$  เพิ่มขึ้น ผลของการเปลี่ยนแปลงแรงดันเดรนของมอส  $M4$  ดังนั้น การสะท้อนกระแสจึงมีค่าผิดพลาดน้อยมาก เนื่องจากผลของความต้านทานขาออก



รูปที่ 2.3-3 แสดงรูปแบบที่ได้จากการจำลองแบบวงจรในรูปที่ 2.3-1

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อมีผู้สนใจในประเด็นการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.3-3 แสดงคุณสมบัติกระแส-แรงดันของวงจรในรูปที่ 2.3-1 เมื่อ  $(W/L) = (50/10)$  เท่ากันหมดทุกตัว ,  $V_T = 0.75 V$  ,  $K = 24 \mu A/V^2$  ,  $\gamma = 0.8 V^{-1/2}$  ,  $\lambda = 0.01 V^{-1}$  และ  $\Phi = 0.6 V$  คุณสมบัติเหล่านี้ แสดงให้เห็นว่า ค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบคาสโคดมีนัยสำคัญมากกว่าวงจรถ่ายสะท้อนกระแสแบบธรรมดา และมีความถูกต้องในระดับที่ดี



รูปที่ 2.3-4 แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบคาสโคด

การหาค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบคาสโคดจะถูกคำนวณหาโดย การใช้แบบจำลองสัญญาณขนาดเล็กของรูปที่ 2.3-4 ซึ่งจะหาค่า  $V_o$  เป็นสิ่งแรก จะเขียนได้เป็น

$$V_o = V_4 + V_2 = r_{ds4} [i_o + g_{mb4} V_2 - g_{m4} (V_3 + V_1 - V_2)] + V_2 \quad (2.3-2)$$

ดังนั้น 
$$V_2 = r_{ds2} (i_o - g_{m2} V_1) \quad (2.3-3)$$

ภายใต้เงื่อนไขสัญญาณขนาดเล็ก  $i_i = 0$  ดังนั้น  $V_1$  และ  $V_3$  จึงมีค่าเป็นศูนย์ เมื่อแทนสมการ (2.3-3) ลงใน (2.3-2) จะได้

$$V_o = i_o [r_{ds2} + r_{ds4} + r_{ds2} r_{ds4} (g_{m4} + g_{mb4})] \quad (2.3-4)$$

ทำการหาค่าความต้านทานขาออก,  $r_{out}$  จะได้

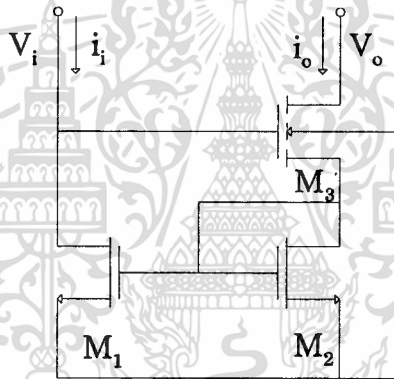
$$r_{out} = r_{ds2} + r_{ds4} + r_{ds2} r_{ds4} g_{m4} (1 + \eta_4) \quad (2.3-5)$$

ซึ่งกำหนดให้  $\eta_4 = g_{mb4} / g_{m4}$

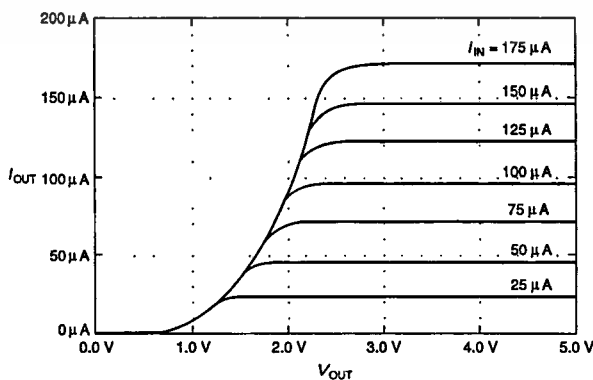
## 2.4 วงจรสะท้อนกระแสแบบวิลสัน (Wilson Current Mirror Circuits)

วงจรสะท้อนกระแสแบบวิลสัน จะแสดงดังรูปที่ 2.4-1 ค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบวิลสัน จะเพิ่มขึ้นโดยใช้ค่าเชิงลบ การย้อนกลับของกระแส (current feedback) ถ้ากระแส  $i_o$  เพิ่มขึ้น ดังนั้น จะทำให้กระแสที่มอส  $M_2$  เพิ่มขึ้นด้วย อย่างไรก็ตาม เนื่องจากพฤติกรรม การสะท้อนของมอส  $M_1$  และ  $M_2$  จึงทำให้กระแสในมอส  $M_1$  เพิ่มขึ้นด้วย ถ้ากระแส  $i_i$  คงที่ และ สมมติว่ามีค่าความต้านทานจากเกตของมอส  $M_3$  (เดรนของมอส  $M_1$ ) กับกราวด์ ดังนั้นแรงดันเกต ของมอส  $M_3$  จะลดลงเมื่อกระแส  $i_o$  เพิ่มขึ้น

รูปที่ 2.4-2 แสดงคุณสมบัติกระแส-แรงดันของวงจรในรูปที่ 2.4-1 เมื่อกำหนดให้  $(W/L) = (50/10)$  เท่ากันหมดทุกตัว และ  $V_T = 0.75 \text{ V}$ ,  $K = 24 \mu\text{A}/\text{V}^2$ ,  $\gamma = 0.8 \text{ V}^{-1/2}$ ,  $\lambda = 0.01 \text{ V}^{-1}$  และ  $\Phi = 0.6 \text{ V}$



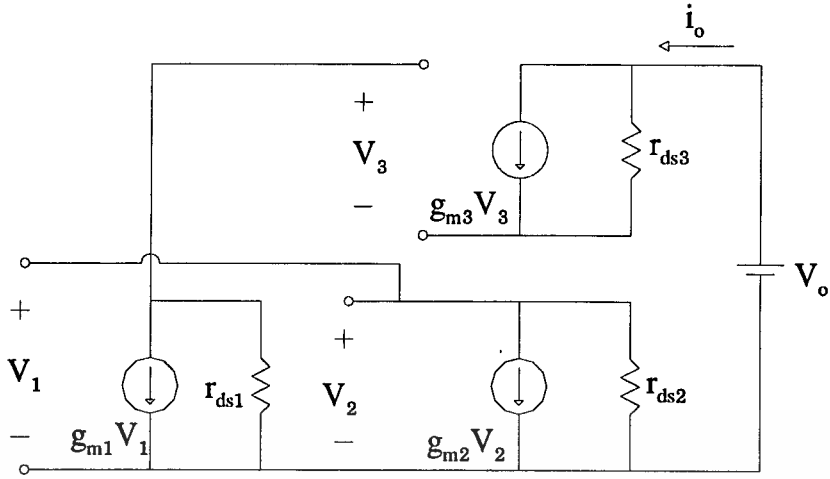
รูปที่ 2.4-1 แสดงวงจรสะท้อนกระแสแบบวิลสัน



รูปที่ 2.4-2 แสดงรูปแบบที่ได้จากการจำลองแบบวงจรในรูปที่ 2.4-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

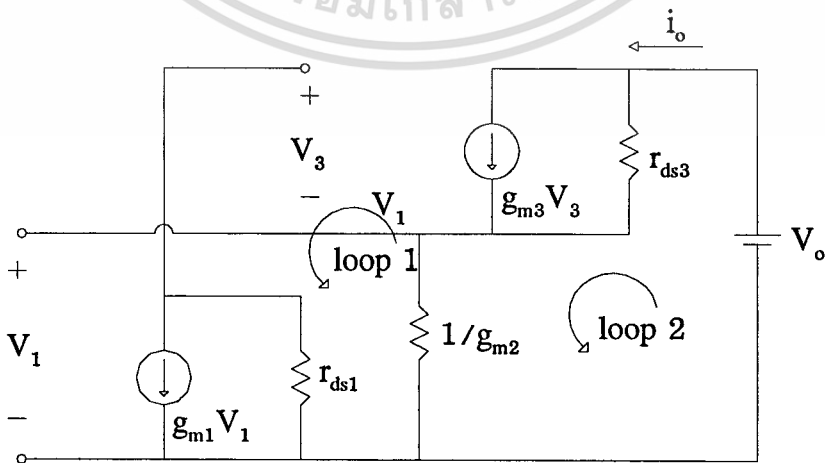
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4-3 แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบวิลสัน

เมื่อค่าความต้านทานขาออก  $r_{out}$  เพิ่มขึ้น ดังนั้น วงจรจะแสดงคุณสมบัติได้ใกล้เคียงแหล่งจ่ายกระแสคงที่ทางอุดมคติ ซึ่งจะได้ข้อสังเกตสองประการจากรูปที่ 2.4.2 คือ (1) กราฟที่ได้จะมีความแบนเรียบ (flat) มากกว่าที่ได้จากวงจรสะท้อนกระแสแบบธรรมดา (2) ความเป็นเชิงเส้น (ความถูกต้อง) ของวงจรแบบวิลสันนี้จะไม่ดีที่ระดับกระแสสูงๆ ค่าความไม่เป็นเชิงเส้นนี้เกิดขึ้นเนื่องจากความแตกต่างของ  $V_{DS1}$  และ  $V_{DS2}$  ขณะกระแสมีค่ามาก

วงจรสมมูลสัญญาณขนาดเล็ก แสดงดังรูปที่ 2.4-3 และจัดรูปใหม่ให้ง่ายขึ้น ดังรูปที่ 2.4-4 โดยการแทนที่แหล่งจ่ายกระแสที่ควบคุมเอง (self-controlled current source :  $g_{m2}V_2$ ) ด้วยตัวต้านทาน  $1/g_{m2}$  (และตัด  $r_{ds2}$  ที่ขนานกับตัวต้านทาน  $1/g_{m2}$  ออก (เนื่องจากมีค่าน้อยกว่ามาก)



รูปที่ 2.4-4 แสดงวงจรสมมูลสัญญาณขนาดเล็กของวงจรสะท้อนกระแสแบบวิลสันที่จัดรูปใหม่ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการจากลูป (loop) ในรูปที่ 2.4-4 จะได้

$$\begin{aligned} \text{loop 1 :} & \quad -i_o/g_{m2} - V_3 - r_{ds1}g_{m1}(i_o/g_{m2}) = 0 \\ \text{loop 2 :} & \quad -V_o + (i_o - g_{m3}V_3)r_{ds3} + i_o/g_{m2} = 0 \end{aligned} \quad (2.4-1)$$

ทำการหาค่า  $i_o$  จะได้

$$i_o = V_o / \left\{ r_{ds3} + [1 + g_{m3}r_{ds3}(1 + g_{m1}r_{ds1})] / g_{m2} \right\} \quad (2.4-2)$$

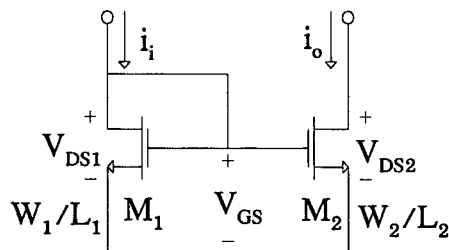
โดยทั่วไปค่าของ  $g_m$  จะประมาณ  $1 \text{ mA/V}$  ขณะที่  $r_{ds}$  มีค่าอยู่ในระดับร้อยเท่าของ  $K\Omega$  ดังนั้นค่าของ  $g_{m3}r_{ds3} \gg 1$  และค่า  $g_{m1}r_{ds1} \gg 1$  จึงจัดสมการ (2.4-2) ได้ใหม่เป็น

$$r_{out} = \frac{V_o}{i_o} \approx \frac{g_{m1}r_{ds1}g_{m3}r_{ds3}}{g_{m2}} = (g_{m1}r_{ds1}) \left( \frac{g_{m3}}{g_{m2}} \right) r_{ds3} \quad (2.4-3)$$

## 2.5 วงจรขยายกระแส (Current Amplifier Circuits)

จากที่กล่าวผ่านมาในหัวข้อ 2.3 สาเหตุอันหนึ่งที่ทำให้เกิดความผิดพลาดของอัตราส่วน กระแสของมอสทรานซิสเตอร์สองตัวในวงจรสะท้อนกระแสคือ ความไม่สมบูรณ์ในการเข้าคู่กันทางเรขาคณิต ซึ่งเกิดจากสาเหตุของความแตกต่างของค่า  $W$  และ  $L$  ที่ออกแบบกับค่า  $W$  และ  $L$  ที่ได้จากกระบวนการสร้างจริง ที่เป็นเช่นนี้ เนื่องจากความผิดพลาดของขบวนการสร้างมาสก์ (mask) ขบวนการทางแสง (photolithographic) การกัด (etching) และการเปลี่ยนแปลงเนื่องจากการแพร่ออกนอกบริเวณ (out-diffusion variation) ซึ่งการเปลี่ยนแปลงเหล่านี้ สามารถทำให้เกิดความแตกต่างสำหรับมอสทรานซิสเตอร์สองตัว

บางครั้งในการใช้งานวงจรสะท้อนกระแสจะใช้กระแสที่คูณในลักษณะของการขยายกระแส ซึ่งในกรณีนี้ ค่าอัตราส่วนช่องทางเดิน  $W_2/L_2$  ของมอสทรานซิสเตอร์  $M_2$  จะมีค่ามากกว่าค่าอัตราส่วนช่องทางเดิน  $W_1/L_1$  ของมอสทรานซิสเตอร์  $M_1$  ดังรูปที่ 2.5-1

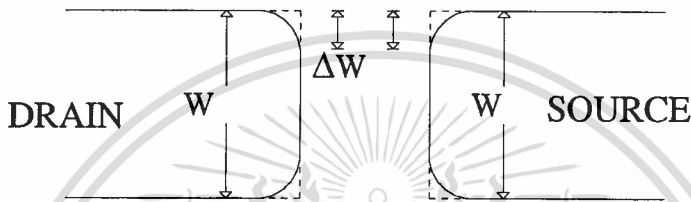


รูปที่ 2.5-1 แสดงวงจรขยายกระแสที่มีค่า  $W_2/L_2 > W_1/L_1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกระบวนการสร้างวงจรรวมจะทำให้โครงสร้างทรานซิสเตอร์ที่ออกแบบไว้เกิดความผิดพลาดขึ้นได้ เนื่องจากกระบวนการทางแสง กระบวนการสร้างมาส์ก กระบวนการกัด และกระบวนการแพร์สารเจือ ซึ่งจะทำให้พื้นที่ที่ออกแบบไว้ผิดพลาดไป ดังแสดงในรูปที่ 2.5-2 จะเห็นได้ว่า ที่ขอบของขั้วเดรน-ซอส ที่จะต้องผ่านกระบวนการต่างๆ ในการสร้าง จะเกิดการเปลี่ยนแปลง  $\Delta W$  จากลวดลายที่ออกแบบไว้ ซึ่ง ค่า  $\Delta W$  ที่เกิดขึ้นนี้ จะเป็นสาเหตุให้อัตราการขยายกระแสผิดพลาดไปได้



รูปที่ 2.5-2 แสดงค่า  $\Delta W$  ที่เกิดขึ้นในโครงสร้างของทรานซิสเตอร์

เพื่อให้ได้วงจรรขยายกระแสที่มีคุณสมบัติที่ดี จึงควรศึกษาถึงโครงสร้างทางเรขาคณิต ที่มีผลต่ออัตราการขยายกระแส ดังตัวอย่างต่อไปนี้

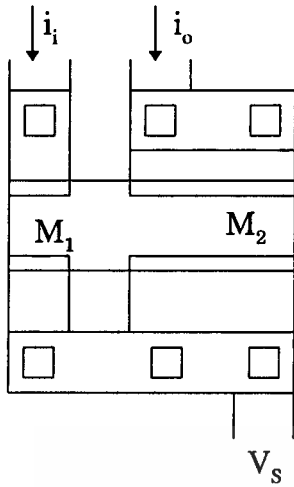
#### ตัวอย่าง 2.5-1

รูปที่ 2.5-3 จะแสดงให้เห็นลวดลายของวงจรรขยายกระแสแบบ 1:5 โดยสมมุติให้ความยาวช่องทางเดินมีค่าเท่ากัน ( $L_1 = L_2$ ) และหาอัตราส่วนความผิดพลาดกระแส ถ้าให้ความกว้างช่องทางเดินกระแสมีค่า  $W_1 = 10 \pm 0.2 \mu m$  และ  $W_2 = 50 \pm 0.2 \mu m$

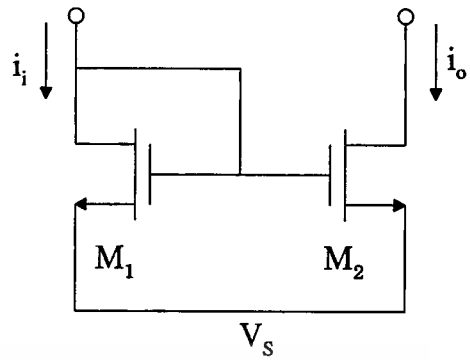
จะได้ค่าอัตราส่วน  $W_2$  ต่อ  $W_1$  และอัตรารขยายของวงจรรขยายกระแส เป็น

$$\frac{i_o}{i_i} = \frac{W_2}{W_1} = \frac{50 \pm 0.2}{10 \pm 0.2} = 5 \pm 0.08$$

โดยที่สมมุติให้การเปลี่ยนแปลงเป็นได้ทั้งค่าบวกหรือค่าลบจะเห็นว่าอัตราความผิดพลาด ที่เกิดขึ้นนี้ จะมีค่าประมาณ 2% ของอัตรารขยายกระแสที่ออกแบบไว้



(ก)



(ข)

รูปที่ 2.5-3 แสดง (ก) ลวดลาย และ (ข) วงจรของวงจรรขยายกระแสแบบไม่ปรับปรุค่า  $\Delta W$

จากค่าความผิดพลาดที่เกิดขึ้นนี้ จะยังคงเป็นที่ยอมรับได้ถ้าหากค่าพารามิเตอร์ต่าง ๆ ของมอส-ทรานซิสเตอร์ยังคงเข้าคู่กันได้อย่างสมบูรณ์ ปัญหานี้สามารถแก้ไขได้โดยการปรับปรุที่ลวด-ลายมาส์ก ที่ออกแบบอัตราส่วนขยายกระแส 1:5 ที่ถูกต้อง จึงควรใช้มอสทรานซิสเตอร์ที่มีขนาดเท่ากับมอส-ทรานซิสเตอร์  $M_1$  จำนวน 5 ตัวเรียงขนานกัน ซึ่งจะพิจารณาได้จากตัวอย่างต่อไปนี้

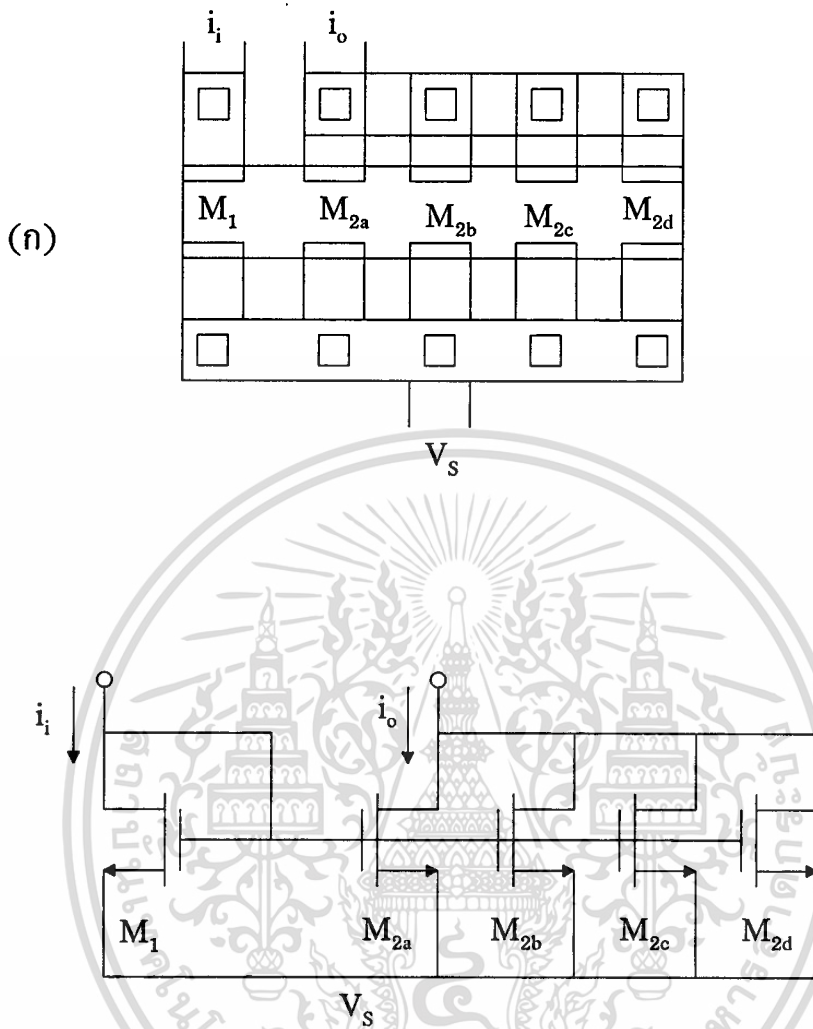
#### ตัวอย่าง 2.5-2

รูปที่ 2.5-4 แสดงถึงเทคนิคการปรับปรุลวดลายมาส์กที่ออกแบบ และคำนวณหาอัตราความผิดพลาดของวงจรรขยายกระแส โดยกำหนดให้ ความกว้างช่อง ทางเดิน กระแสของมอส-ทรานซิสเตอร์  $W_1 = 10 \pm 0.2 \mu m$  และ  $W_2 = 5(10 \pm 0.2) \mu m$

ดังนั้น อัตราส่วน  $W_2$  ต่อ  $W_1$  และอัตราขยายกระแสจะได้ เป็น

$$\frac{i_o}{i_i} = \frac{5(10 \pm 0.2)}{10 \pm 0.2} = 5$$

จากตัวอย่างจะเห็นได้ว่า ค่าอัตราขยายกระแสของวงจรรขยายกระแสแบบปรับปรุค่า  $\Delta W$  จะให้ค่าที่ถูกต้องมากกว่าวงจรรขยายกระแสแบบไม่ปรับปรุค่า  $\Delta W$



รูปที่ 2.5-4 แสดง (ก) ลวดลาย และ (ข) วงจรของวงจรขยายกระแสแบบปรับปรุงค่า  $\Delta W$

จากวิธีการปรับปรุงค่า  $\Delta W$  ด้วยการออกแบบลวดลายมาส์ก และวงจรขยายกระแส โดยให้ มอสทรานซิสเตอร์เรียงกันในแนวนานกัน จะสามารถช่วยในการลดค่าความผิดพลาดที่เกิดขึ้นจาก กระบวนการสร้างได้ อย่างไรก็ตาม วิธีการนี้เป็นวิธีหนึ่งที่ต้องพิจารณาในการปรับปรุงการออกแบบลวด ลายมาส์ก และวงจรขยายกระแส เพื่อการพัฒนาสู่วงจรรวมอนาล็อกแบบซีมอสต่อไป

## บทที่ 3

### การออกแบบลวดลาย

การศึกษาคูณสมบัติของตัวอุปกรณ์นั้นจะต้องเริ่มต้นจากการออกแบบลวดลายมาส์ก เพื่อให้มีความเหมาะสมกับวิธีการวัดคุณสมบัติและเหมาะสมกับเทคโนโลยีที่ใช้ในกระบวนการสร้าง ปัจจัยต่างๆ เหล่านี้ เช่น การจัดวางมาส์ก (mask alignment) ขบวนการทางแสง การกัด เป็นต้น เพื่อให้เป็นผลดีต่อคุณสมบัติและผลผลิต จึงมักมีการกำหนดรูปแบบของลวดลายมาส์กในรูปของระยะความกว้างที่น้อยสุดที่จะเป็นไปได้ ซึ่งเรียกข้อกำหนดนี้ว่า กฎการออกแบบ (design rules)

#### 3.1 กฎการออกแบบ

กฎการออกแบบ เป็นข้อกำหนดเกี่ยวกับรูปแบบทางเรขาคณิตของลวดลายมาส์กแต่ละชั้น ว่าควรมีความสัมพันธ์กันอย่างไรกับลวดลายมาส์กในชั้นอื่นๆ โดยทั่วไป การออกแบบจะให้ความสำคัญที่สำคัญที่ราคาต้นทุน คุณสมบัติตัวอุปกรณ์และใช้พื้นที่น้อยที่สุด กฎการออกแบบอาจแบ่งปัจจัยที่สำคัญออกเป็น 2 กลุ่มใหญ่ คือ ปัจจัยทางด้านลายเส้น (graphical factors) ซึ่งจะสัมพันธ์กับความละเอียดและค่าผิดพลาดที่ยอมรับได้ของกระบวนการสร้างและปัจจัยทางไฟฟ้า (electrical factors) ซึ่งจะเกี่ยวข้องกับคุณสมบัติทางไฟฟ้า เช่น คุณสมบัติแรงดันพียงหลายของชั้นเดรนและซอส หรือความหนาแน่นกระแสบนลวดลายโลหะ ซึ่งกฎการออกแบบจะเป็นแนวทางสำหรับการออกแบบลวดลายวงจรรวม โดยข้อมูลต่างๆ เหล่านี้จะได้มาจากการวิเคราะห์สิ่งที่ได้จากขบวนการสร้าง ซึ่งเทคโนโลยีของขบวนการสร้างที่แตกต่างกัน จะมีกฎการออกแบบที่ต่างกันด้วย

สำหรับรูปที่ 3.1-1 แสดงให้เห็นถึงส่วนของชั้นต่างๆ ของมอสทรานซิสเตอร์เพื่อแสดงถึงกฎการออกแบบนั้นๆ ที่ใช้ในงานวิจัยนี้ โดยตัวเลขในรูปถูกระบุในรายละเอียดของกฎการออกแบบ

##### 3.1.1 กฎการออกแบบทางด้านลายเส้น

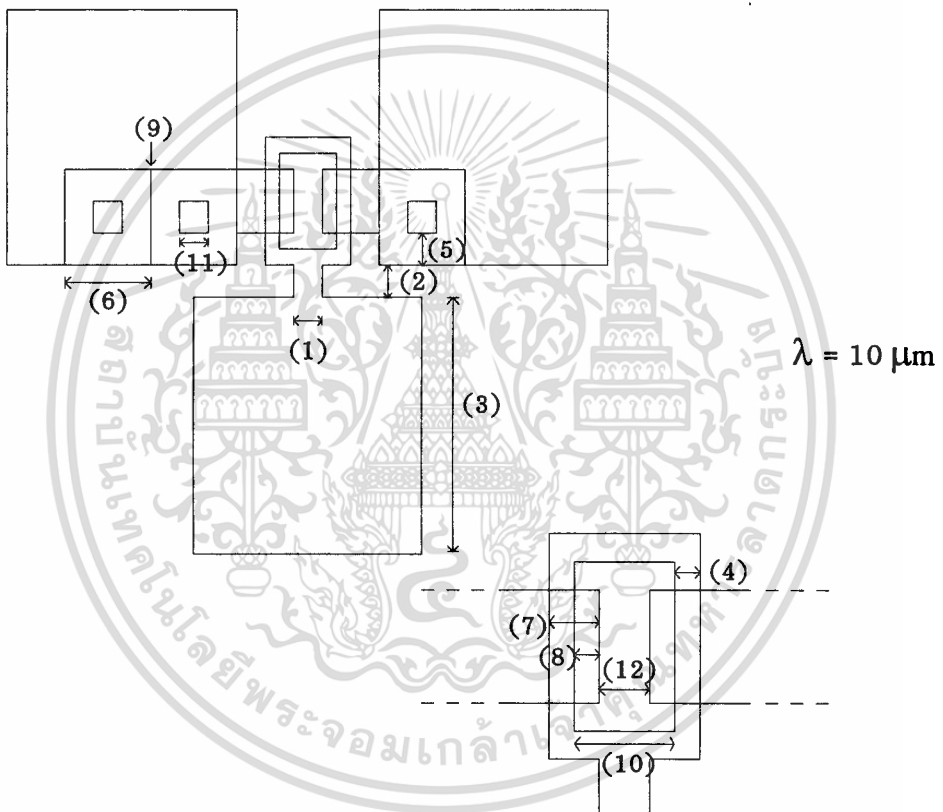
การกำหนดขนาดของตัวอุปกรณ์ ขึ้นอยู่กับการกำหนดขนาดและค่าผิดพลาดที่ยอมรับได้ของทั้งโฟโตมาส์ก (photomask) และขบวนการสร้างด้วย ซึ่งแสดงได้ดังตำแหน่งที่แสดงในรูปที่ 3.1-1

- (1) ความกว้างเส้นโลหะที่น้อยที่สุด ( $2\lambda$ )
- (2) ระยะห่างน้อยที่สุดระหว่างโลหะกับโลหะ ( $2\lambda$ )
- (3) ความกว้างแพดโลหะที่น้อยที่สุด ( $16\lambda$ )
- (4) ระยะห่างส่วนที่ซ้อนกันระหว่างโลหะกับเกตที่น้อยที่สุด ( $\lambda$ )
- (5) ความห่างบริเวณแพร่สารเจือบริเวณขอบกับพื้นที่คอนแทค ( $2\lambda$ )
- (6) ความกว้างบริเวณแพร่สารเจือที่น้อยที่สุด ( $6\lambda$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- (7) ระยะห่างส่วนที่ป้องกันระหว่างโลหะกับบริเวณแพร์สารเจือที่น้อยที่สุด ( $2\lambda$ )  
 (8) ระยะห่างส่วนที่ป้องกันระหว่างเกทกับบริเวณแพร์สารเจือที่น้อยที่สุด ( $\lambda$ )  
 (9) ระยะห่างระหว่างบริเวณแพร์สารเจือที่ต่างชนิดกันน้อยที่สุด (0)  
 (10) ความกว้างเกทที่น้อยที่สุด ( $\lambda$ )  
 (11) ความกว้างคอนแทกที่น้อยที่สุด ( $2\lambda$ )  
 โดยที่  $\lambda = 10 \mu\text{m}$



รูปที่ 3.1-1 แสดงส่วนของลวดลายชั้นต่างๆ ของมอสทรานซิสเตอร์โดยกฎการออกแบบพื้นฐาน

### 3.1.2 กฎการออกแบบทางไฟฟ้า

กฎนี้เกี่ยวข้องกับคุณสมบัติการรั่วไหล (leakage) และการพังทลาย (breakdown) ทางไฟฟ้าของบริเวณแพร์สารเจือที่อยู่ติดกันทั้งสอง

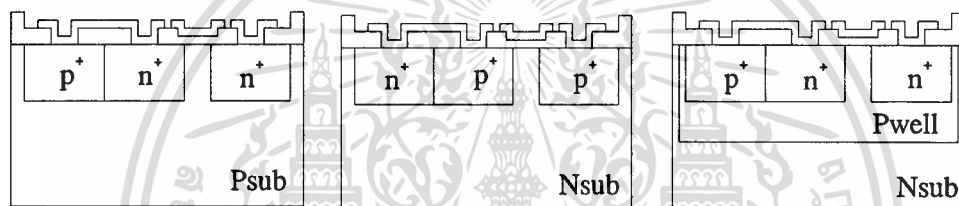
- (12) ความยาวช่องทางเดินของตัวอุปกรณ์ที่น้อยที่สุด (ระยะระหว่างขั้วเดรนถึงซอส)  
 - ความทนทานกระแสของลวดลายโลหะ (อลูมิเนียม)

## 3.2 การออกแบบเพื่อศึกษาคุณสมบัติทางไฟฟ้า

### 3.2.1 คุณสมบัติรอยต่อพี-เอ็น

โครงสร้างพื้นฐานของตัวอุปกรณ์ส่วนใหญ่เกิดขึ้นจากรอยต่อพี-เอ็น โดยการเกิดเป็นรอยต่อพี-เอ็น แบบใดนั้นขึ้นอยู่กับโครงสร้างของตัวอุปกรณ์นั้นๆ ซึ่งคุณสมบัติของรอยต่อพี-เอ็น เป็นตัวกำหนดคุณสมบัติของวงจรรวมที่จะออกแบบต่อไป รูปที่ 3.2.1-1 แสดงถึงรอยต่อพี-เอ็น ที่เกิดขึ้นภายในโครงสร้างของมอสทรานซิสเตอร์ สามารถสรุปรอยต่อพี-เอ็น ต่างๆได้ ดังนี้

- คุณสมบัติรอยต่อพี-เอ็น ระหว่าง  $P_{well}$  กับ  $N_{sub}$
- คุณสมบัติรอยต่อพี-เอ็น ระหว่าง  $P^+$  กับ  $N_{sub}$
- คุณสมบัติรอยต่อพี-เอ็น ระหว่าง  $n^+$  กับ  $P_{well}$
- คุณสมบัติรอยต่อพี-เอ็น ระหว่าง  $n^+$  กับ  $P_{sub}$



รูปที่ 3.2.1-1 แสดงถึงรอยต่อพี-เอ็น ที่เกิดขึ้นภายในโครงสร้างของมอสทรานซิสเตอร์

การศึกษาถึงคุณสมบัติรอยต่อพี-เอ็น จะใช้การออกแบบมอนิเตอร์ โดยเป็นรูปสี่เหลี่ยมที่ กำหนดขนาดพื้นที่ต่างๆกัน จากนั้นทำการแพร่สารเจือเพื่อให้เกิดรอยต่อพี-เอ็น ตามต้องการ ดังที่ แสดงไว้ในรูปที่ 3.2.1-2

### 3.2.2 คุณสมบัติของตัวเก็บประจุไฟฟ้า

สำหรับโครงสร้างของมอสทรานซิสเตอร์ สามารถพิจารณาถึงตัวเก็บประจุไฟฟ้าที่อยู่ในโครงสร้างได้ ดังรูปที่ 3.2.2-1 ซึ่งแบ่งตัวเก็บประจุไฟฟ้าออกเป็น 2 กลุ่มใหญ่ๆ คือ

ก) ตัวเก็บประจุไฟฟ้าที่มีออกไซด์เป็นไดอิเล็กตริก

- ตัวเก็บประจุไฟฟ้าที่เกต (gate oxide)
- ตัวเก็บประจุไฟฟ้าที่ส่วนออกไซด์หนา (thick oxide)

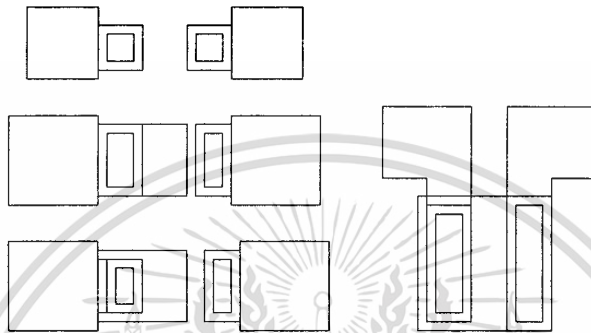
ข) ตัวเก็บประจุไฟฟ้าที่มีบริเวณปลอดพาหะของรอยต่อพี-เอ็น เป็นไดอิเล็กตริก

- ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อ  $P_{well}$  กับ  $N_{sub}$
- ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อ  $P^+$  กับ  $N_{sub}$
- ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อ  $n^+$  กับ  $P_{well}$
- ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อ  $n^+$  กับ  $P_{sub}$

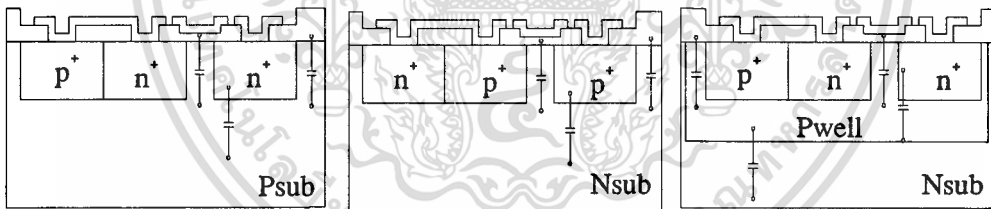
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

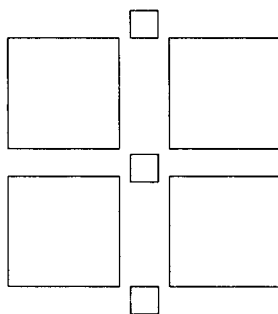
การศึกษาคุณสมบัติตัวเก็บประจุไฟฟ้า ใช้การออกแบบมอนิเตอร์ โดยเป็นรูปสี่เหลี่ยมที่กำหนดขนาดพื้นที่ต่าง ๆ กัน จากนั้นทำการสร้างอ็อกไซด์ปกคลุมตามความหนาที่ต้องการ ส่วนมอนิเตอร์ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อพี-เอ็น ทำการแพร่สารเจือตามรอยต่อที่ต้องการ มอนิเตอร์ที่ใช้ในการศึกษาคุณสมบัติของตัวเก็บประจุไฟฟ้า แสดงในรูปที่ 3.2.2-2



รูปที่ 3.2.1-2 แสดงลวดลายมาสก์สำหรับศึกษาคุณสมบัติรอยต่อ พี-เอ็น



รูปที่ 3.2.2-1 แสดงถึงตัวเก็บประจุไฟฟ้าที่อยู่ในโครงสร้างของมอสทรานซิสเตอร์



รูปที่ 3.2.2-2 แสดงลวดลายมาสก์สำหรับศึกษาคุณสมบัติของตัวเก็บประจุไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 การออกแบบมอสทรานซิสเตอร์

วงจรรวมประกอบขึ้นด้วยมอสทรานซิสเตอร์ตัวเดียว ๆ รวมกัน ดังนั้น วงจรรวมจะมีคุณสมบัติที่ดีได้ จึงจำเป็นต้องมีองค์ประกอบของมอสทรานซิสเตอร์แต่ละตัวที่ดี ในการศึกษามอสทรานซิสเตอร์ตัวเดียวนั้น จึงต้องการศึกษาถึงคุณสมบัติความสัมพันธ์ระหว่างค่ากระแสและแรงดันของมอสทรานซิสเตอร์ที่ดี ซึ่งหมายถึงว่า ต้องสามารถควบคุมกระแสของมอสทรานซิสเตอร์แต่ละตัวให้เป็นไปตามที่ต้องการ โดยสังเกตที่สมการกระแสของมอสทรานซิสเตอร์

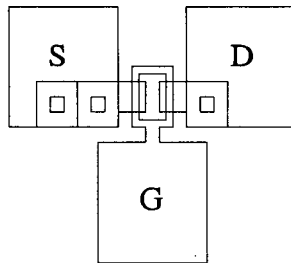
ก) ช่วงเชิงเส้น :  $V_{DS} < V_{D,sat}$

$$I_D = \left(\frac{W}{L}\right) \mu_n C_{ox} [V_{GS} - V_{th}] V_{DS}$$

ข) ช่วงอิ่มตัว :  $V_{DS} \geq V_{D,sat}$

$$I_{D,sat} = \left(\frac{W}{2L}\right) \mu_n C_{ox} [V_{GS} - V_{th}]^2$$

เมื่อพิจารณาถึงค่าตัวแปรในสมการคุณสมบัติกระแสและแรงดันทั้งสองช่วง จะได้ว่าค่าของ  $V_{GS}$  และ  $V_{DS}$  เป็นแรงดันที่สามารถกำหนดค่าได้ตามสภาวะของการทำงานของวงจร ค่า  $V_{th}$  เป็นค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ ซึ่งมีค่าคงที่ค่าหนึ่งตามขบวนการสร้าง ส่วนค่าของ  $\mu_n$  เป็นค่าของความคล่องตัวของอิเล็กตรอน และ  $C_{ox}$  คือค่าความจุไฟฟ้าในช่องออกไซด์ที่เกต เป็นค่าคงที่ จะเห็นว่าค่าของอัตราส่วนความกว้างต่อความยาวของช่องทางเดินกระแสในส่วนเกต  $(W/L)$  เป็นตัวแปรที่สามารถกำหนดได้ในการออกแบบ โดยค่าของอัตราส่วนความกว้างต่อความยาวช่องทางเดินกระแส มีผลโดยตรงต่อค่าของกระแสเดรนในมอสทรานซิสเตอร์ ซึ่งถ้าค่าของอัตราส่วนความกว้างต่อความยาวช่องทางเดินกระแสมีค่ามาก จะทำให้กระแสเดรนมีค่ามาก และถ้าอัตราส่วนความกว้างต่อความยาวช่องทางเดินกระแสมีค่าน้อย ทำให้กระแสเดรนในมอสทรานซิสเตอร์มีค่าน้อยด้วยเช่นกัน ค่าของความกว้าง ( $W$ ) และความยาว ( $L$ ) ของช่องทางเดินกระแส แสดงดังในรูปที่ 3.3-1



รูปที่ 3.3-1 แสดงลดทอนมาส์กของมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

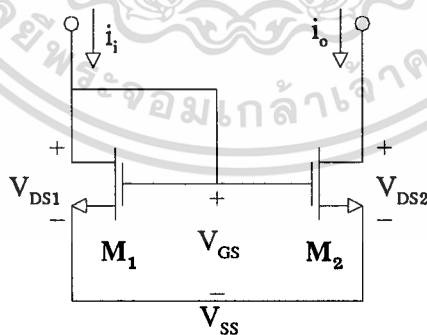
### 3.4 การออกแบบวงจรรวม

ขั้นตอนการออกแบบวงจรรวม นักออกแบบต้องพิจารณาถึงวิธีการควบคุมการออกแบบรูปทรงทางเรขาคณิตของวงจรที่ต้องการ เพื่อให้ได้วงจรรวมที่มีคุณสมบัติตามความต้องการ ซึ่งในการออกแบบต้องพิจารณาว่า จะทำการต่อเชื่อมทรานซิสเตอร์ให้เป็นวงจรรวมได้อย่างไร อย่างไรก็ตาม การออกแบบวงจรรวมขึ้นอยู่กับประสบการณ์ของนักออกแบบวงจรรวมด้วย ซึ่งปัจจุบันนี้เทคโนโลยีการออกแบบวงจรรวมได้ถูกพัฒนาไปอย่างมาก มีการนำคอมพิวเตอร์มาช่วยในการออกแบบ ทำให้การออกแบบวงจรรวมมีประสิทธิภาพสูงตามความต้องการของนักออกแบบ

สำหรับงานวิจัยนี้ เป็นการศึกษาถึงคุณสมบัติของวงจรรวมประเภทวงจระสะท้อนกระแส ซึ่งเป็นวงจระย่อที่มีองค์ประกอบของมอสทรานซิสเตอร์ไม่มากนัก ทำให้การออกแบบไม่มีความยุ่งยากซับซ้อน ในการออกแบบจึงใช้การกำหนดค่าความกว้างต่อความยาวของช่องทางเดินกระแสเป็นหลัก ซึ่งจะมีการเปลี่ยนแปลงทั้งขนาดความกว้าง ( $W$ ) และความยาว ( $L$ ) ของช่องทางเดิน กระแสค่าต่างๆ เพื่อศึกษาถึงคุณสมบัติที่ดีของวงจระสะท้อนกระแส หลังจากการออกแบบแล้วจึงนำไปเป็นต้นแบบสำหรับทำมาส์กต้นแบบอีกครั้งหนึ่ง ดังรายละเอียดในหัวข้อต่อไป

#### 3.4.1 วงจระสะท้อนกระแสแบบธรรมดา

วงจระสะท้อนกระแสเป็นโครงสร้างที่มีประโยชน์มากในการออกแบบวงจระอนาล็อกซิมอส โดยโครงสร้างของวงจระสะท้อนกระแสที่ง่ายที่สุด ประกอบด้วยมอสทรานซิสเตอร์ชนิดเดียวกันสองตัว ต่อเชื่อมกันดังรูปที่ 3.4.1-1 ซึ่งมีหลักการที่ว่า ถ้าศักดาเกต-ซอส ของมอสทรานซิสเตอร์ที่มีคุณสมบัติเหมือนกันทั้งสองตัวมีค่าเท่ากันแล้ว จะทำให้กระแสช่องทางเดินมีค่าเท่ากัน



รูปที่ 3.4.1-1 แสดงถึงวงจระสะท้อนกระแสแบบธรรมดาชนิดเอ็นมอส

รูปที่ 3.4.1-1 แสดงวงจระสะท้อนกระแสแบบเอ็นมอส กระแส  $i_i$  ได้จากแหล่งจ่ายกระแสและ  $i_o$  เป็นเข้าที่พู่ หรือกระแสที่ถูกสะท้อน  $M_1$  อยู่ในสภาวะอิ่มตัว เนื่องจาก  $V_{DS1} = V_{GS}$  ในกรณีทั่วไป อัตราส่วนของ  $i_o$  กับ  $i_i$  เป็น

$$\frac{i_o}{i_i} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \left( \frac{\mu_{o2} C_{ox2}}{\mu_{o1} C_{ox1}} \right) \quad (3.4.1-1)$$

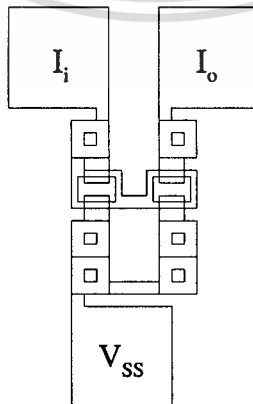
ปกติมอสทรานซิสเตอร์ทั้งสองตัวของวงจรถ่ายโอนกระแสที่ถูกสร้างเป็นวงจรรวมในขบวนการสร้างเดียวกัน จะมีพารามิเตอร์ทางกายภาพ เช่น  $V_T, C_{ox}, \mu_o$  เหมือนๆกัน ดังนั้น จากสมการ (3.4.1-1) จะเปลี่ยนเป็น

$$\frac{i_o}{i_i} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \left( \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad (3.4.1-2)$$

เมื่อให้  $V_{DS2} = V_{DS1}$  แล้ว ทำให้อัตราส่วนของ  $i_o/i_i$  เป็น

$$\frac{i_o}{i_i} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \quad (3.4.1.3)$$

ในการออกแบบเพื่อศึกษาวงจรถ่ายโอนกระแสแบบธรรมดา นั้น กำหนดให้มีความยาวช่องทางเดินกระแส มีค่า  $10 \mu m, 20 \mu m$  และ  $30 \mu m$  มีค่าความกว้างช่องทางเดินกระแส  $40 \mu m, 60 \mu m, 100 \mu m$  และ  $120 \mu m$  ตามลำดับ เพื่อศึกษาผลของอัตราส่วนความกว้างต่อความยาวช่องทางเดินกระแส และค่าของการมอดูเลชันช่องทางเดินในวงจรถ่ายโอนกระแส ตัวอย่างของลวดลายมาส์กของวงจรถ่ายโอนกระแสแบบธรรมดา แสดงดังในรูปที่ 3.4.1-2



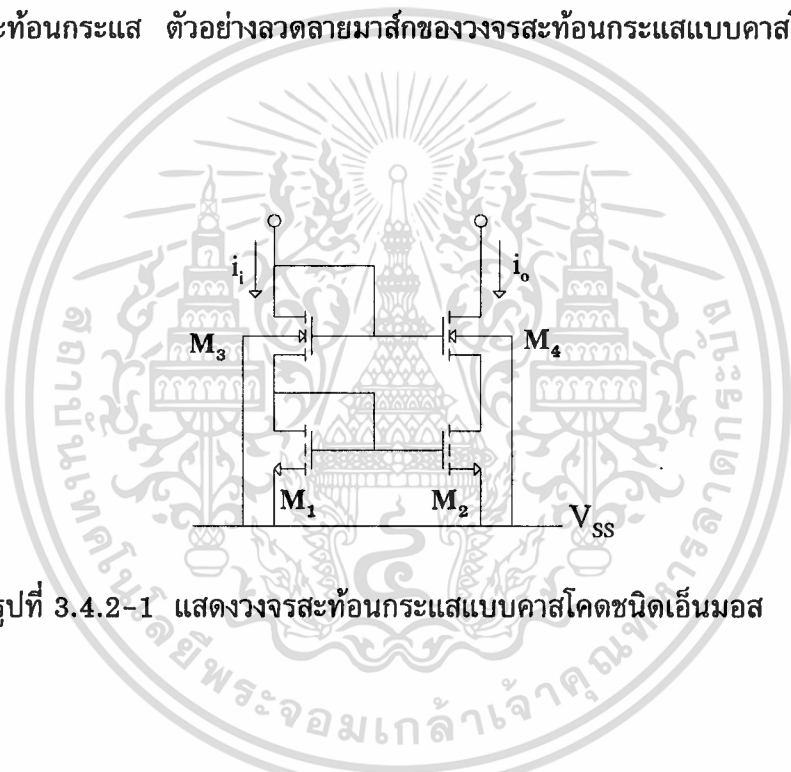
รูปที่ 3.4.1-2 แสดงลวดลายมาส์กของวงจรถ่ายโอนกระแสแบบธรรมดา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

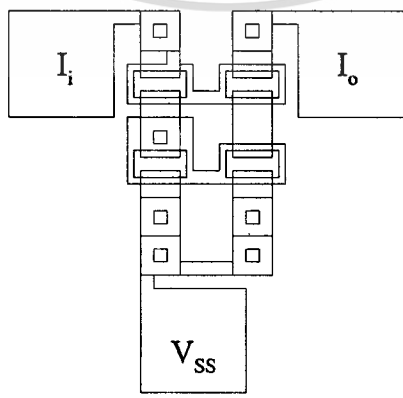
### 3.4.2 วงจรสะท้อนกระแสแบบคาสโคด

วงจรสะท้อนกระแสแบบคาสโคด ประกอบด้วยมอสทรานซิสเตอร์ 4 ตัว ดังแสดงในรูปที่ 3.4.2-1 วงจรนี้มีค่าความต้านทานขาออกสูงกว่าที่ได้จากวงจรสะท้อนกระแสแบบธรรมดา มอสทรานซิสเตอร์  $M_3$  และ  $M_4$  ช่วยให้ค่าของ  $V_{DS1}$  และ  $V_{DS2}$  มีค่าใกล้เคียงกัน ซึ่งช่วยลดอิทธิพลของผลการมอดูเลชันช่องทางเดินกระแสได้

ในการออกแบบเพื่อศึกษาวงจรสะท้อนกระแสแบบคาสโคด การกำหนดให้มีความยาวและความกว้างช่องทางเดินกระแสมีค่าต่างๆ โดยความยาวจะกำหนดค่า  $10 \mu m$ ,  $20 \mu m$  และ  $30 \mu m$  ส่วนความกว้างจะกำหนดค่าเป็น  $40 \mu m$ ,  $60 \mu m$ ,  $80 \mu m$ ,  $100 \mu m$  และ  $120 \mu m$  ตามลำดับ เพื่อศึกษาผลของอัตราส่วนความกว้างต่อความยาวช่องทางเดินกระแสและค่าของการมอดูเลชันช่องทางเดินในวงจรสะท้อนกระแส ตัวอย่างลวดลายมาร์กของวงจรสะท้อนกระแสแบบคาสโคด แสดงในรูปที่ 3.4.2-2



รูปที่ 3.4.2-1 แสดงวงจรสะท้อนกระแสแบบคาสโคดชนิดเอ็นเอ็มอส



รูปที่ 3.4.2-2 แสดงลวดลายมาร์กของวงจรสะท้อนกระแสแบบคาสโคด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



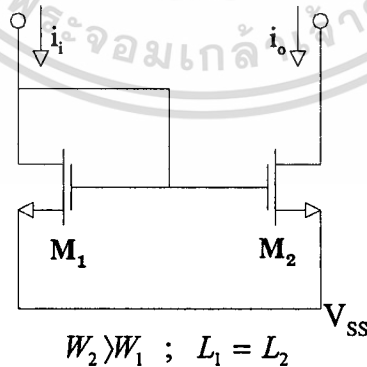
$$\frac{i_o}{i_i} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \quad (3.4.4-1)$$

จะเห็นได้ว่าเมื่อกำหนดให้ค่า  $L_1 = L_2$  จะทำให้

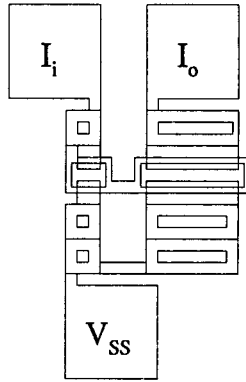
$$\frac{i_o}{i_i} = \frac{W_2}{W_1} \quad (3.4.4-2)$$

ค่าของอัตราส่วนกระแสแอมป์พุทต่อกระแสอินพุท ขึ้นอยู่กับค่า  $W_1$  และ  $W_2$  ซึ่งเมื่อกำหนดค่า  $W_2$  ให้มากกว่า  $W_1$  แล้ว ทำให้กระแสแอมป์พุทถูกขยายขึ้นตามอัตราส่วน  $(W_2/W_1)$  ด้วย ดังนั้นในการออกแบบเพื่อศึกษาคุณสมบัติของวงจรถยายกระแส จึงให้ค่า  $(W/L)$  ของ  $M_2$  มากกว่า  $(W/L)$  ของ  $M_1$  เป็นจำนวนเท่า เช่น 1:2, 1:3, 1:4 และ 1:5 เท่า โดยตัวอย่างลวดลายมาส์กของวงจรถยายกระแสแสดงดังในรูปที่ 3.4.4-2

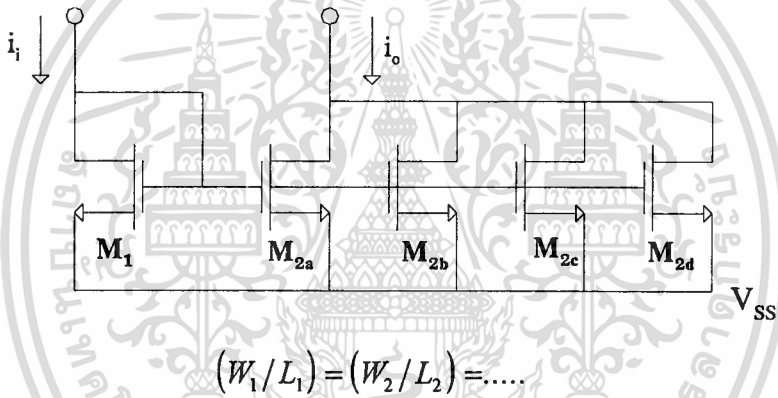
นอกจากนี้ ยังได้ศึกษาถึงการปรับปรุงโครงสร้างของวงจรถยายกระแส ดังแสดงในรูปที่ 3.4.4-3 โดยในส่วนแอมป์พุทเป็นมอสทรานซิสเตอร์ที่มีขนาดเท่ากับกับมอส  $M_1$  แต่จะมีจำนวนของมอส-ทรานซิสเตอร์เท่ากับจำนวนเท่าของกระแสที่ต้องการขยาย ซึ่งการออกแบบเพื่อศึกษาคุณสมบัติของวงจรถยายกระแสเป็นจำนวนเท่า เช่น 1:2, 1:3, 1:4 และ 1:5 เท่าตามลำดับ โดยตัวอย่างลวดลายมาส์กของวงจรถยายกระแสแสดงดังในรูปที่ 3.4.4-4



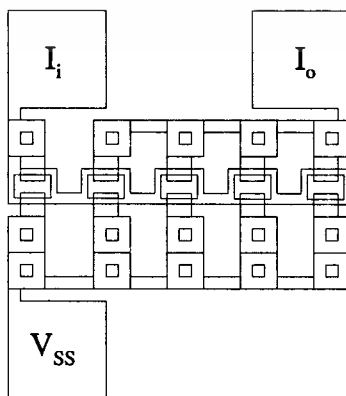
รูปที่ 3.4.4-1 แสดงวงจรถยายกระแสที่มี  $W_2 > W_1$  ;  $L_1 = L_2$



รูปที่ 3.4.4-2 แสดงลวดลายมาส์กของวงจรขยายกระแสที่มี  $W_2 > W_1$  ;  $L_1 = L_2$



รูปที่ 3.4.4-3 แสดงวงจรขยายกระแสที่มี  $(W_1/L_1) = (W_2/L_2) = \dots$



รูปที่ 3.4.4-4 แสดงลวดลายมาส์กของวงจรขยายกระแสที่มี  $(W_1/L_1) = (W_2/L_2) = \dots$   
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การสร้างและการบรรจุเก็บ

บทนี้เป็นเรื่องเกี่ยวกับขั้นตอนการออกแบบลวดลายมาส์ก การทำกระจกต้นแบบ และกระบวนการสร้างวงจรรวม ตลอดจนขั้นตอนการบรรจุเก็บ โดยมีรายละเอียดดังต่อไปนี้

#### 4.1 การสร้างกระจกต้นแบบ

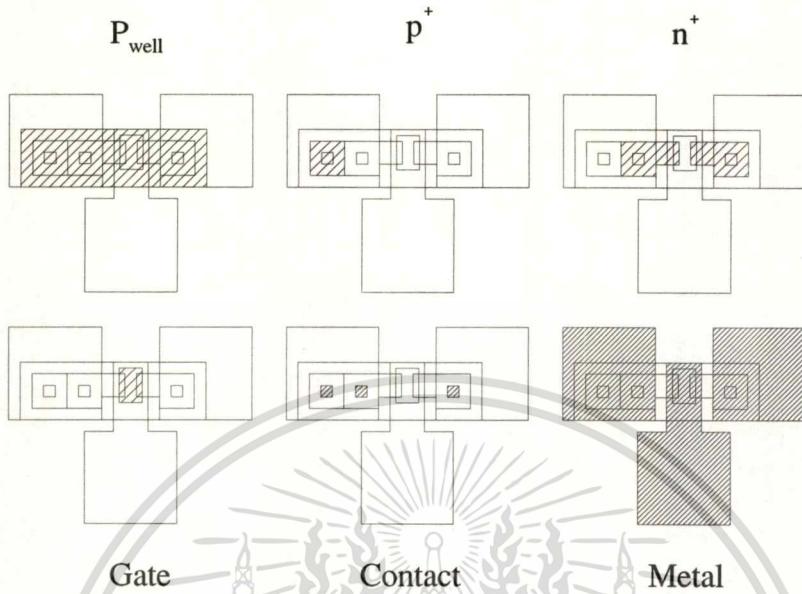
ภายหลังการศึกษาโครงสร้างและคุณสมบัติต่างๆ ของมอสทรานซิสเตอร์และวงจรระยะท่อนกระแสแบบต่างๆ และทำการออกแบบพารามิเตอร์ต่างๆ เป็นลวดลายที่เรียกว่า การออกแบบลวดลายมาส์ก (mask layout design) ดังที่กล่าวมาแล้วในบทที่ผ่านมา จากนั้นเขียนลวดลายต้นแบบลงบนกระดาษกราฟเท่าขนาดต้นแบบ โดยต้นแบบนี้ปกติจะออกแบบให้มีขนาดใหญ่กว่าขนาดสร้างจริง 50 เท่า หลังจากนั้นนำไปตัดลวดลายด้วยแผ่นพลาสติกลามิเนต ที่ประกอบด้วยไมลาร์ชีท (mylar sheet) เคลือบพลาสติกสีแดง เครื่องตัดที่ใช้ เรียกว่า ไมโครคัทเตอร์ (micro cutter) เป็นใบมีดเลื่อนได้ 2 แกน มีความละเอียดถึง 0.1 mm. โดยทำการตัดลวดลายเป็นชั้นๆ ตามต้องการ แล้วจึงนำต้นแบบนี้ไปทำการถ่ายย่อ 50 เท่าลงบนแผ่นกระจกต้นแบบ (photomask) ขนาด 3"x3" ชุดกระจกต้นแบบที่ใช้ในแต่ละขั้นของกระบวนการสร้าง ซึ่งสรุปได้ดังตารางที่ 4.1-1

ตารางที่ 4.1-1 แสดงการใช้ชุดกระจกต้นแบบในกระบวนการสร้าง

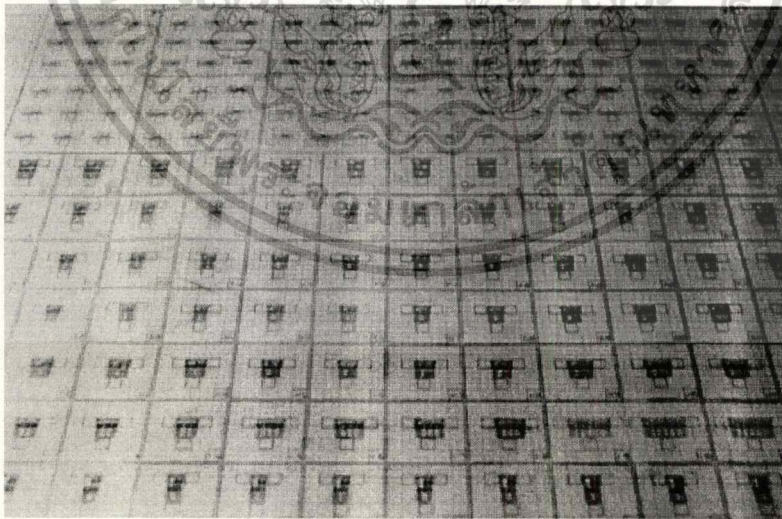
กระจกต้นแบบ	มอสทรานซิสเตอร์และวงจรรวม	
	ฐานรองชนิดเอ็น	ฐานรองชนิดพี
แผ่นที่ 1	P <sub>well</sub> mask	-
แผ่นที่ 2	p <sup>+</sup> -source mask	p <sup>+</sup> -source mask
แผ่นที่ 3	n <sup>+</sup> -source mask	n <sup>+</sup> -source mask
แผ่นที่ 4	gate oxide mask	gate oxide mask
แผ่นที่ 5	contact mask	contact mask
แผ่นที่ 6	metal mask	metal mask

รูปที่ 4.1-1, 4.1-2, 4.1-3, 4.1-4 4.1-5 และ 4.1-6 แสดงถึงขั้นตอนการออกแบบและการสร้าง กระจกมาส์กต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

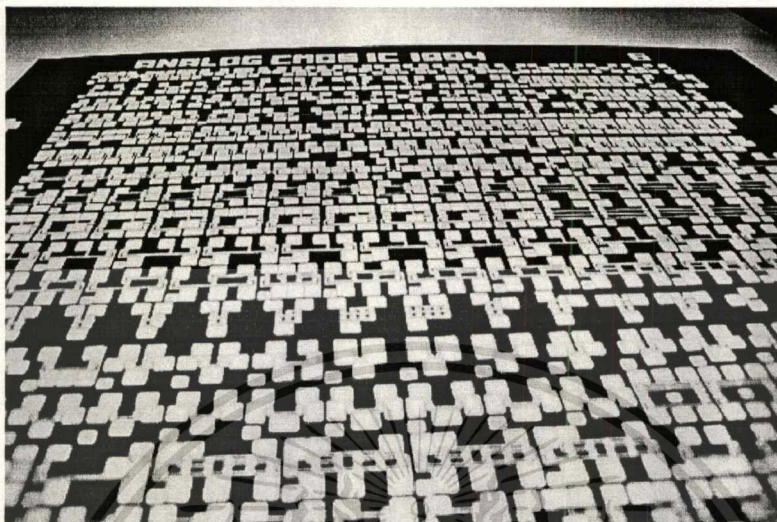


รูปที่ 4.1-1 แสดงตัวอย่างลวดลายมาสก์แต่ละชั้นของมอสทรานซิสเตอร์

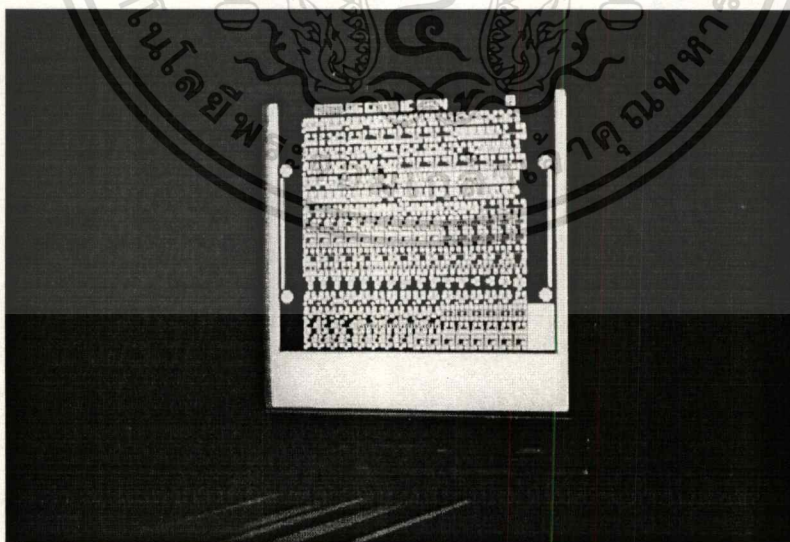


รูปที่ 4.1-2 แสดงการออกแบบลวดลายต้นแบบบนกระดาษกราฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

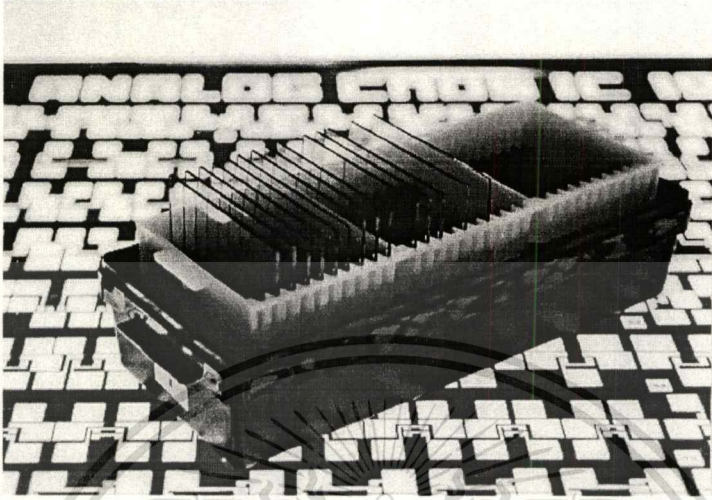


รูปที่ 4.1-3 แสดงการตัดลดลายต้นแบบบนแผ่นไมลาร์ ด้วยไมโครคัทเตอร์



รูปที่ 4.1-4 แสดงการถ่ายย่อต้นแบบลงบนฟิล์มกระจกด้วยกล้องถ่ายภาพย่อส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1-5 แสดงแผ่นไมลาร์ที่ตัดเสร็จแล้วและชุดกระจกต้นแบบที่ถ่ายย่อลง 50 เท่า  
จากแผ่นต้นแบบ



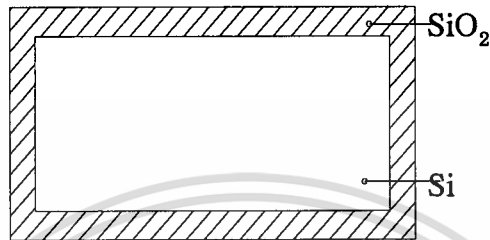
รูปที่ 4.1-6 แสดงชุดกระจกต้นแบบที่ใช้ในกระบวนการสร้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### 4.3 กระบวนการออกซิเดชัน (Oxidation)

ภายหลังจากขั้นตอนการทำความสะอาดผิวหน้าของแผ่นซิลิกอนเรียบร้อยแล้ว จึงนำมาสร้างชั้นซิลิกอนไดออกไซด์ ชั้นปกคลุมทั้งด้านหน้าและด้านหลังของแผ่น ดังรูปที่ 4.3-1



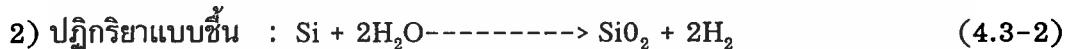
รูปที่ 4.3-1 แสดงภาคตัดขวางของแผ่นซิลิกอนที่ผ่านกระบวนการออกซิเดชัน

ชั้นซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) จะใช้เพื่อวัตถุประสงค์หลัก 2 อย่าง คือ

1. เพื่อเป็นหน้ากักป้องกันการแพร่ (diffusion mask) ใช้ขั้นตอนการแพร่ชั้นสารเจือ
2. เพื่อป้องกันผิวหน้าแผ่นซิลิกอนเพื่อป้องกันอุปกรณ์ที่สร้างขึ้น

ชั้นซิลิกอนไดออกไซด์ที่ใช้เพื่อวัตถุประสงค์หลักดังกล่าว โดยทั่วไปจะมีความหนาอยู่ในช่วง  $5,000 - 10,000 \text{ \AA}$  กระบวนการสร้างชั้นออกไซด์เหล่านี้จะเรียกว่า กระบวนการออกซิเดชันด้วยความร้อน (thermal oxidation process) โดยการให้แผ่นซิลิกอนทำปฏิกิริยากับออกซิเจน ( $\text{O}_2$ ) หรือบรรยากาศที่มีไอน้ำ ( $\text{O}_2 + \text{H}_2\text{O}$ ) ที่อุณหภูมิสูงในช่วง  $950$  ถึง  $1,150 \text{ }^\circ\text{C}$

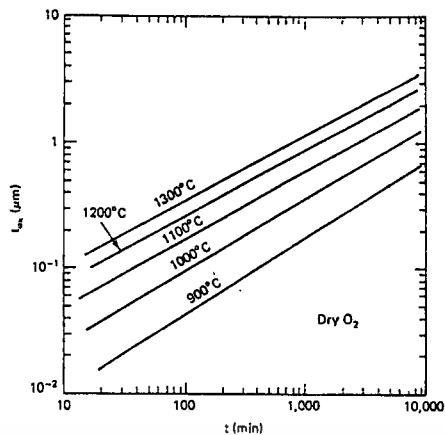
อัตราการแพร่ของ  $\text{O}_2$  และ  $\text{H}_2\text{O}$  ใน  $\text{SiO}_2$  จะเพิ่มขึ้นอย่างเอ็กโปเนนเชียลกับอุณหภูมิ ดังแสดงในกราฟรูปที่ 4.3-2 ปฏิกิริยาเคมีที่เกิดขึ้นบนผิวหน้าซิลิกอน เป็นดังนี้



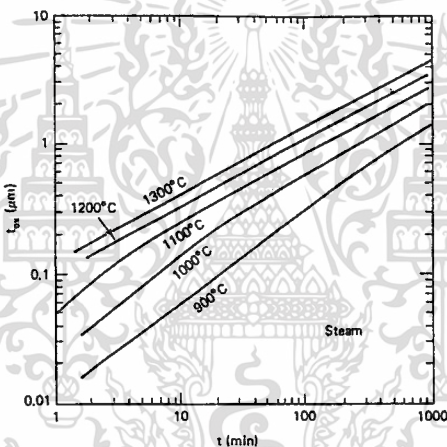
อัตราการเกิดออกไซด์ที่ได้จากกระบวนการแบบชื้นจะเร็วกว่าอัตราการเกิดที่ได้จากกระบวนการแบบแห้งถึง 4 เท่า เนื่องจากขนาดของโมเลกุล  $\text{H}_2\text{O}$  เล็กกว่าของโมเลกุล  $\text{O}_2$  ครึ่งหนึ่ง ดังนั้นอัตราการแพร่ของ  $\text{H}_2\text{O}$  ไปยังชั้น  $\text{SiO}_2$  จึงมากกว่าอัตราการแพร่ของ  $\text{O}_2$  แม้ว่าอัตราการเกิดออกไซด์ด้วย  $\text{H}_2\text{O}$  จะมากกว่า  $\text{O}_2$  แต่ออกไซด์แบบแห้งจะมีความหนาแน่นของโครงสร้างออกไซด์สูงกว่าแบบชื้น กระบวนการออกซิเดชันทั่วไปจะใช้ “แห้ง-ชื้น-แห้ง” โดยเริ่มต้นการสร้างชั้นออกไซด์แบบแห้ง จากนั้นจึงสร้างชั้นออกไซด์แบบชื้นเพื่อให้ชั้นออกไซด์หนาขึ้น เนื่องจากการสร้างชั้นออกไซด์แบบชื้นจะสร้างได้เร็วกว่า และสร้างชั้นออกไซด์แบบแห้งเป็นขั้นตอนสุดท้าย ชั้นประกอบออกไซด์แสดงดังรูป

ที่ 4.3-3 เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

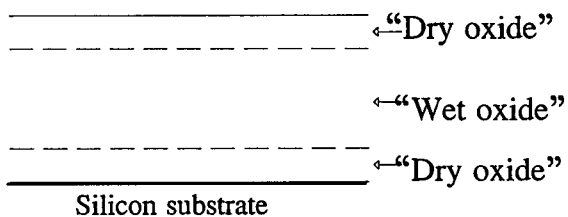


(ก)



(ข)

รูปที่ 4.3-2 แสดงความสัมพันธ์ของความหนาออกไซด์กับเวลาในการออกซิเดชัน  
 (ก) กระบวนการแบบแห้ง (ข) กระบวนการแบบชื้น (95 °C H<sub>2</sub>O)



รูปที่ 4.3-3 แสดงชั้นออกไซด์ประกอบ “แห้ง-ชื้น-แห้ง”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกระบวนการสร้างวงจรรวมจะมีการสร้างชั้นออกไซด์ 2 แบบ คือ ชั้นออกไซด์หนา (thick oxide layer) และชั้นเกตออกไซด์ (gate oxide layer) ในกระบวนการสร้างชั้นออกไซด์ทั้ง 2 แบบ แสดงดังตารางที่ 4.3-1 และ 4.3-2

ตารางที่ 4.3-1 แสดงขั้นตอนกระบวนการสร้างชั้นออกไซด์หนา

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time (mins)	Note
Oxidation	Dry	O <sub>2</sub> 1200	1150	240	-
	Wet	O <sub>2</sub> 1000	1150	60	H <sub>2</sub> O 85-90 °C
	Dry	O <sub>2</sub> 1200	1150	60	-

ตารางที่ 4.3-2 แสดงขั้นตอนกระบวนการสร้างชั้นเกตออกไซด์

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time (mins)	Note
Oxidation	Dry	O <sub>2</sub> 1200	980	120	-
	Dry	N <sub>2</sub> 1000	980	10	-

#### 4.4 กระบวนการโฟโตลิโทกราฟี (Photolithography)

ภายหลังการออกซิเดชันแผ่นผลึกซิลิกอนแล้ว ชั้นของ SiO<sub>2</sub> จะเคลือบผิวซิลิกอนทั้งหมด เพื่อป้องกันการแพร่สารเจือเข้าไปในเนื้อซิลิกอน ในการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำต่างๆ จึงจำเป็นต้องเปิดช่องออกไซด์ออก ซึ่งเรียกว่า กระบวนการทางแสง (photolithography) โดยกระบวนการดังกล่าวนี้ มีความจำเป็นอย่างยิ่งในการทำงานจรรวม ซึ่งจำเป็นต้องมีการเปิดช่องออกไซด์หลายครั้ง

การสร้างลวดลายฟิล์มเพื่อการเปิดช่องออกไซด์ ต้องใช้น้ำยาไวแสง (photo resist) ซึ่งในงานวิจัยนี้จะใช้น้ำยาไวแสง 2 ชนิด คือ

1. น้ำยาไวแสงเชิงลบ (negative photo resist) ได้แก่ DTFR way coat
2. น้ำยาไวแสงเชิงบวก (positive photo resist) ได้แก่ AZ -1350

ซึ่งน้ำยาไวแสงทั้งสองชนิดนี้ ให้ผลที่แตกต่างกัน ดังรูปที่ 4.4-1 ซึ่งภายหลังจากที่แผ่นซิลิกอนถูกสร้างชั้นออกไซด์แล้วทำการเคลือบน้ำยาไวแสงที่ผิวหน้าของแผ่นซิลิกอนด้วยเครื่องสปินเนอร์ (spinner) โดยใช้ความเร็วรอบ 5,000 รอบต่อนาที เป็นเวลา 30 วินาที และได้ฟิล์มหนา 1,000 Å จากนั้นจึงทำการอบฟิล์มครั้งแรก (prebake) ที่อุณหภูมิ 80-95 °C เป็นเวลา 30 นาที จากนั้นจึงนำแผ่นซิลิกอนไปทำการจัดวางมาส์กด้วยกระจกมาส์กตามลวดลายที่ต้องการ แล้วจึงฉายด้วยแสงอุลตรา

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไวโอเล็ต เป็นเวลา 10 วินาที ด้วยเครื่องจัดวางมาสก์ (mask aligner) หลังจากฉายแสงแล้วจึงทำการสร้างลวดลายฟิล์มด้วยน้ำยาสร้างลวดลายฟิล์ม (developer) แล้วจึงทำการอบแห้งฟิล์มครั้งหลังอีกครั้ง (postbake) ที่อุณหภูมิ 80-95 °C เป็นเวลา 30 นาที ทำการทาด้านหลังแผ่นและอบแห้งอีกครั้ง จากนั้นจึงนำไปทำการกัด (etching) ซึ่งเป็นการลอกชั้นออกไซด์ตรงบริเวณที่ไม่มีฟิล์มคลุมอยู่ โดยทำการกัดชั้นออกไซด์ในสารละลายบัฟเฟอร์ (buffer) ที่มี  $\text{HF} : \text{NH}_4\text{F} = 1:6$  และมีอัตราการกัดประมาณ 1,000 Å/ นาที จนกระทั่งชั้นออกไซด์ถูกกัดออกจนหมด และขั้นตอนสุดท้ายของกระบวนการโฟโตลิโทกราฟีคือ การลอกฟิล์ม (photo resist & stripping) ซึ่งน้ำยาไวแสงเชิงบวก เช่น AZ-1350 จะลอกออกได้ง่ายในสารละลายออร์แกนิก เช่น อะซิโตน ส่วนน้ำยาไวแสงเชิงลบลอกด้วยการต้มในกรดซัลฟูริก ( $\text{H}_2\text{SO}_4$ ) ภายหลังจากการลอกฟิล์มแล้ว ต้องทำความสะอาดแผ่นซิลิกอนอีกครั้งก่อนที่จะเข้าสู่กระบวนการอื่นๆต่อไป โดยรูปที่ 4.4-2 แสดงให้เห็นถึงขั้นตอนต่างๆ ในกระบวนการโฟโตลิโทกราฟี ตั้งแต่การเคลือบผิวหน้าด้วยฟิล์ม การสร้างลวดลายบนฟิล์ม การกัดชั้นออกไซด์ และการลอกฟิล์ม

สำหรับตารางที่ 4.4-1 ถึงตารางที่ 4.4-4 แสดงถึงขั้นตอนของกระบวนการโฟโตลิโทกราฟี กระบวนการกัดชั้นออกไซด์ กระบวนการลอกฟิล์มเชิงบวกและเชิงลบ ตามลำดับ

ตารางที่ 4.4-1 แสดงขั้นตอนการโฟโตลิโทกราฟี

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Photolitho- graphy	Spin (5000rpm)	-	-	30 sec	way coat
	Prebake	-	95	30 mins	-
	Expose	-	-	10 sec	UV light
Develope	Xylene	-	-	90 sec	2 times
	Isopropyl	-	-	30 sec	3 times
	Alcohol	-	-	-	-
	DI water	-	-	-	Rinse
Back coating	Dry	$\text{N}_2$	-	-	blow
	Back coating	-	-	-	way coat
	Postbake	-	95	30 mins	-

ตารางที่ 4.4-2 แสดงขั้นตอนการกัดชั้นออกไซด์

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Etching	Buffer	-	-	5 mins	1000 Å/min
	DI water	-	-	-	Rinse
	Dry	N <sub>2</sub>	-	-	blow

ตารางที่ 4.4-3 แสดงขั้นตอนการลอกฟิล์มน้ำยาไวแสงเชิงบวก

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time (mins)	Note
Photo resist strip	Acetone	-	-	1	2 times
	DI water	-	-	-	Rinse
	Dry	N <sub>2</sub>	-	-	blow

ตารางที่ 4.4-4 แสดงขั้นตอนการลอกฟิล์มน้ำยาไวแสงเชิงลบ

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time (mins)	Note
Photo resist strip	H <sub>2</sub> SO <sub>4</sub>	-	hot	5	2 times
	DI water	-	-	-	.
	DI water	-	hot	5	2 times
	DI water	-	-	-	Rinse
	Dry	N <sub>2</sub>	-	-	blow

#### 4.5 กระบวนการแพร่สารเจือ (Deposition)

กระบวนการแพร่สารเจือเป็นกระบวนการแพร่สารเจือลงในแผ่นฐานรอง ด้วยวิธีการแพร่ที่อุณหภูมิสูง ทำให้อะตอมจากแหล่งสารเจือ (source) เคลื่อนที่ไปยังผลึกแผ่นฐานรอง และถ้าความเข้มข้นอะตอมของสารเจือสูงกว่าของแผ่นฐานรอง ทำให้เกิดเป็นรอยต่อพี-เอ็นขึ้น

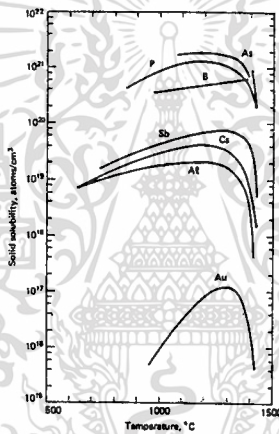
ขั้นตอนของการแพร่สารเจือ ทำโดยการกระตุ้นแหล่งสารเจือที่อุณหภูมิสูง ทำให้เกิดเป็นบรรยากาศของสารเจือ ซึ่งแหล่งสารเจือโบรอน (Boron source) ใช้ในการสร้างสารกึ่งตัวนำชนิดพี และใช้ฟอสฟอรัส ในการสร้างสารกึ่งตัวนำชนิดเอ็น เมื่อนำแผ่นฐานรองเข้าไปยังบรรยากาศของสารเจือ อะตอมสารเจือจะเคลื่อนที่ไปยังแผ่นฐานรอง และแพร่เข้าไปยังผลึกฐานรองไป ความเข้มข้นของสารเจือที่แพร่เข้าไปจะต่ำกว่าความเข้มข้นของสารเจือในบรรยากาศรอบๆ แผ่นฐานรอง

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

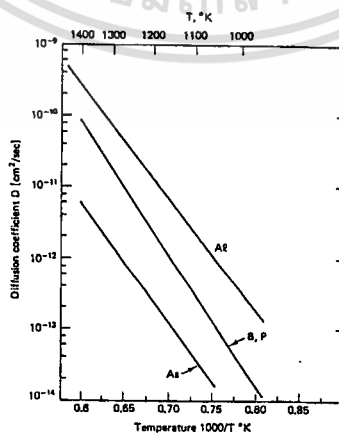
บรรยากาศอะตอม ความดัน อุณหภูมิ ตลอดจนระยะเวลาที่ใช้ในการแพร่ มีอิทธิพลต่อความลึกและความเข้มข้นของการแพร่ ในกระบวนการแพร่สารเจือ แบ่งได้เป็นสองขั้นตอนคือ การแพร่สารเจือชั้นต้น (Pre-deposition) และการขับลึก (Drive-in)

#### 4.5.1 การแพร่สารเจือชั้นต้น

การแพร่สารเจือชั้นต้นในอุณหภูมิสูง เป็นการควบคุมปริมาณสารเจือ โดยการควบคุมเวลาและอุณหภูมิในการแพร่สารเจือ โดยที่อุณหภูมิหนึ่งๆจะมีปริมาณสารเจือสูงสุดในการแพร่เข้าไปยังผลึกฐานรอง ซึ่งเรียกการกำหนดปริมาณนี้ว่า ความสามารถในการแพร่เข้าในของแข็ง (solid solubility) และปริมาณสารเจือที่ผิวผลึกฐานรอง จะเรียกว่า ความเข้มข้นผิว (surface concentration:  $N_s$ ) โดยความสัมพันธ์ของค่า solid solubility กับอุณหภูมิในการแพร่ ดังแสดงในรูปที่ 4.5.1-1



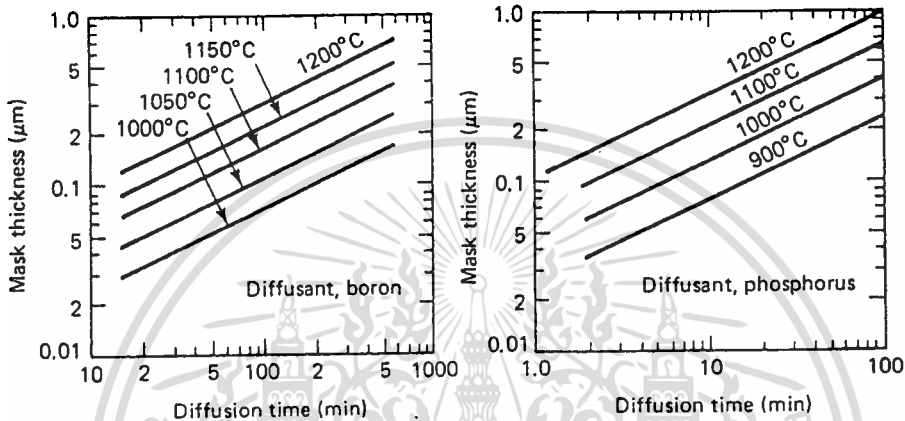
รูปที่ 4.5.1-1 ค่า solid solubility ของธาตุต่างๆในซิลิกอน



รูปที่ 4.5.1-2 กราฟความสัมพันธ์ระหว่างค่าสัมประสิทธิ์การแพร่กับอุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับความสามารถในการแพร่ของสารเจือ เช่น As,P หรือ B สามารถแพร่ในชั้นซิลิกอนได้ออกไซด์ได้น้อยกว่าในผลึกฐานรองซิลิกอน ดังนั้นชั้นซิลิกอนได้ออกไซด์ จึงถูกใช้เป็นหน้ากาก (mask) เพื่อป้องกันการแพร่ที่ผิวหน้าของผลึกฐานรอง โดยความหนาของชั้นซิลิกอนได้ออกไซด์ ที่ใช้พิจารณาจากอุณหภูมิ เวลา และสารเจือที่ใช้ในการแพร่ ดังแสดงในรูปที่ 4.5.1-3



รูปที่ 4.5.1-3 ความหนาของชั้น  $\text{SiO}_2$  ที่ใช้เพื่อป้องกันการแพร่ของโบรอนและฟอสฟอรัส

การกระจายอะตอมสารเจือในผลึกฐานรองซิลิกอน แสดงดังสมการ 4.5.1-1

$$N(x,t) = N_s \operatorname{erfc}(x / \sqrt{4D_p t_p}) \quad (\text{ions/cm}^3) \quad (4.5.1-1)$$

- ซึ่ง
- $N_s$  = ความเข้มข้นที่ผิว ( $\text{cm}^{-3}$ )
  - $x$  = ระยะลึกของการแพร่สารเจือจากผิว (cm)
  - $D_p$  = ความสามารถในการแพร่ที่อุณหภูมิการแพร่เริ่มต้น ( $\text{cm}^2/\text{sec}$ )
  - $t_p$  = เวลาที่ใช้ในการแพร่เริ่มต้น (sec)

การหาค่าความเข้มข้น  $N(x,t)$  ที่ความลึก  $x$  ภายหลังจากแพร่เริ่มต้นเป็นเวลา  $t_p$  ต้องแทนค่าตัวแปรต่างๆในสมการ (4.5.1-1) สิ่งที่สำคัญ 2 ประการในการแพร่เริ่มต้น คือ ความลึกรอยต่อพี-เอ็น ( $X_j$ ) ที่ได้จากการแพร่เริ่มต้น และจำนวนปริมาณสารเจือทั้งหมด ( $Q$ ) ภายหลังจากแพร่ ซึ่ง

$$Q = N_s \sqrt{4D_p t_p} / \pi \quad (\text{cm}^{-3}) \quad (4.5.1-2)$$

ตัวอย่าง ขั้นตอนการแพร่ชั้นต้นเพื่อสร้างรอยต่อพี-เอ็น โดยการแพร่สารเจือฟอสฟอรัสไปยังแผ่นซิลิกอนชนิดพี 12  $\Omega$ -cm. ที่ 1000  $^{\circ}\text{C}$  เป็นเวลา 120 นาที ให้หาค่าความลึกรอยต่อและปริมาณสารเจือทั้งหมดที่ได้จากการแพร่

ก) ความเข้มข้นผิวจากการแพร่สารเจือฟอสฟอรัสได้  $N_s = 1.2 \times 10^{21} \text{ cm}^{-3}$  โดยใช้กราฟในรูปที่

4.5.1-1

ข) อัตราส่วน  $N_B / N_s = 1 \times 10^{25} / 1.2 \times 10^{21} = 8 \times 10^{-7}$

ค) จาก  $\text{erfc } Z = 8 \times 10^{-7}$  โดยใช้ตารางที่ในภาคผนวก ข. จะได้  $Z = 3.8$

ง)  $X_j = \sqrt{4D_p t_p} Z$  แต่  $D_p = 3 \times 10^{-13} \text{ cm}^2/\text{sec}$  สำหรับ p ใน Si โดยใช้กราฟในรูปที่

4.5.1-2 และ

$$t_p = 120 \text{ min} = 7200 \text{ sec.}$$

$$X_j = \sqrt{4 \times 3 \times 10^{-13} \times 7200} \times 3.8 \text{ cm} = 3.53 \text{ } \mu\text{m.}$$

$$Q = 1.2 \times 10^{21} \sqrt{4 \times 3 \times 10^{-13} \times 7200} / \pi = 3.55 \times 10^{16} \text{ cm}^{-3}$$

ตารางที่ 4.5.1-1 ขั้นตอนกระบวนการ Phosphorus Deposition

Process	Detail	Gas rate (cc/min)	Temp ( $^{\circ}\text{C}$ )	Time	Note
Deposition	Deposition	$\text{N}_2$ 700	1050	12 mins	-

ตารางที่ 4.5.1-2 ขั้นตอนกระบวนการ Boron Deposition

Process	Detail	Gas rate (cc/min)	Temp ( $^{\circ}\text{C}$ )	Time	Note
Deposition	Deposition	$\text{N}_2$ 700	950	30 mins	-
-	-	$\text{O}_2$ 1000	950	5 mins	Strip BSG

ตารางที่ 4.5.1-3 ขั้นตอนกระบวนการ P-well Deposition

Process	Detail	Gas rate (cc/min)	Temp ( $^{\circ}\text{C}$ )	Time	Note
Activation	Activate BN	$\text{O}_2$ 1000	850	30 mins	-
Stabilization	-	$\text{N}_2$ 700	850	30 mins	-
Deposition	Deposit BN	$\text{N}_2$ 700	850	5 mins	-

#### 4.5.2 การขับลึก

เป็นขั้นตอนที่ทำให้สารเจือบริเวณผิวที่ได้จากขั้นตอนการแพร่ชั้นต้น แพร่ลงไปในเนื้อสารมากขึ้น ความหนาแน่นอะตอมสารเจือที่แพร่เข้าไปในแผ่นผลึกซิลิกอน แสดงได้ดังสมการ

$$N(x,t) = \left( Q / \sqrt{\pi D_d t_d} \right) \exp(-x^2 / 4 D_d t_d) \quad (\text{ions/cm}^3) \quad (4.5.2-1)$$

ซึ่ง  $Q$  = จำนวนปริมาณสารเจือทั้งหมด ( $\text{cm}^{-2}$ )

$D_d$  = สัมประสิทธิ์การแพร่ในการขับลึก

$t_d$  = เวลาที่ใช้ในการขับลึก

ความลึกรอยต่อ ภายหลังจากทำการขับลึก โดยให้  $N(x,t) = N_B$  จะได้

$$X_j = \sqrt{4 D_d t_d} \ln \left[ Q / \left( N_B \sqrt{\pi D_d t_d} \right) \right] \quad (\text{cm}) \quad (4.5.2-2)$$

ตารางที่ 4.5.2-1 ขั้นตอนกระบวนการ Phosphorus Drive in

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time (mins)	Note
Drive in	Drive in	O <sub>2</sub> 1200	1000	15	-
		O <sub>2</sub> 1000	1000	20	H <sub>2</sub> O 85-90 °C
		O <sub>2</sub> 1200	1000	15	-

ตารางที่ 4.5.2-2 ขั้นตอนกระบวนการ Boron Drive in

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time (mins)	Note
Drive in	Drive in	O <sub>2</sub> 1200	1000	30	-
		O <sub>2</sub> 1000	1000	30	H <sub>2</sub> O 85-90 °C
		O <sub>2</sub> 1200	1000	30	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5.2-3 ขั้นตอนกระบวนการ P-well Drive in

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time (hrs.)	Note
Drive in	Drive in	O <sub>2</sub> 1000	1050	8	-
		N <sub>2</sub> 1000	1050	6	-

#### 4.6 กระบวนการเมทัลไลเซชัน (Metalization)

ภายหลังจากสร้างอุปกรณ์สารกึ่งตัวนำด้วยกระบวนการแพร่สารเจือด้วยความร้อน ตามลำดับขั้นตอนต่าง ๆ จนกระทั่งได้ชิ้นส่วนต่างๆของอุปกรณ์ แต่ส่วนต่างๆของอุปกรณ์เหล่านี้จะยังคงแยกกันอยู่ในสภาพที่ยังไม่สามารถใช้งานทางไฟฟ้าได้ ดังนั้นจึงจำเป็นต้องเชื่อมต่อส่วนต่างๆของอุปกรณ์เข้าด้วยกันตามรูปแบบโครงสร้างที่ได้ออกแบบไว้ ซึ่งจะทำให้อุปกรณ์ทำงานตามหน้าที่ได้อย่างสมบูรณ์ ขั้นตอนการเชื่อมต่อส่วนต่างๆของอุปกรณ์ด้วยโลหะเรียกว่า กระบวนการเมทัลไลเซชัน ซึ่งกระบวนการนี้สามารถสร้างรอยต่อโอห์มมิก (ohmic contact) ซึ่งเป็นแถบโลหะที่ใช้ในการต่อขั้วไฟฟ้า

สำหรับการเลือกโลหะที่ใช้เคลือบบนแผ่นซิลิกอน เพื่อให้เป็นรอยสัมผัสโอห์มมิกหรือแถบความนำต่อเชื่อมภายใน (Interconnector) ของวงจรรวม ควรมึคุณสมบัติ เช่น ทำให้รอยสัมผัสกับซิลิกอนมีค่าความต้านทานต่ำ มีความนำไฟฟ้าสูง ติดแน่นกับผิวของซิลิกอนได้ออกไซด์ และสามารถต่อเข้ากับลวดความนำภายนอกได้ดี ซึ่งโลหะที่นิยมใช้ ได้แก่ อลูมิเนียม (Al) ทอง (Au) และเงิน (Ag) เป็นต้น

เทคนิคในกระบวนการเมทัลไลเซชัน ใช้เทคนิคการเคลือบสารในระบบสุญญากาศ ซึ่งมีเทคนิคหลายอย่างด้วยกัน แต่ในงานวิจัยนี้ใช้เทคนิคการระเหยด้วยไส้ความร้อน (Filament Evaporation) ซึ่งเป็นวิธีที่ง่าย ลีนเปลืองน้อย ไม่มีผลของการแพร่กระจายไอออน

หลังจากทำการเคลือบโลหะอลูมิเนียมบนแผ่นซิลิกอน และทำการโฟโตลิโทกราฟีแล้ว จะได้ลวดลายของวงจรรวมตามที่ออกแบบไว้ โดยอลูมิเนียมทำหน้าที่เป็นแถบตัวนำเชื่อมต่อ และก่อให้เกิดรอยสัมผัสโอห์มมิกขึ้น แต่รอยสัมผัสนี้อาจไม่สมบูรณ์เพียงพอ ดังนั้นจึงต้องทำการซินเตอร์ริง (sintering) เพื่อให้รอยสัมผัสเป็นโอห์มมิกที่สมบูรณ์ และไม่เปลี่ยนแปลงต่อสภาพแวดล้อมโดยง่าย

กระบวนการซินเตอร์ริง ทำโดยการนำแผ่นซิลิกอนภายหลังทำการเคลือบด้วยโลหะ ไว้ในบรรยากาศไนโตรเจน ดังมีรายละเอียดดังตารางที่ 4.6-1

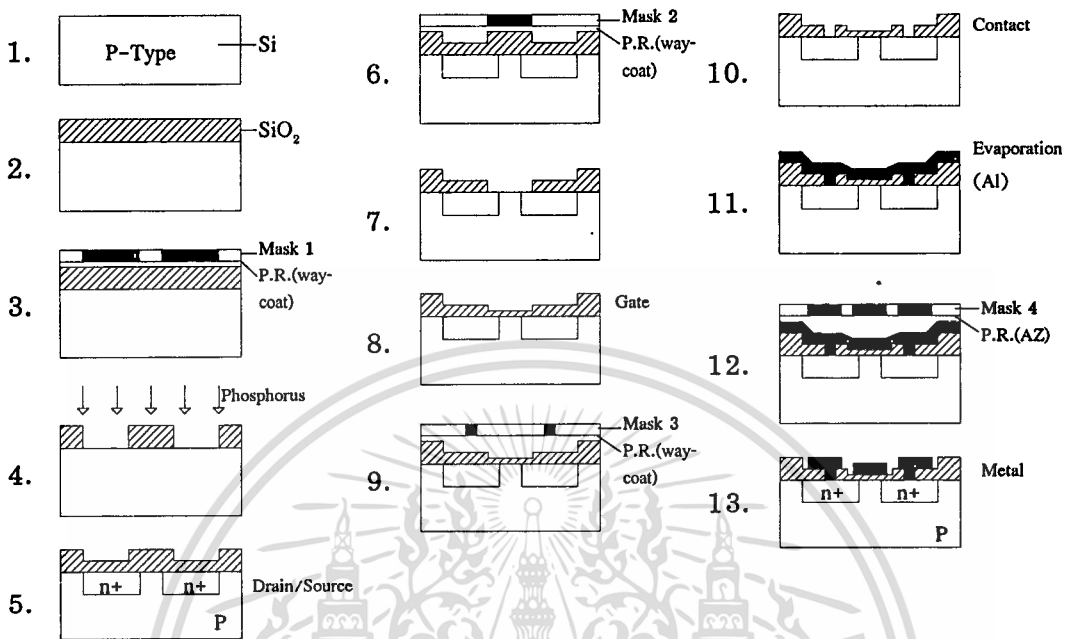
ตารางที่ 4.6-1 ขั้นตอนการ sintering

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time (mins)	Note
Sintering	Sintering	N <sub>2</sub> 1000	480	12	-

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.7 กระบวนการสร้างวงจรรวม

### 4.7.1 วงจรรวมมอสทรานซิสเตอร์ชนิดเอ็น



รูปที่ 4.7.1-1 ขั้นตอนการสร้างมอสทรานซิสเตอร์ชนิดเอ็น

สามารถสรุปขั้นตอนกระบวนการสร้างได้ ดังต่อไปนี้

1. แผ่นฐานรองซิลิกอนผลึกรูปเดี่ยว ชนิดพี ระบาย (100) พิกัดความต้านทาน 14-16  $\Omega$ -cm. ทำความสะอาดผิวหน้าด้วยขั้นตอน ดังตารางที่ 4.2-1
2. สร้างชั้นซิลิกอนไดออกไซด์ ด้วยกระบวนการออกซิเดชัน ดังตารางที่ 4.3-1
3. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาสก์ 1 ดังตารางที่ 4.4-1
4. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง โดยรายละเอียด ดังตารางที่ 4.4-2 และ 4.4-4
5. ทำการแพร่สารเจือฟอสฟอรัสและทำการซบลิค ขั้นตอนนี้จะได้ส่วนขั้วเดรนและซอสของมอสทรานซิสเตอร์ชนิดเอ็น โดยรายละเอียด ดังตารางที่ 4.5.1-1 และ 4.5.2-1
6. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาสก์ 2
7. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง
8. ทำการสร้างชั้นเกตออกไซด์ ด้วยกระบวนการออกซิเดชัน ดังตารางที่ 4.3-2 ชั้นเกตออกไซด์ที่ได้ จะหนาประมาณ 1000 Å
9. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาสก์ 3
10. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ เพื่อเป็นช่องสำหรับโลหะต่อเชื่อมกับขั้วเดรนและ

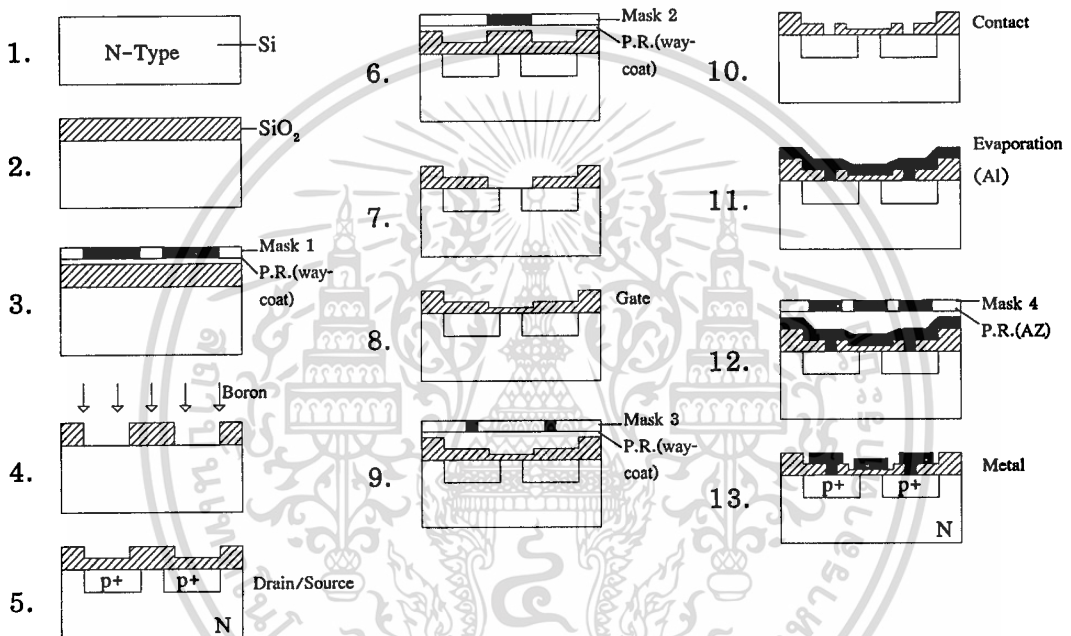
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขอส จากนั้นทำการลอกฟิล์มน้ำยาไวแสง

11. กระบวนการเมทัลไลเซชัน โดยการเคลือบอลูมิเนียมบนแผ่นซิลิกอน ด้วยเทคนิค Filament Evaporation
12. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงบวก เพื่อสร้างลวดลายของมาสก์ 4
13. การกัดอลูมิเนียม เพื่อสร้างลวดลายของแถบตัวนำ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง และทำการซินเตอร์ริง เพื่อให้ได้รอยสัมผัสโอห์มมิก ดังตารางที่ 4.4-3 และ 4.6-1

#### 4.7.2 วงจรรวมมอสทรานซิสเตอร์ชนิดพี



รูปที่ 4.7.2-1 ขั้นตอนการสร้างมอสทรานซิสเตอร์ชนิดพี

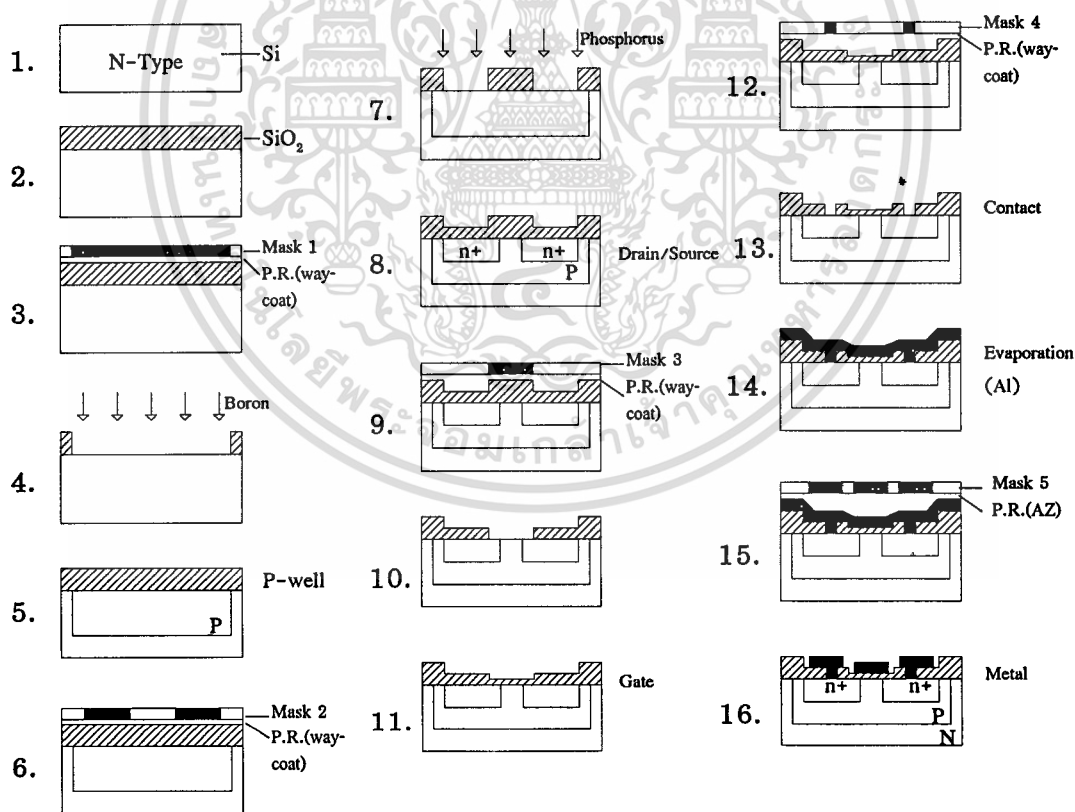
สามารถสรุปขั้นตอนกระบวนการสร้างได้ ดังต่อไปนี้

1. แผ่นฐานรองซิลิกอนผลึกรูปเดี่ยว ชนิดเอ็น ระบาย (100) พิกัดความต้านทาน 4-6  $\Omega$ -cm. ทำความสะอาดผิวหน้าด้วยขั้นตอน ดังตารางที่ 4.2-1
2. สร้างชั้นซิลิกอนไดออกไซด์ ด้วยกระบวนการออกซิเดชัน ดังตารางที่ 4.3-1
3. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาสก์ 1 ดังตารางที่ 4.4-1
4. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง โดยรายละเอียด ดังตารางที่ 4.4-2 และ 4.4-4
5. ทำการแพร่สารเจือโบรอนและทำการขัปลึ้ก ขั้นตอนนี้จะมีส่วนขั้วเดรนและซอสของมอสทรานซิสเตอร์ชนิดพี โดยรายละเอียด ดังตารางที่ 4.5.1-2 และ 4.5.2-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาร์ก 2
7. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง
8. ทำการสร้างชั้นเกทออกไซด์ ด้วยกระบวนการอ็อกซิเดชัน ดังตารางที่ 4.3-2 ชั้นเกทออกไซด์ที่ได้ จะหนาประมาณ 1000 Å
9. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาร์ก 3
10. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ เพื่อเป็นช่องสำหรับโลหะต่อเชื่อมกับขั้วเดรนและซอส จากนั้นทำการลอกฟิล์มน้ำยาไวแสง
11. กระบวนการเมทัลไลเซชัน โดยการเคลือบอลูมิเนียมบนแผ่นซิลิกอน ด้วยเทคนิค Filament Evaporation
12. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาร์ก 4
13. การกัดอลูมิเนียม เพื่อสร้างลวดลายของแถบตัวนำ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง และทำการซินเตอร์ริง เพื่อให้ได้รอยสัมผัสโอห์มมิก ดังตารางที่ 4.4-3 และ 4.6-1

#### 4.7.3 วงจรรวมมอสทรานซิสเตอร์ชนิดเอ็นในบ่อแยกชนิดพี



รูปที่ 4.7.3-1 ขั้นตอนการสร้างมอสทรานซิสเตอร์ชนิดเอ็นในบ่อแยกชนิดพี

สามารถสรุปขั้นตอนกระบวนการสร้างได้ ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. แผ่นฐานรองซิลิกอนผลึกรูปเดี่ยว ชนิดเอ็น ระบาย (100) พิกัดความต้านทาน 4-6  $\Omega$ -cm. ทำความสะอาดผิวหน้าด้วยขั้นตอน ดังตารางที่ 4.2-1
2. สร้างชั้นซิลิกอนไดออกไซด์ ด้วยกระบวนการออกซิเดชัน ดังตารางที่ 4.3-1
3. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาสก์ 1 ดังตารางที่ 4.4-1
4. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง โดยรายละเอียด ดังตารางที่ 4.4-2 และ 4.4-4
5. ทำการแพร่สารเจือโบรอนและทำการขัปลึก ขั้นตอนนี้จะมีส่วนของบ่อแยกชนิดพี โดยรายละเอียด ดังตารางที่ 4.5.1-3 และ 4.5.2-3
6. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาสก์ 2
7. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง
8. ทำการแพร่สารเจือฟอสฟอรัสและทำการขัปลึก ขั้นตอนนี้จะมีส่วนขั้วเดรนและซอสของมอสทรานซิสเตอร์ชนิดเอ็น โดยรายละเอียด ดังตารางที่ 4.5.1-1 และ 4.5.2-1
9. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาสก์ 3
10. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง
11. ทำการสร้างชั้นเกตออกไซด์ ด้วยกระบวนการออกซิเดชัน ดังตารางที่ 4.3-2 ชั้นเกตออกไซด์ที่ได้จะหนาประมาณ 1000 Å
12. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลายของมาสก์ 4
13. การกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ เพื่อเป็นช่องสำหรับโลหะต่อเชื่อมกับขั้วเดรนและซอส จากนั้นทำการลอกฟิล์มน้ำยาไวแสง
14. กระบวนการเมทัลไลเซชัน โดยการเคลือบอลูมิเนียมบนแผ่นซิลิกอน ด้วยเทคนิค Filament Evaporation
15. กระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงบวก เพื่อสร้างลวดลายของมาสก์ 5
16. การกัดอลูมิเนียม เพื่อสร้างลวดลายของแถบตัวนำ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง และทำการซินเตอร์ริง เพื่อให้ได้รอยสัมผัสโอห์มมิก ดังตารางที่ 4.4-3 และ 4.6-1

#### 4.8 กระบวนการเก็บบรรจุ (Packaging)

การเก็บบรรจุเป็นกระบวนการป้องกันความเสียหายของชิ้นงาน อันเนื่องมาจากสิ่งสกปรกหรือสารเคมีภายนอก นอกจากนี้ยังช่วยระบายความร้อนที่เกิดขึ้นขณะใช้งานได้ด้วย ซึ่งการเก็บบรรจุเป็นกระบวนการต่อเนื่องจากกระบวนการแอสเซมบลี (Assembly processing) โดยการนำแผ่นซิลิกอนที่ได้จากกระบวนการสร้างไปตัดแบ่งเพื่อแยกตัวอุปกรณ์วงจรรวมออกเป็นชิ้นๆที่เรียกว่า ไดซ์ (dice) หรือชิพ จากนั้นจึงนำเอาไดซ์ไปติดตั้งบนฐานรอง และต่อสายออกมายังขาที่ฐานรอง เพื่อความสะดวกในการนำไปใช้งาน เมื่อเสร็จจากการแอสเซมบลี จึงนำไปทำการเก็บบรรจุปิดผนึกให้แน่น และนำไปทดสอบคุณสมบัติต่างๆต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

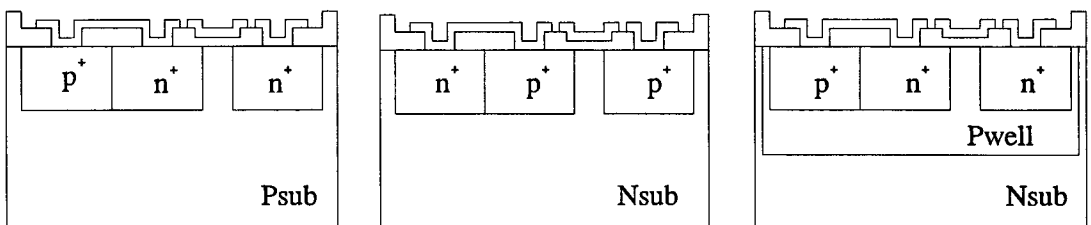
### การทดลองและผลการทดลองคุณสมบัติพื้นฐานของมอสทรานซิสเตอร์

วงจรรวมเป็นวงจรที่ประกอบด้วยองค์ประกอบย่อยหลายส่วนด้วยกัน ในวงจรรวมที่ศึกษาอยู่นี้จะเป็นองค์ประกอบของมอสทรานซิสเตอร์ ดังนั้นเพื่อที่จะศึกษาถึงวงจรรวมจึงจำเป็นต้องเข้าใจพื้นฐานและความสำคัญของมอสทรานซิสเตอร์พื้นฐานของวงจรเสียก่อน ในบทนี้จะเป็นการศึกษาถึงคุณสมบัติพื้นฐานของมอสทรานซิสเตอร์ โครงสร้างพื้นฐาน การหาค่าตัวแปรทางกายภาพและการจำลองแบบมอสทรานซิสเตอร์ เมื่อศึกษาถึงตัวแปรทางกายภาพที่เหมาะสมของมอสทรานซิสเตอร์แล้ว จึงใช้ตัวแปรทางกายภาพที่เหมาะสมนี้ไปทำการสร้างวงจรรวมอีกครั้ง

#### 5.1 การทดลองเพื่อศึกษาคุณสมบัติรอยต่อพีเอ็นในโครงสร้าง [10,11]

มอสทรานซิสเตอร์มีโครงสร้างที่เกิดจากรอยต่อพีเอ็น ซึ่งเป็นรอยต่อแบบใดนั้นจะขึ้นอยู่กับโครงสร้างของมอสทรานซิสเตอร์ชนิดนั้น โดยคุณสมบัติของรอยต่อพีเอ็น จะเป็นตัวกำหนดคุณสมบัติของค่าแรงดันสูงสุดที่จะใช้งานได้ของวงจรรวมต่อไป จากรูปที่ 5.1-1 แสดงให้เห็นถึงรอยต่อพีเอ็นที่เกิดขึ้นภายในโครงสร้างของมอสทรานซิสเตอร์ชนิดต่างๆ โดยจะสรุปรอยต่อพีเอ็นที่เกิดขึ้นได้ดังนี้

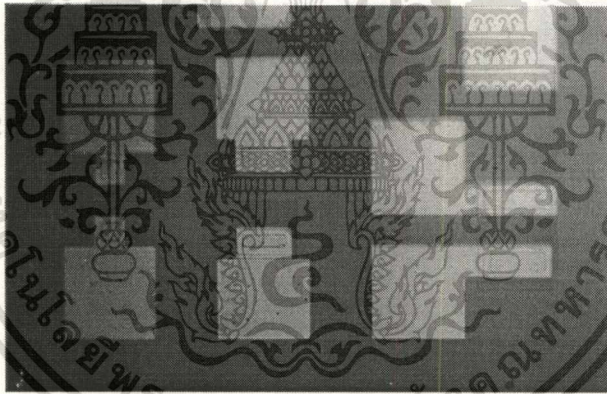
- คุณสมบัติรอยต่อพี-เอ็น ระหว่าง  $P_{well}$  กับ  $N_{sub}$
- คุณสมบัติรอยต่อพี-เอ็น ระหว่าง  $P^+$  กับ  $N_{sub}$
- คุณสมบัติรอยต่อพี-เอ็น ระหว่าง  $n^+$  กับ  $P_{well}$
- คุณสมบัติรอยต่อพี-เอ็น ระหว่าง  $n^+$  กับ  $P_{sub}$



### การออกแบบและการสร้าง

ในการศึกษารอยต่อพีเอ็น ใช้มอนิเตอร์ที่เป็นรูปสี่เหลี่ยม โดยรอยต่อของ P-well กับ N-substrate ใช้พื้นที่  $200 \times 200 \mu\text{m}^2$  รอยต่อ  $P^+$  กับ N-substrate และรอยต่อ  $n^+$  กับ P-substrate ใช้พื้นที่  $100 \times 100 \mu\text{m}^2$  ส่วนรอยต่อของ  $n^+$  กับ P-well ใช้พื้นที่สี่เหลี่ยมซ้อนกัน โดยส่วนของ P-well มีขนาดพื้นที่  $300 \times 300 \mu\text{m}^2$  และส่วนของ  $n^+$  ใช้พื้นที่  $240 \times 100 \mu\text{m}^2$

จากนั้นทำการสร้างมอนิเตอร์ของรอยต่อพีเอ็น ด้วยกระบวนการสร้างในบทที่ 4 โดยใช้แผ่นซิลิกอนฐานรองชนิดเอ็น ระบาย (100) พิกัดความต้านทาน 4-6  $\Omega \cdot \text{cm}$  และแผ่นซิลิกอนฐานรองชนิดพี ระบาย (100) พิกัดความต้านทาน 1-2  $\Omega \cdot \text{cm}$  จากนั้นทำการแพร่สารเจือลงในพื้นที่ส่วนต่างๆตามที่ได้ออกแบบไว้และสร้างส่วนขั้วโลหะที่ด้านบน โดยใช้กระบวนการสร้างที่ได้กล่าวมาแล้ว จึงนำไปวัดคุณสมบัติเพื่อหาค่าแรงดันสูงสุดที่รอยต่อจะใช้งานได้ โดยรูปที่ 5.1-2 แสดงภาพถ่ายลวดลายด้านบนของมอนิเตอร์สำหรับรอยต่อพีเอ็นในโครงสร้างซีมอสจากกระบวนการสร้าง

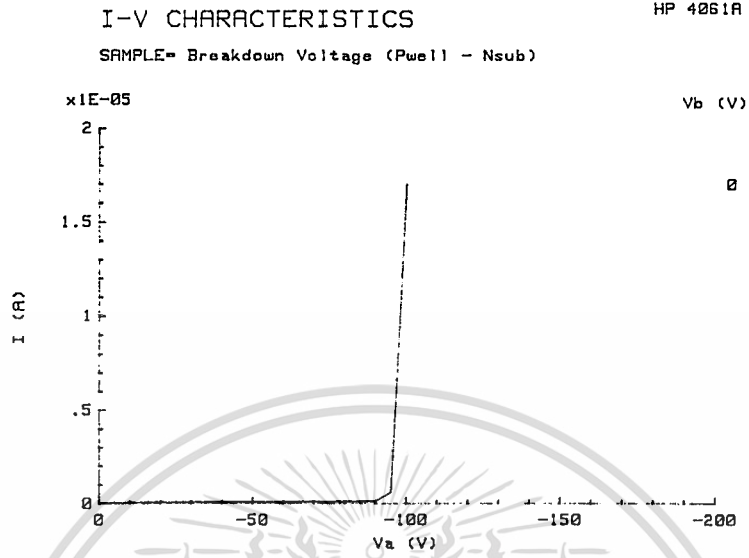


รูปที่ 5.1-2 แสดงภาพถ่ายด้านบนของมอนิเตอร์สำหรับรอยต่อพีเอ็นในโครงสร้างซีมอส

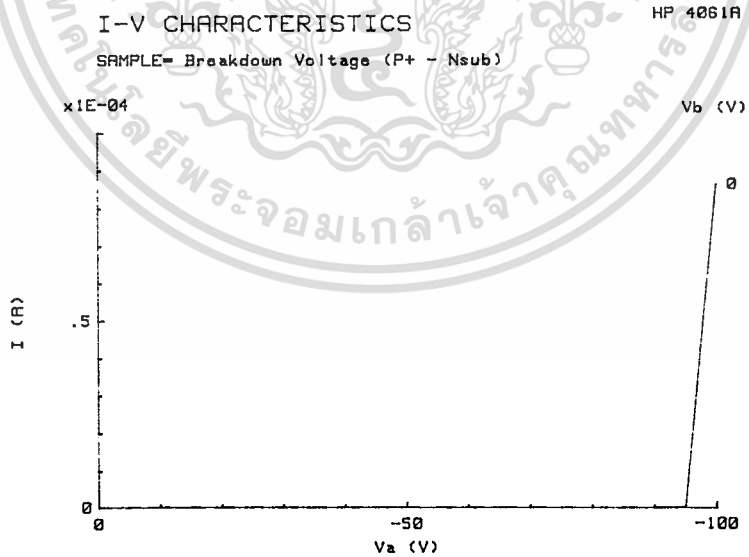
### การทดลองและผลการทดลอง

มอนิเตอร์รอยต่อพีเอ็นที่ผ่านกระบวนการสร้างเสร็จแล้วจะถูกวัดคุณสมบัติด้วยเครื่อง HP4061A Semiconductor/component test system ผลการทดลองจะแสดงในรูปที่ 5.1-3 ถึง 5.1-6 โดยรูปที่ 5.1-3 แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง P-well กับฐานรองชนิดเอ็น มีค่าแรงดันพังทลายประมาณ 95 โวลต์ รูปที่ 5.1-4 แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง  $p^+$  กับฐานรองชนิดเอ็น มีค่าแรงดันพังทลายประมาณ 95 โวลต์ รอยต่อพีเอ็นระหว่าง  $n^+$  กับ Pwell มีค่าแรงดันพังทลายประมาณ 23 โวลต์ และรอยต่อพีเอ็นระหว่าง  $n^+$  กับฐานรองชนิดพี มีค่าแรงดันพังทลายประมาณ 70 โวลต์ แสดงดังรูปที่ 5.1-5 และ 5.1-6 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

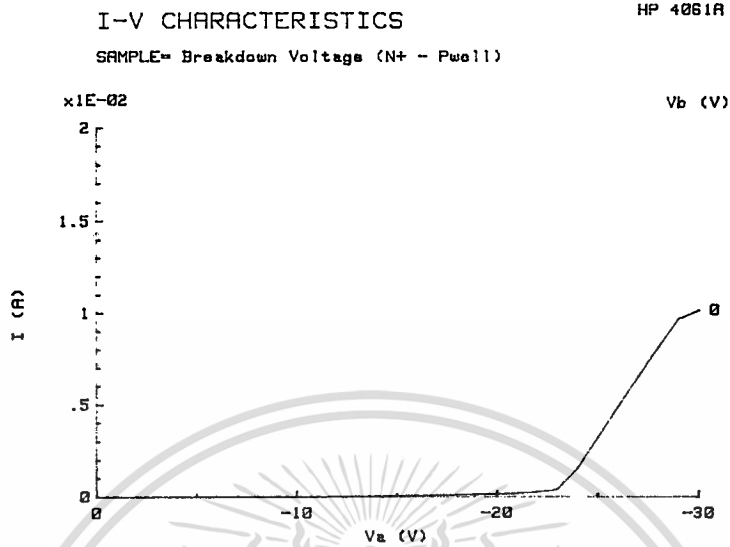


รูปที่ 5.1-3 แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง Pwell กับ Nsub

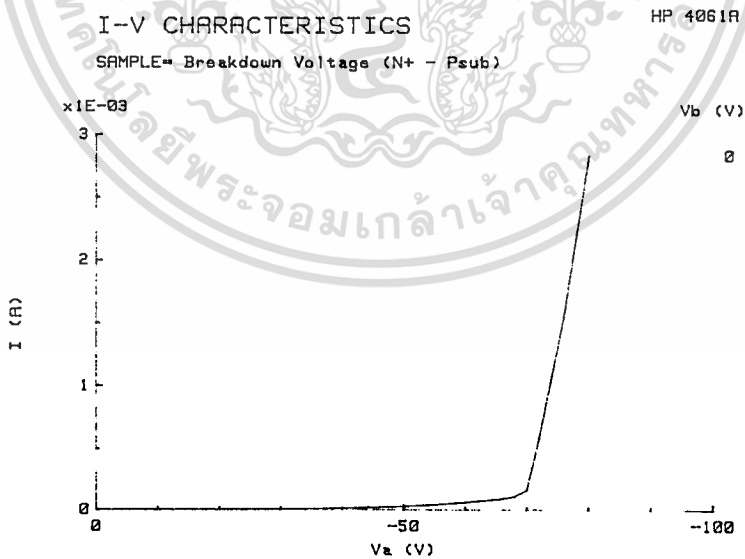


รูปที่ 5.1-4 แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง p<sup>+</sup> กับ Nsub

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1-5 แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง  $n^+$  กับ Pwell



รูปที่ 5.1-6 แสดงถึงช่วงไบอัสย้อนกลับของรอยต่อพีเอ็นระหว่าง  $n^+$  กับ Psub

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.1-3 ถึง 5.1-6 จะเห็นได้ว่ารอยต่อพีเอ็นระหว่าง  $n^+$  กับ P-well มีค่าแรงดันพังทลายค่าต่ำสุดคือ 23 โวลต์ ซึ่งลักษณะรอยต่อเช่นนี้เป็นรอยต่อที่เกิดจากความหนาแน่นอะตอมสารเจือในส่วนของ  $n^+$  กับ P-well มีความเข้มข้นสูงทั้งคู่ ทำให้รอยต่อพีเอ็นชนิดนี้เกิดเป็นปรากฏการณ์การพังทลายแบบซีเนอร์ (Zener Breakdown) ส่วนรอยต่อพีเอ็นระหว่าง  $n^+$  กับฐานรองชนิดพี ให้ค่าแรงดันพังทลายคือ 70 โวลต์ รอยต่อ  $p^+$  กับฐานรองชนิดเอ็น 95 โวลต์ สำหรับรอยต่อพีเอ็นระหว่าง P-well กับฐานรองชนิดเอ็น ให้ค่าแรงดันพังทลายของรอยต่อ คือ ประมาณ 95 โวลต์ ซึ่งค่าแรงดันพังทลายที่มีค่ามากหรือน้อยนั้น เป็นผลมาจากความหนาแน่นอะตอมสารเจือของรอยต่อพีเอ็น

จากผลการทดลองสรุปได้ว่า รอยต่อพีเอ็นที่สร้างขึ้นให้ผลเป็นที่น่าพอใจ เนื่องจากให้ผลที่ดีและค่าแรงดันพังทลายมีค่าสูงเพียงพอที่จะนำไปใช้ในโครงสร้างของมอสทรานซิสเตอร์ที่ออกแบบไว้ อย่างไรก็ตามในการออกแบบมอสทรานซิสเตอร์ ยังต้องคำนึงถึงตัวแปรอื่นๆอีกมากมาย ดังกล่าวในหัวข้อต่อไป

หมายเหตุ	$n^+$	มีความหนาแน่นอะตอมสารเจือประมาณ	$1.0 \times 10^{18}$	$\text{cm}^{-3}$
	$p^+$	มีความหนาแน่นอะตอมสารเจือประมาณ	$3.4 \times 10^{18}$	$\text{cm}^{-3}$
	$N_{\text{sub}}$	มีความหนาแน่นอะตอมสารเจือประมาณ	$9.3 \times 10^{14}$	$\text{cm}^{-3}$
	$P_{\text{sub}}$	มีความหนาแน่นอะตอมสารเจือประมาณ	$6.5 \times 10^{15}$	$\text{cm}^{-3}$
	$P_{\text{well}}$	มีความหนาแน่นอะตอมสารเจือประมาณ	$4.3 \times 10^{16}$	$\text{cm}^{-3}$

ซึ่งสามารถคำนวณหาค่าความหนาแน่นอะตอมสารเจือได้จาก

$$N = 1/q\mu\rho \quad (5.1-1)$$

โดย	$N$	= ความหนาแน่นอะตอมสารเจือ		
	$q$	= ประจุไฟฟ้าอิเล็กตรอน	$= 1.6 \times 10^{-19}$	C
	$\mu_p$	= ค่าความคล่องตัวของโฮล	$= 480$	$\text{cm}^2/\text{V.s}$
	$\mu_e$	= ค่าความคล่องตัวของอิเล็กตรอน	$= 1350$	$\text{cm}^2/\text{V.s}$
	$\rho$	= ค่าพิถิตความต้านทาน	$= \rho_s \cdot X_j$	$\Omega/\text{cm}$
	$X_j$	= ความลึกรอยต่อ (cm)		

จากการกำหนดจะได้ว่า

$$\text{สำหรับ } n^+ : N_D = 1/(1.6 \times 10^{-19} \times 1350 \times 30 \times 1.48 \times 10^{-4}) = 1.0 \times 10^{18} \text{ cm}^{-3}$$

$$\text{สำหรับ } p^+ : N_A = 1/(1.6 \times 10^{-19} \times 480 \times 30 \times 1.27 \times 10^{-4}) = 3.4 \times 10^{18} \text{ cm}^{-3}$$

$$\text{สำหรับ } N_{\text{sub}} : N_D = 1/(1.6 \times 10^{-19} \times 1350 \times 5) = 9.3 \times 10^{14} \text{ cm}^{-3}$$

$$\text{สำหรับ } P_{\text{sub}} : N_A = 1/(1.6 \times 10^{-19} \times 480 \times 2) = 6.5 \times 10^{15} \text{ cm}^{-3}$$

$$\text{สำหรับ } P\text{-well} : N_A = 1/(1.6 \times 10^{-19} \times 240 \times 1000 \times 3 \times 10^{-4}) = 4.3 \times 10^{16} \text{ cm}^{-3}$$

ตัวอย่างการคำนวณหาค่าความลึกของรอยต่อ ( $X_j$ )

1. ความลึกของรอยต่อชั้น  $n^+$

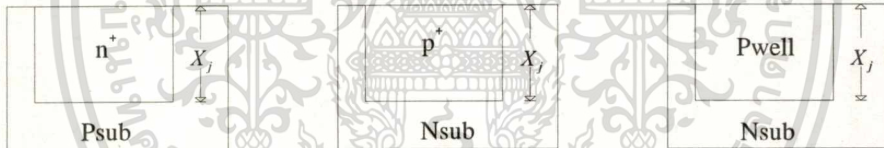
$$X_j = (X \cdot Y) / D = 35 \times 1700 / 4 \times 10^4 = 1.48 \text{ } \mu\text{m}$$

2. ความลึกของรอยต่อชั้น  $p^+$

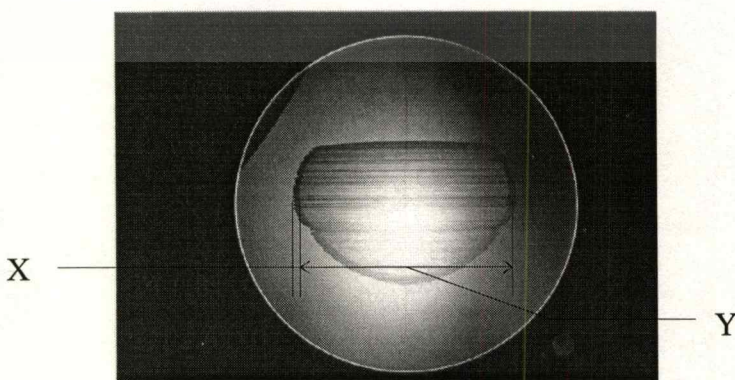
$$X_j = (X \cdot Y) / D = 30 \times 1700 / 4 \times 10^4 = 1.27 \text{ } \mu\text{m}$$

3. ความลึกของรอยต่อชั้น P-well

$$X_j = (X \cdot Y) / D = 65 \times 2000 / 4 \times 10^4 = 3.25 \text{ } \mu\text{m}$$



ก.  $n^+$  กับฐานรองชนิดพี    ข.  $p^+$  กับฐานรองชนิดเอ็น    ค. Pwell กับฐานรองชนิดเอ็น  
รูป 5.1-7 แสดงลักษณะโครงสร้างของรอยต่อทั้งสองเมื่อ  $X_j$  คือความลึกของรอยต่อ



รูป 5.1-8 แสดงภาพถ่ายของรอยชุดของแผ่นซิลิกอนที่ได้จากเครื่อง grooving machine

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.2 การทดลองเพื่อศึกษาตัวเก็บประจุไฟฟ้าในโครงสร้าง [12]

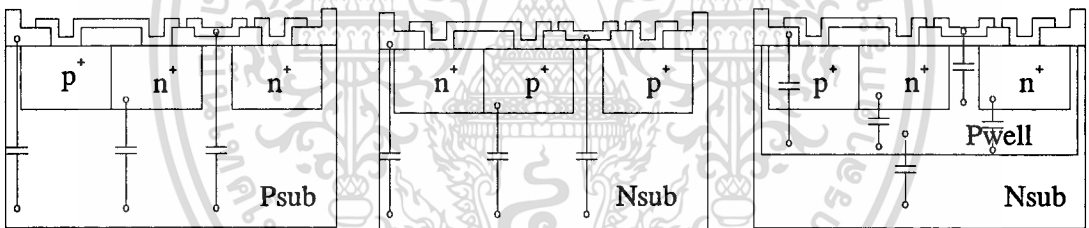
จากโครงสร้างของมอสทรานซิสเตอร์ สามารถพิจารณาถึงตัวเก็บประจุไฟฟ้าที่อยู่ในโครงสร้างได้ดังรูปที่ 5.2-1 ซึ่งแบ่งตัวเก็บประจุไฟฟ้าออกเป็น 2 กลุ่มใหญ่คือ

ก) ตัวเก็บประจุไฟฟ้าที่เกิดจากโครงสร้างของอ็อกไซด์เป็นไดอิเล็กตริก

- ตัวเก็บประจุไฟฟ้าที่เกต (Gate Oxide)
- ตัวเก็บประจุไฟฟ้าที่ส่วนอ็อกไซด์หนา (Thick Oxide)

ข) ตัวเก็บประจุไฟฟ้าที่มีส่วนของบริเวณปลอดพาหะของรอยต่อพีเอ็นเป็นไดอิเล็กตริก

- ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อ Pwell กับ Nsub
- ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อ  $p^+$  กับ Nsub
- ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อ  $n^+$  กับ Pwell
- ตัวเก็บประจุไฟฟ้าระหว่างรอยต่อ  $n^+$  กับ Psub



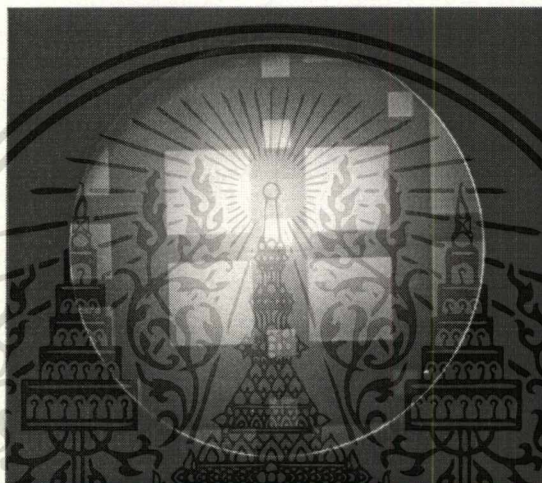
ก. เอ็นมอสทรานซิสเตอร์    ข. พีมอสทรานซิสเตอร์    ค. เอ็นมอสทรานซิสเตอร์ในบ่อแยกพี  
รูปที่ 5.2-1 แสดงตัวเก็บประจุไฟฟ้าที่อยู่ในโครงสร้างของมอสทรานซิสเตอร์ชนิดต่างๆ

### การออกแบบและการสร้าง

ทำการออกแบบมอดินเตอร์รูปลี่เหลี่ยมขนาดต่างๆเช่น  $3.24 \times 10^{-2} \text{ cm}^2$   $1.96 \times 10^{-2} \text{ cm}^2$  และ  $3.60 \times 10^{-5} \text{ cm}^2$  เป็นต้น โดยมอดินเตอร์ที่ใช้หาค่าความจุไฟฟ้าที่เกิดจากโครงสร้างของอ็อกไซด์เป็นไดอิเล็กตริก จะสร้างอ็อกไซด์ปกคลุมตามความหนาที่ต้องการ ส่วนมอดินเตอร์ที่ใช้หาค่าความจุไฟฟ้าที่มีส่วนของบริเวณปลอดพาหะของรอยต่อพีเอ็นเป็นไดอิเล็กตริก จะทำการแพร่สารเจือลงในมอดินเตอร์ เพื่อให้เกิดรอยต่อตามต้องการ

จากนั้นใช้กระบวนการสร้างในบทที่ 4 ในการสร้างมอดินเตอร์ของตัวเก็บประจุไฟฟ้า โดยใช้แผ่นซิลิกอนฐานรองชนิดเอ็น ระบาย (100) พิกัดความต้านทาน 4-6  $\Omega \cdot \text{cm}$  และแผ่นซิลิกอน

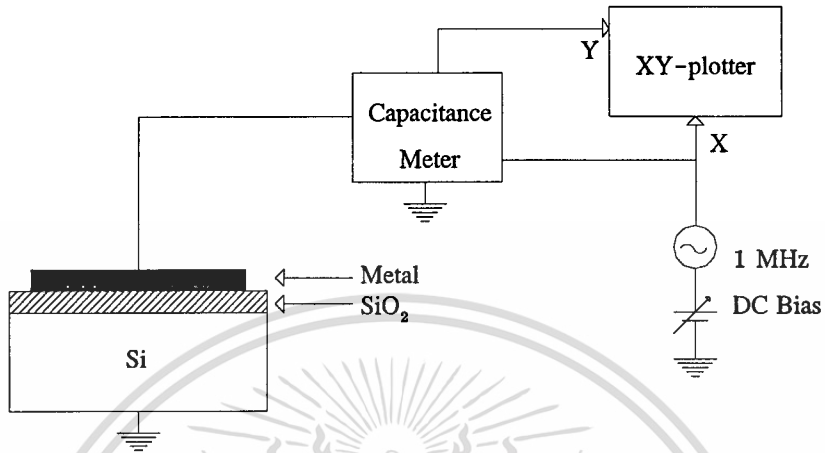
ฐานรองชนิดพี ระนาบ (100) พิกัดความต้านทาน 1-2  $\Omega \cdot \text{cm}$  จากนั้นทำการแพร่สารเจือลงในพื้นที่ต่างๆที่ต้องการ และทำการสร้างชั้นออกไซด์ที่มีความหนาตามต้องการ จากนั้นทำการสร้างขั้วโลหะด้านบน จึงนำไปวัดคุณสมบัติเพื่อหาค่าตัวเก็บประจุไฟฟ้า โดยรูปที่ 5.2-2 แสดงภาพถ่ายลวดลายด้านบนของมอนิเตอร์สำหรับค่าตัวเก็บประจุไฟฟ้า ภายหลังจากกระบวนการสร้าง



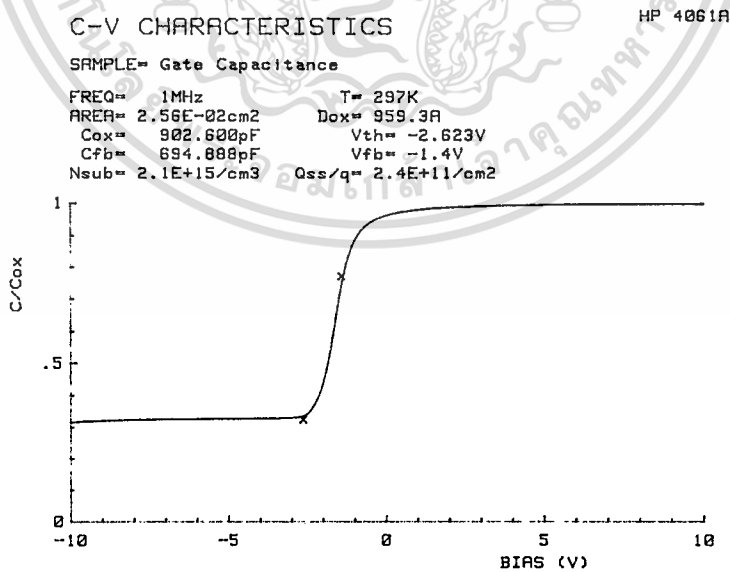
รูปที่ 5.2-2 แสดงภาพถ่ายด้านบนของมอนิเตอร์สำหรับตัวเก็บประจุไฟฟ้าในโครงสร้างซีมอส

#### การทดลองและผลการทดลอง

มอนิเตอร์ตัวเก็บประจุไฟฟ้าที่ได้จากกระบวนการสร้าง ถูกวัดคุณสมบัติทางไฟฟ้าด้วยเครื่อง HP4061A Semiconductor/component test system โดยมีวงจรสมมูลย์การวัดดังรูปที่ 5.2-3 โดยการวัดค่าความจุไฟฟ้าที่มีออกไซด์เป็นไดอิเล็กตริก ให้แรงดันไบอัสไฟตรงระหว่าง 10 โวลต์ถึง -10 โวลต์ พร้อมกับให้ความถี่ 1 MHz เข้าไปด้วย ผลของการวัดค่าความจุไฟฟ้าออกไซด์ในส่วนออกไซด์ที่เกตและออกไซด์หนา แสดงดังรูปที่ 5.2-4 และ 5.2-5 สำหรับค่าความจุไฟฟ้าที่รอยต่อพีเอ็นในโครงสร้าง ให้แรงดันไบอัสย้อนกลับที่รอยต่อระหว่าง 0 ถึง 5 โวลต์ โดยผลของการวัดค่าความจุไฟฟ้าที่รอยต่อ Pwell-Nsub, p<sup>+</sup>-Nsub, n<sup>+</sup>-Psub และ n<sup>+</sup>-Pwell แสดงได้ดังรูปที่ 5.2-6 ถึง 5.2-9 ตามลำดับ



รูปที่ 5.2-3 แสดงวงจรสมมูลในการวัดค่าตัวเก็บประจุไฟฟ้าในโครงสร้าง



รูปที่ 5.2-4 แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้าอ็อกไซด์ที่เท่ากับค่าแรงดันไบอัส

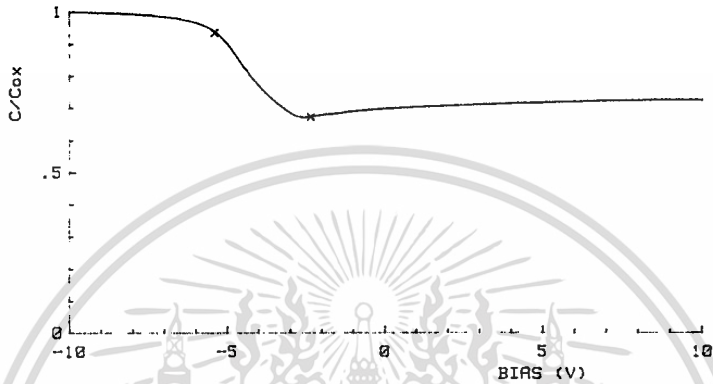
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## C-V CHARACTERISTICS

HP 4061A

SAMPLE= Oxide Capacitance

FREQ= 1MHz T= 298K  
 AREA= 3.24E-02cm2 Dox= 4943A  
 Cox= 221.700pF Vth= -2.345V  
 Cfb= 206.883pF Vfb= -5.4V  
 Nsub= 1.4E+15/cm3 Qss/q= 1.9E+11/cm2



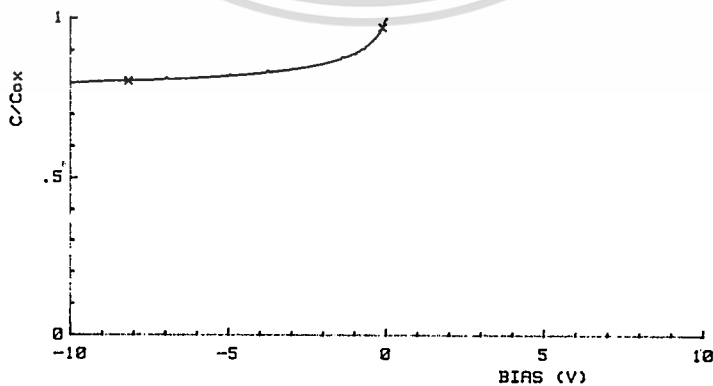
รูปที่ 5.2-5 แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้าอ็อกไซด์หน้ากับค่าแรงดันไบอัส

## C-V CHARACTERISTICS

HP 4061A

SAMPLE= Junction Capacitance (Pwell - Nsub)

FREQ= 1MHz T= 298K  
 AREA= 4.00E-04cm2 Dox= 935.6A  
 Cox= 16.1900pF Vth= -8.155V  
 Cfb= 15.7260pF Vfb= -.1V  
 Nsub= 2.9E+17/cm3 Qss/q= 1.6E+10/cm2



รูปที่ 5.2-6 แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้ายอดต่อ Pwell-Nsub

กับค่าแรงดันไบอัสย้อนกลับ

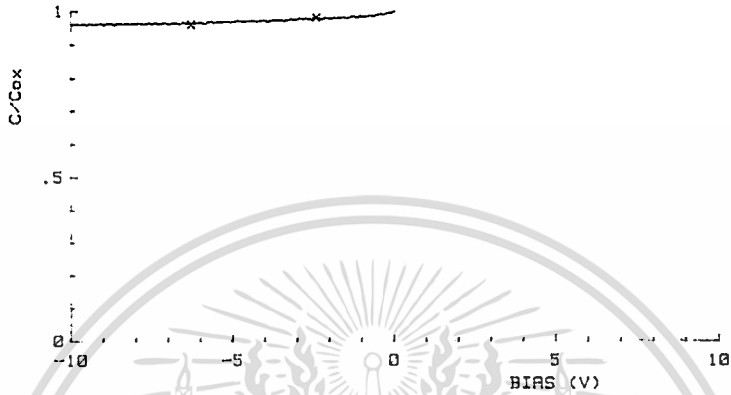
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## C-V CHARACTERISTICS

HP 4061A

SAMPLE= Junction Capacitance (P+ - Nsub)

FREQ= 1MHz T= 297K  
 AREA= 3.60E-05cm2 Dox= 66.21A  
 Cox= 18.390pF Vth= -6.279V  
 Cfb= 18.028pF Vfb= -2.4V  
 Nsub= 1.0E+20/cm3 Qss/q= 7.6E+12/cm2



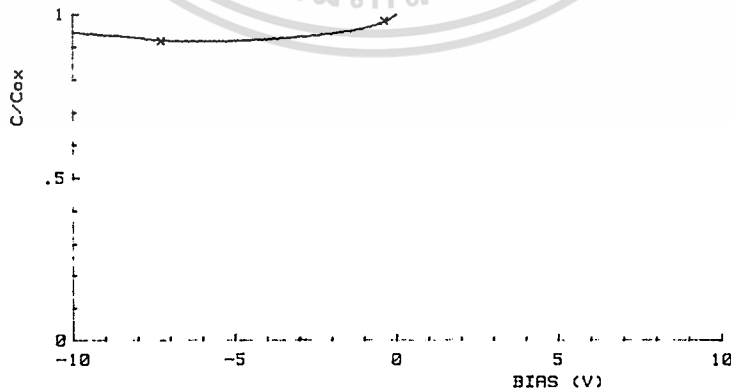
รูปที่ 5.2-7 แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้ารอยต่อ P<sup>+</sup>-Nsub กับค่าแรงดันไบอัสย้อนกลับ

## C-V CHARACTERISTICS

HP 4061A

SAMPLE= Junction Capacitance (N+ - Pwell)

FREQ= 1MHz T= 296K  
 AREA= 3.60E-05cm2 Dox= 66.39A  
 Cox= 18.340pF Vth= -7.262V  
 Cfb= 17.981pF Vfb= -.35V  
 Nsub= 1.0E+20/cm3 Qss/q= 1.1E+12/cm2



รูปที่ 5.2-8 แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้ารอยต่อ n<sup>+</sup>-Pwell กับค่าแรงดันไบอัสย้อนกลับ

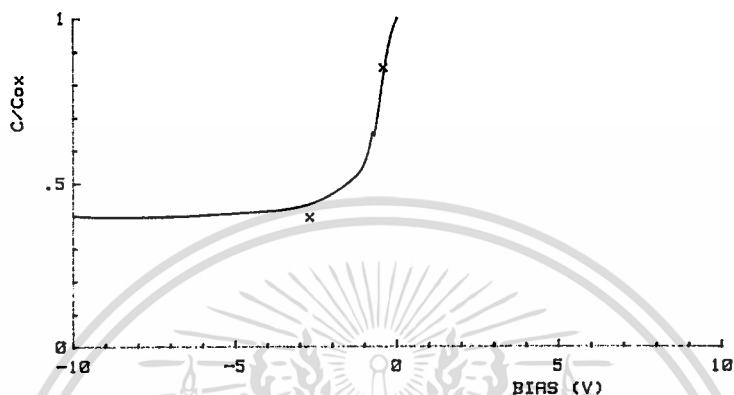
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## C-V CHARACTERISTICS

HP 4061A

SAMPLE= Junction Capacitance (N+ - Psub)

FREQ= 1MHz T= 298K  
 AREA= 3.60E-05cm<sup>2</sup> Dox= 45.81Å  
 Cox= 26.5800pF Vth= -2.682V  
 Cfb= 22.6289pF Vfb= -.4V  
 Nsub= 2.8E+18/cm<sup>3</sup> Qss/q= 1.4E+12/cm<sup>2</sup>



รูปที่ 5.2-9 แสดงความสัมพันธ์ระหว่างค่าความจุไฟฟ้ารอยต่อ  $n^+$ -Psub กับค่าแรงดันไบอัสย้อนกลับ

จากผลการทดลองที่ได้สามารถสรุปค่าตัวเก็บประจุไฟฟ้าได้ดังตารางต่อไปนี้

ตารางที่ 5.2-1 ค่าความจุไฟฟ้าออกไซด์

ค่าความจุไฟฟ้า	nF/cm <sup>2</sup>
Gate Oxide	35.1
Thick Oxide	7.02

ตารางที่ 5.2-2 ค่าความจุไฟฟ้ารอยต่อพีเอ็น

ค่าความจุไฟฟ้า	nF/cm <sup>2</sup>
Pwell-Nsub	16.7
$p^+$ -Nsub	15.8
$n^+$ -Pwell	88.2
$n^+$ -Psub	35.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3 การทดลองเพื่อศึกษาการเปลี่ยนแปลงแรงดันขีดเริ่มในโครงสร้างมอส

แรงดันขีดเริ่ม ( $V_{th}$ ) คือค่าต่ำสุดของแรงดันเกตที่ใช้เพื่อทำให้เกิดช่องทางเดินกระแสที่รอยต่อซิลิกอน-ซิลิกอนไดออกไซด์ แรงดันขีดเริ่มจะได้จากประจุที่ถูกให้กับบริเวณที่ถูกล้อมรอบด้วยขั้วเกตและเนื้อสารกึ่งตัวนำ ดังนั้นในการควบคุมค่าแรงดันขีดเริ่มจึงสามารถควบคุมได้จากค่าประจุที่สถานะผิว ความเข้มข้นของฐานรองที่ใช้ และความหนาของชั้นออกไซด์ที่เกต

#### 5.3.1 การทดลองเพื่อศึกษาค่าประจุที่สถานะผิวของห้องปฏิบัติการ

ประจุที่สถานะผิว ( $Q_{ss}$ ) เป็นประจุที่เกิดขึ้นที่สถานะผิวในโครงสร้างมอส ซึ่งเกิดขึ้นจากประจุเคลื่อนที่ และประจุที่รอยต่อของซิลิกอน-ซิลิกอนไดออกไซด์ ซึ่งมีผลต่อค่าแรงดันขีดเริ่ม ดังสมการ 5.3.1-1

$$V_{to} = -0.6 - \Phi_F - \frac{1}{C_{ox}} \left( \sqrt{4q\epsilon_{si} N_{sub} |\phi_F| + Q_{ss}} \right); \text{P-channel และ}$$

$$V_{to} = -0.6 + \Phi_F + \frac{1}{C_{ox}} \left( \sqrt{4q\epsilon_{si} N_{sub} |\phi_F| - Q_{ss}} \right); \text{N-channel} \quad (5.3.1-1)$$

ซึ่งความหนาของชั้นออกไซด์ มีความสัมพันธ์กับค่าความจุไฟฟ้า ดังนี้

$$T_{ox} = \frac{\epsilon_{ox}}{C_{ox}}; \epsilon_{ox} = 3.51 \text{ e-13 F/cm} \quad (5.3.1-2)$$

และค่าศักดาผิว มีความสัมพันธ์กับค่าความเข้มข้นอะตอมสารเจือฐานรอง ดังนี้

$$2\Phi_F = 2 \frac{KT}{q} \ln\left(\frac{N}{n_i}\right) \quad (5.3.1-3)$$

ในการทดลองนี้ เป็นการศึกษาค่าประจุที่สถานะผิวในโครงสร้างมอส ที่สร้างขึ้นด้วยกระบวนการสร้างในห้องปฏิบัติการ ซึ่งจะช่วยให้ทราบถึงปริมาณของค่าประจุที่สถานะผิวที่เกิดขึ้นในกระบวนการสร้าง และจะเป็นประโยชน์ต่อการศึกษาค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ ที่สร้างขึ้นในห้องปฏิบัติการได้ต่อไป

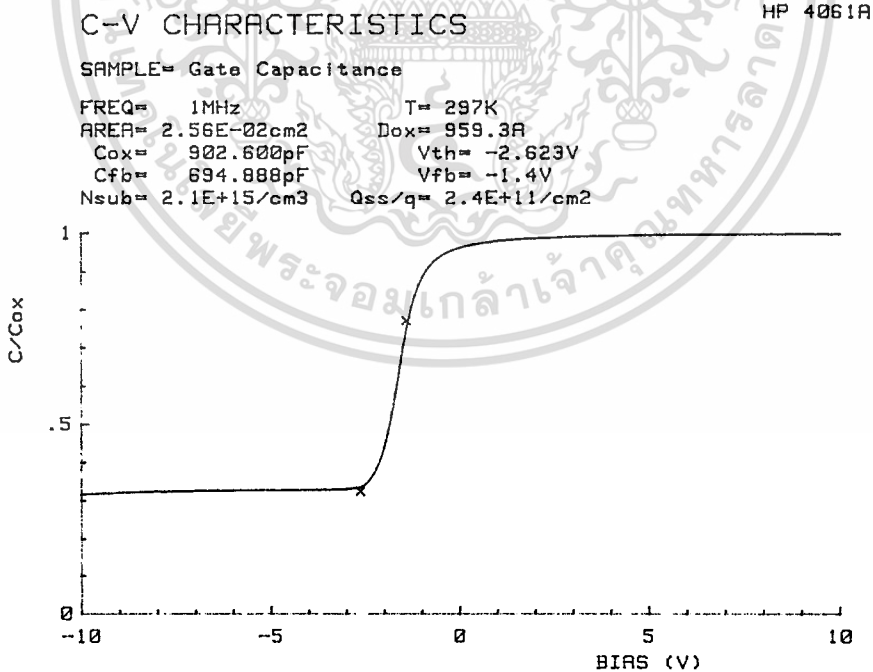
### การออกแบบและการสร้าง

ทำการออกแบบมอนิเตอร์รูปสี่เหลี่ยมขนาด  $3.60 \times 10^{-5} \text{ cm}^2$  ในลักษณะเดียวกันกับการทดลองเรื่องค่าความจุไฟฟ้าของโครงสร้างมอส

จากนั้นใช้กระบวนการสร้างในบทที่ 4 ในการสร้าง โดยใช้แผ่นซิลิกอนฐานรองชนิดเอ็นระนาบ (100) พิกัดความต้านทาน 4-6  $\Omega \cdot \text{cm}$  ( $N_{\text{sub}} = 2.5 \times 10^{15} \text{ cm}^{-3}$ ) และแผ่นซิลิกอนฐานรองชนิดพี ระนาบ (100) พิกัดความต้านทาน 1-2  $\Omega \cdot \text{cm}$  ( $P_{\text{sub}} = 1.3 \times 10^{16} \text{ cm}^{-3}$ ) ทำการสร้างชั้นออกไซด์ที่มีความหนา 1000  $\text{\AA}$  จากนั้นทำการสร้างขั้วโลหะด้านบน

### การทดลองและผลการทดลอง

มอนิเตอร์โครงสร้างมอสที่ได้จากกระบวนการสร้าง ถูกวัดคุณสมบัติทางไฟฟ้าด้วยเครื่อง HP4061A Semiconductor/component test system โดยมีวงจรสมมูลการวัดดังรูปที่ 5.2-3 โดยการให้แรงดันไบอัสไฟตรงระหว่าง 10 โวลต์ถึง -10 โวลต์ พร้อมกับให้ความถี่ 1 MHz ผลของการวัดแสดงได้ดังรูปที่ 5.3.1-1



รูปที่ 5.3.1-1 แสดงกราฟคุณสมบัติของค่าความจุไฟฟ้าและแรงดันของโครงสร้างมอส

โดยมี  $N_{\text{sub}} = 2.5 \times 10^{15} \text{ cm}^{-3}$ ,  $T_{\text{ox}} = 1000 \text{ \AA}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

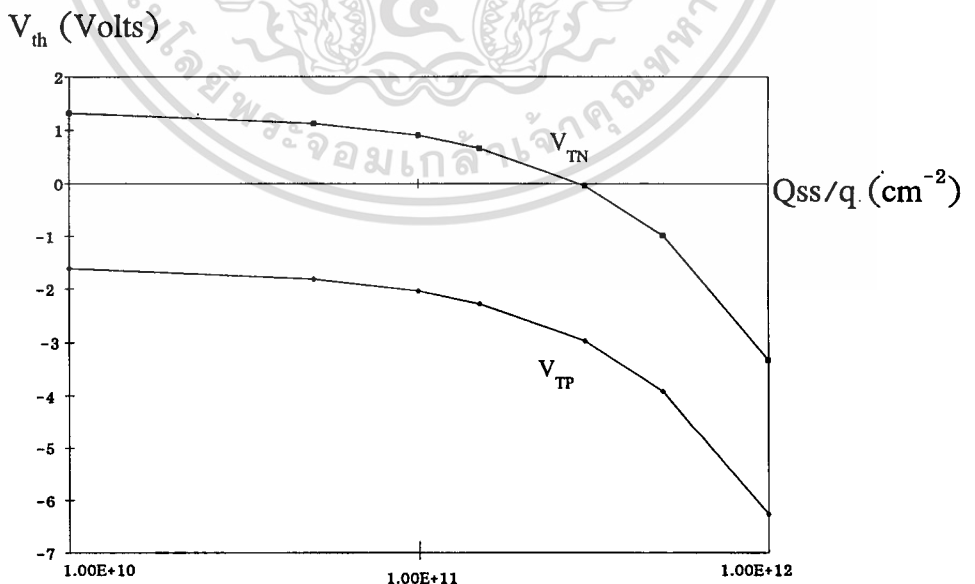
จากรูปที่ 5.3.1-1 แสดงให้เห็นว่า  $Q_{ss}/q$  มีค่า  $2.4 \times 10^{11} \text{ cm}^{-2}$  และเมื่อทำการเปลี่ยนความเข้มข้นอะตอมสารเจือของฐานรอง เป็น  $1.3 \times 10^{16} \text{ cm}^{-3}$  และ  $8.7 \times 10^{16} \text{ cm}^{-3}$  พบว่า ค่า  $Q_{ss}/q$  ที่ได้จะอยู่ในช่วง  $2 \times 10^{11} - 1 \times 10^{12} \text{ cm}^{-2}$  และเมื่อทำการเฉลี่ยข้อมูลแล้ว จะสรุปได้ว่าค่า  $Q_{ss}/q$  ของห้องปฏิบัติการมีค่า  $5.2 \times 10^{11} \text{ cm}^{-2}$  ซึ่งโดยทั่วไปที่ใช้ในห้องปฏิบัติการอื่นจะมีค่าของ  $Q_{ss}/q$  เป็น  $4.5 \times 10^{11} \text{ cm}^{-2}$

### 5.3.2 การทดลองเพื่อศึกษาค่าแรงดันขีดเริ่มจากประจุที่สถานะผิว

จากสมการ 5.3.1-1 ที่กล่าวมาแล้วแสดงให้เห็นถึงความสัมพันธ์ระหว่างแรงดันขีดเริ่มและประจุที่สถานะผิว ( $Q_{ss}$ ) ซึ่งการเปลี่ยนแปลงค่าประจุที่สถานะผิว จะมีผลต่อค่าแรงดันขีดเริ่ม ดังนั้นในการทดลองนี้ จะทำการศึกษาเพื่อให้ทราบลักษณะการเปลี่ยนแปลงของแรงดันขีดเริ่มเมื่อมีการเปลี่ยนแปลงค่าประจุที่สถานะผิว จากสมการ (5.3.1-1) ถึง (5.3.1-3) เมื่อกำหนดค่าความหนาอ็อกไซด์และค่าความเข้มข้นอะตอมสารเจือฐานรอง ทำให้สามารถหาความสัมพันธ์ระหว่างแรงดันขีดเริ่มและประจุที่สถานะผิวได้ ดังการทดลองต่อไปนี้

#### การทดลองและผลการทดลอง

จากสมการ 5.3.1-1 กำหนดให้ค่า  $N_{sub} = 2.5 \times 10^{15} \text{ cm}^{-3}$ ,  $P_{sub} = 1.3 \times 10^{16} \text{ cm}^{-3}$  และค่า  $T_{ox} = 1000 \text{ }^{\circ}\text{A}$  จากนั้นทำการเปลี่ยนแปลงค่าของ  $Q_{ss}/q$  จากช่วง  $1 \times 10^{10}$  ถึง  $1 \times 10^{12} \text{ cm}^{-2}$  และเขียนกราฟความสัมพันธ์ของ  $V_{th}$  และ  $Q_{ss}/q$  ดังรูปที่ 5.3.2-1



รูปที่ 5.3.2-1 แสดงความสัมพันธ์ระหว่างแรงดันขีดเริ่มและค่าประจุที่สถานะผิว โดย

ค่า  $N_{sub} = 2.5 \times 10^{15} \text{ cm}^{-3}$ ,  $P_{sub} = 1.3 \times 10^{16} \text{ cm}^{-3}$  และค่า  $T_{ox} = 1000 \text{ }^{\circ}\text{A}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.3.2-1 แสดงให้เห็นความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มและค่าประจุที่สถานะผิว ในลักษณะความสัมพันธ์แบบเอ็กโปเนนเชียล คือเมื่อค่าประจุที่สถานะผิวน้อย ค่าของแรงดันขีดเริ่มจะมีค่าน้อย และเมื่อค่าประจุที่สถานะผิวมากขึ้น ค่าของแรงดันขีดเริ่มก็จะมีค่าเพิ่มมากขึ้นเช่นกัน ซึ่งเป็นตามความสัมพันธ์จากสมการ 5.3.1-1 โดยมีข้อสังเกตว่าฐานรองซิลิกอนชนิดพี ซึ่งใช้สร้างเอ็นมอสทรานซิสเตอร์ ถ้ามีค่าประจุที่สถานะผิวมากกว่า  $1 \times 10^{11} \text{ cm}^{-2}$  จะมีโอกาสทำงานในโหมดดีพลีชันได้ง่ายกว่าฐานรองซิลิกอนชนิดเอ็น

### 5.3.3 การทดลองเพื่อศึกษาค่าแรงดันขีดเริ่มด้วยกระบวนการควบคุมความเข้มข้นอะตอมสารเจือในชั้นฐานรอง

จากสมการ 5.3.1-1 แสดงให้เห็นถึงความสัมพันธ์ระหว่างแรงดันขีดเริ่มและความเข้มข้นอะตอมสารเจือในชั้นฐานรอง ซึ่งการเปลี่ยนแปลงค่าความเข้มข้นอะตอมสารเจือมีผลต่อค่าแรงดันขีดเริ่ม ซึ่งสามารถหาความสัมพันธ์ระหว่างแรงดันขีดเริ่มและความเข้มข้นอะตอมสารเจือในชั้นฐานรองได้ ดังการทดลองต่อไปนี้

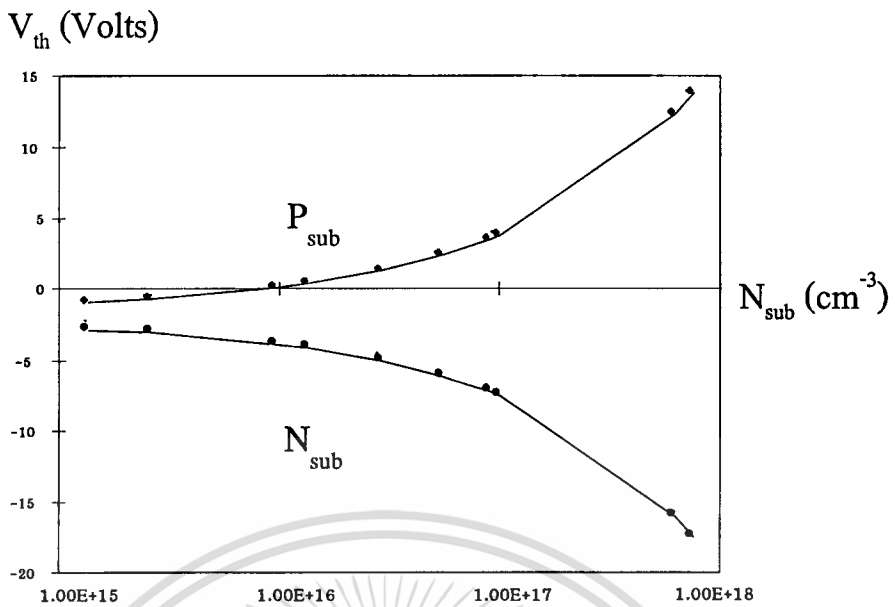
#### การออกแบบและการสร้าง

ทำการออกแบบมอนิเตอร์รูปลี่เหลี่ยมขนาด  $3.60 \times 10^{-5} \text{ cm}^2$  ในลักษณะเดียวกันกับการทดลองในหัวข้อ 5.3.1

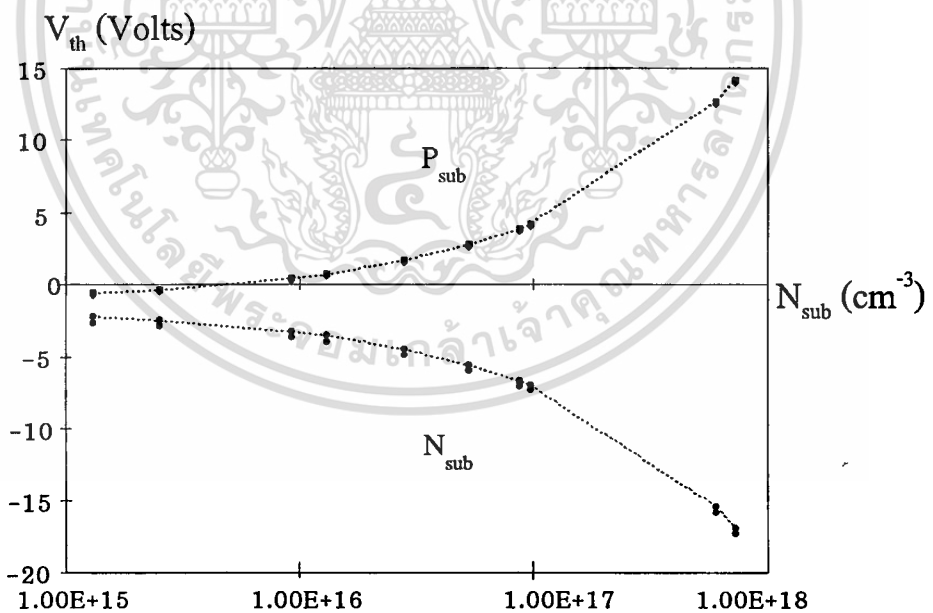
จากนั้นใช้กระบวนการสร้างในบทที่ 4 ในการสร้าง โดยใช้แผ่นซิลิกอนฐานรองชนิดเอ็น ระบาย (100) พิกัดความต้านทาน 4-10  $\Omega \cdot \text{cm}$  และแผ่นซิลิกอนฐานรองชนิดพี ระบาย (100) พิกัดความต้านทาน 1-4  $\Omega \cdot \text{cm}$  จากนั้นแผ่นมอนิเตอร์บางส่วนจะถูกทำการแพร่สารเจือชนิดเอ็น และสารเจือชนิดพี เพื่อให้ได้ความเข้มข้นอะตอมสารเจือที่สูงขึ้น ซึ่งจะได้มอนิเตอร์ที่มีอะตอมสารเจือในช่วง  $2 \times 10^{15}$  ถึง  $9 \times 10^{17} \text{ cm}^{-3}$  หลังจากนั้นทำการสร้างชั้นอ็อกไซด์ที่มีความหนาประมาณ 1000  $\text{\AA}$  จากนั้นทำการสร้างขั้วโลหะด้านบน จึงนำไปวัดค่าแรงดันขีดเริ่มและความเข้มข้นอะตอมสารเจือในชั้นฐานรอง

#### การทดลองและผลการทดลอง

จากข้อมูลที่ได้จากการวัดคุณสมบัติทางไฟฟ้าด้วยเครื่อง HP4061A Semiconductor/component test system นำมาเขียนสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มและความเข้มข้นอะตอมสารเจือได้ดังรูปที่ 5.3.3-1



รูปที่ 5.3.3-1 แสดงความสัมพันธ์ระหว่างแรงดันขีดเริ่มและความเข้มข้นอะตอมสารเจือชั้นฐานรอง โดยเป็นผลการทดลองจากกระบวนการสร้าง และมี  $T_{ox} = 1000 \text{ }^{\circ}A$



รูปที่ 5.3.3-2 แสดงความสัมพันธ์ระหว่างแรงดันขีดเริ่มและความเข้มข้นอะตอมสารเจือชั้นฐานรอง จากการคำนวณ โดยกำหนดให้  $Q_{ss}/q = 5.2 \times 10^{11} \text{ cm}^{-2}$ ,  $T_{ox} = 1000 \text{ }^{\circ}A$

จากรูปที่ 5.3.3-1 และ 5.3.3-2 แสดงให้เห็นความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มและความเข้มข้นอะตอมสารเจือชั้นฐานรอง ในลักษณะความสัมพันธ์แบบเอ็กโปเนนเชียล คือเมื่อเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเข้มข้นอะตอมสารเจือชั้นฐานรองน้อย ค่าของแรงดันขีดเริ่มจะมีค่าน้อย และเมื่อความเข้มข้นอะตอมสารเจือชั้นฐานรองมากขึ้น ค่าของแรงดันขีดเริ่มก็จะมีค่าเพิ่มมากขึ้นเช่นกัน ซึ่งเป็นตามความสัมพันธ์จากสมการ 5.3.1-1

จากรูปที่ 5.3.3-1 แสดงให้เห็นว่าความเข้มข้นอะตอมสารเจือชั้นฐานรองที่มีค่าน้อยกว่า  $5 \times 10^{15} / \text{cm}^3$  จะให้ค่าแรงดันขีดเริ่มเป็นค่าลบหรือเกิดเป็นดีพลีชันโหมดเอ็นมอสทรานซิสเตอร์ ซึ่งจากสมการ (5.1-1) ทำให้คำนวณได้ว่าค่าพิกัดความต้านทานแผ่นซิลิกอนจะต้องมีค่าน้อยกว่า  $2.5 \Omega\text{-cm}$  จึงจะไม่เป็นดีพลีชันโหมดเอ็นมอสทรานซิสเตอร์ และค่าความหนาออกไซด์ต้องไม่น้อยกว่า  $1000 \text{ \AA}$  และรูปที่ 5.3.3-2 ซึ่งเป็นการแทนค่า  $Q_{ss}/q$  และความหนาออกไซด์ ในสมการ 5.3.1-1 พบว่ามีแนวโน้มเดียวกันกับผลที่ได้จากกระบวนการสร้าง

และเนื่องจากผลจากทดลองที่ผ่านมาทำให้สรุปได้ว่าการสร้างเอ็นมอสทรานซิสเตอร์บนฐานรองซิลิกอน มีโอกาสที่จะเป็นโหมดดีพลีชันสูงมาก ดังนั้นวิทยานิพนธ์นี้จึงเสนอเอ็นมอสทรานซิสเตอร์ที่สร้างบนบ่อแยกชนิดพี ซึ่งทำให้ทำงานในโหมดเอ็นฮานซ์เมนต์เสมอ โดยคำว่าเอ็นมอสทรานซิสเตอร์ที่เสนอในวิทยานิพนธ์จากนี้เป็นต้นไปนี้ จะหมายถึงเอ็นมอสทรานซิสเตอร์ที่สร้างบนบ่อแยกชนิดพี (P-well) ซึ่งรายละเอียดเกี่ยวกับบ่อแยกชนิดพี มีดังหัวข้อต่อไป

#### 5.3.4 การทดลองเพื่อศึกษาค่าแรงดันขีดเริ่มด้วยกระบวนการควบคุมเกทออกไซด์

ค่าแรงดันขีดเริ่มมีความสัมพันธ์กับความหนาของชั้นออกไซด์ ซึ่งอยู่ในรูปของค่าความจุไฟฟ้า ดังแสดงในสมการ (5.3.1-1) และ (5.3.1-2) ดังนั้น สามารถหาความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มและค่าความหนาของชั้นออกไซด์ได้ ดังการทดลองต่อไปนี้

#### การออกแบบและการสร้าง

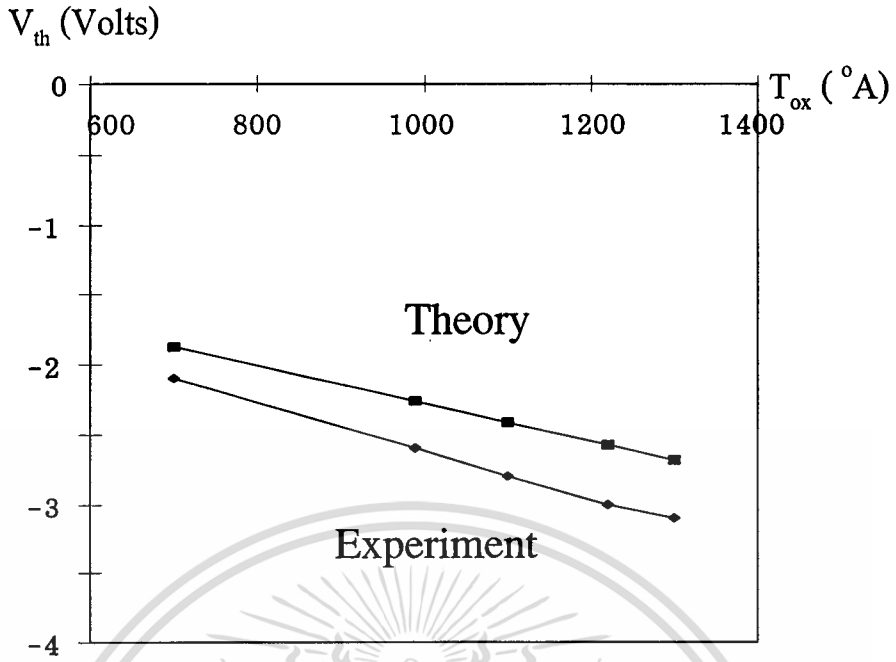
ทำการออกแบบมอเนเตอร์รูปลี่เหลี่ยมขนาด  $3.60 \times 10^{-5} \text{ cm}^2$  ในลักษณะเดียวกันกับการทดลองในหัวข้อ 5.3.1

จากนั้นใช้กระบวนการสร้างในบทที่ 4 ในการสร้าง โดยใช้แผ่นซิลิกอนฐานรองชนิดเอ็น ระบาย (100) ( $N_{sub} = 2.5 \times 10^{15} \text{ cm}^{-3}$ ,  $Q_{ss}/q = 2.4 \times 10^{11} \text{ cm}^{-2}$ ) และแผ่นซิลิกอนฐานรองชนิดพี ระบาย (100) ( $P_{sub} = 1.3 \times 10^{16} \text{ cm}^{-3}$ ,  $Q_{ss}/q = 5.3 \times 10^{11} \text{ cm}^{-2}$  และ  $P_{sub} = 8.7 \times 10^{16} \text{ cm}^{-3}$ ,  $Q_{ss}/q = 7.8 \times 10^{11} \text{ cm}^{-2}$ ) ทำการสร้างชั้นออกไซด์ที่มีความหนาตามต้องการ จากนั้นทำการ สร้างขั้วโลหะด้านบน จึงนำไปวัดค่าแรงดันขีดเริ่มและความหนาของชั้นออกไซด์

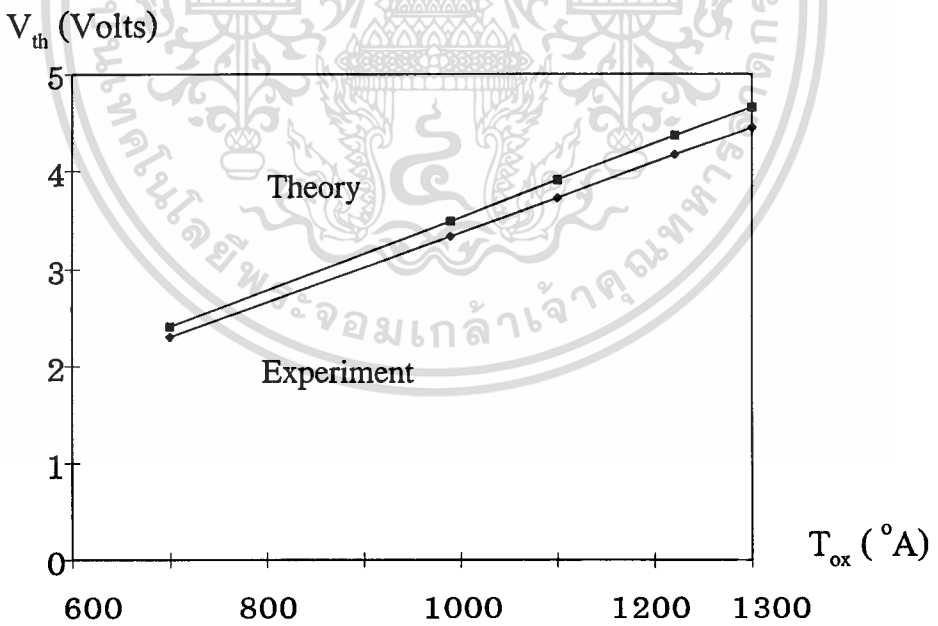
#### การทดลองและผลการทดลอง

มอเนเตอร์ที่ได้จากกระบวนการสร้าง จะถูกวัดคุณสมบัติทางไฟฟ้าด้วยเครื่อง HP4061A Semiconductor/component test system และวัดความหนาด้วยเครื่องวัดความหนาชั้นฟิล์ม (Ellipsometer-Gaertner) จากข้อมูลที่ได้แสดงดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

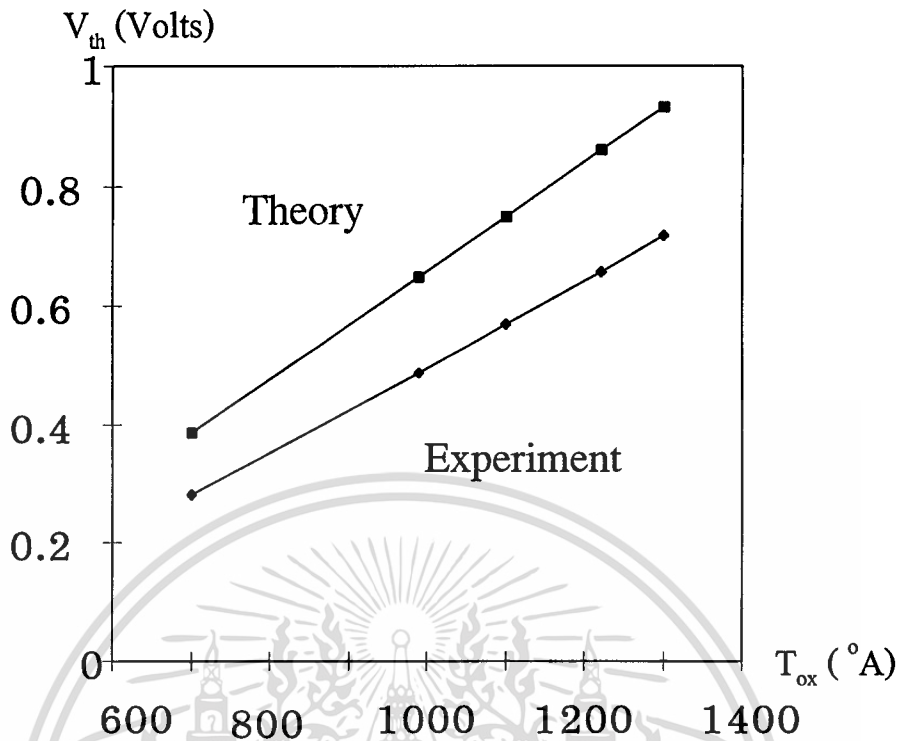


ก.  $N_{sub} = 2.5 \times 10^{15} \text{ cm}^{-3}$ ,  $T_{ox} = 1000 \text{ }^{\circ}A$  และ  $Q_{ss}/q = 2.4 \times 10^{11} \text{ cm}^{-2}$



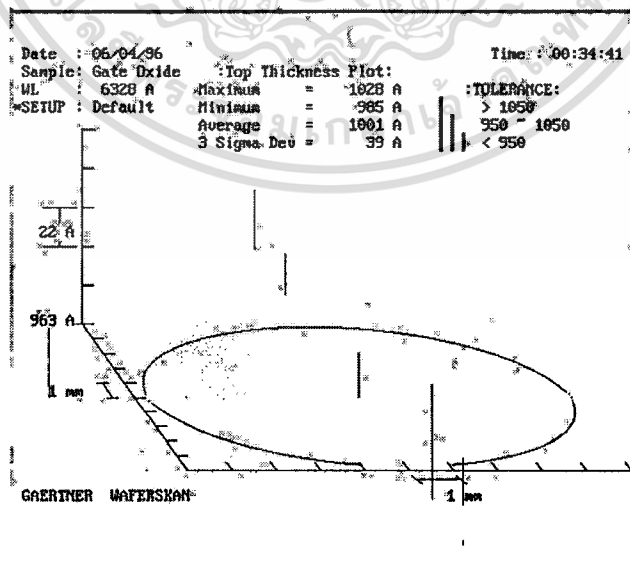
ข.  $P_{sub} = 8.7 \times 10^{16} \text{ cm}^{-3}$ ,  $T_{ox} = 1000 \text{ }^{\circ}A$  และ  $Q_{ss}/q = 7.8 \times 10^{11} \text{ cm}^{-2}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ค.  $P_{sub} = 1.3 \times 10^{16} \text{ cm}^{-3}$ ,  $T_{ox} = 1000 \text{ }^{\circ}\text{A}$  และ  $Q_{ss}/q = 5.3 \times 10^{11} \text{ cm}^{-2}$

รูปที่ 5.3.4-1 แสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มและความหนาชั้นออกไซด์ค่าต่างๆ



รูปที่ 5.3.4-2 แสดงตัวอย่างผลการวัดความหนาชั้นออกไซด์ของ Ellipsometer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.3.4-1ก. ถึง 5.3.4-1ค. แสดงให้เห็นความสัมพันธ์ระหว่างค่าแรงดันขั้วเริ่มและค่าความหนาของชั้นอ็อกไซด์ ในลักษณะความสัมพันธ์แบบแปรผันตรง คือเมื่อชั้นอ็อกไซด์มีความหนาน้อย ค่าของแรงดันขั้วเริ่มจะมีค่าน้อย และเมื่อชั้นอ็อกไซด์มีความหนามากขึ้น ค่าของแรงดันขั้วเริ่มก็จะมีค่าเพิ่มมากขึ้นเช่นกัน ซึ่งเป็นตามความสัมพันธ์จากสมการ 5.3.1-1 และ 5.3.1-2 แต่ในทางปฏิบัติของห้องปฏิบัติการ ความหนาชั้นอ็อกไซด์ มีความหนาประมาณ  $1000 \text{ \AA}$  เนื่องจากสามารถควบคุมการสร้างได้ง่าย มีความสม่ำเสมอ และมีความหนาที่เหมาะสมในการทดลอง

#### 5.4 การทดลองเพื่อศึกษาการใช้บ่อแยก

ในวงจรรวมแบบซีมอส ประกอบด้วยมอสทรานซิสเตอร์ทั้งชนิดเอ็นและพี ซึ่งต้องสร้างอยู่บนฐานรองเดียวกัน ดังนั้นการนำบ่อแยก (well) มาใช้จึงเป็นเทคโนโลยีทางด้านกระบวนการสร้างที่จะต้องพิจารณา เพื่อให้เกิดประโยชน์ในการสร้างวงจรรวมแบบซีมอส สำหรับบ่อแยกสามารถใช้ได้ทั้งชนิดเอ็นหรือชนิดพี ทั้งนี้ขึ้นอยู่กับความเหมาะสมในการใช้งาน โดยรูปที่ 5.4-1 แสดงให้เห็นถึงการใช้อบ่อแยกในวงจรรวมแบบซีมอส



ก. บ่อแยกชนิดพี

ข. บ่อแยกชนิดเอ็น

รูปที่ 5.4-1 แสดงโครงสร้างวงจรรวมแบบซีมอสที่ใช้บ่อแยก

#### การออกแบบและสร้าง

ในการพัฒนางวงจรรวมขนาดใหญ่ จะใช้วงจรรวมแบบซีมอส เพื่อให้วงจรมีประสิทธิภาพที่ดีและมีความเหมาะสมในวงจร ดังนั้นจึงต้องมีการใช้อบ่อแยก ในวิทยานิพนธ์นี้จะศึกษาถึงการใช้อบ่อแยกชนิดพี ด้วยสาเหตุที่

1. เมื่อพิจารณาประสิทธิภาพของมอสทรานซิสเตอร์ชนิดเอ็นและพี พบว่ามอสทรานซิสเตอร์ชนิดเอ็น มีประสิทธิภาพที่ดีกว่าและบ่อแยกที่ได้จากกระบวนการสร้าง จะมีการกระจายของอะตอมสารเจือที่ไม่สม่ำเสมอ ทำให้ประสิทธิภาพของมอสทรานซิสเตอร์ในบ่อแยกด้อยลงได้ ดังนั้นถ้าใช้อบ่อแยกชนิดพีสำหรับเอ็นมอสทรานซิสเตอร์ ซึ่งจะทำให้ประสิทธิภาพของเอ็นมอส-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานซิสเตอร์ลดลง แต่เมื่อเทียบกับพีมอสทรานซิสเตอร์แล้ว ก็คงยังมีความสมดุลและเหมาะสมในการทำงานแบบซีมอส ถ้าหากใช้บ่อแยกชนิดเอ็นสำหรับพีมอสทรานซิสเตอร์ จะทำให้ประสิทธิภาพของพีมอสทรานซิสเตอร์ลดลง ซึ่งเมื่อเปรียบเทียบกับเอ็นมอสทรานซิสเตอร์ ทำให้เกิดความไม่สมดุลในการทำงานแบบซีมอส

2. โดยทั่วไปเอ็นมอสทรานซิสเตอร์ที่สร้างบนฐานรองชนิดพี มีโอกาสที่จะเกิดการทํางานสภาวะดีพลีชันโหมดได้ง่าย คือเอ็นมอสทรานซิสเตอร์ จะทำงานก่อนที่จะมีการเหนี่ยวนำที่ขั้วเกต การสร้างเอ็นมอสทรานซิสเตอร์บนบ่อแยกชนิดพี ทำให้การทำงานสภาวะดีพลีชันโหมดไม่เกิดขึ้น เนื่องจากบ่อแยกชนิดพีที่ทำหน้าที่เป็นฐานรองของเอ็นมอสทรานซิสเตอร์ มีความเข้มข้นของอะตอมสารเจือค่อนข้างสูง ทำให้ค่าแรงดันขีดเริ่มมีค่าที่สูงขึ้น จึงต้องให้ไบอัสที่ขั้วเกตปริมาณหนึ่งเพื่อให้มอสทรานซิสเตอร์ทำงานได้ จึงทำให้สภาวะดีพลีชันโหมดไม่เกิดขึ้น

และจากการพิจารณาถึงสาเหตุทั้งสองประการที่กล่าวมา จึงทำให้เห็นความเหมาะสมในการใช้บ่อแยกชนิดพีสำหรับเอ็นมอสทรานซิสเตอร์ ในหัวข้อนี้จะเป็นการศึกษาถึงการใช้อบอบแยกชนิดพี โดยพิจารณาถึงความเข้มข้นอะตอมสารเจือ ความลึกของบ่อแยก และความเหมาะสมที่จะใช้อบอบแยกชนิดพีสำหรับเอ็นมอสทรานซิสเตอร์

การศึกษาเรื่องบ่อแยก จะใช้ฐานรองซิลิกอนชนิดเอ็น ระบาย (100) พิกัดความต้านทาน 4-6  $\Omega \cdot \text{cm}$  พื้นที่ขนาด  $10 \times 20 \text{ mm}^2$  เป็นมอนิเตอร์ในการศึกษาเรื่องความเข้มข้นอะตอมสารเจือและความลึกของบ่อแยก จากนั้นทำการแพร่ด้วยสารเจือโบรอน เพื่อให้ได้อะตอมสารเจือชนิดพี

#### การทดลองและผลการทดลอง

มอนิเตอร์บ่อแยกถูกทำการแพร่ด้วยสารเจือโบรอน ทำให้ได้ชั้นสารเจือชนิดพีอยู่บนฐานรองซิลิกอนชนิดเอ็น โดยขั้นตอนขบวนการสร้าง จะให้ตัวแปรที่เปลี่ยนแปลงคือ เวลาการแพร่สารเจือ เวลาการขัปลึกและอุณหภูมิการแพร่สารเจือ จากนั้นทำการวัดมอนิเตอร์ที่ได้ด้วยโพรบแบบสี่จุด (4-point probe) เพื่อหาค่าความเข้มข้นอะตอมสารเจือ และใช้เครื่อง grooving machine ขุดรอยต่อเพื่อหาความลึกรอยต่อ (ดังหัวข้อ 5.1) ผลที่ได้แสดงดังตารางต่อไปนี้

ตารางที่ 5.4-1 แสดงความเข้มข้นอะตอมสารเจือและความลึกที่อุณหภูมิการแพร่สารเจือต่าง ๆ

การแพร่สารเจือ		การขัปลึก		ความเข้มข้นอะตอมสารเจือ ( $\times 10^{16} \text{ cm}^{-3}$ )	ความลึกรอยต่อ ( $\mu\text{m}$ )
อุณหภูมิ ( $^{\circ}\text{C}$ )	เวลา (นาที)	อุณหภูมิ ( $^{\circ}\text{C}$ )	เวลา (ชม.)		
800	30	1100	14	2.58	2.75
850	30	1100	14	5.43	3
900	30	1100	14	8.01	3.25
950	30	1100	14	11.63	3.45

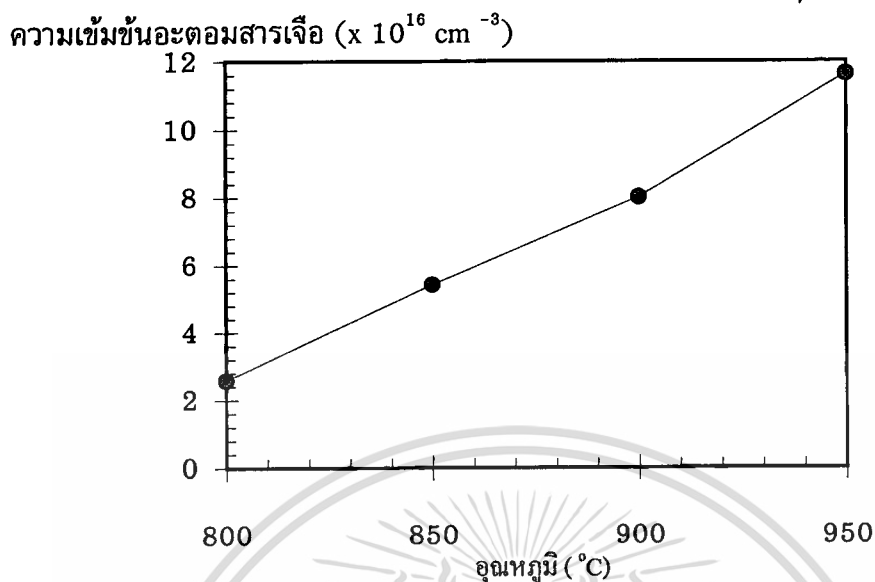
ตารางที่ 5.4-2 แสดงความเข้มข้นอะตอมสารเจือและความลึกที่เวลาการแพร่สารเจือต่างๆ

การแพร่สารเจือ		การขัปลึก		ความเข้มข้นอะตอมสารเจือ ( $\times 10^{16} \text{ cm}^{-3}$ )	ความลึกรอยต่อ ( $\mu\text{m}$ )
อุณหภูมิ ( $^{\circ}\text{C}$ )	เวลา (นาท.)	อุณหภูมิ ( $^{\circ}\text{C}$ )	เวลา (ชม.)		
900	20	1100	14	3.98	2.68
900	25	1100	14	6.9	2.98
900	30	1100	14	8.01	3.25
900	35	1100	14	9.48	3.28
900	40	1100	14	11.55	3.33

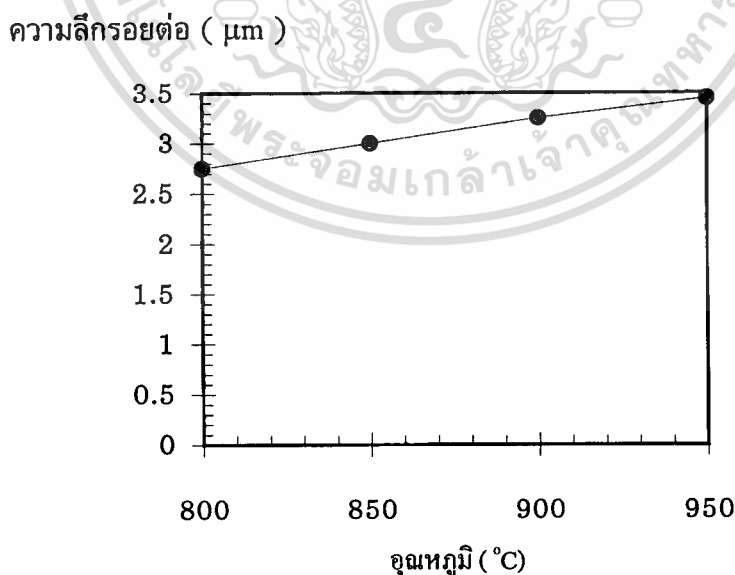
ตารางที่ 5.4-3 แสดงความเข้มข้นอะตอมสารเจือและความลึกที่เวลาการขัปลึกต่างๆ

การแพร่สารเจือ		การขัปลึก		ความเข้มข้นอะตอมสารเจือ ( $\times 10^{16} \text{ cm}^{-3}$ )	ความลึกรอยต่อ ( $\mu\text{m}$ )
อุณหภูมิ ( $^{\circ}\text{C}$ )	เวลา (นาท.)	อุณหภูมิ ( $^{\circ}\text{C}$ )	เวลา (ชม.)		
900	30	1100	10	12.65	2.94
900	30	1100	12	9.88	3.1
900	30	1100	14	8.01	3.25
900	30	1100	16	5.88	3.56
900	30	1100	18	4.38	3.96

จากตารางที่ 5.4-1, 5.4-2 และ 5.4-3 สามารถเขียนกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือและความลึกรอยต่อที่อุณหภูมิการแพร่สารเจือได้ ดังรูปที่ 5.4-2 ถึง 5.4-3 และกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือและความลึกรอยต่อที่เวลาการแพร่สารเจือได้ดังรูปที่ 5.4-4 ถึง 5.4-5 ส่วนกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือและความลึกรอยต่อที่เวลาการขัปลึกต่างๆแสดงดังรูปที่ 5.4-6 ถึง 5.4-7



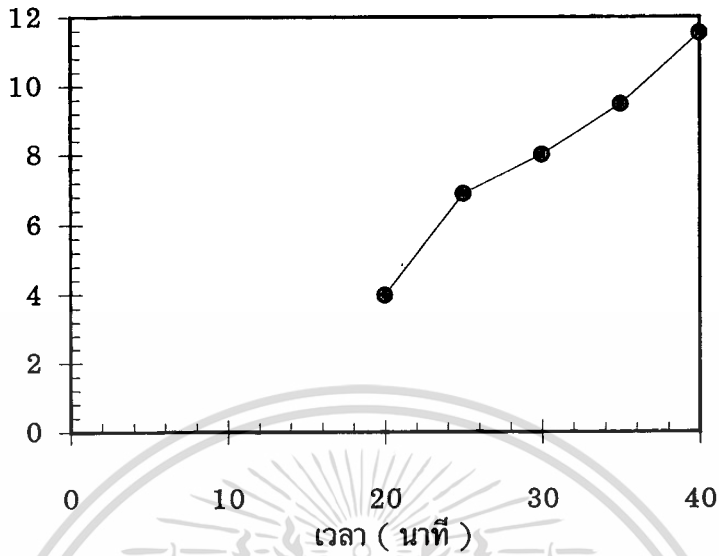
รูปที่ 5.4-2 แสดงกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือกับอุณหภูมิการแพร่สารเจือ ซึ่งทำการแพร่สารเจือนาน 30 นาที และخبลิค 14 ชั่วโมง ที่  $1100^{\circ}\text{C}$



รูปที่ 5.4-3 แสดงกราฟความสัมพันธ์ของความลึกรอยต่อกับอุณหภูมิการแพร่สารเจือ ซึ่งทำการแพร่สารเจือนาน 30 นาที และخبลิค 14 ชั่วโมง ที่  $1100^{\circ}\text{C}$

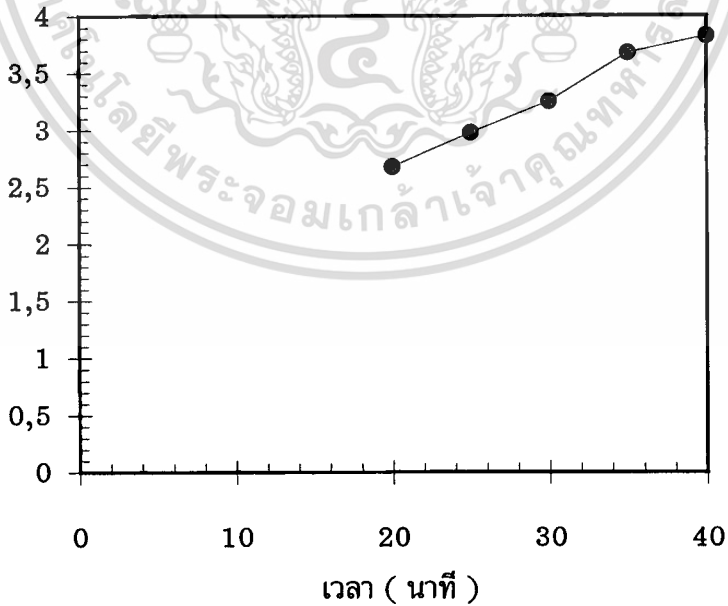
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเข้มข้นอะตอมสารเจือ ( $\times 10^{16} \text{ cm}^{-3}$ )



รูปที่ 5.4-4 แสดงกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือกับเวลาการแพร่สารเจือ ซึ่งทำการแพร่สารเจือที่  $900^\circ \text{C}$  และแช่ลึกลง 14 ชั่วโมง ที่  $1100^\circ \text{C}$

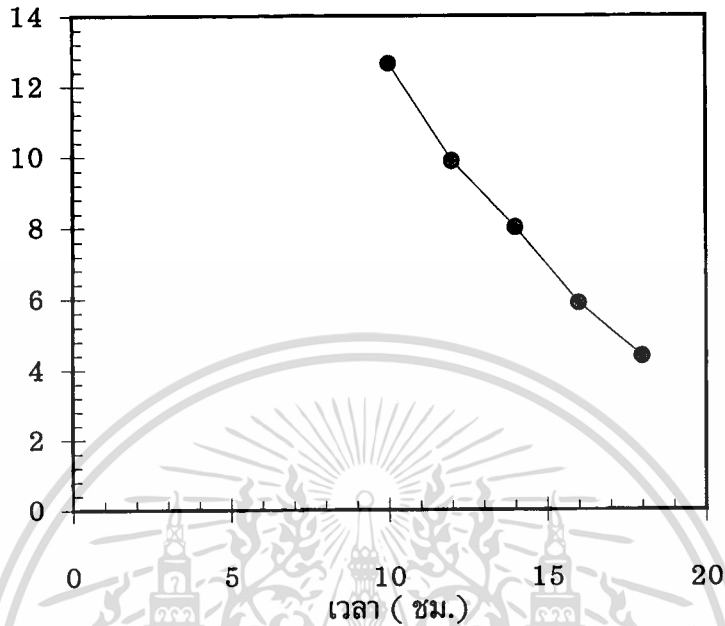
ความลึกรอยต่อ ( $\mu\text{m}$ )



รูปที่ 5.4-5 แสดงกราฟความสัมพันธ์ของความลึกรอยต่อกับเวลาการแพร่สารเจือ ซึ่งทำการแพร่สารเจือที่  $900^\circ \text{C}$  และแช่ลึกลง 14 ชั่วโมง ที่  $1100^\circ \text{C}$

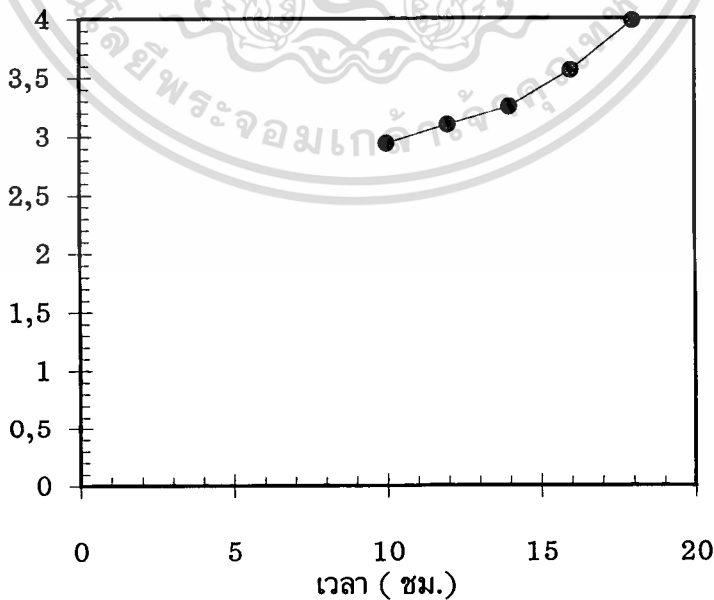
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเข้มข้นอะตอมสารเจือ ( $\times 10^{16} \text{ cm}^{-3}$ )



รูปที่ 5.4-6 แสดงกราฟความสัมพันธ์ของความเข้มข้นอะตอมสารเจือกับเวลาการขับลิค ซึ่งทำการแพร่สารเจือที่อุณหภูมิ 900 °C นาน 30 นาที และขับลิค 14 ชั่วโมง

ความลึกรอยต่อ ( $\mu\text{m}$ )



รูปที่ 5.4-7 แสดงกราฟความสัมพันธ์ของความลึกรอยต่อกับเวลาการขับลิคต่างๆ

ซึ่งทำการแพร่สารเจือที่อุณหภูมิ 900 °C นาน 30 นาที และขับลิค 14 ชั่วโมง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้เพื่อการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.4-1 เป็นข้อมูลจากการทำการแพร่สารเจือ โดยมีอุณหภูมิของการแพร่สารเจือเป็นตัวแปร ซึ่งได้ความสัมพันธ์ดังรูปที่ 5.4-2 และ 5.4-3 ตามลำดับ

รูปที่ 5.4-2 แสดงถึงความสัมพันธ์ของความเข้มข้นอะตอมสารเจือที่ได้จากการแพร่สารเจือที่อุณหภูมิต่าง ๆ กัน ซึ่งเห็นได้ว่า เมื่อทำการแพร่สารเจือที่อุณหภูมิสูงจะได้รับความเข้มข้นอะตอมสารเจือปริมาณสูงมาก ดังความสัมพันธ์ในสมการ (4.5.1-1 และ 4.5.1-2) ดังนั้นถ้าต้องการปริมาณอะตอมสารเจือที่มีความเข้มข้นสูง จึงควรทำการแพร่สารเจือที่อุณหภูมิที่สูง แต่ต้องคำนึงถึงข้อจำกัดทางอุณหภูมิของแหล่งจ่ายอะตอมสารเจือด้วย และต้องพิจารณาถึงเวลาในการแพร่สารเจือ ซึ่งมีผลต่อปริมาณอะตอมสารเจือ ดังแสดงในตารางที่ 5.4-2

รูปที่ 5.4-3 แสดงถึงความสัมพันธ์ของความลึกรอยต่อที่ได้จากการแพร่สารเจือที่อุณหภูมิต่าง ๆ กัน ซึ่งเห็นได้ว่า เมื่อทำการแพร่สารเจือที่อุณหภูมิสูง จะได้รับความลึกรอยต่อที่มีความลึกมากกว่าที่อุณหภูมิต่ำ ดังความสัมพันธ์ในสมการ (4.5.2-2) ดังนั้นถ้าต้องการความลึกรอยต่อมาก ๆ จึงควรทำการแพร่สารเจือที่อุณหภูมิที่สูง

ตารางที่ 5.4-2 เป็นข้อมูลจากการทำการแพร่สารเจือ โดยมีเวลาของการแพร่สารเจือเป็นตัวแปร ซึ่งได้ความสัมพันธ์ดังรูปที่ 5.4-4 และ 5.4-5 ตามลำดับ

รูปที่ 5.4-4 แสดงถึงความสัมพันธ์ของความเข้มข้นอะตอมสารเจือที่ได้จากการแพร่สารเจือที่เวลาต่าง ๆ กัน ซึ่งเห็นได้ว่า เมื่อทำการแพร่สารเจือที่เวลานาน จะได้รับความเข้มข้นอะตอมสารเจือปริมาณสูงมาก ดังความสัมพันธ์ในสมการ (4.5.1-1 และ 4.5.1-2) ดังนั้นถ้าต้องการปริมาณอะตอมสารเจือที่มีความเข้มข้นสูง จึงควรทำการแพร่สารเจือที่ระยะเวลาต่าง ๆ แต่โดยทั่วไปเวลาที่ใช้ในการแพร่สารเจือ จะใช้เวลา 30 นาที ซึ่งเป็นเวลาที่เหมาะสมคือ เป็นเวลานานพอที่จะให้อะตอมสารเจือ สละที่ผิวหน้าของซิลิกอนอย่างเพียงพอ

รูปที่ 5.4-5 แสดงถึงความสัมพันธ์ของความลึกรอยต่อที่ได้จากการแพร่สารเจือที่เวลาต่าง ๆ กัน ซึ่งเห็นได้ว่า เมื่อทำการแพร่สารเจือที่เวลานาน จะได้รับความลึกรอยต่อที่มีความลึกมากกว่าที่เวลาสั้น ๆ ดังความสัมพันธ์ในสมการ (4.5.2-2) ดังนั้นถ้าต้องการความลึกรอยต่อมาก ๆ จึงควรทำการแพร่สารเจือที่เวลานานด้วย ที่เวลา 30 นาที จะได้รับความลึกรอยต่อ  $3.25 \mu\text{m}$  ซึ่งเพียงพอที่จะใช้เป็นบ่อแยกพีของเอ็นมอสทรานซิสเตอร์ได้

ตารางที่ 5.4-3 เป็นข้อมูลจากการทำการแพร่สารเจือ โดยมีเวลาของการขับลึกเป็นตัวแปร ซึ่งได้ความสัมพันธ์ดังรูปที่ 5.4-6 และ 5.4-7 ตามลำดับ

รูปที่ 5.4-6 แสดงถึงความสัมพันธ์ของความเข้มข้นอะตอมสารเจือที่ได้จากการขับลึกที่เวลาต่าง ๆ กัน ซึ่งเห็นได้ว่า เมื่อทำการขับลึกสารเจือที่เวลานาน จะได้รับความเข้มข้นอะตอมสารเจือปริมาณลดลง ดังความสัมพันธ์ในสมการ (4.5.2-1) ดังนั้นถ้าต้องการปริมาณอะตอมสารเจือที่มีความเข้มข้นน้อย จึงควรทำการขับลึกสารเจือที่ระยะเวลาต่าง ๆ แต่โดยทั่วไปเวลาที่ใช้ในการแพร่สารเจือ จะใช้เวลา 14 ชั่วโมง ซึ่งเป็นเวลาที่เหมาะสมคือ เป็นเวลานานพอที่จะให้อะตอมสารเจือ มีปริมาณความเข้มข้นเหมาะสม ที่จะใช้เป็นบ่อแยกพีของเอ็นมอสทรานซิสเตอร์ได้

รูปที่ 5.4-7 แสดงถึงความสัมพันธ์ของควมลึกรอยต่อที่ได้จากการขัปลึกสารเจือที่เวลาต่าง ๆ กัน ซึ่งเห็นได้ว่า เมื่อทำการขัปลึกสารเจือที่เวลานาน จะได้ควมลึกรอยต่อที่มีควมลึกมากกว่าที่เวลาสั้น ๆ ดังควมสัมพันธ์ในสมการ (4.5.2-2) ดังนั้นถ้าต้องการควมลึกรอยต่อมาก ๆ จึงควรทำการขัปลึกสารเจือที่เวลานานด้วย ที่เวลา 14 ชั่วโมง จะได้ควมลึกรอยต่อ  $3.25 \mu\text{m}$  ซึ่งเพียงพอที่จะใช้เป็นบ่อแยกพีของเอ็นมอสทรานซิสเตอร์ได้

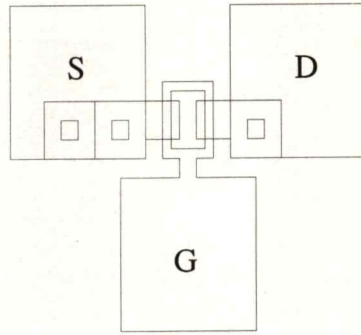
## 5.5 การทดลองเพื่อศึกษาควมแรงดันขีตเริ่มของมอสทรานซิสเตอร์

แรงดันขีตเริ่มของมอสทรานซิสเตอร์ ( $V_{th}$ ) คือควมต่ำสุดของแรงดันเกต-ซอส ที่เหนี่ยวนำช่องทางเดินกระแสขีต ซึ่งทำให้เกิดการไหลของกระแสเดรน แรงดันขีตเริ่มมีควมมากน้อยเพียงใด นั้น ขึ้นอยู่กับพารามิเตอร์ทางกายภาพต่าง ๆ ดังกล่าวในหัวข้อที่ผ่านมา แต่พารามิเตอร์ที่สามารถใช้กำหนดควมแรงดันขีตเริ่มที่สำคัญได้แก่ ควมหนาของชั้นออกไซด์ที่เกตและควมเข้มข้นของฐานรอง ดังนั้นในการควบคุมควมแรงดันขีตเริ่มจึงสามารถควบคุมได้จากควมหนาของชั้นออกไซด์ที่เกต และควมเข้มข้นของฐานรองที่ใช้

### การออกแบบและการสร้าง

ควมแรงดันขีตเริ่ม หาได้จากการวัดคุณสมบัติกระแสและแรงดันของมอสทรานซิสเตอร์ ดังนั้นการทดลองนี้ จึงหาได้จากการวัดมอสทรานซิสเตอร์ที่ออกแบบไว้ โดยมอสทรานซิสเตอร์ที่ออกแบบมีควมขนาดช่องทางเดินกระแสควมต่าง ๆ เช่น  $(W/L) = 40/10, 40/20, 40/30, 60/10, 60/20, 60/30, 100/10, 100/20$  และ  $100/30$  เป็นต้น โดยรูปที่ 5.5-1 แสดงให้เห็นลวดลายมาสก์ของมอสทรานซิสเตอร์ที่มีขนาดช่องทางเดินกระแสเป็น  $(W/L) = (40/20)$

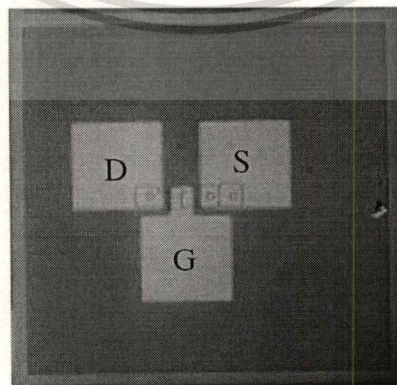
จากนั้นใช้กระบวนการสร้างในบทที่ 4 ในการสร้างมอสทรานซิสเตอร์ โดยใช้แผ่นซิลิกอนฐานรองชนิดเอ็น หนา  $100 \text{ nm}$  พิกัดควมต้านทาน  $4-6 \Omega \cdot \text{cm}$  เพื่อสร้างพีมอสทรานซิสเตอร์ และแผ่นซิลิกอนฐานรองชนิดพี หนา  $100 \text{ nm}$  พิกัดควมต้านทาน  $1-2 \Omega \cdot \text{cm}$  เพื่อสร้างเอ็นมอสทรานซิสเตอร์ จากนั้นทำการแพร่สารเจือและสร้างชั้นออกไซด์ โดยกำหนดให้ชั้นออกไซด์ทั่วไปหนาประมาณ  $5000 \text{ \AA}$  และควมหนาชั้นออกไซด์เกตหนา  $1000 \text{ \AA}$  จากนั้นสร้างขั้วโลหะด้านบน และนำไปวัดคุณสมบัติเพื่อหาควมแรงดันขีตเริ่มของมอสทรานซิสเตอร์ต่อไป โดยรูปที่ 5.5-2 แสดงภาพถ่ายลวดลายด้านบนของมอสทรานซิสเตอร์ชนิดต่าง ๆ ภายหลังเสร็จจากกระบวนการสร้าง



รูปที่ 5.5-1 แสดงลวดลายมาส์กของมอสทรานซิสเตอร์ที่มีขนาดช่องทางเดินกระแส  
 $(W/L) = (40/20)$



ก. เอ็นมอสทรานซิสเตอร์  $(W/L) = (40/20)$



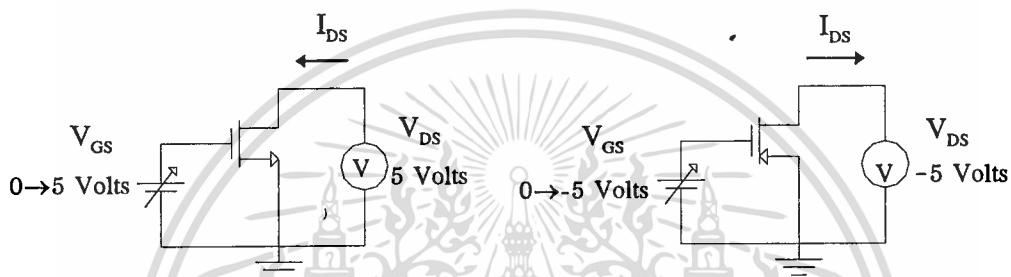
ข. พีมอสทรานซิสเตอร์  $(W/L) = (40/20)$

รูปที่ 5.5-2 แสดงภาพถ่ายด้านบนของมอสทรานซิสเตอร์ชนิดต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การทดลองและผลการทดลอง

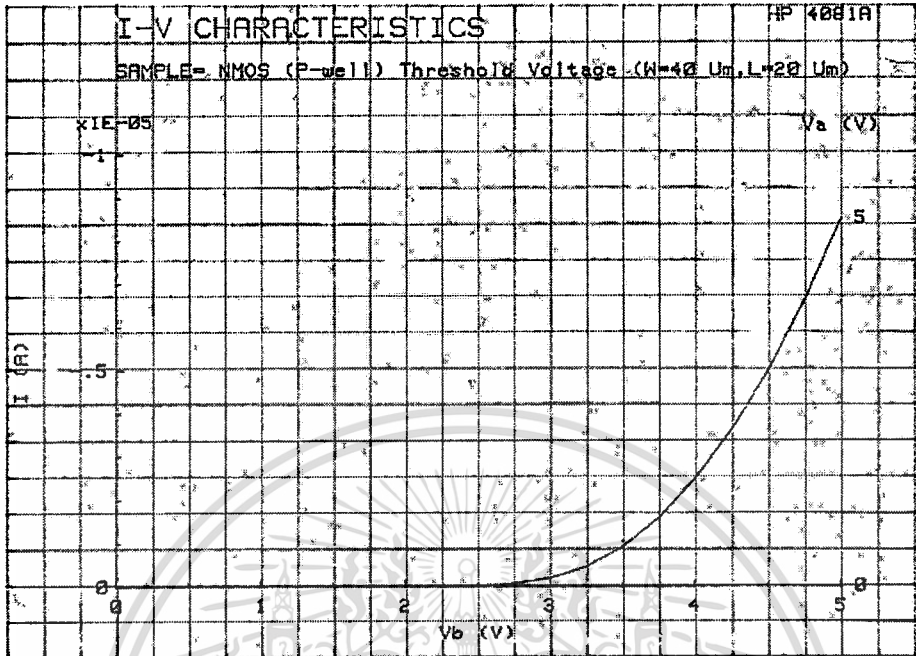
มอสทรานซิสเตอร์ที่เสร็จจากกระบวนการสร้างแล้ว ถูกวัดคุณสมบัติเพื่อหาค่าแรงดันขีดเริ่มด้วยเครื่อง HP4061A Semiconductor/component test system โดยมีวงจรการวัดดังรูปที่ 5.5-3 ซึ่งเอ็นมอสทรานซิสเตอร์ถูกให้แรงดันไบอัสไฟตรงที่ขั้วเดรน-ซอส ( $V_{DS} = 5$  โวลต์) และเปลี่ยนแปลงแรงดันไฟตรงที่ขั้วเกตจาก 0 ถึง 5 โวลต์ ส่วนพีมอสทรานซิสเตอร์ให้แรงดันไฟตรงที่ขั้วซอส ( $V_{DS} = -5$  โวลต์) และเปลี่ยนแปลงแรงดันไฟตรงที่ขั้วเกตจาก 0 ถึง -5 โวลต์ ผลที่ได้แสดงดังรูปที่ 5.5-4



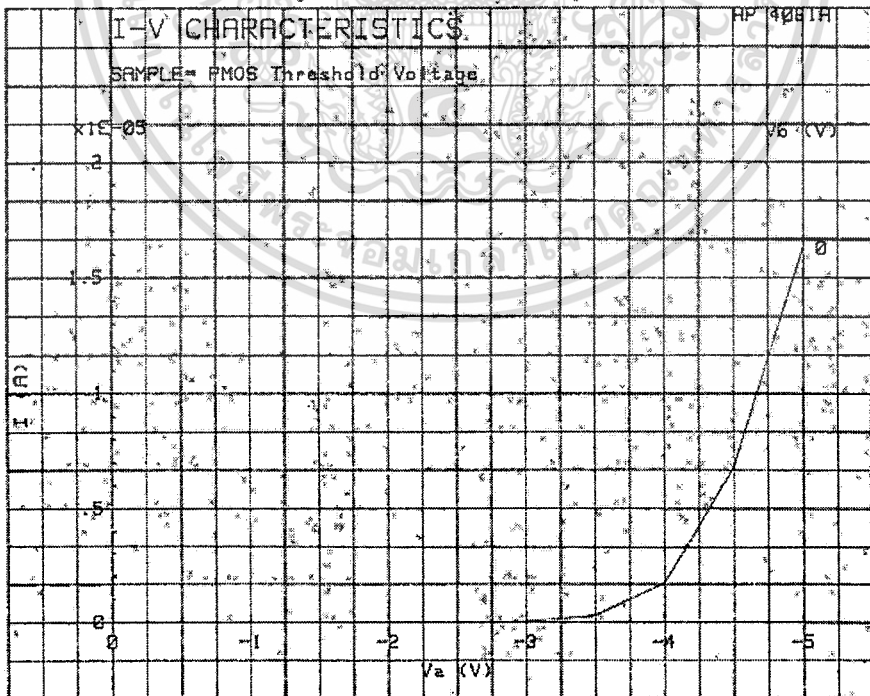
ก. เอ็นมอสทรานซิสเตอร์

ข. พีมอสทรานซิสเตอร์

รูปที่ 5.5-3 แสดงวงจรการวัดค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์



ก. เอ็นมอสทรานซิสเตอร์



ข. พีมอสทรานซิสเตอร์

เอกสารนี้ระบุที่ 5.5-4 แสดงความสัมพันธ์กระแสและแรงดันของมอสทรานซิสเตอร์ชนิดต่างๆ เอกสารนี้ใช้ในเอกสารที่ส่งมอบแก่บริษัท การแข่งขันเพื่อการค้าเท่านั้น ไม่อนุญาตให้เผยแพร่ข้อมูลนี้เป็นการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันขีดเริ่มเป็นตัวแปรหนึ่งที่สำคัญของมอสทรานซิสเตอร์ และเป็นค่าของแรงดันเกตที่จะทำให้กระแสเริ่มไหลระหว่างขั้วเดรนและขั้วซอร์ส วิธีการหาค่าแรงดันขีดเริ่มมีหลายวิธีด้วยกัน แต่วิทยานิพนธ์นี้ ได้เสนอวิธีการหาจากความสัมพันธ์  $\sqrt{I_D}$  กับ  $V_{GS}$  โดยการหาจากกราฟรากที่สองของกระแสเดรนที่สัมพันธ์กับแรงดันเกต ลากเส้นตรงจากเส้นกราฟตัดที่แกน X จุดตัดที่ได้คือค่าแรงดันขีดเริ่ม ( $V_{th}$ ) อีกวิธีหนึ่งเพื่อให้มั่นใจว่ามอสทรานซิสเตอร์อยู่ในสภาวะอิ่มตัว โดยการลัดวงจรขั้วเกตเข้ากับขั้วเดรน วิธีการนี้พิจารณาได้จากการหารากที่สองของกระแสอิ่มตัวในสมการกระแสดังนี้

$$I_{D,sat} = \frac{k}{2} (V_{GS} - V_{th})^2 \quad (5.5-1)$$

$$\text{และ} \quad \sqrt{I_{D,sat}} = \sqrt{\frac{k}{2}} (V_{GS} - V_{th}) \quad (5.5-2)$$

เมื่อให้  $I_{D,sat} = 0$  จะได้  $V_{GS} = V_{th}$  ซึ่งมีความชันกราฟเป็น

$$\frac{d\sqrt{I_{D,sat}}}{dV_{GS}} = \sqrt{\frac{k}{2}} \quad (5.5-3)$$

จากผลการทดลองในรูปที่ 5.5-4 สามารถหาค่าแรงดันขีดเริ่มได้ โดยการหารากที่สองของกระแสเดรน และเขียนกราฟความสัมพันธ์ของรากที่สองของกระแสเดรนกับแรงดันเกต จากนั้นหาจุดตัดแกนของแรงดันเกต เพื่ออ่านค่าแรงดันขีดเริ่ม และข้อมูลตัวอย่างอื่น ๆ สามารถสรุปค่าแรงดันขีดเริ่ม ได้ดังตารางที่ 5.5-1

ตารางที่ 5.5-1 ค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ชนิดต่าง ๆ

ชนิด	ค่าแรงดันขีดเริ่ม (โวลต์)								
	40/10	40/20	40/30	60/10	60/20	60/30	100/10	100/20	100/30
NMOS	2.50	2.85	2.75	2.80	2.85	3.00	2.95	2.85	2.90
PMOS	-2.85	-2.80	-2.90	-2.85	-2.85	-2.80	-2.90	-3.00	-2.90

จากตารางที่ 5.5-1 สรุปได้ว่าที่อัตราส่วน ( $W/L$ ) ค่าต่างๆ จะมีค่าแรงดันขีดเริ่มอยู่ในกลุ่มเดียวกัน เนื่องจากค่าแรงดันขีดเริ่มไม่ขึ้นอยู่กับค่าอัตราส่วน ( $W/L$ ) แต่ขึ้นกับค่าความหนาของชั้นออกไซด์และความเข้มข้นของฐานรองซิลิกอนเท่านั้น และสรุปได้ว่า ค่าแรงดันขีดเริ่มของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอ็นมอสทรานซิสเตอร์มีค่าประมาณ 2.85 โวลต์ และพีมอสทรานซิสเตอร์มีค่าประมาณ -2.80 โวลต์ ซึ่งค่าแรงดันขีดเริ่มที่ได้เป็นค่าที่ใช้ได้เฉพาะกระบวนการสร้างนี้เท่านั้น เนื่องจากค่าแรงดันขีดเริ่มขึ้นอยู่กับพารามิเตอร์อื่นด้วย ดังกล่าวมาแล้วในหัวข้อ 5.3

## 5.6 การทดลองเพื่อศึกษาความสัมพันธ์ระหว่างกระแสและแรงดันของมอส-ทรานซิสเตอร์

ความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรน-ซอสของมอสทรานซิสเตอร์ ทั้งชนิดพีและชนิดเอ็น เป็นคุณสมบัติทางไฟฟ้าที่สำคัญอย่างหนึ่ง มอสทรานซิสเตอร์ที่สร้างขึ้นควรมีคุณสมบัติของทรานซิสเตอร์ที่ดี มีความเสถียรภาพ มีกระแสชวงอิมิต์ที่ดี จึงจะทำให้วงจรรวมที่ประกอบด้วยมอสทรานซิสเตอร์ มีคุณสมบัติที่ดีได้

### การออกแบบและการสร้าง

คุณสมบัติกระแสและแรงดันของมอสทรานซิสเตอร์ หาได้จากการวัดมอสทรานซิสเตอร์ที่ออกแบบไว้ โดยมอสทรานซิสเตอร์ที่ออกแบบจะมีค่าขนาดช่องทางเดินกระแสค่าต่างๆ เช่น  $(W/L) = 40/10, 40/20, 40/30, 60/10, 60/20, 60/30, 100/10, 100/20$  และ  $100/30$  เป็นต้น

จากนั้นใช้กระบวนการสร้างในบทที่ 4 ในการสร้างมอสทรานซิสเตอร์ โดยใช้แผ่นซิลิกอนฐานรองชนิดเอ็น ระบาย(100) พิกัดความต้านทาน 4-6  $\Omega \cdot \text{cm}$  เพื่อสร้างพีมอสทรานซิสเตอร์ และแผ่นซิลิกอนฐานรองชนิดพี ระบาย (100) พิกัดความต้านทาน 1-2  $\Omega \cdot \text{cm}$  เพื่อสร้างเอ็นมอสทรานซิสเตอร์ จากนั้นทำการแพร่สารเจือและสร้างชั้นออกไซด์ โดยกำหนดให้ชั้นออกไซด์ทั่วไปหนาประมาณ 5000  $\text{\AA}$  และความหนาชั้นออกไซด์ที่เกตหนา 1000  $\text{\AA}$  จากนั้นสร้างขั้วโลหะด้านบน และนำไปวัดคุณสมบัติเพื่อหาความสัมพันธ์ระหว่างกระแสเดรนและแรงดันเดรน-ซอสของมอสทรานซิสเตอร์ต่อไป

### การทดลองและผลการทดลอง

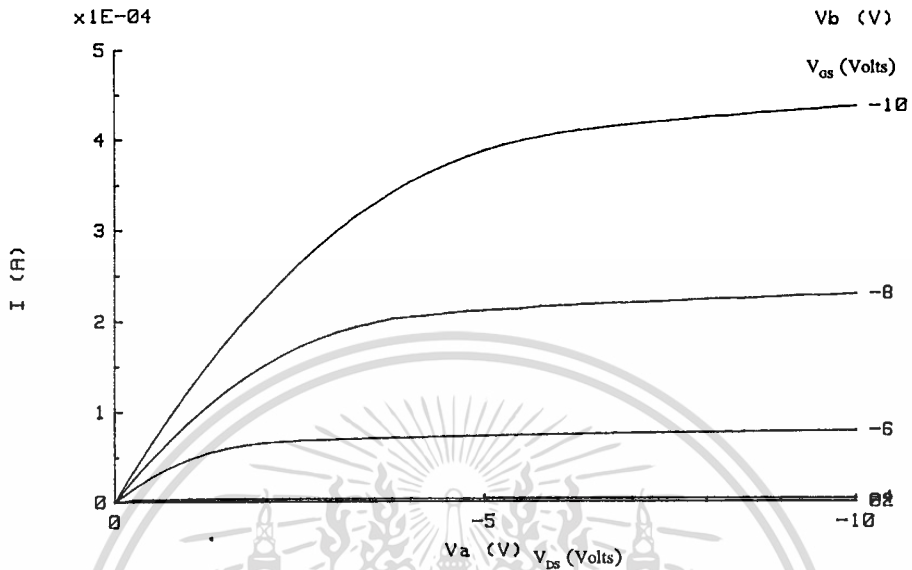
มอสทรานซิสเตอร์ที่เสร็จจากกระบวนการสร้างแล้ว จะถูกวัดคุณสมบัติเพื่อหาค่าแรงดันขีดเริ่มด้วยเครื่อง HP4061A Semiconductor/component test system โดยมีวงจรการวัดดังรูปที่ 5.6-1 ซึ่งเอ็นมอสทรานซิสเตอร์จะถูกให้แรงดันไบอัสไฟตรงที่ขั้วเดรน-ซอส ( $V_{DS} = 10$  โวลต์) และเปลี่ยนแปลงแรงดันไฟตรงที่ขั้วเกตจาก 0 ถึง 10 โวลต์ ส่วนพีมอสทรานซิสเตอร์จะให้แรงดันไฟตรงที่ขั้วซอส ( $V_{DS} = -10$  โวลต์) และเปลี่ยนแปลงแรงดันไฟตรงที่ขั้วเกตจาก 0 ถึง -10 โวลต์ ผลที่ได้จะแสดงดังรูปที่ 5.6-2



## I-V CHARACTERISTICS

HP 4061A

SAMPLE= PMOS Transistor (W/L=40/20)



ข. พิมอสทรานซิสเตอร์

รูปที่ 5.6-2 (ต่อ)

จากรูปกราฟแสดงความสัมพันธ์ระหว่างกระแสเดรน และแรงดันเดรน-ซอสของมอสทรานซิสเตอร์ชนิดต่างๆ ดังรูปที่ 5.6-2 เห็นได้ว่า มอสทรานซิสเตอร์ทั้งชนิดเอ็นและชนิดพี ที่ได้จากขบวนการสร้างมีคุณสมบัติทางทรานซิสเตอร์ที่ดี สามารถควบคุมแรงดันเกต เพื่อให้ได้ช่วงกระแสในตัวที่ติดตั้งนั้นมอสทรานซิสเตอร์ทั้งชนิดเอ็นและชนิดพี ที่ได้จากขบวนการสร้างนี้ สามารถนำไปพัฒนาเป็นวงจรรวมได้ต่อไป

## 5.7 การทดลองเพื่อศึกษาคุณสมบัติสวิตซ์ของมอสทรานซิสเตอร์

นอกจากคุณสมบัติทางไฟตรงของมอสทรานซิสเตอร์แล้ว การสวิตซ์ของมอสทรานซิสเตอร์ เป็นคุณสมบัติที่สำคัญอีกประการหนึ่ง มอสทรานซิสเตอร์ที่ตอบสนองความถี่สูงได้ดี จะเป็นผลให้วงจรรวม สามารถตอบสนองความถี่สูงได้ดีด้วย

## การออกแบบและการสร้าง

การตอบสนองต่อความถี่ที่สูงนั้น จะขึ้นอยู่กับคุณสมบัติทางกายภาพ และขนาดพื้นที่ของมอสทรานซิสเตอร์ ดังนั้นในการศึกษาการสวิตซ์ของมอสทรานซิสเตอร์ ที่ตอบสนองความถี่สูงสุดของวิทยานิพนธ์นี้ จึงออกแบบมอสทรานซิสเตอร์ที่มีขนาดพื้นที่เล็กที่สุดคือ  $(W/L) = 40/10$

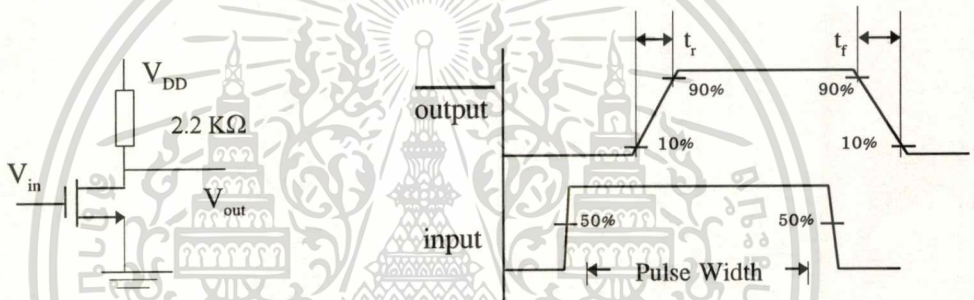
จากนั้นใช้กระบวนการสร้างในบทที่ 4 ในการสร้างมอสทรานซิสเตอร์ โดยใช้แผ่นซิลิกอนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฐานรองชนิดเอ็น ระบาย(100) พิกัดความต้านทาน 4-6  $\Omega$ .cm เพื่อสร้างพีเอมอสทรานซิสเตอร์ และแผ่นซิลิกอนฐานรองชนิดพี ระบาย (100) พิกัดความต้านทาน 1-2  $\Omega$ .cm เพื่อสร้างเอ็นมอสทรานซิสเตอร์ จากนั้นทำการแพร่สารเจือและสร้างชั้นออกไซด์ โดยกำหนดให้ชั้นออกไซด์ทั่วไปหนาประมาณ 5000  $\text{Å}$  และความหนาชั้นออกไซด์ที่เกตหนา 1000  $\text{Å}$  จากนั้นสร้างขั้วโลหะด้านบน และนำไปวัดคุณสมบัติเพื่อทำการตอบสนองความถี่ของมอสทรานซิสเตอร์ต่อไป

### การทดลองและผลการทดลอง

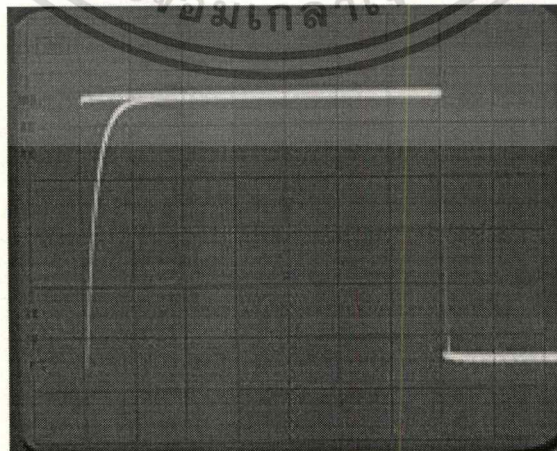
มอสทรานซิสเตอร์ที่เสร็จจากกระบวนการสร้างแล้ว จะถูกวัดคุณสมบัติการตอบสนองความถี่ โดยมีวงจรการวัดดังรูปที่ 5.7-1 โดยป้อนสัญญาณพัลส์เข้าไปด้วยความถี่ที่เหมาะสม จากนั้นวัดค่าขอบเวลาขาขึ้น ( $t_r$ ) และขอบเวลาขาลง ( $t_f$ ) ผลการทดลองที่ได้แสดงดังรูปที่ 5.7-2



ก. วงจรการวัด

ข. คุณสมบัติสวิตชิง

รูปที่ 5.7-1 แสดงวงจรการวัดคุณสมบัติการสวิตชิง



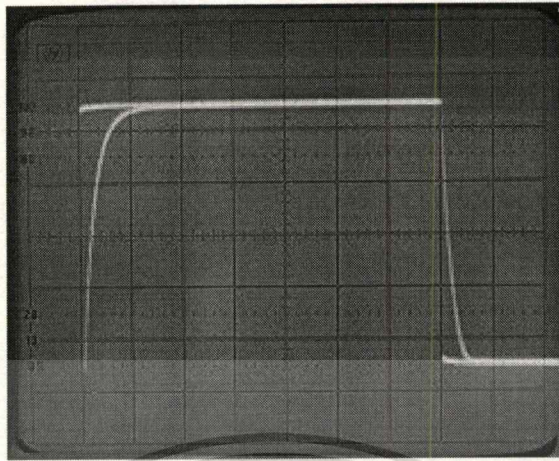
Hor. : 5  $\mu$ s/div.

Ver. : 1 V/div.

ก. เอ็นมอสทรานซิสเตอร์

รูปที่ 5.7-2 แสดงภาพถ่ายผลคุณสมบัติการสวิตชิงของมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Hor. : 5  $\mu$ s/div.

Ver. : 1 V/div.

### ข. พีมอสทรานซิสเตอร์

#### รูปที่ 5.7-2 (ต่อ)

จากผลการทดลอง สามารถสรุปผลได้ดังตาราง 5.7-1

ตารางที่ 5.7-1 แสดงความถี่ตอบสนองของมอสทรานซิสเตอร์ชนิดต่างๆ

ชนิดของมอสทรานซิสเตอร์	$t_r$ ( $\mu$ s)	$t_f$ ( $\mu$ s)	ความถี่ (KHz)
เอ็นมอส	3	0.5	285
พีมอส	3	1.5	222

จากตารางที่ 5.7-1 เห็นได้ว่า เอ็นมอสทรานซิสเตอร์ สามารถตอบสนองความถี่ได้ดีที่ความถี่ 285 KHz และพีมอสทรานซิสเตอร์ ตอบสนองความถี่ได้ดีที่ 222 KHz.

การตอบสนองความถี่ได้ดีนั้น ขึ้นอยู่กับค่าความจุไฟฟ้าแฝงในมอสทรานซิสเตอร์ และขนาดของมอสทรานซิสเตอร์ ดังนั้นการเพิ่มการตอบสนองความถี่ของมอสทรานซิสเตอร์ ทำได้โดยการลดค่าความจุไฟฟ้าแฝงในมอสทรานซิสเตอร์ ด้วยการควบคุมขบวนการสร้างเกตออกไซด์ ให้มีความหนาที่เหมาะสมและสม่ำเสมอ และทำการออกแบบลวดลายอลูมิเนียมให้เป็นระเบียบ และมีขนาดเล็ก เพื่อลดค่าความจุไฟฟ้าแฝงของวงจร

## 5.8 การทดลองเพื่อศึกษาค่าตัวแปรทางกายภาพและผลจากการจำลองแบบของมอสทรานซิสเตอร์

จากผลการทดลองคุณสมบัติต่างๆของมอสทรานซิสเตอร์ที่ผ่านมา สามารถนำใช้หาค่าตัวแปรทางกายภาพและทางไฟฟ้าได้ ซึ่งจะใช้เป็นตัวแปรในการจำลองแบบมอสทรานซิสเตอร์ และใช้เป็นแบบจำลองมาตรฐานของขบวนการสร้างในวิทยานิพนธ์นี้ เพื่อประโยชน์ในการคาดเดาผลที่ควรจะได้ในการออกแบบวงจรในครั้งต่อไป

### การออกแบบและการสร้าง

การออกแบบและการขบวนการสร้าง เป็นดั่งการออกแบบและการสร้างในหัวข้อ 5.1 ถึงหัวข้อ 5.7

### การทดลองและผลการทดลอง

จากหัวข้อ 5.1 การทดลองเพื่อศึกษาค่าคุณสมบัติรอยต่อพีเอ็นในโครงสร้าง จะได้ว่า

- ความหนาแน่นอะตอมสารเจือของฐานรองชนิดเอ็น ( $N_{sub}, N_D$ ) =  $2.5 \times 10^{15} \text{ cm}^{-3}$
- ความหนาแน่นอะตอมสารเจือของฐานรองชนิดพี ( $N_{well}, N_A$ ) =  $8.7 \times 10^{16} \text{ cm}^{-3}$

จากหัวข้อ 5.2 การทดลองเพื่อศึกษาค่าตัวเก็บประจุไฟฟ้าในโครงสร้าง จะได้ว่า

- ค่าความจุไฟฟ้าที่เกตออกไซด์ มีค่า  $3.51 \times 10^{-8} \text{ F/cm}^2$  และหาค่าความหนาของเกตได้

จาก

$$T_{ox} = \epsilon_{ox} / C_{ox} ; \quad \epsilon_{ox} = 3.5 \times 10^{-13} \text{ F/cm} \quad (5.8-1)$$

$$= 3.5 \times 10^{-13} / 3.51 \times 10^{-8}$$

$$T_{ox} = 997 \text{ \AA}$$

จากหัวข้อ 5.5 การทดลองเพื่อศึกษาค่าแรงดันขีดเริ่ม จะได้ว่า

- แรงดันขีดเริ่มของเอ็นมอสทรานซิสเตอร์ มีค่า 2.85 โวลต์
- แรงดันขีดเริ่มของพีมอสทรานซิสเตอร์ มีค่า -2.80 โวลต์

สำหรับตัวแปรที่ใช้ในการจำลองแบบที่สำคัญอื่น ๆ สามารถหาได้ดังนี้

ค่าทรานคอนดักแตนซ์ของขบวนการสร้าง (K)

สามารถหาได้จากกราฟความสัมพันธ์กระแสและแรงดันของมอสทรานซิสเตอร์ ดังรูปที่

5.5-4 และสมการ 5.5-2 โดยค่า K จะเป็นความชันของเส้นกราฟ ซึ่งสรุปได้ว่า

- $K_n$  ของเอ็นมอสทรานซิสเตอร์ มีค่า  $1.82 \times 10^{-6} \text{ A/V}^2$
- $K_p$  ของพีมอสทรานซิสเตอร์ มีค่า  $3.4 \times 10^{-6} \text{ A/V}^2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บอดี้แฟคเตอร์ ( $\gamma$ )

สามารถหาได้จากสมการ 1.5-10

$$\gamma = \frac{\sqrt{2q\epsilon_s N_a}}{C_{ox}} \quad (1.5-10)$$

ดังนั้นจะได้ว่า

- $\gamma_n$  ของเอ็นมอสทรานซิสเตอร์ มีค่า 4.83  $V^{1/2}$
- $\gamma_p$  ของพีมอสทรานซิสเตอร์ มีค่า 0.82  $V^{1/2}$

ศักดาผิว ( $\Phi_s$ )

สามารถหาได้จากสมการ

$$\Phi_s = 2 \left( \frac{KT}{q} \right) \ln \left( \frac{N_{sub}}{n_i} \right) \quad (5.8-2)$$

โดยที่  $\frac{KT}{q} = 0.0258$  โวลต์

และ  $n_i = 1.41 \times 10^{10} \text{ cm}^{-3}$

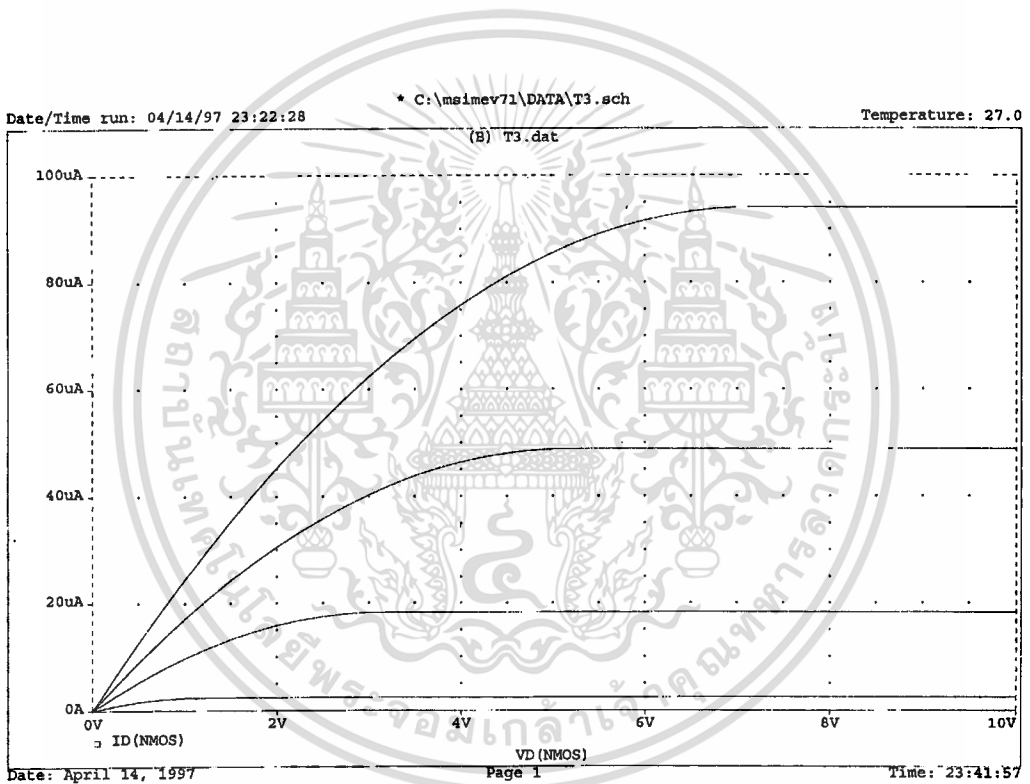
ดังนั้น จะได้ว่า

- ศักดาผิวของเอ็นมอสทรานซิสเตอร์ มีค่า 0.80 โวลต์
  - ศักดาผิวของพีมอสทรานซิสเตอร์ มีค่า 0.62 โวลต์
- ซึ่งสามารถสรุปค่าตัวแปรสำหรับการจำลองแบบได้ดังตารางที่ 5.8-1

ตารางที่ 5.8-1 แสดงค่าตัวแปรสำหรับการจำลองแบบ

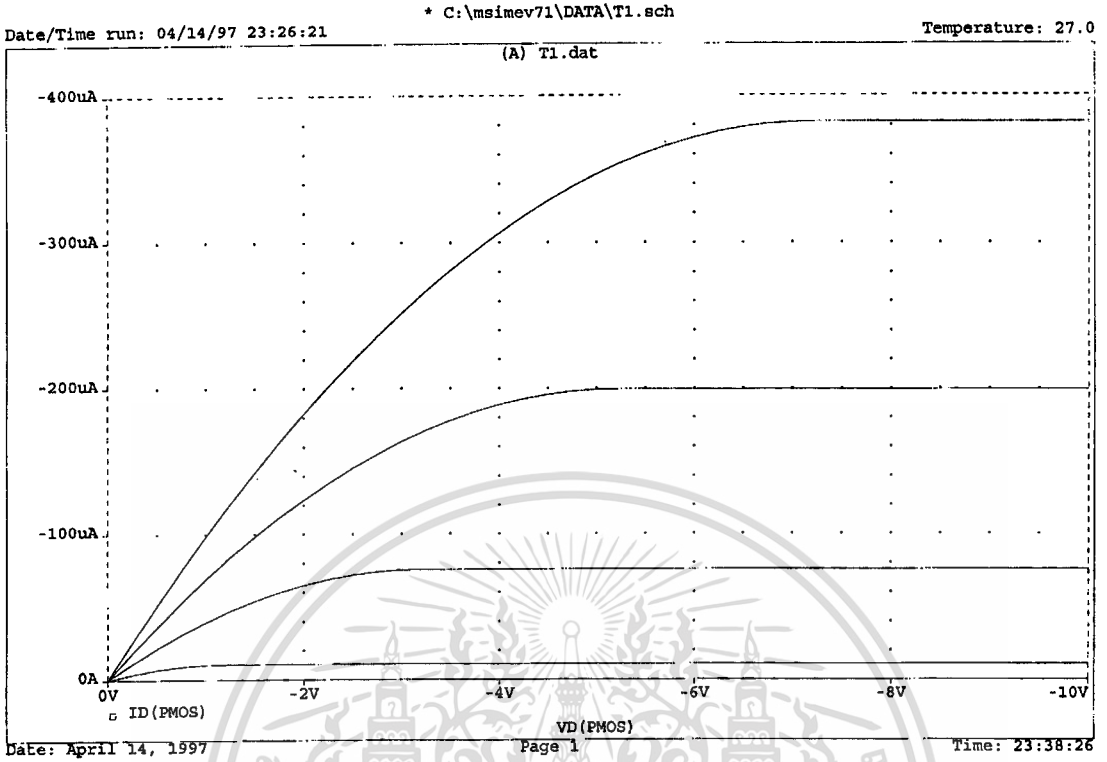
Name	Symbol	Unit	NMOS	PMOS
$N_A$ or $N_D$	NSUB	$\text{cm}^{-3}$	$8.7 \times 10^{16}$	$2.5 \times 10^{15}$
$t_{ox}$	TOX	m	$1 \times 10^{-7}$	$1 \times 10^{-7}$
$V_{TO}$	VTO	V	2.85	-2.8
K	KP	$\text{A/V}^2$	$1.82 \times 10^{-6}$	$3.4 \times 10^{-6}$
$\gamma$	GAMMA	$V^{1/2}$	4.8	0.82
$\Phi_s$	PHI	V	0.8	0.62

ตารางที่ 5.8-1 เป็นค่าตัวแปรของแบบจำลอง ซึ่งจะใช้เป็นตัวแปรในโปรแกรม PSICE ซึ่งในวิทยานิพนธ์นี้เลือกใช้โปรแกรม Microsim 7.1 ในการสร้างแบบจำลองมอสทรานซิสเตอร์ที่ใช้ชบวนการสร้างโดยเทคโนโลยีการแพร่สร้างเจือด้วยความร้อนในห้องปฏิบัติการสารกึ่งตัวนำของศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และทำการจำลองแบบสัญญาณทางไฟฟ้าของมอสทรานซิสเตอร์ทั้งคุณสมบัติทางไฟตรง ดังแสดงในรูปที่ 5.8-1 จากนั้นทำการเปรียบเทียบผลระหว่างสัญญาณที่ได้จากการวัดและสัญญาณที่ได้จากการจำลองแบบ ดังแสดงในรูปที่ 5.8-2

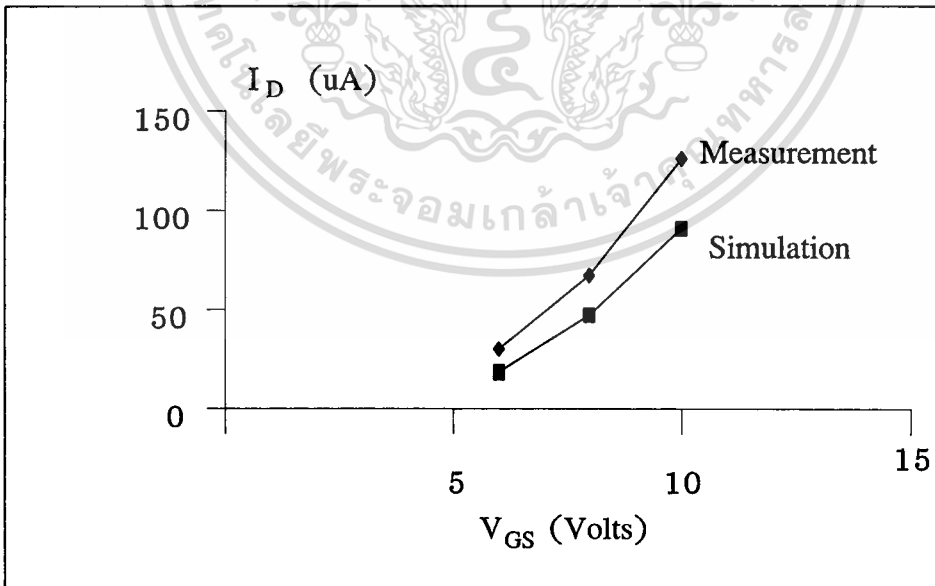


### ก. เอ็นมอสทรานซิสเตอร์

รูปที่ 5.8-1 แสดงกระแสและแรงดันของมอสทรานซิสเตอร์ชนิดต่างๆที่ได้จากการจำลองแบบ



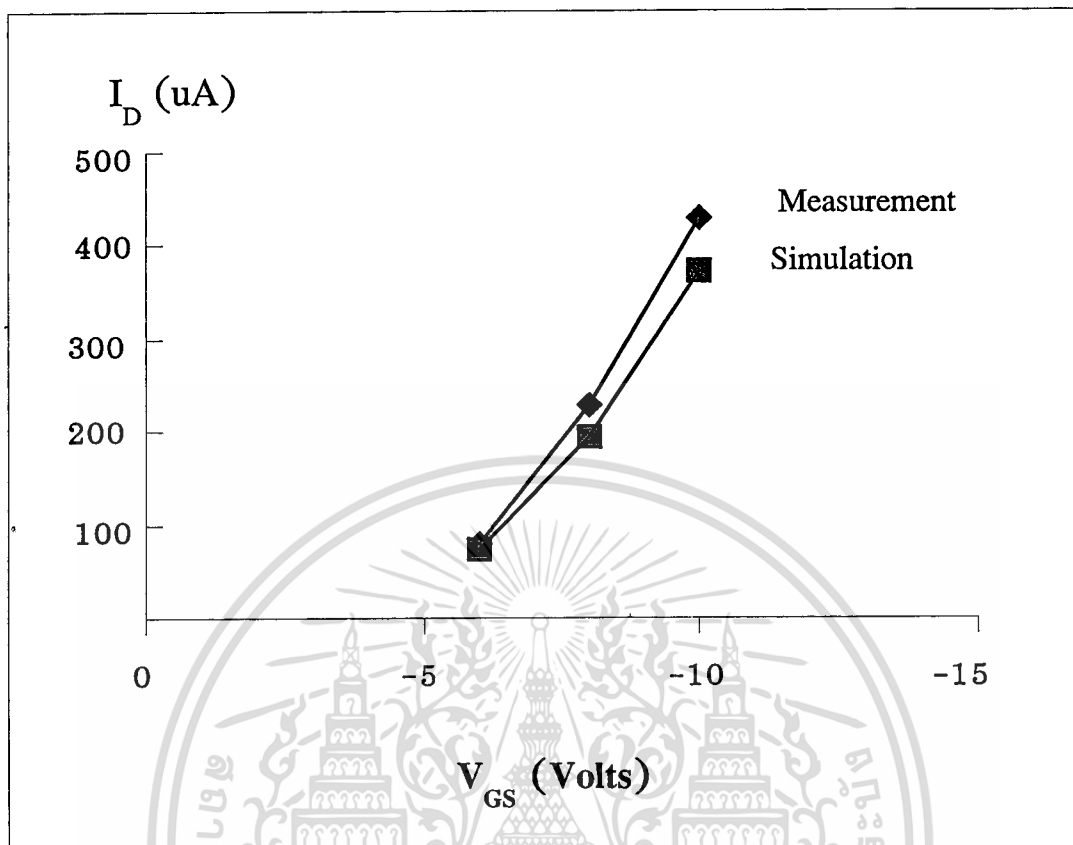
ข. พีเอ็มเอสทรานซิสเตอร์  
รูปที่ 5.8-1 (ต่อ)



ก. เอ็นเอ็มเอสทรานซิสเตอร์

รูปที่ 5.8-2 แสดงผลการเปรียบเทียบค่ากระแสอิ่มตัวของมอสทรานซิสเตอร์ชนิดต่างๆ  
ที่ได้จากการวัดและการจำลองแบบ โดยค่า  $V_{DS} = 10$  โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ข. พิมอสทรานซิสเตอร์  
รูป 5.8-2 (ต่อ)

จากผลการทดลอง สามารถหาค่าตัวแปรสำคัญต่างๆที่ใช้ในการสร้างแบบจำลองของมอสทรานซิสเตอร์ที่ได้จากขบวนการสร้างด้วยเทคโนโลยีการแพร่สารเจือด้วยความร้อน จากนั้นเมื่อทำการเปรียบเทียบผลของสัญญาณที่ได้จากการวัดและผลที่ได้จากการจำลองแบบ ได้ว่าผลของสัญญาณที่ได้จากการจำลองแบบจะต่างจากสัญญาณที่ได้จากการวัดเล็กน้อย โดยค่าความแตกต่างที่ได้ ประมาณ 20 % ในเอ็นมอสทรานซิสเตอร์ และ 10 % ในพิมอสทรานซิสเตอร์ ผลความแตกต่างที่เกิดขึ้นนั้น อาจเป็นผลจากแบบจำลองที่ใช้มีค่าตัวแปรที่ไม่ครบถ้วนสมบูรณ์ เนื่องจากสาเหตุหลายประการ เช่น ความคลาดเคลื่อนของการอ่านค่าข้อมูลที่ได้จากการวัดผลการทดลอง ความไม่ครบถ้วนของตัวแปรที่ใช้ในแบบจำลอง เป็นต้น อย่างไรก็ตาม แบบจำลองที่ได้นี้ยังคงสามารถใช้ในการคาดการณ์ล่วงหน้าถึงผลของสัญญาณที่ควรจะได้จากขบวนการสร้างก่อนที่จะทำการสร้างจริงได้

## บทที่ 6

### การทดลองและผลการทดลองคุณสมบัติของมอสทรานซิสเตอร์ในวงจรรวม

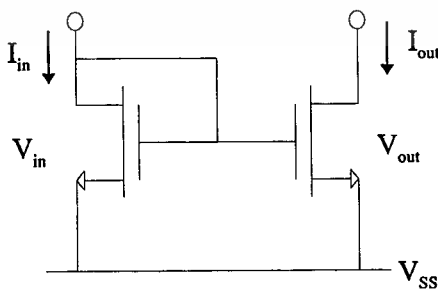
จากการศึกษาคุณสมบัติพื้นฐานของมอสทรานซิสเตอร์ในบทที่ผ่านมา พบว่าสามารถใช้เทคโนโลยีในการสร้างมอสทรานซิสเตอร์จากขบวนการแพร่สารเจือด้วยความร้อนและอลูมิเนียมเกต และได้มอสทรานซิสเตอร์ที่มีคุณสมบัติทางไฟฟ้าที่ดี ซึ่งสามารถนำมารวมกันเพื่อทำงานในลักษณะของวงจรรวมต่าง ๆ ต่อไปนี้

#### 6.1 การทดลองเพื่อศึกษาผลการจำลองแบบคุณสมบัติวงจรสะท้อนกระแส [13]

การวิเคราะห์ค่าตัวแปรทางฟิสิกส์และทางไฟฟ้าของมอสทรานซิสเตอร์ เพื่อใช้เป็นตัวแปรในโปรแกรม SPICE ซึ่งช่วยในการจำลองแบบสัญญาณทางไฟฟ้า โดยทำให้สามารถทราบลักษณะของสัญญาณไฟฟ้าได้ล่วงหน้า ซึ่งเป็นผลดีต่อการออกแบบและสร้างวงจรรวมที่มีขนาดใหญ่และมีความซับซ้อนของวงจรสูง อีกทั้งยังช่วยให้ประหยัดเวลาและลดค่าใช้จ่ายอื่น ๆ ด้วย

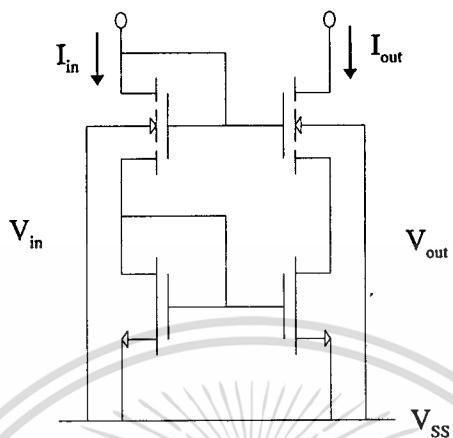
##### การจำลองแบบและผลการจำลองแบบ

ทำการจำลองแบบสัญญาณของวงจรสะท้อนกระแสแบบต่าง ๆ ดังแสดงในรูปที่ 6.1-1 โดยใช้ตัวแปร ดังตารางที่ 5.8-1 ซึ่งสัญญาณของแบบจำลองที่ได้แสดงดังรูปที่ 6.1-2 ก. ข. และ ค. ตามลำดับ

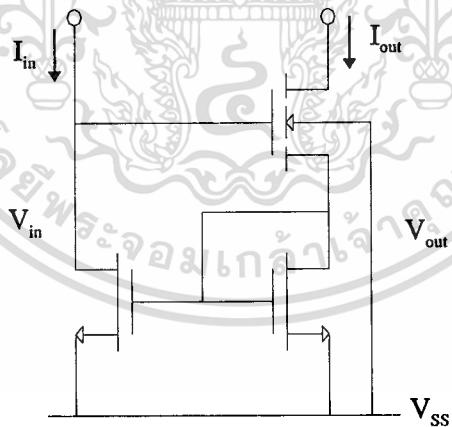


ก. วงจรสะท้อนกระแสแบบธรรมดา

รูปที่ 6.1-1 แสดงวงจรสะท้อนกระแสแบบต่าง ๆ ที่ใช้ในการจำลองแบบ

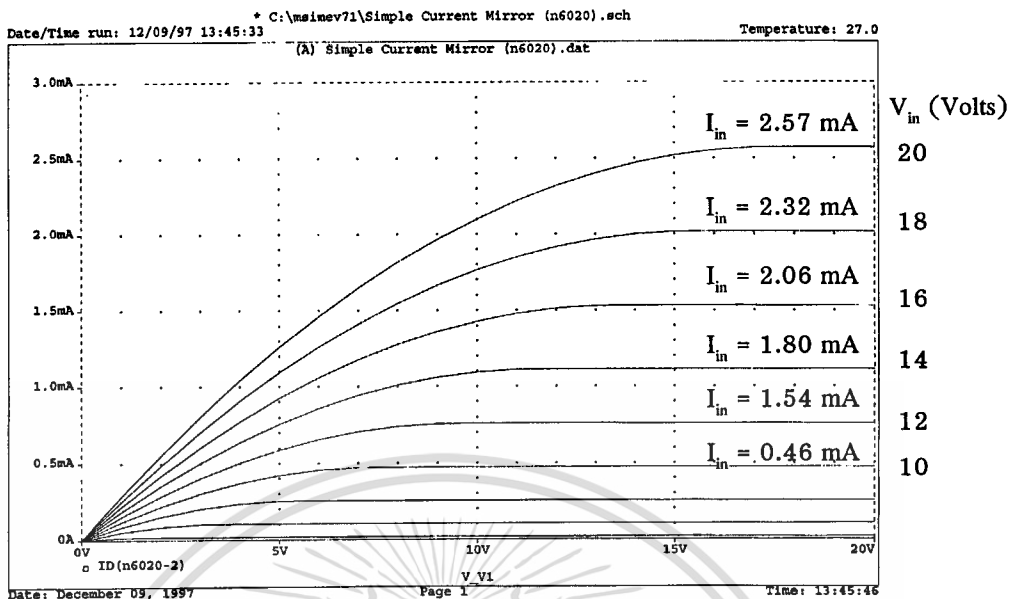


ข. วงจรสะท้อนกระแสแบบคาสโค้ด

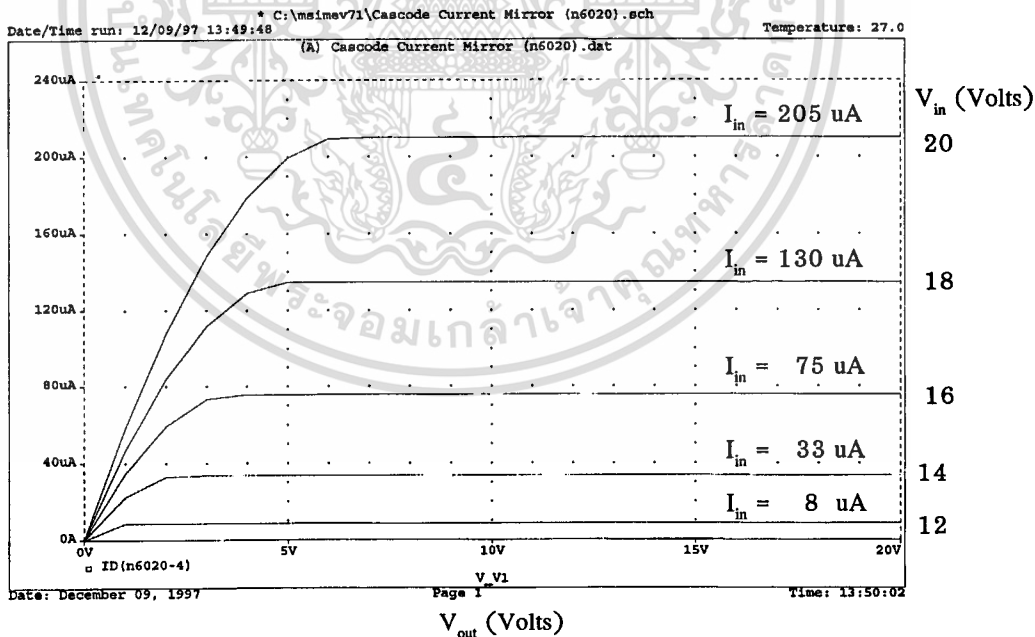


ค. วงจรสะท้อนกระแสแบบวิลสัน

รูปที่ 6.1-1 (ต่อ)

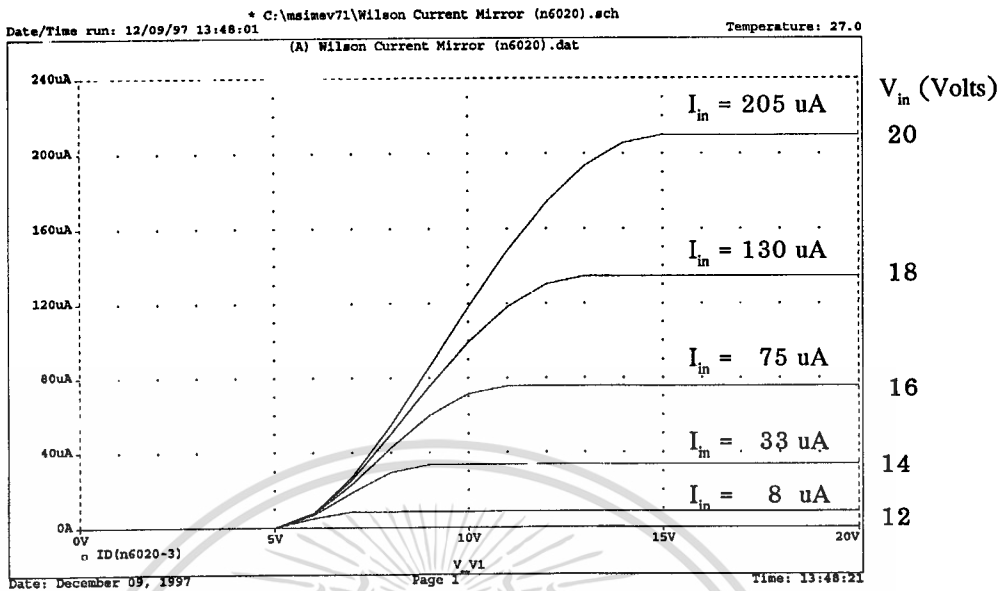


ก. วงจรสะท้อนกระแสแบบธรรมดา



ข. วงจรสะท้อนกระแสแบบคาสโคด

รูปที่ 6.1-2 แสดงผลของการจำลองแบบวงจรสะท้อนกระแสชนิดเอ็นมอสทรานซิสเตอร์  
 แบบต่างๆ



### ค. วงจรสะท้อนกระแสแบบวิลสัน

#### รูปที่ 6.1-2 (ต่อ)

จากการจำลองแบบสัญญาณกระแสและแรงดันของวงจรสะท้อนกระแสต่าง ๆ ด้วยค่าตัวแปรดังตารางที่ 5.8-1 ทำให้สามารถทราบลักษณะของสัญญาณกระแสและแรงดัน ที่ควรจะได้จากวงจรสะท้อนกระแส จากกระบวนการสร้างจริงได้

## 6.2 การทดลองเพื่อศึกษาออกแบบและสร้างวงจรสะท้อนกระแส [14]

ในการทดลองนี้ นำทำการออกแบบและสร้างวงจรรวมสะท้อนกระแสแบบธรรมดา แบบคาสโคด และแบบวิลสัน โดยใช้ข้อมูลจากแบบจำลองในหัวข้อ 6.1 มาทำการวัดคุณสมบัติกระแสและแรงดัน ด้วยเครื่อง HP4061A Semiconductor/component test system โดยการทดลองและผลการทดลอง มีรายละเอียดดังต่อไปนี้

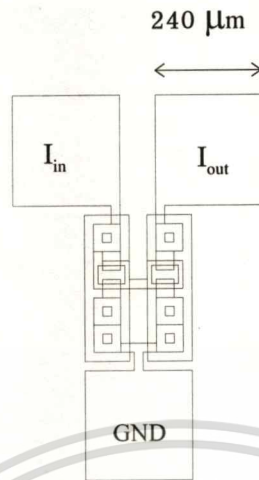
### 6.2.1 วงจรสะท้อนกระแสแบบธรรมดา

การทดลองนี้ เพื่อศึกษาถึงคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบธรรมดา ซึ่งทำการออกแบบและสร้างดังนี้

#### การออกแบบและการสร้าง

ลดหลั่นมาส์กจากการออกแบบวงจรรวมสะท้อนกระแสแบบธรรมดา แสดงดังรูป 6.2.1-1 จากนั้นทำการสร้างด้วยกระบวนการสร้างดังบทที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2.1-1 แสดงลวดลายมาสก์ของวงจรสะท้อนกระแสแบบธรรมดา  
; (W/L) = (40/20)

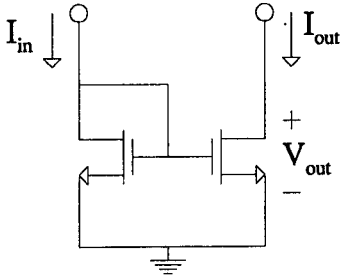


รูปที่ 6.2.1-2 แสดงภาพถ่ายด้านบนของวงจรสะท้อนกระแสแบบธรรมดา  
; (W/L) = (40/20)

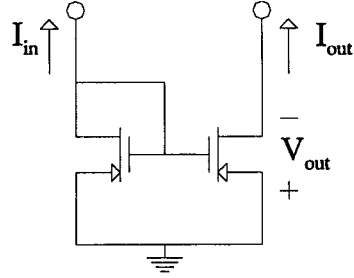
#### การทดลองและผลการทดลอง

ทำการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบธรรมดาชนิดเอ็นมอสทรานซิสเตอร์และชนิดพีมอสทรานซิสเตอร์ โดยการใช่วงจรดังรูปที่ 6.2.1-3 ผลการทดลองจะแสดงในรูปที่ 6.2.1-4 หลังจากนั้นเปรียบเทียบผลการทดลองที่ได้กับผลการจำลองแบบด้วยโปรแกรม SPICE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



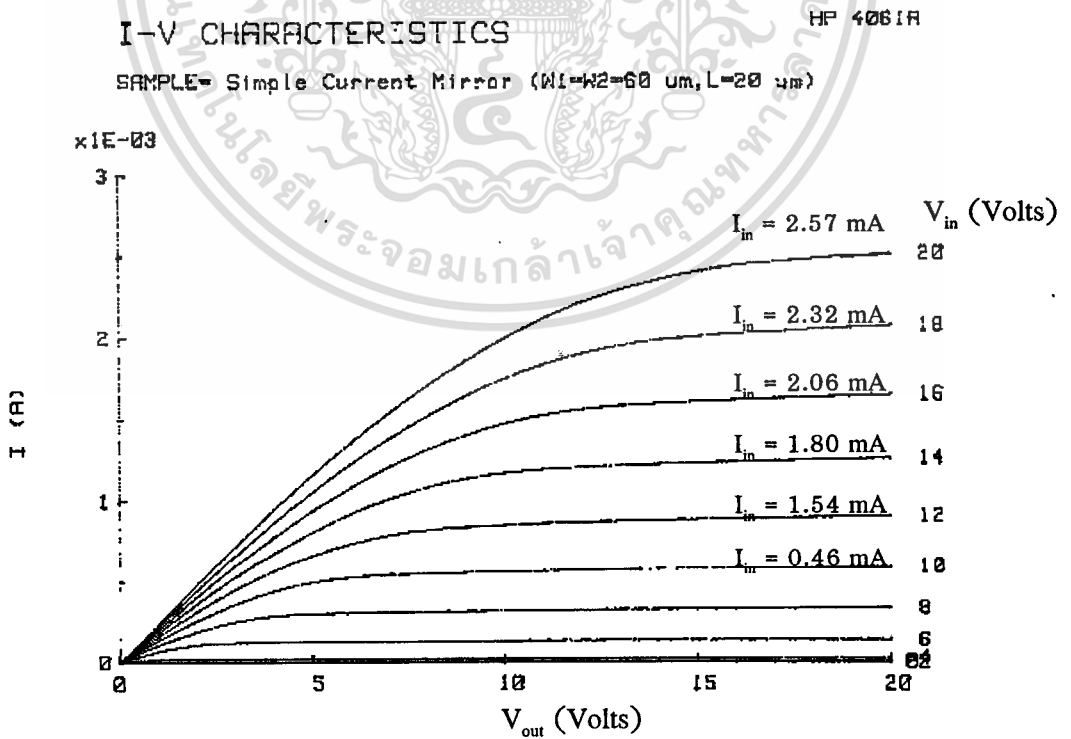
ก. วงจรการวัดของวงจรสะท้อนกระแสแบบ  
ธรรมดา ชนิดเอ็นมอสทรานซิสเตอร์



ข. วงจรการวัดของวงจรสะท้อนกระแสแบบ  
ธรรมดา ชนิดพีมอสทรานซิสเตอร์

รูปที่ 6.2.1-3 แสดงวงจรการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแส  
แบบธรรมดา

ทำการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบธรรมดา โดยใช้วงจร  
การวัดคุณสมบัติ ดังรูปที่ 6.2.1-3 ได้ผลดังต่อไปนี้



รูปที่ 6.2.1-4 แสดงตัวอย่างกราฟจากการวัดวงจรสะท้อนกระแสแบบธรรมดา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.2.1-1 แสดงผลต่างของกระแสเข้าที่พู่ที่กระแสอินพุตค่าต่าง ๆ ของวงจรสะท้อนกระแสแบบธรรมดา ที่แรงดันเข้าที่พู่ 20 โวลต์

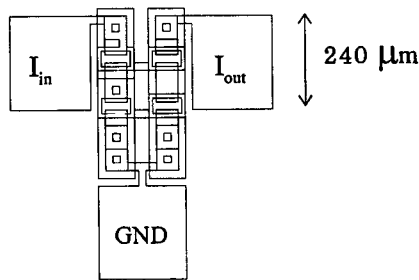
$I_{in}$ (mA)	$I_{out, Meas.}$ (mA)	$I_{out, Simu.}$ (mA)	ความแตกต่าง (mA)
0.25	0.33	0.25	0.08
0.46	0.58	0.46	0.12
1.54	0.88	1.54	0.66
1.80	1.27	1.80	0.53
2.06	1.65	2.06	0.41
2.32	2.08	2.32	0.24
2.57	2.50	2.60	0.1
		ค่าเฉลี่ย	0.3

จากผลการทดลองดังรูปที่ 6.2.1-4 และตาราง 6.2.1-1 โดยการเปรียบเทียบผลจากการวัดและผลจากการจำลองแบบของวงจรสะท้อนกระแสแบบธรรมดา เห็นได้ว่าค่าของกระแสเข้าที่พู่ มีแนวโน้มที่เหมือนกัน และมีค่าแตกต่างกันเล็กน้อย ซึ่งเมื่อพิจารณาค่าของกระแสเข้าที่พู่ ที่แรงดันเข้าที่พู่  $V_{out} = 20$  โวลต์ จะได้ค่าความแตกต่างเฉลี่ยเป็น 0.3 mA

### 6.2.2 วงจรสะท้อนกระแสแบบคาสโคด

การทดลองนี้ เพื่อศึกษาถึงคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบคาสโคด ซึ่งทำการออกแบบและสร้างดังนี้

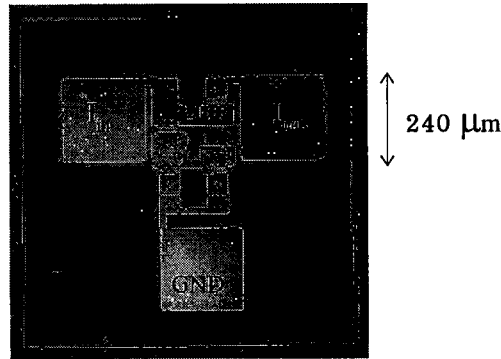
ลวดลายมาส์กจากการออกแบบวงจรสะท้อนกระแสแบบคาสโคด แสดงดังรูปที่ 6.2.2-1 จากนั้นทำการสร้างด้วยกระบวนการสร้างดังบทที่ 4



รูปที่ 6.2.2-1 แสดงลวดลายมาส์กของวงจรสะท้อนกระแสแบบคาสโคด

$$; (W/L) = (60/20)$$

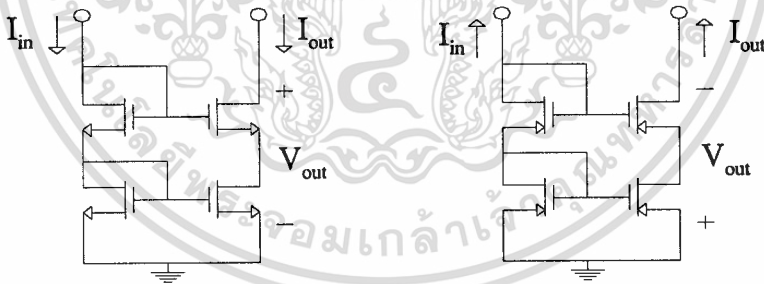
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2.2-2 แสดงภาพถ่ายด้านบนของวงจรสะท้อนกระแสแบบคาสโคด  
;  $(W/L)=(60/20)$

### การทดลองและผลการทดลอง

ทำการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบคาสโคดชนิดเอ็นมอสทรานซิสเตอร์และชนิดพีมอสทรานซิสเตอร์ โดยการใช้วงจรดังรูปที่ 6.2.2-3 ผลการทดลองแสดงในรูปที่ 6.2.2-4 หลังจากนั้นเปรียบเทียบผลการทดลองที่ได้กับผลการจำลองแบบด้วยโปรแกรม SPICE



ก. วงจรการวัดของวงจรสะท้อนกระแสแบบคาสโคด ชนิดเอ็นมอสทรานซิสเตอร์

ข. วงจรการวัดของวงจรสะท้อนกระแสแบบคาสโคด ชนิดพีมอสทรานซิสเตอร์

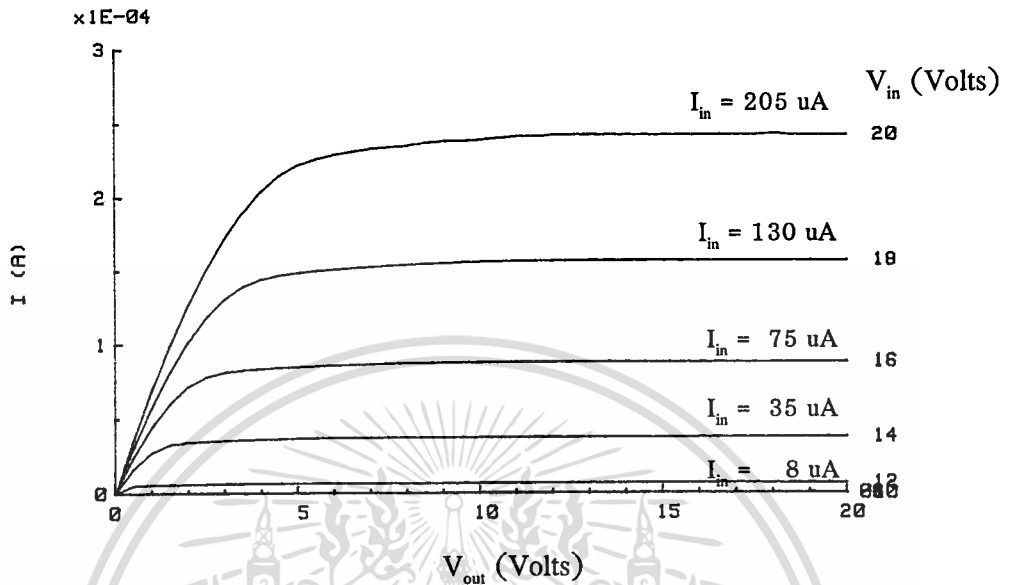
รูปที่ 6.2.2-3 แสดงวงจรการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบคาสโคด

ทำการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบคาสโคด โดยใช้วงจรการวัดคุณสมบัติ ดังรูปที่ 6.2.2-3 ได้ผลดังต่อไปนี้

## I-V CHARACTERISTICS

HP 4061A

SAMPLE= Cascode Current Mirror (W1=W2=W3=W4=60 um,L=20 um)



รูปที่ 6.2.2-4 แสดงตัวอย่างกราฟจากการวัดวงจรสะท้อนกระแสแบบคาสโคด

ตารางที่ 6.2.2-1 แสดงผลต่างของกระแสเอาท์พุทที่กระแสอินพุทค่าต่าง ๆ ของวงจรสะท้อนกระแสแบบคาสโคด ที่แรงดันเอาท์พุท 20 โวลต์

$I_{in}$ (uA)	$I_{out, Meas.}$ (uA)	$I_{out, Simu.}$ (uA)	ความแตกต่าง (uA)
8	8	8	0
35	35	33	2
75	85	75	10
130	154	130	24
205	235	205	30
		ค่าเฉลี่ย	13

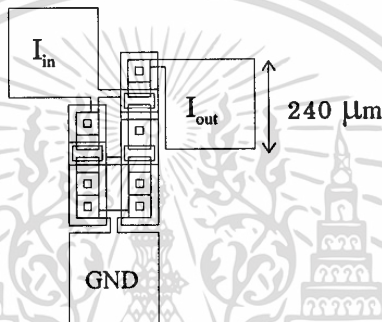
จากผลการทดลองดังรูปที่ 6.2.2-4 และตาราง 6.2.2-1 โดยการเปรียบเทียบผลจากการวัดและผลจากการจำลองแบบของวงจรสะท้อนกระแสแบบคาสโคด เห็นได้ว่าค่าของกระแสเอาท์พุท มีแนวโน้มที่เหมือนกัน และมีค่าแตกต่างกันเล็กน้อย ซึ่งเมื่อพิจารณาค่าของกระแสเอาท์พุท ที่แรงดันเอาท์พุท  $V_{out} = 20$  โวลต์ จะได้ค่าความแตกต่างเฉลี่ยเป็น 13 uA

### 6.2.3 วงจรสะท้อนกระแสแบบวิลสัน

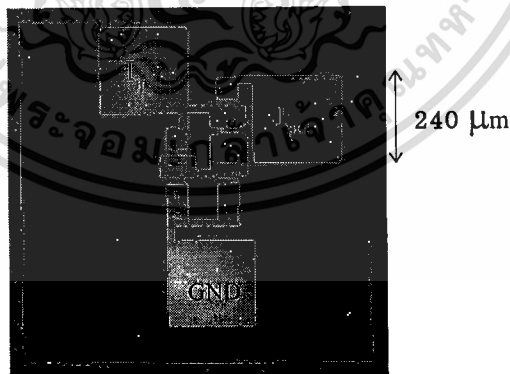
การทดลองนี้ เพื่อศึกษาถึงคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบวิลสัน ซึ่งทำการออกแบบและสร้างดังนี้

#### การออกแบบและการสร้าง

ลวดลายมาส์กจากการออกแบบวงจรสะท้อนกระแสแบบวิลสัน แสดงดังรูปที่ 6.2.3-1 จากนั้นทำการสร้างด้วยกระบวนการสร้างดังบทที่ 4



รูปที่ 6.2.3-1 แสดงลวดลายมาส์กของวงจรสะท้อนกระแสแบบวิลสัน  
;  $(W/L) = (60/20)$

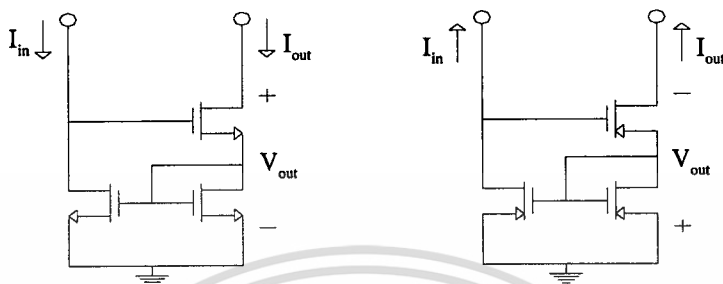


รูปที่ 6.2.3-2 แสดงภาพถ่ายด้านบนของวงจรสะท้อนกระแสแบบวิลสัน  
;  $(W/L) = (60/20)$

#### การทดลองและผลการทดลอง

ทำการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบวิลสันชนิดเอ็นมอส-ทรานซิสเตอร์และชนิดพีมอสทรานซิสเตอร์ โดยการใช้วงจรดังรูปที่ 6.2.3-3 ผลการทดลองจะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงในรูปที่ 6.2.3-4 หลังจากนั้นเปรียบเทียบผลการทดลองที่ได้กับผลการจำลองแบบด้วยโปรแกรม SPICE

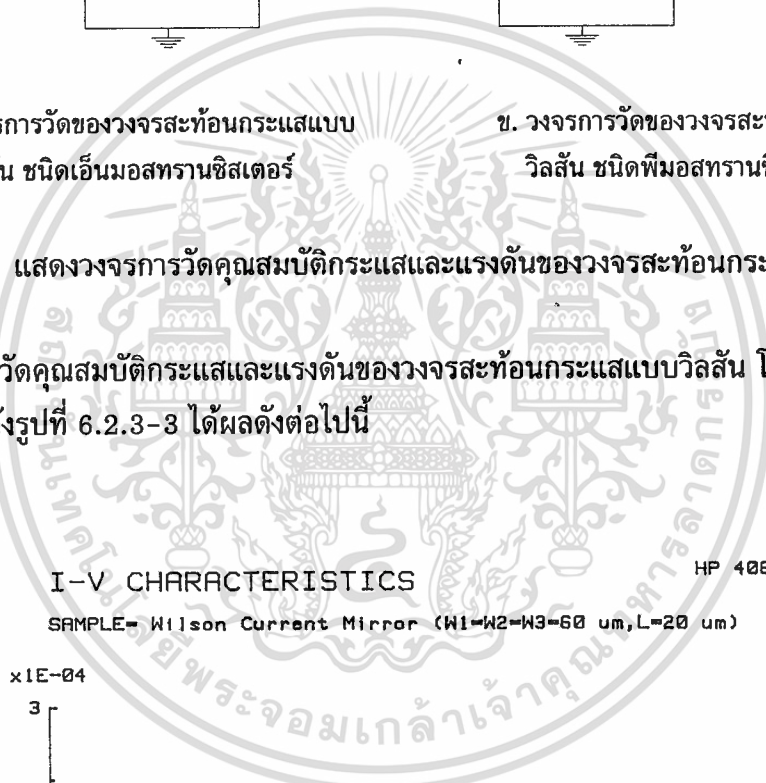


ก. วงจรการวัดของวงจรสะท้อนกระแสแบบวิลสัน ชนิดเอ็นมอสทรานซิสเตอร์

ข. วงจรการวัดของวงจรสะท้อนกระแสแบบวิลสัน ชนิดพีมอสทรานซิสเตอร์

รูปที่ 6.2.3-3 แสดงวงจรการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบวิลสัน

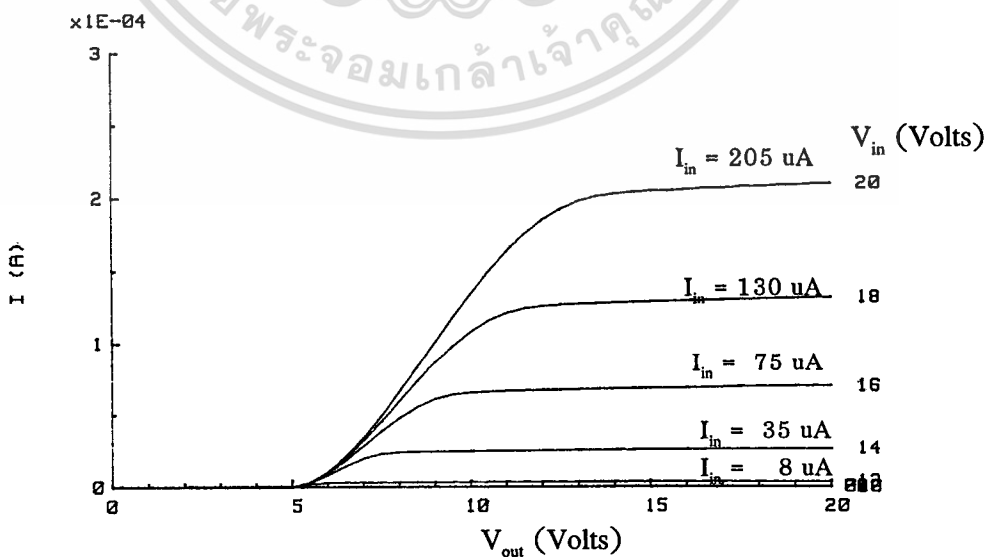
ทำการวัดคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสแบบวิลสัน โดยใช้วงจรการวัดคุณสมบัติ ดังรูปที่ 6.2.3-3 ได้ผลดังต่อไปนี้



I-V CHARACTERISTICS

HP 4061A

SAMPLE= Wilson Current Mirror (W1=W2=W3=60 um,L=20 um)



รูปที่ 6.2.3-4 แสดงตัวอย่างกราฟจากการวัดวงจรสะท้อนกระแสแบบวิลสัน

ตารางที่ 6.2.3-1 แสดงผลต่างของกระแสเข้าที่พุทที่กระแสอินพุทค่าต่าง ๆ ของวงจร สะท้อนกระแสแบบวิลสัน ที่แรงดันเข้าที่พุท 20 โวลต์

$I_{in}$ (uA)	$I_{out, Meas.}$ (uA)	$I_{out, Simu.}$ (uA)	ความแตกต่าง (uA)
8	4	8	4
35	27	33	6
75	70	75	5
130	131	130	1
205	208	205	3
		ค่าเฉลี่ย	3.8

จากผลการทดลองดังรูปที่ 6.2.3-4 และตาราง 6.2.3-1 โดยการเปรียบเทียบผลจากการวัดและผลจากการจำลองแบบของวงจรสะท้อนกระแสแบบวิลสัน เห็นได้ว่าค่าของกระแสเข้าที่พุท มีแนวโน้มที่เหมือนกัน และมีค่าแตกต่างกันเล็กน้อย ซึ่งเมื่อพิจารณาค่าของกระแสเข้าที่พุท ที่แรงดันเข้าที่พุท  $V_{out} = 20$  โวลต์ จะได้ค่าความแตกต่างเฉลี่ยเป็น 3.8 uA

จากผลการทดลอง เห็นได้ว่ากราฟคุณสมบัติกระแสและแรงดันของวงจรสะท้อนกระแสทั้ง 3 แบบ จากรูปที่ 6.2.1-4, 6.2.2-4 และ 6.2.3-4 จะมีแกนตั้งเป็นกระแสเข้าที่พุท ( $I_{out}$ ) ของวงจรสะท้อนกระแส ส่วนแกนนอนเป็นแรงดันเข้าที่พุท ( $V_{out}$ ) และเส้นกราฟแต่ละเส้น จะเป็นค่าของกระแสอินพุท ( $I_{in}$ ) สำหรับวงจรสะท้อนกระแสทางอุดมคติควรมีค่ากระแสเข้าที่พุทที่มีค่าคงที่ตลอดช่วงการทำงาน และให้กระแสเข้าที่พุทเท่ากับกระแสอินพุท ซึ่งคุณสมบัติที่สำคัญของวงจรสะท้อนกระแส จะได้กล่าวถึงในหัวข้อต่อไป

วงจรสะท้อนกระแสแบบต่างๆที่กล่าวมา แสดงให้เห็นว่า วงจรสะท้อนสามารถใช้ได้ทั้งในรูปแบบของเอ็นมอสทรานซิสเตอร์ และพีมอสทรานซิสเตอร์ ซึ่งสามารถนำไปประยุกต์ใช้ในการไบอัสไฟตรงของวงจรรวมแบบซีมอสได้

#### 6.2.4 วงจรขยายกระแส [15]

ในการประยุกต์ใช้งานวงจรสะท้อนกระแส บางครั้งต้องการที่จะได้กระแสที่เพิ่มขึ้นในลักษณะของวงจขยายกระแส ในกรณีนี้้อัตราส่วนช่องทางเดินกระแสของทรานซิสเตอร์ทางด้านเข้าที่พุท ( $W_2/L_2$ ) จะต้องมีความใหญ่กว่าอัตราส่วนช่องทางเดินกระแสของทรานซิสเตอร์ทางด้านอินพุท ( $W_1/L_1$ ) ซึ่งจะพิจารณาได้จากสมการ 2.2-3 ดังต่อไปนี้

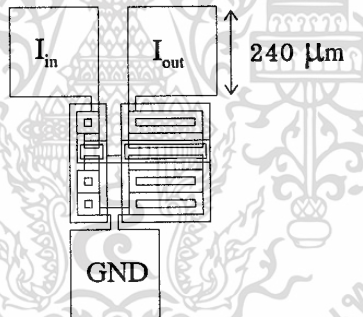
$$\frac{i_o}{i_i} = \left( \frac{L_1 W_2}{W_1 L_2} \right) \quad (2.2-3)$$

ซึ่งเห็นได้ว่า เมื่อต้องการให้ได้กระแสเข้าที่พุดเพิ่มขึ้นจากกระแสอินพุท จะต้องออกแบบค่าความกว้างช่องทางเดินกระแส  $W_2$  ให้ใหญ่กว่า  $W_1$  ในขณะที่  $L_1 = L_2$  ทำให้ได้ขนาดกระแสเข้าที่พุดเป็นไปตามสมการ

$$\frac{i_o}{i_i} = \frac{W_2}{W_1} \quad (6.2.4-1)$$

### การออกแบบและการสร้าง

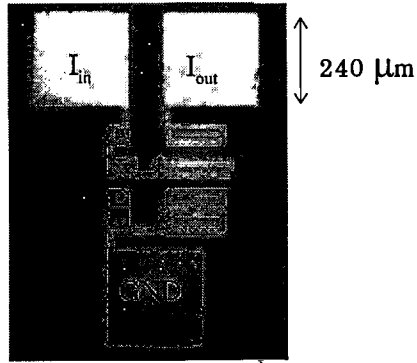
ในการทดลองเพื่อศึกษาคุณสมบัติกระแสและแรงดันของวงจรรขยายกระแส ออกแบบให้ขนาดของ  $W_2$  มากกว่า  $W_1$  เป็นจำนวน 2,3,4 และ 5 เท่าตามลำดับ โดยลดลายมาส์กแสดงดังรูปที่ 6.2.4-1 ซึ่งเป็นตัวอย่างลดลายมาส์กของวงจรรขยายกระแส โดยที่มอสทรานซิสเตอร์ด้านเข้าที่พุดมีขนาดความกว้างช่องทางเดินกระแสมากกว่าด้านอินพุท 5 เท่า ( $W_2 = 5W_1$ ) ดังนั้นกระแสเข้าที่พุดจะมีค่าเป็น 5 เท่าของกระแสอินพุท ดังสมการ 6.2.4-1



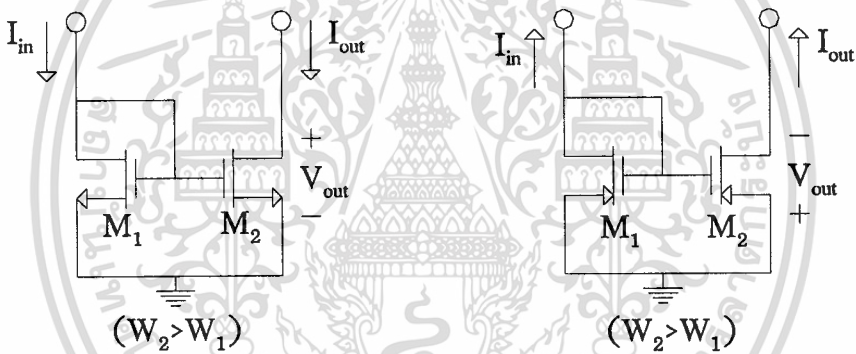
รูปที่ 6.2.4-1 แสดงลดลายมาส์กของวงจรรขยายกระแส ( $W_2 = 5W_1$ )  
;  $W_1 = 40 \mu\text{m}$ ,  $W_2 = 200 \mu\text{m}$ ,  $L = 20 \mu\text{m}$

### การทดลองและผลการทดลอง

ทำการวัดคุณสมบัติกระแสและแรงดันของวงจรรขยายกระแสชนิดเอ็นมอสทรานซิสเตอร์และชนิดพีมอสทรานซิสเตอร์ ที่ได้จากกระบวนการสร้างซึ่งรูปที่ 6.2.4-2 แสดงตัวอย่างภาพถ่ายด้านบนของวงจรรขยายกระแสที่มีอัตราขยาย 5 เท่าของกระแสอินพุท ภายหลังจากเสร็จจากกระบวนการสร้าง โดยการใช้วงจรดังรูปที่ 6.2.4-3 ผลการทดลองจะแสดงในรูปที่ 6.2.4-4 หลังจากนั้นเปรียบเทียบผลการทดลองที่ได้กับผลการจำลองแบบด้วยโปรแกรม SPICE



รูปที่ 6.2.4-2 แสดงตัวอย่างภาพถ่ายด้านบนของวงจรรขยายกระแส  
ที่มีอัตราขยาย 5 เท่าของกระแสอินพุต



ก. วงจรการวัดของวงจรรขยายกระแสชนิด  
เอ็นมอสทรานซิสเตอร์

ข. วงจรการวัดของวงจรรขยายกระแส  
ชนิดพีมอสทรานซิสเตอร์

รูปที่ 6.2.4-3 แสดงวงจรการวัดของวงจรรขยายกระแส ( $W_2 > W_1$ ;  $L_1 = L_2$ )

ทำการวัดคุณสมบัติกระแสและแรงดันของวงจรรขยายกระแส โดยใช้วงจรการวัดคุณสมบัติ  
ดังรูปที่ 6.2.4-3 จากนั้นทำการวิเคราะห์และเปรียบเทียบผลการทดลอง

จากการวัดคุณสมบัติกระแสและแรงดันของวงจรรขยายกระแสแบบต่างๆ และทำการ  
เปรียบเทียบค่ากระแสเข้าที่พู่ทักกับค่าที่ได้จากการจำลองแบบ สามารถสรุปได้ดังตารางที่ 6.2.4-1  
ถึงตารางที่ 6.2.4-2 ดังนี้

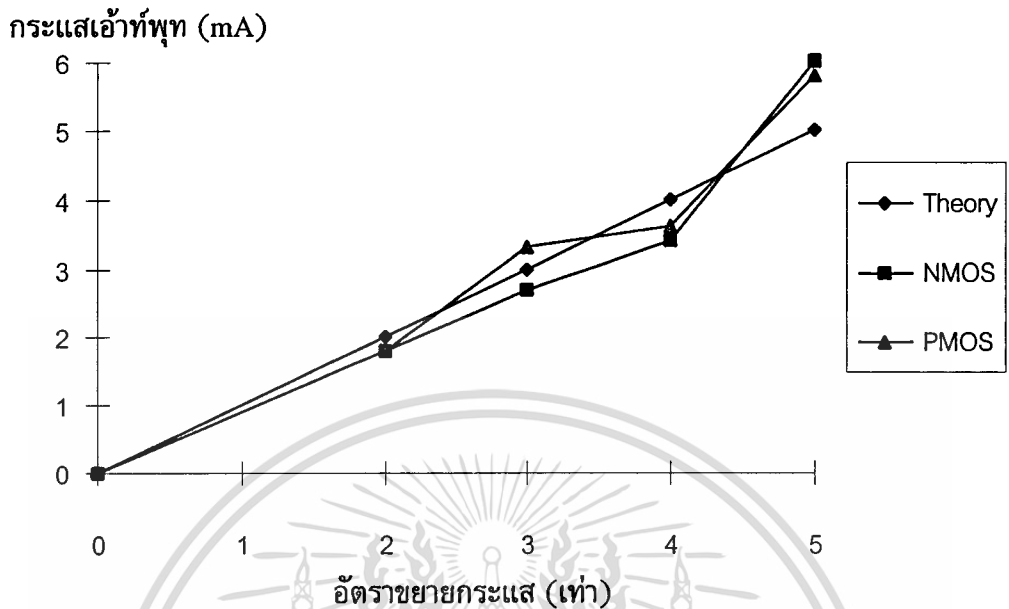
ตารางที่ 6.2.4-1 แสดงการเปรียบเทียบค่าความแตกต่างของกระแสไอ้ท์พุทจากค่าอุดมคติ ในการขยายกระแสของวงจรถยายกระแส ชนิดเ็็นมอสทรานซิสเตอร์ ที่ค่ากระแสอินพุท 1 mA.

อัตราขยาย	ค่าอุดมคติ (mA)	ค่ากระแสไอ้ท์พุท		
		จากการวัดจริง (mA)	จากการจำลองแบบ(mA)	% Error
1:2	2	1.8	2	10
1:3	3	2.7	3	10
1:4	4	3.4	4	10
1:5	5	5.6	5	15

ตารางที่ 6.2.4-2 แสดงการเปรียบเทียบค่าความแตกต่างของกระแสไอ้ท์พุทจากค่าอุดมคติ ในการขยายกระแสของวงจรถยายกระแส ชนิดพีเอ็มอสทรานซิสเตอร์ ที่ค่ากระแสอินพุท 1 mA.

อัตราขยาย	ค่าอุดมคติ (mA)	ค่ากระแสไอ้ท์พุท		
		จากการวัดจริง (mA)	จากการจำลองแบบ(mA)	% Error
1:2	2	1.8	2	10
1:3	3	3.3	3	10
1:4	4	3.6	4	15
1:5	5	5.8	5	16

จากตารางที่ 6.2.4-1 และ 6.2.4-2 จะเห็นว่าค่าเปอร์เซ็นต์ความแตกต่างของกระแสไอ้ท์พุทจากค่าอุดมคติ ที่อัตราขยาย 2 และ 3 เท่า มีค่า 10% ส่วนที่อัตราขยาย 4 และ 5 เท่า จะมีค่าประมาณ 15% ซึ่งสามารถแสดงเป็นกราฟความสัมพันธ์ของกระแสไอ้ท์พุทจากการวัดกับอัตราขยายของวงจรถยายกระแส ได้ดังรูปที่ 6.2.4-4



รูปที่ 6.2.4-4 แสดงกราฟความสัมพันธ์ของกระแสเอาต์พุตจากการวัดกับอัตราขยายของวงจรขยายกระแสชนิดต่าง ๆ ที่กระแสอินพุตคงที่ 1 mA.

จากรูป 6.2.4-4 เห็นได้ว่าความสัมพันธ์ของกระแสเอาต์พุตของวงจรขยายกระแสชนิดต่าง ๆ มีแนวโน้มเดียวกันและเปอร์เซ็นต์ความแตกต่างของกระแสเอาต์พุตจากค่าทางอุดมคติจะมีแนวโน้มที่เพิ่มขึ้นเมื่ออัตราขยายมีค่าเพิ่มขึ้น ทำให้การออกแบบโดยวิธีการเพิ่มขนาดความกว้างช่องทางเดินกระแส ( $W_2$ ) ของทางด้านเอาต์พุต ซึ่งเป็น  $W_2/W_1$  มีแนวโน้มที่ไม่เหมาะสมในการใช้เป็นวงจรขยายกระแสที่อัตราขยายกระแสสูง ๆ ดังนั้นวิทยานิพนธ์นี้จึงได้เสนอวิธีการออกแบบวงจรขยายกระแสอีกวิธีหนึ่ง ซึ่งเป็นการปรับปรุงทางด้านลดสายมาส์ก เพื่อให้ได้กระแสเอาต์พุตที่มีค่าใกล้เคียงกับทางอุดมคติยิ่งขึ้น ดังได้กล่าวถึงรายละเอียดในบทที่ 3 ในเรื่องการออกแบบลดสายมาส์ก และกล่าวถึงในหัวข้อ 6.4 ต่อไป

### 6.3 การทดลองเพื่อศึกษาสมรรถนะของวงจรสะท้อนกระแส

วงจรสะท้อนกระแสเป็นวงจรที่มีความสำคัญในการเป็นส่วนแหล่งจ่ายกระแสคงที่ในวงจรรวม วงจรสะท้อนกระแสจะมีหลายแบบด้วยกัน ซึ่งแต่ละแบบให้ความเหมาะสมในการใช้งานที่แตกต่างกัน ในหัวข้อนี้จะศึกษาถึงคุณสมบัติพื้นฐานของวงจรสะท้อนกระแส ซึ่งได้แก่ คุณสมบัติของความถูกต้องของการขยายกระแส คุณสมบัติของความต้านทานขาออกของวงจร ดังมีรายละเอียดต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 6.3.1 คุณสมบัติของความถูกต้องของการขยายกระแส (Current Gain Accuracy)

ความถูกต้องของการขยายกระแสจะเป็นสิ่งแสดงให้เห็นว่ากระแสในทรานซิสเตอร์มีผลต่อวงจรสะท้อนกระแสอย่างไร ซึ่งการขยายกระแสคืออัตราของกระแสเอาต์พุตต่อกระแสอินพุต ( $i_{out}/i_{in}$ ) โดยทางอุดมคติแล้วค่าอัตราขยายกระแสจะเท่ากับหนึ่ง นั่นคือกระแสเอาต์พุตต่อกระแสอินพุตจะต้องมีค่าเท่ากัน ดังนั้นในหัวข้อนี้จะเป็นการทดลองเพื่อศึกษาถึงคุณสมบัติของความถูกต้องของการขยายกระแสของวงจรสะท้อนกระแสแบบธรรมดา แบบคาสโคด และแบบวิลสัน ที่ได้จากการออกแบบและสร้างจากเทคโนโลยีเกทโลหะ

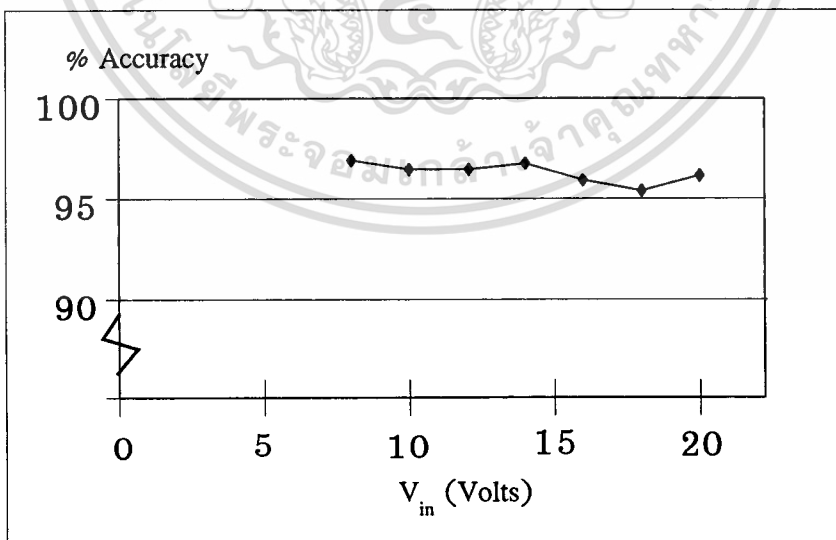
#### การออกแบบและการสร้าง

ลวดลายมาส์กจากการออกแบบวงจรสะท้อนกระแสแบบต่างๆ แสดงดังรูปที่ 6.2.1-1, 6.2.2-1 และ 6.2.3-1 ตามลำดับ จากนั้นทำการสร้างด้วยกระบวนการสร้างดังบทที่ 4

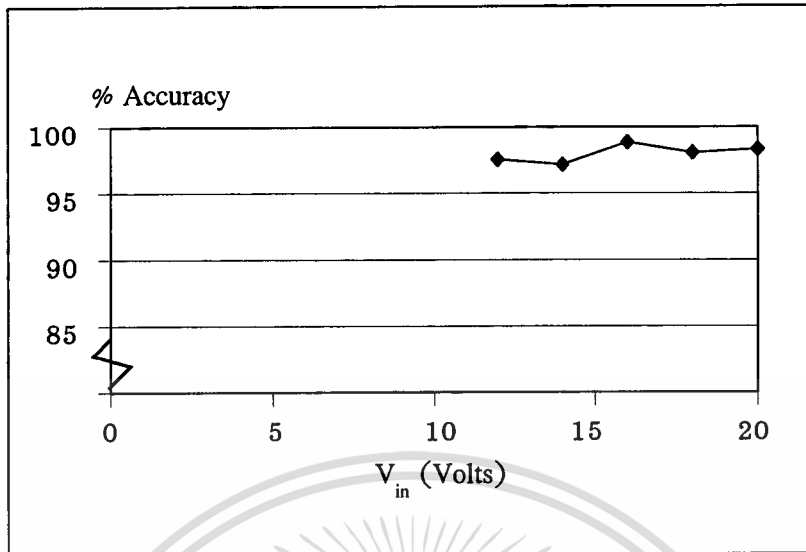
#### การทดลองและผลการทดลอง

โดยการใช้วงจรการวัดดังรูปที่ 6.2.1-3, 6.2.2-3 และ 6.2.3-3 เพื่อทำการวัดวงจรสะท้อนกระแสแบบธรรมดา แบบคาสโคดและแบบวิลสัน ตามลำดับ

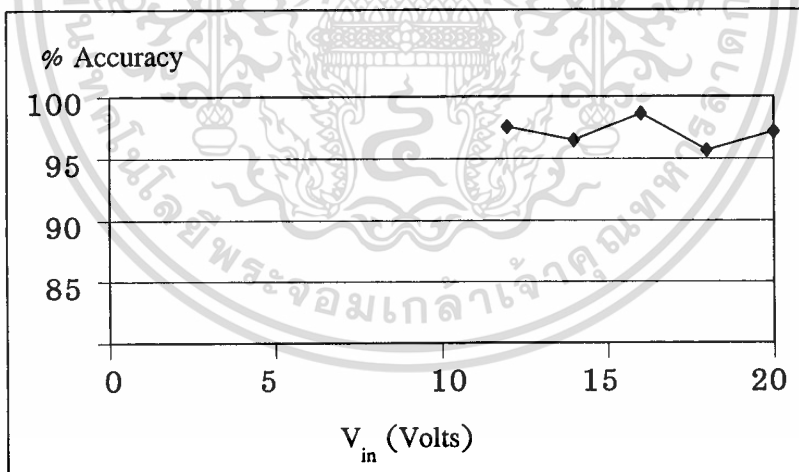
ผลที่ได้จากการวัด แสดงไว้ดังรูปที่ 6.2.1-4, 6.2.2-4 และ 6.2.3-4 และจากผลที่ได้นำไปเขียนกราฟความสัมพันธ์ระหว่าง  $i_{out}/i_{in}$  กับ  $V_{in}$  ดังรูปที่ 6.3.1-1



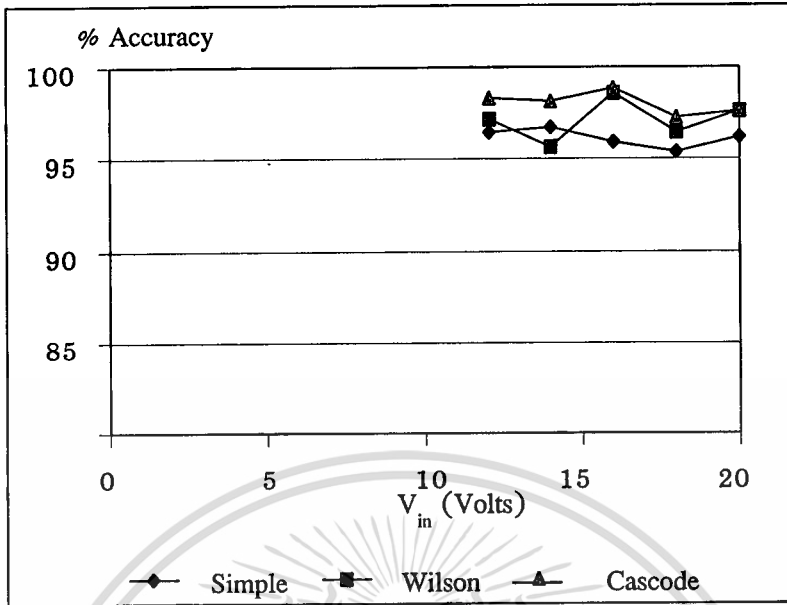
รูปที่ 6.3.1-1 แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ความถูกต้องของการขยายกระแสและแรงดันอินพุตค่าต่างๆ ของวงจรสะท้อนกระแสแบบธรรมดา โดยมีค่าเฉลี่ยความถูกต้องเป็น 96.3%



รูปที่ 6.3.1-2 แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ความถูกต้องของการขยายกระแสและแรงดันอินพุตค่าต่างๆ ของวงจรสะท้อนกระแสแบบคลาสโคต โดยมีค่าเฉลี่ยความถูกต้องเป็น 98%



รูปที่ 6.3.1-3 แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ความถูกต้องของการขยายกระแสและแรงดันอินพุตค่าต่างๆ ของวงจรสะท้อนกระแสแบบบิลสัน โดยมีค่าเฉลี่ยความถูกต้องเป็น 97%



รูปที่ 6.3.1-4 แสดงกราฟความสัมพันธ์ระหว่างเปอร์เซ็นต์ความถูกต้องของการขยายกระแสและแรงดันอินพุทของวงจรสะท้อนกระแสแบบต่างๆ

จากรูปที่ 6.3.1-1 ถึง 6.3.1-4 แสดงถึงความสัมพันธ์ระหว่างอัตราขยายกระแส ( $i_{out}/i_{in}$ ) กับแรงดันเอาต์พุท ( $V_{out}$ ) ของวงจรสะท้อนกระแสแบบต่างๆ โดยความถูกต้องในการสะท้อนกระแสของวงจรสะท้อนกระแสทั้ง 3 แบบเปรียบเทียบกัน ซึ่งเห็นได้ว่าวงจรสะท้อนกระแสแบบคาสโคดให้ความถูกต้องของการสะท้อนกระแสมากที่สุดคือ 98 % และ วงจรแบบวิลสันกับแบบธรรมดา ให้ความถูกต้องลดลงคือประมาณ 97 % และ 96.3 % ตามลำดับ

### 6.3.2 คุณสมบัติของความต้านทานขาออกของวงจรรวม (Output Resistance)

ค่าความต้านทานขาออกของวงจรรวม ( $r_{out}$ ) สามารถหาได้จากกราฟความสัมพันธ์ระหว่างกระแสเอาต์พุท ( $I_{out}$ ) กับแรงดันเอาต์พุท ( $V_{out}$ ) โดยการหาค่าของความชันของกราฟในช่วงอิมิตัว ในหัวข้อนี้แสดงวิธีหาค่าความต้านทานขาออกของวงจร ดังนี้

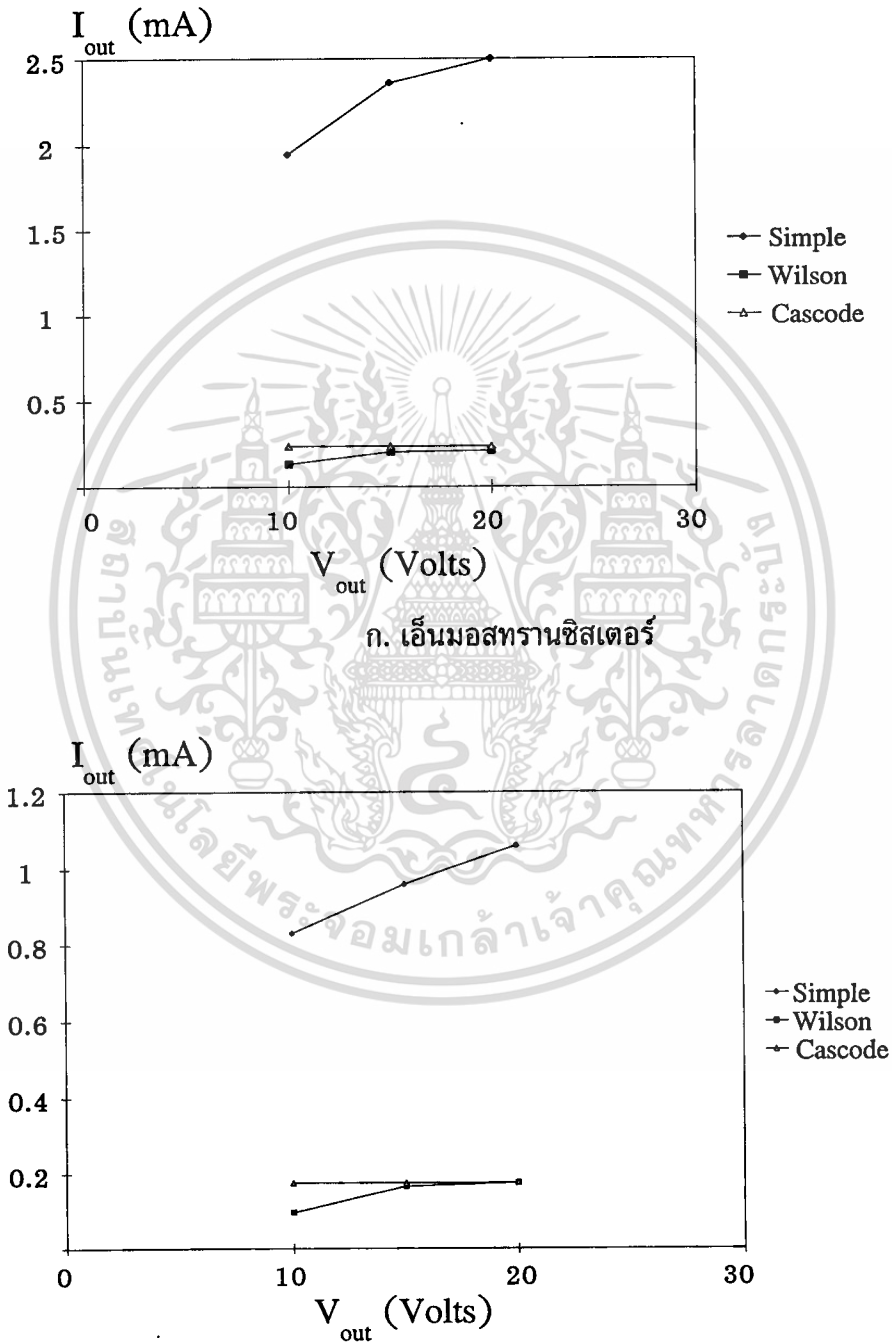
#### การออกแบบและการสร้าง

ลวดลายมาส์กจากการออกแบบวงจรสะท้อนกระแสแบบต่างๆ แสดงดังรูปที่ 6.2.1-1, 6.2.2-1 และ 6.2.3-1 ตามลำดับ จากนั้นทำการสร้างด้วยกระบวนการสร้างดังบทที่ 4

#### การทดลองและผลการทดลอง

โดยการใช้วงจรการวัดดังรูปที่ 6.2.1-3, 6.2.2-3 และ 6.2.3-3 เพื่อทำการวัดวงจรสะท้อนกระแสแบบธรรมดา แบบคาสโคดและแบบวิลสัน ตามลำดับ

ผลที่ได้จากการวัดจะแสดงไว้ดังรูปที่ 6.2.1-4, 6.2.2-4 และ 6.2.3-4 และจากผลที่ได้ นำไปเขียนกราฟความสัมพันธ์ของกระแสและแรงดันเอาต์พุท ดังรูปที่ 6.3.2-1ก. และ ข. ตามลำดับ



รูป 6.3.2-1 แสดงกราฟความสัมพันธ์ระหว่างกระแสและแรงดันเอาต์พุท

ของวงจรสะท้อนกระแสแบบต่างๆ ที่แรงดันอินพุท 20 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งสามารถหาความชันของกราฟในช่วงเชิงเส้น ดังสมการ

$$r_{out} = V_{out} / I_{out} \quad (6.3.2-1)$$

จากสมการ (6.3.2-1) และรูปที่ 6.3.2-1 สามารถหาค่าของความต้านทานขาออกได้ ดังตารางที่ 6.3.2-1

ตารางที่ 6.3.2-1 แสดงค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบต่าง ๆ

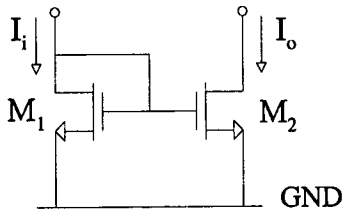
ชนิด	แบบ	ค่าความต้านทานขาออก (K $\Omega$ )
NMOS	Simple	35
	Wilson	830
	Cascode	2500
PMOS	Simple	50
	Wilson	560
	Cascode	5000

ค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบธรรมดา ชนิดเอ็นและชนิดพีมอส-ทรานซิสเตอร์ มีค่าความต้านทานขาออก คือ 35 K $\Omega$  และ 50 K $\Omega$  ตามลำดับ ซึ่งมีค่าน้อยกว่าค่าความต้านทานขาออกของวงจรสะท้อนกระแสแบบวิลสันและแบบคาสโคด ซึ่งมีค่าสูงกว่าคือเป็นค่าระดับหลายร้อยกิโลโอห์ม

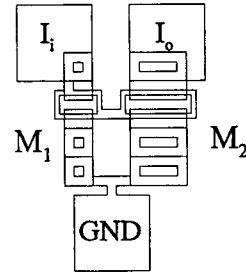
การที่วงจรสะท้อนกระแสมีค่าความต้านทานขาออกของวงจรสูง เป็นผลให้วงจรมีประสิทธิภาพดี สามารถต่อโหลดได้ดี ไม่มีผลต่อการจ่ายกระแสของวงจรคือสามารถจ่ายกระแสได้คงที่เสมอ ซึ่งวงจรสะท้อนกระแสแบบวิลสันและแบบคาสโคด มีข้อได้เปรียบวงจรสะท้อนกระแสแบบธรรมดาในข้อนี้

#### 6.4 การทดลองเพื่อศึกษาผลของสวดลายมาส์ก

ในหัวข้อ 6.2.4 ที่ผ่านมาเป็นหัวข้อเกี่ยวกับวงจรขยายกระแส ซึ่งหมายถึงวงจรที่มีอัตราขยายกระแสอินพุต ให้มีขนาดสัญญาณเอาต์พุตเป็นจำนวน  $n$  เท่า (โดยที่  $n = 2, 3, 4, \dots$ ) โดยการออกแบบวงจรขยายกระแสแบบนี้คือ การออกแบบให้อัตราส่วน ( $W/L$ ) ของมอสทรานซิสเตอร์  $M_2$  มีขนาดใหญ่กว่าอัตราส่วน ( $W/L$ ) ของมอสทรานซิสเตอร์  $M_1$  เป็นจำนวน  $n$  เท่า ดังแสดงในรูปที่ 6.4-1



ก. วงจรการวัดของวงจรขยายกระแสแบบเอ็นมอสทรานซิสเตอร์



ข. ลวดลายมาส์กด้านบนของวงจรขยายกระแส

รูปที่ 6.4-1 แสดงวงจรขยายกระแสแบบไม่ปรับปรุงโครงสร้าง

$$\text{อัตราขยาย } n \text{ เท่า } (W_2 = nW_1 ; L_1 = L_2)$$

ซึ่งวงจรขยายกระแสแบบไม่ปรับปรุงโครงสร้างวงจร ดังรูปที่ 6.4-1 มีเปอร์เซ็นต์ความผิดพลาดของกระแสเข้าที่พุ่มมากที่อัตราขยายกระแสหลายๆ ดังนั้นวิทยานิพนธ์นี้จึงได้เสนอวิธีการออกแบบวงจรขยายกระแสอีกวิธีหนึ่ง ซึ่งเป็นการปรับปรุงทางด้านโครงสร้างลวดลายมาส์กเพื่อให้ได้กระแสเข้าที่พุ่มที่มีค่าใกล้เคียงกับทางอุดมคติมากยิ่งขึ้น

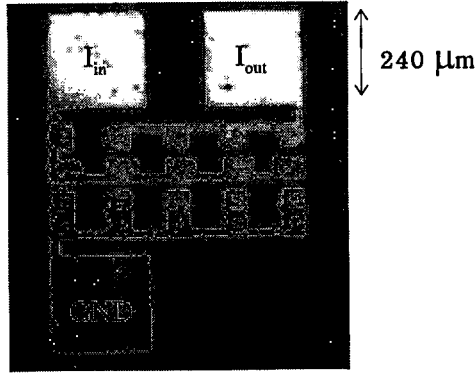
#### การออกแบบและการสร้าง

การออกแบบลวดลายมาส์กของวงจรขยายกระแสแบบปรับปรุงโครงสร้างนี้ ทำได้โดยการออกแบบมอสทรานซิสเตอร์ด้านเข้าที่พุ่มของวงจรขยายกระแส โดยมีขนาดของอัตราส่วน ( $W/L$ ) เท่ากับด้านอินพุต แต่มีจำนวนตัวมากกว่า เป็นจำนวน  $n$  เท่า ( $n=2,3,4,5$ ) หรือตามอัตราขยายกระแส 2,3,4 และ 5 เท่า ตามลำดับ ดังรูปที่ 6.4-3 ข.

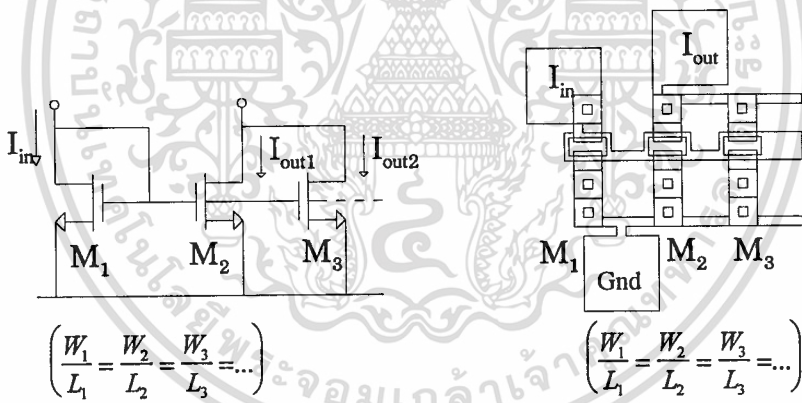
จากนั้นทำการสร้างด้วยกระบวนการสร้าง ดังบทที่ 4 และภาพถ่ายด้านบนของวงจรขยายกระแสภายหลังกระบวนการสร้าง แสดงดังรูปที่ 6.4.2

#### การทดลองและผลการทดลอง

ทำการวัดคุณสมบัติกระแสและแรงดัน ดังวงจรการวัดในรูปที่ 6.4-3 ก. ซึ่งผลที่ได้จากการวัดคุณสมบัติการขยายกระแสของวงจรขยายกระแสทั้งแบบเอ็นมอสทรานซิสเตอร์ และแบบพีมอสทรานซิสเตอร์ สามารถสรุปได้ดังตารางที่ 6.4-1 และ 6.4-2 ตามลำดับ



รูปที่ 6.4-2 แสดงภาพถ่ายด้านบนของวงจรขยายกระแสแบบปรับปรุงโครงสร้าง  
 ซึ่งมีอัตราขยายกระแสเป็น 4 เท่าของกระแสอินพุต  
 ;  $W_1 = \dots = W_5 = 40 \text{ um}, L = 20 \text{ um}$



ก. วงจรการวัดของวงจรขยายกระแสแบบเอ็นมอสทรานซิสเตอร์

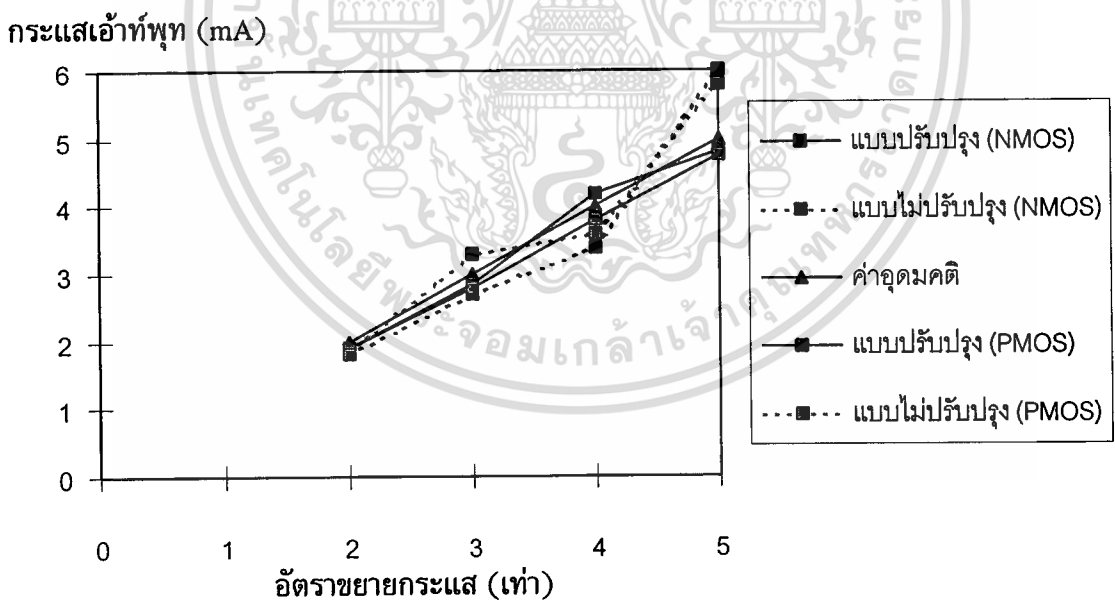
ข. ลวดลายมาส์กด้านบนของวงจรขยายกระแส

รูปที่ 6.4-3 แสดงวงจรขยายกระแสแบบปรับปรุงโครงสร้าง  $\left( \frac{W_1}{L_1} = \frac{W_2}{L_2} = \frac{W_3}{L_3} = \dots \right)$

ตารางที่ 6.4-1 แสดงการเปรียบเทียบค่าความแตกต่างของกระแสเอ้าท์พุทในการขยายกระแสของวงจรขยายกระแสแบบปรับปรุงโครงสร้าง ที่ค่ากระแสอินพุท 1 mA.

อัตราขยาย	ค่าอุดมคติ (mA)	ค่ากระแสเอ้าท์พุทจากการวัด (mA)			
		NMOS	% Error	PMOS	% Error
1:2	2	1.9	5	1.9	5
1:3	3	2.85	5	2.8	6.6
1:4	4	4.2	5	3.8	5
1:5	5	4.8	4	4.75	5

จากตารางที่ 6.4-1 จะเห็นค่าความแตกต่างของกระแสเอ้าท์พุทจากค่าอุดมคติ มีค่าน้อยกว่าเมื่อเปรียบเทียบกับวงจรขยายกระแสแบบไม่ปรับปรุงโครงสร้าง(ตามที่เคยเสนอในหัวข้อ 6.2.4) ซึ่งสามารถเขียนกราฟเปรียบเทียบได้ดังรูปที่ 6.4-4



รูปที่ 6.4-4 แสดงกราฟความสัมพันธ์ของค่าความแตกต่างของกระแสเอ้าท์พุทจากค่าทางอุดมคติกับอัตราขยายกระแสของวงจรขยายกระแสแบบปรับปรุงโครงสร้างและแบบไม่ปรับปรุงโครงสร้าง

จากรูปที่ 6.4-4 เห็นได้ว่า ความสัมพันธ์ของกระแสไอท์พุทของวงจรรขยายกระแสชนิดต่าง ๆ มีแนวโน้มเดียวกัน และค่าความแตกต่างของกระแสไอท์พุทจากค่าทางอุดมคติ จะมีแนวโน้มเพิ่มขึ้น เมื่ออัตราขยายกระแสมีค่าเพิ่มขึ้น เมื่อเปรียบเทียบค่าความแตกต่างของกระแสไอท์พุทจากค่าทางอุดมคติของวงจรรขยายกระแสแบบปรับปรุงโครงสร้างและแบบไม่ปรับปรุงโครงสร้าง จะเห็นว่าแบบปรับปรุงโครงสร้าง ให้ค่ากระแสไอท์พุทที่ใกล้เคียงกับทางอุดมคติมากกว่า แต่ในทางปฏิบัติในการใช้งานต้องพิจารณาปัจจัยอื่น ๆ ประกอบกัน เพื่อเลือกวงจรที่เหมาะสม โดยต้องคำนึงถึงคุณสมบัติอื่น ๆ ของวงจรวัย

ในวิทยานิพนธ์นี้ได้พิจารณาถึงปรากฏการณ์ในเรื่องความผิดพลาดในอัตราส่วนที่คาดหวัง (aspect ratio :  $W/L$ ) ของทรานซิสเตอร์ ความผิดพลาดนี้เกิดขึ้นเนื่องจากมีความแตกต่างในค่าที่กำหนดของ  $W$  และ  $L$  ซึ่งมีสาเหตุมาจากลวดลายมาสก์ (mask pattern) ขบวนการทางแสง (photolithographic) การกัด (etching) และการเปลี่ยนแปลงจากการแพร่ออกด้านนอก (out-diffusion variation) การเปลี่ยนแปลงเหล่านี้ ทำให้เกิดความแตกต่างในแต่ละด้านของทรานซิสเตอร์ ซึ่งเป็นสาเหตุของความผิดพลาดในการขยายกระแสของวงจรร ดังรายละเอียดที่กล่าวผ่านมาแล้วในบทที่ 2

## 6.5 การประยุกต์ใช้วงจรรสะท้อนกระแสในวงจรรรวมด้านเชิงเส้น

ความสำคัญของวงจรรสะท้อนกระแสคือเป็นวงจรรแหล่งจ่ายกระแสคงที่ (constant current source circuits) ซึ่งมีความสำคัญมากในวงจรรรวม โดยเฉพาะอย่างยิ่งวงจรรที่มีสัญญาณเข้าและออกอยู่ในลักษณะต่อเนื่อง (analog signal) เช่น วงจรรขยายเชิงดำเนินการ หรือออปแอมป์, วงจรรขยายผลต่างสัญญาณ หรือดิฟแอมป์, วงจรรคูณสัญญาณ เป็นต้น โดยวงจรรสะท้อนกระแสจะทำหน้าที่ควบคุมกระแสที่ไหลผ่านโหลด ให้มีค่าคงตัวตามที่ต้องการเสมอ แม้ว่าค่าโหลดจะเปลี่ยนแปลงไปก็ตาม ซึ่งโหลดในที่นี้อาจเป็นได้ทั้งแบบ Active หรือ Passive

ในหัวข้อนี้จะกล่าวถึงการนำวงจรรสะท้อนกระแสที่ได้จากกระบวนการสร้างที่ผ่านมาและสร้างเป็นแบบจำลอง (Model) มาประยุกต์ใช้ในวงจรรรวม เพื่อแสดงให้เห็นว่าแบบจำลองที่สร้างขึ้นนั้นสามารถประยุกต์ใช้งานได้จริง และสามารถนำไปประยุกต์ใช้กับงานออกแบบวงจรรรวมด้านเชิงเส้นอื่นๆได้ต่อไป

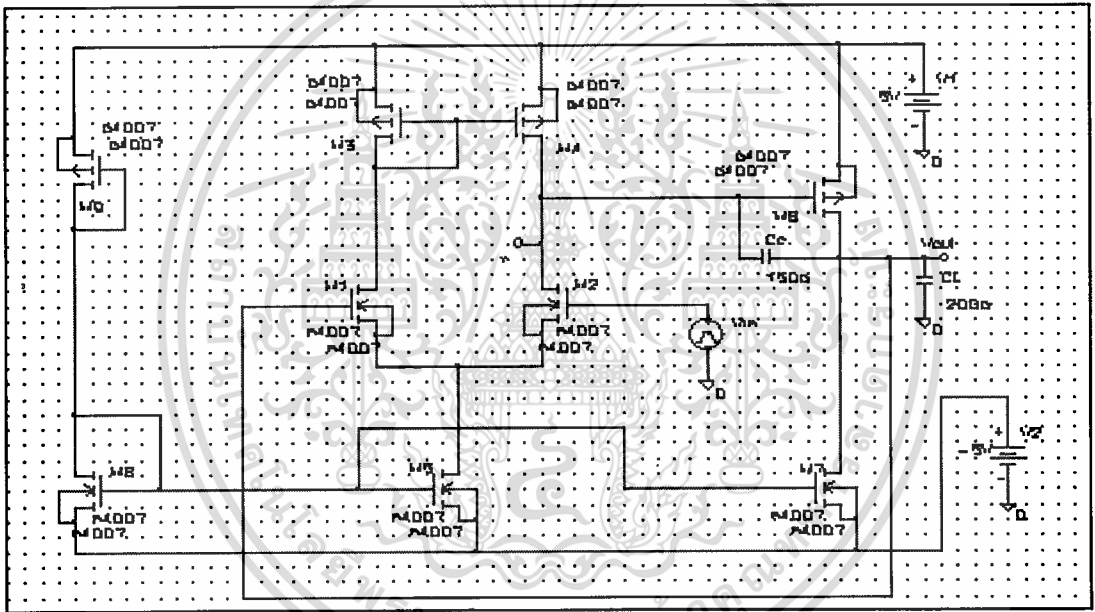
### การออกแบบและการสร้าง

ใช้รูปแบบจำลองที่สร้างขึ้นในหัวข้อ 5.8 ดังที่กล่าวผ่านมาแล้ว

### การทดลองและผลการทดลอง

ทำการจำลองแบบสัญญาณของวงจรรรวมด้วยโปรแกรม SPICE โดยการใช้รูปแบบจำลองที่สร้างขึ้น ซึ่งวงจรรรวมที่ใช้ในการจำลองแบบ เป็นวงจรรขยายเชิงดำเนินการ (Operational Amplifier) เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

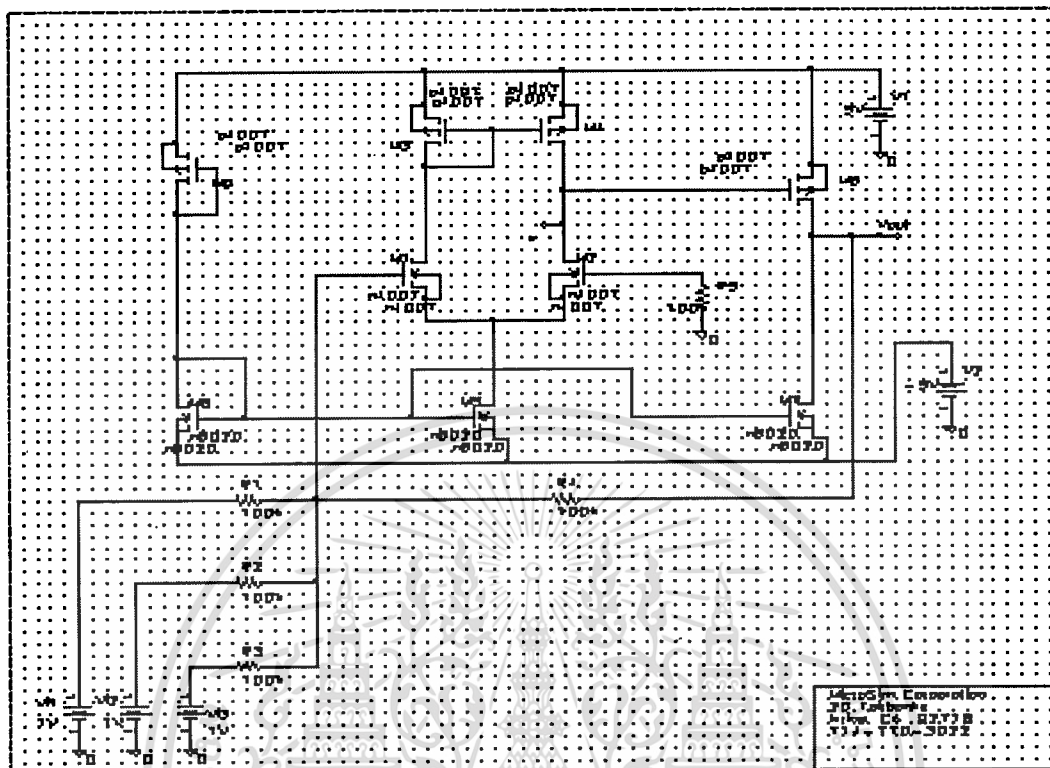
Amplifier) โดยนำวงจรรวมเบอร์ 4007 ซึ่งโครงสร้างภายในประกอบด้วยมอสทรานซิสเตอร์ที่มีเกทร่วมกัน 3 คู่ มาต่อเป็นวงจรขยายเชิงดำเนินการ ด้วยโปรแกรม SPICE โดยมอสทรานซิสเตอร์  $M_5, M_7$  และ  $M_8$  ซึ่งเป็นส่วนของวงจรสะท้อนกระแสชนิดเอ็นมอสทรานซิสเตอร์ ใช้มอสทรานซิสเตอร์ของรูปแบบจำลองที่ได้กล่าวในหัวข้อที่ผ่านมา ดังรูปที่ 6.5-1 จากนั้นตรวจสอบคุณสมบัติของสัญญาณที่ได้ โดยคุณสมบัติของสัญญาณที่ได้แสดงดังตารางที่ 6.5-1 จากนั้นทำการทดลองในทำนองเดียวกัน โดยการต่อวงจรขยายเชิงดำเนินการในลักษณะของวงจรขยายผลบวก (Summing Amplifier) ทำการตรวจสอบคุณสมบัติของสัญญาณและสรุปผล



รูปที่ 6.5-1 แสดงวงจรขยายเชิงดำเนินการ ที่ใช้ในการจำลองแบบด้วยโปรแกรม SPICE

ตารางที่ 6.5-1 ผลของคุณสมบัติสัญญาณที่ได้จากวงจรขยายเชิงดำเนินการโดยใช้รูปแบบจำลองที่ได้จากการสร้าง

คุณสมบัติของวงจร	ค่าที่ได้
- Positive slew rate (V/ $\mu$ s)	11.9
- Negative slew rate (V/ $\mu$ s)	33
- DC Voltage Gain ( $A_o = V_o/V_i$ )	2
- Unity-Gain Bandwidth (MHz)	0.545
- 3 dB Bandwidth (MHz)	0.425
- PSSR (100 KHz)	37



รูปที่ 6.5-2 แสดงวงจรผลบวกโดยใช้วงจรขยายเชิงดำเนินการ

จากการทดลองต่อวงจรผลบวกโดยใช้วงจรขยายเชิงดำเนินการดังรูปที่ 6.5-2 ได้ผลการทดลองดังนี้

\*\*\*\*\*

\*\* Analysis setup \*\*

.OP

\*\*\*\* INCLUDING 40npsum.net \*\*\*\*

\* Schematics Netlist \*

V\_V1        \$N\_0001 0 5V

V\_V2        \$N\_0002 0 -5V

M\_M5        \$N\_0004 \$N\_0003 \$N\_0002 \$N\_0002 n6020

+ L=20u

+ W=60u

M\_M7        Vout \$N\_0003 \$N\_0002 \$N\_0002 n6020

+ L=20u

+ W=60u

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(\$N\_0004) -0.5478 (\$N\_0005) 0.0000  
 (\$N\_0006) 4.5742 (\$N\_0007) 1.274E-09  
 (\$N\_0008) 1.0000 (\$N\_0009) 1.0000  
 (\$N\_0010) 1.0000

\*\*\*\*\*

การทดลองในหัวข้อนี้เป็นการนำรูปแบบจำลองที่ได้จากการสร้าง มาทำการประยุกต์ใช้ เป็นวงจรขยายเชิงดำเนินการ เพื่อแสดงให้เห็นถึงประโยชน์และแนวทางการพัฒนาการวิจัยของวงจร สะท้อนกระแส โดยการนำรูปแบบจำลองที่สร้างขึ้น ประกอบร่วมกับมอสทรานซิสเตอร์ของวงจร รวมเบอร์ 4007 ภายหลังจากที่ประกอบเป็นโครงสร้างวงจรขยายเชิงดำเนินการแล้ว จึงทำการวัด และตรวจสอบคุณสมบัติเฉพาะของวงจร ซึ่งแสดงรายละเอียดดังตารางที่ 6.5-1 ต่อจากนั้นทำการทดลองด้วยการใช้วงจรขยายเชิงดำเนินการในรูปแบบวงจรขยายผลบวก ซึ่งทดลองด้วยการ ป้อนสัญญาณอินพุตจากแหล่งจ่ายแรงดัน  $V_{i1}$ ,  $V_{i2}$  และ  $V_{i3}$  แหล่งละ 1 โวลต์ตามลำดับ เมื่อทำการวัดสัญญาณเอาต์พุต พบว่าได้แรงดันเอาต์พุต 3 โวลต์ ซึ่งสอดคล้องการทฤษฎีการทำงาน ของวงจรขยายผลบวกคือแรงดันที่เอาต์พุตจะเท่ากับผลรวมของแรงดันอินพุตทั้งหมด จากการทดลองนี้จึงเป็นการแสดงให้เห็นถึงคุณสมบัติของวงจรสะท้อนกระแสที่สามารถใช้ในการพัฒนา วงจรรวมที่มีขนาดใหญ่ได้ต่อไป

## บทที่ 7

### สรุปและวิจารณ์ผลการทดลอง

#### 7.1 สรุปและวิจารณ์ผลการทดลอง

วิทยานิพนธ์ฉบับนี้เป็นการวิจัยพื้นฐานในสาขาสิ่งประดิษฐ์สารกึ่งตัวนำทางด้านอุปกรณ์วงจรรวม ซึ่งใช้วงจรสะท้อนกระแสเป็นวงจรในการศึกษา เนื่องจากวงจรสะท้อนกระแสเป็นวงจรพื้นฐานที่สำคัญในวงจรรวมทางด้านเชิงเส้น โดยเป็นแหล่งจ่ายกระแสคงที่ให้แก่วงจร และถือได้ว่าเป็นวงจรพื้นฐานที่จะนำไปสู่วงจรรวมขนาดใหญ่ทางด้านเชิงเส้น เช่น วงจรขยายผลต่าง หรือวงจรขยายเชิงดำเนินการ เป็นต้น

เนื้อหาการทดลองแบ่งเป็น 2 ส่วนใหญ่ คือ ส่วนที่หนึ่งซึ่งเป็นการทดลองและผลการทดลองคุณสมบัติพื้นฐานของมอสทรานซิสเตอร์ ซึ่งเสนอไว้ในบทที่ 5 และส่วนที่สอง ซึ่งเป็นการทดลองการจำลองแบบและสร้างวงจรรวมสะท้อนกระแส

โดยที่มอสทรานซิสเตอร์เป็นหน่วยย่อยที่สุดของวงจรสะท้อนกระแสและวงจรรวมอื่นๆ ดังนั้นการทดลองในส่วนแรก จึงเริ่มต้นจากการทดลองเพื่อศึกษาคุณสมบัติทางไฟฟ้าและทางกายภาพของโครงสร้าง ซึ่งจากการทดลองทำให้ได้โครงสร้างที่เหมาะสมและข้อมูลเกี่ยวกับความหนาแน่นของอะตอมสารเจือในส่วนต่างๆ รวมทั้งคุณสมบัติอื่นๆ ทั้งทางกายภาพและทางไฟฟ้า ซึ่งข้อมูลเหล่านี้ถูกนำไปใช้ประโยชน์ในการจำลองแบบของมอสทรานซิสเตอร์ และวงจรรวมของมอสทั่วไป

ส่วนค่าประจุที่สถานะผิว ( $Q_{ss}/q$ ) ที่ได้จากกระบวนการสร้างในห้องปฏิบัติการสารกึ่งตัวนำ ซึ่งวิเคราะห์ได้จากการทดลอง มีค่าอยู่ในช่วง  $1 \times 10^{11} \text{ cm}^{-2}$  ถึง  $2 \times 10^{12} \text{ cm}^{-2}$  และมีค่าเฉลี่ยประมาณ  $5.2 \times 10^{11} \text{ cm}^{-2}$

และจากการทดลองพบว่า เอ็นมอสทรานซิสเตอร์ที่สร้างบนฐานรองชนิดพี ที่มีความเข้มข้นอะตอมสารเจือของฐานรองน้อยกว่า  $9.2 \times 10^{15}$  หรือค่าพิกัดความต้านทานสูงกว่า  $0.85 \Omega\text{-cm}$ . และสร้างชั้นเกตออกไซด์หนาแน่นน้อยกว่า  $1000 \text{ \AA}$  จะทำงานในโหมดดีพลีชันเสมอ

ในการศึกษามอสทรานซิสเตอร์ที่อยู่ในบ่อแยกชนิดพี ซึ่งเป็นโครงสร้างวงจรรวม โดยทำการแพร่สารเจือโบรอนในชั้นตอน predeposition ที่อุณหภูมิ  $900 \text{ }^{\circ}\text{C}$  เป็นเวลา 30 นาที และทำการซบลิค ที่อุณหภูมิ  $1100 \text{ }^{\circ}\text{C}$  เป็นเวลา 14 ชั่วโมง จะได้ความเข้มข้นอะตอมสารเจือเฉลี่ย  $8 \times 10^{16} \text{ cm}^{-3}$  ได้ความลึกรอยต่อ  $3.25 \text{ }\mu\text{m}$  ซึ่งเป็นกระบวนการสร้างเพื่อให้ได้บ่อแยกชนิดพีที่เหมาะสมสำหรับการสร้างมอสทรานซิสเตอร์ชนิดเอ็น

สำหรับการศึกษาแรงดันขีดเริ่มของมอสทรานซิสเตอร์จากกระบวนการสร้าง (รายละเอียดในหัวข้อ 4.7) สรุปได้ว่า ค่าแรงดันขีดเริ่มของเอ็นมอสทรานซิสเตอร์ มีค่าประมาณ 2.85 โวลต์ และพีมอสทรานซิสเตอร์มีค่าประมาณ -2.80 โวลต์ ซึ่งพบว่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์

ขึ้นกับค่าความหนาของชั้นเกตอ็อกไซด์และความเข้มข้นของอะตอมสารเจือฐานรองซิลิกอนเท่านั้น แต่ไม่ขึ้นกับค่าอัตราส่วน ( $W/L$ )

เนื่องจากขีดจำกัดของเทคโนโลยีที่ใช้ในกระบวนการสร้าง เช่น การแพร่สารเจือด้วยความร้อนทำให้เกิดการแพร่ด้านข้าง และขีดจำกัดของกระบวนการโฟโตลิโทกราฟี ทำให้มอสทรานซิสเตอร์ที่ออกแบบมีช่องทางเดินกระแสขนาดใหญ่คือขนาด  $20 \mu\text{m}$  ซึ่งทำให้ผลการตอบสนองความถี่อยู่ในช่วงที่ต่ำคือ เอ็มมอสทรานซิสเตอร์ สามารถตอบสนองความถี่ได้ดีที่ความถี่ 35 KHz และพีมอสทรานซิสเตอร์ ตอบสนองความถี่ได้ดีที่ 50 KHz.

ในการสร้างรูปแบบจำลองของมอสทรานซิสเตอร์ โดยการใช้โปรแกรม SPICE ซึ่งเป็นโปรแกรมที่ใช้ทางด้านการจำลองแบบคุณสมบัติทางไฟฟ้า ด้วยข้อมูลที่ได้จากกระบวนการสร้าง ทำให้ได้รูปแบบจำลองของมอสทรานซิสเตอร์ที่เป็นประโยชน์อย่างมากในการออกแบบและคาดคะเนผลจากการจำลองคุณสมบัติทางไฟฟ้าของมอสทรานซิสเตอร์และวงจรรวม ก่อนที่จะทำการออกแบบและการสร้างจริง นอกจากนี้ยังได้นำผลการจำลองแบบ ไปเปรียบเทียบกับผลที่ได้จากการวัดวงจรรวมที่สร้างขึ้นมาจริง เพื่อตรวจสอบความคลาดเคลื่อนของระดับกระแสเข้าที่พู่ที่ควรจะเป็น ซึ่งจะเป็ประโยชน์ในการปรับปรุงการออกแบบและการสร้างครั้งต่อไป

สำหรับส่วนที่สองของวิทยานิพนธ์ เป็นการทดลองและผลการทดลองคุณสมบัติของมอสทรานซิสเตอร์ในวงจรรวม เริ่มด้วยการทดลองเพื่อศึกษาคุณสมบัติของมอสทรานซิสเตอร์ในวงจรรวมโดยการวิเคราะห์ค่าตัวแปรและผลการจำลองแบบด้วยรูปแบบจำลอง ซึ่งเป็นการนำรูปแบบจำลองที่ได้จากส่วนแรก มาทำการจำลองแบบคุณสมบัติทางไฟฟ้าของวงจระสะท้อนกระแสแบบต่างๆ เพื่อคาดคะเนผลการทดลองที่ควรจะเป็นล่วงหน้า

สำหรับการทดลองเพื่อศึกษาความสัมพันธ์ระหว่างกระแสและแรงดันของวงจระสะท้อนกระแสแบบต่างๆ รวมทั้งวงจระขยายกระแส ซึ่งเป็นวงจระประยุกต์ของวงจระสะท้อนกระแสแบบธรรมดา และจากการเปรียบเทียบกระแสเข้าที่พู่ที่ได้จากการวัดและจากการจำลองแบบ ที่แรงดัน 20 โวลต์ สรุปได้ว่า

- วงจระสะท้อนกระแสแบบธรรมดาชนิดเอ็น มีความแตกต่างเป็น 0.3 mA และพีมอสทรานซิสเตอร์ เป็น 1.5 mA ตามลำดับ
- วงจระสะท้อนกระแสแบบคาสโคชนิดเอ็น มีความแตกต่างเป็น 13 uA และพีมอสทรานซิสเตอร์ เป็น 7.4 uA ตามลำดับ
- วงจระสะท้อนกระแสแบบวิลสันชนิดเอ็น มีความแตกต่างเป็น 3.8 uA และพีมอสทรานซิสเตอร์ เป็น 1.8 uA ตามลำดับ

สำหรับการทดลองเกี่ยวกับวงจระขยายกระแส ซึ่งเป็นการปรับปรุงโครงสร้างมาจากวงจระสะท้อนกระแส พบว่าที่อัตราขยายกระแสมากกว่า 4 เท่า มีค่าความแตกต่างของกระแสเข้าที่พู่ของวงจระกับค่าอุดมคติประมาณ 25%

ส่วนการทดลองเกี่ยวกับสมรรถนะของวงจรสะท้อนกระแส สามารถสรุปดังนี้

- คุณสมบัติของความถูกต้องของการขยายกระแส ซึ่งแสดงความสัมพันธ์ระหว่างอัตราขยายกระแส ( $i_{out}/i_{in}$ ) กับแรงดันเอาต์พุต ( $V_{out}$ ) ของวงจรสะท้อนกระแสแบบต่างๆ ดังหัวข้อ 6.3.1 สรุปได้ว่าวงจรสะท้อนกระแสแบบคาสโคดให้ความถูกต้องของการสะท้อนกระแสมากที่สุด คือ 98% และวงจรแบบวิลสันกับแบบธรรมดาให้ความถูกต้องลดลงคือ 97% และ 96% ตามลำดับ

- คุณสมบัติของความต้านทานขาออกของวงจร ดังหัวข้อ 6.3.2 สรุปได้ว่าวงจรสะท้อนกระแสแบบธรรมดาชนิดเอ็นมอส มีความต้านทานขาออกของวงจร 35 K $\Omega$  และชนิดพีมอส มีความต้านทานขาออกของวงจร 50 K $\Omega$  ส่วนวงจรสะท้อนกระแสแบบคาสโคดและแบบวิลสัน มีความต้านทานขาออกของวงจรสูงมากเป็นระดับหลายร้อยกิโลโอห์ม

วิธีการปรับปรุงโครงสร้างของวงจรขยายกระแส โดยการศึกษาผลของลวดลายมาส์กที่มีต่อวงจรขยายกระแส สรุปได้ว่าการออกแบบลวดลายมาส์กที่เหมาะสม ทำให้ได้อัตราการขยายที่ถูกต้องมากขึ้น ซึ่งเมื่อเปรียบเทียบค่าความแตกต่างของกระแสเอาต์พุตจากค่าทางอุดมคติของวงจรขยายกระแสแบบปรับปรุงโครงสร้างและแบบไม่ปรับปรุงโครงสร้าง พบว่าแบบปรับปรุงโครงสร้าง ให้ค่ากระแสเอาต์พุตที่ใกล้เคียงกับทางอุดมคติมากกว่า

สุดท้ายเป็นการประยุกต์ใช้วงจรสะท้อนกระแสในวงจรรวมด้านเชิงเส้น ซึ่งนำรูปแบบจำลองของวงจรสะท้อนกระแส มาประกอบขึ้นเป็นวงจรขยายเชิงดำเนินการ และแสดงถึงคุณสมบัติการทำงานของวงจรขยายเชิงดำเนินการที่ประกอบขึ้น ดังหัวข้อ 6.5 ซึ่งแสดงให้เห็นถึงแนวโน้มของการพัฒนางจรขยายเชิงดำเนินการหรือวงจรรวมขนาดใหญ่ได้ต่อไป

ข้อมูลจำเพาะของวงจรสะท้อนกระแสชนิดเอ็นมอสทรานซิสเตอร์ ที่ได้จากการทดลองสามารถถูกนำไปพิจารณาและเปรียบเทียบให้ด้วงจรรวมที่ดีที่สุด

จากตารางข้อมูลของวงจรสะท้อนกระแส พบว่าเมื่อเปรียบเทียบกันแล้ว วงจรสะท้อนกระแสแบบคาสโคด มีคุณสมบัติโดยรวมดีกว่าแบบอื่น คือมีความถูกต้องในการขยายกระแสถึง 98 % ความต้านทานขาออกของวงจรสูงมาก ทำให้วงจรมีเสถียรภาพ จึงสามารถจ่ายกระแสคงที่ได้ดี ส่วนวงจรสะท้อนกระแสแบบวิลสันและแบบธรรมดา มีคุณสมบัติลดลงตามลำดับ อย่างไรก็ตามในการใช้งานจริงในวงจรรวมขนาดใหญ่ อาจต้องคำนึงถึงปัจจัยอื่นด้วย

- ข้อมูลจำเพาะของมอสทรานซิสเตอร์ชนิดเอ็นที่ได้จากกระบวนการสร้าง สรุปได้ดังตารางต่อไปนี้

ตารางที่ 7.1-1 ข้อมูลจำเพาะของมอสทรานซิสเตอร์ชนิดเอ็นที่ได้จากกระบวนการสร้าง

คุณสมบัติของเอ็นมอสทรานซิสเตอร์ในบ่อแยกชนิดพีบนฐานรองชนิดเอ็น ระบาย (100)		
- ความเข้มข้นอะตอมสารเจือของฐานรอง	$2.5 \times 10^{15}$	$\text{cm}^{-3}$
- ความเข้มข้นอะตอมสารเจือของบ่อแยกพี	$8.7 \times 10^{16}$	$\text{cm}^{-3}$
- ความเข้มข้นอะตอมสารเจือของ $n^+$	$2.8 \times 10^{18}$	$\text{cm}^{-3}$
- ความหนาชั้นออกไซด์ทั่วไป	5000	$^{\circ}\text{A}$
- ความหนาชั้นออกไซด์ที่เกต	1000	$^{\circ}\text{A}$
- แรงดันพียงหลายรอยต่อ Pwell - Nsub	95	Volts
- แรงดันพียงหลายรอยต่อ $n^+$ - Pwell	23	Volts
- ความลึกรอยต่อชั้น $n^+$	1.48	$\mu\text{m}$
- ความลึกรอยต่อชั้น Pwell	3.25	$\mu\text{m}$
- ค่าประจุไฟฟ้าออกไซด์ทั่วไป	$7.02 \times 10^{-9}$	$\text{F/cm}^2$
- ค่าประจุไฟฟ้าออกไซด์ที่เกต	$3.51 \times 10^{-8}$	$\text{F/cm}^2$
- ค่าประจุไฟฟ้ารอยต่อของ Pwell - Nsub	$1.67 \times 10^{-8}$	$\text{F/cm}^2$
- ค่าประจุไฟฟ้ารอยต่อของ $n^+$ - Pwell	$8.82 \times 10^{-8}$	$\text{F/cm}^2$
- ค่าประจุที่สถานะผิว	$1.8 \times 10^{11}$	$\text{cm}^{-2}$
- แรงดันขีดเริ่ม	2.85	Volts
- ค่าทรานคอนดักแตนซ์ของกระบวนการสร้าง	$1.82 \times 10^{-6}$	$\text{A/V}^2$
- บอดี้แฟคเตอร์	4.8	$\text{V}^{1/2}$
- ศักตาคิว	0.8	Volts
- กระแสเดรนสูงสุดที่ $V_{\text{GS}} = 20 \text{ V}$ ; W/L=60/20	2.5	mA
- กระแสเดรนสูงสุดที่ $V_{\text{GS}} = 10 \text{ V}$ ; W/L=60/20	432	$\mu\text{A}$
- เวลาขอบขาขึ้น	3	$\mu\text{s}$
- เวลาขอบขาลง	0.5	$\mu\text{s}$

## 7.2 ข้อเสนอแนะและแนวทางการพัฒนางานวิจัยทางด้านวงจรรวม

การวิจัยทางด้านวงจรรวมในระดับห้องปฏิบัติการ มีข้อจำกัดอยู่ที่เทคโนโลยีที่ใช้ ความละเอียดของเครื่องจักรที่ใช้งาน และความสะอาดของห้องปฏิบัติการ สำหรับห้องปฏิบัติการด้านสารกึ่งตัวนำของศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพฯ ในปัจจุบันนี้เป็นห้องสะอาดระดับสูงกว่า 10K (10K หมายถึงอนุภาคขนาด  $0.5 \mu\text{m}$  จำนวน 10,000 อนุภาคต่อหนึ่งลูกบาศก์ฟุต) ซึ่งมีผลต่อความสะอาดที่ผิวหน้าแผ่นฐานรองซิลิกอนและมอสทรานซิสเตอร์ โดยจะมีผลต่อกระแสรั่วไหลในมอสทรานซิสเตอร์ ดังนั้นจึงต้องระมัดระวังขั้นตอนกระบวนการทำความสะอาดแผ่นฐานรองซิลิกอนและใช้น้ำที่ผ่านกระบวนการแยกไอออน (Deionization water) เสมอ สำหรับข้อจำกัดทางด้านความละเอียดของเครื่องจักรนั้น มีผลต่อขนาดความยาวช่องทางเดินกระแสของมอสทรานซิสเตอร์ เนื่องจากกระบวนการทางแสง และกระบวนการแพร่สารเจือ

กระบวนการทางแสงถูกจำกัดด้วยกระบวนการสร้างกระจกต้นแบบ ซึ่งต้องถูกถ่ายย่อจากมาสก์ต้นแบบที่เป็นแผ่นไวโนลและถ่ายย่อไปยังกระจกต้นแบบด้วยกล้องถ่ายย่อส่วน อัตราส่วน 1:50 ความคลาดเคลื่อนจะเกิดขึ้นจากคุณสมบัติเลนส์ของกล้องย่อส่วนและคุณสมบัติของฟิล์มกระจกต้นแบบ เมื่อได้กระจกต้นแบบแล้ว จึงใช้เป็นต้นแบบในการถ่ายลวดลายลงบนฟิล์มที่ถูกเคลือบบนแผ่นฐานรองซิลิกอนที่จะใช้ในกระบวนการกัดอ็อกไซด์ โดยใช้เครื่อง Mask Aligner ซึ่งในการใช้เครื่องจักรนี้ ผู้ใช้ต้องมีทักษะที่ดี มิฉะนั้นจะทำให้เกิดการคลาดเคลื่อนของลวดลายได้

สำหรับเทคโนโลยีที่ใช้เป็นกระบวนการแพร่สารเจือด้วยความร้อน ซึ่งมีผลของการแพร่ด้านข้าง โดยมีขนาด  $0.80$  เท่าของการแพร่ด้านเล็ก โดยทั่วไปความลึกรอยต่อของส่วนเดรน-ซอสของมอสทรานซิสเตอร์ ประมาณ  $1-1.5 \mu\text{m}$  ทำให้มีการแพร่ออกด้านข้างจากส่วนเดรน-ซอส ประมาณ  $1.6 - 2.4 \mu\text{m}$  จะเห็นได้ว่าถ้าความยาวช่องทางเดินกระแสของมอสทรานซิสเตอร์มีขนาดเล็ก ความคลาดเคลื่อนก็จะมีผลอย่างมากดังนั้นความยาวช่องทางเดินกระแสขนาด  $20 \mu\text{m}$  จึงเป็นขนาดที่เหมาะสมในการทำวิจัยในระดับห้องปฏิบัติการนี้ ซึ่งถือว่าเป็นขนาดที่สามารถใช้ในการศึกษาคุณสมบัติของมอสทรานซิสเตอร์และวงจรรวมที่มีโครงสร้างอย่างง่ายได้ในระดับหนึ่ง

ในปัจจุบันนี้เทคโนโลยีการสร้างวงจรรวมก้าวหน้ามากขึ้น ทำให้เครื่องจักรที่ใช้ในการสร้างมีประสิทธิภาพมากขึ้น เช่น เครื่องฝังอนุภาค (Ion-implantor) ซึ่งใช้ฝังอะตอมสารเจือลงในส่วนเดรน-ซอสของมอสทรานซิสเตอร์ แทนการแพร่สารเจือด้วยความร้อน ทำให้ไม่เกิดผลของการแพร่ด้านข้าง จึงกำหนดความยาวช่องทางเดินกระแสขนาดเล็กๆ ได้ อีกทั้งสามารถใช้ควบคุมค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ได้ด้วยการยิงอะตอมสารเจือลงในบริเวณช่องทางเดินกระแสด้วยปริมาณที่ต้องการ

สำหรับเครื่องจักรทางด้านแสง มีการพัฒนาเป็นเครื่องจักรที่สามารถสร้างลวดลายลงบนฟิล์มที่เคลือบบนแผ่นฐานรองซิลิกอนได้โดยตรงหรือเครื่อง Direct Writer โดยไม่ต้องสร้างมาสก์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้นแบบ และมีความละเอียดสูงมาก สามารถสร้างมอสทรานซิสเตอร์ที่มีขนาดความยาวช่องทางเดินกระแสที่เล็กกว่า 5  $\mu\text{m}$  ได้ โดยไม่คลาดเคลื่อน ส่วนเครื่องจักรที่ใช้สร้างฟิล์มบางบนแผ่นฐานรองซิลิกอน ที่มีบทบาทอย่างมากในกระบวนการสร้างวงจรรวม ได้แก่ เครื่อง CVD (Chemical Vapor Deposition) ซึ่งใช้สำหรับสร้างฟิล์มบาง เช่น ซิลิกอนไดออกไซด์ ชั้นโพลีซิลิกอน และชั้นไนไตรท เป็นต้น เครื่องจักรเหล่านี้ถูกใช้ทั่วไปในอุตสาหกรรมวงจรรวม เนื่องจากมีประสิทธิภาพและมีความถูกต้องสูง แต่การวิจัยในระดับห้องปฏิบัติการ ยังไม่นิยมมากนัก เพราะราคาเครื่องจักรเหล่านี้สูงมาก ผู้ใช้ต้องมีประสบการณ์และทักษะอย่างมากในการใช้งาน และต้องระวังอันตรายจากบางส่วนของเครื่องจักร เช่น แรงดันไฟฟ้าแรงสูง หรือ ก๊าซอันตราย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

1. Dewitt G. Ong. Modern MOS Technology. McGraw-Hill, 1976.
2. John P. Uyemura. Fundamentals of MOS Digital Integrated Circuits. Addison-Wesley, 1988.
3. Phillip E. Allen and Douglas R. Holberg. CMOS Analog Circuits Design. New York: Holt, Rinehart and Winston, 1987.
4. Andres G. Fortino. Fundamentals of Integrated Circuit Technology. n.p.
5. Randall L. Geiger, Phillip E. Allen and Noel R. Strader. VLSI Design Techniques for Analog and Digital Circuits. New York: McGraw-Hill, 1990.
6. Yannis P. Tsividis. Operation and Modeling of the MOS Transistor. McGraw-Hill, 1988.
7. Microsim. Pspice. Microsim Corporation, 1986.
8. Marc E. Herniter. Schematic Capture with Pspice. New York: Macmillan College, 1994.
9. Adel S. Sedra and Gordon W. Roberts. Spice for Microelectronic Circuits. Saunders College, 1992.
10. วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. วงจรรองกันอินพุท โดยรอยต่อ n<sup>+</sup>-p-well ในกระบวนการสร้างแบบซีมอส. การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 16, 2536.
11. วีระ เพ็งจันทร์, อัมพร โพธิ์ไย, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. คุณสมบัติทางกายภาพของโครงสร้างซีมอสในกระบวนการแพร่สารเจือด้วยความร้อน. การประชุมใหญ่ทางวิชาการวิศวกรรมสถานแห่งประเทศไทย ประจำปี 2535.
12. วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. การประมาณค่าตัวเก็บประจุจรรวมเกทพื้นฐานแบบซีมอสสำหรับคุณสมบัติทางสวิตชิง. การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 15, 2535.
13. วีระ เพ็งจันทร์, สมศักดิ์ ชุมช่วย และสมเกียรติ ศุภเดช. การวิเคราะห์และการสร้างต้นแบบวงจรระง่อนกระแสชนิดพีเอ็มอส. การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 18, 2538.
14. วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. การศึกษาการออกแบบและสร้างวงจรระง่อนกระแสแบบเอ็นเอ็มอส โดยเทคโนโลยีอลูมิเนียมเกต. การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 17 พ.ศ. 2537.
15. วีระ เพ็งจันทร์, จริญญา ศรีธาราดิคุณ, สมศักดิ์ ชุมช่วย, สมศักดิ์ เขียวศิริกุล และสมเกียรติ ศุภเดช. การศึกษาการออกแบบและสร้างวงจรรขยายกระแสแบบเอ็นเอ็มอสในบ่อแยกพี. การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19, 2539.

ภาคผนวก ก.  
โปรแกรมที่ใช้วิเคราะห์

โปรแกรมคอมพิวเตอร์ที่วิทยานิพนธ์นี้อ้างอิงถึงคือ โปรแกรม PSPICE เป็นโปรแกรมที่ช่วยในการทดสอบวงจรที่ออกแบบไว้แล้ว โดยโปรแกรมนี้จะใช้ทำการจำลองแบบสัญญาณไฟฟ้าของวงจรที่กำหนดให้ โปรแกรม PSPICE ที่ใช้ในวิทยานิพนธ์นี้เป็นของบริษัท MicroSim ซึ่งเป็น Version 7.1 สนับสนุนบนระบบวินโดวส์ 95 ทำให้ง่ายแก่การใช้งานอย่างมาก

สำหรับขั้นตอนการสร้างรูปแบบจำลอง (Model) มีดังนี้

1. กำหนดค่าพารามิเตอร์ของรูปแบบจำลอง ซึ่งวิทยานิพนธ์นี้จะสร้างรูปแบบจำลองของมอส-ทรานซิสเตอร์ทั้งชนิดเอ็นและชนิดพี ซึ่งจากการทดลองหาพารามิเตอร์พื้นฐานของมอสทรานซิสเตอร์ในหัวข้อ 5.8 ซึ่งมีรายละเอียดดังนี้

Name	Symbol	Unit	NMOS (well)	PMOS
$N_A$ or $N_D$	NSUB	$\text{cm}^{-3}$	$8.7 \times 10^{16}$	$2.5 \times 10^{15}$
$t_{ox}$	TOX	m	$1 \times 10^{-7}$	$1 \times 10^{-7}$
$V_{TO}$	VTO	V	2.85	-2.8
K	KP	$\text{A/V}^2$	$1.82 \times 10^{-6}$	$3.4 \times 10^{-6}$
$\gamma$	GAMMA	$\text{V}^{1/2}$	4.8	0.82
$\Phi_s$	PHI	V	0.8	0.62

2. สร้าง Library ของรูปแบบจำลอง ซึ่งใช้ชื่อเป็น n6020.lib และ p6020.lib โดยมีรายละเอียดตามลำดับดังนี้

สำหรับ n6020.lib

.model n6020 NMOS

( NSUB= $8.7 \times 10^{16}$

TOX= $1 \times 10^{-7}$

VTO=2.85

KP= $1.82 \times 10^{-6}$

PHI=0.8

GAMMA=4.8

LEVEL=1)

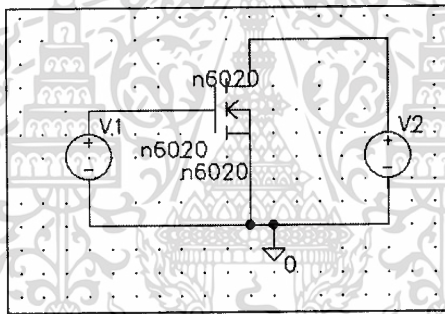
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับ pMOS.lib

```
.model p6020 PMOS
( NSUB=2.5x1015
  TOX=1x10-7
  VTO=-2.8
  KP=3.4x10-6
  PHI=0.62
  GAMMA=0.82
  LEVEL=1)
```

สำหรับตัวอย่างรายละเอียดโปรแกรมที่ใช้ในการจำลองแบบมีดังนี้

### 1. \* NMOS I-V Characteristics Simulation \*



\*\* Analysis setup \*\*

```
.DC LIN V_V2 0 20 .5
+ LIN V_V1 0 20 2
.OP
```

\* From [SCHEMATICS NETLIST] section of msim.ini:

```
.lib "D:\msimev71\lib\n6020.lib"
```

\*\*\*\* INCLUDING n6020.net \*\*\*\*

\* Schematics Netlist \*

```
V_V1      $N_0001 0
V_V2      $N_0002 0
M_n6020   $N_0002 $N_0001 0 0 n6020
+ L=20u
+ W=60u
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
**** RESUMING n6020.cir ****
```

```
.INC "n6020.als"
```

```
**** INCLUDING n6020.als ****
```

```
* Schematics Aliases *
```

```
.ALIASES
```

```
V_V1      V1(+=$N_0001 --=0 )
```

```
V_V2      V2(+=$N_0002 --=0 )
```

```
M_n6020   n6020(d=$N_0002 g=$N_0001 s=0 s=0 )
```

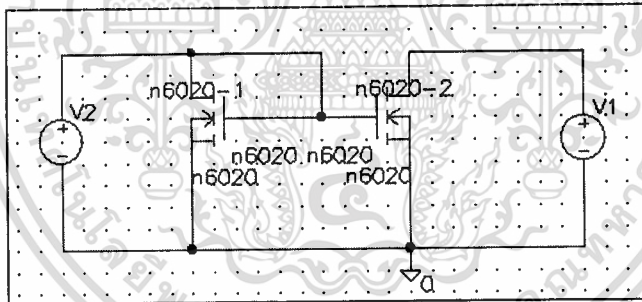
```
.ENDALIASES
```

```
**** RESUMING n6020.cir ****
```

```
.probe ID(n6020)
```

```
.END
```

## 2. \* Simple Current Mirror \*



```
** Analysis setup **
```

```
.DC LIN V_V1 0 20 1
```

```
+ LIN V_V2 0 20 2
```

```
.OP
```

```
* From [SCHEMATICS NETLIST] section of msim.ini:
```

```
-----$
```

```
.lib "D:\msimev71\lib\n6020.lib"
```

```
.INC "Simple Current Mirror (n6020).net"
```

```
**** INCLUDING "Simple Current Mirror (n6020).net" ****
```

```
* Schematics Netlist *
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M_n6020-1      $N_0001 $N_0001 0 0 n6020
+ L=20u
+ W=60u
V_V2          $N_0001 0
M_n6020-2      $N_0002 $N_0001 0 0 n6020
+ L=20u
+ W=60u
V_V1          $N_0002 0

```

```

**** RESUMING "Simple Current Mirror (n6020).cir" ****

```

```

.INC "Simple Current Mirror (n6020).als"

```

```

**** INCLUDING "Simple Current Mirror (n6020).als" ****

```

```

* Schematics Aliases *

```

```

.ALIASES

```

```

M_n6020-1      n6020-1(d=$N_0001 g=$N_0001 s=0 s=0 )
V_V2          V2(+= $N_0001 -=0 )
M_n6020-2      n6020-2(d=$N_0002 g=$N_0001 s=0 s=0 )
V_V1          V1(+= $N_0002 -=0 )

```

```

.ENDALIASES

```

```

**** RESUMING "Simple Current Mirror (n6020).cir" ****

```

```

.probe ID(n6020-2)

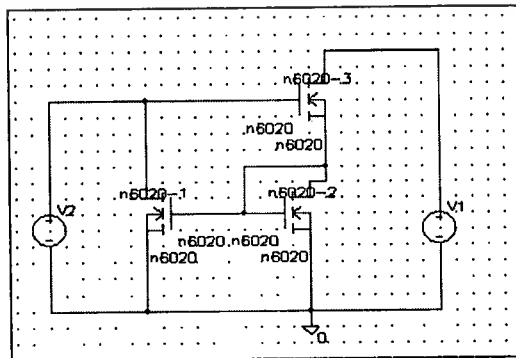
```

```

.END

```

### 3. \* Wilson Current Mirror \*



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

\*\* Analysis setup \*\*

```
.DC LIN V_V1 0 20 1
+ LIN V_V2 0 20 2
.OP
```

\* From [SCHEMATICS NETLIST] section of msim.ini:

```
-----$
.lib "D:\msimev71\lib\n6020.lib"
```

```
.INC "Wilson Current Mirror (n6020).net"
```

\*\*\*\* INCLUDING "Wilson Current Mirror (n6020).net" \*\*\*\*

\* Schematics Netlist \*

```
V_V1      $N_0001 0
M_n6020-1  $N_0003 $N_0002 0 0 n6020
+ L=20u
+ W=60u
M_n6020-2  $N_0002 $N_0002 0 0 n6020
+ L=20u
+ W=60u
V_V2      $N_0003 0
M_n6020-3  $N_0001 $N_0003 $N_0002 $N_0002 n6020
+ L=20u
+ W=60u
```

\*\*\*\* RESUMING "Wilson Current Mirror (n6020).cir" \*\*\*\*

```
.INC "Wilson Current Mirror (n6020).als"
```

\*\*\*\* INCLUDING "Wilson Current Mirror (n6020).als" \*\*\*\*

\* Schematics Aliases \*

```
.ALIASES
```

```
V_V1      V1(+=$N_0001 --=0 )
M_n6020-1  n6020-1(d=$N_0003 g=$N_0002 s=0 s=0 )
M_n6020-2  n6020-2(d=$N_0002 g=$N_0002 s=0 s=0 )
V_V2      V2(+=$N_0003 --=0 )
M_n6020-3  n6020-3(d=$N_0001 g=$N_0003 s=$N_0002 s=$N_0002 )
```

```
.ENDALIASES
```

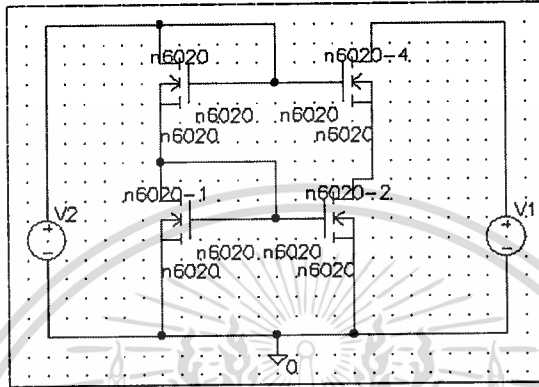
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

\*\*\*\* RESUMING "Wilson Current Mirror (n6020).cir" \*\*\*\*

.probe ID(n6020-3)

.END

#### 4. \* Cascode Current Mirror \*



\*\* Analysis setup \*\*

.DC LIN V\_V1 0 20 1

+ LIN V\_V2 0 20 2

.OP

.LIB "C:\msimev71\p6020.lib"

\* From [SCHEMATICS NETLIST] section of msim.ini:

-----\$

.lib "D:\msimev71\lib\n6020.lib"

.INC "Cascode Current Mirror (n6020).net"

\*\*\*\* INCLUDING "Cascode Current Mirror (n6020).net" \*\*\*\*

\* Schematics Netlist \*

V\_V1        \$N\_0001 0

M\_n6020-1        \$N\_0002 \$N\_0002 0 0 n6020

+ L=20u

+ W=60u

M\_n6020-2        \$N\_0003 \$N\_0002 0 0 n6020

+ L=20u

+ W=60u

M\_n6020        \$N\_0004 \$N\_0004 \$N\_0002 \$N\_0002 n6020

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

+ L=20u
+ W=60u
V_V2      $N_0004 0
M_n6020-4  $N_0001 $N_0004 $N_0003 $N_0003 n6020
+ L=20u
+ W=60u

**** RESUMING "Cascode Current Mirror (n6020).cir" ****
.INC "Cascode Current Mirror (n6020).als"

```

```
**** INCLUDING "Cascode Current Mirror (n6020).als" ****
```

```
* Schematics Aliases *
```

```
.ALIASES
```

```

V_V1      V1(+=$N_0001 --=0 )
M_n6020-1  n6020-1(d=$N_0002 g=$N_0002 s=0 s=0 )
M_n6020-2  n6020-2(d=$N_0003 g=$N_0002 s=0 s=0 )
M_n6020    n6020(d=$N_0004 g=$N_0004 s=$N_0002 s=$N_0002 )
V_V2      V2(+=$N_0004 --=0 )
M_n6020-4  n6020-4(d=$N_0001 g=$N_0004 s=$N_0003 s=$N_0003 )
.ENDALIASES

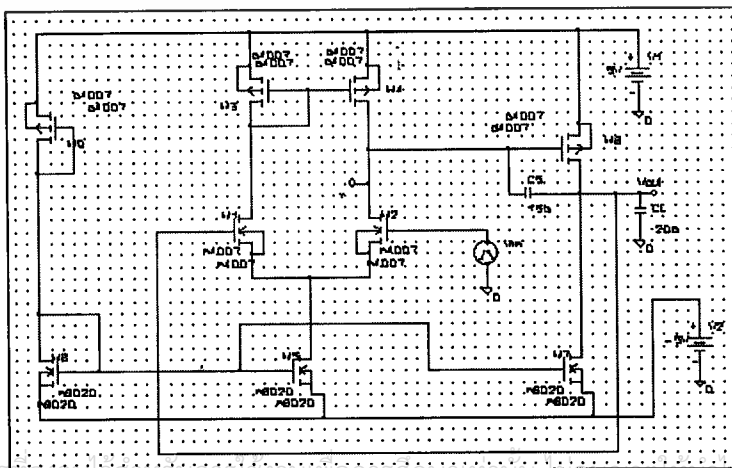
```

```
**** RESUMING "Cascode Current Mirror (n6020).cir" ****
```

```
.probe ID(n6020-4)
```

```
.END
```

### 5. \* Op-Amp Slew Rate Characteristics Simulation \*



เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้ใช้เฉพาะงานเท่านั้น เมื่อผู้ผู้ใดเห็นไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**\*\* Analysis setup \*\***

.tran 15ns 10us

.OP

\* From [SCHEMATICS NETLIST] section of msim.ini:

.lib "D:\msimev71\lib\n6020.lib"

.lib "D:\msimev71\lib\p4007.lib"

.lib "D:\msimev71\lib\n4007.lib"

.INC "40npslew.net"

\*\*\*\* INCLUDING 40npslew.net \*\*\*\*

\* Schematics Netlist \*

V\_V1 \$N\_0001 0 5V

V\_V2 \$N\_0002 0 -5V

M\_M5 \$N\_0004 \$N\_0003 \$N\_0002 \$N\_0002 n6020

+ L=20u

+ W=60u

M\_M7 Vout \$N\_0003 \$N\_0002 \$N\_0002 n6020

+ L=20u

+ W=60u

M\_M8 \$N\_0003 \$N\_0003 \$N\_0002 \$N\_0002 n6020

+ L=20u

+ W=60u

M\_M9 \$N\_0003 \$N\_0003 \$N\_0001 \$N\_0001 p4007

+ L=8u

+ W=480u

M\_M1 \$N\_0005 Vout \$N\_0004 \$N\_0004 n4007

+ L=8u

+ W=290u

M\_M2 x \$N\_0006 \$N\_0004 \$N\_0004 n4007

+ L=8u

+ W=290u

M\_M4 x \$N\_0005 \$N\_0001 \$N\_0001 p4007

+ L=8u

+ W=480u

M\_M3 \$N\_0005 \$N\_0005 \$N\_0001 \$N\_0001 p4007

+ L=8u

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

+ W=480u
M_M6      Vout x $N_0001 $N_0001 p4007
+ L=8u
+ W=480u
V_Vin     $N_0006 0
+PULSE -2.5 2.5 2u 20n 20n 4u 10u
C_CL      Vout 0 20p
C_C5      x Vout 15p

```

```
**** RESUMING 40npslew.cir ****
```

```
.INC "40npslew.als"
```

```
**** INCLUDING 40npslew.als ****
```

```
* Schematics Aliases *
```

```
.ALIASES
```

```

V_V1      V1(+= $N_0001 -=0 )
V_V2      V2(+= $N_0002 -=0 )
M_M5      M5(d=$N_0004 g=$N_0003 s=$N_0002 s=$N_0002 )
M_M7      M7(d=Vout g=$N_0003 s=$N_0002 s=$N_0002 )
M_M8      M8(d=$N_0003 g=$N_0003 s=$N_0002 s=$N_0002 )
M_M9      M9(d=$N_0003 g=$N_0003 s=$N_0001 b=$N_0001 )
M_M1      M1(d=$N_0005 g=Vout s=$N_0004 b=$N_0004 )
M_M2      M2(d=x g=$N_0006 s=$N_0004 b=$N_0004 )
M_M4      M4(d=x g=$N_0005 s=$N_0001 b=$N_0001 )
M_M3      M3(d=$N_0005 g=$N_0005 s=$N_0001 b=$N_0001 )
M_M6      M6(d=Vout g=x s=$N_0001 b=$N_0001 )
V_Vin     Vin(+= $N_0006 -=0 )
C_CL      CL(1=Vout 2=0 )
C_C5      C5(1=x 2=Vout )

```

```
.ENDALIASES
```

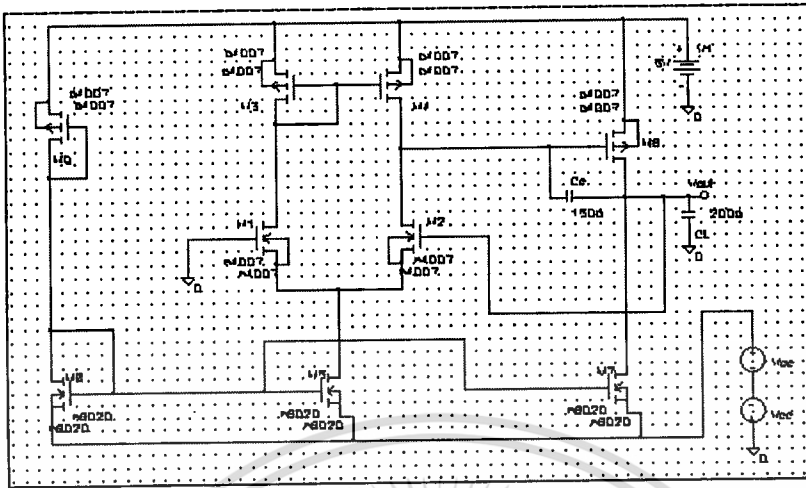
```
**** RESUMING 40npslew.cir ****
```

```
.probe V(Vin:+) V(Vout)
```

```
.END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 6. \* Op-Amp Power Supply Rejection Ratio:PSSR Characteristics Simulation \*



\*\* Analysis setup \*\*

```
.ac DEC 30 1 100MEG
```

```
.OP
```

\* From [SCHEMATICS NETLIST] section of msim.ini:

```
.lib "D:\msimev71\lib\n6020.lib"
```

```
.lib "D:\msimev71\lib\p4007.lib"
```

```
.lib "D:\msimev71\lib\n4007.lib"
```

```
.INC."40npPSSR.net"
```

```
**** INCLUDING 40npPSSR.net ****
```

\* Schematics Netlist \*

```
M_M4      $N_0003 $N_0001 $N_0002 $N_0002 p4007
```

```
+ L=8u
```

```
+ W=480u
```

```
M_M3      $N_0001 $N_0001 $N_0002 $N_0002 p4007
```

```
+ L=8u
```

```
+ W=480u
```

```
V_V1      $N_0002 0 5V
```

```
C_Cc      $N_0003 Vout 150p
```

```
M_M9      $N_0004 $N_0004 $N_0002 $N_0002 p4007
```

```
+ L=8u
```

```
+ W=480u
```

```
M_M6      Vout $N_0003 $N_0002 $N_0002 p4007
```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

+ L=8u
+ W=480u
C_CL      0 Vout 200p
M_M1      $N_0001 0 $N_0005 $N_0005 n4007
+ L=8u
+ W=290u
M_M2      $N_0003 Vout $N_0005 $N_0005 n4007
+ L=8u
+ W=290u
V_Vcc     0 $N_0006 DC 5
V_Vac     $N_0007 $N_0006 AC 1
M_M7      Vout $N_0004 $N_0007 $N_0007 n6020
+ L=20u
+ W=60u
M_M5      $N_0005 $N_0004 $N_0007 $N_0007 n6020
+ L=20u
+ W=60u
M_M8      $N_0004 $N_0004 $N_0007 $N_0007 n6020
+ L=20u
+ W=60u

**** RESUMING 40npPSSR.cir ****
.INC "40npPSSR.als"

**** INCLUDING 40npPSSR.als ****
* Schematics Aliases *

.ALIASES
M_M4      M4(d=$N_0003 g=$N_0001 s=$N_0002 b=$N_0002 )
M_M3      M3(d=$N_0001 g=$N_0001 s=$N_0002 b=$N_0002 )
V_V1      V1(+=$N_0002 -=0 )
C_Cc      Cc(1=$N_0003 2=Vout )
M_M9      M9(d=$N_0004 g=$N_0004 s=$N_0002 b=$N_0002 )
M_M6      M6(d=Vout g=$N_0003 s=$N_0002 b=$N_0002 )
C_CL      CL(1=0 2=Vout )
M_M1      M1(d=$N_0001 g=0 s=$N_0005 b=$N_0005 )
M_M2      M2(d=$N_0003 g=Vout s=$N_0005 b=$N_0005 )
V_Vcc     Vcc(+ =0 -= $N_0006 )
V_Vac     Vac(+=$N_0007 -= $N_0006 )

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M_M7      M7(d=Vout g=$N_0004 s=$N_0007 s=$N_0007 )
M_M5      M5(d=$N_0005 g=$N_0004 s=$N_0007 s=$N_0007 )
M_M8      M8(d=$N_0004 g=$N_0004 s=$N_0007 s=$N_0007 )
_ _ (Vout=Vout)
.ENDALIASES

```

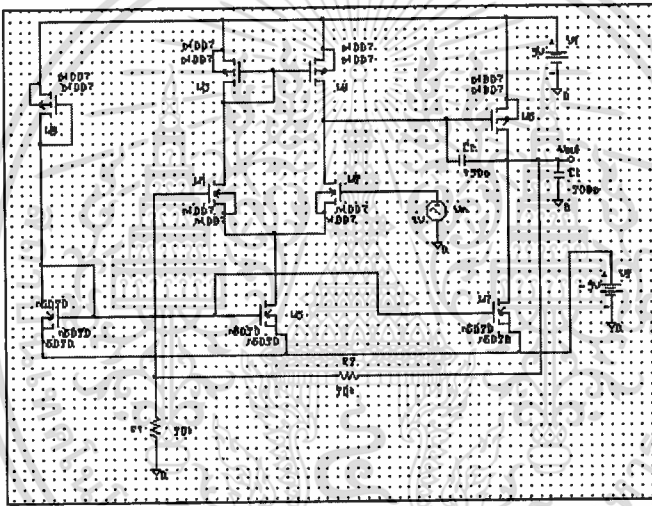
\*\*\*\* RESUMING 40npPSSR.cir \*\*\*\*

```

.probe DB(V(Vout))
.END

```

### 7. \* Op-Amp DC Voltage Gain & Frequency Characteristic Simulation \*



```

** Analysis setup **
.ac DEC 30 1 100MEG
.OP

```

\* From [SCHEMATICS NETLIST] section of msim.ini:

```

.lib "D:\msimev71\lib\n6020.lib"
.lib "D:\msimev71\lib\p4007.lib"
.lib "D:\msimev71\lib\n4007.lib"

```

```
.INC "40npFreq.net"
```

\*\*\*\* INCLUDING 40npFreq.net \*\*\*\*

\* Schematics Netlist \*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M_M4      $N_0003 $N_0001 $N_0002 $N_0002 p4007
+ L=8u
+ W=480u
M_M3      $N_0001 $N_0001 $N_0002 $N_0002 p4007
+ L=8u
+ W=480u
M_M2      $N_0003 $N_0005 $N_0004 $N_0004 n4007
+ L=8u
+ W=290u
V_V1      $N_0002 0 5V
V_V2      $N_0006 0 -5V
M_M9      $N_0007 $N_0007 $N_0002 $N_0002 p4007
+ L=8u
+ W=480u
M_M6      Vout $N_0003 $N_0002 $N_0002 p4007
+ L=8u
+ W=480u
R_R1      0 $N_0008 20k
R_R2      $N_0008 Vout 20k
V_Vin     $N_0005 0 DC 0V AC 1V
M_M1      $N_0001 $N_0008 $N_0004 $N_0004 n4007
+ L=8u
+ W=290u
M_M5      $N_0004 $N_0007 $N_0006 $N_0006 n6020
+ L=20u
+ W=60u
M_M7      Vout $N_0007 $N_0006 $N_0006 n6020
+ L=20u
+ W=60u
M_n6020   $N_0007 $N_0007 $N_0006 $N_0006 n6020
+ L=20u
+ W=60u
C_Cc      $N_0003 Vout 150p
C_CL      Vout 0 200p

```

\*\*\*\* RESUMING 40npFreq.cir \*\*\*\*

.INC "40npFreq.als"

\*\*\*\* INCLUDING 40npFreq.als \*\*\*\*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## \* Schematics Aliases \*

## .ALIASES

```

M_M4      M4(d=$N_0003 g=$N_0001 s=$N_0002 b=$N_0002 )
M_M3      M3(d=$N_0001 g=$N_0001 s=$N_0002 b=$N_0002 )
M_M2      M2(d=$N_0003 g=$N_0005 s=$N_0004 b=$N_0004 )
V_V1      V1(+=$N_0002 --=0 )
V_V2      V2(+=$N_0006 --=0 )
M_M9      M9(d=$N_0007 g=$N_0007 s=$N_0002 b=$N_0002 )
M_M6      M6(d=Vout g=$N_0003 s=$N_0002 b=$N_0002 )
R_R1      R1(1=0 2=$N_0008 )
R_R2      R2(1=$N_0008 2=Vout )
V_Vin     Vin(+=$N_0005 --=0 )
M_M1      M1(d=$N_0001 g=$N_0008 s=$N_0004 b=$N_0004 )
M_M5      M5(d=$N_0004 g=$N_0007 s=$N_0006 s=$N_0006 )
M_M7      M7(d=Vout g=$N_0007 s=$N_0006 s=$N_0006 )
M_n6020   n6020(d=$N_0007 g=$N_0007 s=$N_0006 s=$N_0006 )
C_Cc      Cc(1=$N_0003 2=Vout )
C_CL      CL(1=Vout 2=0 )
_ _ (Vout=Vout)
.ENDALIASES

```

```

**** RESUMING 40npFreq.cir ****

```

```

.probe V(Vout) DB(V(Vout))

```

```

.END

```

## ภาคผนวก ข.

### ผลงานวิจัยที่เกี่ยวข้องกับการทำวิทยานิพนธ์ที่ได้รับการตีพิมพ์

- วีระ เพ็งจันทร์, นรินทร์ อติวงศ์แสงทอง, สมศักดิ์ เชียร์ศิริกุล, สมศักดิ์ ชุมช่วย และสมเกียรติ ศุภเดช. การศึกษาการออกแบบและสร้างวงจรขยายกระแสแบบเอ็นมอสในบ่อแยกพี. การประชุมวิชาการวิทยาศาสตร์และเทคโนโลยีแห่งประเทศไทย ครั้งที่ 23, 2540.
- วีระ เพ็งจันทร์, จรัญ ศรีธาราธิคุณ, สมศักดิ์ ชุมช่วย, สมศักดิ์ เชียร์ศิริกุล และสมเกียรติ ศุภเดช. การศึกษาการออกแบบและสร้างวงจรขยายกระแสแบบเอ็นมอสในบ่อแยกพี. การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19, 2539.
- วีระ เพ็งจันทร์, สมศักดิ์ ชุมช่วย และสมเกียรติ ศุภเดช. การวิเคราะห์และการสร้างต้นแบบวงจรสะท้อนกระแสชนิดพีมอส. การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 18, 2538.
- วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. การศึกษาการออกแบบและสร้างวงจรสะท้อนกระแสแบบเอ็นมอส โดยเทคโนโลยีอลูมิเนียมเกต. การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 17 พ.ศ. 2537.
- วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. วงจรป้องกันอินพุทโดยรอยต่อ  $n^+$ -p-well ในกระบวนการสร้างแบบซีมอส. การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 16, 2536.
- วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล และสมเกียรติ ศุภเดช. การออกแบบและสร้างทรานซิสชันเกตแบบซีมอส. การประชุมวิชาการวิทยาศาสตร์และเทคโนโลยีแห่งประเทศไทย ครั้งที่ 19, 2536.
- วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล และสมเกียรติ ศุภเดช. วงจรป้องกันอินพุทโดยรอยต่อ  $n^+$ -p-well ในกระบวนการสร้างแบบซีมอส. การประชุมวิชาการวิทยาศาสตร์และเทคโนโลยีแห่งประเทศไทย ครั้งที่ 19, 2536.
- วีระ เพ็งจันทร์, อัมพร โพธิ์ไย, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. คุณสมบัติทางกายภาพของโครงสร้างซีมอสในกระบวนการแพร่สารเจือด้วยความร้อน. การประชุมใหญ่ทางวิชาการวิศวกรรมสถานแห่งประเทศไทย ประจำปี 2535.
- วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. การประมาณค่าตัวเก็บประจุวงจรรวมเกตพื้นฐานแบบซีมอสสำหรับคุณสมบัติทางสวิชชิง. การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 15, 2535.
- วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช. การออกแบบคุณสมบัติทางไฟตรงของวงจรถูกพื้นฐานแบบซีมอส. การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 14, 2534.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

ชื่อผู้เขียน

นาย วีระ เฟื่องจันทร์

วันเดือนปีเกิด

วันที่ 4 เดือน กรกฎาคม พ.ศ. 2512

สถานที่เกิด

จังหวัด กรุงเทพฯ

วุฒิการศึกษาระดับปริญญาตรี

วิทยาศาสตร์บัณฑิต สาขาวิชาวัสดุศาสตร์

สถานที่สำเร็จการศึกษา

มหาวิทยาลัยเชียงใหม่

ปีที่สำเร็จการศึกษา

2533

ผลงานวิจัยที่ได้รับการตีพิมพ์

รายละเอียดในภาคผนวก ข.

ประสบการณ์ทำงาน

ปัจจุบันรับราชการตำแหน่งเจ้าหน้าที่วิจัย 5 ศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพฯ

