

ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง
ใบรับรองปริญญาโท

ปริญญานิพนธ์

ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์

DATA TRANSMISSION BY RADIO FOR PRINTER

ข้อ ๒๕
ชื่อนักศึกษา

1. นางสาวกัญญารัตน์ ¹ อุ้ตะเภา รหัสประจำตัว 39031302

2. นายวิชัย คำป๋อง รหัสประจำตัว 39031326

3. นายสุกิจ กรรณแก้ว ราษฎร์ประจำตัว 39031335

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต

สาขาวิชา อิเล็กทรอนิกส์และคอมพิวเตอร์

อาจารย์ผู้ควบคุมปริญญานิพนธ์

1. อาจารย์ปิระวดี สุวรรณจันทร์

2. อาจารย์วิสุทธิ์ อธิพรธรรม

3. อาจารย์ไพฑูลย์ พวงวงศ์ตระกูล



คณะกรรมการสอบปริญญานิพนธ์	ลายมือชื่อ
1. อาจารย์ไพรัชวุฒิ สุวรรณจันทร์	
2. อาจารย์ขวิสุทธิ์ อธิพรธรรม	
3. อาจารย์ไพบุลย์ พวงวงศ์ตระกูล	
4. อาจารย์กิตติพงศ์ มะโน	
5. อาจารย์อำพล ทองระอา	

วันเดือนปีที่สอบ วันที่ 11 ธันวาคม 2540 เวลา 15.00น. ถึง 17.00 น.

สถานที่สอบ ห้อง ค. 310 คณะครุศาสตร์อุตสาหกรรม

~~หลักฐานรับรองแล้ว~~

लग्नम्



เทพหัสดิน ณ อยุธยา)

ทางสายความรู้เศรษฐศาสตร์วิศวกรรม

พ.ศ. ๒๕๖๓

เลขหม.....
เลขทะเบียน..... 30119
วัน, เดือน, ปี..... ๕ ธ.ย. 2541

เอกสารเป็นเอกสารที่ส่งมอบไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์

DATA TRANSMISSION BY RADIO FOR PRINTER



นางสาวกัญญารัตน์

อู่ตะเภา

นายวิชัย

คำปोंง

นายสุกิจ

กรรณแก้ว

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์

DATA TRANSMISSION BY RADIO FOR PRINTER

ผู้จัดทำ

1. นางสาวกัญญารัตน์ อุตะเกา
2. นายวิชัย คำป๋อง
3. นายสุกิจ กรรณแก้ว

อาจารย์ที่ปรึกษา

ลงนาม.....
(อาจารย์พีระวุฒิ สุวรรณจันทร์)

ลงนาม.....
(อาจารย์วิสุทธิ์ อธิพรธรรม)

ลงนาม.....
(อาจารย์ไพบุลย์ พวงวงศ์ตระกูล)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

ลงนาม.....
(ผศ.ดร.ธีระพล เทพหัสดิน ณ อยุธยา)

ปริญญานิพนธ์

เรื่อง ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์

DATA TRANSMISSION BY RADIO FOR PRINTER

วัตถุประสงค์

1. เพื่อศึกษาการรับส่งข้อมูลของเครื่องคอมพิวเตอร์กับเครื่องพิมพ์
2. เพื่อศึกษาการเขียนโปรแกรมควบคุมไมโครคอนโทรลเลอร์
3. เพื่อออกแบบวงจรเชื่อมต่อ ระหว่างคอมพิวเตอร์กับเครื่องพิมพ์ โดยใช้ไมโครคอนโทรลเลอร์ได้
4. เพื่อสร้างอุปกรณ์เชื่อมต่อระหว่างคอมพิวเตอร์กับเครื่องพิมพ์ โดยผ่านคลื่นวิทยุได้
5. เพื่อนำไปใช้สื่อสารข้อมูลระหว่างคอมพิวเตอร์กับเครื่องพิมพ์ ในบริเวณที่ไม่สามารถวางสายเคเบิลเชื่อมต่อได้ ในระยะที่กำหนด

ประโยชน์ที่คาดว่าจะได้รับ

1. มีความรู้เกี่ยวกับการสื่อสารข้อมูล ของเครื่องคอมพิวเตอร์และเครื่องพิมพ์
2. มีความรู้ในการเขียนโปรแกรมควบคุมไมโครคอนโทรลเลอร์
3. ได้ชุดสื่อสารข้อมูล ผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ เป็นต้นแบบ
4. สามารถเคลื่อนย้ายเครื่องพิมพ์ไปรับส่งข้อมูลผ่านทางคลื่นวิทยุ ในจุดใดจุดหนึ่งภายในรัศมีของเครื่องส่งที่ใช้

ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์

นางสาวกัญญารัตน์

อุตะเภา

นายวิชัย

คำป๋อง

นายสุกิจ

กรรณแก้ว

อาจารย์ที่ปรึกษา

อาจารย์พีระวุฒิ

สุวรรณจันทร์

อาจารย์วิสุทธิ

อธิพรธรรม

อาจารย์ไพบุลย์

พวงวงศ์ตระกูล

ปีการศึกษา 2540

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ นำเสนอชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ หลักการของเครื่องอาศัยตัวไมโครคอนโทรลเลอร์เป็นตัวรับข้อมูลจากคอมพิวเตอร์ แล้วผ่านการมอดูเลตแบบ FSK จากนั้นส่งผ่านคลื่นวิทยุออกอากาศไปยังเครื่องรับ ด้วยอัตราการส่งข้อมูล 1200 baud ตัวเครื่องสามารถใช้กับเครื่องพิมพ์ทุกรุ่น ที่มีการติดตั้งไว้ในคอมพิวเตอร์ และ สามารถส่งข้อมูลออกจากเครื่องพิมพ์ได้ ในบริเวณที่ไม่สามารถวางสายได้ ในรัศมี 20 เมตร โดยมีความผิดพลาดของข้อมูล 10 เปอร์เซ็นต์ นอกจากนี้ ตัวเครื่องยังมีขนาดเล็ก น้ำหนักเบา สามารถเคลื่อนย้ายได้สะดวก

DATA TRANSMISSION BY RADIO FOR PRINTER

MISS.KANYARAT	AUTAPAO
MR.WICHAH	KHAMPONG
MR.SUKIT	KUNKAEW

ADVISORS

MR.PEERAWUT	SUWANJAN
MR.WISUIT	ATIPORNTUM
MR.PAIBOON	PONGWONGTRAGULL

1997

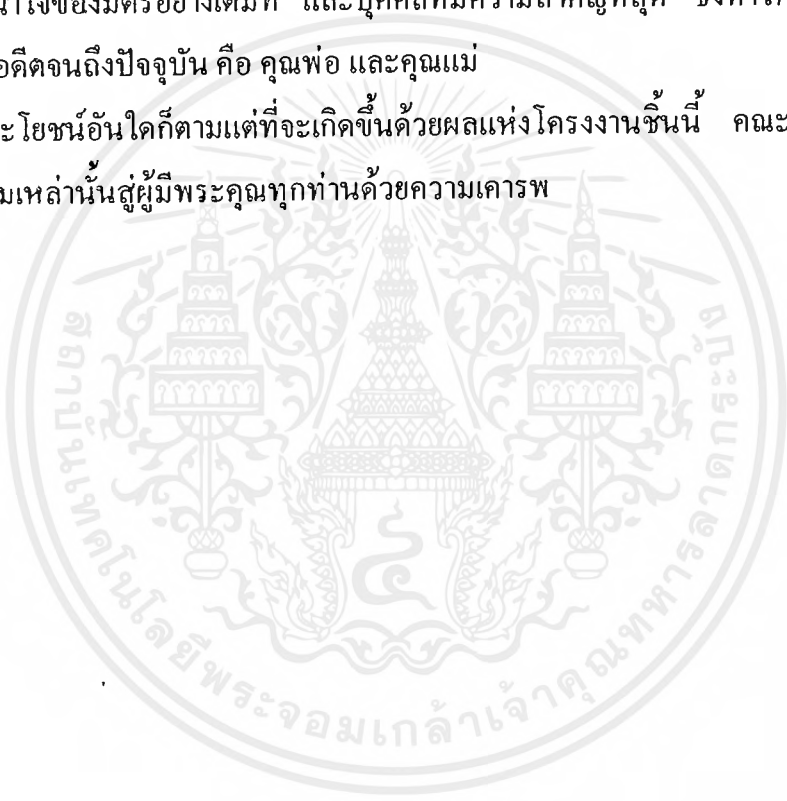
ABSTRACT

This thesis presents the Data Transmission by Radio for Printer. The principle of this thesis used microcontroller to receive data from computer. Then, the data is modulated by the Frequency Shift Keying method. Next it is transmitted by a radio wave to the receiver with baudrate 1200 bauds. The prototype can use with several printer models. It can transmitted data as far as 20 meters with error about 10 percent. In addition, it is light and small. Therefore, it is comfortable to move.

กิตติกรรมประกาศ

โครงการชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ ได้สำเร็จลุล่วงไปด้วยความเรียบร้อยทุกประการ ทางคณะผู้จัดทำขอขอบพระคุณท่านอาจารย์ผู้ควบคุมปริญญานิพนธ์ทุกท่านที่มอบความเอาใจใส่ และคำแนะนำที่เกื้อประโยชน์กับโครงการมาโดยตลอด อีกทั้งบุคคลรอบข้าง และเพื่อนชาวครุศาสตร์วิศวกรรมรุ่น 18 ที่คอยเป็นกำลังใจเสนอแนะช่วยเหลือด้วยน้ำใจของมิตรอย่างเต็มที่ และบุคคลที่มีความสำคัญที่สุด ซึ่งทำให้ได้รับการศึกษามาตั้งแต่อดีตจนถึงปัจจุบัน คือ คุณพ่อ และคุณแม่

คุณประโยชน์อันใดก็ตามแต่ที่จะเกิดขึ้นด้วยผลแห่งโครงการชิ้นนี้ คณะผู้จัดทำขอแนะนำสิ่งดีงามเหล่านั้นสู่ผู้มีพระคุณทุกท่านด้วยความเคารพ



สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญรูปภาพ	VIII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 ขอบเขตของปริญญานิพนธ์	2
1.3 เนื้อหาโดยสังเขป	2
บทที่ 2 ทฤษฎีและหลักการ	4
2.1 ระบบสื่อสาร	4
2.1.1 ระบบสื่อสารแบบแอนะล็อก	4
2.1.2 ระบบสื่อสารแบบดิจิทัล	6
2.2 การส่งสัญญาณ	7
2.2.1 การส่งสัญญาณแบบทิศทางเดียว	7
2.2.2 การส่งผ่านแบบสองทิศทางแต่ต่างเวลา	7
2.2.3 การส่งผ่านแบบสองทิศทางที่เวลาเดียวกัน	7
2.3 การส่งข้อมูลแบบอนุกรมและแบบขนาน	8
2.4 การส่งข้อมูลแบบสัมพันธ์และไม่สัมพันธ์	9
2.4.1 การส่งข้อมูลแบบสัมพันธ์	10
2.4.2 การส่งข้อมูลแบบไม่สัมพันธ์	12

สารบัญ (ต่อ)

เรื่อง	หน้า
2.5 ไมโครคอนโทรลเลอร์เบอร์ AT89C51	13
2.5.1 สถาปัตยกรรมของ AT89C51	13
2.5.2 คุณสมบัติที่สำคัญของ MCS-51	15
2.6 การเขียนโปรแกรมภาษาแอสเซมบลี	16
2.7 การส่งข้อมูลจากคอมพิวเตอร์ออกทางเครื่องพิมพ์	18
2.7.1 การใช้งานสัญญาณควบคุมของเครื่องพิมพ์แบบขนาน	19
2.7.2 รายละเอียดของสายสัญญาณต่างๆของเครื่องพิมพ์	20
2.8 พอร์ตข้อมูลแบบขนานเบอร์ 8255	22
2.9 หลักการโทรศัพท์ไร้สาย	23
2.9.1 ตัวแม่	24
2.9.2 ตัวลูก	25
2.10 หลักการของดิจิตอลมอดูเลชัน	25
2.10.1 ดิจิตอลมอดูเลชัน	26
2.10.2 ฟรีแควนซีฟลิคซ์อิง	27
บทที่ 3 การออกแบบและการสร้าง	29
3.1 การออกแบบชุด MCS-51	30
3.1.1 บอร์ด MCS-51 ทางด้านที่ต่อกับเครื่องพิมพ์	30
3.1.2 บอร์ด MCS-51 ทางด้านที่ต่อกับเครื่องคอมพิวเตอร์	30
3.2 การออกแบบในส่วนของโปรแกรม	31
3.3 การออกแบบ ดิจิตอล มอดูเลเตอร์ และ ดิจิตอล ดีมอดูเลเตอร์	35
3.4 การออกแบบชุดรับ-ส่ง	42
3.4.1 วงจรเครื่องรับ-ส่งของตัวลูก	43
3.4.2 วงจรเครื่องรับ-ส่งของตัวแม่	43

สารบัญ (ต่อ)

เรื่อง	หน้า
3.5 การออกแบบวงจรแหล่งจ่ายไฟ	44
บทที่ 4 การทดลองและผลการทดลอง	45
4.1 การทดลองชุดรับ-ส่งวิทยุ	45
4.1.1 ลำดับขั้นตอนการทดลอง	45
4.1.2 ผลการทดลอง	45
4.1 ทดลองเขียนโปรแกรมส่งข้อมูลให้เครื่องพิมพ์	45
4.1.1 จุดประสงค์การทดลอง	45
4.1.2 ลำดับขั้นตอนการทดลอง	45
4.2 การทดลองชุด เอฟเอสเค มอดูเลเตอร์ และ เอฟเอสเค ดีมอดูเลเตอร์	46
4.2.1 ลำดับขั้นตอนการทดลอง เอฟเอสเค มอดูเลเตอร์	46
4.2.2 ผลการทดลอง	46
4.2.3 การทดลอง เอฟเอสเค ดีมอดูเลเตอร์	48
4.3 การทดลองรับและส่งข้อมูลจากเครื่องคอมพิวเตอร์กับเครื่องพิมพ์	49
4.3.1 วัตถุประสงค์การทดลอง	49
4.3.2 ลำดับขั้นตอนการทดลอง	50
4.4 การทดลองรับและส่งข้อมูลจากเครื่องคอมพิวเตอร์กับเครื่องพิมพ์	50
4.4.1 วัตถุประสงค์การทดลอง	50
4.4.2 ลำดับขั้นตอนการทดลอง	51
4.5 การทดลองพิมพ์	51
4.5.1 ลำดับขั้นตอนการทดลอง	51
4.5.2 ผลการทดลอง	52
บทที่ 5 สรุปผลและแนวทางการพัฒนา	53
5.1 สรุปผลการทำงาน	53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
5.2 ปัญหาและแนวทางการแก้ไข	53
5.2.1 ปัญหาด้านการออกแบบและการสร้าง	53
5.2.2 ปัญหาด้านวัสดุและอุปกรณ์	54
5.3 แนวทางในการพัฒนา	54
ภาคผนวก ก โปรแกรมควบคุมการทำงาน	55
ภาคผนวก ข รายละเอียดของอุปกรณ์	60
ภาคผนวก ค รายการอุปกรณ์	94
บรรณานุกรม	101
ประวัติของผู้แต่ง	102

สารบัญตาราง

ตาราง	หน้า
ตารางที่ 2.1 เส้นสัญญาณควบคุม(บางส่วน)ในการติดต่อระหว่าง ไมโครคอนโทรลเลอร์	19
ตารางที่ 2.2 ตำแหน่งและหน้าที่ของแต่ละขาของ Port Printer	20
ตารางที่ 3.1 การ Decode Address ของ RAM และ Address ของ IC # 8255	31
ตารางที่ 3.2 FSK baud	35
ตารางที่ 3.3 Bessel function chart	38

สารบัญภาพ

รูปภาพ	หน้า
รูปที่ 2.1 การกำหนดค่าความกว้างแถบ	4
รูปที่ 2.2 การส่งและรับข้อมูลสัญญาณแอนะล็อก	5
รูปที่ 2.3 การสื่อสารทั้งแบบแอนะล็อกและดิจิทัล	6
รูปที่ 2.4 แผนภาพการสื่อสารทางเดียว	7
รูปที่ 2.5 แผนภาพการสื่อสารสองทิศทางแต่ต่างเวลา	7
รูปที่ 2.6 แผนภาพการสื่อสารสองทิศทางในเวลาเดียวกัน	8
รูปที่ 2.7 การรับส่งข้อมูลแบบขนานและแบบอนุกรม	8
รูปที่ 2.8 การส่งข้อมูลแบบสัมพันธ์	9
รูปที่ 2.9 รูปแบบข้อมูลแบบสัมพันธ์	10
รูปที่ 2.10 การส่งข้อมูลแบบสัมพันธ์	10
รูปที่ 2.11 การชิงโครนิส	11
รูปที่ 2.12 การส่งข้อมูลแบบไม่สัมพันธ์	12
รูปที่ 2.13 สถาปัตยกรรมของ AT89C51	13
รูปที่ 2.14 แผนภาพสัญญาณเวลาของการสื่อสารระหว่างไมโครคอนโทรลเลอร์ กับเครื่องพิมพ์แบบขนาน	20
รูปที่ 2.15 แผนผังโครงสร้างของพอร์ตข้อมูลแบบขนานเบอร์ 8255	22
รูปที่ 2.16 การต่อใช้งานพอร์ตข้อมูลแบบขนานเบอร์ 8255 ร่วมกับไมโคร คอนโทรลเลอร์	23
รูปที่ 2.17 องค์ประกอบของโทรศัพท์ไร้สายโดยพื้นฐาน	24
รูปที่ 2.18 ผังการทำงานของตัวแม่	24
รูปที่ 2.19 ผังการทำงานของตัวลูก	25

สารบัญภาพ (ต่อ)

รูปภาพ	หน้า
รูปที่ 2.20 การส่งสัญญาณดิจิทัล	26
รูปที่ 2.21 วงจร FSK modulator	28
รูปที่ 3.1 ผังการทำงานของเครื่องส่ง	29
รูปที่ 3.2 ผังการทำงานของเครื่องรับ	29
รูปที่ 3.3 ตำแหน่งของ RAM และ IC # 8255	30
รูปที่ 3.4 ผังแสดงการทำงานส่วนที่รับข้อมูลเครื่องคอมพิวเตอร์	32
รูปที่ 3.5 (ต่อ) ผังแสดงการทำงานส่วนที่รับข้อมูลของเครื่องคอมพิวเตอร์	33
รูปที่ 3.6 ผังแสดงการทำงานของโปรแกรมรับ-ส่งข้อมูลให้เครื่องพิมพ์	34
รูปที่ 3.7 วงจร FSK DEMODULATION	37
รูปที่ 3.8 สเปกตรัมของสัญญาณเอาต์พุต FSK	39
รูปที่ 3.9 โครงสร้างภายในของ PLL=FSK demodulator	39
รูปที่ 3.10 วงจร FSK demodulation	40
รูปที่ 3.11 ผังการทำงานของชุดรับส่งของโทรศัพท์ไร้สายตัวแม่	42
รูปที่ 3.12 ผังการทำงานของชุดรับส่งของโทรศัพท์ไร้สายตัวลูก	43
รูปที่ 3.13 วงจรแยกสัญญาณของชุดรับส่งโทรศัพท์ไร้สายตัวแม่	44
รูปที่ 3.14 วงจรสมบรูณ์ชุดแหล่งจ่ายไฟ	44
รูปที่ 4.1 การใช้ชุดรับส่งโทรศัพท์ไร้สายตัวแม่เป็นตัวส่งสัญญาณ	45
รูปที่ 4.2 รูปสัญญาณเอาต์พุตของชุดรับตัวลูก	45
รูปที่ 4.3 การใช้ชุดรับส่งโทรศัพท์ไร้สายตัวลูกเป็นตัวส่งสัญญาณ	46
รูปที่ 4.4 รูปสัญญาณเอาต์พุตของชุดรับตัวแม่	46
รูปที่ 4.5 รูปสัญญาณเอาต์พุต FSK ขณะไม่มีสัญญาณ อินพุต	47
รูปที่ 4.6 รูปสัญญาณเอาต์พุต FSK ขณะมีสัญญาณ	47

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ในปัจจุบันวิวัฒนาการด้านต่างๆพัฒนาไปอย่างรวดเร็ว ไม่ว่าจะเป็นด้านคอมพิวเตอร์ด้านการสื่อสารโทรคมนาคมต่างๆ โดยเฉพาะด้านคอมพิวเตอร์เข้ามามีบทบาทเป็นอย่างมาก งานทางด้านการพิมพ์เอกสารก็เช่นเดียวกัน ได้มีการนำเอาคอมพิวเตอร์มาใช้ ในการพิมพ์เอกสารแทนเครื่องพิมพ์ดีด ทำให้มีความสะดวกสบายมากขึ้น

การใช้เครื่องคอมพิวเตอร์ในการพิมพ์เอกสาร สิ่งหนึ่งที่จะต้องใช้อีกคือ เครื่องพิมพ์ (Printer) การต่อใช้งานระหว่างเครื่องคอมพิวเตอร์กับเครื่องพิมพ์นั้นสามารถต่อกันได้โดยตรง แต่ถ้าเครื่องคอมพิวเตอร์หรือเครื่องพิมพ์ตั้งอยู่ในบริเวณที่ไม่สามารถวางสายเชื่อมต่อได้ และไม่สามารถเคลื่อนย้ายเครื่องคอมพิวเตอร์ หรือ เครื่องพิมพ์ได้ จึงจำเป็นต้องหาแนวทางแก้ไขปัญหาที่เกิดขึ้นนี้

การติดต่อสื่อสารข้อมูล ระหว่างคอมพิวเตอร์ปกติสามารถติดต่อกันด้วยวิธีการเชื่อมต่อสาย ระหว่างคอมพิวเตอร์กับเครื่องพิมพ์ ดังจะแบ่งวิธีการส่งตามลักษณะทางเดินของข้อมูลได้เป็น 2 วิธีคือ

1. การส่งข้อมูลแบบขนาน ข้อมูลจะถูกส่งออกไปทีละบิตทั้งไบต์ โดยบิตทุกบิตที่อยู่ใน 1 ไบต์ จะถูกส่งออกไปพร้อมๆ กัน ซึ่งจำเป็นที่จะต้องใช้ช่องทางในการส่งอย่างน้อยเท่ากับ จำนวนบิตใน 1 ไบต์ เช่น อินเตอร์เฟซ IEEE-488

2. การส่งข้อมูลแบบอนุกรม ข้อมูลจะถูกส่งออกไปทีละบิต ช่องทางในการส่งข้อมูล อาจจะใช้เพียง 1 ช่องทางเท่านั้นเช่น อินเตอร์เฟซ EIA RS-232-C, อินเตอร์เฟซ EIA RS-422A

ด้วยเหตุที่ว่าการส่งผ่านข้อมูลระหว่างคอมพิวเตอร์กับเครื่องพิมพ์ โดยใช้สายเชื่อมต่อ นั้น ไม่สามารถ กระทำได้ในระยะทางไกล เนื่องจากสภาพความเป็นตัวเก็บประจุที่เกิดขึ้นในสาย เมื่อนำมาใช้ในการส่งข้อมูลที่มีความเร็วสูง อาจเกิดการผิดพลาดของข้อมูลขึ้นได้ เมื่อไปถึงปลายทางประกอบกับความเจริญก้าวหน้า ทางด้านคอมพิวเตอร์ การพัฒนาจึงจำเป็นที่จะต้องหาวิธีอื่น เพื่อในการติดต่อสื่อสารข้อมูลในระยะทางไกลให้บรรลุผล จึงนำวิธีการแปลงสัญญาณข้อมูล ซึ่งมีลักษณะเป็นดิจิทัลเป็นสัญญาณแอนะล็อก วิธีนี้เรียกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การมอดูเลชัน (Modulation) อุปกรณ์ที่ทำหน้าที่นี้คือ FSK modulator แต่การที่จะส่งผ่านให้ได้ระยะทางที่ไกลๆนั้น ต้องนำระบบวิทยุมาช่วย จึงจะทำให้ ติดต่อสื่อสารได้ระยะทางไกลๆ โดยไม่มีปัญหาในเรื่องการต่อสาย

ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ จึงเป็นวิธีการหนึ่งที่สามารถติดต่อสื่อสารข้อมูลในระยะทางไกล โดยไม่ใช้สายเชื่อมต่อได้ และยังเป็นแนวทางในการประยุกต์ใช้ติดต่อสื่อสารข้อมูลกับอุปกรณ์อื่นๆ ด้วย

1.2 ขอบเขตของปริณญานิพนธ์

1. สามารถส่งข้อมูลไปได้ในระยะ 20 เมตร
2. สามารถส่งข้อมูลในลักษณะ Full duplex มีอัตราการส่งข้อมูล 1200 บิตต่อวินาที
3. ใช้ได้กับเครื่องพิมพ์ทุกชนิดที่มีการติดตั้งไว้
4. ตรวจสอบความผิดพลาดของข้อมูลได้

1.3 เนื้อหาโดยสังเขป

เนื้อหาของปริณญานิพนธ์ฉบับนี้ ได้ประกอบขึ้นเป็นบทรวมทั้งสิ้น 5 บท ซึ่งจะมีรายละเอียดของเนื้อหาแต่ละบทที่มีความเกี่ยวข้องกับ ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ ในแต่ละบทดังนี้

บทที่ 1 บทนำ ความเป็นมาและความสำคัญของปัญหา ในการทำปริณญานิพนธ์ ปัญหาที่เกิดจากการใช้สายในการเชื่อมต่อ ระหว่างเครื่องคอมพิวเตอร์กับเครื่องพิมพ์ วัตถุประสงค์ของการทำปริณญานิพนธ์ในแง่การพัฒนาเครื่องต้นแบบ ขอบเขตความสามารถของการทำงานของชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ และประโยชน์ที่คาดว่าจะได้รับจากการทำปริณญานิพนธ์

บทที่ 2 ทฤษฎีและหลักการ ที่เกี่ยวข้องกับการทำ ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ การนำเอาทฤษฎีและหลักการมาประยุกต์ใช้ในการออกแบบเครื่อง

บทที่ 3 การออกแบบและการสร้าง โดยได้กล่าวถึง บล็อกไดอะแกรมการทำงานของเครื่อง หน้าที่และการทำงานแต่ละส่วนภายในตัวเครื่อง โดยจะอธิบายเป็น 2 ด้าน คือ ด้านฮาร์ดแวร์ (Hardware) ได้แก่ ส่วนของเครื่องรับ-ส่ง ส่วนของชุดมอดูเลต ชุดดีมอดูเลต และชุด

ของไมโครคอนโทรลเลอร์ ด้านซอฟต์แวร์ (Software) ได้แก่ ส่วนของการออกแบบโปรแกรมเพื่อรับ-ส่งข้อมูล จากเครื่องคอมพิวเตอร์ และจากเครื่องพิมพ์

บทที่ 4 การทดลองและผลการทดลอง การทดลองชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์และผลการทดลอง จะทดลองการพิมพ์ข้อมูลจากโปรแกรมต่างๆ และผลการทดลองการพิมพ์ในแต่ละโปรแกรม ทดลองในการส่งพิมพ์ข้อมูล ในระยะทางที่แตกต่างกัน

บทที่ 5 บทสรุปและแนวทางการพัฒนา สรุปและวิจารณ์ผลการทดสอบในบทที่ 4 ในแง่ของความผิดพลาด ปัญหาที่พบในการจัดสร้าง ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ แนวทางการพัฒนาซึ่งพิจารณาทั้งทางด้านความถูกต้องของข้อมูล ความเร็วในการส่งข้อมูล และขนาดของตัวเครื่อง

ภาคผนวก ก โปรแกรมควบคุมการทำงาน

ภาคผนวก ข รายละเอียดของอุปกรณ์

ภาคผนวก ค รายการอุปกรณ์

บทที่ 2

ทฤษฎีและหลักการ

2.1 ระบบสื่อสาร (Communication System)

การสื่อสารข้อมูลสามารถแบ่งได้สองชนิด

1. แบบสัญญาณแอนะล็อก เช่น เสียงพูด
2. แบบสัญญาณดิจิทัล เช่น เลขฐานสอง

2.1.1 ระบบสื่อสารแบบแอนะล็อก

สิ่งที่ใช้พิจารณาระบบนี้ คือ อัตราส่วนของกำลังสัญญาณหลัก ต่อกำลังสัญญาณรบกวน (Signal to Noise ratio; S/N)

ถ้า S/N สูง แสดงว่าระบบมีประสิทธิภาพดี S/N ต่ำ แสดงว่าระบบมีประสิทธิภาพไม่ดี และอีกประเด็นหนึ่งที่ใช้พิจารณาด้วย คือ

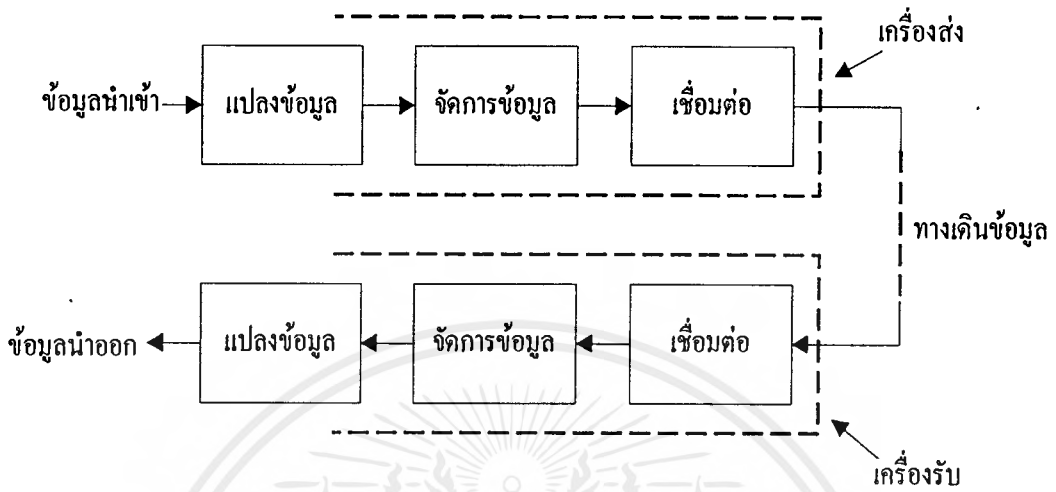
ค่าความกว้างแถบ (Band width) หมายถึง ช่วงความถี่ที่ครอบคลุมกำลังงานส่วนมาก (ต่อความต้องการของสัญญาณที่สนใจ) หรือช่วงความถี่ที่มีอัตราขยาย หรือค่าลดทอนเล็กน้อยในช่วงกลางๆ ของความกว้างแถบ โดยทั่วไปกำหนดเขตความกว้างที่ 3 dB หรือครึ่งหนึ่งของกำลังสูงสุด ดังรูป 2.1 ซึ่งมีค่าความกว้างแถบเท่ากับ 3,000 Hz ที่ 3 dB



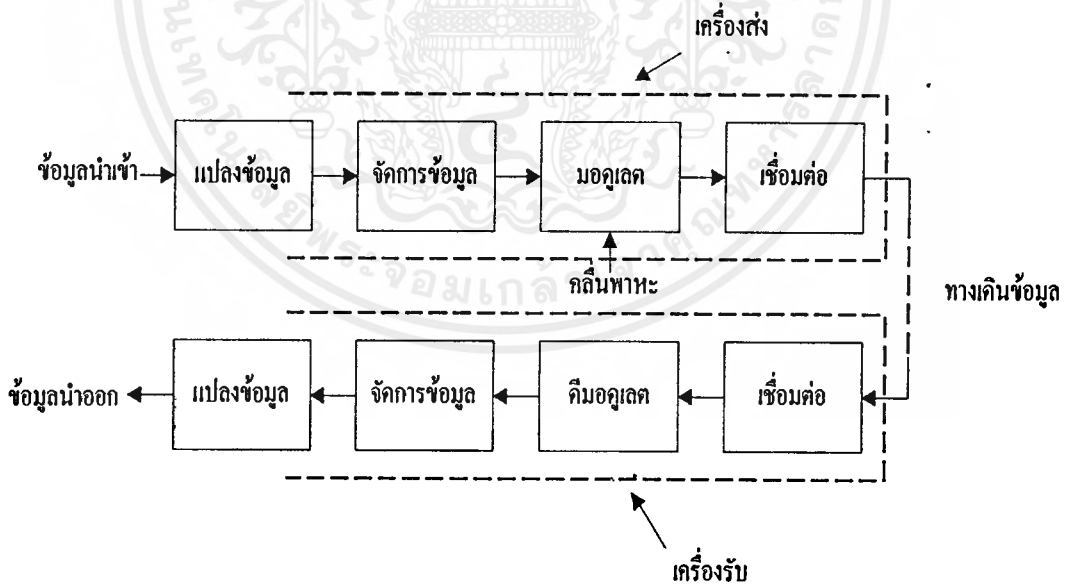
รูปที่ 2.1 การกำหนดค่าความกว้างแถบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรับและการส่งข้อมูลแบบแอนะล็อก



(ก) ระบบเบสแบนด์



(ข) ระบบมอดูเลต

รูปที่ 2.2 การส่งและรับข้อมูลสัญญาณแอนะล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

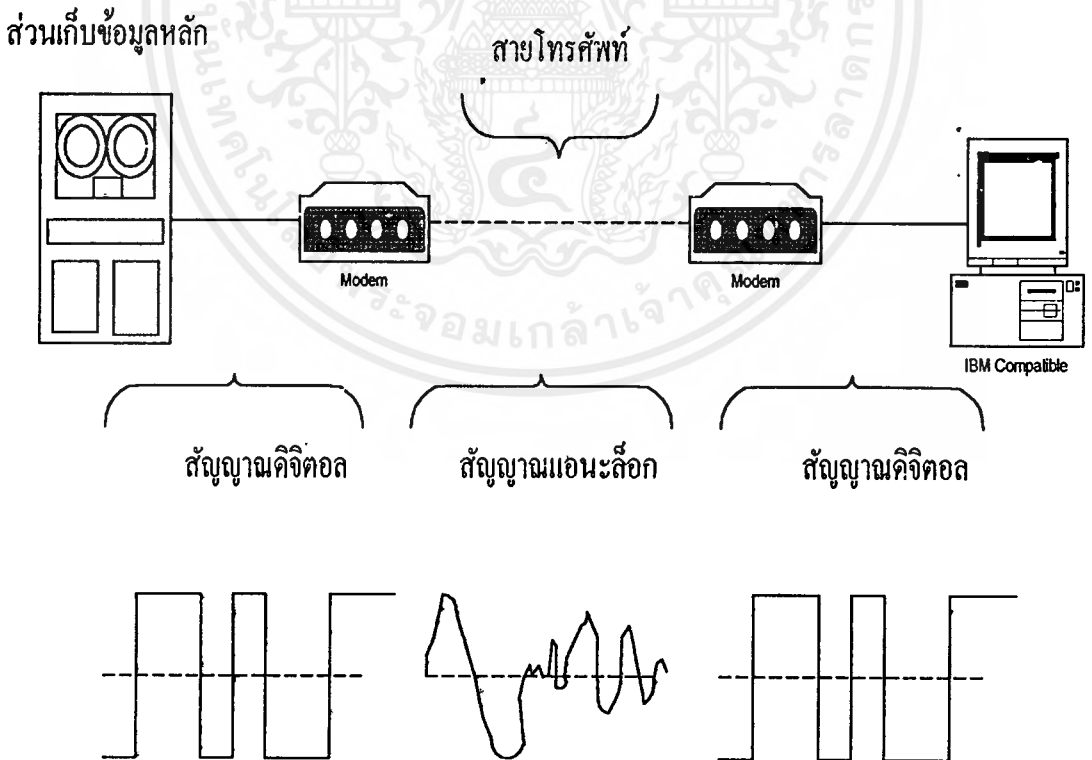
จากรูป (ก) แสดงถึงระบบเบสแบนด์ (Baseband) มีลักษณะสำคัญคือรูปสัญญาณที่ส่งออกมา จะมีรูปสเปกตรัมของความถี่เดียวกับแหล่งต้นทาง หรือแหล่งผลิตความถี่ซึ่งหมายถึงไม่มีการมอดูเลต (modulate) กับคลื่นพาหะที่มีความถี่สูงกว่า

ส่วนรูป (ข) แสดงถึงระบบสื่อสารแบบแอนะล็อกที่มีการรวม และการแยกสัญญาณ ในทางคณิตศาสตร์ (Modulation and Demodulation) คือการรวมหรือแยกสัญญาณจะใช้การเปลี่ยนรูปสเปกตรัม ความถี่ของสัญญาณให้เข้ากับความถี่ที่เลือกไว้ หรือเป็นการป้องกันสัญญาณอื่นแทรกเข้ามาในช่วงความถี่เดียวกัน ซึ่งจะใช้ในการสื่อสารระบบ AM และ FM

2.1.2 ระบบสื่อสารแบบดิจิทัล

ลักษณะข้อมูลที่ใช้ในระบบนี้จะใช้รหัส “1” หรือ “0” เลขฐานสอง, เลขฐานสิบหก เป็นต้น

การเปลี่ยนสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล ใช้วิธีการสุ่มตัวอย่าง (sampling) ซึ่งเป็นวิธีการทางคณิตศาสตร์ ค่าที่ได้จากการสุ่มตัวอย่างจัดเป็นเลขฐานสอง (binary code)

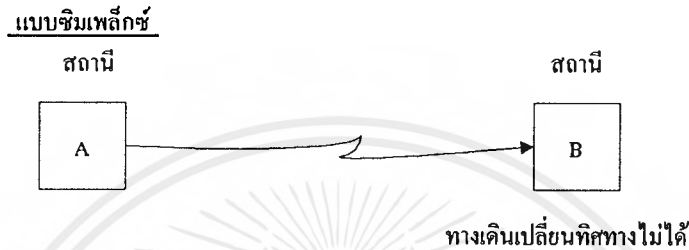


รูปที่ 2.3 การสื่อสารทั้งแบบแอนะล็อกและดิจิทัล

2.2 การส่งสัญญาณ

2.2.1 การส่งสัญญาณแบบทิศทางเดียว (Simplex)

หมายถึง การส่งสัญญาณให้ด้านรับเพียงด้านเดียว โดยไม่สามารถโต้ตอบระหว่างกันได้ เช่น การกระจายเสียงของสัญญาณวิทยุ สัญญาณโทรทัศน์ เป็นต้น



รูปที่ 2.4 แผนภาพการสื่อสารทางเดียว

2.2.2 การส่งผ่านแบบสองทิศทางแต่ต่างเวลา (Half-duplex)

สถานีทั้งสองด้านสามารถส่ง และรับสัญญาณระหว่างกันได้ โดยมีข้อกำหนดว่า ด้านหนึ่งเป็นด้านรับเสมอ เช่น วิทยุสมัครเล่นที่สามารถโต้ตอบกันได้

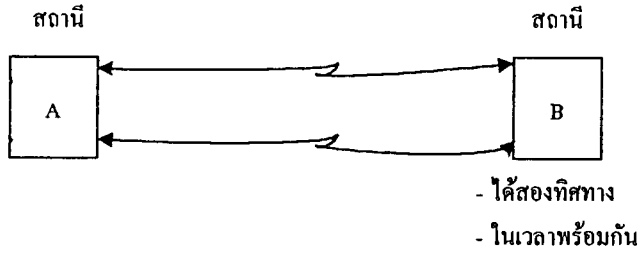


รูปที่ 2.5 แผนภาพการสื่อสารสองทิศทาง แต่ต่างเวลา

2.2.3 การส่งผ่านแบบสองทิศทางที่เวลาเดียวกัน (Full-duplex)

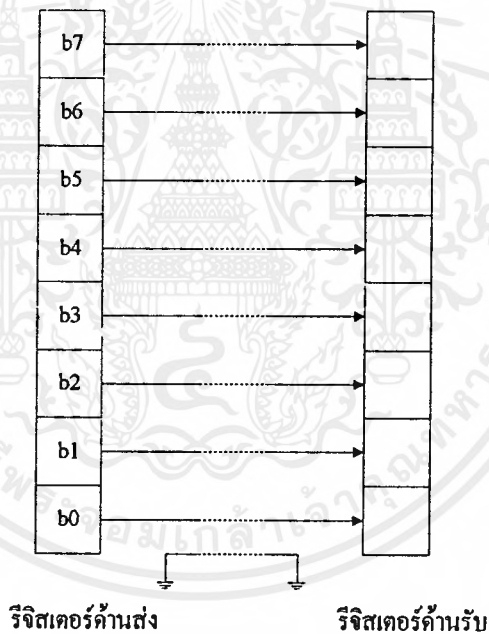
หมายถึง การที่ด้านรับและด้านส่งสามารถส่งสัญญาณได้ในเวลาพร้อมกัน และไม่ต้องสลับด้านกันด้วย

แบบพล-คูเพิล็กซ์

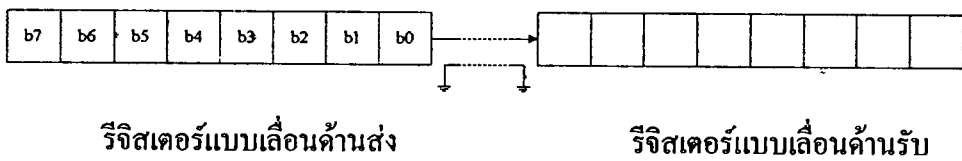


รูปที่ 2.6 แผนภาพการสื่อสารแบบสองทิศทางในเวลาเดียวกัน

2.3 การส่งข้อมูลแบบอนุกรมและแบบขนาน



(ก) แบบขนาน



(ข) แบบอนุกรม

รูปที่ 2.7 การรับส่งข้อมูลแบบขนานและแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

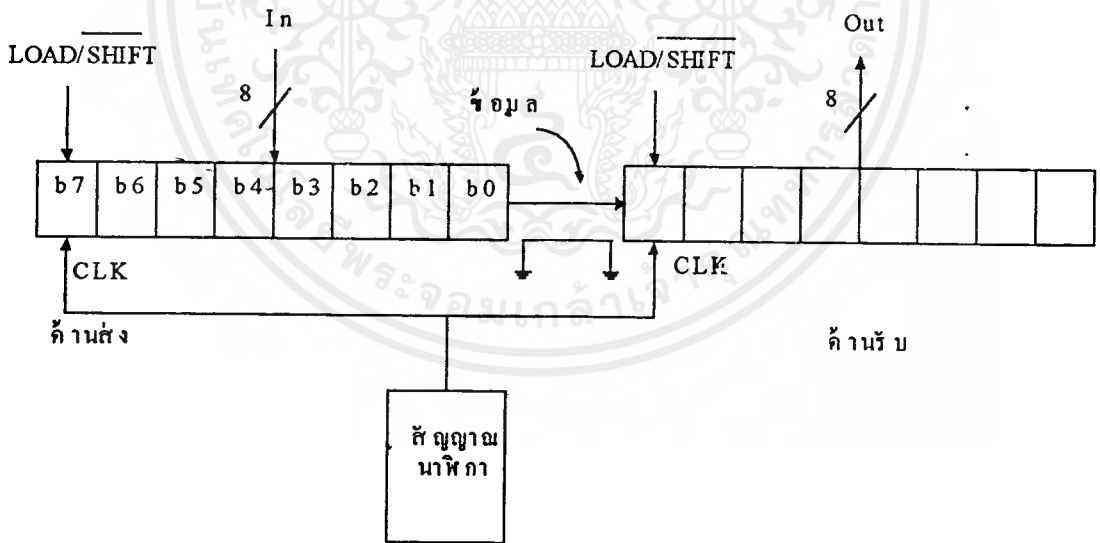
อธิบายได้ว่า

1. กรณีแบบขนาน ทุกบิตของข้อมูลถูกส่งแยกตามทางติดต่อที่แยกตามแต่ละบิตในเวลาเดียวกัน
2. กรณีแบบอนุกรม แต่ละบิตของข้อมูลถูกส่งไปบนทางติดต่อ 1 ช่อง และส่งครั้งละหนึ่งบิต

เปรียบเทียบทั้ง 2 วิธี

แบบขนานใช้ค่าใช้จ่ายสูงกว่าแบบอนุกรม เนื่องจากต้องใช้สายนำข้อมูลมาก และต้องมีความเร็วในการส่งสูงกว่าด้วย เพราะทุกบิตส่งในเวลาเดียวกัน และเหมาะสำหรับการส่งการรับที่อยู่ใกล้ๆ กัน เช่น ภายในห้องเดียวกัน ส่วนแบบอนุกรมจะเหมาะสำหรับการส่งแบบระยะไกล

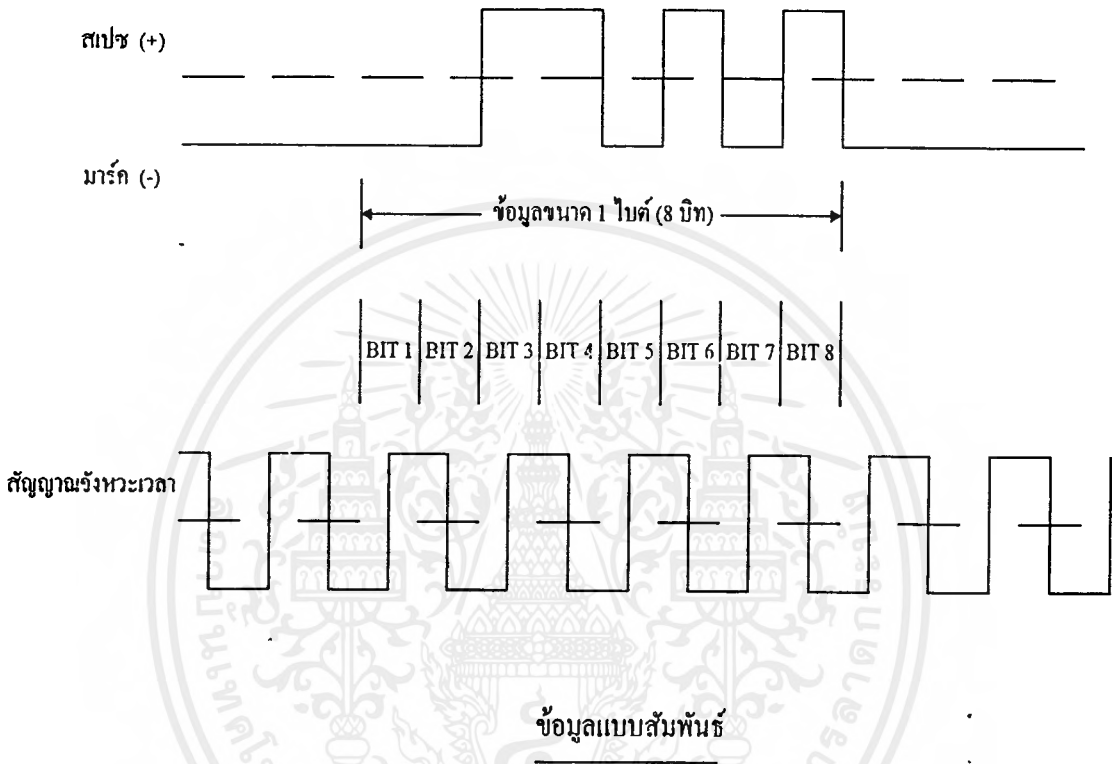
2.4 การส่งข้อมูลแบบสลับพัลส์และแบบไม่สลับพัลส์



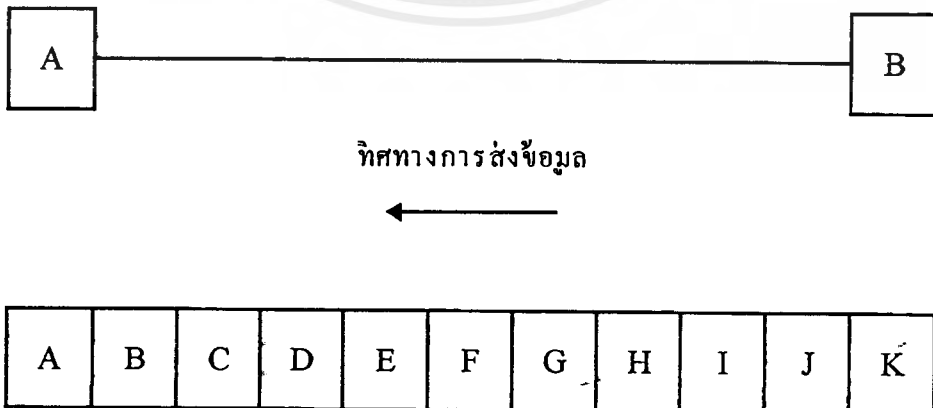
รูปที่ 2.8 การส่งข้อมูลแบบสลับพัลส์

2.4.1 การส่งข้อมูลแบบสลับพัลส์

หมายถึง การที่ด้านรับอ่านข้อมูลเข้ามาในจังหวะเดียวกันกับด้านส่ง โดยใช้สัญญาณนาฬิกาเป็นตัวกำหนดจังหวะการทำงานของรีจิสเตอร์ทั้งสองให้สัมพันธ์กัน



รูปที่ 2.9 รูปแบบข้อมูลแบบสลับพัลส์



รูปที่ 2.10 การส่งข้อมูลแบบสลับพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

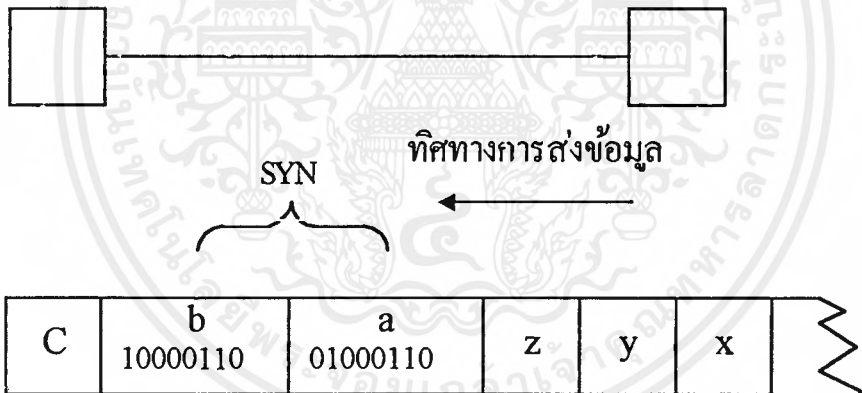
-ตัวอักษรจาก A-K ถูกส่งไปอย่างต่อเนื่อง โดยที่ค่าช่วงเวลาระหว่างตัวอักษรมีค่าเท่ากับศูนย์

-ทางด้านรับจะต้องทราบตำแหน่งบิตแรกของตัวอักษรตัวแรกสุดรวมทั้งรู้ขนาดของตัวอักษรและความเร็วในการส่งด้วย

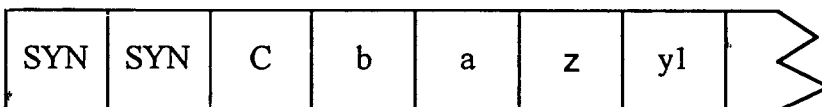
อักขระควบคุมซิงโครไนส์ (SYN)

ขั้นตอนการทำงานด้านรับ

1. ด้านรับทำการตรวจสอบ (detect) อักขระ “SYN” ในสายข้อมูลให้พบก่อน โดยกำหนด รูปแบบ-“SYN” คือ 00010110 (ใช้พาริตีคู่)
2. ตำแหน่งด้านรับกำลังตรวจสอบ จะนำข้อมูลขณะนั้นเปรียบเทียบกับ อักขระ “SYN” ที่ด้านรับเก็บไว้ ถ้าตรงกันแสดงว่าพบอักขระ “SYN” และสามารถรับอักขระหลังจากนั้นไปได้อย่างต่อเนื่อง



(ก)



(ข) การซิงโครไนส์ที่ถูกต้อง

รูปที่ 2.11 การซิงโครไนส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

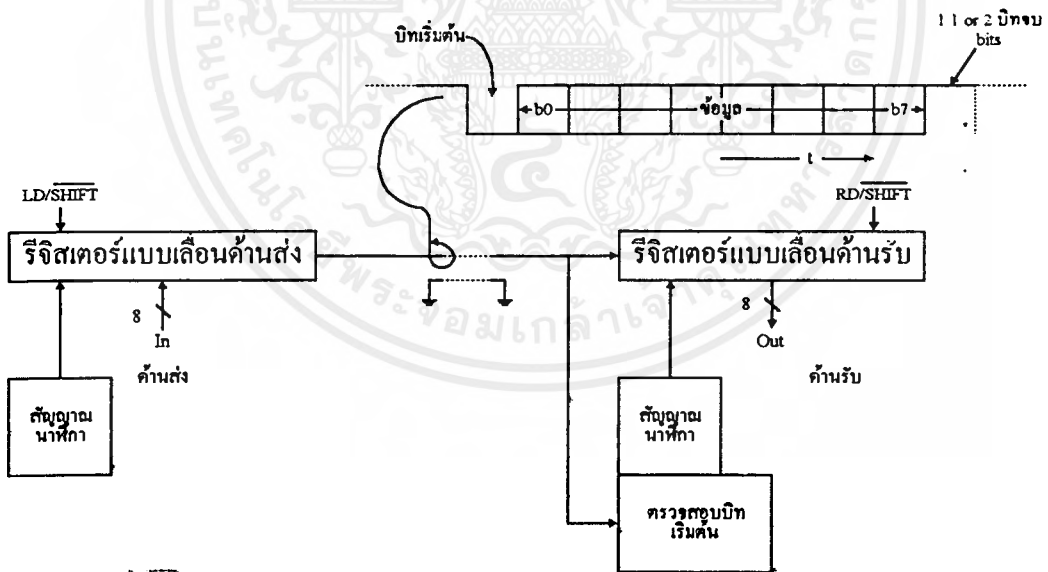
แสดงตัวอย่างของการหาอักขระซิงโครนัส

1. กรณีเอ ถ้าด้านรับตรวจพบข้อมูลมีลักษณะเหมือนอักขระ “SYN” ทำให้เกิดการซิงโครนัสที่ผิดพลาดได้ อย่างในรูป (a) ถ้าคิด 4 บิตท้ายของอักขระ “b” และ 4 บิตแรกของอักขระ “a” พบว่ามีรูปแบบเหมือนอักขระ “SYN” ทำให้ด้านรับตีความผิด ทำให้การรับข้อมูลผิดพลาด

2. กรณีบี เป็นการแก้ไขข้อบกพร่องโดยให้อักขระ “SYN” 2 ตัว วางอยู่หน้าข้อมูลที่ต้องการส่ง ทางด้านรับก็จะทำการตรวจสอบอักขระ “SYN” ให้ได้ติดกัน 2 ตัว เพื่อเป็นการยืนยันว่า ส่วนที่ติดตามาคือ ข้อมูล

บางระบบอาจกำหนดให้อักขระ “SYN” ได้ 3-4 ตัว นำหน้าข้อมูลเพื่อความแน่นอนของระบบมากขึ้น

2.4.2 การส่งข้อมูลแบบไม่สัมพันธ์



รูปที่ 2.12 การส่งข้อมูลแบบไม่สัมพันธ์

จากรูปจะพบว่าไม่จำเป็นต้องซิงโครนัสตลอดเวลาบนทางติดต่อข้อมูล โดยจะมีการซิงค์ก็ต่อเมื่อมีข้อมูลที่จะรับ/ส่งเท่านั้น จึงต้องใช้บิตเริ่มต้น เพื่อให้ด้านรับตรวจจับ การเริ่ม

ส่งข้อมูลและมีผลให้วงจรกำเนิดสัญญาณพิกภายในด้านรับทำงานเพื่อเกิดการชิงโครนัสกันในการรับส่งข้อมูล ความถี่ที่ใช้ด้านรับ/ส่ง จะเท่ากันและขึ้นอยู่กับอัตราบิต (bit rate) ด้วย และต้องเพิ่มบิตจบ (stop bit) เพื่อบอกการสิ้นสุดของข้อมูลที่รับ/ส่งโดยมีขนาด 1-2 บิต

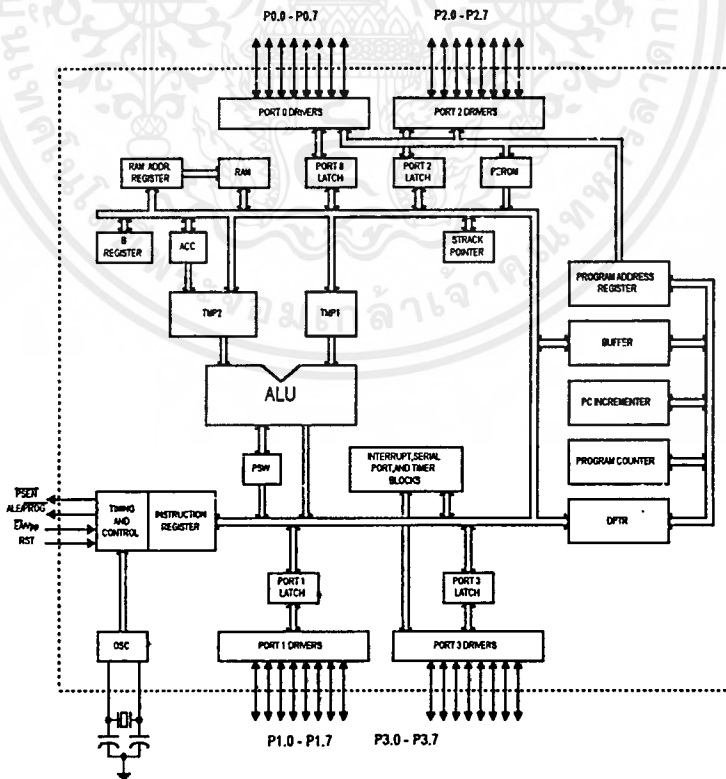
อัตราบิตมาตรฐานที่ใช้กันมีดังนี้

1. แบบไม่สลับพังก์ ใช้ 75,110,300 และ 1200 บิต/วินาที
2. แบบสลับพังก์ ใช้ 2400,4800 และ 9600 บิต/วินาที

2.5 ไมโครคอนโทรลเลอร์ เบอร์ AT89C51

2.5.1 สถาปัตยกรรมของ AT89C51

ในรูปที่ 1 เป็นสถาปัตยกรรมภายในของ AT89C51 ซึ่งจะอธิบายถึงส่วนย่อยๆ ของภายใน AT89C51 เพียงชีพเดียว และสัญญาณจากภายในจะต่อออกสู่ภายนอกทางขา (Pin) ของ AT89C51 ที่มีอยู่ 40 ขา ดังรูปที่ 2.13



รูปที่ 2.13 สถาปัตยกรรมของ AT 89C51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C51 ไมโครคอนโทรลเลอร์ที่บรรจุอยู่ในวงจรรวมแบบ Dual Inline Package (DIP) ซึ่งแต่ละข้างของ AT 89C51 มีขาอยู่ข้างละ 20 ขารวมทั้งหมด 40 ขา ที่ใช้งานในต่างๆ กันดังนี้

Vcc ขา 40 เป็นขาที่ต้องป้อนไฟเลี้ยง + 5 โวลต์เข้าไปเพื่อให้วงจรรวมทำงานได้ ระดับโวลเตจของลอจิก 0 และ 1 ของ AT89C51 จึงต้องเข้ากับอุปกรณ์ลอจิกแบบ TTL ได้โดยตรง

Vss ขา 20 เป็นขาที่ต้องต่อกับกราวด์ ของแหล่งจ่ายไฟ การต่ออุปกรณ์ทั้งหมดจะต้องมีกราวด์ของอุปกรณ์ต่อเข้าด้วยกัน

Port 0 เป็นพอร์ตนานขนาด 8 บิต ขา 39-32 เริ่มจากบิต 0 ถึง 7 ตามลำดับดังในรูปที่ 2 P0.7 คือบิต 7 ของพอร์ท 0 เป็นบิตที่มีนัยสำคัญสูงสุด (Most Significant) และ P0.0 คือบิต 0 ของพอร์ท 0 เป็นบิตที่มีนัยสำคัญต่ำสุด (Least Dignificant) พอร์ท 0 ใช้ได้ทั้งรับ-ส่งตำแหน่งและข้อมูลกับหน่วยความจำหรือใช้เป็นพอร์ทรับ-ส่งข้อมูล ข้อมูลที่ส่งออกทางพอร์ท 0 จะถูก Latch ไว้ที่ขาของพอร์ท โครงสร้างแต่ละบิตของพอร์ท 0 เป็นแบบ open Drain idirectional

Port 1 เป็นพอร์ตนานขนาด 8 บิต ในรูปที่ 2 คือ ขา P1.0 ถึง P1.7 (ขา 1-8) P1.0 หมายถึงบิต 0 ของพอร์ท 1 ซึ่งเป็นบิต Least Significant Bit และบิต P1.7 หมายถึงบิตที่ 7 ของพอร์ท 1 ซึ่งเป็นบิต Most Significant Bit.

Port 2 พอร์ตนานขนาด 8 บิต คือขา P2.0 ถึง P2.7 (บิต 0 ถึง บิต 7 ของพอร์ท 2)

Port 3 คือขา P3.0 ถึง P3.7 หรือขา 10-17 แต่ละบิตของพอร์ท 3 จะมีฟังก์ชันดังนี้

P3.0/RXD (Serial Input Port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม

P3.1/TXD (Serial Output Port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม

P3.2/INT0 (External Interrupt) ใ้รับสัญญาณขัดจังหวะภายนอก

P3.3/INT1 (External Interrupt) ใ้รับ สัญญาณขัดจังหวะภายนอก..

P3.4/T0 (Timer/Counter 0 External Input) ขารับสัญญาณเข้าไปยังวงจร Timer/Counter 0 ที่ทำหน้าที่นับจำนวนไซเคิลของสัญญาณ T0 นี้หรือสัญญาณนาฬิกาก็ได้

P3.5/T1 (Timer/Counter 1 External Input) ขารับสัญญาณเข้าไปยัง Timer/Counter 1 ซึ่งมีการทำงานเหมือนกับ T0

P3.6/WR (External Data Memory Write Strobe) ขาสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำ สำหรับข้อมูลภายนอก 8051

P3.7/RD (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำสำหรับข้อมูลภายนอก

/PSEN Program Store Enable เป็นขาที่ 29 ในรูปที่ 2 ขานี้ปกติจะให้ลอจิก 1 แต่จะส่งลอจิก 0 เมื่อต้องการอ่านคำสั่ง (Fetch Instruction) ที่จะนำไปทำงานมาจากหน่วยความจำสำหรับโปรแกรมภายนอก 8051 ในกรณี ที่อ่านคำสั่งซึ่งเก็บอยู่ในหน่วยความจำ สำหรับโปรแกรมภายใน 8051 แล้วสัญญาณนี้จะไม่เปลี่ยนลอจิกเป็น 0 ขา PSEN นี้สามารถต่อไปยังขาอินพุตของ TTL ชนิด LS ได้ถึง 8 อินพุต

/EA External Access ขา 31 ของรูปที่ 2 ขานี้เป็นขาอินพุตที่ต่อเข้าไปยังวงจร Timing and Control ในรูปที่ 1 เพื่อควบคุมการสร้างสัญญาณ PSEN ถ้าป้อนสัญญาณลอจิก 0 เข้าไปที่ขา EA นี้แสดงว่าโปรแกรมในตำแหน่ง 0000H-0FFFH ที่ต้องการให้ทำงานถูกเก็บไว้ภายนอก 8051 จะต้องสร้างสัญญาณ PSEN ออกไปยังภายนอก เพื่อทำการ FETCH คำสั่งเข้ามาทำงาน แต่ถ้าสัญญาณที่ป้อนให้ขา EA เป็น 1 หมายความว่าโปรแกรมในตำแหน่ง 0000H-0FFFH ถูกเก็บไว้ใน AT89C51 การทำงานในตำแหน่งหน่วยความจำช่วงนี้จะอ่านคำสั่งต่างๆจาก ROM ภายใน 8051

2.5.2 คุณสมบัติที่สำคัญของ MCS-51

1. สามารถนำเอาข้อมูลมา AND, OR หรือทำ Complement ทั้งแบบทีละ 8 บิต และ 1 บิต
2. สามารถใช้กับหน่วยความจำโปรแกรม ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงาน ได้สูงสุด 64 กิโลไบต์
3. สามารถต่อกับหน่วยความจำข้อมูล ได้สูงสุด 64 กิโลไบต์
4. มีหน่วยความจำสำหรับโปรแกรมภายใน
5. มีพอร์ทขนาน สำหรับข้อมูลเข้าและออกจำนวน 32 บิต ที่ข้อมูล แต่ละบิตเป็นอิสระต่อกัน
6. มีวงจร Timer/Counter ขนาด 16 บิต 2 ชุด

7. มี Universal Asynchronous Receiver Transmitter (UART) สำหรับรับ-ส่ง ข้อมูลอนุกรมแบบ Full Duplex ที่สามารถเลือกรูปแบบการรับ-ส่งข้อมูลได้ 4 แบบ

- 8. มีแหล่งกำเนิดสัญญาณของซัดจังหะการทำงานของโปรแกรม 6 แหล่ง

9. สามารถเลือกรูปแบบการทำงานให้อยู่ในโหมด Idle และ Power Down ซึ่งจะประหยัดการใช้กำลังไฟฟ้าในการทำงาน

ซึ่งจากข้อคัตังกล่าว จึงนำ MCS-51 มาใช้ในการทำเครื่องส่งข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์

2.6 การเขียนโปรแกรมภาษาแอสแซมบลี

การที่จะให้ MCS-51 ทำงานได้จะต้องให้คำสั่งแก่มัน การนำรหัสคำสั่งหลายๆ รหัสคำสั่งมาเรียงกันให้ MCS-51 ทำงานเรียกว่าโปรแกรมภาษาแอสแซมบลี ซึ่งเป็นภาษาที่อยู่ระหว่างภาษาเครื่องกับภาษาระดับสูง โดยภาษาระดับสูงเช่น Pascal หรือ C จะใช้ชุดคำสั่งที่ใกล้เคียงกับภาษาที่มนุษย์เข้าใจได้ง่าย ส่วนภาษาเครื่องจะเป็นภาษาที่ใช้เลขฐานสองซึ่งคอมพิวเตอร์จะเข้าใจสำหรับ CPU แต่ละเบอร์ โปรแกรมภาษาเครื่องจะเป็นชุดจำนวนไบต์ของเลขฐานสองซึ่งขึ้นอยู่กับชุดคำสั่งที่จะให้คอมพิวเตอร์ทำงาน

ภาษาแอสแซมบลีจะแทนรหัสภาษาเครื่องเลขฐานสองด้วยรหัสที่เราเข้าใจได้ง่ายคือ นิโมนิค “Mnemonics” ถ้าหากให้ CPU บวกละจะต้องป้อนรหัสคำสั่งเป็นภาษาเครื่องว่า “10110011” ซึ่งถ้าเขียนเป็นภาษาแอสแซมบลี อาจแทนด้วย “ADD” การเขียนโปรแกรมภาษาแอสแซมบลีจะเขียนเป็นรหัสนิโมนิคทั้งหมดเพื่อให้เข้าใจได้ง่ายแต่ถ้าจะให้ CPU เข้าใจจะต้องแปลงรหัสนิโมนิคเหล่านี้ให้เป็นเลขฐานสอง ขั้นตอนนี้เรียกว่า Assembler ซึ่ง อาจแปลงได้โดยการเปิดตารางรหัสคำสั่งของ CPU ที่กำลังศึกษาอยู่ หรือแปลงโดยการใช้โปรแกรม Assembler ทั้งสิ้น นอกจากนี้การเขียนโปรแกรมบนเครื่องคอมพิวเตอร์ยังมีคำสั่งพิเศษต่างๆ ที่ช่วยในการเขียนโปรแกรมอีกด้วย

รูปแบบของภาษาแอสแซมบลี

โปรแกรมภาษาแอสแซมบลีประกอบด้วยส่วนต่างๆ ดังต่อไปนี้

1. Machine Instructions

2. Assembler Directives

3. Assembler Controls

4. Comments

Machine Instructions คือชุดคำสั่งภาษาเครื่องโดยแทนด้วยรหัส Mnemonics เช่น MOV,ANL เป็นต้น **Assembler Directives** หรือคำสั่งเทียมเป็นคำสั่งที่กำหนดขึ้นในภาษาแอสเซมบลี โดยจะไม่ถูกเปลี่ยนแปลงเป็นรหัสภาษาเครื่องมีไว้สำหรับกำหนดโครงสร้างโปรแกรม,สัญลักษณ์,ข้อมูลต่างๆ เช่น ORG,EQU เป็นต้น **Assembler Controls** เป็นชุดคำสั่งในการควบคุมของตัวแอสเซมเบอร์ **Comments** เป็นการเขียนคำอธิบายเข้าไปในโปรแกรม

ในการเขียนโปรแกรมในภาษาแอสเซมบลีในแต่ละบรรทัดมีส่วนประกอบที่สำคัญ 4 ส่วนคือ Label, Mnemonics, Operan, Comment โดยรูปแบบทั่วไปจะเป็นดังนี้

[Label :] Mnemonic [Operand] [,Operand] [....] [; Comment]

ในโปรแกรมมักจะเริ่ม Label ที่คอลัมน์ที่ 1

Label Field

ในภาษาแอสเซมบลี Label จะเป็นตัวแทนตำแหน่งของชุดคำสั่งหรือข้อมูลที่ตามหลัง Label อยู่ในคำสั่งกระโดดหรือคำสั่งต่างๆที่ต้องมีการอ้างตำแหน่ง สามารถแทนค่าตำแหน่งด้วย Label ได้เลย เช่น SJMP SKIP เป็นการกระโดดไปที่ตำแหน่งที่แทนด้วย Label SKIP

โดยทั่วไปแล้ว Label Field แทนได้ สองความหมายคือ เป็น “Label” แทนค่าตำแหน่ง และเป็น “Symbol” ซึ่งจะแทนค่าสัญลักษณ์ ถ้าหากจะใช้เป็น Label จะตามด้วยเครื่องหมาย Colon (:) แต่ถ้าจะเป็น Symbol จะตามด้วยคำสั่งเทียม เช่น EQU, SEGMENT, BIT, DATA เป็นต้น พิจารณาโปรแกรมต่อไปนี้จะใช้ PAR แทน Symbol และ START แทน Label

PAR EQU 500 ; “PAR” เป็นสัญลักษณ์แทนด้วยค่า 500

START: MOV,#0FFH ; “START” เป็นลาเบลจะมีความหมายแทนตำแหน่งที่เก็บคำสั่ง MOV

การตั้งชื่อให้ Label Field โดยมากจะเริ่มด้วยตัวอักษร สำหรับรายละเอียดต่างๆสามารถศึกษาได้จากคู่มือของตัว Assembler โดยตรง

Mnemonic Field

ส่วน Mnemonic Field จะเป็นชุดคำสั่งหรือคำสั่งเทียมก็ได้ ซึ่งจะเขียนตามหลัง Label ตัวอย่างของชุดคำสั่งได้แก่ ADD, MOV, DIV หรือ INC ตัวอย่างของคำสั่งเทียมได้แก่ ORG, EQU หรือ DB

Operand Field

ในการเขียน Mnemonic เป็นตัวบอกว่าจะให้ Mnemonic ทำอะไร เช่น MOV จะเป็นตัวบอกให้ย้ายข้อมูล แต่ยังไม่มีย้ายว่าจะย้ายจากไหนไปไหน ส่วนที่จะบอกว่าจะให้ทำกับอะไรเรียกว่า Operand ซึ่งจะเขียนตามหลังรหัส Mnemonic ใน Operand Field จะประกอบด้วย Address หรือ Data ที่จะใช้กับชุดคำสั่ง ซึ่งอาจจะเป็น Label ที่แทนตำแหน่งของข้อมูลหรือ Symbol ที่แทนค่าข้อมูลด้วยก็ได้คำสั่งส่วนใหญ่จะมี Operand Field ตามหลัง แต่บางคำสั่งจะไม่มีเช่น คำสั่ง RET

Comment Field

ส่วนนี้เป็นส่วนที่เขียนขึ้นในภาษา แอสเซมบลี เพื่อเป็นคำอธิบายส่วนต่างๆ ในโปรแกรม โดยการเขียนจะใช้เครื่องหมาย Semicolon (;) นำหน้าส่วน Comment นี้ ตัวแอสเซมเบอร์จะไม่แปลเป็นภาษาเครื่อง

2.7 การส่งข้อมูลจากคอมพิวเตอร์ออกทางเครื่องพิมพ์

การติดต่อระหว่างระบบไมโครคอนโทรลเลอร์ และเครื่องพิมพ์ตามมาตรฐานแบบขนาน (อินเตอร์เฟซแบบเซนทรอนิกส์) (Centronic Interface) เพื่อนำมาใช้ในการพิมพ์ค่าข้อมูลรหัสแอสกี (ASCII) ของตัวอักษร ตัวเลข หรือสัญลักษณ์ต่างๆ บนกระดาษเพื่อเก็บบันทึกไว้อย่างถาวร เนื่องจากการติดต่อกันเป็นการสื่อสารแบบขนาน สัญญาณข้อมูลจึงสามารถโอนถ่ายไปยังเครื่องพิมพ์ด้วยความรวดเร็วทุกบิตข้อมูลพร้อมกัน เครื่องพิมพ์มักจะมีความเร็วในการทำงานต่ำกว่าไมโครคอนโทรลเลอร์มาก ดังนั้นจึงต้องมีสายสัญญาณควบคุมเพิ่มเติมขึ้น สำหรับใช้ในการบอกสภาพความพร้อมที่จะรับ หรือส่งข้อมูลของอุปกรณ์ทั้งสอง

2.7.1 การใช้งานสัญญาณควบคุมของเครื่องพิมพ์แบบขนาน

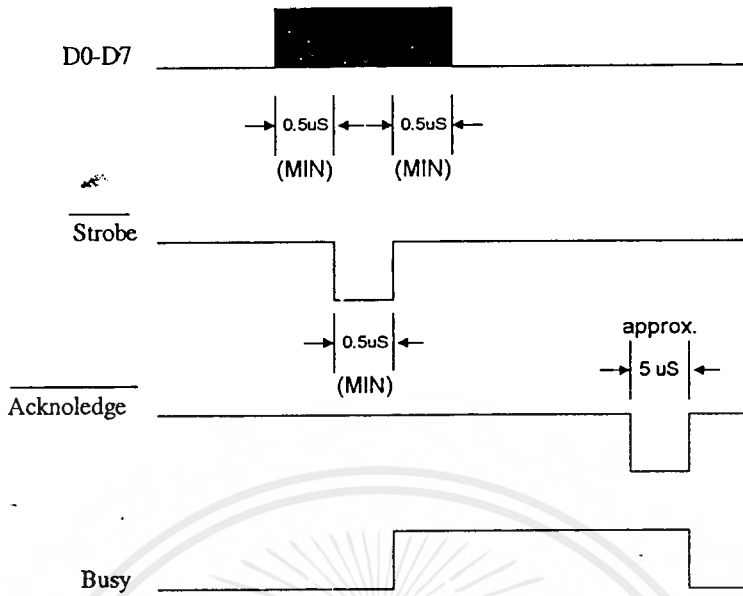
แม้ว่าสัญญาณควบคุมในการพิมพ์อินเตอร์เฟซแบบขนานกับเครื่องพิมพ์จะมีจำนวนมาก แต่โดยพื้นฐานแล้ว มักจะใช้สัญญาณข้อมูล 8 เส้นกับสัญญาณควบคุมอีกเพียง 3 เส้น คือ busy, acknowledge และ strobe เท่านั้น

ตารางที่ 2.1 เส้นสัญญาณควบคุม(บางส่วน) ในการติดต่อระหว่างไมโครคอนโทรลเลอร์กับเครื่องพิมพ์แบบขนาน

ชื่อสัญญาณ	ทิศทาง
Strobe	ไปยังเครื่องพิมพ์
Acknowledge	ไปยังไมโครคอนโทรลเลอร์
Busy	ไปยังไมโครคอนโทรลเลอร์

การทำงานตามแผนภาพสัญญาณเวลา (Timing diagram) ในรูปที่ 1 มีขั้นตอนดังนี้

1. เมื่อต้องการส่งข้อมูลหนึ่งไบต์ออกมาให้เครื่องพิมพ์ ไมโครคอนโทรลเลอร์จะทำการส่งข้อมูลนี้ออกมาทางเส้นสัญญาณ $D_0 - D_7$ และควบคุมเส้นสัญญาณ strobe ให้เกิดเป็นพัลส์ขึ้น เพื่อแจ้งให้กับทางเครื่องพิมพ์รับทราบ
2. เครื่องพิมพ์จะทำการรับข้อมูลนี้เข้าไปเก็บไว้ภายในหน่วยความจำ เมื่อเสร็จสิ้นแล้วจึงแจ้งกลับโดยการสร้างพัลส์ลบให้เกิดขึ้นทางเส้นสัญญาณ acknowledge
3. เมื่อไมโครคอนโทรลเลอร์ได้รับทราบว่า มีพัลส์ acknowledge แจ้งกลับมาก็จะสามารถส่งข้อมูลไบต์ถัดไปให้กับเครื่องพิมพ์ได้ต่อไป ในขณะที่ไมโครคอนโทรลเลอร์รอพัลส์ acknowledge แจ้งกลับมานั้น อาจจะต้องตรวจสอบสถานะของเส้นสัญญาณ busy ด้วยว่าเป็นระดับลอจิกสูงหรือไม่ เนื่องจากจะเป็นการแจ้งให้ทราบว่าเครื่องพิมพ์ไม่สามารถ รับข้อมูลได้ในช่วงเวลานี้ ดังนั้น ไมโครคอมพิวเตอร์ก็ต้องรอคอยไป จนกว่าเส้นสัญญาณนี้จะเปลี่ยนแปลงกลับมาเป็นระดับลอจิกต่ำอีกครั้งหนึ่ง (ดูรูปที่ 2.14)



รูปที่ 2.14 แผนภาพสัญญาณเวลาของการสื่อสาร ระหว่างไมโครคอนโทรลเลอร์กับ เครื่องพิมพ์แบบขนาน

2.7.2 รายละเอียดของสายสัญญาณต่างๆ ของ เครื่องพิมพ์

ตารางที่ 2.2 ตำแหน่งขาและหน้าที่ของแต่ละขาของ Port printer

ขั้วสัญญาณ ขาไป	ขั้วสัญญาณ ขากลับ	ชื่อ สัญญาณ	ทิศทาง	หน้าที่
1	19	/STROBE	อินพุต	เป็นสัญญาณที่ส่งจากคอมพิวเตอร์ เพื่อบอกให้เครื่องพิมพ์รับข้อมูลไปพิมพ์ได้
2-9	20-27	DATA	อินพุต	เป็นสายสัญญาณข้อมูล ที่ส่งจากคอมพิวเตอร์ ขนาด 8 บิต
10	28	/ACK	เอาต์พุต	เป็นสัญญาณที่ส่งออกจากเครื่องพิมพ์ เพื่อบอกให้คอมพิวเตอร์รู้ว่าได้รับข้อมูลไปเรียบร้อยแล้ว

ตารางที่ 2.2 (ต่อ)

ขั้วสัญญาณ ขาไป	ขั้วสัญญาณ ขากลับ	ชื่อ สัญญาณ	ทิศทาง	หน้าที่
11	29	BUSY	เอาต์พุต	เป็นสัญญาณจากเครื่องพิมพ์เพื่อบอกให้คอมพิวเตอร์รู้ว่าขณะนี้เครื่องพิมพ์ยังไม่พร้อมที่จะรับข้อมูล โดยจะให้สัญญาณ "High" ออกมา
12	30	PE	เอาต์พุต	เป็นสัญญาณที่ส่งจากเครื่องพิมพ์เมื่อกระดาษพิมพ์หมด
14	-	/AUTO FEEDXT	อินพุต	เป็นสัญญาณที่ส่งจากคอมพิวเตอร์ เมื่อเครื่องพิมพ์ได้รับสัญญาณนี้ เครื่องพิมพ์จะเลื่อนบรรทัดใหม่ 1 บรรทัดหลังจากที่พิมพ์เสร็จ
16	-	0 V	-	ขั้ว 0 V
17	-	GND	-	ต่อกับโครงของเครื่องพิมพ์
18	-	+5V	-	ขั้วต่อ +5 โวลต์
19-30,33	-	GND	-	สัญญาณกราวด์ของระบบ
31	-	/INT	อินพุต	เป็นสัญญาณที่ส่งจากคอมพิวเตอร์ โดยจะทำงานเมื่อสัญญาณ "Low" เมื่อเครื่องพิมพ์ได้รับสัญญาณนี้ เครื่องพิมพ์จะเลื่อนหัวพิมพ์สู่จุดเริ่มต้นพิมพ์
32	-	/ERROR	เอาต์พุต	เป็นสัญญาณที่ส่งจากเครื่องพิมพ์ เพื่อบอกให้คอมพิวเตอร์รู้ว่าตอนนี้เครื่องพิมพ์กำลังขัดข้อง ไม่สามารถที่จะรับข้อมูลได้

2.8 พอร์ตข้อมูลแบบขนานเบอร์ 8255

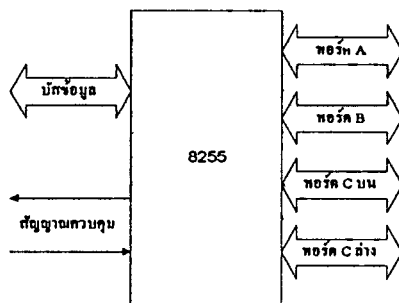
การใช้งานไมโครโปรเซสเซอร์ส่วนใหญ่ จะต้องเชื่อมต่อกับอุปกรณ์ภายนอก เช่น สวิตช์ รีเลย์หรือตัวตรวจจับอื่นๆ การเชื่อมต่อในลักษณะดังกล่าวจะเชื่อมต่อกับพอร์ตอินพุต/เอาต์พุต เพื่อให้ไมโครโปรเซสเซอร์ส่งสัญญาณควบคุมไปยังอุปกรณ์ต่างๆ ตามเงื่อนไขที่เกิดขึ้นและสามารถตรวจสอบได้ด้วยไมโครโปรเซสเซอร์เอง

การเชื่อมต่อกับพอร์ตอินพุตในลักษณะที่ง่ายที่สุด คือ การเชื่อมต่อโดยใช้เกตลอจิก 3 สถานะ โดยสัญญาณควบคุมพอร์ตอินพุตจะเป็นตัวไปเปิดเกตให้ข้อมูลเข้าสู่บัส และไมโครโปรเซสเซอร์ จะอ่านเข้าไป แต่สำหรับพอร์ตเอาต์พุตจะใช้แลตช์ฟลิปฟล็อปทำหน้าที่รับสัญญาณข้อมูลจากไมโครโปรเซสเซอร์ที่ทำการส่งเข้าไปในบัสและได้รับการจำไว้ที่พอร์ต ในขณะที่มีสัญญาณควบคุมพอร์ตส่งมาที่ขาแลตช์

พอร์ตอินพุตเอาต์พุตที่ใช้เกตขนาดเล็กดังกล่าว ยังมีจุดอ่อนในเรื่องของจำนวนไอซี ซึ่งอาจจะต้องใช้หลายชิพและยากที่จะกำหนดลักษณะการทำงานให้แตกต่างไปจากวงจรเดิมที่ออกแบบไว้ บริษัทผู้ออกแบบไมโครโปรเซสเซอร์ส่วนใหญ่จึงออกแบบ LSI ชิป เพื่อทำหน้าที่เป็นพอร์ตอินพุตเอาต์พุตของระบบ ซึ่งมีข้อดีที่ใช้งานง่าย

พอร์ตแบบขนานเบอร์ 8255 มี 40 ขา ได้รับการออกแบบมาให้เป็นไอซีที่สามารถต่อพอร์ตให้ไมโครโปรเซสเซอร์ได้ 3 พอร์ต โดยมีโครงสร้างพื้นฐานแสดงได้ดังรูปที่ 2.15

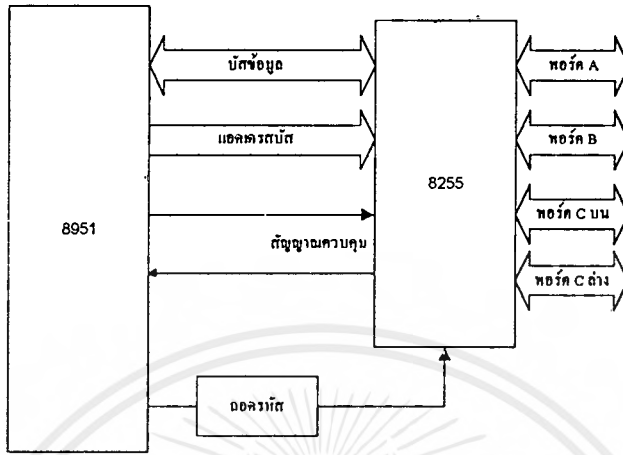
การเรียกชื่อพอร์ตของพอร์ตข้อมูลแบบขนานเบอร์ 8255 จะเรียกพอร์ตต่างๆ นั้นว่า พอร์ต A พอร์ต B และพอร์ต C โดยที่พอร์ต C จะแยกเป็น 2 ส่วนคือพอร์ต C ล่าง หรือตั้งแต่ $PC_0 - PC_3$ มีจำนวน 4 บิต และพอร์ต C บน หรือตั้งแต่ $PC_4 - PC_7$ ที่พิเศษคือพอร์ตทุกพอร์ตเป็นได้ทั้งพอร์ตอินพุตและพอร์ตเอาต์พุต



รูปที่ 2.15 แผนผังโครงสร้างของพอร์ตข้อมูลแบบขนานเบอร์ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การต่อใช้งานกับไมโครคอนโทรลเลอร์



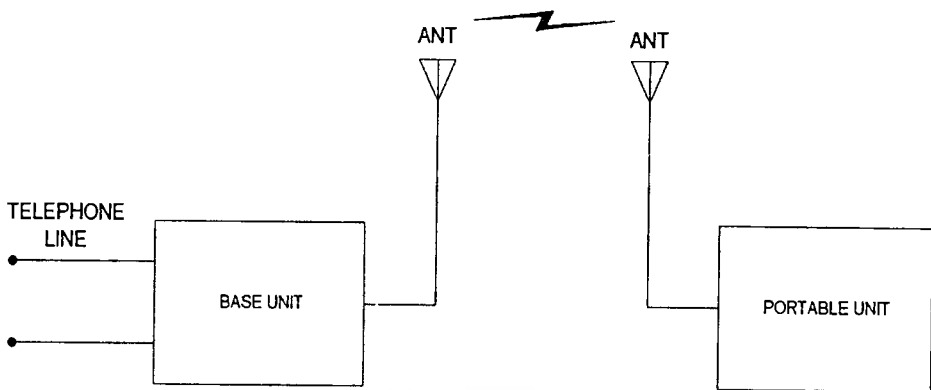
รูปที่ 2.16 การต่อใช้งานพอร์ตข้อมูลแบบขนานเบอร์ 8255 ร่วมกับไมโครคอนโทรลเลอร์

การต่อใช้งานพอร์ตข้อมูลแบบขนานเบอร์ 8255 กับไมโครคอนโทรลเลอร์เพียงแต่เราต่อบัสข้อมูลระหว่างขาข้อมูล และมีการถอดรหัสหมายเลขพอร์ต เพื่อเลือกพอร์ตที่ต้องการทำงาน และมีสัญญาณควบคุมอีกเล็กน้อยก็จะสามารถทำงานร่วมกัน ในการควบคุมอุปกรณ์พอร์ตภายนอกได้

2.9 หลักการของโทรศัพท์ไร้สาย

โทรศัพท์ไร้สายมีองค์ประกอบเหมือนเครื่องโทรศัพท์ธรรมดาทั่วไป แต่มีส่วนที่เพิ่มเติมขึ้นมาจากโทรศัพท์ธรรมดา คือ วงจรรับ-ส่งวิทยุ เพื่อที่จะสามารถทำให้การติดต่อสื่อสารระหว่าง speech path กับคู่สายจากองค์การโทรศัพท์ ทำได้โดยการใช้สายอากาศเป็นตัวกลางในการเดินทางของสัญญาณ โทรศัพท์ไร้สายจะประกอบด้วยส่วนสำคัญ 2 ส่วน คือ

1. ส่วนตัวแม่ (Base unit)
2. ส่วนตัวลูก (Portable unit)



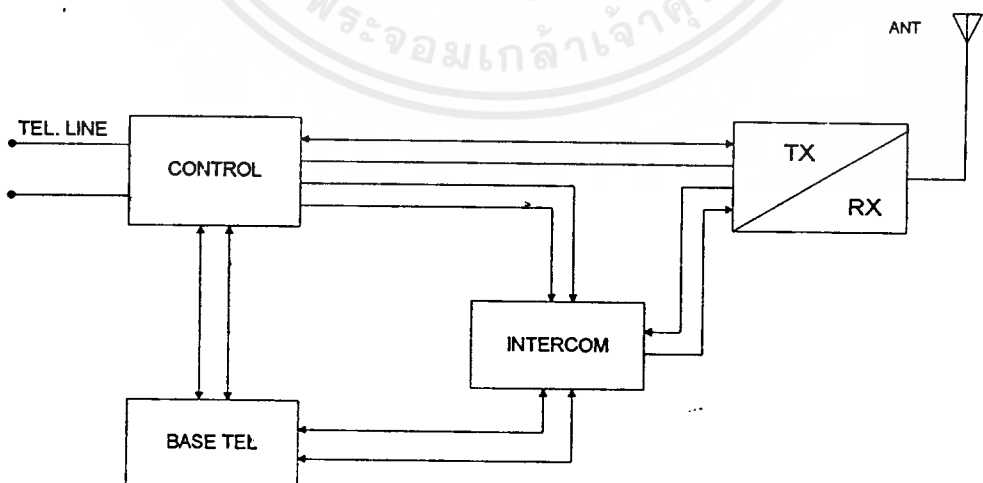
รูปที่ 2.17 องค์ประกอบของโทรศัพท์ไร้สายโดยพื้นฐาน

2.9.1 ตัวแม่

Base unit หรือส่วนตัวแม่ เป็นส่วนที่วางอยู่กับที่ เพื่อต่อกับคู่สายโทรศัพท์จากชุมสายตามปกติภายในตัวแม่นี้จะประกอบด้วย 2 ส่วนคือ

1. วงจรที่ติดต่อกับคู่สายโทรศัพท์เพื่อติดต่อ รับและส่งสัญญาณต่างๆกับชุมสาย
2. วงจรเครื่องรับ-ส่งวิทยุ

ในส่วนของ base unit นี้อาจเพิ่มวงจรสำหรับ charge battery ให้กับตัวมือถือ และนำไฟจากส่วนนี้ไปเลี้ยงวงจรเครื่องส่งด้วย

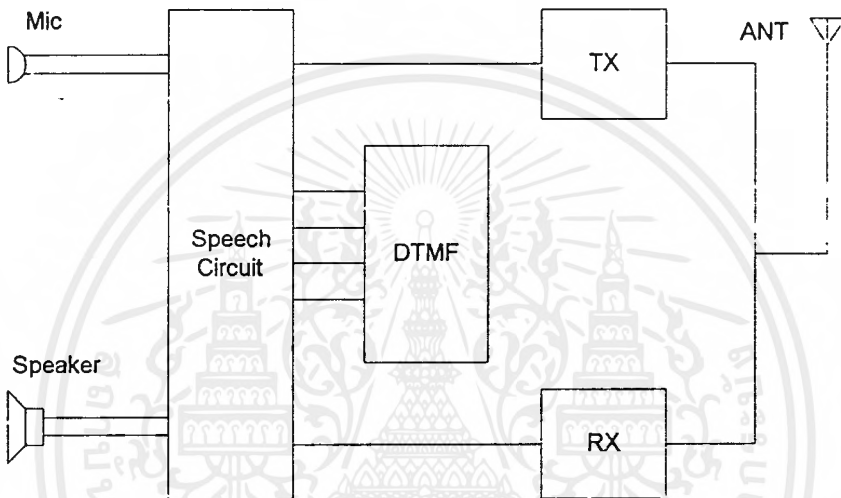


รูปที่ 2.18 ฟังก์ชันการทำงานของตัวแม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.2 ตัวลูก

เป็นส่วนของตัวมือถือที่สามารถนำติดตัวไปได้ ระยะห่างระหว่างตัวแม่กับตัวลูก จะขึ้นอยู่กับวงจร รับ-ส่ง ว่าสามารถส่งได้ระยะทางไกลเท่าไร ในการรับ-ส่ง ยิ่งระยะไกลก็ จะทำให้ มีการรับ-ส่งมีประสิทธิภาพน้อยลง อาจจะมีเสียงรบกวน หรือเสียงเบาลง ตัวลูก ประกอบด้วยส่วนต่างๆ ดังผังการทำงาน รูปที่ 2.19



รูปที่ 2.19 ผังการทำงานของตัวลูก

2.10 หลักการของดิจิตอลมอดูเลชั่น

การแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิตอลนั้นเราจะศึกษาถึงวิธีการมอดูเลชั่นแบบเดลต้ามอดูเลชั่น (Delta modulation) -ซึ่งจะใช้วิธีการเปรียบเทียบความสูง หรือการเปลี่ยนแปลงของสัญญาณแอนะล็อก ซึ่งจะได้ข้อมูลออกมาเป็น ทิศทางของการเปลี่ยนแปลงซึ่งก็มีเพียงขึ้นหรือลงเท่านั้น ดังนั้นความกว้างของข้อมูลดิจิตอล จึงใช้จำนวนบิตเพียงบิตเดียวเท่านั้น

ส่วนวิธีการมอดูเลต ตัวพาห์ ด้วยข่าวสารดิจิตอลนี้ทำให้หลายวิธีด้วยกันในที่นี้ เราจะศึกษาถึงเทคนิคการมอดูเลตข่าวสารดิจิตอล แบบเปลี่ยนแปลงขนาด เปลี่ยนแปลงเฟส และเปลี่ยนแปลงความถี่ของตัวพาห์

2.10.1 คิจิตอลมอดูเลชัน

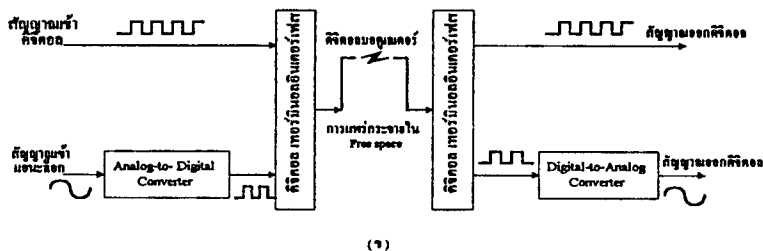
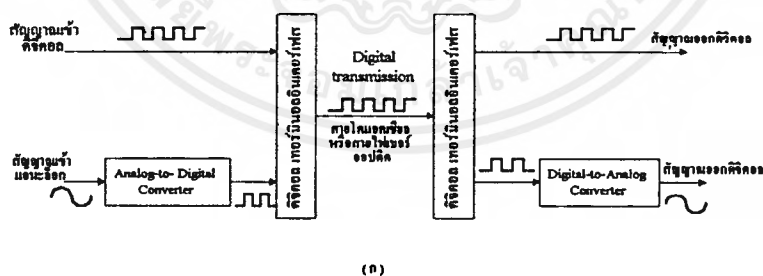
การรับ - ส่ง ข้อมูลในรูปสัญญาณคิจิตอล สามารถกระทำได้ 2 วิธี คือวิธีการไบนารี คือ สัญญาณคิจิตอลจะถูกส่งออกไปยังปลายทางได้ทันที โดยไม่ต้องผ่านกระบวนการแปลงสัญญาณแต่อย่างใด ดังรูปที่ 2.17 (ก) และวิธีทางแอนะล็อก คือสัญญาณคิจิตอลจะถูกแปลงเป็นสัญญาณแอนะล็อกก่อนแล้วจึงส่งออกไปยังปลายทางดังรูปที่ 2.17 (ข)

วิธีการในลักษณะแรกจะกระทำในลักษณะที่มีการติดต่อในระยะทางสั้น และมีความรวดเร็วมากกว่า ส่วนวิธีการในลักษณะหลังจะเกี่ยวข้องไปถึงลักษณะการเชื่อมโยงสัญญาณเข้ากับระบบสื่อสารโดยทั่วไปๆ

ในการสร้างสัญญาณแอนะล็อกที่เป็นผลมาจากสัญญาณคิจิตอลหรือสัญญาณข่าวสารในรูปอื่นจะได้มาจากเทคนิคพื้นฐานของวิธีการ 3 แบบ คือ

1. หลักการของแอมพลิจูดมอดูเลชัน (Amplitude modulation)
2. หลักการของเฟรควเ้นซีมมอดูเลชัน (Frequency modulation)
3. หลักการของเฟสมอดูเลชัน (Phase modulation)

โดยสัญญาณที่จะส่งออกไป (สัญญาณคิจิตอล หรือสัญญาณข่าวสารต่างๆ) จะถูกมอดูเลตทางด้านส่ง และดีมอดูเลตทางด้านรับเพื่อแยกสัญญาณข่าวสารที่ส่งมา ออกจากสัญญาณพาห้ เทคนิคการรวมสัญญาณทางคิจิตอล ที่ถูกนำมาใช้ด้วยกันหลายวิธี



รูปที่ 2.20 การส่งสัญญาณคิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.2 Frequency Shift Keying (FSK)

ฟรีควেনซ์ชิฟต์คีย์อิง หรือ (FSK) เป็นวิธีการมอดูเลต สัญญาณดิจิทัลที่ง่าย ๆ และมีคุณสมบัติการใช้งานต่ำ สัญญาณ FSK ถูกครอบคลุมอยู่ในค่าคงที่ตัวหนึ่ง ซึ่งเรียกว่า Constant Envelop จากมุมมองเช่นเดียวกับการมอดูเลตทางความถี่แบบ Frequency Modulation หรือ FM ธรรมดา แต่จะแตกต่างตรงที่สัญญาณที่นำมามอดูเลตนั้น FSK จะใช้สัญญาณ Pulse เข้ามามอดูเลต

ตัวกำเนิดสัญญาณ เอฟเอสเค (FSK)

ตัวกำเนิดสัญญาณ FSK ก็คือตัวส่งสัญญาณ FSK (FSK transmitter) ซึ่งมีหลักการที่ว่า เมื่อข้อมูลที่เป็นสัญญาณดิจิทัลที่มีลักษณะ ข้อมูลเป็นข้อมูลไบนารีจะทำให้ความถี่เลื่อนหรือเบี่ยงเบนไปตามการเปลี่ยนแปลงของข้อมูลไบนารีเข้ามา ดังนั้นสัญญาณทางเอาต์พุตของตัวกำเนิด FSK จะอยู่ในรูปของความถี่ที่มีการเปลี่ยนแปลงอย่างต่อเนื่อง เมื่อข้อมูลไบนารีด้านอินพุตเปลี่ยนแปลงจากสถานะลอจิก “1” เป็นลอจิก “0” (หรือในทางกลับกันคือลอจิก “0” เป็นลอจิก “1”) สัญญาณเอาต์พุตจาก FSK ก็จะเลื่อนความถี่ระหว่าง 2 ความถี่ด้วยกันคือความถี่ที่ลอจิก “1” หรือ Mark Frequency (f_m) และความถี่ที่ลอจิก “0” หรือ Space Frequency (f_s) การเปลี่ยนแปลง(หรือการเลื่อน) ของความถี่แต่ละครั้งจะเกิดขึ้นเมื่อสถานะของลอจิกด้านสัญญาณเข้าเปลี่ยนแปลงนั่นคืออัตราการเปลี่ยนแปลงของสัญญาณออกจะเท่ากับอัตราการเปลี่ยนแปลงสัญญาณเข้า ซึ่งในดิจิทัลมอดูเลชันนั้นอัตราการเปลี่ยนแปลงของสัญญาณด้านอินพุตของ FSK Generator จะเรียกว่าอัตราบิต หรือ Bit Rate มีหน่วยเป็นบิตต่อวินาที (bps) ส่วนอัตราการเปลี่ยนแปลงของสัญญาณด้านเอาต์พุตของ FSK Generator เรียกว่าอัตราบอร์คหรือ Baud Rate ดังนั้นในการส่งข้อมูลด้วยเทคนิค FSK อัตราบิตจะเท่ากับอัตราบอร์คเสมอ

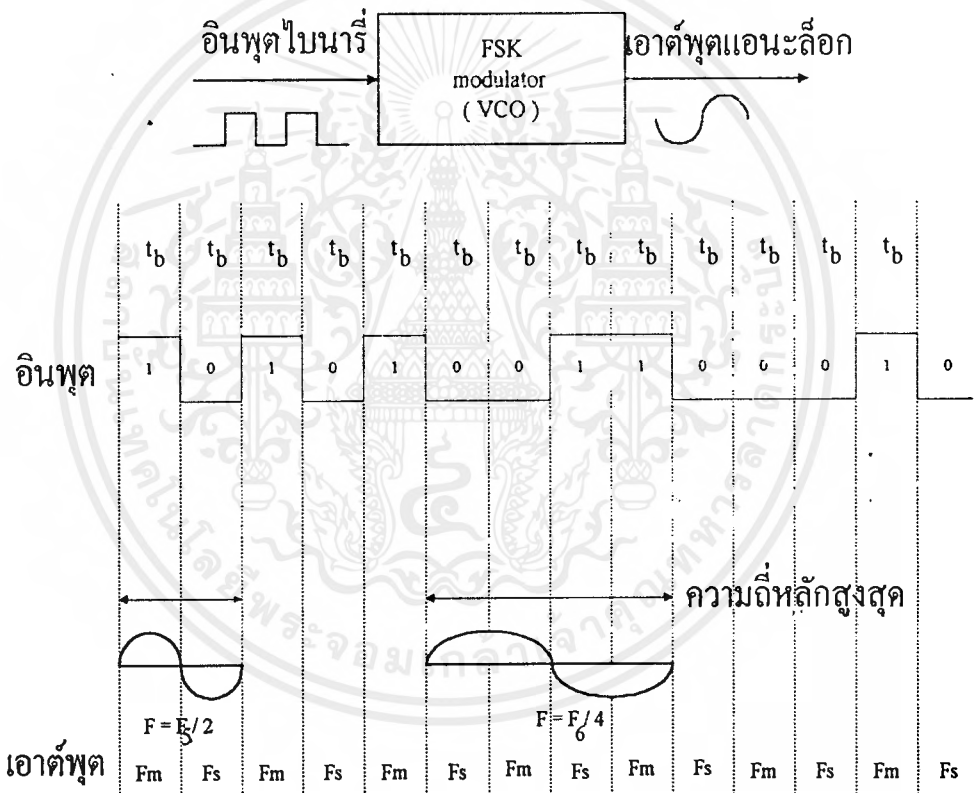
FSK bandwidth

ในระบบการสื่อสารข้อมูลด้วยสัญญาณแอนะล็อกหรือสัญญาณความถี่นั้น แบนด์วิทเป็นสิ่งที่ต้องพิจารณาเป็นอันดับแรก เนื่องจากวิธีการของ FSK อยู่บนพื้นฐานเดียวกันกับวิธีการของ FM จากรูปที่ 2.17 แสดงถึงตัว FSK มอดูเลเตอร์ ซึ่งใช้หลักการเดียวกับเอฟเอ็มมอดูเลเตอร์ คืออาศัยหลักการของ VCO (Voltage Control Osillator) จะเห็นว่าอัตราการเปลี่ยนแปลงที่เร็วที่สุดของสัญญาณอินพุตที่เกิดขึ้น เมื่อข้อมูลไบนารีมีลักษณะเป็น 1 หรือ 0 สลับกัน

ซึ่งก็คือ สัญญาณสี่เหลี่ยม (square wave) ตามตัวอย่างในรูปที่ 2.18 เป็นสัญญาณในช่วง T1 ความถี่หลักของสัญญาณสี่เหลี่ยมจะมีค่าเท่ากับครึ่งหนึ่งของ bit rate ดังนั้นถ้าพิจารณาเฉพาะความถี่หลักเพียงอย่างเดียวแล้ว ความถี่สูงสุดของสัญญาณดิจิทัลที่ต้องนำมาออกแบบ FSK จะเท่ากับครึ่งหนึ่งของ bit rate คือ

$$F_{a \max} = \text{bit rate} / 2$$

เมื่อ $F_{a \max}$ = ความถี่สูงสุดของสัญญาณดิจิทัลที่นำมาออกแบบ



รูปที่ 2.21 FSK modulator

บทที่ 3

การออกแบบ การสร้าง และการทำงาน

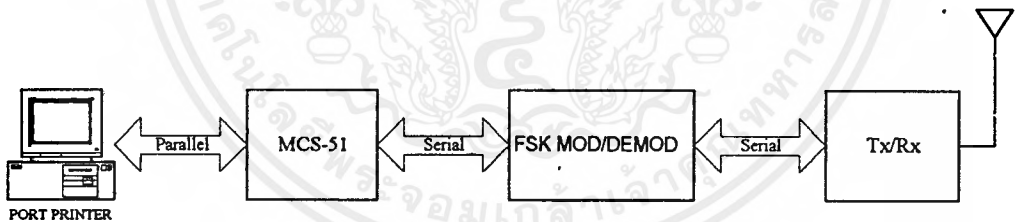
ในการสร้างชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์นั้น ได้แบ่งเป็น 2 ส่วนใหญ่ ๆ ได้แก่ ชุดเครื่องส่งและชุดเครื่องรับ ดังแสดงในรูปที่ 3.1 และ รูปที่ 3.2

ชุดเครื่องส่งประกอบด้วย

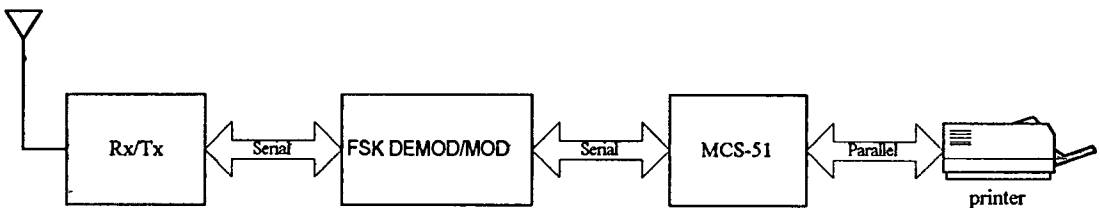
1. บอร์ด MCS-51 ด้านที่ติดต่อกับเครื่องคอมพิวเตอร์
2. FSK modulation และ FSK demodulation
3. ชุดรับ-ส่งวิทยุ ตัวแม่ (Base unit) ของโทรศัพท์ไร้สาย

ชุดเครื่องรับประกอบด้วย

1. ชุดรับ-ส่งวิทยุ ตัวลูก (Portable unit) ของโทรศัพท์ไร้สาย
2. FSK demodulation และ FSK modulation
3. บอร์ด MCS-51 ด้านที่ติดต่อกับเครื่องพิมพ์



รูปที่ 3.1 ผังการทำงานของเครื่องส่ง



รูปที่ 3.2 ผังการทำงานของเครื่องรับ

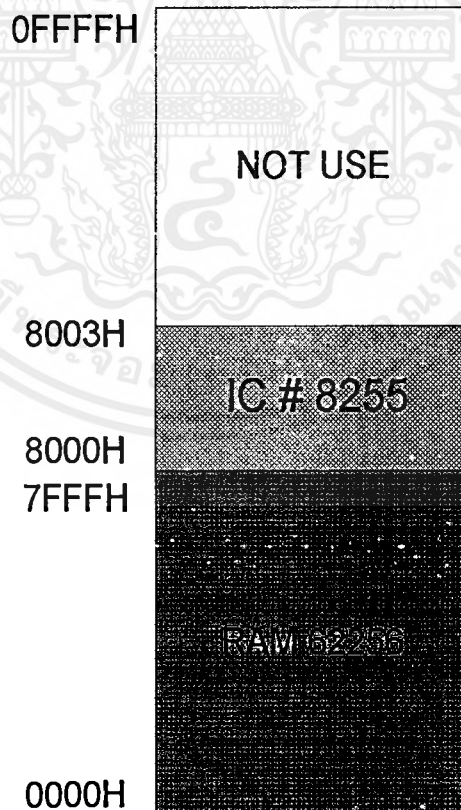
3.1 การออกแบบชุด MCS-51

3.1.1 บอร์ด MCS-51 ทางด้านที่ต่อกับเครื่องพิมพ์

การออกแบบใช้ MCS-51 ของบริษัท ATMEL IC # AT89C51 ซึ่งระบบโครงสร้างภายในจะมี EEPROM อยู่ในตัวในตำแหน่ง Address 0000H-7FFFH ฉะนั้นการออกแบบก็ไม่น่าจำเป็นต้องมี EPROM ภายนอกจะมีก็เพียงแต่ใช้ IC # 8255 และมี IC # MAX232 เพื่อใช้ในการอินเทอร์เฟซมาตรฐาน RS232

3.1.2 บอร์ด MCS-51 ทางด้านที่ต่อกับเครื่องคอมพิวเตอร์

การออกแบบที่ใช้ MCS-51 ที่ใช้อินเทอร์เฟซกับเครื่องคอมพิวเตอร์นั้นเหมือนกับชุดอินเทอร์เฟซกับเครื่องพิมพ์ เพียงแต่เพิ่มหน่วยความจำข้อมูล (RAM) เข้าไปในวงจรเพื่อเก็บข้อมูลที่รับมาจากเครื่องคอมพิวเตอร์ ฉะนั้นจึงต้องมีการ Decode Address ของ RAM และ Address ของ 8255 เพิ่มเข้ามา



รูปที่ 3.3 ตำแหน่งของ RAM และ IC # 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้ Address 0000H-7FFFH เป็น Address ของ RAM เบอร์ 62256 ซึ่งมีขนาดหน่วยความจำ 32 Kb ส่วน 8255 อยู่ Address 8000H , 8001H , 8002H และ 8003H

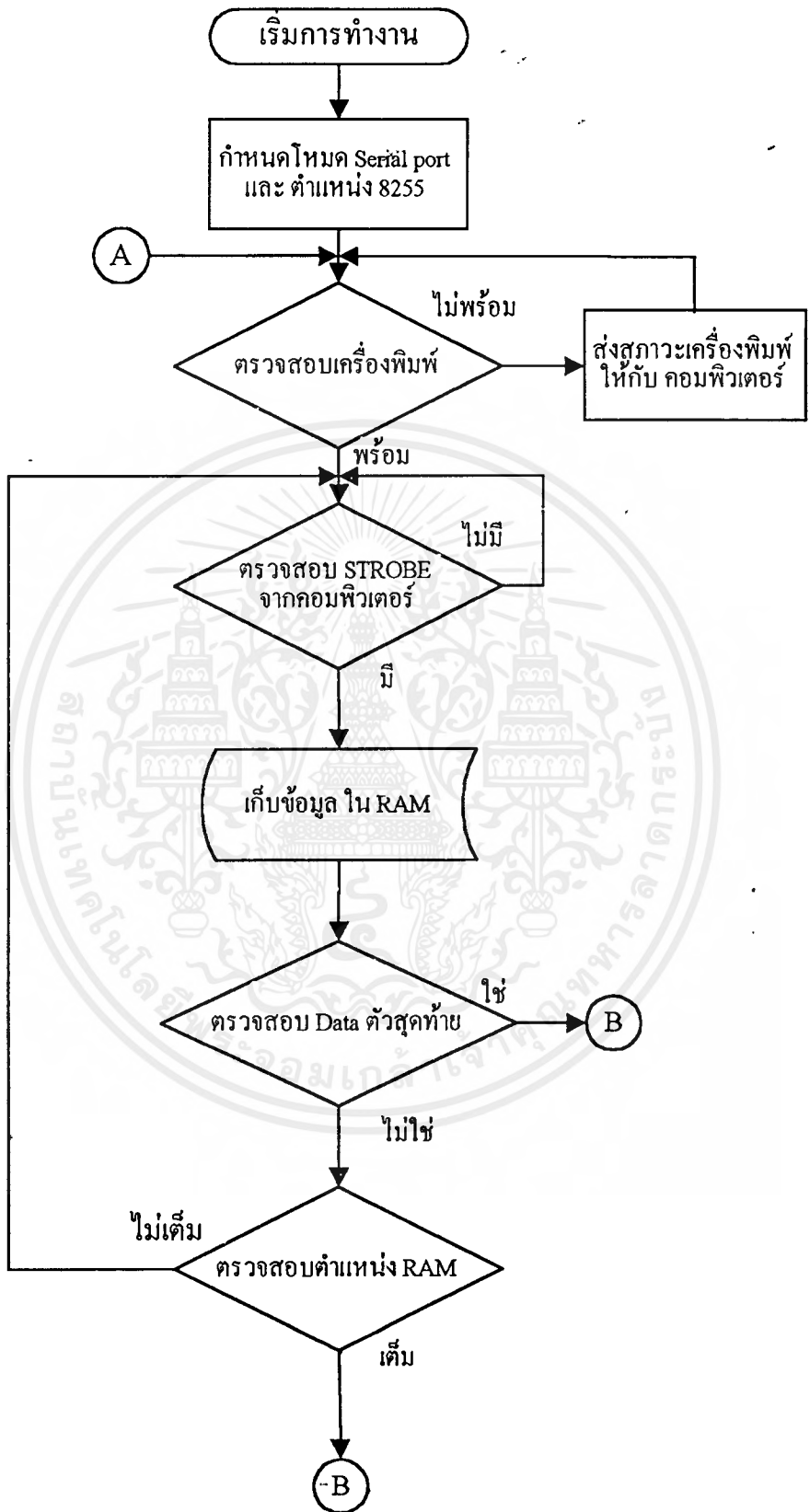
ตารางที่ 3.1 การ Decode Address ของ RAM และ Address ของ IC # 8255

Addr	A15	A14	A13	A12	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
0000H	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
7FFFH	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
8000H	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
8001H	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1
8002H	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0
8003H	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1

จากตารางใช้ A15 เป็นตัวเลือก Address RAM และ Address ของ 8255 , สัญญาณ , ความคุมที่ใช้มีขา BUSY , $\overline{ACK}$, PE, ERROR ซึ่งมาควบคุมแต่ละขาจะต่ออยู่กับพอร์ท 1 ของ MCS-51 โดยขา P1.1 จะต่อกับ BUSY, P1.0 จะต่ออยู่กับ $\overline{ACK}$,P1.2 ต่ออยู่กับ PE และ P1.3 ต่อกับขา ERROR ส่วนขาสัญญาณ strobe จะถูกต่อกับ Port PB0 ของ 8255

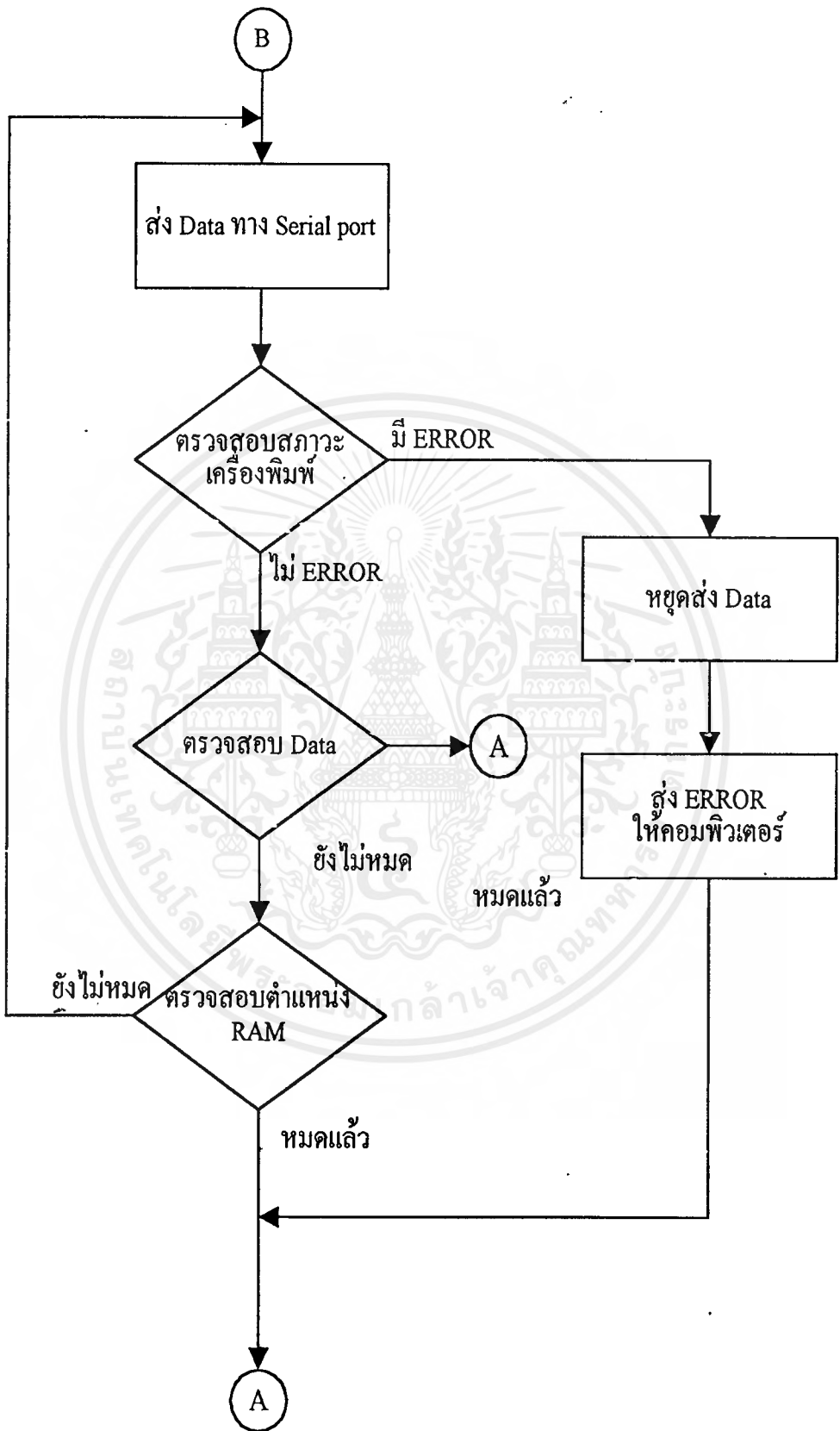
3.2 การออกแบบในส่วนของโปรแกรม

ในส่วนของการเขียนโปรแกรมเพื่อรับและส่งข้อมูลจากเครื่องคอมพิวเตอร์นั้น สามารถแบ่งออกเป็น 2 ส่วนด้วยกัน คือ ส่วนที่รับข้อมูลจากพอร์ทเครื่องพิมพ์ของเครื่องคอมพิวเตอร์ และอีกส่วนเป็นส่วนที่รับข้อมูล แล้วส่งให้เครื่องพิมพ์ ขั้นตอนการทำงานของโปรแกรมสามารถเขียนเป็นผังการทำงานได้ดังนี้

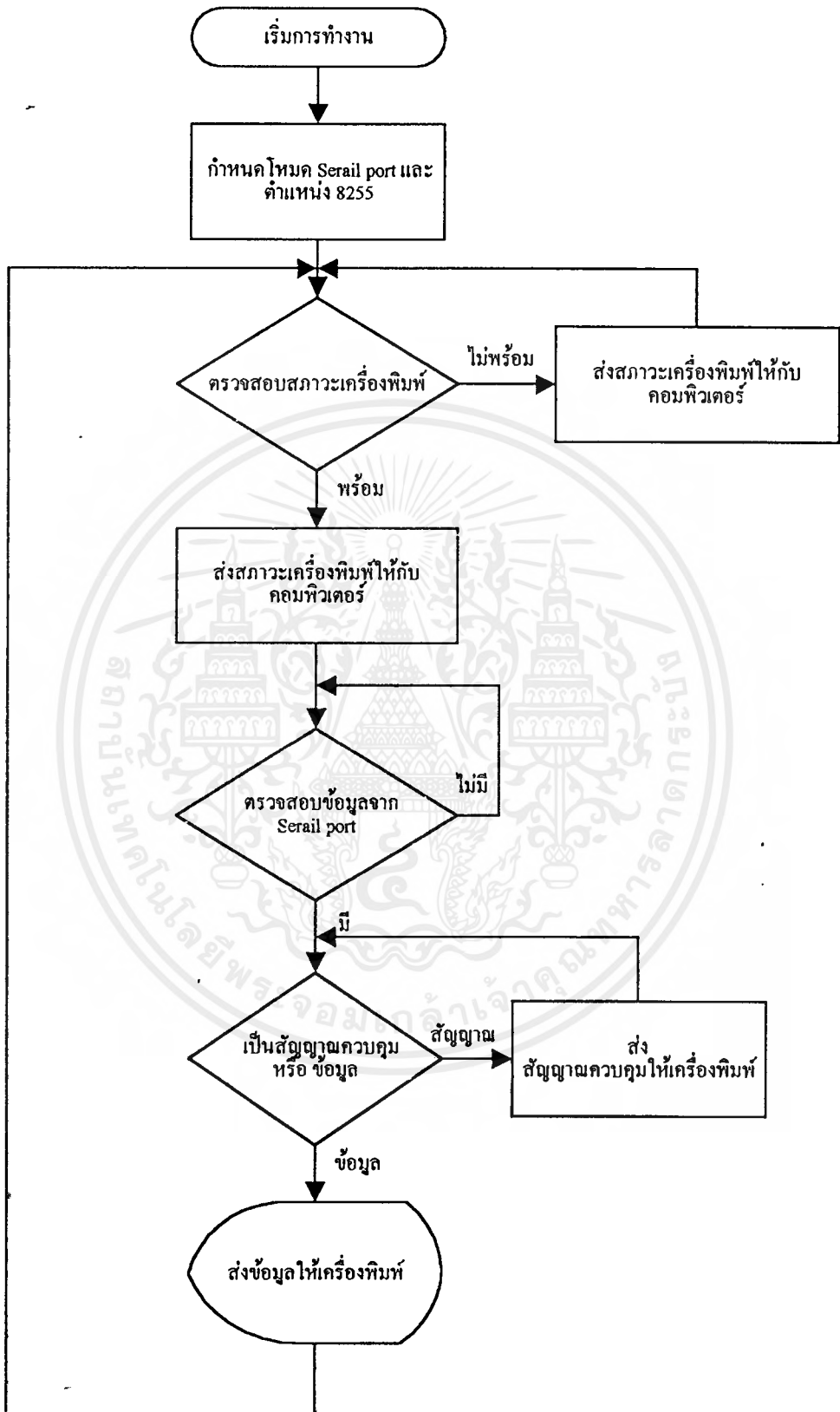


รูปที่ 3.4 ผังแสดงการทำงานส่วนที่รับข้อมูลเครื่องคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 (ต่อ) ผังแสดงการทำงานส่วนที่รับข้อมูลเครื่องคอมพิวเตอร์



รูปที่ 3.6 ผังแสดงการทำงานของโปรแกรมรับ-ส่งข้อมูลให้เครื่องพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 การออกแบบ Digital modulation และ Digital demodulation

การสร้างและการทำงาน

1. Frequency Shift Keying

1.1 การออกแบบ FSK modulation

ในการออกแบบ FSK modulation จะเลือกใช้ IC เบอร์ XR-2206 ซึ่งเป็น IC แบบ Monolithic Function Generator เมื่อนำสัญญาณดิจิทัลออกมาป้อนเข้าที่ขาอินพุต (ขา 9) ของ IC โดยที่ระดับสัญญาณอินพุตจะเป็นตัวกำหนดความถี่เอาต์พุตที่

$V_{in} > 2 \text{ V}$ และขึ้นกับค่า R_1 (ขา 7) และ C (ขา 5,6) ซึ่งเป็นตัวกำหนดความถี่ f_m (frequency mark) และ $V_{in} < 1 \text{ V}$ ก็จะเป็นตัวกำหนดความถี่ f_s (frequency space) ร่วมกับ R_2 (ขา 8) และ C (ขา 5,6) เช่นเดียวกัน

ในการออกแบบค่า C จะเลือกไว้เป็นค่าคงที่ส่วน R_1 และ R_2 จะสามารถเปลี่ยนค่าได้เพื่อที่จะได้เลือกความถี่ f_m และ f_s ได้ตามสมการ

$$f_m = 1 / R_1 C \quad (3.1)$$

$$f_s = 1 / R_2 C \quad (3.2)$$

C ค่าอยู่ระหว่าง 1000 pF - $100 \text{ }\mu\text{F}$

R_1 และ R_2 ค่าอยู่ระหว่าง 4k - 200k

ในการออกแบบทางด้าน FSK modulation จะต้องกำหนดค่า f_m และ f_s ตามตาราง FSK baud ดังตารางที่ 3.2

ตารางที่ 3.2 FSK baud

FSK BAUD	$f_m(\text{Hz})$	$f_s(\text{Hz})$
75 baud	1110	1170
300 baud	1070	1270
1200 baud	1200	2200

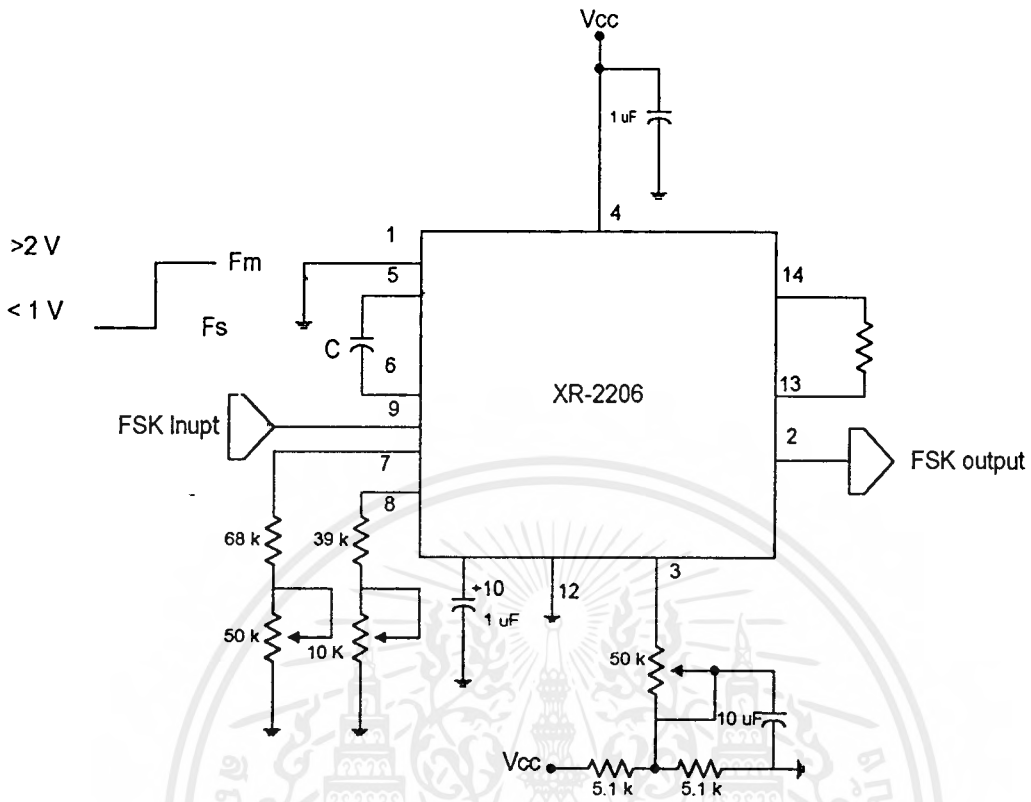
ในการออกแบบได้เลือกให้มีความเร็วในการส่งข้อมูล 1,200 บิตต่อวินาที ดังตารางจึงได้ $f_m=1,200$ Hz, $f_s=2200$ Hz ดังนั้นจะสามารถหาค่า R_1 และ R_2 ได้โดยกำหนดค่า $C=0.01\mu F$ จากสมการ

$$\begin{aligned} f_m &= 1/R_1C \\ R_1 &= 1/f_mC \\ R_1 &= 1/1200*0.01*10^{-6} \\ R_1 &= 83.33 \text{ k} \end{aligned} \quad (3.3)$$

จากค่าที่คำนวณได้ ในความเป็นจริงจะหาไม่ได้จึงใช้ R ค่าคงที่ 68 k มาต่ออนุกรมกับ R ปรับค่าได้ 0-50 k แบบทริมพอด และ R_2 หาได้จากสมการเดียวกัน

$$\begin{aligned} f_s &= 1/R_2C \\ R_2 &= 1/f_sC \\ R_2 &= 1/2200*0.01*10^{-6} \\ R_2 &= 45.45 \text{ k} \end{aligned} \quad (3.4)$$

จากค่าที่คำนวณได้จะใช้ R ค่าคงที่ 39 k และ R ปรับค่าได้ 0-10 k แบบทริมพอด และจะได้วงจรสมบูรณัดังรูปที่ 3.7



รูปที่ 3.7 วงจร FSK MODULATION

การปรับระดับแรงดันเอาต์พุต

ระดับแรงดันที่เอาต์พุต (ขา 2) เป็นไฟตรง จะมีค่าประมาณเท่ากับแรงดันไบแอสที่ขา 3 ซึ่งได้จากการแบ่งแรงดันระหว่างค่าความต้านทาน 5.1 k สองตัวจาก $V_{cc} = 12\text{ V}$ ทำให้ได้แรงดันระหว่างค่าความต้านทานสองตัวที่ 6 V จึงทำให้สามารถปรับระดับแรงดันเอาต์พุตที่ขา 2 ได้ด้วยค่าความต้านทานปรับค่าได้ 50 k ได้ตามต้องการ

การผิดเพี้ยนของรูปสัญญาณเอาต์พุต

ที่ขา 13 และขา 14 เป็นขาที่ใช้สำหรับปรับแต่งรูปสัญญาณ เมื่อมีการผิดเพี้ยนอันเนื่องมาจากการผิดเพี้ยนของสัญญาณฮาร์โมนิก โดยจะต่อค่าความต้านทานระหว่างขา 13 และขา 14 โดยในคู่มือของ XR-2206 กำหนดค่าความต้านทานที่ 200

การกำหนดแบนด์วิธ

การหาแบนด์วิธที่แคบที่สุดของ FSK modulation สิ่งแรกที่จะต้องทราบคือ f_m, f_s และ bit rate และจากการออกแบบที่ความเร็ว 1200 baud

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก $MI = \Delta F/F_a$ (3.5)

$$MI = (|f_m - f_s|/2)/(f_b/2)$$

$$= |f_m - f_s|/f_b$$

ดังนั้น $MI = |f_m - f_s|/f_b$

$$= |1200 - 2200| \text{ Hz} / 1200 \text{ bps}$$

$$= 1000 \text{ Hz} / 1200 \text{ bps}$$

$$MI = 0.83$$

ตารางที่ 3.3 Bessel function chart

MI	I_0	I_1	I_2	I_3	I_4
0.0	1.00				
0.25	0.98	0.12			
0.5	0.94	0.24	0.03		
1.0	0.77	0.44	0.11	0.02	
1.5	0.51	0.56	0.23	0.06	0.01
2.0	0.22	0.58	0.35	0.13	0.03

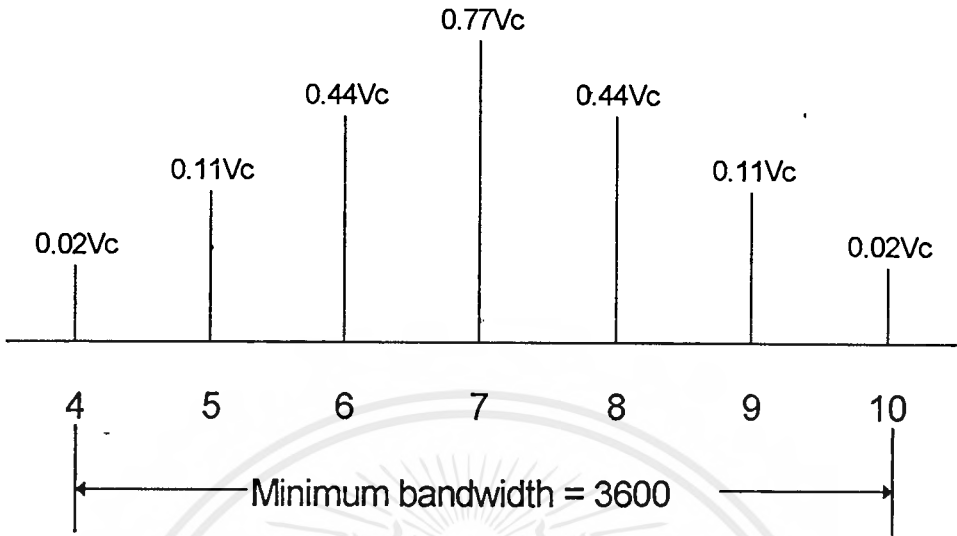
จากการคำนวณหาค่าแบนด์วิธต่ำสุดได้ค่า $MI=0.83$ ซึ่งในตาราง Bessel function chart ไม่มี จึงต้องประมาณค่าเป็น 1.0 ซึ่งจะได้ความถี่ Side band ดังตารางเป็น 0.77, 0.44, 0.11 และ 0.02 โดยแต่ละช่วงจะห่างเท่ากับ

$$f_b/2 = 1200 \text{ bps} / 2$$

$$= 600 \text{ Hz}$$

จากสเปกตรัม ความถี่เอาต์พุตจะได้แบนด์วิธ เท่ากับ $600 \text{ Hz} \times \text{จำนวนสเปกตรัม}$
 $600 \text{ Hz} \times 6 = 3600 \text{ Hz}$ ดังรูปที่ 3.8

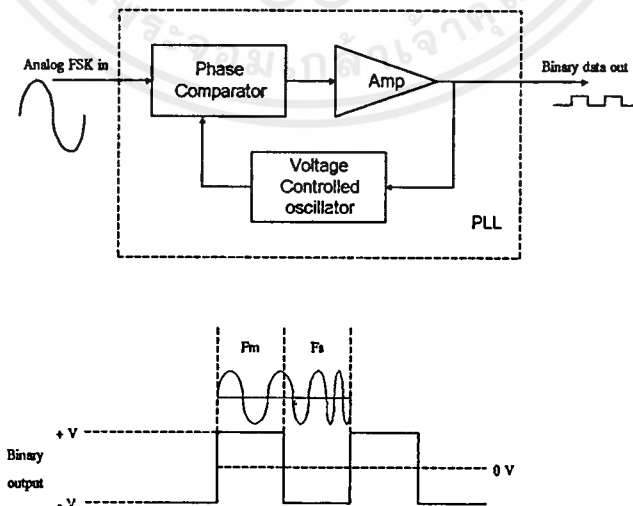
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 สเปกตรัมของสัญญาณเอ็ดฟุต FSK

1.2 การออกแบบ FSK demodulation

การออกแบบ FSK demodulation จะเลือกใช้ IC เบอร์ XR=2211 ซึ่งเป็น IC แบบ monolithic phase-locked loop (PLL) โดยสามารถทำงานได้ในย่านความถี่ 0.01 Hz. ถึง 300 Hz โดยมีโครงสร้างภายในที่ใช้เป็น FSK demodulation ดังรูปที่ 3.9



รูปที่ 3.9 โครงสร้างภายในของ PLL=FSK demodulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

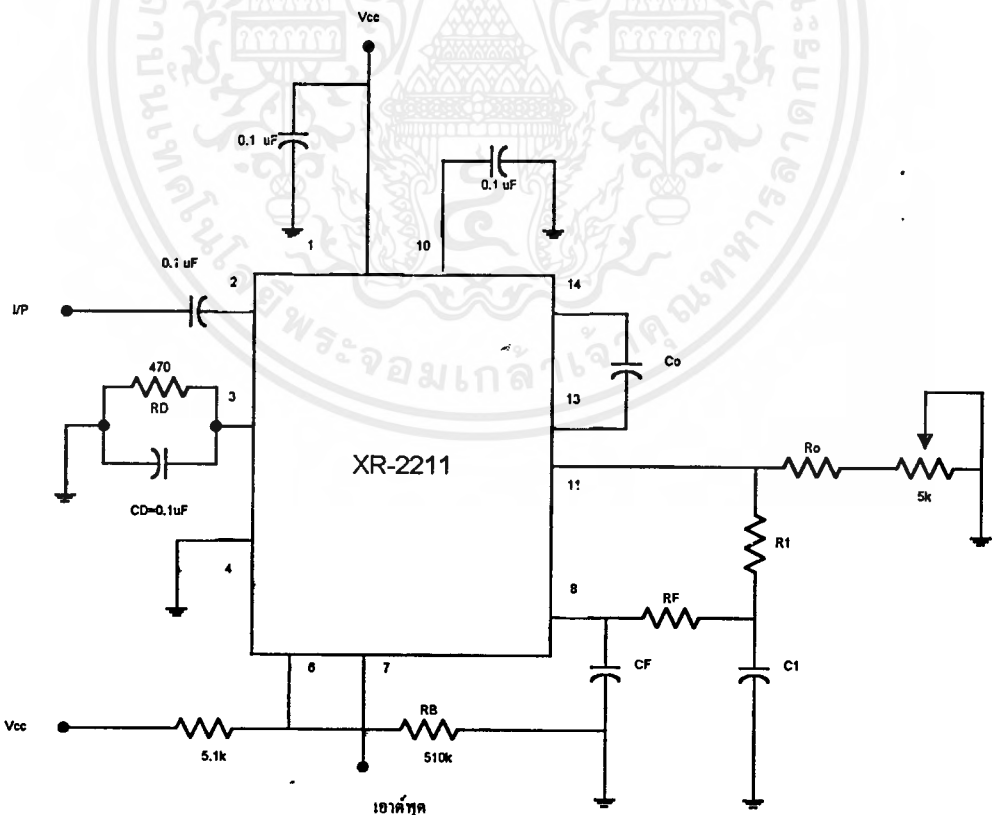
ส่วนประกอบหลักของ PLL ใน IC เบอร์ XR=2211 มี 2 ส่วน

1. Signal Pre-Amp จะทำหน้าที่จำกัดขนาดของสัญญาณอินพุตให้มีค่าประมาณ 2 mV (Rms) และทำการขยายระดับสัญญาณอีกครั้งหนึ่งให้มีระดับสัญญาณที่สูง

2. Voltage Control Oscillator (VCO) จะมีเฟสดีเทคเตอร์เป็นภาคแรกโดยสัญญาณเอาต์พุตจะได้เป็นความถี่ผลบวก (Sum frequency) และความถี่ผลต่าง (Difference frequency) คือ $2f$ Hz และ 0 Hz ตามลำดับ เมื่อ Phase Detector อยู่ในสภาวะ Sum frequency ก็จะได้ DCErrror Voltage ออกไปยัง VCO เพื่อควบคุมการผลิตความถี่ ให้ออกมามีค่าหนึ่ง ในสภาวะปกติความถี่ที่ฟรีรันนิ่ง(f) จะถูกกำหนดโดยค่าความต้านทาน R_o และ C_o โดยผ่าน R_1 ดังนั้นสามารถหา f_0 จาก

$$f_0 = 1/R_o C_o \text{ Hz}$$

(3.6)



รูปที่ 3.10 วงจร FSK demodulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 3.10 จะประกอบด้วยอุปกรณ์ภายนอก และยังมีอุปกรณ์บางส่วนที่ไม่ทราบค่า ซึ่งเป็นอุปกรณ์ที่จะกำหนดความถี่ Set free frequency คือ R_o, C_o หรือ Centre frequency (f_0) ของ PLL โดย R_1 จะกำหนดแบนด์วิธ และ C_1 จะกำหนด Damping factor หรือ filter time constant ส่วน C_f และ R_f จะกำหนด Data FSK output และค่าความต้านทาน R_B จะกำหนดที่ (510k) ซึ่งจะทำหน้าที่ป้อนกลับทางบวกเพื่อให้ Transition time ของเอาต์พุต FSK เร็วขึ้น ดังนั้นจึงสามารถออกแบบอุปกรณ์ภายนอกได้ดังนี้

1. คำนวณค่า Centre frequency (f_0) ของ PLL

$$\begin{aligned} f_0 &= (f_m + f_s)/2 \\ &= (1200 + 2200)/2 \\ f_0 &= 1700 \text{ Hz} \end{aligned}$$

2. หาค่า R_o (Timing Resistor) จะต้องอยู่ในช่วง 10 k-100 k

$$\text{กำหนด } R_o = 18 \text{ k}$$

3. หาค่า C_o จาก

$$\begin{aligned} C_o &= 1/f_0 R_o \\ &= 1/1700 \text{ Hz} * 18 \text{ k} \\ &= 0.032 \mu\text{F} \end{aligned}$$

$$\text{ดังนั้นเลือก } C_o = 0.027 \mu\text{F}$$

4. หา R_1 จาก

$$R_1 = R_o f_0 / \Delta F$$

$$\begin{aligned} \text{เมื่อ } \Delta F &= |f_m - f_s| \\ &= |1200 - 2200| \\ &= 1000 \text{ Hz} \end{aligned}$$

$$\begin{aligned} R_1 &= (18 \text{ k} * 1700 \text{ Hz}) / 1000 \text{ Hz} \\ &= 30.6 \text{ k} \end{aligned}$$

$$\text{ดังนั้นเลือก } R_1 = 30 \text{ k}$$

5. หา C_1 จาก

$$C_1 = C_0/4$$

$$= 0.027 \mu\text{F}/4$$

$$= 0.00675 \mu\text{F}$$

ดังนั้นเลือก $C_1 = 0.01 \mu\text{F}$

6. หา C_F จาก

$$C_F = 3/\text{Baud Rate } (\mu\text{F})$$

$$= 3/1200$$

$$= 0.0025 \mu\text{F}$$

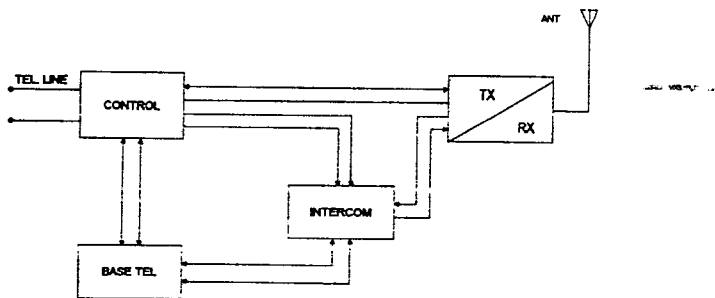
ดังนั้นเลือก $C_F = 0.0022 \mu\text{F}$

7. R_F เลือกที่ 100 k และ $R_B = 510 \text{ k}$

ค่าอุปกรณ์ที่คำนวณได้นั้นจะต้องเลือกใช้ค่าที่เป็นมาตรฐาน ดังนั้นจึงต้องมีค่าที่ผิดไปจากการคำนวณบ้าง

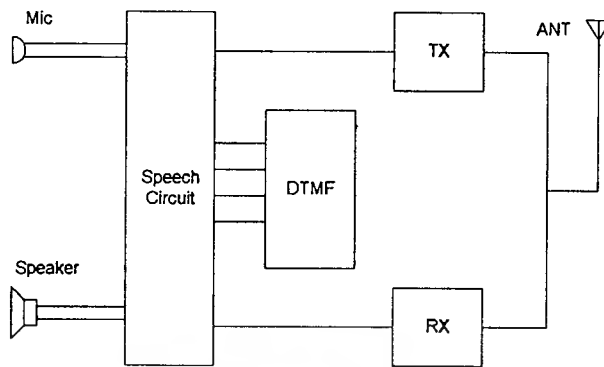
3.4 การออกแบบชุดรับ-ส่ง

ในการออกแบบ จะใช้ชุดรับ-ส่งของโทรศัพท์ไร้สายที่เป็นชุดสำเร็จรูป ซึ่งมีคุณภาพดี มาประกอบ เป็นชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ โดยแบ่งออกเป็น 2 ส่วน คือ ตัวแม่และตัวลูก ดังนั้นรายละเอียดของการออกแบบวงจรชุดรับ-ส่ง ของโทรศัพท์ไร้สาย จะไม่ขอกล่าวไว้ในที่นี้ จะแสดงให้เห็นเพียงผังการทำงานคร่าวๆ เท่านั้น ดังแสดงใน รูปที่ 3.11 และ รูปที่ 3.12



รูปที่ 3.11 ผังการทำงานของชุดรับส่งโทรศัพท์ไร้สายตัวแม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 ผังการทำงานของชุดรับส่งโทรศัพท์ไร้สายตัวลูก

3.4.1 วงจรเครื่องรับ-ส่งของตัวลูก

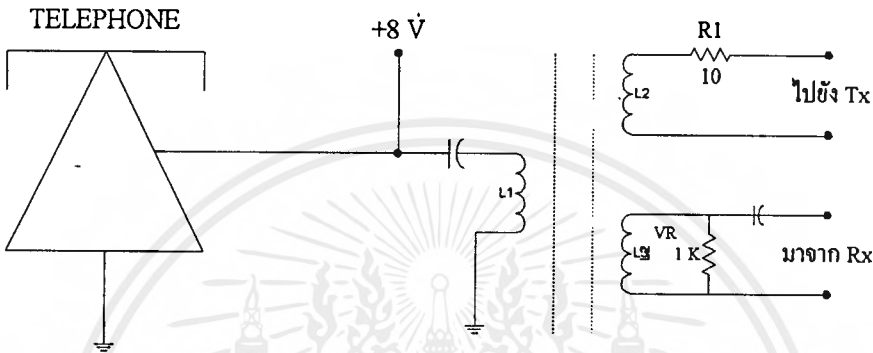
จากรูปที่ 3.12 เมื่อมีสัญญาณความถี่จากตัวแม่ชุด Tx ส่งมาสายอากาศของตัวชุด Rx จะรับรับเอาสัญญาณความถี่ จากนั้นสัญญาณจะถูกส่งผ่านวงจรแบนด์พาสฟิลเตอร์ และผ่านวงจร R_F Amp เพื่อขยายสัญญาณอีกครั้งหนึ่ง และส่งเข้าวงจรมิกเซอร์ เพื่อนำสัญญาณความถี่ดังกล่าวมาหักล้างกัน ความถี่กำหนดจากคริสตัล เพื่อแปลงเป็นความถี่ I_F จากนั้นสัญญาณความถี่จะผ่านชุด I_F ดีเทคเตอร์ อีกครั้งหนึ่งเพื่อให้แน่ใจว่าเป็นสัญญาณที่ตรงกันแล้วจึงส่งออกภาคขยายต่อไป ส่วนชุด Tx ของตัวลูกจะส่งสัญญาณความถี่ออกอากาศไปยังตัวแม่ โดยมีวิธีการคือ ส่งสัญญาณออสซิลเลเตอร์และผ่านวงจรขยายกำลังความถี่สูงเพื่อส่งออกอากาศ

3.4.2 วงจรเครื่องรับ-ส่งของตัวแม่

จากรูปที่ 3.11 จะมีการทำงานคล้ายกันชุดรับ-ส่งตัวลูกคือ เมื่อมีสัญญาณความถี่จากตัวลูกชุด Tx ส่งมาสายอากาศของตัวแม่ชุด Rx จะรับเอาความถี่ที่ส่งเข้ามาผ่านวงจรแบนด์พาสฟิลเตอร์ และผ่านวงจร R_F Amp เพื่อขยายสัญญาณอีกครั้งหนึ่ง และส่งเข้าวงจรมิกเซอร์เพื่อนำสัญญาณความถี่ดังกล่าวมาหักล้างกับความถี่ที่กำหนดจากคริสตัล เพื่อแปลงเป็นความถี่ I_F จากสัญญาณที่ตรงกันแล้วจึงส่งภาคขยายต่อไป ส่วนชุด Tx ของตัวแม่จะส่งสัญญาณข้อมูลผ่านวงจรมอดูเลตและนำสัญญาณดังกล่าวมารวมกับสัญญาณออสซิลเลเตอร์ และผ่านวงจรขยายกำลังความถี่สูงเพื่อส่งออกอากาศ

การนำชุดรับ-ส่งของโทรศัพท์ไร้สายมาใช้ในการติดต่อกันสำหรับตัวลูก จะใช้ชุดที่เป็นไมค์ เป็นตัวส่งข้อมูลเข้าโดยคู่พร้อมกับชุด FSK modulation ส่วนลำโพงเป็นตัวส่งข้อมูลเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

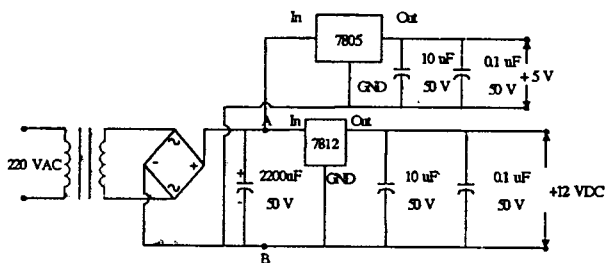
ออก จะต้องร่วมกับชุด FSK demodulation และชุดรับส่งตัวแม่จะต้องเลือกใช้จุดที่เป็นตัวแยกสัญญาณจาก 2 ทางเป็น 4 ทางของเอาต์พุตทรานส์ฟอร์มเมอร์ ดังรูปที่ 3.13 จุด Tx จะต้องร่วมกับชุด FSK modulation เพื่อเป็นการส่งข้อมูล ส่วนจุด Rx จะต้องร่วมกับชุด FSK demodulation เพื่อเป็นการรับข้อมูล



รูปที่ 3.13 วงจรแยกสัญญาณของชุดรับส่งโทรศัพท์ไร้สายตัวแม่

3.5 การออกแบบวงจรแหล่งจ่ายไฟ

วงจรที่ใช้งานจะใช้ไฟ +12 V เพื่อจ่ายให้กับวงจร FSK modulation และ FSK Demodulation หม้อแปลงใช้ขนาด 500 mA ที่เอาต์พุต 0-12 โดยผ่านไดโอดบริด และผ่านตัวเก็บประจุ 2200 μF 50 V เพื่อทำให้ได้ระดับแรงดันที่เรียบและผ่าน IC Regulator เบอร์ 7812 ซึ่งจะทำได้แรงดัน +12 V ที่เอาต์พุต และผ่านตัวเก็บประจุ 10 μF 50 V กับ 0.1 μF 50 V เพื่อจะทำให้ได้แรงดันเอาต์พุตที่เรียบจ่ายให้กับวงจร ดังรูปที่ 3.9



รูปที่ 3.14 วงจรสมบูรณ์ชุดแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

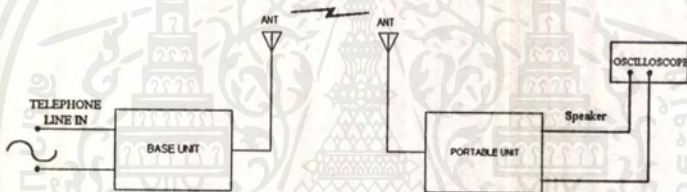
บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองชุดรับ-ส่งวิทยุ

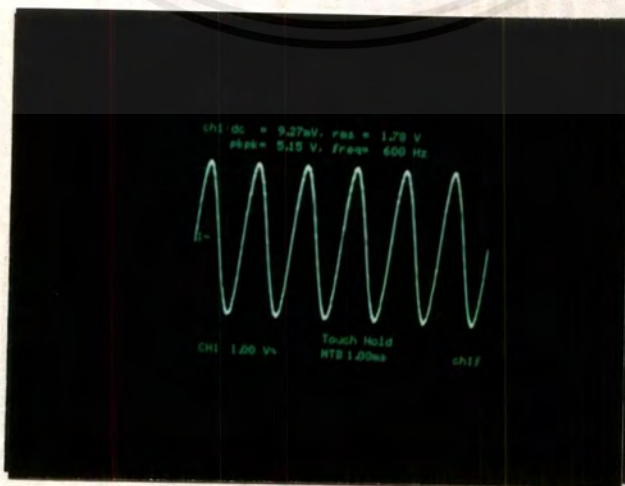
4.1.1 ลำดับขั้นตอนการทดลอง

1. ป้อนแรงดัน 12 โวลต์ให้กับชุดรับ-ส่งตัวแม่ ป้อนแรงดัน 5 โวลต์ให้กับตัวแม่
2. ป้อนสัญญาณขายน้ให้กับชุดส่งตัวแม่ และวัดรูปสัญญาณชุดรับตัวลูก
3. ป้อนสัญญาณขายน้ให้กับชุดส่งตัวลูก และวัดรูปสัญญาณชุดรับตัวแม่



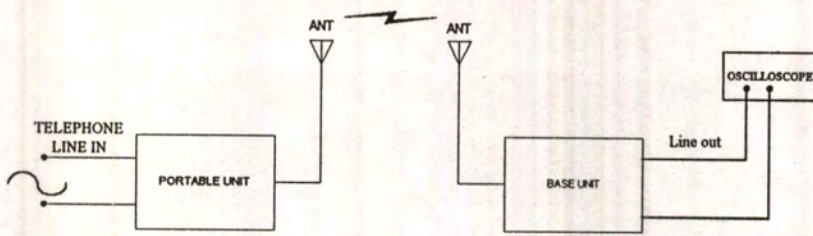
รูปที่ 4.1 การใช้ชุดรับส่งโทรศัพท์ไร้สายตัวแม่เป็นตัวส่งสัญญาณ

4.1.2 ผลการทดลอง

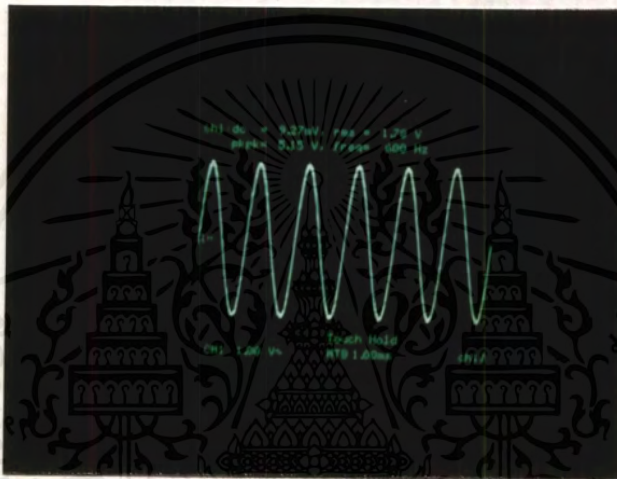


รูปที่ 4.2 รูปสัญญาณเอาต์พุต ของชุดรับตัวลูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 การใช้ชุดรับส่งโทรศัพท์ไร้สายตัวลูกเป็นตัวส่งสัญญาณ



รูปที่ 4.4 รูปสัญญาณเอาต์พุต ของชุดรับตัวแม่

4.2 การทดลองชุด FSK modulator และ FSK demodulator

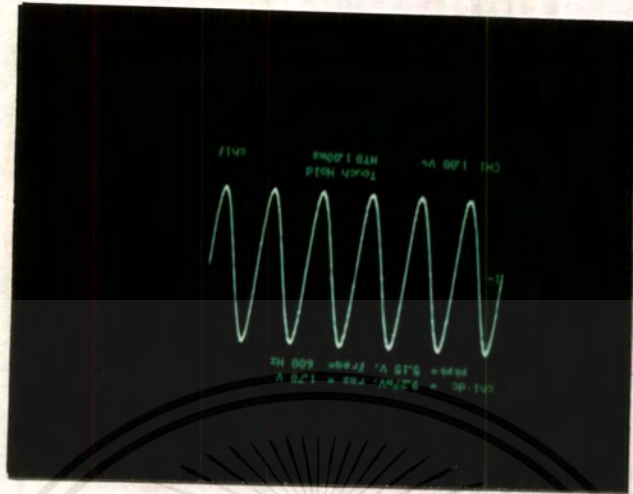
4.2.1 ลำดับขั้นตอนการทดลอง FSK modulator

1. ป้อนแรงดัน 12 โวลต์ให้กับ FSK modulator และ demodulator
2. ป้อนสัญญาณข้อมูลให้กับ FSK modulator และ FSK demodulator
3. วัดสัญญาณเอาต์พุต

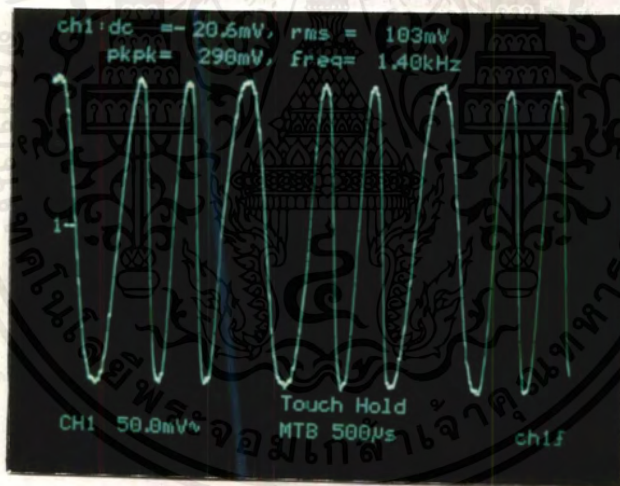
4.2.2 ผลการทดลอง

1. ขณะที่ไม่มีข้อมูลจากคอมพิวเตอร์ผ่านชุดควบคุม MCS-51 เข้ามา จะได้สัญญาณ FSK เอาต์พุตเป็นรูปคลื่นชานน์
2. เมื่อป้อนข้อมูลจากคอมพิวเตอร์ผ่านชุดควบคุม MCS-51 เข้าที่อินพุต ของ FSK วัดรูปสัญญาณเอาต์พุต ได้ดังรูปที่ 4.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

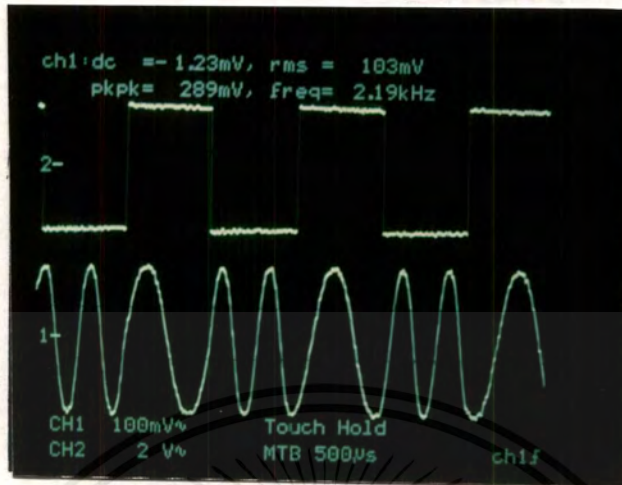


รูปที่ 4.5 รูปสัญญาณเอาต์พุต FSK ขณะไม่มีสัญญาณอินพุต



รูปที่ 4.6 รูปสัญญาณเอาต์พุต FSK ขณะมีสัญญาณอินพุต

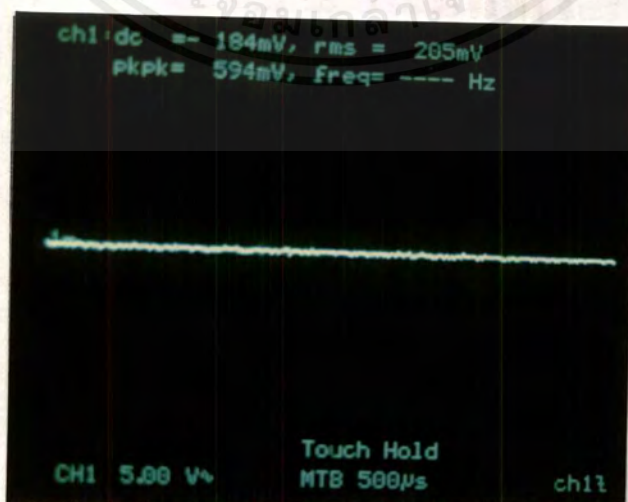
3. เป็นการเปรียบเทียบรูปสัญญาณระหว่างสัญญาณอินพุต กับสัญญาณเอาต์พุตจะสังเกตได้ว่าเมื่อข้อมูลไบนารีเป็น “1” สัญญาณ FSK ที่ได้จะมีความถี่ต่ำและข้อมูลที่ได้เป็น “0” สัญญาณ FSK ที่ได้จะมีความถี่สูง ดังแสดงไว้ในรูปที่ 4.7



รูปที่ 4.7 เปรียบเทียบรูปสัญญาณอินพุต กับรูปสัญญาณเอาต์พุต ของ FSK

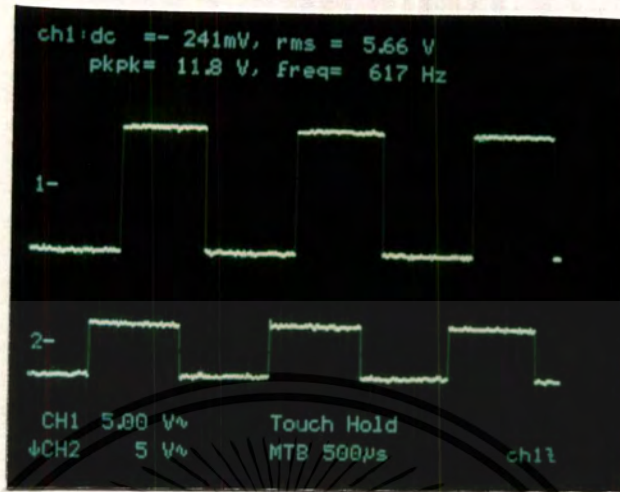
4.2.3 การทดลอง FSK demodulator

1. ขณะที่ไม่มีสัญญาณข้อมูลจากเครื่องรับผ่านเข้า FSK demodulator จะได้สัญญาณเอาต์พุต ได้ดังรูปที่ 4.8
2. เมื่อสัญญาณข้อมูลจากเครื่องรับเข้า FSK demodulator ได้สัญญาณ ดังรูปที่ 4.9
3. เป็นการเปรียบเทียบรูปสัญญาณระหว่างสัญญาณอินพุต กับสัญญาณเอาต์พุต ของ FSK demodulator ดังรูปที่ 4.10

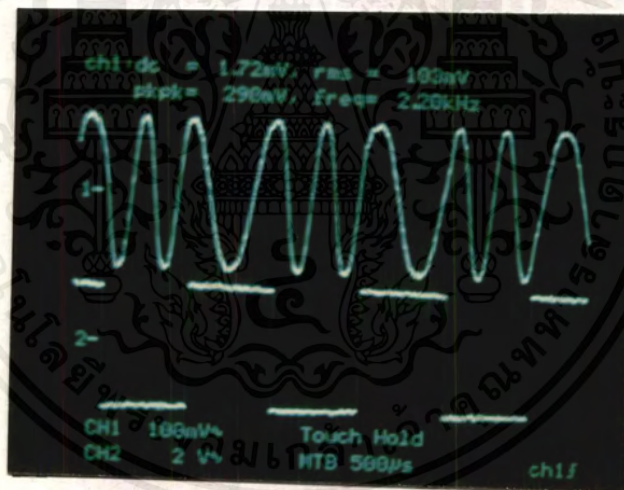


รูปที่ 4.8 รูปสัญญาณ FSK demodulator ขณะที่ไม่มีสัญญาณข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 รูปสัญญาณเอาต์พุต FSK demodulator



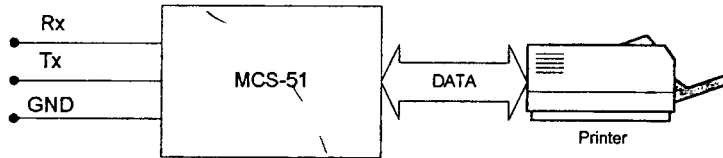
รูปที่ 4.10 เปรียบเทียบรูปสัญญาณอินพุต กับรูปสัญญาณเอาต์พุต ของ FSK

4.3 ทดลองเขียนโปรแกรมส่งข้อมูลให้เครื่องพิมพ์

4.3.1 วัตถุประสงค์การทดลอง

1. เพื่อศึกษาการรับข้อมูลทางพอร์ตอนุกรม
2. เพื่อทดลองเขียนโปรแกรมควบคุมเครื่องพิมพ์

From serial port Computer



รูปที่ 4.11 การต่อ MCS-51 เข้า พอร์ตอนุกรม ของ เครื่องคอมพิวเตอร์

4.3.2 ลำดับขั้นการทดลอง

1. ประกอบ บอร์ดทดลอง MCS-51 ต่อ เครื่องพิมพ์ กับ บอร์ด MCS-51
2. ต่อ Tx/Rx กับ พอร์ตอนุกรม ของเครื่องคอมพิวเตอร์
3. Set Mode พอร์ตอนุกรม โดยใช้คำสั่ง

MODE COM2 : 12, N, 8, 1, P

เมื่อ 12= อัตราบอ์ดเรท 1200 bps

N= Parity Bit

8 = Data

1 = Stop Bit

4. สั่งพิมพ์ข้อมูลทางพอร์ตอนุกรม บนคอส โดยใช้คำสั่ง

C:\> Type test.asm>Com2 <Enter>

5. สั่งพิมพ์ข้อมูลบน ระบบปฏิบัติการ Windows โดยการตั้งเครื่องพิมพ์ ให้พอร์ตอนุกรม อัตราบอ์ด 1,200 bit/sec.

ผลการทดลอง จากการสั่งพิมพ์ข้อความในแต่ละครั้ง ในแต่ละโปรแกรม สามารถพิมพ์ข้อความได้ถูกต้อง แต่ต้องใช้ระยะเวลาในการพิมพ์ข้อความอยู่บ้าง

4.4 การทดลองรับและส่งข้อมูลจากเครื่องคอมพิวเตอร์กับเครื่องพิมพ์

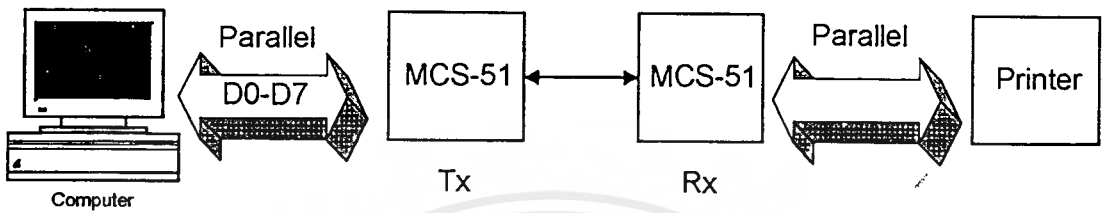
4.4.1 วัตถุประสงค์การทดลอง

1. เพื่อศึกษาการทำงานของ MCS-51
2. เพื่อศึกษาการส่งข้อมูลทางพอร์ตอนุกรม ของ MCS-51
3. เพื่อศึกษาการรับข้อมูลทางพอร์ตอนุกรม ของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4.2 ลำดับขั้นการทดลอง

1. ต่อวงจรชุด MCS-51 กับเครื่องคอมพิวเตอร์ และต่อวงจรชุด MCS-51 กับเครื่องพิมพ์ ตามรูปที่ 4.



รูปที่ 4.12 การต่อ MCS-51 ทดลองการส่งข้อมูล

2. เขียนโปรแกรมเพื่อรับข้อมูลจากคอมพิวเตอร์ ทางพอร์ตเครื่องพิมพ์แล้วส่งออกเป็นแบบอนุกรม แล้วทางภาครับจะเขียนโปรแกรมเพื่อรับข้อมูลทางพอร์ตอนุกรม แล้วแปลงเป็นแบบขนาน เพื่อส่งให้กับเครื่องพิมพ์

3. ทำการคอมไพล์โปรแกรมแล้วลิงค์โปรแกรมผ่านเครื่อง อิมูเลเตอร์

4. สั่งให้คอมพิวเตอร์ทำการพิมพ์ข้อมูล

5. ผลการทดลองปรากฏว่าเมื่อสั่งพิมพ์ โดยใช้เท็กซ์โหมด (Text Mode) การพิมพ์ข้อมูลพิมพ์ได้ถูกต้อง แต่เมื่อพิมพ์โดยใช้กราฟิกโหมด (Graphic Mode) การพิมพ์ข้อมูล จะมีความผิดพลาดอยู่ เนื่องจากความละเอียดของข้อมูลในรูปแบบกราฟิกมีสูง จึงได้เปลี่ยนแนวทางการทำโครงการใหม่ โดยใช้วิธีการส่งข้อมูลทางพอร์ตอนุกรม RS-232

4.5 การทดลองพิมพ์

4.5.1 ลำดับขั้นการทดลอง

1. ต่อชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องด้านตัวแม่กับคอมพิวเตอร์
2. ต่อชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องด้านตัวลูกกับคอมพิวเตอร์
3. สั่งให้คอมพิวเตอร์พิมพ์

4.5.2 ผลการทดลอง

1. ระยะการส่งข้อมูล โดยไม่มีความผิดพลาดของข้อมูล ได้ในระยะทางประมาณ 20 เมตร
2. ส่งผ่านสิ่งกีดขวางได้
3. สามารถพิมพ์ได้ทั้งเท็กซ์โหมด และ กราฟิกโหมด



บทที่ 5

สรุปผลและแนวทางการพัฒนา

5.1 สรุปผลการทำงาน

จากการทดสอบชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์ สามารถสรุปปัญหา ข้อเสนอแนะและแนวทางการพัฒนา โดยทำการสังเกตการทำงานของเครื่องขณะทำการทดสอบ ซึ่งสามารถสรุปการทำงานได้ดังนี้

1. สามารถใช้ได้กับเครื่องพิมพ์ได้ทุกรุ่นที่มีการติดตั้งในเครื่องคอมพิวเตอร์
2. สามารถส่งได้ไกลถึง 20 เมตร
3. ส่งข้อมูลแบบ Simplex
4. มีอัตราการส่งข้อมูลทางพอร์ตอนุกรม 1200 บิตต่อวินาที

จากผลการทดสอบที่ได้ปรากฏผลเป็นที่น่าพอใจในระดับหนึ่ง กล่าวคือ ในส่วนของระยะทางในการส่งข้อมูล จะขึ้นอยู่กับกำลังของเครื่องรับ-ส่ง และสภาพความชื้นในอากาศ ในการพิมพ์ข้อมูลยังมีข้อผิดพลาดอยู่ ถ้าระยะในการส่งไกลกว่าที่กำหนดจะทำให้การพิมพ์ข้อมูลมีความผิดพลาด ซึ่งเกิดจากสัญญาณรบกวนภายนอก

5.2 ปัญหาและแนวทางการแก้ไข

ในระหว่างการทำปริญญานิพนธ์ ทางคณะผู้จัดทำได้พบปัญหาในด้านต่างๆ ดังนี้

5.2.1 ปัญหาด้านการออกแบบและการสร้าง

1. ปัญหาจากเครื่องรับ-ส่ง เนื่องจากเครื่องรับ-ส่งไม่ได้ออกแบบเอง แต่ใช้ชุดสำเร็จของเครื่องรับ-ส่งโทรศัพท์ไร้สาย ซึ่งทำให้เกิดปัญหาในการอ่านลายวงจรของเครื่อง และถูกจำกัดด้วยขนาดของกำลังส่ง จึงไม่สามารถเพิ่มขนาดของกำลังส่งของเครื่องส่งได้

2. ปัญหาการพัฒนาโปรแกรมเป็นไปได้ยากเนื่องจากบอร์ดที่ใช้งานไม่ได้ มีการต่อหน่วยความจำภายนอก ฉะนั้นจึงต้องสร้างบอร์ดเพื่อทดลองขึ้นมาอีกหนึ่งชุด เป็นการสิ้นเปลืองและเสียเวลาเป็นอย่างมาก

3. ปัญหาการทดลองรับ-ส่งข้อมูลทางพอร์ตนาน โดยผ่านตัวไมโครคอนโทรลเลอร์ มีข้อผิดพลาดมากเมื่อส่งข้อมูลที่มีรายละเอียดสูงๆ เช่น ภาพกราฟิก

แนวทางการแก้ไข

1. หาวจรที่มีความใกล้เคียงกันมาใช้ในการพิจารณาวงจรและถ้าต้องการเพิ่มกำลังส่ง ต้องเปลี่ยนชุดของเครื่องส่งใหม่

2. ใช้ไมโครคอนโทรลเลอร์ของ DALLAS ซึ่งจะทำให้สามารถพัฒนาโปรแกรมลงบนบอร์ดใช้งานจริงแทนไมโครคอนโทรลเลอร์เบอร์ AT89C51 ได้เลย

3. ใช้การรับส่งข้อมูลทางพอร์ตอนุกรมของเครื่องคอมพิวเตอร์

5.2.2 ปัญหาด้านวัสดุและอุปกรณ์

สำหรับปัญหานี้ไม่ก่อนจะพบมากในการทำปริญญานิพนธ์ขึ้นนี้ จะมีก็แต่เครื่องมือที่ใช้ในการทดลองมีไม่เพียงพอแก่ความต้องการ และอุปกรณ์ที่ใช้ในการพัฒนาโปรแกรมนั้นมีจำกัดทำให้มีการแย่งกันใช้แนวทางการแก้ไข เครื่องมืออุปกรณ์ขึ้นไหนที่พอจะจัดซื้อเองได้ก็จัดซื้อใช้เอง ปัญหาทางด้านเครื่องมือที่ใช้ในการทดลอง เนื่องจากว่าต้องใช้เครื่องมือในการทำงานอย่างอื่นร่วมด้วย ทำให้ไม่ค่อยได้ใช้เครื่องมือในการทดลองเท่าที่ควร แนวทางการแก้ไข ใช้เครื่องมือที่ภาควิชาวิศวกรรม

5.3 แนวทางในการพัฒนา

1. พัฒนาให้สามารถส่งได้ในระยะทางไกลๆ โดยการเพิ่มกำลังวัตต์ของเครื่องรับ-ส่ง
2. พัฒนาเรื่องแผ่นวงจรพิมพ์ บางวงจรควรที่จะอยู่ด้วยกันได้ก็ควรจะให้อยู่ด้วยกัน และไม่ควรใช้แผ่นปริ้นท์เอนกประสงค์
3. ลดขนาดของเครื่องให้มีขนาดเล็กลง
4. พัฒนาให้มีการรับส่งข้อมูลแบบสองทิศทาง
5. พัฒนาให้มีการตรวจสอบความผิดพลาดของข้อมูลและบอกสถานะของเครื่องพิมพ์



ภาคผนวก ก

โปรแกรมควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;

; DATA TRANSMISSION BY RADIO FOR PRINTER

;

;

; BY MR. WICHAI KHAMPPONG

; MR. SUKIT KUNKAEW

; MISS.KANYARAT AUTAPAO

;

;

CPU "8051.TBL"

HOF "INT8"

CONA: EQU 0000H

CONB: EQU 0001H

CONC: EQU 0002H

CONP: EQU 0003H

ACC: EQU 0E0H

ACC.0: EQU 0E0H

DPH: EQU 83H ;DATA POINTER HIGH

DPL: EQU 82H ;DATA POINTER LOW

P1.0: EQU 90H

P1.1: EQU 91H

SBUF: EQU 99H

RI: EQU 98H

SCON: EQU 98H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TMOD: EQU 89H
TR1: EQU 8EH
TH1: EQU 8DH
TI: EQU 99H

```

```
ORG 0000H
```

```

MOV R7,#0FFH
WARM: DJNZ R7,WARM

```

```
;***** CONTROL PORT 8255 *****
```

```

MOV DPTR,#CONP
MOV A,#8BH
MOVX @DPTR,A

```

```
;INITIAL SERIAL PORT
```

```

MOV SCON,#52H
MOV TMOD,#20H
MOV TH1,#0E8H ;0E8 1200 bps
SETB TR1

```

```
;***** MAIN PROGRAM *****
```

```
STROB: PUSH ACC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV R1,#P1.0
```

```
MOV A,#0FFH
```

```
MOVBX @R1,A
```

```
POP ACC
```

```
DIS_P1: CLR A
```

```
RECIEV: JNB RI,$
```

```
CLR RI
```

```
MOV A,SBUF
```

```
PBYTE: PUSH DPH
```

```
PUSH DPL
```

```
PUSH ACC
```

```
LCALL CK_BU
```

```
POP ACC
```

```
PBYTE1: MOV DPTR,#CONA
```

```
CLR P1.1
```

```
MOVBX @DPTR,A
```

```
PUSH ACC
```

```
LCALL PDELAY
```

```
MOV DPTR,#P1.0
```

```
MOVBX A,@DPTR
```

```
CLR P1.0
```

```
MOVBX @DPTR,A
```

```
LCALL PDELAY
```

```
SETB P1.0
```

```
MOVBX @DPTR,A
```

```
POP ACC
```

POP DPL

POP DPH

SJMP DIS_P1

;***** WAIT UTIL NOT BUSY *****

CK_BU: MOV DPTR,#CONB

BYTE2: MOVX A,@DPTR

JB ACC.0,BYTE2

RET

;***** DELAY PRINTER *****

PDELAY: MOV R5,#0C0H

PDLY1: DJNZ R5,PDLY1

RET

END



ภาคผนวก ข
รายละเอียดของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 4 Kbytes of In-System Reprogrammable Flash Memory
Endurance: 1,000 Write/Erase Cycles
Data Retention: 10 Years
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Five Interrupt Sources
- Programmable Serial Channel
- Low Power Idle and Power Down Modes

Description

The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4 Kbytes of Flash Programmable and Erasable Read Only Memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89C51 provides the following standard features: 4 Kbytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five source two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is

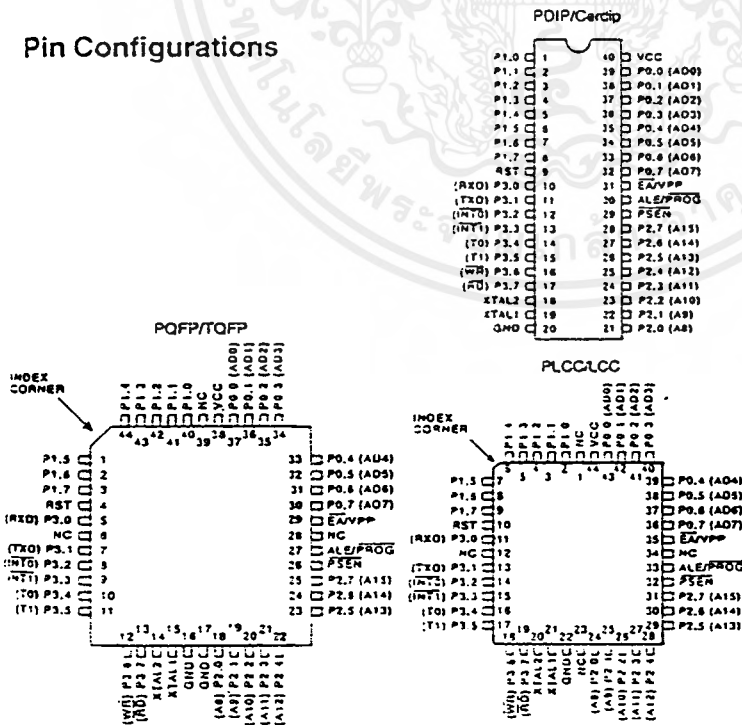
Atmel

8-Bit Microcontroller with 4 Kbytes Flash

AT89C51

continued

Pin Configurations

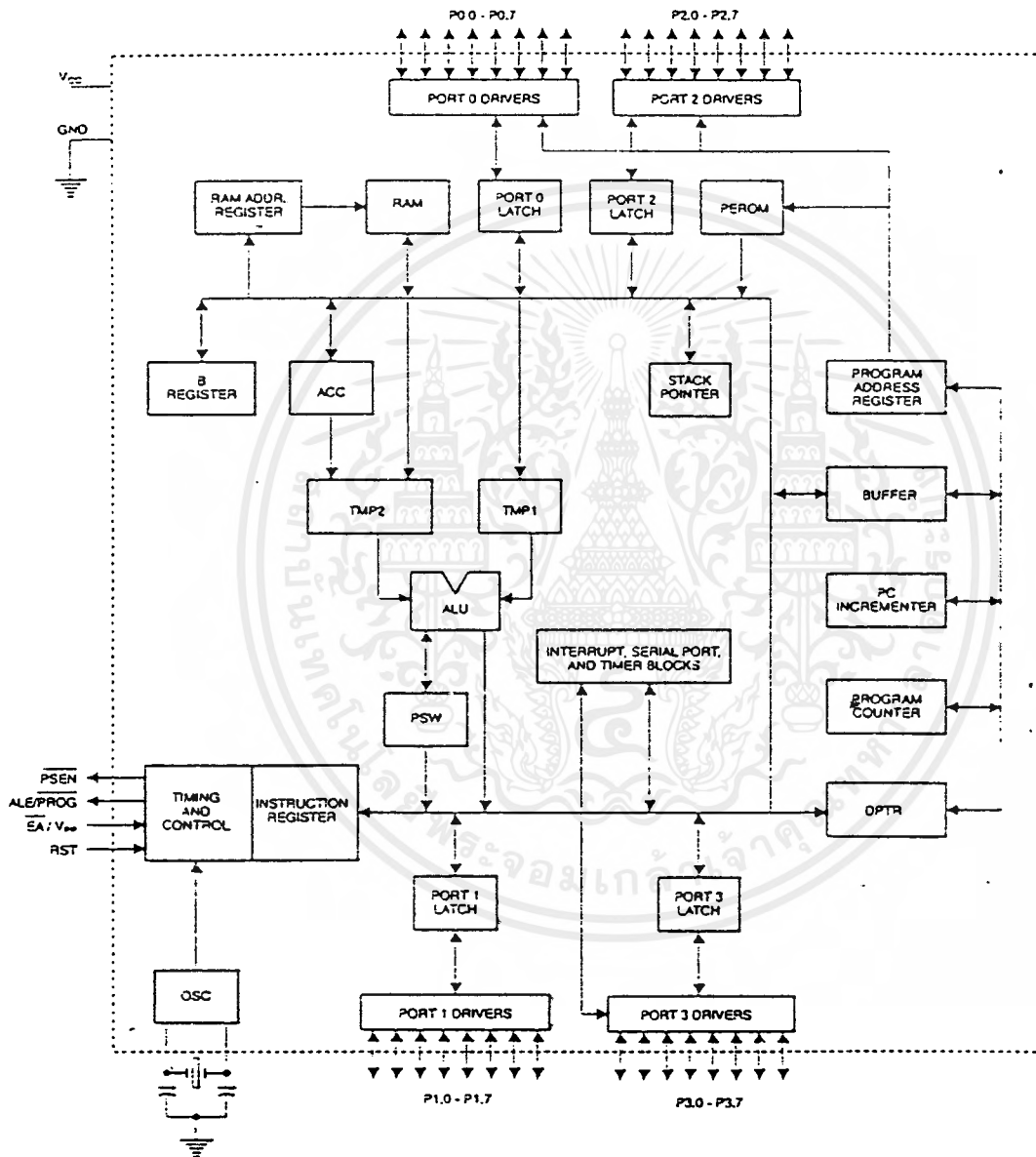


Atmel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C51

Description (Continued)

designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Description

V_{CC}
Supply voltage.

GND
Ground.

Port 0

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and program verification.

Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application it uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ R1), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s

are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	WR (external data memory write strobe)
P3.7	RD (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and programming verification.

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89C51 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

EA/Vpp

External Access Enable. EA must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, EA will be internally latched on reset.

EA should be strapped to VCC for internal program executions.

This pin also receives the 12-volt programming enable voltage (Vpp) during Flash programming, for parts that require 12-volt Vpp.

continued





Pin Description (Continued)

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

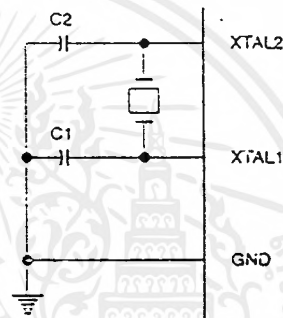
In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Power Down Mode

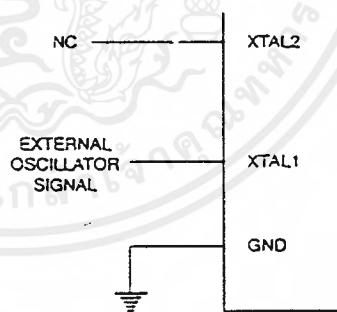
In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before VCC is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Figure 1. Oscillator Connections



Notes: C1, C2 = 30 pF $\pm$ 10 pF for Crystals
= 40 pF $\pm$ 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



Status of External Pins During Idle and Power Down

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

AT89C51

AT89C51

Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up

without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of $\overline{EA}$ be in agreement with the current logic level at that pin in order for the device to function properly.

Lock Bit Protection Modes

Program Lock Bits				
	LB1	LB2	LB3	Protection Type
1	U	U	U	No program lock features.
2	P	U	U	MOVX instructions executed from external program memory are disabled from fetching code bytes from internal memory. $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash is disabled.
3	P	P	U	Same as mode 2, also verify is disabled.
4	P	P	P	Same as mode 3, also external execution is disabled.

Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V_{CC}) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	$V_{pp} = 12\text{ V}$	$V_{pp} = 5\text{ V}$
Top-Side Mark	AT89C51 xxxx yyww	AT89C51 xxxx-5 yyww
Signature	(030H)=1EH (031H)=51H (032H)=FFH	(030H)=1EH (031H)=51H (032H)=05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.

Programming Algorithm: Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.

4. Raise $\overline{EA}/V_{pp}$ to 12 V for the high-voltage programming mode.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/PROG low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H.





031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 51H indicates 89C51
- (032H) = FFH indicates 12 V programming
- (032H) = 05H indicates 5 V programming

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.6	P3.7
Write Code Data	H	L		H/12V ⁽¹⁾	L	H	H	H
Read Code Data	H	L	H	H	L	L	H	H
Write Lock Bit - 1	H	L		H/12V	H	H	H	H
Bit - 2	H	L		H/12V	H	H	L	L
Bit - 3	H	L		H/12V	H	L	H	L
Chip Erase	H	L	⁽²⁾	H/12V	H	L	L	L
Read Signature Byte	H	L	H	H	L	L	L	L

Notes: 1. The signature byte at location 032H designates whether V_{PP} = 12 V or V_{PP} = 5 V should be used to enable programming.

2. Chip Erase requires a 10 ms PROG pulse.

Figure 3. Programming the Flash

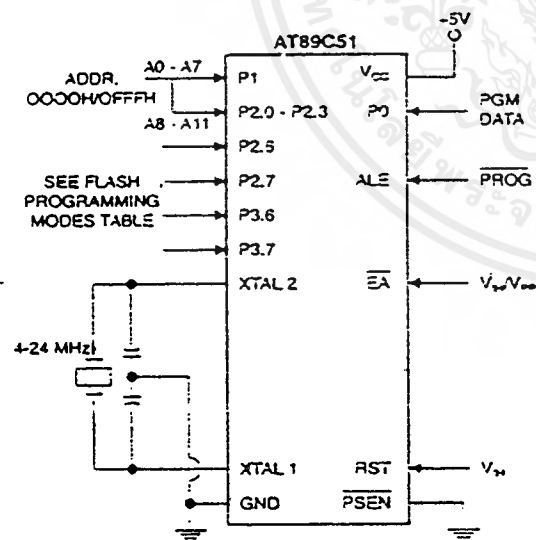
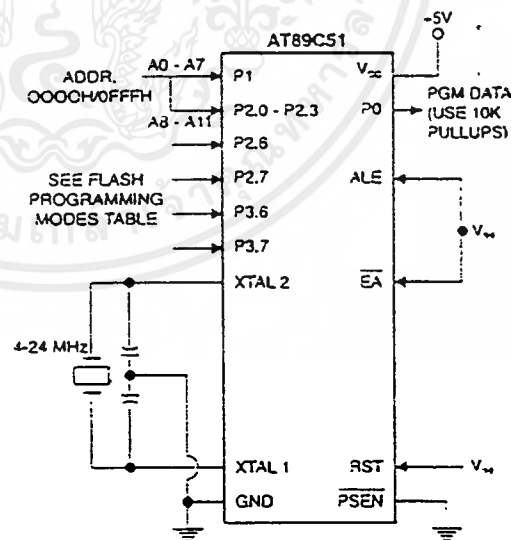


Figure 4. Verifying the Flash



AT89C51

Flash Programming and Verification Characteristics

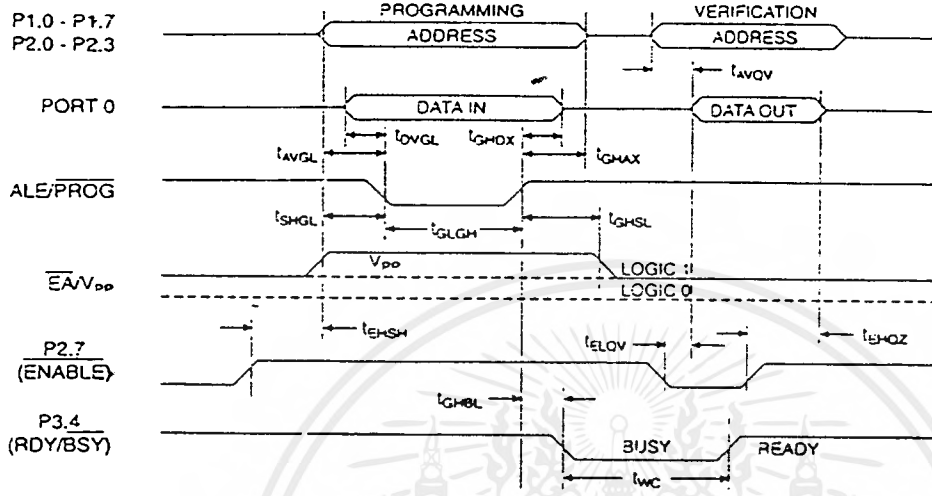
$T_A = 21^\circ\text{C}$ to 27°C , $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
$V_{PP}^{(1)}$	Programming Enable Voltage	11.5	12.5	V
$I_{PP}^{(1)}$	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	4	24	MHz
t_{AVGL}	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{EMSH}	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
$t_{GHSL}^{(1)}$	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	1	110	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	ENABLE Low to Data Valid		$48t_{CLCL}$	
t_{EHQV}	Data Float After ENABLE	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
t_{WC}	Byte Write Cycle Time		2.0	ms

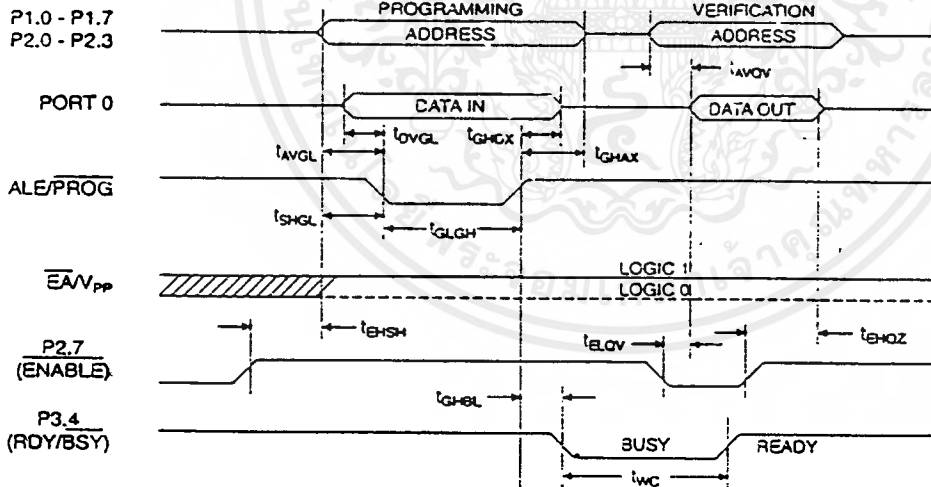
Note: 1. Only used in 12-volt programming mode.



Flash Programming and Verification Waveforms - High Voltage Mode



Flash Programming and Verification Waveforms - Low Voltage Mode



AT89C51

Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0 V to +7.0 V
Maximum Operating Voltage	6.6 V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

D.C. Characteristics

$T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 5.0\text{ V} \pm 20\%$ (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except $\overline{EA}$)	-0.5	$0.2 V_{CC}-0.1$	V
V_{IL1}	Input Low Voltage ($\overline{EA}$)		-0.5	$0.2 V_{CC}-0.3$	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC}+0.9$	$V_{CC}+0.5$	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC}+0.5$	V
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.5\text{ mA}$		0.45	V
V_{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, $\overline{PSEN}$)	$I_{OL} = 3.2\text{ mA}$		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, $\overline{PSEN}$)	$I_{OH} = -50\text{ }\mu\text{A}$, $V_{CC} = 5\text{ V} \pm 10\%$	2.4		V
		$I_{OH} = -25\text{ }\mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10\text{ }\mu\text{A}$	$0.9 V_{CC}$		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -300\text{ }\mu\text{A}$, $V_{CC} = 5\text{ V} \pm 10\%$	2.4		V
		$I_{OH} = -300\text{ }\mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80\text{ }\mu\text{A}$	$0.9 V_{CC}$		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{ V}$		-50	μA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{ V}$		-650	μA
I_{L}	Input Leakage Current (Port 0, $\overline{EA}$)	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RRST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		20	mA
		Idle Mode, 12 MHz		5	mA
	Power Down Mode ⁽²⁾	$V_{CC} = 5\text{ V}$		100	μA
		$V_{CC} = 3\text{ V}$		40	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 10 mA

Maximum I_{OL} per 8-bit port:

Port 0: 25 mA

Ports 1,2,3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power Down is 2 V.





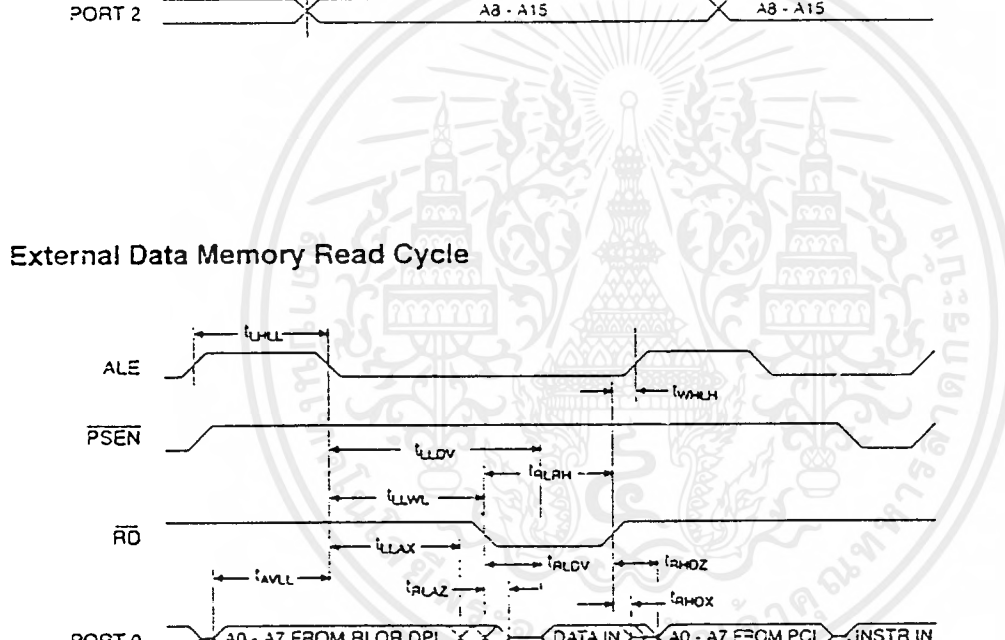
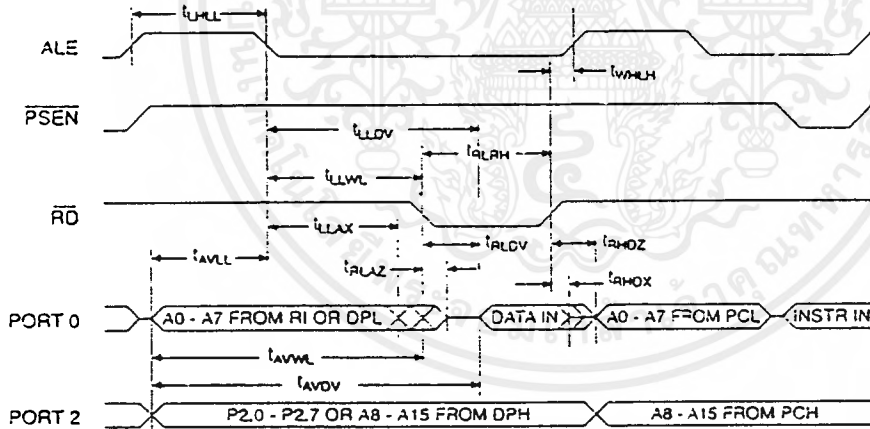
A.C. Characteristics-

(Under Operating Conditions: Load Capacitance for Port 0, ALE/ $\overline{\text{P}}\text{ROG}$, and $\overline{\text{P}}\text{SEN}$ = 100 pF; Load Capacitance for all other outputs = 30 pF)

External Program and Data Memory Characteristics

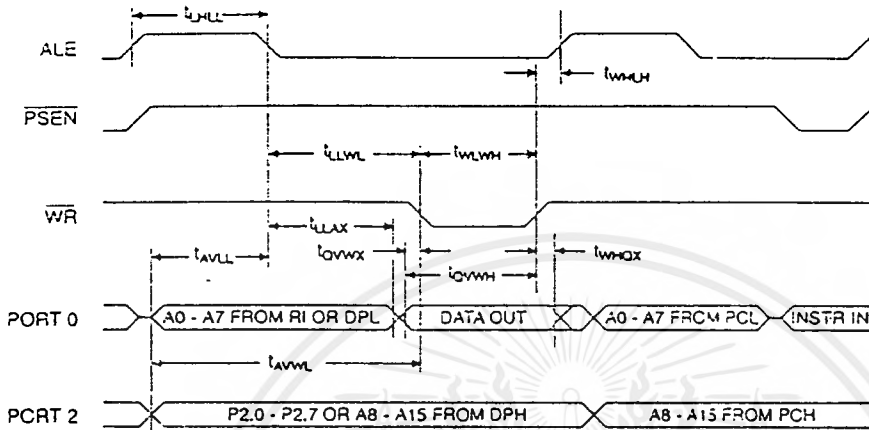
Symbol	Parameter	12 MHz Oscillator		16 to 24 MHz Oscillator		Units
		Min	Max	Min	Max	
1/f _{CLCL}	Oscillator Frequency			0	24	MHz
t _{AHL}	ALE Pulse Width	127		2t _{CLCL} -40		ns
t _{AVLL}	Address Valid to ALE Low	23		t _{CLCL} -13		ns
t _{LLAX}	Address Hold After ALE Low	48		t _{CLCL} -20		ns
t _{LLIV}	ALE Low to Valid Instruction In		233		4t _{CLCL} -65	ns
t _{LLPL}	ALE Low to $\overline{\text{P}}\text{SEN}$ Low	43		t _{CLCL} -13		ns
t _{PLPH}	$\overline{\text{P}}\text{SEN}$ Pulse Width	205		3t _{CLCL} -20		ns
t _{PLIV}	$\overline{\text{P}}\text{SEN}$ Low to Valid Instruction In		145		3t _{CLCL} -45	ns
t _{PIXI}	Input Instruction Hold After $\overline{\text{P}}\text{SEN}$	0		0		ns
t _{PIXZ}	Input Instruction Float After $\overline{\text{P}}\text{SEN}$		59		t _{CLCL} -10	ns
t _{PXAV}	$\overline{\text{P}}\text{SEN}$ to Address Valid	75		t _{CLCL} -8		ns
t _{AVIV}	Address to Valid Instruction In		312		5t _{CLCL} -55	ns
t _{PLAZ}	$\overline{\text{P}}\text{SEN}$ Low to Address Float		10		10	ns
t _{RLRH}	$\overline{\text{RD}}$ Pulse Width	400		5t _{CLCL} -100		ns
t _{WLWH}	$\overline{\text{WR}}$ Pulse Width	400		5t _{CLCL} -100		ns
t _{RLDV}	$\overline{\text{RD}}$ Low to Valid Data In		252		5t _{CLCL} -90	ns
t _{RHOX}	Data Hold After $\overline{\text{RD}}$	0		0		ns
t _{RHOZ}	Data Float After $\overline{\text{RD}}$		97		2t _{CLCL} -28	ns
t _{LLDV}	ALE Low to Valid Data In		517		8t _{CLCL} -150	ns
t _{AVDV}	Address to Valid Data In		585		9t _{CLCL} -165	ns
t _{LLWL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	290	300	3t _{CLCL} -50	3t _{CLCL} +50	ns
t _{AVWL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		4t _{CLCL} -75		ns
t _{QVWX}	Data Valid to $\overline{\text{WR}}$ Transition	23		t _{CLCL} -20		ns
t _{QVWH}	Data Valid to $\overline{\text{WR}}$ High	433		7t _{CLCL} -120		ns
t _{WHOX}	Data Hold After $\overline{\text{WR}}$	33		t _{CLCL} -20		ns
t _{RLAZ}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t _{WLH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	t _{CLCL} -20	t _{CLCL} +25	ns

—

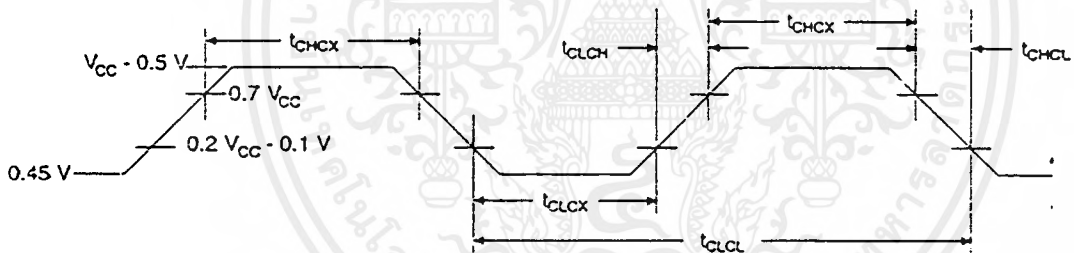
[illegible]



External Data Memory Cycle



External Clock Drive Waveforms



External Clock Drive

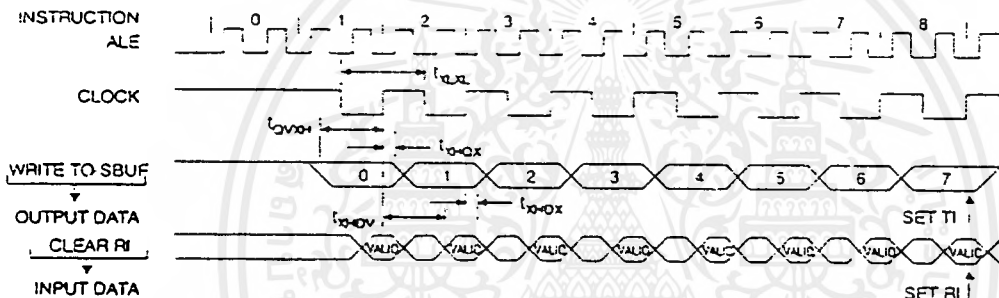
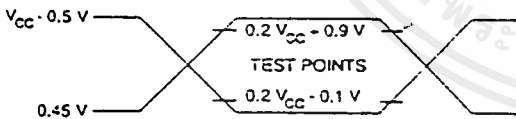
Symbol	Parameter	Min	Max	Units
$1/f_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

Serial Port Timing: Shift Register Mode Test Conditions

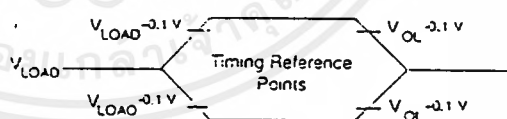
(V_{CC} = 5.0 V ± 20%; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t _{XLXL}	Serial Port Clock Cycle Time	1.0		12t _{CLCL}		μs
t _{OVXH}	Output Data Setup to Clock Rising Edge	700		10t _{CLCL} -133		ns
t _{XHOX}	Output Data Hold After Clock Rising Edge	50		2t _{CLCL} -33		ns
t _{XHOX}	Input Data Hold After Clock Rising Edge	0		0		ns
t _{XHDV}	Clock Rising Edge to Input Data Valid		700		10t _{CLCL} -133	ns

Shift Register Mode Timing Waveforms

AC Testing Input/Output Waveforms⁽¹⁾ Float Waveforms⁽¹⁾

Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5 V for a logic 1 and 0.45 V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.



Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5 V $\pm$ 20%	AT89C51-12AC AT89C51-12JC AT89C51-12PC AT89C51-12QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89C51-12AI AT89C51-12JI AT89C51-12PI AT89C51-12QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
		AT89C51-12AA AT89C51-12JA AT89C51-12PA AT89C51-12QA	44A 44J 40P6 44Q	Automotive (-40°C to 125°C)
	5 V $\pm$ 10%	AT89C51-12DM AT89C51-12LM	40D5 44L	Military (-55°C to 125°C)
		AT89C51-12DM/883 AT89C51-12LM/883	40D6 44L	Military/883C Class B, Fully Compliant (-55°C to 125°C)
	5 V $\pm$ 20%	AT89C51-16AC AT89C51-16JC AT89C51-16PC AT89C51-16QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89C51-16AI AT89C51-16JI AT89C51-16PI AT89C51-16QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
		AT89C51-16AA AT89C51-16JA AT89C51-16PA AT89C51-16QA	44A 44J 40P6 44Q	Automotive (-40°C to 125°C)
	5 V $\pm$ 20%	AT89C51-20AC AT89C51-20JC AT89C51-20PC AT89C51-20QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89C51-20AI AT89C51-20JI AT89C51-20PI AT89C51-20QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
		AT89C51-24AC AT89C51-24JC AT89C51-24PC AT89C51-24QC	44A 44J 44P6 44Q	Commercial (0°C to 70°C)
		AT89C51-24AI AT89C51-24JI AT89C51-24PI AT89C51-24QI	44A 44J 44P6 44Q	Industrial (-40°C to 85°C)



XR-2211

FSK Demodulator/
Tone Decoder

June 1997-3

FEATURES

- Wide Frequency Range, 0.01Hz to 300kHz
- Wide Supply Voltage Range, 4.5V to 20V
- HCMOS/TTL/Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range, 10mV to 3V rms
- Adjustable Tracking Range, $\pm 1\%$ to 80%
- Excellent Temp. Stability, $\pm 50\text{ppm}/^\circ\text{C}$, max.

APPLICATIONS

- Caller Identification Delivery
- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications applications. It is particularly suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 10mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a

quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply is provided at an output pin.

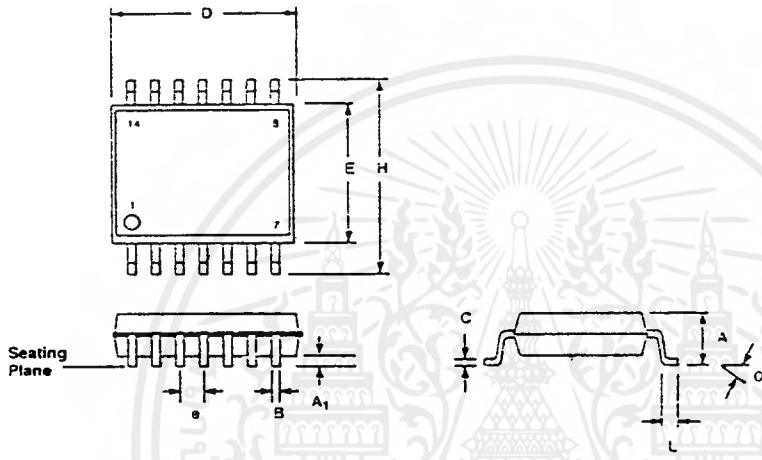
The XR-2211 is available in 14 pin packages specified for military and industrial temperature ranges.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2211M	14 Pin CDIP (0.300")	-55°C to +125°C
XR-2211N	14 Pin CDIP (0.300")	-40°C to +85°C
XR-2211P	14 Pin PDIP (0.300")	-40°C to +85°C
XR-2211D	14 Lead SOIC (Jedec. 0.150")	-40°C to +85°C

14 LEAD SMALL OUTLINE
(150 MIL JEDEC SOIC)

Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A ₁	0.004	0.010	0.10	0.25
B	0.013	0.020	0.33	0.51
C	0.007	0.010	0.19	0.25
D	0.337	0.344	8.55	8.75
E	0.150	0.157	3.80	4.00
e	0.050 BSC		1.27 BSC	
H	0.223	0.244	5.80	6.20
L	0.016	0.050	0.40	1.27
α	0° 3°		0° 3°	

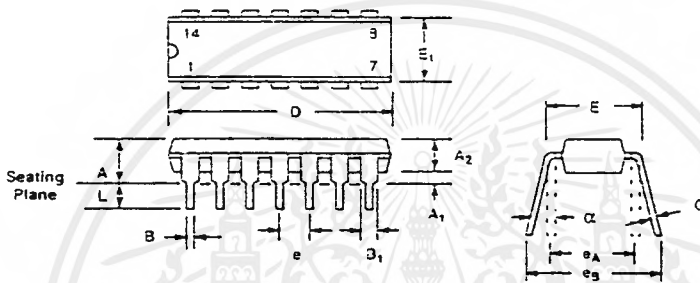
Note: The control dimension is the millimeter column

XR-2211

EXAR

14 LEAD PLASTIC DUAL-IN-LINE
(300 MIL PDIP)

Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.145	0.210	3.68	5.33
A ₁	0.015	0.070	0.38	1.78
A ₂	0.115	0.195	2.92	4.95
B	0.014	0.024	0.36	0.56
B ₁	0.030	0.070	0.76	1.78
C	0.008	0.014	0.20	0.38
D	0.725	0.795	18.42	20.19
E	0.300	0.325	7.62	8.25
E ₁	0.240	0.280	6.10	7.11
e	0.100 BSC		2.54 BSC	
e _A	0.300 BSC		7.62 BSC	
e _B	0.310	0.430	7.97	10.92
L	0.115	0.160	2.92	4.06
α	0°	15°	0°	15°

Note: The control dimension is the inch column

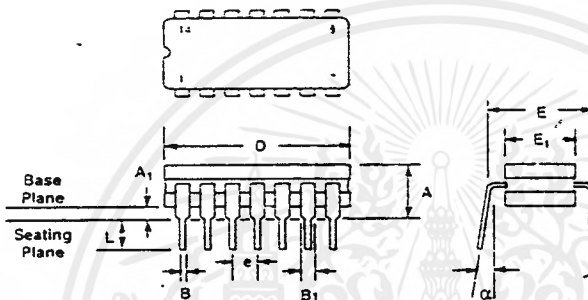
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EX4R

XR-2211

14 LEAD CERAMIC DUAL-IN-LINE (300 MIL CDIP)

Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.100	0.200	2.54	5.08
A ₁	0.015	0.060	0.38	1.52
B	0.014	0.025	0.36	0.66
B ₁	0.045	0.065	1.14	1.65
c	0.008	0.018	0.20	0.46
D	0.685	0.785	17.40	19.94
E ₁	0.250	0.310	6.35	7.87
E	0.300 BSC		7.62 BSC	
a	0.100 BSC		2.54 BSC	
L	0.125	0.200	3.18	5.08
α	0° 15°		0° 15°	

Note: The control dimension is the inch column

XR-2211

EXAR

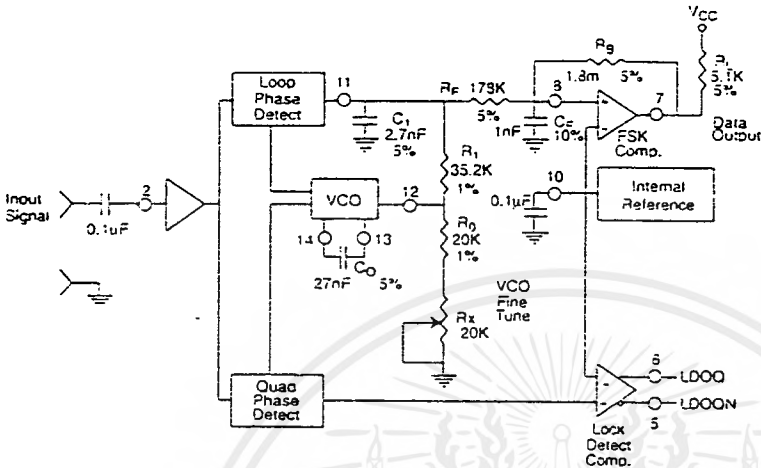


Figure 10. Circuit Connection for FSK Decoding of Caller Identification Signals (Bell 202 Format)

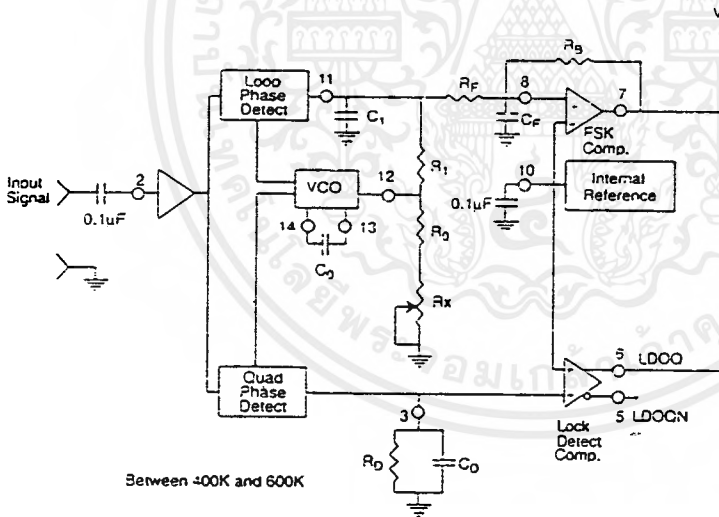


Figure 11. External Connectors for FSK Demodulation with Carrier Detect Capability

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXAR

XR-2211

Design Example:

1200 Baud FSK demodulator with mark and space frequencies of 1200/2200.

Step 1: Calculate f_0 : from design instructions

$$(a) \quad f_0 = \sqrt{1200 \cdot 2200} = 1624$$

Step 2: Calculate R_0 : $R_0 = 10K$ with a potentiometer of $10K$. (See design instructions (b))

$$(b) \quad R_T = 10 + \left(\frac{10}{2}\right) = 15K$$

Step 3: Calculate C_0 from design instructions

$$(c) \quad C_0 = \frac{1}{15000 \cdot 1624} = 39nF$$

Step 4: Calculate R_1 : from design instructions

$$(d) \quad R_1 = \frac{20000 \cdot 1624 \cdot 2}{(2200 - 1200)} = 51,000$$

Step 5: Calculate C_1 : from design instructions

$$(e) \quad C_1 = \frac{1250 \cdot 39nF}{51000 \cdot 0.5^2} = 3.9nF$$

Step 6: Calculate R_F : R_F should be at least five times R_1 , $R_F = 51,000 \cdot 5 = 255 K\Omega$ Step 7: Calculate R_3 : R_3 should be at least five times R_F , $R_3 = 255,000 \cdot 5 = 1.2 M\Omega$ Step 8: Calculate R_{SUM} :

$$R_{SUM} = \frac{(R_F + R_1) \cdot R_3}{(R_F + R_1 + R_3)} = 240K\Omega$$

Step 9: Calculate C_F :

$$C_F = \frac{0.25}{(R_{SUM} \cdot \text{Baud Rate})} = 1nF$$

Note: All values except R_0 can be rounded to nearest standard value.

XR-2211

EXAR

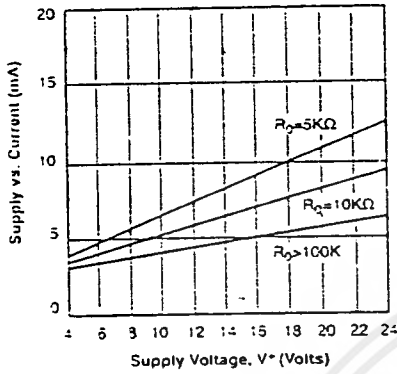
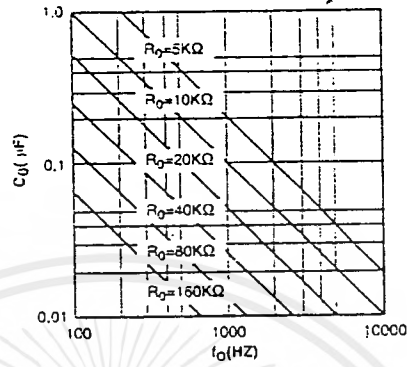
Figure 5. Typical Supply Current vs. V_+ (Logic Outputs Open Circuited)

Figure 6. VCO Frequency vs. Timing Resistor

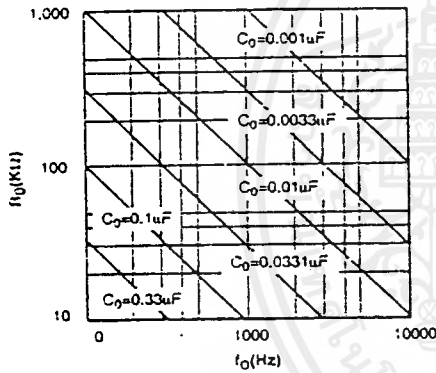


Figure 7. VCO Frequency vs. Timing Capacitor

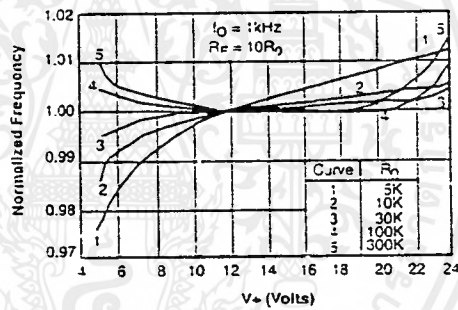
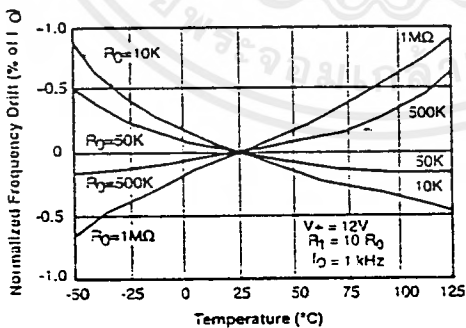
Figure 8. Typical f_0 vs. Power Supply Characteristics

Figure 9. Typical Center Frequency Drift vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

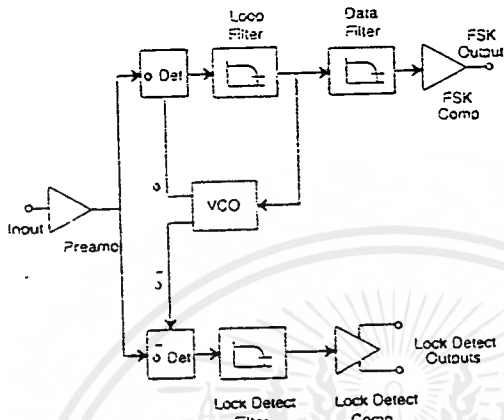


Figure 2. Functional Block Diagram of a Tone and FSK Decoding System Using XR-2211

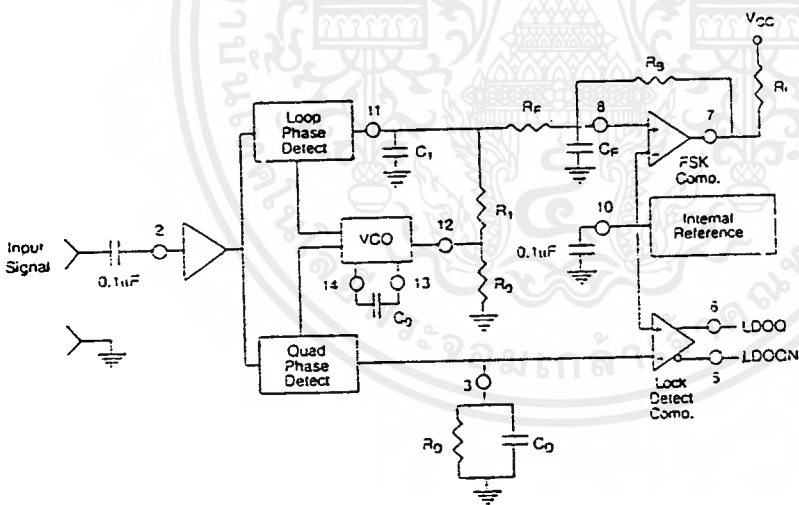


Figure 3. Generalized Circuit Connection for FSK and Tone Detection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2211



PRINCIPLES OF OPERATION

Signal Input (Pin 2): Signal is AC coupled to this terminal. The internal impedance at pin 2 is 20K Ω . Recommended input signal level is in the range of 10mV rms to 3V rms.

Quadrature Phase Detector Output (Pin 3): This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, pin 3 is connected to ground through a parallel combination of R_D and C_D (see *Figure 3*) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, pin 3 can be left open.

Lock Detect Output, Q (Pin 6): The output at pin 6 is at "low" state when the PLL is out of lock and goes to "high" state when the PLL is locked. It is an open collector type output and requires a pull-up resistor, R_L , to V_{CC} for proper operation. At "low" state, it can sink up to 5mA of load current.

Lock Detect Complement, (Pin 5): The output at pin 5 is the logic complement of the lock detect output at pin 6. This output is also an open collector type stage which can sink 5mA of load current at low or "on" state.

FSK Data Output (Pin 7): This output is an open collector logic stage which requires a pull-up resistor, R_L , to V_{CC} for proper operation. It can sink 5mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at pin 7 is indeterminate.

FSK Comparator Input (Pin 8): This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (pin 11). This data filter is formed by R_F and C_F (see *Figure 3*). The threshold voltage of the comparator is set by the internal reference voltage, V_{REF} , available at pin 10.

Reference Voltage, V_{REF} (Pin 10): This pin is internally biased at the reference voltage level, V_{REF} : $V_{REF} = V_{CC}/2 \approx 650mV$. The DC voltage level at this pin forms an internal reference for the voltage levels at pins 5, 8, 11 and 12. Pin

10 must be bypassed to ground with a 0.1 μF capacitor for proper operation of the circuit.

Loop Phase Detector Output (Pin 11): This terminal provides a high impedance output for the loop phase detector. The PLL loop filter is formed by R_1 and C_1 connected to pin 11 (see *Figure 3*). With no input signal, or with no phase error within the PLL, the DC level at pin 11 is very nearly equal to V_{REF} . The peak to peak voltage swing available at the phase detector output is equal to $2 \times V_{REF}$.

VCO Control Input (Pin 12): VCO free-running frequency is determined by external timing resistor, R_0 , connected from this terminal to ground. The VCO free-running frequency, f_0 , is:

$$f_0 = \frac{1}{R_0 C_0} \text{ Hz}$$

where C_0 is the timing capacitor across pins 13 and 14. For optimum temperature stability, R_0 must be in the range of 10K Ω to 100K Ω (see *Figure 9*).

This terminal is a low impedance point, and is internally biased at a DC level equal to V_{REF} . The maximum timing current drawn from pin 12 must be limited to $\leq 3mA$ for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14): VCO frequency is inversely proportional to the external timing capacitor, C_0 , connected across these terminals (see *Figure 6*.) C_0 must be non-polar, and in the range of 200pF to 10 μF .

VCO Frequency Adjustment: VCO can be fine-tuned by connecting a potentiometer, R_X , in series with R_0 at pin 12 (see *Figure 10*.)

VCO Free-Running Frequency, f_0 : XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase detector sections of the circuit. For set-up or adjustment purposes, the VCO free-running frequency can be tuned by using the generalized circuit in *Figure 3*, and applying an alternating bit pattern of 0's and 1's at the known mark and space frequencies. By adjusting R_0 , the VCO can then be tuned to obtain a 50% duty cycle on the FSK output (pin 7). This will ensure that the VCO f_0 value is accurately referenced to the mark and space frequencies.

XR-2211

EXAR

BLOCK DIAGRAM

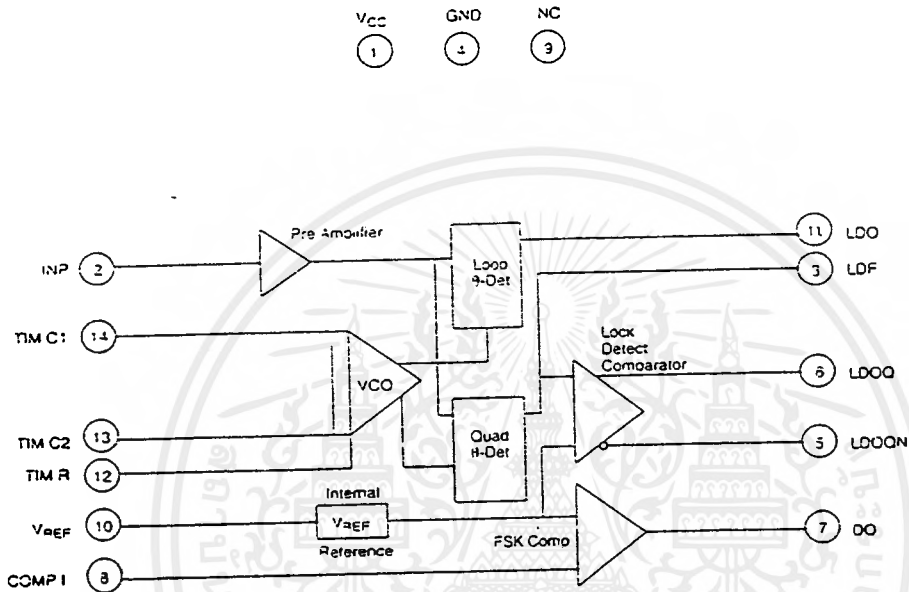


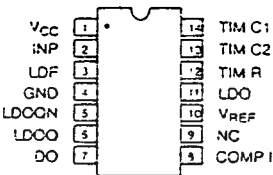
Figure 1. XR-2211 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

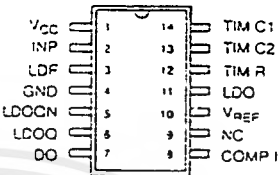
EXAR

XR-2211

PIN CONFIGURATION



14 Lead CDIP, PDIP (0.300")



14 Lead SOIC (Jedec, 0.150")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	V _{CC}		Positive Power Supply.
2	INP	I	Receive Analog Input.
3	LDF	O	Lock Detect Filter.
4	GND		Ground Pin.
5	LDOQN	O	Lock Detect Output Not. This output will be low if the VCO is in the capture range.
6	LDOQ	O	Lock Detect Output. This output will be high if the VCO is in the capture range.
7	DO	O	Data Output. Decoded FSK output.
8	COMP I	I	FSK Comparator Input.
9	NC		Not Connected.
10	V _{REF}	O	Internal Voltage Reference. The value of V _{REF} is V _{CC} /2 - 650mV.
11	LDO	O	Loop Detect Output. This output provides the result of the quadrature phase detection.
12	TIM R	I	Timing Resistor Input. This pin connects to the timing resistor of the VCO.
13	TIM C2	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 14.
14	TIM C1	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 13.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



XR-2211

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
Voltage Comparator Section					
Input Impedance		2		M Ω	Measured at Pins 3 and 8
Input Bias Current		100		nA	
Voltage Gain	55	70		dB	$R_L = 5.1K\Omega$
Output Voltage Low		300	500	mV	$I_C = 3mA$
Output Leakage Current		0.01	10	μA	$V_O = 20V$
Internal Reference					
Voltage Level	4.9	5.3	5.7	V	Measured at Pin 10
Output Impedance		100		Ω	AC Small Signal
Maximum Source Current		30		μA	

Notes
 Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production.
 Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply 20V
 Input Signal Level 3V rms
 Power Dissipation 900mW

Package Power Dissipation Ratings
 CDIP 750mW
 Derate Above $T_A = 25^\circ C$ 8mW/ $^\circ C$
 PDIP 800mW
 Derate Above $T_A = 25^\circ C$ 60mW/ $^\circ C$
 SOIC 390mW
 Derate Above $T_A = 25^\circ C$ 5mW/ $^\circ C$

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 10mV rms are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output. The VCO is actually a current controlled oscillator with its normal input current (I_O) set by a resistor (R_O) to ground and its driving current with a resistor (R_I) from the phase detector.

The output of the phase detector produces sum and difference of the input and the VCO frequencies

(internally connected). When in lock, these frequencies are $f_{IN} + f_{VCO}$ (2 times f_{IN} when in lock) and $f_{IN} - f_{VCO}$ (0Hz when lock). By adding a capacitor to the phase detector output, the 2 times f_{IN} component is reduced, leaving a DC voltage that represents the phase difference between the two frequencies. This closes the loop and allows the VCO to track the input frequency.

The FSK comparator is used to determine if the VCO is driven above or below the center frequency (FSK comparator). This will produce both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

XR-2211



ELECTRICAL CHARACTERISTICS

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
General					
Supply Voltage	4.5		20	V	
Supply Current		4	7	mA	$R_O \geq 10K\Omega$ See Figure 4.
Oscillator Section					
Frequency Accuracy		± 1	± 3	%	Deviation from $f_O = 1/R_O C_O$
Frequency Stability					
Temperature		± 20	± 50	ppm/ $^\circ C$	See Figure 3.
Power Supply		0.05	0.5	%V	$V_{CC} = 12 \pm 1V$. See Figure 7.
Upper Frequency Limit	100	300		kHz	$R_O = 8.2K\Omega$, $C_O = \pm 0.0\mu F$
Lowest Practical Operating Frequency			0.01	Hz	$R_O = 2M\Omega$, $C_O = 50\mu F$
Timing Resistor, R_O - See Figure 5					
Operating Range	5		2000	K Ω	
Recommended Range	5			K Ω	See Figure 7 and Figure 8.
Loop Phase Detector Section					
Peak Output Current	± 150	± 200	± 300	μA	Measured at Pin 11
Output Offset Current		1		μA	
Output Impedance		1		M Ω	
Maximum Swing	± 4	± 5		V	Referenced to Pin 10
Quadrature Phase Detector					
					Measured at Pin 3
Peak Output Current	100	300		μA	
Output Impedance		1		M Ω	
Maximum Swing		11		V _{pp}	
Input Preamplifier Section					
					Measured at Pin 2
Input Impedance		20		K Ω	
Input Signal					
Voltage Required to Cause Limiting		2	10	mV rms	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production. Bold face parameters are covered by production test and guaranteed over operating temperature range.

EXAR

XR-2206

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	For 95% modulation
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	
Square-Wave Output								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		ns	$C_L = 10\text{pF}$
Fall Time		50			50		ns	$C_L = 10\text{pF}$
Saturation Voltage		0.2	0.4		0.2	0.6	V	$I_L = 2\text{mA}$
Leakage Current		0.1	20		0.1	100	μA	$V_{CC} = 25\text{V}$
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Notes¹ Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 3.² For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply 25V
 Power Dissipation 750mW
 Derate Above 25°C 5mW/°C

Total Timing Current 6mA
 Storage Temperature -65°C to +150°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

Rev. 1.03

TOM™

XR-2206

EXAR

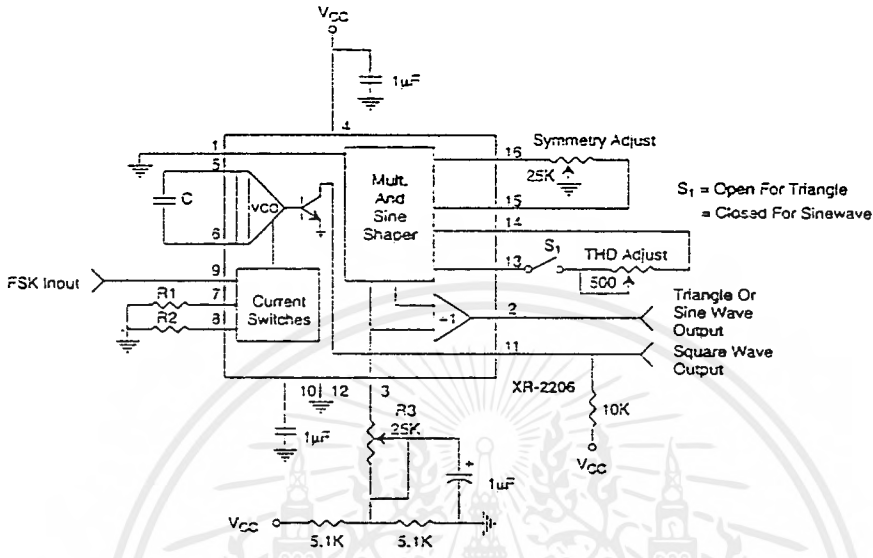
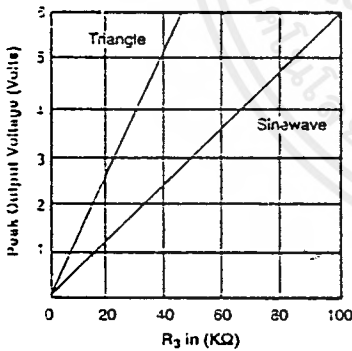
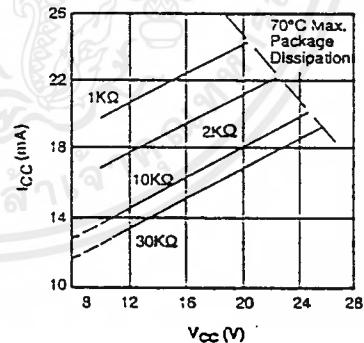


Figure 2. Basic Test Circuit

Figure 3. Output Amplitude
as a Function of the Resistor,
R3, at Pin 3Figure 4. Supply Current vs
Supply Voltage, Timing, R

Rev. 1.03

TQM

EXAR

XR-2206

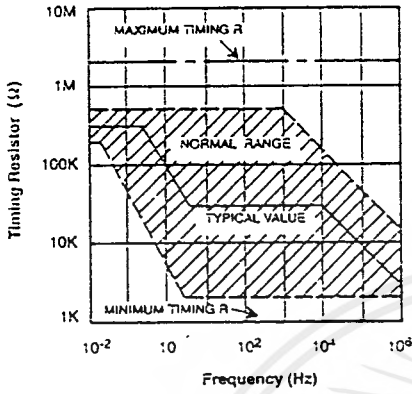


Figure 5. R versus Oscillation Frequency.

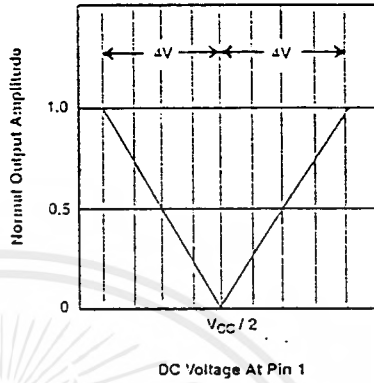


Figure 6. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1)

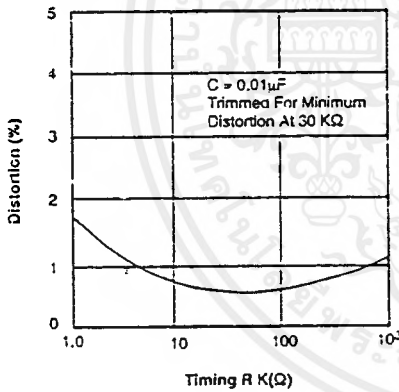


Figure 7. Trimmed Distortion versus Timing Resistor.

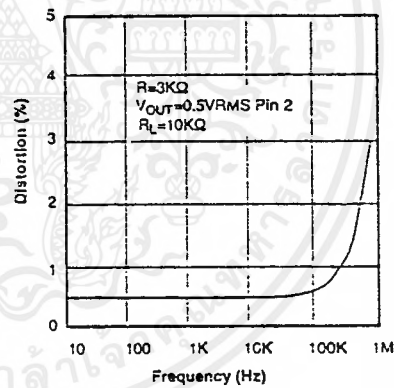


Figure 8. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

XR-2206

EXAR

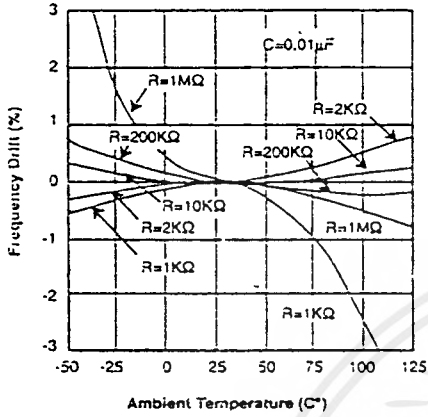


Figure 9. Frequency Drift versus Temperature.

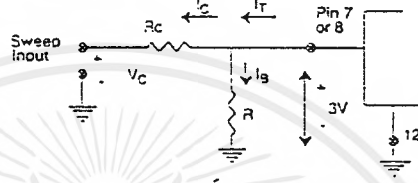


Figure 10. Circuit Connection for Frequency Sweep.

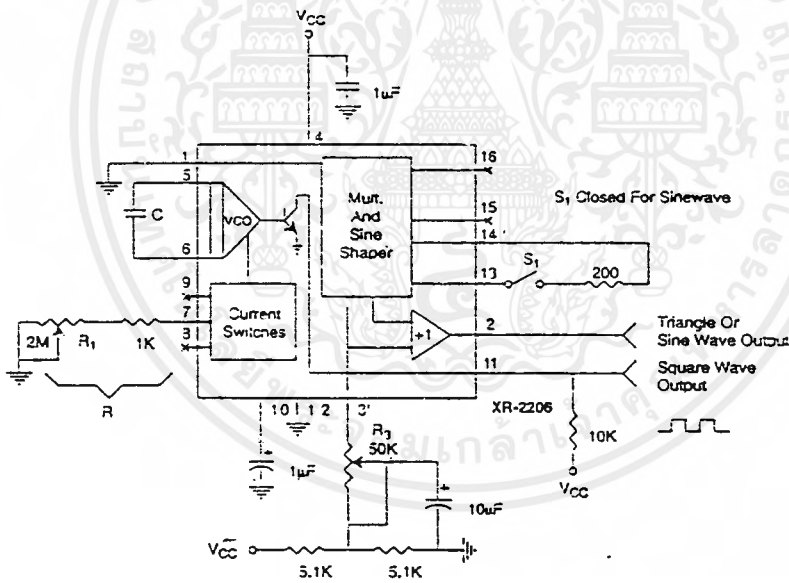


Figure 11. Circuit for Sine Wave Generation without External Adjustment.
(See Figure 3 for Choice of R_3)

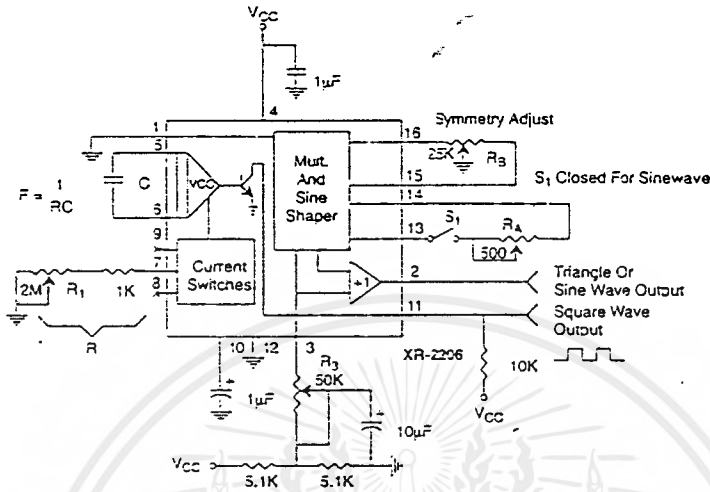


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion.
(R₃ Determines Output Swing - See Figure 3)

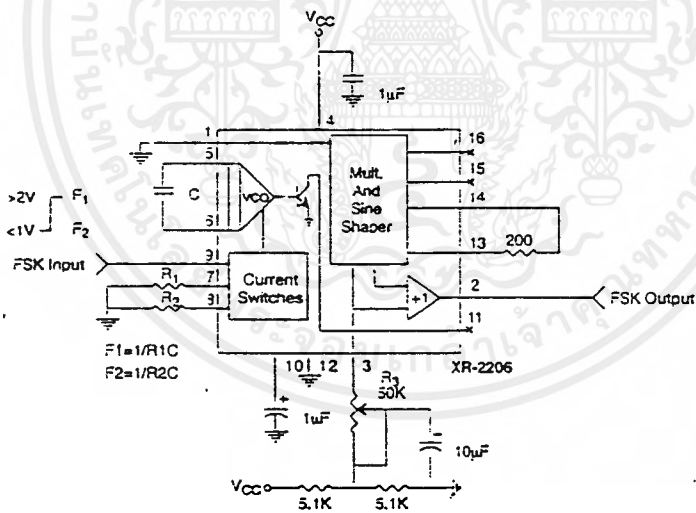


Figure 13. Sinusoidal FSK Generator

XR-2206

EXAR

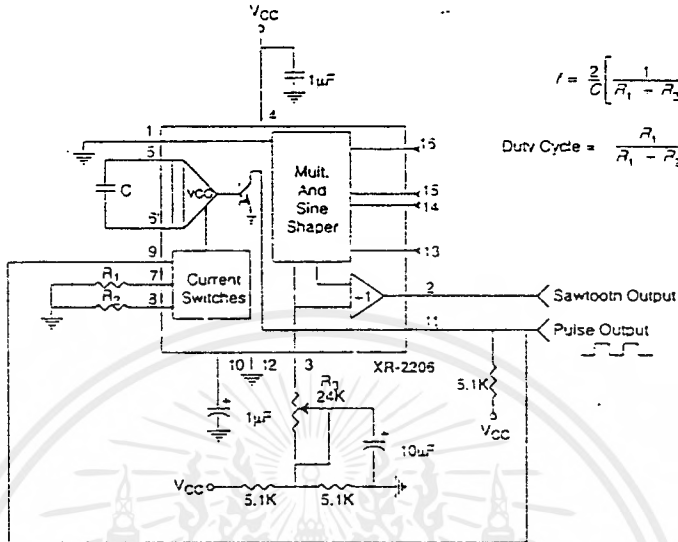


Figure 14. Circuit for Pulse and Ramp Generation.

Frequency-Shift Keying

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 13. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figure 11, Figure 12 and Figure 13, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment

Figure 11 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 11 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

Rev. 1.03

TOM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์

ชุดเชื่อมต่อกับคอมพิวเตอร์

ชุดมอดูเลท

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	R 5.1 K Ω	2	1
2	R 6.8 K Ω	1	1
3	R 39 K Ω	1	1
4	R 300 K Ω	1	1
5	V _R 50 K Ω	2	25
6	V _R 20 K Ω	1	25
7	C 1 μ F 16 V	2	5
8	C 10 μ F 16 V	1	5
9	C 0.01 μ F	1	3
10	Ic # XR-2206	1	160

ชุดแหล่งจ่ายไฟ

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	ไดโอดบริดจ์	1	20
2	C 2200 μ F 25 V	1	25
3	C 33 μ F 16 V	2	5
4	C 0.1 μ F 100 V	2	3
5	หม้อแปลง 0-12 ขนาด 500 mA	1	80

ชุดคีมอตุเลข

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	R 5.1 K Ω	1	1
2	R 510 K Ω	1	1
3	R 100 K Ω	1	1
4	R 30 K Ω	1	1
5	R 18 K Ω	1	1
6	V _R 5 K Ω	1	25
7	C 0.1 μ F	3	3
8	C 0.01 μ F	1	3
9	C 0.027 μ F	1	3
10	C 0.0022 μ F	1	3
11	Ic # XR-2211	1	80

ชุดรับ-ส่งวิทยุ

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	ชุดสำเร็จ	1	800

ชุด MCS-51

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	R 10 KΩ	6	1
2	C 30 pF	2	1
3	C 1 μF 50 V	2	3
4	C 10 μF 50 V	2	3
5	C 4.7 μf 50 V	2	3
6	ไดโอด 1N4001	1	1
7	Ic # 4T89C51	1	130
8	Ic # 74LS373	1	8
9	Ic # 8255	1	80
10	Ic # UM62256	1	85
11	Ic # MAX232	1	47
12	Ic # 74LS138	1	22
13	X-tal 11.059 Mhz	1	12
14	สายแพร	1	50
15	SWITCH RESET	1	5
16	Connector Censonic 36 n	1	260

อื่นๆ 300 บาท

รวมทั้งหมด 2353 บาท

ชุด MCS-51

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	R 10 K Ω	6	1
2	C 30 pF	2	1
3	C 1 μ F 50 V	2	3
4	C 10 μ F 50 V	2	3
5	C 4.7 μ f 50 V	2	3
6	ไดโอด 1N4001	1	1
7	Ic # 4T89C51	1	130
8	Ic # 74LS373	1	8
9	Ic # 8255	1	80
11	Ic # MAX232	1	47
13	X-tal 11.059 Mhz	1	12
14	สายแพร์	1	50
15	SWITCH RESET	1	5
16	Connector Censonic 25 -ขา	1	180

อื่นๆ 300 บาท

รวมทั้งหมด 2166 บาท

รวมราคาทั้งสิ้น 4519 บาท

ชุดเชื่อมต่อกับเครื่องพิมพ์

ชุดมอดูเลท

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	R 5.1 K Ω	2	1
2	R 6.8 K Ω	1	1
3	R 39 K Ω	1	1
4	R 300 K Ω	1	1
5	V _R 50 K Ω	2	25
6	V _R 20 K Ω	1	25
7	C 1 μ F 16 V	2	5
8	C 10 μ F 16 V	1	5
9	C 0.01 μ F	1	3
10	Ic # XR-2206	1	160

ชุดตีมอดูเลท

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	R 5.1 K Ω	1	1
2	R 510 K Ω	1	1
3	R 100 K Ω	1	1
4	R 30 K Ω	1	1
5	R 18 K Ω	1	1
6	V _R 5 K Ω	1	25
7	C 0.1 μ F	3	3
8	C 0.01 μ F	1	3
9	C 0.027 μ F	1	3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับ	รายการ	จำนวน	ราคาหน่วย
10	C 0.0022 μ F	1	3
11	Ic # XR-2211	1	80

ชุดแหล่งจ่ายไฟ

ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	ไดโอดบริดจ์	1	20
2	C 2200 μ F 25 V	1	25
3	C 33 μ F 16 V	2	5
4	C 0.1 μ F 100 V	2	3
5	หม้อแปลง 0-12 ขนาด 500 mA	1	80

ชุดรับ-ส่งวิทยุ

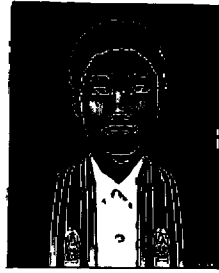
ลำดับ	รายการ	จำนวน	ราคาหน่วย
1	ชุดสำเร็จ	1	800

บรรณานุกรม

- คมกฤษ จำยัง, พยงค์ ศิริพันธุ์ และวัชรพงษ์ วัฒนสมบัติ, “ชุดสื่อสารข้อมูลผ่านคลื่นวิทยุสำหรับเครื่องพิมพ์” ปรินูญานิพนธ์ สจล., 2535
- วสันต์ อาชาเดโชพล & Advanced engineering Group , “ระบบโทรศัพท์ดิจิทัล”, พิมพ์ที่ หจก.สำนักพิมพ์ฟิสิกส์เซ็นเตอร์
- สุนทร วิฑูรพจน์, “การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051” มหาวิทยาลัยสงขลานครินทร์, วศบ., วศด.
- สุเจตน์ จันทรงยี , “ไมโครคอนโทรลเลอร์ชิพเดี่ยว 8051”, มหาวิทยาลัยมหานคร , วศบ., วศด.



ประวัติผู้แต่ง



ชื่อผู้ทำปริญญานิพนธ์	นางสาวกัญญารัตน์ อุตะภา
วันเดือนปีเกิด	6 กรกฎาคม 2518
สถานที่เกิด	จังหวัดกรุงเทพมหานคร
ภูมิลำเนาเดิม	183/382 ถนนสงค์ประภา ต.คอนเมือง กรุงเทพมหานคร 10210
ที่อยู่ปัจจุบัน	212/642 แฟลตตำรวจกลาง ต.บางเขน กรุงเทพมหานคร 10210
โทรศัพท์	9846692
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียน ประชาอุทิศ
มัธยมศึกษาตอนต้น	โรงเรียน คอนเมืองจตุรจินดา
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.4ปี)	สถาบันเทคโนโลยีราชมงคล วิทยาเขต นนทบุรี
ปริญญาดรี	สาขาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	อนาคตของเราอยู่ในมือของเราเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อผู้ทำปริญญานิพนธ์	นายวิชัย คำป่อง
วันเดือนปีเกิด	14 ตุลาคม 2518
สถานที่เกิด	จังหวัด เลย
ภูมิลำเนาเดิม	275 ม.5 บ้านวังกกเคื่อ ต.หนองหญ้าปล้อง อ.วังสะพุง จ.เลย
ที่อยู่ปัจจุบัน	หอพักชายยุครัตน์ 333 ม.1 ถ.ลาดกระบัง เขต ลาดกระบัง กรุงเทพมหานคร 10520
โทรศัพท์	(02) 7390255-8 ห้อง 1206
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนบ้านวังกกเคื่อ
มัธยมศึกษาตอนต้น	โรงเรียนเหมืองแบ่งวิทยาคม
ประกาศนียบัตรวิชาชีพ (ปวช.)	วิทยาลัยเทคนิคเลย
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	วิทยาลัยเทคนิคเลย
ปริญญาตรี	สาขาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	กองทุนกู้ยืม
คติพจน์	เกิดมาทั้งทีเอาดีให้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อผู้ทำปริญญานิพนธ์	นายสุกิจ วรรณแก้ว
วันเดือนปีเกิด	27 พฤศจิกายน 2518
สถานที่เกิด	จังหวัด สุพรรณบุรี
ภูมิลำเนาเดิม	73/2 ม.2 ต.หนองหญ้าไซ อ.หนองหญ้าไซ จ.สุพรรณบุรี 72240 (035) 411105
ที่อยู่ปัจจุบัน	หอชายพัทยุคลรัตน์ 333 ม.1 ถ.ลาดกระบัง อ่อนนุช เขต ลาดกระบัง กรุงเทพมหานคร 10520
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียน วัดหนองหลวง
มัธยมศึกษาตอนต้น	โรงเรียน หนองหญ้าไซวิทยา
ประกาศนียบัตรวิชาชีพ (ปวช.)	วิทยาลัย เทคนิคสุพรรณบุรี
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	วิทยาลัย เทคนิคสุพรรณบุรี
ปริญญาตรี	สาขาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	ถูกเป็นความหวังของพ่อแม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้