

# สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญาานิพนธ์

ปริญญาานิพนธ์ การควอนไทซ์เวกเตอร์ที่เวลาจริงโดยใช้ TMS320C50 แบบสองทิศทาง

REAL TIME IMPLEMENTATION OF VECTOR QUANTIZER USING

TMS320C50 TYPE FULL DUPLEX

ชื่อนักศึกษา

1. นางสาวประกายวรรณ เขียวธง รหัส 39031417
2. นายประกิจ อมรทัศนสุข รหัส 39031418
3. นางสาวปัทมา ชุมสาย ณ อยุธยา รหัส 39031421
4. นางสาวสุพรรณิ จิตชัย รหัส 39031436

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชา อิเล็กทรอนิกส์และคอมพิวเตอร์

อาจารย์ผู้ควบคุมปริญญาานิพนธ์

1. อาจารย์ วรวิทย์ สมหา
2. อาจารย์ อำพล ทองระอา
3. อาจารย์ ไพบุลย์ พวงวงศ์ตระกูล



คณะกรรมการสอบปริญญาานิพนธ์	ลายมือชื่อ
1. อาจารย์วรวิทย์ สมหา	
2. อาจารย์อำพล ทองระอา	
3. อาจารย์ไพบุลย์ พวงวงศ์ตระกูล	
4. อาจารย์กิตติพงศ์ มะโน	
5. อาจารย์ปิยะ จิตรธรรมมาภิรมย์	

วันเดือนปีที่สอบ วันที่ 12 ธันวาคม 2540 เวลา 15.00-16.00

สถานที่สอบ ห้อง ก.301 คณะครุศาสตร์อุตสาหกรรม

เลขที่.....  
เลขทะเบียน 30141  
วัน, เดือน, ปี 9 ธ.ย. 2541



ภาควิชารับรองแล้ว

อ.พล เทพหัสดิน ณ อยุธยา

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องนำใบรับรองนี้ไปใช้

# ปริญญานิพนธ์

การควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 แบบสองทิศทาง  
REAL TIME IMPLEMENTATION OF VECTOR QUANTIZER USING  
TMS320C50 TYPE FULL DUPLEX



นางสาวประกายวรรณ เขียวธง  
นายประกิจ อมรทัศน์สุข  
นางสาวปัทมา ชุมสาย ณ อยุธยา  
นางสาวสุพรรณณี จิตชัย

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตร์อุตสาหกรรมบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2540

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ปริญญานิพนธ์

เรื่อง การควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 แบบสองทิศทาง  
REAL TIME IMPLEMENTATION OF VECTOR QUANTIZER USING  
TMS320C50 TYPE FULL DUPLEX

## ผู้จัดทำ

1. นางสาวประกายวรรณ เขียวธง
2. นายประกิจ อมรทัศนสุข
3. นางสาวปัทมา ชุมสาย ณ อยุธยา
4. นางสาวสุพรรณิณี จิตชัย

## อาจารย์ที่ปรึกษา

ลงนาม.....  
(อาจารย์วรวิทย์ สมหา)

ลงนาม.....  
(อาจารย์อำพล ทองระอา)

ลงนาม.....  
(อาจารย์ไพบุลย์ พวงวงศ์ตระกูล)

## หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

ลงนาม.....  
(ผศ.ดร.ธีระพล เทพหัสดิน ณ อยุธยา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ปริญญานิพนธ์

เรื่อง การควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 แบบสองทิศทาง

REAL TIME IMPREMENTATION OF VECTOR QUANTIZER USING  
TMS320C50 TYPE FULL DUPLEX

### วัตถุประสงค์

1. เพื่อศึกษาถึงระบบการควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 แบบสองทิศทาง
2. เพื่อออกแบบระบบการควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 แบบสองทิศทาง
3. เพื่อสร้างเครื่องควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ โดยใช้ TMS320C50 แบบสองทิศทาง
4. เพื่อศึกษาการเขียนโปรแกรมบนชิพ TMS320C50
5. เพื่อสามารถนำไปใช้รับ-ส่งสัญญาณเสียงแบบดิจิตอล ขนาด 9.6 Kbps แบบสองทิศทาง

### ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถนำการควอนไทซ์มาประยุกต์ใช้งานได้
2. สามารถออกแบบระบบการควอนไทซ์ที่เวลาจริง โดยใช้ TMS320C50 ได้
3. สามารถสร้างเครื่องควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 ได้
4. สามารถเขียนโปรแกรมการควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 ได้
5. สามารถรับ-ส่งสัญญาณเสียงขนาด 9.6 Kbps ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การควอนไทซ์แวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 แบบสองทิศทาง

นางสาวประกายวรรณ	เขียวรง
นายประกิจ	อมรทัศนสุข
นางสาวปัทมา	ชุมสาย ณ อยุธยา
นางสาวสุพรรณณี	จิตชัย

อาจารย์ที่ปรึกษา	
อาจารย์วรวิทย์	สมหา
อาจารย์อำพล	ทองระอา
อาจารย์ไพบุลย์	พวงวงศ์ตระกูล
ปีการศึกษา 2540	

### บทคัดย่อ

ปริญญาณิพนธ์ฉบับนี้ ได้นำเสนอเกี่ยวกับการควอนไทซ์แวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 แบบสองทิศทาง ซึ่งเป็นการพัฒนามาจากโครงการการควอนไทซ์แวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50 แบบทิศทางเดียว วิธีการควอนไทซ์ที่นำมาใช้นั้นเป็นแบบมาตรฐาน ซึ่งเป็นพื้นฐานของการควอนไทซ์วิธีอื่นๆ สามารถลดบิตเรตให้อยู่ที่ 9.6 kbps และคุณภาพของเสียงอยู่ในเกณฑ์ที่ยอมรับได้ การควอนไทซ์แวกเตอร์ด้วยวิธีมาตรฐานได้ใช้บอร์ด DSK ซึ่งมี TMS320C50 เป็นตัวประมวลผลการเข้ารหัสและถอดรหัส พร้อมทั้งการรับส่งข้อมูลแบบขนานระหว่างบอร์ด DSK ซึ่งจากผลการทดลองสามารถสนทนาโต้ตอบกันได้

**REAL TIME IMPLEMENTATION OF VECTOR QUANTIZER  
USING TMS320C50 TYPE FULL DUPLEX**

MS.PRAKAIWAN KEAWTHONG

MR.PRAKIT AMORNTASSANASUK

MS.PATTAMA CHUMSAI NA AYUTTHAYA

MS.SUPANNEE CHITCHAI

**ADVISORS**

MR.WORAWIT SOMHA

MR.AMPHON THONGRA-AR

MR.PAIBOON PONGWONGTRAGULL

1997

**ABSTRACT**

This thesis presents real time implementation of full duplex vector quantizer using TMS320C50. This project is developed from simplex vector quantizer. Principle of quantizer that is used in this thesis is standard vector quantization methods and it can compress bit rate to 9.6 kbps. Quality of signal is satisfied Vector quantizer with standard methode use DSK board by TMS320C50 is central processing unit foe encode and decode send and receive by parallel port between DSK board. Consequently , it can communicate two way.

## กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้คงไม่สามารถสำเร็จลุล่วงไปได้ด้วยดี ถ้ามีเพียงคณะผู้จัดทำ หากแต่ยังมีความช่วยเหลือ และความอนุเคราะห์จากคณาจารย์ภาควิชาครุศาสตร์วิศวกรรม ตลอดจนเพื่อน ๆ และน้อง ๆ สาขาอิเล็กทรอนิกส์และคอมพิวเตอร์ภาคสมทบ

ขอขอบคุณเป็นพิเศษแก่ อาจารย์วรวิทย์ สมหา ที่ท่านได้ให้ความกรุณาและให้ความช่วยเหลือทั้งทางด้านฮาร์ดแวร์และซอฟต์แวร์ อีกทั้งให้คำปรึกษาที่ดีมาโดยตลอดรวมถึงกำลังใจที่ท่านให้มาอย่างไม่ขาด และขอกราบขอบพระคุณคุณพ่อ คุณแม่ ที่ท่านได้ให้ทั้งกำลังใจ และกำลังใจทรัพย์ คุณความดีครั้งนี้ขอมอบให้แด่ คุณพ่อ คุณแม่ และครูบาอาจารย์ที่ท่านได้ให้ทุกสิ่งทุกอย่างที่เรามาตั้งแต่ต้นจนถึงปัจจุบัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญภาพ	VIII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปริญญาโท	1
1.2 ซึ่คความสามารถของโครงการ	3
1.3 เนื้อหาโดยสังเขป	3
บทที่ 2 ทฤษฎีและหลักการ	5
2.1 การสื่อสารระบบดิจิทัล	5
2.2 การเข้ารหัสสัญญาณเสียง	6
2.3 หลักการควอนไทซ์แวกเตอร์แบบมาตรฐาน	8
2.4 หลักการออกแบบโค้ดบู้ค	10
2.5 ตัวประมวลผลสัญญาณดิจิทัล	13
2.5.1 ตัวประมวลผลสัญญาณดิจิทัลตระกูล TMS320	13
2.5.2 ลักษณะโครงสร้างของ TMS320	15
2.5.3 สถาปัตยกรรมของ TMS320C50 ชิพ DSP โดยทั่วไป	16
2.5.4 ตัวประมวลผลกลาง	16
2.5.5 หน่วยความจำข้อมูลภายใน	18
2.5.6 หน่วยความจำโปรแกรม/หน่วยความจำข้อมูลภายใน	18
2.5.7 ซอฟต์แวร์สถานะการคอย	19
2.5.8 พอร์ตอินพุต เอาต์พุตแบบขนาน	19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

เรื่อง	หน้า
2.5.9 พอร์ตอินพุต เอาต์พุตแบบอนุกรม	19
2.5.10 ขาของ TMS320C50 DSP	19
2.5.11 การอ้างถึงตำแหน่งข้อมูล	19
2.5.12 การควบคุมการนำข้อมูลเข้า และส่งออก	21
2.5.13 การจัดหน่วยความจำ	21
2.5.14 สรุปสถาปัตยกรรมโดยทั่วไป	22
<b>บทที่ 3 การออกแบบ การสร้าง และการทำงาน</b>	<b>24</b>
3.1 หลักการออกแบบฮาร์ดแวร์	24
3.1.1 บอร์ดควอนไทซ์เวกเตอร์	25
3.1.2 บอร์ดอีพรอมภายนอก	26
3.1.3 บอร์ดอินเตอร์เฟซ	27
3.2 หลักการออกแบบซอฟต์แวร์	31
3.2.1 หลักการออกแบบโปรแกรมการหาค่าโคไซน์	31
3.2.2 หลักการออกแบบโปรแกรมควบคุมการรับส่งสัญญาณ	32
<b>บทที่ 4 ผลการทดลองและผลการทดลอง</b>	<b>35</b>
4.1 การทดสอบการทำงานของเครื่องควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50	35
4.1.1 ลำดับขั้นการทดลอง	35
4.1.2 ผลการทดลอง	36
<b>บทที่ 5 บทสรุป ปัญหา แนวทางการแก้ไขและพัฒนา</b>	<b>37</b>
5.1 บทสรุป	37
5.2 ปัญหาที่พบ	37
5.2.1 ปัญหาในส่วนของซอฟต์แวร์	37
5.3 แนวทางการพัฒนา	38

## สารบัญ (ต่อ)

เรื่อง	หน้า
ภาคผนวก ก รูปต้นแบบ	39
ภาคผนวก ข โปรแกรมควบคุมการรับส่งสัญญาณ	44
ภาคผนวก ค วงจรและแผ่นวงจรพิมพ์	57
บรรณานุกรม	66
ประวัติผู้แต่ง	67



## VII

### สารบัญตาราง

ตาราง

หน้า

ตารางที่ 2.1 รีจิสเตอร์ภายใน 'C50

17



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## VIII

### สารบัญภาพ

รูปภาพ	หน้า
รูปที่ 2.1 ฟังก์ชันพื้นฐานของระบบการสร้างสัญญาณ PCM	7
รูปที่ 2.2 การควอนไทซ์แวกเตอร์แบบมาตรฐาน	8
รูปที่ 2.3 วิธีการของ LBG โดยการประยุกต์จากวิธีการของ Lloyd	10
รูปที่ 2.4 ลักษณะขงภายนอกของ TMS320C50	20
รูปที่ 2.5 การจัดหน่วยความจำของ TMS320C50	21
รูปที่ 3.1 ฟังก์ชันการทำงานของเครื่องควอนไทซ์แวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50	24
รูปที่ 3.2 ลักษณะของบอร์ด DSK	25
รูปที่ 3.3 บอร์ดอีพรอมภายนอก	26
รูปที่ 3.4 วงจรอีพรอมภายนอก	27
รูปที่ 3.5 วงจรปริโมโครโฟน	28
รูปที่ 3.6 วงจรขยายแรงดัน	29
รูปที่ 3.7 วงจรเพาเวอร์แอมป์	29
รูปที่ 3.8 วงจรแหล่งจ่ายไฟ	30
รูปที่ 3.9 วิธีการของ LBG โดยการประยุกต์จากวิธีการของ Lloyd	32
รูปที่ 3.10 ฟังก์ชันงานโปรแกรมหลัก	33
รูปที่ 3.11 ฟังก์ชันงานโปรแกรมให้บริการอินเตอร์รัพต์	34
รูปที่ 4.1 การต่อเครื่องควอนไทซ์แวกเตอร์กับคอมพิวเตอร์สำหรับการทดสอบ การส่งสัญญาณแบบวนกลับ	35
รูปที่ 4.2 การเชื่อมต่อระหว่างบอร์ด DSK	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปริยญาณิพนธ์

การสื่อสารระบบดิจิทัลนั้น เป็นระบบที่ใช้มากในปัจจุบัน เนื่องจากเป็นระบบที่มีประสิทธิภาพสูง มีความผิดพลาดน้อย และสิ่งที่เราจะคำนึงถึงมากที่สุดในการสื่อสารนั้นคือการลดอัตราบิตเรต (Bit Rate) เพื่อเพิ่มพูนของช่องสัญญาณ วิธีการที่จะลดบิตเรตอีกวิธีหนึ่งคือวิธีการเข้ารหัสสัญญาณเสียง (Speech Coding) ทฤษฎีการเข้ารหัสสัญญาณได้ถูกคิดค้นโดยเคลาท์ แชนนอน (Claude Shannon) การเข้ารหัสสัญญาณนั้นมีจุดมุ่งหมายที่สำคัญก็คือต้องการลดความซ้ำซ้อนของข่าวสารที่ถูกกำเนิดจากแหล่งข่าวสาร เพื่อให้มีประสิทธิภาพในการส่งข่าวสารสูงขึ้น ในกรณีของการส่งตัวอักษรตามที่พิจารณาอยู่มีจุดมุ่งหมายคือ ต้องการลดความยาวของตัวอักษรลงในการส่งข้อความเดียวกัน ข้อความใหม่ที่ถูกสร้างขึ้นมาแทนข่าวสารเดิมนี้เราเรียกว่า “คำรหัส” (Code Word) และจากแนวความคิดที่สองของแชนนอนก็คือการเข้ารหัสแบบเวกเตอร์น่าจะดีกว่าแบบทีละแซมเปิ้ล

จากหลักการเข้ารหัสสัญญาณของเคลาท์ แชนนอน จึงเกิดวิธีการควอนไทซ์เวกเตอร์ (Vector Quantization) ขึ้น ซึ่งเป็นวิธีเข้ารหัสสัญญาณที่มีประสิทธิภาพสูงวิธีหนึ่งที่ถูกนำมาประยุกต์ในการเข้ารหัสสัญญาณเสียงเพื่อลดจำนวนบิตเรต

การเข้ารหัสแบบสการ์ลาเป็นการเข้ารหัสทีละหนึ่งแซมเปิ้ล (Sample) คือเมื่อมีอินพุตเข้ามาหนึ่งแซมเปิ้ลก็จะถูกเข้ารหัสและส่งจากเครื่องส่งไปยังเครื่องรับ ฉะนั้นบิตเรตในการส่งข้อมูลแบบสการ์ลาจึงขึ้นอยู่กับระดับความละเอียดของ A/D ควบกับความถี่สุ่ม เช่นในระบบ PCM นั้นจะใช้ความถี่สุ่ม 8 kHz ถ้า A/D มีความละเอียด 8 บิต ในการส่งข้อมูลหนึ่งแซมเปิ้ลนั้นก็จะมียบิตเรตถึง 64 kbps ซึ่งในการเข้ารหัสแบบเวกเตอร์นั้นจะเก็บอินพุตในลักษณะของเวกเตอร์ คือมีหลาย ๆ แซมเปิ้ลแล้วจึงส่งไปเข้ารหัส ซึ่งจะนำอินพุตไปเปรียบเทียบกับโค้ดบุ๊ก (Code book) ซึ่งโค้ดบุ๊กจะเก็บคุณลักษณะของสัญญาณเสียงไว้ทั้งหมด และเมื่อได้โค้ดบุ๊กที่มีความใกล้เคียงกับอินพุตมากที่สุดก็จะส่งเพียงดัชนี (Index) ที่ชี้เวกเตอร์โค้ดบุ๊กไปยังเครื่องรับ และทางเครื่องรับก็จะนำดัชนีที่ได้ไปเปิดหาโค้ดบุ๊ก แล้วจึงนำข้อมูลในโค้ดบุ๊กนั้นส่งออกทาง

เอาต์พุตไปเป็นแวกเตอร์เหมือนกัน โดยที่โค้ดบู้คทางด้านเครื่องรับและเครื่องส่งจะต้องมีข้อมูลเหมือนกัน บิตเรตของการเข้ารหัสแบบแวกเตอร์จะขึ้นอยู่กับจำนวนอิลิเมนต์ในหนึ่งแวกเตอร์ และขนาดของโค้ดบู้ค ซึ่งรายละเอียดได้กล่าวไว้ในบทที่ 2

ถึงแม้ทฤษฎีการควอนไทซ์จะถูกคิดค้นมานาน แต่ก็ยังมีอุปสรรคในเรื่องการนำเสนอที่เวลาจริงและข้อจำกัดในการนำแวกเตอร์ควอนไทซ์มาใช้งาน เพราะเนื่องมาจากสาเหตุที่ไม่มีเครื่องมือหรืออุปกรณ์ที่จะช่วยอำนวยความสะดวกในการพัฒนา เช่น ไม่มีวงจรประมวลผลสัญญาณดิจิทัล (Digital Signal Processing) ที่มีความเร็วเพียงพอและหน่วยความจำไม่มีขนาดใหญ่พอ รวมไปถึงขาดการออกแบบวิธีการ (Algorithms) สำหรับการเข้ารหัสอีกด้วย

แต่ในปัจจุบัน บริษัทเท็กซัสอินสตรูเมนต์ ได้ผลิตชิพตระกูล TMS320Cxx และได้จัดทำชุดพัฒนาระบบประมวลผลสัญญาณดิจิทัล TMS320C50 DSP Starter Kit (DSK) จึงมีผู้นำเข้ามาจำหน่ายในประเทศไทยในราคาถูก เพื่อให้นักศึกษาและนักออกแบบ ได้ทดลองและเป็นการพัฒนา DSP ในประเทศไทยด้วย ฉะนั้นจึงเราสามารถทำโครงการชิ้นนี้ขึ้นมาได้

ปริญญานิพนธ์ฉบับนี้จะนำเสนอการควอนไทซ์แวกเตอร์แบบมาตรฐาน ซึ่งเป็นวิธีการพื้นฐานที่สุด และเป็นรากฐานในการพัฒนาการควอนไทซ์แบบอื่นๆ และนำเอาวิธีการนี้มาทำการสร้างเครื่องควอนไทซ์ให้สามารถทำงานที่เวลาจริง โดยใช้ตัวประมวลผลสัญญาณดิจิทัลเบอร์ TMS320C50 และสามารถบีบอัด (Compress) สัญญาณให้อยู่ในอัตรา 9.6 kbps ซึ่งต่ำกว่าระบบ GSM ที่ใช้ในปัจจุบัน

โครงการนี้เป็นโครงการที่ได้พัฒนามาจาก การควอนไทซ์แวกเตอร์ที่เวลาจริงโดยใช้ TMS320C50 แบบทิสทางเดียว (Simplex) คือสามารถรับส่งข้อมูลได้แบบทิสทางเดียว แต่โครงการนี้ได้ปรับปรุงให้สามารถรับส่งข้อมูลได้แบบสองทิสทาง (Full Duplex) ซึ่งการพัฒนาให้เป็นแบบสองทิสทางนี้จะอยู่ที่การเขียนโปรแกรมควบคุม และทั้งนี้ยังได้มีการปรับปรุงในการลดสัญญาณรบกวน (noise) และทำให้เสียงมีความคมชัดต่อเนื่องมากยิ่งขึ้นกว่าเดิม ซึ่งเราได้เพิ่มทั้งด้านฮาร์ดแวร์และซอฟต์แวร์ การส่งข้อมูลจะส่งผ่านทางพอร์ตสื่อสารแบบขนาน (Parallel Port) เพราะจากโครงการรุ่นก่อนได้ส่งผ่านทางพอร์ตสื่อสารแบบอนุกรม (Serial Port) จะพบปัญหาคือมีสัญญาณรบกวนสูงมากเพราะบอร์ด DSK ที่ใช้ไม่มีชิพ (Chip) สำหรับการส่งแบบอนุกรม ดังนั้นจึงต้องเขียนโปรแกรมในการส่งแบบอนุกรมเอง ทำให้ตัวประมวลผลต้องเสียเวลาไปประมวลผลการส่งแบบอนุกรม ด้วยทำให้การประมวลผลทางด้านเข้ารหัสสัญญาณมีความขาดหายไม่ต่อเนื่อง และในการรับอินพุตและส่งออกที่นั่นเราได้ใช้บัฟเฟอร์หมุนวน (Circular Buffer) มาเก็บอินพุตและเอาต์พุต เพื่อให้เกิดความต่อเนื่องในการประมวลผลทำให้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สงวนไว้เพื่อใช้เรียนเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ในการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เสียงไม่ขาดหายในการพัฒนา แก๊ซ ทดสอบโปรแกรมนี้ ได้ใช้สายเชื่อมต่อกับคอมพิวเตอร์โดยผ่านทาง RS232 เมื่อพัฒนาและปรับปรุงได้พอใจแล้วก็สามารถพูดคุยสื่อสารโต้ตอบกันได้ผ่านทาง DSK โดยมีอัตราบิตเรตที่ 9.6 Kbps และคุณภาพของเสียงยังอยู่ในระดับที่ยอมรับได้

วัตถุประสงค์ของปฏิญานิพนธ์นี้คือ ศึกษาหลักการควอนไทซ์แวกเตอร์ เพื่อนำมาใช้ในการออกแบบและสร้างเครื่องควอนไทซ์แวกเตอร์ที่เวลาจริงโดยใช้ TMS320C50 แบบสองทิศทางและศึกษาการเขียนโปรแกรมบนชิพ TMS320C50 เพื่อสามารถนำไปปรับส่งสัญญาณเสียงแบบดิจิตอล ได้ที่บิตเรต 9.6 kbps โดยคุณภาพของเสียงเป็นที่ยอมรับได้

## 1.2 ขีดความสามารถของโครงการ

1. สามารถบีบอัดสัญญาณ ได้ที่ 9.6 Kbps.
2. สามารถรับส่งสัญญาณผ่านทางโทรศัพท์
3. สามารถรับส่งสัญญาณเสียงแบบสองทิศทางโต้ตอบกันได้

## 1.3 เนื้อหาโดยสังเขป

เนื้อหาของปฏิญานิพนธ์ฉบับนี้ ได้กล่าวถึงการนำเอาหลักการควอนไทซ์แวกเตอร์มาประยุกต์ใช้งานในการเข้ารหัสสัญญาณเสียง พร้อมทั้งทำการสร้างให้ทำงานที่เวลาจริงได้ เพื่อสะดวกต่อการศึกษาและทำความเข้าใจ จึงได้เสนอเนื้อหาที่สำคัญในแต่ละบทดังนี้

บทที่ 2 ทฤษฎีและหลักการ การสื่อสารในระบบดิจิตอล ทฤษฎีการสุ่มสัญญาณ การเข้ารหัสสัญญาณเสียง หลักการควอนไทซ์แวกเตอร์แบบมาตรฐาน การออกแบบโค้ดบุ๊ก และรายละเอียดเกี่ยวกับตัวประมวลผลสัญญาณดิจิตอล เบอร์ TMS320C5x

บทที่ 3 การออกแบบ การสร้าง และการทำงาน โดยกล่าวถึงหลักการทำงานในส่วนต่างๆ การออกแบบทางด้านฮาร์ดแวร์และซอฟต์แวร์ และการนำส่วนต่างๆ มาเชื่อมต่อเข้าด้วยกัน เพื่อให้สามารถทำงานร่วมกันได้

บทที่ 4 การทดลองและผลการทดลอง โดยนำเครื่องต้นแบบการควอนไทซ์แวกเตอร์แบบมาตรฐานที่เวลาจริง มาทดลองและทดสอบการทำงาน และเปรียบเทียบผลการทดลองกับวัตถุประสงค์ที่วางไว้ โดยจะทดลอง 3 ขั้นตอน คือ แบบวนกลับ , แบบทิศทางเดียว และแบบสองทิศทาง

บทที่ 5 บทสรุป ปัญหา แนวทางแก้ไข และพัฒนา การสรุปผลและอภิปรายเกี่ยวกับความสามารถ ประสิทธิภาพของเครื่องควอนตัมไซส์เวคเตอร์แบบมาตรฐานที่เวลาจริงโดยใช้ชิพ TMS320C50 เป็นตัวประมวลผล ปัญหาที่เกิดขึ้นในระหว่างการทำโครงการ แนวทางแก้ไข ปัญหาที่เกิดขึ้น และเสนอแนะแนวทางในการพัฒนาปรับปรุงโครงการให้มีประสิทธิภาพมากยิ่งขึ้น

ในภาคผนวกแสดงรายละเอียดของโปรแกรมและรายการอุปกรณ์ต่างๆ ที่ใช้ในการจัดทำโครงการมีดังนี้

ภาคผนวก ก รูปต้นแบบ

ภาคผนวก ข โปรแกรมควบคุมการรับส่งสัญญาณ

ภาคผนวก ค วงจรและแผ่นวงจรพิมพ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### ทฤษฎีและหลักการ

#### 2.1 การสื่อสารระบบดิจิทัล

จากคุณสมบัติพิเศษของสัญญาณดิจิทัลที่อยู่เหนือสัญญาณแอนาลอกคือ สัญญาณดิจิทัลมีภูมิคุ้มกันต่อสัญญาณรบกวนมากกว่าสัญญาณแอนาลอก ดังนั้นในระบบการสื่อสาร การสื่อสารระบบดิจิทัลจึงเข้ามามีบทบาทสำคัญมาก

ในการสื่อสารระบบดิจิทัล ถ้าแหล่งกำเนิดสัญญาณนั้นให้สัญญาณเอาต์พุตออกมาเป็นสัญญาณดิจิทัลอยู่แล้ว เช่น เอาต์พุตจากเครื่องคอมพิวเตอร์หรือจากโทรพิมพ์ เป็นต้น เราก็สามารถใช้สัญญาณเอาต์พุตนั้นส่งผ่านระบบสื่อสารได้ทันทีโดยไม่มีปัญหาอะไร แต่ในบางครั้งเราจำเป็นต้องส่งสัญญาณแอนาลอกผ่านระบบการสื่อสารที่เป็นระบบดิจิทัล ดังนั้นเราจึงต้องเปลี่ยนสัญญาณแอนาลอกให้เป็นสัญญาณดิจิทัล (Analog to Digital Conversion : ADC) เสียก่อน และเมื่อทำการส่งสัญญาณให้กับเครื่องรับแล้วจึงค่อยทำการเปลี่ยนสัญญาณนั้นกลับจากสัญญาณดิจิทัลเป็นสัญญาณแอนาลอก (Digital to Analog Conversion : DAC) อีกครั้ง ซึ่งวิธีที่ใช้ในการเปลี่ยนสัญญาณแอนาลอกให้กลายเป็นสัญญาณดิจิทัลนั้นเราใช้ “ทฤษฎีการสุ่มตัวอย่างสัญญาณ” (Sampling Theorem)

ซึ่งทฤษฎีการสุ่มสัญญาณมีหลักการคือสำหรับสัญญาณแอนาลอกที่มีสเปกตรัมอยู่ในย่านความถี่ที่จำกัด โดยมีความถี่สูงสุด  $f_b$  นั้น เพียงแต่อาศัยค่าที่ได้จากการเลือกสุ่มเอาค่าสัญญาณนั้น ที่ช่วงเวลาต่างๆที่ห่างกันทุก  $T$  วินาทีเท่านั้น มาใช้สร้างสัญญาณใหม่ เราก็สามารถสร้างสัญญาณใหม่ที่เหมือนกันทุกประการกับสัญญาณแอนาลอกเดิมได้

โดยจากทฤษฎีการสุ่มสัญญาณของไนควิสต์ (Nyquist's sampling Theorem) ได้กล่าวไว้ในการสุ่มตัวอย่างสัญญาณแอนาลอก ถ้าเราใช้ความถี่ในการสุ่มสัญญาณเท่ากับ  $f_s$  ความถี่  $f_s$  นี้จะต้องมากกว่าหรืออย่างน้อยที่สุดก็เท่ากับ 2 เท่าของความถี่สูงสุดของสัญญาณแอนาลอกนั้น กล่าวคือ

$$f_s \geq 2f_b \quad (2.1)$$

ซึ่งถ้าเราต้องการสุ่มสัญญาณเสียงที่ใช้ในการสื่อสารในโทรศัพท์นั้น เราทราบแล้วว่า สัญญาณเสียงของคนเรานั้นอยู่ในช่วงความถี่ 300 - 3400 เฮิรตซ์ หรืออาจคิดค่าโดยประมาณ เป็น 4 กิโลเฮิรตซ์ ดังนั้นความถี่ในการสุ่มที่ใช้

$$\begin{aligned} f_s &= 2 \times 4 \text{ kHz} \\ &= 8 \text{ kHz} \end{aligned}$$

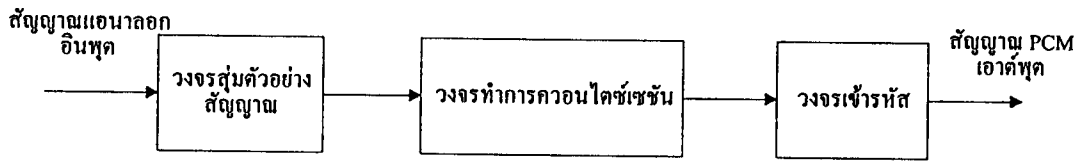
## 2.2 การเข้ารหัสสัญญาณเสียง (Speech Coding)

จากทฤษฎีการสุ่มสัญญาณ ทำให้เราเห็นว่าเราอาจไม่จำเป็นต้องส่งสัญญาณแอนาลอกนั้น ทั้งหมดผ่านช่องสัญญาณที่ใช้ในการติดต่อสื่อสาร เพราะเราอาจทำการสุ่มสัญญาณ และนำสัญญาณที่ได้จากการสุ่มนั้น ไปแทนสัญญาณแอนาลอกได้

ในการส่งสัญญาณนั้น เมื่อสัญญาณนั้นผ่านช่องสัญญาณ มักจะมีสัญญาณรบกวนเกิดอยู่ตามธรรมชาติ ดังนั้นเพื่อเพิ่มภูมิคุ้มกันต่อสัญญาณรบกวน เราอาจทำได้โดยการนำเอาค่าของสัญญาณที่สุ่มได้นั้นมากำหนดรหัสที่เป็นดิจิทัลให้กับมัน แล้วจึงทำการจัดส่งสัญญาณที่เป็นไปตามรหัสนั้นไปในลักษณะของพัลส์ (Pulse) แทนการส่งสัญญาณสุ่มนั้นออกไปโดยตรง ซึ่งเมื่อเราทำเช่นนั้นแล้วมันจึงมีภูมิคุ้มกันต่อสัญญาณรบกวนอย่างมาก ด้วยวิธีการเช่นนี้จึงเหมือนกับที่เราได้ทำการฝากข้อมูลของสัญญาณไปกับคลื่นพาหุที่เป็นรหัสพัลส์ ซึ่งวิธีการดังกล่าวนี้มีชื่อเรียกว่า การมอดดูเลชันระบบรหัสพัลส์ (Pulse Code Modulation : PCM) ซึ่งนิยมเรียกกันว่าระบบพีซีเอ็ม

แต่เนื่องจากค่าของสัญญาณที่สุ่มออกมาได้นั้นสามารถมีค่าต่างๆ ได้เป็นจำนวนมากซึ่งในทางปฏิบัติ เราจึงไม่สามารถที่จะกำหนดรหัสที่ใช้แทนค่าต่างๆ เหล่านี้ได้ครบหมดทุกค่า จึงจำเป็นต้องมีการประมาณค่าของตัวอย่างสัญญาณที่สุ่มมาได้นั้นไว้เป็นกลุ่มๆ โดยจัดค่าของสัญญาณสุ่มที่มีค่าใกล้เคียงกันอยู่ในกลุ่มเดียวกัน และกำหนดรหัสให้สัญญาณกลุ่มต่างๆ ครบทุกกลุ่มได้ การที่จะแบ่งสัญญาณทั้งหมดออกเป็นกี่กลุ่มนั้นขึ้นอยู่กับความเหมาะสมว่า เราจะยินยอมให้เกิดความผิดพลาดของค่าตัวอย่างสัญญาณที่สุ่มออกมานั้นมากน้อยเท่าไร ถ้ามีความละเอียดในการแบ่งกลุ่มมาก นั่นก็คือมีจำนวนกลุ่มมาก ค่าความผิดพลาดย่อมน้อยลง ซึ่งการประมาณหรือแยกกลุ่มของค่าตัวอย่างสัญญาณที่สุ่มออกมาได้ เพื่อที่จะนำไปเข้ารหัสนี้มีชื่อ

เรียกเป็นศัพท์เฉพาะว่า “การควอนไทซ์เซชัน” (Quantization) ซึ่งจากหลักการต่างๆ ที่กล่าวมาแล้วนั้นสามารถเขียนผังงานพื้นฐานสำหรับระบบการสร้างสัญญาณพีซีเอ็ม ได้ดังรูปที่ 2.1



รูปที่ 2.1 ผังงานพื้นฐานของระบบการสร้างสัญญาณ PCM

ในการเข้ารหัสสัญญาณเสียงนั้นนอกจากวิธีการที่ใช้ในระบบพีซีเอ็ม ที่เป็นการเข้ารหัสสัญญาณเสียงแบบสเกลาร์แล้ว ยังมีวิธีการเข้ารหัสสัญญาณเสียงอีกแบบหนึ่งที่เรียกว่า การเข้ารหัสสัญญาณเสียงแบบเวกเตอร์ ซึ่งหลักการเข้ารหัสสัญญาณเสียงแบบเวกเตอร์นี้มีการหลักการพื้นฐานคล้ายกับหลักการในระบบพีซีเอ็ม

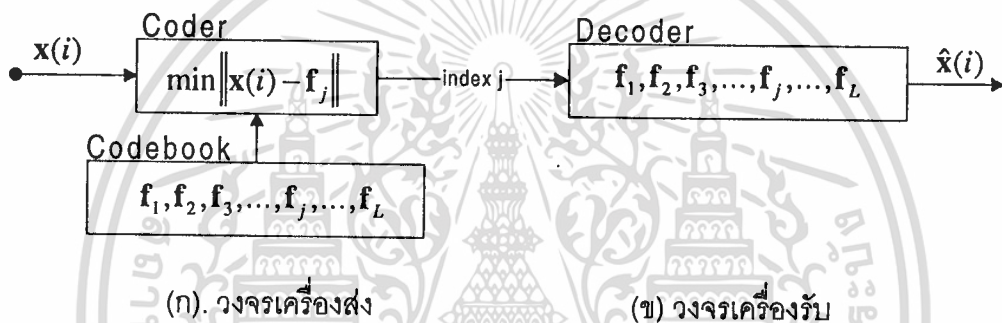
หลักการเข้ารหัสสัญญาณเสียงแบบเวกเตอร์ แตกต่างจากการเข้ารหัสในระบบพีซีเอ็ม คือ ในระบบพีซีเอ็มนั้น เมื่อทำการสุ่มตัวอย่างสัญญาณในแต่ละครั้ง สัญญาณจะถูกนำมาผ่านควอนไทซ์เพื่อแยกว่าสัญญาณที่สุ่มมาได้ออยู่ในกลุ่มรหัสใด แล้วจึงส่งค่ารหัสดิจิทัลนั้นออกไป ทางด้านรับก็จะทำการถอดรหัสสัญญาณแปลงกลับไปเป็นสัญญาณแอนะล็อกแบบเดิม แต่ในการเข้ารหัสแบบเวกเตอร์ สัญญาณที่สุ่มมาได้ในครั้งแรกนั้นจะยังไม่ผ่านวงจรควอนไทซ์ สัญญาณแต่จะรอจนกระทั่งสุ่มสัญญาณได้  $N$  ครั้ง ซึ่งสัญญาณสุ่มจำนวน  $N$  สัญญาณนี้ เราเรียกว่าหนึ่งเวกเตอร์ เรานำสัญญาณหนึ่งเวกเตอร์นี้ไปทำการเปรียบเทียบกับสัญญาณเสียงที่เก็บในโค้ดบุ๊ก (Code book) ซึ่งโค้ดบุ๊กนี้จะเก็บคุณลักษณะที่สำคัญต่างๆ ของสัญญาณเสียงไว้ ซึ่งสัญญาณเสียงที่เก็บในโค้ดบุ๊กในแต่ละช่องจะมีหนึ่งเวกเตอร์โดยหนึ่งเวกเตอร์จะมีสัญญาณเสียงเก็บไว้  $N$  สัญญาณ เมื่อเราเปรียบเทียบได้แล้วว่าค่าสัญญาณที่สุ่มมาได้ในหนึ่งเวกเตอร์นั้นใกล้เคียงกับสัญญาณเสียงที่เก็บในโค้ดบุ๊กใดมากที่สุด เราก็จะทำการนำค่าดัชนี ที่ชี้ตำแหน่งที่เก็บสัญญาณเสียงในโค้ดบุ๊กส่งออกไปแทน และทางด้านรับซึ่งจะมีโค้ดบุ๊กที่เหมือนกับทางส่งก็จะนำค่าดัชนีนี้ ไปชี้โค้ดบุ๊กที่ตำแหน่งเดียวกับทางด้านส่ง และนำข้อมูลในโค้ดบุ๊กที่ใกล้เคียงกับสัญญาณเสียงที่สุ่มมาได้ในหนึ่งเวกเตอร์นั้นมากที่สุดส่งออกไป ซึ่งจากหลักการนี้เราจะเห็นได้ว่าการส่งค่าดัชนีของโค้ดบุ๊กนี้สามารถช่วยลดจำนวนบิตในส่งข้อมูลลงได้มาก ซึ่ง

ประโยชน์ข้อสำคัญก็คือ สามารถเพิ่มความจุของช่องสัญญาณในการติดต่อสื่อสารกันได้มากยิ่งขึ้น

ซึ่งในโครงการนี้ได้ใช้หลักการเข้ารหัสสัญญาณเสียงแบบเวกเตอร์ โดยรายละเอียดต่างๆ ในการควอนไทซ์เวกเตอร์จะได้กล่าวอย่างละเอียดในหัวข้อต่อไป

### 2.3 หลักการควอนไทซ์เวกเตอร์แบบมาตรฐาน

หลักการพื้นฐานของการควอนไทซ์เวกเตอร์แบบมาตรฐานนั้น สามารถแสดงให้เห็นได้ดังรูปที่ 2.1



รูปที่ 2.2 การควอนไทซ์เวกเตอร์แบบมาตรฐาน

จากรูปที่ 2.2 วงจรเครื่องส่ง (Transmitter) ประกอบไปด้วยโค้ดบุ๊กเวกเตอร์ที่มีจำนวน  $N$  มิติ ซึ่ง  $N$  คือจำนวนของตัวอย่างหรืออีลีเมนต์ (Element) ในหนึ่งเวกเตอร์ และมีจำนวน  $L$  เวกเตอร์ คือ  $\{f_1, f_2, \dots, f_j, \dots, f_L\}$  โดยมีการจัดเก็บในหน่วยความจำในลักษณะของอาร์เรย์แบบ 2 มิติ โค้ดบุ๊กนี้เป็นส่วนที่มีความสำคัญมากเนื่องจากต้องเก็บคุณลักษณะที่สำคัญของสัญญาณเสียงทั้งหมดไว้ ซึ่งเมื่อมีการรับสัญญาณอินพุตเข้ามา สัญญาณจะถูกทำการสุ่มเข้ามาจำนวน  $N$  แซมเปิ้ล (มีค่าเท่ากับมิติของโค้ดบุ๊ก) เราเรียกว่าเป็น  $l$  เวกเตอร์ เมื่อได้สัญญาณอินพุตเวกเตอร์  $x(i)$  สัญญาณอินพุตเวกเตอร์จะถูกส่งผ่านวงจรเข้ารหัส (Encode) โดยสัญญาณอินพุตเวกเตอร์นี้จะถูกนำมาเปรียบเทียบกับสัญญาณเสียงที่เก็บอยู่ในโค้ดบุ๊ก โดยสัญญาณเสียงจากโค้ดบุ๊กนี้จะมีเพียงหนึ่งเวกเตอร์เท่านั้นที่มีคุณลักษณะใกล้เคียงสัญญาณอินพุตเวกเตอร์  $x(i)$  มากที่สุดทำให้ได้ค่าเวกเตอร์  $f_j$  และจะได้ค่าดัชนี (Index) ของเวกเตอร์จากโค้ดบุ๊กคือ  $j$  เพื่อทำการส่งไปที่วงจรเครื่องรับ ในส่วนของวงจรเครื่องรับจะนำค่าดัชนี  $j$  นี้มาทำการถอดรหัสจากโค้ดบุ๊กทาง

เครื่องรับ โดยโค้ดบิตที่เครื่องรับนี้ต้องมีข้อมูลเหมือนกับโค้ดบิตที่เครื่องส่ง หลังจากนั้นจะได้ สัญญาณเอาต์พุตเวกเตอร์ใหม่ขึ้นมาคือ  $\hat{x}(i)$  ที่มีค่าเท่ากับเวกเตอร์  $f_j$  ที่เก็บในโค้ดบิตนั่นเอง โดยค่าเวกเตอร์ทางด้านเอาต์พุตที่ได้จะมีค่าใกล้เคียงกันอินพุต  $x(i)$  มากที่สุด โดยการหาค่าต่ำสุด (Minimize the Euclidean Distance) หาได้จาก

$$\|x(i) - f_{j(m)}\| \quad (2.2)$$

โดยที่  $j=1,2,3,\dots,L$

ค่าตัวแปร (Parameter) ที่สำคัญอีกประการหนึ่งของการควอนไทซ์เวกเตอร์คือ ความละเอียดของจำนวนบิตที่ใช้ในหนึ่งอีลีเมนต์ของเวกเตอร์ กำหนดได้ดังนี้

$$R = \frac{\log_2 L}{N} \quad (\text{bit / element}) \quad (2.3)$$

ถ้ากำหนดให้โค้ดบิตมีมิติ  $N = 5$  และจำนวนเวกเตอร์ในโค้ดบิต  $L = 64$  จะได้

$$R = \frac{\log_2 64}{5} = \frac{6}{5} = 1.2 \quad (\text{bit / element})$$

หมายความว่าในหนึ่งแชนเนลของการสุ่มสัญญาณที่ส่งไปยังเครื่องรับต้องการข้อมูลเพียง 1.2 บิต จะสังเกตเห็นว่าความละเอียดของตัวแปลงสัญญาณ A/D จะไม่มีผลต่ออัตราการส่งข้อมูล ดังนั้นถ้าหากเรานำหลักการควอนไทซ์เวกเตอร์ไปประยุกต์ใช้ในการเข้ารหัสสัญญาณเสียง และจากสมการที่ (2.3) สามารถคำนวณหาค่าบิตเรตในการส่งข้อมูลได้ดังนี้

$$\text{Bitrate} = R \times F_s \quad (\text{bit / sec}) \quad (2.4)$$

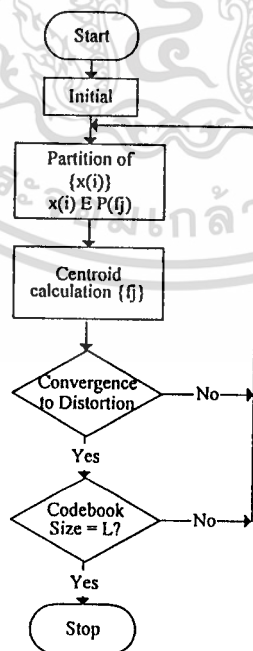
$$F_s = \text{ความถี่ในการสุ่มสัญญาณ (Hz)}$$

ถ้าอัตราการสุ่มสัญญาณ  $F_s = 8 \text{ kHz}$  มิติของโค้ดบุ๊ก  $N = 5$  และจำนวนเวกเตอร์  $L = 64$  นั้นหมายความว่าค่าดัชนีเวกเตอร์  $j$  ที่ส่งไปยังเครื่องรับจำนวน 6 บิต สามารถสร้างสัญญาณเอาต์พุตเวกเตอร์  $\hat{x}(i)$  ได้จำนวน 5 แซมเปิ้ล ดังนั้นจากสมการที่ (2.4) จำนวนบิตเรตในการส่งข้อมูลจะได้เป็น

$$\text{Bitrate} = 1.2 \times 8000 = 9600 \text{ bps}$$

## 2.4 หลักการออกแบบโค้ดบุ๊ก

คุณภาพของสัญญาณเสียงที่ได้ดีขึ้นขึ้นอยู่กับวิธีการออกแบบโค้ดบุ๊ก ซึ่งถ้าการออกแบบโค้ดบุ๊กสามารถเก็บคุณลักษณะที่สำคัญของสัญญาณเสียงได้ทั้งหมด ก็จะทำให้สัญญาณเสียงทางเอาต์พุตที่ได้จากโค้ดบุ๊กคล้ายสัญญาณเสียงทางอินพุตมากที่สุด ซึ่งขั้นตอนการออกแบบโค้ดบุ๊ก จะนำเอาสัญญาณเสียงต้นฉบับที่ใช้ในการออกแบบโค้ดบุ๊ก  $\{x(i)\}$  (Training Vector) มาทำการแยกกลุ่ม (Clustering) เพื่อหาคุณลักษณะของสัญญาณเสียงที่เหมาะสมที่สุด และให้มีความผิดพลาด (Distortion) น้อยที่สุด ซึ่งจากวิธีการ LBG สามารถเขียนผังงานการออกแบบโค้ดบุ๊กได้ดังรูปที่ 2.3



รูปที่ 2.3 วิธีการของ LBG โดยการประยุกต์จากวิธีการของ Lloyd

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้สำหรับใช้เฉพาะในหอสมุดแห่งนี้ เมื่อผู้ยืมได้เห็นฉบับใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวิธีการของ LBG ที่ได้มีการพัฒนามาจากวิธีการของ Lloyd (Lloyd Algorithms) ประยุกต์ใช้ในการออกแบบและเขียนเป็นผังการทำงาน และเขียนเป็นขั้นตอนการออกแบบโค้ดบुकได้ดังนี้

กำหนดให้โค้ดบुकเวกเตอร์ที่ต้องการออกแบบมีจำนวน  $L$  เวกเตอร์ในแต่ละเวกเตอร์มีจำนวนอีลีเมนต์เท่ากับ  $N$

$P(f_j) = \text{Voronoi Cell}$  โดยมีโค้ดบुकเวกเตอร์ (Codebook Vector)  $f_j$  เป็นค่า Centroid ของ  $P(f_j), \{j = 1, 2, 3, \dots, L\}$

$\{x(i)\} = \text{สัญญาณเสียงต้นฉบับสำหรับการออกแบบโค้ดบुकโดย } \{i = 1, 2, 3, \dots, M\}$  และ  $M$  คือจำนวนของเวกเตอร์ใน  $\{x(i)\}$

$\alpha = \text{เวกเตอร์สำหรับการ Splitting โดยจำนวนอีลีเมนต์เท่ากับ } N \text{ ในที่นี้ใช้ค่า } \alpha = [0.01, 0.01, \dots, 0.01]^t$

$\epsilon = \text{Theshold เลือกใช้ค่า } \epsilon = 0.005$

ขั้นตอนการออกแบบ

1. กำหนดให้ Iteration  $m = 0$
2. ดัดตั้งโค้ดบुकเวกเตอร์  $f_{j(m)}$  ที่  $j = 1$  โดยหาค่า Centroid ของสัญญาณเสียงต้นฉบับ  $\{x(i)\}$  ได้จาก

$$f_{j(m)} = \frac{1}{M} \sum_{i=1}^M x(i) \quad (2.5)$$

3. ทำการแยกโค้ดบुकเวกเตอร์  $f_{j(m)}$  ออกเป็น 2 ส่วน โดยการบวกและลบด้วยเวกเตอร์ซึ่งมีจำนวนอีลีเมนต์เท่ากับกับโค้ดบुकเวกเตอร์ และจะได้โค้ดบुकเวกเตอร์ใหม่เป็น 2 เท่าของจำนวนโค้ดบुकเวกเตอร์เดิมดังนี้

$$\begin{aligned} f_{j(m)}^{new} &= f_{j(m)}^{old} - \alpha \\ f_{j+l(m)}^{new} &= f_{j(m)}^{old} + \alpha \end{aligned} \quad (2.6)$$

4. กำหนดให้  $m = m + 1$

5. แยกสัญญาณเสียงต้นฉบับ  $\{x(i)\}$  ให้เข้ากลุ่มของ  $P(f_{j(m)})$  ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\mathbf{x}(i) \in P(\mathbf{f}_{j(m)}) \text{ if } \hat{\mathbf{x}}(i) = \mathbf{f}_j \quad (2.7)$$

$$\begin{aligned} \text{โดยที่} \quad & \{i = 1, 2, 3, \dots, M\} \\ & \{j = 1, 2, 3, \dots, L\} \end{aligned}$$

และในการจัดเข้ากลุ่มในแต่ละ  $P(\mathbf{f}_{j(m)})$  มีเงื่อนไขดังนี้

$$\|\mathbf{x}(i) - \mathbf{f}_{j(m)}\| < \|\mathbf{x}(i) - \mathbf{f}_k\|$$

$$\begin{aligned} \text{โดยที่} \quad & \{i = 1, 2, 3, \dots, M\} \\ & \{k = 1, 2, 3, \dots, L\} \quad ; k \neq j \end{aligned}$$

6. คำนวณหาค่า Centroid ในแต่ละ  $P(\mathbf{f}_{j(m)})$  โดยนำเอา  $\{\mathbf{x}(i)\}$  ที่ถูกจัดกลุ่มในขั้นที่ 5 มาทำการคำนวณดังนี้

$$\mathbf{f}_{j(m)} = \frac{1}{M_j} \sum_{\mathbf{x}(i) \in P(\mathbf{f}_{j(m)})} \mathbf{x}(i) \quad (2.8)$$

$$\text{โดยที่} \quad \{j = 1, 2, 3, \dots, L\}$$

$M_j$  คือจำนวนของ training vector ในแต่ละ  $P(\mathbf{f}_{j(m)})$

7. คำนวณค่าความเพี้ยนเฉลี่ย (Average Distortion)  $D(m)$  รวมทั้งหมดของโค้ดบุ๊ก  
เวกเตอร์  $\mathbf{f}_{j(m)}$

$$D(m) = \sum_{j=1}^L \frac{M_j}{M} D_{j(m)} \quad (2.9)$$

$$\{j = 1, 2, 3, \dots, L\}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่  $D_{j(m)}$  คือความเพี้ยนเฉลี่ยในแต่ละ  $P(\mathbf{f}_{j(m)})$  ซึ่งเกิดจากการเปรียบเทียบระหว่างสัญญาณเสียงต้นฉบับ  $\{\mathbf{x}(i)\}$  และโค้ดบุ๊กเวกเตอร์  $\mathbf{f}_{j(m)}$  ในแต่ละ  $P(\mathbf{f}_{j(m)})$

$$D_{j(m)} = \frac{1}{M_j} \sum_{\mathbf{x}(i) \in P(\mathbf{f}_{j(m)})} \|\mathbf{x}(i) - \mathbf{f}_{j(m)}\|^2 \quad (2.10)$$

$$\{j = 1, 2, 3, \dots, L\}$$

8. ตรวจสอบค่าความเพี้ยนรวมทั้งหมดเทียบกับค่า Theshold

$$\frac{D(m-1) - D(m)}{D(m-1)} < \varepsilon \quad (2.11)$$

เมื่อ  $D(m-1)$  คือค่าความผิดเพี้ยนที่เกิดขึ้นในครั้งก่อน ถ้าข้อกำหนดจากสมการที่ (2.11) ไม่เป็นจริงให้กลับไปกระทำในขั้นตอนที่ 4 และถ้าข้อกำหนดจากสมการที่ (2.11) เป็นจริงจะกำหนดให้  $m=0$  และกระจายโค้ดบุ๊กเวกเตอร์  $\mathbf{f}_j$  ในแต่ละ  $P(\mathbf{f}_j)$  ออกเป็น 2 เวกเตอร์ โดยการบวกและลบด้วยเวกเตอร์ เช่นเดียวกับขั้นตอนที่ 3 และให้กลับไปกระทำในขั้นตอนที่ 4 โดยการกระทำในแต่ละรอบจำนวนของโค้ดบุ๊กเวกเตอร์  $\mathbf{f}_j$  จะมีค่าเพิ่มเป็น 2 เท่า คือ ซึ่งจะได้โค้ดบุ๊กเวกเตอร์  $\mathbf{f}_j$  ในแต่ละ  $P(\mathbf{f}_j)$  จำนวน  $L$  เวกเตอร์ อันเป็นการสิ้นสุดการออกแบบโค้ดบุ๊ก

## 2.5 ตัวประมวลผลสัญญาณดิจิทัล (Digital Signal Processor : DSP)

### 2.5.1 ตัวประมวลผลสัญญาณดิจิทัลตระกูล TMS320

ตัวประมวลผลสัญญาณดิจิทัลชิพเดี่ยวประกอบด้วย การประมวลผลชนิด 16 บิตแบบไม่คิดจุดทศนิยม และชนิด 32 บิตแบบคิดจุดทศนิยม เป็นตัวประมวลผลที่ใช้งานเกี่ยวกับการประมวลผลสัญญาณที่ต้องการความเร็วสูง (Real Time) และใช้สำหรับการประมวลผลเกี่ยวกับตัวเลข ซึ่งเป็นความสามารถหลักของตัวประมวลผลตระกูล TMS320 โดยเฉพาะ

ตัวประมวลผลตระกูล TMS320 ได้มีการใช้เทคโนโลยีแบบ VLSI โดยได้ทำการแยกไมโครโปรเซสเซอร์ชิพในตระกูลนี้ออกตามระดับและการประยุกต์ใช้งาน คือ TMS320C1x, เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TMS320C2x , TMS320C5x เป็นกลุ่มไมโครโปรเซสเซอร์ที่ประมวลผลโดยไม่กีดจุดทศนิยม และ TMS320C3x , TMS320C4x เป็นกลุ่มที่ประมวลผลโดยกีดจุดทศนิยมด้วย

ในปี พ.ศ. 2525 บริษัทเท็กซัสอินสตรูเมนต์ ได้แนะนำชิพ DSP เป็นครั้งแรก ในตระกูล TMS320 ซึ่งเป็นชิพที่ใช้ในการประมวลผลสัญญาณแบบดิจิทัลโดยไม่กีดจุดทศนิยมคือเบอร์ TMS320C10 และปีเดียวกันนั่นเองบริษัทก็ได้รับรางวัล “ผลิตภัณฑ์ดีเด่นแห่งปี” จากนิตยสารผลิตภัณฑ์อิเล็กทรอนิกส์และชิพเบอร์ TMS320C10 ได้ใช้เป็นต้นแบบให้กับรุ่นต่อมา

ในปัจจุบันชิพตระกูล TMS320 ประกอบด้วย 5 รุ่นคือ C1x , C2x , C3x , C4x และ C5x ในแต่ละเบอร์ของชิพ TMS320 มีชิพภายในมีหน่วยความจำ และอุปกรณ์สำหรับเชื่อมต่อภายนอกซึ่งคุณลักษณะต่างๆ เป็นที่ต้องการทั่วไปของตลาดอิเล็กทรอนิกส์ และการที่ชิพ DSP มีหน่วยความจำ อุปกรณ์ และระบบต่าง ๆ อยู่ในชิพตัวเดียวทำให้มีขนาดลดลง และประหยัดพื้นที่มากขึ้น

C5x ประกอบด้วยเบอร์ต่างๆ คือ C50 , C51 และ C53 ชิพ DSP ใช้เทคโนโลยีวงจรรวมแบบซีมอส โครงสร้างหลักโดยทั่วไปของชิพได้ถูกออกแบบคล้ายกับ C25 และใช้สถาปัตยกรรมแบบ “ฮาร์วาร์ด” (Harvard) และแยกหน่วยความจำออกเป็น 2 ส่วนคือ หน่วยความจำโปรแกรม และหน่วยความจำข้อมูลมีหน่วยความจำอุปกรณ์เชื่อมต่อภายใน มีกลุ่มคำสั่งพิเศษทำให้มีความยืดหยุ่น และความเร็วของชิพ DSP สูง

C50 ได้ถูกออกแบบให้มีไซเคิลของคำสั่งเพียง 35 ถึง 50 นาโนวินาที ในการกระทำคำสั่งแต่ละคำสั่ง จากความสามารถนี้ทำให้ C50 สามารถประมวลผลสัญญาณได้ถึง 28 ล้านคำสั่งต่อวินาที ทำให้ชิพ DSP TMS320C5X ซึ่งเป็นชิพประมวลผลสัญญาณดิจิทัลชิพเดี่ยวขนาด 16 บิต สามารถประมวลผลที่เวลาจริงได้ทันที ซึ่ง C50 จะประมวลผลสัญญาณแบบไม่กีดจุดทศนิยมทำให้มีความยืดหยุ่นในการควบคุมด้วยความเร็วสูง

#### คุณสมบัติทั่วไป

1. กลุ่มคำสั่งมีความยืดหยุ่นสูงมาก
2. สะดวกต่อการใช้งาน
3. มีความเร็วในการปฏิบัติงานได้มากกว่า 28 ล้านคำสั่งต่อวินาที
4. ออกแบบด้วยสถาปัตยกรรมแบบขนาน
5. ราคาต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5.2 ลักษณะโครงสร้างของ TMS320

1. ไซเคิลในการทำงานของคำสั่งใช้เวลา 35 ถึง 50 นาโนวินาที
2. ซอร์สโค้ด (Source Code) เข้ากันได้กับ C1X และ C2X
3. ทำคำสั่งได้ 28.6 ล้านคำสั่งต่อวินาที
4. มีหน่วยความจำข้อมูล RAM ภายในชิพ 9 กิโลเวิร์ด
5. มีหน่วยความจำโปรแกรม ROM 2 กิโลเวิร์ด
6. มีทางเข้าถึงหน่วยความจำข้อมูล 2 ทาง ภายในชิพ RAM 1056 เวิร์ด
7. มีพื้นที่หน่วยความจำภายนอก 224 กิโลเวิร์ด
8. มีหน่วยประมวลผลคณิตศาสตร์ ( Arithmetic Logic Unit : ALU ) , แอคคิวมูเลเตอร์ (Accumulator:ACC) และแอคคิวมูเลเตอร์บัฟเฟอร์ ( Accumulator Buffer : ACCB) ขนาด 32 บิต
9. มีหน่วยลอจิกขนานขนาด 16 บิต
10. การคูณเป็นแบบขนานขนาด 16 x 16 บิต ซึ่งจะได้ผลลัพธ์เป็น 32 บิต
11. คูณเลขโดยใช้สัญญาณนาฬิกาหนึ่งไซเคิล
12. มีอ็อกซิลารีรีจิสเตอร์ (Auxiliary Register) จำนวน 8 ตัว
13. เพิ่มฮาร์ดแวร์สเตจขึ้นถึง 8 ระดับ
14. มีตัวเลื่อนบิต (Shifter) แบบขนาน 16 บิต และ 64 บิต ในการเลื่อนข้อมูล
15. มีการทวนคำสั่งที่เป็นคำสั่งที่เป็นคำสั่งเดี่ยว และทวนรหัส โปรแกรมหรือข้อมูล เป็นบล็อก
16. มีการจัดการ โปรแกรมหรือข้อมูล ไปไว้ในบล็อกหน่วยความจำที่ดีกว่า
17. มีพอร์ตอนุกรมแบบเข้าจังหวะ (Synchronous) 2 ทาง (Full Duplex) สำหรับติดต่อกับพอร์ตอนุกรมกับอุปกรณ์อื่น ๆ
18. มีพอร์ตอินพุตและเอาต์พุต แบบขนานทั้งหมด 64 กิโลเวิร์ด และมี 16 พอร์ต อยู่ในพื้นที่หน่วยความจำ
19. มีโปรแกรมการรอคอย (Wait - state) เพื่อใช้ในการติดต่อกับอุปกรณ์ หรือหน่วยความจำภายนอกที่ทำงานช้ากว่า
20. ปฏิบัติงานแบบ 4 ไปป์ไลน์ (Pipe Line)
21. โหมดการอ้างข้อมูลแบบชี้ตำแหน่ง (Index-Addressing)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

22. มีตัวกำเนิดสัญญาณนาฬิกาภายในชิพ
23. ใช้เทคโนโลยีแบบ CMOS ใช้ไฟเลี้ยง 5 โวลต์
24. มี 132 ขา

### 2.5.3 สถาปัตยกรรมของ TMS320C50 ชิพ DSP โดยทั่วไป

โครงสร้างส่วนสำคัญของ TMS320C50 DSP ประกอบด้วยส่วนสำคัญ 3 ส่วนคือ

1. หน่วยประมวลผลกลาง
2. หน่วยความจำ
3. วงจรอินเตอร์เฟสกับอุปกรณ์ภายนอก

TMS320C50 เป็น โปรเซสเซอร์ที่ใช้สำหรับในการประมวลผลสัญญาณดิจิทัล ซึ่งจะมีลักษณะการทำงานคล้ายคลึงกับ TMS320C25 และใช้สถาปัตยกรรมแบบ “ฮาร์วาร์ด” โดยจะแบ่งโครงสร้างของหน่วยความจำออกเป็น 2 ส่วนแยกจากกัน คือ หน่วยความจำโปรแกรม และหน่วยความจำข้อมูล ซึ่งจะทำให้การทำงานต่างๆ เป็นไปด้วยความเร็วสูง นอกจากนี้ยังสามารถทำการโอนย้ายข้อมูลระหว่างกันได้

ในการคำนวณทางคณิตศาสตร์นั้น จะทำการคำนวณโดยใช้เลขแบบทวิคอมพลีเมนต์ (2's Complement) โดยใช้ ALU ซึ่งเป็นหน่วยกระทำทางคณิตศาสตร์และลอจิก จะใช้ตัวกระทำขนาด 16 บิตเวิร์ดและแอกคิวมูเลเตอร์ขนาด 32 บิต

### 2.5.4 ตัวประมวลผลกลาง

การพัฒนาปรับปรุงชิพ C5X และยังคงรักษาซอร์สโค้ดให้เข้ากันได้กับ C1X , C2X ในขณะที่มีการปรับปรุงสมรรถนะ และความสะดวกในการใช้งานการอินเตอร์เฟสกับอุปกรณ์ภายนอกสำหรับผู้ใช้งานมากขึ้น

มีฟังก์ชัน (Function) ควบคุมอิสระของหน่วยลอจิกแบบขนาน (Parallel Logic Unit : PLU) สำหรับการปฏิบัติงานแบบบูลีนและเซตรีจิสเตอร์ คอนแทคสวิตช์ (Contact - Switch Register) ในการกำหนด Zero - Latency ซึ่งคอนแทคสวิตช์สามารถทำการให้บริการตำแหน่งการอินเตอร์รัพต์

TMS320C50 มีหน่วยความจำที่ใช้เก็บข้อมูลหรือตำแหน่ง (Register) ขนาด 1 ไบต์ ภายในชิพจำนวน 28 ตัว ดังตารางที่ 2.1

# สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ตารางที่ 2.1 รีจิสเตอร์ภายใน C50

ชื่อ	ตำแหน่ง		คำอธิบาย
	'C50 Dec	'C50 Hex	
-	0-3	0-3	ตำแหน่งที่จองไว้
IMR	4	4	รีจิสเตอร์แสดงสถานะอินเตอร์รัพต์
GREG	5	5	รีจิสเตอร์หน่วยความจำทั่วไป
IFR	6	6	รีจิสเตอร์อินเตอร์แฟล็ก
PMST	7	7	รีจิสเตอร์แสดงสถานะตัวประมวลผล
RPTC	8	8	รีจิสเตอร์ตัวนับทวน
BRCR	9	9	รีจิสเตอร์นับทวนแบบอนาล็อก
PASR	10	A	รีจิสเตอร์ทวนแอดเดรสเริ่มต้น โปรแกรมแบบบล็อก
PAER	11	B	รีจิสเตอร์ทวนแอดเดรสสิ้นสุด โปรแกรมแบบบล็อก
TREG0	12	C	รีจิสเตอร์ชั่วคราวสำหรับการคูณ
TREG1	13	D	รีจิสเตอร์ชั่วคราวสำหรับไดนามิก ชิฟต์เคาน์
TREG2	14	E	รีจิสเตอร์ชั่วคราวสำหรับซิปิตในบิตทดสอบไดนามิก
DBMR	15	F	รีจิสเตอร์ย้ายบิตไดนามิก
AR0	16	10	รีจิสเตอร์ช่วย 0
AR1	17	11	รีจิสเตอร์ช่วย 1
AR2	18	12	รีจิสเตอร์ช่วย 2
AR3	19	13	รีจิสเตอร์ช่วย 3
AR4	20	14	รีจิสเตอร์ช่วย 4
AR5	21	15	รีจิสเตอร์ช่วย 5
AR6	22	16	รีจิสเตอร์ช่วย 6
AR7	23	17	รีจิสเตอร์ช่วย 7
INDX	24	18	รีจิสเตอร์อินเด็กซ์
ARCR	25	19	รีจิสเตอร์เปรียบเทียบรีจิสเตอร์ช่วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานในหอสมุดเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ตารางที่ 2.1 (ต่อ) รีจิสเตอร์ภายใน 'C50

ชื่อ	ตำแหน่ง		คำอธิบาย
	'C50 Dec	'C50 Hex	
CBSR1	26	1A	รีจิสเตอร์แอดเดรสเริ่มต้น บัฟเฟอร์หมวนวน 1
CBSR1	27	1B	รีจิสเตอร์แอดเดรสสิ้นสุด บัฟเฟอร์หมวนวน 1
CBSR2	28	1C	รีจิสเตอร์แอดเดรสเริ่มต้น บัฟเฟอร์หมวนวน 2
CBER2	29	1D	รีจิสเตอร์แอดเดรสสิ้นสุด บัฟเฟอร์หมวนวน 2
CBCR	30	1E	รีจิสเตอร์ควบคุม บัฟเฟอร์หมวนวน
BMAR	31	1F	รีจิสเตอร์เคลื่อนย้ายกลุ่มแอดเดรส
-	32-79	20-4F	รีจิสเตอร์สำหรับหน่วยความจำ

ทำให้ TMS320C50 มีลักษณะพิเศษ เนื่องจากมีหน่วยความจำรอม (ROM) ภายในขนาด  $2\text{ k} \times 16$  บิต สามารถโปรแกรมได้ (EPROM) เป็นหน่วยความจำใช้ในการบูต หน่วยความจำรอมจากภายนอก ด้วยโปรแกรมความเร็วสูงที่อยู่ภายใน หรือจาก SRAM ภายนอกสามารถเลือกกรีเซต (Reset) หน่วยความจำรอมได้โดยการให้ขา MP/MC มีสถานะเป็นลอจิกต่ำ

#### 2.5.5 หน่วยความจำข้อมูลภายใน (On - Chip Data Ram)

TMS320C50 มีหน่วยความจำข้อมูลภายในทั้งหมดขนาด  $1056\text{ k} \times 16$  บิต สามารถทำการเข้าถึงข้อมูลแบบ Twice Per Machine Cycle (Dual - Access RAM) ชุดของหน่วยความจำเดิมที่จะใช้ในการเก็บค่าข้อมูล แต่สามารถใช้ในการเก็บคำสั่งได้ดีเท่าๆ กับการเก็บข้อมูล ซึ่งสามารถแยกโครงสร้างภายในหน่วยความจำได้เป็น 2 ทาง คือ จากขนาดหน่วยความจำข้อมูลทั้งหมด  $1056\text{ k} \times 16$  บิต เป็นหน่วยความจำข้อมูลเท่ากับ  $544\text{ k} \times 16$  บิต และเป็นหน่วยความจำโปรแกรมขนาด  $512\text{ k} \times 16$  บิต กำหนดได้โดย ใช้บิต CNF ในสถานะรีจิสเตอร์ ST1

#### 2.5.6 หน่วยความจำโปรแกรม / หน่วยความจำข้อมูลภายใน (On Ship Program/Data RAM)

TMS320C50 มีหน่วยความจำแรมภายในขนาด  $9\text{ k} \times 16$  บิต แยกเป็นหน่วยความจำคำสั่ง หรือหน่วยความจำข้อมูล โดยที่สามารถที่จะบูตได้จากหน่วยความจำภายนอกซีพียู

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.5.7 ซอฟต์แวร์ สถานะการคอย (Software Wait State)

เป็นโปรแกรมสถานะการคอยลอจิก (Soft Wait Logic) ของฮาร์ดแวร์ภายนอกที่นำมาต่อพ่วงกับ TMS320C50 ซึ่งหน่วยความจำภายใน และอุปกรณ์อินพุตเอาต์พุตจะมีความเร็วกว่าซึ่งผู้ใช้สามารถโปรแกรมเองได้ ในการปฏิบัติงาน จะมี 0,1,2,3 หรือ 7 Wait State

### 2.5.8 พอร์ตอินพุต เอาต์พุต แบบขนาน (Parallel I/O Port)

TMS320C50 มีพอร์ตอินพุต เอาต์พุตแบบขนาน ขนาด 64 k 16 บิตเวิร์ด ในการเข้าถึงข้อมูลกับคำสั่งใดๆ เพื่อเขียนและอ่านข้อมูลในหน่วยความจำ เมื่อ IS มีสถานะเป็นลอจิกต่ำ

### 2.5.9 พอร์ตอินพุต เอาต์พุต แบบอนุกรม (Serial I/O Port)

ใช้ลักษณะการส่งข้อมูลแบบมัลติเพล็กซ์ทางเวลา (Time Division Multiple Access : TDM) เป็นการประยุกต์ใช้ตัวประมวลผลพร้อมๆ กันหลายตัว

### 2.5.10 ขาของ TMS320C50 DSP

ชิปประมวลผลสัญญาณดิจิทัล TMS320C50 มีลักษณะเป็นแพ็คเกจ มีขาต่างๆ 132 ขา รอบแพ็คเกจทั้งสี่ด้าน (Quad Flat Pack Package : QFP) ซึ่งแต่ละขามีความสัมพันธ์กัน ดังรูปที่ 2.5

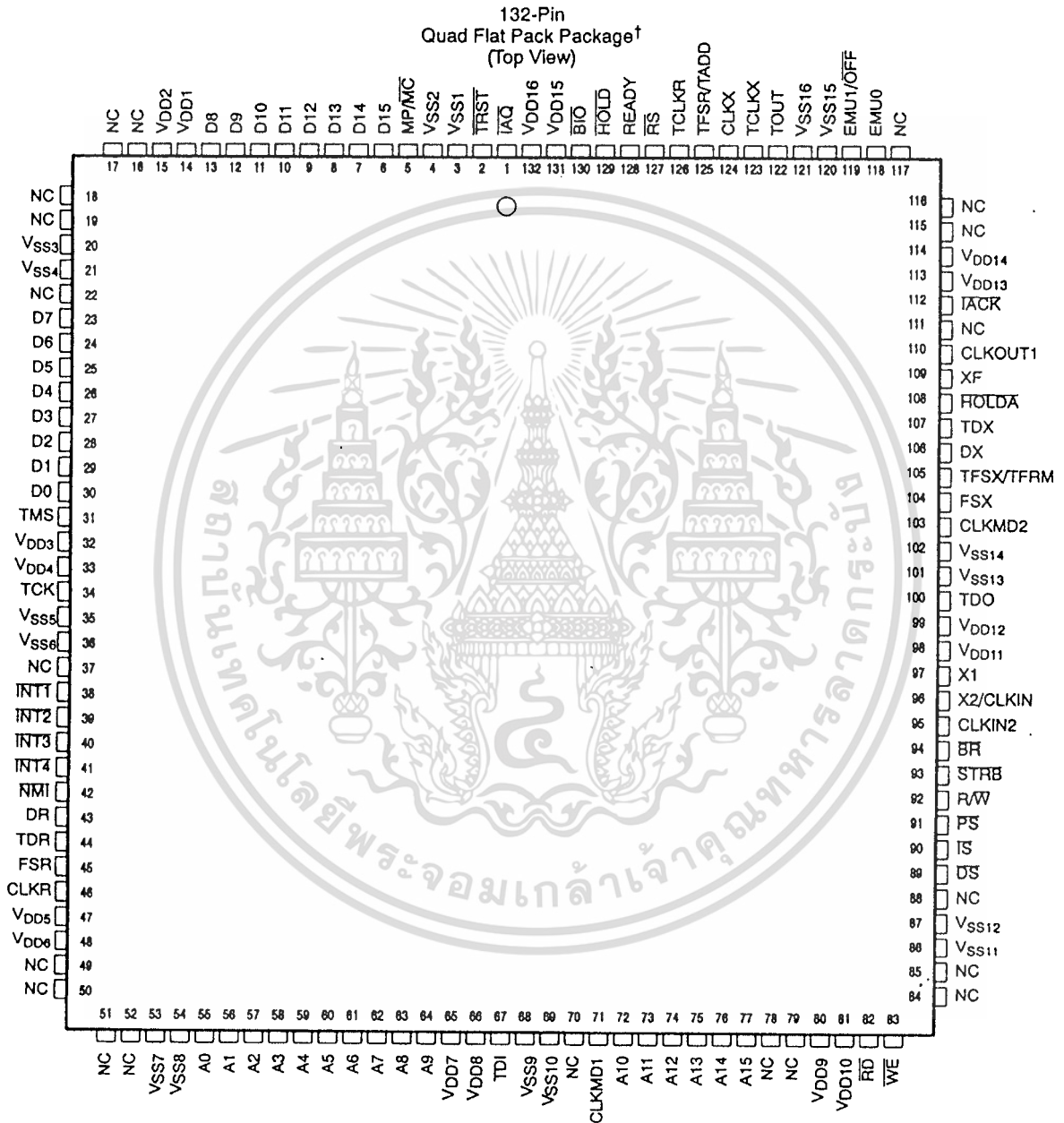
### 2.5.11 การอ้างถึงตำแหน่งข้อมูล

TMS320C50 สามารถอ้างหน่วยความจำโปรแกรมได้ 64 กิโลเวิร์ด และอ้างหน่วยความจำข้อมูล 96 กิโลเวิร์ด มีโหมดการอ้างหน่วยความจำข้อมูล 8 โหมดที่สำคัญมี 6 โหมดคือ

1. การอ้างตำแหน่งโดยตรง (Direct Addressing Mode)
2. การอ้างตำแหน่งโดยอ้อม (Indirect Addressing Mode)
3. การอ้างตำแหน่งแบบทันที (Immediate Addressing Mode)
4. การอ้างตำแหน่งรีจิสเตอร์ (Dedicated Register Addressing Mode)
5. การอ้างตำแหน่งฝั่งหน่วยความจำรีจิสเตอร์ (Memory-Mapped Register Addressing Mode)
6. การอ้างตำแหน่งแบบแฉ่ง (Circular Addressing Mode)

## A.1 Pinout and Signal Descriptions

Figure A-1. TMS320C5x Pinout



† See Pin Assignments, Table A-1 (page A-3) for location and description of all pins. The 'C50, 'C51, and 'C53 are packaged in 132-pin plastic QFP in production. See Figure A-20 for mechanical data.  
**Note:** NC = No connect. (These pins are reserved.)

### รูปที่ 2.4 ลักษณะภายนอกของ TMS320C50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**2.5.12 การควบคุมการนำข้อมูลเข้าและส่งออก (Peripheral Control)**

ใน C50 มีคอนเนกเตอร์เชื่อมต่อกับซีพียู ได้แก่ พอร์ตอนุกรม , พอร์ตขนาน TDM , ไทม์เมอร์ , โปรแกรมสถานะการคอยอินพุต-เอาต์พุตพอร์ต , การหารโดยใช้สัญญาณนาฬิกาหนึ่งลูก (Device by One Clock) และขา XF กับ BIO โดยอุปกรณ์เชื่อมต่อเหล่านี้สามารถควบคุมได้โดยตรงจากรีจิสเตอร์ที่เก็บผังหน่วยความจำเอาไว้

**2.5.13 การจัดหน่วยความจำ**

ในตัว TMS320C50 มีหน่วยความจำความเร็วสูงขนาด 1,056 เวิร์ด โดยที่แต่ละเวิร์ดมีขนาด 16 บิต และมีรอมภายในขนาด 256 เวิร์ด สามารถอ้างอิงหน่วยความจำภายนอกได้ถึง 224 กิโลเวิร์ด แบ่งเป็นหน่วยความจำข้อมูล , หน่วยความจำโปรแกรม และหน่วยความจำอินพุต เอาต์พุต อย่างละ 64 กิโลเวิร์ด นอกนั้นอีก 32 กิโลเวิร์ด สำหรับใช้งานทั่ว ๆ ไป ส่วน ALU , แอคคิวมูเลเตอร์ และแอคคิวมูเลเตอร์บัฟเฟอร์มีขนาด 32 บิต ที่สามารถคูณเลขขนาด 32 บิตได้ภายใน 1 แมกซ์ซีมไซเคิล ทั้งนี้เนื่องจากตัว ALU มีวงจรมคูณแบบ 16 x 16 บิต แบ่งเป็นอินพุต 16 แชนแนล เอาต์พุต 16 แชนแนล วงจรติดต่อกับหน่วยความจำร่วม (Globaldata Memory Interface)

Hex	Program	Hex	Program	Hex	Data
0000		0000		0000	
002F	Interrupt and Reserved External	002F	Interrupt and Reserved On Chip	002F	Memory-Mapped Registers
0030		0030		0030	On-Chip DARAM B
07FF	External	07FF	On-Chip ROM	07FF	On-Chip DARAM B
0800	On-Chip SARAM (RAM=1)	0800	On-Chip SARAM (RAM=1)	0800	Reserved
	External (RAM=0)		External (RAM=0)		On-Chip DARAM '0'
2BFF		2BFF		2BFF	Reserved '1'
2C00	External	2C00	External	0300	On-Chip DARAM B
				04FF	
FDFE		FDFE		0500	Reserved
FE00	On-Chip DARAM B0(CNF=1)	FE00		07FF	Reserved
	External(CNF=0)			0800	On-Chip SARAM '1'
FFFF		FFFF		2BBF	External '0'
				2C00	
				FFFF	External

MP/MC = 1  
Microprocessor Mode

MP/MC = 0  
Microprocessor Mode

**รูปที่ 2.5 การจัดหน่วยความจำของ TMS320C50**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัว TMS320C50 สามารถต่อใช้งานเพียงตัวเดียวหรือจะต่อใช้งานขนานกันหลายตัวที่เรียกว่าเป็นระบบมัลติโพรเซสเซอร์ซิสเต็ม (Multi - Processor System) ก็ได้

ในการใช้งานกับหน่วยความจำภายนอกไม่ว่าจะเป็นอีพรอมหรือรอม ตัวชิพจะทำงานได้ช้ามาก จึงได้เน้นให้ใช้หน่วยความจำแบบภายในชิพเป็นที่เก็บโปรแกรมแทน ในการใช้งานให้ดาวน์โหลดโปรแกรมจากหน่วยความจำภายนอกมาเก็บไว้ในชิพ แล้วจึงรันโปรแกรมทำงานโดย TMS320C50 ได้เพิ่มคำสั่ง “Block Transfer” ที่ใช้ในการโหลดข้อมูลจากหน่วยความจำภายนอกออกมาที่ละบล็อก แล้วมาเก็บไว้ในแรมของชิพ วิธีการนี้จะช่วยให้การทำงานเร็วขึ้น

#### 2.5.14 สรุปสถาปัตยกรรม โดยทั่วไป

TMS320C50 เป็นตัวประมวลผลสัญญาณทางดิจิทัลที่มีสมรรถนะสูงมาก ซึ่งโดยทั่วไปได้ถูกออกแบบให้มีโครงสร้างเหมือนกับ C2x ส่วนทางด้านโครงสร้างมีการใช้เทคโนโลยีแบบ “ฮาร์วาร์ด” มีสมรรถนะในการประมวลผลสูงสุดโดยแยกหน่วยความจำออกจากกันเป็นหน่วยความจำโปรแกรม และหน่วยความจำข้อมูล สำหรับการเอ็คซิกิวต์คำสั่งได้ด้วยความเร็วสูงสุดคำสั่งจะรองรับการส่งข้อมูลระหว่างสองระยะเวลา

TMS320C50 ใช้ปฏิบัติการคำนวณแบบ 2's Complement ขนาด 32 บิต ของหน่วยคำนวณแบบคณิตศาสตร์และลอจิก และแอกคิวมูเลเตอร์ ALU จุดประสงค์ทั่วไปใช้เป็นหน่วยคำนวณขนาด 16 บิตเวิร์ด จากหน่วยความจำโครงสร้างคำสั่งหรือผลของการคูณขนาด 32 บิต เป็นการเพิ่มการปฏิบัติงานเกี่ยวกับคณิตศาสตร์ ทำให้ ALU สามารถปฏิบัติงานแบบบูลีนได้ โดยมีแอกคิวมูเลเตอร์เป็นตัวเก็บผลลัพธ์ที่ได้จากการคำนวณของ ALU และเป็นอินพุตให้กับ ALU อีกด้วย

แอกคิวมูเลเตอร์มีขนาด 32 บิต แบ่งออกเป็นไบต์ระดับสูง (บิตที่ 31 ถึง 16 ) และตำแหน่งไบต์ระดับต่ำ (บิต 15 ถึง บิต 0) คำสั่งในการเก็บข้อมูลจะอยู่ในเงื่อนไขสำหรับการเก็บที่ตำแหน่งระดับสูงหรือระดับต่ำในหน่วยความจำของแอกคิวมูเลเตอร์ ในการเก็บข้อมูลชั่วคราวของแอกคิวมูเลเตอร์จะมีแอกคิวมูเลเตอร์ขนาด 32 บิต

วิธีการบวกของ ALU จะมีหน่วยลอจิกแบบขนาน PLU จะเป็นตัวจัดการเกี่ยวกับบิตที่ความเร็วสูงมาก ซึ่งทำให้ไม่มีความสลับซับซ้อนในการกำหนดบิต, การทดสอบความต้องการในการควบคุม และการปฏิบัติการของรีจิสเตอร์สถานะ

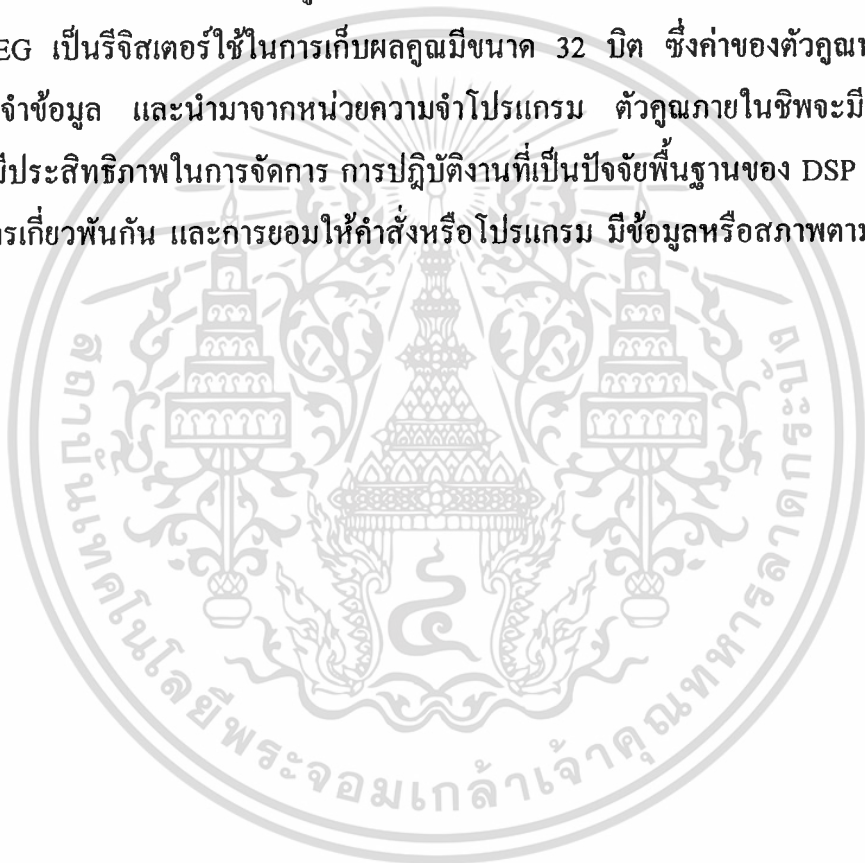
การดำเนินการของตัวคูณมีขนาด  $16 \times 16$  บิต แบบ 2 's Complement ผลของการคูณจะมีขนาด 32 บิต คำสั่งเดียวในหนึ่งไซเคิล ตัวคูณพื้นฐานจะมีอยู่ 3 ตัว คือ

1. Multiplier Array
2. TREG0 (Temporary Register)
3. PREG (Product Register)

Multiplier Array เป็นตัวคูณแบบอาร์เรย์

TREG0 เป็นรีจิสเตอร์เก็บผลคูณชั่วคราว มีขนาด 16 บิต

PREG เป็นรีจิสเตอร์ใช้ในการเก็บผลคูณมีขนาด 32 บิต ซึ่งค่าของตัวคูณนำมาจากหน่วยความจำข้อมูล และนำมาจากหน่วยความจำโปรแกรม ตัวคูณภายในชิพจะมีความเร็วมาก ทำให้มีประสิทธิภาพในการจัดการ การปฏิบัติงานที่เป็นปัจจัยพื้นฐานของ DSP เช่น การหมุนวน การเกี่ยวพันกัน และการยอมให้คำสั่งหรือโปรแกรม มีข้อมูลหรือสภาพตามเงื่อนไขที่กำหนด



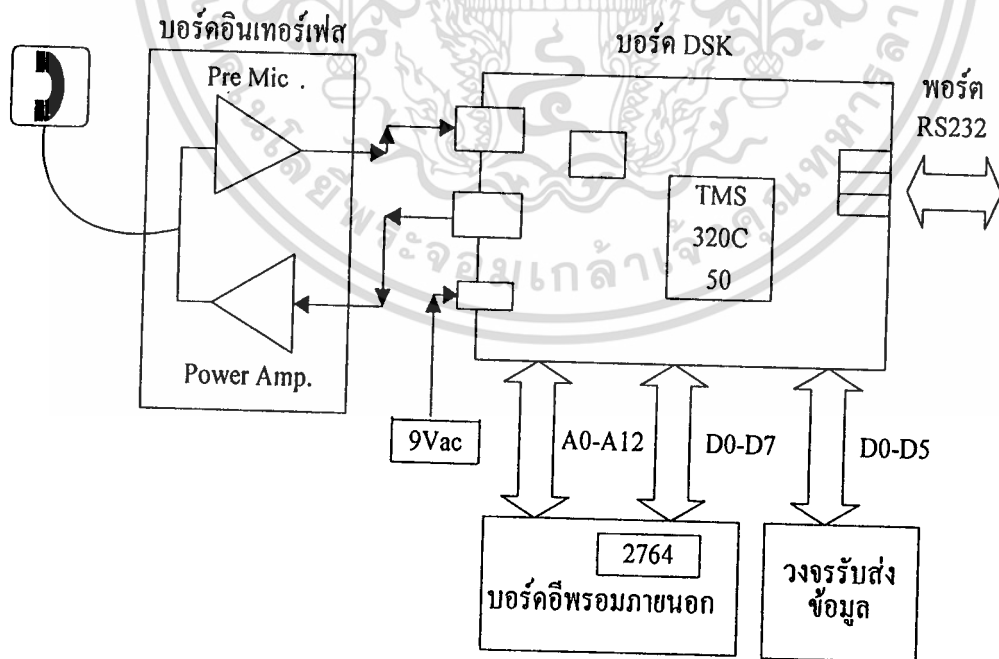
# บทที่ 3

## การออกแบบและการสร้าง

ในการออกแบบและการสร้างเครื่องควอนไทซ์เวกเตอร์ โดยใช้ TMS320C50 ได้แบ่งการออกแบบเป็น 2 ส่วน ส่วนที่ 1 จะเป็นการออกแบบทางด้านฮาร์ดแวร์ ซึ่งประกอบไปด้วยการออกแบบบอร์ดควอนไทซ์เวกเตอร์ บอร์ดอีพროมภายนอก บอร์ดอินเตอร์เฟซและวงจรับส่งข้อมูล ในส่วนที่ 2 จะเป็นการออกแบบทางด้านซอฟต์แวร์ ซึ่งประกอบไปด้วยการออกแบบโปรแกรมคำนวณ คัดไม้ขีด และ โปรแกรมควบคุมการทำงานของเครื่องควอนไทซ์

### 3.1 หลักการออกแบบฮาร์ดแวร์

ในการออกแบบฮาร์ดแวร์ ประกอบไปด้วย บอร์ดควอนไทซ์เวกเตอร์ บอร์ดอีพโรมภายนอก บอร์ดอินเตอร์เฟซและวงจรับส่งข้อมูล ซึ่งแต่ละบอร์ดจะต่อร่วมกันในเครื่องควอนไทซ์ที่เวลาจริง โดยใช้ TMS320C50 โดยเขียนเป็นผังการทำงานได้ดังรูปที่ 3.1

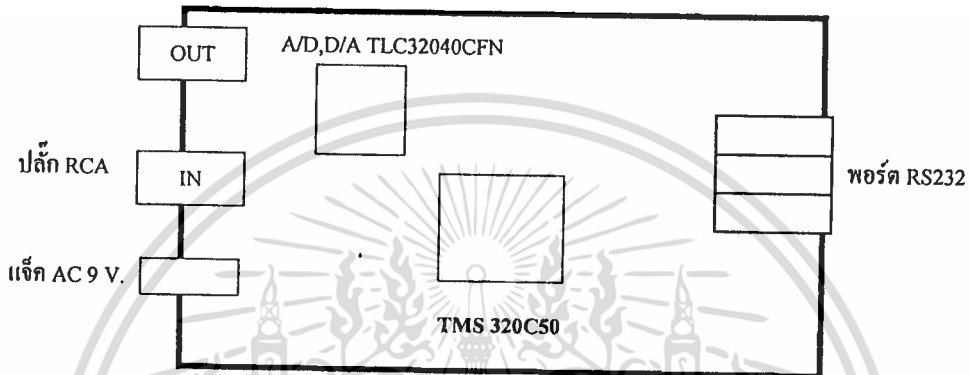


รูปที่ 3.1 ผังการทำงานของเครื่องควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ TMS320C50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.1.1 บอร์ดควอนไทซ์แวกเตอร์

บอร์ดควอนไทซ์แวกเตอร์เลือกใช้ชิพ DSP เบอร์ TMS320C50 ซึ่งมีการจัดทำเป็นชุดรวมเป็นบอร์ด ซึ่งเรียกว่าบอร์ด DSP Starter Kit หรือบอร์ด DSK รูปร่างภายนอกของบอร์ด DSK แสดงดังรูปที่ 3.2



รูปที่ 3.2 ลักษณะของบอร์ด DSK

ในรูปที่ 3.2 จะแสดงส่วนประกอบต่าง ๆ ของบอร์ด DSK โดยบอร์ด DSK จะมีชิพที่เป็นหัวใจหลัก ๆ อยู่ 2 ตัวคือ TMS320C50 ซึ่งเป็น DSP โปรเซสเซอร์ และชิพแปลงสัญญาณจากดิจิทัลเป็นแอนาล็อกและแอนาล็อกเป็นดิจิทัลเบอร์ TLC32040CFN ที่คอนเน็กเตอร์ (T-Connector) ชนิด D ตัวเมียเพื่อใช้ในการเชื่อมต่อกับคอมพิวเตอร์ ผ่านทางพอร์ตอนุกรม RS232 1 ชุดการใช้พอร์ตนี้ต่อกับคอมพิวเตอร์จะต่อในขณะที่กำลังพัฒนาเท่านั้นเมื่อเวลาจริงพอร์ตนี้จะใช้สำหรับการส่งสัญญาณระหว่างเครื่องควอนไทซ์ที่ต้องการติดต่อกัน สำหรับขั้วต่ออีกขั้วหนึ่งของบอร์ด DSK คือ แจ็ก RCA สำหรับการรับและส่งสัญญาณแอนาล็อกจากชุดอินเตอร์เฟสซึ่งคุณลักษณะโดยทั่วไปของบอร์ด DSK มีดังนี้

1. มีความเร็วถึง 40 MHz.
2. มีหน่วยความจำแรม (RAM) ในชิพ 10 กิโลเวิร์ด
3. ประมวลผลข้อมูลได้สูงถึง 28 ล้านคำสั่งต่อวินาที
4. มีชิพแอนาล็อกอินเตอร์เฟสเบอร์ TLC32040CFN ขนาด 14 บิต คอนเวอร์เตอร์ A/D
5. มีแจ็ก RCA 2 แจ็ก เป็นทั้งอินพุตและเอาต์พุต โดยสามารถรับและส่งสัญญาณในระดับลายน์ (Line) ได้โดยตรง

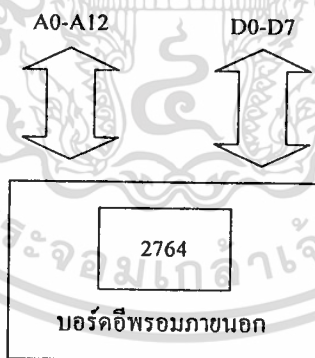
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. มีพอร์ตอนุกรม RS 232 สำหรับต่อกับคอมพิวเตอร์
7. ใช้แหล่งจ่าย 9 V<sub>AC</sub>
8. มีขนาดเล็กกระทัดรัด

ในบอร์ด DSK มีชิพอินเตอร์เฟซแอนาล็อกเบอร์ TLC32040CFN ในตัว ทำหน้าที่รับสัญญาณแอนาล็อกทางอินพุตที่จ่ายเข้ามา แล้วแปลงข้อมูลทาง ดิจิตอลส่งไปประมวลผลต่อที่ ชิพ DSP ความละเอียดของการแปลงสัญญาณดิจิตอล จะมีขนาด 14 บิตสามารถกำหนดอัตรา แซมปลิ่งได้สูงสุด 19,200 แซมปลิ่ง ใน 1 วินาที ดังนั้นจึงมีความสะดวกในการใช้งานบอร์ด DSK ที่มีชิพ DSP TMS320C50 ซึ่งเป็นหัวใจสำคัญของบอร์ดประมวลผลสัญญาณ ชิพ DSK จะเป็นตัวควบคุมการรับส่งสัญญาณ รวมทั้งกระบวนการของการควอนไตซ์ทั้งหมด

### 3.1.2 บอร์ดอีพรอมภายนอก

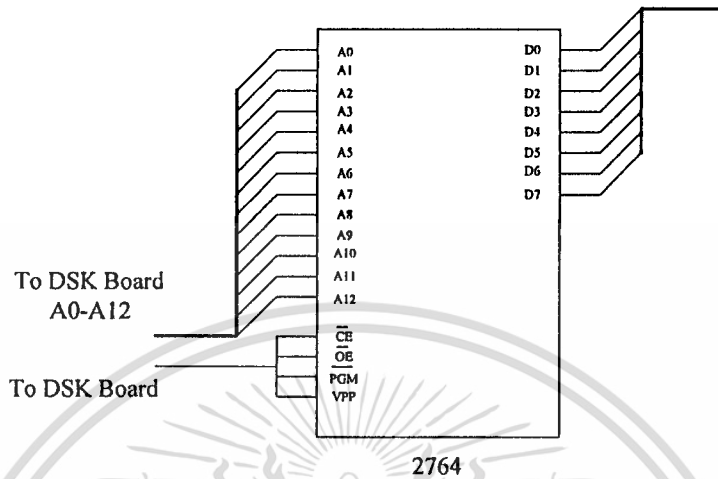
ในการพัฒนาชุด DSK นั้นจะเชื่อมต่อกับคอมพิวเตอร์โดยผ่านพอร์ตอนุกรม RS 232 และเมื่อพัฒนาโปรแกรมสมบูรณ์แล้วจะต้องบรรจุ โปรแกรมลงในอีพรอมภายนอกเนื่องจาก บอร์ด DSK ไม่มีอีพรอมที่จะบรรจุโปรแกรมได้ ทำให้ต้องออกแบบบอร์ดอีพรอมภายนอกขึ้นมา ซึ่งมีลักษณะดังรูปที่ 3.3



รูปที่ 3.3 บอร์ดอีพรอมภายนอก

เมื่อบรรจุโปรแกรมจากคอมพิวเตอร์ลงบนบอร์ดอีพรอมภายนอกแล้ว จะทำให้เครื่องควอนไตซ์เวคเตอร์นี้สามารถที่จะทำงานได้ด้วยตนเอง โดยไม่จำเป็นต้องต่อกับคอมพิวเตอร์อีกต่อไป

สำหรับวงจรของอีพროมภายนอก แสดงดังรูปที่ 3.4



รูปที่ 3.4 วงจรอีพროมภายนอก

เนื่องจากในบอร์ด DSK จะมี Boot PROM ภายใน ดังนั้น เพื่อให้ BootPROM ทำงาน จึงจำเป็นต้องตัดไฟเลี้ยงไอซี Boot PROM ออก ซึ่งในบอร์ด DSK จะใช้ไอซีเบอร์ 27PC25FM ซึ่งไฟเลี้ยงคือขา 2 ของไอซี 27PC25FM

### 3.1.3 บอร์ดอินเตอร์เฟส

บอร์ดอินเตอร์เฟสจะทำหน้าที่เป็นตัวอินเตอร์เฟสระหว่างหูฟังโทรศัพท์กับบอร์ด DSK เนื่องจากว่าบอร์ด DSK จะรับและส่งสัญญาณแอนาล็อกระดับลายน์ ซึ่งไม่เพียงพอที่จะรับสัญญาณเสียงจากไมโครโฟน หรือส่งสัญญาณเสียงออกไปขับลำโพงได้โดยตรง และเพื่อเป็นการเพิ่มความปลอดภัยให้กับบอร์ด DSK ในกรณีที่โหลดทางเอาต์พุตลัดวงจร ซึ่งอาจจะทำให้บอร์ด DSK ซึ่งมีราคาค่อนข้างแพงเสียหายได้

ในการออกแบบบอร์ดอินเตอร์เฟสนี้มีหลักการที่จะต้องพิจารณาดังนี้คือ

1. มีคุณภาพเสียงดี
2. มีสัญญาณรบกวนต่ำ
3. รับอินพุตจากไมโครโฟนได้โดยตรง
4. ขับลำโพงได้โดยตรง
5. มีขนาดเล็กกระทัดรัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากหลักการดังกล่าว การออกแบบจึงได้เลือกใช้ไอซีเบอร์ LM389 ซึ่งมีคุณสมบัติครบถ้วน ภายในตัวไอซี ประกอบไปด้วย เพาเวอร์แอมป์ขนาด 500 mW ทรานซิสเตอร์อาร์เรย์จำนวน 3 ตัว รวมอยู่ในตัวเดียวกัน ซึ่งมีคุณสมบัติโดยทั่วไป มีดังนี้

1. ใช้แรงดันไฟเลี้ยงต่ำ
2. ใช้อุปกรณ์ภายนอกน้อย
3. ใช้กระแสต่ำ
4. มีอัตราขยายสูง
5. ความเพี้ยนต่ำ

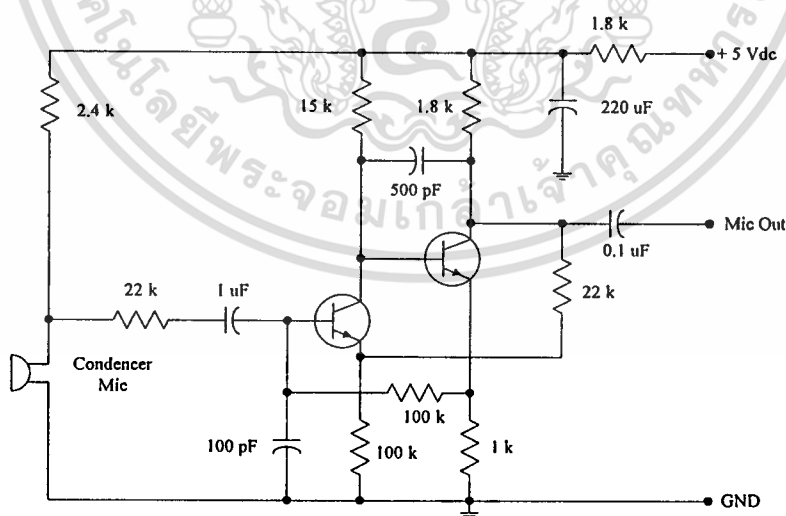
ในส่วนของทรานซิสเตอร์มีคุณสมบัติดังนี้

1. กระแสใช้งานกว้าง จาก 1  $\mu\text{A}$  ถึง 25 mA
2. ช่วงความถี่จาก DC ถึง 100 MHz

การออกแบบจัดวงจรเป็น 4 ส่วน คือ วงจรปรีไมโครโฟน วงจรเพาเวอร์แอมป์ วงจรแหล่งจ่ายไฟ และวงจรรับส่งข้อมูล ซึ่งมีรายละเอียดดังนี้

### วงจรปรีไมโครโฟน

วงจรปรีไมโครโฟนจะประกอบด้วยทรานซิสเตอร์อาร์เรย์ ภายในไอซี LM389 จำนวน 2 ตัว ลักษณะวงจรแสดงดังรูปที่ 3.5



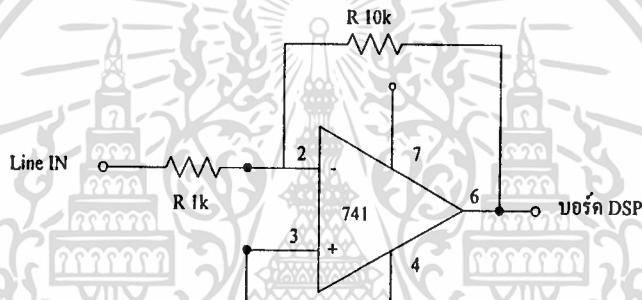
รูปที่ 3.5 วงจรปรีไมโครโฟน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

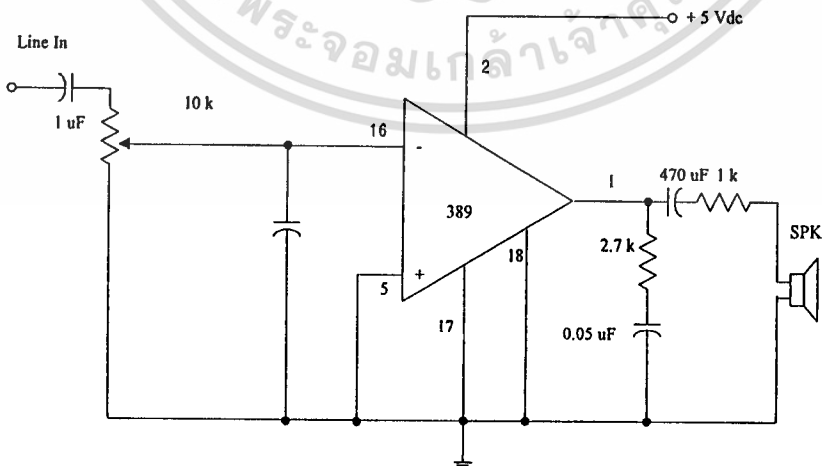
จากรูปที่ 3.5 สัญญาณเสียงจะเข้าสู่ Condenser Mic. โดย R 2.4 k จะเป็นตัวไบอัสให้กับ Condenser ไมค์ จากนั้นสัญญาณจะผ่าน R 22 k ,C 1 uF เข้าสู่ขา B ของ ทรานซิสเตอร์ Q1 ขยายสัญญาณให้สูงขึ้น ออกที่ขา C ของทรานซิสเตอร์ Q1 เข้าสู่ขา B ทรานซิสเตอร์ Q2 ออกขา C ของทรานซิสเตอร์ Q2 ผ่าน C 0.1 uF เป็นสัญญาณ Mic. Out ซึ่งจะส่งเข้าสู่ขาอินพุตของ วงจรเพาเวอร์แอมป์เพื่อขยายสัญญาณต่อไป

**วงจรเพาเวอร์แอมป์**

วงจรเพาเวอร์แอมป์ จะใช้ไอซีเบอร์ 741 เป็นตัวขยายสัญญาณให้มีขนาดพอเหมาะ ลักษณะ วงจรแสดงดังรูปที่ 3.6



รูปที่ 3.6 วงจรขยายแรงดัน



รูปที่ 3.7 วงจรเพาเวอร์แอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

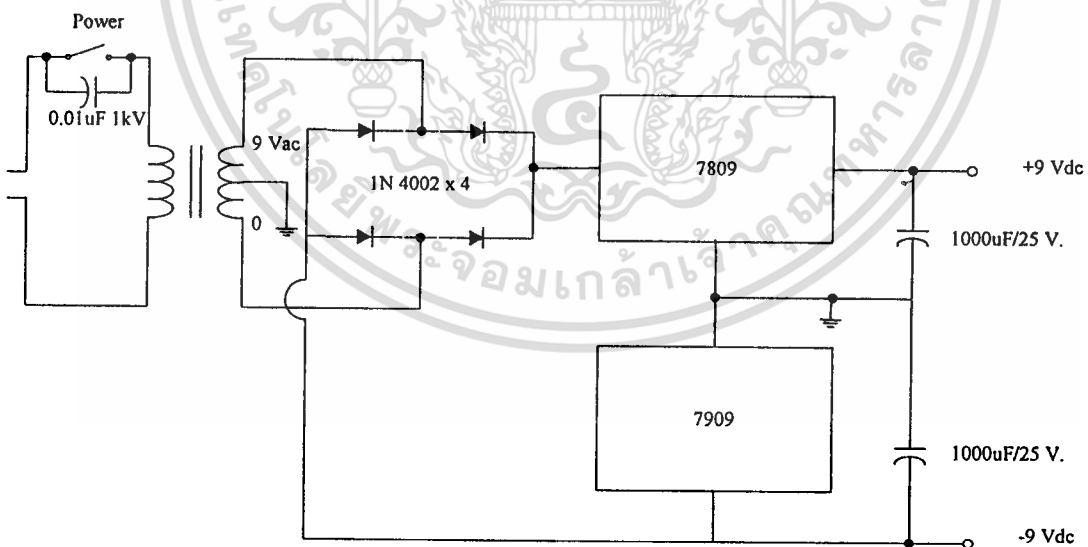
จากรูปที่ 3.6 Line In จะรับสัญญาณจากวงจรปริโมโครโฟนผ่าน R 1k เข้าสู่ขา 2 ของ ไอซี 741 ซึ่งจะทำการขยายสัญญาณให้มี 5 V ออกที่ขา 6 ซึ่งสัญญาณที่ได้รับการขยายนี้จะเป็น สัญญาณที่นำไปประมวลผลในบอร์ด DSK

จากรูปที่ 3.7 Line In จะรับสัญญาณมาจากเอาต์พุตของบอร์ด DSK ผ่าน C 1 uF Volume 10 k $\Omega$  เข้าสู่ขา 16 ของไอซี LM389 ซึ่งจะทำการขยายสัญญาณออกที่ขา 1 ผ่าน C 470 uF, R 1  $\Omega$  เข้าสู่ลำโพง

### วงจรแหล่งจ่ายไฟ

เนื่องจากวงจรปริโมโครโฟน และวงจรเพาเวอร์แอมป์ ใช้แรงดันไฟเลี้ยงขนาด 5 Vdc. เท่ากันจึงสามารถใช้แหล่งจ่ายไฟร่วมกันได้ ซึ่งในการออกแบบจะใช้ไอซีเรกกูเรเตอร์ เบอร์ LM 7809 และเบอร์ LM 7909 ร่วมกับหม้อแปลง วงจรเรียงกระแส และวงจรกรองกระแส ดังรูปที่ 3.8

วงจรแหล่งจ่ายไฟในรูปที่ 3.8 นี้ได้ออกแบบลายวงจรไว้ในแผ่นวงจรพิมพ์เดียวกันกับ วงจรปริโมโครโฟน และวงจรเพาเวอร์แอมป์ เพื่อความสะดวก และประหยัดเนื้อที่ สำหรับวงจรและลายวงจรที่สมบูรณ์ดูได้ในภาคผนวก



รูปที่ 3.8 วงจรแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

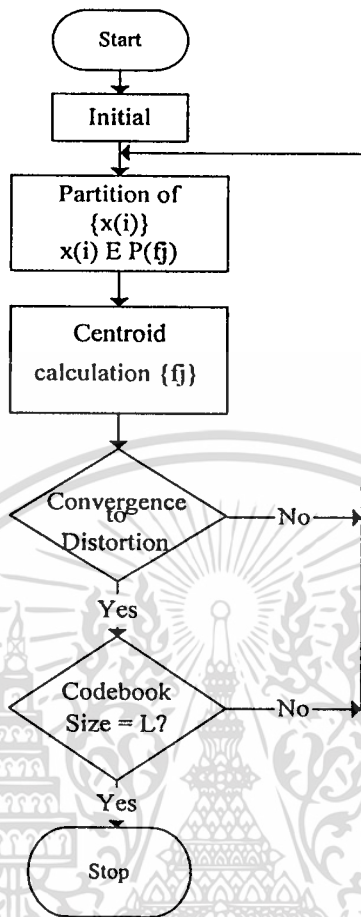
### 3.2 หลักการออกแบบซอฟต์แวร์

ในการออกแบบซอฟต์แวร์ ได้แบ่งการออกแบบเป็นสองส่วน โดยส่วนที่ 1 จะเป็นการออกแบบโปรแกรมหาค่าโศคบุ๊ค และส่วนที่ 2 จะเป็นการออกแบบโปรแกรมควบคุมการรับส่งสัญญาณ

#### 3.2.1 หลักการออกแบบโปรแกรมการหาค่าโศคบุ๊ค

การออกแบบโปรแกรมหาค่าโศคบุ๊คจะใช้วิธีการของ LBG ซึ่งประยุกต์จากวิธีการของ Lloyd ดังรูปที่ 3.9 ขั้นตอนการออกแบบมีดังนี้

1. กำหนดให้ Iteration  $m = 0$
2. คัดตั้งโศคบุ๊คเวกเตอร์  $f_{j(m)}$  ที่  $j = 1$  โดยการหาค่า Centroid ของสัญญาณเสียงต้นฉบับ
3. ทำการแยกโศคบุ๊คเวกเตอร์  $f_{j(m)}$  ออกเป็น 2 ส่วน โดยการบวกและลบด้วยเวกเตอร์ ซึ่งมีจำนวนอีลีเมนต์เท่ากับโศคบุ๊คเวกเตอร์ และจะได้โศคบุ๊คเวกเตอร์ใหม่เป็น 2 เท่าของจำนวนโศคบุ๊คเวกเตอร์เดิม
4. กำหนดให้  $m = m + 1$
5. แยกสัญญาณเสียงต้นฉบับ  $\{x(i)\}$  ให้เข้ากลุ่มของ  $P(f_{j(m)})$
6. คำนวณหาค่า Centroid ในแต่ละ  $P(f_{j(m)})$  โดยนำเอา  $\{x(i)\}$  ที่ถูกจัดกลุ่มในขั้นตอนที่ 5 มาทำการคำนวณ
7. คำนวณค่าความเพี้ยนเฉลี่ย (Average Distortion)  $D(m)$  รวมทั้งหมดของโศคบุ๊คเวกเตอร์  $f_{j(m)}$  โดยที่  $D_j(m)$  คือความเพี้ยนเฉลี่ยในแต่ละ  $P(f_{j(m)})$  ซึ่งเกิดจากการเปรียบเทียบระหว่างสัญญาณเสียงต้นฉบับ  $\{x(i)\}$  และโศคบุ๊คเวกเตอร์  $f_{j(m)}$  ในแต่ละ  $P(f_{j(m)})$
8. ตรวจสอบค่าความผิดพลาดเทียบกับค่า Theshold เมื่อ  $D(m-1)$  คือค่าความผิดพลาดที่เกิดขึ้นในครั้งก่อน ถ้าข้อกำหนดจากสมการที่ (2.10) ไม่เป็นจริงให้กลับไปกระทำในขั้นตอนที่ 4 และถ้าข้อกำหนดจากสมการที่ (2.10) เป็นจริงจะกำหนดให้  $m=0$  และกระจายโศคบุ๊คเวกเตอร์  $f$  ในแต่ละ  $P(f)$  ออกเป็น 2 เวกเตอร์ โดยการบวกและลบด้วยเวกเตอร์ เช่นเดียวกับขั้นตอนที่ 3 และให้กลับไปกระทำในขั้นตอนที่ 4 โดยการกระทำในแต่ละรอบจำนวนของโศคบุ๊คเวกเตอร์  $f$  จะเพิ่มเป็น 2 เท่าคือ 1,2,4,8,...,L ซึ่งจะได้โศคบุ๊คเวกเตอร์  $f$  ในแต่ละ  $P(f)$  จำนวน L เวกเตอร์อันเป็นการสิ้นสุดการออกแบบ โศคบุ๊ค



รูปที่ 3.9 วิธีการของ LBG โดยการประยุกต์จากวิธีการของ Lloyd

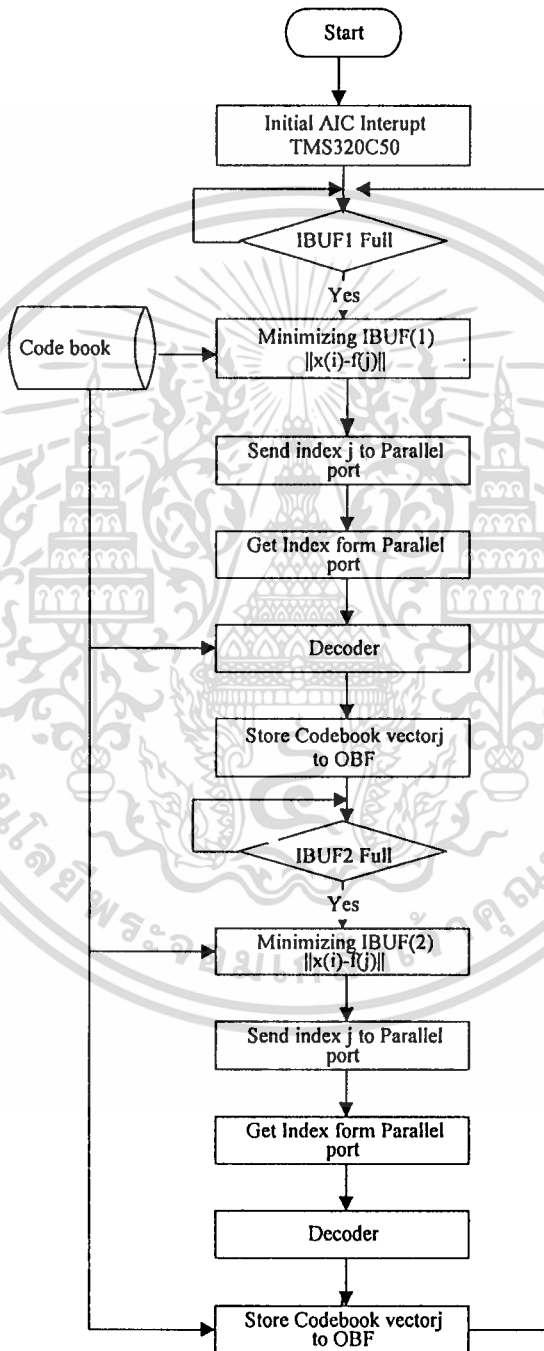
### 3.2.2 การออกแบบโปรแกรมควบคุมการรับส่งสัญญาณ

โปรแกรมการควบคุมการรับส่งสัญญาณ จะแบ่งออกเป็น 2 ส่วนหลัก ๆ คือ โปรแกรมหลักและโปรแกรมให้บริการอินเตอร์รัพต์ ดังแสดงในรูปที่ 3.10 และ รูปที่ 3.11 ซึ่งมีการทำงานดังต่อไปนี้

โปรแกรมหลักจะตรวจสอบอินพุตบัพเฟอร์ว่ารับอินพุตเข้ามาครบ 5 แซมเปิ้ลหรือยัง โดยบัพเฟอร์จะมี 2 บัพเฟอร์ซึ่งจะทำงานสลับกันระหว่างอินพุตบัพเฟอร์ 1 และอินพุตบัพเฟอร์ 2 ซึ่งถ้าอินพุตบัพเฟอร์ใดมีอินพุตเข้าครบจำนวน 5 อินพุตก็จะนำไปทำการเข้ารหัส โดยเปรียบเทียบกับโค้ดบุ้คทั้ง 64 เวกเตอร์ ถ้าเวกเตอร์ใดมีความใกล้เคียงกับอินพุตมากที่สุดก็จะส่งค่าดัชนีของเวกเตอร์นั้นไปยังเครื่องรับ ทางด้านรับก็จะนำค่าดัชนีไปทำการค้นหาว่าตรงกับโค้ดบุ้คเวกเตอร์ใด แล้วทำการส่งโค้ดเวกเตอร์นั้นไปเก็บที่เอาต์พุตบัพเฟอร์

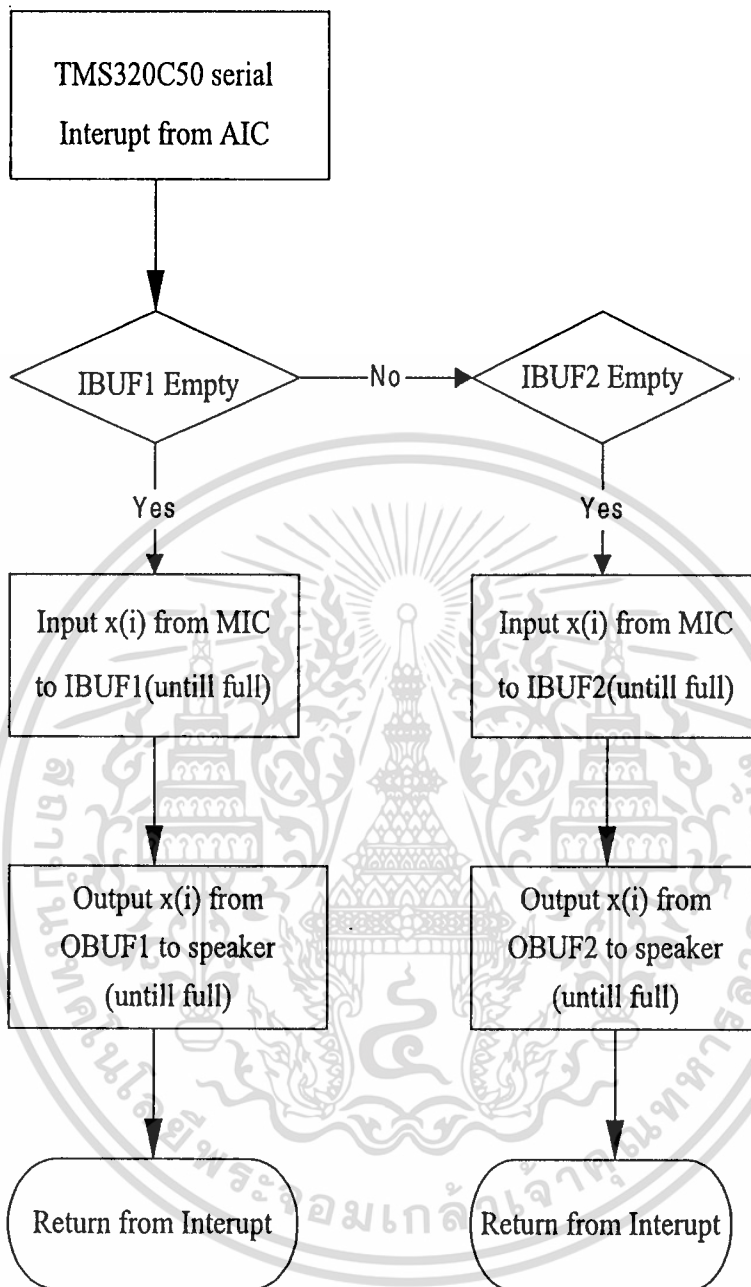
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนโปรแกรมให้บริการอินเตอร์รัพต์จะทำการเก็บอินพุตเข้ามาเก็บในบัฟเฟอร์และนำเอาต์พุตจากเอาต์พุตบัฟเฟอร์ส่งออกมาโฟง โดยตรวจสอบว่าบัฟเฟอร์ใดว่างก็จะนำอินพุตเข้ามาเก็บในบัฟเฟอร์นั้น



รูปที่ 3.10 ผังการทำงาน โปรแกรมหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 ผังการทำงาน โปรแกรมให้บริการอินเตอร์รัพต์

## บทที่ 4

### ผลการทดลองและทดสอบ

เครื่องคอนโทรลเลอร์ที่เวลาจริงโดยใช้ TMS320C50 เป็นเครื่องที่สร้างขึ้นเพื่อคอนโทรลสัญญาณเสียง โดยใช้วิธีการคอนโทรลเลอร์แบบมาตรฐาน ซึ่งในบทที่ 1-3 ได้กล่าวถึงแนวความคิด ทฤษฎี การออกแบบและการสร้างมาแล้ว ในบทนี้จะกล่าวถึงการทดสอบการทำงานของเครื่องคอนโทรลเลอร์

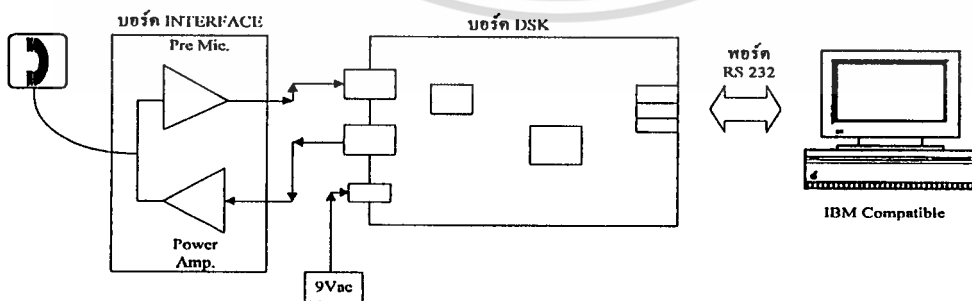
การทดสอบการทำงานของเครื่อง จะกระทำโดยการต่อเครื่องคอนโทรลเลอร์ 2 เครื่องเข้าด้วยกัน จากนั้นทดลองป้อนสัญญาณที่ต้องการส่ง โดยผ่านการคอนโทรลเลอร์เข้าที่เครื่องส่ง และทดลองฟังสัญญาณที่เครื่องรับ

#### 4.1 การทดสอบการทำงานของเครื่องคอนโทรลเลอร์ที่เวลาจริง โดยใช้ TMS 320C50

##### 4.1.1 ลำดับขั้นการทดลอง

การทดลองส่งแบบวนกลับ

1. ทำการต่อเครื่องคอนโทรลเลอร์ ดังแสดงในรูปที่ 4.1
2. รัน โปรแกรมที่ควบคุมการรับส่งสัญญาณแบบวนกลับ
3. ทดลองพูดที่หูฟังโทรศัพท์ซึ่งจะได้ยินเสียงที่พูดในหูฟังโทรศัพท์นั้น

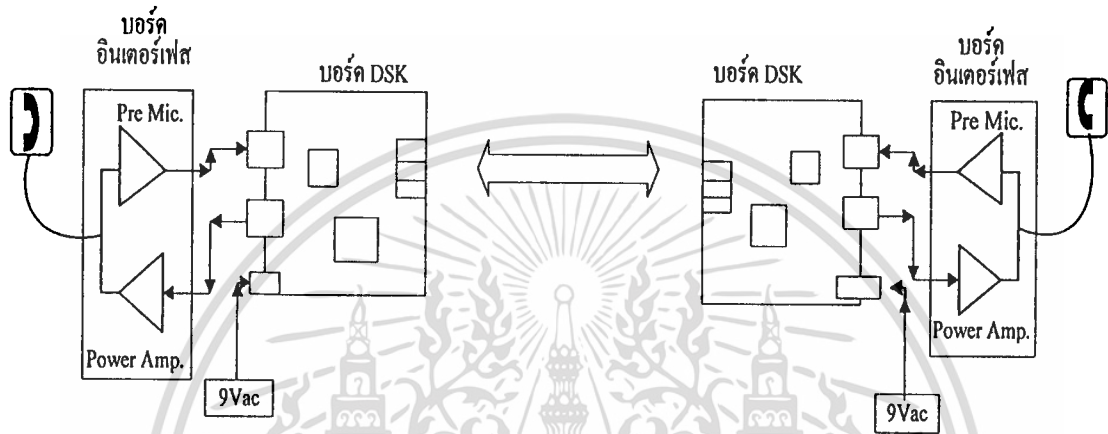


รูปที่ 4.1 การต่อเครื่องคอนโทรลเลอร์กับคอมพิวเตอร์สำหรับการทดสอบการส่งสัญญาณแบบวนกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การทดลองส่งแบบทิศทางเดียว

1. ทำการต่อเครื่องควอนไทซ์เวกเตอร์ ดังรูปที่ 4.2
2. ทำการรัน โปรแกรมที่ควบคุมการรับส่งสัญญาณแบบทิศทางเดียว
3. ทดลองพูดที่หูฟัง โทรศัพท์ของเครื่องส่งและรับฟังที่หูฟัง โทรศัพท์ของเครื่องรับ



รูปที่ 4.2 การเชื่อมต่อระหว่างบอร์ด DSK

### การทดลองส่งแบบสองทิศทาง

1. ทำการต่อเครื่องควอนไทซ์เวกเตอร์ดังรูปที่ 4.2
2. ทำการรัน โปรแกรมที่ควบคุมการรับส่งสัญญาณแบบสองทิศทาง
3. ทดลองส่งและรับสัญญาณที่หูฟัง โทรศัพท์ของเครื่องรับและเครื่องส่ง

#### 4.1.2 ผลการทดลอง

จากการทดลองการทำงานของเครื่องควอนไทซ์เวกเตอร์ที่เวลาจริง โดยใช้ตัวประมวลผลสัญญาณดิจิทัลเบอร์ TMS320C50 ได้ทำการทดลองรับและส่งสัญญาณเสียง ปรากฏว่าสัญญาณเสียงที่รับฟัง อยู่ในเกณฑ์ที่ยอมรับได้ แต่ยังไม่ดีพอที่จะนำไปใช้งานทั่วไปได้

## บทที่ 5

### บทสรุป ปัญหา แนวทางแก้ไขและพัฒนา

#### 5.1 บทสรุป

เครื่องควอนตัมไซเคเตอร์ที่เวลาจริงโดยใช้ TMS320C50 สร้างขึ้นเพื่อศึกษาการประยุกต์ใช้งานการระบบประมวลผลสัญญาณดิจิทัล และในการเข้ารหัสสัญญาณด้วยวิธีการควอนตัมไซเคเตอร์ ซึ่งขอบเขตที่วางไว้ในขั้นต้นคือ สามารถรับส่งสัญญาณเสียงได้แบบสองทิศทาง โดยได้มีเข้ารหัสด้วยวิธีการควอนตัมไซเคเตอร์ ซึ่งมีขีดความสามารถในการรับส่งที่ 9.6 Kbps. และสัญญาณเสียงที่ต้องการส่งโดยเครื่องควอนตัมไซเคเตอร์ สามารถพูดและรับฟังได้จากหูฟังโทรศัพท์ที่ได้โดยตรง

จากการที่ได้ศึกษาและทดลองสร้างปรากฏว่าผลที่ได้รับอยู่ในระดับที่น่าพอใจกล่าวคือ สัญญาณเสียงที่พูดผ่านเครื่องควอนตัมไซเคเตอร์ สามารถรับฟังได้ มีความผิดเพี้ยนอยู่ในระดับที่น่าพอใจ

#### 5.2 ปัญหาที่พบ

##### 5.2.1 ปัญหาในส่วนของซอฟต์แวร์

ปัญหา ในการเขียน โปรแกรมและการติดต่อกับ DSP ซึ่งไม่เคยศึกษามาก่อน  
แนวทางแก้ไข ต้องใช้เวลาในการศึกษาและทดลองมาก

ปัญหา สัญญาณรบกวนเกิดจากลำดับขั้นการทำงานของโปรแกรมมีมากไป  
แนวทางแก้ไข ลดคำสั่งในโปรแกรม

ปัญหา หนังสือที่ใช้ในการศึกษาค้นคว้ามีน้อยและเป็นภาษาอังกฤษทั้งหมด  
แนวทางแก้ไข สอบถามจากผู้รู้และแปลจากหนังสือภาษาอังกฤษ

### 5.3 แนวทางในการพัฒนา

1. ควรปรับปรุงให้บิตเรตในการรับส่งน้อยลง
2. ควรปรับปรุงการออกแบบโค้คบู๊ครวมถึงการสร้างให้ทำงานจริงของการควอนไทซ์  
เวกเตอร์แบบเกนอะแดปทีฟ(Gain Adaptive Vector Quantization)
3. ควรปรับปรุงประสิทธิภาพให้สามารถทำงานจริงได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



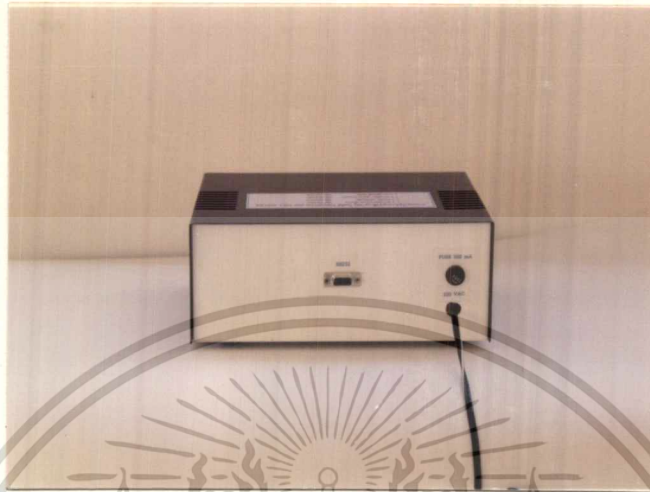
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.1 เครื่องควอน ไตซ์เวคเตอร์ที่เวลาจริงโดยใช้ TMS320C50

รูปที่ ก.2 ด้านหน้าเครื่องควอน ไตซ์เวคเตอร์ที่เวลาจริงโดยใช้ TMS320C50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

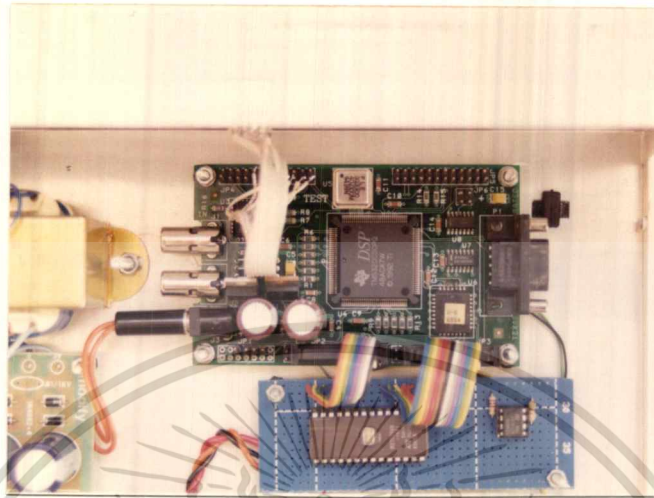


รูปที่ ก.3 ด้านหลังเครื่องคอนโทรลเวกเตอร์ที่เวลาจริงโดยใช้ TMS320C50

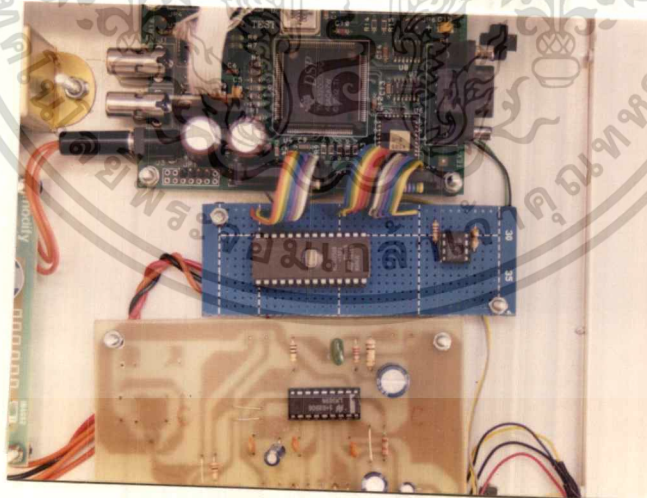


รูปที่ ก.4 การวางอุปกรณ์ภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

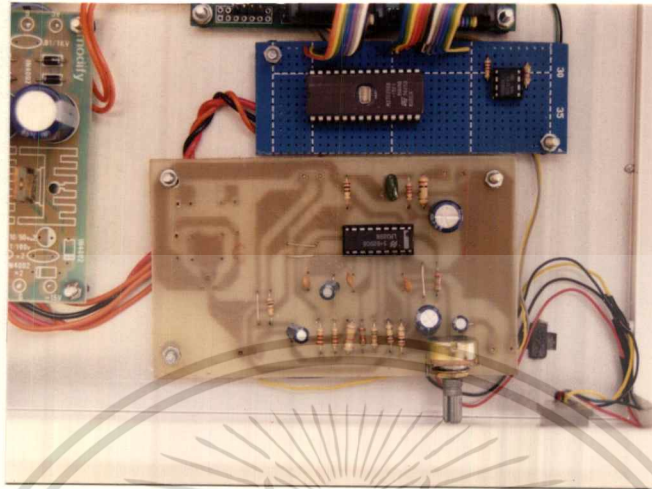


รูปที่ ก.5 บอร์ด DSK

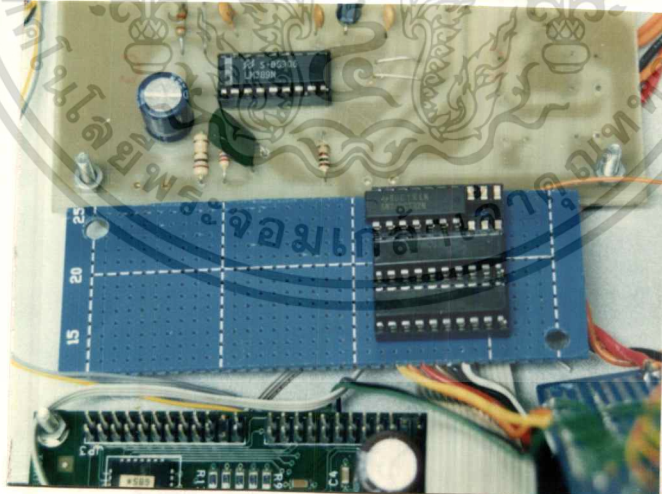


รูปที่ ก.6 บอร์ดอีพ롬ภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.7 บอร์ดอินเตอร์เฟส



รูปที่ ก.8 บอร์ดรับส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข  
โปรแกรมควบคุมการรับส่งสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## .mmregs

```

xi1: .set 300h
xi2: .set 305h
xiend: .set 309h
xo1: .set 30ah
xo2: .set 30fh
xoend: .set 313h
flag: .set 314h
count: .set 315h
ph: .set 316h
stest .set 320h
sxil: .set 00h
sxi2: .set 05h
sxiend: .set 09h
sxo1: .set 0ah
sxo2: .set 0fh
sxoend: .set 13h
sflag: .set 14h
scount: .set 15h
squ .set 16h
ind .set 17h
ind1 .set 18h
temp .set 19h
lowb .set 1ah
highb .set 1bh
ip .set 1ch
op .set 1dh

```

เอก ind2 เป็น .set 1eh ส่วนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
rflag .set 1fh
cb .set 1800h
```

```
*****
```

```
*                               Code Book                               *
```

```
*****
```

```
.ds 1800h
.word 1825,25756,23188,10766,899
.word -1845,22175,21324,2218,-780
.word 11348,22506,13800,5365,-4589
.word 6795,10908,14034,8481,89
.word 18867,16947,10311,-486,-8809
.word 28145,15297,4678,-6625,-12942
.word 15915,14292,5900,-8480,-9855
.word 20770,10761,-469,-12785,-12413
.word -4397,7240,16786,14465,15537
.word -4539,7806,13501,9247,5981
.word -1371,5502,7220,4630,1339
.word -6941,844,10012,5037,1539
.word -1633,1246,4153,7692,8199
.word -3877,-475,4020,5398,3590
.word -2259,-683,652,2089,3898
.word -5848,-4455,55,2928,2332
.word 6751,1974,4302,6577,5192
.word 3670,3222,2286,3392,3790
.word 1775,3955,4670,3659,1931
.word 2852,3342,3134,1479,-236
.word 1819,2093,2272,2241,1985
.word -17,642,1664,2105,1955
```

.word 1605,1501,1249,1199,1143  
 .word 878,860,946,917,787  
 .word 352,396,471,564,634  
 .word 287,261,250,231,204  
 .word -24,-14,-25,-32,-0  
 .word -269,-464,-397,-446,-531  
 .word 1728,1449,747,-333,-890  
 .word 1936,3,-1273,-1186,-1010  
 .word -538,-591,-816,-1160,-1378  
 .word -520,-1016,-1501,-2045,-2428  
 .word -13756,-5432,24421,31098,13249  
 .word -7715,-2991,9414,12257,10767  
 .word -10706,-11206,-1810,21203,23118  
 .word -9197,-9694,-8025,6237,22564  
 .word -7728,-6519,-561,7664,7291  
 .word -10521,-8990,-4378,3843,8510  
 .word -8547,-9791,-10582,-18,16786  
 .word -7619,-8997,-9949,-7053,9802  
 .word -1208,-1320,-783,93,747  
 .word -2727,-2452,-1845,-1688,-920  
 .word -3489,-3369,-3746,-349,2948  
 .word -4389,-6398,-6178,-2211,2690  
 .word 4240,716,-3607,-3930,-1930  
 .word 1826,-3106,-5144,-3333,-1867  
 .word -1229,-1678,-2617,-3098,-3297  
 .word -2815,-2933,-2874,-3428,-3830  
 .word 3530,9741,7322,2022,-1847  
 .word 7611,7674,4177,-1131,-3691

```
.word 4035,3161,629,-2842,-3606
.word 11830,7898,68,-3973,-4803
.word 14046,3147,-5667,-9378,-10401
.word 7318,-225,-5565,-8992,-6533
.word 3319,-5192,-10179,-11913,-5798
.word -2600,-3163,-3889,-4671,-5436
.word -3604,-4236,-4935,-6057,-7051
.word -6728,-7924,-6138,-2866,-1002
.word -12636,-11529,-2410,-2702,-3146
.word -3513,-5136,-6789,-6951,-2328
.word -4282,-8458,-9717,-9132,-3800
.word 3523,-5084,-6704,-8111,-8682
.word -5220,-6532,-8158,-9798,-9791
```

```
TA .word 18 ; Fcut = 4 KHz
RA .word 18 ; Fcut = 4 KHz
TAp .word 1
RAp .word 1
TB .word 35 ; Fs = 2*Fcut
RB .word 35 ; Fs = 2*Fcut
AIC_CTR .word 8h
```

```
*****
```

```
* Set up the ISR vector *
```

```
*****
```

```
.ps 080ah
```

```
rint: B RECEIVE ;0A; Serial prot receive interrupt RINT.
```

```
xint: B TRANSMIT ;0C; Serial port transmit interrupt XINT.
```

เอกสารนี้เป็นเอกสารที่วางไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



```

splk #xoend, cber2
splk #0dch, cber
lar ar4, #xi1 ;input pointer
lar ar5, #xo1 ;output pointer

ldp #6
lacl #0
sac1 sflag
sac1 scount ;reset counter
lacl #5
sac1 ind2
11: lacl sflag
sub #1
bcnd l1,neq
lacc #xi1
sac1 ip
call encode
in ind2,0
lacl ind2
and #3fh
sac1 ind2
lacc #xo2
sac1 op
call decode

12: lacl sflag
sub #1

```

เอกสารนี้เป็น bcnd l2,eq ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

lacc #xi2
sac1 ip
call encode
in ind2,0
lacl ind2
and #3fh
sac1 ind2
lacc #xo1
sac1 op
call decode
b 11

```

```

*****
*
*          RECIEVER INTERRUPT SERVICE ROUTINE          *
*
*****

```

```

RECEIVE:  push
           ldp #6
           lacl scout
           add #1
           sac1 scout
           sub #5
           bcd recivel,neq
           lacc #0
           sac1 scout
           lacc #1
           xor sflag
           sac1 sflag

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

recivel:  ldp  #0
          mar  *,ar4          ;get input from A/D to buffer
          lamm drr
          sacl *+

          mar  *,ar5          ;store data from buffer to D/A
          lacl *+
          sfr
          sfr
          sacl dxr,2
          ldp  #6
          pop
          rete

```

```

*****
*          DESCRIPTION: This routine initializes the TLC320C40 for          *
*          a 8Khz sample rate with a gain setting of 1                    *
*****
*          aic initialization data                                        *
*****

```

```

AICINIT: SPLK  #20h,TCR          ; To generate 10 MHz from Tout
          SPLK  #01h,PRD          ; for AIC master clock
          MAR   *,AR0
          LACC  #0008h          ; Non continuous mode
          SACL  SPC              ; FSX as input
          LACC  #00c8h          ; 16 bit words
          SACL  SPC
          LACC  #080h           ; Pulse AIC reset by setting it low

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SACL GREG
LAR AR0,#0FFFFh
RPT #10000 ; and taking it high after 10000 cycles
LACC *,0,AR0 ; (.5ms at 50ns)
SACH GREG
LDP #TA
SETC SXM
LACC TA,9 ; Initialized TA and RA register
ADD RA,2
CALL AIC_2ND
;-----
LDP #TB
LACC TB,9 ; Initialized TB and RB register
ADD RB,2
ADD #02h
CALL AIC_2ND
;-----
LDP #AIC_CTR
LACC AIC_CTR,2 ; Initialized control register
ADD #03h
CALL AIC_2ND
RET

```

AIC\_2ND:

```
LDP #0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLRC INTM
IDLE
ADD #6h,15 ; 0000 0000 0000 0011 XXXX XXXX XXXX XXXX b
SACH DXR
IDLE
SACL DXR
IDLE
LACL #0
SACL DXR ; make sure the word got sent
IDLE
SETC INTM
RET

*****
* encode *
*****

encode ldp #6 ;DP=300h
lar ar1,#cb ;buffer input
lacc #0h
sac1 ind
lacc #7fffh ;set start value to high(7fffh)
sac1 lowb
sac1 highb

loop lacc #0h
sacb ;clear accb
mar *,ar0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

lar  ar0, ip
ldp  #0
splk #4h,brcr          ;loop for find diferent of sample
ldp  #6
rptb end_loop1        ;5 sample
lacl *+,ar1
sub  *+,0,ar0          ;acc = diferential from input
sac1 squ
sqra squ              ;power
pac
adcb
sacb                  ;accb = power2 of diferential
end_loop1 nop
zap                    ;clear acc and preg
lacl lowb
lph  highb
apac                  ;accl = low value,acch = high value
sbbb                  ;acc - accb
bcnd loop1,nc         ;if accb < acc go swap
lacb
sac1 lowb
sach highb
lacl ind
sac1 ind1

loop1 lacl ind
      add  #1h          ;increment index
      sac1 ind
      sub  #64          ;index =64 ?

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

bcnd  loop,neq          ;if index != 5 go loop
lacl  ind1              ; Send data
out   ind1, 0
ret

```

\*\*\*\*\*

\* decoder \*

\*\*\*\*\*

```

decode sph  ph
lt   ind2
mpy  #5
pac
add  #1800h,0
sac1 temp
lar  ar6,temp
lar  ar7,op
mar  *,ar6
lacl *+,ar7
sac1 *+,0,ar6
lacl *+,ar7
sac1 *+,0,ar6
lacl *+,ar7
sac1 *+,0,ar6
lacl *+,ar7
sac1 *+,0,ar6
lacl *+,ar7
sac1 *+,0,ar6
lacl *+,ar7
sac1 *+,0,ar6
lph  ph
ret

```

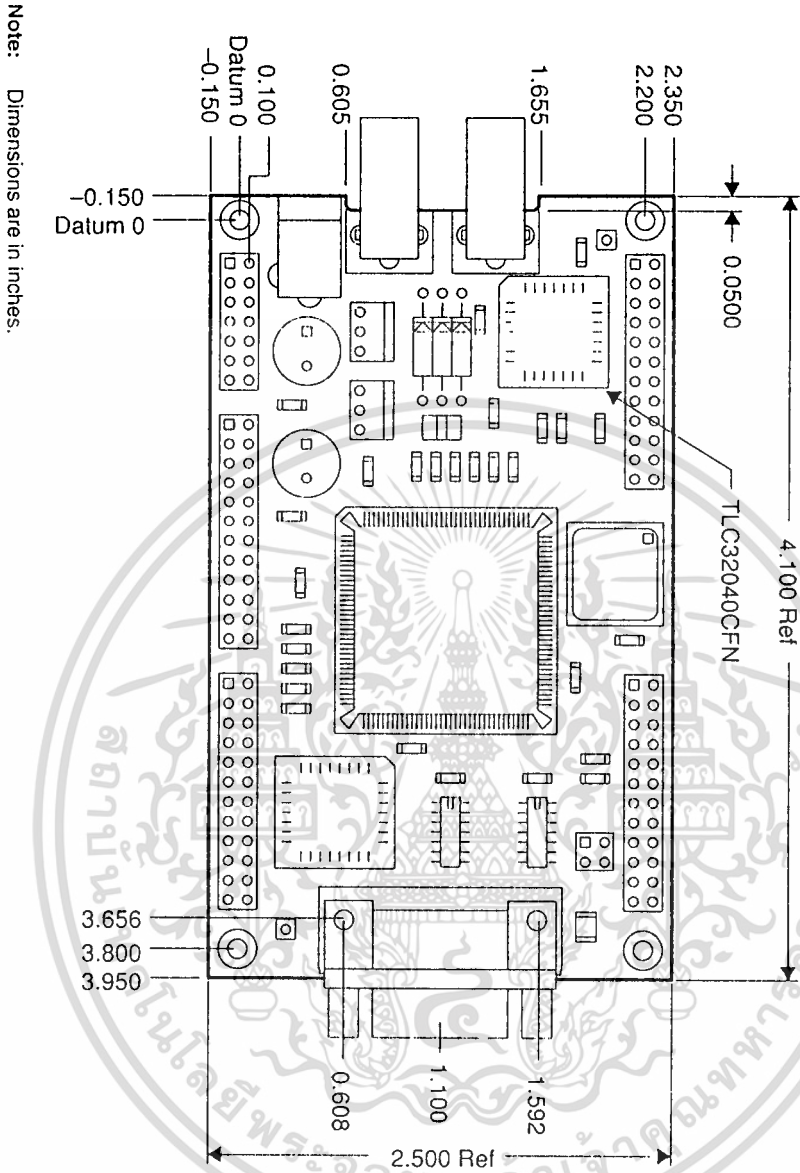
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**ภาคผนวก ค**  
**วงจรและแผ่นวงจรพิมพ์**

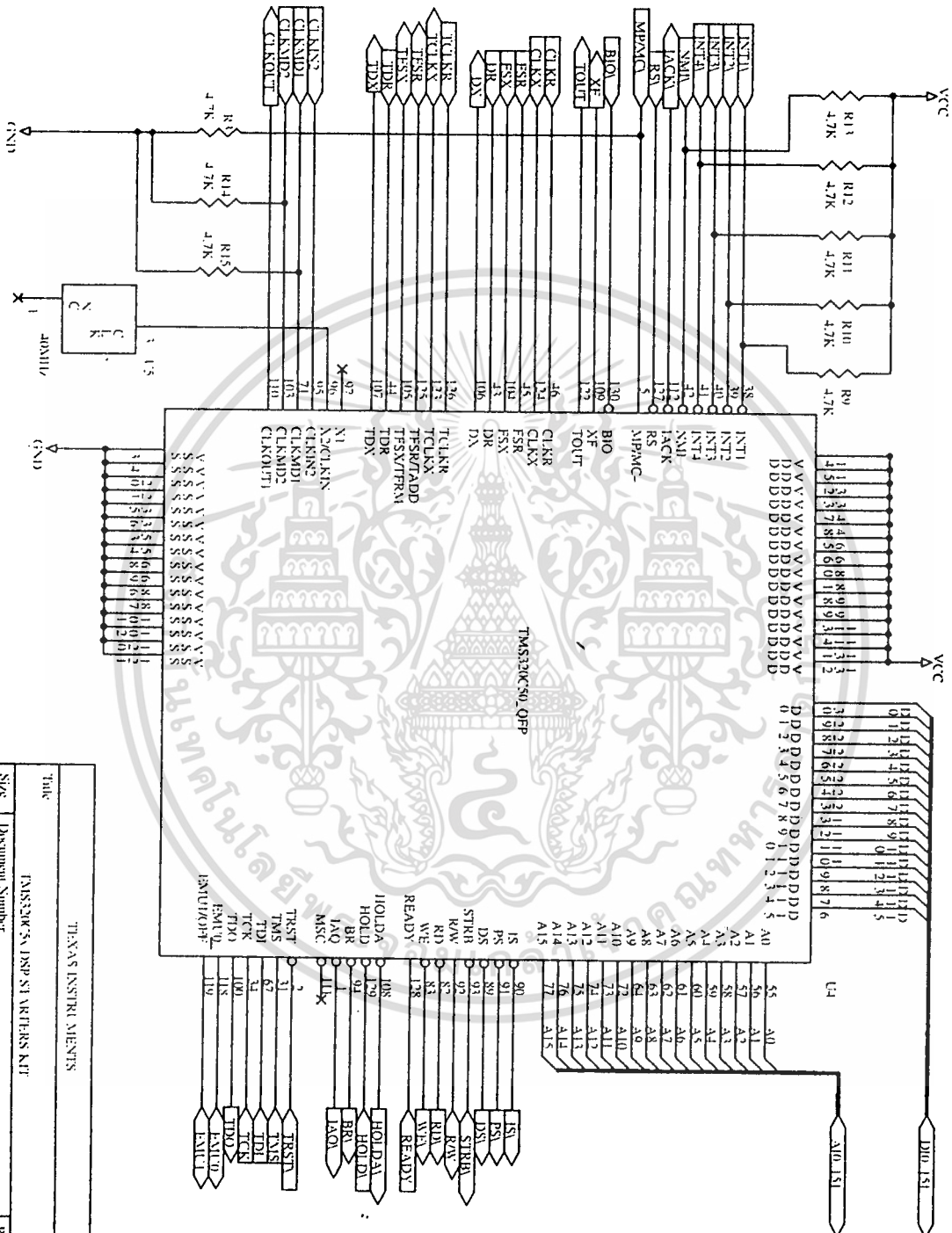
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure A-1. TMS320C5x DSP Starter Kit (DSK) Circuit Board Dimensions



รูปที่ ค.1 การวางอุปกรณ์บนบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

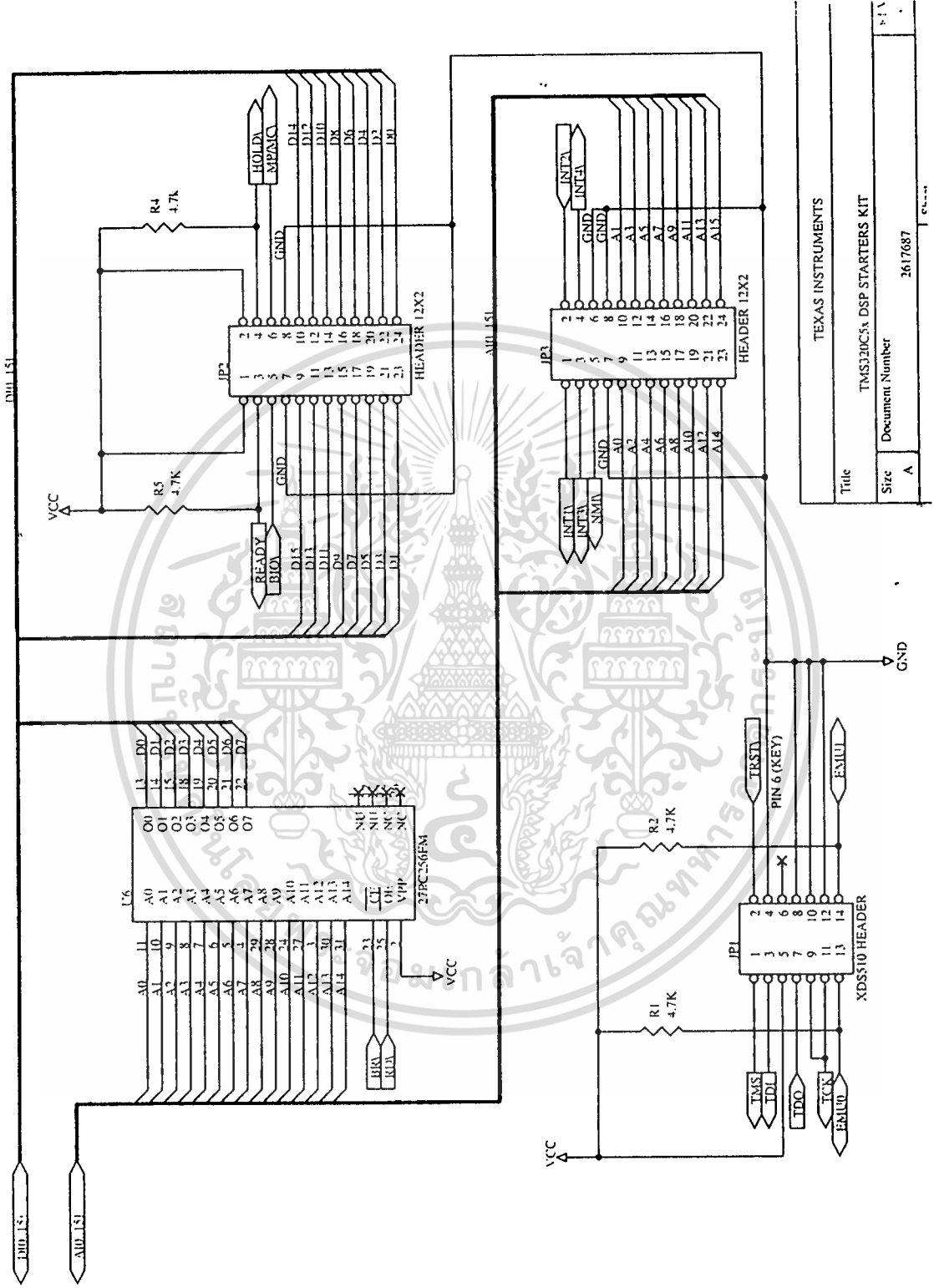


รูปที่ ค.2 วงจร TMS320C50 DSK 1

Title		TMS320C50 DSP STARTERS KIT	
Size		A	
Document Number		294768*	
Date	January, 31 1992	Sheet	1 of 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



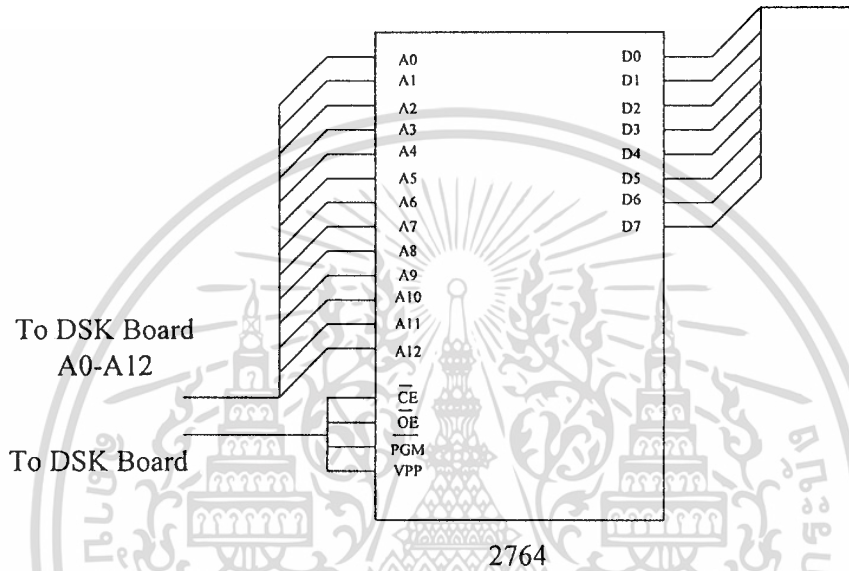


Title		TEXAS INSTRUMENTS	
Size		TMS320C5x DSP STARTERS KIT	
Document Number		2617687	
A		REV. 001	

รูปที่ ก.4 วงจร TMS320C50 DSK3

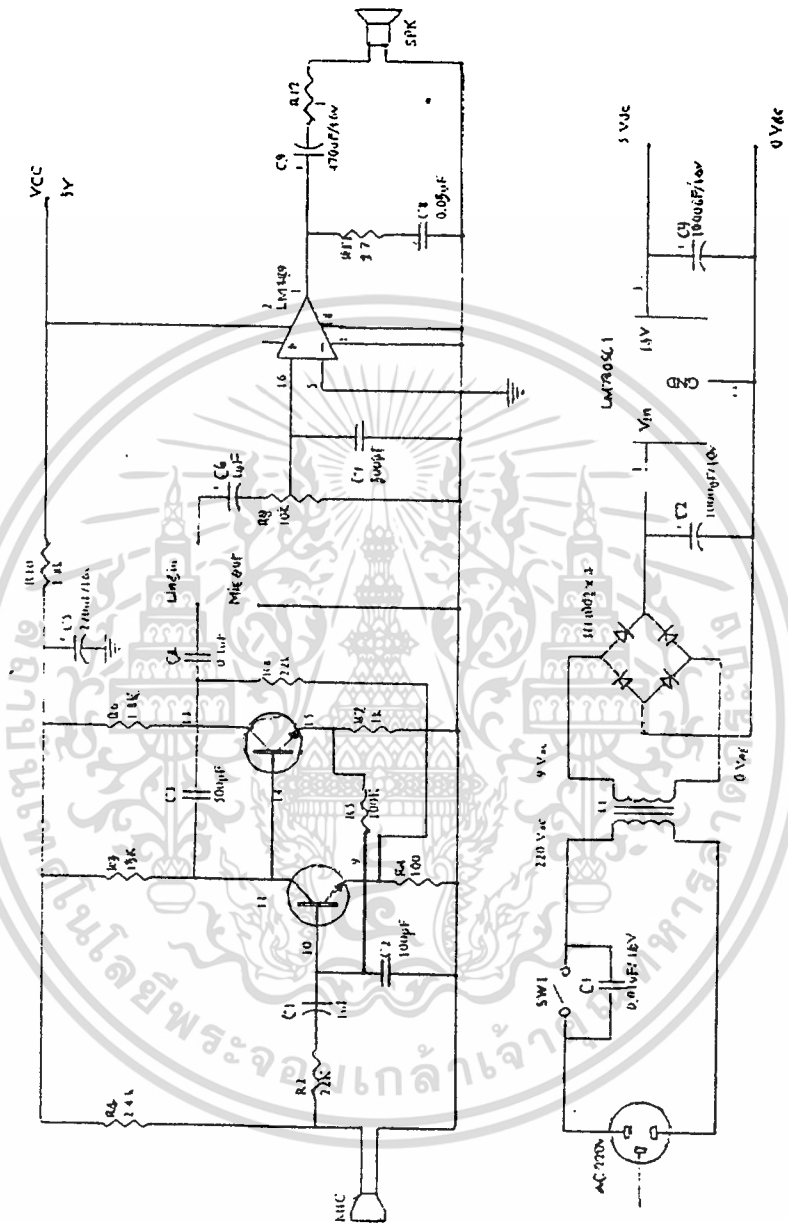
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





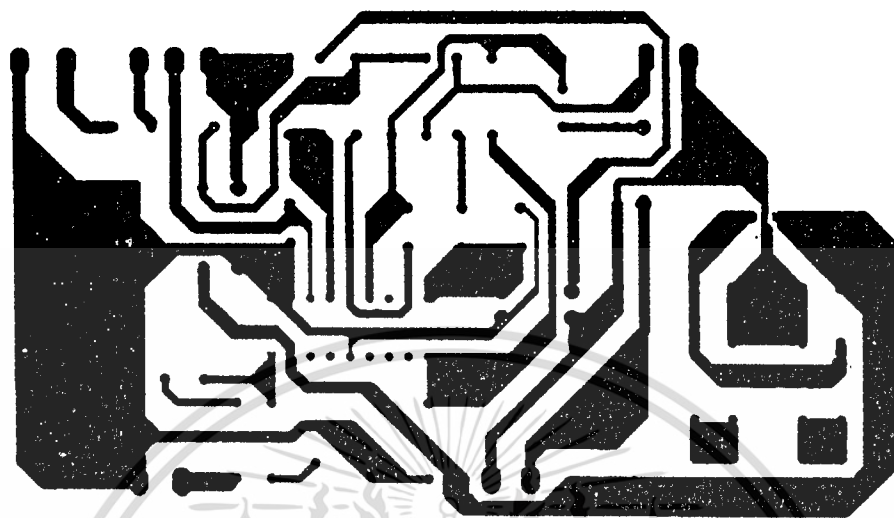
รูปที่ ค.6 วงจรอีพროมภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

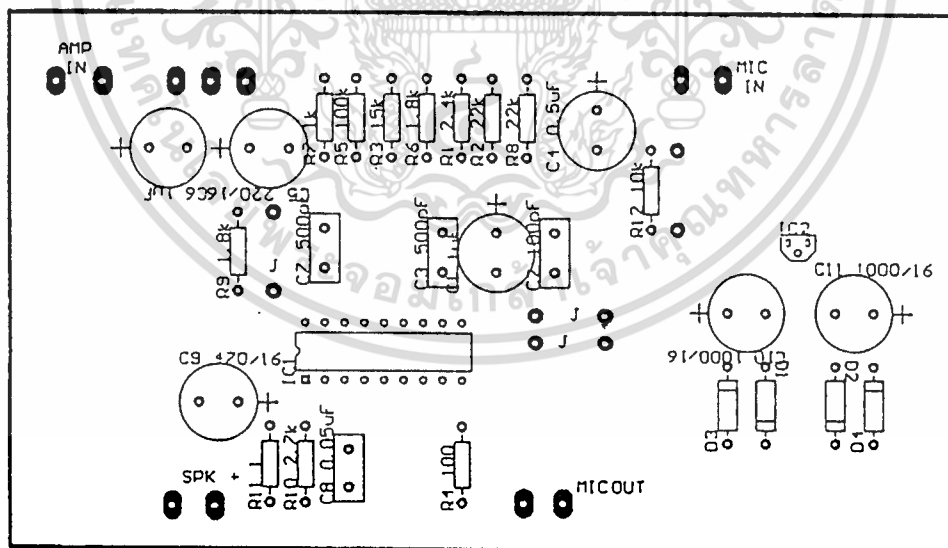


รูปที่ ค.7 วงจรอินเตอร์เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ค.8 ลายวงจรบอร์ดอินเทอร์เฟส



รูปที่ ค.9 การวางอุปกรณ์บอร์ดอินเทอร์เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

บัณฑิต โรจน์อารยานนท์. หลักการไฟฟ้าสื่อสาร. พิมพ์ครั้งที่ 5.

กรุงเทพฯ : จุฬาลงกรณ์มหาวิทยาลัย , 2538

ถวิล กิ่งทอง. ทฤษฎีและระบบสื่อสาร. พิมพ์ครั้งที่ 1.

กรุงเทพฯ : หจก.ประสิทธิ์ภัณฑ์แอนด์พรีนติ้ง , 2535

วิวัฒน์ กิรานนท์. พื้นฐานการสื่อสาร. พิมพ์ครั้งที่ 4.

กรุงเทพฯ : จุฬาลงกรณ์มหาวิทยาลัย , 2539

Digital Signal Processing Products. TMS320C5x User's Guide. Texas Instruments , 1993

Microprocessor Development Systems. TMS320C5x DSP Starter Kit User's Guide.

Texas Instruments , 1994



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาบัตร	นางสาวประกายวรรณ เขียวรง
วันเดือนปีเกิด	6 กรกฎาคม พ.ศ. 2519
สถานที่เกิด	จังหวัดลำพูน
ภูมิลำเนาเดิม	87/1 หมู่ 1 ต.ต้นธง อ.เมือง จ.ลำพูน 51000
ที่อยู่ปัจจุบัน	272/13 ซอยกรมที่ดิน ถนนอ่อนนุช เขตลาดกระบัง กรุงเทพฯ 10520
โทรศัพท์	(02) 7391864, (142)4720233
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนวัดสันต้นธง
มัธยมศึกษาตอนต้น	โรงเรียนสวนบุญ โฉมปดัมภ์ลำพูน
ประกาศนียบัตรวิชาชีพ (ปวช.)	วิทยาลัยเทคนิคลำพูน
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	สถาบันเทคโนโลยีราชมงคลวิทยาเขต ภาคพายัพ
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	รู้เขารู้เรา รบสิบครั้งชนะสิบครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาบัตร	นายประกิจ อมรทัศนสุข
วันเดือนปีเกิด	15 พฤศจิกายน พ.ศ. 2517
สถานที่เกิด	จังหวัดระยอง
ภูมิลำเนาเดิม	จังหวัดระยอง
ที่อยู่ปัจจุบัน	179/36 หมู่บ้านมณสิณี ถนนอ่อนนุช เขตลาดกระบัง กรุงเทพฯ 10520
โทรศัพท์	(02) 7391668
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนอนุบาลระยอง
มัธยมศึกษาตอนต้น	โรงเรียนระยองวิทยาคม
ประกาศนียบัตรวิชาชีพ (ปวช.)	วิทยาลัยเทคนิคระยอง
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	วิทยาลัยเทคนิคระยอง
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	อดทนเพื่อวันข้างหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาานิพนธ์	นางสาวปัทมา ชุมสาย ณ อยุธยา
วันเดือนปีเกิด	3 กันยายน พ.ศ. 2519
สถานที่เกิด	จังหวัดนครราชสีมา
ภูมิลำเนาเดิม	189/1 หมู่ 16 ต.สีคิ้ว อ.สีคิ้ว จ.นครราชสีมา
ที่อยู่ปัจจุบัน	272/13 ซอยกรมที่ดิน ถนนอ่อนนุช เขตลาดกระบัง กรุงเทพฯ 10520
โทรศัพท์	(02) 7391864
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนมงกุฎกวีวิทยา
มัธยมศึกษาตอนต้น	โรงเรียนสีคิ้ว “สวัสดีผดุงวิทยา”
ประกาศนียบัตรวิชาชีพ (ปวช.)	-
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	สถาบันเทคโนโลยีราชมงคลวิทยาเขตภาค ตะวันออกเฉียงเหนือ
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	ทำวันนี้ให้ดีที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้แต่ง



ชื่อผู้ทำปริญญาบัตร	นางสาวสุพรรณิ จิตชัย
วันเดือนปีเกิด	29 กันยายน พ.ศ. 2519
สถานที่เกิด	จังหวัดร้อยเอ็ด
ภูมิลำเนาเดิม	111 ม.2 อ.หนองพอก จ.ร้อยเอ็ด 45210
ที่อยู่ปัจจุบัน	272/13 ซอยกรมที่ดิน ถนนอ่อนนุช เขตลาดกระบัง กรุงเทพฯ 10520
โทรศัพท์	(02) 7391864
ประวัติการศึกษา	
ประถมศึกษา	โรงเรียนหนองพอกพัฒนา
มัธยมศึกษาตอนต้น	โรงเรียนหนองพอกวิทยา
ประกาศนียบัตรวิชาชีพ (ปวช.)	-
ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.)	สถาบันเทคโนโลยีราชมงคลวิทยาเขตภาค ตะวันออกเฉียงเหนือ
ปริญญาตรี	สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์ ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
ผลงานที่ได้รับรางวัล	-
ทุนการศึกษา	-
คติพจน์	ทำวันนี้ให้ดีที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้