เพาเวอร์แอมป์มัลติแชนเนล และ เซอร์ราวด์ซาวด์โปรเซสเซอร์

MULTI-CHANNEL POWER AMPLIFIER and SURROUND SOUND PROCESSOR

โดย

นางสาวกุสุมา กิติจันทโรภาส
นางสาวชจีนุช จุลธรรมเจริญ
นางสาวชวัญดาว จันทร์พวง
นายเชษฐพร กุลชล

อาจารย์ที่ปรึกษา
อาจารย์ สุรพล บุญจันทร์

วัน เดือน ปี 30 ก.ย. 2541
เลขทะเบียน 038184
เลขเรียกหนังสือ T39204 ส 432 พ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2539

038184

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2539

ภาควิชาโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เพาเวอร์แอมป์มัลติแชนแนลและเซอร์ราวด์ซาวด์โปรเซสเซอร์

POWER AMP MULTI CHANNEL AND SURROUND PROCESSOR

ผู้จัดทำ

1. นางสาว กุสุมา กิติจันทโรภาส รหัส 36014038
2. นางสาว ขจีนุช จุลธรรมเจริญ รหัส 36014046
3. นางสาว ขวัญดาว จันทร์พวง รหัส 36014048
4. นาย เชษฐพร กุลชล รหัส 36014125

.....อาจารย์ที่ปรึกษา

(อาจารย์ สุรพล บุญจันทร์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพาเวอร์แอมป์มัลติแชนแนล และ เซอร์ราวด์ซาวด์โปรเซสเซอร์

MULTI-CHANNEL POWER AMPLIFIER and SURROUND SOUND PROCESSOR

โดย 1. นางสาวกุสุมา กิติจันทโรภาส 36014038

2. นางสาวชจีนุช จุลธรรมเจริญ 36014046

3. นางสาวชวัญดาว จันทร์พวง 36014048

4. นายเชษฐพร กุลชล 36014125

อาจารย์ที่ปรึกษา อาจารย์สุรพล บุญจันทร์

บทคัดย่อ

โครงงานนี้เป็นส่วนหนึ่งของระบบโฮมเธียเตอร์ โดยเพาเวอร์แอมป์มัลติแชนแนลทำหน้าที่ขยายสัญญาณเสียงให้เหมือนกับแหล่งกำเนิดที่สุด แต่ต้องมีคุณสมบัติพิเศษเพิ่มเติมจากเครื่องเสียงบ้านทั่วๆไปคือ ต้องมีช่องสัญญาณที่เพียงพอต่อการใช้งานในระบบออดิโอวิชั่น มีกำลังเพียงพอต่อการใช้งาน สามารถที่จะตอบสนองต่อสัญญาณที่มีไดนามิกเรนจ์กว้างได้ดี โดยเฉพาะการขับสัญญาณความถี่ต่ำมากๆ ส่วนเซอร์ราวด์ซาวด์โปรเซสเซอร์เครื่องนี้สามารถให้เอาต์พุตได้ครบทั้งระบบเซอร์ราวด์ซาวด์

Abstract

Multi-channel power amplifier and surround sound processor are the critical component of hometheatre system. The multi-channel power amplifier will operate by amplifying the audio signal in the ways that is the most similar to the signal source. Additionally, it has other characteristics that are superior to the ordinary audio system. These are: it has the channels that is adequate to work properly in audio-vision system; it has enough power in responding to the signal that is wide-band dynamic range, especially for amplifying very low frequency signal. On the other hand, surround sound processor will respond to the whole system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หัวข้อเรื่อง	หน้า
1.บทนำ	1
1.1 การติดตั้งระบบโฮมเธียร์เตอร์	1
1.2 ระบบเซอร์ราวด์ซาวด์	3
2.ทฤษฎีและหลักการ	4
2.1 การออกแบบวงจรคอมพลีเมนทารี	4
2.2 การจัดไบแอสของวงจรขยายแบบคอมพลีเมนทารี	8
2.3 วงจรทรานซิสเตอร์แบบดาร์ลิงตัน	12
2.4 การเข้ารหัสและถอดรหัสสัญญาณเซอร์ราวด์	26
2.5 ซิกแนลโปรเซสซิ่ง	28
2.6 แหล่งจ่ายไฟ	40
2.7 วงจรเรกติไฟร์และวงจรกรองแรงดัน	41
2.8 วงจรเรกกูเลเตอร์	44
2.9 วงจรขยายแบบกลับเฟส	47
2.10 วงจรขยายแบบไม่กลับเฟส	48
2.11 วงจรบัฟเฟอร์	49
2.12 วงจรขยายสัญญาณผลบวก	50
2.13 วงจรขยายสัญญาณผลต่าง	50
2.14 หลักการพื้นฐานของการเข้าและถอดรหัสสัญญาณเซอร์ราวด์	52
3.การคำนวณและการสร้าง	55
3.1 การทำงานของวงจรเพาเวอร์แอมป์มัลติชันแนล	55
3.2 การทำงานของวงจรเซอร์ราวด์ซาวด์โปรเซสเซอร์	61
3.3 การจัดเตรียมลำโพง	64
4.การทดลองและผลการทดลอง	67
4.1 การทดลองของเพาเวอร์แอมป์มัลติแชนแนล	67
4.2 ผลการทดลองของเพาเวอร์แอมป์มัลติแชนแนล	69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อเรื่อง	หน้า
4.3 การทดลองของเซอร์ราวด์ซาวด์โปรเซสเซอร์	71
4.4 ผลการทดลองของเซอร์ราวด์ซาวด์โปรเซสเซอร์	72
5.บทสรุปและวิจารณ์	
6.ภาคผนวก	
7.หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมของระบบโฮมเธียเตอร์	1
รูปที่ 1.2 บล็อกไดอะแกรมการทำงานของเพาเวอร์แอมป์มัลติแชนแนล	2
รูปที่ 2.1 แสดงวงจรพื้นฐานของวงจรขยายแบบคอมพลีเมนทารี	4
รูปที่ 2.2 (ก) แรงดันเอาท์พุต Vo ที่มีการผิดเพี้ยนเนื่องจาก Q1 และ Q2 มีคุณสมบัติไม่เหมือนกัน	5
รูปที่ 2.2 (ข) แรงดันเอาท์พุต Vo ที่ไม่มีการผิดเพี้ยนเนื่องจาก Q1 และ Q2 มีคุณสมบัติเหมือนกัน	5
รูปที่ 2.3 (ก) วงจรขยายพื้นฐานแบบคอมพลีเมนทารีชนิด OTL เมื่อ Q1 และ Q2 มีคุณสมบัติไม่เหมือนกัน	5
รูปที่ 2.3 (ข) วงจรขยายพื้นฐานแบบคอมพลีเมนทารีชนิด OTL เมื่อ Q1 และ Q2 มีคุณสมบัติเหมือนกัน	5
รูปที่ 2.4 (ก) วงจรขยายชนิด OCL	6
รูปที่ 2.4 (ข) เมื่อ Ei เป็นบวกทำให้ Q1 นำกระแส และ Q2 ไม่นำกระแส	6
รูปที่ 2.4 (ค) เมื่อ Ei เป็นลบทำให้ Q1 นำกระแส Q2 ไม่นำกระแส	6
รูปที่ 2.5 (ก) วงจร OTL	7
รูปที่ 2.5 (ข) เมื่อ Ei เป็นบวก	7
รูปที่ 2.5 (ค) เมื่อ Ei เป็นลบ	7
รูปที่ 2.6 การไบแอสวงจรขยายแบบคอมพลีเมนทารี	8
รูปที่ 2.7 วงจรขยายแบบคอมพลีเมนทารี	11
รูปที่ 2.8 (ก) วงจรดาร์ลิงตัน	12
รูปที่ 2.8 (ข) วงจรเทียบเคียง	12
รูปที่ 2.9 (ก) วงจรดาร์ลิงตันที่ใช้ทรานซิสเตอร์คนละชนิดกัน	14
รูปที่ 2.9 (ข) วงจรเทียบเคียง	14
รูปที่ 2.10 การต่อทรานซิสเตอร์ดาร์ลิงตันแบบต่าง ๆ	15
รูปที่ 2.11 แสดงกระแสรั่วไหล	16
รูปที่ 2.12 (ก) การแก้กระแสรั่วไหล Iceq โดยความต้านทานสูง ๆ	16
รูปที่ 2.12 (ข) การแก้กระแสรั่วไหลโดยใช้ไดโอดแทนตัวต้านทาน	16
รูปที่ 2.13 แสดงวงจรคอมพลีเมนทารีที่ปรับปรุงวงจรไบแอสโดยใช้ไดโอดแทน	17
รูปที่ 2.14 แสดงวงจรเมื่อแทน R2 ด้วยทรานซิสเตอร์ Q5	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 2.15 แสดงการหาค่า R1 เพื่อแก้ปัญหาเองของ Iecq 19
รูปที่ 2.16 แสดงการจัดไบแอสและทิศทางของกระแส 20
รูปที่ 2.17 แสดงวงจรเมื่อแทน R2 ด้วยทรานซิสเตอร์ Q5 21
รูปที่ 2.18 แสดงวงจรสมมูลของเทวินินที่เกิดจาก R5 และ R6 23
รูปที่ 2.19 แสดงวงจรสมมูลที่ได้จากการคำนวณ 24
รูปที่ 2.20 แสดงรูปการหาค่าตัวเก็บประจุคัปปลิ้งและเฟสเซอร์ไดอะแกรม ของวงจร 24
รูปที่ 2.21 แสดงหลักการเข้ารหัสสัญญาณเซอร์ราวด์ซาวด์ 26
รูปที่ 2.22 แสดงหลักการถอดรหัสสัญญาณเซอร์ราวด์ซาวด์ 27
รูปที่ 2.23 รายละเอียดที่เน้นปฏิกิริยาภายในของคลื่นเสียงและฮาร์โมนิกต่าง ๆ รวมถึงเสียงโอเวอร์โทน 28
รูปที่ 2.24 แสดงกลุ่มก้อนของเสียงที่เกิดจากการ ดีด สี ตี เป่า 29
รูปที่ 2.25 อีควอไลเซอร์แบบเลือกปรับ 30
รูปที่ 2.26 พาราเมตริกอีควอไลเซอร์ 30
รูปที่ 2.27 กราฟฟิคอีควอไลเซอร์ 31
รูปที่ 2.28 แสดงการบูสต์ความถี่และตัดความถี่ 31
รูปที่ 2.29 การปรับแต่งเพื่อเปลี่ยนแปลงแบนด์วิดธ์ของพาราเมตริกซ์ อีควอไลเซอร์ 32
รูปที่ 2.30 ไฮพาส และ โลว์พาส ฟิลเตอร์ซึ่งอยู่ในอีควอไลเซอร์เธิร์ดออคเตฟ 33
รูปที่ 2.31 น็อตส์ฟิลเตอร์ 33
รูปที่ 2.32 ล็อตซ์ฟิลเตอร์กับการจูนอิน จูนเอาท์ความถี่ ซึ่งให้แบนด์วิดธ์แคบ มาก ๆ 34
รูปที่ 2.33 การเกิดเสียงอะคูลติกเอ็คโค่ 34
รูปที่ 2.34 การใช้แผ่นบัฟเฟอร์กั้นเพื่อให้เกิดการดูดซับทางหนึ่ง สะท้อนอีกทางหนึ่งเพื่อให้เกิดเสียงก้องดั่งธรรมชาติของเสียง 35
รูปที่ 2.35 (ก) เพลทรีเวอร์เบอเรชั่น 36
รูปที่ 2.35 (ข) แผ่นฟอยล์ทองในฟอยลรีเวอร์เบอเรชั่น 36
รูปที่ 2.35 (ค) อิเลคทรอนิกส์รีเวอร์เบอเรชั่นในงานระดับโปรเฟสเซอร์ชันแนล 36
รูปที่ 2.36 วิธีการของเทปดีเลย์ 37
รูปที่ 2.37 อิเลกทรอนิกส์เฟสเซอร์ 38
รูปที่ 2.38 อิเลกทรอนิกส์แฟลงเกอร์ 38
รูปที่ 2.39 ลิมิตเตอร์ คอมเพรสเซอร์ 39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 2.40 บล็อกไดอะแกรมพื้นฐานของแหล่งจ่ายไฟ 40
รูปที่ 2.41 วงจรเร็กติไฟร์พื้นฐาน 42
รูปที่ 2.42 การต่อตัวเก็บประจุที่เอาท์พุต เพื่อกรองแรงดันให้เรียบขึ้น 43
รูปที่ 2.43 ลักษณะการกรองแรงดันของตัวเก็บประจุ 43
รูปที่ 2.44 การใช้ตัวเหนี่ยวนำและตัวต้านทานมาต่อร่วมกับตัวเก็บประจุเพื่อ
กรองแรงดัน 44
รูปที่ 2.45 วงจรเรกูเลเตอร์แบบใช้ซีเนอร์ไดโอด 45
รูปที่ 2.46 สรุปวงจรและการคำนวณวงจรเรกูเลเตอร์แบบใช้ซีเนอร์ไดโอด 45
รูปที่ 2.47 สรุปวงจรและการคำนวณวงจรเรกูเลเตอร์แบบใช้ไอซีเรกูเลเตอร์
3 ขา 47
รูปที่ 2.48 วงจรขยายแบบกลับเฟส 48
รูปที่ 2.49 วงจรขยายแบบไม่กลับเฟส 48
รูปที่ 2.50 วงจรบัฟเฟอร์ 49
รูปที่ 2.51 วงจรขยายสัญญาณผลบวก 50
รูปที่ 2.52 วงจรขยายสัญญาณผลต่าง 50
รูปที่ 2.53 แสดงบล็อกไดอะแกรมการทำงานของเครื่องเซอร์ราวด์ซาวด์
โปรเซสเซอร์ 52
รูปที่ 3.1 วงจรสมบูรณ์ของเพาเวอร์แอมป์มัลติแชนแนล 56
รูปที่ 3.2 วงจรสมมูลย์ของส่วนป้องกันลำโพงทั้ง 6 แชนแนล 57
รูปที่ 3.3 วงจรเพาเวอร์ซัพพลาย 2 ชุดให้แรงดัน ± 60 โวลต์ และ ± 50 โวลต์
แยกกัน 57
รูปที่ 3.4 แนวทางในการเดินสายทั้งหมดภายในเครื่อง พร้อมรูปการเดินสาย
ภายในเครื่องต้นแบบ 58
รูปที่ 3.5 วงจรสมบูรณ์ของเครื่องเซอร์ราวด์ซาวด์โปรเซสเซอร์ 63
รูปที่ 3.6 การจัดวางตำแหน่งลำโพงในระบบโฮมเธียเตอร์ 65
รูปที่ 3.7 แสดงการเชื่อมต่อเครื่องเซอร์ราวด์ซาวด์โปรเซสเซอร์และเพาเวอร์แอมป์
มัลติแชนแนล 66
รูปที่ 4.1 สัญญาณอินพุตก่อนเข้าเพาเวอร์แอมป์มัลติแชนแนล 69
รูปที่ 4.2 สัญญาณเอาท์พุต 69
รูปที่ 4.3 แสดงเครื่องต้นแบบที่สร้างขึ้น 70
รูปที่ 4.4 สัญญาณอินพุตซ้ายและขวา 70 Hz 50mVpp 72
รูปที่ 4.5 สัญญาณเอาท์พุต ขา 1 และ 7 ของ IC1 ซึ่งทำหน้าที่เป็นบัฟเฟอร์แอมป์ 72

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

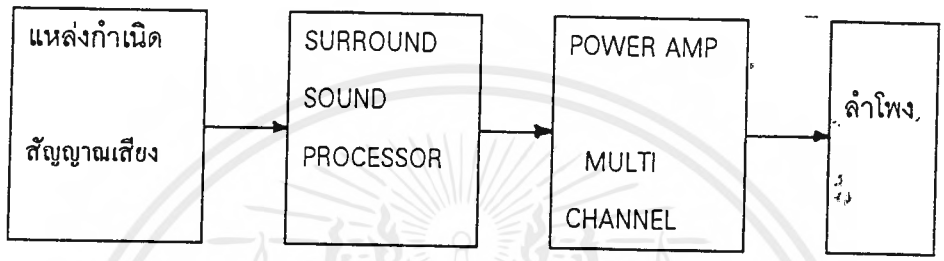
หน้า

รูปที่ 4.6 สัญญาณเอาท์พุต ขา 1 ของ IC9 ซึ่งทำหน้าที่ขยาย L+R 73
รูปที่ 4.7 สัญญาณเอาท์พุต ขา 7 ของ IC9 ซึ่งทำหน้าที่เป็นบัฟเฟอร์แอมป์ 73
รูปที่ 4.8 สัญญาณเอาท์พุตของลำโพงเซนเตอร์ 74
รูปที่ 4.9 สัญญาณเอาท์พุต ขา 1 และ 7 ของ IC10 เมื่อสวิตช์ S2 เลือก
ความถี่ 70 Hz 74
รูปที่ 4.10 สัญญาณเอาท์พุต ขา 1 และ 7 ของ IC10 เมื่อสวิตช์ S2 เลือก
ความถี่ 90Hz 75
รูปที่ 4.11 สัญญาณเอาท์พุต ขา 1 และ 7 ของ IC10 เมื่อสวิตช์ S2 เลือก
ความถี่120 Hz 75
รูปที่ 4.12 สัญญาณเอาท์พุตของซับวูฟเฟอร์ เฟส + และ - เมื่อสวิตช์ S2 เลือก
ความถี่ 70 Hz 76
รูปที่ 4.13 สัญญาณเอาท์พุตของซับวูฟเฟอร์ เฟส + และ - เมื่อสวิตช์ S2 เลือก
ความถี่ 90 Hz 76
รูปที่ 4.14 สัญญาณเอาท์พุตของซับวูฟเฟอร์ เฟส + และ - เมื่อสวิตช์ S2 เลือก
ความถี่ 120 Hz 77
รูปที่ 4.15 สัญญาณเอาท์พุต ขา 1 และ 7 ของ IC11 ซึ่งทำหน้าที่ คอนโทรล
สัญญาณเสียงด้านซ้ายและขวา 77
รูปที่ 4.16 สัญญาณเอาท์พุตลำโพงหน้าซ้ายและขวา 78
รูปที่ 4.17 สัญญาณเอาท์พุตลำโพงเซนเตอร์ เมื่อ สัญญาณอินพุต 100 Hz
50 mVpp 79
รูปที่ 4.18 สัญญาณเอาท์พุตลำโพงเซนเตอร์ เมื่อ สัญญาณอินพุต 1 kHz 50 mVpp 79
รูปที่ 4.19 สัญญาณเอาท์พุตลำโพงหน้าซ้ายขวา เมื่อ สัญญาณอินพุต 100 Hz
50 mVpp 80
รูปที่ 4.20 สัญญาณเอาท์พุตลำโพงหน้าซ้ายขวา เมื่อ สัญญาณอินพุต 1 kHz
50 mVpp 80
รูปที่ 4.21 สัญญาณเอาท์พุตลำโพงซับวูฟเฟอร์ เฟส + และ - เมื่อ สัญญาณ
อินพุต 100 Hz 50 mVpp 81
รูปที่ 4.22 สัญญาณเอาท์พุตลำโพงซับวูฟเฟอร์ เฟส + และ - เมื่อ สัญญาณ
อินพุต 1 kHz 50 mVpp 81
รูปที่ 4.23 แสดงเครื่องเซอร์ราวด์ซาวด์โปรเซสเซอร์ที่สร้างขึ้น 82

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 การติดตั้งระบบโฮมเธียเตอร์(Home Theatre)ทั่วๆไปมีส่วนประกอบดังรูป



รูปที่ 1.1
บล๊อกไดอะแกรมของระบบโฮมเธียเตอร์

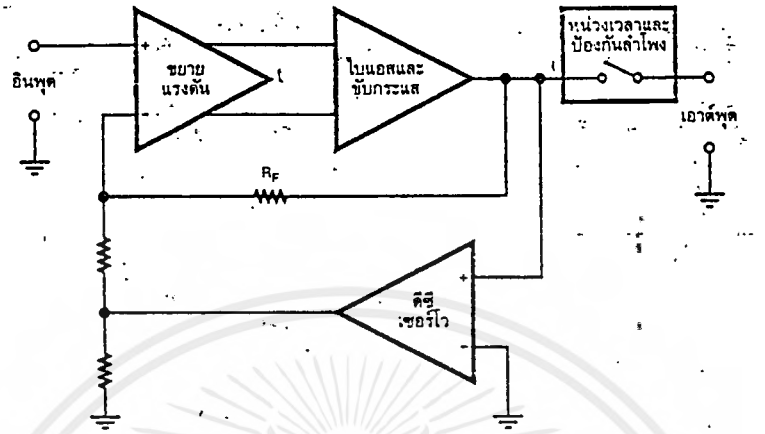
หน้าที่ของเพาเวอร์แอมป์(Poweramp)ก็คือ ขยายสัญญาณเสียงให้เหมือนกับแหล่งกำเนิดที่สุด แต่เพาเวอร์แอมป์ในงานโฮมเธียเตอร์จะต้องมีคุณสมบัติพิเศษเพิ่มเติมจากเครื่องเสียงที่ใช้ฟังในบ้านทั่วๆไปคือ

*ต้องมีจำนวนช่องสัญญาณที่เพียงพอต่อการใช้งานในระบบออดิโอวิชั่น(Audio Vision) ไม่ว่าจะเป็นระบบดอลบี้เซอร์ราวด์(Dolby surround)หรือดอลบี้โปรลอจิก(Dolby Prologic) หรือแม้กระทั่งการใช้งานในระบบโฮม THX ซึ่งมาตรฐานจะให้เอาต์พุตออกมา 6 ช่องสัญญาณเพื่อขับลำโพงต่างๆในระบบ คือ ลำโพงคู่หน้า 2 ช่อง(ซ้าย-ขวา) ลำโพงเซอร์ราวด์ 2 ช่อง(คู่หลังซ้าย-ขวา) ลำโพงซับวูฟเฟอร์ 1 ช่อง และลำโพงเซนเตอร์อีก 1 ช่อง

*มีกำลังเพียงพอในการใช้งานสามารถที่จะตอบสนองต่อสัญญาณที่มีไดนามิกเรนจ์(Dynamic Range) กว้างได้ดี โดยเฉพาะการขับสัญญาณความถี่ต่ำมากๆ สำหรับลำโพงซับวูฟเฟอร์ที่ให้เสียงทุ้มที่รับรู้เป็นความสั่นสะเทือนมากกว่าการได้ยิน ซึ่งเพาเวอร์แอมป์ตัวนี้ให้กำลังวัตต์ทางเอาต์พุตต่อเนื่อง 100 วัตต์อาร์เอ็มเอส ที่โหลด 8 โอห์ม

*ต้องสร้างง่ายและมีความเชื่อถือได้สูง ภาคไดรเวอร์(Driver)ขยายแรงดัน ใช้ไอซีเฉพาะงาน ซึ่งจะลดความยุ่งยากในการสร้างลงไปได้มากทีเดียว ภาคเอาต์พุตเป็นเพาเวอร์มอสเฟต(Power MOSFET) ต่อวงจรแบบควอซีคอมพลีเมนตารี เพื่อหลีกเลี่ยงปัญหาการเลือกมอสเฟตให้เข้าคู่กันของชนิดพีแชนเนล และ เอ็นแชนเนล เนื่องจากปัจจุบันมอสเฟตชนิดพีแชนเนลมีให้เลือกใช้น้อย และยังหาซื้อได้ยากอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.2

บล็อกไดอะแกรมการทำงานของเพาเวอร์แอมป์มัลติแชนเนล

จะมีส่วนเซอร์โวควบคุมแรงดันออฟเซตทางเอาต์พุตด้วย

บล็อกไดอะแกรมในรูปที่ 1.2 จะแสดงแนวความคิดในการนำไอซีมาจัดเป็นวงจรเพาเวอร์แอมป์ เป็นวงจรที่เชื่อมต่อโดยตรงหรือไดเร็กต์คัปปลิ้ง(Direct Coupling) ตัดปัญหาการใช้ตัวเก็บประจุคัปปลิ้งทางอินพุต มีผลให้แบนด์วิดธ์การตอบสนองความถี่ทางความถี่ต่ำดีขึ้นจนเกือบถึงไฟดีซีเลยที่เดียว(หากมีสัญญาณดีซีเข้ามา แรงดันดีซีทางเอาต์พุตจะถูกควบคุมโดยวงจรดีซีเซอร์โว) และดีซีออฟเซตของวงจรจะถูกควบคุมโดยส่วนของวงจรดีซีเซอร์โว โดยจะนำค่าแรงดันไฟตรงที่เอาต์พุตป้อนกลับสู่ส่วนขยายแรงดัน เพื่อชดเชยกับเอาต์พุต ทำให้แรงดันดีซีทางเอาต์พุตเป็น 0 โวลต์ในทุกเงื่อนไขตลอดเวลา

แม้ว่าจะมีส่วนของดีซีเซอร์โวแล้ว เพาเวอร์แอมป์ยังมีส่วนป้องกันลำโพงทางเอาต์พุตอีกด้วย ซึ่งจะช่วยป้องกันกรณีที่เกิดอุบัติเหตุมีไฟตรงหลุดลอดออกมา ให้ลำโพงปลอดภัยถึงสองชั้น อีกทั้งวงจรป้องกันลำโพงนี้ยังมีคุณสมบัติช่วยหน่วงเวลาการตัดต่อลำโพง ทำให้การเปิดปิดเครื่องเป็นไปอย่างนุ่มนวลอีกด้วย

จากแนวความคิดทั้งหมดนั้นก็ได้กลายมาเป็นเพาเวอร์แอมป์มัลติแชนเนลสำหรับโฮมเธียเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 ระบบเซอร์ราวนด์ซาวด์

ระบบเซอร์ราวนด์ซาวด์(Surround Sound System) เป็นระบบที่เกิดจากการพยายามสร้างหรือกำเนิดการเคลื่อนที่ของเสียงให้ดูมีทิศทางและที่มาที่ไป ทำให้เกิดความสมจริงในบรรยากาศนั้นๆ เพื่อเพิ่มอรรถรสในการรับฟังเพลงหรือชมภาพยนตร์ ปัจจุบันโรงภาพยนตร์สมัยใหม่ได้มีการติดตั้งระบบเซอร์ราวนด์ซาวด์มากมาย

การสร้างระบบเซอร์ราวนด์ซาวด์ในปัจจุบันอาศัยการเข้ารหัสสัญญาณเซอร์ราวด์แอบแฝงอยู่ในสัญญาณเสียงสเตอริโอ ซึ่งต้องการแทร็คในการบันทึกสัญญาณเพียง2แทร็ค และระบบการบันทึกเสียงแบบนี้ก็ถูกนำมาใช้กันอย่างกว้างขวางทั้งในรูปแบบของเทปคาสเซ็ตต์,คอมแพคดิสก์,วีดีโอไฮไฟ,เลเซอร์ดิสก์,การแพร่ภาพสัญญาณโทรทัศน์,เคเบิ้ลทีวี และสัญญาณผ่านดาวเทียม อย่างไรก็ตาม จุดประสงค์หลังคงมุ่งเน้นไปที่การชมภาพยนตร์แล้วได้อรรถรสมากที่สุดเป็นประการสำคัญ จึงมักมุ่งเน้นการใช้งานเครื่องนี้กับเครื่องเล่นวีดีโอไฮไฟหรือเลเซอร์ดิสก์ หรือการรับฟังเพลงก็มุ่งเน้นใช้งานควบคู่กับเครื่องเล่นคอมแพคดิสก์เสียมากกว่า เพราะคุณภาพเสียงที่ได้มีการแยกแยะสัญญาณสเตอริโอได้ชัดเจนกว่าเครื่องเล่นเทปคาสเซตต์มาก ซึ่งเป็นผลอย่างยิ่งกับการสร้างระบบเซอร์ราวด์ซาวด์

ตามหลักการของการถอดรหัสเซอร์ราวด์นั้นมีรูปแบบเช่นเดียวกันหมด ไม่ว่าเครื่องจะมีราคาถูกหรือแพง เพียงแต่ว่าในรายละเอียดปลีกย่อยใครจะปรุงแต่งให้เลิศมากกว่ากัน สำหรับโครงงานชุดนี้เรียกได้ว่าไม่น้อยหน้าในเรื่องคุณภาพเหมือนกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

2.1 การออกแบบวงจรคอมพลีเมนทารี

พื้นฐานวงจรขยายแบบคอมพลีเมนทารี

ก่อนที่จะศึกษารายละเอียดของวงจรนั้น ควรจะรู้โครงสร้างคร่าวๆของวงจรขยายเสียงชนิดนี้ก่อน

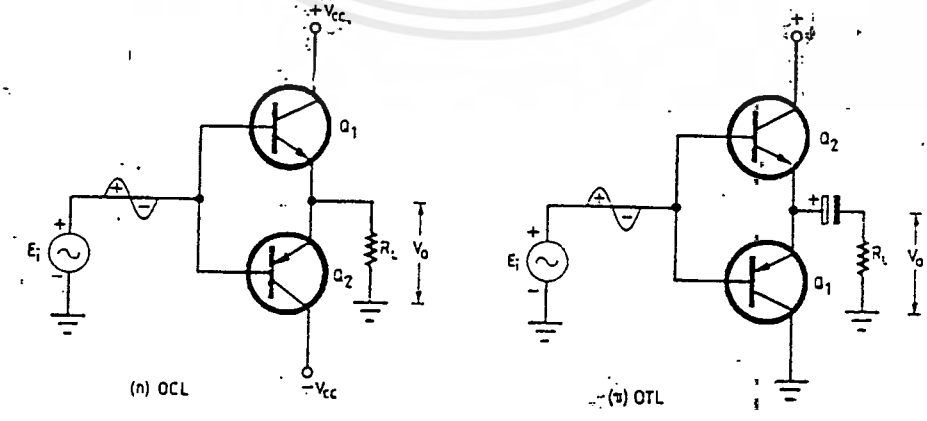
จากวงจรพื้นฐานของวงจรขยายแบบคอมพลีเมนทารีในรูปที่ 2.1 ทั้ง(ก) และ (ข) จะพบว่าเป็นการใช้ทรานซิสเตอร์ 2 ตัวคือ Q_1 และ Q_2 เป็นตัวขยายโดยที่ Q_1 เป็นทรานซิสเตอร์ชนิด NPN และ Q_2 เป็นทรานซิสเตอร์ชนิด PNP สัญญาณอินพุต (E_i) ต่อเข้ากับทรานซิสเตอร์ทั้งคู่พร้อมกัน

สมมติให้อินพุตเป็นขั้วบวก,ลบ ดังรูปที่ 2.1(ก) และ 2.1 (ข) Q_1เป็นทรานซิสเตอร์ชนิด NPN จะเริ่มทำงานเมื่อสัญญาณอินพุตเป็นบวก ส่วน Q_2 จะไม่ทำงานจนกระทั่งสัญญาณอินพุตเริ่มเป็นลบ Q_2 จะเริ่มทำงาน และในทำนองเดียวกัน Q_1 จะไม่ทำงานเนื่องจากอินพุตเป็นลบ และจะทำงานเช่นนี้สลับกันไปเรื่อยๆ ซึ่งเป็นการทำงานในลักษณะของคลาส B

สังเกตได้ว่า Q_1 และ Q_2 จะต้องมีคุณสมบัติที่เหมือนกันทุกประการผิดกันที่คนละชนิดเท่านั้น จึงจะก่อให้เกิดแรงดันเอาต์พุตคือ V_0 ตกคร่อม R_L มีค่าเท่ากันทั้งในช่วงที่สัญญาณอินพุตเป็นบวกและเป็นลบ ถ้าหากทรานซิสเตอร์ Q_1 และ Q_2 มีคุณสมบัติไม่เหมือนกันแล้ว เอาต์พุตของวงจรจะเกิดการดิสทอชั่น (Distortion) ดังรูปที่ 2.2(ก) เมื่อ Q_1 และ Q_2 มีคุณสมบัติเหมือนกัน เอาต์พุตจะไม่เกิดการดิสทอชั่น ดังรูปที่ 2.2(ข)

วงจรขยายแบบคอมพลีเมนทารีชนิด OCL และชนิด OTL นั้นมีข้อได้เปรียบและข้อเสียเปรียบกันอยู่เล็กน้อย พิจารณาการทำงานของทั้ง2ชนิดเปรียบเทียบกันดูก็จะรู้ถึงข้อแตกต่างอันนั้นได้

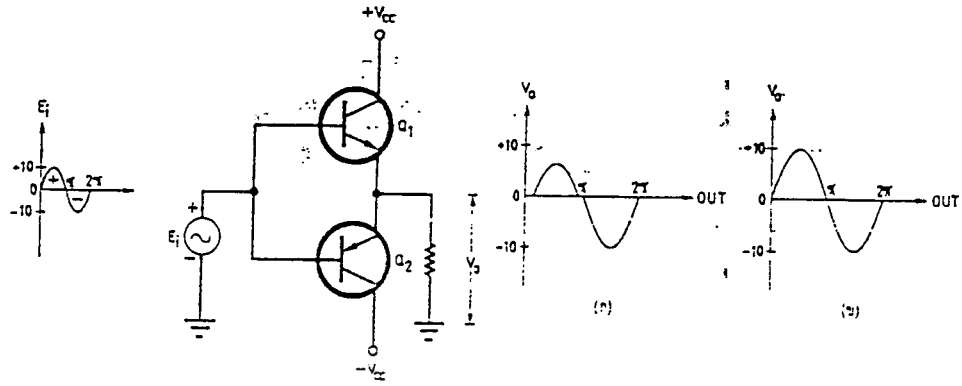
รูปที่ 2.3 แสดงการผิดเพี้ยนของวงจรขยายแบบคอมพลีเมนทารีชนิด OTL ซึ่งมีตัวเก็บประจุคัปปลิ้งของเอาต์พุตของวงจร มีลักษณะการผิดเพี้ยนของสัญญาณเอาต์พุตคล้ายกับวงจรในรูปที่ 2.2



รูปที่ 2.1

แสดงวงจรพื้นฐานของวงจรขยายแบบคอมพลีเมนทารี

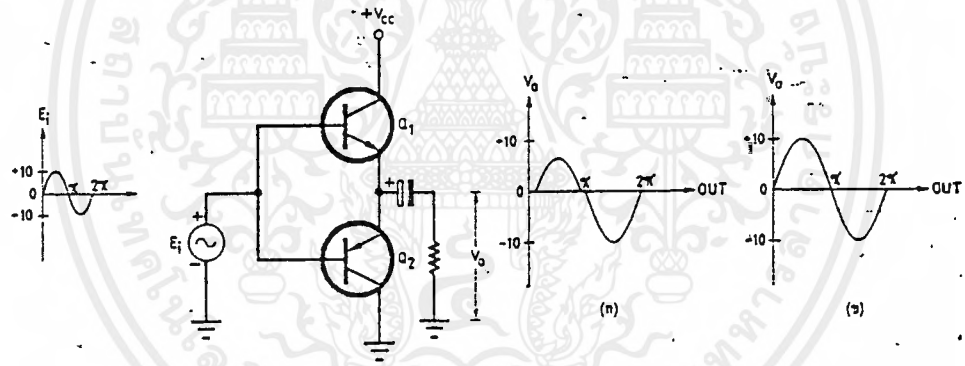
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2

(ก) แรงดันเอาต์พุต V_0 ที่มีการผิดเพี้ยนเนื่องจาก Q_1 และ Q_2 มีคุณสมบัติไม่เหมือนกัน

(ข) แรงดันเอาต์พุต V_0 ที่ไม่มีการผิดเพี้ยนเนื่องจาก Q_1 และ Q_2 มีคุณสมบัติเหมือนกัน



รูปที่ 2.3

(ก) วงจรขยายพื้นฐานแบบคอมพลีเมนทารีซนิด OTL เมื่อ Q_1 และ Q_2 มีคุณสมบัติไม่เหมือนกัน

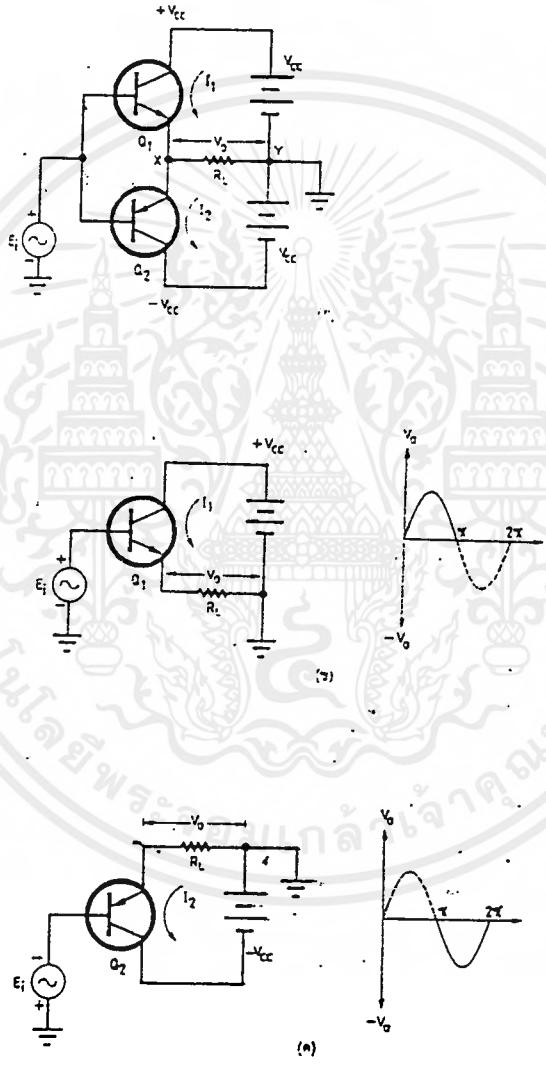
(ข) เมื่อ Q_1 และ Q_2 มีคุณสมบัติที่เหมือนกัน

จากรูปที่ 2.4(ก) เมื่ออินพุตเป็นบวก Q_1 จะนำกระแส และ Q_2 ไม่นำกระแส และเมื่ออินพุตเป็นลบ Q_2 จะนำกระแสส่วน Q_1ไม่นำกระแส ดังนั้นจึงสามารถเขียนวงจรใหม่ได้โดยไม่แสดงทรานซิสเตอร์ตัวที่ไม่นำกระแสลงไปในวงจร จะได้วงจรเป็นดังรูปที่ 2.4(ข)และ2.4(ค)

จากรูป2.4(ข) และ 2.4(ค) ทรานซิสเตอร์ Q_1 และ Q_2 ทำหน้าที่เป็นวงจรขยายคลาส B และเป็นซนิดคอมมอนคอลเล็กเตอร์ รูปคลื่นของรูป 2.4(ข) จะได้ V_0 อยู่ในช่วงบวกเสมอ และวงจรรูป 2.4 (ค) V_0 จะอยู่ในช่วงลบเสมอเช่นกัน แต่เนื่องจากใช้ R_L ตัวเดียวกัน แรงดันตกคร่อม R_L จึงมีทั้งช่วงบวกและช่วงลบ คือเป็นสัญญาณรูปซายน์เหมือนอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป2.4(ก) ถ้าแรงดันที่จุดx มีค่าเท่ากับจุด y คือเป็น0โวลต์ จะพบว่าไม่มีกระแสไหลผ่าน R_L เลย การที่จะมีกระแสไฟไหลผ่าน R_L ได้ก็ต่อเมื่อมีสัญญาณอินพุตเท่านั้น ถ้าหากแทน R_L ด้วยลำโพง แล้วป้อนสัญญาณอินพุตเข้าไปที่ขาเบสของทรานซิสเตอร์ก็จะได้ยินเสียงดังอุ่อกทางลำโพง เนื่องจากลำโพงต่อโดยตรงกับขาอีมิตเตอร์ Q_1 และ Q_2



รูปที่ 2.4

(ก) วงจรขยายชนิด OCL

(ข) เมื่อ E_iเป็นบวกทำให้ Q_1 นำกระแส และ Q_2 ไม่นำกระแส

(ค) เมื่อ E_i เป็นลบทำให้ Q_2 นำกระแสและ Q_1 ไม่นำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นถ้าหากว่าแรงดันที่จุด x คลาดเคลื่อนไปไม่เท่ากับจุด y แล้ว จะทำให้เกิดกระแสไหลผ่านลำโพงทันที ซึ่งกระแสจำนวนนี้ถ้ามากพอก็จะทำให้ลำโพงไหม้เสียหายได้ ซึ่งเป็นข้อเสียของวงจร OCL

ส่วนข้อดีก็คือ ลำโพงต่อกับทรานซิสเตอร์โดยตรง (Direct Coupling) คือสัญญาณเอาต์พุตจะปรากฏที่ลำโพงเลย ดังนั้นการตอบสนองของสัญญาณเอาต์พุตที่มีต่อความถี่จะดีกว่าแบบ OTL

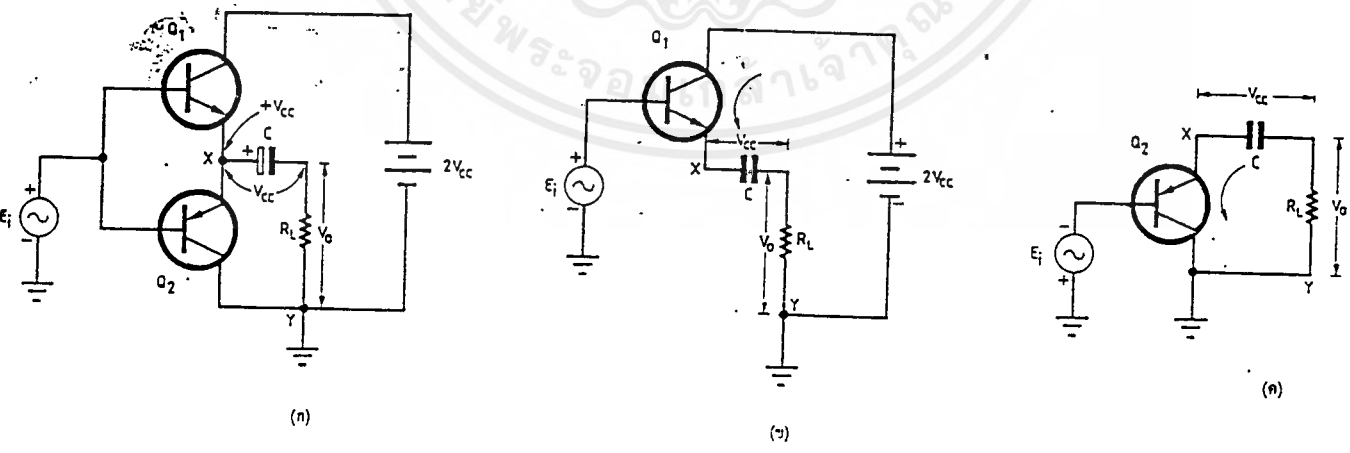
จากรูปที่2.5(ก) เมื่อ E_i เป็น0โวลต์ ตัวเก็บประจุ C จะถูกประจุผ่าน Q_1 และ Q_2 จนกระทั่งแรงดันที่จุด x มีค่าเท่ากับ $+V_{CC}$ นั่นคือ ตัวเก็บประจุ C จะมีแรงดันตกคร่อมตัวมันเองเท่ากับ V_{CC} ด้วย ส่วนรูปที่2.5(ข) เป็นวงจรเสมือนเมื่อ E_i เป็นบวกซึ่งจะทำให้ Q_1 นำกระแสและ Q_2 ไม่นำกระแส แรงดันตกคร่อมระหว่างคอลเล็กเตอร์กับอีมิตเตอร์ (V_{CE}) จะมีค่า

$$V_{CE}=2V_{CC} \text{ (แหล่งจ่ายแรงดัน)}-V_{CC}\text{(แรงดันตกคร่อมตัวเก็บประจุ)}$$

$$= V_{CC}$$

และจากรูป2.5(ค) เป็นวงจรเสมือนเมื่อ E_i เป็บลบทำให้ Q_1 ไม่นำกระแสและ Q_2 นำกระแส แรงดันตกคร่อมคอลเล็กเตอร์-อีมิตเตอร์ (V_{CE}) ของ Q_2 จะมีค่าเท่ากับ V_{CC} ซึ่งเปแน่นแรงดันตกคร่อมตัวเก็บประจุ และมีโหลดเป็น R_L ซึ่งจะเห็นว่าในวงจรจะมีตัวเก็บประจุ C ซึ่งควรจะมีค่ามากๆเพื่อให้แรงดันตกคร่อมตัวเก็บประจุมีค่าคงที่ เหมือนกับเป็นตัวจ่ายแรงดัน

ข้อดีของวงจร OTL นี้คือ มีตัวเก็บประจุเป็นตัวกันแรงดันไฟตรงจากแหล่งจ่ายเอาไว้ไม่ให้ผ่าน R_L ดังนั้นจึงปลอดภัยกว่าแบบ OTL มาก ส่วนข้อเสียก็คือค่าความต้านทานของตัวเก็บประจุจะมีผลต่อการตอบสนองความถี่ของเครื่องเสียง โดยเฉพาะที่ความถี่ต่ำๆ



รูปที่ 2.5

(ก) วงจร OTL (ข) เมื่อ E_i เป็นบวก(ค) เมื่อ E_i เป็นลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ดีเมื่อเปรียบเทียบข้อดีข้อเสียของแบบ OCL และ OTL แล้วจะเห็นว่าแบบ OTL นั้นดีกว่าเพราะลำโพงจะไม่พังหรือไหม้ แม้ว่าการไบแอสของทรานซิสเตอร์จะเกิดผิดปกติ ดังนั้นการอธิบายต่อไปนี้จะใช้วงจรแบบ OTL ทั้งสิ้น

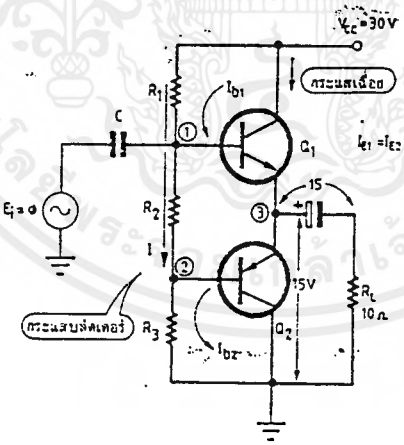
2.2 การจัดไบแอสของวงจรขยายแบบคอมพลีเมนทารี

จากรูปที่2.6สมมติ Q_1 และ Q_2 เป็นทรานซิสเตอร์ซนิดซิลิกอนซึ่ง V_{BE} มีค่าประมาณ 0.6โวลต์ แต้ถ้า Q_1 และ Q_2 เป็นซนิดเยอรมันเนียม V_{BE} จะมีค่าประมาณ 0.2โวลต์ และเมื่อทรานซิสเตอร์ร้อนขึ้น V_{BE} จะมีค่าต่ำลง 2 มิลลิโวลต์ต่อองศาเซลเซียส เมื่อให้กระแสคอลเล็กเตอร์เท่ากัน ดังนั้นในการคำนวณจึงต้องคำนึงถึงเหตุผลดังกล่าวด้วย

ความต้านทาน R_1,R_2,R_3 ทำหน้าที่ไบแอสให้แก่ Q_1 และ Q_2 โดย R_1 และ R_3 ทำหน้าที่ไบแอสกลับให้กับขาเบสและคอลเล็กเตอร์ของ Q_1 และ Q_2 ตามลำดับ ส่วนความต้านทาน R_2 ทำหน้าที่ไบแอสตรงให้ Q_1 และ Q_2 โดย Q_2 จะได้รับแรงดันตกคร่อมตัวมันจากวงจรแบ่งแรงดัน R_1,R_2,R_3 การที่เราจักไบแอสตรงแก่ Q_1 และ Q_2 นั้นก็เพื่อให้เกิดกระแสเฉื่อย (Idle current) มีกระแสไหลผ่านตัวทรานซิสเตอร์ทั้ง2เป็นการป้องกันการเกิดครอสโอเวอร์ดิสทอชั่น (Crossover Distortion)

จากรูปที่ 2.6 สมมติให้ $\beta 1$ เท่ากับ$\beta 2$ เท่ากับ 100 (βหรือ hfe คืออัตราการขยายทางกระแส= I_C/I_B) V_{BE1} =0.6 โวลต์ = V_{BE2}

1. คำนวณหาศักย์ไฟฟ้าไบแอสที่จุด 1 , 2 , 3 เมื่อเทียบกับกราวน์ว่าเป็นเท่าไร
2. หาค่ากระแสบลีดเดอร์ (Bleeder current) ที่จะทำให้เกิดกระแสเฉื่อย (I_{C1}) มีค่า 10 มิลลิแอมป์



รูปที่ 2.6

การไบแอสวงจรขยายแบบคอมพลีเมนทารี

เนื่องจากคุณสมบัติของ Q_1 และ Q_2 เหมือนกันดังนั้นที่จุด 3 ก็จะมีค่าแรงดัน = Vcc /2 = 30/2 =15 โวลต์ และตัวเก็บประจุที่ต่อขนานกับจุด 3 นั้นก็จะมีแรงดันตกคร่อม 15 โวลต์ด้วย

แรงดันที่จุด 1 = แรงดันที่จุด 3 + V_{BE} ของ Q_1

= 15 โวลต์ +0.6 โวลต์

= 15.6 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันที่จุด 2 = แรงดันที่จุด 3 - V_{BE} ของQ_2

= 15 -0.6

= 14.4 โวลต์

กระแสที่เบสของQ_1คือ

I_{B1} = I_{C1} / $\beta 1$

= 10 มิลลิแอมป์ / 100

= 0.1 มิลลิแอมป์

ดังนั้น

I_{E1}ของ Q_1 = I_{C1} + I_{B1}

= 10 + 0.1 มิลลิแอมป์

= 10.1 มิลลิแอมป์

แต่

I_{E1} = I_{E2} = 10.1 มิลลิแอมป์

กระแสที่เบสของ Q_2 คือ I_{b2} จะมีค่า

I_{b2} = I_E/ ($\beta 2$ + 1)

= 10.1 mA / (100 + 1)

= 0.1 mA

I_{C2} มีค่า I_{E2} - I_{b2} = 10.1 mA - 0.1 mA

= 10 mA

จากการคำนวณจะเห็นได้ว่า I_{b1} = I_{b2} = 0.1 mA ดังนั้นกระแสบลีดเดอร์ควรจะต้องมีค่ามากกว่า I_{b1} และ I_{b2} มากๆ อย่างน้อยที่สุดควรมีค่าเป็น 10 เท่าของI_{b1} หรือ I_{b2}

แต่ในการคำนวณนี้ ให้กระแสบลีดเดอร์มีค่ามากเป็น 20 เท่าของ I_{b1} หรือ I_{b2} การที่ให้กระแสบลีดเดอร์มีค่ามากว่าI_{b1} หรือ I_{b2} มากๆ เพื่อไม่ให้กระแสเบส เป็นโหลดของกระแสบลีดเดอร์มากเกินไป ดังนั้น

แรงดันตกคร่อม R_2

V_{R2} = V_{BE1} + V_{BE2}

= 0.6 + 0.6

= 1.2 โวลต์

$I_{(bleeder)}$ = 20 * I_{b1} หรือ 20 * I_{b2}

= 20 * 0.1 mA

= 2 mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถคำนวณหาค่า R_1 , R_2 และ R_3 ได้จากสมการ

$$R_1 = V_{R1} / I_{(bleeder)}$$

$$= (V_{CC}/ 2 - V_{BE1})/ I$$

$$= (15 - 0.6) / 2 \text{ mA}$$

$$= 7.2 \text{ k}\Omega$$

$$R_2 = (V_{BE1} + V_{BE2}) / I$$

$$= (0.6 +0.6) / 2 \text{ mA}$$

$$= 600 \ \Omega$$

$$R_3 = V_{R3} / I_{(bleeder)}$$

$$= (V_{CC}/ 2 - V_{BE2}) / I$$

$$= (15 - 0.6) / 2 \text{ A}$$

$$= 7.2 \text{ k}\Omega$$

ค่า R_1 , R_2 และ R_3 ที่คำนวณได้นี้ เป็นค่าความต้านทานที่มีผลให้ I_C ของทรานซิสเตอร์ Q_1 และ Q_2 มีค่า 10 mA ตามต้องการ แต่ว่าในขณะที่ทรานซิสเตอร์ทำงานในหน้าที่ขยายนั้น ค่าI_C จะมีค่ามากกว่านี้มาก การหาค่า I_C นั้นจะได้กล่าวในขั้นต่อไป

เมื่อได้ค่า I_C แล้ว ก็สามารถคำนวณค่า R_1 , R_2 และ R_3 ได้โดยใช้วิธีข้างต้นตามที่ยกตัวอย่างมาให้ดู

*วิธีการหาค่า I_C

ค่า I_C ของ Q_1 และQ_2 นั้นมีค่าขึ้นอยู่กับกำลังขับที่เอาต์พุตของวงจรขยาย โดยการคำนวณจากสูตร

$$P = I_{rms} * R_{load}$$

$$I_{rms} = (P / RL)^{1/2}$$

$$I_{peak} = (P / RL)^{1/2} * 2^{1/2}$$

$$= (2 P / RL)^{1/2}$$

ในที่นี้ใช้ค่า I_{C-peak} นี้ไปคำนวณหาค่าความต้านทาน (R) เช่นสมมติให้ I_{C-peak} มีค่าเท่ากับ 1 A Q_1 และ Q_2 มี β = 100 , V_{CC} = 30 V

I_{b1} = 1 /100 A

= 10 mA

i_{b2} = 10 mA ด้วย

ให้กระแสบลีดเดอร์ = 20 * I_{b1} = 20 * I_{b2}

= 20 * 10 mA

= 200 mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หา R_1 จากสูตร

$$R_1 = (V_{CC}/2 - V_{BE1}) / I$$

$$= (15 - 0.6) / 200 \text{ mA}$$

$$= 72\ \Omega$$

$$R_2 = (0.6 + 0.6) / 200 \text{ mA}$$

$$= 6\ \Omega$$

$$R_3 = (15 - 0.6) / 200 \text{ mA}$$

$$= 72\ \Omega$$

คุณภาพของวงจรขยายแบบคอมพลีเมนทารี

จากรูปที่ 2.7 สมมติให้E_i เป็นแรงดันแรงดันอินพุตที่มี $\Delta E_i = 10$ V ดังนั้นแรงดันที่จุด 1 จะมีค่าเป็น บวก รวมกับแรงดันไบแอส ไฟตรง 15.6 V ทำให้มีแรงดันสวิงจาก 15.6 V ไปถึง 25.6 V ดังนั้นแรงดันตกคร่อม R_2 และ R_3 จะมีแรงดันเปลี่ยนไปคือ

$$V_{R2} = \{ (E_i + 15.6) * R_2 \} / (R_1 + R_2)$$

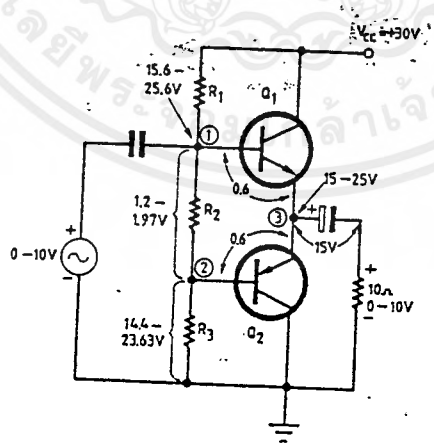
$$= \{ (10 + 15.6) * 6 \} / (72 + 6)$$

$$= 1.97 \text{ V}$$

$$V_{R3} = \{ (E_i + 15.6) * R_1 \} / (R_1 + R_2)$$

$$= \{ (10 + 15.6) * 72 \} / (72 + 6)$$

$$= 23.63 \text{ V}$$



รูปที่ 2.7

วงจรขยายแบบคอมพลีเมนทารี

จะเห็นได้ว่า Q_1 และQ_2 จะถูกไบแอสตรงด้วยกระแสค่อนข้างสูง แต่ในขณะที่สัญญาณอินพุตเป็นบวกนั้น ต้องการให้ Q_1 นำกระแส และ Q_2 ไม่นำกระแส การใช้ไบแอสโดยวิธีเช่นนี้จึงมีข้อเสียคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Q_2 จะไปแบ่งกระแสที่มาจาก Q_1 และ V_{cc} ทำให้ R_2 ได้รับกระแสน้อยลง ดังนั้นแรงดันเอาต์พุตก็จะน้อยกว่าปกติ

วงจรพื้ นฐานของวงจรขยายแบบคอมพลีเมนทารี ในตอนนี้ยังมีข้อเสียอยู่อีกอย่างหนึ่งคือ อินพุตอิมพีแดนซ์ จะมีค่าต่ำมาก ซึ่งมันจะไปเป็นโหลดของภาคขับ (Driver) ซึ่งอยู่ข้างนอกและจะเกิดการไม่แมตช์ ทำให้ภาคขับไม่สามารถส่งกำลังไปยัง ภาคเอาต์พุตได้เต็มที่

แต่ปัญหาเรื่องอินพุตอิมพีแดนซ์มีค่าต่ำนี้ สามารถแก้ไขได้โดย การต่อทรานซิสเตอร์ ชนิดดาร์ลิงตันคู่ ส่วนปัญหาเรื่อง Q_2 จะไปแบ่งกระแสจาก R_2 นั้น สามารถแก้ไขได้โดย การเปลี่ยน R_2 ไปเป็นอุปกรณ์แอคทีฟแทน โดยการใช้ไดโอด, ซีเนอร์ไดโอด หรือทรานซิสเตอร์ทำหน้าที่แทน

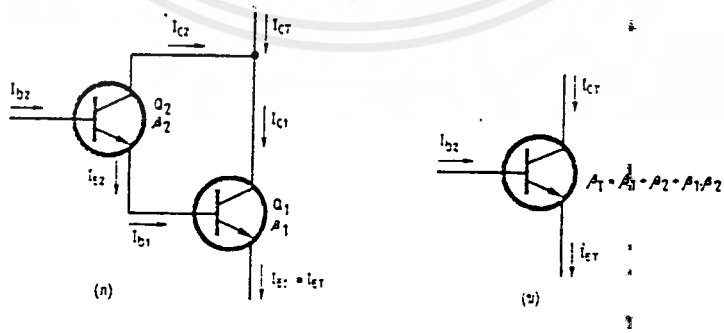
2.3 วงจรทรานซิสเตอร์แบบดาร์ลิงตัน

วงจรดาร์ลิงตันเป็นการต่อทรานซิสเตอร์ตั้งแต่ 2 ตัวขึ้นไป ในลักษณะต่อตรงถึงกัน คุณสมบัติและประโยชน์ของวงจรมีดังนี้คือ

1. เพิ่มอัตราขยายกระแส เพราะว่าทรานซิสเตอร์โดยทั่วไปจะมีค่าอัตราขยายกระแสหรือ เบต้าไม่มากประมาณ 20 - 300 เท่า เป็นอย่างสูงหากใช้วงจรดาร์ลิงตันแล้วจะได้เบต้าประมาณ 400 - 100, 000 เท่า ได้อย่างไม่ยาก

2. เพิ่มอินพุตอิมพีแดนซ์ เพราะว่าทรานซิสเตอร์มีข้อเสียอยู่ประการหนึ่งคือ อินพุตอิมพีแดนซ์มีค่าต่ำถึงปานกลาง และเอาต์พุตอิมพีแดนซ์มีค่าปานกลางหากใช้การต่อแบบดาร์ลิงตันแล้วก็จะเพิ่มอินพุตอิมพีแดนซ์ได้

3. การต่อแบบดาร์ลิงตันจะช่วยลดอุปกรณ์ต่างๆ ลงได้เมื่อเทียบกับการต่อทรานซิสเตอร์หลายๆภาคเพื่อให้ได้อัตราขยายเท่ากัน



รูปที่ 2.8

(ก)วงจรดาร์ลิงตัน

(ข)วงจรเทียบเคียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.8 สมมติให้ Q_1 มีค่า hfe = $\beta 1$ และ Q_2 มีค่า hfe = $\beta 2$

จาก $I_{E2} = I_{C2} + I_{b2}$

$= \beta 2\, I_{b2} + I_{b2}$

$= I_{b2} (1 + \beta 2)$ ..... (1)

แต่ $I_{E2} = I_{b1}$ จะได้

$I_{b1} = I_{b2}(1 + \beta 2)$ ..... (2)

$I_{E1} = I_{C1} + I_{b1}$

$= \beta 1\, I_{b1} + I_{b1}$

$= I_{b1} (1 + \beta 1)$ ..... (3)

แทน (2) ใน(3)

$I_{E1} = \{ I_{b2}(1+\beta 2)\} (1 + \beta 1)$. ..... (4)

(4) - (2)

$I_{E1} - I_{b1} = \{ I_{b2}(1 + \beta 2) \} (1 + \beta 1) - I_{b2} (1 + \beta 2)$

$I_{C1} = I_{b2} (1 + \beta 2) (1 + \beta 1 - 1)$

$I_{C1} = I_{b2} (1 + \beta 2) \beta 1$ ..... (5)

จาก $I_{C2} = \beta 2\, I_{b2}$ ..... (6)

(5) +(6)

$I_{C1} + I_{C2} = I_{b2}(\beta 1 + \beta 1\beta 2) + \beta 2 I_{b2}$

$I_{ct} = I_{b2} (\beta 1 + \beta 2 + \beta 1\beta 2)$

$I_{ct} / I_{b2} = \beta 1 + \beta 2 + \beta 1\beta 2$

$\beta t = \beta 1 + \beta 2 + \beta 1\beta 2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่าอัตราขยายกระแสของวงจรดาร์ลิงตันมีค่าเพิ่มขึ้นอย่างมากมาย

การต่อวงจรแบบนี้ใช้ทรานซิสเตอร์ชนิด PNP และNPN ต่อกันซึ่งผิดจากรูปที่ 2.8 (ก) ซึ่งใช้ทรานซิสเตอร์ชนิด NPN ทั้งคู่

สมมติ Q_1เป็นทรานซิสเตอร์ชนิด NPN มีhfe = $\beta 1$ และQ_2 เป็นทรานซิสเตอร์ชนิด PNP มีhfe = $\beta 2$ ต้องการหาว่า βt คือ I_{ct}/I_{b2} มีค่าเป็นอย่างไร

จาก $\beta t = I_{E1} / I_{b2}$

$= (I_{b1} + I_{C1}) / I_{b2}$

$= (I_{b1} + \beta I_{b1}) / I_{b2}$

$= I_{b1} (1 + \beta 1) / I_{b2}$

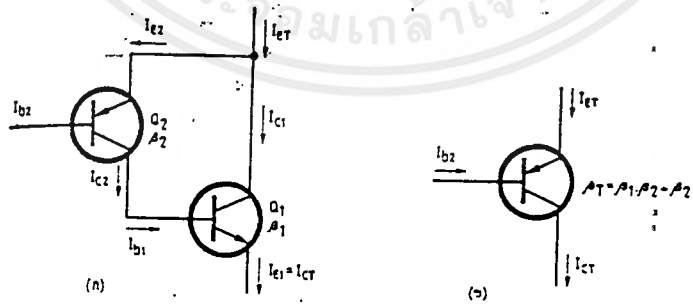
แต่ $I_{b1} = I_{C2}$

$\beta t = I_{C2} (1 + \beta 1) / I_{b2}$

$= \beta 2 I_{b2} (1 + \beta 1) / I_{b2}$

$= \beta 2 (1 + \beta 1)$

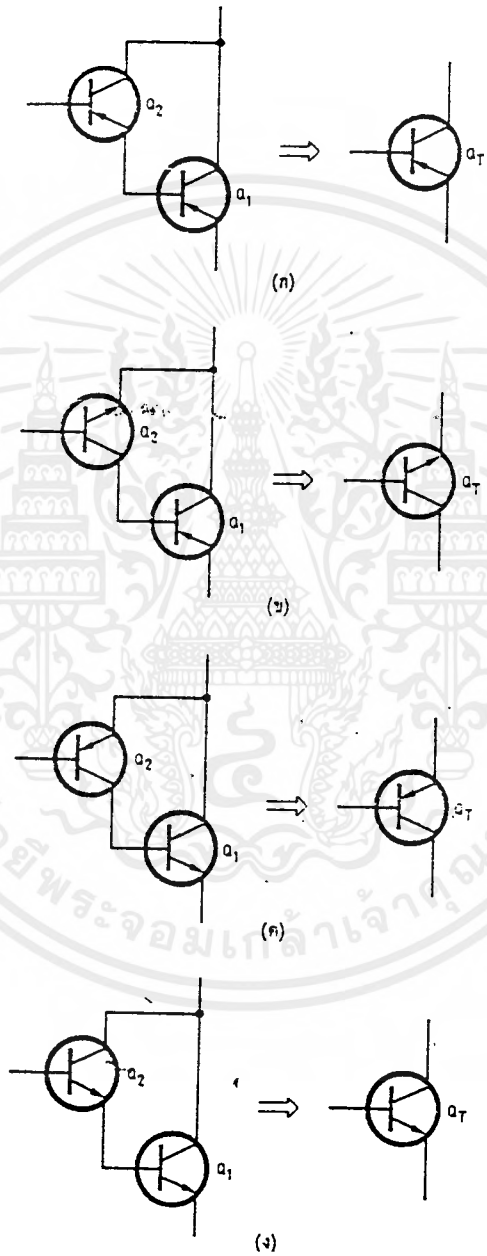
$= \beta 2 + \beta 1 \beta 2$



รูปที่ 2.9
วงจรดาร์ลิงตัน ซึ่งใช้ทรานซิสเตอร์คนละชนิดกัน
(ก)วงจรดาร์ลิงตัน
(ข)วงจรเทียบเคียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การต่อวงจรตามรูปที่ 2.9 นี้อัตราการขยายกระแสจะมีค่าน้อยกว่าในรูปที่ 2.8 เล็กน้อย ซึ่งการต่อวงจรดาร์ลิงตันนี้ส่วนมากใช้ทรานซิสเตอร์ชนิด PNP ต่อกับPNP หรือ PNP ต่อกับ NPN หรือต่อโดยใช้ชนิด NPN ต่อกับ PNP ก็ได้ ซึ่งเมื่อกันแล้วสามารถดูวงจรเทียบเคียงได้ง่ายๆ ดังรูปที่ 2.10



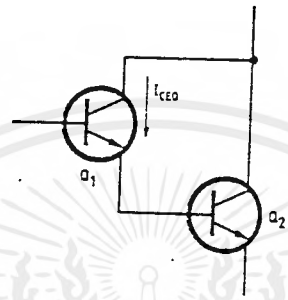
รูปที่ 2.10
การต่อทรานซิสเตอร์ดาร์ลิงตันแบบต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีง่ายๆที่จะดูว่าวงจรเทียบเคียงของวงจรเป็นอย่างไรนั้นให้ดูที่ Q_2 คือวงจรเทียบเคียงมีลักษณะเหมือนกับดู Q_2 เป็นทรานซิสเตอร์ชนิด PNP หรือ NPN

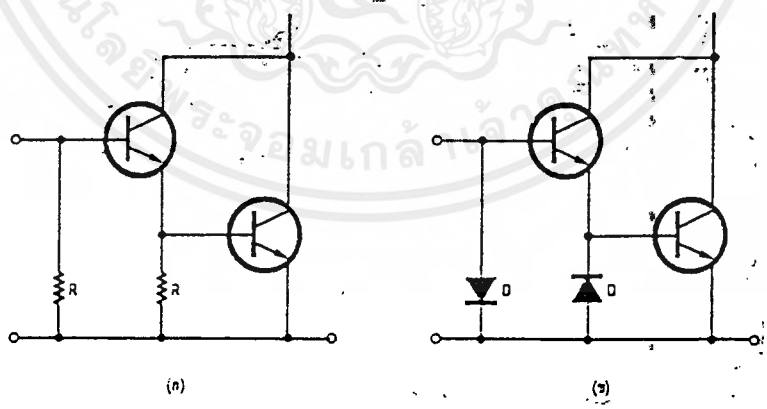
ข้อเสียของวงจรดาร์ลิงตัน

กระแส I_{CEO}อันเป็นกระแสไมนอริตี้ (Minority) หรือเรียกง่ายๆว่า กระแสรั่วไหลจะถูกขยายด้วยค่า βt อันจะเป็นสาเหตุให้ Q_1 นำกระแสอยู่ตลอดเวลา ดังรูปที่ 2.11



รูปที่ 2.11
แสดงกระแสรั่วไหล

ถ้าเป็นทรานซิสเตอร์ชนิดเยอรมันเนียมค่า I_{CEO} จะมีค่ามากจึงต้องใช้ตัวต้านทานหรือไดโอดมาต่อช่วยเพื่อไม่ให้ค่า I_{CEO} มีผลต่อ Q_1 ดังรูปที่ 2.12 (ก) และ (ข) ตามลำดับ



รูปที่ 2.12
(ก)การแก้กระแสรั่วไหล (I_{CEO})โดยความต้านทานค่าสูงๆ
(ข)การแก้กระแสรั่วไหลโดยใช้ไดโอดแทนตัวต้านทาน

สำหรับทรานซิสเตอร์ชนิดซิลิกอนนั้นเนื่องจากค่า I_{CEO}มีค่าน้อยมากจน Q_1 ไม่สามารถที่จะนำกระแสได้ บางทีเราก็ไม่ได้ต่อตัวต้านทานเอาไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปได้ว่า วงจรดาร์ลิงตันเป็นวิธีการต่อทรานซิสเตอร์ตั้งแต่ 2 ตัวขึ้นไปทำให้ได้อินพุตอิมพีแดนซ์และอัตราการขยายกระแสสูงขึ้น

ใช้ไดโอสจัดไบแอส

การใช้แรงดันตกคร่อมไดโอดเป็นแรงดันไบแอสให้กับทรานซิสเตอร์นั้น มีผลดีก็คือ ไม่ว่าจะมีกระแสไหลผ่านไดโอดเป็นจำนวนเท่าใด แรงดันที่ตกคร่อมไดโอดก็มีค่าเกือบคงที่ ทรานซิสเตอร์จะไม่เกิดปรากฏการโอเวอร์ไดรฟ์ (over driver) อันเป็นผลให้ไม่มีการแบ่งกระแสไปจาก R_2 และทำให้วงจรขยายทำงานได้ดีขึ้นกว่าเดิม

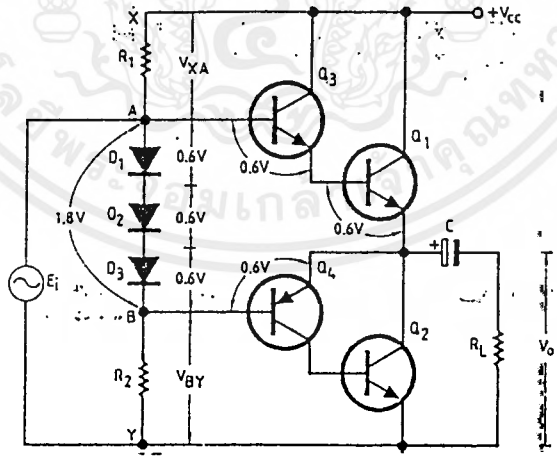
จากรูปที่ 2.13 ทรานซิสเตอร์ Q_1, Q_3,Q_2 และ Q_4 ถูกต่อเป็นวงจรดาร์ลิงตัน โดยที่ Q_1 และ Q_3 มีวงจรสมมูลเป็นชนิด NPN ส่วน Q_2 และ Q_4 เป็นชนิด PNP

แรงดันที่จุด A และ B หาได้จาก

$V_{AB} = V_{BE}$ ของ $Q_3 + V_{BE}$ ของ $Q_1 + V_{BE}$ ของ Q_4

ถ้า Q_1,Q_3 และ Q_4 เป็นทรานซิสเตอร์ชนิดซิลิกอน V_{AB} จะมีค่า = 0.6+0.6+0.6 =1.8 โวลต์ เท่ากับแรงดันไบแอสของทรานซิสเตอร์พอดี

ถ้าหากป้อนอินพุต (E_i) เข้าไปที่จุด A หรือจุด B เทียบกับกราวด์แล้ว วงจรนี้จะทำหน้าที่เป็นวงจรขยายได้ทันที แต่ปัญหาที่ตามมาก็คือ แรงดันอินพุตนั้นต้องมีค่ามากกว่า V_0 นั่นก็คือ V_0 มีค่าสูงสุดประมาณแรงดันอินพุตเท่านั้น (ไม่คิดแรงดันตกคร่อมที่ V_{BE} ของทรานซิสเตอร์) ในกรณีที่วงจรมีกำลังขยายวัตต์ต่ำๆพอจะหาอินพุตมาขับวงจรขยายให้ทำงานได้ไม่ยาก แต่สำหรับวงจรที่มีกำลังวัตต์สูงๆแรงดันอินพุตจะมีค่าสูงมาก ดังนั้นจึงต้องออกแบบภาคขับวงจรขยายอีกภาคหนึ่ง เพื่อให้แรงดันอินพุตที่ป้อนให้กับวงจรขยายมีค่าต่ำลง

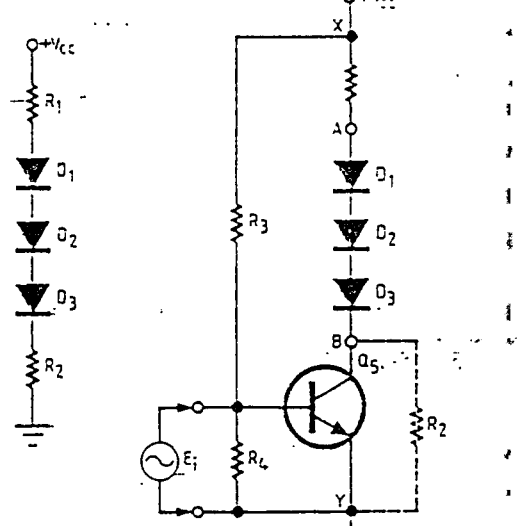


รูปที่ 2.13

แสดงวงจรคอมพลีเมนทารีที่ปรับปรุงวงจรไบแอสโดยใช้ไดโอดแทน

จากรูปที่ 2.13 สามารถแทน R_2 ด้วยทรานซิสเตอร์ดังแสดงในรูปที่ 2.14 โดยเมื่อแทนแล้ว ยังคงทำให้แรงดัน V_{XA},V_{AB} และ V_{BY} มีค่าคงเดิม ส่วน R_3 และR_4 นั้น จัดไบแอสให้กับ Q_5 โดยที่แรงดันตามจุดต่างๆไม่ดปลี่ยนแปลง Q_5 จะทำหน้าที่ขยายสัญญาณทำให้แรงดันอินพุตที่ป้อนให้กับขาเบสของ Q_5 มีค่าต่ำกว่าแรงดันอินพุตในวงจรที่2.13มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14

แสดงวงจรเมื่อแทน R_2 ด้วยทรานซิสเตอร์ Q_5

กระแสเบสของทรานซิสเตอร์ Q_1 และ Q_3 กับ Q_2 และ Q_4 นั้นมีค่าน้อยมากเมื่อเทียบกับกระแสคอลเล็กเตอร์ของ Q_5 โดยออกแบบเพื่อไม่ให้กระแสเบสเป็นโหลดของวงจรขยายคลาส A มากเกินไป

- สรุปได้ว่าในการออกแบบวงจรขยายนี้ สามารถทำได้เป็น 2 ตอนคือ ตอนแรกพยายามทำให้กระแสเบสของวงจรดาร์ลิงตันมีค่าน้อยเมื่อเทียบกับกระแสที่ไหลในภาคขับแล้วจึงออกแบบทรานซิสเตอร์ ซึ่งทำหน้าที่เป็นวงจรขยายคลาส A อีกตอนหนึ่ง เมื่อต่อทั้ง 2 ภาคเข้าด้วยกัน ภาคขับก็ยังทำงานได้ตามปกติ

การออกแบบเบื้องต้น

เมื่อเข้าใจเกี่ยวกับการทำงานของวงจรขยายแบบคอมพลีเมนทารีชนิดนี้ดีแล้ว ลองมาออกแบบเพื่อเป็นแนวทางในการออกแบบใช้กันเอง ก่อนที่จะออกแบบนั้นต้องรู้ก่อนว่าต้องการกำลังเอาต์พุตเท่าไหร่ ใช้กับลำโพงกี่โอห์ม มีแรงดันอินพุตอย่างต่ำกี่มิลลิโวลต์

ตัวอย่าง ต้องการกำลัง 5 วัตต์ , R_L = 4 โอห์ม , E_i = 0.2 โวลต์

1. การหาขนาดของไฟเลี้ยงวงจร (V_{CC})

แรงดันเอาต์พุต = $\sqrt{P*R_L}$

P = กำลังวัตต์ที่ต้องการ (วัตต์)

R_L = อิมพีแดนซ์ของลำโพง (โอห์ม)

แรงดันเอาต์พุต = $\sqrt{5*4}$

$= \sqrt{20}$

$= 4.472\ V_{rms}$

แรงดันเอาต์พุตสวิงสูงสุด = $V_{rms} * 2\sqrt{2}$

$= 4.472*2\sqrt{2}$

$= 12.65\ V_{p\text{-}p}$

เมื่อจ่ายไฟให้กับทรานซิสเตอร์ จะมีแรงดัน V_{CE} และ แรงดันดกคร่อม R_E ประมาณ 5-7 โวลต์ และ 1 โวลต์ ตามลำดับ ดังนั้นเมื่อจ่ายไฟให้วงจรเพียง 12.65 โวลต์ แรงดันเอาต์พุตจะสวิงได้ไม่ถึง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12.65 โวลต์ จึงต้องเผื่อแรงดันที่ตกคร่อมทรานซิสเตอร์ และความต้านทาน R_E เอาไว้ด้วย ดังนั้นไฟเลี้ยงวงจร

V_{CC} = 12.65+5+1 =18.65 โวลต์ ≅ 18 โวลต์

2.เมื่อให้ค่า V_{CC} ก็สามารถเลือกทรานซิสเตอร์ เพื่อใช้งานได้ โดยเลือกให้ V_{CEO} สูงกว่า V_{CC} และ $I_{C\ max}$ ต้องเลือกให้สูงกว่ากระแสคอลเล็กเตอร์สูงสุดที่จะไหลได้ของวงจรนี้

จาก $P_{S\ max} = V_{CC}^2/2\pi R$

$= (18*18)/(2*\pi*4)$

$= 12.9$ W

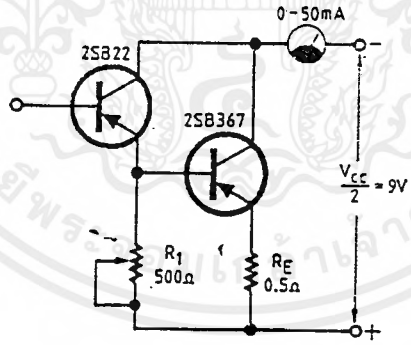
$I_{max} = P_{S\ max} / V_{CC}$

$= 12.9 /18$

$= 717$ mA

กระแส I_{max} นี้จะมีค่าใกล้เคียงกับ I_C ของทรานซิสเตอร์ตัวสุดท้าย ดังนั้นจึงต้องเลือกทรานซิสเตอร์ให้มี I_C มากกว่า 717 มิลลิแอมป์

ในที่นี้เลือกเบอร์ 2SB367 เป็นเอาต์พุต และใช้ 2SB22,2SD30 เป็นตัวขับ โดยที่ทรานซิสเตอร์ 2SB367 มี I_{CEO} ประมาณ 100 ไมโครแอมป์ ส่วน I_{CEO} ของ 2SB22 และ 2SD30 ไม่ทราบค่า จึงไม่สามารถหาความต้านทานมาต่อให้ไบแอสกับทรานซิสเตอร์ เพื่อให้ทรานซิสเตอร์หยุดทำงาน (cut off) เมื่อไม่มีอินพุตได้ แต่สามารถใช้การทดลองโดยต่อวงจรดังรูปที่ 2.15



รูปที่ 2.15

แสดงการหาค่า R_1 เพื่อแก้ปัญหาของ I_{CEO}

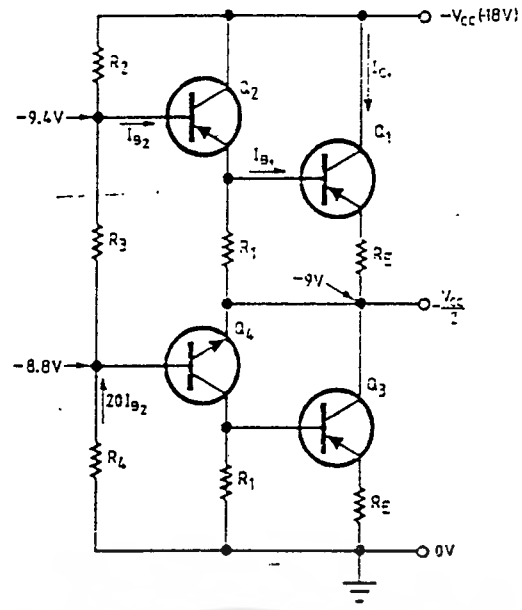
ขั้นแรกทำการปรับ R_1 ให้มีค่าสูงสุดแล้วปรับจนเข็มมิเตอร์ขึ้นน้อยที่สุด จากนั้นถอด R_1 ออกมาวัดแล้วใช้ตัวต้านทานที่มีค่าใกล้เคียงมากที่สุดแทน สำหรับวงจรนี้จะได้ R_1 ประมาณ 82 โอห์ม

3. การให้ไบแอสแก่วงจรและการหาค่ากระแสบลีดเดอร์

ค่า $I_{C\ max}$ มีค่าใกล้เคียงกับ I_{max} ของวงจร ในที่นี้ I_{max} เท่ากับ 717 มิลลิแอมป์ จากวงจรในรูปที่ 2.16 Q_1,Q_3 มีค่า h_{FE} = 90, I_C = 1 แอมป์ และ Q_2,Q_4มีค่า h_{FE} =100, I_C = 100 มิลลิแอมป์ สามารถหาค่ากระแสและค่าความต้านทานต่างๆได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

038184



รูปที่ 2.16

แสดงการจัดไบแอสและทิศทางของกระแส

$I_{B1} = I_{C1} / h_{FE1}$

$= 717/90$ mA

$= 7.96$ mA

$I_{E2} \cong I_{B1}$

$I_{B2} = I_{E2} /(h_{FE2}+1)$

$= 7.96$ mA $/(100+1)$

$= 78.9$ ไมโครแอมป์

เลือกใช้กระแสบลีดเดอร์ประมาณ 20 เท่าของ I_{B2}

$I_{(bleeder)} = 20*78.9$

$= 1.578$ mA

$\cong 1.6$ mA

ต้องไบแอสให้ทรานซิสเตอร์ Q_1, Q_2 และ Q_3, Q_4 ทำงานในคลาส B คือต้องให้ V_{BE} ของทรานซิสเตอร์เท่ากับแรงดันเริ่มทำงาน (cut in voltage) ของมัน ถ้าเป็นทรานซิสเตอร์ชนิดเยอรมันจะมีค่าประมาณ 0.2 โวลต์ แต่ถ้าเป็นทรานซิสเตอร์ชนิดซิลิกอนจะมีค่าประมาณ 0.6 โวลต์

จากวิธีการหาค่าความต้านทานในการจัดไบแอสให้กับวงจรขยายแบบคอมพลีเมนทารีแล้วนั้น ทำให้สามารถหาค่าความต้านทานแต่ละตัวได้ดังนี้

$R_4 = V_{R4} / I_{(bleeder)}$

หรือ $R_4 = (V_{CC}/2 - V_{BE4}) / 1.6$ mA

$= (18/2 - 0.2) / 1.6$ mA

$= 5.5$ kΩ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_3 = V_{R3} / I_{(bleeder)}$$

หรือ $$R_3 = (V_{BE} + V_{R1} + V_{BE1}) / I_{(bleeder)}$$

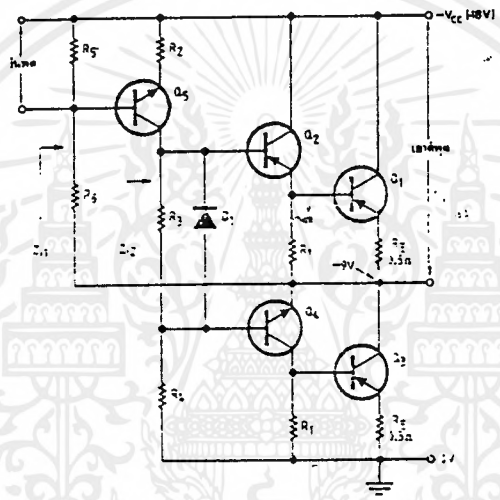
$$V_{R1} \cong V_{BE1}$$

$$R_3 = (V_{BE2}+V_{BE1}+V_{BE4})/I_{(bleeder)}$$

$$R_3 = (0.2+0.2+0.2)/1.6mA$$

$$= 375\ \Omega$$

เพื่อให้เกิดความเสถียรภาพต่อการเปลี่ยนแปลงของอุณหภูมิ (thermal stabilized) ใช้ซิลิกอนไดโอด 1 ตัว ต่อขนานกับ R_3 ทรานซิสเตอร์แทน R_2 โดยให้มีลักษณะการไบแอสคงเดิม และต้องทำงานในคลาส A ด้วย สมมติเลือกใช้ Q_5 เบอร์ 2SC458 ได้วงจรดังรูปที่ 2.17



รูปที่ 2.17

แสดงวงจรเมื่อแทน R_2 ด้วยทรานซิสเตอร์ Q_5

ทรานซิสเตอร์เบอร์ 2SC458 จะมีค่า h_{fe} ประมาณ 140 สามารถหาอินพุตอิมพิแดนซ์ของวงจรได้โดยใช้สูตร. สามารถสรุปได้ดังนี้

คอมมอนอีมิตเตอร์ของทรานซิสเตอร์ตัวเดียว

$$Z_{in} = h_{ie} + R_E(h_{fe}+1)$$

เมื่อทรานซิสเตอร์เป็นแบบดาร์ลิงตัน

$$Z_{in} = h_{ie2} +(1+h_{fe2})(h_{ie1}+h_{fe1}*R_E)$$

เมื่อ h_{ie} คือ ความต้านทานภายในของทรานซิสเตอร์

ในที่นี้สมมติให้ h_{ie} มีค่าต่ำมาก (สมมติให้เป็น 0)เพราะฉะนั้นสามารถหาอินพุตอิมพีแดนซ์ได้ดังนี้

$$Z_{i2} = R_3//h_{fe1}*h_{fe2}*R_E$$

$$= 5.5k\Omega//90*100*0.5\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$=5.5k\Omega//4500\Omega$

$= 2.475k\Omega$

นั่นคืออินพุตอิมพีแดนซ์ของวงจรดาร์ลิงตันมีค่าประมาณ 2.5 กิโลโอห์ม

$Z_{i1} = (140+1)*50\Omega$

$=7050\Omega$

แต่ในที่นี้ต้องการ Z_{i1} = 5 กิโลโอห์ม จึงต้องหา R_B มาขนานกับ Z_{i1} ให้ได้ Z_i เท่ากับ 5 กิโลโอห์ม

$Z_i = 5k\Omega = R_B//Z_{i1}$

$Z_i = (R_B*Z_{i1})/(R_B+Z_{i1})$

$(Z_i*R_B)+(Z_i*Z_{i1}) = R_B*Z_{i1}$

$(Z_{i1}-Z_i)R_B = Z_i*Z_{i1}$

$R_B = (Z_i*Z_{i1})/(Z_i-Z_{i1})$

$R_B = (5k\Omega*7.05k\Omega)/(7.05k\Omega-5k\Omega)$

$= 35.25M\Omega/2.05k\Omega$

$= 17.19k\Omega$

ซึ่งสามารถเขียนเป็นวงจรสมมูลได้ดังรูปที่ 2.18 จะเห็นได้ว่า

$V_B = (I_B*R_B)+V_{BE}+(I_E*R_E)$

จาก $I_E = I_C + I_B$

$I_B = I_C/\beta$

$I_E*R_E = (I_C+I_C/\beta)R_E$

แทนค่า $I_C = I_{(bleeder)} = 1.6mA$

$\beta = 140$, $R_E = 50\ \Omega$

$I_E*R_E = (1.6mA+(1.6mA/140)*50\Omega)$

$= 0.08$ V

$V_{BE} = 0.6$ V

และ $I_B*R_B = I_{(bleeder)}*R_B$

$= 10I_{B5}*R_B$

$= 10I_C/\beta*R_B$

$= 10*(1.6mA/140)*17.19k\Omega$

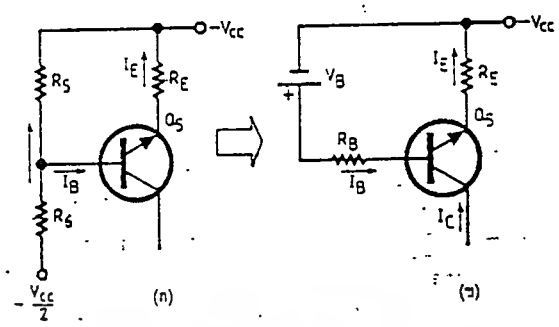
$= 0.203$ V

เพราะฉะนั้นจะได้ค่าของ V_B คือ

$V_B = 0.08+0.6+0.203$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

=0.883 V



รูปที่ 2.18

แสดงวงจรสมมูลของเทวินินที่เกิดจาก R_5 และ R_6

จากรูปที่ 2.18 ก. จะได้ว่า

$$V_B = (V_{CC}*R_5)/(R_5+R_6)$$

$$= (V_{CC}*R_5*R_B)/(R_5+R_6)*R_B$$

$$= V_{CC}*R_B/R_6$$

จะได้ $R_6 = V_{CC}*R_B/V_B$

และจาก $R_B = (R_5*R_6)/(R_5+R_6)$

$$R_5 = (R_6*R_B)/(R_6-R_B)$$

จากวงจรจะได้ $R_6 = (18*17.19k\Omega)/0.883$

$$= 350k\Omega$$

แต่วงจรดังในรูปที่ 2.17 R_6 ไม่ได้ต่อไปที่ V_{CC} แต่ต่อไปที่ $V_{CC}/2$

R_6 มีค่าประมาณ $350k\Omega/2 = 175k\Omega$

$$R_5 = (175*17.19)/(175-17.14)$$

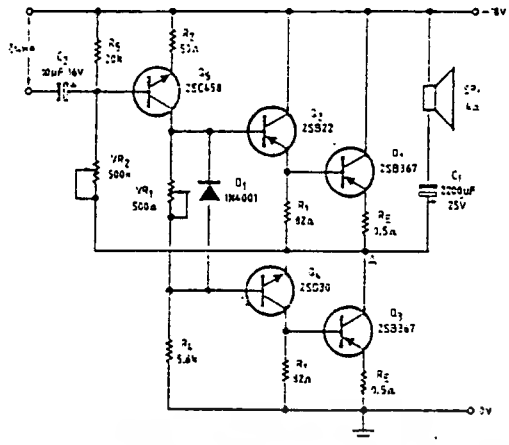
$$= 19k\Omega$$

$$R_5 = 20k\Omega$$

แต่การใช้งานจริงๆค่าที่คำนวณได้นี้อาจจะไม่ตรงนัก เนื่องจากคุณสมบัติของทรานซิสเตอร์ไม่ตรงตามข้อมูล ใช้ความต้านทานแบบเกือกม้าค่า 500 กิโลโอห์มแทน R_6 และ 500 กิโลโอห์มแทน R_3

จากค่าต่างๆที่คำนาณได้ในตอนต้นจะได้วงจรสมมูลดังรูปที่ 2.19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



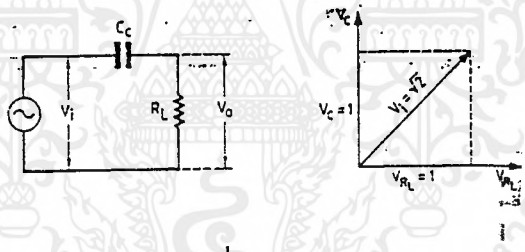
รูปที่ 2.19

แสดงวงจรสมมูลที่ได้จากการคำนวณ

การเลือกค่าคัปปลิ้งคาปาซิเตอร์

จากรูปที่ 2.20 สามารถคำนวณค่าตัวเก็บประจุคัปปลิ้ง C_C โดยใช้สูตร

$$X_C = 10^6/2\pi fC_C \qquad \Omega$$



รูปที่ 2.20

แสดงรูปของการหาค่าตัวเก็บประจุคัปปลิ้งและเฟสเซอร์ไดอะแกรมของวงจร

เมื่อ X_C มีหน่วยเป็นโอห์ม

f เป็นความถี่ต่ำสุดที่ต้องการคือ 20 เฮิร์ต

จากสมการข้าวบน ถ้าให้ค่าการตอบสนองความถี่ (Frequency Response) มีความชันลดลงมา 3 dB จะต้องให้ $X_C = R_L$ แล้วเขียนเป็นเฟสเซอร์ไดอะแกรมจะได้ว่า

$$V_0/V_i = 1/\sqrt{2} = 0.707$$ และค่า C_C ที่ทำให้ $X_C = R_L$

$$C_C = 10^6/2\pi fR_L$$

จากสมการข้างบน สามารถใช้คำนาณค่าของตัวเก็บประจุคัปปลิ้งในภาคต่างๆได้ เช่น ในภาคเอาต์พุต โดยแทน R_L ด้วย 4-16 โอห์ม หรือเป็นภาคปรี แอมป์ก็แทนค่า Z_i หรืออินพุทอิมพีแดนซ์ของภาคหลังเป็นต้น

เมื่อต่อวงจรเสร็จเรียบร้อยแล้วจำเป็นต้องทำการปรับแต่งก่อนไปใช้งานคือ

1.ปรับเอซีบาลานซ์ (AC balance)มีวิธีปรับคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.1อย่าเพิ่งต่อลำโพงเข้ากับวงจร แต่ให้ต่อมิลลิแอมป์มิเตอร์อนุกรมกับวงจร แล้วใช้โวลต์มิเตอร์ตั้งย่านแรงดันดีซีให้สูงกว่า 18 โวลต์ วัดที่จุด A เทียบกับกราวด์

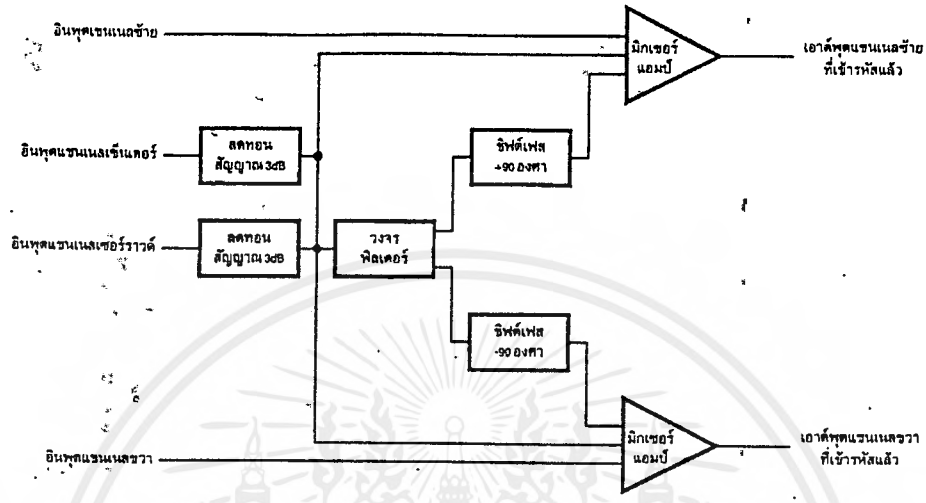
1.2จ่ายไฟเข้าเครื่อง ปรับตัวต้านทานเกือกม้า 500kΩ จนให้กระแสไหลในวงจรประมาณ 6mA

การปรับวงจรพวกนี้ถ้าจะให้ดีควรจะใช้เครื่องกำเนิดสัญญาณ AF ป้อนสัญญาณ AF เข้าที่อินพุตของวงจร แล้วใช้สโคปวัดรูปคลื่นที่เอาต์พุต เสร็จแล้วเร่งอินพุตจนกระทั่งรูปคลื่นถูกคลิบ ปรับเอซีบาลานซ์ อีกนิดหน่อยจนทำให้รูปคลื่นถูกคลิบพร้อมกัน และปรับไบแอสให้ครอสโอเวอร์ดิสทอชั่น หรือการบิดเบือนของรูปคลื่นหายไปจึงใช้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การเข้ารหัสและถอดรหัสสัญญาณเซอร์ราวด์

การเข้ารหัสสัญญาณเซอร์ราวด์มีหลักการแสดงดังในรูปที่ 2.21 สัญญาณอินพุตก่อนเข้าสู่กระบวนการเข้ารหัสมี 4 อินพุตดังรูป



รูปที่ 2.21

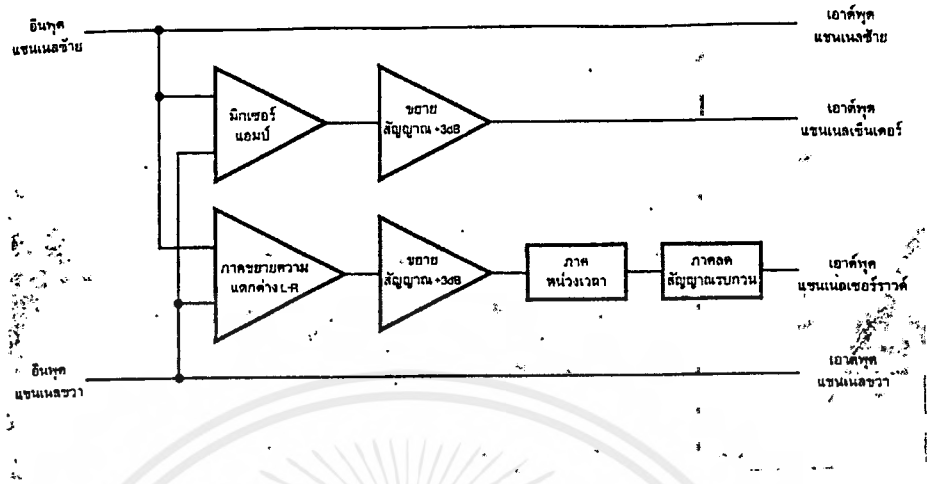
แสดงหลักการเข้ารหัสสัญญาณเซอร์ราวด์ซาวด์

สัญญาณอินพุตของลำโพงหน้ากลางถูกลดความแรงลง 3 dB ก่อนถูกนำไปมิกซ์เข้ากับช่องสัญญาณซ้ายและขวา สัญญาณเซอร์ราวด์ถูกลดความแรงลง 3 dB ก่อนถูกฟิลเตอร์ให้มีความถี่ผ่านได้เฉพาะในช่วง 100 เฮิร์ต- 8 กิโลเฮิร์ต สัญญาณเซอร์ที่ผ่านจากวงจรฟิลเตอร์ถูกป้อนเข้าที่วงจรเฟสชิฟต์ +90 องศา และ -90 องศา ก่อนถูกส่งไปมิกซ์เข้ากับช่องสัญญาณซ้ายและขวาต่อไป

เมื่อสิ้นสุดกระบวนการทั้งหมดแล้วจะเห็นได้ว่าสัญญาณทั้ง 4 อินพุตถูกลดลงเหลือ 2 เอาต์พุตเท่านั้น ซึ่งมีสัญญาณช่องกลางและช่องเซอร์ราวด์แฝงไว้ด้วย ดังนั้นถ้านำเครื่องเล่นกลับระบบสเตอริ โอธรรมดาโดยปราศจากวงจรถอดรหัสวงจรถอดรหัสสัญญาณเซอร์ราวด์มาใช้เล่นกลับ ผลก็คือได้สัญญาณสเตอริโอธรรมดาสำหรับลำโพงหน้าซ้ายและขวาที่แอบแฝงสัญญาณช่องกลางและสัญญาณเซอร์ราวด์ไว้ด้วย แต่ถ้านำเครื่องเล่นกลับที่มีระบบถอดรหัสเซอร์ราวด์ด้วยมาใช้เล่นกลับผลก็คือจะได้ช่องสัญญาณสำหรับลำโพงหน้ากลางและสัญญาณเซอร์ราวด์ก็จะถูกถอดรหัสออกมาได้ด้วย

การถอดรหัสสัญญาณเซอร์ราวด์มีหลักการทำงานพื้นฐานดังแสดงในรูปที่ 2.22 ซึ่งเป็นต้นแบบของระบบดอลบี้เซอร์ราวด์ที่ถูกนำมาใช้ในโรงภาพยนตร์สมัยเก่าทั่วไป แต่สำหรับโรงภาพยนตร์สมัยใหม่นั้นมีการเพิ่มเติมปรับแต่งเสียงให้สมจริงมากขึ้นด้วยระบบที่ซับซ้อน และระบบดอลบี้โปรลอจิกซึ่งมีการนำเอาระบบดิจิตอลเข้ามาประมวลผลอย่างสลับซับซ้อน แต่ก็ดังที่กล่าวไปแล้วไม่ว่าระบบใด เครื่องใด ที่เป็นเซอร์ราวด์ซาวด์โปรเซสเซอร์เหมือนกันก็มีจุดประสงค์หลักและให้ผลทางเอาต์พุตเหมือนๆกัน เพียงแต่จะมีการปรับแต่งสัญญาณมากน้อยเพียงใดเท่านั้นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่2.22

แสดงหลักการถอดรหัสสัญญาณเซอร์ราวด์ซาวด์

จากรูปที่2.22สัญญาณของลำโพงหน้าซ้ายและขวาจะถูกส่งผ่านโดยตรงออกสู่เอาต์พุตโดยที่ไม่มีกระบวนการถอดรหัสใดๆเลย สัญญาณของลำโพงหน้าซ้ายและขวาส่วนหนึ่งถูกนำมาใช้ในการถอดรหัสสัญญาณของลำโพงหน้ากลางและสัญญาณเซอร์ราวด์ การถอดรหัสสัญญาณของลำโพงหน้ากลางทำได้โดยการนำสัญญาณอินพุตซ้ายและขวามามิกซ์กัน หลังจากนั้นจึงทำการขยายสัญญาณขึ้นอีก+3dB เพื่อให้ได้ระดับสัญญาณเท่ากับก่อนการเข้ารหัสสัญญาณ

สัญญาณเซอร์ราวด์ถูกถอดรหัสได้จากการนำสัญญาณอินพุตซ้ายและขวามาทำการลบกัน หลังจากนั้นก็ขยายสัญญาณขึ้นมาอีก +3dB เพื่อให้ได้ระดับสัญญาณเท่ากับก่อนการเข้ารหัส เมื่อขยายสัญญาณแล้วจึงป้อนเข้าสู่ภาคหน่วงเวลาสัญญาณ(audio delay circuit) ทั้งนี้ก็เพื่อสร้างความรู้สึกในการรับฟังให้เกิดการสะท้อนหรือทิศทางของเสียงระหว่างสัญญาณเสียงจากลำโพงคู่หน้าและหลังทำให้เกิดความสมจริงของการเคลื่อนที่ของทิศทางของเสียงมากขึ้น หลังจากนั้นสัญญาณที่ได้ถูกป้อนเข้าที่ภาคลดสัญญาณรบกวน (noise reduction circuit) ซึ่งประกอบด้วยวงจรฟิลเตอร์ในการขจัดสัญญาณรบกวนทิ้งไป ในส่วนนี้มักจะกำจัดแบนด์วิดธ์ให้มีความถี่ผ่านได้ดีในช่วง 100 เฮิรตซ์ ถึง 8 กิโลเฮิรตซ์

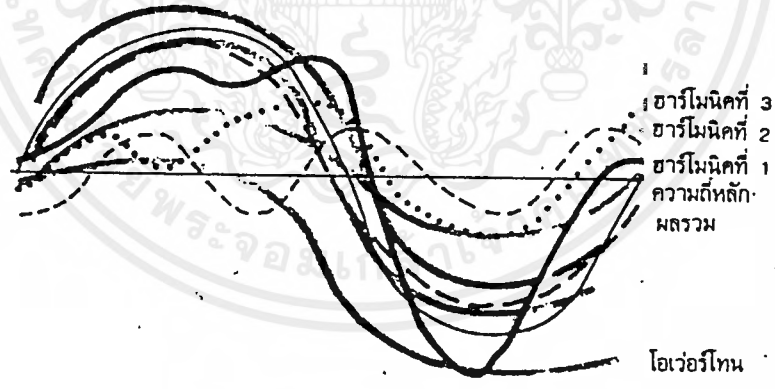
ระบบการทำงานแบบนี้นั้นเป็นรูปแบบที่เรียบง่ายไม่ยุ่งยากซับซ้อน แต่นั่นก็หมายถึงการถอดรหัสสัญญาณเซอร์ราวด์นั้นอาจทำได้ไม่ชัดเจน 100 เปอร์เซ็นต์อันเนื่องมาจากระบบการเล่นกลับสัญญาณจากสื่อการบันทึกอาจไม่ดีมากเพียงพอหรือเกิดจากขีดจำกัดการทำงานของตัววงจรเอง ในระบบที่ใช้เทคโนโลยีชั้นสูงเช่นในระบบดอลบี้โปรลอจิกจะใช้การประมวลผลที่ซับซ้อนมากมายเพื่อแยกแยะสัญญาณจากแหล่งต่างๆอย่างชัดเจนมากขึ้น ซึ่งอาจจะนำระบบ DSP (Digital Signal Processing)มาใช้ในการประมวลผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 SIGNALPROCESSING

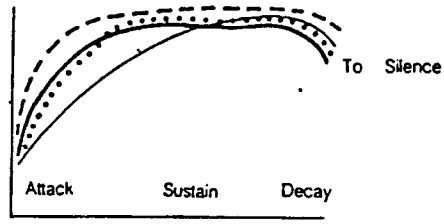
โดยส่วนใหญ่แล้วเสียงที่เป็นดนตรีหรือเสียงทำนองเสนาะต่างๆนั้นประกอบด้วยโทนเสียงที่ซับซ้อน ซ่อนแอบกับเสียงหลัก(Fundamental)ซึ่งถือว่าเป็นเสียงต่ำสุด ดังแสดงไว้ในรูปที่2.23 ความถี่ของเสียงก่อให้เกิดความถี่ทวีคูณหรือฮาร์โมนิคส์(Harmonics)รวมไปถึงความถี่โอเวอร์โทน(Overtone) ในกลุ่มก้อนของเสียงหนึ่งๆซึ่งอาจจะเรียกได้ว่าความเป็นซาวน์เอ็นเวลโลป(Sound Envelope) หากแยกออกมาดูถึงความแรงของสัญญาณจนเงียบลง พิจารณาได้ดังรูปที่ 2.24

มีหลายสิ่งที่จำเป็นต้องทำความรู้จักเกี่ยวกับระบบเสียง เพราะเสียงที่เกิดขึ้นอาจจะห้วนไป,ก้องไป, แข็งไป,เบาไป,ถูกแทรกด้วยเสียงอันไม่พึงปราถนา ฯลฯ จึงต้องมีการสร้างเครื่องประยุกต์เสียงซึ่งจะเข้ามาเพื่อแก้ไขปัญหาบางอย่างให้ ซึ่งเรียกเครื่องมือดังกล่าวว่า "ซิกแนลโปรเซสซิ่ง"(Signalprocessing) เครื่องมือดังกล่าวเข้ามาเพื่อเปลี่ยนหรือตัดรูปของเฟส,รูปร่างหน้าตาของสัญญาณ,เปลี่ยนแปลงความยาวคลื่น ฯลฯ ซึ่งเครื่องมือที่นิยมใช้ในงานระดับมืออาชีพได้แก่ อีควอไลเซอร์,รีเวอร์เบอเรชั่น ยูนิต,ดิจิตอล ดี่เลย์,เฟสเซอร์,แฟลงเกอร์,ลิมิตเตอร์ คอมเพรสเซอร์,เอ็กซ์แพนเดอร์ และน้อยส์รีดิวเซอร์



รูปที่2.23
รายละเอียดที่เป็นปฏิกริยาภายในของคลื่นเสียงและฮาร์โมนิคต่างๆรวมถึงเสียงโอเวอร์โทน

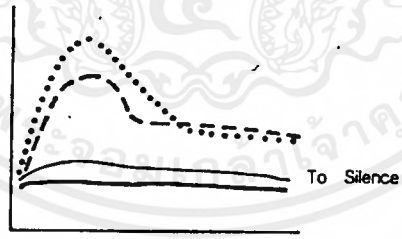
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



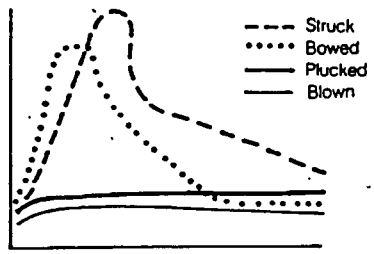
ความถี่ปฐมบท

ความถี่ฮาร์โมนิคส์ที่สอง

ความถี่ฮาร์โมนิคส์ที่สาม



ความถี่ฮาร์โมนิคส์ที่สี่



ความถี่ฮาร์โมนิคส์ที่ห้า

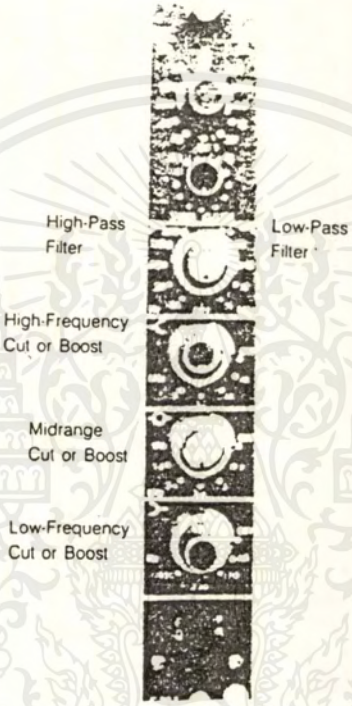
รูปที่2.24

แสดงกลุ่มก้อนของเสียงที่เกิดจากการดีด,สี,ดี,เป่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อีควอไลเซอร์(Equalizer)

เป็นเครื่องช่วยเสียงที่รู้จักกันอย่างกว้างขวาง โดยอีควอไลเซอร์เป็นอุปกรณ์อิเลกทรอนิกส์ที่มีการทำงานอยู่2รูปแบบคือ ประการแรกทำหน้าที่ในการยกระดับหรือลดความแรงของสัญญาณ ณ ความถี่ต่างๆกับอีกประการหนึ่งก็คือทำหน้าที่กรองหรือตัดความถี่ที่ไม่ต้องการ อีควอไลซิ่งโดยทั่วไปจะเป็นมัลติแซนแนล(มีหลายช่อง) อย่างไรก็ดีหากพิจารณาให้ครบถ้วนพบว่าอีควอไลเซอร์มีด้วยกัน3แบบคือ แบบเลือกปรับ(Selectively)ดังแสดงไว้ในรูป2.25 ,แบบปรับความถี่ต่อเนื่องหรือพาราเมตริค(Parametric)ดังแสดงไว้ในรูป2.26 และแบบกราฟิค(Graphic)ดังแสดงไว้ในรูป2.27



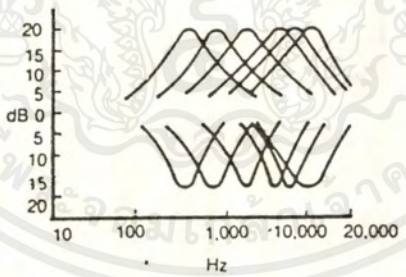
รูปที่2.25
อีควอไลเซอร์แบบเลือกปรับ

รูปที่2.26
พาราเมตริคอีควอไลเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่2.27
กราฟฟิคอีควอไลเซอร์

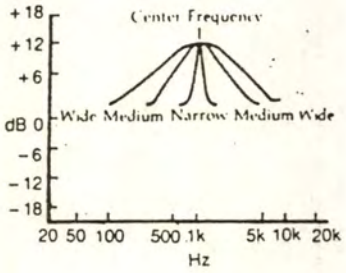
อีควอไลเซอร์แบบเลือกปรับ(Selectively Variable Equalizer) เป็นอีควอไลเซอร์ที่พบอยู่ในคอนโซลแบบมัลติแทรคซึ่งมีการเซ็ตความถี่ออกเป็น3ช่วงคือช่วงความถี่ต่ำหรือเสียงทุ้ม(Low),เสียงกลาง(Middle) และความถี่สูงหรือเสียงแหลม(High) ทั้งยังมีปุ่มเลือกความถี่เพื่อยกความถี่หนึ่งหรือลดอีกความถี่หนึ่ง แต่ละตัวจะมีการตั้งช่วงความถี่ซึ่งกันและกันเรียกกันว่าการตั้งแบนด์วิดธ์(Bandwidth) ซึ่งแสดงด้วยรูปที่2.28 เช่นว่า ความถี่ 250 เฮิร์ตซ์ ความแรง 18 เดซิเบล แบนด์วิดธ์ของความถี่ลดต่ำลงมาได้ถึง 80 เฮิร์ตซ์ และสามารถตอบสนองได้ถึง 2,000 เฮิร์ตซ์ในอีกช่วงหนึ่ง อย่างนี้เป็นต้น ดังนั้นหากเราเร่งความถี่ต่ำ 250 เฮิร์ตซ์ หรือปุ่มบูสต์ความถี่เสียงทุ้มอย่างเต็มที่(18เดซิเบล) ความถี่ตอบสนองหรือแบนวิดธ์ของตัวอีควอไลเซอร์จะอยู่ในช่วงนี้ ซึ่งสเป็คต่างๆของแต่ละเครื่องต้องอาศัยข้อมูลจากโรงงานหรือผลการทดสอบเครื่องที่เชื่อถือได้



รูปที่2.28
แสดงการบูสต์ความถี่และตัดความถี่

พาราเมตริคอีควอไลเซอร์(Parametric Equalizer) ต่างกับชนิดแรกตรงที่พาราเมตริคอีควอไลเซอร์มีการปรับแบนด์วิดธ์ได้อย่างต่อเนื่อง ซึ่งสามารถจะเปลี่ยนแปลงแบนด์วิดธ์ให้กว้างออก หรือแคบเข้าได้ ดังกราฟในรูปที่2.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่2.29

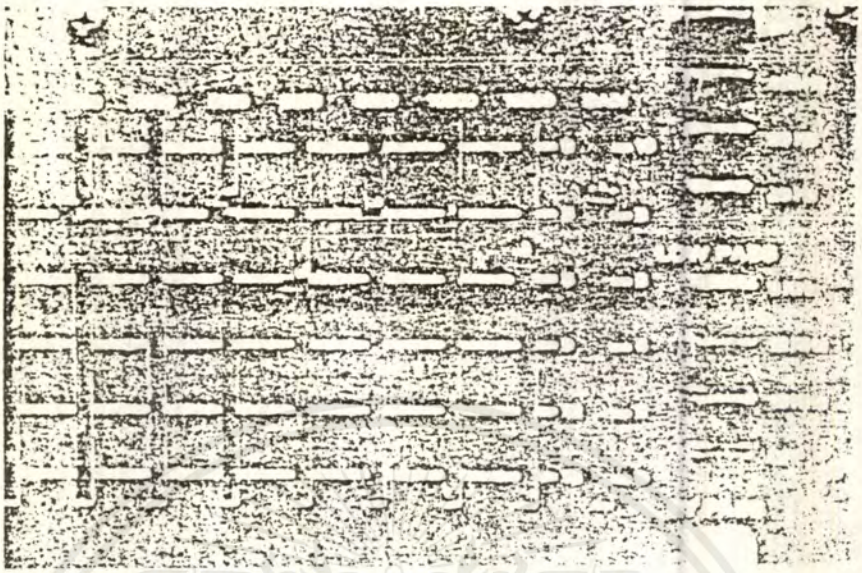
การปรับแต่งเพื่อเปลี่ยนแปลงแบนวิดธ์ของพาราเมตริกซ์อีควอไลเซอร์

กราฟฟิคอีควอไลเซอร์(Graphic Equalizer) โดยส่วนใหญ่แบบนี้จะใช้ตัวปรับความถี่เป็นสไลด์วอลลุ่มเพื่อการเพิ่ม(Boost)และลดความถี่(Attenuate) โดยมีการเลือกเฟ้นความถี่เพื่อเพิ่มหรือลดความถี่ ณ ความถี่ต่างๆ การกำหนดความถี่เป็นช่วงๆแบบนี้ถือว่าเป็นลักษณะเดียวกับงานที่เรียกว่ากราฟฟิค ซึ่งหมายถึงการนำเอาชิ้นส่วนต่างๆมาต่อกันจนเห็นเป็นรูปทรง แต่ละความถี่ก็มีแบนวิดธ์ของตนเอง

การตั้งความถี่(Frequency Setting) จำนวนช่องความถี่ในอีควอไลเซอร์ยิ่งมากช่องเท่าไรก็จะให้ความละเอียดเท่านั้น แต่ราคาก็จะเพิ่มขึ้นตามตัว โดยหลักมาตรฐานของความถี่การตั้งความถี่ต้องใช้หลักการของความถี่ฟูล(Full),ฮาล์ฟ(Half) และเธิร์ด(Third) ซึ่งหมายถึงความเป็นออคเตฟ(Octave)ของเสียงเท่าเดียว,ครึ่งเท่า และหนึ่งในสาม เช่นหากความถี่ต่ำสุดในออคเตฟนี้เริ่มที่ความถี่ 50เฮิร์ตซ์ หากใช้หลักฟูลออคเตฟโดยมีค่าโทนิคต่ำสุด 50เฮิร์ตซ์ จะได้ความถี่ในกลุ่มนี้เท่ากับ75,100,150,200,300,400,600และ...เฮิร์ตซ์
และหากใช้หลักของเฮิร์ตซ์ออคเตฟ
ความถี่โทนิคต่ำสุด50เฮิร์ตซ์จะได้กลุ่มความถี่อยู่ในช่วง50,60,80,100,120,160,200,240,320,400,480,640และ ...เฮิร์ตซ์ อย่างนี้เป็นต้น

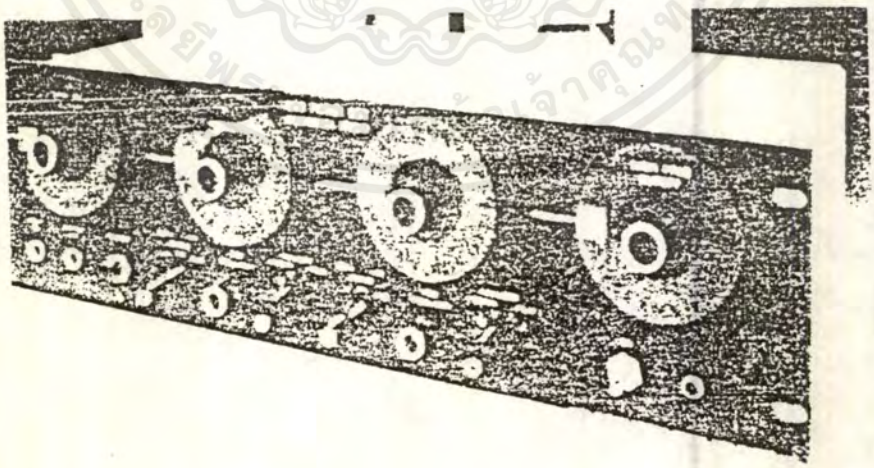
การตัดความถี่ทิ้ง(Filter) จะบอกว่าตัดทิ้งคงไม่ตรงความหมายต้องบอกว่ากรองความถี่เพื่อเลือกเอาเฉพาะความถี่ที่ต้องการไว้ เช่นว่าเสียงจากแหล่งจ่ายเกิดมีปัญหาจำเป็นต้องตัดส่วนนั้นออกจึงใช้วงจรตัดความถี่ซึ่งมีอยู่2อย่างคือโลว์-พาส ฟิลเตอร์ (Low-pass Filter) กับไฮ-พาส ฟิลเตอร์(High-pass Filter) ซึ่งแสดงไว้ในรูปท2.30ี่ เช่นเมื่อเข้าสู่สถานการณ์จริงเกิดมีเสียงคราง่ึงออกมา ซึ่งเสียงครางดังกล่าวสมมติว่าน่าจะอยู่ในย่าน35ถึง50เฮิร์ตซ์ เราสามารถตั้งวงจรตัดความถี่ ณ 50เฮิร์ตซ์ได้ โดยการตั้งวงจรกรองความถี่ให้ผ่านได้เฉพาะความถี่50เฮิร์ตซ์ขึ้นไป ซึ่งเรียกว่าวงจรไฮพาส(Hi-pass) ในทางตรงกันข้ามเวลาที่เราบันทึกเกิดมีเสียงขูดข่วนเป็นความถี่สูงดังกรอบแกรบ สามารถใช้วงจรตัดความถี่ดังกล่าวทิ้งไปได้ เรียกว่าโลว์พาส(Low-pass)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



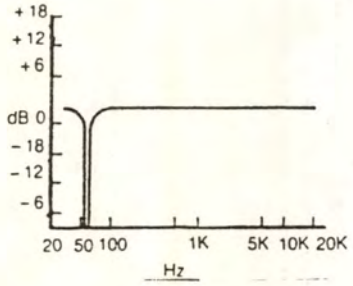
รูปที่2.30
ไฮ-พาส และ โล-พาส ฟิลเตอร์ ซึ่งอยู่ในอีควอไลเซอร์เธิร์ดออคเตฟ

นอตช์ฟิลเตอร์ (Notch Filter) เป็นเครื่องช่วยพิเศษเพื่อแก้ไขความผิดพลาดของเสียง โดยมีการจูนความถี่ทิ้งด้วยแบนด์วิดธ์ที่แคบมากๆ อย่างเช่นการแก้ปัญหาเสียงฮัม แก้ปัญหาเสียงโดนกวนจากระบบไฟ ดังแสดงไว้ในรูปที่ 2.31 และ 2.32



รูปที่2.31
น็อตช์ฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่2.32

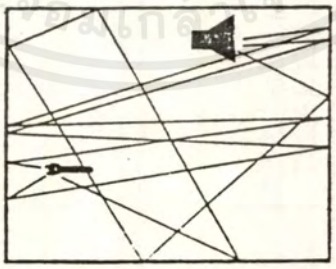
น๊อตซ์ฟิลเตอร์กับการจูนอิน-จูนเอาต์ความถี่ ซึ่งให้แบนวิดธ์แคบมากๆ

รีเวอร์เบอเรชั่น (Reverberation)

รีเวอร์เบอเรชั่นหรือรีเวิร์บ เป็นเครื่องช่วยทำเสียงก้องซึ่งเป็นเสียงที่เกิดจากความแตกต่างทางเวลาที่เสียงต้องวกไปวนมาในห้องบันทึกเสียงหรือหอประชุม การจะเกิดความก้องของเสียงมากน้อยแค่ไหนย่อมขึ้นอยู่กับขนาดของห้องนั้นๆ การทำให้เกิดเสียงก้องนั้นนับเป็นเสียงธรรมชาติอย่างหนึ่ง เพราะในบางครั้งที่เสียงออกมาจะแห้งจนเกินไปจะไม่น่าฟัง เครื่องทำเสียงก้องหรือเอ็คโค่จะเข้ามามีบทบาทให้เสียงที่ออกมานั้นไม่แห้งแล้งจนเกินไป

สำหรับเครื่องทำเสียงก้องนั้นแยกออกเป็น4แบบคือ อะคูสติค-เอ็คโค่แชมเบอร์,เพลทและฟอยลรีเวิร์บ, อิเลคทรอนิคส์ดิจิตอลรีเวิร์บ และสปริงรีเวิร์บ

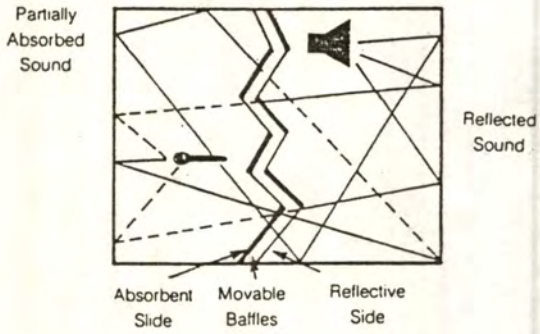
วิธีการอะคูสติคเอ็คโค่แชมเบอร์ เป็นวิธีการของการสร้างห้องให้สามารถทำเสียงก้องซึ่งเสียงดังกล่าวได้มาจากการที่เสียงจากลำโพงสะท้อนกับผนังเข้าไปยังไมโครโฟนอีกครั้งหนึ่ง เพื่อแก้ไขปัญหาของพื้นที่ที่เป็นเสียงตาย จึงอาจจะต้องจัดห้องแบบรูปที่2.34 การจัดระบบแบบนี้ให้คุณภาพเสียงดีที่สุด แต่ค่าใช้จ่ายสูงมาก นิยมใช้ในสตูดิโอใหญ่ๆเท่านั้น



รูปที่2.33

การเกิดเสียงอะคูสติคเอ็คโค่เกิดจากเสียงที่มาจากลำโพงกระทบกับผนังแล้วสะท้อนกลับไปยังไมโครโฟน ซึ่งวิธีการนี้ต้องวางพื้นที่ของไมโครโฟน และลำโพงให้ลงตรงพื้นที่ให้เสียงตายให้ได้ ไม่นั้นแล้วจะเกิดเสียงหอนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.34

การใช้แผ่นบั้ฟเฟิ้ลกั้นเพื่อให้เกิดการดูดซับทางหนึ่ง สะท้อนเสียงอีกทางหนึ่งเพื่อให้เกิดเสียงก้องดั่งธรรมชาติของเสียง

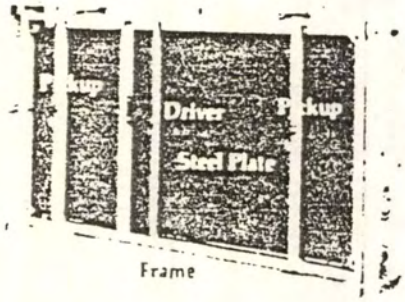
ส่วนเพลทรีเวอร์เบอเรชั่น(Plate Reverberation) เป็นการใช้วิธีการทางกลกับอิเลคทรอนิคส์ผสมกัน โดยการนำเอาแผ่นโลหะบางๆมาวางไว้ภายใต้แรงกดของเฟรม(ดูรูป2.35ก) เมื่อเสียงส่งเข้ามามีผลทำให้มูฟวิ่งคอยล์เกิดการเคลื่อนที่ แปรสภาพพลังงานกลเป็นพลังงานไฟฟ้า การก้องของเสียงต้องมีการเซ็ทอั้พให้ถูกต้องอย่างเช่นในงานแสดงสดต้องให้ค่าเวลาการก้องประมาณ1วินาที หากเป็นห้องประชุมขนาดใหญ่ต้องใช้ค่าเวลาการก้อง3วินาทีหรือมากกว่านั้น

ในขณะที่ฟอยล์(Foil Reverberation) จะใช้แผ่นฟอยล์เข้ามาแทนแผ่นเพลทซึ่งเป็นโลหะบางๆเท่านั้นเอง ดังรูปที่ 2.35 (ข)

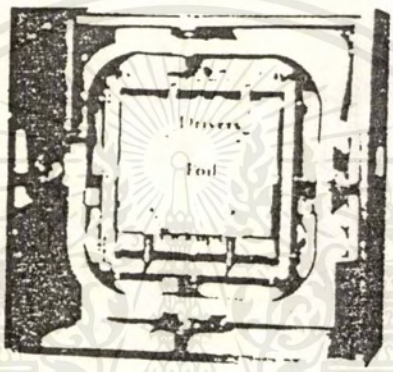
ในขณะที่ระบบดิจิตอล(Electronic Digital Reverberation) ใช้วิธีการของการเปลี่ยนสัญญาณอะนาลอกเป็นดิจิตอล และเปลี่ยนดิจิตอลกลับเป็นอะนาลอกเพื่อการใช้งานอีกครั้งในตอนสุดท้าย ซึ่งระบบข้อมูลอาศัยหน่วยความจำเข้ามาช่วย ดังนั้นทำให้รีเวิร์บที่เป็นดิจิตอลนี้สามารถทำเอฟเฟคต์อื่นๆได้อีก เช่นเอคโค่,ดีเลย์, เอกซ์ทรีเมลี่ลองรีเวิร์บ,สเตอริโอเฟสซิ่ง และคอรัสเอฟเฟคต์

สปริงรีเวอร์เบอเรชั่น(Spring Reverberation) เป็นอุปกรณ์ผสมระหว่างอุปกรณ์ทางกลกับอุปกรณ์อิเลกทรอนิกส์ นับเป็นรีเวอร์บที่มีสนนราคาไม่แพงนัก การทำงานโดยการป้อนสัญญาณเข้าไปทำให้สปริงเกิดการสั่นตามความถี่ แล้วเก็บผลอันนั้นกลับไปผสมเสียงจริง โดยปกติแล้วหากจะหวังผลธรรมชาติของเสียงคงจะหวังได้ไม่มากนัก แต่มีข้อเด่นตรงที่กระทัดรัดและราคาถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก) เพลทรีเวอร์เบอเรชั่น



ข) แผ่นฟอยล์ทองในฟอยล์รีเวอร์เบอเรชั่น

ค) อิเลคทรอนิกส์รีเวอร์เบอเรชั่นในงานระดับโปรเฟสชันแนล

รูปที่2.35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

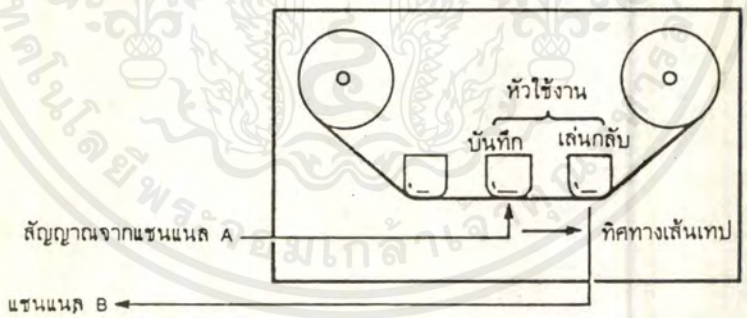
ดีเลย์(Delay)

มีความแตกต่างกันระหว่างเสียงก้องกับดีเลย์อยู่ ดีเลย์หากเอาความหมายระดับชาวบ้านทั่วไปคือเสียงเอ็คโค่ ความต่างของเครื่องเสียงทำเสียงก้องกับดีเลย์อยู่ที่เครื่องทำเสียงก้องใช้การสะท้อนของเสียง แต่ดีเลย์ใช้ความแตกต่างทางเวลาของเสียงโดยเสียงนั้นยังเป็นเสียงเดิม หากพูดออกไปแล้วผ่านดีเลย์มันจะมีเสียงเดิมออกไล่หลังตามมา นี่คือดีเลย์

ดีเลย์มีด้วยกัน2แบบ คือแบบที่ใช้เทป(Tape Delay) กับแบบที่เป็นดิจิตอล(Digital Delay) แบบที่ใช้เทปแสดงไว้ในรูปที่2.36 ซึ่งเป็นแนวคิดของระบบนี้ สัญญาณเสียงถูกส่งเข้าไปยังเทปเพื่อบันทึกและเพลย์แบ็คไล่หลังกันออกไป ความต่างทางเวลาจะมากหรือน้อยขึ้นอยู่กับสปีดของเส้นเทปที่เดินผ่านหัวเทป การใช้งานระบบนี้ต้องเอาสัญญาณจากคอนโซลหรือมิกเซอร์ออกทางจุดที่เขียนว่าSend และดึงเอาสัญญาณส่วนนี้กลับมาทางจุดReturn ในส่วนนี้จะเป็นส่วนของเอฟเฟกต์ในเครื่องมิกซ์

ในขณะที่ดิจิตอลดีเลย์ใช้ระบบอิเลคทรอนิกส์เข้าช่วย ทำให้การควบคุมเวลาเปลี่ยนแปลงได้ง่ายกว่าสะดวกกว่า วงจรจะไม่ใช้เทป จะไม่ใช้อุปกรณ์ที่เคลื่อนตัวแต่อย่างใด ทำให้สัญญาณรบกวนมีน้อยกว่า หรือเรียกให้ค่าS/Nดีกว่า แต่ราคาอาจจะแพงกว่า

มันจะเอาสัญญาณเสียงที่ถือว่ายังแห้งอยู่นั้นส่งเข้าสู่วงจรดิจิตอลเพื่อส่งเข้าสู่ระบบหน่วงเวลาแล้วส่งกลับ ด้วยวิธีการเปลี่ยนสัญญาณทั่วไปเรียกว่าอะนาลอก ให้เป็นระบบข้อมูลในเชิงตัวเลขที่เรียกว่าระบบดิจิตอล ทำกระบวนการต่างๆเสร็จแล้วจึงเปลี่ยนข้อมูลกลับเป็นอะนาลอกอีกครั้ง วิธีการดังกล่าวเรียกว่าดิจิตอลดับบลิ้ง(Digital Doubling)



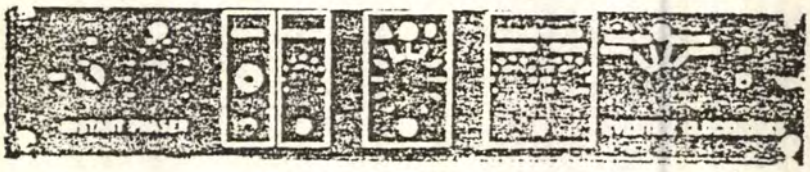
รูปที่2.36
วิธีการของเทปดีเลย์

เฟสซิ่งและแฟลงกิ้ง(Phasing and Flanger)

ในกระบวนการเอฟเฟคมีการนำเอาสัญญาณที่ต่างเวลามาใช้อีกกรณีหนึ่งคือเฟสซิ่ง(Phasing) ซึ่งเป็นตัวที่แยกเสียงเพื่อสร้างเฟสสัญญาณใหม่ ดูเหมือนจะอธิบายได้ยาก คุยกันง่ายๆว่าหากเสียงใดมีลักษณะเป็นพัลซ์(เสียงที่โดยขลิบยอดสัญญาณ) หรือเสียงที่มีการสายสั่น ซึ่งอาจมาจากเสียงพูดหรือเสียงจากการเล่นดนตรี เราเรียกว่าเสียงทรีโมโล(Tremolo)ก็ได้ ซึ่งเฟสซิ่งมีทั้งชนิดที่ใช้เทปและอุปกรณ์อิเลคทรอนิกส์ แต่ในบางคราวเสียงดังกล่าวถูกส่งเข้าเครื่องมือ2ชนิด และทำการเล่นกลับออกมาโดยตัวหนึ่งจัดเฟส อีกตัวหนึ่งทำการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วงเวลา เสียงที่ออกมาจะเหมือนกันกับเสียงเทปที่มีสปีดเร็วๆแล้วลดสปีดลงมาต่ำ เราเรียกวิธีการนี้ว่าแฟลงเกอร์(Flanger)



รูปที่2.37
อิเล็กทรอนิกส์เฟสเซอร์

รูปที่2.38
อิเล็กทรอนิกส์แฟลงเกอร์

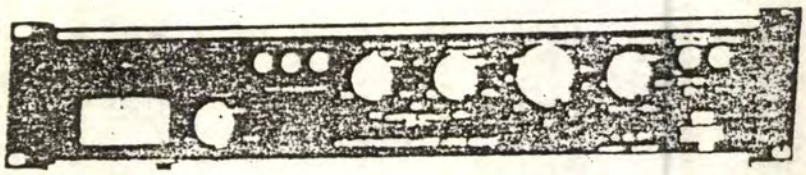
คอมเพรสเซอร์และลิมิตเตอร์(Compressors and Limiters)

ในการบันทึกเสียงพบว่าเสียงดนตรีกับเสียงร้องต้องมีความสัมพันธ์กัน บางครั้งเสียงร้องที่ออกมามีความแรงน้อยกว่าเสียงดนตรี เรียกว่าเสียงจม ในงานแสดงสดก็เหมือนกันหากเกิดปัญหาขึ้นมา เสียงที่เป็นเสียงเอกของงานอาจจะเป็นเพียงเสียงประกอบเท่านั้น จึงต้องมีเครื่องคอมเพรสเซอร์(Compressor) เพื่อเข้ามาควบคุมระดับความแรงสัญญาณเหมือนระบบเอจีซี(AGC:Automatic Gain Control) ซึ่งเป็นวงจรควบคุมอัตราการขยายคงที่ในเครื่องรับวิทยุ-โทรทัศน์ กล่าวคือหากสัญญาณนั้นมีความแรงน้อยไปมันจะขยายให้มากขึ้น หากสัญญาณนั้นมีความแรงมากแล้วอัตราขยายจะลดลง เพื่อให้เสียงดังกล่าวมีระดับความแรงสัญญาณที่คงที่สดใสตลอดเวลาไม่ว่านักร้อง,นักพูด,เสียงดนตรีที่เป็นเครื่องเป่าจะส่ายจะแกว่งในทิศทางเสียงไปอย่างไร แต่เสียงจะไม่วูบวาบขาดหายแต่อย่างใด

คอมเพรสเซอร์จะมีฟังก์ชั่นการใช้งานอยู่4อย่างคือ ค่าอัตราการยกระดับ(Ratio) เช่นว่าอัตรา2/1 หมายถึงว่ามันจะขยายสัญญาณขาเข้า 2dB แต่สัญญาณที่ออกไปจะขยายเพียง 1dB เพราะสัญญาณที่ต้องการยกระดับจะมีความแรงน้อย หากอัตรา 5/1 หมายถึงขยายสัญญาณเข้า 5dB แต่ขยายออก 1dB ต่อมาก็คือระดับเพดานสัญญาณเสียง(Threshold) คือค่าความแรงต่ำสุดที่คอมเพรสเซอร์จะยกระดับขึ้นมา เพราะความแรงที่น้อยกว่านี้จะได้เสียงที่ไม่มีคุณภาพมีการรบกวนมากเกินไป ประการที่3 คือค่าแอคแท็คไทม์(Attack Time) หากให้ค่าเวลาส่วนนี้มากมันจะยกระดับเสียงเบสเสียงกลองได้ดี หากให้ค่าเวลาสั้นๆมันจะสอดคล้องกับเครื่องเคาะ ซึ่งอันนี้ก็ขึ้นอยู่กับความต้องการทำเอฟเฟคต์นั้นๆด้วย และประการสุดท้ายก็คือรีลีสไทม์(Release Time)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อันหมายถึงค่าเวลาที่เสียงจะกลับสู่สภาวะปกติ สมมติง่ายๆว่าหากนักร้องต้องการผ่อนเสียงแต่คอมเพรสเซอร์อัดเสียงให้แรงขึ้น มันก็จะเสียอารมณ์เหมือนกัน ดังนั้นการปรับค่ารีลีสไทม์จึงสอดคล้องกันกับเพลง อย่างเช่นเพลงช้าต้องปรับค่าเวลาส่วนนี้ให้ยาว ปรับค่าเวลาสั้นๆใช้กับเพลงเร็ว



รูปที่2.39
ลิมิตเตอร์-คอมเพรสเซอร์

ส่วนลิมิตเตอร์ใช้กับคอมเพรสเซอร์ที่มีการใช้อัตราสัญญาณ 10/1 ใส่เพื่อซีลเสียงอย่าให้ดังแรงจนเกินพอดี หากความแรงนั้นมากเกินไปมันจะบังคับให้ความแรงลดอยู่ในระดับปกติ โดยตัวลิมิตเตอร์บางเครื่องสร้างให้ปรับเพดานเสียงได้ด้วย และในความเป็นจริงหากมีการใช้คอมเพรสเซอร์จะมีปัญหาเรื่องเสียงซี้ดความถี่สูงผสมออกไปด้วย จึงมีการคิดเครื่องDe-esserกรองความถี่ดังกล่าวโดยเสียงยังโปร่งใสเหมือนเดิม

อุปกรณ์ช่วยเสียงตัวอื่น ๆ(Other Signal Processors)

เอกซ์แพนเดอร์(Expander) คล้ายกับคอมเพรสเซอร์ เพียงแต่คอมเพรสเซอร์เสมือนการสร้างหรือยกขึ้นมา แต่เอกซ์แพนเดอร์ทำหน้าที่เป็นตัวเพิ่ม แต่อัตราของเอกซ์แพนเดอร์อาจจะเป็นอัตราส่วนเพิ่ม เช่น ½, 1/3เป็นต้น ซึ่งหมายความว่าส่วนที่ระบุว่าอัตรา1/2หากอินพุต1เดซิเบล เมื่อขับออกทางเอาต์พุตจะได้2เดซิเบล หากเป็น 1/3 หมายความว่าอินพุต1เดซิเบล เมื่อขับออกทางเอาต์พุตจะได้3เดซิเบล

ดอลบี้(Dolby) ในการบันทึกเสียงลงบนแผ่นฟิล์มหรือเส้นเทป จะมีผลการรบกวนจากฟิล์มหรือจากสนามแม่เหล็กของเส้นเทป เสียงนั้นจะชัดเจนขึ้นเมื่อเสียงถูกปล่อยว่างไว้ เช่นในเทประหว่างเพลงต่อเพลงจะมีเสียงรบกวนเกิดขึ้นอย่างชัดเจน ในขณะที่ฟิล์มซึ่งใช้ระบบแสงรับสัญญาณจะมีเสียงกรอบแกรบอันเนื่องมาจากน้ำยาไม่สม่ำเสมอหรือการถูกขูดขีด ระบบดอลบี้นี้จะเข้ามากำจัดสัญญาณรบกวนดังกล่าวให้หายไป โดยดอลบี้แยกออกเป็น2แบบคือแบบเอ ซึ่งเป็นการใช้งานระดับมืออาชีพ กับแบบบี ในงานทั่วไป

ดีบีเอกซ์(dbx) เป็นคอมเพรสเซอร์ที่ทำงานเครื่องเดียวให้ความถี่ได้ตลอดย่าน(Full-Frequency Range) จาก 20-20,000 เฮิร์ตซ์ กำจัดสัญญาณรบกวนอีกไม่น้อยกว่า 30 เดซิเบล

อะนาลอกไทม์ยูนิต(Analog Time Unit) เป็นเครื่องสร้างเอฟเฟคต์เสียงทางวิทยาศาสตร์,เสียงสยองขวัญ หรือทำเสียงแปลกๆใส่ภาพยนตร์ตอนที่เดินเรื่องด้วยภาพ

เอเพกซ์ออรัลเอกไซเตอร์(Aphex Aural Exciter) เหมือนกับอีควอไลเซอร์ เพื่อยกระดับเสียงที่เครื่องขยายตอบสนองได้น้อย แต่ไม่มีผลต่อความถี่ต่ำ

ฮาร์โมไนเซอร์(Harmonizer) เป็นตัวสร้างเสียง2เท่า 3เท่า 4เท่า ซึ่งเป็นเสียงประสาน(Chorus)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

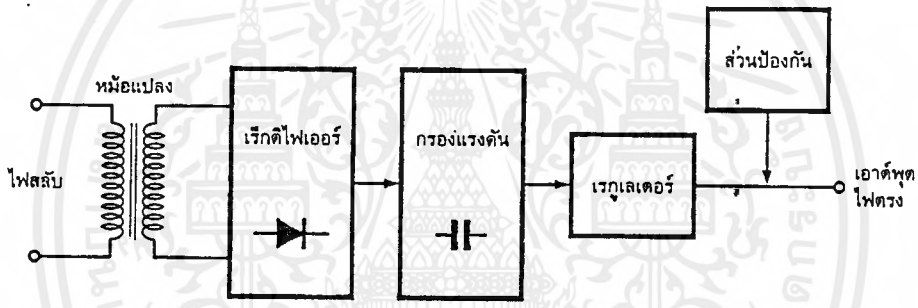
พิตช์ทรานส์พอเซอร์(Pitch Tranposer) ทำเอฟเฟคต์ได้เหมือนอย่างการเปลี่ยนแปลงสปีดของออสซิลเลเตอร์ ซึ่งทำให้เสียงที่เกิดขึ้นมีการสั่นขยับขึ้นลง แต่การปรับระยะทำได้กว้างและให้เสียงที่ใสกว่า

2.6 แหล่งจ่ายไฟ

บล็อกไดอะแกรมของแหล่งจ่ายไฟ

ส่วนประกอบหลักๆมีดังนี้

1. หม้อแปลงลดแรงดันจาก 220 โวลต์
2. ส่วนเร็กติไฟเออร์ (rectifier)
3. ส่วนกรองแรงดัน (filter)
4. ส่วนควบคุมแรงดันคงที่ (recgulator)
5. ส่วนป้องกัน



รูปที่ 2.40
บล็อกไดอะแกรมพื้นฐานของแหล่งจ่ายไฟ

จากรูปที่2.40หม้อแปลงจะทำหน้าที่ลดแรงดันไฟบ้านจาก 220 โวลต์เอซี ให้เหลือตามที่ต้องการ แรงสลับไฟทางขดทุติยภูมิของหม้อแปลงจะถูกป้อนเข้าวงจรเร็กติไฟเออร์ เพื่อเปลี่ยนกระแสไฟสลับให้เป็นไฟตรง อุปกรณ์ทำหน้าที่หลักในส่วนนี้คือ ไดโอดเร็กติไฟร์ หลังจากนั้นจะผ่านเข้าวงจรกรองแรงดันเพื่อให้ได้ไฟตรงที่มีความราบเรียบมากขึ้น โดยใช้ตัวเก็บประจุเป็นอุปกรณ์หลัก จากไฟตรงที่ยังมีค่าไม่คงที่แน่นอนนัก จะถูกป้อนเข้าสู่วงจรเรกูเลเตอร์ เพื่อควบคุมให้ได้แรงดันไฟตรงเอาต์พุตที่คงที่มากขึ้น ในส่วนเรกูเลเตอร์มักใช้ซีเนอร์ไดโอดหรือไอซีเรกูเลเตอร์เป็นอุปกรณ์ที่ทำหน้าที่เป็นหลักในการควบคุมแรงดัน

นอกจากนั้นในแหล่งจ่ายไฟที่มีประสิทธิภาพสูงๆ จะมีวงจรควบคุมกระแสเอาต์พุตด้วย กล่าวคือเมื่อใดที่โหลดดึงกระแสมากจะทำให้แรงดันเอาต์พุตลดลง วงจรนี้จะตรวจจับได้และส่งสัญญาณไปควบคุมให้ส่วนเรกูเลเตอร์ทำงานเพิ่มขึ้น เพื่อป้องกันมิให้แรงดันเอาต์พุตตกลง นอกจากนั้นยังสามารถเพิ่มกระแสทางเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ด้วยการต่อทรานซิสเตอร์กำลัง ส่วนสุดท้ายคือส่วนป้องกันซึ่งก็มีหลายๆแบบ เช่น ป้องกันเอาต์พุตลัดวงจร, ป้องกันโหลดดึงกระแสมากเกินไป, ป้องกันการต่อผิดขั้ว,ป้องกันในเรื่องอุณหภูมิ

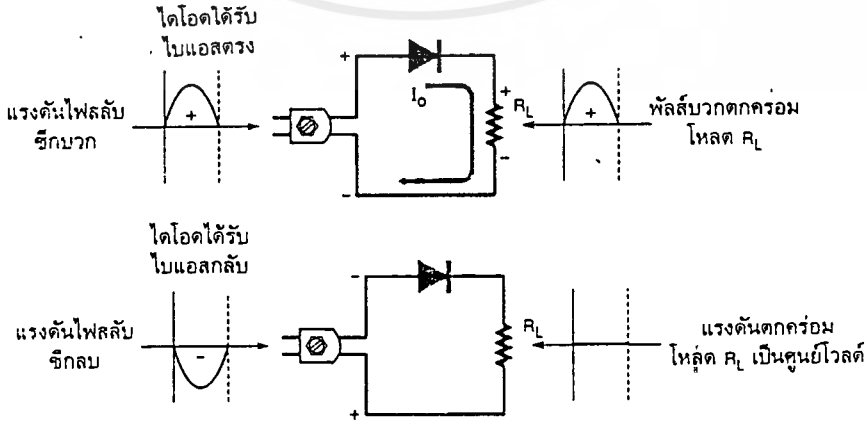
2.7 วงจรเร็กติไฟร์และกรองแรงดัน

ตัวอย่างวงจรเร็กติไฟร์มี 3 แบบคือ แบบครึ่งคลื่น(half wave), แบบเต็มคลื่น(full wave), และแบบบริดจ์(bridge) ดังรูปที่ 2.41ในรูปที่2.41(ก) เป็นวงจรเร็กติไฟร์แบบครึ่งคลื่นใช้ไดโอดเพียงตัวเดียวในการเร็กติไฟร์ ไดโอดจะยอมให้กระแสไฟฟ้าผ่านไปได้เมื่อมันได้รับแรงดันไบแอสตรง จากไฟสลับที่ผ่านการลดแรงดันโดยหม้อแปลง จะมีเพียงแรงดันในซีกบวกเท่านั้นที่สามารถผ่านไปได้ จึงได้รูปสัญญาณของแรงดันเอาต์พุตเป็นช่วงๆ ทั้งนี้เพราะในซีกลบของแรงดันไฟสลับไม่สามารถผ่านไดโอดไปได้นั่นเอง

ในรูปที่2.41(ข) เป็นวงจรเร็กติไฟร์แบบเต็มคลื่น จากข้อด้อยในการเร็กติไฟร์แบบครึ่งคลื่นที่ได้แรงดันเอาต์พุตจากไฟสลับเพียงซีกเดียว จึงเพิ่มไดโอดเข้าไปอีก 1 ตัว และใช้หม้อแปลงลดแรงดันแบบที่มีแท็ปกลาง การทำงานจะเริ่มจากในช่วงซีกบวกของไฟสลับทางอินพุตจะทำให้ไดโอด D_1 ทำงานยอมให้มีกระแสไฟฟ้าผ่านตัวมันไปยังโหลด R_L เกิดมีแรงดันตกคร่องโหลด R_L ขึ้น ต่อมาเมื่อไฟสลับในซีกลบเข้ามา แท็ปกลางของหม้อแปลงจะมีขั้วทางไฟฟ้าเป็นลบ ในขณะที่ขดลวดของหม้อแปลงในตำแหน่ง B เป็นขั้วบวก ทำให้ไดโอด D_2 ได้รับการไบแอสตรงจึงนำกระแส เกิดกระแสไฟฟ้าไหลผ่านไปยังโหลด R_L เช่นเดียวกับในซีกบวก จึงได้แรงดันเอาต์พุตมีลักษณะเป็นพัลส์

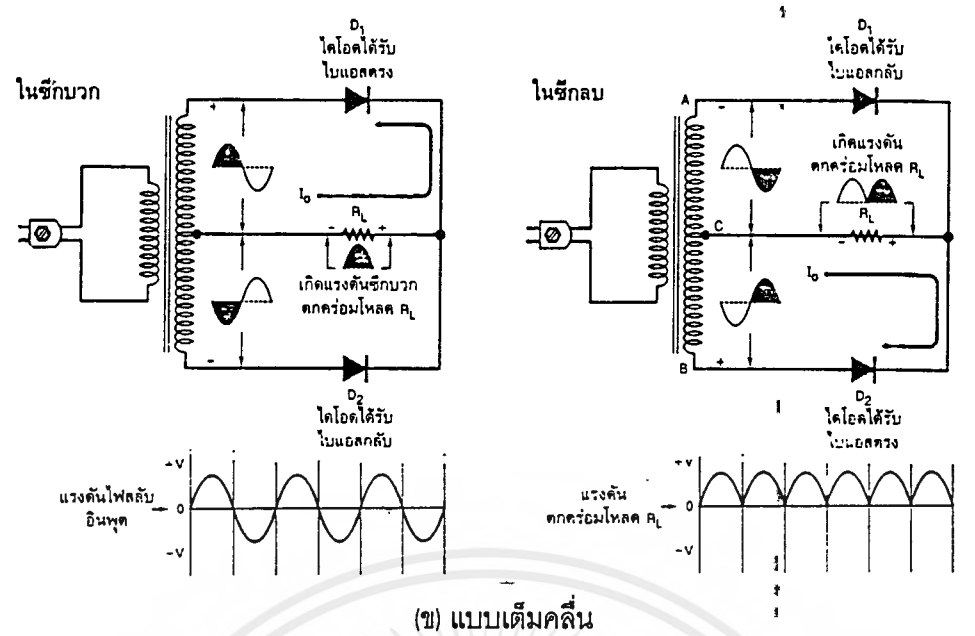
ในการเร็กติไฟร์แบบเต็มคลื่นต้องใช้หม้อแปลงที่มีแท็ปกลาง ทำให้กระแสของหม้อแปลงถูกแบ่งครึ่ง ส่งผลให้ความสามารถในการจ่ายกระแสของหม้อแปลงลดลง จึงได้มีการคิดใช้วิธีการเร็กติไฟร์เต็มคลื่นอีกแบบหนึ่งคือแบบบริดจ์ ในการเร็กติไฟร์แบบนี้จะให้ผลทางเอาต์พุตเหมือนกับการเร็กติไฟร์แบบเต็มคลื่นทุกประการ แต่หม้อแปลงที่ใช้ในการลดแรงดันไม่ต้องมีแท็ปกลาง และจะใช้ไดโอดเพิ่มอีก 2 ตัว ดังวงจรในรูปที่2.41 (ค)

ในซีกบวกของไฟสลับ จุด A จะมีขั้วเป็นบวก จุด B มีขั้วเป็นลบ ทำให้ไดโอด D_1 และ D_2 ทำงาน เกิดกระแสไฟฟ้าไหลผ่านไปยังโหลด R_L เกิดแรงดันตกคร่อมโหลด R_L ต่อมาเมื่อไฟสลับในซีกลบเข้ามา จุด A จะกลับเป็นขั้วลบ จุด B เป็นขั้วบวก ทำให้ไดโอด D_3และ D_4 สลับมาทำงานบ้าง เกิดกระแสไฟฟ้าไหลผ่านโหลด R_L และเกิดแรงดันคร่อมโหลด R_L เหมือนกับในซีกบวก จึงได้แรงดันเอาต์พุตออกมาครบทั้งสองซีกของไฟสลับ

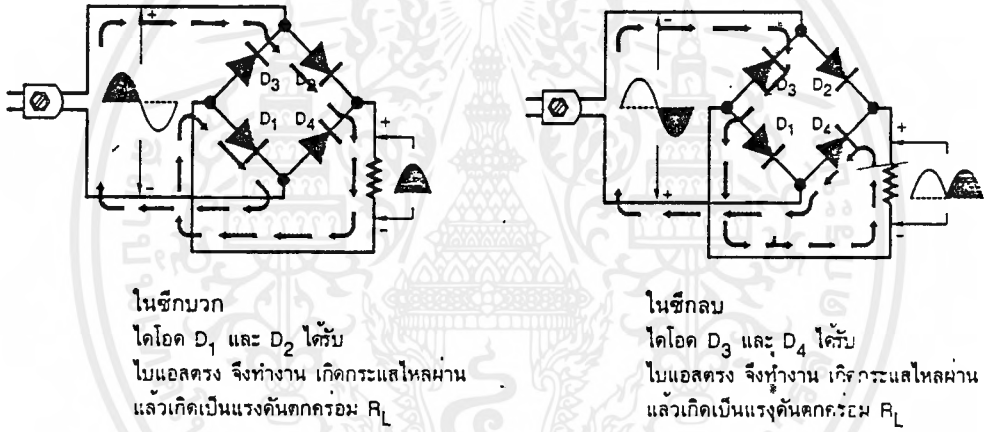


(ก) แบบครึ่งคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) แบบเต็มคลื่น



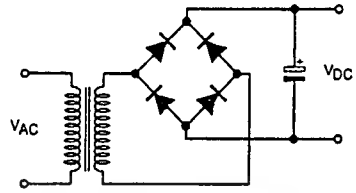
(ค)แบบบริดจ์

รูปที่2.41

วงจรเร็กติไฟร์พื้นฐาน

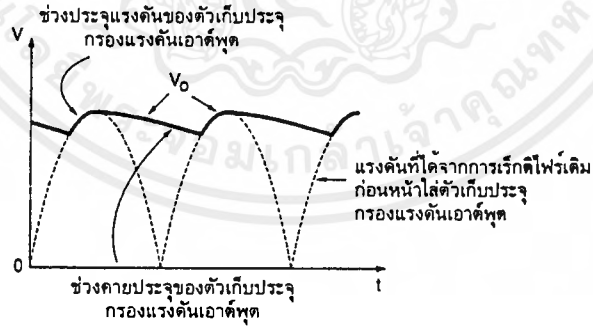
จากรูปที่2..41จะเห็นว่าเอาต์พุตของวงจรเร็กติไฟร์จะได้เป็นพัลส์ไฟตรง ซึ่งไม่มีความราบเรียบ และแรงดันยังไม่คงที่เท่าที่ควร จึงต้องมีการต่ออุปกรณ์เพื่อทำหน้าที่กรองแรงดันให้เรียบ อย่างง่ายที่สุดก็คือต่อตัวเก็บประจุค่าสูงๆคร่อมที่เอาต์พุต จะทำให้ได้สัญญาณเอาต์พุตออกมาเรียบขึ้นดังวงจรในรูปที่2.42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่2.42
การต่อตัวเก็บประจุที่เอาต์พุต เพื่อกรองแรงดันให้เรียบขึ้น

ตัวเก็บประจุช่วยกรองแรงดันได้อย่างไร ด้วยคุณสมบัติของตัวเก็บประจุที่สามารถคายและเก็บประจุไฟฟ้าได้ เมื่อวงจรเร็กติไฟร์ได้พัลส์ไฟตรงมา ในช่วงขาขึ้นของแรงดันตัวเก็บประจุจะเริ่มเก็บประจุแรงดัน และเมื่อแรงดันอินพุตจากวงจรเร็กติไฟร์เริ่มลดลง ตัวเก็บประจุก็จะเริ่มทำการคายประจุออกมาอย่างช้าๆ จนเมื่อแรงดันจากการเร็กติไฟร์ในอีกซีกหนึ่งของไฟสลับเข้ามา ตัวเก็บประจุก็จะกลับมาประจุแรงดันอีกครั้งหนึ่ง ช่วงเวลาของการคายประจุออกจะช้ากว่าช่วงแรงดันซีกใหม่จากการเร็กติไฟร์เข้ามาประจุแรงดัน ทำให้แรงดันที่ตกคร่อมตัวเก็บประจุซึ่งก็คือแรงดันเอาต์พุตมีความเรียบเป็นเส้นตรงมากขึ้น ดังในรูปที่2.43



รูปที่2.43
ลักษณะการกรองแรงดันของตัวเก็บประจุ

นอกจากตัวเก็บประจุเดี่ยวๆ แล้วยังสามารถเพิ่มตัวเหนี่ยวนำและความต้านทานช่วยในการกรองแรงดันให้เรียบขึ้นด้วยดังรูปที่ 2.44เมื่อต่อตัวเหนี่ยวนำเข้าไป ค่าความเหนี่ยวนำของตัวเหนี่ยวนำจะสร้างค่าอิมพีแดนซ์ค่าสูงต้านส่วนประกอบกระแสสลับของกระแสไฟฟ้าที่ไหลผ่านไดโอด แต่ในขณะเดียวกันตัวเหนี่ยวนำก็

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ยอมให้ส่วนประกอบกระแสตรงของกระแสไฟฟ้าที่ไหลผ่านไดโอดผ่านออกไปได้ ทำให้แรงดันเอาต์พุตมีความเรียบมากขึ้น แต่อย่างไรก็ตามการใช้ตัวเหนี่ยวนำเพื่อกรองแรงดันเพียงอย่างเดียว ยังไม่สามารถทำให้ริปเปิล (ripple) หรือระลอกคลื่นบนแรงดันไฟตรงหมดไปได้ นอกจากนี้การใช้ตัวเหนี่ยวนำเพียงอย่างเดียวในการกรองแรงดันยังทำให้แรงดันเอาต์พุตที่ได้มีค่าลดลง จึงต้องต่อตัวเก็บประจุเพิ่มเข้าไปด้วย ดังในรูปที่2.44(ก) เพื่อช่วยให้แรงดันเอาต์พุตมีความราบเรียบเพิ่มมากขึ้น และมีค่าแรงดันไฟตรงสูงขึ้นด้วย

อย่างไรก็ดีการใช้ตัวเหนี่ยวนำก็มีความยุ่งยากไม่น้อยในการสร้างตัวเหนี่ยวนำขึ้นมาใช้งาน จึงมีการใช้ตัวต้านทานมาต่อแทนตัวเหนี่ยวนำดังในรูปที่2.44(ข)ซึ่งก็พอใช้งานได้แต่ไม่เหมาะที่จะใช้งานที่มีกระแสสูงๆ เพราะจะเกิดความร้อนสะสมจำนวนมากที่ตัวต้านทานอาจทำให้ตัวต้านทานไหม้เสียหายได้

(ก) ใช้ตัวเหนี่ยวนำกับตัวเก็บประจุ (ข) ใช้ตัวต้านทานกับตัวเก็บประจุ

รูปที่ 2.44

การใช้ตัวเหนี่ยวนำและตัวต้านทานมาต่อร่วมกับตัวเก็บประจุเพื่อกรองแรงดัน

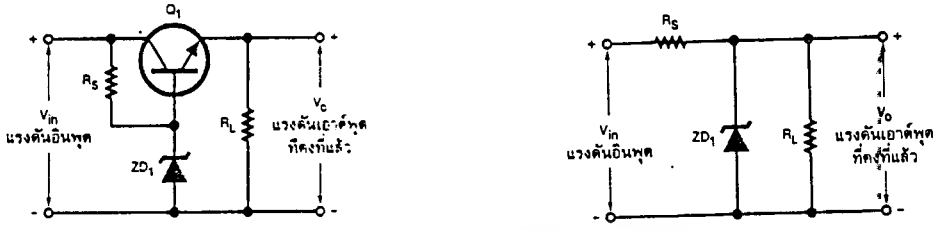
2.8 วงจรเรกูเลเตอร์

วงจรเรกูเลเตอร์ที่ง่ายที่สุด คือการใช้ซีเนอร์ไดโอด วงจรเรกูเรเตอร์สามารถแบ่งได้ 2 แบบคือ แบบอนุกรม และ แบบขนาน

วงจรเรกูเรเตอร์แบบอนุกรมคือ วงจรเรกูเลเตอร์ที่ต่ออนุกรมระหว่างแหล่งจ่ายไฟตรงที่ยังไม่คงที่กับโหลด ดังแสดงในรูปที่2.45(ก) ในวงจรนี้ใช้ซีเนอร์ไดโอดเป็นตัวกำหนดแรงดันเอาต์พุต กระแสแทนที่จะไหลจากตัวซีเนอร์ไดโอดออกไปยังโหลดโดยตรง จะผ่านเข้าที่ขาเบสของทรานซิสเตอร์ ทำให้ทรานซิสเตอร์ทำงานเกิดแรงดันปรากฏขึ้นที่เอาต์พุต จากการต่อทรานซิสเตอร์เข้าไปนี้ ทำให้วงจรมีความสามารถในการจ่ายกระแสไฟฟ้าได้สูงขึ้น และเมื่อไม่มีโหลดในวงจรจะมีกระแสไฟฟ้าไหลผ่านซีเนอร์ไดโอดเพียงอย่างเดียว ทำให้ไม่เกิดกำลังงานความร้อนสูญเสียที่ตัวทรานซิสเตอร์

ส่วนวงจรในรูปที่2.45(ข) เป็นวงจรเรกูเลเตอร์แบบขนาน ซึ่งยังคงใช้ซีเนอร์ไดโอดเป็นตัวกำหนดแรงดันเอาต์พุตอยู่ โดยมีตัวต้านทาน R_S ทำหน้าที่กำจัดกระแสไฟฟ้าที่ไหลผ่านตัวซีเนอร์ไดโอดไม่ให้มากเกินไป ปกติซีเนอร์ไดโอดต้องการกระแสเพียง 5 มิลลิแอมป์ก็ทำงานแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

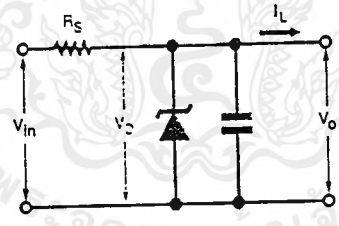


(ก) แบบอนุกรม (ข) แบบขนาน

รูปที่2.45

วงจรเรกูเลเตอร์แบบใช้ซีเนอร์ไดโอด

สรุปวงจรเรกูเลเตอร์แบบใช้ซีเนอร์ไดโอด



รูปที่2.46

สรุปวงจรและการคำนวณวงจรเรกูเลเตอร์แบบใช้ซีเนอร์ไดโอด

ในกรณีกระแสโหลดคงที่/แรงดันอินพุตเปลี่ยนแปลง

$$R_S = (V_{in(min)} - V_D)/1.1I_L$$

กำลังสูญเสียในซีเนอร์

$$P_D = \left[\left((V_{in(max)} - V_D)/R_S\right) - I_L \right] V_D$$

ในกรณีที่กระแสโหลดเปลี่ยนแปลง/แรงดันอินพุตคงที่

$$R_S = (V_{in} - V_D)/1.1I_{L(max)}$$

$$P_D = \left[\left((V_{in} - V_D)/R_S\right) - I_{L(min)}\right] V_D$$

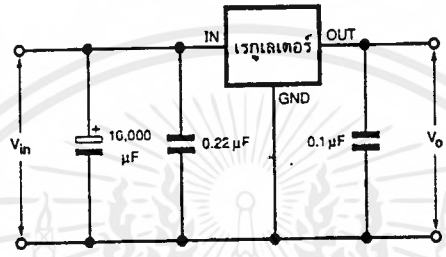
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีกระแสโหลดเปลี่ยนแปลง/แรงดันอินพุตเปลี่ยนแปลง

$$R_S = (V_{in(min)} - V_D)/1.1I_{L(max)}$$

$$P_D = \left[\left((V_{in(max)} - V_D)/R_S\right) - I_{L(min)}\right] V_D$$

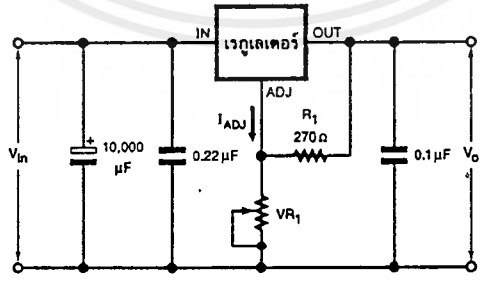
สรุปวงจรเรกูเลเตอร์แบบใช้ไอซีเรกูเลเตอร์ 3 ขา



(ก) วงจรใช้งานของไอซีเรกูเลเตอร์ตระกูล 78XX และ 79XX

(ถ้าเป็น 79XX ต้องสลับขั้วตัวเก็บประจุ 10,000 µFด้วย)

สรุปวงจรเรกุเลเตอร์แบบซีเนอร์ไดโอด



(ข) วงจรใช้งานของไอซีเรกูเลเตอร์อนุกรม 317 และ 337 ปรับค่าแรงดันเอาต์พุตได้

(หากเป็น 337 ต้องสลับขั้วตัวเก็บประจุ 10,000 µF ด้วย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

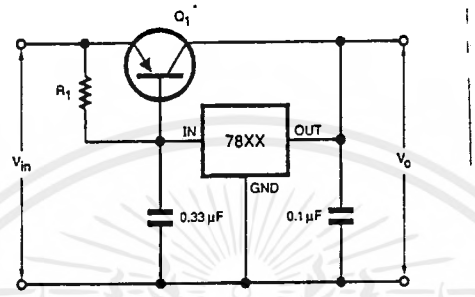
$V_O = 1.25\left(1+(VR_1/R_1)\right) + I_{ADj}\ VR_1$

ปกติ I_{ADj} เท่ากับ 50 ไมโครแอมป์

VR_1 สามารถเลือกได้โดยใช้การคำนวณจากสูตร

$VR_1 = (96*V_O) - 120$

V_{in} ต้องมีค่ามากกว่า V_O อย่างน้อย 2.5 โวลต์



(ค) การขยายกระแสให้ไอซีเรกูเลเตอร์ 3 ขา

*ถ้าเป็นไอซีเบอร์ 79XX ให้เปลี่ยนทรานซิสเตอร์เป็นแบบ NPN

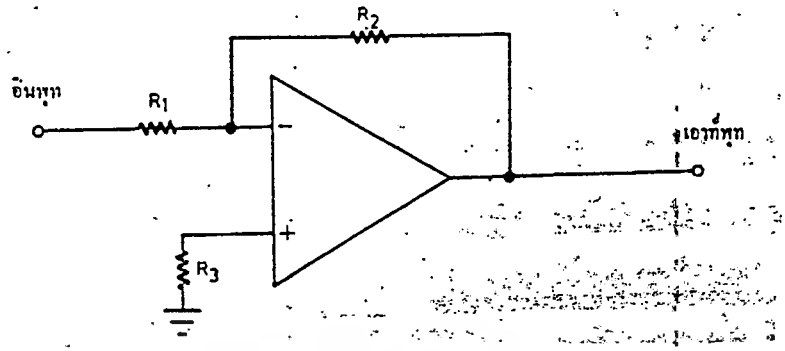
รูปที่2.47

สรุปวงจร และการคำนวณวงจรเรกูเลเตอร์แบบใช้ไอซีเรกูเลเตอร์ 3 ขา

2.9 วงจรการขยายแบบกลับเฟส (Inverting Amplifier)

เราสามารถกำหนดอัตราขยายได้ตามใจชอบด้วยการป้อนกลับ และวงจรขยายแบบกลับเฟสดังแสดงในรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่2.48

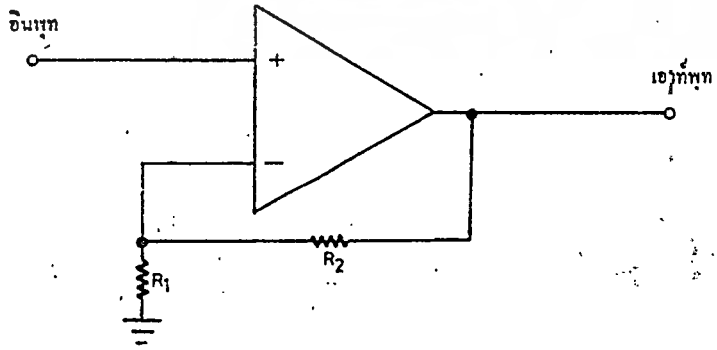
วงจรขยายแบบกลับเฟส

จากรูปที่2.48อัตราขยายของวงจรสามารถคำนวณได้ด้วยค่าอัตราส่วนของ $R_2\backslash R_1$ นั่นคือแรงดันเอาต์พุตจะมีค่าเท่าผลคูณของ $R_2\backslash R_1$ กับแรงดันอินพุต สัญญาณเอาต์พุตที่ได้จะอยู่ในลักษณะมีเฟสกลับกับอินพุต เพราะเราทำการป้อนสัญญาณเข้าทางขาอินเวอร์ติ้งอินพุต

ส่วนหนึ่งที่พึงจะต้องทำก็คือค่า R_3 ควรจะเลือกให้มีค่าใกล้เคียงกับค่าของ R_1 และ R_2 ขนานกัน เพื่อชดเชยการผิดพลาดเนื่องจากแรงดันออฟเซตที่อาจเกิดขึ้นจากกระแสไบแอส

โดยปกติถ้าป้อนสัญญาณอินพุตเป็นสัญญาณไฟสลับ เอาต์พุตที่ได้ก็จะขึ้นอยู่กับอินพุต จะเห็นได้ว่าผลตอบสนองต่อความถี่ของออปแอมป์ก็มีส่วนสำคัญ ดังนั้นในการใช้งานจึงต้องระวังไม่ให้เกินขอบเขตทางด้านความถี่ โดยปกติอาจจะกำหนดค่าไว้ในรูปของผลคูณของอัตราขยายต่อความถี่ที่ค่าสูงสุดไว้

2.10 วงจรขยายแบบไม่กลับเฟส (Noninverting Amplifier)



รูปที่2.49

วงจรขยายแบบไม่กลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

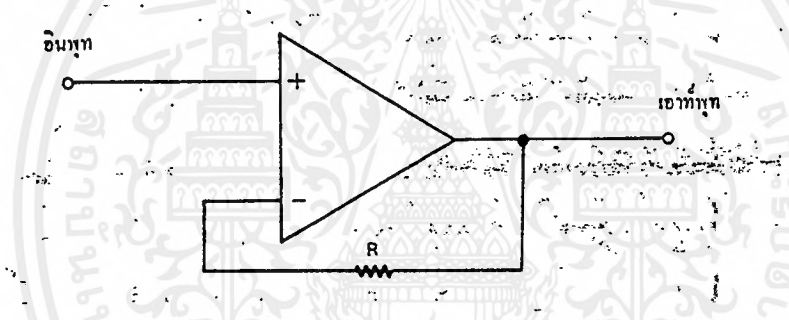
จากรูปที่2.49เป็นรูปของวงจรขยายแบบไม่กลับเฟส ซึ่งมีค่าความต้านทานอินพุตสูงมาก และอัตราขยายแรงดันของวงจรจะกำหนดด้วยค่าความต้านทาน โดยจะมีค่าเท่ากับ $(R_1+R_2)/R_1$

สิ่งที่ทำให้วงจรนี้แตกต่างจากวงจรขยายชนิดกลับเฟสคือ เอาต์พุตที่เกิดขึ้นจะมีเฟสเดียวกับสัญญาณอินพุต นอกจากนี้วงจรยังให้ค่าความต้านทานอินพุตสูงมาก

ในขณะที่อินพุตอยู่ลอยๆเฉยๆ จะเห็นได้ว่าจะทำให้เอาต์พุตเกิดการอิ่มตัวทันทีนั้น หมายความว่าระดับแรงดันเอาต์พุตจะเป็นค่าเท่ากับแรงดันไฟเลี้ยงด้านบวกทันที

2.11 วงจรบัฟเฟอร์

ลักษณะพิเศษของวงจรบัฟเฟอร์ก็คือการให้อัตราขยายเท่ากับ 1 เราอาจจะแปลกใจว่าเมื่อวงจรขยายอัตราเท่ากับ 1 แล้วนำไปใช้ประโยชน์อะไรได้บ้าง สิ่งหนึ่งที่พอจะตอบได้ก็คือใช้เป็นตัวกันชนหรือบัฟเฟอร์ระหว่างสองวงจรที่ต้องการต่อเชื่อมถึงกัน

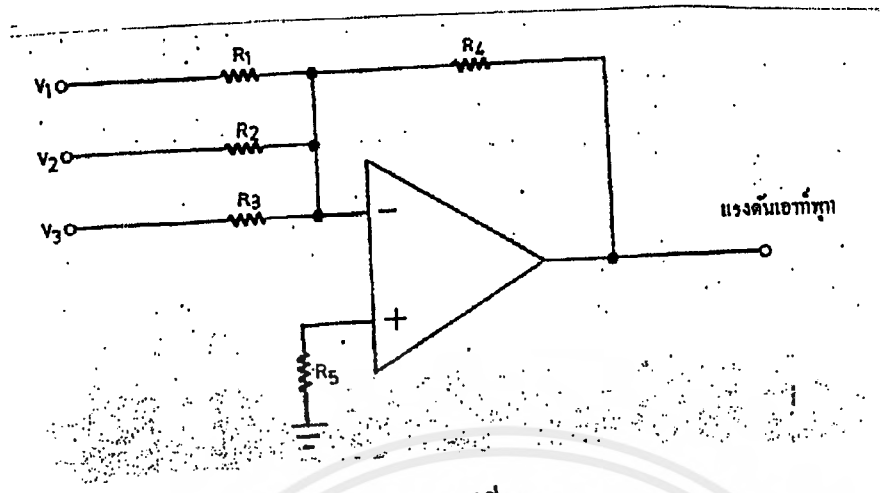


รูปที่2.50
วงจรบัฟเฟอร์

วงจรดังกล่าวนี้จะให้ค่าความต้านทานอินพุตสูงมาก ดังนั้นเมื่อต่อเป็นโหลดของวงจรอื่นก็จะไม่ทำให้แรงดันเอาต์พุตของวงจรที่จ่ายแรงดันให้นั้นตกลงได้ และในทำนองเดียวกันเมื่อนำไปขับวงจรอื่นก็สามารถจ่ายกระแสไปให้วงจรอื่นได้โดยไม่ทำให้ระดับแรงดันเอาต์พุตของออปแอมป์ตก เพราะเนื่องจากออปแอมป์มีค่าความต้านทานเอาต์พุตต่ำมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.12 วงจรขยายสัญญาณผลบวก



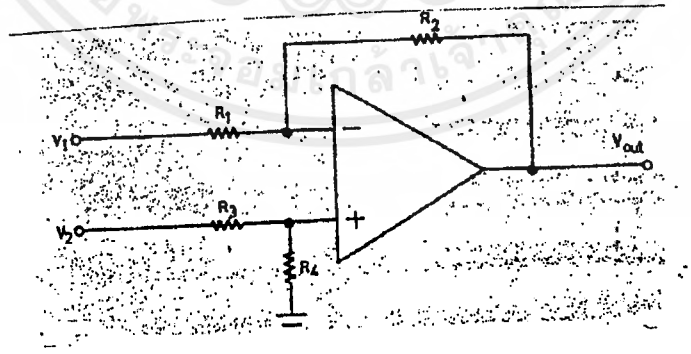
รูปที่2.51

วงจรขยายสัญญาณผลบวก

วงจรขยายสัญญาณผลบวกแสดงให้เห็นดังรูปที่2.51ซึ่งก็คือวงจรขยายกลับเฟสที่ใช้กรณีพิเศษ วงจรนี้จะให้เฟสที่เอาต์พุตกลับกับอินพุตแต่แรงดันที่ได้ที่เอาต์พุตจะมีค่าเทียบเท่ากับผลบวกทางพีชคณิตของผลที่ได้จากการขยายสัญญาณอินพุตแต่ละอัน เช่น แรงดันเอาต์พุตเนื่องจาก V_1 จะมีค่าเป็น V_1R_4/R_1 แรงดันเอาต์พุตเนื่องจาก V_2 เป็น V_2R_4/R_2 และสำหรับ V_3 เป็น V_3R_4/R_3 หรือแรงดันที่เอาต์พุตเขียนเป็นรูปสมการได้

$$V_o = (R_4/R_1)V_1 + (R_4/R_2)V_2 + (R_4/R_3)V_3$$

2.13 วงจรขยายสัญญาณผลต่าง



รูปที่2.52วงจรขยายสัญญาณผลต่าง

วงจรขยายสัญญาณผลต่างดังแสดงให้เห็นดังรูปที่2.52โดยตัววงจรเป็นส่วนประกอบที่สมบูรณ์ของวงจรขยายสัญญาณผลบวกโดยจะสามารถนำเอาแรงดันมาหักล้างกันได้

จากรูปข้างบนถ้าเรากำหนดให้ $R_1=R_3$ และ $R_2=R_4$ แล้วค่าแรงดันเอาต์พุตที่ได้จะมีค่าดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = (R_2/R_1)(V_2-V_1)$$

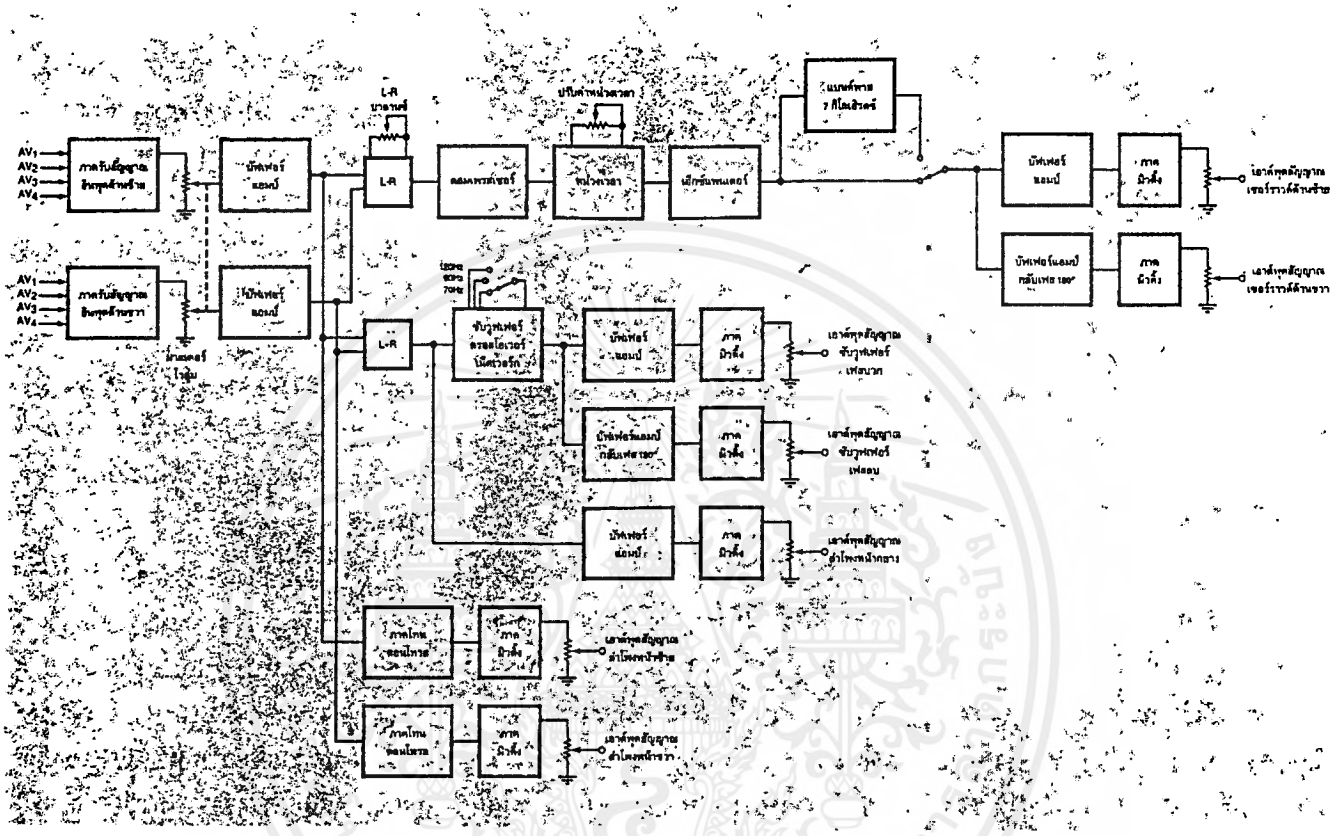
วงจรนี้สามารถประยุกต์ใช้งานได้ในลักษณะเป็นวงจรเปรียบเทียบสัญญาณความแตกต่างหรือใช้ตารางสอบระดับแรงดันสองค่าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = (R_2/R_1)(V_2-V_1)$$

วงจรนี้สามารถประยุกต์ใช้งานได้ในลักษณะเป็นวงจรเปรียบเทียบสัญญาณความแตกต่างหรือใช้ตารางสอบระดับแรงดันสองค่าได้

2.14 หลักการพื้นฐานของการเข้าและถอดรหัสสัญญาณเซอร์ราวด์



รูปที่ 2.53

แสดดบล็อกไดอะแกรมการทำงานของเครื่องเซอร์ราวด์โปรเซสเซอร์

จากรูปแสดงบล็อกไดอะแกรมการทำงานทั้งหมดของเครื่องเซอร์ราวด์ซาวด์โปรเซสเซอร์ ภาคแรกทางด้านซ้ายมือก็คือภาครับสัญญาณอินพุตทั้งซ้ายและขวา ในส่วนนี้ทำหน้าที่ปรับเลือกสัญญาณอินพุตที่ต้องการ 1 ใน 4 ช่องสัญญาณอินพุตที่จัดเตรียมไว้มาใช้งาน โดยอินพุตที่ไม่ถูกนำมาใช้งานก็จะถูกต่อลงกราวด์ไปทำให้ไม่เกิดการรบกวนข้ามช่องสัญญาณกันในกรณีที่ต่ออินพุตหลายเครื่องมาใช้งาน หลังจากนั้นสัญญาณจะถูกควบคุมระดับจากมาสเตอร์โวลุ่ม (master volume) เพื่อควบคุมความดังของเสียงที่ได้ทั้งระบบ ต่อไปสัญญาณจะถูกป้อนเข้าสู่บัฟเฟอร์แอมป์อีกครั้งก่อนแยกนำไปเข้ากระบวนการต่างๆ

ในส่วนของภาคถอดรหัสสัญญาณเซอร์ราวด์เริ่มต้นจากสัญญาณช่องซ้ายและขวาจะถูกนำมาป้อนเข้าสู่ภาคขยายสัญญาณความแตกต่าง (L-R) ซึ่งจัดวงจรแบบดิฟเฟอเรนเชียลโหมด (differential mode) โดยมีตัวต้านทานปรับค่าได้ปรับระดับออฟเซ็ตความแตกต่างของสัญญาณทั้ง 2 ช่อง หลังจากนั้นจึงป้อนเข้าสู่ภาค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอมเพรสเซอร์ (compressor) เพื่อบีบอัดสัญญาณให้อยู่ในช่วงระดับที่พอเหมาะก่อนส่งไปภาคหน่วงเวลาของสัญญาณเซอร์ราวด์

ภาคหน่วงเวลาของสัญญาณเซอร์ราวด์ออกแบบเป็นวงจรหน่วงเวลาแบบดิจิตอลซึ่งเป็นไอซีดิจิตอลเฉพาะงานทำงานด้วยการประมวลผลขนาด 10 บิต ทำให้สัญญาณที่ผ่านภาคหน่วงเวลาแล้วได้สัญญาณดิจิตอลคงเดิมตลอดย่าน แม้กระทั่งช่วงสัญญาณแรงดันต่ำๆ หลังจากนั้นสัญญาณจะถูกป้อนให้กับภาคเอ็กซ์แพนเดอร์ (expander) เพื่อจัดระดับสัญญาณอีกครั้งขยายจากการบีบอัดสัญญาณจากภาคคอมเพรสเซอร์ อีกทั้งยังช่วยกำจัดสัญญาณรบกวนที่มีระดับต่ำๆทิ้งไป ซึ่งเป็นผลดีในกรณีที่ในส่วนของภาคขยายสัญญาณความแตกต่าง (L-R) มีการหักล้างกันไม่สนิทอันเนื่องมาจากสัญญาณจาก
การเล่นของแหล่งกำเนิดไม่สมบูรณ์ เกิดจากการผิดเพี้ยนจากการปรับบาลานซ์ L-R ไม่พอดี หรือสัญญาณรบกวนใดๆที่เกิดขึ้น นอกจากนี้มันยังช่วยปรับปรุงไดนามิกเรนจ์ให้ดีขึ้นด้วย

สัญญาณที่ผ่านการเอ็กซ์แพนเดอร์แล้วป้อนผ่านวงจรแบนด์พาสฟิลเตอร์โดยมีจุดตัดความถี่ที่ประมาณ 7 กิโลเฮิรตซ์ ดังนั้นสัญญาณที่มีความถี่ต่ำกว่าจุดตัดความถี่จะถูกป้อนผ่านไปได้ดี ในส่วนนี้การออกแบบให้มีสวิตซ์เลือกสำหรับผู้ใช้งานว่าต้องการให้สัญญาณป้อนผ่านแบนด์พาสฟิลเตอร์หรือไม่ก็ได้

สัญญาณที่ผ่านกระบวนการทั้งหมดก่อนส่งออกสู่เอาต์พุตถูกป้อนผ่านบัฟเฟอร์และภาคมิวติ้ง โดยใช้บัฟเฟอร์แอมป์ 2 วงจร วงจรหนึ่งเป็นบัฟเฟอร์แอมป์แบบไม่กลับเฟสและอีกวงจรหนึ่งเป็นบัฟเฟอร์แอมป์แบบกลับเฟส เอาต์พุตที่ได้จากบัฟเฟอร์แอมป์และภาคมิวติ้งทั้งสองต่อเข้ากับโวลุ่มเซอร์ราวด์เพื่อปรับระดับความดังของสัญญาณเอาต์พุตให้เหมาะสมกับระบบทั้งหมด ภาคมิวติ้งทำหน้าที่หน่วงสัญญาณที่ส่งออกเอาต์พุตชั่วขณะในการเปิดปิดเครื่อง เพื่อป้องกันเสียงอันเกิดจากการกระชากของกระแสไฟชั่วขณะเริ่มและหยุดทำงานออกสู่เอาต์พุต

ในส่วนของภาคกำเนิดสัญญาณซับวูฟเฟอร์และลำโพงหน้ากลาง เริ่มต้นจากสัญญาณอินพุตทั้งด้านซ้ายและขวาที่ผ่านบัฟเฟอร์แอมป์แล้วถูกป้อนเข้าภาคขยายสัญญาณรวม (L+R) เพื่อนำไปใช้ในกระบวนการต่อไป หลังจากนั้นสัญญาณจะถูกแยกไปใช้งาน 2 กระบวนการ ส่วนหนึ่งถูกนำไปใช้ในการกำเนิดสัญญาณสำหรับลำโพงซับวูฟเฟอร์ โดยป้อนสัญญาณเข้าสู่ภาคซับวูฟเฟอร์ครอสโอเวอร์เน็ตเวอร์กซึ่งออกแบบให้ปรับจุดตัดความถี่ได้ 3 ระดับ คือที่ความถี่ 70, 90 และ 120 เฮิรตซ์ หลังจากนั้นก็ป้อนเข้าสู่บัฟเฟอร์แอมป์แบบไม่กลับเฟสและกลับเฟสและภาคมิวติ้งเช่นเดียวกับภาคถอดรหัสสัญญาณเซอร์ราวด์ สุดท้ายสัญญาณถูกป้อนเข้าสู่โวลุ่มสำหรับปรับระดับความดังของสัญญาณเอาต์พุตให้เหมาะสมกับระบบทั้งหมด

สัญญาณที่ผ่านภาคขยายสัญญาณรวม (L+R) อีกส่วนหนึ่งถูกนำไปป้อนผ่านบัฟเฟอร์แอมป์, ภาคมิวติ้ง และโวลุ่มปรับระดับความดัง ซึ่งในส่วนนี้เป็นสัญญาณสำหรับลำโพงหน้ากลางต่อไปใช้งาน

บล็อกไดอะแกรมส่วนที่เหลือสุดท้ายก็คือภาคกำเนิดสัญญาณคู่หน้าซ้ายและขวา โดยนำสัญญาณอินพุตทั้งด้านซ้ายและขวาที่ผ่านบัฟเฟอร์แอมป์มาแล้วต่อผ่านภาคคอนโทรล เพื่อปรับแต่งเสียงทุ้มแหลมให้เหมาะสม หลังจากนั้นก็ป้อนสัญญาณผ่านภาคมิวติ้งและโวลุ่มปรับระดับความดังก่อนส่งออกสู่เอาต์พุตไปใช้งาน

จากการทำงานทั้งหมดนี้ซึ่งต้องการสัญญาณอินพุตเพียง 2 แชนแนลคือแชนแนลสัญญาณด้านซ้ายและแชนแนลสัญญาณด้านขวา จะสามารถถอดรหัสและผ่านกระบวนการต่างๆจนได้เอาต์พุตเป็น 7 แชนแนล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาต์พุต เป็นเอาต์พุตสัญญาณเซอร์ราวด์ด้านซ้ายและขวา, เอาต์พุตสัญญาณซับวูฟเฟอร์เฟสบวกและเฟสลบ สำหรับการต่อแอมป์แบบบริดจ์, เอาต์พุตสัญญาณลำโพงหน้ากลางและเอาต์พุตสัญญาณลำโพงหน้าซ้ายและขวา ระดับสัญญาณของทุกเอาต์พุตมีโวลุ่มปรับความดังแต่ละช่องสัญญาณแยกจากกัน ทำให้การปรับระดับความดังขณะติดตั้งเครื่องและใช้งานเป็นไปอย่างอิสระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการสร้าง

3.1 การทำงานของวงจรเพาเวอร์แอมป์มัลติแชนแนล

ส่วนของวงจรแบ่งออกได้เป็น 3 ส่วนใหญ่ๆ คือ ส่วนเพาเวอร์แอมป์ 3 แผ่น แต่ละแผ่นเป็นภาคขยายเสียงแบบคู่ คือ 2 ช่องสัญญาณ ดังรูปที่ 3.1

อีกส่วนคือ ส่วนป้องกันลำโพงออกแบบมาเพื่อตัดต่อ และหน่วงเวลาการต่อลำโพงทั้ง 6 ได้ในแผ่นเดียวกัน ส่วนนี้จะสร้างเพียงแผ่นเดียว ดังรูป 3.2

ส่วนสุดท้ายคือ ส่วนเพาเวอร์ซัพพลาย เนื่องจากว่าเพาเวอร์แอมป์ชุดนี้ใช้ไฟเลี้ยง 2 ระดับคือ แรงดัน ±60 โวลต์ สำหรับเลี้ยงภาคขยายแรงดัน และแรงดัน ±50 โวลต์ สำหรับเลี้ยงชุดเพาเวอร์มอสเฟตร่วมกันทั้ง6 ช่อง เพาเวอร์ซัพพลายต้องสามารถจ่ายกระแสได้อย่างเพียงพอ หม้อแปลงใช้ขนาด700VA (35-0-35โวลต์ 10 แอมป์) จะเป็นชนิดทอรอยด์ หรือ E-I ธรรมดาก็ได้ ส่วนของเพาเวอร์ซัพพลายจะใช้การเดินสายทั้งหมด แนวทางการเดินสายดังรูป 3.3

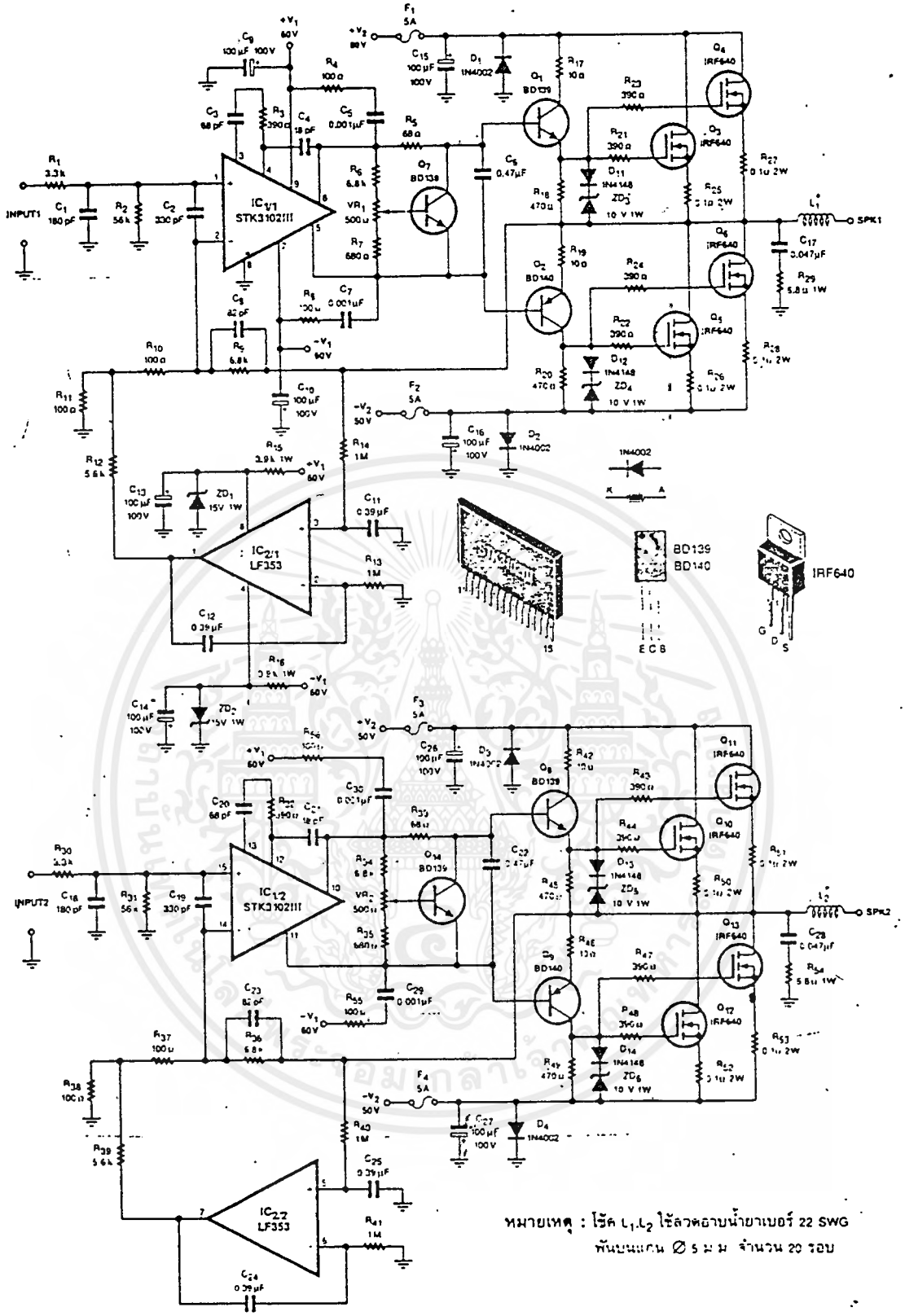
ยึดทรานซิสเตอร์คู่ไดรเวอร์ BD139,BD140 เรียงกันทั้งหมดบนแผ่นระบายความร้อนเดียวกัน ส่วนทรานซิสเตอร์ที่ทำหน้าที่ชดเชยอุณหภูมิ Q_7 และ Q_{14} BD139จะเป็นตัวที่ควบคุมแรงดันไบแอสให้แก่คู่เพาเวอร์มอสเฟต จะต้องยึดแผ่นระบายความร้อนเดียวกันกับแผ่นระบายความร้อนของเพาเวอร์มอสเฟต เพื่อให้การเชื่อมโยงอุณหภูมิเป็นไปอย่างสอดคล้องกัน

สำหรับตัวเพาเวอร์มอสเฟต การประกอบออกแบบมาให้ลงบนแผ่นวงจรได้เลย แต่ต้องติดกับแผ่นระบายความร้อนแบบตัวที่ก่อน หลังจากนั้นค่อยยึดกับแผ่นระบายความร้อนแบบครีบอีกที

การสร้างโช้ค L_1 และ L_2 จะใช้ลวดอาบน้ำยาเบอร์ 22 พันบนแกนที่มีขนาดของเส้นผ่านศูนย์กลาง 5 มิลลิเมตร จำนวน 20รอบต่ออนุกรมกับลำโพง

ก่อนที่จะต่อสัญญาณจากส่วนป้องกันลำโพงไปยังไบดิ้งโพสต์ ให้ต่อฟิวส์ขาดช้าขนาด 3แอมป์อนุกรมกับลำโพงไว้ด้วยเพื่อป้องกันวงจรอีกชั้น หากเกิดมีการลัดวงจรทางเอาต์พุต การต่อจะแสดงดังรูป 3.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

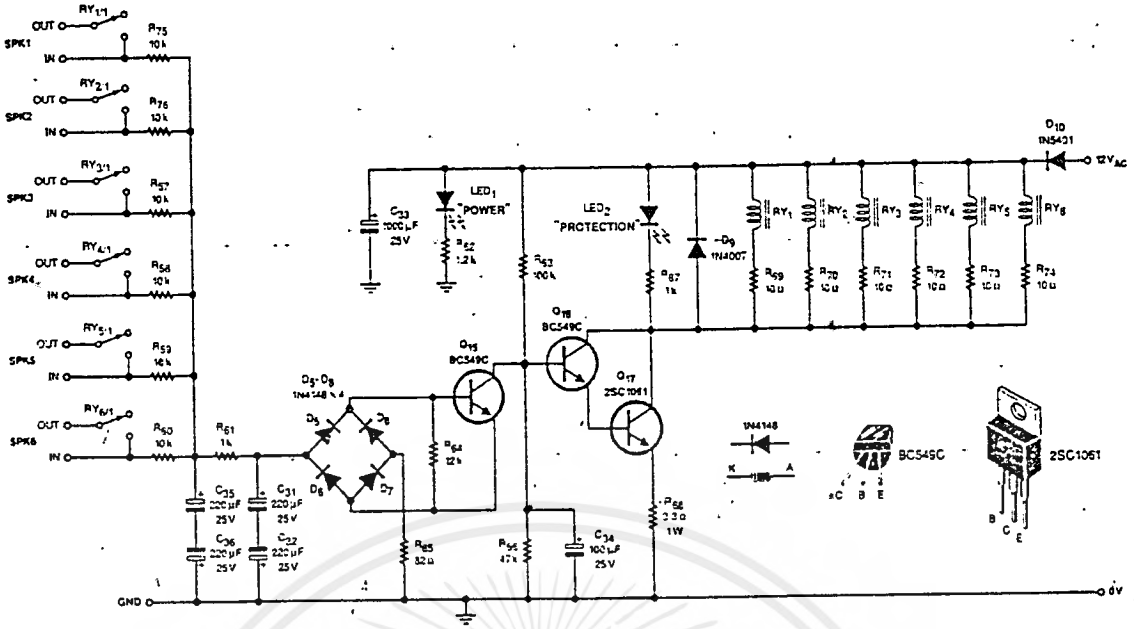


รูปที่ 3.1

วงจรสมบูรณ์ของเพาเวอร์แอมป์มัลติแชนเนล

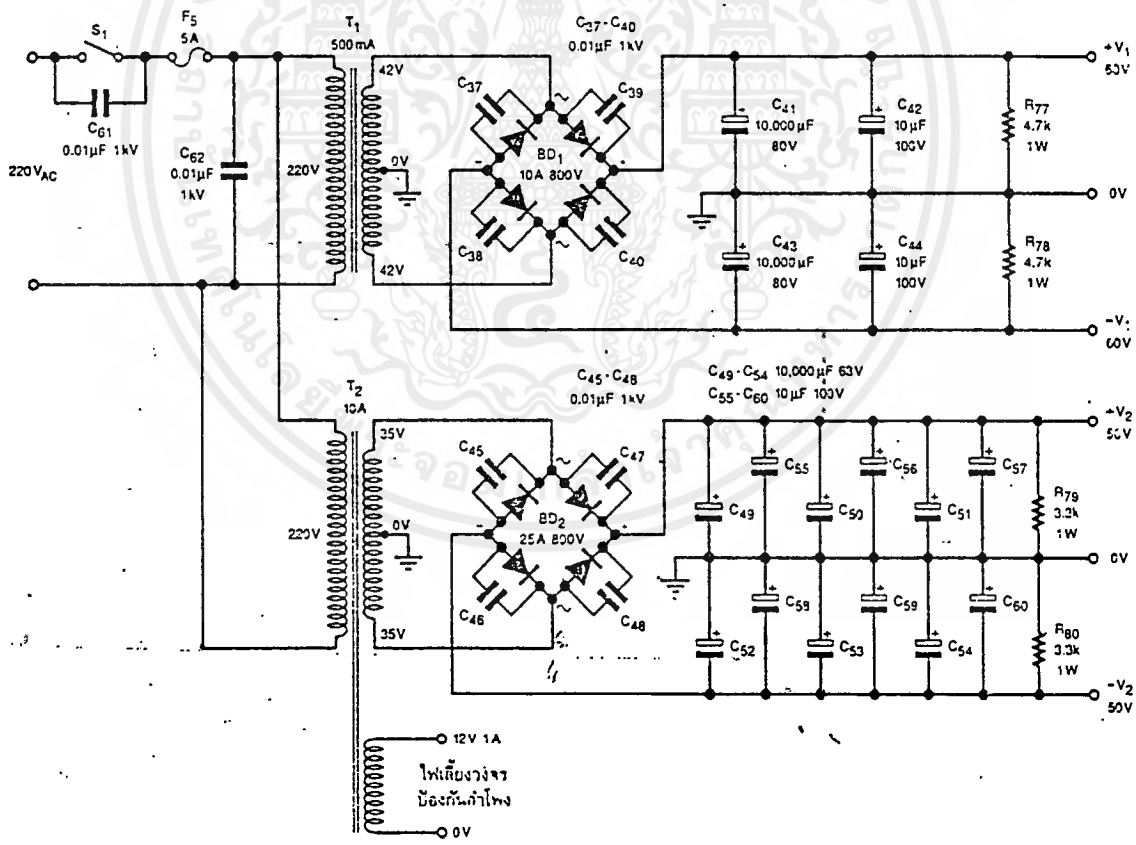
(แสดงไว้เพียง 2 แชนเนล อีก 4 แชนเนลที่เหลือจะเหมือนกัน)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2

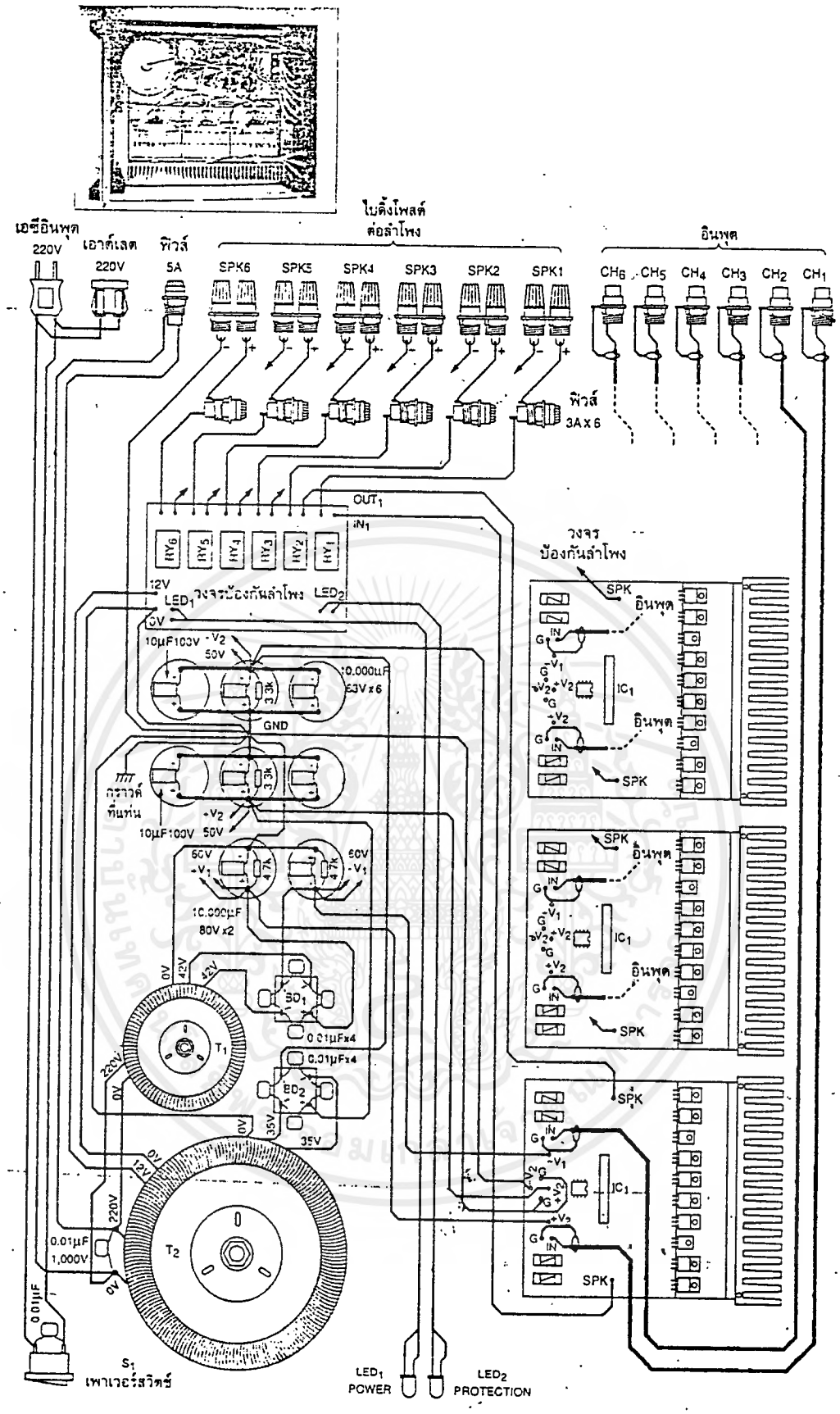
วงจรสมมูลย์ของส่วนป้องกันลำโพงทั้ง 6 แชนเนล



รูปที่ 3.3

วงจรเพาเวอร์ซัพพลาย 2 ชุด ให้แรงดัน ±60โวลต์ และ ±50โวลต์ แยกกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4

แนวทางในการเดินสายทั้งหมดภายในเครื่อง พร้อมรูปการเดินสายภายในเครื่องต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจร

สัญญาณอินพุทจะป้อนเข้าสู่ไอซีขยายแรงดัน STK3102III ผ่าน R_1 3.3 กิโลโอห์มและ C_1 180 กิโลฟารัดทำหน้าที่เป็นวงจรกรองความถี่แบบต่ำผ่านจำกัดแบนด์วิดธ์ทางย่านความถี่สูง ค่าในวงจรกำหนดความถี่ไว้ที่ประมาณ 250 กิโลเฮิรตซ์ ป้อนเข้าสู่วงจรขยายความแตกต่างซึ่งบรรจุอยู่ภายในไอซีทางขา 1 สัญญาณที่ผ่านการขยายแล้วจะออกมาที่ขา 5 และขา 6 เพื่อจัดการควบคุมแรงดันไบแอสให้แก่คู่เพาเวอร์มอสเฟต

การปรับแต่งแรงดันไบแอสจะปรับที่ VR_1 ซึ่งเป็นวงจรแบ่งแรงดันต่อร่วมอยู่กับทรานซิสเตอร์ Q_7 BD139 ทำหน้าที่ชดเชยอุณหภูมิด้วย โดยจะติดทรานซิสเตอร์ไว้บนแผ่นระบายความร้อนเดียวกันกับของเพาเวอร์มอสเฟต เมื่ออุณหภูมิที่แผ่นระบายความร้อนสูงขึ้นทรานซิสเตอร์จะนำกระแสสูงมากขึ้นเนื่องจากสัมประสิทธิ์ทางอุณหภูมิของไบโพลาร์ทรานซิสเตอร์มีค่าบวกจะส่งผลให้แรงดันไบแอสมีค่าลดลงทำให้กระแสเฉื่อยที่ไหลในตัวมอสเฟตลดลงด้วย หลังจากสัญญาณที่ผ่านการไบแอสแล้วจะถูกป้อนเข้าสู่ทรานซิสเตอร์ Q_1 เป็นคู่คอมพลีเมนตารีไดรเวอร์ จัดวงจรเพื่อขับเพาเวอร์มอสเฟตในแบบควอซี่คอมพลีเมนตารีโดยใช้มอสเฟตชนิดเอ็นแชนเนลเช่นเดียวกัน ขยายสัญญาณทั้งซีกบวกและซีกลบ การต่อวงจรเพาเวอร์เอาต์พุตในลักษณะนี้มีข้อดีคือ หลีกเลี่ยงปัญหาการเลือกคู่ของมอสเฟตชนิดพีแชนเนลและเอ็นแชนเนลโดยเฉพาะมอสเฟตชนิดพีแชนเนลซึ่งมีเปอร์ให้เลือกมาใช้งานน้อย

ในวงจรจะใช้เพาเวอร์มอสเฟตชนิดเอ็นแชนเนลในตัวถังแบบ TO-220 ถึงแม้จะตัวเล็กแต่ก็มีความสามารถเกินตัวทีเดียว คือทนกำลังได้สูงสุด 125 วัตต์ 200 โวลต์ กระแส I_D 18 แอมป์ ค่า R_{DS}on 0.18 โอห์ม ในวงจรจะใช้ขนานกัน 2 คู่เพื่อช่วยกันแบ่งเบาภาระวัตต์

ตัวต้านทาน 0.1 โอห์ม 2 วัตต์ ต่อที่ขาเดรนทำหน้าที่เป็นตัวต้านทานแบบบัลลาสต์จำกัดกระแสที่ไหลผ่านเพาเวอร์มอสเฟตไม่ให้ไหลเกินอัตรา และยังใช้เป็นจุดวัดทดสอบเพื่อปรับกระแสเฉื่อยให้แก่คู่มอสเฟตด้วย โดยวัดกระแสในเชิงของแรงดันที่ตกคร่อมตัวต้านทาน วงจรนี้กำหนดให้กระแสเฉื่อยไหลประมาณ 80 มิลลิแอมป์ในมอสเฟตแต่ละคู่ ซึ่งกระแสนี้จะก่อให้เกิดแรงดันตกคร่อมตัวต้านทาน 0.1 โอห์ม เท่ากับ 8 มิลลิโวลต์

สัญญาณเอาต์พุตจะถูกป้อนกลับมายังส่วนของวงจรเซอร์โวซึ่งเป็นวงจรที่คอยตรวจสอบแรงดันไฟตรงทางเอาต์พุต มี R_{13},R_{14} และ C_{11},C_{12} ร่วมกับไอซีไบเฟตออปแอมป์ IC_2LF353 ต่อเป็นวงจรกรองความผ่านต่ำ หากมีแรงดันไฟตรงออกมาไม่ว่าจะมีค่าบวกหรือลบไอซีจะอินทีเกรตเป็นแรงดันไฟตรงป้อนเข้าไปยังขาอินเวอร์ติ้ง (ขา2) ของ IC_1 เพื่อแก้ไขและชดเชยความผิดพลาดนี้ จนกว่าแรงดันไฟตรงที่เอาต์พุตจะมีค่าเป็นศูนย์โวลต์

อัตราขยายทั้งหมดของวงจรนี้กำหนดโดยค่าต้านทาน R_9,R_{10} และR_{11} ค่าในวงจรกำหนดไว้ที่ 35 เดซิเบล ทางเอาต์พุตจะมีวงจรชดเชยและเพิ่มเสถียรภาพให้แก่วงจรโดยโช้ค L_1 ใช้ป้องกันกรณี

การชอร์คทางเอาต์พุตด้วยตัวเก็บประจุแฝงในสายสัญญาณ โช้คจะแสดงคุณสมบัติเป็นตัวต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(เนื่องจากค่า X_L) แก้ค่า X_C ที่เกิดขึ้น R_{29} และ C_{17} ต่ออนุกรมกันเป็นโหลดชดเชยในย่านความถี่ลูง กรณีเอาต์พุตเปิดวงจรจะช่วยให้วงจรขยายวงรอบเปิด ในย่านความถี่สูงมีเสถียรภาพตลอดเวลา

เอาต์พุตจากภาคขยายจะถูกส่งไปยังวงจรป้องกันลำโพง ในรูปที่ 3.2 ถึงแม้จะเป็นวงจรง่ายๆแต่ก็ใช้งานได้ดีมีคุณสมบัติทั้งการหน่วงเวลาเปิดเครื่องและตัดลำโพงอุ่อกจากวงจรให้ปลอดภัย เมื่อมีไฟดีซีออกมาทางเอาต์พุต อินพุตของวงจรจะต่ออยู่กับตัวต้านทานค่า 10 กิโลโอห์ม ร่วมกับ C_{31},C_{32},C_{35},C_{36} และ R_{61} เป็นวงจรกรองไฟตรง หากมีไฟตรงเข้ามาจะทำให้ทรานซิสเตอร์ Q_{15} นำกระแสส่งสัญญาณไปยังภาคขับซึ่งมีทรานซิสเตอร์ Q_{16},Q_{17} ต่อวงจรแบบดาร์ลิงตันเพื่อตัดรีเลย์ทั้ง 6 ตัวคือ RY_1-RY_6 พร้อมกันทันที

เวลาในการหน่วงเพื่อต่อวงจรอีกครั้งกำหนดโดย R_{63} และ C_{34} ค่าที่ให้ไว้ในวงจรจะหน่วงเวลาประมาณ 3 วินาทีโดยมี LED_2 เป็นตัวแสดงผลการตัดต่อ ส่วน LED_1 เป็นตัวแสดงผลว่ามีไฟเข้าวงจรแล้ว วงจรป้องกกันลำโพงใช้ไฟเลี้ยงซึ่งเป็นไฟสลับ 12 โวลต์จากหม้อแปลง T_2 โดยตรง กราวด์ของวงจรป้องกันลำโพงอย่าลืมว่าต้องต่อกับกราวด์ของไฟเลี้ยงของเพาเวอร์แอมป์ด้วย

มาถึงส่วนสุดท้ายและสำคัญของเพาเวอร์แอมป์ชุดนี้ก็คือเพาเวอร์ซัพพลาย วงจรในรูปที่ 3.3 จะเห็นเป็นเพาเวอร์ซัพพลาย 2 ชุดแยกกัน ให้แรงดัน ± 60 โวลต์ 500 มิลลิแอมป์สำหรับเลี้ยงไอซีขยายแรงดัน และแรงดัน ±50 โวลต์ 10 แอมป์ สำหรับเลี้ยงชุดเพาเวอร์มอสเฟต เพาเวอร์ซัพพลายใช้ตัวเก็บประจุฟิลเตอร์ขนาด 10000 ไมโครฟารัดคร่อมตัวเก็บประจุค่าน้อยๆ 10 ไมโครฟารัด เพื่อชดเชยให้อิมพิแดนซ์ของไฟเลี้ยงในย่านความถี่สูงซึ่งจะส่งผลให้วงจรเพาเวอร์แอมป์มีเสถียรภาพอยู่ตลอดเวลา

ตัวเก็บประจุค่า 0.01 ไมโครฟารัด 1000 โวลต์ที่คร่อมบริดจ์อยู่จะช่วยลดสัญญาณรบกวนเนื่องจากการสวิตช์กระแสของบริดจ์ไดโอด ตัวต้านทามค่า 4.7 กิโลโอห์มและ 3.3 กิโลโอห์มที่ต่อคร่อมตัวเก็บประจุนั้นมีไว้เพื่อคายกระแสที่ตกค้างในตัวเก็บประจุเมื่อปิดเครื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การทำงานของวงจรเซอร์ราวด์ซาวด์โปรเซสเซอร์

จากรูปในส่วนของภาครับสัญญาณอินพุต S_1 ทำหน้าที่เป็นสวิตช์เลือกช่องสัญญาณอินพุตจาก 4 อินพุตนำไปใช้งานเพียงช่องอินพุตเดียว และอีก 3 ช่องที่เหลือ S_1 จะทำการลัดวงจรลงกราวด์ทันที โดยมี R_1-R_{16} และ C_1-C_8 ทำหน้าที่เป็นอุปกรณ์ป้องกันการลัดวงจรลงกราวด์โดยตรงของช่องสัญญาณอินพุตที่ไม่ได้ถูกเลือก เพื่อทำให้เครื่องเล่นหรืออุปกรณ์ที่นำมาต่อที่อินพุตไม่เกิดการเสียหายจากการลัดวงจรของสวิตช์ S_1 สัญญาณอินพุตที่ถูกเลือกต่อเข้ากับ VR_1 ซึ่งเป็นโวลุ่มมาสเตอร์เพื่อปรับระดับความดังของสัญญาณอินพุตก่อนเข้าสู่ระบบทั้งหมด

สัญญาณอินพุตที่ปรับระดับความดังจาก VR_1 ถูกต่อเข้ากับบัฟเฟอร์แอมป์ IC_1 ก่อนต่อไปยังภาคต่างๆ ของระบบทั้งหมด ในภาคถอดรหัสสัญญาณเซอร์ราวด์ สัญญาณอินพุตทั้งทางด้านซ้ายและขวาถูกต่อเข้ากับออปแอ็มป์ IC_2 ซึ่งทำหน้าที่เป็นวงจรขยายสัญญาณความแตกต่าง (L-R) โดยมี VR_2 ทำหน้าที่ปรับบาลานซ์สัญญาณอินพุตด้านซ้ายและขวา เพื่อทำให้เกิดการลบสัญญาณกันอย่างสมบูรณ์ที่สุด

สัญญาณ L-R ที่ได้ถูกป้อนเข้าสู่ IC_3 เบอร์ NE571 ซึ่งเป็นไอซีทำหน้าที่เป็นคอมแพนเดอร์ (compandor) จำนวน 2 วงจร นั่นคือในแต่ละวงจรสามารถกำหนดให้เป็นได้ทั้งคอมเพรสเซอร์ (compressor) และเอ็กซ์แพนเดอร์ (expandor) อิสระต่อกัน ในวงจรนี้กำหนดให้ IC_3 ทำงานเป็นทั้งคอมเพรสเซอร์ส่วนหนึ่งและที่เหลือทำงานเป็นเอ็กซ์แพนเดอร์ สัญญาณ L-R ถูกต่อเข้ากับ IC_3 ในส่วนของคอมเพรสเซอร์ เพื่อจัดระดับสัญญาณให้พอเหมาะกับอินพุตของวงจรหน่วงเวลาแบบดิจิตอล(digital delay circuit)

วงจรหน่วงเวลาแบบดิจิตอลมีหัวใจการทำงานหลักอยู่ที่ IC_4 เบอร์ AE9998DP ภายในมีวงจรแปลงสัญญาณอะนาลอกไปเป็นดิจิตอลขนาด 10 บิต ส่งเข้าเก็บไปยังหน่วยความจำ DRAM เพื่อเก็บข้อมูลชั่วคราวในการหน่วงเวลาสำหรับเรียกอ่านค่าข้อมูลแปลงกลับจากข้อมูลดิจิตอลเป็นสัญญาณอะนาลอกอีกครั้ง หน่วยความจำ DRAM ที่ใช้ในวงจรคือ IC_5 เบอร์ 1259 การกำหนดค่าเวลาในการหน่วงสามารถปรับได้ที่ VR_3 ซึ่งปรับค่าได้ระหว่าง 10-100 มิลลิวินาทีแล้วแต่ความเหมาะสมในการติดตั้งตำแหน่งลำโพงและขนาดของห้อง สัญญาณเอาต์พุตที่ผ่านการหน่วงเวลาเรียบร้อยแล้วป้อนผ่านวงจรฟิลเตอร์เพื่อกรองความถี่สูงจากกระบวนการแปลงทางดิจิตอลและอะนาลอกทิ้งไปด้วย R_{39}-R_{42} และ C_{25}-C_{27} หลังจากนั้นทำการขยายสัญญาณอีกครั้งด้วย IC_6 ก่อนส่งไปยังภาคเอ็กซ์แพนเดอร์ของ IC_3

สัญญาณที่ได้จากวงจรหน่วงเวลาถูกป้อนเข้าสู่วงจรเอ็กซ์แพนเดอร์ซึ่งเป็นอีกส่วนหนึ่งของ IC_3 เพื่อชดเชยการคอมเพรสจากภาคแรก และช่วยตัดเสียงรบกวนอันจะเกิดจากการทำงานของวงจรหน่วงเวลาระบบดิจิตอล และการลบสัญญาณ L-R กันไม่สนิทพอดี ซึ่งเกิดขึ้นได้จากสัญญาณที่เล่นกลับไม่สมบูรณ์หรืออาจเกิดจากการปรับ VR_2 ไม่บาลานซ์สมบูรณ์กัน นอกจากนี้ภาคเอ็กซ์แพนเดอร์ยังช่วยเพิ่มและลดระดับเสียงอัตโนมัติ ทำให้เมื่อมีสัญญาณเซอร์ราวด์ปรากฏขึ้นในภาคนี้จะช่วยส่งเสริมให้มีระดับที่เพิ่มมากขึ้น แต่ถ้าไม่มีหรือเกิดการหลุดรอดออกมาเล็กน้อยซึ่งถือว่าไม่ใช่สัญญาณเซอร์ราวด์จริง มันจะกดระดับให้ลดลงจนอาจจะไม่มีสัญญาณหลุดรอดออกสู่เอาต์พุตเลย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ผ่านการเอ็กซ์แพนเดอร์ถูกป้อนเข้ากับ IC_7 ซึ่งต่อวงจรเป็นแบนด์พาสฟิลเตอร์มีจุดตัดความถี่ที่ประมาณ 7 กิโลเฮิรตซ์ ทำหน้าที่ตัดสัญญาณความถี่เสียงสูงทิ้งไปไม่ให้ออกสู่ลำโพงเซอร์ราวด์ สัญญาณความถี่สูงอาจเกิดขึ้นได้จากการเล่นกลับอย่างไม่สมบูรณ์หรือกระบวนการ L-R ไม่สมบูรณ์ IC_7 จะทำหน้าที่กรองสัญญาณในส่วนนี้ทิ้งไป ในกรณีที่กระบวนการเล่นกลับและการลบสัญญาณ L-R เป็นไปอย่างสมบูรณ์ วงจรแบนด์พาสฟิลเตอร์นี้อาจจะไม่ต้องต่อมาใช้งาน โดยลัดสัญญาณเอาต์พุตจากวงจรเอ็กซ์แพนเดอร์โดยตรงได้โดยการเลือกที่สวิตซ์ S_3

สัญญาณที่ป้อนผ่านสวิตซ์ S_3 ถูกส่งไปยังบัฟเฟอร์แอมป์ IC_8 โดยกำหนดให้ $IC_{8\Lambda1}$ เป็นบัฟเฟอร์แอมป์แบบไม่กลับเฟสและ $IC_{8\Lambda2}$ เป็นบัฟเฟอร์แอมป์แบบกลับเฟส สัญญาณที่เอาต์พุตของบัฟเฟอร์แอมป์ทั้งสองถูกคัปปลิ้งผ่าน C_{50} และ C_{51} ซึ่งเป็นชนิดไบโพลาร์เข้าสู่ภาคมิวติ้ง อุปกรณ์ที่ทำหน้าที่สวิตซ์การส่งสัญญาณออกสู่เอาต์พุตคือ Q_1 และ Q_2 ซึ่งเป็นเจเฟตแบบเอ็นแชนแนล ทำหน้าที่ในการตัดสัญญาณเสียงเอาต์พุตชั่วขณะนั้นช่วงเปิดและปิดเครื่องป้องกันเสียงปุ๊บออกสู่เอาต์พุต ซึ่งอาจเป็นผลทำให้เพาเวอร์แอมป์เกิดการเสียหายได้ สัญญาณก่อนส่งออกสู่เอาต์พุตควบคุมระดับความดังได้จาก VR_6 เอาต์พุตที่ได้เป็นสัญญาณสำหรับลำโพงเซอร์ราวด์ติดตั้งด้านหลังของผู้ฟังด้านซ้ายและขวา

ในส่วนของภาคกำเนิดสัญญาณซับวูฟเฟอร์และลำโพงหน้ากลางหรือเซ็นเตอร์ มีการทำงานเริ่มจาก $IC_{9\Lambda1}$ ซึ่งเป็นวงจรขยายสัญญาณรวม (L+R) สัญญาณที่ได้จากการรวมสัญญาณ L+R ถูกแยกไปใช้งาน 2 ส่วน ส่วนหนึ่งถูกป้อนไปเข้าวงจรครอสโอเวอร์เน็ตเวอร์กสำหรับใช้เป็นสัญญาณซับวูฟเฟอร์ปรับจุดตัดความถี่ได้ 3 ระดับคือ 70, 90 และ 120 เฮิรตซ์ โดยมี R_{60}-R_{65} และ C_{34}-C_{39} เป็นตัวกำหนดจุดตัดความถี่และมีสวิตซ์เลือก S_2 ทำหน้าที่เลือกสัญญาณที่จุดตัดความถี่ต่างๆมาใช้งาน สัญญาณที่ถูกเลือกจาก S_2 ป้อนเข้าสู่บัฟเฟอร์แอมป์แบบไม่กลับเฟส $IC_{10\Lambda1}$ และแบบกลับเฟส $IC_{10\Lambda2}$ หลังจากนั้นสัญญาณถูกคัปปลิ้งไปสู่ภาคมิวติ้ง Q_3 และ Q_4 ผ่าน R_{52} และ R_{53} ก่อนส่งไปยัง VR_7 เพื่อปรับระดับความดังก่อนส่งออกสู่เอาต์พุตสำหรับลำโพงซับวูฟเฟอร์ เอาต์พุตสำหรับซับวูฟเฟอร์มีอยู่ 2 เอาต์พุต ซึ่งมีการกลับเฟสสัญญาณ 180 องศาอยู่เอาต์พุตหนึ่ง การใช้งานตามปกติจริงๆแล้วจะใช้เพียง 1 เอาต์พุต คือเอาต์พุตที่มีเฟสสัญญาณปกติ ทางจัดเตรียมเอาต์พุตไว้ทั้งชนิดเฟสปกติและกลับเฟสในวงจรก็เพื่อเผื่อใช้ในกรณีที่ต้องการนำไปต่อระบบในลักษณะบริดจ์แอมป์เพื่อเพิ่มกำลังขยาย

สัญญาณที่ได้จากวงจรขยายสัญญาณรวม (L+R) ถูกนำไปใช้งานอีกส่วนหนึ่งคือสัญญาณสำหรับลำโพงหน้ากลาง ซึ่งเป็นการถอดรหัสจากการบันทึกสัญญาณในตำแหน่งหน้ากลาง อันได้แก่สัญญาณเสียงพูดหรือเครื่องดนตรีที่อยู่ในตำแหน่งหน้ากลาง ดังนั้นหลังจากผ่านวงจรขยายสัญญาณรวมแล้วจึงป้อนเข้าสู่บัฟเฟอร์แอมป์ $IC_{9\Lambda2}$ ก่อนส่งไปยังภาคมิวติ้ง Q_5 และปรับระดับความดังด้วย VR_8 ส่งออกสู่เอาต์พุตสำหรับลำโพงหน้ากลาง

สำหรับในการกำเนิดสัญญาณขับลำโพงคู่หน้า เริ่มต้นจากสัญญาณอินพุตด้านซ้ายและขวาที่ผ่านบัฟเฟอร์แอมป์แล้วถูกคัปปลิ้งสัญญาณผ่าน C_{41} ซึ่งเป็นชนิดไบโพลาร์ป้อนเข้าสู่ขานอนอินเวอร์ติ้งของ IC_{11} สำหรับขาอินเวอร์ติ้งถูกต่อเข้ากับขากลางของโวลุ่ม VR_4 และ VR_5 เพื่อปรับหรือเพิ่มลดสัญญาณความถี่เสียงต่ำและสูงให้พอเหมาะ ซึ่งปรับได้ในช่วง ±12dB ในภาคโทนคอนโทรลของสัญญาณซีกซ้ายและซีกขวาจัดวงจร

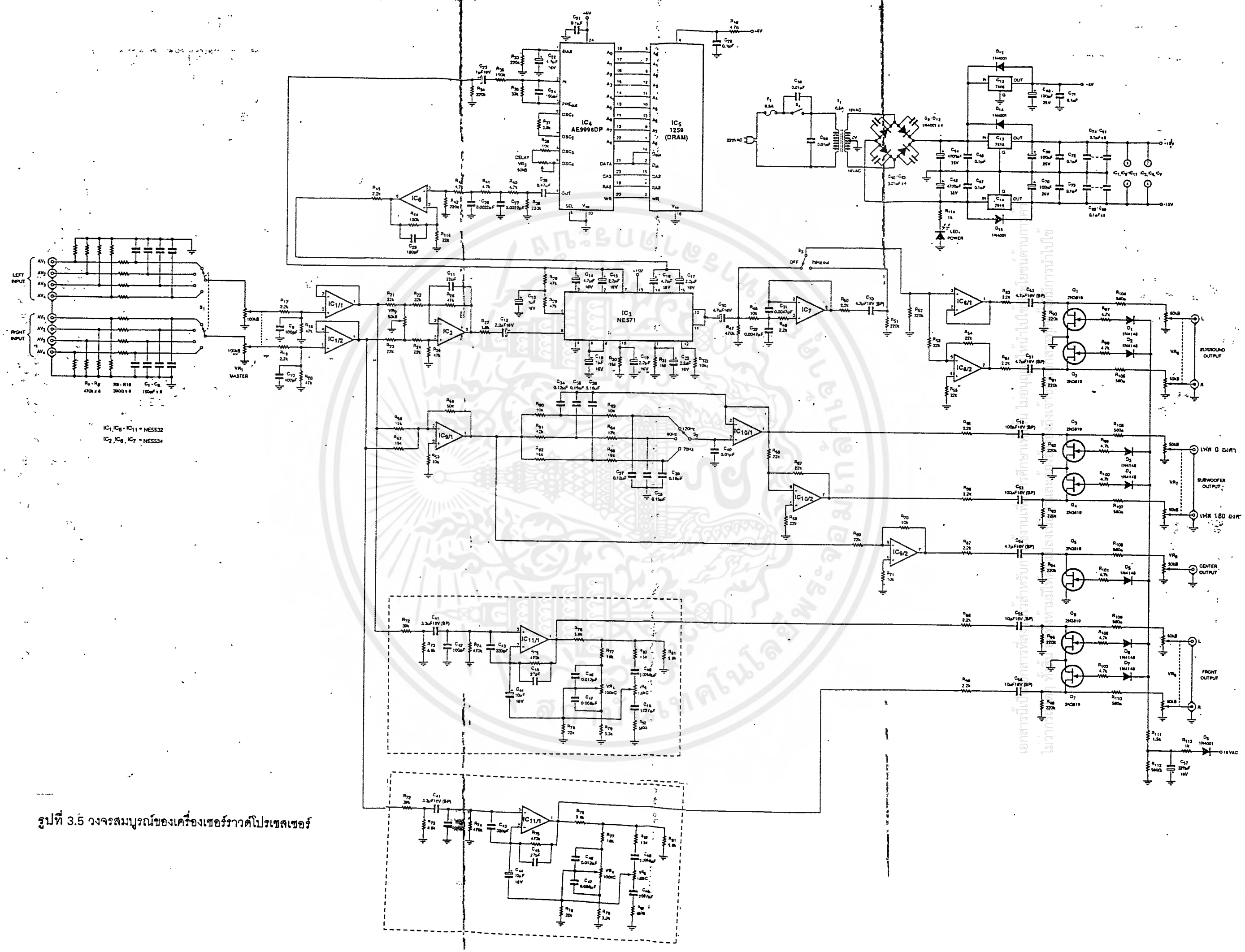
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหมือนกันทุกประการ ดังนั้นในรูปที่ ? จึงใช้บล็อกเส้นประเขียนละไว้ในฐานที่เข้าใจ สัญญาณที่ผ่านการปรับแต่งเสียงทุ้มแหลมแล้วจะถูกคัปปลิ้งไปยังภาคมิวติ้ง Q_6 และ Q_7 ด้วย C_{55} และ C_{56} หลังจากนั้นจึงถูกปรับระดับความดังที่ VR_9 ก่อนส่งออกสู่เอาต์พุตสำหรับลำโพงคู่หน้าทั้งด้านซ้ายและขวา

วงจรส่วนสุดท้ายคือวงจรควบคุมมิวติ้งประกอบด้วย D_8, R_{113}, C_{57}, R_{111} และ R_{112} ทำหน้าที่ควาคุมการเปลี่ยนแปลงแรงดันที่ป้อนไปยังขาเกตของ Q_1-Q_7 ให้ทำการตัดสัญญาณเอาต์พุตหรือไม่ หลักการทำงานคืออาศัยการประจุและคายประจุของ C_{57} เป็นสำคัญ โดยมี D_8 ทำหน้าที่เป็นเร็กติไฟเออร์จากแรงดันไฟสลับ 18 โวลต์ เป็นแรงดันไฟตรงป้อนผ่าน R_{113} เพื่อประจุไว้ใน C_{57} ในช่วงเปิดเครื่อง C_{57} จะเริ่มทำการประจุไฟเป็นชั่วเวลาหนึ่งทำให้ Q_1-Q_7 ตัดสัญญาณเอาต์พุตชั่วขณะด้วย เมื่อ C_{57} ประจุไฟถึงระดับหนึ่ง Q_1-Q_7 จึงยอมให้มีสัญญาณเอาต์พุตผ่านไปได้

สำหรับวงจรภาคจ่ายไฟ อุปกรณ์ที่ใช้ในการเรกูเรเตอร์แรงดันไฟก็คือไอซีตระกูล 78XX และ 79XX โดยนำไอซี 7815 และ 7915 มาใช้ในการเรกูเลตดันไฟเอาต์พุตเป็น ±15 โวลต์ สำหรับป้อนไฟเลี้ยงไอซีออปแอมป์ทุกตัว และนำไอซี 7805 มาใช้เรกูเลตแรงดันไฟเอาต์พุต +5 โวลต์ สำหรับป้อนเป็นไฟเลี้ยง IC_4-IC_5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรสมบูรณ์ของเครื่องเซอร์ราวด์โปรเซสเซอร์

3.3 การจัดเตรียมลำโพง

การจัดเตรียมลำโพงสำหรับสร้างระบบโฮมเธียเตอร์ประกอบด้วยลำโพงใช้งานทั้งหมด 6 ตู้ด้วยกันดังมีรายละเอียดดังนี้

ลำโพงคู่หน้าด้านซ้ายและขวา

ลำโพงคู่หน้าด้านซ้ายและขวาเป็นลำโพงคู่ที่ใช้งานแทบจะตลอดเวลา คุณสมบัติที่สำคัญของลำโพงคู่หน้าก็คือต้องมีกำลังขับเพียงพอต่อการใช้อยู่ในช่วง 60-100 วัตต์สำหรับใช้ภายในบ้าน , อิมเมจของเสียงที่ชัดเจนและมั่นคง , สามารถใช้กำลังขับชั่วขณะโดยไม่แตกพร่า และสามารถตอบสนองได้ทุกช่วงความถี่ได้ดี

ลำโพงหน้ากลาง

ลำโพงหน้ากลางหรือลำโพงเซ็นเตอร์เป็นลำโพงที่ใช้ถ่ายทอดสัญญาณเสียงที่อยู่ในช่วงความถี่กลาง อันได้แก่ สัญญาณเสียงสนทนาของตัวละครในภาพยนตร์หรือเสียงร้องเพลงของนักร้องบนเวที ทำให้ผู้รับฟังเกิดความรู้สึกว่าตัวละครหรือนักร้องเลงอยู่บริเวณตรงหน้าของผู้ฟัง คุณสมบัติที่สำคัญของลำโพงหน้ากลางคือต้องมีกำลังขับเพียงพอต่อการใช้งานอยู่ในช่วง 30-60 วัตต์, มีอิมเมจของเสียงที่ชัดเจน และสามารถตอบสนองช่างความถี่กลางได้ดี

ลำโพงคู่หลังด้านซ้ายและขวา

ลำโพงคู่หลังด้านซ้ายและขวาเป็นลำโพงที่ใช้ถ่ายทอดสัญญาณเสียงเซอร์ราวด์ ซึ่งเป็นสัญญาณชั่วขณะบางครั้งบางคราวในการชมภาพยนตร์หรือฟังเพลง เป็นลำโพงที่ติดตั้งอยู่บริเวณด้านหลังหรือด้านข้างของผู้ฟังทำให้เกิดความรู้สึกถึงทิศทางของเสียงที่เข้าหาผู้ฟังได้รอบทิศทางเสมือนอยู่ในเหตุการณ์นั้นจริง คุณสมบัติที่สำคัญของลำโพงคู่หลังด้ายซ้ายและขวาคือ ต้องมีกำลังขับเพียงพอต่อการใช้งานอยู่ในช่วง 30-60 วัตต์, มีอิมเมจของเสียงที่ชัดเจน, , สามารถให้กำลังขับชั่วขณะได้สูงโดยไม่แตุกพร่าและตอบสนองได้ทุกช่วงความถี่ได้ดี

ลำโพงซับวูฟเฟอร์

ลำโพงซับวูฟเฟอร์เป็นลำโพงที่ใช้ถ่ายทอดสัญญาณความถี่ต่ำในช่วง 70-120 เฮิรตซ์ ซึ่งนับว่าเป็นช่วงความถี่ต่ำมาก หน้าที่ของลำโพงซับวูฟเฟอร์คือสร้างและทวีความรู้สึกในการรับชมภาพยนตร์หรือฟังเพลงให้มีอรรถรสมากที่ขึ้นด้วยการสร้างความแน่นและมีพลังของเสียงเช่น เสียงระเบิด, พายุ, กลองใหญ่ เป็นต้น ดังนั้นคุณสมบัติที่สำคัญของลำโพงซับวูฟเฟอร์คือ ต้องมีกำลังขับสูงเพียงพอต่อการใช้งานในช่วง 80-150 วัตต์ สามารถให้กำลังขับชั่วขณะและช่วงต่อเนื่องไม่นานนักได้สูงมาก ตู้ลำโพงมีความทนต่อแรงอัดอากาศภายในตู้ได้ดี ตัวลำโพงมีขนาดใหญ่เพียงพอมีเส้นผ่าศูนย์กลางประมาณ 8-12 นิ้ว ทนกำลังวัตต์ได้สูงประมาณ 100-200 วัตต์ และสามารถตอบสนองช่วงความถี่ต่ำได้ดี

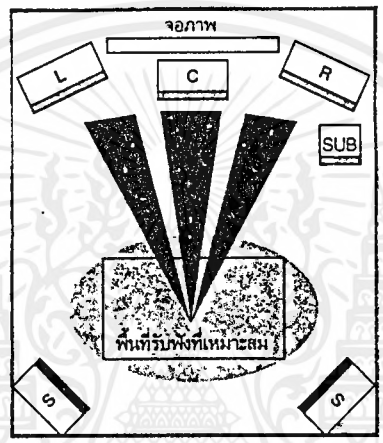
3.4 การติดตั้งระบบโฮมเธียเตอร์

หลังจากพร้อมด้วยโครงงานเซอร์ราวด์ซาวด์โปรเซสเซอร์และลำโพงที่จัดเตรียมไว้ครบแล้ว อีกส่วนหนึ่งที่ขาดเสียไม่ได้ก็คือเพาเวอร์แอมป์ มัลติแชนแนล ซึ่งจะใช้ควบคู่กัน โดยในการติดตั้งให้ได้ผลดีที่สุดนั้นขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

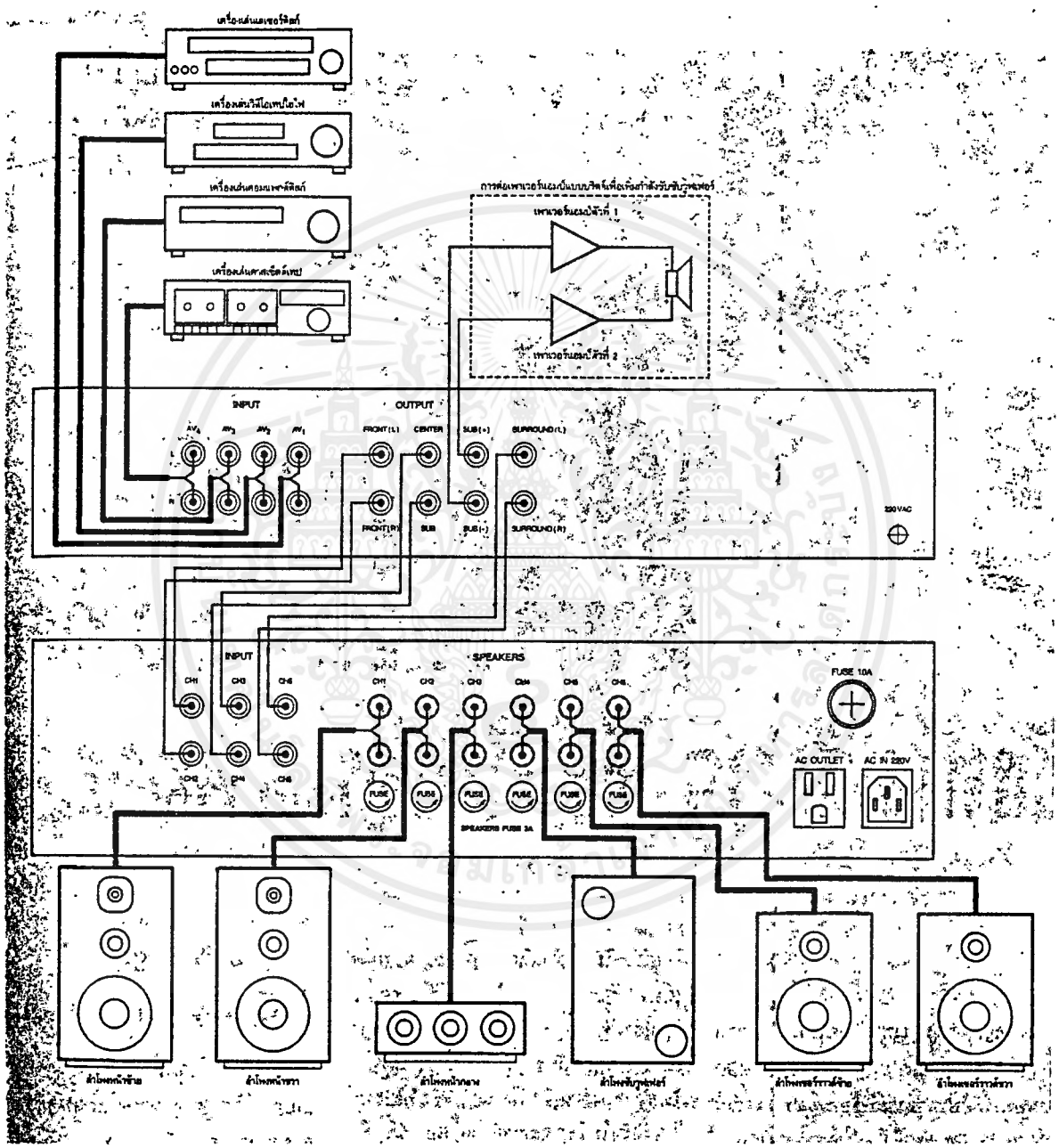
อยู่กับปัจจัยหลายประการ เริ่มตั้งแต่ต้นฉบับเสียงที่ดีอันได้แก่เครื่องเล่นกลับชนิดต่างๆ, คุณสมบัติของตู้ลำโพงทุกตัว, เครื่องเซอร์ราวด์ซาวด์โปรเซสเซอร์แลเพาเวอร์แอมป์ที่มีประสิทธิภาพ, ขนาดและรูปร่างของห้องฟัง, สิ่งกีดขวางในสภาพแวดล้อมของห้อง

การติดตั้งระบบโฮมเธียเตอร์โดยทั่วไปมีการจัดวางตำแหน่งลำโพงต่างๆดังแสดงในรูปที่ 3.6 พื้นที่สำหรับการรับฟังที่เหมาะสมที่สุดอยู่บริเวณกลางของห้องฟัง ทั้งนี้ขึ้นอยู่กับการปรับระดับเสียงของแต่ละลำโพงด้วย การปรับระดับเสียงเน้นความสมดุลของปริมาณในภาวะปกติของการฟัง ซึ่งถ้าจะจะปรับตั้งระดับเสียงในช่วงการติดตั้งก็ควรมีวีดีโอเทป, เลเซอร์ดิสก์ หรือคอมแพกซ์ดิสก์ที่ใช้ทดสอบระบบเสียงโฮมเธียเตอร์โดยเฉพาะ แต่ถ้าหาไม่ได้สิ่งที่สะดวกที่หาง่ายที่สุดก็คือม้วนวีดีโอเทปไฮไฟ ซึ่งมักจะมีเสียงสำหรับทดสอบระบบเซอร์ราวด์ในช่วงต้นของม้วนเทป



รูปที่ 3.6 การจัดวางตำแหน่งลำโพงในระบบโฮมเธียร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดงการเชื่อมต่อเครื่องเซอร์ราวด์ซาวด์โปรเซสเซอร์ และเพาเวอร์แอมป์มัลติแชนแนล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่4

การทดลองและผลการทดลอง

4.1 การทดลองของเพาเวอร์แอมป์มัลติแชนแนล

ขั้นแรกต้องทดสอบเพาเวอร์ซัพพลายก่อน หลังจากตรวจสอบความเรียบร้อยทั่วๆไปเสร็จแล้ว อย่าเพิ่งต่อไฟเลี้ยงจากเพาเวอร์ซัพพลายเข้าสู่วงจรใดๆ ใส่ฟิวส์F5ให้แก่หม้อแปลง เปิดสวิตช์เพาเวอร์ ประมาณ1-2วินาที สังเกตความผิดปกติของวงจร หากมีความผิดปกติเกิดขึ้นเช่นฟิวส์ขาด ให้ตรวจสอบการเดินสายต่างๆว่าถูกต้องหรือไม่อีกครั้ง

หลังจากเรียบร้อยแล้วให้เปิดสวิตช์ไว้ ลองวัดแรงดันไฟที่ผ่านเร็กติไฟร์แล้วจะต้องได้ค่าใกล้เคียงกับที่ระบุไว้คือV_1 ±60โวลต์ และV_2 ±50โวลต์ อาจคลาดเคลื่อนไปได้เล็กน้อย เมื่อได้ตามนี้ก็มาถึงขั้นต่อไปคือ การทดสอบวงจรป้องกันลำโพง ให้ต่อไฟAC12โวลต์จากหม้อแปลงT_2เข้ากับวงจรป้องกันลำโพง เปิดสวิตช์ทิ้งไว้สักครู่ประมาณ3วินาทีจะได้ยินเสียงรีเลย์ทั้งหมดทำงาน และLED2ติดสว่าง แสดงว่าขณะนี้วงจรหน่วงสัญญาณตามปกติแล้ว ต่อไปก็จะเป็นการทดสอบการตัดของวงจรป้องกันลำโพงกรณีมีไฟDCออกมาจากแอมป์ การทดสอบจะใช้แบตเตอรี่3โวลต์ป้อนที่อินพุตของส่วนป้องกันลำโพง โดยป้อนเข้าที่อินพุตแชนเนลใดก็ได้ จะได้ยินเสียงรีเลย์ตัดวงจรทันที และLED2ก็จะดับ หากการทดสอบได้ตามนี้ก็แสดงว่าวงจรป้องกันลำโพงทำงานถูกต้องสมบูรณ์สามารถที่จะเดินสายจากแอมป์เข้าป้องกันลำโพงได้เลย

เมื่อป้องกันลำโพงและเพาเวอร์ซัพพลายทำงานปกติแล้ว ขั้นตอนต่อไปคือทดสอบเพาเวอร์แอมป์ ก่อนทดสอบแนะนำให้ทดสอบวงจรทีละชุดภายนอกให้เรียบร้อยก่อนที่จะประกอบลงกล่อง ต่อไฟเลี้ยงV_1และV_2เข้าแผ่นวงจร อย่าเพิ่งใส่ฟิวส์F_1-F_4 ตรวจดูสภาพความเรียบร้อยภายนอกเสียก่อน เสร็จแล้วลัดขั้วสัญญาณอินพุตลงกราวด์ วัดแรงดันไฟเลี้ยงที่ขา4และขา8ของIC_2 ต้องได้ค่า-15โวลต์และ+15โวลต์ตามลำดับ และเมื่อลองปรับVR_1 แรงดันที่ตกคร่อมขาCEของทรานซิสเตอร์Q_7ต้องเปลี่ยนแปลงไปตามการปรับ เมื่อทดสอบได้ดังขั้นต้นแล้ว แสดงว่าส่วนไบแอสเพาเวอร์เอาต์พุตทำงานแล้ว ให้ใส่ฟิวส์F_1และF_2เพื่อจ่ายไฟเลี้ยงให้แก่คู่เพาเวอร์มอสเฟต ปรับVR_1ทวนเข็มนาฬิกาจนสุด(เพื่อให้แรงดันไบแอสมีค่าต่ำที่สุด)

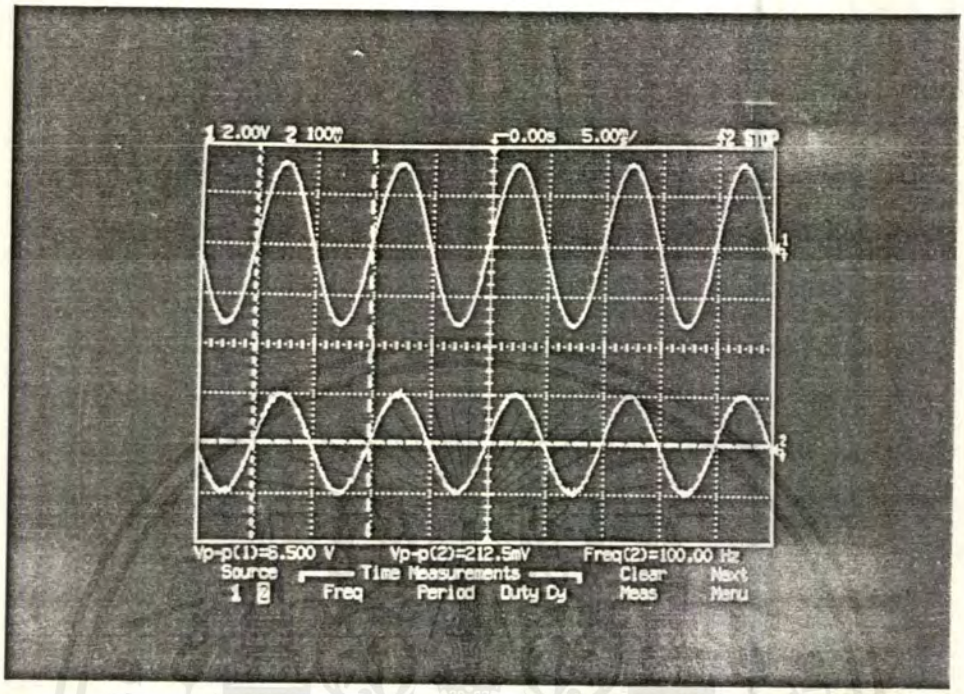
เมื่อเริ่มแรกปรับเครื่องใช้มิเตอร์วัดกระแสเฉื่อยที่ไหลผ่านมอสเฟตแต่ละคู่ โดยจะวัดเป็นแรงดันที่คร่อมตัวต้านทาน0.1โอห์ม กระแสในวงจรนี้กำหนดไว้ประมาณ80มิลลิแอมป์ ซึ่งกระแสนี้จะกลายเป็นแรงดันตกคร่อมตัวต้านทานเท่ากับ8มิลลิโวลต์ วิธีการปรับใช้มิเตอร์ตั้งย่านวัดแรงดันDCคร่อมตัวต้านทาน0.1โอห์มตัวใดก็ได้(ในข้างเดียวกัน กระแสที่ไหลผ่านมอสเฟตจะมีค่าใกล้เคียงกันทุกตัว) ปรับVR_1ให้อ่านแรงดันได้8มิลลิโวลต์ ทิ้งวงจรไว้สักครู่ประมาณ2-3นาทีเพื่ออุ่นเครื่อง อ่านค่าแรงดันที่มิเตอร์อีกครั้งว่าแรงดันเปลี่ยนไปหรือไม่ ถ้าเปลี่ยนไปให้ปรับให้ได้ค่าแรงดัน8มิลลิโวลต์เท่าเดิม เมื่อได้ค่าถูกต้องแล้วลองเปลี่ยนไปวัดแรงดันที่0.1โอห์มตัวอื่นๆจะต้องได้ค่าใกล้เคียงกัน(หากค่าที่ได้แตกต่างกันมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

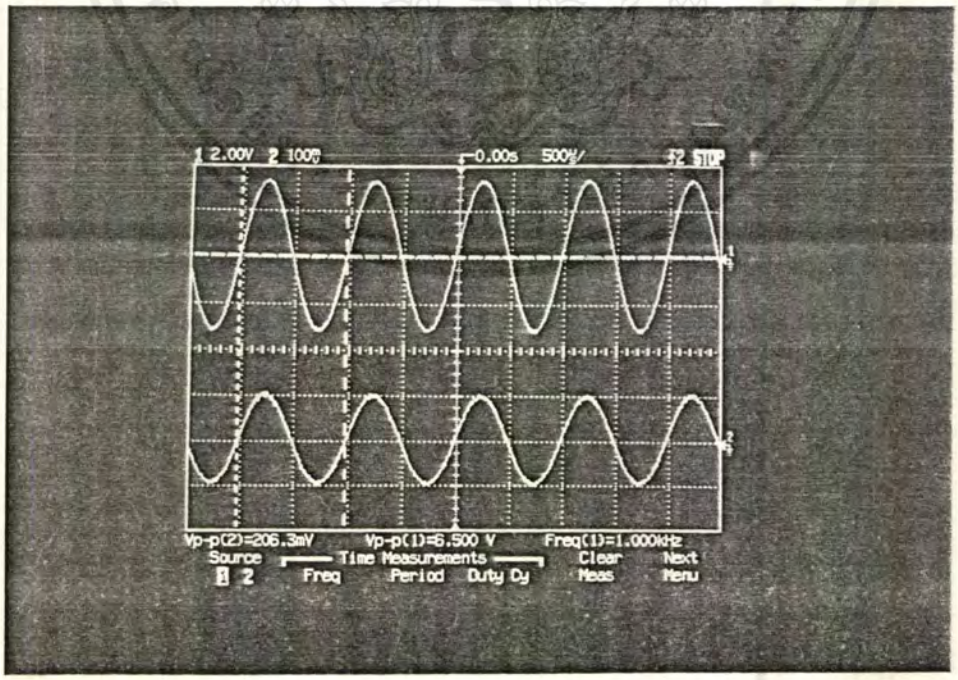
ในแต่ละตัวแสดงว่าตัวต้านทาน0.1โอห์มอาจมีค่าไม่เท่ากัน)เมื่อได้ตามนี้แล้วเพาเวอร์แอมป์ก็ทำงานเกือบจะสมบูรณ์100%แล้ว ขั้นสุดท้ายให้ใช้มิเตอร์วัดแรงดันDCออฟเซตที่เอาต์พุตก่อนจะต่อลำโพง ค่าที่ได้จะมีค่าต่ำไม่เกิน±10มิลลิโวลต์ เนื่องจากวงจรนี้ใช้วงจรDCเซอร์โวควบคุม หากได้ตามนี้สามารถที่จะต่อลำโพงทดลองเสียงได้เลย เมื่อเสร็จขั้นตอนแล้วให้ย้ายมาปรับแต่งอีกข้างที่เหลือจนเสร็จสมบูรณ์เหมือนกันทั้ง3แผ่น จากนั้นทำการทดสอบทั้ง6แชนเนล แล้วก็สามารถนำสัญญาณมาป้อนเข้าอินพุตทางเพาเวอร์แอมป์ได้เลย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดลองของเพาเวอร์แอมป์มัลติแซนแนล

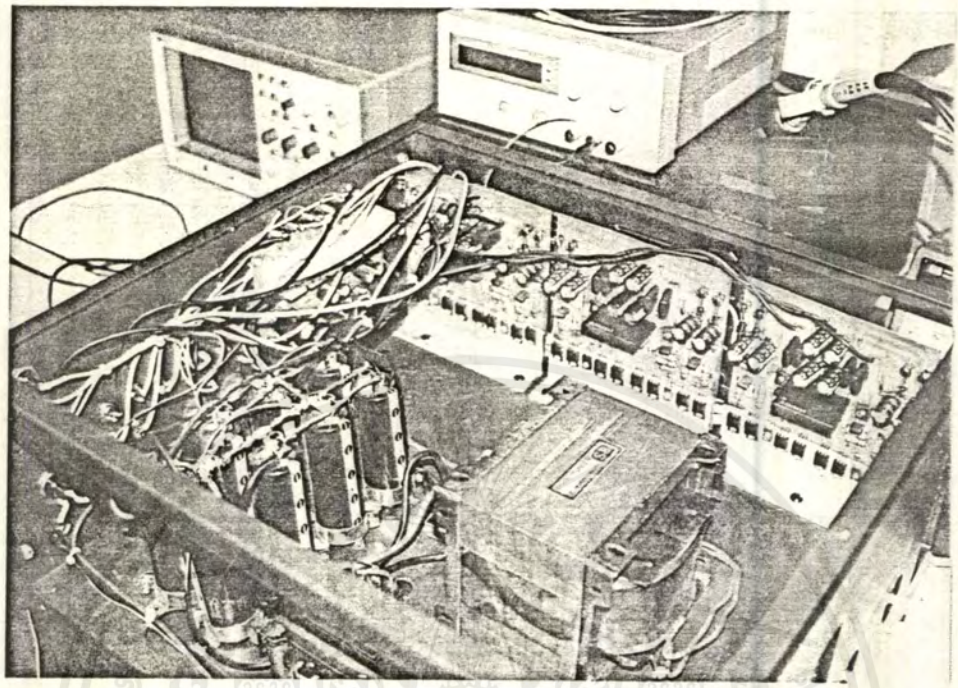


รูปที่ 4.1
แสดงผลการทดลองเมื่อป้อนสัญญาณอินพุต 70 Hz



รูปที่ 4.2
แสดงผลการทดลองเมื่อป้อนสัญญาณอินพุต 1 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3
แสดงเครื่องเพาเวอร์แอมป์มัลติแชนแนล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองของเซอร์ราวด์ซาวด์โปรเซสเซอร์

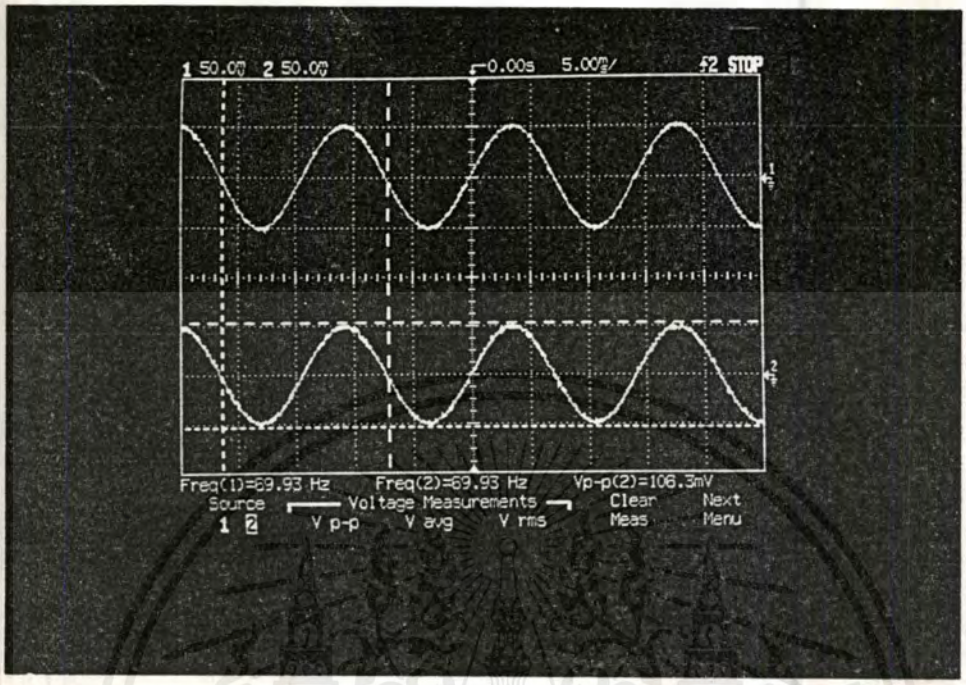
ขั้นแรกต้องทดสอบเพาเวอร์ซัพพลายก่อนว่าด้าน Primary ของหม้อแปลงมีแรงดันไฟเข้า 200 V-AC ที่ตำแหน่ง ขา 1 และ 2 แรงดันไฟออกด้าน Secondary เป็น 18-0-18 V-AC 1.4 แอมป์ โดยต่อแรงดันไฟ 18 V-AC ที่ขา 15 และ 22 และ เซ็นเตอร์แท็ป (0 V) ที่ขา 18 และ 19 เปิด SW. Power สังเกตสัญญาณไฟจาก LED ว่าติดหรือไม่ ถ้าติดก็แสดงว่าได้ทำการป้อนไฟเลี้ยงให้แก่วงจรเรียบร้อยแล้ว

หลังจากนั้น ลองวัด แรงดันไฟที่ผ่านเร็กติไฟร์ ที่ IC 7805, 7815 และ 7915 ว่าจะต้องได้ค่าใกล้เคียงกับที่ระบุไว้ คือ +5 V, +/- 15 V ตามลำดับ แล้วตรวจสอบไฟเลี้ยง IC ออปแอมป์ทุกตัว จะต้องได้ค่าใกล้เคียง +/-15 V และ IC_4 - IC_5 จะต้องมีไฟเลี้ยง 5 V

เริ่มทดลองการทำงานของวงจรโดยแบ่งแยกการทดลองไปที่กระบวนการในการกำเนิดเสียงแต่ละ O/P ป้อนสัญญาณ SINE WAVE 70 Hz 50 mV_{PP} จาก generator เข้าที่ i/p และทดลองปรับ Volumn และ SW ควบคุม ในส่วนต่างๆ สังเกต และวัดสัญญาณของการเปลี่ยนแปลงในแต่ละ Block Diagram รูปที่ 2.53 เมื่อเรียบร้อยแล้วลองเปลี่ยน สัญญาณ i/p เป็น 200 Hz และ 1 kHz ตามลำดับ และ วัด O/P เมื่อวงจรทุกส่วนทำงานก็นำไปประกอบ ดังรูปที่ 3.7 และทำการวัดสัญญาณ O/P ออกมา

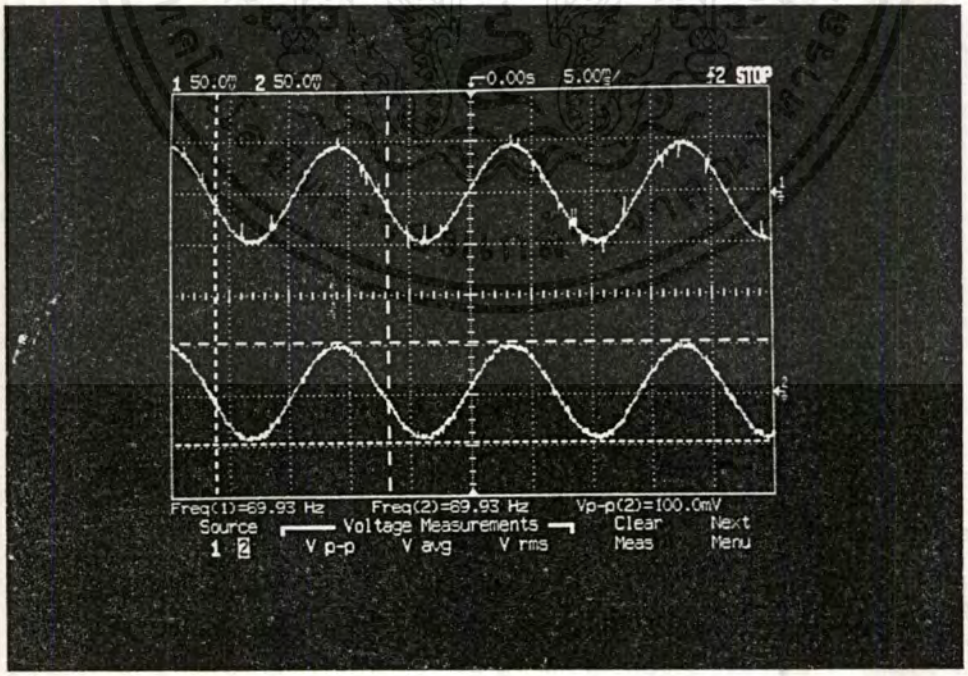
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ผลการทดลองของเซอร์ราวด์ซาวด์โปรเซสเซอร์



รูปที่ 4.4

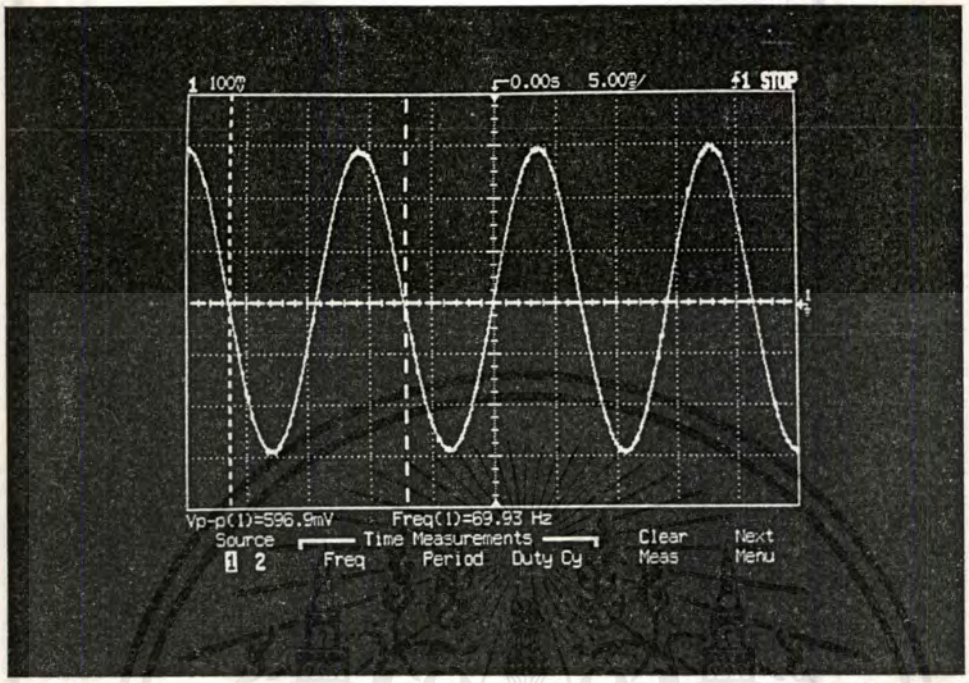
สัญญาณ i/p ซ้ายและขวา 70 Hz 50 mV_{PP}



รูปที่ 4.5

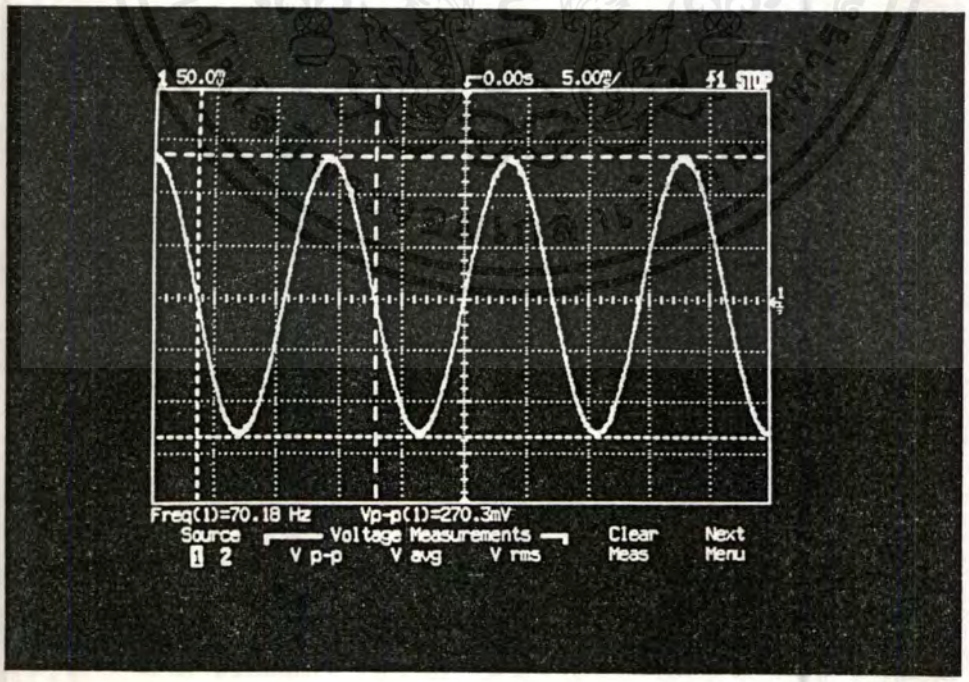
สัญญาณ o/p ขา 1 และ 7 ของ IC_1 ซึ่งทำหน้าที่เป็น Buffer amp.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6

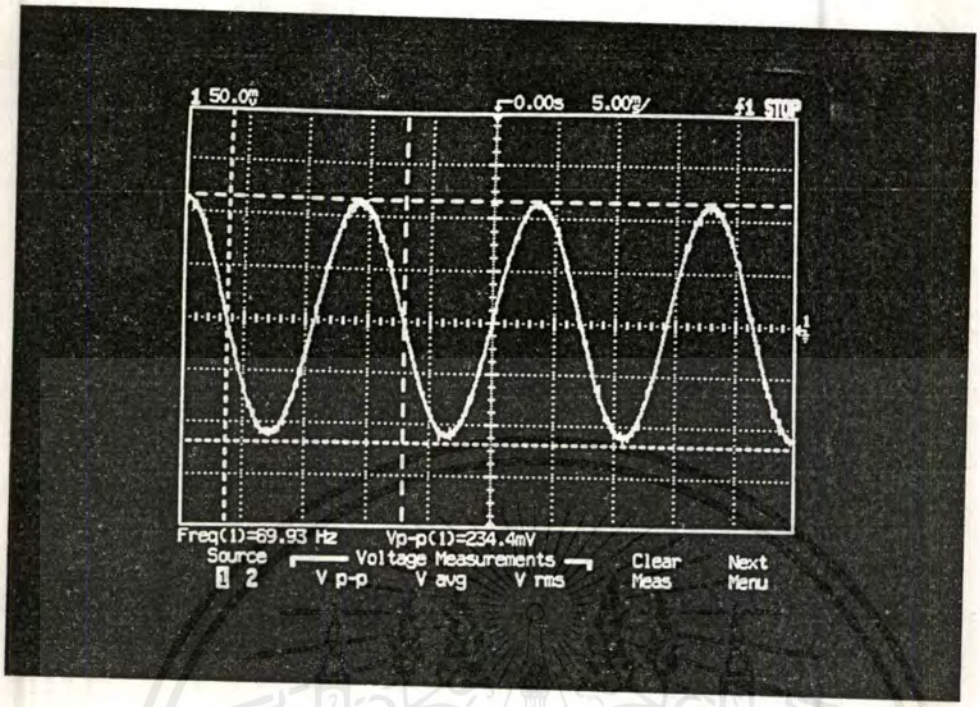
สัญญาณ o/p ขา 1 ของ IC_9 ซึ่งทำหน้าที่ขยายสัญญาณ L+R



รูปที่ 4.7

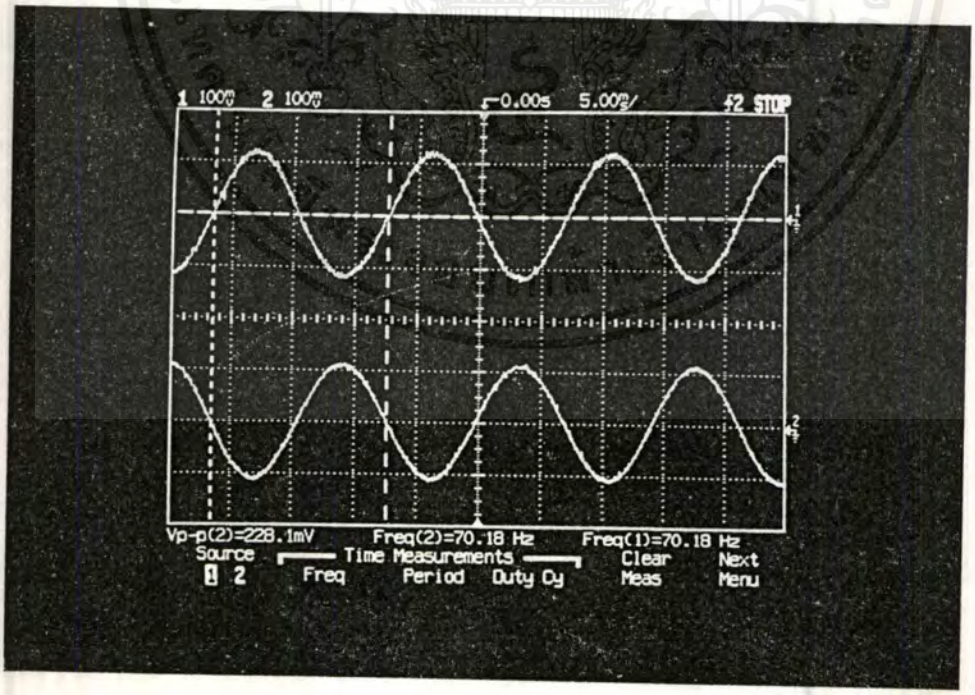
สัญญาณ o/p ขา 7 ของ IC_9 ซึ่งทำหน้าที่เป็น Buffer amp.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8

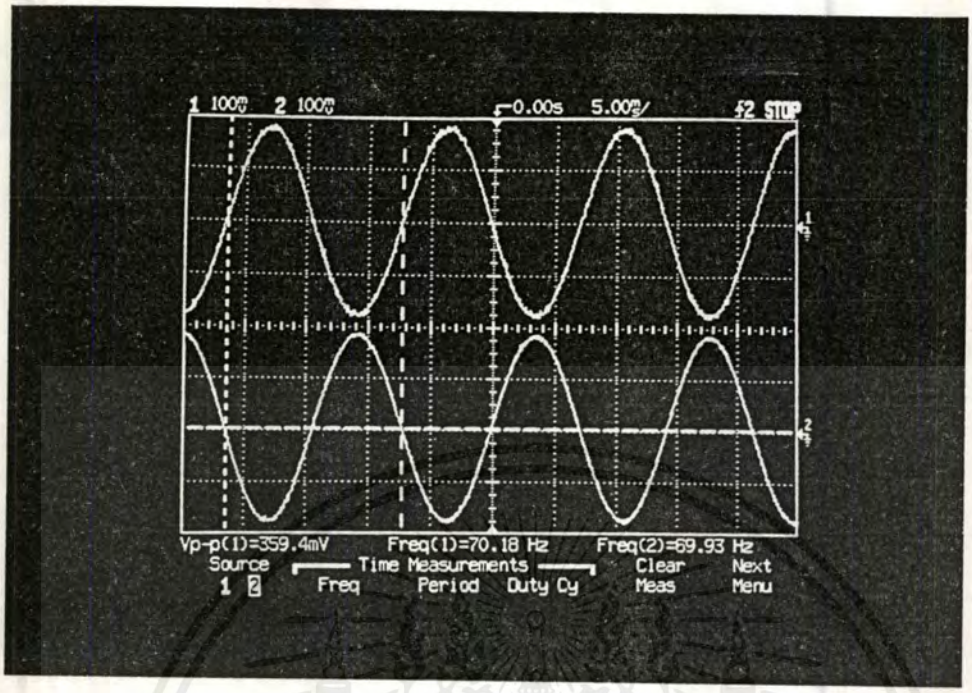
สัญญาณ o/p ของ CENTER



รูปที่ 4.9

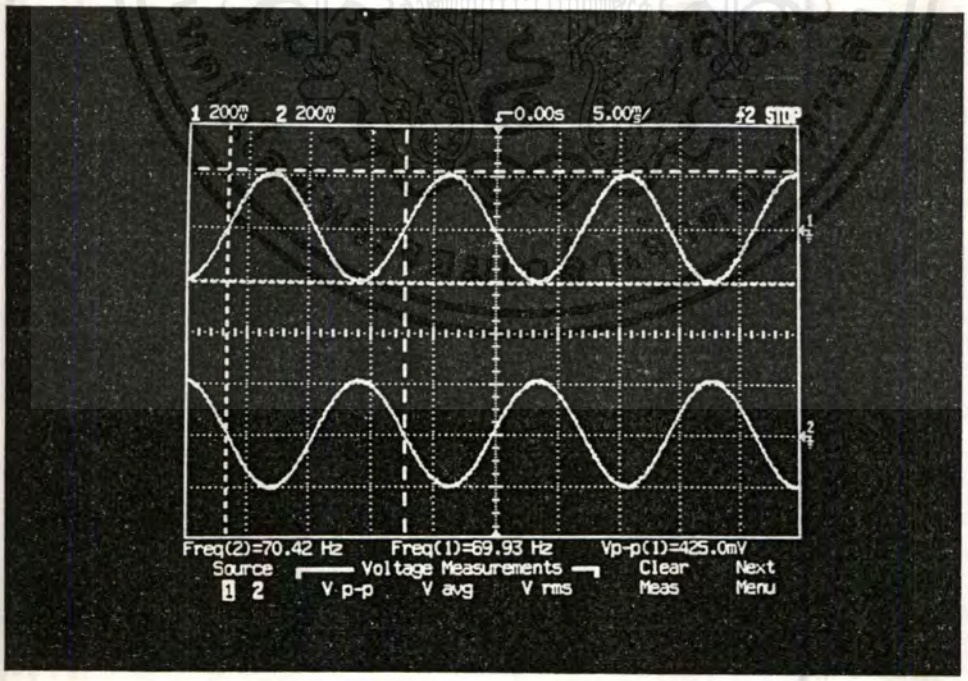
สัญญาณ o/p ขา 1 และ 7 ของ IC_{10} เมื่อ switch S_2 เลือก ความถี่ 70 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10

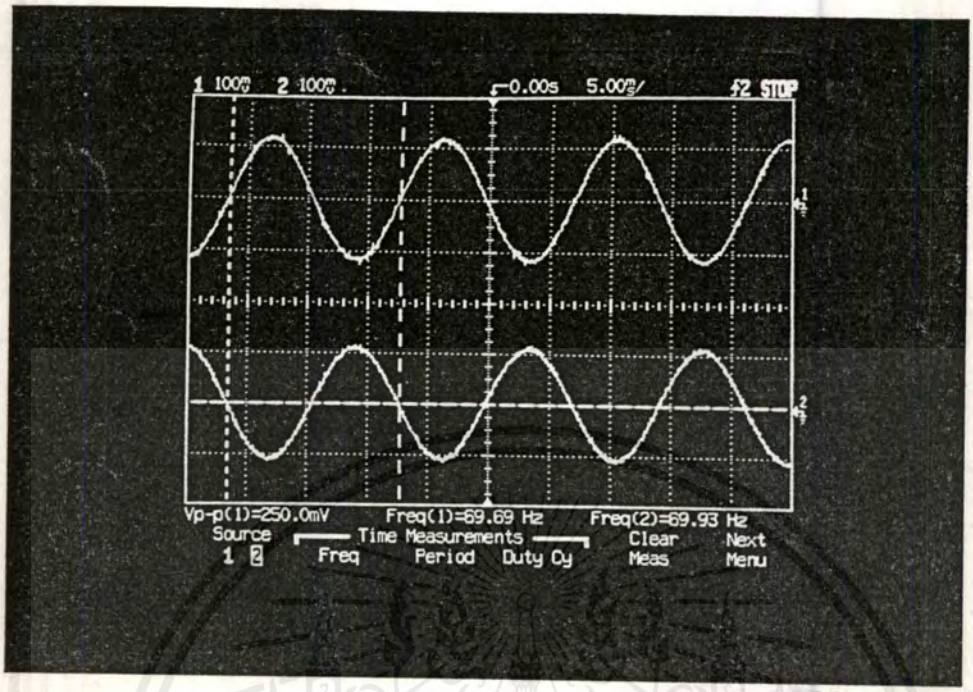
สัญญาณ o/p ขา 1 และ 7 ของ IC_{10} เมื่อ switch S_2 เลือก ความถี่ 90 Hz



รูปที่ 4.11

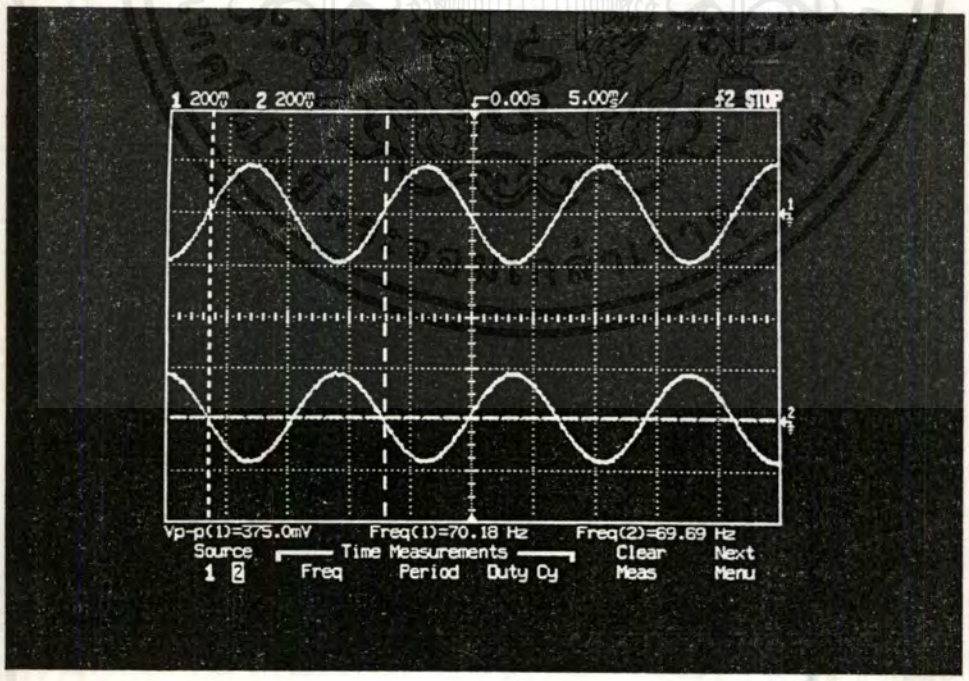
สัญญาณ o/p ขา 1 และ 7 ของ IC_{10} เมื่อ switch S_2 เลือก ความถี่ 120 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12

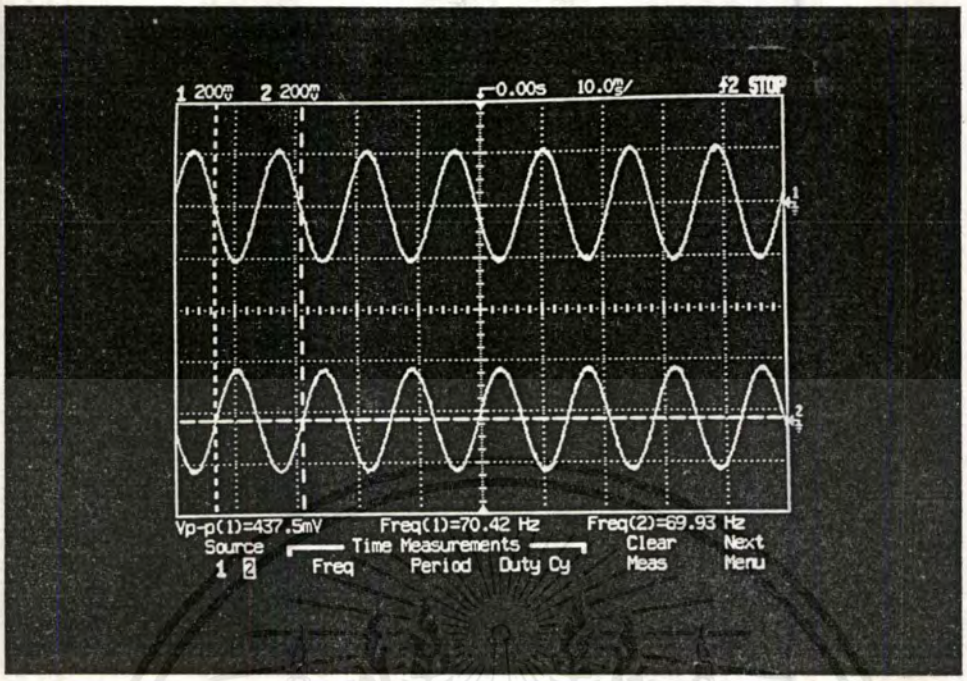
สัญญาณ o/p ของ Sub Woofer + และ - เมื่อ switch S_2 เลือก ความถี่ 70 Hz



รูปที่ 4.13

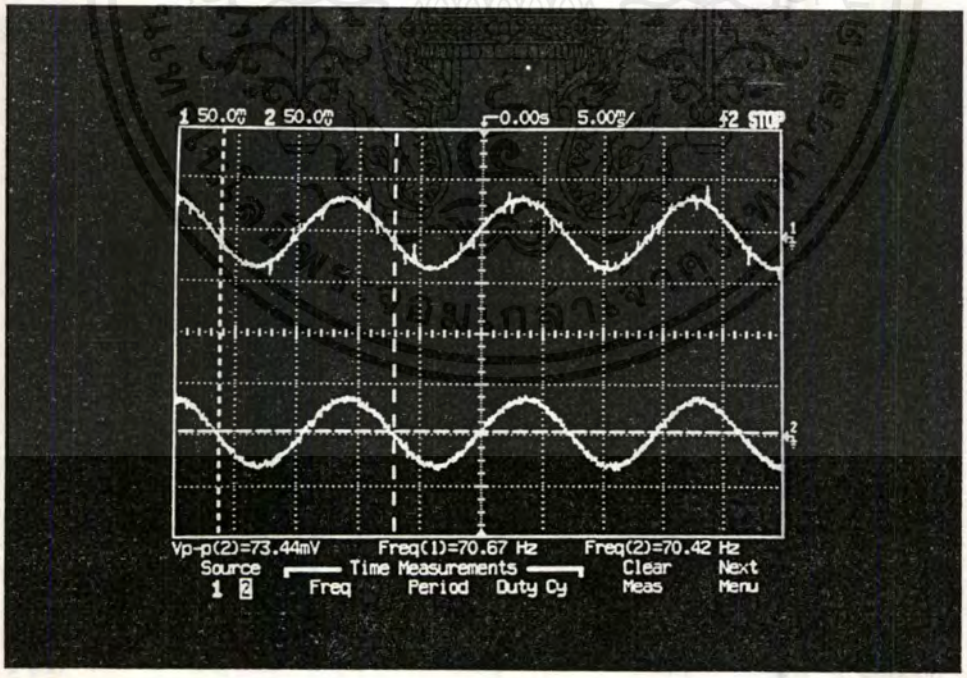
สัญญาณ o/p ของ Sub Woofer + และ - เมื่อ switch S_2 เลือก ความถี่ 90 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14

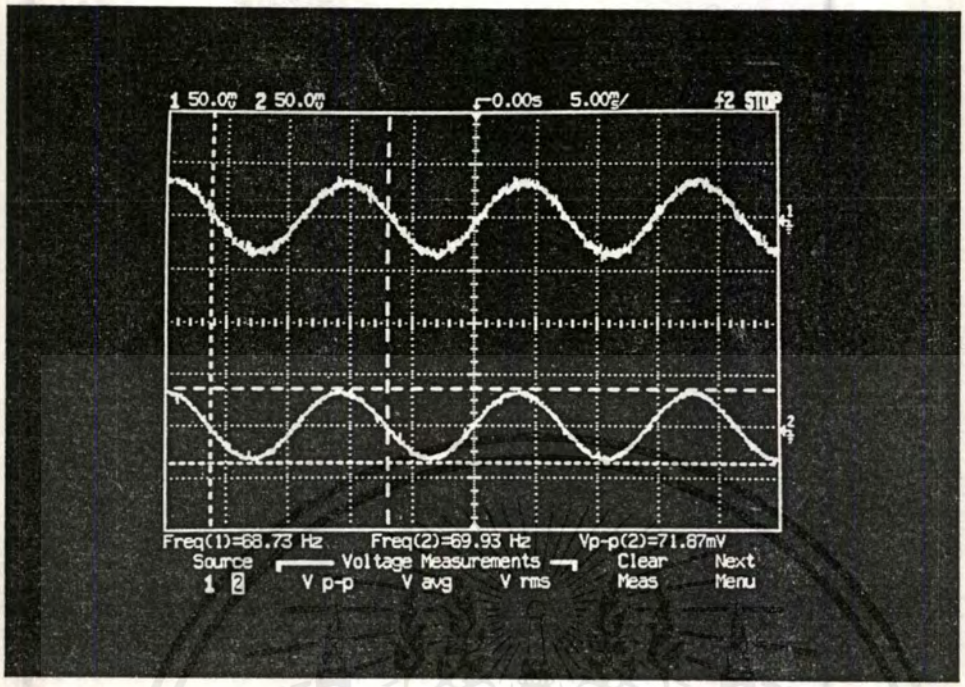
สัญญาณ o/p ของ Sub Woofer + และ - เมื่อ switch S_2 เลือก ความถี่ 120 Hz



รูปที่ 4.15

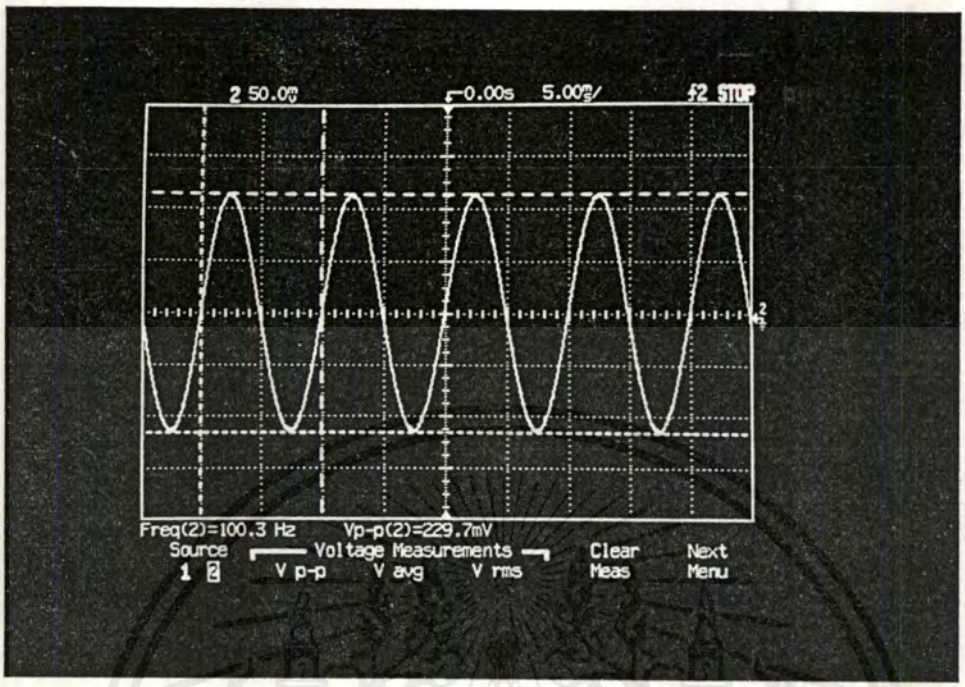
สัญญาณ o/p ที่ ขา 1, 7 ของ IC_{11} ซึ่งทำหน้าที่ คอนโทรลสัญญาณเสียงด้าน ซ้าย และ ขวา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



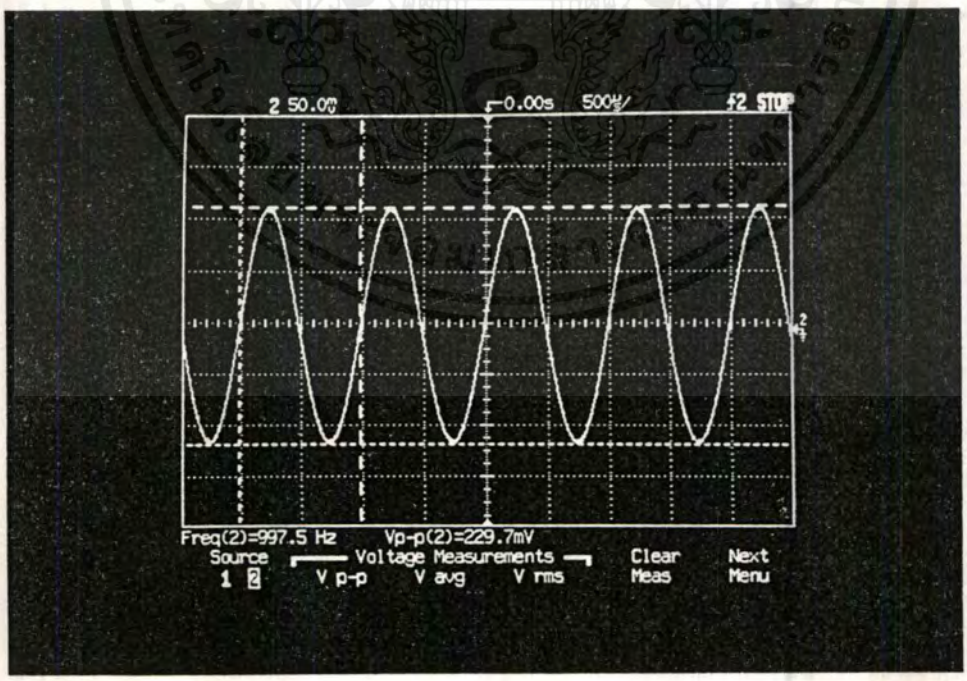
รูปที่ 4.16
สัญญาณ o/p ลำโพงหน้า ซ้าย และขวา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17

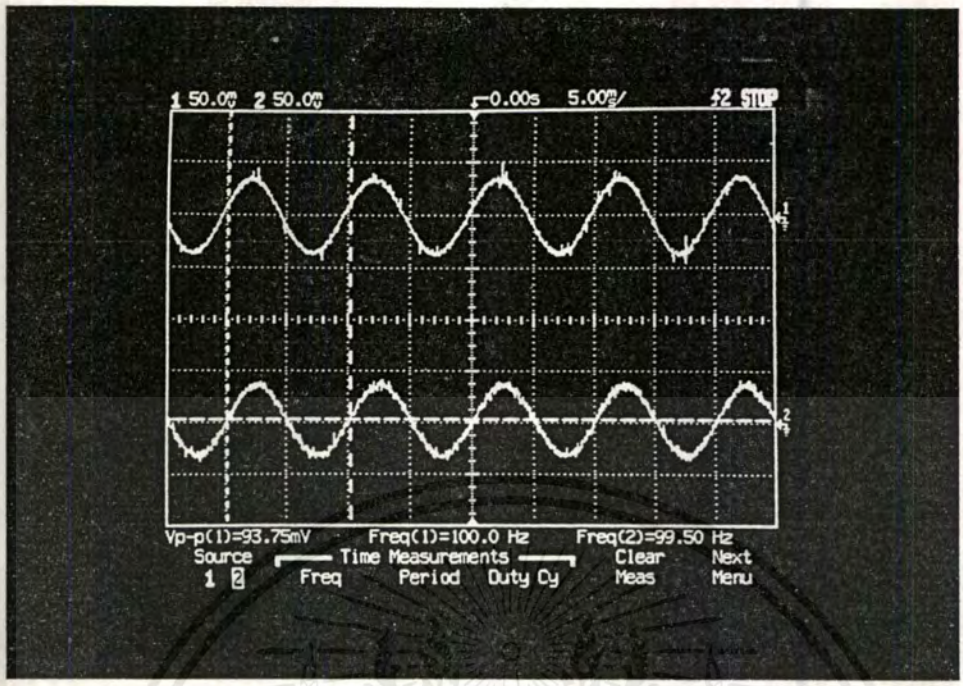
สัญญาณ o/p ของลำโพง Center เมื่อ สัญญาณ i/p 100 Hz 50 mV_{PP}



รูปที่ 4.18

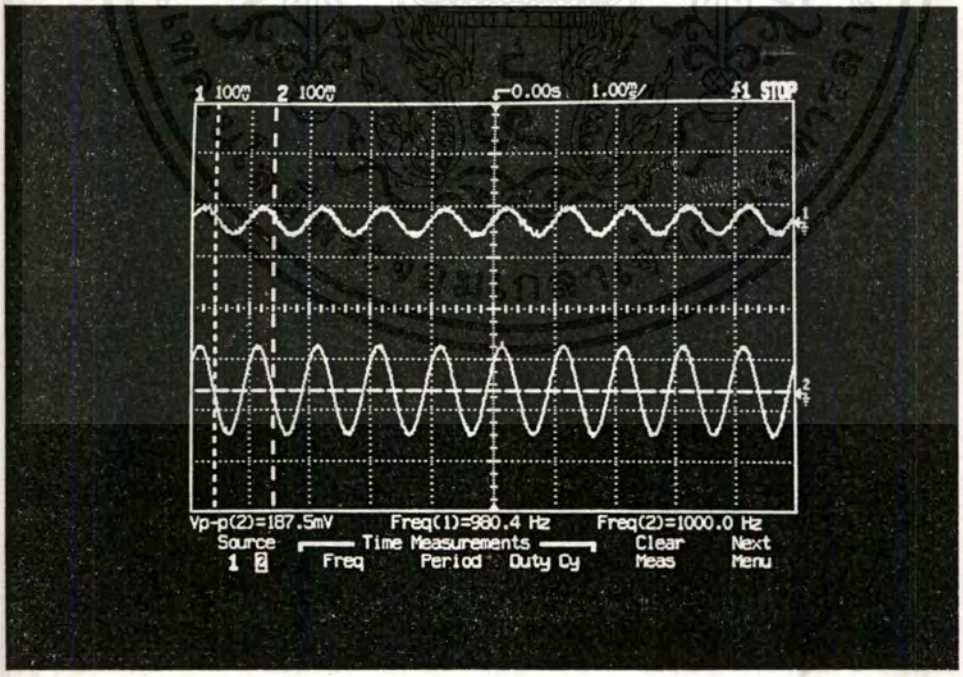
สัญญาณ o/p ของลำโพง Center เมื่อ สัญญาณ i/p 1 kHz 50 mV_{PP}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19

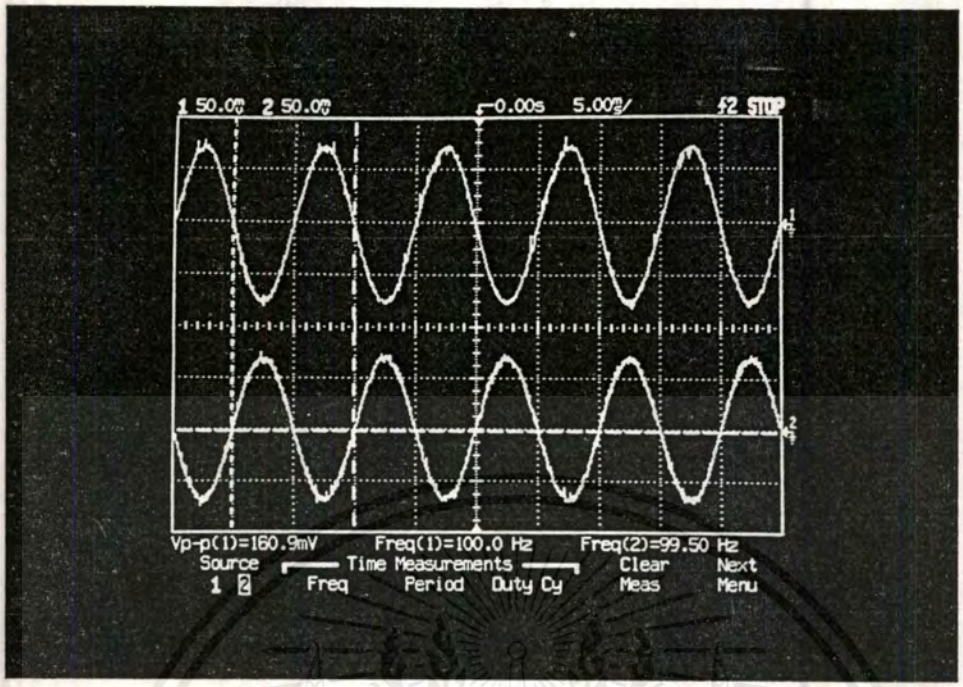
สัญญาณ o/p ของลำโพงหน้า L/R เมื่อ สัญญาณ i/p 100 Hz 50 mV_{PP}



รูปที่ 4.20

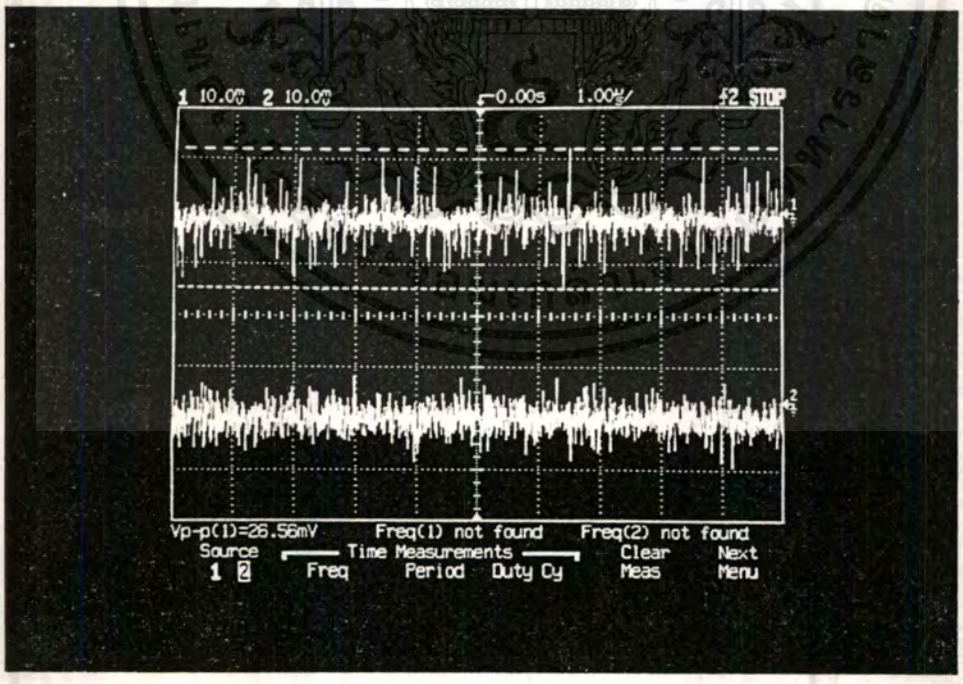
สัญญาณ o/p ของลำโพงหน้า L/R เมื่อ สัญญาณ i/p 1 kHz 50 mV_{PP}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.21

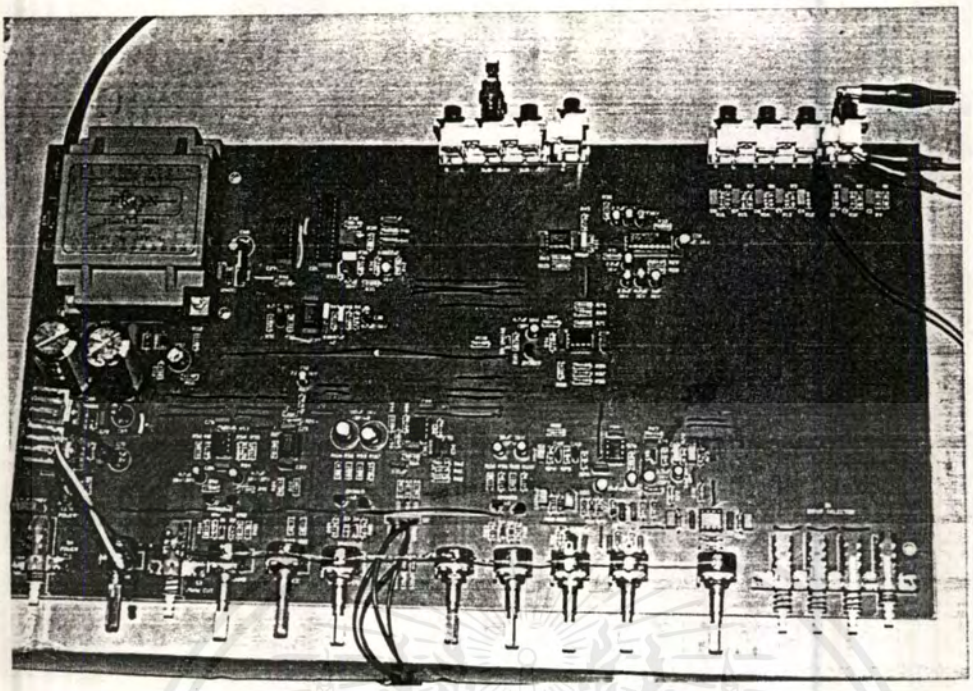
สัญญาณ o/p ของลำโพง Sub Woofer +,- เมื่อ สัญญาณ i/p 100 Hz 50 mV_{PP}



รูปที่ 4.22

สัญญาณ o/p ของลำโพง Sub Woofer +,- เมื่อ สัญญาณ i/p 1 kHz 50 mV_{PP}

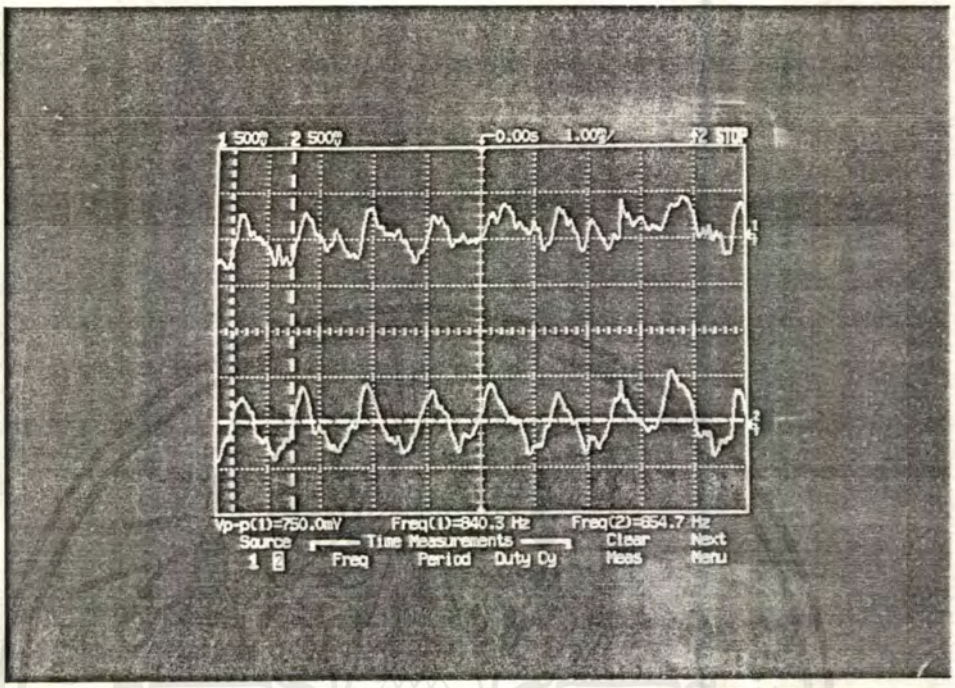
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



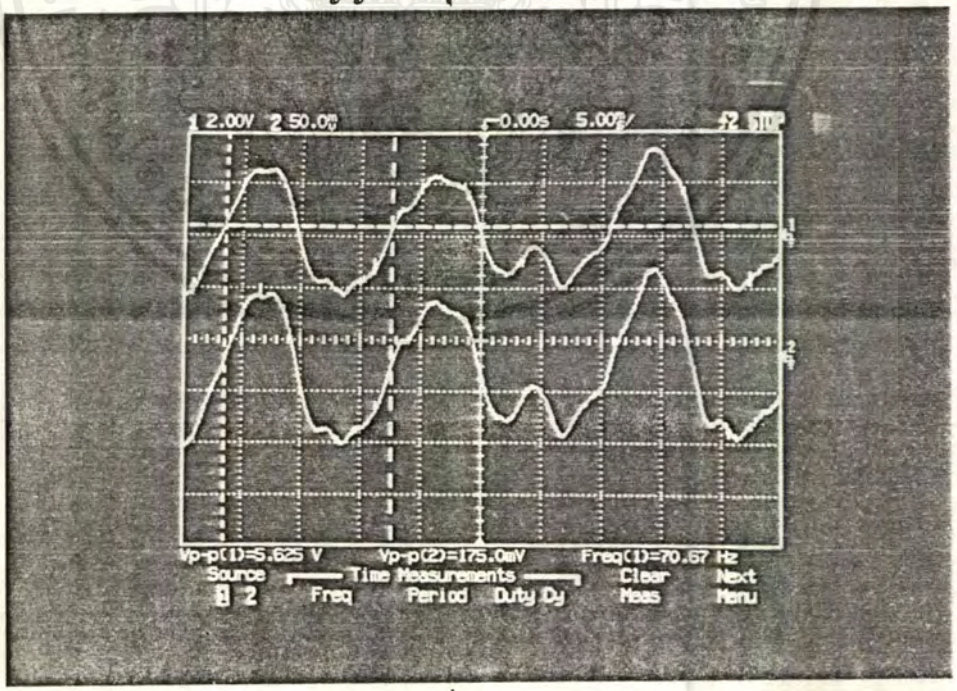
รูปที่ 4.23
แสดงเครื่องเซอร์ราวด์ซาวด์ที่สร้างขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 ผลการทดลองเมื่อนำเพาเวอร์แอมป์มัลติแชนแนล และ เซอร์ราวด์ซาวด์โปรเซสเซอร์มาประกอบกัน

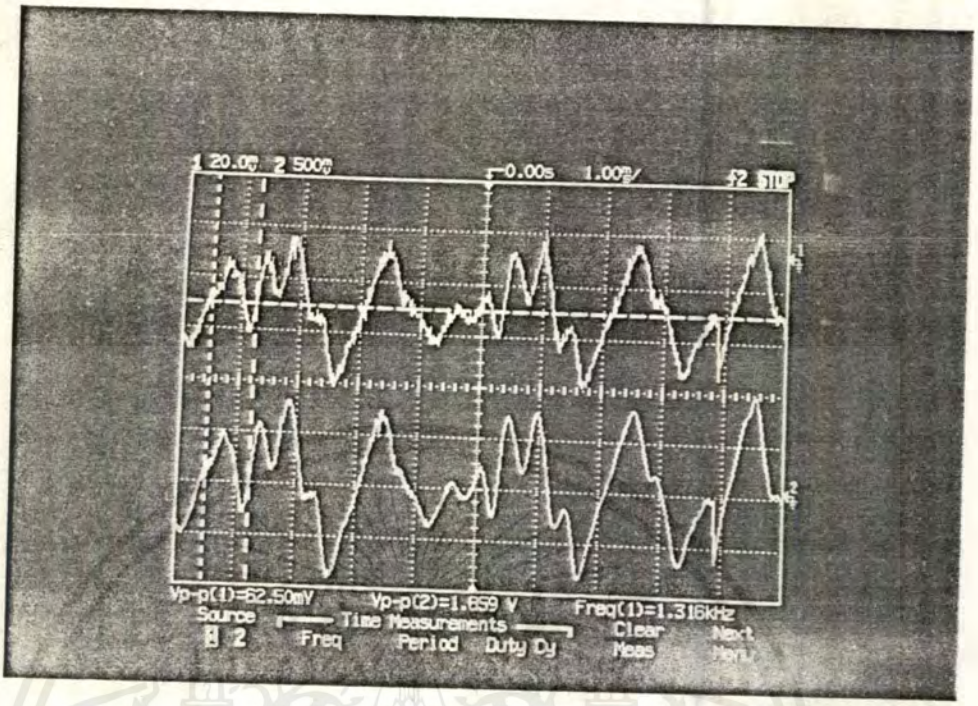


รูปที่ 4.24
สัญญาณอินพุตจากวีดีโอไฮไฟ

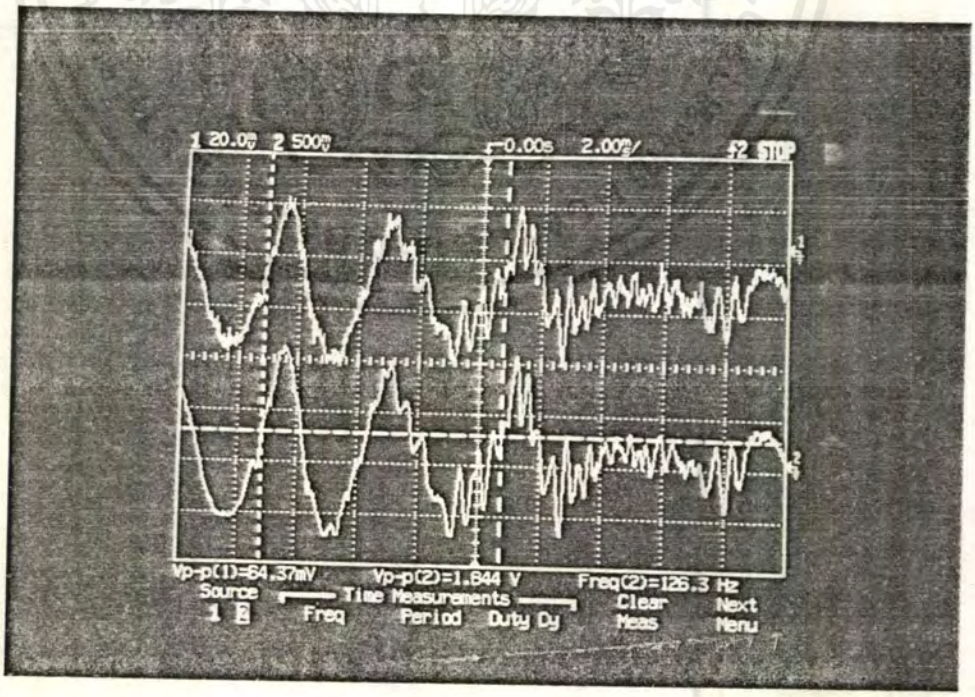


รูปที่ 4.25
สัญญาณเอาต์พุตที่ลำโพงซับวูฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

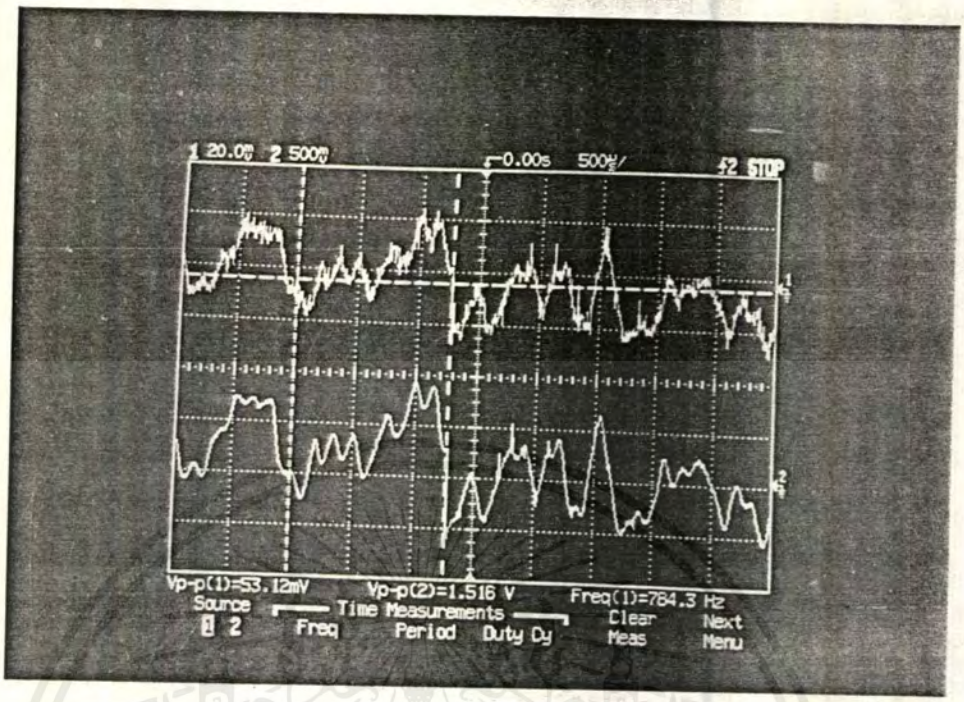


รูปที่ 4.26
สัญญาณเอาต์พุตที่ลำโพงหน้าซ้าย



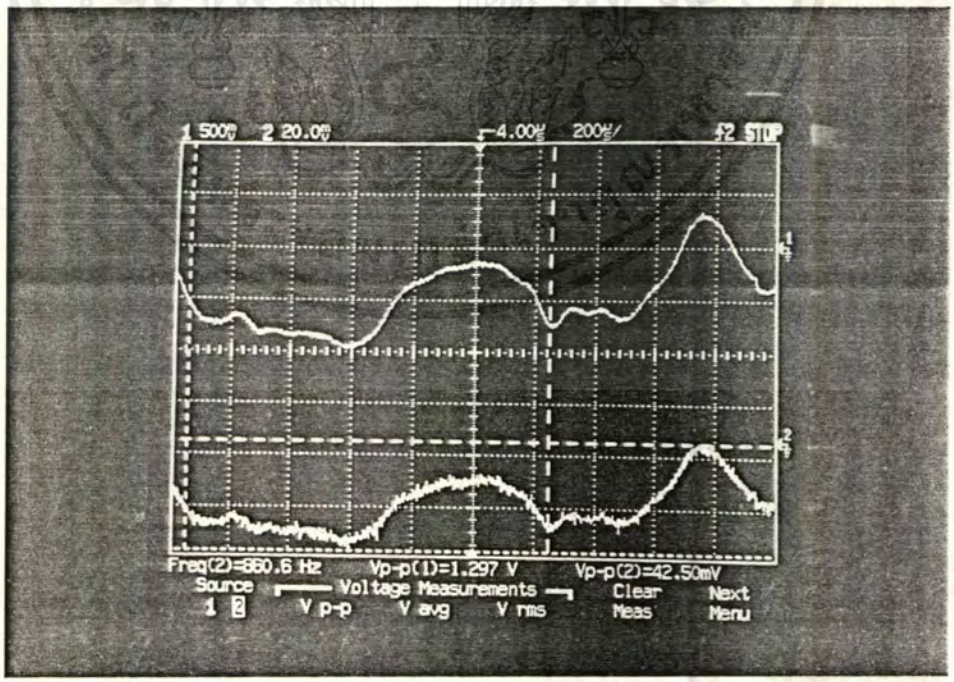
รูปที่ 4.27
สัญญาณเอาต์พุตที่ลำโพงหน้าขวา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.28

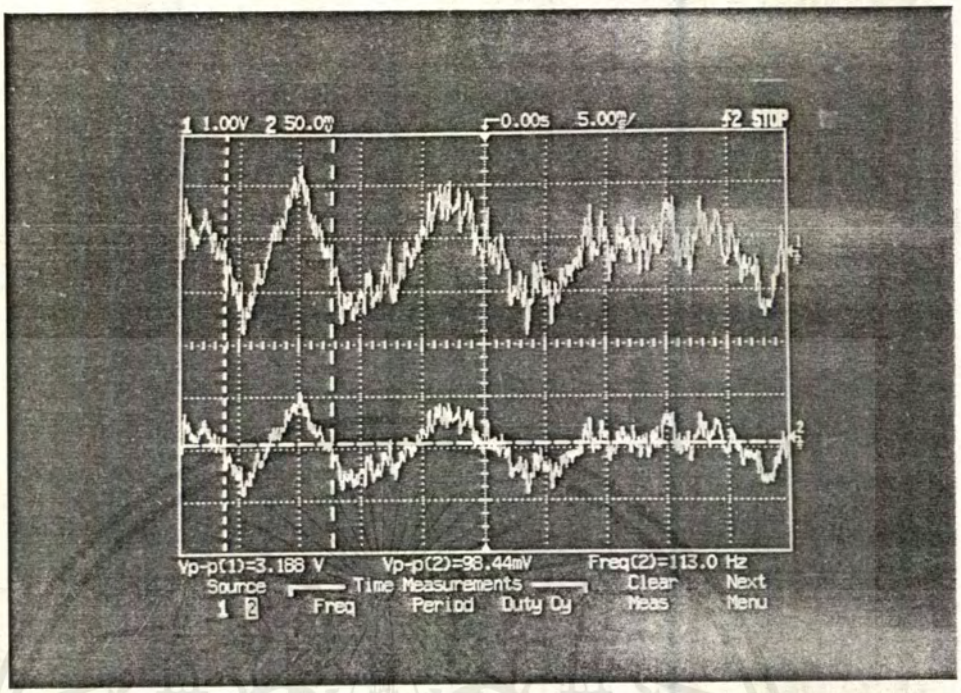
สัญญาณเอาต์พุตที่ลำโพงเซ็นเตอร์



รูปที่ 4.29

สัยยาณเอาต์พุตที่ลำโพงเซอร์ราวด์ซ้าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.30
สัญญาณเอาต์พุตที่เซอร์ราวด์ขวา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปและวิจารณ์

โครงงานนี้ประกอบด้วย เพาเวอร์แอมป์มัลติแชนแนลและเซอร์ราวด์โปรเซสเซอร์ ซึ่งใช้ในงานโฮมเธียเตอร์

สำหรับเพาเวอร์แอมป์มัลติแชนแนลนี้มีคุณสมบัติเพิ่มเติมจากเครื่องเสียงที่ใช้ฟังในบ้านทั่ว ๆ ไปคือ มีจำนวนช่องสัญญาณที่เพียงพอต่อการใช้งานในระบบ AV ไม่ว่าจะเป็นระบบดอลบี้เซอร์ราวด์ หรือ ดอลบี้โปรลอจิก หรือแม้กระทั่งการใช้งานในระบบโฮม THX ซึ่งมาตรฐานจะให้เอาท์พุตออกมา 6 ช่องสัญญาณ เพื่อขับลำโพงต่าง ๆ ในระบบ คือ ลำโพงคู่หน้า 2 ช่อง (ซ้าย ขวา) ลำโพงเซอร์ราวด์ 2 ช่อง (คู่หลัง ซ้าย ขวา) ลำโพงซับวูฟเฟอร์ 1 ช่อง และลำโพงเซนเตอร์อีก 1 ช่อง มีกำลังเพียงพอในการใช้งานสามารถที่จะตอบสนองต่อสัญญาณที่มีไดนามิกเรนจ์กว้างได้ดี โดยเฉพาะการขับสัญญาณความถี่ต่ำลึก ๆ สำหรับลำโพงซับวูฟเฟอร์ที่ให้เสียงทุ้มที่รับรู้เป็นความสั่นสะเทือนมากกว่า การได้ยินซึ่งเพาเวอร์แอมป์ตัวนี้ให้กำลังวัตต์ทางเอาท์พุตต่อเนื่อง 100 วัตต์ RMS ที่โหลด 8 โอห์ม

ส่วนเซอร์ราวด์โปรเซสเซอร์นั้น สามารถตอบสนองได้แบบ เต็มระบบ เพราะว่าความสามารถของเครื่องนี้สามารถให้เอาท์พุตได้ครบทั้งระบบเซอร์ราวด์ซาวด์

ในด้านการทดสอบโครงงานนั้น มีส่วนที่ขึ้นอยู่กับการปรับแต่งสัญญาณและ บางครั้งอุปกรณ์ที่ใช้ รวมทั้งเครื่องมือต่าง ๆ จะมีประสิทธิภาพต่างกัน เราจึงต้องพยายามปรับสัญญาณให้ได้ดีที่สุด ซึ่งอาจจะคลาดเคลื่อนได้เนื่องจากความผิดพลาดของเครื่องมือที่ใช้ เช่น สายโพรบ เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

เกรียงไกร จันทรา ,สร้างและออกแบบแอมป์ไฮ-ไฟ ,ซีเอ็ดยูเคชั่น บริษัท

ไกรวุฒิ โรจน์ประเสริฐสุด ,รวมโครงงานอิเล็กทรอนิกส์โฮมเธียเตอร์ ,ซีเอ็ดยูเคชั่น บริษัท

ดร.สิทธิชัย โภไคยอุดม ,ดร.พีรศักดิ์ วรสุนทรโรสถ ,โตะมิโอะ อิวะซากิ ,ทฤษฎีและการคำนวณวงจรอิเล็กทรอนิกส์ ,ซีเอ็ดยูเคชั่น บริษัท

D.Baert,"The Design of Power Amplifiers Driven by Signals with Known Probility Density Functions," International Jour. of Electronics,39,219-227,Aug.1975

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

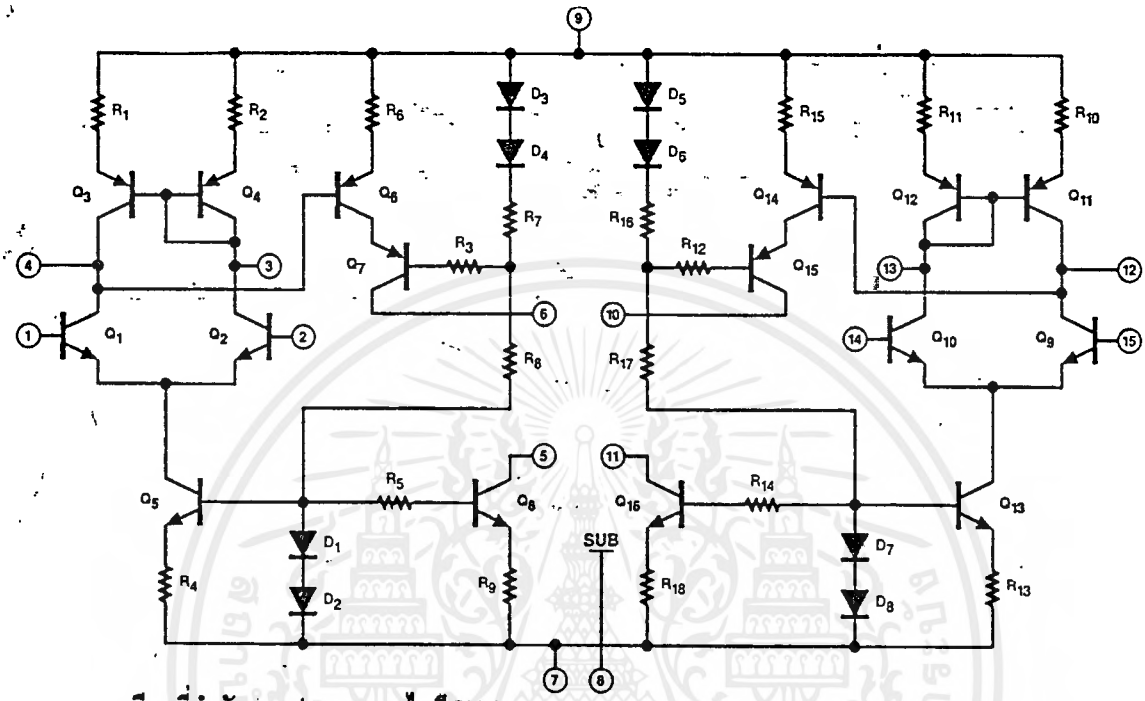
กิตติกรรมประกาศ

การที่กลุ่มผู้วิจัยสามารถทำการทดลองวิจัย และเรียบเรียงปริญญานิพนธ์ฉบับนนนี้เสร็จสมบูรณ์นั้น กลุ่มวิจัยขอขอบคุณ อ.สุรพล บุญจันทร์ อาจารย์ที่ปรึกษาแนะแนวทางดลอดจนชี้แนะข้อผิดพลาดต่างๆ จนสามารถทำการทดลองได้ตามเป้าหมาย และขอขอบคุณเจ้าหน้าที่ธุรการที่ฝ่ายธุรการของภาควิชาโทคมนาคม ทุกท่านที่ช่วยอำนวยความสะดวกในด้านต่างๆ มาไว้ ณ.ที่นี้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รายละเอียดที่สำคัญบางประการของไอซี STK3102III

อัตราทนแรงดันสูงสุด (V_{CCmax}) : ± 75 โวลต์

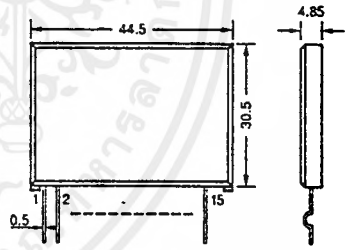
อุณหภูมิสูงสุดขณะใช้งาน (T_C) : 115 องศาเซลเซียส

กินกระแส (I_C) : ที่ V_{CC} ± 60 โวลต์ ค่าปกติ 20 มิลลิแอมป์ สูงสุด 30 มิลลิแอมป์

แรงดันเอาต์พุตออฟเซต : ที่ V_{CC} ± 60 โวลต์ เท่ากับ ± 50 มิลลิโวลต์

ความต้านทานทางด้านอินพุต : ที่ V_{CC} ± 60 โวลต์ ความถี่ 1 กิโลเฮิรตซ์ เท่ากับ 92 กิโลโอห์ม

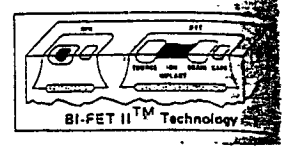
ความเพี้ยน (THD) : ที่ความถี่ 20 กิโลเฮิรตซ์ แรงดันเอาท์พุต 28.3 โวลต์ 0.005 เปอร์เซ็นต์



หมายเหตุ : หน่วยเป็นมิลลิเมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor Corporation



LF353 Wide Bandwidth Dual JFET Input Operational Amplifier

General Description

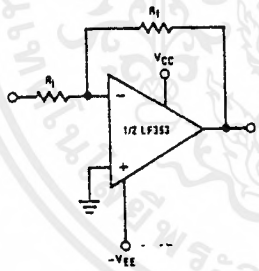
These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET II™ technology). They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF353 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and LM358 designs.

These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

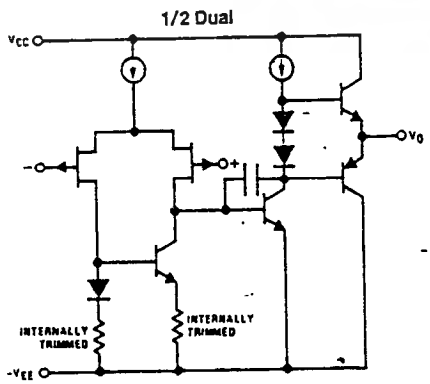
Features

- Internally trimmed offset voltage
- Low input bias current
- Low input noise voltage
- Low input noise current
- Wide gain bandwidth
- High slew rate
- Low supply current
- High input impedance
- Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20Vp-p$, $BW = 20$ Hz-20 kHz
- Low 1/f noise corner
- Fast settling time to 0.01%

Typical Connection

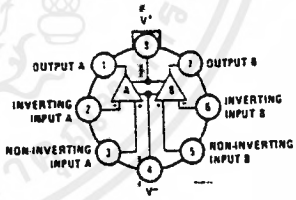


Simplified Schematic



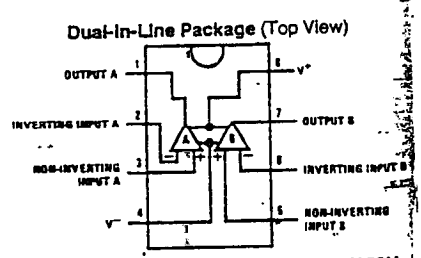
Connection Diagrams

Metal Can Package (Top View)



Order Number LF353H
See NS Package Number H08C

Dual-In-Line Package (Top View)



Order Number LF353J, LF353M or LF353N
See NS Package Number J08A, M08A or N08E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

e Maximum Ratings

erospace specified devices are required, National Semiconductor Sales Office/ for availability and specifications.

e	±18V
ation	(Note 1)
mperature Range	0°C to +70°C
	150°C
out Voltage	±30V
Range (Note 2)	±15V
Circuit Duration	Continuous
Storage Temperature Range	−65°C to +150°C
Lead Temp. (Soldering, 10 sec.)	260°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD rating to be determined.

trical Characteristics (Note 4)

Parameter	Conditions	LF353			Units
		Min	Typ	Max	
Input Offset Voltage	$R_S = 10k\Omega$, $T_A = 25°C$ Over Temperature		5	10 13	mV mV
Average TC of Input Offset Voltage	$R_S = 10\ k\Omega$		10		µV/°C
Input Offset Current	$T_j = 25°C$, (Notes 4, 5) $T_j \leq 70°C$		25	100 4	pA nA
Input Bias Current	$T_j = 25°C$, (Notes 4, 5) $T_j \leq 70°C$		50	200 8	pA nA
Input Resistance	$T_j = 25°C$		10^{12}		Ω
Large Signal Voltage Gain	$V_S = \pm 15V$, $T_A = 25°C$ $V_O = \pm 10V$, $R_L = 2\ k\Omega$ Over Temperature	25 15	100		V/mV V/mV
Output Voltage Swing	$V_S = \pm 15V$, $R_L = 10k\Omega$	±12	±13.5		V
Input Common-Mode Voltage Range	$V_S = \pm 15V$	±11	+15 −12		V V
Common-Mode Rejection Ratio	$R_S \leq 10k\Omega$	70	100		dB
Supply Voltage Rejection Ratio	(Note 6)	70	100		dB
Supply Current			3.6	6.5	mA

ctrical Characteristics (Note 4)

Parameter	Conditions	LF353			Units
		Min	Typ	Max	
Amplifier to Amplifier Coupling	$T_A = 25°C$, f = 1 Hz−20 kHz (Input Referred)		−120		dB
Slew Rate	$V_S = \pm 15V$, $T_A = 25°C$	8.0	13		V/µs
Gain Bandwidth Product	$V_S = \pm 15V$, $T_A = 25°C$	2.7	4		MHz
Equivalent Input Noise Voltage	$T_A = 25°C$, $R_S = 100\Omega$, f = 1000 Hz		25		nV/√Hz
Equivalent Input Noise Current	$T_j = 25°C$, f = 1000 Hz		0.01		pA/√Hz

erating at elevated temperatures, the device must be derated based on a thermal resistance of 115°C/W typ junction to ambient for the N package, °/W junction to ambient for the H package.

: otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

:wer dissipation limit, however, cannot be exceeded.

specifications apply for $V_S = \pm 15V$ and $0°C \leq T_A \leq +70°C$. V_{OS}, I_B and I_{OS} are measured at $V_{CM} = 0$.

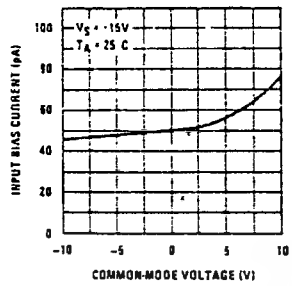
:ut bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_j. Due to the limited ime, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient s a result of internal power dissipation, P_D. $T_j = T_A + \theta_{jA} P_D$ where θ_{jA} is the thermal resistance from junction to ambient. Use of a heat sink is f input bias current is to be kept to a minimum.

voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. =15V.

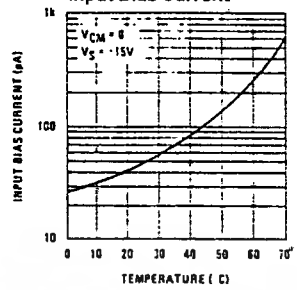
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

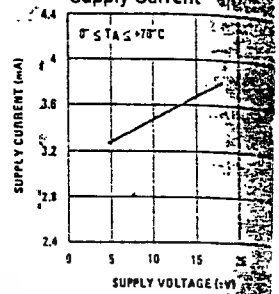
Input Bias Current



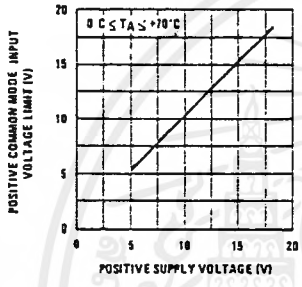
Input Bias Current



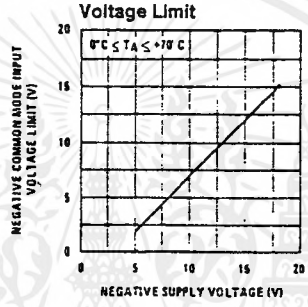
Supply Current



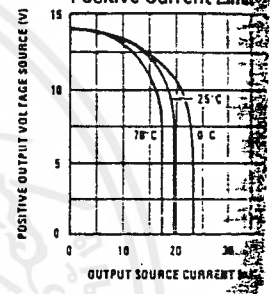
Positive Common-Mode Input Voltage Limit



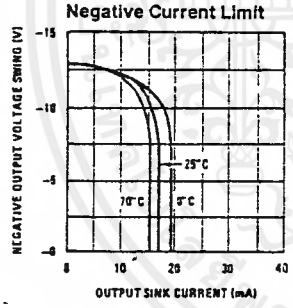
Negative Common-Mode Input Voltage Limit



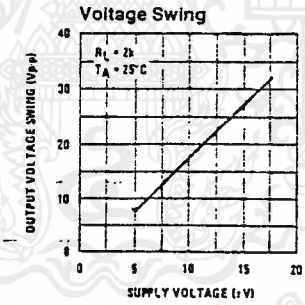
Positive Current Limit



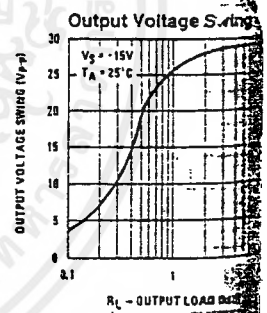
Negative Current Limit



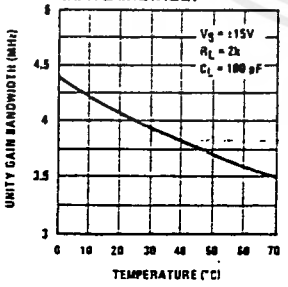
Voltage Swing



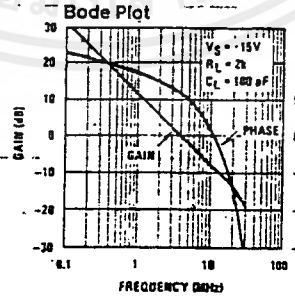
Output Voltage Swing



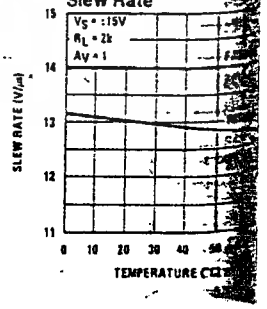
Gain Bandwidth



Bode Plot



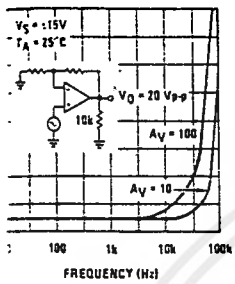
Slew Rate



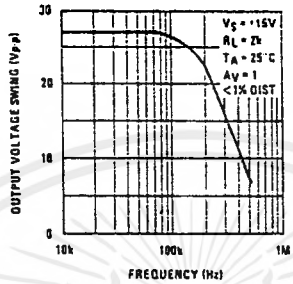
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Performance Characteristics (Continued)

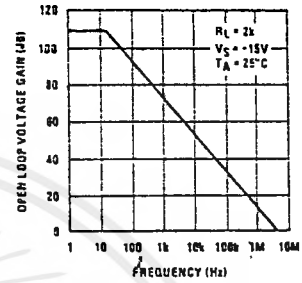
Distortion vs Frequency



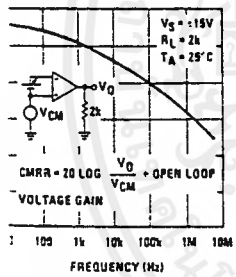
Undistorted Output Voltage Swing



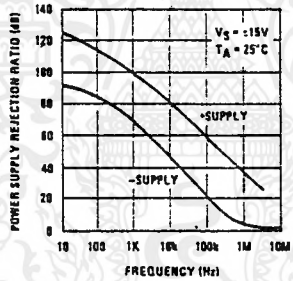
Open Loop Frequency Response



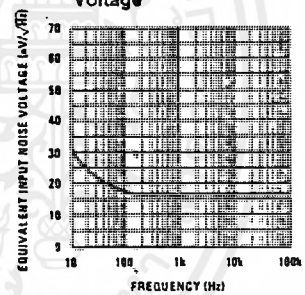
Common-Mode Rejection Ratio



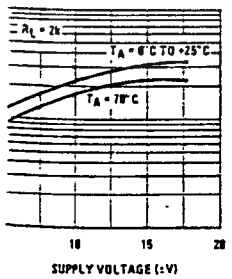
Power Supply Rejection Ratio



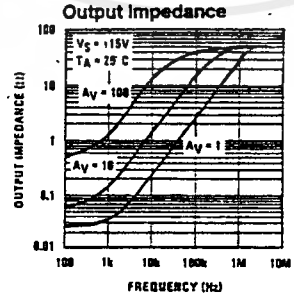
Equivalent Input Noise Voltage



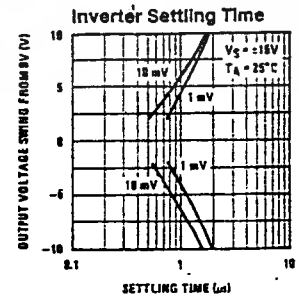
Open Loop Voltage Gain (V/V)



Output Impedance



Inverter Settling Time

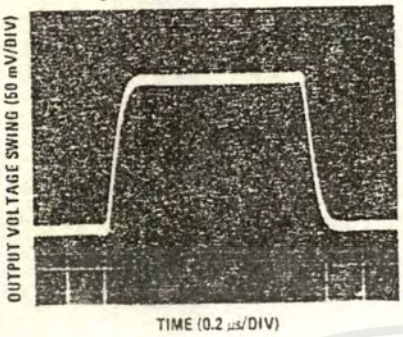


TL/H/5649–3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

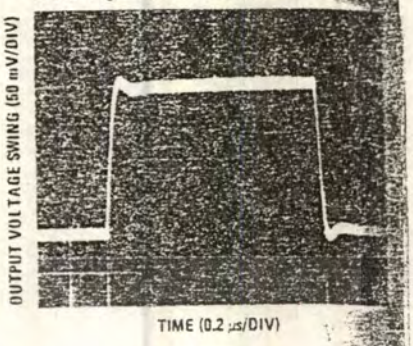
Pulse Response

Small Signaling Inverting

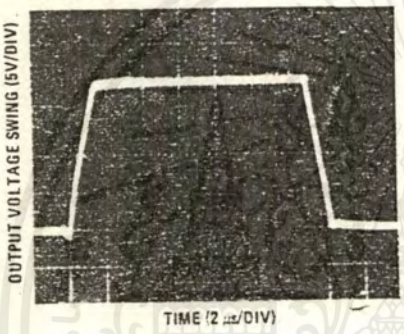


TL/H/5649–4

Small Signal Non-Inverting



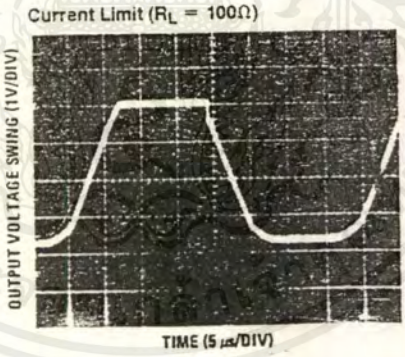
Large Signal Inverting



TL/H/5649–6

Large Signal Non-Inverting

Current Limit (R_L = 100Ω)



TL/H/5649–8

Application Hints

These devices are op amps with an internally trimmed input offset voltage and JFET input devices (BI-FET II). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output. Exceeding the negative common-mode limit on both inputs will force the output to a high state. In neither case does a latch occur since raising the input back within the common-mode range again puts the input stage and thus the amplifier in its proper operating mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

:ation Hints (Continued)

: the positive common-mode limit on a single input ·ange the phase of the output; however, if both :eed the limit, the output of the amplifier will be : high state.

'ers will operate with a common-mode input volt- :o the positive supply; however, the gain band- slew rate may be decreased in this condition. negative common-mode voltage swings to within ·egative supply, an increase in input offset voltage

.ifier is individually biased by a zener reference ws normal circuit operation on ±6V power sup- oly voltages less than these may result in lower width and slew rate.

fers will drive a 2 kΩ load resistance to ±10V ff temperature range of 0°C to +70°C. If the am- :rced to drive heavier load currents, however, an n input offset voltage may occur on the negative ving and finally reach an active current limit on ve and negative swings.

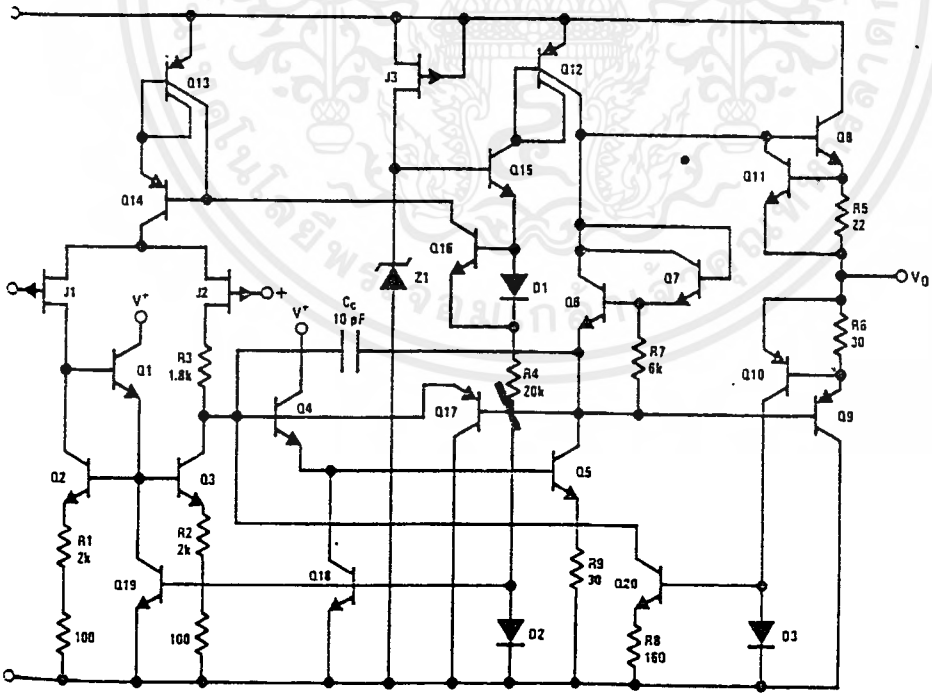
·s should be taken to ensure that the power sup- integrated circuit never becomes reversed in po- at the unit is not inadvertently installed backwards t as an unlimited current surge through theresult- ing forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Because these amplifiers are JFET rather than MOSFET input op amps they do not require special handling.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

ed Schematic

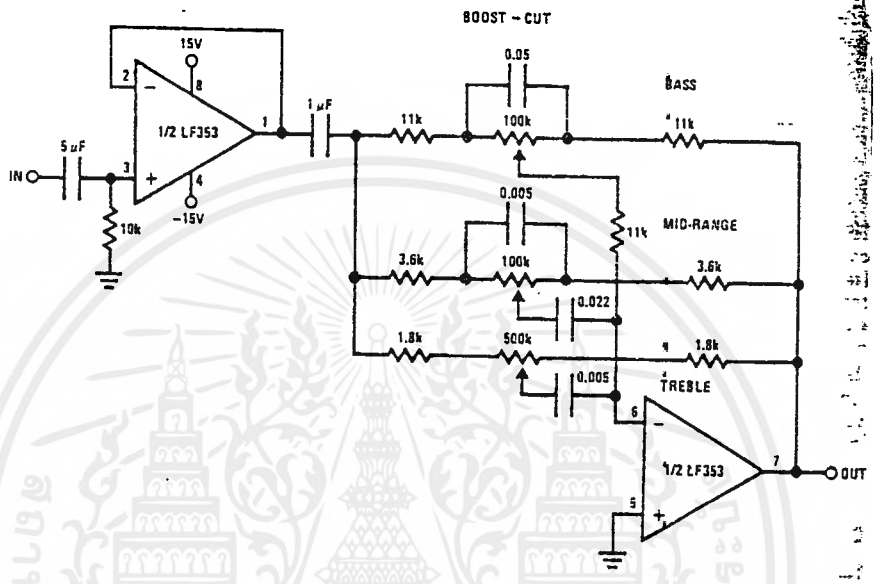


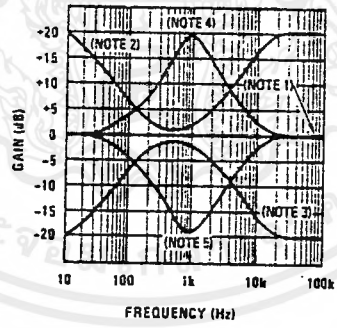
TL/H/5849–9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications

Three-Band Active Tone Control





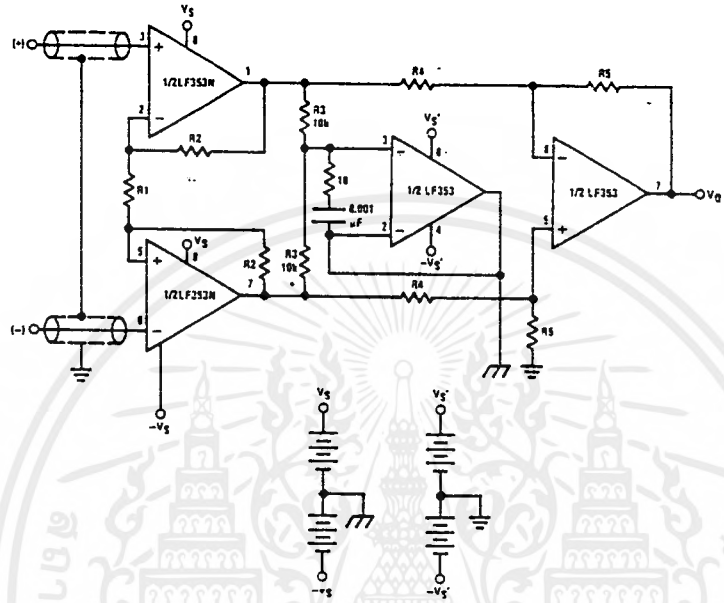
Note 1: All controls flat.
Note 2: Bass and treble boost, mid flat.
Note 3: Bass and treble cut, mid flat.
Note 4: Mid boost, bass and treble flat.
Note 5: Mid cut, bass and treble flat.

- All potentiometers are linear taper
- Use the LF347 Quad for stereo applications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ical Applications (Continued)

Improved CMRR Instrumentation Amplifier



$$A_V = \left(\frac{2R2}{R1} + 1\right) \frac{R5}{R4}$$

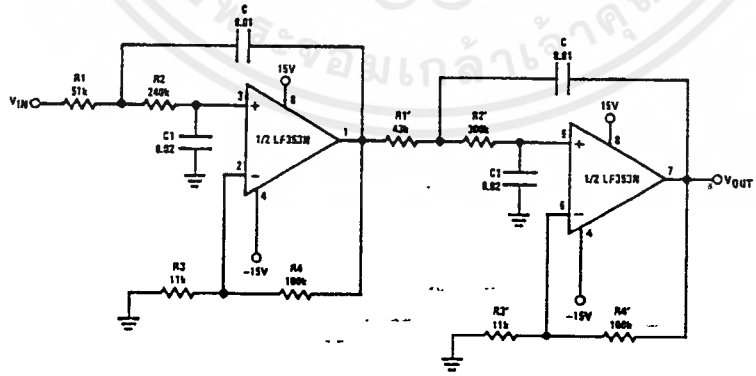
and are separate isolated grounds

Matching of R2's, R4's and R5's control CMRR

With A_{V_T} = 1400, resistor matching = 0.01%: CMRR = 136 dB

- Very high input impedance
- Super high CMRR

Fourth Order Low Pass Butterworth Filter



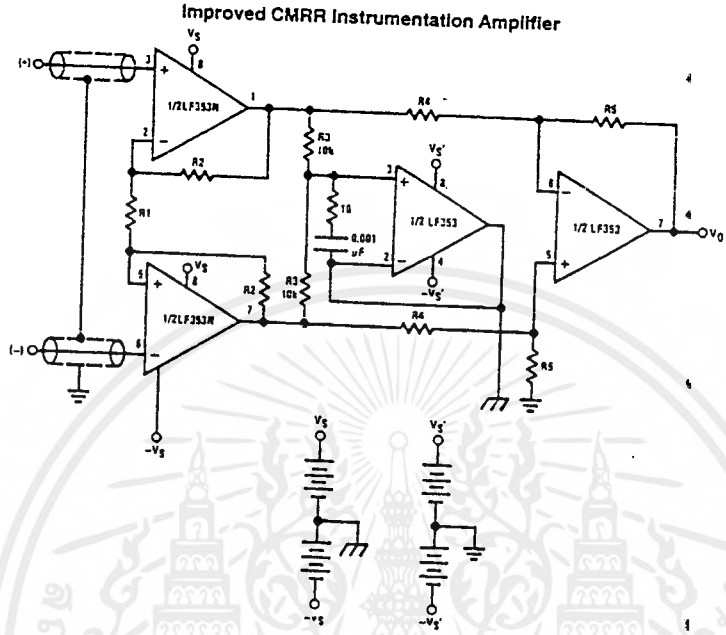
- Corner frequency (f_c) = $\sqrt{\frac{1}{R1R2CC1}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R1'R2'CC1}} \cdot \frac{1}{2\pi}$
- Passband gain (H_O) = (1 + R4/R3) (1 + R4'/R3')
- First stage Q = 1.31
- Second stage Q = 0.541
- Circuit shown uses nearest 5% tolerance resistor values for a filter with a corner frequency of 100 Hz and a passband gain of 100
- Offset nulling necessary for accurate DC performance

TL/H/5649–11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

pplications (Continued)

Improved CMRR Instrumentation Amplifier



SEPARATE

$$A_V = \left(\frac{2R2}{R1} + 1\right) \frac{R5}{R4}$$

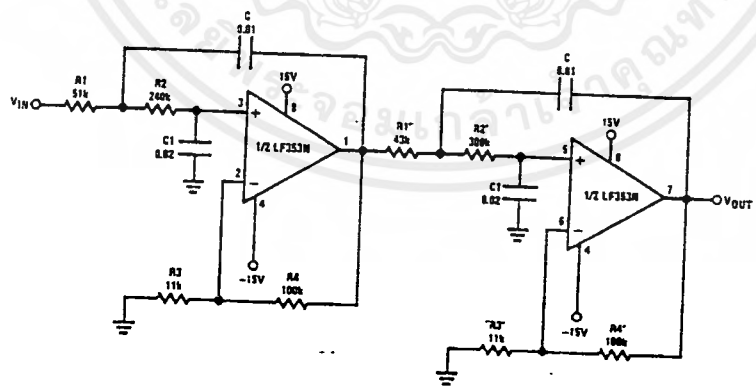
and are separate isolated grounds

Matching of R2's, R4's and R5's control CMRR

With A_{V_T} = 1400, resistor matching = 0.01%: CMRR = 136 dB

- Very high inout impedance
- Super high CMRR

Fourth Order Low Pass Butterworth Filter



frequency (f_c) = $\sqrt{\frac{1}{R1R2CC1}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R1'R2'CC1}} \cdot \frac{1}{2\pi}$

'd gain (H_O) = (1 + R4/R3) (1 + R4'/R3')

ige Q = 1.31

itage Q = 0.541

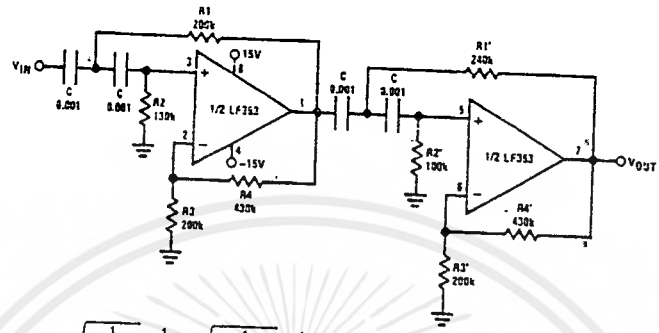
'hown uses nearest 5% tolerance resistor values for a filter with a corner frequency of 100 Hz and a passband gain of 100
.illing necessary for accurate DC performance

TL/H/5849–11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

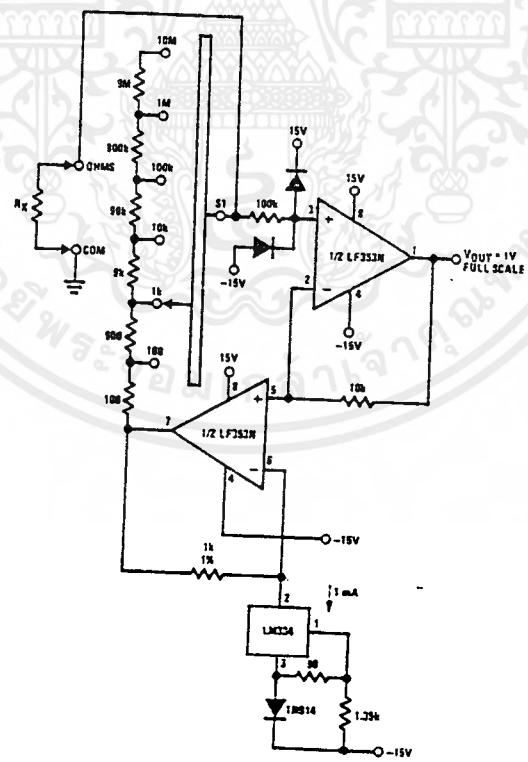
Typical Applications (Continued)

Fourth Order High Pass Butterworth Filter



- Corner frequency $(f_C) = \sqrt{\frac{1}{R1R2C^2}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R1'R2'C^2}} \cdot \frac{1}{2\pi}$
- Passband gain $(H_O) = (1 + R4/R3)\ (1 + R4'/R3')$
- First stage Q = 1.31
- Second stage Q = 0.541
- Circuit shown uses closest 5% tolerance resistor values for a filter with a corner frequency of 1 kHz and a passband gain of 10

Ohms to Volts Converter



$$V_O = \frac{1V}{R_{LADDER}} \times R_X$$

Where R_{LADDER} is the resistance from switch S1 pole to pin 7 of the LF353.

TL/H/5649–13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSISTOR NUMBER	PWR DIS PACK-AGE	LEAD INFO	VCB MAX	VCE MAX	VEB MAX	I C MAX	T J MAX	P TOT	F T MIN	C OB MAX	H FE BIAS	USE	MFR	EUR EQUIV	USA EQUIV
BC521	NS	TO92	L15	45V	45V	8V	100MA	150C	625MWF	.	.	380MN	2MA	ALG	FCB	BC109C	2N930
BC521C	NS	TO92	L15	60V	60V	8V	100MA	150C	625MWF	.	.	380MN	2MA	ALG	FCB	BC109C	2N930
BC521D	NS	TO92	L15	60V	60V	8V	100MA	150C	625MWF	.	.	750MN	2MA	ALG	FCB	.	.
BC522	NS	TO92	L15	30V	30V	8V	100MA	150C	625MWF	.	.	750MN	2MA	ALG	FCB	BC109C	.
BC522C	NS	TO92	L15	30V	30V	8V	100MA	150C	625MWF	.	.	400MN	2MA	ALG	FCB	BC109C	.
BC522D	NS	TO92	L15	30V	30V	8V	100MA	150C	625MWF	.	.	750MN	2MA	ALG	FCB	BC109C	.
BC522E	NS	TO92	L15	30V	30V	8V	100MA	150C	625MWF	.	.	1200MN	2MA	ALG	FCB	.	.
BC523	NS	TO92	L15	60V	60V	12V	100MA	150C	625MWF	.	.	180MN	2MA	ALH	FCB	BC107B	.
BC523B	NS	TO92	L15	60V	60V	12V	100MA	150C	625MWF	.	.	180MN	2MA	ALH	FCB	BC107B	.
BC523C	NS	TO92	L15	60V	60V	12V	100MA	150C	625MWF	.	.	380MN	2MA	ALH	FCB	BC107B	.
BC524	NS	TO92	L15	45V	45V	8V	100MA	150C	625MWF	.	.	240MN	2MA	ALN	FCB	BC109C	2N930
BC524B	NS	TO92	L15	45V	45V	8V	100MA	150C	625MWF	.	.	240MN	2MA	ALN	FCB	BC109	2N930
BC524C	NS	TO92	L15	45V	45V	8V	100MA	150C	625MWF	.	.	450MN	2MA	ALN	FCB	BC109C	2N930
BC525	PS	TO92	L15	45V	35V	6V	100MA	135C	625MWF	200M	5P	100MN	2MA	ALG	FCB	BC350A	2N3905
BC526	PS	TO92	L15	60V	50V	6V	200MA	150C	625MWF	200M	5P	60MN	2MA	ALG	FCB	BC177	2N5401
BC526A	PS	TO92	L15	60V	50V	6V	200MA	150C	625MWF	200M	5P	100MN	2MA	ALG	FCB	BC177	2N5401
BC526B	PS	TO92	L15	60V	50V	6V	200MA	150C	625MWF	200M	5P	200MN	2MA	ALG	FCB	BC177	2N5401
BC526C	PS	TO92	L15	60V	50V	6V	200MA	150C	625MWF	200M	5P	350MN	2MA	ALG	FCB	BC352B	2N3906
BC527	PS	TO92	L15	60V	60V	6V	1A	150C	625MWF	.	15P	50/300	150MA	AMG	FCB	.	.
BC527/6	PS	TO92	L15	60V	60V	6V	1A	150C	625MWF	.	15P	40/100	100MA	AMG	FCB	.	.
BC527/10	PS	TO92	L15	60V	60V	6V	1A	150C	625MWF	.	15P	63/160	100MA	AMG	FCB	.	.
BC527/16	PS	TO92	L15	60V	60V	6V	1A	150C	625MWF	.	15P	100MN	100MA	AMG	FCB	.	.
BC528	PS	TO92	L15	80V	80V	6V	1A	150C	625MWF	.	15P	50/300	150MA	AMH	FCB	.	.
BC528/6	PS	TO92	L15	80V	80V	6V	1A	150C	625MWF	.	15P	40/100	150MA	AMH	FCB	.	.
BC528/10	PS	TO92	L15	80V	80V	6V	1A	150C	625MWF	.	15P	63/160	100MA	AMH	FCB	.	.
BC528/16	PS	TO92	L15	80V	80V	6V	1A	150C	625MWF	.	15P	100MN	100MA	AMH	FCB	.	.
BC529	PS	TO92	L15	50V	30V	6V	200MA	.	625MWF	100M	12P	60/300	50MA	AMG	FCB	BC178	2N2907A
BC530	PS	TO92	L15	130V	120V	6V	100MA	150C	625MWF	100M	6P	40/180	10MA	ALE	FCB	BFW43	2N4358
BC531	PS	TO92	L15	160V	150V	6V	100MA	150C	625MWF	100M	6P	60/240	10MA	ALE	FCB	BFW43	2N4358
BC532	NS	TO92	L15	160V	140V	5V	100MA	135C	625MWF	100M	6P	60/250	10MA	ALE	FCB	BFT59	2N2896
BC533	NS	TO92	L15	180V	160V	6V	100MA	135C	625MWF	100M	6P	80/250	10MA	ALE	FCB	BFT59	2N2896
BC534	PS	TO92	L15	80V	80V	6V	500MA	150C	625MWF	100M	6PS	50MN	10MA	AMH	FCB	BC327	.
BC535	NS	TO92	L15	80V	80V	6V	500MA	150C	625MWF	50M	6P	50MN	10MA	AMH	FCB	BFR25	2N4390
BC537	NS	TO92	L15	60V	60V	6V	1A	150C	625MWF	.	15P	50/300	150MA	AMH	FCB	BC387	2N5551
BC537/6	NS	TO92	L15	60V	60V	6V	1A	150C	625MWF	.	15P	40/100	100MA	AMH	FCB	BC387	2N5551
BC537/10	NS	TO92	L15	60V	60V	6V	1A	150C	625MWF	.	15P	63/160	100MA	AMH	FCB	BC387	2N5551
BC537/16	NS	TO92	L15	60V	60V	6V	1A	150C	625MWF	.	15P	100MN	100MA	AMH	FCB	BC387	2N5551
BC538	NS	TO92	L15	80V	80V	6V	1A	150C	625MWF	.	15P	50/300	150MA	AMH	FCB	.	.
BC538/6	NS	TO92	L15	80V	80V	6V	1A	150C	625MWF	.	15P	40/100	100MA	AMH	FCB	.	.
BC538/10	NS	TO92	L15	80V	80V	6V	1A	150C	625MWF	.	15P	63/160	100MA	AMH	FCB	.	.
BC538/16	NS	TO92	L15	80V	80V	6V	1A	150C	625MWF	.	15P	100MN	100MA	AMH	FCB	.	.
BC546	NS	TO92	L74	80V	65V	6V	100MA	150C	500MWF	200M	4PS	125MN	2MA	AMG	MUB	BC338	2N5818
BC546A	NS	TO92	L15	80V	65V	6V	100MA	150C	500MWF	150M	.	110MN	2MA	ALH	VAL	BC300	2N4410
BC546B	NS	TO92	L15	80V	65V	6V	100MA	150C	500MWF	150M	.	200MN	2MA	ALH	VAL	BC300	2N5551
BC546VI	NS	TO92	L74	80V	65V	6V	100MA	150C	500MWF	150M	4PS	75/150	2MA	ALH	SID	BC533	2N6219
BC547	NS	TO92	L74	50V	45V	6V	100MA	150C	500MWF	200M	4PS	110MN	2MA	AMG	MUB	BC338	2N5818
BC547A	NS	TO92	L74	50V	45V	6V	100MA	150C	500MWF	200M	4PS	110MN	2MA	AMG	MUB	BC338	2N5818
BC547B	NS	TO92	L74	50V	45V	6V	100MA	150C	500MWF	200M	4PS	200MN	2MA	AMG	MUB	BC337	2N6818
BC547C	NS	TO92	L74	50V	45V	6V	100MA	150C	500MWF	200M	4PS	420MN	2MA	AMG	MUB	BC239	2N5827
BC547VI	NS	TO92	L74	50V	45V	6V	100MA	150C	500MWF	150M	4PS	75/150	2MA	ALG	SID	BC237B	2N5825
BC548	NS	TO92	L74	30V	30V	6V	100MA	150C	500MWF	200M	4PS	110MN	2MA	AMG	MUB	BC547	2N5818
BC548A	NS	TO92	L74	30V	30V	6V	100MA	150C	500MWF	200M	4PS	110MN	2MA	AMG	MUB	BC547A	2N5818
BC548B	NS	TO92	L74	30V	30V	6V	100MA	150C	500MWF	200M	4PS	200MN	2MA	AMG	MUB	BC547B	2N5818
BC548C	NS	TO92	L74	30V	30V	6V	100MA	150C	500MWF	200M	4PS	420MN	2MA	AMG	MUB	BC547C	2N5818
BC549	NS	TO92	L74	30V	30V	6V	100MA	150C	500MWF	200M	4PS	110MN	2MA	AMG	MUB	BC548	2N5818
BC549A	NS	TO92	L74	30V	30V	6V	100MA	150C	500MWF	200M	4PS	110MN	2MA	ALG	MUB	BC237B	2N5825
BC549B	NS	TO92	L74	30V	30V	6V	100MA	150C	500MWF	200M	4P	200MN	2MA	AMG	MUB	BC548B	2N5818
BC549C	NS	TO92	L74	30V	30V	6V	100MA	150C	500MWF	200M	4PS	420MN	2MA	AMG	MUB	BC548C	2N5818
BC550	NS	TO92	L15	50V	45V	5V	100MA	150C	500MWF	200M	.	240MN	2MA	AMG	VAL	BC547B	2N5818
BC550B	NS	TO92	L74	50V	45V	5V	100MA	150C	500MWF	150M	.	200MN	2MA	ALN	VAL	BC109C	2N930
BC550C	NS	TO92	L74	50V	45V	5V	100MA	150C	500MWF	150M	.	420MN	2MA	ALN	VAL	BC109C	2N930
BC551	PS	TO92	L74	50V	45V	5V	100MA	150C	500MWF	.	8P	140MN	2MA	ALG	MUB	BC307	2N6015
BC556	PS	TO92	L74	80V	65V	5V	100MA	150C	500MWF	150M	8P	75/450	2MA	ALG	SID	BC307	2N6015
BC556A	PS	TO92	L74	80V	65V	5V	100MA	150C	500MWF	150M	8P	125MN	2MA	ALG	TFK	BC309	2N6002
BC556B	PS	TO92	L74	80V	65V	5V	100MA	150C	500MWF	150M	8P	240MN	2MA	ALG	TFK	BC556B	2N6007
BC556VI	PS	TO92	L74	80V	65V	5V	200MA	150C	500MWF	75M	9P	75/150	2MA	ALN	SID	BC531	2N6014
BC557	PS	X10	L20	50V	45V	5V	200MA	150C	300MWF	75M	.	175MN	2MA	ALG	MUB	BC307	2N6015
BC557A	PS	TO92	L15	50V	45V	5V	100MA	150C	500MWF	75M	.	125MN	2MA	ALG	VAL	.	.
BC557B	PS	TO92	L15	50V	45V	5V	100MA	150C	500MWF	75M	9P	200MN	2MA	ALG	SID	BC556B	2N6007
BC557VI	PS	TO92	L74	50V	45V	5V	200MA	150C	500MWF	75M	9P	75/150	2MA	ALG	SID	BC488	.
BC558	PS	TO92	L15	30V	25V	5V	100MA	150C	500MWF	75M	.	75/475	2MA	ALG	VAL	.	.
BC558A	PS	X10	L20	30V	25V	5V	100MA	150C	500MWF	75M	7P	125MN	2MA	AMG	MUB	BC307	2N6015
BC558B	PS	X10	L20	30V	25V	5V	100MA	150C	500MWF	75M	7P	240MN	2MA	AMG	MUB	BC307B	2N6015
BC558C	PS	X10	L20	30V	25V	5V	100MA	150C	500MWF	75M	7P	420MN	2MA	ALN	MUB	BC558C	2N6007
BC558VI	PS	TO92	L74	30V	30V	5V	200MA	150C	500MWF	75M	9P	75/150	2MA	ALG	SID	BC321	2N5813

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRANSISTOR NUMBER	PM OA LT	PACK- AGE	LEAD INFO	VCB MAX	VCE MAX	VEB MAX	I C MAX	T J MAX	P TOT	F T MIN	C OB MAX	H FE	H FE BIAS	USE	MFR	EUR EQUIV	USA EQUIV	ISS
BD135/6	NS	TO126	L31	45V	45V	5V	1A	150C	12WC	100M		40/100	150MA	AMG	TFK	BD189	2N4923	2
BD135/10	NS	TO126	L31	45V	45V	5V	1A	150C	12WC	100M		63/160	150MA	AMG	TFK	BD189	2N4923	2
BD135/16	NS	TO126	L31	45V	45V	5V	1A	150C	12WC	100M		100MN	150MA	AMG	TFK	BD189	2N4923	2
BD136	PS	TO126	L31	45V	45V	5V	1A	150C	12WC	50M		40/250	150MA	AMG	MUB	BD140	2N4920	0
BD136G	PS	X17	L35	45V	45V	5V	1A	150C	12.5WC			40/250	150MA	AMG	GEB	BD520	2N6556	2
BD136/6	PS	TO126	L31	45V	45V	5V	1A	150C	12WC	50M		40/100	150MA	AMG	TFK	BD562	2N4920	2
BD136/10	PS	TO126	L31	45V	45V	5V	1A	150C	12WC	50M		63/160	150MA	AMG	TFK	BD189	2N4923	2
BD136/16	PS	TO126	L31	45V	45V	5V	1A	150C	12WC	50M		100MN	150MA	AMG	TFK	BD189	2N4923	2
BD137	NS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M		40/160	150MA	AMG	MUB	BD169	2N4923	0
BD137G	NS	X17	L35	60V	60V	5V	1A	150C	12.5WC	80M		40/160	150MA	AMH	GEB	BD519	2N6553	2
BD137/6	NS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M		40/100	150MA	AMG	TFK	BD189	2N4923	2
BD137/10	NS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M		63/160	150MA	AMH	TFK	BD189	2N4923	2
BD138	PS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M		40/180	150MA	AMG	MUB	BD140	2N4920	0
BD138G	PS	X17	L35	60V	60V	5V	1A	150C	12.5WC			40/160	150MA	AMG	GEB	BD520	2N6556	2
BD138/6	PS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M		40/100	150MA	AMG	TFK	BD140	2N4920	2
BD138/10	PS	TO126	L31	60V	60V	5V	1A	150C	12WC	50M		63/160	150MA	AMG	TFK	BD140	2N4920	2
BD139	NS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M		40/160	150MA	AMH	MUB	BD169	2N4923	0
BD139G	NS	X17	L35	80V	80V	5V	1A	150C	12WC	50M		40/160	150MA	AMH	TFK	BD519	2N6553	2
BD139/6	NS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M		40/100	150MA	AMH	TFK	BD179	2N4923	2
BD139/10	NS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M		63/160	150MA	AMH	TFK	BD179	2N4923	2
BD140	PS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M		40/250	150MA	AMH	MUB	BD140	2N4920	0
BD140G	PS	X17	L35	80V	80V	5V	1A	150C	12WC	50M		40/160	150MA	AMH	GEB	BD520	2N6556	2
BD140/6	PS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M		40/100	150MA	AMH	TFK	BD179	2N5192	2
BD140/10	PS	TO126	L31	80V	80V	5V	1A	150C	12WC	50M		63/160	150MA	AMH	TFK	BD179	2N5192	2
BD141	NS	TO3	L05	140V	120V	7V	8A	200C	117WC			20/70	2A	AHH	ATB	BDY74	2N3442	1
BD142	NS	TO3	L05	50V	40V	5V	15A	200C	117WC	70K		13/160	4A	AHG	SEU	BDY20	2N3055	0
BD144	NS	TO3	L05	400V	400V	5V	250MA	135C	8WC	6M		5MN	5A	AME	MUB	BU105	2N5157	1
BD145	NS	TO3	L05	60V	60V	5V	5A	175C	15WC	40M		45MN	500MA	RHG	MBL	BDY24	2N3448	1
BD148	NS	X03	L05	40V	40V	7V	4A	200C	31WC	3M3		40MN	500MA	AHG	SID	BD163		1
BD148B	NS	X03	L05	45V	40V	7V	4A	200C	30WC	3M3		100MN	500MA	AHG	SID			1
BD148C	NS	X03	L05	45V	40V	7V	4A	200C	30WC	3M3		63/160	500MA	AHG	SID			1
BD148/6	NS	X03	L05	40V	40V	7V	4A	200C	31WC	3M3		40/100	500MA	AHG	SID	BD161		1
BD148/10	NS	X03	L05	40V	40V	7V	4A	200C	31WC	3M3		63/160	500MA	AHG	SID	BD161		1
BD148/16	NS	X03	L05	40V	40V	7V	4A	200C	31WC	3M3		100MN	500MA	AHG	SID	BD161		1
BD149	NS	X03	L05	60V	60V	7V	4A	200C	31WC	3M3		40MN	500MA	AHG	SID	BD161		1
BD149B	NS	X03	L05	45V	40V	7V	4A	200C	30WC	3M		63MN	500MA	AHG	SID	BD161		1
BD149/6	NS	X03	L05	60V	60V	7V	4A	200C	31WC	3M		40/100	500MA	AHG	SID	BD161		1
BD149/10	NS	X03	L05	60V	60V	7V	4A	200C	31WC	3M		63/160	500MA	AHG	SID	BD161		1
BD150	NS	TO39	L04	220V	220V	6V	500MA	200C	1WF	6M		20MN	80MA	AME	SGI		2N3440	0
BD150A	NS	TO5	L04	300V	220V	6V	500MA	200C	1WF	8M		20MN	80MA	RME	TIB	BUY60	2N3439	1
BD150B	NS	TO5	L04	250V	150V	6V	500MA	200C	1WF	80M		20MN	80MA	RME	TIB	BUY60	2N3439	1
BD150C	NS	TO5	L04	200V	150V	6V	500MA	200C	1WF	80M		20MN	80MA	RME	TIB	BUY60	2N3439	1
BD151	PS	TO126	L31	35V	30V	5V	3A	150C	25WC			30/150	1A	AHG	MOB	BD238	2N4920	0
BD152	NS	TO126	L31	50V	45V	5V	3A	150C	25WC			30/150	1A	AHG	MOB	BD589	2N6123	0
BD153	NS	TO126	L31	70V	60V	5V	3A	150C	25WC			30/150	1A	AHH	MOB	BD589	2N6123	0
BD154	NS	TO126	L31	35V	30V	5V	1A	150C	25WC			30/150	1A	AHG	MOB	BD589	2N6123	0
BD155	NS	TO126	L31	50V	45V	5V	1A	150C	25WC			30/150	1A	AHG	MOB	BD589	2N6123	0
BD156	PS	TO126	L31	70V	60V	5V	3A	150C	25C			30/150	1A	AHH	MOB	BD238	2N4920	0
BD157	NS	TO126	L31	275V	250V	5V	500MA	150C	20WC			30/250	50MA	ALE	MOB	BD232		0
BD158	NS	TO126	L31	325V	300V	5V	500MA	150C	20WC			30/250	50MA	ALE	MOB	BD232		0
BD159	NS	TO126	L31	375V	350V	5V	500MA	150C	20WC			30/250	50MA	ALE	MOB	BD232		0
BD160	NS	TO3	L05	250V			5A	150C	10WC			5MN	5A	TLM	MUB			0
BD161	NS	X03	L05	90V	55V	7V	4A	175C	15WC			50MN	1.5A	AHG	ATB	BD149		1
BD162	NS	X03	L05	40V	20V	7V	4A	175C	15WC			30MN	1.5A	AHG	ATB	BD148		1
BD163	NS	X03	L05	60V	40V	7V	4A	175C	15WC			20MN	1.5A	AHG	ATB	BD149		1
BD165	NS	TO126	L31	45V	45V	5V	1500MA	150C	20WC	3M		40MN	150MA	AMG	TFK	BD169	2N4923	0
BD166	PS	TO126	L31	45V	45V	5V	1500MA	150C	20WC	3M		40MN	150MA	AMG	TFK	BD140	2N4920	0
BD167	NS	TO126	L31	60V	60V	5V	1500MA	150C	20WC	3M		40MN	150MA	AMG	TFK	BD169	2N4923	0
BD168	PS	TO126	L31	60V	60V	5V	1500MA	150C	20WC	3M		40MN	150MA	AMH	TFK	BD140	2N4920	0
BD169	NS	TO126	L31	80V	80V	5V	1500MA	150C	20WC	3M		40MN	150MA	AMH	TFK	BD169	2N4923	0
BD170	PS	TO126	L31	80V	80V	5V	1500MA	150C	20WC	3M		15MN	500MA	AHH	SEU	BD238	2N4920	0
BD171	NS	TO126	L31	100V	90V	5V	500MA	150C	20WC	3M		40MN	50MA	ALE	TFK	BD232		0
BD172	NS	TO126	L31	100V	90V	5V	500MA	150C	20WC	3M		40MN	50MA	ALE	TFK	BD232		0
BD173	NS	TO126	L31	170V	160V	5V	500MA	150C	20WC	3M		40MN	50MA	ALE	TFK	BD232		0
BD175	NS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M		40MN	150MA	AHG	TFK	BC237	2N4923	0
BD175/6	NS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M		40/100	150MA	AHG	TFK	BD561	2N4923	2
BD175/10	NS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M		63/160	150MA	AHG	TFK	BD561	2N5192	2
BD175/16	NS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M		100MN	150MA	AHG	TFK	BD561	2N5192	2
BD176	PS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M		40MN	150MA	AHG	TFK	BD238	2N4920	0
BD176/6	PS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M		40/100	150MA	AHG	TFK	BD238	2N4920	2
BD176/10	PS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M		63/160	150MA	AHG	TFK	BD238	2N4920	2
BD176/16	PS	TO126	L31	45V	45V	5V	3A	135C	30WC	3M		100MN	150MA	AHG	TFK	BD236	2N4920	2
BD177	NS	TO126	L31	60V	60V	5V	3A	135C	30WC	3M		40MN	150MA	AHG	TFK	BD237	2N4923	0
BD177/6	NS	TO126	L31	60V	60V	5V	3A	135C	30WC	3M		40/100	150MA	AHG	TFK	BD189	2N5192	2
BD177/10	NS	TO126	L31	60V	60V	5V	3A	135C	30WC	3M		63/160	150MA	AHG	TFK	BD189	2N5192	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น และห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Modular AC/DC Power Supplies

GENERAL DESCRIPTION

Analog Devices offers a broad line of modular ac/dc power supplies that provide both OEMs and designers a reliable, easy to use, low-cost solution to their power requirements. Models are available in PC mountable and chassis mountable designs with 5 volt to 15 volt (single, dual, triple) outputs and current ratings from 25mA to 3 amps. Since these modular supplies are fully encapsulated, no trimming or external component selection is necessary; simply mount the unit, connect power and output leads, and you're on the air! Most Analog Devices' power supplies are available from stock in both large and small quantities with substantial discounts being applied to large quantity orders.

AC/DC POWER SUPPLY FEATURES

- Current Limit/Short Circuit Protection
- PC Mounted and Chassis Mounted Versions
- Single (+5V), Dual (±12V, ±15V), and Triple (±15V/+5V, ±15V/+1V to +15V) Output Supplies
- Current Outputs:
  25mA to 1000mA for Dual and Triple Output Supplies
  250mA to 3000mA for Single Output Supplies
- Wide Input Voltage Range
- Low Output Ripple and Noise
- Excellent Line & Load Regulation Characteristics
- High Temperature Stability
- Free-Air Convection Cooling; No External Heat Sink Required

GENERAL SPECIFICATIONS

Power Requirements	
Input Voltage Range:	105V ac to 125V ac
Frequency:	50Hz to 250Hz
Electrical Specifications	
Temperature Coefficient:	0.02%/°C
Output Voltage Accuracy:	±2%, max See Specification Table
Breakdown Voltage:	500V rms, min
Isolation Resistance:	50MΩ
Short Circuit Protection:	All ac/dc power supplies employ current limiting. They can withstand substantial overload including direct short. Prolonged operation should be avoided since excessive temperature rises will occur.
Environmental Requirements	
Operating Temperature Range:	−25°C to +71°C
Storage Temperature Range:	−25°C to +85°C

SPECIFICATIONS – Typical @ +25°C and 115V ac 60Hz unless otherwise noted*

	Type	Model	Output Voltage Volts	Output Current mA	Line Reg. max %	Load Reg. max %	Output Voltage Error max	Ripple & Noise mV rms max	Dimensions Inches
PC Board Mounted	Dual Output	904	±15	±50	0.02	0.02	±200mV −0mV	0.5	3.5 × 2.5 × 0.875
		902	±15	±100	0.02	0.02	+300mV −0mV	0.5	3.5 × 2.5 × 1.25
		902-2	±15	±100	0.02	0.02	+300mV −0mV	0.5	3.5 × 2.5 × 0.875
		920	±15	±200	0.02	0.02	+300mV −0mV	0.5	3.5 × 2.5 × 1.25
		925	±15	±350	0.02	0.02	±1%	0.5	3.5 × 2.5 × 1.62
		921	±12	±240	0.02	0.02	+300mV −0mV	0.5	3.5 × 2.5 × 1.25
	Single Output	905	5	1000	0.02	0.05	±1%	1	3.5 × 2.5 × 1.25
		922	5	2000	0.02	0.05	±1%	1	3.5 × 2.5 × 1.62
		928	5	3000	0.05	0.10	±2%	5 (typ)	3.5 × 2.5 × 1.25
	Triple Output	923	±15	±100	0.02	0.02	±1%	0.5	3.5 × 2.5 × 1.25
			+5	500	0.02	0.05	±1%	0.5	
		927	±15	±150	0.02	0.02	±2%	0.5 (typ)	3.5 × 2.5 × 1.62
			+5	1000	0.02	0.10	±2%	1.0 (typ)	
		2B35J	±15	±65	0.08	0.1	(−0, +300mV)	0.5	3.5 × 2.5 × 1.25
			+1 to +15**	125	0.08	0.1		0.25	
		2B35K	±15	±65	0.01	0.02	(−0, +300mV)	0.5	3.5 × 2.5 × 1.25
			−1 to +15**	125	0.01	0.02		0.25	
Chassis Mounted	Dual Output	952	±15	±100	0.05	0.05	±2%	1	4.4 × 2.7 × 1.44
		970	±15	±200	0.05	0.05	±2%	1	4.4 × 2.7 × 1.44
		973	±15	±350	0.05	0.05	±2%	1	4.4 × 2.7 × 2.00
		975	±15	±500	0.05	0.05	±2%	1	4.4 × 2.7 × 2.00
	Single Output	955	5	1000	0.05	0.15	±2%	2	4.4 × 2.7 × 1.44
		976	5	3000	0.05	0.10	±2%	5 (typ)	4.75 × 2.7 × 2.00
	Triple Output	972	±15	±150	0.02	0.02	±2%	0.5 (typ)	4.75 × 2.7 × 1.45
			+5	300	0.02	0.10	±2%	1.0 (typ)	
		974	±15	±150	0.02	0.02	±2%	0.5 (typ)	4.75 × 2.7 × 1.45
			+5	1000	0.02	0.10	±2%	1.0 (typ)	

*Consult Analog Devices Power Supply Catalog for additional information.
**Resistor programmable.

Specifications subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Modular DC/DC Converters

GENERAL DESCRIPTION

Analog Devices' line of compact dc/dc converters offer system designers a means of supplying a reliable, easy to use, low-cost solution to a variety of floating (analog and digital) power applications. These devices provide high accuracy, short circuit protected, regulated outputs with very low output noise and ripple characteristics.

Fourteen models are offered in five power levels of 1 watt, 1.8 watts, 4.5 watts, 6 watts and 12 watts. Input voltage versions include 5 volt, 12 volt, 24 volt and 28 volt with output ranges as follows: +5 volt, ±12 volts and ±15 volts at ±60mA to 1000mA output current capability.

Most models are high efficiency (typically over 60% at full load) and feature complete 6-sided continuous shielding for EMI/RFI protection. A π-type input filter is contained, in some models, which virtually eliminates the effects of reflected input ripple current. Most Analog Devices' dc/dc converters are available from stock in both large and small quantities with substantial discounts being applied to large quantity orders.

DC/DC POWER SUPPLY FEATURES

- Inaudible (>20kHz) converter switching frequency
- Continuous, Six-Sided EMI/RFI Shielding Except on 1 Watt and 1.8 Watt Models
- Output Short Circuit Protection (either output to common)
- Automatic Restart After Short Condition Removed
- Automatic Starting with Reverse Current Injected into Outputs
- Low Output Ripple and Noise
- High Temperature Stability
- Free Air Convection Cooling

  No external heat sink or specification derating is required over the operating temperature range.

GENERAL SPECIFICATIONS FOR 1W AND 1.8W MODELS

Line Regulation–full range: ±0.3% (±1% max, 949)
Load Regulation–no load to full load: ±0.4% (±0.5% max, 949)
Output Noise and Ripple: 20mV p-p (with 15μF tantalum capacitor across each output) (2mV rms max, 949)
Breakdown Voltage: 300V dc min (500V dc min, 949)
Input Filter Type: π
Operating Temperature Range: −25°C to +71°C
Storage Temperature Range: −40°C to +125°C (+100°C, 949)
Fusing: If input fusing is desired, we recommend the use of a slow blow type fuse that is rated at 150%–200% of the dc/dc converter's full load input current.

GENERAL SPECIFICATIONS FOR 4.5W, 6W, 12W MODELS

Line Regulation–full range: ±0.07% max (±0.02% max, 951, 960 series) (±0.1% max, 943)
Load Regulation–no load to full load: ±0.07% max (±0.02% max, 951, 960 series) (±0.1% max, 943)
Output Noise and Ripple: 1mV rms max
Breakdown Voltage: 500V dc min
Input Filter Type: π
Operating Temperature Range: −25°C to +71°C
Storage Temperature Range: −40°C to +125°C
Fusing: If input fusing is desired, we recommend the use of a slow blow type fuse that is rated at 150%–200% of the dc/dc converter's full load input current.

SPECIFICATIONS – Typical @ +25°C at nominal input voltage unless otherwise noted*

Model	Output Voltage Volts	Output Current mA	Input Voltage Volts	Input[1] Voltage Range Volts	Input Current Full Load	Output Voltage Error max	Temperature Coefficient °C max	Efficiency Full Load min	Dimensions Inches
943	5	1000	5	4.75/5.25	1.52A	±1%	±0.02%	62%	2.0×2.0×0.38
958	5	100	5	4.5/5.5	200mA	±5%	±0.01% (typ)	50%	1.25×0.8×0.4
941	±12	±150	5	4.75/5.25	1.17A	±1%	±0.01%	58%	2.0×2.0×0.38
960	±12	±40	5	4.5/5.5	384mA	±5%	±0.01% (typ)	50%	1.25×0.8×0.4
962	±15	±33	5	4.5/5.5	396mA	±5%	±0.01% (typ)	50%	1.25×0.8×0.4
964	±15	±33	12	10.8/13.2	165mA	±5%	±0.01% (typ)	50%	1.25×0.8×0.4
965	±15	±190	5	4.65/5.5	1.7A	±1%	±0.005% (typ)	62% (typ)	2.0×2.0×0.38
966	±15	±190	12	11.2/13.2	710mA	±1%	±0.005% (typ)	62% (typ)	2.0×2.0×0.38
967	±15	±190	24	22.3/26.4	350mA	±1%	±0.005% (typ)	62% (typ)	2.0×2.0×0.38
949	±15	±60**	5	4.65/5.5	0.6A	±2%	±0.03%	58%	2.0×1.0×0.375
940	±15	±150	5	4.75/5.25	1.35A	±1%	±0.01%	62%	2.0×2.0×0.38
953	±15	±150	12	11/13	0.6A	±0.5%	±0.01%	62%	2.0×2.0×0.38
945	±15	±150	28	23/31	250mA	±0.5%	±0.01%	61%	2.0×2.0×0.38
951	±15	±410	5	4.65/5.5	3.7A	±0.5%	±0.01%	62%	3.5×2.5×0.88

NOTES
[1]Models 940 and 941 will deliver up to 120mA output current (and model 943 will deliver up to 600mA over an input voltage range of 4.65V dc and 5.5V dc.
*Consult Analog Devices Power Supply Catalog for additional information.
**Single-ended or unbalanced operation is permissible such that total output current load does not exceed a total of 120mA.
Specifications subject to change without notice.

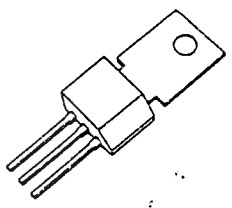
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Silicon Power Tab Transistors

"Color Molded"

D42C

The General Electric D42C is a red, silicone plastic encapsulated, power transistor designed for various specific and general purpose applications, such as: output and driver stages of amplifiers operating at frequencies from DC to greater than 1.0 MHz; series, shunt and switching regulators; low and high frequency inverters/converters; and many others.



Red

Leads Can Be Formed To Fit TO-66 & TO-5 Outlines

FEATURING:

- High free-air power dissipation
- NPN complement to D43C PNP
- Red for NPN, green for PNP
- Very low collector saturation voltage (0.5V typ. @ 3.0A I_C)
- Excellent linearity
- Fast switching
- Hard solder mountdown

absolute maximum ratings: (25°C) (unless otherwise specified)

		D42C1[1] D42C2 D42C3	D42C4 D42C5 D42C6	D42C7 D42C8 D42C9	D42C10 D42C11	
Voltages						
Collector to Emitter	V_{CEO}	30	45	60	80	Volts
Emitter to Base	V_{EBO}	5	5	5	5	Volts
Collector to Emitter	V_{CES}	40	55	70	90	Volts
Current[2]						
Collector (Continuous)	I_C	←	3	→		Amps
Collector (Peak)		←	5	→		Amps
Power Dissipation[2]						
Tab at 25°C	P_T	←	12.5	→		Watts
Tab at 70°C		←	8.0	→		Watts
Free Air at 25°C		←	2.1	→		Watts
Free Air at 50°C		←	1.7	→		Watts
Thermal Resistance[3]						
Junction to Case	$R_{\theta JC}$	←	10	→		°C/W
Junction to Ambient	$R_{\theta JA}$					
With Tab		←	60	→		°C/W
Without Tab		←	80	→		°C/W
Temperature[3]						
Operating	T_J	←	−55 to +150	→		°C
Storage	T_{STG}	←	−55 to +150	→		°C
Lead Soldering, 1/16" ± 1/32" from case for 10 seconds max.	T_L	←	+260	→		°C

NOTES:

(1) The last digit is a part number which designates a voltage grade and an h_{FE} level. Tab and lead forming is specified by a letter after this digit.

(2) Please refer to the safe region of operation curves for more information.

(3) Tab temperature is measured on center of tab, 1/16" from plastic body.

electrical characteristics: (25°C) (unless otherwise specified)

		D42C3 D42C6 D42C9		D42C2 D42C5 D42C8 D42C11		D42C1 D42C4 D42C7 D42C10
		Min.	Max.	Min.	Max.	Min.
Forward Current Transfer Ratio						
(V_{CE} = 1V, I_C = 0.2A)	h_{FE}	40	—	40	120	25
(V_{CE} = 1V, I_C = 2A)	h_{FE}	20	—	20	—	10
(V_{CE} = 1V, I_C = 1A)	h_{FE}	—	—	—	—	—

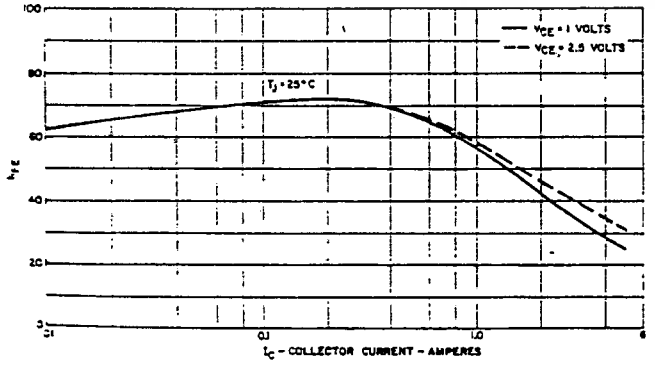
เอกสารนี้จัดทำขึ้นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

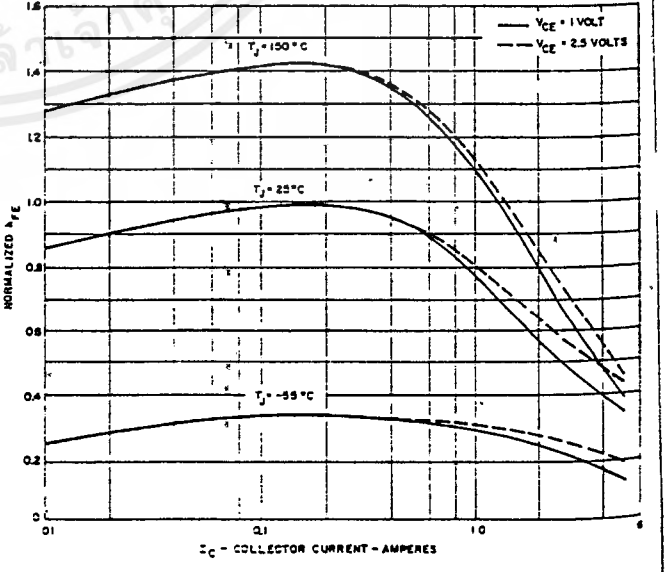
Electrical Characteristics (Continued)

		Min.	Max.	
Collector to Emitter Sustaining Voltage[4]				
(I_C = 100 mA) D42C1, 2, 3	$V_{CEO(SUS)}$	30	—	Volts
D42C4, 5, 6		45	—	Volts
D42C7,8,9		60	—	Volts
D42C10,11		80	—	Volts
Collector Saturation Voltage				
(I_C = 1A, I_B = 50 mA) D42C2,3,5,6,8,9,11	$V_{CE(SAT)}$	—	0.5	Volt
(I_C = 1A, I_B = 100 mA) D42C1,4,7,10	$V_{CE(SAT)}$	—	0.5	Volt
Base Saturation Voltage				
(I_C = 1A, I_B = 100 mA)	$V_{BE(SAT)}$	—	1.3	Volts
Collector Cutoff Current				
(V_{CE} = Rated V_{CES}, T_J = 25°C)	I_{CES}	—	10	μA
Emitter Cutoff Current				
(V_{EB} = 5V, T_J = 25°C)	I_{EBO}	—	100	μA
Collector Capacitance				
(V_{CB} = 10V, f = 1 MHz)	C_{CBO}	—	100	pF
		Typ.		
Gain Bandwidth Product				
(V_{CE} = 4V, I_C = 20 mA)	f_t	50		MHz
Switching Times				
Rise Time and Delay Time (I_C = 1A, I_{B1} = 0.1A)	$t_d + t_r$	100		nsec
Storage Time (I_C = 1A, $I_{B1} = I_{B2}$ = 0.1A)	t_s	500		nsec
Fall Time (I_C = 1A, $I_{B1} = I_{B2}$ = 0.1A)	t_f	75		nsec

NOTE:

(4) Pulsed measurement. 300 μsec pulse width, duty cycle ≦2%.

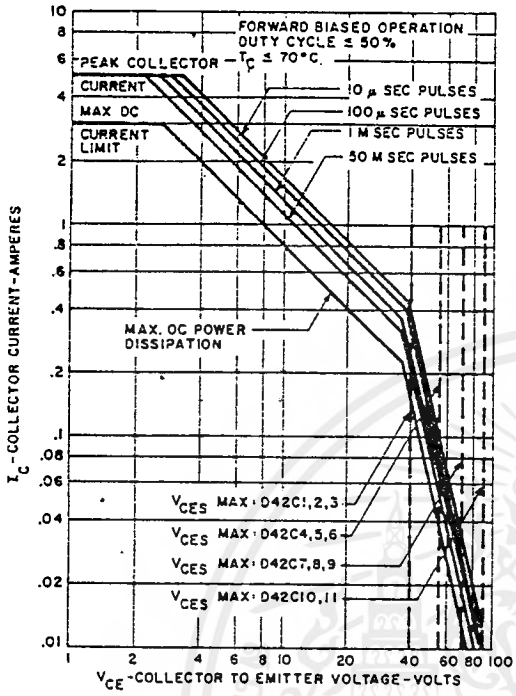


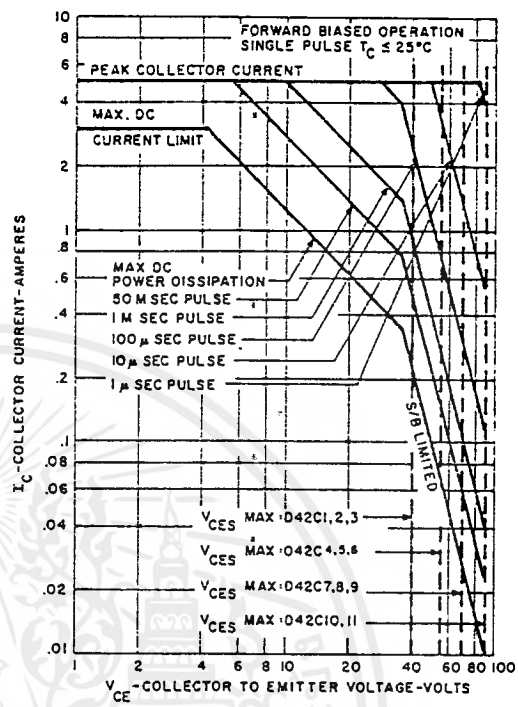


TYPICAL NORMALIZED h_{FE} VS. I_C

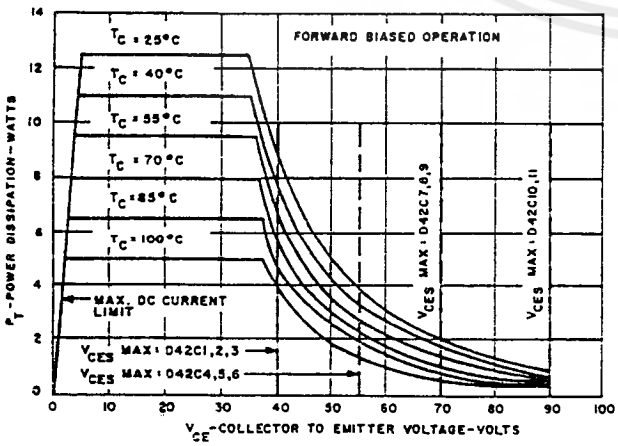
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SAFE REGION OF OPERATION

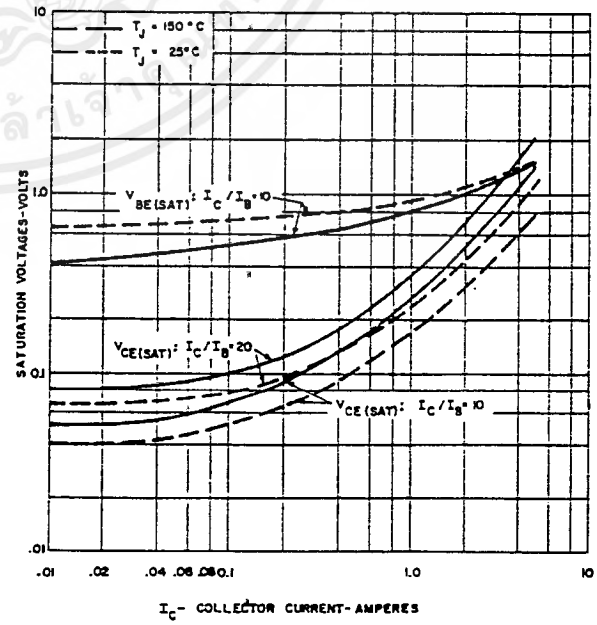




สมบัติของ Club
โปรดช่วยกันรักษา เพื่อส่วนรวม

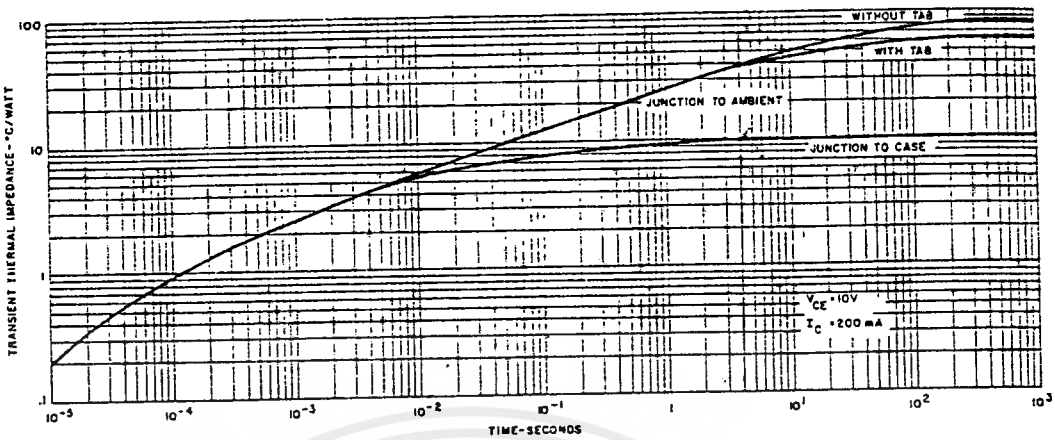


MAXIMUM PERMISSIBLE DC POWER DISSIPATION

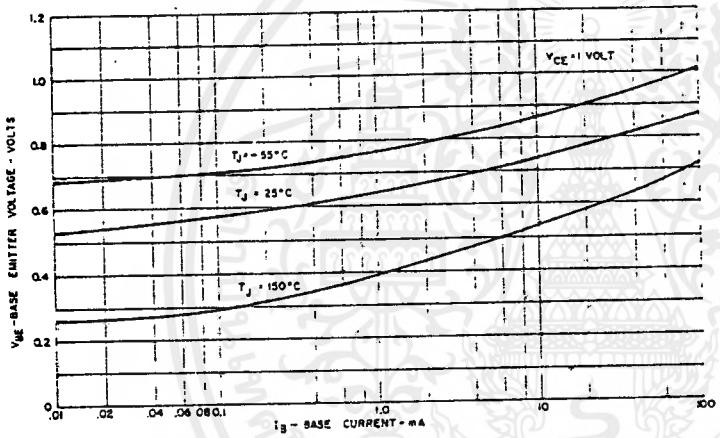


TYPICAL SATURATION VOLTAGE CHARACTERISTICS

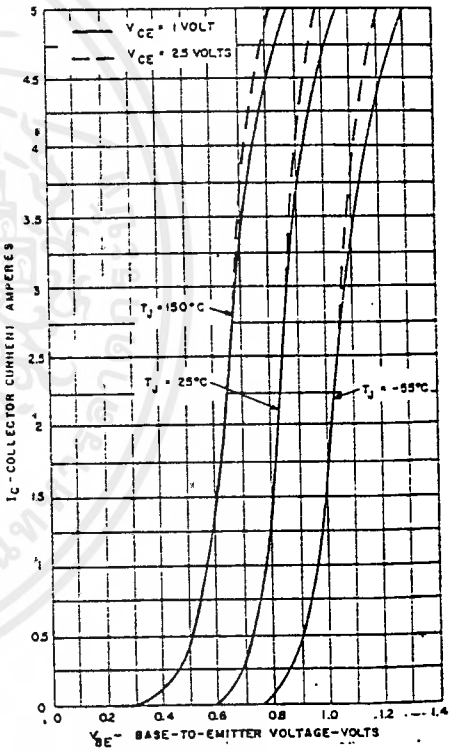
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



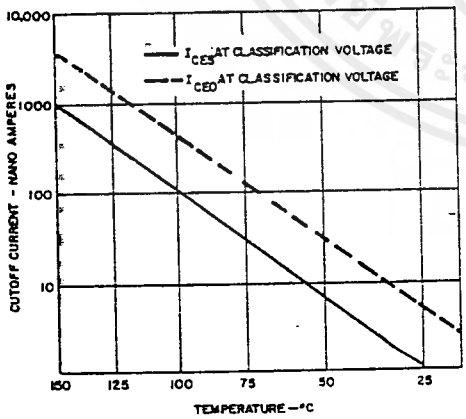
MAXIMUM TRANSIENT THERMAL IMPEDANCE



TYPICAL INPUT CHARACTERISTICS

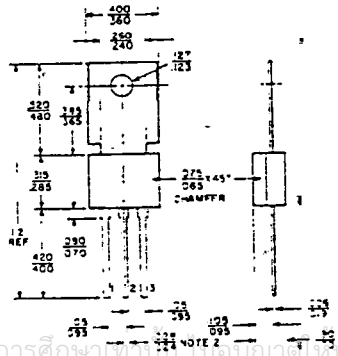


TYPICAL TRANSCONDUCTANCE CHARACTERISTICS



TYPICAL I_{CEO}, I_{CES} VS. TEMPERATURE

DIMENSIONAL OUTLINES

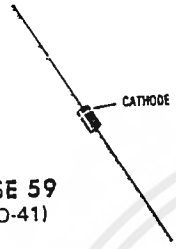


Notes: (1) All dimensions are in inches and are reference unless toleranced.
(2) .043-.053 lead width within 0.100 of body.

Lead Labels: (1) Base
(2) Collector (Common with tab)
(3) Emitter
(4) Mounting tab (Electrically common to collector)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1N4001 thru 1N4007



CASE 59
(DO-41)

Surmetic rectifiers, subminiature size, axial lead mounted rectifiers for general purpose low-power applications.

MAXIMUM RATINGS

Rating	Symbol	1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	Unit
Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	$V_{RM(rep)}$ $V_{RM(wkg)}$ V_R	50	100	200	400	600	800	1000	Volts
Non-Repetitive Peak Reverse Voltage (halfwave, single phase, 60 Hz peak)	$V_{RM(non-rep)}$	75	150	300	600	900	1200	1500	Volts
RMS Reverse Voltage	V_r	35	70	140	280	420	560	700	Volts
Average Rectified Forward Current (single phase, resistive load, 60 Hz, see Figure 6, T_A = 75°C)	I_O	1.0							Amp
Non-Repetitive Peak Surge Current (surge applied at rated load conditions, see Figure 2)	$I_{FM(surge)}$	30 (for 1 cycle)							Amp
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +175							°C

ELECTRICAL CHARACTERISTICS

Characteristic and Conditions	Symbol	Max	Unit
Maximum Instantaneous Forward Voltage Drop (I_F = 1.0 Amp, T_J = 25°C) Figure 1	V_F	1.1	Volts
Maximum Full-Cycle Average Forward Voltage Drop (I_O = 1.0 Amp, T_L = 75°C, 1 inch leads)	$V_{F(AV)}$	0.8	Volts
Maximum Reverse Current (rated dc voltage) T_J = 25°C T_J = 100°C	I_R	0.01 0.05	mA
Maximum Full-Cycle Average Reverse Current (I_O = 1.0 Amp, T_L = 75°C, 1 inch leads)	$I_{R(AV)}$	0.03	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1N4001 thru 1N4007 (continued)

MECHANICAL CHARACTERISTICS

CASE: Void free, Transfer Molded

MAXIMUM LEAD TEMPERATURE FOR SOLDERING PURPOSES: 350°C, 3/8" from case for 10 seconds at 5 lbs. tension

FINISH: All external surfaces are corrosion-resistant, leads are readily solderable

POLARITY: Cathode indicated by color band

WEIGHT: 0.40 Grams (approximately)

FIGURE 1 — FORWARD VOLTAGE

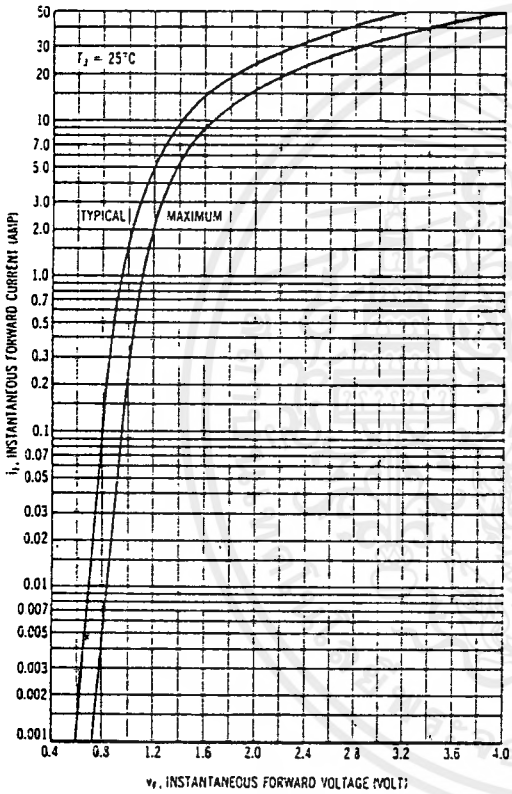


FIGURE 2 — MAXIMUM SURGE CAPABILITY

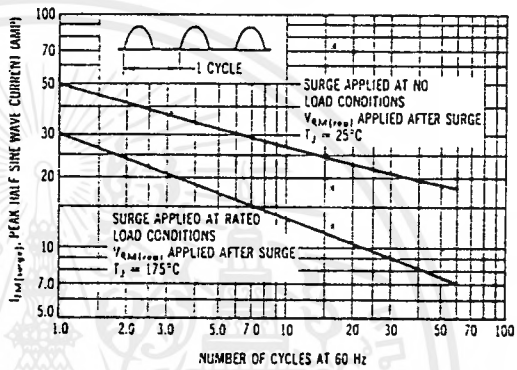


FIGURE 3 — FORWARD VOLTAGE TEMPERATURE COEFFICIENT

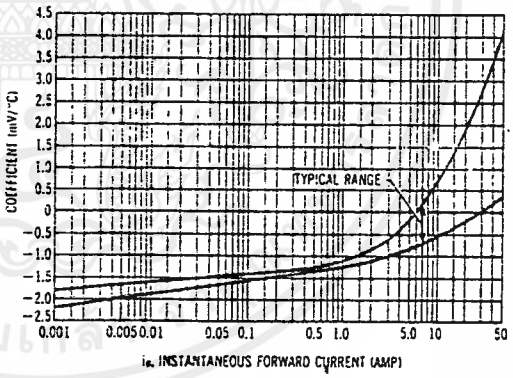
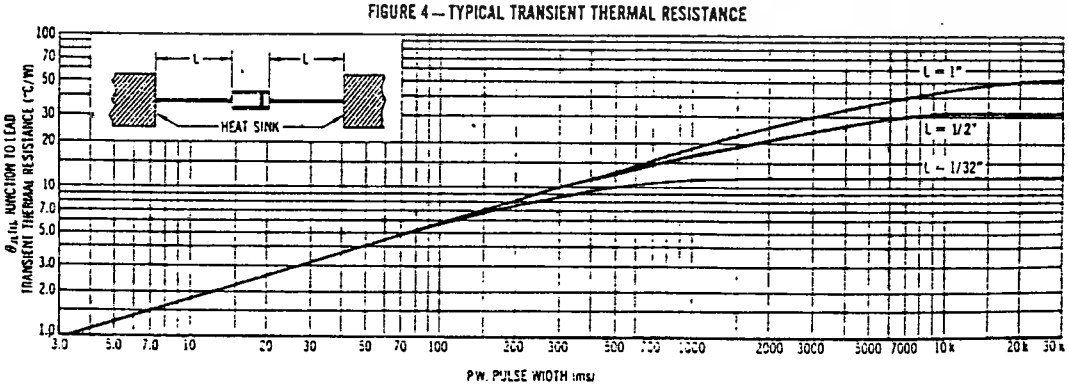


FIGURE 4 — TYPICAL TRANSIENT THERMAL RESISTANCE



FOR $r_{(t)}$ VALUES AT PULSE WIDTHS LESS THAN 3.0 ms, THE ABOVE CURVE CAN BE EXTRAPOLATED DOWN TO 10 μs AT A CONTINUING SLOPE OF 1/2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CURRENT DERATING DATA

FIGURE 5 — LEAD TEMPERATURE DERATING (DC ONLY)

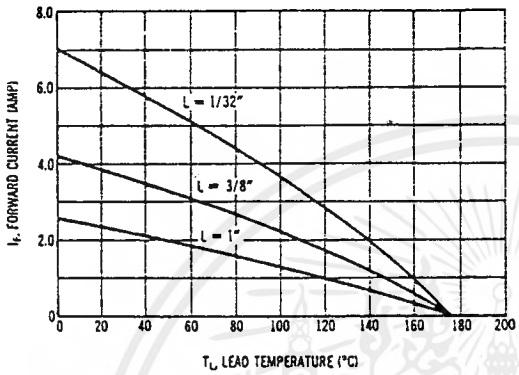


FIGURE 6 — RESISTIVE, INDUCTIVE LOADS

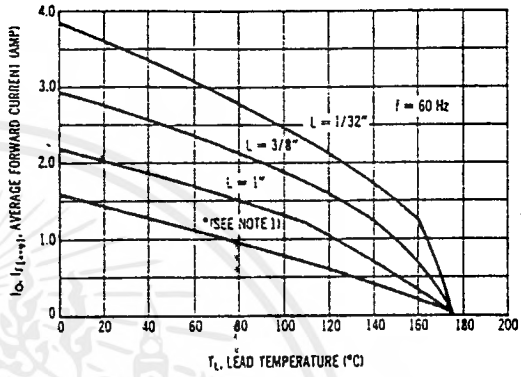


FIGURE 7 — CAPACITIVE LOADS

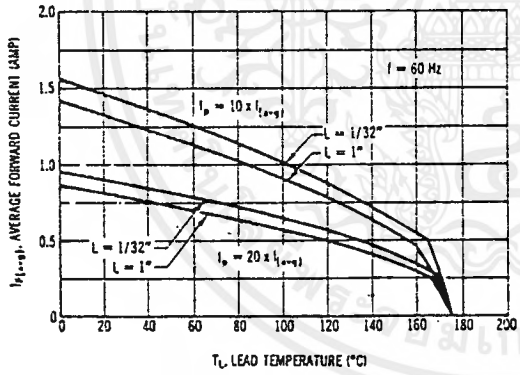
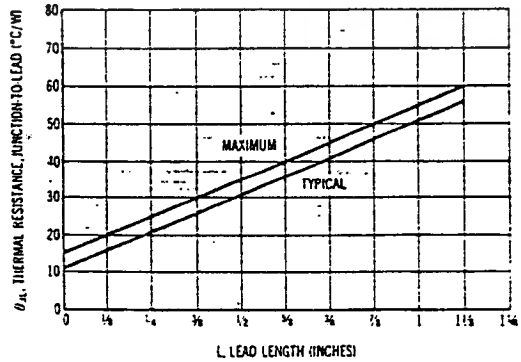


FIGURE 8 — STEADY-STATE THERMAL RESISTANCE



NOTES

NOTE 1

Data shown for thermal resistance junction-to-ambient (θ_{JA}) for the mountings shown is to be used as typical guideline values for preliminary engineering or in case the tie point temperature cannot be measured.

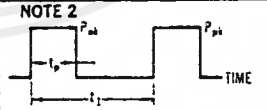
TYPICAL VALUES FOR θ_{JA} IN STILL AIR

MOUNTING METHOD 1 — MOUNTING METHOD 2

MOUNTING METHOD	LEAD LENGTH, L (IN.) 1/32	3/8	1	θ_{JA}
1	—	75	85	°C/W
2	55	72	95	°C/W

*Using Mounting Method 1 or 2 with L = 1" the curve marked * in Figure 6 can be used for 60 Hz half-wave resistive/inductive load (Rating vs. Ambient Temperature). The abscissa of Figure 6 then indicates T_A in °C.

NOTE 2



DUTY CYCLE, $D = t_p/t_1$

PEAK POWER, P_{pk}, is peak of an equivalent square power pulse.

To determine maximum junction temperature of the diode in a given situation, the following procedure is recommended:

The temperature of the lead should be measured using a thermocouple placed on the lead as close as possible to the tie point. The thermal mass connected to the tie point is normally large enough so that it will not significantly respond to heat surges generated in the diode as a result of pulsed operation once steady-state conditions are achieved. Using the measured value of T_L, the junction temperature may be determined by:

$$T_J = T_L + \Delta T_{JL}$$

where ΔT_{JL} is the increase in junction temperature above the lead temperature. It may be determined by:

$$\Delta T_{JL} = P_{pk}\left[\theta_{JL(t_1+t_p)} \cdot D + (1-D)\cdot\theta_{JL(t_1+t_p)} - \theta_{JL(t_p)} - \theta_{JL(t_1)}\right]$$

where $\theta_{JL(t)}$ = value of transient thermal resistance at time t, i.e.:

$\theta_{JL(t_1+t_p)}$ = value of $\theta_{JL(t)}$ at time t_1+t_p

$\theta_{JL(t_p)}$ = value of $\theta_{JL(t)}$ at end of pulse width t_p

$\theta_{JL(t_1)}$ = value of $\theta_{JL(t)}$ at time t_1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL DYNAMIC CHARACTERISTICS

FIGURE 9 — FORWARD RECOVERY TIME

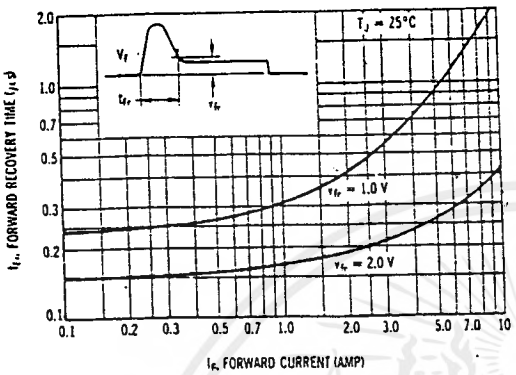


FIGURE 10 — REVERSE RECOVERY TIME

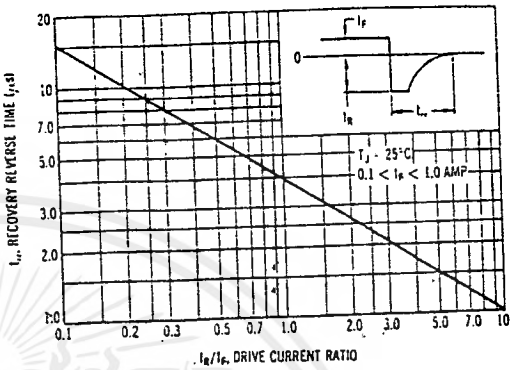


FIGURE 11 — RECTIFICATION WAVEFORM EFFICIENCY

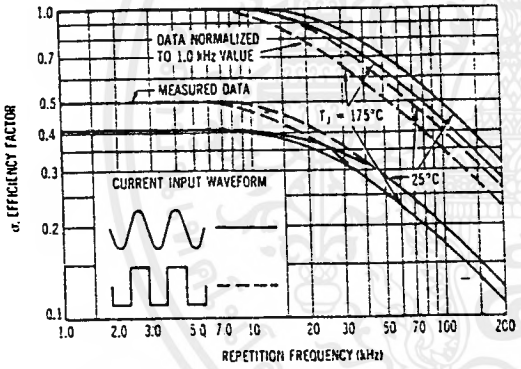
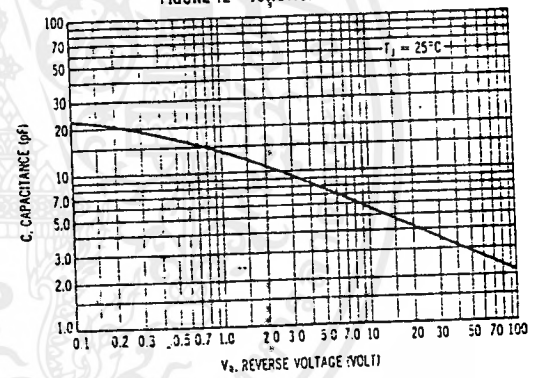
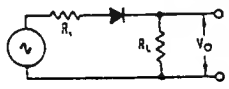


FIGURE 12 — JUNCTION CAPACITANCE



RECTIFIER EFFICIENCY NOTE

FIGURE 13 — SINGLE-PHASE HALF-WAVE RECTIFIER CIRCUIT



The rectification efficiency factor σ shown in Figure 11 was calculated using the formula:

$$\sigma = \frac{P_{dc}}{P_{rms}} = \frac{\frac{V^2_{o(dc)}}{R_L}}{\frac{V^2_{o(rms)}}{R_L}} \cdot 100\% = \frac{V^2_{o(dc)}}{V^2_{o(ac)} + V^2_{o(dc)}} \cdot 100\% \quad (1)$$

For a sine wave input $V_m \sin \omega t$ to the diode, assumed lossless, the maximum theoretical efficiency factor becomes:

$$\sigma_{(sine)} = \frac{\frac{V^2_m}{\pi^2 R_L}}{\frac{V^2_m}{2R_L}} \cdot 100\% = \frac{4}{\pi^2} \cdot 100\% = 40.6\% \quad (2)$$

For a square wave input of amplitude V_m, the efficiency factor becomes:

$$\sigma_{(square)} = \frac{\frac{V^2_m}{2R_L}}{\frac{V^2_m}{R_L}} \cdot 100\% = 50\% \quad (3)$$

(A full wave circuit has twice these efficiencies)

As the frequency of the input signal is increased, the reverse recovery time of the diode (Figure 10) becomes significant, resulting in an increasing ac voltage component across R_L which is opposite in polarity to the forward current, thereby reducing the value of the efficiency factor σ, as shown per Figure 11.

It should be emphasized that Figure 11 shows waveform efficiency only; it does not provide a measure of diode losses. Data was obtained by measuring the ac component of V_O with a true rms ac voltmeter and the dc component with a dc voltmeter. The data was used in Equation 1 to obtain points for Figure 11.

1N4057, A thru 1N4085, A

For Specifications, See 1N429 Data.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOSHIBA

262,144 WORD X 1 BIT DYNAMIC RAM

N-CHANNEL SILICON GATE MOS

TMM41256C-12
TMM41256C-15

* This is advance information and specifications are subject to change without notice.

DESCRIPTION

The TMM41256C is the new generation dynamic RAM organized 262,144 words by 1 bit, it is successor to the industry standard TMM4164P.

The TMM41256C utilizes TOSHIBA's N-channel Silicon gate process technology as well as advanced circuit techniques to provide wide operating margins, both internally and to the system user.

Multiplexed address inputs permit the TMM-41256C to be packaged in a standard 16 pin ceramic DIP. This package size provides high system bit densities and is compatible with widely available automated testing and insertion equipment.

System oriented features include single power supply of 5V ±10% tolerance, direct interfacing capability with high performance logic families such as Schottky TTL.

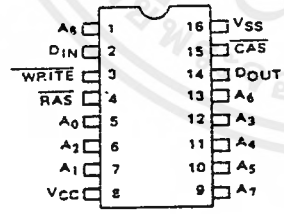
FEATURES

- 262,144 words by 1 bit organization
- Fast access time and cycle time

DEVICE	t_{RAC}	t_{CAC}	t_{RC}
TMM41256C-12	120 ns	60 ns	220 ns
TMM41256C-15	150 ns	75 ns	260 ns

- Single power supply of 5V ±10% with a built-in V_{BB} generator
- Low Power:
  330mW Operating (MAX.) (TMM41256C-12)
  275mW Operating (MAX.) (TMM41256C-15)
  27.5mW Standby (Max.)
- Industry standard 16 pin ceramic DIP
- Output unlatched at cycle end allows two-dimensional chip selection
- Common I/O capability using "EARLY WRITE" operation
- Read-Modify-Write, $\overline{RAS}$-only refresh, Hidden refresh, and Page Mode capability.
- All inputs and output TTL compatible
- 256 refresh cycles/4ms

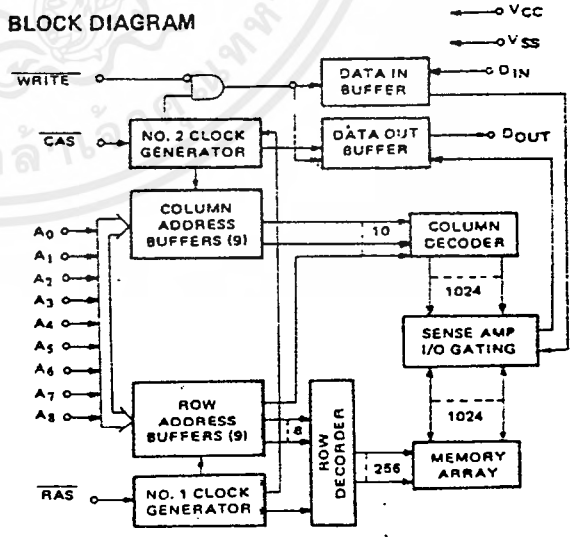
PIN CONNECTION (TOP VIEW)



PIN NAMES

$A_0 \sim A_8$	Address Inputs
$\overline{CAS}$	Column Address Strobe
D_{IN}	Data In
D_{OUT}	Data Out
$\overline{RAS}$	Row Address Strobe
$\overline{WRITE}$	Read/Write Input
V_{CC}	Power (+5V)
V_{SS}	Ground

BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS

ITEM	SYMBOL	RATING	UNITS	NOTES
Input and Output Voltage	V_{IN}, V_{OUT}	−1 ~ 7	V	1
Power Supply Voltage	V_{CC}	−1 ~ 7	V	1
Operating Temperature	T_{OPR}	0 ~ 70	°C	1
Storage Temperature	T_{STG}	−55 ~ 150	°C	1
Soldering Temperature · Time	T_{SOLDER}	260 · 10	°C · sec	1
Power Dissipation	P_D	1	W	1
Short Circuit Output Current	I_{OUT}	50	mA	1

RECOMMENDED DC OPERATING CONDITIONS (Ta = 0 ~ 70°C)

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNITS	NOTES
V_{CC}	Supply Voltage	4.5	5.0	5.5	V	2
V_{IH}	Input High Voltage	2.4		6.5	V	2
V_{IL}	Input Low Voltage	−1.0		0.8	V	2

DC ELECTRICAL CHARACTERISTICS (V_{CC} = 5V ± 10%, Ta = 0 ~ 70°C)

SYMBOL	PARAMETER		MIN.	MAX.	UNITS	NOTES
I_{CC1}	OPERATING CURRENT Average Power Supply Operating Current ($\overline{RAS}$, $\overline{CAS}$ Cycling: t_{RC} = t_{RC} MIN.)	TMM41256C-12		60	mA	3, 4
		TMM41256C-15		50		
I_{CC2}	STANDBY CURRENT Power Supply Standby Current ($\overline{RAS}$ = $\overline{CAS}$ = V_{IH})			5	mA	
I_{CC3}	REFRESH CURRENT Average Power Supply Current, Refresh Mode ($\overline{RAS}$ Cycling, $\overline{CAS}$ = V_{IH} : t_{RC} = t_{RC} MIN.)	TMM41256C-12		45	mA	3
		TMM41256C-15		40		
I_{CC4}	PAGE MODE CURRENT Average Power Supply Current, Page Mode ($\overline{RAS}$ = V_{IL}, $\overline{CAS}$ Cycling : t_{PC} = t_{PC} MIN.)	TMM41256C-12		45	mA	3, 4
		TMM41256C-15		40		
$I_{I(L)}$	INPUT LEAKAGE CURRENT Input Leakage Current, any input (0V ≦ V_{IN} ≦ 6.5V, All Other Pins Not Under Test = 0V)		−10	10	μA	
$I_{O(L)}$	OUTPUT LEAKAGE CURRENT (D_{OUT} is disabled, 0V ≦ V_{OUT} ≦ +5.5V)		−10	10	μA	
V_{OH}	OUTPUT LEVEL Output "H" Level Voltage (I_{OUT} = −5mA)		2.4		V	
V_{OL}	OUTPUT LEVEL Output "L" Level Voltage (I_{OUT} = 4.2mA)			0.4	V	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

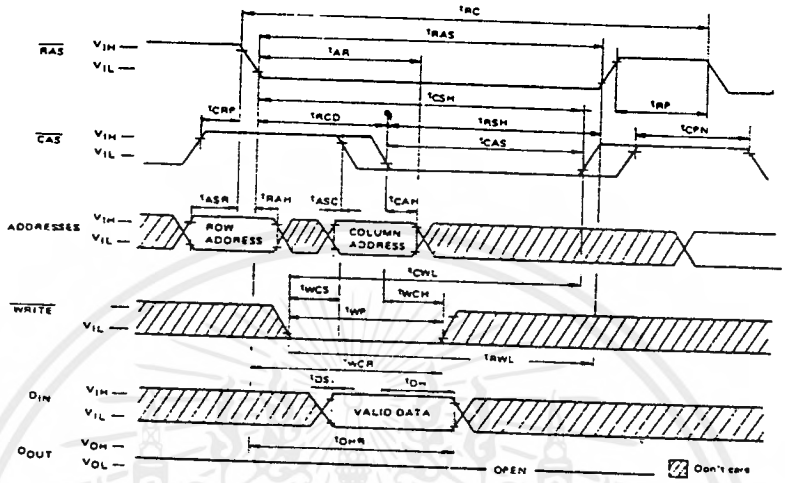
ELECTRICAL CHARACTERISTICS AND RECOMMENDED AC OPERATING CONDITIONS

(V_{CC} = 5V ±10%, Ta = 0 ~ 70°C) (Notes 5, 6, 7)

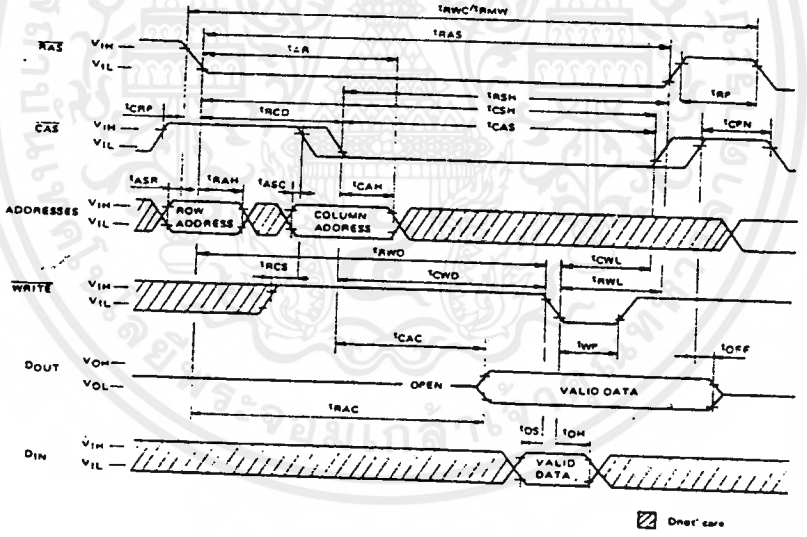
SYMBOL	PARAMETER	TMM41256C-12		TMM41256C-15		UNITS	NOTES
		MIN.	MAX.	MIN.	MAX.		
t_{RC}	Random Read or Write Cycle Time	220	–	260	–	ns	
t_{RWC}	Read-Write Cycle Time	240	–	285	–	ns	
t_{RMW}	Read-Modify-Write Cycle Time	260	–	310	–	ns	
t_{PC}	Page Mode Cycle Time	120	–	145	–	ns	
t_{RAC}	Access Time from $\overline{RAS}$	–	120	–	150	ns	8, 10
t_{CAC}	Access Time from $\overline{CAS}$	–	60	–	75	ns	9, 10
t_{OFF}	Output Buffer Turn-Off Delay	0	35	0	40	ns	11
t_T	Transition Time (Rise and Fall)	3	50	3	50	ns	6
t_{RP}	$\overline{RAS}$ Precharge Time	90	–	100	–	ns	
t_{RAS}	$\overline{RAS}$ Pulse Width	120	10,000	150	10,000	ns	
t_{RSH}	$\overline{RAS}$ Hold Time	60	–	75	–	ns	
t_{CSH}	$\overline{CAS}$ Hold Time	120	–	150	–	ns	
t_{CAS}	$\overline{CAS}$ Pulse Width	60	10,000	75	10,000	ns	
t_{RCD}	$\overline{RAS}$ to $\overline{CAS}$ Delay Time	25	60	25	75	ns	13
t_{CRP}	$\overline{CAS}$ to $\overline{RAS}$ Precharge Time	0	–	0	–	ns	
t_{CPN}	$\overline{CAS}$ Precharge Time	25	–	25	–	ns	
t_{CP}	$\overline{CAS}$ Precharge Time (for Page Mode Cycle Only)	50	–	60	–	ns	
t_{ASR}	Row Address Set-Up Time	0	–	0	–	ns	
t_{RAH}	Row Address Hold Time	15	–	15	–	ns	
t_{ASC}	Column Address Set-Up Time	0	–	0	–	ns	
t_{CAH}	Column Address Hold Time	35	–	45	–	ns	
t_{AR}	Column Address Hold Time Referenced to $\overline{RAS}$	95	–	120	–	ns	
t_{RCS}	Read Command Set-Up Time	0	–	0	–	ns	
t_{RCH}	Read Command Hold Time Referenced to $\overline{CAS}$	0	–	0	–	ns	12
t_{RRH}	Read Command Hold Time Referenced to $\overline{RAS}$	15	–	20	–	ns	12
t_{WCH}	Write Command Hold Time	35	–	45	–	ns	
t_{WCR}	Write Command Hold Time Referenced to $\overline{RAS}$	95	–	120	–	ns	
t_{WP}	Write Command Pulse Width	35	–	45	–	ns	
t_{RWL}	Write Command to $\overline{RAS}$ Lead Time	35	–	45	–	ns	
t_{CWL}	Write Command to $\overline{CAS}$ Lead Time	35	–	45	–	ns	
t_{DS}	Data-In Set-Up Time	0	–	0	–	ns	14
t_{DH}	Data-In Hold Time	35	–	45	–	ns	14
t_{DHR}	Data-In Hold Time Referenced to $\overline{RAS}$	95	–	120	–	ns	
t_{REF}	Refresh Period	–	4	–	4	ms	
t_{WCS}	Write Command Set-Up Time	−10	–	−10	–	ns	15
t_{CWD}	$\overline{CAS}$ to $\overline{WRITE}$ Delay	40	–	50	–	ns	15
t_{RWD}	$\overline{RAS}$ to $\overline{WRITE}$ Delay	100	–	125	–	ns	15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

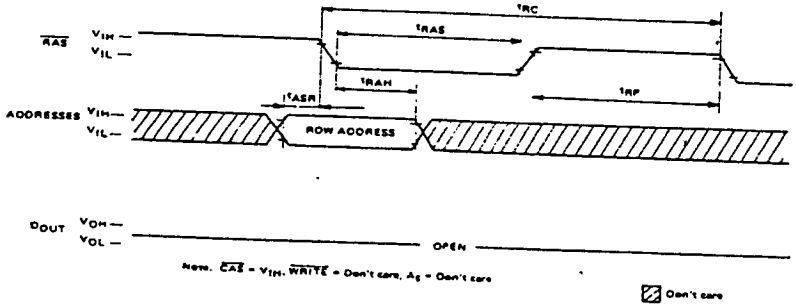
• WRITE CYCLE (EARLY WRITE)



•READ-WRITE/READ-MODIFY-WRITE CYCLE



• "RAS - ONLY" REFRESH CYCLE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CAPACITANCE

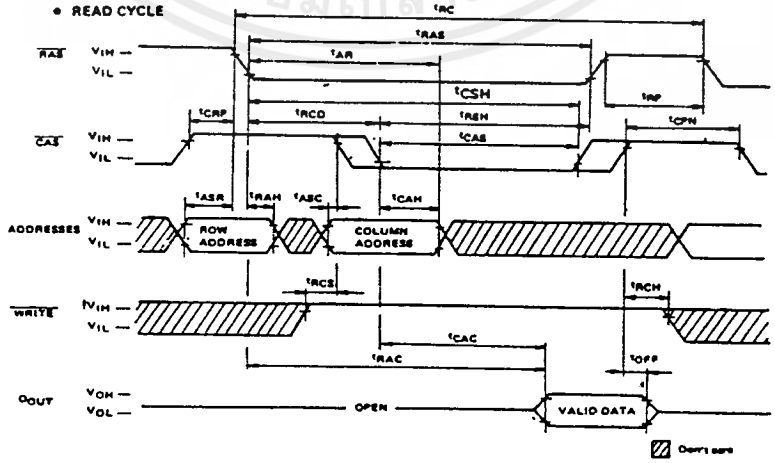
(V_{CC} = 5V ±10%, f = 1MHz, Ta = 0 ~ 70°C)

SYMBOL	PARAMETER	MIN.	MAX.	UNITS
C_{I1}	Input Capacitance ($A_0 \sim A_8$, D_{IN})		6	pF
C_{I2}	Input Capacitance ($\overline{RAS}$, $\overline{CAS}$, $\overline{WRITE}$)		7	pF
C_O	Output Capacitance (D_{OUT})		7	pF

NOTES:

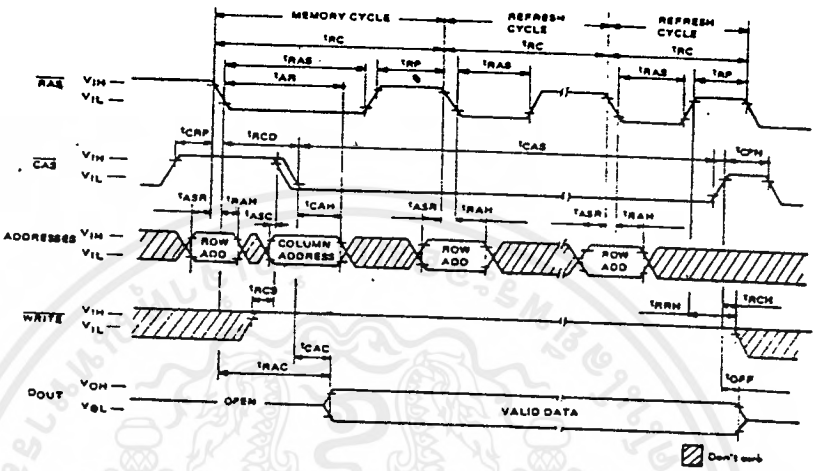
1. Stresses greater than those listed under "Absolute Maximum Ratings" may cause permanent damage to the device.
2. All voltages are referenced to V_{SS}.
3. I_{CC1}, I_{CC3}, I_{CC4} depend on cycle rate.
4. I_{CC1}, I_{CC4} depend on output loading. Specified values are obtained with the output open.
5. An initial pause of 200μs is required after power-up followed by any 8 $\overline{RAS}$ cycles before proper device operation is achieved.
6. AC measurements assume t_T = 5 ns.
7. V_{IH} (min.) and V_{IL} (max.) are reference levels for measuring timing of input signals. Also, transition times are measured between V_{IH} and V_{IL}.
8. Assumes that $t_{RCD} \leqq t_{RCD}$ (max.). If t_{RCD} is greater than the maximum recommended value shown in this table, t_{RAC} will increase by the amount that t_{RCD} exceeds the value shown.
9. Assumes that $t_{RCD} \geqq t_{RCD}$ (max.)
10. Measured with a load equivalent to 2 TTL loads and 100pF
11. t_{OFF} (max.) defines the time at which the output achieves the open circuit condition and is not referenced to output voltage levels.
12. Either t_{RCH} or t_{RRH} must be satisfied for a read cycle.
13. Operation within the t_{RCD} (max.) limit insures that t_{RAC} (max.) can be met. t_{RCD} (max.) is specified as a reference point only: If t_{RCD} is greater than the specified t_{RCD} (max.) limit, then access time is controlled exclusively by t_{CAC}.
14. These parameters are referenced to $\overline{CAS}$ leading edge in early write cycles and to $\overline{WRITE}$ leading edge in read-write or read-modify-write cycles.
15. t_{WCS}, t_{CWD} and t_{RWD} are not restrictive operating parameters. They are included in the data sheet as electrical characteristics only. If $t_{WCS} \geqq t_{WCS}$ (min.), the cycle is an early write cycle and the data out pin will remain open circuit (high impedance) throughout the entire cycle; If $t_{CWD} \geqq t_{CWD}$ (min.) and $t_{RWD} \geqq t_{RWD}$ (min.), the cycle is a read-write cycle or read-modify-write cycle and the data out will contain data read from the selected cell: If neither of the above sets of conditions is satisfied, the condition of the data out (at access time) is indeterminate.

TIMING WAVEFORMS

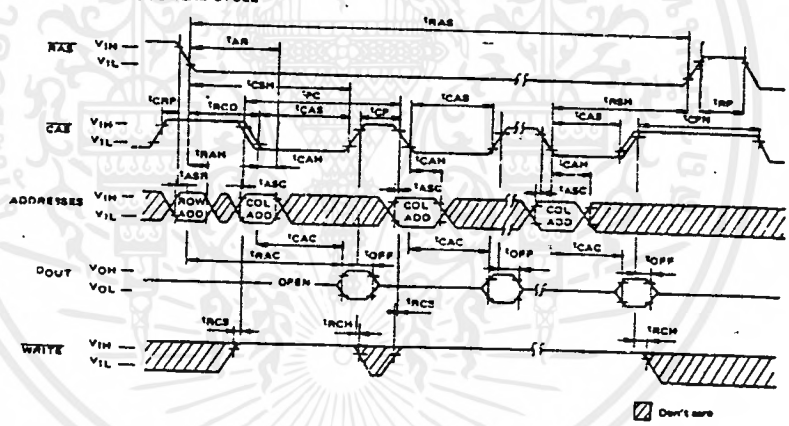


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

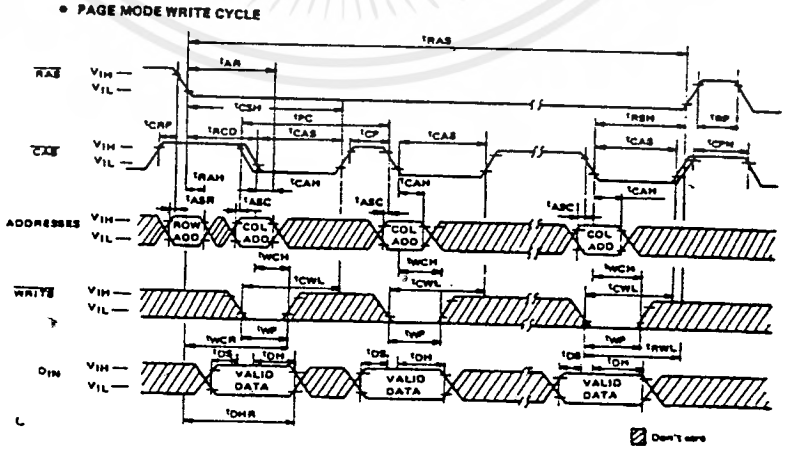
• HIDDEN REFRESH CYCLE



• PAGE MODE READ CYCLE



• PAGE MODE WRITE CYCLE



APPLICATION INFORMATION

ADDRESSING

The 18 address bits required to decode 1 of the 262,144 cell locations within the TMM41256C are multiplexed onto the 9 address inputs and latched into the on-chip address latches by externally applying two negative going TTL-level clocks.

The first clock, the Row Address Strobe ($\overline{RAS}$), latches the 9 row address bits into the chip. The second clock, the Column Address Strobe ($\overline{CAS}$), subsequently latches the 9 column address bits into the chip. Each of these signals, $\overline{RAS}$ and $\overline{CAS}$, triggers a sequence of events which are controlled by different delayed internal clocks.

The two clock chains are linked together logically in such a way that the address multiplexing operation is done outside of the critical path timing sequence for read data access. The later events in the $\overline{CAS}$ clock sequence are inhibited until the occurrence of a delayed signal derived from the $\overline{RAS}$ clock chain. This "gated $\overline{CAS}$" feature allows the $\overline{CAS}$ clock to be externally activated as soon as the Row Address Hold Time specification (t_{RAH}) has been satisfied and the address inputs have been changed from Row address to Column address information.

DATA INPUT/OUTPUT

Data to be written into a selected cell is latched into an on-chip register by a combination of $\overline{WRITE}$ and $\overline{CAS}$ while $\overline{RAS}$ is active. The later of the signals ($\overline{WRITE}$ or $\overline{CAS}$) to make its negative transition is the strobe for the Data In (D_{IN}) register. This permits several options in the write cycle timing. In a write cycle, if the $\overline{WRITE}$ input is brought low (active) prior to $\overline{CAS}$, the D_{IN} is strobed by $\overline{CAS}$ and the set-up and hold times are referenced to $\overline{CAS}$. If the input data is not available at $\overline{CAS}$ time or if it is desired that the cycle be a read-write cycle, the $\overline{WRITE}$ signal will be delayed until after $\overline{CAS}$ has made its negative transition. In this "delayed write cycle" the data input set-up and hold times are referenced to the negative edge of $\overline{WRITE}$ rather than $\overline{CAS}$. (To illustrate this feature, D_{IN} is referenced to $\overline{WRITE}$ in the timing diagrams depicting the read-write and page mode write cycles while the "early write" cycle diagram shows D_{IN} referenced to $\overline{CAS}$).

Data is retrieved from the memory in a read cycle by maintaining $\overline{WRITE}$ in the inactive or high state throughout the portion of the memory cycle in which $\overline{CAS}$ is active (low). Data read from the selected cell will be available at the output within the specified access time.

DATA OUTPUT CONTROL

The normal condition of the Data Output (D_{OUT}) of the TMM41256C is the high impedance (open circuit) state. This is to say, anytime $\overline{CAS}$ is at a high level, the D_{OUT} pin will be floating. The only time the output will turn on and contain either a logic 0 or logic 1 is at access time during a read cycle. D_{OUT} will remain valid from access time until $\overline{CAS}$ is taken back to the inactive (high level) condition.

PAGE MODE

The "Page-Mode" feature of the TMM41256C allows for successive memory operations at multiple column locations of the same row address with increased speed without an increase in power. This is done by strobing the row address into the chip and maintaining the $\overline{RAS}$ signal at a logic 0 throughout all successive memory cycles in which the row address is common. This "Page Mode" of operation will not dissipate the power associated with the negative going edge of $\overline{RAS}$. Also, the time required for strobing in a new row address is eliminated, thereby decreasing the access and cycle times.

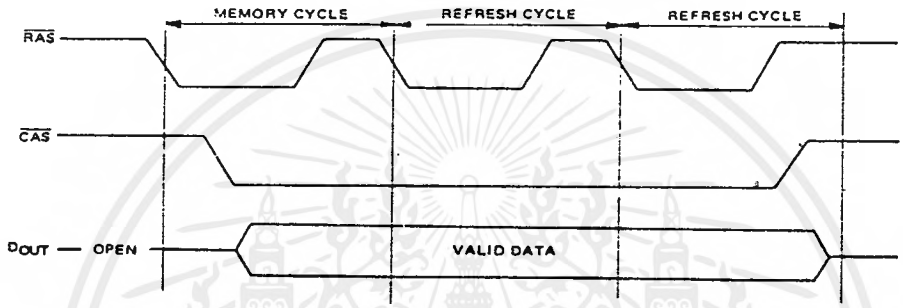
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REFERSH

Refresh of the dynamic cell matrix is accomplished by performing a memory cycle at each of the 256 row address (A_0 ~ A_7) within each 4 millisecond time interval. Although any normal memory cycle will perform the refresh operation, this funciton is most easily accomplished with "$\overline{RAS}$ - only" cycles, $\overline{RAS}$ only refresh results in a substantial reduction in operating power. This reduction in power is reflected in the I_{CC3} specification.

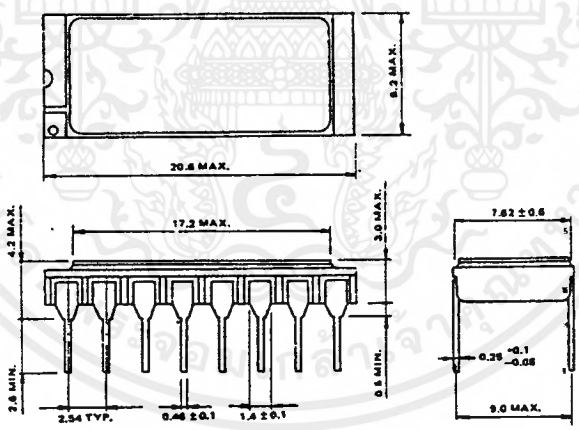
HIDDEN REFRESH

An optional feature of the TMM41256C is that refresh cycles may be performed while maintaining valid data at the output pin. This is referred to as Hidden Refresh. Hidden Refresh is performed by holding $\overline{CAS}$ at V_{IL} and taking $\overline{RAS}$ high and after a specified precharge period (t_{RP}), executing a "$\overline{RAS}$ - only" refresh cycle, but with $\overline{CAS}$ held low (see Figure below).



This feature allows a refresh cycle to be "hidden" among data cycles without affecting the data availability.

OUTLINE DRAWINGS



Note: Each lead pitch is 2.54mm. All leads are located within 0.25mm of their true longitudinal position with respect to No. 1 and No. 16 leads. All dimensions are in millimeters.

Note: Toshiba does not assume any responsibility for use of any circuitry described; no circuit patent licenses are implied, and Toshiba reserves the right, at any time without notice, to change said circuitry.

© Apr., 1983 Toshiba Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPE 2N3
N-CHANNEL SILICON JUNCTION FIELD-EFFECT TRANSIST

BULLETIN NO. DL-S 688047, AUGUST 1965—REVISED MA

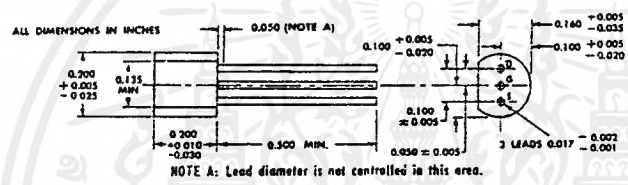
SILECT† FIELD-EFFECT TRANSISTOR‡

- For Industrial and Consumer Small-Signal Applications
- Low C_{rss}: ≤4 pf • High y_{fs}/C_{iss} Ratio (High-Frequency Figure of Merit)
- Cross Modulation Minimized by Square-Law Transfer Characteristics
- For New Designs, 2N5949 thru 2N5953 and A5T3821 thru A5T3824 Are Recommended

mechanical data

This transistor is encapsulated in a plastic compound specifically designed for this purpose, using a highly me process developed by Texas Instruments. The case will withstand soldering temperatures without deformatio device exhibits stable characteristics under high-humidity conditions and is capable of meeting MIL-STD-202C, M 1068. The transistor is insensitive to light.

*ALL JEDEC TO-92 DIMENSIONS AND NOTES ARE APPLICABLE



NOTE A: Lead diameter is not controlled in this area.

***absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)**

Drain-Gate Voltage	
Drain-Source Voltage	
Reverse Gate-Source Voltage	
Gate Current	10
Continuous Device Dissipation at (or below) 25°C Free-Air Temperature (See Note 1)	360
Storage Temperature Range	−65°C to 15
Lead Temperature ⅛ Inch from Case for 10 Seconds	26

***electrical characteristics at 25°C free-air temperature (unless otherwise noted)**

	PARAMETER	TEST CONDITIONS	MIN	MAX	UNIT
$V_{(BR)GSS}$	Gate-Source Breakdown Voltage	$I_G = -1\ \mu a$, $V_{DS} = 0$	−25		
I_{GSS}	Gate Cutoff Current	$V_{GS} = -15$ v, $V_{DS} = 0$		−2	n
		$V_{GS} = -15$ v, $V_{DS} = 0$, $T_A = 100°C$		−2	μ
I_{DSS}	Zero-Gate-Voltage Drain Current	$V_{DS} = 15$ v, $V_{GS} = 0$, See Note 2	2	20	m
V_{GS}	Gate-Source Voltage	$V_{DS} = 15$ v, $I_D = 200\ \mu a$	−0.5	−7.5	
$V_{GS(off)}$	Gate-Source Cutoff Voltage	$V_{DS} = 15$ v, $I_D = 2$ na		−8	
$\lvert y_{fs} \rvert$	Small-Signal Common-Source Forward Transfer Admittance	$V_{DS} = 15$ v, $V_{GS} = 0$, f = 1 kc, See Note 2	2000	6500	μ
$\lvert y_{os} \rvert$	Small-Signal Common-Source Output Admittance	$V_{DS} = 15$ v, $V_{GS} = 0$, f = 1 kc, See Note 2		50	μ
C_{iss}	Common-Source Short-Circuit Input Capacitance	$V_{DS} = 15$ v, $V_{GS} = 0$, f = 1 Mc		8	
C_{rss}	Common-Source Short-Circuit Reverse Transfer Capacitance			4	
$\lvert y_{fs} \rvert$	Small-Signal Common-Source Forward Transfer Admittance	$V_{DS} = 15$ v, $V_{GS} = 0$, f = 100 Mc	1600		μ

NOTES: 1. Derate linearly to 150°C free-air temperature at the rate of 2.88 mw/°C.
2. These parameters must be measured pulse techniques. t_w = 100 ms, duty cycle ≤ 10%.

*JEDEC registered data
†Trademark of Texas Instruments
‡U.S. Patent No. 3,439,238

USES C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES 1N4001 THRU 1N4007
SILICON RECTIFIERS

BULLETIN NO. DL-S 7211698, NOVEMBER 1972

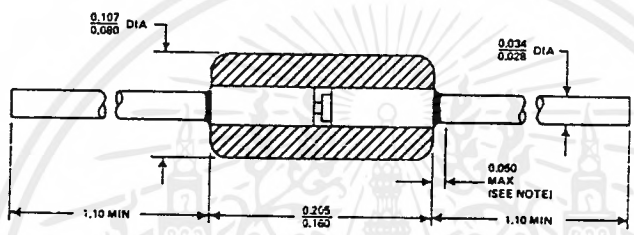
50-1000 VOLTS • 1 AMP AVERAGE

- Rugged Double-plug Construction
- Hermetic Case
- 30-Amp Surge Rating

description and mechanical data

These one-amp rectifier diodes are the product of combining the best of both silicon material processing and packaging technologies. The silicon die is a mesa oxide-passivated structure which has additional nitride passivation and glass passivation over the junction. Years of volume production have shown the double-plug package to have the highest inherent mechanical integrity of all hermetic-case diodes.

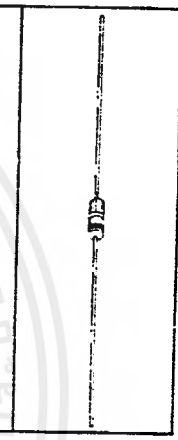
*ALL JEDEC DO-41 DIMENSIONS AND NOTES ARE APPLICABLE



DIMENSIONS ARE IN INCHES

NOTE: Within this zone lead diameter is uncontrolled.

CATHODE END IS DENOTED BY A COLOR BAND.



*absolute maximum ratings at specified ambient† temperature (unless otherwise noted)

		1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	UNIT
V_{RM}	Peak Reverse Voltage from −65°C to 175°C (See Note 1)	50	100	200	400	600	800	1000	V
V_R	Steady State Reverse Voltage from 25°C to 75°C	50	100	200	400	600	800	1000	V
I_O	Average Rectified Forward Current from 25°C to 75°C (See Notes 1 and 2)	1							A
I_{FRM}	Repetitive Peak Forward Current, 10 Cycles, at (or below) 75°C (See Note 3)	10							A
I_{FSM}	Peak Surge Current, One Cycle, at (or below) 75°C (See Note 3)	30							A
$T_{A(opr)}$	Operating Ambient Temperature Range	−65 to 175							°C
T_{stg}	Storage Temperature Range	−65 to 200							°C
	Lead Temperature 3/8 Inch from Case for 10 Seconds	350							°C

NOTES: 1. These values may be applied continuously under single-phase, 60-Hz, half-sine-wave operation with resistive load. Above 75°C derate I_O according to Figure 1.

2. This rectifier is a lead-conduction-cooled device. At (or above) ambient temperatures of 75°C, the lead temperature 3/8 inch from case must be no higher than 5°C above the ambient temperature for these ratings to apply.

3. These values apply for 60-Hz half sine waves when the device is operating at (or below) rated values of peak reverse voltage and average rectified forward current. Surge may be repeated after the device has returned to original thermal equilibrium.

*JEDEC registered data. This data sheet contains all applicable registered data in effect at the time of publication.

†The ambient temperature is measured at a point 2 inches below the device. Natural air cooling is used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

*electrical characteristics at specified ambient† temperature

PARAMETER		TEST CONDITIONS		MAX	UNIT
I_R	Static Reverse Current	V_R = Rated V_R,	T_A = 25°C	10	μA
		V_R = Rated V_R,	T_A = 100°C	50	
$I_{R(av)}$	Average Reverse Current	V_{RM} = Rated V_{RM}, f = 60 Hz,	I_O = 1 A, T_A = 75°C	30	μA
V_F	Static Forward Voltage	I_F = 1 A,	T_A = 25°C to 75°C	1.1	V
$V_{F(av)}$	Average Forward Voltage	V_{RM} = Rated V_{RM}, f = 60 Hz,	I_O = 1 A, T_A = 25°C to 75°C	0.8	V
V_{FM}	Peak Forward Voltage	V_{RM} = Rated V_{RM}, f = 60 Hz,	I_O = 1 A, T_A = 25°C to 75°C	1.6	V

*JEDEC registered data

THERMAL INFORMATION

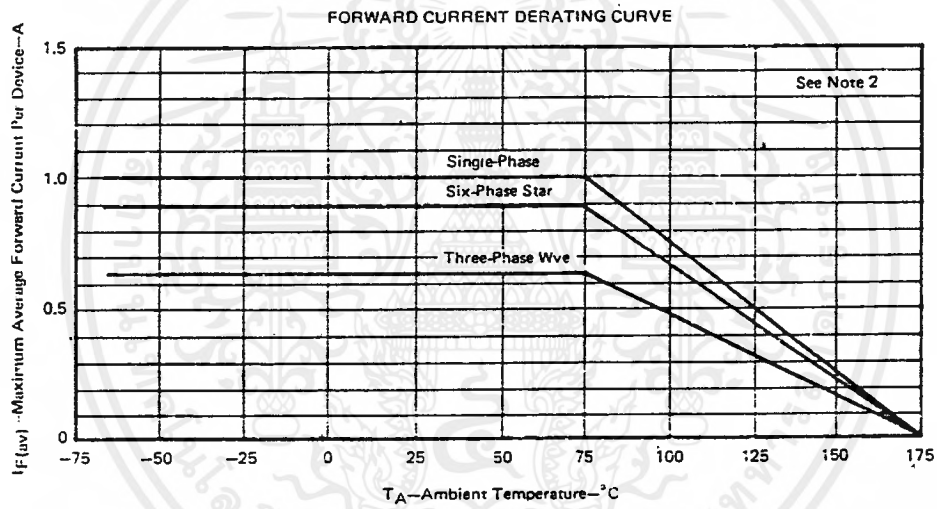


FIGURE 1

NOTE 2: This rectifier is a lead-conduction-cooled device. At (or above) ambient temperatures of 75°C, the lead temperature 3/8 inch from case must be no higher than 5°C above the ambient temperature for these ratings to apply.

†The ambient temperature is measured at a point 2 inches below the device. Natural air cooling is used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES 1N4446 THRU 1N4449
SILICON SWITCHING DIODES

BULLETIN NO. DL-S 739269, OCTOBER 1966—REVISED MARCH 1973

FAST SWITCHING DIODES

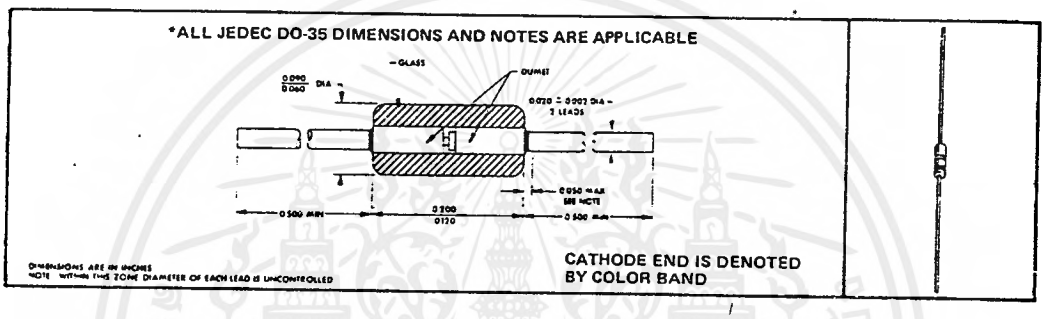
- Rugged Double-Plug Construction

Electrical Equivalents:

1N4148 . . . 1N914 . . . 1N4531	1N4447 . . . 1N916A
1N4149 . . . 1N916	1N4448 . . . 1N914B
1N4446 . . . 1N914A	1N4449 . . . 1N916B

mechanical data

Double-plug construction affords integral positive contact by means of a thermal compression bond. Moisture-free stability is ensured through hermetic sealing. The coefficients of thermal expansion of the glass case and the dumet plugs are closely matched to allow extreme temperature excursions. Hot-solder-dipped leads are standard.



*absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)

$V_{RM(wkg)}$	Working Peak Reverse Voltage	75 V
P	Continuous Power Dissipation at (or below) 25°C Free-Air Temperature (See Note 1)	500 mW
T_{stg}	Storage Temperature Range	−65°C to 200°C
T_L	Lead Temperature 1/16 Inch from Case for 10 Seconds	300°C

*electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS	1N4148		1N4149		1N4446		1N4447		1N4448		1N4449		UNIT
			MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
$V_{(BR)}$	Reverse Breakdown Voltage	I_R = 5 μA	75		75		75		75		75		75		V
		I_R = 100 μA	100		100		100		100		100		100		V
I_R	Static Reverse Current	V_R = 20 V		25		25		25		25		25		25	nA
		V_R = 20 V, T_A = 100°C										3		3	μA
		V_R = 20 V, T_A = 150°C		50		50		50		50		50		50	μA
V_F	Static Forward Voltage	I_F = 5 mA									0.62	0.72	0.63	0.73	V
		I_F = 10 mA		1		1									V
		I_F = 20 mA						1		1					V
		I_F = 30 mA												1	V
		I_F = 100 mA										1			V
C_T	Total Capacitance	V_R = 0, f = 1 MHz		4		2		4		2		4		2	pF

NOTE 1: Derate linearly to 200°C at the rate of 2.85 mW/°C.

* JEDEC registered data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

*switching characteristics at 25°C free-air temperature

PARAMETER		TEST CONDITIONS	1N4148		1N4149		1N4446		1N4447		1N4448		1N4449		UNIT
			MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
t_{rr}	Reverse Recovery Time	I_F = 10 mA, V_R = 6 V, i_{rr} = 1 mA, R_L = 100 Ω, See Figure 1		4		4		4		4		4		4	ns
$V_{FM(rec)}$	Forward Recovery Voltage	I_F = 50 mA, R_L = 50 Ω, See Figure 2										2.5		2.5	V

*PARAMETER MEASUREMENT INFORMATION

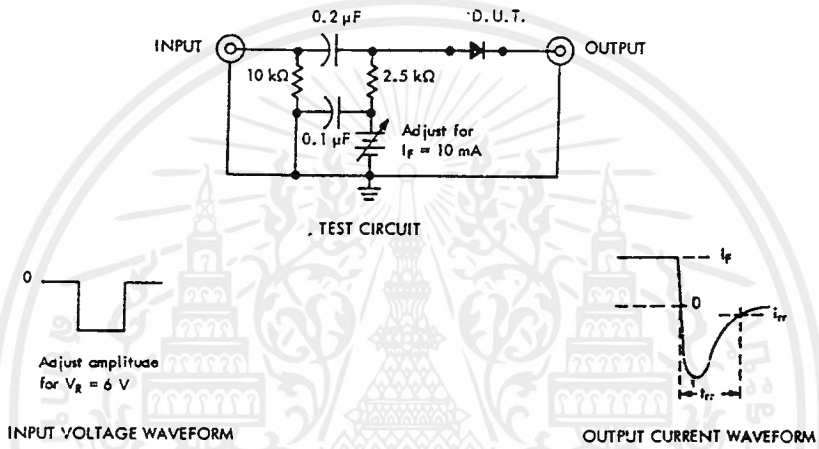


FIGURE 1 — REVERSE RECOVERY TIME

NOTES: a. The input pulse is supplied by a generator with the following characteristics: Z_{out} = 50 Ω, $t_r \leq$ 0.5 ns, t_p = 100 ns.
b. The output waveform is monitored on an oscilloscope with the following characteristics: $t_r \leq$ 0.6 ns, Z_{in} = 50 Ω.

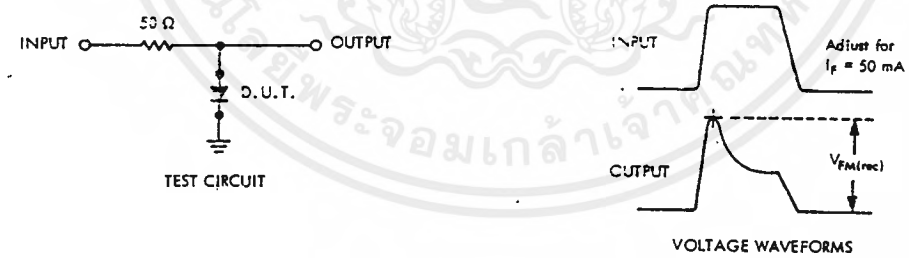


FIGURE 2 — FORWARD RECOVERY VOLTAGE

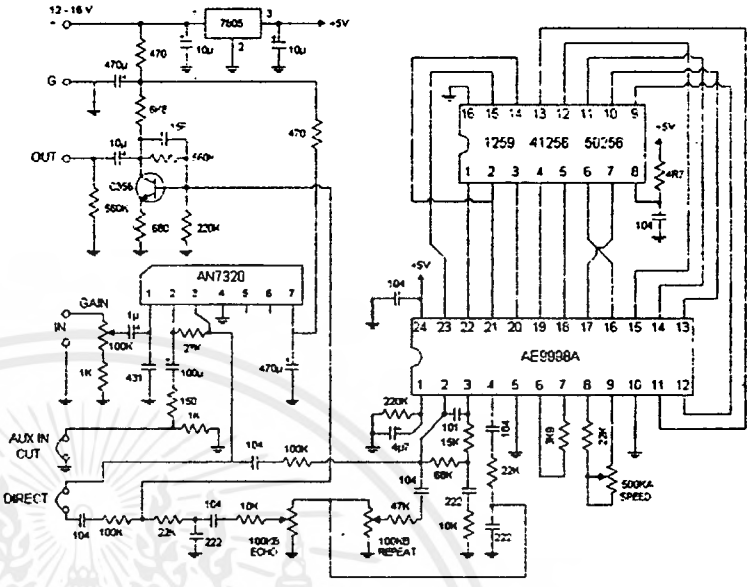
NOTES: c. The input pulse is supplied by a generator with the following characteristics: Z_{out} = 50 Ω, $t_r \leq$ 30 ns, t_p = 100 ns, PRR = 5 to 100 kHz.
d. The output waveform is monitored on an oscilloscope with the following characteristics: $t_r \leq$ 15 ns, $R_{in} \geq$ 1 MΩ, $C_{in} \leq$ 5 pF.
* JEDEC registered data

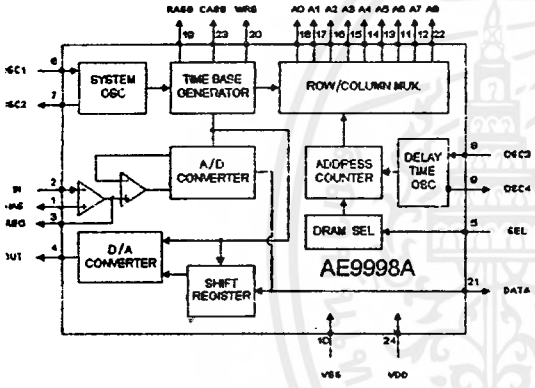
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

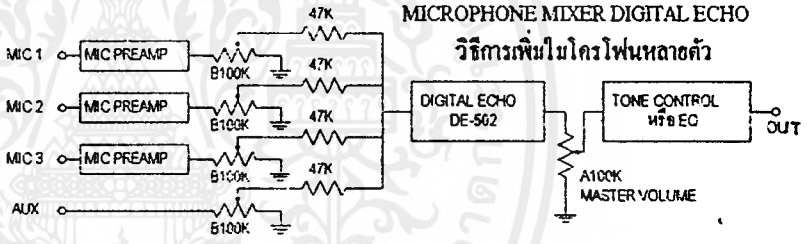
DIGITAL ECHO DE-502 WITH PREAMP

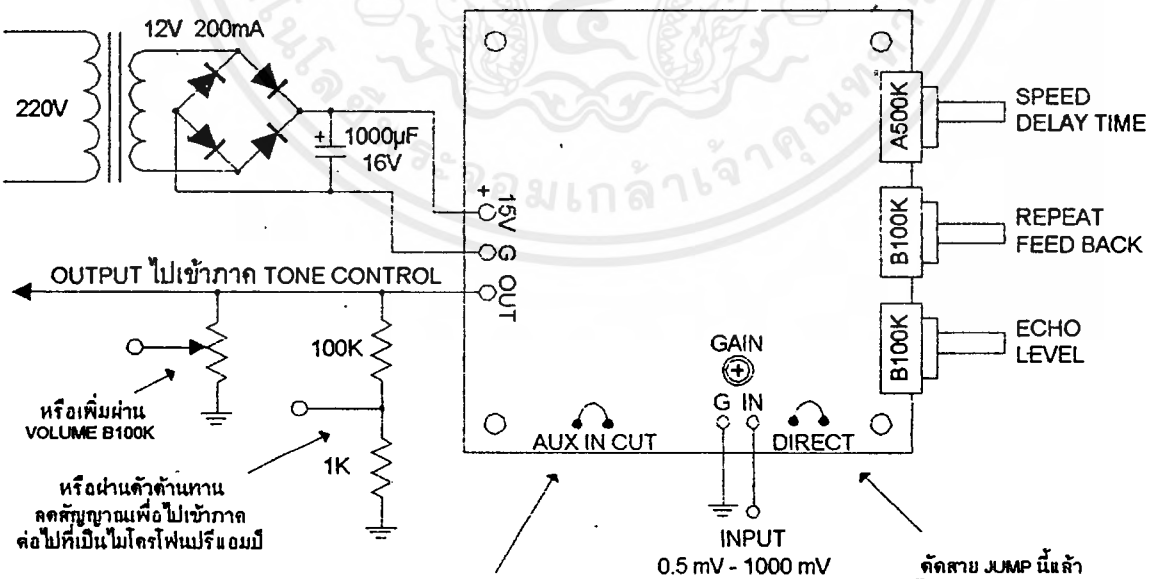
SPECIFICATIONS

INPUT IMPEDANCE	100 kΩ
OUTPUT IMPEDANCE	10 kΩ
MINIMUM INPUT VOLTAGE	0.5 mV
MAXIMUM INPUT VOLTAGE	1000 mV
MINIMUM VOLTAGE GAIN	0.2
MAXIMUM VOLTAGE GAIN	175
DIRECT FREQUENCY RESPONSE	10 Hz – 30 kHz
DELAY FREQUENCY RESPONSE	30 Hz – 12 kHz
DIRECT HARMONIC DISTORTION	0.01 %
DELAY HARMONIC DISTORTION	0.2 %
A–D / D–A SYSTEM	PCM 10 BIT
SAMPLING FREQUENCY	25 kHz
DELAY TIME	20 – 800 mS
SUPPLY	12 – 16 V
CURRENT	30 mA









เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้