

เครื่องรับส่งวิทยุแบบก้าวกระโดด
FREQUENCY HOPPING TRANSCEIVER

โดย

นางสาววันวิสาข์ สิ้นรุรงค์	35104375
นางสาววรรณุช สุทธิสุขสถาพร	36014371
นายอดิสรินทร์ เจียมภิรมย์สุข	36014568

อาจารย์ที่ปรึกษา

ดร.ทองตด วานิชศรี
รศ.ดร.กอบชัย เดชหาญ

เลขหมู่.....
เลขทะเบียน..... 27885
วัน, เดือน, ปี 26 ส.ย. 2540

ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานปีการศึกษา 2539 นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานวิชา Project II ปีการศึกษา 2539

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง เครื่องรับส่งวิทยุแบบก้าวกระโดด

Frequency Hopping Transceiver

ผู้จัดทำ

1. นางสาววันวิสาข์ สิ้นธุรงค์ 35104375
2. นางสาวฉวีวรรณ สุขีสถาพร 36014371
3. นายอติสรินทร์ เจียมภิรมย์สุข 36014568

ทองดา กิจพร

อาจารย์ที่ปรึกษา

(ต.ว. ทองทศ วานิชศรี)

นพ

อาจารย์ที่ปรึกษา

(รศ.ต.ว. กอบชัย เดชหาญ)

เครื่องรับส่งวิทยุแบบก้าวกระโดด

FREQUENCY HOPPING TRANSCEIVER

โดย นางสาววันวิสาข์ สิ้นรุรงค์

นางสาววรรณุช สุทธิสุขสถาพร

นายอดิสรินทร์ เจียมภักย์สุข

อาจารย์ที่ปรึกษา ดร.ทองทอด วาณิชศรี

รศ.ดร.กอบชัย เดชหาญ

บทคัดย่อ

ปริญญาโทฉบับนี้ได้กล่าวถึง ระบบการสื่อสารแบบ ฟรีควเอนซ์ฮอปปีง ซึ่งจัดเป็นรูปแบบของ ระบบสเปกตรัมแผ่กระจาย คือการกระจายแถบความถี่ใช้งานให้กว้างขึ้นโดยใช้การสังเคราะห์ความถี่ ตามโค้ดของอุปกรณ์ผลิตโค้ดแบบสุ่ม ทำให้สามารถลดการสูญเสียเนื่องจากสัญญาณรบกวน และป้องกันการดักฟังได้เป็นอย่างดี โดยมีจุดมุ่งหมายในการออกแบบและสร้างอุปกรณ์ที่ใช้ในการสื่อสารแบบฟรีควเอนซ์ฮอปปีง อันประกอบด้วย อุปกรณ์สังเคราะห์ความถี่, อุปกรณ์ผลิตโค้ด, เครื่องส่ง, เครื่องรับ เพื่อการทำงานที่สมบูรณ์ ในระดับของการรับ-ส่ง ระยะใกล้ ๆ

ABSTRACT

This thesis presents about the frequency hopping communication system, it is a type of spread & spectrum systems. The bandwidth is spread out by using frequency synthesizing according to the code from PN code generator for reduction the waste due to noise in the communication, Jamming and more attainable private. It mostly scopes to the design and practice with components to use in frequency hopping system, it consists of Frequency Synthesizer, PN code generator, transmitter, receiver for complete exhibition in no quite long distance.

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	4
2.1 เครื่องส่ง	4
2.2 เครื่องรับ	4
2.3 วงจรสังเคราะห์ความถี่	5
2.4 หลักการของวงจรออสซิลเลเตอร์	10
2.5 ฟรีควนซีมอดูเลเตอร์	14
2.6 บาลานซ์ไดโอดมิกเซอร์	15
2.7 วงจรกรองช่องความถี่	19
2.8 หลักการของเครื่องรับชนิดซูเปอร์เฮเทอโรไดนาม์	20
2.9 ภาคดีเทคเตอร์	21
2.10 ลิ้มิตเตอร์	24
2.11 วงจรสร้างพัลส์แบบสุ่ม	25
บทที่ 3 การสร้างและการคำนวณ	31
3.1 วงจรสังเคราะห์ความถี่	31
3.1.1 วงจรกำเนิดสัญญาณความถี่อ้างอิง	31
3.1.2 ตัวเปรียบเทียบเฟส	31
3.1.3 ลูปฟิลเตอร์	32
3.1.4 วงจรโวลท์เทจควบคุมออสซิลเลเตอร์	33
3.1.5 วงจรหาร	34
3.1.6 วงจรออสซิลเลเตอร์และวงจรมอดูเลเตอร์	35
3.1.7 วงจรมิกเซอร์	36
3.2 วงจรแบนด์พาสฟิลเตอร์	37
3.3 อุปกรณ์ผลิตโค้ดแบบสุ่ม	40
3.4 แบนด์พาสฟิลเตอร์	45
3.5 วงจรมิกเซอร์	45
3.6 ภาคดีเทคเตอร์	45

	หน้า
4.1 วงจรคริสตอลออสซิลเลเตอร์ และวงจรมอดูเลเตอร์	47
4.2 วงจรในเฟสล็อกคูลูป	49
4.2.1 วงจรออสซิลเลเตอร์และวงจรรวม	49
4.2.2 วงจรโวลท์เตจควบคุมออสซิลเลเตอร์	50
ผลการทดลองของการรับ-ส่งที่หลายความถี่ (ฮอปปีง)	55
ผลการทดลองของอุปกรณ์ผลิตโคดแบบสุ่ม	58
บทที่5 บทวิจารณ์และบทสรุป	60
ภาคผนวก	
เอกสารอ้างอิง	



สารบัญภาพ

	หน้า
บทที่ 1 บทนำ	1
รูปที่ 1.1 แสดงบล็อกไดอะแกรมของภาคเครื่องส่งวิทยุแบบก้าวกระโดด	1
รูปที่ 1.2 แสดงบล็อกไดอะแกรมของภาคเครื่องรับวิทยุแบบก้าวกระโดด	2
บทที่ 2 ทฤษฎีและหลักการ	4
รูปที่ 2.1 แสดงบล็อกไดอะแกรมภาคเครื่องส่ง	4
รูปที่ 2.2 แสดงบล็อกไดอะแกรมของเฟสล็อกคูลูป	5
รูปที่ 2.3 แผนผังของหน่วยสังเคราะห์ความถี่	7
รูปที่ 2.4 วงจรโวลท์เตจควบคุมออสซิลเลเตอร์ แบบใช้เฟท	8
รูปที่ 2.5 วงจรโวลท์เตจควบคุมออสซิลเลเตอร์ ชนิดเป็นไอซีของมอดโมโตโรล่าเบอร์ MC 1648	8
รูปที่ 2.6 ตัวอย่างวงจรรูปฟิลเตอร์	9
รูปที่ 2.7 ตัวอย่างวงจรรวม N ชนิดความเร็วสูง เป็นไอซีตัวเดียวเบอร์ 9122	10
รูปที่ 2.8 วงจรกำเนิดความถี่ที่ใช้การป้อนกลับแบบบวก	11
รูปที่ 2.9 แสดงวงจรเสมือนของคริสตอล	12
รูปที่ 2.10 แสดงการเปลี่ยนความถี่โดยใช้คาปาซิเตอร์	13
รูปที่ 2.11 ชนิดของวงจรรออสซิลเลเตอร์แบบใช้ผลึก	14
รูปที่ 2.12 แสดงวงจรมอดูเลตแบบอนุกรม และแบบขนาน	15
รูปที่ 2.13 บล็อกไดอะแกรมของวงจรรีเฟรชควีนซีมอดูเลเตอร์	15
รูปที่ 2.14 ซิง แก๊นบาลานซ์ไดโอดมิกเซอร์โอเปอร์เรชั่น	16
รูปที่ 2.15 ดับเบิ้ลบาลานซ์ไดโอดมิกเซอร์	18
รูปที่ 2.16 การกรองความถี่ในลักษณะสัญญาณต่างๆกัน	19
รูปที่ 2.17 วงจรเครื่องรับวิทยุเอฟเอ็มแบบ TRF	20
รูปที่ 2.18 บล็อกไดอะแกรมของวงจรรีเฟรชควีนซีมอดูเลเตอร์ไฮเทคโรดาเยน	21
รูปที่ 2.19 แสดงรูปแบบวงจรควอดราเจอร์ตีเทคเตอร์	22
รูปที่ 2.20 การใช้แอนด์เกตในควอดราเจอร์ตีเทคเตอร์	23
รูปที่ 2.21 การตอบสนองของแอนด์เกตต่ออินพุท	23
รูปที่ 2.22 เกาท์พุทที่ออกจากแอนด์เกต ในวงจรรควอดราเจอร์ตีเทคเตอร์เมื่อมีสัญญาณ ชายน์และสัญญาณสี่เหลี่ยมที่มีค่าต่างๆเข้ามา	24
รูปที่ 2.23 วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณ	25

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่ 2.24 เจนเนอร์เรเตอร์ของซีพรีจิสเตอร์ MLS ที่มี 4 สเตจ และตาราง MLS สำหรับ ซีพรีจิสเตอร์ ที่มี 4 สเตจ	26
รูปที่ 2.25 (a) K-map plot (b) วงจรกำเนิด MLS แบบ self-starting	30
บทที่ 3 การสร้างและการคำนวณ	31
รูปที่ 3.1 วงจรกำเนิดความถี่อ้างอิงและวงจรรหาร	31
รูปที่ 3.2 วงจรเปรียบเทียบเฟส	32
รูปที่ 3.3 ไทม์มิ่งไดอะแกรมของตัวเปรียบเทียบเฟส	32
รูปที่ 3.4 วงจรรูปฟิลเตอร์	33
รูปที่ 3.5 กราฟแสดงความถี่และโวลต์เตจของโวลต์เตจควบคุมออสซิลเลเตอร์	34
รูปที่ 3.6 วงจรโวลต์เตจควบคุมออสซิลเลเตอร์	34
รูปที่ 3.7 วงจรรหารตั้งแต่ 100 - 199 โดยใช้ไอซีเบอร์ TC 9122	35
รูปที่ 3.8 วงจรออสซิลเลเตอร์และวงจรมอดูเลเตอร์	36
รูปที่ 3.9 วงจรมิกเซอร์ภาคส่ง	37
รูปที่ 3.10 คุณสมบัติของวงจรมอดูเลเตอร์แบบพาสฟิลเตอร์	37
รูปที่ 3.11 โลพาสฟิลเตอร์ต่อแบบที่	38
รูปที่ 3.12 โลพาสฟิลเตอร์ต่อแบบพาย	38
รูปที่ 3.13 โลพาสฟิลเตอร์ต่อแบบ 3 สเตจ (นอร์มอไลซ์)	39
รูปที่ 3.14 แบบดพาสฟิลเตอร์ที่แปลงมาจากรูป 3.13	39
รูปที่ 3.15 วงจรแบบดพาสฟิลเตอร์	40
รูปที่ 3.16 วงจรสร้างสัญญาณแบบสุ่ม	41
รูปที่ 3.17 วงจรสัญญาณนาฬิกาและวงจรรหารในอุปกรณ์ผลิตโค้ดแบบสุ่ม	41
รูปที่ 3.18 แสดงการต่ออีพริอม 2716	43
รูปที่ 3.19 แสดงวงจรรวมของเฟสล็อกกลุ๊ปและอุปกรณ์ผลิตโค้ด	44
รูปที่ 3.20 แสดงการต่อมิกเซอร์ซึ่งเป็นไอซีสำเร็จรูป	45
รูปที่ 3.21 วงจร 3362	46
บทที่ 4 การทดลองและผลการทดลอง	47
รูปที่ 4.1 สัญญาณขาอินพุตที่เกิดจากวงจรรีสตอลออสซิลเลเตอร์ซึ่งวัดโดยออสซิลโลสโคป	47
รูปที่ 4.2 แสดงสเปกตรัมของวงจรรีสตอลออสซิลเลเตอร์	48
รูปที่ 4.3 ความถี่ที่วัดจากฟรีควเอนซีเคาน์เตอร์ของวงจรรีสตอลออสซิลเลเตอร์	48

	หน้า
รูปที่ 4.4 ความถี่ที่วัดจากพีริแควนซ์เคาน์เตอร์ของวงจรคริสตอลออสซิลเลเตอร์ขณะที่มีมอดด้วยโวลต์เตจ 10 โวลต์	49
รูปที่ 4.5 เอาท์พุทที่ได้จากวงจรออสซิลเลเตอร์ 4 เมกกะเฮิรตซ์	50
รูปที่ 4.6 เอาท์พุทที่ได้จากวงจรหารเมื่อนำความถี่ 4 เมกกะเฮิรตซ์จากออสซิลเลเตอร์ไปหาร 400 เฮิรตซ์	50
รูปที่ 4.7 แสดงเอาท์พุทของวงจรโวลต์เตจควบคุมออสซิลเลเตอร์ เมื่อป้อนโวลต์เตจเข้าไปควบคุม 1 โวลต์	51
รูปที่ 4.8 แสดงเอาท์พุทของโวลต์เตจควบคุมออสซิลเลเตอร์ เมื่อป้อนเข้าไปควบคุม 10 โวลต์	51
รูปที่ 4.9 แสดงสภาวะเข้าล็อกของเฟสล็อกกลูป	52
รูปที่ 4.10 แสดงความถี่ของโวลต์เตจควบคุมออสซิลเลเตอร์ ที่วัดจากสเปกตรัมอนาไลเซอร์ที่มีความถี่ 13.0 เมกกะเฮิรตซ์	52
รูปที่ 4.11 แสดงเอาท์พุทที่ออกจากมิกเซอร์ที่ผสมมีสัญญาณระหว่างออสซิลเลเตอร์ 10.695 เมกกะเฮิรตซ์กับสัญญาณจากเฟสล็อกกลูป 13.0 เมกกะเฮิรตซ์	53
รูปที่ 4.12 แสดงสัญญาณที่ถูกกรองเอาเฉพาะความถี่ 23.695 เมกกะเฮิรตซ์	54
รูปที่ 4.13 ความถี่ที่เข้าภาคดีเทคเตอร์ซึ่งมีความถี่ 10.7 เมกกะเฮิรตซ์	54
รูปที่ 4.14 สัญญาณที่ ดีเทคได้ที่ขา 13 ของ 3362 เมื่อมอดูเลตด้วยฟังก์ชันไซน์เนอเรเตอร์ที่มีความถี่ 560 เฮิรตซ์ทางด้านส่ง	55
รูปที่ 4.15 แสดงความถี่ของเฟสล็อกกลูปขณะฮอป (กำหนดให้แวนอนมีค่า 5 เมกกะเฮิรตซ์ ต่อช่อง)	56
รูปที่ 4.16 แสดงความถี่ของเฟสล็อกกลูปขณะฮอป (กำหนดให้แวนอนมีค่า 1 เมกกะเฮิรตซ์ ต่อช่อง)	56
รูปที่ 4.17 สัญญาณที่ได้จากแบนด์พาสฟิลเตอร์ขณะฮอป	57
รูปที่ 4.18 แสดงสัญญาณที่วัดได้ที่ขา 7 ของไอซี 3362	57
รูปที่ 4.19 แสดงสัญญาณที่ ดีเทคออกมาที่ขา 13 ขณะมีการฮอป	58
รูปที่ 4.20 สัญญาณที่ออกจากวงจรคัลลิ่งและวงจรผลิตได้ดแบบสุ่ม	59

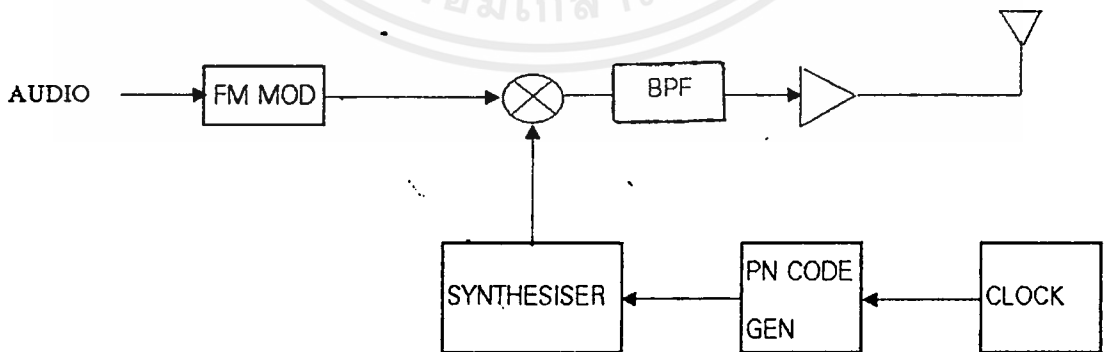
สารบัญตาราง

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	4
ตารางที่ 2.1 ฟังก์ชันการป้อนกลับสำหรับ MSL	27
ตารางที่ 2.1 (a) MSL สำหรับซีพรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยฟังก์ชัน $C \oplus D$	28
(b) MSLที่มีการป้อนกลับด้วยฟังก์ชัน $A \oplus D$	
(c) MSLที่มีการป้อนกลับด้วยฟังก์ชัน $A \odot D$	
ตารางที่ 2.3 NON-MLS ที่ถูกสร้างขึ้นโดยซีพรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยฟังก์ชัน $B \oplus D$	29
บทที่ 3 การสร้างและการคำนวณ	
ตารางที่ 3.1 ตารางค่า C_N และ L_N ของวงจรรองความถี่แบบบัทเตอร์เวิร์ธ	38
ตารางที่ 3.2 ตารางแปลงค่า L และ C จากโลพาสฟิลเตอร์เป็นแบนด์พาสฟิลเตอร์	39
ตารางที่ 3.3 แสดงเอาต์พุตแต่ละสเตจที่ออกจากซีพรีจิสเตอร์ 74LS74 เมื่อมี พัลส์นาฬิกาเข้ามา 15 พัลส์	42

บทที่ 1

บทนำ

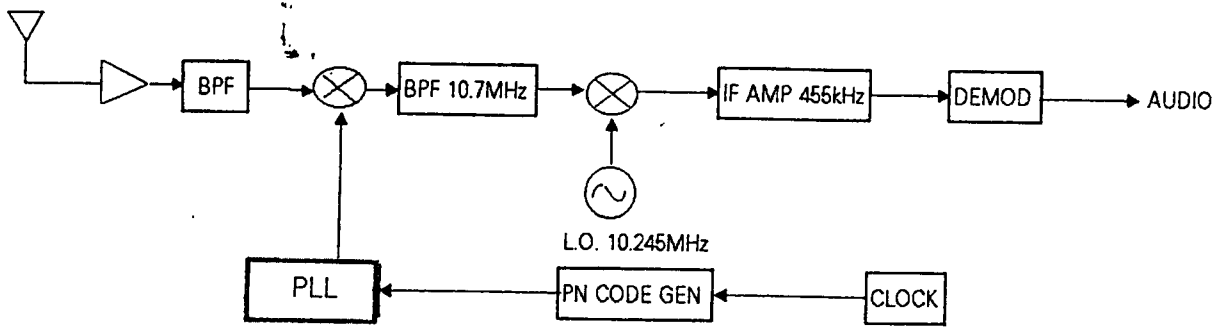
การสื่อสารแบบก้าวกระโดด (Frequency Hopping) จัดเป็นรูปแบบหนึ่งของการสื่อสารแบบสเปกตรัมแพร่ (Spread Spectrum) ซึ่งเป็นการกระจายความถี่ของข้อมูลให้มีแถบความถี่ (Band Width) กว้างขึ้น โดยใช้วิธีเปลี่ยนความถี่ของคลื่นพาห้ (Carrier) ไปตามลำดับรหัสที่ได้กำหนดไว้ในลักษณะที่เข้าใจระหว่างผู้ส่งและผู้รับจึงเสมือนกับว่าข้อมูลที่ถูกส่งไปนั้นไม่ได้ถูกผสมกับความถี่คลื่นพาห้เพียงความถี่เดียว แต่จะเปลี่ยนไปตามลำดับรหัสนั้นๆ ทำให้การติดต่อสื่อสารยังดำเนินต่อไปได้ แม้ว่าจะมีสัญญาณรบกวนที่บริเวณใดบริเวณหนึ่งของช่วงความถี่ที่ใช้งาน จนค่าสัญญาณต่อสัญญาณรบกวน (Signal To Noise Ratio) มีค่าน้อยกว่าหนึ่งก็ตาม ซึ่งนับว่าเป็นจุดเด่นที่สำคัญของการสื่อสารแบบก้าวกระโดด อีกทั้งเนื่องจากว่าลำดับการเปลี่ยนแปลงของความถี่คลื่นพาห้ เป็นไปตามรหัสที่ได้กำหนดไว้ การที่จะสามารถรับข้อมูลได้ก็จำเป็นต้องทราบถึงลำดับรหัสนั้นๆ คือ ผู้รับและผู้ส่งจะต้องรับรู้เวลารับส่งของกันและกันที่แน่นอน (Synchronized) หากไม่ตรงกันจะทำให้ข้อมูลที่ได้รับมาผิดพลาด เนื่องจากผู้รับต้องรับสัญญาณชุดหนึ่งมาถอดรหัสจึงจะได้ข้อมูลมาหนึ่งตัว วิธีส่งแบบนี้จึงนับว่าเป็นจุดเด่นอีกจุดหนึ่งที่สามารถจะนำไปประยุกต์ใช้ในการสื่อสารที่ไม่ต้องการให้บุคคลอื่นรับข้อมูลไปได้ ดังเช่น ในทางการทหารซึ่งใช้ส่งข้อมูลที่เป็นความลับ ในปัจจุบันรูปแบบที่ตกลงกันไว้ระหว่าง ผู้ส่งกับผู้รับสามารถจะปรับเปลี่ยนได้ตลอดเวลา ซึ่งจะทำให้เกิดความปลอดภัย จึงนับได้ว่า การสื่อสารแบบก้าวกระโดดเป็นระบบการสื่อสารที่สมบูรณ์แบบ ควรที่จะทำการศึกษาถึงวิธีการออกแบบสร้างการทำงานแบบก้าวกระโดด เพราะในอนาคตคาดว่าจะได้มีการนำการสื่อสารแบบนี้มาใช้งานมากขึ้น



รูปที่ 1.1 แสดงบล็อกไดอะแกรมของภาคเครื่องส่งวิทยุแบบก้าวกระโดด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.2 แสดงบล็อกไดอะแกรมของภาคเครื่องรับวิทยุแบบก้าวกระโดด

จากรูปที่ 1.1 และ 1.2 แสดงระบบการสื่อสารแบบก้าวกระโดด ซึ่งในเครื่องส่งประกอบด้วย อุปกรณ์สังเคราะห์ความถี่ (Frequency Synthesiser) ที่ถูกควบคุมโดยอุปกรณ์ผลิตรหัส (PN Code Generator) ให้ผลผลิตสัญญาณที่มีความถี่ตามรหัสนั้นๆ และสัญญาณจากอุปกรณ์สังเคราะห์ความถี่นี้จะทำหน้าที่เป็นสัญญาณคลื่นพาห์ เพื่อนำไปผสมกับสัญญาณเอฟเอ็ม (Frequency Modulated) คือ เป็นการเลื่อนให้ความถี่สูงขึ้น (Up - Convert) ก่อนจะขยายออกอากาศ ทำให้สัญญาณเอฟเอ็มมีสัญญาณคลื่นพาห์แตกต่างกันออกไปตามรหัสที่หมุนเปลี่ยนไปตามลำดับ

ส่วนในเครื่องรับก็ในลักษณะกลับกัน หลังจากสัญญาณที่รับได้ถูกขยายก็จะมีผลผลิตลดมาเป็นความถี่ไอเอฟ (Intermediate Frequency) โดยใช้สัญญาณจากโวลท์เตจควบคุมออกสวิตช์เลเตอร์ที่มีคุณสมบัติเหมือนกับเครื่องส่งทุกประการ ถ้าการทำงานของอุปกรณ์สังเคราะห์ความถี่ทั้งสองตัว (เครื่องส่งและเครื่องรับ) สอดคล้องพร้อมกันแล้ว จะทำให้มีสัญญาณที่ภาคไอเอฟตลอดเวลา นั่นคือสามารถรับข้อมูลได้ตลอดเวลา

ระบบการสื่อสารแบบก้าวกระโดดมีอุปกรณ์สำคัญ 2 ส่วนที่เป็นตัวกำหนดคุณสมบัติของการสื่อสารคือ

1. อุปกรณ์ผลิตรหัส
2. อุปกรณ์สังเคราะห์ความถี่

โดยอุปกรณ์ผลิตรหัส จะสร้างรหัสที่เปลี่ยนไปเรื่อยๆ โดยมีลำดับแตกต่างกันออกไปได้หลายรูปแบบ ซึ่งเป็นตัวกำหนดความถี่ ณ เวลาต่างๆกันทำให้อุปกรณ์รับอื่นๆ ไม่สามารถรับข้อมูลได้เนื่องจากไม่รู้ลำดับการเปลี่ยนแปลงนั้นๆ ยิ่งถ้าหากความยาวของรหัสมีความยาวมากย่อมยากยิ่งขึ้นต่อการตรวจจับระดับรหัสที่ถูกต้อง

สำหรับอุปกรณ์สังเคราะห์ความถี่นั้นประกอบด้วย 2 ตัวแปรขึ้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

1. จำนวนช่องความถี่ที่ใช้งาน
ไม่ว่ากรณีใดๆ ห้ามมิให้มีการเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ความเร็วในการเปลี่ยนช่องสัญญาณ

โดยจำนวนช่องความถี่จะเป็นสิ่งซึ่งบอกถึงความสามารถของระบบในการป้องกันการรบกวนจากสัญญาณรบกวนต่างๆ เช่น มี 1000 ช่องความถี่ ถ้าถูกรบกวน 1 ช่องความถี่ก็จะเกิดการสูญเสียการสื่อสารเพียง 1 / 1000 ของการสื่อสารทั้งหมดเท่านั้น และความเร็วในการเปลี่ยนช่องความถี่จะทำให้การสื่อสารปลอดภัย และเป็นเอกเทศมากขึ้น

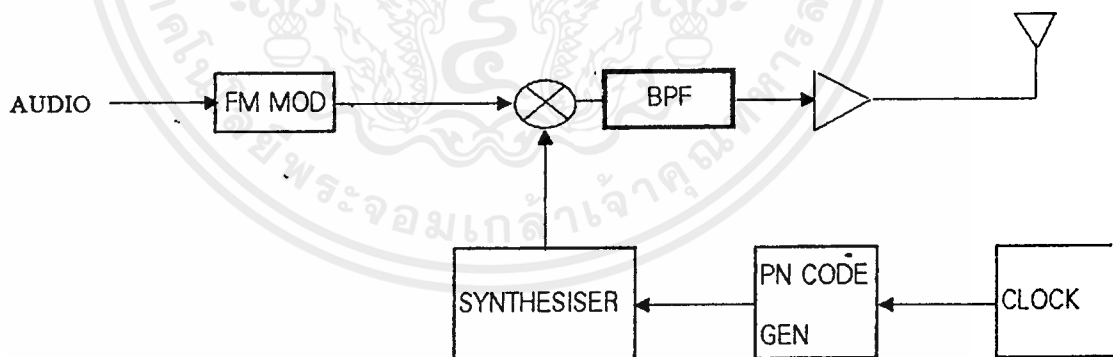


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีและหลักการ

2.1 เครื่องส่ง

จากที่ได้กล่าวไปแล้วว่าระบบก้าวกระโดดเป็นระบบสื่อสารที่มีการเปลี่ยนความถี่ของการรับส่งไปตามการเปลี่ยนแปลงของอุปกรณ์ผลิตรหัส และ อุปกรณ์สังเคราะห์ความถี่ดังรูปที่ 2.1 ซึ่งแสดงถึงบล็อกไดอะแกรมของเครื่องส่งแบบก้าวกระโดดซึ่งคล้ายกับเครื่องส่งทั่วไป แต่ระบบจะต้องมีอุปกรณ์สังเคราะห์ความถี่ ซึ่งสังเคราะห์ความถี่ได้เป็นจำนวนมากและเปลี่ยนความถี่ได้เร็ว โดยการเปลี่ยนความถี่แต่ละครั้งจะเกิดค่ารหัสที่เข้ามา ค่าของรหัสควบคุมอุปกรณ์สังเคราะห์ความถี่จากอุปกรณ์ผลิตรหัส ดังนั้นเครื่องส่งแบบก้าวกระโดดจะเกิดการส่งความถี่ต่างๆกันที่เวลาต่างๆกันและจะเป็นไปตามลำดับการเปลี่ยนรหัสของอุปกรณ์ผลิตรหัส นอกจากนี้ความเร็วของการเปลี่ยนรหัสของอุปกรณ์ผลิตรหัสนั้นยังมีความแน่นอนตามสัญญาณนาฬิกาที่เข้ามาควบคุม สัญญาณที่ได้จากอุปกรณ์สังเคราะห์ความถี่นั้นยังไม่ได้ข่าวสารมาด้วย ดังนั้นจึงสร้างวงจรฟรีควอนซีมอดูเลเตอร์ที่ความถี่ส่วนกลาง (F_c) โดยสัญญาณที่ได้จะถูกนำไปทำการมิกซ์รวมเข้ากับความถี่จากอุปกรณ์สังเคราะห์ความถี่จากนั้นจึงนำไปทำการขยายเพื่อให้ได้กำลังสูงพอที่จะใช้ในการส่งออกอากาศได้ในเทอมของภาคเครื่องส่งเราทำได้ทำเฟสล็อกคูลูปและฟรีควอนซีมอดูเลเตอร์ ซึ่งจะกล่าวในหัวข้อต่อไป



รูปที่ 2.1 แสดงบล็อกไดอะแกรมภาคเครื่องส่ง

2.2 เครื่องรับ

ระบบเครื่องรับแบบก้าวกระโดดจะใช้หลักการในทำนองเดียวกับเครื่องส่ง โดยสัญญาณที่ส่งมาจากเครื่องส่งจะเข้ามายังภาคอาร์เอฟแอมป์ และกรองเอาความถี่ที่ต้องการโดยผ่านแบนด์พาสฟิลเตอร์ จากนั้นนำสัญญาณที่ได้มาทำการมิกซ์กับความถี่จากอุปกรณ์สังเคราะห์ความถี่เพื่อให้ได้ความถี่ไอเอฟไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้คิดแปลงเนื้อหาและต่อข้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อันแรก (10.7MHz) ออกมา ซึ่งเป็นผลต่างระหว่างความถี่ที่รับได้กับความถี่ของอุปกรณ์สังเคราะห์ความถี่ และนำไปรวมกับความถี่ที่เราต้องการออกมา และนำไปรวมกับความถี่จากโคลลออสซิลเลเตอร์ให้ได้ความถี่ ไอเอฟ อันดับที่สองออกมาเข้าไอเอฟแอมป์ แล้วนำไปตีมอดจะได้สัญญาณเสียงออกมา

2.3 วงจรสังเคราะห์ความถี่

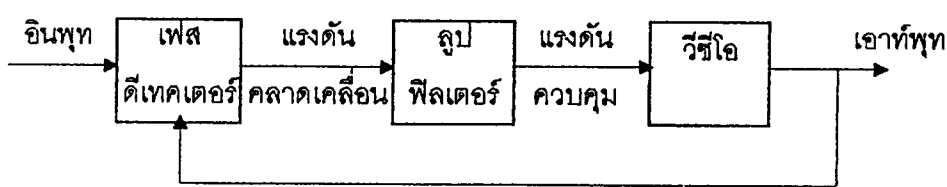
วงจรสังเคราะห์ความถี่ (Synthesiser) คือวงจรที่ทำหน้าที่ผลิตสัญญาณความถี่ขนาดพอเหมาะ และให้มีความถี่ที่เรากำหนด ช่วงความถี่ที่ใช้งานของวงจรสังเคราะห์ความถี่จะจำกัดอยู่ในช่วงความถี่ที่แน่นอนแล้วแต่การใช้งานและความละเอียดของความถี่ที่เปลี่ยนได้ทีละขั้นเรียกว่า เรโซลูชัน (Resolution) วิธีสังเคราะห์ความถี่แบ่งออกได้เป็น 2 วิธี คือ

1. วิธีสังเคราะห์โดยตรง (Direct Synthesis) ซึ่งต้องใช้ความถี่หลายค่ามาผสมกันเพื่อให้ได้ความถี่ที่ต้องการโดยปกติใช้ร่วมกับความถี่หลายชุด

2. วิธีสังเคราะห์ความถี่โดยอ้อม (Indirect Synthesis) วิธีนี้อาศัยเฟสล็อกคูลูป (Phase Locked Loop) ซึ่งเครื่องสังเคราะห์สัญญาณในที่นี้จะใช้การทำงานแบบเฟสล็อกคูลูป

ซึ่งในที่นี้ จะกล่าวถึงวงจรสังเคราะห์ความถี่โดยอ้อมเท่านั้น โดยอาศัยหลักการของเฟสล็อกคูลูปเราอาศัยการกำเนิดสัญญาณจากวงจรรอสซิลเลเตอร์ซึ่งควบคุมความถี่ได้โดยปรับแรงดันที่เรียกว่า โวลท์ เตจควบคุมออสซิลเลเตอร์ สัญญาณจาก โวลท์เตจควบคุมออสซิลเลเตอร์ จะถูกป้อนกลับมาเปรียบเทียบกับค่าอ้างอิง แล้วนำผลลัพธ์ความถี่คลาดเคลื่อนมาแปลงเป็นแรงดันไปควบคุมการทำงานของ โวลท์เตจควบคุมออสซิลเลเตอร์

เฟสล็อกคูลูปประกอบด้วยภาคสำคัญ 3 ภาค คือ ภาคเทียบเฟสหรือเฟสดีเทคเตอร์(Phase Detector) ภาคลูปฟิลเตอร์ (Loop Filter) และภาคโวลท์เตจควบคุมออสซิลเลเตอร์ (VCO) ดูรูปที่ 2.2



สมมติว่ามีสัญญาณความถี่อ้างอิงภายนอกเป็นสัญญาณรายคาบ (Periodic) เข้ามาที่อินพุท ภาค เทียบเฟสทำหน้าที่เปรียบเทียบเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณจากโวลท์เตจควบคุมออสซิลเลเตอร์ เอาท์พุทที่ได้จากภาคเฟสดีเทคเตอร์จะเป็นแรงดันที่มีแอมพลิจูดเป็นสัดส่วนกับผลต่างเฟสใน สัญญาณทั้งสอง ที่ทำการเปรียบเทียบแรงดันผลต่างนี้จะป้อนไปให้วงจรรูปฟิลเตอร์ซึ่งเป็นฟิลเตอร์ชนิด โดพาส กรองเอาแต่เฉพาะความถี่ต่างๆที่ต้องการเพื่อส่งไปควบคุมการออสซิลเลตของโวลท์เตจควบคุม ออสซิลเลเตอร์ ต่อไป

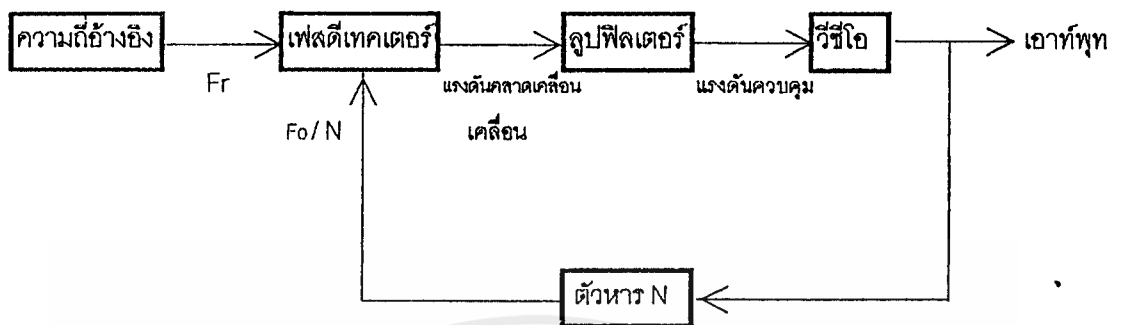
เมื่อลูปอยู่ในสภาวะลอคความถี่ของวีซีโอจะเท่ากับความถี่ของอินพุทพอดี อาจจะมีเฟสแตกต่างกัน ไปแต่ค่าเฟสที่แตกต่างกันนั้นจะมีค่าคงที่ ในกรณีที่มิใช่เฟสไม่ตรงกันภาคเฟสดีเทคเตอร์จะจ่ายแรงดัน คลาดเคลื่อนไปควบคุมการทำงานของโวลท์เตจควบคุมออสซิลเลเตอร์ เพื่อให้เฟสคลาดเคลื่อนจนกว่า จะเข้าอยู่สภาวะลอคเอาพุท ของโวลท์เตจควบคุมออสซิลเลเตอร์ จึงมีแอมพลิจูดคงที่เสมอต่อความถี่ที่จะ เปลี่ยนแปลงตามความถี่ของสัญญาณอินพุท

เราสามารถนำเฟสล็อคลูปไปใช้สังเคราะห์ความถี่ที่มีความเที่ยงตรงและเสถียรภาพเทียบเท่า สัญญาณอ้างอิงได้ วงจรนี้เรียกว่า วงจรสังเคราะห์ความถี่ ระบบสังเคราะห์ความถี่จะช่วยให้เราสามารถ สังเคราะห์สัญญาณเอาท์พุทที่มีความถี่ตามต้องการได้หลายความถี่ โดยมีความเที่ยงตรงและมีเสถียร- ภาพสูงเทียบเท่าคริสตอลออสซิลเลเตอร์

การใช้เฟสล็อคลูปในการสังเคราะห์ความถี่

ในระบบสังเคราะห์ความถี่จะพบว่ามีเฟสล็อคลูปเป็นหัวใจในการสังเคราะห์เสมอ รูปที่ 2.3 เป็น ตัวอย่างของระบบสังเคราะห์ความถี่อย่างง่ายประกอบด้วย 5 ภาค คือ ภาคโวลท์เตจควบคุมออสซิลเล เตอร์ เป็นออสซิลเลเตอร์กำเนิดสัญญาณเอาท์พุทของระบบสังเคราะห์ความถี่ ภาคหาร N ทำหน้าที่หาร ความถี่แบบตรงโปรแกรมให้หารด้วยค่าตัวเลขตามต้องการได้ (Programmable Divider) ภาคความถี่ อ้างอิง คริสตอลออสซิลเลเตอร์ หรือสัญญาณอื่นๆ (Reference Generator) ภาคเทียบเฟสและภาครูป ฟิลเตอร์ซึ่งทำหน้าที่กรองเอาเฉพาะความถี่ต่ำไปใช้

แผนผังในรูปที่ 2.3 จะเห็นว่าสัญญาณอินพุทของภาคเทียบเฟสมาจากสองแหล่ง คือ จากโวลท์ เตจควบคุมออสซิลเลเตอร์ มีความถี่เท่ากับ F_o / N และจากสัญญาณอ้างอิงมีความถี่เท่ากับ F_r เอาท์พุท จากการเปรียบเทียบก็คือ



รูปที่ 2.3 แผนผังของหน่วยสังเคราะห์ความถี่

ผลต่างระหว่างสัญญาณ F_o / N ซึ่งจะกรองเฉพาะความถี่ต่ำเท่านั้น เพื่อบังคับการออสซิลเลตของวงจร โวลต์เตจควบคุมออสซิลเลเตอร์ ทำให้การปรับเปลี่ยนความถี่ (หรือเฟส) ให้ตรง จนกว่าความถี่ของสัญญาณของสัญญาณทั้งสองเท่ากัน

ในสภาวะลอคความถี่ของโวลต์เตจควบคุมออสซิลเลเตอร์ เมื่อผ่านวงจรรหาร N จะเท่ากับความถี่อ้างอิง นั่นคือ

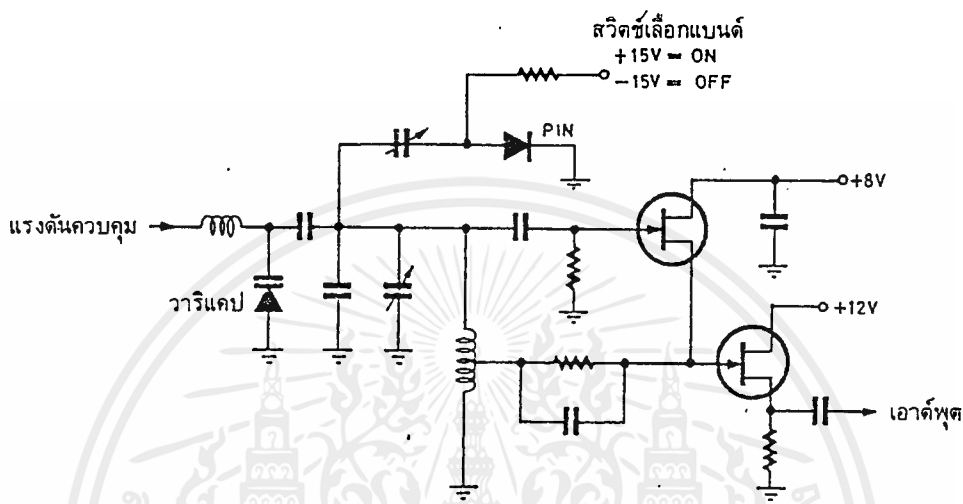
$$F_o = N F_r$$

กล่าวอีกนัยหนึ่งว่าเอาต์พุตจะมีความถี่เป็น N เท่าของความถี่อ้างอิง สมมติว่า $F_r = 1$ กิโลเฮิร์ตซ์ $N = 1000$ จะได้ $F_o = 1$ เมกกะเฮิร์ตซ์ ถ้า N เพิ่มขึ้นทีละ 1 เป็น 1.001, 1.002, 1.003 ... ค่า F_o จะเพิ่มขึ้นทีละ 1 กิโลเฮิร์ตซ์ ไปเรื่อยๆ เป็น 1.001, 1.002, 1.003 ... ตามลำดับ

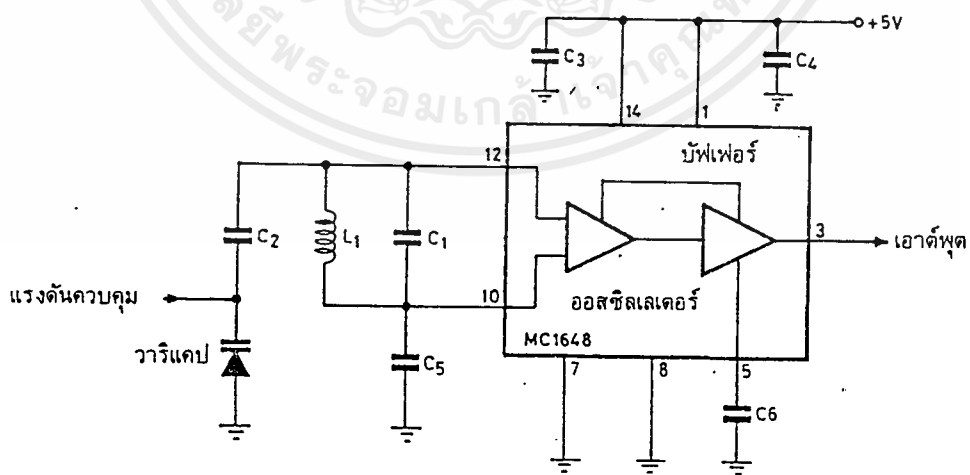
ให้สังเกตว่า เฟสล็อคดังกล่าวกว่า สามารถผลิตความถี่ที่วงจรโวลต์เตจควบคุมออสซิลเลเตอร์ และวงจรรหาร N สามารถทำงานได้เท่านั้น และตัวเลขในการหาร (N) ต้องเป็นจำนวนเต็มเสมอ วงจรต่างๆในเฟสล็อค

วงจรสำคัญที่กำเนิดความถี่ 'เอาต์พุต' ก็คือ วงจร โวลต์เตจควบคุมออสซิลเลเตอร์ โดยทั่วไปเป็นวงจรออสซิลเลเตอร์ที่ใช้วาร์เพนเตอร์หรือวารีแคปเป็นส่วนหนึ่งในวงจรจูน รูปที่ 2.4 วงจรโวลต์เตจควบคุมออสซิลเลเตอร์ ที่นิยม จะนิยมใช้เฟทเนื่องจากมีนอยส์ต่ำและ อินพุตอิมพีแดนซ์ มีค่าสูง แต่บางครั้งอาจใช้ไอซี เช่น ไอซีเบอร์ MC 1648 ดังรูปที่ 2.5 ซึ่งเป็นวงจร ออสซิลเลเตอร์แบบ ECL โดยจะให้เอาต์พุตประมาณ 900 มิลลิโวลท์พีคทูพีค ซึ่งเพียงพอสำหรับเป็นโลคัล ออสซิลเลเตอร์ แต่อย่างไรก็ดีถ้าคุณล้มบิต นอยส์สูงทำให้วงจรออสซิลเลเตอร์ใช้เฟทไม่ได้

สังเกตว่าความถี่ของวงจรโวลต์เตจควบคุมออสซิลเลเตอร์ ถูกควบคุมด้วยแรงดันควบคุมที่ป้อนมา ไบแอสให้แก่วารีแคปในวงจร จุน ถ้าแรงดันที่ไบแอสแก่วารีแคป ส่วนใหญ่โวลต์เตจควบคุมออสซิลเลเตอร์ จะมีความถี่สูงขึ้นแต่มีบางวงจรที่ทำให้ความถี่โวลต์เตจควบคุมออสซิลเลเตอร์ ลดลง แต่เป็นส่วนน้อย (เช่นในกรณีที่ใช้วงจรขยายอินเวอร์เตอร์มาขยายแรงดันควบคุมก่อน)



รูปที่ 2.4 วงจรโวลต์เตจควบคุมออสซิลเลเตอร์ แบบใช้เฟส

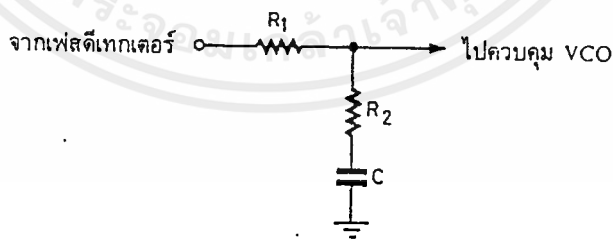


รูปที่ 2.5 วงจรโวลต์เตจควบคุมออสซิลเลเตอร์ ชนิดเป็นไอซีของโมโตโลลาเบอร์ด์ MC 1648

ความถี่ออสซิลเลเตอร์อ้างอิงนี้ เป็นตัวกำหนดเรโซลูชั่น และเสถียรภาพของความถี่อ้างอิงที่ดี จึงทำให้สามารถสังเคราะห์ความถี่ที่มีเสถียรภาพดีด้วย

ภาคเทียบเฟสส่วนใหญ่จะเป็นแบบดิจิตอลซึ่งเปรียบเทียบสัญญาณอ้างอิงกับสัญญาณที่ได้จากโวลท์เตจควบคุมออสซิลเลเตอร์ (หลังจากหาร N) เอทพุทที่ได้จากการเปรียบเทียบจะเป็นพัลส์ที่มีวัฏจักรหน้าที่ (Duty Cycle) เปลี่ยนแปลง ซึ่งเอทพุทจะขึ้นอยู่กับผลต่างเฟสหรือความถี่ของสัญญาณอินพุทสองสัญญาณ ผลลัพธ์ที่ได้จากเฟสดีเทคเตอร์จะเป็นพัลส์ ซึ่งมีส่วนของไฟดีซีปนอยู่ ส่วนที่เป็นไฟดีซีนี้จะนำไปใช้ควบคุมความถี่ของโวลท์เตจควบคุมออสซิลเลเตอร์ ไม่ว่าจะความถี่ของโวลท์เตจควบคุมออสซิลเลเตอร์ จะห่างจากความถี่ที่ต้องการเท่าใด ช่วงความถี่ที่วงจรเฟสล็อกสามารถแก้ไขได้เรียกว่า แคปเจอร์เรนจ์ (Capture Range)

ลูปฟิลเตอร์เป็นวงจรมอดโลพาสธรรมดา ทำหน้าที่กรองเอาเฉพาะสัญญาณความถี่ต่ำมาควบคุมความถี่ของโวลท์เตจควบคุมออสซิลเลเตอร์ โดยทั่วไปมักจะใช้ลูปฟิลเตอร์ประเภทพาสซีฟ (มีแต่ R กับ C หรืออาจใช้ฟิลเตอร์ชนิดแอกทีฟก็ได้) จากรูปที่ 2.6 ลูปฟิลเตอร์นี้เป็นตัวกำหนดคุณสมบัติการเปลี่ยนความถี่ก่อนเข้าสู่สภาวะลอคที่เรียกว่าคุณสมบัติชั่วคราว (Transient) ถ้าเลือกอัตราขยายลูป (Loop Gain) และค่าคงตัวเวลาของลูป (Loop Time Constant) ไม่เหมาะสม ความถี่ของเฟสล็อกลูปจะไม่ลอคและจะเปลี่ยนไปเปลี่ยนมา



รูปที่ 2.6 ตัวอย่างวงจรรูปฟิลเตอร์

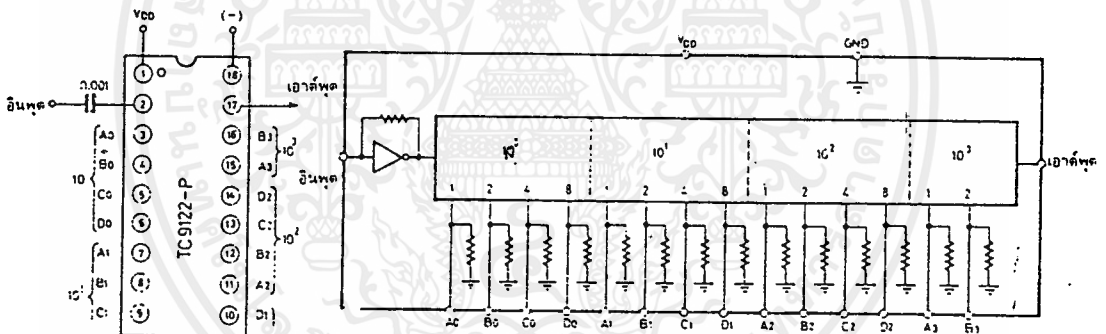
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นค่าคงตัวเวลาของรูปฟิลเตอร์จะต้องไม่มากเกินไป เพื่อว่าทุกครั้งที่เปลี่ยนความถี่เฟสล็อกจะล็อกได้เร็ว โดยไม่มีการสะดุด (Over Shoot) หรือใช้เวลาเปลี่ยนความถี่อย่างรวดเร็ว แต่ค่าคงตัวเวลาก็ไม่ควรจะน้อยเกินไปจนกระทั่งความถี่สั่นหรือไม่นิ่ง (Jitter)

ภาคหาร N (Programmable Divider) เวลาที่ใช้ในการล็อกความถี่เมื่อ N มีค่าน้อยสุดจะไม่เท่ากับเมื่อ N มีค่ามากที่สุด วงจรหาร N เกิดจากวงจรมีพื้นฐาน 10 หลายๆชุดมาต่อรวมกับเกตต่างๆเพื่อให้สามารถเลือกสั่งให้วงจรมีทำหน้าที่หารความถี่ได้ตามตัวเลขที่ตั้งไว้

วงจรถ่าย N นี้เป็นตัวรับคำสั่งเกี่ยวกับความถี่ไปควบคุมโวลท์เตจควบคุมออสซิลเลเตอร์ เพื่อให้กำเนิดสัญญาณตามที่ต้องการ ตัว N จะเป็นตัวกำหนดย่านความถี่และจำนวนช่องความถี่ ในรูปที่ 2.7 เป็นวงจรถ่าย N สำเร็จรูปในไอซีตัวเดียว สังเกตว่าลักษณะการป้อนข้อมูล N ให้กับวงจรถ่าย N เป็นแบบขนาน กล่าวคือข้อมูลแต่ละบิตจะป้อนเข้าพร้อมๆกัน

วงจรถ่าย N บางชนิดใช้วิธีป้อนข้อมูล N เป็นแบบอนุกรมวงจรถ่ายประเภทนี้มีความซับซ้อน เพราะต้องมีสัญญาณนาฬิกา มีวงจรถ่ายเลข ฯลฯ ในการป้อนข้อมูล วงจรถ่าย N ประเภทนี้ควบคุมการทำงานด้วยไมโครคอมพิวเตอร์



รูปที่ 2.7 ตัวอย่างวงจรถ่าย N ชนิดความเร็วสูง เป็น IC ตัวเดียวเบอร์ TC 9122

ปัญหาสำคัญของวงจรถ่ายสังเคราะห์ความถี่อีกอย่างหนึ่งก็คือ วงจรถ่าย N (หรือวงจรถ่ายที่ตั้งโปรแกรมได้) ไม่สามารถทำงานที่ความถี่สูงกว่า 25 เมกกะเฮิรตซ์ได้ ฉะนั้นเราจึงต้องทำทางลดทอนความถี่ที่ป้อนแก่วงจรถ่าย N ลง เพื่อให้วงจรล็อกของวงจรถ่าย N ทำงานได้ วิธีต่างๆที่นิยมใช้ได้แก่ ใช้ความถี่จากออสซิลเลเตอร์ (บางครั้งเรียกออสซิลเลเตอร์เฟสล็อก) มารวมกับโวลท์เตจควบคุมออสซิลเลเตอร์ เพื่อให้ความถี่ลดลงก่อนที่จะป้อนให้แก่วงจรถ่าย อีกวิธีหนึ่งก็คือใช้วิธีพรีสเกลแบบสองโมดูลัสหารล่วงหน้าโดยใช้ตัวหารสองค่า

2.4 หลักการของวงจรถ่ายออสซิลเลเตอร์

เอกสารนี้เรื่องจรถ่ายออสซิลเลเตอร์คือวงจรถ่ายขยายชนิดหนึ่งนั่นเอง แต่เป็นวงจรถ่ายขยายชนิดป้อนกลับและที่สำคัญคือไม่ทำ เป็นการป้อนกลับแบบบวก (Positive Feedback) ดังในรูปที่ 2.8 แสดงวงจรถ่ายขยายแบบป้อนกลับ

(Feedback Amplifier) ภายใต้สถานะอันหนึ่ง สามารถทำให้วงจรนี้ป้อนกลับแบบบวกและกลายเป็น วงจรออสซิลเลเตอร์ขึ้นมา

เงื่อนไขของวงจรที่จะทำให้เกิดออสซิลเลเตอร์ได้นั้นคือ

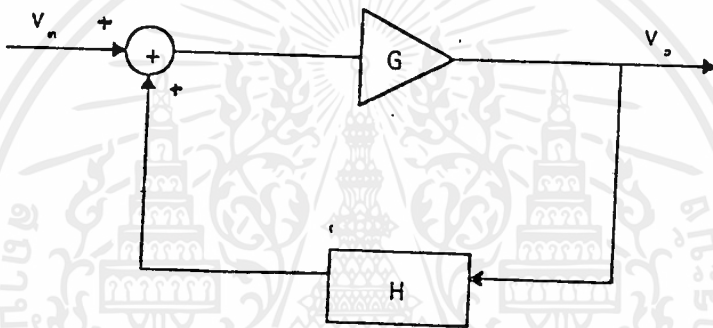
2.4.1 อัตราการขยายในลูปป้อนกลับจะต้องมากกว่า 1

2.4.2 เฟสชิฟ (Phase Shift) ในลูปจะต้องเป็นเฟสบวกคูณด้วย 2π เรเดียน หรือ 360 องศา ทั้งสองข้อนี้เกิดในเวลาเดียวกันจึงจะทำให้เกิดการออสซิลเลตได้

ให้อัตราขยายในลูป (Loop Gain) = $IGHI$

และ $\theta = 360^\circ n = 2\pi n$ เมื่อ $n = 0, 1, 2, 3, \dots$

ดังนั้นเงื่อนไขที่กล่าวข้างต้นคือ $\theta = 2n\pi$ และ $IGHI > 1$



รูปที่ 2.8 วงจรกำเนิดความถี่ที่ใช้การป้อนกลับแบบบวก

วงจรขยายแบบทั่วไปจะมีเฟสของสัญญาณเอาต์พุตตรงข้ามกับสัญญาณอินพุต 180 องศา และจะมี อัตราขยายของวงจรมากกว่า 1 สมมติให้ G ตามรูปที่ 2.8 คือ การขยายวงจรและ H คือการป้อนกลับของ ลูป ดังนั้นอัตราการขยายของวงจรภายในลูปนี้คือ ผลคูณของ G และ H ของการขยายทั้งหมดของวงจร (Overall Gain) ที่มีการป้อนกลับคือ

$$A_v = G / (1 - GH)$$

เมื่อ A_v = การขยายทั้งหมดของวงจร

G = ส่วนการขยายของวงจร

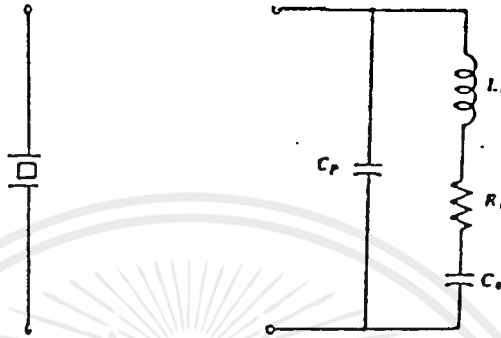
H = ส่วนการขยายป้อนกลับ

ค่าที่กำหนดทั้งหมดนี้เป็นค่าคอมเพล็กซ์ (Complex) ซึ่งหมายถึงขนาดและเฟส (Magnitude And Phase Shift) รวมอยู่ด้วย

ความถี่ของออสซิลเลเตอร์ ถูกกำหนดโดยส่วนประกอบของ H ซึ่งทำให้ผลเปลี่ยนไป 180 องศา การ เลือกค่าขององค์ประกอบเหล่านี้ต้องเลือกด้วยความระมัดระวังเพื่อให้เกิดเฟสชิฟ 180 องศา ที่ความถี่ เดียวกัน และความถี่นี้คือความถี่ของออสซิลเลเตอร์ที่นำไปใช้

วงจรออสซิลเลเตอร์ แบ่งออกเป็น 3 ชนิดคือ

1. วงจรออสซิลเลเตอร์ที่ใช้ LC
2. วงจรออสซิลเลเตอร์ที่ใช้ RC
3. วงจรออสซิลเลเตอร์ที่ใช้คริสตอล (Crystal)



รูปที่ 2.9 แสดงวงจรเสมือนของคริสตอล

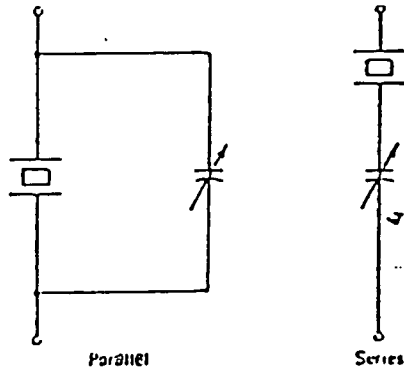
โดยปกติ F_p จะสูงกว่า F_s ไม่เกิน 1 เปอร์เซ็นต์และคริสตอลจะมีการเปลี่ยนแปลงรีแอกแตนซ์อย่างรวดเร็ว ที่ปลายสุดของช่วง F_p และ F_s เมื่อคริสตอลถูกใช้ในวงจรออสซิลเลชันอัตราการเปลี่ยนแปลงของอิมพีแดนซ์กับการคงที่ของความถี่ (Frequency Stability) จะสูงเพราะว่าประจุในช่วงจุดการทำงานจะมีค่ามากในฟีดแบค ลูปเฟสชิฟ (Feedback Loop Phase Shift) และจะออกจากความถี่ ออสซิลเลต

คริสตอลที่ใช้ความถี่ประมาณไม่เกิน 15 เมกะเฮิรตซ์ จะสามารถใช้ในโหมดพื้นฐาน และสามารถใช้งานทั้งเรโซแนนซ์แบบอนุกรมหรือขนาน ความถี่สูงสุดที่สามารถใช้คริสตอลในโหมด โอเวอร์โทน (Overtone Mode) จะมีค่าประมาณ 150 เมกกะเฮิรตซ์ ถ้าหากจะใช้คริสตอลที่มีความถี่สูงๆ คริสตอลออสซิลเลเตอร์ (Crystal Oscillator) ที่ความถี่ต่างๆสามารถใช้งานได้โดยใช้มัลติพลายเออร์ (Frequency Multiplier) หนึ่งหรือหลายสถานะ (Stage) หรือใช้สถานะมิกเซอร์ (Mixer Stage) การใช้คริสตอลในโอเวอร์โทนต่างๆที่ความถี่ต่างๆที่ความถี่ต่างๆผู้ผลิตจะบอกจำนวนของโหมดสำหรับการใช้งาน

ในวงจรคริสตอลออสซิลเลเตอร์ ความถี่ของการทำงานจะอยู่ระหว่าง เรโซแนนซ์แบบอนุกรมกับขนาน และคริสตอลรีแอกแตนซ์ คือ อินดักทีฟ สำหรับเงื่อนไขสถานะคงที่ของวงจรจะได้ค่าที่แน่นอนของรีแอกแตนซ์ที่ขั้วของคริสตอล ความถี่กระทำ (Operate Frequency) ก็จะเป็นความถี่ที่ค่ารีแอกแตนซ์นั้นในทางปฏิบัติการปรับความถี่ให้ตรงเป็นสิ่งที่จำเป็นมาก

ความถี่คริสตอลสามารถเปลี่ยนได้เล็กน้อย โดยการเพิ่ม C โดยการต่อขนานหรืออนุกรมตามรูปที่ 2.10 คาปาซิแตนซ์แบบขนาน (Parallel Capacitance) จะให้ความถี่เรโซแนนซ์แบบขนาน (Parallel Capacitor) ที่จะมีผลต่อความถี่เรโซแนนซ์แบบอนุกรม (Serie Resonance Frequency) คริสตอลส่วน

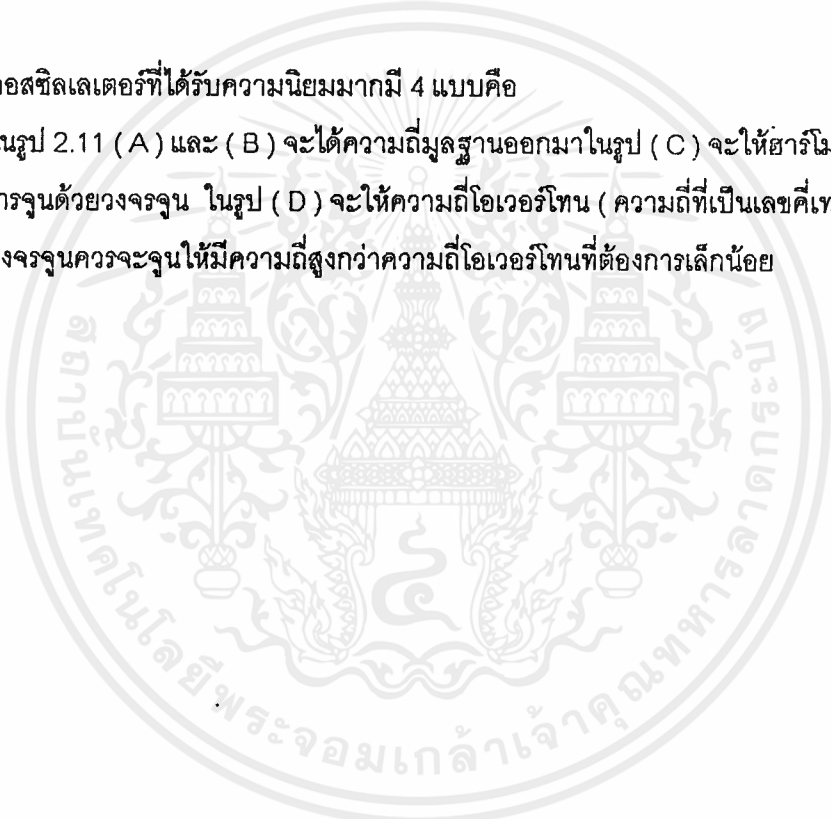
เอกสารนี้ที่ C_s จะมีค่าต่ำมากจนกระทั่งคาปาซิแตนซ์อนุกรมที่ต่อภายนอกจะไม่มีผลต่อคาปาซิแตนซ์ด้านการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

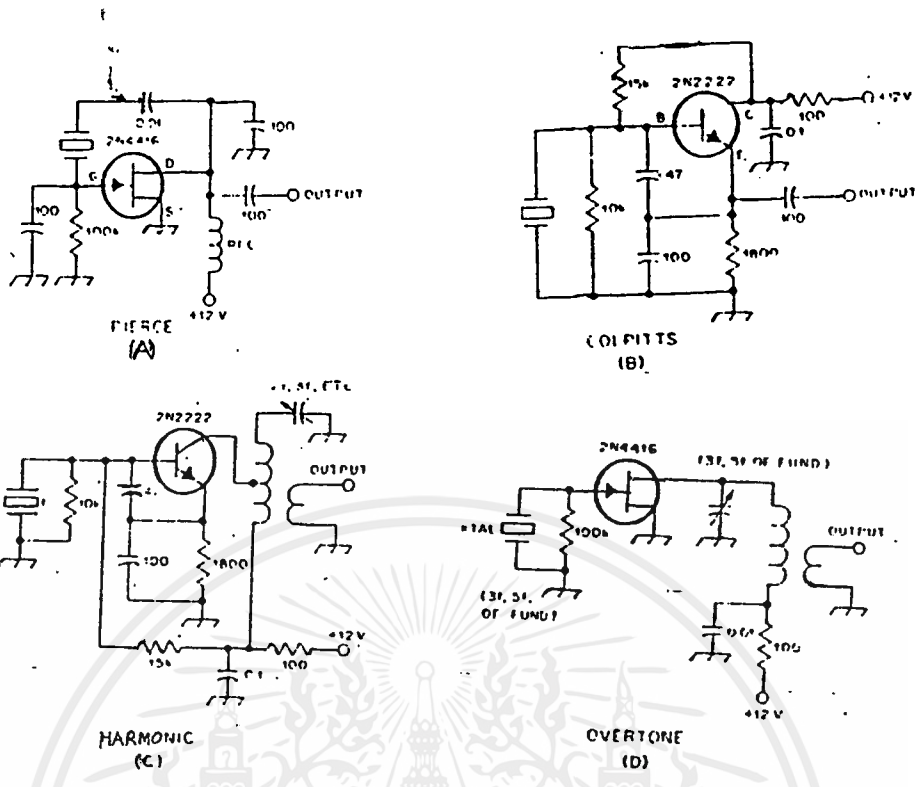


รูปที่ 2.10 แสดงการเปลี่ยนความถี่โดยใช้คาปาซิเตอร์

วงจรออสซิลเลเตอร์ที่ได้รับความนิยมมากมี 4 แบบคือ

วงจรในรูป 2.11 (A) และ (B) จะได้ความถี่มูลฐานออกมาในรูป (C) จะให้ฮาร์โมนิกออกมาได้ด้วย โดยการจูนด้วยวงจรถูน ในรูป (D) จะให้ความถี่โอเวอร์โทน (ความถี่ที่เป็นเลขคี่เท่าของความถี่มูลฐาน) วงจรถูนควรจูนให้มีความถี่สูงกว่าความถี่โอเวอร์โทนที่ต้องการเล็กน้อย





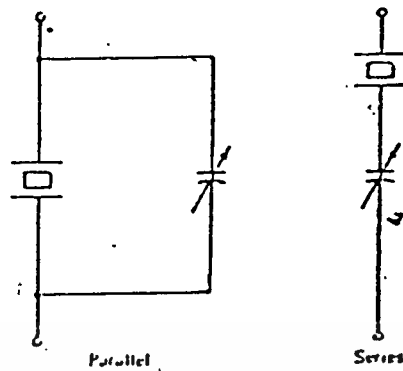
รูปที่ 2.11 ชนิดของวงจรออสซิลเลเตอร์แบบใช้ผลึก

2.5 ฟรีควเอนซีมอดูเลเตอร์

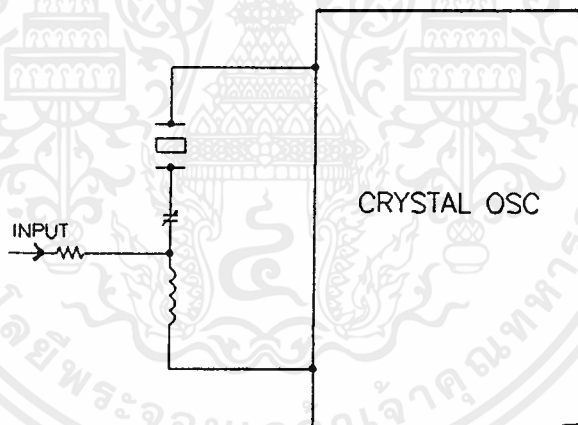
ฟรีควเอนซีมอดูเลเตอร์นั้น คือ อุปกรณ์ที่ให้เอาท์พุทเป็นผลมาจากการเบี่ยงเบนความถี่ของออสซิลเลเตอร์ไปจากความถี่กลาง (F_c) โดยขนาดการเบี่ยงเบนไปจากความถี่กลางของออสซิลเลเตอร์นั้นจะต้องเป็นสัดส่วนโดยตรงกับแอมพลิจูดของสัญญาณที่จะนำเข้าไปมอดูเลต

วงจรฟรีควเอนซีมอดูเลเตอร์นั้นมีหลายแบบแต่ในที่นี้จะขอกกล่าวแบบที่นำมาใช้งาน คือแบบไดเรคเอฟ เอ็มซึ่งเป็นแบบที่จะให้การควบคุมความถี่ เรโซแนนซ์ (Resonance Frequency) ของ วงจรแทงค์ (Tank Circuit) ในออสซิลเลเตอร์ด้วยโวลท์เตจโดยตรงทำให้ความถี่ออสซิลเลเตอร์เปลี่ยนไปตามโวลท์เตจ ได้ สัญญาณเอาท์พุทออกมาในรูปของฟรีควเอนซีมอดูเลชัน แต่เนื่องจาก วงจรฟรีควเอนซีมอดูเลเตอร์ต้องการความถี่ที่แน่นอนค่าหนึ่งจึงใช้วงจรแทงค์ทำด้วย (Crystal) การที่จะทำให้วงจรแทงค์ที่เป็นคริสตัลเปลี่ยนค่าความถี่ไปนั้นทำได้โดยต่อ C หรือ L เข้าไปอนุกรม หรือขนานกับ คริสตัล ก็จะทำให้ได้ความถี่ที่เรโซแนนซ์ที่เปลี่ยนไป ในรูป 2.12a โหมดอนุกรมและรูป 2.12b กรณีโหมดขนาน ในรูปที่ 2.13 นั้นเป็นหลักการทำงานของไดเรคเอฟ เอ็มซึ่งทำการเปลี่ยนความถี่เรโซแนนซ์ของคริสตัลในโหมดอนุกรม เนื่องจากต้องการที่จะควบคุมความถี่ด้วยโวลท์เตจ จึงใช้ ไดโอดวาริแคป แทนคาปาซิเตอร์ ซึ่งวาริแคปจะมีค่าของ C น้อยลง

เอกลเมื่อโวลท์เตจมากขึ้น ในฟรีควเอนซีมอดูเลชันนั้นค่าของเพาเวอร์สเปคตรัมขึ้นอยู่กั้บมอดูเลชันอินเด็กซ์ การคำนวณว่ากรณิใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและข้อมูลอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 แสดงวงจรมอดูเลตแบบอนุกรม และแบบขนาน

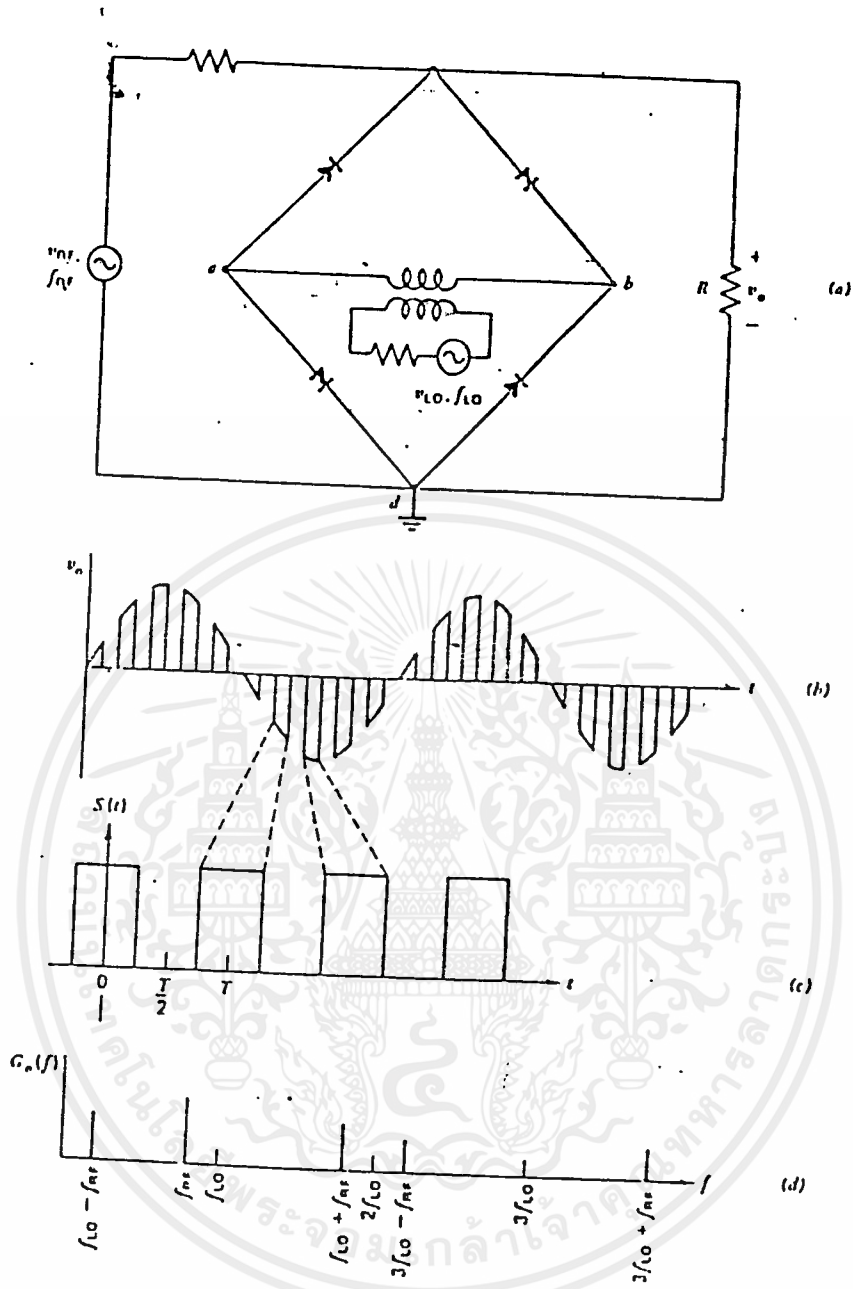


รูปที่ 2.13 บล็อกไดอะแกรมของวงจรรีเคอร์เรนซ์มอดูเลเตอร์

2.6 บาลานซ์ไดโอดมิกเซอร์ (Balance Diode Mixer)

ในการผสมสัญญาณสองสัญญาณเข้าด้วยกันนั้น ในวงจรที่ใช้ไดโอดจะได้ทั้งผลบวกและผลต่างของสัญญาณทั้งสอง ในการผสมสัญญาณนั้นคล้ายกับการมอดูเลชันสัญญาณ ดังนั้นบาลานซ์มอดูเลเตอร์จึงคล้ายกับบาลานซ์มิกเซอร์ที่จะกล่าวถึงต่อไปนี้ สัญญาณอินพุต คือ f_{RF} (Radio Frequency) และ f_{LO} (Local Oscillator Frequency) จะได้เอาท์พุท คือ f_{IF} (Intermediate Frequency) สัญญาณอินพุตที่เข้ามานั้นจะประกอบด้วย คลื่นพาหะและสัญญาณที่มีการมอดูเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 ซิงเก้นบาลานซ์ไดโอดมิกเซอร์โอเพอร์เรชั่น

(a) วงจรมิกเซอร์ ; (b) เอาท์พุทโวลต์เตจที่ตกคร่อมโหลด ; (c) สวิทชิงฟังก์ชันที่ถูกผลิตโดยไดโอดและโลคอลออสซิลเลเตอร์ จากรูป(b); (d) สเปกตรัมที่ได้จากมิกเซอร์

จากรูป 2.14(a) เป็นวงจร ซิงเก้นบาลานซ์ไดโอดมิกเซอร์ ซึ่งมีค่าโวลต์เตจตกคร่อมโลคอลออสซิลเลเตอร์ระหว่างจุด a และ b มีค่าเป็น V_{LO} ซึ่งมีค่ามากพอที่จะทำให้ไดโอดทำงานได้ ในระหว่างที่ครึ่งไซเคิลแรกไม่เข้ามา โดยที่ a เป็นบวกเมื่อเทียบกับ b และไดโอดจะไม่ทำงานถ้าครึ่งไซเคิลหลังเข้ามา ดังนั้น V_{LO} จะต้องมีค่า

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

มากกว่า V_{RF} และ V_{LO} เข้าในเวลา ไดโอดนั้นจะทำงานคล้ายกับเป็นสวิตช์ ซึ่งข้อจุด c และ d เข้าด้วยกันจะทำให้ V_o เป็น 0 เมื่อ V_{ab} เป็นบวก

รูป 2.14 (b) ถ้าค่าแตกต่างกันระหว่าง f_{LO} และ f_{RF} มีค่ามาก ๆ จะเห็นว่ามีค่า $V_o(t)$ มาตกคร่อม ตัวต้านทาน

รูป 2.14 (c) แสดงสเปกตรัมของคลื่นที่ออกมา $V_o(t)$ ซึ่งเป็นผลมาจาก คลื่นที่เข้าไป และ คลื่นรูปสี่เหลี่ยม ซึ่งมีค่า สวิตช์ฟังก์ชัน (Switching Function) ดังสมการ

$$S(t) = \frac{1}{2} + \sum_{n=1}^{\infty} \frac{\sin n \frac{\pi}{2}}{n \frac{\pi}{2}} \cos n \omega_0 t$$

ซึ่งถ้าป้อนอินพุทของมิกเซอร์

$$V_{RF}(t) = V_{RF} \cos \omega_{RF} t$$

จะได้เอาท์พุทโวลต์เตจดังนี้

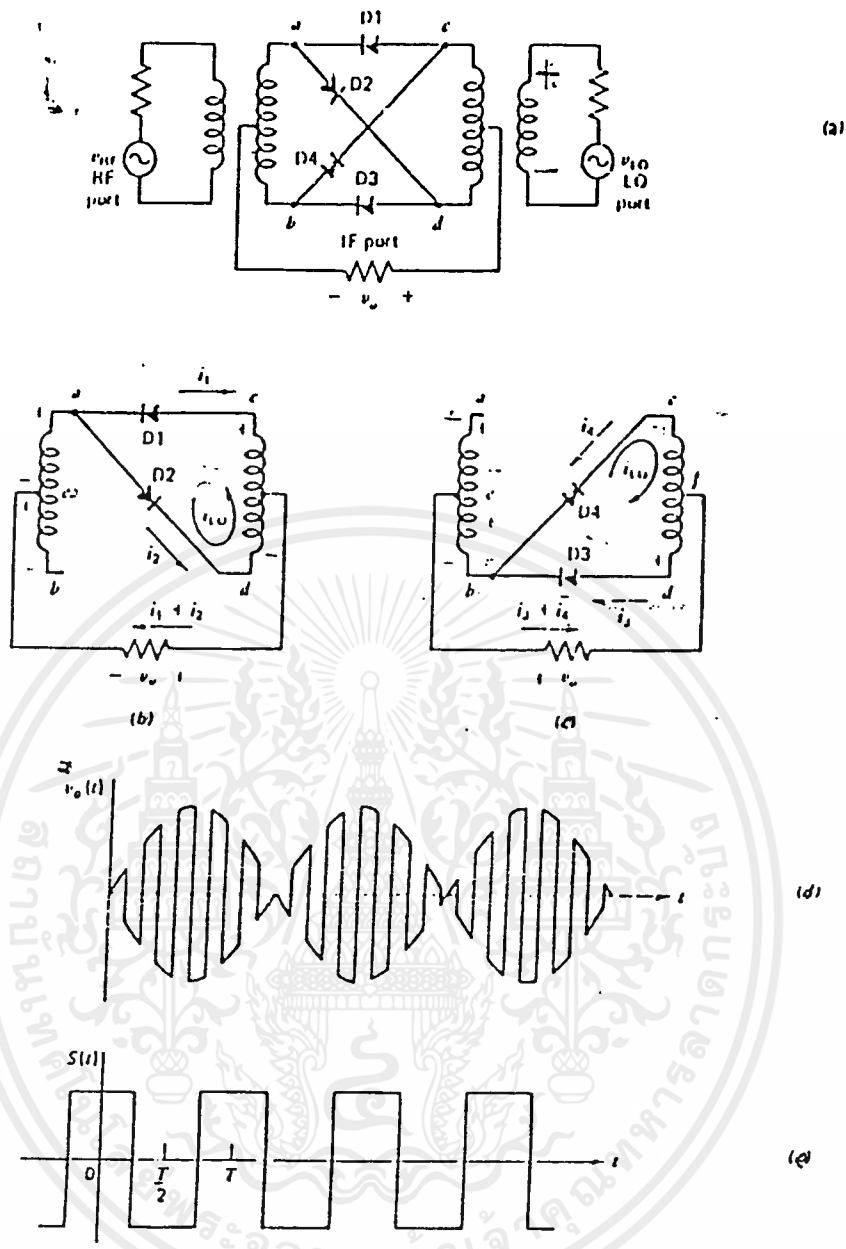
$$\begin{aligned} V_o(t) &= V_{RF}(t) \times S(t) \\ &= V_{RF} \cos \omega_{RF} t \left(\frac{1}{2} + \sum_{n=1}^{\infty} \frac{\sin n \frac{\pi}{2}}{n \frac{\pi}{2}} \cos n \omega_{LO} t \right) \end{aligned}$$

ค่า $(\sin n (\pi/2)) / (n \pi/2)$ นี้คุณอยู่จะเป็นค่าฮาร์โมนิกคี่ของความถี่ออสซิลเลต f_{LO} ซึ่งไม่ปรากฏนี้ เอาท์พุท และจะไม่มีเทอมของ f_{LO} จะมีแต่ค่า $\cos \omega_{RF} t * \cos n \omega_{LO} t$ เป็นฮาร์โมนิกคี่ โดยที่ n เป็นเลขคี่ ส่วนค่า สัญญาณอินพุท f_{RF} จะปรากฏที่เอาท์พุท โดยมีค่าแอมพลิจูดลดลง ค่าสเปกตรัมทั้งหมดจะแสดงดังรูป 2.14(d) ซึ่งค่าทั้งหมดยกเว้น $f_{IF} = f_{LO} - f_{RF}$ จะถูกกำจัดโดยใช้ฟิลเตอร์กรองสัญญาณที่ไม่ต้องการออกไป

วงจรซิงเกิลบาลานซ์มิกเซอร์ (Single Balance Mixer) ดังรูป 2.14 ยังไม่สมบูรณ์เนื่องจากมีค่า f_{RF} ปรากฏ อยู่ที่เอาท์พุท รูปที่ 2.15 ดับเบิลบาลานซ์ไดโอดมิกเซอร์ (Double Balance Diode Mixer) จะมี 3 port วงจรนี้คล้ายกับวงจรที่แล้วว่า โดคอลลอสซิลเลเตอร์มีค่ามากพอที่จะควบคุมการเปิด-ปิดไซเคิลของ ไดโอด นั่นคือ กระแสที่ V_{RF} จะน้อยเมื่อเทียบกับ V_{LO}

รูป 2.15 (b) แสดงถึงกระแส i_1 และ i_2 ของ ความถี่ RF ในช่วงที่ V_{RF} ทำให้จุด a เป็นบวกเมื่อเทียบกับ e และ b และ V_{LO} ทำให้จุด c เป็นบวกเมื่อเทียบกับ d ไดโอด D_1 และ D_2 จะทำงานโดย V_{LO} และมีกระแส i_{LO} ไหลในรูป c-a-d-f-c ไดโอด D_3 และ D_4 จะไม่ทำงานเพราะเป็นช่วง รีเวอร์สไบอัส (Reverse-Biased) กระแส i_1 และ i_2 จะไหลผ่านไดโอด D_1 และ D_2 ตามลำดับในช่วงที่มี RF voltage ตกคร่อม a-e กระแสนี้และไหลทำให้เกิดโวลต์เตจ V_o และทำให้เกิดขั้ว ช้อนำส่งเกตคือ i_o ไม่ไหลผ่านอินพุท (RF) ทรานส์ฟอร์มเมอร์และที่จุด a, f จะมีค่าความถี่ที่เท่ากัน (ที่ความถี่ F_{LO}) ถ้าไดโอดและ LO ทรานส์ฟอร์มเมอร์สมดุลกันจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 ดับเบิลบาลานซ์ไดโอดมิกเซอร์ (Double Balance Diode Mixer)

รูป 2.15 (c) ขั้วของ V_{RF} จะเหมือนกับรูป 2.15 (b) แต่ขั้วของ V_{LO} จะกลับกันและทำให้จุด c เป็นบวกเมื่อเทียบกับ c ไดโอด D_3 และ D_4 จะทำงานขณะที่ D_1 และ D_2 ไม่ทำงาน โวลต์เตจ RF V_{ab} จะทำให้เกิด กระแส RF i_3 และ i_4 ที่ไดโอด D_3 และ D_4 ผลรวมกระแสจะไหลจากซ้ายไปขวาไปยังโหลด และทำให้เกิด V_o ซึ่งมีขั้วกลับกันกับรูป 2.15(b) กระแสโลคอลออสซิลเลเตอร์ (Local Oscillator Current) จะไหลเป็นลูปผ่าน D_3 และ D_4 แต่จะไม่ผ่าน RF ทรานส์ฟอร์มเมอร์

รูป 2.15 (d) แสดงผลของ $V_o(t)$ ซึ่งมีการกลับขั้วที่ความถี่ LO ซึ่งอยู่ในลูกคลื่นที่ขึ้นอยู่กับ V_{RF} เนื่องจากความแตกต่างระหว่าง f_{LO} และ f_{RF} มีค่ามากจึงทำให้ค่า V_{LO} ไม่ไหลผ่าน RF ทรานส์ฟอร์มเมอร์ ดังนั้นส่วนของ RF จึง

แยกออกจากโคออลออุชันซิลเลเตอร์ ดังนั้นรูป 2.15 (b) และ(c) แสดงการไหลของกระแส RF ซึ่งไหลในทิศทางตรงกันข้ามกับทางด้าน LO ดังนั้นจึงไม่มีโวลท์เตจของ f_{RF} เกิดขึ้นทางด้าน LO

สวิตช์ฟังก์ชันซึ่งเป็นผลมาจาก V_{LO} และไดโอดดังรูป 2.15 (e) คือ

$$V_o(t) = 2V_{RF} \cos \omega_{RF} t \left(\sum_{n=1}^{\infty} \frac{\sin n \frac{\pi}{2}}{n \frac{\pi}{2}} \cos n \omega_{LO} t \right)$$

ผลคูณของ $S(t)$ กับอินพุท RF โวลท์เตจจะได้เอาท์พุท คือ

$$S(t) = 2 \sum_{n=1}^{\infty} \frac{\sin n \frac{\pi}{2}}{n \frac{\pi}{2}} \cos n \omega_{LO} t$$

เอาท์พุทสเปคตรัมจะมีแต่ความถี่ $n f_{LO} + f_{RF}$ เมื่อ n เป็นเลขคี่ และไม่ปรากฏ f_{LO} และ f_{RF} ที่เอาท์พุท

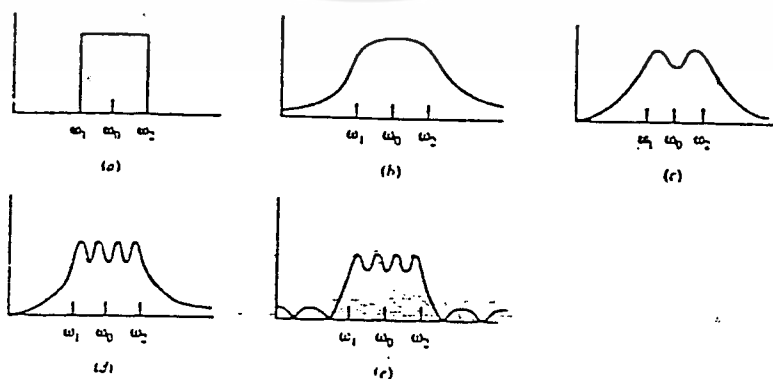
2.7 วงจรกรองช่วงความถี่ (Bandpass Filters)

วงจรกรองความถี่จะยอมให้ความถี่ที่เหมาะสมอย่างหนึ่ง (ย่านความถี่ผ่าน) เท่านั้นผ่านไปได้กล่าวคือ ย่านความถี่สูงและความถี่ต่ำจะถูกบล็อกเอาไว้ คุณสมบัติของวงจรหลายๆแบบในทางขนาด สำหรับแบนด์พาสฟิลเตอร์ได้แสดงไว้ในรูป 2.16 ช่วงความถี่ที่ผ่านได้ถูกเรียกว่า " ช่วงกว้างของความถี่ " (Bandwidth) และถูกจำกัดด้วยความแตกต่างระหว่างขอบของช่วงผ่านและได้ตั้งแสดงในรูปเพื่อกำหนดขอบของช่วงผ่านเราจะได้

$$BW = \omega_2 - \omega_1$$

ความถี่กลาง ของช่วงผ่านถูกจำกัดด้วยค่าเฉลี่ยทางคณิตศาสตร์ของความถี่ที่ขอบ จะได้

$$\omega_0 = (\omega_1 \omega_2)^{1/2}$$



รูปที่ 2.16 การกรองความถี่ในลักษณะสัญญาณต่างๆกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

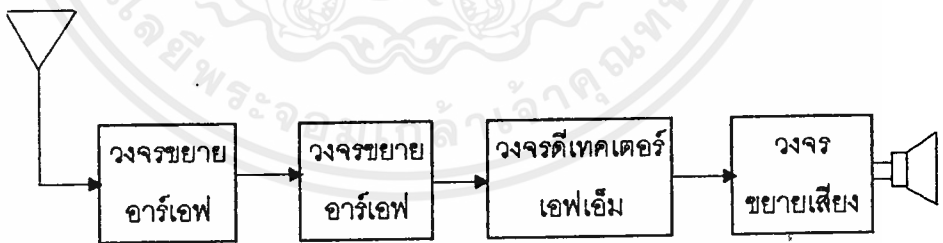
โดยในรูปที่ 2.16(a) แสดงให้เห็นถึงคุณลักษณะของแบนด์พาสฟิลเตอร์ในอุดมคติรูปที่ 2.16(b) แสดงคุณลักษณะของแบนด์พาสฟิลเตอร์ที่บริเวณของพาสแบนด์ไม่มี ริปเปิ้ล (Monotonic) ซึ่งทั้งสองข้างของความถี่กลาง ไม่มีการเปลี่ยนแปลงเครื่องหมายคุณลักษณะทางขนาด คุณลักษณะทางขนาดของแบนด์พาสดังที่ แสดงในรูป 2.16 (a) และ (d) โดยทั่วไปฟังก์ชันของวงจรมีจุดที่เป็นซีโร (Zeros) อยู่ที่ศูนย์และจุดอนันต์ ดังนั้นเราจะได้รูปแบบของฟังก์ชันเป็น

$$N(s) = H(s)^{(N/2)} / B(s)$$

จากสมการ ค่า H จะเป็นค่าคงที่ และ n จะเป็นดีกรีของตัวส่วนของโพลิโนเมียล B(s) และจะเป็นจำนวนคู่ คุณลักษณะทางเฟสของฟังก์ชันจะเริ่มต้นที่ $(+90n/2)^\circ$ ที่ความถี่ ศูนย์และลดลงเป็น $(-90n/2)^\circ$ ที่ความถี่อนันต์ และเป็นศูนย์ที่ความถี่กลาง ω_0

2.8 หลักการของเครื่องรับชนิดซูเปอร์เฮเทอโรไดนาม์

เครื่องรับเอฟเอ็มในยุคแรกๆจะเป็นเครื่องรับที่มีชื่อเรียกว่า ชนิดจูนความถี่สัญญาณวิทยุหรือ (Tuned Radio Frequency) หรือมีชื่อย่อว่า TRF ซึ่งมีบล็อกไดอะแกรมดังรูปที่ 2.14 ลักษณะของวงจรมีเป็นวงจรรายๆโดยเมื่อเราพิจารณาจากบล็อกไดอะแกรมแล้ว จะเห็นว่าเมื่อสัญญาณเข้ามาจากสายอากาศผ่านการจูนความถี่แล้ว ป้อนเข้าสู่วงจรรายสัญญาณความถี่วิทยุให้มีขนาดใหญ่มาก จากนั้นจึงป้อนเข้าสู่ วงจรดีเทคเตอร์ทำการแยกสัญญาณเสียงเข้าสู่วงจรรายเสียงออกทางลำโพง



รูปที่ 2.17 วงจรเครื่องรับวิทยุเอฟเอ็มแบบ TRF

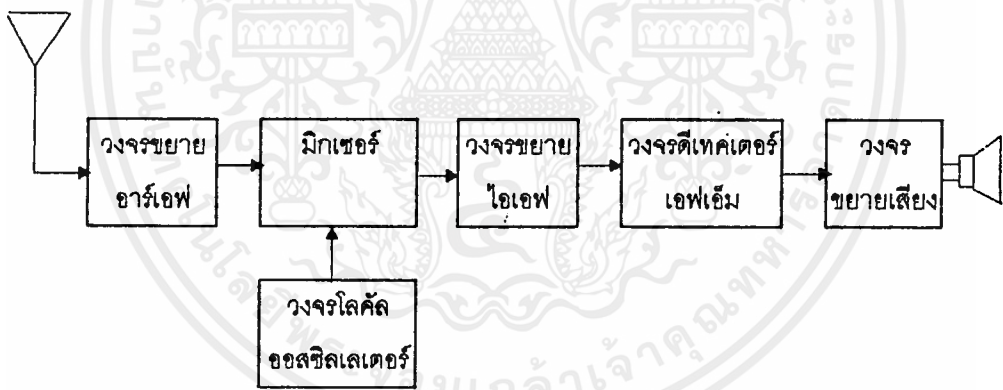
ในวงจรเครื่องรับวิทยุเอฟเอ็มแบบ TRF ส่วนของวงจรรายสัญญาณ ความถี่วิทยุจะต้องทำการขยายได้ดีตลอดช่วงความถี่การทำงาน และข้อเสียมักจะเกิดขึ้น คือ ช่วงอัตราขยายมักไม่สม่ำเสมอตลอดย่านความถี่ที่ทำงานเป็นผลทำให้ความถี่ที่ส่งต่างกันเครื่องรับจะรับได้ต่างกันมาก ในบางสถานที่ที่ส่งความถี่ต่ำจะทำให้มีอัตราขยายของวงจรรายสัญญาณความถี่สูงก็จะได้รับเสียงดังมากจนเกิดการเพี้ยนและบางสถานที่อยู่ความถี่สูง ทำให้วงจรมีอัตราขยายต่ำทำให้มีสัญญาณรบกวนสูง

เอกสารนี้เป็นเอกสารที่มอบให้โดยไม่คิดค่าลิขสิทธิ์และสงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่สามารถนำไปทำซ้ำหรือเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ข้อเสียของวงจรเครื่องรับ TRF อีกประการหนึ่งก็คือ การจูนเลือกสถานีเป็นไปได้ยากไม่ ค่อยเสถียรภาพและยุ่งยากต่อการออกแบบมาก ทั้งนี้เพราะถ้าวงจรจูนมีช่วงการเลือกไม่ดีก็อาจจะ มี สัญญาณของสถานีข้างเคียงแทรกซ้อน เพื่อที่แก้ปัญหานี้ เราต้องนำสัญญาณความถี่วิทยุนี้ผ่านเข้าสู่ วงจรมิกเซอร์ (Mixer) เสียก่อน เพื่อที่จะเปลี่ยนสัญญาณความถี่วิทยุที่จูนเข้ามาได้ให้อยู่ในรูปของความถี่ที่ ต้องการก่อนเข้าสู่วงจรขยาย เพราะจะได้กำหนดอัตราขยายของวงจรได้ถูกต้อง แบบנדวิดที่ที่พอเหมาะและ ยังช่วยเพิ่มเสถียรภาพการเลือกสถานี ทำให้การแทรกซ้อนระหว่างสถานีลดน้อยไปมาก

วงจรเครื่องรับที่มีภาคมิกเซอร์ที่ทำหน้าที่เปลี่ยนความถี่ของสัญญาณที่ได้รับให้อยู่ในความถี่ที่ ต้อง การซึ่งเป็นความถี่กลาง (Intermediate Frequency) หรือความถี่ไอเอฟ (IF) นี้มีชื่อเรียกว่าเครื่องรับซูเปอร์เฮเทอโรไดน์ (Superheterodyne) ลักษณะของวงจรเครื่องรับซูเปอร์เฮเทอโรไดน์แสดงให้ เห็นดัง บล็อกไดอะแกรมรูปที่ 2.18

ในขบวนการของวงจรมิกเซอร์เฮเทอโรไดน์ สาเหตุที่เรียกความถี่ไอเอฟ หรือความถี่กลาง ก็คือ เป็นความถี่ที่อยู่ระหว่างความถี่สัญญาณวิทยุกับความถี่เสียงนั่นเอง



รูปที่ 2.18 บล็อกไดอะแกรมของวงจรเครื่องรับซูเปอร์เฮเทอโรไดน์

2.9 ภาคดีเทกเตอร์ (Detector)

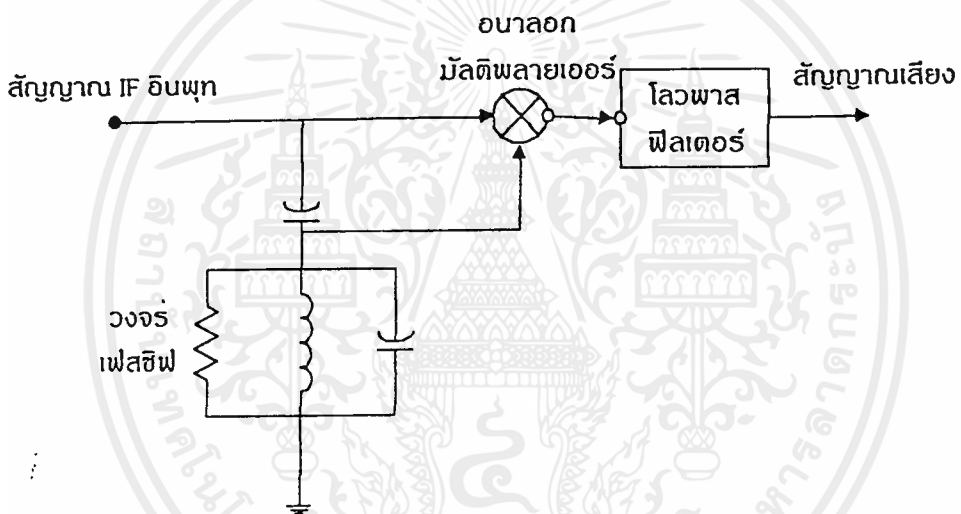
ในการแยกสัญญาณเสียงออกจากสัญญาณเอเอ็มขนาดของสัญญาณเสียงจะเพิ่มขึ้นหรือลดลง- เปลี่ยนแปลงตามความเบี่ยงเบนของความถี่เอเอ็ม การเปลี่ยนแปลงขนาดสัญญาณเสียงต่อความถี่เบี่ยงเบนนั้นจะต้องเปลี่ยนในลักษณะถูกต้องตลอดเวลา ขณะที่สัญญาณเอเอ็มไม่มีการเบี่ยงเบนความถี่ คือเป็น ความถี่กึ่งกลาง ขนาดของสัญญาณเสียงก็จะเป็นศูนย์ แต่ถ้าสัญญาณเอเอ็มมีการเบี่ยงเบนความถี่ไปทาง ด้านสูงขึ้น ขนาดของสัญญาณเสียงจะเปลี่ยนแปลงเป็นบวกเพิ่มขึ้นตามความถี่เบี่ยงเบน จนกระทั่ง เอกสัญญาณเอเอ็มเบี่ยงเบนสูงสุดขนาดของสัญญาณเสียงก็จะเป็นบวกสูงสุด เมื่อความถี่เบี่ยงเบนเริ่มลดลง ค่า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดของสัญญาณเสียงก็จะเริ่มลดลงด้วยจนความถี่เป็นความถี่กึ่งกลางขนาดของสัญญาณเสียงก็จะเป็นศูนย์

ในการทำงานเดียวกันเมื่อสัญญาณเอฟเอ็มเบี่ยงเบนไปทางด้านต่ำขนาดของสัญญาณเสียงก็จะลดลงเป็นลบ และ ความถี่เบี่ยงเบนขนาดต่ำสุดขนาดของสัญญาณเสียงก็จะเป็นลบต่ำสุดขนาดของสัญญาณเสียงจะเป็นศูนย์อีกครั้ง เมื่อสัญญาณเอฟเอ็มเบี่ยงเบนจากความถี่ต่ำสุดเป็นความถี่กึ่งกลาง

การแยกสัญญาณเสียงออกจากสัญญาณเอฟเอ็มมีความสำคัญมากในการมอดูเลทแบบ เอฟเอ็ม เพราะการแยกสัญญาณเสียงที่มีความถูกต้องเหมือนเดิมนั้น การทำงานจะต้องมีความถูกต้องและมีความไวในการในการทำงานเปลี่ยนความถี่เบี่ยงเบนให้เป็นสัญญาณเสียงได้ดี

ถ้า $k\Delta\omega < 0.25$ เรเดียน จะได้สัญญาณเอาท์พุทตามต้องการ



รูปที่ 2.19 แสดงรูปแบบวงจรรีเฟสชิฟเพื่อตรวจจับความถี่

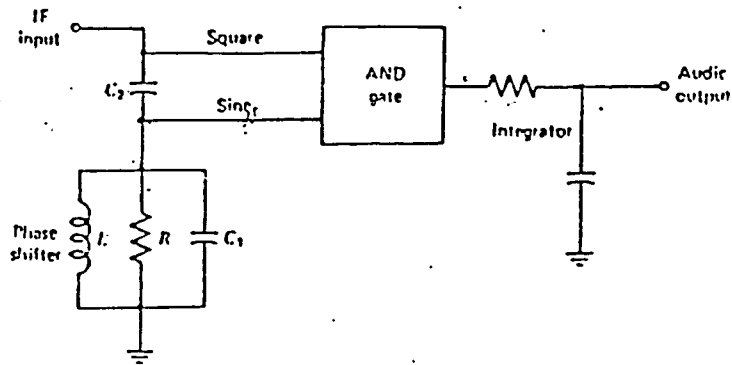
จากวงจรในรูปที่ 2.19 วงจรรีเฟสชิฟจะรีเฟสชิฟความถี่ ω_0 และการเลื่อนเฟส $\Delta\phi$ ระหว่าง V_n และ V_o กำหนดโดย

$$\Delta\phi = \text{Arg}(V_o/V_n) = \pi/2 - \tan^{-1}(Q_0\delta)$$

โดย Q_0 คือค่า Q ของวงจรรีเฟสชิฟที่ ω_0 และ

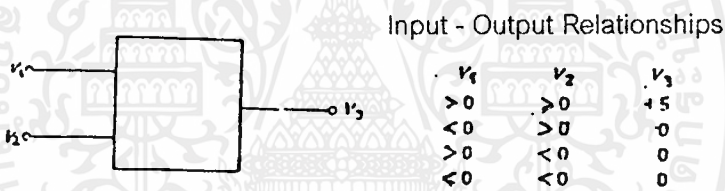
$$\delta = (\omega/\omega_0) - (\omega_0/\omega)$$

สำหรับความถี่ที่เลื่อนไปเล็กน้อย ΔQ จะเป็นลิเนียร์กับความถี่สำหรับวงจรที่ให้เสียงที่มีคุณภาพในควอดราเจอร์ทีเทคเจอร์ จะมีส่วนของอนาลอกมัลติพลายเออร์ที่ถูกแทนด้วยแอนด์เกต (AND GATE) ซึ่งจะมีวงจรตามรูปที่ 2.20



รูป 2.20 การใช้แอนด์เกตในควอดราเจอร์ทีเทคเจอร์

ซึ่งแอนด์เกตจะให้เอาต์พุต +5 โวลต์ ก็ต่อเมื่ออินพุตทั้งสองเป็นบวกนั่นคือมีการทำงานดังนี้



รูป 2.21 การตอบสนองแอนด์เกตต่ออินพุต

ก่อนเข้าภาคควอดราเจอร์ทีเทค สัญญาณไอเอฟจะถูกทำให้เป็นสแควร์เวฟ ด้วยวงจรมิติเตอร์ สัญญาณสแควร์เวฟที่ได้จะถูกแบ่งออกเป็นสองส่วน

ส่วนที่หนึ่งจะเข้าสู่อินพุตของแอนด์เกตโดยตรง

ส่วนที่สองจะผ่านเข้าสู่วงจรเลื่อนเฟส (Phase Shifter) ซึ่งเป็นวงจรรีโซแนนซ์ที่มีค่า Q สูงและมี f_0 ที่มีความถี่ไอเอฟ จึงทำให้ได้คลื่นไซน์ที่มีความถี่ f_0 ออกมาและนำไปเข้ามาที่อีกอินพุตหนึ่งของแอนด์เกต

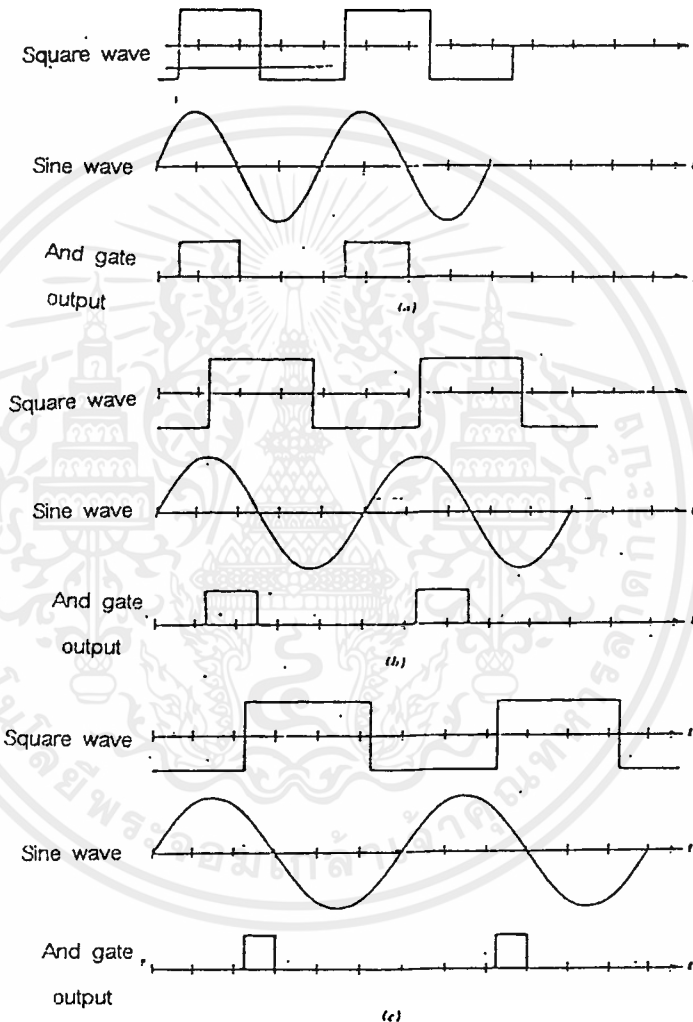
เมื่อสัญญาณไซน์และสแควร์เวฟเป็นบวก เอาต์พุตของแอนด์เกตจะเป็น +5 โวลต์และเมื่อสัญญาณอันใดอันหนึ่งหรือทั้งสองอันเป็นลบ เอาต์พุตก็จะเป็นศูนย์ ซึ่งจะได้รูปคลื่นที่มีค่า W ต่างๆ ดังรูป 2.22

เอาต์พุตของแอนด์เกตเป็นขบวนการของพัลส์ซึ่งความกว้างจะขึ้นอยู่กับผลต่างของเฟสระหว่างอินพุต ไซน์ และ สแควร์เวฟเมื่ออินพุตทั้งสองอินเฟสกัน ความยาวของเอาต์พุตจะเป็นครึ่งหนึ่งของ T_0 และเมื่อเฟสต่างกัน 180 องศา เอาต์พุตจะเป็นศูนย์

ถ้าเรานำเอาต์พุตของแอนด์เกต ไปต่อกับอินทิเกรเตอร์ (INTEGRATOR) เอาต์พุตโวลต์เดจก็จะได้เป็นค่าเฉลี่ย ที่เป็นส่วนของขบวนการพัลส์ซึ่งจะเปลี่ยนไปตามความถี่อินพุตดังนั้นเราจะได้อินพุตที่ถูกตีมอดูเลท ไม่ว่าจะเป็นใครๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ออกมาถ้าเฟสชิฟไม่มีการมอดูเลทไม่เป็น +90 องศา หรือ -90 องศา ดีเทคเตอร์นี้ก็จะไม่เป็นควอดราเจอร์ดีเทคที่แท้จริง แต่ก็ยังทำการมอดูเลชันที่ +90 และ -90 องศาเฟสชิฟ คลื่นไซน์และสแควร์เวฟ

จะโอเวอร์แลป (OVERLAP) กันอยู่ $\frac{1}{4}$ ของ T_0 ที่ 0 องศา มันจะโอเวอร์แลปกันอยู่ $\frac{1}{2}T_0$ และที่ 180 องศา มันจะไม่มีการโอเวอร์แลปกันเลย ซึ่งเอาท์พุทจะเป็น 0 และที่ 0 องศาจะให้เอาท์พุทมากที่สุด ซึ่งขณะที่ไม่มีการมอดูเลท เราสามารถตั้งเฟสให้เป็น +90 และ -90 องศาได้ การดีเทคจะได้ผลดีมากที่สุด แต่ถ้าตั้งไว้ที่จุดอื่นช่วงการทำงานจะลดลง

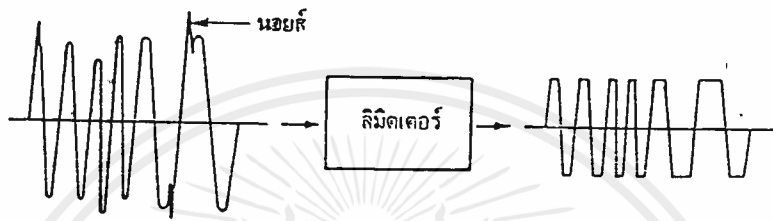


รูปที่ 2.22 เอาท์พุทที่ออกจากแอนด์เกตในวงจรควอดราเจอร์ดีเทคเตอร์เมื่อมีสัญญาณชายน์และสัญญาณสี่เหลี่ยมที่มีค่าต่างๆเข้ามา

2.10 ลิ้มิตเตอร์

สัญญาณเอฟเอ็ม (มีความถี่เท่ากับ ไอเอฟ) อาจจะมีแอมพลิจูดปะปนมาด้วยวงจรลิ้มิตเตอร์จะทำหน้าที่ขลิบสัญญาณทั้งด้านบวกและลบ รวมทั้งแอมพลิจูดก็จะถูกกำจัดทิ้งไปด้วย (ดูรูปที่ 2.23) สังเกตว่าความถี่ของสัญญาณเอฟเอ็มก่อนและหลังลิ้มิตเตอร์ไม่เปลี่ยนแปลง หลักการของวงจรลิ้มิตเตอร์นี้ก็คือ ป้อนสัญญาณที่มีแอมพลิจูดเกินช่วงทำงานของวงจร (Overdrive) จนกระทั่งวงจรมีอิมิตัวหรือคัทออฟ ถ้าสัญญาณ

ไอเอฟป้อนเข้ามามีแอมพลิจูดน้อย เอาท์พุทจากลิมิตเตอร์จะมีนอยส์ปนออกมาทางเอาต์ไอเอฟเอาท์พุท ถ้าป้อน แอมพลิจูดมาแรงๆ นอยส์จะเงียบไป ปรากฏการณ์นี้มีความสัมพันธ์กับค่า " Quieting " ของภาคเอาต์ไอเอฟเอาท์พุท (ความดังเสียงและความไวของเครื่องรับ เอฟเอ็ม ด้วย เช่น สเปกตรัมว่าสัญญาณที่ไม่ได้มอดูเลต มีแต่พาหะอย่างเดียว) ป้อนเข้าอินพุทของเครื่องรับ ทำให้นอยส์จากวงจรขยายเสียงลดลงไป 20 เดซิเบล การที่จะลดนอยส์ให้ได้ก็คือขยายสัญญาณอินพุท (ไอเอฟ) ให้มากๆ พอที่จะขับให้วงจรลิมิตเตอร์ ขลิบสัญญาณเพื่อกำจัดนอยส์ที่เข้ามาบนสัญญาณเอฟเอ็ม ตามหลักการของวงจรลิมิตเตอร์



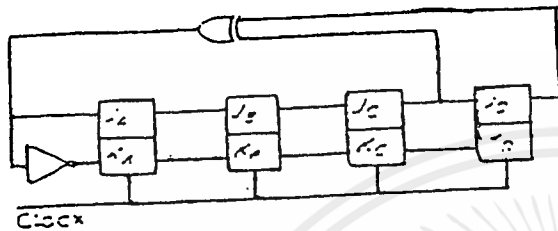
รูป 2.23 วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณเอฟเอ็ม

2.11 วงจรสร้างพัลส์แบบสุ่ม (Pseudo Random Pulse Generator)

เป็นวงจรที่ทำหน้าที่สร้างสัญญาณพัลส์เพื่อนำมาใช้ทดสอบวงจรในการส่งข้อมูลว่าสามารถรับส่งข้อมูลที่มีความซับซ้อนกว่าสัญญาณจากวงจรออสซิลเลเตอร์ได้หรือไม่ซึ่งมีหลักการดังนี้

ชิฟรีจิสเตอร์ (Shift Register) ที่มีการป้อนกลับด้วยเอ็กคลูซีฟออ์ (Exclusive - OR)

ชิฟรีจิสเตอร์ที่มี 4 สเตจแสดงดังในรูป 2.24 มีการป้อนกลับด้วยเอ็กคลูซีฟออ์จากสเตจ C และ D กล่าวคือเอาท์พุทของมันจะกลายเป็นอินพุทของสเตจแรก $J_a = C \oplus D$ เพื่อที่จะอธิบายลำดับของสเตจต่างๆ สำหรับรีจิสเตอร์ เราจะต้องสมมติสถานะเริ่มต้นให้กับชิฟรีจิสเตอร์ให้อยู่ในสเตจที่ $D=0, C=0, B=0$ และ $A=1$ ในกรณีนี้ $J_a = 0 \oplus 0$ และเมื่อมันรับสัญญาณนาฬิกาถัดไปจะทำให้รีจิสเตอร์กลายเป็นสเตจที่ $D=0, C=0, B=1$ และ $A=0$ ลำดับของสเตจต่างๆที่สมมุติสำหรับรีจิสเตอร์ได้แสดงในตารางที่ 1 ค่าของฟังก์ชันของการป้อนกลับสำหรับแต่ละสเตจอยู่ในช่องของ f ในตาราง



S	D	C	B	A	f
S ₁	0	0	0	1	0
S ₂	0	0	1	0	0
S ₄	0	1	0	0	1
S ₉	1	0	0	1	1
S ₃	0	0	1	1	0
S ₆	0	1	1	0	1
S ₁₃	1	1	0	1	0
S ₁₀	1	0	1	0	1
S ₅	0	1	0	1	1
S ₁₁	1	0	1	1	1
S ₇	0	1	1	1	1
S ₁₅	1	1	1	1	0
S ₁₄	1	1	1	0	0
S ₁₂	1	1	0	0	0
S ₈	1	0	0	0	1

รูปที่ 2.24 เจนเนอเรเตอร์ของซีพรีจิสเตอร์ MLS ที่มี 4 สเตจ และ ตารางMLSสำหรับซีพรีจิสเตอร์ที่มี4สเตจ

จะเห็นได้ว่ามีทั้งหมด 15 สเตจซึ่งเป็นจำนวนสูงสุดของสเตจที่มีได้ของรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยเอ็กคลูซีฟออร์ และลำดับเหล่านี้ได้ถูกกำหนดให้เป็นลำดับที่มีความยาวสูงสุด (Maximum Length Sequence : MLS) สเตจ S₀ = 0000 ไม่สามารถถูกรวมเป็นลำดับของสเตจเพราะว่ามันจะทำให้เกิดสเตจล็อกอิน (lock-in) คือ ถ้ารีจิสเตอร์เข้าสู่สเตจนี้ $J_a = 0 \oplus 0 = 0$ ดังนั้นรีจิสเตอร์จะไม่สามารถออกจากสเตจนี้ได้เมื่อคล็อกถูกถัดๆไปมาถึง โดยทั่วไปแล้ว ลำดับที่มีความยาวสูงสุดสำหรับแต่ละวงจรจะพิจารณาได้โดย

$$l = 2^N - 1$$

โดย N เป็นจำนวนของสเตจในซีพรีจิสเตอร์

ตารางที่ 2.1 แสดงฟังก์ชันการป้อนกลับ (feedback function) ซึ่งจะทำให้ลำดับที่มีความยาวสูงสุดสำหรับการต่อ N สเตจถึง 18 สเตจ

สำหรับ MLS อื่นๆที่ใช้ประโยชน์โดยที่มีการใช้จำนวนรีจิสเตอร์เท่ากัน ยกตัวอย่างเช่น ถ้าทำการอินเวอร์สฟังก์ชัน $C \oplus D$ ซึ่งถูกใช้เป็นฟังก์ชันของการป้อนกลับ จากนั้นจะได้ MLS ออกมา แสดงดังตารางที่ 2.2(a) ที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณาสมการป้อนกลับในตารางที่ 2.1 แสดงให้เห็นว่าดิจิทัลหนึ่งในสมการจะมาจากดิจิทัลที่ N ในรีจิสเตอร์เสมอและดิจิทัลอื่น ๆ จะได้รับการมอดย้อนรีจิสเตอร์กลับไป ยกตัวอย่างเช่น สำหรับ $N=4$ ดิจิตที่ N ก็คือ D และดิจิทัลอื่นในสมการก็คือ C ซึ่งก็คือดิจิทัล $N-1$ ในกรณีนี้ก็คือ A ดังนั้น MLS อีกสองอันจะได้โดยใช้สมการการป้อนกลับ $A \oplus D$ และ $A \odot D$ และซีเควนซ์เหล่านี้ได้แสดงดังตารางที่ 2.2(b)

เลขที่	ส่วนป้อนกลับ	เลขที่	ส่วนป้อนกลับ
1	A	10	$G \oplus J$
2	$A \oplus B$	11	$I \oplus K$
3	$B \oplus C$	12	$F \oplus H \oplus K \oplus L$
4	$C \oplus D$	13	$I \oplus J \oplus L \oplus M$
5	$C \oplus E$	14	$D \oplus H \oplus M \oplus N$
6	$E \oplus F$	15	$N \oplus O$
7	$F \oplus G$	16	$D \oplus M \oplus O \oplus P$
8	$C \oplus E \oplus F \oplus H$	17	$N \oplus O$
9	$E \oplus I$	18	$K \oplus U$

ตารางที่ 2.1 ฟังก์ชันการป้อนกลับสำหรับ MLS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S	D	C	B	A	f = C•D	S	D	C	B	A	f = A⊕D	S	D	C	B	A	f = A•D
S ₁	0	0	0	1	1	S ₁	0	0	0	1	1	S ₁	0	0	0	1	0
S ₃	0	0	1	1	1	S ₃	0	0	1	1	1	S ₂	0	0	1	0	1
S ₇	0	1	1	1	0	S ₇	0	1	1	1	1	S ₅	0	1	0	1	0
S ₁₄	1	1	1	0	1	S ₁₅	1	1	1	1	0	S ₁₀	1	0	1	0	0
S ₁₃	1	1	0	1	1	S ₁₄	1	1	1	0	1	S ₄	0	1	0	0	1
S ₁₁	1	0	1	1	0	S ₁₃	1	1	0	1	0	S ₉	1	0	0	1	1
S ₆	0	1	1	0	1	S ₁₀	1	0	1	1	0	S ₃	0	0	1	1	0
S ₁₂	1	1	0	0	1	S ₅	0	1	0	1	1	S ₆	0	1	1	0	1
S ₉	1	0	0	1	0	S ₁₁	1	0	1	1	0	S ₁₃	1	1	0	1	1
S ₂	0	0	1	0	1	S ₆	0	1	1	0	0	S ₁₁	1	0	1	1	1
S ₅	0	1	0	1	0	S ₁₂	1	1	0	0	1	S ₇	0	1	1	1	0
S ₁₀	1	0	1	0	0	S ₉	1	0	0	1	0	S ₁₄	1	0	1	1	1
S ₄	0	1	0	0	0	S ₂	0	0	1	0	0	S ₁₂	1	1	0	0	0
S ₈	1	0	0	0	0	S ₄	0	1	0	0	0	S ₈	1	0	0	0	0
S ₀	0	0	0	0	1	S ₈	1	0	0	0	1	S ₀	0	0	0	0	1

ตารางที่ 2.2 (a) MSL สำหรับซีพรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยฟังก์ชัน C•D

(b) MSL ที่มีการป้อนกลับด้วยฟังก์ชัน A⊕D

(c) MSL ที่มีการป้อนกลับด้วยฟังก์ชัน A•D

เพื่อความกระจ่างจงจรที่แสดงดังรูปที่ 2.24 สามารถใช้เป็นวงจรถ่ายทอดซีควนซ์ของเลขฐานสอง (Binary Sequence Generator) ที่ควนซ์ของเอาต์พุตจะได้โดยตรงจากเอาต์พุตของฟลิป-ฟลอปตัวใดตัวหนึ่งในรีจิสเตอร์ ในกรณีนี้ซีควนซ์ของเลขฐานสองที่จะปรากฏที่เอาต์พุตของดีฟลิป-ฟลอป คือ 0-0-0-1-0-0-1-1-0-1-0-1-1-1-1-1 วงจรถ่ายทอดชนิดนี้บางครั้งถูกอ้างถึงเป็น ซีโดเรนคอมไบนารีซีควนซ์เจเนเรเตอร์ (Pseudo-Random Binary Sequence Generator) เพราะว่าดีจิดในซีควนซ์จะปรากฏออกมาเรียงลำดับตามการสุ่มตัวอย่าง อย่างไรก็ตาม การสุ่มตัวอย่างจะทำซ้ำทุกๆ $2^N - 1$ คล็อกพัลส์ สำหรับความถี่ของคล็อกที่ให้และคาบของการสุ่มตัวอย่างจะเพิ่มขึ้นอย่างรวดเร็วด้วยจำนวนสเตจในรีจิสเตอร์ ถ้า $N=10$ ดังนั้น $2^N - 1 = 1023$ และถ้าความถี่ของคล็อกเป็น 1 เมกะเฮิรตซ์ ซีควนซ์จะทำการซ้ำตัวมันเองทุกๆ 1.023 มิลลิวินาที ถ้า $N=20$ ดังนั้น $2^N - 1 = 1048575$ และคาบของซีควนซ์ จะประมาณเท่ากับ 1.048 วินาที เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการสร้าง Non-MLS จากรีจิสเตอร์ 4 สเตจได้โดยการใช้การป้อนกลับด้วยเอ็กซ์คลูซีฟออร์แบบอื่นๆบางแบบยกตัวอย่าง เช่น ถ้าฟังก์ชันการป้อนกลับ คือ $B \oplus D$ หนึ่งในสี่ควมซิทที่จะถูกสร้างขึ้นจะแสดงดังตารางที่ 2.3 ซี่ควมซิทที่ถูกสร้างขึ้นจะขึ้นอยู่กับสถานะเริ่มต้นของรีจิสเตอร์

S	D	C	B	A	f
S_1	0	0	0	1	0
S_2	0	0	1	0	1
S_5	0	1	0	1	0
S_{10}	1	0	1	0	0
S_4	0	1	0	0	0
S_0	1	0	0	0	1
S_3	0	0	1	1	1
S_7	0	1	1	1	1

S	D	C	B	A	f
S_{15}	1	1	1	1	0
S_{14}	1	1	1	0	0
S_{12}	1	1	0	0	1
S_9	1	0	0	1	1
S_6	0	1	1	0	1
S_{13}	1	1	0	1	1
S_{11}	1	0	1	1	0

ตารางที่ 2.3 Non-MLS ที่ถูกสร้างขึ้นโดยรีจิสเตอร์ 4 สเตจที่มีการป้อนกลับด้วยฟังก์ชัน $B \oplus D$

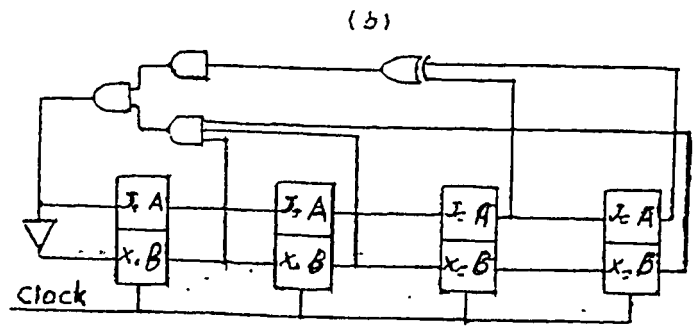
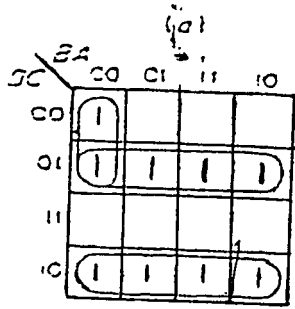
วงจรกำเนิดเบื้องต้นของ MLS ที่แสดงดังในรูป 2.24 ไม่มีความจำเป็นที่จะต้อง self-starting ตั้งแต่ทำการเปิดสวิตช์ สถานะเริ่มต้นของวงจรกำเนิดอาจจะเป็น 0000 เมื่อวงจรรอยู่ในสถานะนี้มันจะไม่มีทางออกจากสถานะนี้ได้เลย อย่างไรก็ตาม เมื่อทำการเปลี่ยนแปลงเพียงเล็กน้อยก็ยังสามารถสร้างวงจรกำเนิดที่เป็นแบบ self-starting ได้การเปลี่ยนแปลงที่จำเป็นในทางลอจิคอล คือการเพิ่มเทอม A B C D ในสมการการป้อนกลับดังนั้นจะได้

$$f = C \oplus D + ABCD$$

ฟังก์ชันนี้จะถูกพล็อตลงบนคาร์นอแมปแสดงดังในรูป 2.25(a) และหลังจากทำการลดรูปแล้ว จะได้

$$f = C \oplus D + ABD$$

การสร้างวงจรกำเนิดแบบ self-starting ได้แสดงดังรูป 2.25(b)



รูป 2.25 (a) K-map plot

(b) วงจรกำเนิด MLS แบบ self-starting

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

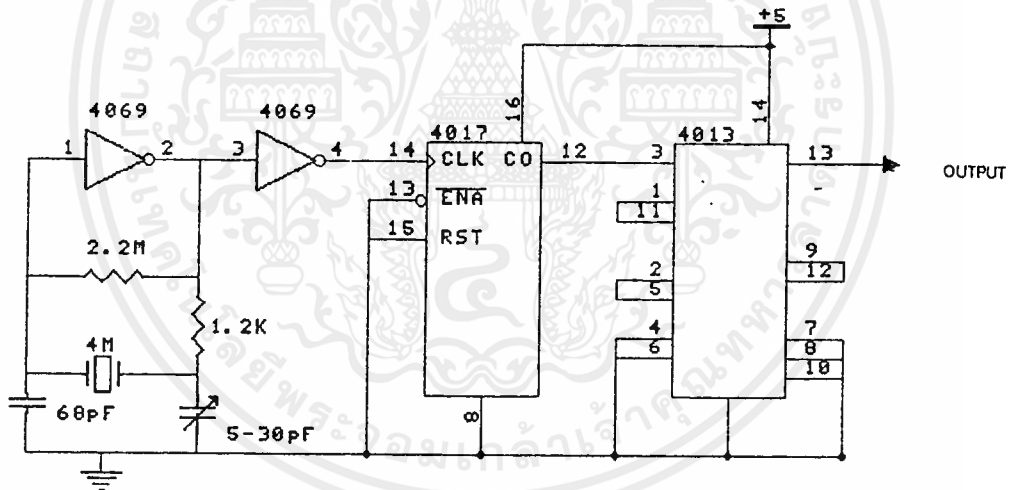
การสร้างและการคำนวณ

ภาคเครื่องส่ง

3.1 วงจรสังเคราะห์ความถี่

3.1.1 วงจรกำเนิดสัญญาณความถี่อ้างอิง (Reference Frequency)

วงจรถ่ายกำเนิดสัญญาณความถี่อ้างอิงประกอบด้วย วงจรคริสตอลออสซิลเลเตอร์และวงจรรหาร ซึ่งวงจรถ่ายคริสตอลออสซิลเลเตอร์ ใช้คริสตอล 4 เมกกะเฮิร์ตซ์ และไอซีแบบซีมอสเบอร์ MC 4069 โดยมี C ปรับค่าได้ สำหรับความละเอียดของทศนิยม แล้วนำเอาที่พุทที่ได้ผ่านวงจรรหารให้ได้ความถี่ 100 กิโลเฮิร์ตซ์ ซึ่งใช้ไอซีแบบซีมอส เบอร์ 4017 และ 4013 โดยเอาที่พุทที่ออกจากขา 3 ของไอซีเบอร์ MC 4069 จะไปเข้าขา 14 ของไอซี 4017 ซึ่งจะได้ความถี่ 400 กิโลเฮิร์ตซ์ ออกมาที่ขา 12 แล้วนำไปเข้าขา 3 ของไอซีเบอร์ 4013 ซึ่งมีดีฟลิปฟลอปอยู่ 2 ตัว ซึ่งหารได้ 4 เพราะฉะนั้นจะได้เอาที่พุทออกมาเป็น 100 กิโลเฮิร์ตซ์ที่ขา 13 ของไอซีเบอร์ 4013 วงจรคริสตอลออสซิลเลเตอร์และวงจรรหารจะมีวงจรถ่ายรูปที่ 3.1

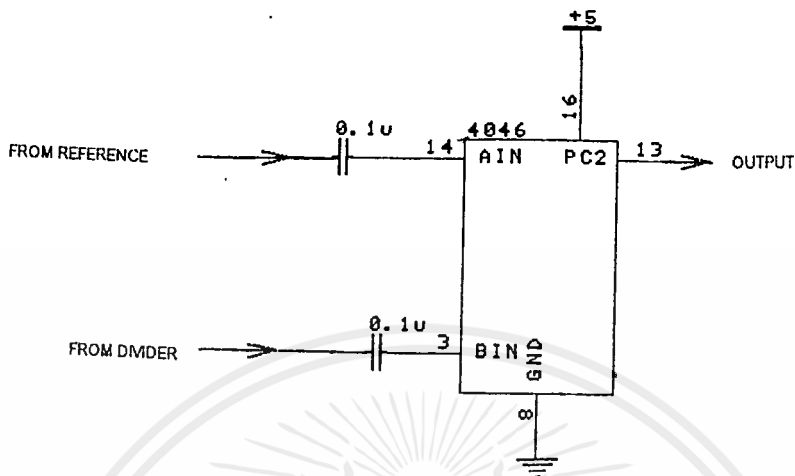


รูปที่ 3.1 วงจรกำเนิดความถี่อ้างอิงและวงจรรหาร

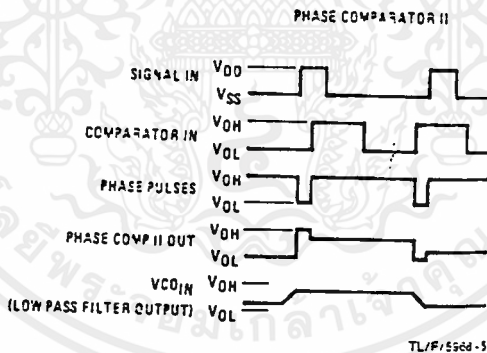
3.1.2 ตัวเปรียบเทียบเฟส

ตัวเปรียบเทียบเฟส คือ อุปกรณ์ที่ทำหน้าที่เปรียบเทียบเฟสของสัญญาณอินพุททั้ง 2 แล้วให้สัญญาณความต่างเฟสออกมาซึ่งจะผ่านลูปฟิลเตอร์ แล้วนำไปควบคุมโวลท์เตจควบคุมออสซิลเลเตอร์ ในโครงการนี้ใช้ไอซีเบอร์ MC 4046 ซึ่งมีตัวเปรียบเทียบเฟส 2 ตัว และ โวลท์เตจควบคุมออสซิลเลเตอร์ 1 ตัว ในที่นี้เราใช้ตัวเปรียบเทียบเฟส ตัวที่ 2 เพียงตัวเดียว เพราะสัญญาณที่เรานำมาเปรียบเทียบไม่จำเป็นต้องมีอัตราส่วน 50 % โดยมีลักษณะการทำงานแบบ แซมเปิลแอนด์โฮลด์(Sample And Hold) คือมีการเปลี่ยนแปลงในระหว่างขอบขาขึ้น (Leading Edge) ของสัญญาณอินพุททั้ง 2 เท่านั้น คือ เอาที่พุทจะเป็น 1 ในไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงสัญญาณอ้างอิงสัญญาณ เปรียบเทียบ จะเป็น 0 ในช่วงที่สัญญาณอ้างอิงตามสัญญาณเปรียบเทียบ วงจรเปรียบเทียบเฟสอยู่ในรูป 3.2 และรูปที่ 3.3 เป็นไทม์มิงไดอะแกรมของตัวเปรียบเทียบเฟส.



รูปที่ 3.2 วงจรเปรียบเทียบเฟส



รูปที่ 3.3 ไทม์มิงไดอะแกรมของตัวเปรียบเทียบเฟส

3.1.3 รูปฟิลเตอร์

รูปฟิลเตอร์เป็นวงจรที่ต่อจากตัวเปรียบเทียบเฟส ซึ่งในโครงงานนี้เราใช้แบบเฟิร์สอเดอร์แพสซีฟฟิลเตอร์ (1 st order passive filter) ซึ่งประกอบด้วย R1 , R2 และ C1 โดยคำนวณจากสูตรดังนี้

$$R1 = K_{\phi} K_v / \omega_N C$$

$$R2 = 2\zeta / \omega_N C$$

โดยที่

K_v . เป็นโวลท์เดจควบคุมออสซิลเลเตอร์ เกน หน่วยเป็น V / Rad

K_{ϕ} . เป็นเกนของตัวเปรียบเทียบเฟส หน่วยเป็น (Rad / Sec) / V

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

N เป็นค่าที่หารได้สูงสุด

และจากรูปที่ 3.3 แสดงถึงกราฟของ $\theta_o (T)$ กับ ω_{nt} เราเลือกค่า $\&$ เท่ากับ 0.7 เลือกค่า ω_N เท่ากับ $2\pi f$ โดยที่ f เป็น 1 กิโลเฮิรตซ์ และกำหนดให้ C เท่ากับ 1 ไมโครฟารัด ส่วนค่า K_ϕ หาจากสูตร $K_\phi = V_{dd} / 4\pi$

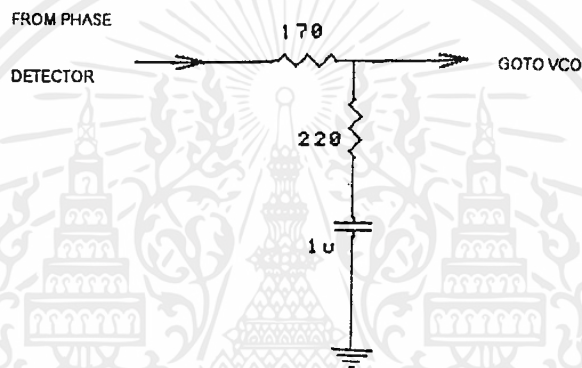
$$\text{จะได้ } K_\phi = 10 / \pi = 3.183 \text{ V / Rad}$$

เมื่อแทนเข้าไปในสูตรจะได้ค่า $R1 = 170$ โอห์ม

$$R2 = 220 \text{ โอห์ม}$$

$$C1 = 1 \text{ ไมโครฟารัด}$$

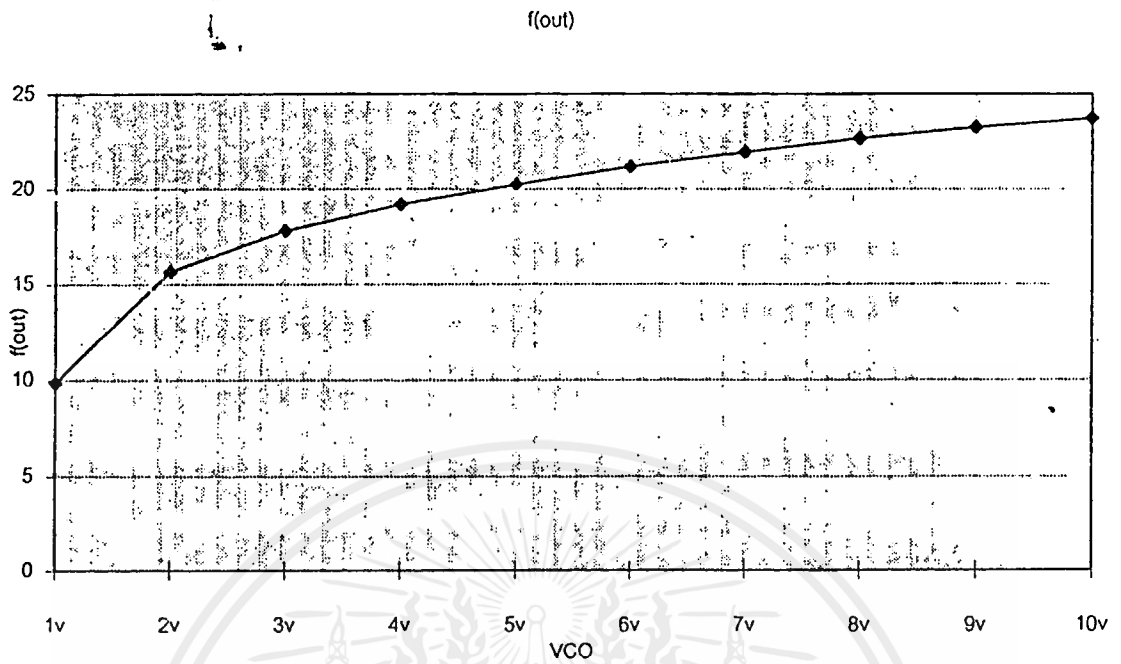
มีวงจรดังรูปที่ 3.4



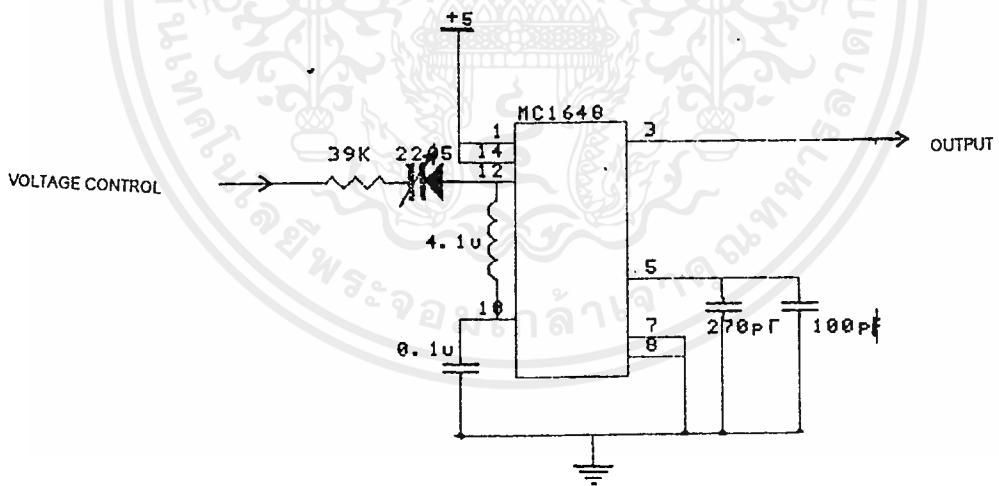
รูปที่ 3.4 วงจรรูปฟิลเตอร์

3.1.4 วงจรโวลต์เตจควบคุมออสซิลเลเตอร์ (วีซีโอ)

ในโครงการนี้เราใช้ MC1648 เป็นวงจรวีซีโอ ซึ่งจะทำงานในช่วง 7-24 เมกกะเฮิรตซ์ มีวงจรดังรูปที่ 3.6 โดยใช้วงจรแทงค์เป็นตัวกำหนดความถี่ของวงจร และใช้วารีแคปเพื่อสามารถปรับความถี่ได้โดยใช้โวลต์เตจ ควบคุม ในที่นี้เราเลือกใช้วารีแคปเบอร์ MV 2205 เนื่องจากมี C_{max} / C_{min} สูงพอสมควร แต่ลักษณะการเปลี่ยนแปลงความถี่ต่อโวลต์เตจก็ยังอยู่ในลักษณะนอนลิเนียร์ ดังกราฟรูปที่ 3.5 ซึ่งความชันของกราฟมีค่าเท่ากับแกนของโวลต์เตจควบคุมออสซิลเลเตอร์



รูปที่ 3.5 กราฟแสดงความถี่และโวลต์เตจของ โวลต์เตจควบคุมออสซิลเลเตอร์

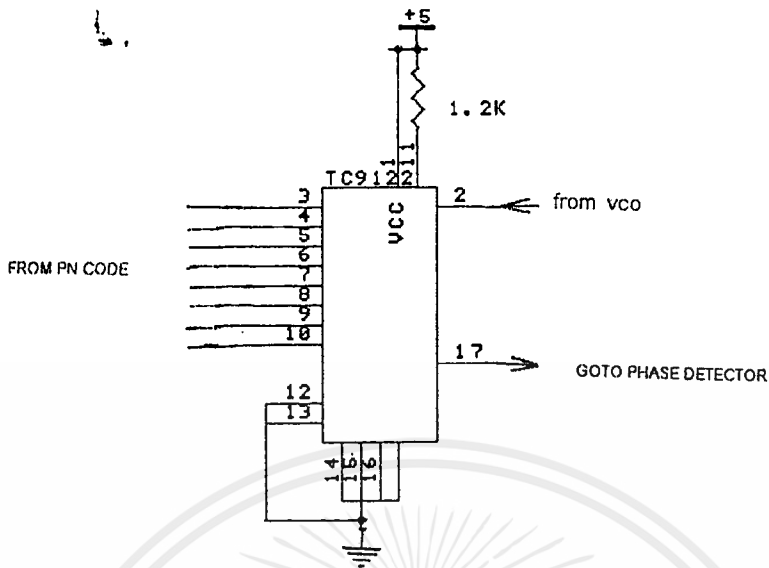


รูปที่ 3.6 วงจรโวลต์เตจควบคุมออสซิลเลเตอร์

3.1.5 วงจรหาร

วงจรถอดที่ใช้เป็นวงจรถอดที่ใช้ไอซีเบอร์ TC 9122 โดยโปรแกรมให้หารตั้งแต่ช่วง 100 - 199 แต่ค่าที่นำไปหารขึ้นกับอุปกรณ์ผลิตโค้ดแบบลุ่มซึ่งต่อวงจรดังรูปที่ 3.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

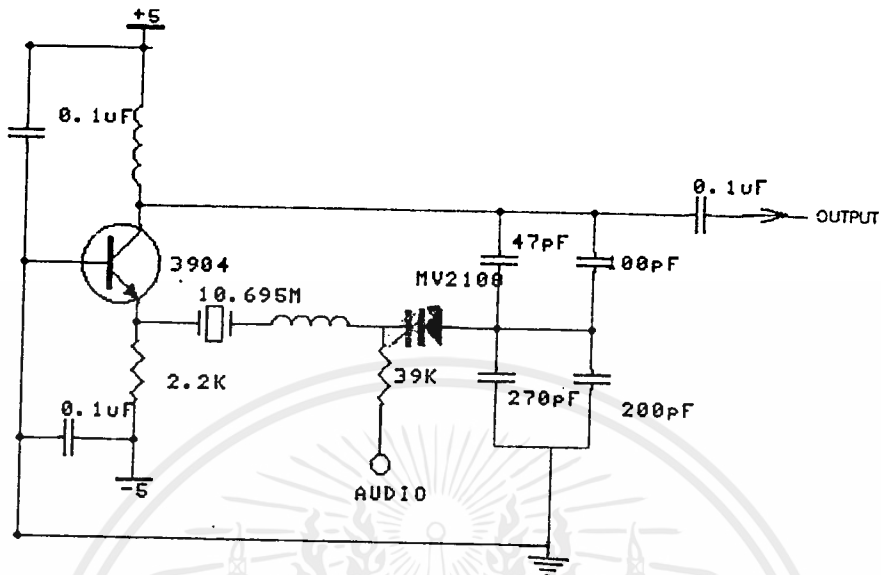


รูปที่ 3.7 วงจรหารตั้งแต่ 100 -199 โดยใช้ไอซีเบอร์ TC 9122

3.1.6 วงจรออสซิลเลเตอร์และวงจรมอดูเลเตอร์

ในโครงงานนี้เราใช้ คริสตัล 10.695 เมกกะเฮิร์ตซ์ วงจรฟรีควเอนซ์มอดูเลเตอร์ที่ใช้อยู่นี้เป็นแบบ ไดเรคเอฟเอ็ม ซึ่งเป็นการเปลี่ยนแปลงความถี่ของวงจรรออสซิลเลเตอร์โดยตรงตามสัญญาณที่เข้ามาควบคุม ข้อดีของการมอดูเลตแบบนี้ คือ สามารถที่จะเอาสัญญาณไฟตรงเข้าไปได้ และเนื่องจากต้องการให้วงจรรีควเอนซ์มอดูเลเตอร์ แต่วงจรแบบนี้มีข้อเสียก็คือ เราไม่สามารถที่จะควบคุมความถี่ของวงจรรออสซิลเลเตอร์ให้เบี่ยงเบนไปจากความถี่กลางมากๆ ได้เพราะว่าเราใช้คริสตัลเป็นตัวกำหนดความถี่ของวงจร

รูปที่ 3.8 แสดงถึงวงจรรีควเอนซ์มอดูเลเตอร์ ที่สร้างขึ้นเป็นแบบไดเรคเอฟเอ็ม โดยใช้ทรานซิสเตอร์ มาสร้างเป็นวงจรรออสซิลเลเตอร์ โดยมี L ,C และคริสตัล เป็นตัวกำหนดความถี่ โดยขณะปกติเป็น 10.695 เมกกะเฮิร์ตซ์ หรือความถี่กลางนั่นเอง และใช้วงจรมอดูเลเตอร์ ซึ่งประกอบด้วย L และวาริแคป MV 2108 ซึ่งขณะที่เราไบแอสกลับนั้นไดโอดตัวนี้จะเป็นคาปาซิเตอร์ ค่าของคาปาซิเตอร์จะมากหรือน้อยขึ้นกับโวลท์เตจที่เข้ามาไบแอสกลับ ดังนั้นความถี่จึงมากหรือน้อยตามค่าของโวลท์เตจที่เข้ามาควบคุม ซึ่งค่าเบี่ยงเบนที่ได้มีค่า 10 กิโลเฮิร์ตซ์

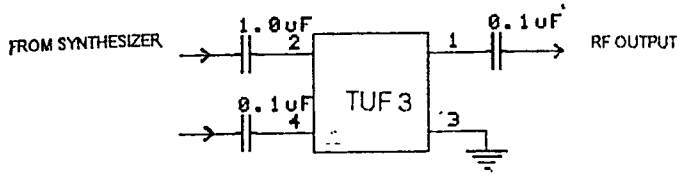


รูปที่ 3.8 วงจรออสซิลเลเตอร์และวงจรมอดูเลเตอร์

3.1.7 วงจรมิกเซอร์

วงจรมิกเซอร์ในส่วนของเครื่องส่งเป็นการนำสัญญาณจากอุปกรณ์สังเคราะห์ความถี่ซึ่งผลิตความถี่ในช่วง 13.1-14.5 เมกกะเฮิร์ตซ์ ตามอุปกรณ์ผลิตได้แบบสุ่ม มารวมกับความถี่จากวงจรมอดูเลเตอร์ที่ความถี่ 10.695 เมกกะเฮิร์ตซ์ เพื่อให้ได้ความถี่สูงขึ้นและเปลี่ยนความถี่ไปตามอุปกรณ์ผลิตได้ในโครงการนี้ เราใช้ดับเบิลบาลานซ์ไดโอดมิกเซอร์ (Double Balance Diode Mixer) เพราะสามารถทำงานที่ความถี่ต่าง ๆ กันได้ดีโดยคุณสมบัติต่าง ๆ เปลี่ยนไปเล็กน้อย แต่มีข้อเสียก็คืออุปกรณ์ที่ใช้สร้างเป็นไดโอดและทรานฟอเมอร์จึงไม่มีอัตราขยาย เช่นเดียวกับอุปกรณ์ประเภท แอคทีฟ (ACTIVE)

มิกเซอร์ที่ใช้เป็นไอซีสำเร็จรูปโดยมีข้อกำหนดคือให้เพาเวอร์อินพุทของพอร์ทโลคอลออสซิลเลเตอร์นั้นอยู่ในช่วง 0 dBm ถึง 7 dBm และเพาเวอร์ที่พอร์ทไอเอฟไม่ควรมากกว่า 0dBm นอกจากนี้ ไอซีตัวนี้ จะทำงานได้ดีที่ทุกพอร์ท มีค่าของโหลดอิมพีแดนซ์ 50 โอห์ม สัญญาณที่ออกจากมิกเซอร์ จะประกอบด้วยความถี่ f_{LO} คือ 10.695 เมกกะเฮิร์ตซ์ ความถี่ f_F ซึ่งมีความถี่อยู่ในช่วง จาก 13.1-14.5 เมกกะเฮิร์ตซ์ ความถี่ $f_{LO} + f_F$ จาก 23.795-25.195 เมกกะเฮิร์ตซ์ และความถี่ $f_{LO} - f_F$ จาก 0.695 -3.805 เมกกะเฮิร์ตซ์ สัญญาณเออาร์พีทซึ่งต่อวงจรไว้ดังรูปที่ 3.9



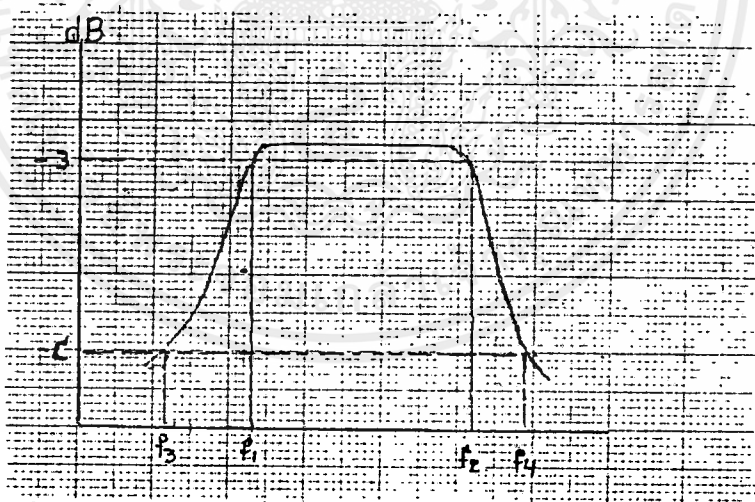
รูปที่ 3.9 วงจรมิกเซอร์ภาคส่ง

3.2 วงจรแบบด์พาสฟิลเตอร์

สัญญาณที่รับเข้ามามีทั้งความถี่ที่เราต้องการและไม่ต้องการ จึงต้องทำการกรองเอาเฉพาะความถี่ที่จะนำไปใช้งานเท่านั้นมาทำการผสมสัญญาณกับความถี่จากอุปกรณ์สังเคราะห์ความถี่ เพื่อให้ได้ความถี่ไอเอฟ ออกมาซึ่งเป็นการยากมากที่จะกำจัดความถี่ส่วนที่ไม่ต้องการทิ้งไปให้หมด ในวงจรงานนี้เราต้องการกรอง แต่เฉพาะความถี่ 23.7-25.7 เมกกะเฮิรตซ์ ออกมา ซึ่งผลที่ได้ กรองความถี่ในช่วง 23.7-29.7 เมกกะเฮิรตซ์ ซึ่งไม่เป็นที่น่าพอใจเท่าไร

วิธีออกแบบแบนพาสฟิลเตอร์

- 1) กำหนดคุณสมบัติทางความถี่ของฟิลเตอร์ที่ต้องการ ดังรูปที่ 3.10



รูปที่ 3.10 คุณสมบัติทางความถี่ของวงจรแบบด์พาสฟิลเตอร์

โดย

$$f_0 = (f_1 * f_2)^{1/2}$$

เมื่อ ความถี่กลาง คือ f_0

$$3 \text{ dB แบนวิดท์ คือ } BW = f_2 - f_1$$

$$\text{แบนวิดท์ที่จุดลดทอนที่ต้องการ} = BW_0 = f_4 - f_3$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะฉะนั้น $f_0 = 2.4$ เมกกะเฮิรตซ์

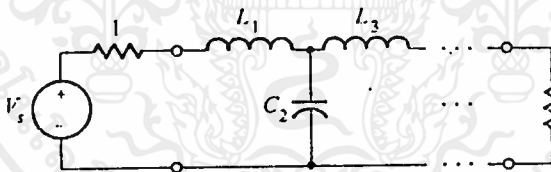
$$BW = f_2 - f_1 = 25.7 - 23.7 = 2 \text{ เมกกะเฮิรตซ์}$$

2) ตาราง 3.1 เป็นตารางค่า C_N และ L_N ของวงจรกรองความถี่ต่ำแบบบัตเตอร์เวิร์ธ ที่จำนวน L,C ต่าง ๆ กัน ก่อนที่จะทำวงจรแบนด์พาสฟิลเตอร์นั้นต้องทำ วงจรกรองความถี่ต่ำก่อนโดยการอ่านค่าของ C_N และ L_N

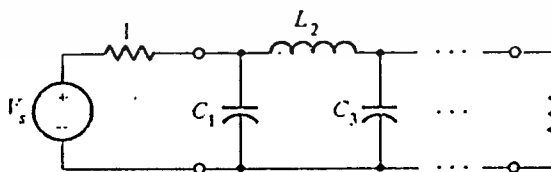
n	C_1	L_2	C_3	L_4	C_5	L_6	C_7	L_8	C_9	L_{10}
2	1.414	1.414								
3	1.000	2.000	1.000							
4	0.7654	1.848	1.848	0.7654						
5	0.6180	1.618	2.000	1.618	0.6180					
6	0.5176	1.414	1.932	1.932	1.414	0.5176				
7	0.4450	1.247	1.802	2.000	1.802	1.247	0.4450			
8	0.3902	1.111	1.663	1.962	1.962	1.663	1.111	0.3902		
9	0.3473	1.000	1.532	1.879	2.000	1.879	1.532	1.000	0.3473	
10	0.3129	0.9080	1.414	1.782	1.975	1.782	1.414	0.9080	0.3129	
n	L_1	C_2	L_3	C_4	L_5	C_6	L_7	C_8	L_9	C_{10}

ตารางที่ 3.1 ตารางค่า C_N และ L_N ของวงจรกรองความถี่แบบบัตเตอร์เวิร์ธ

จากตารางที่ 3.1 นั้นเราสามารถเขียนเป็นวงจรดังรูปที่ 3.11 หรือ รูปที่ 3.12



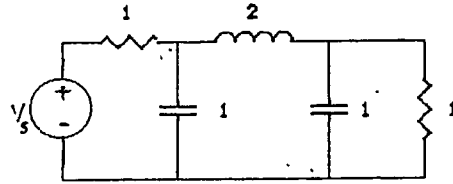
รูปที่ 3.11 โลหาสฟิลเตอร์ต่อแบบที



รูปที่ 3.12 โลหาสฟิลเตอร์ต่อแบบพาย

ในที่นี้เราเลือกใช้ $n=3$ เพราะฉะนั้นเราจะได้ค่า $C_1=1.000$, $C_2=2.000$, $C_3=1.000$ ซึ่งจะได้รูปที่ 3.13 ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

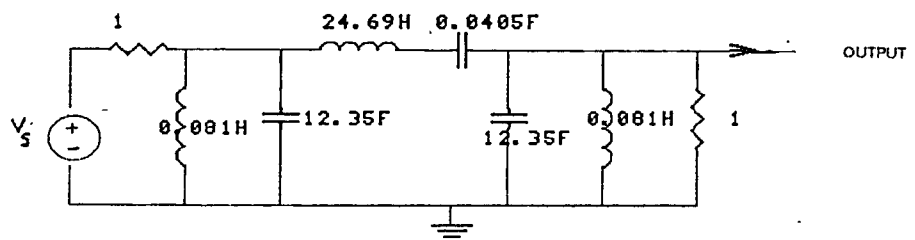


รูปที่ 3.13 โดพาสฟิลเตอร์ต่อแบบ 3 สเตจ (นอลมอไลซ์)

ทำการแปลงวงจรของความถี่ต่ำที่ได้ในข้อ 2 ให้เป็นวงจรแบนด์พาสฟิลเตอร์ โดยแปลง L เป็น L กับ C อนุกรมกัน และ C เป็น L กับ C ขนานกัน โดยใช้ตารางที่ 3.2 ซึ่งค่า $bw = f_0/BW$ ซึ่งจะได้วงจรดังรูปที่ 3.14

Prototype (lowpass) elements	Highpass elements	Bandpass elements	Bandstop elements

ตารางที่ 3.2 แปลงค่า L และ C จากโดพาสฟิลเตอร์ เป็น แบนพาสฟิลเตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 3.14 แบนพาสฟิลเตอร์ที่แปลงมาจากรูป 3.13 นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) จากข้อ 3 เราคิดที่ค่าโหลดเป็น 1 โอห์ม ต้องทำการแปลงค่า C และค่า L เมื่อใช้โหลด 50 โอห์ม โดยใช้สูตรหาค่า $C_{ใหม่}$ $L_{ใหม่}$ ดังนี้

$$C_{ใหม่} = C_{เก่า} / (2\pi f \cdot K)$$

$$L_{ใหม่} = K \cdot L_{เก่า} / (2\pi f)$$

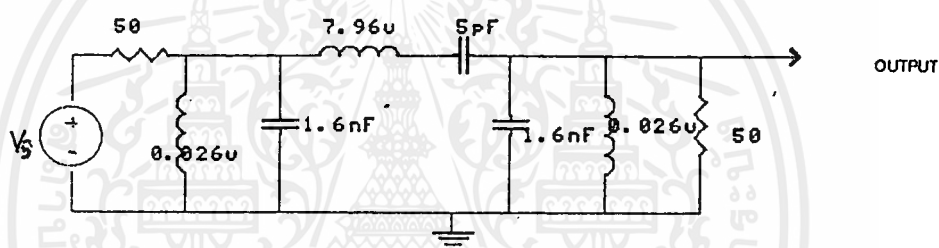
โดย ค่า $K = 50$ โอห์ม ; $\omega_0 = 1$ เรเดียน จะได้ค่า C และ L ดังนี้

$$\text{ค่า } L_1 = L_3 = 0.026 \mu\text{H}$$

$$\text{ค่า } C_1 = C_3 = 1590 \text{ pF}$$

$$\text{ค่า } L_2 = 7.96 \mu\text{H}$$

$$C_2 = 5.22 \text{ pF} \approx 5 \text{ pF}$$

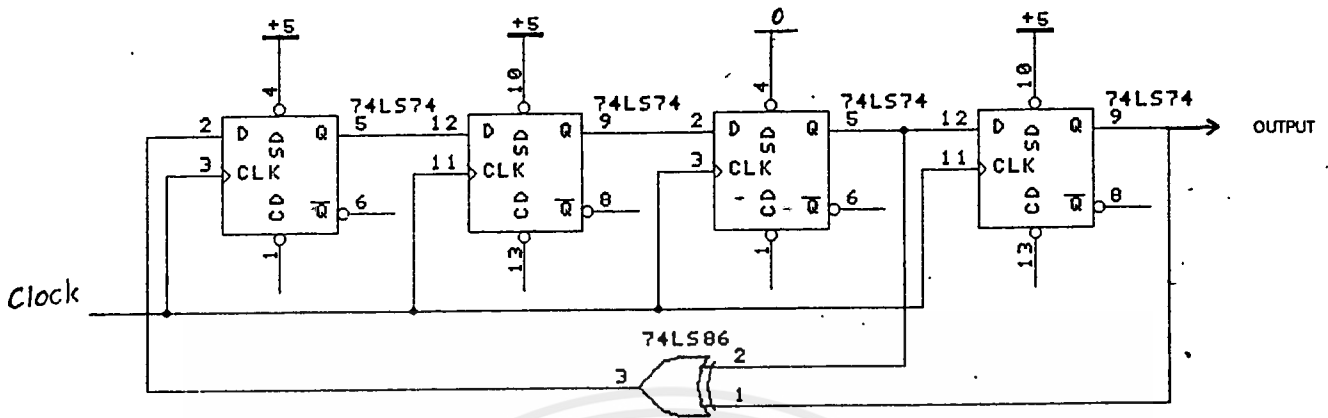


รูปที่ 3.15 วงจรแบนด์พาสฟิลเตอร์

3.3 อุปกรณ์ผลิตโค้ดแบบสุ่ม

วงจรสร้างความถี่แบบสุ่ม อาศัยไอซี 74LS74 ที่เป็นฟลิปฟล็อปแบบดี (D Flip-Flop) ซึ่งใน 74LS74 หนึ่งตัวจะมีดีฟลิปฟล็อป 2 ตัว โดยนำ 74LS74 มาต่อเป็นวงจรสร้างความถี่แบบสุ่ม จำนวน 2 ตัวซึ่งจะให้สถานะเอาต์พุตได้ $2^4 - 1 = 15$ แบบไม่ซ้ำกัน จากรูป 3.15 จะได้ดีฟลิปฟล็อปต่อเรียงกัน 4 ตัว แล้วทำการดึงเอาต์พุตจากฟลิปฟล็อปตัวที่ 3 และ 4 มาป้อนเข้าวงจรเอ็กคลูซีฟออร์ แล้วดึงเอาต์พุตจาก X-OR ไปป้อนกลับเข้าที่อินพุตของฟลิปฟล็อปตัวแรก จากนั้นเราจะนำสัญญาณคล็อกที่สร้างขึ้นมาป้อนเข้าที่ขาคล็อกของฟลิปฟล็อปทั้ง 4 ตัว เมื่อทำการป้อนไฟเลี้ยงเรียบร้อยแล้ว จะต้องมีการเซ็ทค่าในชิพรีจิสเตอร์แต่ละตัว เพื่อเป็นการกำหนดค่าเริ่มต้นให้กับชิพรีจิสเตอร์ โดย ลอจิกที่เซ็ทให้ นั้นจะทำให้วงจรสร้างพัลซขึ้นมาในรูปแบบต่างๆ กัน

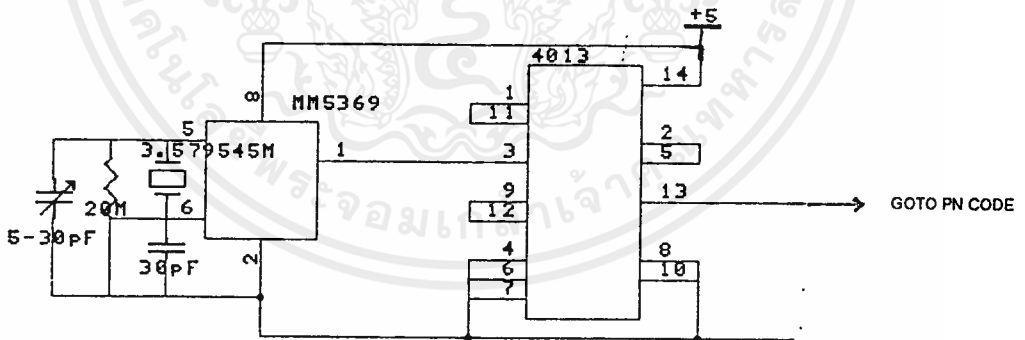
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.16 รูปวงจรสร้างสัญญาณแบบสุ่ม

จะได้รหัสที่ออกจากขา 5 และขา 9 ของไอซี 74LS74 ตามตารางที่ 3.3

ความเร็วของสัญญาณนาฬิกาที่ใช้ควบคุมซีพียูของเราใช้ความถี่ 15 เมกะเฮิร์ตซึ่งใช้ IC และคริสตัล 3.5795 เมกกะเฮิร์ต เป็นตัวสร้างสัญญาณนาฬิกาและผ่านวงจรหารความถี่ซึ่งความถี่ที่ได้จะมี ความถี่ 15 เฮิร์ตออกมา ซึ่งมีวงจรดังรูปที่ 3.17



รูปที่ 3.17 วงจรสัญญาณนาฬิกาและวงจรหารในอุปกรณ์ผลิตโค้ดแบบสุ่ม

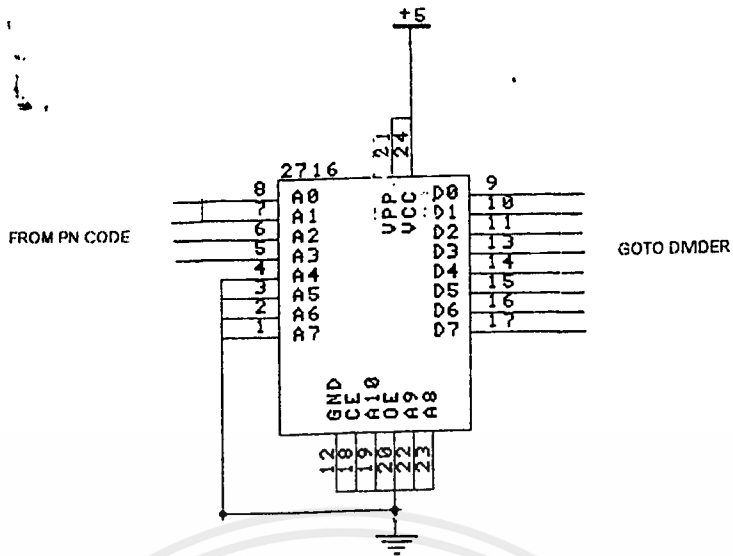
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	สเด็จพระที่ 1	สเด็จพระที่ 2	สเด็จพระที่ 3	สเด็จพระที่ 4	ค่าเลขฐาน 10
สภาวะเริ่มต้น	0	0	1	0	2
พัลส์นาฬิกาที่ 1	1	0	0	1	9
พัลส์นาฬิกาที่ 2	1	1	0	0	12
พัลส์นาฬิกาที่ 3	0	1	1	0	6
พัลส์นาฬิกาที่ 4	1	0	1	1	11
พัลส์นาฬิกาที่ 5	0	1	0	1	5
พัลส์นาฬิกาที่ 6	1	0	1	0	10
พัลส์นาฬิกาที่ 7	1	1	0	1	13
พัลส์นาฬิกาที่ 8	1	1	1	0	14
พัลส์นาฬิกาที่ 9	1	1	1	1	15
พัลส์นาฬิกาที่ 10	0	1	1	1	7
พัลส์นาฬิกาที่ 11	0	0	1	1	3
พัลส์นาฬิกาที่ 12	0	0	0	1	1
พัลส์นาฬิกาที่ 13	1	0	0	0	8
พัลส์นาฬิกาที่ 14	0	1	0	0	4
พีเรียดใหม่ 15	0	0	1	0	2

ตารางที่ 3.3 แสดงเอาท์พุทแต่ละสเด็จพระที่ออกจากชิพรีจิสเตอร์ 74LS74 เมื่อมีพัลส์นาฬิกาเข้ามา 15 พัลส์

จะได้เอาท์พุทที่ออกจากชิพรีจิสเตอร์เพียง 4 บิต ต่อสัญญาณนาฬิกา แต่ในโครงการนี้เราต้องการเอาท์พุท 8 บิต เพื่อไปควบคุมวงจรหารในเฟสล็อกกลูบ ให้ผลผลิตความถี่ไปตามอุปกรณ์ผลิตได้ดแบบสุ่ม เราจึงใช้ อีพริอม เบอร์ 2716 โดยต่อวงจรดังรูปที่ 3.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.18 แสดงการต่อวงจรอีพริอม 2716

ซึ่งข้อมูล 8 บิต เมื่อนำไปต่อกับวงจรหารเฟสสี่เหลี่ยมจะทำให้ อุปกรณ์สังเคราะห์ความถี่ผลิตความถี่ ที่ 23.1 - 24.5 เมกกะเฮิรตซ์ โดยในโครงงานนี้เราใช้อุปกรณ์ผลิตโค้ดเพียง 1 ชุด ต่อเข้ากับทั้งภาครับและ ภาคส่ง วงจรรวมของเฟสสี่เหลี่ยมและอุปกรณ์ผลิตโค้ดแบบสุ่มแสดงดังรูปที่ 3.19

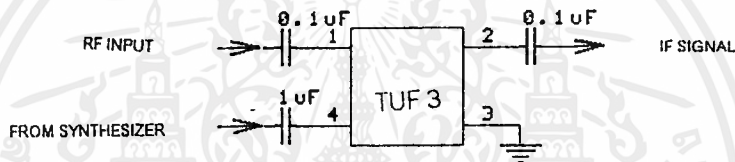
ภาคเครื่องรับ

3.4 แบบด์พาสฟิลเตอร์

แบบด์พาสฟิลเตอร์ทางด้านรับจะเหมือนทางด้านส่ง คือให้ความถี่ช่วง 23.7 - 25.7 เมกกะเฮิร์ตซ์ เพราะสัญญาณที่รับมาได้จะมีความถี่อื่นมาปะปนบ้างจะต้องทำการกรองเอาเฉพาะช่วงที่ต้องการ

3.5 วงจรมิกเซอร์

ในเครื่องรับได้ใช้ วงจรมิกเซอร์แบบ ดับเบิลบาลานซ์ไดโอดมิกเซอร์ ซึ่งเป็นไอซีสำเร็จรูปทำหน้าที่ผสมสัญญาณระหว่างที่รับมาและผ่านการขยายแล้วซึ่งมีความถี่ 23.795-25.195 เมกกะเฮิร์ตซ์ มาผสมกับสัญญาณจากอุปกรณ์สังเคราะห์ความถี่ 13.1-14.5 เมกกะเฮิร์ตซ์ ทำให้ได้สัญญาณที่ออกมาจากพอร์ทไอเอฟ เป็น 10.7 เมกกะเฮิร์ตซ์ ซึ่งจะนำความถี่นี้ไปทำการดีเทคต์สัญญาณโดยไอซี 3362



รูปที่ 3.20 แสดงการต่อมิกเซอร์ซึ่งเป็นไอซีสำเร็จรูป

3.6 ภาคดีเทคต์สัญญาณ

ในโครงงานนี้เราใช้ไอซี MC 3362 เป็นภาคเครื่องรับ โดยไอซีเบอร์ MC3362 เป็นของโมโตโรล่า ซึ่งเป็นภาครับระบบอู๊ดคอนเวอร์ชัน คือภาคไอเอฟที่มีการแปลงความถี่ที่รับได้เป็น 10.7 เมกกะเฮิร์ตซ์ แล้วค่อยลดความถี่เป็น 455 กิโลเฮิร์ตซ์อีกครั้งหนึ่ง ซึ่งเป็นวิธีที่ใช้กันโดยทั่วไปในเครื่องรับ-ส่ง วิทยุ ในปัจจุบัน

ภายในตัวของ MC3362 ยังมีภาคออสซิลเลเตอร์ ซึ่งใช้ความถี่ได้ 200 เมกกะเฮิร์ตซ์ แต่ถ้าใช้ภาคออสซิลเลเตอร์ภายนอก จะใช้งานได้กับความถี่ 450 เมกกะเฮิร์ตซ์ มีภาคดีเทคเตอร์แบบควอดราเจอร์ และวงจรซิมลิเตอร์ที่ใช้แสดงการรับสัญญาณให้ด้วย นอกจากนี้ยังมีส่วนบัฟเฟอร์ให้แก่ออสซิลเลเตอร์ของไอเอฟ ทั้งสองความถี่ เพื่อความเที่ยงตรงในการทำงานรวมทั้งมีวงจรเปรียบเทียบสำหรับใช้ดีเทคแบบ ฟรีควเอนซีชิฟ - คีอิง (Frequency Shife Keying) ภาคออสซิลเลเตอร์ตัวที่ 2 เป็นวงจรแบบ คอลพิท (Colpitts) ทำงานที่ 10.245 เมกกะเฮิร์ตซ์ ควบคุมด้วยคริสตอล มีบัฟเฟอร์เอาต์พุตที่ขา 2 เช่นกัน ขา 2 และขา 3 ใช้งานสลับกันได้

ในส่วนของมิกเซอร์จะจัดวงจรแบบสมดุลย์ เพื่อลดผลของสัญญาณแปลกปลอม มิกเซอร์ทั้ง 2 ตัวมีคอนเวอร์ชันเกิน 18 dB และ 22 dB ตามลำดับ โดยมีเสถียรภาพในการทำงานที่ไม่ขึ้นกับการเปลี่ยนแปลงแรงดันไฟเลี้ยง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่สามารถให้ไปใช้ประโยชน์ด้านอื่น ๆ ได้
เพื่อให้ออกแบบใช้งานได้ง่ายและมีราคาถูก ตำแหน่งขาไอซีและวงจรภายในจึงออกแบบมาให้ตรงกับ
ไม่ว่ากรณีใดๆ ก็ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทรามิกฟิลเตอร์ในส่วนวงจรกรองความถี่ไอเอฟได้ หลังจากผ่านวงจรฟิลเตอร์และขยายสัญญาณไอเอฟทั้ง 10.7 เมกกะเฮิร์ตซ์ และ 455 กิโลเฮิร์ตซ์ สัญญาณจะส่งกลับเข้าไปยังวงจรลิ้มิตเตอร์ ซึ่งมีความไว 10 ไมโครโวลต์ ที่ -3.0 dB ลิ้มิตตั้ง ราบเรียบถึง 1.0 เมกกะเฮิร์ตซ์

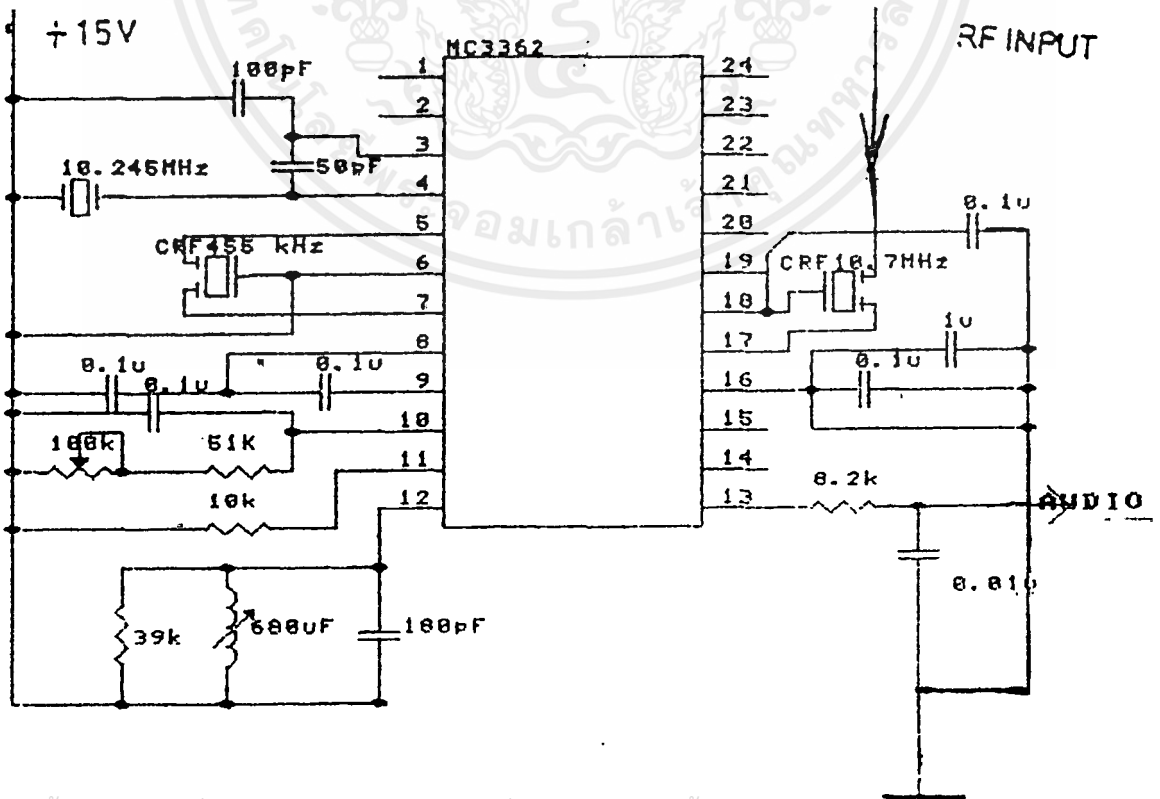
จากวงจรลิ้มิตเตอร์สัญญาณถูกส่งมายังควอดร่าเจอรตีเทกเตอร์ ซึ่งต้องมีวงจรรายนอกเพิ่มเติมคือ LC แทงค์ระหว่าง V_{cc} กับขา 12 และตัวต้านทานขนาด 68 กิโลโห์มเป็นตัวกำหนดค่าพีคเซ็ปเพอเรชั่น (Peak Separation) ของวงจรถักเทกเตอร์ ถ้าค่าต่ำจะได้ความเป็นเชิงเส้นดี แต่ความไวของวงจรถักเทกเตอร์จะลดลง

เอาท์พุทจากขา 13 จะต้องมีวงจรจัดรูปคลื่นเพื่อให้ได้เป็นสัญญาณเสียงที่ถูกต้อง ส่วนวงจรคอมพาราเตอร์ที่ขา 14 , 15 ใช้สำหรับดีเทกเตอร์จุดผ่านศูนย์ของสัญญาณ สำหรับใช้กับการรับส่งด้วยพีริเคอว์นซีพี - คีอิ่ง (Frequency Shift Keying) ซึ่งมีอัตราเร็วข้อมูลสูงตั้งแต่ 2000 ถึง 35000 บิตต่อวินาที.

ในส่วนของวงจรรับมีเตอร์ที่ขา 10 ทำงานแบบแอกทีฟโวลคือ ต่อร่วมกับ V_{cc} ใช้แสดงระดับความแรงของสัญญาณที่รับได้ โดยสังเกตจากการทำงานของวงจรลิ้มิตเตอร์ สามารถนำส่วนนี้มาใช้ในการกำหนดความแรงของสัญญาณที่รับได้ (RF Trip Level) โดยการต่อตัวต้านทานระหว่าง V_{cc} กับขา 10 วิธีการคือ ตั้งความแรงของเครื่องกำเนิดความถี่ป้อนให้แก่วงจรภาครับที่ระดับความแรงที่ต้องการหน่วยเป็น dBm แล้วอ่านค่ากระแสจาก V_{cc} มาขา 10 จะได้ค่าตัวต้านทานเท่ากับ

$$R_{10} = 0.64 V_{dc} / I_{10}$$

แต่โครงงานนี้เราใช้ในส่วนของมิกเซอร์ตัวที่สอง โดยรับสัญญาณจากตัวมิกเซอร์ ซึ่งทำการรวมระหว่างสัญญาณที่รับเข้ามากับสัญญาณที่มาจากเฟสล็อกคูลูป โดยมีวงจรดังรูปที่ 3.21



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงรูปที่ 3.21 วงจร 3362 เจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

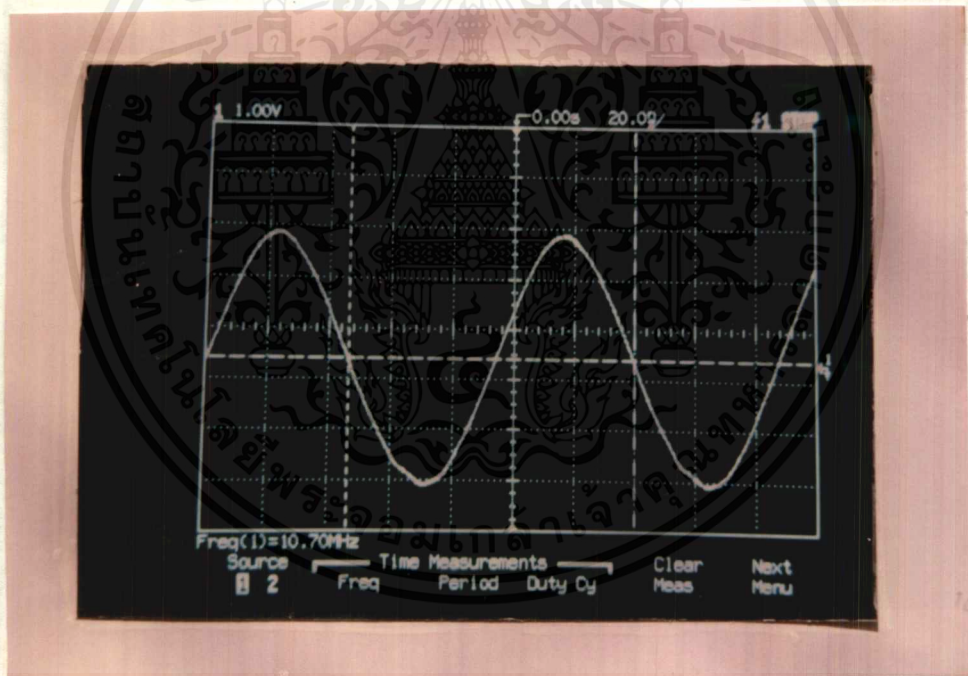
การทดลองและผลการทดลอง

ในโครงการนี้ได้ทดลองสร้างเครื่องรับ-ส่งให้สามารถรับ-ส่งสัญญาณที่ความถี่เดียวก่อนแล้วจึงทดลองรับ-ส่งแบบฮอปปีง ในที่นี้จึงได้แยกผลการทดลองเป็นรับ-ส่งความถี่เดียวกับรับส่งแบบฮอปปีง

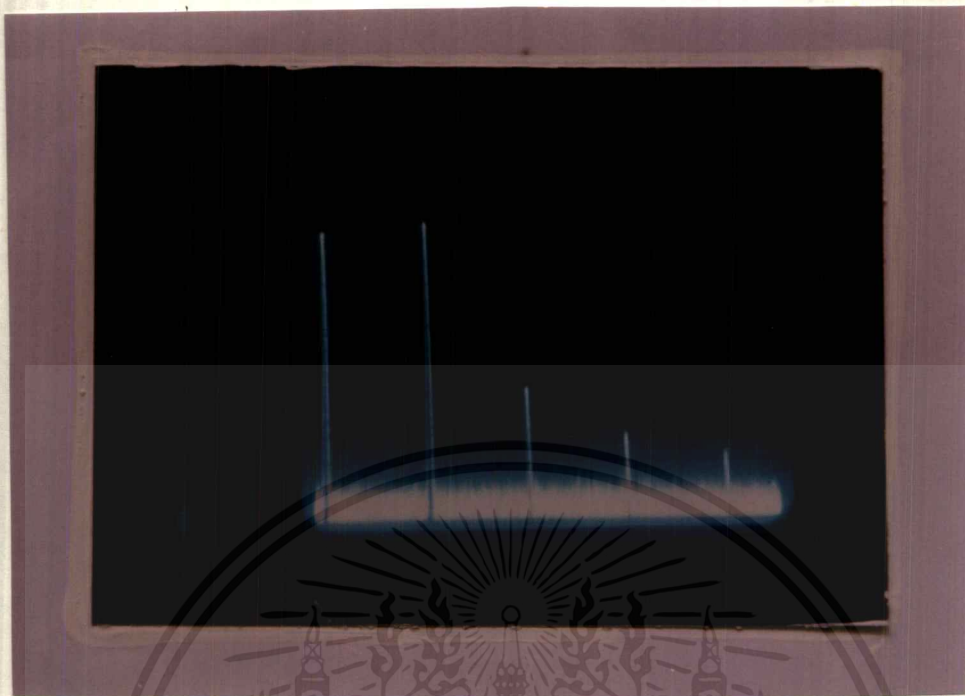
ผลการทดลองของการรับ-ส่งที่ความถี่เดียว (ขณะไม่ฮอป)

4.1 วงจรคริสตอลออสซิลเลเตอร์ และวงจรมอดูเลเตอร์

ในการทดลองต่อวงจรออสซิลเลเตอร์ตามวงจรรูปที่ 3.8 ขณะไม่ทำการมอดูเลตจะได้ผลดังรูปต่อไปนี้

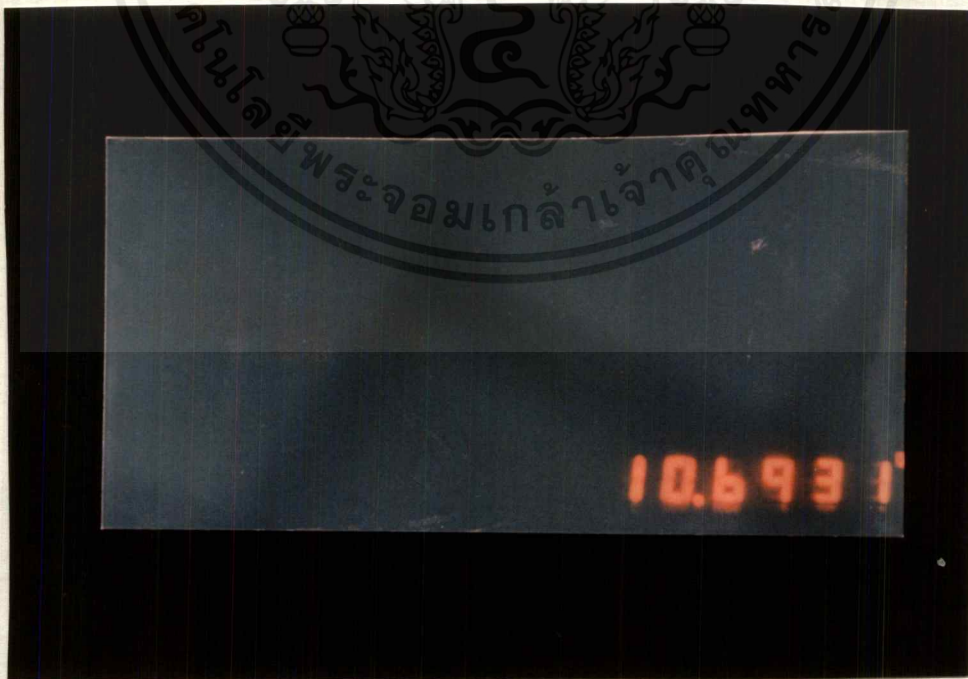


รูปที่ 4.1 สัญญาณรายนที่ เกิดจากวงจรคริสตอลออสซิลเลเตอร์ซึ่งวัดโดยออสซิลโลสโคป

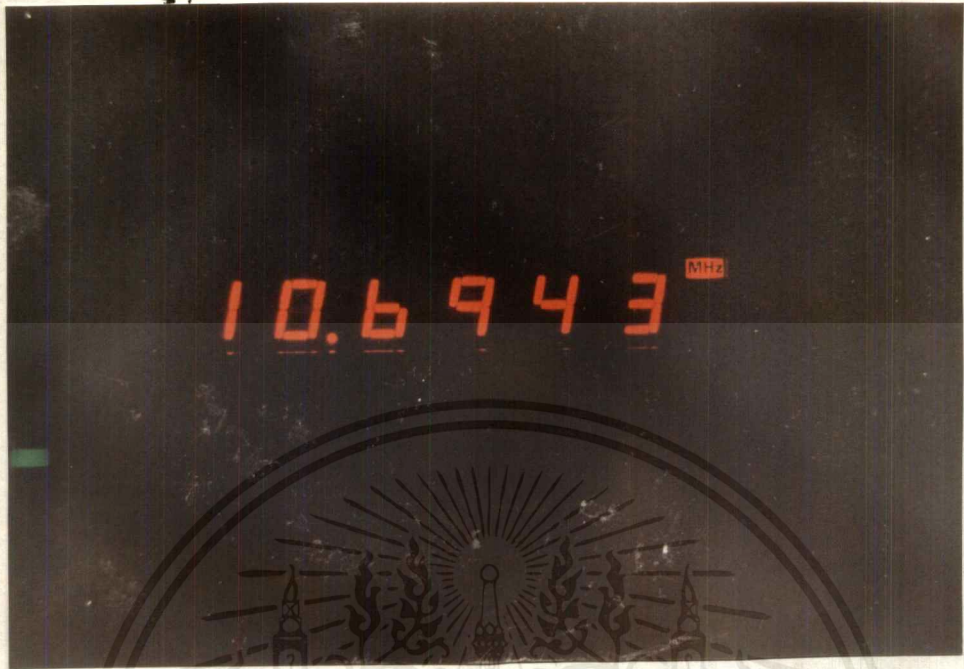


รูปที่ 4.2 แสดงสเปกตรัมของวงจรถักขอสซิลิโคน

จากรูปที่ 4.2 จะเป็นผลที่วัดจากสเปกตรัมอินฟราเรด (กำหนดให้แวนอนมีค่า 5 เมกกะเฮิร์ตซ์ต่อช่องมีแบนด์วิดท์ 300 กิโลเฮิร์ตซ์)



รูปที่ 4.3 ความถี่ที่วัดจากค่าพีเคแวนอนที่แคบเตอร์ของวงจรถักขอสซิลิโคนซึ่งยังไม่ได้ทำการมีอคูเลท
ไม่ทำการมีอคูเลทแบบไดเรกต์เฟรมจะทำให้ความถี่เป็นไปดังรูปที่ 4.4 ครั้งที่มีการนำไปใช้

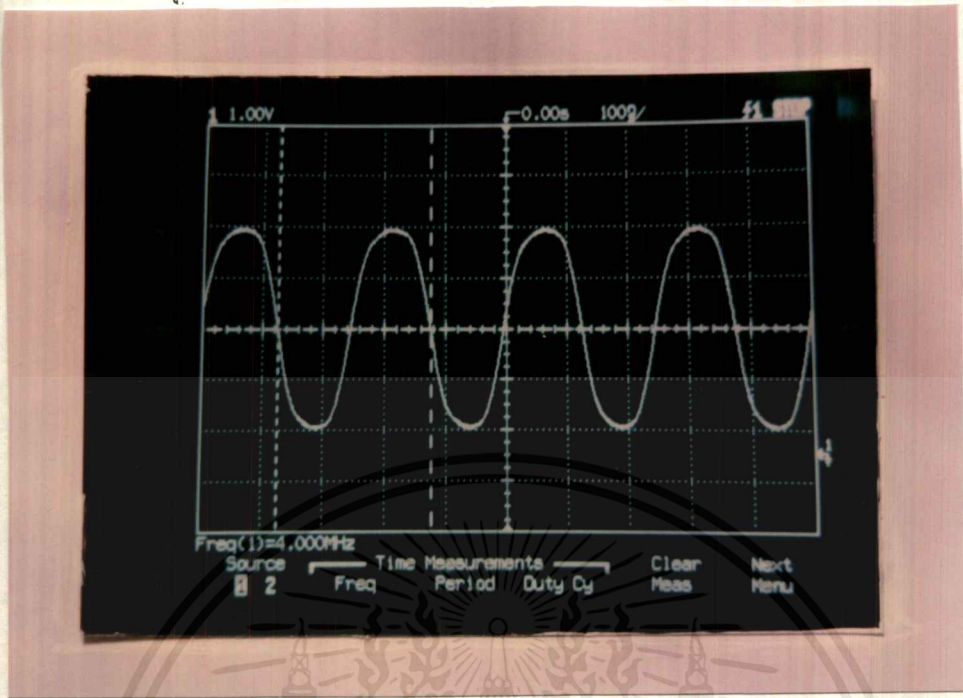


รูปที่ 4.4 ความถี่ที่วัดจากพีคควอนซีแควนเตอร์ของวงจรถิสดอลออสซิลเลเตอร์ ขณะที่มีมอดด้วยโวลท์เตจ 10 โวลท์

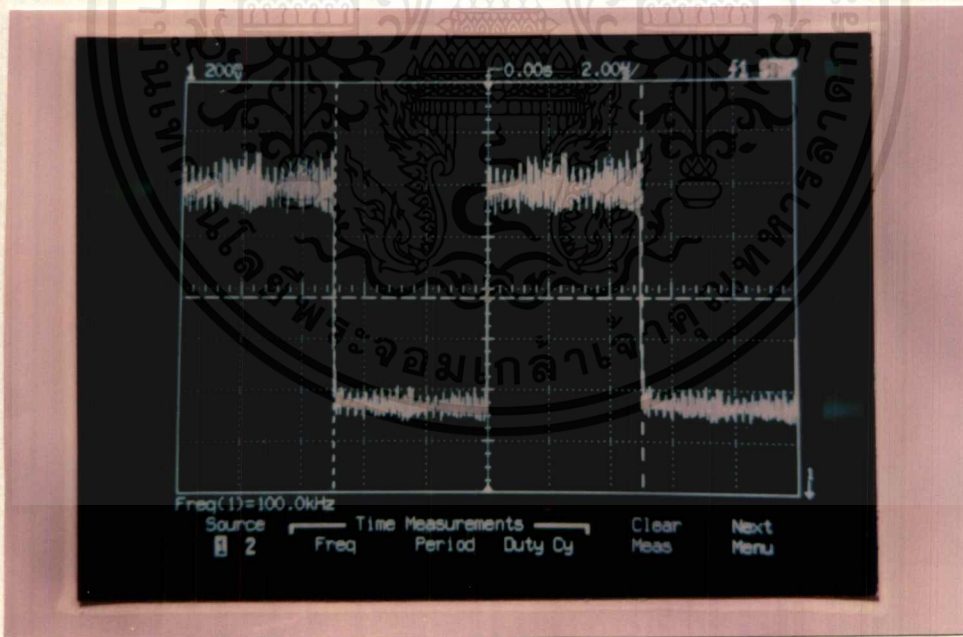
4.2 วงจรโบเฟสล็อกคูลูป

4.2.1 วงจรออสซิลเลเตอร์และวงจรถหาร

เมื่อต่อวงจรถออสซิลเลเตอร์และวงจรถหารดังรูปที่ 3.1 จะได้ผลการทดลองดังรูปที่ 4.5 และ 4.6 ตามลำดับ



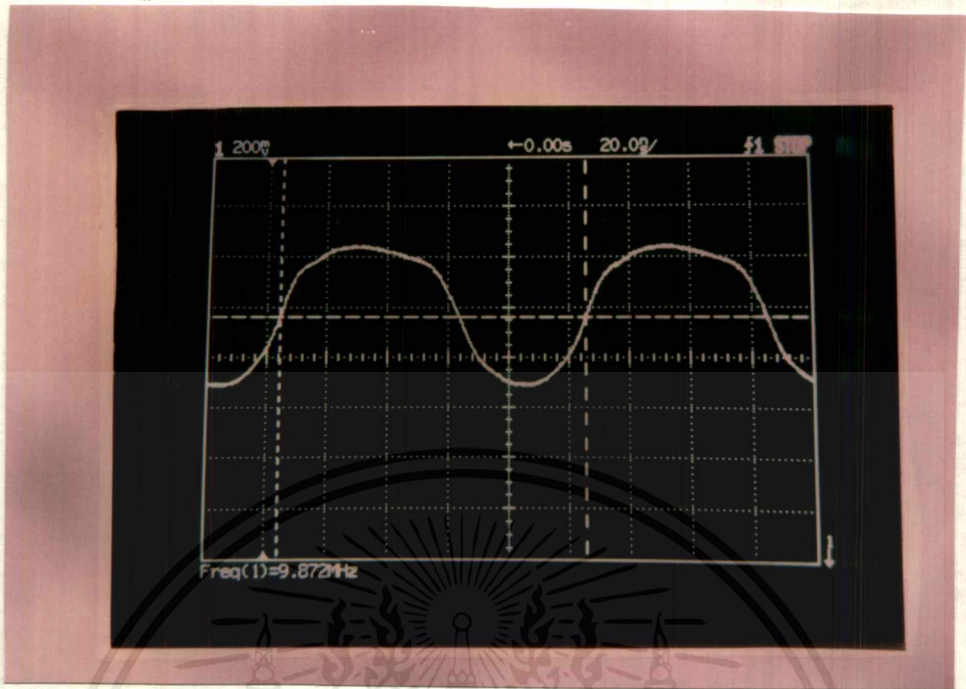
รูปที่ 4.5 เอ้าท์พุทที่ได้จากวงจรออสซิลเลเตอร์ 4 เมกกะเฮิร์ตซ์



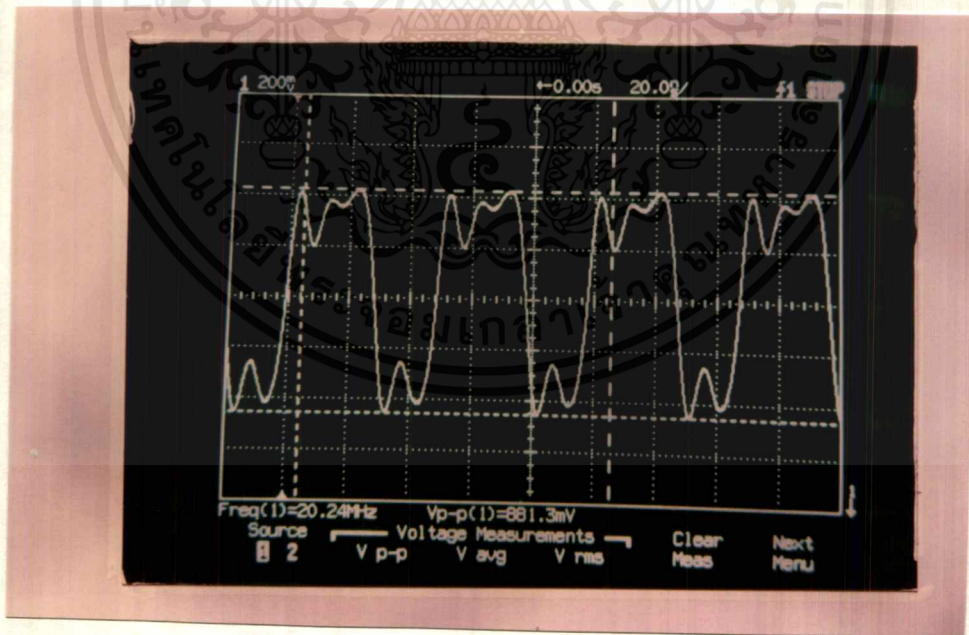
รูปที่ 4.6 เอ้าท์พุทที่ได้จากวงจรหารเมื่อนำความถี่ 4 เมกกะเฮิร์ตซ์จากออสซิลเลเตอร์ไปหาร 400 เฮิร์ตซ์

4.2.2 วงจรโวลต์เดจควมคุมออสซิลเลเตอร์

ผลการทดลองที่ได้จากวงจรโวลต์เดจควมคุมออสซิลเลเตอร์ เมื่อป้อนโวลต์เดจเข้าไปมอดูเลต 1 เอกสโวลต์และ 10 โวลต์ แสดงดังรูปที่ 4.7 ถึง 4.8 เพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงเอาต์พุตของวงจรโวลต์เตจควบคุมออสซิลเลเตอร์ เมื่อป้อนโวลต์เตจเข้าไปควบคุม 1 โวลต์

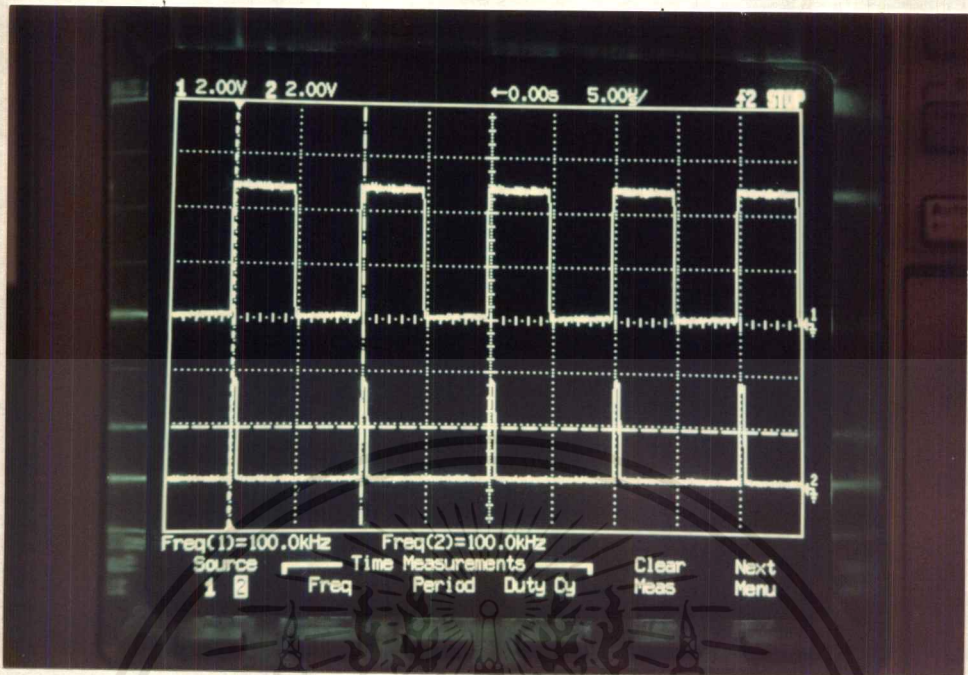


รูปที่ 4.8 แสดงเอาต์พุตของโวลต์เตจควบคุมออสซิลเลเตอร์ เมื่อป้อนเข้าไปควบคุม 10 โวลต์

ขณะที่เฟสล็อกถูกเข้าสู่สภาวะล็อก ความถี่ของวงจรผลิตความถี่อ้างอิงจะเท่ากับบวงจรหาร ซึ่งแสดง

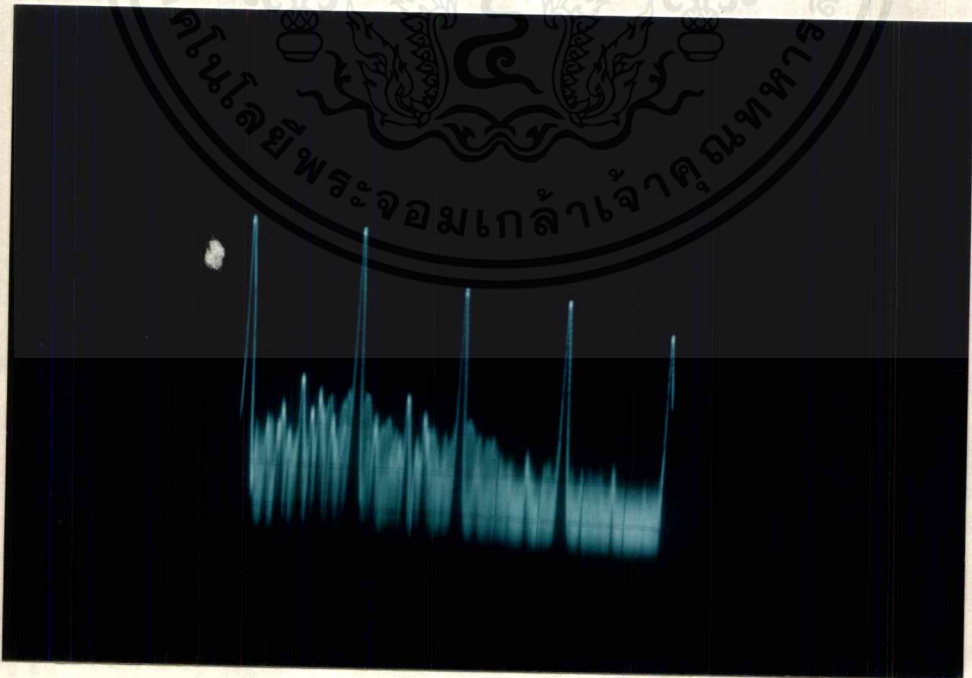
ดังรูปที่ 4.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



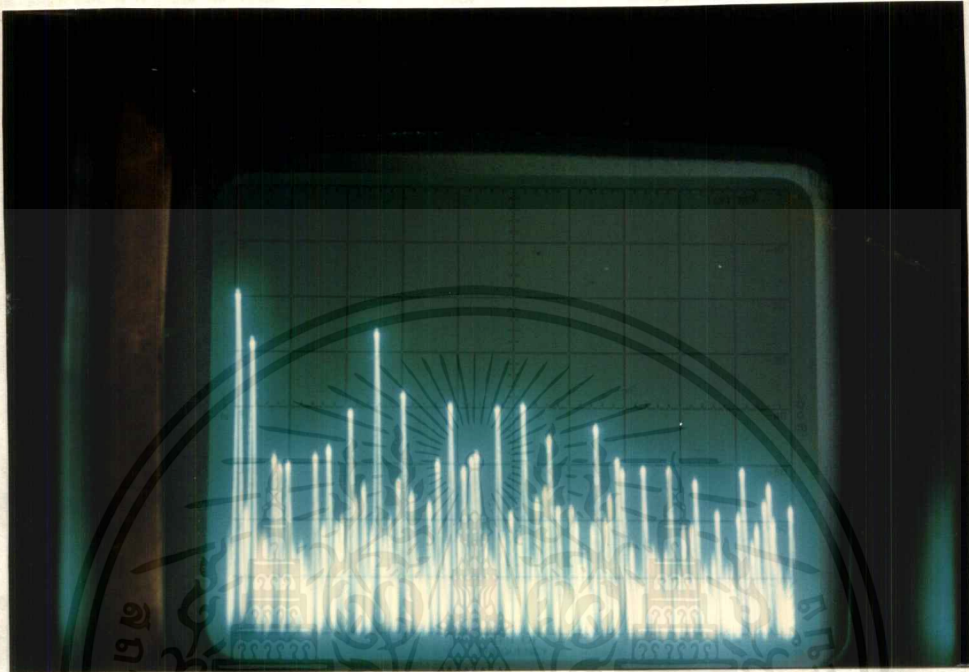
รูปที่ 4.9 แสดงสภาวะเข้าล็อกของเฟสล็อกกลุ่

และเมื่อวัดความถี่ที่ออกจากเฟสล็อกกลุ่ด้วยสเปกตรัมอนาไลเซอร์จะได้ผลดังรูปที่ 4.10



รูปที่ 4.10 แสดงความถี่ของโวลท์เตจควิปคุมออสซิลเลเตอร์ ที่วัดจากสเปกตรัมอนาไลเซอร์ ที่ความถี่ 13.0 ไมเมกะเฮิรตซ์ (กำหนดให้แนวนอนมีค่าเป็นเมกะเฮิรตซ์ต่อองศา มีเป็นตัววัด 300 กิโลเฮิรตซ์)

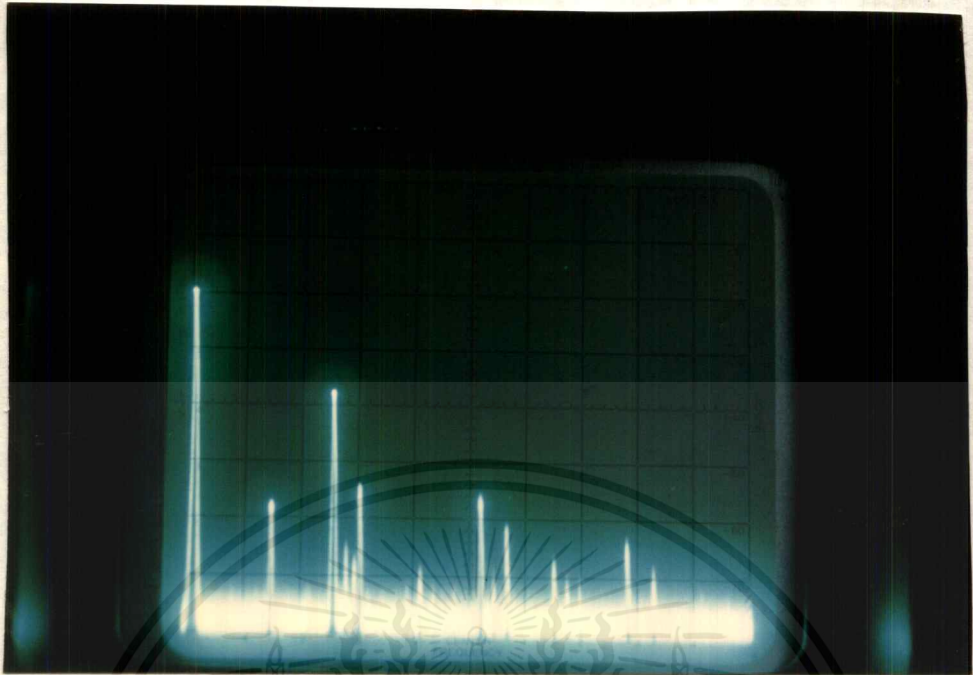
เมื่อนำสัญญาณจากคริสตอลอสซิลเลเตอร์มามิกซ์กับสัญญาณจากเฟสล็อกกลูปจะได้ผลที่ออก
จากมิกซ์ดังรูปที่ 4.11



รูปที่ 4.11 แสดงเอาท์พุทที่ออกจากมิกเซอร์ที่ผสมสัญญาณระหว่างออสซิลเลเตอร์ 10.695 เมกกะเฮิร์ตซ์ กับ
สัญญาณจากเฟสล็อกกลูป 13.0 เมกกะเฮิร์ตซ์ (กำหนดให้แวนอนมีค่า 10 เมกกะเฮิร์ตซ์ต่อช่อง มีแบนด์วิดท์
100 กิโลเฮิร์ตซ์)

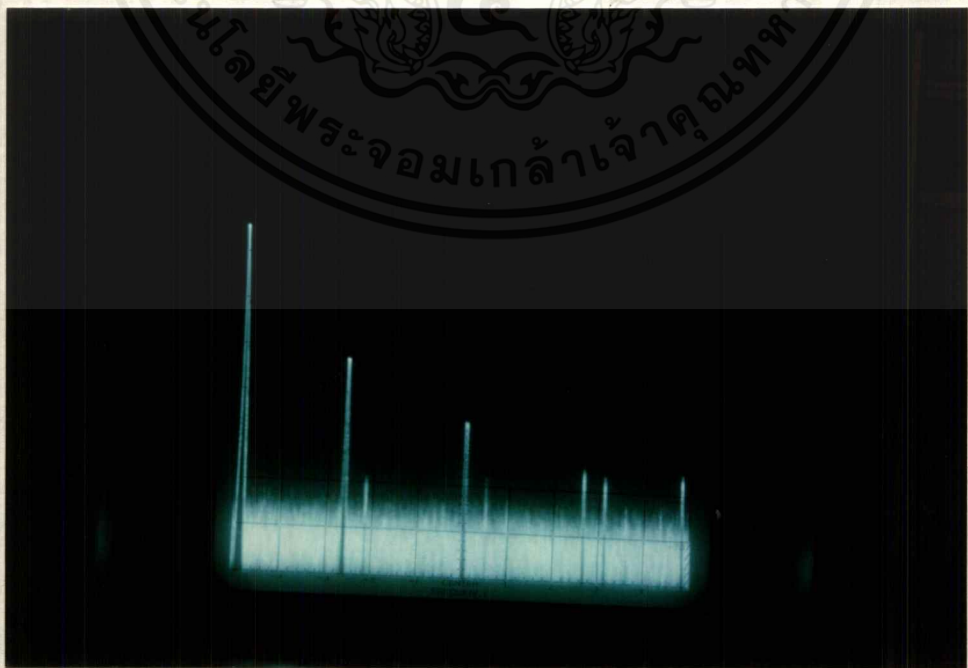
สัญญาณที่ได้จากมิกเซอร์จะมีความถี่ซึ่งเราไม่ต้องการป้อนมาด้วย จึงต้องทำการกรองเอาเฉพาะ
ความถี่ที่เราต้องการออกมา ซึ่งผลที่ได้แสดงดังรูปที่ 4.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 แสดงสัญญาณที่ถูกกรองเอาเฉพาะความถี่ 23.695 เมกกะเฮิรตซ์ (กำหนดให้แบนวอนมีค่า 10 เมกกะเฮิรตซ์ต่อช่อง มีแบนด์วิดท์ 100 กิโลเฮิรตซ์)

สัญญาณที่เข้าไปทางด้านรับจะถูกมิกซ์กับสัญญาณจากเฟสล็อกกรุป 13.0 เมกกะเฮิรตซ์ จะได้ความถี่ 10.695 เมกกะเฮิรตซ์ และถูกกรองด้วยเซรามิกฟิลเตอร์ 10.7 เมกกะเฮิรตซ์ ซึ่งแสดงดังรูปที่ 4.13



เอกสรูปที่ 4.13 ความถี่ที่เข้ามากำหนดที่แคเตอร์ ซึ่งมีความถี่ 10.7 เมกกะเฮิรตซ์ (ความถี่กว้างในแบนวอน 5 เมกกะเฮิรตซ์ต่อช่อง มีแบนด์วิดท์ 100 กิโลเฮิรตซ์) นี้อาหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

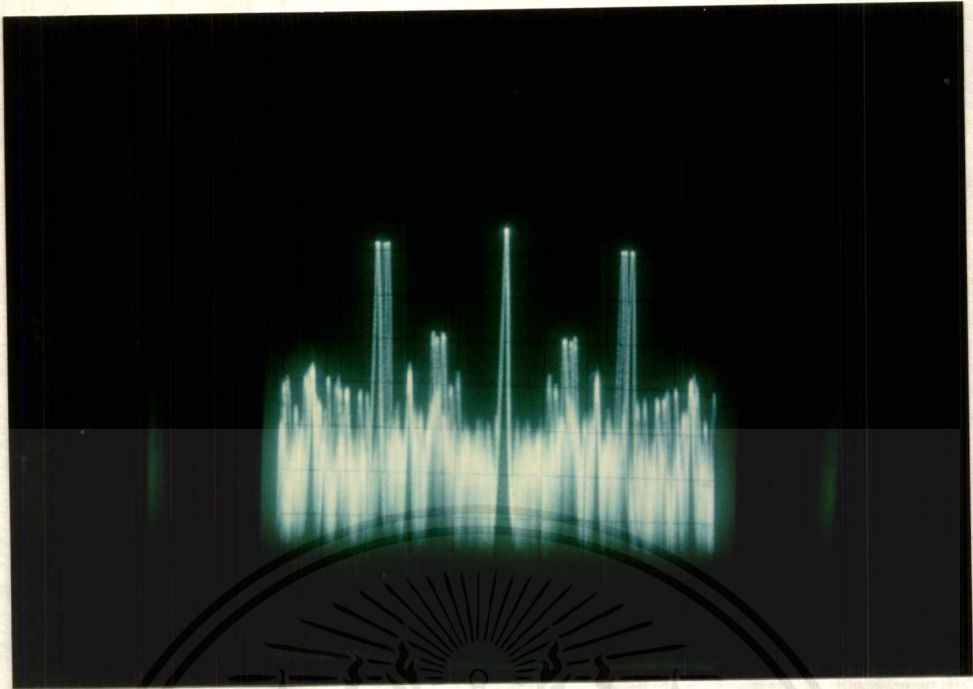
สัญญาณซึ่งมีความถี่ 10.7 เมกกะเฮิร์ตซ์ จะถูกรวมกับความถี่ออสซิลเลเตอร์ 10.245 เมกกะเฮิร์ตซ์ จะได้ความถี่ 455 กิโลเฮิร์ตซ์ เพื่อนำไปตีเทคสัญญาณ ซึ่งได้ทำการมอดูเลตด้วยความถี่ 560 เฮิร์ตซ์ทางด้าน ภาคล่ง ผลที่ได้แสดงดังรูปที่ 4.14



รูปที่ 4.14 สัญญาณที่ตีเทคได้ที่ขา 13 ของ 3362 เมื่อมอดูเลตด้วยฟังก์ชันเจเนอเรเตอร์ที่มีความถี่ 560 เฮิร์ตซ์ ทางด้านส่ง

ผลการทดลองของการรับ-ส่ง ที่หลายความถี่ (ฮอปป์ิง)

สัญญาณที่ได้จากโวลท์เตจควบคุมออสซิลเลเตอร์ ขณะเกิดการฮอปป์ิง คือจะเปลี่ยนความถี่ไปตาม อุปกรณ์ผลิตโค้ดแบบสุ่ม แสดงดังรูปที่ 4.15 และ 4.16

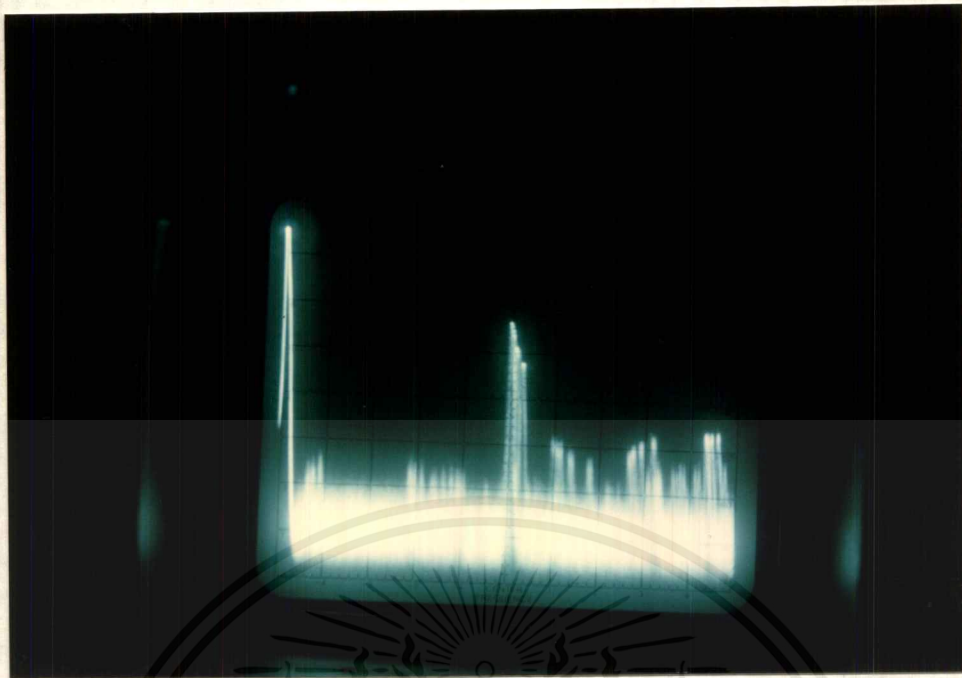


รูปที่ 4.15 แสดงความถี่ของเฟสล็อกกลุ่มอะตอม (กำหนดให้แวนอนมีค่า 5 เมกกะเฮิรตซ์ต่อช่อง มีแบนด์วิดท์ 100 กิโลเฮิรตซ์)



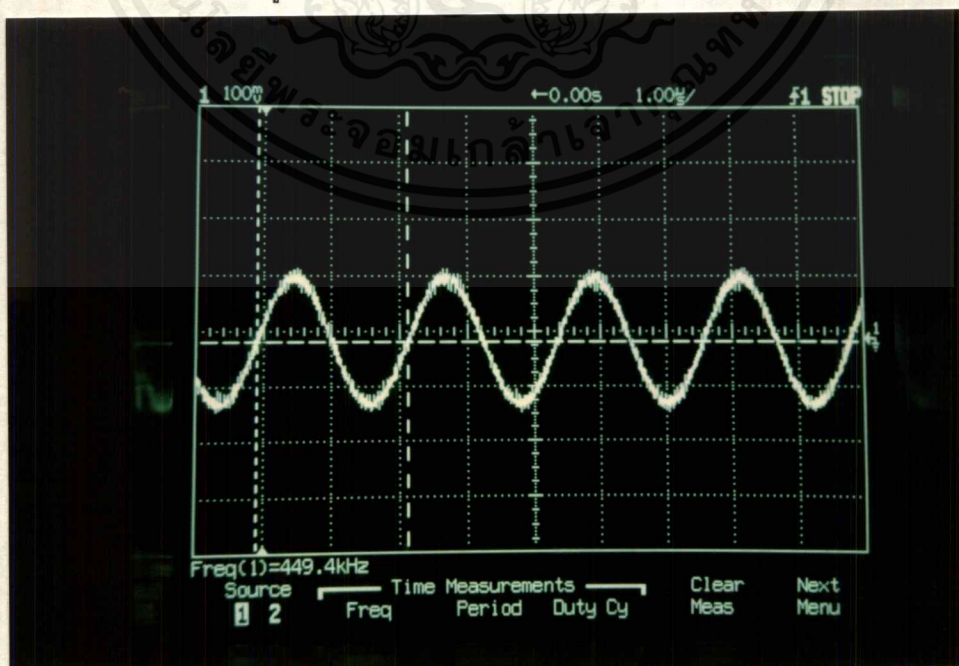
รูปที่ 4.16 แสดงความถี่ของเฟสล็อกกลุ่มอะตอม (กำหนดให้แวนอนมีค่า 1 เมกกะเฮิรตซ์ต่อช่อง มีแบนด์วิดท์ 100 กิโลเฮิรตซ์)

เอกสารนี้เป็นหลักฐานที่ได้จากแบนด์พาสฟิลเตอร์ขณะที่มีการฮอป แสดงดังรูปที่ 4.17 ทั่วไปใช้ประโยชน์ด้านการค้าไม่วากกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



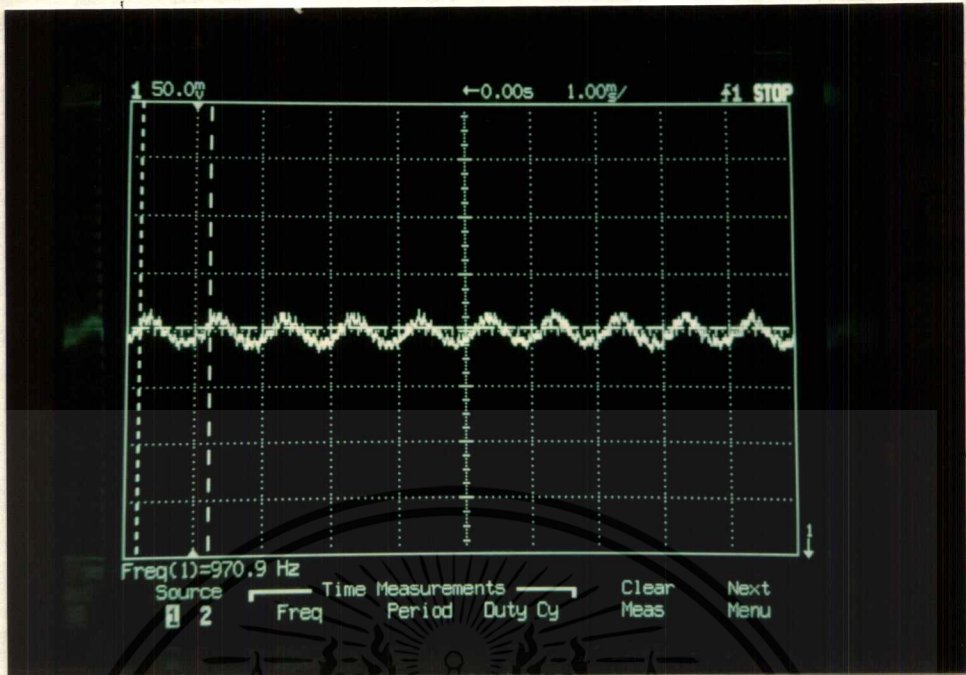
รูปที่ 4.17 สัญญาณที่ได้จากแบนด์พาสฟิลเตอร์ขณะฮอป (กำหนดให้แวนอนมีค่า 5 เมกกะเฮิร์ตซ์ต่อช่อง มีแบนด์วิดท์ 100 กิโลเฮิร์ตซ์)

เมื่อรับสัญญาณที่มีการฮอปเข้ามาและทำการมิกซ์กับสัญญาณจากเฟสล็อกลูบที่มีความถี่เหมือนกันทางด้านส่ง จะได้ความถี่ 10.7 เมกกะเฮิร์ตซ์ เข้า MC 3362 มามิกซ์กับความถี่ 10.245 เมกกะเฮิร์ตซ์ จะได้ความถี่ 455 กิโลเฮิร์ตซ์ ดังแสดงในรูปที่ 4.18



รูปที่ 4.18 แสดงสัญญาณที่วัดได้ที่ขา 7 ของไอซี 3362

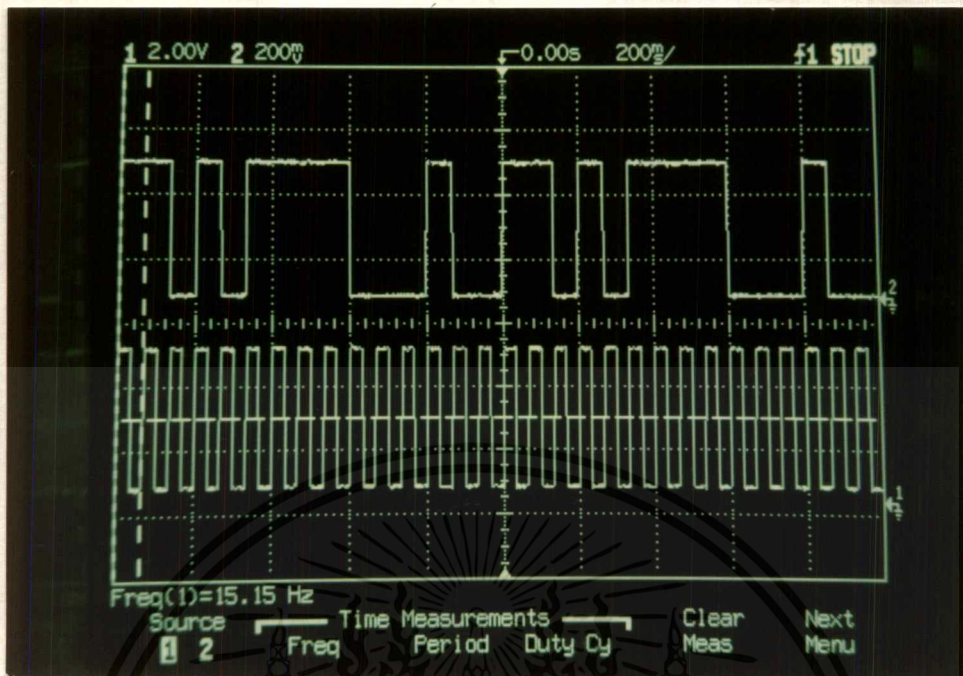
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การเรียงหน้าปกการแก้ไขเท่านั้น มิใช่สัญญาที่นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดที่ผู้สนใจได้ขโมยความถี่ที่มีการฮอป โดยมอดูเลตด้วยความถี่ 970 กิโลเฮิร์ตซ์ทางด้านส่ง
 ไปใช้



รูปที่ 4.19 แสดงสัญญาณที่ตีเทคออกมาที่ขา 13 ขณะมีการชอป

ผลการทดลองของอุปกรณ์ผลิตโค้ดแบบสุ่ม

เมื่อต่อวงจรคัลลอกและวงจรผลิตโค้ดแบบสุ่มตามรูปที่ 3.16 และ 3.17 จะได้ผลการทดลองดังรูปที่ 4.20 ซึ่งแสดงให้เห็นว่าอุปกรณ์ผลิตโค้ดแบบสุ่มจะผลิตโค้ดซ้ำกันทุกๆ 15 คล็อก



รูปที่ 4.20 สัญญาณที่ออกจากวงจรถอดและวงจรมลิตโค้ดแบบสุ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และบทสรุป

ในโครงการนี้ได้สร้างเครื่องรับ-ส่งแบบฟรีควอนซ์ฮอปปีง โดยสร้างอุปกรณ์ส่งและอุปกรณ์รับโดยมีส่วนสำคัญคือเฟสล็อกคูลูป และได้สร้างอุปกรณ์ผลิตโค้ดแบบสุ่ม ซึ่งสามารถผลิตสัญญาณได้ 15 ช่องสัญญาณโดยใช้คัลลอคความถี่ 15 เฮิร์ตซ์ คือเวลาใน 1 ฮอปเป็น 67 มิลิวินาที เนื่องจากว่าถ้าสร้างให้อุปกรณ์ผลิตโค้ดแบบสุ่ม ผลิตความถี่ที่มีความถี่สูงกว่านี้ จะทำให้เฟสล็อกคูลูปเข้าสู่สภาวะล็อกไม่ทัน

วงจรเฟสล็อกคูลูปในเครื่องรับและเครื่องส่งจะต้องเหมือนกันผลิตความถี่ได้เท่ากัน แต่ในโครงการนี้ วงจรเฟสล็อกคูลูปจะผลิตความถี่ต่างกันเล็กน้อยทำให้สัญญาณที่รับ-ส่งไม่ดีเท่าที่ควร และในการทดลองนี้เกิดสัญญาณรบกวนมากซึ่งเป็นการยากที่จะสร้างแบนพาสฟิลเตอร์ให้กรองเฉพาะความถี่ที่เราต้องการโดยไม่มี ความถี่อื่นปะปน จึงเป็นอีกสาเหตุหนึ่งที่ทำให้รับสัญญาณไม่ดีเท่าที่ควรจึงควรแก้ไข โดยใส่อุปกรณ์ต่างๆ ในชีลด์ (Shield) เพื่อป้องกันสัญญาณรบกวนต่างๆ

จากการทดลองรับและส่งความถี่ในย่านความถี่เสียงถือว่าประสบผลสำเร็จเพราะเครื่องรับและเครื่องส่งสามารถรับและส่งกันได้โดยที่ความถี่มีการฮอปไปตามอุปกรณ์ผลิตโค้ดแบบสุ่ม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

MC1648

VOLTAGE-CONTROLLED OSCILLATOR

The MC1648 requires an external parallel tank circuit consisting of the inductor (L) and capacitor (C).

A varactor diode may be incorporated into the tank circuit to provide a voltage variable input for the oscillator (VCO). The MC1648 was designed for use in the Motorola Phase-Locked Loop shown in Figure 9. This device may also be used in many other applications requiring a fixed or variable frequency clock source of high spectral purity. (See Figure 2.)

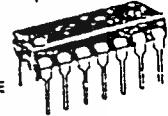
The MC1648 may be operated from a +5.0 Vdc supply or a -5.2 Vdc supply, depending upon system requirements.

Supply Voltage	Gnd Pins	Supply Pins
-5.0 Vdc	7, 9	1, 14
-5.2 Vdc	1, 14	7, 9

VOLTAGE-CONTROLLED OSCILLATOR

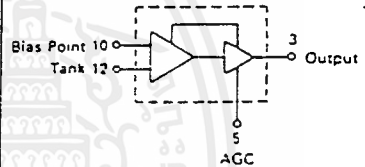


L SUFFIX
CERAMIC PACKAGE
CASE 632



P SUFFIX
PLASTIC PACKAGE
CASE 646

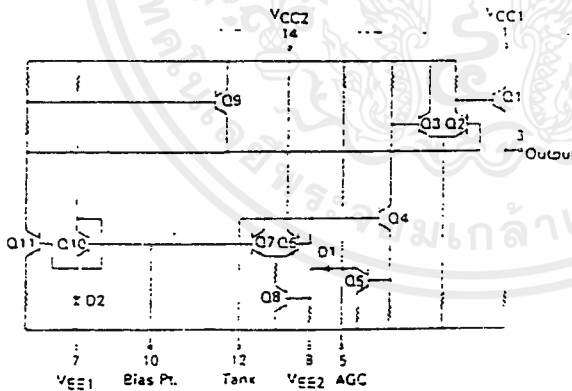
LOGIC DIAGRAM



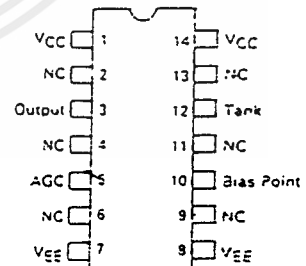
Input Capacitance = 6.0 pF typ
Maximum Series Resistance for L (External Inductance) = 50 Ω typ
Power Dissipation = 150 mW typ/pkg (±5.0 Vdc Supply)
Maximum Output Frequency = 225 MHz typ

VCC1 = Pin 1
VCC2 = Pin 14
VEE = Pin 7

FIGURE 1 — CIRCUIT SCHEMATIC



PIN ASSIGNMENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1648

TEST VOLTAGE/CURRENT VALUES				
4 Test		(Volts)		mA dc
Temperature	V _{IHmax}	V _{ILmin}	V _{CC}	I _L
MC1648				
-30°C	-3.2	-3.7	-5.2	-5.0
-25°C	-3.35	-3.85	-5.2	-5.0
-85°C	-3.5	-4.0	-5.2	-5.0

ELECTRICAL CHARACTERISTICS

Supply Voltage = -5.0 Volts

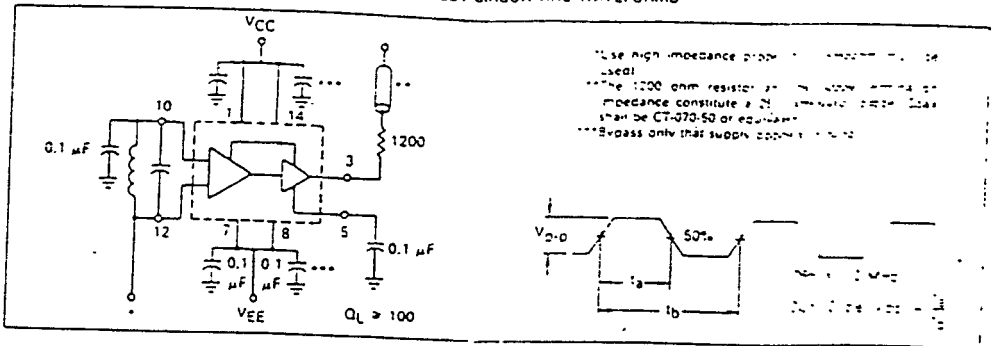
Characteristic	Symbol	-30°C		-25°C		+85°C		Unit	Conditions
		Min	Max	Min	Max	Min	Max		
Power Supply Drain Current	I _E	—	—	—	41	—	—	mA dc	Inputs and outputs open.
Logic "1" Output Voltage	V _{OH}	-1.045	-0.815	-0.96	-0.75	-0.85	-0.64	V dc	V _{ILmin} to Pin 12, I _L to Pin 3.
Logic "0" Output Voltage	V _{OL}	-1.89	-1.65	-1.85	-1.62	-1.83	-1.575	V dc	V _{IHmax} to Pin 12, I _L to Pin 3.
Bias Voltage	V _{Bias} *	-3.6	-3.3	-3.75	-3.45	-3.9	-3.6	V dc	V _{ILmin} to Pin 12.
		Min	Typ	Max	Min	Typ	Max	Min	
Peak-to-Peak Tank Voltage	V _{p.p}	—	—	—	400	—	—	mV	
Output Duty Cycle	V _{dc}	—	—	—	50	—	—	%	See Figure 3.
Oscillation Frequency	f _{max} **	—	225	—	200	225	—	MHz	

* This measurement guarantees the dc potential at the bias point for purposes of incorporating a varactor tuning diode at this point.
 ** Frequency variation over temperature is a direct function of the J_C J₃ Temperature and J_L J₃ Temperature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1648

FIGURE 3 — TEST CIRCUIT AND WAVEFORMS



OPERATING CHARACTERISTICS

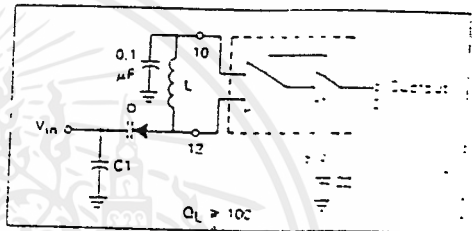
Figure 1 illustrates the circuit schematic for the MC1648. The oscillator incorporates positive feedback by coupling the base of transistor Q6 to the collector of Q7. An automatic gain control (AGC) is incorporated to limit the current through the emitter-coupled pair of transistors (Q7 and Q6) and allow optimum frequency response of the oscillator.

In order to maintain the high Q of the oscillator, and provide high spectral purity at the output, transistor Q4 is used to translate the oscillator signal to the output differential pair Q2 and Q3. Q2 and Q3, in conjunction with output transistor Q1, provides a highly buffered output which produces a square wave. Transistors Q9 and Q11 provide the bias drive for the oscillator and output buffer. Figure 2 indicates the high spectral purity of the oscillator output (pin 3).

When operating the oscillator in the voltage controlled mode (Figure 4), it should be noted that the cathode of the varactor diode (D) should be biased at least "2" VBE above VEE (= 1.4 V for positive supply operation).

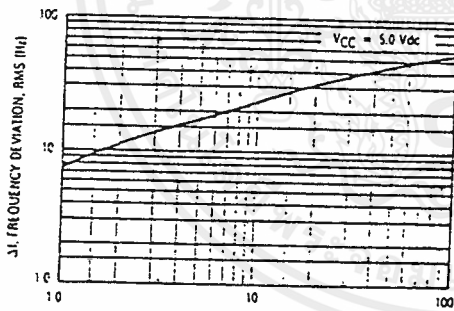
When the MC1648 is used with a constant dc voltage

FIGURE 4 — THE MC1648 OPERATING IN THE VOLTAGE CONTROLLED MODE



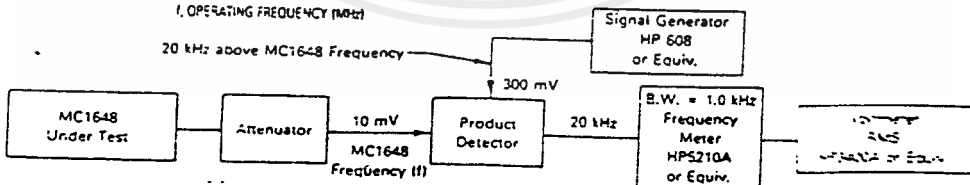
to the varactor diode, the output frequency may vary slightly because of internal noise versus operating frequency in Figure 5.

FIGURE 5 — NOISE DEVIATION TEST CIRCUIT AND WAVEFORM



Oscillator Tank Components (Circuit of Figure 4)

f MHz	D	Q
10-10	MV2115	20
10-60	MV2116	15
60-100	MV2106	15



$$\text{Frequency Deviation} = \frac{(\text{HPS210A output voltage}) (\text{Full Scale Frequency})}{1.0 \text{ Volt}}$$

NOTE: Any frequency deviation caused by the signal generator and MC1648 power supply should be determined and minimized prior to testing.

MC1648

TRANSFER CHARACTERISTICS IN THE VOLTAGE CONTROLLED MODE USING EXTERNAL VARACTOR DIODE AND COIL. $T_A = 25^\circ\text{C}$

FIGURE 6

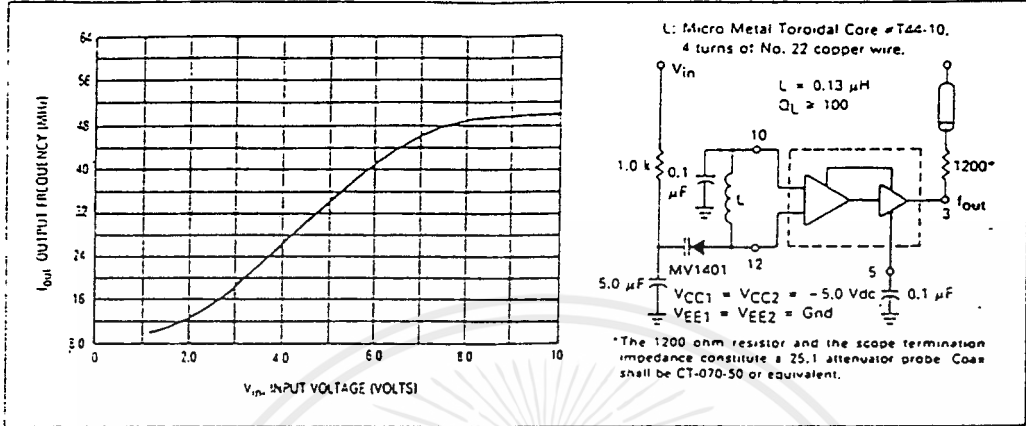


FIGURE 7

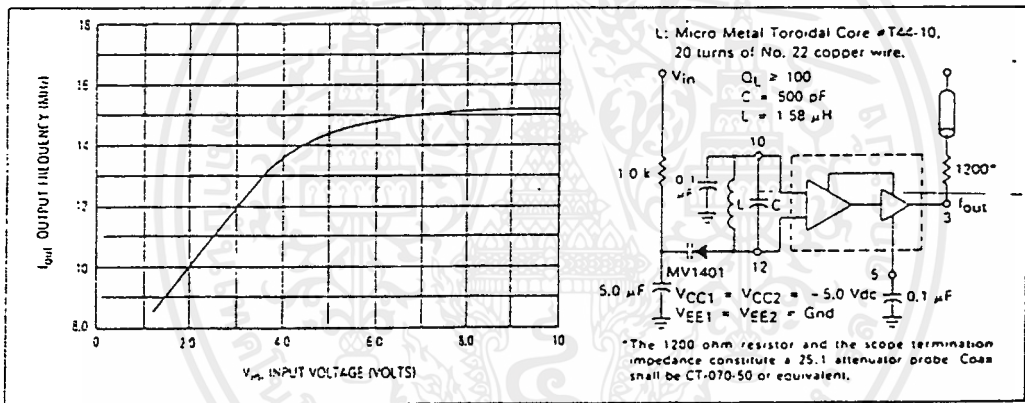
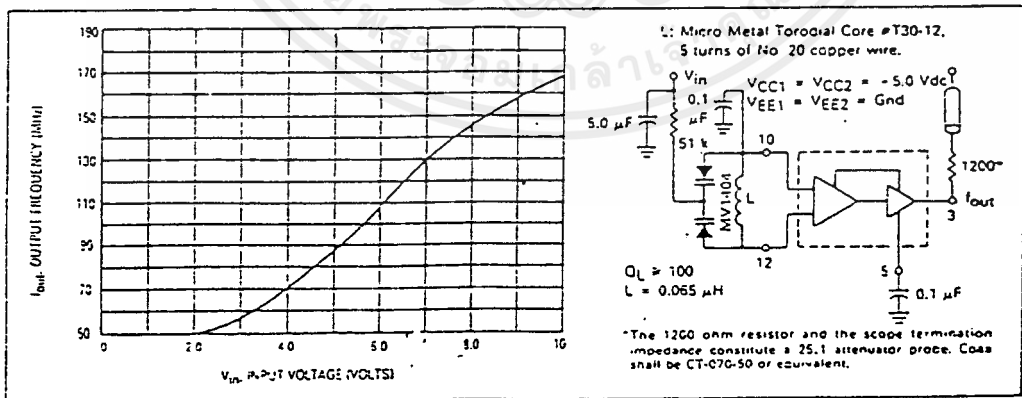


FIGURE 8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical transfer characteristics for the oscillator in the voltage controlled mode are shown in Figures 6, 7, and 8. Figures 6 and 8 show transfer characteristics employing only the capacitance of the varactor diode (plus the input capacitance of the oscillator, 6.0 pF typical). Figure 7 illustrates the oscillator operating in a voltage controlled mode with the output frequency range limited. This is achieved by adding a capacitor in parallel with the tank circuit as shown. The 1.0 k Ω resistor in Figures 6 and 7 is used to protect the varactor diode during testing. It is not necessary as long as the dc input voltage does not cause the diode to become forward biased. The larger-valued resistor (51 k Ω) in Figure 8 is required to provide isolation for the high-impedance junctions of the two varactor diodes.

The tuning range of the oscillator in the voltage controlled mode may be calculated as:

$$\frac{f_{\max}}{f_{\min}} = \frac{\sqrt{C_D(\max) + C_S}}{\sqrt{C_D(\min) + C_S}}$$

$$\text{where } f_{\min} = \frac{1}{2\pi \sqrt{L(C_D(\max) + C_S)}}$$

C_S = shunt capacitance (input plus external capacitance).

C_D = varactor capacitance as a function of bias voltage.

Good RF and low-frequency bypassing is necessary on the power supply pins. (See Figure 2.)

Capacitors C1 and C2 of Figure 41 should be used to bypass the AGC point and the VCO input (varactor diode), guaranteeing only dc levels at these points.

For output frequency operation between 1.0 MHz and 50 MHz a 0.1 μ F capacitor is sufficient for C1 and C2. At higher frequencies, smaller values of capacitance should be used; at lower frequencies, larger values of capacitance. At high frequencies the value of bypass capacitors depends directly upon the physical layout of the system. All bypassing should be as close to the package pins as possible to minimize unwanted lead inductance.

The peak-to-peak swing of the tank circuit is set internally by the AGC circuitry. Since voltage swing of the tank circuit provides the drive for the output buffer, the AGC potential directly affects the output waveform. If it is desired to have a sine wave at the output of the MC1648, a series resistor is tied from the AGC point to the most negative power potential (ground if -5.0 volt supply is used, -5.2 volts if a negative supply is used) as shown in Figure 10.

At frequencies above 100 MHz typ, it may be desirable to increase the tank circuit peak-to-peak voltage in order to shape the signal at the output of the MC1648. This is accomplished by tying a series resistor (1.0 k Ω minimum) from the AGC to the most positive power potential (+5.0 volts if a -5.0 volt supply is used, ground if a -5.2 volt supply is used). Figure 11 illustrates this principle.

APPLICATIONS INFORMATION

The phase locked loop shown in Figure 9 illustrates the use of the MC1648 as a voltage controlled oscillator. The figure illustrates a frequency synthesizer useful in tuners for FM broadcast, general aviation, maritime and land-mobile communications, amateur and CB receivers. The system operates from a single +5.0 Vdc supply, and requires no internal translations, since all components are compatible.

Frequency generation of this type offers the advantages of single crystal operation, simple channel selection, and elimination of special circuitry to prevent harmonic lockup. Additional features include dc digital switching (preferable over RF switching with a multiple crystal system), and a broad range of tuning (up to 150 MHz, the range being set by the varactor diode).

The output frequency of the synthesizer loop is determined by the reference frequency and the number programmed at the programmable counter: $f_{\text{out}} = Nf_{\text{ref}}$. The channel spacing is equal to frequency (f_{ref}).

For additional information on applications and designs for phase locked-loops and digital frequency synthesizers, see Motorola Brochure BR504/D, Electronic Tuning Address Systems, (ETAS).

Figure 10 shows the MC1648 in the variable frequency mode operating from a +5.0 Vdc supply. To obtain a sine wave at the output, a resistor is added from the AGC circuit (pin 5) to VEE.

Figure 11 shows the MC1648 in the variable frequency mode operating from a +5.0 Vdc supply. To extend the useful range of the device (maintain a square wave output



2N3903
2N3904

NPN SILICON ANNULAR TRANSISTORS

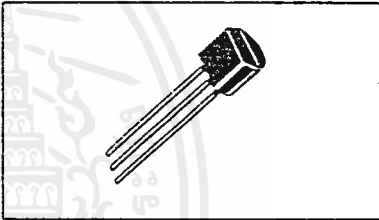
... designed for general purpose switching and amplifier applications and for complementary circuitry with types 2N3905 and 2N3906.

- High Voltage Ratings — $V_{(BR)CEO} = \pm 0$ Volts (Min)
- Current Gain Specified from 100 μ A to 100 mA
- Complete Switching and Amplifier Specifications
- Low Capacitance — $C_{OD} = 4.0$ pF (Max)

NPN SILICON SWITCHING & AMPLIFIER TRANSISTORS

MAXIMUM RATINGS

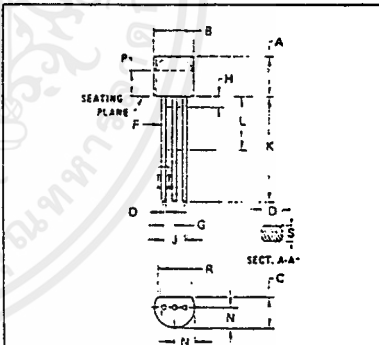
Rating	Symbol	Value	Unit
*Collector-Emitter Voltage	V_{CE0}	40	Vdc
*Collector-Base Voltage	V_{CB0}	60	Vdc
*Emitter-Base Voltage	V_{EB0}	5.0	Vdc
*Collector Current — Continuous	I_C	200	mA dc
**Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625 5.0	mW mW/°C
Total Power Dissipation @ $T_A = 60^\circ\text{C}$	P_D	450	mW
**Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5 12	Watts mW/°C
**Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to 150	°C



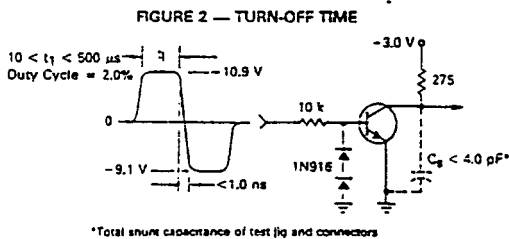
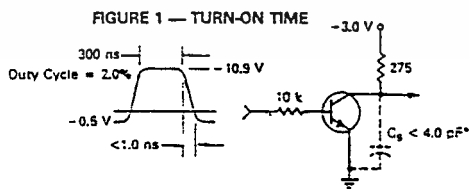
THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	°C/W
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	°C/W

*Indicates JEDEC Registered Data.
**Motorola guarantees this data in addition to the JEDEC Registered Data.



EQUIVALENT SWITCHING TIME TEST CIRCUITS



NOTES.

1. CONTOUR OF PACKAGE BEYOND ZONE "P" IS UNCONTROLLED.
2. DIM "F" APPLIES BETWEEN "H" AND "L". DIM "O" & "S" APPLIES BETWEEN "L" & 12.70 mm (0.5") FROM SEATING PLANE. LEAD DIM IS UNCONTROLLED IN "H" & BEYOND 12.70 mm (0.5") FROM SEATING PLANE.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	4.32	5.33	0.170	0.210
B	2.54	5.21	0.175	0.205
C	3.18	4.19	0.125	0.165
D	0.41	0.56	0.016	0.022
F	2.41	0.48	0.016	0.019
G	1.14	1.40	0.045	0.055
H	-	2.54	-	0.100
J	3.41	3.67	0.095	0.105
K	12.70	-	0.500	-
L	5.35	-	0.250	-
M	2.03	2.67	0.080	0.105
P	2.92	-	0.115	-
R	1.43	-	0.135	-
S	0.36	0.41	0.014	0.016

All JEDEC dimensions and notes apply.

CASE 29-02
(TO-226AA)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

*ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)					
Characteristic	Symbol	Min	Max	Unit	
OFF CHARACTERISTICS					
Collector-Emitter Breakdown Voltage ⁽¹⁾ ($I_C = 1.0\text{ mA dc}, I_B = 0$)	$V_{(BR)CEO}$	40	—	Vdc	
Collector-Base Breakdown Voltage ($I_C = 10\text{ }\mu\text{A dc}, I_E = 0$)	$V_{(BR)CBO}$	60	—	Vdc	
Emitter-Base Breakdown Voltage ($I_E = 10\text{ }\mu\text{A dc}, I_C = 0$)	$V_{(BR)EBO}$	6.0	—	Vdc	
Collector Cutoff Current ($V_{CE} = 30\text{ Vdc}, V_{EB(off)} = 3.0\text{ Vdc}$)	I_{CEX}	—	50	nAdc	
Base Cutoff Current ($V_{CE} = 30\text{ Vdc}, V_{EB(off)} = 3.0\text{ Vdc}$)	I_{BL}	—	50	nAdc	
ON CHARACTERISTICS⁽¹⁾					
DC Current Gain ($I_C = 0.1\text{ mA dc}, V_{CE} = 1.0\text{ Vdc}$)	2N3903 2N3904	h_{FE}	20 40	—	—
($I_C = 1.0\text{ mA dc}, V_{CE} = 1.0\text{ Vdc}$)	2N3903 2N3904		35 70	—	
($I_C = 10\text{ mA dc}, V_{CE} = 1.0\text{ Vdc}$)	2N3903 2N3904		50 100	150 300	
($I_C = 50\text{ mA dc}, V_{CE} = 1.0\text{ Vdc}$)	2N3903 2N3904		30 60	—	
($I_C = 100\text{ mA dc}, V_{CE} = 1.0\text{ Vdc}$)	2N3903 2N3904		15 30	—	
Collector-Emitter Saturation Voltage ($I_C = 10\text{ mA dc}, I_B = 1.0\text{ mA dc}$) ($I_C = 50\text{ mA dc}, I_B = 5.0\text{ mA dc}$)		$V_{CE(sat)}$	— —	0.2 0.3	Vdc
Base-Emitter Saturation Voltage ($I_C = 10\text{ mA dc}, I_B = 1.0\text{ mA dc}$) ($I_C = 50\text{ mA dc}, I_B = 5.0\text{ mA dc}$)		$V_{BE(sat)}$	0.65 —	0.85 1.0	Vdc
SMALL-SIGNAL CHARACTERISTICS					
Current-Gain — Bandwidth Product ($I_C = 10\text{ mA dc}, V_{CE} = 20\text{ Vdc}, f = 100\text{ MHz}$)	2N3903 2N3904	f_T	150 200	—	MHz
Output Capacitance ($V_{CB} = 5.0\text{ Vdc}, I_E = 0, f = 100\text{ kHz}$)		C_{obo}	—	4.0	pF
Input Capacitance ($V_{BE} = 0.5\text{ Vdc}, I_C = 0, f = 100\text{ kHz}$)		C_{ibo}	—	8.0	pF
Input Impedance ($I_C = 1.0\text{ mA dc}, V_{CE} = 10\text{ Vdc}, f = 1.0\text{ kHz}$)	2N3903 2N3904	h_{ie}	0.5 1.0	8.0 10	k Ω
Voltage Feedback Ratio ($I_C = 1.0\text{ mA dc}, V_{CE} = 10\text{ Vdc}, f = 1.0\text{ kHz}$)	2N3903 2N3904	h_{re}	0.1 0.5	5.0 8.0	$\times 10^{-4}$
Small-Signal Current Gain ($I_C = 1.0\text{ mA dc}, V_{CE} = 10\text{ Vdc}, f = 1.0\text{ kHz}$)	2N3903 2N3904	h_{fe}	50 100	200 400	—
Output Admittance ($I_C = 1.0\text{ mA dc}, V_{CE} = 10\text{ Vdc}, f = 1.0\text{ kHz}$)		h_{oe}	1.0	40	μmhos
Noise Figure ($I_C = 100\text{ }\mu\text{A dc}, V_{CE} = 5.0\text{ Vdc}, R_S = 1.0\text{ k}\Omega$, $f = 10\text{ Hz to }15.7\text{ kHz}$)	2N3903 2N3904	NF	— —	6.0 5.0	dB
SWITCHING CHARACTERISTICS					
Delay Time	(VCC = 3.0 Vdc, VBE(off) = 0.5 Vdc, Ic = 10 mA dc, I _{B1} = 1.0 mA dc)	t_d	—	35	ns
Rise Time		t_r	—	50	ns
Storage Time	(VCC = 3.0 Vdc, Ic = 10 mA dc, I _{B1} = I _{B2} = 1.0 mA dc)	2N3903	t_s	—	800
		2N3904	t_s	—	900
Fall Time		t_f	—	90	ns

(1) Pulse Test: Pulse Width $\leq 300\text{ }\mu\text{s}$, Duty Cycle $\leq 2.0\%$.


MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903 • 2N3904

TYPICAL NOISE CHARACTERISTICS
(V_{CE} = 5.0 Vdc, T_A = 25°C)

FIGURE 3 - NOISE VOLTAGE

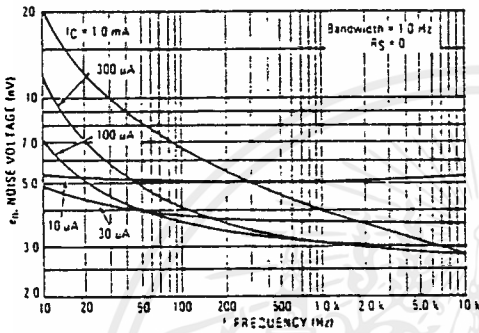
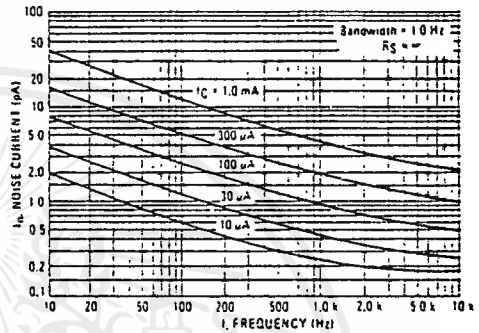


FIGURE 4 - NOISE CURRENT



NOISE FIGURE CONTOURS
(V_{CE} = 5.0 Vdc, T_A = 25°C)

FIGURE 5 - NARROW BAND, 100 Hz

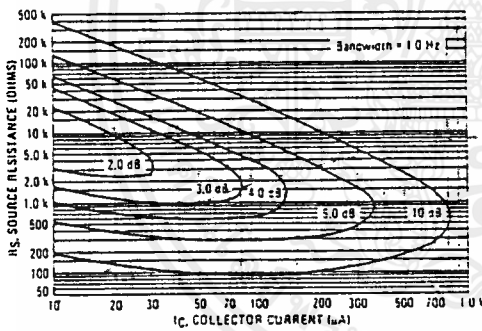


FIGURE 6 - NARROW BAND, 1.0 kHz

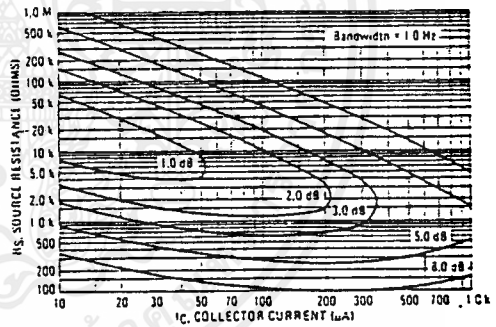
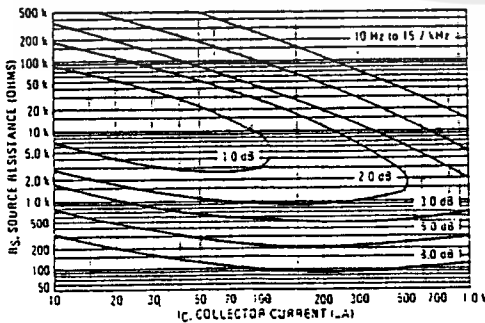


FIGURE 7 - WIDEBAND



Noise Figure is Defined as:

$$NF = 20 \log_{10} \left(\frac{e_n^2 + 4KTR_S + i_n^2 R_S^2}{4KTR_S} \right)^{1/2}$$

e_n = Noise Voltage of the Transistor referred to the input (Figure 3)

i_n = Noise Current of the transistor referred to the input (Figure 4)

K = Boltzman's Constant (1.38 × 10⁻²³ J/°K)

T = Temperature of the Source Resistance (°K)

R_S = Source Resistance (OHMS)



MOTOROLA Semiconductor Products Inc.

2N3903 • 2N3904

TYPICAL STATIC CHARACTERISTICS

FIGURE 8 - DC CURRENT GAIN

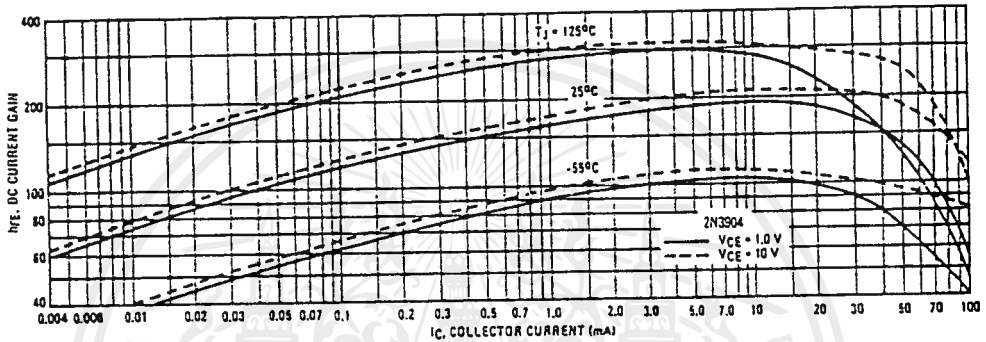


FIGURE 9 - COLLECTOR SATURATION REGION

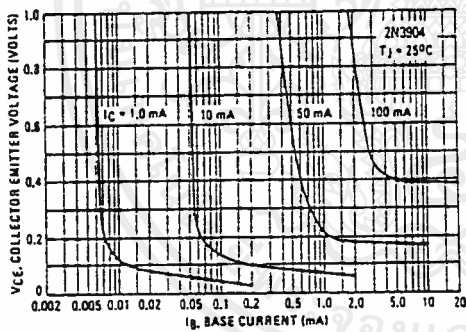


FIGURE 10 - COLLECTOR CHARACTERISTICS

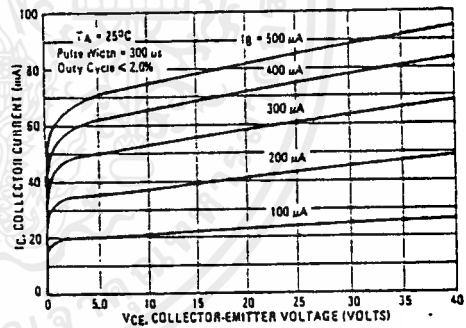


FIGURE 11 - "ON" VOLTAGES

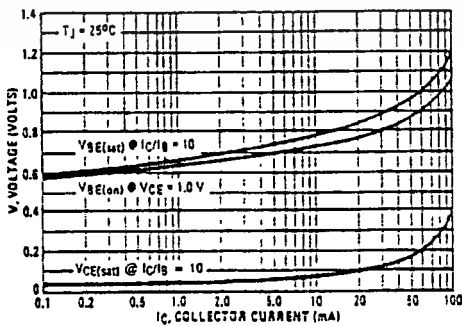
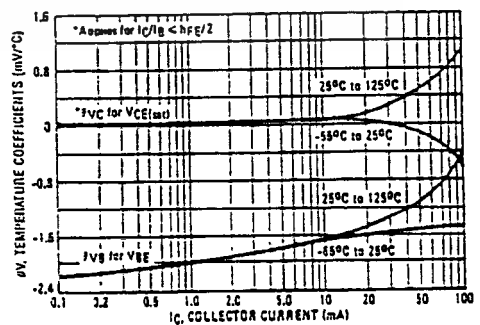


FIGURE 12 - TEMPERATURE COEFFICIENTS



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903 • 2N3904

TYPICAL DYNAMIC CHARACTERISTICS

FIGURE 13 - TURN-ON TIME

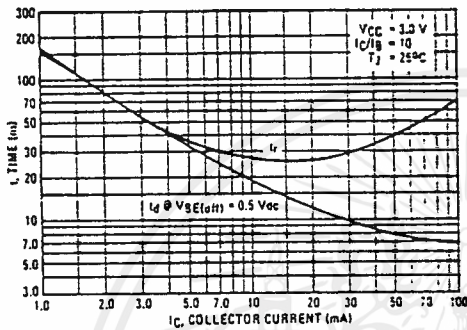


FIGURE 14 - TURN-OFF TIME

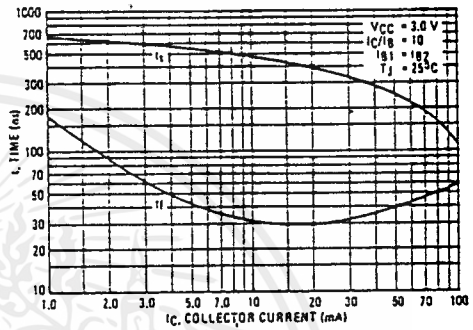


FIGURE 15 - CURRENT-GAIN - BANDWIDTH PRODUCT

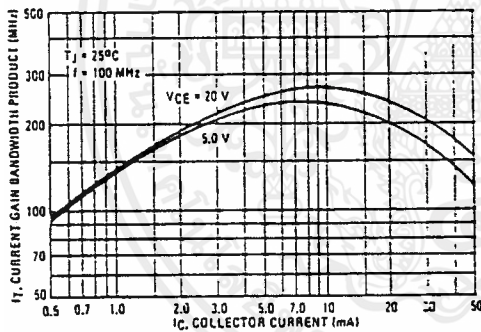


FIGURE 16 - CAPACITANCE

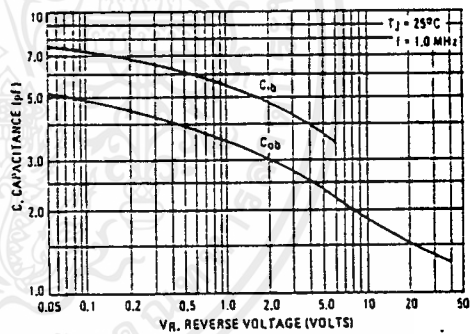


FIGURE 17 - INPUT IMPEDANCE

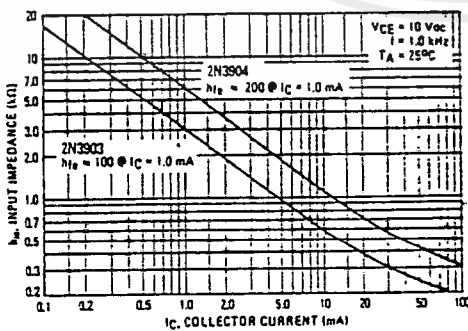
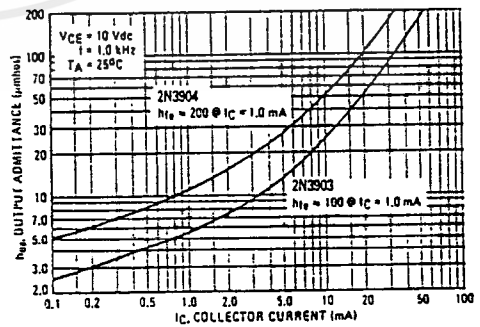


FIGURE 18 - OUTPUT ADMITTANCE



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3903 • 2N3904

FIGURE 19 - THERMAL RESPONSE

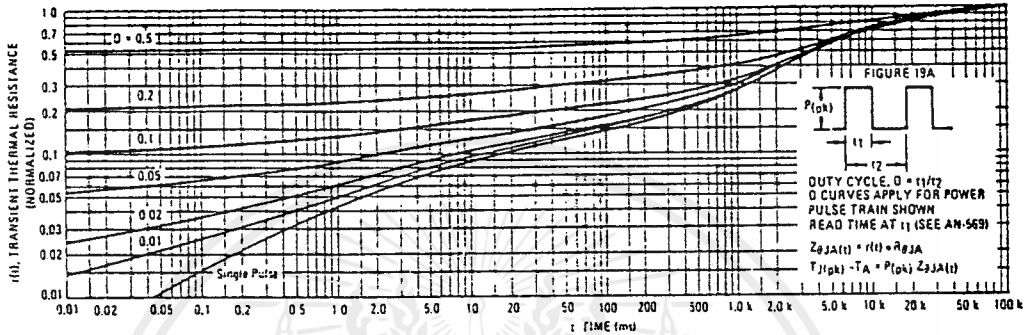
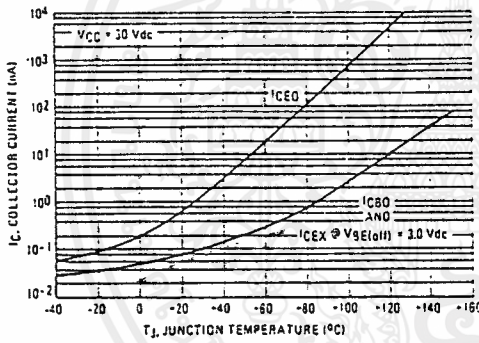


FIGURE 19A



DESIGN NOTE: USE OF THERMAL RESPONSE DATA

A train of periodical power pulses can be represented by the model as shown in Figure 19A. Using the model and the device thermal response of Figure 19 the normalized effective transient thermal resistance of Figure 19 was calculated for various duty cycles.

To find $Z_{\theta JA}(t)$, multiply the value obtained from Figure 19 by the steady state value $R_{\theta JA}$.

Example:

The 2N3903 is dissipating 2.0 watts peak under the following conditions:

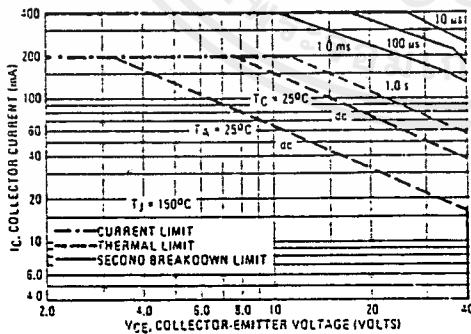
$$t_1 = 1.0 \text{ ms}, t_2 = 5.0 \text{ ms. (D = 0.2)}$$

Using Figure 19 at a pulse width of 1.0 ms and D = 0.2, the reading of $r(t)$ is 0.22.

$$\Delta T = r(t) \times P(pk) \times R_{\theta JA} = 0.22 \times 2.0 \times 200 = 88^\circ\text{C}.$$

For more information, see AN569.

FIGURE 20



The safe operating area curves indicate I_C - V_{CE} limits of the transistor that must be observed for reliable operation. Collector load lines for specific circuits must fall below the limits indicated by the applicable curve.

The data of Figure 20 is based upon $T_{J(pk)} = 150^\circ\text{C}$; T_C or T_A is variable depending upon conditions. Pulse curves are valid for duty cycles to 10% provided $T_{J(pk)} \leq 150^\circ\text{C}$. $T_{J(pk)}$ may be calculated from the data in Figure 19. At high case or ambient temperatures, thermal limitations will reduce the power than can be handled to values less than the limitations imposed by second breakdown. (See AN415A).

Motorola reserves the right to make changes without further notice to any products herein to improve reliability, function or design. Motorola does not assume any liability arising out of the application or use of any product or circuit described herein; neither does it convey any license under its patent rights nor the rights of others. Motorola and μ are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Employment Opportunity/Affirmative Action Employer.



MOTOROLA Semiconductor Products Inc.

BOX 20912 • PHOENIX, ARIZONA 85036 • A SUBSIDIARY OF MOTOROLA INC.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MM54C08/MM74C08 Quad 2-Input AND Gate MM54C86/MM74C86 Quad 2-Input EXCLUSIVE-OR Gate

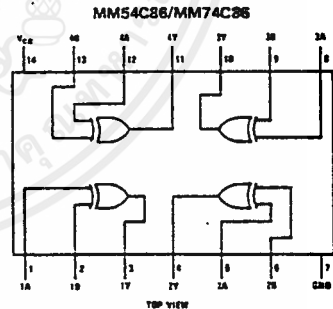
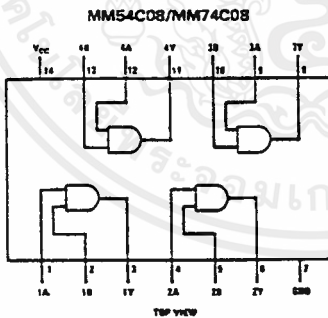
general description

Employing complementary MOS (CMOS) transistors to achieve wide power supply operating range, low power consumption and high noise margin these gates provide basic functions used in the implementation of digital integrated circuit systems. The N and P-channel enhancement mode transistors provide a symmetrical circuit with output swing essentially equal to the supply voltage. No dc power other than that caused by leakage current is consumed during static condition. All inputs are protected from damage due to static discharge by diode clamps to V_{CC} and GND.

features

- Wide supply voltage range 3.0V to 15V
- Guaranteed noise margin 1.0V
- High noise immunity $0.45 V_{CC}$ typ
- Low power TTL compatibility fan out of 2 driving 74L
- Low power consumption 10 nW/package typ
- The MM54C86/MM74C86 follows the MM54L86 /MM74L86 pinout

connection diagrams



truth tables

MM54C08/MM74C08

INPUTS		OUTPUT
A	B	Y
L	L	L
L	H	L
H	L	L
H	H	H

H = High Level L = Low Level

MM54C86/MM74C86

INPUTS		OUTPUTS
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

MM54C08/MM74C08, MM54C86/MM74C86

absolute maximum ratings (Note 1)

Voltage at Any Pin	-0.3V to $V_{CC} + 0.3V$
Operating Temperature Range	
MM54C08, MM54C86	-55°C to +125°C
MM74C08, MM74C86	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Package Dissipation	500 mW
Operating V_{CC} Range	3.0V to 15V
Absolute Maximum V_{CC}	18V
Lead Temperature (Soldering, 10 seconds)	300°C

dc electrical characteristics

Min/max limits apply across temperature range, unless otherwise noted.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CMOS TO CMOS					
Logical "1" Input Voltage ($V_{IN(1)}$)	$V_{CC} = 5.0V$ $V_{CC} = 10V$	3.5 8.0			V V
Logical "0" Input Voltage ($V_{IN(0)}$)	$V_{CC} = 5.0V$ $V_{CC} = 10V$			1.5 2.0	V V
Logical "1" Output Voltage ($V_{OUT(1)}$)	$V_{CC} = 5.0V, I_O = -10\mu A$ $V_{CC} = 10V, I_O = -10\mu A$	4.5 9.0			V V
Logical "0" Output Voltage ($V_{OUT(0)}$)	$V_{CC} = 5.0V, I_O = +10\mu A$ $V_{CC} = 10V, I_O = +10\mu A$			0.5 1.0	V V
Logical "1" Input Current ($I_{IN(1)}$)	$V_{CC} = 15V, V_{IN} = 15V$		0.005	1.0	μA
Logical "0" Input Current ($I_{IN(0)}$)	$V_{CC} = 15V, V_{IN} = 0V$	-1.0	-0.005		μA
Supply Current (I_{CC})	$V_{CC} = 15V$		0.01	15	μA
CMOS/LPTTL INTERFACE					
Logical "1" Input Voltage ($V_{IN(1)}$)	54C, $V_{CC} = 4.5V$ 74C, $V_{CC} = 4.75V$	$V_{CC} - 1.5$ $V_{CC} - 1.5$			V V
Logical "0" Input Voltage ($V_{IN(0)}$)	54C, $V_{CC} = 4.5V$ 74C, $V_{CC} = 4.75V$			0.8 0.8	V V
Logical "1" Output Voltage ($V_{OUT(1)}$)	54C, $V_{CC} = 4.5V, I_O = -360\mu A$ 74C, $V_{CC} = 4.75V, I_O = -360\mu A$	2.4 2.4			V V
Logical "0" Output Voltage ($V_{OUT(0)}$)	54C, $V_{CC} = 4.5V, I_O = +360\mu A$ 74C, $V_{CC} = 4.75V, I_O = +360\mu A$			0.4 0.4	V V
OUTPUT DRIVE (See 54C/74C Family Characteristics Data Sheet)					
Output Source Current (I_{SOURCE}) (P-Channel)	$V_{CC} = 5.0V, V_{OUT} = 0V$ $T_A = 25^\circ C$	-1.75	-3.3		mA
Output Source Current (I_{SOURCE}) (P-Channel)	$V_{CC} = 10V, V_{OUT} = 0V$ $T_A = 25^\circ C$	-8.0	-15		mA
Output Sink Current (I_{SINK}) (N-Channel)	$V_{CC} = 5.0V, V_{OUT} = V_{CC}$ $T_A = 25^\circ C$	1.75	3.6		mA
Output Sink Current (I_{SINK}) (N-Channel)	$V_{CC} = 10V, V_{OUT} = V_{CC}$ $T_A = 25^\circ C$	8.0	16		mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ac electrical characteristics

(MMS4C08/MM74C08) $T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$, unless otherwise specified.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Propagation Delay Time to Logical "1" or "0" (t_{pd})	$V_{CC} = 5.0\text{V}$ $V_{CC} = 10\text{V}$		80 40	140 70	ns
Input Capacitance (C_{IN})	Note 2		5.0		pF
Power Dissipation Capacitance (C_{pD})	Note 3 Per Gate		14		pF

ac electrical characteristics

(MMS4C86/MM74C86) $T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$, unless otherwise specified

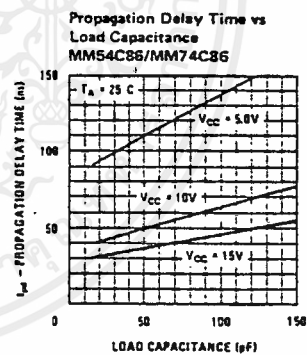
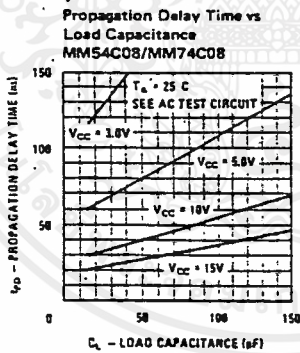
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Propagation Delay Time to Logical "1" or "0" (t_{pd})	$V_{CC} = 5.0\text{V}$ $V_{CC} = 10\text{V}$		110 50	185 90	ns
Input Capacitance (C_{IN})	Note 2		5.0		pF
Power Dissipation Capacitance (C_{pD})	Note 3 Per Gate		20		pF

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

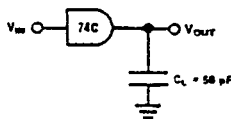
Note 2: Capacitance is guaranteed by periodic testing.

Note 3: C_{pD} determines the no load ac power consumption of any CMOS device. For complete explanation see 54C/74C Family Characteristics application note, AN-90.

typical performance characteristics

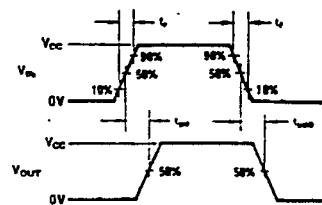


ac test circuit



NOTE: DELAYS MEASURED WITH INPUT $t_r, t_f = 20\text{ ns}$

switching time waveforms





MM54C74/MM74C74 Dual D Flip-Flop

general description

The MM54C74/MM74C74 dual D flip flop is a monolithic complementary MOS (CMOS) integrated circuit constructed with N- and P-channel enhancement transistors. Each flip flop has independent data, preset, clear and clock inputs and Q and \bar{Q} outputs. The logic-level present at the data input is transferred to the output during the positive going transition of the clock pulse. Preset or clear is independent of the clock and accomplished by a low level at the preset or clear input.

features

- Supply voltage range 3V to 15V
- Tenth power TTL compatible drive 2LPT²L loads

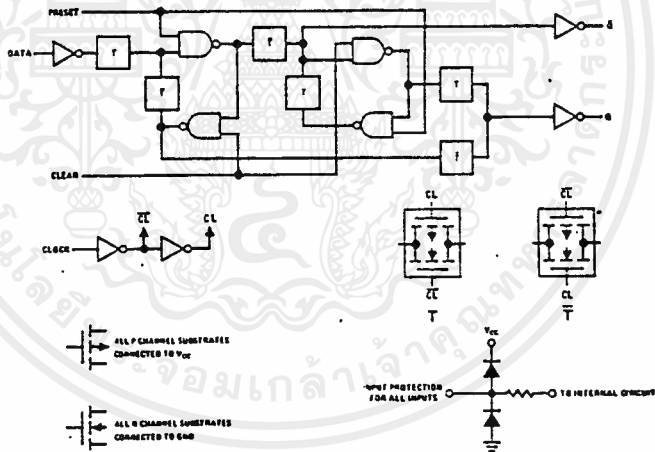
- High noise immunity
- Low power
- Medium speed operation

0.45 V_{CC} (typ)
50 nW (typ)
10 MHz (typ)
with 10V supply

applications

- Automotive
- Data terminals
- Instrumentation
- Medical electronics
- Alarm system
- Industrial electronics
- Remote metering
- Computers

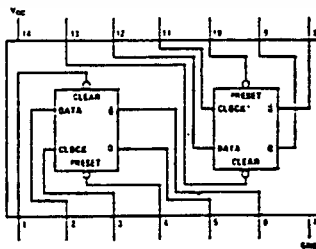
logic and connection diagrams



truth table

Preset	Clear	Q _n	\bar{Q}_n
0	0	0	0
0	1	1	0
1	0	0	1
1	1	*Q _n	* \bar{Q}_n

*No change in output from previous state.



Note: A logic "1" on clear sets Q to logic "1".
A logic "1" on preset sets Q to logic "1".

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

74C74/MM74C74/MM74C74
 74C74/MM74C74/MM74C74

absolute maximum ratings

Voltage at any pin (Note 1)	-0.3V to $V_{CC} + 0.3V$
Operating temperature MM54C74	-55°C to 125°C
MM74C74	-40°C to +85°C
Storage temperature	-65°C to 150°C
Maximum V_{CC} Voltage	18V
Package dissipation	500 mW
Lead temperature (Soldering, 10 sec)	300°C
Operating V_{CC} range	+3V to +15V

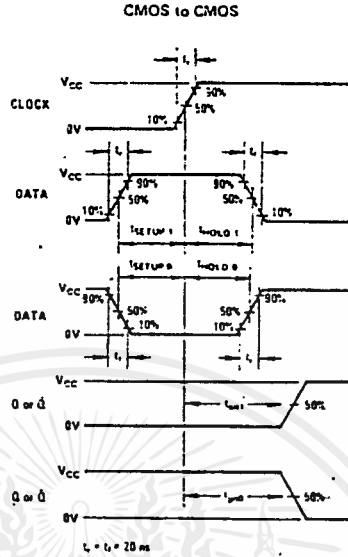
electrical characteristics

Min/Max limits apply across temperature range unless otherwise specified.

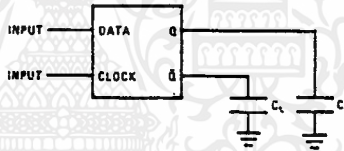
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CMOS TO CMOS					
Logical "1" Input Voltage $V_{IN(1)}$	$V_{CC} = 5.0V$ $V_{CC} = 10.0V$	3.5 8.0			V
Logical "0" Input Voltage $V_{IN(0)}$	$V_{CC} = 5.0V$ $V_{CC} = 10.0V$			1.5 2.0	V
Logical "1" Output Voltage $V_{OUT(1)}$	$V_{CC} = 5.0V$ $V_{CC} = 10.0V$	4.5 9.0			V
Logical "0" Output Voltage $V_{OUT(0)}$	$V_{CC} = 5.0V$ $V_{CC} = 10.0V$			0.5 1.0	V
Logical "1" Input Current $I_{IN(1)}$	$V_{CC} = 15.0V$			1.0	μA
Logical "0" Input Current $I_{IN(0)}$	$V_{CC} = 15.0V$	-1.0			μA
Supply Current I_{CC}	$V_{CC} = 15.0V$		0.05	60	μA
Input Capacitance	Any input		5.0		pF
Propagation Delay Time to a Logical "0" t_{P00} or Logical "1" t_{P01} from clock to Q or \bar{Q}	$V_{CC} = 5.0V, C_L = 50 pF, T_A = 25^\circ C$ $V_{CC} = 10.0V, C_L = 50 pF, T_A = 25^\circ C$		180 70	300 110	ns
Propagation Delay Time to a Logical "0" from Preset or Clear	$V_{CC} = 5.0V, C_L = 50 pF, T_A = 25^\circ C$ $V_{CC} = 10.0V, C_L = 50 pF, T_A = 25^\circ C$		180 70	300 110	ns
Propagation Delay Time to a Logical "1" from Preset or Clear	$V_{CC} = 5.0V, C_L = 50 pF, T_A = 25^\circ C$ $V_{CC} = 10.0V, C_L = 50 pF, T_A = 25^\circ C$		250 100	400 150	ns
Time Prior to Clock Pulse That Data Must be Present t_{SETUP}	$V_{CC} = 5.0V, C_L = 50 pF, T_A = 25^\circ C$ $V_{CC} = 10.0V, C_L = 50 pF, T_A = 25^\circ C$	100 40	50 20		ns
Time After Clock Pulse That Data Must be Held	$V_{CC} = 5.0V, C_L = 50 pF, T_A = 25^\circ C$ $V_{CC} = 10.0V, C_L = 50 pF, T_A = 25^\circ C$		-20 8.0	0 0	ns
Minimum Clock Pulse Width $(t_{WCL} = t_{WH})$	$V_{CC} = 5.0V, C_L = 50 pF, T_A = 25^\circ C$ $V_{CC} = 10.0V, C_L = 50 pF, T_A = 25^\circ C$		100 40	250 100	ns
Minimum Preset and Clear Pulse Width	$V_{CC} = 5.0V, C_L = 50 pF, T_A = 25^\circ C$ $V_{CC} = 10.0V, C_L = 50 pF, T_A = 25^\circ C$		100 40	160 70	ns
Maximum Clock Rise and Fall Time	$V_{CC} = 5.0V, C_L = 50 pF$ $V_{CC} = 10.0V, C_L = 50 pF$	15.0 5.0			μs
Maximum Clock Frequency	$V_{CC} = 5.0V, C_L = 50 pF, T_A = 25^\circ C$ $V_{CC} = 10.0V, C_L = 50 pF, T_A = 25^\circ C$	2.0 5.0	3.5 8.0		MHz
LOW POWER TTL/CMOS INTERFACE					
Logical "1" Input Voltage $V_{IN(1)}$	54C, $V_{CC} = 4.5V$ 74C, $V_{CC} = 4.75V$	$V_{CC} - 1.5$			V
Logical "0" Input Voltage $V_{IN(0)}$	54C, $V_{CC} = 4.75V$ 74C, $V_{CC} = 4.75V$			0.8	V
Logical "1" Output Voltage $V_{OUT(1)}$	54C, $V_{CC} = 4.5V, I_O = -360 \mu A$ 74C, $V_{CC} = 4.75V, I_O = -360 \mu A$	2.4			V
Logical "0" Output Voltage $V_{OUT(0)}$	54C, $V_{CC} = 4.50V, I_O = 360 \mu A$ 74C, $V_{CC} = 4.75V, I_O = 360 \mu A$			0.4	V
OUTPUT DRIVE (See 54C/74C Family Characteristics Data Sheet)					
Output Source Current (I_{SOURCE})	$V_{CC} = 5.0V, V_{INH} = 0V$ $T_A = 25^\circ C, V_{OUT} = 0V$	-1.75			mA
Output Source Current (I_{SOURCE})	$V_{CC} = 10V, V_{INH} = 0V$ $T_A = 25^\circ C, V_{OUT} = 0V$	-8.0			mA
Output Sink Current (I_{SINK})	$V_{CC} = 5.0V, V_{IN(1)} = 5.0V$ $T_A = 25^\circ C, V_{OUT} = V_{CC}$	1.75			mA
Output Sink Current (I_{SINK})	$V_{CC} = 10V, V_{IN(1)} = 10V$ $T_A = 25^\circ C, V_{OUT} = V_{CC}$	8.0			mA
Note 1: These devices should not be connected under power on conditions.					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

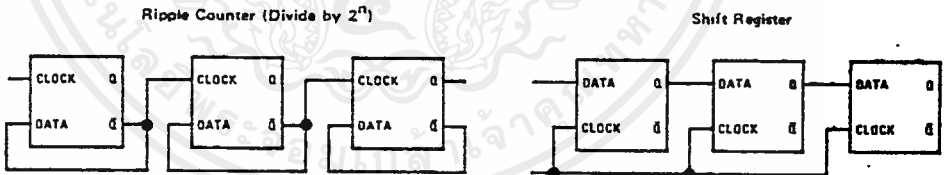
switching time waveforms



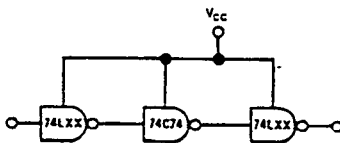
ac test circuit



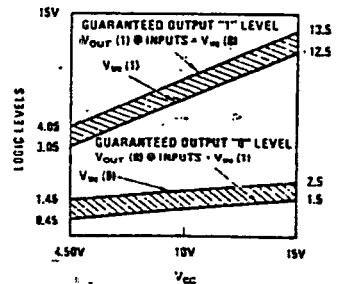
typical applications



74C Compatibility



Guaranteed Noise Margin as a Function of V_{CC}



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น—ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Frequency Mixers

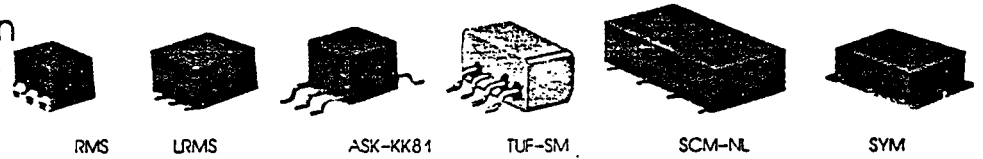
40 KHz to 4.3 GHz

LEVEL 7 (+7 dBm LO, up to +1 dBm RF)

surface-mount

case style selection

outline drawings Table of Contents



MODEL NO.	FREQUENCY MHz		CONVERSION LOSS dB				LO-RF ISOLATION, dB						LO-IF ISOLATION, dB						PRICE \$	DISTRIBUTOR		
	LO/RF f_L-f_U	F	Mid-Band m		Total Range Max.	L	M	U	L	M	U	L	M	U	Qty. (1-9)	FACTORY	LOCAL					
			\bar{x}	σ														Max.		Typ. Min.	Typ. Min.	Typ. Min.
o RMS case TT-100	RMS-1	0.5-500	DC-500	5.94	.05	7.0	8.5	55	50	33	25	27	20	55	45	30	23	24	19	6.25	•	•
	RMS-1W	2-750	DC-750	5.83	.21	7.5	8.5	70	45	45	28	38	22	60	45	40	25	30	20	6.75	•	•
	RMS-2	5-1000	DC-1000	6.67	.26	8.0	9.5	60	40	40	20	25	18	55	30	30	20	20	12	6.95	•	•
	RMS-2D	5-1000	DC-1000	6.81	.06	8.0	10.0	59	40	40	30	33	22	55	30	40	22	30	20	7.25	•	•
	RMS-2U	10-1000	10-750	6.79	.16	8.0	9.5	55	40	40	30	30	25	55	30	35	25	30	22	11.45	•	•
	RMS-5	5-1500	DC-1000	5.92	.34	7.5	9.5	60	40	40	20	30	18	55	30	30	18	15	8	13.95	•	•
	RMS-11A	1500-1900	40-400	—	.19	—	9.0	25 (typ.)	—	17 (min.)	—	—	—	23 (typ.)	—	15 (min.)	—	—	—	16.95	•	•
	RMS-860	800-1050	DC-250	5.5	.23	7.5	7.5	36 (typ.)	—	25 (min.)	—	—	—	24 (typ.)	—	18 (min.)	—	—	—	11.45	•	•
o LRMS case QQ-130	LRMS-1	0.5-500	DC-500	5.94	.05	7.0	8.5	55	50	33	25	27	20	55	45	30	23	24	19	6.25	•	•
	LRMS-1W	2-750	DC-750	5.83	.21	7.5	8.5	70	45	45	28	38	22	60	45	40	25	30	20	6.75	•	•
	LRMS-2	5-1000	DC-1000	6.67	.26	8.0	9.5	60	40	40	20	25	18	55	30	30	20	20	12	6.95	•	•
	LRMS-2D	5-1000	DC-1000	6.81	.06	8.0	10.0	59	40	40	30	33	22	55	30	40	22	30	20	7.25	•	•
	LRMS-2U	10-1000	10-750	6.79	.16	8.0	9.5	55	40	40	30	30	25	55	30	35	25	30	22	11.45	•	•
	LRMS-1R	0.5-500	DC-500	5.60	.16	7.0	8.5	55	50	33	25	27	20	55	45	30	23	24	19	14.45	•	•
	LRMS-2R	5-1000	DC-1000	6.60	.14	8.0	10.0	55	40	39	20	22	17	46	35	30	20	20	12	14.95	•	•
	LRMS-5	5-1500	DC-1000	5.92	.34	7.5	9.5	60	40	40	20	30	18	55	30	30	18	15	8	13.95	•	•
	LRMS-SR	10-1500	DC-1000	5.62	.12	8.0	9.9	50	40	34	20	22	18	50	27	30	15	14	—	16.95	•	•
	LRMS-11A	1500-1900	40-400	—	.19	—	9.0	25 (typ.)	—	17 (min.)	—	—	—	23 (typ.)	—	15 (min.)	—	—	—	16.95	•	•
	LRMS-860	800-1050	DC-250	5.5	.23	7.5	7.5	36 (typ.)	—	25 (min.)	—	—	—	24 (typ.)	—	18 (min.)	—	—	—	11.45	•	•
o ASK case KK-81	ASK-1	1-600	DC-600	5.58	.06	7.0	8.5	50	30	35	25	30	20	45	35	30	20	25	15	6.95	•	•
	ASK-2	1-1000	DC-1000	6.79	.10	8.0	9.8	60	40	35	18	26	16	50	30	25	17	15	10	8.25	•	•
o TUF-SM case NN-150	TUF-1SM	2-500	DC-600	5.85	.04	7.0	8.0	60	50	42	30	37	25	60	45	47	30	36	22	4.25	•	•
	TUF-2SM	50-1000	DC-1000	5.85	.07	7.5	9.0	58	40	47	30	42	25	50	35	44	20	29	18	5.20	•	•
	TUF-3SM	0.15-400	DC-400	4.7	.02	7.0	8.0	60	50	46	30	35	25	60	40	47	25	35	20	6.10	•	•
	TUF-5SM	20-1500	DC-1000	5.7	.04	9.0	9.0	54	40	42	30	39	25	40	25	32	18	23	8	9.45	•	•
	TUF-11ASM	1400-1900	40-500	6.6	.30	8.6	8.6	33 (typ.)	—	20 (min.)	—	—	—	29 (typ.)	—	15 (min.)	—	—	—	16.95	•	•
	TUF-860SM	800-1050	DC-250	5.6	.24	7.75	7.75	35 (typ.)	—	25 (min.)	—	—	—	27 (typ.)	—	20 (min.)	—	—	—	9.45	•	•
o SCM case YY-101	SCM-1	1-500	DC-500	5.72	.10	7.0	8.0	60	40	45	35	40	30	50	40	45	35	40	25	4.25	•	•
	SCM-2	5-1000	DC-500	5.76	.03	7.5	9.8	50	40	40	25	35	20	55	30	40	25	30	18	5.45	•	•
	SCM-5	1250-1500	DC-500	5.82	.19	—	10.0	28 (typ.)	—	17 (min.)	—	—	—	18 (typ.)	—	8 (min.)	—	—	—	11.95	•	•
	SCM-2500	500-2500	DC-500	5.88	.08	6.9	8.0	35	22	35	22	35	22	18	12	18	12	18	12	11.95	•	•
o SYM case TT-166	SYM-2	2-1000	DC-1000	5.4	.10	7.2	9.5	70	45	50	30	40	25	63	40	48	24	37	20	11.95	•	•
	SYM-860	800-1050	DC-250	5.6	.10	7.0	7.0	39 (typ.)	—	25 (min.)	—	—	—	37 (typ.)	—	20 (min.)	—	—	—	5.95	•	•
	SYM-11	1-2500	10-600	7.0	.30	9.0	10.5	63	40	40	24	34	20	61	40	35	20	28	15	9.95	•	•

L=low range (f_L to $10 f_L$)

M=mid range ($10 f_L$ to $f_U/2$)
m=mid band ($2f_L$ to $f_U/2$)

U=upper range ($f_U/2$ to f_U)

NOTES:

- o Available in tape and reel. Please consult factory.
- o hermetically sealed diodes
- PAM-42 protected under patent 4,430,758.
- † Phase Detection, Polarity Positive
- NON-HERMETIC
- \bar{x} = Average of conversion loss at center of mid-band frequency ($f_L + f_U/4$).
- σ = Standard deviation.
- 1. For quality control procedures, environmental specifications, and Hi-Rel, MIL and TX description see Table of Contents.
- 2. Absolute Maximum Ratings:
RF power 50 mW, peak IF current 40 mA, see Table of Contents.
- 3. Prices and specifications subject to change without notice.

pin connections

see case style outline drawing

Series	RMS	SCM			SYM
	LRMS	-1	-2	-2500	
LO	1	8	8	1	2
RF	4	1	1	8	1
IF	5	3,4	3	3	3
GND	2,3,6	2,5,6,7	2,5,6,7	2,4,5,6,7	4,5,6
CASE GND	—	—	4: NOT USED	—	—

◆ Ground externally. All measurements made with GND pin(s) grounded externally.



P.O. Box 350166, Brooklyn, New York 11235-0003 (718) 934-4500 Fax (718) 332-4661
Distribution Centers: NORTH AMERICA 800-654-7949 417-335-5935 Fax 417-335-5945 EUROPE 44-252-835034 Fax 44-252-837010

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Mini-Circuits

ULTRA-REL™ MIXERS
5-YR. GUARANTEE*

Plug-In/Flat-Pack



ASK-X65



ASK



TUF
TFM



LMX



PAM

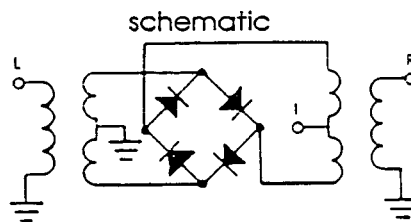
MODEL NO.	FREQUENCY MHz		CONVERSION LOSS dB				LO-RF ISOLATION, dB						LO-IF ISOLATION, dB						PRICE \$	DISTRIBUTOR	
	LO/Rf	IF	Mid-Band		Total	L		M		U		L		M		U		Qty. (1-9)		FACTORY	LOCAL
	f_L - f_U		\bar{x}	σ	Max.	Max.	Typ.	Min.	Typ.	Min.	Typ.	Min.	Typ.	Min.	Typ.	Min.	Typ.				
ASK-1	1-600	DC-600	5.58	.06	7.0	8.5	50	30	35	25	30	20	45	35	30	20	25	15	6.95	•	•
ASK-2	1-1000	DC-1000	6.79	.10	8.0	9.5	50	40	35	18	26	16	50	30	25	17	15	10	8.25	•	•
TFM-2	1-1000	DC-1000	5.74	.07	7.5	8.5	50	45	40	25	30	25	45	40	35	25	25	20	13.95	•	•
TFM-2P	1-1000	DC-1000	5.74	.07	7.5	8.5	50	45	40	25	30	25	45	40	35	25	25	20	13.95	•	•
TFM-3	0.04-400	DC-400	4.70	.06	7.0	8.0	50	50	50	35	35	25	55	40	45	30	35	25	21.45	•	•
TFM-4	5-1250	DC-1250	6.47	.05	7.5	8.5	50	45	40	30	30	25	45	40	35	25	25	20	23.45	•	•
TFM-5	5-1500	DC-1500	6.33	.06	8.5	9.5	60	45	35	25	30	25	60	40	35	15	25	14	25.45	•	•
TFM-11	1-2000	5-600	7.16	.07	8.5	9.0	50	45	35	25	25	10	45	40	27	20	25	20	47.45	•	•
TFM-12	800-1250	50-90	5.71	.14	—	7.5	35	25	35	25	35	25	30	20	30	20	30	20	47.45	•	•
TFM-2400	750-2400	DC-400	6.65	.20	—	9.0	30	20	30	20	30	20	30	10	30	10	30	10	28.95	•	•
TFM-4300	300-4300	DC-600	5.87	.13	—	10.5	30	20	—	—	30	17	15	7	—	—	10	7	38.95	•	•
LMX-3	0.04-400	DC-400	4.84	.05	7.0	8.0	50	50	50	35	35	25	45	40	35	25	25	20	25.95	•	•
LMX-113	5-1000	DC-1000	5.72	.05	7.0	8.0	50	40	40	25	35	25	45	35	35	30	30	20	16.95	•	•
LMX-124	5-500	DC-500	5.18	.06	6.5	7.0	50	40	45	25	45	22	45	40	40	30	30	20	27.95	•	•
LMX-149	10-1500	DC-1500	6.53	.09	7.5	9.0	55	40	45	35	30	20	50	40	40	25	20	12	29.95	•	•
LMX-156	800-2500	DC-1500	7.09	.37	9.0	9.0	35	25	35	25	35	25	22	17	22	17	22	17	44.95	•	•
PAM-42	2000-4200	DC-300	8.13	.14	—	8.5	25 (typ.) 17 (min.)						12 (typ.) 8 (min.)						27.95	•	•
TUF-1	2-600	DC-600	5.85	.04	7.0	8.0	60	50	42	30	37	25	60	45	47	30	36	22	4.25	•	•
TUF-2	50-1000	DC-1000	5.85	.07	7.5	9.0	58	40	47	30	42	25	50	35	44	20	29	18	5.20	•	•
TUF-3	0.15-400	DC-400	4.7	.02	7.0	8.0	60	50	46	30	35	25	60	40	47	25	35	20	6.10	•	•
TUF-5	20-1500	DC-1000	5.7	.04	9.0	9.0	54	40	42	30	39	25	40	25	32	18	23	8	9.45	•	•
TUF-11A	1400-1900	40-500	6.8	.30	8.6	8.6	33 (typ.) 20 (min.)			29 (typ.) 15 (min.)									16.95	•	•
TUF-860	800-1050	DC-250	5.6	.24	7.75	7.75	35 (typ.) 25 (min.)			27 (typ.) 20 (min.)									9.45	•	•

L=low range (f_L to $10 f_L$) M=mid range ($10 f_L$ to $f_U/2$) U=upper range ($f_U/2$ to f_U)
m=mid band ($2 f_L$ to $f_U/2$)

*ASK-Plug-in mounting case X65.

TUF-SM				
ASK	TUF TFM	LMX	PAM	CBL
# models	# models	# models	# models	# models
1	4	3	3	8
4	1	5	1	3,4
5	2	4	4	1
2,3,6	3	2,3,6,7	2	2,5,6,7
—	3	2,3,6,7	2	—

■ TFM-2400, TFM-5 and TFM-4300 LO = 1; RF = 4



NSN GUIDE

MCL NO.	NSN
ASK-1	5895-01-320-0366
TFM-2	5895-01-135-1852
TFM-3	5895-01-112-0031
TFM-12	5895-01-179-5686
TFM-4	5895-01-317-9388

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
In Stock... Immediate Delivery
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ที่มีการนำไปใช้
 now available! computer-automated performance data see model catalog

plug-in, surface-mount

Frequency Mixers

LEVEL 7 (+7 dBm LO, up to +1 dBm RF)

Models

TUF-3

TUF-3SM



computer-automated performance data

typical production unit / for data of other models consult factory

mixer conversion loss and isolation

RF MHz	LO MHz	Conversion Loss (dB)			Isolation L-R (dB)			Isolation L-I (dB)		
		LO + 4 dBm	LO + 7 dBm	LO + 10 dBm	LO + 4 dBm	LO + 7 dBm	LO + 10 dBm	LO + 4 dBm	LO + 7 dBm	LO + 10 dBm
		0.150	30.150	5.84	5.60	5.46	82.59	77.37	74.58	60.69
0.200	30.200	5.75	5.52	5.39	83.04	77.64	74.35	60.44	63.64	66.75
0.300	30.300	5.69	5.47	5.33	82.49	77.00	74.12	60.19	63.40	66.52
0.500	30.500	5.64	5.41	5.28	81.86	76.78	74.01	60.36	63.48	66.51
1.000	31.000	5.54	5.31	5.20	80.26	76.45	73.66	60.46	63.55	66.86
1.500	31.500	5.47	5.25	5.14	80.37	75.88	73.40	60.37	63.58	66.40
2.000	32.000	5.44	5.22	5.10	79.14	75.76	73.07	60.34	63.46	66.57
5.000	35.000	5.44	5.19	5.06	77.84	74.18	72.40	60.54	63.18	65.20
10.000	40.000	5.46	5.21	5.07	74.42	72.35	70.36	59.32	61.65	63.66
20.000	50.000	5.44	5.19	5.07	69.83	68.26	67.08	59.13	60.76	61.68
50.000	80.000	5.39	5.19	5.08	62.13	60.65	59.84	54.30	54.03	53.94
77.044	107.044	5.40	5.20	5.10	58.01	56.86	55.86	49.93	50.29	50.76
100.000	70.000	5.52	5.26	5.13	56.31	54.74	53.67	47.96	48.45	48.86
153.939	123.939	5.44	5.27	5.18	53.29	50.70	49.21	44.86	45.02	44.64
200.000	170.000	5.50	5.33	5.24	46.94	45.62	45.07	44.33	43.77	42.57
230.833	200.833	5.58	5.38	5.26	47.41	46.53	47.19	42.19	41.53	40.76
300.000	270.000	5.79	5.57	5.45	50.32	49.67	45.53	41.24	37.33	34.73
369.242	339.242	6.25	5.94	5.74	50.19	48.35	38.52	45.32	36.42	32.36
384.621	354.621	6.31	5.93	5.68	44.96	48.35	42.68	39.40	33.54	29.97
400.000	370.000	6.44	5.93	5.62	45.50	56.18	47.40	36.15	32.89	29.89

mixer VSWR

ϕ detection

FREQ. (MHz)	VSWR RF port			VSWR LO port			VSWR IF port			FREQ. (MHz)	max DC output mV	DC offset mV
	LO + 4 dBm	LO + 7 dBm	LO + 10 dBm	LO + 4 dBm	LO + 7 dBm	LO + 10 dBm	LO + 4 dBm	LO + 7 dBm	LO + 10 dBm			
5.000	1.27	1.21	1.22	1.81	2.60	3.64	1.67	1.41	1.23	0.150	243.74	-0.02
10.000	1.19	1.09	1.07	1.71	2.50	3.52	1.68	1.41	1.23	0.200	244.51	-0.02
20.000	1.20	1.07	1.03	1.57	2.32	3.27	1.69	1.43	1.24	0.300	245.19	-0.03
50.000	1.21	1.08	1.02	1.52	2.26	3.18	1.71	1.45	1.27	0.500	245.83	-0.03
65.557	1.21	1.08	1.02	1.51	2.24	3.17	1.73	1.46	1.29	1.000	247.57	-0.01
90.029	1.21	1.09	1.02	1.51	2.22	3.13	1.76	1.49	1.32	1.500	247.54	-0.02
100.000	1.21	1.09	1.02	1.50	2.21	3.10	1.77	1.51	1.34	2.000	247.08	-0.04
130.814	1.23	1.08	1.03	1.51	2.19	3.05	1.82	1.56	1.40	5.000	246.13	-0.03
163.443	1.20	1.08	1.02	1.52	2.17	2.98	1.88	1.63	1.48	10.000	243.89	-0.03
200.000	1.19	1.07	1.04	1.56	2.18	2.97	1.96	1.72	1.57	20.000	242.18	-0.01
204.229	1.19	1.07	1.04	1.57	2.18	2.97	1.98	1.73	1.57	50.000	256.04	-0.01
212.386	1.19	1.07	1.03	1.57	2.19	2.97	2.00	1.74	1.59	77.044	258.28	0.01
236.657	1.17	1.06	1.03	1.60	2.20	2.96	2.06	1.80	1.65	100.000	262.95	0.06
269.486	1.19	1.09	1.03	1.67	2.26	3.00	2.11	1.87	1.72	153.939	244.26	0.13
300.000	1.18	1.09	1.03	1.71	2.33	3.12	2.18	1.93	1.76	200.000	245.72	0.27
326.566	1.22	1.14	1.08	1.76	2.35	3.13	2.20	1.96	1.80	230.833	258.58	0.10
359.214	1.27	1.19	1.14	1.84	2.39	3.14	2.24	2.02	1.85	300.000	237.32	0.09
375.529	1.32	1.25	1.21	1.89	2.41	3.14	2.15	1.94	1.78	369.242	224.13	-0.05
391.843	1.39	1.31	1.28	1.95	2.45	3.15	2.20	1.99	1.82	384.621	226.89	0.29
400.000	1.40	1.32	1.29	1.98	2.49	3.18	2.21	2.01	1.83	400.000	227.14	0.78



Distribution Centers: NORTH AMERICA 800-654-7949 (417-335-5935) Fax 417-335-5945 EUROPE 44-252-835094 Fax 44-252-837010

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MHz

Mini-Circuits

ULTRA-REI™ MIXERS

5-YR. GUARANTEE*

mixer harmonic intermodulation

(relative to desired IF output)

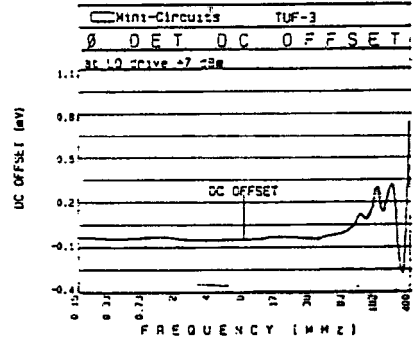
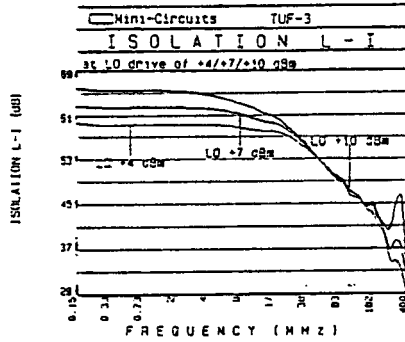
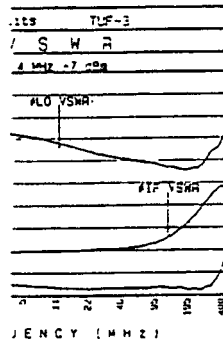
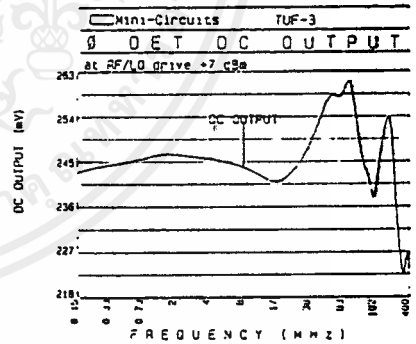
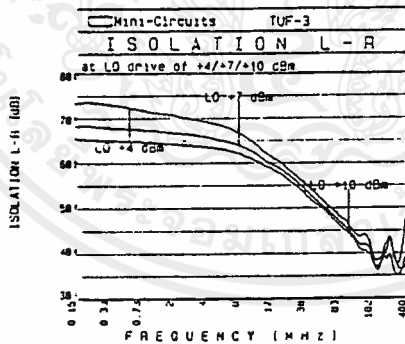
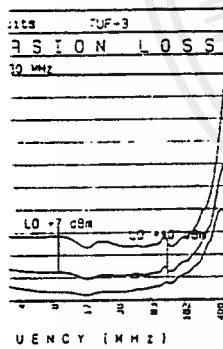
Harmonic LO Order										RF CAL	Harmonic LO Order											
1	2	3	4	5	6	7	8	9	10	0	1	2	3	4	5	6	7	8	9	10		
15	25	45	32	17	37	22	48	29	46	0	-	-	26	33	25	43	27	48	36	60	45	59
-0	27	11	31	18	41	29	42	39	41	1	-	14	-0	27	11	33	18	39	29	46	41	47
53	74	54	66	55	73	64	68	52	74	2	81	64	54	77	54	68	57	80	69	58	46	71
63	65	64	66	58	75	58	67	61	75	3	95	51	46	49	49	54	50	54	50	54	56	57
75	>77	75	75	>76	>76	>76	74	>77	75	4	>96	70	60	69	61	74	64	71	66	73	70	79
75	>76	>77	>76	>76	>77	75	>77	>76	>76	5	>96	75	64	66	68	69	69	64	55	66	53	68
56	>76	>76	>76	>76	>76	>77	75	75	>76	6	>96	>86	>76	85	78	81	74	81	75	82	74	78
77	>76	>76	75	>77	>77	>76	>77	75	>76	7	96	83	85	81	75	83	69	79	73	80	72	80
76	75	>76	>76	75	76	>76	>76	>76	75	8	93	>86	>86	>86	>86	85	>86	85	>86	86	85	>86
72	>76	>77	>76	>76	75	>74	>76	>77	>76	9	>95	83	>85	>86	>86	>86	82	82	80	83	80	81
76	>76	72	>75	>76	>76	>76	>77	75	>76	10	>96	>87	>85	85	>85	>86	>86	>86	85	>86	>86	85

10 MHz: -15.08 DBM
 01 MHz: -7.07 DBM
 09 MHz: -20.13 DBM

test condition: RF IN: 185.10 MHz: -4.99 DBM
 LO IN: 155.01 MHz: -7.07 DBM
 IF OUT: 30.09 MHz: -10.07 DBM

typical performance curves

(production unit)



หนังสืออ้างอิง

- George R. Cooper , Clare D. McGillem , “ Modern Communications and Spread Spectrum “ , McGraw-Hill Book Company
- Robert C. Dixon , “ Spread Spectrum System With Commercial Applications “ , Third Edition , United states of America
- ยืน ภูสุวรรณ , “ ทฤษฎีและการใช้งานอิเล็กทรอนิกส์ “ , เล่ม 2 , บริษัท ซีเอ็ดดูเคชั่น จำกัด กรุงเทพฯ 10400
- ประเสริฐ โรจน์สุวีวัฒน์ , “ เซมิคอนดักเตอร์ อิเล็กทรอนิกส์ “ , ฉบับที่ 83 กรุงเทพฯ : สำนักพิมพ์ซีเอ็ดดูเคชั่น
- คอสมันน์ IC นวสน , “ เซมิคอนดักเตอร์ อิเล็กทรอนิกส์ “ , ฉบับที่ 108 กรุงเทพฯ : สำนักพิมพ์ซีเอ็ดดูเคชั่น
- สุชาติ กังวารจิตต์ , “ หลักการทำงานเครื่องรับส่งวิทยุ และระบบสื่อสาร “ , บริษัท ซีเอ็ดดูเคชั่น จำกัด กรุงเทพฯ 10400

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้