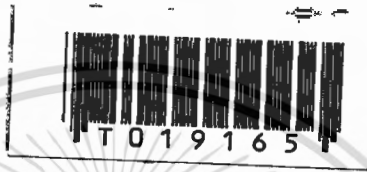


สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การออกแบบและสังเคราะห์วงจรรอนาลอกฟังก์ชันโดย
หลักการวงจรรวม

ON THE DESIGN AND REALIZATION OF INTEGRABLE ANALOG
FUNCTION CIRCUITS



นายวันชัย รีวรุจา

MR. VANCHAI RIEWRUJA

เลขหมู่

เลขทะเบียน 19165

วัน, เดือน, ปี 14 ส.ย. 2536

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร
ปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ. ศ. 2535

ISBN 974-8158-46-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ON THE DESIGN AND REALIZATION OF INTEGRABLE ANALOG
FUNCTION CIRCUITS**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
GRADUATE SCHOOL
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

1992

ISBN 974-8158-46-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | |
|-----------------------------|--|
| หัวข้อวิทยานิพนธ์ | การออกแบบและสังเคราะห์วงจรถอนาล็อกฟังก์ชัน โดยหลักการวงจรรวม |
| นักศึกษา | นายวันชัย ธีรวิจิตร |
| อาจารย์ผู้ควบคุมวิทยานิพนธ์ | รศ. ดร. วัลลภ สุระกำพลธร |
| ระดับการศึกษา | วิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า |
| ภาควิชา | วิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง |
| ปีการศึกษา | 2535 |

บทคัดย่อ

วัตถุประสงค์ของวิทยานิพนธ์นี้จะเป็นการเสนอหลักการออกแบบวงจรถอนาล็อกฟังก์ชันที่มี
การทำงานของวงจรมีอยู่ในรูปของกระแส และมีผลตอบสนองทางความถี่รวมทั้งช่วงปฏิบัติการ
ของวงจรมีในย่านกว้าง โดยวงจรมีได้ออกแบบขึ้นนี้จะใช้หลักการออกแบบวงจรรวม ในการ
สังเคราะห์วงจรถอนาล็อกฟังก์ชันจะใช้วงจรมีได้ออกแบบขึ้นคือ วงจรสายพานกระแส (current
conveyor) และวงจรมีแบบใหม่ที่ได้พัฒนาขึ้นคือ วงจรจำกัดกระแส (current limiter)
เป็นหลัก โดยวงจรมีสายพานกระแสได้พัฒนาขึ้นใหม่สองวงจรมี วงจรมีแรกจะใช้คุณสมบัติของ
วงจรมีขยายความนำ (operational transconductance amplifier) สองวงจรมีต่อ
ร่วมกัน และวงจรมีสองจะใช้คุณสมบัติของวงจรมีตามคักตาและกระแสแบบมอสทรานซิสเตอร์ต่อ
ร่วมกับวงจรมีสื่อกระแส ส่วนวงจรมีจำกัดกระแสจะมีคุณสมบัติที่ไม่เป็นเชิงเส้น ซึ่งสามารถ
กำหนดจุดเริ่มต้นของกระแสจรมีออกได้โดยการควบคุมจากกระแสภายนอก การทดสอบ
สมรรถนะของวงจรมีอนาล็อกฟังก์ชันที่ได้พัฒนาขึ้นจะทำการทดสอบโดยการต่อวงจรมีเพื่อทดลอง
และเลียนแบบการทำงานของวงจรมีด้วยโปรแกรม PSPICE ผลการทดสอบสามารถที่จะ
ยืนยันถึง ช่วงปฏิบัติการ ความแม่นยำ และความเที่ยงตรงของฟังก์ชันที่ได้สังเคราะห์ขึ้น
ตลอดจนมีช่วงปฏิบัติการทางความถี่ในย่านกว้าง เป็นไปตามหลักการที่ได้เสนอขึ้น

THESIS TITLE ON THE DESIGN AND REALIZATION
 OF INTEGRABLE ANALOG FUNCTION
 CIRCUITS

STUDENT MR.VANCHAI RIEWRUJA

THESIS ADVISOR ASSOC. PROF. DR.WANLOP SURAKAMPONTORN

LEVEL OF STUDY DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING

DEPARTMENT ELECTRICAL ENGINEERING KING MONGKUT'S INSTITUTE
 OF TECHNOLOGY LADKRABANG

YEAR 1992



ABSTRACT

New methods to design and realize current mode integrable analog function circuits that have wide dynamic range and wide bandwidth are proposed in this thesis. The proposed second generation current conveyor (CCII) and the new circuit element, termed a current limiter (CL), are used for the realization of function circuits. Two new CCII circuits are presented. The first CCII employs two operational transconductance amplifiers (OTA) and the second CCII uses MOS voltage/current follower and current mirrors. For the current limiters which have a nonlinear behaviour, it can be accurately assigned to limit the output current by external current control. The experimental results and PSPICE simulation results confirm that the performance of the proposed circuits, i.e. dynamic range, accuracy and frequency response, are in agreement with the theoretical results.

กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จได้ด้วยความช่วยเหลือจากอาจารย์และบุคคลหลายท่านดังนี้

รองศาสตราจารย์ ดร. วัลลภ สุระกำพลธร อาจารย์ที่ปรึกษาที่ได้กรุณาให้คำปรึกษา และชี้แนะแนวทางในการแก้ไขปัญหาดังต่าง ๆ อย่างทุ่มเท ตลอดจนการฝึกฝนให้ผู้เขียนมีความสามารถในการทำงานวิจัยและพัฒนาได้อย่างมีประสิทธิภาพ ผู้เขียนขอกราบขอบพระคุณเป็นอย่างสูง

ขอกราบขอบพระคุณ รองศาสตราจารย์ ดร. จเร สุรวัดณ์ปัญญา ผู้ช่วยศาสตราจารย์ ดร. กอบชัย เดชหาญ และรองศาสตราจารย์ ดร. พุศศักดิ์ ชิวสุวิทย์ ที่ได้ให้คำแนะนำและแนวทางในการทำวิทยานิพนธ์นี้

ขอขอบพระคุณรองศาสตราจารย์ ดร. โยธิน เปรมปราณีรัชต์ และภาควิชาวิศวกรรมระบบควบคุมที่ให้ใช้สถานที่ตลอดจนเครื่องมือต่าง ๆ ที่ใช้ในการทดลอง

ในท้ายนี้ขอกราบขอบพระคุณคุณพ่อและคุณแม่ที่คอยห่วงใยและให้กำลังใจตลอดจนให้ความช่วยเหลือในด้านต่าง ๆ แก่ผู้เขียนตลอดเวลา และขอขอบคุณน้อง ๆ ของผู้เขียนที่มีส่วนช่วยเหลือในวิทยานิพนธ์นี้

สารบัญ

| | |
|---|-----|
| บทคัดย่อ (ภาษาไทย) | I |
| บทคัดย่อ (ภาษาอังกฤษ) | II |
| กิตติกรรมประกาศ | III |
| สารบัญ | IV |
| บทที่ 1 อารัมภบท | 1 |
| 1.1 กล่าวนำ | 1 |
| 1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์ | 1 |
| 1.3 รายละเอียดของวิทยานิพนธ์ | 2 |
| บทที่ 2 การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้น | 4 |
| 2.1 บทนำ | 4 |
| 2.2 การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยวิธีฟังก์ชันตรรกยะ | 4 |
| 2.3 การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยความเป็นเชิงเส้นแบบช่วง | 8 |
| 2.4 บทสรุป | 10 |
| บทที่ 3 กลุ่มวงจรมอด | 11 |
| 3.1 บทนำ | 11 |
| 3.2 วงจรสะท้อนกระแส | 11 |
| 3.2.1 วงจรสะท้อนกระแสแบบใช้ไบโพลาร์ทรานซิสเตอร์ | 11 |
| 3.2.1ก วงจรสะท้อนกระแสแบบพื้นฐาน | 11 |
| 3.2.1ข วงจรสะท้อนกระแสแบบ wilson | 12 |
| 3.2.1ค วงจรสะท้อนกระแสแบบ wilson ชนิดปรับปรุง | 13 |
| 3.2.1ง วงจรสะท้อนกระแสแบบคาสโคด | 14 |
| 3.2.1จ วงจรสะท้อนกระแสแบบมีจุดออกหลายจุด | 14 |
| 3.2.1ฉ วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน | 15 |
| 3.2.1ช วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบ wilson | 15 |
| 3.2.1ซ ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแส | 17 |
| 3.2.2 วงจรสะท้อนกระแสแบบใช้มอดทรานซิสเตอร์ | 18 |
| 3.2.2ก วงจรสะท้อนกระแสแบบพื้นฐาน | 18 |
| 3.2.2ข วงจรสะท้อนกระแสแบบคาสโคด | 19 |
| 3.2.2ค วงจรสะท้อนกระแสแบบ wilson | 19 |
| 3.2.2ง วงจรสะท้อนกระแสแบบ wilson ชนิดปรับปรุง | 20 |
| 3.2.2จ ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแส | 21 |
| 3.3 วงจรขยายความแตกต่าง | 22 |
| 3.3.1 วงจรขยายความแตกต่างโดยใช้ไบโพลาร์ทรานซิสเตอร์ | 22 |
| 3.3.2 วงจรขยายความแตกต่างโดยใช้มอดทรานซิสเตอร์ | 24 |
| 3.4 วงจรตามคิกคาและวงจรตามกระแส | 25 |
| 3.4.1 วงจรตามคิกคา | 25 |
| 3.4.2 วงจรตามกระแส | 26 |

เอกสารนี้เป็นวงจรมอดเปลี่ยนคิกคาเป็นกระแสใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษา

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

| | | |
|---------|--|----|
| 3.6 | บทสรุป | 29 |
| บทที่ 4 | วงจรสายพานกระแส | 31 |
| 4.1 | บทนำ | 31 |
| 4.2 | คุณสมบัติของวงจรสายพานกระแส | 31 |
| 4.3 | วงจรสายพานกระแสแบบใช้มอสทรานซิสเตอร์ | 32 |
| 4.3.1 | หลักการของวงจรสายพานกระแส | 32 |
| 4.3.2 | สมรรถนะของวงจรถ | 35 |
| 4.3.3 | ผลการทดลองและผลการเลียนแบบการทำงานด้วย PSPICE | 37 |
| 4.4 | วงจรสายพานกระแสแบบใช้ไอทีเอ | 40 |
| 4.4.1 | หลักการของวงจรสายพานกระแสแบบใช้ไอทีเอ | 40 |
| 4.4.2 | สมรรถนะของวงจรสายพานกระแสแบบใช้ไอทีเอ | 41 |
| 4.5 | การประยุกต์ใช้งาน | 42 |
| 4.5.1 | วงจรถ่วงความต้านทานแบบบวกและลบ | 43 |
| 4.5.2 | ผลการทดลอง | 45 |
| 4.6 | วงจรถยายแบบอินทรมันท์ชนิดทำงานด้วยกระแส | 46 |
| 4.6.1 | หลักการของวงจรถยายแบบอินทรมันท์ชนิดทำงานด้วยกระแส | 48 |
| 4.6.1 | ผลการทดลอง | 51 |
| 4.7 | บทสรุป | 53 |
| บทที่ 5 | วงจรถ่วงกระแส | 54 |
| 5.1 | บทนำ | 54 |
| 5.2 | หลักการเบื้องต้น | 54 |
| 5.3 | สมรรถนะของวงจรถ่วงกระแส | 57 |
| 5.4 | ผลการทดลองและการเลียนแบบการทำงานด้วย PSPICE | 62 |
| 5.5 | บทสรุป | 66 |
| บทที่ 6 | การถ่วงความต้านทานไม่เป็นเชิงเส้นโดยใช้วงจรถ่วงกระแส | 67 |
| 6.1 | บทนำ | 67 |
| 6.2 | หลักการถ่วงความต้านทานไม่เป็นเชิงเส้น | 67 |
| 6.2.1 | วงจรถ่วงกระแสไม่เป็นเชิงเส้น | 67 |
| 6.2.2 | ความต้านทานไม่เป็นเชิงเส้นชนิดกระแสควบคุม | 68 |
| 6.2.3 | ความต้านทานไม่เป็นเชิงเส้นชนิดศักดาควบคุม | 68 |
| 6.2.4 | สมรรถนะของวงจรถ่วงความต้านทานไม่เป็นเชิงเส้น | 72 |
| 6.3 | ผลการทดลองและตัวอย่างการประยุกต์ใช้งาน | 74 |
| 6.4 | บทสรุป | 80 |
| บทที่ 7 | บทส่งท้ายและข้อเสนอแนะแนวทางในการทำวิจัย | 81 |
| 7.1 | บทส่งท้าย | 81 |
| 7.2 | ข้อเสนอแนะแนวทางในการทำวิจัย | 81 |
| 7.2.1 | แนวทางในการวิจัยและพัฒนาต่อของวงจรสายพานกระแส | 82 |
| 7.2.2 | แนวทางในการวิจัยและพัฒนาต่อของวงจรถ่วงกระแส | 82 |

| | |
|-----------------|-----|
| ภาคผนวก ข | 99 |
| ภาคผนวก ค | 104 |
| ภาคผนวก ง | 111 |
| ภาคผนวก จ | 119 |
| ภาคผนวก ฉ | 125 |
| ภาคผนวก ช | 126 |
| ประวัติผู้เขียน | 152 |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

อาร์มภท

1.1 กล่าวนำ

ในกลุ่มวงจรพื้นฐานของวงจรอิเล็กทรอนิกส์แบบอนาลอกที่ใช้ในงานวัดคูลุม งานคำนวณ และงานควบคุม จะประกอบไปด้วย วงจรขยาย วงจรคูณ วงจรหาร วงจรกรองสัญญาณ วงจรแปลงสัญญาณแบบ logarithmic และวงจรแปลงสัญญาณ RMS เป็นต้น ซึ่งกลุ่มวงจรเหล่านี้จะเรียกว่าวงจรมอนาลอกฟังก์ชันแบบพื้นฐาน [1] การออกแบบและพัฒนาวงจรมอนาลอกฟังก์ชันจะสามารถแบ่งออกได้ 2 แนวทางคือ การออกแบบวงจรแบบ ดิสครีท (discrete) และการออกแบบวงจรโดยใช้หลักการของวงจรรวม (integrated circuit) การออกแบบวงจรแบบดิสครีทจะใช้ทรานซิสเตอร์ ซึ่งเป็นอุปกรณ์จำพวกแอคทีฟ (active) ต่อร่วมกับ อุปกรณ์แบบพาสซีฟ (passive) จำพวกความต้านทานหรือตัวเก็บประจุ วงจรมอนาลอกฟังก์ชันแบบดิสครีทจึง มีขนาดใหญ่และเสถียรภาพของวงจรทางด้านอุณหภูมิและผลตอบสนองต่อความถี่จะไม่ดีนัก เนื่องจากวงจรจะ ใช้อุปกรณ์ทั้งแบบแอคทีฟและพาสซีฟเป็นตัว ๆ มาต่อร่วมกันบนแผงวงจร เป็นผลให้เกิดค่าเหนี่ยวนำและค่า ประจุสะสมระหว่างลายวงจรมีค่าสูง ทำให้ผลตอบสนองทางความถี่ต่ำกว่าที่ควร และในขณะที่ใช้งานตัววงจร จะเกิดความร้อนขึ้นและความร้อนในแต่ละจุดบนแผงวงจรจะมีค่าไม่เท่ากัน ซึ่งจะเป็นผลให้กระแสที่ไหลใน อุปกรณ์แต่ละตัวโดยเฉพาะอุปกรณ์จำพวกสารกึ่งตัวนำจะผิดพลาดไป ทำให้ความแม่นยำและเที่ยงตรงของวง จรลดลง สำหรับการออกแบบวงจรมอนาลอกฟังก์ชันโดยใช้หลักการของวงจรรวมจะสามารถลดปัญหาที่เกิดขึ้น จากการใช้หลักการออกแบบวงจรแบบดิสครีทลงได้มาก เนื่องจากวงจรจะมีขนาดเล็กกว่าวงจรมอนาลอกฟังก์ชันมาก ทำให้ค่าเหนี่ยวนำและค่าประจุสะสมมีค่าน้อย และอุณหภูมิในแต่ละจุดของวงจรจะมีค่าที่ใกล้เคียงกันมาก จึง ทำให้วงจรมีเสถียรภาพที่ดีและยังมีขนาดเล็กเป็นผลให้เครื่องมือที่ใช้วงจรมอนาลอกฟังก์ชันแบบวงจรรวมมี ขนาดที่เล็กลงด้วย

1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

ในการทำวิทยานิพนธ์นี้จะเป็นการวิจัยและพัฒนาการออกแบบวงจรมอนาลอกฟังก์ชันอีกวิธีหนึ่ง ซึ่งจะใช้ หลักการของวงจรรวม และการทำงานของวงจรมอนาลอกฟังก์ชันที่ได้วิจัยและพัฒนาขึ้นจะอยู่ในรูปของกระแส (current mode) ในวิทยานิพนธ์นี้ได้วิจัยและพัฒนาวงจรมอนาลอกฟังก์ชันแบบพื้นฐานวงจรใหม่ขึ้น 3 วงจรคือ วงจรสายพานกระแส (current conveyor) แบบใช้มอสทรานซิสเตอร์ วงจรสายพานกระแสแบบใช้โอทีเอ (operational transconductance amplifier : OTA) และวงจรจำกัดกระแส (current limiter) โดยวงจรสายพานกระแสจะสามารถนำไปประยุกต์ใช้ในวงจรมอนาลอกฟังก์ชันต่าง ๆ และในวิทยานิพนธ์นี้ได้ นำมาประยุกต์ใช้ในวงจรขยายแบบอินสทรูเมนต์และวงจรสังเคราะห์ความต้านทานทั้งแบบบวกและแบบลบ สำหรับวงจรจำกัดกระแสมุ่งเน้นที่จะนำมาสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นโดยใช้วิธีประมาณค่าด้วยความ เป็นเชิงเส้นแบบช่วง ช่วงความเป็นเชิงเส้นและค่าความชันของเส้นคุณสมบัติ (transfer characteristic) ของวงจรจำกัดกระแสสามารถที่จะกำหนดได้อย่างสะดวก เพื่อให้การใช้งานมีความยุ่งยากน้อยที่สุดและ สามารถที่จะสังเคราะห์ฟังก์ชันใด ๆ ได้อย่างมีประสิทธิภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 7 บทและภาคผนวก 7 ภาค โดยในแต่ละบทจะมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นการอารัมภบทและวัตถุประสงค์ในการทำวิทยานิพนธ์

บทที่ 2 จะกล่าวถึงหลักการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยวิธีของฟังก์ชันตรรกยะ (rational function) และความเป็นเชิงเส้นแบบช่วง (piecewise linear) และข้อดีและข้อเสียของหลักการทั้งสอง

บทที่ 3 จะเป็นการวิเคราะห์สมรรถนะของวงจรย่อยที่ประกอบด้วยวงจรสะท้อนกระแส (current mirror) วงจรขยายความแตกต่าง (differential amplifier) วงจรตามคัทคา (voltage follower) และวงจรตามกระแส (current follower) ทั้งแบบไบโพลาร์ทรานซิสเตอร์และแบบมอสทรานซิสเตอร์ โดยวงจรย่อยเหล่านี้จะเป็นวงจรที่ถูกนำไปใช้ในการพัฒนางจรอนาล็อกฟังก์ชันในวิทยานิพนธ์นี้

บทที่ 4 จะกล่าวถึงหลักการออกแบบและสมรรถนะของวงจรมอดูลฟังก์ชันแบบใหม่คือ วงจรสายพานกระแสทั้งแบบใช้มอสทรานซิสเตอร์และแบบใช้ไอทีเอ และยังได้กล่าวถึงการประยุกต์ใช้งานของวงจรมอดูลกระแสในวงจรขยายแบบอินสทรูเมนต์และวงจรสังเคราะห์ความต้านทานแบบบวกและแบบลบ

บทที่ 5 เป็นการเสนองจรอนาล็อกฟังก์ชันวงจรมอดูลอีกวงจรมอดูลหนึ่งคือ วงจรจำกัดกระแส โดยแสดงถึงหลักการออกแบบวงจรและการพัฒนาปรับปรุงวงจรมอดูลให้มีประสิทธิภาพที่สูงขึ้น

บทที่ 6 จะเป็นการประยุกต์ใช้วงจรมอดูลกระแสร่วมกับวงจรมอดูลคัทคาและวงจรมอดูลกระแสในการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นโดยใช้หลักการของความเป็นเชิงเส้นแบบช่วง โดยฟังก์ชันไม่เป็นเชิงเส้นที่ได้สังเคราะห์ขึ้นจะอยู่ในรูปของความต้านทาน

บทที่ 7 ซึ่งเป็นบทสุดท้ายจะเป็นการสรุปผลงานที่ได้นำเสนอในวิทยานิพนธ์นี้และ เสนอแนวทางในการทำวิจัยต่อ

ส่วนในช่วงท้ายของวิทยานิพนธ์นี้จะเป็นภาคผนวกซึ่งจะรวบรวมการวิเคราะห์สมการต่าง ๆ ของแต่ละบทเอาไว้ ดังมีรายละเอียดต่อไปนี้

ภาคผนวก ก จะเป็นการวิเคราะห์หาผลตอบสนองทั้งสัญญาณไฟตรงและสัญญาณไฟสลับของกลุ่มวงจรสะท้อนกระแส

ภาคผนวก ข จะเป็นการวิเคราะห์หาฟังก์ชันส่งผ่าน (transfer function) ของกลุ่มวงจรขยายความแตกต่าง

ภาคผนวก ค จะเป็นการวิเคราะห์หาฟังก์ชันส่งผ่านของวงจรมอดูลคัทคาและวงจรมอดูลกระแส

ภาคผนวก ง จะเป็นการวิเคราะห์หาสมรรถนะของวงจรมอดูลสายพานกระแสแบบใช้มอสทรานซิสเตอร์

ภาคผนวก จ จะเป็นการวิเคราะห์หาค่าผิดพลาดที่เกิดขึ้นในวงจรมอดูลคัทคาและวงจรมอดูลกระแส เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ฉ แสดงรายละเอียดของวงจรสมมูลและแบบจำลองของทรานซิสเตอร์ชนิดไบโพลาร์และ
มอสที่ใช้ในวิทยานิพนธ์นี้

ภาคผนวก ช แสดงบทความที่ได้รับการพิจารณาตีพิมพ์ในวารสารต่างประเทศ



บทที่ 2

การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้น

2.1 บทนำ

วงจรรอนาลอกฟังก์ชันที่มีคุณสมบัติเป็นฟังก์ชันไม่เป็นเชิงเส้นจะสามารถนำไปประยุกต์ใช้ในงานชุดเซยอุณหภูมิตหรือแรงดัน (pressure) ในระบบวัดคุม (instrumentation) งานจำลองพฤติกรรมของอุปกรณ์ทั้งทางไฟฟ้า[2] และงานจำลองสำหรับศึกษาระบบควบคุมไม่เป็นเชิงเส้น[3] เป็นต้น วงจรรอนาลอกฟังก์ชันแบบพื้นฐานจะมีฟังก์ชันที่แน่นอนสำหรับแต่ละวงจร การเปลี่ยนแปลงฟังก์ชันของวงจรจะไม่สามารถทำได้ จึงได้มีการพัฒนาทางด้านวงจรเพื่อใช้ในการสังเคราะห์ฟังก์ชันที่ต้องการ โดยเฉพาะฟังก์ชันไม่เป็นเชิงเส้นวิธีการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นทางด้านวงจรจะแบ่งเป็น 3 วิธีใหญ่ ๆ คือ วิธีแรกจะอาศัยคุณสมบัติทางกายภาพของอุปกรณ์อิเล็กทรอนิกส์จำพวกสารกึ่งตัวนำ[4] เช่น ไดโอด ซีเนอร์ไดโอด (zener diode) ไดโอดกระแสคงที่ (constant current diode) และทลเนลไดโอด (tunnel diode) เป็นต้น ซึ่งวิธีนี้ฟังก์ชันที่สังเคราะห์ได้จะเป็นฟังก์ชันที่มีค่าผิดพลาดค่อนข้างสูงและมีความยุ่งยากในการออกแบบวงจรเนื่องจากคุณสมบัติทางกายภาพของอุปกรณ์จะมีรูปแบบที่แน่นอนและอุปกรณ์ที่ใช้งานแต่ละตัวไม่สมพงษ์กันหรือไม่สามารถที่จะหาอุปกรณ์ที่มีค่าพารามิเตอร์ต่าง ๆ ตามที่ต้องการได้ วิธีที่สองคือการประมาณค่าด้วยฟังก์ชันตรรกยะ (rational function) [5], [6] และวิธีที่สามคือ การประมาณค่าด้วยความเป็นเชิงเส้นแบบช่วง (piecewise linear) [7] วิธีที่สองและสามจะเป็นวิธีที่สามารถสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นได้อย่างมีประสิทธิภาพซึ่งจะได้กล่าวถึงในหัวข้อต่อไป

2.2 การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยวิธีฟังก์ชันตรรกยะ

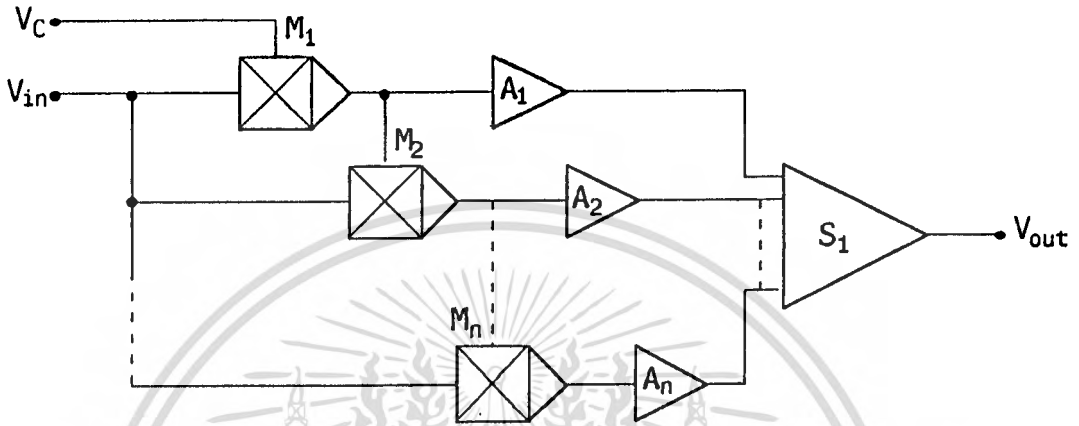
ในการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นสามารถที่จะประมาณได้ด้วยอัตราส่วนของสองโพลิโนเมียล (polynomial) ซึ่งเขียนได้ดังนี้ [6]

$$y(x) = \frac{\sum_{k=0}^m A_k x^k}{\sum_{j=0}^n B_j x^j} \tag{2.2.1}$$

เมื่อ j และ k เป็นเลขจำนวนเต็มบวก และค่า A_k และ B_j เป็นเลขจำนวนจริงและไม่เท่ากับศูนย์ ซึ่งสมการที่ (2.2.1) จะเรียกว่าฟังก์ชันตรรกยะ และการสังเคราะห์ฟังก์ชันด้วยวิธีนี้จะเรียกว่าการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยวิธีฟังก์ชันตรรกยะ

การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นใด ๆ ด้วยฟังก์ชันตรรกยะในทางด้านการออกแบบวงจรที่สะดวกที่สุดโดยการออกแบบให้วงจรมีคุณสมบัติเป็นโพลิโนเมียลชั้น 2 วงจร จากนั้นจึงนำเอาสัญญาณจุดออกของวงจรถ่ายเป็นเอกสารที่ส่งงานไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปเผยแพร่บนสื่อออนไลน์ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จรทั้งสองมาผ่านวงจรหารในกรณีที่มีจุดโพลีโนเมียลที่มีคุณสมบัติแบบส่งผ่าน (transfer characteristic) [8] หรือใช้หลักการของวงจรมายขยายแบบลบของออปแอมป์ (inverting amplifier) [4] ในกรณีที่มีจุดโพลีโนเมียลที่มีคุณสมบัติแบบจุดขับ (driving point) [8] การออกแบบวงจรที่มีคุณสมบัติเป็นโพลีโนเมียลจะใช้วงจรคูณและวงจรรวมสัญญาณดังแสดงในรูปที่ 2.2.1 โดยที่ M_i คือวงจรคูณ A_i คือวงจรมายขยายสัญญาณ S_1 คือวงจรรวมสัญญาณ V_{in} เป็นสัญญาณจุดเข้าและ V_C เป็นค่าความคงที่ สำหรับรูปที่ 2.2.1 จะเป็น

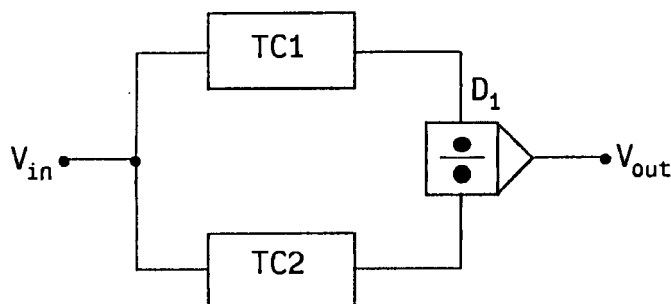


รูปที่ 2.2.1 วงจรโพลีโนเมียลที่มีคุณสมบัติแบบส่งผ่าน

วงจรโพลีโนเมียลที่มีคุณสมบัติแบบส่งผ่าน เนื่องจากค่าจุดเข้าและผลที่ได้คือค่าจุดออกอยู่คนละจุดกัน และสมการโพลีโนเมียลของวงจรในรูปที่ 2.2.1 จะเขียนได้ดังนี้

$$V_{out} = V_C \sum_{n=1}^i A_i V_{in}^i \tag{2.2.2}$$

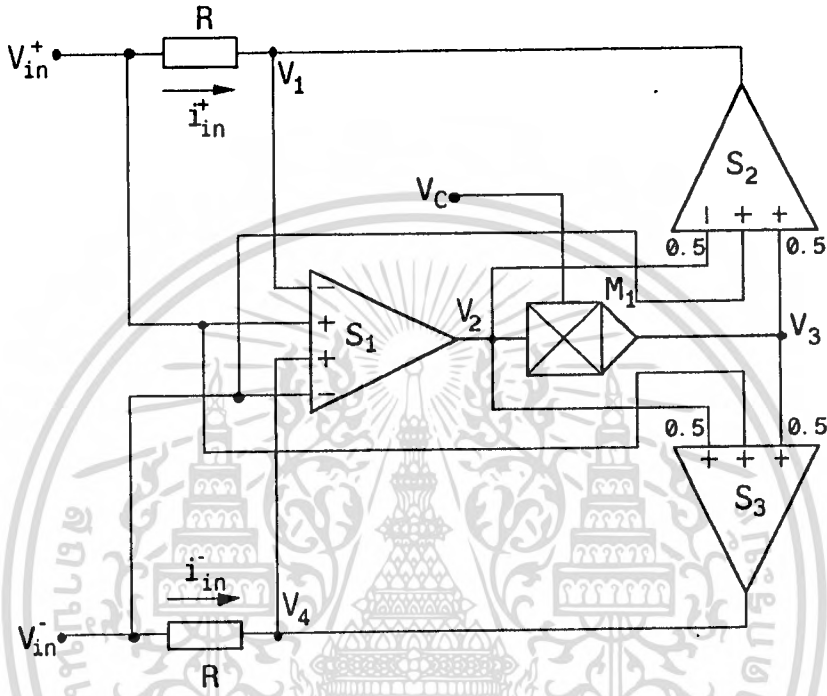
ในรูปที่ 2.2.2 แสดงหลักการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยฟังก์ชันตรรกยะที่มีคุณสมบัติแบบส่งผ่าน โดยที่ TC1 และ TC2 คือวงจรโพลีโนเมียลที่มีคุณสมบัติแบบส่งผ่าน และ D_1 คือวงจรรหาร ซึ่งจะได้ค่า V_{out} เป็นฟังก์ชันตรรกยะ



เอกสารนี้เป็นเอกสารที่ 2.2.2 วงจรสังเคราะห์ฟังก์ชันตรรกยะโดยใช้วงจรโพลีโนเมียลแบบส่งผ่าน ด้านการคำนวณ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับกรณีของวงจรโพลีโนเมียลที่มีคุณสมบัติแบบจุดขับจะมีความยุ่งยากในการออกแบบวงจรมากกว่า วงจรโพลีโนเมียลที่มีคุณสมบัติแบบส่งผ่าน โครงสร้างของวงจรโพลีโนเมียลที่มีคุณสมบัติแบบจุดขับแสดงในรูปที่ 2.2.3 โดยที่ R คือค่าความต้านทานใด ๆ V_{in}^+ และ V_{in}^- คือศักดาจุดเข้า i_{in}^+ และ i_{in}^- คือกระแสจุดเข้า S_1 คือวงจรรวมสัญญาณที่พัฒนาขึ้นจากออปแอมป์ และสำหรับตัวเลข 0.5 ที่กำกับไว้ที่ขาของ S_2 และ S_3 คืออัตราขยายของสัญญาณจุดนั้นจะมีค่าเท่ากับ 0.5 สำหรับขาอื่น ๆ ที่ไม่ได้กำกับเลขไว้จะมีอัตราขยายเท่ากับ 1



รูปที่ 2.2.3 วงจรโพลีโนเมียลที่มีคุณสมบัติแบบจุดขับ

และ M_1 คือวงจรคูณแบบอนาล็อก กำหนดให้ศักดาจุดเข้า $V_{in} = V_{in}^+ - V_{in}^-$ จากรูปที่ 2.2.3 จะได้ศักดา V_1 และ V_4 ดังนี้

$$\text{ที่จุด } V_1 \quad V_1 = V_{in}^- + \frac{V_c}{2}(i_{in}^+ - i_{in}^-)R - \frac{(i_{in}^+ - i_{in}^-)R}{2} \quad (2.2.3)$$

$$\text{ที่จุด } V_4 \quad V_4 = V_{in}^+ + \frac{V_c}{2}(i_{in}^+ - i_{in}^-)R + \frac{(i_{in}^+ - i_{in}^-)R}{2} \quad (2.2.4)$$

และเนื่องจาก $i_{in}^+R = V_{in}^+ - V_1$ และ $i_{in}^-R = V_{in}^- - V_4$ ดังนั้นจากสมการที่ (2.2.3) และ (2.2.4) จะได้ว่า

$$i_{in}^+R = V_{in}^+ - \frac{V_c}{2}(i_{in}^+ - i_{in}^-)R + \frac{(i_{in}^+ - i_{in}^-)R}{2} \quad (2.2.5)$$

เอกสารนี้เป็นเอกสารที่จัดขึ้นเพื่อใช้ในการเรียนการสอนและการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$i_{in}^+ R = -V_{in} + \frac{V_C}{2}(i_{in}^+ - i_{in}^-)R - \frac{(i_{in}^+ - i_{in}^-)R}{2} \tag{2.2.6}$$

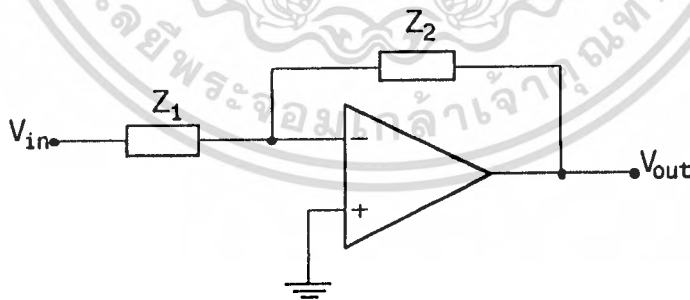
กำหนดให้ $i_{in}^+ = -i_{in}^-$ แทนค่าลงในสมการที่ (2.2.5) หรือ (2.2.6) จะได้ว่า

$$V_{in} = R V_C i_{in}^+ \tag{2.2.7}$$

จากรูปที่ 2.2.3 ถ้าแทนวงจรคุณ M_1 ด้วยวงจรโพลีโนเมียลที่มีคุณสมบัติแบบส่งผ่านในรูปที่ 2.2.1 จะสามารถเขียนสมการที่ (2.2.7) ได้ใหม่ดังนี้

$$V_{in} = R i_{in}^+ V_C \sum_{n=1}^i A_n V_{in}^i \tag{2.2.8}$$

ซึ่งจากสมการที่ (2.2.8) จะได้ว่าวงจรโพลีโนเมียลที่มีคุณสมบัติแบบจุดขับจะมีสมการที่เหมือนกับสมการของความต้านทาน ดังนั้นวงจรในรูปที่ 2.2.3 จะสามารถเรียกอีกอย่างหนึ่งว่าวงจรสังเคราะห์ความต้านทานแบบโพลีโนเมียล สำหรับการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยฟังก์ชันตรรกยะจะสามารถกระทำได้ดังแสดงในรูปที่ 2.2.4



รูปที่ 2.2.4 วงจรสังเคราะห์ฟังก์ชันตรรกยะโดยใช้วงจรโพลีโนเมียลแบบจุดขับ

โดยที่ Z_1 และ Z_2 คือวงจรโพลีโนเมียลแบบจุดขับ ในทำนองเดียวกันการสังเคราะห์ความต้านทานไม่เป็นเชิงเส้นโดยใช้ฟังก์ชันตรรกยะแบบจุดขับก็สามารถทำได้เช่นกัน โดยการแทนวงจรคุณ M_1 ในรูปที่ 2.2.3 ด้วยวงจรในรูปที่ 2.2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นโดยใช้ฟังก์ชันตรรกยะที่ได้กล่าวผ่านมาแล้วนั้นจะมีวิธีการที่ยุ่งยากมาก และวงจรจะมีขนาดใหญ่ไม่จำเป็นที่จะเป็นการออกแบบโดยใช้การออกแบบวงจรแบบดิครีทหรือโดยใช้หลักการของวงจรรวม โดยเฉพาะในทางปฏิบัติฟังก์ชันที่ต้องการสังเคราะห์โดยมากจะอยู่ในรูปของเส้นกราฟในการแปลงเส้นกราฟออกมาเป็นสมการจะมีความลำบากและยุ่งยากมาก ดังนั้นวิธีการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นโดยใช้หลักการประมาณค่าด้วยฟังก์ชันตรรกยะจึงไม่เป็นที่นิยมกัน

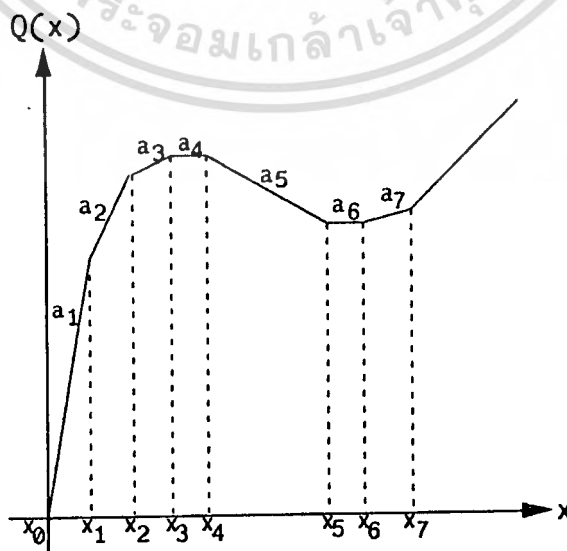
2.3 การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยความเป็นเชิงเส้นแบบช่วง

การประมาณค่าของฟังก์ชันใด ๆ ด้วยวิธีของความเป็นเชิงเส้นแบบช่วงจะใช้เส้นกราฟของฟังก์ชันที่ต้องการสังเคราะห์เป็นหลัก โดยจะแบ่งฟังก์ชันรูปแบบใด ๆ ที่ต้องการออกเป็นช่วง ๆ และในแต่ละช่วงจะสามารถแทนได้ด้วยเส้นตรงดังแสดงในรูปที่ 2.3.1 ซึ่งเส้นตรงที่เป็นช่วง ๆ นี้จะเรียกว่าความเป็นเชิงเส้นแบบช่วง ดังนั้นในการสังเคราะห์ฟังก์ชันใด ๆ จึงสามารถทำได้โดยการนำเอาวงจรที่มีคุณสมบัติความเป็นเชิงเส้นแบบช่วงที่กำหนดให้มีจุดเริ่มของความเป็นเชิงเส้น และค่าความชันในแต่ละช่วงตามที่ได้ออกแบบไว้หลาย ๆ ชุดมาต่อรวมกัน ซึ่งจากรูปที่ 2.3.1 สามารถที่จะเขียนเป็นสมการได้ดังนี้

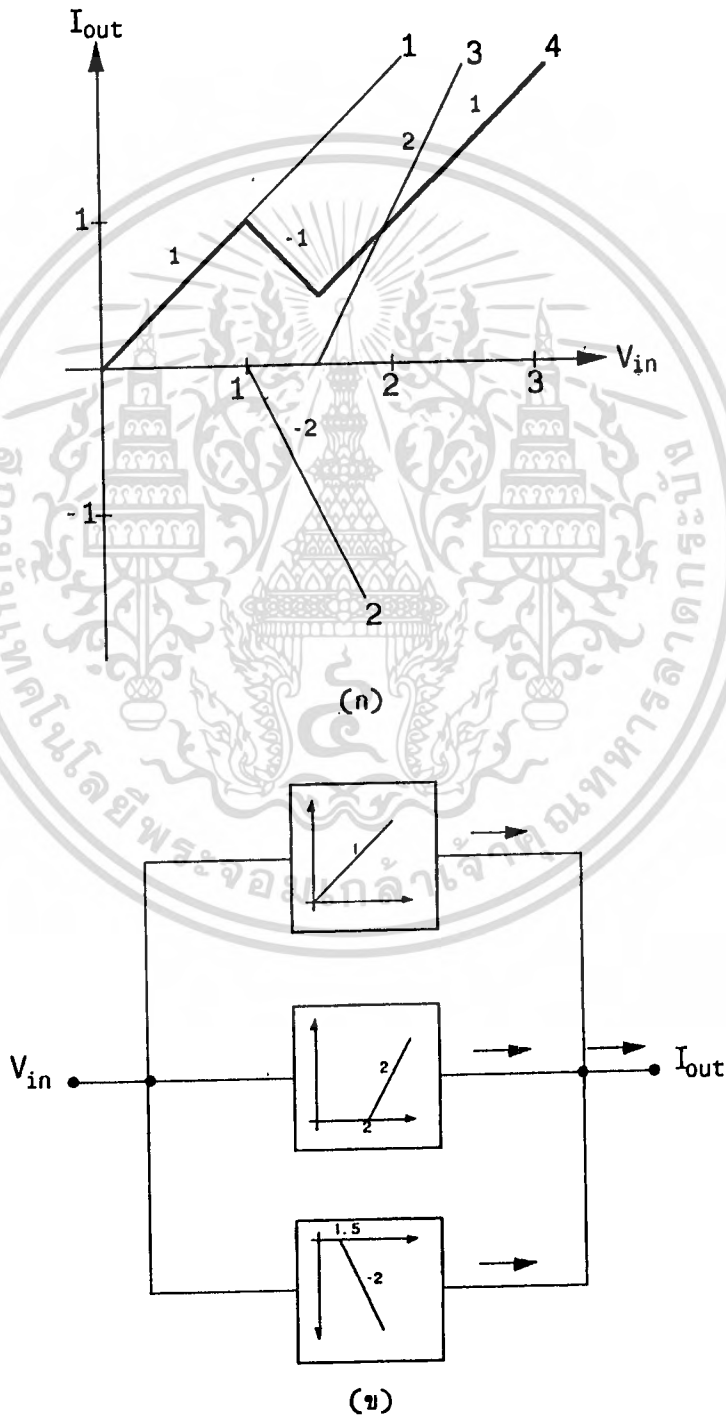
$$\begin{aligned}
 Q(x) &= a_1x + b_1 && \text{เมื่อ } x_0 < x < x_1 \\
 Q(x) &= a_2x + b_2 && \text{เมื่อ } x_1 < x < x_2 \\
 &\vdots && \vdots \\
 Q(x) &= a_7x + b_7 && \text{เมื่อ } x_6 < x < x_7
 \end{aligned}
 \tag{2.3.1}$$

หรือ

$$Q(x) = \sum_{n=1}^m (a_nx + b_n)
 \tag{2.3.2}$$



โดยที่ $Q(x)$ เป็นฟังก์ชันใด ๆ ที่ต้องการสังเคราะห์ m คือเลขจำนวนเต็มบวกซึ่งเป็นจำนวนช่วงของฟังก์ชันที่ถูกประมาณด้วยความเป็นเชิงเส้นแบบช่วง a_n คือเลขจำนวนจริงซึ่งเป็นค่าความชันของเส้นตรงในช่วงที่ $x_{n-1} < x < x_n$ และ b_n คือเลขจำนวนจริงซึ่งมีค่าคงที่ ในรูปที่ 2.3.2 เป็นตัวอย่างการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยวิธีความเป็นเชิงเส้นแบบช่วง ซึ่งจะเห็นได้ว่าเป็นกราฟที่ 4 ในรูปที่ 2.3.2(n) จะถูกประมาณค่าออกมาเป็นเส้นตรงทั้งหมด 3 ช่วง และในรูปที่ 2.3.2(ข) จะเป็นหลักการของวงจรในการสังเคราะห์ฟังก์ชันในรูปที่ 2.3.2(n) โดยที่รูปแบบของวงจรเชิงเส้นแบบช่วงจะขอก้าวถึงในบทที่ 5 และ 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรณที่งานที่วางไว้สำหรับใช้เท่านั้น ไม่สามารถนำออกจำหน่ายหรือทำซ้ำโดยไม่ได้รับอนุญาต
รูปที่ 2.3.2 ตัวอย่างการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นด้วยความเป็นเชิงเส้นแบบช่วง
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นโดยใช้การประมาณค่าด้วยความเป็นเชิงเส้นแบบช่วงจะมีความสะดวกในการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นอย่างมาก เนื่องจากโดยทั่วไปฟังก์ชันที่ต้องการสังเคราะห์จะอยู่ในรูปของเส้นกราฟ ดังนั้นการประมาณค่าโดยใช้ความเป็นเชิงเส้นแบบช่วงจึงเป็นวิธีที่มีการใช้กันอย่างแพร่หลายและเป็นวิธีที่ใช้ในวิทยานิพนธ์นี้

2.4 บทสรุป

ในการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นโดยใช้วิธีประมาณค่าด้วยฟังก์ชันตรรกยะจะมีความยุ่งยากในการออกแบบวงจรเป็นอย่างมาก เนื่องจากฟังก์ชันที่เปลี่ยนไปจะต้องทำการออกแบบวงจรโพลีโนเมียลใหม่ทั้งหมด ในขณะที่วิธีการประมาณค่าฟังก์ชันไม่เป็นเชิงเส้นด้วยความเป็นเชิงเส้นแบบช่วง เมื่อมีการเปลี่ยนแปลงฟังก์ชันที่ต้องการสังเคราะห์ ในส่วนของวงจรจะเปลี่ยนเพียงค่าความชันและจุดเริ่มของความเป็นเชิงเส้นเท่านั้น ซึ่งเป็นวิธีที่สะดวกกว่าและยังเป็นวิธีที่มีการใช้งานกันอย่างแพร่หลาย



บทที่ 3

กลุ่มวงจรย่อย

3.1 บทนำ

วงจรรณาลอกฟังก์ชันที่ออกแบบขึ้นในวิทยานิพนธ์นี้จะประกอบไปด้วยกลุ่มวงจรรขนาดเล็กที่ทำหน้าที่ต่าง ๆ กันภายในวงจรรณาลอกฟังก์ชัน กลุ่มวงจรรขนาดเล็กนี้จะเรียกว่า วงจรรย่อย วงจรรย่อยจะเป็นกลุ่มวงจรรที่มีรูปแบบของวงจรรที่แน่นอน ดังนั้นในบทนี้จะได้กล่าวถึงคุณสมบัติของวงจรรย่อยที่จะนำมาใช้ในการออกแบบวงจรรณาลอกฟังก์ชัน

3.2 วงจรรสะท้อนกระแส

วงจรรสะท้อนกระแสเป็นวงจรรย่อยที่มีคุณสมบัติทางไฟฟ้าคือ มีความต้านทานจุดเข้าของสัญญาณต่ำและมีความต้านทานจุดออกสูง จากคุณสมบัตินี้ทำให้วงจรรสะท้อนกระแสได้ถูกนำมาประยุกต์ใช้ใน งานต่าง ๆ เป็นอย่างมาก เช่น ภาคขยายกำลังของระบบเซอร์โวมอเตอร์ ภาคขยายกำลังในเครื่องขยายเสียง ภาคขยายสัญญาณส่วนหน้าของเครื่องมือวัด ใช้เป็นโหลคของวงจรรขยายสัญญาณขนาดเล็กในวงจรรวม และใช้เป็นวงจรรส่งผ่านกระแส เป็นต้น

3.2.1 วงจรรสะท้อนกระแสแบบใช้ไบโพลาร์ทรานซิสเตอร์

3.2.1ก วงจรรสะท้อนกระแสแบบพื้นฐาน

วงจรรสะท้อนกระแสแบบพื้นฐานซึ่งประกอบด้วยทรานซิสเตอร์ 2 ตัวดังแสดงในรูปที่ 3.2.1 ถ้าทรานซิสเตอร์ Q_1 และ Q_2 มีความสมพงษ์กันทุกประการ ความสัมพันธ์ของกระแสจุดเข้า I_{in} และกระแสจุดออก I_{out} สามารถหาได้ดังนี้

ผลรวมกระแสที่จุด A จะได้

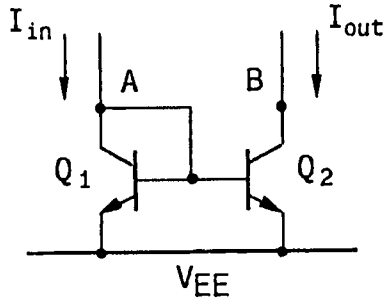
$$I_{in} - I_{C1} - \frac{2I_{C1}}{\beta} = 0 \tag{3.2.1}$$

และเนื่องจากทรานซิสเตอร์ Q_1 และ Q_2 สมพงษ์กันทุกประการ ดังนั้นจากสมการที่ (3.2.1) จะได้

$$I_{out} = I_{C1} = I_{C2} = \frac{I_{in}}{1 + \frac{2}{\beta}} = \left[1 - \frac{2}{\beta + 2} \right] I_{in} \tag{3.2.2}$$

สำหรับความต้านทานต่อสัญญาณขนาดเล็กที่จุดเข้า r_{in} จะมีค่าประมาณเท่ากับค่าความต้านทานของทรานซิสเตอร์ Q_1 ที่ต่ออยู่ในรูปของไดโอด ซึ่งจะมีค่าเท่ากับ [9]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2.1 วงจรสะท้อนกระแสแบบพื้นฐาน

$$r_{in} = \frac{V_T}{I_{in}} \tag{3.2.3}$$

โดยที่ V_T มีค่าเท่ากับ KT/q เมื่อ K หรือ Boltzmann's constant = $1.38 \times 10^{-23} \text{J/}^\circ\text{K}$, q หรือ electron charge = $1.6 \times 10^{-19} \text{C}$ และ T เป็นค่าอุณหภูมิสัมบูรณ์มีหน่วยเป็นองศาเคลวิน ซึ่งที่อุณหภูมิ 25°C จะได้ค่า V_T ประมาณ 26 mV .

ส่วนความต้านทานจุดออกต่อสัญญาณขนาดเล็ก r_o จะมีค่าประมาณเท่ากับความต้านทานระหว่างขาคอลเลคเตอร์ของทรานซิสเตอร์ Q_2 และหัดคาติน ซึ่งจะมีค่าเท่ากับ [9]

$$r_o = \frac{V_A}{I_{out}} \tag{3.2.4}$$

โดยที่ V_A คือค่าศักดาจุดเริ่ม (Early Voltage)

3.2.1ข วงจรสะท้อนกระแสแบบ Wilson

จากสมการที่ (3.2.2) จะเห็นได้ว่ากระแส I_{out} จะมีค่าที่ผิดไปจากกระแส I_{in} มาก โดยเฉพาะเมื่อ β ของทรานซิสเตอร์มีค่าไม่สูงมากนัก ดังนั้นเพื่อเป็นการลดค่าผิดพลาดดังกล่าวจึงได้มีการพัฒนาวงจรสะท้อนกระแสชิ้นใหม่โดย Wilson [9] ดังแสดงในรูปที่ 3.2.2 เมื่อให้ทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ และความสัมพันธ์ระหว่างกระแส I_{out} และ I_{in} สามารถหาได้ดังนี้

$$\begin{aligned} -I_{E2} &= I_{C3} + I_{B1} + I_{B3} = I_{C3} \left(1 + \frac{1}{\beta} \right) + \frac{I_{C1}}{\beta} \\ &= I_{C3} \left(1 + \frac{2}{\beta} \right) \end{aligned} \tag{3.2.5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

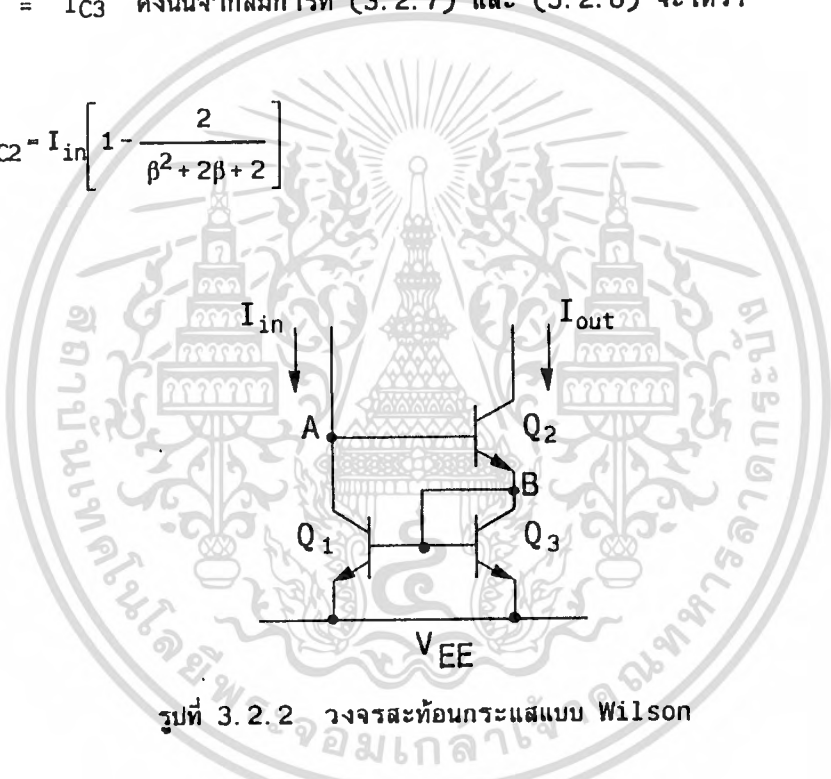
$$I_{C2} = -I_{E2} \left(\frac{\beta}{\beta+1} \right) = I_{C3} \left(1 + \frac{2}{\beta} \right) \left(\frac{\beta}{\beta+1} \right) \quad (3.2.6)$$

$$I_{C3} = I_{C2} \left[\frac{1}{\left(1 + \frac{2}{\beta} \right) \left(\frac{\beta}{\beta+1} \right)} \right] \quad (3.2.7)$$

และ $I_{C1} = I_{in} - \frac{I_{C2}}{\beta}$ (3.2.8)

เนื่องจาก $I_{C1} = I_{C3}$ ดังนั้นจากสมการที่ (3.2.7) และ (3.2.8) จะได้ว่า

$$I_{out} = I_{C2} - I_{in} \left[1 - \frac{2}{\beta^2 + 2\beta + 2} \right] \quad (3.2.9)$$



รูปที่ 3.2.2 วงจรสะท้อนกระแสแบบ Wilson

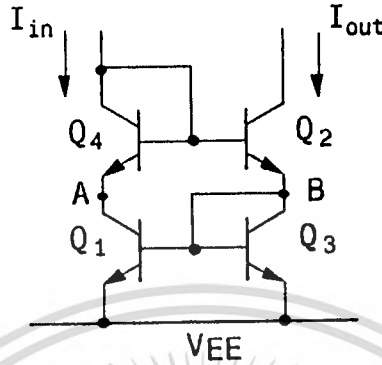
จากสมการที่ (3.2.9) จะเห็นได้ว่ากระแส I_{out} จะมีค่าใกล้เคียงกับกระแส I_{in} มากกว่าวงจรในรูปที่ 3.2.1 สำหรับความต้านทานที่จุดเข้าจะมีค่าประมาณ 2 เท่าของวงจรในรูปที่ 3.2.1 และความต้านทานจุดออกจะมีค่าประมาณเท่ากับ [ภาคผนวก ก]

$$r_o = \beta \frac{V_A}{2I_{out}} \quad (3.2.10)$$

3.2.1ค วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง

จากรูปที่ 3.2.2 สักคาที่จุด A และ B จะมีค่าไม่เท่ากันโดยแตกต่างกันอยู่หนึ่งสักคา V_{BE} ซึ่งเป็นผลให้ในทางปฏิบัติกระแส I_{C1} และ I_{C3} จะมีค่าไม่เท่ากัน เนื่องมาจากผลของสักคา V_A ของทรานซิสเตอร์ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีเหตุที่เปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[9] เพื่อลดผลของ V_{BE} นี้จึงได้เพิ่มทรานซิสเตอร์ที่ต่อในลักษณะของไดโอดขึ้นอีกตัวหนึ่งดังแสดงในรูปที่ 3.2.3 จากรูปที่ 3.2.3 จะเห็นได้ว่าค่าที่จุด A และ B จะมีค่าเท่ากัน และสำหรับกระแส I_{out} และ I_{in} และคุณสมบัติอื่น ๆ ของวงจรจะเหมือนกับวงจรสะท้อนกระแสแบบ Wilson



รูปที่ 3.2.3 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง

3.2.1ง วงจรสะท้อนกระแสแบบคาสโคด

วงจรสะท้อนกระแสที่ได้กล่าวผ่านมาแล้วนั้น ถ้าต้องการผลของความต้านทานจุดออกมีค่าที่สูงมากยิ่งขึ้น จะสามารถทำได้โดยใช้วงจรสะท้อนกระแสแบบคาสโคด (cascode current mirror) ดังแสดงในรูปที่ 3.2.4 และความสัมพันธ์ของกระแส I_{out} และ I_{in} จะมีค่าเท่ากับ [ภาคผนวก ก]

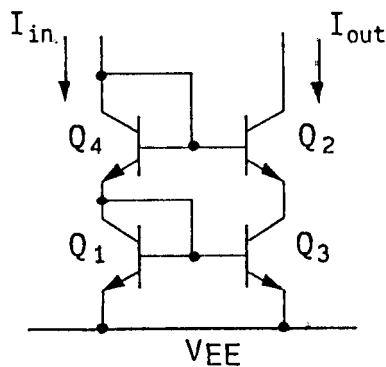
$$I_{out} = I_{in} \left[1 - \frac{4\beta + 2}{\beta^2 + 4\beta + 2} \right] \quad (3.2.11)$$

และความต้านทานจุดออกจะมีค่าเท่ากับ

$$r_o = \beta \frac{V_A}{I_{out}} \quad (3.2.12)$$

3.2.1จ วงจรสะท้อนกระแสแบบมีจุดออกหลายจุด

วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดโดยทั่วไปจะใช้วงจรสะท้อนกระแสแบบพื้นฐานและแบบ Wilson ส่วนวงจรสะท้อนกระแสแบบคาสโคดจะไม่นิยมใช้ เนื่องจากค่าผิดพลาดระหว่างกระแสจุดเข้าและกระแสจุดออกจะมีค่าสูงเมื่อเทียบกับวงจรสะท้อนกระแสแบบ Wilson และวงจรสะท้อนกระแสแบบพื้นฐาน ดังที่ได้แสดงให้เห็นในสมการที่ (3.2.11) แต่สำหรับความต้านทานจุดออกของวงจรสะท้อนกระแสแบบ Wilson ไม่วากรณ์ใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2.4 วงจรสะท้อนกระแสแบบคาสโคด

และแบบพื้นฐานจะมีค่าที่ต่ำกว่าแปดคาสโคด แต่ก็มีค่าความต้านทานจุดออกอยู่ในช่วงเมกะโอห์ม (MΩ) [10]

3.2.1a วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน

รูปที่ 3.2.5 แสดงวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน ถ้าทรานซิสเตอร์ทุกตัวมีความสมพียงกันทุกประการจะสามารถหาความสัมพันธ์ระหว่างกระแสจุดออก I_{O_i} และกระแสจุดเข้า I_{in} ได้ดังนี้

$$I_{C1} = I_{in} - (n + 1) \frac{I_{C1}}{\beta} \tag{3.2.13}$$

เมื่อ n คือจำนวนจุดออกของวงจร และ $I_{O1} = I_{O2} = \dots = I_{O_i}$ เมื่อ i คือลำดับที่ของจุดออก ดังนั้นจะได้ว่า [ภาคผนวก ก]

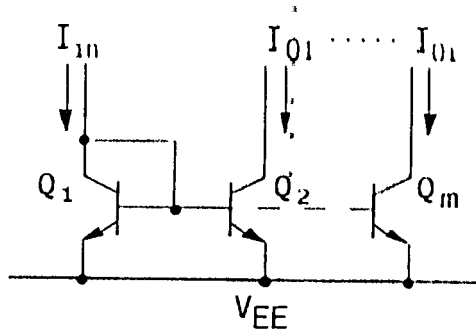
$$I_{O_i} = \frac{\beta}{\beta + (n + 1)} I_{in} = \left[1 - \frac{n + 1}{\beta + n + 1} \right] I_{in} \tag{3.2.14}$$

สำหรับความต้านทานจุดออกของวงจรจะมีค่าเหมือนกับความต้านทานจุดออกของวงจรสะท้อนกระแสแบบพื้นฐาน

3.2.1ข วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบ Wilson

ลักษณะการต่อวงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบ Wilson จะแสดงในรูปที่ 3.2.6 ภายใต้งื่อนไขที่ว่าทรานซิสเตอร์ทุกตัวจะมีความสมพียงกันทุกประการ ดังนั้นความสัมพันธ์ระหว่างกระแสจุดออก I_{O1} สำหรับจุดออกที่หนึ่งและ I_{O1} สำหรับจุดออกที่ i ต่อกระแสจุดเข้า I_{in} จะแสดงได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



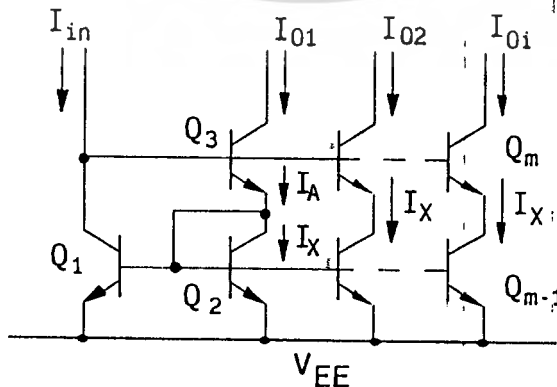
รูปที่ 3.2.5 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบพื้นฐาน

$$I_{O1} = \left[1 - \frac{n+1}{\beta^2 + (n+1)\beta + n+1} \right] I_{in} \quad (3.2.15)$$

$$I_{O1} = \left[1 - \frac{(n+1)(\beta+1)}{\beta^2 + (n+1)\beta + n+1} \right] I_{in} \quad (3.2.16)$$

เมื่อ $i = 2, 3, \dots, n$ คือลำดับที่ของจุดออกของวงจรสะท้อนกระแส

สำหรับความต้านทานจุดออกของจุดออกที่หนึ่งจะมีค่าประมาณเท่ากับความต้านทานจุดออกของวงจรสะท้อนกระแสแบบ Wilson ส่วนความต้านทานจุดออกของจุดออกที่สองจนถึงที่ n จะมีค่าสูงมาก และมีค่าประมาณเท่ากับวงจรสะท้อนกระแสแบบคลาสโคต เนื่องจากรูปแบบของวงจรจะเหมือนกับวงจรสะท้อนกระแสแบบคลาสโคต



รูปที่ 3.2.6 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบ Wilson

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

3.2.1ข ผลตอบสนองทางความถี่ของวงจระสะท้อนกระแสแบบไบโพลาร์

ผลตอบสนองทางความถี่ของวงจระสะท้อนกระแสแบบไบโพลาร์จะสามารถหาได้จากคุณสมบัติทางความถี่ของอัตราขยายกระแส β ของทรานซิสเตอร์ ซึ่งสามารถที่จะเขียนได้ดังนี้ [11]

$$\beta(s) = \frac{\beta_0}{1 + Ts} \tag{3.2.17}$$

และ $T = \frac{\beta_0}{\omega_T}$

โดยที่ β_0 คืออัตราขยายกระแสของทรานซิสเตอร์ที่สัญญาณไฟตรง และ ω_T คือความถี่ที่ทำให้ค่า β ของทรานซิสเตอร์มีค่าเท่ากับหนึ่ง

ผลตอบสนองทางความถี่ของวงจระสะท้อนกระแสจะสามารถหาได้จากการแทนค่า β ด้วย $\beta(s)$ ในสมการที่ (3.2.17) ดังนั้นจากสมการที่ (3.2.2) ผลตอบสนองทางความถี่ของวงจระในรูปที่ 3.2.1 จะหาได้ดังนี้

$$I_{out}(s) = \left[\frac{\beta_0}{\beta_0 + 2 + 2Ts} \right] I_{in}(s) = \left[1 - \frac{2}{\beta_0 + 2} \right] \left[\frac{1}{1 + \frac{2Ts}{(\beta_0 + 2)}} \right] I_{in}(s) \tag{3.2.18}$$

กรณีที่ $\beta_0 \gg 2$ จะได้ว่า

$$I_{out}(s) = \left[1 - \frac{2}{\beta_0} \right] \left[\frac{1}{1 + \frac{2}{\omega_T} s} \right] I_{in}(s) \tag{3.2.19}$$

ซึ่งจะได้ว่าผลตอบสนองทางความถี่ของวงจระในรูปที่ 3.2.1 จะมีค่าประมาณ $\omega_T/2$ ในทำนองเดียวกันผลตอบสนองทางความถี่ของวงจระสะท้อนกระแสในรูปที่ 3.2.2 และ 3.2.3 จะมีค่าเท่ากับ

$$\frac{I_{out}(s)}{I_{in}(s)} = \left[1 - \frac{2}{\beta_0^2 + 2\beta_0 + 2} \right] \left[\frac{1 + \frac{2T}{(\beta_0 + 2)} s}{1 + \frac{(2\beta_0 + 4)Ts}{(\beta_0^2 + 2\beta_0 + 2)} + \frac{2T^2s^2}{(\beta_0^2 + 2\beta_0 + 2)}} \right] \tag{3.2.20}$$

เมื่อ $\beta_0 \gg 2$ จะได้ว่า

19165

$$\frac{I_{out}(s)}{I_{in}(s)} = \left[1 - \frac{2}{\beta_0^2 + 2\beta_0} \right] \left[\frac{1 + \frac{2}{\omega_T} s}{1 + \frac{2}{\omega_T} s + \frac{2}{\omega_T^2} s^2} \right] \quad (3.2.21)$$

สำหรับผลตอบสองทางความถี่ของวงจรในรูปที่ 3.2.3 จะได้ว่า

$$\frac{I_{out}(s)}{I_{in}(s)} = \left[1 - \frac{4\beta_0 + 2}{\beta_0^2 + 4\beta_0 + 2} \right] \left[\frac{1}{1 + \frac{(2\beta_0 + 4)Ts}{(\beta_0^2 + 4\beta_0 + 2)} + \frac{2T^2s^2}{(\beta_0^2 + 4\beta_0 + 2)}} \right] \quad (3.2.22)$$

เมื่อ $\beta_0 \gg 2$ ดังนั้น

$$\frac{I_{out}(s)}{I_{in}(s)} = \left[1 - \frac{4}{\beta_0 + 4} \right] \left[\frac{1}{1 + \frac{2}{\omega_T} s + \frac{2}{\omega_T^2} s^2} \right] \quad (3.2.23)$$

3.2.2 วงจรสะท้อนกระแสแบบใช้มอสทรานซิสเตอร์

3.2.2ก วงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสทรานซิสเตอร์

โครงสร้างของวงจรสะท้อนกระแสโดยใช้มอสทรานซิสเตอร์จะเหมือนกับวงจรสะท้อนกระแสแบบใช้ไบโพลาร์ทรานซิสเตอร์ วงจรสะท้อนกระแสโดยใช้มอสทรานซิสเตอร์แบบพื้นฐานแสดงในรูปที่ 3.2.7 ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสจุดออก I_{out} และกระแสจุดเข้า I_{in} สำหรับสัญญาณขนาดเล็กดังนี้ [12]

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \quad (3.2.24)$$

โดยที่ g_{mi} คือ ค่าอัตราขยายความนำของสัญญาณขนาดเล็กในมอสทรานซิสเตอร์ M_i

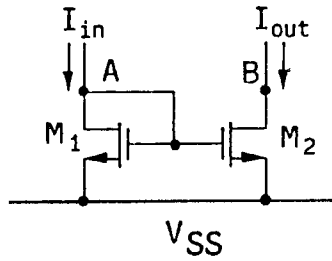
สำหรับค่าความต้านทานจุดออกที่พิจารณาเข้าไปยังจุด B ของวงจรในรูปที่ 3.2.7 จะมีค่าเท่ากับ

$$r_{out} = \frac{1}{g_{d2}} \quad (3.2.25)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ g_{d2} เป็นค่าความนำระหว่างขาเดรนและขาซอสของมอสทรานซิสเตอร์ M_2



รูปที่ 3.2.7 วงจรสะท้อนกระแสแบบพื้นฐานโดยใช้มอสทรานซิสเตอร์

3.2.2ข วงจรสะท้อนกระแสแบบคาสโคดโดยใช้มอสทรานซิสเตอร์

วงจรสะท้อนกระแสแบบคาสโคดแสดงในรูปที่ 3.2.8 สามารถที่จะแสดงความสัมพันธ์ระหว่างกระแส I_{out} และ I_{in} ในรูปของสัญญาณขนาดเล็กได้ดังนี้ [ภาคผนวก ก]

$$I_{out} = \frac{g_{m2}g_{m3}}{g_{m1}g_{m4}} I_{in} \tag{3.2.26}$$

และค่าความต้านทานที่จุดออกเมื่อพิจารณา เข้าไปยังขาเดรนของมอสทรานซิสเตอร์ M_3 จะมีค่าเท่ากับ [12]

$$r_{out} = r_{d2} + r_{d3} + g_{m3}r_{d2}r_{d3} \approx g_{m3}r_{d2}r_{d3} \tag{3.2.27}$$

เมื่อ r_{di} คือ ค่าความต้านทานระหว่างขาเดรนและซอสของมอสทรานซิสเตอร์ M_i

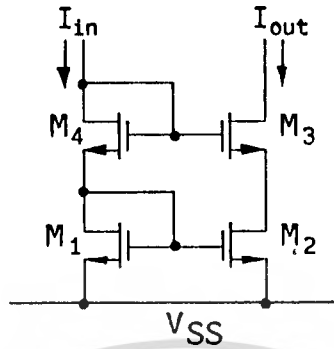
3.2.2ค วงจรสะท้อนกระแสแบบ Wilson โดยใช้มอสทรานซิสเตอร์

รูปที่ 3.2.9 แสดงวงจรสะท้อนกระแสแบบ Wilson โดยที่ความสัมพันธ์ระหว่างกระแสจุดเข้า I_{in} และจุดออก I_{out} สามารถเขียนได้ดังนี้

$$I_{out} = \frac{g_{m2}}{g_{m1}} I_{in} \tag{3.2.28}$$

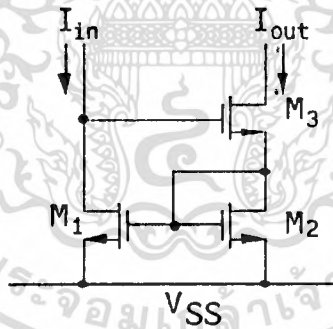
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.2.28) จะเห็นได้ว่าความสัมพันธ์ระหว่างกระแสจุดเข้าและจุดออกจะเหมือนกับวงจรสะท้อนกระแสแบบพื้นฐาน และค่าความต้านทานจุดออกจะหาได้จาก [12]



รูปที่ 3.2.8 วงจรสะท้อนกระแสแบบคาสโคดโดยใช้มอสทรานซิสเตอร์

$$r_{out} = r_{d2} + r_{d3} + \left[\frac{1 + g_{m3}r_{d3} + g_{m1}g_{m3}r_{d1}r_{d3}}{1 + g_{m2}r_{d2}} \right] \quad (3.2.29)$$

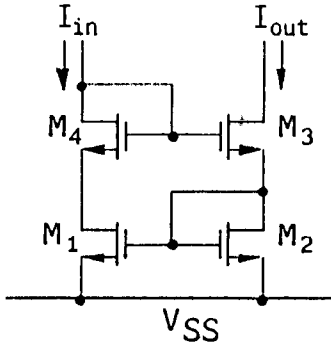


รูปที่ 3.2.9 วงจรสะท้อนกระแสแบบ Wilson โดยใช้มอสทรานซิสเตอร์

3.2.2 ง วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงโดยใช้มอสทรานซิสเตอร์

ในทำนองเดียวกันกับวงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงที่แสดงในรูปที่ 3.2.3 สำหรับมอสทรานซิสเตอร์จะแสดงในรูปที่ 3.2.10 ซึ่งความสัมพันธ์ระหว่างกระแสจุดออกและกระแสจุดเข้าและความต้านทานจุดออกจะเหมือนกับสมการที่ (3.2.28) และสมการที่ (3.2.29)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2.10 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงโดยใช้มอสทรานซิสเตอร์

3.2.2 จ ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบมอส

ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสโดยใช้มอสทรานซิสเตอร์จะขึ้นอยู่กับค่าประจุระหว่างขาคาทและขาคอสเป็นหลัก [9][13] ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสโดยใช้มอสทรานซิสเตอร์ที่ได้กล่าวถึงทั้งสี่แบบจะหาได้โดยใช้วงจรสมมูลของสัญญาณขนาดเล็ก ผลตอบสนองทางความถี่ของวงจรในรูปที่ 3.2.7 ถึง 3.2.10 แสดงในสมการที่ (3.2.31) ถึง (3.2.34) ตามลำดับดังต่อไปนี้

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m2}}{g_{m1}} \left[\frac{1}{1 + \frac{(C_{gs1} + C_{gs2})s}{g_{m1}}} \right] \tag{3.2.31}$$

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m3}}{g_{m1}} \left[\frac{1}{\frac{C_{gs1}C_2}{g_{m1}g_{m2}}s^2 + \frac{(C_1g_m + C_{gs3}g_{m2})}{g_{m1}g_{m2}}s + 1} \right] \tag{3.2.32}$$

เมื่อ $C_1 = C_{gs1} + C_{gs2}$, $C_2 = C_{gs2} + C_{gs4}$ และ $g_m = g_{m1} + g_{m2}$

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m3}}{g_{m1}} \left[\frac{\left(\frac{C_1}{g_{m2}}s + 1 \right)}{\frac{C_{gs3}C_1}{g_{m1}g_{m3}}s^2 + \frac{C_{gs3}}{g_{m3}}s + 1} \right] \tag{3.2.33}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m3}g_{m4}}{g_{m1}g_{m2}} \left[\frac{\left(\frac{C_3}{g_{m2}} s + 1 \right)}{\frac{C_{gs4}C_3}{g_{m1}g_{m2}} s^2 + \frac{(g_{m3}C_{gs4} + g_{m2}C_{gs1})}{g_{m1}g_{m2}} s + 1} \right] \quad (3.2.34)$$

เมื่อ $C_3 = C_{gs2} + C_{gs3}$

การทำงานของวงจรสะท้อนกระแสแบบมอสทรานซิสเตอร์โดยทั่วไปจะใช้วงจรสะท้อนกระแสแบบพื้นฐาน เนื่องจากการทำงานของมอสทรานซิสเตอร์ในช่วงอิมิตัวต้องการศักดาตกคร่อมขาเดรนและซอส V_{DS} ที่มีค่าค่อนข้างสูงคือ $V_{DS} \geq (V_{GS} - V_{TH})$ เมื่อ V_{TH} คือศักดาจุดเริ่มทำงานของมอสทรานซิสเตอร์ (threshold voltage) เมื่อใช้วงจรสะท้อนกระแสแบบที่ใช้ทรานซิสเตอร์หลายตัวจะเป็นผลให้ช่วงปฏิบัติการของวงจรแคบ

3.3 วงจรขยายความแตกต่าง

วงจรขยายความแตกต่างเป็นวงจรพื้นฐานวงจรหนึ่งที่มีคุณสมบัติในการขยายผลต่างของสองสัญญาณที่ป้อนให้กับวงจร ตัวอย่างการประยุกต์ใช้งาน เช่น วงจรแสดงผลต่างในอนาล็อกคอมพิวเตอร์ วงจรตามศักดาและกระแส วงจรเปลี่ยนศักดาเป็นกระแสและวงจรส่วนหน้าของออปแอมป์ เป็นต้น

3.3.1 วงจรขยายความแตกต่างโดยใช้ไบโพลาร์ทรานซิสเตอร์

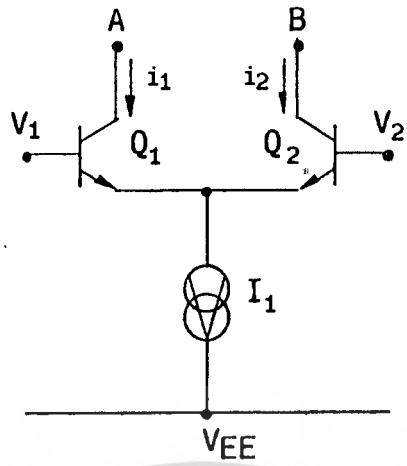
วงจรขยายความแตกต่างแบบพื้นฐานแสดงในรูปที่ 3.3.1 โดยที่ V_1 และ V_2 เป็นสัญญาณจุดเข้าที่ป้อนให้กับทรานซิสเตอร์ Q_1 และ Q_2 ถ้าทรานซิสเตอร์ Q_1 และ Q_2 มีคุณสมบัติที่เหมือนกันทุกประการจะหาความสัมพันธ์ระหว่างกระแสจุดออก i_1 และ i_2 ต่อผลของสัญญาณจุดเข้า $(V_1 - V_2)$ ได้ดังนี้

$$i_1 = \frac{g_{m1}g_{m2}}{g_{m1} + g_{m2}} (V_1 - V_2) = g_m \frac{(V_1 - V_2)}{2} \quad (3.3.1)$$

$$i_2 = -\frac{g_{m1}g_{m2}}{g_{m1} + g_{m2}} (V_1 - V_2) = -g_m \frac{(V_1 - V_2)}{2} \quad (3.3.2)$$

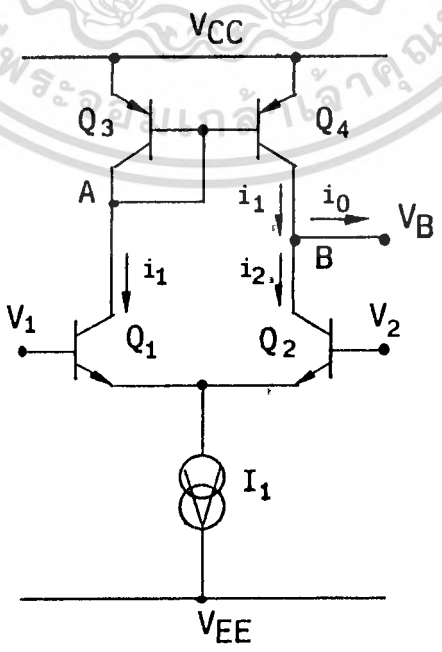
เมื่อ $g_m = g_{m1} = g_{m2}$ คือค่าความนำของทรานซิสเตอร์ต่อสัญญาณขนาดเล็กซึ่งมีค่าเท่ากับ I_C/V_T เมื่อ V_T คือ ศักดาที่ขึ้นกับอุณหภูมิของทรานซิสเตอร์ (Thermal Voltage) มีค่าประมาณ 26 mV ที่ 25°C และ I_C คือ กระแสคอลเลคเตอร์ในสภาวะสงบนิ่ง (steady state) ในขณะที่ยังไม่มีสัญญาณจุดเข้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3.1 วงจรขยายความแตกต่างแบบพื้นฐาน

จากรูปที่ 3.3.1 เมื่อต่อวงจรสะท้อนกระแสเข้าที่จุด A และ B ดังแสดงในรูปที่ 3.3.2 จะได้วงจรขยายความแตกต่างแบบใช้แอกทีฟโหลด (active load) การทำงานของวงจรจะอธิบายได้ดังนี้ กำหนดให้วงจรสะท้อนกระแส Q_3 และ Q_4 มีอัตราขยายกระแสเท่ากับหนึ่ง เมื่อป้อนสัญญาณจุดเข้า V_1 และ V_2 จะทำให้เกิดกระแส i_1 และ i_2 ขึ้นตามสมการที่ (3.3.1) และ (3.3.2) ในขณะเดียวกันวงจรสะท้อนกระแส Q_3 และ Q_4 จะทำการสะท้อนกระแส i_1 ไปยังจุด B และเนื่องจากกระแส $i_2 = -i_1$ ทำให้ผลรวมกระแส i_0 ที่จุด B มีค่าเท่ากับ $i_1 - i_2$ หรือ $2i_1$ ถ้าให้จุด B เป็นจุดออกของสัญญาณในรูปของศักดา จะได้ศักดาที่จุดออก V_B มีค่าเท่ากับ $i_0 \cdot R_0$ เมื่อ R_0 คือ ค่าความต้านทานระหว่างจุด B เทียบกับศักดาความสัมพันธ์ระหว่างศักดาจุดออก V_B และศักดาจุดเข้า $V_{in} = V_1$ เมื่อให้ $V_2 = 0$ จะหาได้โดยใช้วงจรสมมูลของสัญญาณขนาดเล็กของทรานซิสเตอร์ซึ่งจะได้ว่า



รูปที่ 3.3.2 วงจรขยายความแตกต่างแบบแอกทีฟโหลด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการอ้างอิงไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

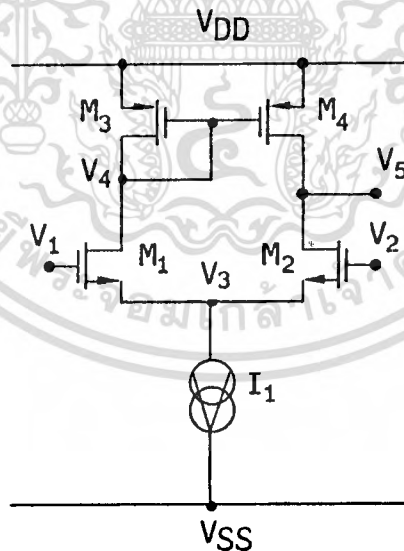
$$\frac{V_B}{V_{in}} \approx \frac{g_m}{g_C + g_{Cp}} \frac{1}{\left[\frac{C_{\mu p}}{(g_C + g_{Cp})} s + 1 \right]} \quad (3.3.3)$$

โดยที่ g_m เป็นค่าความนำของทรานซิสเตอร์ g_C และ g_{Cp} เป็นค่าความนำระหว่างขาคอลเลคเตอร์และขาอีมีเตอร์ของทรานซิสเตอร์ NPN และ PNP ตามลำดับ ส่วน $C_{\mu p}$ จะเป็นค่าประจุระหว่างขาคอลเลคเตอร์และขาเบสของทรานซิสเตอร์ PNP

3.3.2 วงจรขยายความแตกต่างโดยใช้ออสทรานซิสเตอร์

วงจรขยายความแตกต่างโดยใช้ออสทรานซิสเตอร์จะมีรูปแบบที่เหมือนกับวงจรขยายความแตกต่างโดยใช้ไบโพลาร์ทรานซิสเตอร์ดังแสดงในรูปที่ 3.3.3 โดยที่ออสทรานซิสเตอร์ $M_1 - M_4$ จะต้องทำงานอยู่ในสภาวะอิ่มตัว และทรานซิสเตอร์ M_1, M_2 และ M_3, M_4 จะต้องมีความสมพ้องกัน ดังนั้นผลตอบสนองต่อสัญญาณขนาดเล็กระหว่างศักจจุดออก V_5 และศักจจุดเข้า $V_{in} = (V_1 - V_2)$ จะแสดงได้ดังนี้ [ภาคผนวก ข]

$$\frac{V_5}{V_{in}} = \frac{g_m}{g_{dp} + g_d} \frac{1}{\left(\frac{2C_p}{g_{mp}} s + 1 \right)} \quad (3.3.4)$$



รูปที่ 3.3.3 วงจรขยายความแตกต่างโดยใช้ออสทรานซิสเตอร์

โดยที่ g_m เป็นค่าความนำของออสทรานซิสเตอร์ M_1 ส่วน g_d และ g_{dp} เป็นค่าความนำระหว่างขาเกตและซอสของออสทรานซิสเตอร์ชนิด N และ P ตามลำดับ ส่วน $C_p = C_{gs3} + C_{gs4}$ เมื่อ C_{gsi} คือค่าเอกสารนเป็นเอกสารที่ส่งวนไว้สำหรับการใ้ทรานเพื่อการศึกษาเท่านั้น เมื่อนุญาติให้นำไปใช้ประกอบการค้าประจุระหว่างขาเกตและซอสของออสทรานซิสเตอร์ M_i

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรตามคัสคาและวงจรตามกระแส

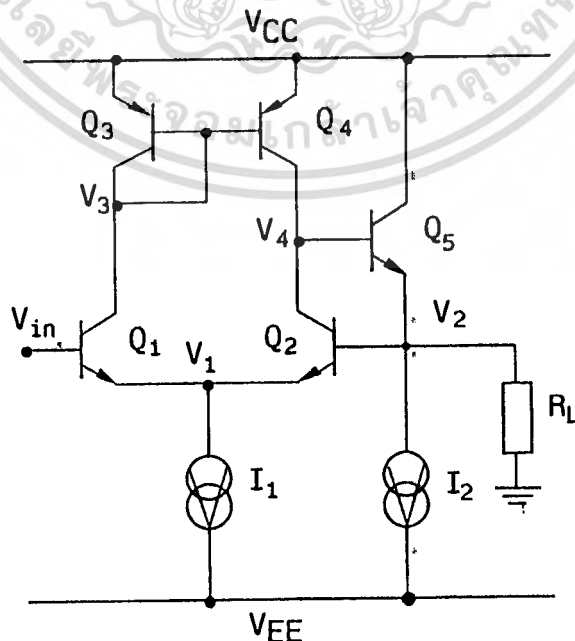
วงจรตามคัสคาและวงจรตามกระแสเป็นวงจรพื้นฐานที่พัฒนามาจากวงจรขยายความแตกต่าง โดยให้มีอัตราขยายป้อนกลับแบบลบของสัญญาณจุดออกมายังจุดเข้าของวงจรขยายความแตกต่างเท่ากับหนึ่ง เป็นผลให้อัตราขยายรวมของวงจรทั้งหมดประมาณเท่ากับหนึ่งด้วย

3.4.1 วงจรตามคัสคา

วงจรตามคัสคาแสดงในรูปที่ 3.4.1 ซึ่งจะประกอบไปด้วยวงจรขยายความแตกต่างแบบแอกทีฟโพลด์ โดยมีทรานซิสเตอร์ Q₅ ทำหน้าที่เป็นตัวป้อนกลับแบบลบ การทำงานของวงจรอธิบายได้ดังนี้ เมื่อป้อนสัญญาณจุดเข้า V_{in} สัญญาณ V_{in} นี้จะถูกส่งผ่านไปยังจุดออก V₂ ซึ่งคัสคา V₂ จะมีค่าเท่ากับ V_{in} เนื่องจากวงจรสะท้อนกระแส Q₃ และ Q₄ จะควบคุมให้กระแสคอลเลคเตอร์ของทรานซิสเตอร์ Q₁ และ Q₂ เท่ากัน เป็นผลให้คัสคาระหว่างขาเบสและอิมิตเตอร์ (V_{BE}) ของ Q₁ และ Q₂ เท่ากันด้วย ดังนั้นคัสคา V_{in} จึงถูกส่งผ่านไปยังจุดออก V₂ อย่างแม่นยำ ส่วนทรานซิสเตอร์ Q₅ จะทำหน้าที่ป้อนกลับแบบลบที่มีอัตราขยายป้อนกลับเท่ากับหนึ่ง และยังเป็นตัวส่งผ่านกระแสเพื่อจ่ายให้กับความต้านทาน R_L ผลตอบสนองของวงจรต่อสัญญาณขนาดเล็กสามารถที่จะเขียนได้ดังนี้ [ภาคผนวก ค]

$$\frac{V_2}{V_{in}} = \frac{g_m g_{m5} \left(\frac{C_{\pi 5}}{g_{m5}} s + 1 \right)}{\left[\frac{g_{m5}}{R_L} (g_{m5} R_L + 1) + g_m g_{m5} \right] \left[\frac{(C_{\mu p} + C_{\pi 5}) g_m R_L}{g_{m5} (g_{m5} R_L + 1) + R_L g_m g_{m5}} s + 1 \right]} \quad (3.4.1)$$

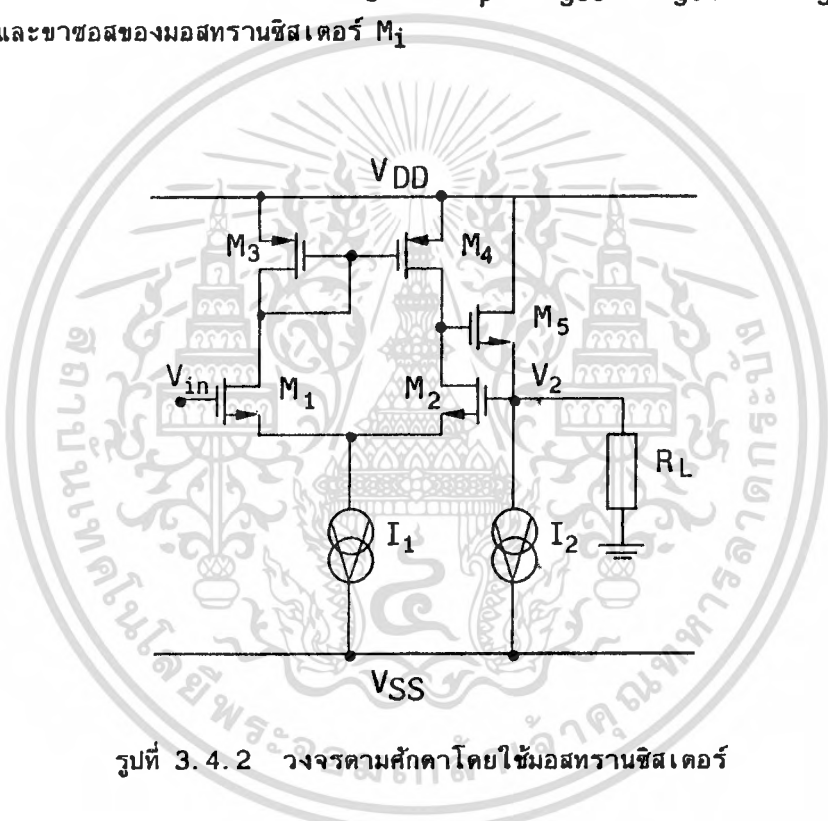
เมื่อ g_m และ g_{m5} คือค่าความนำของทรานซิสเตอร์ Q₁ และ Q₅ ตามลำดับ ส่วน g_{m5} = 1/r_{π5} คือค่าความนำระหว่างขาเบสและขาอิมิตเตอร์ของทรานซิสเตอร์ Q₅



สำหรับวงจรตามคัสคาโดยใช้มอสทรานซิสเตอร์แสดงในรูปที่ 3.4.2 ซึ่งจะมีการทำงานที่เหมือนกับรูปที่ 3.4.1 และผลตอบสนองต่อสัญญาณขนาดเล็กสามารถหาได้ดังนี้ [ภาคผนวก ค]

$$\frac{V_2}{V_{in}} = \frac{g_m g_{m5} \left(\frac{C_5}{g_{m5}} s + 1 \right)}{\left[g_m g_{m5} + \frac{(g_d + g_{dp})}{R_L} \right] \left[\frac{(R_L g_m + 1) C_5}{R_L g_m g_{m5}} s + 1 \right] \left(\frac{C_p}{g_{mp}} s + 1 \right)} \quad (3.4.2)$$

โดยที่ g_m และ g_{m5} เป็นค่าความนำของมอสทรานซิสเตอร์ M_1 และ M_5 ตามลำดับ g_d และ g_{dp} เป็นค่าความนำระหว่างขาเดรนและซอสของมอสทรานซิสเตอร์ชนิด N และ P ตามลำดับ C_5 คือ ค่าประจุระหว่างขาเกตและซอสของมอสทรานซิสเตอร์ M_5 และ $C_p = C_{gs3} + C_{gs4}$ เมื่อ C_{gsi} เป็นค่าประจุระหว่างขาเกตและขาซอสของมอสทรานซิสเตอร์ M_i



รูปที่ 3.4.2 วงจรตามคัสคาโดยใช้มอสทรานซิสเตอร์

3.4.2 วงจรตามกระแส

ลักษณะของวงจรตามกระแสจะมีรูปแบบที่คล้ายกับวงจรตามคัสคา โดยให้ส่วนสัญญาณจุดเข้าของวงจรตามคัสคาเป็นคัสคาดีน และป้อนกระแสเข้าทางด้านจุดออกแทนดังแสดงในรูปที่ 3.4.3 จากรูปที่ 3.4.3 กระแสจุดเข้า I_{in} ที่ป้อนเข้ามาไปยังจุด A จะถูกส่งผ่านไปยังจุด B โดยทรานซิสเตอร์ Q_5 ซึ่งจะทำหน้าที่เสมือนกับวงจรเบสร่วม (Common Base) สำหรับความต้านทานจุดเข้าที่พิจารณาจากจุด A จะมีค่าต่ำเนื่องจากพิจารณาเข้าไปยังขาคีมิตเตอร์ของทรานซิสเตอร์ Q_5 ซึ่งมีค่าเท่ากับ [ภาคผนวก ค]

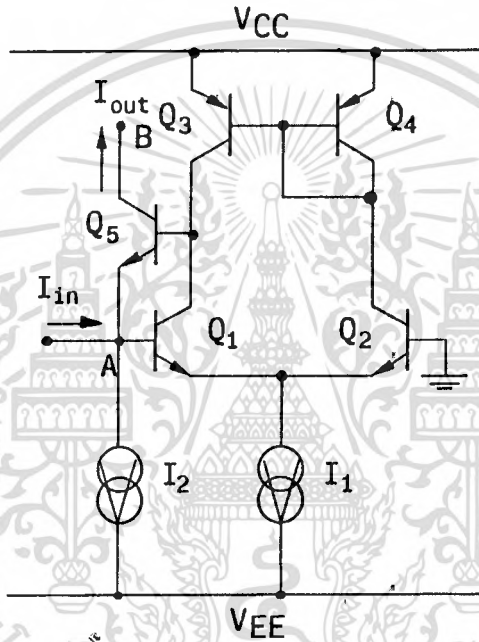
$$R_{in} = \frac{V_2}{I_{in}} = \frac{(g_{m5} + C_{\mu p} s)}{(g_{m5} + g_m) g_{m5} + C_{\mu p} g_m s} \quad (3.4.3)$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ g_m และ g_{m5} คือ ค่าความนำของทรานซิสเตอร์ Q_1 และ Q_5 ตามลำดับ $g_{\pi5}$ คือค่าความนำระหว่างขาเบสและอิมิตเตอร์ของทรานซิสเตอร์ Q_5 , $C_{\mu p}$ คือค่าประจุระหว่างขาเบสและขาคอลเลคเตอร์ของทรานซิสเตอร์ Q_4 และ C_{π} คือ ค่าประจุระหว่างขาเบสและอิมิตเตอร์ของทรานซิสเตอร์ Q_1 สำหรับความสัมพันธ์ระหว่างกระแส I_{in} และ I_{out} สามารถหาได้ดังนี้; [ภาคผนวก ค]

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m5}}{(g_{m5} + C_{\pi5}s)} = \frac{1}{\left(1 + \frac{C_{\pi5}}{g_{m5}}s\right)} \quad (3.4.4)$$



รูปที่ 3.4.3 วงจรตามกระแส

ในทำนองเดียวกันกรณีที่ไข่มอสทรานซิสเตอร์ดังแสดงวงจรในรูปที่ 3.4.4 ความต้านทานจุดเข้าจะมีค่าเท่ากับ

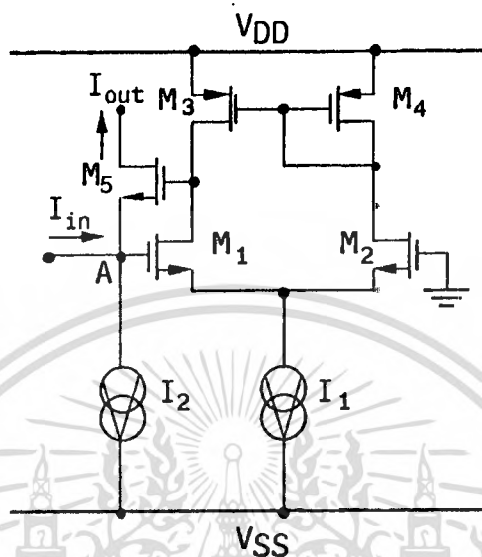
$$R_{in} = \frac{V_2}{I_{in}} = \frac{(g_d + g_{dp} + C_5s)}{(g_m g_{m5} + g_m C_5s)} \quad (3.4.5)$$

และความสัมพันธ์ระหว่างกระแส I_{in} และ I_{out} สามารถหาได้ดังนี้

$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{g_{m5}}{g_{m5} + (C_5 + C)s} \quad (3.4.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ g_d และ g_{dp} เป็นค่าความนำระหว่างขาเดรนและซอสของทรานซิสเตอร์ M_1 และ M_4 ตามลำดับ g_m และ g_{m5} เป็นค่าความนำของทรานซิสเตอร์ M_1 และ M_5 ตามลำดับ C และ C_5 เป็นค่าประจุระหว่างขาเกตและซอสของทรานซิสเตอร์ M_1 และ M_5 ตามลำดับ



รูปที่ 3.4.4 วงจรตามกระแสโดยใช้มอสทรานซิสเตอร์

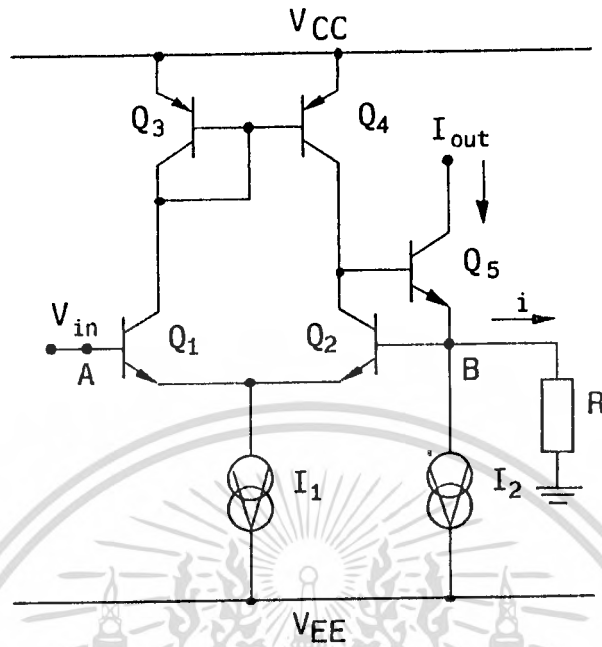
3.5 วงจรเปลี่ยนศักดาเป็นกระแส

วงจรเปลี่ยนศักดาเป็นกระแสเป็นการประยุกต์ใช้งานของวงจรขยายความแตกต่างอีกวงจรหนึ่งที่มีความสำคัญในระบบอิเล็กทรอนิกส์ การใช้งานของวงจรเปลี่ยนศักดาเป็นกระแสจะสามารถพบเห็นได้ทั่วไป เช่น ในระบบการส่งข้อมูลกระแสแบบลูบ ในวงจรเปลี่ยนศักดาเป็นความถี่ และในวงจรขยายกำลัง เป็นต้น หลักการของวงจรเปลี่ยนศักดาเป็นกระแสแสดงในรูปที่ 3.5.1 ซึ่งจะมีการทำงานที่เหมือนกับวงจรตามศักดาทุกประการ เมื่อป้อนศักดา V_{in} เข้าที่จุด A ศักดา V_{in} จะถูกส่งผ่านมายังจุด B ซึ่งจะถูกเปลี่ยนเป็นกระแส i โดยความต้านทาน R และกระแส i จะมีค่าเท่ากับ V_{in}/R กระแส i นี้จะถูกส่งผ่านไปยังจุด C ต่อไป ความสัมพันธ์ของกระแส i และศักดา V_{in} จะสามารถหาได้ในรูปของความนำรวม G_m ของวงจรดังนี้

$$G_m = \frac{i}{V_{in}} = \frac{1}{R} \left[\frac{g_m g_{m5} \left(1 + \frac{C_{\pi 5}}{g_{m5}} s \right)}{\left[\frac{g_{\pi 5}}{R} (g_{m5} R + 1) + g_{m5} g_m \right] \left[1 + \frac{(C_{\mu p} + C_{\pi 5} g_m R)}{g_{\pi 5} (g_{m5} R + 1) + R g_m g_{m5}} s \right]} \right] \quad (3.5.1)$$

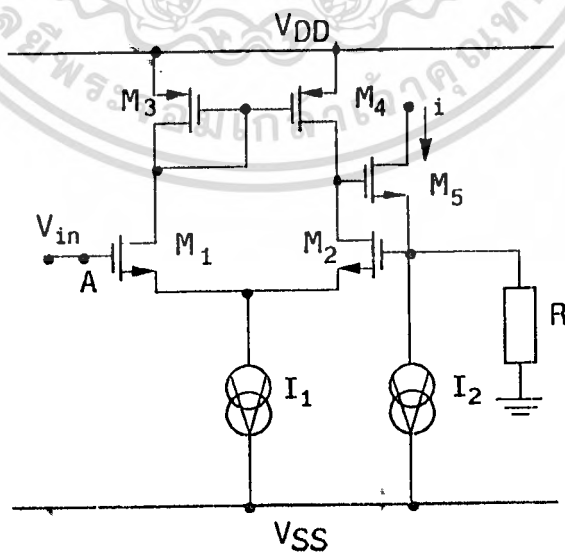
โดยที่ g_m และ g_{m_i} คือค่าความนำของทรานซิสเตอร์ Q_1 และ Q_i , $g_{\pi i}$ คือค่าความนำระหว่างขาเบสและขามีติเตอร์ของทรานซิสเตอร์ Q_i , $C_{\pi 5}$ เป็นค่าประจุของทรานซิสเตอร์ Q_5 , $C_{\mu p}$ เป็นค่าประจุไม่วาร์นิต์ใดทั้งสั้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระหว่างขาเบสและขาคอลเลคเตอร์ของทรานซิสเตอร์ชนิด PNP และ R คือค่าความต้านทานสำหรับเปลี่ยน
ศักดาเป็นกระแส



รูปที่ 3.5.1 วงจรเปลี่ยนศักดาเป็นกระแส

สำหรับวงจรเปลี่ยนศักดาเป็นกระแสโดยใช้มอสทรานซิสเตอร์แสดงในรูปที่ 3.5.2 ภายใต้เงื่อนไข
ของมอสทรานซิสเตอร์จะต้องทำงานในช่วงอิมิตัว ความสัมพันธ์ระหว่างกระแส i และศักดา V_{in} สามารถ
เขียนได้ดังนี้



รูปที่ 3.5.2 วงจรเปลี่ยนศักดาเป็นกระแสโดยใช้มอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$G_m = \frac{i}{V_{in}} = \frac{1}{R} \left[\frac{g_m g_{m5} \left(1 + \frac{C_5}{g_{m5}} s \right)}{g_m g_{m5} + \frac{(g_d + g_{dp})}{R} \left[1 + \frac{(R g_m + 1) C_5}{R g_m g_{m5}} s \right] \left(1 + \frac{C_p}{g_{mp}} s \right)} \right] \quad (3.5.2)$$

โดยที่ g_m และ g_{mi} คือค่าความนำของมอสทรานซิสเตอร์ M_1 และ M_i g_{di} คือค่าความนำระหว่างขาเดรนและซอสของมอสทรานซิสเตอร์ M_i สำหรับ C_i และ C_p คือค่าประจุระหว่างขาเกตและซอสของมอสทรานซิสเตอร์ M_i และมอสทรานซิสเตอร์ชนิด P ตามลำดับ

3.6 บทสรุป

กลุ่มวงจรย่อยที่ได้กล่าวถึงในบทนี้เป็นวงจรพื้นฐานที่สามารถนำไปประยุกต์ใช้ในการออกแบบวงจรรวมแบบอนาล็อกทั้งชนิดสัญญาณต่อเนื่องและไม่ต่อเนื่อง ในการออกแบบวงจรมอนาล็อกฟังก์ชันในวิทยานิพนธ์นี้จะใช้คุณสมบัติของวงจรย่อยเหล่านี้เป็นพื้นฐานในการพัฒนางจร ซึ่งวงจรมอนาล็อกฟังก์ชันที่ได้พัฒนาขึ้นจะมีความแม่นยำและเที่ยงตรงสูงดังจะได้กล่าวถึงในบทต่อไป



บทที่ 4

วงจรสายพานกระแส

4.1 บทนำ

วงจรสายพานกระแสได้ถูกพัฒนาและเสนอขึ้นครั้งแรกในปี ค.ศ. 1968 ดังแสดงในเอกสารอ้างอิงที่ [14] วงจรสายพานกระแสจัดอยู่ในกลุ่มวงจรที่ทำงานในรูปของกระแส [15] ที่มีลักษณะโครงสร้างเป็นอุปกรณ์แบบสามพอร์ตดังแสดงในรูปที่ 4.1.1 และสามารถนำไปประยุกต์ใช้ในงานต่าง ๆ ได้เป็นอย่างมาก เช่น วงจรกำเนิดสัญญาณความถี่ชายน์ วงจรขยายสัญญาณแบบอินสทรูเมนต์ วงจรสังเคราะห์ความถี่ความถี่แบบลบ และวงจรจำกัดกระแส เป็นต้น ในบทนี้จะกล่าวถึงวงจรสายพานกระแสแบบใหม่ที่ได้พัฒนาขึ้น โดยจะเป็นวงจรที่ใช้โมดูลทรานซีสเตอร์และวงจรที่ใช้ โอทีเอ (OTA : Operational Transconductance Amplifier) เป็นหลัก

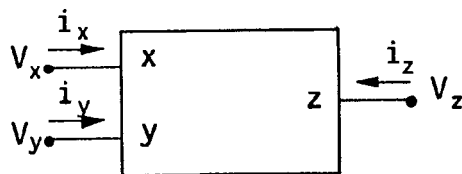
4.2 คุณสมบัติของวงจรสายพานกระแส

วงจรสายพานกระแสแบ่งออกได้เป็น 2 แบบ คือวงจรสายพานกระแสแบบแรก ซึ่งเป็นวงจรสายพานกระแสที่ถูกพัฒนาขึ้นครั้งแรก และวงจรสายพานกระแสแบบที่สองซึ่งเป็นวงจรที่ปรับปรุงมาจากวงจรสายพานกระแสแบบแรก [16] โดยคุณสมบัติของวงจรสายพานกระแสทั้ง 2 แบบสามารถที่จะเขียนเป็นสมการได้ดังนี้

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm K & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \tag{4.2.1}$$

และ

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm K & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \tag{4.2.2}$$



รูปที่ 4.1.1 สัญลักษณ์ของวงจรสายพานกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่สมการที่ (4.2.1) เป็นคุณสมบัติของวงจรสายพานกระแสแบบแรกและสมการที่ (4.2.2) เป็นคุณสมบัติของวงจรสายพานกระแสแบบที่สอง วงจรสายพานกระแสที่ K มีค่าเป็นบวกจะเรียกววงจรสายพานกระแสนี้ว่าวงจรสายพานกระแสแบบบวก และถ้า K มีค่าเป็นลบจะเรียกววงจรสายพานกระแสแบบลบ เมื่อ K คือค่าอัตราขยายกระแส วงจรสายพานกระแสแบบแรกจะมีการนำมาประยุกต์ใช้งานน้อยมาก เนื่องจากกระแส i_y จะแปรตามกระแส i_x ทำให้เกิดความยุ่งยากในการออกแบบวงจรสำหรับประยุกต์ใช้งาน ส่วนวงจรสายพานกระแสแบบที่สอง กระแส i_y จะมีค่าเป็นศูนย์หรือก็คือความต้านทานจุดเข้าที่พิจารณาเข้ายังพอร์ท y จะมีค่าเป็นอนันต์ ทำให้การประยุกต์ใช้งานของวงจรมีความคล่องตัวสูง ในวิทยานิพนธ์นี้จะเน้นเฉพาะแต่การออกแบบวงจรและการประยุกต์ใช้งานของวงจรสายพานกระแสแบบที่สองในวงจรมอดูลฟังก์ชันเท่านั้น และเพื่อความสะดวกในการอธิบายจะเรียกววงจรสายพานกระแสแบบที่สองว่าวงจรสายพานกระแส

4.3 วงจรสายพานกระแสแบบใช้มอสทรานซิสเตอร์

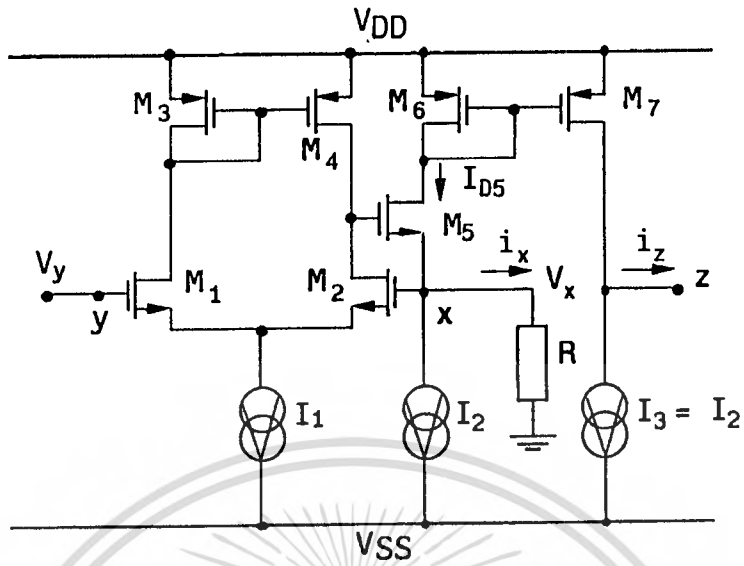
วงจรสายพานกระแสแบบใช้ไบโพลาร์ทรานซิสเตอร์ได้มีการพัฒนาวงจรรุ่นตั้งแต่ปี ค.ศ. 1968 เป็นต้นมา [14][16][17] จนกระทั่งในไม่กี่ปีมานี้วงจรรวมขนาดใหญ่ (VLSI) ซึ่งใช้เทคโนโลยีของมอสทรานซิสเตอร์ได้มีการพัฒนาขึ้นเป็นอย่างมาก สามารถที่จะรวมเอาวงจรทางคิจิตอลและอนาล็อกไว้บนแผ่นวงจรรวมเดียวกันได้ ทำให้ขนาดของแผ่นสารกึ่งตัวนำมีขนาดที่เล็กและมีสมรรถนะสูง เพื่อเป็นการรองรับเทคโนโลยีของวงจรรวมขนาดใหญ่ในหัวข้อนี้จะเป็นการเสนอหลักการของวงจรสายพานกระแสโดยใช้เทคโนโลยีของวงจรรวมแบบมอส เพื่อที่จะสามารถนำไปพัฒนาลงบนวงจรรวมขนาดใหญ่ได้

4.3.1 หลักการของวงจรสายพานกระแสโดยใช้มอสทรานซิสเตอร์

วงจรสายพานกระแสโดยใช้มอสทรานซิสเตอร์แสดงในรูปที่ 4.3.1 ซึ่งจะเห็นได้ว่าลักษณะวงจรจะเหมือนกับวงจรเปลี่ยนศักค่าเป็นกระแสที่ได้อีกกล่าวถึงในหัวข้อที่ 3.5 โดยเพิ่มส่วนของวงจรสะท้อนกระแส M_6 และ M_7 และตัวดึงกระแสคงที่ I_3 การทำงานของวงจรสามารถอธิบายได้ดังนี้ สมมติให้ทรานซิสเตอร์ M_1, M_2, M_3 และ M_4 รวมทั้ง M_6 และ M_7 มีคุณสมบัติที่เหมือนกันทุกประการ และทำงานอยู่ในช่วงอิมตัว วงจรสะท้อนกระแส $M_3 - M_4$ และ $M_6 - M_7$ จะมีอัตราการส่งผ่านกระแสเท่ากับหนึ่ง วงจรสะท้อนกระแส $M_3 - M_4$ จะกำหนดให้กระแสเดรนของทรานซิสเตอร์ M_1 และ M_2 มีค่าเท่ากัน เป็นผลให้ศักดาตกคร่อมระหว่างขาเกตและซอสมีค่าเท่ากันด้วย ($V_{GS1} = V_{GS2}$) ดังนั้นเมื่อป้อนศักดา V_y เข้าที่จุด y ศักดา V_y นี้จะถูกส่งผ่านไปยังจุด x อย่างแม่นยำ ($V_x = V_y$) สำหรับทรานซิสเตอร์ M_5 จะต่อในลักษณะของวงจรขอสตามซึ่งจะทำหน้าที่ส่งผ่านกระแสจากขาซอสมายังขาเดรน และยังทำให้ความต้านทานจุดเข้าที่จุด x มีค่าต่ำ ถ้าศักดา $V_y > 0$ และ R คือ ความต้านทานที่ต่อระหว่างพอร์ท x ลงศักดาติม จะได้กระแส i_x ที่ไหลผ่านความต้านทาน R มีค่าเท่ากับ $i_x = V_y/R$ และกระแสเดรน I_{D5} ของทรานซิสเตอร์ M_5 จะมีค่าเท่ากับ $I_2 + i_x$ กระแส I_{D5} นี้จะถูกวงจรถัดกระแส $M_6 - M_7$ ส่งผ่านไปยังพอร์ท z โดยมีตัวดึงกระแสคงที่ I_3 ดึงค่ากระแส I_2 ออกจากพอร์ท z ซึ่งจะได้ว่ากระแสจุดออก i_z จะมีค่าเท่ากับผลต่างของกระแส $I_2 + i_x$ และ I_3 โดยจะมีค่าเท่ากับ i_x จะเห็นได้ว่ากระแส i_z จะมีทิศทางเดียวกันกับกระแส i_x หรือ $i_z = i_x$ ดังนั้นวงจรในรูปที่ 4.3.1 จะเรียกว่าวงจรสายพานกระแสแบบบวก และมีค่าอัตราขยายกระแส K เท่ากับหนึ่ง

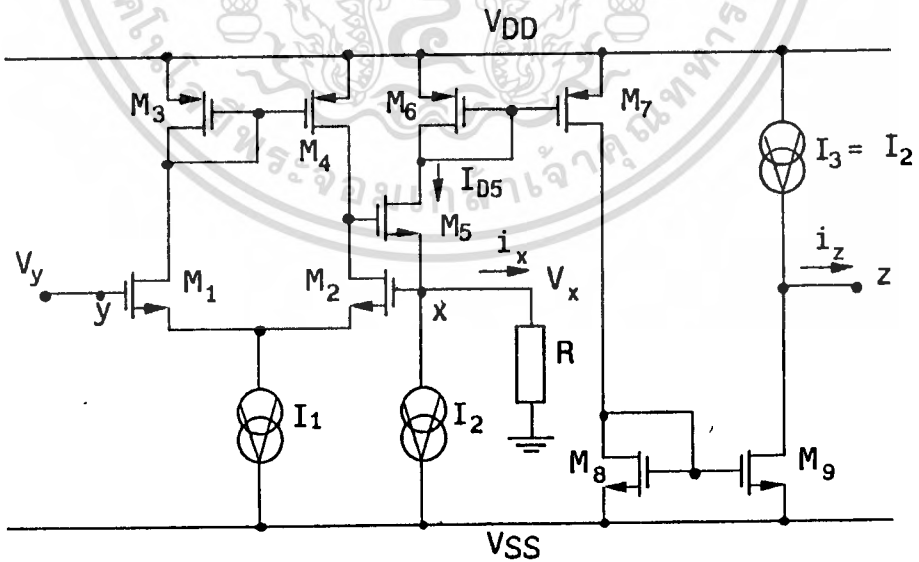
เอกสารนี้เป็นเอกสารที่ส่งวันเวสสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นำไปเผยแพร่โดยไม่ขออนุญาตจากเจ้าของลิขสิทธิ์

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3.1 วงจรสายพานกระแสโดยใช้ออสทราทอนซิสเตอร์

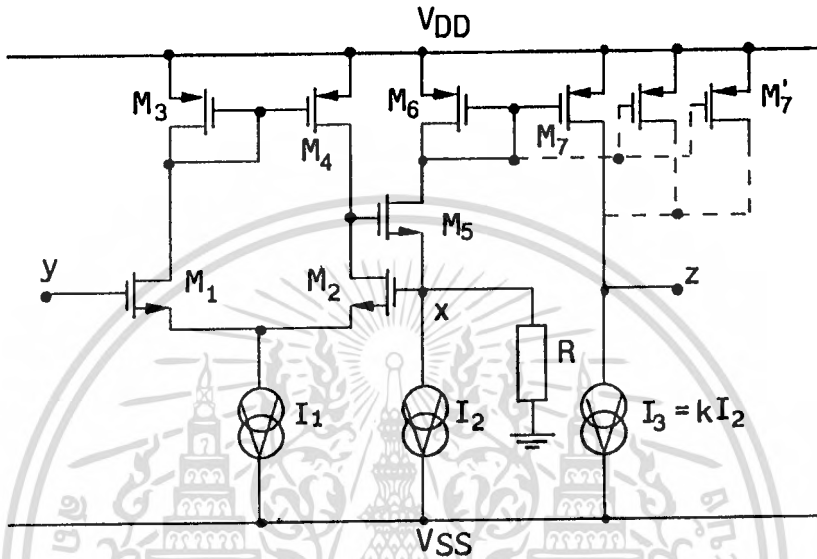
สำหรับวงจรสายพานกระแสแบบลบบจะแสดงในรูปที่ 4.3.2 โดยมีวงจรสะท้อนกระแส $M_8 - M_9$ เป็นตัวส่งผ่านกระแส $I_2 + i_x$ ไปยังพอร์ท z โดยมีตัวจ่ายกระแสคงที่ I_3 ขดเขยกระแส I_2 เป็นผลให้กระแส i_z มีทิศทางที่ตรงข้ามกับกระแส i_x หรือ $i_z = -i_x$



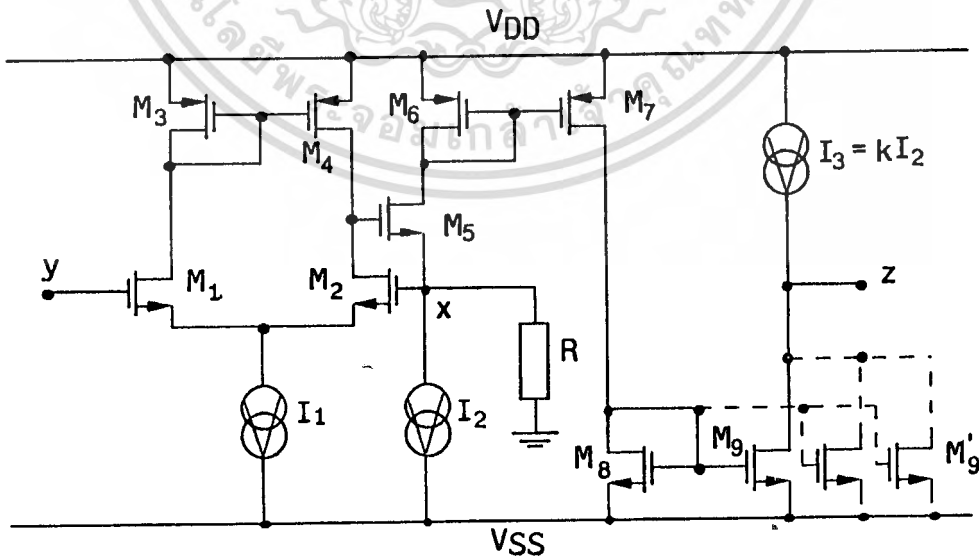
รูปที่ 4.3.2 วงจรสายพานกระแสแบบลบ

ในการประยุกต์ใช้งานค่าอัตราขยายกระแส K ไม่จำกัดอยู่ที่มีค่าเท่ากับหนึ่ง แต่สามารถที่จะแปรค่าเป็นค่า
เอกสาร์พริบเบอริสสารที่ส่งมให้สัททวิภคิขิงนเพื่อกรคคกยเค้านน เมื่อนุญตเหนาเปเซบระเยชนดานการค
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อื่นได้ ในรูปที่ 4.3.1 สามารถที่จะเปลี่ยนค่า K ได้โดยการต่อขานานของทรานซิสเตอร์ M_7 หลาย ๆ ตัว เท่ากับค่า K ที่ต้องการ และตัวดึงกระแสคงที่ I_3 ก็จะต้องเปลี่ยนค่าเป็น KI_2 ดังแสดงในรูปที่ 4.3.3 หรืออีกวิธีหนึ่งโดยการแปรค่าอัตราส่วนของความกว้าง W ต่อความยาว L ของแชนแนลของมอสทรานซิสเตอร์ M_7 และในทำนองเดียวกันวงจรสายพานกระแสแบบลบก็สามารถเปลี่ยนค่า K ได้โดยการต่อขานานหรือเปลี่ยนแปลงอัตราส่วนของความกว้าง W ต่อความยาว L ของแชนแนล (channel) ของมอสทรานซิสเตอร์ M_9 และตัวจ่ายกระแสคงที่ $I_3 = KI_2$ ดังแสดงในรูปที่ 4.3.4



รูปที่ 4.3.3 วงจรสายพานกระแสแบบบวกเมื่ออัตราขยายกระแสเท่ากับ K



รูปที่ 4.3.4 วงจรสายพานกระแสแบบลบเมื่ออัตราขยายกระแสเท่ากับ $-K$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 สมรรถนะของวงจร

การทำงานของวงจรสายพานกระแสที่ได้อธิบายผ่านมาในหัวข้อที่ 4.3.1 นั้นทรานซิสเตอร์แต่ละตัวจะมีคุณสมบัติในทางอุดมคติ สำหรับในทางปฏิบัติค่าความนำ g_m ของทรานซิสเตอร์แต่ละตัวจะมีค่าที่ไม่เป็นอนันต์ และทรานซิสเตอร์แต่ละตัวไม่สมพงษ์กัน เป็นผลให้สมรรถนะของวงจรไม่เป็นไปตามต้องการ การวิเคราะห์สมรรถนะของวงจรสายพานกระแสจะใช้วงจรสมมูลของสัญญาณขนาดเล็กแทน และจะใช้วงจรสายพานกระแสแบบบวกในรูปที่ 4.3.1 เป็นหลัก .

จากรูปที่ 4.3.1 ตัวดึงกระแสคงที่ I_2 จะมีความต้านทานที่จุดออกสูงมาก ดังนั้นสามารถที่จะตัดผลของสัญญาณขนาดเล็กที่มีต่อตัวดึงกระแสคงที่ I_2 ออกไปได้ ความสัมพันธ์ระหว่างศักดา V_x และ V_y สามารถที่จะหาได้ดังนี้ [ภาคผนวก ง]

$$V_x = \left[\frac{g_{m2}}{(g_{m2} + g_{d2} + g_{d4})} \right] V_y \quad (4.3.1)$$

เมื่อ g_{di} และ g_{mi} คือ ค่าความนำเดรนและค่าความนำของทรานซิสเตอร์ M_i จากสมการที่ (4.3.1) จะเห็นได้ว่าศักดา V_x จะมีค่าที่ใกล้เคียงหรือเท่ากับ V_y ได้ก็ต่อเมื่อค่าขนาดของ $g_{m2} \gg (g_{d2} + g_{d4})$ ถ้ากำหนดให้ $g_{m2} = 3.3 \times 10^{-4} \text{A/V}$ และ $g_{d2} = g_{d4} = 1.5 \times 10^{-6} \text{A/V}$ จะได้ $V_x = 0.99V_y$ ซึ่งจะมีค่าผิดพลาดประมาณ 0.9 %

สำหรับความต้านทานจุดออกที่พิจารณาจากพอร์ท x สามารถที่จะหาได้โดยการป้อนศักดา V_x เข้าที่พอร์ท x และพิจารณาค่าของกระแส i_x ที่ไหลเข้าไปยังพอร์ท x ซึ่งความต้านทานจุดออกจะหาได้ดังนี้

$$r_x = \frac{V_x}{i_x} = \frac{(g_{m1} + g_{m2})(g_{d2} + g_{d4})}{g_{m1}g_{m2}g_{m5}} \quad (4.3.2)$$

กำหนดให้ $g_{m1} = g_{m2} = 3.3 \times 10^{-4} \text{A/V}$ และ $g_{m5} = 4.7 \times 10^{-4} \text{A/V}$ จะได้ค่าความต้านทาน r_x ประมาณ 40 Ω ซึ่งถือได้ว่ามีค่าที่ต่ำ ส่วนความต้านทานจุดออกที่พิจารณาจากพอร์ท z จะสามารถประมาณได้ว่ามีค่าเท่ากับการขนานกันของความต้านทานจุดออกของวงจรสะท้อนกระแส $M_6 - M_7$ และตัวดึงกระแสคงที่ I_3 ซึ่งสามารถที่จะเขียนได้เป็น

$$r_z = \frac{1}{g_{d7} + g_{dI_3}} \quad (4.3.3)$$

โดยที่ g_{dI_3} คือ ค่าความนำเดรนของตัวดึงกระแสคงที่ I_3 ค่าความต้านทาน r_z จะมีค่าที่สูงมากและความต้านทาน r_z ยังสามารถที่จะปรับปรุงให้มีค่าสูงยิ่งขึ้นได้โดยการใช่วงจรสะท้อนกระแสแบบ Wilson หรือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบคาสโคดแทนวงจรสะท้อนกระแส $M_6 - M_7$ ซึ่งเป็นแบบพื้นฐาน แต่ในขณะเดียวกันช่วงปฏิบัติการทางคิกคาที่พอร์ท z จะมีช่วงที่แคบเมื่อเทียบกับการใช้วงจรสะท้อนกระแสแบบพื้นฐาน เนื่องจากมอสทรานซิสเตอร์ต้องการคิกคาคร่อมขาเดรนและซอส V_{GS} ที่มีค่าสูงกว่า $(V_{GS} - V_{TH})$ เพื่อที่มอสทรานซิสเตอร์จะยังคงทำงานในช่วงอิมิตัว

สำหรับผลตอบสนองต่อความถี่สูงของวงจรรายพานกระแสในที่นี้จะวิเคราะห์ในรูปของความน่าระหว่างกระแส i_x และคิกคา V_y ซึ่งจะทำไดดังนี้ [ภาคผนวก ง]

$$\frac{i_x}{V_y} = \frac{1}{R} \left[1 - \frac{g_{d2} + g_{d4}}{g_{m2} + g_{d2} + g_{d4}} \right] \left[\frac{T_1 s + 1}{T_2 s + 1} \right] \quad (4.3.4)$$

และ

$$T_1 = \frac{C_2(g_{d2} + g_{d4}) + C_5 g_{m2}}{g_{m2} g_{m5}} \quad (4.3.5)$$

$$T_2 = \frac{(C_2 + C_5)(g_{d2} + g_{d4}) + C_5 g_{m2}}{g_{m2} g_{m5}} \quad (4.3.6)$$

เมื่อ C_2 และ C_5 คือ ค่าประจุที่เกิดขึ้นระหว่างขาเกตและซอสของทรานซิสเตอร์ M_2 และ M_5 ตามลำดับ ถ้ากำหนดให้ $C_2 = C_5 = 5 \text{ PF}$ จะได้ค่าความถี่เชิงมุมโพล (pole) ที่ T_1 และซีโร (zero) ที่ T_2 ประมาณ 15.1 MHz และ 14.81 MHz ตามลำดับ ซึ่งจะเห็นได้ว่าค่าความถี่เชิงมุมทั้งสองมีค่าที่ใกล้เคียงกันมากและไม่ใช่ว่าจะจำกัดสมรรถนะทางความถี่ของวงจรรายพานกระแส สำหรับผลตอบสนองทางความถี่ที่พอร์ท z จะสามารถหาได้ดังนี้ [ภาคผนวก ง]

$$\frac{i_z}{i_x} = \frac{g_{m7}}{g_{m6} \left(\frac{C_6 s}{g_{m6}} + 1 \right)} = \frac{g_{m7}}{g_{m6}} \left(\frac{1}{T_3 s + 1} \right) \quad (4.3.7)$$

เมื่อ $C_6 = C_{gs6} + C_{gs7}$ และ C_{gs1} คือ ประจุระหว่างขาเกตและซอสของทรานซิสเตอร์ M_1 กำหนดให้ $g_{m6} = 3.6 \times 10^{-4} \text{ A/V}$ และ $C_6 = 10 \text{ PF}$ จะได้ค่าความถี่เชิงมุมของ T_3 ประมาณ 5.73 MHz ซึ่งจะเห็นได้ว่าค่าความถี่นี้ต่ำกว่าค่าความถี่เชิงมุมของ T_1 และ T_2 ค่าความถี่นี้จึงเป็นตัวจำกัดสมรรถนะทางความถี่ของวงจร

สำหรับค่าของคิกคาออฟเซต V_{OS} เมื่อป้อนคิกคาจุดเข้า V_y ที่ทำให้คิกคา V_x มีค่าเท่ากับศูนย์จะสามารถหาได้โดยใช้การวิเคราะห์ห้วงจรด้วยสัญญาณขนาดใหญ่ ซึ่งทำได้ดังนี้ [ภาคผนวก ง]
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

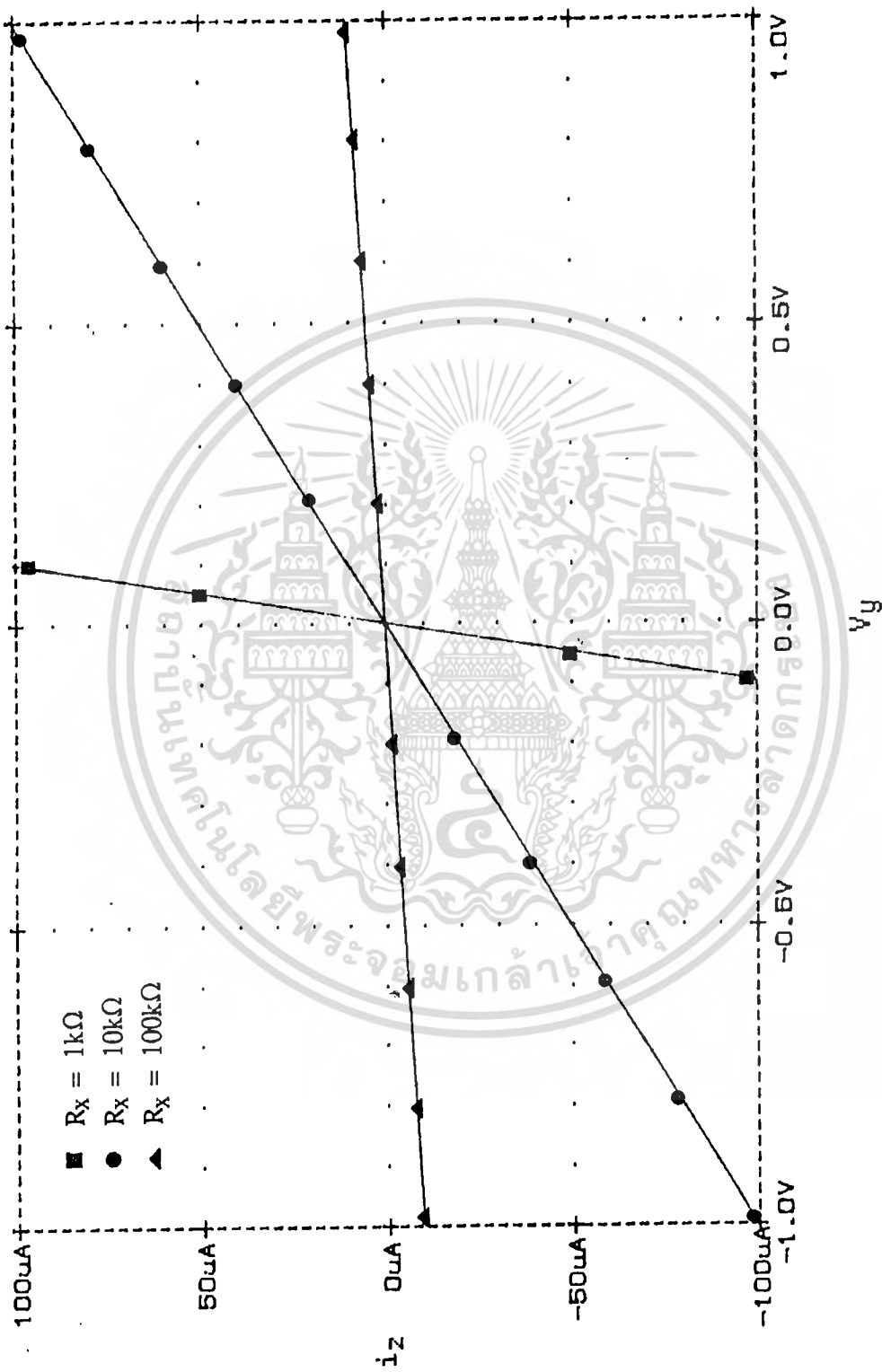
$$V_{os} = (V_{TH1} - V_{TH2}) - \frac{(\beta_1 - \beta_2)}{(\beta_1 + \beta_2)} \sqrt{\frac{2(I_{d1} + I_{d2})}{(\beta_1 + \beta_2)}} \quad (4.3.9)$$

เมื่อ V_{THi} , β_i และ I_{di} คือ threshold voltage, ค่าพารามิเตอร์ของความนำของทรานซิสเตอร์ และกระแสเดรนของทรานซิสเตอร์ M_i ตามลำดับ จากสมการที่ (4.3.9) เทอมแรกจะเป็นความไม่สมพ้องกันของศักดา threshold ซึ่งจะมีค่ามากหรือน้อยขึ้นอยู่กับขบวนการผลิตตัวไอซี ค่านี้จะมีค่าประมาณ 2 mV สำหรับ Silicon gate MOS process [9] ในเทอมที่สองเกิดจากความไม่สมพ้องกันทางด้านโครงสร้างทางเรขาคณิตเนื่องจากค่าพารามิเตอร์ของความนำ $\beta = K'W/L$ ซึ่งจะเห็นได้ว่าศักดาออฟเซตในเทอมนี้สามารถที่จะลดลงได้ด้วยการเพิ่ม W/L หรือลดกระแส $I_1 = I_{d1} + I_{d2}$ เป็นต้น

4.3.3 ผลการทดลองและผลการเลียนแบบการทำงานด้วย PSPICE

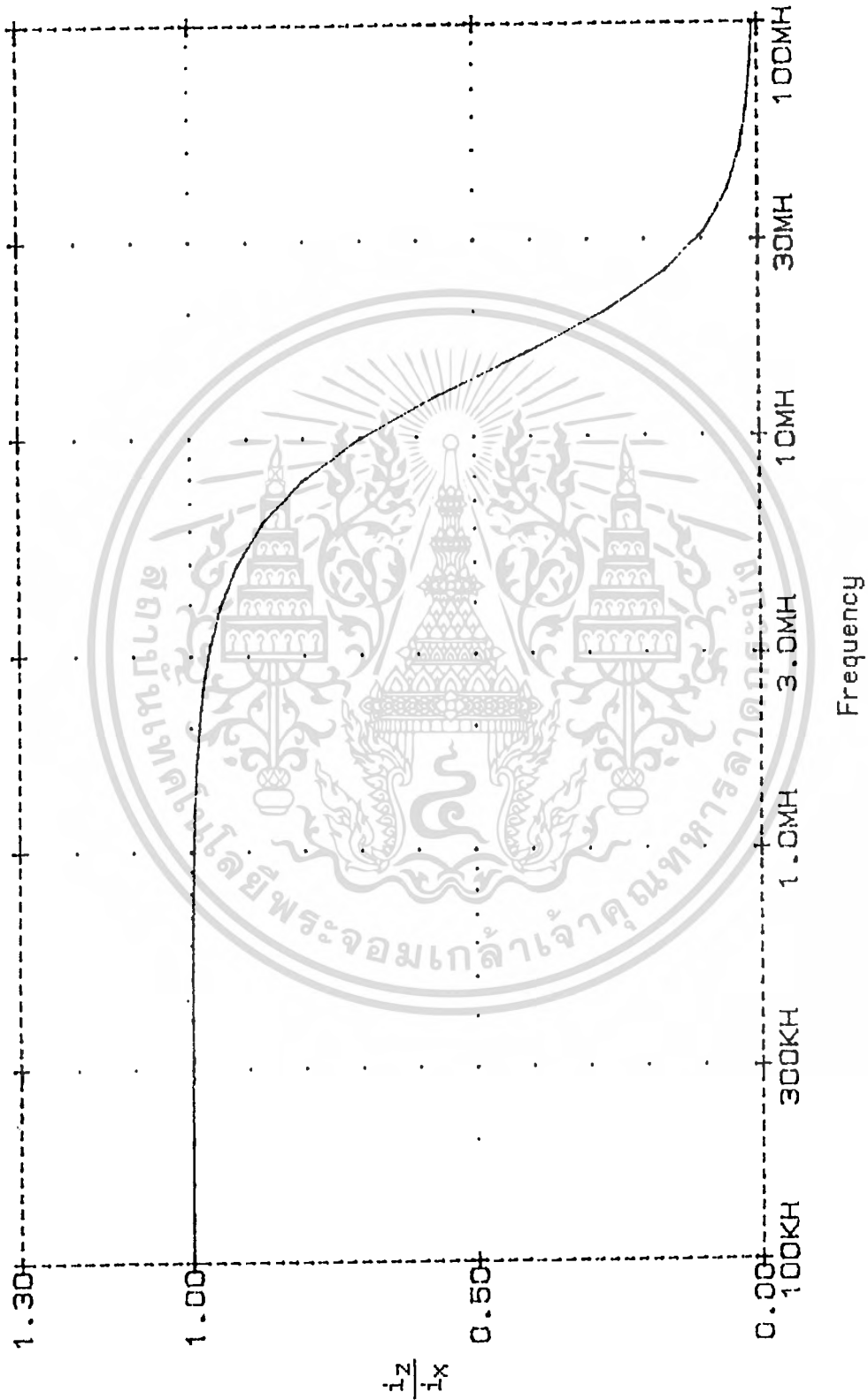
ผลการทดลองจะใช้วงจรในรูปที่ 4.3.1 เป็นหลัก โดยการทดสอบวงจรในรูปของวงจรเปลี่ยนศักดา เป็นกระแส มอสทรานซิสเตอร์ที่ใช้ในวงจรจะใช้ CMOS เบอร์ CD4007 ส่วนตัวดึงกระแสที่ I_1 และ I_2 กำหนดให้มีค่าเท่ากับ 400 μA และ 1 mA ตามลำดับ ในรูปที่ 4.3.5 แสดงผลตอบสนองทางสัญญาณไฟตรงเมื่อความต้านทาน R_x แปรไป 3 ค่าคือ 1 k Ω , 10 k Ω และ 100 k Ω ซึ่งจะเห็นได้ว่าวงจรสายพานกระแสสามารถที่จะเปลี่ยนศักดา V_y ที่ป้อนให้เป็นกระแส i_z ได้อย่างแม่นยำ และมีความเป็นเชิงเส้นตลอดช่วงปฏิบัติการสูง

สำหรับผลตอบสนองทางความถี่จะใช้โปรแกรม PSPICE เลียนแบบการทำงานของวงจร เนื่องจากวงจรที่ใช้ในการทดลองจะมีค่าประจุแฝงค่อนข้างมากอันเนื่องมาจากแผงทดลองเอง ค่าพารามิเตอร์ต่าง ๆ ของ CMOS CD4007 ได้ทดสอบและคำนวณโดยใช้วิธีที่ได้เสนอขึ้นในเอกสารอ้างอิงที่ [13] และ [18] ซึ่งจะได้ค่าพารามิเตอร์ดังนี้ $K' = 33.78 \mu A/V$, $V_{TH} = 1.2V$ และ $W/L = 20$ ผลการเลียนแบบการทำงานจะแสดงในรูปที่ 4.3.6 ซึ่งเป็นผลตอบสนองทางความถี่ระหว่างกระแสพอร์ท z หรือกระแส i_z และกระแสพอร์ท x หรือกระแส i_x โดยกำหนดให้ค่าความต้านทาน $R_x = R_z = 1k\Omega$, ศักดา $V_y = \pm 0.5V$, กระแส I_1 และ I_2 มีค่าเท่ากับ 400 μA และ 1mA ตามลำดับ ซึ่งจะเห็นได้ว่าผลจากการเลียนแบบการทำงานของวงจรด้วย PSPICE จะได้ผลตอบสนองทางความถี่ที่ใกล้เคียงกับที่ได้จากการเอาไว้จากสมการที่ (4.3.7)



รูปที่ 4.3.5 ผลการทดลองสองวงจรในรูปที่ 4.3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3.6 ผลตอบสนองทางความถี่โดยทฤษฎีการเปลี่ยนแปลงทางทฤษฎี PSPICE

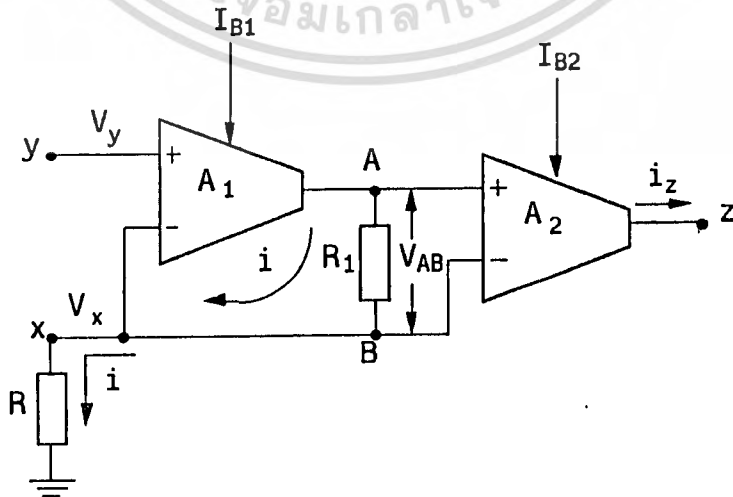
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 วงจรสายพานกระแสแบบใช้โอทีเอ

วงจรขยายความนำหรือโอทีเอเป็นวงจรสำเร็จที่ได้มีการผลิตออกมาจำหน่ายในท้องตลาดหลายเบอร์ด้วยกันเช่น LM13600, CA3080 และ CA3280 เป็นต้น และสามารถที่จะหาซื้อได้ง่าย ซึ่งผิดกับวงจรสายพานกระแสที่ผลิตเป็นวงจรสำเร็จโดยตรงจะยังหาซื้อได้ยาก เนื่องจากวงจรสายพานกระแสส่วนใหญ่ถูกนำไปใช้เฉพาะงาน สำหรับคุณสมบัติโดยทั่วไปของโอทีเอจะให้สัญญาณจุดออกเป็นกระแส และมีความต้านทานจุดเข้าที่สูง อีกทั้งยังสามารถที่จะควบคุมอัตราขยายกระแสได้ด้วยกระแสควบคุมจากภายนอก จากคุณสมบัติของโอทีเอดังกล่าวสามารถที่จะนำมาพัฒนาเป็นวงจรสายพานกระแสชนิดแปรค่าอัตราขยายกระแสระหว่างกระแส i_x และกระแส i_z ได้

4.4.1 หลักการของวงจรสายพานกระแสแบบใช้โอทีเอ

หลักการของวงจรสายพานกระแสแบบใช้โอทีเอแสดงในรูปที่ 4.4.1 โดยที่ A_1 และ A_2 คือ โอทีเอ สำหรับกระแส I_{B1} และ I_{B2} เป็นกระแสควบคุม ค่าความนำ g_m ของโอทีเอจะมีค่าเท่ากับ $I_B/2V_T$ เมื่อ V_T คือ Thermal Voltage [9] การทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อให้ศักดา $V_y > 0$ ศักดา V_y จะถูกส่งผ่านมายังพอร์ท x เนื่องจากคุณสมบัติทางอุดมคติของโอทีเอจะมีศักดาตกคร่อมระหว่างขา (+) และขา (-) ของโอทีเอมีค่าเป็นศูนย์ ศักดา V_x จะถูกเปลี่ยนเป็นกระแส $i = V_x/R$ ในขณะเดียวกันกระแส i ก็ จะไหลผ่านความต้านทาน R_1 เกิดเป็นศักดา V_{AB} ตกคร่อม R_1 ศักดา V_{AB} จะถูกเปลี่ยนเป็นกระแส i_z ไหลออกจากพอร์ท z ด้วยโอทีเอ A_2 ซึ่งโอทีเอ A_2 นี้สามารถแปรค่าความนำได้โดยการแปรค่ากระแสไบอัส I_{B2} ทำให้กระแส i_z จะถูกขยายให้มีค่ามากหรือน้อยกว่า i ได้ ซึ่งจะเรียวงจรสายพานกระแสนี้ว่าวงจรสายพานกระแสแบบปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ ทิศทางของกระแส i_z จะมีทิศทางเดียวกับกระแส i ดังนั้นวงจรในรูปที่ 4.4.1 จึงเป็นวงจรสายพานกระแสแบบขบว สำหรับวงจรสายพานกระแสแบบลบสามารถที่จะทำได้โดยการสลับตำแหน่งการต่อของขา (+) และ (-) ของโอทีเอ A_2 โดยให้ขา (+) ต่อกับจุด B และขา (-) ต่อกับจุด A



รูปที่ 4.4.1 วงจรสายพานกระแสแบบใช้โอทีเอ

4.4.2 สมรรถนะของวงจรสายพานกระแสแบบใช้โอทีเอ

วงจรสายพานกระแสแบบใช้โอทีเอที่ได้กล่าวมาแล้วในหัวข้อที่ผ่านมาจะทำงานได้อย่างเที่ยงตรงและแม่นยำก็ต่อเมื่อโอทีเอมีคุณสมบัติที่เป็นอุดมคติเท่านั้น ในกรณีที่โอทีเอมีคุณสมบัติที่ไม่เป็นอุดมคติวงจรในรูปที่ 4.4.1 จะมีค่าผิดพลาดเกิดขึ้น ซึ่งจะสามารถหาได้จากความสัมพันธ์ระหว่างกระแส i และศักดา V_y และ V_x ดังต่อไปนี้

$$i = (V_y - V_x)g_{m1} \tag{4.4.1}$$

เมื่อ g_{m1} คือ ค่าความนำของโอทีเอ A_1 และเนื่องจาก $i = V_x/R$ ดังนั้นจากสมการที่ (4.4.1) จะได้ว่า

$$\frac{V_x}{R} = (V_y - V_x)g_{m1} \tag{4.4.2}$$

จากสมการที่ (4.4.2) จะสามารถหาความสัมพันธ์ระหว่างศักดา V_x และ V_y ได้ดังนี้

$$V_x = \left[\frac{Rg_{m1}}{Rg_{m1} + 1} \right] V_y \tag{4.4.3}$$

จากสมการที่ (4.4.3) จะเห็นได้ว่าศักดา V_x จะมีค่าใกล้เคียงกับศักดา V_y ก็ต่อเมื่อ $Rg_{m1} \gg 1$ สำหรับความสัมพันธ์ระหว่างกระแส i และ i_z จะหาได้ดังนี้ เมื่อกระแส i ไหลผ่านความต้านทาน R_1 จะเกิดศักดา V_{AB} ตกคร่อมความต้านทาน R_1 ขึ้น และศักดา V_{AB} นี้จะถูกขยายและเปลี่ยนเป็นกระแส i_z โดยโอทีเอ A_2 ซึ่งจะมีค่าเท่ากับ

$$i_z = V_{AB}g_{m2} = iR_1g_{m2} = \frac{iR_1I_{B2}}{2V_T} \tag{4.4.4}$$

จากสมการที่ (4.4.4) จะเห็นได้ว่ากระแส i_z สามารถที่จะควบคุมให้มีอัตราขยายเป็นจำนวนเท่าใดโดยการแปรค่า g_{m2} หรือกระแสไบอัส I_{B2} ดังนั้นจากสมการที่ (4.4.3) และ (4.4.4) จะสามารถเขียนเป็นสมการของวงจรสายพานกระแสได้ดังนี้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ \frac{g_{m1}R}{g_{m1}R + 1} & 0 & 0 \\ 0 & \pm g_{m2}R_1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \quad (4.4.5)$$

โดยที่เครื่องหมาย \pm ที่นำหน้าเทอม $g_{m2}R_1$ ในสมการที่ (4.4.5) จะเป็นการแสดงถึงชนิดของวงจรสายพานกระแส ถ้าเป็นเครื่องหมายบวกจะหมายถึงวงจรสายพานกระแสแบบบวกดังแสดงในรูปที่ 4.4.1 และถ้าเป็นเครื่องหมายลบจะหมายถึงวงจรสายพานกระแสแบบลบโดยการสลับตำแหน่งระหว่างจุดเข้าของสัญญาณที่ขา (+) และ (-) ของโอทีเอ A_2 ดังที่ได้กล่าวมาแล้วในหัวข้อที่ผ่านมา

ค่าผิดพลาดและความไม่เป็นเชิงเส้นของวงจรสายพานกระแสสามารถที่จะแยกกล่าวเป็นส่วน ๆ ได้ดังนี้ ค่าผิดพลาดส่วนแรกเกิดจากความต้านทานแฝง r_{e1} ที่เกิดขึ้นระหว่างจุดเข้าขา (+) และ (-) ของโอทีเอ A_1 โดยที่ $r_{e1} = 1/g_{m1}$ จากสมการที่ (4.4.3) ความสัมพันธ์ระหว่าง V_x และ V_y สามารถเขียนใหม่ได้ดังนี้

$$V_x = \left[\frac{R}{2r_{e1} + R} \right] V_y \quad (4.4.6)$$

จากสมการที่ (4.4.6) สัปดาห์ V_x จะถูกส่งผ่านไปยังพอร์ท y ได้อย่างแม่นยำก็ต่อเมื่อค่าความต้านทาน R จะต้องมีค่าสูงกว่า $2 r_{e1}$ มากหรือ $R \gg 2r_{e1}$ ถ้ากำหนดให้ $I_{B1} = 500 \mu A$ จะได้ $r_{e1} = 52 \Omega$ และ $R = 10 k\Omega$ จะได้ค่าเปอร์เซ็นต์ผิดพลาดระหว่างศักดา V_x และ V_y ประมาณ 1.03 % ค่าผิดพลาดส่วนที่สองเกิดจากช่วงความไม่เป็นเชิงเส้นในวงจรส่วนหน้าของตัวโอทีเอ A_2 ซึ่งเป็นวงจรขยายความแตกต่างและมีช่วงความเป็นเชิงเส้นที่แคบมาก [9] เพื่อลดผลอันนี้จะต้องกำหนดให้การเปลี่ยนแปลงของศักดาที่ตกคร่อม R_1 มีค่าน้อยให้อยู่ในช่วงเชิงเส้นของโอทีเอ A_2 ซึ่งสามารถทำได้โดยการลดค่าของความต้านทาน R_1 ให้มีค่าน้อย ในส่วนที่สามค่าผิดพลาดจะเกิดจากกระแสไบอัสของจุดเข้าของโอทีเอ A_1 ซึ่งกระแสนี้เมื่อไหลผ่านความต้านทาน R จะทำให้เกิดกระแส i ขึ้นเป็นผลให้เกิดกระแสออฟเซตที่พอร์ท z กระแสออฟเซตนี้จะสามารถลดได้โดยการเลือกค่าความต้านทาน R ที่มีค่าไม่สูงนัก ค่าผิดพลาดในส่วนสุดท้ายจะขึ้นอยู่กับคุณสมบัติของค่าความนำของตัวโอทีเอ ซึ่งมีค่าเท่ากับ $g_m = I_B / 2V_T$ จะมีค่าที่ขึ้นอยู่กับอุณหภูมิ เนื่องจาก V_T คือค่า Thermal Voltage ที่ขึ้นอยู่กับค่าความร้อนสัมบูรณ์ ค่าผิดพลาดนี้แก้ไขได้โดยการใช้วงจรจ่ายกระแสที่ขึ้นอยู่กับความร้อนสัมบูรณ์ที่ได้มีการเสนอขึ้นในเอกสารอ้างอิงที่ [19] เป็นตัวจ่ายกระแส I_B ให้กับโอทีเอ

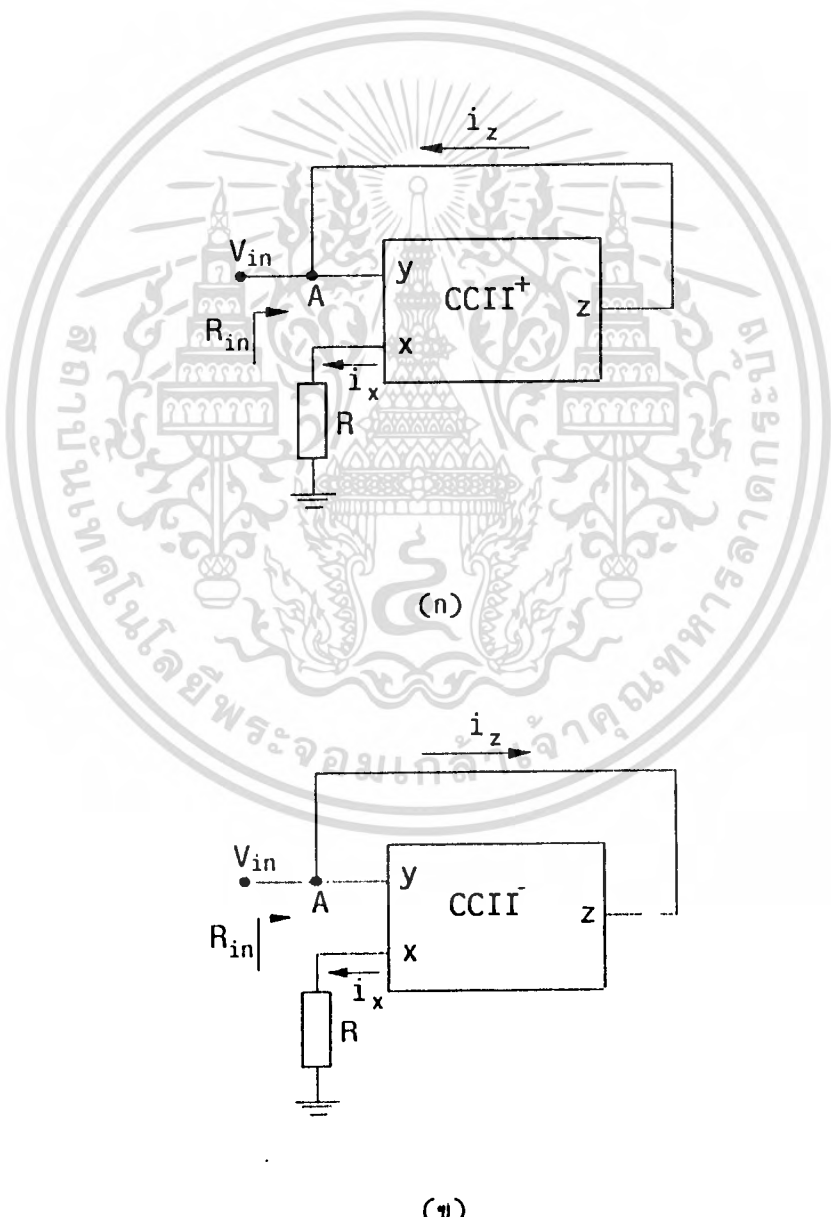
4.5 การประยุกต์ใช้งาน

วงจรสายพานกระแสที่ได้พัฒนาขึ้นทั้งสองแบบดังที่ได้กล่าวมาแล้วนั้นสามารถที่จะนำมาประยุกต์ใช้งานต่าง ๆ ได้อย่างกว้างขวาง ในหัวข้อนี้จะนำเอาวงจรสายพานกระแสมาประยุกต์ใช้ในวงจรสังเคราะห์ความถี่ต้านทานแบบบวกและแบบลบชนิดค่าคงที่และชนิดแปรค่าได้โดยวิธีอ็ล็คทรอนิคส์ และไม่หวังจะบรรยายแบบไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินสทรูเมนต์ชนิดทำงานด้วยกระแส (Current Mode Instrumentation Amplifier)

4.5.1 วงจรสังเคราะห์ความต้านทานแบบบวกและแบบลบ

จากคุณสมบัติของวงจรสายพานกระแสสามารถที่จะนำมาสร้างเป็นวงจรสังเคราะห์ความต้านทานได้ โดยหลักการแสดงในรูปที่ 4.5.1 จากรูปที่ 4.5.1(n) วงจรสายพานกระแสจะเป็นแบบบวกที่มีอัตราขยายเท่ากับหนึ่ง ซึ่งจะให้ทิศทางกระแส i_z อยู่ในทิศทางเดียวกับกระแส i_x เมื่อป้อนศักดา $V_{in} > 0$ เข้าที่พอร์ท y ศักดา V_{in} จะถูกส่งผ่านไปยังพอร์ท x และเปลี่ยนเป็นกระแส $i_x = V_{in}/R$ กระแส i_x จะถูกส่งผ่านไปเป็นกระแส i_z ยังพอร์ท z เนื่องจากที่พอร์ท y จะต่ออยู่กับพอร์ท z ดังนั้นกระแส i_z จึงเสมือนไหลออกจากจุด A และความต้านทาน R_{in} ที่พิจารณาเข้าไปยังจุด A จะมีค่าเท่ากับ



รูปที่ 4.5.1 (n) หลักการของวงจรสังเคราะห์ความต้านทานแบบลบ

(ข) หลักการของวงจรสังเคราะห์ความต้านทานแบบบวก

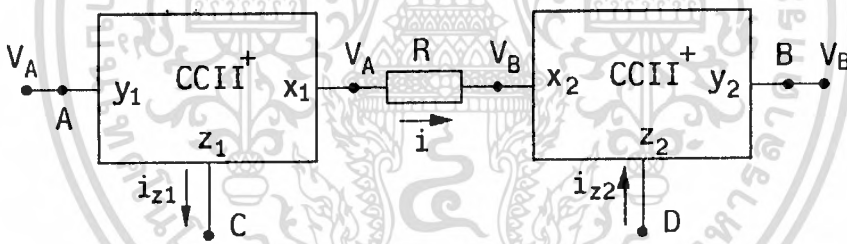
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปแจ้งประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{in} = -\frac{V_{in}}{i_z} = -R \quad (4.5.1)$$

ในทำนองเดียวกันวงจรสังเคราะห์ความต้านทานแบบบวกในรูปที่ 4.5.1(ข) ก็จะมีการทำงานที่เหมือนกับวงจรในรูปที่ 4.5.1(ก) แต่จะใช้วงจรสายพานกระแสแบบลบแทน ดังนั้นเมื่อศักดา $V_{in} > 0$ จะทำให้กระแส i_z มีทิศทางที่ตรงข้ามกับกระแส i_x และความต้านทาน R_{in} ที่พิจารณาเข้าไปยังจุด A จะมีค่าเท่ากับ

$$R_{in} = \frac{V_{in}}{i_z} = R \quad (4.5.2)$$

วงจรในรูปที่ 4.5.1 จะเป็นวงจรสังเคราะห์ความต้านทานที่จะต้องมียุติด้านหนึ่งต่อลงกับดินเสมอ ทำให้การประยุกต์ใช้งานอยู่ในขีดจำกัด จึงได้มีการพัฒนาวงจรสังเคราะห์ความต้านทานแบบลอยตัวขึ้นดังแสดงหลักการในรูปที่ 4.5.2 จากรูปที่ 4.5.2 วงจรสายพานกระแสแบบบวกจะมีอัตราขยายเท่ากับหนึ่ง เมื่อป้อนศักดาความแตกต่างเข้าที่จุด A และ B ซึ่งจะถูกส่งผ่านไปต่อक्रमความต้านทาน R ถ้าศักดา $V_A > V_B$ จะทำให้เกิดกระแส



รูปที่ 4.5.2 หลักการของวงจรสังเคราะห์ความต้านทานแบบลอยตัว

$i = (V_A - V_B)/R$ ในขณะที่เดียวกันกระแส i_{z1} จะไหลออกจากจุด C และกระแส i_{z2} จะไหลเข้ายังจุด D ถ้าต่อจุด C เข้ากับจุด A และจุด D เข้ากับจุด B แล้วจะได้ว่าที่จุด A จะมีกระแส i ไหลออกจากจุด A และขณะเดียวกันจะมีกระแส i ไหลเข้ายังจุด B ดังนั้นจะได้ว่าความต้านทาน R_{in} ที่พิจารณาระหว่างจุด A และจุด B จะเป็นความต้านทานแบบลบที่มีค่าเท่ากับ

$$R_{in} = -\frac{(V_A - V_B)}{i} = -R \quad (4.5.3)$$

ในทำนองเดียวกันถ้าต่อจุด A เข้ากับจุด D และจุด C เข้ากับจุด B แล้วก็จะได้วงจรสังเคราะห์ความต้านทานแบบบวกที่มีค่าความต้านทาน R_{in} ที่พิจารณาระหว่างจุด A และจุด B มีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{in} = \frac{(V_A - V_B)}{i} = R \quad (4.5.4)$$

วงจรสังเคราะห์ความต้านทานที่ได้กล่าวผ่านมาข้างต้นจะใช้วงจรสายพานกระแสแบบที่มีอัตราขยายกระแสเท่ากับหนึ่ง จากรูปที่ 4.5.1 ถ้าเปลี่ยนวงจรสายพานกระแสให้เป็นแบบปรับค่าอัตราขยายกระแสได้ดังในรูปที่ 4.4.1 แล้วจะได้ว่ากระแส i_z จะเท่ากับ

$$i_z = g_{m2} R_1 i_x = \frac{I_{B2} R_1}{2V_T} i_x \quad (4.5.5)$$

ซึ่งจากรูปที่ 4.5.1(n) ความต้านทาน R_{in} ที่พิจารณาเข้าไปยังจุด A จะมีค่าเท่ากับ

$$R_{in} = -\frac{V_{in}}{i_z} = -\frac{2V_T V_{in}}{I_{B2} R_1 i_x} \quad (4.5.6)$$

และในทำนองเดียวกันวงจรในรูปที่ 4.5.1(ข) ก็จะเป็นวงจรความต้านทานแบบบวกที่มีค่าเท่ากับ

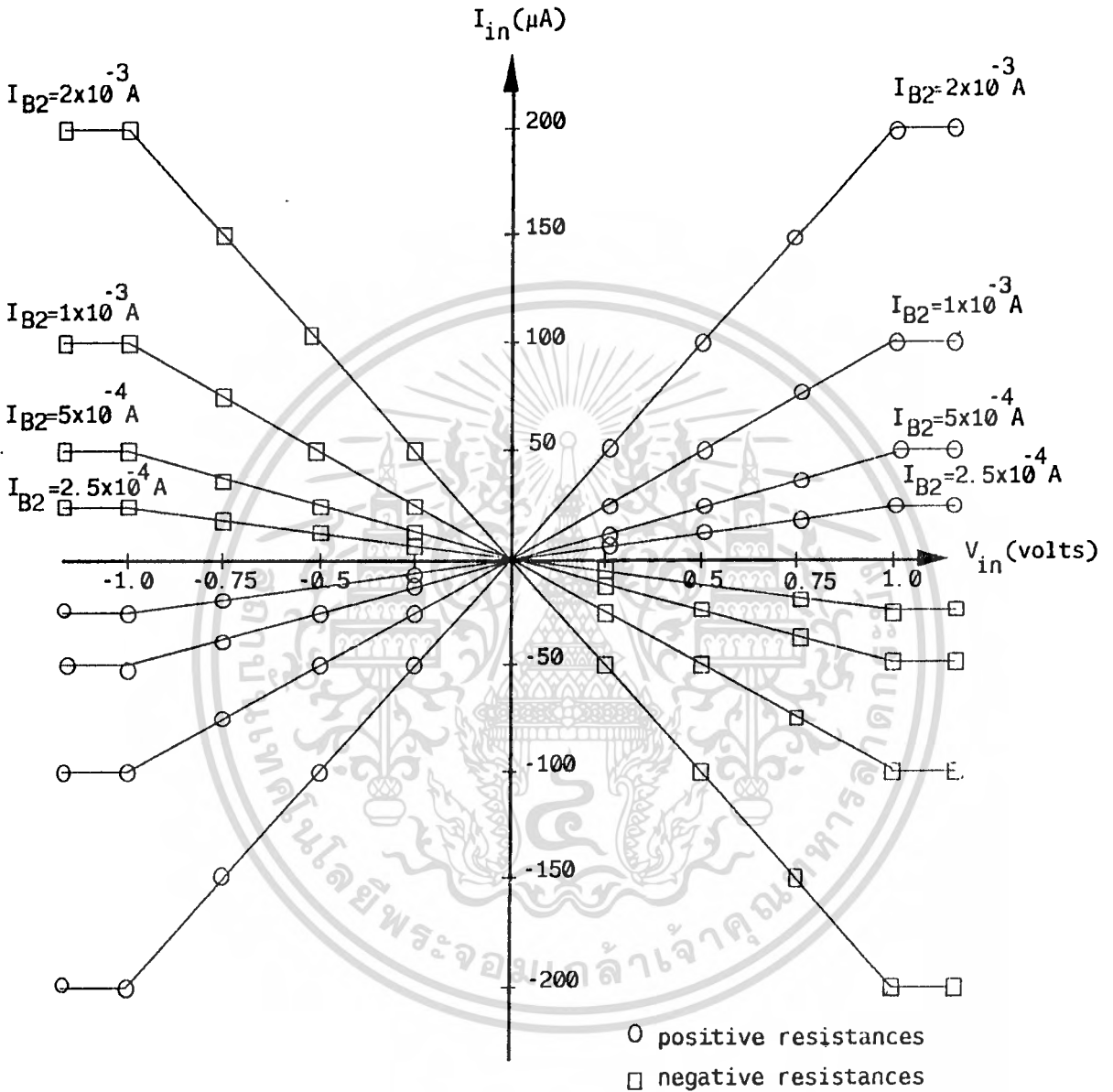
$$R_{in} = \frac{V_{in}}{i_z} = \frac{2V_T V_{in}}{I_{B2} R_1 i_x} \quad (4.5.7)$$

จากสมการที่ (4.5.6) และ (4.5.7) จะได้ว่าค่าความต้านทาน R_{in} สามารถที่จะแปรค่าได้โดยการเปลี่ยนค่าของกระแส I_{B2} ซึ่งสามารถที่จะกล่าวได้ว่าค่าความต้านทานสามารถที่จะแปรค่าได้ด้วยวิธีอิเล็กทรอนิกส์ สำหรับการสังเคราะห์ความต้านทานแบบลอยตัวในรูปที่ 4.5.2 สามารถที่จะพัฒนาให้แปรค่าได้โดยแทนวงจรสายพานกระแสให้เป็นวงจรสายพานกระแสแบบแปรค่าอัตราขยายได้เช่นเดียวกัน

4.5.2 ผลการทดลอง

ในการทดลองจะใช้หลักการของวงจรในรูปที่ 4.5.1 เป็นหลัก และใช้วงจรสายพานกระแสแบบแปรค่าอัตราขยายได้ในรูปที่ 4.4.1 โดยใช้ไอทีเอเบอร์ LM13600 ความต้านทาน R และ R_1 มีค่าเท่ากับ $10k\Omega$ และ 52Ω ตามลำดับ ในรูปที่ 4.5.3 แสดงผลการทดลองของวงจรสังเคราะห์ความต้านทานแบบบวกและแบบลบโดยที่กระแส I_{B1} ตั้งไว้ที่ $100 \mu A$ และกระแส I_{B2} แปรค่าจาก $250 \mu A$ ถึง $2 mA$ ซึ่งจะได้ว่าช่วงปฏิบัติการของวงจรจะอยู่ในช่วง $\pm 1V$ ส่วนรูปที่ 4.5.4 แสดงผลการทดลองการแปรค่าความต้านทานโดยการเปลี่ยนค่ากระแส I_{B2} เมื่อกำหนดให้ $V_{in} = 0.5V$ และกระแส I_{B2} แปรค่าในช่วง $2 \mu A$ ถึง $2 mA$ สำหรับผลตอบสนองทางความถี่ของวงจรสายพานกระแสแบบใช้ไอทีเอจะขึ้นอยู่กับผลตอบสนองทางไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

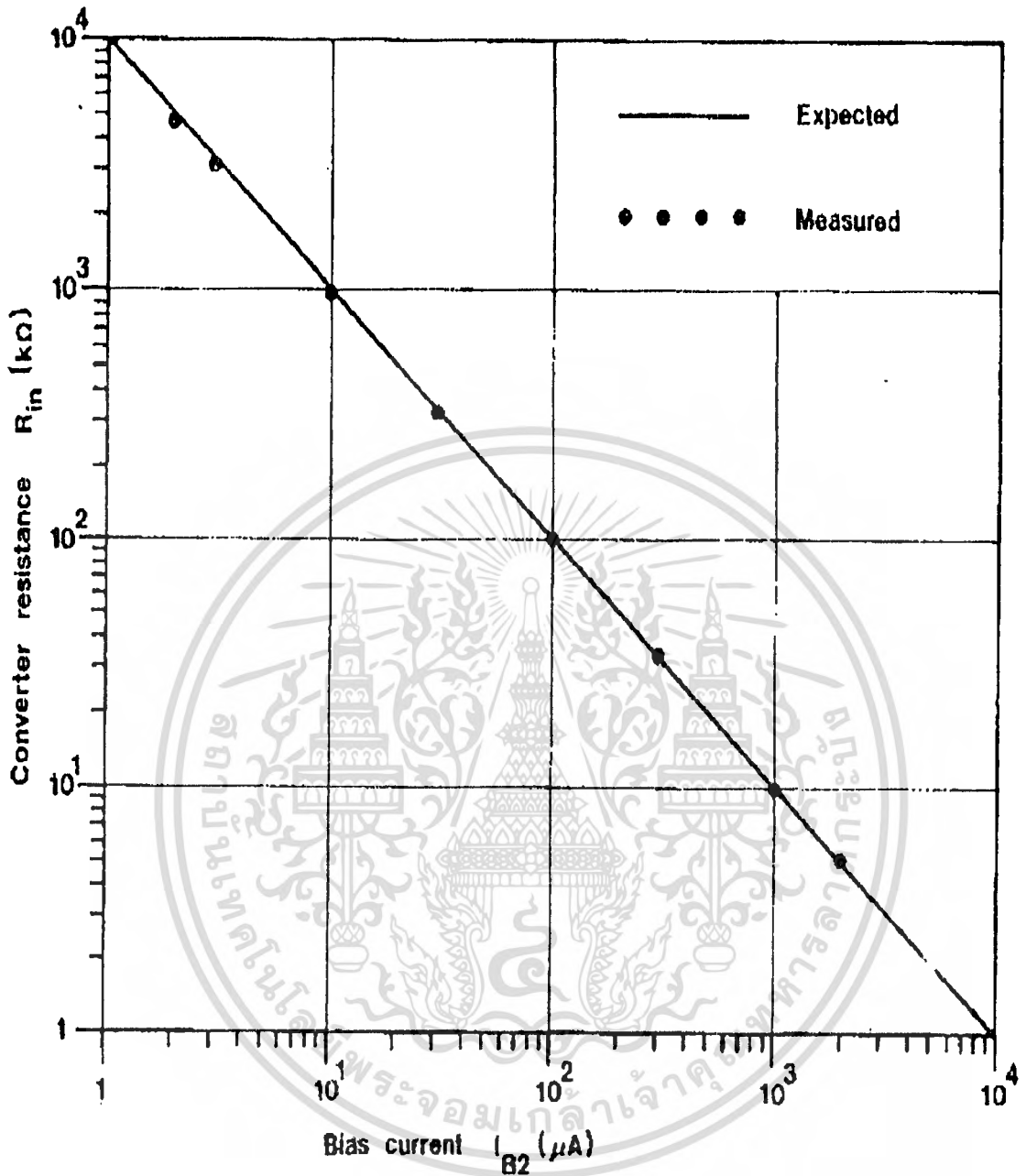
ความถี่ของตัวโอทีเอเอง โดยที่โอทีเอเบอร์ LM13600 จะมีแบนด์วิดท์ประมาณ 2 MHz



รูปที่ 4.5.3 ผลการทดลองวงจรสังเคราะห์ความต้านทานแบบบวกและแบบลบ

4.5.3 วงจรขยายแบบอินสทรูเมนต์เป็นวงจรหนึ่งในกลุ่มวงจรรอกฟิงก์ชัน ที่มีการใช้ในงานขยายสัญญาณ

วงจรรขยายแบบอินสทรูเมนต์เป็นวงจรหนึ่งในกลุ่มวงจรรอกฟิงก์ชัน ที่มีการใช้ในงานขยายสัญญาณ จากแหล่งจ่ายสัญญาณที่มีพลังงานตามาก ๆ เช่น จากเทอร์โมคัปเปิล สแตนเกต ไลดเชลล์ RTD ไม่วากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5.4 ผลการทดลองวงจรสังเคราะห์ความต้านทานแบบแปรค่าได้ด้วยวิธีอิเล็กทรอนิกส์

สัญญาณไฟฟ้าจากล้ามนเนื้อ คลื่นสมอง หรือคลื่นหัวใจ เป็นต้น แหล่งกำเนิดสัญญาณต่าง ๆ ที่กล่าวมานี้จะมีพลังงานที่ต่ำมาก และยังมีกรรบกวนจากสัญญาณที่ไม่ต้องการต่าง ๆ รอบข้าง ดังนั้นวงจรขยายแบบอินสทรูเมนต์จึงต้องมีความต้านทานจุดเข้าที่สูงเพื่อที่จะได้ไม่ลดทอนขนาดของสัญญาณจากต้นกำเนิดสัญญาณ และยังคงมีความสามารถในการลดทอนหรือแยกเอาสัญญาณรบกวนที่เกิดจากสัญญาณไฟฟ้ารอบข้างออกจากสัญญาณที่ต้องการได้ดี ซึ่งคุณสมบัตินี้จะพิจารณาได้จากความสามารถในการลดทอนสัญญาณร่วมหรืออัตราส่วนการลดทอนร่วม (Common Mode Rejection Ratio) หรือ CMRR ซึ่งจะแสดงในอัตราส่วนระหว่างอัตราขยายความแตกต่างและอัตราขยายร่วม

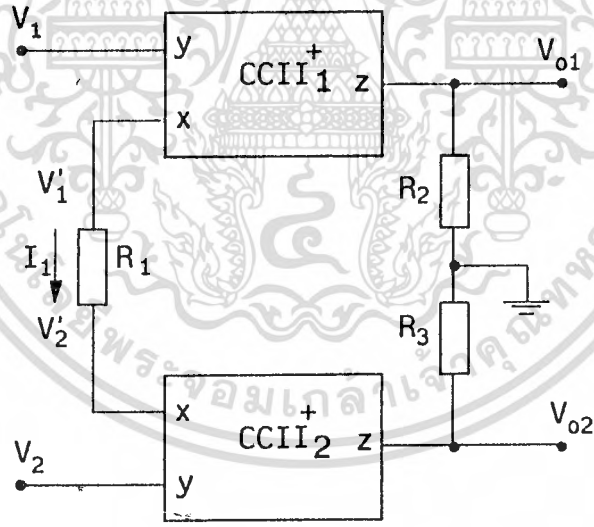
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสำนักพิมพ์อิเล็กทรอนิกส์ (Op Amp) 3 ตัว [20] จะมีข้อเสียไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ค่าความต้านทานที่ใช้ในวงจรจะต้องมีค่าที่สมพงษ์กันมาก จึงจะทำให้วงจรมีอัตราการลดทอนร่วมสูง และผลตอบสนองทางความถี่ของวงจรทั้งของอัตราขยายความถี่แตกต่างและอัตราขยายร่วมจะมีค่าต่ำ ทั้งนี้เนื่องจากตัวออปแอมป์จะมีโครงสร้างของวงจรที่ซับซ้อน เป็นผลให้ค่าผลคูณระหว่างอัตราขยายและแบนด์วิดท์มีค่าต่ำ โดยทั่ว ๆ ไปวงจรขยายแบบอินสทรูเมนต์จะมีผลตอบสนองทางความถี่ของอัตราส่วนการลดทอนร่วม (CMRR) มีค่าไม่เกิน 1kHz [21] ในหัวข้อนี้ได้อาศัยหลักการของวงจรสายพานกระแสมาพัฒนาเป็นวงจรขยายแบบอินสทรูเมนต์ โดยจะมีผลตอบสนองทางความถี่ของทั้งอัตราขยายความถี่แตกต่างและอัตราขยายร่วมสูงเป็นผลให้อัตราส่วนการลดทอนร่วมสูง ซึ่งจะเรียกวงจรขยายแบบอินสทรูเมนต์นี้ว่าวงจรขยายแบบอินสทรูเมนต์ชนิดทำงานด้วยกระแส

4.5.4 หลักการของวงจรขยายแบบอินสทรูเมนต์ชนิดทำงานด้วยกระแส

ในรูปที่ 4.5.5 แสดงหลักการของวงจรขยายแบบอินสทรูเมนต์ชนิดทำงานด้วยกระแส ซึ่งจะใช้วงจรสายพานกระแสแบบบวก 2 ชุด ต่อยุ่ร่วมกับความต้านทาน R_1 , R_2 และ R_3 [22] จากคุณสมบัติทางอุดมคติของวงจรสายพานกระแสจะได้ว่าศักดา $V_1 = V'_1$ และ $V_2 = V'_2$ ดังนั้นกระแส I_1 จะหาได้จาก

$$I_1 = \frac{V_1 - V_2}{R_1} \tag{4.5.8}$$



รูปที่ 4.5.5 วงจรขยายแบบอินสทรูเมนต์ชนิดทำงานด้วยกระแส

และศักดาจุดออก V_{o1} และ V_{o2} จะหาได้ดังนี้

$$V_{o1} = I_1 R_2 = (V_1 - V_2) \frac{R_2}{R_1} \tag{4.5.9}$$

และ

$$V_{o2} = -I_1 R_3 = (V_2 - V_1) \frac{R_3}{R_2}$$

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (4.5.9) จะได้ว่าถ้าให้ศักดาจุดเข้า $V_1 = V_2$ แล้วศักดาจุดออกหรืออัตราขยายรวมจะมีค่าเป็นศูนย์ และจะได้ค่าอัตราส่วนการลดทอนร่วม CMRR ของวงจรขยายแบบอินสทรูเมนต์ในรูปที่ 4.5.5 จะมีค่าเป็นอนันต์ ซึ่งถ้าในกรณีที่วงจรขยายแบบอินสทรูเมนต์ที่ใช้โอปแอมป์สามตัว ค่าของอัตราขยายรวมจะควบคุมให้เป็นศูนย์ได้ยาก เนื่องจากความต้านทานที่ใช้ในวงจรจะต้องมีความสมพงษ์กันมาก [21]

สำหรับผลตอบสนองทางความถี่ของอัตราขยายความแตกต่างของวงจรในรูปที่ 4.5.5 จะขึ้นอยู่กับผลตอบสนองทางความถี่ของตัวสายพานกระแสเอง และเนื่องจากผลตอบสนองทางความถี่ระหว่างพอร์ท x และพอร์ท y มีผลกระทบต่ออัตราขยายกระแสของวงจรสายพานกระแสน้อยมาก ดังนั้นผลตอบสนองทางความถี่ของอัตราขยายความแตกต่างหาได้จากคุณสมบัติระหว่างพอร์ท x และพอร์ท z ของวงจรสายพานกระแสดังนี้

$$V_{o1} = \frac{R_2 (V_1 - V_2)}{R_1 (T_1 s + 1)} \quad (4.5.10)$$

และ

$$V_{o2} = \frac{R_3 (V_1 - V_2)}{R_1 (T_2 s + 1)} \quad (4.5.11)$$

เมื่อ T_1 และ T_2 เป็นค่าคงที่ทางเวลาระหว่างพอร์ท x และพอร์ท z ของวงจรสายพานกระแสของ CCII₁ และ CCII₂ ตามลำดับ สำหรับผลตอบสนองทางความถี่ของอัตราส่วนการลดทอนร่วมของวงจรในรูปที่ 4.5.5 จะขึ้นอยู่กับผลตอบสนองทางความถี่ระหว่างพอร์ท x และพอร์ท y ของวงจรสายพานกระแสที่นำมาใช้งาน ถ้าวงจรสายพานกระแสทั้งสองมีผลตอบสนองทางความถี่ระหว่างพอร์ท x และพอร์ท y ไม่เท่ากันจะสามารถหาอัตราส่วนการลดทอนร่วมได้โดยกำหนดให้ศักดา $V_1 = V_2 = V_{CM}$ ซึ่งจะได้ดังนี้

$$I_1 = \frac{1}{R_1} \left[\frac{V_1}{(T_{x1} s + 1)} - \frac{V_2}{(T_{x2} s + 1)} \right] \quad (4.5.12)$$

$$V_{o1} = \frac{R_2 (T_{x1} - T_{x2}) s}{R_1 (T_{x1} s + 1)(T_{x2} s + 1)(T_1 s + 1)} V_{CM} \quad (4.5.13)$$

ดังนั้นอัตราส่วนของการลดทอนร่วม (CMRR) จะหาได้จากอัตราส่วนของสมการที่ (4.5.10) และ (4.5.13)

$$CMRR = \frac{A_{do1}}{A_{cmo1}} = \frac{(T_{x1} s + 1)(T_{x2} s + 1)}{(T_{x1} - T_{x2}) s} \quad (4.5.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ T_{xi} คือ ค่าคงตัวทางเวลาของวงจรสายพานกระแส CCIIi ซึ่งจะมีค่าเท่ากับ $1/\omega_{xi}$ โดยที่ ω_{xi} คือ ค่าความถี่เชิงมุมหรือโพลตัวที่สำคัญที่สุด (Dominant Pole) ของวงจรสายพานกระแส CCIIi ระหว่างพอร์ท x และ y ส่วน T_1 คือ ค่าคงตัวทางเวลาของวงจรสายพานกระแส CCII1 ระหว่างพอร์ท x และ z

วงจรขยายแบบอินสทรูเมนต์ตามที่ได้กล่าวมาแล้วจะเป็นการใช้วงจรสายพานกระแสชนิดที่มีอัตราขยายกระแสเป็นหนึ่ง ในกรณีที่ต้องการแปรค่าอัตราขยายจะทำได้โดยการเปลี่ยนค่าความต้านทาน R_1 หรือ R_2 หรือ R_3 ของวงจรในรูปที่ 4.5.5 ทำให้ไม่สะดวกในการใช้งาน จึงได้เปลี่ยนวงจรสายพานกระแสของรูปที่ 4.5.5 เป็นวงจรสายพานกระแสแบบแปรค่าอัตราขยายได้ในรูปที่ 4.4.1 แทน ซึ่งเขียนเป็นวงจรสมบูรณ์แสดงในรูปที่ 4.5.6 ผลตอบสนองของศักดาจุดออก V_{O1} และ V_{O2} จะมีค่าที่เหมือนกัน ในที่นี้จะพิจารณาเฉพาะศักดาจุดออก V_{O1} เพียงจุดเดียวเท่านั้น ภายใต้เงื่อนไขของวงจรสายพานกระแสแบบใช้โอทีเอที่ให้ $g_{m1}R \gg 1$ เมื่อ g_{m1} คืออัตราขยายของ A_1 ความสัมพันธ์ระหว่างศักดาจุดออก V_{O1} ต่อศักดาจุดเข้า $V_{in} = V_1 - V_2$ จะหาได้ดังนี้

$$V_{O1} = \frac{R_3}{R_1} \frac{g_{m2}}{(T_3 s + 1)} \left[\frac{V_1}{(T_1 s + 1)} - \frac{V_2}{(T_2 s + 1)} \right] \quad (4.5.15)$$

เมื่อ g_{m2} คืออัตราขยายของ A_2 ส่วน T_1 , T_2 และ T_3 เป็นค่าคงตัวทางเวลาที่ขึ้นอยู่กับแบนด์วิดท์ของโอทีเอ A_1 , A_2 และ A_3 ตามลำดับ กำหนดให้ $V_1 = -V_2 = V_{in}/2$ จากสมการที่ (4.5.15) จะได้อัตราขยายความแตกต่างดังนี้

$$A_{di} = \frac{V_{O1}}{V_{in}} = \frac{R_3}{R_1} g_{m2} \left[\frac{1 + \frac{(T_1 + T_2)}{2} s}{(T_1 s + 1)(T_2 s + 1)(T_3 s + 1)} \right] \quad (4.5.16)$$

และในกรณีศักดาจุดเข้ารวมคือ $V_1 = V_2 = V_{in}$ จะหาความสัมพันธ์ได้ดังนี้

$$A_{ci} = \frac{V_{O1}}{V_{in}} = \frac{R_3}{R_1} \frac{g_{m2}}{(T_3 s + 1)} \left[\frac{(T_2 - T_1)s}{(T_1 s + 1)(T_2 s + 1)} \right] \quad (4.5.17)$$

จากสมการที่ (4.5.16) ค่า T_1 และ T_2 จะมีค่าน้อยเนื่องจากโอทีเอ A_1 และ A_2 ทำหน้าที่เป็นเพียงวงจรขยายที่มีอัตราขยายศักดาเท่ากับหนึ่ง เป็นผลให้ผลตอบสนองทางความถี่ของโอทีเอ A_1 และ A_2 มีค่าสูง ดังนั้นผลตอบสนองทางความถี่ของสมการที่ (4.5.16) จึงขึ้นอยู่กับค่าของ T_3 ซึ่งขึ้นอยู่กับผลตอบสนองทางความถี่ของโอทีเอ A_3 เพียงตัวเดียว ในทำนองเดียวกันสมการที่ (4.5.17) ก็จะมีผลตอบสนองทางความถี่ที่ขึ้นอยู่กับโอทีเอ A_3 และความไม่สมพจน์กันทางความถี่ของโอทีเอ A_1 และ A_2

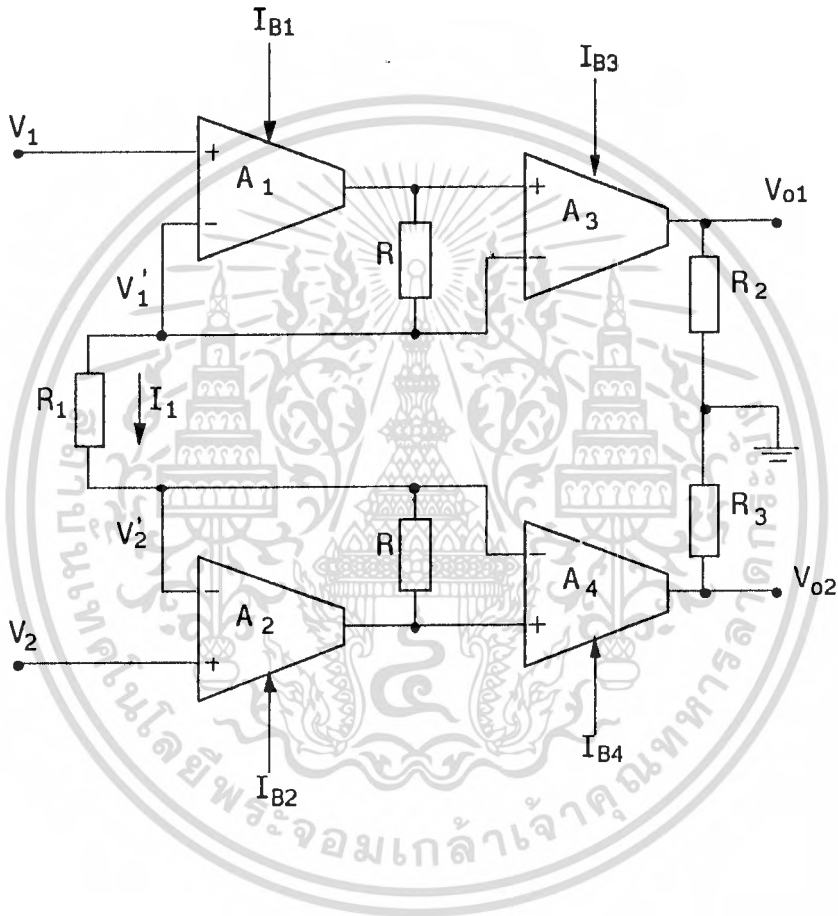
จากสมการที่ (4.5.16) และ (4.5.17) จะเห็นได้ว่า $g_{m2} = I_{B2}/2V_T$ สามารถที่จะแปรค่าได้โดยการแปรค่า I_{B2} โดยปกติโอทีเอที่ใช้งานจะแปรค่า I_B ได้ในช่วง $1 \mu A$ ถึง $2 mA$ ซึ่งจะได้ค่า g_m ในช่วง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4×10^{-5} ถึง 0.08 A/V สำหรับค่าอัตราการลดทอนร่วม CMRR จะหาได้จาก

$$CMRR = \frac{A_{di}}{A_{ci}} = \frac{1 + \frac{(T_1 + T_2)}{2} s}{(T_2 - T_1) s} \quad (4.5.18)$$

จากสมการที่ (4.5.18) จะได้ว่าค่า CMRR จะมีค่าสูงมากที่ความถี่ต่ำและจะมีค่าที่ลดลงเมื่อความถี่สูงขึ้น

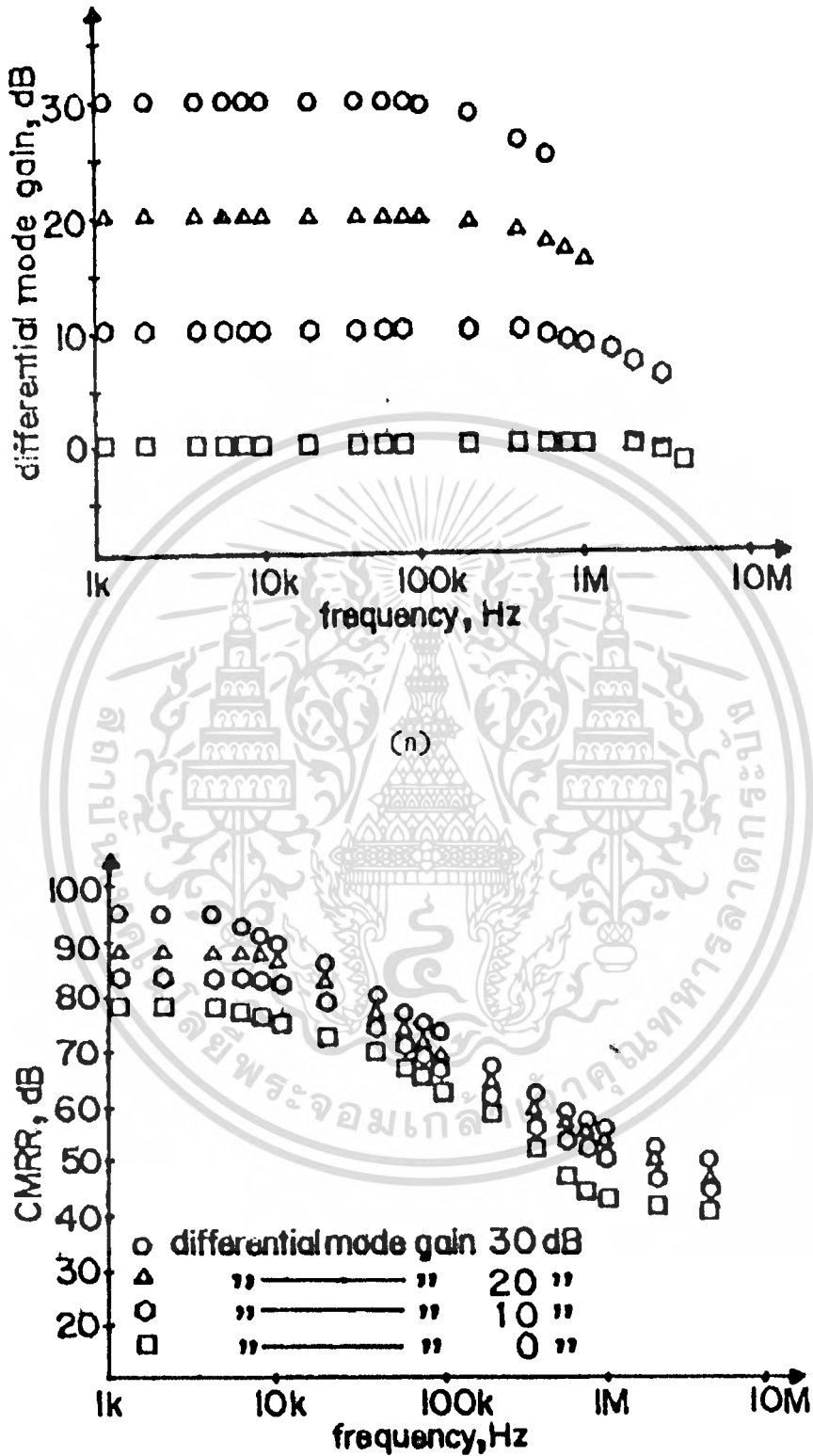


รูปที่ 4.5.6 วงจรขยายแบบอินทราเม้นท์ชนิดแปรค่าอัตราขยายได้ด้วยวิธีอิเล็กทรอนิกส์

4.5.5 ผลการทดลอง

หลักการของวงจรขยายแบบอินทราเม้นท์ในรูปที่ 4.5.5 จะเหมือนกับหลักการของวงจรในรูปที่ 4.5.6 ดังนั้นในการทดลองจะนำเอาวงจรในรูปที่ 4.5.6 เป็นหลักการทดลอง โดยต่อวงจรขึ้นบนแผงทดลองด้วย ไอซีโอทีเอเบอร์ CA3280 และกำหนดให้ $g_{m1} = g_{m2} = 0.12$ A/V, $R = 52 \Omega$, $R_1 = 500 \Omega$ ส่วน R_2 และ g_{m3} แปรค่าเพื่อให้ได้อัตราขยายของวงจรแปรไปตั้งแต่ 0 dB, 10 dB, 20 dB และ 30 dB ในรูปที่ 4.5.7 จะเป็นผลการทดลองซึ่งจะได้ผลตอบสนองทางความถี่ของอัตราขยายความแตกต่างเท่ากับ 220 KHz ถึง 4 MHz และค่า CMRR ในช่วง 78 dB ถึง 95 dB ที่ความถี่ประมาณ 10 KHz จากผลการทดลองจะสามารถยืนยันได้ว่าสมรรถนะของวงจรขยายแบบอินทราเม้นท์ที่พัฒนาขึ้นอยู่ในระดับสูงเป็นที่น่าพอใจ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

เอกสารนี้เป็นรูปที่ 4.5.7 ผลการทดลอง (ก) อัตราขยายความแตกต่าง (ข) อัตราลดที่อื่นร่วมขึ้นด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 บทสรุป

ในบทนี้ได้เสนอวงจรแบบใหม่ของวงจรสายพานกระแสสองวงจร โดยวงจรแรกจะเป็นวงจรที่พัฒนาขึ้นโดยใช้หลักการของ CMOS ที่สามารถนำไปสร้างเป็นไอซีได้ และในแบบที่สองจะใช้ไอทีเอซึ่งเป็นวงจรสำเร็จที่มีขายและหาได้ง่ายในท้องตลาดมาพัฒนาเป็นวงจรสายพานกระแสแบบแปรค่าได้ด้วยวิธีอิเล็กทรอนิกส์ การประยุกต์ใช้งานของวงจรสายพานกระแสได้ถูกเสนอขึ้นสองลักษณะคือ วงจรสังเคราะห์ความต้านทานแบบบวกและแบบลบ และวงจรขยายแบบอินสทรูเมนต์ สมรรถนะของวงจรทั้งสองได้ถูกยืนยันด้วยผลการวิเคราะห์และทดลองโดยการต่อวงจรจริง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
วงจรจำกัดกระแส

5.1 บทนำ

ในการสังเคราะห์วงจรไม่เป็นเชิงเส้นอย่างมีประสิทธิภาพ และมีความแม่นยำสูงจะใช้วิธีการประมาณค่าความไม่เป็นเชิงเส้นด้วยความเป็นเชิงเส้นแบบช่วง โดยปกติวงจรที่มีคุณสมบัติเป็นเชิงเส้นแบบช่วงจะใช้สัปดาห์คร่อมไดโอดเป็นหลัก [7] แต่เนื่องจากไดโอดต้องการสัปดาห์คร่อมระหว่างช่วงประมาณ 0.6V ทำให้ไม่สามารถใช้ได้กับสัญญาณที่มีขนาดเล็กกว่าหรือใกล้เคียงกับสัปดาห์คร่อมไดโอดได้ และยังคงมีความผิดเพี้ยนสูงเมื่อสัญญาณมีขนาดที่ใกล้เคียงกับสัปดาห์คร่อมไดโอด จึงได้มีการพัฒนาทางด้านวงจรขึ้นเพื่อลดผลของสัปดาห์คร่อมไดโอด วงจรในช่วงแรกที่มีการพัฒนาขึ้นคือวงจรจำกัดสัปดาห์คร่อม โดยใช้ไดโอดเป็นตัวป้อนกลับในวงจรขยายแบบใช้ออปแอมป์ [23] การใช้ออปแอมป์ในวงจรจำกัดสัปดาห์คร่อมจะเป็นผลให้สมรรถนะทางความถี่สูงถูกจำกัดโดยตัวออปแอมป์และไม่เหมาะสมที่จะนำมาพัฒนาเป็นวงจรรวม เนื่องจากออปแอมป์เป็นวงจรมหาศาลใหญ่ที่ต้องใช้เนื้อที่ของแผ่นสารกึ่งตัวนำมากทำให้ไม่เป็นการประหยัด ตลอดจนความไม่เป็นไปตามอุดมคติของออปแอมป์เป็นผลให้คุณสมบัติของวงจรไม่เป็นไปตามที่คาดไว้ ในปี ค.ศ. 1978 ได้มีการเสนอวงจรที่มีคุณสมบัติเป็นเชิงเส้นแบบช่วงโดยใช้หลักการออกแบบวงจรรวมขึ้นในเอกสารอ้างอิงที่ [24] การทำงานของวงจรจะอาศัยคุณสมบัติช่วงอิมิตต์ของวงจรเปลี่ยนสัปดาห์คร่อมเป็นกระแส ในหลักการนี้จะเกิดค่าผิดพลาดในลักษณะของเส้นโค้งขึ้นในช่วงที่วงจรเปลี่ยนสัปดาห์คร่อมเป็นกระแสใกล้จะอิมิตต์ เป็นผลให้คุณสมบัติของวงจรมีความผิดเพี้ยนไม่เป็นไปตามที่ต้องการ ในวิทยานิพนธ์นี้ได้เสนอวงจรความเป็นเชิงเส้นแบบช่วงแบบใหม่ขึ้น โดยให้ชื่อว่วงจรจำกัดกระแส โดยการออกแบบวงจรมีหลักการของวงจรรวม และการทำงานของวงจรมีคุณสมบัติของกระแส คุณสมบัติของวงจรจะสามารถกำหนดช่วงความเป็นเชิงเส้นได้อย่างแม่นยำ และมีความเป็นเชิงเส้นสูงตลอดจนผลตอบสนองทางความถี่จะมีค่าสูง

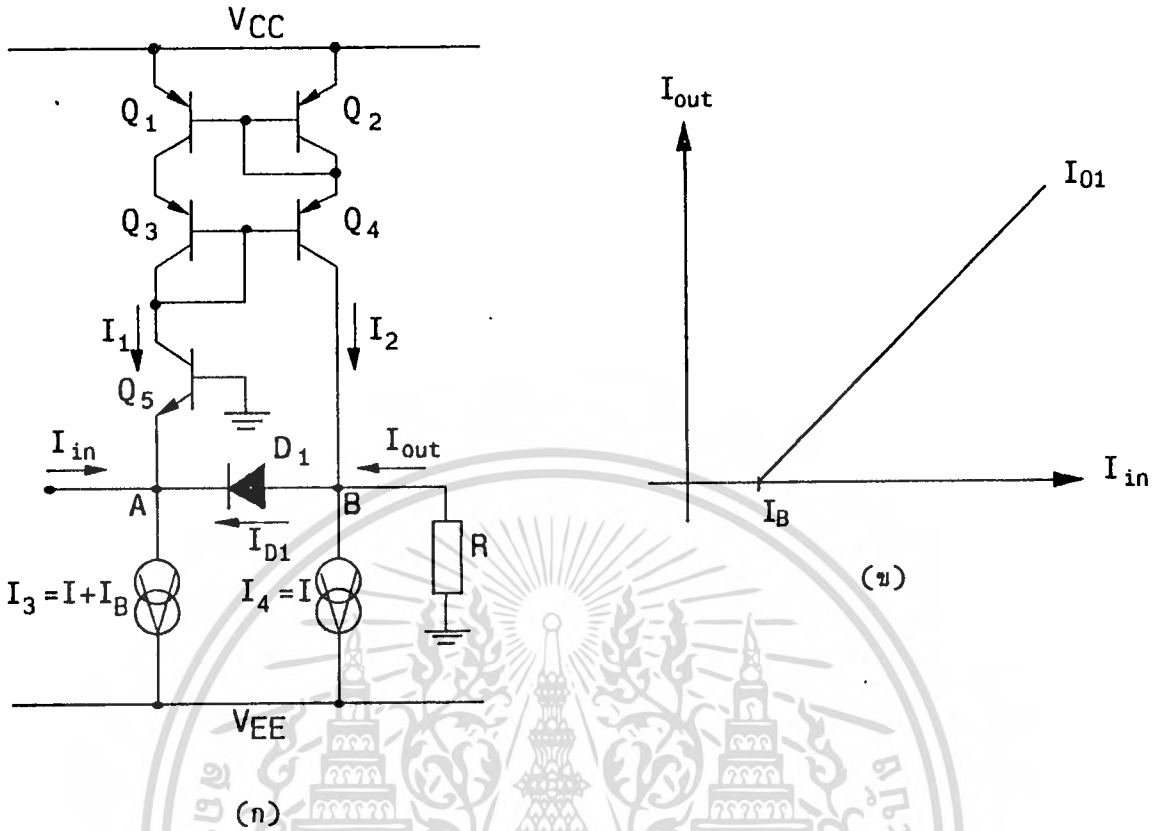
5.2 หลักการเบื้องต้น

หลักการเบื้องต้นของวงจรจำกัดกระแสแสดงในรูปที่ 5.2.1 โดยที่ทรานซิสเตอร์ Q₁, Q₂, Q₃ และ Q₄ ต่อรวมกันเป็นวงจรถัดกันกระแสที่มีอัตราส่วนการส่งผ่านกระแสเท่ากับหนึ่ง ซึ่งจะกำหนดให้กระแส I₁ เท่ากับกระแส I₂ ทรานซิสเตอร์ Q₅ ต่อในรูปของวงจรถัดกันเบสรวมที่จะทำหน้าที่ส่งผ่านกระแสจากขาอิมิตต์เตอร์ไปยังขาคอลเล็กเตอร์ และยังทำหน้าที่กำหนดสัปดาห์คร่อมที่จุด A ให้มีค่าคงที่ที่สัปดาห์คร่อม ไดโอด D₁ จะทำหน้าที่ป้อนกลับกระแสจากจุด B มายังจุด A ในช่วงที่ยังไม่ต้องการให้กระแสไหลออก I_{out} การทำงานของวงจรสามารถอธิบายได้ดังนี้ สมมติให้ทรานซิสเตอร์ Q₁ - Q₄ , Q₅ และ D₁ มีความสมพงษ์กันทุกประการ ถ้าให้กระแส I_{in} เป็นกระแสจุดเข้าและกระแส I_B คือกระแสเริ่มต้นที่จะทำให้วงจรมีกระแสจ่ายกระแสจุดออก I_{out} ซึ่งจะเรียกกระแส I_B นี้ว่ากระแสจุดเริ่ม ผลรวมของกระแสที่จุด A และ B จะหาได้ดังนี้

$$\text{ที่จุด A} \quad I_3 = I_{in} + I_{D1} + I_1 \tag{5.2.1}$$

$$\text{ที่จุด B} \quad I_4 = I_2 + I_{out} - I_{D1} \tag{5.2.2}$$

ถ้ากระแสจุดเข้า I_{in} มีค่าน้อยกว่ากระแส I_B ไดโอด D₁ จะนำกระแสและจากรูปที่ 5.2.1 สัปดาห์คร่อมที่จุด A จะมีค่าต่ำกว่าสัปดาห์คร่อมที่จุด B อยู่หนึ่งสัปดาห์คร่อมระหว่างขาเบสและอิมิตต์เตอร์ (V_{BE}) หรือหนึ่งสัปดาห์คร่อมไดโอด ซึ่งไม่ถูกต้องใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2.1 (ก) วงจรจำกัดกระแสแบบพื้นฐาน (ข) คุณสมบัติของวงจร

จะได้ว่าศักดาที่จุด B ในสภาวะที่ไดโอด D_1 นำกระแสจะมีศักดาเท่ากับศักดาดิน เป็นผลให้ไม่มีกระแสจุดออก I_{out} หรือกระแส I_{out} มีค่าเป็นศูนย์ และเนื่องจากวงจรสะท้อนกระแสกำหนดให้กระแส $I_1 = I_2$ ตัวตั้งกระแสคงที่ I_3 มีค่าเท่ากับ $I + I_B$ และตัวตั้งกระแสคงที่ I_4 มีค่าเท่ากับ I ดังนั้นจากสมการที่ (5.2.1) และ (5.2.2) จะสามารถหากระแส I_{D1} ได้ดังนี้

$$I_{D1} = \frac{(I_B - I_{in})}{2} \tag{5.2.3}$$

ถ้ากระแสจุดเข้า I_{in} มีค่ามากกว่ากระแสจุดเริ่ม I_B กระแส I_{D1} ในสมการที่ (5.2.3) จะมีค่าเป็นลบหรือก็คือไดโอด D_1 ถูกไบอัสกลับและหยุดนำกระแสเป็นผลให้กระแส I_{D1} มีค่าเท่ากับศูนย์ และจากสมการที่ (5.2.1) และ (5.2.2) จะหาค่ากระแสจุดออก I_{out} ได้ดังนี้

$$I_{out} = I_{in} - I_B \tag{5.2.4}$$

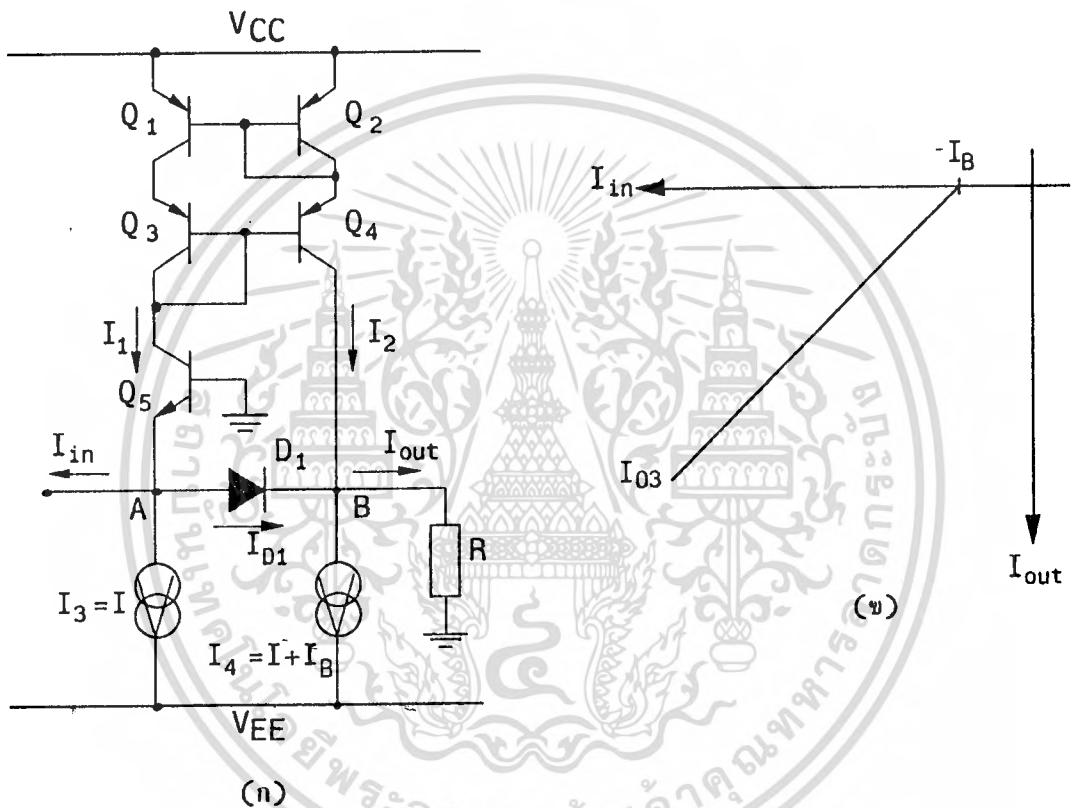
ดังนั้นคุณสมบัติของวงจรจำกัดกระแสสามารถแสดงได้ดังนี้

$$I_{O1} = \begin{cases} 0 & \text{เมื่อ } I_{in} \leq I_B \\ I_{in} - I_B & \text{เมื่อ } I_{in} > I_B \end{cases} \tag{5.2.5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ I_{O1} คือ กระแสจุดออก I_{out} ที่อยู่ในควอเทแดนซ์ที่หนึ่งดังแสดงในรูปที่ 5.2.1(ข) ซึ่งกระแส I_{O1} นี้จะมีค่าได้สูงสุดเท่ากับกระแสที่ตัวดึงกระแสที่ I_4 สามารถดึงได้ ในรูปที่ 5.2.2 แสดงวงจรจำกัดกระแสแบบเบื่องต้นที่ให้กระแสจุดออก I_{out} เป็นลบหรืออยู่ในควอเทแดนซ์ที่สาม ซึ่งสามารถแสดงได้ดังนี้

$$I_{O3} = \begin{cases} 0 & \text{เมื่อ } I_{in} \geq -I_B \\ -(I_{in} - I_B) & \text{เมื่อ } I_{in} < -I_B \end{cases} \quad (5.2.6)$$



รูปที่ 5.2.2 (น) วงจรจำกัดกระแสแบบเบื่องต้นที่ให้กระแสจุดออกเป็นลบ (ข) คุณสมบัติของวงจร

การประยุกต์ใช้งานของวงจรจำกัดกระแสแบบเบื่องต้นจะมีข้อจำกัดอยู่สองข้อคือ สักคาที่จุด B ไม่สามารถที่จะแปรได้ในช่วงกว้าง และค่าอัตราขยายกระแสของวงจรจะมีค่าเท่ากับหนึ่งเท่านั้น ซึ่งในการประยุกต์ใช้งานในการสังเคราะห์ฟังก์ชันที่ไม่เป็นเชิงเส้นจะไม่สามารถที่จะทำได้ หรือมีความยุ่งยากมาก เนื่องจากต้องนำเอากระแสจุดออกของวงจรจำกัดกระแสมาหลายชุดต่อรวมกัน จึงได้ทำการปรับปรุงวงจรจำกัดกระแสขึ้นมาใหม่ดังแสดงในรูปที่ 5.2.3(ก) ซึ่งจะเป็นวงจรจำกัดกระแสแบบปรับปรุง เมื่อกระแสจุดเข้า I_{in} มีค่าเป็นบวก จากรูปที่ 5.2.3(ก) ทรานซิสเตอร์ Q_6 และไดโอด D_2 จะต่อเข้ามาเพื่อกำหนดให้สักคาที่จุด B มีค่าคงที่ และยังเป็นตัวส่งผ่านกระแสระหว่างกระแสจุดออก I_{out1} ของวงจรจำกัดกระแสในส่วนแรกไปยังวงจรสะท้อนกระแสแบบลบ CM_2 ซึ่งจะเป็นวงจรสะท้อนกระแสที่มีค่าอัตราการส่งผ่านกระแสเท่ากับ A_i กระแส I_{out1} จะถูกขยายเป็นจำนวน A_i เท่า และถูกส่งออกไปเป็นกระแสจุดออก I_{O4} ยังจุด C ซึ่งกระแสจุดออก I_{O4} นี้จะไหลออกจากจุด C และในขณะเดียวกันกระแส I_{out1} จะถูกส่ง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผ่านมายังวงจรสะท้อนกระแสแบบบวก CM3 โดยทรานซิสเตอร์ Q7 และ Q8 ซึ่งวงจรสะท้อนกระแสแบบบวก CM3 จะมีอัตราส่งผ่านกระแสเป็น A_i เท่าเช่นกัน และกระแส I_{out1} จะถูกส่งผ่านไปเป็นกระแสจุดออก I_{O1} ยังจุด D และกระแส I_{O1} นี้จะไหลเข้ายังจุด D ซึ่งจะได้แสดงคุณสมบัติของวงจรในรูปที่ 5.2.3(ก) ดังแสดงในรูปที่ 5.2.3(ข) และสามารถเขียนเป็นสมการได้ดังนี้

$$I_{O1}(A_i, I_B) = \begin{cases} 0 & \text{เมื่อ } I_{in} \leq I_B \\ A_i(I_{in} - I_B) & \text{เมื่อ } I_{in} > I_B \end{cases} \quad (5.2.7)$$

และ

$$I_{O4}(A_i, I_B) = \begin{cases} 0 & \text{เมื่อ } I_{in} \leq I_B \\ -A_i(I_{in} - I_B) & \text{เมื่อ } I_{in} > I_B \end{cases} \quad (5.2.8)$$

โดยที่ $I_{O1}(A_i, I_B)$ และ $I_{O4}(A_i, I_B)$ คือ กระแสจุดออกของวงจรจำกัดกระแสแบบปรับปรุ่งในควอตแดนซ์ที่หนึ่งและสี่ตามลำดับ ซึ่งจะเขียนเป็นสัญลักษณ์แทนวงจรจำกัดกระแสในสมการที่ (5.2.7) และ (5.2.8) เป็น $CL1(A_i, I_B)$ และ $CL4(A_i, I_B)$ ตามลำดับ

ในทำนองเดียวกันวงจรจำกัดกระแสที่ให้กระแสจุดออกในควอตแดนซ์ที่สองและที่สาม หรือกรณีที่กระแสจุดเข้า I_{in} มีค่าเป็นลบจะสามารถแสดงได้ในรูปที่ 5.2.4(ก) และคุณสมบัติของวงจรแสดงในรูปที่ 5.2.4(ข) และสามารถเขียนเป็นสมการได้ดังนี้

$$I_{O2}(A_i, I_B) = \begin{cases} 0 & \text{เมื่อ } I_{in} \geq -I_B \\ A_i(|I_{in}| - I_B) & \text{เมื่อ } I_{in} < -I_B \end{cases} \quad (5.2.9)$$

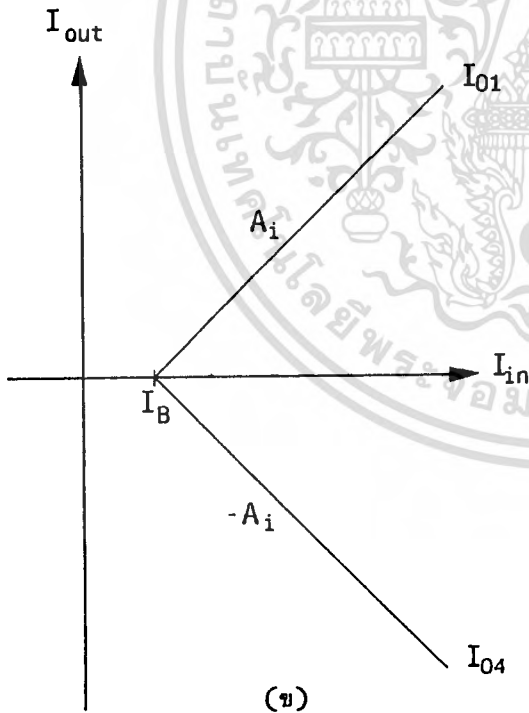
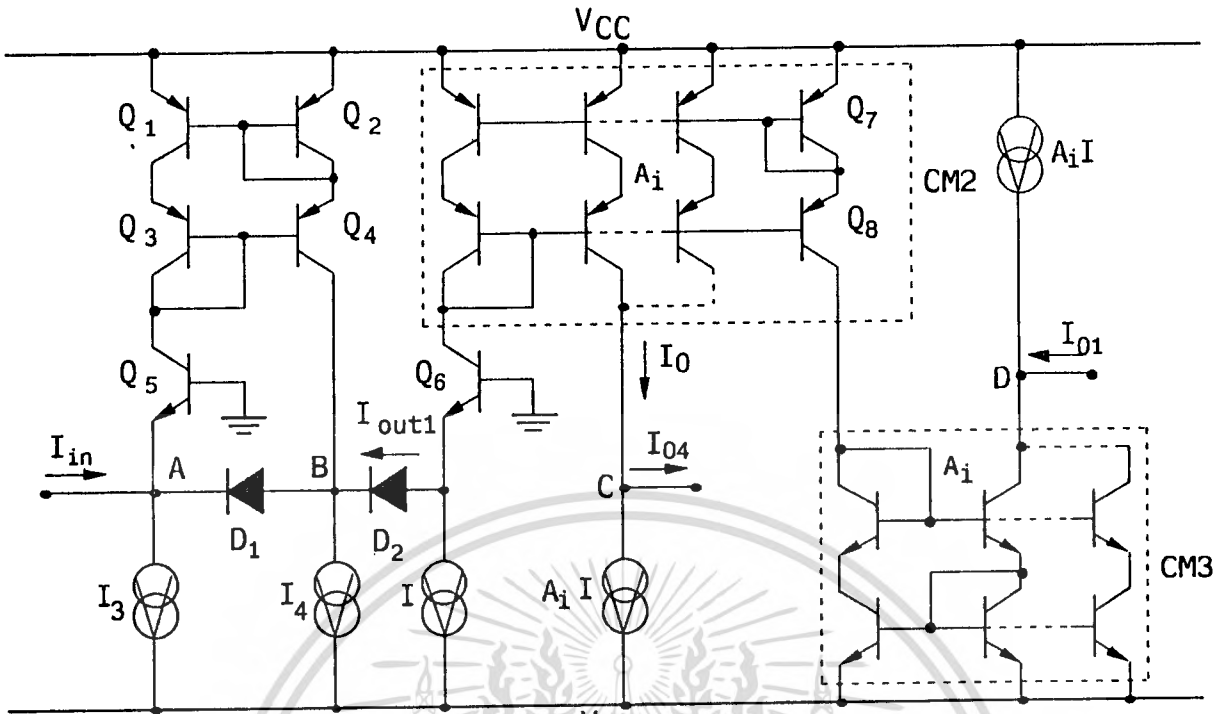
และ

$$I_{O3}(A_i, I_B) = \begin{cases} 0 & \text{เมื่อ } I_{in} \geq -I_B \\ -A_i(|I_{in}| - I_B) & \text{เมื่อ } I_{in} < -I_B \end{cases} \quad (5.2.10)$$

5.3 สมรรถนะของวงจรจำกัดกระแส

ความแม่นยำและเที่ยงตรงในการกำหนดจุดเริ่มต้นของกระแสจุดออก I_{out} ของวงจรจำกัดกระแสจะสามารถพิจารณาได้จากวงจรในรูปที่ 5.2.1(ก) เป็นหลัก ถ้าทรานซิสเตอร์ Q1-Q4 มีความสมพงษ์กันทุกประการ ความสัมพันธ์ระหว่างกระแส I_1 และ I_2 จะสามารถหาได้จากสมการที่ (3.2.9) ของบทที่สาม: ดังนี้

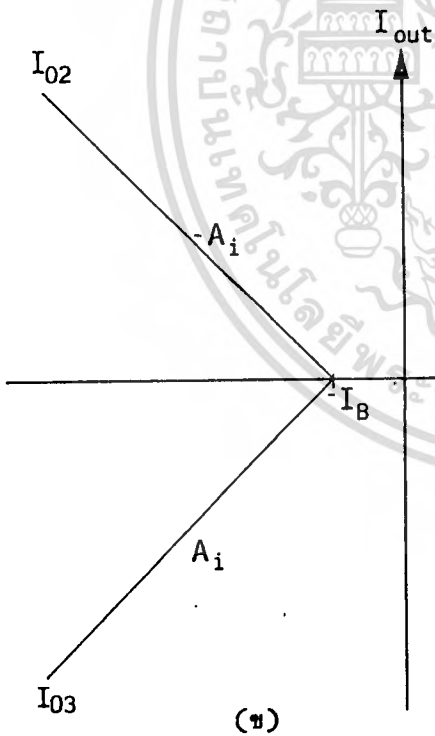
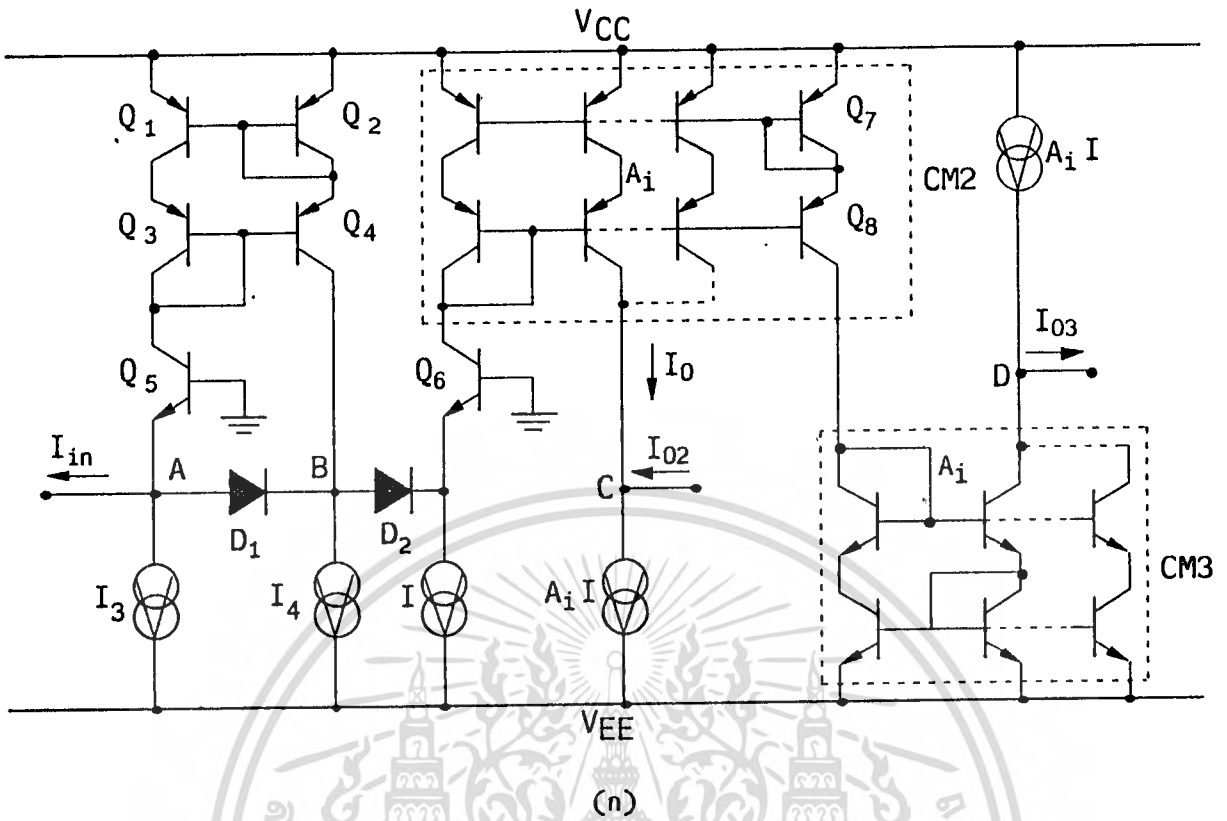
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2.3 (ก) วงจรจำกัดกระแสแบบปรับปรุง
ชนิดกระแส $I_{in} > 0$
(ข) คุณสมบัติของวงจร

$$I_2 = I_1 \left[1 - \frac{2}{\beta^2 + 2\beta + 2} \right] = I_1(1 - x) \quad (5.3.1)$$

และกระแสอิมิตเตอร์ของทรานซิสเตอร์ Q_5 จะมีค่าเท่ากับ I_2 เท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2.4 (ก) วงจรจำกัดกระแสแบบปรับปรุง
ชนิดกระแส $I_{in} < 0$
(ข) คุณสมบัติของวงจร

$$I_{E5} = I_1 \left(1 + \frac{1}{\beta_5} \right) = I_1 (1 + y) \tag{5.3.2}$$

เมื่อ I_{E5} คือ กระแสมีดเตอร์ของทรานซิสเตอร์ Q_5 และ β_5 คือค่าอัตราขยายกระแสของทรานซิสเตอร์ Q_5 จากรูปที่ 5.2.1(ก) จะสามารถหาผลรวมกระแสที่จุด A และ B ได้ดังนี้
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่จุด A $I_{in} + I_{E5} + I_{D1} - I_3 = 0$ (5.3.3)

ที่จุด B $I_{out} + I_2 - I_4 - I_{D1} = 0$ (5.3.4)

แทนสมการที่ (5.3.1) และ (5.3.2) ลงในสมการที่ (5.3.3) และ (5.3.4) โดยที่กระแส I_3 เท่ากับ $I + I_B$ และกระแส I_4 เท่ากับ I จะได้ว่า

$$I_{in} + I_1(1+y) + I_{D1} - I - I_B = 0 \tag{5.3.5}$$

$$-I_{out} + I - I_1(1-x) + I_{D1} = 0 \tag{5.3.6}$$

ในกรณีที่กระแสจุดเข้า I_{in} อยู่ในช่วง $0 < I_{in} < I_B$ กระแสจุดออก I_{out} จะมีค่าเป็นศูนย์ และจากสมการที่ (5.3.5) และ (5.3.6) จะสามารถหาค่ากระแส I_{D1} ได้ดังนี้

$$I_{D1} = \frac{I_B - I_{in}}{2} - \frac{I_1}{2}(y+x) \tag{5.3.7}$$

จากสมการที่ (5.3.6) เมื่อกระแสจุดออก I_{out} มีค่าเท่ากับศูนย์จะได้

$$I_1 = \frac{I + I_{D1}}{(1-x)} \tag{5.3.8}$$

แทนค่าสมการที่ (5.3.8) ลงในสมการที่ (5.3.7) จะได้

$$I_{D1} = \frac{1}{2} \left[I_B - I_{in} - \frac{I(y+x)}{(1-x)} \right] \left[\frac{(1-x)}{1-2(x-y)} \right] \tag{5.3.9}$$

ที่จุดเริ่มที่จะมีกระแสจุดออกของวงจรจำกัดกระแสจะเป็นจุดที่กระแส I_{D1} เท่ากับศูนย์ ซึ่งจากสมการที่ (5.3.9) จะสามารถหาค่ากระแสผิดพลาดของจุดเริ่มของกระแสจุดออก I_{out} ได้ดังนี้

$$I_{error} = I_B - I_{in} = \frac{I(y+x)}{(1-x)} \tag{5.3.10}$$

เมื่อ I_{error} คือ กระแสผิดพลาดจากกระแสจุดเริ่ม I_B จากสมการที่ (5.3.10) สามารถกล่าวได้ว่ากระแสจุดออก I_{out} จะเกิดขึ้นเมื่อกระแส I_{in} มีค่ามากกว่ากระแสจุดเริ่ม I_B ที่ได้กำหนดขึ้นเท่ากับกระแส I_{error} ถ้าทรานซิสเตอร์ทุกตัวในวงจรมีค่าอัตราขยายกระแส $\beta \gg 1$ วงจรจำกัดกระแสก็จะให้จุดเริ่มของกระแสจุดออก I_{out} ใกล้เคียงกับค่ากระแสจุดเริ่ม I_B ถ้าค่าอัตราขยายกระแส β ของทรานซิสเตอร์ Q_1-Q_4 และทรานซิสเตอร์ Q_5 มีค่าเท่ากับ 80 และ 200 ตามลำดับ และกระแส I มีค่าเท่ากับ $300 \mu A$ จะได้กระแสผิดพลาด I_{error} เท่ากับ $1.59 \mu A$ หรือเท่ากับ 0.53% ของกระแส I ซึ่งเป็นกระแสไบอัส จะเห็นได้ว่ากระแส I_{error} นี้จะเป็นค่าคงที่ที่ไม่ขึ้นอยู่กับกระแสจุดเริ่ม I_B ผลของกระแส I_{error} นี้สามารถลดลงได้โดยการลดค่ากระแสไบอัส I ของวงจร แต่จะมีผลให้ช่วงปฏิบัติการของวงจรจะแคบเนื่องจากช่วงปฏิบัติการของวงจรจำกัดกระแสจะถูกกำหนดโดยกระแสไบอัส I หรืออีกวิธีหนึ่งในการลดกระแส I_{error} ทำได้โดยการเพิ่มค่าอัตราขยายกระแส β ของทรานซิสเตอร์ Q_5 ซึ่งอาจจะใช้เป็นทรานซิสเตอร์ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชนิดอัตราขยายกระแสสูง (super gain transistor) หรือใช้ทรานซิสเตอร์ต่อแบบดาวเรียงกัน (Darlington)

สำหรับผลตอบสนองทางความถี่ของวงจรจำกัดกระแสแบบปรับปรุงจะขึ้นอยู่กับวงจรสะท้อนกระแสแบบลบ CM2 เนื่องจากทรานซิสเตอร์ Q₅ และ Q₆ ต่อเป็นวงจรขยายแบบเบสร่วมซึ่งจะมีผลตอบสนองทางความถี่สูงเท่ากับ f_T (transition frequency) ของตัวทรานซิสเตอร์เอง [9] ส่วนวงจรสะท้อนกระแสแบบบวก CM3 ซึ่งเป็นทรานซิสเตอร์ชนิด NPN จะมีค่าความถี่ f_T สูงกว่าทรานซิสเตอร์ชนิด PNP ที่ใช้ในวงจรสะท้อนกระแสแบบลบ CM2 มาก ดังนั้นผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบลบ CM2 จะมีผลตอบสนองทางความถี่ที่ต่ำที่สุดเมื่อเทียบกับทรานซิสเตอร์ Q₅ , Q₆ และวงจรสะท้อนกระแสแบบบวก CM3 วงจรสะท้อนกระแสแบบลบ CM2 จึงเป็นตัวกำหนดผลตอบสนองทางความถี่ของวงจรจำกัดกระแสแบบปรับปรุง[25] อัตราขยายกระแส A_i ของวงจรสะท้อนกระแส CM2 สามารถหาได้จากสมการที่ (3.2.16) โดยแทนค่า n ในสมการที่ (3.2.16) ด้วย A_i และจากรูปที่ 5.2.3(ก) และ 5.2.4(ก) จะหาความสัมพันธ์ระหว่างกระแสจุดเข้า I_{C6} และกระแสจุดออก I_O ของวงจรสะท้อนกระแส CM2 ได้ดังนี้

$$I_O = I_{C6} A_i \left[1 - \frac{(A_i + 2)(\beta + 1)}{\beta^2 + (A_i + 2)\beta + A_i + 2} \right] \tag{5.3.11}$$

แทนค่า β(s) ในสมการที่ (3.2.17) ลงในสมการที่ (5.3.11) จะได้

$$I_O = I_{C6} A_i \left[\frac{\beta^2}{\beta^2 + (A_i + 2)\beta + A_i + 2} \right] \left[\frac{1}{\frac{(A_i + 2)T^2 s^2}{\beta^2 + (A_i + 2)\beta + A_i + 2} + \frac{(A_i + 2)(\beta + 2)Ts}{\beta^2 + (A_i + 2)\beta + A_i + 2} + 1} \right] \tag{5.3.12}$$

กำหนดให้ β >> (A_i + 2) และที่ความถี่ปฏิบัติการที่เริ่มสูงขึ้นจะสามารถประมาณสมการที่ (5.3.12) ได้ดังนี้

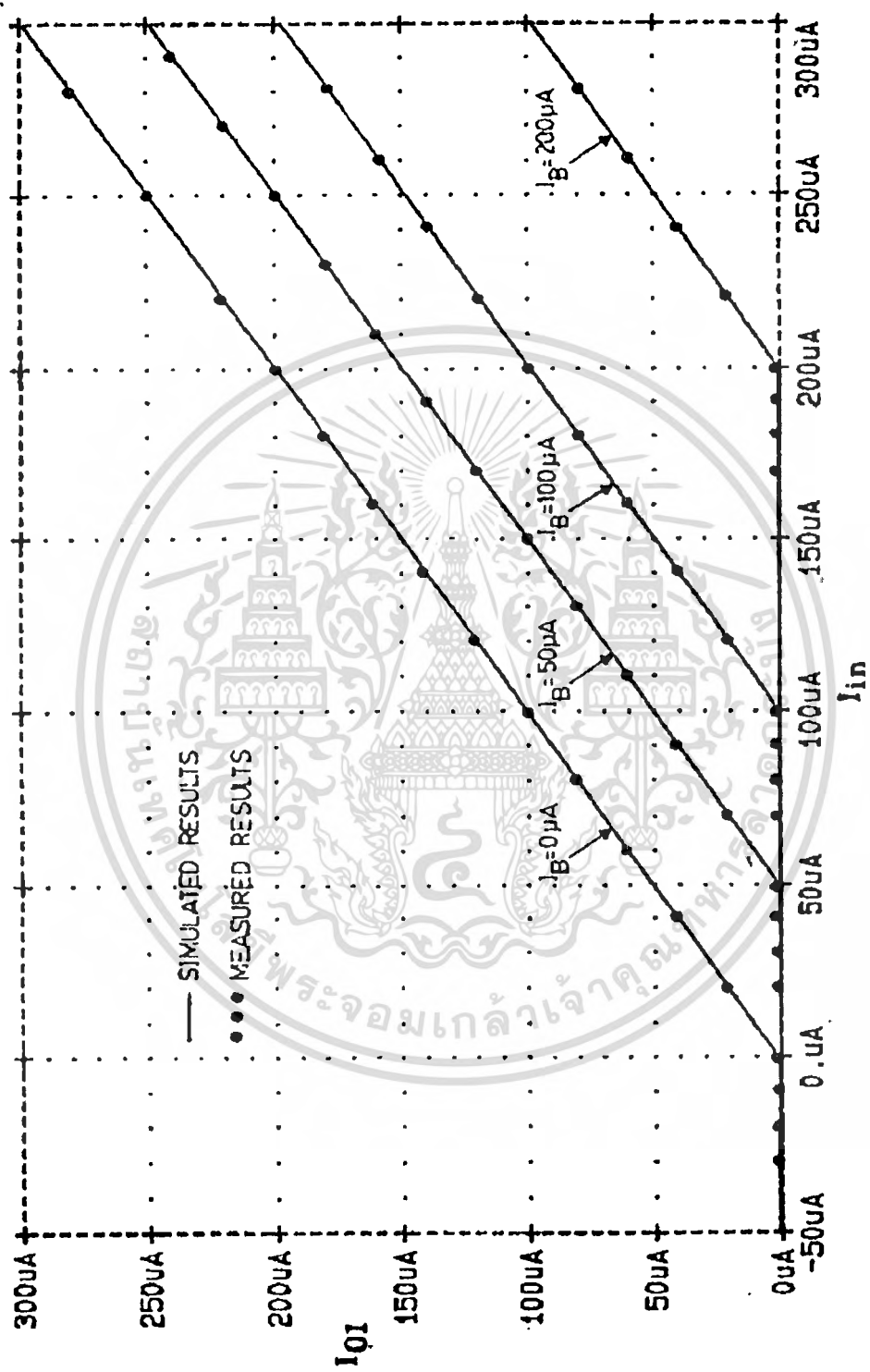
$$I_O = I_{C6} A_i \left[\frac{1}{\frac{(A_i + 2)}{\beta} Ts + 1} \right] \tag{5.3.13}$$

เนื่องจาก T = β/ω_T และ ω_T = 2πf_T จากสมการที่ (5.3.13) จะได้ผลตอบสนองทางความถี่ ω_c ของวงจรสะท้อนกระแส CM2 เท่ากับ

$$\omega_c = \frac{\beta}{(A_i + 2)T} = \frac{\omega_T}{(A_i + 2)} \tag{5.3.14}$$

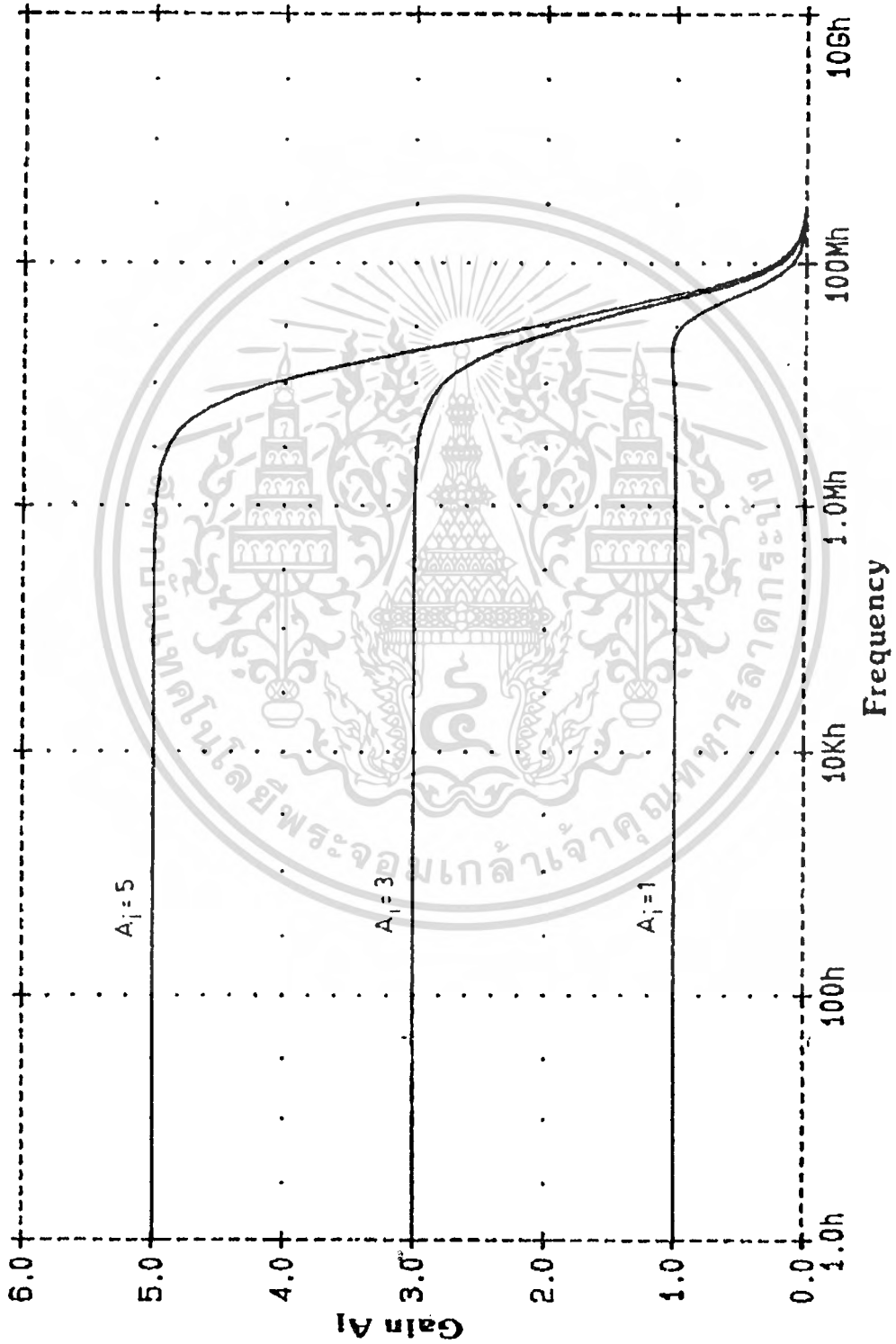
จากสมการที่ (5.3.14) จะได้ว่าผลตอบสนองทางความถี่ของวงจรสะท้อนกระแส CM2 จะขึ้นอยู่กับ f_T ของทรานซิสเตอร์และค่าอัตราขยายกระแส A_i โดยที่ค่า f_T จะเป็นค่าคงที่ ถ้าอัตราขยายกระแส A_i มี

ค่ามากขึ้น ผลตอบสนองทางความถี่ก็จะลดลง เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4.2(ก) ผลการทดลองเมื่อแปรค่า $I_B = 0, 50, 100$ และ $200 \mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4.3 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 5.2.3(ก)

สำหรับผลตอบสนองทางความถี่จะใช้การเลียนแบบการทำงานของวงจรมติในรูปที่ 5.2.3(ก) ด้วยโปรแกรม PSPICE เนื่องจากวงจรมติที่ใช้ในการทดลองบนแผงทดลองจะมีค่าประจุแฝงอยู่มาก ซึ่งจะเป็นผลให้ค่าที่วัดได้ที่มีความถี่สูงผิดพลาดไปจากความเป็นจริง ผลการเลียนแบบการทำงานแสดงในรูปที่ 5.4.3 ซึ่งจะใช้ค่ากระแสจุดเริ่ม I_B ที่ $50 \mu A$ และอัตราขยายกระแส A_v เท่ากับ 1, 3 และ 5 เท่า โดยที่ทรานซิสเตอร์ชนิด NPN และ PNP จะมีค่าความถี่ f_T เท่ากับ 350 MHz และ 165 MHz ตามลำดับ

5.5 บทสรุป

วงจรมติจำกัดกระแสที่ได้เสนอขึ้นในวิทยานิพนธ์นี้เป็นวงจรมติใหม่ที่ได้พัฒนาขึ้นเพื่อใช้ในการสังเคราะห์วงจรมติไม่เป็นเชิงเส้น วงจรมติจำกัดกระแสที่ได้พัฒนาขึ้นนี้ใช้หลักการออกแบบวงจรมติรวมและมีการทำงานในรูปของกระแส สมรรถนะของวงจรมติจะมีความเที่ยงตรงและแม่นยำสูงโดยสามารถยืนยันได้ด้วยการทดลองและจำลองการทำงานด้วยโปรแกรม PSPICE



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

การสังเคราะห์ความต้านทานไม่เป็นเชิงเส้นโดยใช้วงจรจำกัดกระแส

6.1 บทนำ

ในการสังเคราะห์วงจรไม่เป็นเชิงเส้นโดยการประมาณค่าฟังก์ชันไม่เป็นเชิงเส้นด้วยความเป็นเชิงเส้นแบบช่วงจะเป็นวิธีที่มีความแม่นยำสูง และมีความสะดวกในการสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้น วงจรจำกัดกระแสที่ได้กล่าวมาแล้วในบทที่ 5 เป็นวงจรที่มีคุณสมบัติความเป็นเชิงเส้นแบบช่วงที่เหมาะสมสำหรับการสังเคราะห์วงจรไม่เป็นเชิงเส้นได้อย่างมีประสิทธิภาพ ในบทนี้จะกล่าวถึงหลักการสังเคราะห์วงจรไม่เป็นเชิงเส้นโดยใช้วงจรจำกัดกระแส โดยวงจรไม่เป็นเชิงเส้นที่ได้สังเคราะห์ขึ้นจะอยู่ในรูปของความต้านทานไม่เป็นเชิงเส้นทั้งชนิดปลายด้านหนึ่งต่อกับศักดาติน (earthed) และชนิดลอยตัว (floating) และยังสามารถปฏิบัติงานได้ทั้งแบบศักดาควบคุมและกระแสควบคุม

6.2 หลักการสังเคราะห์ความต้านทานไม่เป็นเชิงเส้น

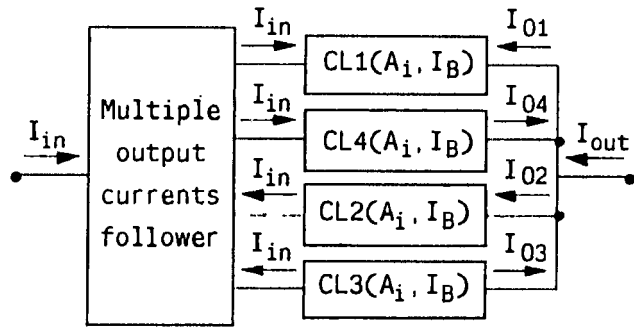
6.2.1 วงจรจ่ายกระแสไม่เป็นเชิงเส้น

วงจรจ่ายกระแสไม่เป็นเชิงเส้น (nonlinear current generator) เป็นวงจรหลักที่ใช้ในการสังเคราะห์ความต้านทานไม่เป็นเชิงเส้น ซึ่งจะประกอบด้วยวงจรตามกระแสแบบมีจุดออกหลายจุด (multiple current follower) และวงจรจำกัดกระแส หลักการของวงจรจ่ายกระแสไม่เป็นเชิงเส้นแสดงในรูปที่ 6.2.1 โดยที่ $CL_n(A_j, I_B)$ คือวงจรจำกัดกระแสที่ให้กระแสจุดออกควตเดนซ์ที่ n เมื่อ $n = 1, 2, 3,$ และ 4 ส่วน A_j คือ อัตราขยายกระแสของวงจรจำกัดกระแส และ I_B คือกระแสจุดเริ่ม ถ้ากำหนดให้ M, N, P และ Q เป็นจำนวนของวงจรจำกัดกระแส CL_1, CL_2, CL_3 และ CL_4 ตามลำดับ ผลรวมของกระแส I_{out} จะเป็นฟังก์ชันไม่เป็นเชิงเส้นซึ่งเขียนได้ดังนี้

$$I_{out} = \sum_{i=1}^M I_{01}^{(i)}(A_i, I_B) + \sum_{j=1}^N I_{02}^{(j)}(A_j, I_B) + \sum_{k=1}^P I_{03}^{(k)}(A_k, I_B) + \sum_{l=1}^Q I_{04}^{(l)}(A_l, I_B) \quad (6.2.1)$$

จากสมการที่ (6.2.1) สมมติให้กราฟในรูปที่ 6.2.2(n) เป็นกราฟที่ต้องการสังเคราะห์ ในรูปที่ 6.2.2(ข) จะเป็นการสังเคราะห์กราฟในรูปที่ 6.2.2(n) โดยใช้ความเป็นเชิงเส้นแบบช่วง ซึ่งจะได้ว่าจะต้องใช้วงจรจำกัดกระแส CL_1 จำนวน 2 ชุด และวงจรจำกัดกระแส CL_2 และ CL_4 อย่างละหนึ่งชุด หรือเขียนได้ว่า $M = 2, N = Q = 1$ และ $P = 0$ ดังนั้นกระแสจุดออก I_{out} จะเขียนได้ดังนี้

$$I_{out} = I_{01}(1, 0) + I_{01}(2, 150) + I_{02}(2, 0) + I_{04}(2, 100) \quad (6.2.2)$$



รูปที่ 6.2.1 หลักการของวงจรจ่ายกระแสไม่เป็นเชิงเส้น

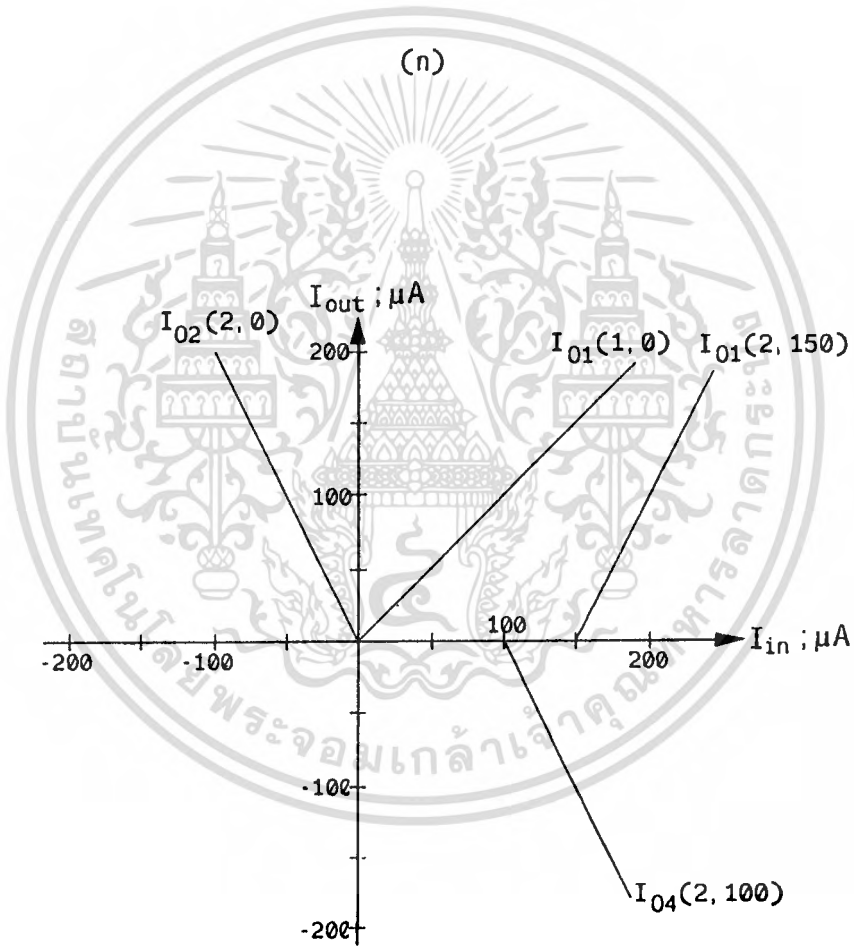
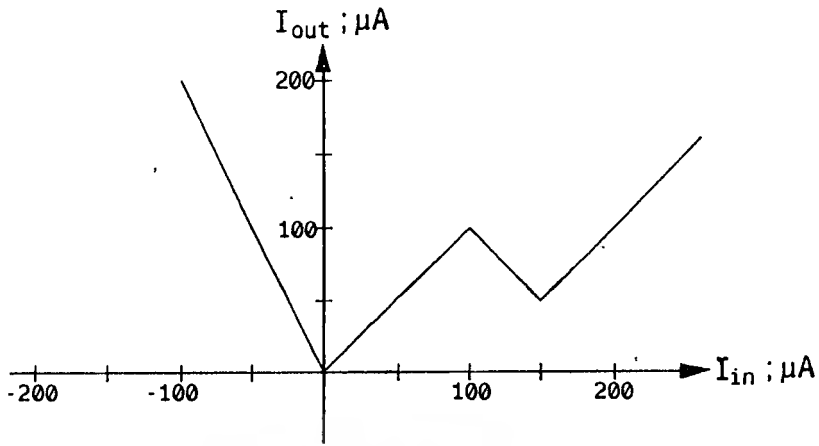
6.2.2 ความต้านทานไม่เป็นเชิงเส้นชนิดกระแสควบคุม

จากหลักการของวงจรจ่ายกระแสไม่เป็นเชิงเส้น เมื่อเพิ่มส่วนของวงจรตามกระแสในรูปที่ 3.4.3 ของบทที่ 3 เข้าไปยังส่วนหน้าของวงจรจ่ายกระแสไม่เป็นเชิงเส้นก็จะได้วงจรสังเคราะห์ความต้านทานไม่เป็นเชิงเส้นชนิดกระแสควบคุมดังแสดงในรูปที่ 6.2.3 เมื่อให้จุด A เป็นจุดกระแสควบคุม ทรานซิสเตอร์ Q₁, Q₂ และวงจรสะท้อนกระแส CM1 จะทำหน้าที่ส่งผ่านศักดาจากจุด B ไปยังจุด A ทรานซิสเตอร์ Q₃ จะทำหน้าที่ส่งผ่านกระแสหรือตามกระแส I_{in} ไปยังวงจรสะท้อนกระแส CM2 และ CM3 ที่ทำหน้าที่เป็นวงจรตามกระแสแบบมีจุดออกหลายจุด ซึ่งจะเป็นตัวจ่ายกระแส I_{in} ไปให้กับวงจรจำกัดกระแสภายในส่วนของวงจรจ่ายกระแสไม่เป็นเชิงเส้น

จากวงจรในรูปที่ 6.2.3 การทำงานของวงจรจะอธิบายเฉพาะกระแสและศักดาที่ได้จากวงจรจำกัดกระแส CL1(1) เท่านั้น เนื่องจากวงจรจำกัดกระแสแต่ละวงจรจะมีการทำงานที่คล้ายกัน ถ้าให้กระแส I_{in} เข้าที่จุด A กระแส I_{in} จะสมมูลไหลผ่านเข้าไปยังขั้วอิมิตเตอร์ของทรานซิสเตอร์ Q₃ เนื่องจากความต้านทานจุดเข้ามีค่าต่ำ และกระแส I_{in} จะถูกส่งผ่านไปยังวงจรจำกัดกระแส CL1(1) ซึ่งจะให้กระแสจุดออกสองจุดคือ I_{O1} และ I'_{O1} โดยที่กระแส I'_{O1} = -I_{O1} และกระแส I_R ที่ไหลผ่านความต้านทาน R จะมีค่าเท่ากับ |I_R| = |I_{O1}| = |I'_{O1}| ไหลจากจุด C ไปยังจุด D ในขณะที่เดียวกันกระแส I'_{in} ที่มีค่าเท่ากับ I_{in} จะไหลออกจากจุด E ศักดาที่ตกคร่อมความต้านทาน R ที่จุด C จะมีค่าเป็นบวกเมื่อเทียบกับจุด D ถ้าต่อจุด D เข้ากับจุด B และจุด E เข้ากับจุด C ศักดาที่จุด B จะถูกส่งผ่านไปยังจุด A และให้จุด A และ C เป็นขั้วที่จะนำไปใช้งาน เมื่อเทียบกับทิศทางของกระแสที่ไหลเข้าจุด A และไหลออกจากจุด C และศักดาที่ตกคร่อมระหว่างขั้ว A และ C จะเห็นได้ว่าความต้านทานที่พิจารณาระหว่างขั้ว A และ C จะมีค่าเป็นลบ โดยที่ขั้ว C สามารถที่จะต่อกับศักดาอ้างอิงจากวงจรรภายนอกได้ ซึ่งสามารถที่จะกล่าวได้ว่าความต้านทานไม่เป็นเชิงเส้นแบบลบที่สังเคราะห์ได้จะเป็นชนิดลอยตัว และสำหรับความต้านทานไม่เป็นเชิงเส้นแบบบวกสามารถที่จะกระทำได้โดยการต่อจุด C เข้ากับจุด B และจุด E เข้ากับจุด D โดยพิจารณาศักดาและกระแสระหว่างจุด A และ D ซึ่งจะเป็นขั้วสำหรับใช้งาน

6.2.3 ความต้านทานไม่เป็นเชิงเส้นชนิดศักดาควบคุม

เอกสารนี้เพื่อความต้านทานไม่เป็นเชิงเส้นชนิดศักดาควบคุมแบบปลายด้านหนึ่งต่อลิ่งศักดาต้นแสดงในรูปที่ 6.2.4 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

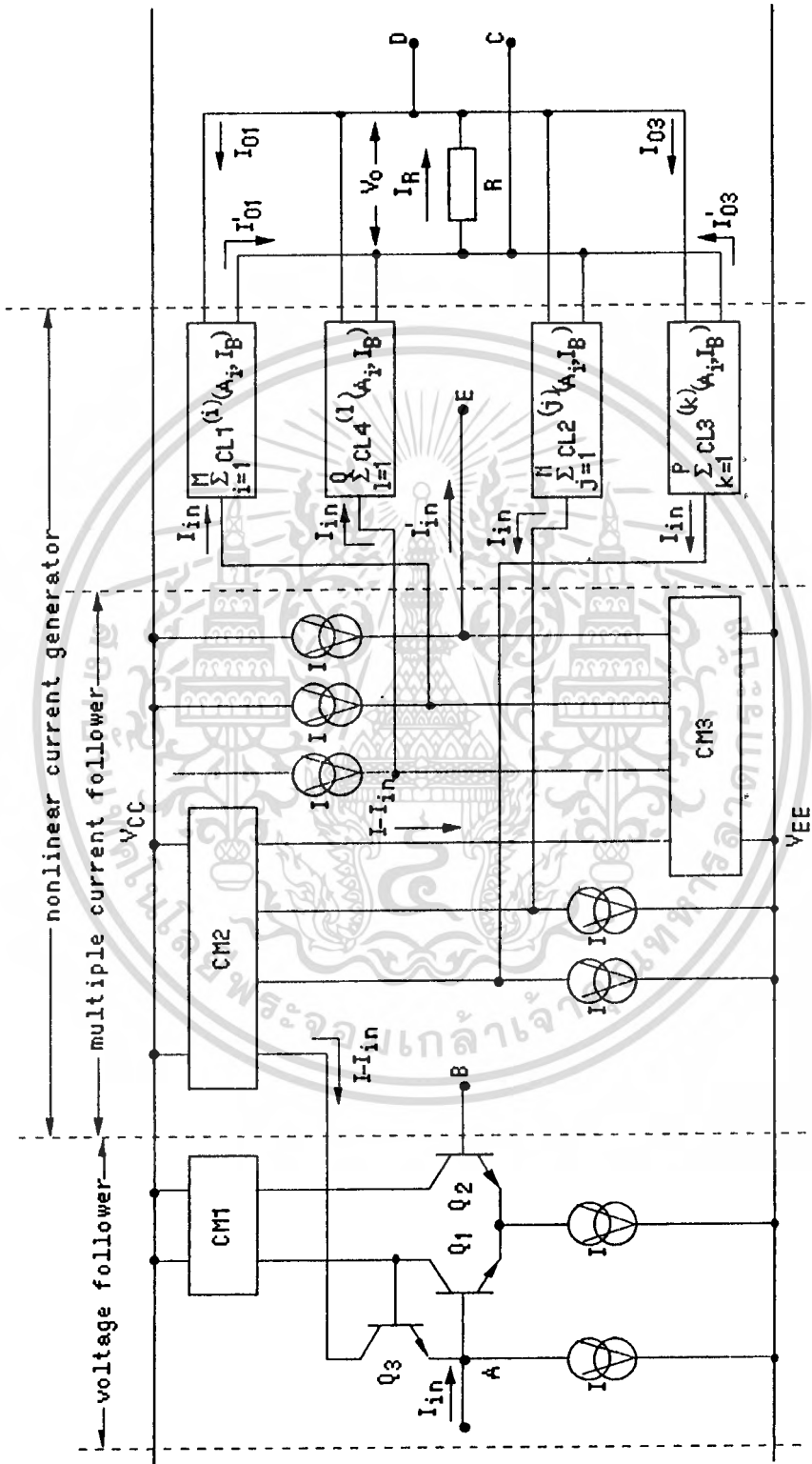


(ข)

รูปที่ 6.2.2 (ก) กราฟที่ต้องการสังเคราะห์

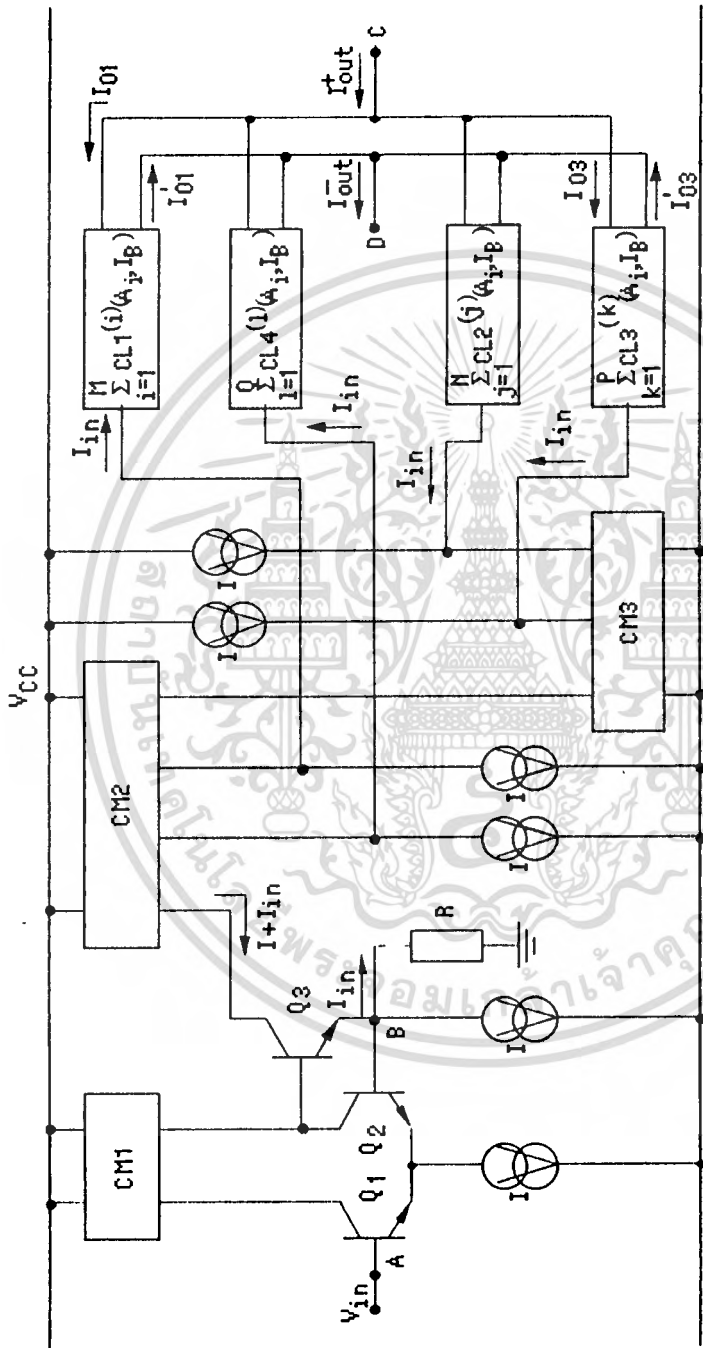
(ข) การสังเคราะห์กราฟในรูป (ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2.3 วงจรสร้างกระแสที่มีความต้านทานไม่เป็นเชิงเส้นชนิดกระแสแสวนรวม

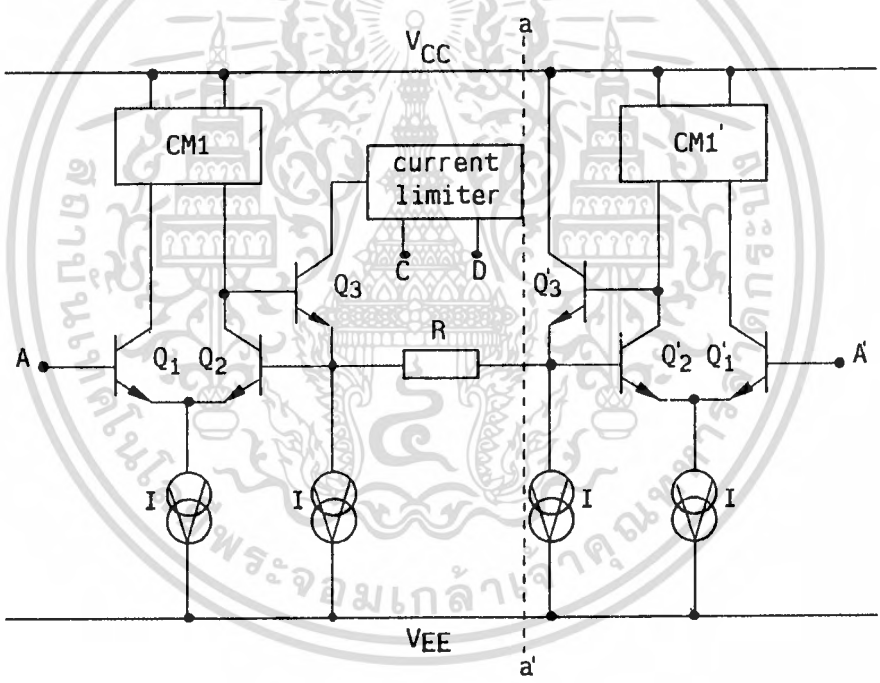
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2.4 วงจรสร้างเครื่องวัดความถี่ความถี่ไม่เชิงเส้นชนิดสี่ทศวรรษแบบปลายด้านหนึ่งต่อลงกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานซิสเตอร์ Q_1 , Q_2 , Q_3 และวงจรสะท้อนกระแส $CM1$ จะทำหน้าที่เป็นวงจรเปลี่ยนศักดาเป็นกระแส โดยมีความต้านทาน R เป็นตัวเปลี่ยนศักดา V_{in} ที่ถูกส่งผ่านจากจุด A ไปยังจุด B เป็นกระแส I_{in} ซึ่งจะมีค่าเท่ากับ V_{in}/R กระแส I_{in} จะถูกส่งผ่านไปยังวงจรตามกระแสแบบมีจุดออกหลายจุดโดยทรานซิสเตอร์ Q_3 และถูกส่งต่อไปยังวงจรจำกัดกระแส การทำงานของวงจรจะอธิบายแต่เพียงผลของวงจรจำกัดกระแส $CL1(1)$ จากรูปที่ 6.2.4 เมื่อป้อนศักดา V_{in} เข้าที่จุด A ศักดา V_{in} จะถูกเปลี่ยนเป็นกระแส I_{in} และป้อนให้กับวงจรจำกัดกระแส $CL1(1)$ และเป็นผลให้เกิดกระแส I_{out}^+ ไหลเข้าจุด C และ I_{out}^- ไหลออกจากจุด D ดังนั้นถ้าจุด C หรือจุด D ต่อเข้ากับจุด A โดยจุดที่เหลือต่อลงศักดาดิน วงจรในรูปที่ 6.2.4 จะได้เป็นวงจรสังเคราะห์ความต้านทานไม่เป็นเชิงเส้นแบบขวทหรือแบบลบตามลำดับ สำหรับความต้านทานไม่เป็นเชิงเส้นชนิดศักดาควบคุมแบบลอยตัวสามารถที่จะกระทำได้โดยการเพิ่มส่วนของวงจรตามศักดาเข้าไปในวงจรในรูปที่ 6.2.4 ดังแสดงในรูปที่ 6.2.5 [25] ทรานซิสเตอร์ Q'_1 , Q'_2 , Q'_3 และ $CM1'$ จะทำหน้าที่เป็นวงจรตามศักดาและวงจรทางด้านซ้ายของเส้น $a-a'$ จะเป็นวงจรในรูปที่ 6.2.4 วงจรในรูปที่ 6.2.5 สามารถที่จะกำหนดให้เป็นความต้านทานไม่เป็นเชิงเส้นแบบขวทหรือแบบลบได้โดยการต่อจุด C เข้ากับจุด A และจุด D เข้ากับจุด A' หรือจุด A' เข้ากับจุด C และจุด D เข้ากับจุด A ตามลำดับ



รูปที่ 6.2.5 วงจรความต้านทานไม่เป็นเชิงเส้นชนิดศักดาควบคุมแบบลอยตัว

6.2.4 สมรรถนะของวงจรสังเคราะห์ความต้านทานไม่เป็นเชิงเส้น

ความผิดเพี้ยนไปจากฟังก์ชันที่ต้องการของวงจรสังเคราะห์ความต้านทานไม่เป็นเชิงเส้นจะขึ้นอยู่กับความสัมพันธ์กันของทรานซิสเตอร์ในวงจร, ค่าอัตราขยายกระแส β ของทรานซิสเตอร์ที่มีค่าไม่สูงมากนัก และค่าความต้านทานที่เกิดขึ้นในขาเบสของทรานซิสเตอร์ ผลที่ทำให้เกิดความผิดเพี้ยนไปจะสามารแยกได้ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นคือ ความผิดเพี้ยนที่เกิดจากวงจรตามสัปดาห์, วงจรจำกัดกระแสและวงจรสะท้อนกระแสที่มีอัตราขยายกระแส A_i

ความผิดเพี้ยนที่เกิดจากวงจรตามสัปดาห์ในรูปที่ 6.2.3 ในส่วนของทรานซิสเตอร์ Q_1, Q_2, Q_3 และวงจรสะท้อนกระแส CM1 ซึ่งจะสามารถหาค่าเปอร์เซ็นต์ความผิดพลาดในรูปของความน่าได้ดังนี้ [ภาคผนวก จ]

$$\frac{\delta g_m}{g_m} \approx \left[\frac{R_B}{\beta_1 \beta_2 R} + \frac{2r_e}{\beta_2 R} \right] \times 100\% \quad (6.2.3)$$

โดยที่ R คือความต้านทานจากภายนอกที่ต่อกับวงจร R_B คือความต้านทานที่ขาเบส (base-spreading resistance) ของทรานซิสเตอร์ Q_1 และ Q_2 เมื่อ r_e มีค่าเท่ากับ V_T/I [26] และ β_1 และ β_2 คือค่าอัตราขยายกระแสของทรานซิสเตอร์ Q_1 และ Q_2 ตามลำดับ ถ้ากำหนดให้ $R_B = 200\Omega$, $I = 500\mu A$, $\beta_1 = \beta_2 = 100$ และ $R = 1k\Omega$ จะได้ค่าผิดพลาดประมาณ 0.106 % ซึ่งค่าผิดพลาดนี้จะลดลงได้ถ้าใช้ค่าความต้านทาน R มีค่ามากขึ้น

ความผิดพลาดที่เกิดจากวงจรจำกัดกระแสในรูปที่ 6.2.2 และ 6.2.3 ซึ่งทั้งสองวงจรจะมีความผิดพลาดในกรณีที่มีกระแสจุดออกดังนี้ [ภาคผนวก จ]

$$\epsilon_{CL} \approx \left(1 + \frac{I}{I_{in}} \right) \left[1 - \left(\frac{\beta_5}{\beta_5 + 1} \right) \left(\frac{\beta_p^2 + 2\beta_p}{\beta_p^2 + 2\beta_p + 2} \right) \right] \quad (6.2.4)$$

เมื่อ β_5 และ β_p คือ อัตราขยายกระแสของทรานซิสเตอร์ Q_5 และทรานซิสเตอร์ชนิด pnp (Q_1, Q_2, Q_3 และ Q_4) ตามลำดับ ถ้าให้ $I = 500\mu A$, $I_{in} = 99\%$ ของกระแส I , $\beta_5 = 100$ และ $\beta_p = 20$ จะได้ค่าผิดพลาดประมาณ 2.9 %

ความผิดพลาดที่เกิดจากวงจรสะท้อนกระแสแบบมีอัตราขยายกระแส A_i สามารถประมาณได้จากสมการที่ (3.2.16) โดยกำหนดให้ $\beta \gg (n + 1)$ ดังนี้ [ภาคผนวก จ]

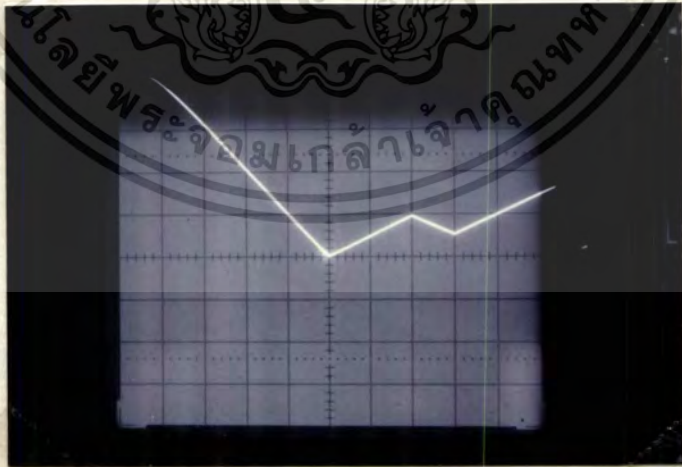
$$\epsilon_{CM} \approx \frac{A_{i+2}}{\beta_p} + \frac{A_{i+1}}{\beta_N} \quad (6.2.5)$$

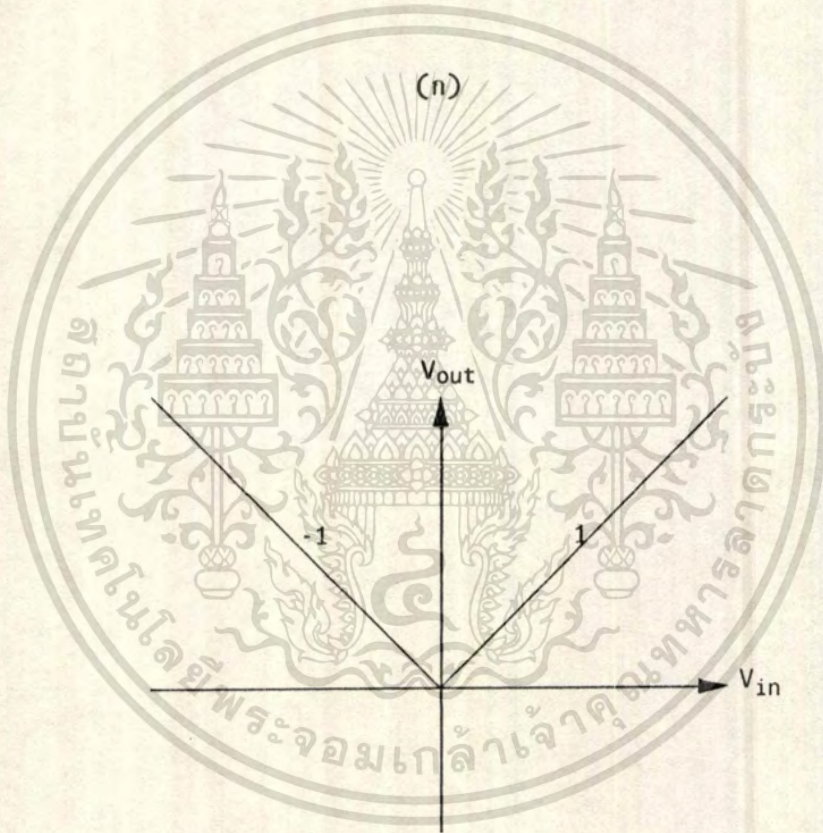
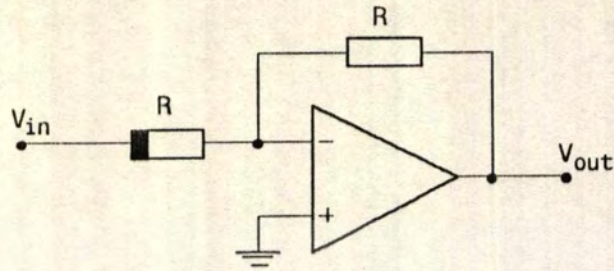
เมื่อ β_p และ β_N คืออัตราขยายกระแสของทรานซิสเตอร์ชนิด pnp และ npn ตามลำดับและ A_i คืออัตราขยายของวงจรจำกัดกระแส

สำหรับสมรรถนะทางความถี่สูงของวงจรสังเคราะห์ความถี่ความต้านทานไม่เป็นเชิงเส้นจะสามารถพิจารณาจากผลตอบสนองทางความถี่ของวงจรจำกัดกระแสในบทที่ 5 สมการที่ (5.3.13) เนื่องจากผลตอบสนองทางความถี่ของวงจรตามสัปดาห์จะมีค่าที่สูงมากดังที่ได้วิเคราะห์มาแล้วในบทที่ 3 หัวข้อ 3.4 โดยขั้นตอนการคำนวณว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 ผลการทดลองและตัวอย่างการประยุกต์ใช้งาน

ผลการทดลองของวงจรจ่ายกระแสไม่เป็นเชิงเส้นจะใช้ตัวอย่างของกราฟในรูปที่ 6.2.2 ซึ่งจะได้ผลการทดลองแสดงในรูปที่ 6.3.1 สำหรับตัวอย่างการประยุกต์ใช้งานของวงจรสังเคราะห์ความต้านทานไม่เป็นเชิงเส้นมีสองตัวอย่าง ตัวอย่างแรกแสดงในรูปที่ 6.3.2(ก) และในรูปที่ 6.3.2(ข) จะเป็นฟังก์ชันที่ต้องการสังเคราะห์ซึ่งจะต้องใช้วงจรความต้านทานไม่เป็นเชิงเส้นชนิดศักดาควบคุมแบบลอยตัว และวงจรจำกัดกระแสที่ใช้ในการสังเคราะห์ฟังก์ชันคือ CL1(1, 0) และ CL2(1, 0) ส่วนความต้านทานภายนอกกำหนดให้มีค่าเท่ากับ $R = 10k\Omega$ ในรูปที่ 6.3.2(ค) และ (ง) จะเป็นผลการทดลองที่สัญญาณความถี่ 1kHz และมีขนาดของสัญญาณ $100mV_{p-p}$ เมื่อเส้นบนคือ สัญญาณจุดเข้า V_{in} และเส้นล่างคือ สัญญาณจุดออก V_{out} ซึ่งจะเห็นได้ว่าวงจรในรูปที่ 6.3.2(ก) สามารถที่จะทำงานได้อย่างมีประสิทธิภาพ สำหรับตัวอย่างที่สองแสดงในรูปที่ 6.3.3(ก) และในรูปที่ 6.3.3(ข) จะเป็นฟังก์ชันที่ต้องการสังเคราะห์ ความต้านทานไม่เป็นเชิงเส้นที่ใช้จะเป็นแบบกระแสควบคุม และวงจรจำกัดกระแสที่ใช้จะเป็น CL1(1, 0), CL1(1, 200 μ A) และ CL4(2, 100 μ A) ความต้านทาน $R = 10k\Omega$ ผ่านความต้านทาน R_1 และศักดา V_{ref} จะไบอัสให้สัญญาณจุดเข้า V_{in} อยู่จุดกึ่งกลางของฟังก์ชันไม่เป็นเชิงเส้น ในรูปที่ 6.3.3(ค) และ (ง) จะเป็นผลที่ได้จากการทดลองเมื่อสัญญาณจุดเข้า V_{in} มีความถี่ 1kHz และมีขนาด $100mV_{p-p}$ สำหรับความผิดเพี้ยนที่สัญญาณขนาดต่ำ ๆ ของวงจรในรูปที่ 6.3.2(ก) และ 6.3.3(ก) จะมีผลที่เหมือนกันคือที่จุดที่มีการเปลี่ยนแปลงของฟังก์ชันดังแสดงในรูปที่ 6.3.4 ซึ่งเป็นผลของวงจรในรูปที่ 6.3.2(ก) เมื่อป้อนสัญญาณจุดเข้า $V_{in} = 10mV_{p-p}$ ความผิดเพี้ยนที่เกิดขึ้นนี้เกิดจากผลของประจุที่สะสมอยู่ระหว่างรอยต่อของสาร P และ N ในไดโอด D_1 ซึ่งสามารถที่จะลดผลอันนี้ได้โดยใช้ไดโอดที่มีค่าประจุระหว่างขั้วมีค่าน้อยเช่น ไดโอดจำพวกชอทกี (schottky diode) หรือแบบหน้าสัมผัสแบบจุด (point contact diode) เป็นต้น

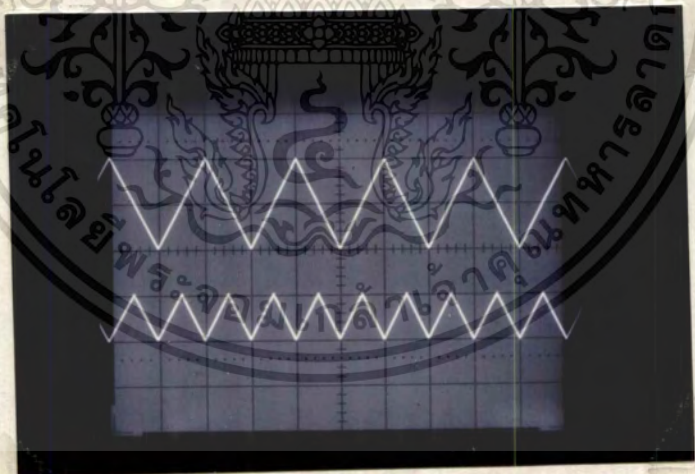
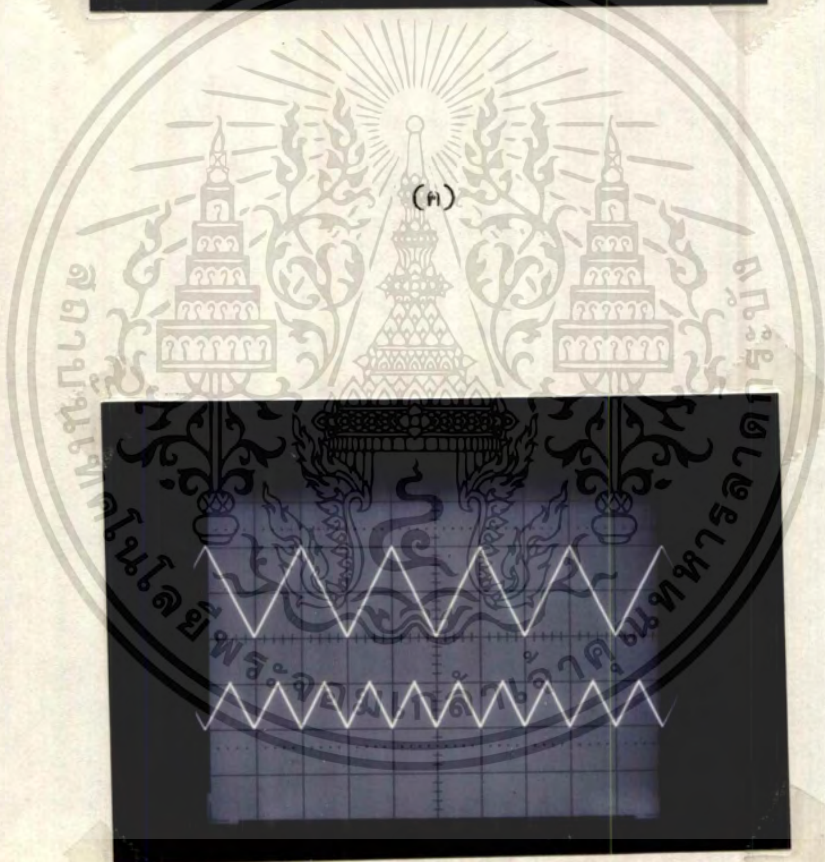
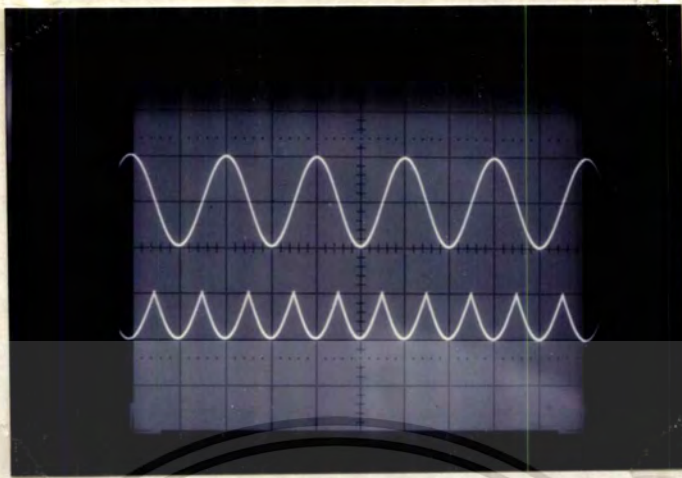




(ข)

รูปที่ 6.3.2 (ก) วงจรทดลอง (ข) ฟังก์ชันที่ต้องการสังเคราะห์สังเคราะห์

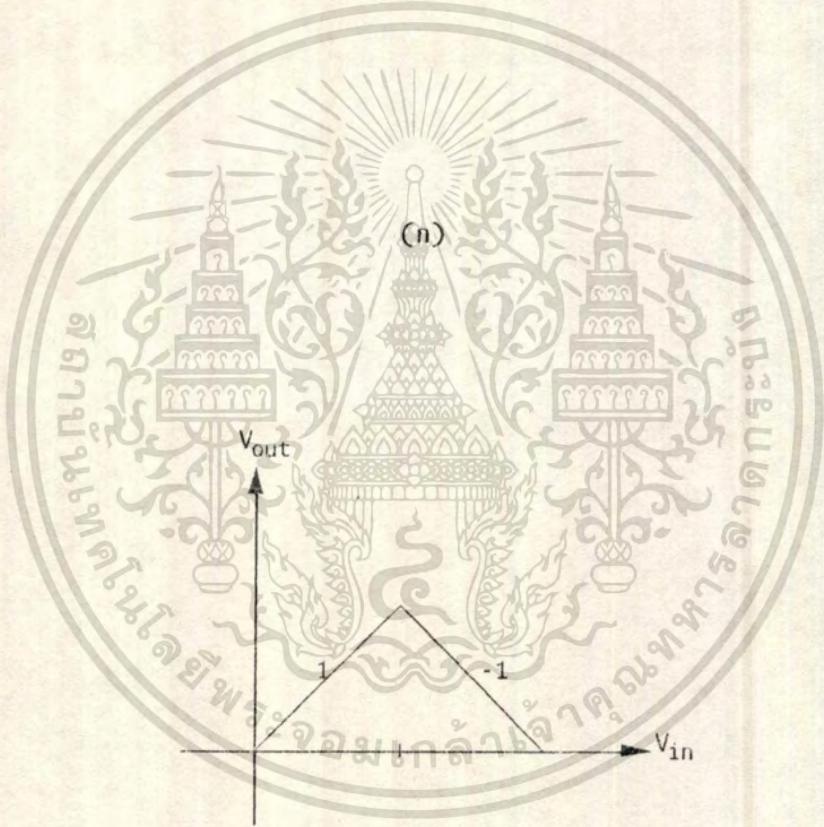
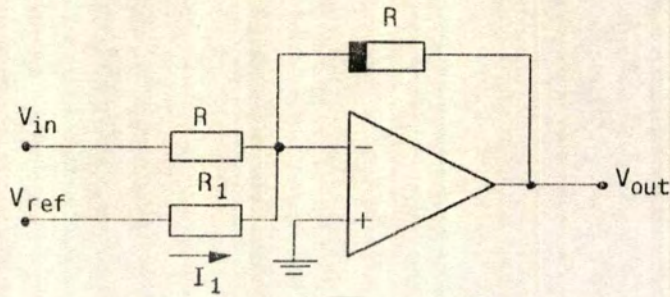
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ง)

รูปที่ 6.3.2 (ก), (ง) ผลที่ได้จากการทดลอง

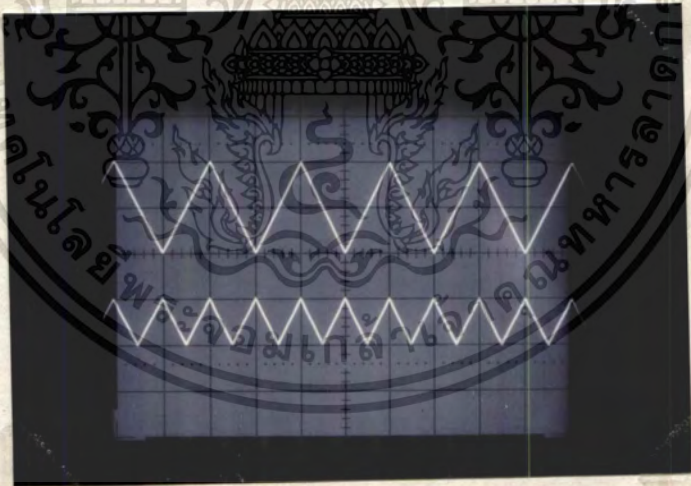
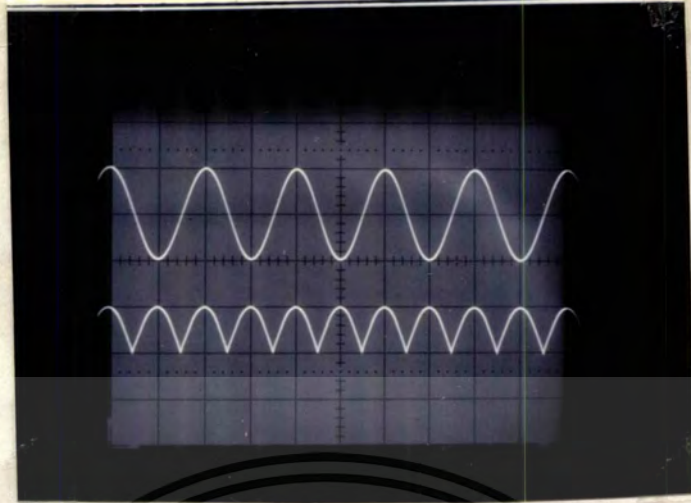
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
(vertical scale : 50 mV/div ; horizontal scale : 0.5 ms/div)
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 6.3.3 (ก) วงจรทลวง (ข) ฟังก์ชันที่ต้องการสังเคราะห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

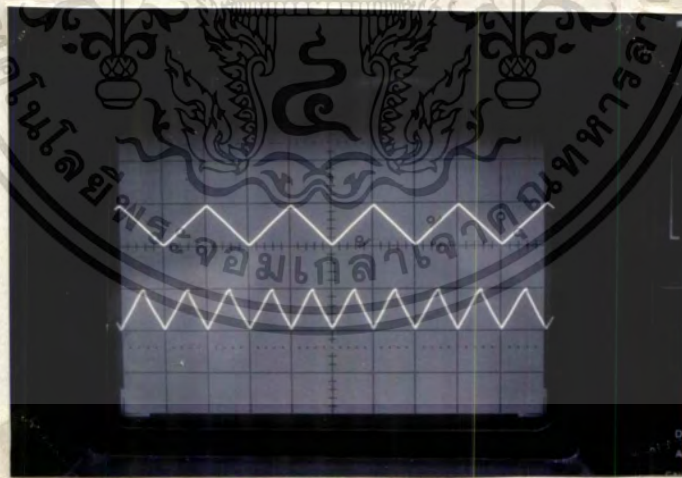
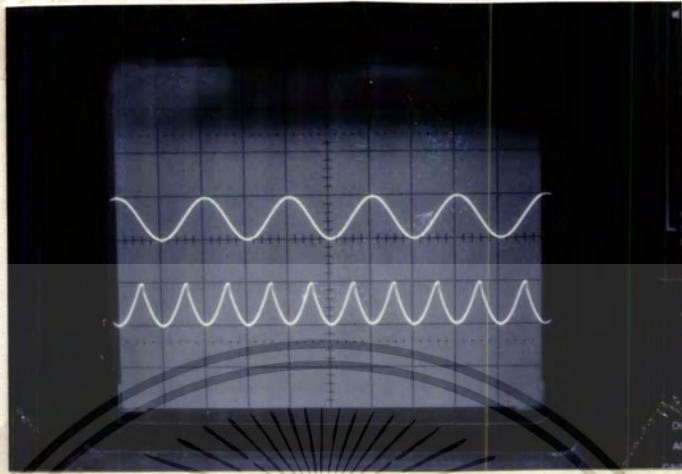


(ง)

รูปที่ 6.3.3 (ค), (ง) ผลที่ได้จากการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
(vertical scale : 50 mV/div ; horizontal scale : 0.5 ms/div)

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 6.3.4 (ก) และ (ข) ความผิดเพี้ยนที่เกิดจากผลของไดโอด D_1 ในวงจรจำกัดกระแส
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.4 บทสรุป

ความต้านทานไม่เป็นเชิงเส้นที่ได้นำเสนอขึ้นในบทนี้จะมีความแม่นยำและเที่ยงตรงสูงสำหรับการสังเคราะห์ฟังก์ชันที่ต้องการ การสังเคราะห์ฟังก์ชันไม่เป็นเชิงเส้นจะสามารถกระทำได้อย่างสะดวกและรวดเร็ว โดยการนำวงจรจำกัดกระแสที่ได้กำหนดกระแสจุดเริ่มและอัตราขยายกระแสมาต่อร่วมกันหลาย ๆ ชุด ความแม่นยำของฟังก์ชันที่สังเคราะห์ขึ้นและสมรรถนะของวงจรสามารถที่จะยืนยันได้ด้วยผลการทดลอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

บทส่งท้ายและข้อเสนอแนะแนวทางในการทำวิจัย

7.1 บทส่งท้าย

วงจรรวมลोकฟังก์ชัน 3 วงจรที่ได้เสนอขึ้นในวิทยานิพนธ์นี้ จะเป็นวงจรรวมลोकฟังก์ชันวงจรมือใหม่ที่ได้ทำการวิจัยและพัฒนาขึ้น การออกแบบวงจรจะใช้หลักการของวงจรรวมและการทำงานของวงจรรวมลोकฟังก์ชันทั้ง 3 วงจรจะอยู่ในรูปของกระแส ความแม่นยำและเที่ยงตรงของวงจรมารวมกันจะยืนยันได้ด้วยผลการวิเคราะห์, ผลการเขียนแบบการทำงานด้วยโปรแกรมคอมพิวเตอร์ PSPICE และผลการทดลอง วงจรสายพานกระแสแบบใช้มอสทรานซิสเตอร์ที่ได้นำเสนอขึ้นนี้เป็นวงจรมือใหม่ที่ได้พัฒนาขึ้นเพื่อรองรับเทคโนโลยีของวงจรรวมขนาดใหญ่ (VLSI) ที่สามารถรวมเอาวงจรรวมลोकและดิจิทัลเข้าไว้บนแผ่นสารกึ่งตัวนำเดียวกัน ส่วนวงจรรวมสายพานกระแสแบบใช้ไอทีเอจะสมารถนำไอทีเอทั้งสองวงจรมารวมเป็นวงจรรวมสายพานกระแสแบบวงจรรวมบนแผ่นสารกึ่งตัวนำเดียวกันได้ เนื่องจากวงจรรวมไอทีเอจะประกอบไปด้วยทรานซิสเตอร์เพียงอย่างเดียวไม่มีตัวต้านทานหรือตัวเก็บประจุเหมือนออปแอมป์จึงมีขนาดวงจรที่เล็กกว่าออปแอมป์มาก และวงจรรวมสายพานกระแสแบบไอทีเอยังสามารถที่จะพัฒนาใช้มอสทรานซิสเตอร์แทนไบโพลาร์ทรานซิสเตอร์ในไอทีเอได้ [27] ตัวอย่างการประยุกต์ใช้งานของวงจรรวมสายพานกระแสทั้งสองแบบที่ได้นำเสนอขึ้นในวิทยานิพนธ์นี้ แสดงให้เห็นถึงสมรรถนะของวงจรมือใหม่ทั้งสองที่ได้นำเสนอ สำหรับวงจรจำกัดกระแสที่ได้ทำการวิจัยและพัฒนาขึ้นจะเป็นวงจรมือใหม่วงจรมือหนึ่งในกลุ่มวงจรรวมลोकฟังก์ชัน ความสามารถในการกำหนดจุดเริ่มของกระแสจุดออกและการเปลี่ยนแปลงค่าความชันของวงจรมือใหม่ได้อย่างแม่นยำและมีประสิทธิภาพ เป็นผลให้วงจรมือใหม่สามารถที่จะนำไปเป็นอุปกรณ์หลักในการสังเคราะห์ลोकฟังก์ชันที่มีฟังก์ชันที่ยุ่งยากและซับซ้อนหรือฟังก์ชันไม่เป็นเชิงเส้นได้อย่างสะดวก โดยการสังเคราะห์ฟังก์ชันที่ต้องการจะใช้หลักการประมาณค่าด้วยความเป็นเชิงเส้นแบบช่วง

วงจรรวมลोकฟังก์ชันวงจรมือใหม่ทั้ง 3 วงจรที่ได้วิจัยและพัฒนาขึ้นในวิทยานิพนธ์นี้พร้อมทั้งการประยุกต์ใช้งานได้เสนอผลงานลงตีพิมพ์ 4 บทความในวารสารงานวิจัยและพัฒนาทางด้านวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ ซึ่งเป็นที่ยอมรับของนักวิจัยในระดับนานาชาติ คือ IEEE (Institute of Electrical and Electronics Engineers), IEE (Instituted of Electrical Engineers) และ IJE (International Journal of Electronics) โดยที่บทความทั้ง 4 ได้รวบรวมเอาไว้ในภาคผนวก ข ในตอนท้ายของวิทยานิพนธ์นี้

7.2 ข้อเสนอแนะแนวทางในการทำวิจัย

ในปัจจุบันเทคโนโลยีทางด้านมอสทรานซิสเตอร์ที่ใช้ในงานลोकได้พัฒนาก้าวหน้าไปอย่างรวดเร็ว มีการพัฒนาขนาดของแผ่นวงจรรวมที่มีขนาดที่เล็กลงและมีศักดาจุดเริ่ม (VT_{TH}) ของมอสทรานซิสเตอร์ที่ต่ำลง แนวทางในการวิจัยและพัฒนาวงจรมือใหม่จึงต้องมีการเปลี่ยนแปลงและปรับปรุงรูปแบบของวงจร ซึ่งจากเดิมเป็นไบโพลาร์ทรานซิสเตอร์มาใช้มอสทรานซิสเตอร์แทน ในวงจรมือใหม่ที่ใช้ไบโพลาร์ทรานซิสเตอร์บางวงจรมือใหม่ที่จะแทนด้วยมอสทรานซิสเตอร์ได้โดยตรงและในบางวงจรมือใหม่ที่ไม่สามารถที่จะแทนได้ ในการเปลี่ยนแปลงวงจรมือใหม่ที่ใช้ไบโพลาร์ทรานซิสเตอร์เป็นหลักมาเป็นใช้มอสทรานซิสเตอร์แทน จึงเป็นแนวทางที่จะต้องทำการ

เอกลักรวมที่มีประสิทธิภาพสูงและมีขนาดเล็กกว่าเพื่อที่จะใช้แทน เมื่อผู้ขาดเห็นนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ศึกษาค้นคว้าและวิจัยต่อไป วงจรที่ใช้ไบโพลาร์ทรานซิสเตอร์เป็นหลักมักจะใช้ได้กับแหล่งจ่ายกำลังที่มีศักดาต่ำได้ ซึ่งในขณะที่วงจรมีขนาดที่ใช้ออสทราซิสเตอร์เมื่อใช้ศักดาของแหล่งจ่ายกำลังมีค่าต่ำจะเกิดปัญหาขึ้นอย่างมาก โดยเฉพาะผลตอบสนองทางความถี่จะเลวลงอันเนื่องมาจากมอสทราซิสเตอร์จะมีช่วงการทำงานเข้าใกล้กับภาวะไม่อิ่มตัว (nonsaturation region) และช่วงปฏิบัติการจะอยู่ในช่วงที่แคบ เป็นผลให้การทำงานของวงจรผิดพลาดไปจากที่ได้ออกแบบขึ้น ทั้งนี้เนื่องมาจากคุณสมบัติของมอสทราซิสเตอร์จะมีค่าที่ไม่เป็นไปตามอุดมคติ โดยเฉพาะความต้านทานระหว่างขาเดรนและขาซอสจะมีค่าที่ต่ำกว่าความต้านทานระหว่างขาคอลเล็กเตอร์ และขาอิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ ปัญหาการออกแบบเพื่อให้วงจรที่ใช้ออสทราซิสเตอร์สามารถใช้กับแหล่งจ่ายกำลังที่มีศักดาต่ำ โดยเฉพาะศักดาของวงจรดีจิตอลคือที่ศักดา 5V โดยที่วงจรยังสามารถทำงานได้อย่างมีประสิทธิภาพจึงเป็นอีกแนวทางหนึ่งที่จะต้องทำการวิจัยทางด้านวงจรถัดไป

ในหัวข้อต่อไปนี้จะกล่าวถึงแนวทางในการวิจัยและพัฒนาต่อของวงจรมอดูลฟังก์ชันแบบใหม่ที่ได้พัฒนาขึ้นในวิทยานิพนธ์นี้

7. 2. 1 แนวทางในการวิจัยและพัฒนาต่อของวงจรสายพานกระแส

วงจรสายพานกระแสแบบใช้ออสทราซิสเตอร์ถึงแม้ว่าวงจรที่ได้ออกแบบขึ้นมีความสมบูรณ์อยู่แล้ว โดยมีการวิเคราะห์ถึงปัญหาและสาเหตุที่จะทำให้วงจรทำงานผิดพลาดไปจากที่คาดไว้ ทำให้สามารถที่จะควบคุมตัวแปรต่าง ๆ ให้อยู่ในระดับที่ต้องการได้ แต่ค่าอัตราขยายกระแสของวงจรสายพานกระแสระหว่างพอร์ท x และพอร์ท z จะยังคงมีค่าที่คงที่ไม่สามารถที่จะแปรค่าได้ด้วยศักดาหรือกระแส ในส่วนนี้จึงเป็นแนวทางที่จะทำการวิจัยและพัฒนาให้วงจรสายพานกระแสแบบใช้ออสทราซิสเตอร์มีความสมบูรณ์ยิ่งขึ้น

ในส่วนของวงจรสายพานกระแสแบบใช้โอทีเอจะเป็นวงจรสายพานกระแสที่สามารถแปรค่าได้ด้วยกระแสหรือที่เรียกว่าแปรค่าได้แบบอิล็คทรอนิกส์ แต่โอทีเอที่นำมาใช้งานจะเป็นโอทีเอชนิดที่ใช้ทรานซิสเตอร์แบบไบโพลาร์เป็นหลักซึ่งยังมีข้อที่จะต้องปรับปรุงอีกสองส่วนคือ ในส่วนแรกโดยปกติการแปรค่าอัตราขยายของโอทีเอจะเป็นผลให้เกิดกระแสออฟเซ็ทขึ้นที่จุดออกของโอทีเอ หรืออีกนัยหนึ่งก็คือศักดาออฟเซ็ทที่เกิดขึ้นระหว่างจุดเข้าขา (+) และจุดเข้าขา (-) ของโอทีเอจะไม่เท่ากันตามอุดมคติอันเนื่องมาจากความแตกต่างของกระแสที่ไหลผ่านคูทรานซิสเตอร์ที่ทำหน้าที่เป็นวงจรขยายความแตกต่างในตัวโอทีเอ และในส่วนที่สองจะเป็นค่าอัตราขยาย g_m ของโอทีเอที่มีค่าขึ้นอยู่กับศักดาความร้อน V_T ซึ่งจะเป็นผลให้ค่าอัตราขยาย g_m จะแปรตามอุณหภูมิ ในส่วนของการออกแบบตัววงจรโอทีเอเพื่อลดผลของศักดาออฟเซ็ทและผลของศักดาความร้อน V_T จึงเป็นแนวทางที่จะทำการวิจัยต่อไป

7. 2. 2 แนวทางในการวิจัยและพัฒนาต่อของวงจรจำกัดกระแส

วงจรจำกัดกระแสที่ได้นำเสนอในวิทยานิพนธ์นี้เป็นอุปกรณ์ทางด้านวงจรมอดูลฟังก์ชันตัวใหม่ ในการออกแบบวงจรจะใช้ไบโพลาร์ทรานซิสเตอร์เป็นหลัก รูปแบบของวงจรจำกัดกระแสที่ได้พัฒนาขึ้นในวิทยานิพนธ์นี้มีอัตราขยายกระแสที่คงที่ที่ค่าหนึ่งความที่ได้ออกแบบเอาไว้ และยังไม่สามารถที่จะส่งเคราะห์ฟังก์ชันแบบไม่ต่อเนื่องได้ ในส่วนนี้จึงเป็นแนวทางที่จะทำการวิจัยและพัฒนาให้วงจรจำกัดกระแสสามารถที่จะแปรค่าอัตราขยายกระแสได้ด้วยวิธีอิล็คทรอนิกส์และสามารถที่จะส่งเคราะห์ฟังก์ชันไม่ต่อเนื่องได้ วงจรไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำกัดกระแสที่ได้นำ เสนอนี้จะใช้ไบโพลาร์ทรานซิสเตอร์เป็นหลัก ในการที่จะพัฒนาวงจรจำกัดกระแสให้ใช้ มอสทรานซิสเตอร์โดยการแทนไบโพลาร์ทรานซิสเตอร์ด้วยมอสทรานซิสเตอร์โดยตรงสามารถที่จะกระทำได้ แต่สมรรถนะของวงจรจะด้อยกว่าการใช้ไบโพลาร์ทรานซิสเตอร์มาก เนื่องจากวงจรถูกจำกัดกระแสต้องการ ความต้านทานจุดออกของสัญญาณที่มีค่าสูงมาก แต่ถ้าใช้มอสทรานซิสเตอร์ความต้านทานจุดออกของสัญญาณจะมีค่าที่ไม่สูงมากนัก ถ้าต้องการให้ความต้านทานจุดออกมีค่าสูงสามารถที่จะกระทำได้โดยใช้วงจรสะท้อนกระแสแบบคาสโคดแต่จะเกิดปัญหาเรื่องช่วงปฏิบัติการของวงจรจะแคบ โดยปกติคุณสมบัติของความต้านทานระหว่างขาเกรนและขาซอสของมอสทรานซิสเตอร์จะมีค่าน้อยกว่าค่าความต้านทานระหว่างขาคอลเล็กเตอร์ และขาอิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ ซึ่งจะมีผลอย่างมากต่อความแม่นยำของวงจรถูกจำกัดกระแส ในการออกแบบวงจรจำกัดกระแสโดยใช้มอสทรานซิสเตอร์จึงเป็นแนวทางที่จะต้องทำการวิจัยและพัฒนาต่อ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [1] Y. J. Wong, 'Function circuits : design and applications,' New York : McGraw-Hill, 1976.
- [2] L.O. Chua, 'Modeling to three terminal devices : a black box approach,' IEEE trans. Circuit Theory, vol.CT-19, pp.555-562, 1972.
- [3] L.O. Chua, 'Synthesis of nonlinear systems with prescribed singularities,' IEEE trans. Circuit Theory, vol.CT-18, pp.375-382, 1971.
- [4] L.O. Chua, C.A. Desoer and E.S.Kuh, 'Linear and nonlinear circuits,' New York : McGraw-Hill, 1987.
- [5] Norbert R. Malik, G.L. Jackson and Young Soo Kim, 'Theory and applications of resistor, linear controlled resistor, linear controlled conductor networks,' IEEE Trans., vol.CAS-23, pp.222-228, 1976.
- [6] Jose L. Huertas, Jose I. Acha and A.GAGO, 'Design of general voltage or current controlled resistive elements and their applications to the synthesis of nonlinear networks,' IEEE Trans., vol. CAS-27, pp.92-103, 1980.
- [7] L.O. Chua and S.Wong, 'Synthesis of piecewise linear networks,' IEEE Trans., Circuit & Syst., vol.2, pp.102-108, 1978.
- [8] Gobind Daryanani, 'Principles of active network synthesis and design,' John Wiley & Sons, 1976.
- [9] P.R. Gray and R.G. Meyer, 'Analysis and Design of analog integrated circuits,' John Wiley & Sons, 1984.
- [10] Alan B. Grebene, 'Analog integrated circuits,' IEEE Press, 1978.
- [11] Th.J. van Kessel and R.J. van de Plassche, 'Integrated linear basic circuits,' Philips Technical Review, vol.32, 1971.
- [12] Joubik Gregorian and Gabor C. Temes, 'Analog MOS integrated circuits for signal processing,' John Wiley & Sons, 1986.
- [13] Andrei Vladimirescu and Sally Liu, 'The simulation of MOS integrated circuits using SPICE2,' Electronics Research Laboratory, University of California, 1980.
- [14] K.C. Smith and A. Sedra, 'The current conveyor : a new circuit building block,' Proc. IEEE, vol.56, pp.1368-1369, 1968.
- [15] B. Wilson, 'Recent developments in current conveyors and current mode circuits,' IEE Proc., Pt.G, vol.137, pp.63-77, 1990.
- [16] A. Sedra and K.C. Smith, 'A second generation current conveyor and its applications,' IEEE Trans., vol.CT-17, pp.132-154, 1970.
- [17] W. Surakampontrorn and P. Thitimajshima, 'Integrable electronically tunable current conveyors,' IEE Proc., Pt.G, vol.135, pp.71-77, 1988.

- [18] P. Antognetti and G. Massobrio, 'Semiconductor Device Modeling with SPICE,' New York : McGraw-Hill, 1988.
- [19] S. Pookaiyaudom, K. Dejhan and C. Watanachaiprateep, 'An integrable electronically variable phase shifter,' Proc. IEEE, vol.67, pp.183-185, 1979.
- [20] M.A. Smither, D.R. Pugh and L.M. Woolard Jun, 'CMRR analysis of the 3 op-amp instrumentation amplifier,' Electronic Letters, vol.13, No.20, pp.594, 1977.
- [21] Ramon Pallas-Areny and John G. Webster, 'Common mode rejection ratio in differential amplifiers,' IEEE Trans. Instrumentation and Measurement, vol.40, No.4, pp.669-676, 1991.
- [22] C.Toumazou and F.J.Lidgy, 'Novel current-mode instrumentation amplifier,' Electronics Letters, vol.25, No.3, pp.228-230, 1989.
- [23] U. Tietze and Ch. Schenk, 'Advanced electronic circuits,' New York : Springer, 1978.
- [24] S. Pookaiyaudom and C. Surawatpanya, 'Integrable circuit principle for synthesizing voltage-controlled nonlinear impedances,' Proc. IEEE, vol.66, No.10, pp.1280-1281, 1978.
- [25] W. Surakampontrorn, 'Wide-band voltage-controlled and current-controlled resistance circuits,' Int. J. Electronics, vol.50, No.2, pp.149-152, 1981.
- [26] A. Sedra and K.C. Smith, 'Microelectronic circuits,' Holt-Saunders, 1982.
- [27] J. Silva-Martinez, M.S.J. Steyaert and W. Sansen, 'Design techniques for high-performance full-CMOS OTA-RC continuous-time filters,' IEEE J. Solid-State Circuits, vol.27, pp.993-1001, 1992.
- [28] Phillip E. Allen and Douglas R. Holberg, 'CMOS analog circuit design,' Holt, Rinehart and Winston, 1987.

ภาคผนวก ก.

ก1.1 การหาความต้านทานจุดเข้าของวงจรสะท้อนกระแสแบบพื้นฐาน

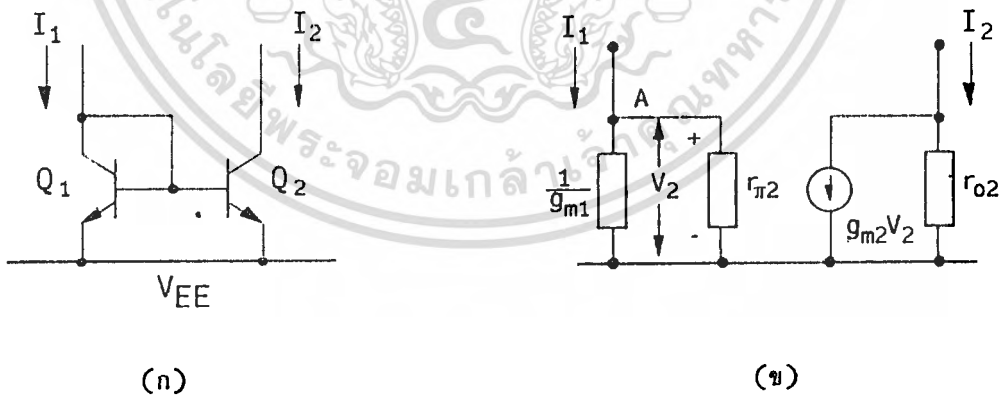
วงจรสะท้อนกระแสแบบพื้นฐานและวงจรสมมูลของสัญญาณขนาดเล็กแสดงในรูปที่ ก1.1 ถ้าความต้านทาน $r_{\pi 2}$ มีค่าน้อยกว่า $1/g_{m1}$ ($r_{\pi 2} \ll 1/g_{m1}$) จะได้ความสัมพันธ์ของความต้านทานจุดเข้าดังนี้

ที่จุด A
$$\left(g_{m1} + \frac{1}{r_{\pi 1}} \right) V_2 = I_1 \tag{ก1.1.1}$$

เนื่องจาก $r_{\pi 2} \ll 1/g_{m1}$ จะได้

$$r_{in} = \frac{V_2}{I_1} = \frac{1}{g_{m1}} = \frac{V_T}{I_1} \tag{ก1.1.2}$$

เมื่อ V_T คือค่าศักดาความร้อน และ I_1 คือกระแสจุดเข้า



รูปที่ ก1.1 (ก) วงจรสะท้อนกระแสแบบพื้นฐาน (ข) วงจรสมมูล

ก1.2 การหาความต้านทานจุดเข้าและจุดออกของวงจรสะท้อนกระแสแบบ Wilson

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับงานวิจัยและงานวิชาการเท่านั้น หากมีการนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์ถือว่าผิดกฎหมายและต้องรับผิดชอบต่อเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซิสเตอร์ทุกตัวในวงจรมีความสมพหุกัน การหาความต้านทานจุดเข้าจะทำได้โดยการกำหนดให้จุด B ต่อดง ศักดาติน ซึ่งจะหาความสัมพันธ์ของศักดาและกระแสของวงจรสมมูลในแต่ละจุดได้ดังนี้

$$\text{ที่จุด } V_2 \quad I_1 - (V_2 - V_3) \frac{1}{r_{\pi 2}} - \frac{V_2}{r_{o1}} - g_{m1} V_3 = 0 \quad (n1.2.1)$$

เนื่องจาก r_{o1} มีค่าสูงมาก และ $g_{m1} \gg 1/r_{\pi 2}$ ดังนั้นจะสามารถเขียนสมการที่ (n1.2.1) ได้ดังนี้

$$I_1 - \frac{V_2}{r_{\pi 2}} - g_{m1} V_3 = 0 \quad (n1.2.2)$$

$$\text{ที่จุด } V_3 \quad (V_2 - V_3) \frac{1}{r_{\pi 2}} + g_{m2}(V_2 - V_3) - \left(g_{m3} + \frac{1}{r_{\pi 1}} + \frac{1}{r_{o2}} \right) V_3 = 0 \quad (n1.2.3)$$

$$\left(\frac{1}{r_{\pi 1}} + \frac{1}{r_{\pi 2}} + \frac{1}{r_{o2}} + g_{m2} + g_{m3} \right) V_3 = \left(\frac{1}{r_{\pi 2}} + g_{m2} \right) V_2 \quad (n1.2.4)$$

$$V_3 = \frac{g_{m2}}{g_{m2} + g_{m3}} V_2 \quad (n1.2.5)$$

แทนค่าสมการที่ (n1.2.5) ลงในสมการที่ (n1.2.2) จะได้

$$I_1 = \left[\frac{1}{r_{\pi 2}} + \frac{g_{m1} g_{m2}}{g_{m2} + g_{m3}} \right] V_2 \quad (n1.2.6)$$

เนื่องจากทรานซิสเตอร์ทุกตัวในวงจรมีความสมพหุกันนั่นคือ $g_{m1} = g_{m2} = g_{m3}$ และ $1/r_{\pi 2}$ มีค่าน้อยมาก เมื่อเทียบกับ g_{m2} ดังนั้นจากสมการที่ (n1.2.6) จะหาความต้านทานจุดเข้าได้ดังนี้

$$r_{in} = \frac{V_2}{I_1} = \frac{g_{m2} + g_{m3}}{g_{m1} g_{m2}} = 2 \frac{V_T}{I_C} \quad (n1.2.7)$$

สำหรับความต้านทานจุดออกจะสามารถทำได้โดยการกำหนดให้กระแสจุดเข้า $I_1 = 0$ และหาความสัมพันธ์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์ การนำออกโดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย หากมีข้อสงสัยหรือต้องการข้อมูลเพิ่มเติม กรุณาติดต่อฝ่ายวิชาการ โทร. 0-2562-0100 หรือ 0-2562-0101

ระหว่างศีกตาและกระแสในแต่ละจุดซึ่งจะได้ดังนี้

ที่จุด V_2
$$\frac{V_2}{r_{o1}} + g_{m1}V_3 + \frac{(V_2 - V_3)}{r_{\pi 2}} = 0 \tag{n1.2.8}$$

$$V_2 = (1 - g_{m1}r_{\pi 2})V_3 \tag{n1.2.9}$$

ที่จุด V_3
$$\frac{(V_2 - V_3)}{r_{\pi 2}} - \frac{V_3}{r_{\pi 1}} - g_{m3}V_3 + I_2 = 0 \tag{n1.2.10}$$

$$V_3 = \frac{I_2}{(g_{m1} + g_{m3})} \tag{n1.2.11}$$

ที่จุด B
$$V_o = V_3 + i_o r_{o2} \tag{n1.2.12}$$

และ
$$i_o = I_2 - g_{m2}(V_2 - V_3) \tag{n1.2.13}$$

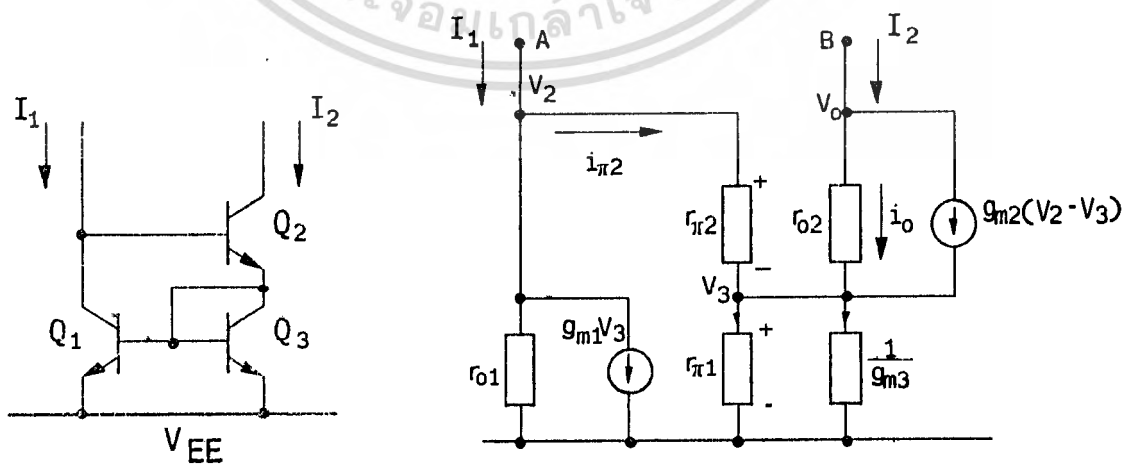
แทนค่าสมการที่ (n1.2.9) และสมการที่ (n1.2.11) ลงในสมการที่ (n1.2.13) จะได้ว่า

$$i_o = I_2 + \frac{g_{m1}g_{m2}r_{\pi 2}}{(g_{m1} + g_{m3})} I_2 \tag{n1.2.14}$$

แทนค่าสมการที่ (n1.2.11) และ (n1.2.14) ลงในสมการที่ (n1.2.12) และ $r_{\pi} = \beta/g_m$ [9] จะได้

$$V_o = r_{o2}I_2 + \frac{g_{m1}g_{m2}r_{\pi 2}r_{o2}}{(g_{m1} + g_{m3})} I_2 + \frac{I_2}{(g_{m1} + g_{m3})} \tag{n1.2.15}$$

$$r_{out} = \frac{V_o}{I_2} = r_{o2} \left[1 + \frac{g_{m1}\beta_2}{(g_{m1} + g_{m3})} \right] = \frac{\beta_2 r_{o2}}{2} \tag{n1.2.16}$$



(ก)

(ข)

ก1.3 การหาสมรรถนะของวงจรสะท้อนกระแสแบบคาสโคด

วงจรสะท้อนกระแสแบบคาสโคดและวงจรเสมือนแสดงในรูปที่ ก1.3 กำหนดให้ทรานซิสเตอร์ทุกตัวในวงจรมีความสมพงษ์กันทุกประการ จากรูปที่ ก1.3(ก) ทรานซิสเตอร์ Q_1 และ Q_2 จะทำหน้าที่เหมือนกับวงจรสะท้อนกระแสแบบพื้นฐาน ซึ่งจะได้ความสัมพันธ์ระหว่างกระแส I_4 และ I_3 ดังนี้

$$I_4 = I_3 \left[\frac{\beta}{\beta + 2} \right] \tag{ก1.3.1}$$

จากรูปที่ ก1.3 จะได้กระแส I_3 และ I_4 มีค่าเท่ากับ

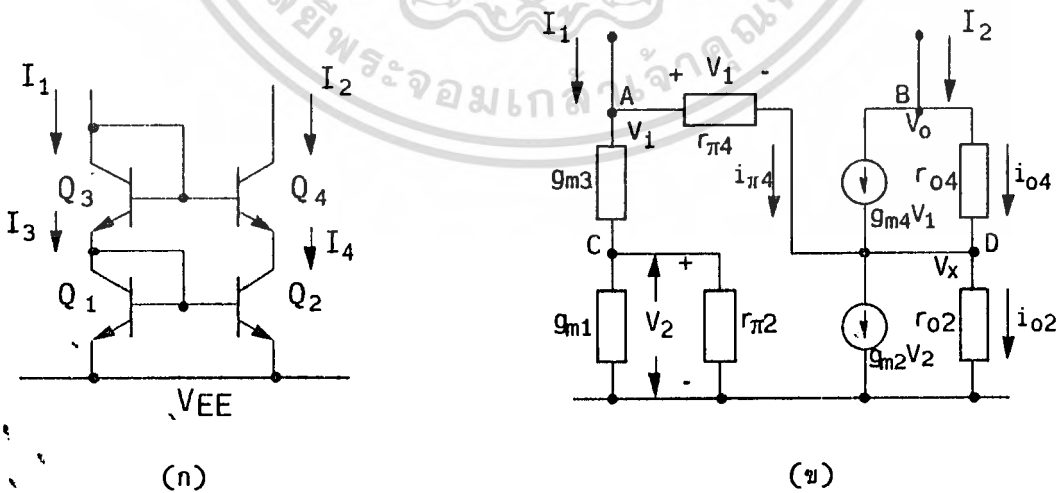
$$I_3 = I_1 - \frac{I_2}{\beta} \tag{ก1.3.2}$$

$$I_4 = I_2 + \frac{I_2}{\beta} \tag{ก1.3.3}$$

แทนค่าสมการที่ (ก1.3.2) และ (ก1.3.3) ลงในสมการที่ (ก1.3.1) จะได้

$$I_2 + \frac{I_2}{\beta} = \frac{\beta}{(\beta + 2)} I_1 - \frac{I_2}{(\beta + 2)} \tag{ก1.3.4}$$

$$\frac{I_2}{I_1} = \frac{\beta^2}{\beta^2 + 4\beta + 2} = 1 - \frac{4\beta + 2}{\beta^2 + 4\beta + 2} \tag{ก1.3.5}$$



รูปที่ ก1.3 (ก) วงจรสะท้อนกระแสแบบคาสโคด (ข) วงจรเสมือน

สำหรับความต้านทานจุดเข้าจะหาได้จากวงจรเสมือนในรูปที่ ก1.3(ข) โดยให้จุด B ต่อลงกับค่าดิน จากรูปที่ ก1.3(ข) จะได้ศักดา V_1 ดังนี้

เอกสารนี้เป็นเอกสารเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_1 = i_{\pi 4} r_{\pi 4} = \left[I_1 - V_2 \left(g_{m1} + \frac{1}{r_{\pi 2}} \right) \right] r_{\pi 4} \quad (n1.3.6)$$

เนื่องจาก $r_{\pi 2}$ มีค่าสูงกว่า $1/g_{m1}$ หรือ $r_{\pi 2} \gg 1/g_{m1}$ ดังนั้นสมการที่ (n1.3.6) จะได้ว่า

$$V_1 = (I_1 - V_2 g_{m1}) r_{\pi 4} \quad (n1.3.7)$$

ผลรวมกระแสที่จุด D จะได้

$$g_{m4}(V_i - V_x) + (V_i - V_x) \frac{1}{r_{\pi 4}} - V_x \left(\frac{1}{r_{o4}} - \frac{1}{r_{o2}} \right) - g_{m2} V_2 = 0 \quad (n1.3.8)$$

จากสมการที่ (n1.3.8) เทอม $V_x(1/r_{o2} - 1/r_{o4})$ จะมีค่าน้อยมากเมื่อเทียบกับเทอมที่หนึ่ง และเทอมที่สอง และเนื่องจาก $(V_i - V_x) = V_1$ ดังนั้นสมการที่ (n1.3.8) จะสามารถเขียนใหม่ได้ดังนี้

$$g_{m4} V_1 + \frac{V_1}{r_{\pi 4}} - g_{m2} V_2 = 0 \quad (n1.3.9)$$

แทนค่าสมการที่ (n1.3.7) ลงในสมการที่ (n1.3.9) จะได้

$$g_{m4} r_{\pi 4} I_1 - g_{m1} g_{m4} r_{\pi 4} V_2 + I_1 - g_{m1} V_2 - g_{m2} V_2 = 0 \quad (n1.3.10)$$

จากสมการที่ (n1.3.10) เทอมที่สี่และห้าจะมีค่าน้อยกว่าเทอมที่สองมาก และเทอมที่หนึ่งจะมากกว่าเทอมที่สาม ดังนั้นจะสามารถเขียนสมการที่ (n1.3.10) ใหม่ได้ดังนี้

$$I_1 = g_{m1} V_2 \quad (n1.3.11)$$

ที่จุด C จะได้ผลรวมกระแสดังนี้

$$(V_i - V_2) g_{m3} - \frac{V_2}{r_{\pi 2}} - g_{m1} V_2 = 0 \quad (n1.3.12)$$

$$V_2 = \frac{g_{m3}}{(g_{m1} + g_{m5})} V_i \quad (n1.3.13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการที่ (ก1.3.13) ลงในสมการที่ (ก1.3.11) จะได้

$$r_{in} = \frac{V_i}{I_1} = \frac{g_{m1} + g_{m3}}{g_{m1}g_{m3}} \quad (\text{ก1.3.14})$$

กรณีที่ทำทรานซิสเตอร์มีความสมพ้องกันจะได้ $g_{m1} = g_{m3} = I_1/V_T$ ดังนั้นความต้านทานจุดเข้าจะมีค่าเท่ากับ $2V_T/I_1$

สำหรับความต้านทานจุดออกของวงจรในรูปที่ ก1.3(ข) จะหาได้โดยการกำหนดให้กระแสจุดเข้า $I_1 = 0$ และเนื่องจาก $r_{\pi 4} \gg g_{m1}$ และ g_{m3} ดังนั้นศักดาที่จุด A จะมีค่าน้อยมากเหมือนเป็นศักดาดิน และหาศักดา V_o ได้ดังนี้

$$V_o = i_{o4}r_{o4} - V_1 \quad (\text{ก1.3.15})$$

เมื่อ $i_{o4} = I_2 - g_{m4}V_1$ (ก1.3.16)

และ $V_1 = -I_2(r_{\pi 4} \parallel r_{o2})$ (ก1.3.17)

แทนค่าสมการที่ (ก1.3.16) และ (ก1.3.17) ลงในสมการที่ (ก1.3.15) จะได้

$$V_o = I_2r_{o4}\left[1 + g_{m4}(r_{\pi 4} \parallel r_{o2})\right] + I_2(r_{\pi 4} \parallel r_{o2}) \quad (\text{ก1.3.18})$$

$$r_{out} = \frac{V_o}{I_2} = r_{o4}\left[1 + g_{m4}\left(\frac{r_{\pi 4}r_{o2}}{r_{\pi 4} + r_{o2}}\right)\right] + \frac{r_{\pi 4}r_{o2}}{r_{\pi 4} + r_{o2}} \quad (\text{ก1.3.19})$$

เนื่องจาก $r_{\pi} = \beta/g_m$ [9] และเทอมที่สองทางขวาของสมการที่ (ก1.3.19) มีค่าน้อยกว่าเทอมแรก ดังนั้นสมการที่ (ก1.3.19) เขียนใหม่ได้ดังนี้

$$r_{out} = r_{o4}\left[1 + \frac{g_{m4}\beta_4r_{o2}}{\beta_4 + g_{m4}r_{o2}}\right] = r_{o4}\left[\frac{1 + g_{m4}r_{o2}}{1 + \frac{g_{m4}r_{o2}}{\beta_4}}\right] = r_{o4}\beta_4 \quad (\text{ก1.3.20})$$

ก1.4 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบ Wilson

วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแสดงในรูปที่ ก1.4 กำหนดให้ทรานซิสเตอร์ทุกตัวมีความสมพ้องกันทุกประการ ความสัมพันธ์ระหว่างกระแสจุดเข้า I_{ref} และกระแสจุดออก I_{oi} เมื่อ i คือลำดับที่ไมวากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีโหลดแปลงเนื้อหา และต้องอ้างอิงถึงเงาของเอกสารทุกครั้งที่มีการนำไปใช้

ของจุดออกสามารถแสดงได้ดังนี้

$$\text{จากจุด A} \quad I_x - I_{ref} = \frac{1}{\beta} \sum_{i=1}^n I_{0i} \quad (n1.4.1)$$

เมื่อ n คือจำนวนจุดออกของวงจรสะท้อนกระแส

$$I_A = I_{01} + \frac{I_{01}}{\beta} = I_{01} \left[\frac{\beta+1}{\beta} \right] \quad (n1.4.2)$$

$$\text{จากจุด B} \quad I_x = I_A - (n+1) \frac{I_x}{\beta} = I_A \frac{\beta}{\beta+n+1} \quad (n1.4.3)$$

แทนค่าสมการที่ (n1.4.1) และ (n1.4.2) ลงในสมการที่ (n1.4.3) จะได้

$$I_{ref} = \frac{1}{\beta} \sum_{i=1}^n I_{0i} = I_{01} \left[\frac{\beta+1}{\beta+n+1} \right] \quad (n1.4.4)$$

จากสมการที่ (n1.4.4) สามารถเขียนใหม่ได้ดังนี้

$$I_{ref} = \frac{1}{\beta} \sum_{i=2}^n I_{0i} = I_{01} \left[\frac{\beta+1}{\beta+n+1} \right] + \frac{I_{01}}{\beta} \quad (n1.4.5)$$

$$I_{ref} = \left[\frac{\beta^2 + 2\beta + n + 1}{\beta^2 + (n+1)\beta} \right] I_{01} + \frac{1}{\beta} \sum_{i=2}^n I_{0i} \quad (n1.4.6)$$

เนื่องจาก $I_{0i} = [\beta/(\beta+1)]I_x$ เมื่อ i มีค่ามากกว่าหนึ่งและจากสมการที่ (n1.4.2), (n1.4.3) และ (n1.4.6) จะได้ว่า

$$I_{ref} = \left[\frac{\beta^2 + 2\beta + n + 1}{\beta^2 + (n+1)\beta} \right] I_{01} + \frac{(n-1)}{\beta+n+1} I_{01} \quad (n1.4.7)$$

$$I_{ref} = \frac{\beta^2 + (n+1)\beta + n + 1}{\beta^2 + (n+1)\beta} I_{01} \quad (n1.4.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

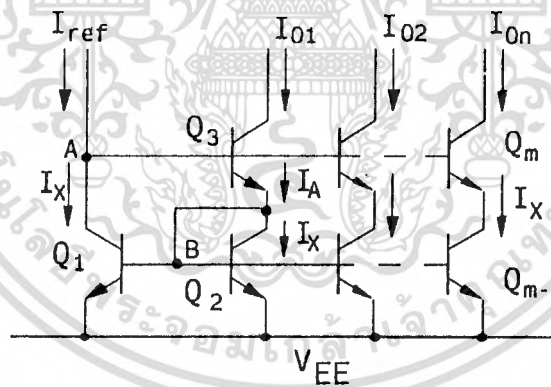
$$I_{O1} = \left[\frac{\beta^2 + (n+1)\beta}{\beta^2 + (n+1)\beta + n+1} \right] I_{ref} = \left[1 - \frac{n+1}{\beta^2 + (n+1)\beta + n+1} \right] I_{ref} \quad (n1.4.9)$$

แทนค่าสมการที่ (n1.4.2) ลงในสมการที่ (n1.4.3) และ $I_x = [(\beta + 1)/\beta]I_{O1}$ จะได้ $I_{O1} = [(\beta + n + 1)/\beta]I_{O1}$ และแทนค่า I_{O1} ลงในสมการที่ (n1.4.8) จะได้

$$I_{ref} = \frac{\beta^2 + (n+1)\beta + n+1}{\beta(\beta + n+1)} \frac{(\beta + n+1)}{\beta} I_{O1} \quad (n1.4.10)$$

$$I_{ref} = \frac{\beta^2 + (n+1)\beta + n+1}{\beta^2} I_{O1} \quad (n1.4.11)$$

$$I_{O1} = \frac{\beta^2}{\beta^2 + (n+1)\beta + n+1} I_{ref} = \left[1 - \frac{(n+1)(\beta + 1)}{\beta^2 + (n+1)\beta + n+1} \right] I_{ref} \quad (n1.4.12)$$



รูปที่ n1.4 วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบ Wilson

n1.5 วงจรสะท้อนกระแสแบบ Wilson แบบใช้มอสทรานซิสเตอร์

วงจรสะท้อนกระแสแบบ Wilson และวงจรสมมูลสำหรับหาผลตอบสนองของสัญญาณไฟตรงและสลับ แสดงในรูปที่ n1.5(ก) และ (ข) ตามลำดับ การหาผลตอบสนองทั้งทางสัญญาณไฟตรงและไฟสลับขนาดเล็กจะสามารถหาได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่จุด V_1 $I_1 = (g_{d1} + C_3s)V_1 + (g_{m1} - C_3s)V_2$ (น1.5.1)

ที่จุด V_2 $(g_{m3} + C_3s)V_1 - (g_{m2} + g_{m3} + g_{d3} + C_1s + C_3s)V_2 = 0$ (น1.5.2)

จากสมการที่ (น1.5.2) จะได้ว่า

$$V_2 = \frac{(g_{m3} + C_3s)}{(g_m + Cs)} V_1 \quad (น1.5.3)$$

เมื่อ $g_m = g_{m2} + g_{m3}$ และ $C = C_1 + C_3$ และแทนค่าสมการที่ (น1.5.3) ลงในสมการที่ (น1.5.1) จะได้

$$I_1 = \frac{(g_{d1} + C_3s)(g_m + Cs) + (g_{m1} - C_3s)(g_{m3} + C_3s)}{(g_m + Cs)} V_1$$

$$= \frac{\Delta V_1}{(g_m + Cs)} \quad (น1.5.4)$$

และกระแส I_2 จะหาได้ดังนี้

$$I_2 = g_{m3}(V_1 - V_2) - g_{d3}V_2 \quad (น1.5.5)$$

แทนค่าสมการที่ (น1.5.3) และ (น1.5.4) ลงในสมการที่ (น1.5.5) จะได้

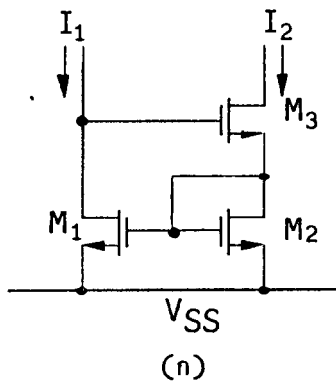
$$\frac{I_2(s)}{I_1(s)} = \frac{g_{m3}(g_m + Cs) - g_{m3}(g_{m3} + C_3s)(g_m + Cs)}{\Delta(g_m + Cs)} \quad (น1.5.6)$$

$$\frac{I_2(s)}{I_1(s)} = \frac{g_{m3}g_m + g_{m3}Cs - g_{m3}^2 + g_{m3}C_3s}{(g_{d1} + C_3s)(g_m + Cs) + (g_{m1} - C_3s)(g_{m3} + C_3s)} \quad (น1.5.7)$$

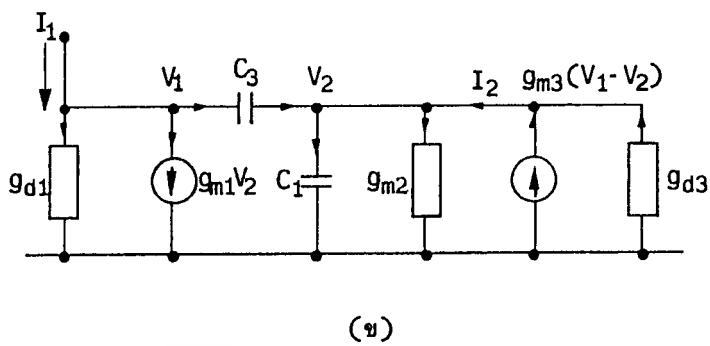
ถ้ากำหนดให้ $g_d \ll g_m$ และพิจารณาที่ความถี่สูงหรือ s มีค่ามาก สมการที่ (น1.5.7) จะเขียนได้ดังนี้

$$\frac{I_2(s)}{I_1(s)} \approx \frac{g_{m3}(g_{m2} + C_1s)}{C_1C_2s^2 + 2g_{m1}C_3s + g_{m1}g_{m3}} \quad (น1.5.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(n)



(ข)

รูปที่ n1.5(n) วงจรสะท้อนกระแสแบบ wilson (ข) วงจรสมมูล

n1.6 วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุง

การหาฟังก์ชันการส่งผ่าน (transfer function) ของวงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุงจะใช้วงจรสมมูลดังแสดงในรูปที่ n1.6(ข) ซึ่งจะหาได้ดังนี้

ที่จุด V_1 $I_1 = (g_{m1} + C_1s)(V_1 - V_2) + C_4s(V_1 - V_3)$ (n1.6.1)

$I_1 = (g_{m1} + C_y s)V_1 - (g_{m1} + C_1s)V_2 - C_4sV_3$ (n1.6.2)

เมื่อ $C_y = C_1 + C_4$

ที่จุด V_2 $(g_{m1} + C_1s)(V_1 - V_2) - g_{m2}V_3 - g_{d2}V_2 = 0$ (n1.6.3)

$V_2 = V_1 - \frac{g_{m2}}{(g_{m1} + C_1s)} V_3$ (n1.6.4)

ที่จุด V_3 $g_{m4}(V_1 - V_3) + C_4s(V_1 - V_3) - (g_{m3} + C_3s)V_3 - g_{d4}V_3 = 0$ (n1.6.5)

$V_3 = \frac{(g_{m4} + C_4s)}{(g_m + C_x s)} V_1$ (n1.6.6)

โดยที่ $g_m = g_{m4} + g_{m3}$ และ $C_x = C_3 + C_4$ เมื่อแทนค่าสมการที่ (n1.6.4) และ (n1.6.6) ลงในสมการที่ (n1.6.2) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_1 = \frac{C_3 C_4 s^2 + (g_{m3} C_4 + g_{m2} C_1) s + g_{m1} g_{m2}}{(g_m + C_s)} V_1 \tag{n1.6.7}$$

กระแสจุกออก I_2 จะมีค่าดังนี้

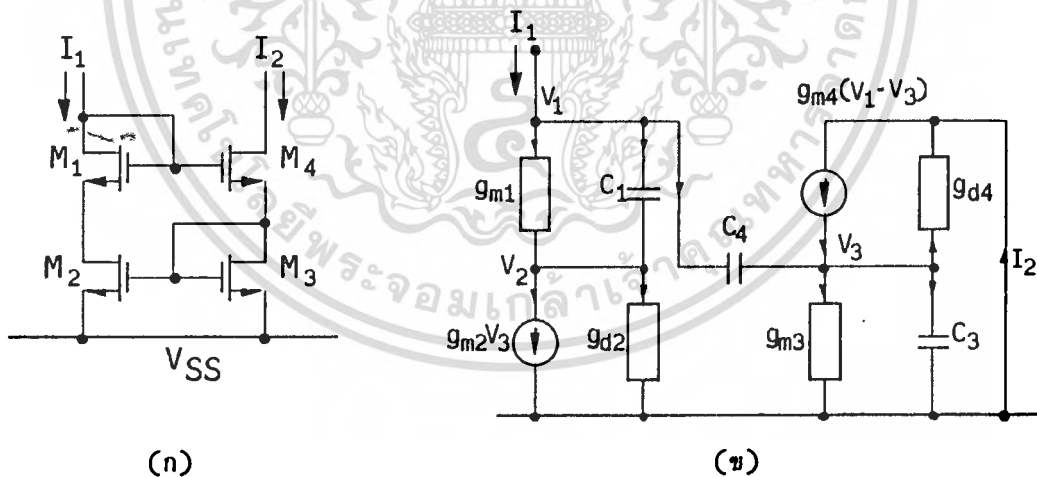
$$I_2 = g_{m4}(V_1 - V_3) - g_{d4} V_3 \tag{n1.6.8}$$

แทนค่าสมการที่ (n1.6.6) ลงในสมการที่ (n1.6.8)

$$I_2 = g_{m4} \frac{(g_{m3} + C_3 s)}{(g_m + C_x s)} V_1 \tag{n1.6.8}$$

จากสมการที่ (n1.6.7) และ (n1.6.8) จะได้

$$\frac{I_2(s)}{I_1(s)} = \frac{g_{m4}(g_{m3} + C_3 s)}{C_3 C_4 s^2 + (g_{m3} C_4 + g_{m2} C_1) s + g_{m1} g_{m2}} \tag{n1.6.9}$$



รูปที่ n1.6 (น) วงจรสะท้อนกระแสแบบ Wilson ชนิดปรับปรุ้ง (ข) วงจรสมมูล

n1.7 วงจรสะท้อนกระแสแบบคาสโคด

วงจรสะท้อนกระแสแบบคาสโคดและวงจรสมมูลแสดงในรูปที่ n1.7(น) และ (ข) ตามลำดับการหาฟังก์ชันการส่งผ่านจะสามารถหาได้ดังนี้
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่จุด V_1 $I_1 = (g_{m1} + C_1s)(V_1 - V_2) + C_3s(V_1 - V_3)$ (น1.7.1)

$$I_1 = (g_{m1} + C_1s)V_1 - (g_{m1} + C_1s)V_2 - C_3sV_3$$
 (น1.7.2)

เมื่อ $C_y = C_1 + C_3$

ที่จุด V_2 $(g_{m1} + C_1s)(V_1 - V_2) - (g_{m2} + C_2s)V_2 = 0$ (น1.7.3)

$$(g_{m1} + C_1s)V_1 - (g_m + C_x s)V_2 = 0$$
 (น1.7.4)

เมื่อ $g_m = g_{m1} + g_{m2}$ และ $C_x = C_1 + C_2$

$$V_2 = \frac{(g_{m1} + C_1s)}{(g_m + C_x s)} V_1$$
 (น1.7.5)

ที่จุด V_3 $g_{m3}(V_1 - V_3) + C_3s(V_1 - V_3) - g_{m4}V_2 - (g_{d3} + g_{d4})V_3 = 0$ (น1.7.6)

จากสมการที่ (น1.7.5) และ (น1.7.6) จะได้

$$V_3 = \frac{g_{m1} + C_x s}{g_m + C_x s} V_1$$
 (น1.7.7)

แทนค่าสมการที่ (น1.7.5) และ (น1.7.7) ลงในสมการที่ (น1.7.2) จะได้

$$I_1 = \left[\frac{C_1 C_2 s^2 + (C_1 g_m + C_3 g_{m2})s + g_{m1} g_{m2}}{(g_m + C_x s)} \right] V_1$$
 (น1.7.8)

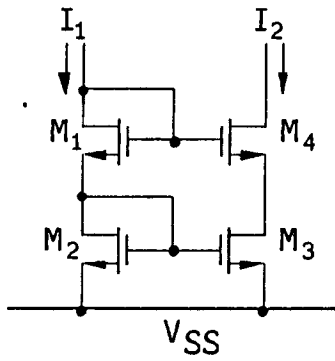
กระแส خروج I_2 จะหาได้จาก

$$I_2 = g_{m3}(V_1 - V_3) - g_{d3}V_3$$
 (น1.7.9)

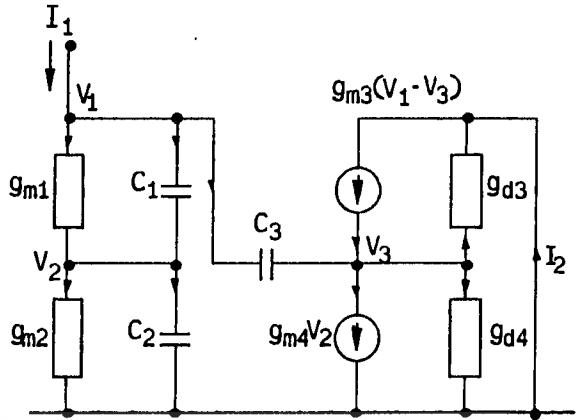
จากสมการที่ (น1.7.7), (น1.7.8) และ (น1.7.9) จะได้

$$\frac{I_2(s)}{I_1(s)} = \frac{g_{m2} g_{m3}}{C_1 C_2 s^2 + (C_1 g_m + C_3 g_{m2})s + g_{m1} g_{m2}}$$
 (น1.7.10)

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูปที่ ก1.7 (ก) วงจรสะท้อนกระแสแบบคาสโคด (ข) วงจรสมมูล

ก1.8 ผลตอบสนองทางความถี่ของวงจรสะท้อนกระแสแบบมีจุดออกหลายจุด

วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแสดงในรูปที่ ก1.8 สำหรับกระแสจุดออกจุดแรก I_{O1} และกระแสจุดออกจุดต่อไป I_{Oj} หาได้จากสมการที่ (ก1.4.9) และ (ก1.4.12) ถ้ากำหนดให้อัตราขยายกระแสของทรานซิสเตอร์ $\beta(s) = \beta_0 / (1 + Ts)$ เมื่อ β_0 คืออัตราขยายกระแสของทรานซิสเตอร์ที่สัญญาณไฟตรงและ $T = \beta_0 / \omega_0$ โดยที่ ω_0 คือค่าความถี่ที่ให้อัตราขยายกระแสของทรานซิสเตอร์มีค่าเท่ากับหนึ่งจากสมการที่ (ก1.4.9) เมื่อแทนค่า β ด้วย $\beta(s)$ จะได้

$$I_{O1} = \left[\frac{\beta^2 + (n+1)\beta}{\beta^2 + (n+1)\beta + n+1} \right] \frac{1 + \frac{(n+1)T\beta}{\beta^2 + (n+1)\beta} s}{\frac{(n+1)T^2}{\beta^2 + (n+1)\beta + n+1} s^2 + \frac{(n+1)(\beta+2)T}{\beta^2 + (n+1)\beta + n+1} s + 1} I_{in} \tag{ก1.8.1}$$

และจากสมการที่ (ก1.4.12) จะได้

$$I_{Oj} = \left[\frac{\beta^2}{\beta^2 + (n+1)\beta + n+1} \right] \frac{1}{\frac{(n+1)T^2}{\beta^2 + (n+1)\beta + n+1} s^2 + \frac{(n+1)(\beta+2)T}{\beta^2 + (n+1)\beta + n+1} s + 1} I_{in} \tag{ก1.8.2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

ข1 การหาฟังก์ชันส่งผ่านของวงจรขยายความแตกต่าง

วงจรขยายความแตกต่างและวงจรสมมูลแสดงในรูปที่ ข1(ก) และ (ข) ตามลำดับและเพื่อความสะดวกในการหาฟังก์ชันส่งผ่านจะเปลี่ยนความต้านทานทุกตัวในวงจรให้เป็นความนำทั้งหมดคือ $g_{\pi} = 1/r_{\pi}$ และ $g_c = 1/r_c$ และกำหนดให้ $g_m \gg g_{\pi} \gg g_c$ ฟังก์ชันส่งผ่านของวงจรขยายความแตกต่างจะหาได้ดังนี้

$$\begin{aligned} \text{ที่จุด } V_1 \quad & (g_{\pi} + C_{\pi}s)(V_{in} - V_1) + g_m(V_{in} - V_1) - g_m V_1 - g_c(V_1 - V_3) - g_c(V_1 - V_4) \\ & - (g_{\pi} + C_{\pi}s)V_1 = 0 \end{aligned} \quad (ข1.1)$$

เนื่องจาก $g_m \gg g_{\pi} \gg g_c$ ดังนั้นจากสมการที่ (ข1.1) จะได้

$$V_1 = \frac{V_{in}}{2} + \frac{g_c}{2(g_m + C_{\pi}s)} V_3 + \frac{g_c}{2(g_m + C_{\pi}s)} V_4 \quad (ข1.2)$$

$$\begin{aligned} \text{ที่จุด } V_3 \quad & g_c(V_1 - V_3) + C_{\mu}s(V_{in} - V_3) - g_m(V_{in} - V_1) - (g_{mp} + C_{\mu p}s)V_3 \\ & + C_{\mu p}s(V_4 - V_3) = 0 \end{aligned} \quad (ข1.3)$$

$$V_3 = \frac{(2C_{\mu}s - g_m)}{2(g_{mp} + C_{\mu p}s)} V_{in} + \frac{(g_m g_c + 2C_{\mu p} g_m s + 2C_{\pi} C_{\mu p} s^2)}{2(g_m + C_{\pi}s)(g_{mp} + C_{\mu p}s)} V_4 \quad (ข1.4)$$

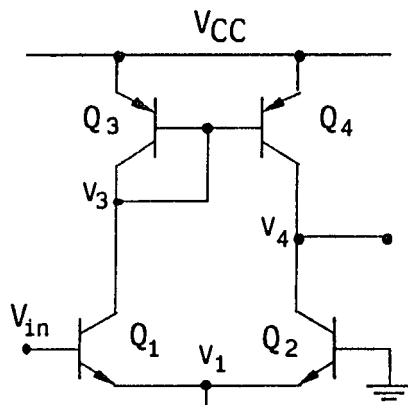
เมื่อ $C_{\mu p} = C_{\mu p} + C_{\pi p}$ โดยที่ p คือ สัญลักษณ์แทนทรานซิสเตอร์ชนิด PNP

$$\text{ที่จุด } V_4 \quad g_c(V_1 - V_4) + g_m V_1 - g_{mp} V_3 - g_{cp} V_4 - C_{\mu}s V_4 - C_{\mu p}s(V_4 - V_3) = 0 \quad (ข1.5)$$

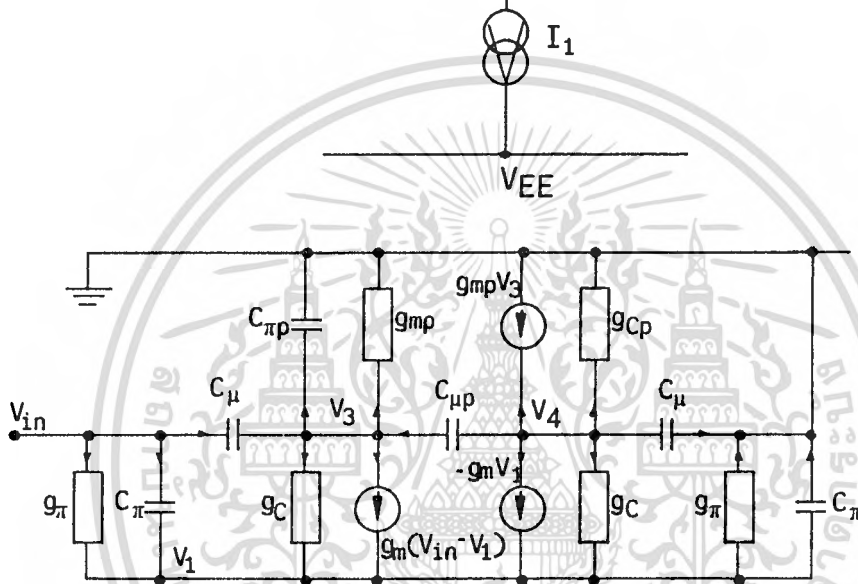
แทนค่าสมการที่ (ข1.2) และ (ข1.4) ลงในสมการที่ (ข1.5) และจากที่กำหนดให้ g_c มีค่าน้อยกว่า g_m มาก ดังนั้นจะสามารถประมาณฟังก์ชันส่งผ่านได้ดังนี้

$$\frac{V_4}{V_{in}} \approx \frac{g_m}{(g_c + g_{cp}) \left(1 + \frac{C_{\mu p}}{g_c + g_{cp}} s \right)} \quad (ข1.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูปที่ ข1 (ก) วงจรขยายความแตกต่าง (ข) วงจรเสมือน

ข2 วงจรขยายความแตกต่างแบบใช้มอสทรานซิสเตอร์

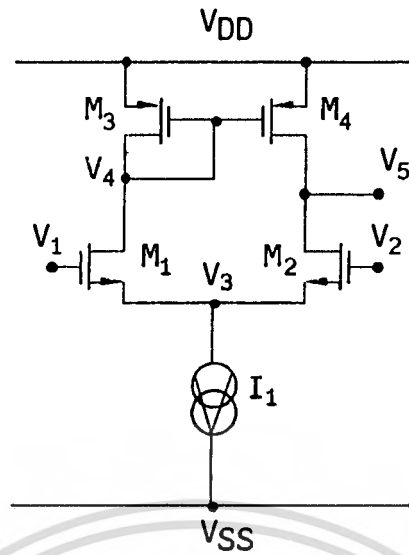
ในรูปที่ ข2(ก) และ (ข) แสดงวงจรขยายความแตกต่างแบบมอสทรานซิสเตอร์และวงจรสมมูล กำหนดให้ $g_m \gg g_d$ และทรานซิสเตอร์ทุกตัวมีความสมพงษ์กัน ลำดับขั้นตอนการหาฟังก์ชันส่งผ่านกระทำดังนี้

ที่จุด V_3

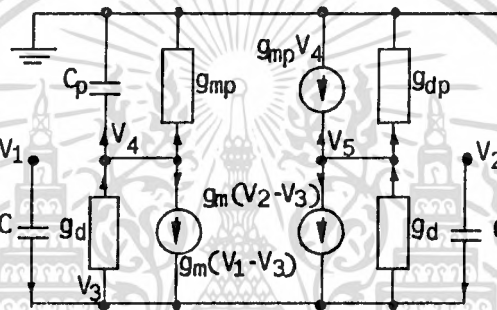
$$Cs(V_1 - V_3) - g_d(V_3 - V_4) + g_m(V_1 - V_3) + g_m(V_2 - V_3) - g_d(V_3 - V_5) + Cs(V_2 - V_3) = 0 \tag{ข2.1}$$

$$V_3 \approx \frac{(V_1 + V_2)}{2} + \frac{g_d}{2(g_m + Cs)}(V_4 + V_5) \tag{ข2.2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(น)



(ข)

รูปที่ ข1 (น) วงจรขยายความแตกต่าง (ข) วงจรสมมูล

ที่จุด V_4 $g_d(V_3 - V_4) - g_m(V_1 - V_3) - (g_{mp} + C_p s)V_4 = 0$ (ข2.3)

แทนค่าสมการที่ (ข2.2) ลงในสมการที่ (ข2.3) จะได้

$$V_4 = \frac{-g_m}{(g_{mp} + C_p s)} V_1 + \frac{g_m}{2(g_{mp} + C_p s)} V_1 + \frac{g_m}{2(g_{mp} + C_p s)} V_3 + \frac{g_m g_d}{2(g_m + C_p s)(g_{mp} + C_p s)} V_5 \quad (ข2.4)$$

ที่จุด V_5 $-g_{mp}V_4 - g_{dp}V_5 - g_m(V_2 - V_3) + g_d(V_3 - V_5) = 0$ (ข2.5)

แทนค่าสมการที่ (ข2.2) และ (ข2.4) ลงในสมการที่ (ข2.5) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_5}{(V_1 - V_2)} = \frac{g_m g_{mp}}{(g_d + g_{dp})(g_{mp} + C_p s)} \quad (\text{ข2.6})$$

ข3 วงจรขยายความแตกต่างแบบพื้นฐาน

วงจรขยายความแตกต่างแบบพื้นฐานโดยใช้ไบโพลาร์ทรานซิสเตอร์และวงจรสมมูลของสัญญาณขนาดเล็กแสดงในรูปที่ ข3(ก) และ (ข) ตามลำดับ กำหนดให้ $g_{\pi} = 1/r_{\pi}$, $g_m \gg g_{\pi}$ และ r_c มีค่าสูงมาก เมื่อทรานซิสเตอร์ทุกตัวมีความสมพงษ์กัน การหาฟังก์ชันส่งผ่านสามารถหาได้ดังนี้

$$\text{ที่จุด } V_3 \quad (g_{\pi} + C_{\pi} s)(V_1 - V_3) + g_m(V_1 - V_3) + g_m(V_2 - V_3) + (g_{\pi} + C_{\pi} s)(V_2 - V_3) = 0 \quad (\text{ข3.1})$$

$$V_3 = \frac{V_1}{2} + \frac{V_2}{2} \quad (\text{ข3.2})$$

$$\text{ที่จุด } V_4 \quad i_1 + C_{\mu} s(V_1 - V_4) - g_m(V_1 - V_3) = 0 \quad (\text{ข3.3})$$

เนื่องจาก $V_4 = -i_1 R_{L1}$ ดังนั้นจากสมการที่ (ข3.3) จะได้

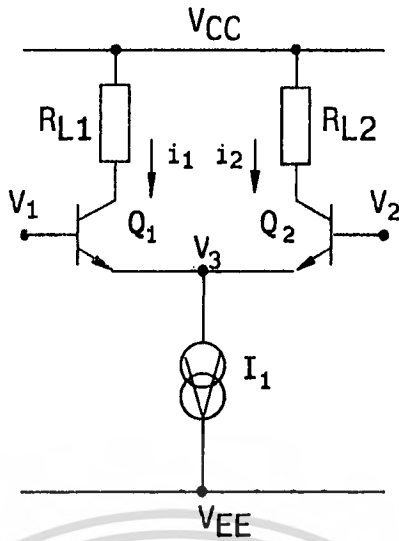
$$i_1 = \frac{(g_m + 2C_{\mu} s)}{2(1 + C_{\mu} R_{L1} s)} V_1 - \frac{g_m}{2(1 + C_{\mu} R_{L1} s)} V_2 \quad (\text{ข3.4})$$

$$\text{ที่จุด } V_5 \quad i_2 + C_{\mu} s(V_1 - V_5) - g_m(V_2 - V_3) = 0 \quad (\text{ข3.5})$$

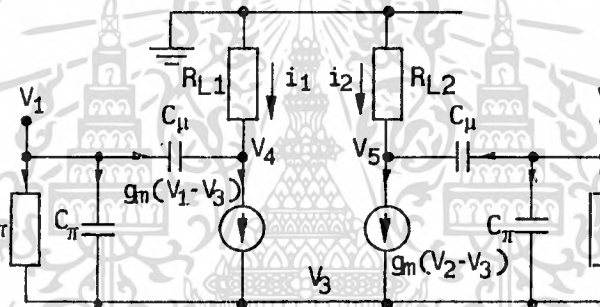
เนื่องจาก $V_5 = -i_2 R_{L2}$ ดังนั้นจากสมการที่ (ข3.5) จะได้

$$i_2 = \frac{(g_m + C_{\mu} s)}{2(1 + C_{\mu} R_{L2} s)} V_2 - \frac{g_m}{2(1 + C_{\mu} R_{L2} s)} V_1 \quad (\text{ข3.6})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูปที่ ข3 (ก) วงจรขยายความแตกต่างแบบพื้นฐาน (ข) วงจรเสมือน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

ค1 วงจรตามคัสคา

วงจรตามคัสคาและวงจรสมมูลแสดงในรูปที่ ค1(ก) และ (ข) ตามลำดับ เมื่อ $g_{\pi} = 1/r_{\pi}$, $g_c = 1/r_c$ และกำหนดให้ $g_m \gg g_{\pi} \gg g_c$ การหาฟังก์ชันส่งผ่านกระทำดังนี้

ที่จุด V_1
$$(g_{\pi} + C_{\pi}s)(V_{in} - V_1) - g_c(V_1 - V_3) + g_m(V_{in} - V_1) + g_m(V_2 - V_1) - g_c(V_1 - V_4) - (g_{\pi} + C_{\pi}s)(V_1 - V_2) = 0 \tag{ค1.1}$$

$$V_1 = \frac{V_{in}}{2} + \frac{V_2}{2} + \frac{g_c}{2(g_m + C_{\pi}s)} V_3 + \frac{g_c}{2(g_m + C_{\pi}s)} V_4 \tag{ค1.2}$$

ที่จุด V_3
$$C_{\mu}s(V_{in} - V_3) + g_c(V_1 - V_3) + C_{\mu p}s(V_4 - V_3) - g_m(V_{in} - V_1) - (g_{mp} + C_{mp}s)V_3 = 0 \tag{ค1.3}$$

แทนค่าสมการที่ (ค1.2) ลงในสมการที่ (ค1.3) จะได้

$$V_3 = \frac{(-g_m + 2C_{\mu}s)}{2(g_{mp} + C_{mp}s)} V_{in} + \frac{g_m}{2(g_{mp} + C_{mp}s)} V_2 + \frac{(g_m g_c + 2g_m C_{\mu p}s + 2C_{\mu p} C_{\pi}s^2)}{2(g_{mp} + C_{mp}s)(g_m + C_{\pi}s)} V_4 \tag{ค1.4}$$

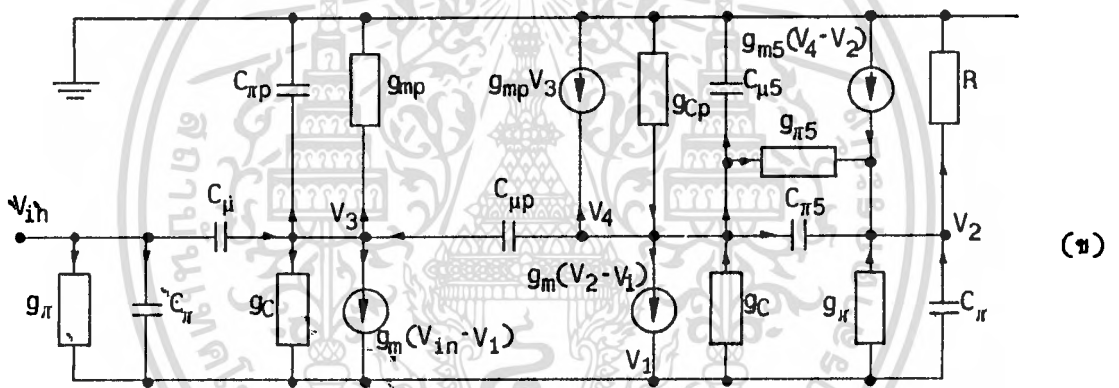
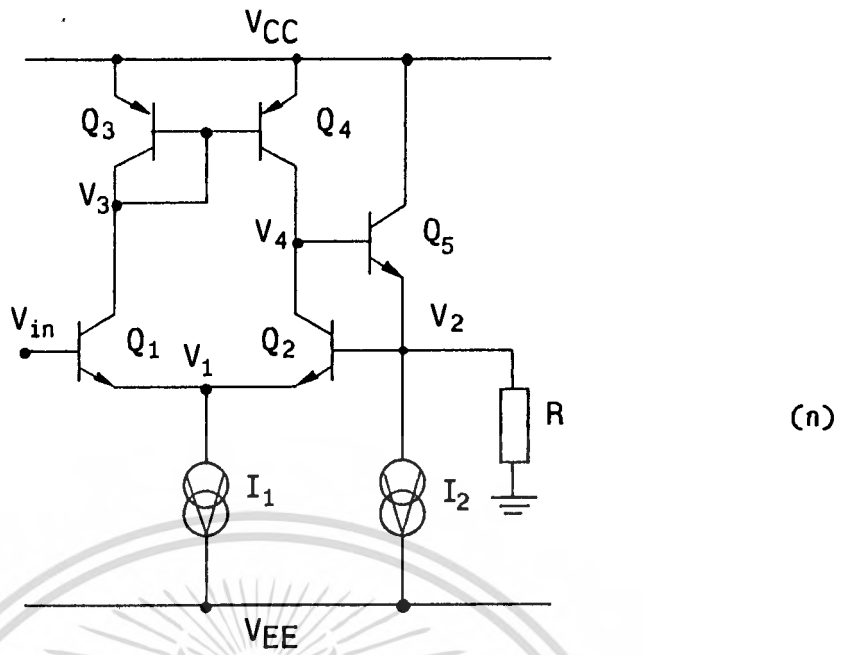
เมื่อ $C_{\mu p} \ll C_{\mu}$, $C_{\mu p} \ll C_{mp}$

ที่จุด V_4
$$g_c(V_1 - V_4) - g_m(V_2 - V_1) - (g_{\pi s} + C_{\pi s}s)(V_4 - V_2) - C_{\mu s}sV_4 + g_{cp}V_4 - g_{mp}V_3 - C_{\mu p}s(V_4 - V_3) = 0 \tag{ค1.5}$$

แทนค่าสมการที่ (ค1.4) ลงในสมการที่ (ค1.5) และใช้วิธีการประมาณค่าเมื่อค่า C_{μ} และ g_c มีค่าน้อยมากโดยจะมีค่าในหน่วยของ $10^{-12}F$ และ $10^{-6}S$ ตามลำดับและที่ความถี่ปฏิบัติการที่เริ่มสูงขึ้นจะได้

$$V_4 = \frac{g_m}{(g_{\pi s} + C_{\pi p}s)} V_{in} + \frac{(-g_m + C_{\pi s}s)}{(g_{\pi s} + C_{\pi p}s)} V_2 \tag{ค1.6}$$

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับสถาบันการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ค1 (ก) วงจรตามคําคา (ข) วงจรสมมูล

เมื่อ $C_{\pi5} = C_{\pi5} + C_{\mu5}$

ที่จุด V_2 $(g_{\pi} + C_{\pi} s)(V_1 - V_2) + (g_{\pi5} + C_{\pi5} s)(V_4 - V_2) + g_{m5}(V_4 - V_2) - \frac{V_2}{R} = 0$ (ค1.7)

แทนค่าสมการที่ (ค1.2), (ค1.4) และ (ค1.6) ลงในสมการที่ (ค1.7) และที่ความถี่ปฏิบัติการเริ่มสูงขึ้นจะได้

$$\frac{V_2}{V_{in}} = \frac{g_m(g_{m5} + C_{\pi5} s)}{g_{\pi5} g_{m5} + \frac{g_{\pi5}}{R} + g_m g_{m5} + \left[\frac{C_{\mu p}}{R} + C_{\pi5}(g_m - g_{m5}) + C_{\mu p5} g_{m5} \right] s} \quad (ค1.8)$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้สำหรับงานวิจัยเท่านั้น ผู้ใช้ควรนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค2 วงจรตามคักดาแบบใช้มอสทรานซิสเตอร์

วงจรตามคักดาแบบใช้มอสทรานซิสเตอร์แสดงในรูปที่ ค2(ก) และ (ข) ตามลำดับ กำหนดให้ $g_m \gg g_d$ การหาฟังก์ชันส่งผ่านสามารถทำได้ดังนี้

ที่จุด V_3
$$V_3 = \frac{V_1}{2} + \frac{V_2}{2} + \frac{g_d}{2(g_m + C_s)} V_5 \tag{ค2.1}$$

ที่จุด V_4
$$V_4 = \frac{-g_m}{2(g_{mp} + C_{ps})} V_1 + \frac{g_m}{2(g_{mp} + C_{ps})} V_2 + \frac{g_m g_d}{2(g_{mp} + C_{ps})(g_m + C_s)} V_5 \tag{ค2.2}$$

ที่จุด V_5
$$g_d(V_3 - V_5) - g_m(V_2 - V_3) - g_{mp}V_4 - g_{dp}V_5 - C_5s(V_5 - V_2) = 0 \tag{ค2.3}$$

$$V_5 = \frac{1}{(g_d + g_{dp} + C_5s)} \left[\frac{g_m g_{mp}}{(g_{mp} + C_{ps})} V_1 + \frac{g_m C_{ps}}{2(g_{mp} + C_{ps})} V_1 - \frac{g_m C_{ps}}{2(g_{mp} + C_{ps})} V_2 + (-g_m + C_5s)V_2 \right] \tag{ค2.4}$$

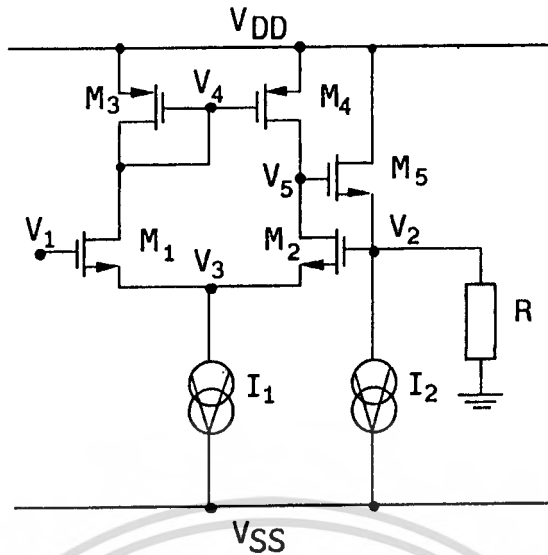
ที่จุด V_2
$$C_5s(V_5 - V_2) - C_s(V_2 - V_3) + g_{m5}(V_5 - V_2) - \frac{V_2}{R} - g_{d5}V_2 = 0 \tag{ค2.5}$$

แทนค่าสมการที่ (ค2.1) และ (ค2.4) ลงในสมการที่ (ค2.5) และที่ความถี่ปฏิบัติการเริ่มสูงขึ้นจะได้

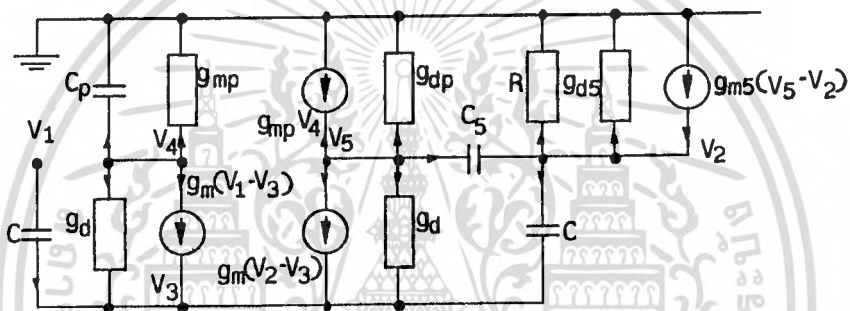
$$\frac{V_2}{V_1} = \frac{g_m g_{m5} \left(1 + \frac{C_5}{g_{m5}} s \right)}{\left[g_m g_{m5} + \frac{(g_d + g_{dp})}{R} \right] \left(1 + \frac{C_p}{g_{mp}} s \right) \left[1 + \frac{(Rg_m + 1)C_5}{Rg_m g_{m5} + g_d + g_{dp}} s \right]} \tag{ค2.6}$$

ค3 วงจรตามกระแส

วงจรตามกระแสแสดงในรูปที่ ค3(ก) และ (ข) ตามลำดับ ซึ่งจะเห็นได้ว่ารูปแบบวงจรจะเหมือนกันกับวงจรในรูปที่ ค1 ดังนั้นลำดับขั้นตอนการหาฟังก์ชันส่งผ่านจะสามารถทำได้ในหลักการเดียวกัน โดยกระแสจุดเอกสสารเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้ไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูปที่ ค2 (ก) วงจรตามคักคาแบบไข่มอสทรานซิสเตอร์ (ข) วงจรสมมูล

ออก i_{out} จะหาได้จาก

$$i_{out} \approx g_{m5}(V_4 - V_2) \tag{ค3.1}$$

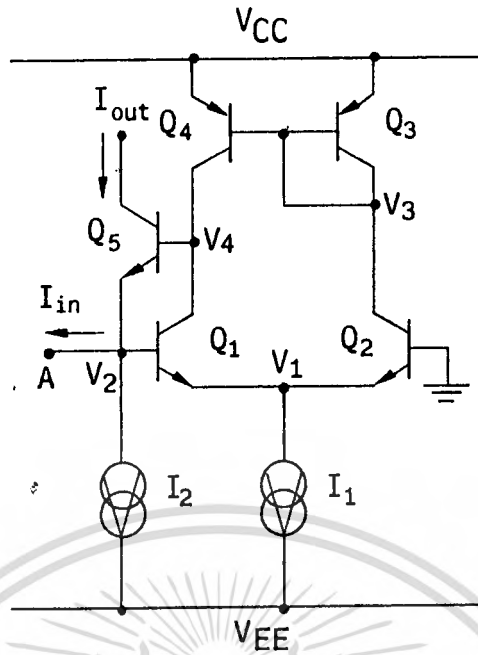
(ค3.1)

แทนค่าสมการที่ (ค1.6) ในภาคผนวก ค1 เมื่อให้คักคา $V_{in} = 0$ ลงในสมการที่ (ค3.1) จะได้

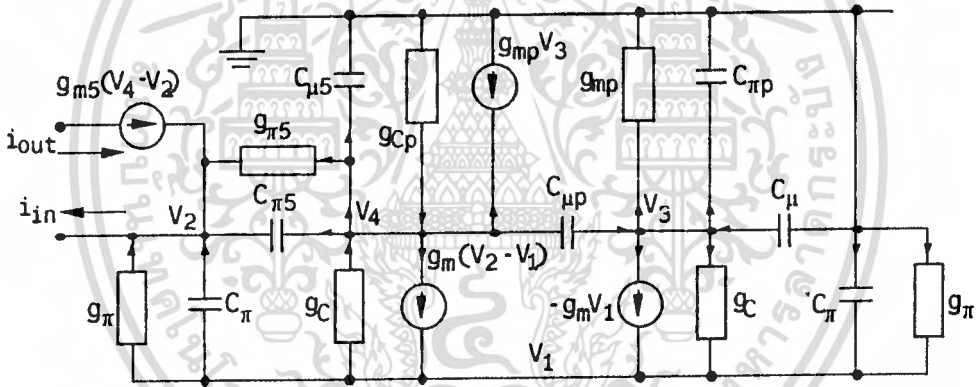
$$i_{out} = \frac{g_{m5}(-g_m + C_{\pi5}s)}{(g_{\pi5} + C_{\pi p}s)} V_2 - g_{m5}V_2 \tag{ค3.2}$$

(ค3.2)

เทอมที่สองทางด้านขวาของสมการที่ (ค3.2) จะมีค่าน้อยกว่าเทอมแรกมากจึงสามารถตัดทิ้งไปได้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(น)



(ข)

รูปที่ ค3 (น) วงจรตามกระแส (ข) วงจรสมมูล

• ที่จุด V_2

$$V_2 = \frac{(g_{\pi 5} + C_{\mu p 5} s)}{(g_{m 5} + C_{\pi 5} s)(-g_m + C_{\pi 5} s)} i_{in} \quad (ค3.3)$$

แทนค่าสมการที่ (ค3.3) ลงในสมการที่ (ค3.2) จะได้

$$\frac{i_{out}}{i_{in}} = \frac{g_{m 5}}{(g_{m 5} + C_{\pi 5} s)} = \frac{1}{\left(1 + \frac{C_{\pi 5}}{g_{m 5}} s\right)} \quad (ค3.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค4 วงจรตามกระแสแบบใช้มอสทรานซิสเตอร์

วงจรตามกระแสแบบใช้มอสทรานซิสเตอร์แสดงในรูปที่ ค4(ก) และ (ข) ซึ่งจะเหมือนกับวงจรในรูปที่ ค2 กระแสจุดออก i_{out} จะสามารถหาได้ดังนี้

$$i_{out} = g_{m5}(V_5 - V_2) \tag{ค4.1}$$

แทนค่าสมการที่ (ค2.4) ลงในสมการที่ (ค4.1) เมื่อให้ $V_1 = 0$ และพิจารณาที่ความถี่ปฏิบัติการเริ่มสูงขึ้นจะได้

$$i_{out} = \frac{(-g_m + C_5s)}{(g_d + g_{dp} + C_5s)} V_2 - g_{m5} V_2 \tag{ค4.2}$$

ที่จุด V_2

$$[g_{m5} + (C_5 + C)s] V_2 + i_{in} = \frac{(-g_m + C_5s)}{(g_d + g_{dp} + C_5s)} V_2 \tag{ค4.3}$$

$$i_{in} = \frac{(-g_m + C_5s)}{(g_d + g_{dp} + C_5s)} V_2 - [g_{m5} + (C_5 + C)s] V_2 \tag{ค4.4}$$

เนื่องจากเทอมที่สองทางด้านขวาของสมการที่ (ค4.4) มีค่าน้อยกว่าเทอมแรกมากจึงสามารถตัดทิ้งไปได้ และแทนค่าสมการที่ (ค4.4) ลงในสมการที่ (ค4.2) และที่ความถี่ปฏิบัติการเริ่มสูงขึ้นจะได้ว่า

$$\frac{i_{out}}{i_{in}} = \frac{g_{m5}}{[g_{m5} + (C_5 + C)s]} \tag{ค4.5}$$

๑.

ภาคผนวก ง.

ง1 การหาสมรรถนะของวงจรสายพานกระแส

วงจรสายพานกระแสในรูปที่ 4.3.1 ในบทที่ 4 สามารถเขียนเป็นวงจรเสมือนได้ดังรูปที่ ง1 ซึ่งสามารถหาผลรวมของกระแสในแต่ละจุดได้ดังนี้

$$\begin{aligned} \text{ที่จุด } V_1 \quad & g_{m1}(V_y - V_1) + g_{d1}(V_2 - V_1) + C_1s(V_y - V_1) + g_{d2}(V_3 - V_1) + g_{m2}(V_x - V_1) \\ & + C_2s(V_x - V_1) = 0 \end{aligned} \quad (ง1.1)$$

จัดรูปสมการใหม่จะได้

$$\begin{aligned} & (g_{m1} + C_1s)V_y + (g_{m2} + C_2s)V_x - (g_{m1} + g_{m2} + C_1s + C_2s)V_1 + g_{d1}V_2 \\ & + g_{d2}V_3 = 0 \end{aligned} \quad (ง1.2)$$

$$\text{ที่จุด } V_2 \quad g_{m1}(V_y - V_1) + g_{d1}(V_2 - V_1) + (g_{m3} + C_3s)V_2 = 0 \quad (ง1.3)$$

$$V_1 = V_y + \frac{(g_{m3} + C_3s)}{g_{m1}} V_2 \quad (ง1.4)$$

$$\text{ที่จุด } V_3 \quad g_{m2}V_x - g_{m2}V_1 + g_{m4}V_2 + (g_{d2} + g_{d4})V_3 = 0 \quad (ง1.5)$$

$$V_2 = \frac{g_{m1}g_{m2}(V_y - V_x) - g_{m1}(g_{d2} + g_{d4})V_3}{g_{m1}g_{m4} - g_{m2}g_{m3} - g_{m2}C_3s} \quad (ง1.6)$$

แทนค่าสมการที่ (ง1.4) และ (ง1.6) ลงในสมการที่ (ง1.2) จะได้

$$\begin{aligned} & (g_{m1} + C_1s)V_y + (g_{m2} + C_2s)V_x - AV_y - \frac{Ag_{m2}(g_{m3} + C_3s)}{G}V_y + \frac{Ag_{m2}(g_{m3} + C_3s)}{G}V_x \\ & + \frac{A(g_{m3} + C_3s)(g_{d2} + g_{d4})}{G}V_3 + g_{d1}V_2 + g_{d2}V_3 = 0 \end{aligned} \quad (ง1.7)$$

เมื่อ $A = (g_{m1} + g_{m2} + C_1s + C_2s)$ และ $G = (g_{m1}g_{m4} - g_{m2}g_{m3} - g_{m2}C_3s)$

เนื่องจากทรานซิสเตอร์ (M_1 และ M_2) และ (M_3 และ M_4) มีความสมพหุกันและมีกระแสครนไหลผ่านเท่ากัน เป็นผลให้ค่าขนาดของ G จะมีค่าต่ำมากที่ความถี่ปฏิบัติการในช่วงที่ยังไม่สูงมาก ดังนั้นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการกรศึกษาเท่านั้น เมื่ออนุญาตให้นำไปเผยแพร่ขอขณาดนกรกรคไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการที่ (ง1.7) จะสามารถเขียนได้ดังนี้

$$\frac{A(g_{m3} + C_3s)(g_{d2} + g_{d4})}{G} V_3 - \frac{Ag_{m2}(g_{m3} + C_3s)}{G} (V_y - V_x) = 0 \quad (ง1.8)$$

และในช่วงของความถี่ปฏิบัติการจะสามารถหาความสัมพันธ์ระหว่างศักดา V_3 และ $(V_y - V_x)$ ได้ดังนี้

$$V_3 = \frac{g_{m2}}{(g_{d2} + g_{d4})} (V_y - V_x) \quad (ง1.9)$$

ที่จุด V_x

$$C_2s(V_1 - V_x) + g_{m5}(V_3 - V_x) + \frac{(g_{m5} - g_{m6} - C_6s)g_{d5}}{(g_{m6} + g_{d5} + C_6s)} V_x - \frac{g_{d5}g_{m5}}{(g_{m6} + g_{d5} + C_6s)} V_3 - \frac{V_x}{R_x} = 0 \quad (ง1.10)$$

แทนค่าสมการที่ (ง1.4), (ง1.6), (ง1.9) ลงในสมการที่ (ง1.10) จะได้

$$C_2sV_y - C_2sV_x - g_{m5}V_x - \frac{V_x}{R_x} + \frac{g_{m2}g_{m5}}{(g_{d2} + g_{d4})} V_y - \frac{g_{m2}g_{m5}}{(g_{d2} + g_{d4})} V_x = 0 \quad (ง1.11)$$

ในกรณีที่ $R_x \gg 1/g_{m5}$ จะได้

$$\frac{V_x}{V_y} = \left[\frac{g_{m2}}{g_{m2} + g_{d2} + g_{d4}} \right] \left[\frac{(T_1s + 1)}{(T_2s + 1)} \right] \quad (ง1.12)$$

เมื่อ $T_1 = \frac{C_2(g_{d2} + g_{d4}) + C_5g_{m2}g_{m5}}{g_{m2}g_{m5}} \quad (ง1.13)$

และ $T_2 = \frac{(C_2 + C_5)(g_{d2} + g_{d4}) + C_5g_{m2}g_{m5}}{g_{m2}g_{m5}} \quad (ง1.14)$

หากในกรณีที่ R_x มีค่าไม่สูงมากสมการที่ (ง1.11) จะเขียนได้ดังนี้ ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_x}{V_y} \approx \left[\frac{g_{m2}g_{m5}}{g_{m2}g_{m5} + R_x} \right] \left[\frac{(T_1s + 1)}{(T_3s + 1)} \right] \quad (จ1.15)$$

เมื่อ $T_3 = \frac{R_x(g_{d2} + g_{d4})(C_2 + C_5) + C_5g_{m2}g_{m5}R_x}{R_xg_{m2}g_{m5} + 1}$ (จ1.16)

เนื่องจาก $V_x = i_x R_x$ ดังนั้นจากสมการที่ (จ1.12) และ (จ1.15) จะสามารถเขียนความสัมพันธ์ระหว่างศักดา V_y และกระแส i_x เมื่อ $R_x \gg 1/g_{m5}$ ได้ดังนี้

$$\frac{i_x}{V_y} \approx \frac{1}{R_x} \left[1 - \frac{g_{d2} + g_{d4}}{g_{m2} + g_{d2} + g_{d4}} \right] \left[\frac{(T_1s + 1)}{(T_2s + 1)} \right] \quad (จ1.17)$$

และสำหรับ R_x ที่มีค่าไม่สูงมากหรือใกล้เคียงกับ $1/g_{m5}$ จะได้

$$\frac{i_x}{V_y} \approx \frac{1}{R_x} \left[1 - \frac{R_x}{g_{m2}g_{m5} + R_x} \right] \left[\frac{(T_1s + 1)}{(T_3s + 1)} \right] \quad (จ1.18)$$

เมื่อให้ศักดา $V_y = 0$ จะสามารถหาความสัมพันธ์ระหว่างกระแสจุดออก i_z และกระแสจุดเข้า i_x ได้จาก

$$V_4 = \frac{i_{D6}}{(g_{m6} + C_6s)} \quad (จ1.19)$$

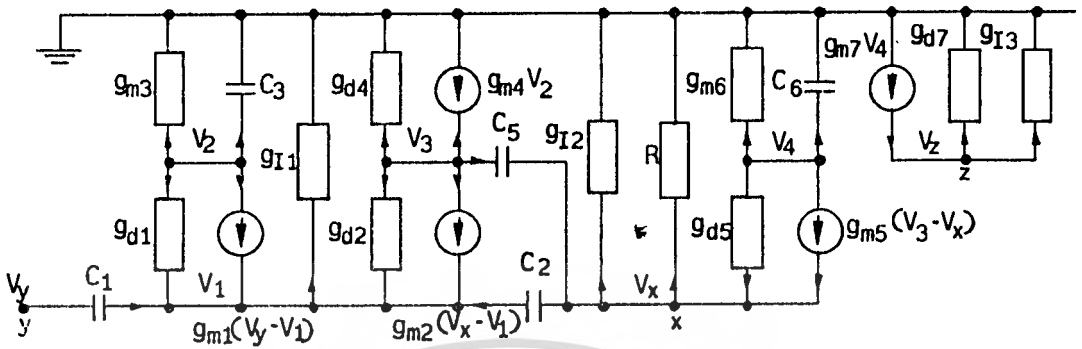
และ $i_z = g_{m7}V_4$ (จ1.20)

เมื่อ i_{D6} คือ กระแสเดรนของทรานซิสเตอร์ M_6 ในกรณีที่ $R_x \gg 1/g_{m5}$ ซึ่งค่า T_1 และ T_2 จะมีค่าน้อย ดังนั้นจะสามารถประมาณกระแส $i_{D6} = i_x$ และจากสมการที่ (จ1.19) และ (จ1.20) จะได้ว่า

$$\frac{i_z}{i_x} = \frac{g_{m7}}{g_{m6} \left(1 + \frac{C_6}{g_{m6}} s \right)} = \frac{g_{m7}}{g_{m6}(1 + T_4s)} \quad (จ1.21)$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับกรณีที่มีค่าไม่สูงนัก ผลตอบสนองทางความถี่ของกระแส i_z และ i_x จะขึ้นอยู่กับค่าคงตัวเวลาที่มากกว่าระหว่าง T_3 และ T_4



รูปที่ ง1 วงจรเสมือนของวงจรในรูปที่ 4.3.1

สำหรับความต้านทานจุดออกที่พอร์ท x และพอร์ท z จะหาได้โดยการให้ศักดา $V_y = 0$ ของวงจรในรูปที่ 4.3.1 ซึ่งเขียนเป็นวงจรเสมือนได้ดังในรูปที่ ง2(ก) เมื่อศักดา V_x คือศักดาที่ป้อนเข้าไปในวงจร และกระแส i_x คือกระแสที่จ่ายออกจากแหล่งจ่ายศักดา V_x

ที่จุด V_2
$$g_{m3}V_2 - g_{m1}V_1 + g_{d1}(V_2 - V_1) = 0 \tag{ง1.22}$$

จะได้
$$V_2 = \frac{g_{m1}}{g_{m3}}V_1 \tag{ง1.23}$$

ที่จุด V_1
$$g_{d1}(V_2 - V_1) - g_{m1}V_1 + g_{d2}(V_3 - V_1) + g_{m2}(V_x - V_1) = 0 \tag{ง1.24}$$

แทนค่าสมการที่ (ง1.23) ลงในสมการที่ (ง1.24) จะได้

$$V_1 = \frac{g_{d2}}{g_{m1} + g_{m2}}V_3 + \frac{g_{m2}}{g_{m1} + g_{m2}}V_x \tag{ง1.25}$$

ที่จุด V_3
$$g_{d4}V_3 + g_{d2}(V_3 - V_1) + g_{m4}V_2 + g_{m2}(V_x - V_1) = 0 \tag{ง1.26}$$

เอกแทนค่าสมการที่ (ง1.23) และ (ง1.25) ลงในสมการที่ (ง1.26) จะได้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_3 = \frac{-g_{m1}g_{m2}}{(g_{m1} + g_{m2})(g_{d2} + g_{d4})} V_x \quad (ง1. 27)$$

ที่จุด V_4 $-g_{m6}V_4 - g_{d5}(V_4 - V_x) - g_{m5}(V_3 - V_x) = 0$ (ง1. 28)

$$V_4 = \frac{-g_{m5}}{(g_{m6} + g_{d5})} V_3 + \frac{(g_{m5} + g_{d5})}{(g_{m6} + g_{d5})} V_x \quad (ง1. 29)$$

ที่จุด V_x $i_x + g_{m5}(V_3 - V_x) + g_{d5}(V_4 - V_x) = 0$ (ง1. 30)

แทนค่าสมการที่ (ง1. 29) ลงในสมการที่ (ง1. 30) จะได้

$$i_x + g_{m5}V_3 - g_{m5}V_x - \frac{g_{m5}g_{d5}}{(g_{m6} + g_{d5})} V_3 + \frac{(g_{m5} + g_{d5})g_{d5}}{(g_{m6} + g_{d5})} V_x - g_{d5}V_x = 0 \quad (ง1. 31)$$

แทนค่าสมการที่ (ง1. 27) ลงในสมการที่ (ง1. 31) จะได้

$$i_x = \left[g_{m5} + \frac{g_{m1}g_{m2}g_{m5}}{(g_{m1} + g_{m2})(g_{d2} + g_{d4})} \right] V_x \quad (ง1. 32)$$

$$r_x = \frac{V_x}{i_x} = \frac{(g_{m1} + g_{m2})(g_{d2} + g_{d4})}{g_{m1}g_{m2}g_{m5}} \quad (ง1. 33)$$

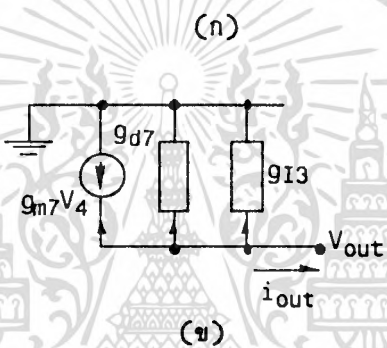
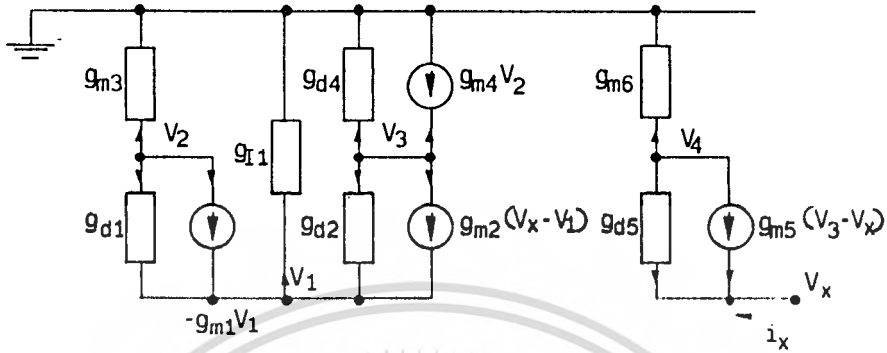
สำหรับความต้านทานจุดออกที่พอร์ท z หาได้จากวงจรเสมือนในรูปที่ ง2(ข) โดยให้ศักดา V_y และ V_x เท่ากับศูนย์ ซึ่งจะหาความต้านทานจุดออกได้ดังนี้

ที่จุด V_z $i_z - (g_{d7} + g_{d13})V_z - g_{m7}V_4 = 0$ (ง1. 34)

จากสมการที่ (ง1. 27) และ (ง1. 29) จะได้ศักดา $V_4 = 0$ ดังนั้นจากสมการที่ (ง1. 34) จะได้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_z = \frac{V_z}{i_z} = \frac{1}{g_{d7} + g_{d13}} \quad (ง1.35)$$



รูปที่ ง2 (ก) วงจรเสมือนสำหรับหาความต้านทานจุดออกที่พอร์ท x

(ข) วงจรเสมือนสำหรับหาความต้านทานจุดออกที่พอร์ท z

ง2 การหาค่าออฟเซต V_{OS}

ค่าออฟเซตจะหาได้จากการวิเคราะห์วงจรในรูปที่ 4.3.1 โดยใช้สมการของมอสทรานซิสเตอร์ในช่วงอิมิตัวและกำหนดให้ $\beta = (\beta_1 + \beta_2)/2$ และ $\Delta\beta = \beta_1 - \beta_2$ ซึ่งจะได้

$$\beta_1 = \frac{2\beta + \Delta\beta}{2} \quad (ง2.1)$$

และ

$$\beta_2 = \frac{2\beta - \Delta\beta}{2} \quad (ง2.2)$$

จากรูปที่ 4.3.1 เมื่อกำหนดให้ศักดา $V_{in} = 0$ จะได้กระแส I_{D1} และ I_{D2} ดังนี้
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาร่วมกันเท่านั้น ไม่อนุญาตให้มีการเผยแพร่โดยไม่ขออนุญาต
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D1} = \frac{\beta_1}{2} (V_{GS1} - V_{TH1})^2 \quad (ง2.3)$$

$$I_{D2} = \frac{\beta_2}{2} (V_{GS2} - V_{TH2})^2 \quad (ง2.4)$$

จากสมการที่ (ง2.3) และ (ง2.4) จะได้

$$V_{os} = V_{GS1} - V_{GS2} = V_{TH1} - V_{TH2} + \sqrt{\frac{2I_{D1}}{\beta_1}} - \sqrt{\frac{2I_{D2}}{\beta_2}} \quad (ง2.5)$$

แทนค่า β_1 และ β_2 จะได้

$$V_{os} = V_{TH1} - V_{TH2} + \sqrt{\frac{4I_{D1}}{\beta(1 + \frac{\Delta\beta}{\beta})}} - \sqrt{\frac{4I_{D2}}{\beta(1 - \frac{\Delta\beta}{\beta})}} \quad (ง2.6)$$

กระจายอนุกรมเทอม $(1 + \Delta\beta/\beta)^{1/2}$ และ $(1 - \Delta\beta/\beta)^{1/2}$ เมื่อ $-1 < \Delta\beta/\beta < 1$

$$\sqrt{\left(1 + \frac{\Delta\beta}{\beta}\right)} \cong \frac{4\beta + \Delta\beta}{4\beta} \quad (ง2.7)$$

และ

$$\sqrt{\left(1 - \frac{\Delta\beta}{\beta}\right)} \cong \frac{4\beta - \Delta\beta}{4\beta} \quad (ง2.8)$$

แทนค่าสมการที่ (ง2.7) และ (ง2.8) ลงในสมการที่ (ง2.6) และกำหนดให้ $\Delta\beta^2 \cong 0$ จะได้

$$V_{os} = V_{TH1} - V_{TH2} + \sqrt{\frac{2}{\beta}} (\sqrt{I_{D1}} - \sqrt{I_{D2}}) - \frac{\Delta\beta}{4\beta} \sqrt{\frac{2}{\beta}} (\sqrt{I_{D1}} + \sqrt{I_{D2}}) \quad (ง2.9)$$

เนื่องจาก $I_1 = I_{D1} + I_{D2}$ และ $\Delta I_1 = I_{D1} - I_{D2}$ ซึ่งจะได้ $I_{D1} = (I_1 + \Delta I_1)/2$ และ $I_{D2} = (I_1 - \Delta I_1)/2$ ดังนั้นจะได้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\sqrt{I_{D1}} - \sqrt{I_{D2}} = \sqrt{\frac{I_1}{2} \left(\frac{\Delta I_1}{2} \right)} \quad (ง2.10)$$

และ

$$\sqrt{I_{D1}} + \sqrt{I_{D2}} = \sqrt{\frac{I_1}{2} \left(2 - \frac{\Delta I_1^2}{4I_1^2} \right)} \quad (ง2.11)$$

แทนค่าสมการที่ (ง2.10) และ (ง2.11) ลงในสมการที่ (ง2.9) จะได้

$$V_{os} = V_{TH1} - V_{TH2} + \frac{\Delta I_1}{\sqrt{\beta I_1}} - \frac{\Delta \beta}{4\beta} \sqrt{\frac{I_1}{\beta} \left(2 - \frac{\Delta I_1^2}{4I_1^2} \right)} \quad (ง2.12)$$

เนื่องจาก ΔI_1 มีค่าน้อยมากเพราะวงจรสะท้อนกระแส M_3 และ M_4 จะเป็นตัวกำหนดให้กระแส I_{D1} และ I_{D2} มีค่าที่ใกล้เคียงกันมาก ซึ่งจะประมาณค่า ΔI_1 เป็นศูนย์ ดังนั้นค่าออกเฟส V_{os} จะสามารถหาได้ดังนี้

$$V_{os} \approx V_{TH1} - V_{TH2} - \frac{\Delta \beta}{2\beta} \sqrt{\frac{I_1}{\beta}} \quad (ง2.13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ

จ1 การหาเปอร์เซ็นต์ความผิดพลาดของวงจรตามคักคา

วงจรตามคักคาแสดงในรูปที่ จ1 ถ้ากำหนดให้ $\beta_1 = \beta_2 = \beta_3$ และ $R_{B1} = R_{B2} = R_B$ เมื่อ R_B คือ ความต้านทานที่ขาเบส (base-spreading resistance) ของทรานซิสเตอร์ จากรูปที่ จ1 จะสามารถหาความสัมพันธ์ของคักคาระหว่าง V_{in} และ $V'_{in} = iR$ ได้ดังนี้

$$\text{ที่จุด } V_1 \quad V_{in} = I_{B1}R_{B1} + V_T \ln \frac{I_{E1}}{I_S} - V_T \ln \frac{I_{E2}}{I_S} - I_{B2}R_{B2} + iR \quad (จ1.1)$$

ซึ่งจะได้ว่า

$$V_{in} = \frac{(I_{E1} - I_{E2})}{\beta_1 + 1} R_B + V_T \ln \frac{I_{E1}}{I_{E2}} + iR \quad (จ1.2)$$

กระแสเบส I_{E2} และกระแสเบส I_{B3} จะสามารถหาได้ดังนี้

$$I_{E2} = (I_2 - I_{B3}) \left(\frac{\beta_2 + 1}{\beta_2} \right) \quad (จ1.3)$$

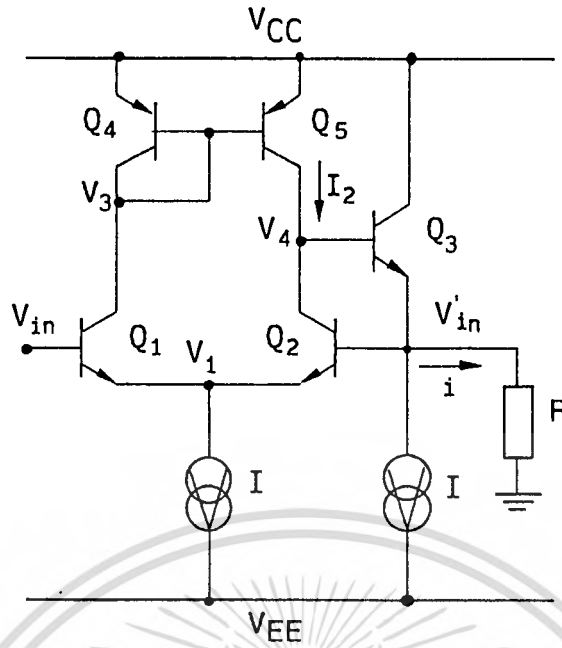
$$I_{B3} = \frac{I_{E3}}{\beta_3 + 1} = \frac{I}{\beta_3 + 1} + \frac{i}{\beta_3 + 1} + \frac{I_{E2}}{(\beta_3 + 1)(\beta_2 + 1)} \quad (จ1.4)$$

จากสมการที่ (จ1.3) และ (จ1.4) จะได้ว่า

$$I_{E2} = \left[\frac{(\beta_2 + 1)(\beta_3 + 1)}{\beta_2(\beta_3 + 1) + 1} \right] I_2 - \left[\frac{(\beta_3 + 1)}{\beta_2(\beta_3 + 1) + 1} \right] I - \left[\frac{(\beta_3 + 1)}{\beta_2(\beta_3 + 1)} \right] i \quad (จ1.5)$$

กระแส I_2 จะหาได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ1 วงจรตามคักดา

$$I_2 = \left(\frac{\beta_1}{\beta_1 + 1} \right) \left[\frac{\beta_p(\beta_p + 2)}{\beta_p^2 + 2\beta_p + 2} \right] I_{E1} = KI_{E1} = K(I - I_{E2}) \quad (จ1.6)$$

เมื่อ β_p คือค่า β ของทรานซิสเตอร์ชนิด PNP แทนค่าสมการที่ (จ1.6) ลงในสมการที่ (จ1.5) จะได้

$$I_{E2} = \frac{K(\beta_2 + 1)(\beta_3 + 1)}{\beta_2(\beta_3 + 1) + 1 + K(\beta_2 + 1)(\beta_3 + 1)} I - \frac{(\beta_3 + 1)}{\beta_2(\beta_3 + 1) + 1 + K(\beta_2 + 1)(\beta_3 + 1)} I - \frac{(\beta_3 + 1)}{\beta_2(\beta_3 + 1) + 1 + K(\beta_2 + 1)(\beta_3 + 1)} i \quad (จ1.7)$$

กำหนดให้ $M = \frac{K(\beta_2 + 1)(\beta_3 + 1)}{\beta_2(\beta_3 + 1) + 1 + K(\beta_2 + 1)(\beta_3 + 1)}$ และกระแส I_{E1} สามารถหาได้จาก

$$I_{E1} = I - I_{E2} \quad (จ1.8)$$

จากสมการที่ (จ1.7), (จ1.8) และ (จ1.2) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{in} = \frac{R_B}{(\beta_1 + 1)} I - \frac{2KMR_B}{(\beta_1 + 1)} I + \frac{2MR_B}{(\beta_1 + 1)(\beta_2 + 1)} I + \frac{2MR_B}{(\beta_1 + 1)(\beta_2 + 1)} i$$

$$+ V_T \ln \left[I - KMI + \frac{M(I + i)}{(\beta_2 + 1)} \right] - V_T \ln \left[KMI - \frac{M(I + i)}{(\beta_2 + 1)} \right] + iR \quad (จ1.9)$$

จากสมการที่ (จ1.9) จะสามารถหาค่าการเปลี่ยนแปลงของศักดา V_{in} เมื่อเทียบกับกระแส i ได้ดังนี้

$$\frac{dV_{in}}{di} = \frac{2MR_B}{(\beta_1 + 1)(\beta_2 + 1)} + \frac{V_T M}{(\beta_2 + 1) \left[I - KMI + \frac{M(I + i)}{(\beta_2 + 1)} \right]} + \frac{V_T M}{(\beta_2 + 1) \left[KMI - \frac{M(I + i)}{(\beta_2 + 1)} \right]} + R \quad (จ1.10)$$

เนื่องจากพิจารณาที่สัญญาณขนาดเล็กซึ่งค่าของกระแส i จะประมาณเท่ากับศูนย์ และกำหนดให้ $r_e = V_T/I$ ดังนั้นจากสมการที่ (จ1.10) จะได้ว่า

$$\frac{1}{g_m} = \frac{dV_{in}}{di} \Big|_{i=0} = \frac{2MR_B}{(\beta_1 + 1)(\beta_2 + 1)} + \frac{r_e M}{(\beta_2 + 1) \left[1 - KM + \frac{M}{(\beta_2 + 1)} \right]}$$

$$+ \frac{r_e M}{(\beta_2 + 1) \left[KM - \frac{M}{(\beta_2 + 1)} \right]} + R \quad (จ1.11)$$

ถ้า $\beta_2 \gg 1$ จะได้

$$\frac{1}{g_m} \approx \frac{2MR_B}{\beta_1 \beta_2} + \frac{r_e M}{\beta_2 \left[1 - KM + \frac{M}{\beta_2} \right]} + \frac{r_e M}{\beta_2 \left[KM - \frac{M}{\beta_2} \right]} + R \quad (จ1.12)$$

กำหนดให้ $\beta_1 = \beta_2 = \beta_3 = \beta$ และ $\beta \gg 1$ จะสามารถประมาณค่า K และ M มีค่าประมาณ 1 และ 1/2 ตามลำดับ ซึ่งจะสามารถหาค่า g_m ในสมการที่ (จ1.12) ได้ดังนี้

$$g_m \approx \frac{1}{R} \left[\frac{1}{1 + \frac{R_B}{R\beta_1\beta_2} + \frac{2r_e}{R\beta_2}} \right] \quad (จ1.13)$$

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และคิดเป็นเปอร์เซ็นต์ความผิดพลาดของ g_m ได้ดังนี้

$$\frac{\partial g_m}{g_m} = \left[\frac{R_B}{R\beta_1\beta_2} + \frac{2r_e}{R\beta_2} \right] \times 100\% \quad (จ1.14)$$

จ2 การหาค่าผิดพลาดของการส่งผ่านกระแสในวงจรจำกัดกระแส

ในส่วนของการส่งผ่านกระแสในวงจรจำกัดกระแสดังแสดงในรูปที่ จ2 กำหนดให้ β_p คือค่าอัตราขยายกระแสของทรานซิสเตอร์ชนิด PNP ค่าผิดพลาดของกระแสจะสามารถหาได้ดังนี้

$$\text{ที่จุด A} \quad I_1(1+y) = I_{in} + I \quad (จ2.1)$$

$$\text{ที่จุด B} \quad I_{out} = I_1(1-x) - I \quad (จ2.2)$$

$$\text{เมื่อ } y = 1/\beta_5 \text{ และ } x = 2/(\beta_p^2 + 2\beta_p + 2)$$

จากสมการที่ (จ2.1) และ (จ2.2) จะได้

$$I_{out} = \frac{(1-x)}{(1+y)} I_{in} + \frac{(1-x)}{(1+y)} I - I \quad (จ2.3)$$

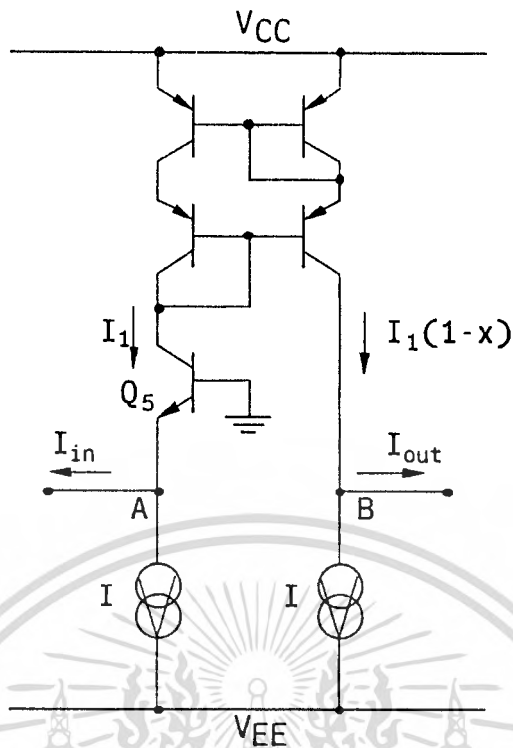
$$\frac{I_{out}}{I_{in}} = 1 - \left[\frac{(x+y)}{(1+y)} + \frac{(x+y)}{(1+y)} \frac{I}{I_{in}} \right] = 1 - \epsilon_{CL} \quad (จ2.4)$$

จากสมการที่ (จ2.4) จะได้ค่าผิดพลาดของการส่งผ่านกระแสในวงจรจำกัดกระแส ϵ_{CL} ดังนี้

$$\epsilon_{CL} = \left(1 + \frac{I}{I_{in}} \right) \left(\frac{x+y}{1+y} \right) \quad (จ2.5)$$

$$\epsilon_{CL} = \left(1 + \frac{I}{I_{in}} \right) \left[1 - \left(\frac{\beta_5}{\beta_5 + 1} \right) \left(\frac{\beta_p^2 + 2\beta_p}{\beta_p^2 + 2\beta_p + 2} \right) \right] \quad (จ2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ จ2 ส่วนส่งผ่านกระแสของวงจรจำกัดกระแส

จ3 การหาค่าผิดพลาดของอัตราขยายกระแสในวงจรจำกัดกระแส

วงจรสะท้อนกระแสแบบมีจุดออกหลายจุดแบบ Wilson เมื่อนำจุดออกจำนวน A_i จุดมาต่อรวมกันจะได้เป็นวงจรสะท้อนกระแสแบบมีอัตราขยายกระแสเท่ากับ A_i เท่าดังแสดงในรูปที่ จ3 เมื่อ A_i คือค่าคงที่จำนวนเต็ม และสามารถเขียนเป็นสมการได้โดยใช้สมการที่ (น1.4.12) ในภาคผนวก ก เป็นหลัก ซึ่งจะแสดงได้ดังนี้

$$I_o = A_i \left[1 - \frac{(A_i + 1)(\beta + 1)}{\beta^2 + (A_i + 1)\beta + A_i + 1} \right] I_{ref} \tag{จ3.1}$$

ถ้า $\beta \gg (A_i + 1)$ จากสมการที่ (จ3.1) จะได้

$$I_o = A_i \left[1 - \frac{(A_i + 1)}{\beta} \right] I_{ref} = A_i(1 - \epsilon_{A_i}) I_{ref} \tag{จ3.2}$$

โดยที่ ϵ_{A_i} คือค่าผิดพลาดของอัตราขยายกระแสในวงจรสะท้อนกระแส สำหรับวงจรสะท้อนกระแส CM2 ในรูปที่ 5.2.3(ก) และ 5.2.4(ก) จะมีจุดออกเท่ากับอัตราขยายกระแส A_i จุดรวมกับอีกหนึ่งจุดออกสำหรับส่งผ่านกระแสไปยังวงจรสะท้อนกระแส CM3 ซึ่งจะได้จุดออกของวงจรสะท้อนกระแส CM2 เท่ากับ $A_i + 1$ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติหากนำไปใช้ประโยชน์ด้านการศึกษาไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุด ดังนั้นจากสมการที่ (จ3.2) จะได้ค่าผิดพลาดของอัตราขยายกระแสของวงจระสะท้อนกระแส CM2 เท่ากับ

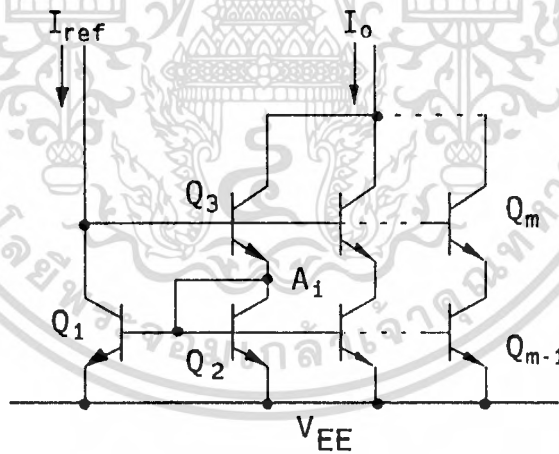
$$\epsilon_{A_i} = \frac{A_i + 2}{\beta_p} \tag{จ3.3}$$

เมื่อ β_p คือค่า β ของทรานซิสเตอร์ PNP ที่ใช้ในวงจระสะท้อนกระแส CM2 และสำหรับค่าผิดพลาดของอัตราขยายกระแสของวงจระสะท้อนกระแส CM3 ในรูปที่ 5.2.3(ก) และ 5.2.4(ก) จะมีค่าเท่ากับสมการที่ (จ3.2) ดังนี้

$$\epsilon_{A_i} = \frac{A_i + 1}{\beta_n} \tag{จ3.4}$$

เมื่อ β_n คือค่า β ของทรานซิสเตอร์ NPN ที่ใช้ในวงจระสะท้อนกระแส CM3 จากสมการที่ (จ3.3) และ (จ3.4) จะได้ว่า ค่าผิดพลาดรวมของอัตราขยายกระแสในวงจระจำกัดกระแสแบบปรับปรุงจะมีค่าเท่ากับ

$$\epsilon_{CM} \approx \frac{A_i + 2}{\beta_p} + \frac{A_i + 1}{\beta_n} \tag{จ3.5}$$

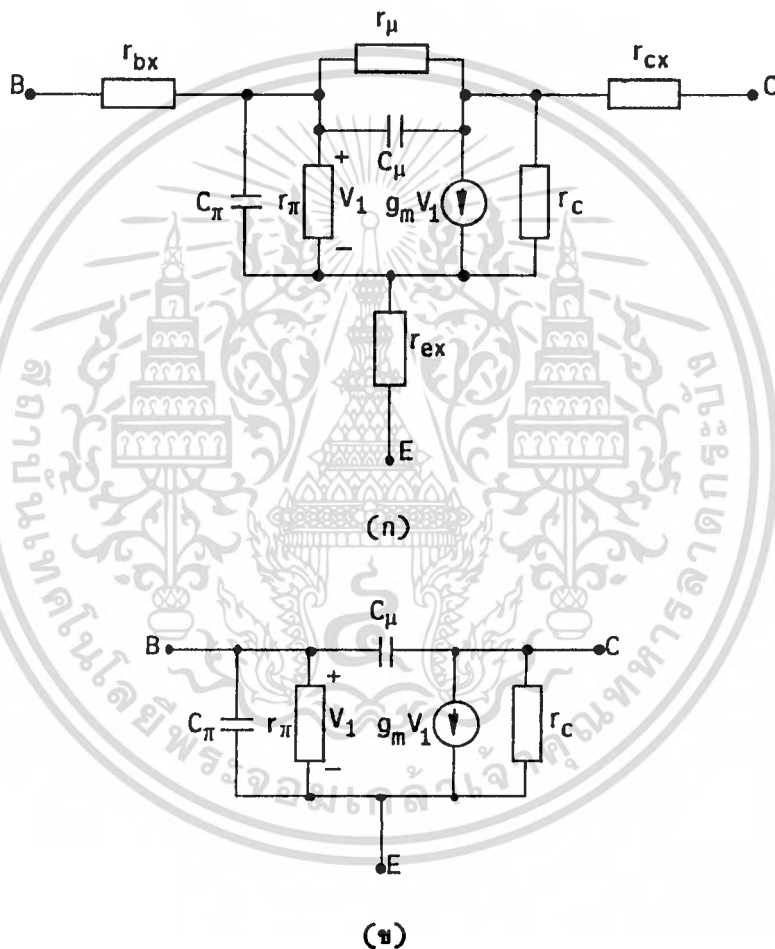


รูปที่ จ3 วงจระสะท้อนกระแสแบบมีอัตราขยายกระแส A_i

ภาคผนวก ฉ

ฉ1 วงจรสมมูลและแบบจำลองของทรานซิสเตอร์แบบไบโพลาร์

วงจรสมมูลของทรานซิสเตอร์แบบไบโพลาร์แสดงในรูปที่ ฉ1(ก) ค่าความต้านทาน r_{bx} , r_{cx} และ r_{ex} คือ ค่าความต้านทานที่เกิดจากหน้าสัมผัสของจุดต่อระหว่างสารกึ่งตัวนำ และสายที่ต่อออกมาถึงจุดต่อภายนอก ซึ่งจะมีค่าน้อยมากและสามารถที่จะตัดทิ้งไปได้ ส่วน r_{μ} และ r_c คือความต้านทานที่เกิดจากการไบอัสกลับของขา C กับขา B และขา C กับขา E ตามลำดับ สำหรับความต้านทาน r_{μ} จะมีค่าที่สูงมากเหมือนกับเป็นวงจรเปิด ดังนั้นวงจรสมมูลของทรานซิสเตอร์แบบไบโพลาร์สามารถเขียนใหม่ได้ดังแสดงในรูปที่ ฉ1(ข) [9] และเป็นวงจรสมมูลที่ใช้ในวิทยานิพนธ์นี้



รูปที่ ฉ1 (ก) วงจรสมมูลของทรานซิสเตอร์แบบไบโพลาร์

(ข) วงจรเสมือนที่ใช้ในวิทยานิพนธ์นี้,

สำหรับแบบจำลอง (model) ที่ใช้ในการเขียนแบบการทำงานด้วยโปรแกรม PSPICE จะใช้แบบจำลองของทรานซิสเตอร์แบบไบโพลาร์ที่มีอยู่ในแฟ้มข้อมูลชื่อ QNOM.LIB ในโปรแกรม PSPICE โดยแบบจำลองของทรานซิสเตอร์ได้เลือกออกมาสองแบบคือทรานซิสเตอร์ชนิด NPN ที่มี f_T เท่ากับ 350MHz และทรานซิสเตอร์ชนิด PNP ที่มี f_T เท่ากับ 165MHz แบบจำลองทั้งสองมีดังนี้ แต่ให้นำไปใช้ประโยชน์ด้านการคำนวณไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

*NPN TRANSISTOR

*

```
.MODEL QN NPN(IS=10E-15 ISE=1NA NE=4 ISC=1NA NC=4 BF=400 IKF=.1A
+ VAF=240 CJC=4PF CJE=5.7PF RB=3 RE=.5 RC=.2 TF=0.15NS TR=170NS
+ KF=4E-15 )
```

*

*PNP TRANSISTOR

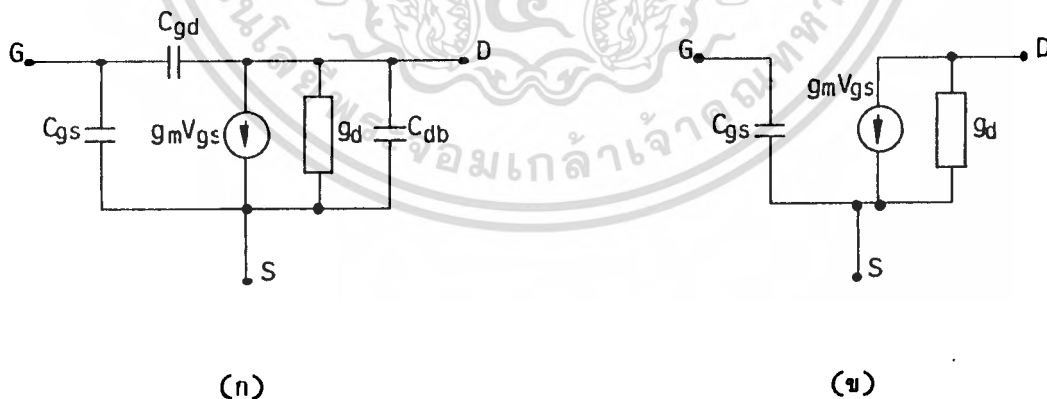
*

```
.MODEL QP PNP(IS=5E-14 ISE=45NA NE=4 ISC=45NA NC=4 BF=200
+ IKF=30MA VAF=240 CJC=3PF CJE=3PF RB=2 RE=3 RC=1.5 TF=1.4NS
+ TR=15NS KF=1E-15)
```

*

ฉ2 วงจรสมมูลและแบบจำลองของมอสทรานซิสเตอร์

วงจรสมมูลของมอสทรานซิสเตอร์แสดงในรูปที่ ฉ2(ก) ในการใช้งานของมอสทรานซิสเตอร์ในวิทยานิพนธ์นี้จะกำหนดให้มอสทรานซิสเตอร์ทำงานในช่วงอิมิตัว การทำงานของมอสทรานซิสเตอร์ในช่วงอิมิตัวจะเป็นผลให้แชนแนล (channel) ที่ปลายด้านขาเดรนแคบมากและศักดาที่ขาเดรนจะรบกวนต่อแชนแนลหรือประจุที่ขาเกตน้อยมาก จึงสามารถกล่าวได้ว่า C_{gd} เท่ากับศูนย์ [9], [13] ส่วน C_{db} เป็นประจุระหว่างขาเดรนและขาซอส ซึ่งจะมีค่าน้อยมากและสามารถตัดทิ้งไปได้ ดังนั้นวงจรสมมูลของมอสทรานซิสเตอร์สามารถเขียนใหม่ได้ดังแสดงในรูปที่ ฉ1(ข)



รูปที่ ฉ2 (ก) วงจรสมมูลของมอสทรานซิสเตอร์

(ข) วงจรเสมือนที่ใช้ในวิทยานิพนธ์นี้

สำหรับแบบจำลองของมอสทรานซิสเตอร์ที่ใช้ในการเขียนแบบการทำงานทางด้านผลตอบสองทาง ความถี่ในโปรแกรม PSPICE ในวิทยานิพนธ์นี้ได้ใช้วงจรสมมูลในรูปที่ ฉ2(ข) และแบบจำลองที่เสนอขึ้นในเอกสารอ้างอิงที่ [28] ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

* NMOS

*

.MODEL NM NMOS LEVEL=2 VTO=1.5 GAMMA=1.4 LAMBDA=0.01
+MJ=0.5 RSH=25 UO=580 AF=1.2 KF=1E-26 MJSW=0.3 CGBO=200E-12
+CGSO=350E-12 CGDO=350E-12 CJ=300E-6 CJSW=500E-12 LD=0.4U TOX=80N

*

* PMOS

*

.MODEL PM PMOS LEVEL=2 VTO=-1.2 GAMMA=0.4 LAMBDA=0.01
+MJ=0.5 RSH=90 UO=230 AF=1.2 KF=1E-26 MJSW=.25 CGBO=200E-12
+CGSO=350E-12 CGDO=350E-12 CJ=150E-6 CJSW=400E-12 LD=0.5U TOX=80N

*

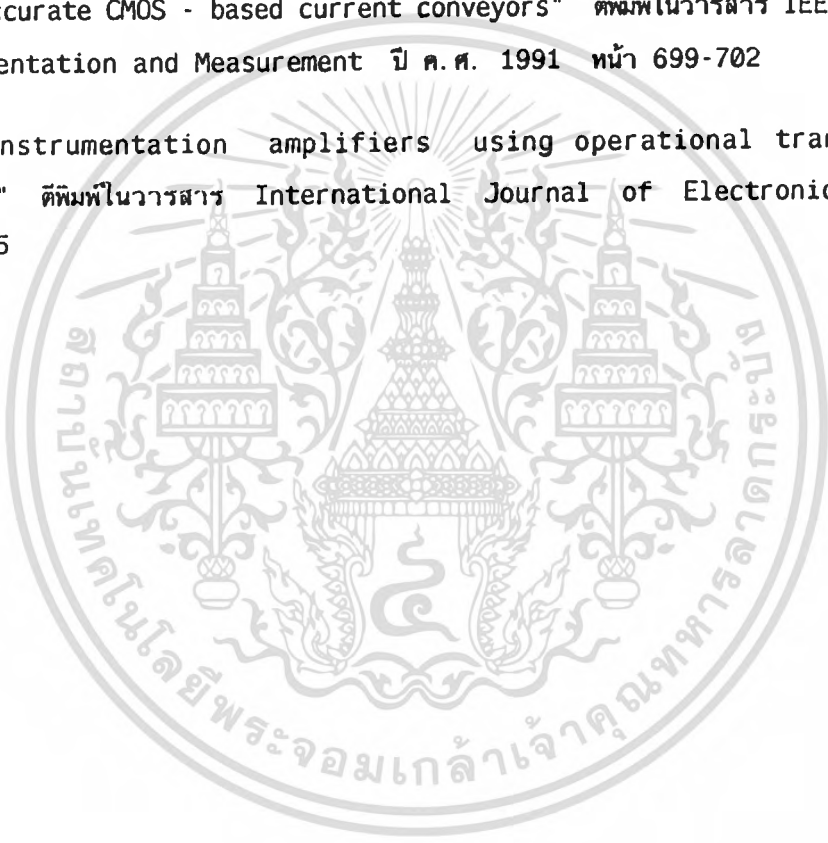


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ช

บทความที่ได้รับการตีพิมพ์ในวารสารต่างประเทศในวิทยานิพนธ์นี้มี 4 บทความดังต่อไปนี้

1. "OTA - based electronically tunable voltage - controlled resistance converter" ตีพิมพ์ในวารสาร International Journal of Electronics ปี ค.ศ. 1989 หน้า 81-85
2. " Integrable voltage - controlled and current - controlled nonlinear resistances" ตีพิมพ์ในวารสาร IEE Proceedings Part G ปี ค.ศ. 1990 หน้า 238-246
3. "Accurate CMOS - based current conveyors" ตีพิมพ์ในวารสาร IEEE Transactions on Instrumentation and Measurement ปี ค.ศ. 1991 หน้า 699-702
4. "Instrumentation amplifiers using operational transconductance amplifiers" ตีพิมพ์ในวารสาร International Journal of Electronics ปี ค.ศ. 1991 หน้า 511-515



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OTA-based electronically tunable voltage-controlled resistance converter

WANLOP SURAKAMPONTORN†, SUPAKIT JUTAVIRIYA†
and VANCHAI RIEWRUJA†

An operational transconductance amplifier (OTA) based wide-tunable-range voltage-controlled resistance converter circuit, where the magnitude of the converted resistance can be electronically varied, is proposed in this paper. The circuit is realized through the use of an active network, termed an 'electronically tunable second-generation current conveyor' (ECCII), which is a current conveyor with electronically variable properties. The realization scheme provides both a positive and a negative resistance and employs OTAs as the only active elements.

1. Introduction

It is well known that negative and positive resistances that can be electronically tuned are very useful in the field of active networks and oscillators. Many general resistance conversion circuits have been proposed in the literature (Pookaiyaudom *et al.* 1978, Regtien 1979, Surakampontorn and Junnapiya 1986). However, the design methods are only suitable for implementation in monolithic integrated circuit form. In addition, their linear tunable range is limited to be less than two decades. Recently, there has been a great deal of interest in the operational transconductance amplifier (OTA) (Malvar 1982, Geiger and Sanchez-Sinencio 1985, Khan and Ahmed 1987). This is due to the fact that OTAs are low-cost devices and their transconductance gain g_m can be linearly controlled over more than four decades by means of an external bias current. In this paper, an electronically tunable second-generation current conveyor (ECCII) realized using OTAs as the only active element is proposed. The ECCII is then employed to implement a grounded and a floating tunable general resistance converter, where both a positive and a negative resistance can be realized. Experimental and simulation results demonstrating the circuit's linear tunable range and dynamic range are presented. Although emphasis is placed on the OTA-based circuit, the proposed realization scheme is also suitable for implementation in monolithic integrated form.

2. Circuit description

The proposed tunable grounded voltage-controlled resistance converter is shown in Fig. 1. The active network formed by OTA1, OTA2 and R_1 is an OTA-based ECCII. Its terminal characteristic can be described by the following matrix equation:

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ (g_{m1}R)/(1 + g_{m1}R) & 0 & 0 \\ 0 & \pm g_{m2}R_1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (1)$$

Received 6 June 1988; accepted 8 August 1988.

† Faculty of Engineering, King Mongkut's Institute of Technology, Ladkrabang, Bangkok 10520, Thailand.

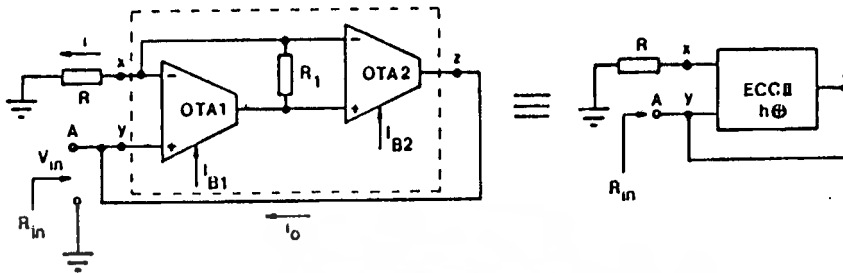


Figure 1. Proposed OTA-based grounded-resistance converter.

where R is a given resistance, g_{m1} and g_{m2} are the transconductance gains of OTA1 and OTA2, respectively. The transconductance gain is given by $g_m = I_B/(2V_T)$, where I_B is the bias current and V_T denotes the thermal voltage kT/q .

From (1), if we choose $g_{m1}R \gg 1$, then the ECCII can be described by the following set of equations:

$$i_y = 0; \quad v_y \cong v_x \quad \text{and} \quad i_z = \pm h \cdot i_x = \pm (R_1 \cdot I_{B2}/(2V_T)) \cdot i_x \quad (2)$$

It is clearly seen that the current transfer ratio h of the current conveyor can be varied by electronic means. The plus and minus signs in (2) denote the positive and negative current conveyor, respectively. It should be pointed out that the ECCII in Fig. 1 realizes ECCII \oplus and, if the terminals of OTA2 is interchanged, then the circuit will realize ECCII \ominus .

The operation of the resistance converter can now be explained as follows. Assuming $v_{in} > 0$, an input voltage v_{in} at port A will transfer to the resistance R and convert to a signal current $i = +v_{in}/R$ to flow out of port x. The ECCII then amplifies the signal current and produces an output current equal to $i_o = h \cdot i$, which will flow out of port A. By inspecting the input voltage polarities and the direction of the output current at port A, we can readily see that the input resistance R_{in} looking into port A is equal to

$$R_{in} = -R/h = -R(2V_T/I_{B2}) \quad (3)$$

which is in the form of an electronically tunable negative resistance. On the other hand, if we interchange the OTA2 input terminals, the circuit will realize an electronically tunable positive resistance. In addition, if a floating voltage-controlled resistance is required, the circuit can be made by cascading two grounded circuits in a symmetrical manner.

The major factors that contribute to the distortion and non-linearity in the circuit can be classified as follows. The first factor that will contribute to the inaccuracy of the circuit is due to the ohmic drop across the input stage of the OTA1. From (1), if we let $r_{e1} = 1/g_{m1}$, then the relationship between v_x and v_y can be written as

$$v_x \cong [R/(2r_{e1} + R)]v_y \quad (4)$$

We can see that the voltage at port y will accurately transfer to port x only if the magnitude of the given resistance R is much larger than $2r_{e1}$ or $R \gg 2r_{e1}$. For example, if $I_{B1} = 500 \mu A$ or $r_{e1} = 52 \Omega$ and $R = 10 \text{ k}\Omega$, then the transfer error is about 1.03%. The second factor affecting the nonlinearity of the circuit is due to the limited linear range of the input stage of OTA2. In order to minimize this error, the

voltage swing across the resistor R_1 should be kept less than the limited linear range. The third factor is due to the bias current of the input stage of OTA1 and OTA2. These currents, with the resistor R , will produce an output offset current at port z . However, this offset current can be minimized by using a low value of R . The last factor is due to the temperature dependence of R_{in} . If this temperature influence is a major interest, it can be compensated by using a current source that is proportional to the absolute temperature (Pookaiyudom *et al.* 1979).

3. Experimental results

To verify the dynamic range and tuning rang experimentally, the resistance converter circuit of Fig. 1 was constructed using 13 600-type OTAs and 1% tolerance discrete resistors. Figure 2 shows the measured characteristics of the grounded resistance conversion circuit for both positive and negative converted resistances. We have used $R = 10\text{ k}\Omega$, $R_1 = 52\ \Omega$, $I_{B1} = 100\ \mu\text{A}$, and I_{B2} is varied from $250\ \mu\text{A}$ to $2000\ \mu\text{A}$. For these values a dynamic range of approximately $\pm 1\text{ V}$ is observed. Figure 3 shows the plot of the converted resistance R_{in} as a function of the current I_{B2} . We can see that R_{in} can be linearly and electronically controlled over more than three decades using the current I_{B2} . Close agreement between the expected values and the measured values have been demonstrated by the plot.

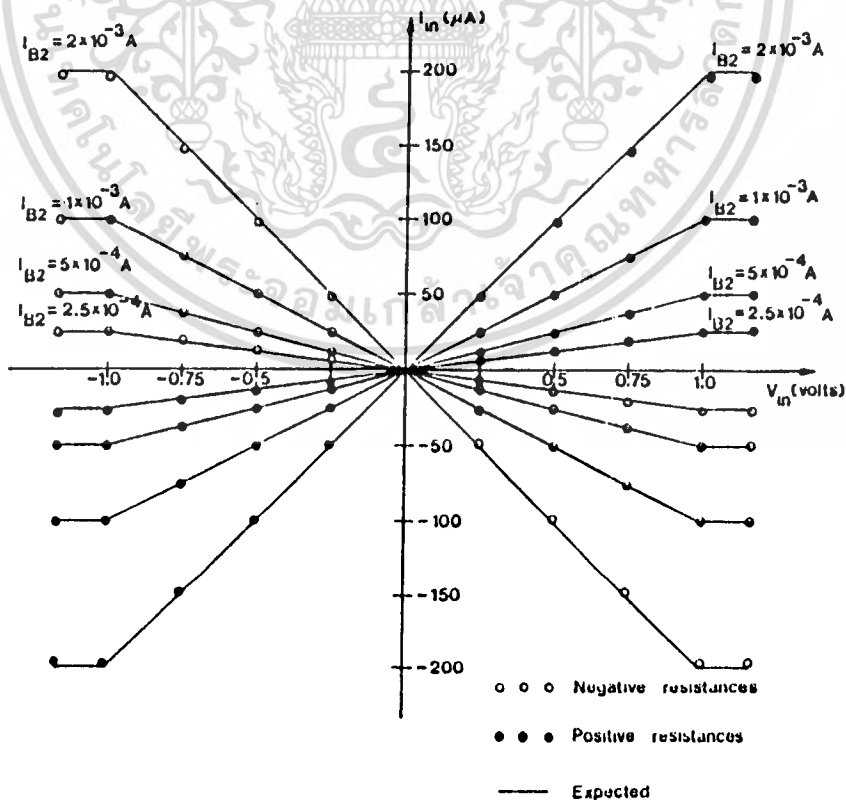


Figure 2. Measured characteristics of the circuit in Fig. 1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

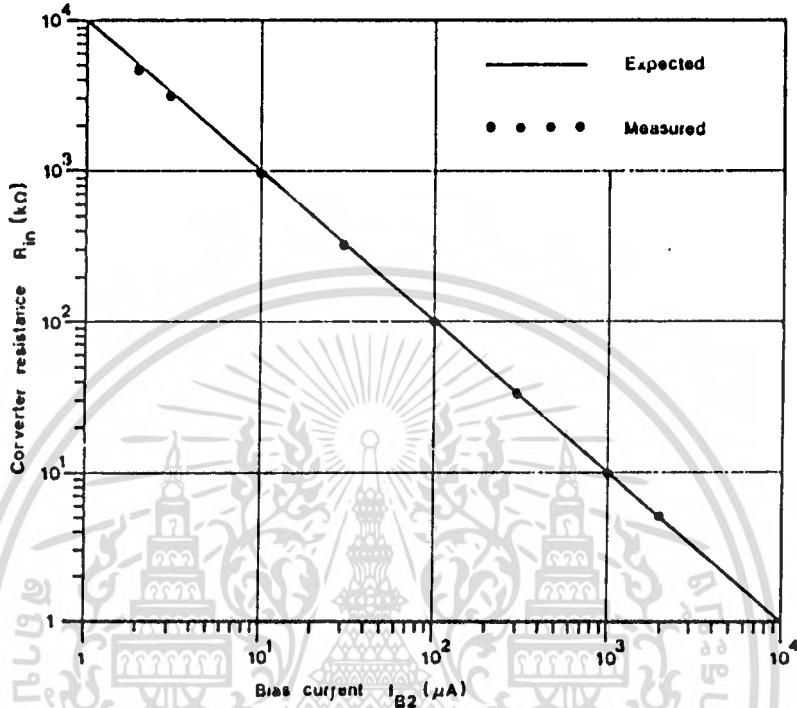


Figure 3. Plots of the converter resistance R_{in} against the bias current I_{B2} .

4. Conclusion

In this paper, an OTA-based electronically tunable second-generation current conveyor (ECCII) has been realized. The conveyor is then employed to implement a general resistance converter, where both a positive and a negative resistance can be realized in the circuit and its magnitude can be controlled by electronic means. The performance of the circuit has been verified experimentally. It should be noted that although in the work only the resistance converter is mentioned, the proposed ECCII can also be used to realize active circuit elements like those of a gyrator, a frequency-dependent negative resistance or an oscillator.

ACKNOWLEDGEMENT

The authors wish to thank the science and technology development board of Thailand for the scholarship awarded to S. Jutaviriya, without which this work could not have been carried out.

REFERENCES

- GEIGER, L. R., and SANCHEZ-SINENCIO, E., 1985, Active filters using operational trans-conductance amplifiers: a tutorial. *I.E.E. Circuits and Devices Magazine*, 2, 20-32.
- KHAN, I. A., and AHMED, M. T., 1987, Wide-range electronically tunable multifunctional OTA-C filter for instrumentation applications. *I.E.E.E. Transactions on Instrumentation and Measurement*, 36, 13-17.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- MALVAR, H. S., 1982, Electronically controllable active filters with operational trans-conductance amplifiers. *I.E.E.E. Transactions on Circuits and Systems*, 29, 333-336.
- POOKAIYAUDOM, S., DEJLAN, K., and WATANACHAIPRATEEP, C., 1979, An integrable electronically variable phase shifter. *Proceedings of the I.E.E.E.*, 67, 183-185.
- POOKAIYAUDOM, S., SURAKAMPONTORN, W., and KUHANONT, T., 1978, Integrable electronically variable general resistance converter—a versatile active circuit element. *I.E.E.E. Transactions on Circuits and Systems*, 25, 344-353.
- REGTIEN, P. P. L., 1979, Floating current-controlled resistance. *International Journal of Electronics*, 46, 273-280.
- SURAKAMPONTORN, W., and JUNNAPIYA, S., 1986, Electronically variable general-resistance circuit. *International Journal of Electronics*, 60, 281-285.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Integrable voltage-controlled and current-controlled nonlinear resistances

V. Riewruja, MEng
 W. Surakamponorn, PhD
 C. Surawatpunya, DEng

Indexing terms: Nonlinear systems, Integrated circuits

Abstract: In the paper, a new circuit element, termed a current limiter, is introduced. A technique based on the use of the current limiter is then proposed for the realisation of nonlinear resistances. Floating and earthed nonlinear resistances, working in both a voltage-controlled mode and a current-controlled mode, can be implemented in such a realisation scheme. The design principle is suitable for implementation in monolithic integrated form. Experimental results showing the accuracy and linearity of the circuits are also presented.

1 Introduction

In general, a circuit element that possesses a nonlinear characteristic, particularly a nonlinear resistance [1], may find application as a basic active element in the implementation of a negative-resistance oscillator [2], a frequency doubler, a high-speed A/D convertor [3] or an autonomous circuit used for experimental observation of chaotic phenomena in a piecewise-linear dynamic system [4].

One fundamental approach that can usually be employed to realise nonlinear resistances is through the use of an inherently nonlinear characteristic of semiconductor devices such as the tunnel diode, FET or UJT [5, 6]. However, the dynamic range achieved by this technique is restricted to a small size, since the component resistances are dependent on the device parameters and are predetermined. Alternatively, an approach based on a piecewise-linear approximation, where precision piecewise-linear networks are combined and proportioned to produce a desired function, has been shown to give a dependable nonlinear resistance [7, 8]. For example, in Reference 9 L.O. Chua *et al.* successfully used operational amplifiers, transistors, diodes and linear resistors as circuit building blocks for synthesising a large class of driving-points and transfer characteristics. However, this method is uneconomical for implementation in monolithic integrated form, since each op amp, individually, will require a substantial chip area. Based on the same approximation, Pookaiyaudom *et al.* [10, 11] proposed an integrable circuit principle for synthesising voltage-controlled nonlinear impedances, where

differential voltage-to-current convertors, current mirrors and linear resistors are used as circuit building blocks. Later, Pookaiyaudom *et al.* employed the same integrated circuit building blocks to synthesise current-controlled nonlinear impedances [12]. However, these circuits are designed only for use in either a current or voltage-controlled mode, so the applications are rather limited.

The aim of this article is to propose a method for realising nonlinear resistances that are operated in the current mode and can be implemented in monolithic integrated form. Instead of using the conventional voltage limiters [13] or differential voltage-to-current convertors [10-12] as basic building blocks, a nonlinear circuit element, named a current limiter, is introduced. We then employ the current limiter to implement floating and earthed nonlinear resistances, where both a voltage-controlled type and a current-controlled type can be realised. Some applications of the nonlinear resistances are also included.

2 Current limiters

The basic principle of the proposed current limiter (abbreviated as CL) circuit is shown in Fig. 1a. Transistors Q_1 , Q_2 , Q_3 and Q_4 form a negative current mirror forcing the current I_1 to equal I_2 . Q_3 functions as a current follower and, at the same time, provides a fixed bias voltage to node X, which in this case is approximately at earth potential. Diode D_1 provides a feedback path for the current from node Y flowing into node X.

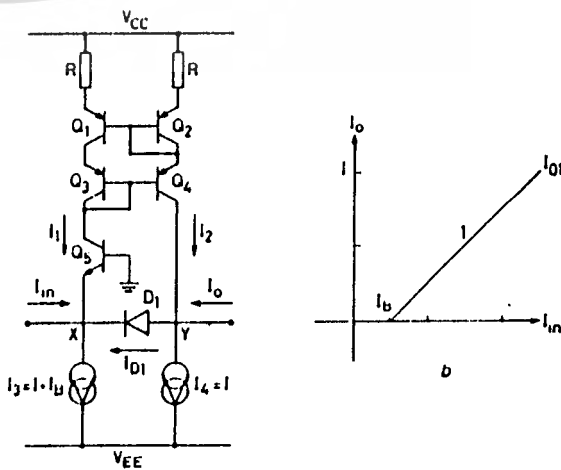


Fig. 1 Basic current limiter
 a Circuit diagram b Transfer characteristic curve

Paper 7375G (E10, E3), first received 18th October 1989 and in revised form 16th January 1990

The authors are with the Faculty of Engineering, King Mongkut's Institute of Technology, Ladkrabang, Bangkok 10520, Thailand

Consider the circuit in Fig. 1a. If I_{in} is an input current and I_B is a breakpoint current, the node equations are

$$\text{node X: } I_3 = I_{in} + I_{D1} + I_1 \quad (1)$$

$$\text{node Y: } I_4 = I_2 + I_0 - I_{D1} \quad (2)$$

Since the negative current mirror forces $I_1 = I_2$ and we set $I_3 = I + I_B$ and $I_4 = I$, then solving for I_{D1} and I_0 we get

$$I_{D1} = (I_B - I_{in})/2 \quad (3)$$

$$I_0 = I_{in} - I_B + 2I_{D1} \quad (4)$$

We can see from eqn. 4 that, if $I_{in} \leq I_B$, the output current $I_0 = 0$. It should be noted that, at the point where $I_{in} = I_B$, the diode current $I_{D1} = 0$, which means that the diode is cut off.

For the case of $I_{in} > I_B$, current $I_{D1} = 0$ since there is no current flowing through D_1 . Therefore, from eqns. 3 and 4, the output current becomes

$$I_0 = I_{in} - I_B \quad (5)$$

The transfer characteristic of the limiter can be shown as in Fig. 1b and the output current can be stated as

$$I_{01} = \begin{cases} 0 & \text{for } I_{in} \leq I_B \\ I_{in} - I_B & \text{for } I_{in} > I_B \end{cases} \quad (6)$$

where I_{01} denotes the output current which is defined only in the first quadrant of the transfer characteristic curve. It should be noted that the maximum output current is limited by the current I_4 .

In practice, there are two major limitations on the current limiter of Fig. 1. First, to operate correctly, the voltage at point Y must be fixed at approximately earth potential. Secondly, the slope of the transfer characteristic is restricted to 1. These restrictions will prevent the circuit from realising a general nonlinear function. The modified circuit, alleviating these restrictions, is shown in Fig. 2a. Transistor Q_6 and diode D_2 are employed to provide a fixed bias voltage at point Y and to separate the output circuit from the input circuit, which it might otherwise affect. The slope of the transfer curve is now determined by the value of the current gain A_i of the multiple current mirrors. In addition, the circuit provides two output currents that flow in an opposite direction, which will be an advantage for implementing floating nonlinear elements. The output currents of the circuit in Fig. 2a, which are a function of the current I_B and the gain A_i , can be now written as

$$I_{01}(A_i, I_B) = \begin{cases} 0 & \text{for } I_{in} \leq I_B \\ A_i(I_{in} - I_B) & \text{for } I_{in} > I_B \end{cases} \quad (7)$$

and

$$I_{04}(A_i, I_B) = \begin{cases} 0 & \text{for } I_{in} \leq I_B \\ -A_i(I_{in} - I_B) & \text{for } I_{in} > I_B \end{cases} \quad (8)$$

where $I_{01}(A_i, I_B)$ and $I_{04}(A_i, I_B)$ denote the output currents in the first and fourth quadrants of the transfer curve, respectively. Further, we will name the current-limiters of the eqns. 7 and 8 $CL_1(A_i, I_B)$ and $CL_4(A_i, I_B)$, respectively.

By using the same principle, the circuit in Fig. 3a gives the output currents in the second and third quadrants, which can be stated as

$$I_{02}(A_i, I_B) = \begin{cases} 0 & \text{for } I_{in} \geq -I_B \\ A_i(|I_{in}| - I_B) & \text{for } I_{in} < -I_B \end{cases} \quad (9)$$

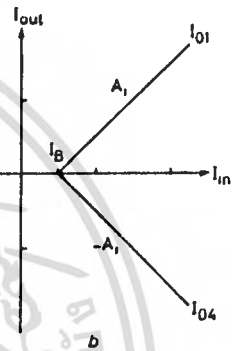
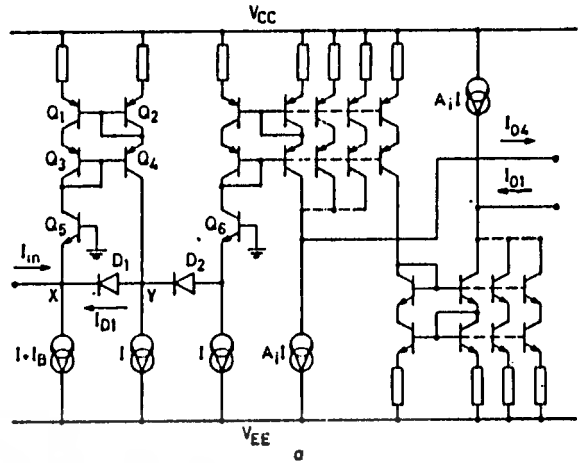


Fig. 2 Modified current limiter for $I_{in} > 0$
a Circuit diagram b Transfer characteristic curve

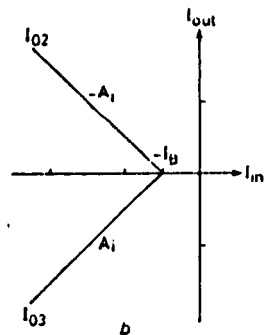
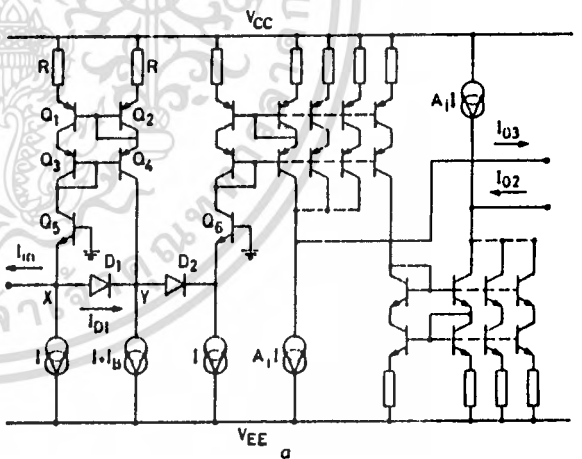


Fig. 3 Modified current limiter for $I_{in} < 0$
a Circuit diagram b Transfer characteristic curve

and

$$I_{03}(A_i, I_B) = \begin{cases} 0 & \text{for } I_{in} \geq -I_B \\ -A_i(|I_{in}| - I_B) & \text{for } I_{in} < -I_B \end{cases} \quad (10)$$

and their corresponding current limiters are named $CL_2(A_i, I_B)$ and $CL_3(A_i, I_B)$, respectively. For the current gain circuit the simple multiple current mirror is employed to demonstrate the basic concept. However, in an actual monolithic integrated circuit, the current gain cell of Reference 14 can be used. Consequently, the slope of the transfer curve can be controlled by electronic means.

3 Nonlinear resistance convertors

3.1 Nonlinear current generators

The application of current limiters for realisation of nonlinear functions can now be depicted as in Fig. 4. The multiple output current-follower stage is a circuit that generates, from the input current I_{in} , multiple output currents, both in the same and opposite directions. The number of the output currents is determined by the number of the current limiters required to synthesise a desired nonlinear characteristic. In general, if M, N, P

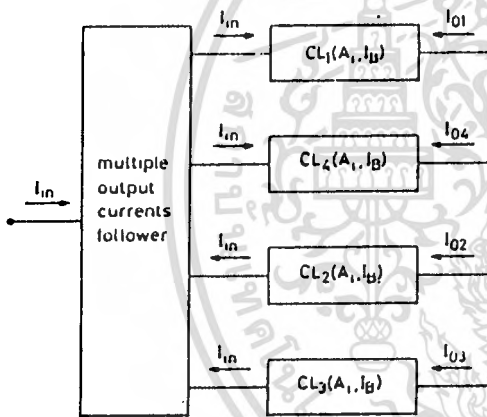


Fig. 4 Block diagram of nonlinear current generator

and Q are the number of current limiter circuits CL_1, CL_2, CL_3 and CL_4 , respectively, required to realise the nonlinear function, then the output current I_{out} can be written as

$$I_{out} = \sum_{i=1}^M I_{01}^{(i)}(A_i, I_B) + \sum_{j=1}^N I_{02}^{(j)}(A_j, I_B) + \sum_{k=1}^P I_{03}^{(k)}(A_k, I_B) + \sum_{l=1}^Q I_{04}^{(l)}(A_l, I_B) \quad (11)$$

For example, as depicted in Fig. 5b, the realisation of the nonlinear transfer curve of Fig. 5a will require two CL_1 circuits, one CL_2 circuit and one CL_4 circuit so $M = 2, N = Q = 1$ and $P = 0$. Therefore, in this case, the output current can be expressed as

$$I_{out} = I_{01}(1, 0) + I_{01}(2, 150) + I_{02}(2, 0) + I_{04}(2, 100) \quad (12)$$

where the currents I_B are in microamperes. Fig. 5c shows the corresponding measured result, which has experimentally confirmed that the realisation of the nonlinear function of Fig. 5a can be accurately carried out by using current limiters. For the sake of convenience, in the fol-

lowing Section a circuit that provides a nonlinear current, as in eqn. 11, will be referred to as a nonlinear current generator.

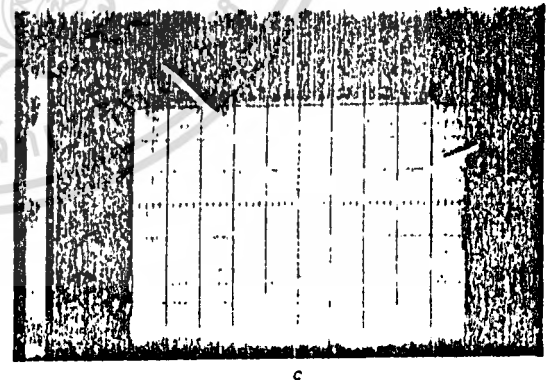
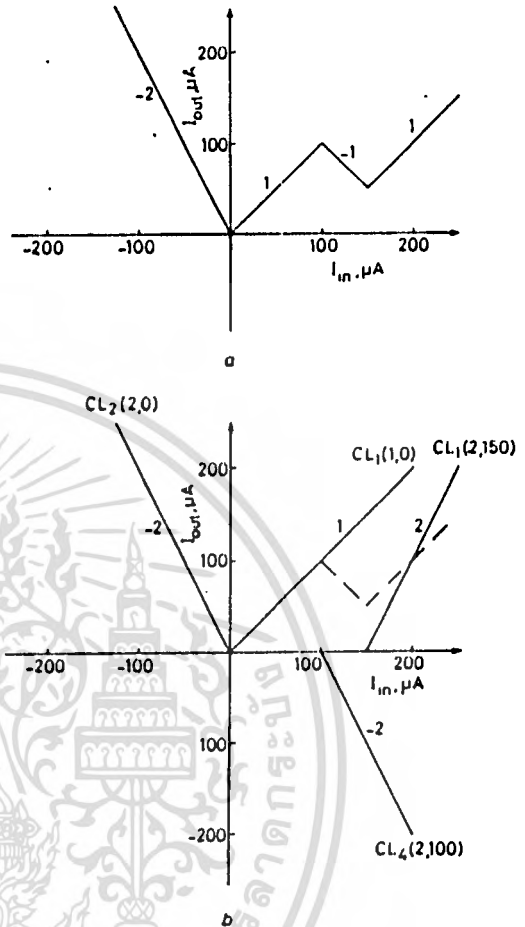


Fig. 5 Realisation of a nonlinear junction
 a Example of desired nonlinear function
 b Current limiters required for realisation of nonlinear function in a
 c Measured result (vertical scale: 50 μA/div; horizontal scale: 100 μA/div)

3.2 Current-controlled nonlinear resistance convertors

We now employ the nonlinear current generator of Fig. 4 to realise nonlinear resistances. Fig. 6 shows the basic principle of the current-controlled nonlinear resistance convertor, where terminal A is the controlled terminal [15]. Transistors Q_1 and Q_2 and the current mirror CM_1 function as a voltage follower that will accurately transfer

the voltage at point B into point A. Transistor Q_3 and the current mirrors CM_2 and CM_3 form the multiple current follower, which will generate and supply the input currents for the current limiters of the nonlinear current generator.

ferred to point A. By inspecting the direction of the input current, the voltage polarity developed across points A and C, it is clearly seen that, in this case, the input impedances looking into terminals A and C are negative. In addition, either terminal A or C can be supplied with a

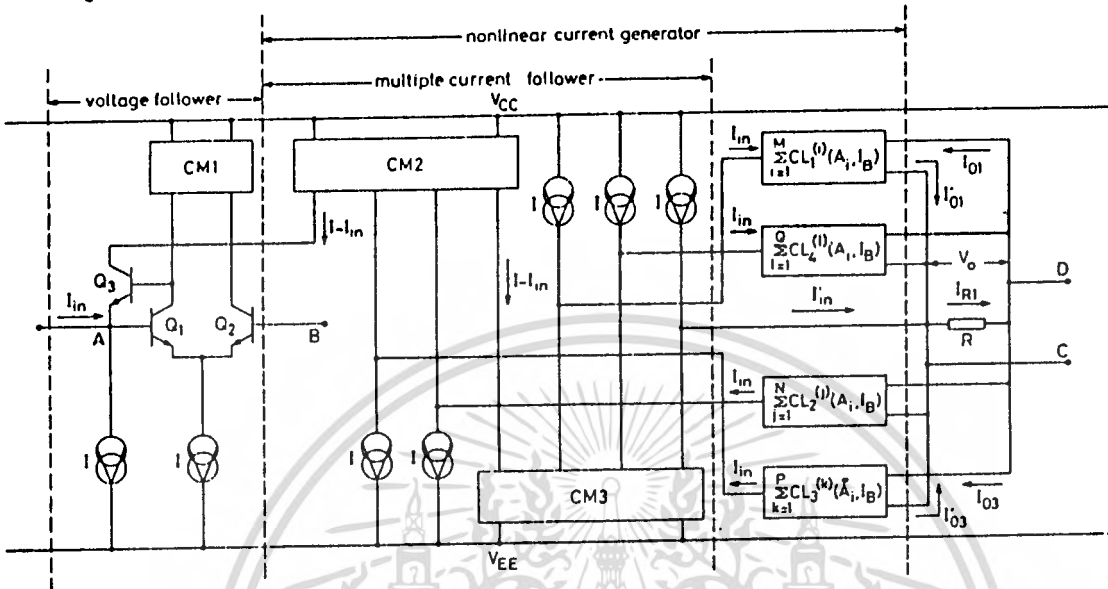


Fig. 6 Basic circuit for simulation of current-controlled nonlinear resistance convertor

For the purpose of simplicity, the operation of the circuit will be explained only for the currents and voltages determined by limiter $CL_1^{(i)}$. Let the inward-flowing controlled current at point A be equal to I_{in} , which will see a low impedance path into the emitter of Q_3 . Due to the current I_{in} , $CL_1^{(i)}$ generates two output currents I_{O1} and I_{O1} , which are equal in magnitude, but flowing in opposite directions. These currents cause the current I_{R1} , where $|I_{R1}| = |I_{O1}| = |I_{O1}|$, to flow through the converted resistance R from point C to point D. At the same time, the current I_{in} which is equal to I_{in} causes I_{in} to flow out of point C. Consequently, the voltage at point C is positive with respect to point D. Let us consider the case where the negative voltage at point D is fed back to point B (or point D is connected to point B) and points A and C are used as input terminals. Let us assume, for the moment, that the voltage at point B is accurately trans-

reference by an external circuit at any voltage. Therefore, in this case, the circuit functions as a floating current-controlled nonlinear negative resistance convertor. On the other hand, if point C is connected to point B, the current I_{in} is connected to point D and points A and D are input terminals, then the circuit will function as a floating current-controlled nonlinear positive resistance convertor.

3.3 Voltage-controlled nonlinear resistance convertors

The earthed voltage-controlled nonlinear resistance convertor is shown in Fig. 7. Transistors Q_1 and Q_2 and the current mirror CM_1 form a voltage follower circuit that will transfer the input voltage at the controlled terminal A into terminal B. The voltage drop across the converted resistance R is then converted into a signal current I_{in} ,

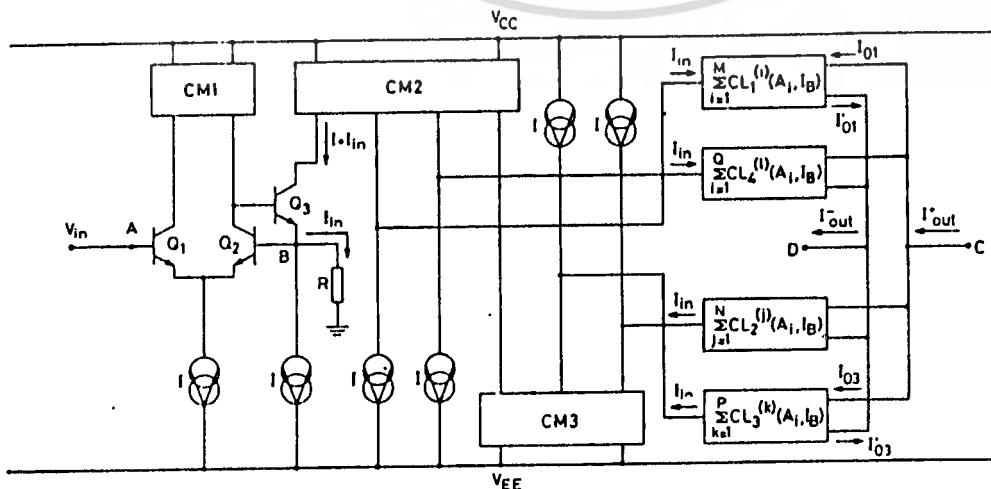


Fig. 7 Basic circuit for earthed voltage-controlled nonlinear resistance convertor

flowing through the current follower Q_3 of the multiple current follower and will provide the currents I_{in} for the current limiters. If the response for the $CL^{(1)}$ only is considered, we can see from Fig. 7 that the $CL^{(1)}$ causes inward-flowing current at point C and outward-flowing current at point D. Therefore, if point C or point D is connected to terminal A, the circuit will function as a positive or a negative earthed voltage-controlled nonlinear resistance convertor, respectively. For the voltage-controlled mode, usually, if a floating converted nonlinear resistance is required, the circuit can be made by cascading two earthed circuits in a symmetrical manner [8, 11]. However, a more practical realisation scheme is shown in Fig. 8, in which the transistors Q_1 , Q_2 and Q_3 and the current mirror CM_1 function as a voltage follower and current follower circuit and the circuit on the left hand side of the dotted-line a-a' is the circuit in Fig. 7. In this case, the positive and negative nonlinear resistances can then be obtained by feedback from points C to A and D to A' or C to A' and D to A, respectively.

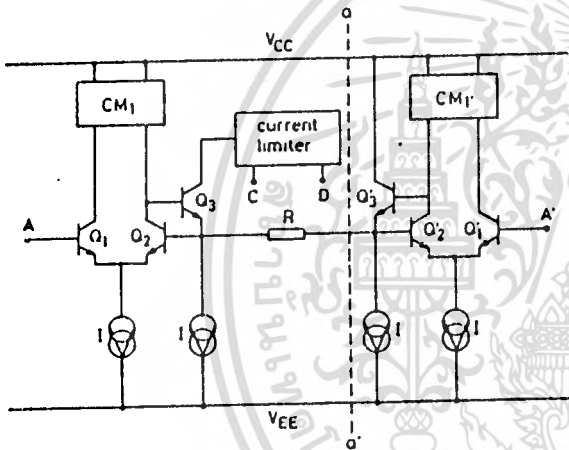


Fig. 8 Basic circuit for floating voltage-controlled nonlinear resistance convertor

3.4 Performance analysis

3.4.1 Errors in the nonlinear resistance convertor

Deviations from ideal performance of the nonlinear resistance convertor are due to mismatching, low β values and finite value of the base resistances of the active elements being used. The major factors that contribute to the inaccuracy are discussed below.

The first error is due to the voltage follower circuit in Fig. 6, which is formed by transistors Q_1 , Q_2 and Q_3 and the negative current mirror CM_1 . From routine circuit analysis, the percentage of transconductance inaccuracy is approximately given by

$$\frac{\delta g_m}{g_m} \approx \left[\frac{R_B}{\beta_1 \beta_3 R} + \frac{2r_e}{\beta_3 R} \right] \times 100\% \quad (13)$$

where R is a given resistance, R_B is the base-spreading resistance of Q_1 and Q_2 , r_e is equal to V_T/I and β_1 and β_3 are the current gains of the nnp transistors Q_1 and Q_3 , respectively. If $R_B = 200 \Omega$, $I = 500 \mu A$, $\beta_1 = \beta_3 = 100$ and $R = 1 k\Omega$, then a transconductance error of about 0.106% is expected. This error can be further reduced if a large value of R is used or Q_3 is replaced by a Darlington pair.

The second error is associated with the current limiters in Figs. 2 and 3. Since both circuits, and also the error,

are similar, only the error due to the current limiter of Fig. 2 is discussed. This error can be expressed as

$$\begin{aligned} v_{CL} &\approx \left(1 + \frac{I}{I_{in}}\right) \left\{ 1 - \left(\frac{\beta_N}{\beta_N + 1} \right) \left(\frac{\beta_P^2 + 2\beta_P}{\beta_P^2 + 2\beta_P + 2} \right) \right\} \\ &\quad \pm \left\{ \frac{\Delta V_{BE1}}{V_T + IR} \right\} \\ &\approx \left(1 + \frac{I}{I_{in}}\right) (1 - \gamma_N K_P) \pm \left\{ \frac{\Delta V_{BE1}}{V_T + IR} \right\} \quad (14) \end{aligned}$$

where β_N and β_P are the current gains of the nnp transistors Q_3 and Q_6 and the pnp transistors Q_1 , Q_2 , Q_3 and Q_4 , respectively, ΔV_{BE1} is the base-emitter offset voltage of Q_1 and Q_2 , V_T is the usual thermal voltage and R is the value of the emitter resistors associated with Q_1 and Q_2 . The first term in the equation is the offset of finite β , where, ideally, the parameters γ_N and K_P must equal unity. If we assumed that $\beta_N = 100$, $\beta_P = 20$ and I_{in} is 99% of the bias current I , the error due to the effect of finite β at 99% current swings is approximately 2.9%. For the second term, if ΔV_{BE} mismatch is ± 0.25 mV, current $I = 500 \mu A$ and $R = 1 k\Omega$, then the worst-case error due to ΔV_{BE1} is 0.05%.

The third error is due to the multiple current mirrors. The error associated with the multiple current mirrors is given by

$$v_{CM} \approx \left(\frac{A_1 + 1}{\beta} \pm \frac{\Delta V_{BE}}{V_T} \right)_P + \left(\frac{A_1 + 1}{\beta} \pm \frac{\Delta V_{BE}}{V_T} \right)_N \quad (15)$$

where the subscripts P and N refer to pnp and nnp transistors used in the current mirrors, respectively, and A_1 is the current gain of the multiple current mirrors. It has been assumed, for convenience, that β of transistors of similar type is the same.

3.4.2 High frequency response

High frequency response of the nonlinear resistance convertor circuits, as shown in Figs. 6 and 7, is limited by the bandwidth of the negative current mirror, which is approximately equal to

$$f_{3dB} \approx f_T / (A_1 + 2) \quad (16)$$

of the pnp transistor being used. This response would be further improved by use of the recently reported new process of vertically integrated pnp fabrication, which can be used to build a pnp transistor with an f_T of 200 MHz [16]. In addition, since diodes D_1 and D_2 function as switching diodes in the current limiters, their storage time should be small to prevent distortion of the output signal arising at high frequencies due to the switching effects of the diode.

4 Experimental results and application examples

4.1 Experimental and simulation results

To demonstrate the circuit performance, the current limiter circuit and the nonlinear resistance convertor were breadboarded, using an nnp transistor array (LM3046), and selectively matched discrete pnp transistors, with V_{BE} matching of better than $\pm 1\%$ selected for both nnp and pnp transistors. Those transistors that required close matching were contained in the same array package. The offset due to V_{BE} mismatch was minimised by employing $1 k\Omega$ resistors having 0.1% tolerance. The bias current I was set to $300 \mu A$. In addition, the circuit

performance was studied by the use of the PSPICE analogue simulation program [17].

The DC transfer characteristic between the measured and simulated results for the current limiter circuit of Fig. 2a is demonstrated in Fig. 9. Fig. 9a shows the plots of the current I_{O1} against the current I_{in} for four values of I_B , i.e. $I_B = 0, 50, 100$ and $200 \mu A$, with the current gain A_i set equal to 1, while Fig. 9b shows the plots for three values of A_i , i.e. $A_i = 1, 3$ and 5 and $I_B = 50 \mu A$. We can see that the measured results agree very well with the simulated results and that the transfer characteristic is accurate over a range of 98% of the current swing. In addition, the error at the corner of the transfer characteristic in Fig. 9b for high values of A_i is due to the error e_{CM} of eqn. 15. The measured nonlinearity for $A_i = 5$ is less than $\pm 1.5\%$. It should be noted that the dynamic range of the circuit is determined by the value of the bias current I . The DC transfer characteristic for the current limiter circuit of Fig. 3a will not be reported here due to the similarity between the transfer curves and the error performance for this circuit and those for the circuit discussed above.

To study the high frequency capability, the nonlinear resistance convertor circuit of Fig. 6, which comprises one section of $CL_1 (A, 50)$, was used. Fig. 10 shows the high frequency response of the nonlinear resistance convertor, studied with the use of the PSPICE analogue simulation program, for three different values of A_i , i.e. $A_i = 1, 3$ and 5 . The unity gain frequencies for the *nnp* and *pnp* transistors are assumed to be 350 and 165 MHz, respectively. It is clearly seen from Fig. 10 that close agreement with eqn. 16 is observed.

4.2 Application examples

In this Section, we demonstrate, experimentally, the practical application of the aforementioned nonlinear resistance concept. Two examples, both acting as small signal fullwave rectifiers, are employed to demonstrate the performance of the simulated nonlinear resistance convertor. In the first example, shown in Fig. 11a, the nonlinear resistance is a floating voltage-controlled resistance. Its corresponding nonlinear function is shown in Fig. 11b, where the current limiters required to implement this function are $CL_1 (1, 0)$ and $CL_2 (1, 0)$. The magnitude of

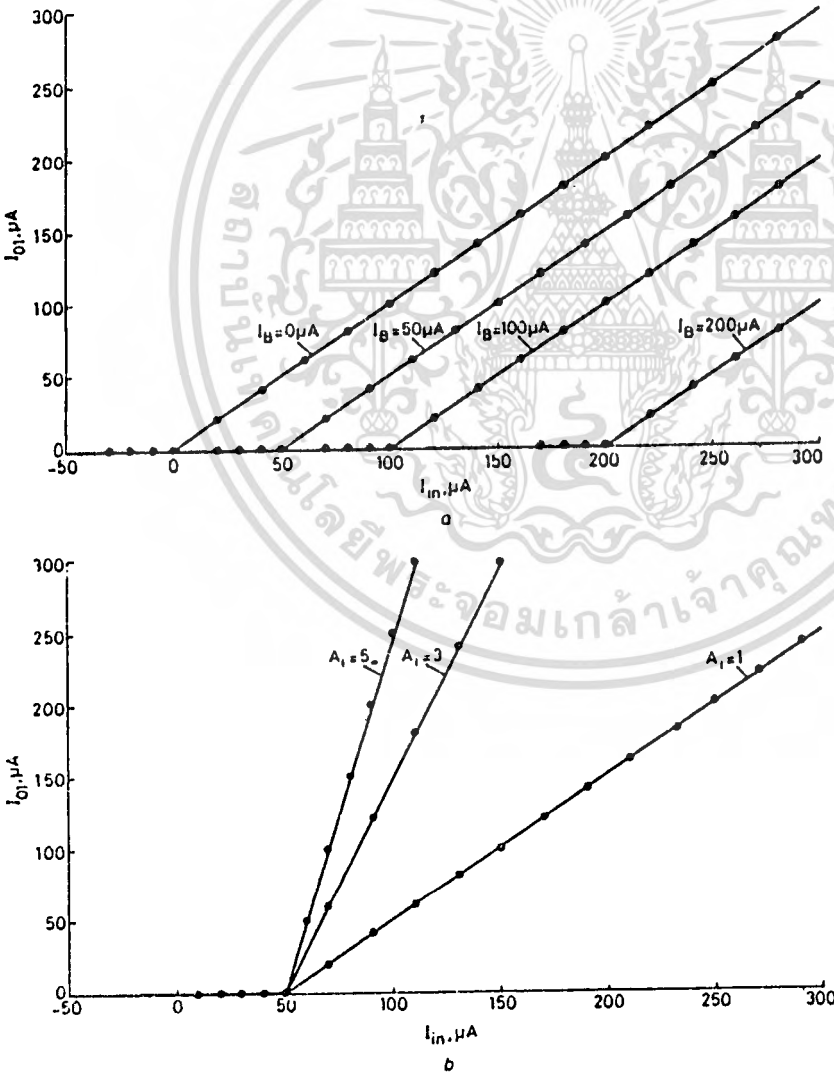


Fig. 9 Plots of current I_{O1} against current I_{in} of current limiter of Fig. 2a

a For four different values of I_B

b For three different values of A_i

— simulated
 ●●● measured

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ทำการตีพิมพ์ทางอื่น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

the converting resistance is chosen to be $R = 10\text{ k}\Omega$. Fig. 11c shows the rectified output waveform (lower trace) for a 1 kHz sine wave input waveform (upper trace) of peak amplitude 100 mV. Also, as shown in Fig. 11d, when the input signal is triangular waveform (upper trace), the rectifier circuit will act as a frequency doubler. It is clearly seen that the circuit exhibits low distortion for an input signal as low as 100 mV.

For the rectifier circuit of Fig. 12a, the nonlinear resistance is a floating current-controlled nonlinear resistance. The nonlinear resistance realises the nonlinear function of Fig. 12b, where the current limiters required are $CL_1 (1, 0)$, $CL_1 (1, 200\text{ }\mu\text{A})$ and $CL_4 (2, 100\text{ }\mu\text{A})$. The

resistance R_1 and the voltage V_{ref} in Fig. 12a are used to adjust the input signal V_{in} to the middle of the nonlinear function. By this arrangement, we can see that the rectifier output signal (lower trace) of Fig. 12c or d provides a small distortion for an input signal of peak amplitude 100 mV (upper trace). It is interesting to note that the rectifier circuits, both in Figs. 11a and 12a, provide a considerably low distortion, even for an input signal as low as 10 mV. Figs. 13a and b show the rectified output waveform (lower trace) for the circuit in Fig. 11a, when the peak amplitude of the input signal (upper trace) is 10 mV. The same experimental results are obtained for the rectifier circuit in Fig. 12a.

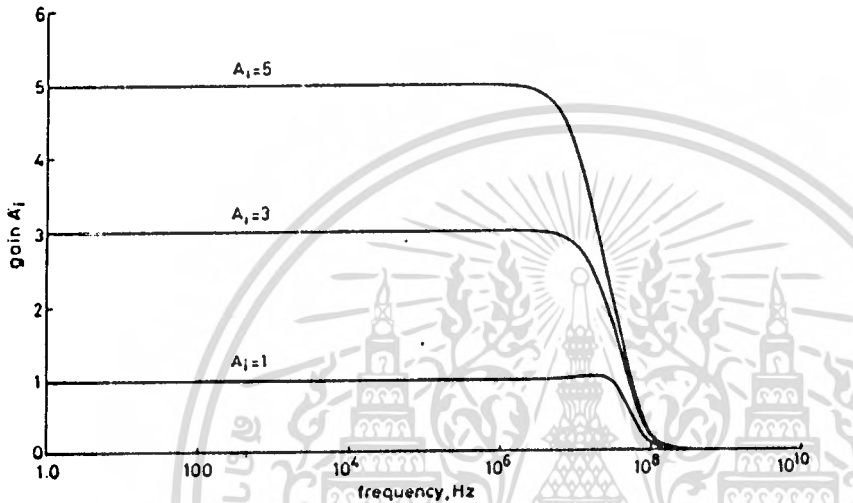


Fig. 10 Frequency response of nonlinear resistance convertor circuit for three different values of A_i

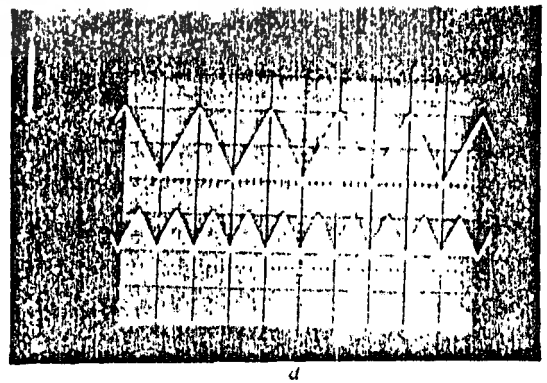
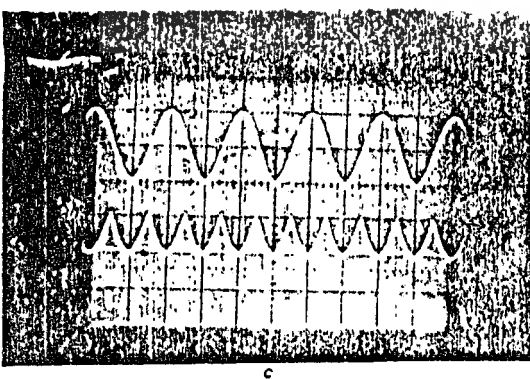
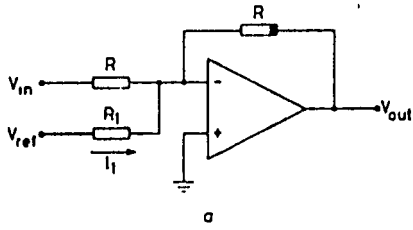


Fig. 11 Application of floating voltage-controlled nonlinear resistance as small-signal fullwave rectifier

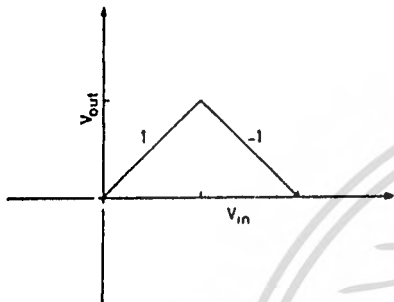
- a Simple demonstration circuit
- b Corresponding nonlinear function
- c, d Measured results (vertical scale: 50 mV/div; horizontal scale: 0.5 ms/div)

5 Conclusion

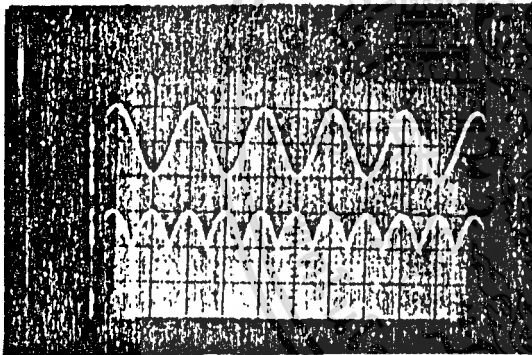
Nonlinear resistance converters that can be implemented in monolithic integrated form have been introduced in this paper. The realisation method is based on a new



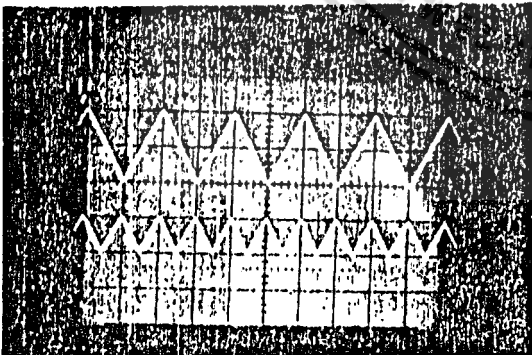
a



b



c

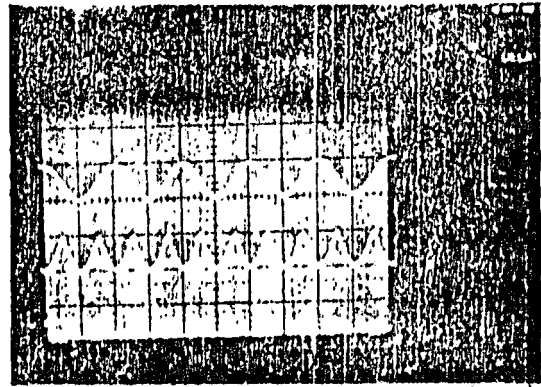


d

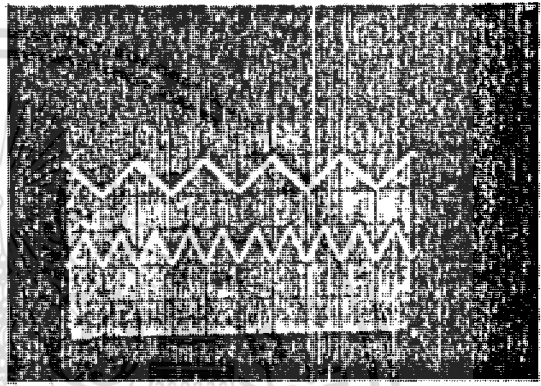
Fig. 12 Application of floating current-controlled nonlinear resistance as small-signal fullwave rectifier

- a Simple demonstration circuit
- b Corresponding nonlinear function
- c, d Measured results (vertical scale: 50 mV/div; horizontal scale: 0.5 mS/div)

nonlinear circuit element, named a current limiter, which has been considered in great detail in Section 2. In Section 3, the current limiters were employed as circuit building blocks to form a nonlinear current generator



a



b

Fig. 13 Measured rectified output waveforms for the circuit in Fig. 11a for 10 mV peak input signal amplitude

- a Sine wave
- b Triangular wave (vertical scale, upper trace: 5 mV/div; vertical scale, lower trace: 5 mV/div, horizontal scale: 0.5 mS/div)

unit. This element was then operated with a voltage follower and current follower circuit to form the nonlinear resistance converter. The realisation method can implement positive and negative nonlinear resistances, floating or earthed and work in a voltage-controlled or a current-controlled mode.

6 Acknowledgments

The authors would like to express their sincere gratitude to the reviewers for their valuable comments and suggestions on the manuscript.

7 References

- 1 HUERTAS, J.L., ACHA, J.I., and GAGO, A.: 'Design of general voltage- or current-controlled resistance elements and their applications to the synthesis of nonlinear networks', *IEEE Trans.*, 1980, CAS-27, pp. 92-101
- 2 STRAUSS, L.: 'Wave generation and shaping' (McGraw-Hill, 1970)
- 3 VAN DE PLASSCHIE, R.J., and VAN DER GRIFT, E.J.: 'A high-speed 7 bit A/D converter', *IEEE J.*, 1979, SC-14, pp. 938-943
- 4 MATSUMOTO, T., CHUA, L.O., and TOKUMASU, K.: 'Double scroll via a two-transistor circuit', *IEEE Trans.*, 1986, CAS-33, pp. 828-835
- 5 TAKAGI, H., and KANO, G.: 'Complementary JFET negative resistance devices', *IEEE J.*, 1975, SC-10, pp. 509-515
- 6 GENIN, R., and BREZEL, P.: 'The generation of negative resistance by three-pole circuits', *Int. J. Electron.*, 1977, 42, pp. 589-600
- 7 CHUA, L.O., DESOER, C.A., and KUH, E.S.: 'Linear and nonlinear circuits' (McGraw-Hill, 1987)
- 8 CHUA, L.O.: 'Synthesis of new nonlinear network elements', *Proc. IEEE*, 1968, 56, pp. 1325-1340

- 9 CHUA, L.O., and WONG, S.: 'Synthesis of piecewise-linear networks', *IEE J. Electron. Circuits & Syst.*, 1978, 4, pp. 102-108
- 10 POOKAIYAUDOM, S., and SURAWATPANYA, C.: 'Integrable circuit principle for synthesizing voltage-controlled nonlinear impedances', *Proc. IEEE*, 1978, 66, pp. 1280-1281
- 11 POOKAIYAUDOM, S., and SURAWATPANYA, C.: 'Accurate synthesis of nonlinear-resistances', *Int. J. Electron.*, 1979, 46, pp. 151-156
- 12 POOKAIYAUDOM, S., DEJHAN, K., and WATANACHAIAPRA-TEEP, C.: 'Synthesis of current-controlled nonlinear impedance', *Proc. IEEE*, 1979, 67, pp. 1570-1572
- 13 GRAEME, J.G., TOBIY, G.E., and HUELSMAN, L.P.: 'Operational amplifiers design and applications' (McGraw-Hill, 1971), pp. 236-263
- 14 GILBERT, B.: 'A new wide-band amplifier technique', *IEEE J.*, 1968, SC-3, pp. 353-356
- 15 POOKAIYAUDOM, S., and SURAKAMPONTORN, W.: 'An integrable precision current-controlled negative impedance converter', *Proc. IEEE*, 1978, 66, pp. 706-708
- 16 MONTICELLI, D., WRIGHT, J., SMALL, B., and GECZY, B.: '200-MHz pnp transistors spawn fast analog chips', *Electron. Des.*, 1986, pp. 111-116
- 17 'PSPICE': MicroSign Corp., Laguna Hills, CA 92653, USA, May 1986



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Accurate CMOS-based Current Conveyors

Wanlop Surakamponthorn, Member, IEEE, Vanchai Riewruja, Kiattisak Kumwachara, and Kobchai Dejhan

Abstract—An integrable circuit technique for implementing both positive and negative second generation current conveyors (CCII) is described in this paper. The realization method is suitable for fabricating in CMOS technology. The performance of the CMOS-based CCII is discussed in detail. Simulation and experimental results are also included.

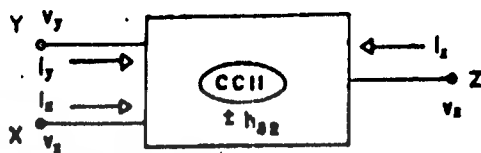


Fig. 1. Second generation current conveyor.

I. INTRODUCTION

SINCE its introduction in 1970, CCII has been shown to be a very versatile building block in analog circuit design [1]–[5]. For example, it can be employed as an element in a digital-to-analog converter that can provide current source output, or as a current measuring device in a digital measurement of current, or as a plug-in unit or probe for a digital voltmeter. Many further references on its application can be found in [6] and [7]. Basically, CCII (Fig. 1) is a three-port network defined by the following matrix equation:

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm h_{32} & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (1)$$

where h_{32} denotes the current transfer ratio and h_{32} is usually set to equal 1. The cases of $i_z = (+h_{32}) \cdot (i_x)$ and $i_z = (-h_{32}) \cdot (i_x)$ will be referred to as the positive current conveyor (CCII+) and the negative current conveyor (CCII-), respectively. From (1), it can be further inferred that the differential terminal impedance at ports y and z must be high, while the differential terminal impedance at port x must be low.

Most reported realizations of CCII so far have been implemented by using either an operational amplifier (opamp) [8] or a bipolar transistor [9] as a basic active circuit element. These realizations, though, can be integrated in principle; however, in practice it is not economical, particularly for the case of op-amp type, since each op amp requires a substantial chip area in itself. In recent years, there has been strong motivation to develop a novel CMOS circuit which can perform an analog function. This is due to the rapid progress in CMOS technology which made it possible to manufacture complex and flexible chips. If we can integrate digital and analog circuits into the same chip, then clearly there are advantages to be gained. The purpose of this paper is to propose a CMOS

circuit technique for the realization of both the CCII+ and the CCII-. Since the proposed circuits consist of a differential pair, current sources, and current mirrors, the realization method can result in fully integrated current conveyor.

II. CIRCUIT DESCRIPTION

The proposed CMOS-based CCII+ circuit is shown in Fig. 2(a). The structure of the CMOS CCII is quite similar to the half section of the bipolar-based voltage-to-current converter in [10]. Assuming that the pairs of transistors M1 and M2, M3 and M4, as well as M6 and M7 are well matched, the current mirrors have a unity gain and all the transistors operate in their saturation regions. The operation of the circuit can then be explained as follows. The current mirror formed by M3 and M4 forces equal currents in the transistors M1 and M2, which function as a source-coupled pair. This operation drives the gate-source voltages $V_{gs1} = V_{gs2}$ and, consequently, forces the voltage at port x to follow the voltage at port y, or $V_x = V_y$. Transistor M5, which is connected in the form of a source follower, functions as a current follower stage and also provides a low-output resistance at port x. If $V_y > 0$ and R_x is a given resistance connected at port x, the signal current $i_x = V_y/R_x$ will flow out of port x. The drain current of M5 is then equal to $(I_2 + i_x)$. At the same time the current mirror formed by M6 and M7 will reflect the current $(I_2 + i_x)$ to port z. Since the current source I_3 sinks the current I_2 at port z, then the output current i_z , which is the difference, is equal to i_x and flows out of port z. It is clearly seen that the current sense i_z is in the same direction as the current i_x , or we can say $i_z = i_x$. Therefore, the circuit in Fig. 2(a) realizes CCII+ and in this case $h_{32} = +1$.

Fig. 2(b) shows the negative version of CCII or CCII-, which is directly adapted from the circuit in Fig. 2(a). In this circuit, the current mirror formed by M8 and M9 reflects the current $(I_2 + i_x)$ to the port z, while the current source I_3 sources the current I_2 . Therefore, the output current i_z flows in the opposite direction, or i_z is negative with

Manuscript received August 22, 1990; revised January 17, 1991.
The authors are with the Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Ladkrabang, Bangkok 10520, Thailand.
IEEE Log Number 9100379.

current gain k can be set through the transistor geometry by choosing the ratio of channel length L and channel width W of the transistor M7.

III. CIRCUIT PERFORMANCE

The discussion so far has been based on the assumptions that the current mirrors have unity gain, transistors are perfectly matched, and each transistor is operated in its saturation region and obeys a square law model. However, in a practical realization, several nonidealities that contribute to errors from the ideal performance are presented. The major factors that we will consider here are due to a finite value of transistor gm , and transistor mismatch.

The relationship between v_x and v_y can be expressed by performing small signal analysis as follows. The transistors in Fig. 2(a) are replaced by equivalent circuits and the node equations are derived by applying the current law at nodes A through C. To simplify the discussion, we have assumed that $gd_{i2} \approx 0$, where dg_{i2} is the drain conductance of the current source I_2 , and that no body effect occurs. Then, by solving the equations in two unknowns v_x and v_y , we obtain

$$v_x \approx v_y \{ gm_2 / (gm_2 + gd_2 + gd_4) \} \quad (2)$$

where gd_i and gm_i denote the drain conductance and the conductance, respectively, of device M_i . It is clearly seen that the voltage at port y will accurately transfer to port x only if the magnitude of $gm_2 \gg (gd_2 + gd_4)$. For example, if $gm_2 = 3.3 \times 10^{-4}$ A/V and $gd_2 = gd_4 = 1.5 \times 10^{-6}$ A/V, then the transfer error is about 0.9%.

Similarly, the differential terminal impedance looking into port x can be derived by replacing transistors with equivalent circuits and applying node equations at nodes A through C. But, in this case, the voltage v_y is set equal to zero, a test voltage v_x is applied at terminal x and the terminal current i_x is then calculated. The result gives

$$r_x \approx v_x / i_x \approx \{ (gm_1 + gm_2)(gd_2 + gd_4) \} / (gm_1 \cdot gm_2 \cdot gm_3) \quad (3)$$

If $gm_1 = gm_2 = 3.3 \times 10^{-4}$ A/V and $gm_3 = 4.7 \times 10^{-4}$ A/V, then $r_x \approx 40 \Omega$, which is low, as required. The differential terminal resistance at port z is approximately equal to the output resistance of the current mirror M6-M7 in parallel with the output resistance of the current sink I_3 , or we can write

$$r_z \approx 1 / (gd_7 + gd_{i3}) \quad (4)$$

where gd_{i3} is the drain conductance of the current source I_3 . The resistance r_z has a typical value of a few megahertz. This resistance can be further increased if a Wilson current mirror or a cascode current mirror is employed.

For the high frequency response, the major high frequency limitation is due to the stray capacitances at ports z and x . At port x , the high frequency response can be

expressed in term of i_x and V_y by

$$i_x / V_y = 1 / R_x \{ 1 - (gd_2 + gd_4) / (gm_2 + gd_2 + gd_4) \} \cdot \{ \tau_1 S + 1 \} / (\tau_2 S + 1) \quad (5)$$

and

$$\tau_1 = \{ C_2(gd_2 + gd_4) + (C_3 \cdot gm_2) \} / (gm_2 \cdot gm_3) \quad (6)$$

$$\tau_2 = \{ (C_2 + C_3)(gd_2 + gd_4) + (C_3 + gm_2) \} / (gm_2 \cdot gm_3) \quad (7)$$

where C_2 and C_3 are the gate-to-source capacitances of M2 and M5, respectively. For $C_2 = C_3 = 5$ pF, the dominant zero w_1 and the dominant pole w_2 , that are respectively due to the time constants τ_1 and τ_2 , are approximately at 15.1 MHz and 14.81 MHz, respectively. Clearly, these frequencies are quite high and will not be the major high frequency limitation. At port z , the relationship of the current i_x and i_z can be written as

$$i_z / i_x = gm_7 / \{ gm_6(\tau_3 S + 1) \} = gm_7 / \{ gm_6[SC_0 / gm_6 + 1] \} \quad (8)$$

where $C_0 = (C_{g_{i6}} + C_{g_{i7}})$ and G_{M_i} is the gate-to-source capacitance of M_i . If $gm_6 = 3.6 \times 10^{-4}$ A/V and $C_0 = 10$ pF then the dominant pole due to the time constant τ_3 is approximately at 5.73 MHz. Surely, this pole is the major high frequency limitation of the circuit.

The input offset voltage (V_{os}) is defined as the differential input voltage required to make the voltage across a resistor R_x to be exactly zero, and can be solved by performing a large signal analysis similar to the procedure in [11]. Then the offset voltage can be written as

$$V_{os} \approx \Delta V_{T0} - (\Delta\beta / 2\beta) \sqrt{I_1 / \beta} \quad (9)$$

or

$$V_{os} \approx (V_{T1} - V_{T2}) - \{ (\beta_1 - \beta_2) / (\beta_1 + \beta_2) \} \cdot \sqrt{\{ (I_{d1} + I_{d2}) / (\beta_1 + \beta_2) / 4 \}} \quad (10)$$

where V_{Ti} , β_i , and I_{di} are the threshold voltage, the transconductance parameter, and the drain current, respectively, of the transistor M_i . The first term is due to the mismatch in the threshold voltage, which is bias-current independent and is a strong function of process cleanliness and uniformity. This term will result in a constant offset voltage in the order of few mV, for example, 2 mV for a modern silicon-gate MOS process [12]. The second term is caused by geometrical mismatch, since the transconductance parameter can be given in terms of geometry parameters as $\beta_1 = K'(W/L)_1$. Then from (10), we can see that this offset can be reduced by either increasing (W/L) or by reducing I_d .

IV. EXPERIMENTAL AND SIMULATION RESULTS

For experimental purpose, the circuit in Fig. 1, which is also formed as a voltage-to-current converter, has been constructed on protoboards and on printed circuits as a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

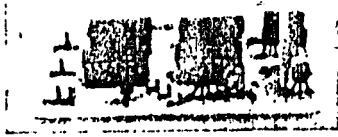


Fig. 4. Current conveyor prototype.

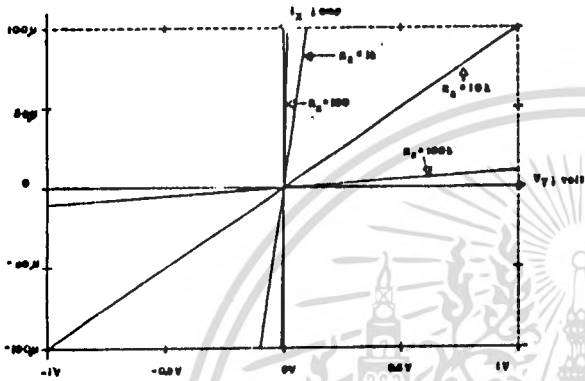


Fig. 5. DC transfer characteristics of the CCII.

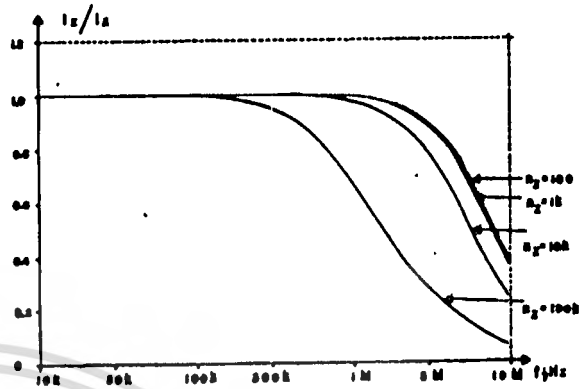


Fig. 6. High frequency response of the CCII.

These positive and negative current conveyors are useful in measurement circuit because of the linearity of the dc transfer characteristics.

ACKNOWLEDGMENT

The authors would like to thank the reviewers and the editor for their helpful comments and detailed editing of this paper.

REFERENCES

- [1] A. Sedra and K. C. Smith, "A second generation current conveyor and its applications," *IEEE Trans.*, vol. CT-17, pp. 132-154, 1970.
- [2] K. C. Smith and A. Sedra, "Realization of Chua family of new non-linear network elements using the current conveyor," *IEEE Trans.*, vol. CT-17, pp. 137-139, 1970.
- [3] A. M. Soliman, "Generalized inmittance inverters and their realizations," *Int. J. Electron.*, vol. 41, pp. 59-64, 1976.
- [4] P. Aronheim, "Transfer function synthesis using a current conveyor," *IEEE Trans.*, vol. CT-21, pp. 312-313, 1974.
- [5] K. Nandi, "Wien-bridge oscillator using current conveyors," *Proc. IEEE*, vol. 65, pp. 1608-1609, 1977.
- [6] U. Kumar, "Current conveyor: A review of state of the art," *IEEE Circuit & Syst., Mag.*, vol. 3, pp. 10-13, 1981.
- [7] B. Wilson, "Recent developments in current conveyors and current-mode circuits," *IEE Proc.*, vol. 137, Pt. G, pp. 63-77, 1990.
- [8] P. Aronheim and M. S. Bakhtiar, "A current conveyor realization using an operational amplifier," *Int. J. Electron.*, vol. 45, pp. 283-288, 1978.
- [9] W. Surakampontorn and P. Thitthajshima, "Integrable electronically tunable current conveyors," *IEE Proc.*, vol. 135, Pt. G, pp. 71-77, 1988.
- [10] S. Pookaityadom, W. Surakampontorn, and T. Kuanont, "Integrable electronically variable general-resistance converter—a versatile active circuit element," *IEEE Trans.*, vol. CAS-25, pp. 344-353, 1978.
- [11] J. A. Svoboda, "Analysing networks containing current conveyor," *Int. J. Electron.*, vol. 67, pp. 899-906, 1989.
- [12] P. R. Gray and R. G. Meyer, "Analysis and design of analog integrated circuits." New York: Wiley, 1984, pp. 216-221, 1984.
- [13] PSPICE, Microsim Corp., Laguna Hills, CA 92653, U.S.A., May, 1980.
- [14] A. Vladimirescu and S. Liu, "The simulation of MOS integrated circuits using SPICE2," Memorandum No. UCB/ERL M80/7, 1980.
- [15] P. Antognetti and G. Massobrio, *Semiconductor Device Modeling with SPICE*. New York: McGraw-Hill, chapter 6, 1988.

subsystem (Fig. 4). All MOS devices used were in the form of complementary MOS pair (CD4007). The bias currents I_1 and I_2 are set to 400 μ A and 1 mA, respectively. Fig. 5 shows the measured dc transfer characteristics for four different values of converting resistor R_x , i.e., $R_x = 100 \Omega, 1 \text{ k}\Omega, 10 \text{ k}\Omega,$ and $100 \text{ k}\Omega$. It is evident that the circuit converts a given voltage into an output current with high accuracy and linearity over the entire dynamic range.

The high frequency response was observed through the use of a SPICE analog simulation program [13]. The CMOS CD4007 transistor parameters were extracted by the use of the method in [14] and [15] and can be listed as $K' = 33.78 \mu\text{A/V}$, $V_T = 1.2 \text{ V}$ and $(W/L) = 20$. The simulated frequency responses of the circuit in Fig. 1 for three different values of R_z , i.e., $R_z = 1 \text{ k}\Omega, 10 \text{ k}\Omega,$ and $100 \text{ k}\Omega$, are shown in Fig. 6, where R_z is a resistance connected at port z. It should be noted that the bandwidth of MHz is observed.

V. CONCLUSION

Integrable positive and negative current conveyors are presented. The technique in this paper is suitable for implementing in CMOS integrated circuit form as a versatile building block. The basic performances, both simulation and experimental results, have been demonstrated. The dc transfer characteristics for converting resistors are linear over the total dynamic range.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instrumentation amplifiers using operational transconductance amplifiers

WANLOP SURAKAMPONTORN†, VANCHAI RIEWRUJA†,
CHARRAY SURAWATPUNYA† and SUWAN YODLADDA†

Instrumentation amplifier circuits using operational transconductance amplifiers (OTAs) as active circuit elements are proposed in this paper. Two new instrumentation amplifier circuits have been described and experimentally verified, where the first circuit comprises four OTAs and five resistors and the second circuit comprises two OTAs and three resistors.

1. Introduction

An instrumentation amplifier, which is also known as a differential voltage controlled voltage source (DVCVS), is a useful building block in analogue electronic systems. In the past, two approaches have been reported on the realization of the instrumentation amplifier. The first approach is the conventional resistive feedback differential amplifier consisting of the standard three operational amplifiers (op.-amps) and seven resistors (Smither *et al.* 1977). However, this technique requires perfectly matched resistors in order to achieve a high common-mode rejection ratio (CMRR). The second approach, which can be implemented in monolithic integrated form, is based on the use of two voltage-to-current converters in a balancing circuit (Van De Plassche 1975). The main advantage of this method is that the bandwidth of the circuit is not dependent on the adjusted voltage gain. Recently, two new approaches based on the use of op.-amp. supply-current sensing (Toumazou and Lidgy 1989) and based on the use of second-generation current conveyors (CCII) (Wilson 1989) have been introduced. These techniques obtain high CMRR performance over a wide bandwidth without the need for closely matched resistors.

In the last few years, there has been a great deal of interest in operational transconductance amplifiers OTAs. This is due to the fact that the OTA is a low-cost device and its transconductance gain g_m can be linearly controlled over more than four decades. OTA is increasingly important as an active element in the design of analogue electronic circuits such as, for example, active filters (Malvar 1982, Sanchez-Sinencio *et al.* 1988), an oscillator (Senani 1985) and a gyrator (Khan *et al.* 1988). In this paper, instrumentation amplifiers based on the use of commercially available OTAs are introduced. Two possible realization methods will be outlined. Experimental results that verify the performance of the proposed instrumentation amplifiers will be given.

2. Circuit description

Figure 1 shows the first proposed OTA-based instrumentation amplifier, where

Received 27 November 1990; accepted 28 November 1990.

†Faculty of Engineering, King Mongkut's Institute of Technology, Ladkrabang, Bangkok 10520, Thailand.

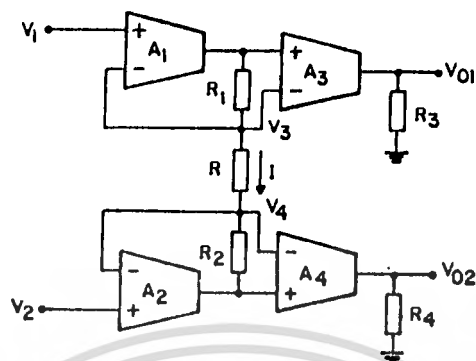


Figure 1. OTA-based instrumentation amplifier.

ideally it is required that OTAs with closely matched characteristics must be used for A_1 and A_2 , such as the commercially available dual variable OTAs CA3280 and LM13600. From the circuit, the amplifiers A_1 and A_2 and a resistor R function as a differential voltage-to-current converter, converting a differential input voltage $V_1 - V_2$ into a current I flowing through the resistor R . If we design such that $g_m R \gg 2$, $g_{m1} R \gg 2$ and $g_{m1} = g_{m2}$, where g_m is the transconductance gain of the OTA A_1 , A_1 and A_2 will both act as high input impedance voltage followers for the inputs V_1 and V_2 , respectively. Then from Fig. 1, the voltages $V_3 = V_1$, $V_4 = V_2$, the potential across the resistor R is $V_1 - V_2$ and the current I can be approximately given by

$$I = (V_1 - V_2)/R \tag{1}$$

The current I also flows through the resistors R_1 and R_2 and the potentials across R_1 and R_2 will be amplified by A_3 and A_4 , respectively. Then the output voltages can be written as

$$V_{01} = (V_1 - V_2)g_{m1}R_3/R \tag{2}$$

$$V_{02} = (V_2 - V_1)g_{m4}R_4/R \tag{3}$$

From (2) and (3), we can clearly see that a common-mode gain of zero can be obtained without the need for any resistors matching. Noting that the realization scheme for Fig. 1 has an advantage over the previously proposed circuits in that the voltage gain can be electronically adjusted without disturbing the circuit balance. This is due to the fact that the output voltage depends on the transconductance gain and g_m can be linearly controlled by an external bias current, i.e. $g_m = V_T/I_B$.

The second scheme is realized by the use of the internal circuit of the OTA. Consider the equivalent circuit of the single OTA of the commercially available dual OTA package (CA3280) in Fig. 2(a); we can see that this type of OTA allows us to access the emitters of the differential pairs Q_1 and Q_2 . Based on this special feature, Pookaiyudom and Samootrut (1988) have successfully employed such an OTA package to realize active network elements, i.e. a negative impedance converter (NIC), a positive impedance converter (PIC) and, particularly, a positive CCI. The circuit in Fig. 2(a) is the CCI presented by Pookaiyudom and

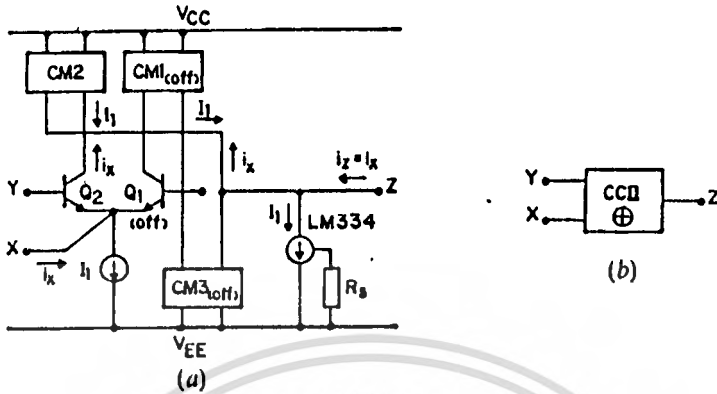


Figure 2. (a) Using the OTA as a positive CCI (Pookaiyaudom and Samootrut 1988). (b) The positive CCI symbol.

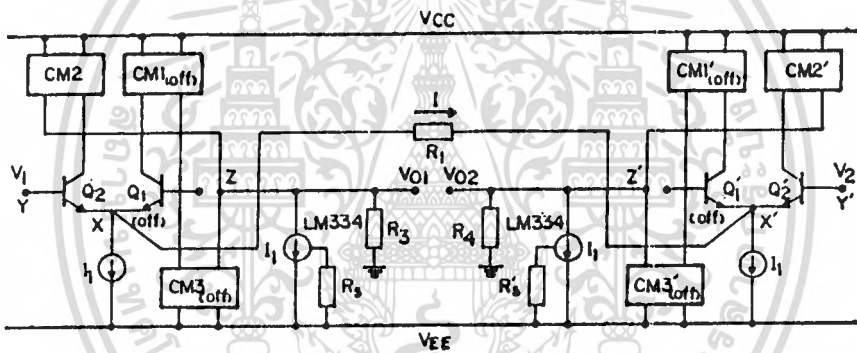


Figure 3. Using dual variable OTAs as an instrumentation amplifier.

Samootrut (1988), whereby the base of Q_1 is left unconnected of Q_1 is off, the current mirrors CM1 and CM3 are off and the external current source LM334 sinks the bias current I_1 at the Z-terminal. This current conveyor can be used to construct the instrumentation amplifier by Wilson's (1989) method, and the complete circuit is shown in Fig. 3. If we choose $R_1 \gg 2r_c$, where $r_c = V_T/I_1$ and $V_T = 26 \text{ mV}$, the current I flowing through the resistor R_1 can be given by

$$I = (V_1 - V_2)/R_1 \tag{4}$$

By assuming that the current mirrors have unity current gain, then the output voltages V_{01} and V_{02} can be written as

$$V_{01} = (V_1 - V_2)R_3/R_1 \tag{5}$$

$$V_{02} = (V_2 - V_1)R_4/R_1 \tag{6}$$

Clearly, from (5) and (6), the common-mode gain is zero which means that an infinite CMRR is obtained without any resistor matching constraints. It should be noted here that only two OTAs or one CA3280 package is required by this realization method. In addition, since the proposed instrumentation amplifiers

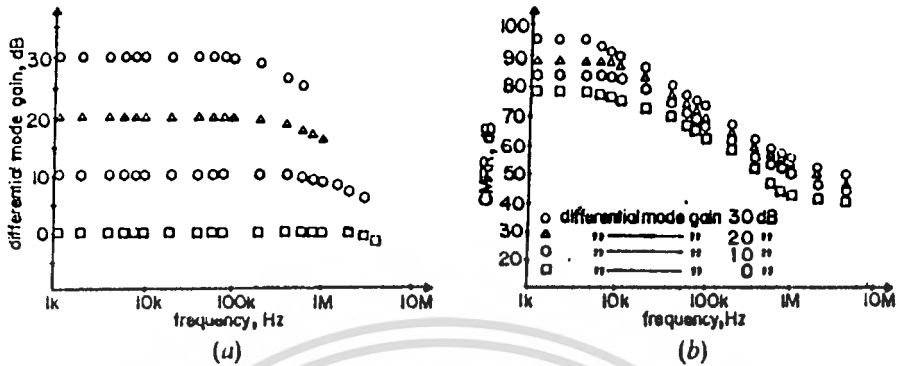


Figure 4. Plots of the characteristics of the circuit in Fig. 1 against frequency: (a) differential mode gain; and (b) CMRR.

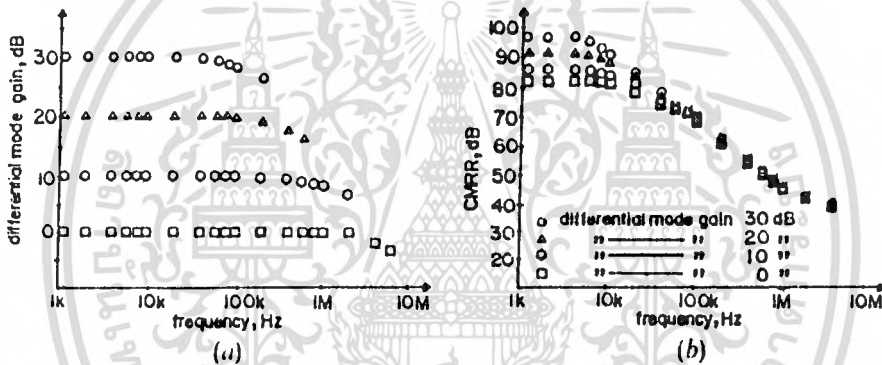


Figure 5. Plots of the characteristics of the circuit in Fig. 3 against frequency: (a) differential mode gain; and (b) CMRR.

generate a controlled output current, a high impedance voltage buffer should be included at the output for load isolation.

3. Experimental results

The performance of the instrumentation amplifiers depicted in Figs 1 and 3 was illustrated experimentally using dual variable OTAs CA3280 together with external current sink LM334s and 1% tolerance discrete resistors. Since the behaviour of the two output voltages V_{01} and V_{02} of the circuit in Fig. 1, and also in Fig. 3, is similar, only the V_{01} output was presented. Figures 4(a) and 4(b) show the plots of the differential mode gain and the CMRR against the frequency of the circuit in Fig. 1, for $g_{m1} = g_{m2} = 0.12$ A/V, $R = 500 \Omega$ and R_3 and g_m varied to achieve the gain variation. The results show that the bandwidth available between 0.22 MHz and 4 MHz and the low-frequency value of CMRR between 78 dB and 95 dB are obtained, for the differential mode gain between 0 dB and 30 dB. Figures 5(a) and 5(b) show the experimental results for the circuit in Fig. 3 for $I_1 = 3$ mA, $R_1 = 500 \Omega$ and R_3 varied to achieve the gain variation. In this case, a bandwidth of 0.1 MHz to 3.6 MHz and a CMRR of 82 dB to 96 dB are obtained. From these

experimental results, it is clearly seen that the proposed circuits have adequate basic performance for using as instrumentation amplifiers.

4. Conclusion

Two new instrumentation amplifier circuits using OTAs have been presented in this paper. The realization method is based on the principle of a differential voltage-to-current converter. The first circuit whose voltage gain can be electronically controlled comprises four OTAs and five resistors and the second circuit comprises two OTAs and three resistors. The basic performance of both the circuits has been verified experimentally.

REFERENCES

- KHAN, J. A., AHMED, M. T., and PARVEEN, T., 1988, Novel wide-range electronically tunable ideal ground inductance. *Proceedings of the Institution of Electrical Engineers*, Pt G, **135**, 104-106.
- MALVAR, H. S., 1982, Electronically tunable active filters with operational transconductance amplifiers. *I.E.E.E. Transactions on Circuits and Systems*, **29**, 333-336.
- POOKAIYAUDOM, S., and SAMOORUT, K., 1988, Efficient circuit implementations of current conveyors, negative impedance converters and nonlinear impedance converters using operational transconductance amplifiers. *International Journal of Electronics*, **64**, 941-945.
- SANCHEZ-SINENCIO, E., LEIGLR, L. R., and NEVARER-LOGANO, H., 1988, Generation of continuous-time two integrator loop OTA filter structure. *I.E.E.E. Transactions on Circuits and Systems*, **35**, 936-945.
- SENANI, R., 1985, New types of sinewave oscillators. *I.E.E.E. Transactions on Instrumentation and Measurement*, **34**, 461-463.
- SMITHER, M. A., PUGH, D. R., and WOOLARD JUN., L. M., 1977, CMRR analysis of the 3 op.-amp. instrumentation amplifier. *Electronics Letters*, **13**, 594.
- TOUMAZOU, C., and LIDGY, F. J., 1989, Novel current-mode instrumentation amplifier. *Electronics Letters*, **25**, 228-230.
- VAN DE PLASSCHE, R. J., 1975, A wide-band monolithic instrumentation amplifier. *I.E.E.E. Journal of Solid-State Circuits*, **10**, 424-431.
- WILSON, B., 1989, Universal conveyor instrumentation amplifier. *Electronics Letters*, **25**, 470-471.

ประวัติผู้เขียน

นายวันชัย รี้วรุจา เกิดเมื่อวันที่ 10 กรกฎาคม พ.ศ. 2504 กรุงเทพมหานคร สำเร็จการศึกษาปริญญาวิศวกรรมศาสตรบัณฑิต (เกียรตินิยมอันดับสอง) และปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้าจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2526 และปีการศึกษา 2530 ตามลำดับ ปัจจุบันรับราชการในตำแหน่งอาจารย์ประจำภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

