

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การศึกษาออกแบบและสร้างวงจรรวมดีจิตอลพื้นฐานแบบซีมอส
STUDY ON DESIGN AND FABRICATION OF FUNDAMENTAL
CMOS DIGITAL INTEGRATED CIRCUITS



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2535

ISBN 974-8158-13-6

ลิขสิทธิ์ของบัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

STUDY ON DESIGN AND FABRICATION OF FUNDAMENTAL
CMOS DIGITAL INTEGRATED CIRCUITS



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE
MASTER OF ENGINEERING EDUCATION IN ELECTRICAL
GRADUATE SCHOOL
KING MONGKUT 'S INSTITUTE OF TECHNOLOGY LADKRABANG
1992

ISBN 974-8158-13-6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญตาราง	IV
สารบัญภาพ	V
สัญลักษณ์	X
ศัพท์เทคนิค	XIV

บทที่ 1 บทนำ	1
--------------	---

1.1 ความก้าวหน้าของสิ่งประดิษฐ์สารกึ่งตัวนำ	1
1.2 สิ่งประดิษฐ์สารกึ่งตัวนำประเภทซีมอส	2
1.3 ที่มาของงานวิจัย	3
1.4 วัตถุประสงค์ของงานวิจัย	3
1.5 รายละเอียดวิทยานิพนธ์	3

บทที่ 2 ทฤษฎี	5
---------------	---

2.1 ระบบมอส	5
2.2 แรงดันขีดเริ่ม	6
2.3 โครงสร้างและหลักการทำงาน	9
2.4 การประมาณช่องทางเดินกระแสแบบลาด	11
2.5 คุณสมบัติกระแสและแรงดันของมอสเฟต	13
2.6 ค่าตัวเก็บประจุในมอสเฟต	18
2.7 แบบจำลองมอสทรานซิสเตอร์ในการจำลองแบบโดยโปรแกรม PSPICE	22
2.8 โครงสร้างซีมอส	26

บทที่ 3 การออกแบบวงจรรวมดิจิตอลพื้นฐานแบบซีมอส	27
--	----

3.1 กฎการออกแบบ	27
-----------------	----

3.2 การออกแบบมอไซต์อร์สำหรับคุณสมบัติทางกายภาพ	29
--	----

3.3	การออกแบบมอสทรานซิสเตอร์	30
3.4	การออกแบบซีมอสอินเวอร์เตอร์	31
3.5	การออกแบบวงจรพื้นฐานแบบซีมอส	34
3.5.1	การออกแบบวงจรแอนด์เกตสองอินพุต	34
3.5.2	การออกแบบวงจรนอร์เกตสองอินพุต	38
3.5.3	การออกแบบทรานมิสชันเกต	41
3.6	การออกแบบวงจรสองสถานะ	43
3.7	การออกแบบวงจรป้องกันอินพุต	45
3.8	การออกแบบวงจรในระดับลวดลายมาส์ก	48
บทที่ 4	การออกแบบกระบวนการสร้าง	51
4.1	การเตรียมแผ่นฐานรองเบื้องต้น	51
4.2	กระบวนการออกซีเดชัน	53
4.3	กระบวนการโฟโตลิโทกราฟี	53
4.4	กระบวนการแพร่สารเจือ	55
4.4.1	Predeposition	55
4.4.2	การซับลิค	57
4.5	กระบวนการเมทัลไลเซชัน	58
4.6	กระบวนการเก็บบรรจุ	60
4.7	กระบวนการสร้างวงจรรวมซีมอส	60
บทที่ 5	การทดลองและผลการทดลอง	75
5.1	การทดลองและศึกษาโครงสร้างทางกายภาพของกระบวนการสร้าง	75
5.1.1	คุณสมบัติรอยต่อพีเอ็นในโครงสร้างแบบซีมอส	75
5.1.2	การหาค่าตัวเก็บประจุในโครงสร้างซีมอส	78
5.2	การศึกษาคุณสมบัติค่ากระแสและแรงดันของพีมอสและเอ็นมอส	83
5.3	การหาค่าตัวแปรในการจำลองแบบและผลการจำลองแบบ	88
5.4	การทดลองและศึกษาคุณสมบัติทางไฟตรงของอินเวอร์เตอร์แบบซีมอส	96
5.5	การศึกษาการทำงานของทรานมิสชันเกตโดยโครงสร้างซีมอส	99
5.6	การศึกษาคุณสมบัติทางไฟตรงของวงจรแอนด์เกต	101
5.7	การศึกษาคุณสมบัติทางไฟตรงของวงจรรนอร์เกต	104

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8 การศึกษาคณสมบัติสวัชชิงของซีมอสอินเวอร์เตอร์	107
5.9 การศึกษาคณสมบัติสวัชชิงของทรานซิสชันเกท	112
5.10 การศึกษาคณสมบัติสวัชชิงของวงจรรันด์เกท	115
5.11 การศึกษาคณสมบัติสวัชชิงของวงจรรนอร์เกท	118
5.12 การศึกษาคณสมบัติสวัชชิงของวงจรมัลติเพลก	121
5.13 การศึกษาวงจรมองกันอินพุท	131

บทที่ 6 สรุปและวิจารณ์	135
------------------------	-----

เอกสารอ้างอิง	138
ภาคผนวก ก.	141
ภาคผนวก ข.	149
ประวัติผู้เขียน	151



หัวข้อวิทยานิพนธ์	การศึกษาออกแบบและสร้างวงจรรวมดีจิตอลพื้นฐานแบบซีมอส
นักศึกษา	นายเติมพงษ์ เพ็ชรกุล
อาจารย์ที่ปรึกษา	รศ.ดร.สมเกียรติ ศุภเดช
ระดับการศึกษา	วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า
พ.ศ.	2535

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ กล่าวถึงการวิจัย และการสร้างวงจรรวมดีจิตอลพื้นฐานแบบซีมอส อันได้แก่ วงจรเกทและวงจรสองสถานะ โดยการศึกษาและทดลองเพื่อหากระบวนการสร้างที่เหมาะสม เทคโนโลยีที่ใช้เป็นแบบการแพร่สารเจือด้วยความร้อน และเป็นโครงสร้างแบบอลูมิเนียมเกท จากนั้นจึงทำการสร้างมอสทรานซิสเตอร์ทั้งชนิดเอ็นแชนและพีเชลแนล แล้ววัดคุณสมบัติทางไฟฟ้าพื้นฐานของทรานซิสเตอร์ที่สร้างขึ้น เช่นความสัมพันธ์ระหว่างกระแสและแรงดัน ค่าแรงดันขีดเริ่ม และพารามิเตอร์ที่สำคัญอื่น ๆ

ทรานซิสเตอร์ที่ได้นี้ถูกนำไปออกแบบเพื่อการสร้างเป็นวงจรรวมแบบซีมอส ของวงจรเกทพื้นฐาน เช่น อินเวอร์เตอร์ แนนด์เกท นอร์เกท ทรานซิสชันเกท และวงจรสองสถานะ ผลจากการทดสอบคุณสมบัติของวงจรรวมที่ได้ถูกนำไปเปรียบเทียบกับผลการจำลองแบบ ซึ่งปรากฏว่า คุณสมบัติทางไฟตรงมีค่าแตกต่างประมาณ 10% และคุณสมบัติการสวิชซึ่งมีค่าความคลาดเคลื่อนประมาณ 5-10 เท่า

นอกจากนี้ยังได้ศึกษาและทดลองสร้างวงจบบ้องกันอินพุท ซึ่งเป็นส่วนช่วยป้องกันความเสียหายที่จะเกิดขึ้นกับส่วนเกท โดยใช้รอยต่อพี-เอ็นที่มีอยู่ในโครงสร้างซีมอสเติม ทำให้ไม่ต้องเพิ่มขั้นตอนของกระบวนการสร้าง การทดลองให้ผลเป็นที่น่าพอใจ โดยจำกัดแรงดันอินพุทประมาณ 12-14 โวลท์

THESIS TITLE	STUDY ON DESIGN AND FABRICATION OF FUNDAMENTAL CMOS DIGITAL INTEGRATED CIRCUITS
STUDENT	TOEMPONG PHETCHAKUL
THESIS ADVISOR	ASSOC. PROF. DR.SOMKIAT SUPADECH
LEVEL OF STUDY	MASTER'S IN ELECTRICAL ENGINEERING
YEAR	1992

ABSTRACT

In this thesis, the Design and Fabrication of the basic CMOS digital integrated circuits including logic gates and bistable elements are presented. The standard fabrication process base on thermal diffusion technology and aluminium gate structure is experimental investigated.

The MOS Transistors both p and n channel were fabricated and measured the basic electrical characteristics as current and voltage characteristics, threshold voltage and other parameter.

The basic logic circuits, inverter, NAND, NOR, Transmission gates and bistable circuits are designed and fabricated. The experimental DC characteristics and the simulated characteristics are compared. It is found that the difference is about 10 precents and 5-10 times in switching characteristics.

Moreover, the input protection circuits that protect the damage of gate is studied. The experimental results were satisfied and limited the input voltages about 12-14 volts.

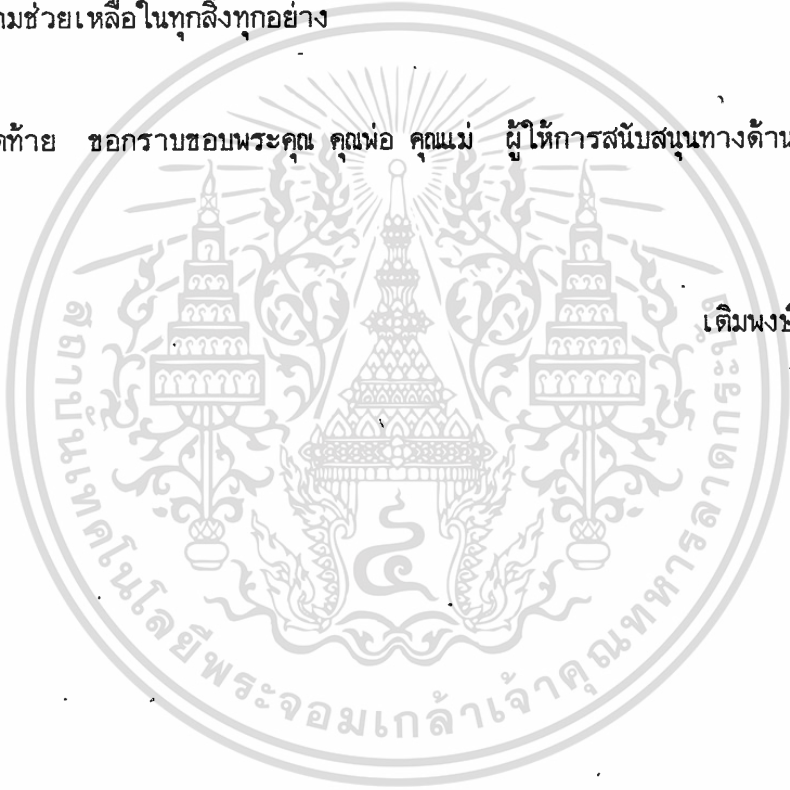
กิติกรรมประกาศ

ผู้วิจัยขอขอบคุณ รศ.ดร.สมเกียรติ ศกฺุเดช ผู้ให้คำปรึกษาทางแนวทาง และชี้แนะ
 งานวิจัยสำเร็จลุล่วงตามเป้าหมาย ขอขอบคุณ อาจารย์วิสิทธิ์ จิตรุ่งเรือง ที่ให้คำปรึกษา
 อย่างใกล้ชิดในขณะทำงานวิจัย ขอขอบคุณ อาจารย์สมศักดิ์ เชียร์ศิริกุล ที่ให้คำแนะนำและเทศ
 นิดในห้องปฏิบัติการ ขอขอบคุณ คุณธวัชชัย วรชิวาน จากบริษัทฮิกเนติกส์ประเทศไทย ที่ให้ข้อมูล
 ประกอบการวิจัย ขอขอบคุณ คุณวีระ เห่งจันทร์ ที่ช่วยในการเก็บรวบรวมข้อมูลการวิจัย ขอขอบ
 คุณ คุณประมา พ่วงเขียว ในการจัดพิมพ์ต้นฉบับ และขอขอบคุณเจ้าหน้าที่ศูนย์วิจัยอิเล็กทรอนิกส์
 ทุกท่าน ที่ให้ความช่วยเหลือในทุกสิ่งทุกอย่าง

สุดท้าย ขอกราบขอบพระคุณ คุณพ่อ คุณแม่ ผู้ให้การสนับสนุนทางการศึกษามา

โดยตลอด

เดิมนงษ์ เฝืชรกุล



สารบัญตาราง

ตารางที่ 2.1	แสดง เครื่องหมายในสมการแรงดันขีดเริ่ม
ตารางที่ 2.7	แสดงค่าตัวแปรในการจำลองแบบ PSPICE
ตารางที่ 3.1	กฎการออกแบบ
ตารางที่ 4.7-1	แสดงขั้นตอนการทำความสะอาดผิวแผ่นผลึกเบื้องต้น
ตารางที่ 4.7-2	แสดงขั้นตอนกระบวนการออกซิเดชันครั้งแรก
ตารางที่ 4.7-3	แสดงขั้นตอนการโฟโตลิโทกราฟี
ตารางที่ 4.7-4	แสดงขั้นตอนการสกัดชั้นออกไซด์
ตารางที่ 4.7-5	แสดงขั้นตอนการลอกน้ำยาไวแสง
ตารางที่ 4.7-6	แสดงขั้นตอนการทำความสะอาดผิวหน้า
ตารางที่ 4.7-7	แสดงขั้นตอนกระบวนการ p-well deposition
ตารางที่ 4.7-8	แสดงขั้นตอนการลอกชั้น Boron glass
ตารางที่ 4.7-9	แสดงขั้นตอนกระบวนการ p-well drive in/Reoxidation
ตารางที่ 4.7-10	แสดงขั้นตอนกระบวนการ Boron deposition
ตารางที่ 4.7-11	แสดงขั้นตอนกระบวนการ Drive in/Reoxidation
ตารางที่ 4.7-12	แสดงขั้นตอนกระบวนการ Phosphorus deposition
ตารางที่ 4.7-13	แสดงขั้นตอนกระบวนการ Drive in/Reoxidation พลิบฟลอบ
ตารางที่ 4.7-14	แสดงขั้นตอนกระบวนการสร้างเกตออกไซด์
ตารางที่ 4.7-15	แสดงขั้นตอนการ Sintering
ตารางที่ 5.1	แสดงค่าตัวเก็บประจุออกไซด์ในโครงสร้างซีมอส
ตารางที่ 5.2	แสดงค่าตัวเก็บประจรรอยต่อพีเอ็นใน โครงสร้างซีมอส
ตารางที่ 5.3	แสดงค่าตัวแปรที่ใช้ในการจำลองแบบ

สารบัญรูป

รูปที่ 2.1-1	แสดงระบบมอสพื้นฐาน
รูปที่ 2.3-1	มอสเฟตชนิดเอ็นแบบเอ็นเอ็นเอ็มเอ็ม
รูปที่ 2.3-2	แสดงส่วนการทำงานพื้นฐานของมอสเฟต
รูปที่ 2.4-1	แสดงส่วนทางเรขาคณิตที่ใช้ในการประมาณช่องทางเดินกระแสแบบลาด
รูปที่ 2.5-1	แสดงสัดส่วนทางเรขาคณิตที่ใช้ในการวิเคราะห์ปริมาณกระแส
รูปที่ 2.5-2	ความสัมพันธ์ระหว่าง I_D กับ V_{DS} ในช่วงการทำงานที่ไม่อิ่มตัว
รูปที่ 2.5-3	คุณสมบัติกระแสและแรงดันของมอสเฟต
รูปที่ 2.5-4	ผลของเช่นแฉนมอดดูเลชันที่มีต่อคุณสมบัติกระแสและแรงดัน
รูปที่ 2.6-1	แบบจำลองตัวเก็บประจุในมอสเฟต
รูปที่ 2.6-2	แสดงค่าตัวเก็บประจุที่เกตของมอสเฟตในช่วงการทำงานต่าง ๆ
รูปที่ 2.6-3	ค่าตัวเก็บประจุที่เกตกับความสัมพันธ์แรงดันเกต-ซอส
รูปที่ 2.6-4	แสดงส่วนขยายเดรนหรือซอส n^+ สำหรับการคำนวณค่าตัวเก็บประจุช่วงปลอดภัย
รูปที่ 2.7-1	แสดงแบบจำลองมอสเฟตในการจำลองแบบ
รูปที่ 2.8-1	แสดงโครงสร้างภาคตัดขวางซีมอส
รูปที่ 3.2-1	แสดงลวดลายมาร์กสำหรับการศึกษาคูสมบัติทางกายภาพ
รูปที่ 3.4-1	แสดงวงจรพื้นฐานและคุณสมบัติการส่งผ่านสัญญาณแรงดันของอินเวอร์เตอร์
รูปที่ 3.4-2	แสดงค่าตัวเก็บประจุในวงจรอินเวอร์เตอร์
รูปที่ 3.4-3	แสดงตัวอย่างลวดลายมาร์กวงจรอินเวอร์เตอร์
รูปที่ 3.5.1-1	วงจรซีมอสแอนด์เกต
รูปที่ 3.5.1-2	แสดงค่าตัวเก็บประจุในวงจรแอนด์เกต
รูปที่ 3.5.1-3	แสดงตัวอย่างลวดลายของวงจรแอนด์เกต
รูปที่ 3.5.2-1	แสดงวงจรนอร์เกตแบบซีมอส
รูปที่ 3.5.2-2	แสดงค่าตัวเก็บประจุในวงจรนอร์เกต
รูปที่ 3.5.2-3	แสดงตัวอย่างลวดลายมาร์กวงจรนอร์เกต
รูปที่ 3.5.3-1	แสดงวงจรทรานส์มิสชันเกต
รูปที่ 3.5.3-2	แสดงค่าตัวเก็บประจุในวงจรทรานส์มิสชันเกต และตัวอย่างลวดลายมาร์ก
รูปที่ 3.6-1	แสดงวงจร RS ฟลิปฟลอป แบบวงจรเกต
รูปที่ 3.6-2	แสดงค่าตัวเก็บประจุในโครงสร้าง RS ฟลิปฟลอปแบบแอนด์เกต
รูปที่ 3.6-3	แสดงค่าตัวเก็บประจุในโครงสร้าง RS ฟลิปฟลอปแบบนอร์เกต
รูปที่ 3.6-4	แสดงตัวอย่างลวดลายมาร์กวงจร RS ฟลิปฟลอปแบบแอนด์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไปว่ากรณีดังกล่าวข้างต้น อีกหนึ่งหัวข้อที่ช่วยลดแรงบิดและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รูปที่ 3.6-5 แสดงตัวอย่างลวดลายมาร์กวงจร RS ฟลิปฟลอปแบบนอร์เกต
- รูปที่ 3.6-6 แสดงวงจร D ฟลิปฟลอปแบบซิมอส
- รูปที่ 3.6-7 แสดงค่าตัวเก็บประจุวงจร D ฟลิปฟลอป
- รูปที่ 3.6-8 แสดงวงจรตัวอย่างลวดลายมาร์กวงจร D ฟลิปฟลอป
- รูปที่ 3.7-1 แสดงวงจรมีป้องกันอินพุทและลวดลายมาร์ก
- รูปที่ 3.8-1 แสดงต้นแบบลวดลายวงจรรวมซิมอสบนกระดาษกราฟ
- รูปที่ 3.8-2 แสดงภาพถ่ายที่ได้จากการตัดลวดลายบนแผ่นไมลาร์ซีท
- รูปที่ 3.8-3 ชุดกระจกต้นแบบในการสร้างวงจรรวมแบบซิมอส
- รูปที่ 3.8-4 กระจกต้นแบบลวดลายอุมิเนียม
- รูปที่ 4.1-1 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับค่าความเข้มข้นสารเจือชนิดอื่นที่ความหนาออกไซด์ค่าต่าง ๆ
- รูปที่ 4.1-2 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับค่าความเข้มข้นของสารเจือชนิดอื่นที่ค่า Q_{ss} ค่าต่าง ๆ
- รูปที่ 4.2-1 กราฟแสดงความสัมพันธ์ระหว่างความหนาออกไซด์กับเวลาในกระบวนการออกซิเดชันแบบแห้ง
- รูปที่ 4.2-2 กราฟแสดงความสัมพันธ์ระหว่างความหนาออกไซด์กับเวลาในกระบวนการออกซิเดชันแบบชื้น
- รูปที่ 4.3-1 แสดง เทคนิคกระบวนการโฟโตลิโทกราฟี
- รูปที่ 4.4-1 กราฟแสดงความสัมพันธ์ระหว่าง Solid Solubility ของสารเจือต่าง ๆ ในซิลิกอนกับอุณหภูมิ
- รูปที่ 4.4-2 กราฟความสัมพันธ์ระหว่างสัมประสิทธิ์การแพร่สารเจือชนิดต่าง ๆ กับอุณหภูมิ
- รูปที่ 4.4-3 กราฟนอสมอล ไลซ์ เพื่อหาการกระจายของสารเจือทั้งแบบ erf และ Gaussian
- รูปที่ 4.4-4 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับความเข้มข้นสารเจือชนิดอื่นที่ค่าความหนาออกไซด์ค่าต่าง ๆ
- รูปที่ 4.4-5 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับความเข้มข้นสารเจือชนิดอื่นที่ค่า Q_{ss} ต่าง ๆ
- รูปที่ 4.7-1 แสดงขั้นตอนกระบวนการสร้างวงจรรวมซิมอส
- รูปที่ 4.7-2 แสดงลักษณะโครงสร้างของวงจรรวมตามลำดับขั้นตอนการสร้าง
- รูปที่ 4.7-3 แสดงวงจรรวมแบบซิมอสที่สร้างเสร็จแล้วบนแผ่นผลึกซิลิกอน
- รูปที่ 4.7-4 แสดงวงจรรวมซิมอสที่บรรจุตัวถัง
- รูปที่ 5.1.1-1 แสดงภาพถ่ายด้านบนของโมดูลเตอร์รอยต่อพี-เอ็นในโครงสร้างซิมอส
- รูปที่ 5.1.1-2 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง p-well-Nsub

- รูปที่ 5.1.1-3 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง $p^+ - N_{sub}$
- รูปที่ 5.1.1-4 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง $n^+ - p - well$
- รูปที่ 5.1.2-1 แสดงภาพถ่ายด้านบนของโมดูลตัวเก็บประจุ
- รูปที่ 5.1.2-2 แสดงวงจรสมมุติในการวัดค่าตัวเก็บประจุ
- รูปที่ 5.1.2-3 แสดงความสัมพันธ์ระหว่างค่าตัวเก็บประจุออกไซด์ส่วนเกินกับค่าแรงดันไบอัส
- รูปที่ 5.1.2-4 แสดงความสัมพันธ์ระหว่างค่าตัวเก็บประจุออกไซด์ทั่วไปกับค่าแรงดันไบอัส
- รูปที่ 5.1.2-5 แสดงความสัมพันธ์ค่าตัวเก็บประจुरอยต่อ $n^+ - p - well$ กับค่าแรงดันไบอัสย้อนกลับ
- รูปที่ 5.1.2-6 แสดงความสัมพันธ์ค่าตัวเก็บประจुरอยต่อ $p^+ - N_{sub}$ กับค่าแรงดันไบอัสย้อนกลับ
- รูปที่ 5.1.2-7 แสดงความสัมพันธ์ค่าตัวเก็บประจุในรอยต่อ $p - well - N_{sub}$ กับค่าแรงดันไบอัสย้อนกลับ
- รูปที่ 5.2-1 แสดงภาพถ่ายด้านบนของ เอ็มมอสและพีมอสทรานซิสเตอร์
- รูปที่ 5.2-2 แสดงวงจรการวัดคุณสมบัติกระแสและแรงดันของมอสทรานซิสเตอร์
- รูปที่ 5.2-3 แสดงคุณสมบัติกระแสและแรงดันของพีมอสทรานซิสเตอร์
- รูปที่ 5.2-4 กราฟแสดงคุณสมบัติกระแสและแรงดันของ เอ็มมอสทรานซิสเตอร์
- รูปที่ 5.2-5 แสดงวงจรวัดค่าแรงดันขีดเริ่มมอสทรานซิสเตอร์
- รูปที่ 5.2-6 แสดงผลการวัดค่าแรงดันขีดเริ่มมอสทรานซิสเตอร์
- รูปที่ 5.3-1 แสดงผลการจำลองแบบคุณสมบัติกระแสและแรงดันของพีมอสทรานซิสเตอร์
- รูปที่ 5.3-2 แสดงผลของการจำลองแบบคุณสมบัติกระแสและแรงดันของ เอ็มมอสทรานซิสเตอร์
- รูปที่ 5.3-3 แสดงผลการเปรียบเทียบค่ากระแสลิมิตจากการวัดและการจำลองแบบของพีมอสทรานซิสเตอร์
- รูปที่ 5.3-4 แสดงผลการเปรียบเทียบค่ากระแสลิมิตจากการวัดและการจำลองแบบของ เอ็มมอสทรานซิสเตอร์
- รูปที่ 5.4-1 แสดงภาพถ่ายด้านบนของมอสและเอ็มมอสทรานซิสเตอร์
- รูปที่ 5.4-2 แสดงวงจรการวัดคุณสมบัติทางไฟตรงของอินเวอร์เตอร์
- รูปที่ 5.4-3 แสดงคุณสมบัติของวงจรอินเวอร์เตอร์
- รูปที่ 5.4-4 แสดงผลการจำลองแบบคุณสมบัติทางไฟตรงของวงจรอินเวอร์เตอร์
- รูปที่ 5.4-5 แสดงการเปรียบเทียบค่าแรงดันขีดเริ่มจากการวัด และการจำลองแบบของอินเวอร์เตอร์
- รูปที่ 5.5-1 แสดงภาพด้านบนของวงจรมอสขั้นเกท และวงจรถ่ายวีดีคุณสมบัติ
- รูปที่ 5.5-2 ผลการทดลองการทำงานทรานส์มิสชันเกท
- รูปที่ 5.6-1 แสดงภาพถ่ายด้านบนของแนตเกตแบบซีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

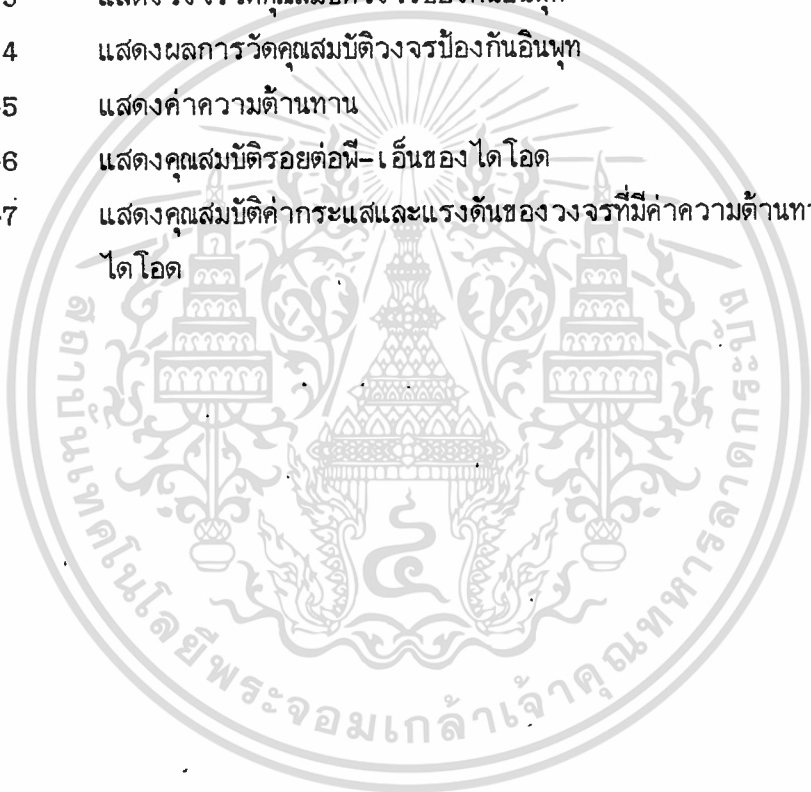
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รูปที่ 5.6-2 แสดงวงจรวัดคุณสมบัติทางไฟตรงวงจรแนตต์เกท
- รูปที่ 5.6-3 แสดงคุณสมบัติทางไฟตรงของวงจรแนตต์เกท
- รูปที่ 5.6-4 แสดงผลการจำลองแบบคุณสมบัติทางไฟตรงของวงจรแนตต์เกท
- รูปที่ 5.6-5 กราฟเปรียบเทียบค่าแรงดันขีดเริ่มจากการวัด และการจำลองแบบวงจรแนตต์เกท
- รูปที่ 5.7-1 แสดงภาพถ่ายด้านบนวงจรรนอร์เกท
- รูปที่ 5.7-2 แสดงผลการทดลองคุณสมบัติทางไฟตรงของวงจรรนอร์เกท
- รูปที่ 5.7-3 แสดงผลการจำลองแบบคุณสมบัติทางไฟตรงวงจรรนอร์เกท
- รูปที่ 5.7-4 แสดงผลการเปรียบเทียบค่าแรงดันขีดเริ่มจากการวัด และการจำลองแบบวงจรรนอร์เกท
- รูปที่ 5.8-1 แสดงวงจรการวัดคุณสมบัติการสวิตซ์
- รูปที่ 5.8-2 แสดงผลการสวิตซ์ของ วงจรอินเวอร์เตอร์
- รูปที่ 5.8-3 แสดงพื้นที่ตัวเก็บประจุวงจรอินเวอร์เตอร์
- รูปที่ 5.8-4 แสดงวงจรเสมือนอินเวอร์เตอร์ที่ใช้ในการจำลองแบบการสวิตซ์
- รูปที่ 5.8-5 แสดงผลการจำลองแบบการสวิตซ์ของวงจรอินเวอร์เตอร์
- รูปที่ 5.9-1 แสดงผลการสวิตซ์ของทรานซิสชันเกท
- รูปที่ 5.9-2 แสดงพื้นที่ตัวเก็บประจุวงจรทรานซิสชันเกท
- รูปที่ 5.9-3 แสดงผลการจำลองแบบการสวิตซ์ของทรานซิสชันเกท
- รูปที่ 5.10-1 แสดงผลการสวิตซ์ของวงจรแนตต์เกท
- รูปที่ 5.10-2 แสดงพื้นที่ตัวเก็บประจุวงจรแนตต์เกท
- รูปที่ 5.10-3 แสดงผลการจำลองแบบการสวิตซ์ของวงจรแนตต์เกท
- รูปที่ 5.11-1 แสดงผลการสวิตซ์ของวงจรรนอร์เกท
- รูปที่ 5.11-2 แสดงพื้นที่ตัวเก็บประจุวงจรรนอร์เกท
- รูปที่ 5.11-3 แสดงผลการจำลองแบบการสวิตซ์วงจรรนอร์เกท
- รูปที่ 5.12-1 ภาพถ่ายด้านบนของวงจร RS ฟลิปฟลอปแบบแนตต์
- รูปที่ 5.12-2 แสดงภาพถ่ายด้านบนวงจร RS ฟลิปฟลอปแบบนอร์เกท
- รูปที่ 5.12-3 แสดงภาพถ่ายด้านบนวงจร D ฟลิปฟลอป
- รูปที่ 5.12-4 แสดงวงจรที่ใช้วัดคุณสมบัติทางสวิตซ์ซึ่งวงจร RS, D ฟลิปฟลอป
- รูปที่ 5.12-5 แสดงผลการสวิตซ์ของ RS ฟลิปฟลอปแบบแนตต์
- รูปที่ 5.12-6 แสดงผลการสวิตซ์ของ RS ฟลิปฟลอปแบบนอร์
- รูปที่ 5.12-7 แสดงผลการสวิตซ์ของ D ฟลิปฟลอป
- รูปที่ 5.12-8 แสดงพื้นที่ตัวเก็บประจุวงจร RS ฟลิปฟลอปแบบแนตต์เกท
- รูปที่ 5.12-9 แสดงพื้นที่ตัวเก็บประจุวงจร RS ฟลิปฟลอปแบบนอร์เกท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รูปที่ 5.12-10 แสดงพื้นที่ตัวเก็บประจุวงจร D ฟลิปฟลอป
- รูปที่ 5.12-11 แสดงผลการจำลองแบบการสวิตช์ของวงจร RS ฟลิปฟลอปแบบแนนด์
- รูปที่ 5.12-12 แสดงผลการจำลองแบบการสวิตช์ของวงจร RS ฟลิปฟลอปแบบนอร์
- รูปที่ 5.12-13 แสดงผลการจำลองแบบการสวิตช์ของวงจร D ฟลิปฟลอป
- รูปที่ 5.13-1 แสดงวงจรป้องกันอินพุท
- รูปที่ 5.13-2 รูปแสดงภาพถ่ายด้านบนวงจรป้องกันอินพุท
- รูปที่ 5.13-3 แสดงวงจรวัดคุณสมบัติวงจรถูกป้องกันอินพุท
- รูปที่ 5.13-4 แสดงผลการวัดคุณสมบัติวงจรถูกป้องกันอินพุท
- รูปที่ 5.13-5 แสดงค่าความต้านทาน
- รูปที่ 5.13-6 แสดงคุณสมบัติรอยต่อพี-เอ็นของ ไดโอด
- รูปที่ 5.13-7 แสดงคุณสมบัติค่ากระแสและแรงดันของ วงจรที่มีค่าความต้านทานต่อกับ ไดโอด



สัญลักษณ์ (List of Symbol)

สัญลักษณ์	ความหมาย	หน่วย
A	พื้นที่	μm^2
A_f	พื้นที่บริเวณออกไซด์ทั่วไป	μm^2
A_g	พื้นที่บริเวณเกต	μm^2
C_{db}	ตัวเก็บประจุรอยต่อพี-เอ็นระหว่างขั้วเดรน-ซอส	F
C_{dbn}	ตัวเก็บประจุรอยต่อพี-เอ็นระหว่างขั้วเดรน-ฐานรองของเอ็นมอสทรานซิสเตอร์	F
C_{dbp}	ตัวเก็บประจุรอยต่อพี-เอ็นระหว่างขั้วเดรน-ฐานรองของพีมอสทรานซิสเตอร์	F
C_f	ตัวเก็บประจุของออกไซด์ทั่ว ๆ ไป	F
C_g	ตัวเก็บประจุที่เกตกับผิวของช่องทางเดิน	F
C_{gs}	ตัวเก็บประจุที่เกตกับผิวช่องทางเดินระหว่างเกต-ซอส	F
C_{gd}	ตัวเก็บประจุที่เกตกับผิวช่องทางเดินระหว่างเกต-เดรน	F
C_{gb}	ตัวเก็บประจุที่เกตกับผิวช่องทางเดินระหว่างเกต-ฐานรอง	F
C_g	ตัวเก็บประจุที่เกต	F
C_{gd}	ตัวเก็บประจระหว่างเกต-เดรน	F
C_{gs}	ตัวเก็บประจระหว่างเกต-ซอส	F
C_{GDN}	ตัวเก็บประจระหว่างขั้วเกต-เดรนของเอ็นมอส	F
C_{GDP}	ตัวเก็บประจระหว่างขั้วเกต-เดรนของพีมอส	F
C_{j0}	ตัวเก็บประจุรอยต่อพี-เอ็นในขณะที่ไบอัสย้อนกลับ มีค่าเป็นศูนย์	F/cm^2
$C_{j,sw}$	ตัวเก็บประจุรอยต่อพี-เอ็นด้านข้าง	F/cm^2
C_{line}	ตัวเก็บประจุในส่วนเชื่อมต่อ	F
C_{NMOS}	ตัวเก็บประจุเอ็นมอสทรานซิสเตอร์	F
C_{ols}	ตัวเก็บประจุที่เกตในส่วนเชื่อมกับส่วนซอส	F
C_{old}	ตัวเก็บประจุที่เกตในส่วนเชื่อมกับส่วนเดรน	F

สัญลักษณ์	ความหมาย	หน่วย
C_{ox}	ตัวเก็บประจุต่อพื้นที่ของออกไซด์	F/cm^2
C_{out}	ตัวเก็บประจุรวมที่ขั้วเอาต์พุต	F
C_{sb}	ตัวเก็บประจุรอยต่อพี-เอ็นระหว่างซอส-ฐานรอง	F
C_T	ตัวเก็บประจุรอยต่อพี-เอ็นรวม	F
D	สัมประสิทธิ์การแพร่สารเจือ	cm^2/s
I_D	กระแสเดรน	A
$I_{D,sat}$	กระแสเดรนช่วงอิ่มตัว	A
K	ค่าคงที่ โบล์มันส์	J/K
k'	ค่าพารามคอนดัคแตนซ์ของกระบวนการสร้าง	A/v^2
L	ความยาวช่องทางเดินกระแส	μm
L'	ความยาวช่องทางเดินกระแสจริง	μm
L_d	ความยาวช่องทางเดินกระแสที่เชื่อมกับส่วนเดรน	μm
L_s	ความยาวช่องทางเดินกระแสที่เชื่อมกับส่วนซอส	μm
N	ความเข้มข้นสารเจือ	cm^{-3}
N_o	ความเข้มข้นของสารเจือที่ฐานรอง	cm^{-3}
N_s	ความเข้มข้นสารเจือผู้รับ	cm^{-3}
N_d	ความเข้มข้นสารเจือผู้ให้	cm^{-3}
n_{po}	ความเข้มข้นของอิเล็กตรอนในสารกึ่งตัวนำชนิดเอ็นที่อุณหภูมิห้อง	cm^{-3}
n_i	ความเข้มข้นของพาหะในสารอินทรีนซิก	cm^{-3}
P_{po}	ความเข้มข้นของโฮลในสารกึ่งตัวนำชนิดพีที่อุณหภูมิห้อง	cm^{-3}
q	ประจุไฟฟ้าของอิเล็กตรอน	C
Q_B	ความหนาแน่นประจุในบริเวณดีพลีชันที่ผิว	C/cm^2
Q_{Bo}	ความหนาแน่นประจุในบริเวณดีพลีชันที่ผิว	C/cm^2
Q_{ox}	กรรณิแรงดัน ไบอัสที่ฐานรอง เป็นศูนย์	
Q_s	ความหนาแน่นประจุของออกไซด์	C/cm^2
Q_s	ความหนาแน่นประจุที่ผิว	C/cm^2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญลักษณ์	ความหมาย	หน่วย
Q_{ss}	ความหนาแน่นของประจุไฟฟ้าที่ผิว สัมผัสระหว่าง SiO_2 กับ Si	C/cm^2
R	ความต้านทานของชั้นสารกึ่งตัวนำ	Ω
t	เวลา	s
t_f	ค่าเวลาชาลง	s
t_r	ค่าเวลาชาขึ้น	s
V_{DD}	แรงดันไฟเลี้ยง	V
V_{DS}	แรงดันระหว่าง เทรน-ซอส	V
$V_{DS, sat}$	แรงดันระหว่าง เทรน-ซอส ในช่วงอิ่มตัว	V
V_{FB}	แรงดันแฟลตแบนด์	V
V_G	แรงดันที่เกต	V
V_{GS}	แรงดันระหว่าง เกต-ซอส	V
V_{GSN}	แรงดันระหว่าง เกต-ซอสของ เอ็นมอส	V
V_{GDN}	แรงดันระหว่าง เกต-เทรนของ เอ็นมอส	V
V_{in}	แรงดันขั้วอินพุต	V
V_{iL}	แรงดันอินพุตที่เปลี่ยนเอาท์พุทจากสถานะสูง ไปต่ำ	V
V_{iH}	แรงดันอินพุตที่เปลี่ยนเอาท์พุทจากสถานะต่ำ ไปสูง	V
V_{out}	แรงดันเอาท์พุท	V
V_{oL}	แรงดันเอาท์พุทสถานะต่ำ	V
V_{oH}	แรงดันเอาท์พุทสถานะสูง	V
V_{ox}	แรงดันตกคร่อมออกไซด์	V
V_{SB}	แรงดันระหว่าง ขั้วซอส-ฐานรอง	V
V_{SGP}	แรงดันระหว่าง ขั้วซอส-เกตของพีมอส	V
V_{SDP}	แรงดันระหว่าง ขั้วซอส-เทรนของพีมอส	V
V_{To}	แรงดันขีดเริ่มลัมบวร์ท	V
V_{Ton}	แรงดันขีดเริ่มลัมบวร์ทของ เอ็นมอส	V
V_{TOP}	แรงดันขีดเริ่มลัมบวร์ทของพีมอส	V
V_T	แรงดันขีดเริ่มของมอสทรานซิสเตอร์	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรรมใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญลักษณ์	ความหมาย	หน่วย
V_{Tn}	แรงดันขีดเริ่มของเอ็นเมอส	V
V_{TP}	แรงดันขีดเริ่มของพีเมอส	V
V_{th}	แรงดันขีดเริ่มของวงจรถ่วง	V
V_y	แรงดันตามแนวแกน y	V
W	ความกว้างของช่องทางเดินกระแส	μm
X_d, X_j	ความลึกของรอยต่อพี-เอ็น	μm
X_{dm}	ความลึกของรอยต่อมากที่สุด	μm
X_{ox}	ความหนาของออกไซด์	$^{\circ}\text{A}$
β	ค่าทรานคอนดักแตนซ์ของอุปกรณ์	A/V^2
β_p	ค่าทรานคอนดักแตนซ์ของอุปกรณ์ในพีเมอส	A/V^2
β_n	ค่าทรานคอนดักแตนซ์ของอุปกรณ์ในเอ็นเมอส	A/V^2
μ	ค่าความคล่องตัวของพาหะ	$\text{cm}^2/\text{V}\cdot\text{s}$
μ_p	ค่าความคล่องตัวของโฮล	$\text{cm}^2/\text{V}\cdot\text{s}$
μ_n	ค่าความคล่องตัวของอิเล็กตรอน	$\text{cm}^2/\text{V}\cdot\text{s}$
ϵ_y	ค่าสนามไฟฟ้าในแนวแกน y	V/cm
ϵ_{ox}	ค่าเพอมีทิวิตีของออกไซด์	-
ϵ_o	ค่าเพอมีทิวิตีของสูญญากาศ	-
ϵ_{si}	ค่าเพอมีทิวิตีของซิลิกอน	-
γ	ค่าสัมประสิทธิ์การไบอัสที่ฐานรอง	V^2
A	ค่ามอดดูเลชันของความยาวช่องทางเดินกระแส	V^{-1}
ϕ_s	ศักดาไฟฟ้าสถิตที่ผิวสารกึ่งตัวนำ	V
ϕ_F	ศักดาไฟฟ้าสถิตในสภาวะสมดุลย์ของสารกึ่งตัวนำ	V
ϕ_{GS}	ค่าฟังก์ชันงานระหว่างเกตกับฐานรอง	V
ϕ_o	ค่าแรงดันตกคร่อมรอยต่อพี-เอ็นที่สภาวะสมดุลย์	V
ρ_s	ความต้านทานแผ่น	Ω

ศัพท์เทคนิค

กฎการออกแบบ	design rules
การจำลองแบบ	simulation
การประมาณช่องทางเดินกระแสแบบลาด	gradual channel approximation
การมอดดูเลชันของความยาวช่องทางเดินกระแส	channel-length modulation
การเชื่อมต่อภายใน	interconnection
กระแสรั่วไหล	leakage current
การแพร่ในสูญญากาศ	evaporation
การออกซิเดชันแบบแห้ง	dry oxidation
การออกซิเดชันแบบชื้น	wet oxidation
การขับลิค	drive in
ความลึกรอยต่อ	junction depth
ความคล่องตัวของพาหะที่ผิว	surface mobility
ความคล่องตัวของพาหะในเนื้อสาร	bulk mobility
ความยาวช่องทางเดินกระแสจริง	effective channel length
ชิปไอซี	chip IC
ช่องทางเดินกระแส	channel
ช่องคัทออฟ	cut off region
ช่องแอกทีฟ	active region
ช่วงไม้อิ่มตัว	saturated region
ซีมอส	CMOS
ซินเทอร์ริง	sintering
โซลิด โซลูบิลิตี	solid solubility
ฐานรอง	substrate
ทรานคอนดักแตนซ์ของกระบวนการสร้าง	process transconductance
ทรานคอนดักแตนซ์ของอุปกรณ์	devices transconductance
เทคโนโลยีการสร้างวงจรรวม	integrated circuit technology
เทคโนโลยีของมอส	MOS technology
เทคโนโลยีของไบโพลาร์	Bipolar technology
เนื้อสาร	bulk
บ่อแยกชนิดพี	p-well
แผ่นเวเฟอร์	wafer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพอมิทิวตี้	permittivity
พินท์ออฟ	pinch off
แพด	pad
พรีเดปอสิชัน	predeposition
พีมอส	p-MOS
ฟังก์ชันงาน	work function
โฟโตลิโทกราฟี	photolithography
มาสก์	mask
เมทัลไลเซชัน	metalization
มอส	MOS
รอยต่อ	junction
รอยต่อแบบขั้นบันได	step junction
แรงดันแบนด์แบนด์	flat band voltage
แรงดันไบอัสไปข้างหน้า	forward bias voltage
แรงดันไบอัสย้อนกลับ	reverse bias voltage
แรงดันขีดเริ่ม	threshold voltage
ลวดลาย	layout
วงจรรวมขนาดเล็ก	small scale integrated circuit
วงจรรวมขนาดกลาง	medium scale integrated circuit
วงจรรวมขนาดใหญ่มาก	VLSI integrated circuit
วงจรมองกันอินพุท	input protection
วงจรสองสถานะ	bistable circuit
สวิชชิง	switching
สัมประสิทธิ์การแพร่	diffusion coefficient
สัมประสิทธิ์การไบอัสที่ฐานรอง	body bias coefficient
สารเจือผู้ให้	donor
สารเจือผู้รับ	acceptor
อิมพีแดนซ์	impedance
เอ็นมอส	NMOS
อัตราส่วนความกว้างต่อความยาว	aspect ratio

บทที่ 1

บทนำ

1.1 ความก้าวหน้าของสิ่งประดิษฐ์สารกึ่งตัวนำ

นับตั้งแต่ปี ค.ศ. 1947 ที่นักวิจัยของห้องวิจัย Bell Telephone สามารถประดิษฐ์ทรานซิสเตอร์ตัวแรกได้ ความก้าวหน้าทางสิ่งประดิษฐ์สารกึ่งตัวนำได้เจริญขึ้นอย่างรวดเร็ว และทรานซิสเตอร์ก็เข้ามาแทนที่หลอดสุญญากาศ เนื่องจากคุณสมบัติของทรานซิสเตอร์มีประสิทธิภาพการทำงานที่ดีกว่า กินกำลังไฟน้อยกว่า น้ำหนักเบากว่า ขนาดเล็ก และราคาถูกกว่า อย่างไรก็ตาม ทรานซิสเตอร์ก็ได้รับการพัฒนาอย่างต่อเนื่องตลอดมา และราวปี ค.ศ. 1960 ก็มีการค้นพบเทคโนโลยีใหม่ ได้แก่ เทคโนโลยีการสร้างวงจรรวม (Integrated Circuit Technology) กล่าวคือ สามารถสร้างทรานซิสเตอร์จำนวนหลาย ๆ ตัว ลงบนชิ้นของผลึกสารกึ่งตัวนำซิลิกอนชิ้นเล็ก ๆ ขนาดประมาณ 5 มม. x 5 มม. รวมทั้งชิ้นส่วนแบบพาสซีฟ (passive devices) เช่นตัวต้านทานและตัวเก็บประจุไฟฟ้าด้วย และต่อรวมกันภายใน (interconnection) เป็นวงจรรวมอิเล็กทรอนิกส์ที่สมบูรณ์ และชิ้นสารกึ่งตัวนำดังกล่าวนี้ถูกเรียกสั้น ๆ ว่า ชิพไอซี (chip IC)

หลังจากที่มีการผลิตไอซีหรือวงจรรวม ไอซีก็เข้ามามีบทบาทแทนทรานซิสเตอร์ ทั้งนี้เพราะประสิทธิภาพการทำงานที่ดี ขนาดที่เล็กกระทัดรัดและเทคโนโลยีของไอซีก็มีการพัฒนาขึ้นมาตามลำดับ โดยแบ่งตามประเภทได้เป็น 2 แบบหลัก คือ เทคโนโลยีของมอส (MOS Technology) และเทคโนโลยีของไบโพลาร์ (Bipolar Technology)

การพัฒนาไอซีถูกกระทำทั้งเทคโนโลยีของ MOS และของ Bipolar ซึ่งต่างก็มีข้อดีข้อเสียที่แตกต่างกัน เช่น เทคโนโลยีของไบโพลาร์จะทำให้ได้วงจรรวมที่มีความเร็วสูงแต่มีขนาดใหญ่ ส่วนเทคโนโลยีของมอสสามารถสร้างวงจรรวมได้มีขนาดเล็กกว่า จึงทำให้สามารถสร้างวงจรมีฟังก์ชันการทำงานที่ซับซ้อนมากกว่าในขนาดพื้นที่ที่เท่ากัน ดังนั้น เทคโนโลยีของ MOS จึงเป็นที่นิยมต่อมาในการพัฒนาวงจรรวม

การพัฒนาการสร้างวงจรรวมโดยเทคโนโลยีของ MOS ได้พัฒนาอย่างรวดเร็ว โดยเฉพาะในเรื่องของขนาดที่ทำให้เล็กลงเรื่อย ๆ จึงทำให้สามารถสร้างทรานซิสเตอร์ได้เป็นจำนวนตั้งแต่ 2 ตัวจนกระทั่งถึง 500,000 ตัว ภายในช่วงเวลา 20 ปี เราอาจจำแนกไอซีหรือวงจรรวมออกเป็นกลุ่มตามขนาดความจุ ของจำนวนชิ้นส่วนที่รวมอยู่ในชิพได้ดังนี้คือ

1) วงจรรวมขนาดเล็ก (Small Scale Integrations) หรือเขียนย่อ ๆ ว่า SSI ได้แก่ ไอซีที่มีจำนวนทรานซิสเตอร์ประมาณไม่เกิน 100 ตัว เช่น พวกไอซีประเภทเกทต่าง ๆ

2) วงจรรวมขนาดกลาง (Medium Scale Integrations) หรือเขียนย่อ ๆ ว่า MSI ได้แก่ ไอซีที่มีจำนวนทรานซิสเตอร์ประมาณ 100-1,000 ตัว เช่น พวกอีสี่ เคนน์เตอร์ มัลติเพลกเซอร์ เป็นต้น

3) วงจรรวมขนาดใหญ่ (Large Scale Integrations) หรือเขียนย่อ ๆ ว่า LSI ได้แก่ ไอซีที่มีจำนวนทรานซิสเตอร์ประมาณ 1,000 -20,000 ตัว เช่นพวกไมโครโพรเซสเซอร์ขนาด 8 บิต รอม (ROM) และแรม (RAM) เป็นต้น

4) วงจรรวมขนาดใหญ่มาก (Very Large Scale Integration) หรือเขียนย่อ ๆ ว่า VLSI ได้แก่ ไอซีที่มีจำนวนทรานซิสเตอร์ประมาณ 20,000-50,000 ตัว เช่นพวกไมโครโพรเซสเซอร์ขนาด 16 และ 32 บิต เป็นต้น

1.2 สิ่งประดิษฐ์สารกึ่งตัวนำประเภทซีมอส

เนื่องจากเทคโนโลยีของมอสเป็นเทคโนโลยีที่เหมาะสมในการสร้างวงจรรวม ในเทคโนโลยียังแบ่งออกได้เป็น เทคโนโลยีแบบ PMOS เทคโนโลยีแบบ NMOS และเทคโนโลยีแบบ CMOS

เทคโนโลยีแบบ PMOS ไม่ค่อยเป็นที่นิยมทั้งที่เป็นเทคโนโลยีแบบมอสเริ่มแรก ทั้งนี้เพราะเนื่องจากให้ค่าความเร็วช้ากว่าเทคโนโลยีแบบ NMOS เนื่องจากใช้โวลเป็นพาหะ ดังนั้นเทคโนโลยีแบบ NMOS จึงเป็นที่นิยมและแพร่หลายในวงจรรวม แต่อย่างไรก็ตามได้มีผู้คิดโครงสร้างการทำงานที่เอาทั้ง PMOS และ NMOS มาทำงานร่วมกันเรียกเทคโนโลยีว่าเทคโนโลยีแบบ CMOS ซึ่งเป็นชื่อย่อมาจาก Complementary MOS

ในวงจรรวมดิจิทัล การนำเอาเอ็นมอสและพีมอสมาทำงานร่วมกัน ทำให้เกิดผลดีบางอย่างเช่น ในขณะที่วงจรรวมอยู่ในสถานะคงที่หรือแรงดันไม่มีการเปลี่ยนแปลง วงจร CMOS จะใช้พลังงานน้อยมาก คือในส่วนของที่เกิดจากกระแสรั่วไหลเท่านั้น (Leakage current) และจะใช้พลังงานเพียงในช่วงการเปลี่ยนสถานะระหว่างสถานะสูงและต่ำในช่วงเวลาสั้น ๆ เท่านั้น ซึ่งใน NMOS กรณีที่อยู่ในลักษณะคงที่ บางสถานะก็จะมีกระแสไหลในวงจร ทำให้ต้องสิ้นเปลืองพลังงาน

ผลของการสิ้นเปลืองพลังงานของ NMOS จะมีความสำคัญมาก เมื่อจำนวนของทรานซิสเตอร์มีความหนาแน่นมาก จะทำให้การกระจายพลังงานต่อพื้นที่มีค่ามาก และจะทำให้เกิดความร้อนสูง ทำให้วงจรทำงานผิดพลาด ซึ่งวงจรแบบ CMOS สามารถแก้ปัญหาตรงนี้ได้

นอกจากผลดีในเรื่องพลังงานแล้ว วงจร CMOS ยังให้เอาท์พุทที่ตีคืออยู่ระหว่างแรงดันไฟเลี้ยง V_{DD} และแรงดันอ้างอิง อันเป็นข้อที่เหนือกว่า NMOS ซึ่งจะต้องสูญเสียในส่วนของค่าศักดาตกคร่อมในส่วนแรงดันขีดเริ่ม

สำหรับข้อเสียของ CMOS ก็คือ ขั้นตอนในการสร้างจะยุ่งยากกว่า และในวงจรเดียวกันวงจรแบบ CMOS จะใช้จำนวนทรานซิสเตอร์มากกว่าวงจรแบบ NMOS แต่อย่างไรก็ตามในเทคโนโลยีการสร้างที่ทันสมัยในปัจจุบัน ซึ่งสามารถสร้างทรานซิสเตอร์ได้หนาแน่นมาก ทำให้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตเห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรวมแบบ CMOS มีบทบาทเด่นขึ้นมาในปัจจุบัน ด้วยข้อดีที่กล่าวมาแล้ว และมีแนวโน้มว่าวงจรรวมแบบ CMOS จะมีบทบาทมากขึ้นต่อไปในอนาคต

1.3 ที่มาของงานวิจัย

จากที่กล่าวมาแล้วนั้นจะเห็นได้ว่า เทคโนโลยีทางด้านวงจรรวม มีความสำคัญในปัจจุบันมาก ทั้งการออกแบบ การสร้าง ผู้วิจัยมีความคิดว่าจะมีงานวิจัยทางสาขานี้อย่างกว้างขวางในประเทศไทย แต่เนื่องจากบุคลากรและเครื่องมือในประเทศไทยยังไม่พร้อมเท่าในต่างประเทศ ดังนั้นผู้วิจัยจึงคิดทำวิจัยในระดับขีดความสามารถที่มีอยู่ก่อน เพื่อเป็นพื้นฐานงานวิจัยในระดับสูงขึ้นไป สำหรับการเลือกทำวงจรถิจิตอลแบบซีมอสเพราะมองเห็นว่าในอนาคต วงจรรวมประเภทมอส และซีมอส จะมีบทบาทมากต่อไปในอนาคตอย่างแน่นอน

1.4 วัตถุประสงค์ของงานวิจัย

การทำวิจัยครั้งนี้มีจุดประสงค์ เพื่อต้องการสร้างวงจรรวมดิจิตอลพื้นฐานแบบซีมอสในห้องปฏิบัติการให้ได้ เริ่มจากหากระบวนการสร้างและปรับปรุงกระบวนการสร้างให้เหมาะสมที่ทำให้ค่าแรงดันขีดเริ่มของเอ็นเมอสและพีมอสมีค่าใกล้เคียงกัน ต่อมารออกแบบวงจรและสร้างด้วยกระบวนการสร้างที่ออกแบบข้างต้น อันมีคุณสมบัติทางไฟตรงและคุณสมบัติทางสวิชชิ่ง เพื่อหาค่าความคลาดเคลื่อน เพื่อที่จะใช้เป็นแนวทาง ในการออกแบบวงจรที่มีความซับซ้อนต่อไป

1.5 รายละเอียดวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้แบ่งออกได้เป็น 6 บท โดยบทที่ 1 คือบทนำเป็นการกล่าวถึงความก้าวหน้าของสิ่งประดิษฐ์สารกึ่งตัวนำ และสิ่งประดิษฐ์สารกึ่งตัวนำประเภทซีมอสที่มาของงานวิจัย และวัตถุประสงค์ของงานวิจัย

บทที่ 2 กล่าวถึงทฤษฎีโดยทั่ว ๆ ไป ของโครงสร้างมอส มอสทรานซิสเตอร์ สมการคุณสมบัติกระแสแรงดัน ที่ได้จากการประมาณช่องทางเดินแบบลาด นอกจากนี้ยังกล่าวถึงค่าตัวเก็บประจุในโครงสร้างของมอส และค่าตัวแปรทางกายภาพที่สำคัญ ที่จะนำไปสู่การจำลองแบบด้วยโปรแกรม PSPICE และท้ายสุดของบทนี้ได้พูดถึง โครงสร้างของ CMOS ทางกายภาพ

บทที่ 3 บทนี้กล่าวถึงการออกแบบ โดยเริ่มต้นตั้งแต่การออกแบบเพื่อวัดค่าทางกายภาพของ โครงสร้าง เช่น ค่าตัวเก็บประจุในส่วนต่างๆ แรงดันพียงหลายที่รอยต่อต่างๆ จากนั้นเป็นการแสดงสมการที่ใช้ในการออกแบบคุณสมบัติของวงจร ในที่สุดก็จะได้การออกแบบระดับลวดลาย (layout)

บทที่ 4 เป็นขั้นตอนกระบวนการสร้างที่ได้ออกแบบไว้ และใช้เป็นมาตรฐานในการสร้างตลอดการวิจัยครั้งนี้ โดยแสดงรายละเอียดของขั้นตอนการสร้างต่าง ๆ

บทที่ 5 เป็นผลการทดลอง ทดสอบคุณสมบัติทางไฟฟ้า ทั้งคุณสมบัติทางไฟตรง และเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติทางสรีรวิทยา ซึ่ง ของวงจรถูกออกแบบไว้ในบทที่ 3 ผลของคุณสมบัติต่าง ๆ จะนำมาเปรียบเทียบ
เทียบผลผลทางการจำลองแบบด้วยโปรแกรม pspice
บทที่ 6 เป็นบทสรุปของผลการทดลองทั้งหมด

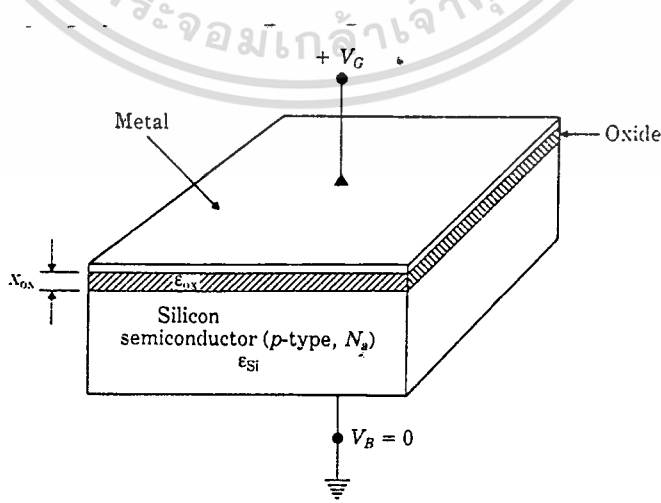


2.1 ระบบมอส

มอส (MOS) เป็นชื่อย่อมาจาก Metal Oxide Semiconductor มีโครงสร้างประกอบด้วยสารต่างชนิดกันซ้อนกันเป็นชั้น คือ โลหะ (Metal) ออกไซด์ (Oxide) และสารกึ่งตัวนำ (semiconductor) โดยที่ชั้นของโลหะอยู่ชั้นบน ชั้นออกไซด์อยู่ตรงกลาง และสารกึ่งตัวนำอยู่ล่างสุด ดังแสดงในรูปที่ 2.1-1 จากรูป ในส่วนที่เป็นสารกึ่งตัวนำเป็นซิลิกอนผลึกเดี่ยวชนิดพี (single Crystal p-type Silicon) ได้จากการเติมสารเจือผู้รับ (acceptor) มีความเข้มข้น N_a ทางด้านล่างของแผ่นเวเฟอร์เคลือบด้วยโลหะ (เช่นทองคำ) เมื่อเป็นชั้นฐานรอง (substrate) หรือเนื้อสาร(bulk) ซึ่งอาจจะไบอัสด้วยค่าแรงดัน V_B แต่ในกรณีรูปที่ 2.1-1 เราให้ค่า V_B เป็นศักดาอ้างอิง และค่าความเข้มข้นของพาหะส่วนมาก และพาหะส่วนน้อยที่อุณหภูมิห้อง มีค่าประมาณ

$$p_{po} \approx N_a \quad n_{po} \approx \frac{n_i^2}{N_a} \quad (2.1-1)$$

โดยที่ตัวห้อย 0 แทนสภาวะที่สมดุลย์ และ n_i เป็นความหนาแน่นของพาหะของสารอินทรินซิก (intrinsic) ซึ่งขึ้นกับค่าอุณหภูมิ และส่วนบนของสารกึ่งตัวนำที่เป็นรอยต่อระหว่าง สารกึ่งตัวนำกับออกไซด์จะเรียกว่า "บริเวณผิว"



รูปที่ 2.1-1 แสดงระบบมอสพื้นฐาน

ชั้นออกไซด์ที่ใช้ในซิลิกอนเทคโนโลยี คือซิลิกอนไดออกไซด์ (SiO_2) ชั้นออกไซด์ถูกสร้างโดยผ่านก๊าซออกซิเจนจำนวนมากไปยังผิวของแผ่นเวเฟอร์ (wafer) ที่อุณหภูมิที่กำหนดไว้ สำหรับส่วนบนเป็นชั้นโลหะซึ่งมีหน้าที่เป็นขั้วไฟฟ้าของออกไซด์ ในที่นี้จะใช้ลুমินีเยียมเป็นขั้วโลหะ และสร้างได้จากการแพร่ในสูญญากาศ (Evaporation)

ในการจัดเรียงตามโครงสร้างดังกล่าวจะเห็นได้ว่า มีลักษณะเหมือนกับโครงสร้างของตัวเก็บประจุ โดยมีค่าตัวเก็บประจุที่เกกเกิดขึ้น เพราะว่ามิถุนออกไซด์คั่นกลางอยู่ระหว่างขั้วเกกและสารกึ่งตัวนำ เราสามารถหาค่าตัวเก็บประจุที่เกกออกไซด์ต่อหน่วยพื้นที่ได้ และถ้า ϵ_{ox} คือค่า เอมมิทิวตี้ (permittivity) ของออกไซด์

$$C_{ox} = \frac{\epsilon_{ox}}{x_{ox}} [F/cm^2], \tag{2.1-2}$$

โดยที่ x_{ox} คือความหนาของออกไซด์ และถ้าเกกออกไซด์มีพื้นที่ A ตารางเซนติเมตร เราจะได้ความจุไฟฟ้าของส่วนเกกทั้งหมดเป็น

$$C_g = C_{ox}A [F]. \tag{2.1-3}$$

2.2 แร่งตันซิดเริ่ม

ค่าแรงดันซิดเริ่มคือค่าแรงดันน้อยที่สุดที่ต้องการทำให้บริเวณผิวของสารกึ่งตัวนำในระบบมอสเป็นชั้นกลับจากสารกึ่งตัวนำชนิดเดิม ทำให้เกิดส่วนของรอยต่อพี-เอ็นในลักษณะแบบชันบันได (step junction) ซึ่งบริเวณส่วนปลดพาหะ x_d เราสามารถหาได้จากสมการรอยต่อแบบชันบันไดข้างเดียว (one side step junction)

$$x_{dm} = \sqrt{\frac{2\epsilon_{si}}{qN_a} (2|\phi_F|)}, \tag{2.2-1}$$

- ϕ_s = ค่าศักดาไฟฟ้าสถิตที่ผิวของสารกึ่งตัวนำ
- ϕ_F = ค่าศักดาไฟฟ้าสถิตในสภาวะสมดุลย์ของสารกึ่งตัวนำ
- ϵ_{si} = ค่าเอมมิทิวตี้ของซิลิกอน (silicon permittivity)

ค่าประจุในส่วนตีฟลิชัน (bulk depletion charge) ต่อหน่วยพื้นที่คือ

$$Q_{B0} = -qN_a x_d [C/cm^2], \tag{2.2-2}$$

เงื่อนไขของค่าแรงดันขีดเริ่มจะต้องเหนียวน้ำให้เกิดชั้นกลับดังนี้ $\phi_s = -\phi_F$ จะได้ว่า

$$V_{T0}^{\text{ideal}} = V_{ox} + 2|\phi_F|. \quad (2.2-3)$$

ซึ่งค่าเทอมแรกคือ ค่าแรงดันตกคร่อมออกไซด์ที่เกิดจากประจุในเนื้อสาร เทอมที่สองคือค่าแรงดันที่ทำให้เกิดสภาวะชั้นกลับและค่าประจุที่ผิว (2.1-19) เราสมมติให้ประจุในชั้นกลับมีค่าน้อยกว่าประจุในส่วนดีฟิชั่นมาก ๆ $Q_i \ll Q_{B0}$ ดังนั้น $Q_s = Q_{B0}$ เราจะได้

$$V_{T0}^{\text{ideal}} = \frac{\sqrt{2q\epsilon_{Si}N_a(2|\phi_F|)}}{C_{ox}} + 2|\phi_F|. \quad (2.2-4)$$

ค่านี้เป็นค่าทางอุดมคติ แต่ในความเป็นจริงแล้วเราจะมีเทอมที่เพิ่มเข้าไปอีก และเมื่อรวมเทอมนี้เข้าไปจะได้ว่า

$$V_{T0} = V_{FB} + \frac{\sqrt{2q\epsilon_{Si}N_a(2|\phi_F|)}}{C_{ox}} + 2|\phi_F|. \quad (2.2-5)$$

โดย V_{FB} เราเรียกว่า flatband voltage ได้มาจากการวิเคราะห์แผนภาพ แถบพลังงานในระบบมอส และค่าประจุแปลกปลอมที่บริเวณผิวและออกไซด์

$$V_{FB} = \Phi_{GS} - \frac{1}{C_{ox}}(Q_{ox} + Q_{ss}). \quad (2.2-6)$$

ϕ_s คือค่าความแตกต่างของฟังก์ชันงาน (work function) ระหว่างเทากับฐานรอง Q_{ox} และ Q_{ss} คือค่าประจุในออกไซด์ และที่รอยต่อระหว่าง Si และ SiO_2

สมการ (2.2-3) เป็นสมการแรงดันขีดเริ่มในกรณีที่ $V_B = 0$ ซึ่งในการใช้งานบางครั้ง จะมีการไบอัสย้อนกลับที่ฐานรอง ดังนั้นถ้าทำให้ค่าประจุมีค่าเปลี่ยนไป

$$Q_B = -\sqrt{2q\epsilon_{Si}N_a(2|\phi_F| + V_B)}. \quad (2.2-7)$$

การเปลี่ยนแปลงของค่าแรงดันขีดเริ่ม คำนวณได้โดย

$$\begin{aligned} \Delta V_T &= V_T - V_{T0} \\ &= \frac{\sqrt{2q\epsilon_{Si}N_a}}{C_{ox}} (\sqrt{2|\phi_F| + V_B} - \sqrt{2|\phi_F|}), \end{aligned} \quad (2.2-8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่ง V_T คือแรงดันขีดเริ่มที่มีการไบอัสย้อนกลับที่ฐานรอง และจัดรูปสมการ (2.2-6) ใหม่

$$V_T = V_{T0} + \gamma(\sqrt{2|\phi_F| + V_B} - \sqrt{2|\phi_F|}), \quad (2.2-9)$$

โดยที่

$$\gamma = \frac{\sqrt{2q\epsilon_{Si}N_a}}{C_{ox}} [V^{1/2}] \quad (2.2-10)$$

และเรียกค่านี้ว่า ค่าสัมประสิทธิ์การไบอัสที่ฐานรอง (body bias coefficient) และประจุที่ชั้นกลับตอนนี้มีค่า

$$Q_I = -C_{ox}(V_G - V_T), \quad (2.2-11)$$

จากที่กล่าวมาทั้งหมดเราพิจารณาในกรณีทีสารกึ่งตัวนำเป็นชนิดพี (p-type) ซึ่งเป็นพื้นฐานในการสร้างมอสทรานซิสเตอร์ สำหรับในกรณีที่มอสทรานซิสเตอร์ฐานรองเป็นชนิดเอ็น เราสามารถหาค่าแรงดันขีดเริ่มได้ในทำนองเดียวกัน เพียงแต่เครื่องหมายของเทอมในสมการจะเปลี่ยนแปลงไปบ้าง ซึ่งตารางที่ 2.1 ได้สรุปเครื่องหมายของสมการแรงดันขีดเริ่มของเอ็นมอสและพีมอสไว้ให้

ตาราง 2.1 แสดงเครื่องหมายในสมการแรงดันขีดเริ่ม

PARAMETER	NMOS	PMOS
Substrate	p-type	n-type
ϕ_{ac}		
Metal gate	-	-
n^+ Si gate	-	-
p^+ Si gate	+	+
ϕ_F	-	+
Q_{Bo}, Q_B	-	+
Q_{ox}	+	+
γ	+	-
X_d, C_{ox}	+	+
V_{SB}	+	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

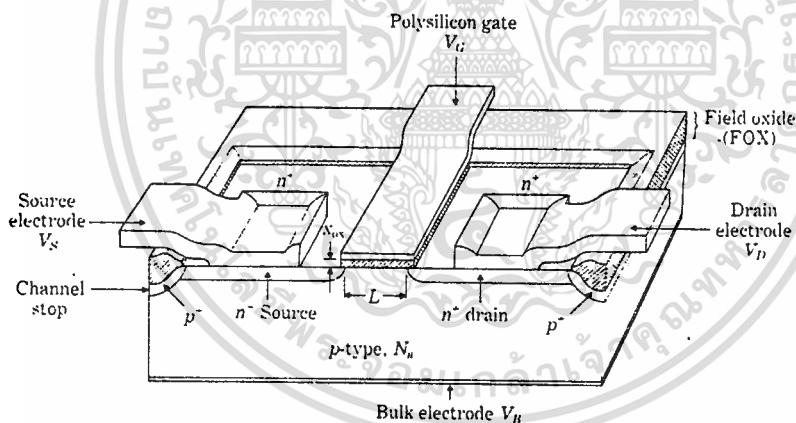
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 โครงสร้างและหลักการทำงาน

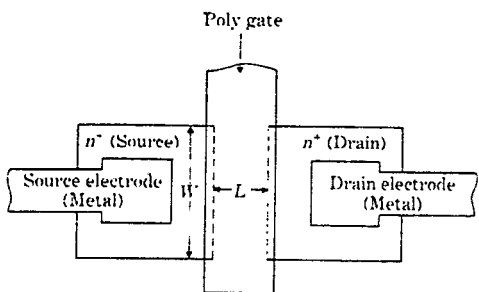
โครงสร้างของเอ็นแชนแนลเมมอสเฟต แบบซิลิกอนเกตแสดงได้ดังรูปที่ 2.3-1ก ประกอบไปด้วยชั้น 4 ชั้น ชั้นที่อยู่ตรงกลางคือส่วนเกทมีโลหะอลูมิเนียม และมีออกไซด์หนา X_{ox} ชั้น ๆ ชั้นเกทจะเป็นส่วนเดรนและซอส ซึ่งเป็นสารกึ่งตัวนำชนิด n^+ ที่ได้รับการแพร่สารเจือ และส่วนสุดท้ายคือชั้นฐานรองชนิดที่อยู่ด้านล่าง ในลักษณะที่เห็นนี้จะเห็นได้ว่าชั้นซอสและเดรนจะเหมือนกันทุกประการ แต่ในการใช้งานจริงการให้ไบอัสแก่อุปกรณ์จะเป็นตัวกำหนดชั้นซอสและเดรนที่แน่นอน

รูปที่ 2.3-1ข แสดงภาพด้านบนของมอสทรานซิสเตอร์ L คือ ค่าความยาวช่องทางเดิน (channel length) เป็นระยะห่างระหว่างขอบของเดรนและซอส, W คือค่าความกว้างของช่องทางเดิน (channel width) ค่าอัตราส่วน (W/L) (aspect ratio) เป็นค่าทางเรขาคณิตที่ใช้ในการบอกมิติของมอสเฟต และเป็นค่าตัวแปรที่ใช้ในการกำหนดออกแบบมอสเฟต.

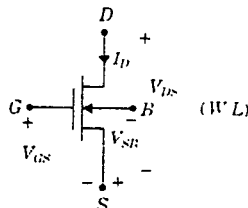
รูปที่ 2.3-1ค แสดงสัญลักษณ์ทางไฟฟ้าของเอ็นแชนแนลเมมอสเฟต เอ็นช้านเมนต์โหมด และค่าศักดาพื้นฐานในการทำงาน โดยทิศทางที่แสดงดังรูปจะถูกกำหนดให้มีค่าเป็นบวก แรงดันเดรน-ซอส $V_{DS} = V_D - V_S$ แรงดันเกทคือ $V_{GS} = V_G - V_S$ และแรงดันซอส ฐานรองคือ $V_{SB} = V_S - V_B$



ก. โครงสร้าง



ข. ภาพด้านบน



ค. สัญลักษณ์

รูปที่ 2.3-1 มอสเฟตชนิดเอ็นแชนแนลแบบเอ็นช้านเมนต์โหมด

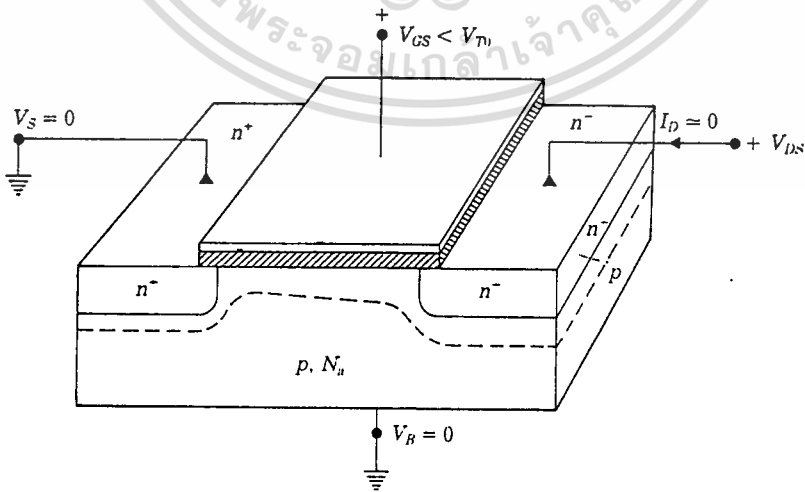
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อไปเราจะมาพิจารณาถึงหลักการทำงานของมอสเฟต โดยเริ่มพิจารณากรณีที่ $V_{GS} < V_{TO}$ และมีค่าแรงดัน V_{DS} ค่าหนึ่ง โดยแสดงทิศทางการให้ศักดาไฟฟ้าในรูปที่ 2.3-2ก ในกรณีนี้ค่าแรงดัน V_{GS} จะไม่พอเพียงที่จะเหนี่ยวนำให้เกิดชั้นกับที่ผิว แม้ว่าจะมีค่า V_{DS} แต่จะไม่เกิดกระแสไหลในมอสเฟต เราเรียกช่วงการทำงานนี้ว่า ช่วงคัทออฟ (cut off)

เมื่อแรงดัน เกท-ซอส มีค่าเพิ่มมากขึ้นและมากกว่า V_{TO} ($V_{GS} > V_{TO}$) สนามไฟฟ้าในแนวตั้งจะเหนี่ยวนำอิเล็กตรอนมาบริเวณผิวปริมาณมากพอจะทำให้เกิดชั้นกลับ ได้ส่วนเกท เราเรียกชั้นกลับนี้ว่า "ช่องทางเดินกระแส" (channel) ซึ่งจะทำให้ส่วนเดรนและซอส เรียงต่อกันเพราะช่องทางเดินจะทำหน้าที่เปรียบเสมือนเป็นสารกึ่งตัวนำชนิดเอ็น เชื่อมระหว่างเดรนและซอส ส่วนในแนวนอนก็จะมีสนามไฟฟ้าเนื่องจากศักดาไฟฟ้า V_{DS} จึงทำให้เกิดมีกระแสไหลผ่านมอสเฟต และกระแสนี้เราเรียกว่ากระแสเดรน I_D และเรียกช่วงการทำงานนี้ว่า ช่วงแอกทีฟ (active) ในช่วงการทำงานแอกทีฟจะมีกระแส I_D ลักษณะแตกต่างกัน 2 แบบ ซึ่งขึ้นอยู่กับความสัมพันธ์ของค่า V_{DS} กับ $(V_{GS} - V_{TO})$

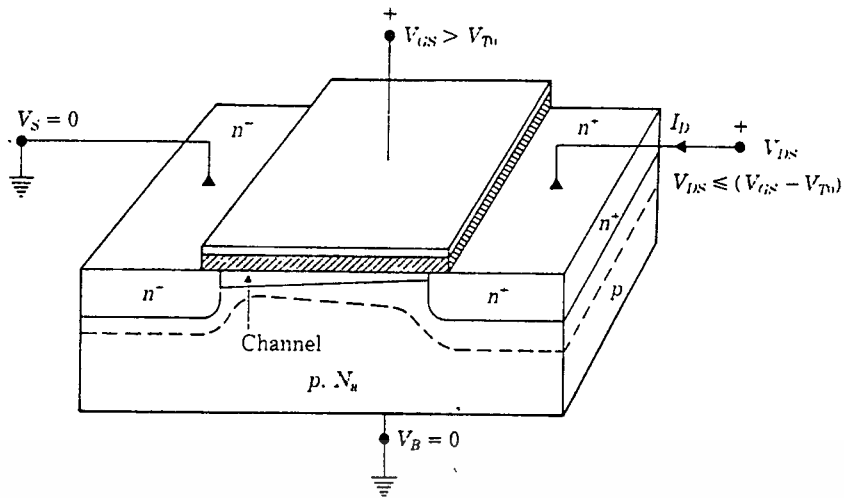
สำหรับค่า V_{DS} ค่าที่น้อยกว่า $V_{DS} < (V_{GS} - V_{TO})$ จะทำให้เกิดช่องทางเดินภายใต้ส่วนเกทดังในรูป 2.3-2ข ช่วงนี้จะเกิดกระแสไหลจากเดรนไปซอส โดยค่ากระแสจะแปรตามค่าแรงดัน V_{DS} เราเรียกช่วงการทำงานนี้ว่า ช่วงโหมดการทำงานไม่อิ่มตัว ของช่วงแอกทีฟ

เมื่อ $V_{DS} \geq (V_{GS} - V_{TO})$ ช่องทางเดินกระแสแสดงได้ดังรูปที่ 2.3-2ค จะเห็นว่าบริเวณช่องทางเดินกระแสทางด้านใกล้ส่วนเดรน จะเกิดปรากฏการณ์ซึ่งเรียกว่า พินช์ออฟ (pinch off) คือความหนาของช่องทางเดินบริเวณที่พินช์ออฟจะมีค่าบางมาก เมื่อเทียบกับส่วนอื่น หรือบางที่เรียกว่าช่องทางเดินกระแสขาด แต่ในกรณีนี้ก็จะยังคงมีกระแสเดรนไหลผ่านได้ เนื่องจากสนามไฟฟ้าในส่วนของดีพลีชัน เราเรียกการทำงานในสภาวะนี้ว่า การทำงานโหมดอิ่มตัว ของช่วงแอกทีฟ

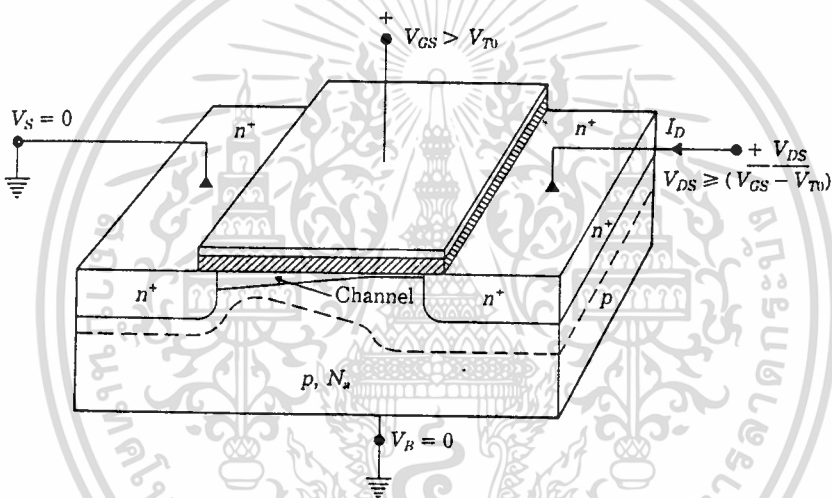


ก. มอสเฟตช่วงการทำงานคัทออฟ

รูปที่ 2.3-2 แสดงส่วนการทำงานพื้นฐานของมอสเฟต



ข. มอสเฟตช่วงการทำงานไม่อิ่มตัว



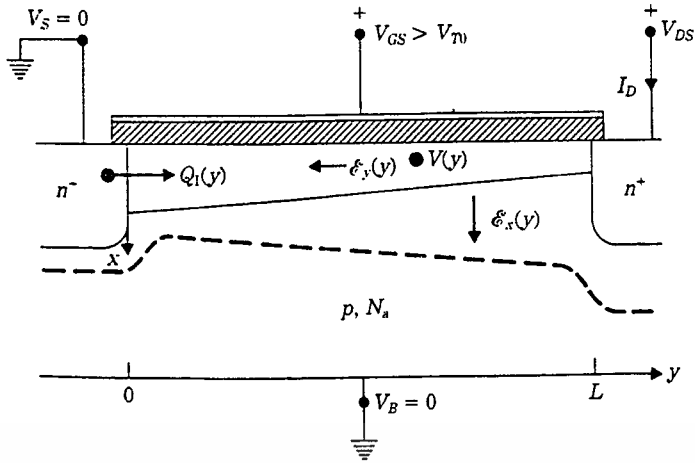
ค. มอสเฟตช่วงการทำงานอิ่มตัว

รูปที่ 2.3-1 (ต่อ)

2.4 การประมาณช่องทางเดินกระแสแบบลาด

เพื่อลดปัญหายุงยากในการวิเคราะห์ เราจำเป็นต้องมีการประมาณทั้งคุณสมบัติของสนามไฟฟ้าและช่องทางเดิน เพราะว่าเป็นความจริง ปัญหาจะมีทั้งหมด 3 มิติ ซึ่งมีความซับซ้อน เพื่อให้ง่ายเราจะพิจารณาเป็นการประมาณช่องทางเดินกระแสแบบลาด (gradual channel approximation) ซึ่งจะลดปัญหาให้เหลือกระแสไหลใน 1 มิติ แต่ถึงอย่างไรก็ให้แนวโน้มเดียวกันจากการวัด และสมการนี้จะใช้ได้ในอุปกรณ์ขนาดใหญ่ ไม่สามารถใช้ได้โดยตรงกับมอสเฟตขนาดเล็ก เช่น VLSI ชิพ โดยไม่มีการปรับแก้ไข แต่ถึงอย่างไรสมการที่ใช้นี้ก็ยังพอเพียงในการวิเคราะห์ และการออกแบบในระดับพื้นฐานเริ่มต้น และมีความถูกต้องพอเพียง

รูปที่ 2.4-1 แสดงภาคตัดขวางมอสเฟต ภายใต้เงื่อนไขการประมาณช่องทางเดิน



รูปที่ 2.4-1 แสดงส่วนทางเรขาคณิตที่ใช้ในการประมาณช่องทางเดินกระแสแบบลาด

กระแสแบบลาด ค่าแรงดันไบอัส $V_S = 0 = V_B$ แกน x มีค่าเป็นบวก เมื่อเข้าไปในฐานรอง ระยะ y ชนากับผิว และความยาวช่องทางเดินมีค่า $y = 0$ ถึง $y = w$ V_{GS} มีค่ามากกว่า V_{T0} เพื่อทำให้เกิดชั้นกลับทำให้มอสเฟตมีช่องทางเดินเกิดขึ้น สนามไฟฟ้าช่องทางเดินที่เกิดจาก V_{DS} คือ $E_y(y)$ แรงดันที่ช่องทางเดิน คือ $V(y)$

$$E_y(y) = -\frac{dV(y)}{dy}$$

เงื่อนไขขอบเขตแรงดันช่องทางเดิน คือ

$$V(y = 0) = V_S = 0, \quad V(y = L) = V_{DS}. \quad (2.4-1)$$

สนามไฟฟ้าในช่องทางเดินกระแสมีทิศทาง $-y$ และการประมาณแบบ GCA สนามไฟฟ้าในแนวแกน y จะเป็นตัวที่ทำให้อิเล็กตรอนพุ่งจากขั้วขอสมาเดรน ทำให้เกิดกระแส I_D ไหล

สำหรับรูปร่างช่องทางเดินกระแสจะมีลักษณะลาดจากด้านขอสไปด้านเดรน แสดงในรูปที่ 2.4-1 ซึ่งเกิดจากสนามไฟฟ้าในแนวแกน x $E_x(y)$ และความลึกของส่วนตีลึ้นทางด้านขอสจะมากกว่าด้านเดรน ทั้งนี้เป็นผลจากค่าแรงดันตามแนวช่องทางเดินกระแส $V(y)$ เราสามารถหาค่าความลึกของส่วนตีลึ้นได้

$$x_{dm}(y) = \sqrt{\frac{2\epsilon_{si}}{qN_A} [2|\phi_F| + V(y)]}. \quad (2.4-2)$$

ความหนาแน่นประจุที่ชั้นกลับ $Q_I(y)$ [C/cm²] ที่ขอบของช่องส ซึ่งมีความแรงดันช่องทางเดินเป็นศูนย์ มีค่า

$$Q_I(y = 0) = -C_{ox}[V_{GS} - V_{T0}] \quad (2.4-3)$$

ดังนั้นประจุที่ตำแหน่งใด ๆ ของช่องทางเดินกระแสเป็น

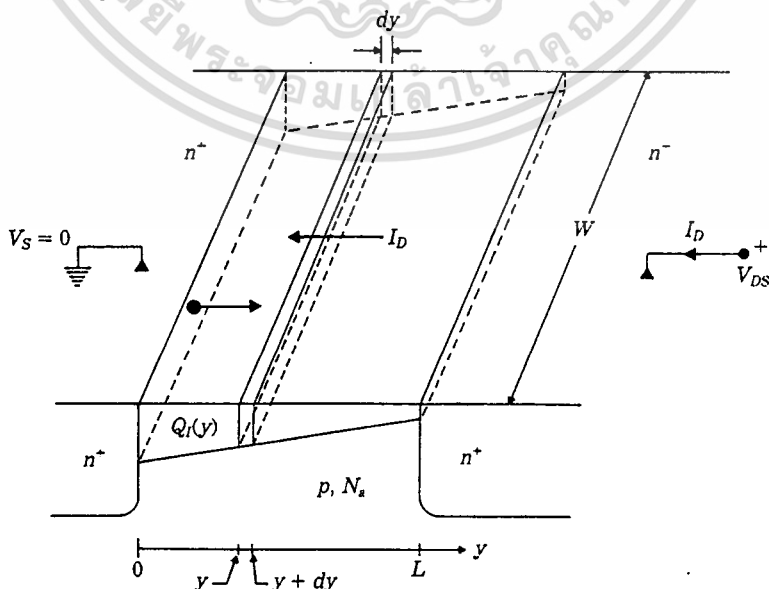
$$Q_I(y) = -C_{ox}[V_{GS} - V_{T0} - V(y)] \quad (2.4-4)$$

2.5 คุณสมบัติกระแสและแรงดันของมอสเฟต

การวิเคราะห์หาความสัมพันธ์ของกระแสและแรงดันในตอนนี้ จะนำเอาการประมาณแบบ GCA มาใช้ในการวิเคราะห์ ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสและแรงดันอย่างง่าย ซึ่งจะนำไปใช้เป็นสมการในการออกแบบต่อไป โดยมีไบอัสพิกเจอร์รูปที่ 2.5-1 ซึ่งเป็นรูปมอสเฟตที่ได้จากการสมมติฐานการประมาณแบบ GCA โดยพิจารณาที่ค่าความต้านทานในช่วงสั้น ๆ dy

$$dR = -\frac{dy}{\mu_n W Q_I(y)} [\Omega] \quad (2.5-1)$$

μ_n คือค่าความคล่องตัวที่ผิว (surface mobility) ซึ่งมีค่าแตกต่างกับค่าความคล่องตัวที่เนื้อสาร (bulk mobility) ค่าแรงดันตกคร่อม dv ตามความยาวช่องทางเดิน dy คือ



รูปที่ 2.5-1 แสดงสัดส่วนทางเรขาคณิตที่ใช้ในการวิเคราะห์ปริมาณกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยไม่เสียค่าใช้จ่าย

ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$dV = I_D dR = -\frac{I_D dy}{\mu_n W Q_I(y)}. \quad (2.5-2)$$

จัดเทอมใหม่ และอินทิเกรตตลอดแนวช่องทางเดิน

$$I_D \int_0^L dy = -\mu_n W \int_0^{V_{DS}} Q_I(V) dV. \quad (2.5-3)$$

แทนค่า Q_I จาก (2.4-4) ในตอนที่แล้ว

$$I_D = (\mu_n C_{ox}) \left(\frac{W}{L}\right) \int_0^{V_{DS}} (V_{GS} - V_{TO} - V) dV. \quad (2.5-4)$$

เพื่อให้ง่ายต่อการอินทิเกรต โดยสมมติให้ V_{TO} เป็นค่าคงที่ตลอดช่องทางเดิน ซึ่งค่าของ V_{TO} นั้นอยู่กับความหนาแน่นประจุในดินลิชั้น ค่าแรงดันตกคร่อมช่องทางเดิน $V(y)$ และจากการสมมติแทนค่าจะได้

$$I_D = k' \left(\frac{W}{L}\right) \left[(V_{GS} - V_{TO}) V_{DS} - \frac{1}{2} V_{DS}^2 \right], \quad (2.5-5)$$

ซึ่งค่า process transconductance พารามิเตอร์ k' มีค่าเป็น

$$k' = \mu_n C_{ox} [A/V^2] \quad (2.5-6)$$

ดังนั้นเราเขียนสมการให้สะดวกขึ้นเป็น

$$I_D = \frac{\beta}{2} [2(V_{GS} - V_{TO})V_{DS} - V_{DS}^2], \quad (2.5-7)$$

$$\beta = k' \left(\frac{W}{L} \right) [A/V^2]. \quad (2.5-8)$$

สมการที่ (2.5-7) เป็นสมการกระแสในช่วงไม่อิ่มตัว ซึ่งค่ากระแสจะเป็นฟังก์ชัน V_{GS} และ V_{DS}

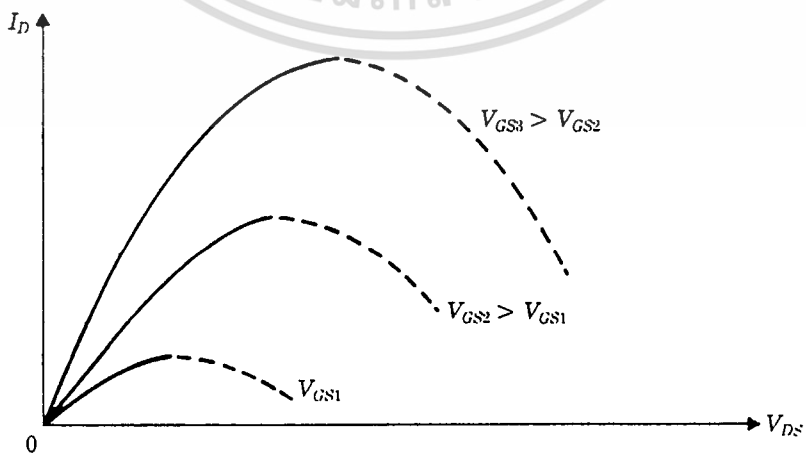
จากสมการ (2.5-7) เป็นสมการกระแสในช่วงอิ่มตัว ซึ่งมีค่ากระแสจะสัมพันธ์กับ V_{GS} และ V_{DS} เมื่อนำสมการมาพลอระหว่าง V_{DS} และ I_D ที่ค่า V_G คงที่ต่าง ๆ เราจะได้กราฟดังรูป 2.5-2 ซึ่งมีลักษณะเป็นพาราโบลา โดยตอนแรกค่า I_D จะแปรผันตรงกับค่า V_{DS} จนถึงจุดสูงสุด ซึ่งทำให้เราอาจเรียกช่วงการทำงานนี้ว่า ช่วงเชิงเส้น และเมื่อเลยช่วงจุดสูงสุด ลักษณะกราฟจะโค้งลงตามสันประ แต่จากการวัดค่ากระแสในมอสเฟต ระยะเส้นประในกราฟจะเป็นค่าคงที่ ที่ค่าสูงสุดโดยไม่ขึ้นกับ V_{DS}

จุดสูงสุดใน I_D จึงเป็นเส้นแบ่งเขตโหมดการทำงานช่วงอิ่มตัว ค่าแรงดันอิ่มตัว $V_{DS,sat}$ ซึ่งจะเป็นตัวกำหนดจุดเริ่มต้นเข้าสู่การทำงานช่วงอิ่มตัว เราสามารถหาได้จากการหาค่ากระแสสูงสุด

$$\frac{\partial I_D}{\partial V_{DS}} = 0 = \beta(V_{GS} - V_{T0} - V_{DS}). \quad (2.5-9)$$

โดยที่แทนค่า V_{DS}

$$V_{DS,sat} = V_{GS} - V_{T0} \quad (2.5-10)$$



รูปที่ 2.5-2 ความสัมพันธ์ระหว่าง I_D กับ V_{DS} ในช่วงการทำงานที่ไม่อิ่มตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะสังเกตว่า V_{DS} ขึ้นอยู่กับค่า V_{GS} สมการกระแสอิมิตัวมอสเฟตคงที่

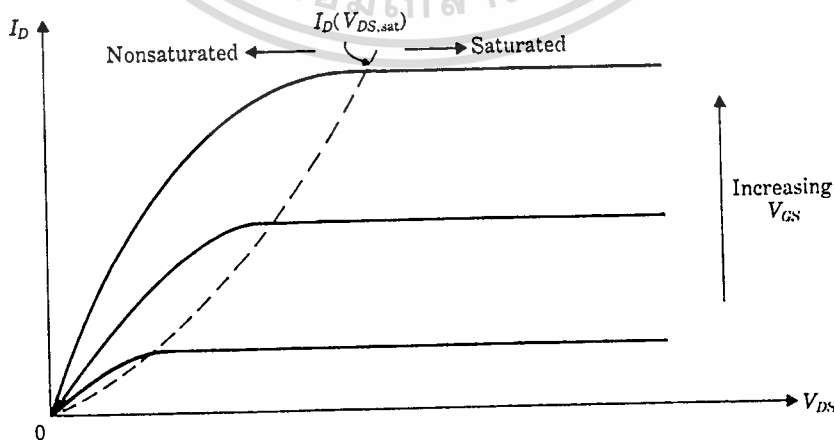
$$I_{D,sat} = I_D(V_{DS} = V_{DS,sat}) = \frac{\beta}{2}(V_{GS} - V_{T0})^2 \quad (2.5-11)$$

ดังนั้นเมื่อนำสมการกระแสช่วงไม่อิมิตัวและช่วงอิมิตัวมาพลอต เราจะได้ความสัมพันธ์ของกระแสและแรงดัน ดังในรูปที่ 2.5-3 บริเวณเส้นประที่เป็นพาราโบลา แสดงจุดแบ่งเขตระหว่างช่วงไม่อิมิตัวและช่วงอิมิตัว กระแสเดรนของมอสทรานซิสเตอร์ในช่วงอิมิตัวในความเป็นจริงอาจจะไม่ขึ้นกับค่า V_{DS} อย่างสมบูรณ์ เพราะว่าช่วงตีผลิชั้นที่เดรนมีความกว้างมากขึ้น เมื่อ V_{DS} เพิ่มขึ้น ทำให้ระยะ L ของช่องทางเดินกระแสลดลง ซึ่งมีส่วนสำคัญต่อค่าสนามไฟฟ้าสถิตที่ปลาย ระหว่างเดรนและประตูเคลื่อนที่ในช่องทางเดิน เมื่อเพิ่มค่าแรงดันที่เดรน ก็จะเพิ่มประจุ Q_i ซึ่งมีค่ามากกว่าสมการที่ (2.4-4) ซึ่งจะทำให้ค่ากระแสเดรนมีค่าเพิ่มมากขึ้น เมื่อแรงดันเพิ่มขึ้น และสมการกระแสประมาณได้เป็น

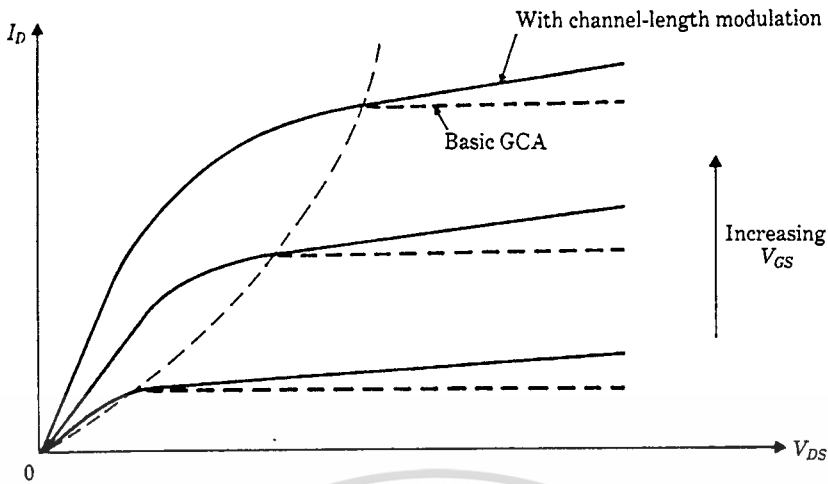
$$I_D = \frac{\beta}{2}(V_{GS} - V_{T0})^2[1 + \lambda V_{DS}] \quad (2.5-12)$$

ซึ่งมีค่า λ คือค่า channel-length modulation ซึ่งค่านี้มีค่าอยู่ในช่วง $0.1 - 0.01 \cdot V^{-1}$ และรูปที่ 2.5-4 แสดงผลของแชนแนลโมดูเลชันที่เกิดขึ้นในช่วงอิมิตัว

จากที่กล่าวมาทั้งหมด เราพิจารณาค่ากระแสที่ขณะไม่ได้ให้แรงดันย้อนกลับที่ฐานรอง $V_B = 0$ สำหรับในกรณีที่มีแรงดันย้อนกลับที่ฐานรอง เราก็จะได้สมการกระแสที่คล้ายกันเพียงแต่ค่า V_{T0} จะเปลี่ยนไปเป็น V_T ดังในสมการ (2.2-7) ดังนั้นเราสามารถสรุปสมการในกรณีที่มีค่า $V_B \neq 0$ เป็นกรณีทั่วไป



รูปที่ 2.5-3 คุณสมบัติกระแสและแรงดันของมอสเฟต



รูปที่ 2.5-4 ผลของแชนแนลโมดดูเลชันที่มีต่อคุณสมบัติกระแสและแรงดัน

ช่วงคัทออฟ

$$I_D = 0 \quad (V_{GS} < V_T) \quad (2.5-13)$$

ช่วงไม่อิ่มตัว

$$I_D = \frac{\beta}{2} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2] \quad (2.5-14)$$

$$(V_{GS} > V_T, V_{DS} < V_{DS,sat}),$$

โดยที่

$$V_{DS,sat} = V_{GS} - V_T \quad (2.5-15)$$

ช่วงอิ่มตัว

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (2.5-16)$$

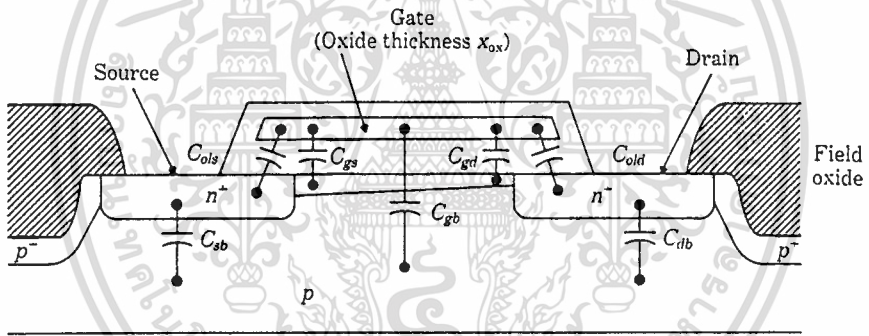
$$(V_{GS} > V_{T0}, V_{DS} \geq V_{DS,sat}).$$

2.6 ค่าตัวเก็บประจุในเมอสเฟต

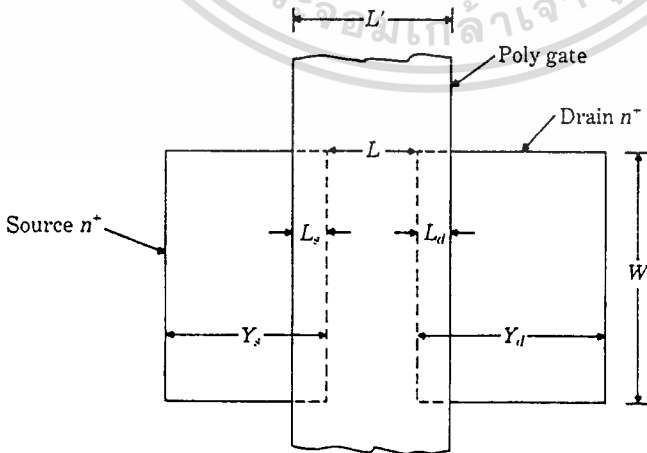
ค่าตัวเก็บประจุในโครงสร้างของเมอสเฟต เป็นตัวกำหนดค่าผลตอบสนองความถี่ของอุปกรณ์ประเภทเมอส และเป็นตัวแปรที่สำคัญในการออกแบบอุปกรณ์ประเภทเมอส และเป็นจริงค่าตัวเก็บประจุจะเป็นค่าที่มีความซับซ้อนมาก ขึ้นอยู่กับกระบวนการสร้างและโครงสร้างทางเรขาคณิต รูปที่ 2.6-1 ก แสดงให้เห็นค่าตัวเก็บประจุในโครงสร้างทางฟิสิกส์ ส่วนรูป 2.6-1 ข แสดงรูปคำนวณแสดงส่วนทางเรขาคณิตที่จำเป็นในการคำนวณ

พิจารณาค่าตัวเก็บประจุสองตัวแรก C_{o1s} และ C_{o1d} เป็นตัวเก็บประจุไฟฟ้าใน ส่วนซ้อนกัน เกิดจากค่าความยาวของอะลูมิเนียมเกตมีค่า L'

$$L' = L_s + L + L_d \quad (2:6-1)$$



ก. แบบจำลองพื้นฐาน



ข. รูปตัดส่วนทางเรขาคณิตด้านบน

รูปที่ 2.6-1 แบบจำลองตัวเก็บประจุในเมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์โดยสำนักงานทรัพย์สินส่วนพระมหากษัตริย์ เพื่อให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L คือค่าความยาวจริงของช่องทางเดินกระแส L_s และ L_d คือค่าระยะซ้อนกันระหว่างเกต-ซอส และเกต-เดรน ดังนั้น

$$C_{ols} = C_{ox}WL_s, \quad C_{old} = C_{ox}WL_d, \quad (2.6-2)$$

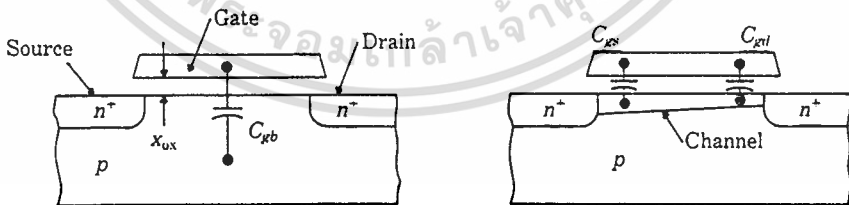
ซึ่ง

$$C_{ox} = \frac{\epsilon_{ox}}{x_{ox}} \quad (2.6-3)$$

ต่อมาพิจารณา C_{gs} , C_{gd} และ C_{gb} ในรูป 2.6-1 ก C_{gs} คือค่าตัวเก็บประจุเกตกับช่องทางเดินระหว่างเกตกับซอส, C_{gd} คือค่าตัวเก็บประจุเกต-เดรน และ C_{gb} คือค่าตัวเก็บประจุระหว่างเกตกับเนื้อสารที่เกิดจากช่วงปลดตนาหะ ค่าตัวเก็บประจุสามารถที่จะอธิบายให้เข้าใจด้วยการทำงาน 3 ช่วง ของมอสเฟต ดังแสดงในรูปที่ 2.6-2 และความสัมพันธ์ค่าตัวเก็บประจุทั้งสามที่ขึ้นอยู่กับค่าแรงดัน V_{GS} เมื่อพลอตเทียบกับในช่วงการทำงานของมอสเฟตแสดงได้ดังรูป 2.6-3

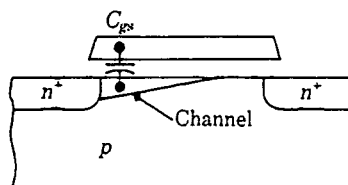
เราสามารถสรุปค่าตัวเก็บประจุในช่วงการทำงานของมอสเฟตช่วงต่าง ๆ โดยขึ้นกับฟังก์ชัน V_{DS} ดังนี้
 ก) ช่วงคัทออฟ

$$\begin{aligned} C_{gb} &\approx C_{ox}WL \\ C_{gs} &\approx 0 \\ C_{gd} &\approx 0 \end{aligned}$$



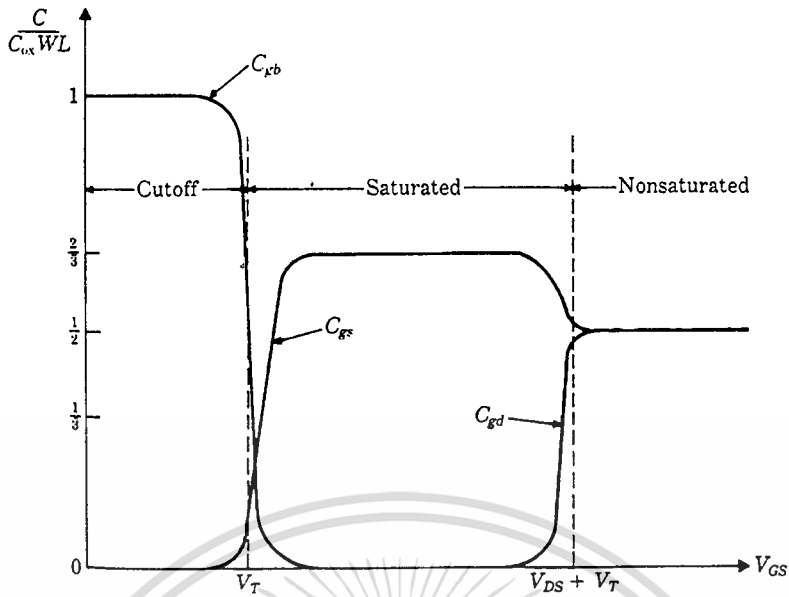
ก. คัทออฟ

ข. ไม่อิ่มตัว



ค. อิ่มตัว

รูปที่ 2.6-2 แสดงค่าตัวเก็บประจุที่เกตของมอสเฟตในช่วงการทำงานต่าง ๆ



รูปที่ 2.6-3 ค่าตัวเก็บประจุที่เกี่ยวกับความสัมพันธ์แรงดันเกต-ซอส

ข) ช่วงไม่อิ่มตัว

$$C_{gb} = 0$$

$$C_{gs} = \frac{1}{2} C_{ox} WL \left(1 + \frac{V_{DS}}{3V_{DS,sat}} \right)$$

$$C_{gd} = \frac{1}{2} C_{ox} WL \left(1 - \frac{V_{DS}}{V_{DS,sat}} \right)$$

ค) ช่วงอิ่มตัว

$$C_{gb} = 0$$

$$C_{gs} = \frac{2}{3} C_{ox} WL$$

$$C_{gd} = 0$$

ดังนั้นสรุปได้ว่าค่าตัวเก็บประจุในส่วนออกไซด์

$$C_G = C_{ox} WL'$$

$$C_{GS} = C_{ols} + C_{gs},$$

$$C_{GD} = C_{old} + C_{gd}.$$

สำหรับค่าตัวเก็บประจุอีกสองตัวคือ C_{sb} และ C_{db} เป็นตัวเก็บประจุที่เกิดจากส่วนตีฟลิชชีนในรอยต่อพี-เอ็น เพื่อให้ชัดเจนยิ่งขึ้นรูปที่ 2.6-4 แสดงส่วนขยายส่วนเดรนหรือซอส n^+ ในสารกึ่งตัวนำชนิดพี ค่าตัวเก็บประจุในส่วนนี้คือส่วนที่เป็นพื้นที่ด้านล่าง และส่วนข้าง ๆ ของส่วนเดรน, ซอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าตัวเก็บประจุที่ผลิตขึ้นต่อหน่วยพื้นที่มีค่า

$$C = \frac{C_{j0}}{\left(1 + \frac{V_r}{\phi_o}\right)^{1/2}}, \quad (2.6-3)$$

V_r คือค่าไบอัสย้อนกลับ

ให้ค่าความเข้มข้นในส่วน p และ n เป็น N_a และ N_d

$$\phi_o = \left(\frac{kT}{q}\right) \ln \left(\frac{N_d N_a}{n_i^2}\right); \quad (2.6-4)$$

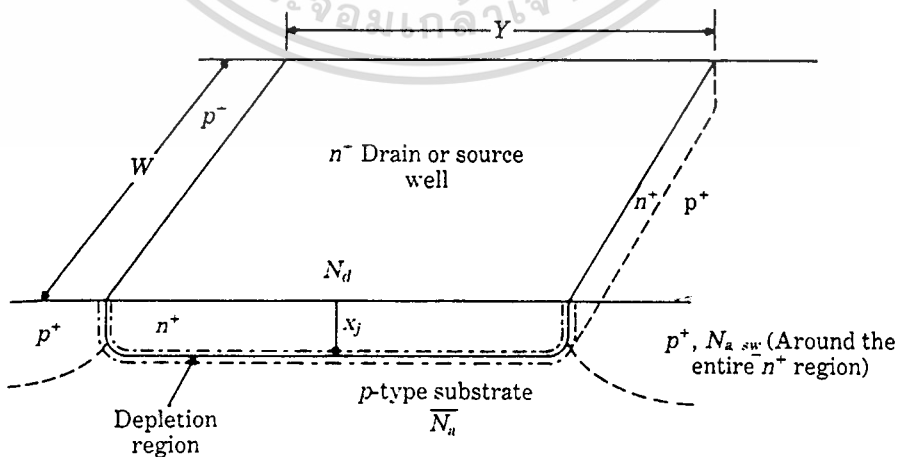
ค่า C_{j0} เป็นค่าตัวเก็บประจุที่ไบอัสเป็นศูนย์ ($V_r=0$) คำนวณได้โดย

$$C_{j0} = \sqrt{\frac{q\epsilon_{si}}{2\left(\frac{1}{N_a} + \frac{1}{N_d}\right)\phi_o}}. \quad (2.6-5)$$

ตัวเก็บประจรรวมทั้งหมด

$$C_T = C_{j0} WY + C_{jsw} \ell \quad (2.6-6)$$

X_j คือค่าผลึกของส่วน n^+ , ℓ คือความยาวโดยรอบของส่วนทั้ง $1 = 2W + 2Y$



รูปที่ 2.6-4 แสดงส่วนขยายเดรนหรือซอส n^+ สำหรับการคำนวณค่าตัวเก็บประจุช่วงปลดตมาหะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 แบบจำลองมอสทรานซิสเตอร์ในการจำลองแบบด้วยโปรแกรม PSPICE

การใช้คอมพิวเตอร์ช่วยในการจำลองแบบสามารถช่วยในการวิเคราะห์คุณสมบัติของวงจรต่าง ๆ ที่เราต้องการ และจะมีความสำคัญอย่างยิ่งในวงจรที่มีขนาดใหญ่และซับซ้อน ในการจำลองแบบจะใกล้เคียงความเป็นจริงเท่าใด ขึ้นอยู่กับแบบจำลองว่ามีความละเอียดมากน้อยเพียงใด ซึ่งในการจำลองแบบได้เลือกใช้โปรแกรม PSPICE ซึ่งเป็นที่ยอมรับกันโดยทั่วไป โดยโปรแกรม PSPICE มีแบบจำลอง 3 ระดับ ระดับ 1 เป็นแบบจำลองอย่างง่าย และพอเพียงสำหรับการตรวจสอบคุณสมบัติเบื้องต้นของวงจรที่ประกอบด้วยมอส แบบจำลองระดับ 1 แสดงได้ดังรูปที่ 2.7-1

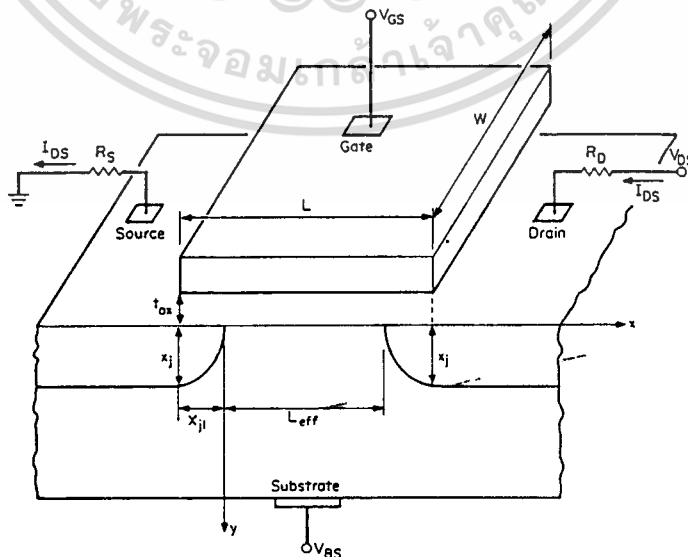
คุณสมบัติทางไฟตรงของมอสเฟต ถูกกำหนดจากค่าตัวแปรทางไฟฟ้าของอุปกรณ์ที่สำคัญคือ VTO, KP, LAMBDA, PHI และ GAMMA ส่วนคุณสมบัติทางสวิตซึ่งขึ้นอยู่กับค่าตัวเก็บประจุในโครงสร้าง ค่าตัวเก็บประจุที่ CGSO, CGDO และ CGBO คือค่าตัวเก็บประจุในส่วนซ้อนกันระหว่างเกต-ซอส, เกต-เดรน และเกตกับเนื้อสาร ส่วนค่าตัวเก็บประจุสี่ขั้วที่ไม่เป็นเชิงเส้นคือ CBD, CBS, Cj, Cjsw, MJ, MJsw และ Pb ซึ่งความหมายของค่าตัวแปรเหล่านี้สรุปได้ดังตารางที่ 2.7-1

สมการกระแสที่ใช้ในโปรแกรมที่ระดับ 1 สรุปได้ดังนี้

ช่วงเชิงเส้น

$$V_{GS} > V_{TH} \quad V_{DS} < V_{GS} - V_{TH}$$

$$I_{DS} = KP \frac{W}{L - 2X_{jl}} \left(V_{GS} - V_{TH} - \frac{V_{DS}}{2} \right) V_{DS} (1 + \lambda V_{DS}) \quad (2.7-1)$$



รูปที่ 2.7-1 แสดงแบบจำลองมอสเฟตในการจำลองแบบ

ตารางที่ 2.7-1 แสดงค่าตัวแปรในการจำลองแบบ PSPICE

Symbol	Name	Parameter	Units	Default	Example
	LEVEL	Model index		1	
V_{T0}	VTO	Zero-bias threshold Voltage	V	0.0	1.0
k	KP	Transconductance parameter	A/V^2	2.0E-5	3.1E-5
γ	GAMMA	Bulk threshold parameter	$V^{1/2}$	0.0	0.37
$2 \phi $	PHI	Surface potential	V	0.6	0.65
λ	LAMBDA	Channel-length modulation	V^{-1}	0.0	0.02
C_{db}	CBD	Zero-bias B-D junction capacitance	F	0.0	2.0E-14
C_{sb}	CBS	Zero-bias B-S Junction capacitance	F	0.0	2.0E-14
ϕ_0	PB	Bulk junction potential	V	0.8	0.87
C_{j0}	CJ	Zero-bias bulk junction bottom capacitance per square meter of junction area	F/m^2	0.0	2.0E-4
t_{ox}	TOX	Oxide thickness	m	1.0E-7	1.0E-7
N_A or N_D	NSUB	Substrate doping	cm^{-3}	0.0	4.0E15
Q_{ss}/q	NSS	Surface state density	cm^{-2}	0.0	1.0E10
X_j	XJ	Metallurgical junction depth	m	0.0	1.0E-6
L_D	LD	Lateral diffusion	m	0.0	0.8E-6
μ	UO	Surface mobility	$cm^2/V.s$	600	700

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่ง X_j, l เป็นค่าระยะแพร่ด้านข้าง

$$V_{TH} = V_{T0} + \gamma(\sqrt{2\phi_p - V_{BS}} - \sqrt{2\phi_p}) \quad (2.7-2)$$

ซึ่ง V_{T0} คือค่าแรงดันขีดเริ่มเมื่อ $V_{BS} = 0$

ช่วงอิ่มตัว

$$V_{GS} > V_{TH} \quad V_{DS} > V_{GS} - V_{TH}$$

$$I_{DS} = \frac{KP}{2} \frac{W}{L - 2X_{jl}} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}) \quad (2.7-3)$$

W และ L คือค่าความกว้างและความยาวช่องทางเดิน และค่าความยาวช่องทางเดินจริง L_{eff}

$$L_{eff} = L - 2X_{jl} \quad (2.7-4)$$

ค่าตัวแปรที่ประกอบในสมการที่สำคัญ มีค่าดังนี้

$$KP = \mu C'_{ox} \quad (2.7-5)$$

$$\gamma = \frac{\sqrt{2\epsilon_s q N_A}}{C'_{ox}} \quad (2.7-6)$$

$$2\phi_p = 2 \frac{kT}{q} \ln \frac{N_A}{n_i} \quad (2.7-7)$$

$$C'_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad (2.7-8)$$

ค่าตัวเก็บประจุที่เกต

ช่วงแอกคอมมูลชัน

$$V_{GS} < V_{on} - 2\phi_p$$

$$C_{GB} = C_{ox} + C_{GBO} L_{eff} \quad (2.7-9)$$

$$C_{GS} = C_{GSO} W \quad (2.7-10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_{GD} = C_{GDO}W \quad (2.7-11)$$

ช่วงตีโพธิ์ขึ้น

$$V_{on} - 2\phi_p < V_{GS} < V_{on}:$$

$$C_{GB} = C_{ox} \frac{V_{on} - V_{GS}}{2\phi_p} + C_{GBO}L_{eff} \quad (2.7-12)$$

$$C_{GS} = \frac{1}{2}C_{ox} \left(\frac{V_{on} - V_{GS}}{2\phi_p} + 1 \right) + C_{GSO}W \quad (2.7-13)$$

$$C_{GD} = C_{GDO}W \quad (2.7-14)$$

ช่วงอิมิตัว

$$V_{on} < V_{GS} < V_{on} + V_{DS}:$$

$$C_{GB} = C_{GBO}L_{eff} \quad (2.7-15)$$

$$C_{GS} = \frac{1}{2}C_{ox} + C_{GSO}W \quad (2.7-16)$$

$$C_{GD} = C_{GDO}W \quad (2.7-17)$$

ช่วงเชิงเส้น

$$V_{GS} > V_{on} + V_{DS}:$$

$$C_{GB} = C_{GBO}L_{eff} \quad (2.7-18)$$

$$C_{GS} = C_{ox} \left\{ 1 - \left[\frac{V_{GS} - V_{DS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right\} + C_{GSO}W \quad (2.7-19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

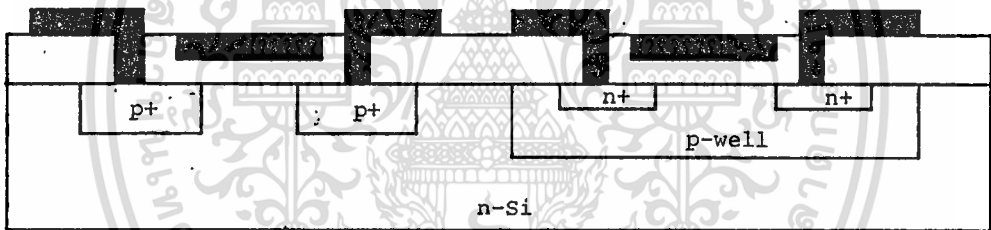
$$C_{GD} = C_{ox} \left\{ 1 - \left[\frac{V_{GS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right\} + C_{GDO}W \quad (2.7-20)$$

$$C_{ox} = C'_{ox}WL_{eff}$$

2.8 โครงสร้างซีมอส

ซีมอส (CMOS) เป็นชื่อย่อมาจาก Complementary Metal Oxide Semiconductor ซึ่งจะเป็นเมอสทรานซิสเตอร์ที่อยู่กันแบบเป็นคู่ หรือทำงานเป็นคู่

โครงสร้างของซีมอสแสดงได้ดังรูปที่ 8.1 จากรูปโครงสร้างจะประกอบด้วยเมอสเฟตสองตัว คือ เอ็มมอสและพีมอส โดยพีมอสจะสร้างอยู่บนฐานรองชนิดเอ็น ส่วนเอ็มมอสสร้างอยู่ในสารเจือชนิด p ซึ่งมีลักษณะการแพร่ให้เป็นบ่อแยกจากฐานรองชนิดเอ็น ซึ่งทั้งเอ็มมอสและพีมอสจะต่อกันแล้วแต่ลักษณะของวงจรถูกออกแบบ ซึ่ง โครงสร้าง ในลักษณะนี้ก็จะทำให้ได้ลักษณะคุณสมบัติเฉพาะ หรือพิเศษบางประการที่แตกต่างไปจากโครงสร้างแบบเดี่ยวของ เอ็มมอสและพีมอส



รูปที่ 2.8-1 แสดง โครงสร้างซีมอส

บทที่ 3

การออกแบบวงจรรวมดิจิทัลพื้นฐานแบบซีมอส

ในบทนี้จะกล่าวถึงการออกแบบวงจรรวมดิจิทัลพื้นฐานแบบซีมอส ซึ่งเริ่มจากการศึกษาถึงมอสตัวเดียว ๆ การออกแบบอินเวอร์เตอร์ โดยเน้นทั้งคุณสมบัติทั้งทางไฟตรงและคุณสมบัติทางสวิตซ์ซึ่ง ผลของค่าตัวแปรจะถูกออกแบบโดยค่าสมการกระแสและลวดลายวงจรถือจะดำเนินตามกฎการออกแบบของเทคโนโลยี นอกจากนี้แล้วยังออกแบบวงจรถูกพื้นฐาน และวงจรสองสถานะที่สามารถจดจำข้อมูลได้ รวมทั้งการออกแบบส่วนประกอบของส่วนป้องกันอินพุท เพื่อที่จะให้วงจรรวมซีมอสมีประสิทธิภาพ และเสถียรภาพที่ดีขึ้น

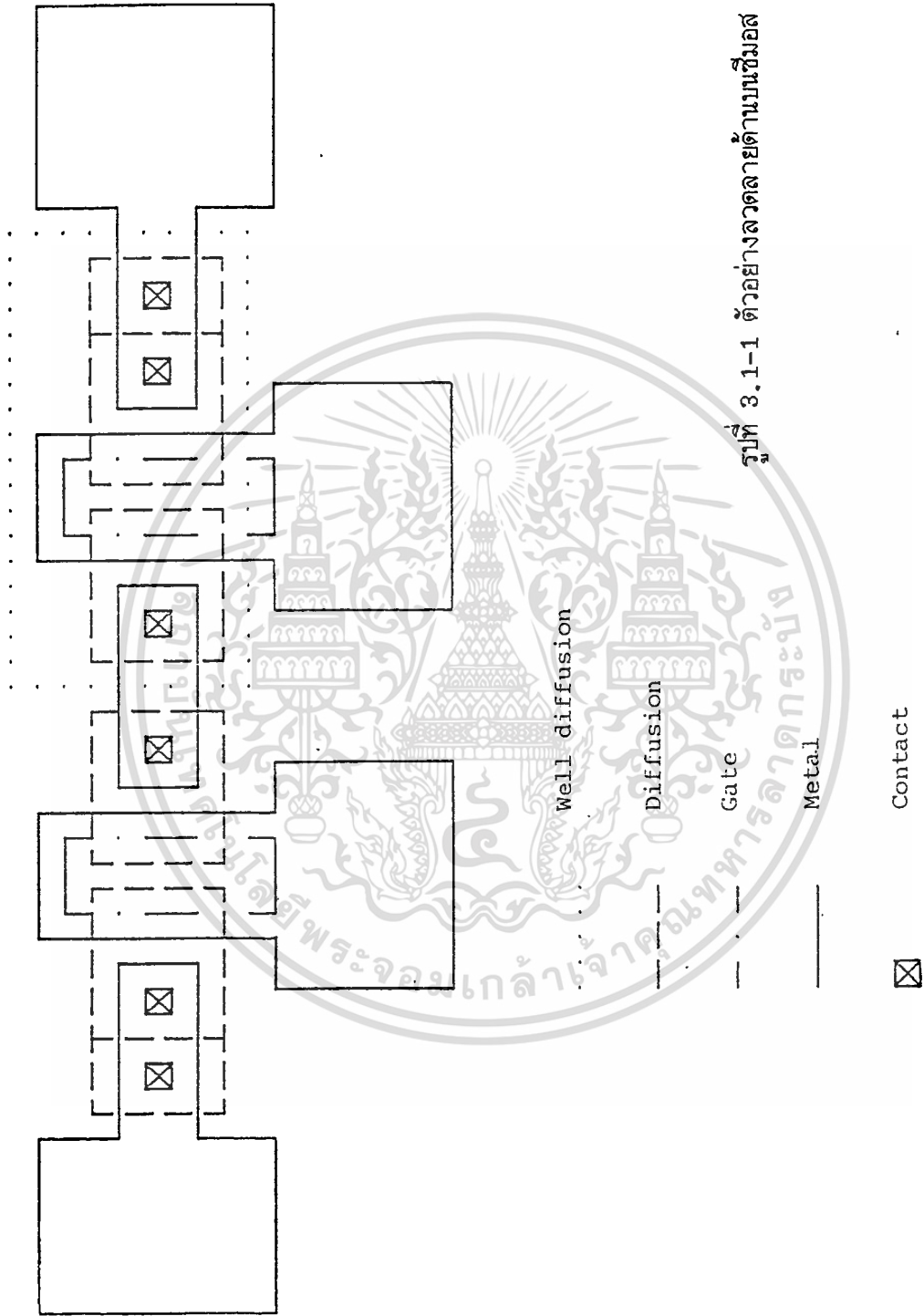
3.1 กฎการออกแบบ

กฎการออกแบบคือ ชุดของข้อกำหนดสำหรับลวดลายของมาส์ก (mask) ซึ่งจะมีข้อมูลเกี่ยวกับรูปร่างทางเรขาคณิต อย่างเช่น ค่าความกว้างที่สุดในลวดลาย ค่าระยะห่างที่น้อยที่สุดสำหรับในแต่ละมาส์ก กฎการออกแบบจะเป็นแนวทางสำหรับการออกแบบลวดลายของวงจรรวมซึ่งข้อมูลต่าง ๆ เหล่านี้ได้มาจากการวิเคราะห์ที่ได้จากกระบวนการสร้าง ในกระบวนการสร้างหรือเทคโนโลยีที่แตกต่างกันก็จะมีกฎการออกแบบที่แตกต่างกัน สำหรับกฎการออกแบบในที่นี้ได้จากเทคโนโลยีการสร้างซีมอสในบทที่ 4 รูปที่ 3.1-1 แสดงตัวอย่างของลวดลายด้านบนของซีมอสทรานซิสเตอร์ แสดงให้เห็นส่วนของชั้นต่าง ๆ ตามเส้นที่แตกต่างกัน และสำหรับกฎการออกแบบของซีมอสสรุปได้ดังในตารางที่ 3.1 ซึ่งจะใช้ในการออกแบบลวดลายวงจรรวมทั้งหมดในตอนต่อ ๆ ไป

ตารางที่ 3.1

กฎการออกแบบซีมอส

- | | |
|--|-----------------------|
| ก) มาส์กพื้นที่ส่วนทรานซิสเตอร์ | |
| 1) ค่าในส่วนที่แพร่สารเจือเล็กน้อยที่สุด | 40 x 20 μm |
| 2) ค่าน้อยที่สุดระหว่างพื้นที่ที่แพร่สารเจือ | 20 μm |
| ข) มาส์กเกต | |
| 1) พื้นที่เล็กน้อยที่สุด | 20 x 40 μm |
| 2) ระยะระหว่างเกตในกรณีที่มีเกตหลายเกต | 10 μm |
| 3) ค่าซ้อนกันในส่วนเกต | 10 μm |
| ค) มาส์กคอนแทค | |
| 1) พื้นที่น้อยที่สุด | 20 x 20 μm |



รูปที่ 3.1-1 ตัวอย่างลวดลายด้านเมมเบรน

2) ระยะห่างระหว่างขอบคอนแทกกับขอบของบริเวณแพร่สารเจือ	20 μm
3) ระยะห่างระหว่างขอบคอนแทกกับเกต	20 μm
ง) มาส์กอลูมิเนียม	
1) ค่าความกว้างน้อยสุด	40 μm
2) ค่าระยะห่างน้อยสุดระหว่างอลูมิเนียมกับอลูมิเนียม	10 μm
3) ค่าระยะน้อยที่สุดของอลูมิเนียมซ้อนทับคอนแทก	10 μm
จ) มาส์กการแพร่บอแยก	
1) ระยะน้อยที่สุดระหว่างขอบบอแยกชนิดเอ็นกับ p^+	20 μm
2) ระยะน้อยที่สุดจากขอบบอแยกกับ p^+ ข้างนอก	20 μm
3) ระยะน้อยที่สุดจากขอบบอแยกกับ n^+ ข้างนอก	20 μm
4) ระยะน้อยที่สุดจากขอบบอแยกชนิดพีกับ n^+	20 μm
5) ระยะน้อยที่สุดระหว่างขอบบอแยกกับขอบบอแยก	20 μm

3.2 การออกแบบมอนิเตอร์สำหรับคุณสมบัติทางกายภาพ

จาก โครงสร้างซีมอสดังที่ได้กล่าวมาแล้ว จะมีคุณสมบัติทางกายภาพเกิดขึ้นในโครงสร้าง ซึ่งคุณสมบัติทางกายภาพเหล่านี้จะเป็นตัวกำหนดคุณสมบัติของวงจรมอสที่ออกแบบต่อไป ถ้าพิจารณาโครงสร้างซีมอสจะเห็นว่ามีส่วนใหญ่ๆ ด้วยกันคือ ส่วนแรกบริเวณลึกลงไปในชั้นสารกึ่งตัวนำ ในส่วนที่ลึกลงไปจะเป็นส่วนของการแพร่สารเจือและชั้นลึกลงไป เพื่อให้เกิดสารกึ่งตัวนำชนิดพีและเอ็นตามต้องการ ในส่วนแรกคือบริเวณที่เป็นบอแยกชนิดพี ซึ่งจะเห็นได้ว่ามีความลึกมากที่สุด และในบริเวณที่เป็นบอแยกจะมีการแพร่สารเจือ เพื่อทำให้เกิดส่วนของสารกึ่งตัวนำเอ็นแบบเข้มข้น (n^+) ในส่วนบริเวณนอกบอแยกชนิดพี จะมีการแพร่ทำให้เกิดสารกึ่งตัวนำชนิดที่เข้มข้น (p^+) บนฐานรองชนิดเอ็น จะเห็นได้ว่า ในโครงสร้างภายใต้ผิวสารกึ่งตัวนำที่เป็นฐานรองจะปรากฏรอยต่อพี-เอ็นเกิดขึ้นสามแห่งด้วยกัน คุณสมบัติของรอยต่อพี-เอ็นเหล่านี้มีผลต่อวงจรรวมแบบซีมอส ดังนั้นคุณสมบัติทางกายภาพอย่างแรกที่จะศึกษาคือ คุณสมบัติรอยต่อพี-เอ็นนั่นเอง ซึ่งพอสรุปได้ดังนี้

คุณสมบัติรอยต่อพี-เอ็นระหว่างบอแยกชนิดพี-ฐานรองชนิดเอ็น

คุณสมบัติรอยต่อพี-เอ็นระหว่างส่วนเอ็นเข้มข้น-ฐานรองชนิดเอ็น

คุณสมบัติรอยต่อพี-เอ็นระหว่างส่วนพีเข้มข้น-ฐานรองชนิดเอ็น

สำหรับในส่วนเหนือบริเวณผิวซิลิกอน คือส่วนของซิลิกอนไดออกไซด์ ในส่วนนี้จะกระทำตัวให้เกิดโครงสร้างตัวเก็บประจุเกิดขึ้น และมีผลต่อคุณสมบัติการสวิชชิงของวงจรถาวร ในส่วนค่าตัวเก็บประจุของออกไซด์ เราแบ่งได้เป็นสองส่วนใหญ่ ๆ ด้วยกัน คือส่วนออกไซด์ทั่วไป (field oxide) และส่วนออกไซด์บริเวณส่วนเกต (gate oxide) และนอกจากนี้แล้วตัวเก็บประจูงยังเกิดจากบริเวณส่วนปลอดพาหะของรอยต่อพี-เอ็นด้วย ดังนั้นเราสามารถสรุปคุณสมบัติของตัวเก็บ

ประจุในโครงสร้างได้ดังนี้

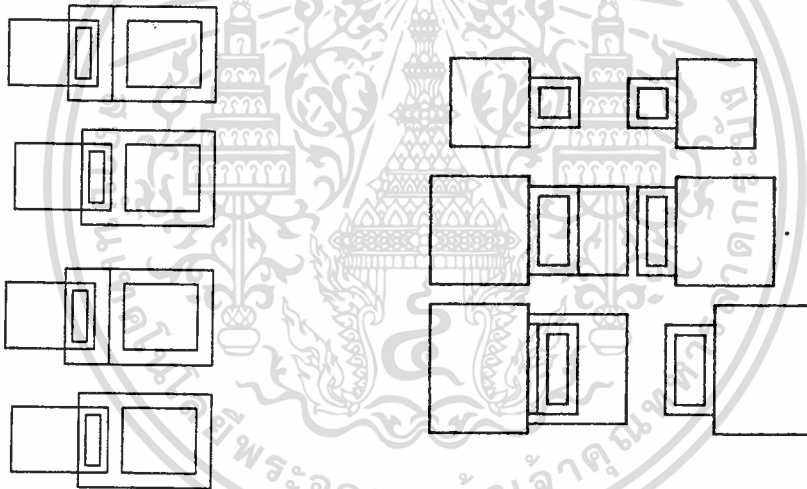
ตัวเก็บประจุที่เกิดจากโครงสร้างออกไซด์

- ตัวเก็บประจุบริเวณออกไซด์ทั่วไป
- ตัวเก็บประจุบริเวณส่วนเกตออกไซด์

ตัวเก็บประจุที่เกิดจากโครงสร้างรอยต่อพี-เอ็น

- ตัวเก็บประจุจากรอยต่อบ่อแยกชนิดพี-ฐานรองชนิดเอ็น
- ตัวเก็บประจุจากรอยต่อเอ็น-ซึมชั้น-บ่อแยกชนิดพี
- ตัวเก็บประจุจากรอยต่อพี-ซึมชั้น-ฐานรองชนิดเอ็น

"การออกแบบมอดิวเตอร์ เพื่อศึกษาคุณสมบัติรอยต่อพี-เอ็น และตัวเก็บประจุในโครงสร้างจะมีลักษณะคล้ายกัน คือจะเป็นรูปสี่เหลี่ยมสำหรับแพร่สารเจือตามต้องการ หรือสร้างออกไซด์ที่มีความหนาตามต้องการ และพื้นที่ก็จะต้องมีค่าแตกต่างกัน ซึ่งได้แสดงไว้ในรูปที่ 3.2-1 เป็นตัวอย่างมอดิวเตอร์สำหรับคุณสมบัติทางกายภาพ



ก. มอดิวเตอร์สำหรับตัวเก็บประจุออกไซด์

ข. มอดิวเตอร์รอยต่อพี-เอ็น

รูปที่ 3.2-1 แสดงลวดลายมาส์กสำหรับการศึกษาคูสมบัติทางกายภาพ

3.3 การออกแบบมอสทรานซิสเตอร์

ในการศึกษามอสทรานซิสเตอร์ตัวเดียวกัน เราต้องการที่จะศึกษาคูสมบัติความสัมพันธ์ระหว่างค่ากระแสและแรงดันของทรานซิสเตอร์ที่ออกแบบ ดังนั้นเราจึงใช้สมการกระแสเดรนเป็นหลักในการออกแบบ และเพื่อความสะดวกจึงขอยกสมการกระแสแมมอสทรานซิสเตอร์มาก่อว่าอีกครั้งหนึ่ง

สมการกระแสแมมอสทรานซิสเตอร์

ช่วง ไม่มีมตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ $V_{DS} < V_{DS,sat}$ ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_D = \frac{\beta}{2} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

ช่วงอิ่มตัว $V_{DS} \geq V_{DS,sat}$

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$$

พิจารณาค่าตัวแปรในสมการคุณสมบัติกระแสและแรงดัน ค่าแรงดัน V_{GS} และ V_{DS} เป็นค่าแรงดันที่เรากำหนด เมื่อนำเอามอสทรานซิสเตอร์มาใช้งานหรือต่อเป็นวงจร ซึ่งขึ้นอยู่กับสภาวะการทำงานของวงจร ค่า V_{TO} คือค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ โดยในที่นี้เป็นแบบเอ็นแชนซ์เมนท์โหมด ค่าแรงดันขีดเริ่มในกระบวนการสร้างหนึ่ง ๆ จะมีค่าคงที่ค่าหนึ่ง ไม่สามารถเปลี่ยนแปลงได้ ตัวต่อไปคือค่า β โดยที่

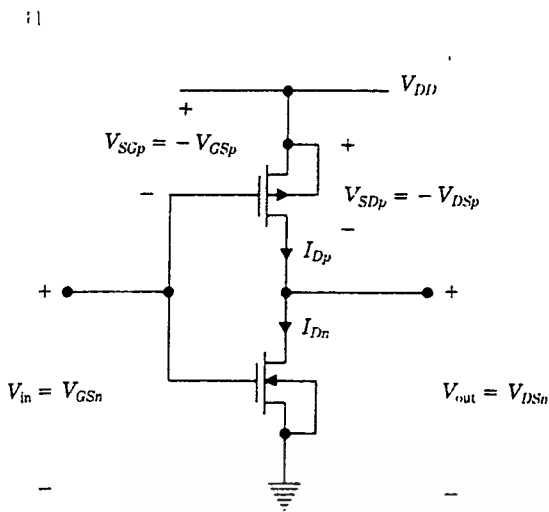
$$\beta = k' \left(\frac{W}{L} \right), \quad k' = \mu_n C_{ox}$$

ค่า μ คือค่าความคล่องตัวของพาหะที่ผิว ถ้าเป็นเอ็นมอสทรานซิสเตอร์ พาหะในที่นี้จะหมายถึงอิเล็กตรอน และเขียนแทนด้วย μ_n และเป็นค่าคงที่ค่าหนึ่ง ถ้าเป็นพีมอสทรานซิสเตอร์ ค่าพาหะจะหมายถึงโฮล (hole) เขียนแทนด้วย μ_p และเป็นค่าคงที่เช่นเดียวกัน สำหรับ C_{ox} คือค่าตัวเก็บประจุในส่วนออกไซด์ที่บริเวณเกตเป็นค่าคงที่ สำหรับกระบวนการสร้างแต่ละกระบวนการสร้าง ค่าตัวแปรตัวสุดท้ายคือ (W/L) คืออัตราส่วนความกว้างต่อความยาวของช่องทางเดินกระแสในส่วนเกต

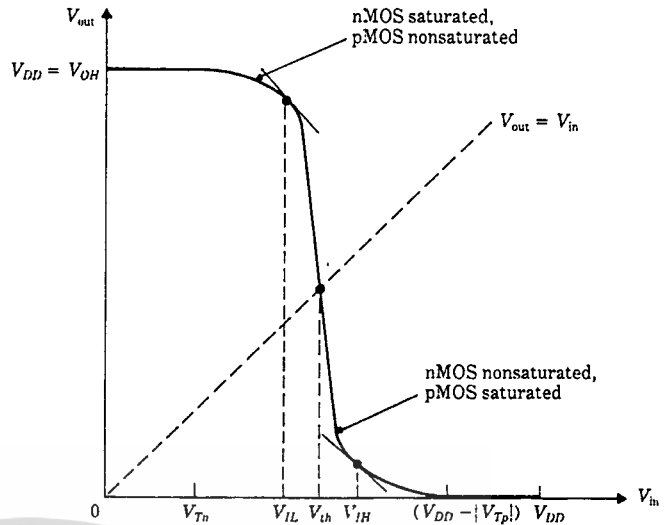
จากค่าตัวแปรทั้งหมดจะเห็นได้ว่า ในส่วนการออกแบบตัวแปรที่เหมาะสมที่สุดในการใช้ในการออกแบบ เพื่อให้ได้คุณสมบัติกระแสและแรงดันในกระบวนการสร้างที่คงที่อันใดอันหนึ่งคือค่าอัตราส่วนความกว้างต่อความยาวช่องทางเดิน (W/L) ถ้าอัตราส่วนนี้มีค่ามากก็จะได้กระแสเดรนที่มีค่ามากตามไปด้วย

3.4 การออกแบบซีมอสอินเวอร์ตอร์

วงจรอินเวอร์ตอร์แบบซีมอสพื้นฐานแสดง ได้ดังรูปที่ 3.4-1ก ในวงจรประกอบด้วยเอ็นมอสทรานซิสเตอร์ และพีมอสทรานซิสเตอร์อย่างละหนึ่งตัว โดยที่ส่วนเกตของมอสทรานซิสเตอร์ทั้งสองถูกต่อเข้าด้วยกันเป็นขั้วอินพุท ในส่วนเดรนของทรานซิสเตอร์ทั้งสองถูกต่อเข้าด้วยกันเป็นขั้วเอาต์พุท ในวงจรจะไม่มีผลของแรงดันย้อนกลับที่ฐานรองกับส่วนซอสที่มีผลต่อค่าแรงดันขีดเริ่ม เพราะส่วนซอสกับฐานรองต่อถึงกันในแต่ละตัว ในรูป 3.4-1ข แสดงกราฟการส่งผ่านสัญญาณแรงดันอินพุทกับแรงดันเอาต์พุท จากกราฟจะเห็นว่าเมื่อแรงดันอินพุทมีค่าเพิ่มจากศูนย์แต่น้อย



ก. วงจรพื้นฐาน



ข. คุณสมบัติการส่งผ่านสัญญาณแรงดัน

รูป 3.4-1 แสดงวงจรพื้นฐานและคุณสมบัติการส่งผ่านสัญญาณแรงดันของอินเวอร์เตอร์

กว่าแรงดันขีดเริ่มของ เอ็นมอสทรานซิสเตอร์ V_{th} ในขณะนี้เอ็นมอสทรานซิสเตอร์จะอยู่ในช่วงคัทออฟ เนื่องจาก $V_{GSn} < V_{th}$ ดังนั้นจึงไม่มีกระแสไหลในวงจร $I_{DN} = I_{DP} = 0$ ส่วนพีมอสทรานซิสเตอร์จะหนึ่ยวน้ำ เกิดช่องทางเดินระหว่างส่วนช่องสและส่วนเดรน เนื่องจากค่า V_{GSP} มีค่ามากกว่า V_{PP} แรงดันเอาท์พุทในช่วงนี้จะมีค่าคงที่ประมาณ V_{DD} ซึ่งเป็นค่าแรงดันเอาท์พุทสถานะสูง V_{OH}

เมื่อแรงดันอินพุทมีค่าเพิ่มขึ้นมากกว่า V_{th} เล็กน้อย เอ็นมอสทรานซิสเตอร์จะเข้าสู่ช่วงอิมิตัว ส่วนพีมอสทรานซิสเตอร์จะทำงานอยู่ในช่วงเชิงเส้น แรงดันเอาท์พุทจะเริ่มลดลง และสมการการส่งผ่านสัญญาณของวงจรได้เป็น

$$\frac{\beta_n}{2}(V_{in} - V_{Tn})^2 = \frac{\beta_p}{2}[2(V_{DD} - V_{in} - |V_{Tp}|)(V_{DD} - V_{out}) - (V_{DD} - V_{out})^2], \quad (3.4-1)$$

โดยที่ $V_{GSn} = V_{in}$, $V_{SGp} = V_{DD} - V_{in}$ และ $V_{SDp} = V_{DD} - V_{out}$

เมื่อแรงดันอินพุทเพิ่มขึ้นเรื่อย ๆ แรงดันเอาท์พุทจะลดลงจนถึงจุดหนึ่งคือจุด V_{th} ที่ค่าแรงดันอินพุทมีค่าเท่ากับแรงดันเอาท์พุท ซึ่งเรียกว่าค่าแรงดันอินพุทนี้ว่าเป็นแรงดันขีดเริ่มของวงจรอินเวอร์เตอร์ V_{th} โดยที่ $V_{th} = V_{out}$ ในขณะนี้ทรานซิสเตอร์ทั้งสองจะทำงานในช่วงอิมิตัว สมการคุณสมบัติการส่งผ่านสัญญาณจะได้เป็น

$$\frac{\beta_n}{2}(V_{in} - V_{Tn})^2 = \frac{\beta_p}{2}(V_{DD} - V_{in} - |V_{Tp}|)^2. \quad (3.4-2)$$

แรงดันเอาท์พุทจะลดลงเรื่อย ๆ เมื่อแรงดันอินพุทเพิ่มขึ้น จนกระทั่ง $V_{out} = (V_{in} - V_{th})$ เอ็น

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มอสทรานซิสเตอร์จะเข้าสู่ช่วงเชิงเส้น ซึ่งมีมอสทรานซิสเตอร์ยังคงอยู่ในช่วงอิ่มตัว ทำให้สมการคุณสมบัติการส่งผ่านสัญญาณเป็น

$$\frac{\beta_n}{2} [2(V_{in} - V_{Tn})V_{out} - V_{out}^2] = \frac{\beta_p}{2} (V_{DD} - V_{in} - |V_{Tp}|)^2 \quad (3.4-3)$$

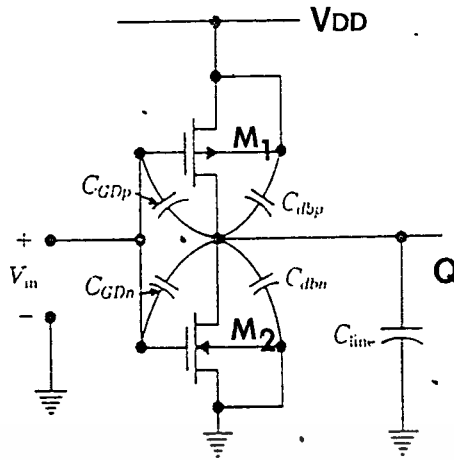
จากนั้นเมื่อแรงดันอินพุตเพิ่มขึ้นจนกระทั่ง $(V_{DD} - V_{in}) < V_{TP}$ ที่มอสทรานซิสเตอร์จะคัทออฟ $I_{DN} = I_{DP} = 0$ ส่วนเอ็นเอ็มอสทรานซิสเตอร์จะเหนี่ยวนำช่องทางเดินระหว่างส่วนเดรนกับส่วนซอส แรงดันเอาต์พุตตอนนี้จะมีค่าประมาณศูนย์และมีค่าคงที่ ซึ่งเป็นค่าแรงดันเอาต์พุต สถานะต่ำของวงจร V_{OL}

จะเห็นได้ว่าวงจรอินเวอร์เตอร์แบบซีมอสจะให้ค่า $V_{OH} = V_{DD}$ และค่า $V_{OL} = 0$ สำหรับค่า V_{IL} และ V_{IH} คือค่าแรงดันอินพุตที่ทำให้สถานะเอาต์พุตเปลี่ยนจากสูงมาต่ำ และจากต่ำไปสูงตามลำดับ ซึ่งหาได้จากจุดบนเส้นกราฟที่มีค่าความชันเป็น -1 ส่วนค่า V_{th} ของวงจรสามารถหาได้จากสมการ 3.4.2 โดยแทนค่า $V_{th} = V_{in}$ ได้เป็น

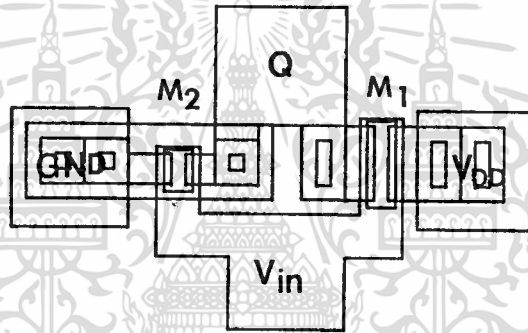
$$V_{th} = \frac{V_{Tn} + \sqrt{\beta_p/\beta_n} (V_{DD} - |V_{Tp}|)}{(1 + \sqrt{\beta_p/\beta_n})} \quad (3.4-4)$$

สมการ 3.4-4 จะเป็นสมการที่ใช้ในการออกแบบซีมอสอินเวอร์เตอร์ โดยการออกแบบจะเป็นการกำหนดจุด V_{th} ของวงจรว่าจะมีค่าเท่าใดตามต้องการ โดยปกติแล้วเรามักจะออกแบบให้ V_{th} มีค่าประมาณ $V_{DD}/2$ ทั้งนี้เพื่อให้มีความสมมาตรของสัญญาณช่วงขอบขาขึ้น และขาลง ทำให้สัญญาณผิดเพี้ยนน้อย

สำหรับคุณสมบัติทางสวิชชิงของอินเวอร์เตอร์ ซึ่งขึ้นอยู่กับค่าตัวเก็บประจุรูปที่ 3.4-2 แสดงค่าตัวเก็บประจุในส่วนต่าง ๆ ที่สำคัญของวงจรอินเวอร์เตอร์แบบซีมอส จะเห็นได้ว่ามีค่า C_{GDP} , C_{GDN} คือตัวเก็บประจุในส่วนของออกไซด์บริเวณเกตของพีและเอ็นมอส ตามลำดับ C_{dbp} , C_{dbn} คือตัวเก็บประจุในส่วนซึ่งเดรนกับฐานรองของพีและเอ็นมอสตามลำดับ ตัวเก็บประจุสองค่านี้จะไม่คงที่ ขึ้นกับค่าแรงดันที่ตกคร่อมรอยต่อ ซึ่งก็จะอยู่ในช่วง V_{OL} และ V_{OH} นั้นเอง นอกจากนี้ยังมีค่าตัวเก็บประจุที่สำคัญอีกตัวคือ C_{line} คือตัวเก็บประจุในส่วนลวดลายอลูมิเนียมที่ใช้เชื่อมต่อส่วนต่าง ๆ ในวงจร รวมทั้งส่วนที่เป็นแพด (pad) สำหรับต่อกับลวดอลูมิเนียมเพื่อติดกับตัวถัง เพื่อนำไปใช้วัดสัญญาณภายนอก และค่าตัวเก็บประจุเหล่านี้จะขึ้นอยู่กับขนาดของพื้นที่ ดังนั้นเพื่อให้ผลของค่าตัวเก็บประจุเหล่านี้มีค่าน้อยที่สุด เราอาศัยกฎการออกแบบเพื่อที่จะหาขนาดพื้นที่เล็กที่สุดในแต่ละส่วนเท่าที่จะทำได้ และค่าตัวเก็บประจุเหล่านี้ในโครงสร้างจะมีลักษณะที่ขนานกันตลอด ดังนั้นเราสามารถรวบรวมค่าตัวเก็บประจุทั้งหมดรวมกันได้ ให้เป็นค่าค่าหนึ่งที่เอาต์พุตเรียกว่า C_{out} ซึ่งสามารถเขียนได้ว่า



รูปที่ 3.4-2 แสดงค่าตัวเก็บประจุในวงจรอินเวอร์เตอร์



รูปที่ 3.4-3 แสดงตัวอย่างลวดลายมาล်กวงจรอินเวอร์เตอร์

$$C_{out} = C_{GDn} + C_{GDp} + K(V_{OL}, V_{OH})(C_{dbp} + C_{dbn}) + C_{line}$$

3.5 การออกแบบวงจรรพื้นฐานแบบซีมอส

ในหัวข้อนี้จะกล่าวถึงการออกแบบวงจรรพื้นฐานแบบซีมอส ซึ่งวงจรรพื้นฐานในที่นี้คือ วงจรรแนดเกท นอร์เกท และทรานมิสชันเกท. เพราะววงจรรเหล่านี้จะสามารถประกอบเป็นวงจรรดิจิตอลขนาดใหญ่ โดยจะขอแยกกล่าวววงจรรเกทแต่ละตัวดังต่อไปนี้

3.5.1 การออกแบบวงจรรแนดเกทสองอินพุท

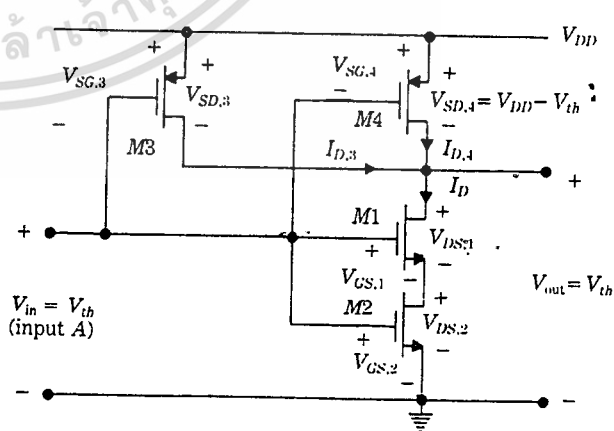
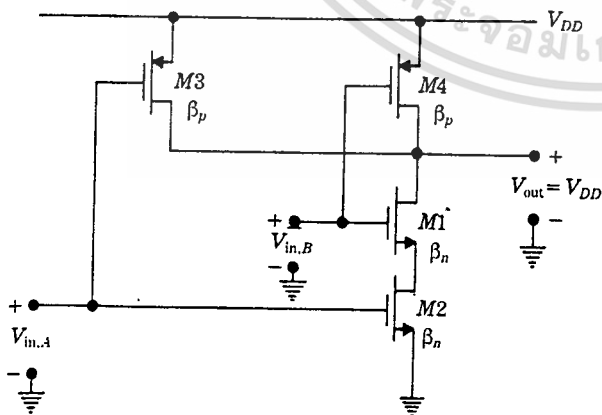
ในการวิเคราะห์ววงจรรแนดเกท และนอร์เกท ซึ่งจะกล่าวต่อไป เรายังอาศัยหลักการวิเคราะห์ เช่นเดียวกับการวิเคราะห์ววงจรรอินเวอร์เตอร์ คือในส่วนคุณสมบัติทางไฟตรง เรายจะพิจารณาที่ค่า \$V_{th}\$ แรงดันขีดเริ่มของวงจรรและในส่วนสวิชซึ่ง เรายอาศัยค่าตัวเก็บประจุที่เป็นองค์ประกอบในวงจรรมาทำการวิเคราะห์ และใช้กฎการออกแบบ เพื่อพยายามให้มีพื้นที่น้อยในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนต่าง ๆ ให้มากที่สุด

วงจรมอสแอนด์เกตสองอินพุต แสดงได้ดังรูป 3.5.1-1ก. มีเอ็นมอสทรานซิสเตอร์ M_3, M_4 ต่อขนานกันอยู่โดยอินพุตทั้งสอง เกิดจากการช็อดเกตระหว่างเอ็นมอส และพีมอส M_4 กับ M_1 และ M_3 กับ M_1 เมื่ออินพุต A, B มีสถานะสูงที่ระดับแรงดันไฟเลี้ยง เอ็นมอสทรานซิสเตอร์ M_1 และ M_2 จะทำงาน ส่วนพีมอสทรานซิสเตอร์ M_3 และ M_4 จะคัทออฟ เอาท์พุทในขณะนี้จึงมีสถานะต่ำที่ระดับแรงดันอ้างอิง เมื่ออินพุต A มีสถานะสูง อินพุต B มีสถานะต่ำ ทำให้เอ็นมอส M_2 และพีมอส M_4 ทำงานและเอ็นมอส M_1 และพีมอส M_3 จะคัทออฟทำให้อเอาท์พุทมีสถานะสูง ในทางกลับกันเมื่ออินพุต A มีสถานะต่ำ อินพุต B มีสถานะสูง เอ็นมอส M_1 และพีมอส M_3 จะทำงาน เอ็นมอส M_2 กับพีมอส M_4 จะคัทออฟที่ยังคงให้อเอาท์พุทสถานะสูงเช่นเดิม ในกรณีที่อินพุต A และ B มีสถานะต่ำ เอ็นมอส M_1, M_2 จะคัทออฟ ส่วนพีมอส M_3, M_4 จะทำงานให้อเอาท์พุทมีสถานะสูง

ในการวิเคราะห์เมื่อหาสมการค่า V_{th} เพื่อใช้ในการออกแบบคุณสมบัติทางไฟตรง ในที่นี้เราจะพิจารณากรณีที่อินพุต A และ B ต่อช็อดกันเป็นการสวิตช์ที่พร้อมกัน (simultaneous switching) การหาค่าแรงดัน V_{th} คำนวณได้จากรูปที่ 3.5.1-1 แรงดันเกต-ซอสของเอ็นมอส

$$V_{GS,1} = V_{th} - V_{DS,2} \quad , \quad V_{GS,2} = V_{th} \quad (3.5.1-1)$$



ก. วงจรมอสแอนด์เกตสองอินพุต

ข. วงจรที่ใช้ในการวิเคราะห์

รูปที่ 3.5.1-1 วงจรมอสแอนด์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก KVL

$$V_{th} = V_{DS,1} + V_{DS,2} \quad (3.5.1-2)$$

แทนค่า (3.5.1-2) ลงใน (3.5.1-1)

$$V_{GS,1} = V_{DS,1}$$

แสดงว่ามอสเฟต M_1 ทำงานในช่วงอิ่มตัว จะได้สมการที่ไม่คิดผลของบอดี้เอฟเฟค (Body effect)

$$I_D = \frac{\beta_n}{2} (V_{th} - V_{T0n} - V_{DS,2})^2 \quad (3.5.1-3)$$

มอสเฟตตัวที่สอง M_2 $V_{GS,2} > V_{GS,1}$ ดังนั้นจะทำงานช่วงเชิงเส้น

$$I_D = \frac{\beta_n}{2} [2(V_{th} - V_{T0n})V_{DS,2} - V_{DS,2}^2] \quad (3.5.1-4)$$

จาก (3.5.1-3) จัดรูปใหม่ได้เป็น

$$V_{DS,2} = (V_{th} - V_{T0n}) - \sqrt{\frac{2I_D}{\beta_n}} \quad (3.5.1-5)$$

แทนค่าลงในสมการ (3.5.1-4) จะได้

$$V_{th} - V_{T0n} = 2 \sqrt{\frac{I_D}{\beta_n}} \quad (3.5.1-6)$$

เช่นเดียวกัน ในกรณีเพิ่มมอสจะ ได้

$$V_{SG,3} = V_{SG,4} = (V_{DD} - V_{th}) \quad (3.5.1-7)$$

เพราะว่า

$$V_{SD,3} = V_{SD,4} = (V_{DD} - V_{th}) \quad (3.5.1-8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้ง M_3 และ M_4 ทำงานช่วงอิมิต์วทั้งคู่ และมีกระแสเดรนไหลเท่ากัน ดังนั้นกระแสทั้งหมดที่ไหลในวงจรจะได้

$$I_D = I_{D,3} + I_{D,4}$$

$$= \beta_p (V_{DD} - V_{th} - |V_{T0p}|)^2 \quad (3.5.1-9)$$

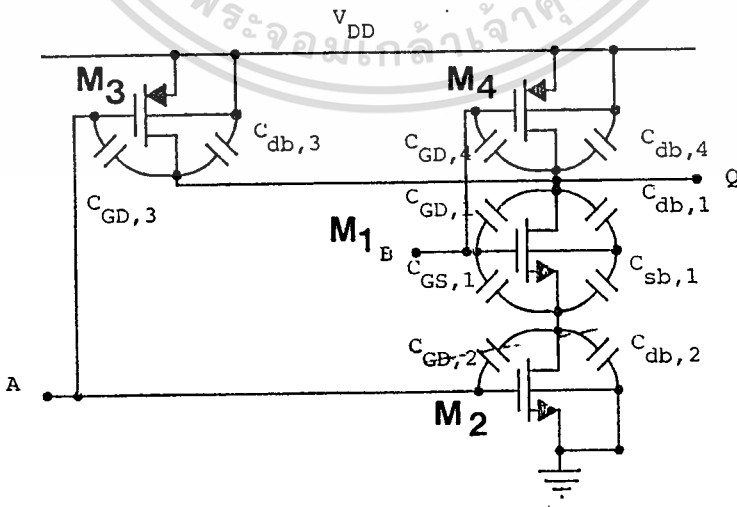
แทนค่า (3.5.1-9) ลงใน (3.5.1-6) จัดรูปจะได้

$$V_{th} = \frac{V_{T0n} + 2\sqrt{\frac{\beta_p}{\beta_n}}(V_{DD} - |V_{T0p}|)}{1 + 2\sqrt{\frac{\beta_p}{\beta_n}}} \quad (3.5.1-10)$$

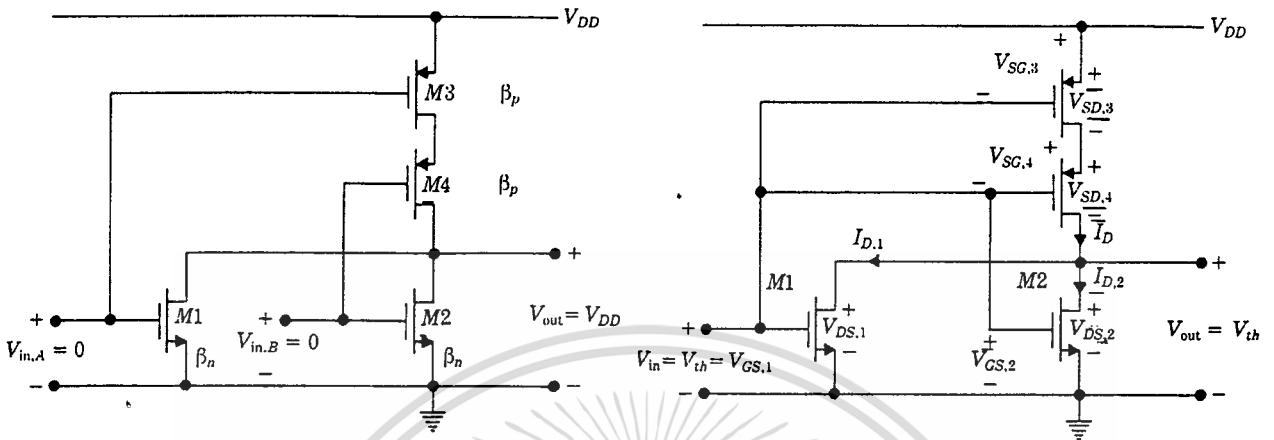
สมการ (3.5.1-10) จะใช้ในการออกแบบคุณสมบัติทางไฟตรง เพื่อกำหนดอัตราส่วน (W/L) ของเอ็นมอสและพีมอสในวงจร

สำหรับค่าตัวเก็บประจุที่อยู่ในวงจรแนต เกท แสดงได้ดังรูป 3.5.1-2 แยกได้เป็นค่าตัวเก็บประจุในส่วนเกทออกไซด์ ซึ่งได้แก่ C_{GD3} , C_{GD4} , C_{GD1} , C_{GS1} และ C_{GD2} ค่าตัวเก็บประจุในส่วนดีฟลิชัน ได้แก่ C_{db4} , C_{db3} , C_{db} , C_{sb1} และ C_{db2} นอกจากนี้ยังมีค่าตัวเก็บประจุที่เกิดจากลวดลายอลูมิเนียมที่ก่อขึ้นวงจรและในส่วนที่เป็นขั้วไฟฟ้า ดังนั้นสามารถหาค่า C_{out} ได้เป็น

$$C_{out} = C_{GD3} + C_{GD4} + C_{GD1} + C_{GS1} + C_{GD2} + K(V_{OH} - V_{OL})(C_{db1} + C_{sb1} + C_{db2} + C_{db4}) + C_{line}$$



รูปที่ 3.5.1-2 แสดงค่าตัวเก็บประจุในวงจรแนต เกท



ก. วงจรอินเวอร์เตอร์แบบสองอินพุต

ข. วงจรที่ใช้ในการวิเคราะห์

รูปที่ 3.5.2-1 แสดงวงจรอินเวอร์เตอร์แบบซีมอส

สามารถจัดรูปใหม่ได้

$$V_{th} - V_{T0n} = \sqrt{\frac{I_D}{\beta_n}}$$

(3.5.2-3)

ในกรณีที่มอสพิจารณาที่แรงดันเซต-เกท

$$V_{SG,3} = V_{DD} - V_{th}$$

$$V_{SG,4} = V_{DD} - V_{th} - V_{SD,3}$$

(3.5.2-4)

KVL ที่เอาท์พุทจะได้ว่า

$$V_{DD} - V_{th} = V_{SD,3} + V_{SD,4}$$

(3.5.2-5)

แสดงว่า M_3 ทำงานช่วงเชิงเส้น ขณะที่ M_4 ทำงานช่วงอิ่มตัว

$$I_D = \frac{\beta_p}{2} [2(V_{DD} - V_{th} - |V_{T0p}|)V_{SD,3} - V_{SD,3}^2]$$

(3.5.2-6)

เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้สำหรับงานวิจัยเท่านั้น ไม่ควรนำออกเผยแพร่โดยไม่ได้รับอนุญาต
 เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้สำหรับงานวิจัยเท่านั้น ไม่ควรนำออกเผยแพร่โดยไม่ได้รับอนุญาต
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่า $V_{SD,3}$ (3.5.2-4) ลงใน (3.5.3-7)

$$\sqrt{\frac{2I_D}{\beta_p}} = V_{DD} - V_{th} - |V_{T0p}|, \quad (3.5.3-7)$$

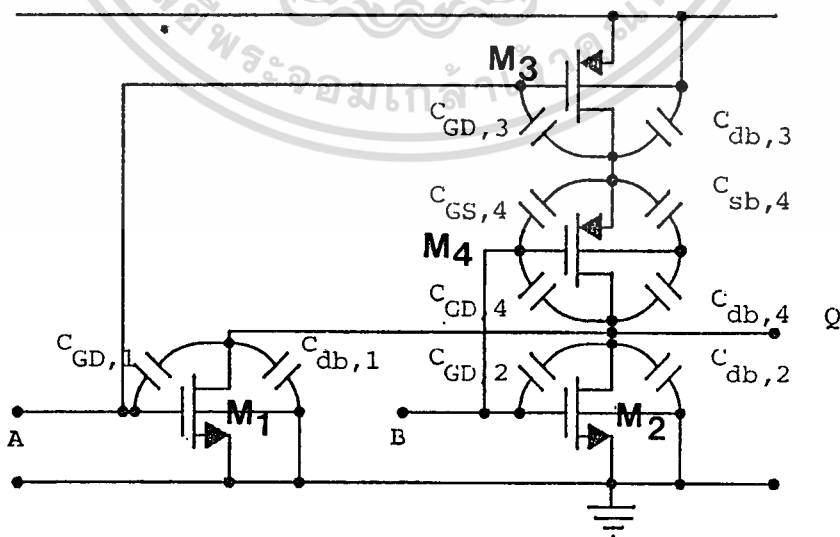
แทนค่าลงใน (3.5.2-3) จะได้

$$V_{th} = \frac{V_{T0n} + \frac{1}{2} \sqrt{\frac{\beta_p}{\beta_n}} (V_{DD} - |V_{T0p}|)}{1 + \frac{1}{2} \sqrt{\frac{\beta_p}{\beta_n}}} \quad (3.5.3-8)$$

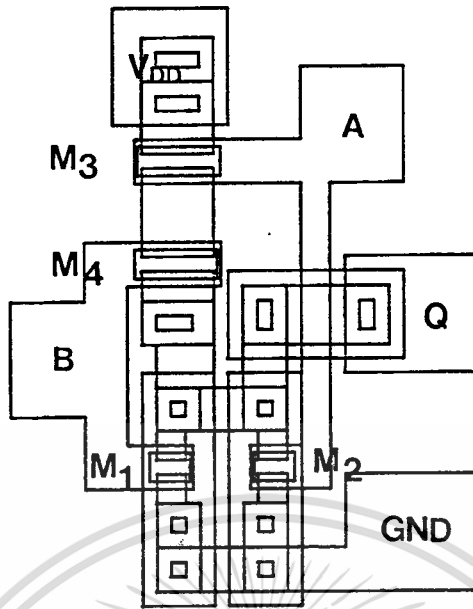
สมการ (3.5.3-8) จะใช้เป็นสมการในการกำหนด V_{th} ของวงจรรนอร์เกทในคุณสมบัติทางไฟ
ตรง

ค่าตัวเก็บประจุในวงจรรนอร์เกทแสดงได้ดังรูป 3.5.2-2 ค่าตัวเก็บประจุในส่วน
เกทมีค่า C_{GD1} , C_{GD3} , C_{GD4} , C_{GS4} และ C_{GD2} ค่าตัวเก็บประจุในส่วนของดีฟลิชั่นประกอบ
ด้วย C_{db3} , C_{db4} , C_{sb4} , C_{db2} และ C_{db1} นอกจากนี้ยังมีตัวเก็บประจุในส่วนของการเชื่อม
ต่อภายในและส่วนหัวในการบอนด์ สัญญากับตัวถัง เราสามารถสรุปเป็นค่า C_{out} ของวงจรรนอร์
เกทได้

$$C_{out} = \frac{C_{GD1} + C_{GD3} + C_{GD4} + C_{GS4} + C_{GD2} + K(V_{OH} - V_{OL})(C_{db3} + C_{db4} + C_{sb4} + C_{db2} + C_{db1}) + C_{line}}{V_{DD}}$$



รูปที่ 3.5.2-2 แสดงค่าตัวเก็บประจุในวงจรรนอร์เกท



รูปที่ 3.5.2-3 แสดงตัวอย่างลวดลายมาส์กวงจรรนอร์เกต

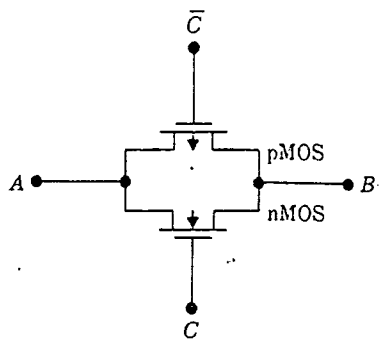
3.5.3 การออกแบบทรานซิสชันเกตแบบซีมอส

ในวงจรมอสที่มีความซับซ้อน นอกจากจะประกอบขึ้นจากวงจรรนอร์เกต นอร์อินเวอร์เตอร์แล้ว บ่อยมากที่จะต้องใช้ทรานซิสชันเกตเข้ามาเป็นส่วนประกอบด้วยเสมอ โดยทรานซิสชันเกตแบบซีมอสสร้างได้จาก การนำเอา เอ็มมอสหนึ่งตัวและพีมอสหนึ่งตัวมาต่อขนานกัน แสดงได้ดังรูป 3.5.3-1 ทรานซิสชันเกตจะกระทำตัวเป็นสวิตช์สองทางซึ่งควบคุมโดยสัญญาณที่ขาเกตคือ C เมื่อ $C = 1$ มอสเฟททั้งสองตัวจะทำงาน และจะอนุญาตให้สัญญาณผ่านตัวเกต ซึ่งสามารถเขียนเป็นสัญลักษณ์ได้ดังนี้

$$C = 1 \rightarrow A = B$$

ในทางตรงกันข้าม เมื่อ $C = 0$ มอสเฟททั้งสองตัวจะคัทออฟ จะทำให้เกิดอิมพีแดนซ์ที่มีค่าสูงมาก (high impedance) ระหว่างช่องทางจาก A และ B ซึ่งจะทำให้ทางส่วน A และ B แยกจากกันทางไฟฟ้า

เนื่องจากว่าทรานซิสชันเกต โครงสร้างประกอบด้วย เอ็มมอสและพีมอสอย่างละหนึ่งตัว ดังนั้นในการออกแบบค่าอัตราส่วนของ เอ็มมอสและพีมอส เราออกแบบขนาดต่าง ๆ กัน แต่ถ้าอัตราส่วนใดที่ให้กระแสช่วงการทำงานของมอสทรานซิสเตอร์ทั้งสองมีค่าเท่ากัน ก็จะทำให้ตอบสนองความถี่ได้อย่างสมมาตร นอกจากนั้นขนาดของค่าอัตราส่วนอื่น ๆ เช่น ถ้ามีขนาดเท่ากันทั้งคู่ ก็จะทำให้ค่าตอบสนองได้ที่มีความถี่สูงที่สุด เป็นต้น ดังนั้นจะเห็นได้ว่า ขนาดของอัตราส่วนมอสทั้ง



รูปที่ 3.5.3-1 แสดงวงจรถรานมิสชั้นเกท

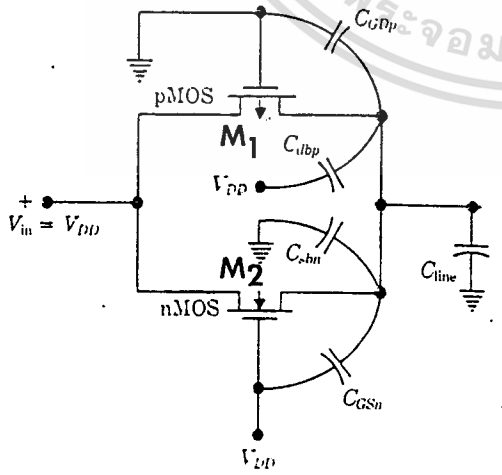
สองชนิดจะมีค่าเท่าใด แล้วแต่จุดประสงค์ที่ใช้งานเป็นหลัก สำหรับในที่นี้เรามีได้เน้นจุดประสงค์ไปทางใดทางหนึ่ง

นอกจากอัตราส่วนของมอสทรานซิสเตอร์ทั้งสองชนิดแล้ว พื้นที่ลวดลายของวงจรถราก็จะเป็นตัวกำหนดค่าตัวเก็บประจุ ซึ่งก็มีผลต่อการตอบสนองความถี่ด้วยเช่นกัน สำหรับทรานมิสชั้นเกท เราสามารถประมาณหาค่าตัวเก็บประจุได้ดังแสดงในรูปที่ 3.5.3-2 ซึ่งจะแสดงองค์ประกอบตัวเก็บประจุในโครงสร้างส่วนต่าง ๆ และสามารถสรุปรวมเป็นค่าตัวเก็บประจุรวมที่เอาท์พุท C_{out} ได้คือ

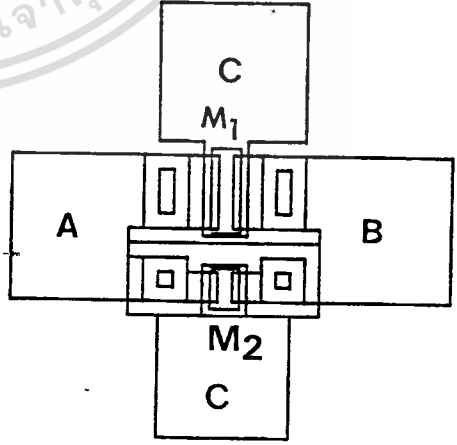
$$C_{out} = C_{gsn} + C_{gdp} + K(V_{OL}, V_{OH}) [C_{sbn} + C_{dbn}] + C_{line}$$

ซึ่ง C_g ขึ้นอยู่กับขาคเกท เหมือนกับอินเวอร์เตอร์

$$C_g = C_{gn} + C_{gp}$$



ก. ค่าตัวเก็บประจุในวงจรถร



ข. ตัวอย่างลวดลายมาร์ก

รูปที่ 3.5.3-2 แสดงค่าตัวเก็บประจุในวงจรถรและตัวอย่างลวดลายมาร์ก

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 การออกแบบวงจรสองสถานะ

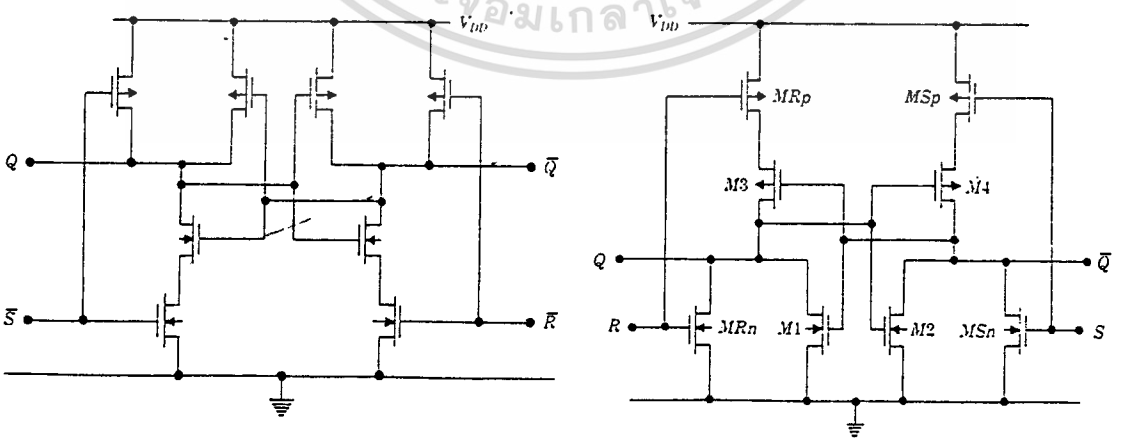
ในระบบดิจิทัลนั้น นอกจากวงจรเกทที่กล่าวมาแล้ว ยังมีอุปกรณ์ที่มีความสำคัญคือ วงจรสองสถานะ (bistable) หรือที่นิยมเรียกว่า ฟลิป-ฟลอป (Flip-Flop) เป็นวงจรที่มีความสำคัญมากสำหรับจดจำสัญญาณที่มีสถานะคงที่อยู่สองสถานะ ซึ่งเป็นพื้นฐานของอุปกรณ์หน่วยความจำสัญญาณ วงจรสองสถานะที่จะทำการศึกษานี้จะขอล่าถึงวงจร RS ฟลิปฟลอป และวงจร D ฟลิปฟลอป เนื่องจากลักษณะของวงจรรายต่อการออกแบบ

วงจร RS ฟลิปฟลอปประกอบด้วยวงจรเกท คือ แนนด์หรือเนอร์เกทประกอบกันสองตัว ซึ่งโดยทั่วไปวงจรที่มีอสมักจะมีจำนวนเพิ่มอสเท่ากับเอ็นมอส โดยจะผลัดกันทำงาน รูปที่ 3.6-1 แสดงวงจรฟลิปฟลอปแบบต่างๆ

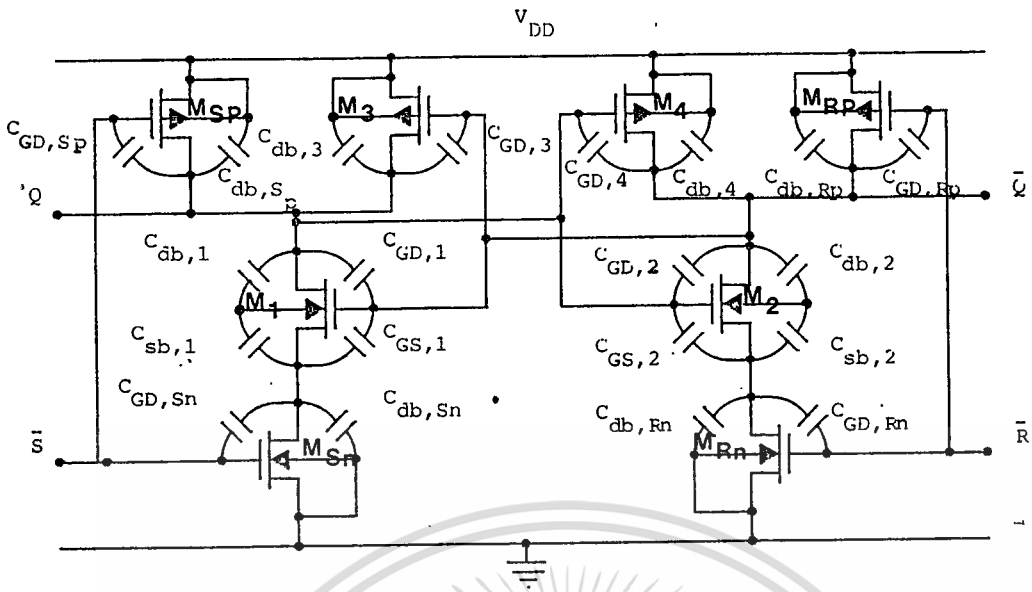
3.6-1 แสดงวงจรฟลิปฟลอปแบบต่างๆ

การออกแบบคุณสมบัติทางไฟตรงของวงจรฟลิปฟลอป เราอาศัยหลักการออกแบบคุณสมบัติทางไฟตรงของของวงจรแนนด์ และเนอร์เกท เพราะว่าวงจร RS ฟลิปฟลอปประกอบด้วยแนนด์และเนอร์เกท สำหรับคุณสมบัติทางสวิชซึ่งเราสามารถแสดงค่าตัวเก็บประจุในโครงสร้างได้ดังรูปที่ 3.6-2 และ 3.6-3 ซึ่งเป็นของวงจรฟลิปฟลอปแบบเกท เราสามารถสรุปค่าตัวเก็บประจรรวมของ RS ฟลิปฟลอปแบบแนนด์ และ เนอร์ได้ดังสมการ 3.6-1 และ 3.6-2

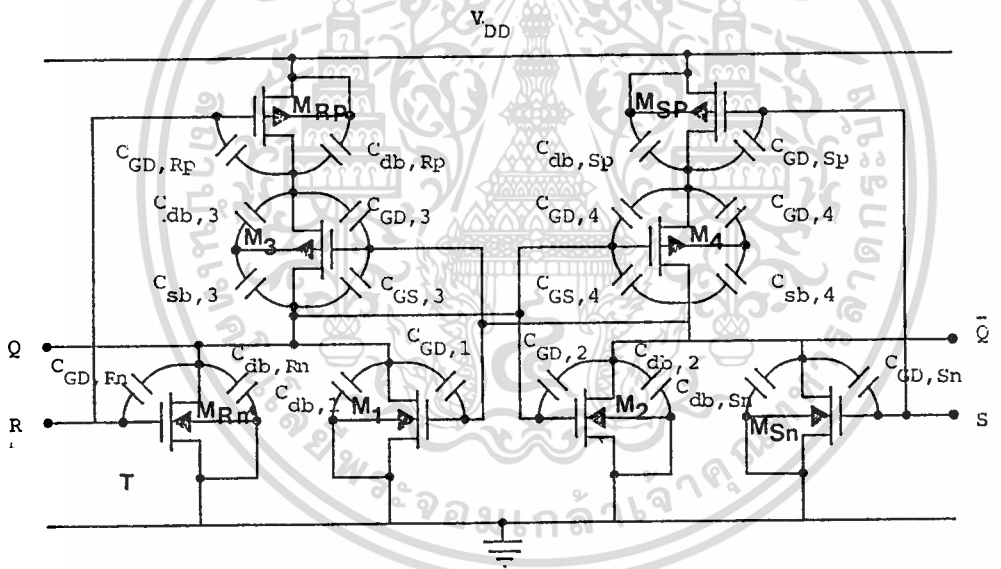
$$C_{out} = C_{GD,Sn} + C_{GD,Rn} + C_{GS1} + C_{GS2} + C_{GD2} + C_{GD,Sp} + C_{GD,Rp} + K(V_{OL}, V_{OH}) [C_{db,Sn} + C_{db,Rn} + C_{sb1} + C_{db1} + C_{sb2} + C_{db2} + C_{db3} + C_{db,Sp} + C_{db4}] + C_{line} \quad (3.6-1)$$



รูปที่ 3.6-1 แสดงวงจร RS ฟลิปฟลอปแบบวงจรเกท



รูปที่ 3.6-2 แสดงค่าตัวเก็บประจุในวงจร RS ฟลิปฟลอปแบบเนนด์

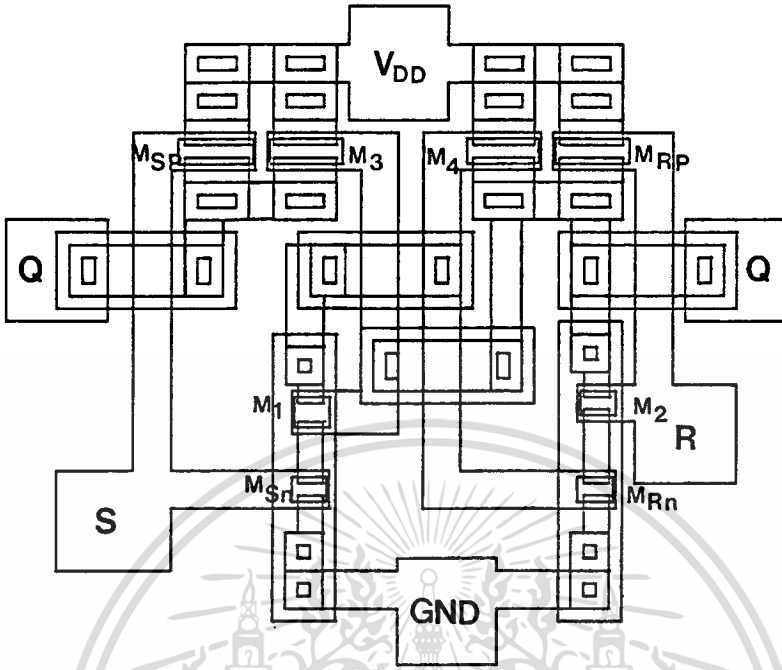


รูปที่ 3.6-3 แสดงค่าตัวเก็บประจุวงจร RS ฟลิปฟลอปแบบนอร์

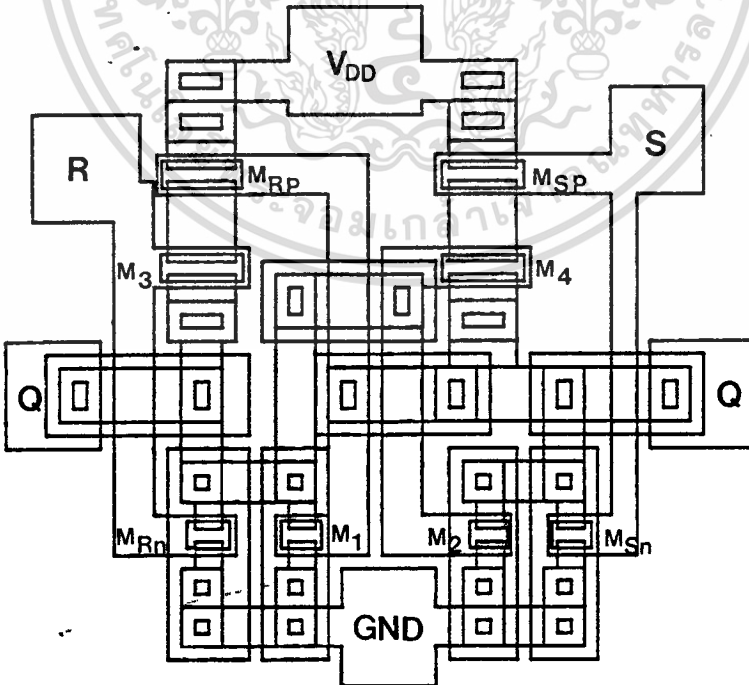
ผลของค่าตัวเก็บประจุรวมวงจร RS ฟลิปฟลอปแบบนอร์แสดงได้ดังสมการที่ 3.6-2

$$\begin{aligned}
 C_{out} = & C_{gd,Rn} + C_{gd,Sn} + C_{gd1} + C_{gd2} + C_{gd4} + C_{gs4} + \\
 & C_{gd3} + C_{gs3} + C_{gd,Rp} + C_{gd,Sp} + K(V_{OL}, V_{OH}) [C_{db1} + \\
 & C_{db,Rn} + C_{db2} + C_{db,Sn} + C_{sb3} + C_{sb4} + C_{db3} , C_{db4} \\
 & + C_{db,Rp} + C_{db,Sp}] + C_{line} \quad (3.6-2)
 \end{aligned}$$

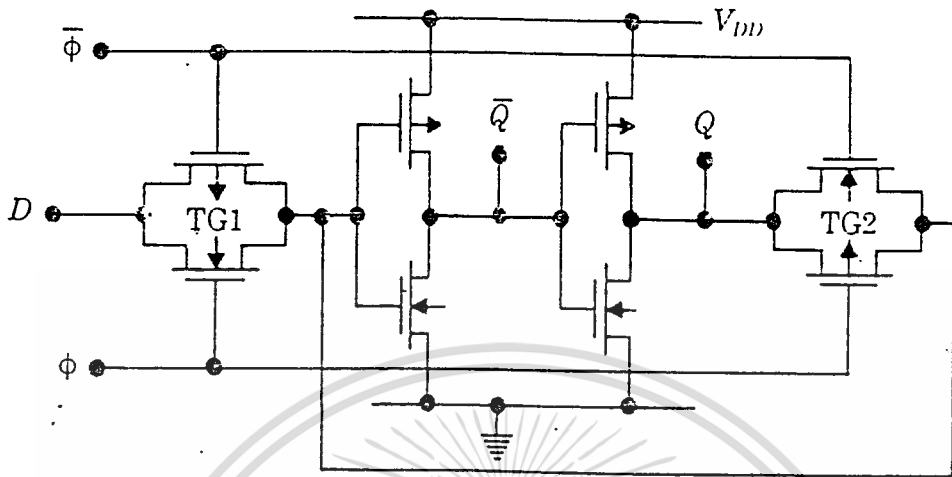
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6-4 แสดงลวดลายมาส์กวงจร RS ฟลิปฟลอปแบบแนนด์



รูปที่ 3.6-5 แสดงลวดลายมาส์กวงจร RS ฟลิปฟลอปแบบนอร์



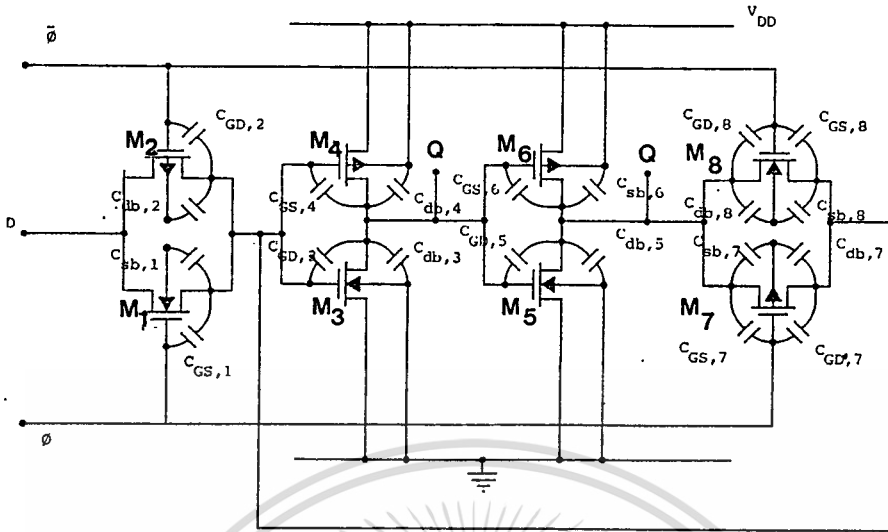
รูปที่ 3.6-6 แสดงวงจร D ฟลิปฟลอป

สำหรับวงจร D ฟลิปฟลอปที่ออกแบบรูปวงจรมีแสดงได้ดังรูป 3.6-6 จากวงจรมีจะเห็นว่าประกอบด้วยทรานซิสชันเกทสองตัวและอินเวอร์เตอร์สองตัว ดังนั้นในการออกแบบคุณสมบัติทางไฟตรงเราอาศัยหลักการออกแบบเช่นเดียวกับ วงจรทรานซิสชันเกทและอินเวอร์เตอร์ สำหรับคุณสมบัติทางสวิชซึ่งสามารถแสดงได้ดังรูปที่ 3.6-7 ซึ่งเราสามารถหาค่าตัวเก็บประจุรวมและมีค่าดังแสดง ในสมการ 3.6-3

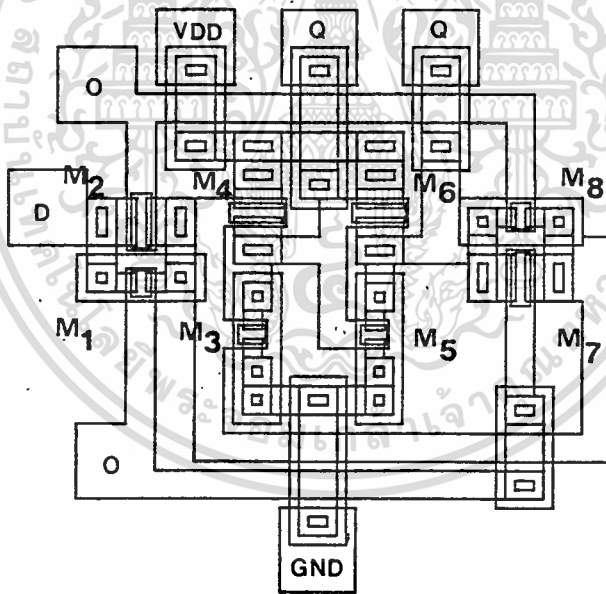
$$C_{out} = C_{GS1} + C_{GD2} + C_{GD3} + C_{GS4} + C_{GD5} + C_{GS6} + C_{GD8} + C_{GS8} + C_{GS7} + C_{GD7} + K(V_{OL}, V_{OH}) [C_{sb7} + C_{db2} + C_{db3} + C_{db4} + C_{sb6} + C_{db5} + C_{db8} + C_{sb7} + C_{sb8} + C_{db7}] + C_{line} \quad (3.6-3)$$

3.7 การออกแบบวงจรป้องกันอินพุท

วงจรป้องกันอินพุทเป็นวงจรที่ใช้ป้องกันอินพุทคือส่วนเกทออกไซด์ เนื่องจากประจุไฟฟ้าสถิตที่จะทำให้เกิดทั้งหลายเสียหาย รูปของวงจรแสดงได้ดังรูปที่ 3.1-1 จะประกอบไปด้วยค่าตัวต้านทานต่อกับไดโอด ซึ่งในกรณีที่มีไฟฟ้าสถิตที่มีแรงดันสูง ก็จะทำให้ไดโอดเกิดการพังทลายก่อนส่วนเกท จะทำให้กระแสลัดไม่เข้าไปทำลายส่วนเกทได้ ดังนั้นจะเห็นว่าในส่วนของความต้านทานเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนำมาใช้ในเชิงพาณิชย์ไม่ควรนำค่าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6-7 แสดงค่าตัวเก็บประจุวงจร D ฟลิปฟลอป



รูปที่ 3.6-8 แสดงตัวอย่างลวดลายมาส์กวงจรร D ฟลิปฟลอป

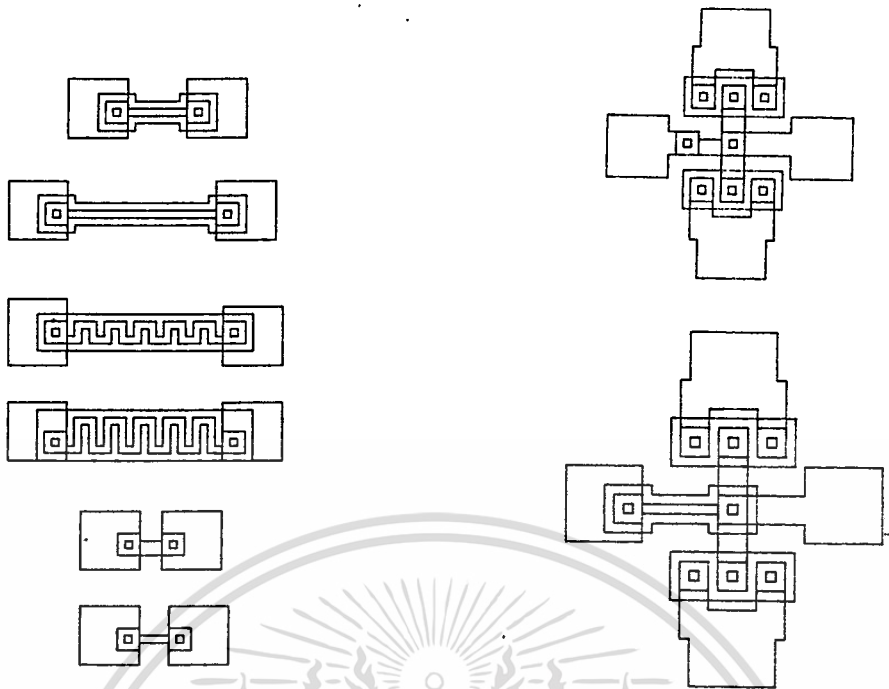
ทานเพื่อจำกัดกระแส นั้น ก็ออกแบบเหมือนในกรณีที่ต้องการสร้างค่าความต้านทาน โดยจากสมการ

$$R = \rho_u L/W$$

ค่า ρ_u คือค่าความต้านทานที่ผิว เมื่อให้ได้ค่าความต้านทานค่าต่าง ๆ ก็โดยการออกแบบส่วนความกว้างและความยาว สำหรับส่วนของไดโอดก็เป็นส่วนของพี-เอ็น ซึ่งลักษณะของวงจรรป้องกัน

อินพุตแสดงได้ดังรูป 3.7-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. ตัวต้านทาน

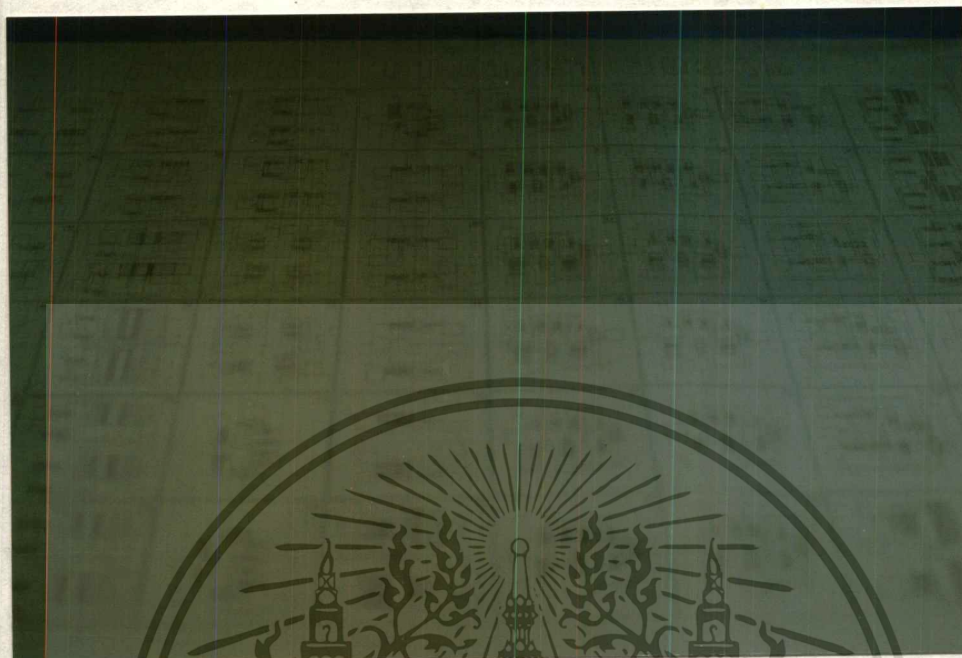
ข. ลวดลายวงจร

รูปที่ 3.7-1 แสดงวงจรถูกป้องกันอินพุทและลวดลายมาสก์

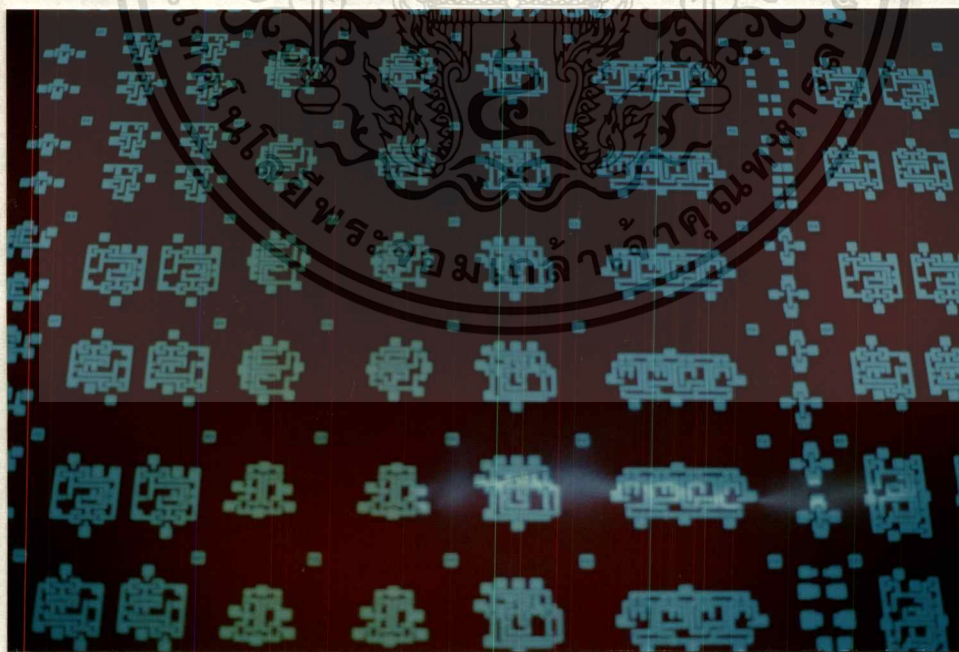
3.8 การออกแบบวงจรรดับลวดลายมาสก์ (layout Design) และการสร้างกระจกต้นแบบ (Mask)

จากวงจรมอสที่ได้ออกแบบไว้ทั้งหมด เราจะต้องนำเอาวงจรมาออกแบบในระดับลวดลายมาสก์ เพื่อที่จะนำไปแพร่สารเจือในกระบวนการสร้างต่อไป ในการออกแบบระดับนี้จะอาศัยกฎการออกแบบในหัวข้อที่ 3-1 เป็นมาตรฐาน โดยจะนำวงจรมาออกแบบในกระดาดกราฟ ซึ่งเราจะเรียกว่า การออกแบบคอมโพสิทมาสก์ (composite mask) คือจะออกแบบรวมมาสก์ทุกมาสก์ไว้หมดในกระดาดกราฟ การออกแบบลวดลายก็จะ เป็นไปตามค่าตัวแปรที่ได้ออกแบบไว้แล้ว หลังจากนั้นนำไปตัดลวดลายบนแผ่น โพลี เอสเตอร์ด้วยเครื่องมือโคเรคท์เตอร์ เมื่อลวดลายออกจะ ได้ต้นแบบแผ่น โพลี เอสเตอร์ที่แยกออกจากกันเป็นแผ่น ๆ ตามจำนวนมาสก์ จากนั้นไปถ่ายย่อลงบนแผ่นกระจกต้นแบบ (photo mask) ขนาด 3" x 3" ซึ่งในกระบวนการสร้างมอสสามารถสรุปชุดของกระจกต้นแบบ ได้ดังนี้

- กระจกต้นแบบมาสก์ที่ 1 ใช้สำหรับกระบวนการสร้างบ่อแยกชนิดพี
- กระจกต้นแบบมาสก์ที่ 2 ใช้สำหรับกระบวนการสร้างพินมอสทรานซิสเตอร์
- กระจ่าต้นแบบมาสก์ที่ 3 ใช้สำหรับกระบวนการสร้างเอ็นมอสทรานซิสเตอร์
- กระจกต้นแบบมาสก์ที่ 4 ใช้สำหรับกระบวนการสร้างเกตออกไซด์
- กระจกต้นแบบมาสก์ที่ 5 ใช้สำหรับกระบวนการสร้างรอยสัมผัสขั้วอลูมิเนียม
- กระจกต้นแบบมาสก์ที่ 6 ใช้สำหรับกระบวนการสร้างลวดลายอลูมิเนียม

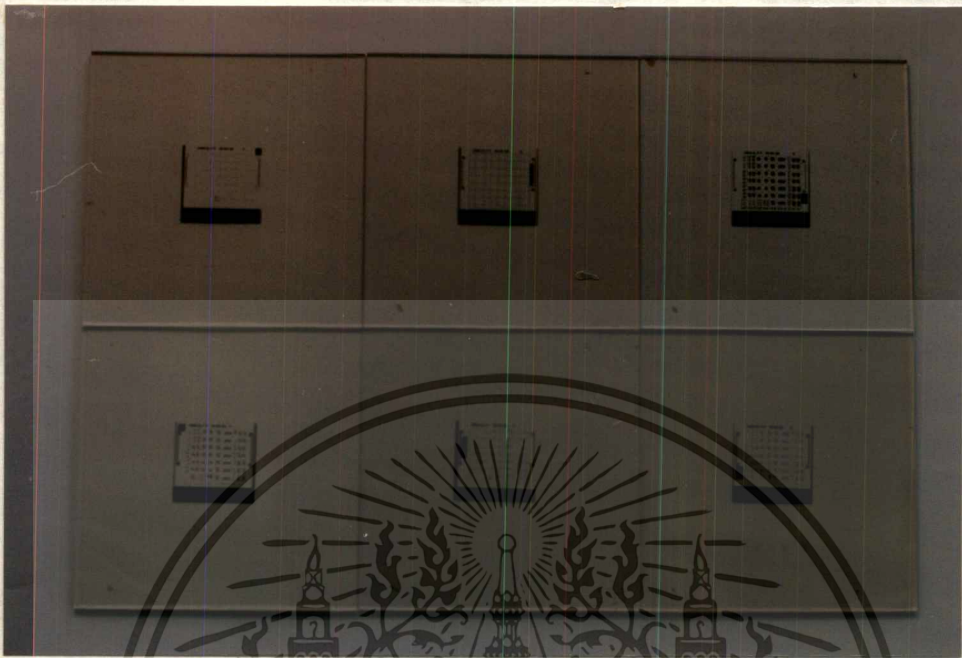


รูปที่ 3.8-1 แสดงต้นแบบลวดลายวงจรรวมซีมอลบนกระดาษกราฟ

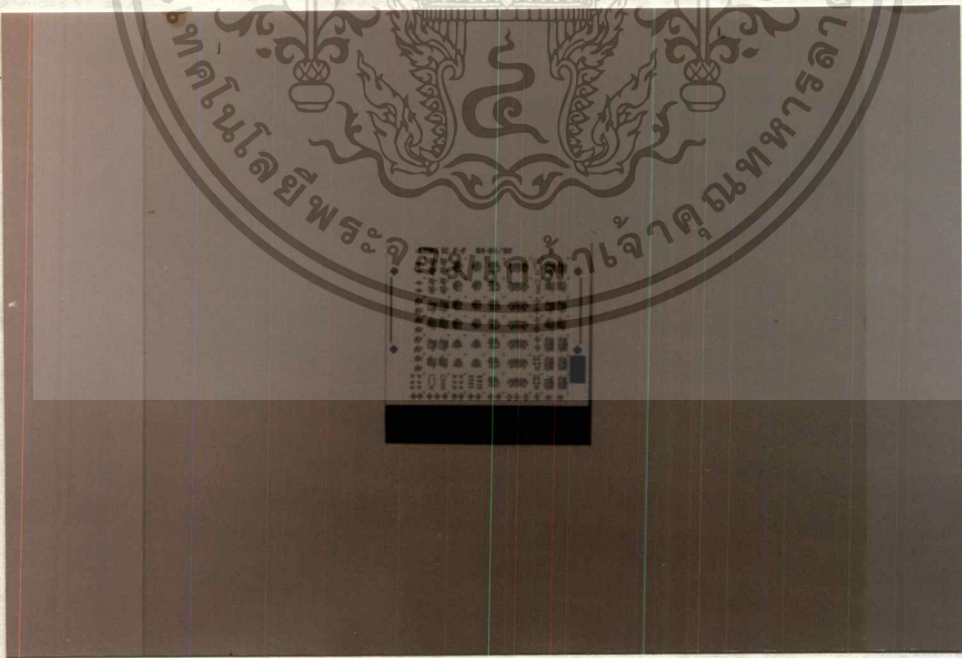


รูปที่ 3.8-2 แสดงภาพถ่ายที่ได้จากการตัดลวดลายบนแผ่นไม้อาร์ชี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดก็ตาม หักห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8-3 ชุดกระจกต์แบบในการสร้างวงจรรวมซีมอล



รูปที่ 3.8-4 กระจกต์แบบลวดลายอลูมิเนียม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบกระบวนการสร้าง

วงจรรวมซีมอสที่ได้ออกแบบไว้ในบทที่ 3 สามารถที่จะสร้างได้จากเทคโนโลยีการสร้างวงจรรวม ซึ่งมีอยู่หลายระดับ ในแต่ละระดับของเทคโนโลยีการสร้างวงจรรวมแม้จะแตกต่างกันในรายละเอียด แต่กระบวนการสร้างมาตรฐานยังคงคล้ายกัน ในวิทยานิพนธ์ฉบับนี้จะได้กล่าวถึงเทคโนโลยีการออกแบบและการสร้างวงจรรวม โดยใช้อุปกรณ์และเครื่องมือพื้นฐานที่ห้องปฏิบัติการโซลิตสเตท ศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง โดยกระบวนการที่ใช้จะทำการแพร่สารเจือด้วยความร้อนและส่วนเทพเป็นโลหะอลูมิเนียม ดังมีรายละเอียดที่จะกล่าวต่อไป

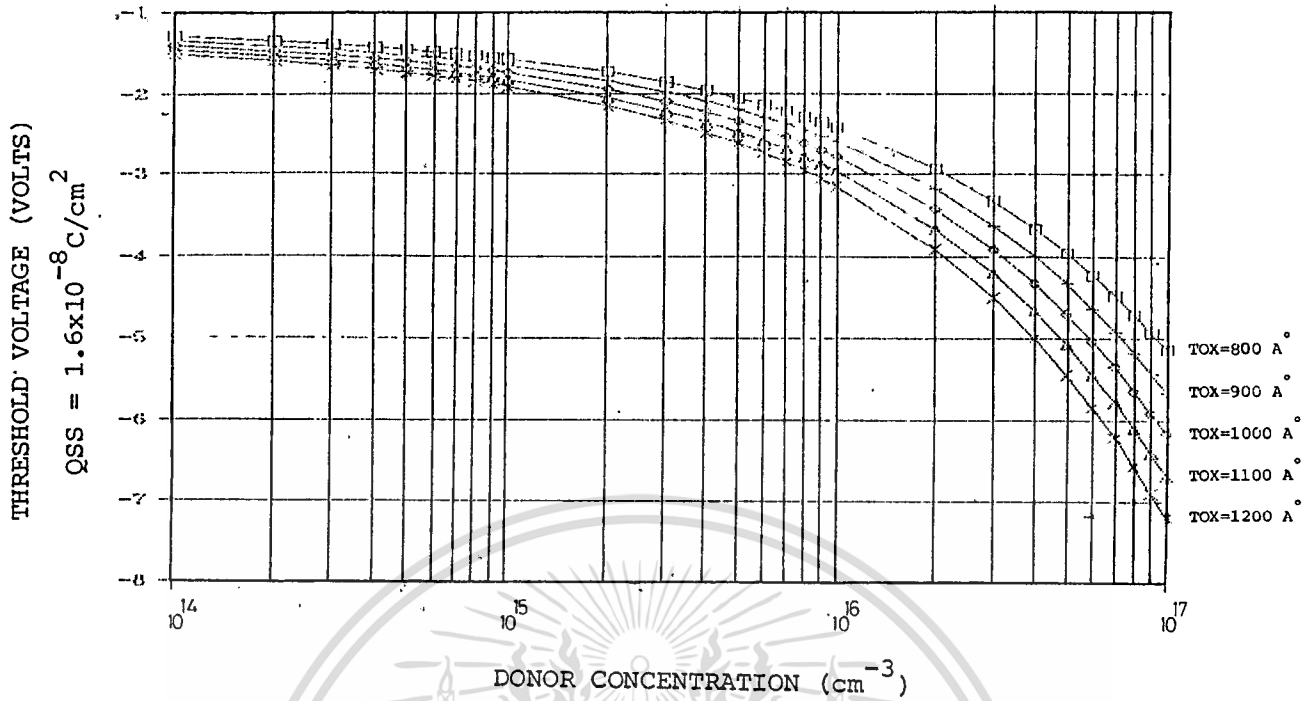
4.1 การเตรียมแผ่นฐานรองเบื้องต้น

ในการเตรียมแผ่นฐานรองเริ่มต้นมีความสำคัญอย่างมาก เพราะคุณสมบัติทางกายภาพของแผ่นฐานรองมีผลต่อวงจรรวม ในทางอุตสาหกรรมแผ่นฐานรองเริ่มต้นได้จากการปลูกผลึกและเติมสารเจือลงไป แต่สำหรับการวิจัยครั้งนี้เราเริ่มต้นจากการนำเอาแผ่นเวเฟอร์ที่เติมสารเจือเรียบร้อยแล้วมาใช้งานเลย ดังนั้นในขั้นตอนนี้จึงเป็นการเลือกแผ่นเวเฟอร์ให้เหมาะสมแทนตลอดกระบวนการสร้างเราใช้เทคโนโลยีซิลิกอน ดังนั้นแผ่นเวเฟอร์เริ่มต้นจึงเป็นแผ่นซิลิกอนและโครงสร้างซีมอสของเราเป็นแบบฐานรองชนิดเอ็น ดังนั้นจึงใช้เป็นแผ่นซิลิกอนชนิดเอ็น เนื่องจากคุณสมบัติทางกายภาพมีผลต่อคุณสมบัติของวงจรรวม และคุณสมบัติของวงจรรวมประเภทระกวมอสที่สำคัญมากคือ คุณสมบัติของค่าแรงดันขีดเริ่ม ซึ่งจากที่กล่าวมาแล้วในบทที่ 2 จะขอยกสมการค่าแรงดันขีดเริ่มมาแสดงอีกครั้งหนึ่ง

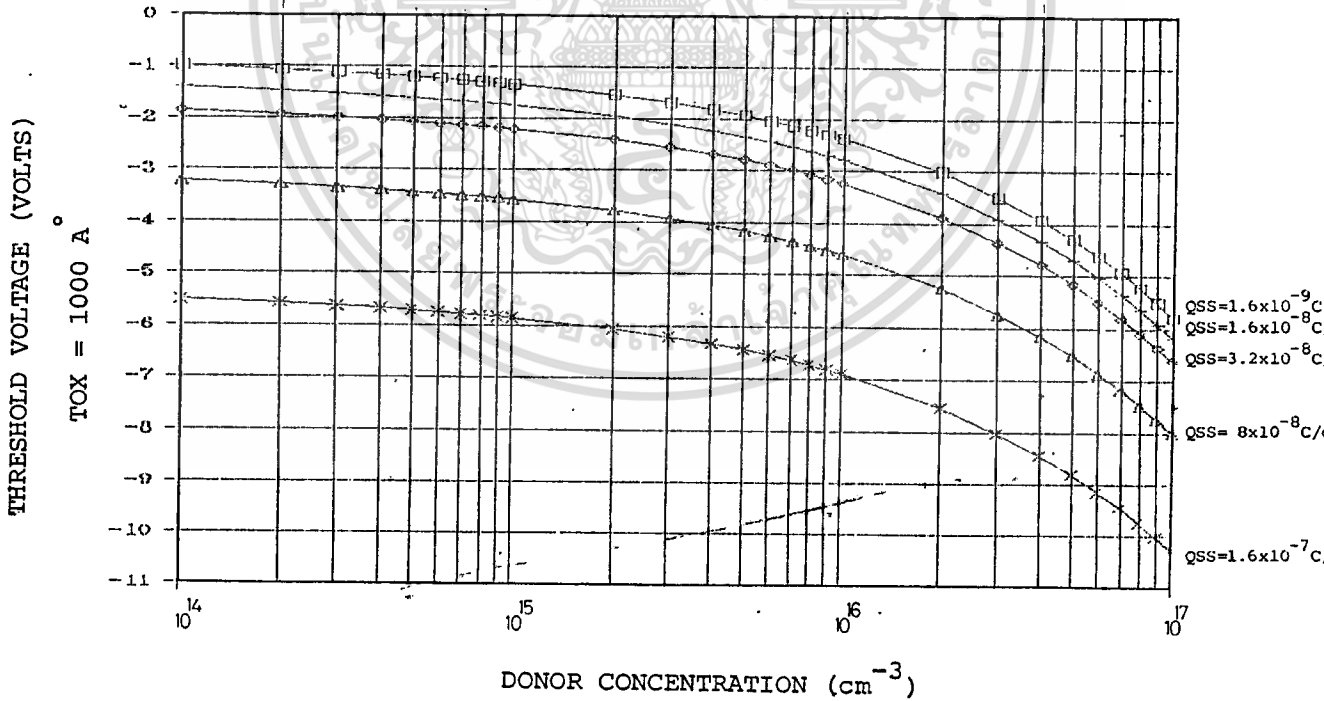
$$V_{T0} = 2|\phi_F| + \frac{1}{C_{ox}} \sqrt{2q\epsilon_{Si}N_c(2|\phi_F|)} + \Phi_{GS} - \frac{(Q_{ss} + Q_{ox})}{C_{ox}} \quad (4.1-1)$$

จะเห็นว่าค่าแรงดันขีดเริ่มจะขึ้นอยู่กับค่าความเข้มข้นของสารเจือที่ฐานรอง เนื่องจากเป็นฐานรองชนิดเอ็น ดังนั้นความเข้มข้นของสารเจือคือ N_D ในการเลือกแผ่นฐานรองจะต้องคำนึงถึงความเข้มข้นที่เหมาะสมด้วย จากสมการ 4.1-1 ถ้านำมาพลอตเป็นกราฟความสัมพันธ์ระหว่างค่าความเข้มข้นของฐานรองชนิดเอ็นกับค่าแรงดันขีดเริ่มที่ค่า Q_{ss} คงที่ค่าหนึ่ง และที่ค่าความหนาของเกตออกไซด์ต่าง ๆ กันเราจะเห็นความสัมพันธ์ดังแสดงในรูปที่ 4.1-1

จากกราฟเราสามารถที่จะเลือกค่าความเข้มข้นสารเจือที่ฐานรองได้ ถ้าเรากำหนด



รูปที่ 4.1-1 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับค่าความเข้มข้นสารเจือชนิดเอ็น ที่ค่าความหนาออกไซด์ค่าต่างๆ



รูปที่ 4.1-2 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับค่าความเข้มข้นของสารเจือชนิดเอ็น ที่ค่า Q_{SS} ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

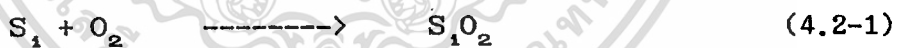
ค่าความหนาของเกตออกไซด์ และค่า Q_{ox} มีค่าคงที่ค่าหนึ่ง แต่อย่างไรก็ตาม ค่าแรงดันขีดเริ่มที่ ได้ก็จะเป็นเพียงค่าโดยประมาณ เพราะค่า Q_{ox} ซึ่งเป็นประจุที่บริเวณผิวอาจมีค่าน้อยแล้วแต่ ความสะอาดในกระบวนการสร้างแต่ละครั้ง ดังนั้นก็จะทำให้ค่าแรงดันขีดเริ่มเปลี่ยนแปลงได้ ความสัมพันธ์ของค่าแรงดันขีดเริ่มกับค่าความเข้มข้นของสารเจือที่ฐานรอง ที่ค่า Q_{ox} มีค่าต่าง ๆ ที่ค่าความหนาออกไซด์คงที่ แสดงได้ดังรูป 4.1-2

ดังนั้นในการเลือกแผ่นฐานรอง นอกจากเราจะพิจารณาที่ความเข้มข้นแล้ว เรายัง ต้องพิจารณาสิ่งต่าง ๆ ประกอบกันด้วย เช่น ค่า Q_{ox} ในกระบวนการสร้าง ค่าความหนาของ เกตออกไซด์ เป็นต้น นอกจากนี้แล้วระนาบผลึกของฐานรองก็เป็นสิ่งสำคัญ โดยปกติแล้วพวกวง จรรวมตระกูลมอสซึ่งกระแสจะอยู่บริเวณพื้นผิว ดังนั้นจึงมักเลือกระนาบผลึกเป็นแบบ 100 เพราะ ว่าพาหะสามารถวิ่งได้อย่างคล่องตัวที่ผิวมากกว่าระนาบผลึกแบบอื่น

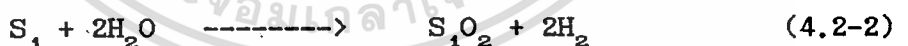
4.2 กระบวนการออกซิเดชัน

กระบวนการนี้จะเป็นการสร้างชั้นซิลิกอนไดออกไซด์ (SiO_2) ปกคลุมที่ผิวของซิลิ กอน ซึ่งมีคุณสมบัติเป็นฉนวนลักษณะ โปร่งแสง ใช้ควบคุมการแพร่ของสารเจือให้เข้าไปในบริเวณที่ ต้องการเท่านั้น นอกจากนี้ยังใช้สร้างฉนวนเป็นไดอิเล็กตริกในส่วนของเกต ชั้นซิลิกอนไดออกไซด์ นี้สามารถสร้างได้ด้วยขบวนการออกซิเดชัน ด้วยความร้อน (thermal oxidation) โดยการ ทิ้งให้แผ่นผลึกซิลิกอนทำปฏิกิริยากับออกซิเจนแห้งหรือน้ำ ในบรรยากาศซึ่งมีอุณหภูมิสูง ขบวนการออกซิเดชันแบ่งได้สองแบบ คือกระบวนการออกซิเดชันแบบแห้ง และกระบวนการออกซิเดชัน แบบชื้น และมีปฏิกิริยาทางเคมีดังนี้

1. กระบวนการออกซิเดชันแบบแห้ง (dry oxidation)



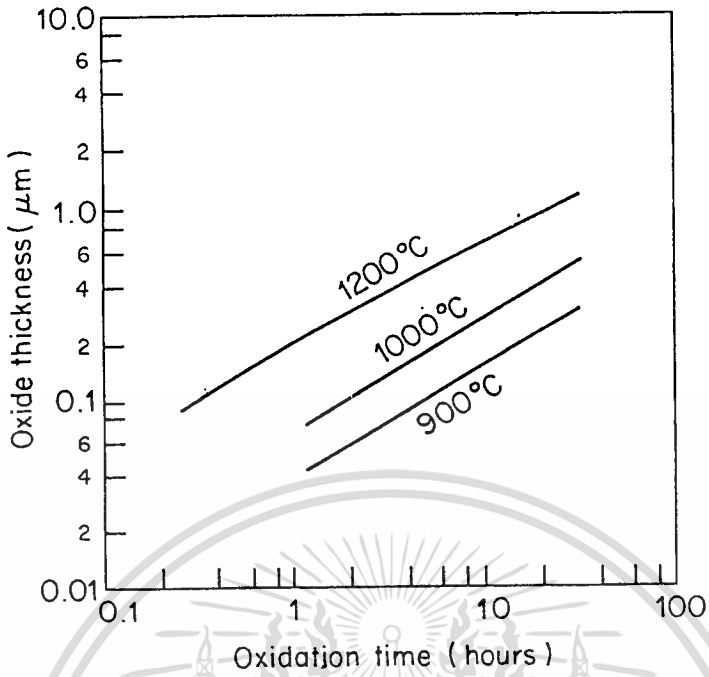
2. กระบวนการออกซิเดชันแบบชื้น (wet Oxidation)



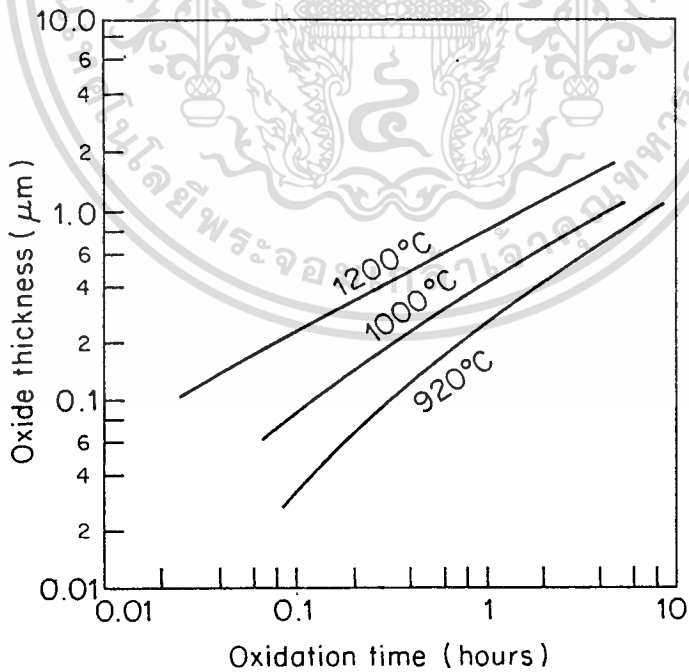
การออกซิเดชันแบบแห้งจะให้ชั้นออกไซด์ที่เรียบแน่น ป้องกันการแพร่ของสารเจือได้ เป็นอย่างดี แต่ใช้เวลาในการเกิดออกไซด์ให้ถึงความหนาที่ต้องการเป็นเวลานานกว่าการออกซิ เดชันแบบชื้น แต่การออกซิเดชันแบบชื้นแม้จะใช้เวลาในการสร้างชั้นออกไซด์ที่น้อยกว่า แต่คุณภาพ ของออกไซด์ที่ได้จะเนื้อไม่แน่นและมีรูพรุนกว่าแบบแห้ง ดังนั้นบ่อยครั้งในกระบวนการสร้าง เราจะ ใช้การออกซิเดชันทั้งสองแบบควบคู่กันไป และการคำนวณเวลาในการสร้างชั้นออกไซด์ทั้งสองแบบ ที่อุณหภูมิต่าง ๆ สามารถหาได้จากกราฟในรูป 4.2-1 และ 4.2-2 ตามลำดับ

4.3 กระบวนการโฟโตลิโทกราฟี

กระบวนการโฟโตลิโทกราฟี (photolithography) เป็นกระบวนการเปิดช่อง ของซิลิกอนไดออกไซด์ สำหรับแพร่อะตอมสารเจือในขอบเขตที่กำหนดให้จากกระจกต้นแบบ โดย เอกสารถนเป็นเอกสารที่ส่งรังสีสำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญัตินั้นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



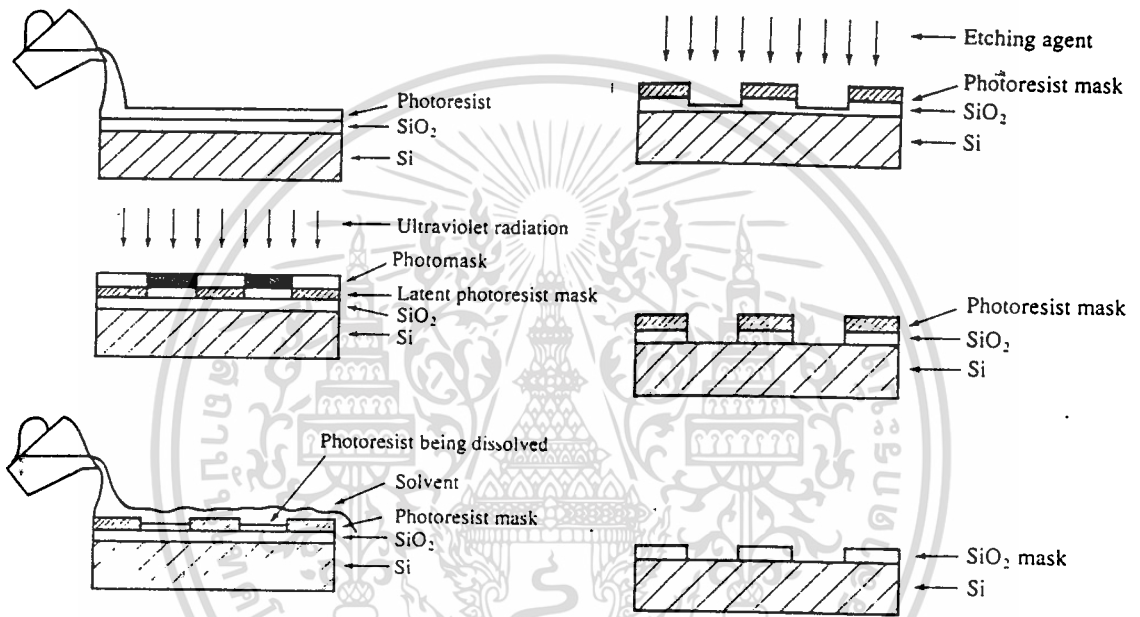
รูปที่ 4.2-1 กราฟแสดงความสัมพันธ์ระหว่างความหนาออกไซด์กับเวลา
ในกระบวนการออกซิเดชันแบบแห้ง



รูปที่ 4.2-2 กราฟแสดงความสัมพันธ์ระหว่างความหนาออกไซด์กับเวลา
ในกระบวนการออกซิเดชันแบบชื้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการจะเคลือบผิวของซิลิกอนไดออกไซด์ด้วยน้ำยาไวแสง ซึ่งมีทั้งแบบ positive และ negative ใช้น้ำยาไวแสงจนแห้ง นำเอากระจกต้นแบบมาประกบด้านบนให้สนิท จากนั้นทำการฉายแสงด้วยความเข้มและเวลาที่พอเหมาะ นำเอาแผ่นซิลิกอนที่เคลือบน้ำยาและถูกฉายแสงมาทำการล้างน้ำยาไวแสง ก็จะได้แผ่นซิลิกอนไดออกไซด์ที่มีน้ำยาไวแสงที่มีลวดลายตามกระจกต้นแบบ จากนั้นนำไปกัดซิลิกอนไดออกไซด์ออก และลอกน้ำยาไวแสงออก เราจะได้แผ่นซิลิกอนที่มีซิลิกอนไดออกไซด์ถูกเปิดเป็นช่องตามลวดลายกระจกต้นแบบ เพื่อเตรียมนำไปแพร่สารเจือต่อไป ขั้นตอนโฟโตโถกราฟีแสดงได้ดังรูป 4.3-1



รูปที่ 4.3-1 แสดงเทคนิคกระบวนการโฟโตลิโทกราฟี

4.4 กระบวนการแพร่สารเจือ

กระบวนการแพร่สารเจือเป็นกระบวนการแพร่สารลงไปบนแผ่นฐานรองให้เกิดเป็นสารชนิดที่ และชนิดอื่นตามต้องการ ในกระบวนการสร้างเราใช้โบรอนเป็นแหล่งสารเจือในการสร้างสารกึ่งตัวนำชนิดพี และใช้ฟอสฟอรัสในการสร้างสารกึ่งตัวนำชนิดเอ็น ในกระบวนการแพร่สารเจือแบ่งได้เป็นสองขั้นตอนสำคัญด้วยกันคือ predeposition และการขับเคลื่อน (drive in)

4.4.1 Predeposition

Predeposition เป็นการแพร่สารเจือขึ้นต้น เพื่อกำหนดปริมาณของอะตอมของสารเจือที่จะเข้าไปในแผ่นผลึกสารกึ่งตัวนำ การกระจายอะตอมสารเจือในเนื้อสารแสดงได้ดังสมการ

$$N(x, t) = \frac{Q(t_P)}{\sqrt{\pi Dt}} e^{-x^2/(4Dt)} \quad (4.4-1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกิจกรรมทางการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ N_0 คือค่า Solid solubility ของสารเจือ cm^{-3}

erfc คือค่า error function complementary

x คือระยะทางจากผิวหน้าลึกลงไปในแผ่นผลึก (cm)

D_1 คือสัมประสิทธิ์การแพร่ (diffusion coefficient) cm^2

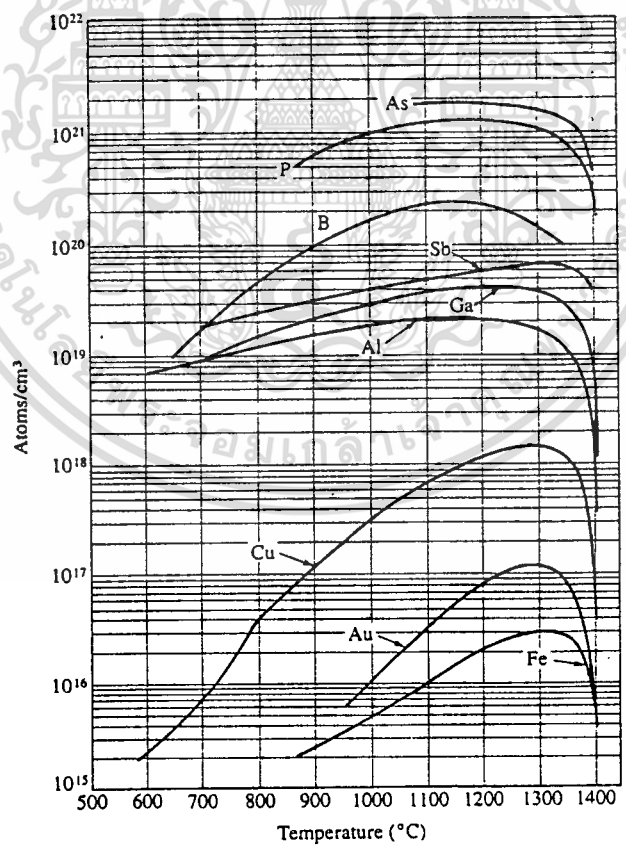
t_1 คือเวลาในการ predeposition (s)

ค่า N_0 , D_1 และ erfc หาได้จากกราฟ 4.4-1, 4.4-2 และ 4.4-3 ตามลำดับ และจำนวนความหนาแน่นอะตอมทั้งหมด (Q) จาก predeposition จะมีค่าเป็น

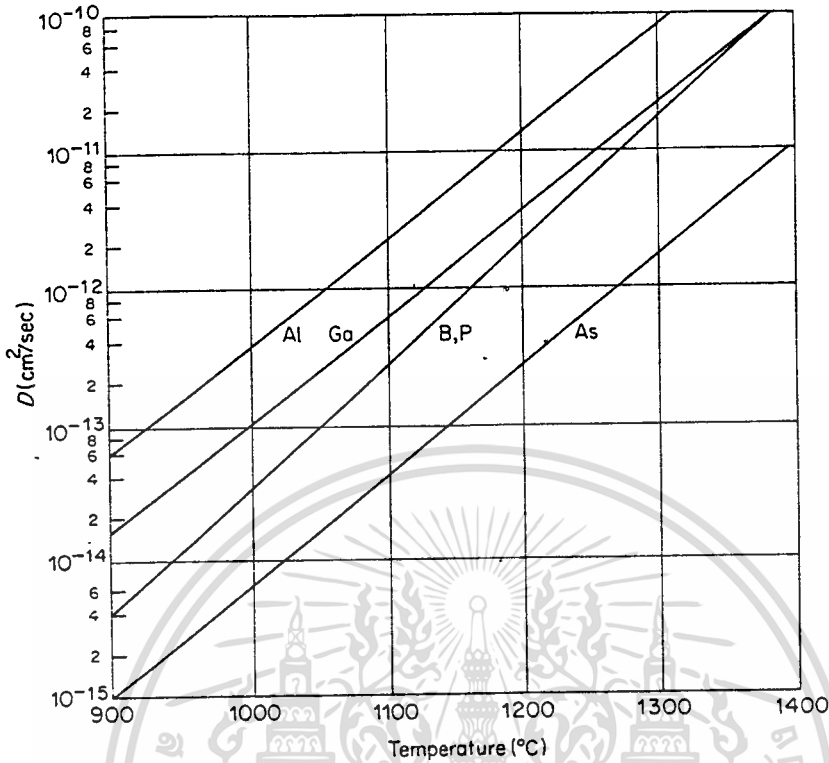
$$Q(t) = \int_0^\infty N(x, t) dx = \frac{2}{\sqrt{\pi}} N_0 \sqrt{Dt} \tag{4.4-2}$$

ความลึกของรอยต่อหลังจาก predeposition หาได้โดยแทนเงื่อนไขขอบเขต $N(x, t) = N_{BG}$ (ความเข้มข้นของฐานรอง)

$$x_d = 2 \sqrt{Dt} \operatorname{erfc}^{-1} \left(\frac{N_{BG}}{N_0} \right) \tag{4.4-3}$$



รูปที่ 4.4-1 กราฟความสัมพันธ์ระหว่าง solid solubility ของสารเจือต่างๆ ในซิลิกอนกับอุณหภูมิ



รูปที่ 4.4-2 กราฟความสัมพันธ์ระหว่างสัมประสิทธิ์การแพร่สารเจือชนิดต่างๆกับอุณหภูมิ

4.4.2 การขับลึก (Drive in)

เป็นขั้นตอนในการทำให้สารเจือบริเวณผิวในขั้นตอน predeposition แพร่ลงไปในเนื้อสารมากขึ้น ความหนาแน่นอะตอมสารเจือที่แพร่เข้าไปในแผ่นผลึกสารกึ่งตัวนำ จะเป็นการกระจายแบบ Gaussian โดยความหนาแน่นอะตอมหาได้จาก

$$N(x, t) = \frac{Q(t_P)}{\sqrt{\pi D t}} e^{-x^2/(4Dt)} \quad (4.4-4)$$

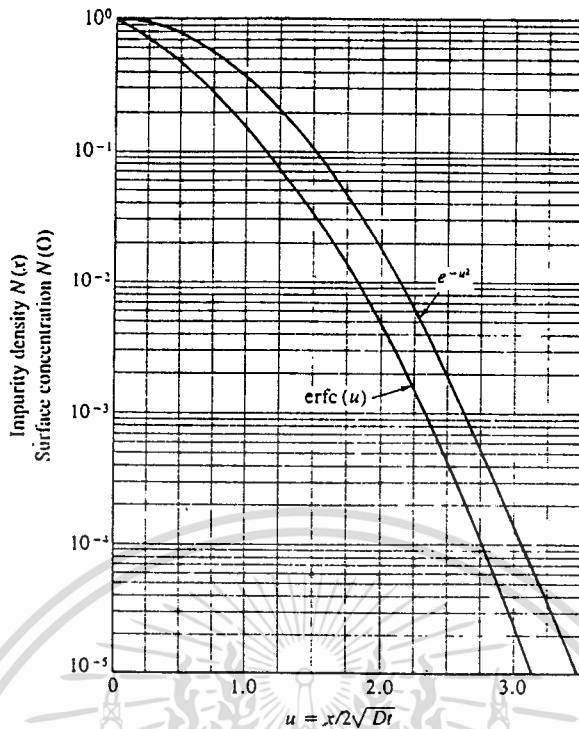
โดยที่ Q คือจำนวนความหนาแน่นอะตอมทั้งหมด (cm^{-2})

D_2 คือสัมประสิทธิ์การแพร่ในการขับลึก

t_2 คือเวลาในการขับลึก

ความลึกรอยต่อหลังจากการขับลึก หาได้โดยแทนเงื่อนไขขอบเขตที่ $N(x, t) = N_{BG}$ จะได้

$$x_j^2 = 4D_2 t_2 \cdot \ln\left(\frac{Q \cdot \sqrt{x D_2 t_2}}{N_{BG}}\right) \quad (4.4-5)$$

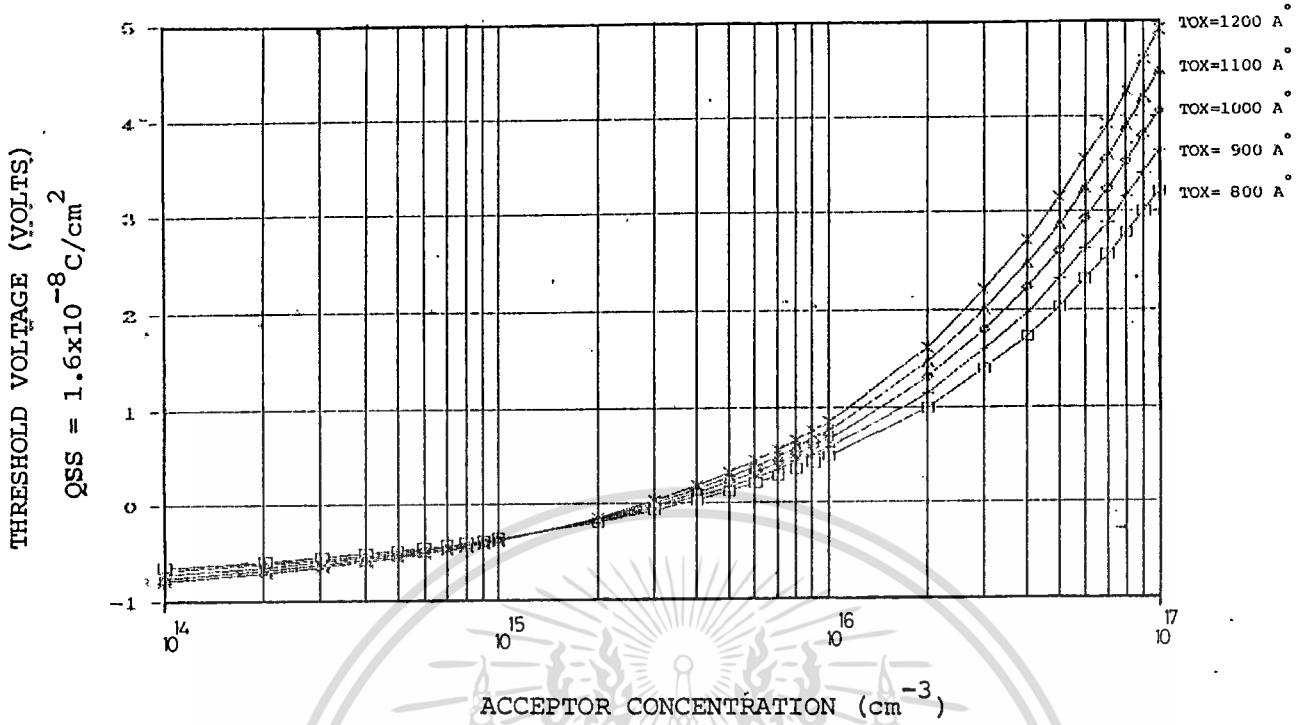


รูปที่ 4.4-3 กราฟนอร์มอลไลซ์เพื่อหาการกระจายของสารเจือทั้งแบบ erfc และ Gaussian

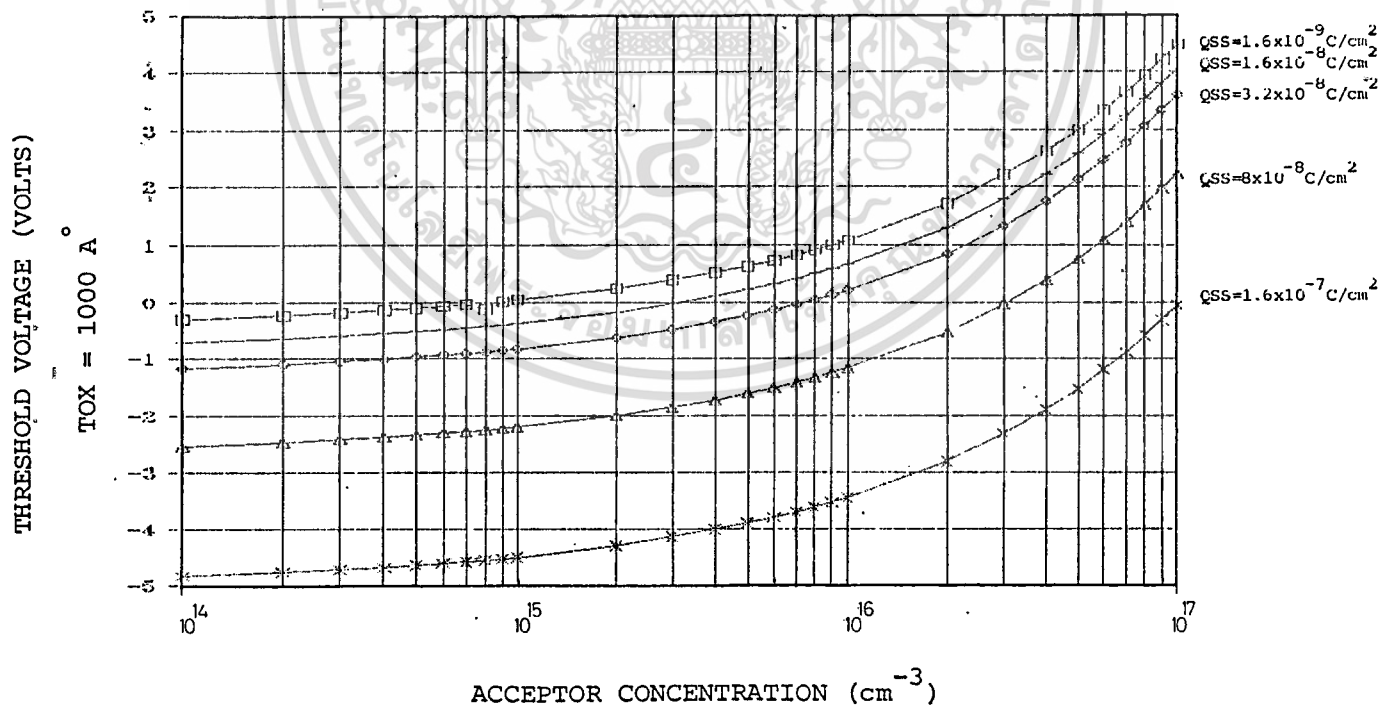
ในการแพร่สารเจือเพื่อสร้างส่วนเติมและช่องของพีมอสและเอ็นมอส สารเจือในส่วนนี้ปกติจะมีความเข้มข้นสูง เพราะเป็นแหล่งจ่ายประจุพาหะที่จะทำให้เกิดกระแส ดังนั้นมักจะเขียนสัญลักษณ์แทนส่วนพีและเอ็นเข้มข้นที่เป็น p^+ และ n^+ ซึ่งโดยปกติจะมีปริมาณอะตอมสารเจือในระดับประมาณ $1 \times 10^{18} \text{ cm}^{-3}$ ขึ้นไป นอกจากนี้แล้วในโครงสร้างซีมอสจะต้องมีบ่อแยกเกิดขึ้น ในกระบวนการในที่นี้เราใช้เป็นบ่อแยกชนิดพี ซึ่งบ่อแยกชนิดพีนี้จะใช้ในการสร้างส่วนเติม-ช่องของเอ็นมอส ดังนั้นบ่อแยกจึงเปรียบเสมือนเป็นฐานรองของเอ็นมอสทรานซิสเตอร์นั่นเอง ดังนั้นความเข้มข้นในส่วนของบ่อแยกชนิดพีก็จะพิจารณาแบบเดียวกัน การพิจารณาฐานรองเบื้องต้นที่ได้กล่าวมาแล้ว คุณสมบัติที่สำคัญในการพิจารณาคือค่าแรงดันของเอ็นมอสกับค่าความเข้มข้นของบ่อแยกชนิดพี ซึ่งเราพิจารณาจากกราฟในรูป 4.4-4 และค่าแรงดันซีดีเริ่มก็สามารถเปลี่ยนแปลงได้ขึ้นอยู่กับค่า Q_{ss} ในกระบวนการสร้าง ซึ่งเราก็สามารถพิจารณาได้จากกราฟในรูป 4.4-5

4.5 กระบวนการเมทัลไลเซชัน (Metalization)

กระบวนการเมทัลไลเซชัน เป็นกระบวนการสร้างลวดลายโลหะ เพื่อใช้เป็นขั้วต่อกับตัวเก็บบรรจุ โดยการนำเอาอลูมิเนียมมาเคลือบลงบนผิวหน้าของแผ่นซิลิกอนเป็นแบบฟิล์มบางหนาประมาณ $1\mu\text{m}$ โดยทำการเคลือบในสุญญากาศ (Evapotation) หลังจากนั้นนำไปกัดลวดลายตามที่ได้ออกแบบไว้ โดยใช้กระบวนการ โฟโตลิโธกราฟี



รูปที่ 4.4-4 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับความเข้มข้นสารเจือชนิดพีที่ค่าความหนาออกไซด์ค่าต่างๆ



รูปที่ 4.4-5 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับความเข้มข้นสารเจือชนิดพีที่ค่า Q_{SS} ค่าต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากทำการเคลือบอลูมิเนียม และทำการโฟโตลิโทกราฟีหลังอะลูมิเนียมทำหน้าที่เป็นแถบโลหะตัวนำ และก่อให้เกิดรอยสัมผัสโอห์มมิกซ์ชัน แต่รอยสัมผัสนี้อาจจะยังไม่สมบูรณ์เพียงพอ ดังนั้นจึงต้องทำการ ซินเทอริง (sintering) เพื่อให้รอยต่อเป็นแบบโอห์มมิกซ์ชันที่สมบูรณ์ และทำงานไม่เปลี่ยนแปลงง่ายต่อสภาพแวดล้อม

4.6 กระบวนการเก็บบรรจุ

กระบวนการเก็บบรรจุคือกระบวนการที่นำเอาวงจรรวมที่ได้สร้างขึ้น มาบรรจุลงตัวถังให้พร้อมที่จะใช้งานต่อไป โดยวงจรรวมที่สร้างขึ้นจะทดสอบคุณสมบัติทางไฟฟ้าครั้งแรก เมื่อผ่านการทดสอบแล้วจะถูกนำมาตัดแยกชิ้นเล็ก ๆ แต่ละวงจร หลังจากนั้นนำชิปที่ได้ติดตั้งบนตัวถังทำการต่อสายจากวงจรรวมที่ชิปมาอยู่ที่ขาของตัวถัง ทำการเผกไฟฟ้าให้เรียบร้อย และจะต้องทำการทดสอบคุณสมบัติทางไฟฟ้าครั้งสุดท้ายก่อนที่จะนำไปใช้งานต่อไป

4.7 กระบวนการสร้างวงจรรวมซีมอส

กระบวนการสร้างวงจรรวมซีมอสที่จะกล่าวต่อไปนี้ เป็นกระบวนการที่ได้ออกแบบและปรับปรุงมาแล้วหลายครั้ง ในที่สุดได้กระบวนการสร้างมาตรฐาน โดยกระบวนการสร้างวงจรรวมแบบ CMOS มีแผนผังดังแสดงในรูปที่ 4.7-1

ลำดับขั้นตอนกระบวนการสร้างวงจรรวมซีมอสแบ่งได้เป็นขั้นตอนย่อย ๆ ได้ 41 ขั้นตอนดังมีรายละเอียดตามลำดับขั้นตอนดังนี้

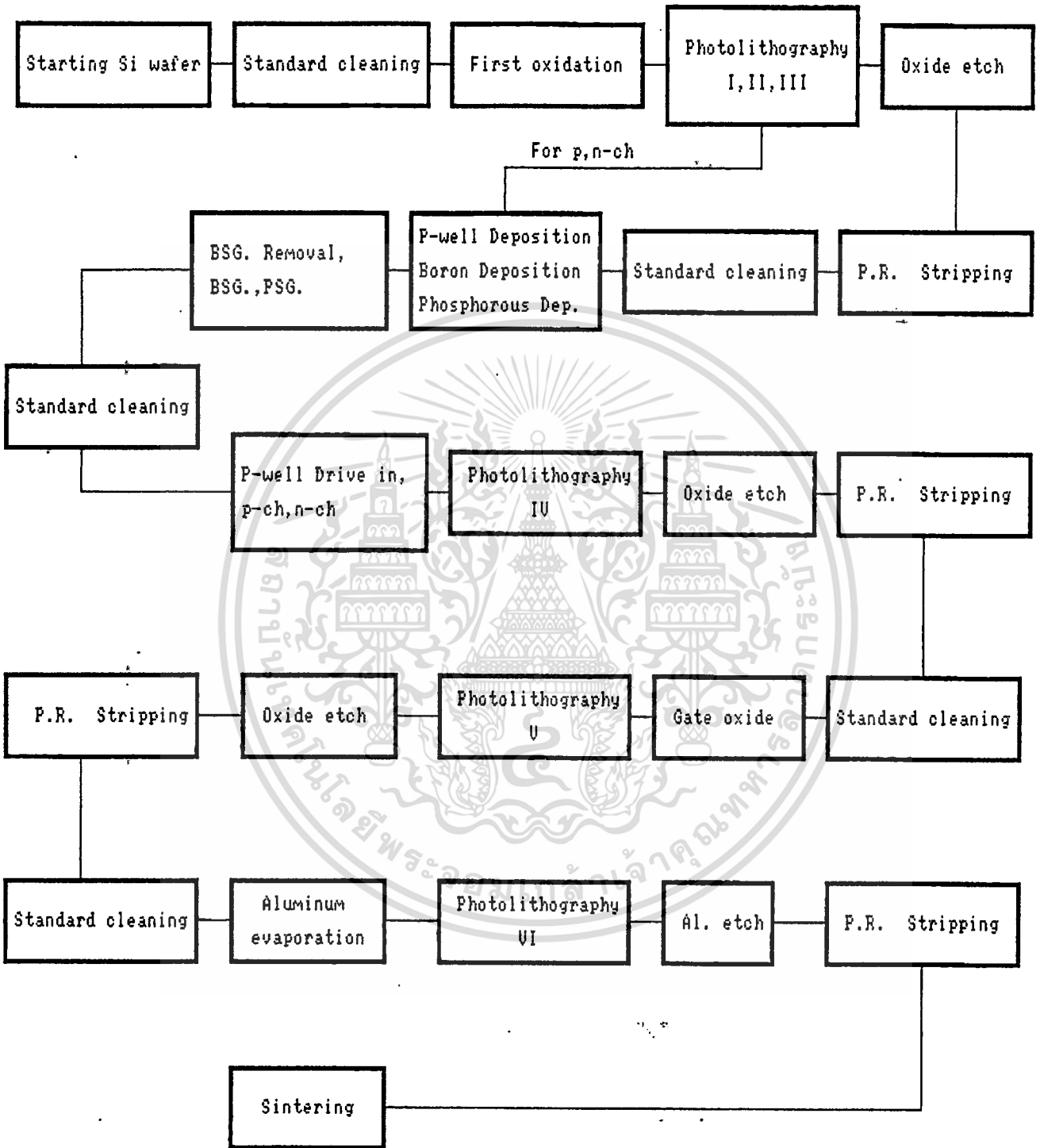
(1) แผ่นผลึกซิลิกอนเริ่มต้น

- แผ่นผลึกเดี่ยวชนิดเอ็น หนา $<100>$
- ค่าพิกัดความต้านทาน 4-6 $\Omega\text{-cm}$
- ขนาดความหนาของแผ่นผลึกประมาณ 180 μm

(2) การทำความสะอาดผิวแผ่นผลึกเริ่มต้น

การทำความสะอาดผิวหน้าเป็นการล้างสิ่งเจือปน สารแขวนลอย คราบไขมัน รวมทั้งซิลิกอนไดออกไซด์ที่เกิดที่ผิว เพื่อให้แผ่นสะอาดพร้อมที่จะนำไปสร้างต่อไป ขั้นตอนการทำความสะอาดผิวเริ่มต้นแสดงได้ดังตาราง 4.7-1 โดยขั้นตอนทุกขั้นตอนที่มีการทำความสะอาดด้วยน้ำจะต้องเป็นน้ำ DI (Deionization Water)

FABRICATION PROCESS OF METAL GATE CMOS IC



รูปที่ 4.7-1 สรุปขั้นตอนกระบวนการสร้างซีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 4.7-1 แสดงขั้นตอนการทำความสะอาดผิวแผ่นผลึกเบื้องต้น

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note	
Supper Sonic in Solution (SSS)	DI water	-	-	5 mins.		
	DI water	-	-	-	Rinse	
Surface cleaning	HNO ₃	-	hot	10 mins.	Boil	
	DI water	-	-	-	Rinse	
	DI water	-	hot	5 mins.	Boil	
	DI water	-	hot	5 mins.	Boil	
	DI water	-	-	-	Rinse	
	Dry	N ₂	-	-	-	Blow
	Tri chlo.	-	hot	5 mins.	Boil	
Super Sonic in Solution <SSS>	Acetone	-	-	2-3 mins.		
Slice etching	DI water	-	-	-	Rinse	
	HF 5%	-	-	15 sec		
	DI water	-	-	-	Rinse	
	Dry	N ₂	-	-	Blow	

(3) กระบวนการออกซิเดชันครั้งแรก

การสร้างออกไซด์ในขั้นตอนนี้เพื่อเป็นส่วนป้องกันในการแพร่สารเจือ โดยจะ
ใช้การออกซิเดชันทั้งแบบแห้งและชื้นผสมกัน ซึ่งขั้นตอนการออกซิเดชันแสดงได้ดังตาราง 4.7-2
สำหรับความหนาที่ได้ไม่น้อยกว่า 5000 Å

ตาราง 4.7-2 แสดงขั้นตอนกระบวนการออกซิเดชันครั้งแรก

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Oxidation	Dry	O ₂ 1200	1150	180 mins.	
	Wet	O ₂ 1000	1150	60 mins.	H ₂ O 85-90°C
	Dry	O ₂ 1200	1150	60 mins.	

(4) กระบวนการโฟโตลิโทกราฟี มาร์ก 1

เป็นกระบวนการพิมพ์ลวดลายบนแผ่นผลึกซิลิกอน เพื่อเปิดช่องของชั้นซิลิกอน ไดออกไซด์ออก สำหรับการแพร่ส่วนของ P-well ในขั้นตอนนี้ใช้กระจกมาร์ก 1 โดยการเคลือบน้ำยาไวแสงชนิดลบ ที่นิยมใช้กันมากได้แก่ way coat ลงบนแผ่นผลึกซิลิกอนด้วยอุปกรณ์ที่เรียกว่า spinner แล้วนำไปอบให้แห้ง จึงนำไปทำการพิมพ์ภาพด้วยต้นแบบกระจกมาร์กที่ 1 สำหรับรายละเอียดของกระบวนการโฟโตลิโทกราฟีแสดงได้ดังตาราง 4.7-3

ตารางที่ 4.7-3 แสดงขั้นตอนการโฟโตลิโทกราฟี

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Photolithography	Spin (500 rpm)	-	25	30 sec	Way coat
	Pre bake	-	95	30 mins.	
Develop	Expose	-	-	10 sec	Mask 1
	Xylean	-	-	90 sec	2 times
	Isopropyl	-	-	30 sec	3 times
	Alcho.	-	-	-	-
	DI water	-	-	-	Rinse
Back coating	Dry	N ₂	-	-	Rinse
	Back coating	-	-	-	Way coat
	Post-bake	-	95	30 mins.	-

(5) การใช้สารละลายเคมีสกัดชั้นออกไซด์ (oxide etching)

การสกัดชั้นออกไซด์ ในบริเวณที่ไม่มีน้ำยาไวแสงปกคลุมอยู่ โดยใช้สารละลาย Buffer ซึ่งมีส่วนผสมของ $\text{HF} : \text{NH}_4\text{F} = 1:6$ มีอัตราการกัดชั้นออกไซด์ประมาณ $1000\text{Å}^{\circ}/\text{นา}$ ที่ สำหรับขั้นตอนการสกัดชั้นออกไซด์ แสดงดังตาราง 4.7-4

ตาราง 4.7-4 แสดงขั้นตอนการสกัดชั้นออกไซด์

Process	Detail	Gas rate (cc/min)	Temp ($^{\circ}\text{C}$)	Time	Note
Etching	Buffer	-	-	6 min	$1000\text{Å}^{\circ}/\text{min}$

(6) การล่อน้ำยาไวแสง

สารไวแสงที่ถูกแสง และยังคงค้างอยู่บนแผ่นผลึกซิลิกอน สามารถลอกทิ้งได้ โดยการนำไปต้มกรดซัลฟูริก (H_2SO_4) รายละเอียดแสดงดังตาราง 4.7-5

ตาราง 4.7-5 แสดงขั้นตอนการล่อน้ำยาไวแสง

Process	Detail	Gas rate (cc/min)	Temp ($^{\circ}\text{C}$)	Time	Note
Photoresist	H_2SO_4	-	hot	5 mins.	2 time
	DI water	-	-	-	Rinse
	DI water	-	hot	5 mins.	boil
	DI water	-	hot	5 mins.	boil
	DI water	-	-	-	Rinse
	Dry	N_2	-	-	-

(7) การทำความสะอาดผิวหน้า

เมื่อขจัดคราบไขมันจากน้ำยาไวแสงที่ตกค้างอยู่มีรายละเอียดดังตารางที่ 4.7-6

ตาราง 4.7-6 แสดงขั้นตอนการทำความสะอาดผิวหน้า

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Cleaning	Tri chlo	-	hot	5 mins.	Boil
SSS	Acetone	-	-	2 mins.	
	DI water	-	-	-	Rinse
Slice etching	HF 5%	-	-	10 sec	
	DI water	-	-	-	Rinse
	Dry	N ₂	-	-	Blow

(8) กระบวนการ P-well deposition

เป็นการแพร่สารเจือโบรอน เพื่อสร้าง p-well มีรายละเอียดดังแสดงใน

ตาราง 4.7-7

ตาราง 4.7-7 แสดงขั้นตอนกระบวนการ p-well deposition

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Boron Activation	Activate BN	O ₂ 1000	850	30 mins.	
	stabilize	N ₂ 700	850	20 mins.	
Boron Deposition	Deposition	N ₂ 700	850	5 mins.	

(9) ลอกชั้น Boron glass

หลังจากการแพร่โบรอน เมื่อนำออกมาที่บรรยากาศจะเกิดปฏิกิริยา ทำให้เกิดชั้น Boron glass ปกคลุมผิว จะต้องทำการลอกออก โดยมีรายละเอียดดังตาราง 4.7-8

ตาราง 4.7-8 แสดงขั้นตอนการลอกชั้น Boron glass

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Boron glass removal	HF 5%	-	-	10 sec	
	DI water	-	-	-	Rinse

(10) ทำความสะอาด

เป็นการทำความสะอาดผิวหน้าก่อนที่จะทำการ drive in และสร้างออกไซด์ปกคลุมผิว ขั้นตอนนี้เหมือนขั้นตอนที่ (7)

(11) กระบวนการ P-well drive in/Reoxidation

เป็นขั้นตอนซัลฟิดให้สารเจือแพร่ลงไปในผิวซิลิกอนเนื้อมากขึ้น พร้อมทั้งสร้างออกไซด์ปกคลุมผิวหน้าทั้งหมด มีรายละเอียดดังตาราง 4.7-9

ตาราง 4.7-9 แสดงขั้นตอนกระบวนการ p-well drive in/Reoxidation

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Drive in	Drive in	O ₂ 1000	1050	8 hrs	
		N ₂ 1000	1050	6 hrs	

(12) กระบวนการโฟโตลิโทกราฟฟี มาร์ก 2

ใช้กระจกมาร์กที่ 2 เป็นต้นแบบสำหรับการเปิดชั้นออกไซด์ เมื่อแพร่ส่วนเดรนและซอส ของพีมอสทรานซิสเตอร์ ซึ่งรายละเอียดกระบวนการนี้เหมือนกับหัวข้อที่ (4)

(13) การสกัดชั้นออกไซด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- (14) การลอกชั้นสารไวแสง
- (15) การทำความสะอาดผิวหน้า
- (16) กระบวนการ Boron deposition

มีรายละเอียดดังตาราง 4.7-10

ตาราง 4.7-10 แสดงขั้นตอนกระบวนการ Boron deposition

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Boron Activation	Activate BN	O ₂ 1000	970	30 mins.	
	Stabilize	N ₂ 700	970	20 mins.	
Boron Deposition	Deposition	N ₂ 700	970	30 mins.	
		O ₂ 1000			

- (17) การลอกชั้น Boron glass
- (18) ทำความสะอาดผิวผลึก
- (19) กระบวนการ Drive in/Reoxidation

มีรายละเอียดดังตาราง 4.7-11

ตาราง 4.7-11 แสดงขั้นตอนกระบวนการ Drive in/Reoxidation

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Drive in	Drive in	O ₂ 1000	1000	30 mins.	
	Wet oxidation	O ₂ 1000	1000	30 mins.	H ₂ O 85-90°C
		O ₂ 1000	1000	30 mins.	

(20) กระบวนการโฟโตลิโทกราฟี มาร์ก 3

ใช้กระจกมาร์กที่ 3 เป็นต้นแบบ สำหรับการเปิดชั้นออกไซด์ เพื่อแพร่ส่วน
เดรนและซอสของเอ็นเมอสทรานซิสเตอร์

(21) การสกัดชั้นออกไซด์

(22) การลอกชั้นสารไวแสง

(23) การทำความสะอาดผิวหน้า

(24) กระบวนการ Phosphorus deposition

เป็นการแพร่สารเจือในส่วนเดรน-ซอสของเอ็นเมอสทรานซิสเตอร์ มีรายละเอียดดังตาราง 4.7-12

ตาราง 4.7-12 แสดงขั้นตอนกระบวนการ Phosphorus deposition

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Stabilization	Stabilization	N ₂ 600	1000	15 mins.	
Deposition	Deposition	N ₂ 600	1000	12 mins.	

(25) การลอกชั้น Phosphorus glass

(26) การทำความสะอาดผิว

(27) กระบวนการ Drive-in/Reoxidation

เพื่อการขับอะตอมสารเจือให้แพร่ลึกลงไป มีรายละเอียดดังกล่าว 4.7-13

ตาราง 4.7-13 แสดงขั้นตอนกระบวนการ Drive in/Reoxidation ฟอสฟอรัส

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Drive in	Drive in	O ₂ 1200	1000	15 mins	H ₂ O 85-90°C
		O ₂ 1000	1000	20 mins	
		O ₂ 1200	1000	15 mins	

(28) กระบวนการไฟโตลิโทกราฟี มาร์ก 4

ใช้กระจกมาร์กที่ 4 เป็นต้นแบบสำหรับเปิดชั้นออกไซด์ บริเวณส่วนเกตเพื่อสร้างชั้นออกไซด์

(29) การสกัดชั้นออกไซด์

(30) การลอกชั้นไวแสง

(31) การทำความสะอาดผิว

(32) การสร้างชั้นเกตออกไซด์

มีรายละเอียดดังตารางที่ 4.7-14

ตาราง 4.7-14 แสดงขั้นตอนกระบวนการสร้างเกตออกไซด์

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Oxidation annealing	Dry	O ₂ 1000	980	50 mins.	
	Dry	O ₂ 1000	980	10 mins.	

(33) กระบวนการไฟโตลิโทกราฟี มาร์ก 5

ใช้กระจกมาร์กที่ 5 เป็นต้นแบบในการเปิดชั้นออกไซด์ บริเวณส่วนซิวล์มีส

(34) การลอกชั้นไวแสง

(35) การลอกชั้นไวแสง

(36) การทำความสะอาดผิวผลึก

(37) การเคลือบชั้นอะลูมิเนียมในสุญญากาศ

โดยใช้อุปกรณ์ Vacuum evaporator ทำการเคลือบแผ่นผลึกด้วยชั้นของอะลูมิเนียมหนาประมาณ 1 ไมครอน

(38) กระบวนการไฟโตลิโทกราฟี มาร์ก 6

ใช้กระจกมาร์กที่ 6 เป็นต้นแบบสำหรับการสกัดส่วนของอะลูมิเนียมที่ไม่ต้องการออก ขั้นตอนนี้ใช้น้ำยาไวแสงชนิดบวกคือ Az และใช้สารละลาย Az developer ในการล้าง

(39) การสกัดชั้นอะลูมิเนียม

สารละลายที่ใช้ละลายชั้นอะลูมิเนียมได้แก่ สารละลายผสมซึ่งมีกรดฟอสฟอริกเป็นหลัก จุ่มแผ่นผลึกที่ผ่านขั้นตอนที่ 38 ลงในสารละลายนี้ ซึ่งมีอุณหภูมิราว 50°C เป็นเวลา 1-2 นาที

(40) การลอกชั้นสารไวแสงชนิดบวก

จุ่มแผ่นผลึกลงใน Acetone ประมาณ 1 นาที แล้วล้างด้วยน้ำบริสุทธิ์ เป็นเวลาประมาณ 1-2 นาที

(41) กระบวนการ Sintering

ทำการ Sintering เพื่อให้ได้ส่วนสัมผัสที่เป็นโอห์มมิก โดยการทิ้งแผ่นผลึกไว้ในบรรยากาศไนโตรเจน ดังมีรายละเอียดดังตาราง 4.7-15

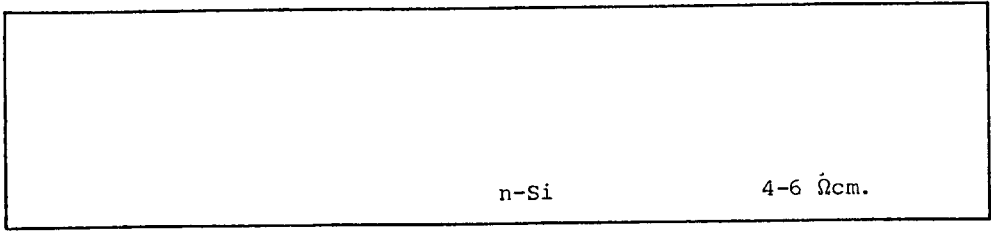
ตาราง 4.7-15 แสดงขั้นตอนการ sintering

Process	Detail	Gas rate (cc/min)	Temp (°C)	Time	Note
Sintering	Sintering	N ₂ 1000	480	12 mins	

ลักษณะ โครงสร้างของวงจรตามลำดับขั้นตอนการสร้างแสดง ได้ดังรูป 4.7-2

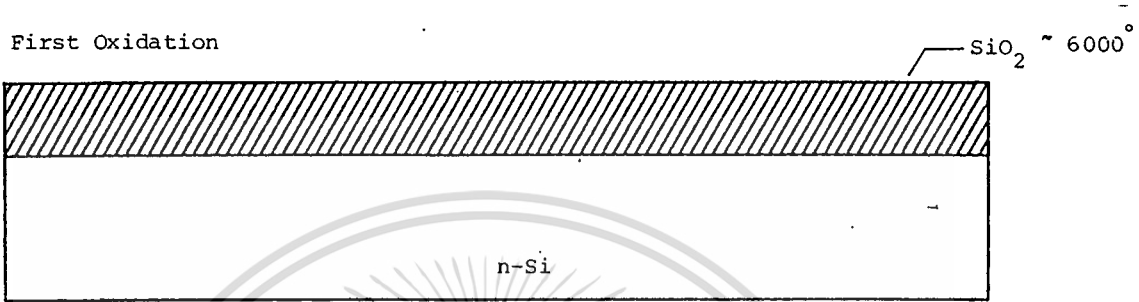
Starting wafer

- 1
- 2



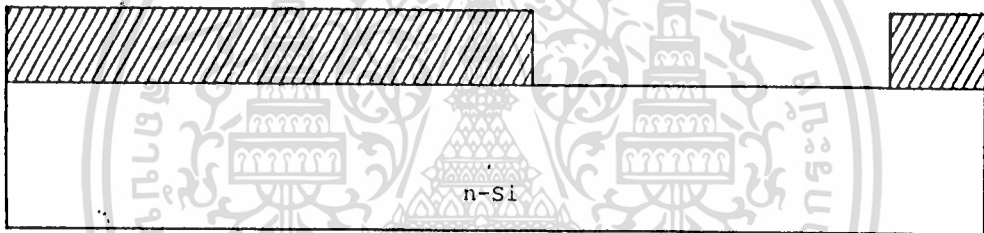
First Oxidation

- 3



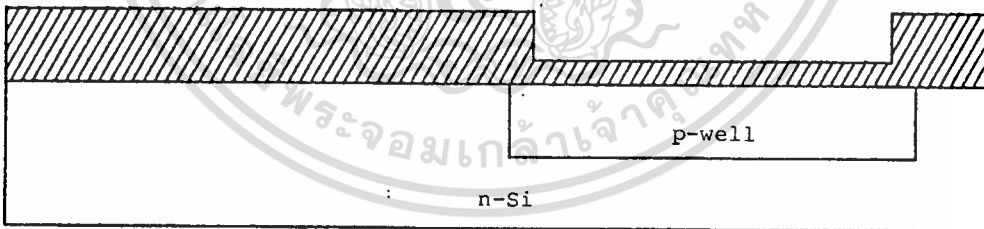
P.R. for p-well

- 4
- 7



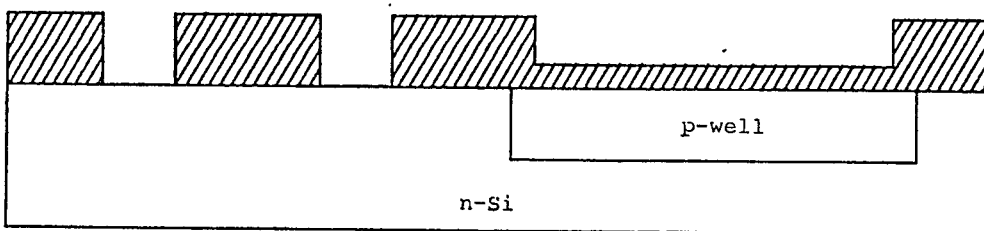
p-well diffusion

- 8
- 11

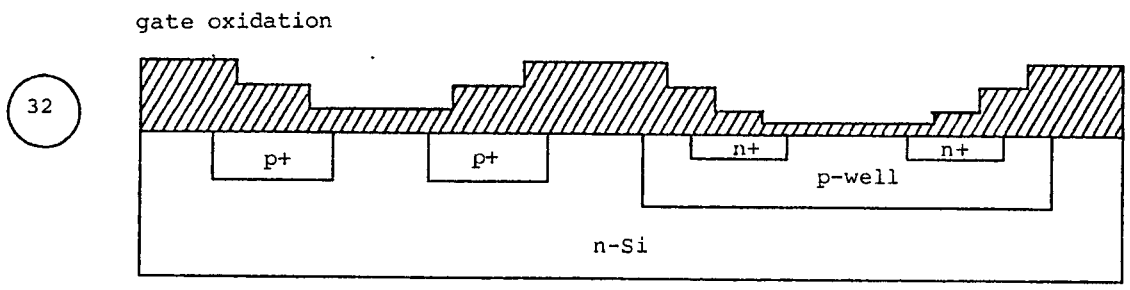
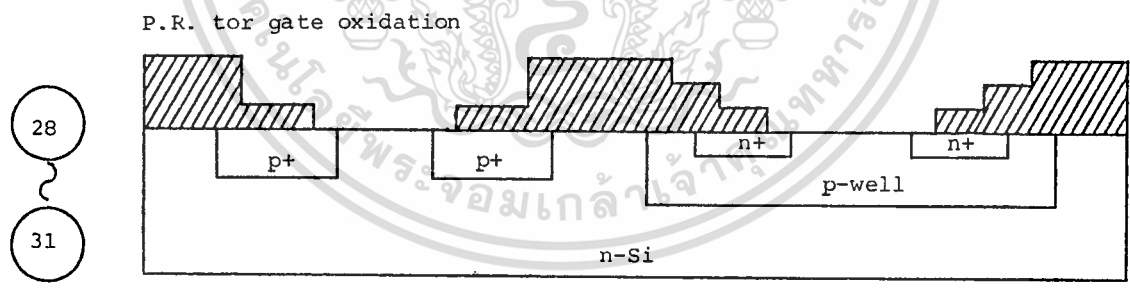
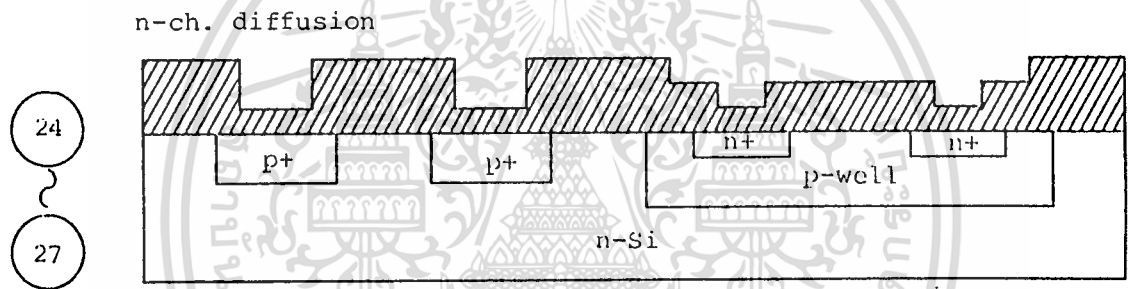
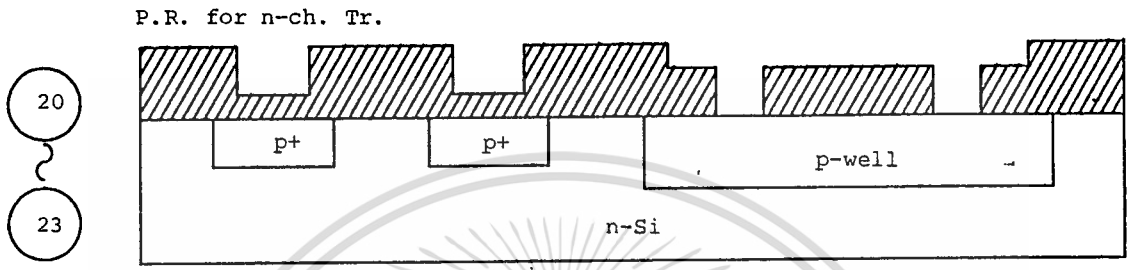
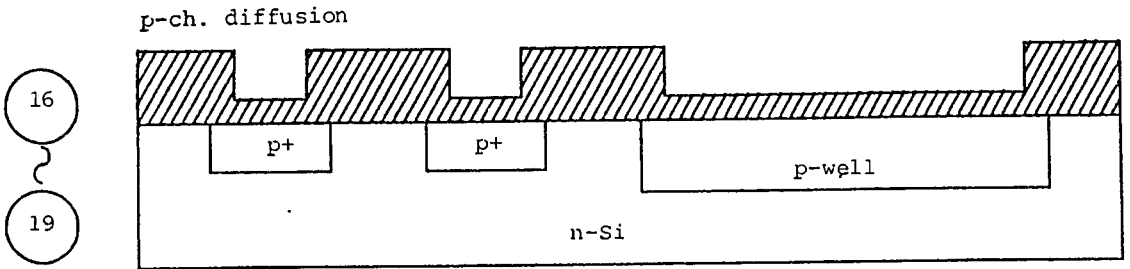


P.R. for p-ch. Tr.

- 12
- 15



เอกสารนี้เป็นเอกสารที่รูปที่ 4.7-2 ลักษณะ โครงสร้างซีมอสตามลำดับขั้นตอนการสร้างขั้วประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

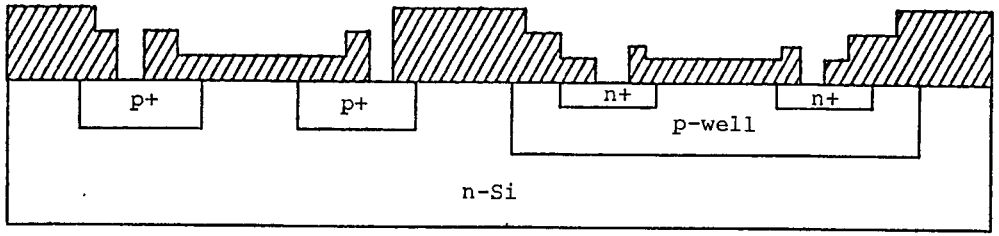


รูปที่ 4.7-2 (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

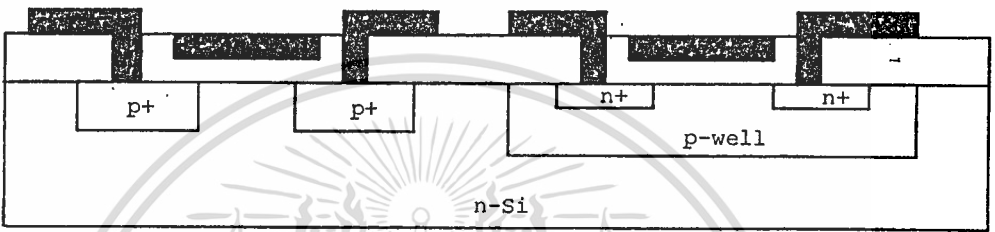
P.R. for connection contact

33
36



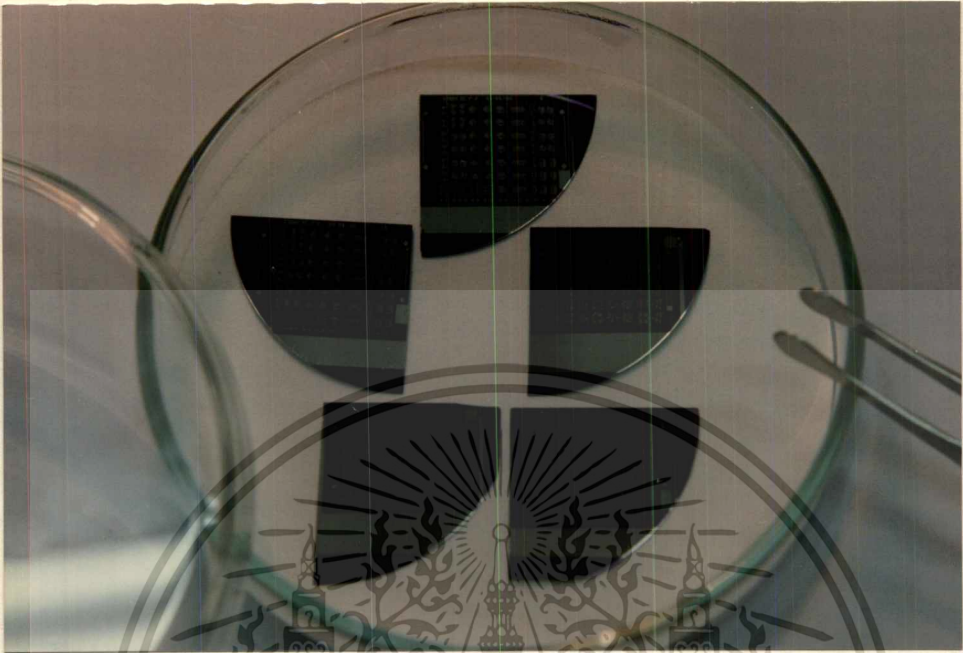
P.R. for metallization

37
41

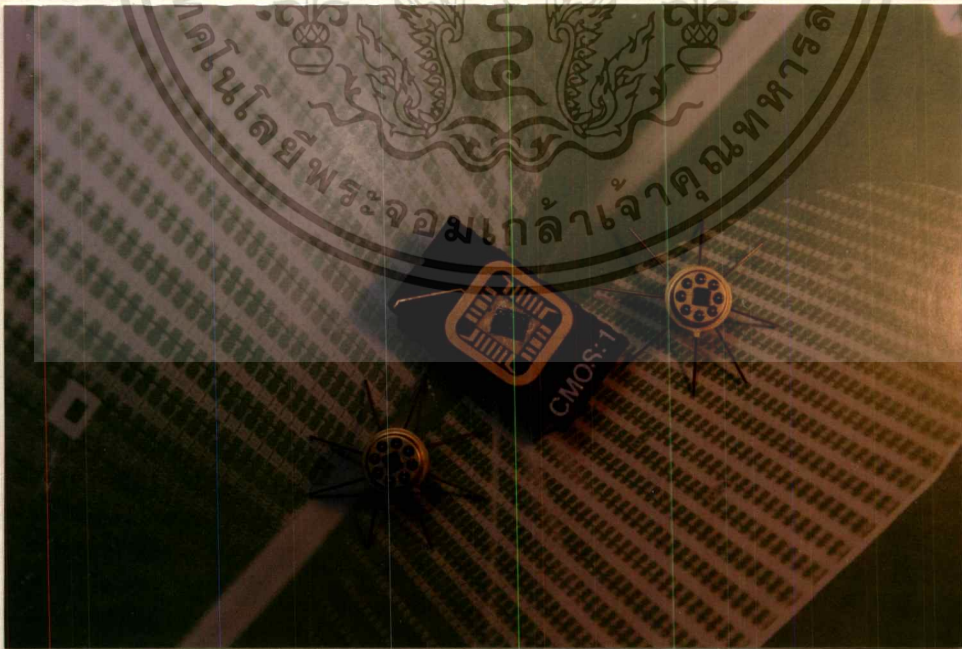


รูปที่ 4.7-2 (ต่อ)





รูปที่ 4.7-3 แสดงวงจรรวมแบบซีมอสที่สร้างเสร็จแล้วบนแผ่นแผ่นซิลิกอน



รูปที่ 4.7-3 แสดงวงจรรวมซีมอสที่บรรจุตัวถัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 การทดลองและผลการทดลอง

จากทฤษฎีที่ได้ทำการศึกษา เพื่อที่จะออกแบบวงจรถิจรอิเล็กทรอนิกส์พื้นฐานแบบซีมอสโดยเราได้สมการที่ใช้ในการออกแบบคุณสมบัติทางไฟตรงของวงจรถ่าง ๆ และการแสดงส่วนตัวเก็บประจุในวงจรถ่าง ๆ มีผลต่อคุณสมบัติทางสวิชชิง และได้ทำการออกแบบกระบวนการสร้าง ปรับปรุงจนสรุปเป็นกระบวนการสร้างซีมอส มาตรฐานในห้องปฏิบัติการ เราจะเริ่มนำเอาวงจรถิจรที่ออกแบบมาสร้างด้วยกระบวนการสร้างมาตรฐาน และศึกษาคุณสมบัติของวงจรถิจรอิเล็กทรอนิกส์พื้นฐานแบบซีมอสที่สร้างได้นั้น โดยเราจะแบ่งหัวข้อทำการทดลองและศึกษาตั้งที่จะได้กล่าวต่อไป

5.1 การทดลองและศึกษาโครงสร้างทางกายภาพ ของกระบวนการสร้าง

จุดประสงค์ของการทดลองนี้ เพื่อทดสอบคุณสมบัติทางกายภาพที่สำคัญของกระบวนการสร้างที่กำหนดขึ้น คือคุณสมบัติของรอยต่อพี-เอ็น ในโครงสร้างแบบซีมอส และค่าตัวเก็บประจุไฟฟ้าที่อยู่ในส่วนต่าง ๆ ทั้งนี้เพราะคุณสมบัติทั้งสองนี้เป็นตัวสำคัญ และมีผลต่อวงจรรวมที่เราจะสร้างต่อไป โดยเราสามารถแบ่งได้เป็น

5.1.1 คุณสมบัติรอยต่อพี-เอ็น ใน โครงสร้างแบบซีมอส

ในโครงสร้างแบบซีมอส ดังที่เคยกล่าวมาแล้วในบทที่ 2 จะเห็นว่ามียรอยต่อพี-เอ็นเกิดขึ้นในโครงสร้างอยู่หลายส่วน เราทำการศึกษาคุณสมบัติของรอยต่อพี-เอ็น ในแต่ละส่วน ซึ่งมีดังนี้คือ

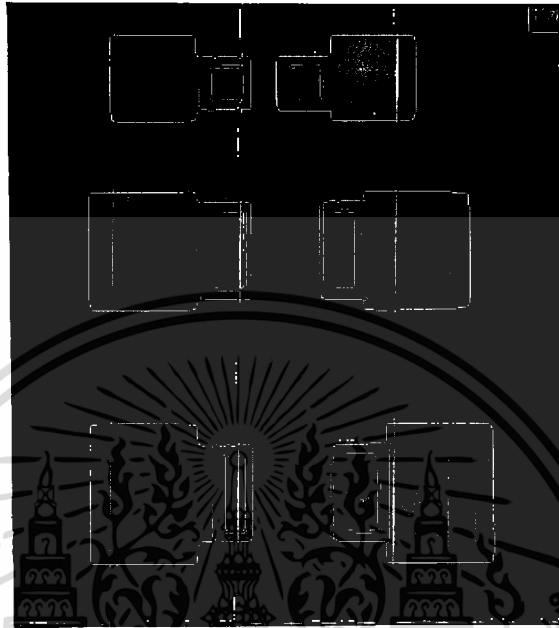
- ก. รอยต่อพี-เอ็น ระหว่าง P-well กับ N-substrate
- ข. รอยต่อพี-เอ็น ระหว่าง P⁺ กับ N-substrate
- ค. รอยต่อพี-เอ็น ระหว่าง P-well กับ N⁺

การออกแบบและการสร้าง

ในการศึกษาคุณสมบัติของรอยต่อพี-เอ็น เราทำการออกแบบลวดลายมาร์กเป็นรูปสี่เหลี่ยมเพื่อใช้เป็นตัวมอนิเตอร์ในการแพร่สารเจือ โดยรอยต่อของ P⁺ และ P-well กับ N-substrate เป็นรูปสี่เหลี่ยมประมาณ 280 x 280 μm^2 สำหรับมอนิเตอร์รอยต่อของ n⁺ กับ P-well จะเป็นรูปสี่เหลี่ยมซ้อนกัน โดยในส่วนของ P-well มีขนาด 360 x 280 μm^2 และในส่วน n⁺ มีขนาด 200 x 200 μm^2

สำหรับกระบวนการสร้างเราใช้กระบวนการสร้าง บางส่วนในกระบวนการสร้างมาตรฐานในบทที่ 4 โดยใช้แผ่นผลึกซิลิกอน ความหนา 180 μm ระบาย (100) นึกัดความต้านทาน 4-6 $\Omega\cdot\text{cm}$ นำมาแพร่สารเจือโดยแพร่สารเจือโบรอน ในส่วนของ p-well ตามรายละเอียดที่กล่าวไว้แล้ว และนำมาแพร่สารเจือในส่วน P⁺ จากนั้นแพร่สารเจือฟอสฟอรัส เพื่อสร้าง

ส่วน n^+ ลงไปใน p-well และสร้างขั้วสัมผัสโลหะด้านบน รูปที่ 5.1.1-1 แสดงรูปของมอนิเตอร์รอยต่อพี-เอ็น ต่าง ๆ ที่สร้างเสร็จแล้ว

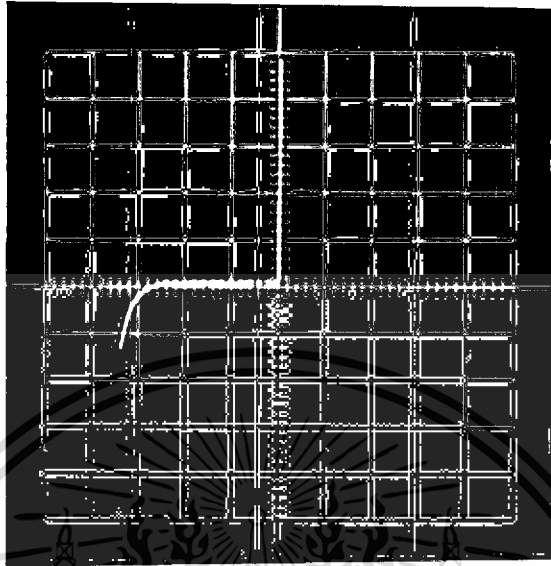


รูปที่ 5.1.1-1 แสดงภาพถ่ายด้านบนมอนิเตอร์รอยต่อ พี-เอ็น ในโครงสร้างซิลิคอน

การทดลองและผลการทดลอง

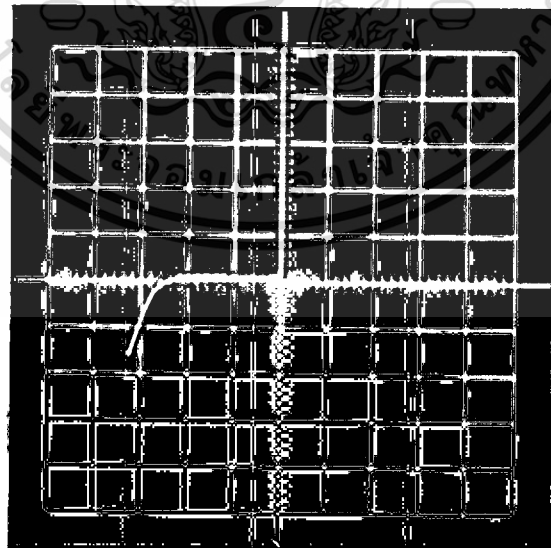
ผลการทดลองการวัดคุณสมบัติรอยต่อพี-เอ็น ในโครงสร้างซิลิคอนโดยใช้เครื่องวัดคุณสมบัติทรานซิสเตอร์ ได้ผลคุณสมบัติรอยต่อระหว่าง P-well - N substrate แสดงได้ดังในรูป 5.1.1-2 ผลของของคุณสมบัติของรอยต่อ พี-เอ็น ระหว่าง P^+ กับ N substrate แสดงได้ดังรูป 5.1.1-3 และผลคุณสมบัติรอยต่อ พี-เอ็น ระหว่าง n^+ กับ P-well แสดงได้ดังรูป 5.1.1-4

จากผลการทดลอง จะเห็นว่าช่วงไบอัสไปข้างหน้า (forward bias) จะนำกระแสได้ดีทุกรอยต่อ ช่วงไบอัสย้อนกลับจะเห็นว่ารอยต่อพี-เอ็น แสดงค่า แรงดันนิ่งหลายที่แตกต่างกัน โดยรอยต่อ P-well กับ N substrate มีค่าแรงดันนิ่งหลายประมาณ 160 โวลต์ รอยต่อ P^+ กับ N substrate มีค่าแรงดันนิ่งหลาย ประมาณ 140 โวลต์ และรอยต่อระหว่าง n^+ กับ P-well มีค่าแรงดันนิ่งหลายต่ำสุด ประมาณ 14 โวลต์ คุณสมบัติรอยต่อพี-เอ็น ที่ได้ทั้งสามรอยต่อ แสดงคุณสมบัติที่ดี ทั้งช่วงไบอัสไปข้างหน้า และไบอัสย้อนกลับ



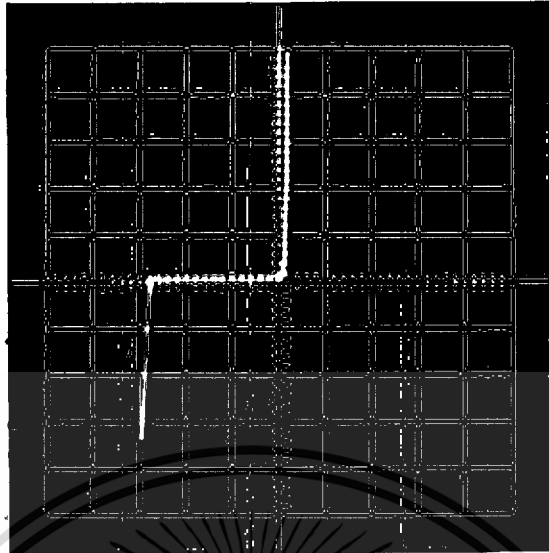
Ver.: 5 mA/div. , Hor. : 50 V/div.

รูปที่ 5.1.1-2 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง p-well - Nsub



Ver. : 5 mA/div. , Hor. : 50 V/div

รูปที่ 5.1.1-3 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง p⁺ - N sub
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Ver. : 1 mA/div. , Hor. : 5 V/div.

รูปที่ 5.1.1-4 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง n^+ - p-well

5.1.2 การหาค่าตัวเก็บประจุในโครงสร้างซีมอส

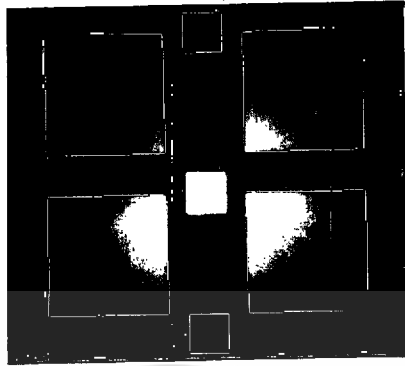
ค่าตัวเก็บประจุที่อยู่ในโครงสร้าง ซีมอส แบ่งได้เป็นสองพวกใหญ่ ๆ คือพวกที่เกิดจากโครงสร้างของออกไซด์บริเวณผิว และพวกที่เกิดจากบริเวณปลดพาหะที่รอยต่อ พี-เอ็น ซึ่งมีดังนี้

- ก. ค่าตัวเก็บประจุที่เกิดจากโครงสร้างออกไซด์เป็นไดอิเล็กตริก
 - ค่าตัวเก็บประจุที่เกต (gate oxide)
 - ค่าตัวเก็บประจุที่ส่วนออกไซด์ ทั่วไป (field oxide)
- ข. ค่าตัวเก็บประจุที่เกิดจากส่วนปลดพาหะ ของรอยต่อพี-เอ็นเป็นไดอิเล็กตริก
 - ค่าตัวเก็บประจุระหว่างรอยต่อ P^+ - N sub
 - ค่าตัวเก็บประจุระหว่างรอยต่อ P-well-N sub
 - ค่าตัวเก็บประจุระหว่างรอยต่อ n^+ - P-well

การออกแบบและการสร้าง

การทำการออกแบบมอเนเตอร์ เพื่อทำการวัดค่าตัวเก็บประจุดังกล่าว โดยมอเนเตอร์ออกไซด์ มีลักษณะเป็นพื้นที่สี่เหลี่ยม เพื่อสร้างออกไซด์ปกคลุมตามความหนาที่ต้องการ ส่วนมอเนเตอร์วัดค่าตัวเก็บประจุในส่วนรอยต่อพี-เอ็น มีลักษณะเป็นสี่เหลี่ยมสำหรับแพร่สารเจือรอยต่อในส่วนที่ต้องการ รูปแสดงมอเนเตอร์ที่ได้จากระบวนการสร้างแสดงได้ดังรูป 5.1.2-1

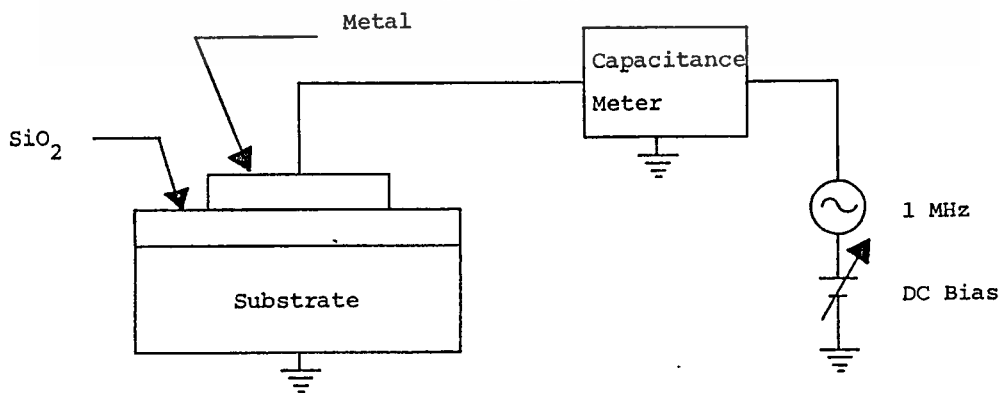
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



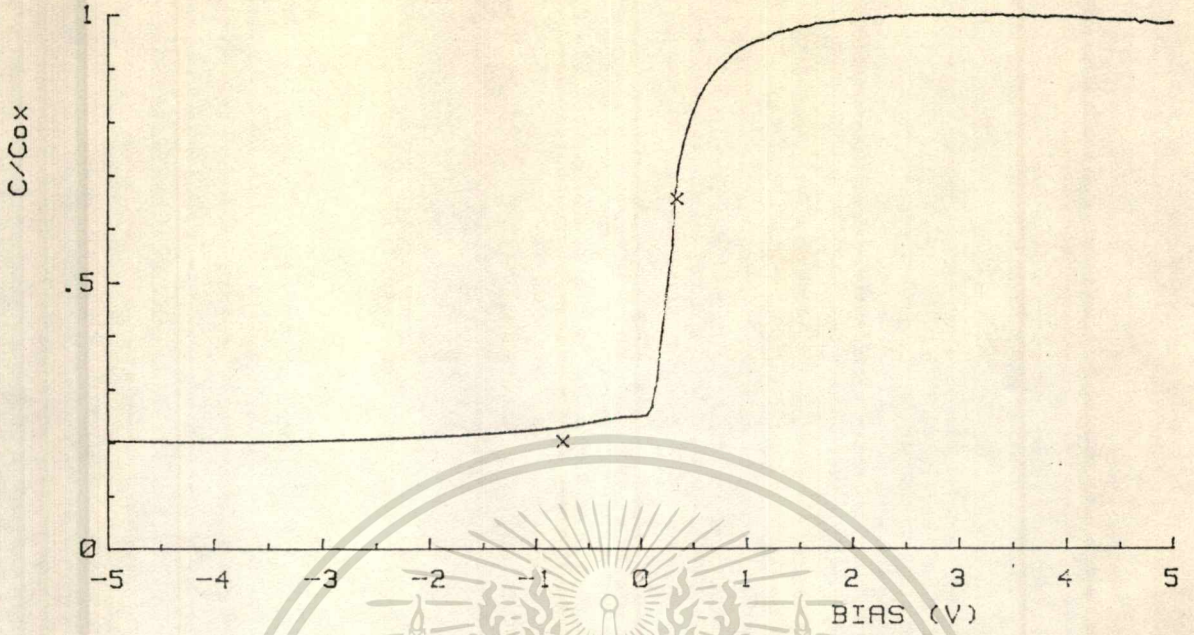
รูปที่ 5.1.2-1 แสดงภาพถ่ายด้านบนของโมโนเดอริ์ตัวเก็บประจุ

การทดลอง

เราทำการวัดค่าตัวเก็บประจุในโครงสร้าง โดยใช้เครื่องมือวัด 4061 Semiconductor / Component Test System โดยมีวงจรสมมุทธ์การวัดดังรูป 5.1.2-2 ที่ขั้วทั้งสองของตัวเก็บประจุมีแรงดันไบอัสไฟตรงระหว่าง 10 โวลต์ถึง -10 โวลต์ พร้อมกับให้ความถี่ 1 MHz เข้าไป ผลของการวัดค่าตัวเก็บประจุออกไซด์ในส่วนออกไซด์ที่เกตและออกไซด์ทั่วไป แสดงได้ดังรูปที่ 5.1.2-3 และ 5.1.2-4 สำหรับค่าตัวเก็บประจุที่รอยต่อพี-เอ็นในโครงสร้าง เราทำการป้อนไบอัสย้อนกลับระหว่างรอยต่อพี-เอ็นระหว่าง 0 ถึง 5 โวลต์ ผลของการวัดค่าตัวเก็บประจุที่รอยต่อ n^+ -p-well, p^+ -N-sub และ p-well - N-sub แสดงได้ดังรูปที่ 5.1.2-5, 5.1.2-6 และ 5.1.2-7 ตามลำดับ

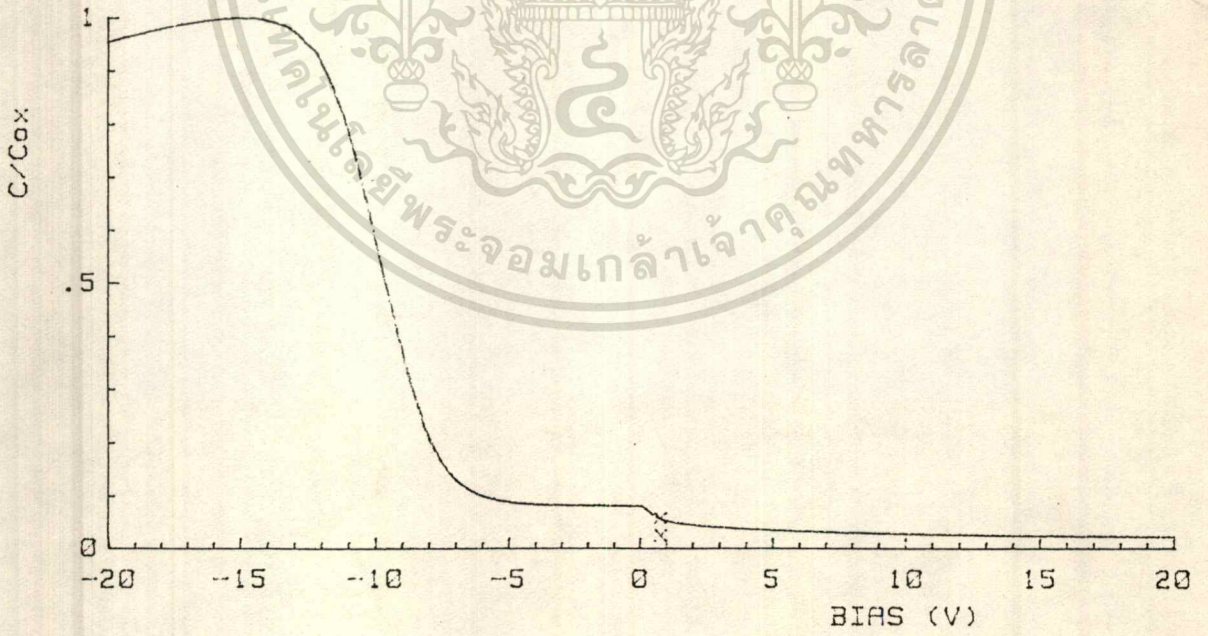


รูปที่ 5.1.2-2 แสดงวงจรสมมุทธ์ในการวัดค่าตัวเก็บประจุ



$C_{ox} = 4.6E-8 \text{ F/cm}^2$

รูปที่ 5.1.2-3 แสดงความสัมพันธ์ระหว่างค่าตัวเก็บประจุออกไซด์ส่วนเกินกับค่าแรงดันไบอัส

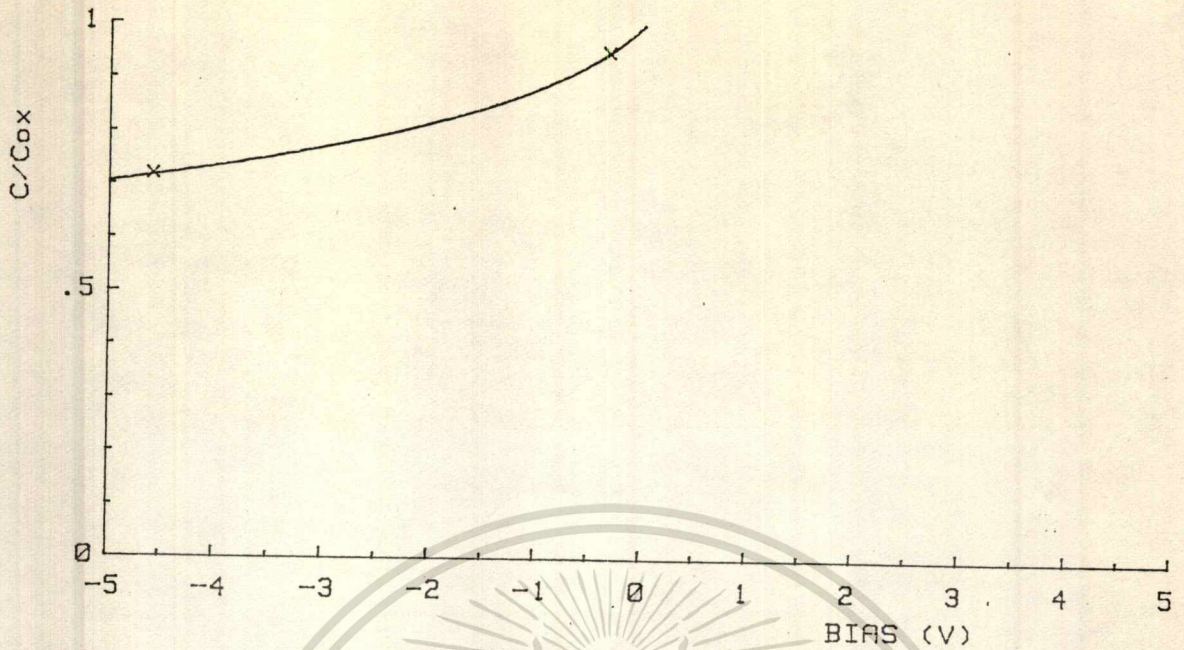


$C_{ox} = 5.24E-9 \text{ F/cm}^2$

รูปที่ 5.1.2-4 แสดงความสัมพันธ์ระหว่างค่าตัวเก็บประจุออกไซด์ทั่วไปกับค่าแรงดันไบอัส

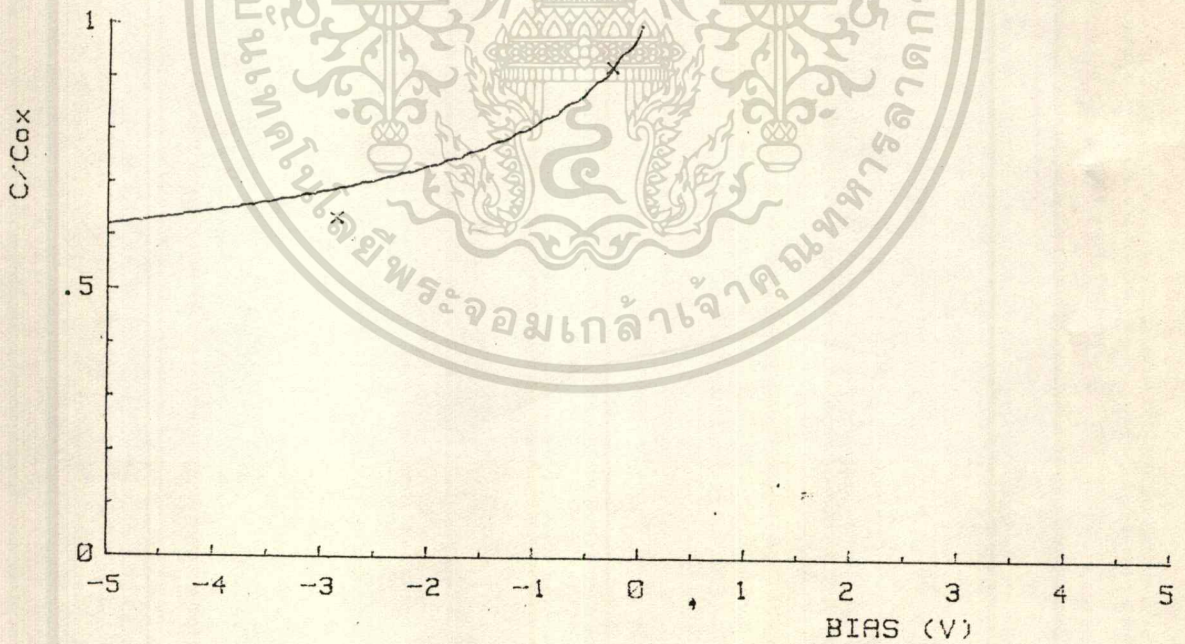
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



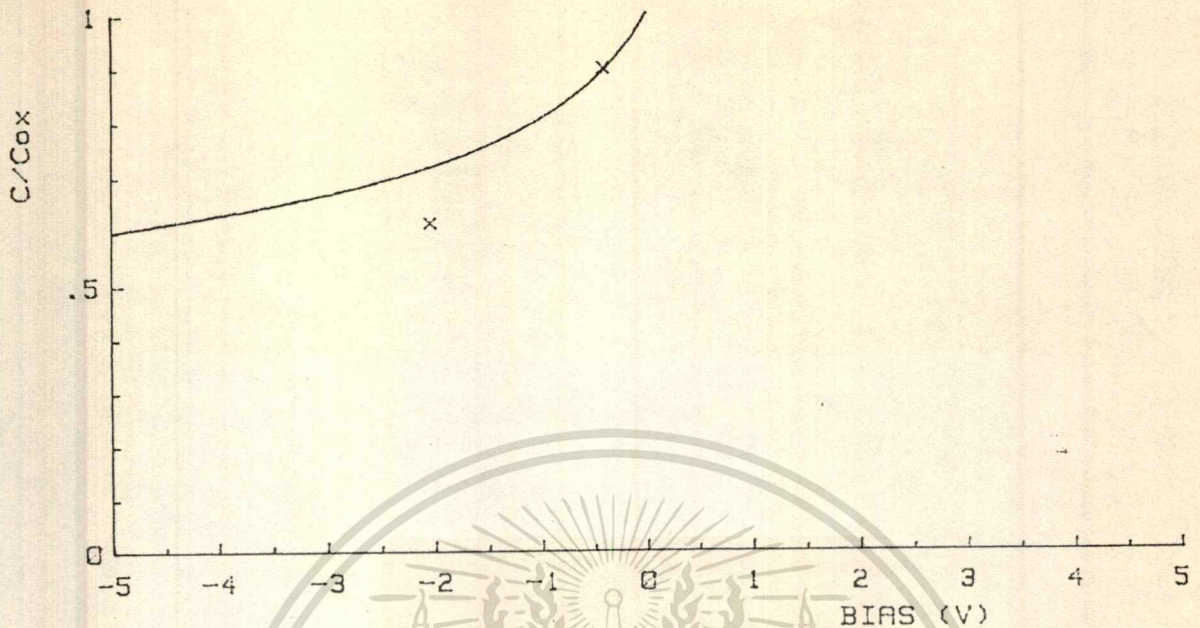
$$C_T = 2.3E-8 \text{ F/cm}^2$$

รูปที่ 5.1.2-5 แสดงความสัมพันธ์ค่าตัวเก็บประจุรอยต่อ $n^+ - p$ -well กับค่าแรงดันไบอัส
ย้อนกลับ



$$C_T = 5.79E-9 \text{ F/cm}^2$$

รูปที่ 5.1.2-6 แสดงความสัมพันธ์ค่าตัวเก็บประจุรอยต่อ $p^+ - N_{sub}$ กับค่าแรงดันไบอัส
ย้อนกลับ



รูปที่ 5.2.1-7 แสดงความสัมพันธ์ค่าตัวเก็บประจุในรอยต่อ p-well - Nsub กับค่าแรงดันไบอัสย้อนกลับ

ผลของการวัดค่าตัวเก็บประจุในโครงสร้างสามารถสรุปได้ดังนี้

ตารางที่ 5.1

ค่าตัวเก็บประจุ	F/cm ²
GATE OXIDE	4.6E-8
FIELD OXIDE	5.24E-9

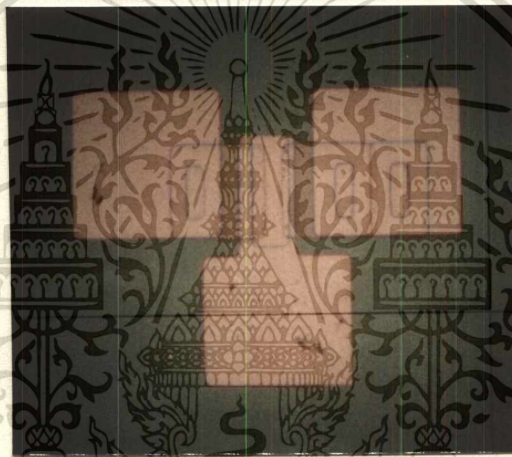
ตารางที่ 5.2

รอยต่อพี-เอ็น	ค่าตัวเก็บประจุ F/cm ²
n ⁺ - p-well	2.3E-8
p ⁺ - N sub	5.79E-9
p-well - N sub	1.2E-9

5.2 การศึกษาคุณสมบัติของค่ากระแสและแรงดันของพีมอสและ เอ็มมอส

คุณสมบัติกระแสและแรงดันของพีมอส และ เอ็มมอสจะต้องมีคุณสมบัติที่ดีเพราะว่ามอส ทั้งสองชนิดนี้จะต้องทำงานร่วมกันในโครงสร้าง

การออกแบบและการสร้าง เราทำการออกแบบพีมอส และ เอ็มมอสที่มีขนาดความกว้างของช่องทางเดินกระแส (W) และความยาวของช่องทางเดินกระแส (L) ที่ค่าต่าง ๆ รูปภาพถ่ายด้านบนแสดงได้ดังรูป 5.2-1 จะเห็นว่าในรูป (ก) แสดงพีมอสทรานซิสเตอร์ที่ W/L ค่าหนึ่ง รูป (ข) แสดงเอ็มมอส ซึ่งจะเห็นว่ามิลลิเมตรที่คล้ายกัน แต่จะสังเกตว่าในส่วนของเอ็มมอส เราจะเห็นว่าส่วนเดรน และส่วนซอสจะสร้างอยู่ในบ่อแยกชนิดพี จะเห็นเป็นเส้นล้อมรอบเมื่อมองจากด้านบน หลังจากนั้นนำมาสร้างตามกระบวนการสร้าง



ก. พีมอสทรานซิสเตอร์



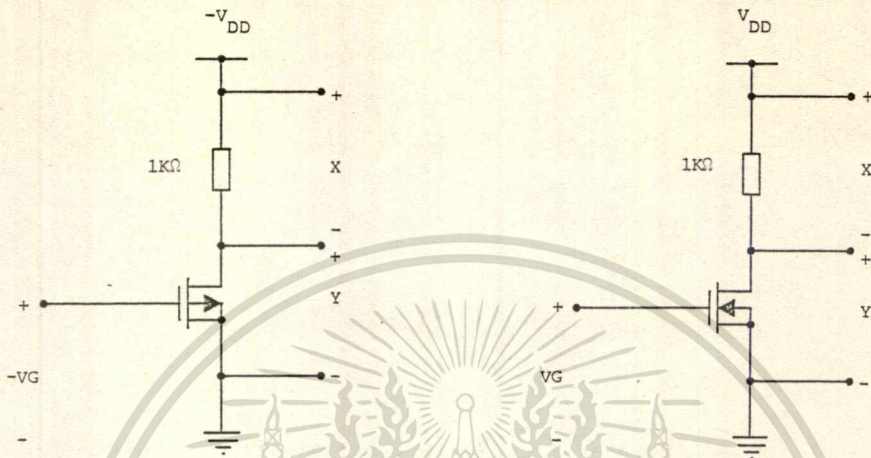
ข. เอ็มมอสทรานซิสเตอร์

รูปที่ 5.2.1 แสดงภาพถ่ายด้านบนของมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองและผลการทดลอง

เรานำเอาพีมอสและเอ็นมอส มาวัดคุณสมบัติกระแสและแรงดัน ด้วยวงจรการวัด แสดงได้รูปที่ 5.2-2 โดยใช้เครื่องบันทึกสองแกน ผลการทดลองคุณสมบัติกระแสและแรงดันของพีมอส และเอ็นมอสทรานซิสเตอร์แสดงได้ดังรูป 5.2-3 และ 5.2-4 ตามลำดับ

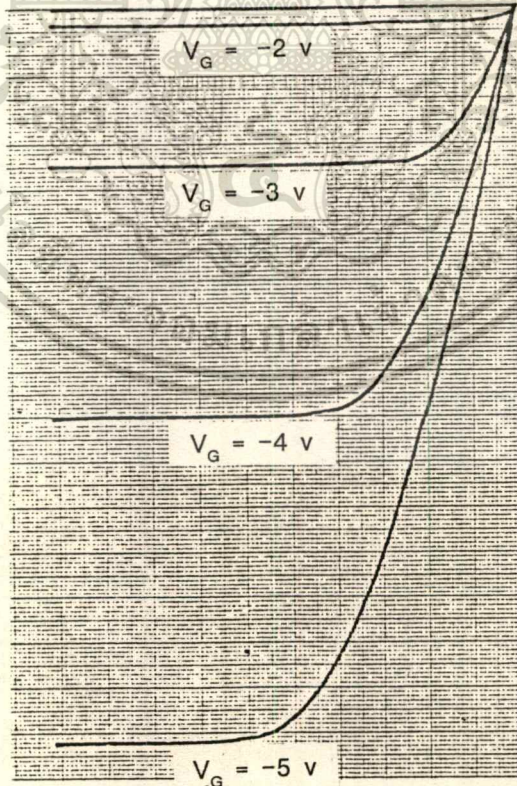


ก. พีมอสทรานซิสเตอร์

ข. เอ็นมอสทรานซิสเตอร์

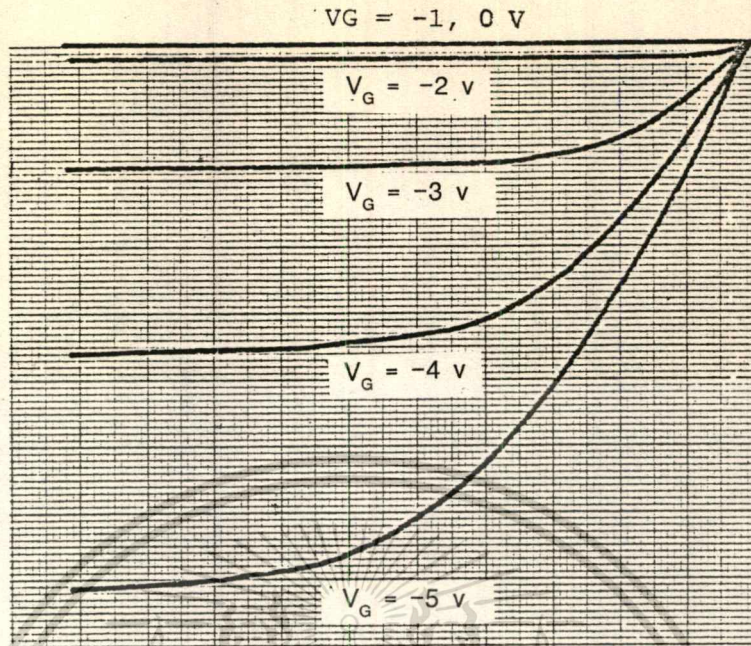
รูปที่ 5.2-2 แสดงวงจรการวัดคุณสมบัติกระแสและแรงดันของมอสทรานซิสเตอร์

$V_G = -1, 0 \text{ V}$



Ver. : 10 $\mu\text{A}/\text{div}$. Hor. : 0.5 V/div.

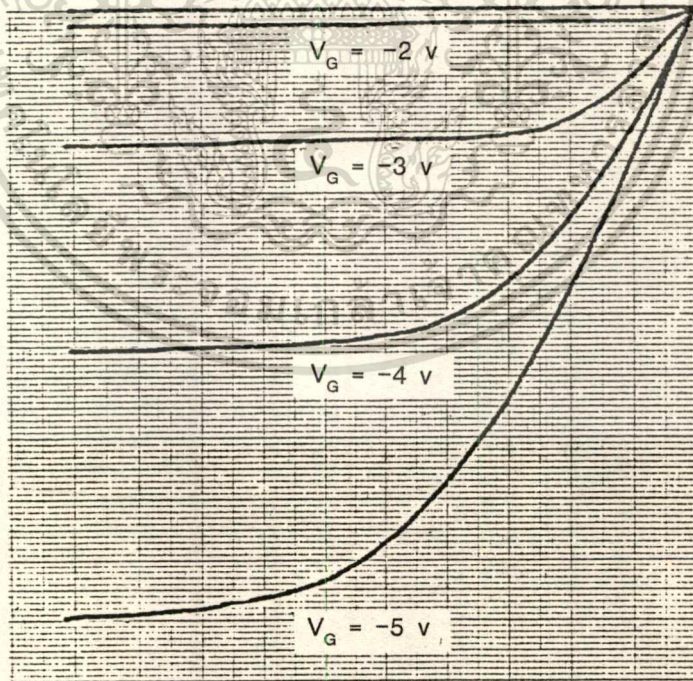
ก. $W/L = 40/20$



Ver. : 50 $\mu\text{A}/\text{div.}$ Hor. : 0.5 V/div.

ข. $W/L = 80/20$

$V_G = -1, 0 \text{ V}$



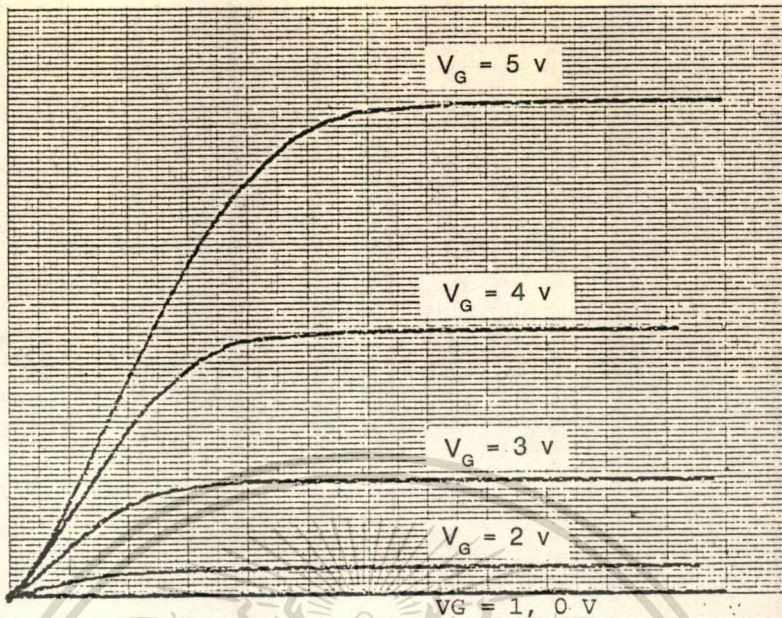
Ver. : 50 $\mu\text{A}/\text{div.}$ Hor. : 0.5 V/div.

ค. $W/L = 100/20$

รูปที่ 5.2-3 แสดงคุณสมบัติกระแสและแรงดันของพีมอสทรานซิสเตอร์

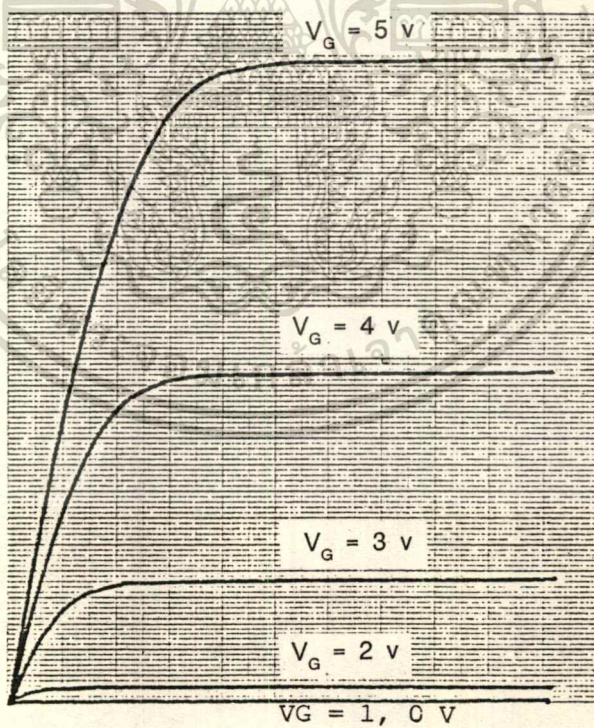
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Ver. : 50 μ A/div. Hor. : 0.5 V/div.

ก. W/L = 80/20

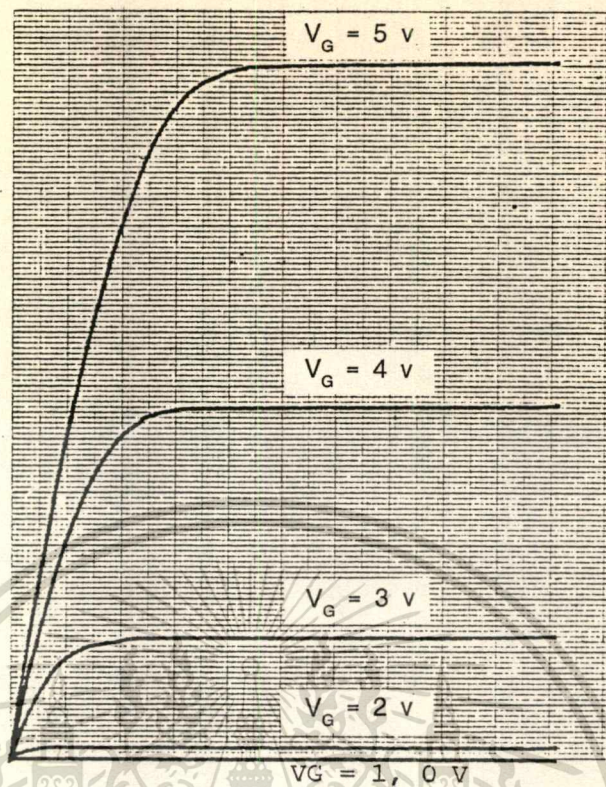


Ver. : 50 μ A/div. Hor. : 0.5 V/div.

ข. W/L = 100/20

รูปที่ 5.2-4 กราฟแสดงคุณสมบัติกระแสและแรงดันของ เอ็มมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

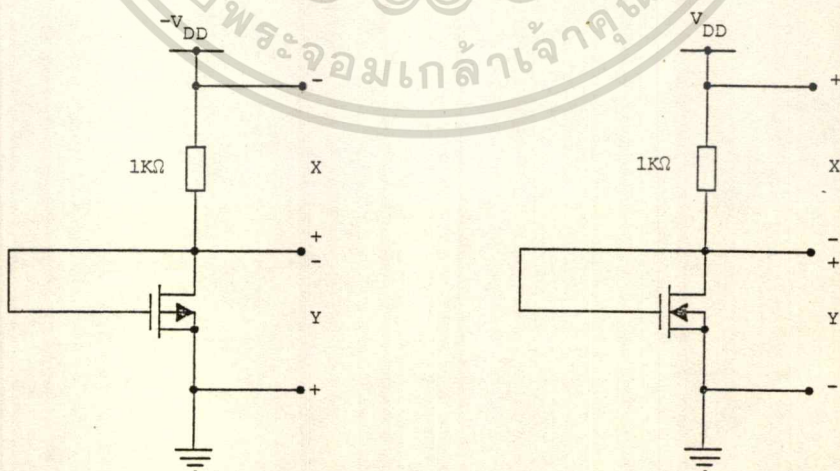


Ver. : 50 $\mu\text{A}/\text{div}$. Hor. : 0.5 V/div.

ค. W/L = 120/20

รูปที่ 5.2-4 (ต่อ)

จากผลการทดลองเมื่อพิจารณาคุณสมบัติของกระแส และแรงดันโดยทั่ว ๆ ไป ก็ จะเห็นว่าทั้งพีมอส และเอ็นมอส สามารถทำงานเป็นทรานซิสเตอร์ได้อย่างสมบูรณ์ให้กระแสอ้อมตัวที่ดี ซึ่งพร้อมที่จะนำไปสร้างประกอบเป็นวงจรรวมซีมอสต่อไป



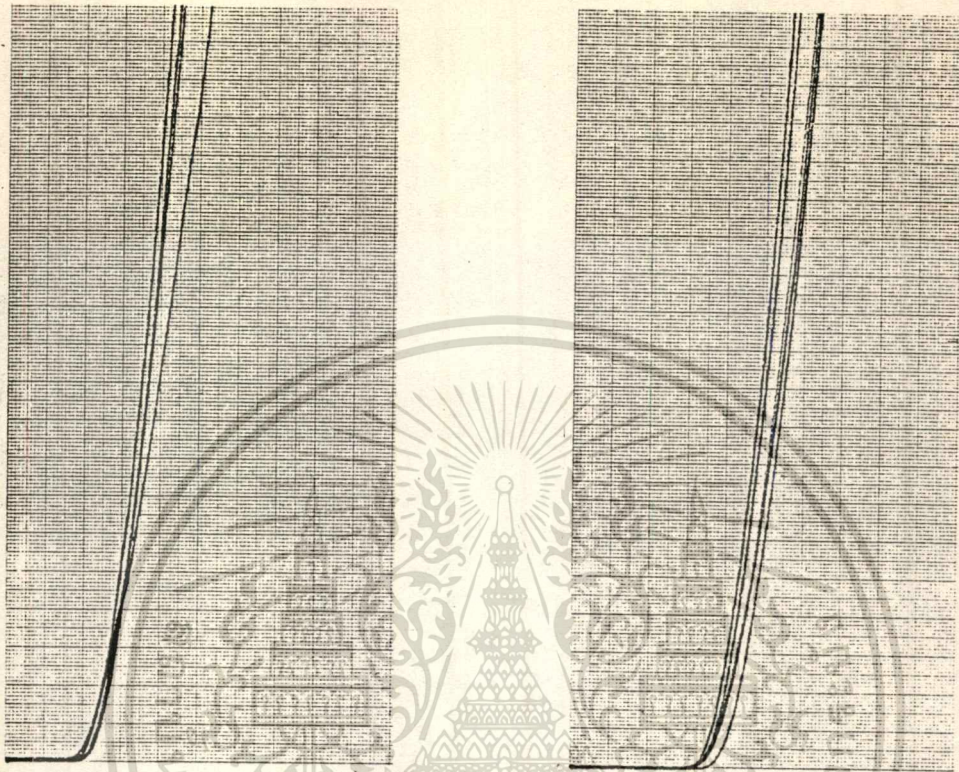
ก. พีมอสทรานซิสเตอร์

ข. เอ็นมอสทรานซิสเตอร์

รูปที่ 5.2-5 แสดงวงจรวัดค่าแรงดันขีดเริ่มมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อไปเราทำการวัดค่าแรงดันขีดเริ่มของพีมอส และเอ็นมอส โดยวงจรที่เราใช้วัด แสดงได้ดังรูป 5.2-5 และผลของการวัดค่าแรงดันขีดเริ่มของพีมอสและเอ็นมอสได้จากเครื่อง บันทึกลงสองแกน แสดงได้ดังรูป 5.2-6



ก. พีมอส

ข. เอ็นมอส

Ver. : 5 uA/div. Hor. : 0.5 V/div.

รูปที่ 5.2-6 แสดงผลการวัดค่าแรงดันขีดเริ่ม

จากผลการทดลองเราสรุปได้ว่า ค่าแรงดันขีดเริ่มของพีมอสในกระบวนการสร้าง มาตรฐานมีค่าประมาณ -1.2 โวลท์ และของเอ็นมอสมีค่าประมาณ 1.7 โวลท์

5.3 การหาค่าตัวแปรในการจำลองแบบและผลการจำลองแบบ

การทำการจำลองแบบ คุณสมบัติกระแสและแรงดันของเอ็นมอสและพีมอส โดยการ นำค่าพารามิเตอร์ที่วัดได้บางตัวมาเป็นค่าพารามิเตอร์ที่ใช้ในการจำลองแบบ ในการจำลองแบบ เราใช้โปรแกรม PSPICE ช่วยเพื่อที่จะตรวจสอบผลการทดลองและเปรียบเทียบกับทางทฤษฎี

ค่าตัวแปรแรกที่ใช้ นั่นคือค่าแรงดันขีดเริ่ม โดยได้จากการวัดในหัวข้อที่ 5.2 ได้

$$V_{TP} = -1.2 \text{ โวลท์} \text{ และ } V_{TN} = 1.7 \text{ โวลท์}$$

ค่าตัวแปรตัวต่อไปคือค่า ทรานคอนดักแตนซ์ ของกระบวนการสร้าง ซึ่งค่านี้มีค่าเท่า

กับ ค่าความคล่องตัวของพาหะ คูณกับค่าตัวเก็บประจุที่ออกไซด์

สำหรับ ฮอล์ $k_p = \mu_p C_{ox}$

สำหรับ ีมอล $k_n = \mu_n C_{ox}$

การหาค่าทรานคอนดัคแตนซ์ ของกระบวนการสร้างของ ีมอลและ ฮอล์ เราหาได้จากกราฟแสดงคุณสมบัติการกระแส และแรงดันของทรานซิสเตอร์ สมการกระแสอิมิตว่ามีค่า

$$I_{D,sat} = I_D(V_{DS} = V_{DS,sat}) = \frac{\beta}{2} (V_{GS} - V_{Tn})^2$$

ซึ่งเมื่อเราแทนค่าตัวแปรต่าง ๆ และค่ากระแส $I_{D,sat}$ ที่วัดได้เราสามารถหาค่า k ได้ โดยรูปที่ 5.2-2 เป็นกราฟคุณสมบัติกระแสและแรงดันของ ีมอล และรูป 5.2-3 แสดงกราฟคุณสมบัติกระแสและแรงดันของ ฮอล์

จากกราฟคุณสมบัติกระแสและแรงดันของ ีมอล เมื่อเราคิดกระแสอิมิตที่มีค่า V_G ค่าต่างๆ เราสามารถหาค่า k ได้

$$k_p = 1.1E-5 \text{ A/V}^2$$

$$k_n = 2.25E-5 \text{ A/V}^2$$

จากการวัดในหัวข้อ 5.1.2 เราได้ C_{ox} ที่เท่า

$$C_{ox} = 4.6 \times 10^{-8} \text{ F/cm}^2$$

$$T_{ox} = \epsilon_{si} / C_{ox}$$

$$= 3.97 \epsilon_o / C_{ox}$$

$$\epsilon_o = 8.85 \times 10^{-14}$$

$$= 3.5 \times 10^{-13} / 4.6 \times 10^{-8}$$

$$T_{ox} = 760 \text{ \AA}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถหาค่าความคล่องตัวได้โดย

$$\mu_p = k_p / C_{ox} = 240 \text{ cm}^2 / \text{V.s}$$

$$\mu_n = k_n / C_{ox} = 500 \text{ cm}^2 / \text{V.s}$$

แผ่นฐานรองชนิดเอ็นทีเลือกใช้มีค่า พิกัดความต้านทาน(Resistivity) $\rho = 5$

$$\rho = 1 / (q \cdot \mu_n \cdot Nd)$$

$$Nd = (1/5 \times 1.6 \times 10^{-19} \times 500)$$

$$= 2.5 \times 10^{15} \text{ cm}^{-3}$$

ที่บริเวณบ่อแยกชนิดพี

$$\rho_s = 1200$$

ความลึกของบ่อแยกชนิดพี

$$x_d = 3 \text{ } \mu\text{m}$$

$$\rho = \rho_s \cdot x_d$$

$$= 0.36 \text{ } \Omega \cdot \text{cm}$$

ความเข้มข้นสารเจือที่บ่อแยกชนิดพี N_u ที่ผิว

$$Na = 1 / (q \cdot \mu_p \cdot \rho)$$

$$= 1 / (1.6 \times 10^{-19} \times 240 \times 0.36)$$

$$= 7.23 \times 10^{15} \text{ cm}^{-3}$$

ที่ความลึก X_d

$$Na = Nd = 2.5 \times 10^{15} \text{ cm}^{-3}$$

ดังนั้นค่าความเข้มข้นสารเจือเฉลี่ยที่บ่อแยกชนิดพี

$$Na = (7.23 \times 10^{16} + 2.5 \times 10^{15}) / 2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= 3.74 \times 10^{16}$$

cm⁻³

เราสามารถหาค่า (GAMMA) โดย γ

$$\gamma_p = \sqrt{2q\epsilon_{si} N_d / C_{ox}}$$

$$= 2.42 \quad V^{1/2}$$

$$\gamma_n = \sqrt{2q\epsilon_{si} N_d / C_{ox}}$$

$$= 0.62 \quad V^{1/2}$$

ค่า (PHI) $2|\phi_F|$

$$2|\phi_{Fp}| = 2[(KT/q) \ln(N_d/N_i)]$$

$$= 0.62 \quad V$$

$$2|\phi_{Fn}| = 2[(KT/q) \ln(N_a/N_i)]$$

$$= 0.76 \quad V$$

เราสามารถสรุปค่าตัวแปรเบื้องต้นที่ใช้ในการจำลองแบบได้ดังตาราง 5.3-2

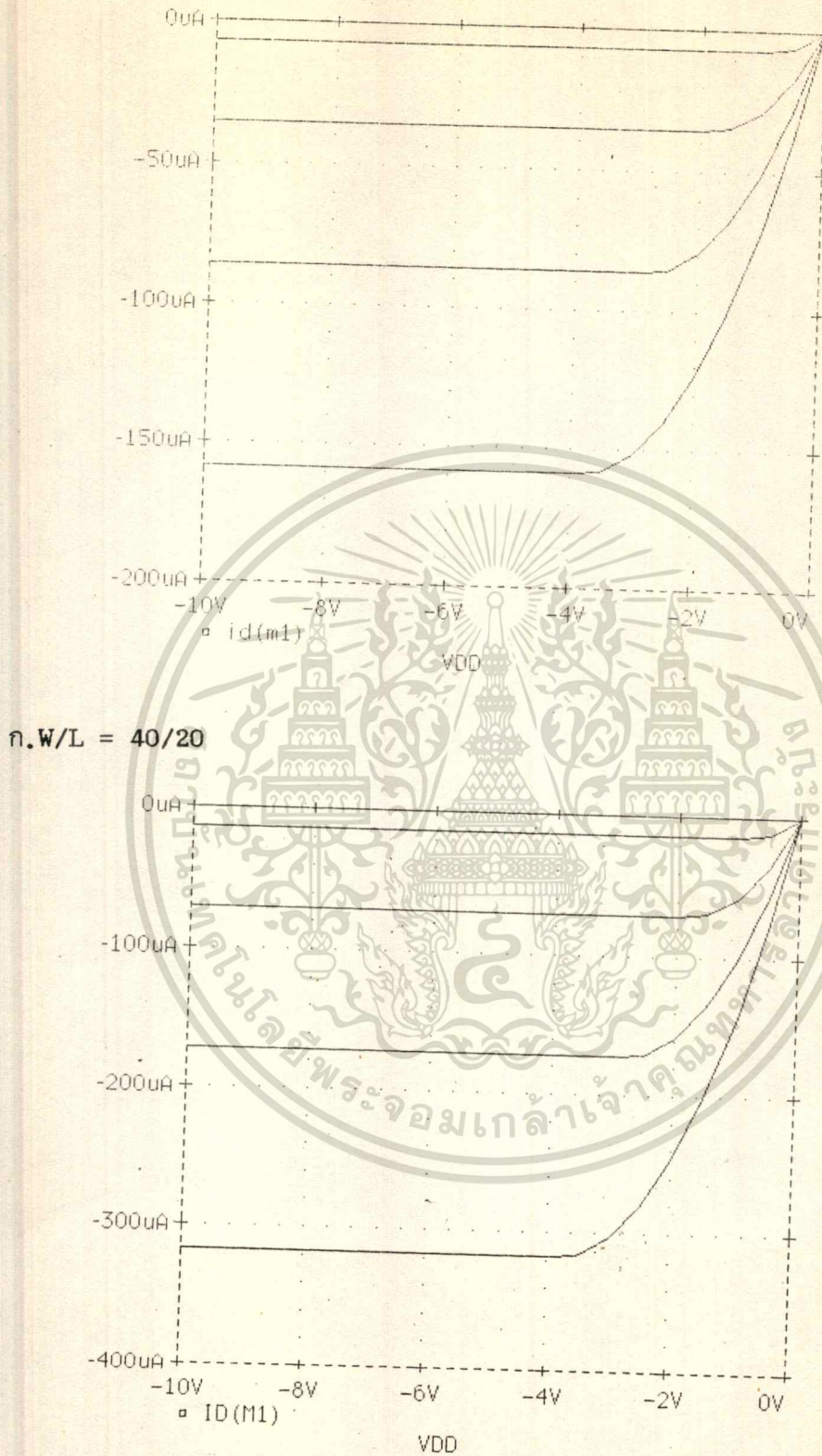
ตารางที่ 5.3-2 แสดงค่าตัวแปรที่ใช้ในการจำลองแบบ

Symbol	Name	Units	PMOS	NMOS
V_{T0}	VTO	V	-1.2	1.7
k'	KP	A/V ²	1.1E-5	2.25E-5
γ	GAMMA	V ^{1/2}	0.62	2.42
$2 \phi_F $	PHI	V ⁻¹	0.62	0.76

ผลการจำลองแบบ

จากค่าพารามิเตอร์ทางกายภาพ ของกระบวนการสร้าง เรานำมาทำการจำลองแบบคุณสมบัติกระแสและแรงดัน ของพีมอสและเอ็นมอส ที่ค่าอัตราส่วนความกว้างกับความยาวที่ช่องทางเดิน กระแสค่าต่าง ๆ กันโดยผลการจำลองแบบคุณสมบัติกระแสและแรงดัน ของพีมอส แสดงได้รูปที่ 5.3-1 และผลของเอ็นมอสทรานซิสเตอร์ แสดงได้ดังรูปที่ 5.3-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

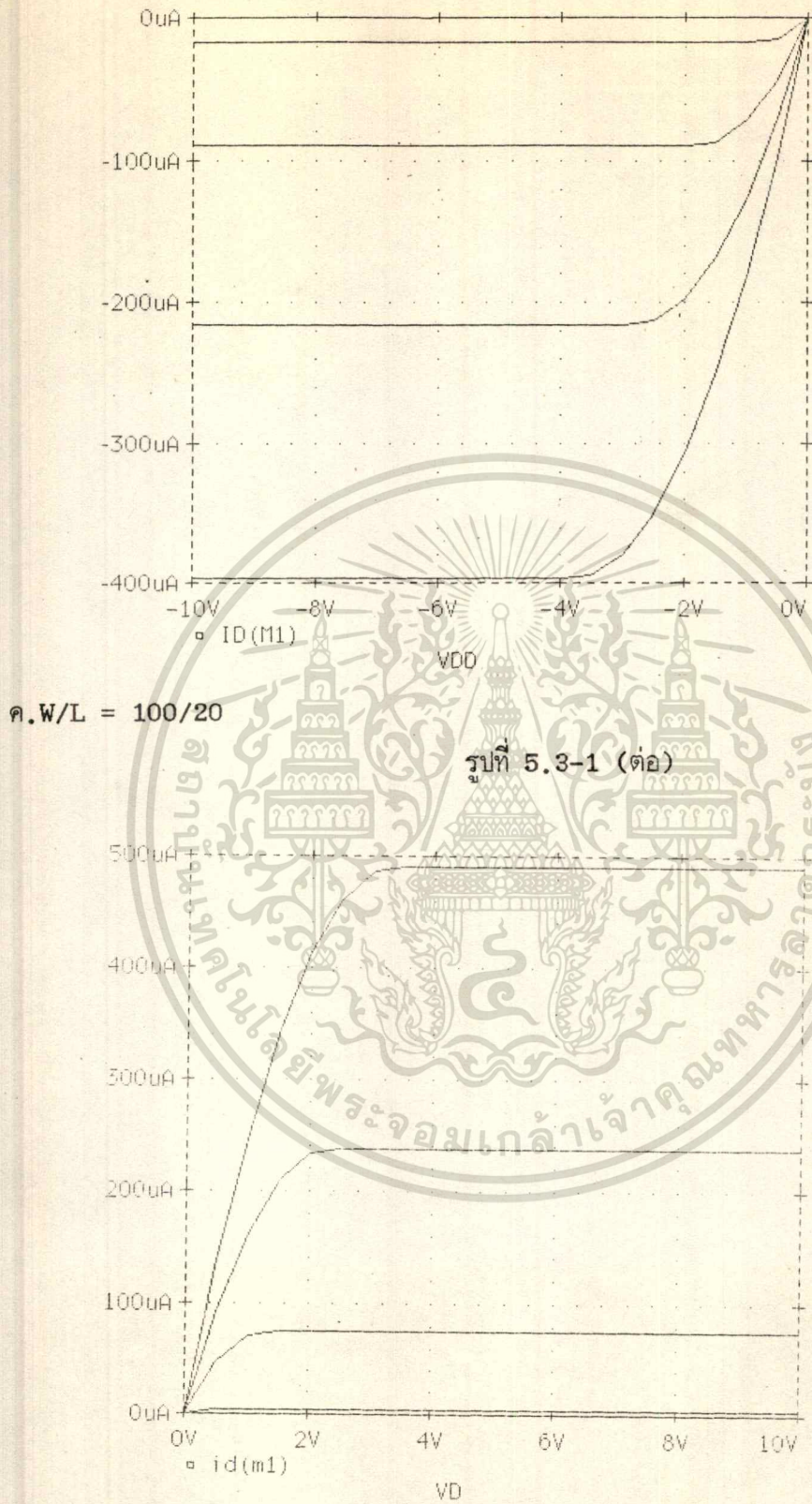


ก. W/L = 40/20

ข. W/L = 80/20

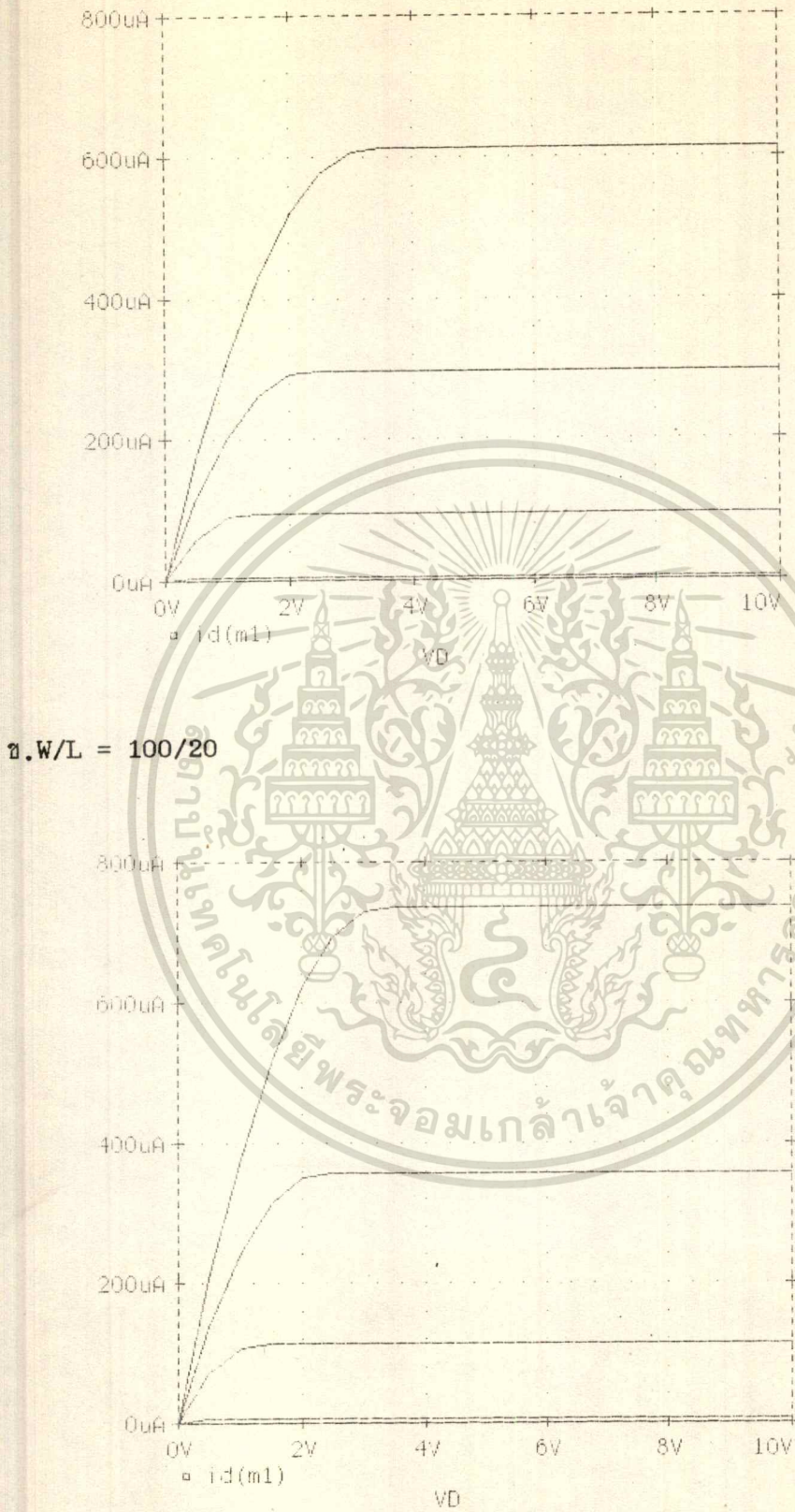
รูปที่ 5.3-1 แสดงผลการจำลองแบบคุณสมบัติกระแสและแรงดันของฟิสิกส์ทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3-2 แสดงผลของการจำลองแบบคุณสมบัติกระแสและแรงดันของเอ็นมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

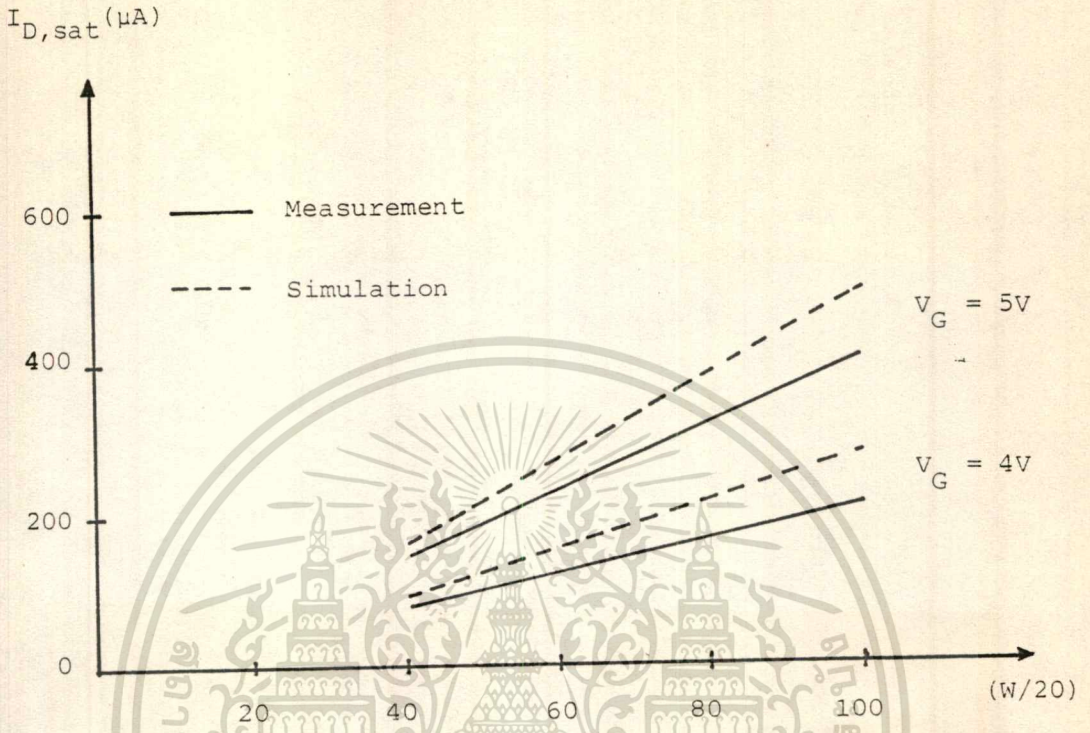


ค. $W/L = 120/20$

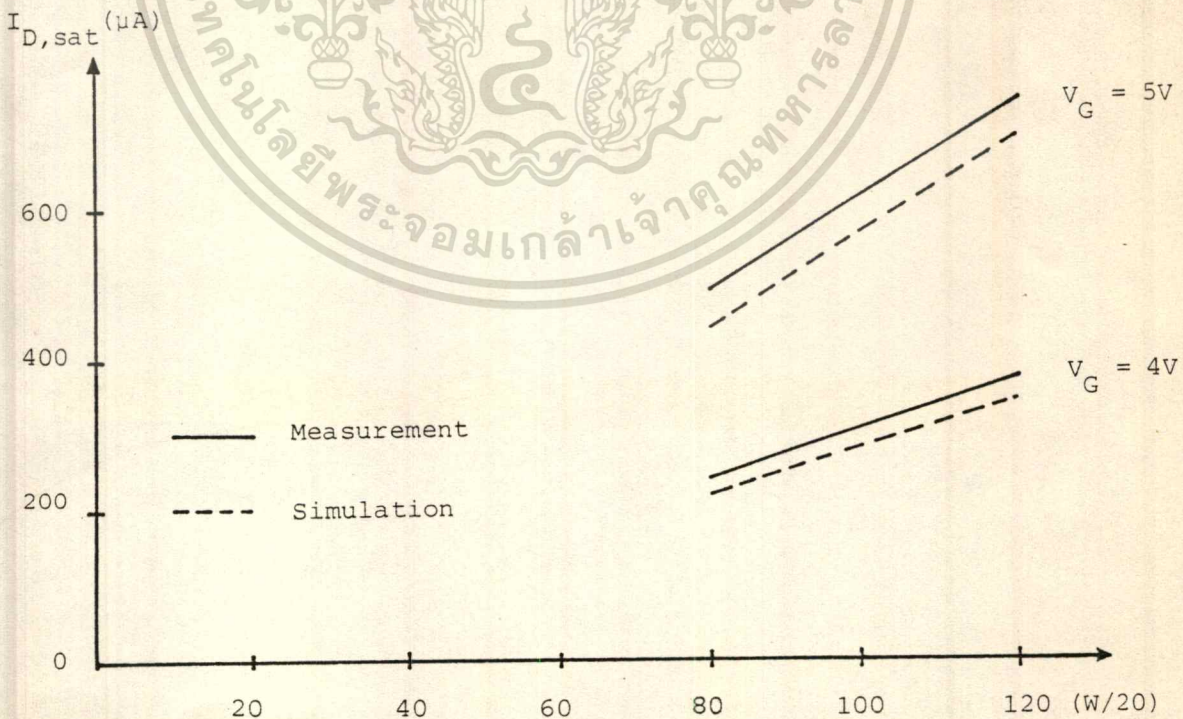
รูปที่ 5.3-2 (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการจำลองแบบที่ได้ ถ้านำมาเปรียบเทียบค่ากระแสที่อัตราส่วน ความกว้าง
ต่อความยาวที่เท่ากัน แล้วนำมาพลอตกราฟเปรียบเทียบระหว่างค่ากระแส ที่ V_G ที่ค่าต่าง ๆ
เราจะได้ดังรูป 5.3-3 และ 5.3-4



รูปที่ 5.3-3 แสดงผลการเปรียบเทียบค่ากระแสอิ่มตัวจากการวัดและการจำลองแบบของพีเอ็มอส



รูปที่ 5.3-4 แสดงผลการเปรียบเทียบค่ากระแสอิ่มตัวจากการวัดและการจำลองแบบของเอ็นเอ็มอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะเห็นว่าผลของการทดลอง และการจำลองแบบมีค่าใกล้เคียงกัน และมีแนวโน้มไปในทางเดียวกัน ทั้งพีมอส และเอ็นมอส ซึ่งผลของการเปรียบเทียบมีค่าแตกต่างประมาณ 30 % และ 10 %

5.4 การทดลองและศึกษา คุณสมบัติทางไฟฟ้าตรง ของอินเวอร์เตอร์แบบซีมอส

ต่อไปกระทำการศึกษา วงจรดิจิทัล แบบง่ายสุดในโครงสร้างซีมอส เพื่อดูผลของการทำงาน ทางด้านฟังก์ชัน และคุณสมบัติทางไฟตรง คือค่า V_{OH} , V_{OL} , V_{IH} , V_{IL} ค่า Noise Margin และค่า แรงดันขีดเริ่ม ของวงจรมอสอินเวอร์เตอร์

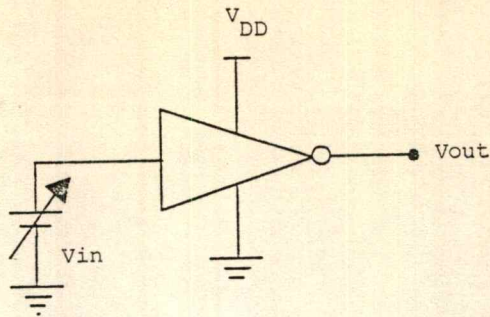
การออกแบบ ในการศึกษาคุณสมบัติทางไฟตรงของอินเวอร์เตอร์ เราออกแบบโดยอาศัยสมการที่กำหนดค่า แรงดันขีดเริ่มของวงจรมอสอินเวอร์เตอร์ ซึ่งกล่าวไว้แล้วในบทที่ 3 ที่ว่าด้วยการออกแบบ โดยออกแบบอัตราส่วนความกว้างต่อความยาวช่องทางเดินกระแสที่ค่าต่าง ๆ จากนั้นทำการสร้างด้วยกระบวนการสร้างซีมอสมาตรฐาน รูปถ่ายด้านบนที่สร้างเสร็จแล้วแสดงได้ดังรูป 5.4-1



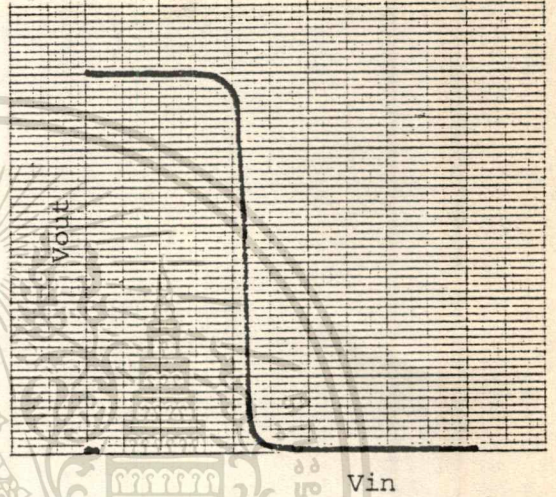
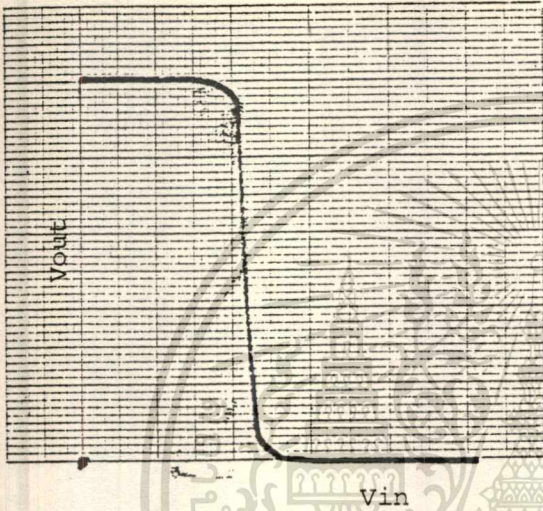
รูปที่ 5.4-1 แสดงภาพถ่ายด้านบนของวงจรมอสอินเวอร์เตอร์

การทดลองและผลการทดลอง

เราทำการวัดคุณสมบัติ ทางไฟตรงของวงจรมอสอินเวอร์เตอร์โดยใช้วงจรวัดดังรูปที่ 5.4-2 ด้วยเครื่องบันทึกสองแกนโดยเราให้แรงดันไฟเลี้ยงของวงจรที่ 5 โวลต์ และให้อินพุต โดยค่อยเริ่มจาก ค่า 0 ไปจนถึงค่า 5 โวลต์ ผลของคุณสมบัติทางไฟตรงของวงจรมอสอินเวอร์เตอร์ แสดง ได้ดังรูป 5.4-3

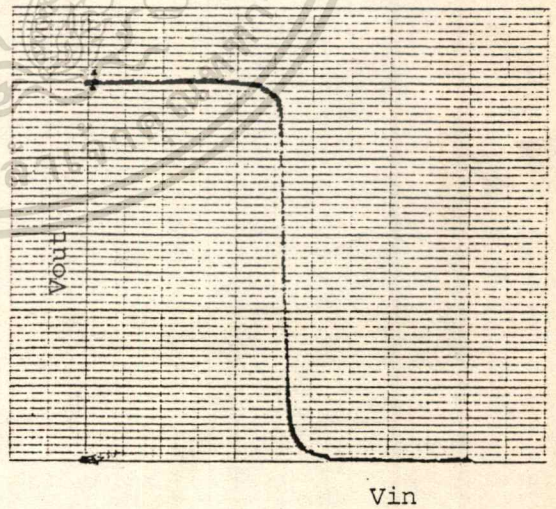
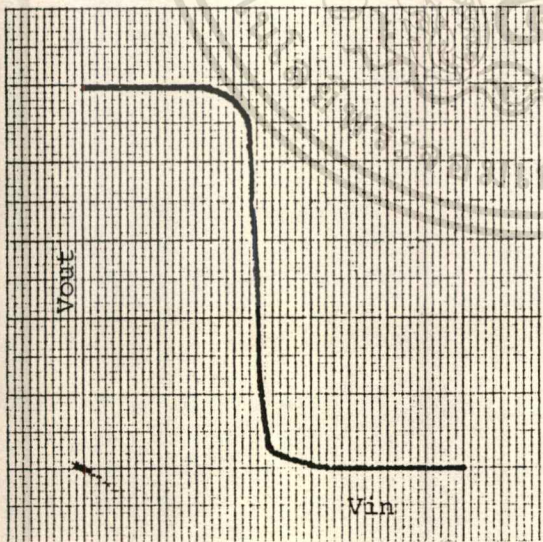


รูปที่ 5.4-2 แสดงวงจรการวัดคุณสมบัติทางไฟตรงของอินเวอร์เตอร์



$$(W/L)_p / (W/L)_n = (40/20) / (160/20)$$

$$(W/L)_p / (W/L)_n = (40/20) / (200/20)$$



$$(W/L)_p / (W/L)_n = (300/20) / (480/20)$$

$$(W/L)_p / (W/L)_n = (80/20) / (40/20)$$

Ver. : 1 V/div. Hor. : 1 V/div.

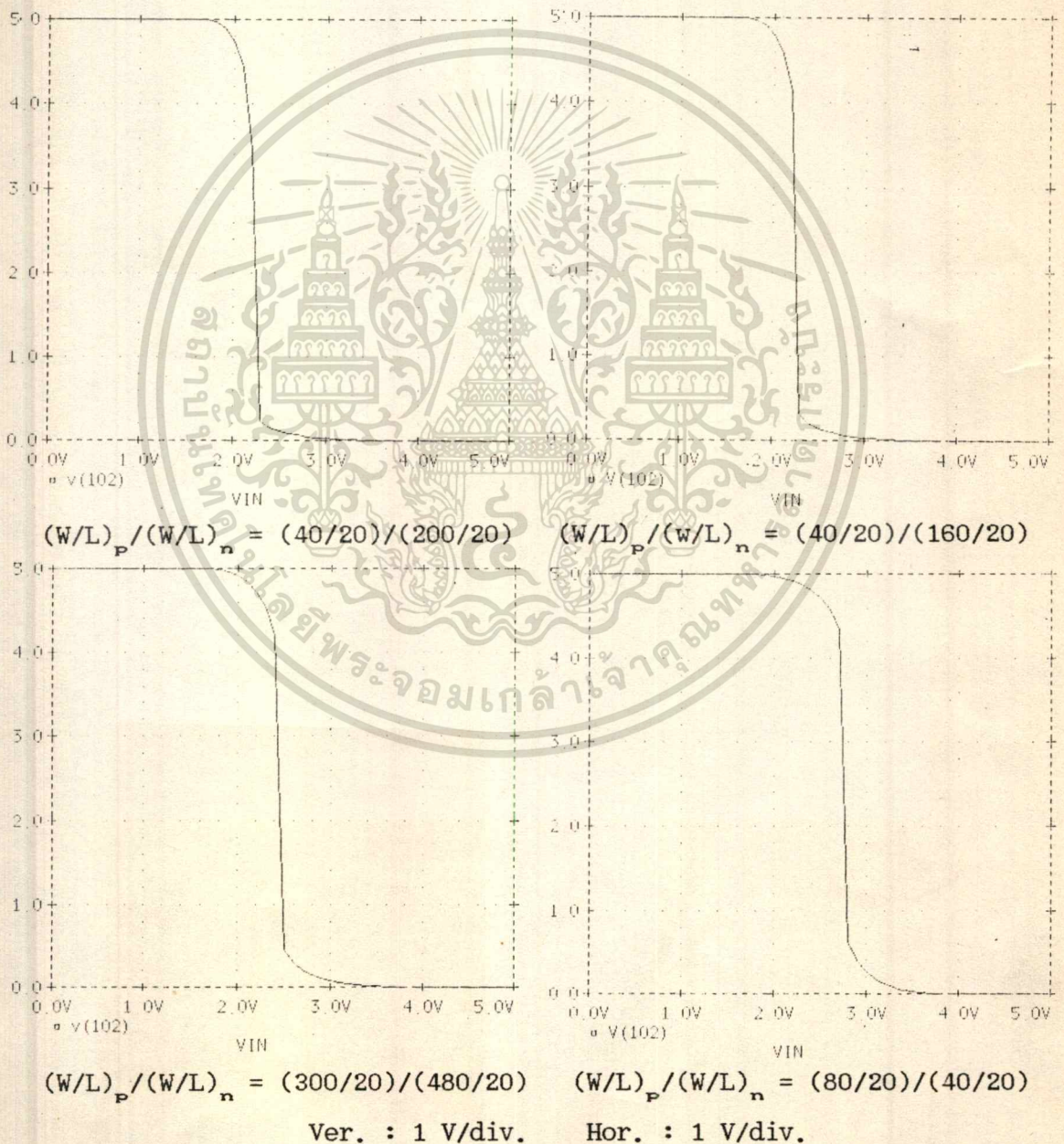
รูปที่ 5.4-3 แสดงคุณสมบัติทางไฟตรงของวงจรอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลอง จะเห็นว่าอินเวอร์เตอร์ที่ออกแบบไว้ทุกตัวให้ค่าแรงดัน สถานะสูง 5 โวลต์ และแรงดันสถานะต่ำที่ค่า 0 และค่าแรงดันขีดเริ่มของวงจรถี $(W/L)_p / (W/L)_n = (40/20)/(200/20), (40/20)/(160/20), (300/20)/(480/20)$ และ $(80/20)/(40/20)$ มีค่า 2.15, 2.15, 2.3 และ 2.6 ตามลำดับ

ผลของการจำลองแบบ

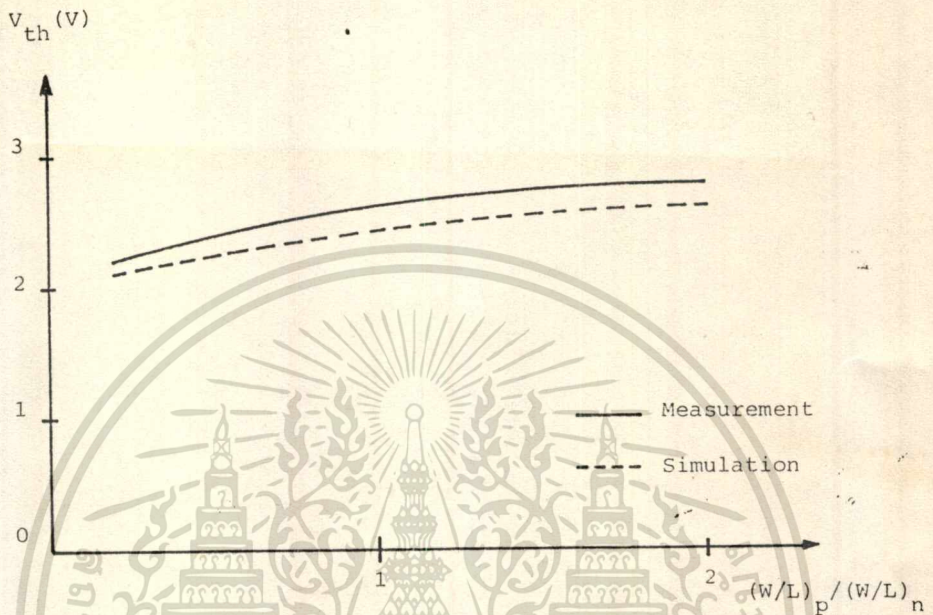
เราทำการจำลองแบบโดยใช้โปรแกรม PSPICE ที่มีค่าพารามิเตอร์ทางกายภาพดังในตอนี่ 5.3 และให้ค่าความกว้างต่อความยาวของช่องทางเดินกระแสเข้าไปทั้งพีมอส และเอ็นมอส เราจะได้ผลดังแสดงในรูปที่ 5.4-4



รูปที่ 5.4-4 แสดงผลการจำลองแบบคุณสมบัติทางไฟตรงของวงจรถอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าการณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

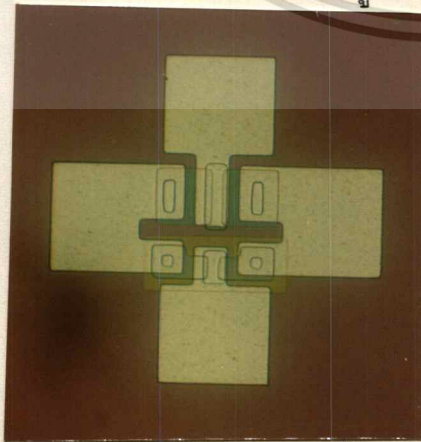
จากผลการจำลองแบบ ที่ค่าอัตราส่วน $(W/L)_p/(W/L)_n = (40/20)/(200/20)$, $(40/20)/(160/20)$, $(300/20)/(480/20)$ และ $(80/20)/(40/20)$ มีค่าแรงดันขีดเริ่มเป็น 2.2, 2.25, 2.45 และ 2.8 ตามลำดับ ผลของการเปรียบเทียบค่า V_{th} จากการวัด และจากการจำลองแบบ แสดงได้ดังรูป 5.4-5 เราจะเห็นว่า ค่าผิดพลาดมีค่าประมาณ 4 %



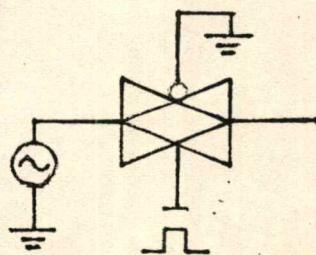
รูปที่ 5.4-5 แสดงการเปรียบเทียบค่าแรงดันขีดเริ่มจากการวัดและการจำลองแบบของอินเวอร์เตอร์

5.5 การศึกษาการทำงานของทรานซิสชันเกตโดยโครงสร้างซีมอส

อุปกรณ์ทรานซิสชันเกตมีโครงสร้างที่ประกอบด้วยเอ็นเมอส และมีมอสอย่างละหนึ่งตัว ซึ่งเป็นโครงสร้างอย่างง่าย จึงเป็นตัวที่เราทำการศึกษาต่อมา และเราต้องการดูการทำงานของทรานซิสชันเกตว่าสามารถทำงาน ได้ถูกต้องตามฟังก์ชันหรือไม่



ก. ภาพถ่ายด้านบนของทรานซิสชันเกต



ข. วงจรวัดคุณสมบัติ

รูปที่ 5.5-1 แสดงภาพด้านบนของทรานซิสชันเกตและวงจรที่ใช้วัดคุณสมบัติ

การออกแบบ ทราวมิสชันเกท เราออกแบบโดยค่า $(W/L)_p / (W/L)_n = (100/20)/(40/20)$ โดยภาพถ่ายด้านบนของอุปกรณ์ที่สร้างเสร็จแล้วดังแสดง ได้ดังรูป 5.5-1ก.

การทดลองและผลการทดลอง

เรานำเอาทราวมิสชันมาวัดคุณสมบัติโดยวงจรที่ใช้ในการวัดแสดง ได้ดังรูป 5.5-1ข. โดยเราป้อนสัญญาณความถี่ที่ขาควบคุมทราวมิสชันเกท C และ C̄ จากนั้นทางอินพุตให้ความถี่รูป ฟังก์ชันซายน์ 100 กิโลเฮิร์ต โดยผลการทดลองเปรียบเทียบเอาท์พุทและอินพุท แสดง ได้ดังรูป 5.5-2



รูปที่ 5.5-2 ผลการทดลองการทำงานของทราวมิสชันเกท

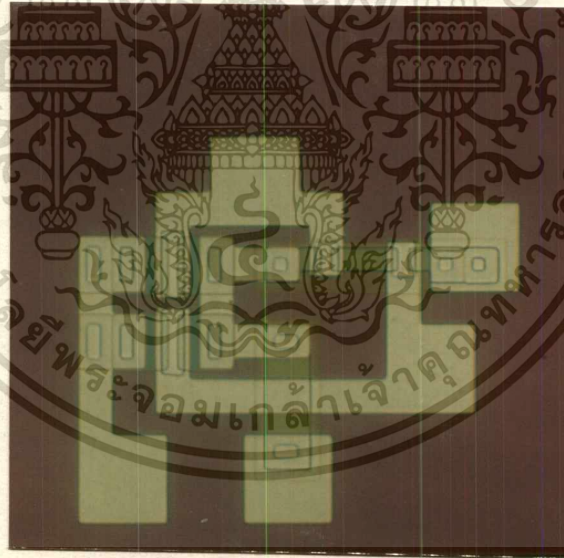
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลอง เมื่อเราป้อนอินพุต ขนาด $5 V_{p-p}$ เข้าไปทางด้านเอาต์พุต จะ ได้สัญญาณที่มีความถี่ และขนาด $5 V_{p-p}$ ตามสัญญาณควบคุมที่ $C = 1 \bar{C} = 0$ และในกรณี $C = 0 \bar{C} = 1$ ทางเอาต์พุตจะไม่ส่งผ่านสัญญาณ แต่จากการทดลอง จะเห็นว่า มีสัญญาณขนาดเล็ก ๆ ประมวล ซึ่งเราถือว่าเป็นค่าที่น้อยมาก เข้าใกล้สถานะ 0 ดังนั้นทรานซิสชันเกทสามารถที่จะทำงาน ได้ผลเป็นที่น่าพอใจ

5.6 การศึกษาคุณสมบัติทางไฟตรงของวงจรรแนดเกท

วงจรรพื้นฐานทางดิจิตอลที่จะทำการศึกษาคือ วงจรรแนดเกท เนื่องจากว่า วงจรรแนดเกทเป็นวงจรรลอจิกพื้นฐาน ที่จะไปประกอบทำเป็นวงจรรดิจิตอลอื่น ๆ ในหัวข้อนี้เราจะ ทำการศึกษาคูณสมบัติทางไฟตรงของวงจรรนอร์เกท

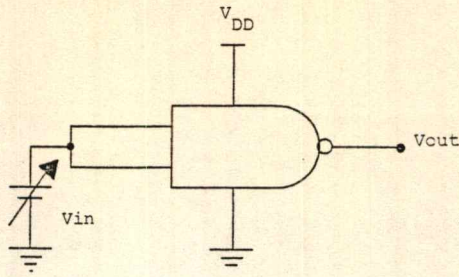
การออกแบบ เราทำการออกแบบวงจรรนอร์เกท ที่ให้ได้ค่าแรงดันขั้วเริ่มของวงจรร V_{th} ค่าแตกต่าง โดยออกแบบค่าอัตราส่วน $(W/L)_p / (W/L)_n$ ที่ค่าต่างๆ รูปที่ 5.6-1 แสดงภาพถ่าย ด้านบน ของวงจรรนอร์เกท ที่สร้างเสร็จแล้วจากกระบวนการสร้าง



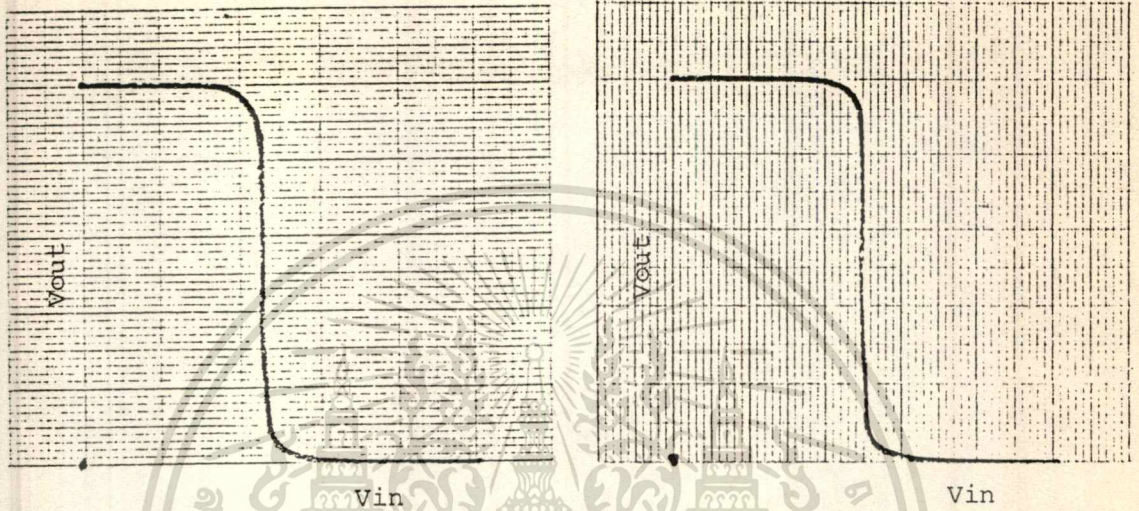
รูปที่ 5.6-1 แสดงภาพถ่ายด้านบนของวงจรรนอร์

การทดลองและผลการทดลอง

เรานำเอาวงจรรนอร์เกทที่สร้างได้ นำมาวัดคุณสมบัติ โดยวงจรรวัดคุณสมบัติแสดง ได้ดังรูปที่ 5.6-2 ในส่วนของอินพุตเราทำการช้อตเข้าด้วยกัน และให้แรงดันไฟเลี้ยง 5 โวลท์ เราทำการวัดคุณสมบัติทางไฟตรง โดยการค้อย ๆ เพิ่มอินพุตในวงจรรูป 5.6-2 และบันทึกผล ในเครื่องบันทึกสองแกน ผลของการทดลองแสดงได้ดังรูป 5.6-3

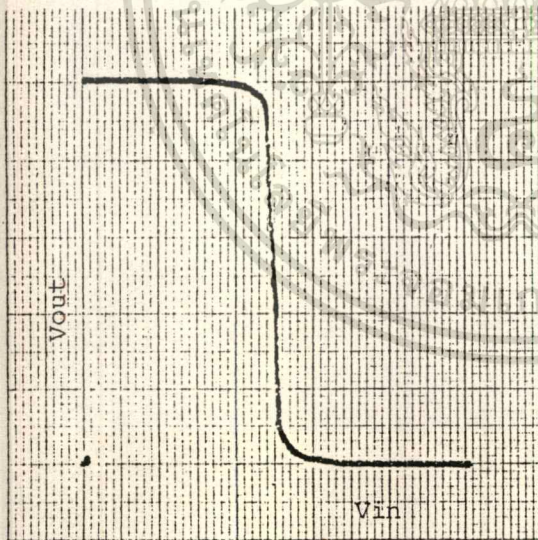


รูปที่ 5.6-2 แสดงวงจรวัดคุณสมบัติทางไฟตรงวงจรแนนด์เกท



$$(W/L)_p / (W/L)_n = (40/20) / (600/20)$$

$$(W/L)_p / (W/L)_n = (40/20) / (260/20)$$



$$(W/L)_p / (W/L)_n = (40/20) / (60/20)$$

Ver. : 1 V/div. Hor. : 1 V/div

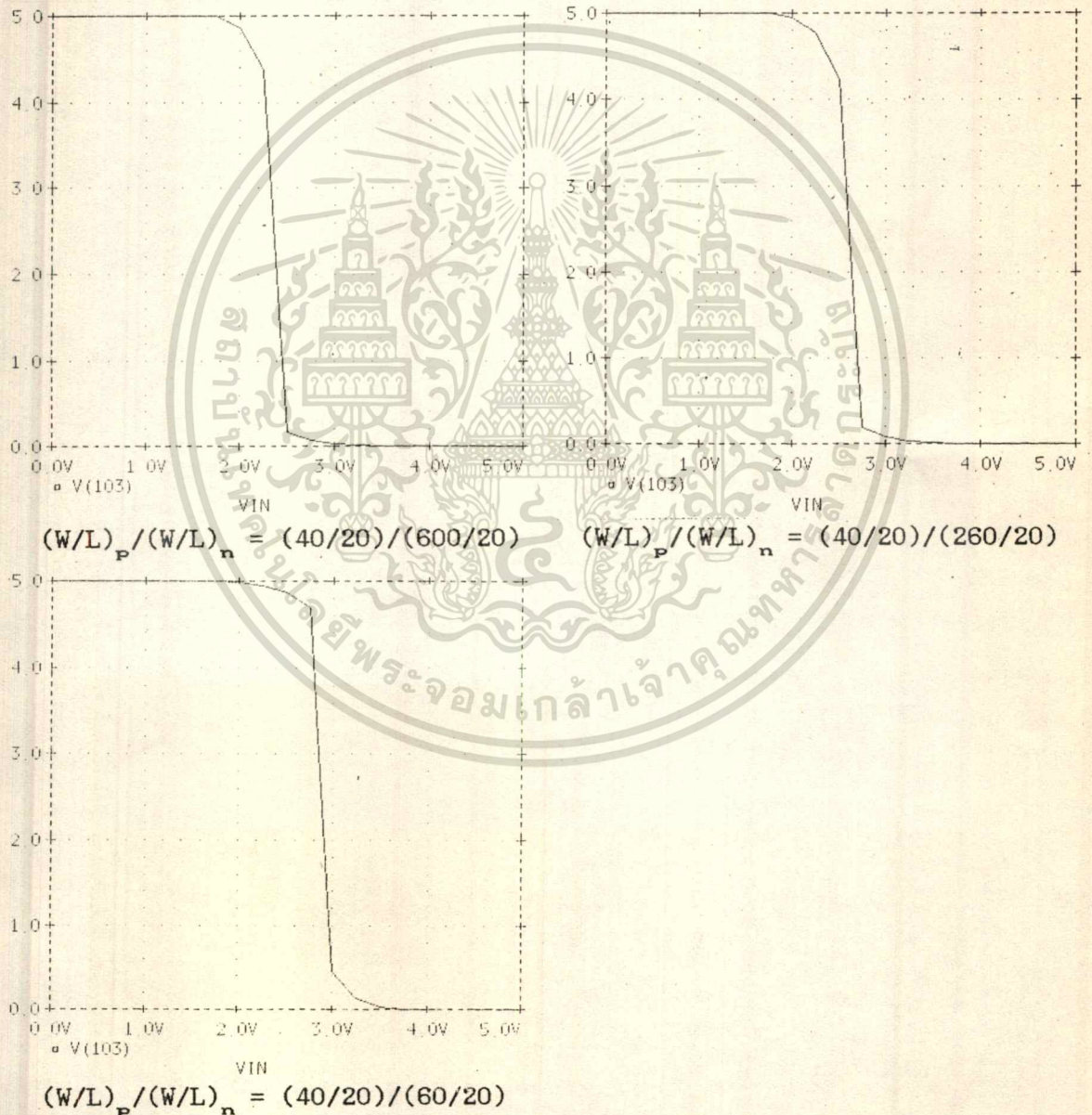
รูปที่ 5.6-3 แสดงคุณสมบัติทางไฟตรงของวงจรแนนด์เกท

จากผลการทดลองเราจะเห็นว่าระดับสัญญาณสถานะสูง และต่ำ มีค่าเท่ากับ 5 โวลต์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ 0 โวลต์ ค่าแรงดันขีดเริ่มของวงจร V_{th} ที่ $(W/L)_p/(W/L)_n = (40/20)/(600/20)$, $(40/20)/(260/20)$ และ $(40/20)/(60/20)$ มีค่าเท่ากับ 2.25, 2.45 และ 2.5 ตามลำดับ

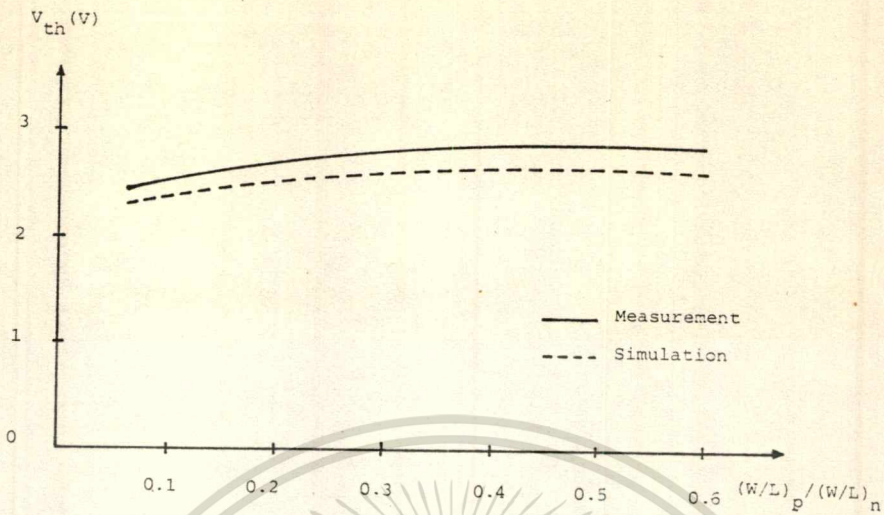
ผลของการจำลองแบบ

ผลของการจำลองแบบวงจรแอมพลิฟายเออร์สามารถแสดงได้ดังรูปที่ 5.6-4 โดยใช้ค่าพารามิเตอร์ $(W/L)_p/(W/L)_n$ ตามที่ได้ออกแบบไว้ และผลของการเปรียบเทียบค่าแรงดันขีดเริ่มของวงจรถูกแสดงได้ดังรูปที่ 5.6-5 โดยที่ $(W/L)_p/(W/L)_n = (40/20)/(600/20)$, $(40/20)/(260/20)$ และ $(40/20)/(60/20)$ มีค่าแรงดันขีดเริ่ม $V_{th} = 2.4, 2.6$ และ 2.85 ตามลำดับ



รูปที่ 5.6-4 แสดงผลการจำลองแบบคุณสมบัติทางไฟตรงวงจรรวมแอมพลิฟายเออร์

ผลของการเปรียบเทียบค่าแรงดัน V_{th} ของวงจร จากการทดลองและการจำลองแบบ แสดงได้ดังกราฟ 5.6-5 จะเห็นได้ว่ามีค่าผิดพลาดประมาณ 6 %



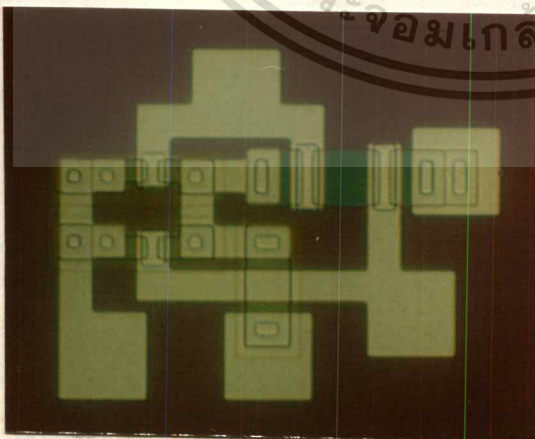
รูปที่ 5.6-5 กราฟเปรียบเทียบค่าแรงดันขีดเริ่มจากการวัดและการจำลองแบบ วงจรแนนด์

5.7 การศึกษาคุณสมบัติทางไฟตรงของวงจรรนอร์เกท

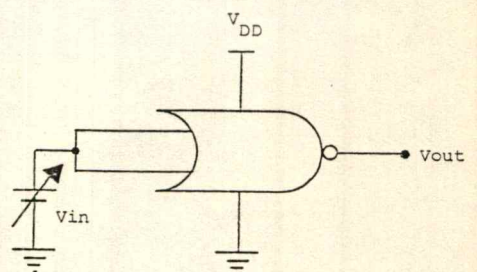
วงจรรพื้นฐานต่อไปที่เราจะศึกษา คือวงจรรนอร์เกท เพราะเป็นเกทพื้นฐานทางดิจิทัล ที่จะนำไปประกอบวงจรดิจิทัลอื่น ๆ คู่กับแนนด์เกท อินเวอร์เตอร์ และทรานมิสชันเกท ในหัวข้อนี้เราจะศึกษาคุณสมบัติทางไฟตรงของวงจรรนอร์เกทแบบซีมอส

การออกแบบ

วงจรรนอร์เกทที่ออกแบบจะทำให้ค่า V_{th} ค่าแตกต่างกัน ดังนั้นเราออกแบบที่อัตราส่วน $(W/L)_p / (W/L)_n$ ที่ค่าต่าง ๆ ภาพถ่ายด้านบนและวงจรรวัดแสดงได้ดังรูป 5.7-1



ก. ภาพถ่ายด้านบนวงจรรนอร์เกท



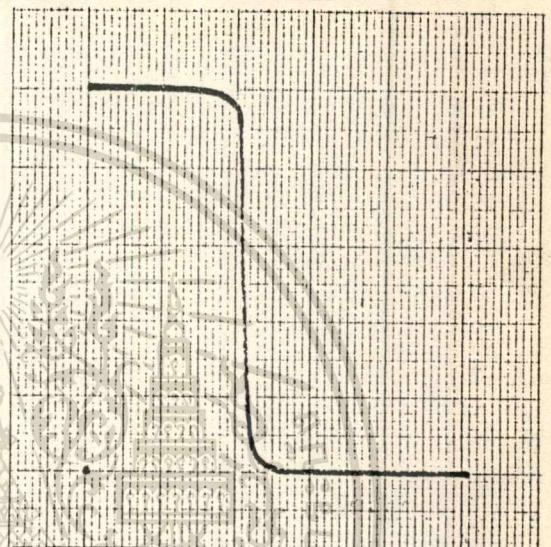
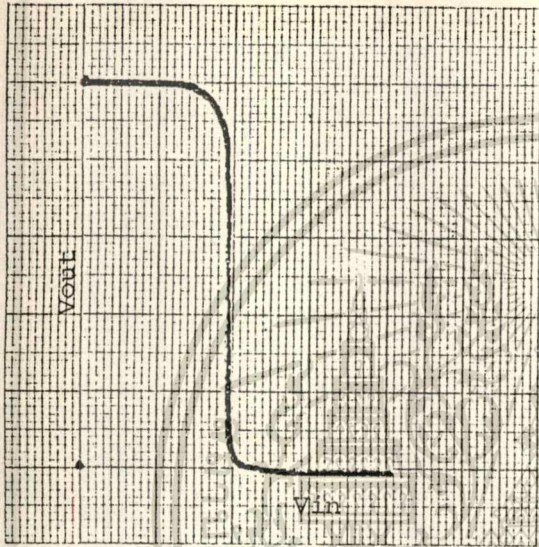
ข. วงจรรวัดคุณสมบัติ

รูปที่ 5.7-1 แสดงภาพถ่ายด้านบนวงจรรนอร์เกทและวงจรรวัดคุณสมบัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

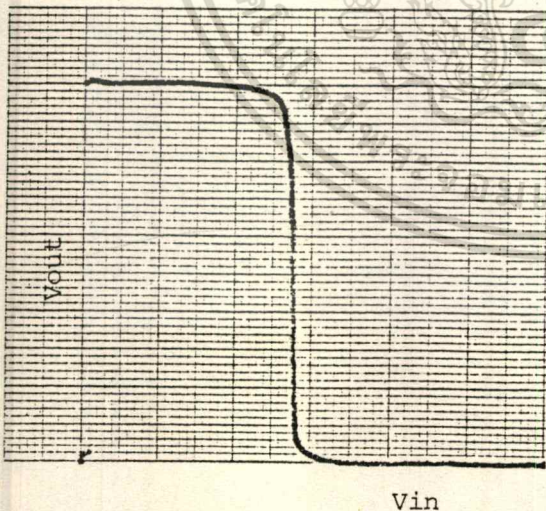
การทดลองและผลการทดลอง

เรานำเอาวงจรรวมที่ได้อาวัดคุณสมบัติทางไฟตรงโดยใช้วงจรการวัดดังรูปที่ 5.7-1 ที่ขั้วอินพุททั้งสองขั้วต่เข้าด้วยกัน จากนั้นใช้วงจรเดิมโดยที่อินพุทค่อย ๆ เพิ่มค่าแรงดันจากศูนย์ไปถึง 5 โวลต์ ผลของคุณสมบัติการส่งผ่านสัญญาณแรงดัน แสดงได้ดังรูป 5.7-2 จากผลการทดลองเราจะเห็นว่า ค่าแรงดันสถานะสูง V_{OH} มีค่าเท่ากับ 5 โวลต์ ค่าแรงดันสถานะต่ำ V_{OL} มีค่าเท่ากับศูนย์โวลต์ และค่าแรงดันขีดเริ่มของวงจรถิ $(W/L)_p / (W/L)_n = (40/20) / (40/20), (100/20) / (40/20)$ และ $(400/20)$ มีค่า 2.0, 2.1, 2.7 ตามลำดับ



$(W/L)_p / (W/L)_n = (40/20) / (40/20)$

$(W/L)_p / (W/L)_n = (100/20) / (40/20)$



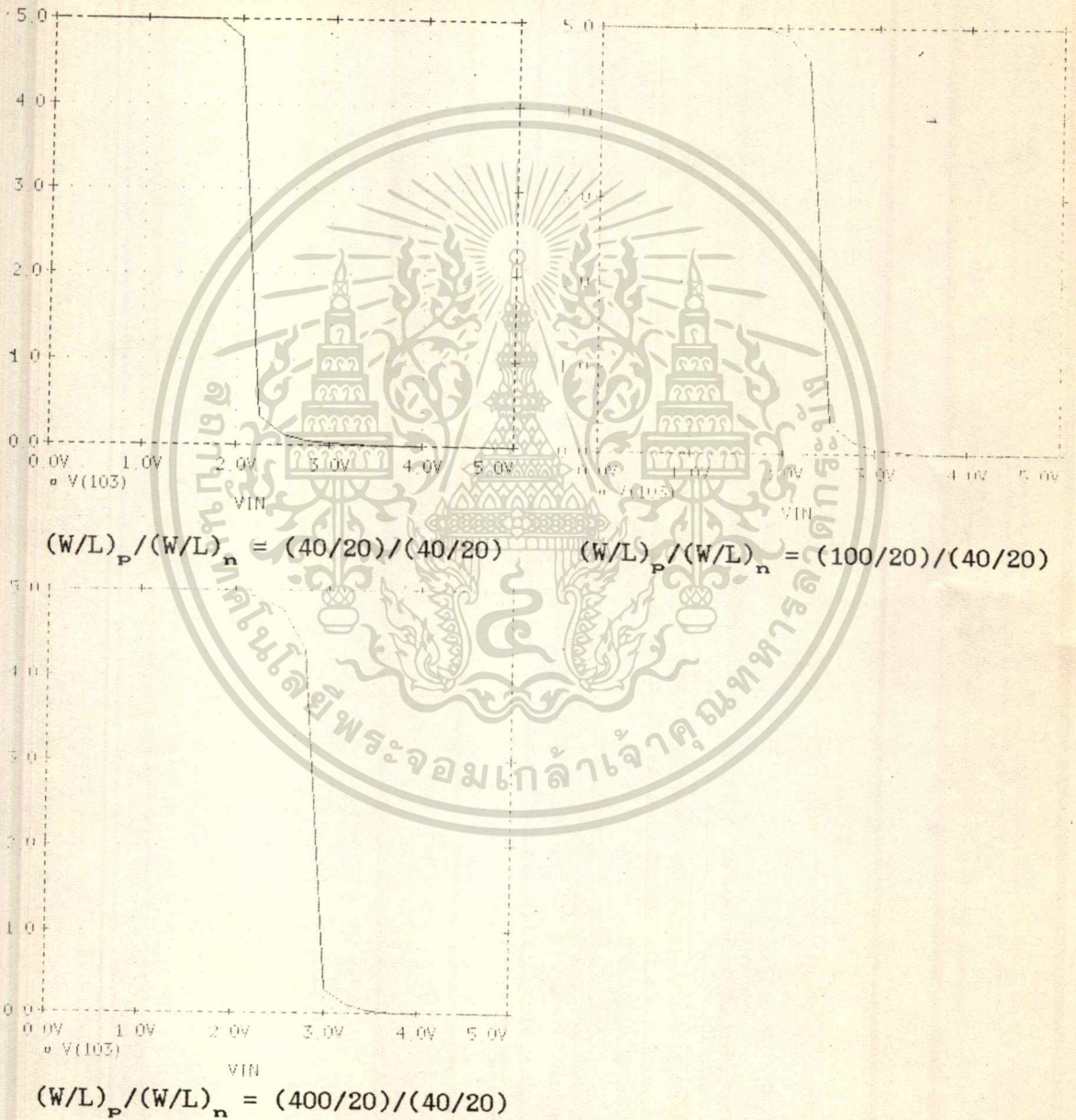
$(W/L)_p / (W/L)_n = (400/20) / (40/20)$

Ver. : 1 V/div. Hor. : 1 V/div.

รูปที่ 5.7-2 แสดงผลการทดลองคุณสมบัติทางไฟตรงของวงจรรวมที่

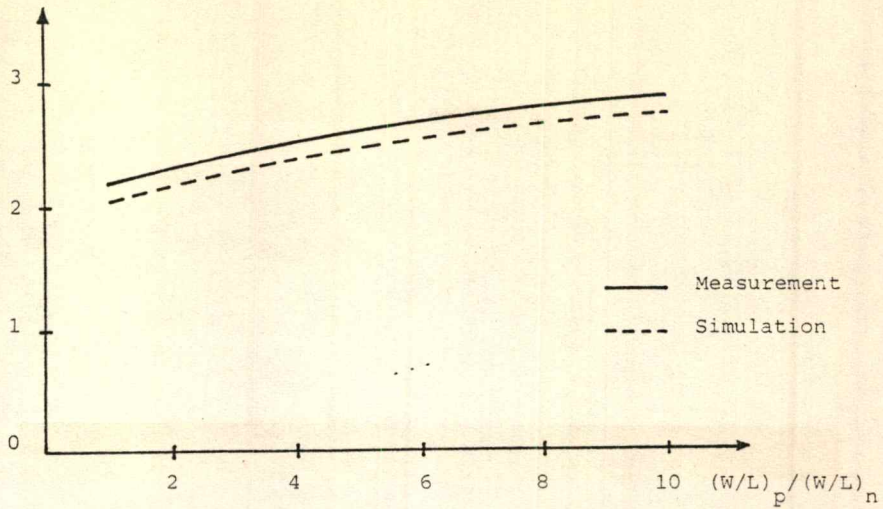
ผลการจำลองแบบ

ผลของการจำลองแบบวงจรรวมที่เกตแสดงได้ดังรูปที่ 5.7-3 จากการจำลองแบบที่ $(W/L)_p / (W/L)_n = (40/20) / (40/20), (100/20) / (49/20)$ และ $(400/20) / (40/20)$ ได้ค่าแรงดันขีดเริ่ม V_{th} มีค่า 2.2, 2.4, 2.85 ตามลำดับ ผลของการเปรียบเทียบค่าแรงดันขีดเริ่ม V_{th} จากการทดลองและการจำลองแบบ แสดงได้ดังรูป 5.7-4 จะเห็นว่ามีความต่างกันประมาณ 6 %



รูปที่ 5.7-3 แสดงผลการจำลองแบบคุณสมบัติทางไฟตรงวงจรรวมที่เกต

V_{th} (V)



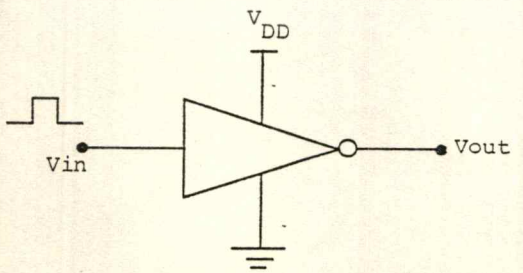
รูปที่ 5.7-4 ผลการเปรียบเทียบค่าแรงดันขีดเริ่มของวงจรถูกวัดและการจำลองแบบ

5.8 การศึกษาคงสมบัติทางสวิชชิงของซีมอสอินเวอร์เตอร์

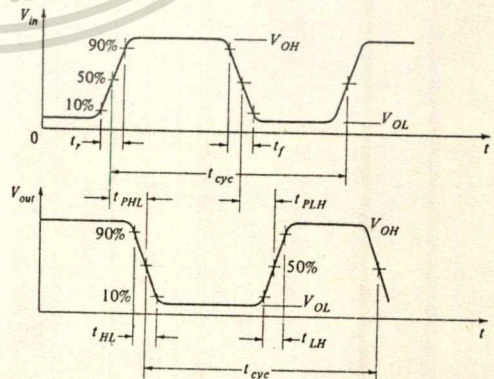
คงสมบัติทางสวิชชิงของวงจรถูกวัดเป็นคงสมบัติที่สำคัญนอกเหนือจากคงสมบัติทางไฟตรง เราจะทำการศึกษาคงสมบัติทางสวิชชิงเพื่อดูการตอบสนองความถี่ของวงจรถูกวัดแบบซีมอส การตอบสนองความถี่ของวงจรถูกวัดจะขึ้นอยู่กับลักษณะทางกายภาพ และขนาดพื้นที่ที่ใช้ในการสร้างวงจรถูกวัด ลวดลายมาส์กของวงจรถูกวัดเป็นสิ่งสำคัญในการกำหนดคงสมบัติทางสวิชชิง

การออกแบบ

เพื่อศึกษาคงสมบัติทางสวิชชิง เราทำการออกแบบลวดลายของวงจรถูกวัดตามกฎการออกแบบที่กำหนดขึ้นกับกระบวนการสร้าง โดยพยายามออกแบบให้วงจรถูกวัดมีขนาดเล็กเท่าที่จะทำได้ เพื่อให้ได้คงสมบัติทางสวิชชิงที่ดี แต่อย่างไรก็ตามเนื่องจากเราขยับการออกแบบที่เป็นมาตรฐานกฎการออกแบบ ดังนั้นลวดลายวงจรถูกวัดที่ออกแบบก็จะยังไม่ใช้ลวดลายที่เล็กที่สุดของเทคโนโลยีในห้องปฏิบัติการ ในการศึกษาผลทางสวิชชิงครั้งนี้ เราออกแบบอินเวอร์เตอร์ที่มีขนาด $(W/L)_p / (W/L)_n = (100/20) / (40/20)$



ก. วงจรถูกวัดคงสมบัติทางสวิชชิง



ข. คงสมบัติทางสวิชชิง

รูปที่ 5.8-1 แสดงวงจรถูกวัดคงสมบัติทางสวิชชิง

ผลการทดลอง

ผลการทดลองวัดค่าคุณสมบัติสวิชชิง เราใช้วงจรวัดค่ารูป 5.8-1ก. โดยที่บ่อนอินพุทของอินเวอร์เตอร์เป็นสัญญาณพัลส์เข้าไปที่ความถี่ที่เหมาะสม จากนั้นวัดค่าอินพุทเทียบกับเอาต์พุท ค่าที่เราวัดมีค่า t_r , t_f , ซึ่งการวัดค่าเหล่านี้แสดงได้ดังรูปที่ 5.8-1ข. ผลของคุณสมบัติสวิชชิงแสดงได้ด้วยรูปที่ 5.8-2



Ver. : 1 V/div. ; Hor. : 5 μ s/div.

รูปที่ 5.8-2 แสดงผลคุณสมบัติสวิชชิงของวงจรวัดอินเวอร์เตอร์จากการทดลอง เราสามารถสรุปค่าคุณสมบัติสวิชชิงได้ดังนี้

$$t_r = 3 \mu s$$

$$t_f = 2 \mu s$$

การจำลองแบบผลคุณสมบัติสวิชชิง

การจำลองแบบผลคุณสมบัติสวิชชิง เราใช้วิธีการคำนวณค่าตัวเก็บประจุในส่วนต่างๆ ของอินเวอร์เตอร์นำมารวมกันเป็นค่า C_{out} ในการจำลองแบบเราจะได้คิดค่าตัวเก็บประจุทั้งหมดคือ C_{out} มาต่อเป็นโหลดที่เอาต์พุทของวงจร และทำการจำลองแบบโดยป้อนค่าอินพุทที่เป็นพัลส์เข้าไปให้เหมาะสม หากค่าคุณสมบัติสวิชชิง โดยค่าตัวแปรอื่นยังคงเดิมเหมือนกับการจำลองแบบในคุณสมบัติทางไฟตรง เพียงเพิ่มค่า C_{out} ต่อที่เอาต์พุทของวงจร

ในการคำนวณหาค่า C_{out} เราต้องคิดค่าตัวเก็บประจุในแต่ละส่วน จากนั้นนำค่าเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มารวมกันจะได้ค่า C_{out} ค่าตัวเก็บประจุจะขึ้นอยู่กับลวดลายของมาส์ก ซึ่งวิธีการคิดค่าตัวเก็บประจุในส่วนต่าง ๆ แสดงได้ดังนี้

- การหาค่าตัวเก็บประจุที่เกิดขึ้นในส่วนเกตออกไซด์

เราสามารถคำนวณหาค่าตัวเก็บประจุของส่วนเกตออกไซด์ได้โดยคำนวณจากค่าความจุไฟฟ้าต่อหน่วยพื้นที่ คูณกับค่าพื้นที่ในส่วนเกตทั้งหมด รูปที่ 5.8-3ก. เป็นรูปลวดลายมาส์กของอินเวอร์เตอร์ ซึ่งในส่วนที่เป็นส่วนแรงเงา แสดงถึงพื้นที่ในส่วนเกตทั้งหมด

จากการคำนวณเราจะได้ว่า

$$C_g = C_{ox} \cdot A_g$$

$$= 2.57E-12 \text{ F}$$

- การหาค่าตัวเก็บประจุในส่วนของออกไซด์ทั่วไป

การหาค่าตัวเก็บประจุในส่วนนี้คิดทำนองเดียวกับค่าตัวเก็บประจุในส่วนเกตออกไซด์ รูปที่ 5.8-3ข. ในส่วนแรงเงาแสดงส่วนที่เป็นพื้นที่ของโครงสร้าง ในส่วนตัวเก็บประจุของออกไซด์ทั่วไป

เราสามารถหาค่าตัวเก็บประจุได้โดย

$$C_f = C_{ox} \cdot A_f$$

$$= 6E-12 \text{ F}$$

- การหาตัวเก็บประจุในส่วนของรอยต่อ $n^+ - p - well$ ในส่วนเดรน-ซอสของ

เอ็มมอส

ในการหาค่าตัวเก็บประจुरอยต่อในส่วนของเดรน-ซอส เราจะต้องคิดในส่วนพื้นที่เดรน-ซอส ที่แพร่ลงไปใ้ในแผ่นซิลิกอนฐานรองทั้งหมด คือ บริเวณพื้นผิว ด้านล่าง และด้านขอบที่ซบลึก ดังรูป 5.8-3ค. พื้นที่ทั้งหมดคือ

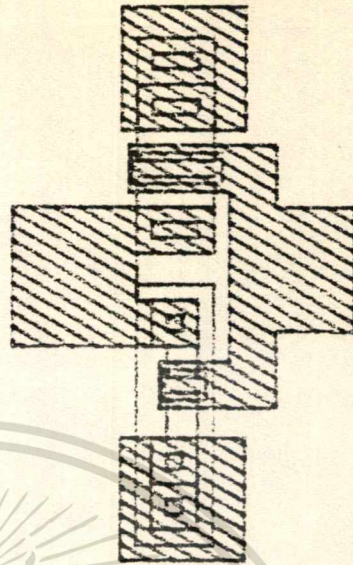
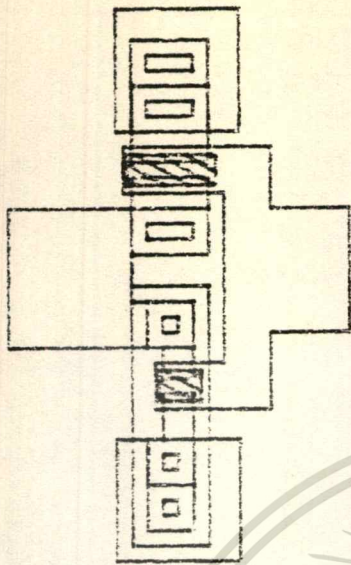
$$A = A_{bottom} + A_{side\ wall}$$

และโดยการประมาณว่าค่า $A_{side\ wall}$ มีค่าน้อยเมื่อเทียบกับพื้นที่ A_{bottom} ดังนั้น

$$A \approx A_{bottom}$$

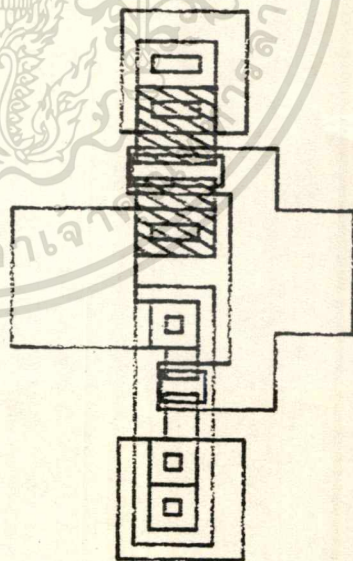
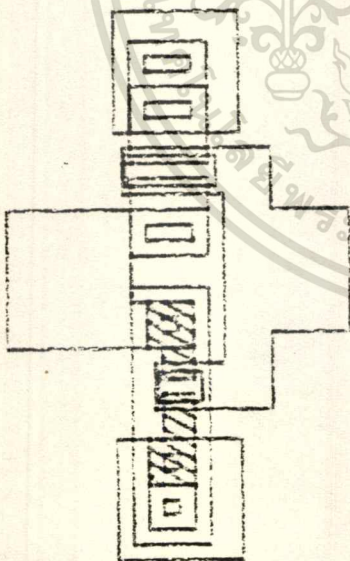
ค่าตัวเก็บประจุในส่วนเดรน-ซอส ของเอ็มมอส หาได้โดย

$$C_{NMOS} = A \cdot C_{bottom}$$



ก. พื้นที่ส่วนเกท

ข. พื้นที่ส่วนอลูมิเนียม



ค. พื้นที่ NMOS

ง. พื้นที่ PMOS

รูปที่ 5.8-3 แสดงพื้นที่ค่าตัวเก็บประจุวงจรรวมอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยค่า C_{bottom} เราวัดได้จากการทดลองที่ 5.1-2 โดยค่าเท่ากับรูปที่ 5.8-3ง. แสดงให้เห็นพื้นที่ในส่วนของเอ็นมอส โดยแทนด้วยพื้นที่ในส่วนแรงเงาจากการคำนวณเราได้ว่า

$$C_{NMOS} = 2.4E-12 \text{ F}$$

- การหาค่าตัวเก็บประจุในส่วนพื้นที่ เดรน-ซอส ของพีมอส

หลักการคำนวณหาค่าตัวเก็บประจุในส่วนเดรน-ซอส ของพีมอสเราใช้หลักการเดียวกับหลักการหาตัวเก็บประจุในส่วนของเดรน-ซอส ของเอ็นมอส

รูปที่ 5.8-3จ. แสดงส่วนของพื้นที่ เดรน-ซอส ของพีมอสโดยแสดงในส่วนของพื้นที่ที่แรงเงา ค่า C_{bottom} ที่วัดได้จากการทดลองที่ 5.1-2 มีค่า ดังนี้

$$C_{PMOS} = A \cdot C_{bottom} = 1.14E-12 \text{ F}$$

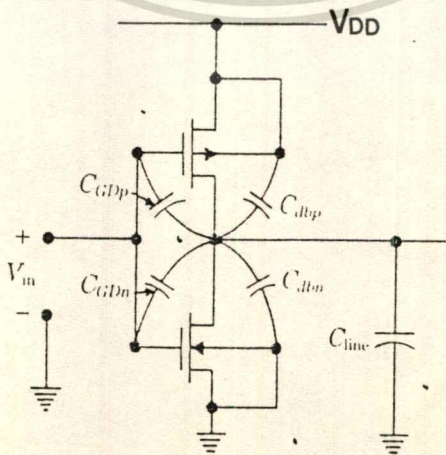
ผลการจำลองแบบ

ในการจำลองแบบเราใช้วงจรเสมือนดังรูป 5.8-4 โดยที่ขั้วเอาต์พุตจะมีค่า C_{out} ต่ออยู่โดยค่า C_{out} เราหาได้จากผลรวมค่าตัวเก็บประจุในส่วนต่าง ๆ ในที่นี้

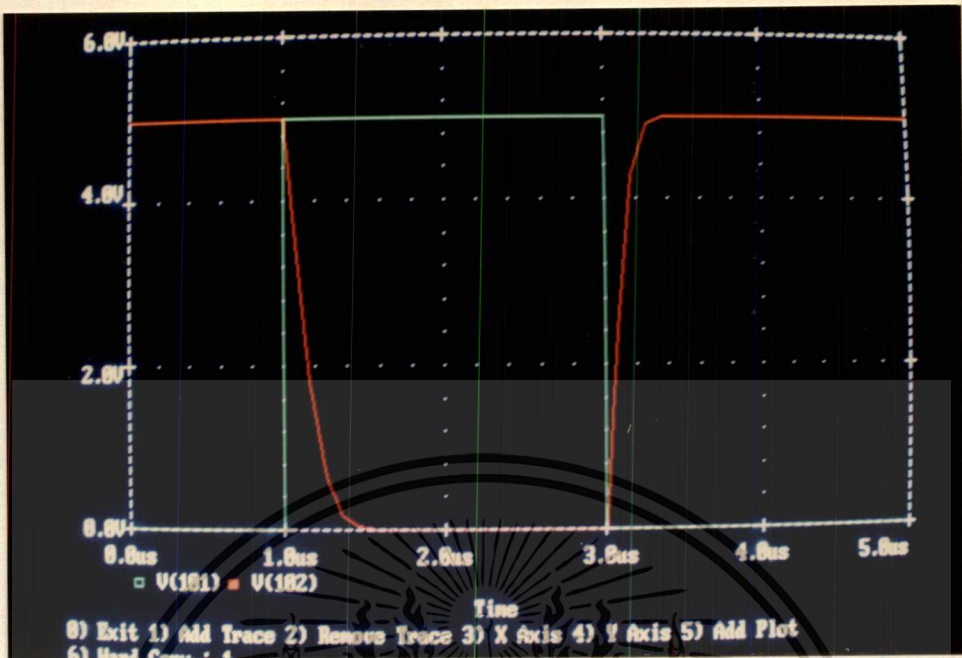
$$C_{out} = 1.2E-11 \text{ F}/\mu\text{m}^2$$

ผลของการจำลองแบบ แสดงได้ดังรูป 5.8-5 ซึ่งจากการจำลองแบบเราสรุปได้

$$t_r = 0.2 \mu\text{s}$$
$$t_f = 0.26 \mu\text{s}$$



รูปที่ 5.8-4 แสดงวงจรเสมือนอินเวอร์เตอร์ที่ใช้ในการจำลองแบบ



รูปที่ 5.8-5 แสดงผลการจำลองแบบคณสมบัติสวิชชิงของวงจรถินเวอ์เตอร์

ผลการเปรียบเทียบค่าความแตกต่างจะ ได้ว่าค่าที่ได้จากการวัดมีค่ามากกว่าการจำลองแบบประมาณ 10 เท่า

5.9 การศึกษาคุณสมบัติทางสวิชชิงของทรานซิสชันเกท

การศึกษาคุณสมบัติทางสวิชชิงของทรานซิสชันเกท เราทำการออกแบบค่าอัตราส่วนความกว้างต่อความยาวช่องทางเดินกระแส $(W/L)_p / (W/L)_n = (100/20)_p / (40/20)_n$

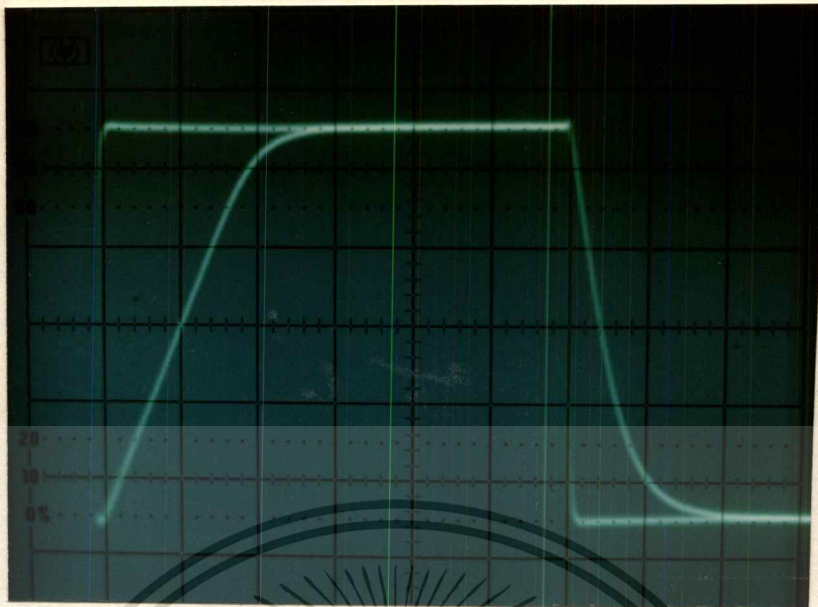
การทดลองและผลการทดลอง

วงจรถที่ใช้ในการวัดค่าคุณสมบัติทางสวิชชิง เหมือนกับวงจรถินเวอ์เตอร์ และผลการทดลองแสดงได้ดังรูปที่ 5.9-1

จากผลการทดลองเราสามารถสรุปค่าคุณสมบัติทางสวิชชิง ได้ดังนี้

$$t_r = 3.2 \mu s$$

$$t_f = 1.8 \mu s$$



Ver. : 1 V/div. ; Hor. : 2 μ s/div.

รูปที่ 5.9-1 แสดงผลคุณสมบัติสวิชชิงทรานซิสชันเกท

ผลการจำลองแบบ

การจำลองแบบเราสามารถคำนวณค่า C_{out} ของวงจรถานส์มิสชันเกทแบบซีมอส โดยการหาค่าตัวเก็บประจุในส่วนต่าง ๆ ดังที่เคยกล่าวไว้แล้ว รูปที่ 5.9-2 เป็นรูปแสดงพื้นที่ที่ค่าตัวเก็บประจุในส่วนต่าง ๆ ของทรานซิสชันเกท และเราสามารถคำนวณได้ว่า

$$C_g = 2.57E-12 \text{ F}/\mu\text{m}^2$$

$$C_f = 6.4E-12 \text{ F}/\mu\text{m}^2$$

$$C_{NMOS} = 2.39E-12 \text{ F}/\mu\text{m}^2$$

$$C_{PMOS} = 1.14E-12 \text{ F}/\mu\text{m}^2$$

$$C_{out} = 1.25E-11 \text{ F}/\mu\text{m}^2$$

ผลของการจำลองแบบแสดงได้ดังรูป 5.9-3

จากผลการจำลองแบบเราสามารถสรุปค่าคุณสมบัติทางสวิชชิงของทรานซิสชันเกทได้

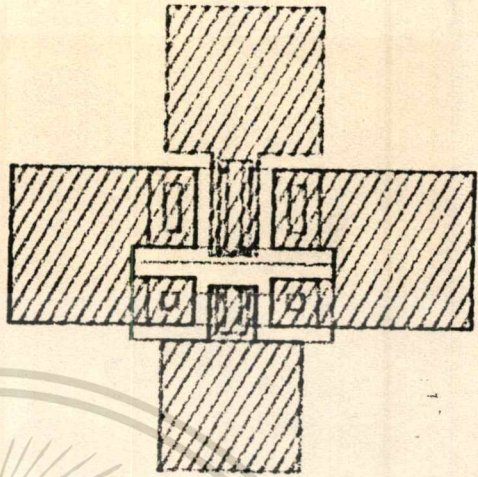
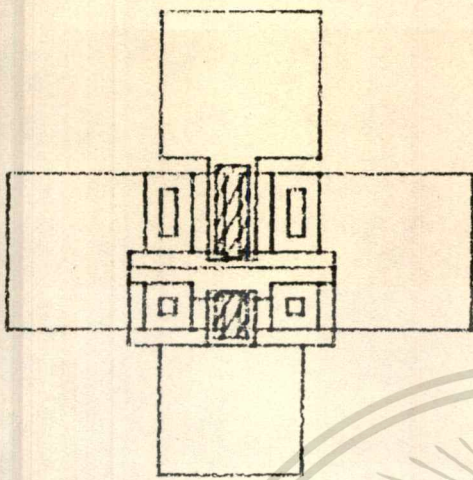
ดังนี้

$$t_r = 0.4 \mu\text{s}$$

$$t_f = 0.23 \mu\text{s}$$

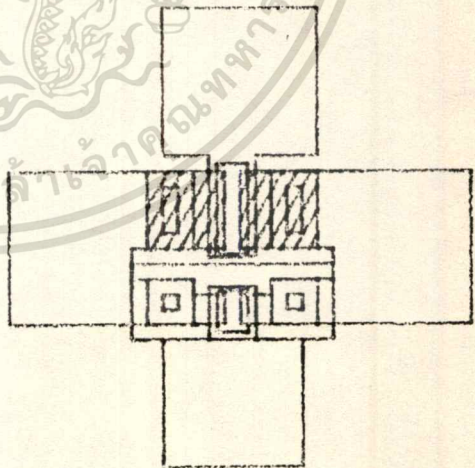
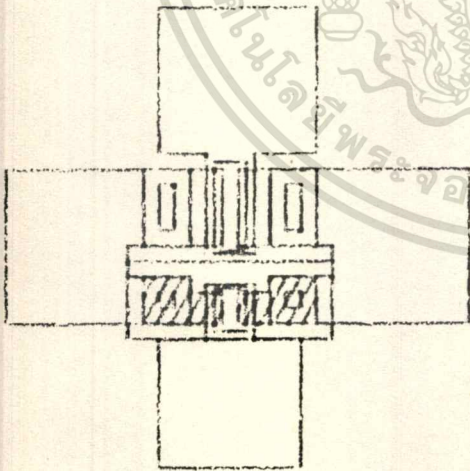
และผลการเปรียบเทียบระหว่างการวัดมีค่ามากกว่าการจำลองแบบประมาณ 10 เท่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. พื้นที่ส่วนเกต

ข. พื้นที่ส่วนอลูมิเนียม

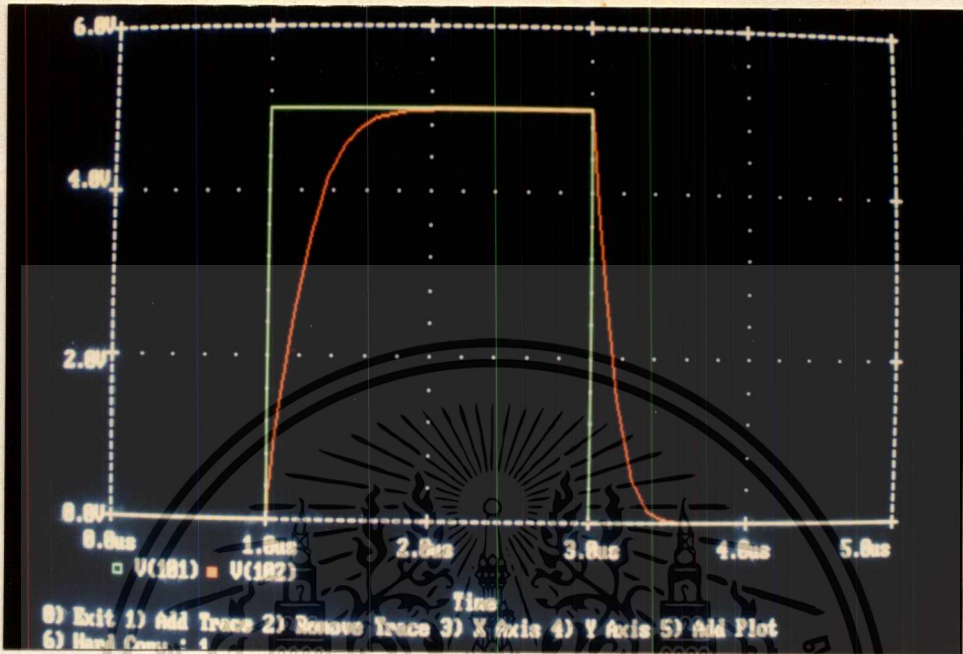


ค. พื้นที่ NMOS

ง. พื้นที่ PMOS

รูปที่ 5.9-2 แสดงพื้นที่ค่าตัวเก็บประจุวงจรรานมิสชั้นเกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.9-3 แสดงผลการจำลองแบบคุณสมบัติสวิชชิงทรานส์มิสชันเกท

5.10 การศึกษาคุณสมบัติทางสวิชชิงของวงจรแนตเกท

การศึกษาคุณสมบัติทางสวิชชิงของวงจรแนตเกท เราออกแบบอัตราส่วน (W/L)_p /

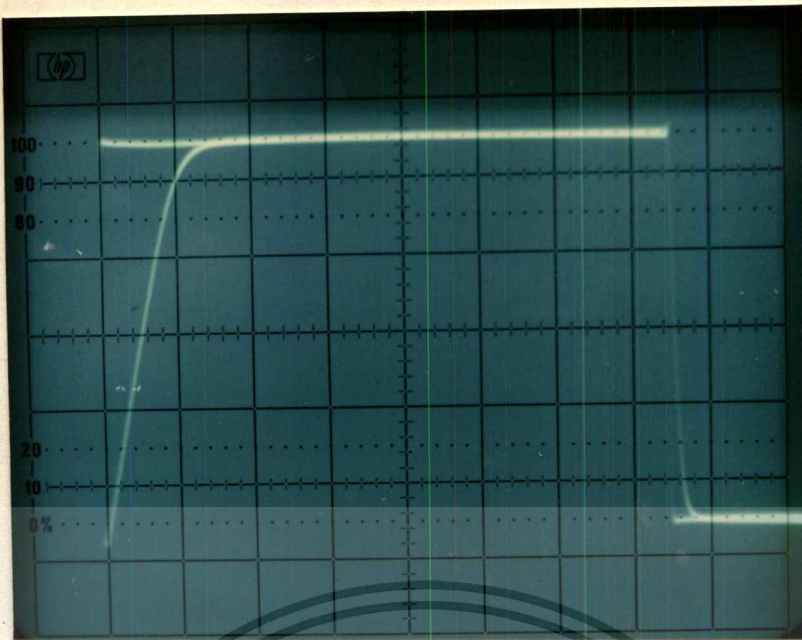
$$(W/L)_n = (100/20)_p / (40/20)_n$$

ผลการทดลอง

เราใช้จวรวัดเหมือนกับการวัดเดิม และผลการทดลองแสดงได้ดังรูป 5.10-1 จากผลการทดลอง เราสรุปคุณสมบัติทางสวิชชิงได้ดังนี้

$$t_r = 1 \mu s$$

$$t_f = 4 \mu s$$



Ver. : 1 V/div. ; Hor. : 5 μ s/div.

รูปที่ 5.10-1 แสดงผลคูณสมบัติสวิชชิงวงจรแนนด์เกท

ผลของการจำลองแบบ

จากหลักการเดิม เราสามารถหาค่า C_{out} ที่ต่อในส่วนเอาต์พุต รูปที่ 5.10-2 แสดงส่วนพื้นที่ในการหาค่าตัวเก็บประจุส่วนต่าง ๆ และค่าตัวเก็บประจุในส่วนต่าง ๆ สรุปได้ดังนี้

$$C_g = 5.12E-12 \text{ F}/\mu\text{m}^2$$

$$C_f = 1.04E-11 \text{ F}/\mu\text{m}^2$$

$$C_{NMOS} = 3.5E-12 \text{ F}/\mu\text{m}^2$$

$$C_{PMOS} = 2.28E-12 \text{ F}/\mu\text{m}^2$$

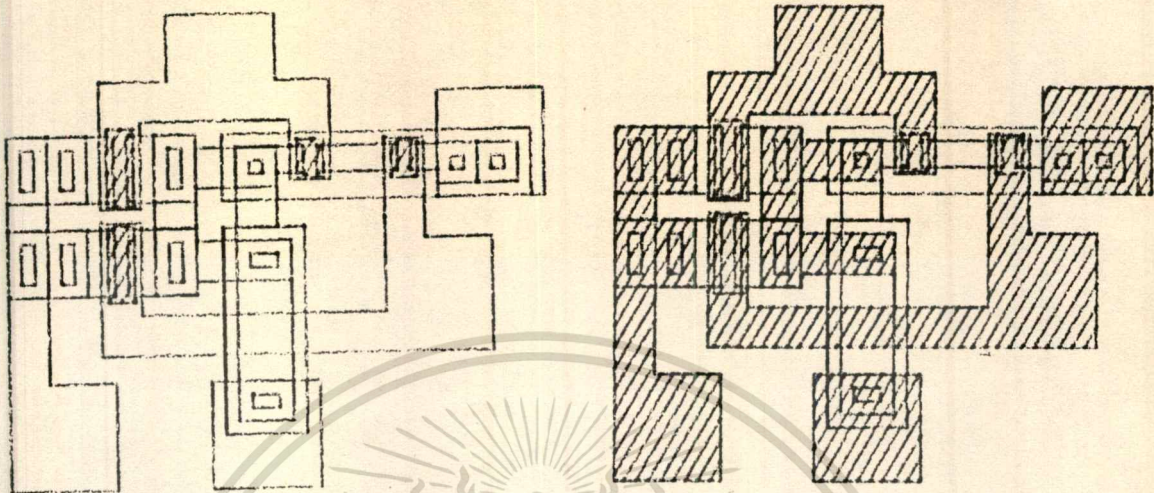
$$C_{out} = 2.13E-11 \text{ F}/\mu\text{m}^2$$

ผลของการจำลองแบบ แสดงได้ดังรูป 5.10-3

$$t_r = 0.2 \mu\text{s}$$

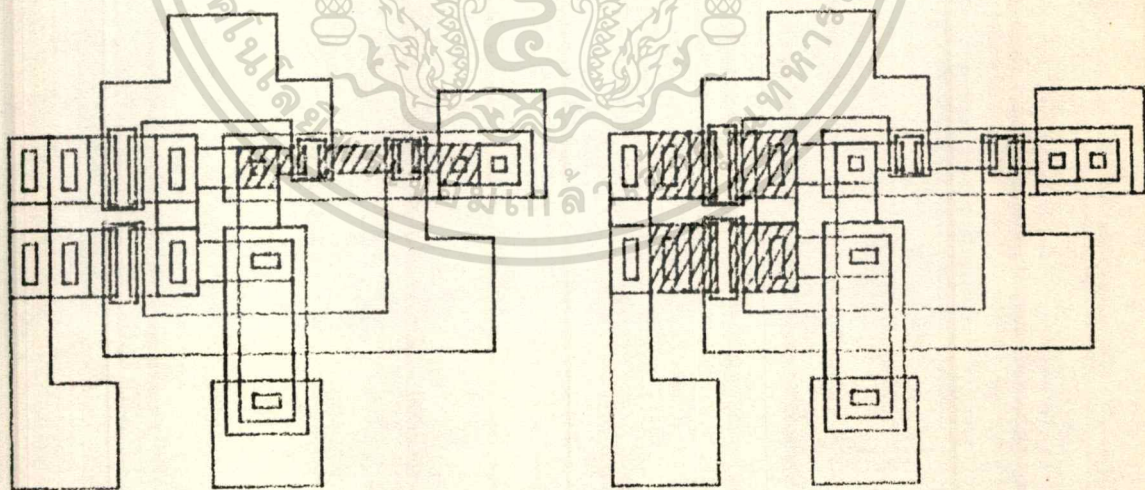
$$t_f = 1.2 \mu\text{s}$$

จากการเปรียบเทียบค่าที่ได้จากการวัดมีค่ามากกว่าการจำลองแบบประมาณ 5 เท่า



ก. พื้นที่ส่วนเกท

ข. พื้นที่ส่วนเออลูมิเนียม

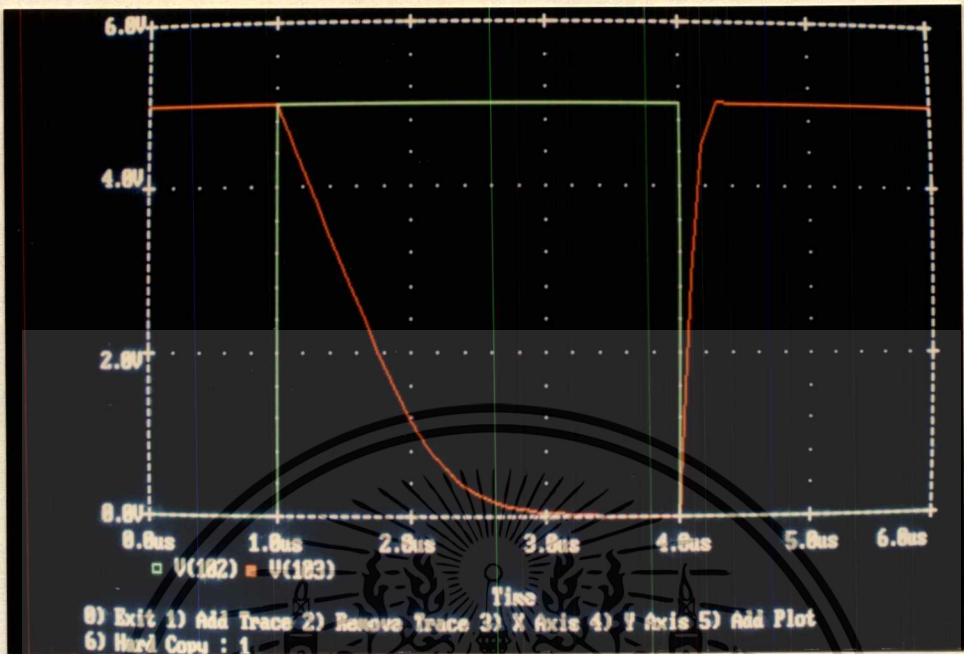


ค. พื้นที่ NMOS

ง. พื้นที่ PMOS

รูปที่ 5.10-2 แสดงพื้นที่ค่าตัวเก็บประจุวงจรรวมเกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.10-3 แสดงผลการจำลองแบบคุณสมบัติสวิชชิง วงจรแนนด์เกต

5.11 การศึกษาคุณสมบัติทางสวิชชิงของวงจรรนอร์เกต

วงจรรนอร์เกต เราออกแบบให้มีอัตราส่วน $(W/L)_p / (W/L)_n = (100/20) / (40/20)$

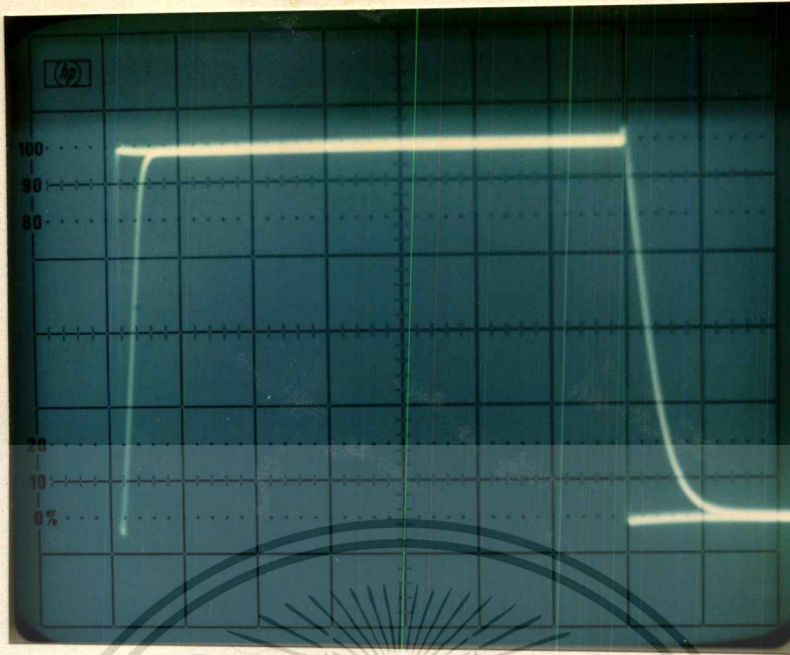
ผลการทดลอง

วงจรถ่ายใช้วัสดุคุณสมบัติทางสวิชชิง เหมือนกับการวัดในวงจรรแนนด์เกต ผลการทดลอง แสดงได้ดังรูป 5.11-1

จากผลการทดลอง เราสรุปค่าคุณสมบัติทางสวิชชิง ได้ดังนี้

$$t_r = 3.2 \mu s$$

$$t_f = 1.5 \mu s$$



Ver. : 1 V/div. ; Hor. : 5 μ s/div.

รูปที่ 5.11-1 แสดงผลการจำลองแบบคุณสมบัติสวิชชิงวงจรรวมเออร์เกท

ผลการจำลองแบบ

รูปที่ 5.11-2 แสดงพื้นที่ตัวเก็บประจุในส่วนต่าง ๆ และค่าตัวเก็บประจุในส่วนต่าง ๆ แสดงได้ดังนี้

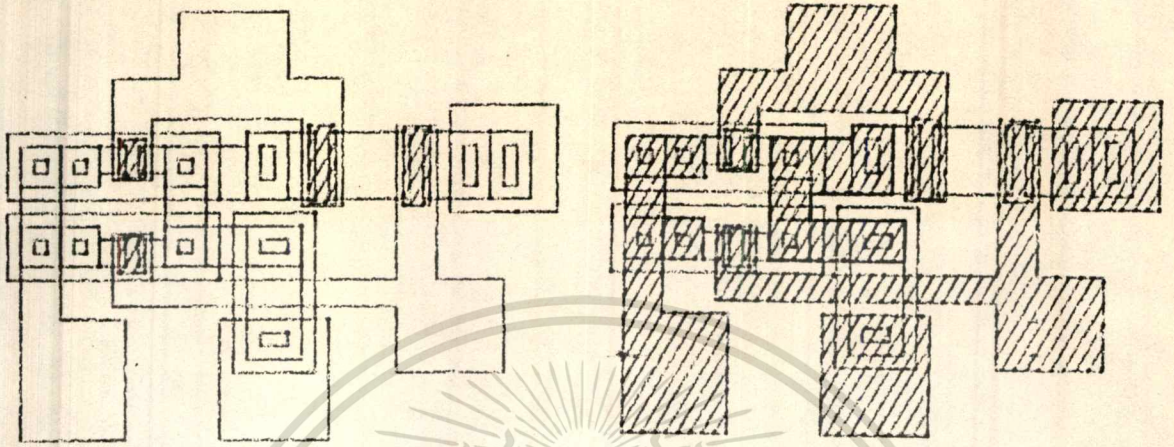
$$\begin{aligned}
 C_g &= 5.12E-12 \text{ F}/\mu\text{m}^2 \\
 C_f &= 1.04E-11 \text{ F}/\mu\text{m}^2 \\
 C_{\text{NMOS}} &= 4.76E-12 \text{ F}/\mu\text{m}^2 \\
 C_{\text{PMOS}} &= 1.82E-12 \text{ F}/\mu\text{m}^2 \\
 C_{\text{out}} &= 2.2E-11 \text{ F}/\mu\text{m}^2
 \end{aligned}$$

ผลของการจำลองแบบ แสดงได้ดังรูป 5.11-3

จากผลการจำลอง เราสรุปค่าคุณสมบัติทางสวิชชิง ได้ดังนี้

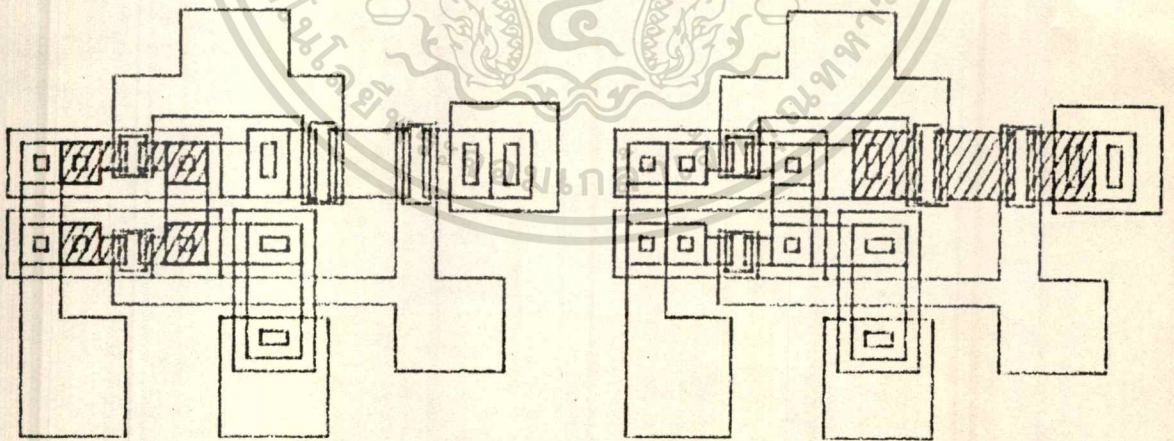
$$\begin{aligned}
 t_{\text{r}} &= 0.7 \mu\text{s} \\
 t_{\text{f}} &= 0.3 \mu\text{s}
 \end{aligned}$$

จากการเปรียบเทียบค่าที่ได้จากการวัดมีค่ามากกว่าการจำลองแบบประมาณ 5 เท่า



ก. พื้นที่ส่วนเกา

ข. พื้นที่ส่วนอลมเนียม



ค. พื้นที่ NMOS

ง. พื้นที่ PMOS

รูปที่ 5.11-3 แสดงพื้นที่ค่าตัวเก็บประจุวงจรรนอร์เกา

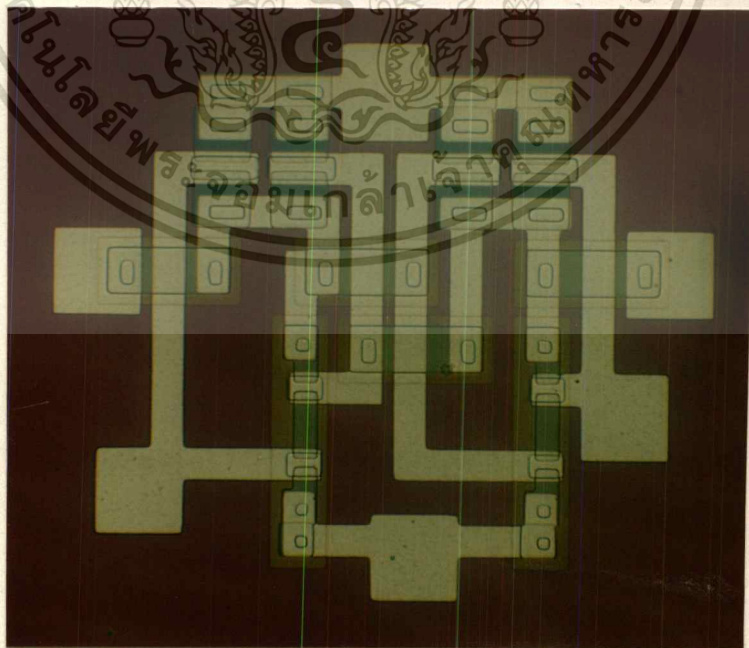
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.11-3 แสดงผลการจำลองแบบคุณสมบัติสวิชชิงวงจรถนอร์เกต

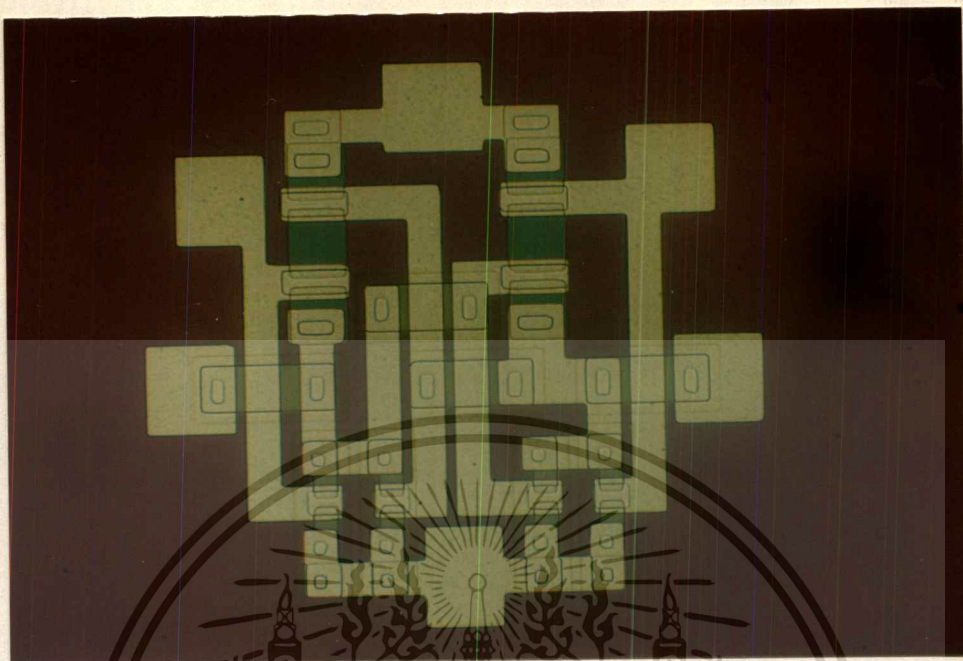
5.12 การศึกษาคุณสมบัติทางสวิชชิงของวงจรถนอร์เกต

วงจรถนอร์เกตที่ทำการศึกษานั้น เราทำการศึกษาวงจร RS ฟลิปฟลอป และวงจรถนอร์เกต ฟลิปฟลอป วงจรถนอร์เกต ฟลิปฟลอปเรานำเอาวงจรถนอร์เกต และนอร์เกตมาประกอบกัน สำหรับค่าอัตราส่วน $(W/L)_p / (W/L)_n$ ในวงจรถนอร์เกตทั้งสองคือ $(100/20) / (40/20)$ รูปภาพถ่ายด้านบนของวงจรถนอร์เกตแสดงได้ ดังรูป 5.12-1, 5.12-2 และ 5.12-3

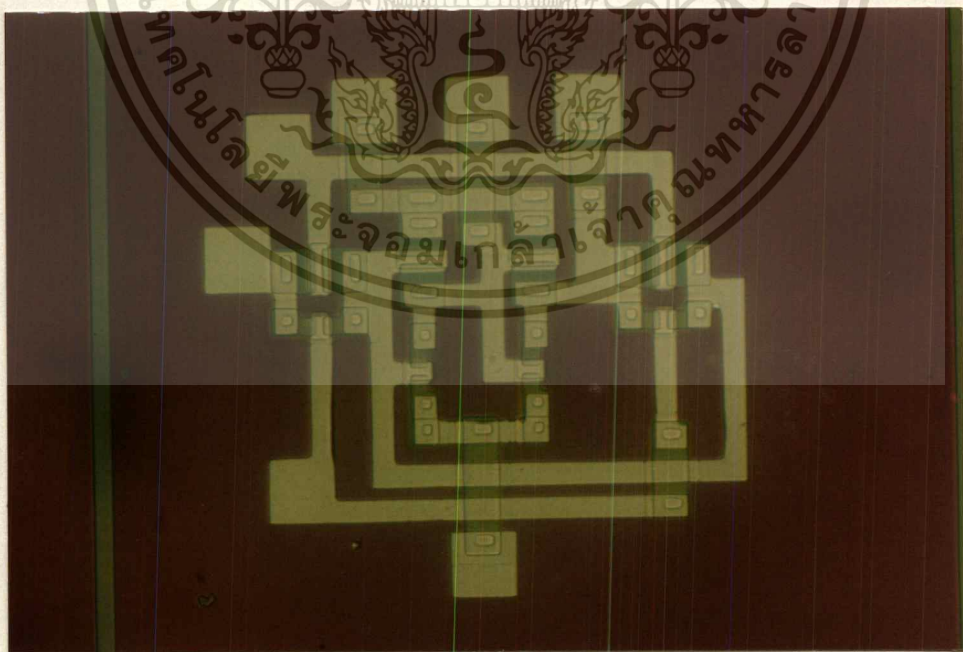


รูปที่ 5.12-1 ภาพถ่ายด้านบนของวงจรถนอร์เกต ฟลิปฟลอปแบบนอร์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.12-2 แสดงภาพถ่ายด้านบนวงจร RS ฟลิปฟลอปแบบนอร์เกต

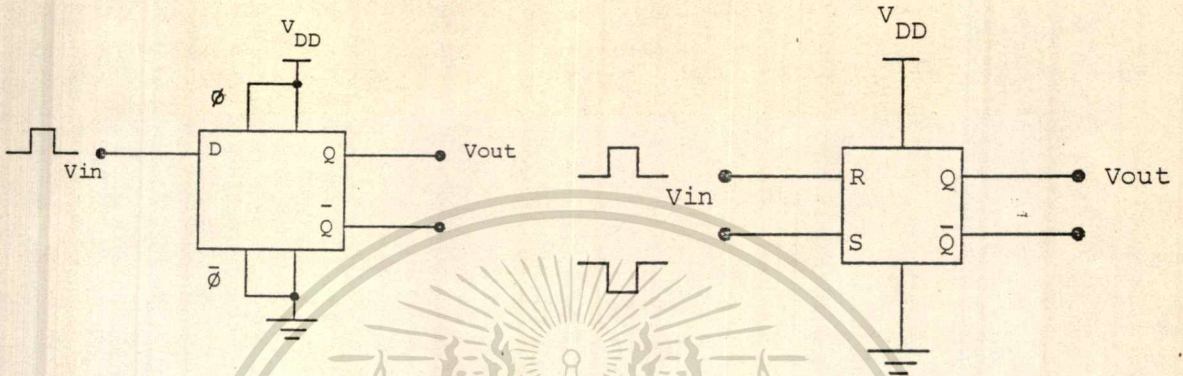


รูปที่ 5.12-3 แสดงภาพถ่ายด้านบนวงจร D ฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองและผลการทดลอง

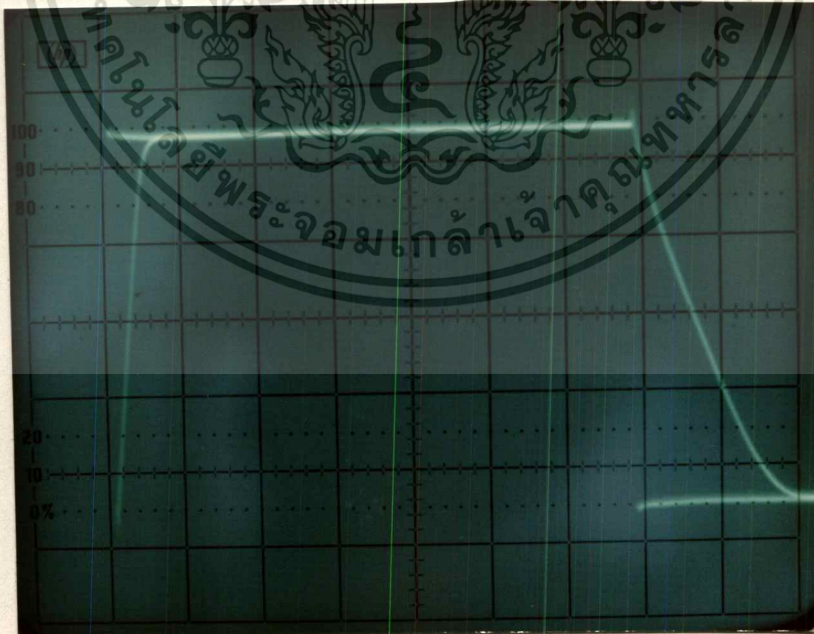
วงจร RS FF เราใช้วงจรการวัดคุณสมบัติดังรูป 5.12-4 โดยที่ขา RS จะมีลักษณะที่ตรงข้ามตลอดเวลา จะทำให้เอาท์พุทมีค่าเป็นสัญญาณสี่เหลี่ยมสูงต่ำ ผลของการวัดคุณสมบัติ แสดงได้ดังรูป 5.12-5



ก. วงจร RS ฟลิปฟลอป

ข. วงจร D ฟลิปฟลอป

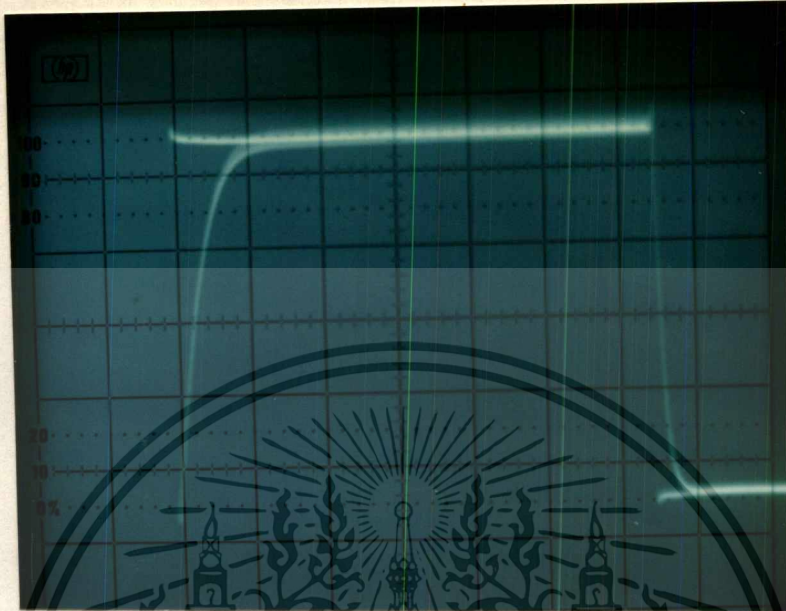
รูปที่ 5.12-4 แสดงวงจรที่ใช้วัดคุณสมบัติสวิตซ์ชิงวงจรฟลิปฟลอป



Ver. : 1 V/div. ; Hor. : 5 μ s/div.

รูปที่ 5.12-5 แสดงผลคุณสมบัติสวิตซ์ชิงวงจร RS ฟลิปฟลอปแบบแชนด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Ver. : 1 V/div. ; Hor. : 5 μ s/div.

รูปที่ 5.12-6 แสดงผลคุณสมบัตินิวส์ซิง RS ฟลิปฟลอปแบบเนอร์

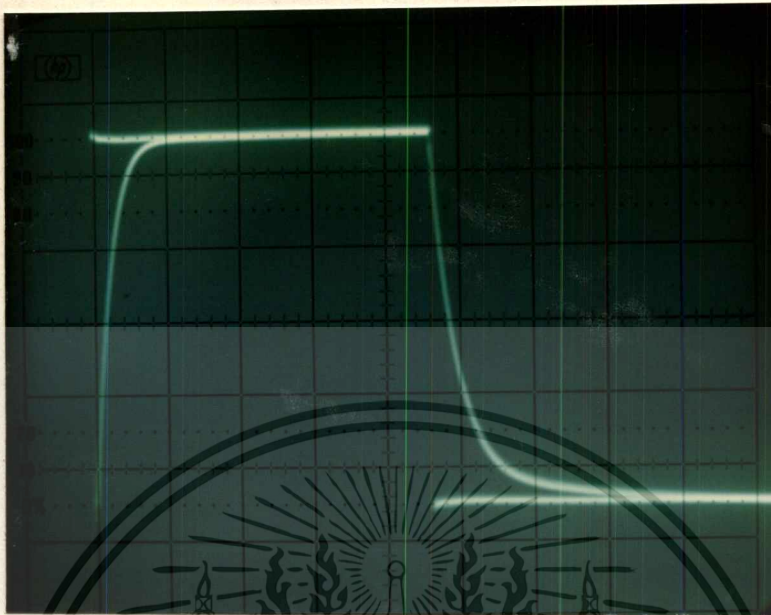
จากผลการทดลอง เราสามารถสรุปคุณสมบัตินิวส์ซิงได้ดังนี้

	RS NAND	RS NOR
t_r	= 1.8 μ s	6 μ s
t_f	= 7.5 μ s	2 μ s

วงจร D FF เราใช้วงจรการวัดคุณสมบัตินิวส์ซิงรูป 5.12-4ข. โดยที่ δ และ δ เราให้ไฟ 5 โวลต์ และศูนย์โวลต์ จากเราป้อนสัญญาณสี่เหลี่ยมที่อินพุท และวัดสัญญาณอินพุทเทียบกับเอาต์พุท รูปของผลการทดลองแสดงได้ดังรูป 5.12-7

จากการทดลอง เราสามารถสรุปคุณสมบัตินิวส์ซิงได้ดังนี้

t_r	= 4 μ s
t_f	= 8 μ s



Ver. : 1 V/div. ; Hor. : 0.01 ms/div.

รูปที่ 5.12-7 แสดงผลคูณสมบัติสวิตช์ชิงวงจร D พลิบ์ฟลอป

ผลการทดลอง

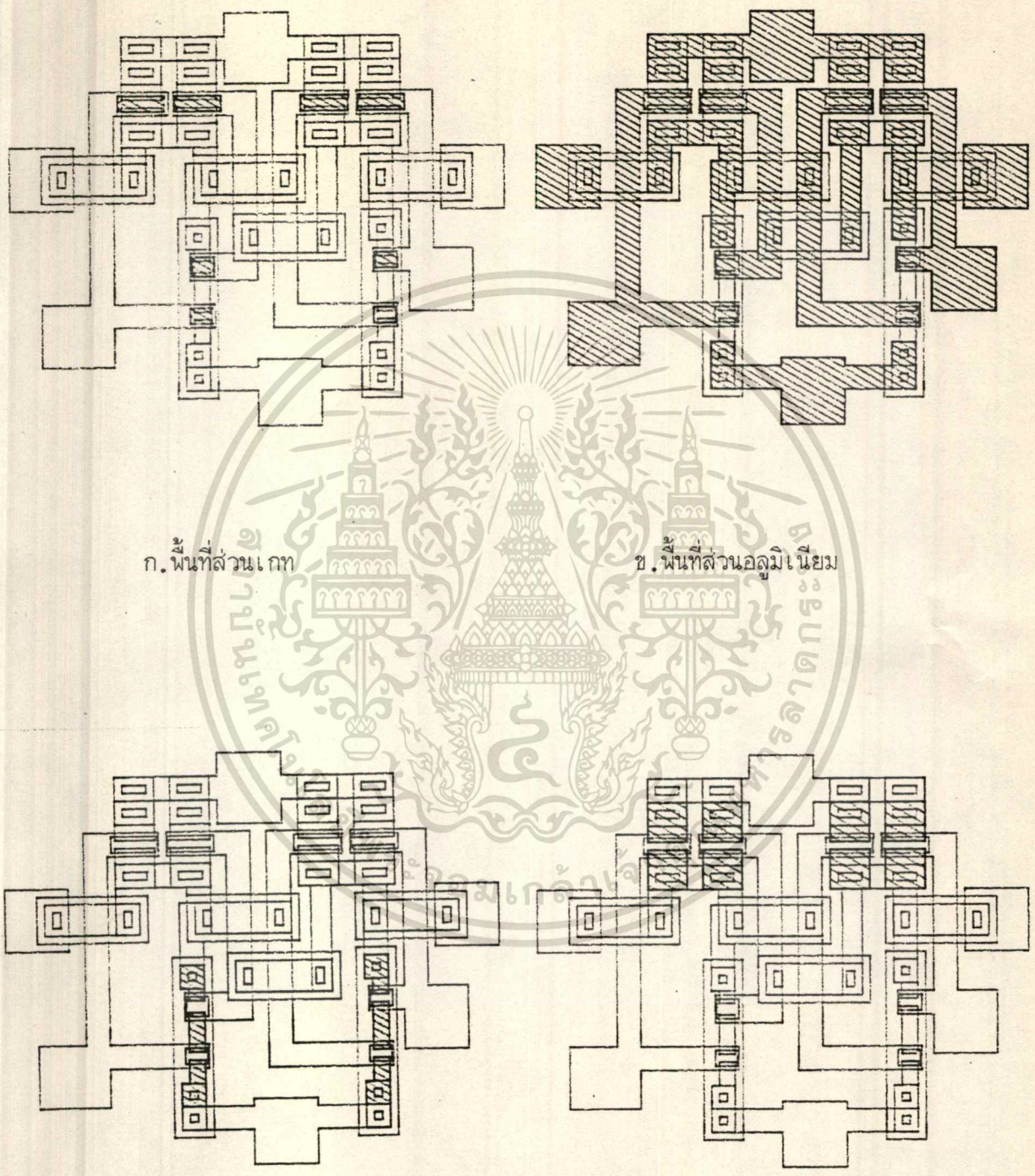
ผลของการจำลองแบบเรหาค่า C_{out} ของแต่ละวงจร โดยรูปที่ 5.12-8 และ 5.12-9 ส่วนพื้นที่ตัวเก็บประจุในส่วนต่าง ๆ ของวงจร RS FF ทั้งสองแบบและรูป 5.12-10 แสดงส่วนพื้นที่ของตัวเก็บประจุในส่วนของ D FF ซึ่งสามารถสรุปได้ดังนี้

RS FF แบบแนนด์เกท

C_g	=	1.02E-11	F/ μm^2
C_f	=	2.54E-11	F/ μm^2
C_{NMOS}	=	5.88E-12	F/ μm^2
C_{PMOS}	=	4.56E-12	F/ μm^2
C_{out}	=	4.60E-11	F/ μm^2

RS FF แบบนอร์เกท

C_g	=	1.02E-11	F/ μm^2
C_f	=	2.56E-11	F/ μm^2
C_{NMOS}	=	9.56E-11	F/ μm^2
C_{PMOS}	=	3.19E-12	F/ μm^2
C_{out}	=	4.65E-11	F/ μm^2



ก. พื้นที่ส่วนเกท

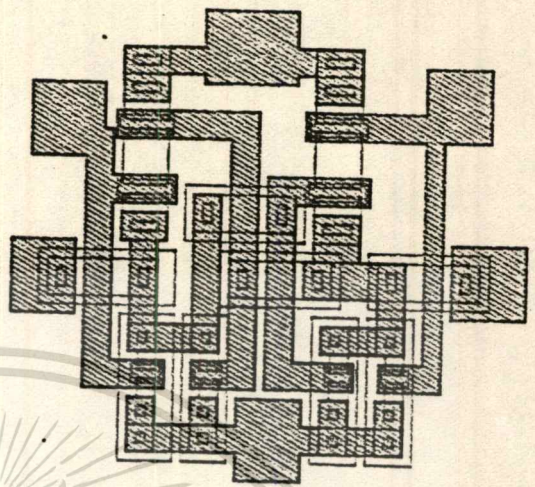
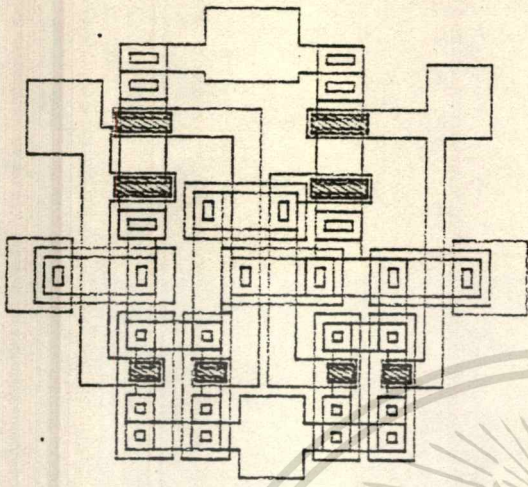
ข. พื้นที่ส่วนอลูมิเนียม

ค. พื้นที่ NMOS

ง. พื้นที่ PMOS

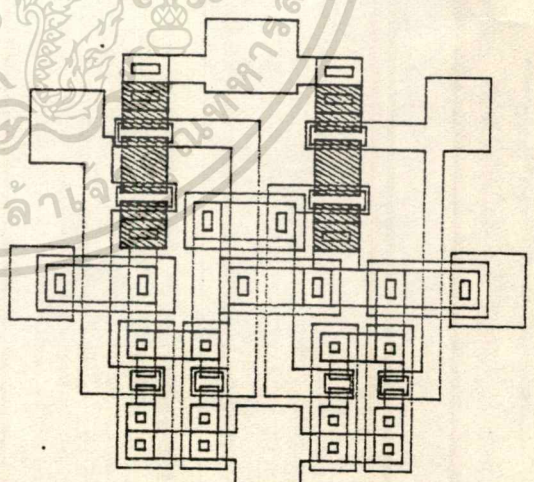
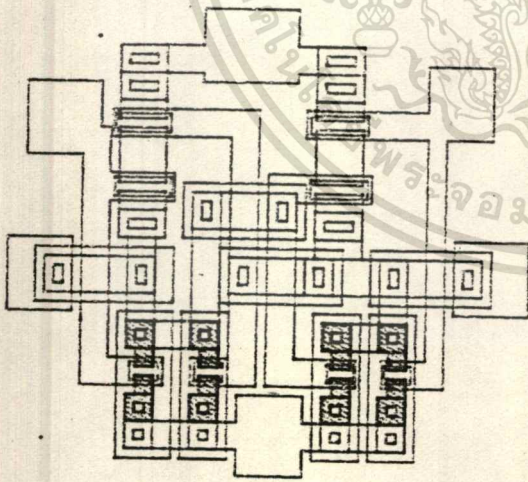
รูปที่ 5.12-8 แสดงพื้นที่ตัวเก็บประจุวงจร RS ฟลิปฟล็อปแบบแนนด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. พื้นที่ส่วนเกต

ข. พื้นที่ส่วนอลูมิเนียม

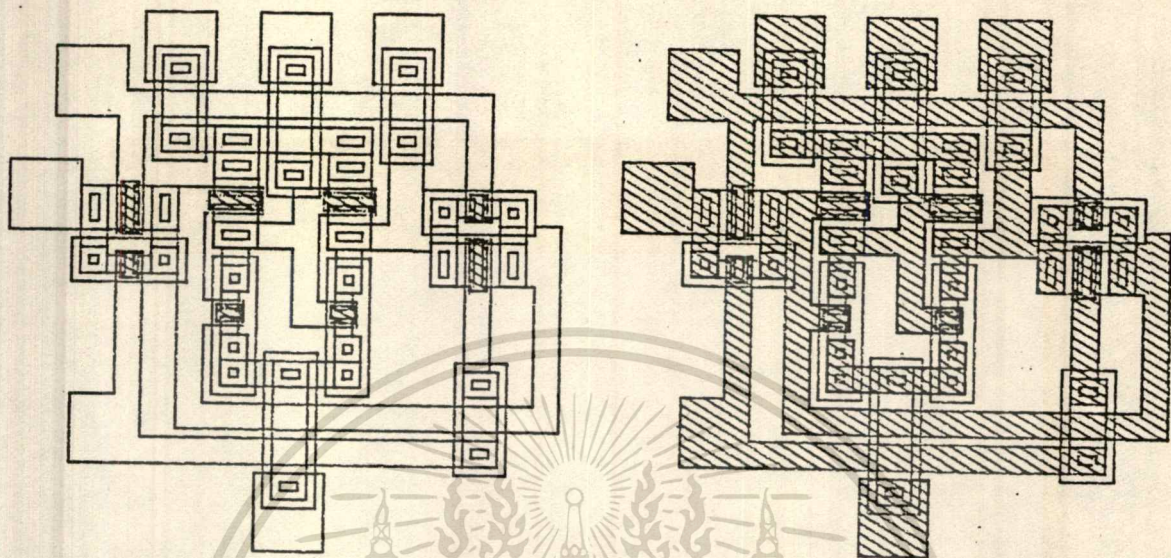


ค. พื้นที่ NMOS

ง. พื้นที่ PMOS

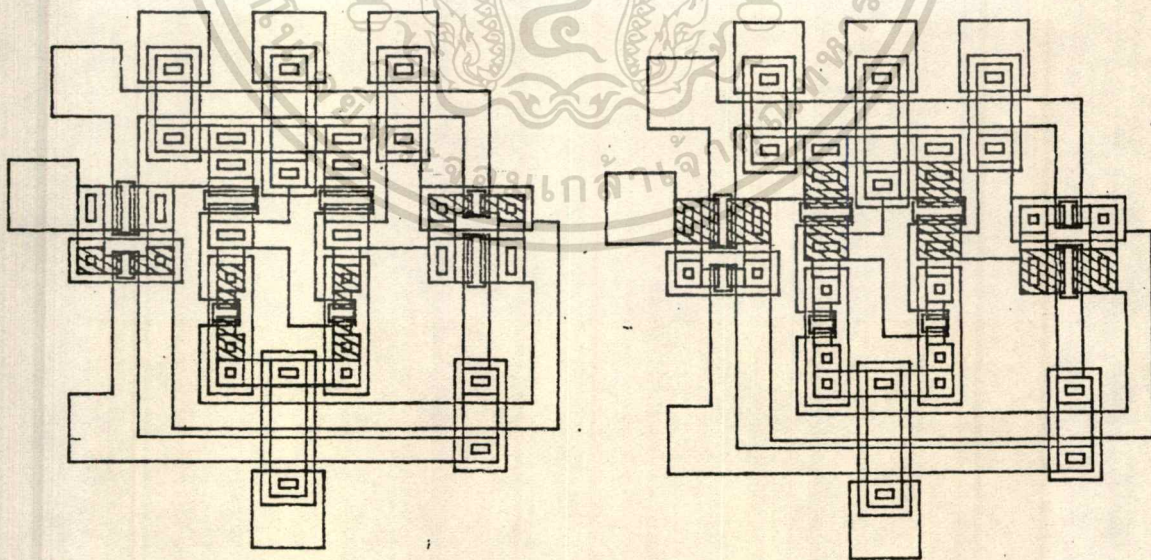
รูปที่ 5.12-9 แสดงพื้นที่ตัวเก็บประจุวงจร RS ฟลิปฟลอปแบบเนอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. ฟังก์ชัน NAND

ข. ฟังก์ชัน NOR



ค. ฟังก์ชัน NOT

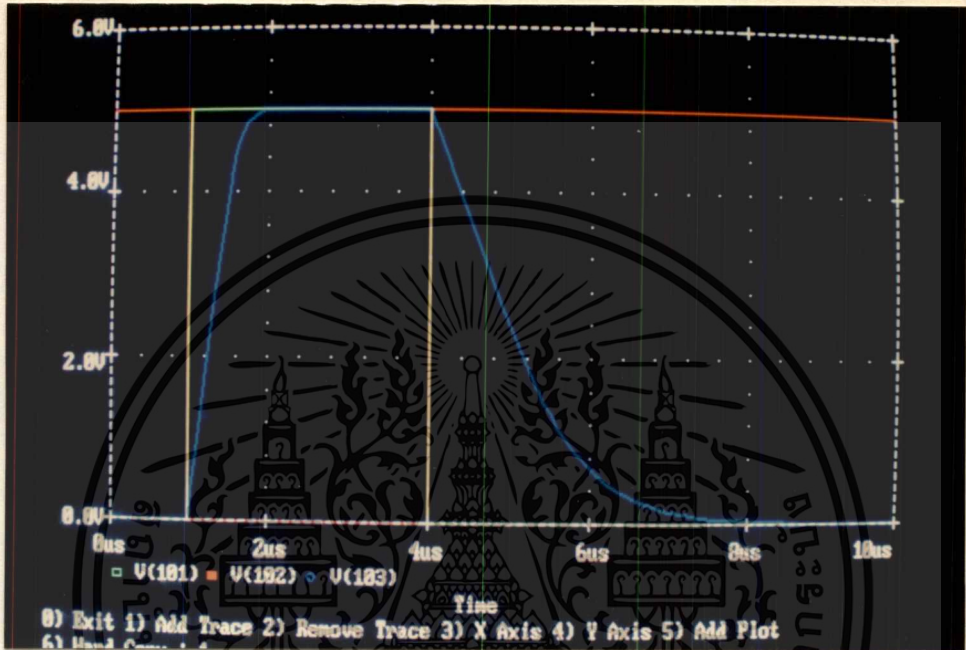
ง. ฟังก์ชัน BUF

รูปที่ 5.12-10 แสดงฟังก์ชันตัวเก็บประจุวงจร D พลิกฟลิป

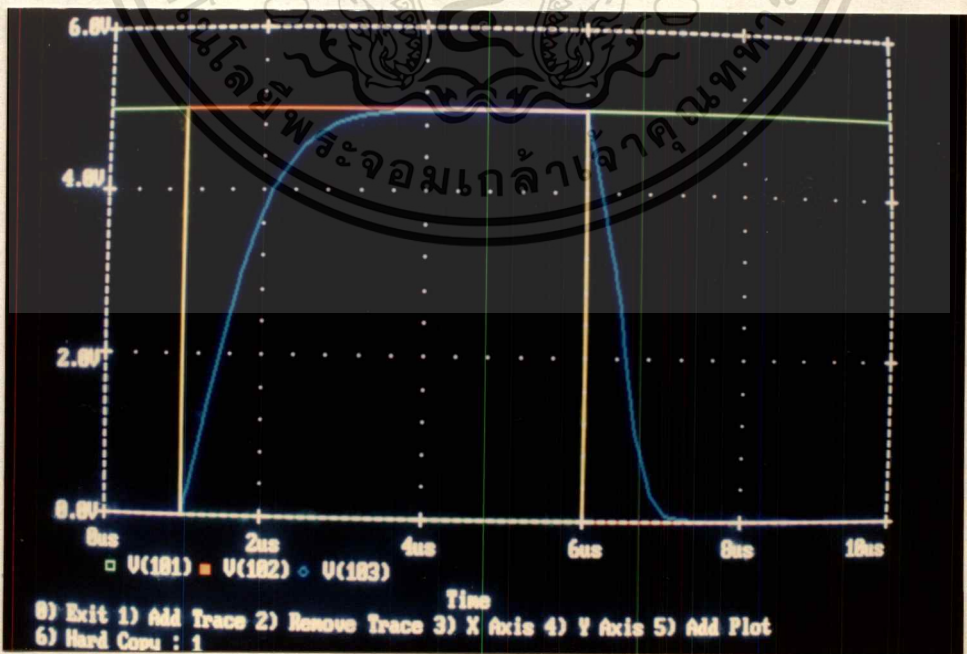
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D FF

C_g	=	1.03E-11	F/ μm^2
C_f	=	3.06E-11	F/ μm^2
C_{NMOS}	=	9.56E-12	F/ μm^2
C_{PMOS}	=	4.56E-12	F/ μm^2
C_{out}	=	5.52E-11	F/ μm^2

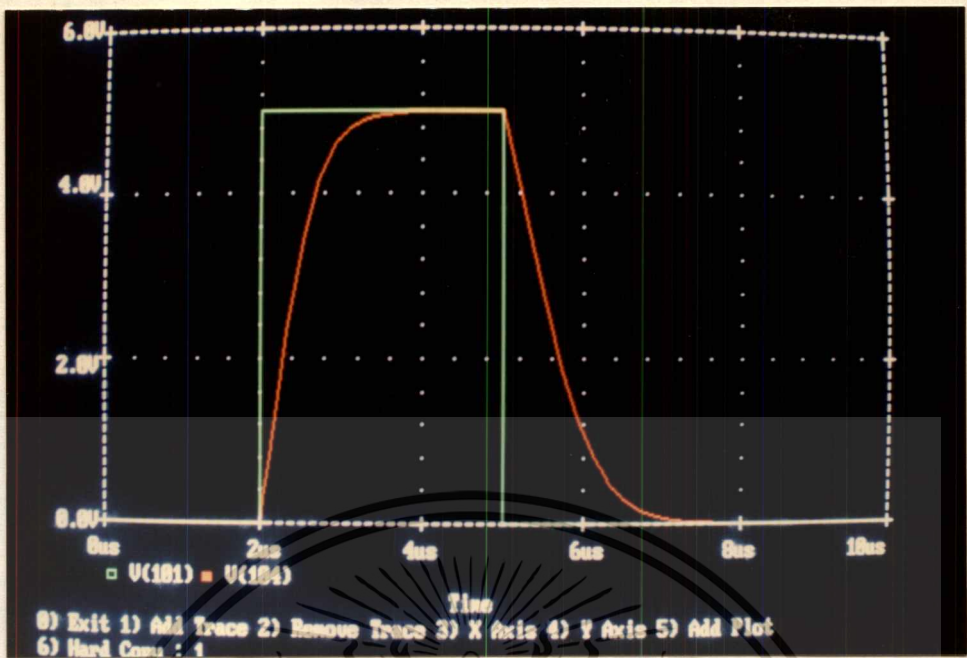


รูปที่ 5.12-11 แสดงผลการจำลองแบบคุณสมบัติสวิชชิงวงจร RS ฟลิปฟลอปแบบแวนด์



รูปที่ 5.12-12 แสดงผลการจำลองแบบคุณสมบัติสวิชชิงวงจร RS ฟลิปฟลอปแบบนอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะโดยวิธีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.12-13 แสดงผลการจำลองแบบคุณสมบัติสวิตช์ซึ่งวงจร D ฟลิปฟลอป

เราสามารถสรุปค่าคุณสมบัติทางสวิตช์ของวงจรฟลิปฟลอปได้ดังนี้

RS FF แบบแอนด์เกต

$$t_r = 0.2 \mu s$$

$$t_f = 1.2 \mu s$$

RS FF แบบนอร์เกต

$$t_r = 0.7 \mu s$$

$$t_f = 0.3 \mu s$$

D FF

$$t_r = 0.8 \mu s$$

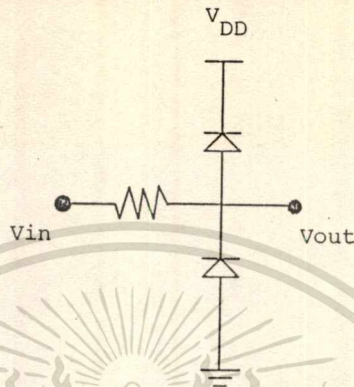
$$t_f = 1.2 \mu s$$

ค่าที่ได้จากการวัดมีค่ามากกว่าการจำลองแบบประมาณ 4 เท่าในวงจร RS ฟลิปฟลอป และประมาณ 6 เท่าในวงจร D ฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.13 การศึกษาวงจรวงจรส่วนป้องกันอินพุท

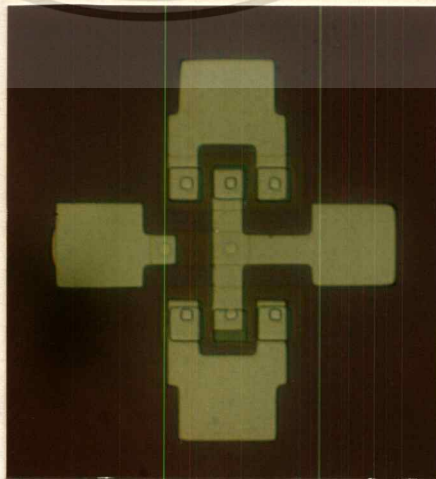
วงจรวงจรส่วนป้องกันอินพุทที่ทำการออกแบบลักษณะวงจรถูกแสดงได้ดังรูป 5.13-1 จะประกอบด้วยส่วนของค่าความต้านทาน และส่วนของไดโอด ส่วนของค่าความต้านทานมีไว้เพื่อจำกัดกระแสที่เกิดจากการพังทลายของรอยต่อ พี-เอ็น ในโครงสร้างไดโอด ส่วนรอยต่อ พี-เอ็น ในโครงสร้างไดโอด เราจะต้องออกแบบให้มีค่าแรงดันพังทลายก่อนแรงดันพังทลายที่เกต



รูปที่ 5.13-1 แสดงวงจรวงจรป้องกันอินพุท

การออกแบบและการสร้าง

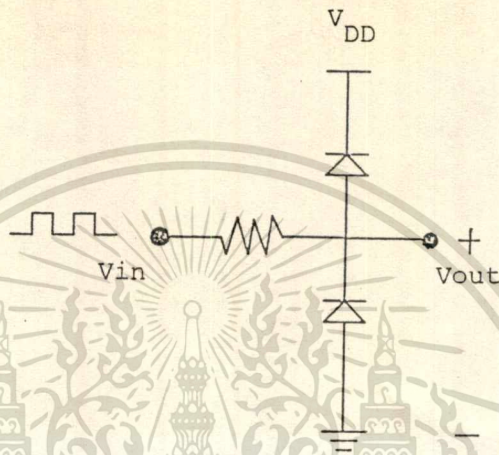
การออกแบบเราแยกเป็นส่วนความต้านทาน และส่วนของไดโอด ในส่วนของความต้านทานเราทำการออกแบบค่าความต้านทานที่ค่าต่าง ๆ กัน เพื่อที่จะเลือกใช้ให้เหมาะสมโดยความต้านทานสามารถรับได้จากหลายกระบวนการสร้าง เช่น อาจสร้างจากส่วน n⁺, p-well, p⁺ เป็นต้น ในส่วนของไดโอดเราใช้รอยต่อพี-เอ็น ในช่วงกระบวนการ n⁺ กับ p-well ทั้งนี้จากการทดลองในตอนๆที่ 5.1.1 เราจะเห็นว่าค่าแรงดันพังทลายในส่วนรอยต่อจะมีค่าน้อยที่สุดประมาณ 12-14 โวลท์ ซึ่งค่าแรงดันพังทลายนี้จะต่ำกว่าค่าพังทลายที่เกต ภาพถ่ายด้านบนเมื่อนำมาประกอบเป็นวงจรวงจรอินพุทโพเทคชั่น แสดงได้ดังรูป 5.13-2



รูปที่ 5.13-2 แสดงภาพถ่ายด้านบนวงจรวงจรป้องกันอินพุท

การทดลองและผลการทดลอง

เราทำการวัดคุณสมบัติของรอยต่อพี-เอ็นของ ไดโอดและค่าความต้านทานด้วยเครื่อง curve tracer จากนั้นทำการทดสอบวงจรรีบกันอินพุท โดยใช้วงจรดังรูป 5.13-3 ที่ขั้วของอินพุทเราให้สัญญาณสี่เหลี่ยมขนาด $20 V_{p-p}$ ซึ่งมีค่ามากกว่าค่าแรงดันพังทลายของ ไดโอดผลของการทดลองแสดงได้ดังรูป 5.12-4 , 5.12-5 , 5.12-6 และ 5.12-7



รูปที่ 5.13-3 แสดงวงจรการวัดคุณสมบัติวงจรรีบกันอินพุท

input

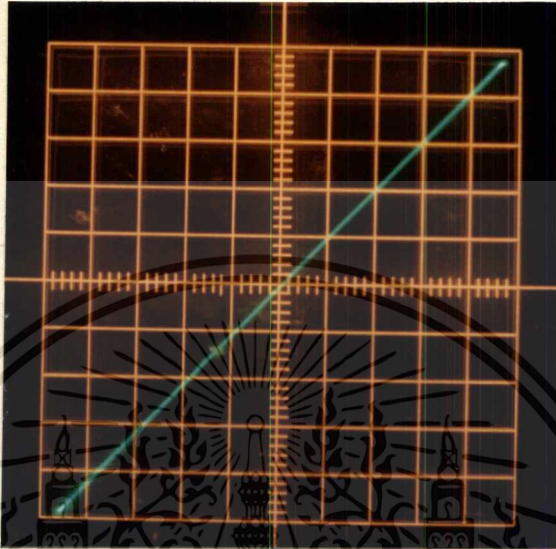
output



Ver. : 5 V/div. ; Hor. : 1 ms/div.

รูปที่ 5.13-4 แสดงผลการทดสอบวงจรรีบกันอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Ver. : 0.5 mA/div ; Hor. : 0.2 V/div.

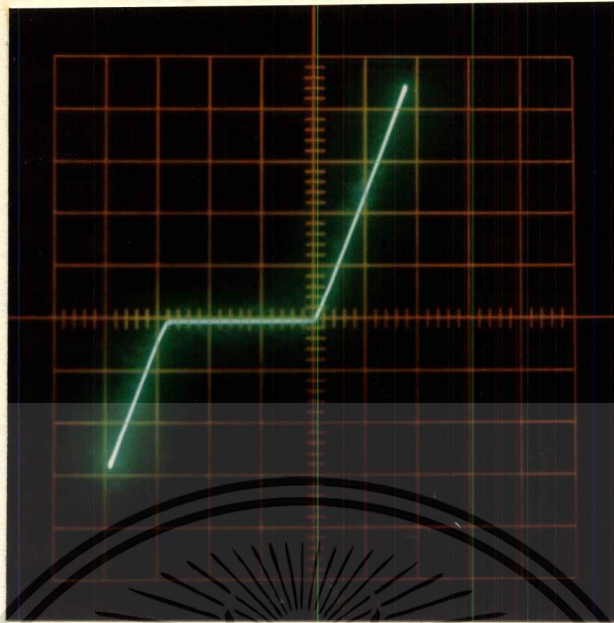
รูปที่ 5.13-5 แสดงค่าความต้านทาน



Ver. : 5 mA/div. : Hor. : 5 V/div.

รูปที่ 5.13-6 แสดงคุณสมบัติรอยต่อพี-เอ็นของไดโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Ver. : 5 mA/div. : Hor. : 5 V/div.

รูปที่ 5.13-7 แสดงคุณสมบัติค่ากระแสและแรงดันของวงจรที่มีค่าความต้านทานและไดโอด

จากการทดลองจะเห็นว่า เมื่อป้อนสัญญาณที่อินพุตมีค่ามากกว่าค่าแรงดันพังทลายของรอยต่อพี-เอ็นของไดโอดซึ่งแสดงได้ในรูปที่ 5.13-6 ซึ่งมีค่าประมาณ 14 โวลต์ เอาท์พุทที่ได้จะมีค่าประมาณ 14 โวลต์ ทั้งนี้เพราะว่าไดโอดเกิดการพังทลาย ผลของค่าความต้านทานจะช่วยจำกัดค่ากระแสในกรณีที่เกิดการพังทลายที่รอยต่อพี-เอ็น ดังแสดงในรูปที่ 5.13-7

บทที่ 6 สรุปและวิจารณ์

จากการวิจัยศึกษา ออกแบบและสร้างวงจรรวมพื้นฐานดิจิทัลแบบซีมอสที่ได้นำเสนอมาแล้วนั้น สามารถที่จะแยกเป็นส่วนสำคัญได้ดังนี้

ในส่วนกระบวนการสร้างนั้นเราพิจารณาคุณสมบัติที่สำคัญ ได้แก่ คุณสมบัติรอยต่อ พี-เอ็น ในกระบวนการสร้าง จะเห็นได้ว่าให้คุณสมบัติรอยต่อพี-เอ็นที่ดี และให้ค่าแรงดันนึ่งหลายที่ รอยต่อมีค่าสูงในรอยต่อ P⁺-Nsub และ P-well-Nsub มีค่า 140 และ 160 โวลท์ ตามลำดับ ส่วนรอยต่อ n⁺-p-well มีค่าแรงดันนึ่งหลายต่ำสุด คือ ประมาณ 14 โวลท์ และจะเป็นตัวกำหนดค่าแรงดันสูงสุดที่จะใช้ในวงจรรวมต่อไป ซึ่งค่าแรงดันนึ่งหลายที่มีค่าน้อยนี้เนื่องมาจากเกิดการนึ่งหลายแบบ ซีเนอร์ขึ้น เพราะว่าค่าความเข้มข้นของ p-well และ n⁺ มีค่าความเข้มข้นที่สูงทั้งคู่ เนื่องมาจากว่า เราต้องสร้างส่วน p-well และ n⁺ ด้วยการแพร่สารเจือ จึงต้องทำการแพร่สารเจือ ให้มีจำนวนค่าความเข้มข้น มากกว่าค่าความเข้มข้นฐานรองชนิดเอ็นเดิมที่มีอยู่ คือ ประมาณ $2.5 \times 10^{15} \text{ cm}^{-3}$ (นิกิตความต้านทาน 4-6 $\Omega \cdot \text{cm}$) และส่วนของ n⁺ ซึ่งจะต้องแพร่ลงบนบ่อแยกชนิดพีจะต้องมีค่าความเข้มข้นสูงกว่าบ่อแยกชนิดพี คือ ประมาณ $7.23 \times 10^{16} \text{ cm}^{-3}$ จึงทำให้รอยต่อ พี-เอ็น คู่นี้มีค่าความเข้มข้นสูง จึงเกิดปรากฏการณ์การนึ่งหลายแบบซีเนอร์เกิดขึ้น สำหรับค่าตัวเก็บประจุในโครงสร้างจะเห็นว่าในส่วนค่าตัวเก็บประจุ เกิดจากออกไซด์ ในส่วนเกตจะมีค่าตัวเก็บประจุมากกว่าส่วนออกไซด์ทั่วไป (field oxide) ทั้งนี้เนื่องจากที่ส่วนเกตมีความหนาออกไซด์น้อยกว่า คือ ประมาณ 760 Å และค่าตัวเก็บประจุที่เกิดจากโครงสร้างรอยต่อ พี-เอ็น จะเห็นว่ารอยต่อ n⁺-p-well จะมีค่ามากที่สุด ทั้งนี้เนื่องจากบริเวณตีฟิล์ชั้นของรอยต่อนี้มีค่าน้อยที่สุด จึงทำให้มีค่าตัวเก็บประจุมากที่สุด แต่ค่าตัวเก็บประจุที่ได้ก็อยู่ในระดับที่พอใช้ได้ ซึ่งค่าตัวเก็บประจุเหล่านี้จะมีผลต่อการตอบสนองความถี่ของวงจร

ค่าแรงดันขีดเริ่มที่ได้จากกระบวนการสร้าง มีค่าแตกต่างกันระหว่างพี และเอ็นมอสทรานซิสเตอร์ โดยพีมอสทรานซิสเตอร์มีค่าประมาณ -1.2 โวลท์ และเอ็นมอสทรานซิสเตอร์มีค่าประมาณ 1.7 โวลท์ ค่าแรงดันขีดเริ่มนี้ขึ้นอยู่กับค่าความหนาของออกไซด์ที่เกต และค่าความเข้มข้นที่ฐานรอง สำหรับค่าความหนาของออกไซด์ที่เกตจะมีค่าเท่ากัน ส่วนค่าความเข้มข้นของฐานรองในส่วนพีมอส เกิดจากแผ่นฐานรองผลึกเดี่ยวระนาบ <100> นิกิตความต้านทาน 4-6 $\Omega \cdot \text{cm}$ สำหรับเอ็นมอสเกิดจากบ่อแยกชนิดพี ได้จากการแพร่สารเจือ เพราะฉะนั้นค่าแรงดันขีดเริ่มของเอ็นมอส จึงมีค่ามากกว่าพีมอส อันเนื่องมาจากความเข้มข้นของฐานรองที่เข้มข้นกว่า แต่อย่างไรก็ตาม ก็ถือได้ว่าค่าแรงดันขีดเริ่มทั้งสองมีค่าใกล้เคียงกัน และสามารถที่จะนำไปใช้ในการสร้างวงจรรวมแบบซีมอสได้ สำหรับการลดค่าแรงดันขีดเริ่มในเอ็นมอส สามารถทำได้โดยการเพิ่มระยะเวลาการซับลิบ่อแยกชนิดนี้ให้มากขึ้น แต่ว่าจะสิ้นเปลืองค่าใช้จ่ายและระยะเวลา เพราะที่ความลึกมากขึ้นจะยังใช้เวลานานขึ้นมาก นอกจากนี้อาจทำการตีปสารเจือชนิดซีในบ่อแยก

เอกสที่ความลึกมากขึ้นจะยังใช้เวลานานขึ้นมาก นอกจากนี้อาจทำการตีปสารเจือชนิดซีในบ่อแยก
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้มีความเข้มข้นลดลง แต่จะทำให้ขั้นตอนกระบวนการสร้างยุ่งยาก และยากต่อการควบคุม แต่ผลของค่าแรงดันขีดเริ่มที่ต่างกันสามารถจะชดเชยได้โดยการออกแบบโครงสร้างทางเรขาคณิตของพีมอส และเอ็นมอสแทนได้

คุณสมบัติค่ากระแสและแรงดันของพีมอส และเอ็นมอสทรานซิสเตอร์ สามารถที่จะให้ค่าคุณสมบัติที่ดีโดยมีค่ากระแสอิ่มตัวที่คงที่ ไม่มีผลของความสั้นของช่องทางเดินกระแส ค่าความแตกต่างระหว่างกระแสอิ่มตัวเอ็นมอส และพีมอสประมาณ 2 เท่า และสามารถคำนวณค่าความคล่องตัวของพาหะอิเล็กตรอน และโฮลมีค่า 500 และ 240 $\text{cm}^2/\text{V}\cdot\text{s}$ ตามลำดับ เรายังผลจากการทดลองมาเปรียบเทียบกับผลการจำลองแบบ จะมีค่าความแตกต่างในพีมอสและเอ็นมอส ประมาณ 30 % และ 10 % ซึ่งค่าความแตกต่างนี้ถือว่าไม่มากเกินไป และสามารถที่จะนำไปใช้ในการจำลองแบบ เมื่อนำเอาทรานซิสเตอร์ไปประกอบเป็นวงจรรวมต่อไป

คุณสมบัติทางไฟตรงของวงจรถิจริตอลพื้นฐาน แบบซีมอส จะเห็นได้ว่าวงจรรวมที่เราสร้างได้มีคุณสมบัติทางไฟตรงที่ดีมาก โดยเป็นไปตามทฤษฎี คือมีค่าแรงดันสถานะสูงที่ระดับไฟเลี้ยง 5 โวลต์ และแรงดันสถานะต่ำที่ระดับ 0 โวลต์ ซึ่งจะมีผลต่อการทำงานมีความถูกต้องสูงเมื่อนำมาเปรียบเทียบกับผลการจำลองแบบจะเห็นได้ว่า มีค่าความแตกต่างกันน้อยมาก โดยวงจรรวมอินเวอร์เตอร์ แนนต์ นอร์เกต มีค่าความแตกต่าง 4 %, 6 % และ 6 % ตามลำดับ สำหรับทรานส์มิชชันเกตก็สามารถที่จะทำงานถูกต้องตามต้องการ สามารถส่งผ่านสัญญาณจากอินพุตไปยัง เอาท์พุตได้เป็นอย่างดีตามสัญญาณควบคุม

คุณสมบัติการสวิตซ์ ซึ่งในการศึกษาคุณสมบัติการสวิตซ์ซึ่ง ผลของการทดลองที่ได้มีแนวโน้มที่เป็นไปตามทฤษฎี เพราะว่าจากการเปรียบเทียบค่า t_r , t_f กับการจำลองแบบจะให้ลักษณะที่เหมือนกันในแต่ละวงจร ถึงแม้ว่าวงจรรวมพื้นฐานที่สร้างมาได้จะมีค่า t_r , t_f ที่มากก็ตาม แต่เป็นเพราะเทคโนโลยีการสร้างที่ใช้มีค่าความยาวช่องทางเดินกระแสเล็กสุด 20 μm และค่าความกว้างช่องทางเดินกระแสเล็กสุด 40 μm ซึ่งถือว่ามีขนาดใหญ่ ประกอบกับพื้นที่ส่วนใหญ่ของวงจรถจะเป็นพื้นที่ในส่วนอลูมิเนียมมากที่สุด ดังนั้นจะทำให้ค่าคุณสมบัติสวิตซ์ซึ่งมีค่าไม่ดีมีค่ามาก แต่ก็เป็นที่น่าพอใจในระดับเทคโนโลยีการสร้างที่ใช้ ผลของการจำลองแบบเปรียบเทียบจะเห็นว่ามีความแตกต่างประมาณ 5-10 เท่า ซึ่งก็ยังถือว่าไม่มาก ทั้งนี้เพราะคุณสมบัติสวิตซ์ซึ่งเป็นสิ่งที่ละเอียดอ่อน และมีความซับซ้อนอยู่มาก ในการจำลองแบบที่เราใช้เราได้จากการคำนวณพื้นที่ค่าตัวเก็บประจุในส่วนต่าง ๆ ของลวดลายวงจรโดยตัวเก็บประจรรอยต่อ พี-เอ็น ที่ใช้ในการคำนวณเพื่อการจำลองแบบเราใช้ค่าเฉลี่ย ซึ่งค่าตัวเก็บประจรรอยต่อพี-เอ็นในความเป็นจริงจะไม่คงที่มีค่าเปลี่ยนแปลงตามค่าแรงดัน นอกจากนี้ค่าความหนาออกไซด์ในส่วนต่าง ๆ จะไม่คงที่เพราะได้ผ่านกระบวนการโฟโตลิโทกราฟีหลายครั้ง และรูปวงจรถในการคำนวณ เราใช้รูปวงจรถอย่างง่าย คือเป็นวงจรถที่นำเอาค่าตัวเก็บประจรรวม C_{out} มาต่อเป็น โหลดที่เอาท์พุท ซึ่งการประมาณเช่นนี้ยังไม่ถูกต้องตามความเป็นจริง แต่อย่างไรก็ตามจะเห็นว่าค่าความแตกต่างอยู่ในระดับที่น่าพอใจ สำหรับการใช้ในการจำลองแบบเบื้องต้นเพื่อดูแนวโน้ม และเป็นวิธีที่ง่ายและ

สะดวก ในระดับวงจรรวมในระดับพื้นฐานที่ยังไม่มีความซับซ้อน นอกจากนี้วงจรสองสถานะ RS ฟลิปฟลอป และ D ฟลิปฟลอป ซึ่งได้จากการประกอบกันของวงจรรพื้นฐาน แนนด์ นอร์ อินเวอร์เตอร์ และทรานซิสชันเกท ซึ่งผลคุณสมบัติทางสวิชซึ่งก็เป็นที่น่าพอใจ

สำหรับวงจรรป้องกันส่วนอินพุทก็สามารถทำงานได้ตามต้องการ โดยจะจำกัดค่าแรงดันสูงสุดของอินพุทตามค่าแรงดันพังหลายของไดโอด ซึ่งมีค่าประมาณ 12-14 โวลต์ เพื่อป้องกันการเสียหายในส่วนเกท และเนื่องจากไดโอดที่ประกอบอยู่ในวงจรรป้องกันอินพุทเกิดจากรอยต่อ พี-เอ็นในกระบวนการสร้าง n^+ และ p -well ดังนั้นในการสร้างส่วนป้องกันอินพุทเข้าไปในวงจรรจึงไม่เป็นการเพิ่มความยุ่งยากแต่อย่างใดในกระบวนการสร้างเดิม

ในส่วนการออกแบบ เนื่องจากว่าเป็นวงจรรพื้นฐานอย่างง่ายจึงไม่มีปัญหาเรื่องเทคนิคทางวงจรร แต่จากการออกแบบที่ผ่านมาเทคนิคที่ใช้ในการเชื่อมต่อทางเดินไฟฟ้าด้วยอลูมิเนียมยังทำได้เพียงชั้นเดียว ดังนั้นวงจรรตั้งแต่ แนนด์ และนอร์ ขึ้นไปจะต้องมีการเจาะช่องการแพร่สารเจือ เพื่อสร้างส่วนขึ้นสารกึ่งตัวนำเชื่อมต่อ ซึ่งผลอันนี้อาจมีส่วนต่อคุณสมบัติของวงจรร และในการตีปสารเจือเพื่อสร้างส่วน พี-เอ็น ยังประสบปัญหาการตีปที่ยังไม่สม่ำเสมอทั่วทั้งแผ่น ดังนั้นในวงจรรรวมบางตำแหน่งของทรานซิสเตอร์อาจจะมีคุณสมบัติที่อาจจะแตกต่างกันไปบ้าง ยิ่งอาจมีผลต่อวงจรรวม และทำให้คุณสมบัติที่ได้แตกต่างจากการจำลองแบบ

จากที่ได้ทำการวิจัยมาแล้วทั้งหมด วงจรรดิจิทัลพื้นฐานแบบซีมอสที่ทำการสร้าง ออกแบบ ก็ให้ผลเป็นที่น่าสนใจ ทั้งในกระบวนการสร้าง การออกแบบ และการจำลองแบบเบื้องต้น รวมทั้งคุณสมบัติทางไฟฟ้าที่ได้ ผลของการวิจัยครั้งนี้จะเป็นพื้นฐานการวิจัยวงจรรวมในระดับเทคโนโลยีที่สูงขึ้นต่อไป

เอกสารอ้างอิง

- 1) John P. Uyemura, **Fundamentals of Mos Digital Integrated Circuits** , Addison - Wesley Publishing Company, 1988.
- 2) David A. Hodges and Horace G. Jackson, **Analysis and Design of Digital Integrated Circuits** , McGraw - Hill, Inc., 1988.
- 3) Mauro Zambuto, **Semiconductor Devices** , McGraw - Hill Inc., 1989.
- 4) E.H. Nicollian and I.R. Brews, **MOS Physics and Techonology** , John Wiley & Sons , Inc., 1982.
- 5) Masakazu Shoji, **CMOS Digital Circuit Technology** , Prentice Hall, Inc., 1988.
- 6) Richard S. Muller and Theodore L. Kamins, **Device Electronics for Integrated Circuits** , John Wiley & Sons, Inc., 1986.
- 7) Don Lancaster, **CMOS Cookbook** , Howard W. Sams & Co., Inc., 1977.
- 8) DeWitt G. Ong, **Modern MOS Technology** , McGraw - Hill, Inc., 1976.
- 9) S.M. Sze, **Physics of Semiconductor Devices**, John Wiley & Sons Ltd., 1969.
- 10) S.M. Sze, **Semiconductor Devices Physics and Technology** , John Wiley & Sons, Inc., 1985.
- 11) Yamuis P. Tsividis, **Operation and Modeling of the MOS Transistor**, McGraw - Hill, Inc., 1988.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 12) Randall L. Geiger, Phillip E. Allen and Noed R. Strader, VLSI Design Techniques for Analog and Digital Circuits, McGraw - Hill, Inc., 1990.
- 13) Paolo Antognetti and Giuseppe Massbriio, Semiconductor Device Modeling with SPICE, McGraw - Hill Inc., 1988.
- 14) MicroSim, PSPICE , Microsim Corpation, 1986.
- 15) สมเกียรติ ศุภเดช, ปฏิบัติการเทคโนโลยีสารกึ่งตัวนำ, สำนักพิมพ์วารสารอิเล็กทรอนิกส์ เวิลด์, 2525
- 16) อัมพร โพธิ์โย, วีระ เฟื่องจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ จิตติรุ่งเรือง และ สมเกียรติ ศุภเดช, " คุณสมบัติทางกายภาพของ โครงสร้างซีมอสในกระบวนการแพร่สารเจือด้วยความร้อน ", การประชุมใหญ่ทางวิชาการวิศวกรรมสถานแห่งประเทศไทยประจำปี 2535
- 17) วีระ เฟื่องจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ จิตติรุ่งเรือง และ สมเกียรติ ศุภเดช " การประมาณค่าตัวเก็บประจุวงจรรวมเกทพื้นฐานแบบซีมอสสำหรับคุณสมบัติทางสวิชชิง " เสนอเข้าร่วมการประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 15, พ.ศ. 2535
- 18) เต็มพงษ์ เพ็ชรกุล , วีระ เฟื่องจันทร์, วิสุทธิ์ จิตติรุ่งเรือง และ สมเกียรติ ศุภเดช, "การออกแบบคุณสมบัติทางไฟตรงของวงจรถูกพื้นฐานแบบซีมอส", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 14, พ.ศ.2534
- 19) เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ จิตติรุ่งเรือง และสมเกียรติ ศุภเดช, "การออกแบบเพื่อความคมคุณสมบัติการส่งผ่านสัญญาณแรงดันของอินเวอร์เตอร์แบบซีมอส", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 13, พ.ศ. 2533
- 20) สมศักดิ์ ชุ่มช่วย, กฤษดา วรรณโชติ และสมเกียรติ ศุภเดช "การสร้างอุปกรณ์ซีมอส โดยเทคนิคการแพร่สารเจือ", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 11, พ.ศ. 2531

- 21) วิสุทธิ์ วิถีรุ่งเรือง, สාරาญ หวังสิริไพเซอร์ และสมเกียรติ ศุภเดช, "ผลของความยาว
แชนแนลที่สั้น ๆ ในเมอสตราานซิสเตอร์", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบัน
อุดมศึกษา ครั้งที่ 9 พ.ศ. 2529
- 22) วิสุทธิ์ วิถีรุ่งเรือง และสාරาญ หวังสิริไพเซอร์, "ผลของความกว้างแชนแนลที่แคบ ๆ ต่อ
คุณสมบัติทางไฟฟ้าของ MOSFET", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดม
ศึกษา ครั้งที่ 9, พ.ศ. 2529



ภาคผนวก ก

* NMOS I-V CHARACTERISTICS SIMULATION *

VD 1 0

VG 2 0

M1 1 2 0 0 N L=20U W=120U

.MODEL N NMOS (VTO=1.7 KP=2.25E-5 PHI=0.76 GAMMA=2.42)

.DC VD 0V 10V .5V VG 1V 5V 1V

.PROBE ID(M1)

.END

* PMOS I-V CHARACTERISTICS SIMULATION *

VDD 100 0 DC

VG 1 0 DC

M1 100 1 0 OP PMOS L=20U W=40U

.MODEL P PMPS (VTO=-1.2 KP=1.1E-5 PHI=0.62 GAMMA=0.62)

.DC VDD 0V -10V -.5V VG -1V -5V -1V

.PROBE ID(M1)

.END

* CMOS INVERTER DC CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

VIN 101 0

M1 102 101 0 0 NM L=20U W=40U

M2 102 101 100 100 PM L=20U W=80U

*

.MODEL NM NMOS (VTO=1.7 KP=2.25E-5 PHI=0.76 GAMMA=2.42)

.MODEL PM PMOS (VTO=-1.2 KP=1.1E-5 PHI=0.62 GAMMA=0.62)

.DC VIN 0 5 0.1

.PROBE V(102) V(101)

.END

* CMOS INVERTER SWITCHING CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

VIN 101 0 PULSE 0 5 1US 2NS 2NS 2US

M1 102 101 0 0 NM L=20U W=40U

M2 102 101 100 100 PM L=20U W=100U

CLOAD 102 0 1.2E-11

*

.MODEL NM NMOS (VTO=1.7 KP=2.25E-5 GAMMA=2.42 PHI=0.76)

.MODEL PM PMOS (VTO=-1.2 KP=1.1E-5 GAMMA=0.63 PHI=0.63)

.TRAN 1US 10US

.PROBE V(102) V(101)

.END

* CMOS NAND DC CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

VIN 102 0

M1 103 102 1 0 NM NMOS L=20U W=60U

M2 1 100 0 0 NM NMOS L=20U W=60U

M3 103 100 100 100 PM PMOS L=20U W=40U

M4 103 102 100 100 PM PMOS L=20U W=40U

*

.MODEL NM NMOS (VTO=1.7 KP=2.25E-5 PHI=0.76 GAMMA=2.42)

.MODEL PM PMOS (VTO=-1.2 KP=1.1E-5 PHI=0.62 GAMMA=0.62)

.DC VIN 0 5 0.25

.PROBE V(101) V(103)

.END

* CMOS NAND SWITCHING CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

VIN 102 0 PULSE 0 5 1US 1NS 1NS 2US

M1 103 102 1 0 NM NMOS L=20U W=40U

M2 1 102 0 0 NM NMOS L=20U W=40U

M3 103 102 100 100 PM L=20U W=100U

M4 103 102 100 100 PM L=20U W=100U

CLOAD 103 0 2.12E-11

*

.MODEL NM NMOS (VTO=1.7 KP=2.25E-5 GAMMA=2.42 PHI=0.76)

.MODEL PM PMOS (VTO=-1.2 KP=1.1E-5 GAMMA=0.63 PHI=0.63)

.TRAN 1US 5US

.PROBE V(103) V(102)

.END

* CMOS NOR DC CHARACTERISTICS SIMULATION

*

VDD 100 0 DC 5

VIN 101 0

M1 103 101 0 0 NM L=20U W=40U

M2 103 101 0 0 NM L=20U W=40U

M3 1 101 100 100 PM L=20U W=400U

M4 103 101 1 100 PM L=20U W=400U

*

.MODEL NM NMOS (VTO=1.7 KP=2.2E-5 PHI=0.76 GAMMA=2.42)

.MODEL PM PMOS (VTO=-1.2 KP=1.1E-5 PHI=0.62 GAMMA=0.62)

.DC VIN 0 5 0.25

.PROBE V(103) V(101)

.END

* CMOS NOR SWITCHING CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

VIN 102 0 PULSE 0 5 1US 1NS 1NS 3US

M1 103 102 0 0 NM L=20U W=40U

M2 103 102 0 0 NM L=20U W=40U

M3 1 102 100 100 PM L=20U W=100U

M4 103 102 1 100 PM L=20U W=100U

CLOAD 103 0 2.2E-11

*

.MODEL NM NMOS (VTO=1.7 GAMMA=2.42 KP=2.25E-5 PHI=0.76)

.MODEL PM PMOS (VTO=-1.2 GAMMA=0.63 KP=1.1E-5 PHI=0.63)

.TRAN 1US 10US

.PROBE V(103) V(102)

.END

* CMOS TRANSMISSION GATE SIMULATION *

*

VDD 100 0 DC 5

VIN 101 0 DC PULSE 2US 2NS 2NS 3US

M1 101 0 102 100 PM L=20U W=100U

M2 101 100 102 0 NM L=20U W=40U

CLOAD 102 0 1,24E-11

*

.MODEL NM NMOS (VTO=1.7 KP=2.25E-5 PHI=0.76 GAMMA=2.42)

.MODEL PM PMOS (VTO=-1.2 KP=1.1E-5 PHI=0.62 GAMMA=0.62)

.TRAN 1US 10US

.PROBE V(101) V(102)

.END



* RS FF (NAND) SWITCHING CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

M1 1 102 0 0 N L=20U W=40U

M2 2 101 0 0 N L=20U W=40U

M3 103 104 1 0 N L=20U W=40U

M4 104 103 2 0 N L=20U W=40U

M5 103 102 100 100 P L=20U W=100U

M6 103 104 100 100 P L=20U W=100U

M7 104 103 100 100 P L=20U W=100U

M8 104 101 100 100 P L=20U W=100U

VIN 101 0 DC PULSE 0 5 2US 2NS 2NS 3US

VS 102 0 DC PULSE 0 -5 2US 2NS 2NS 3US

CLOAD 103 0 4.59E-11

*

.MODEL NM NMOS (VTO=1.7 KP=2.25E-5 PHI=0.76 GAMMA=2.42)

.MODEL PM PMOS (VTO=-1.2 KP=1.1E-5 PHI=0.62 GAMMA=0.62)

.TRAN 1US 10US

.PROBE V(101) V(102) V(103)

.END

* RS FF (NOR) SWITCHING CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

M1 103 101 0 0 N L=20U W=40U

M2 103 104 0 0 N L=20U W=40U

M3 104 103 0 0 N L=20U W=40U

M4 104 102 0 0 N L=20U W=40U

M5 103 104 1 100 P L=20U W=100U

M6 104 103 2 100 P L=20U W=100U

M7 1 101 100 100 P L=20U W=100U

M8 2 102 100 100 P L=20U W=100U

VIN 101 0 DC PULSE 0 5 2US 2NS 2NS 3US

VS 102 0 DC PULSE 0 -5 2US 2NS 2NS 3US

CLOAD 103 0 4.64E-11

*

.MODEL NM NMOS (VTO=1.7 KP=2.25E-5 PHI=0.76 GAMMA=2.42)

.MODEL PM PMOS (VTO=-1.2 KP=1.1E-5 PHI=0.62 GAMMA=0.62)

.TRAN 1US 10US

.PROBE V(101) V(102) V(103)

.END

* DFF SWITCHING CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

M1 101 100 102 0 N L=20U W=40U

M2 101 0 102 100 P L=20U W=100U

M3 103 102 0 0 N L=20U W=40U

M4 103 102 100 100 P L=20U W=100U

M5 104 103 0 0 N L=20U W=40U

M6 104 103 100 100 P L=20U W=100U

M7 104 100 100 102 0 N L=20U W=40U

M8 104 0 102 100 P L=20U W=100U

VS 101 0 DC PULSE 0 5 2US 2NS 2NS 3US

CLOAD 104 0 5.52E-11

*

.MODEL N NMOS (VTO =1.7 KP=2.25E-5 PHI=0.76 GAMMA=2.42)

.MODEL P PMOS (VTO =-1.2 KP=1.1E-5 PHI=0.62 GAMMA=0.62)

.TRAN 1US 10US

.PROBE V(101) V(104)

.END

ภาคผนวก ข

1. ค่าคงที่ทางฟิสิกส์

ชื่อ	สัญลักษณ์	ขนาด	หน่วย
ประจุไฟฟ้าของอิเล็กตรอน	q	1.6×10^{-19}	C
ค่าคงที่ของ โบล์มัน	k	1.38×10^{23}	J/K
ค่าคงที่ของแพลงค์	h	6.63×10^{-34}	J-S
ค่าอุณหภูมิห้อง	T	300	K
แรงดันเนื่องจากความร้อน	KT/q	0.026	V
ค่าคงที่ไดอิเล็กตริกของสุญญากาศ	ϵ_0	8.85×10^{-14}	F/cm
ค่าคงที่ไดอิเล็กตริกของซิลิกอน	ϵ_{s1}	$11.7 \epsilon_0$	F/cm
ค่าคงที่ไดอิเล็กตริกของซิลิกอน ไดออกไซด์	ϵ_{ox}	$3.97 \epsilon_0$	F/cm
ค่าความเข้มข้นของพาหะ ในซิลิกอน บริสุทธิ์	n_1^2	$1.5 \times 10^{23} T^3 e^{-1.15q/KT}$	(carriers/cm ³) ²
ค่าที่อุณหภูมิห้อง	n_1^2	2.1×10^{20}	(carriers/cm ³) ²
ค่าความคล่องตัวของ โยลที่ผิว (จากการคำนวณ)	μ_p	240	cm ² /V.s
ค่าความคล่องตัวของอิเล็กตรอนที่ผิว (จากการคำนวณ)	μ_n	500	cm ² /V.s

2. คุณสมบัติของซิลิกอน ไดออกไซด์

น้ำหนักระยะตอม	60.08	
ความหนาแน่นอะตอม	2.3×10^{22}	cm ⁻³
ความต้านทาน (ที่ 300K)	$> 10^{16}$	Ω -cm
ค่าคงที่ไดอิเล็กตริก (ϵ_{ox})	3.9	
จุดหลอมเหลว	≈ 1700	°C
ความร้อนจำเพาะ	1.0	J/g°C
การนำความร้อน	0.014	W/cm°C
การขยายตัวเนื่องจากความร้อน	0.5×10^{-6}	(°C) ⁻¹

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. คุณสมบัติของซิลิกอน

เลขอะตอม	14	
น้ำหนักอะตอม	28.086	
ความหนาแน่นอะตอม	2.96×10^{22}	cm^{-3}
ความหนาแน่น	2.328	g/cm^3
ค่าคงที่ไดอิเล็กตริก	11.7	
พลังงานแถบต้องห้าม	1.115	eV
สัมประสิทธิ์ทางอุณหภูมิของพลังงานแถบต้องห้าม	-2.3×10^{-4}	$\text{eV}/^{\circ}\text{C}$
จุดหลอมเหลว	1417	$^{\circ}\text{C}$
ความคล่องตัวของอิเล็กตรอนที่ผิว-ระนาบ (100)	580	$\text{cm}^2/\text{V-s}$
-ระนาบ (111)	190	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของอิเล็กตรอนในเนื้อสาร-ระนาบ (100)	1260	$\text{cm}^2/\text{V-s}$
-ระนาบ (111)	1350	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของโฮลที่ผิว-ระนาบ (100)	230	$\text{cm}^2/\text{V-s}$
-ระนาบ (111)	-	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของโฮลในเนื้อสาร-ระนาบ (100)	400	$\text{cm}^2/\text{V-s}$
-ระนาบ (111)	480	$\text{cm}^2/\text{V-s}$
ดัชนีหักเห	3420	
การนำความร้อน	1.57	$\text{W/cm}\Omega$
การขยายตัวเนื่องจากความร้อน	2.6×10^{-6}	$(^{\circ}\text{C})^{-1}$
ค่าคงที่ของผลึก	5.4307	$^{\circ}\text{A}$
ความดันต่อหน่วยปริมาตร	0.98×10^{12}	cm^2/dyn
ฟังก์ชันงานของโฟโตอิมิตอน	5.05	eV
ความแข็ง	7.0	MOHscale
ความร้อนในการละลาย	1000	J/g
ความหนาแน่นของพาหะของซิลิกอนบริสุทธิ์	1.45×10^{10}	cm^{-3}
ความดันไอ	2.8×10^{-4}	mm Hg
โครงสร้างผลึก	f_{cc} , diamond	

ประวัติผู้เขียน

ชื่อผู้เขียน นายเต็มพงษ์ เพ็ชรกุล
วันเดือนปีเกิด วันที่ 22 กรกฎาคม พ.ศ.2510
สถานที่เกิด จังหวัดฉะเชิงเทรา
วุฒิการศึกษาระดับปริญญาตรี วิศวกรรมศาสตรบัณฑิต สาขาวิชาอิเล็กทรอนิกส์
สถานที่สำเร็จการศึกษา สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีที่สำเร็จการศึกษา ปีการศึกษา 2531
ผลงานวิจัยที่ได้รับการตีพิมพ์ เรื่องการออกแบบเพื่อควบคุมคุณสมบัติการส่งผ่านสัญญาณไฟตรง
ของอินเวอร์เตอร์แบบซิมอส
ประสบการณ์การทำงาน เจ้าหน้าที่วิจัย ศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เมื่อปี พ.ศ.2532 ถึง พ.ศ.2534
อาชีพปัจจุบัน รับราชการตำแหน่งอาจารย์ 3 ระดับ 4 ภาควิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณ
ทหารลาดกระบัง