

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

สามเฟส เดลต้ามีอดดเลต พี ดับบลิว เอ็ม อินเวอร์เตอร์
สำหรับการขับเคลื่อนมอเตอร์เหนี่ยวนำ

3-φ DELTA MODULATED PWM INVERTER FOR
INDUCTION MOTOR DRIVE



วิจิตร กิณเรศ

VIJIT KINNARES B. Eng. (KMITL)

เลขหมู่ _____

เลขทะเบียน 17084

วัน, เดือน, ปี 5 ก.พ. 2535

อาจารย์ที่ปรึกษา

รศ.ดร. วิริยะ พิชะจำโรญ

ADVISOR

ASSOC. PROF. DR. VIRIYA PICHETJAMROEN

B. Eng. (KMITL), M. Eng. (TOKAI), D. Eng. (MEIJI)

วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2534

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ISBN 974-8157-06-7

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อ

Abstract

สารบัญรูป

สัญลักษณ์

คำย่อ

บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีพื้นฐานเกี่ยวกับการขับเคลื่อนมอเตอร์เหนี่ยวนำและอินเวอร์เตอร์	6
2.1	บทนำ	6
2.2	ทฤษฎีเบื้องต้นและวงจรมุมลื่นของมอเตอร์เหนี่ยวนำ	6
2.2.1	หลักการมอเตอร์เหนี่ยวนำ	6
2.2.2	วงจรมุมลื่น	7
2.3	วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ	9
2.3.1	การควบคุมแรงดันของสเตเตอร์	10
2.3.2	การควบคุม Slip Power	11
2.3.3	การควบคุมด้วยไซโคลคอนเวอร์เตอร์	13
2.3.4	การควบคุมด้วยการเปลี่ยนแรงดันและความถี่	14
2.4	อินเวอร์เตอร์สำหรับการขับเคลื่อนมอเตอร์เหนี่ยวนำ	16
2.4.1	Voltage Source Inverter	17
2.4.2	Current Source Inverter	20
2.5	เทคนิคการสร้างคลื่น PWM แบบต่าง ๆ สำหรับอินเวอร์เตอร์	23
2.5.1	เทคนิค Sinusoidal Pulse Width Modulation (SPWM)	24
2.5.2	เทคนิคการกำจัดฮาร์โมนิกส์	29
2.5.3	เทคนิค Minimum Ripple Current	32
2.5.4	เทคนิค Adaptive Current Control PWM	33

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของโรงเรียนเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดทั้ง 2.6 สรุป ป่ามมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำ 34 ใช้

บทที่ 3 เทคนิคการมอดูเลตแบบเคลต้ามืดอะซิงโครนัสและการประยุกต์ใช้กับ PWM อินเวอร์เตอร์ 36

3.1 บทนำ 36

3.2 ความเป็นมาของเทคนิคเคลต้ามืด 37

3.3 ตัวอย่างวงจรเคลต้ามืดคูลเตอร์ซิงโครนัสแบบต่างๆ ที่ใช้ในสแตติก PWM อินเวอร์เตอร์ 38

3.4 หลักการพื้นฐานของเทคนิคเคลต้ามืดอะซิงโครนัส 44

3.5 การวิเคราะห์หลักการเคลต้ามืด ซินด์ อะซิงโครนัส 46

3.6 การวิเคราะห์หาค่าอาร์โมนิคส์และจำนวนครั้งของการสวิตช์ของรูปคลื่นสวิตซิงเคลต้ามืด 54

3.7 การออกแบบวงจรเคลต้ามืดคูลเตอร์ 55

3.8 ผลการคำนวณของเทคนิคเคลต้ามืดอะซิงโครนัส 58

3.9 ผลการทดลองของเทคนิคเคลต้ามืดอะซิงโครนัส 61

3.9.1 ลักษณะความสัมพันธ์ระหว่างแรงดันมูลฐานกับความถี่ 61

3.9.2 ลักษณะความสัมพันธ์ระหว่างจำนวนครั้งของการสวิตช์กับความถี่อินเวอร์เตอร์ 62

3.9.3 ลักษณะรูปคลื่นเคลต้ามืดที่ความถี่สัญญาณไซน์อ้างอิงต่างๆ 63

3.9.4 ลักษณะรูปคลื่นเคลต้ามืดที่ขนาดแรงดันของสัญญาณไซน์อ้างอิงต่างๆ 64

3.9.5 ลักษณะของสเปกตรัมของรูปคลื่นสวิตซิงเคลต้ามืด 66

3.9.6 รูปคลื่นของแรงดันและกระแสทางด้านเอาต์พุทของอินเวอร์เตอร์ 1-φ แบบเคลต้ามืดซิงโครนัส 67

3.10 3-φ เคลต้ามืดคูลเตอร์และผลการทดลอง 68

3.11 สรุป 70

บทที่ 4 เทคนิคเคลต้ามืดซิงโครนัสโดยใช้ระบบ PLL และการประยุกต์ใช้กับ 3-φ PWM อินเวอร์เตอร์ 72

4.1 บทนำ 72

4.2 การสร้างเทคนิคเคลต้ามืดซิงโครนัสด้วยระบบ PLL 72

4.3	กลไกการชิงโครโนส	75
4.4	ช่วงจังหวะการเพิ่มสัญญาณโมโนสเตเบิล	75
4.5	การขาดหายของไซเคิลการสวิตช์สำหรับการเปลี่ยนกลไกชิงโครโนส	77
4.6	การเปลี่ยนเกียร์แบบชิงโครโนสอย่างอัตโนมัติ	79
4.7	การวิเคราะห์อาร์โมนิคส์ของเทคนิคเคลต้าม็อคแบบชิงโครโนส	80
4.8	ผลการทดลอง	83
4.8.1	ลักษณะความสัมพันธ์ระหว่างแรงดันมูลฐานและความถี่	83
4.8.2	สเป็คตรัมของรูปคลื่นเคลต้าม็อคแบบชิงโครโนสและชิงโครโนสที่มีพารามิเตอร์เดียวกัน	83
4.8.3	รูปคลื่นของเคลต้าม็อคชนิดชิงโครโนส	85
4.8.4	รูปคลื่นของแรงดันและกระแสทางค้ำเอาท์พุทของอินเวอร์เตอร์ 1-φ และ 3-φ แบบเคลต้าม็อคชนิดชิงโครโนส ที่โหลดต่างๆ	85
4.9	สรุป	86
บทที่ 5	การซิมูเลตวงจรรควบคุมและวงจรถ้าล้างอินเวอร์เตอร์ของเทคนิคเคลต้าม็อคแบบชิงโครโนสและชิงโครโนสด้วยคอมพิวเตอร์	87
5.1	บทนำ	87
5.2	ความแตกต่างระหว่างเทคนิคเคลต้าม็อคแบบชิงโครโนสและชิงโครโนส	87
5.3	ผลการเปลี่ยนแปลงรูปคลื่นเคลต้าม็อค เมื่อมีการเปลี่ยนค่าพารามิเตอร์ต่างๆ	90
5.3.1	ผลของการเปลี่ยนความถี่ของสัญญาณไซน์อ้างอิง	91
5.3.2	ผลของการเปลี่ยนขนาดแรงดันของสัญญาณไซน์อ้างอิง	92
5.3.3	ผลของการเปลี่ยนแปลงค่าคงที่เวลาของอินทิเกรเตอร์	93
5.3.4	ผลของการเปลี่ยนความกว้างฮิสเตอร์รีซิส	94
5.4	การซิมูเลตวงจรถ้าล้างอินเวอร์เตอร์ที่ใช้เทคนิคเคลต้าม็อคแบบชิงโครโนส	95
5.4.1	การซิมูเลตวงจรรีอินเวอร์เตอร์แบบกึ่งบริดจ์	95
5.4.2	การซิมูเลตวงจรถ้าล้างอินเวอร์เตอร์ 3-φ ของเอกสารทุกครั้งที่มีการไปใช้	97

5.5 การซิมูเลตวงจรถูกกำลังอินเวอร์เตอร์ที่ใช้เทคนิคเคลต้ามืด ชนิดซิงโครนัส	99
5.6 สรุป	99
บทที่ 6 ระบบวงจรถูกควบคุมแบบเคลต้ามืดและวงจรถูกกำลังของระบบ อินเวอร์เตอร์	100
6.1 ระบบวงจรถูกกำลังที่ออกแบบและสร้างขึ้น	100
6.1.1 วงจรถูกแปลงไฟฟ้ากระแสสลับ 1- ϕ ให้เป็นไฟกระแสตรงและ LC ฟิลเตอร์	101
6.1.2 วงจรถูกควบคุมแรงดันดีซีลิงค์ให้คงที่	102
6.1.3 วงจรถูกกรองกระแสตรงให้เรียบ	102
6.1.4 วงจรถูกกำลังอินเวอร์เตอร์ 3- ϕ	103
6.1.5 วงจรถูกป้องกันวงจรถูกหลัก	103
6.2 ระบบแหล่งจ่ายไฟและการแยกส่วนระหว่างวงจรถูกควบคุม และวงจรถูกกำลัง	103
6.3 การออกแบบและสร้างวงจรถูกควบคุมแบบเคลต้ามืด ชนิดอะซิงโครนัสและซิงโครนัส	105
6.3.1 การออกแบบและสร้างสัญญาณคลื่นไซน์ 3- ϕ	106
6.3.2 การสร้างสัญญาณพัลส์โมโนสเทเบิลโคบออาศัย PLL	109
6.3.3 วงจรถูก one shot frequency detector	110
6.3.4 วงจรถูกสร้างเคลต้ามืดแบบอะซิงโครนัสและซิงโครนัส	112
6.3.5 วงจรถูกลือกเอาท์	113
6.4 วงจรถูกป้องกัน	114
6.5 วงจรถูกควบคุมการทำงานช็อบเปอร์	115
6.6 วงจรถูกยับเบส	116
6.7 การออกแบบวงจรถูกสับเบอท์	119
6.8 ผลการทดลอง	122
6.9 ชิ้นงานวิทยานิพนธ์	124
6.10 สรุป	127

บทที่ 7 การทดลองและผลการทดลองของ 3- ϕ induction motor drive	128
7.1 การทดสอบเพื่อเปรียบเทียบขนาดความไม่สมดุลย์ของแรงดัน และกระแสในแต่ละเฟสของอินเวอร์เตอร์ 3- ϕ แบบเคลตำมือค ชนิดอะซิงโครนัส (ADMI) และความสมดุลย์ของแรงดันและกระแส ของอินเวอร์เตอร์ 3- ϕ แบบเคลตำมือคชนิดซิงโครนัส (SDMI)	128
7.2 ผลการทดสอบคุณสมบัติของอัตราส่วนแรงดันมูลฐานต่อความถี่ ทางด้านเอาท์พุทของ SDMI	130
7.3 ผลการทดสอบคุณสมบัติ speed-torque curve ของมอเตอร์เหนี่ยวนำ 3- ϕ	130
7.4 รูปคลื่นแรงดันและกระแสของมอเตอร์เหนี่ยวนำเมื่อใช้ ADMI และ SDMI ขับเคลื่อนที่ความถี่ต่างๆ	132
7.4.1 กรณีของ ADMI	132
7.4.2 กรณีของ SDMI	134
บทที่ 8 บทสรุปและวิจารณ์ผลการทดลอง	136
8.1 วิจารณ์และข้อเสนอนแนะ	136
8.2 สรุป	138
เอกสารอ้างอิง	141
กิตติกรรมประกาศ	144
ภาคผนวก ก ผลงานวิชาการที่ได้รับการเผยแพร่ในระหว่างการทำวิจัย	145
ภาคผนวก ข ข้อมูลที่เก็บไว้ในหน่วยความจำ EPROM เพื่อใช้ในการสร้างสัญญาณไซน์อ้างอิง 3- ϕ	158
ภาคผนวก ค วงจรพื้นฐานต่างๆที่ใช้ในการออกแบบวงจรทดลอง	160
ภาคผนวก ง ข้อมูลเกี่ยวกับ ไอซีต่างๆ ที่ใช้ในการทดลอง	163

บทคัดย่อ

วิทยานิพนธ์นี้ได้เสนอและวิเคราะห์ PWM อินเวอร์เตอร์ 3 เฟส แบบซิงโครนัสเซลล์ตัวมอดชดิวส์ที่แรงดันสูง โดยใช้เพาเวอร์ทรานซิสเตอร์เป็นอุปกรณ์ตัดต่อโซลิด-สเทท โดยในตอนแรกได้ทำการศึกษาและวิเคราะห์ เทคนิคเซลล์ตัวมอดชดิวส์ซิงโครนัสตลอดจนคุณสมบัติการทำงานโดยใช้แบบจำลองทางคณิตศาสตร์ของเซลล์ตัวมอดชดิวส์เพื่อออกแบบ และสร้างระบบควบคุมของอินเวอร์เตอร์จากนั้นจึงได้เสนอและวิเคราะห์ เทคนิคเซลล์ตัวมอดชดิวส์ซิงโครนัสโดยใช้ PLL เพื่อปรับปรุงคุณสมบัติการทำงานของ เทคนิคเซลล์ตัวมอดชดิวส์ซิงโครนัสที่ใช้กันทั่วไป นอกจากนี้ยังได้แปลความหมายของเทคนิคการควบคุมแบบซิงโครนัสให้อยู่ในรูปของวงจรถวล หรือทั้งแสดงให้เห็นจริงจากวิธีการที่ได้ันด้วยผลการทดลอง เทคนิคซิงโครนัสจะใช้ในการแก้ปัญหาค่าไม่สมดุลของโวลต์เตจระหว่างไลน์ 3 เฟส ซึ่งเกิดขึ้นกับอินเวอร์เตอร์ 3 เฟส ซิงโครนัสและเกิดขึ้นเนื่องจากการมอดชดิวส์ทางความถี่ที่มีปะปนในคลื่น PWM ที่มีฟังก์ชันไม่เป็นคาบ เทคนิคซิงโครนัสสามารถนำมาใช้กับ PWM อินเวอร์เตอร์ที่สามารถเปลี่ยนเกียร์ได้เองอย่างอัตโนมัติซึ่งหมายถึง อัตราส่วนระหว่างความถี่สวิทช์ของคลื่น PWM ต่อความถี่ฟันคานาเมนทอลของคลื่น PWM การเปลี่ยนเกียร์นี้จะมิตถุประสงค์ 2 ประการกล่าวคือ เป็นการปรับปรุงคลื่น PWM ในย่านความถี่ต่ำซึ่งจะมีผลในการลดทอร์คกระเพื่อมของมอเตอร์สำหรับงานขับเคลื่อนเอซิมอเตอร์ โดยเฉพาะในย่านความถี่ต่ำ นอกจากนั้นยังสามารถลดความถี่สวิทช์ของอุปกรณ์ตัดต่อในย่านความถี่ต่ำของระบบขับเคลื่อนเอซิมอเตอร์ อินเวอร์เตอร์ 3-เฟส นี้สามารถทำงานได้ในโหมดคลื่น PWM ภายใต้เงื่อนไขโวลต์เตจต่อความถี่มีค่าคงที่ และในโหมดคลื่น square ภายใต้เงื่อนไขโวลต์เตจคลื่นฟันคานาเมนทอลมีค่าคงที่ โดยไม่จำเป็นต้องเพิ่มวงจรถวลนอกให้ยุ่งยากแต่ประการใด การเปลี่ยนโหมดการทำงานจากคลื่น PWM เป็นคลื่น square สามารถกระทำได้อย่างราบรื่นและตลอดต่อเนื่อง ซึ่งนับว่าเป็นการใช้ประโยชน์ของโวลต์เตจที่ ดีซี บัสได้อย่างเต็มประสิทธิภาพ ซึ่งคุณสมบัติที่มีประจำเหล่านี้จะเป็นประโยชน์อย่างมากสำหรับการใช้งานขับเคลื่อนเอซิมอเตอร์

ในวิทยานิพนธ์นี้ยังได้กล่าวถึงการซิมูเลตวงจรถวลและวงจรถวลกำลังทั้ง ในกรณีของเทคนิคเซลล์ตัวมอดชดิวส์ซิงโครนัสและอะซิงโครนัส และยังได้นำผลที่ได้จากการซิมูเลตมาเปรียบเทียบกับผลการวัดทดสอบ ภายใต้เงื่อนไขต่าง ๆ ของวงจรถวลที่เปลี่ยนไป

ในตอนท้ายยังได้นำเครื่องต้นแบบชุดอินเวอร์เตอร์นี้ไปทดสอบขับมอเตอร์เหนี่ยวนำ 3-เฟสที่โหลดต่างๆ เพื่อทดสอบหาคุณสมบัติการทำงานต่างๆของระบบขับเคลื่อนนี้เช่น ความสัมพันธ์ระหว่างความเร็วรอบและทอร์คของมอเตอร์ อัตราส่วนของโวลต์เตจต่อความถี่มูลฐานทางด้านเอาท์พุท ขนาดความไม่สมดุลของโวลต์เตจในไลน์ทั้ง 3 ทางด้านเอาท์พุทและอื่นๆเป็นต้น ซึ่งปรากฏผลเป็นที่น่าพอใจ

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

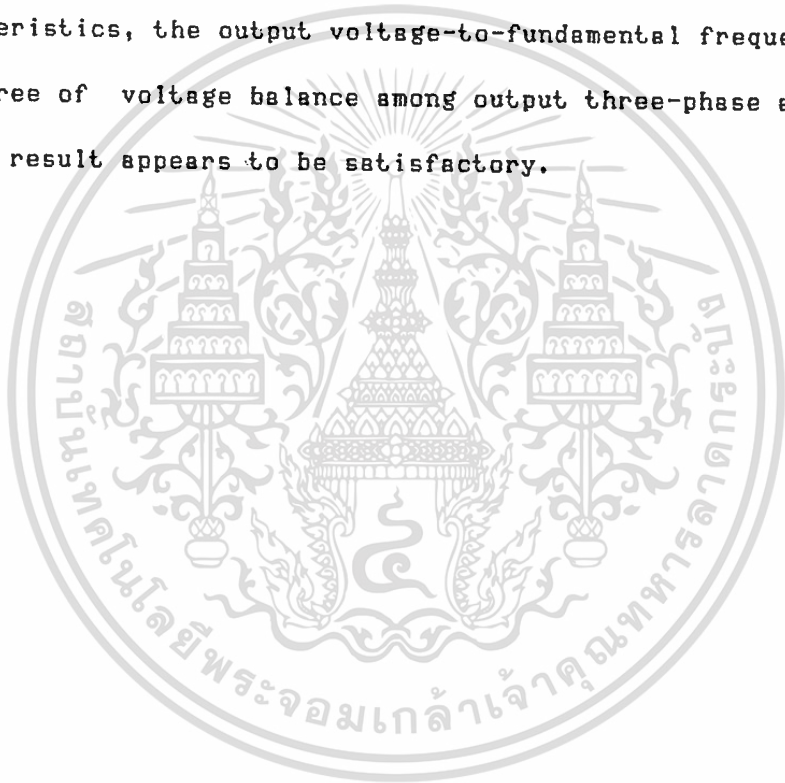
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Abstract

This thesis proposes and analyzes a 3-phase synchronous delta modulated PWM inverter of voltage source type (VSI), using power transistors as solid-state switching devices. The asynchronous type delta modulation technique and its operating characteristics are first studied and analyzed, using a mathematical model of the delta modulator to design and develop the control system of the inverter. Then, the novel synchronous type delta-modulation technique is proposed and analyzed, using phase-locked loop to improve the operating characteristics of the conventional asynchronous delta modulation technique. The implementation of the synchronous control technique by a control circuit is also shown and verified by the experimental results. This technique is used to solve the problem of line-to-line voltage unbalance which occurs in the 3-phase inverter of asynchronous type and is caused by the mixture of frequency modulation in the PWM waveform of non-periodic function. The synchronous technique can also be applied to the PWM inverter with automatic gear-changing operation; that is, the ratio of PWM switching frequency to fundamental frequency of the PWM waveform. The utilization of gear change is for two main purposes. One is for improvement of PWM waveform in the lower region of frequency, which consequently reduces motor pulsating torque in the low frequency region of ac motor drive, and the other is for reduction of device's switching frequency over the operating frequency range of ac motor drive. The 3-phase inverter can be operated both in the PWM mode under a constant voltage-to-frequency ratio and in the squarewave mode under a constant fundamental voltage without the need of additional circuit complexity. The transition from PWM to squarewave modes can be operated smoothly, which results in full utilization of the voltage available at the dc bus. These inherent characteristics are considered to be very useful for ac motor drive

application.

In this thesis, the simulation of the control and main power circuits is also investigated and discussed both in cases of synchronous and asynchronous delta modulation techniques and the simulated results, verified by measurement under various circuit parameters of the control circuit. In the last chapter of this thesis, the prototype of the inverter test set is also used to test the 3-phase induction motor under various load conditions so as to obtain the operating characteristics of the motor drive system; for example, the motor speed-torque characteristics, the output voltage-to-fundamental frequency ratio and the degree of voltage balance among output three-phase ac lines, etc. and the result appears to be satisfactory.



สารบัญรูป

รูปที่ 2.1	แสดงวงจรสมมูลย์ทางไฟฟ้าของมอเตอร์เหนี่ยวนำ	8
รูปที่ 2.2	แสดงวงจรสมมูลย์อย่างง่ายของมอเตอร์เหนี่ยวนำ	9
รูปที่ 2.3	speed - torque curve ของมอเตอร์เหนี่ยวนำและโหลด	10
รูปที่ 2.4	แสดงวงจรกำลัง 3 - ϕ AC Power Controller	11
รูปที่ 2.5	แสดงระบบวงจรเครเมอร์	13
รูปที่ 2.6	แสดงวงจรเซอร์เบียส	13
รูปที่ 2.7	แสดงการเปลี่ยนแปลงแรงดัน, ทอร์ค, กระแสสเตเตอร์กับความถี่	14
รูปที่ 2.8	แสดง speed - torque curve ของมอเตอร์เมื่อใช้วิธีควบคุม VVVF	15
รูปที่ 2.9	แสดงบล็อกไดอะแกรมของระบบอินเวอร์เตอร์เพื่อการขับเคลื่อนมอเตอร์เหนี่ยวนำ	17
รูปที่ 2.10 (a)	แสดงวงจรกำลังของ 6 - step อินเวอร์เตอร์	18
รูปที่ 2.10 (b)	แสดงรูปคลื่นทางต้านเอาต์พุตของ 6 - step อินเวอร์เตอร์	19
รูปที่ 2.11	แสดงวงจรกำลังของ PWM อินเวอร์เตอร์	19
รูปที่ 2.12 (a)	วงจรกำลังของ Current Source Inverter	20
รูปที่ 2.12 (b)	แสดงแรงดันและกระแสทางต้านเอาต์พุตของ Current Source Inverter	21
รูปที่ 2.13	แสดง Torque - speed curve ที่มีการเปลี่ยนแปลงกระแสที่ stator	22
รูปที่ 2.14 (a)	แสดงรูปคลื่นสัญญาณ PWM	25
รูปที่ 2.14 (b)	แสดงแรงดัน line และ phase ของ PWM Inverter	25
รูปที่ 2.15	แสดงความสัมพันธ์ระหว่างแรงดันมูลฐานและดัชนีการมอดดูเลตของเทคนิค SPWM	27
รูปที่ 2.16	แสดงรูปคลื่น PWM แบบ Uniform Sampling	28
รูปที่ 2.17	แสดงความสัมพันธ์ระหว่างความถี่มูลฐานและความถี่สวิทซ์ซิ่งของ	

รูปที่ 2.18 แสดงรูปคลื่น PWM โดยเทคนิคกำจัดฮาร์โมนิกส์	30
รูปที่ 2.19 (a) แสดงหลักการเกิดรูปคลื่น PWM โดยเทคนิค Adaptive Current Control	33
รูปที่ 2.19 (b) แสดงวงจรควบคุมเทคนิค Adaptive Current Control	34
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของเซลล์ที่มีอคคูลเลเตอร์	37
รูปที่ 3.2 แสดงสัญญาณในเทคนิคเซลล์ที่มีอคคูลเลเตอร์ของ PCM	38
รูปที่ 3.3 แสดงวงจรเซลล์ที่มีอคคูลเลเตอร์ที่เสนอโดย C.A Karybabus	38
รูปที่ 3.4 แสดงรูปคลื่นที่จุดต่าง ๆ ของวงจรที่มีอคคูลเลเตอร์	39
รูปที่ 3.5 แสดงรูปคลื่นเซลล์ที่มีอคคูลเลเตอร์	40
รูปที่ 3.6 แสดงวงจรเซลล์ที่มีอคคูลเลเตอร์ที่เสนอโดย P.D.Ziogas	40
รูปที่ 3.7 แสดงความสัมพันธ์ของแรงดันมูลฐานและความถี่ทางด้านเอาต์พุตของอินเวอร์เตอร์	41
รูปที่ 3.8 แสดงวงจรที่มีอคคูลเลเตอร์แบบง่าย	41
รูปที่ 3.9 (a-b) แสดงรูปคลื่นเซลล์ที่มีอคคูลเลเตอร์ของวงจรที่มีอคคูลเลเตอร์แบบง่าย	41 - 42
รูปที่ 3.10 แสดงความสัมพันธ์ระหว่างแรงดันและความถี่มูลฐาน	43
รูปที่ 3.11 แสดงความสัมพันธ์ของเฟสระหว่างสัญญาณอ้างอิงรูปไซน์และสัญญาณเอาต์พุตมูลฐาน	43
รูปที่ 3.12 แสดงแผนภาพบล็อกหน่วยสร้างเทคนิคเซลล์ที่มีอคคูลเลเตอร์	44
รูปที่ 3.13 แสดงรูปคลื่นเซลล์ที่มีอคคูลเลเตอร์	45
รูปที่ 3.14 - 3.17 แสดงทางเดิน phase plane ในกรณี v_r เป็นสัญญาณต่าง ๆ	47 - 49
รูปที่ 3.18 แสดงความถี่ของพัลส์ PWM เปลี่ยนแปลงตามความชันของสัญญาณไซน์อ้างอิง	52
รูปที่ 3.19 แสดงการตอบสนอง frequency modulation ต่อความชันของสัญญาณไซน์อ้างอิงเมื่อมีการเปลี่ยนแอมพลิจูดหรือความถี่ของสัญญาณไซน์อ้างอิง	53
รูปที่ 3.20 แสดงรูปคลื่นเซลล์ที่มีอคคูลเลเตอร์	54
รูปที่ 3.21 แสดงวงจรเซลล์ที่มีอคคูลเลเตอร์ที่ออกแบบขึ้น	56

รูปที่ 3.22 - 3.24	แสดงความสัมพันธ์ระหว่างองค์ประกอบมูลฐาน และ ฮาร์โมนิคส์ต่าง ๆ กับความถี่ของสัญญาณไซน์อ้างอิงเมื่อขนาดของไซน์อ้างอิง (v_r) มีขนาดต่าง ๆ	59 - 60
รูปที่ 3.25	แสดงความสัมพันธ์ระหว่างจำนวนครั้งของการสวิตช์ต่อวินาที กับความถี่อินเวอร์เตอร์เมื่อเปลี่ยนขนาดของสัญญาณไซน์อ้างอิง	60
รูปที่ 3.26	แสดงแรงดันมูลฐาน ($v_{o,r}$) กับความถี่สัญญาณไซน์อ้างอิงที่ v_r ขนาดต่าง ๆ	62
รูปที่ 3.27	แสดงจำนวนครั้งของการสวิตช์ต่อวินาทีกับความถี่ของอินเวอร์เตอร์ที่ขนาด v_r มีค่าต่าง ๆ	62
รูปที่ 3.28 - 3.31	แสดงรูปคลื่นสัญญาณ $e, v_r, v_{r'}, v_o$ ในโหมด PWM ที่ความถี่ต่าง ๆ	63 - 64
รูปที่ 3.32 - 3.34	แสดงรูปคลื่นสัญญาณ $v_r, v_{r'}, v_o$ ที่ขนาดแรงดัน v_r มีค่าต่าง ๆ	64 - 65
รูปที่ 3.35 - 3.37	แสดง Spectrum ของ v_o ที่ความถี่ต่าง ๆ	66 - 67
รูปที่ 3.38 - 3.39	แสดงแรงดันและกระแสทางเอาต์พุทของ 1- ϕ อินเวอร์เตอร์เมื่อมีโหลด RL	67 - 68
รูปที่ 3.40 - 3.42	แสดงรูปคลื่นสวิตชิ่งเซลล์สามมีอด 3- ϕ ที่ความถี่ต่าง ๆ	69 - 70
รูปที่ 3.43	แสดงแรงดันและกระแสเมื่อใช้ 3- ϕ PWM อินเวอร์เตอร์ ที่ความถี่ 30 Hz	70
รูปที่ 4.1	แสดงแผนภาพหน่วยสร้างเทคนิคเซลล์สามมีอดมีระบบซิงโครไนส์	72
รูปที่ 4.2 (a-b)	แสดงลักษณะการจำกัดคาบเวลาของพัลส์บวกและลบบน phase plane	74
รูปที่ 4.3	แสดงช่วงจั้งหวะของการเพิ่มสัญญาณพัลส์โมโนสเตเบิลของทั้งสามเฟส	75
รูปที่ 4.4	แสดงรูปคลื่นเซลล์สามมีอดซิงโครไนส์ และ error e_2 ที่ได้จากการเพิ่มพัลส์โมโนสเตเบิล	76
รูปที่ 4.5	แสดงการขาดหายของไซเคิลการสวิตช์ในขณะที่เปลี่ยนกลไกซิงโครไนส์	78
รูปที่ 4.6	แสดงการสูญเสียกลไกซิงโครไนส์ในขณะที่เปลี่ยนทิศความชันของสัญญาณ	

รูปที่ 4.7 แสดงความสัมพันธ์ระหว่างความถี่สวิทซ์ และ แรงดันมูลฐานกับความถี่อินเวอร์เตอร์ ในขณะที่มีการเปลี่ยนเกียร์ของพัลส์ PWM	80
รูปที่ 4.8 แสดงผลการคำนวณความสัมพันธ์ระหว่าง ดัชนีการมอดและแรงดันมูลฐาน	81
รูปที่ 4.9 แสดงผลการคำนวณความสัมพันธ์ระหว่างแรงดันมูลฐาน และ ความถี่อินเวอร์เตอร์	82
รูปที่ 4.10 แสดงผลการทดลองของความสัมพันธ์ระหว่างแรงดันมูลฐานและความถี่	83
รูปที่ 4.11 - 4.12 แสดงสเป็คตรัมของเทคนิคเดลต้ามอดซันดิซิง โครนัสและอะซิงโครนัสที่มีค่าพารามิเตอร์เดียวกัน	83 - 84
รูปที่ 4.13 แสดงรูปคลื่นสัญญาณ error, สัญญาณสวิทซ์, และสัญญาณเดลต้าที่ได้จากการทดลอง	85
รูปที่ 4.14 แสดงแรงดันและกระแสทางด้านเอาต์พุทของอินเวอร์เตอร์ 1 - ϕ แบบเดลต้าซันดิซิง โครนัส	86
รูปที่ 4.15 แสดงแรงดันและกระแสทางด้านเอาต์พุทของอินเวอร์เตอร์ 3 - ϕ เมื่อทดสอบกับมอเตอร์ ที่ความถี่ 50 Hz	86
รูปที่ 5.1 (a) แสดงวงจรมุมเลตของเดลต้ามอดซันดิซิงโครนัส	87
รูปที่ 5.1 (b) สัญญาณ e และ v_r ที่ได้จากการซิมูเลตความถี่ 50 Hz	88
รูปที่ 5.1 (c) สัญญาณสวิทซ์ v_u และ v_r ที่ได้จากการซิมูเลตความถี่ 50 Hz	88
รูปที่ 5.1 (d) ผลการทดลองแสดงสัญญาณ e และ v_r ที่ความถี่ 50 Hz	88
รูปที่ 5.2 (a) วงจรมุมเลตของเดลต้ามอดซันดิซิงโครนัส	89
รูปที่ 5.2 (b) สัญญาณ e_1 และ v_r ที่ได้จากการซิมูเลตที่ความถี่ 50 Hz	89
รูปที่ 5.2 (c) สัญญาณ v_u และ v_r ที่ได้จากการซิมูเลตที่ความถี่ 50 Hz	89
รูปที่ 5.2 (d) ผลการทดลองแสดงสัญญาณ v_u, v_r, e_1 ที่ความถี่ 50 Hz	90
รูปที่ 5.2 (e) แสดงสัญญาณสวิทซ์ v_u และสัญญาณ e_2 ที่ได้จากการซิมูเลต	90
รูปที่ 5.3 (a-c) แสดงสัญญาณ v_u และ v_r ได้จากการซิมูเลตที่ความถี่ต่าง ๆ เมื่อ v_r มีค่าคงที่	91
รูปที่ 5.4 แสดงสัญญาณ v_u และ v_r ที่ขนาด v_r มีค่าต่างๆในขณะที่ความถี่คงที่	92
รูปที่ 5.5 (a-c) แสดงสัญญาณ v_u และ v_r เมื่อค่าคงที่ของเวลามีค่าเปลี่ยน	

รูปที่ 5.6 (a-c) แสดงสัญญาณ v_r และ e เมื่อฮิสเตอร์รีซิสมีค่าเปลี่ยนไป ในขณะที่ v_r และความถี่คงที่	94 - 95
รูปที่ 5.7 แสดงสัญญาณที่ใช้ในการซึ่มเลตวงจรอินเวอร์เตอร์แบบบริดจ์	96
รูปที่ 5.8 (a-c) แสดงสัญญาณ v_r ของวงจรควบคุมและกระแสเอาต์พุต ของอินเวอร์เตอร์เมื่อ v_r และความถี่มีค่าเปลี่ยนไป	96 - 97
รูปที่ 5.9 - 5.11 แสดงผลการซึ่มเลตแรงดันระหว่างไลน์ และ กระแสไลน์ที่ความถี่ต่าง ๆ	97 - 98
รูปที่ 5.12 - 5.13 แสดงแรงดันเฟสและกระแสเฟสที่ความถี่ต่าง ๆ	98
รูปที่ 5.14 แสดงแรงดันและกระแสของอินเวอร์เตอร์ที่จ่ายโหลด RL	99
รูปที่ 6.1 แสดงวงจรกำลังของระบบอินเวอร์เตอร์ 3-φ	100
รูปที่ 6.2 แสดงระบบจ่ายไฟและการแยกส่วน (DC regulated power supply)	104
รูปที่ 6.3 แสดงวงจรแหล่งจ่ายไฟตรงให้กับวงจรขับเบสเพาเวอร์ทรานซิสเตอร์	104
รูปที่ 6.4 แสดงระบบวงจรควบคุมเตลตำมือคอตยซึ่งโครนัสและซึ่งโครนัส	105
รูปที่ 6.5 แสดงบล็อกไดอะแกรมหลักการสร้างสัญญาณไซน์ 3-φ	106
รูปที่ 6.6 แสดงวงจรสร้างสัญญาณไซน์ 3-φ	108
รูปที่ 6.7 แสดงผลการทดลองของรูปคลื่นไซน์ 3-φ	108
รูปที่ 6.8 แสดงหลักการสร้างสัญญาณโมโนสเตเบิล	109
รูปที่ 6.9 แสดงวงจรสร้างพัลส์โมโนสเตเบิลและมัลติเพล็กซ์เซอร์	110
รูปที่ 6.10 แสดงหลักการทำงานของวงจร one shot frequency detector	111
รูปที่ 6.11 แสดงวงจร one shot frequency detector	111
รูปที่ 6.12 แสดงวงจร one shot frequency band detector	112
รูปที่ 6.13 แสดงวงจรควบคุมเตลตำมือคอตยซึ่งโครนัสและซึ่งโครนัส	112
รูปที่ 6.14 แสดงหลักการสร้างวงจรล็อกเอาต์	113
รูปที่ 6.15 แสดงวงจรล็อกเอาต์ที่ออกแบบ	114
รูปที่ 6.16 แสดงวงจรควบคุมของการป้องกันวงจรหลัก	114
รูปที่ 6.17 แสดงวงจรกำเนิดพัลส์ของดีซีซีอ็อปเปอร์	115
รูปที่ 6.18 แสดงโมดูลของเพาเวอร์ทรานซิสเตอร์ในหนึ่งแพคเกจ	116
รูปที่ 6.19 แสดงรูปร่างของกระแสเบสในทางอุดมคติ	118

รูปที่ 6.20	แสดงวงจรขับเบสหนึ่งชุด	118
รูปที่ 6.21	แสดงวงจรสับเบอร์	119
รูปที่ 6.22	แสดง V_{BE} , V_{CE} ของเพาเวอร์ทรานซิสเตอร์	122
รูปที่ 6.23	แสดงกระแสไหลผ่าน ฟรีวิลลิงไดโอด และ เพาเวอร์ทรานซิสเตอร์	123
รูปที่ 6.24	แสดง I_C และ V_{CE} ช่วงนำกระแสของเพาเวอร์ทรานซิสเตอร์	123
รูปที่ 6.25	แสดง I_C และ V_{CE} ช่วงหยุดนำกระแส	124
รูปที่ 6.26	แสดงกระแสซาร์จตัวเก็บประจุของวงจรสับเบอร์และแรงดัน คร่อมทรานซิสเตอร์ (V_{CE}) ในขณะเทอร์น-ออฟ	124
รูปที่ 6.27 - 6.32	แสดงชิ้นงานของวิทยานิพนธ์	125 - 127
รูปที่ 7.1	แสดงวงจรการทดลองและเครื่องมือที่ใช้ในการวัด	128
รูปที่ 7.2	แสดงกราฟความสัมพันธ์ระหว่าง แรงดันมูลฐาน กับ ความถี่ ของอินเวอร์เตอร์	130
รูปที่ 7.3 (a)	แสดงกราฟความสัมพันธ์ระหว่างทอร์คกับความเร็วของ มอเตอร์เมื่อ $f_b = 25$ Hz	131
รูปที่ 7.3 (b)	แสดงกราฟความสัมพันธ์ระหว่างทอร์คกับความเร็วของ มอเตอร์เมื่อ $f_b = 38$ Hz	131
รูปที่ 7.3 (c)	แสดงกราฟความสัมพันธ์ระหว่างทอร์คกับความเร็วของ มอเตอร์เมื่อ $f_b = 49$ Hz	132
รูปที่ 7.4 - 7.6	แสดงรูปคลื่นแรงดันระหว่างไลน์ และ กระแสไลน์ ที่ความถี่ในการฉีก ADSI	132 - 133
รูปที่ 7.7 - 7.9	แสดงรูปคลื่นแรงดันระหว่างไลน์ และ กระแสไลน์ ที่ความถี่ต่าง ๆ ในขณะที่ใช้ SDMI	134 - 135

สัญลักษณ์

A_n : สัมประสิทธิ์ฟูเรียร์ของฟังก์ชัน \cos

B_n : สัมประสิทธิ์ฟูเรียร์ของฟังก์ชัน \sin

C : ตัวเก็บประจุ

$D_1, D_2, D_3, \dots, D_n$: ไดโอด

dl/dt : อัตราการเปลี่ยนแปลงกระแสไหล

E : ระดับแรงดันสวิทช์

e, e_1, e_2 : ความแตกต่างระหว่างสัญญาณสองสัญญาณ (error)

f : ความถี่ไฟกระแสสลับ

f_1, f_2, f_3, \dots : ความถี่วิกฤติ (ตำแหน่งที่มีการเปลี่ยนเกียร์)

f_b : ความถี่กำหนด

f_c : ความถี่ของสัญญาณคลื่นพาหะ

f_{CL} : ความถี่ของ limit cycle

f_m : ความถี่ของสัญญาณไซน์อ้างอิงหรือความถี่อินเวอร์เตอร์

f_w : ความถี่ของสัญญาณพัลส์โมโนสเตเบิล

H : ความกว้างฮิสเตอร์รีซิส

H_m : ความกว้างฮิสเตอร์รีซิสสมมูล

I_c : กระแสคอลเลคเตอร์

I_L : กระแสโหลด

I_m : กระแสไหลสูงสุด

K : ค่าคงที่ของการอินทิเกรต

L : ตัวเหนี่ยวนำ

M : ดัชนีของการมอดูเลต

m : ความชันของสัญญาณไซน์อ้างอิง

M_b : ดัชนีของการมอดูเลตกำหนด

N_1, N_2, \dots, N_n : จำนวนพัลส์โมโนสเตเบิล

N_{cm} : จำนวนครั้งของการสวิทช์ที่มากที่สุดของอุปกรณ์สวิทช์

o_c : จุดศูนย์กลางของจุดที่กำลังพิจารณาอยู่บน phase plane

เอกสารนี้เป็นเอกสารความสูญเสียในความต้านทาน R_{θ} ในวงจรสับเบียร์แบบขั้นที่นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆก็ตาม ผู้ใช้ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R_{θ} : ความต้านทานที่วงจรสับเบียร์แบบขั้นที่

S_r : ความชันของรูปคลื่นเคลต้า

T : คาบเวลาของพัลส์ PWM

$T_1, T_2, T_3, \dots, T_n$: ทรานซิสเตอร์

T_{CL} : คาบของ limit cycle

T_d : developed torque

T_m : ทอร์กของมอเตอร์

T_L : ทอร์กของโหลด

T_u : คาบของพัลส์โมโนสเตเบิล

t_d : เคคไทม์

t_{on} : ช่วงเวลานำกระแส

t_{off} : ช่วงเวลาหยุดนำกระแส

t_r : ไรส์ไทม์

t_u : สตอเรจไทม์

Δt_+ : ค่าเวลาของพัลส์บวก

Δt_- : ค่าเวลาของพัลส์ลบ

V : แรงดันอาร์เอ็มเอสของไฟกระแสสลับ

V_{BE} : แรงดันคร่อมขาเบสและอิมิตเตอร์

V_{CE} : แรงดันคร่อมขาคอลเลกเตอร์และอิมิตเตอร์

V_d : แรงดันดีซีลิงค์

v_f : สัญญาณเฟ้อนกลับ

V_{I1} : แรงดันมูลฐานทางด้านเอาต์พุทของอินเวอร์เตอร์

v_o : สัญญาณสวิทช์ของเอาต์พุท

V_{o1} : ขนาดแรงดันมูลฐานของสัญญาณเอาต์พุท

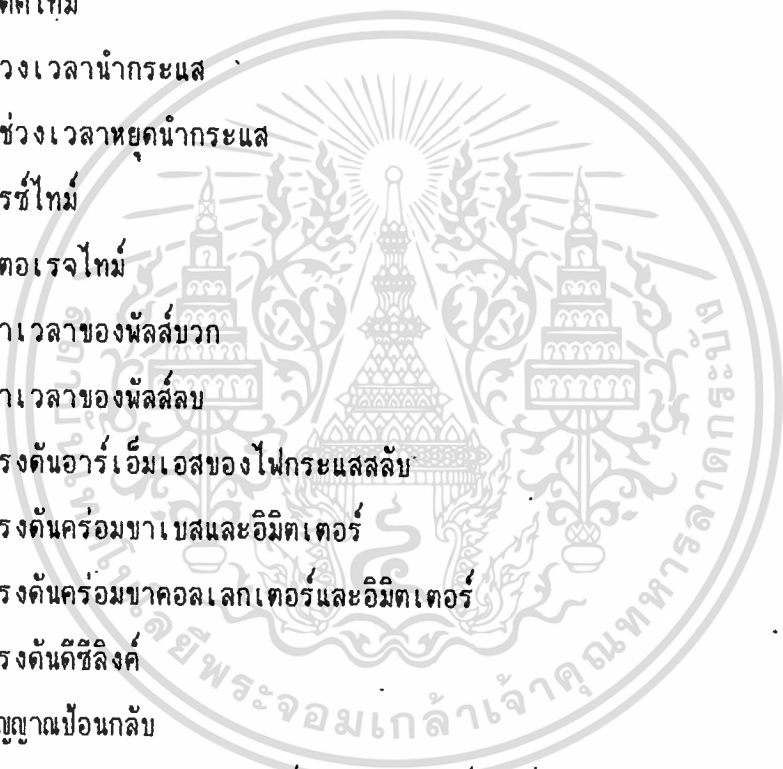
V_{on} : ขนาดแรงดันของฮาร์โมนิคส์อันดับที่ n

V_r : ขนาดแรงดันของสัญญาณไซน์อ้างอิง

v_r : สัญญาณไซน์อ้างอิง

ω_b : ความถี่เชิงมุมกำหนด

ω_c : ความถี่เชิงมุมของสัญญาณคลื่นพาหะ



เอกสารนี้เป็นเอกสารความถี่เชิงมุมของสัญญาณคลื่นไซน์อ้างอิงศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆก็ตาม ผู้จัดทำมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำย่อ

ADMI	: Asynchronous delta modulated Inverter
CSI	: Current Source Inverter
CT	: Current transformer
DM	: delta modulator
IM	: Induction motor
NS	: Natural sample
PI	: Proportional integral
PLL	: Phase locked loop
PWM	: Pulse Width Modulation
SPWM	: Sinusoidal Pulse Width Modulation
SDMI	: Synchronous delta modulation inverter
UPS	: Uninterruptible power supply
VCO	: Voltage Control Oscillator
VSI	: Voltage Source Inverter
VVVF	: Variable Voltage Variable Frequency



บทที่ 1

บทนำ

ในปัจจุบันนี้ได้มีการพัฒนาและวิจัยเกี่ยวกับสแตติกอินเวอร์เตอร์ (static inverter) เพื่อใช้ในงานทางด้าน การขับเคลื่อนในทางอุตสาหกรรมอย่างต่อเนื่องและกว้างขวาง ทั้งนี้เพราะ การควบคุมความเร็วรอบของเอ ซี แมชชีน โดยการเปลี่ยนแรงดันและความถี่ของแหล่งจ่ายไฟจะ เหมาะสมมากกว่าวิธีการอย่างอื่น เช่นการเปลี่ยนขั้วของขดลวดสเตเตอร์ (pole-changing) การ ควบคุมแรงดันที่จ่ายให้ขดลวดสเตเตอร์ (stator voltage control) นอกจากนี้งานทางด้าน การขับเคลื่อนทางด้านอุตสาหกรรมได้นิยมใช้เอซีแมชชีนมากกว่าดีซีแมชชีน เพราะเอซีแมชชีนมี โครงสร้างที่แข็งแรงทนทานกว่า ราคาไม่แพง มีประสิทธิภาพสูงกว่า ไม่มีปัญหาเกี่ยวกับคอม มิวนิเตอร์ทำให้มี การบำรุงรักษาไม่บ่อยครั้ง ฯลฯ [1] แต่อย่างไรก็ตามราคาของระบบควบคุม การขับเคลื่อนเอซี (ac drive) ยังสูงกว่าระบบการขับเคลื่อนดีซี (dc drive) รวมทั้งการ ควบคุม ac drive ซับซ้อนและยุ่งยากมากกว่าเพื่อที่จะให้ได้สมรรถนะที่ดีกว่า สำหรับสแตติกอิน เวอร์เตอร์ที่ใช้ในการขับนำเอซีแมชชีน ส่วนมากแล้วจะใช้เทคนิคแบบ PWM และ 6-stepหรือกึ่ง สแควร์ (quasi-square) โดยแบบ 6-step จะใช้งานได้ดีในย่านความถี่ของอินเวอร์เตอร์สูง เนื่องจากการสูญเสียของการสวิตช์ของ อุปกรณ์สวิตช์ขั้วน้อย และผลของฮาร์โมนิคส์อันดับต่ำจะถูก กรองไปโดยลิกเกจอินดักแทนซ์ของแมชชีนได้ง่ายเมื่อความถี่ของอินเวอร์เตอร์มีค่าสูง ส่วนแบบ PWM นั้นใช้งานได้ดีในช่วงความถี่ต่ำ ทั้งนี้เพราะสามารถลดทอนองศ์ประกอบฮาร์โมนิคส์อันดับต่ำๆ ลงได้ มีผลทำให้ลดการสูญเสียในแมชชีน ทอร์คสตาร์ตสูง และไม่มีปัญหาการกระเพื่อมของทอร์ค (torque pulsation). เทคนิค PWM นี้โดยมากจะเป็นการนำเอาสัญญาณไซน์มาเปรียบเทียบกับ สัญญาณสามเหลี่ยมเพื่อสร้างรูปแบบการสวิตช์ ซึ่ง เป็นเทคนิคทางด้านอนาล็อกส่วนทางด้านดิจิตอลนั้นอาจใช้วงจรควบคุมทางดิจิตอลและไมโครโปรเซสเซอร์แทนวงจรควบคุม วิธีการเหล่านี้มี วัตถุประสงค์หลักคือ เพื่อให้มีการควบคุมความถี่ได้ง่าย มีเสถียรภาพและความไว้วางใจสูงขึ้นนอก จากนี้ยังต้องคำนึงถึง การลดทอนขนาดของฮาร์โมนิคส์อันดับต่ำและจำนวนครั้งของการสวิตช์ของ อุปกรณ์สวิตช์ในอินเวอร์เตอร์อีกด้วย อย่างไรก็ตามเพื่อให้ได้คุณสมบัติดังกล่าว วงจรสร้างรูปแบบ การสวิตช์มักจะมัลักษณะยุ่งยากซับซ้อน ขนาดใหญ่ ราคาแพง[2] สำหรับงานควบคุมความ เร็วของอินดักชั่นมอเตอร์โดยทั่วไป จะมีการควบคุมการทำงาน 2 ย่าน [3],[4],[5]กล่าวคือ เมื่อความถี่ของอินเวอร์เตอร์ ต่ำกว่าความถี่กำหนด (base frequency) จะต้องควบคุมให้ v/f

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 คองท์ โดยเป็นสิ่งสำคัญในการควบคุมมอเตอร์เหนี่ยวนำ เพื่อให้หลักการของสนามแม่เหล็กในช่องอากาศ
 ไม่ว่ากรรมใดทั้งสน อีกทั้งยังมีเหตุตบแต่งเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำใบใช้

ภาค (air-gap flux) มีค่าคงที่ ซึ่งจะเป็นผลให้มอเตอร์มีทอร์กสูงสุดคงที่ (constant-torque region) ส่วนในกรณีที่ความถี่สูงกว่าความถี่กำหนด (base frequency) จะควบคุมให้แรงดันเอาต์พุทของอินเวอร์เตอร์ มีค่าคงที่เท่ากับค่าที่กำหนด การทำงานของมอเตอร์ลักษณะนี้มีผลทำให้มอเตอร์มีกำลังคงที่ (constant - Power region) ทั้งนี้เพื่อไม่ให้มอเตอร์เกิด overload และไม่มีปัญหาเกี่ยวกับฉนวน ซึ่งอาจทำให้มอเตอร์เสียหายได้

เทคนิคเคลต้ามอเตอร์เป็นเทคนิคการสร้างแพทเทิร์นสวิทชิงชนิดหนึ่งที่น่าสนใจมาก เพื่อใช้กับสแตติก PWM อินเวอร์เตอร์ ซึ่งมีคุณสมบัติตรงตามวัตถุประสงค์ดังกล่าวคือ วงจรที่ใช้มีลักษณะง่ายไม่ยุ่งยากซับซ้อน สามารถควบคุมแรงดัน และความถี่ทางด้านเอาต์พุทของอินเวอร์เตอร์ได้อย่างต่อเนื่องโดยลดทอนองค์ประกอบอาร์โมนิคส์อันดับต่ำได้ดี มีการทำงานได้สองโหมด คือ โหมดคลื่น PWM จะให้อัตราส่วนของแรงดันมูลฐานต่อความถี่ (v_{11}/f) ทางด้านเอาต์พุทของอินเวอร์เตอร์มีค่าคงที่ และโหมดคลื่นสแควร์จะให้แรงดันมูลฐานของเอาต์พุทคงที่ซึ่งเป็นคุณสมบัติที่มีประโยชน์อย่างยิ่งกับการนำไปใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ

อย่างไรก็ตามเทคนิคเคลต้ามอเตอร์แบบซิงโครนัส หรือแบบทั่วไปเมื่อนำไปใช้กับอินเวอร์เตอร์ 3-เฟส ยังมีปัญหาเกี่ยวกับความไม่สมดุลย์ของโวลต์เตจและกระแสในแต่ละเฟส ดังนั้นจึงจำเป็นต้องมีวงจรสร้างสัญญาณให้ระบบมีการซิงโครไนส์ (synchronize) กัน เพื่อให้มั่นใจว่าการสวิทชิงเป็นไปอย่างเหมาะสมถูกต้องแน่นอนจะได้ไม่เกิดปัญหาดังกล่าว และในวิทยานิพนธ์นี้จะเสนอเทคนิคของการซิงโครไนส์แบบใหม่โดยการใช้ระบบ PLL เพิ่มให้กับวงจรเคลต้ามอเตอร์แบบซิงโครนัสเพื่อทำให้เป็นวงจรเคลต้ามอเตอร์แบบซิงโครนัส ทำให้เหมาะกับการนำไปใช้กับอินเวอร์เตอร์ 3-เฟส

ในวิทยานิพนธ์นี้ได้ศึกษาวิจัยเพื่อออกแบบวงจร และทดลองเทคนิคเคลต้ามอเตอร์เพื่อใช้กับ 3-เฟสอินเวอร์เตอร์ ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ ซึ่งรายละเอียดที่จะกล่าวถึงในวิทยานิพนธ์แบ่งเป็นบทๆได้ดังนี้

บทที่ 1 บทนำ เนื้อหาคร่าวๆในแต่ละบท วัตถุประสงค์ ขอบเขต และวิธีการของการวิจัย ตลอดจนประโยชน์ที่ได้จากการวิจัย

บทที่ 2 กล่าวถึงทฤษฎีพื้นฐานและการขับเคลื่อนมอเตอร์เหนี่ยวนำ ชนิดและคุณสมบัติของอินเวอร์เตอร์ในการขับนำมอเตอร์ และวิธีการสร้างแพทเทิร์นต่างๆของการสวิทชิงในอินเวอร์เตอร์ สรุป

บทที่ 3 เทคนิคการมอดคูลเลตแบบเคลต้ามอเตอร์ชนิดซิงโครนัส และการนำมาประยุกต์ใช้
 เอกสารนี้เป็นเอกสารที่งานวิจัยการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้กับ PWM อินเวอร์เตอร์ โดยจะอธิบายถึงหลักการเคลื่อนที่ของคูลเลอร์โดยใช้แบบจำลองทางคณิตศาสตร์เพื่อออกแบบวงจรควบคุม มีการวิเคราะห์คุณสมบัติของเทคนิคนี้และมีการคำนวณผลโดยใช้โปรแกรมคอมพิวเตอร์เพื่อนำมาใช้กับ PWM อินเวอร์เตอร์ มีผลการทดลองทั้ง 1-เฟส และ 3-เฟส สรุปผล

บทที่ 4 เทคนิคเคลื่อนที่ของคูลเลอร์ซึ่งโครนัสโดยใช้ระบบ PLL และการประยุกต์ใช้กับ PWM อินเวอร์เตอร์ โดยจะอธิบายถึงหลักการ และความจำเป็นของการซิงโครไนส์เพื่อใช้กับอินเวอร์เตอร์ 3-เฟส มีการวิเคราะห์และแปลความหมายระบบการควบคุมจากสมการคณิตศาสตร์ ระบบควบคุมนี้ใช้ระบบ PLL ซึ่งเป็นเทคนิคใหม่ของการซิงโครไนส์ เพื่อแก้ปัญหาที่เกิดขึ้นกับเทคนิคเคลื่อนที่ของคูลเลอร์ซึ่งโครนัส มีการทดลองและสรุปผล

บทที่ 5 การซิมูเลตวงจรเคลื่อนที่ของคูลเลอร์และวงจรการทำงานของอินเวอร์เตอร์โดยใช้คอมพิวเตอร์ จะมีการออกแบบวงจรโดยการซิมูเลตเพื่อทดสอบวงจรที่ออกแบบ มีการสังเกตผลความแตกต่างระหว่างแพทเทอร์นของซิงโครไนส์ และซิงโครไนส์ และผลของการเปลี่ยนค่าพารามิเตอร์ต่างๆของวงจรควบคุม

บทที่ 6 วงจรกำลัง 3-φ Induction motor drive และวงจรควบคุมโดยใช้ Delta Modulated PWM Inverter มีการอธิบายวงจร และหลักการสร้างในเชิงปฏิบัติ ตลอดจนเทคนิคต่างๆในทางปฏิบัติที่นำมาใช้ในการแก้ปัญหาที่เกิดขึ้นในวงจร

บทที่ 7 ผลการทดลองของ 3-φ Induction motor drive โดยใช้ Delta Modulated PWM Inverter มีการทดสอบคุณสมบัติการทำงานต่างๆของระบบขับเคลื่อน เช่น คุณสมบัติ speed-torque curve ของมอเตอร์ ความสัมพันธ์ระหว่างแรงดันมูลฐานและความถี่ทางต้านเอาท์พุท ขนาดความไม่สมดุลย์ของแรงดันในแต่ละเฟสและอื่นๆ

บทที่ 8 บทสรุปและวิจารณ์ผลการทดลองพร้อมทั้งข้อเสนอแนะ

วัตถุประสงค์ของการวิจัย

1. เพื่อวิจัยหาเทคนิคใหม่ๆ ที่ใช้กับอินเวอร์เตอร์ในงานขับเคลื่อนมอเตอร์เหนี่ยวนำที่จะให้คุณสมบัติที่มีความเหมาะสมกับการใช้งานนี้
 2. เพื่อศึกษาค้นคว้าวิจัยเกี่ยวกับเทคนิคการเคลื่อนที่ของคูลเลอร์ให้เป็นที่รู้จักและใช้กันอย่างกว้างขวางมากยิ่งขึ้นในทางเพาเวอร์อิเล็กทรอนิกส์
- นอกจากนี้ยังหวังสิ่งอื่น เพื่อแก้ปัญหาการไม่ซิงโครไนส์ของเทคนิคการเคลื่อนที่ของคูลเลอร์ซึ่งโครนัส

นี้ส ซึ่งจะทำให้เกิดความไม่สมดุลของแรงดันในเฟสของระบบสามเฟสโดยใช้เทคนิคอย่างหนึ่งที่สามารถแก้ไขปัญหานี้ได้ คือใช้ระบบเฟสล็อคลูป (PLL)

4. สร้างเครื่องต้นแบบระบบอินเวอร์เตอร์ ไว้ใช้ในงานขับเคลื่อนมอเตอร์เหนี่ยวนำ

3-เฟส

5. เพื่อเป็นพื้นฐานในการศึกษาออกแบบวงจรควบคุมที่แปลความหมาย มาจากสมการคณิตศาสตร์ พร้อมทั้งมีการจำลองระบบโดยใช้คอมพิวเตอร์

ขอบเขตของการวิจัย

1. จะต้องวิเคราะห์ลักษณะของการเกิดรูปคลื่นเดสตามี้ออดให้อยู่ในรูปของสมการคณิตศาสตร์เพื่อใช้ในการออกแบบวงจร

2. จะต้องเสาะแสวงหาเทคนิคในการทำให้ระบบของเทคนิคเดสตามี้ออดมีการซิงโครไนส์กัน

3. จะต้องสร้างเครื่องต้นแบบของชุดระบบอินเวอร์เตอร์เพื่อทดสอบขับเคลื่อนมอเตอร์เหนี่ยวนำ 3-เฟส ขนาด 1-HP

วิธีการวิจัย

1. ค้นคว้าทฤษฎีจากบทความจากวารสารต่างๆ เอกสาร และตำราที่สามารถให้ข้อมูลเกี่ยวกับเทคนิคต่างๆที่ใช้ในอินเวอร์เตอร์รวมทั้งเทคนิคเดสตามี้ออด

2. วิเคราะห์แบบจำลองทางคณิตศาสตร์ของเทคนิคเดสตามี้ออด และเขียนโปรแกรมคอมพิวเตอร์เพื่อคำนวณผลทางทฤษฎีของเทคนิคนี้

3. ออกแบบวงจรโดยใช้การจำลองวงจรของระบบด้วยคอมพิวเตอร์

4. สร้างและประกอบเป็นชุดทดสอบที่สามารถทดลองผลของทฤษฎีนี้

5. สรุปผลการทดลองและวิจารณ์

ประโยชน์ที่ได้จากวิทยานิพนธ์

1. เป็นการนำหลักการเทคนิคการมี้ออดคูลเลตแบบเดสตามาสร้างเป็น PWM แพทเทอร์นการสวิตซิ่งเพื่อใช้กับอินเวอร์เตอร์ที่ให้ข้อดีหลายอย่างที่ดีกว่า แบบ SPWM ทั่วไป

2. รู้จักการแก้ปัญหาที่เกิเกิดขึ้นกับเทคนิคการมี้ออดคูลเลตแบบเดสตา ชนิดอะซิงโคร เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า **นี้สทั่วไป** ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ได้อินเวอร์เตอร์ที่ใช้หลักการของเทคนิคการมอดูเลตแบบเคลตต้า ที่สามารถขับเคลื่อนมอเตอร์เหนี่ยวนำได้
4. เป็นพื้นฐานในการศึกษาวิธีการขับเคลื่อนมอเตอร์เหนี่ยวนำด้วยอินเวอร์เตอร์
5. สามารถนำเทคนิคการมอดูเลตแบบเคลตต้ามาประยุกต์ใช้ในงานทางด้านเพาเวอร์อิเล็กทรอนิกส์ เช่น UPS, การขับเคลื่อนมอเตอร์เหนี่ยวนำ, AC/DC คอนเวอร์เตอร์



บทที่ 2

ทฤษฎีพื้นฐานเกี่ยวกับการขับเคลื่อนมอเตอร์เหนี่ยวนำและอินเวอร์เตอร์

2.1 บทนำ

ในบทนี้จะได้กล่าวถึง ทฤษฎีเกี่ยวกับมอเตอร์เหนี่ยวนำสามเฟส และวงจรสมมูลย์เทคนิค การควบคุมความเร็วรอบมอเตอร์เหนี่ยวนำวิธีต่างๆโดยจะเน้นถึงการควบคุมโดยใช้อินเวอร์เตอร์ และแพทเทอร์นการสวิตซ์ของอินเวอร์เตอร์แบบต่าง ๆที่ใช้กันทั่วไปและได้กล่าวถึงคุณสมบัติของมอเตอร์ เมื่อใช้อินเวอร์เตอร์ขับเคลื่อน

ในโรงงานอุตสาหกรรมประมาณได้ว่า 90% ของเครื่องต้นกำลังจะใช้มอเตอร์เหนี่ยวนำ ทั้งสิ้นโดยเฉพาะโรเตอร์แบบกรงกระรอก (squirrel cage) ซึ่งจะมีโครงสร้างที่แข็งแรง ทนทาน มีความเฉื่อยต่ำ น้ำหนักเบา ทำงานได้ที่อุณหภูมิสูง การซ่อมบำรุงไม่บ่อยครั้งมากนักเพราะไม่มีปัญหาเกี่ยวกับแปรงถ่าน ราคาถูก และมีขนาดเล็กกว่าดีซีมอเตอร์เมื่อเปรียบเทียบกับอัตราเร็วและกำลังเท่ากันหรือมีอัตราส่วนกำลังต่อน้ำหนักสูง สามารถทำงานได้ทุกสภาวะแวดล้อมและเสี่ยงต่อการระเบิดได้เพราะไม่มีปัญหาเกี่ยวกับประกายไฟที่เกิดจากคอมมิวเตเตอร์ นอกจากนี้ไม่มีปัญหาเกี่ยวกับควันจากการพัฒนาทางด้านอิเล็กทรอนิกส์กำลังทำให้การควบคุมความเร็วของอินดัคชั่นมอเตอร์โดยใช้สแตติกอินเวอร์เตอร์ทำได้ง่าย มีประสิทธิภาพสูงและมีราคาถูกกว่าเดิมมาก นอกจากนี้ยังได้มีการพัฒนาวิธีการควบคุมใหม่ๆเช่น เวกเตอร์คอนโทรล หรือ Field oriented control ซึ่งทำให้เอซีมอเตอร์มีขีดความสามารถใกล้เคียงกับดีซีมอเตอร์ ถึงแม้เอซีมอเตอร์จะมีคุณสมบัติที่หลายประการดังได้กล่าวมาแล้วก็ตาม แต่ราคาของอินเวอร์เตอร์และความยุ่งยากในการควบคุมเอซีมอเตอร์ ทำให้การแพร่กระจายของระบบขับเคลื่อนปรับความเร็วได้ที่ใช้เอซีมอเตอร์ไม่เป็นไปอย่างรวดเร็วเท่าที่ควร แต่อย่างไรก็ดีการพัฒนาทางด้านอิเล็กทรอนิกส์ทั้งด้านกำลังและการควบคุมจะทำให้ระบบขับเคลื่อนปรับความเร็วได้โดยใช้เอซีมอเตอร์จะมีราคาถูกลงขนาดเล็กและเชื่อมั่นได้สูงขึ้น อันจะทำให้ระบบขับเคลื่อนที่ใช้เอซีมอเตอร์ได้รับความนิยมอย่างแพร่หลายในอนาคตอันใกล้

2.2 ทฤษฎีเบื้องต้นและวงจรสมมูลย์ของมอเตอร์เหนี่ยวนำ

2.2.1 หลักการมอเตอร์เหนี่ยวนำ

มอเตอร์เหนี่ยวนำจะประกอบด้วยส่วนสเตเตอร์ และส่วนโรเตอร์ โดยส่วนโรเตอร์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า จะทำหน้าที่รับพลังงานจากแหล่งจ่ายไฟผ่านส่วนสเตเตอร์โดยอาศัยหลักการเหนี่ยวนำจะทำให้เกิด ไม่ว่ากรรมใดตงหงสน อักทงหามมโหดแปลงเนื้อหา และต้องอ้างอิงเจ้ของเอกสารทุกครั้งที่มีการนำไปใช้

สนามแม่เหล็กอยู่ในแอร์แก๊ป (air-gap) ซึ่งอยู่ระหว่างส่วนสเตเตอร์และส่วนโรเตอร์สนามแม่เหล็กนี้จะหมุนด้วยความเร็วเชิงโคจรตามสมการ

$$N_s = \frac{120f}{P} \dots (2.1)$$

- โดยที่ N_s = ความเร็วเชิงโคจรของสนามแม่เหล็ก (rpm)
- f = ความถี่ไฟที่จ่ายให้กับขดลวดสเตเตอร์ (Hz)
- P = จำนวนขั้วแม่เหล็กของขดลวดสเตเตอร์

ในขณะที่โรเตอร์อยู่กับที่ จะมีการเหนี่ยวนำทำให้เกิดกระแสไหลในโรเตอร์ซึ่งมีความถี่เดียวกันกับแหล่งจ่ายไฟ ทอร์กเริ่มต้นที่เกิดขึ้นจะเป็นผลจากการกระทำระหว่างฟลักซ์ใน air gap และ rotor magnetomotive force (mmf) แต่ในขณะที่โรเตอร์มีความเร็วเท่ากับความเร็วเชิงโคจรของสนามแม่เหล็กจะไม่มี การเหนี่ยวนำขึ้นที่โรเตอร์ ดังนั้นจะไม่มีทอร์กเกิดขึ้น และขณะที่โรเตอร์มีความเร็ว N_r ใดๆ ที่มีค่าแตกต่างจากความเร็ว N_s จะทำให้เกิดการเหนี่ยวนำขึ้นบนโรเตอร์และทำให้เกิดทอร์ก ความแตกต่างสัมพัทธ์ของความเร็วทั้งสองนี้เรียกว่า สลิป หรือ การไถล (slip, S)

$$S = \frac{N_s - N_r}{N_s} \dots (2.2)$$

$$= \frac{\omega_s - \omega_r}{\omega_s}$$

$$= \frac{\omega_{sl}}{\omega_s}$$

- โดยที่ ω_s คือ ความถี่เชิงมุมของสเตเตอร์ (stator angular frequency)
- ω_r คือ ความถี่เชิงมุมทางไฟฟ้าของโรเตอร์ (rotor angular frequency)
- ω_{sl} คือ ความถี่เชิงมุมสลิป (slip angular frequency)

2.2.2 วงจรสมมูลย์

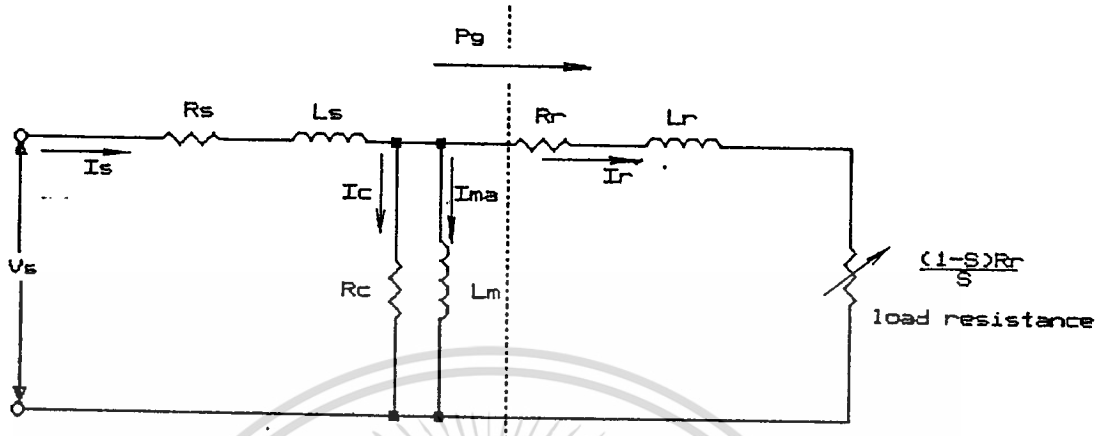
จากรูปที่ 2.1 เป็นวงจรสมมูลย์ต่อเฟสของมอเตอร์เหนี่ยวนำประกอบด้วยค่าพารามิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยญาติให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ติดต่อไปนี้
ไม่ว่ากรรมใดแต่ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L_m คือ ค่าความเหนี่ยวนำร่วม (mutual inductance)

R_s, R_r คือ ความต้านทานขดลวดของสเตเตอร์และโรเตอร์ตามลำดับ

R_r/s คือ ความต้านทานโหลด



รูปที่ 2.1 แสดงวงจรสมมูลทางไฟฟ้าของมอเตอร์เหนี่ยวนำ

การวิเคราะห์วงจรสมมูล

กำลังขาเข้าของมอเตอร์ $P_{in} = 3V I_m \cos\phi$... (2.3)

กำลังสูญเสียที่ขดลวดสเตเตอร์ $P_{is} = 3I_m^2 R_s$... (2.4)

กำลังที่ผ่าน air gap $P_g = 3I_m^2 R_r$... (2.5)

กำลังสูญเสียที่โรเตอร์ $P_{ir} = 3I_m^2 R_r$... (2.6)

กำลังขาออก $P_o = P_g - P_{ir} = 3I_m^2 R_r (1-s)$... (2.7)

กำลังที่เพลลา $P_{wh} = P_o - P_{fw}$... (2.8)

P_{fw} = กำลังที่สูญเสียเนื่องจากแรงเสียดทาน และกำลังลมต้าน

ทอร์คมอเตอร์ (developed torque, t_d) หาได้จากสมการ

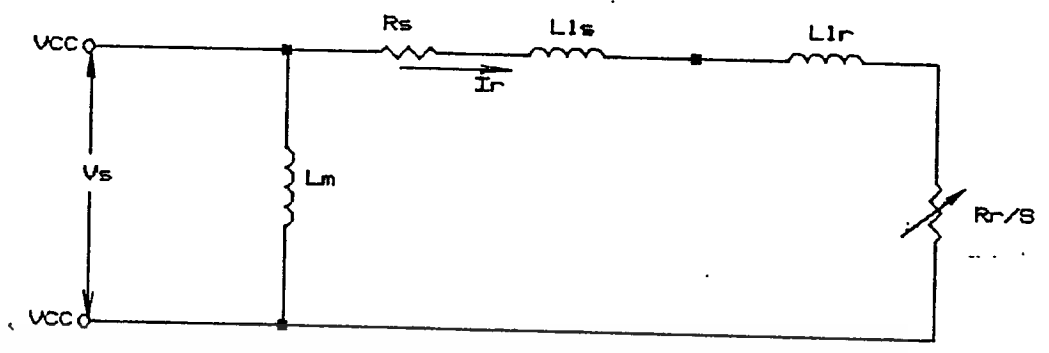
$$T_d = \frac{P_o}{\omega_m} = \frac{3I_m^2 R_r (1-s)}{\omega_m s} = \frac{3PI_m^2 R_r}{2S\omega_m} \dots (2.9)$$

ซึ่ง $\omega_m = (2/P)\omega_r$ คือความเร็วเชิงกลของโรเตอร์ (rad/s)

วงจรสมมูลอยู่ในรูปที่ 2.1 สามารถทำให้ง่ายได้ขึ้นดั่งในรูปที่ 2.2 ดังนั้นกระแส I_r สามารถคำนวณได้จากสมการดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_r = \frac{V}{\sqrt{(R_r + R_r/s)^2 + \omega^2 (L_{lr} + L_{lr})^2}} \dots(2.10)$$



รูปที่ 2.2 แสดงวงจรสมมูลอย่างง่ายของมอเตอร์เหนี่ยวนำ

ถ้าความต้านทานขดเสเตเตอร์ (R_r) มีค่าน้อยมาก จากวงจรสมมูลอย่างประมาณสามารถตัดค่า R_r และ L_{lr} ออกได้ เมื่อความเร็วของโรเตอร์มีค่าต่ำกว่าปกติ 10% ดังนั้นสมการทอร์คจะเป็นดังนี้

$$T_d = \frac{3P(V_s/\omega_m)^2 \omega_m R_r}{2(R_r^2 + \omega_m^2 L_{lr}^2)} \dots(2.11)$$

โดยที่

$$I_r = \frac{SV_s}{R_r^2 + \omega_m^2 L_{lr}^2} \dots(2.12)$$

$$\cos \phi_r = \frac{R_r}{\sqrt{R_r^2 + \omega_m^2 L_{lr}^2}} \dots(2.13)$$

จากสมการที่ (2.11) ค่าของ V_s/ω_m คือ air gap flux (ϕ_m) ถ้าพิจารณาการทำงานที่มีสลลิปต่ำ (low slip) ดังนั้น $R_r^2 \gg \omega_m^2 L_{lr}^2$ สมการ (2.11) สามารถเขียนเป็นสมการใหม่ได้ดังนี้

$$T_d = (3/2)P(1/R_r)\phi_m^2 \omega_{m1} \dots(2.14)$$

$$T_d \propto \phi_m^2 \omega_{m1} \dots(2.15)$$

ซึ่ง ถ้ากำหนดให้ ϕ_m หรือ V_s/ω_m มีค่าคงที่ก็จะได้ว่าทอร์คขึ้นอยู่กับค่า slip angular frequency

2.3 วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ

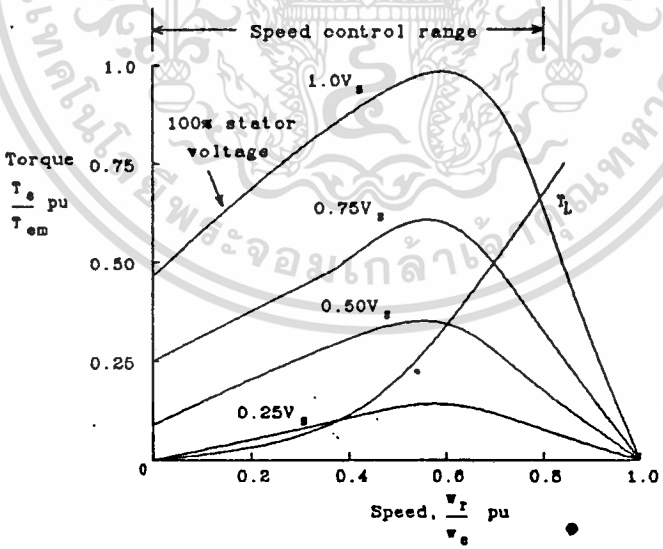
มอเตอร์สมการที่ (2.16) ซึ่งมาจากสมการที่ (2.1) และ (2.2)

$$N_r = (1 - S) * (120/P) * f \quad \text{rpm} \quad \dots(2.16)$$

ดังนั้น การควบคุมความเร็วทำได้โดยการควบคุมความถี่ของแหล่งจ่ายไฟ (f) สลิปของโรเตอร์ (s) และจำนวนขั้วของสเตเตอร์ (P) และวิธีการควบคุมที่เหมาะสมที่สุด คือการควบคุมความถี่ของแหล่งจ่ายไฟโดยใช้อินเวอร์เตอร์ เพราะจะทำให้การควบคุมมีการต่อเนื่อง ประสิทธิภาพของมอเตอร์สูง ในขณะที่การควบคุมความเร็วของอินคักซ์มอเตอร์ โดยการเปลี่ยนจำนวนขั้ว จะทำได้จำกัดช่วงการเปลี่ยนความเร็วแคบและไม่ต่อเนื่องและใช้ได้กับอินคักซ์ที่ออกแบบไว้พิเศษเท่านั้น ส่วนการควบคุมความเร็วของมอเตอร์โดยการควบคุมสลิป ทำได้โดยการเปลี่ยนค่าสลิป ทำให้มอเตอร์มีประสิทธิภาพต่ำลง เพราะประสิทธิภาพของมอเตอร์ขึ้นอยู่กับค่าสลิป

2.3.1 การควบคุมแรงดันของสเตเตอร์ (Stator Voltage Control)

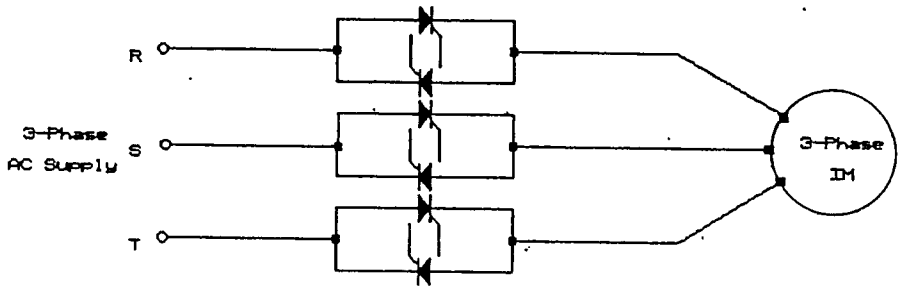
การควบคุมแรงดันของสเตเตอร์ในช่วงของความเร็วของมอเตอร์ จะแคบและไม่เหมาะสมกับงานที่ต้องการทอร์คเริ่มต้นสูง สำหรับกราฟความสัมพันธ์ระหว่าง ทอร์ค-ความเร็วของอินคักซ์มอเตอร์ที่ได้จากวิธีการควบคุมแรงดันขดสเตเตอร์นี้แสดงได้ตามรูปที่ 2.3



รูปที่ 2.3 Speed-torque curve ของมอเตอร์เหนี่ยวนำและไหลด

ซึ่งทอร์คจะเปลี่ยนตามแรงดันที่จ่ายให้กับขดสเตเตอร์ของมอเตอร์ และ Torque-speed curve ของไหลดนั้น แสดงในรูปที่ 2.3 เช่นกัน ลักษณะของทอร์คไหลดนี้จะแปรโดยตรงกับความเร็วกำลังสอง

ระหว่าง Torque-speed curve ของมอเตอร์ตัดกับ Torque-speed curve ของโหลด ที่ความเร็วหรือสลิปที่ต้องการ



รูปที่ 2.4 แสดงวงจรกำลัง 3-φ AC Power Controller

การควบคุมความเร็วของอินดัคชั่นมอเตอร์ โดยการควบคุมแรงดันของสเตเตอร์จะใช้วิธีการควบคุมแบบควบคุมเฟสของไฟไลน์ (phase control) ซึ่งแสดงในรูปที่ 2.4 เป็นวิธีที่ทำได้ง่ายและมีราคาถูก แต่ระบบจะมีประสิทธิภาพต่ำ เนื่องจากเปอร์เซ็นต์ของกำลังการสูญเสียในโรเตอร์ของมอเตอร์จะเพิ่มขึ้นตามสลิป (s) นอกจากนี้แล้วกำลังสูญเสียในสเตเตอร์จะเพิ่มขึ้นด้วย เนื่องจากการเพิ่มขึ้นของกระแสในสเตเตอร์เมื่อสลิปเพิ่มขึ้นประสิทธิภาพของมอเตอร์รวมทั้งทอร์คจะลดลงมาก โดยเฉพาะที่ความเร็วต่ำ ๆ เนื่องจากมอเตอร์ต้องทำงานที่สลิปค่าสูง นอกจากนี้วิธีควบคุมเฟสของไฟไลน์นี้ จะทำให้เกิดอาร์โมนิกส์ขึ้นทั้งในเอซีไลน์และมอเตอร์เอง ทำให้เกิดการสูญเสียเพิ่มขึ้นอีกทั้งเพาเวอร์แฟคเตอร์ของระบบก็จะลดลงตามความเร็วของมอเตอร์ด้วย

จากข้อเสียที่ได้กล่าวมาแล้วทำให้การใช้งานของระบบควบคุมความเร็วโดยใช้การควบคุมแรงดันของสเตเตอร์ ถูกจำกัดอยู่เฉพาะในระบบที่มีขนาดเล็กและขนาดกลาง ซึ่งต้องการราคาถูกมากกว่าจะสนใจเรื่องประสิทธิภาพ และเพาเวอร์แฟคเตอร์โดยทั่วไปจะใช้กับโหลดที่ต้องการทอร์คสตาร์ทต่ำ เช่น บลิ้มหรือ นัตลม ซึ่งมีทอร์คเพิ่มตามความเร็วกำลังสองและลักษณะของความเร็ว- ทอร์คดังกล่าวนี้จะทำให้ระบบควบคุมแรงดันของสเตเตอร์มีเสถียรภาพมากขึ้นด้วย

2.3.2 การควบคุม Slip Power

การควบคุมความเร็วของอินดัคชั่นมอเตอร์โดยการควบคุมสลิปของโรเตอร์นั้นนอกจากจะทำโดยการควบคุมแรงดันของแหล่งจ่ายไฟแล้ว อาจจะทำได้โดยการควบคุมกำลังในโรเตอร์ของอินดัคชั่นมอเตอร์ซึ่งจะได้จากสมการซึ่งแสดงความสัมพันธ์ระหว่างกำลังออก (P_{out}) และกำลังสูญเสียในโรเตอร์ (P_r) กับกำลัง ที่ส่งผ่านจากสเตเตอร์ ไปยังโรเตอร์ (air-gap power, P_g) ดังนคือ

ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P_{mech} = (1-S) P_g \quad \dots (2.17)$$

$$P_c = SP_g \quad \dots (2.18)$$

$$P_1 = S \quad \dots (2.19)$$

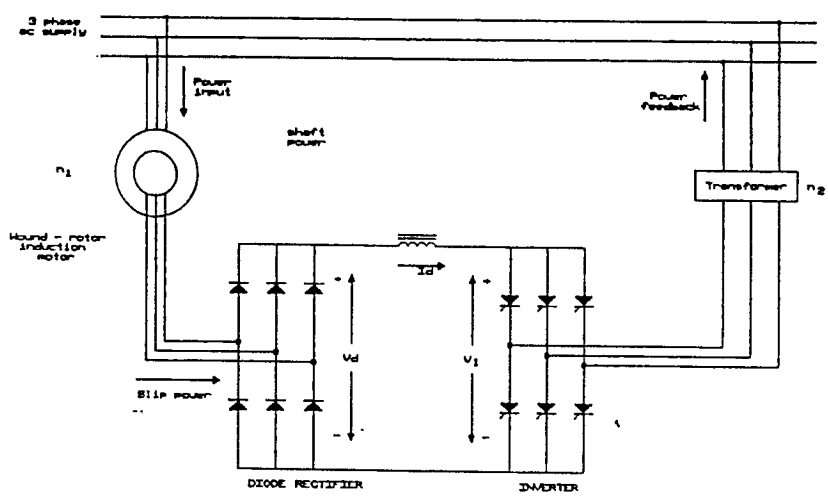
$$\frac{P_{mech}}{P_g} = 1-S$$

จากสมการเหล่านี้จะเห็นว่าถ้าสามารถควบคุมอัตราส่วนระหว่างกำลังสูญเสียในโรเตอร์กับกำลังออกของมอเตอร์ก็สามารถควบคุมสลลิปของโรเตอร์ได้ เช่น ในกรณีของอินดักชันมอเตอร์แบบขดลวดพัน (Wound rotor induction motor) ควบคุมสลลิปของโรเตอร์โดยการแปรค่าของความต้านทานที่ต่อเข้ากับวงจรรของโรเตอร์การควบคุมความเร็วโดยวิธีนี้ ถึงแม้จะทำให้ได้ง่ายแต่จะมีข้อเสียในแง่ประสิทธิภาพของระบบ โดยเฉพาะที่ความเร็วต่ำ ๆ หรือที่สลลิปค่าสูงๆ ดังจะเห็นได้จากค่าของ rotor power ratio ซึ่งเป็นอัตราส่วนของกำลังออก (P_{mech}) กับกำลังเข้าของโรเตอร์ (P_g) ตามสมการที่ 2.20

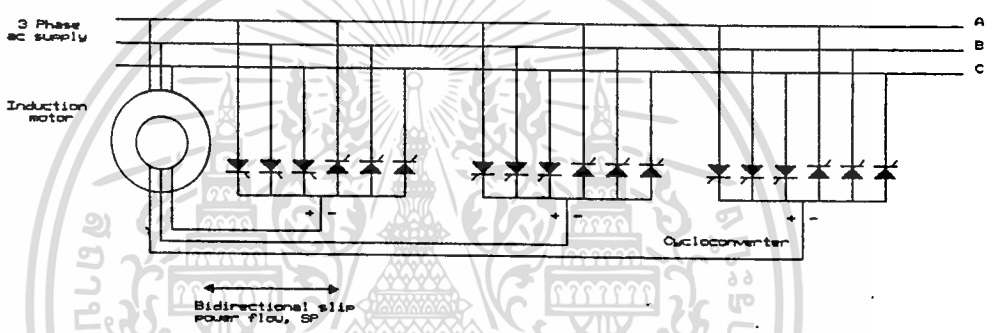
$$\text{rotor power ratio} = \frac{P_{mech}}{P_g} = 1-S \quad \dots (2.20)$$

การที่ประสิทธิภาพของมอเตอร์มีค่าต่ำในย่านความเร็วต่ำเนื่องจาก P_1 เพิ่มขึ้นตามสลลิป อย่างไรก็ตามประสิทธิภาพของอินดักชันมอเตอร์ที่ควบคุมความเร็วด้วยการควบคุม slip power นั้นสามารถปรับปรุงให้ดีขึ้นโดยการนำเอา slip power ไปใช้ให้เกิดประโยชน์แทนการเปลี่ยนเป็นความร้อนในความต้านทานของโรเตอร์ การควบคุมความเร็วของอินดักชันมอเตอร์โดยการควบคุม slip power นั้นอาจจะทำได้โดยการแปลงไฟลลับในโรเตอร์ที่มีความถี่เท่ากับความถี่ของสายส่งเพื่อนำไปใช้ประโยชน์ต่อไปซึ่งระบบดังกล่าวคือ ระบบเครเมอร์ (Kramer System) แสดงในรูปแบบที่ 2.5 นอกจากนี้อาจจะควบคุม slip power โดยการใช้ไซโคลคอนเวอร์เตอร์ซึ่งสามารถส่งกำลังจากโรเตอร์กลับเข้าสายส่งหรือจ่ายพลังงานจากสายส่งเข้าไปในโรเตอร์ของมอเตอร์ทำให้สามารถควบคุมความเร็วของมอเตอร์ ทั้งในย่านความถี่ต่ำกว่าหรือสูงกว่าความเร็วซิงโครนัสได้ ระบบดังกล่าวนี้คือ ระบบเชอร์เบียส (Scherbius System) ตามรูปที่ 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดงระบบวงจรเครเมอร์



รูปที่ 2.6 แสดงวงจรเซอร์เบียส

2.3.3 การควบคุมด้วยไซโคลคอนเวอร์เตอร์

ไซโคลคอนเวอร์เตอร์ (Cyclo converter) เป็นวงจรที่ทำการเปลี่ยนความถี่กล่าวคือแปลงพลังงานไฟสลบที่ความถี่หนึ่งไปเป็นอีกความถี่หนึ่ง ที่ปรับค่าได้โดยตรง โดยไม่ผ่านดิซิ่งค์ โดยทั่วไปความถี่ขาออกของไซโคลคอนเวอร์เตอร์จะต่ำกว่าความถี่ขาเข้า คือ อยู่ในย่าน 0 Hz ถึง 1/3 ของความถี่ขาเข้า แต่ก็ยังมีวงจรแปลงความถี่โดยตรงที่ให้ความถี่ขาออกสูงกว่าความถี่ขาเข้า ส่วนใหญ่ไซโคลคอนเวอร์เตอร์ในการขับเคลื่อนมอเตอร์ที่มีความเร็วต่ำ และขนาดกำลังมอเตอร์ขนาดใหญ่ ความถี่ขาออกของไซโคลคอนเวอร์เตอร์อาจแปลงได้ โดยใช้เทคนิคของการควบคุมเฟส

ข้อเสียของไซโคลคอนเวอร์เตอร์ ก็คือแปรความถี่ในย่านที่จำกัด ตัวประกอบกำลัง (power factor) ที่ขาเข้ามีค่าต่ำ และแรงดันขาออกมีฮาร์โมนิคส์สูง ข้อดีที่สำคัญของไซโคลคอนเวอร์เตอร์ก็คือ

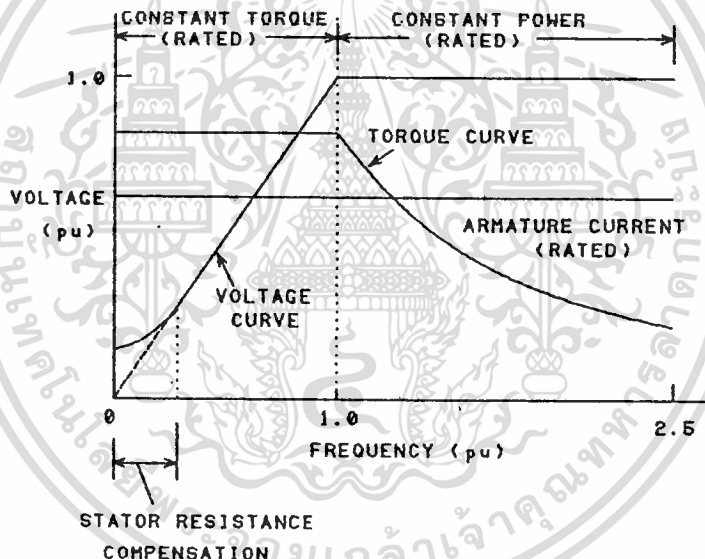
เอกสารนี้เป็นเอกสารที่สละไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ประสิทธิภาพดีขึ้น เนื่องจากไม่มีดีซีลิงค์
- สามารถควบคุมองค์ประกอบหลักมูลของแรงดันขาออกภายในไซโคลคอนเวอร์เตอร์
- สามารถใช้การสับเปลี่ยนการนำกระแสโดยไลน์คอมมิวเตท (line commutation)

ซึ่งซับซ้อนน้อยกว่าการสับเปลี่ยนการนำกระแสแบบบังคับ (forced commutation)

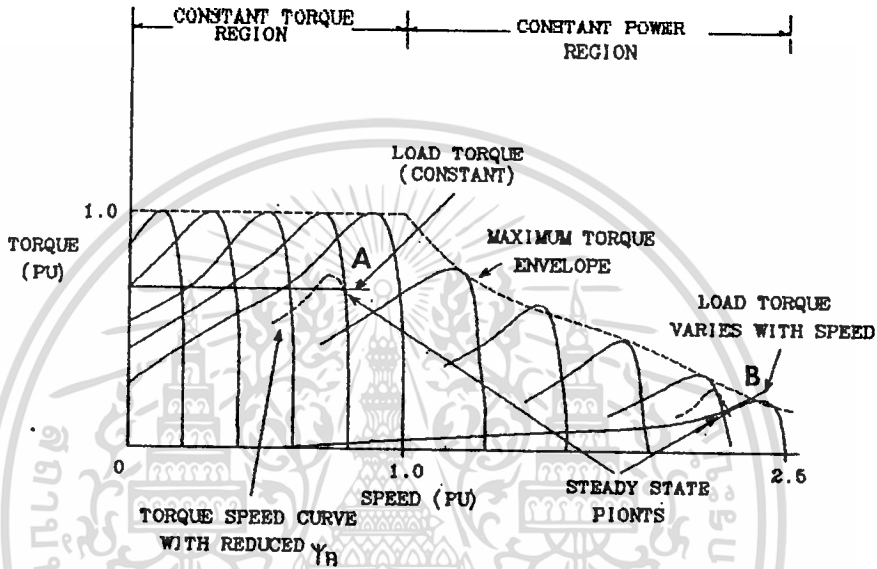
2.3.4 การควบคุมด้วยการเปลี่ยนแรงดันและความถี่ (Variable Voltage , Variable frequency) หรือ VVVF

เทคนิคนี้เป็นที่รู้จักกันดี และเป็นเทคนิคที่เหมาะสมที่สุดสำหรับการขับเคลื่อนมอเตอร์เหนี่ยวนำ ซึ่งจะใช้อินเวอร์เตอร์ขับเคลื่อนเพื่อที่จะให้ได้แรงดันและความถี่ทางด้านเอาต์พุตเป็นไปตามที่ต้องการของหลักการควบคุมความเร็วรอบของมอเตอร์ แสดงในรูปที่ 2.7



รูปที่ 2.7 แสดงการเปลี่ยนแปลงของแรงดัน, ทอร์ค, กระแสสเตเตอร์กับความถี่
 ชนิดมอเตอร์ที่ใช้จะต้องมีคุณสมบัติ slip ต่ำซึ่งจะเป็นการเพิ่มประสิทธิภาพและความเร็ว
 มอเตอร์จะเปลี่ยนตามการเปลี่ยนความเร็วเชิงโคโรนัล ของสนามแม่เหล็กในช่องอากาศอยู่ระหว่าง
 ส่วนสเตเตอร์และโรเตอร์ การที่จะเปลี่ยนความเร็วเชิงโคโรนัลได้นี้สามารถทำได้โดยการแปร
 เปลี่ยนความถี่ของอินเวอร์เตอร์ ซึ่งลักษณะการควบคุมความถี่นั้นจะคล้ายกับการควบคุมดีซีมอเตอร์
 กล่าวคือ เมื่อต้องการเพิ่มความเร็วของอินดักชั่นมอเตอร์ทำได้โดยการเพิ่มความถี่ของแรงดันออก
 ของอินเวอร์เตอร์ แต่การเพิ่มความถี่อย่างเดียวจะทำให้แอมป์กับฟลักซ์ของมอเตอร์ลดลงเนื่อง
 จากการลดลงของ magnetizing current อันเป็นผลเนื่องมาจากการเพิ่มของ magnetizing
 reactance ซึ่งเมื่อมี air-gap flux ลดลงจะทำให้ทอร์คสูงสุดของมอเตอร์ลดลงไปเพื่อที่จะ

รักษาลักษณะในแอมป์ และทอร์คสูงสุดให้คงที่จำเป็นต้องเพิ่มแรงดันออก ของอินเวอร์เตอร์ตามความถี่คือ รักษาอัตราส่วนของแรงดันออก (V) ต่อความถี่ (f) หรือ v/f ให้คงที่จะทำให้ทอร์คคงที่เช่นเดียวกับการควบคุมดิซิมอเตอร์ ที่ควบคุมแรงดันอาร์เมเจอร์ และรักษาสนามแม่เหล็กให้คงที่ ทำให้อินดักชันมอเตอร์มีลักษณะเป็นการขับเคลื่อนที่ให้ทอร์คคงที่การควบคุมให้อินดักชันมอเตอร์มีทอร์คสูงสุดคงที่จะทำได้ในย่านความเร็วที่ต่ำกว่าความเร็วกำหนด (base speed) หรือความถี่ต่ำกว่า base frequency (1 p.u.) ดังแสดงในรูปที่ 2.8



รูปที่ 2.8 แสดง Speed-torque Curve ของมอเตอร์เมื่อใช้วิธีควบคุม VVVF

ในย่านความถี่ต่ำ ๆ การรักษาให้ v/f คงที่จะไม่เป็นการเพียงพอ ที่จะทำให้ทอร์คสูงสุดมีค่าคงที่ ทั้งนี้เพราะที่ความถี่ต่ำๆ magnetizing current ไม่ได้ขึ้นอยู่กับ magnetizing reactance เพียงอย่างเดียว เนื่องจากความต้านทานของสเตเตอร์จะมีค่าใกล้เคียงกับ magnetizing reactance ดังนั้น จะต้องเพิ่มแรงดันที่จ่ายให้กับสเตเตอร์ของอินดักชันมอเตอร์เพื่อชดเชยแรงดันที่ตกคร่อมความต้านทานของสเตเตอร์ ทำให้การเปลี่ยนแปลงแรงดันกับความถี่เป็นไปตามเส้นทึบของกราฟรูปที่ 2.7 แทนการเปลี่ยนแปลงตามเส้นประซึ่งเป็นกราฟ v/f มีค่าคงที่

ส่วนในย่านความเร็วที่สูงกว่า base speed ไม่สามารถรักษาทอร์คได้คงที่ เนื่องจากจะทำให้มอเตอร์ overload ซึ่งจะทำให้มอเตอร์เสียหายได้ ดังนั้น จึงรักษาแรงดันให้คงที่ที่กำหนดซึ่งจะทำให้ทอร์คสูงสุดลดลง เนื่องจากการลดลงของ air gap flux ของอินดักชันมอเตอร์ดังแสดงในรูปที่ 2.7 การควบคุมความเร็วในย่านนี้กำลังออกสูงสุดของอินดักชันมอเตอร์จะมีค่าคงที่เช่นเดียวกับดิซิมอเตอร์ ด้วยการลดความเข้มของสนามแม่เหล็กเรียกว่าเป็นการทำ

งานให้ constant power region หรือ field-weakening region ดังในรูปที่ 2.7 ซึ่งเป็นทอร์คความเร็วเคฟของอินคัทชั่นมอเตอร์ สำหรับแรงดันและความถี่ เห็นได้ว่าจุดทำงานจะอยู่ที่จุดตัดระหว่าง torque-speed curve ของอินคัทชั่นมอเตอร์กับทอร์คโหลด จุด A เป็นจุดทำงานกรณี load torque มีค่าคงที่ ในขณะที่จุด B เป็นจุดทำงานในกรณีที่ load torque แปรกับความถี่ เนื่องจากการควบคุมความเร็วของอินคัทชั่นมอเตอร์โดยวิธีนี้จะเป็นการแปรทั้งความถี่และแรงดันจึงเรียกรวมกันว่า Variable voltage variable frequency drive (VVVF) การควบคุมอินคัทชั่นมอเตอร์โดยวิธี VVVF นี้จะทำให้สามารถเร่งเครื่องจากความถี่เป็นศูนย์ไปสู่ความเร็วที่ต้องการโดยมีทอร์คสูงสุดได้ และสามารถควบคุมให้เข้าสู่สภาวะอยู่คงตัว (steady state) นอกจากนี้ในตอนที่ต้องการหยุดอินคัทชั่นมอเตอร์ อาจจะควบคุมให้สลีปมีค่าเป็นลบซึ่งจะทำให้อินคัทชั่นมอเตอร์ทำงานเป็น induction generator เปลี่ยนพลังงานกลเป็นพลังงานไฟฟ้าป้อนกลับเข้าไปยังอินเวอร์เตอร์ ถ้ามีการสลายพลังงานนี้ทิ้งไปที่ตัวต้านทานเรียกว่า dynamic braking หรือถ้าป้อนกลับเข้า AC line จะเป็น regenerative braking ซึ่งทำได้ยากกว่า

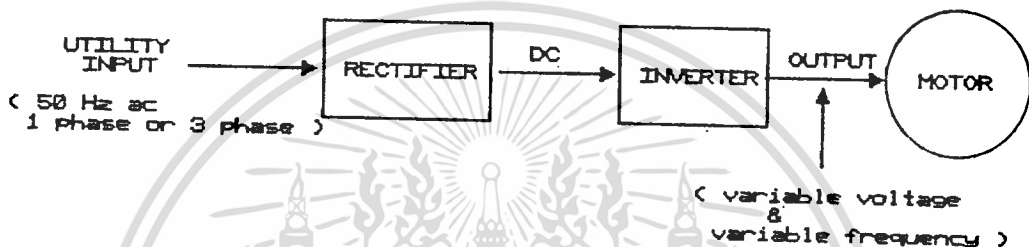
เนื่องจากแรงดันเอาท์พุทของอินเวอร์เตอร์ ที่ใช้ในการขับเคลื่อนมอเตอร์ไม่ได้เป็นรูปไซน์ ดังนั้นมอเตอร์จะได้รับแรงดันฮาร์โมนิกส์ ซึ่งจะทำให้เกิดสนามแม่เหล็กหมุนใน air gap ด้วยความเร็วที่สูงกว่าสนามแม่เหล็ก เนื่องจากความถี่พื้นฐาน (fundamental frequency) มาก ดังนั้นกระแสที่เกิดเนื่องจากฮาร์โมนิกส์ จะไม่ขึ้นกับสลีปของมอเตอร์ ทำให้กระแสเนื่องจากแรงดันฮาร์โมนิกส์อาจจะมีค่ามากกว่ากระแส ขององค์ประกอบมูลฐาน (fundamental component) เมื่อมอเตอร์มีโหลดน้อยๆ ทำให้กระแสของมอเตอร์ไม่ลดลงเท่าที่ควร เมื่อโหลดลดลง แรงดันฮาร์โมนิกส์ของอินเวอร์เตอร์จะทำให้เกิดการสูญเสียในมอเตอร์มากขึ้น ดังนั้น เราจำเป็นต้องนำมาพิจารณาในการเลือกขนาดของมอเตอร์ด้วย [23] นอกจากนี้ สนามแม่เหล็กที่เกิดจากแรงดันฮาร์โมนิกส์ที่อาจจะหมุนไปทางเดียวกัน หรือสวนทางกับ fundamental airgap flux จะทำให้เกิดทอร์คขึ้น ซึ่งโดยทั่วไปจะถูกกรองออกไปเนื่องจากความเฉื่อย (inertia) ของระบบ แต่ถ้าความถี่ของทอร์คที่เกิดขึ้น มีค่าใกล้เคียงกับความถี่เรโซแนนซ์ (resonance) ของระบบเชิงกลอาจจะทำให้เกิด hunting อันจะเป็นผลเสียต่อระบบได้

2.4 อินเวอร์เตอร์เพื่อการขับเคลื่อนมอเตอร์เหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
อินเวอร์เตอร์ที่ใช้ในงานการควบคุมมอเตอร์เหนี่ยวนำ จะต้องสามารถเปลี่ยนแปลงแรง
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดแปลงเนื้อหา และต้องอ้างอิงถึงชื่อของเอกสารทุกครั้งที่นำมาใช้

ต้นและความถี่ได้ซึ่งจะทำหน้าที่เชื่อมโยงระหว่างระบบจ่ายไฟ (Utility Power System) และมอเตอร์ ดังนั้นอินเวอร์เตอร์ที่ดีต้องมีคุณสมบัติพื้นฐานที่สอดคล้องกับความต้องการของมอเตอร์ดังต่อไปนี้

1. สามารถที่จะปรับความถี่ได้ เป็นสัดส่วนกับความเร็วรอบที่ต้องการ
2. สามารถปรับแรงดันเอาต์พุตเพื่อรักษาอัตราส่วนแรงดันต่อความถี่ (v/f) ให้คงที่ตลอดช่วงแรงบิดคงที่ตามต้องการ
3. สามารถจ่ายกระแสได้เต็มพิกัดที่ความถี่ใด ๆ ซึ่งอยู่ในช่วงทอร์คคงที่ที่ต้องการ



รูปที่ 2.9 แสดงบล็อกไดอะแกรมของระบบอินเวอร์เตอร์เพื่อการขับมอเตอร์เหนี่ยวนำ

ในรูปที่ 2.9 แสดงหลักการพื้นฐานซึ่งแหล่งจ่ายไฟเข้า เอชอี จะถูกเปลี่ยนเป็นแรงดันดิสชีโดยใช้เรกติไฟเออร์ที่สามารถควบคุมแรงดันได้ หรือควบคุมไม่ได้ก็ได้ (Controlled or Uncontrolled- rectifier) และอินเวอร์เตอร์จะทำหน้าที่เปลี่ยนแรงดันไฟ ดิสชี ให้เป็นเอชอี ที่สามารถเปลี่ยนแรงดันและความถี่ได้ โดยทั่วไประบบอินเวอร์เตอร์สามารถจำแนกออกตามชนิดของอินเวอร์เตอร์ได้เป็น 2 แบบ ใหญ่ ๆ คือ

1. อินเวอร์เตอร์แบบจ่ายแรงดัน (Voltage-Source Inverter) : VSI
2. อินเวอร์เตอร์แบบจ่ายกระแส (Current-Source Inverter) : CSI

โดยอินเวอร์เตอร์ทั้งสองแบบนี้จะให้คุณสมบัติ และลักษณะของรูปคลื่นของแรงดัน และกระแสที่แตกต่างกันและเหมาะสมกับการใช้งานที่ต่างกันออกไปด้วย

2.4.1 Voltage Source Inverter Drives

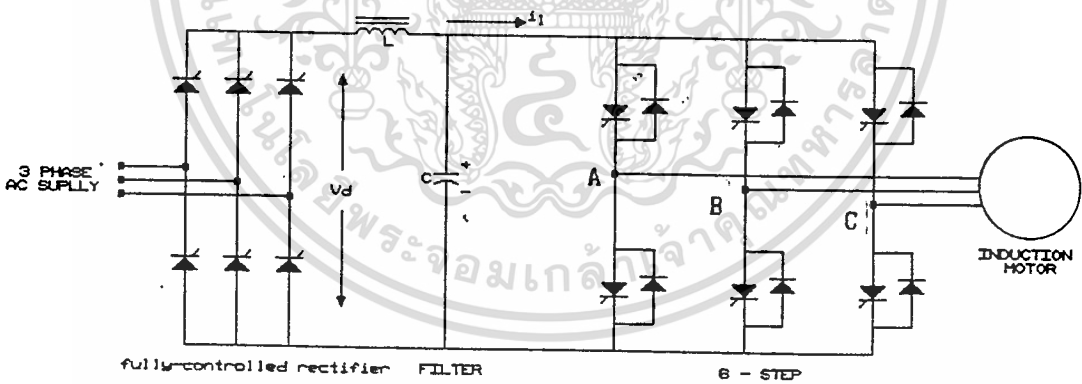
โครงสร้างแรงดันดิสชีลิ่งคมีขนาด filter capacitor C ที่มีค่ามาก อาจกล่าวได้ว่าแรงดันอินพุตของอินเวอร์เตอร์มีค่าคงที่ ทำให้แรงดันเอาต์พุตของอินเวอร์เตอร์คงที่ไม่ขึ้นอยู่กับการไหล และโดยทั่วไปแบ่งออกได้เป็นสองชนิดด้วยกันคือ 6-step อินเวอร์เตอร์ และ PWM อินเวอร์เตอร์

ไม่ว่าอินเวอร์เตอร์ อีกที่ ข้อดีของโวลท์ เตจซอร์อินเวอร์เตอร์สามารถควบคุมแรงดันและความถี่ได้ง่าย

ปรับความถี่ได้ในย่านกว้างและใช้ได้กับมอเตอร์หลาย ๆ ตัวที่ทำงานพร้อม ๆ กัน ส่วนข้อเสียมักมี
ปัญหาในเรื่องลัดวงจร (shoot through) ของอุปกรณ์สวิตช์ซึ่งภายในกึ่งเดียวกันของอินเวอร์
เตอร์ ในทางปฏิบัติใช้วงจรลัดคอเอาท์ที่มีการสร้างเดดไทม์ (dead time) เป็นส่วนช่วยใน
การป้องกัน

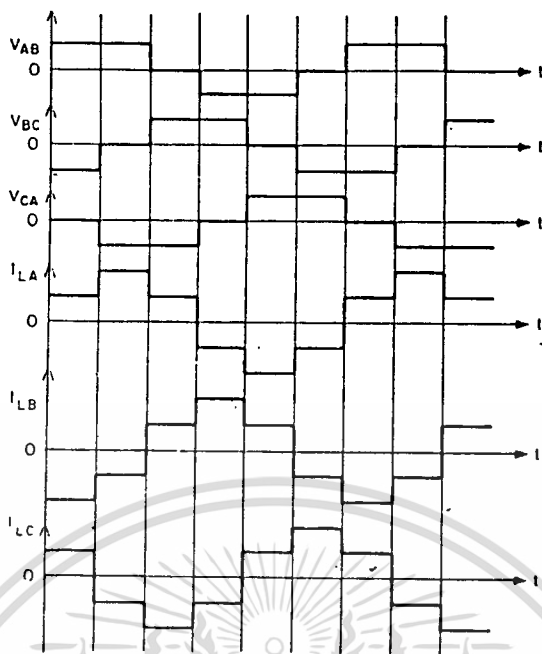
- 6-step อินเวอร์เตอร์

6-step อินเวอร์เตอร์สามารถควบคุมจ่ายแรงดันเอาท์พุทที่ปรับเปลี่ยนความถี่ได้ จาก
รูปที่ 2.10(a) จะมีการควบคุมแรงดันเอาท์พุทที่ส่วนของดีซีลิงค์ซึ่งใช้ fully-controlled
rectifier และจะมีการควบคุมความถี่ของเอาท์พุทที่อินเวอร์เตอร์ แรงดันไลน์ทางด้านเอาท์
พุทที่ได้ จะมีรูปร่างเป็นคลื่นกึ่งสแควร์ (quasi-square) ส่วนแรงดันเฟสจะมีรูปคลื่นเป็น
6-step ดังแสดงในรูปที่ 2.10(b) อุปกรณ์สวิตช์ซึ่งแต่ละตัวในอินเวอร์เตอร์จะมีการสวิตช์เพียง
2 ครั้งในหนึ่งคาบความถี่ของแรงดันมูลฐาน และเนื่องจากว่าต้องมีการควบคุมแรงดันดีซีลิงค์โดย
ใช้เรกติไฟเออร์ที่มีไทรสเตอร์เป็นอุปกรณ์ตัดต่อโซลิด-สเตท โดยการควบคุมเฟสทำให้เพาเวอร์
แฟกเตอร์ทางด้านอินพุทมีค่าต่ำซึ่งเป็นข้อเสีย เราสามารถแก้ไขได้โดยเปลี่ยนมาใช้ dc/dc
คอนเวอร์เตอร์ที่เป็นชอปเปอร์ควบคุมทำให้ค่าเพาเวอร์แฟกเตอร์ดีขึ้นได้



รูปที่ 2.10 (a) แสดงวงจรกำลังของ 6-step อินเวอร์เตอร์

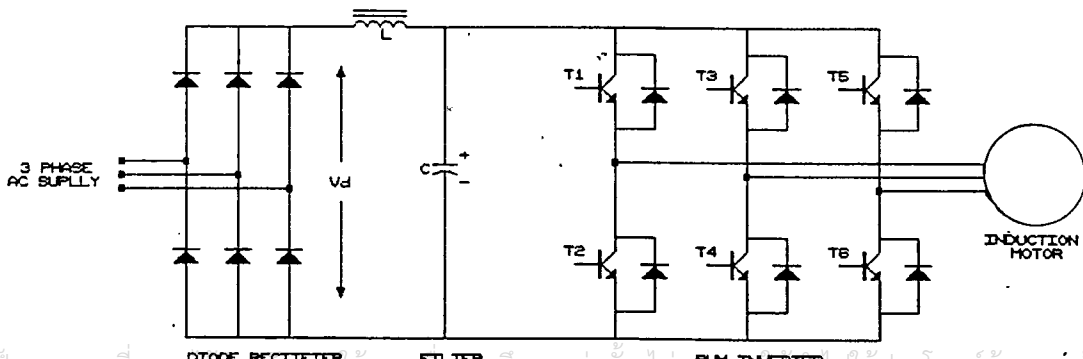
โดยปกติ voltage fed drives ชนิด 6-step นี้ใช้กับมอเตอร์ขนาดกำลัง
ต่ำไปจนถึงขนาดปานกลาง และจะใช้ได้ดีในช่วงความถี่ของอินเวอร์เตอร์สูงจะไม่มีปัญหาของการ
switching loss แต่อย่างไรก็ตามลักษณะการควบคุมเพื่อที่จะให้ v/f คงที่ จะต้องควบคุมวงจร
กำลัง 2 ส่วน คือในส่วนของดีซีลิงค์ และอินเวอร์เตอร์ทำให้ระบบซับซ้อนและยุ่งยากทำให้
เสถียรภาพของระบบต่ำลง



รูปที่ 2.10 (b) แสดงรูปคลื่นทางค่านเอาท์พุทของ 6-step อินเวอร์เตอร์

- PWM อินเวอร์เตอร์

โครงสร้างของ PWM อินเวอร์เตอร์ในส่วนองแรงดันดีซีลิงค์สามารถใช้เร็คติไฟเออร์ที่เป็นไดโอด ทำให้แรงดันของดีซีลิงค์มีค่าคงที่ซึ่งไม่อาจสามารถควบคุมแรงดันดีซีได้ ทำให้ค่าเพาเวอร์แฟคเตอร์ทางค่านอินพุทดีขึ้นและลดขนาด LC ฟิลเตอร์ให้เล็กลง ดังนั้นความถี่และแรงค่นเอาท์พุทองแรงค่นมูลฐาน สามารถควบคุมโดยใช้เทคนิคของ PWM ซึ่งอยู่ในส่วนองอินเวอร์เตอร์ เทคนิค PWM นี้จะให้แรงค่นเอาท์พุทที่มีองค์ประกอบฮาร์โมนิกส์อันดับต่ำน้อยลงแต่จำนวนครั้งองการสวิตซิ่งสูงขึ้นดังนั้นจึงมีปัญหาองการสูญเสียองการสวิตซิ่ง แต่จะใช้งานได้ดีในย่านความถี่ต่ำ ทำให้ ทอร์คเริ่มต้นสูงและลดปัญหาการกระเพื่อมองทอร์ค สำหรับเทคนิคองการสร้างแพทเทิร์นการสวิตซิ่งอง PWM จะได้กล่าวอย่างละเอียดในหัวข้อ 2.5



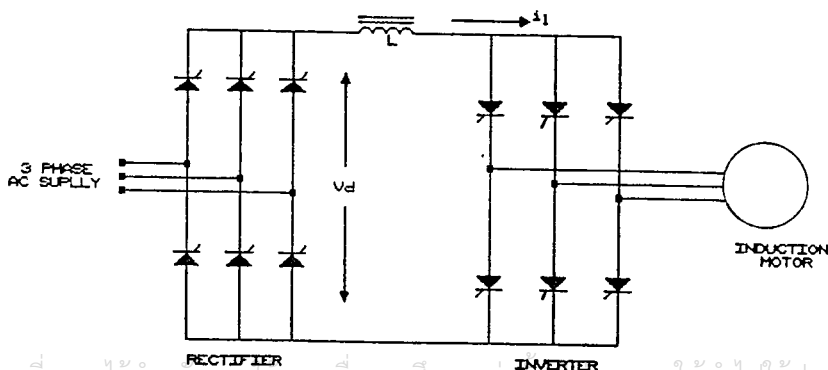
รูปที่ 2.11 แสดงวงจรกำลังของ PWM อินเวอร์เตอร์

ถึงแม้ว่า PWM อินเวอร์เตอร์ลดการสูญเสียของมอเตอร์ เนื่องจากผลของฮาร์โมนิกส์ก็ตาม แต่ประสิทธิภาพของอินเวอร์เตอร์ค่อนข้างจะต่ำลง เพราะผลของจำนวนสวิตช์สูงขึ้น ดังนั้นในการออกแบบที่ดี ควรจะคำนึงถึงความถี่การสวิตช์ควรจะเพิ่มขึ้นในค่าที่ยอมรับได้ของอุปกรณ์สวิตช์ซึ่งเพื่อที่จะรักษาความสมดุลระหว่างการสูญเสียของอินเวอร์เตอร์ที่สูงขึ้น กับการลดลงของการสูญเสียในแมชชีน

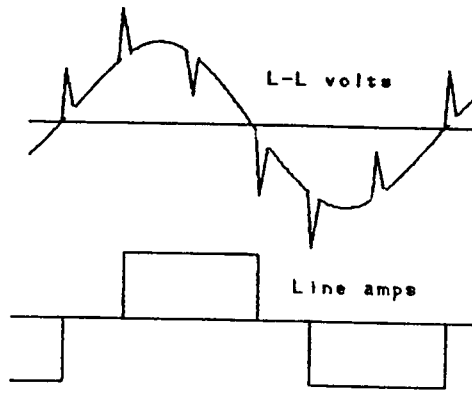
2.4.2 Current Source Inverter

วงจรกำลังของ current source อินเวอร์เตอร์แสดงในรูปที่ 2.12(a) จะประกอบด้วยไทรสเตอร์เรกติไฟเออร์ ที่สามารถควบคุมได้โดยการควบคุมเฟสของเอซีไลน์ และยังมีอินดักเตอร์ขนาดใหญ่ต่ออนุกรมอยู่ แต่ไม่มีตัวเก็บประจุต่อขนานอยู่ด้วยเพื่อสร้างแหล่งจ่ายกระแสให้กับอินเวอร์เตอร์ ซึ่งเป็นข้อแตกต่างของโครงสร้างทางวงจรจากโวลต์ เตจเซอร์สอินเวอร์เตอร์ อย่างไรก็ตาม อาจใช้ไดโอดเรกติไฟเออร์กับคิซึชิ้อปเปอเรอร์เพื่อทำหน้าที่ควบคุมกระแสได้เหมือนกัน ในส่วนของอินเวอร์เตอร์จะมีไทรสเตอร์เพื่อทำหน้าที่ควบคุมกระแสที่สามารถเปลี่ยนความถี่ได้เพื่อจ่ายให้กับแมชชีน รูปร่างของกระแสที่จ่ายออกทางด้านเอาต์พุตขึ้นอยู่กับแพทเทิร์นของการควบคุมที่อินเวอร์เตอร์อาจจะเป็น 6-step หรือ PWM ก็ได้ แต่ลักษณะของแรงดันทางด้านเอาต์พุตจะมีรูปร่างเข้าใกล้รูปไซน์ (ซึ่งเป็นข้อแตกต่างจากโวลต์ เตจเซอร์สในเรื่องของรูปคลื่น) นอกจากนี้แรงดันทางด้านเอาต์พุตยังเกิดสไปค์เนื่องจากการคอมมิวเตตดังแสดงในรูปที่ 2.12 (b)

สำหรับรูปคลื่นกระแส 6-step ที่เกิดใน current fed inverter นี้ อาจเป็นปัญหาของความร้อนเนื่องจากฮาร์โมนิกส์ และการออสซิลเลตของทอร์คในขณะที่ทำงานที่ความเร็วรอบต่ำ การกระเพื่อมของทอร์ค (torque pulsation) นี้ สามารถที่จะลดให้น้อยลงได้โดยการใช้เทคนิค PWM ถ้าเป็นแมชชีนขนาดกำลังสูงๆอาจใช้อินเวอร์เตอร์สองตัว ที่มีเฟสขั้วที่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกที่รูปที่ 2.12 (a) วงจรกำลังของ Current Source Inverter



รูปที่ 2.12 (b) แสดงแรงดันและกระแสทางด้านเอาต์พุท
ของ Current Source Inverter

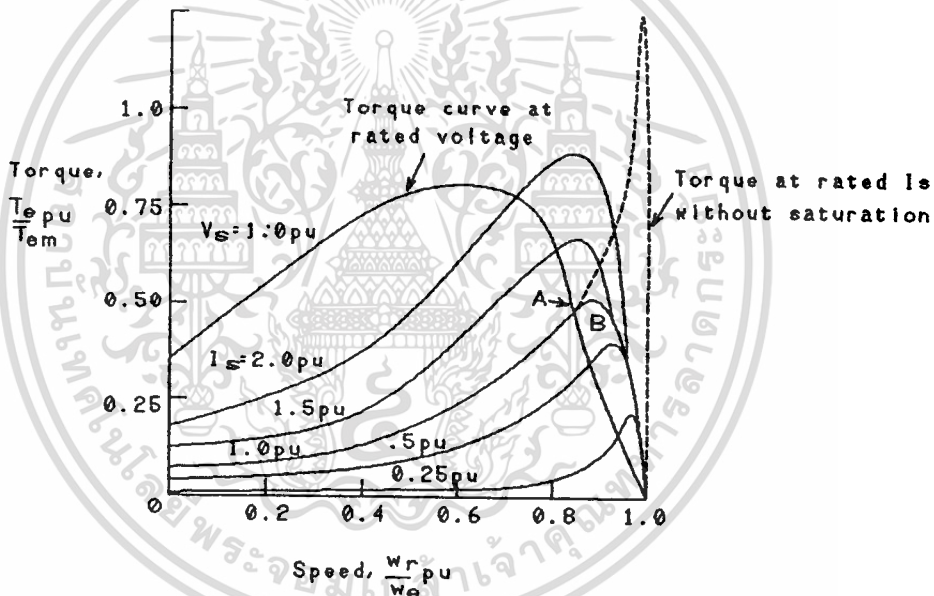
สามารถสร้างรูปกระแส 12-step ได้ ซึ่งผลของฮาร์โมนิกส์และการกระเพื่อมของทอร์คของ 12-step อินเวอร์เตอร์ นี้จะลดลงไปมากเมื่อเทียบกับ 6-step

current fed inverter drive มีข้อดีหลาย ๆ อย่างซึ่งสามารถสรุปได้ดังนี้วงจร กำลังจะใหญ่ และไว้วางใจได้ดี และไม่มีโอกาสที่จะมีการ shoot-through อย่างเช่นใน voltage fed inverter อินเวอร์เตอร์สามารถฟื้นคืนจากการล้มเหลวของ commutation ของไทรสเตอร์ได้ กระแสฟลลท์ที่เกิดขึ้นในอินเวอร์เตอร์จะเพิ่มขึ้นอย่างช้า ๆ ซึ่งสามารถเคลียร์ โดยการลดสัญญาณเกทของ เร็คติไฟเออร์ได้ นอกจากนี้จำนวนคอมโพเนนท์ในอินเวอร์เตอร์ยิ่งน้อย จะทำให้การสูญเสียเนื่องจากการคอมมิวเตชันค่อนข้างต่ำลง เพราะเนื่องจากการควบคุมไทรสเตอร์เพียงหกตัวทำให้วงจรควบคุมง่ายและมีเสถียรภาพมากขึ้น อินเวอร์เตอร์สามารถออกแบบให้ใช้ไทรสเตอร์ที่มีเกรด, low speed ในส่วนของเร็คติไฟเออร์ได้ ลักษณะที่สำคัญอย่างหนึ่งของ current fed inverter คือ การทำงานในโหมดของรีเจนเนเรทีฟ (regenerative) โดยแมชชีนจะทำหน้าที่เป็น generator ที่มี slip เป็นลบ และมุมจุดชนวนของไทรสเตอร์อินเวอร์เตอร์จะปรับค่า เพื่อให้แรงดันอินพุท V_s กลับชั่ว ขณะที่กระแส I_d ยังคงมีทิศทางเดิมอยู่แรงดันเร็คติไฟเออร์ V_d จะกลับทิศโดยการหน่วงมุมจุดชนวน ดังนั้นจึงมีกำลังไฟฟ้าไหลกลับเข้ามายัง source

ถึงแม้ว่าจะมีข้อดีมากมายที่ได้กล่าวมาแล้วสำหรับ current fed inverter แต่ก็ยังมีข้อจำกัดอีกมากคือ ช่วงความถี่ของอินเวอร์เตอร์ที่สามารถปรับได้ค่อนข้างต่ำ และไม่สามารถทำงานได้ที่สภาวะไร้อโหลด ซึ่งต้องมีกระแสไหลค่ออย่างน้อยที่สุดที่จะทำให้มีการคอมมิวเตชันในอินเวอร์

เตอร์ได้และนอกจากนี้ขนาดของ dc link inductance และตัวเก็บประจุของการคอมมิวเตท จะใหญ่ทำให้อินเวอร์เตอร์แบบนี้ค่อนข้างใหญ่และราคาแพง การคอมมิวเตทจะขึ้นอยู่กับค่า ซัมทรานเซียน inductance ของแมชชีน ซึ่งเป็นการเพิ่มค่า transient over voltage ที่เทอร์มินอลของแมชชีนได้ การตอบสนองของ drive นี้ค่อนข้างช้าและมีแนวโน้มที่จะมีปัญหา ของการเสถียรภาพที่ light load และสภาวะความเร็วรอบสูง current fed inverter นี้จะใช้ได้ในมอเตอร์เพียงตัวเดียว และมีขนาดกำลังปานกลางไปจนถึงขนาดกำลังสูง ถ้านำไปใช้ กับมอเตอร์หลาย ๆ ตัวจะมีปัญหามาก

ในรูปที่ 2.13 ลักษณะคุณสมบัติ torque-speed ของ IM ที่ขับเคลื่อนโดย current fed inverter สำหรับกระแส I_s ต่างๆ กันโดยค่าความถี่มีค่าคงที่จะเป็นได้ว่าแรงบิดของ IM



รูปที่ 2.13 แสดง Torque-speed curves ที่มีการเปลี่ยนแปลงกระแสที่ stator

ในตอนเริ่มเดินเครื่องจะมีค่าต่ำมากเมื่อเทียบกับกรขับเคลื่อนโดยใช้ voltage fed inverter ทั้งนี้เพราะที่ความเร็วต่ำ ๆ โรเตอร์อิมพีแดนซ์จะมีค่าต่ำทำให้แรงดันของมอเตอร์ต่ำ เมื่อแรงดันเข้ามอเตอร์น้อย air gap flux จะมีค่าน้อย ดังนั้นแรงบิดของ IM จึงต่ำ เมื่อความเร็วของ IM เพิ่มขึ้น แรงดันเข้าของมอเตอร์จะเพิ่มขึ้นทำให้ air gap flux และแรงบิดเพิ่มขึ้นตาม ถ้าแกนเหล็กของมอเตอร์ไม่อิ่มตัว ทอร์คของมอเตอร์จะเพิ่มขึ้นอย่างรวดเร็ว เมื่อความเร็วเข้าใกล้ความเร็วซิงโครนัส จากนั้นก็จะลดลงด้วยสโลปที่ชันมาก และมีค่าเป็นศูนย์เมื่อความเร็วเท่ากับความเร็วซิงโครนัส ตามเส้นกราฟที่เป็นเส้นประ อย่างไรก็ตามเนื่องจากจะมีการอิ่มตัวของแกน

เหล็กของมอเตอร์ ทำให้ทอร์คของมอเตอร์จะแปรตามความเร็วตามกราฟที่เป็นเส้นทึบ เราจะสามารถควบคุมให้มอเตอร์ทำงานในช่วงที่ torque-speed curve ของมอเตอร์มีสลิปเป็นขวกตามแนวที่เป็นจุดตัดระหว่างลักษณะสมบัติของ voltage fed และ current fed inverter (A) หรืออาจจะควบคุมให้มอเตอร์มีสลิปเป็นลบ (B) การทำงานในบริเวณค่าสลิปเป็นขวกจะมีสลิปสูงทำให้ rotor current และ rotor loss มากกว่าแต่ air gap flux จะไม่อิ่มตัว และ magnetizing current จะมีค่าเท่ากับค่าที่กำหนดแต่ถ้ามอเตอร์ทำงานในบริเวณที่มีสลิปเป็นลบ rotor current จะมีค่าน้อย แต่เนื่องจากแกนเหล็กของมอเตอร์จะเริ่มอิ่มตัว ดังนั้น magnetizing current และ Iron loss ซึ่งมีความมากกว่าที่จุด A ทำให้มอเตอร์ร้อน ดังนั้นเราจึงมักจะให้มอเตอร์ทำงานในบริเวณที่มีสลิปเป็นขวก แต่เนื่องจากในบริเวณดังกล่าวมอเตอร์จะไม่มีเสถียรภาพ ดังนั้นเราจึงจำเป็นต้องมีการควบคุมโดยการป้อนกลับเพื่อรักษาให้ air gap flux คงที่ ซึ่งทำได้โดยการควบคุมกระแสและสลิปของมอเตอร์ เพื่อให้จุดทำงานของมอเตอร์ที่ขยับเคลื่อนด้วย current fed inverter แปรไปตาม torque-speed curve ที่มีสลิปเป็นลบของมอเตอร์ที่ขยับเคลื่อนด้วย voltage fed อินเวอร์เตอร์ หรือกล่าวอีกนัยหนึ่งก็คือ เราจะควบคุมให้ IM ที่ขยับเคลื่อนด้วย current fed inverter ทำงานใน constant air gap flux mode

2.5 เทคนิคการสร้าง PWM แบบต่างๆสำหรับอินเวอร์เตอร์

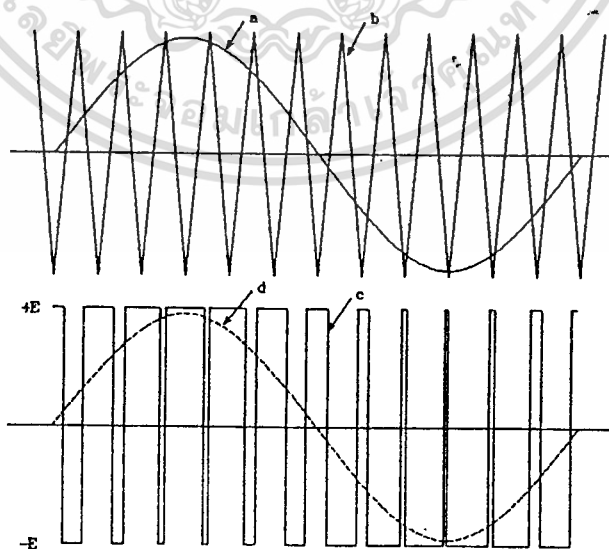
ตามที่ได้กล่าวมาแล้ว 6-step อินเวอร์เตอร์นั้นเหมาะสำหรับช่วงความถี่ของอินเวอร์เตอร์มีค่าสูง เพราะสัญญาณควบคุมค่อนข้างง่ายและการสูญเสียของการสวิตซ์ซึ่งต่ำ เนื่องจากจำนวนครั้งของการสวิตซ์ต่อหนึ่งไซเคิลของความถี่มูลฐานมีค่าต่ำแต่ปัญหาที่พบในอินเวอร์เตอร์ชนิดนี้คือผลของฮาร์โมนิกส์จะมีผลต่อการสูญเสียในแมชชีน และการกระเพื่อมของทอร์คที่ความถี่ของอินเวอร์เตอร์มีค่าต่ำ ๆ นอกจากนี้ค่าเพาเวอร์แฟคเตอร์ทางด้านอินพุทจะมีค่าต่ำเนื่องจากการใช้เร็คตีไฟเออร์ที่มีการควบคุมแบบเลือนีโอส และปัญหาการเสถียรภาพจะมีมากขึ้นที่ความเร็วรอบมอเตอร์ต่ำเนื่องจาก LC ฟิลเตอร์ในดีซีลิงค์

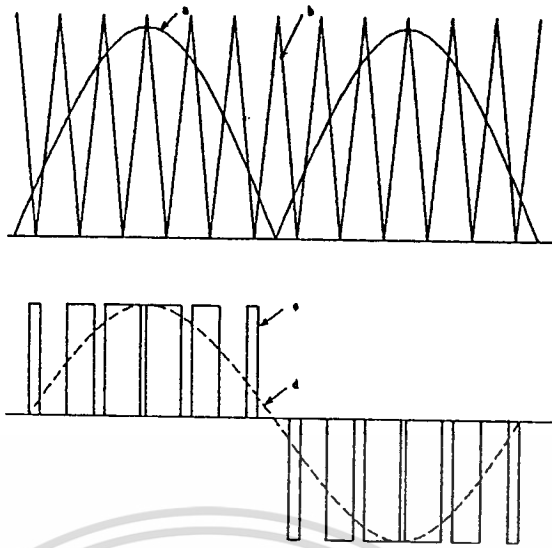
จากปัญหาเหล่านี้สามารถที่จะแก้ไขได้โดยการใช้ PWM อินเวอร์เตอร์ซึ่งดีซีลิงค์ได้จากเร็คตีไฟเออร์ที่เป็นบริดจ์ไดโอดและ LC ฟิลเตอร์ ดังนั้นแรงดันและความถี่ขององค์ประกอบมูลฐานจะถูกควบคุมโดยวงจรอิเล็กทรอนิกส์อยู่ในอินเวอร์เตอร์ โดยสร้างเป็นพัลส์วิตช์มีคหลาย ๆ พัลส์ โครงสร้างของ PWM อินเวอร์เตอร์แสดงได้ในรูปที่ 2.11 แต่อุปกรณ์สวิตซ์จะถูกสวิตซ์

ให้ออนและออฟเป็นจำนวนหลาย ๆ ครั้งในหนึ่งไซเคิลของการควบคุมแรงดัน ดังนั้นองค์ประกอบของอาร์โมนิคส์อันดับต่ำจึงไม่เกิดขึ้น เทคนิคของ PWM ทั้ง ๆ ไปสามารถแยกได้ดังนี้

2.5.1 Sinusoidal Pulse Width Modulation (SPWM)

เป็นเทคนิคที่นิยมใช้ในโรงงานอุตสาหกรรมสามารถสร้างได้โดยการใช้อุปกรณ์อิเล็กทรอนิกส์ ซึ่งเป็นวิธีที่สะดวกที่สุดหรืออาจใช้วิธีไมโครโพรเซสเซอร์โดยโปรแกรมให้ไมโครโพรเซสเซอร์ส่งสัญญาณสถานะสวิทช์ซึ่งเป็นวิธีที่แน่นอน หลักการของ Natural Sampled PWM จะใช้คลื่นพาหะเป็นรูปสามเหลี่ยมนำมาเปรียบเทียบกับสัญญาณรูปไซน์ ซึ่งเป็นสัญญาณมอดูเลตที่มีความถี่ต่ำกว่าความถี่มอดูเลชันของการเปรียบเทียบ จะเกิดจุดตัดกันของรูปคลื่นทั้งสองนำมากำหนดเป็นสัญญาณการสวิทช์ของอุปกรณ์สวิทช์ซึ่งในวงจรหลักของอินเวอร์เตอร์ ในรูปที่ 2.14(a) เป็นลักษณะของ NS PWM ชนิด 2 ระดับ ซึ่งเป็นรูปคลื่นที่มีการสวิทช์ 2 ระดับคือ +E และ -E และลักษณะของ NS PWM ชนิด 3 ระดับ ซึ่งเป็นรูปคลื่นที่มีการสวิทช์ 3 ระดับคือ +E, 0 และ -E ซึ่ง PWM ชนิด 3 ระดับขนาดของอาร์โมนิคส์อันดับต่ำจะมีค่าน้อยกว่าชนิด 2 ระดับ สำหรับคลื่นพาหะที่เป็นสามเหลี่ยมนี้ จะใช้ร่วมกันของทั้งสามเฟส ทำให้ได้รูปคลื่นเอาท์พุทของสามเฟสอินเวอร์เตอร์ตามรูปที่ 2.14(b)





กรณี SPWM 3 ระดับ

- รูปที่ 2.14 (a) แสดงรูปคลื่น
- a: สัญญาณอ้างอิงรูปไซน์
 - b: สัญญาณคลื่นพาหะ
 - c: สัญญาณเลวิทซิ่ง
 - d: สัญญาณฟันดาเมนทอล



รูปที่ 2.14 (b) แสดงแรงดัน line และ phase ของ PWM Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเผยแพร่ และต้องอ้างอิงถึงแหล่งที่มาของการทุกครั้งที่มีการนำไปใช้

ลักษณะรูปคลื่นของ PWM นี้จะประกอบด้วยองค์ประกอบมูลฐานที่มีทั้งความถี่และแอมพลิจูด ซึ่งสามารถเปลี่ยนแปลงได้ควบคุมความถี่และแรงดันตามลำดับของรูปคลื่นสัญญาณมอดคูลเลต ในการวิเคราะห์ฮาร์โมนิกส์ของรูปคลื่นเอาท์พุทสามารถหาได้จากการกระจายฟูเรียร์แบบขรรคมดา และแบบ Double Fourier Series Expansion [24] ซึ่งสมการที่เกิดขึ้น โดยใช้วิธีการ Double Fourier คือ

$$V(t) = M(V_d/2) \sin(\omega_c t + \phi) + \text{Bessel function harmonics terms.} \dots(2.21)$$

ซึ่ง M คือ ดัชนีของการมอดคูลเลต

ω_c เป็นความถี่มูลฐานซึ่งเป็นความถี่เดียวกับความถี่การมอดคูลเลต

ϕ เป็น phase shift ของเอาท์พุท

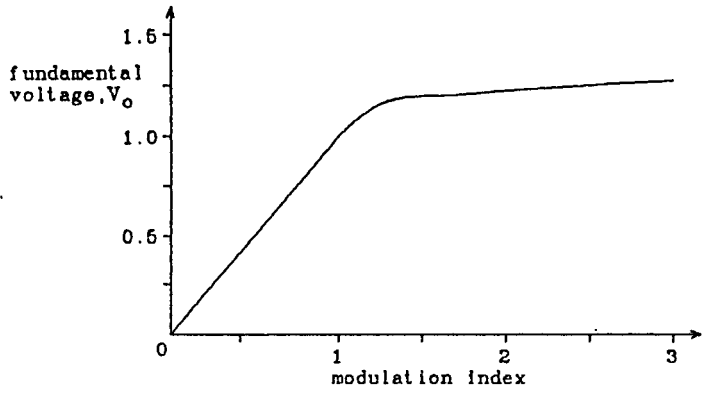
ดัชนีของการมอดคูลเลตกำหนดโดย $M = V_o/V_T$ ซึ่ง

V_o คือ ค่า peak ของแอมพลิจูดสัญญาณการมอดคูลเลต

V_T คือ ค่า peak ของแอมพลิจูดคลื่นพาหะ

อัตราส่วนระหว่างความถี่
- f modulation

ในทางอุดมคติแล้วค่า M จะแปรค่าอยู่ระหว่าง 0 และ 1 และความสัมพันธ์ระหว่างแรงดันมอดคูลเลตและเอาท์พุทจะเป็นแบบเชิงเส้นซึ่งถ้าค่า M มากกว่าหนึ่งจะเกิดการ "over modulation" เป็นผลให้เกิดการหายไปของจำนวนพัลส์ ทำให้ความสัมพันธ์ระหว่างแรงดันมูลฐานและดัชนีการมอดคูลเลตไม่เป็นเชิงเส้น ถ้าเพิ่มค่า M มากๆ ในที่สุดจำนวนพัลส์จะลดลงจนเป็น square wave: ซึ่งจะให้ค่ายุติที่แฟคเตอร์สูง ซึ่งจะให้ค่าแรงดันพื้นคาเมนทอลสูงขึ้นด้วย ความสัมพันธ์ระหว่างแรงดันมูลฐานและดัชนีการมอดคูลเลต [3] แสดงได้ในรูปที่ 2.15 มีเทคนิคบางอย่างที่สามารถเพิ่มแรงดันมูลฐานได้ในขณะอยู่ในช่วงลิเนียร์ โดยการเพิ่มฮาร์โมนิกส์ที่สามเข้าไปรวมกับสัญญาณการมอดคูลเลต แต่อย่างไรก็ตาม ปัญหาของพัลส์ที่แคบที่สุดของ PWM สามารถทำให้เกิดปัญหาเกี่ยวกับการคอมมิวเตชันในไทรสเตอร์ และ snubber relaxation รวมทั้งการลัดวงจรในกิ่ง (shoot through) ของอินเวอร์เตอร์ ดังนั้นเวลาน้อยที่สุดของวงจรลัดเอาท์จึงเป็นสิ่งที่ควรคำนึง



รูปที่ 2.15 แสดงความสัมพันธ์ระหว่างแรงดันมูลฐานและ
ดัชนีการมอดูเลตของเทคนิค SPWM

อัตราส่วนของความถี่คลื่นพาหะ ต่อความถี่ของสัญญาณการมอดูเลต หรือสัญญาณอ้างอิง (frequency ratio) จะมีผลต่อความถี่ฮาร์โมนิกส์ที่เกิดขึ้นและการสูญเสียของอุปกรณ์สวิทซ์ และจะเป็นตัวกำหนดจำนวนพัลส์ PWM ที่เกิดขึ้นในหนึ่งไซเคิล ถ้า frequency ratio สูงจำนวนพัลส์ PWM สูงและถ้า frequency ratio ต่ำจะทำให้พัลส์ PWM ต่ำ จากการวิเคราะห์ห้วงค์ประกอบฮาร์โมนิกส์ [24] สรุปได้ว่า ลำดับฮาร์โมนิกส์ที่เกิดขึ้นคือ

$$n(\omega_c / \omega_r) \pm K \quad \dots (2.22)$$

ซึ่ง [ω_c คือ carrier frequency, ω_r คือ modulating frequency]

โดยที่ $n = 1, 3, 5, \dots$ $K = 0, 2, 4, \dots$
 $n = 2, 4, 6, \dots$ $K = 1, 3, 5, \dots$

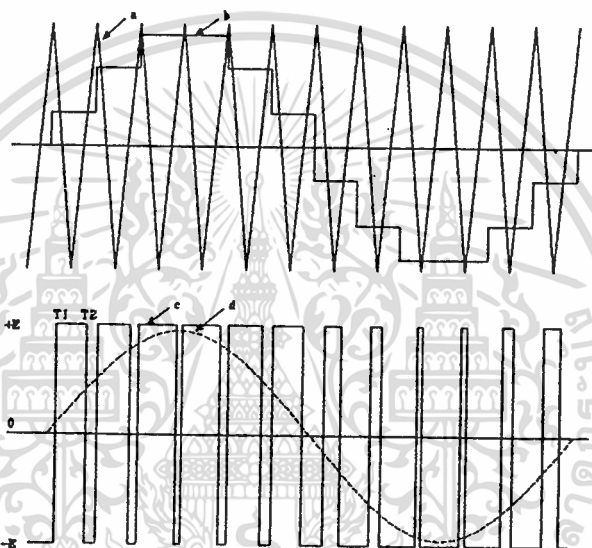
เมื่อ n คือ กลุ่มอันดับฮาร์โมนิกส์หลัก
 K คือ อันดับฮาร์โมนิกส์ย่อยหรือรอบข้าง

ลักษณะการเกิดฮาร์โมนิกส์ของเทคนิค SPWM นี้จะเกิดเป็นกลุ่ม ๆ และมีฮาร์โมนิกส์ย่อยอยู่รอบข้างฮาร์โมนิกส์หลัก ดังนั้นลำดับกลุ่มของฮาร์โมนิกส์หลักจะขึ้นอยู่กับ frequency ratio และขนาดของฮาร์โมนิกส์จะขึ้นอยู่กับดัชนีการมอดูเลต ซึ่งหมายความว่าที่ค่าดัชนีการมอดูเลตเดียวกันแต่ค่า frequency ratio ต่างกัน ขนาดขององค์ประกอบฮาร์โมนิกส์กลุ่มเดียวกันจะมีขนาดเท่ากันแต่ตำแหน่งการเกิดจะต่างกัน เมื่อ frequency ratio มีค่าสูงขึ้น จำนวนฮาร์โมนิกส์ของกระแสใน line ของอินเวอร์เตอร์ถูกรองออกด้วย leakage reactance ของมอเตอร์และรูปคลื่นของกระแสยิ่งเข้าใกล้รูปไซน์มากขึ้น การสูญเสียของการสวิทซ์ของอุปกรณ์สวิทซ์ยิ่งมีมากขึ้น ดังนั้นการเลือกค่า frequency ratio จึงขึ้นอยู่กับการยอมรับระหว่างการสูญเสีย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านกึ่งการค้า ในอินเวอร์เตอร์และมอเตอร์ เมื่อค่า frequency ratio สูงขึ้นการสูญเสียในมอเตอร์จะลดลง
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อผู้อื่นโดยไม่ได้รับอนุญาต

ก็ตาม แต่จะมีการสูญเสียในอุปกรณ์สวิทช์ของอินเวอร์เตอร์มากขึ้นด้วย

เทคนิค PWM ที่นิยมใช้เทคนิคหนึ่งโดยอาศัยเทคนิคแบบ Uniform sampling ดังแสดงในรูปที่ 2.16 ซึ่งใช้วิธีหลักการของคลื่นพาหะในหลักการของ Natural sampling ผลลัพธ์ที่ได้จะไม่สมมาตรกับแอมป์ของคลื่นพาหะ ในขณะที่แบบ Uniform Sampling จะสมมาตรกันเสมอ วิธี Uniform sampling จะเป็นวิธีการที่ง่ายกับการที่จะสร้างโดยใช้ไมโครคอมพิวเตอร์จะให้ผลลดขนาดของฮาร์โมนิกส์ความถี่ต่ำและสามารถกำจัด subharmonics ซึ่งเกิดในโหมดของ free - running



รูปที่ 2.16 แสดงรูปคลื่น PWM แบบ Uniform Sampling

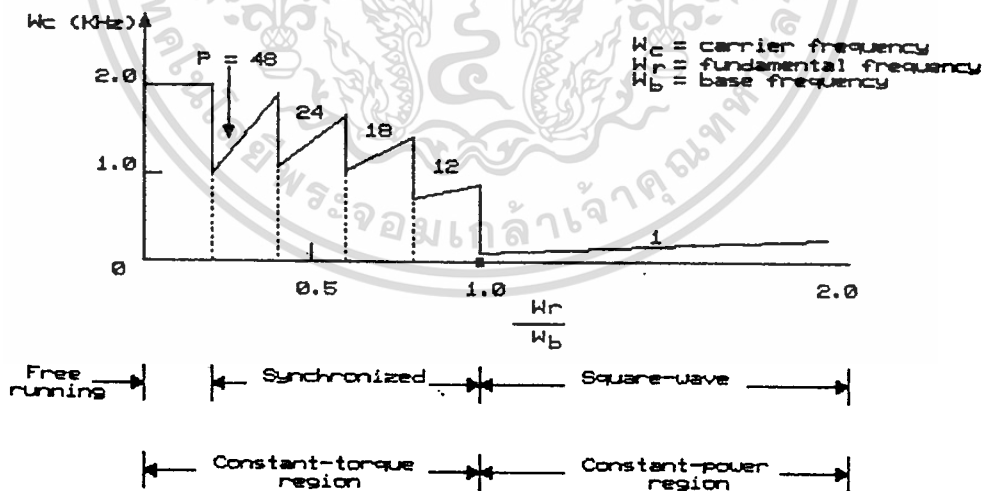
นอกจากจะใช้สัญญาณการมีอคติของคลื่นที่เป็นรูปไซน์แล้วยังมีการใช้รูปคลื่นสี่เหลี่ยมคางหมูได้เหมือนกัน ซึ่งจะให้ผลลัพธ์ที่สมมาตรที่เอาท์พุทของอินเวอร์เตอร์และสามารถควบคุมแรงดันเอาท์พุทได้อย่างเชิงเส้นจากช่วงศูนย์จนถึงรูปคลื่นสี่เหลี่ยมโดยการเปลี่ยนแอมพลิจูดของคลื่นมีอคติ แต่อย่างไรก็ตาม เมื่อมีการเปลี่ยนไปสู่โหมด square wave แล้ว ฮาร์โมนิกส์ของเอาท์พุทขณะทำงานในโหมด square wave จะน้อยกว่าในขณะทำงานแบบ PWM ในขณะที่ ยูติลิตี้แฟคเตอร์ของ square wave จะสูงกว่าของ PWM

Dr. Somchai Sarnwong

การเปลี่ยนจำนวนพัลส์ PWM ที่สัมพันธ์กับความถี่

สำหรับในงานการขับเคลื่อนความเร็วรอบมอเตอร์นั้น แรงดันและความถี่จะต้องเปลี่ยนแปลงตามรูปที่ 2.7 โดยในช่วงกำลังคงที่แรงดันจะต้องถูกควบคุมโดยหลักการของ PWM เพื่อให้

พังก์ชันใน airgap มีค่าคงที่ เพื่อที่ลดอาร์โมนิคส์ในแรงดันและกระแสของเอาต์พุตอินเวอร์เตอร์ และลดการสูญเสียของการสวิตช์ซึ่งในอุปกรณ์สวิตช์ซึ่งจะมีการควบคุมพัลส์ PWM โดยวิธีการเปลี่ยนเกียร์ (gear-changing) แบบซิงโครนัสทำให้จำนวนพัลส์ PWM ต่อไซเคิล เปลี่ยนอย่างทันทีทันใด ซึ่งในช่วงความถี่ของอินเวอร์เตอร์ต่ำจะกำหนดให้จำนวนพัลส์ PWM สูงในช่วงความถี่อินเวอร์เตอร์สูงจะทำให้จำนวนพัลส์ PWM ต่ำลง ก็จะเป็นการจำกัดความถี่ของการสวิตช์ซึ่งไม่ให้เกินขอบเขตที่กำหนดไว้ จากรูปที่ 2.17 ที่ค่าความถี่มูลฐานต่ำ ความถี่ของคลื่นพาหะถูกรักษาให้มีค่าคงที่ การทำงานของอินเวอร์เตอร์จะอยู่ในโหมด ฟรี รันนิง หรือ อะซิงโครนัส ซึ่งจะทำให้เฟสมีการเลื่อนไปมาอย่างต่อเนื่อง ทำให้เกิดปัญหา subharmonics แต่อย่างไรก็ตามผลอันตรายเหล่านี้สามารถไม่คำนึงถึงเพราะว่าอัตราส่วนของความถี่มีค่ามาก เมื่อความถี่มูลฐานมีค่าสูงขึ้น ค่า P จะเปลี่ยนค่าเป็นสลับแบบซิงโครนัสมีค่าลดลงเพื่อที่จะให้ความถี่ของคลื่นพาหะที่มีค่าสูงสุด และต่ำสุดยังคงอยู่ในขอบเขตที่กำหนด จนกระทั่ง โกลด์ความถี่กำหนดจะมีการเปลี่ยนจากโหมดซิงโครนัส PWM ไปสู่โหมด square wave ซึ่งในขณะนี้ความถี่ของคลื่นพาหะจะมีค่าเท่ากับความถี่มูลฐาน ดังนั้นการควบคุมพัลส์จึงควรออกแบบให้เหมาะสม เพื่อไม่ให้มีการเปลี่ยนแรงดันในขณะมีการเปลี่ยนค่า P และนอกจากนี้ควรหลีกเลี่ยงปัญหาการเปลี่ยนกลับไปกลับมาของค่า P ที่อยู่ติดกันโดยการสร้างแถบฮิสเทอรีซิส (hysteresis band) ณ จุดวิกฤตของการเปลี่ยนค่า P

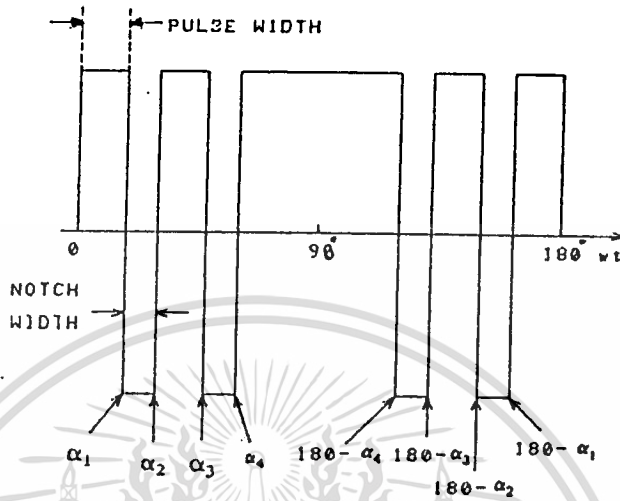


รูปที่ 2.17 แสดงความสัมพันธ์ระหว่างความถี่มูลฐานและความถี่สวิตช์ของอุปกรณ์สวิตช์

2.5.2 เทคนิคการกำจัดอาร์โมนิคส์

เอกสารนี้เป็นเอกสารที่... เทคนิคนี้สามารถควบคุมแรงดันมูลฐานและกำจัดองค์ประกอบอาร์โมนิคส์ที่ไม่ต้องการออก

ไป หลักการของวิธีการนี้ จะทำการคำนวณมุมของการสวิตช์โดยใช้สมการการกระจายอนุกรมฟูเรียร์แบบทั่วไป ตำแหน่งมุมและสภาวะสวิตช์ซึ่งจะถูกเก็บในรูปแบบ look-up table ไว้ในหน่วยความจำ โดยมีไมโครโปรเซสเซอร์และ down counter ทำงานร่วมกันเพื่อสร้างสัญญาณ PWM โดยดึงข้อมูลที่เก็บไว้ในหน่วยความจำออกมา



รูปที่ 2.18 แสดงรูป PWM โดยวิธีกำจัดอาร์โมนิกส์

จากรูปที่ 2.18 ลักษณะคลื่นจะสมมาตร หนึ่งในสี่ ของคาบและสมการอนุกรมฟูเรียร์ของฟังก์ชันคือ

$$f(t) = \sum_{n=1}^{\infty} (a_n \cos n\theta + b_n \sin n\theta) \quad \dots (2.23)$$

$$a_n = \frac{1}{\pi} \int_0^{2\pi} f(t) \cos n\theta d\theta \quad \dots (2.24)$$

$$b_n = \frac{1}{\pi} \int_0^{2\pi} f(t) \sin n\theta d\theta \quad \dots (2.25)$$

เนื่องจากลักษณะแรงดันรูปคลื่น PWM ตามรูป 2.18 ดังนั้นจะมีแต่อาร์โมนิกส์คี่เท่านั้น

จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีงานที่เกี่ยวข้อง

$$a_n = 0 \quad \dots (2.26)$$

$$b_n = \frac{4}{r} \int_0^{\pi/2} f(t) \sin n\omega t \, d\omega t \quad \dots(2.27)$$

สมมติให้แรงดันรูปคลื่น PWM มีแอมพลิจูด $f(t) = 1$

ดังนั้น
$$b_n = \frac{4}{r} [1 + 2(-\cos n\alpha_1 + \cos n\alpha_2 - \dots + \cos n\alpha_k)] \quad \dots(2.28)$$

$$= \frac{4}{nr} (1 + 2 \sum_{k=1}^k (-1)^k \cos n\alpha_k) \quad \dots(2.29)$$

โดยที่ สมการ (1) จะประกอบด้วยตัวแปร k ตัว (เช่น $\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_k$) ซึ่งจะมีสมการ k สมการเพื่อที่จะแก้สมการ α มุมจำนวน k ตัว ซึ่งแรงดันมูลฐานสามารถถูกควบคุมได้และจะมีฮาร์โมนิกส์ที่ถูกกำจัด $k-1$ ฮาร์โมนิกส์ อย่างไรก็ตาม ฮาร์โมนิกส์อันดับสามและอันดับฮาร์โมนิกส์อันดับที่มีผลคูณของ 3 จะถูกกำจัดไปเมื่อใช้กับไฟสามเฟส เช่น สมมติให้ $k=3$ ดังนั้นสามารถเขียนสมการได้ 3 สมการดังนี้ คือ

$$\text{องค์ประกอบมูลฐาน} : b_1 = \frac{4(1 - 2\cos\alpha_1 + 2\cos\alpha_2 - 2\cos\alpha_3)}{r} \quad \dots(2.30)$$

$$\text{องค์ประกอบฮาร์โมนิกส์อันดับ 5} : b_5 = \frac{4(1 - 2\cos 5\alpha_1 + \cos 5\alpha_2 - 2\cos 5\alpha_3)}{5r} = 0 \quad \dots(2.31)$$

$$\text{องค์ประกอบฮาร์โมนิกส์อันดับ 7} : b_7 = \frac{4(1 - 2\cos 7\alpha_1 + 2\cos 7\alpha_2 - 2\cos 7\alpha_3)}{7r} = 0 \quad \dots(2.32)$$

ซึ่งสมการ 3 สมการข้างบนนี้ สามารถใช้วิธีการทางนิวเมอริกอลโดยใช้วิธีนิวตันราปลีย์หลายตัวแปรเพื่อแก้สมการ $\alpha_1, \alpha_2, \alpha_3$ สำหรับองค์ประกอบมูลฐานที่ต้องการ

ข้อเสียของวิธีนี้คือถ้าต้องการกำจัดฮาร์โมนิกส์หลาย ๆ อันดับจะทำให้มีการเก็บตำแหน่งมุมและสภาวะมุมสวิทช์ในหน่วยความจำเป็นจำนวนมากทำให้ไม่สะดวก ดังนั้นจึงมีการใช้เทคนิคผสมของเทคนิค PWM (hybrid PWM) ซึ่งเป็นเทคนิคอย่างหนึ่งที่น่าสนใจมากโดยเมื่ออินเวอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาก็เท่านั้น เมื่อผู้ใดเห็นประโยชน์ของเอกสารนี้สามารถนำเอกสารนี้ไปใช้ในงานวิจัยของตนเองได้โดยไม่ต้องขออนุญาตจากสถาบันที่ตนสังกัดได้
 หมายความว่า เเทอร์ทำงานในย่านความถี่และแรงดันต่ำจะใช้วิธี SPWM ในขณะที่ย่านความถี่สูงและแรงดันสูงจะ

ใช้วิธีกำจัดฮาร์โมนิกส์ ทำให้ไม่มีปัญหาเกี่ยวกับการสูญเสียเนื่องจากฮาร์โมนิกส์และสวิตช์ ซึ่ง วิธีกำจัดฮาร์โมนิกส์นี้ยังสามารถใช้ในย่าน constant power ได้อีกด้วย

2.5.3 เทคนิค Minimum Ripple Current

ข้อเสียของเทคนิคการกำจัดฮาร์โมนิกส์อีกอย่างหนึ่งก็คือ จะทำให้ฮาร์โมนิกส์อันดับต่ำที่ไม่ต้องการกำจัดมีค่าสูงขึ้นอย่างมาก เพราะว่า การสูญเสียในแมชชีนเนื่องจากผลฮาร์โมนิกส์ถูกกำหนดโดย อาร์เอ็มเอส ของกระแสรีปเปิล (rms ripple current) ดังนั้นกระแสรีปเปิลจึงเป็นพารามิเตอร์ที่ควรพิจารณาให้มีค่าน้อยที่สุดแทนที่จะไปกำจัดฮาร์โมนิกส์ที่ต้องการออกไป เทคนิคนี้จะสมมติให้ไม่คิดผลของ skin effect ของพารามิเตอร์แมชชีนซึ่งอาจจะเป็นสิ่งที่ไม่ถูกต้องมากนัก โดยเฉพาะอย่างยิ่งแล้วสำหรับขดโรเตอร์ สมการของ rms ripple current ถูกกำหนดโดย

$$I_{ripple} = \sqrt{I_3^2 + I_5^2 + I_7^2 + I_9^2 + \dots} \quad \dots(2.33)$$

$$= \sqrt{\frac{I_{3n}^2}{2} + \frac{I_{5n}^2}{2} + \frac{I_{7n}^2}{2} + \frac{I_{9n}^2}{2} + \dots} \quad \dots(2.34)$$

$$= \frac{1}{2} \sum_{n=3}^{\infty} \left[\frac{v_n}{n\omega_m L} \right]^2 \quad \dots(2.35)$$

ซึ่ง I_3, I_5, \dots = กระแส rms ของฮาร์โมนิกส์อันดับ 3, 5, etc

I_{3n}, I_{5n}, \dots = ค่าพีคของกระแสฮาร์โมนิกส์

n = อันดับฮาร์โมนิกส์

v_n = ค่าพีคขององค์ประกอบฮาร์โมนิกส์ อันดับที่ n

L = ลิกเกจ อินดักแตนซ์ ของแมชชีน ต่อ เฟส

ω_m = ความถี่เชิงมุมมูลฐาน

ดังนั้น กำลังสูญเสียของขดลวดเนื่องจากผลของฮาร์โมนิกส์ คือ $P_L = 3I_{ripple}^2 R$ ซึ่ง

R คือ effective resistance ของแมชชีน ต่อเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าจากสมการที่ 2.29 ซึ่งเป็นการหาตำแหน่งมุมแทนลงในสมการที่ 2.34 ก็จะมีพบว่า ไม่ว่ากรณีใดของสั่น ออกทงห้ามมเห็ดคบัลลังเหนือที่ และตยงยงของเงงเงงของเอกสารทุกครั้งที่มีการแก้ไข

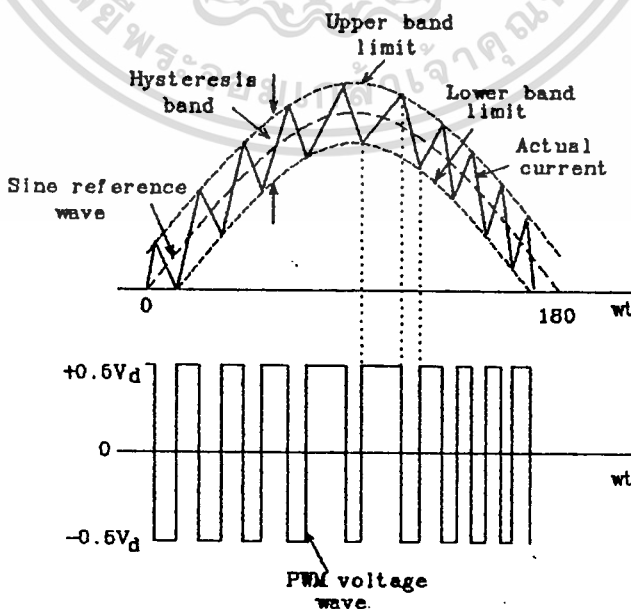
I_{ripple} เป็นฟังก์ชันของตำแหน่งมุม โดยการใส่โปรแกรมทางคอมพิวเตอร์ก็สามารถแก้ α ตำแหน่งมุมที่ทำให้เกิด I_{ripple} น้อยที่สุดได้ ดังนั้นเทคนิคการพิจารณาให้ harmonic loss มีค่าน้อยที่สุดจะเป็นสิ่งที่ต้องการมากกว่าเทคนิคการกำจัดฮาร์โมนิกส์

2.5.4 วิธี Adaptive Current Control PWM

Source Inverter

จากการวิเคราะห์ลักษณะฮาร์โมนิกส์ของรูปคลื่นแรงดันเอาต์พุทของ VSI ที่ได้กล่าวแล้วนั้นได้สมมติให้ แรงดัน ดี ซี-ลิงค์มีค่าในทางอุดมคติจะมีค่านิ่งที่ไม่เกิดริบเบิล แต่ในทางปฏิบัติริบเบิลจะเกิดขึ้นได้เนื่องจากค่าของ LC หรือ C filter มีค่าไม่มากพอ ดังนั้น เทคนิค PWM ที่สามารถควบคุมกระแสโดยขอบเขตของฮิสเตอร์ริซิส หรือมีการปรับตัวเองโดยอัตโนมัติก็จะแก้ปัญหานี้ได้เป็นอย่างดี เทคนิคนี้จะใช้การควบคุมกระแสลักษณะการเกิดตามรูป 2.19(a) โดยวงจรควบคุมจะสร้างกระแสไซน์อ้างอิงซึ่งมีขนาดและความถี่ตามต้องการซึ่งจะนำมาเปรียบเทียบกับกระแสเฟสจริงตามรูป 2.19(b)

เมื่อกระแสเกินค่าขอบเขตฮิสเตอร์ริซิสที่กำหนดไว้ ทรานซิสเตอร์ตัวบนในกิ่งของวงจรบริดจ์อินเวอร์เตอร์จะหยุดนำกระแส (turn-off) ในขณะที่ทรานซิสเตอร์ตัวล่างจะนำกระแส (turn on) เป็นผลให้แรงดันเอาต์พุทเปลี่ยนจาก $+0.5V_d$ เป็น $-0.5V_d$ และกระแสจะเริ่มลดลงจนกระทั่งกระแสลดลงมาถึงขอบเขตล่างของฮิสเตอร์ริซิสจะมีการเปลี่ยนการสวิตช์ โดยทรานซิสเตอร์ตัวบนจะนำกระแส และทรานซิสเตอร์ตัวล่างจะหยุดนำกระแส ซึ่งเป็นการครบรอบของการ

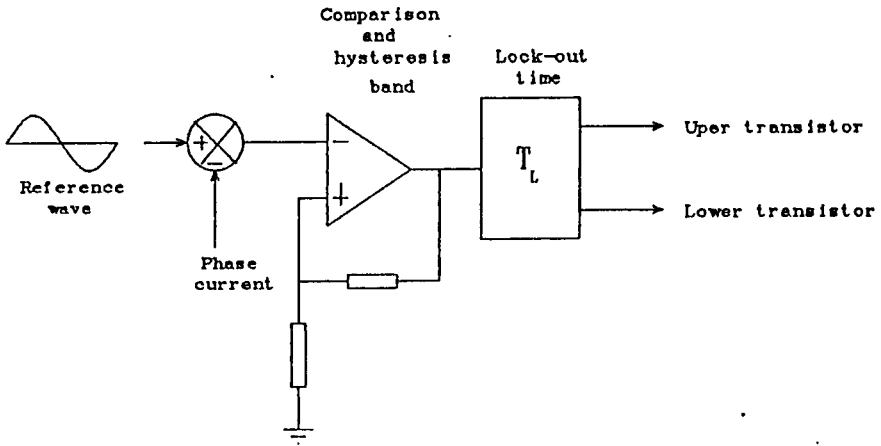


รูปที่ 2.19(a) แสดงหลักการเกิดรูปคลื่น PWM โดยเทคนิค

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Adaptive Current Control



รูปที่ 2.19(b) แสดงวงจรควบคุมเทคนิค Adaptive Current control

สวิทช์ในวงจรรูป 2.19(b) T_L จะเป็นเวลาเคตใหม่ของวงจรล็อค-เอาท์ เพื่อป้องกันไม่ให้เกิดการฟอลท์เนื่องจาก shoot-through ของทรานซิสเตอร์ตัวบนและล่าง กระแสจริงจะถูกบังคับให้ติดตามสัญญาณไซน์อ้างอิง ให้อยู่ในขอบเขตฮิสเตอร์รีซิสที่ต้องการ โดยการสวิทช์กลับไปกลับมาของทรานซิสเตอร์ตัวบนและล่าง ดังนั้นกระแสรีเปล นิค-ท-นิกจึงถูกควบคุมให้ปรับตัวอยู่ในขอบเขตฮิสเตอร์รีซิสตามค่า V_u ที่มีการกระแสเพิ่ม ดังนั้นกระแส ripple อาร์เอ็มเอส ซึ่งจะสัมพันธ์กับกระแส ripple นิค-ท-นิก ซึ่งจะถูกควบคุมทำให้ลดการ heating ของแมชชีน การควบคุมกระแสฟิคอย่างอินสแตนเตเนียส (instantaneous) จะเป็นข้อดีสำหรับอุปกรณ์สวิทช์ซึ่งอย่างเช่นเพาเวอร์ทรานซิสเตอร์ซึ่งจะไวต่อกระแสฟิคมาก โหมดการควบคุมกระแสสามารถเปลี่ยนจากโหมด PWM ไปสู่โหมดแรงดันสแควร์เวฟ ซึ่งอยู่ในย่านกำลังคงที่ ได้อย่างต่อเนื่อง

สำหรับเทคนิคเคลต้ามืด ที่จะวิเคราะห์ในบทต่อไป ก็จะมีหลักการเดียวกันกับวิธี adaptive current control PWM เพียงแต่ว่าไม่ได้นำสัญญาณป้อนกลับของกระแสจริงมาเปรียบเทียบ แต่จะมีการป้อนกลับอินทิเกรเตอร์ภายในวงจร ทำให้สะดวกง่ายและไม่ยุ่งยากในการควบคุมแรงดันและความถี่ เหมาะสำหรับ VSI เพื่อใช้ในการขับเคลื่อนอินคักชั่นมอเตอร์

2.6 สรุป

ในบทนี้ได้เสนอทฤษฎีพื้นฐานเกี่ยวกับการขับเคลื่อนมอเตอร์เหนี่ยวนำ และชนิดของอินเวอร์เตอร์เพื่อใช้ขับเคลื่อนมอเตอร์ ตลอดจนเทคนิคการสร้างแพทเทิร์นต่างๆ เพื่อใช้กับอินเวอร์เตอร์ซึ่งจะให้ข้อดีและข้อเสียที่แตกต่างกัน โดยจุดประสงค์หลักของเทคนิคเหล่านี้ได้แก่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น เมื่ออนุญาตเห็นไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น ขอสงวนสิทธิ์ในนามของเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 2 ลดทอนองค์ประกอบของอาร์โมนิคส์อันดับต่ำให้น้อยลง
- 3 ให้มีการทำงานในโหมดของอัตราส่วนแรงดันเอาต์พุตต่อความถี่คงที่ และโหมดของแรงดันเอาต์พุตคงที่
- 4 ให้ค่ายูติไลซ์เซชันแอมพลิจูดของรูปคลื่นที่แรงดัน ดีซีลิงค์สูง
- 5 ลดการสูญเสียของการสวิตชิ่งและอาร์โมนิคส์ในแมชชีน
- 6 วงจรที่ควบคุมไม่ยุ่งยากซับซ้อนราคาประหยัด มีความไว้วางใจและเสถียรภาพสูง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

เทคนิคการมอดูเลตแบบเดลต้าซิงโครนัสและการประยุกต์ใช้กับ PWM อินเวอร์เตอร์

3.1 บทนำ

จากความต้องการที่ต้องใช้อินเวอร์เตอร์ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ ซึ่งได้กล่าว
 ในบทที่แล้ว โดยแต่ละเทคนิคที่ใช้กับอินเวอร์เตอร์มีจุดประสงค์หลักคือ ต้องการให้เปลี่ยนความถี่
 และแรงดันเอาต์พุตได้อย่างต่อเนื่อง โดยรักษาแรงดันต่อความถี่ให้คงที่ตลอดย่านการปรับความถี่
 และยังลดทอนองค์ประกอบฮาร์โมนิกส์ของแรงดันและกระแสอันดับต่ำ มีวงจรควบคุมง่ายไม่ยุ่ง
 ยากสลับซับซ้อน อย่างไรก็ตามเทคนิคเหล่านั้นยังมีบางอย่างที่มีข้อเสีย เช่น เทคนิค SPWM แบบ
 ทั่วๆ ไปที่นิยมใช้กันถึงแม้จะปรับความถี่และแรงดันได้อย่างต่อเนื่อง สามารถลดทอนองค์ประกอบ
 ของฮาร์โมนิกส์ลงได้เป็นอย่างดี แต่ค่ายูทิลิเซชัน (utilization) ของแรงดันเอาต์พุตจาก
 แรงดันดีซีลิงค์มีเพียง 64 % เท่านั้น ซึ่งเป็นค่าที่ค่อนข้างต่ำ [9] ดังนั้นในทางปฏิบัติสามารถแก้ไข
 ได้โดยให้มีการเปลี่ยนโหมดการทำงานจากโหมดคลื่น PWM ไปสู่ โหมด คลื่นสแควร์ในขณะที่มอ
 ตอร์ทำงานที่ความเร็วรอบสูง ซึ่งปัญหาที่เกิดขึ้นในการเปลี่ยนโหมดการทำงานนี้จะมีผลมากกับ
 อินเวอร์เตอร์ที่มีทรานซิสเตอร์เป็นอุปกรณ์สวิตซ์ซึ่งเพราะความไม่ต่อเนื่องของการเปลี่ยนโหมด และ
 ความยุ่งยากสลับซับซ้อนของวงจรควบคุมทำให้การคอมมิวเตชันมีโอกาสล้มเหลวมาก นอกจากนี้เทคน
 ิค SPWM จะใช้วงจรควบคุมที่ยุ่งยากซับซ้อนมากเพื่อที่จะทำให้ v/f คงที่และระบบจะต้องมีความ
 ไว้วางใจและมีเสถียรภาพสูง จากปัญหาดังกล่าวเทคนิคเดลต้ามอดสามารถแก้ปัญหาเหล่านี้ได้เป็น
 อย่างดีโดยเทคนิคเดลต้ามอดนี้จะให้

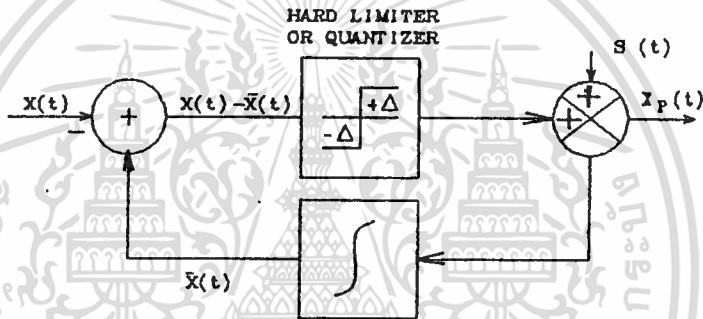
- (1) .มีการทำงานด้วยอัตราส่วนของแรงดันมูลฐานต่อความถี่ทางด้านเอาต์พุตคงที่ ซึ่งไม่
 ต้องการมีวงจรภายนอกที่ซับซ้อนเพิ่มเข้าไปแต่อย่างใด
- (2) .มีการเปลี่ยนโหมดการทำงานจากคลื่น PWM ไปสู่คลื่น square ได้อย่างราบเรียบ
 และต่อเนื่อง ซึ่งจะให้ค่า ยูทิลิเซชันของแรงดันทางด้านเอาต์พุตจากแรงดันดีซีลิงค์สูง

เทคนิคการมอดูเลตแบบเดลต้าถือว่าการมอดูเลตความกว้างของพัลส์ชนิดหนึ่ง สามารถแยกออกเป็น 2 ชนิด คืออะซิงโครนัส และซิงโครนัส เทคนิคเดลต้ามอดแบบอะซิงโครนัสนี้
 โดยธรรมชาติของการเกิดรูปคลื่น นอกจากจะเป็นการมอดูเลตแบบพัลส์-วิดแล้ว ยังมีการมอดูเลตแบบ
 ความถี่ (frequency modulation) เข้ามารวมอยู่ด้วยทำให้คาบของคลื่น PWM ไม่เท่ากันเป็น
 เอกสารนี้เป็นเอกสารที่สรุปไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ผลให้สัญญาณสวิตซ์ PWM เปลี่ยนแปลงตลอดเวลาไม่แน่นอน เนื่องจากไม่มีการซิงโครไนส์กับ
 ไม่ว่างานใดๆทั้งสิ้น อีกทั้งยังมีเหตุเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณไซน์อ้างอิงเหมือนกับเทคนิคเคลต้าม็อคแบบซิงโครนัล สำหรับในบทนี้จะได้กล่าวถึงทฤษฎี และการวิเคราะห์คุณสมบัติของเทคนิคเคลต้าม็อคแบบอะซิงโครนัลใช้ใน สแตติก PWM อินเวอร์เตอร์ พร้อมทั้งผลการทดลองโดยมีโหลด RL และมอเตอร์เหนี่ยวนำทั้งแบบ 1-phase และ 3-phase

3.2 ความเป็นมาของเทคนิคเคลต้าม็อค (DM technique)

เคลต้าม็อคคูลเลเตอร์ [6],[7],[8] ได้ใช้กันอย่างกว้างขวาง ในระบบการสื่อสาร (telecommunication systems) ซึ่งเรียกว่า PCM โดยเป็นตัวเปลี่ยนสัญญาณอนาล็อกให้อยู่ในรูปของรหัสดิจิทัล วงจรเคลต้าม็อคคูลเลเตอร์นอกจากใช้งานในระบบสื่อสารแล้ว งานทางด้านอื่น ยังพบมีการใช้น้อย

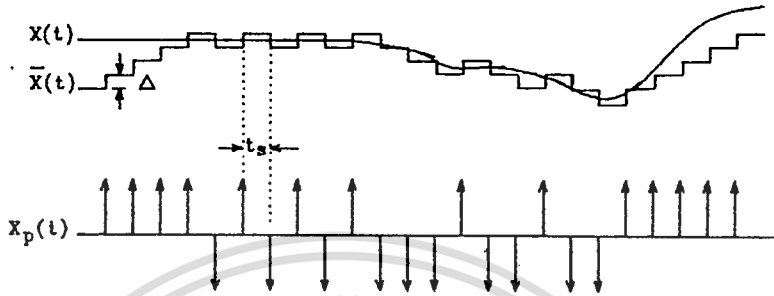


รูปที่ 3.1 แสดงบล็อกไดอะแกรมของเคลต้าม็อคคูลเลเตอร์

หลักการของการเปลี่ยนสัญญาณจากอนาล็อกเป็น ดิจิตอล ของเคลต้าม็อคคูลเลเตอร์ แสดงดังบล็อกไดอะแกรมรูปที่ 3.1 สามารถอธิบายการทำงานได้ดังนี้สัญญาณอินพุตเป็นสัญญาณอนาล็อก $x(t)$ จะถูกเปลี่ยนให้เป็นพัลส์ และพัลส์ เหล่านี้จะถูกถอดรหัสกลับเป็นสัญญาณอนาล็อก $x(t)$ อีกครั้งหนึ่งโดยอินทิเกรเตอร์ (integrater) ซึ่งอยู่ในรูปของการป้อนกลับ $\bar{x}(t)$ นี้เป็นสัญญาณที่ประมาณค่าเพื่อติดตามสัญญาณ $x(t)$ โดยสัญญาณ $\bar{x}(t)$ จะถูกเปรียบเทียบกับสัญญาณ $x(t)$ เกิดเป็น error $(x(t) - \bar{x}(t))$ ซึ่งจะถูควอนไทส์ (quantize) ให้เกิดเป็นอิมพัลส์ (impulse) ขวหรือลบขึ้นอยู่กับเครื่องหมายของ error [2]

จากรูปที่ 3.2 จะเห็นว่าในตอนเริ่มต้นเมื่อ $x(t) < \bar{x}(t)$ อิมพัลส์ทางเอาต์พุตจะเป็นบวกในขณะเดียวกัน อิมพัลส์นี้จะถูกป้อนกลับโดยมีการอินทิเกรตเพื่อสร้าง $x(t)$ แบบ stepwise ซึ่งมีความสูง Δ ขึ้นตอนนี้จะยังคงเป็นไปเรื่อย ๆ จนกระทั่ง $\bar{x}(t) > x(t)$ จะทำให้เกิด อิมพัลส์

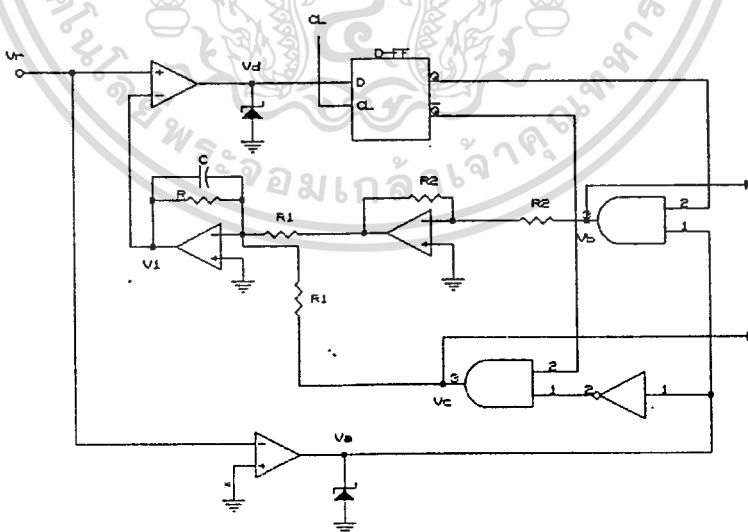
ต่อมาได้มีการศึกษาค้นคว้าวิจัยที่จะนำเทคนิคเคลต้ามืดนี้เพื่อนำมาใช้ในทางเพาเวอร์อิเล็กทรอนิกส์ โดยเฉพาะใช้กับอินเวอร์เตอร์เพื่อใช้ใน UPS และ AC motor speed drive ซึ่งจะให้คุณสมบัติหลายประการที่ดีกว่าแบบ SPWM ที่นิยมที่สุด โดยวงจรที่ใช้สร้างและควบคุมง่ายกว่าและไม่ยุ่งยากซับซ้อน



รูปที่ 3.2 แสดงสัญญาณในเทคนิคเคลต้ามืดของ PCM

3.3 ตัวอย่างวงจรเคลต้ามืดคูลเลเตอร์ชนิดอะซิงโครนัสแบบต่างๆที่ใช้ในสแตตค PWM อินเวอร์เตอร์

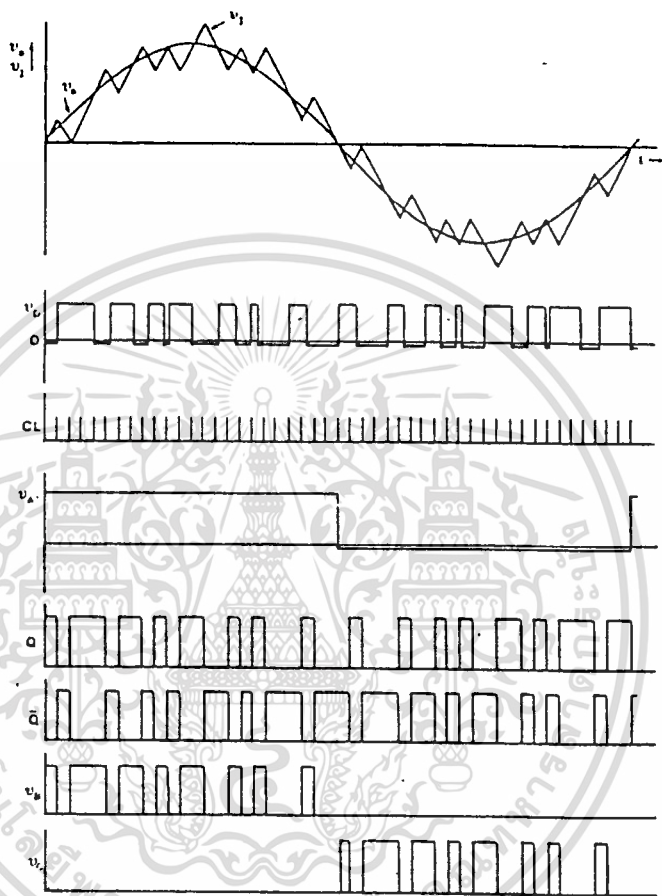
1. วงจรเคลต้ามืดคูลเลเตอร์ที่เสนอโดย C.A Karybabus [18]



รูปที่ 3.3 วงจรเคลต้ามืดคูลเลเตอร์

วงจรเคลต้ามืดคูลเลเตอร์แบบนี้ เป็นวงจรง่ายสามารถที่จะใช้กับอินเวอร์เตอร์ที่มีโหลด RL ได้ สามารถควบคุมให้เอาท์พุทมีการเปลี่ยนแปลงทั้งความถี่ และแรงดัน ทำให้กระแสไหลมีรูปร่าง

เข้าใกล้ไซน์ สามารถเลือกค่าคงที่เวลา (time constant) ของวงจรอินทิเกรเตอร์ในเคลต้ามือคคูลเตอร์ให้สอดคล้องกับค่าคงที่เวลาของโหลดได้ ซึ่งเป็นการกำหนดค่าความถี่ของการสวิตช์ได้เพื่อใช้กับทรานซิสเตอร์ และอุปกรณ์สวิตช์ชนิดอื่น ทำให้เหมาะที่จะนำไปใช้กับการขับเคลื่อน เอ ซี มอเตอร์



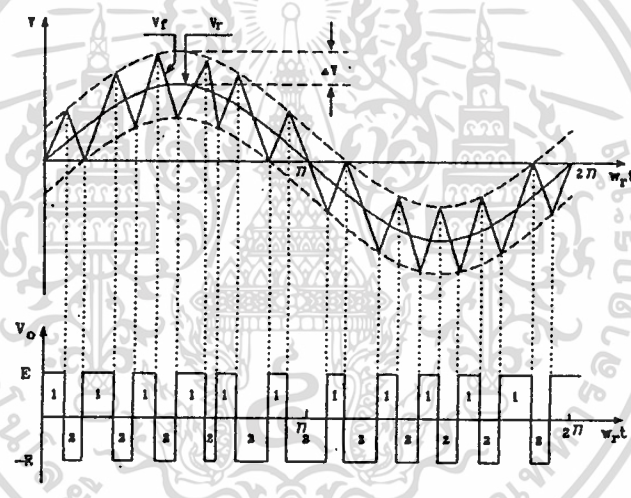
รูปที่ 3.4 แสดงรูปคลื่นที่จุดต่างๆของวงจรมือคคูลเตอร์ของรูปที่ 3.3

2. วงจรเคลต้ามือคคูลเตอร์ที่เสนอโดย Phoivos B. Ziogas [9]

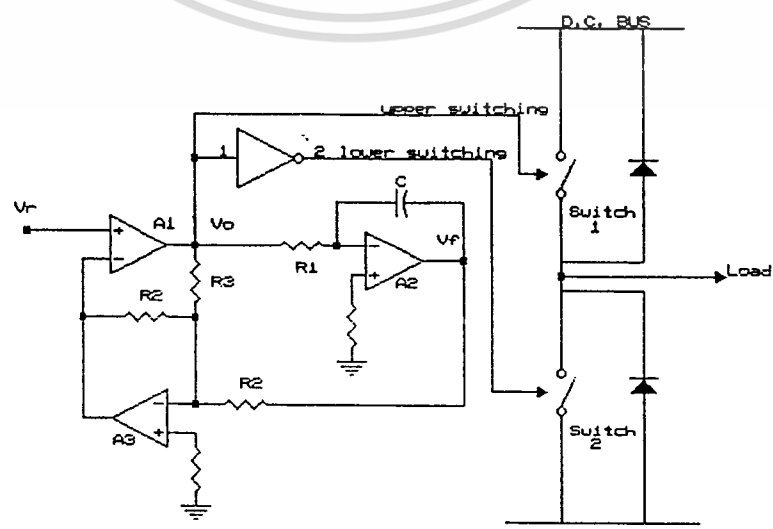
ลักษณะรูปคลื่นของเคลต้ามือคคูลตามรูปที่ 3.5 ซึ่งเกิดขึ้นจากวงจรมือคคูลเตอร์ รูปที่ 3.6 v_o คือสัญญาณสวิตช์ซึ่ง DM ซึ่งจะนำไปขับ PWM อินเวอร์เตอร์ และ v_c คือสัญญาณคลื่นพาหะ (carrier) มีรูปร่างเคลต้ามือคคูลจะออสซิลเลทรอบ ๆ สัญญาณไซน์อ้างอิง v_r อยู่ในขอบเขตฮิสเตอร์รีซิส (Δv) ดังนั้นค่าความกว้างของฮิสเตอร์รีซิสน้อยที่สุดและค่าความชันมากที่สุดของ v_c จะเป็นตัวกำหนดความถี่สวิตช์ของอุปกรณ์สวิตช์ในอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารทสวงนไวสาหรบการเงานเพื่อการศกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น ขอสงวนสิทธิ์ในสิ่งที่ปรากฏ

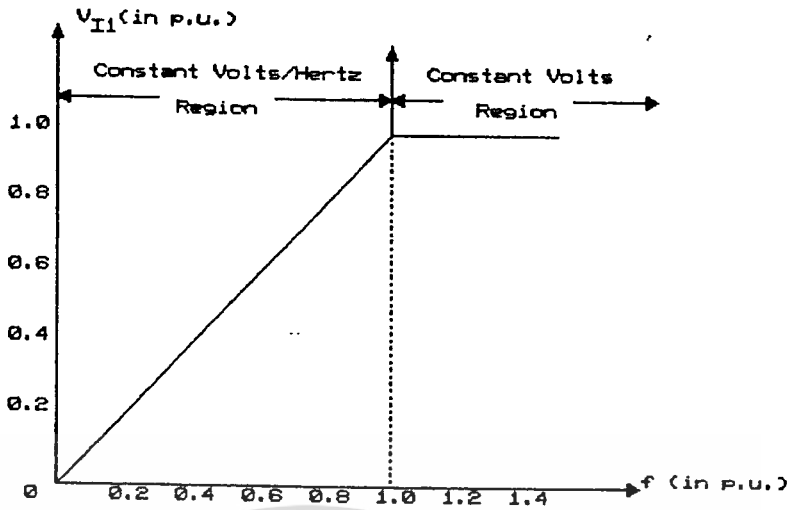
อินพุทขั้วบวกของคอมพาราเรเตอร์ (comparator) A_1 ในขณะที่คลื่นพาหะ v_r ซึ่งถูกสร้างขึ้น โดย อินทิเกรเตอร์ A_2 จะป้อนเข้าที่ขั้วลบ ดังนั้นเมื่อไรก็ตามที่เอาต์พุทของ A_2 เกินค่าขอบเขตบน (upper) หรือขอบเขตล่าง (lower) ของความกว้างฮิสเตอร์รีซิส ซึ่งกำหนดค่าได้ด้วยอัตรา ส่วนของ R_2/R_3 จะทำให้คอมพาราเรเตอร์ A_1 กลับ polarity ของ v_o ทันที ซึ่ง v_o ทำหน้าที่เป็นอินพุทของ A_2 จะมีผลทำให้ความชันของ v_r เปลี่ยนเครื่องหมายตรงกันข้ามและจะออสซิล เลตรอบสัญญาณอ้างอิง v_r ผลของการออสซิลเลตนี้จะทำให้องค์ประกอบมูลฐานของ v_r ($v_{r,c}$) และสัญญาณอ้างอิงรูปไซน์ มีขนาดเท่ากัน คุณสมบัติทางอุดมคติของความสัมพันธ์ระหว่างแรงดันมูล ฐานและความถี่ทางเอาต์พุทของอินเวอร์เตอร์ที่ได้นี้แสดงในรูปที่ 3.7 ซึ่งเป็นคุณสมบัติที่เหมาะสม กับการนำไปใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำมาก



รูปที่ 3.5 แสดงรูปคลื่นเดลต้ามีอด



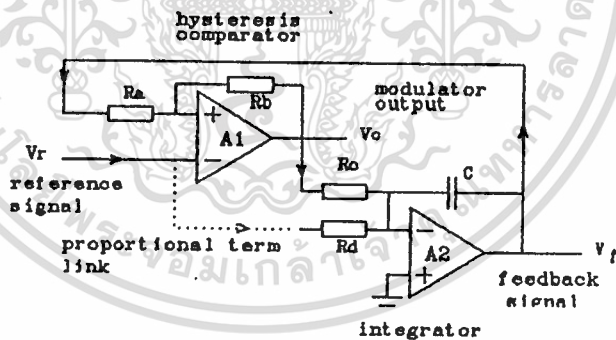
รูปที่ 3.6 แสดงวงจรเดลต้ามีอดคูลเลอร์



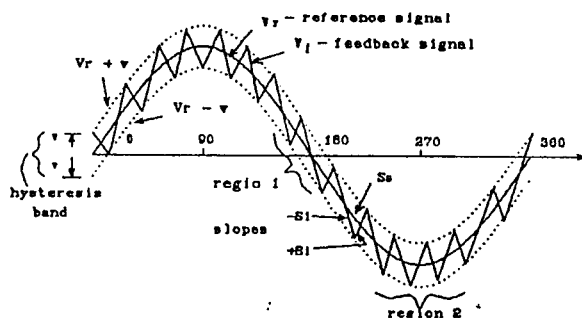
รูปที่ 3.7 แสดงความสัมพันธ์ของแรงดันมูลฐานและความถี่ทางด้านเอาต์พุทของอินเวอร์เตอร์

3. วงจรเคลต้าม็อคเลเตอร์แบบง่าย

วงจรเคลต้าม็อคเลเตอร์แบบนี้ ประกอบด้วยออป-แอมป์เพียงสองตัวเท่านั้นที่คอมพาราเรเตอร์ A1 จะมีการเปรียบเทียบสัญญาณป้อนกลับ v_f กับสัญญาณอ้างอิงรูปไซน์ v_r พร้อมทั้งมีการ

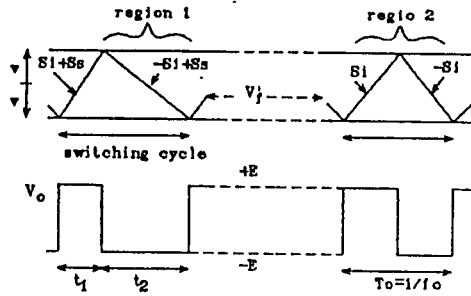


รูปที่ 3.8 วงจรม็อคเลเตอร์แบบง่าย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดรูปที่ 3.9 (a) รูปคลื่นเคลต้าม็อคของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 (b) รูปคลื่นสวิทชิงเซลล์ที่มีอัตราการปรับเรียงใหม่
ของ region 1 และ 2 ซึ่งมีคาบไม่คงที่

สร้างฮิสเตอร์รีซิสด้วย ดังนั้นสัญญาณเอาต์พุต v_o ที่ได้จึงมีแรงดันสภาวะสวิทชิง E อย่างใดอย่างหนึ่งเพื่อจะนำไปขับอุปกรณ์สวิทชิงในอินเวอร์เตอร์ ส่วน A_2 จะทำหน้าที่เป็นอินทิเกรเตอร์เพื่อทำหน้าที่สร้างสัญญาณป้อนกลับ v_f จาก v_o ดังนั้นสัญญาณป้อนกลับจึงมีความชันที่เป็นบวกหรือลบ พิจารณาได้จากสมการ

$$\frac{dv_f}{dt} = \pm \frac{E}{CR} = S_f \quad \dots (3.1)$$

S_f คือความชันของรูปคลื่นเซลล์ (v_f)

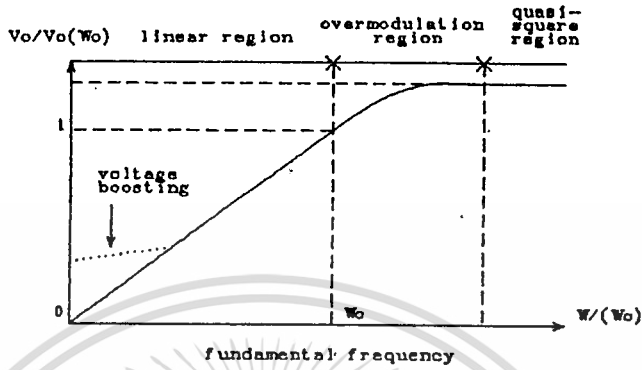
ในขณะที่สัญญาณ v_f เคลื่อนที่ห่างจาก v_r มีค่าเท่ากับ Δv จะทำให้ v_f เปลี่ยนทิศของความชันเป็นผลทำให้ v_f ออสซิลเลทรอบ ๆ v_r อยู่ในขอบเขตฮิสเตอร์รีซิส ($\pm \Delta v$) ตามรูปที่ 3.9(a) สัญญาณ v_o เป็นสัญญาณสวิทชิงซึ่งเป็น differential ของ v_f ดังนั้นจะได้ความสัมพันธ์ดังนี้

$$v_o = \frac{dv_f}{dt} = \frac{dv_f}{dt} + \text{switching harmonics} \quad \dots (3.2)$$

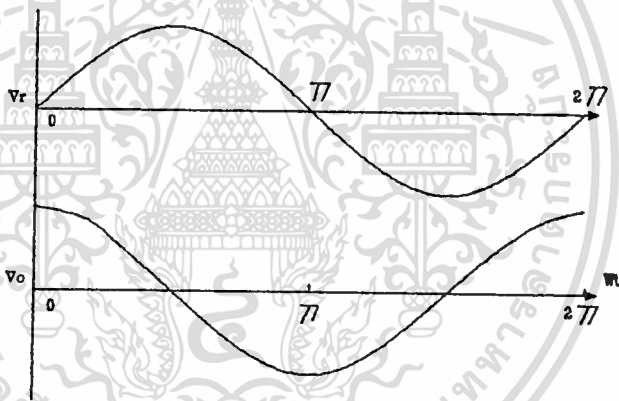
จากสมการที่ (3.2) แสดงให้เห็นว่าสัญญาณ v_o จะประกอบด้วยองค์ประกอบมูลฐานซึ่งมีเฟสนำหน้าสัญญาณรูปไซน์ v_f อยู่ 90 องศา และองค์ประกอบฮาร์โมนิกส์อันดับต่างๆ เมื่อขอบเขตฮิสเตอร์รีซิสยิ่งแคบยิ่งจะทำให้ v_f มีค่าเข้าใกล้ v_r มากยิ่งขึ้น และจะทำให้ความถี่ของ switching harmonics ยิ่งมีค่าสูงขึ้น ในงานที่ใช้กับมอเตอร์เหนี่ยวนำแล้วต้องการที่จะให้ switching harmonics เกิดขึ้นห่างออกจากแรงดันมูลฐานให้มากที่สุดนี้ เพราะว่าคุณสมบัติของฮาร์โมนิกส์

ของแรงดันที่สูงจะถูกกรองหายไปโดยอินดักแตนซ์ของขดลวดในมอเตอร์ได้ง่าย

คุณสมบัติเทคนิคเคลต้าม็อคแบบนี้ เมื่อใช้กับอินเวอร์เตอร์เพื่อขับเคลื่อนมอเตอร์แล้วสามารถให้ความถี่ที่เปลี่ยนได้โดยยังรักษา v/f ให้คงที่ ตามรูปที่ 3.10 ซึ่งเป็นการป้องกันไม่ให้มอเตอร์เกิดการอ้อมตัวของฟลักซ์แม่เหล็กในช่องอากาศในขณะที่เปลี่ยนความเร็วรอบ



รูปที่ 3.10 แสดงความสัมพันธ์ระหว่างแรงดันและความถี่มูลฐาน



รูปที่ 3.11 แสดงความสัมพันธ์ของเฟสระหว่างสัญญาณอ้างอิงรูปไซน์ และสัญญาณเอาต์พุตมูลฐาน

ปัญหาอย่างหนึ่งที่เกิดขึ้นสำหรับการใช้อินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำคือ เมื่อใช้ค่า v/f คงที่ ที่ค่าหนึ่งในขณะความเร็วรอบต่ำ ทอร์คสูงสุดจะมีค่าลดลง เนื่องจากแรงดันตกคร่อมที่ความต้านทานของขดลวดมีค่าสูงขึ้น วงจรเคลต้าม็อคมอเตอร์แบบนี้สามารถแก้ไขปัญหานี้ได้โดยเพิ่มส่วนที่เป็นจุดไปปลาในรูปที่ 3.8 ดังนั้นสมการที่ 3.2 เขียนใหม่ได้เป็น

$$v_o = av + bdv + \text{switching harmonics} \dots (3.3)$$

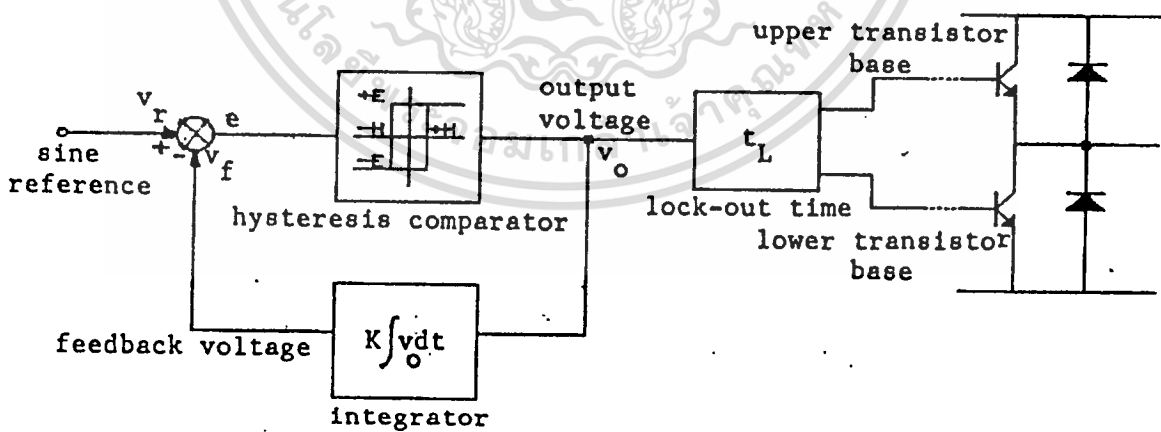
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าคงที่ a และ b เลือกได้เป็นการบูสโวลต์เตจ (voltage boosting) เพื่อให้มีการชดเชยแรงดันที่หายไป ตามเส้นไขว้ปลาในรูปที่ 3.10 ซึ่งจะเป็นการเพิ่มทอร์คสูงสุดให้กับมอเตอร์ในขณะที่ทำงานในความเร็วรอบต่ำ

3.4 หลักการพื้นฐานของเทคนิคเคลต้ามืดแบบอะซิงโครนัล

จากหัวข้อ 3.2 เป็นตัวอย่างวงจรเคลต้ามืดคูลเลเตอร์แบบอะซิงโครนัลที่ใช้กับอินเวอร์เตอร์เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำ โดยได้อธิบายถึงคุณสมบัติของวงจรเคลต้ามืดคูลเลเตอร์เหล่านั้นอย่างคร่าวๆ ซึ่งจะสังเกตเห็นว่าลักษณะการสร้างวงจรและลักษณะรูปคลื่นที่เกิดขึ้นได้ใช้หลักการที่มาจากทฤษฎีอันเดียวกันเราสามารถที่จะนำหลักการเหล่านั้นมาทำการวิเคราะห์ เพื่อหาหลักการเกิดรูปคลื่นอยู่ในแบบจำลองคณิตศาสตร์ซึ่งทำให้ง่ายต่อการออกแบบวงจรและกำหนดค่าพารามิเตอร์ต่างๆ ตลอดจนการวิเคราะห์เพื่อหาคุณสมบัติของวงจรเคลต้ามืดคูลเลเตอร์ชนิดอะซิงโครนัลแบบต่างๆ ไป หลักการของวงจรเคลต้ามืดคูลเลเตอร์ที่จะใช้ในการวิเคราะห์นี้ก็ใช้หลักการเดียวกันกับวงจรเคลต้ามืดคูลเลเตอร์ที่ใช้ในงานระบบการสื่อสารตามที่ได้กล่าวมาแล้ว

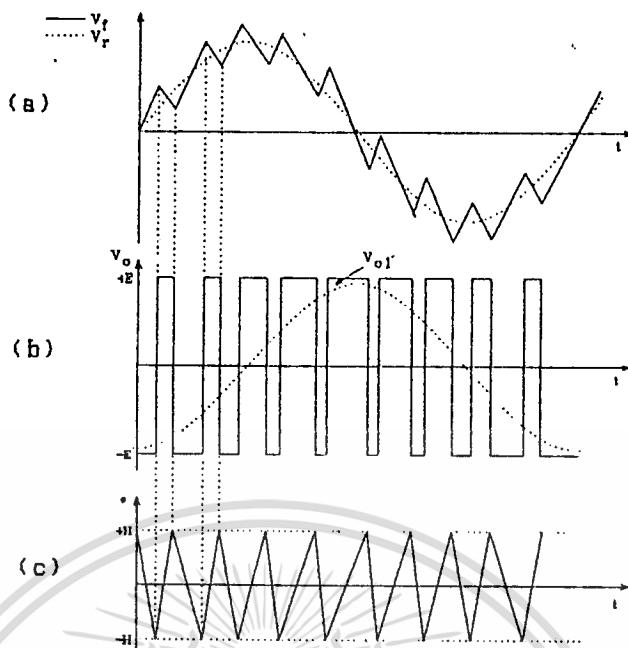
จากรูปที่ 3.12 แสดงบล็อกไดอะแกรมของหลักการเทคนิคเคลต้ามืดแบบอะซิงโครนัลต่างๆ ไป เพื่อนำไปใช้กับ พี ดับบลิว เอ็ม อินเวอร์เตอร์ ซึ่งประกอบด้วยบล็อกของ ฮิสเตอร์รีซิส และ อินทิเกรเตอร์ การทำงานของหน่วยสร้างเทคนิคเคลต้ามืดเป็นดังนี้



รูปที่ 3.12 แผนภาพบล็อกหน่วยสร้างเทคนิคเคลต้ามืด

จากรูปที่ 3.13 เมื่อสัญญาณเอาท์พุทของฮิสเตอร์รีซิส (v_o) มีค่าเท่ากับ $-E$ สัญญาณป้อนกลับ (v_f) ซึ่งได้จากการอินทิเกรต v_o จะเพิ่มขึ้นอย่างเชิงเส้นด้วยความชัน $Si (KE)$ และผลต่าง e (error) ของสัญญาณอ้างอิงไซน์ v_r และ v_f จะลดลงจนถึงค่า $-H$ และสัญญาณเอาท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่าในรูปแบบใดๆ (รวมถึง) ยกเว้นที่สงวนไว้สำหรับเนื้อหาและข้อมูลอ้างอิงของเอกสารนี้



รูปที่ 3.13 รูปคลื่นเคลต้ามืด : (a) แรงดันป้อนกลับ (v_f) และแรงดันอ้างอิง (v_r)
 (b) แรงดันเอาต์พุต (v_o) (c) ผลต่าง (error) ของ v_f และ v_r

จะเปลี่ยนการสวิตช์ซึ่งจาก $-E$ ไปเป็น $+E$ error จะเพิ่มขึ้นจาก $-H$ จนถึงค่า $+H$ เอาต์พุตจะเปลี่ยนเป็น $-E$ อีกครั้งหนึ่งจากนั้นก็เกิดเหตุการณ์ในลักษณะซ้ำเดิมอีก ดังนั้นสัญญาณป้อนกลับ (v_f) จะออสซิลเลตอยู่ในความกว้างฮิสเตอร์รีซิส H (hysteresis width) จะเห็นว่าถ้าผลต่างหรือความกว้างฮิสเตอร์รีซิสมีช่วงแคบแล้วก็จะทำให้ v_f เข้าใกล้ v_r มากขึ้น สัญญาณ v_o นี้ก็คือสัญญาณสวิตช์ซึ่งนำไปควบคุมการทำงานของทรานซิสเตอร์ในอินเวอร์เตอร์ ดังนั้นถ้าเราควบคุมขนาดแรงดันของสัญญาณไซน์อ้างอิง ก็จะเป็นการควบคุมแรงดันมูลฐานทางด้านเอาต์พุตของอินเวอร์เตอร์ ในทำนองเดียวกันความถี่ของอินเวอร์เตอร์ก็ถูกควบคุมโดยความถี่ของสัญญาณไซน์อ้างอิง สำหรับองค์ประกอบหลักมูลจะมีค่าประมาณเท่ากับขนาดของแรงดันไซน์อ้างอิงซึ่งเป็นตามสมการ

$$v_o = \frac{dv_f}{dt} = - \frac{dv_r}{dt} + \text{switching harmonics} \quad \dots (3.4)$$

ซึ่งเป็นสมการที่แสดงให้เห็นว่าสัญญาณ v_o จะประกอบด้วยองค์ประกอบมูลฐานที่มีเฟสล้าหลังสัญญาณอ้างอิงอยู่ 90 องศาและมีองค์ประกอบฮาร์โมนิคส์อันดับต่างๆ ถ้ายิ่ง hysteresis width

แคบลงก็จะทำให้ความถี่ฮาร์โมนิกส์ของสวิตช์ที่เกิดห่างจากความถี่มูลฐานหรือความถี่อ้างอิงรูปไซน์ ยิ่งขึ้น

จะเห็นว่าหลักของการเกิดรูปคลื่นเคลต้าและรูปคลื่นสวิตช์ของเทคนิคเคลต้ามืดแบบอะซิงโครนัสทั่ว ๆ ไปนี้จะง่ายไม่ยุ่งยากซึ่งประกอบด้วยส่วนเปรียบเทียบฮิสเตอร์รีซิสคอมพารเตเตอร์ และส่วนอินทิเกรเตเตอร์ แต่อย่างไรก็ตามลักษณะของรูปคลื่นสวิตช์ที่เกิดขึ้นนอกจากจะเกิดพัลส์วีดมอด (pulse width modulation) แล้วยังเกิดการมอดคูลเลททางความถี่ (frequency-modulation) รวมอยู่ด้วยโดยสังเกตจากคาบเวลาของพัลส์วีดไม่คงที่และถือว่าเป็น PWM ชนิดอะซิงโครนัส ปรากฏการณ์ที่เกิดขึ้นนี้จะมีผลทำให้การสวิตช์เปลี่ยนแปลงตามเวลาอย่างไม่แน่นอนทำให้เกิดแรงดัน subharmonics [12] ซึ่งจะสร้างพาราซิติกทอร์ค (parasitic torque) ในมอเตอร์เหนี่ยวนำและยังมักทำให้เอาท์พุทเกิดแรงดันดีซีที่ไม่คงที่เพิ่มเข้ามาด้วย นอกจากนี้ยังทำให้เกิดสัญญาณรบกวนจากวงจรกำลังของอินเวอร์เตอร์อีกด้วย ดังนั้นเมื่อใช้กับ PWM อินเวอร์เตอร์สามเฟสจะเกิดความไม่สมดุลย์ของแรงดันของไลน์ทั้งสาม และจะทำให้เสถียรภาพและความไว้วางใจของระบบน้อยลง

3.5 การวิเคราะห์หลักการเคลต้ามืด ชนิด อะซิงโครนัส

ในการวิเคราะห์การมอดคูลเลทแบบเคลต้ามืดจะใช้วิธี phase plane ซึ่งสามารถอธิบายคุณสมบัติและลักษณะของการเกิดรูปคลื่นเคลต้ามืดได้อย่างชัดเจน จากแผนภาพพล็อตของรูปที่

3.12 สามารถเขียนสมการแสดงความสัมพันธ์ต่าง ๆ ได้ดังนี้

$$v_f = K \int v_o dt \quad \dots (3.5)$$

$$e = v_f - v_o \quad \dots (3.6)$$

$$v_o = G(e) \quad \dots (3.7)$$

ซึ่ง K คือค่าคงที่ของ อินทิเกรเตเตอร์ ซึ่งมีค่าเท่ากับ -1/RC

G(e) คือฟังก์ชัน multiform ของ Hysteresis

ถ้ากำหนดให้ v_o และ v_f/K เป็นตัวแปรของ phase plane บนแกนตั้งและแกนนอนตามลำดับ และให้

$$\int v_o dt = X$$

กรณีที่ 1 เมื่อ $v_r = 0$

จากสมการที่ (3.6) และ (3.7) เขียนใหม่จะได้

$$e = -v_r = -Kx$$

$$x' = G(-Kx) \quad \dots(3.8)$$

สมการที่ (3.8) แทน limit cycle ของฮิสเทอรีซิสแสดงในรูปที่ 3.14 ซึ่งเป็นทางเดิน phase plane โดยแรงดันเอาต์พุต v_o หรือ x' จะออสซิลเลตด้วยคาบๆ หนึ่ง ซึ่งเป็นเวลาที่จุดของ phase plane เคลื่อนที่รอบ limit cycle ที่มีจุดศูนย์กลางที่ 0 และจากรูปที่ 3.15 ซึ่งเป็นลักษณะรูปคลื่นเคลต้ามืดที่เกิดขึ้น เมื่อ $v_r = 0$ สามารถคำนวณหาคาบเวลาของ limit cycle ได้ดังนี้

จาก $e = -Kx$ ดังนั้น $e = -K \int (-E) dt$ (ระหว่างค่าเวลา t_0 และ t_1 จะ
ได้ $v_o = -E$)

ที่ t_0 จะได้ $e = H$

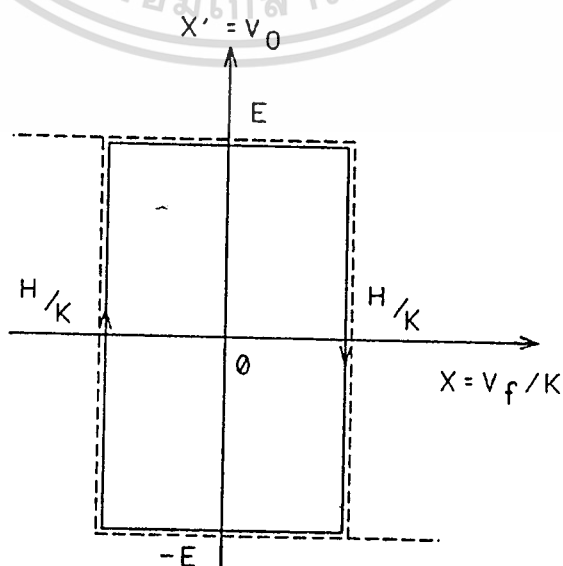
ที่ t_1 จะได้ $e = -H$

ดังนั้น $t_1 - t_0 = 2H/KE$

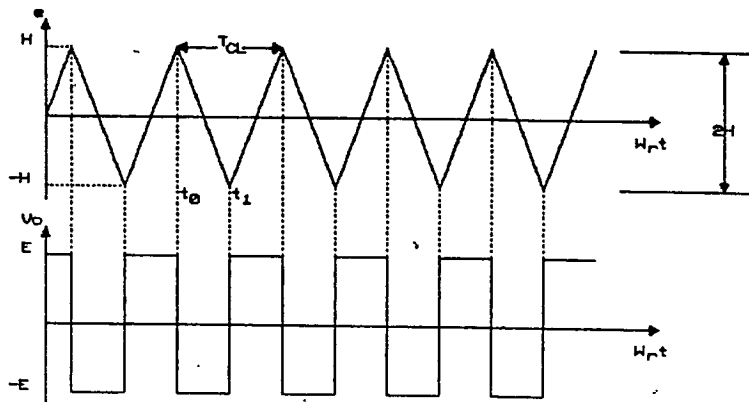
$T_{cL} / 2 = 2H/KE$

$T_{cL} = 4H/KE$ คือคาบของ limit cycle

คาบของ limit cycle นี้ถือได้ว่าเป็นคาบเวลาน้อยที่สุดของพัลส์-วิตช์ที่เกิดขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีรูปที่ 3.14 นี้เป็นทางเดิน phase plane เมื่อ $v_r = 0$ ครั้งที่มีการนำไปใช้



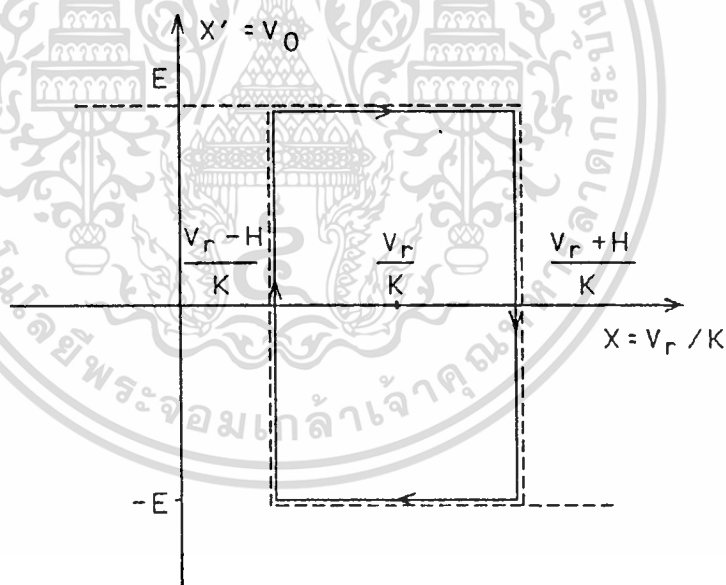
รูปที่ 3.15 รูปคลื่นเคลื่อนที่เมื่อ $v_r = 0$

กรณีที่ 2 เมื่อ v_r เป็นสัญญาณ dc ขนาด V_r

สมการ (3.8) สามารถนำมาเขียนใหม่ได้ดังนี้

$$\dot{x}' = G(V_r - Kx) \quad \dots (3.9)$$

ทางเดิน phase plane แสดงได้ดังในรูป 3.16



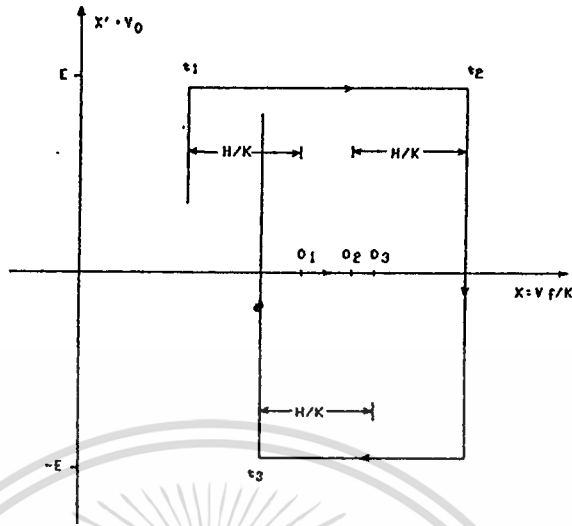
รูปที่ 3.16 ทางเดิน phase plane เมื่อ v_r เป็นสัญญาณ dc ขนาด V_r

นั่นคือ limit cycle จะเลื่อนไปตามแกนอนทางขวาเพื่อเข้าสู่จุดศูนย์กลางใหม่คือ V_r / K ซึ่งไม่ได้ทำให้รูปร่างของ phase plane เปลี่ยนไปแต่อย่างใด ดังนั้นขนาดของสัญญาณ v_r สำหรับกรณีนี้จะไม่ผลต่อการมีอด ขณะที่ความถี่ของออสซิลเลตยังคงเดิมอยู่

กรณีที่ 3 เมื่อสัญญาณอ้างอิง v_r เป็นสัญญาณ ac โดยมีสมการ $v_r = V_r \sin(\omega_r t)$ จุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษา
 ศูนย์กลาง (0) ของ limit cycle จะแปรตามสัญญาณ v_r ตามสมการ $0 = (V_r / K) \sin(\omega_r t)$

และเคลื่อนที่ไปตามแกนนอนในขณะที่จุดที่กำลังพิจารณาของ phase plane เคลื่อนที่ไปตามทางเดินของมัน และทางเดินนี้สามารถเขียนแสดงได้ดังรูปที่ 3.17



รูปที่ 3.17 ทางเดิน phase plane ในกรณี v_r เป็นสัญญาณ ac

การสวิตช์ที่เวลา t_1 จะเกิดขึ้นก็ต่อเมื่อระยะทางระหว่างจุดที่กำลังพิจารณา และจุดศูนย์กลาง (0_1) เท่ากับ H/K หลังจากนั้นจุดทั้งสองจะเคลื่อนที่ไปในทิศทางเดียวกัน จนกระทั่งถึงจุดที่กำลังพิจารณาเคลื่อนที่ผ่านจุดศูนย์กลางไปจนมีค่าเท่ากับ H/K ก็จะมีการสวิตช์ของสัญญาณเอาต์พุตที่ $t = t_2$ ผลต่างของ t_1 และ t_2 นี้คือเวลาของพัลส์บวก (Δt_+) หลังจากเกิดการสวิตช์ที่ $t = t_2$ แล้วจุดทั้งสองจะเคลื่อนที่ไปในทิศทางตรงข้ามกัน เมื่อระยะระหว่างจุดทั้งสองเท่ากับ H/K อีกครั้งหนึ่ง การสวิตช์ใหม่ก็จะเกิดขึ้นที่ $t = t_3$ ซึ่งจะเป็นการสวิตช์ครบรอบพอดี ผลต่างของเวลา t_2 และ t_3 คือเวลาของพัลส์ลบ (Δt_-)

ดังนั้นสามารถหาค่าพัลส์บวกและพัลส์ลบได้ดังนี้

พิจารณารูปที่ 3.17 เนื่องจาก $x = \int v_0 dt$ และ $x = v_r/K$ ดังนั้น

$$\text{พัลส์บวก} = E \cdot \Delta t_+ = E(t_2 - t_1) = \frac{2H + [0_2 - 0_1]}{K}$$

$$\text{ซึ่ง } 0_1 = v_r(t_1)/K \quad \text{ดังนั้น}$$

$$E \cdot \Delta t_+ = 2H + [v_r(t_2) - v_r(t_1)] \quad \dots (3.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อ $\frac{K}{K}$ อนุญาตให้นำไปใช้ประโยชน์ด้านการศึกษา
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปะสิ่งเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานเดียวกัน

$$\begin{aligned}
 \text{พัลส์ลบ} &= E \cdot \Delta t_- = E(t_3 - t_2) = \frac{2H - [0_3 - 0_2]}{K} \\
 &= \frac{2H - [v_r(t_3) - v_r(t_2)]}{K} \quad \dots(3.11)
 \end{aligned}$$

ในการแก้สมการ (3.10), (3.11) เพื่อหาค่าเวลาแล้วนำไปหาค่าพัลส์บวกและพัลส์ลบ จะใช้วิธีนิวตันราบสัน และเพื่อให้ง่ายต่อการวิเคราะห์ สมมติว่าค่าความถี่ของการสวิตซ์ที่สูงกว่า ความถี่ของสัญญาณอ้างอิงมากๆ จะได้ว่า

$$v_r(t_2) - v_r(t_1) = \frac{dv_r(t) \cdot \Delta t_+}{dt} \quad \dots(3.12)$$

$$v_r(t_3) - v_r(t_2) = \frac{dv_r(t) \cdot \Delta t_-}{dt} \quad \dots(3.13)$$

ถ้าสมการของสัญญาณไซน์อ้างอิงคือ $v_r = V_r \sin(\omega_r t)$ ดังนั้นความชันของสัญญาณอ้างอิงไซน์คือ

$$\frac{dv_r(t)}{dt} = V_r \omega_r \cos \omega_r t \quad \dots(3.14)$$

จากสมการที่ (3.10), (3.12) และ (3.14) จะได้

$$\begin{aligned}
 \Delta t_+ &= \frac{2H}{KE [1 - V_r \omega_r \cos(\omega_r t)]} \quad \dots(3.15) \\
 &= \frac{2H}{KE}
 \end{aligned}$$

เมื่อแปลความหมายของสมการที่ (3.15) จะเห็นได้ว่าเมื่อสัญญาณอ้างอิงไซน์มีค่าลดลง

หรือความชันของสัญญาณไซน์จะมีค่าเป็นลบ จะทำให้พัลส์บวกมีค่ากว้างมากยิ่งขึ้น สังเกตได้จากรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
 และสัญญาณ error จะเปลี่ยนค่าจาก -H เป็น +H ใช้เวลานาน
 ไม่ว่าจะรับได้หรือไม่ อีกหนึ่งที่มีผลต่อประสิทธิภาพของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานเดียวกัน

$$\text{ค่าเวลาของพัลส์ลบ } \Delta t_- = \frac{2H}{\frac{KE [1+V_r \omega_r \cos(\omega_r t)]}{KE}} \dots (3.16)$$

จากสมการที่ (3.16) จะเห็นว่าเมื่อสัญญาณอ้างอิงไซน์มีค่าเพิ่มขึ้นหรือค่าความชันของสัญญาณไซน์มีค่าเป็นบวกจะทำให้พัลส์ลบมีค่ากว้างมากขึ้น และสัญญาณ error จะเปลี่ยนค่าจาก +H เป็น -H ใ้เวลา

จากสมการ (3.15) และ (3.16) คาบของพัลส์วัดคือ

$$\Delta t_+ + \Delta t_- = T_c = \frac{4H}{\frac{KE [1-(V_r \omega_r \cos(\omega_r t))^2]}{(KE)^2}} \dots (3.17)$$

ให้ $m = V_r \omega_r \cos(\omega_r t)$ ซึ่งเป็นความชันของรูปคลื่นไซน์ ดังนั้นสมการ(3.17)เขียนใหม่ได้เป็น

$$T_c = \frac{4H}{\frac{KE (1 - m^2)}{K^2 E^2}} \dots (3.18)$$

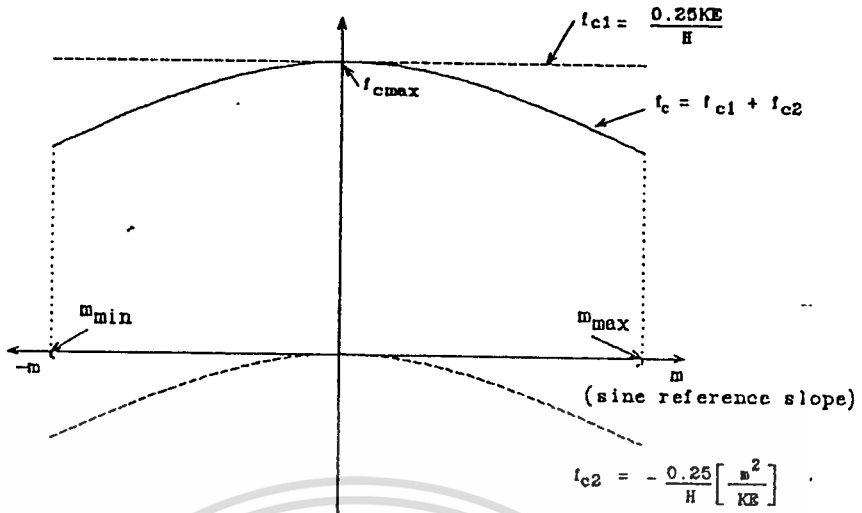
ดังนั้นความถี่ของพัลส์วัดคือ

$$f_c = \frac{KE (1 - m^2)}{4H K^2 E^2} \dots (3.19)$$

จากสมการ(3.18)และ(3.19)จะเห็นว่าถ้ากำหนดให้ ค่าของ K,E และ H คงที่ ทำให้คาบของพัลส์วัดมีค่าไม่คงที่ขึ้นอยู่กับความชันของสัญญาณอ้างอิงรูปไซน์ ซึ่งมีค่าเปลี่ยนไปตามเวลาเป็นการแสดงให้เห็นว่า เทคนิคเดลต้ามีอคแบบอะซิงโครนัสนอกจากจะมีการมีอคคูณของพัลส์วัดแล้วยังเกิดการมีอคคูณทางความถี่รวมอยู่ด้วย ความถี่ของพัลส์วัดที่แปรตามความชันของรูปคลื่นไซน์

จาก (3.17) จะได้ว่า $m^2 = V^2 \omega^2 \cos^2 \omega t$
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาไปใช้อ้างอิงเชิงธุรกิจเอกสารทุกครั้งที่มีการเผยแพร่

$$= 0.5 V^2 \omega^2 (1+\cos 2\omega t) \dots (3.20)$$



รูปที่ 3.18 แสดงความถี่ของพัลส์ PWM เปลี่ยนแปลงตามค่าความชันของสัญญาณไซน์อ้างอิง

ดังนั้น (3.20) เขียนใหม่จะได้

$$f_c = \frac{KE}{4H} \left[1 - \frac{0.5V_r^2 \omega_r^2 (1 + \cos 2\omega_r t)}{K^2 E^2} \right] \quad \dots (3.21)$$

ให้

$$f_{c1} = \frac{0.25KE}{H} \quad \dots (3.22)$$

และ

$$f_{c2} = - \frac{0.5V_r^2 \omega_r^2 (1 + \cos 2\omega_r t)}{4HKE} \quad \dots (3.23)$$

ดังนั้น

$$f_c = f_{c1} + f_{c2} \quad \dots (3.24)$$

จากสมการ (3.24) สามารถนำไปพิจารณาเขียนกราฟการตอบสนองของความถี่ของพัลส์ PWM ต่อการเปลี่ยนค่าความชันของสัญญาณไซน์อ้างอิงได้ดังแสดงในรูปที่ 3.18 ซึ่งแสดงให้เห็นว่า คาบของพัลส์ PWM จะมีค่าไม่เท่ากันขึ้นอยู่กับความชันของสัญญาณไซน์อ้างอิงโดยที่ความชันมากที่สุดและน้อยที่สุดคาบของพัลส์จะกว้างที่สุดส่วนที่ความชันมีค่าเป็น 0 คาบของพัลส์จะแคบที่สุด ดังนั้น จึงทำให้สัญญาณรูปคลื่น PWM ของเทคนิคเดลต้ามีอคติระยะซึ่งโครนัสเปลี่ยนแปลงตลอดเวลา จากเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาด้านนี้ มิใช่ผู้ใดเห็นไปเผยแพร่ขึ้นต้นการใด

ไม่ว่ากรณีใดก็ตาม หากมีข้อผิดพลาดประการใด ขออภัยเป็นอย่างสูง และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

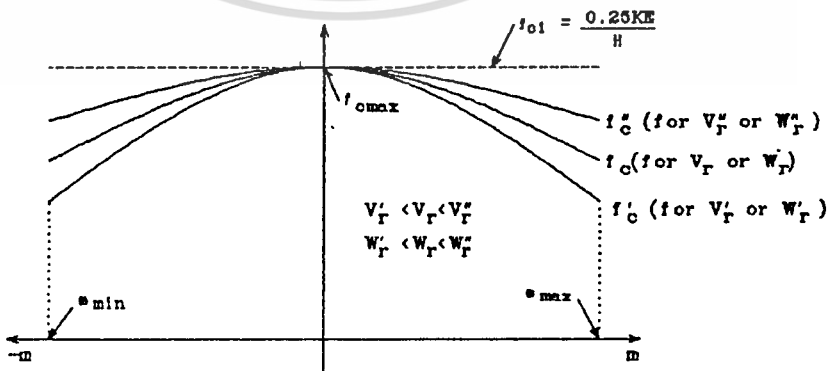
ความถี่ของการมอดคฺเลต(frequency modulation)ที่มีค่ามากที่สุดคือ

$$f_{c_{max}} = \frac{KE}{4H} \text{ ที่ } \omega_r t = \frac{\pi}{2}, \frac{3\pi}{2}, \dots \quad \dots (3.25)$$

และความถี่ของการมอดคฺเลตที่มีค่าน้อยที่สุดคือ

$$f_{c_{min}} = \frac{KE}{4H} \left[1 - \frac{V_r^2 \omega_r^2}{K^2 E^2} \right] \text{ ที่ } \omega_r t = 0, \pi, \dots (3.26)$$

จากรูปที่ 3.9 แสดงให้เห็นว่าการเปลี่ยนแปลงขนาดและความถี่ของแรงดันอ้างอิงรูปไซน์จะมีผลต่อการเปลี่ยนแปลงของความถี่มอดคฺเลต โดยเมื่อขนาดหรือความถี่ของแรงดันไซน์อ้างอิงเพิ่มขึ้นจะทำให้ความถี่การมอดคฺเลตลดลงหรือคาบของพัลส์วิดกว้างขึ้น ส่วนเมื่อขนาดหรือความถี่ของแรงดันไซน์อ้างอิงลดลงจะทำให้ความถี่การมอดคฺเลตสูงขึ้นหรือคาบของพัลส์วิดแคบลงซึ่งแสดงว่า เมื่อความถี่หรือขนาดของแรงดันไซน์อ้างอิงสูงขึ้น จำนวนพัลส์ของ PWM จะลดลงอย่างอัตโนมัติ ในที่สุดจะเปลี่ยนจากคลื่น PWM ไปสู่ squarewave ดังนั้นการที่จะทำให้จำนวนพัลส์มีการเปลี่ยน ทำได้โดยการเปลี่ยนแปลงขนาดหรือความถี่ของสัญญาณรูปไซน์อย่างใดอย่างหนึ่ง การเปลี่ยนจำนวนพัลส์แบบนี้เรียกว่าเป็นข้อดีสำหรับการนำไปใช้กับอินเวอร์เตอร์เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำดังกล่าวมาแล้ว

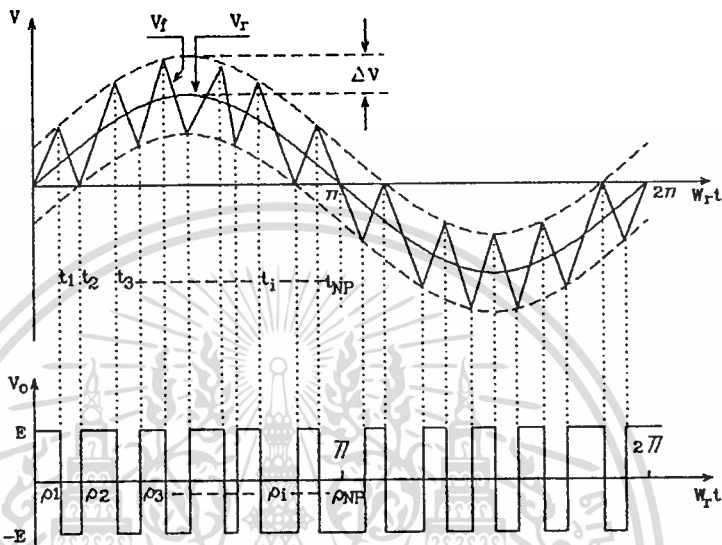


รูปที่ 3.19 แสดงการตอบสนอง frequency modulation ต่อ ความชันของสัญญาณไซน์

อ้างอิงเมื่อมีการเปลี่ยนแปลงแอมพลิจูดหรือความถี่ของสัญญาณไซน์อ้างอิง

3.6 การวิเคราะห์หาค่าอาร์โมนิคส์และจำนวนครั้งของการสวิตช์ของรูปคลื่นสวิตช์ingle เตลต้ามีอด

ในการวิเคราะห์หาค่าอาร์โมนิคส์ ทำได้โดยการนำสมการ(3.10)ถึง(3.15)มาหาค่า
 แห่งมุมสวิตช์ ซึ่งตามรูปที่ 3.20 โดยวิธีทางนิวเมอริคคอด แล้วนำไปกระจายอนุกรมฟูเรียร์แบบทั่ว
 ไป ที่ $r = r$ ค่า i คือจำนวนพัลส์ต่อไซเคิล = N_p



รูปที่ 3.20 แสดงรูปคลื่นเตลต้ามีอด

สัมประสิทธิ์ของอนุกรมฟูเรียร์กำหนดได้ดังนี้

$$A_n = (2E/nr) \sum_{l=1}^{N_p} (-1)^{l+l} (\sin n\theta_{l-1} - \sin n\theta_{l-1}) \dots (3.27)$$

$$B_n = (2E/nr) \sum_{l=1}^{N_p} (-1)^{l+l} (\cos n\theta_{l-1} - \cos n\theta_{l-1}) \dots (3.28)$$

แรงดันอาร์โมนิคส์อันดับที่ n ของรูปคลื่นเตลต้ามีอด กำหนดโดย

$$V_{on} = (\Lambda_n^2 + B_n^2)^{1/2} \dots (3.29)$$

ถ้าความถี่ของสัญญาณอ้างอิงไซน์เปลี่ยนไปโดยที่ค่าคงที่ของการอินทิเกรเตอร์ (K) และระดับแรงดันสวิทซ์ (E) มีค่าคงที่ ดังนั้นจำนวนพัลส์ และรูปคลื่นพัลส์วิตช์มีอคจะมีการเปลี่ยนแปลง โดยที่การเปลี่ยนแปลงนี้ไม่ได้เพิ่มวงจรมองภายนอกเข้าไปแต่อย่างใดซึ่งจะทำให้อินเวอร์เตอร์เปลี่ยนระดับแรงดันเอาท์พุทไปพร้อมกับการเปลี่ยนความถี่ เมื่อความถี่ของสัญญาณพาหะหรือสัญญาณป้อนกลับมีความถี่เท่ากันกับความถี่สัญญาณอ้างอิงไซน์ จะทำให้อาท์พุทของเซลล์มีอคคูลเลเตอร์ เป็น squarewave ซึ่งแรงดันฮาร์โมนิคส์อันดับที่ n ของ square wave คือ

$$V_{on} = 4E/n\pi \quad \dots (3.30)$$

สำหรับการออกแบบอินเวอร์เตอร์ แผงเตอร์ที่สำคัญอย่างหนึ่งก็คือ จำนวนครั้งของการสวิทซ์ของอุปกรณ์สวิทซ์ งานบางอย่าง เช่น UPS ต้องการให้จำนวนครั้งของการสวิทซ์อยู่ในขอบเขตเพื่อให้เกิดการสูญเสียที่น้อยที่สุดและมีการทำงานที่สมบูรณ์ที่สุด ดังนั้นจำนวนครั้งของการสวิทซ์ในเซลล์มีอค PWM อินเวอร์เตอร์จึงเป็นสิ่งที่ควรคำนึงถึง สามารถพิจารณาได้จาก

$$f_i = 2rf_i t_i \quad \dots (3.31)$$

ที่ $f_i = r$, i คือ จำนวนพัลส์ต่อครึ่งไซเคิลของสัญญาณไซน์อ้างอิง

$$i = N_p \quad \text{สำหรับ} \quad f_i = r$$

ดังนั้นจำนวนครั้งของการสวิทซ์คือ

$$N_c = 2 N_p f_r \quad \dots (3.32)$$

ซึ่ง f_r คือ ความถี่ของสัญญาณไซน์อ้างอิง

3.7 การออกแบบวงจรเซลล์มีอคคูลเลเตอร์

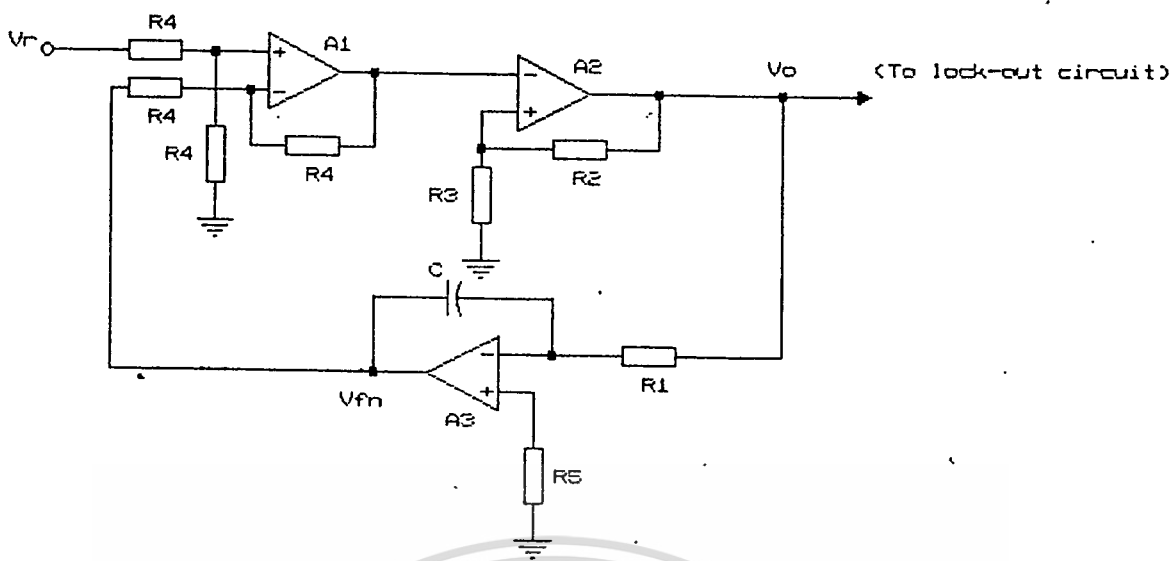
จากบล็อกไดอะแกรมรูปที่ 3.12 สามารถออกแบบเป็นวงจรเซลล์มีอคคูลเลเตอร์ได้ตามรูปที่ 3.21 เพื่อนำเอาไปใช้ในการคำนวณและการทดลอง อนึ่งในการออกแบบวงจรนี้ได้มีการชิมูเลตวงจรมองควบคุมควบคุมไปด้วยเพื่อให้มั่นใจว่าวงจรมีอคคูลเลเตอร์ที่ออกแบบมีความเป็นไปได้ ก่อนที่จะมีการต่อวงจรเพื่อทดลองซึ่งจะได้กล่าวอย่างละเอียดในบทที่ 5 ต่อไป

สำหรับค่าพารามิเตอร์ของวงจรที่จะต้องออกแบบนี้ คือ ค่าคงที่เวลาของอินทิเกรเตอร์,

R, C, ค่าความกว้างฮิสเตอร์รีซิส สามารถปรับได้ที่ R_2 และ R_3 ดังนั้นในการทดลองจึงมีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใด ๆ ก็ตาม หากมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.21 วงจรเคลต้าม็อคเลเตอร์ที่ออกแบบขึ้น

ในวงจรรูปที่ 3.21 เราสามารถวิเคราะห์เพื่อออกแบบค่าพารามิเตอร์ต่างๆ ของวงจรถ่ายเคลต้าม็อคเลเตอร์นี้เพื่อเขียนคุณสมบัติทางทฤษฎีได้ดังนี้

เนื่องจาก A_2 เป็นอินทิเกรเตอร์เพื่อทำหน้าที่กรองความถี่ต่ำผ่านอันดับแรก (1st order low pass filter)

ดังนั้นเอาต์พุตของการกรองที่อันดับ n ใด ๆ คือ

$$V_{fn} = (V_{on}) / nR_1 C \omega_r \quad \dots (3.33)$$

โดย ω_r คือ angular frequency ของสัญญาณไซน์อ้างอิงมีค่าเท่ากับ $2\pi f_r$ เพราะว่ามีขนาดแรงดันเอาต์พุตมูลฐาน ($n=1$) จะมีขนาดเท่ากับสัญญาณไซน์อ้างอิง

ดังนั้น
$$V_{f1} = V_r \quad \dots (3.34)$$

และจะได้
$$V_r = (V_{o1}) / R_1 C \omega_r \quad \dots (3.35)$$

จาก (3.34) จะได้
$$V_{o1} / \omega_r = (R_1 C) V_r \quad \dots (3.36)$$

จากสมการที่ (3.36) ถ้าให้ขนาดของสัญญาณอ้างอิงไซน์และค่าคงที่เวลาของอินทิเกรเตอร์มีค่าคงที่ จะทำให้อัตราส่วนแรงดันมูลฐานต่อความถี่ (V_{o1} / ω_r) จะมีค่าคงที่ทุก ๆ ความถี่ที่ความถี่ต่ำกว่าความถี่กำหนดซึ่งเป็นการทำงานในโหมด PWM ทั้งนี้เพราะ $R_1 C V_r$ เป็นค่าคงที่อัตราส่วนดังกล่าวจะคงที่จนกระทั่งความถี่ของสัญญาณไซน์อ้างอิงเท่ากับความถี่กำหนด ($f_r = f_{cr}$)

แต่เมื่อความถี่สัญญาณไซน์อ้างอิงมีค่าสูงกว่าความถี่กำหนดจะทำให้คลื่น PWM เกิดการโอเวอร์มอดูเลชัน (over-modulation) หรือค่าดัชนีของการมอดูเลชันมีค่ามากกว่าหนึ่งจนในที่สุดสัญญาณเอาต์พุต

จะเปลี่ยนจากคลื่น PWM เป็น squarewave ซึ่งมีขนาดตามสมการที่ (3.37)

$$V_{o1} = 4E/r \quad \dots(3.37)$$

ในโหมดของคลื่นสแควร์นี้ V_{o1} จะเป็นอิสระกับความถี่และมีค่าคงที่ตลอดที่ $4E/r$

ความถี่กำหนด f_b (base frequency) นี้สามารถพิจารณาที่กำหนดค่าได้จากค่าคงที่เวลา R_1C ของอินทิเกรเตอร์ A_2 ที่ $f=f_b$ นี้กำหนดให้ดัชนีการมอดเท่ากับ 1 ซึ่งจะได้ $V_{o1} = E$ ซึ่งกำหนดให้เป็น base voltage ดังนั้นจาก สมการที่ (3.36) สามารถเขียนใหม่ได้เป็น

$$V_{o1}/f_b = E/f_b = 2rR_1CV_r \quad \dots(3.38)$$

ดังนั้น $R_1C = E/(2rV_r f_b) \quad \dots(3.39)$

ที่คอมพารเรเตอร์ A_2 จะทำหน้าที่เป็นออสเตอริริซีสซึ่งสามารถปรับค่าความกว้างฮิสเตอริริซีสได้ที่ค่าอัตราส่วน $R_2/(R_2+R_3)$ และตามทฤษฎีของหลักการของออสเตอริริซีส (ดูรายละเอียดในภาคผนวก ค) จะได้

$$\text{ความกว้างฮิสเตอริริซีส} = R_2 E / (R_2 + R_3) \quad \dots(3.40)$$

ในขณะที่ความถี่หรือขนาด สัญญาณอ้างอิง ไซน์มีค่าใกล้เคียง จะทำให้จำนวนครั้งของการสวิตช์ของรูปคลื่นสวิตช์ซึ่งจะมีค่ามากที่สุดซึ่งสอดคล้องกับรูปที่ 3.15

$$f_{CL} = 1/T_{CL} = N_{CM}/2 \quad (\text{ในหนึ่งคาบมีจำนวนการสวิตช์ 2 ครั้ง}) \quad \dots(3.41)$$

ซึ่ง f_{CL} คือ ความถี่ ripple v_r เมื่อ f_r หรือ $V_r = 0$

N_{CM} คือ จำนวนครั้งของการสวิตช์มากที่สุดต่อคาบ

และจากสมการ

$$T_{CL} = 4H/KE \quad \text{ซึ่ง } K = 1/RC_1 \text{ และ } H = R_2 E / (R_2 + R_3)$$

ดังนั้น จะได้

$$T_{CL} = 4R_1CR_2/(R_2+R_3) \quad \dots(3.42)$$

$$R_2/(R_2+R_3) = T_{CL}/4R_1C \quad \dots(3.43)$$

จากสมการที่ (3.40) แทนลงใน (3.41) จะได้

$$R_2/(R_2+R_3) = (2R_1CN_{CM})^{-1} \quad \dots(3.44)$$

ซึ่ง R_1C หาได้จากสมการที่ (3.39) และ N_{CM} กำหนดจาก กำลังสูญเสียของการสวิตช์ และประสิทธิภาพของระบบอินเวอร์เตอร์ จากสมการเหล่านี้ เราสามารถกำหนดพารามิเตอร์ต่างๆในการออกแบบได้

ตัวอย่างการคำนวณค่าพารามิเตอร์เพื่อการออกแบบ

กำหนดให้

1. ความถี่กำหนด $f_b = 50 \text{ Hz}$
2. ขนาดของสัญญาณไซน์อ้างอิง $V_r = 8 \text{ V}$
3. แรงดันสวิทช์ที่เอาท์พุทของคอมพาราเรเตอร์ $A_2 (E) = 12 \text{ V}$
4. จำนวนครั้งของการสวิทช์ที่มากที่สุด $N_{cm} = 2000$ ครั้งต่อวินาที

การคำนวณ

จากข้อมูลที่กำหนดให้สามารถทำการคำนวณหาค่าพารามิเตอร์ต่างๆ ได้ดังนี้

$$\text{จากสมการที่ (3.39) } R_1 C = \frac{E}{2\pi V_r f_b} = \frac{12}{(2\pi)(8)(50)} = 0.00477 \text{ s}$$

ทำการเลือกค่า C ที่เหมาะสม ให้ $C = 0.1 \mu\text{F}$

ดังนั้น

$$R_1 = 47.7 \times 10^3 \text{ โอห์ม} \quad \text{เลือกใช้ค่าที่เหมาะสมจะได้ } R_1 = 47 \text{ K โอห์ม}$$

เพราะฉะนั้น $R_1 C$ ที่ปรับใหม่ เท่ากับ 0.0047

$$\text{และจาก } \frac{R_2}{(R_2 + R_3)} = (2R_1 C N_{cm})^{-1} = \frac{1}{(2)(0.0047)(2000)} = 0.53$$

ในการเลือกค่า R_2 และ R_3 จะประมาณใช้ค่าที่เหมาะสมจึงกำหนดให้

$$R_2 = 1000 \text{ โอห์ม} \quad \text{ดังนั้น } R_3 = 20000 \text{ โอห์ม}$$

ดังนั้นค่า N_{cm} ที่มีการปรับใหม่คือ 2234 ครั้งต่อวินาที

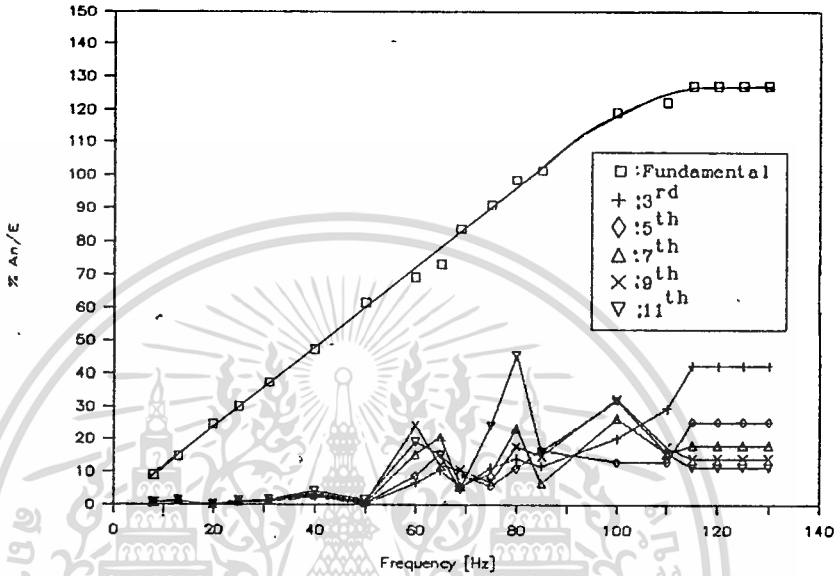
3.8 ผลการคำนวณของเทคนิคเดลต้ามีอดแบบอะซิงโครนัส

สำหรับการคำนวณของเทคนิคเดลต้ามีอดแบบอะซิงโครนัสเพื่อใช้กับ PWM อินเวอร์เตอร์มี การคำนวณโดยใช้คอมพิวเตอร์โดยใช้สมการที่ 3.10 ถึง 3.31 ที่ความถี่และขนาดแรงดันสัญญาณ ไซน์อ้างอิงต่าง ๆ กันซึ่งจะใช้นารามิเตอร์ของวงจรตามหัวข้อที่ 3.7 ที่ได้ออกแบบไว้ ผลที่ได้ แสดงในรูปกราฟที่ 3.22-3.25 ซึ่งเป็นการแสดงองค์ประกอบฮาร์โมนิกส์เมื่อคิดเป็นเปอร์เซ็นต์ เทียบกับแรงดันสวิทช์ซึ่ง E ซึ่งเป็น base voltage

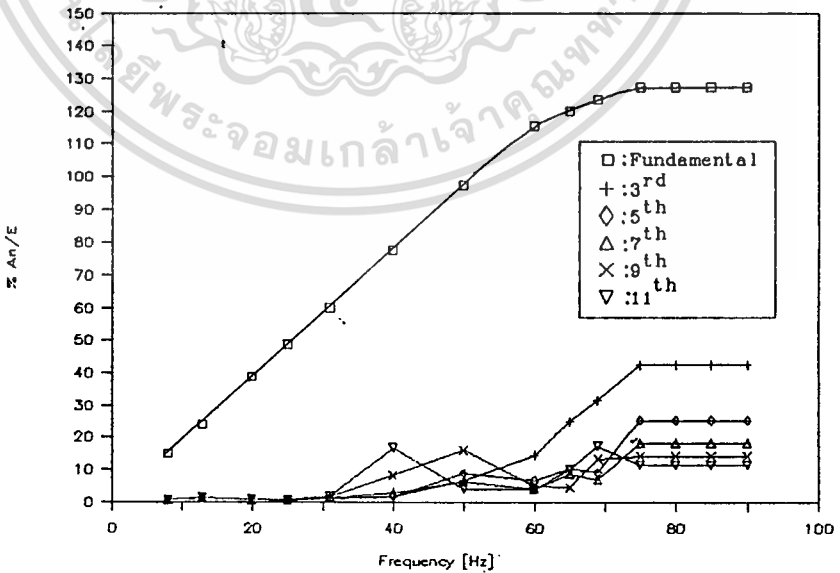
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติที่ได้จากคำนวณของการวิเคราะห์ทางทฤษฎีของเทคนิคเคลต้ามอเตอร์ชนิดซิงโครนัส สามารถสรุปผลได้ดังนี้

1) เคลต้ามอเตอร์ PWM อินเวอร์เตอร์ จะมีการเปลี่ยนแบบ ramp หรืออัตราส่วนของแรงดันมูลฐานต่อความถี่ จะมีค่าคงที่ ในช่วงความถี่อินเวอร์เตอร์มีค่าจาก 0 Hz จนถึง base frequency

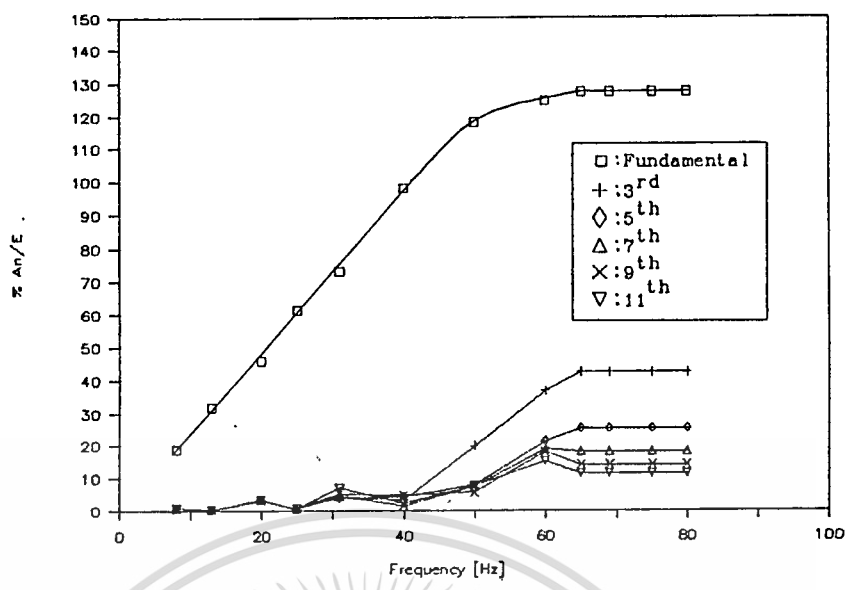


รูปที่ 3.22 แสดงความสัมพันธ์ระหว่างองค์ประกอบมูลฐานและฮาร์โมนิกส์ต่างๆ กับความถี่ของสัญญาณไซน์อ้างอิงเมื่อขนาดของสัญญาณไซน์อ้างอิง (V_r) เท่ากับ 5 โวลต์

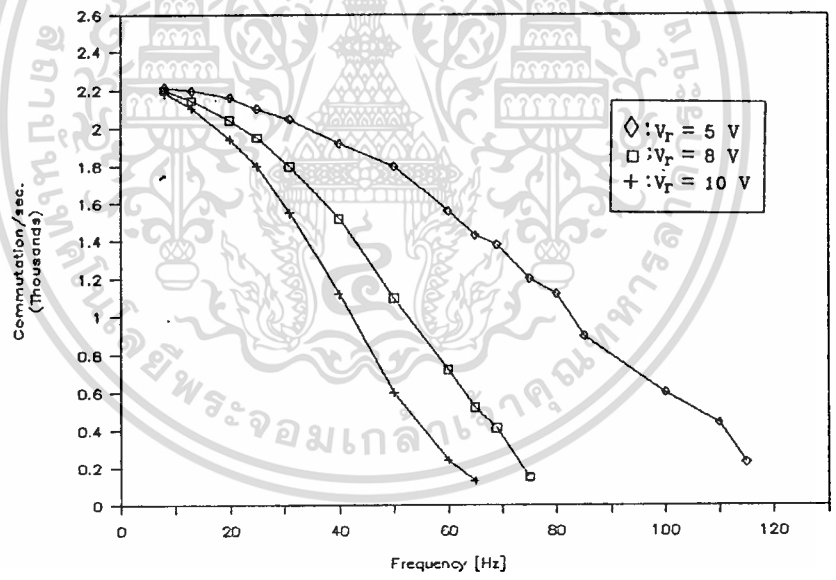


รูปที่ 3.23 แสดงความสัมพันธ์ระหว่างองค์ประกอบมูลฐานและฮาร์โมนิกส์ต่างๆ กับความถี่ของสัญญาณไซน์อ้างอิงเมื่อขนาดของสัญญาณไซน์อ้างอิง (V_r) เท่ากับ 8 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.24 ความสัมพันธ์ระหว่างองค์ประกอบมูลฐานและฮาร์โมนิกส์ต่างๆ กับความถี่เมื่อขนาดสัญญาณไซน์อ้างอิง (V_r) เท่ากับ 10 V



รูปที่ 3.25 แสดงความสัมพันธ์ระหว่างจำนวนครั้งของการสวิตช์ต่อวินาทีกับความถี่อินเวอร์เตอร์เมื่อเปลี่ยนขนาดของสัญญาณไซน์อ้างอิง

2) ขณะที่ความถี่ของอินเวอร์เตอร์มีค่าสูงกว่า base frequency เส้นกราฟของแรงดันมูลฐานจะเริ่มโค้งเข้าใกล้ค่า $4E/\pi$ ซึ่งเป็นค่าแรงดันของคลื่น square เพราะเกิด over modulation ซึ่งจะมีลักษณะคล้ายกับเทคนิค SPWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) ในย่านความถี่ของอินเวอร์เตอร์ต่ำ ขนาดขององค์ประกอบของฮาร์โมนิคส์อันดับต่ำ เช่น 3, 5, 7, ... จะมีค่าต่ำ เพราะในย่านนี้จำนวนพัลส์ PWM จะมีค่าสูงทำให้ลดทอนองค์ประกอบฮาร์โมนิคส์ได้เป็นอย่างดี แต่ในขณะที่ความถี่อินเวอร์เตอร์มีค่าเข้าใกล้ base frequency องค์ประกอบฮาร์โมนิคส์อันดับต่ำเหล่านั้นจะมีค่าสูงขึ้น เพราะเริ่มมีการเปลี่ยนโหมดจากคลื่น PWM เข้าสู่โหมดคลื่น square

4) การเปลี่ยนแอมพลิจูดของสัญญาณอ้างอิงรูปไซน์จะมีผลทำให้ base frequency มีค่าเปลี่ยนไป โดยเมื่อแอมพลิจูดสูงขึ้นจะทำให้ base frequency ต่ำลง ดังนั้นความชันของ v/f จะสูงขึ้น ซึ่งเป็นวิธีการปรับค่าอัตราส่วนของแรงดันต่อความถี่ เพื่อเพิ่มหรือลดเส้นแรงแม่เหล็กในช่องอากาศ

5) การเปลี่ยนแอมพลิจูดของสัญญาณอ้างอิงไซน์ จะทำให้มีเปลี่ยนจำนวนครั้งการสวิตช์ เมื่อพิจารณาที่ความถี่เดียวกันโดยเมื่อมีการเพิ่มระดับแรงดันของสัญญาณอ้างอิงไซน์ จะทำให้จำนวนครั้งของการสวิตช์ลดลงและเมื่อลดระดับแรงดันสัญญาณอ้างอิงไซน์ลงจำนวนครั้งของการสวิตช์จะสูงขึ้นตามรูปที่ 3.25

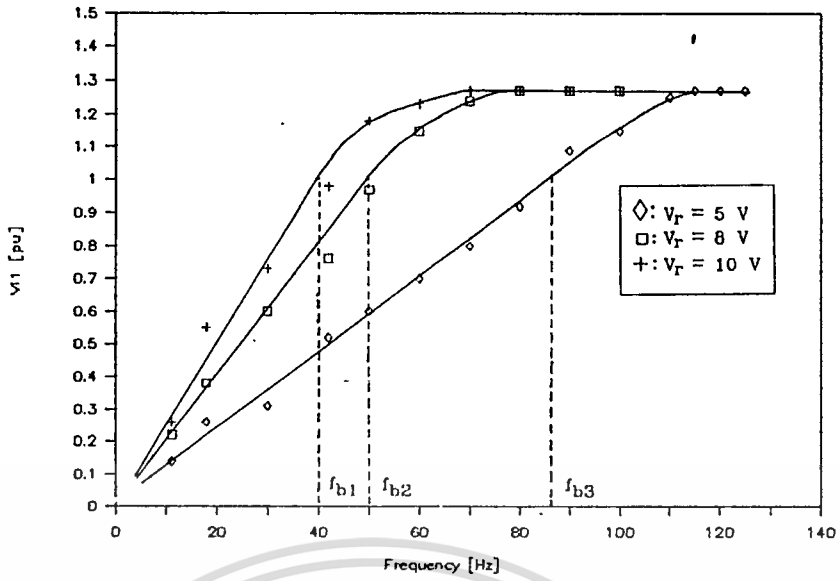
3.9 ผลการทดลองของเทคนิคเดลต้ามีอดแบบอะซิงโครนัส

3.9.1 ลักษณะความสัมพันธ์ระหว่างแรงดันมูลฐานกับความถี่

ทำการทดลอง โดยใช้ Spectrum analyser วัดแรงดันมูลฐาน และความถี่เมื่อทำการเปลี่ยนขนาดแรงดันของสัญญาณไซน์อ้างอิง (V_r) ต่าง ๆ โดยใช้ค่าพารามิเตอร์เดียวกันกับการคำนวณ ข้อมูลที่ได้แสดงในกราฟที่ 3.26 และที่ความถี่กำหนดนั้น จะให้แรงดันมูลฐานมีค่าเท่ากับ 1 p.u

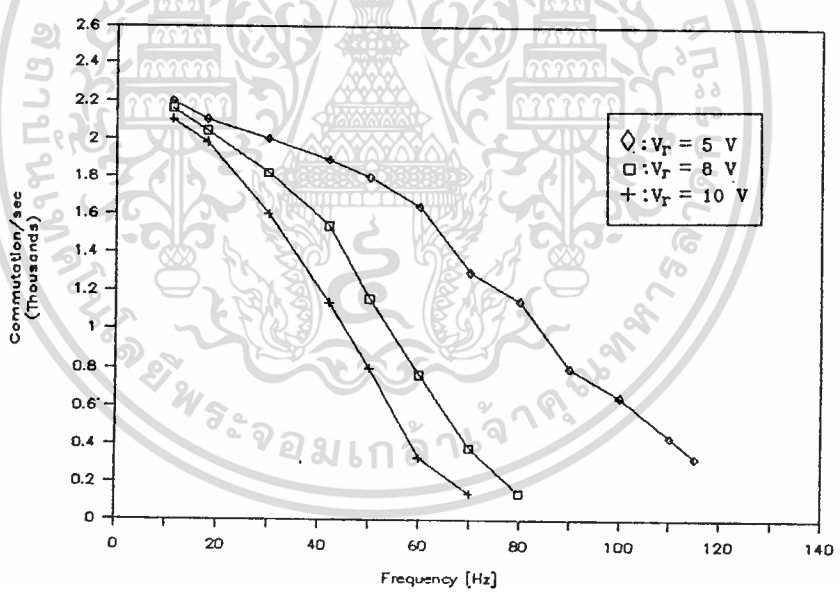
จากกราฟรูปที่ 3.26 จะสังเกตเห็นว่าที่ $V_r = 5 \text{ V}, 8 \text{ V}, 10 \text{ V}$ จะให้ค่าความถี่กำหนดประมาณ 83 Hz, 50 Hz, 40 Hz ตามลำดับ แสดงให้เห็นว่าเมื่อเพิ่มขนาดแรงดันสัญญาณไซน์อ้างอิงจะทำให้ความถี่กำหนดลดลงในช่วงความถี่จาก 0 เฮิรตซ์ จนถึงความถี่กำหนด เทคนิคเดลต้ามีอดทำงานในโหมด PWM จะให้คุณสมบัติอัตราส่วนแรงดันมูลฐานต่อความถี่ ($V_{r,u}/f$) มีค่าคงที่ใกล้เคียงกับผลทางทฤษฎีที่ได้คำนวณในหัวข้อที่ 3.8 และค่าของอัตราส่วนหรือความชันดังกล่าวนี้จะขึ้นอยู่กับค่าความถี่กำหนด นั้นหมายความว่าเราสามารถปรับค่าฟลักซ์ใน แอร์-แก๊ป โดยการปรับ

ขนาดแรงดันสัญญาณไซน์อ้างอิง



รูปที่ 3.26 แสดงแรงดันมูลฐาน (V_{b1}) กับความถี่สัญญาณไซน์อ้างอิงที่ v_r ขนาดต่างๆ

3.9.2 ลักษณะความสัมพันธ์ระหว่างจำนวนครั้งของการสวิตช์กับความถี่อินเวอร์เตอร์

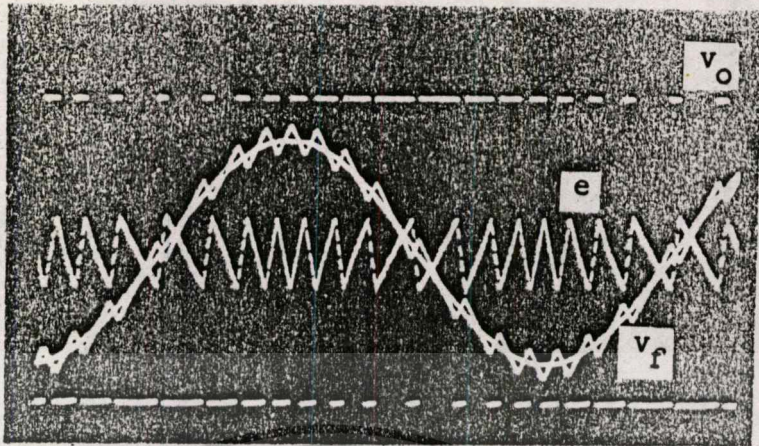


รูปที่ 3.27 แสดงจำนวนครั้งของการสวิตช์ต่อวินาทีกับความถี่ของอินเวอร์เตอร์ ที่ขนาด v_r มีค่าต่างๆ

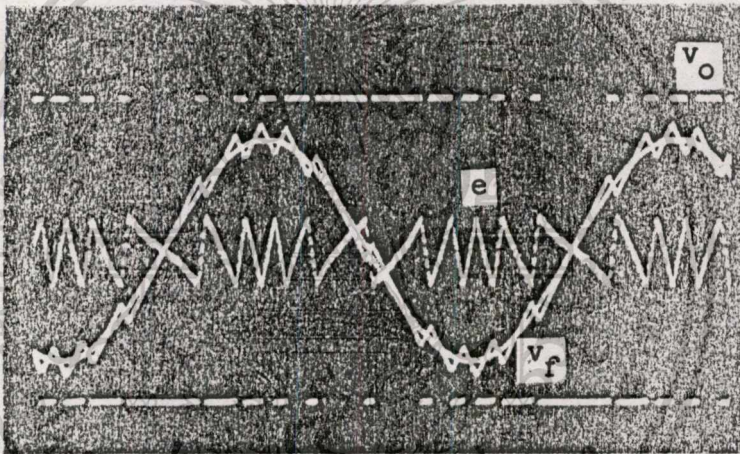
จากรูปที่ 3.27 จะเห็นว่าผลการทดลองที่ได้มีค่าใกล้เคียงกับผลการคำนวณที่ได้ในรูปที่ 3.25 เมื่อความถี่อินเวอร์เตอร์มีค่าสูงขึ้นจำนวนครั้งของการสวิตช์จะลดลง จนในที่สุดจะมีการสวิตช์เป็นรูปคลื่นสแควร์ซึ่งมีจำนวนครั้งของการสวิตช์น้อยที่สุด นอกจากนี้การเปลี่ยนแปลงพลิจดของสัญญาณไซน์อ้างอิงจะมีผลต่อจำนวนครั้งของการสวิตช์ที่ความถี่ของอินเวอร์เตอร์ค่าเดียวกัน เมื่อขนาดของ

แรงดันคลื่นไซน์สูงขึ้นจะทำให้จำนวนครั้งของการสวิตช์น้อยลง

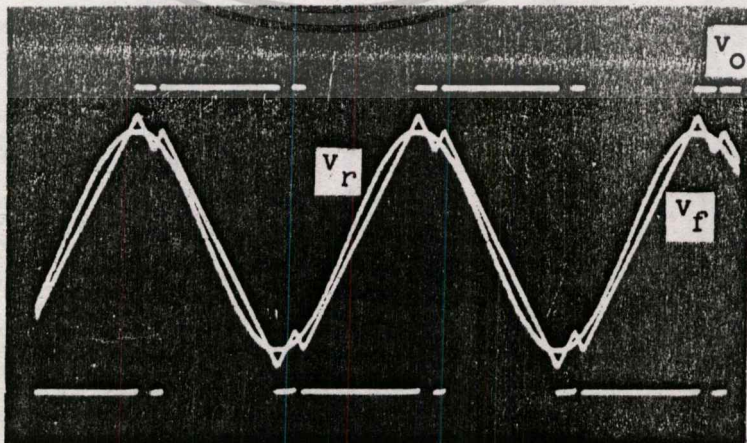
3.9.3 ลักษณะรูปคลื่นเตลตามืดที่ความถี่สัญญาณไซน์อ้างอิงต่างๆ



รูปที่ 3.28 แสดงรูปคลื่นสัญญาณ e, v_r, v_f, v_o ในโหมด PWM ที่ความถี่ 23 Hz



รูปที่ 3.29 แสดง รูปคลื่น e, v_r, v_f, v_o ในโหมด PWM ที่ความถี่ 30 Hz

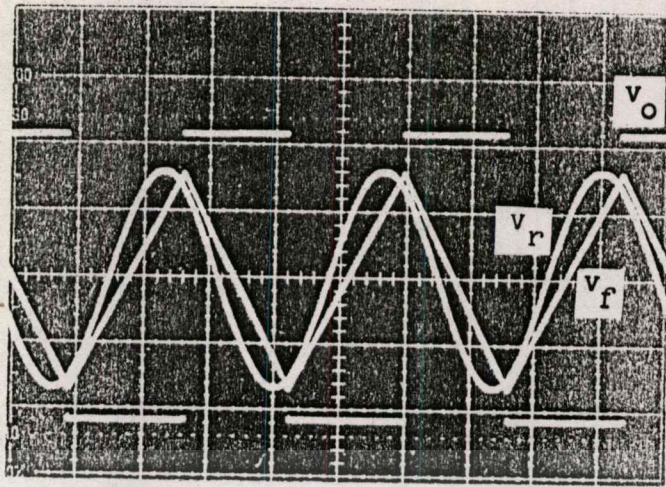


รูปที่ 3.30 แสดงรูปคลื่นสัญญาณ v_r, v_o, v_f ในโหมด PWM ขณะเกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานานาชาติให้นำไปใช้ประโยชน์ด้านการค้า

over-modulation ที่ความถี่ 47 Hz

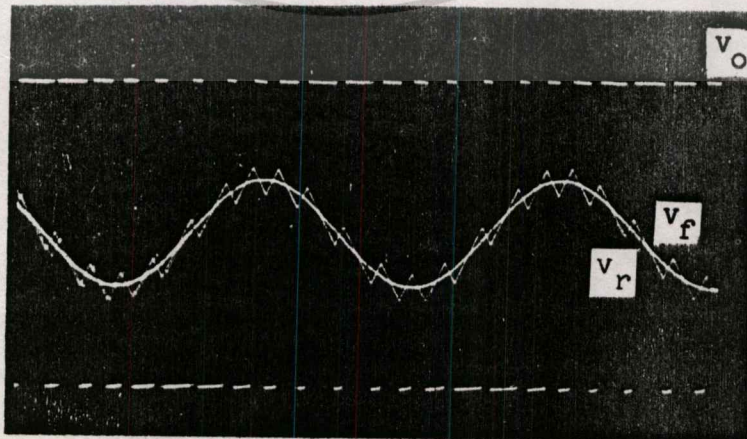
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.31 แสดงรูปคลื่นสัญญาณ v_r, v_f, v_o ในโหมดคลื่น square ที่ความถี่ 60 Hz

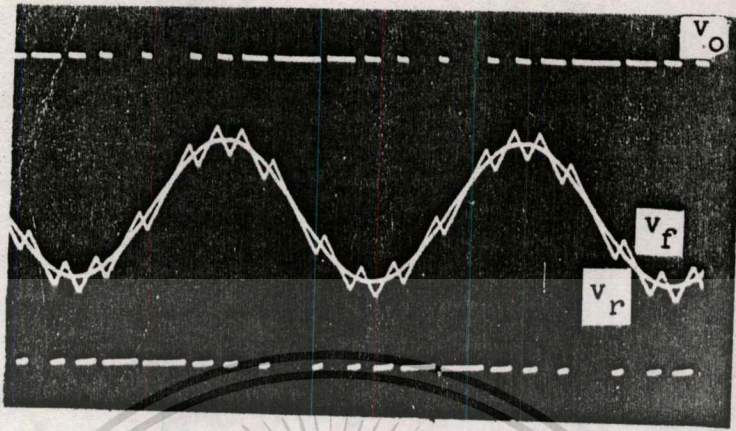
จากรูปที่ 3.28-3.31 จะแสดงลักษณะรูปคลื่นที่จุดต่าง ๆ ของวงจรมอเตอร์ที่ความถี่ต่าง ๆ ซึ่งทำงานอยู่ในโหมด PWM และ square สังเกตเห็นว่าสัญญาณ e จะให้ ความกว้างฮิสเตอร์รีซีสมิค่าคงที่(H) และความถี่รีเบิลของ v_f จะขึ้นอยู่กับความถี่สัญญาณไซน์อ้างอิง โดยเมื่อความถี่สัญญาณไซน์สูงขึ้นจำนวนพัลส์ของ PWM จะมีค่าลดลงอย่างอัตโนมัติ จนในที่สุดรูปคลื่นลวิตซึ่งจะเปลี่ยนเป็นรูปคลื่นสแควร์เมื่อความถี่สูงกว่าความถี่กำหนด

3.9.4 ลักษณะรูปคลื่นเคลื่อนที่ตามัดที่ขนาดแรงดันของสัญญาณไซน์อ้างอิงต่างๆ

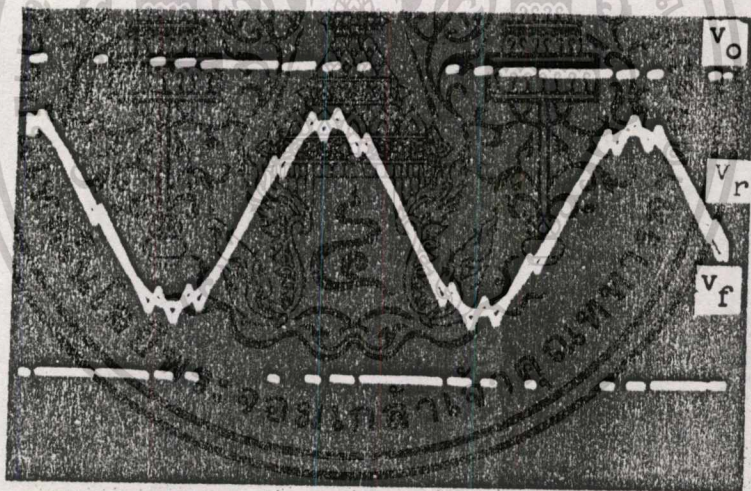


รูปที่ 3.32 แสดงรูปคลื่นสัญญาณ v_r, v_f, v_o เมื่อ $v_r = 3.5$ v ที่ความถี่ 45 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.33 แสดงรูปคลื่นสัญญาณ v_r, v_f, v_o เมื่อ $v_r = 5\text{ V}$ ที่ความถี่ 45 Hz

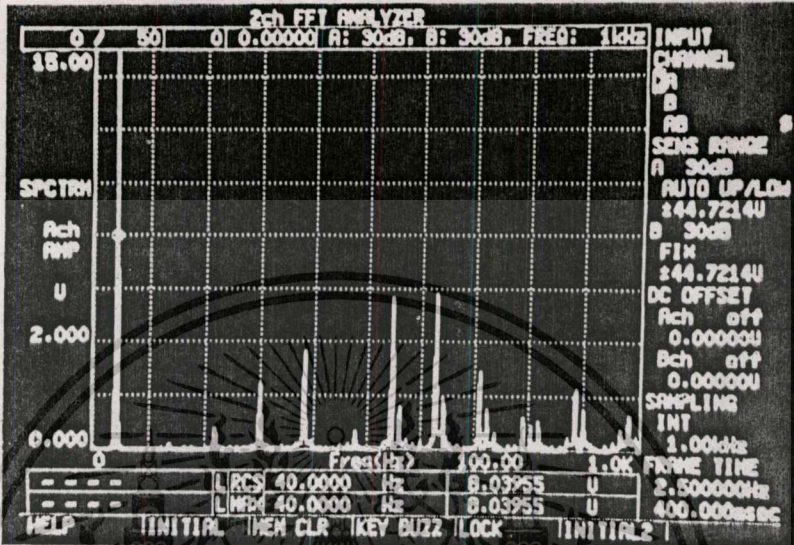


รูปที่ 3.34 แสดงรูปคลื่นสัญญาณ v_r, v_f, v_o เมื่อ $v_r = 8\text{ V}$ ที่ความถี่ 45 Hz

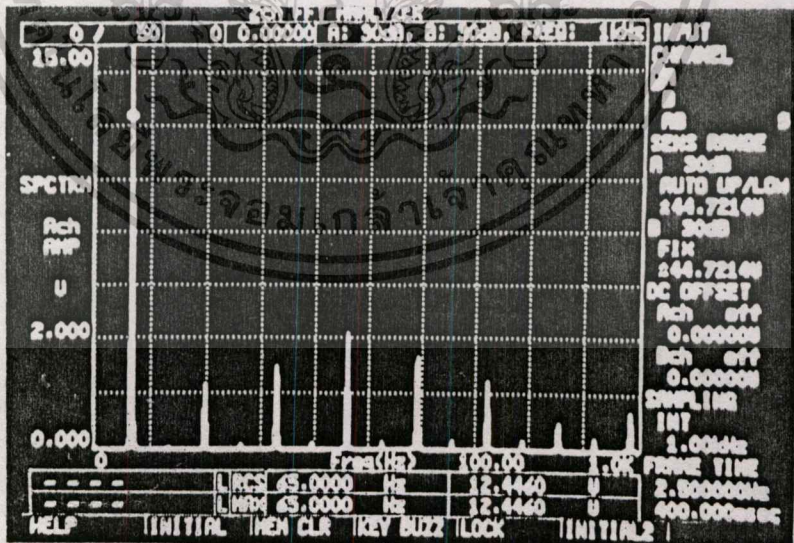
จากรูปที่ 3.32-3.34 แสดงให้เห็นว่าความถี่ริปเปิลของ v_f นอกจากจะขึ้นอยู่กับความถี่ของสัญญาณไซน์อ้างอิงแล้วยังขึ้นอยู่กับขนาดแรงดันของสัญญาณไซน์อ้างอิง v_r อีกด้วย จะสังเกตเห็นว่าเมื่อขนาดแรงดันของสัญญาณไซน์อ้างอิงสูงขึ้นจำนวนพัลส์ PWM (จำนวนครั้งของการสวิตช์) จะลดลง

3.9.5 ลักษณะของสเปกตรัมรูปคลื่นสวิทซ์เดลต้ามีอด

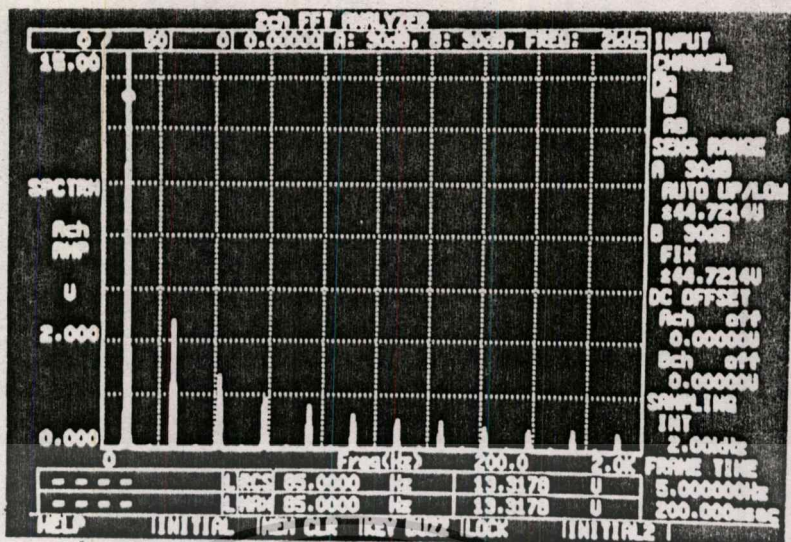
จากการทดสอบกับสเปกตรัมโมนาไลเซอร์ (spectrum analyzer) ของรูปคลื่นสวิทซ์เดลต้ามีอด แสดงผลได้ดังนี้



รูปที่ 3.35 แสดง Spectrum ของ V_o ในโหมด PWM ที่ 40 Hz

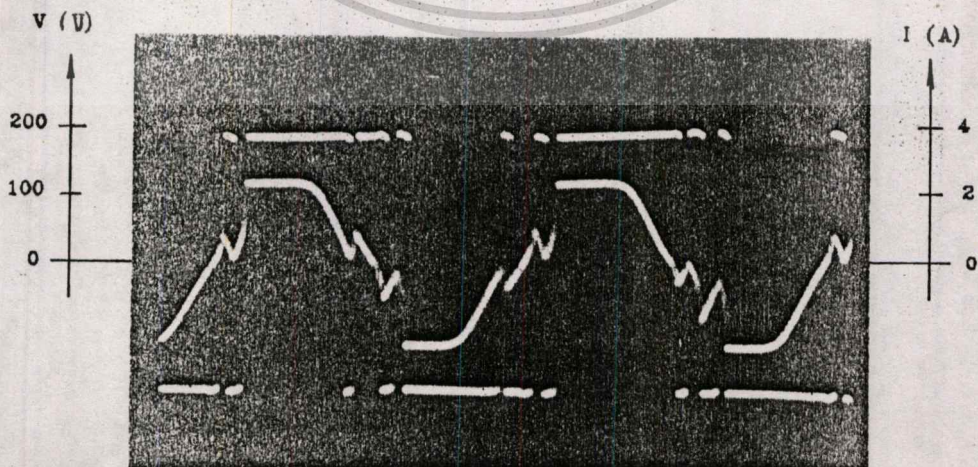


รูปที่ 3.36 แสดง Spectrum ของ v_o ในโหมด PWM ขณะเกิด over-modulation ที่ความถี่ 65 Hz



รูปที่ 3.37 แสดง Spectrum ของ v_u ในโหมดคลื่น square ที่ความถี่ 85 Hz กลุ่ม spectrum ที่แสดงในรูปที่ 3.35-3.37 จะสังเกตเห็นว่า เทคนิคเดลต้ามีอดสามารถลดทอนองค์ประกอบฮาร์โมนิคส์อันดับต่ำได้เป็นอย่างดีในย่านความถี่ต่ำ ในขณะที่ทำงานในโหมด PWM และในขณะที่เกิด over-modulation องค์ประกอบฮาร์โมนิคส์อันดับต่ำเริ่มมีค่าสูงขึ้น ส่วนที่ความถี่สูงจะทำงานในโหมดคลื่นสแควร์ องค์ประกอบฮาร์โมนิคส์อันดับต่ำจะเกิดขึ้นสูง แต่องค์ประกอบมูลฐานจะมีค่าสูงที่สุด เมื่อนำไปใช้กับอินเวอร์เตอร์จะทำให้มีค่ายุติเลเซชันของรูปคลื่นที่แรงดันดีซีลิงค์มีค่าสูงที่สุด

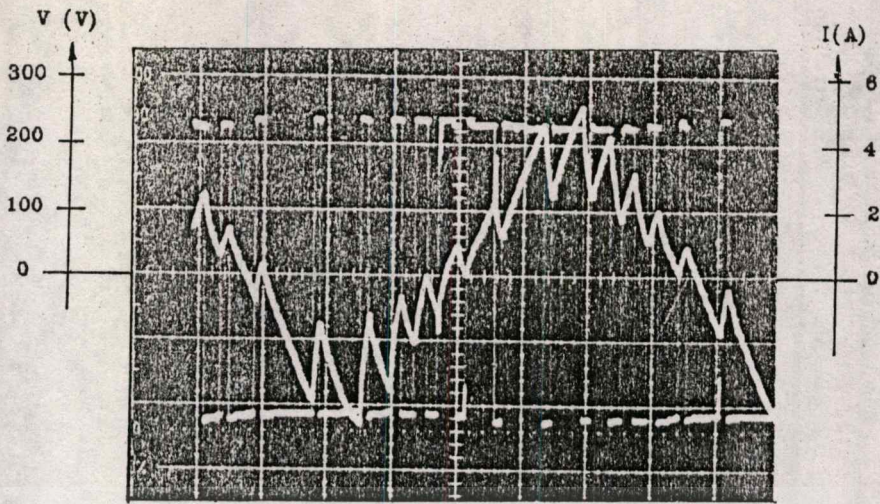
3.9.6 รูปคลื่นของแรงดันและกระแสทางเอาต์พุทของอินเวอร์เตอร์ 1- ϕ แบบเดลต้ามีอด ชนิดอะซิงโครนัส



รูปที่ 3.38 แสดงแรงดันและกระแสทางเอาต์พุทของ 1- ϕ อินเวอร์เตอร์เมื่อมีโหลด RL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ในโหมดคลื่น PWM ขณะเกิด over-modulation

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.39 แสดงแรงดันและกระแสทางต้านเอาท์พุทของ 1- ϕ อินเวอร์เตอร์เมื่อมี โหลด RL ในโหมดคลื่น PWM

3.10 3-phase เซลล์นำมอดคูลเลเตอร์และผลการทดลอง

สำหรับวงจร เซลล์นำมอดคูลเลเตอร์ที่เป็นสามเฟสนั้น จำเป็นต้องมีมอดคูลเลเตอร์ที่เหมือนกันทั้ง 3 หน่วย เพื่อให้สร้างรูปคลื่นสวิตชิ่งที่มีการชิ่งโครไนส์กันจะได้สัญญาณที่ถูกต้องและเหมาะสมนำไปขับอินเวอร์เตอร์ โดยธรรมชาติของเซลล์นำมอดคูลเลเตอร์แบบอะซิงโครนัสจะสร้างรูปคลื่นสวิตชิ่งที่เปลี่ยนไปตามเวลา ถ้าเอาไปใช้กับอินเวอร์เตอร์ 3 เฟสแล้วจะมีปัญหาเกิดขึ้นมากไม่เหมือนกับ 1-เฟส ที่เทคนิคเซลล์นำมอดคูลเลเตอร์ใช้งานได้ดี

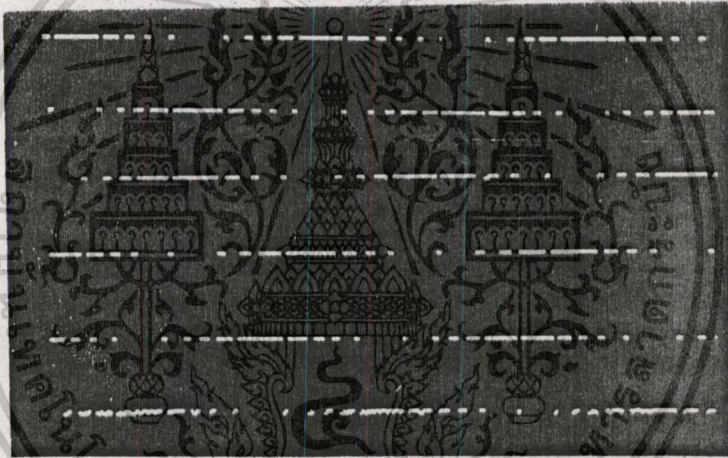
จากการทดลอง พบว่าในช่วงเข้าใกล้หรืออยู่ในโหมดคลื่นสแควร์เท่านั้น ที่สัญญาณเซลล์นำมอดคูลจะชิ่งโครไนส์กับสัญญาณไซน์อ้างอิง เพราะความถี่รีปเปิลของ v_c เท่ากับความถี่ของ v_u แต่อย่างไรก็ตาม เพื่อที่ใช้กับอินเวอร์เตอร์ 3-เฟสและทำงานได้ดีในย่านความถี่ที่กว้างจะต้องมีการชิ่งโครไนส์กับสัญญาณไซน์อ้างอิงเพื่อที่จะทำให้ระบบมีเสถียรภาพและความไว้วางใจสูง

เพื่อที่จะแก้ปัญหาดังกล่าว โดยในขั้นต้นวงจร มอดคูลเลเตอร์ทั้ง 3 หน่วยจะต้องมีสัญญาณไซน์อ้างอิงทั้ง 3 เฟส ที่สร้างมาจากแหล่งเดียวกันจะต้องไม่มีดิสทอร์ชัน หรือความเพี้ยนเลย (distortionless) และสามารถที่จะเปลี่ยนระดับแรงดันและความถี่ได้อย่างต่อเนื่อง

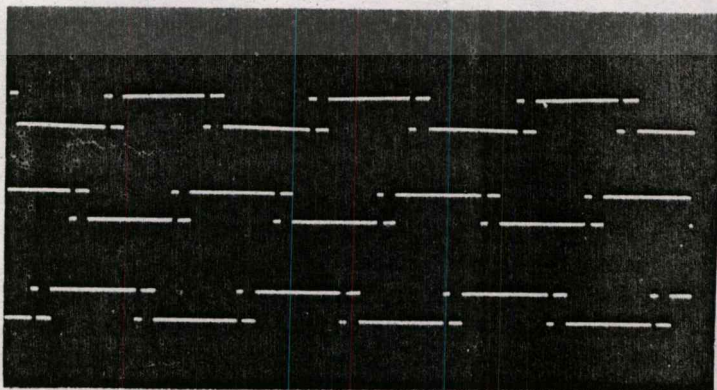
มีเทคนิคอย่างหนึ่ง [10] ที่สามารถจะทำให้ระบบมีการชิ่งโครไนส์กันได้ โดยการเพิ่มสวิตชิ่งที่เป็นเซมิคอนดักเตอร์คร่อมตัวเก็บประจุ C ในอินทิเกรเตอร์ของหน่วยวงจรเซลล์นำมอดคูลเลเตอร์แบบอะซิงโครนัสแต่ละหน่วยเพื่อให้มั่นใจว่าในการมอดคูลเลชัน โดยในแต่ละครึ่งไซเคิลจะ

เอกสารนี้เป็นเอกสารที่ส่งไปไว้สำหรับงานวิจัยเพื่อการศึกษาค้นคว้าเท่านั้น ไม่สามารถให้นำไปใช้ประโยชน์ด้านธุรกิจการค้า
ต้องเริ่มจากจุดเริ่มต้นของสัญญาณไซน์อ้างอิง สวิตชิ่งจะทำงานในช่วงระยะเวลาอันสั้นที่จุดเริ่มต้น
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก ำนำไปใช้

และที่จุดสิ้นสุดของแต่ละครึ่งไซเคิลของสัญญาณคลื่นรูปไซน์เพื่อที่จะให้แรงดันคร่อมตัวเก็บประจุมีค่าเป็นศูนย์ที่เวลานั้น ทำให้วงจรมอดูเลเตอร์ในแต่ละหน่วยได้เริ่มติดตามสัญญาณไซน์อ้างอิงที่ซีโรครอสซิง (zero-crossing) ดังนั้นจึงทำให้มีการรักษาการซิงโครไนส์ของสัญญาณไซน์อ้างอิงซึ่งกันและกัน แต่อย่างไรก็ตามถึงแม้ว่าเทคนิคนี้จะช่วยให้ระบบมีการซิงโครไนส์กัน ลักษณะคุณสมบัติของเทคนิคเดลด้ามอดูจะเปลี่ยนไปมากอย่างเช่น v/f ไมลิเนียร์เท่าที่ควร จึงเป็นสิ่งที่ไม่ถูกต้องนัก ดังนั้นในการวิจัยนี้จะเสนอเทคนิคแบบใหม่ที่จะสร้างระบบซิงโครไนส์ที่ให้ผลเป็นที่น่าพอใจมากกับการแก้ปัญหาที่เกิดขึ้นกับเทคนิคเดลด้ามอดูแบบอะซิงโครนัสโดยใช้ระบบ PLL เพิ่มเติมเข้าไปในเดลด้ามอดูเลเตอร์แบบอะซิงโครนัสเพื่อที่จะแก้ปัญหาต่างๆ ที่เกิดขึ้นซึ่งจะได้กล่าวอย่างละเอียดในบทต่อไป

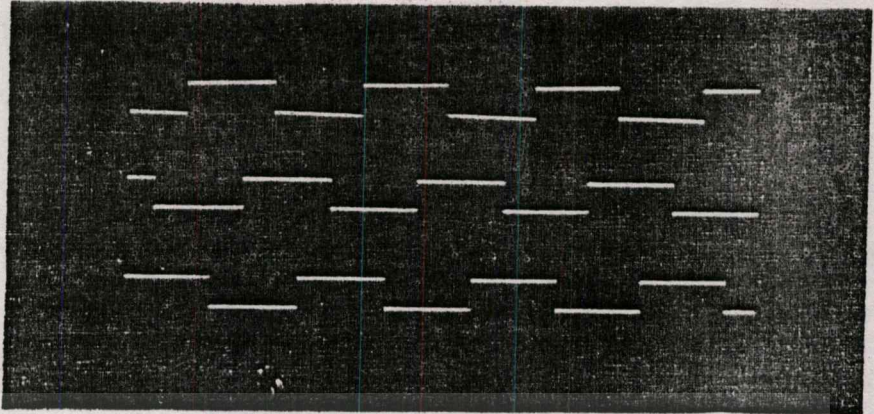


รูปที่ 3.40 แสดงรูปคลื่นสวิทชิงเดลด้ามอดู 3-เฟสในโหมด PWM ที่ความถี่ 50 Hz

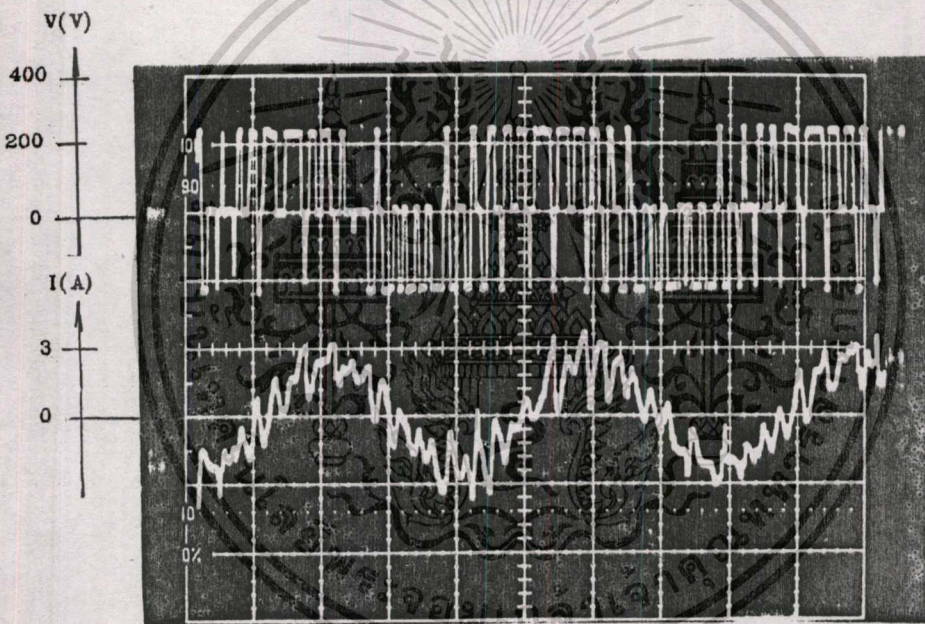


รูปที่ 3.41 แสดงรูปคลื่นสวิทชิงเดลด้ามอดู 3-เฟสในโหมด PWM ในขณะเกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้ over-modulation ที่ความถี่ 65 Hz ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.42 แสดงรูปคลื่นสวิทช์เดิลตามืด 3-เฟส
ในโหมดคลื่นสแควร์ ที่ความถี่ 80 Hz



รูปที่ 3.43 รูปบนคือแรงดันและรูปล่างคือกระแสของมอเตอร์เมื่อใช้
3-phase DM PWM Inverter ที่ความถี่ 55 Hz

3.11 บทสรุป

บทนี้ได้ทำการวิเคราะห์และสร้างเทคนิคเดิลตามืดแบบชิ่งโครนัล เพื่อใช้กับอินเวอร์เตอร์ที่มีการอธิบายลักษณะการเกิดรูปคลื่นในเทอมคณิตศาสตร์เพื่อนำไปใช้ในการออกแบบวงจรและสามารถกำหนดพารามิเตอร์ต่าง ๆ ได้ จากผลการวิเคราะห์และทดลองสรุปคุณสมบัติของเทคนิคเดิลตามืดชิ่งโครนัลได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. มีลักษณะการควบคุมอัตราส่วนของแรงดันมูลฐานต่อความถี่ให้คงที่ จากความถี่ 0 Hz ถึงความถี่ที่กำหนด และแรงดันมูลฐานคงที่ตลอดย่านความถี่ที่สูงกว่าความถี่ที่กำหนด
 2. มีการเปลี่ยนโหมดการทำงานจากคลื่น PWM ไปสู่โหมดแรงดันคงที่หรือคลื่นสแควร์ได้อย่างต่อเนื่องและราบเรียบ ทำให้มีการใช้ประโยชน์จากแรงดันดีซีลิงค์ในการสร้างคลื่นทางด้านเอาท์พุทได้อย่างเต็มที่ หรือมีค่ายูทิลไลเซชันสูง
 3. มีการลดทอนขนาดฮาร์โมนิกส์อันดับต่ำของแรงดันเอาท์พุทได้เป็นอย่างดี
 4. มีการเปลี่ยนจำนวนพัลส์ได้เองอย่างอัตโนมัติ โดยในช่วงความถี่ต่ำจะมีจำนวนพัลส์ PWM สูงและจะมีจำนวนพัลส์ PWM ลดลง เมื่อความถี่สูงขึ้นจนในที่สุดจะเปลี่ยนเป็นรูปคลื่นสแควร์ เมื่อความถี่สูงกว่าความถี่ที่กำหนด
 5. มีอัตราจำนวนครั้งในการสวิตซ์ต่ำลงเมื่อสัญญาณอ้างอิงไซน์มีระดับแรงดันสูงขึ้น
- คุณสมบัติทั้ง 5 ข้อนี้เหมาะสำหรับการออกแบบเพื่อนำเทคนิคเคลต้ามอเตอร์ไปใช้กับ variable speed ac drive ส่วนในข้อที่ 3 และข้อสุดท้ายเหมาะสำหรับการใช้กับ UPS
- อย่างไรก็ตามถึงแม้ว่าเทคนิคเคลต้ามอเตอร์มีลักษณะวงจรที่สร้างง่าย และมีคุณสมบัติหลายอย่างที่ดีกว่าเทคนิค SPWM หรือแบบอื่น ๆ ทั่ว ๆ ไป แต่ในลักษณะธรรมชาติของรูปคลื่นสวิตซ์จะมีการเปลี่ยนแปลงตลอดเวลาเนื่องจากพัลส์วิดมีการมอดูเลตทางความถี่รวมอยู่ด้วย ทำให้คาบของพัลส์วิดแต่ละพัลส์มีคาบไม่เท่ากัน ในลักษณะเช่นนี้ ถ้านำไปใช้กับอินเวอร์เตอร์ 3-φ จะมีปัญหามากเกี่ยวกับความไม่สมดุลย์ของแรงดันระหว่างไลน์ทั้งสาม

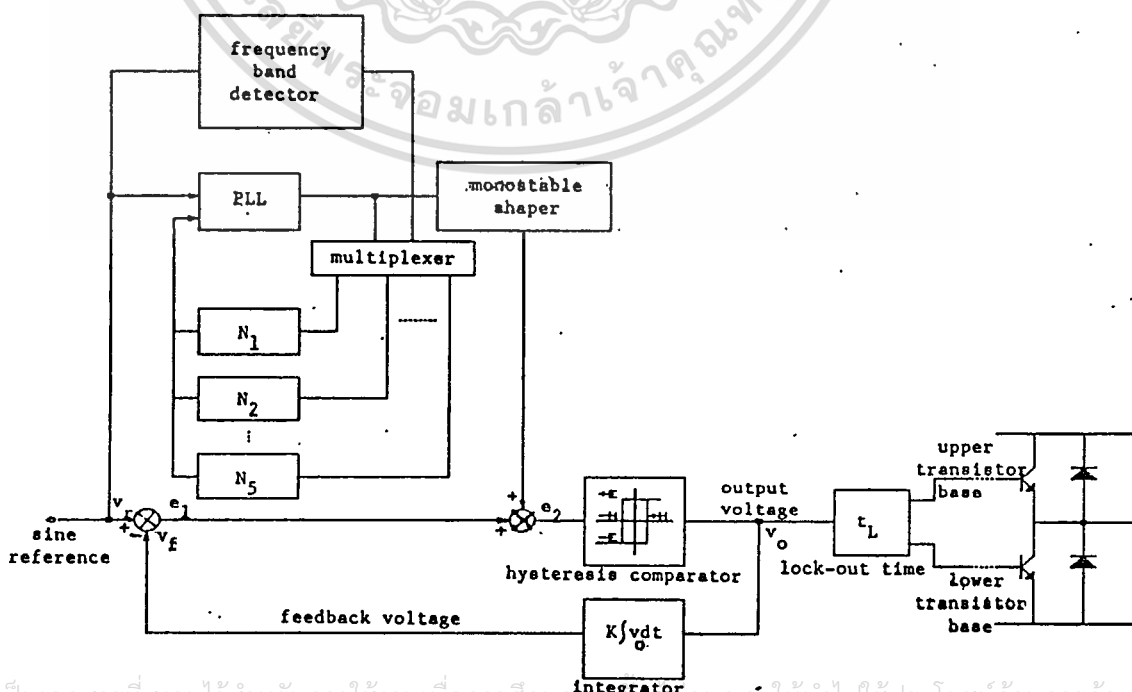
บทที่ 4

เทคนิคเคลต้ามืดชนิดซิงโครนัลโดยใช้ระบบ PLL และการประยุกต์ใช้กับ 3-φPWM อินเวอร์เตอร์

4.1 บทนำ

จากบทที่ 3 ได้กล่าวถึงคุณสมบัติของเทคนิคเคลต้ามืดชนิดซิงโครนัลอย่างละเอียดซึ่งลักษณะธรรมชาติของเทคนิคนี้ไม่เพียงแต่จะมีการมอดูเลตของพัลส์วิดแล้ว ยังมีการมอดูเลตทางความถี่รวมอยู่ด้วยทำให้รูปคลื่นสวิตซิง PWM มีความไม่คงที่ เปลี่ยนแปลงตลอดเวลาไม่แน่นอน ถ้านำไปใช้ในอินเวอร์เตอร์สามเฟสแล้วจะมีปัญหาการไม่สมดุลย์ของแรงดันระหว่างเฟส (unbalanced-phase) ผลที่ตามมาจะทำให้เกิดการกระเพื่อมของแรงดันและกระแสทั้งแรงดันและกระแสจะเกิดคิสทอร์ชันทำให้มีฮาร์โมนิกส์และ subharmonics เมื่อนำไปใช้กับมอเตอร์จะมีพาราซิติกทอร์คเกิดขึ้น นอกจากนี้แรงดันทางด้านเอาต์พุตยังมีแรงดันดริฟท์ที่ไม่คงที่รวมอยู่ด้วย ดังนั้นเทคนิคเคลต้ามืดจึงจำเป็นต้องอย่างมากที่จะต้องมีการสร้างระบบให้มีการซิงโครนัล เพื่อแก้ไขปัญหาก็ที่เกิดขึ้นในเทคนิคเคลต้ามืดแบบซิงโครนัลดังกล่าว เทคนิคใหม่ของระบบซิงโครนัลที่จะเสนอนี้ได้ใช้ระบบ PLL เพิ่มเข้ากับระบบซิงโครนัลเพื่อสร้างระบบใหม่ซึ่งมีการมอดูเลตซิงโครนัล โดยเป็นการบังคับให้ความถี่ของพัลส์วิดมีค่าเท่ากับทุกพัลส์ซึ่งจะเป็นการกำจัดการมอดูเลตทางความถี่ที่เกิดขึ้น ดังแสดงในรูปที่ 4.1

4.2 การสร้างเทคนิคเคลต้ามืดที่มีการซิงโครนัลด้วยระบบ PLL



ในการที่จะแปลความหมายของการควบคุมแบบซิงโครไนส์ให้อยู่ในรูปวงจรถั้น สามารถพิจารณาจากสมการที่ได้จากการวิเคราะห์ของเทคนิคแบบเดลต้ามีอดแบบของซิงโครไนส์ ซึ่งเป็นสมการของคาบพัลส์วิด

$$T_c = \frac{4H}{KE [1 - (V_r \omega_r \cos(\omega_r t))^2]} \quad \dots (4.1)$$

จากพฤติกรรมของคาบที่ไม่คงที่ของสมการ (4.1) นี้ถ้าต้องการที่จะให้คาบของพัลส์วิดมีค่าคงที่ตลอดโดยไม่ให้มีการมอดูเลตทางความถี่รวมอยู่ด้วยจำเป็นต้องสร้างพัลส์ซิงโครไนส์ ซึ่งมีคาบคงที่คือ T_c จากสมการที่ (4.1) สามารถเขียนให้อยู่ในรูปของสมการซิงโครไนส์ คือ

$$H_{\omega} = \frac{T_c KE [1 - (V_r \omega_r \cos(\omega_r t))^2]}{4 K^2 E^2} \quad \dots (4.2)$$

โดยที่ H_{ω} คือ ความกว้างฮิสเตอร์รีซิสสมมูลย์ มีค่าเปลี่ยนแปลงไม่คงที่ และขึ้นกับสัญญาณอ้างอิงรูปไซน์ การที่จะทำให้อินพุทของฮิสเตอร์รีซิสคอมพาราเรเตอร์ (ในเทคนิคเดลต้ามีอดชนิดอะซิงโครไนส์คือสัญญาณ e) เกิด H_{ω} ได้จะต้องมีสัญญาณที่มีคาบคงที่ T_c เข้าไปเพิ่มให้กับสัญญาณ error ที่ได้จากเทคนิคเดลต้ามีอดชนิดอะซิงโครไนส์และจะเห็นได้อย่างชัดเจนในรูปที่ 4.1 สัญญาณที่เข้าไปเพิ่มนั้นจะต้องเป็นสัญญาณโมโนสเตเบิล ดังนั้นสัญญาณ H_{ω} จะเกิดขึ้นที่ e ของรูปที่ 4.1 ซึ่งต่างจาก error ของเทคนิคเดลต้ามีอดแบบอะซิงโครไนส์ที่มีความกว้างฮิสเตอร์รีซิสคงที่ และสามารถเขียนสมการ (4.2) ใหม่ได้เป็น

$$H_{\omega} = \frac{KE [1 - (V_r \omega_r \cos(\omega_r t))^2]}{4f_c K^2 E^2} \quad \dots (4.3)$$

โดยที่ $T_c = 1/f_c$

และถ้าให้ $f_c = Nf_r$... (4.4)

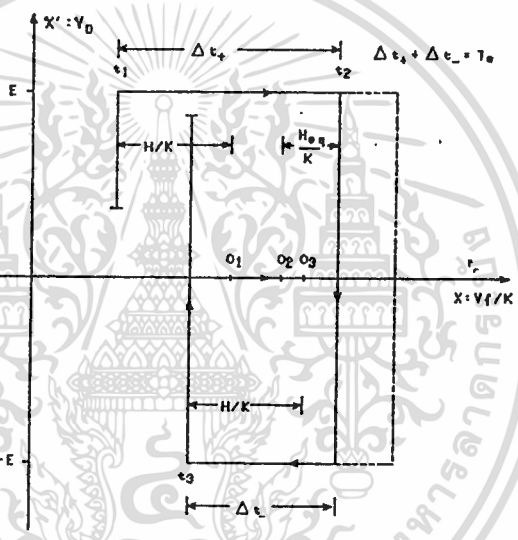
โดยที่ N คือ จำนวนพัลส์โมโนสเตเบิลที่ซิงโครไนส์กับสัญญาณอ้างอิง โดยการสร้างจากระบบ PLL และพัลส์โมโนสเตเบิลจะถูกเพิ่มเข้าไปรวมกับ e เพื่อบังคับให้คาบของพัลส์

วัดมีค่าคงที่ T_0

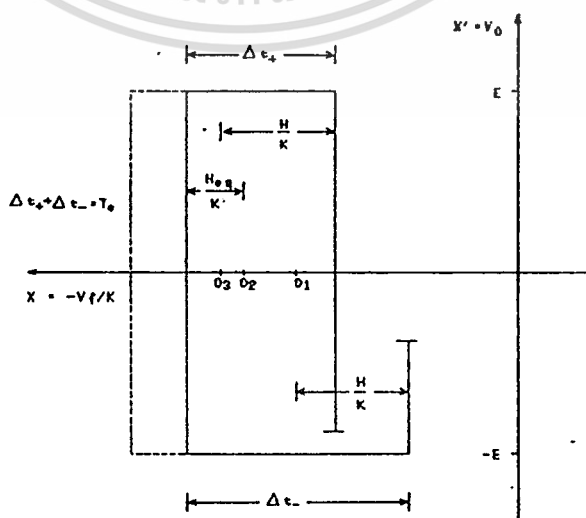
แทนค่าสมการ (4.3) และ (4.4) ลงไปในสมการ (3.15) จะได้เวลาของพัลส์บวก และลบดังนี้

$$\Delta t_+ = \frac{1}{2Nf_r} \left(1 - \frac{V_r \omega_r \cos(\omega_r t)}{KE} \right) \quad \dots(4.5)$$

$$\Delta t_- = \frac{1}{2Nf_r} \left(1 + \frac{V_r \omega_r \cos(\omega_r t)}{KE} \right) \quad \dots(4.6)$$



รูปที่ 4.2(a) แสดงลักษณะการจำกัดคาบเวลาของพัลส์บวกให้ลดลงบน phase plane

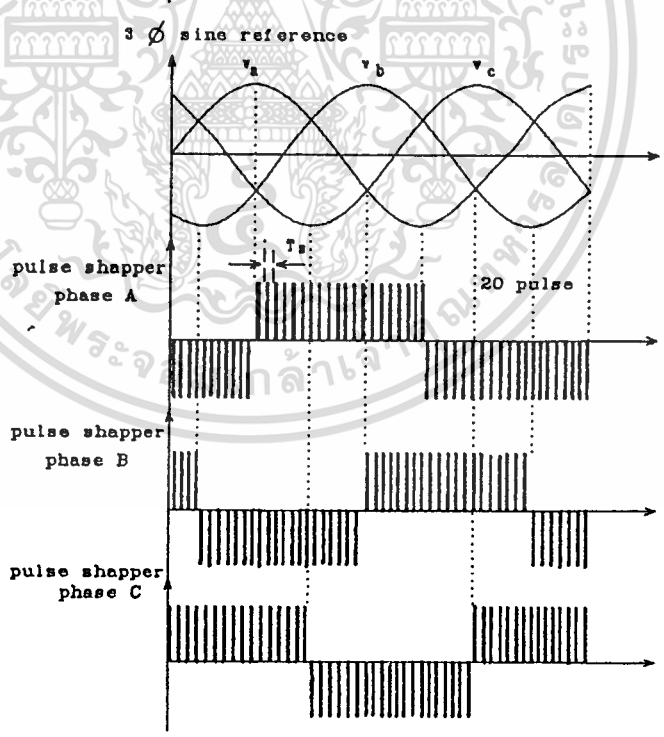


รูปที่ 4.2 (b) แสดงลักษณะการจำกัดคาบเวลาของพัลส์ลบให้ลดลงบน phase plane

4.3 กลไกการชิงโครโนส

จากรูปที่ 4.1 สัญญาณโมโนสเตเบิล(monostable)ได้มาจากระบบ PLL มีความถี่ Nf_r และชิงโครโนสกับสัญญาณอ้างอิงรูปไซน์จะเข้ารวมกับสัญญาณ e_e ซึ่งเป็นสัญญาณ error ของ v_r และ v_e เพื่อที่จะปรับคาบของแต่ละพัลส์ให้มีค่าเท่ากับของรูปที่ 3.13 ซึ่งเป็นรูปคลื่นเคลตต้ามีอคชุนิดของชิงโครโนส พัลส์บวจะมีค่ากว้างมากขึ้นเมื่อสัญญาณอ้างอิงไซน์มีค่าลดลง สำหรับกลไกการชิงโครโนสนั้นการเพิ่มสัญญาณโมโนสเตเบิลเข้าที่ error e_e ทำให้ระยะทางระหว่างจุดศูนย์กลาง (0_e) และจุดที่กำลังพิจารณาของ phase plane มีค่าเป็น H_{uu}/K แทนที่จะเป็น H/K ดังแสดงในรูปที่ 4.2(a) ดังนั้นพัลส์บวที่กว้างจะถูกจำกัดให้มีช่วงคาบเวลาลดลง ในทำนองเดียวกันในขณะที่สัญญาณอ้างอิงไซน์มีค่าเพิ่มขึ้นพัลส์ลบที่มีค่ากว้างจะถูกจำกัดให้ช่วงคาบเวลาน้อยลง ดังแสดงในรูป 4.2(b) ดังนั้นคาบของพัลส์วิดจึงมีค่าคงที่เท่ากับ T_r โดยอาศัยหลักการนี้ก็สามารถกำจัดไม่ให้มีการมอดคูลเลตความถี่เข้ามาในพัลส์วิดมีอคและยังทำให้ระบบสามเฟสชิงโครโนสกันอีกด้วย

4.4 ช่วงจังหวะการเพิ่มสัญญาณโมโนสเตเบิล



รูปที่ 4.3 แสดงช่วงจังหวะของการเพิ่มสัญญาณพัลส์โมโนสเตเบิลของทั้ง 3-เฟส

ในการเพิ่มสัญญาณโมโนสเตเบิลจำนวน N พัลส์เข้ารวมกับ e_e ซึ่งสัญญาณโมโนสเตเบิล

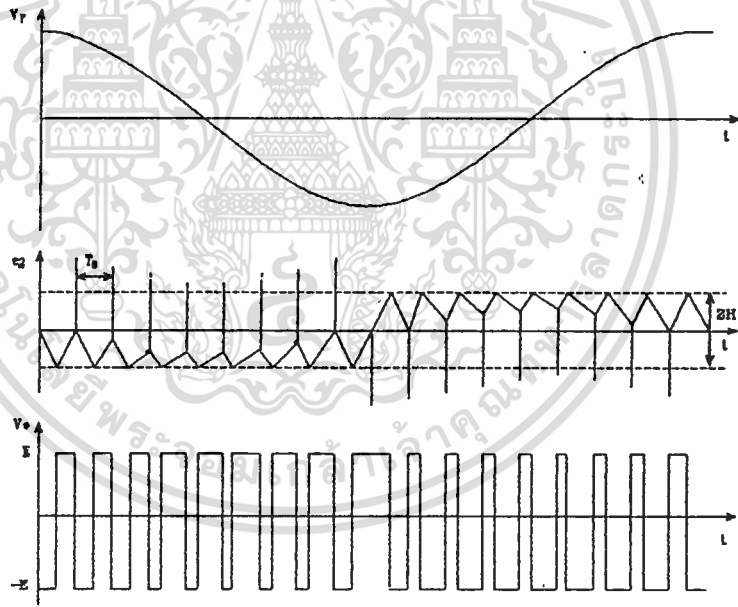
นี้มีทั้งสัญญาณที่เป็นบวกและลบจำเป็นต้องทราบช่วงของการฉีด (injection) สัญญาณโมโนสเตเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ทั้งสองสถานะนี้ เพราะว่าถ้าฉีดสัญญาณโมโนสเตเบิลเข้า e_e ในตำแหน่งที่ไม่เหมาะสมแล้วจะไม่มี

ผลต่อการเปลี่ยนการสวิตช์ของ ฮิสเตอร์รีซิส คอมพาราเตอร์

จากรูปที่ 3.13 ของคลื่นเคลตามือคขบของซิงโครนัสจะสังเกตเห็นว่าพัลส์ลบที่กว้างเกินไปจะเกิดตรงบริเวณสัญญาณไซน์อ้างอิงมีค่าเพิ่มขึ้น หรือค่าความชันของสัญญาณไซน์อ้างอิงมีค่าเป็นบวก ในขณะที่ค่า error จะค่อยๆ ลดลง จึงต้องฉีดสัญญาณโมโนสเตเบิลที่เป็นลบเพื่อเร่งให้ error ที่เกิดขึ้นที่ e_2 ให้ถึงค่าความกว้างฮิสเตอร์รีซิสทางด้านลบ (-H) เร็วขึ้นซึ่งจะทำให้ฮิสเตอร์รีซิสคอมพาราเตอร์เปลี่ยนการสวิตช์จาก -E เป็น +E ทั้งนี้ทำให้คาบของพัลส์ลบแคบลง

ในทำนองเดียวกันพัลส์บวกที่กว้างเกินไปจะเกิดตรงบริเวณสัญญาณไซน์มีค่าลดลง หรือค่าความชันมีค่าเป็นลบ ค่า error จะค่อย ๆ เพิ่มขึ้น ดังนั้นจึงต้องฉีดสัญญาณโมโนสเตเบิลที่เป็นบวกเข้าไปรวมกับ e_1 เพื่อให้เร่ง error ใหม่ที่เกิดขึ้นที่ e_2 มีค่าถึงความกว้างฮิสเตอร์รีซิสทางด้านบวก (+H) เร็วขึ้นทำให้เอาท์พุทของฮิสเตอร์รีซิสคอมพาราเตอร์เปลี่ยนการสวิตช์จาก +E เป็น -E ทั้งนี้ก็จะทำให้คาบเวลาของพัลส์บวกแคบลง ลักษณะสัญญาณ e_2 แสดงในรูปที่ 4.4



รูปที่ 4.4 รูปคลื่นเคลตามือคขบของซิงโครนัสและ error e_2 ที่ได้จากการเพิ่มพัลส์โมโนสเตเบิล

ดังนั้นช่วงจังหวะการฉีดพัลส์โมโนสเตเบิลที่เป็นบวกและลบจำนวน N พัลส์ ที่ซิงโครไนส์กับสัญญาณไซน์อ้างอิงจึงขึ้นอยู่กับ Polarity ของความชันสัญญาณไซน์อ้างอิง โดยถ้าความชันมีค่าเป็นบวกจะฉีดพัลส์โมโนสเตเบิลที่เป็นลบเข้าไปรวมกับ e_1 และถ้าความชันมีค่าเป็นลบจะทำการฉีดพัลส์โมโนสเตเบิลที่เป็นบวกเข้าไปรวมกับ e_1 ส่วนความสูงของพัลส์โมโนสเตเบิลที่ฉีดเข้าไปจะต้องมีความสูงพอเพียงที่จะทำให้ผลรวมของสัญญาณที่เกิดขึ้นที่ e_2 มีค่าถึงความกว้างของฮิสเตอร์รีซิสทั้งทางด้านบวกและลบ ในทางปฏิบัติสัญญาณโมโนสเตเบิลที่เป็นทั้งบวกและลบสำหรับ

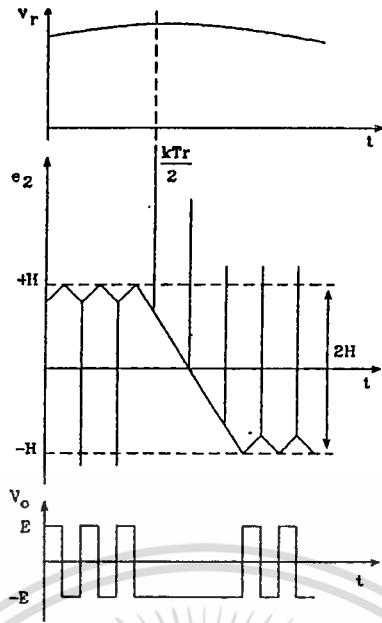
เทคนิคเคลต้ามือคชชนิดซิงโครไนส์ 3-4 นี้ได้จากการตรวจจับความชันของสัญญาณไซน์อ้างอิงโดยอาศัยความสัมพันธ์ระหว่างสัญญาณไซน์อ้างอิงทั้ง 3-4 ดังนั้นลักษณะของพัลส์โมโนสเตเบิลที่ได้และช่วงจังหวะการติดแสดงในรูปที่ 4.3

4.5 การขาดหายของไซเคิลการสวิตช์สำหรับการเปลี่ยนกลไกซิงโครไนส์

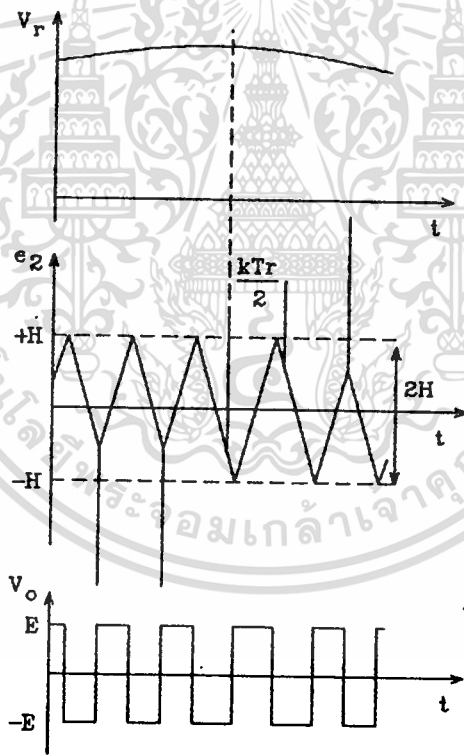
ในช่วงเวลาที่ความชันของสัญญาณอ้างอิงรูปไซน์เปลี่ยนเครื่องหมาย (จากบวกไปลบหรือจากลบไปบวก) จะทำให้สัญญาณโมโนสเตเบิลเปลี่ยน Polarity ด้วย ในขณะที่สัญญาณโมโนสเตเบิลที่เพิ่มเข้าไปจะไม่มีผลที่จะทำให้ฮิสเตอร์รีซิสคอมพารเตเตอร์สับเปลี่ยนระดับแรงดันสวิทช์ จึงทำให้พัลส์สวิทช์ที่ควรจะเกิดหายไป แต่จะเกิดพัลส์สวิทช์ที่ไม่ต้องการขึ้นแทน จากรูปที่ 4.5 พัลส์โมโนสเตเบิลที่มี polarity เป็นบวกจะถูกเพิ่มเข้าไปในขณะที่ความชันของสัญญาณไซน์เปลี่ยน Polarity จากบวกเป็นลบ สัญญาณโมโนสเตเบิลที่เป็นบวกเพิ่มเข้าไปนี้เพื่อจำกัดให้พัลส์ลบของสัญญาณสวิทช์มีค่าลดลง แต่ในขณะนั้นสัญญาณ e_2 กำลังเปลี่ยนค่าจากขอบเขตบนของฮิสเตอร์รีซิส (+H) ลดลงสู่ขอบเขตล่างของฮิสเตอร์รีซิส (-H) และสัญญาณ v_o มีสถานะ -E การเพิ่มโมโนสเตเบิลบวกเข้าไปในขณะนี้จะไม่มีผลทำให้ v_o เปลี่ยนสถานะเป็น +E ได้เลยเพราะสัญญาณโมโนสเตเบิลบวกที่เพิ่มเข้าไปนี้ไม่ได้เป็นการเร่งสัญญาณ e_2 ให้ถึงค่า -H จึงจะทำให้มีการเปลี่ยนการสวิตช์ ดังนั้นการเปลี่ยน Polarity ของสัญญาณโมโนสเตเบิลจากลบมาเป็นบวกในกรณีนี้ จึงทำให้พัลส์ลบของสัญญาณสวิทช์กว้างเสมือนกับเป็นพัลส์ของเคลต้ามือคชซิงโครไนส์ หลังจากทีพัลส์บวกได้ขาดหายไปจนสัญญาณ e_2 มีค่าเท่ากับ -H จึงทำให้ฮิสเตอร์รีซิสคอมพารเตเตอร์สวิตช์ไปที่ +E หลังจากนั้นการสวิตช์ก็จะเกิดกลไกซิงโครไนส์กับสัญญาณโมโนสเตเบิลตามปกติ

อีกลักษณะหนึ่งในช่วงการเปลี่ยน Polarity ของความชันสัญญาณอ้างอิงไซน์และสัญญาณโมโนสเตเบิล จะทำให้พัลส์โมโนสเตเบิลที่เพิ่มเข้าไปไม่อยู่ในตำแหน่งที่เหมาะสม จึงไม่มีผลต่อสัญญาณ e_2 ที่จะถูกเร่งให้ถึงค่า -H หรือ +H ในลักษณะการบังคับ ดังนั้นในช่วงนี้สัญญาณ e_2 จะมีลักษณะเปลี่ยนอย่างธรรมชาติของการเปลี่ยนค่าจาก +H ไปสู่ -H และจาก -H ไปสู่ +H อีกครั้งหนึ่งทำให้ครบรอบการสวิตช์พอดี และถือได้ว่าเป็นการออสซิลเลตด้วยความถี่ธรรมชาติของระบบซึ่งมีค่า $f_n = KE/4H$ ทำให้ในช่วงนี้มีการขาดหายของการซิงโครไนส์กับระบบ หลังจากผ่านตำแหน่งนี้ไปแล้วก็จะเกิดการซิงโครไนส์ตามปกติ ดังแสดงในรูปที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงการขาดหายของไซเคิลการสวิตช์ในขณะที่เปลี่ยนกลไกซิงโครไนส์



รูปที่ 4.6 แสดงการสูญเสียกลไกซิงโครไนส์ในขณะที่เปลี่ยนทิศความชันของสัญญาณไซน์อ้างอิงจากการขาดหายไปของพัลส์ในปรากฏการณ์ทั้งสองลักษณะนี้ จะทำให้ผลของอาร์โมนิคส์มีความคลาดเคลื่อนจากที่ควรจะเป็น แต่ถ้าจะไม่ให้มีปรากฏการณ์สองลักษณะนี้ อัตราส่วนความถี่ของสัญญาณโมโนสเตเบิลต่อความถี่อ้างอิงไซน์หรือค่า N จะต้องมีค่าสูง ๆ

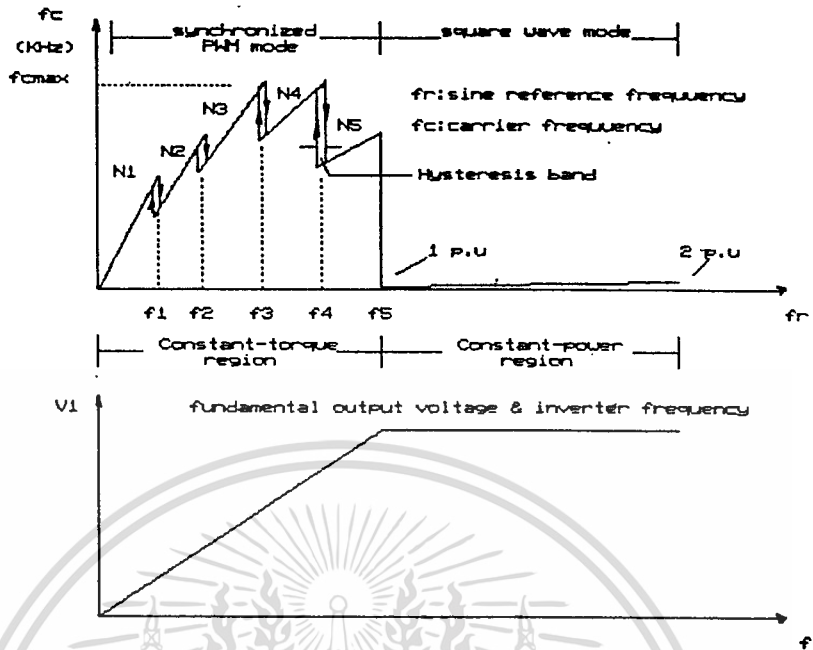
4.6 การเปลี่ยนเกียร์แบบซิงโครนัสอย่างอัตโนมัติ

เทคนิคเคลต้ามืดชนิดซิงโครนัสโดยใช้ PLL นี้ยังสามารถนำไปใช้ได้กับการเปลี่ยนเกียร์ของจำนวนพัลส์ PWM แบบซิงโครนัสอย่างอัตโนมัติดังได้กล่าวมาแล้วในหัวข้อ 2.5.1 จุดประสงค์ของการเปลี่ยนเกียร์ของเทคนิคเคลต้ามืดชนิดซิงโครนัสที่เสนอนี้ ก็เพื่อที่จะพยายามรักษาให้ พัลส์ PWM มีคาบคงที่ตลอดย่านการปรับความถี่อินเวอร์เตอร์และที่สำคัญก็เพื่อจำกัดขอบเขตความถี่สวิทช์ของอุปกรณ์สวิทช์ให้อยู่ในขอบเขตที่เหมาะสม เพื่อต้องการลดการสูญเสียของอุปกรณ์สวิทช์และคำนึงถึงผลของฮาร์โมนิก โดยทั่วไปของเทคนิคเปลี่ยนเกียร์ ที่ความถี่ของอินเวอร์เตอร์ต่ำจะกำหนดให้จำนวนพัลส์ต่อครึ่งไซเคิลสูง และเมื่อความถี่ของอินเวอร์เตอร์สูงขึ้นจะให้จำนวนพัลส์ลดลง ในย่านความถี่ต่ำฮาร์โมนิกส์จะมีผลมากต่อมอเตอร์เพราะลิกเกจรีแอกแตนซ์ของมอเตอร์ไม่สามารถกรองฮาร์โมนิกส์อันดับต่ำออกได้ง่าย ซึ่งจะทำให้ทอร์คลดลงต่ำกว่าปกติ ดังนั้นจึงต้องกำหนดให้จำนวนพัลส์ PWM มีค่าสูง ส่วนในขณะที่ความถี่สูงลิกเกจรีแอกแตนซ์สามารถกรองฮาร์โมนิกส์อันดับต่ำออกได้ง่าย ดังนั้นจึงไม่จำเป็นต้องให้จำนวนพัลส์ PWM มีค่าสูงควรจะให้มีความต่ำ เพื่อที่จะได้ลดการสูญเสียเนื่องจากการสวิทช์

สำหรับเทคนิคเคลต้ามืดซิงโครนัสที่เสนอนี้มีการใช้พัลส์โมโนสเตเบิลเป็นตัวกำหนดคาบของพัลส์ PWM ดังนั้นการใช้จำนวนพัลส์โมโนสเตเบิลที่มีการเปลี่ยนเกียร์จะทำให้มีการเปลี่ยนพัลส์ PWM ด้วย จำนวนพัลส์โมโนสเตเบิลที่เลือกให้มี 5 ค่า ได้แก่ N_1, N_2, \dots, N_5 โดยที่ $N_1 > N_2 > \dots > N_5$ โหมดของการเปลี่ยนจำนวนพัลส์คลื่น PWM และลักษณะแรงดันมูลฐานในทางอุดมคติแสดงในรูปที่ 4.6 ที่ตำแหน่งการเปลี่ยนเกียร์หรือที่ตำแหน่งความถี่วิกฤติ (f_1, f_2, \dots, f_5) จำเป็นต้องมีการสร้างฮิสเตอร์ริซิสแบนด์ของความถี่ด้วย เพื่อให้ในขณะที่เปลี่ยนเกียร์เป็นไปอย่างราบเรียบ ปกติแล้วที่ตำแหน่งความถี่วิกฤติเหล่านี้อินเวอร์เตอร์สามารถทำงานได้ 2 ลักษณะของค่า N ที่อยู่ติดกันซึ่งจะให้แรงดันมูลฐานเท่ากันแต่จำนวนพัลส์ไม่เท่ากัน ปกติแล้วที่ตำแหน่งวิกฤตินี้ในวงจรอิเล็กทรอนิกส์จะใช้การตรวจจับความถี่ในลักษณะของลอจิก ดังนั้นจึงไม่สามารถควบคุมให้อินเวอร์เตอร์มีการทำงานที่ค่า N ค่าใดค่าหนึ่งของค่าที่อยู่ติดกันนี้อาจทำให้เอาท์พุทมีการเปลี่ยนไปเปลี่ยนมาเนื่องจากการทำงานใน 2 ลักษณะดังกล่าวซึ่งจะทำให้ระบบไม่เสถียรถ้ามีการสร้างแถบฮิสเตอร์ริซิสแล้วจะไม่เกิดปัญหานี้ จากรูปที่ 4.7 จะเห็นว่าที่ตำแหน่งความถี่วิกฤติจะมีทิศของลูกศรกำกับไว้ซึ่งหมายถึงเส้นทางของการเปลี่ยนความถี่ของอินเวอร์เตอร์ให้มีความสูงขึ้น หรือ ให้มีความ

ลดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงความสัมพันธ์ระหว่างความถี่สวิซิ่งและแรงดันมูลฐาน กับความถี่อินเวอร์เตอร์ในขณะที่มีการเปลี่ยนเกียร์ของพัลส์ PWM

4.7 การวิเคราะห์อาร์มีนิกส์ของเทคนิคเดลต้ามีอดแบบซิงโครนัล

จากสมการที่ 4.5 และ 4.6 สามารถเขียนใหม่ได้คือ

$$\Delta t_+ = \frac{T}{2} [1 - M \sin(\omega_r t)] \quad \dots (4.7)$$

$$\Delta t_- = \frac{T}{2} [1 + M \sin(\omega_r t)] \quad \dots (4.8)$$

เราสามารถกำหนดให้ดัชนีของการมีอด (modulation index) ได้ดังนี้

$$M = \frac{V_r \omega_r}{KE} \quad \dots (4.9)$$

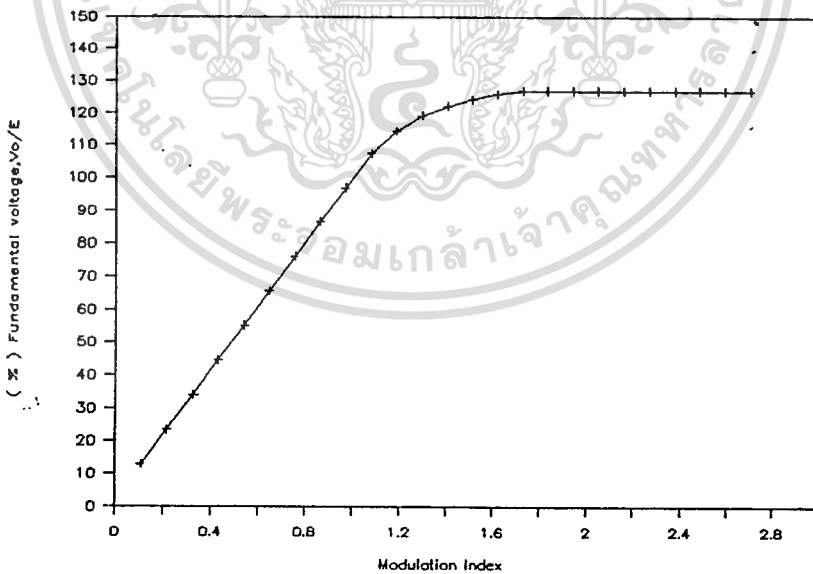
จากสมการ (4.9) จะเห็นว่าดัชนีของการมีอดของเทคนิคเดลต้ามีอดจะขึ้นอยู่กับค่าของ
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ขนาดแรงดันของสัญญาณไซน์อ้างอิง (V_r) ความถี่ของสัญญาณไซน์อ้างอิง (ω_r) ค่าคงที่ของอิน

ดีเกรเตอร์ (K) และระดับสัญญาณสวิทช์ของ v_o (E) ซึ่งแตกต่างจากดัชนีของการมอดของเทคนิค SPWM ที่ขึ้นอยู่กับค่าอัตราส่วนของขนาดแรงดันของสัญญาณไซน์อ้างอิงและสัญญาณคลื่นสามเหลี่ยม

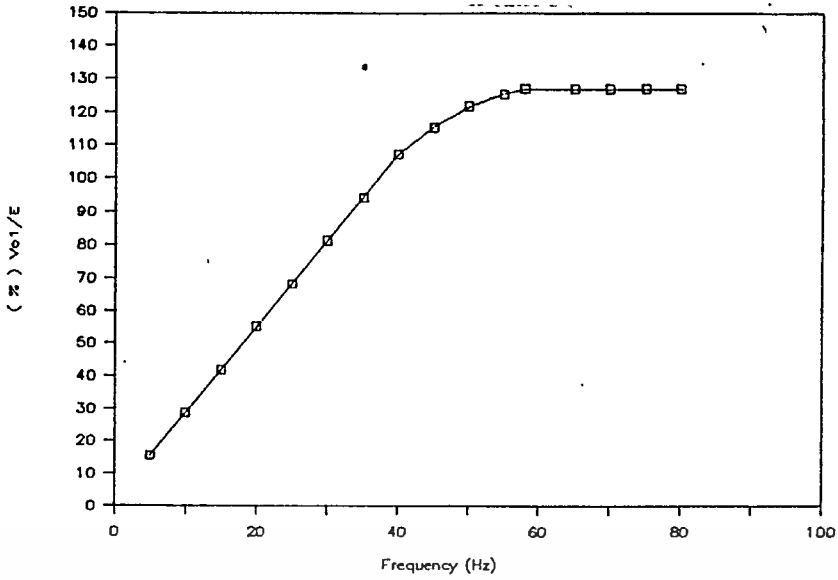
ถ้ากำหนดให้ base angular frequency $\omega_b = \frac{KE}{V_r}$... (4.10)

ดังนั้นจากสมการที่ (4.9) base modulation index $M_b = \frac{V_r \omega_b}{KE}$... (4.11)

ในการวิเคราะห์ความถี่สเปกตรัมของเทคนิคซิงโครไนส์นี้ สามารถใช้หลักการของการกระจายอนุกรมฟูเรียร์ 2 ตัวแปร [20] คือใช้ตัวแปรความถี่สวิทช์และความถี่สัญญาณไซน์อ้างอิงซึ่งจะเป็นการวิเคราะห์ที่ยุ่งยากมาก แต่อย่างไรก็ตามการใช้วิธีการวิเคราะห์โดยใช้อนุกรมฟูเรียร์แบบทั่วไปคำนวณหาโมเมนต์ก็สามารถ อธิบายพฤติกรรมของความสัมพันธ์ระหว่างแรงดันมูลฐานกับดัชนีของการมอด ความสัมพันธ์ระหว่างแรงดันมูลฐานกับความถี่ของอินเวอร์เตอร์ ตลอดจนการเกิดสเปกตรัมได้เป็นอย่างดี



รูปที่ 4.8 แสดงผลการคำนวณความสัมพันธ์ระหว่าง ดัชนีการมอดและแรงดันมูลฐาน



รูปที่ 4.9 แสดงผลการคำนวณความสัมพันธ์ระหว่างแรงดันมูลฐานและความถี่อินเวอร์เตอร์ จากผลการคำนวณและวิเคราะห์ฮาร์โมนิกส์สามารถสรุปได้ดังนี้

1. $M < M_b$ คำนีของการมอดจะเป็นส่วนโดยตรงกับแอมพลิจูดขององค์ประกอบมูลฐาน และจะมีค่าเท่ากับ EM ซึ่งก็จะหมายความว่าแรงดันมูลฐานจะเป็นสัดส่วนโดยตรงกับความถี่ของสัญญาณไซน์อ้างอิงตามสมการ $M = \frac{V_r \omega_r}{KE}$ โดยที่ V_r, K, E จะต้องมีค่าคงที่

ดังนั้นคุณสมบัติของเทคนิคนี้เมื่อมีการเปลี่ยนความถี่ของอินเวอร์เตอร์ ในย่านจาก 0 Hz ถึงความถี่กำหนดจะทำให้อัตราส่วนแรงดันมูลฐานต่อความถี่มีค่าคงที่ โดยไม่ต้องมีการควบคุมทั้งแอมพลิจูดและความถี่ของสัญญาณไซน์อ้างอิงให้มีอัตราส่วนคงที่เพื่อที่จะให้ได้คุณสมบัติดังกล่าวอย่างเช่นเทคนิค SPWM ทำให้การควบคุมง่ายขึ้นว่าเป็นข้อดีสำหรับเทคนิคเดลต้ามอดนี้

2. $M > M_b$ แอมพลิจูดขององค์ประกอบมูลฐาน จะไม่มีความสัมพันธ์เป็นเชิงเส้นกับค่านีของการมอดหรือความถี่ของสัญญาณไซน์อ้างอิงอย่างเช่นในกรณี $M < M_b$ แต่จะมีลักษณะโค้งจนเข้าใกล้ค่า $4E/\pi$ ซึ่งจะเป็นการเปลี่ยนโหมดจาก PWM ไปสู่โหมดคลื่นสแควร์

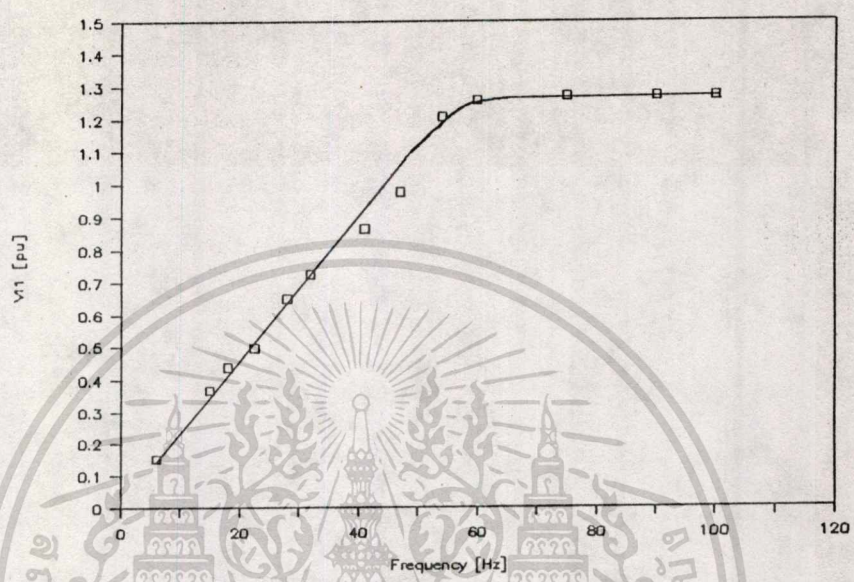
3. องค์ประกอบของฮาร์โมนิกส์จะเกิดขึ้นรอบๆข้างของตำแหน่งความถี่สวิทซ์ (ω_c) และตำแหน่งความถี่ที่เป็นผลคูณของความถี่สวิทซ์ ($m\omega_c$) ซึ่งจะเห็นได้อย่างชัดเจนในรูปถ่ายของกลุ่มสเปกตรัมที่ได้จากการทดลองในหัวข้อต่อไป

4. จะใช้จำนวนพัลส์โมโนสเตเบิลมีค่าสูงขึ้นสำหรับความถี่สัญญาณไซน์อ้างอิงในย่านค่าต่ำเพื่อที่จะให้องค์ประกอบฮาร์โมนิกส์รอบๆข้าง (side bands) เกิดขึ้นในย่านความถี่สูง ในขณะที่ความถี่ของสัญญาณไซน์อ้างอิงมีค่าสูงขึ้นจะต้องใช้จำนวนพัลส์ของโมโนสเตเบิลมีค่าน้อยลง
 ไม่ว่าจะ เพื่อที่จะให้ความถี่สวิทซ์อยู่ในขอบเขตที่กำหนดต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.8 ผลการทดลอง

4.8.1 ลักษณะความสัมพันธ์ระหว่างแรงดันมูลฐานและความถี่

ทำการทดลองวัดแรงดันมูลฐานโดยใช้สเป็คตรัมอานาไลเซอร์ของรูปคลื่นสวิทซ์ingleเซลล์ที่มีอัตราซิงโครนัสแสดงผลในกราฟรูปที่ 4.10 ซึ่งให้ผลใกล้เคียงกับผลการคำนวณทางทฤษฎี

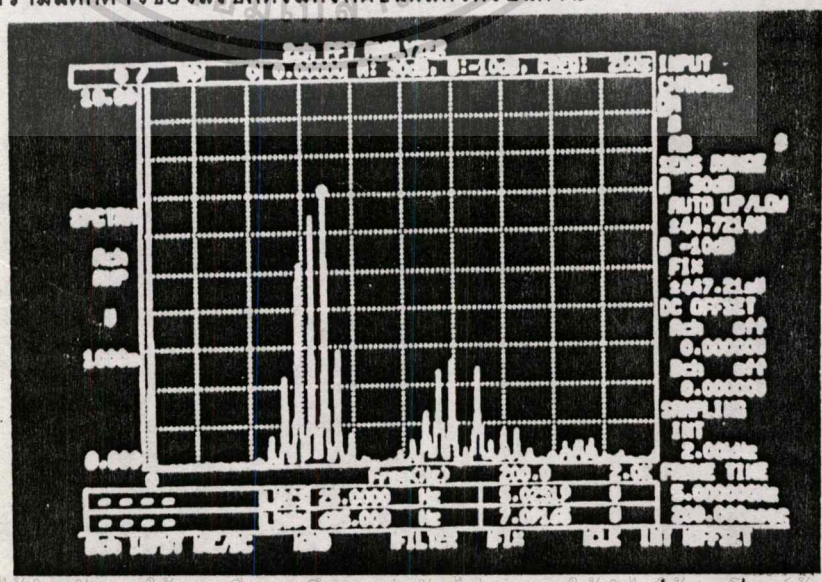


รูปที่ 4.10 แสดงผลการทดลองของความสัมพันธ์ระหว่างแรงดันมูลฐานและความถี่

4.8.2 สเป็คตรัมของรูปคลื่นเซลล์ที่มีอัตราซิงโครนัสและซิงโครนัสที่มีพารามิเตอร์เดียวกัน

เดียวกัน

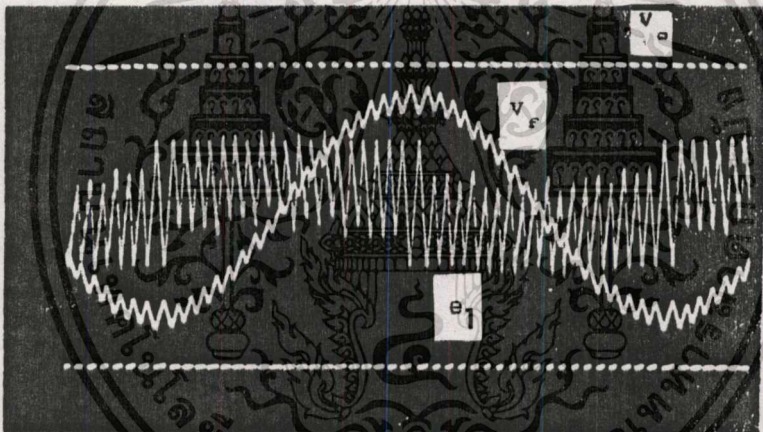
วงจรเซลล์ที่มีอัตราซิงโครนัสและซิงโครนัสที่ใช้ทดลองจะใช้ค่าพารามิเตอร์เดียวกัน เพื่อเปรียบเทียบความแตกต่างของสเป็คตรัมที่เกิดขึ้นผลที่ได้เป็นดังนี้



รูปที่ 4.11(b) แสดงสเป็คตรัมของเซลล์ที่มีอัตราซิงโครนัสและความถี่ 25 Hz

จากรูปที่ 4.11 และ 4.12 จะเห็นว่ากลุ่มสเปกตรัมกลุ่มแรกของเตลตำมีอดชนิดซิงโครนัสเกิดขึ้นที่ตำแหน่งสูงกว่ากลุ่มแรกของเตลตำมีอดชนิดอะซิงโครนัส สเปกตรัมกลุ่มที่ 2 ของเตลตำมีอดอะซิงโครนัสจะปรากฏให้เห็นใกล้กับกลุ่มแรก ส่วนกลุ่มที่ 2 ของเตลตำมีอดชนิดซิงโครนัสจะอยู่ห่างจากกลุ่มแรกออกไปอีกซึ่งไม่ปรากฏให้เห็น ขนาดของแรงดันมูลฐานและอาร์โมนิกส์ทั้งของเตลตำมีอดชนิดอะซิงโครนัสและซิงโครนัสจะมีค่าใกล้เคียงกัน นอกจากนี้ตำแหน่งของอาร์โมนิกส์ที่มีขนาดสูงที่สุดจะเกิดขึ้นที่ความถี่ของการสวิตซิง (ω_c) และจะมีอาร์โมนิกส์เกิดบริเวณรอบข้างรอบข้าง (side band) ซึ่งตรงกับทฤษฎีที่ได้ทำการวิเคราะห์ จากลักษณะของกลุ่มสเปกตรัมที่แสดงนี้ จึงสามารถสรุปได้ว่า การลดทอนองค์ประกอบอาร์โมนิกส์อันดับต่ำของเตลตำมีอดชนิดซิงโครนัสดีกว่าของเตลตำมีอดชนิดอะซิงโครนัสที่มีพารามิเตอร์เดียวกัน

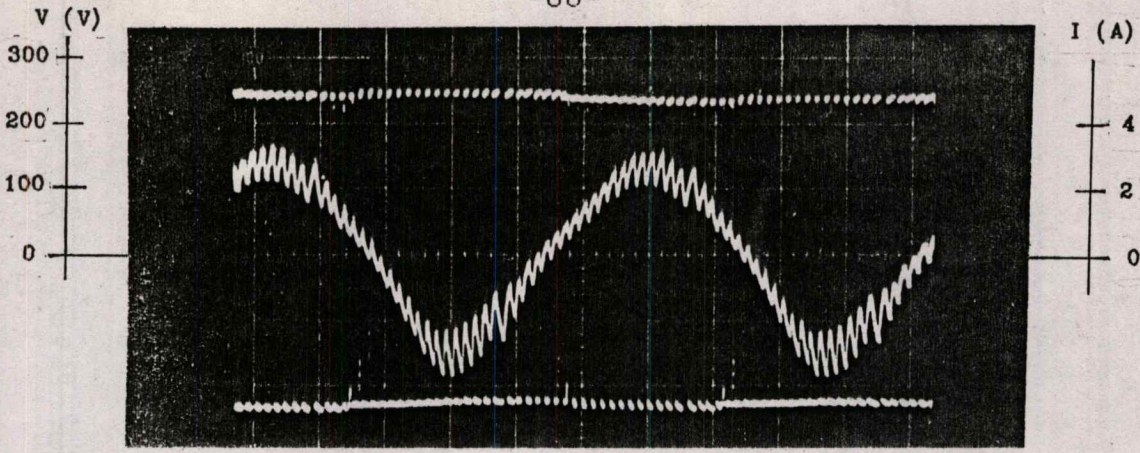
4.8.3 รูปคลื่นของเตลตำมีอดชนิดซิงโครนัส



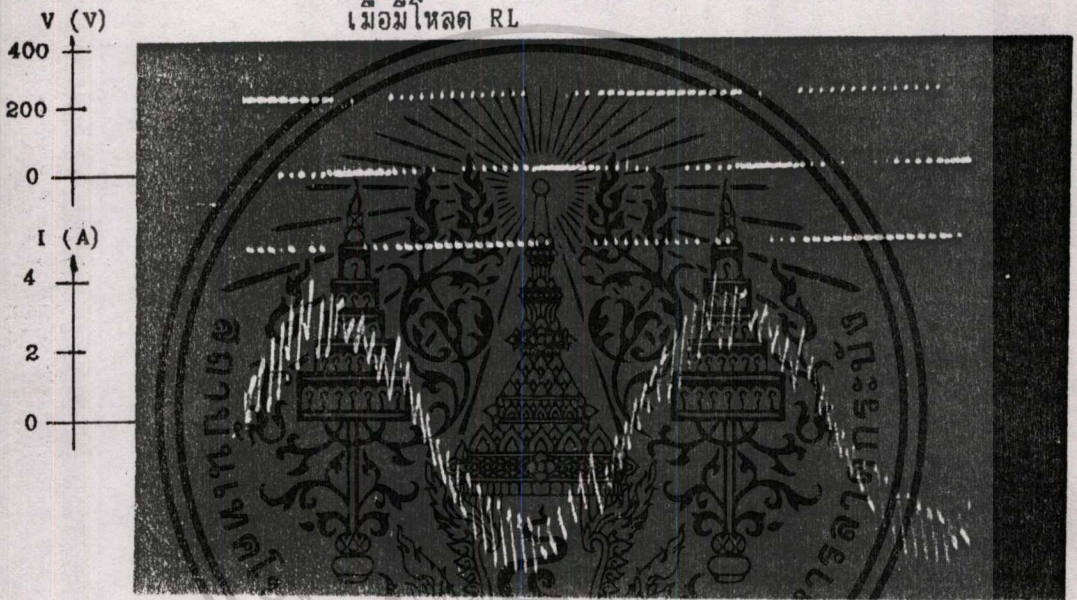
รูปที่ 4.13 แสดงรูปคลื่นสัญญาณ error, สัญญาณสวิตซิง, และสัญญาณเตลตำมีอด

4.8.4 รูปคลื่นของแรงดันและกระแสทางด้านเอาต์พุทของอินเวอร์เตอร์ 1- ϕ และ 3- ϕ แบบเตลตำมีอดชนิดซิงโครนัส ที่โหลดต่างๆ

ได้ทำการทดลองนำสัญญาณเตลตำมีอดซิงโครนัสไปใช้กับอินเวอร์เตอร์เพื่อทดสอบกับโหลดต่างๆ ได้ผลดังนี้



รูปที่ 4.14 แสดงแรงดันและกระแสทางด้านเอาต์พุทของอินเวอร์เตอร์ 1- ϕ เมื่อมีโหลด RL



รูปที่ 4.15 แสดงแรงดันและกระแสทางด้านเอาต์พุทของอินเวอร์เตอร์ 3- ϕ เมื่อทดสอบกับมอเตอร์ ที่ความถี่ 50 Hz

4.9 สรุป

ในบทนี้ได้อธิบายหลักการสร้างเทคนิคเคลื่อนที่มอดชดซึ่งโครนส์โดยใช้ระบบเฟสล็อคคัลป์ ซึ่งได้แปรความหมายของการควบคุมซึ่งโครนส์นี้มาจากระบบเคลื่อนที่มอดชดซึ่งโครนส์ เพื่อให้อยู่ในรูปของวงจรควบคุมเพื่อใช้กับ 3- ϕ PWM อินเวอร์เตอร์ ซึ่งจะเป็นการแก้ปัญหาความไม่สมดุลย์ของแรงดันระหว่างไลน์ที่มักเกิดขึ้นกับ PWM ชนิดชดซึ่งโครนส์ทั่วไป ในการสร้างนี้ได้ใช้ฟิลล์โมโนสเตเบิลที่ได้จากระบบ PLL เพิ่มให้กับเคลื่อนที่มอดชดเลเตอร์ชนิดชดซึ่งโครนส์ ทำให้ระบบมีการชดซึ่งโครนส์กัน นอกจากนี้ยังได้วิเคราะห์คุณสมบัติของเทคนิคนี้ในรูปของสมการคณิตศาสตร์พร้อมทั้งคำนวณผลโดยใช้คอมพิวเตอร์ และมีการทดลองซึ่งให้ผลใกล้เคียงกัน คุณสมบัติที่ได้นี้เหมาะกับการนำไปใช้กับ 3- ϕ PWM อินเวอร์เตอร์เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำ

บทที่ 5

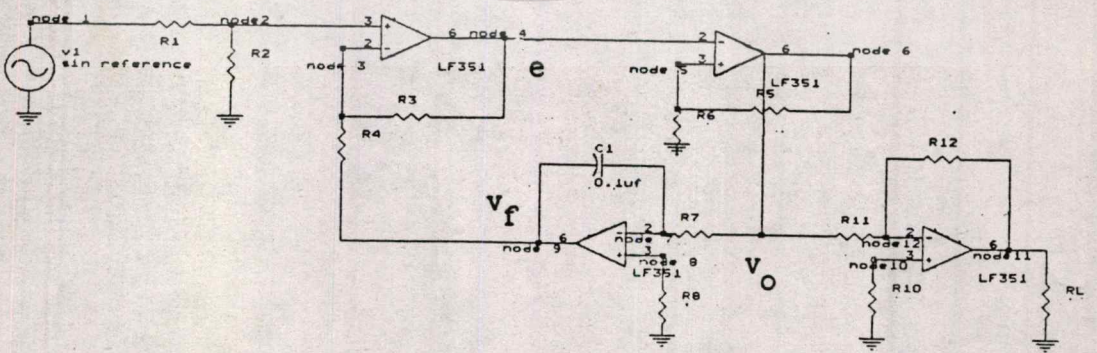
การซิมูเลตวงจรรควบคุมและวงจรถ้าลังอินเวอร์เตอร์ของเทคนิคเคลต้ามืดแบบชิ่งโครนัล และชิ่งโครนัลด้วยคอมพิวเตอร์

5.1 บทนำ

ในบทนี้จะเสนอการซิมูเลตทางดิจิตอล(digital simulation)ด้วยโปรแกรมคอมพิวเตอร์ของวงจรรควบคุมเทคนิคเคลต้ามืดแบบชิ่งโครนัลและชิ่งโครนัล โดยในบทที่ 3และบทที่ 4 นั้นได้กล่าวอย่างละเอียดถึงการวิเคราะห์เทคนิคการมอดคูลเลตแบบเคลต้ามืดทั้ง 2 ชนิด และจะใช้หลักการเหล่านั้นออกแบบวงจรรควบคุมแล้วตรวจสอบผลด้วยการซิมูเลต การซิมูเลตผลด้วยคอมพิวเตอร์นี้ก็เพื่อแสดงความแตกต่างของรูปคลื่นเคลต้ามืดชนิดชิ่งโครนัล และชิ่งโครนัลให้เห็นอย่างชัดเจน และเพื่อแสดงการเปลี่ยนแปลงของรูปคลื่นเคลต้ามืดเมื่อค่าพารามิเตอร์ของวงจรเปลี่ยนไป นอกจากนี้ยังมีการซิมูเลตวงจรถ้าลังแบบกึ่งบริดจ์และบริดจ์ของอินเวอร์เตอร์สามเฟส เพื่อทดสอบการทำงานของวงจรถ้าลังที่ได้ออกแบบ

5.2 ความแตกต่างระหว่างเทคนิคเคลต้ามืดแบบชิ่งโครนัลและชิ่งโครนัล

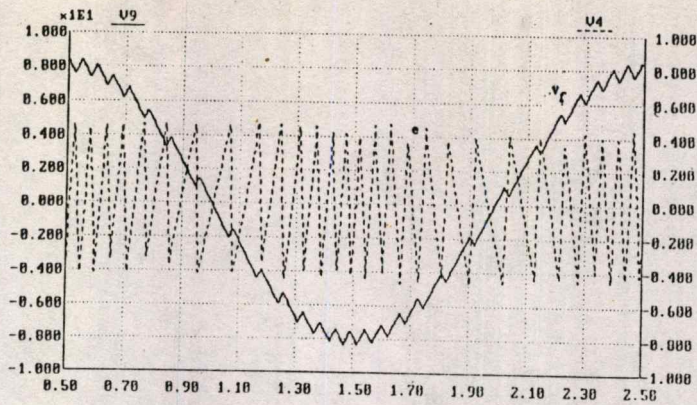
จากการวิเคราะห์หลักการเคลต้ามืดชนิดชิ่งโครนัลในหัวข้อ 3.5 และหลักการเคลต้ามืดชนิดชิ่งโครนัลในหัวข้อ 4.2 เราสามารถนำแผนภาพบล็อกจากรูปที่ 3.12 และรูปที่ 4.1 มาสร้างวงจรถ้าลังอินเวอร์เตอร์และซิมูเลตผลด้วยโปรแกรมคอมพิวเตอร์ เพื่อแสดงรูปคลื่นเคลต้ามืดชนิดชิ่งโครนัลและชิ่งโครนัลได้ดังนี้



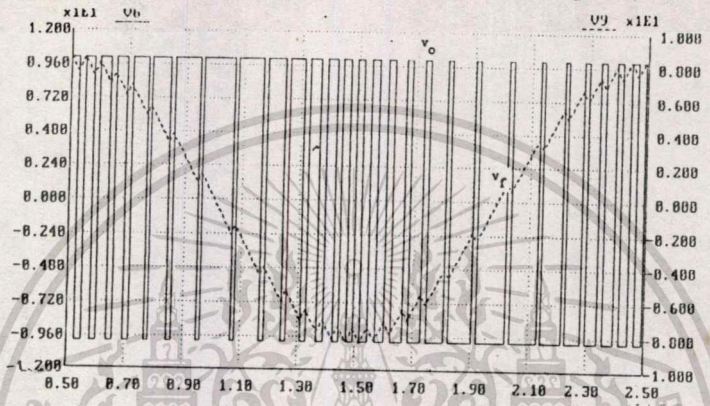
ASYNCHRONIZED DM PWM INVERTER CIRCUIT

รูปที่ 5.1(a) วงจรถ้าลังของเคลต้ามืดชนิดชิ่งโครนัล

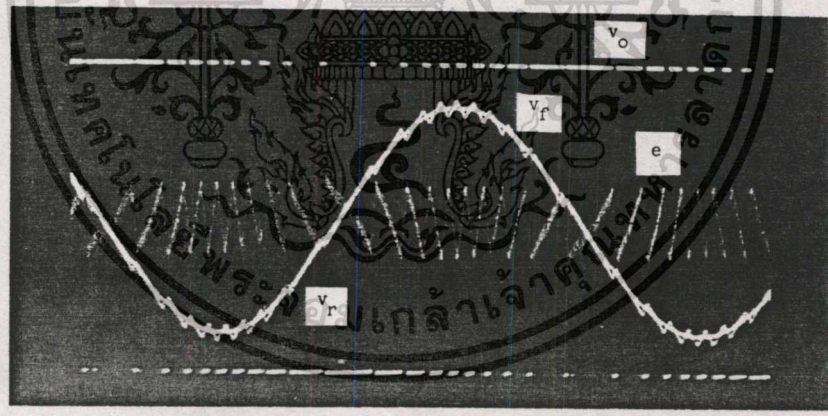
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 (b) สัญญาณ v_g และ v_f ที่ได้จากการซุ่มเลตที่ความถี่ 50 Hz

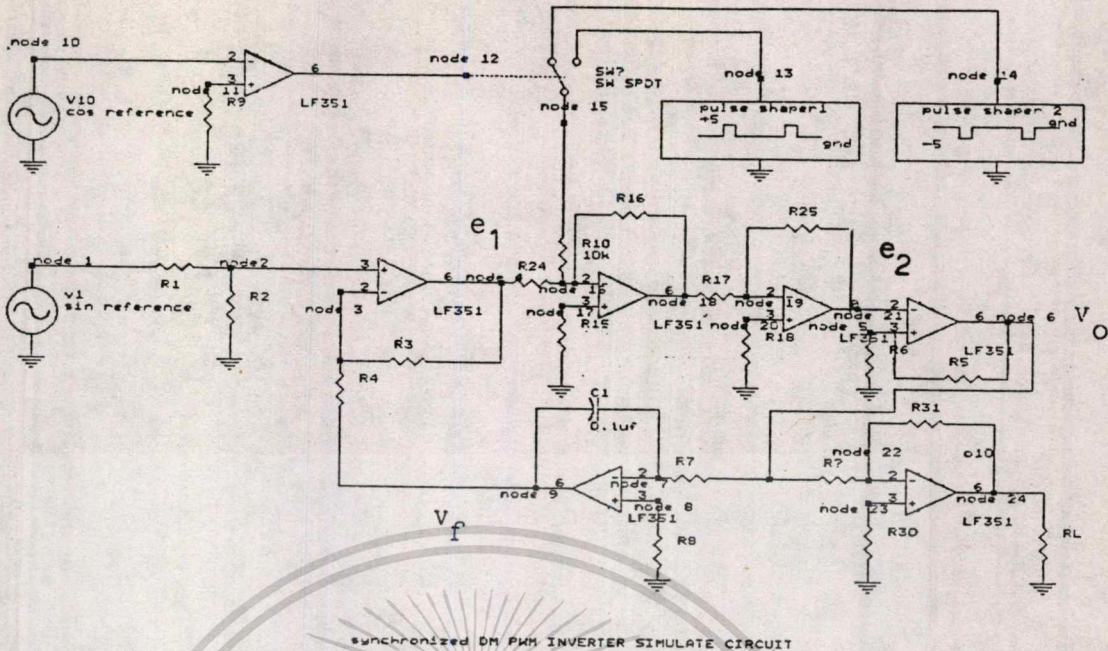


รูปที่ 5.1 (c) สัญญาณสวิตชิง v_o และ v_f ที่ได้จากการซุ่มเลตที่ความถี่ 50 Hz



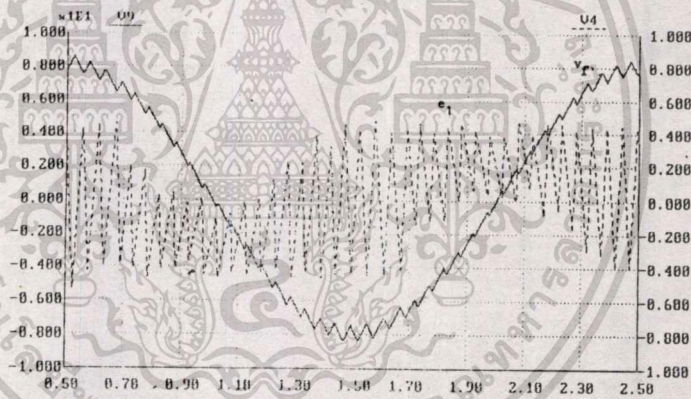
รูปที่ 5.1 (d) ผลการทดลองแสดงสัญญาณ e และ v_f ที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

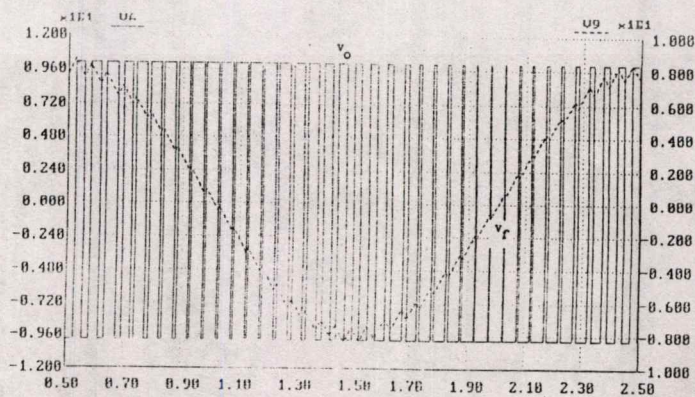


synchronized DM PWM INVERTER SIMULATE CIRCUIT

รูปที่ 5.2(a) วงจรซิมูเลชันของอินเวอร์เตอร์ตามเทคนิคซิงโครไนส์

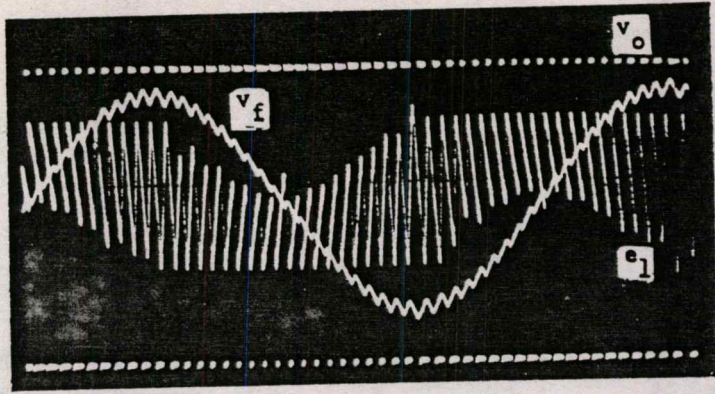


รูปที่ 5.2(b) สัญญาณ e_1 และ v_f ที่ได้จากการซิมูเลชันที่ความถี่ 50 Hz



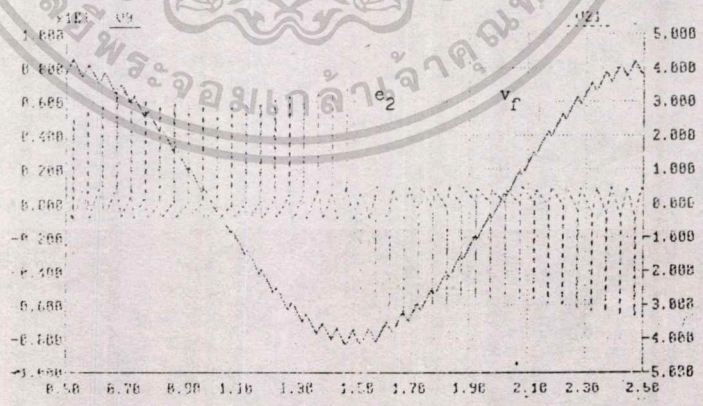
รูปที่ 5.2(c) สัญญาณ v_o และ v_f ที่ได้จากการซิมูเลชันที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2(d) ผลการทดลองแสดงสัญญาณ v_o , v_f , e_1 ที่ความถี่ 50 Hz

ในรูปที่ 5.1 และรูปที่ 5.2 จะพบความแตกต่างระหว่างเตลต้ามีอดชนิดอะซิงโครนัส และซิงโครนัสได้อย่างชัดเจน กล่าวคือในรูป 5.1(b) เป็นผลของสัญญาณเตลต้ามีอดชนิดอะซิงโครนัส สัญญาณ e_1 ให้ขอบเขตความกว้างฮิสเตอร์รีซิสคิงที่ H ส่วนคาบของพัลส์วิตช์จะไม่คงที่แต่จะ สอดคล้องกับสมการที่ 3.17 ส่วนในรูปที่ 5.2(b) เป็นผลของสัญญาณเตลต้ามีอดชนิดซิงโครนัส สัญญาณ e_1 จะให้ขอบเขตความกว้างฮิสเตอร์รีซิสคิงที่ H_{sync} ส่วนคาบเวลาของพัลส์วิตช์ค่า คงที่สอดคล้องกับสมการที่ 4.3 ในรูปที่ 5.1(d) และรูปที่ 5.2 (d) เป็นผลของสัญญาณ v_o , v_f และ e_1 ใน ในกรณีของเตลต้ามีอดแบบอะซิงโครนัสและซิงโครนัสตามลำดับที่ได้จากการทดลองซึ่ง จะให้ผลที่ได้เหมือนกับการซิมูเลตด้วยคอมพิวเตอร์ และในรูปที่ 5.2(e) ได้แสดงผลการซิมูเลต สัญญาณ e_2 ของรูปที่ 4.1 ซึ่งเป็นผลจากการเพิ่มสัญญาณโมโนสเตเบิลเพื่อการซิงโครนัสและ ทำให้เอาท์พุทของฮิสเตอร์รีซิสคิงคอมพารเตอร์สวิตช์ด้วยคาบคงที่



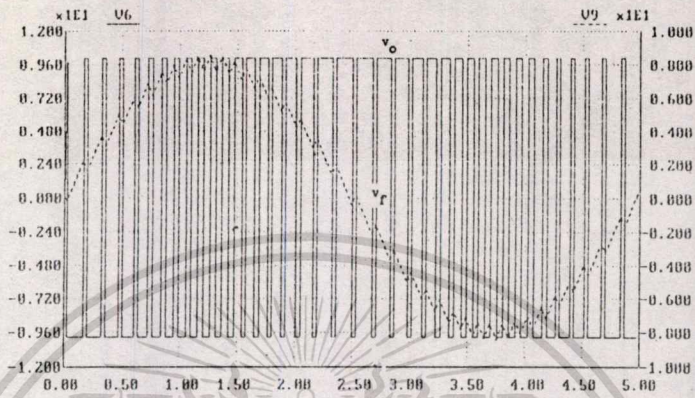
รูปที่ 5.2 (e) แสดงสัญญาณสวิตซิง v_o และสัญญาณ e_2 ที่ได้จากการซิมูเลต

5.3 ผลการเปลี่ยนแปลงรูปคลื่นเตลต้ามีอด เมื่อมีการเปลี่ยนค่าพารามิเตอร์ต่างๆ

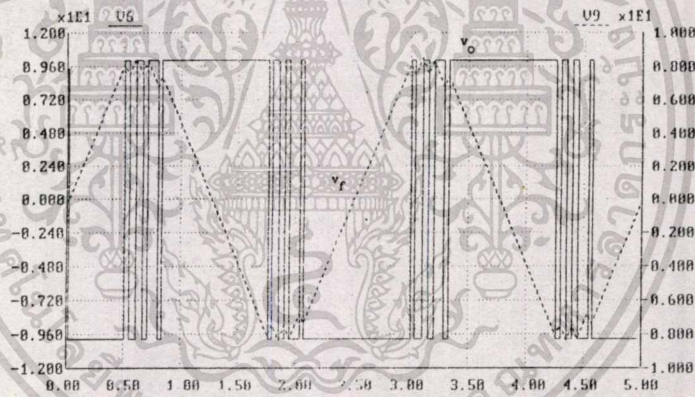
จากการวิเคราะห์เทคนิคเตลต้ามีอดในบทที่ 3 นั้นจะพบว่ารูปคลื่นเตลต้ามีอดจะขึ้นอยู่กับ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการทำ ความดีของสัญญาณไซน์อ้างอิง (f_c) ค่าคงที่เวลาของอินทิเกรเตอร์ (RC) ขนาดแรงดันของลัษ

ขนาดไซน์อ้างอิง (v_r) และความกว้างของฮิสเตอร์รีซิส (H) ดังนั้นในหัวข้อนี้จะชี้มูลตรงควบคุม
เคลต้ามืดชนิดอะซิงโครนัส เพื่อศึกษาผลการเปลี่ยนแปลงรูปคลื่นเมื่อมีการเปลี่ยนค่าพารามิเตอร์
ต่างๆ ดังต่อไปนี้

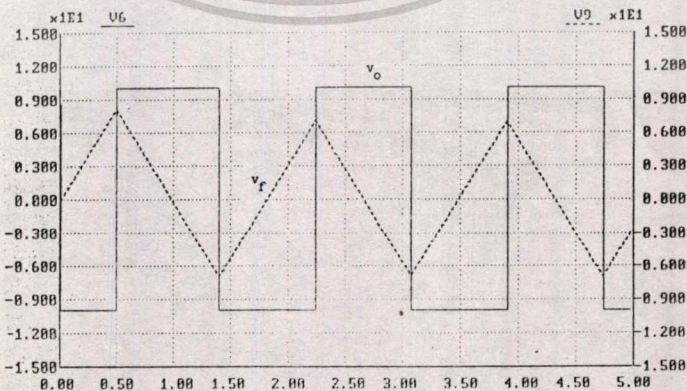
5.3.1 ผลของการเปลี่ยนความถี่ของสัญญาณไซน์อ้างอิง



5.3 (a) แสดงสัญญาณ v_o และ v_f ที่ $V_r = 8 v$, ความถี่ 20 Hz



5.3 (b) แสดงสัญญาณ v_o และ v_f ที่ $V_r = 8 v$, ความถี่ 40 Hz

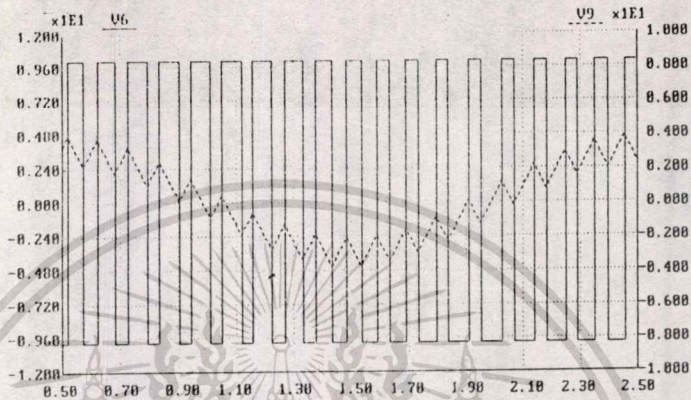


5.3 (c) แสดงสัญญาณ v_o และ v_f ที่ $V_r = 8 v$, ความถี่ 60 Hz

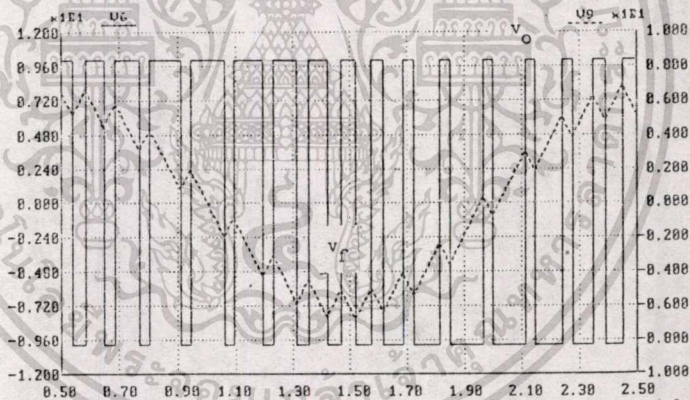
จากรูปที่ 5.3 (a), (b), (c) เมื่อให้ขนาดแรงดันของสัญญาณไซน์อ้างอิงคงที่แต่มีการ
เพิ่มค่าความถี่ให้สูงขึ้น จะสังเกตเห็นว่าจำนวนครึ่งของการสวิตช์จะน้อยลงจนในที่สุดเมื่อถึงความถี่
ไม่ต่างกันใดๆทั้งสิ้น อีกทั้งห้ามมิให้กดแป้นเลือก และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าหนึ่งจะมีการเปลี่ยนพัลส์จากคลื่น PWM เป็น คลื่น square ที่มีความถี่เท่ากับสัญญาณไซน์อ้างอิง แสดงให้เห็นว่าการเปลี่ยนความถี่ในลักษณะดังกล่าวจะมีผลต่อการเปลี่ยนรูปคลื่นเคลตามืดที่ให้คุณสมบัติสอดคล้องกับลักษณะการควบคุมแรงดันและความถี่ที่สามารถนำไปใช้กับอินเวอร์เตอร์เพื่อการขับเคลื่อนมอเตอร์เหนี่ยวนำ

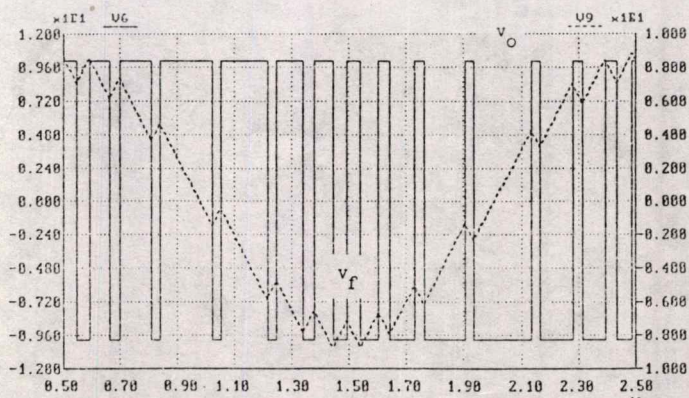
5.3.2 ผลของการเปลี่ยนขนาดแรงดันของสัญญาณอ้างอิง



รูป 5.4(a) แสดงสัญญาณ v_r และ v_o ที่ $V_r = 3$ v, ความถี่ 50 Hz



รูป 5.4(b) แสดงสัญญาณ v_r และ v_o ที่ $V_r = 6$ v, ความถี่ 50 Hz



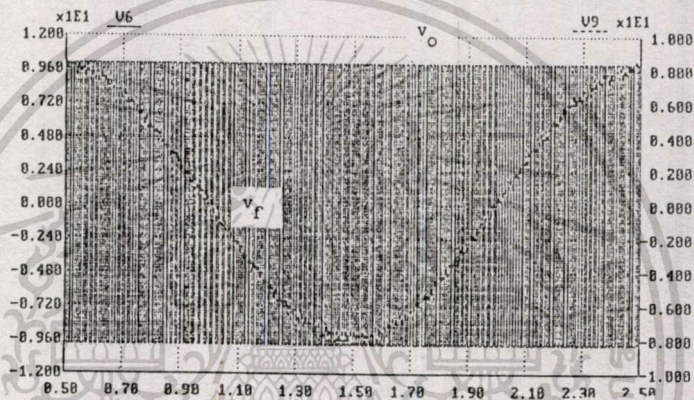
รูป 5.4(c) แสดงสัญญาณ v_r และ v_o ที่ $V_r = 8$ v, ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า จากรูปที่ 5.4 (a), (b), (c) เมื่อกำหนดให้ความถี่ที่แต่ละจะมีการเปลี่ยนขนาดแรงดัน ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของสัญญาณไซน์อ้างอิง และเมื่อขนาดแรงดันสัญญาณไซน์อ้างอิงมีค่าสูงขึ้นจะทำให้จำนวนพัลส์ PWM หรือสัญญาณสวิทช์ซึ่งลดลง ลักษณะการเปลี่ยนรูปคลื่นในกรณีดังกล่าวนี้จะมีผลการเปลี่ยนแปลงเหมือนกับในกรณีของการเปลี่ยนความถี่ซึ่งสอดคล้องกับหลักการทางทฤษฎีที่ได้วิเคราะห์ในบทที่ผ่านมา

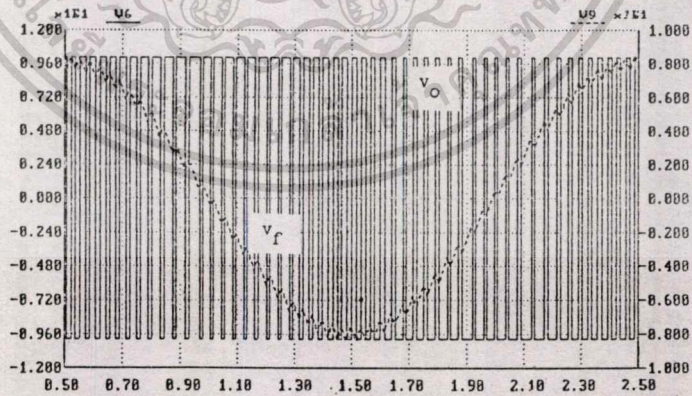
5.3.3 ผลของการเปลี่ยนแปลงค่าคงที่เวลาของอินทิเกรเตอร์

ค่าคงที่เวลา (RC) ของอินทิเกรเตอร์ถือเป็นพารามิเตอร์ชนิดหนึ่งของวงจรที่มีผลต่อการเปลี่ยนรูปคลื่นแต่ละตำมอดซึ่งจะทำให้ความชันของสัญญาณ v_r มีค่าเปลี่ยนไปจะมีผลต่อความถี่ของ v_r ที่ออสซิลเลเตอร์ของสัญญาณไซน์อ้างอิงทำให้มีการเปลี่ยนรูปคลื่นสวิทช์ซึ่ง จะซึ่มเลตที่ V_r , และความถี่มีค่าคงที่แต่จะเปลี่ยนค่า RC ของอินทิเกรเตอร์ที่อยู่ในวงจรแต่ละตำมอดได้ผลดังนี้



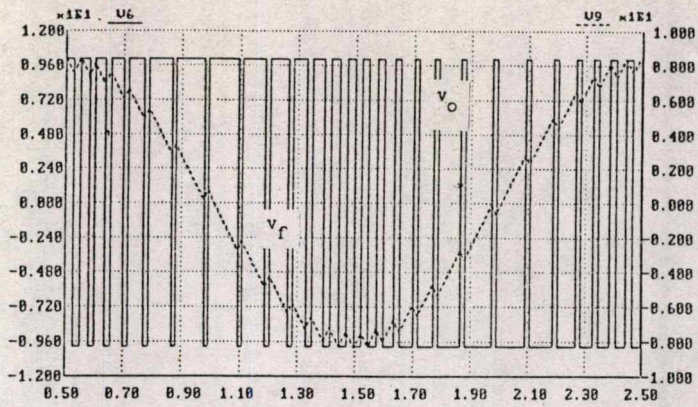
รูปที่ 5.5(a) แสดงสัญญาณ v_r และ v_o ที่ $V_r=8v$, ความถี่ 50 Hz,

$R=10k$ โอห์ม, $C=0.1\mu F$



รูปที่ 5.5(b) แสดงสัญญาณ v_r และ v_o ที่ $V_r=8v$, ความถี่ 50 Hz,

$R=20k$ โอห์ม, $C=0.1\mu F$

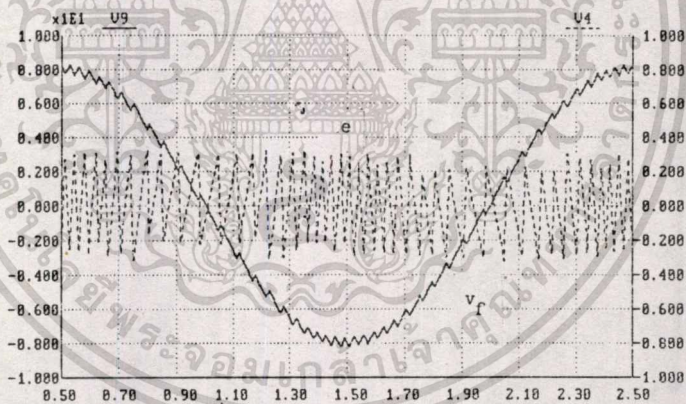


รูปที่ 5.5(c) แสดงสัญญาณ v_f และ v_o ที่ $V_f=8v$, ความถี่ 50 Hz,

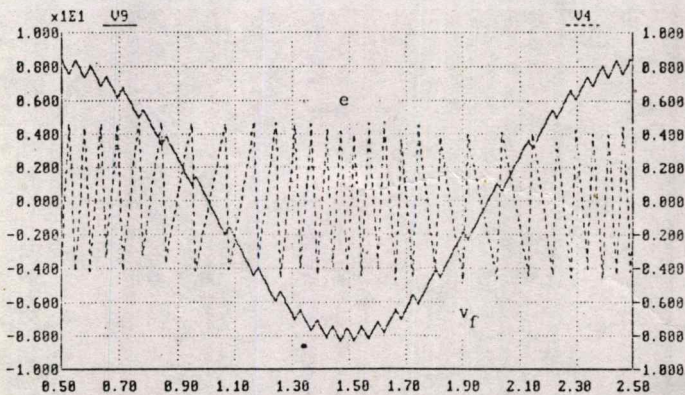
$R=30k$ โอห์ม, $C=0.1\mu F$

จากรูป 5.5 (a), (b), (c) จะสังเกตเห็นว่าเมื่อค่าคงที่เวลามีค่าสูงขึ้นจะทำให้ความถี่ของ v_f มีค่าลดลงทำให้ความถี่การออสซิลเลตของ v_o ลดลงจึงทำให้มีการสวิตช์น้อยลงดังนั้นค่าคงที่เวลาของอินทิเกรเตอร์จึงมีผลต่อการเปลี่ยนแปลงรูปคลื่น

5.3.4 ผลของการเปลี่ยนความกว้างออสซิลเลเตอร์วีล

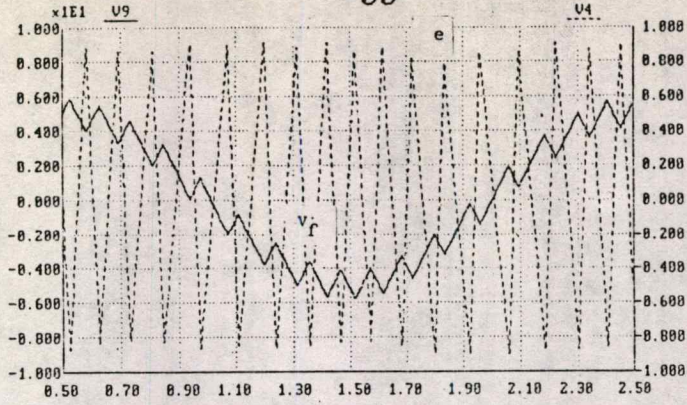


รูปที่ 5.6 (a) แสดงสัญญาณ v_f และ e ที่ $V_f=8v$, ความถี่ 50 Hz, $H=0.2v$



รูปที่ 5.6 (b) แสดงสัญญาณ v_f และ e ที่ $V_f=8v$, ความถี่ 50 Hz, $H=0.4v$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานของภาควิชาเทคโนโลยีการศึกษานานาชาติ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าพระนครเหนือ ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.6 (c) แสดงสัญญาณ v_r และ e ที่ $V_r = 8v$, ความถี่ 50 Hz, $H = 0.8v$

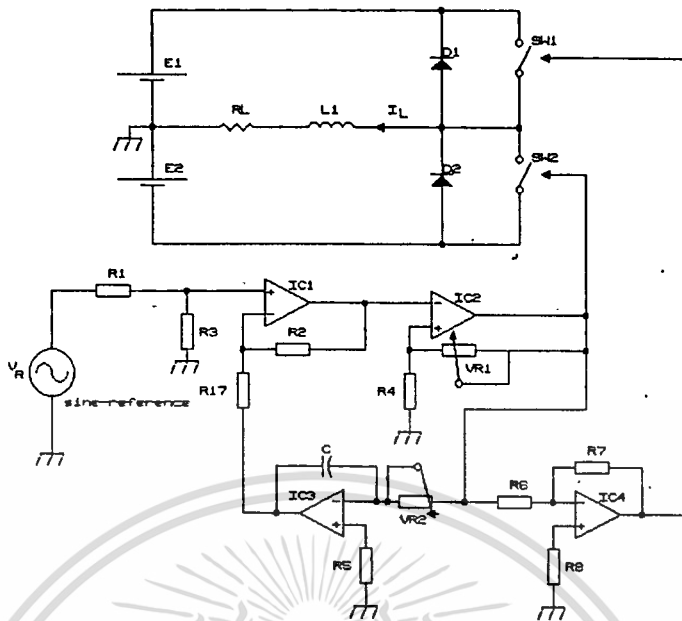
จากรูป 5.6 (a), (b), (c) เป็นการเปรียบเทียบรูปคลื่นเคลื่อนที่แบบอะซิงโครนัสที่มีค่า H ต่างๆกัน พบว่า ถ้าค่า H มีค่าน้อยลงทำให้คลื่นเคลื่อนที่มอดมีการสวิตช์มากขึ้นในขณะที่ค่า H มีค่ามากขึ้นจะทำให้การสวิตช์มีค่าน้อยลง ดังนั้นยิ่งทำให้ค่าความกว้างฮิสเตอร์รีซิสแคบเท่าใดก็ยิ่งทำให้สัญญาณ v_r ออสซิลเลตรอบสัญญาณไซน์อ้างอิงด้วยความถี่สูงขึ้นจึงประมาณได้ว่าสัญญาณ v_r มีค่าเข้าใกล้สัญญาณไซน์อ้างอิงมากเท่านั้น แต่ความถี่ของการสวิตช์ของอุปกรณ์สวิตช์ซึ่งจะมีค่าสูงขึ้น

จากผลการเปลี่ยนแปลงรูปคลื่นเมื่อค่าพารามิเตอร์ต่างๆเปลี่ยนไปนั้น จะเห็นว่ามีการเปลี่ยนแปลงรูปคลื่นในลักษณะคล้ายๆกันทำให้มีประโยชน์ ในการปรับเปลี่ยนรูปคลื่นได้ง่ายเพียงแต่เปลี่ยนค่าพารามิเตอร์อย่างใดอย่างหนึ่งหรือพร้อมๆกันก็จะมีผลต่อการเปลี่ยน base frequency หรือดัชนีของการมอดคูลเลต

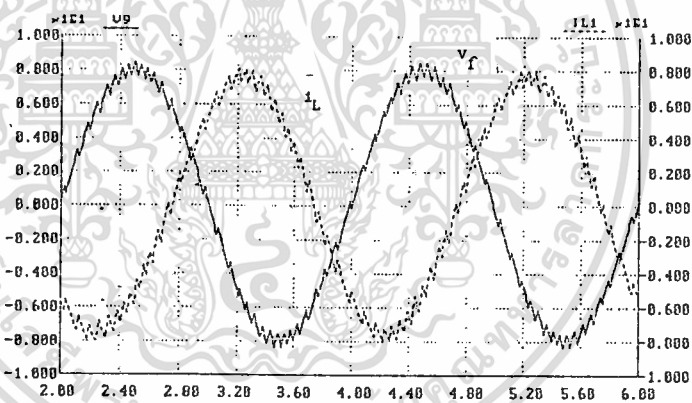
5.4 การซิมูเลตวงจรกำลังอินเวอร์เตอร์ที่ใช้เทคนิคเคลื่อนที่มอดแบบอะซิงโครนัส

5.4.1 การซิมูเลตเป็นวงจรอินเวอร์เตอร์แบบกึ่งบริดจ์ (half bridge)

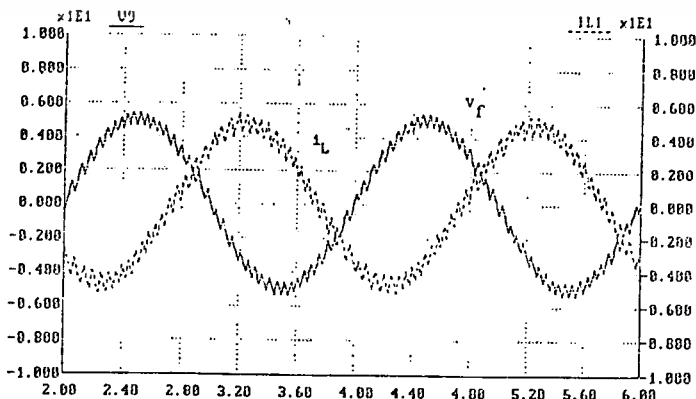
การซิมูเลตได้ใช้ความต้านทาน R_L ต่ออนุกรมกับอินดักเตอร์ L_L เมื่อเป็นโหลดโดยให้อิมพีแดนซ์ของโหลดมีค่าเป็น $1/\sqrt{2}$ โดยซิมูเลตที่ความถี่ 50 Hz หรือ $R_L = X_L$ ดังนั้นความต้านทาน R เท่ากับ 0.707 โอห์ม และ L_L ประมาณเท่ากับ 2.2 mH ผลจากการซิมูเลตวงจรในรูป 5.7 แสดงในรูปที่ 5.8(a) จะเห็นว่ากระแสไหลผ่านโหลด (i_L) มีรูปร่างใกล้เคียงกับรูปไซน์ และเมื่อลดขนาดของสัญญาณอ้างอิง ก็จะทำให้ขนาดของกระแสที่ไหลผ่านโหลดลดลงตามรูปที่ 5.8(b) จึงกล่าวได้ว่าองค์ประกอบหลักมูลของแรงดันมีขนาดลดลงตามแรงดันอ้างอิง



รูปที่ 5.7 แสดงวงจรที่ใช้ในการซึ่มเลตวงจรถอนเวอ์เตอร์แบบกึ่งบริดจ์

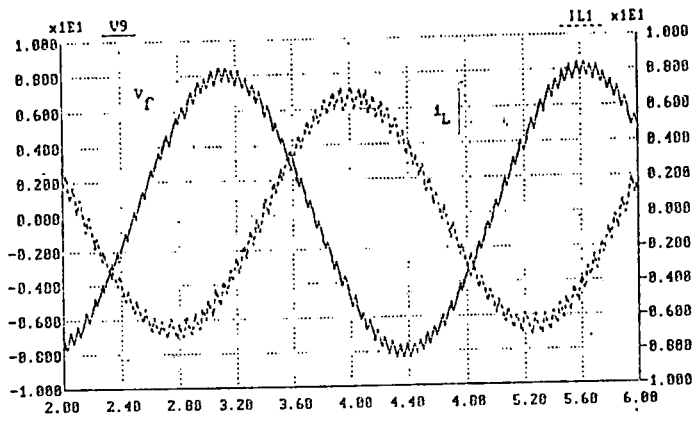


รูป 5.8(a) แสดงสัญญาณ v_r ของวงจรถวลคุมและกระแสเอาต์พุทของ อินเวอ์เตอร์ที่ความถี่ 50 Hz, $V_r = 8v$



รูป 5.8(b) แสดงสัญญาณ v_r ของวงจรถวลคุมและกระแสเอาต์พุทของ อินเวอ์เตอร์ที่ความถี่ 50 Hz, $V_r = 5v$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนงานวิชาการ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องขออนุญาตทุกครั้งที่มีการนำไปใช้

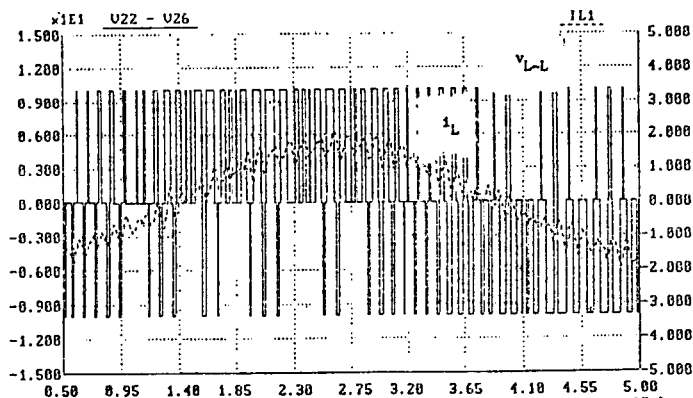


รูป 5.8(c) แสดงสัญญาณ v_f ของวงจรควบคุมและกระแสเอาท์พุทของ อินเวอร์เตอร์ที่ความถี่ 40 Hz, $V_f = 8v$

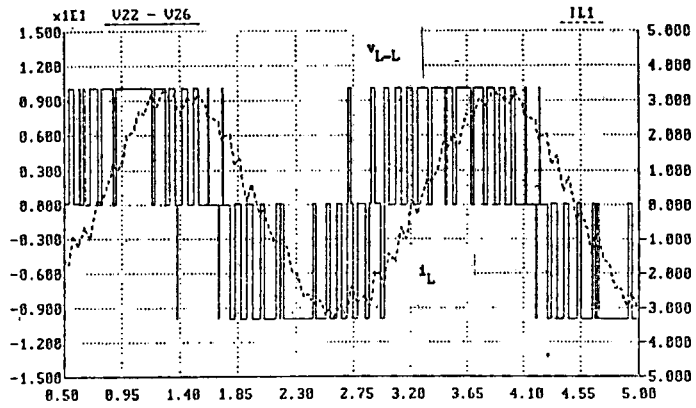
เมื่อเปลี่ยนความถี่ของสัญญาณไซน์อ้างอิง แต่คงที่ขนาดแรงดันไว้ จะพบว่าที่ความถี่ต่ำลง จะให้การสวิตช์มากขึ้นและกระแสจะมีขนาดลดลงตามรูปที่ 5.8(c) ดังนั้นคุณสมบัติของเทคนิคเดลด้า มีข้ออย่างหนึ่งคือการที่ควบคุม v/f คงที่ได้ โดยการเปลี่ยนความถี่โดยไม่จำเป็นต้องเปลี่ยน ทั้ง v และ f พร้อมๆกันเพื่อให้เกิดอัตราส่วน v/f คงที่ซึ่งไม่เหมือนในกรณีของเทคนิค SPWM

5.4.2 การซึ่มเลตวงจรกำลังอินเวอร์เตอร์ 3 เฟส

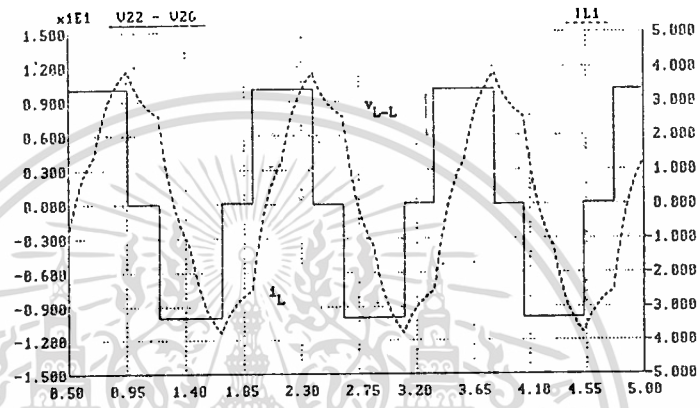
วงจรกำลัง 3 เฟสนี้รูปวงจรจะคล้ายกับรูปที่ 5.7 เพียงแต่เพิ่มกิ่งของอุปกรณ์สวิตช์อีก สองกิ่งซึ่งเป็นแบบบริดจ์ เนื่องจากต้องการซึ่มเลตความเป็นไปได้ของวงจรก่อนที่จะนำไปใช้ใน ทางปฏิบัติและอินดักชันมอเตอร์มีวงจรสมมูลที่ประกอบด้วยรีซิสแตนซ์และอินดักแตนซ์ดังในรูปที่ 2.2 และอิมพีแดนซ์นี้จะมีค่าเปลี่ยนไปขึ้นอยู่กับค่าสลิป ดังนั้นจะสมมติให้โหลดของอินเวอร์เตอร์เป็น โหลด RL ต่อแบบวายที่มีค่า R ต่อเฟส = 1.5 โอห์ม และ L ต่อเฟส = 2.2 mH แรงดันคิตซีเท่ากับ 10v ผลการซึ่มเลตจะแสดงการทำงานของอินเวอร์เตอร์ในโหมดของ PWM และในโหมดของ squarewave สำหรับในโหมดของ squarewave นี้แรงดันระหว่าง line จะเป็นรูปกึ่งสแควร์ ในขณะที่แรงดันเฟสจะเป็นรูปคลื่น 6- step



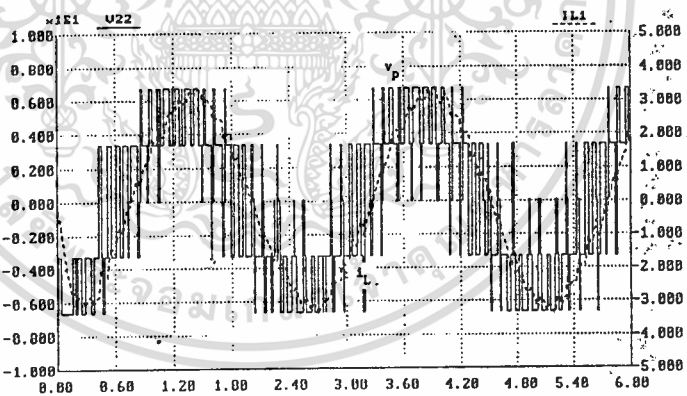
รูปที่ 5.9 แสดงผลการซึ่มเลตแรงดันระหว่างไลน์ และกระแสไลน์ที่ความถี่ 20Hz



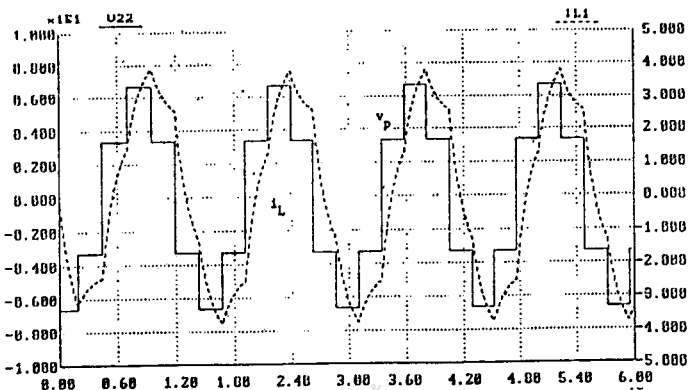
รูปที่ 5.10 แสดงผลการซิมูเลตแรงดันระหว่างไลน์และกระแสไลน์ที่ความถี่40Hz



รูปที่ 5.11 แสดงผลการซิมูเลตแรงดันระหว่างไลน์และกระแสไลน์ที่ความถี่60Hz



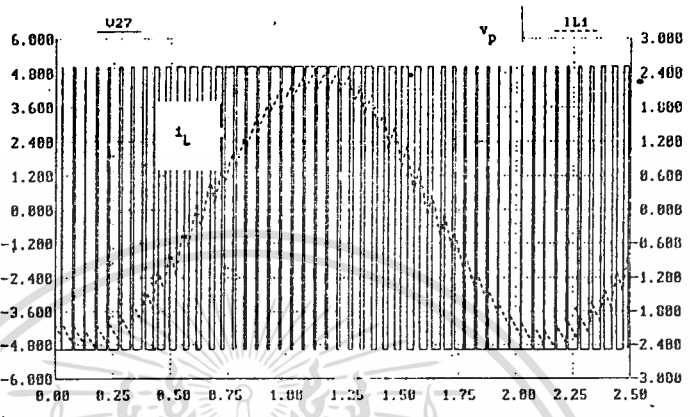
รูปที่ 5.12 แสดงแรงดันเฟสและกระแสเฟสที่ความถี่ 40 Hz



รูปที่ 5.13 แสดงแรงดันเฟสและกระแสเฟสที่ความถี่ 70 Hz

5.5 การซึ่มเลตวงจรกำลังของเทคนิคเคลต้าม็อคชนิดซิงโครนัล

วงจรกำลังที่ใช้ในการซึ่มเลตจะใช้แบบกึ่งบริดจ์ตามรูปที่ 5.7 ซึ่มเลตเพื่อค้ความเป็นไป
ได้ของวงจรซึ่งจะให้ผลตามทฤษฎีที่วิเคราะห์มาแล้วรูปที่ 5.13 กระแสจะใกล้เคียงรูปไซน์มากและ
จะมีลักษณะคล้ายกับสัญญาณ v_p ตามที่ได้ซึ่มเลตมาแล้วในส่วนวงจรควบคุม



รูปที่ 5.14 แสดงแรงดันและกระแสของอินเวอร์เตอร์ที่จ่ายให้โหลด RL

5.6 สรุป

ในบทนี้ได้แสดงผลของการซึ่มเลตโดยใช้คอมพิวเตอร์เพื่อออกแบบวงจรควบคุมและวงจร
กำลังของอินเวอร์เตอร์ที่ใช้เทคนิคเคลต้าม็อคชนิดซิงโครนัลและซิงโครนัล มีการแสดงผลการ
ทดลองเปรียบเทียบกับผลจากการซึ่มเลตด้วย นอกจากนี้มีการซึ่มเลตผลการเปลี่ยนรูปคลื่น
เคลต้าม็อค เมื่อมีการเปลี่ยนค่าพารามิเตอร์ต่างๆที่สามารถยืนยันหลักการของทฤษฎี ที่ได้จากการวิ
เคราะห์ของบทที่ผ่านมา และได้ซึ่มเลตแสดงการทดสอบวงจรกำลังอินเวอร์เตอร์ที่มีโหลดเป็น
มอเตอร์เหนี่ยวนำโดยสมมติว่ามอเตอร์ทำงานในขณะนั้นมีวงจรสมมุทธ์เปรียบเสมือนโหลด RL ซึ่ง
ให้ผลเป็นที่น่าพอใจ

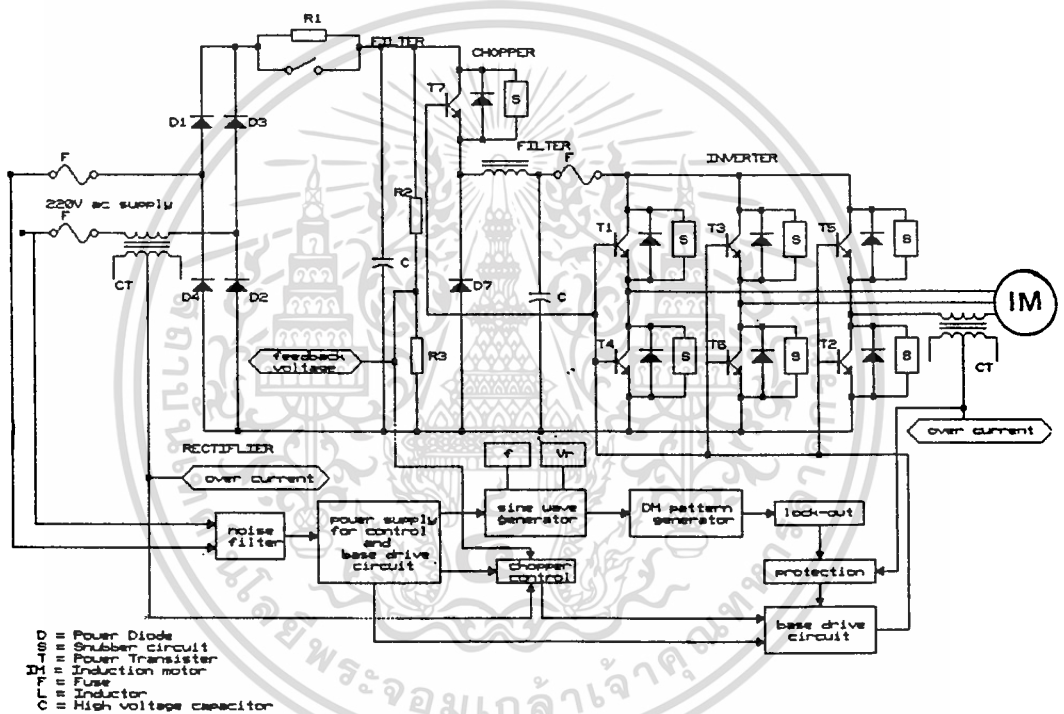
บทที่ 6

ระบบวงจรควบคุมแบบเคลต้ามืดและวงจรกำลังของระบบอินเวอร์เตอร์

บทนำ

ในบทนี้ จะกล่าวถึงระบบวงจรควบคุมทั้งหมด และวงจรกำลังที่ได้ออกแบบสร้างขึ้นเป็นระบบซึ่งประกอบด้วย เร็คติไฟเออร์ ดิจิตอล์ ซอปเปอร์และอินเวอร์เตอร์ เพื่อทดสอบระบบการทำงานของเทคนิคเคลต้ามืดที่นำเสนอ เมื่อนำไปใช้กับอินเวอร์เตอร์ชนิดจ่ายแรงดันที่มีโหลดเป็นมอเตอร์เหนี่ยวนำ

6.1 ระบบวงจรกำลังที่ออกแบบและสร้างขึ้น



รูปที่ 6.1 แสดงวงจรกำลังของระบบอินเวอร์เตอร์ 3-เฟส

วงจรกำลังตามรูปที่ 6.1 ประกอบด้วยส่วนที่สำคัญดังนี้

1. วงจรส่วนแปลงไฟกระแสสลับ 1 เฟส เป็นกระแสตรง (1-φ Bridge diode rectifier) และ LC ฟิลเตอร์
2. วงจรส่วนควบคุมแรงดัน ดิจิตอล์ (chopper) ให้คงที่
3. วงจรส่วนกรองกระแสตรง (LC Filter) ทางด้านอินพุตอินเวอร์เตอร์
4. อินเวอร์เตอร์สามเฟส ชนิดใช้เพาเวอร์ทรานซิสเตอร์ (3-φ Transistorized Inverter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
5. วงจรป้องกันระบบ

การทำงานของวงจรหลัก

6.1.1 วงจรส่วนแปลงไฟกระแสสลับ 1-เฟสให้เป็นไฟกระแสตรงและ LC ฟิลเตอร์

วงจรส่วนนี้ประกอบด้วย ไดโอด 4 ตัวต่อกันแบบ ฟูล บริดจ์ (full Bridge) ทำหน้าที่รับไฟ ac อินพุตจากไลน์ 1-เฟสแล้วเปลี่ยนเป็นไฟกระแสตรงที่มีริปเปิลก่อนเข้าสู่ LC ฟิลเตอร์ เพื่อกรองให้เรียบ ดังนั้นเพื่อที่จะรับไฟ ac อินพุตดังกล่าว บริดจ์ไดโอดในทางปฏิบัตินี้จะต้องสามารถรับอินพุตได้อย่างน้อย 115 % ของแรงดันขาเข้า แต่ต้องคำนึงถึง over-voltage อีกด้วย ค่ากระแสพิกัดต้องเผื่อไว้ในขณะที่เกิดการกระชากกระแสอีกถึง 50 % สำหรับในกรณีของบริดจ์ไดโอดเรกติไฟเออร์นี้ สามารถคำนวณหาแรงดันไฟกระแสตรงเฉลี่ยที่จะจ่ายให้กับส่วนดีซีลิงค์ชอปเปอร์ได้ดังนี้

$$V_{out(dc)} = 2 V_M \left(\frac{R_L}{R_C + R_L} \right)$$

เมื่อ V_M = แรงดันพีค ac ไลน์อินพุต

R_L = ความต้านทานโหลด

R_C = ความต้านทาน choke L

$$\text{แรงดันริปเปิลที่เกิดขึ้น} = \frac{3V_M}{3 - \sqrt{2} \pi \omega^2 LC}$$

$$\text{กระแสริปเปิล} = \frac{4V_M}{3\pi\sqrt{2} 2\omega L}$$

$$\% \text{ ริปเปิล} = \frac{100}{6\sqrt{2} \omega^2 LC}$$

ค่าอินดักแตนซ์ของ choke L ที่ควรเลือกใช้คำนวณได้โดยอาศัยเงื่อนไข $I_{ac} < I_{dc}$

ดังนั้น

$$\frac{4V_M}{6\pi\omega L} = \frac{2V_M}{\pi R_{L(MAX)}} \quad \text{และ} \quad R_{L(MAX)} = 3\omega L$$

$$L = \frac{R_{L(MAX)}}{3\omega}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในระบบที่ใช้ไดโอดเป็นเรกติไฟเออร์ จะทำให้ค่าเพาเวอร์แฟคเตอร์ทางด้านอินพุตดีขึ้น และค่าริปเปิลมีค่าไม่สูงมากเมื่อเทียบกับเรกติไฟเออร์ที่สามารถควบคุมแรงดันได้ (controllable rectifier) ที่ใช้ phase control

6.1.2 วงจรส่วนควบคุมแรงดันดิสคิงค์ให้คงที่

ในเทคนิค PWM อินเวอร์เตอร์ แรงดันดิสคิงค์ หรือแรงดันที่ dc bus ไม่จำเป็นต้องมีการเปลี่ยนแปลงไปตามความถี่เหมือน 6-step อินเวอร์เตอร์ แต่จะคงที่แรงดันไว้เสมอ ไม่ว่า โหลดของอินเวอร์เตอร์มีการเปลี่ยนแปลงไปก็ตามโดยเทคนิค PWM นี้ ได้ออกแบบให้ v/f คงที่ ในแพทเทิร์นการสวิทช์ของ PWM โดยไม่จำเป็นต้องไปควบคุมแรงดัน ดิสคิงค์ให้เปลี่ยนไปตามความถี่ ซึ่งจะยุ่งยากเพราะจะเป็นการควบคุมวงจรกำลัง 2 ส่วนที่ขึ้นต่อกัน กล่าวคือ ควบคุมความถี่ที่อินเวอร์เตอร์และแรงดันที่ dc bus ดังนั้นถ้าควบคุมให้ ดิสคิงค์ มีค่าคงที่ตลอดซึ่งถือได้ว่าเป็นการควบคุมอิสระจากอินเวอร์เตอร์ จึงเป็นข้อดี ทำให้เสถียรภาพของระบบดีขึ้น วงจรชอปเปอร์ที่ใช้ได้ใช้เพาเวอร์ทรานซิสเตอร์เพียงตัวเดียวทำหน้าที่เป็น ดิสคิงค์-ดิสคิงค์ คอนเวอร์เตอร์ ควบคุมแรงดัน ดิสคิงค์ โดยการปรับเปลี่ยน ดิวตี้ไซเคิล (duty cycle) ของวงจรควบคุมชอปเปอร์ ซึ่งมีการควบคุมป้อนกลับแบบ PI พลังงานที่สะสมอยู่ในตัวเหนี่ยวนำของวงจรกรองกระแสตรง LC ฟิลเตอร์ทางด้านอินพุตอินเวอร์เตอร์ก็จะไหลผ่านฟรีวีลลิ่งไดโอด D (free wheeling diode) ดังนั้นการนำกระแสของเพาเวอร์ทรานซิสเตอร์และฟรีวีลลิ่งไดโอดก็จะขึ้นอยู่กับค่า ดิวตี้ ไซเคิล กระแสตรงที่ผ่าน chopper จะถูกรองให้เรียบโดย LC ฟิลเตอร์อีกครั้งหนึ่ง เพื่อที่จะนำไปจ่ายให้กับวงจรหลักของอินเวอร์เตอร์

6.1.3 วงจรส่วนกรองกระแสตรงให้เรียบ (LC FILTER)

ตัวเหนี่ยวนำ L จะป้องกันการกระชากกระแส โดยไม่ให้มีการเปลี่ยนแปลงกระแสเร็วเกินไป ถ้าใช้ค่า L มากจะไม่มี ริปเปิล ของกระแส แต่จะทำให้แรงดันดิสคิงค์ตกไปในขณะที่ตัวเก็บประจุ C ถ้ามีค่ามากจะทำให้ voltage regulation ดี ซึ่งไม่ทำให้เกิดการกระเพื่อมของแรงดัน ดิสคิงค์ แต่ในการชาร์จประจุจะถึงกระแสมากในช่วงแรก ดังนั้นในระบบอินเวอร์เตอร์ชนิดจ่ายแรงดันจึงควรมีค่า C ขนาดใหญ่เพียงพอและทนแรงดันสูงเพื่อจะได้มั่นใจว่าไม่เกิดริปเปิลของแรงดัน ดิสคิงค์ ที่จะจ่ายให้กับอินเวอร์เตอร์ และค่าที่เหมาะสมของ LC ฟิลเตอร์ ควรจะให้ค่า L มีค่าน้อย ส่วนค่า C มีค่ามากเพื่อให้ค่าอิมพีแดนซ์ทางด้านอินพุตอินเวอร์เตอร์ต่ำ

6.1.4 วงจรกำลังอินเวอร์เตอร์ 3 เฟส

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือสงวนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่และสงวนลิขสิทธิ์ของเอกสารทุกฉบับที่มีมา เพราะจะ

ทำหน้าที่เปลี่ยนกระแสตรงเป็นกระแสสลับ และสามารถปรับเปลี่ยนแรงดันและความถี่เอาท์พุทได้
 สาเหตุที่เลือกเอาเพาเวอร์ทรานซิสเตอร์เป็นอุปกรณ์สวิทซ์ชิ่ง เพราะมีความเร็วในการสวิทซ์สูง
 เมื่อเทียบกับไทรสเตอร์และที่สำคัญเทคนิคเคลต้าม็อคที่ออกแบบนี้ สามารถออกแบบควบคุมความถี่
 สวิทซ์ชิ่งที่มีค่ามากที่สุด เพื่อให้เหมาะสมกับการทำงานของเพาเวอร์ทรานซิสเตอร์ นอกจากนี้
 เทคนิคการม็อคคูลेटแบบเคลต้าม็อคชิ่งโครนัสยังสามารถกำหนดขอบเขตของการสวิทซ์ อยู่ในช่วง
 การทำงานที่เหมาะสมของเพาเวอร์ทรานซิสเตอร์ได้อีกด้วย วงจรกำลัง 3-φ อินเวอร์เตอร์ที่
 ออกแบบสร้างขึ้นเป็นชนิดจ่ายแรงดัน เพราะควบคุมง่าย แต่ปัญหาที่สำคัญมากของอินเวอร์เตอร์
 ชนิดนี้คือ การลัดวงจรในกิ่ง ซึ่งจะทำให้เพาเวอร์ทรานซิสเตอร์เสียหายได้

ข้อดีของเพาเวอร์ทรานซิสเตอร์อีกข้อหนึ่งคือ ไม่ต้องมีวงจรช่วยหยุดนำกระแส ทำให้
 การควบคุมไม่ยุ่งยากเพียงแต่ควบคุมกระแสที่จ่ายแก่ขาเบส ก็จะสามารถควบคุมการนำ และหยุด
 นำกระแสของเพาเวอร์ทรานซิสเตอร์ได้ นอกจากนี้เพาเวอร์ทรานซิสเตอร์จะเหมาะสมกับระดับ
 งานขนาดปานกลาง และในขณะนี้กำลังมีการพัฒนาขีดความสามารถของเพาเวอร์ทรานซิสเตอร์ให้
 มีกำลังสูงกว่านี้

ส่วนฟิรวิลลิ่งไดโอด ที่ต่อขนานกับเพาเวอร์ทรานซิสเตอร์ จะต้องเป็นชนิดฟื้นตัวเร็ว
 (fast recovery diode) ต่อแบบ anti parallel ก็เพื่อให้ทางเดินของกระแสไหลอย่าง
 ต่อเนื่องเมื่อไหลกลับเป็นชนิดอินดักทีฟไหลกลับ

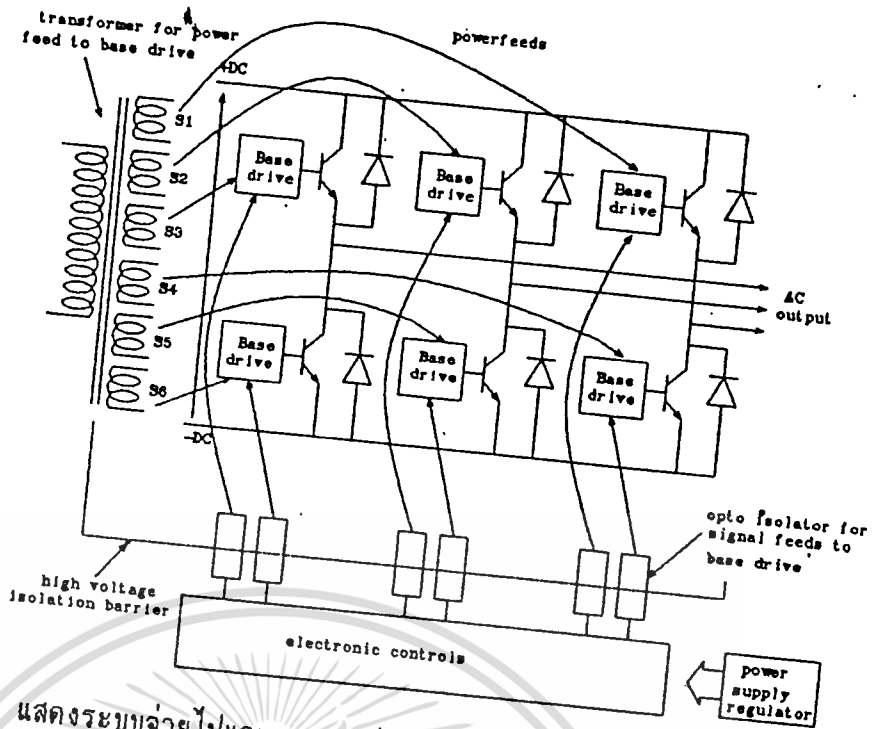
6.1.5 วงจรป้องกันวงจรหลัก (main circuit protection)

ระบบที่ดี จะต้องมีส่วนวงจรป้องกันสมบูรณ์ที่สุด อาจจะเป็นอุปกรณ์ป้องกัน เช่น ฟิวส์
 เบรกเกอร์ แต่ถ้าจะให้ปลอดภัยที่สุดจะต้องมีวงจรป้องกันกระแสเกินหรือแรงดันเกิน อย่างเช่น
 วงจร crow bar แต่ในระบบนี้มีวงจรป้องกันสองแห่งคือ ทางด้านกระแสอินพุทซึ่งเป็นกระแสก่อน
 เข้าเรกติไฟเออร์ และกระแสออกก่อนเข้ามอเตอร์ได้ ใช้ เอ ซี CT เป็นตัวตรวจจับ และนำ
 สัญญาณไปเปรียบเทียบกับค่าที่ตั้งไว้ในวงจรควบคุม ทำให้วงจรชอปเปอร์หรืออินเวอร์เตอร์หยุดทำ
 งาน เมื่อมีกระแสฟอลท์เกิดขึ้นสามารถป้องกันระบบไว้ได้อย่างปลอดภัย

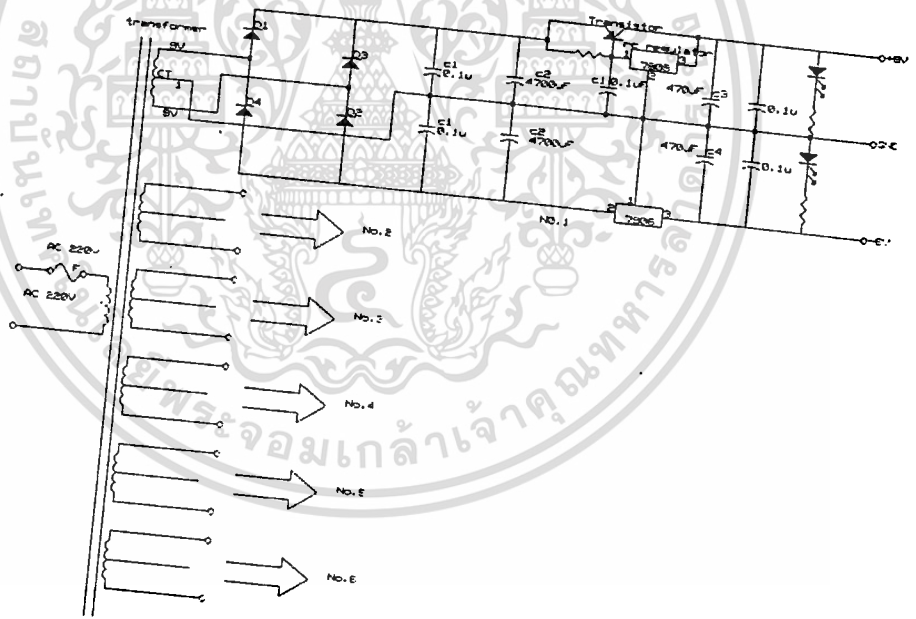
6.2 ระบบแหล่งจ่ายไฟและการแยกส่วนระหว่างวงจรควบคุมและวงจรกำลัง

แหล่งจ่ายไฟให้แก่วงจรควบคุมได้จากแรงดันไฟ เอ ซี ที่ผ่านวงจรกรองสัญญาณรบกวน
 (noise Filter) และนำมาทำเป็นแหล่งจ่ายไฟตรงเรกติที่มึระดับแรงดันหลายระดับ คือ +5,
 GND, -5, -15, +12, -12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2 แสดงระบบจ่ายไฟและการแยกส่วน (DC regulated power supply)

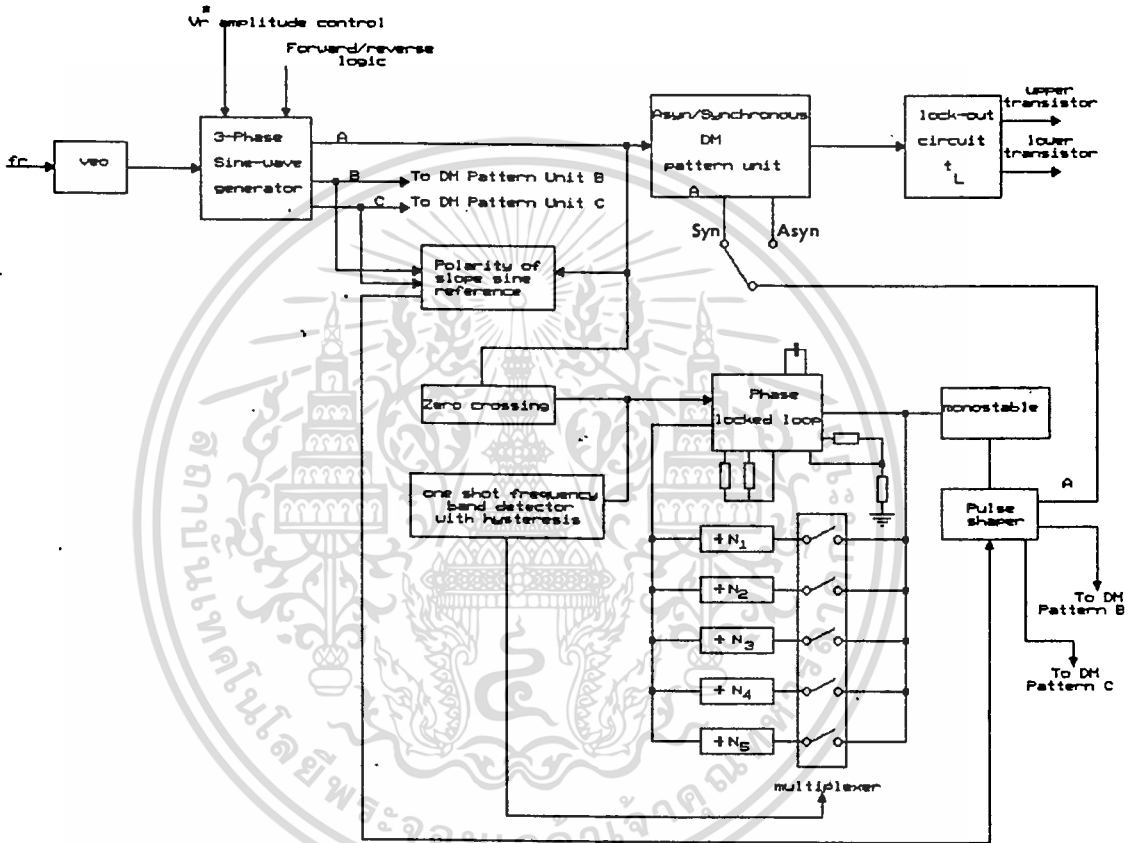


รูปที่ 6.3 แสดงวงจรแหล่งจ่ายไฟตรงให้กับวงจรขับเบสเพาเวอร์ทรานซิสเตอร์

เนื่องจากเพาเวอร์ทรานซิสเตอร์แต่ละตัวจะทำงานที่มีศักย์ไฟฟ้าแตกต่างกันจึงต้องมีการแยกกราวด์ของเพาเวอร์ทรานซิสเตอร์แต่ละตัวออกจากกัน นอกจากนี้ยังต้องการแยกส่วน (isolate) วงจรควบคุมออกจากวงจรกำลัง โดยส่วนมากอาจใช้ฟิลส์ทรานส์เฟอร์เมอร์หรือ opto isolator รูปที่ 6.2 แสดงแหล่งจ่ายไฟและการแยกส่วนโดยใช้ opto isolator ซึ่งจำเป็น

ต้องใช้แหล่งจ่ายไฟตรงแรงดันคงที่ที่เป็นอิสระกันทั้ง 6 ชุดเพื่อจ่ายให้กับวงจรขับเบสโดยได้จาก หม้อแปลงตัวเดียวกันจ่ายไฟทั้งไฟบวกและไฟลบ ซึ่งสามารถขยายกระแสได้เพียงพอกับความต้องการของกระแสเบสของเพาเวอร์ทรานซิสเตอร์ในวงจรกำลัง วงจรของแหล่งจ่ายไฟตรงแรงดันคงที่สำหรับวงจรขับเบสที่กล่าวนี้ แสดงในรูปที่ 6.3

6.3 การออกแบบและสร้างวงจรควบคุมเคลต้ามอเตอร์แบบซิงโครนัสและซิงโครนัล

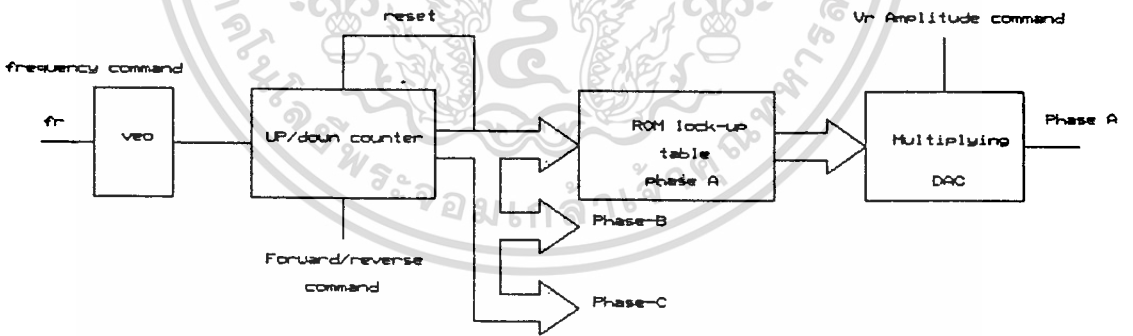


รูปที่ 6.4 แสดงระบบวงจรควบคุมเคลต้ามอเตอร์ซิงโครนัสและซิงโครนัล

จากบล็อกไดอะแกรมของรูปที่ 6.4 ซึ่งประกอบด้วยฟังก์ชันต่างๆดังนี้

- VCO ทำหน้าที่เปลี่ยนแรงดันอนาล็อกที่แทน frequency command ให้เป็นสัญญาณนาฬิกาที่มีความถี่ f_c เพื่อส่งต่อให้กับวงจรสร้างสัญญาณนับในหน่วยสร้างสัญญาณอ้างอิงรูปไซน์ 3-φ
- หน่วยสร้างสัญญาณอ้างอิงรูปไซน์ 3 เฟส ซึ่งสามารถปรับเปลี่ยนแอมพลิจูดและความถี่ตามที่ต้องการสำหรับเอาท์พุทของอินเวอร์เตอร์ โดย f_c เป็นความถี่ของสัญญาณไซน์ซึ่งถูกควบคุมโดย frequency command และแอมพลิจูดนี้จะเป็นสัดส่วนโดยตรงกับแรงดัน V_r ซึ่งเป็นสัญญาณ

- เฟสล็อกคัลป(PLL)ทำหน้าที่เป็นตัวสร้างวงจรรคูณความถี่(frequency multiplier) โดยมีการคูณความถี่เป็นจำนวน N_1, N_2, \dots, N_m เท่าของสัญญาณอ้างอิงรูปไซน์ เพื่อนำไปสร้างเป็นพัลส์โมโนสเตเบิลที่ซิงโครไนซ์กับสัญญาณรูปไซน์สามารถเลือกค่า N ได้โดยใช้มัลติเพล็กซ์เซอร์
- one shot frequency detector จะเป็นส่วนตรวจจับความถี่สัญญาณไซน์ เพื่อให้เปลี่ยนเกียร์อย่างอัตโนมัติของจำนวนพัลส์โมโนสเตเบิลที่มีค่า N_1, N_2, \dots, N_m ที่ตำแหน่งความถี่ที่ต้องการและวงจรร one shot frequency detector นี้จะมีส่วนที่สร้าง hysteresis band ของความถี่เพื่อให้มั่นใจว่ามีการเปลี่ยนแปลงอย่างราบเรียบ ที่ตำแหน่งค่าความถี่ที่ต้องการเปลี่ยนเกียร์
- มัลติเพล็กซ์เซอร์(multiplexer) ทำหน้าที่เลือกค่าคงที่ของการคูณ N_1, N_2, \dots, N_m ค่าใดค่าหนึ่งขึ้นอยู่กับลอจิกของวงจรร one shot frequency ที่ส่งมาให้
- หน่วยเคลตต์มีอคคูลเตเตอร์ที่หน่วยนี้สามารถตั้งค่าพารามิเตอร์ของความกว้างฮิสเตอร์รีซิสและค่าคงที่เวลาของอินทิเกรเตอร์เพื่อทำงานในโหมดของอะซิงโครนัสและซิงโครนัส
- ล็อคเอาท์ ทำหน้าที่แยกสัญญาณควบคุมเฟาเวอร์ทราฟฟิคส์เตอร์ตัวบนและตัวล่างของแต่ละกึ่งในอินเวอร์เตอร์แบบบริดจ์และยังได้สร้าง dead time เพื่อป้องกันการลัดวงจรของแต่ละกึ่งเนื่องจากการทำงานพร้อมกันของเฟาเวอร์ทราฟฟิคส์เตอร์ตัวบนและล่าง



รูปที่ 6.5 แสดงบล็อกไดอะแกรมหลักการสร้างสัญญาณไซน์ 3-เฟส

6.3.1 การออกแบบและสร้างสัญญาณคลื่นไซน์ 3 เฟส

จากรูปที่ 6.5 เป็นการสร้างสัญญาณไซน์เพื่อทำเป็นสัญญาณอ้างอิง ทำได้โดยการเก็บข้อมูลของคลื่นรูปไซน์อยู่ในรูป look up table ไว้ในหน่วยความจำแบบ EPROM โดยแต่ละข้อมูลเป็นเลขดิจิตอลที่แทนค่าแอมพลิจูดของคลื่นไซน์ที่แทนค่าที่มุมต่างๆ ค่าความละเอียดของคลื่นไซน์ขึ้นอยู่กับจำนวนข้อมูลที่เก็บไว้ ดังนั้นถ้าสมมติว่ามีการเก็บข้อมูลรูปไซน์หนึ่งไซเคิลจำนวน 2^8 หรือ 256 ไม่มีการผิดเพี้ยนอีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงเฟสเข้าของเอกสารทุกครั้งที่มีการนำไปใช้

256 ข้อมูล ดังนั้นข้อมูลแต่ละตำแหน่งจะอยู่ห่างกัน 1.406 องศา ข้อมูลที่จะเก็บในหน่วยความจำนี้เก็บอยู่ในรูปของเลขฐานสิบหก ซึ่งสามารถคำนวณหาค่าของข้อมูลเหล่านี้จากสมการ 6.1

$$V_{msin\omega t} = \frac{V_{r-rf} R_o}{R_{14}} \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right) - \frac{V_{r-rf} R_o}{R_o} \dots (6.1)$$

เมื่อ V_m = แรงดันสูงสุดคลื่นไซน์

V_{r-rf} = แรงดันไฟกระแสตรงซึ่งเป็นแรงดันอ้างอิง

$A_1 - A_8$ = ข้อมูลที่คำนวณได้เมื่อแปลงเป็นเลขฐาน 2

R_o, R_{14}, R_o = ค่าความต้านทานโดยที่ $R_o = 2R_{14}$ (ดูรูปที่ 6.6 ของวงจรสร้างคลื่นรูปไซน์)

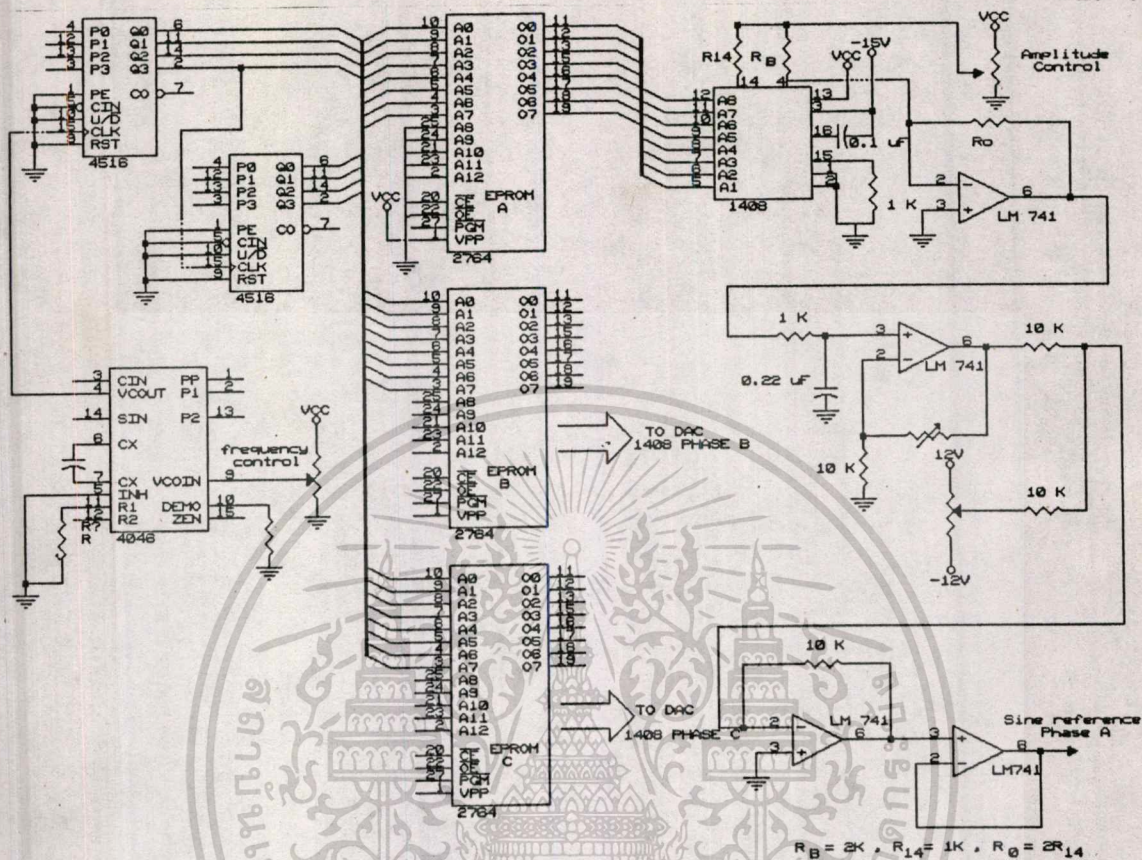
ค่าของข้อมูลทั้ง 256 ข้อมูลนี้ถูกแสดงในตารางที่ 1 ของภาคผนวก ข. การสร้างข้อมูลของสัญญาณไซน์โดยเก็บไว้ในหน่วยความจำแล้วใช้การอ้างแอดเดรสเพื่อเรียกข้อมูลออกมาใช้งานเป็นวิธีการของการเปิดตาราง (look-up table) การอ้างแอดเดรสจะใช้ไอซีเบอร์ 4516 ซึ่งเป็น 8 bit up/down counter เป็นตัวนับสัญญาณนาฬิกาและใช้ไอซีเบอร์ 4046 เป็น VCO เป็นตัวสร้างสร้างสัญญาณนาฬิกาขึ้น ในการนับนี้จะนับขึ้นจาก 0 ถึง 255 หรือนับลงจาก 255 ถึง 0 ซึ่งเป็นการนับคลื่นไซน์ครบหนึ่งไซเคิล ตัวนับจะมีการรีเซ็ตแล้วกลับมาเริ่มนับใหม่เพื่อสร้างคลื่นไซน์ไซเคิลถัดไป ในการออกแบบที่ต้องการสัญญาณไซน์มีความถี่จาก 0-100 Hz ดังนั้นความถี่ของสัญญาณนาฬิกา f_c จึงมีค่าระหว่าง 0-25.6 KHz โดยประมาณ ที่เอาท์พุทของ EPROM จะเป็นสัญญาณดิจิทัลจึงต้องเปลี่ยนเป็นสัญญาณอนาล็อกของรูปไซน์ โดยใช้ DAC ไอซีเบอร์ 1408 ที่สามารถควบคุม voltage command เพื่อปรับเปลี่ยนแอมพลิจูดของคลื่นไซน์ได้ และสัญญาณอนาล็อกรูปไซน์ที่จะต้องผ่านวงจร current to voltage converter เพื่อเปลี่ยนสัญญาณอนาล็อกที่อยู่ในรูปกระแสให้เป็นแรงดันที่เป็นคลื่นไซน์สามารถนำไปใช้งานได้

ดังนั้นสัญญาณไซน์ที่สร้างจากวงจรนี้สามารถปรับเปลี่ยนความถี่ได้โดยการปรับเปลี่ยนแรงดันไฟตรงที่แทน frequency command ที่ VCO ในขณะเดียวกัน แอมพลิจูดของสัญญาณไซน์ ก็สามารถปรับเปลี่ยนได้ โดยการเปลี่ยนแปลงแรงดันกระแสตรงที่ V_{r-rf} ของ DAC ซึ่งก็คือ voltage command V_m ลักษณะของสัญญาณไซน์ที่สร้างขึ้นนี้จึงเป็นแบบ VVVF

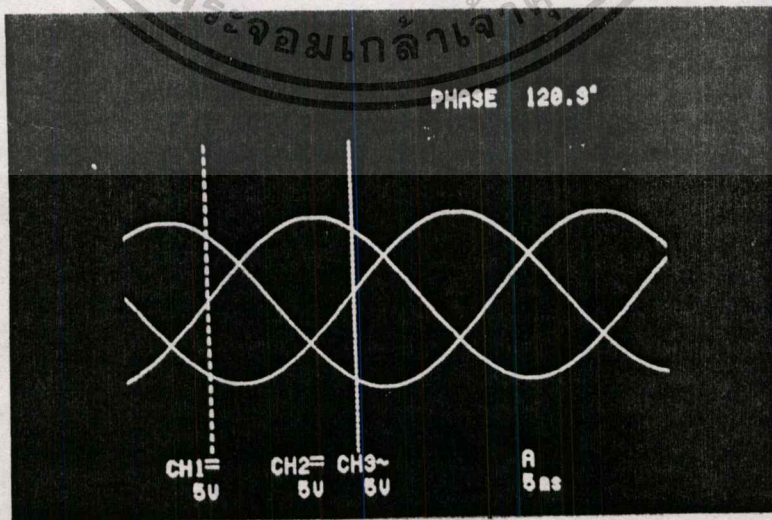
ทำนองเดียวกันที่เฟส B และเฟส C ของสัญญาณไซน์ก็มีการเก็บข้อมูลที่มีค่าเหมือนเฟส A เพียงแต่มีการ เลื่อน ตำแหน่งไปจากเฟส A เท่ากับ 120 องศา และ 240 องศาตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ส่วนสัญญาณควบคุมต่าง ๆ ก็เป็นสัญญาณเดียวกันกับเฟส A นอกจากนี้การกลับเฟส ซีควเอนซ์ของไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเด็ดขาดสิ่งเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

สัญญาณไซน์ทำได้โดยอาศัย forward/reverse command ของ counter มีประโยชน์ในการ
กลับเฟสหรือเปลี่ยนทิศการหมุนของมอเตอร์เหนี่ยวนำ



รูปที่ 6.6 แสดงวงจรสร้างสัญญาณไซน์ 3-เฟส

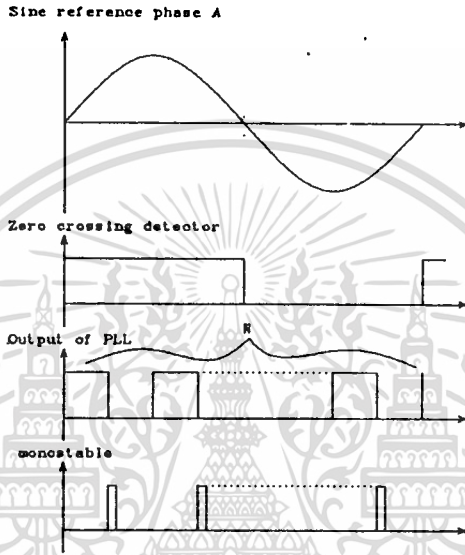


รูปที่ 6.7 แสดงผลการทดลองของรูปคลื่นไซน์ 3-เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3.2 การสร้างสัญญาณพัลส์โมโนสเตเบิลโดยอาศัย PLL

ในเทคนิคเคลต้ามืดแบบซิงโครนัส ได้ใช้ระบบ PLL เข้ามาช่วยเพื่อสร้างสัญญาณพัลส์โมโนสเตเบิลที่มีความถี่เป็นจำนวน N_1, N_2, \dots, N_N เท่าของความถี่สัญญาณอ้างอิงไซน์โดย PLL ทำหน้าที่เป็นตัวควบคุมความถี่ จากการซึ่มเลตพบว่า สัญญาณโมโนสเตเบิลที่เพิ่มเข้าไปยัง error e_1 ที่มีความเหมาะสม จะได้จากการสร้างที่ขอบขาลงของสัญญาณควบคุมความถี่ที่เป็นเอาท์พุทของ PLL ตามรูปที่ 6.8

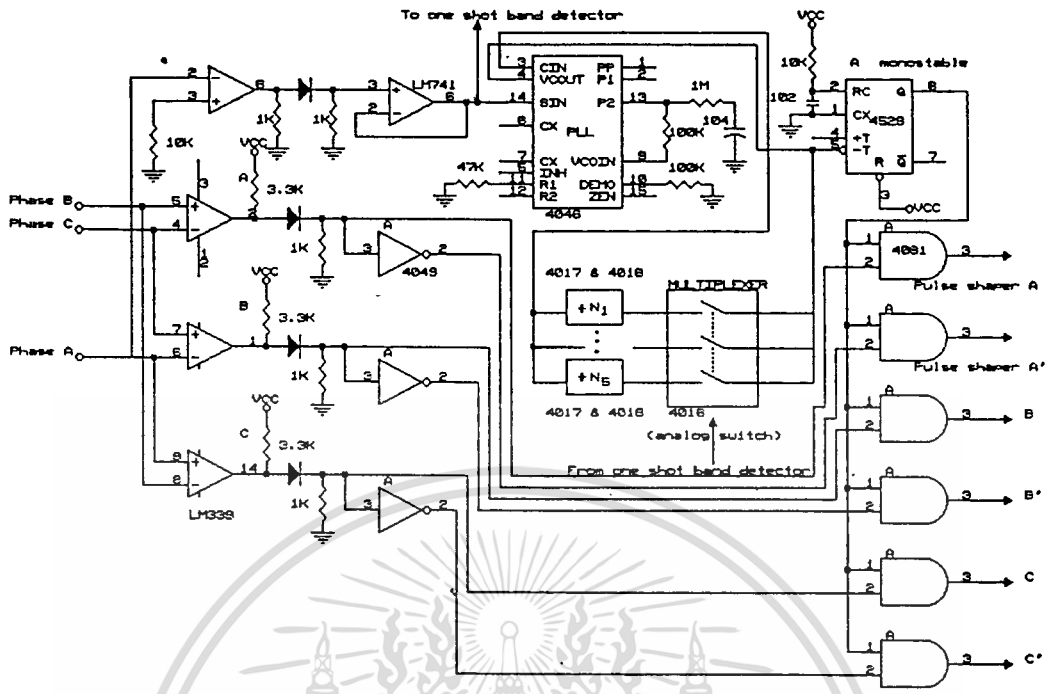


รูปที่ 6.8 แสดงหลักการสร้างสัญญาณโมโนสเตเบิล

ในทางปฏิบัติ ได้ใช้ PLL ไอซีเบอร์ 4046 ที่มีการออกแบบให้มีค่าช่วงความถี่ของการลือคประมาณ 0-4 KHz ซึ่งช่วงการลือคนี้กว้างพอที่จะลือคความถี่สัญญาณอ้างอิงไซน์ตลอดช่วงการปรับความถี่และสามารถลือคภายในช่วงระยะเวลาสั้น การออกแบบที่ไม่เหมาะสมอาจจะเกิดสัญญาณรบกวนได้ง่ายแะสัญญาณอาจไม่เสถียรมีโอกาสหลุดจากการลือคได้ หลักในการออกแบบวงจรเฟสลือคกรุปของไอซีเบอร์นี้แสดงในภาคผนวก ง. ส่วนวงจรหาร N_1, N_2, \dots, N_N ในการทดลองตั้งค่าไว้เท่ากับ 120, 100, 80, 60, 40 ตามลำดับ ได้ใช้ไอซีเบอร์ 4017 และ 4018 นำมาต่อร่วมกัน ส่วนในการเลือกตัวหารเพื่อหารความถี่ที่ได้จากการคูณจะใช้มัลติเพล็กซ์เซอร์ ไอซีเบอร์ 4016 เพื่อทำหน้าที่สับเปลี่ยนค่า N จังหวะในการสับเปลี่ยนถุกควบคุมโดยลจิกที่เป็นเอาท์พุทของวงจร one shot frequency detector สัญญาณพัลส์โมโนสเตเบิลที่ได้จะนำมากระทำทางลจิกกับสัญญาณที่แสดง polarity บวกและลบของความชันสัญญาณอ้างอิงไซน์ ก็จะได้รูป pulse

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับผูกพันให้นำไปใช้ประโยชน์ด้านการค้า shaper ที่จะนำไปต่อเข้ากับวงจรเคลต้ามืดแบบซิงโครนัส วงจรการสร้างสัญญาณพัลส์ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงชื่อเอกสารที่กล่าวถึงทุกครั้ง

โมโนสเตเบิลและมัลติเพล็กซ์เซอร์แสดงดังในรูปที่ 6.9



รูปที่ 6.9 แสดงวงจรสร้างพัลส์โมโนสเตเบิลและมัลติเพล็กซ์เซอร์

6.3.3 วงจร one shot frequency detector

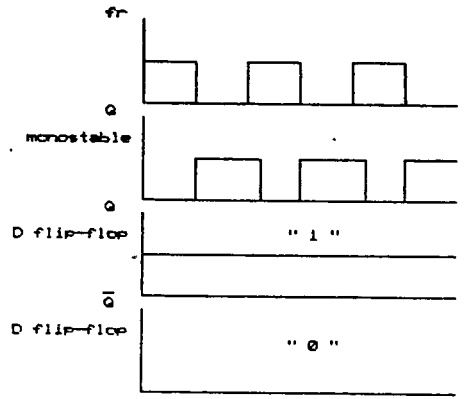
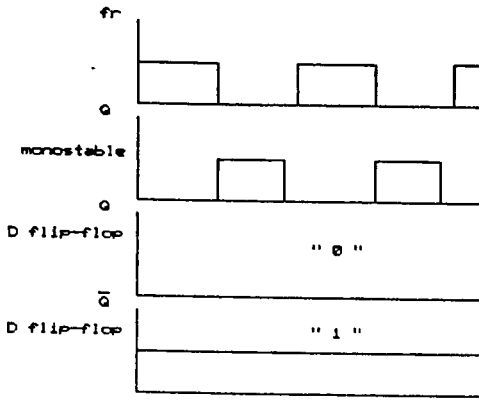
เป็นวงจรที่ทำหน้าที่ตรวจจับความถี่ แล้วจะให้เอาท์พุทเป็น "1" และ "0" เพื่อส่งไปควบคุม analog switch ไอซี 4016 ซึ่งเป็นส่วนของมัลติเพล็กซ์เซอร์ ให้ทำการสับเปลี่ยนค่าหาร N ที่อยู่ในระบบ PLL หลักการทำงานของวงจรมีดังรูปที่ 6.10 จะประกอบด้วยไอซีสร้างโมโนสเตเบิลไอซีเบอร์ 4528 และ D ฟลิปฟลอปไอซีเบอร์ 4013 จะตรวจจับความถี่ของสัญญาณไซน์อ้างอิง f_c สามารถตั้งค่าความถี่ที่ต้องการตรวจจับไว้ที่ค่าความถี่วิกฤติใด ๆ ได้โดยปรับค่า RC ของไอซี 4528 ถ้า f_c มีค่าน้อยกว่าความถี่วิกฤติที่ตั้งไว้ จะทำให้ Q ของ D ฟลิปฟลอปมีลอจิก "0" และถ้า f_c มีค่ามากกว่าความถี่วิกฤติที่ตั้งไว้จะทำให้ Q ของ D ฟลิปฟลอปมีลอจิก "1" ดังนั้นเมื่อนำ one shot frequency หลาย ๆ ชุดมาต่อรวมกันโดยมีการกระทำทางตรรกโดยลอจิก AND ก็จะสามารถสร้างการตรวจจับความถี่ช่วงต่าง ๆ (one shot frequency band detector) โดยช่วงความถี่ที่ต้องการตรวจจับตั้งค่าดังนี้

- ที่ความถี่วิกฤติ f_1 ตั้งค่าที่ $R_1 C_1$
- ที่ความถี่วิกฤติ f_2 ตั้งค่าที่ $R_2 C_2$
- ที่ความถี่วิกฤติ f_3 ตั้งค่าที่ $R_3 C_3$
- ที่ความถี่วิกฤติ f_n ตั้งค่าที่ $R_n C_n$

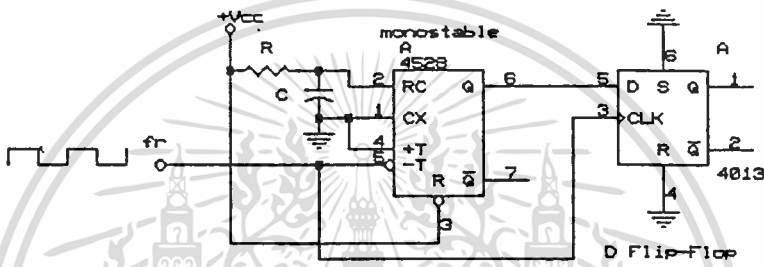
เอกสารนี้เป็นเอกสารที่สแกนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณี $f_r < \text{ความถี่วิกฤติ}$

กรณี $f_r > \text{ความถี่วิกฤติ}$



รูปที่ 6.10 แสดงหลักการการทำงานของวงจร one shot frequency detector

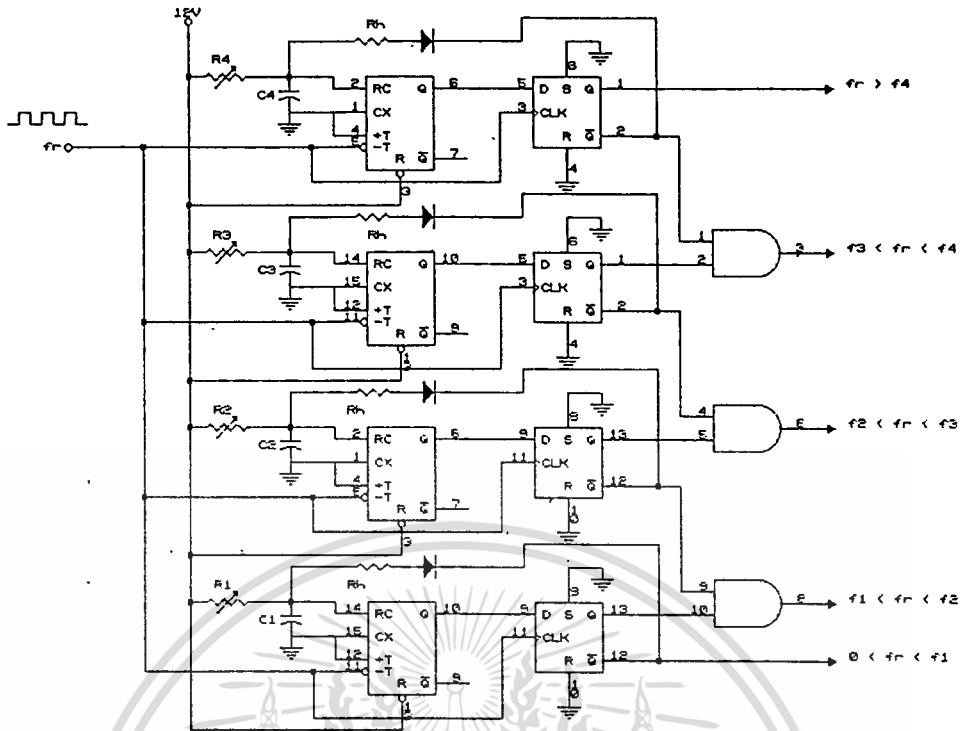


รูปที่ 6.11 แสดงวงจร one shot frequency detector

ดังแสดงในรูปที่ 6.12 ในการทดลองตั้งค่า f_1, f_2, f_3, f_4, f_5 มีค่าเท่ากับ 20, 30, 40, 50 ตามลำดับ

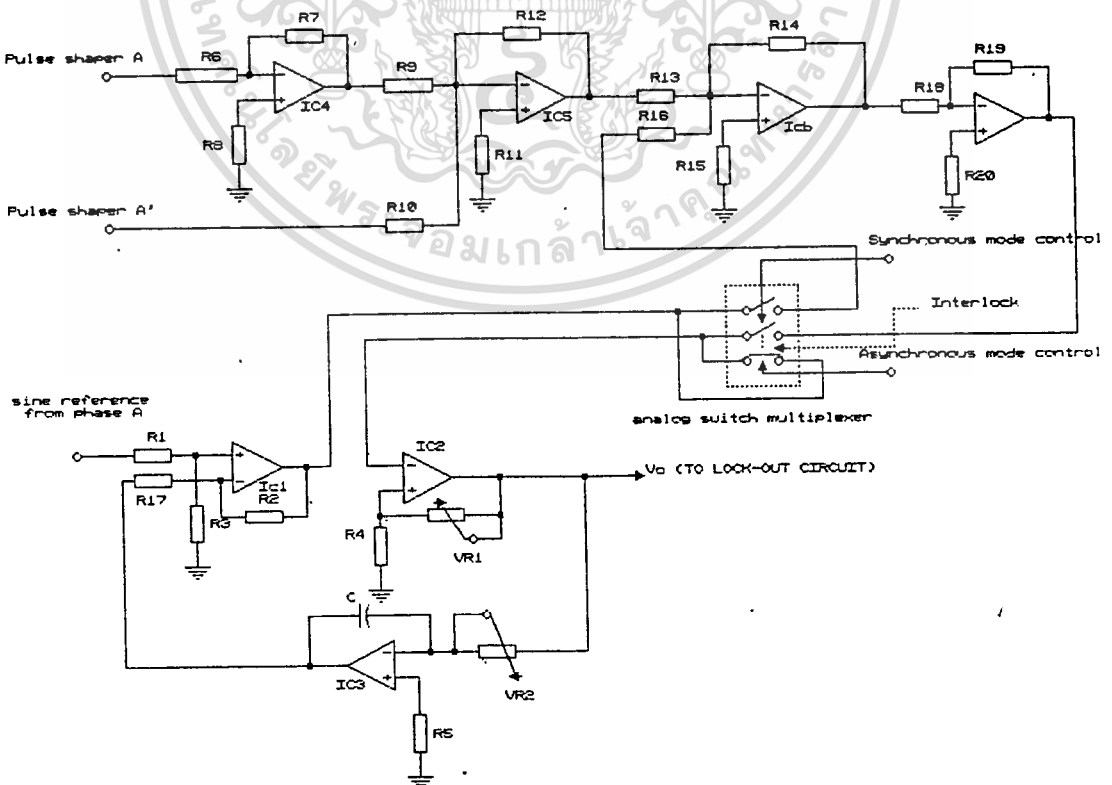
เนื่องจากที่ตำแหน่งความถี่การเปลี่ยนเกียร์แบบอัตโนมัติหรือตำแหน่งความถี่วิกฤติ ที่ f_1, f_2, \dots, f_5 เป็นตำแหน่งที่วงจร one shot frequency band detector ไม่สามารถจะตัดสินใจได้ว่าจะมีหรือไม่มีเกียร์เปลี่ยนหรือไม่มีเกียร์เปลี่ยนค่า N ที่อยู่ติดกัน ดังนั้นเพื่อให้มีการสับเปลี่ยนที่ราบรื่นจึงมีการสร้างแถบฮิสเตอร์รีซิสของความเร็วขึ้นโดยการต่อค่า R_n และไดโอดเข้าไป ทำให้สามารถแก้ปัญหานี้ได้ ซึ่งการสร้างแถบฮิสเตอร์รีซิสนี้ได้สร้างประมาณ 1 Hz ซึ่งสอดคล้องกับรูปที่ 4.7 ดังนั้นตำแหน่งความถี่ใหม่ที่จะมีการเปลี่ยนเกียร์ในขณะที่เปลี่ยนความเร็วของสัญญาณไซน์ ให้มีค่าเพิ่มขึ้น คือ ความถี่วิกฤติ + 0.5 Hz (hysteresis) และในขณะที่มีการเปลี่ยนความเร็วของสัญญาณไซน์ ให้มีค่าลดลง ตำแหน่งความถี่ใหม่ที่จะมีการเปลี่ยนเกียร์คือ ความถี่วิกฤติ - 0.5 Hz (hysteresis) จึงเป็นการป้องกันไม่ให้เกิดปัญหาของการตัดสินใจของวงจร one shot frequency detector ที่ตำแหน่งการเปลี่ยนเกียร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.12 แสดงวงจร one shot frequency band detector

6.8.4 วงจรสร้างเคลต้ามืดแบบอะซิงโครนัสและซิงโครนัส



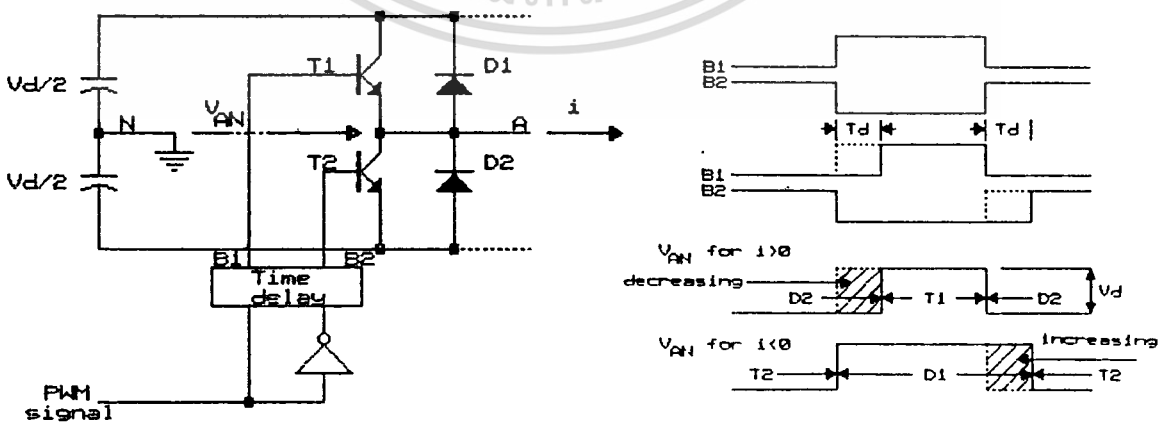
รูปที่ 6.13 แสดงวงจรควบคุมเคลต้ามืดชนิดอะซิงโครนัสและซิงโครนัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นห้ามเด็ดขาด และต้องขออนุญาตจากเจ้าของเอกสารทุกครั้งก่อนนำไปใช้

จากรูปที่ 6.13 เป็นรูปวงจรแสดงส่วนที่สร้างแพทเทอร์นของเดลดำมีอดทั้งแบบของซิงโครนัสและซิงโครนัส ซึ่งสามารถเลือกการทำงานได้ IC₁ จะเป็นตัวสร้างสัญญาณ error (e₁) IC₂ ทำหน้าที่เป็น hysteresis comparator และ IC₃ ทำหน้าที่เป็นอินติเกรเตอร์ ในขณะที่ทำงานในโหมดของซิงโครนัสจะมีการเพิ่มสัญญาณโมโนสเตเบิลที่มาจากระบบเฟสล็อกคูลป์ เข้ามาเพื่อให้เกิดการซิงโครไนซ์กับสัญญาณอ้างอิงไซน์ค่า error (e₂) ที่จะไปกำหนดการสวิทช์ของ hysteresis ที่แตกต่างจากอะซิงโครนัสค่าพารามิเตอร์ต่าง ๆ ของวงจรสามารถปรับเปลี่ยนได้ คือ ค่าความกว้างของ hysteresis ตั้งได้จาก VR1 ส่วนค่าคงที่ของการอินติเกรตหรือค่า K ตั้งได้จาก VR2 และ ตัวเก็บประจุ C

6.3.5 วงจรล็อคเอาท์ (Lock out circuit)

เป็นวงจรที่จะแยกสัญญาณที่จะนำไปควบคุมทรานซิสเตอร์ตัวบน และตัวล่างในกึ่งเดียวกันของบริดจ์อินเวอร์เตอร์ตามรูปที่ 6.14(a) โดยมีการสร้างเดดไทม์ (dead time) ซึ่งเป็นการป้องกันไม่ให้เพาเวอร์ทรานซิสเตอร์ทั้งสองนำกระแสพร้อมกัน ในขณะที่มีการสลับเปลี่ยนการนำกระแส อันเนื่องมาจากผลสต่อเรจไทม์ของทรานซิสเตอร์ซึ่งจะทำให้เกิดลัดวงจรในกึ่งชั่วขณะ ผลก็คืออาจทำให้เพาเวอร์ทรานซิสเตอร์เสียหายได้ หลักการสร้างเดดไทม์ทำได้โดยการหน่วงสัญญาณการนำกระแสของทรานซิสเตอร์แต่ละตัวออกไปเท่ากับ t_d ดังแสดงในรูปที่ 6.14(b) วงจรล็อคเอาท์อย่างง่ายที่ออกแบบแสดงได้ในรูปที่ 6.15



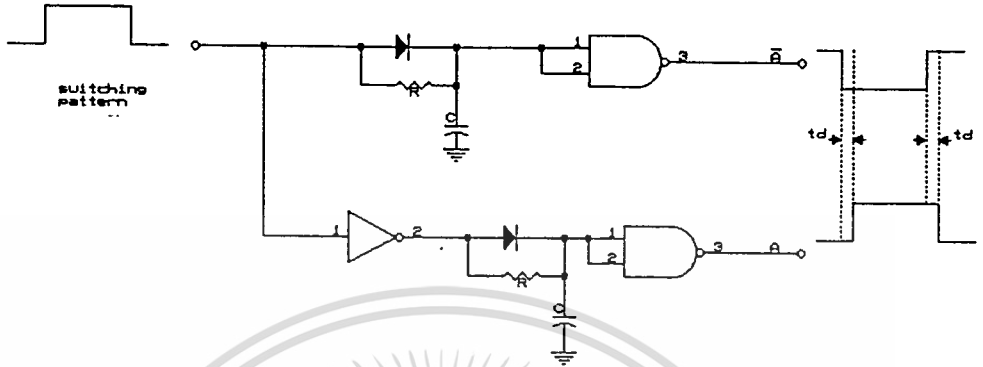
a) วงจรกำลังของอินเวอร์เตอร์

b) สัญญาณต่าง ๆ เมื่อมีการสร้าง dead time

รูปที่ 6.14 แสดงหลักการสร้างวงจรล็อคเอาท์

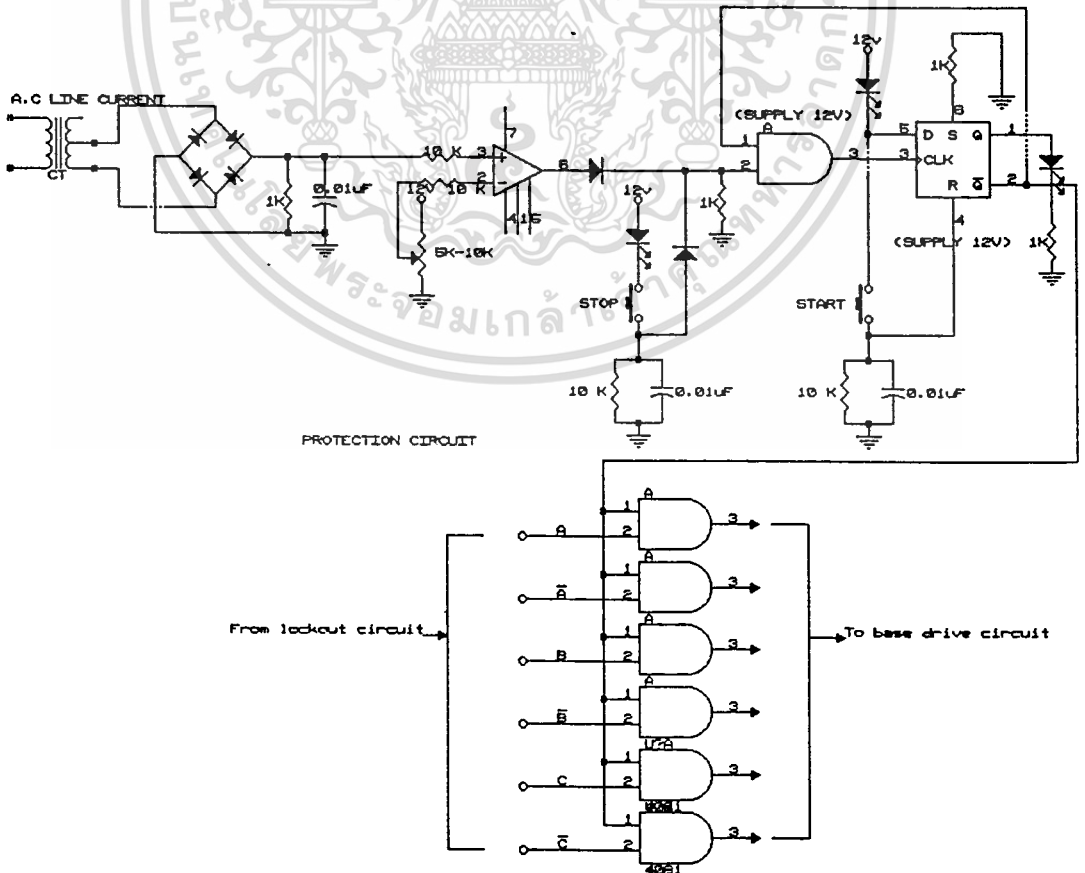
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางทฤษฎีพบว่าถ้าค่าของเทคโม้สูงจะทำให้แรงดันมูลฐานมีค่าลดลงไปจากเดิม และจะมีผลทำให้มีอาร์โมนิคส์อันดับต่ำมีค่าสูงขึ้น ดังนั้นการกำหนดค่า/เทคโม้ควรกำหนดให้มีค่าที่เหมาะสมซึ่งมีความสัมพันธ์กับค่า t_f, t_r ของทรานซิสเตอร์ จากการทดลองค่าที่เหมาะสมได้เลือกค่าประมาณ 25 ns ซึ่งสามารถตั้งค่าได้จากค่าคงที่เวลา RC ที่อยู่ในวงจรรูปที่ 6.15



รูปที่ 6.15 แสดงวงจรลอคเอาท์ที่ออกแบบ

6.4 วงจรป้องกัน



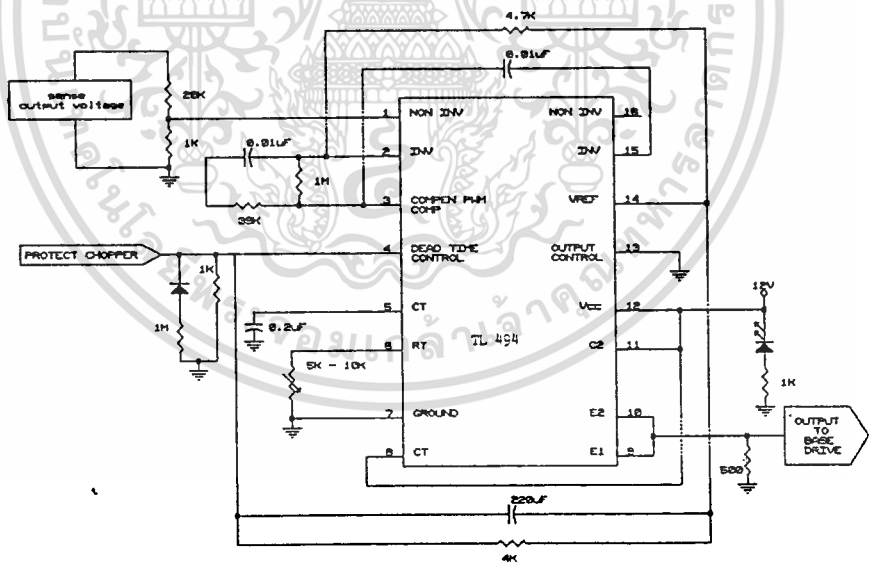
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 6.16 แสดงวงจรควบคุมของการป้องกันวงจรหลัก
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และห้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรป้องกันที่สร้างขึ้นนี้ตามรูปที่ 6.16 จะทำหน้าที่ป้องกันระบบไว้ได้ กล่าวคือ เมื่อมีสัญญาณกระแสที่ผิดปกติจาก CT (current transformer) เกินกว่าค่าที่ตั้งไว้จะทำให้เอาท์พุทของวงจรมีลอจิกสถานะ "0" ซึ่งจะนำไป AND กับสัญญาณแพทเทอร์นที่ผ่านจากวงจรถอดเอาท์ ทำให้ เป็นการปิดกั้นไม่ให้สัญญาณแพทเทอร์นส่งออกไปยังวงจรขับเบสของเพาเวอร์ทรานซิสเตอร์ได้ จะทำให้อินเวอร์เตอร์หยุดการทำงาน

6.5 วงจรควบคุมการทำงานช้อปเปอร์

การควบคุมแรงดันดีซีลิงค์ โดยใช้วงจรควบคุมช้อปเปอร์รูปที่ 6.17 จะใช้ไอซี เบอร์ TL494 เป็นตัวสร้างสัญญาณควบคุมสวิตช์โดยอาศัยการปรับคัตวิตไซเคิลซึ่งมีการควบคุมแบบป้อนกลับ PI โดยภายในตัวไอซีเบอร์ TL 494 จะมีการสร้างสัญญาณพัลส์โดยใช้รูปคลื่นฟันเลื่อย (Saw tooth) นำมาเปรียบเทียบกับสัญญาณดีซี ความถี่ของการสวิตช์ในวงจรช้อปเปอร์สามารถคำนวณได้จากค่า R_T และ C_T ที่ต่ออยู่กับไอซีเบอร์นี้ จากสมการ

$$f_{osc} = 1.1 / R_T C_T$$



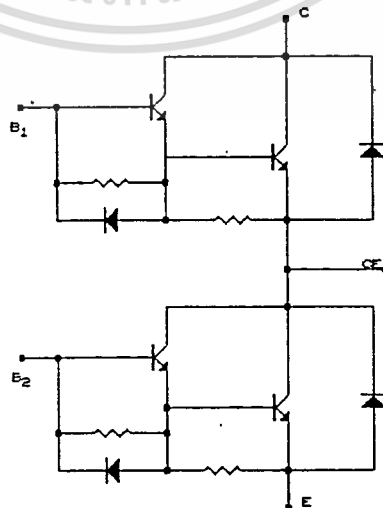
รูป 6.17 แสดงวงจรกำเนิดพัลส์ของดีซีช้อปเปอร์

ส่วน duty cycle ก็จะสามารถปรับได้อย่างอัตโนมัติในขณะที่มีการป้อนกลับ ค่าของ duty cycle นี้ จะเป็นตัวกำหนดการรับภาระของเพาเวอร์ทรานซิสเตอร์และฟรีวิลลิ่งไดโอดถ้า duty cycle มีค่าสูงขึ้นไปจะทำให้เพาเวอร์ทรานซิสเตอร์ทำงานหนัก ในขณะที่ฟรีวิลลิ่งไดโอดจะรับภาระน้อย นอกจากนี้ ในไอซีตัวนี้ยังสามารถสร้างการสตาร์ทอย่างนุ่มนวล (soft start) ของแรงดันได้ เพียงเพิ่มค่าจากรุ่นจันจนถึงค่าแรงดันที่ตั้งไว้ ซึ่งสามารถกำหนดระยะเวลาได้ในโหมดของ

soft start นี้ จะเป็นผลดีทำให้ไม่มีการกระชากของกระแสและแรงดันทำให้ระบบเสถียรภาพ และไว้วางใจมากขึ้น

6.6 วงจรขับเบส (Base Drive Circuit)

วงจรขับเบสนี้จะออกแบบใช้กับเพาเวอร์ทรานซิสเตอร์มีทั้งหมด 7 ชุดด้วยกันโดย 6 ชุดใช้สำหรับวงจรกำลัง 3 เฟสอินเวอร์เตอร์ ส่วนอีก 1 ชุดสำหรับวงจรกำลังดิซชี้อุปเปอร์ รูปที่ 6.18 แสดงโมเดลของเพาเวอร์คาร์ลิงตันทรานซิสเตอร์ที่ใช้ในการทดลอง เบอร์ EVG 31-050A สามารถรับกระแสได้ 30 แอมแปร์และทนแรงดันได้ถึง 500 โวลต์ เหมาะกับการใช้งานทางด้าน AC Drives เนื่องจากมีการคาร์ลิงตัน ดังนั้นจึงมีอัตราการขยายกระแสสูง ทำให้ใช้กระแสเบสในการควบคุมน้อย เพราะโดยปกติแล้วเพาเวอร์ทรานซิสเตอร์ที่ไม่มีการคาร์ลิงตันจะมีอัตราการขยายกระแสค่อนข้างต่ำ ข้อมูลตามคาตาชีทของเพาเวอร์ทรานซิสเตอร์เบอร์นี้มีค่าเวลาไต่ขึ้น (t_{rise}) เวลาไต่ลง (t_{fall}) และค่าสตอเรจไทม์ประมาณ $3\mu s, 4\mu s$ และ $12\mu s$ ตามลำดับ ซึ่งค่าเหล่านี้จะลดลงได้ถ้ามีวงจรขับเบสที่เหมาะสม ตามทฤษฎีควรให้กระแสเบสมีการไหลย้อนกลับและมีค่าเกือบเป็นสองเท่าของกระแสเบสฟอร์เวิร์ดสในขณะเทอร์น-ออฟ และกระแสเบสไหลย้อนกลับควรจะไม่ให้มีการกระชากกระแสลงไปสู่ค่าลยอย่างรวดเร็ว ในทางปฏิบัติควรให้มีการใส่ค่าอินดักแตนซ์ขนาดเล็กซึ่งอาจถือได้ว่าเป็นอินดักแตนซ์แฝง (stray inductance) เข้าไปในวงจรในส่วนที่เป็นรีเวอร์สไบอัสเพื่อที่จะไม่ให้ค่า $-di/dt$ มากเกินไป อาจจะทำให้เพาเวอร์ทรานซิสเตอร์เสียหายได้



รูปที่ 6.18 แสดงโมเดลของเพาเวอร์ทรานซิสเตอร์ในหนึ่งแพคเกจ

เพื่อที่จะให้กระแสในระหว่างเทอร์น-ออน มีค่าน้อย ควรจะให้กระแสเบสมีการโอเวอร์ชูทของ ขอบขาขึ้นกระแสประมาณสองเท่าของค่ากระแสเบสที่สภาวะคงที่ใน รูปที่ 6.19 จะแสดงลักษณะรูป ร้างของกระแสเบสที่จะทำให้การทำงานที่เหมาะสมสำหรับความเร็วของสวิทช์ที่ต้องการ ดังนั้นใน การออกแบบวงจรขับเบสจึงคำนึงถึงการให้กระแสเบสอย่างเหมาะสม และการป้องกันเพาเวอร์ ทรานซิสเตอร์รูปที่ 6.20 แสดงวงจรขับเบสที่ได้ออกแบบขึ้น จะประกอบด้วยส่วนต่าง ๆ ที่ สำคัญ ดังต่อไปนี้

1. ส่วนแยกกราวด์ ระหว่างวงจรถูกคุม และวงจรถูกสั่งเพื่อป้องกันการรบกวนและอัน ตราয়จากไฟแรงดันสูงจากวงจรถูกสั่งโดยใช้ออฟโคัปเปิลเลอร์(opto-coupler) ไอซีเบอร์ 4N25 โดยมีการต่อวงจรถูกสั่งเพิ่มเติมในลักษณะที่เพิ่มขีดความสามารถทางด้านความเร็ว และไม่ให้มีการ เสื่อมเฟสระหว่างสัญญาณอินพุตและเอาต์พุต

2. ส่วนป้องกันไม่ให้เพาเวอร์ทรานซิสเตอร์อิ่มตัวจนเกินไป (over saturation) โดย ใช้ไดโอด D_1 ซึ่งจะทำหน้าที่เรคกูเลตกระแสเบสอย่างอัตโนมัติขึ้นอยู่กับกระแสคอลเลคเตอร์เพื่อ ให้เพาเวอร์ทรานซิสเตอร์ทำงานอยู่ในสภาวะกึ่งอิ่มตัว(quasi saturation) เป็นผลทำให้ลดค่า สตอเรจไทม์

3. ส่วนของให้มีการโอเวอร์ชูทขอบขาขึ้นกระแสเบส โดยใช้ลิมิตแอมป์ลาซิเตอร์ C_2 เพื่อเพิ่มความเร็วในการสวิทช์ เมื่อนำกระแส

4. ส่วนของการให้กระแสเบสไหลย้อนกลับโดยใช้ทรานซิสเตอร์ T_2 ช่วยในการรีเวอร์ส ไบอัสเพื่อเร่งการหยุดนำกระแสให้เร็วขึ้น

5. ส่วนของการจำกัดกระแสเบสที่เป็นลบ โดยใช้ตัวเหนี่ยวนำ L_1 เพื่อป้องกันไม่ให้ $-di_b/dt$ ของกระแสเบสมีค่าสูงเกินไป

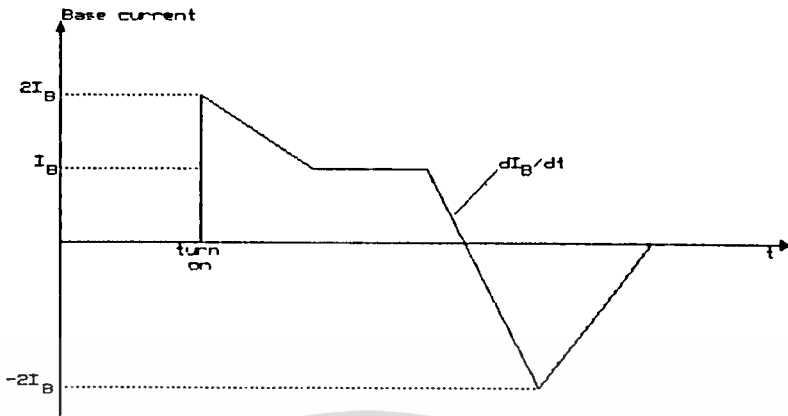
การทำงาน

เมื่อพัลส์บวกของสัญญาณสวิทช์ซึ่งถูกส่งให้กับวงจรถูกขับเบส จะเป็นการฟอร์เวิร์สไบอัสให้กับ เพาเวอร์ทรานซิสเตอร์ โดยทรานซิสเตอร์ T_1 จะนำกระแสทำให้มีกระแสไหลออกจากเบสของ ทรานซิสเตอร์ T_2, T_2 จึงนำกระแสและขยายกระแสเพื่อจ่ายแก่เบสของทรานซิสเตอร์ T_1 ทำให้ T_1 นำกระแสในขณะที่ยังที่ทรานซิสเตอร์ T_2 จะไม่นำกระแสดังนั้นจะมีกระแสไหลไปยังเบส ของเพาเวอร์ทรานซิสเตอร์อย่างเพียงพอ เพาเวอร์ทรานซิสเตอร์จึงนำกระแส

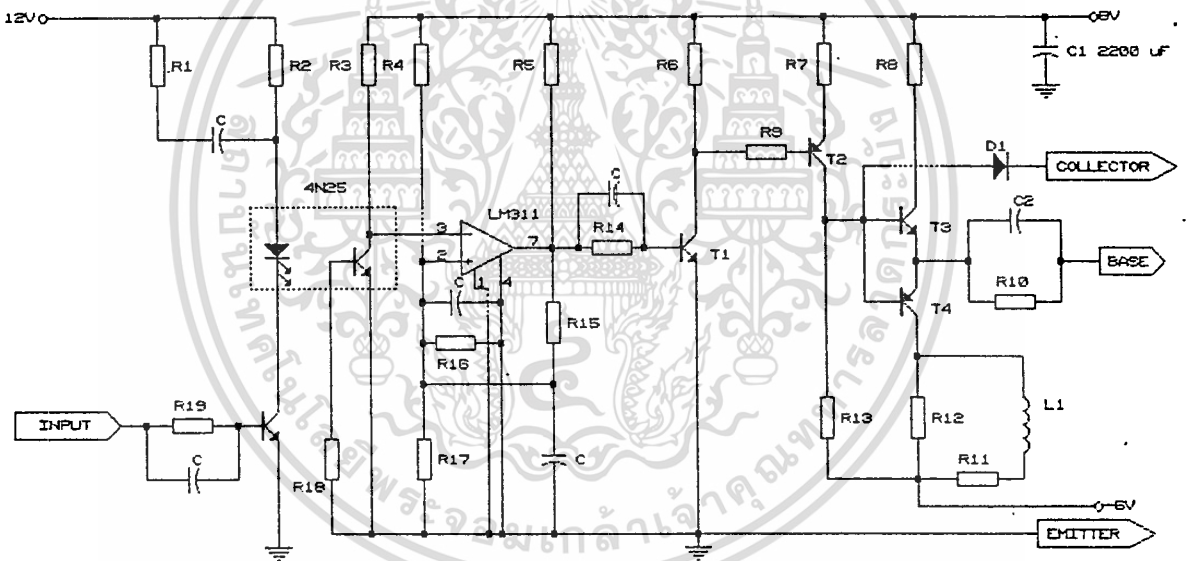
เมื่อพัลส์ลบถูกส่งเข้ามาจะเป็นการรีเวอร์สไบอัสให้กับเพาเวอร์ทรานซิสเตอร์โดยทราน ซิสเตอร์ T_2 จะไม่นำกระแสทำให้ทรานซิสเตอร์ T_2, T_1 ไม่นำกระแสด้วยเหมือนกัน ดังนั้นจะมี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่น การค้า ซิสเตอร์ T_2 จะไม่นำกระแสทำให้ทรานซิสเตอร์ T_2, T_1 ไม่นำกระแสด้วยเหมือนกัน ดังนั้นจะมี ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสไหลออกจากเบสของทรานซิสเตอร์ T_4 ทำให้ T_4 นำกระแสคั่งนั้นกระแสจึงไหลออก จากเบสของเพาเวอร์ทรานซิสเตอร์ทำให้เพาเวอร์ทรานซิสเตอร์หยุดนำกระแส



รูปที่ 6.19 แสดงรูปร่างของกระแสเบสในทางอุดมคติ



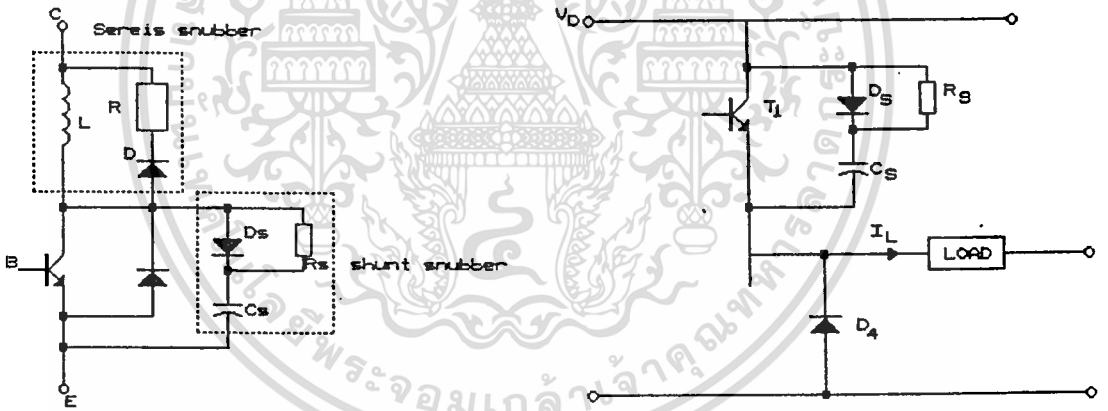
รูปที่ 6.20 แสดงวงจรขับเบสหนึ่งชุด

จากการทดลอง พบว่าเพาเวอร์ซัพพลายที่จ่ายให้กับวงจรขับเบส โดยมีการเรคกูเลต แรงดันขนาด 8 V ซึ่งจะมีสไปค์ของแรงดันอยู่ในระหว่าง ± 2 V ซึ่งสามารถที่จะมีผลกระทบต่อ การทำงานของการขับเบสได้สาเหตุของการเกิดสไปค์นี้เนื่องมาจากผลของการสวิตช์ของเพาเวอร์ ทรานซิสเตอร์ที่มีการคาร์ลิงตันซึ่งจะกระชากแรงดันของซัพพลาย เทคนิคอย่างหนึ่งที่สามารถที่จะ แก้ได้คือติดตั้งตัวเก็บประจุขนาด 2,200 μ F ระหว่างแรงดันคิซีและ กราวด์ และต้องติดตั้งใน

กับตัวเก็บประจุ ทำให้สามารถลดคอมพิแคนซ์ของแหล่งจ่าย และลดการเหนี่ยวนำแม่เหล็กจากการแผ่กระจายที่แผ่อยู่

6.7 การออกแบบวงจร snubber (snubber circuit)

วงจร snubber เป็นวงจรช่วยภายนอกที่ใส่เพิ่มเข้าไปให้กับเพาเวอร์ทรานซิสเตอร์แต่ละตัว เพื่อป้องกันไม่ให้พิกัดกระแสและแรงดันเกินค่าพิกัดโดยไม่มีผลกระทบต่อการทำงานของวงจรหลัก วงจร snubber มีทั้งแบบอนุกรมและแบบขนาน โดยแบบอนุกรมจะช่วยลดไปค้ของกระแส (current spikes) และลดกำลังการสูญเสียของเพาเวอร์ทรานซิสเตอร์ ในขณะที่เริ่มนำกระแส ส่วนแบบขนานจะลดไปค้ของแรงดัน (voltage spikes) และลดกำลังการสูญเสียของเพาเวอร์ทรานซิสเตอร์ ในขณะที่เริ่มหยุดนำกระแส ดังนั้นจึงเป็นสิ่งจำเป็นมากที่จะต้องออกแบบวงจร snubber ให้มีค่าเหมาะสมกับงานที่ใช้ ตัวอย่างของวงจร snubber ที่ใช้ในการทดลอง จะใช้เพียง snubber แบบขนานก็เพียงพอแล้วตามรูปที่ 6.21(b) ประกอบด้วย R_s, D_s, C_s



รูปที่ 6.21(a) แสดงวงจร snubber แบบอนุกรมและขนาน

รูปที่ 6.21(b) วงจร snubber ที่ใช้ในการทดลอง

การทำงานของวงจร snubber

พิจารณา รูปที่ 6.21(b) ขณะทรานซิสเตอร์เริ่มหยุดนำกระแส สมมติให้กระแสทรานซิสเตอร์ลดลงเป็นเชิงเส้น กระแสจะผ่าน D_s เข้ามาชาร์จประจุที่ C_s โดยค่าโวลเตจตกคร่อมแสดงได้ด้วยสมการ

$$V_{C_s} = (1/C_s) \int I_L dt \dots (6.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{c_{in}} = (1/C_{in}) \int (I_L / t_f) t dt \quad \dots(6.3)$$

เมื่อ I_L คือ ค่ากระแสไหลลด ; t_f คือ fall time

ค่าแรงดันที่ตกคร่อมตัวเก็บประจุ C_{in} มีค่า $V_{c_{in}}$ ที่เวลา $t = t_f$

จะได้ว่า
$$V_{c_{in}} = 0.5 (I_L t_f) / C_{in} \quad \dots(6.4)$$

ดังนั้นค่าตัวเก็บประจุที่จะใช้ในการออกแบบควรมีค่า

$$C_{in} >= (I_L t_f) / 2V_{c_{in}} \quad \dots(6.5)$$

หลังจากเมื่อเวลาผ่าน t_f ไปแล้ว C_{in} ยังคงถูกชาร์จด้วยกระแสไหลลดคงที่ต่อไปทำให้แรงดันตกคร่อม C_{in} มีค่าสูงกว่าแหล่งจ่าย V_D เพราะเนื่องจากมีอินดักแตนซ์ในวงจร และในที่สุดก็จะตกลงมาเท่ากับแหล่งจ่าย พลังงานที่เก็บสะสมไว้ใน C_{in} คือ

$$E_{c_{in}} = 0.5 C_{in} (V_D)^2 \quad \dots(6.6)$$

เมื่อทรานซิสเตอร์เริ่มนำกระแสอีกครั้ง พลังงานจะถูกสลายที่ความต้านทาน R_{in} ถ้าให้ f เป็นค่าความถี่ในการใช้งานของทรานซิสเตอร์ ค่าพลังงานถูกสลายที่ความต้านทาน R_{in} คือ

$$P_{R_{in}} = 0.5 C_{in} (V_D)^2 f \quad \dots(6.7)$$

ในขณะที่ทรานซิสเตอร์นำกระแสขึ้น ความต้านทาน R_{in} จะจำกัดค่ากระแสคิซาร์จค่าหนึ่งให้อยู่ในช่วงที่ปลอดภัย ถ้าให้ I_{in} คือค่ากระแสสูงสุดที่ทรานซิสเตอร์ยอมให้ผ่านได้โดยปลอดภัยและ I_L คือค่ากระแสไหลลดขณะนำกระแส และสมมติว่า R_{in} เท่านั้นที่จำกัดค่ากระแสคิซาร์จของตัวเก็บประจุ ดังนั้นค่า R_{in} หาได้จาก

$$R_{in} > V_D / (I_{in} - I_L) \quad \dots(6.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งสมการที่ (6.8) จะเป็นสมการที่หาค่าน้อยที่สุด ของ R_{min} โดยประมาณสำหรับค่า R_{max} ที่มากที่สุด สามารถหาได้จากช่วงคาบเวลาของการนำกระแสที่น้อยที่สุด ($T_{on(min)}$) ของทรานซิสเตอร์โดยไม่คิดผลของค่าอินดักแตนซ์ที่ต่ออนุกรมอยู่ การออกแบบคาบเวลานำกระแสที่น้อยที่สุดควรมีค่าน้อยเป็น 3 เท่าของค่าคงที่เวลา $R_{min} C_{min}$ ดังสมการ

$$T_{on(min)} \geq 3R_{min} C_{min} \quad \dots(6.9)$$

$$R_{min} < T_{on(min)} / 3C_{min} \quad \dots(6.10)$$

นั่นคือการออกแบบค่า R_{min} ควรมีค่าน้อยพอที่จะทำให้การคายประจุใน C_{min} เกิดขึ้นอย่างรวดเร็ว เมื่อรวมสมการ (6.8) และ (6.10) นี้

$$V_D / (I_M - I_L) \leq R_{min} \leq T_{on(min)} / 3C_{min} \quad \dots(6.11)$$

จากสมการ 6.8, 6.9 แสดงให้เห็นว่าค่า R_{min} ควรเป็นค่าที่เหมาะสมเพื่อที่จะจำกัดกระแสสูงสุดที่ไหลผ่านทรานซิสเตอร์ ขณะเดียวกันควรเป็นค่าที่ให้ค่าไทม์คอนสแตนต์ $R_{min} C_{min}$ น้อยกว่าช่วงเวลานำกระแสของทรานซิสเตอร์ ทั้งนี้เราสามารถหาค่า R_{min} และ C_{min} ได้รวมทั้งหากำลังที่สูญเสียใน R_{min} ได้จากสมการ (6.7)

ในการทดลอง กำหนดให้ $V_D = 280 \text{ V}$, $V_{CD} = 50 \text{ V}$

$$I_L = 10 \text{ A} , I_M = 30 \text{ A}$$

$$t_f = 4 \mu\text{s} , T_{off(min)} = 30 \mu\text{s}$$

สามารถคำนวณหาค่าตัวต้านทาน R_{min} และตัวเก็บประจุ C_{min} ของวงจรสับเบอร์ได้ดังนี้

$$\begin{aligned} C_{min} &> \frac{I_L t_f}{2V_{CD}} \\ &> \frac{(10)(4)(10^{-6})}{(2)(50)} \\ &> 0.4 \mu\text{s} \end{aligned}$$

และจากสมการที่ (6.10)
$$\frac{V_D}{(I_M - I_L)} < R_{\square} < \frac{T_{on(min)}}{3C_{\square}}$$

แทนค่าข้อมูลที่กำหนดให้จะได้

$$\frac{280}{(30-10)} < R_{\square} < \frac{30\mu s}{3(0.47)\mu F}$$

$$14 \text{ โอห์ม} < R_{\square} < 21 \text{ โอห์ม}$$

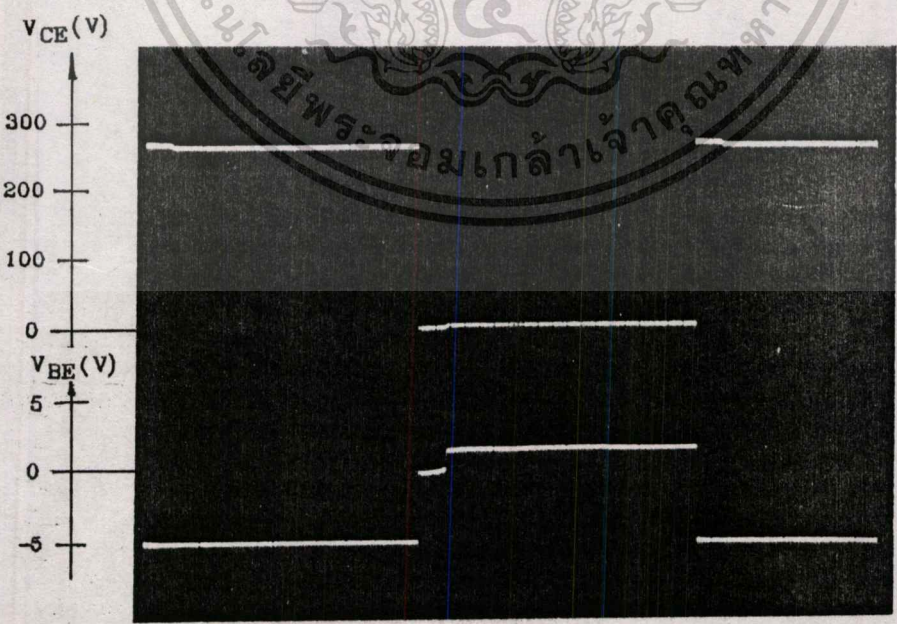
เนื่องจากใช้ความถี่ในการสวิตซ์ของทรานซิสเตอร์ที่มากที่สุดประมาณ 2.5 KHz ดังนั้นการคำนวณหาค่ากำลังสูญเสียที่สลายใน R_{\square} ได้

$$P_{R_{\square}} = (0.5)(0.47)\mu F(280)^2(2.5\text{KHz}) = 46 \text{ W}$$

ดังนั้นเลือกตัวต้านทาน R_{\square} เท่ากับ 20 โอห์ม 50 W

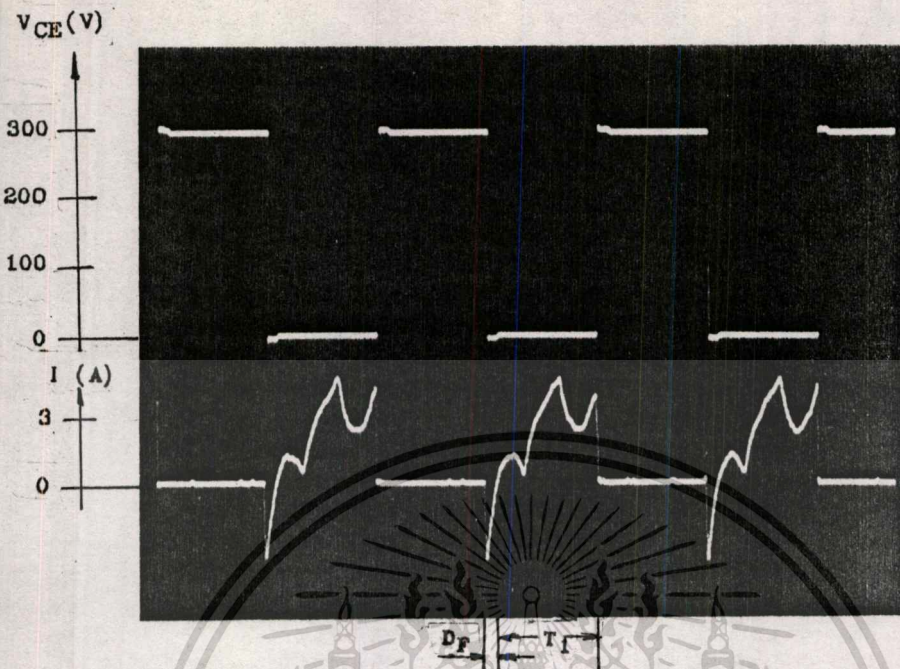
6.8 ผลการทดลอง

จะแสดงผลของรูปคลื่นแรงดันและกระแสของเพาเวอร์ทรานซิสเตอร์, กระแสไหลผ่านฟริวิลลิ่งไดโอดขณะเพาเวอร์ทรานซิสเตอร์อยู่ในสภาวะเทอร์น-ออน ตลอดจนกระแสซาร์จตัวเก็บประจุของวงจรสับเบอริ์ในช่วงเพาเวอร์ทรานซิสเตอร์อยู่ในสภาวะเทอร์น-ออน

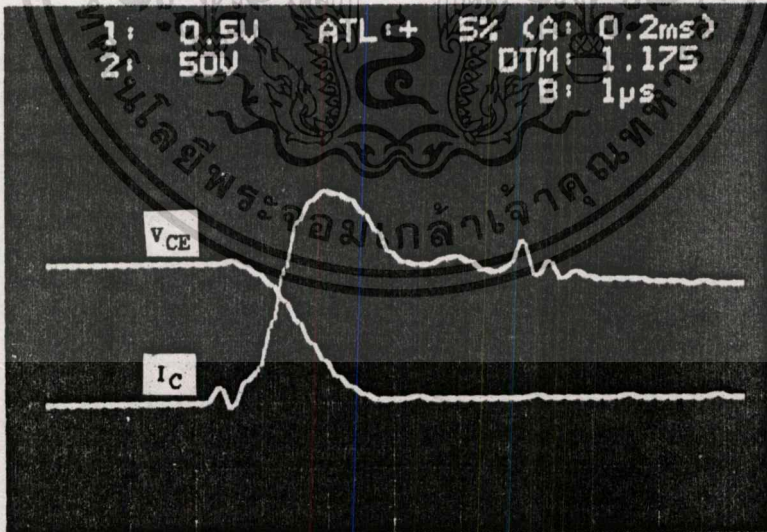


รูปที่ 6.22 แสดง V_{BE} , V_{CE} ของเพาเวอร์ทรานซิสเตอร์

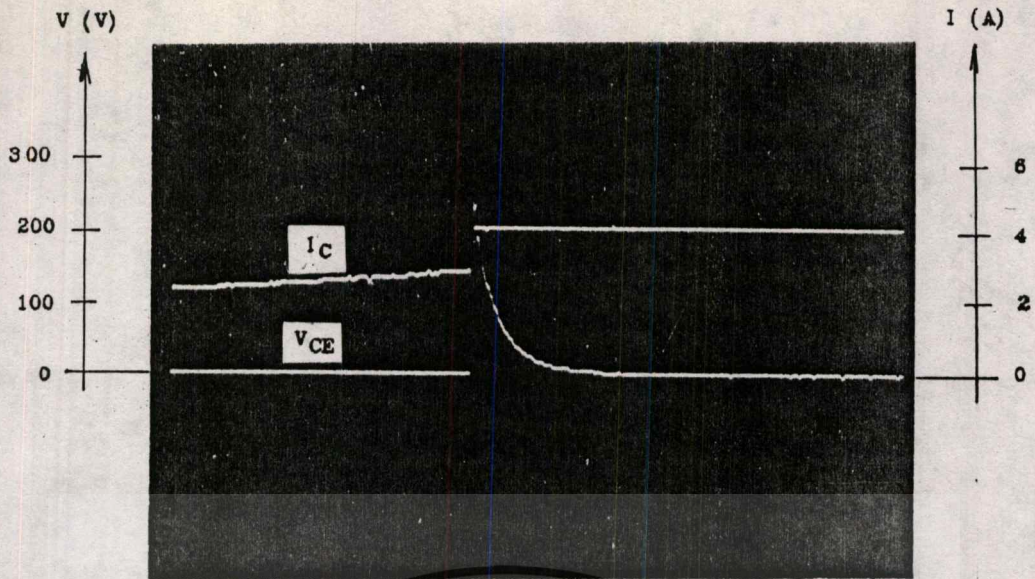
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



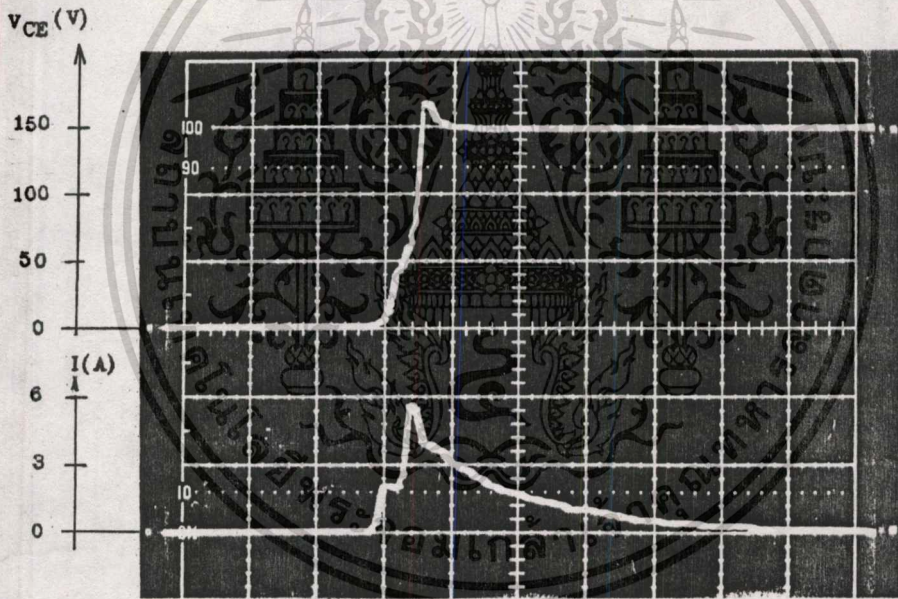
รูปที่ 6.23 แสดง กระแสไหลผ่าน ฟิวส์ลิ่งไดโอด และเพาเวอร์ทรานซิสเตอร์



รูปที่ 6.24 แสดง I_C และ V_{CE} ช่วงนำกระแสของเพาเวอร์ทรานซิสเตอร์



รูปที่ 6.25 แสดง I_c และ V_{ce} ช่วงหยุดนำกระแส



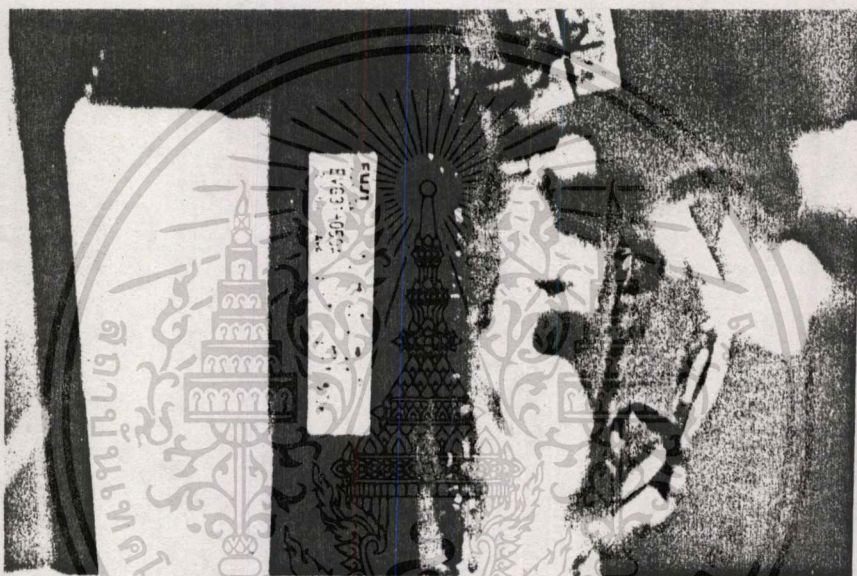
รูปที่ 6.26 แสดงกระแสซาร์จตัวเก็บประจุของวงจรสับเบอร์และแรงดันคร่อมทรานซิสเตอร์ (V_{ce}) ในขณะเทอร์น-ออฟ

6.9 ชิ้นงานวิทยานิพนธ์

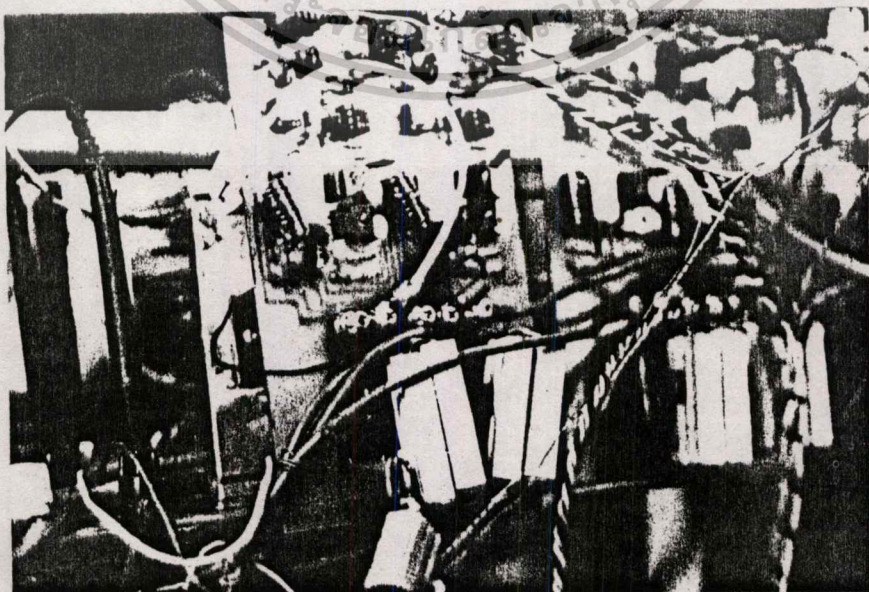
เครื่องต้นแบบชุดขับเคลื่อนมอเตอร์เหนี่ยวนำ 3-φ ที่ได้ออกแบบสร้างขึ้น มีทั้งวงจรควบคุมและวงจรกำลังของภาคเรกติไฟเออร์, ดิซิลิ่งคิ์ช็อปเปอร์และอินเวอร์เตอร์ สำหรับวงจรควบคุมนั้นได้ทำการติดตั้งใน PCB เพื่อลดปัญหาต่าง ๆ เช่น สัญญาณรบกวน แผ่น PCB นี้ยังได้ยึดติดกับ

เอกสารนี้เป็นเอกสารที่สร้างขึ้นมาสำหรับการใช้งานเพื่อการศึกษาร่วมกัน ไม่ขอสงวนสิทธิ์ในไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บายความร้อน (Heat sink) พร้อมกับยึดติดกับแผ่นปริ้นท์ของวงจรรีบเบสซึ่งมีวงจรสับเบอร์รวมอยู่ด้วย เพื่อลดอุณหภูมิแดนซ์ของสายแสดงให้เห็นชัดเจนในรูปที่ 6.27, 6.28 จากการทดลองพบว่าไม่มีสัญญาณรบกวนถ้ามีการออกแบบสายปริ้นท์ที่มีกราวด์เพลนที่ใหญ่ ในส่วนของ LC มิลิเตอร์นั้นชุดตัวเก็บประจุสำหรับไฟตีชันทนแรงดันได้สูงประมาณ 350 โวลท์ มีค่าประจุประมาณ 57500 ไมโครฟารัดซึ่งมีค่าเพียงพอที่จะไม่ทำให้เกิดริบเบิลของแรงดัน ดังแสดงในรูปที่ 6.31 ส่วนในรูปที่ 6.30 แสดงแหล่งจ่ายไฟตรงเร็คกูเลต สำหรับวงจรรีบเบสของเพาเวอร์ทรานซิสเตอร์มีทั้งหมด 7 ชุด ใช้ในตีชชี้อปเปอร์และอินเวอร์เตอร์ เมื่อประกอบชุดต่างๆ เข้าด้วยกันแล้วจะได้เครื่องต้นแบบชุดขับเคลื่อนมอเตอร์เหนี่ยวนำ 3-φ ตามรูปที่ 6.32

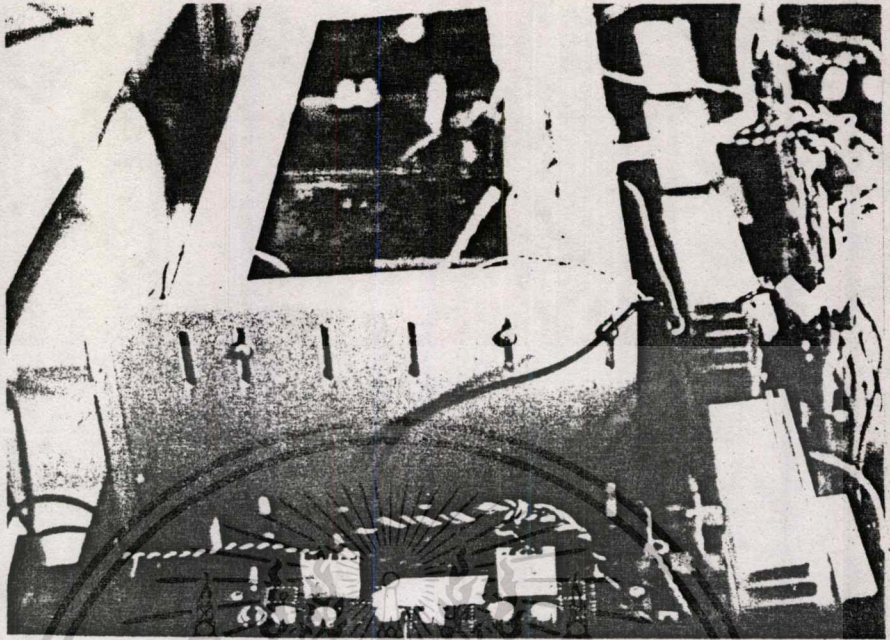


รูปที่ 6.27 แสดงเพาเวอร์ทรานซิสเตอร์ยึดติดกับแผ่นปริ้นท์ของวงจรรีบเบส

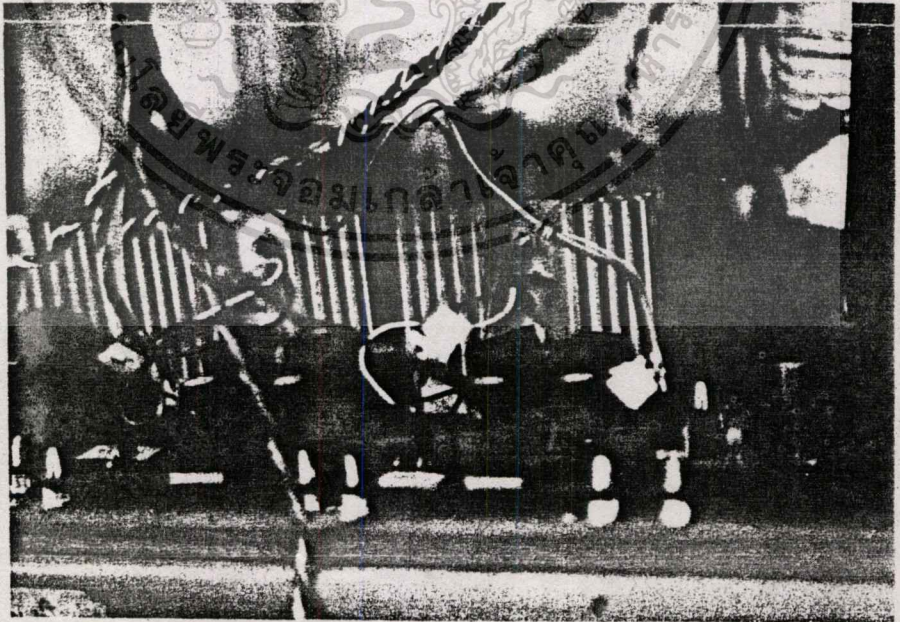


รูปที่ 6.28 แสดงแผ่นปริ้นท์ของวงจรรีบเบสและวงจรสับเบอร์

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับกรใ้ภายในเพื่อการศึกษาเท่านั้น ไม่ควรเผยแพร่ไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

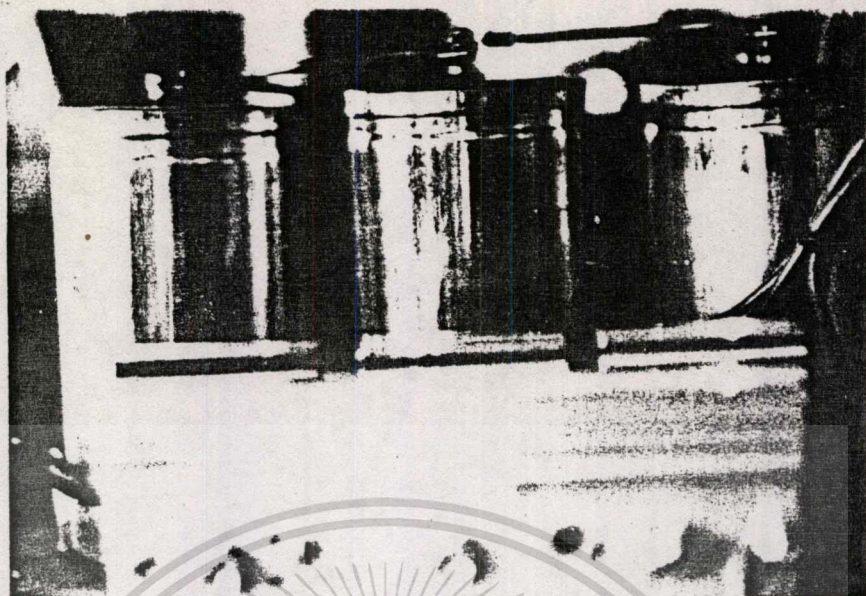


รูปที่ 6.29 แสดงแผ่นปรีนทิงของวงจรควบคุมเตลตามีอดซึ่งวางอยู่ในแร็ค

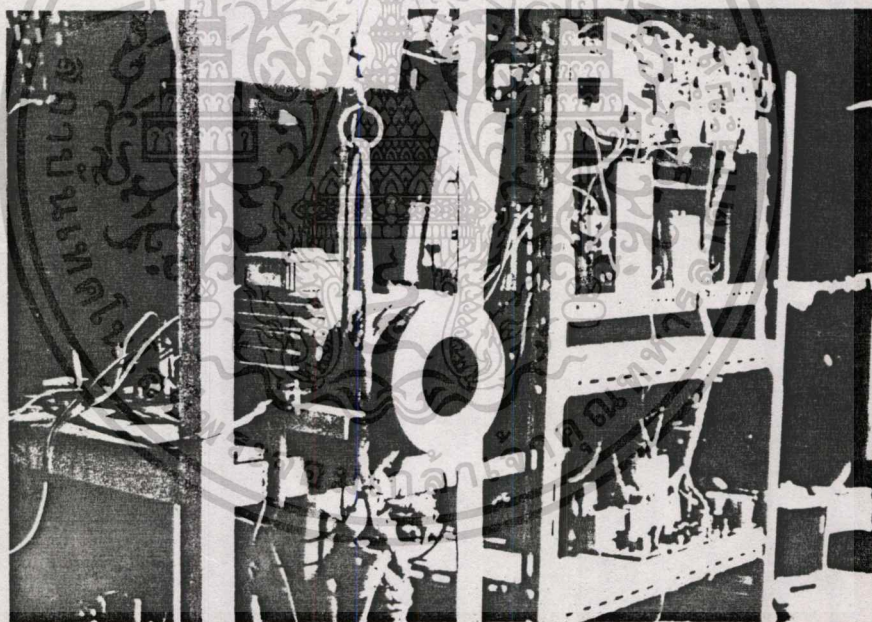


รูปที่ 6.30 แสดง ส่วนภาคจ่ายไฟของวงจรขับเบล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.31 แสดงส่วนของเรกติไฟเออร์ซึ่งประกอบด้วยเพาเวอร์ไดโอดและตัวเก็บประจุ



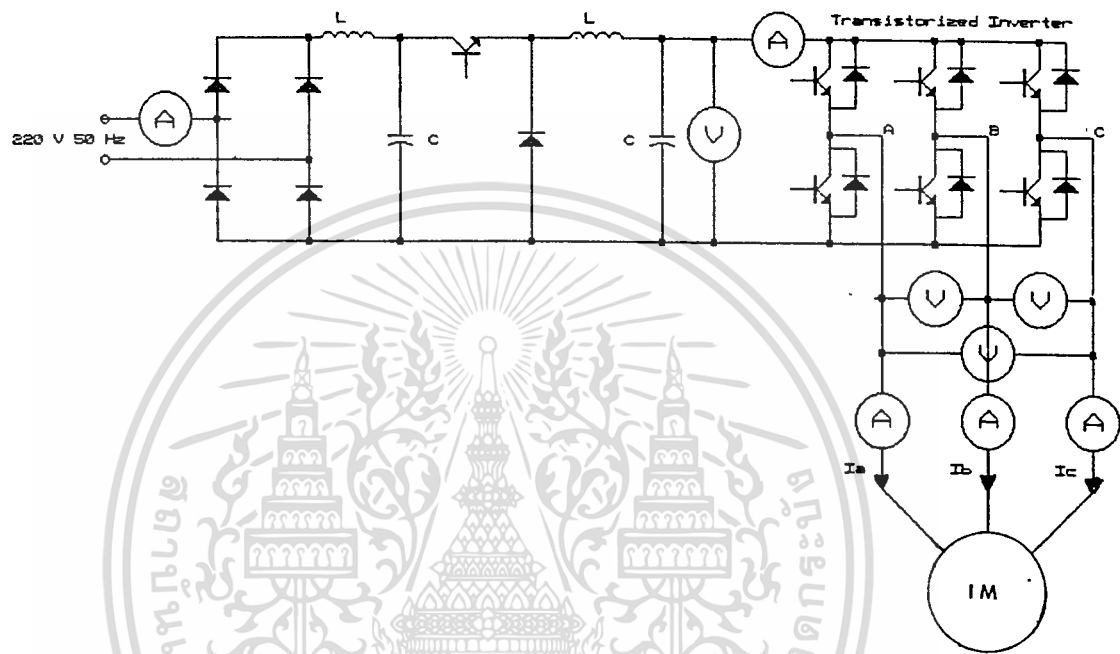
รูปที่ 6.32 แสดงเครื่องต้นแบบชุดขับเคลื่อนมอเตอร์เหนี่ยวนำ

6.10 สรุป

ในบทนี้ ได้ออกแบบและสร้างระบบวงจรควบคุมเคลื่อนที่มีอคตุเลเตอร์ทั้งชนิดอะซิงโครนัส และซิงโครนัสตลอดจนระบบวงจรกำลังของอินเวอร์เตอร์ ซึ่งมีการแสดงและอธิบายอย่างละเอียด มีการเสนอเทคนิคในทางปฏิบัติเพื่อที่จะแก้ปัญหาต่างๆ เช่น การออกแบบวงจรป้องกัน, การออกแบบ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า วงจรสับเบออร์, การป้องกันสัญญาณรบกวน, การติดตั้งและประกอบวงจรต่าง ๆ เป็นต้น ไม่ว่ากรณีใดที่หนังสือนี้ อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองและผลการทดลอง

อินเวอร์เตอร์เครื่องต้นแบบที่ได้ออกแบบสร้างขึ้นโดยใช้เทคนิคเคลต้ามืดแบบขึงโคร
นัสและขึงโครนัสสามารถนำไปทดสอบโดยขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟสชนิด squirrel-
cage ขนาด 1-HP, 4 Pole เพื่อหาคุณสมบัติต่างๆของอินเวอร์เตอร์ วงจรที่ใช้ในการทดลองและ
เครื่องมือที่ใช้ในการวัดแสดงในรูปที่ 7.1



รูปที่ 7.1 แสดงวงจรการทดลองและเครื่องมือที่ใช้ในการวัด

7.1 การทดสอบเพื่อเปรียบเทียบความไม่สมดุลย์ของแรงดันและกระแส ในแต่ละเฟสของ
อินเวอร์เตอร์ 3-φ แบบเคลต้ามืดชนิดขึงโครนัส (ADMI) และความสมดุลย์ของ
แรงดันและกระแสโดยใช้อินเวอร์เตอร์ 3-φ แบบเคลต้ามืดชนิดขึงโครนัส (SDMI)

ตารางบันทึกผลการทดลองที่ 7.1 และ 7.2 เป็นการแสดงผลการทดสอบความไม่สมดุลย์
เฟสของ ADMI และ สมดุลย์เฟสของSDMIตามลำดับเมื่อโหลดเป็นมอเตอร์เนื่องจากรูปคลื่น
สวิตชิ่งของ ADMI ขณะทำงานในโหมด PWM จะเปลี่ยนแปลงตามเวลาไม่แน่นอนทำให้แรงดัน
และกระแสที่จ่ายให้กับมอเตอร์กระเพื่อมมาก อาจจะเป็นอันตรายต่ออินเวอร์เตอร์และมอเตอร์ตั้ง
นั้นเพื่อความเหมาะสมจะทดสอบที่แรงดันดีซีลิงค์ 200 โวลท์และโหลดทอร์ค 1.93 นิวตัน-เมตร
จากตารางการเปรียบเทียบทั้งสองแสดงให้เห็นว่า SDMI สามารถแก้ปัญหาความไม่สมดุลย์ของ
แรงดันและกระแสในแต่ละเฟสที่เกิดขึ้นในอินเวอร์เตอร์ 3-เฟสได้จริงและใน ADMI นั้น จะมีการ

กระเพื่อมของแรงดันและกระแสมากเพราะระบบไม่มีการชิ่งโครไนส์
ของSDMI จะไม่มีการกระเพื่อมเลย

ส่วนกระแสและแรงดัน

ความถี่(Hz)	แรงดันระหว่างไลน์ (โวลท์)			กระแสในไลน์ (แอมแปร์)		
	AB	BC	CA	A	B	C
26	115-120	125-127	130-135	2.3-2.4	2.2-2.3	2.1-2.3
30	134	138	130	2.1-2.3	2.1-2.2	1.9-2.1
35	155	135	138	2.2-2.3	2.1-2.2	1.9-2.0
40	154	155	145	2.2-2.4	2.5-2.6	1.8-1.9
50	167	160	135	2.0-2.1	2.8-2.9	1.9-2.0

ตาราง 7.1 แสดงแรงดันและกระแสทั้ง 3-φ ที่จ่ายให้กับมอเตอร์ของ ADMI

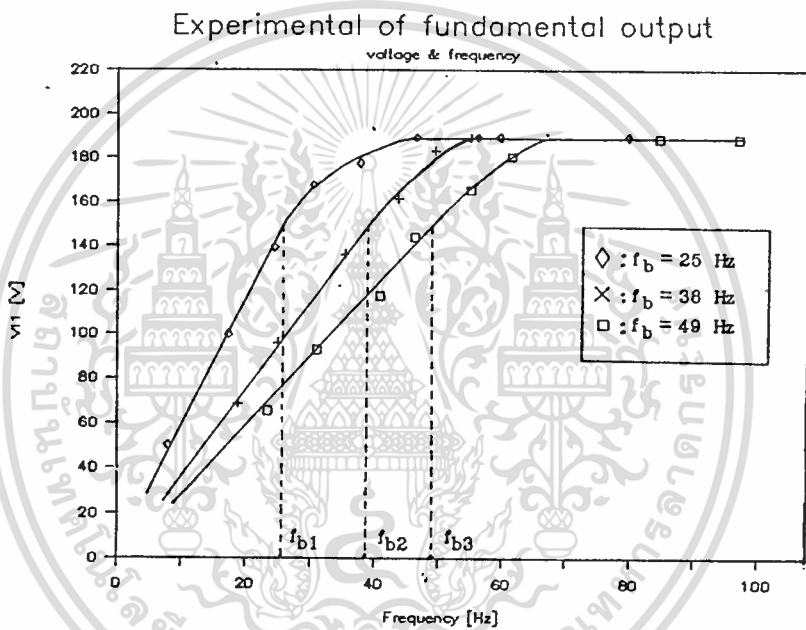
ความถี่(Hz)	แรงดันระหว่างไลน์(V)			กระแสในไลน์(A)		
	AB	BC	CA	A	B	C
26	115	115	115	2.1	2.1	2.1
30	130	130	130	2.05	2.05	2.05
35	136	135	135	1.45	1.45	1.45
40	145	145	145	1.5	1.5	1.5
50	156	155	155	2.0	2.0	2.0

ตารางที่ 7.2 แสดงแรงดันและกระแสทั้ง 3-φ ที่จ่ายให้กับมอเตอร์ของ SDMI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยญาติเห็นาเบไซประโยชน์ดานการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 ผลการทดสอบคุณสมบัติของอัตราส่วนแรงดันมูลฐานและความถี่ทางด้านเอาต์พุทของ SDMI

ทำการทดสอบ SDMI เพื่อหาความสัมพันธ์ระหว่างแรงดันมูลฐาน ($V_{1,1}$) กับความถี่ (f) ที่จ่ายให้กับมอเตอร์ ด้วย สเป็คตรัมอนาลิเซอร์ การทดสอบจะตั้งความถี่กำหนด 3 ค่า เพื่อปรับเปลี่ยนค่าอัตราส่วนแรงดันมูลฐานต่อความถี่ ผลที่ได้แสดงในกราฟรูปที่ 7.2 ซึ่งมีความถี่กำหนด (f_{b1}) ประมาณ 25 Hz , f_{b2} ประมาณ 38 Hz และ f_{b3} ประมาณ 49 Hz และสังเกตเห็นว่าอัตราส่วนของ $V_{1,1}$ ต่อ f มีค่าคงที่ซึ่งสอดคล้องกับการวิเคราะห์ทางทฤษฎี ความชันนี้จะมีค่าสูงขึ้นเมื่อความถี่กำหนดมีค่าต่ำลง การปรับความถี่กำหนดนี้สามารถกระทำได้โดยการปรับค่าคงที่เวลาของอินทิเกรเตอร์หรือขนาดแรงดันของสัญญาณไซน์อ้างอิงอย่างใดอย่างหนึ่งหรือทั้ง 2 อย่าง



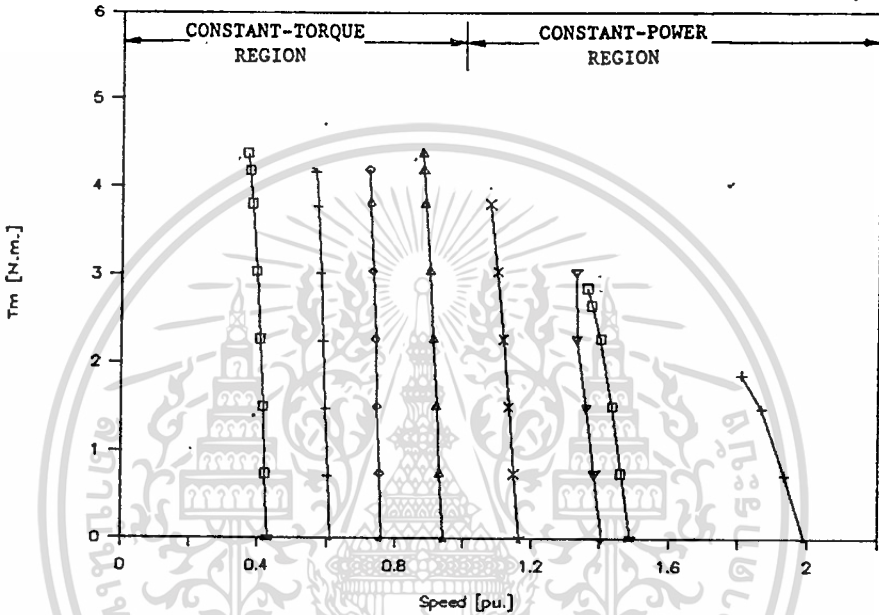
รูปที่ 7.2 แสดงกราฟความสัมพันธ์ระหว่าง แรงดันมูลฐาน กับ ความถี่ของอินเวอร์เตอร์

7.3 ผลการทดสอบคุณสมบัติ speed-torque curve ของมอเตอร์เหนี่ยวนำ 3-φ

กราฟรูปที่ 7.3 (a), (b), (c) แสดงผลของทอร์กกับความเร็วของมอเตอร์เหนี่ยวนำ 3-φ เมื่อใช้ SDMI ขับเคลื่อน และไหลของมอเตอร์ที่ใช้นี้ได้ใช้ไหลตกทางกลโดยเป็นเหล็กถ่วงน้ำหนัก ที่สภาวะคงตัว (steady-state) ถือได้ว่าทอร์กของมอเตอร์จะเท่ากับทอร์กของไหล ดังนั้น ข้อมูลต่างๆ ที่ได้จะทำการทดลองที่สภาวะคงตัว ผลการทดลองจะเห็นว่าช่วงความถี่ของอินเวอร์เตอร์จาก 0 Hz ถึงความถี่กำหนด อินเวอร์เตอร์ทำงานอยู่ในโหมดคลื่น PWM จะให้ทอร์กสูงสุด มีค่าคงที่ ส่วนเมื่อความถี่สูงกว่าความถี่กำหนดอินเวอร์เตอร์จะทำงานในโหมดคลื่น Squarewave

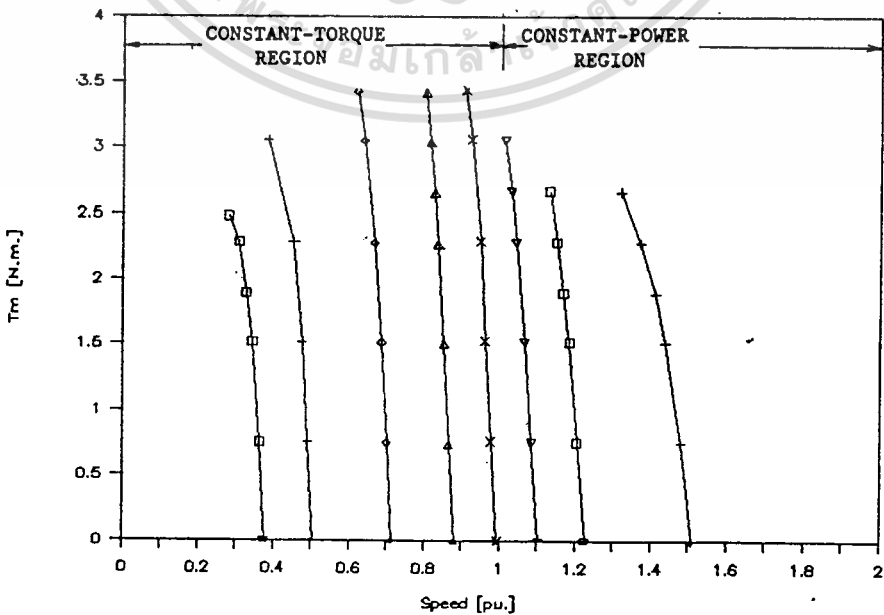
เวอร์เตอร์ รูปที่ 7.3(a) ทดสอบเมื่อตั้งความถี่กำหนดเท่ากับ 25 Hz, รูป 7.3(b) ทดสอบเมื่อตั้งความถี่กำหนดเท่ากับ 38 Hz, และรูป 7.3(c) ทดสอบเมื่อตั้งความถี่กำหนดเท่ากับ 49 Hz จะสังเกตเห็นว่า torque-speed curve ของมอเตอร์ของรูปที่ 7.3(a) จะให้ทอร์กที่สูงกว่ารูปที่ 7.3(b) และ (c) ที่ความเร็วของมอเตอร์หรือความถี่อินเวอร์เตอร์เดียวกัน ทั้งนี้เพราะมีความถี่กำหนดต่ำกว่าจะทำให้ความชันของ V_{LL}/f มีค่าสูงทำให้มีฟลักซ์แม่เหล็กในแอร์-แก๊ปสูงกว่าสามารถให้ทอร์กแก่โหลดได้มากกว่า

Torque-Speed Curve



รูปที่ 7.3(a) แสดงกราฟความสัมพันธ์ระหว่างทอร์กกับความเร็วของมอเตอร์เมื่อ $f_b = 25$ Hz

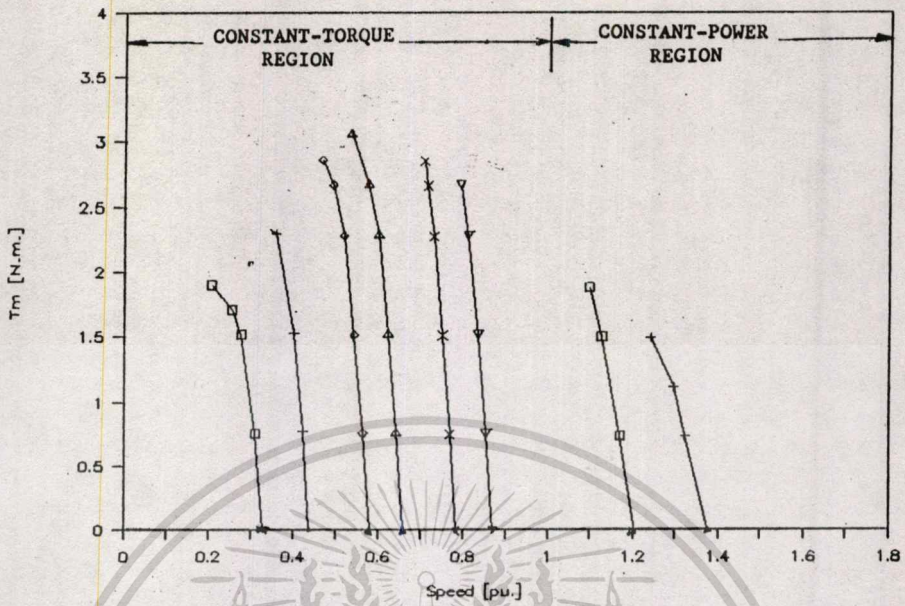
Torque-Speed Curve



รูปที่ 7.3(b) แสดงกราฟความสัมพันธ์ระหว่างทอร์กกับความเร็วของมอเตอร์เมื่อ $f_b = 38$ Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรุณาไปใช้

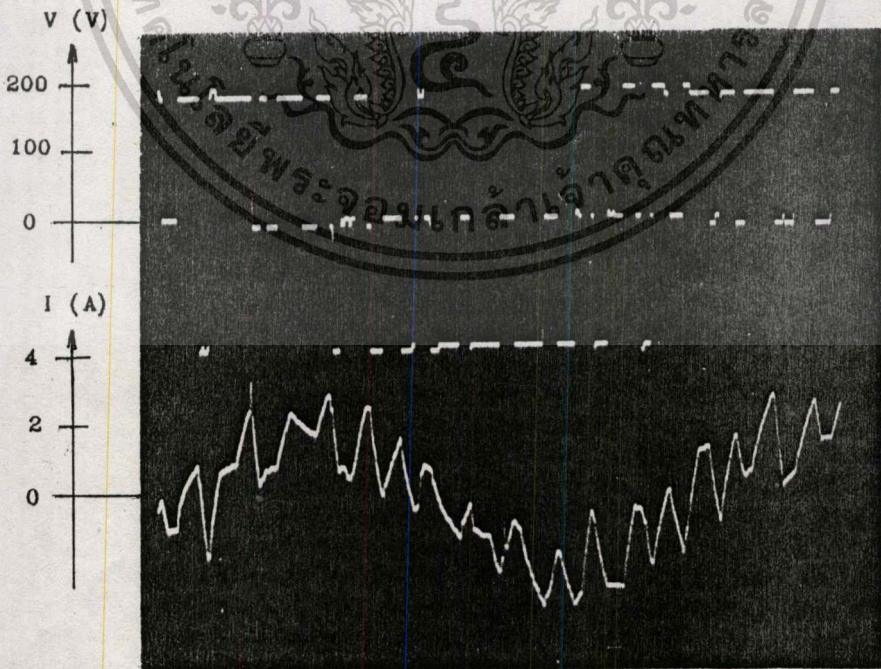
Torque-Speed Curve



รูปที่ 7.3(c) แสดงกราฟความสัมพันธ์ระหว่างทอร์กกับความเร็วของมอเตอร์เมื่อ $f_s = 49\text{Hz}$

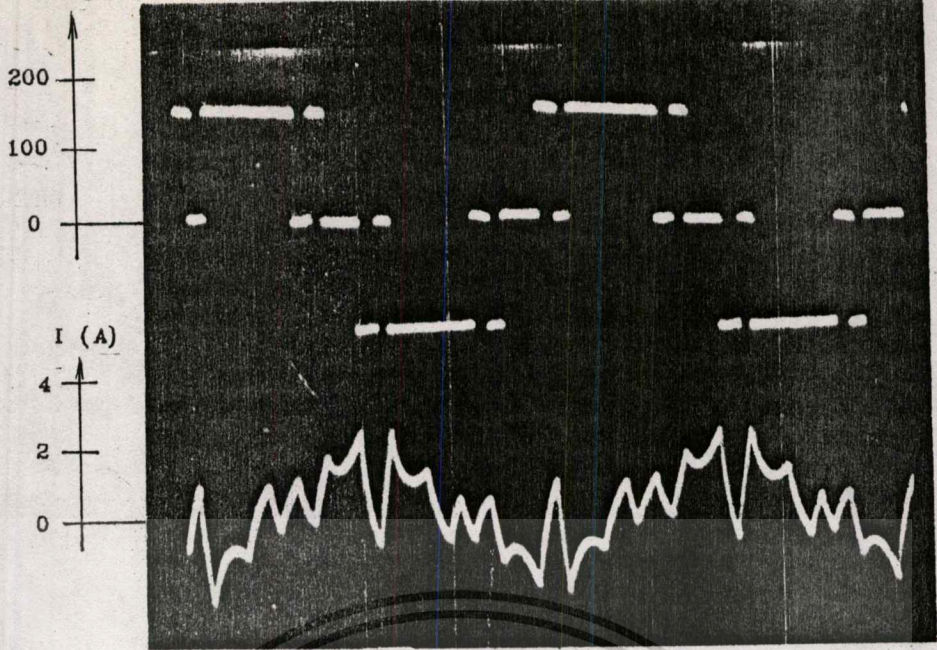
7.4 รูปคลื่นแรงดันและกระแสของมอเตอร์เมื่อใช้ ADMI และ SDMI ขั้วเคลื่อนที่ความถี่ต่างๆ

7.4.1 กราฟของ ADMI

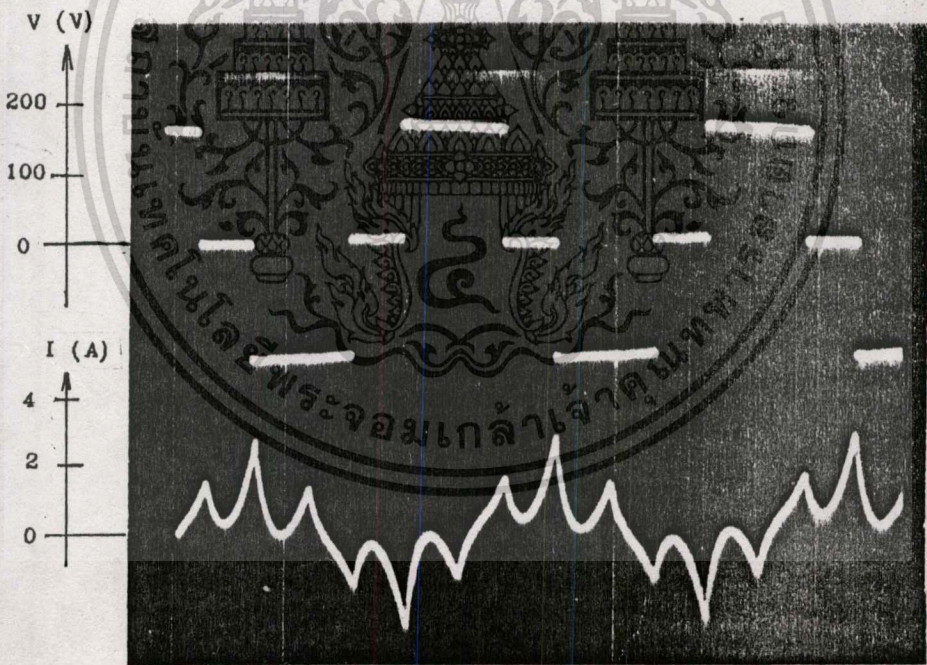


รูปที่ 7.4 แสดงรูปคลื่นแรงดันระหว่างไลน์ และกระแสไลน์ในโหมด PWM ที่ความถี่ 30 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

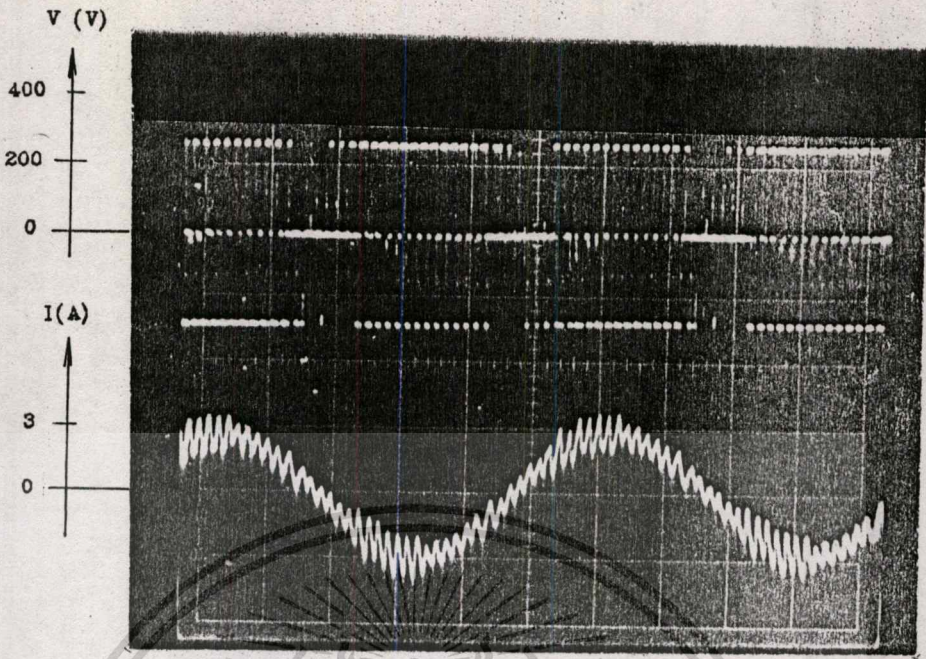


รูปที่ 7.5 แสดงรูปคลื่นแรงดันระหว่างไลน์และกระแสไลน์ในโหมด PWM
ในขณะเกิด over modulation ที่ความถี่ 40 Hz

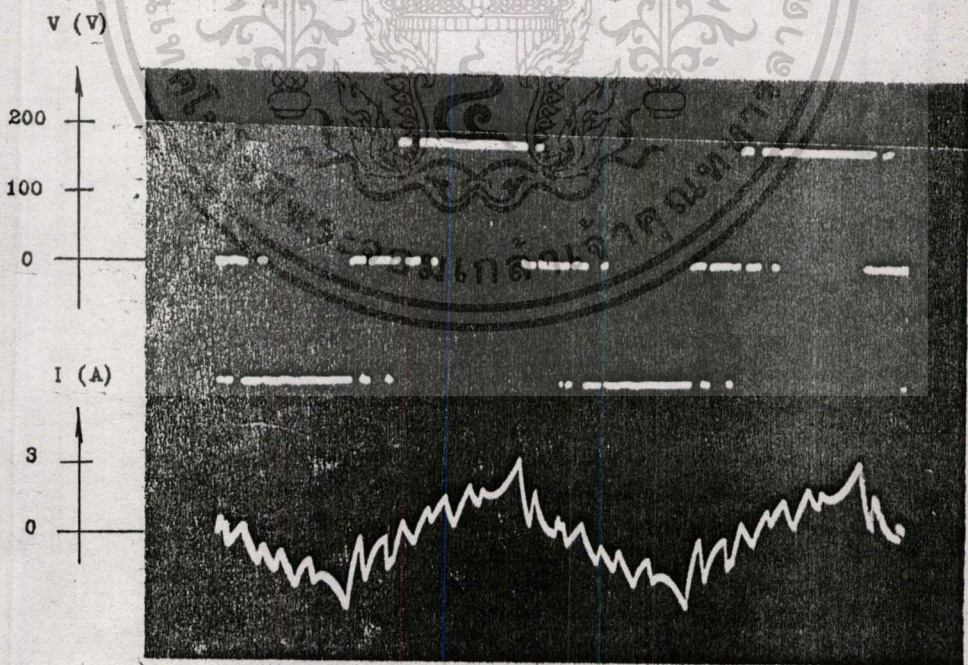


รูปที่ 7.6 แสดงรูปคลื่นแรงดันระหว่างไลน์และกระแสไลน์ในโหมดคลื่น square
ที่ความถี่ 50 Hz

7.4.2 กรณีของ SDMI

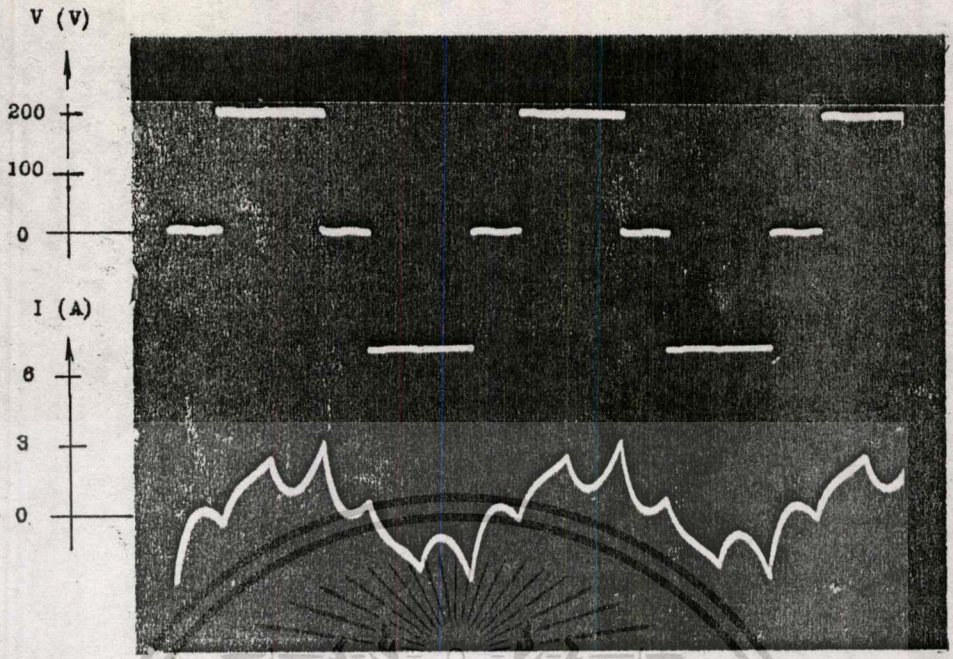


รูปที่ 7.7 รูปคลื่นแรงดันต้นไลน์และกระแสไลน์ในโหมด PWM ความถี่ 35 Hz



รูปที่ 7.8 แสดงแรงดันต้นไลน์และกระแสไลน์ ในโหมด PWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรณีเกิด over modulation ที่ความถี่ 40 Hz ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.9 แสดงแรงดันไลน์และกระแสไลน์ในโหมด square wave ที่ความถี่ 50 Hz



บทที่ 8

บทสรุปและวิจารณ์ผลการทดลอง

8.1 วิจารณ์

จากการทดสอบ อินเวอร์เตอร์เครื่องต้นแบบโดยใช้เทคนิคเคลต้าม็อคชนิดซิงโครนัสที่ได้สร้างขึ้นเพื่อใช้ขับเคลื่อน 3- ϕ อินดักชันมอเตอร์ได้ผลเป็นที่น่าพอใจ ซึ่งให้ผลทางปฏิบัติสอดคล้องกับผลทางทฤษฎีที่ได้จากการวิเคราะห์ คุณสมบัติต่างๆที่ได้จากการทดสอบอินเวอร์เตอร์นี้สามารถยืนยันได้ว่าเทคนิคนี้เหมาะสมที่จะนำไปใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ

การซุ่มเลตวงจรถอดออกด้วยคอมพิวเตอร์มีประโยชน์มากในการวิจัยเพราะสามารถออกแบบวงจรควบคุมและกำลังเพื่อทดสอบความเป็นไปได้ของวงจร ก่อนที่จะลงมือทดสอบกับวงจรจริง ทำให้มีความมั่นใจในวงจรที่ได้ออกแบบและสามารถกำหนดค่าอุปกรณ์ต่างๆได้อย่างถูกต้อง ทำให้ไม่เสียเวลาและไม่ค่อยเสี่ยงต่อการต่ออุปกรณ์ที่ผิดขนาดด้วย

ปัญหาอย่างหนึ่งของการทดสอบก็คือเครื่องมือที่ใช้วัด เช่นแอมมิเตอร์ โวลท์มิเตอร์เป็นชนิดใช้กับความถี่ไฟกระแสสลับช่วง 40-50 Hz เนื่องจากลักษณะของรูปคลื่นของ PWM ไม่ได้เป็นรูปไซน์ที่แท้จริง ซึ่งจะประกอบด้วยองค์ประกอบมูลฐานและฮาร์โมนิกส์ ดังนั้นผลของฮาร์โมนิกส์นี้จะทำให้ค่าที่อ่านได้ไม่สามารถที่จะบอกได้ว่าเป็นค่าที่ถูกต้องเมื่อความถี่ของอินเวอร์เตอร์ไม่อยู่ในช่วงความถี่ดังกล่าว ถ้าจะให้ได้ค่าที่ถูกต้องแล้วต้องใช้เครื่องมือชนิด True RMS ซึ่งเป็นเครื่องมือวัดพิเศษ อย่างไรก็ตาม ความต้องการของอินเวอร์เตอร์ เพื่อใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ ก็คือความสัมพันธ์ระหว่างแรงดันมูลฐาน และความถี่ของอินเวอร์เตอร์ จะต้องมิลักษณะ V_{LL}/f มีค่าคงที่ ในช่วงความถี่ 0 Hz ถึงความถี่ที่กำหนด และ V_{LL} มีค่าคงที่ในช่วงความถี่ที่มากกว่าความถี่ที่กำหนด เพื่อที่จะให้มอเตอร์ทำงานภายใต้เงื่อนไข ทอร์คสูงสุดคงที่และกำลังคงที่ตามลำดับ ดังนั้นการทดสอบคุณสมบัติของอินเวอร์เตอร์ด้วยสเป็คตรัมอนาลิเซอร์จึงเป็นสิ่งที่ต้องการ ส่วนการทดสอบหาประสิทธิภาพของอินเวอร์เตอร์ไม่ได้ทำการทดสอบเพราะไม่มีเครื่องมือพิเศษดังกล่าว ซึ่งถ้าจะมีการทดสอบจริง ๆ จะต้องมีการจำลองแล้วเทียบกับค่ามาตรฐานก็จะเป็นการยุ่งยาก ถ้าจะใช้เครื่องมือธรรมดาที่ได้ออกมาก็ไม่อาจสามารถบอกได้ว่า เป็นค่าที่แท้จริงหรือถูกต้องเพียงใด เพียงแต่บอกได้ว่าประสิทธิภาพของอินเวอร์เตอร์และมอเตอร์ที่เราทดสอบ กับอินเวอร์เตอร์ชนิดอื่นจะมีประสิทธิภาพที่แตกต่างกัน อย่างไรก็ตามประสิทธิภาพของอินเวอร์เตอร์จะขึ้นอยู่กับารสวิตช์ของอุปกรณ์สวิตซ์ และประสิทธิภาพของมอเตอร์ ขึ้นอยู่กับฮาร์โมนิกส์ดังนั้นการ

อินเวอร์เตอร์จะสอดคล้องกับข้อกำหนดนี้

ผลการทดสอบทอร์คกับความเร็วมอเตอร์ ทำการทดสอบโดยใช้โหลดทางกลซึ่งเป็นเหล็กถ่วงน้ำหนัก ทอร์คของมอเตอร์และความเร็ววัดในขณะที่มีการทำงานสภาวะคงตัว (steady state) จะให้ความสัมพันธ์ $T_m = T_L$ ดังนั้นการทดสอบหาทอร์คจึงทำได้เพียงแต่ค่าสลิปต่ำ แต่ก็ใกล้เคียงกับทอร์คสูงสุด (breakdown torque) ส่วนในช่วงทอร์คเริ่มต้นถึงเบรคดาวน์ ทอร์คไม่ได้ทำการทดสอบ อย่างไรก็ตาม ลักษณะการทดสอบแบบนี้ก็สามารถบอกถึงความแตกต่างย่านการทำงานภายใต้เงื่อนไข ทอร์คสูงสุดคงที่และกำลังคงที่ โดยสังเกตจากที่สภาวะโหลดเดียวกัน ในย่านทอร์คสูงสุดคงที่ความเร็วของมอเตอร์ไม่ตกลงจากความเร็วที่สภาวะไม่มีโหลดมากนัก ส่วนในขณะที่ในย่านทอร์คลดลงหรือกำลังคงที่ ความเร็วจะตกลงค่อนข้างมากจากความเร็วที่สภาวะไม่มีโหลดและในย่านนี้มอเตอร์ไม่สามารถรับโหลดได้มากเท่ากับย่านทอร์คสูงสุดคงที่ ในรูปที่ 7.5(c) จะเห็นว่าถึงแม้จะมีการเพิ่มจำนวนพัลส์ PWM ให้สูงก็ตาม ทอร์คสูงสุดจะมีค่าต่ำกว่าปกติ จำเป็นต้องเพิ่มวงจรในส่วนของชดเชยแรงดัน แต่อย่างไรก็ตาม เมื่อ base frequency มีค่าต่ำ จะทำให้ความชันของ V_{t1}/f มีค่าสูงขึ้นซึ่งเปรียบเสมือนเป็นการชดเชยแรงดันในย่านความถี่ต่ำ ทำให้ทอร์คสูงสุดมีค่าสูงขึ้นได้ดังแสดงในรูปที่ 7.5(a), (b)

เคลตำมือค PWM อินเวอร์เตอร์ชนิดโวลท์เทจซอร์สที่วิจัยนี้ ยังมีบางอย่างเป็นข้อเสีย คือ วงจรควบคุมไม่ได้อาศัยการป้อนกลับของกระแสหรือแรงดันทางด้านเอาต์พุทของอินเวอร์เตอร์ ทำให้การควบคุมและผลการตอบสนองต่อการเปลี่ยนแปลงโหลดค่อนข้างช้าและวงจรควบคุมที่สร้างยังใช้ระบบทางอ้อมซึ่งยังไม่มีความแน่นอนและไว้วางใจได้มากเท่าที่ควร เพราะสัญญาณเข้ามารบกวนได้ง่าย และไอซีที่นำมาสร้างสามารถหาซื้อได้ง่ายในท้องตลาด ไอซีเหล่านั้นมีคุณสมบัติไม่ได้ตามข้อมูลที่ทางผู้ผลิตกำหนดมาให้ ทำให้ระบบที่สร้างขึ้นมีเสถียรภาพและความไว้วางใจน้อยลง

ข้อเสนอแนะ

- ควรเปลี่ยนระบบทางอ้อมของเทคนิคเคลตำมือคมาเป็นระบบทางดิจิทัลอย่างเช่น ใช้ไมโครโพรเซสเซอร์ทำงานร่วมกับแคนเตอร์เพื่อสร้างเทคนิคเคลตำมือคที่มีการซิงโครไนส์จะทำให้สัญญาณที่สร้างขึ้นมีความแน่นอน และมีความไว้วางใจมาก เพราะมีการทำงานตามสัญญาณนาฬิกาที่แน่นอนและโปรแกรมที่สามารถเปลี่ยนค่าพารามิเตอร์ต่างๆของเทคนิคเคลตำมือคได้ง่าย

- ควรสร้างระบบที่มีการควบคุมกระแสทางด้านเอาต์พุทของอินเวอร์เตอร์เพื่อนำมาป้อนกลับไปยังระบบควบคุมพร้อมทั้งควบคุมความกว้างของฮิสเตอร์รีซิสเพื่อไม่ให้มีค่าคงที่ ตามหลักการ

ของเทคนิคเดลด้ามีอดแบบซิงโครนัสจะเหมาะกับการควบคุมทอร์คของแมชชีนมาก

- นอกจากนี้เราสามารถนำเทคนิคเดลด้ามีอดนี้ไปใช้กับ AC/DC คอนเวอร์เตอร์ได้ ซึ่งสามารถควบคุมแรงดันทางด้านเอาต์พุตให้มีค่าคงที่ และสามารถควบคุมกระแสทางด้านอินพุตให้มีรูปร่างเข้าใกล้รูปไซน์เพื่อที่จะให้ค่าเพาเวอร์แฟคเตอร์มีค่าเข้าใกล้หนึ่ง ซึ่งจะเป็นข้อดีสำหรับ AC/DC คอนเวอร์เตอร์ ดังนั้นจึงเป็นหัวข้อหนึ่งที่น่าสนใจสำหรับที่จะทำการวิจัยเพื่อนำมาใช้งาน

8.2 สรุป

การวิจัยนี้ ได้ศึกษาพฤติกรรมและคุณสมบัติเทคนิคการมีอดคูลเลทแบบเดลด้าซิงโครนัสและซิงโครนัส เพื่อนำมาใช้กับ PWM อินเวอร์เตอร์ชนิดโวลเตจซอร์สในการขับเคลื่อนมอเตอร์เหนี่ยวนำ โดยในขั้นแรกได้ศึกษาและวิเคราะห์ผลทางทฤษฎีของเทคนิคเดลด้ามีอดแบบซิงโครนัสแล้วมีการตรวจสอบผลด้วยการทดลอง ซึ่งปรากฏว่าให้ผลสอดคล้องกัน โดยเทคนิคเดลด้ามีอดแบบซิงโครนัสจะมีคุณสมบัติดังนี้

1. วงจรใช้สร้างแพทเทอร์นการสวิทช์ง่าย ไม่ยุ่งยากซับซ้อนซึ่งเป็นข้อได้เปรียบที่เหนือกว่าเทคนิค SPWM หรือเทคนิคอื่น ๆ ที่นิยมกันทั่ว ๆ ไป

2. ให้คุณสมบัติที่เหมาะสมที่จะนำมาใช้กับอินเวอร์เตอร์ เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำ โดยมีการทำงานสองโหมด คือ โหมด PWM ให้คุณสมบัติอัตราส่วนของแรงดันมูลฐาน (V_{LL}) ของเอาต์พุตต่อความถี่มีค่าคงที่ภายใต้เงื่อนไขทอร์คสูงสุดคงที่ และโหมดคลีนสแควร์จะให้คุณสมบัติแรงดันมูลฐานของเอาต์พุตที่ ทำงานภายใต้เงื่อนไขกำลังคงที่

3. มีการเปลี่ยนจำนวนพัลส์ PWM ต่อไซเคิลได้เองอย่างอัตโนมัติ โดยในย่านความถี่ของอินเวอร์เตอร์ต่ำจะให้จำนวนพัลส์ PWM สูง ในขณะที่ในย่านความถี่ของอินเวอร์เตอร์สูงจะให้จำนวนพัลส์น้อยลงจนในที่สุดเมื่อความถี่สูงกว่าความถี่ที่กำหนด (base frequency) จะเริ่มเปลี่ยนไปสู่โหมดคลีนสแควร์ได้อย่างราบรื่นตลอดต่อเนื่องซึ่งสอดคล้องกับความต้องการของอินเวอร์เตอร์ในการขับเคลื่อนมอเตอร์เหนี่ยวนำในเรื่องของการสูญเสียการสวิทช์ซึ่งของอุปกรณ์สวิทช์และการสูญเสียของแมชชีน

4. ในขณะที่ทำงานโหมด PWM สามารถลดทอนองค์ประกอบอาร์โมนิคส์อันดับต่ำได้เป็นอย่างดี

5. ยุติไลเซชันของคลื่นที่แรงดันดีซีลิงค์มีค่าสูง เพราะมีการเปลี่ยนโหมดจากคลื่น PWM ไปสู่คลีนสแควร์ได้อย่างต่อเนื่องและราบเรียบ ซึ่งคลีนสแควร์จะให้ค่ายุติไลเซชันของคลื่นที่แรงดันดีซีลิงค์สูงที่สุดในบรรดาเทคนิคต่างๆที่ใช้สร้างคลื่นเอาต์พุตในอินเวอร์เตอร์

6. การเปลี่ยนขนาดแรงดันของสัญญาณไซน์อ้างอิง จะมีผลต่อจำนวนพัลส์ของการสวิตซ์ซึ่ง โดยเมื่อขนาดแรงดันสูงขึ้นจะทำให้จำนวนพัลส์น้อยลงซึ่งเป็นข้อดีในการนำไปใช้ใน UPS แต่อย่างไรก็ตาม ในการควบคุมอัตราส่วนของแรงดันมูลฐานต่อความถี่ให้คงที่สามารถกระทำได้โดย เพียง แต่เปลี่ยนความถี่ของสัญญาณไซน์อ้างอิงอย่างเดียว ซึ่งไม่จำเป็นต้องมีการเปลี่ยนทั้งขนาดแรงดัน และความถี่ของสัญญาณไซน์อ้างอิงพร้อมๆกันในอัตราส่วนคงที่

7. ในการที่จะเปลี่ยนค่าอัตราส่วนของแรงดันมูลฐานต่อความถี่ ให้มีค่าความชันค่าต่าง ๆ ทำได้โดยการเปลี่ยนค่าคงที่ เวลาของอินทิเกรเตอร์หรือขนาดแรงดันของสัญญาณไซน์อ้างอิงจะมีผล ทำให้ความถี่กำหนดเปลี่ยนไป โดยความชันของ v_{LL}/f จะมีค่าสูงขึ้นถ้า ความถี่กำหนดมีค่าลดลง ซึ่งจะเป็นหลักการที่เหมาะสมมากกับการขับเคลื่อนมอเตอร์เหนี่ยวนำด้วยอินเวอร์เตอร์

อย่างไรก็ตามถึงแม้ว่าเทคนิคเคลต้ามอเตอร์ชนิดอะซิงโครนัส มีคุณสมบัติเหมาะกับการนำไป ใช้กับ PWM อินเวอร์เตอร์เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำ แต่โดยธรรมชาติลักษณะการเกิดพัลส์ PWM นั้นความกว้างของฮิสเตอร์รีซิสมีค่าคงที่ ทำให้คาบของการสวิตซ์ไม่คงที่ จึงมีการมีอคตฺเลต ทางความถี่รวมอยู่ด้วย เป็นผลให้การสวิตซ์เปลี่ยนแปลงตามเวลาไม่แน่นอน เมื่อนำไปใช้กับอิน เวอร์เตอร์สามเฟสแล้วจะมีปัญหาในเรื่องการไม่สมดุลย์ของแรงดันระหว่างไลน์ทั้งสาม เป็นผลให้ มีการกระเพื่อมของแรงดันและกระแส และมีอาร์โมนิกส์เกิดขึ้นมาก และมักมีแรงดันดีซีทางด้าน เอาท์พุทเกิดขึ้นด้วย ในการแก้ปัญหาสามารถใส่ระบบเฟลล็คคูลูป เพื่อให้ระบบมีการซิงโครนัส กันขึ้น โดยมีการเพิ่มสัญญาณโมโนสเตเบิลที่สร้างมาจาก PLL เข้ากับระบบอะซิงโครนัส ทำให้ เกิดเป็นระบบใหม่ซึ่งมีการมีอคตฺแบบซิงโครนัส วิธีการนี้จะไปบังคับทำให้ความกว้างของฮิสเตอร์รี ซิสเปลี่ยนแปลง ดังนั้นจะมีผลทำให้คาบของการสวิตซ์มีค่าคงที่แต่จะไม่ทำให้คุณสมบัติการทำงาน เปลี่ยนไปจากชนิดอะซิงโครนัส

ในการทำงานแบบซิงโครนัสยังสามารถนำมาใช้กับการเปลี่ยนเกียร์ของจำนวนพัลส์ได้โดย ในย่านความถี่อินเวอร์เตอร์ต่ำจะให้จำนวนพัลส์มีค่ามาก และขณะความถี่อินเวอร์เตอร์สูงจะให้จํานวนพัลส์มีค่าลดลงเพื่อให้ความถี่ของการสวิตซ์ซึ่งอยู่ในขอบเขตไม่เกิน 2.5 KHz

จากการทดสอบอินเวอร์เตอร์ต้นแบบกับมอเตอร์จะให้ผลการทำงาน 2 ย่าน คือ ในย่าน ความถี่จาก 0 Hz ถึงความถี่กำหนดจะทำงานภายใต้เงื่อนไข v_{LL}/f คงที่ ทำให้ทอร์คสูงสุดคงที่ ในขณะที่ความถี่สูงกว่าความถี่กำหนดจะทำให้ v_{LL} มีค่าเข้าใกล้แรงดันคลื่นสแควร์ซึ่งจะเกิด การ over modulation และในที่สุด v_{LL} จะมีค่าเท่ากับคลื่นสแควร์ ซึ่งเป็นการทำงานในย่าน

ขนาดแรงดันของสัญญาณไซน์อ้างอิง ทำให้ความชันของ v_{11}/f มีค่าเปลี่ยนไป และช่วงจังหวะการเปลี่ยนเกียร์สำหรับการทำงานในโหมด PWM นั้นสามารถปรับให้เหมาะสมกับการใช้งานได้จากผลสรุปทั้งหมดที่กล่าวมา แสดงให้เห็นว่า 3- ϕ เกล็ดำมีอคตินเวอร์เตอร์ที่วิจัยนี้ มีคุณสมบัติเหมาะสมที่จะนำไปใช้ และพัฒนาต่อไปในการขับเคลื่อนมอเตอร์เหนี่ยวนำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. Bimal K. Bose, "Adjustable Speed AC Drives A Technology Status Review" Proc. IEEE. vol. 70, no. 2, pp. 116-135. Feb. 1982.
2. M.A. Rahman, J.E. Quaicoe, M.A. Choudhury, "A comparative study of Delta and Sine Pulse Width Modulated Inverters", Proc. EPE, Vol. 1, Oct. 1985, pp. 1.163-1.167
3. B.K. Bose, "Power Electronic and AC Drives", Printice Hall, New Jersey, 1987: p.p. 37-40, 140-152
4. JMD Murphy & FG Turnbull, "Power Electronic Control of AC Motors", Pergamon Press, 1988: p.p. 101-146
5. David Finney, "Variable Frequency AC Motor Drive Systems", Peter Peregrinus, 1988: p.p. 101-146
6. DE Jaeger, F. 1952, Delta modulation a new method of p.c.m. transmission using the 1 unit code. Phillips Res. Rep, 7, 442-466
7. Johnson, F.B, 1968, Calculating delta modulator performance IEEE Trans. Audio Electroacn, 16, 121-129.
8. A.B. Carlson, communication Systems, An Introduction to Signals and Noise in Electrical Communications, 2nd ed. New York: MC-Graw-Hill, pp. 326-331.
9. P.D. Ziogas, "The delta modulation technique in static PWM inverters", IEEE Trans. Ind. Appl., vol. IA-17, no. 2, pp. 199-201, Mar. 1981.
10. R.M. Azizur, J.E. Quaicoe, and M.A. Choudhury, "Performance analysis of delta modulated PWM inverters", IEEE Trans. Power Electronics, vol. PE-2, no. 3, pp. 227-233, July 1987.
11. P.M. Brod and D.W. Novotny, "Current control of VSI-PWM inverters", IEEE Trans. Ind. Appl., vol. IA-21, pp. 562-570, May 1985.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิพนธ์ให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกัรนำไปใช้

12. J.C. Salmon, B.W. Williams, "A differential modulator using time step differential", information in 2nd Intersectional Conf. Power electronics and Variable speed drives. Birmingham, UK. 1986: p.p.89-93
1988: p.p.161-201
13. K.S. Rajashekara, Joseph Vithayathil & V.Rajagopalan, "Protection and switching-and Network for transistor Bridge Inverters ", IEEE Trans. Ind. Elec., vol. IE-33, No2, may 1986
14. Manrizio mazzucchelli, Luciano Puglisi, and Giuseppeseutto, " PWM Systems in Power Converters: An Extension of subharmonic method ", IEEE, Trans. Ind. Elec 8 contr inst. vol, IECI-28, No4, November 1981
15. Richard L. Bonkoski, "A technique for Increasing Power Transister Switching Frequency IEEE Trans. Ind. Appl., Vol IA 22, No.2. March/ April 1986
16. KHALED E. ADDOWEESH, William Shepheard and L.N. Hulley. "Induction Motor Speed Control Using a Microprocessor-Based PWM Inverter". IEEE trans. Ind. Appl, Vol.36, No 4, November 1989
17. A.B.Plunkett "A current-controlled PWM transistor Inverter Drive." Conf. Rec. IEEE/IAS 1979 Annual Meeting, PP.785-792, 1979
18. C.A.Karybakas " A DC to AC inverter based on the delta modulation principle " INT.J.Electronics, 1980, Vol, 49, No.1, p.56-66,
19. C.A. Kosmatopoulos & C.A. Karybakas. "General aspects of an asynchronous delta modulator inverter with RL loads." Int.J.Electronics, 1991 vol.70, No. 6, p. 1167-1183
20. C.F christiansen M.I. Valla & C.H.RIVETTA " Spectral analysis of a synchronized delta modulated PWM inverter." Int.J.Electronics 1987, Vol 63, No.3, 409-418

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

21. Bimal K.Bose "An Adaptive Hysteresis-Band Current Control Technique of Voltage-Fed PWM Inverter for Machine Drive System" IEEE, Trans. Ind. Elec., vol.37, No.5, October 1990
22. เอกชัย ลีลารัมย์ "คู่มือการใช้โปรแกรม LEC" ,ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย 2530
23. เอกสารประกอบการอบรมทางวิชาการ Industrial Motor Speed Control System. 7-9 มิถุนายน 2532. สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น)
24. วิจิตร กิณเรศ , จิตเกษม เจตนาเจริญชัย, วิริยะ นิเชฐจำเจริญ " การวิเคราะห์หาองค์ประกอบฮาร์โมนิกส์ ในอินเวอร์เตอร์ที่มีการมอดูเลชันคลื่นไซน์ " การประชุมทางวิชาการวิศวกรรมไฟฟ้า สถาบันอุดมศึกษาแห่งประเทศไทย ครั้งที่ 9 , ณ.มหาวิทยาลัยขอนแก่น ระหว่างวันที่ 3-4 ธันวาคม 2529.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิติกรรมประกาศ

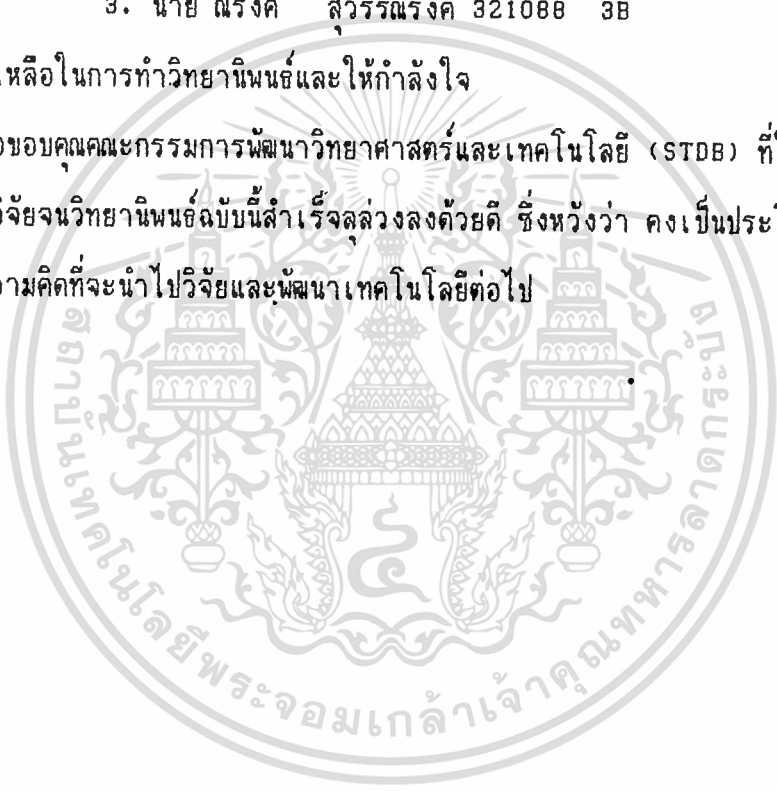
ขอขอบคุณ รศ.ดร.วิริยะ พิเชฐจำเริญ เป็นอย่างสูงที่ได้ให้ความรู้ ให้คำปรึกษาแนะนำ และความช่วยเหลือในด้านต่างๆ เกี่ยวกับการทำวิทยานิพนธ์นี้มาโดยตลอด ขอขอบคุณคณะและห้องสมุดคณะวิศวกรรมศาสตร์ ลาดกระบัง ที่เป็นแหล่งสนับสนุนทางด้านตำราและเอกสารอ้างอิงรวมทั้งเครื่องมือและอุปกรณ์ในการทำวิจัย

ขอขอบคุณร่น้องภาควิชาวิศวกรรมไฟฟ้า รุ่น 25,26,27,28 ซึ่งได้แก่

1. นาย ยงยุทธ นาราชกูร์ 311213 4B
2. นาย สุกจน์ กองศักดิ์ 321382 3B
3. นาย ณรงค์ สุวรรณรงค์ 321088 3B

ที่มีส่วนช่วยเหลือในการทำวิทยานิพนธ์และให้กำลังใจ

ขอขอบคุณคณะกรรมการพัฒนาวิทยาศาสตร์และเทคโนโลยี (STDB) ที่ให้การสนับสนุนในด้านเงินทุนวิจัยจนวิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงลงด้วยดี ซึ่งหวังว่า คงเป็นประโยชน์สำหรับความรู้และแนวความคิดที่จะนำไปวิจัยและพัฒนาเทคโนโลยีต่อไป



ภาคผนวก ก

ผลงานวิจัย ในระหว่างการศึกษาปริญญาโทที่ได้รับการเผยแพร่ในประชุมวิชาการทางวิศวกรรม ประจำปี 2533 ของวิศวกรรมสถานแห่งประเทศไทยในพระบรมราชูปถัมภ์ระหว่างวันที่ 1-4 พฤศจิกายน 2533 ณ ห้องบางกอกคอนเวนชัน โรงแรมเซ็นทรัลพลาซ่า



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

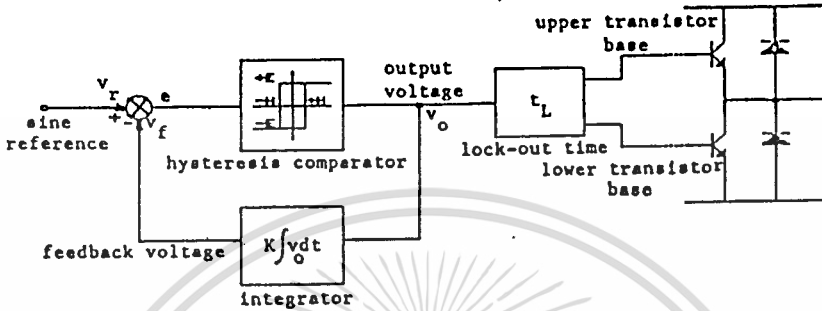
บทนำ

สแตติก. PWM อินเวอร์เตอร์เป็นอินเวอร์เตอร์ที่นิยมใช้กันแพร่หลายในงานด้านเอาเวอร์อิเล็กทรอนิกส์ต่างๆ เช่นในงานควบคุมความเร็วรอบ AC มอเตอร์และ UPS เป็นต้นเทคนิคที่นำมาใช้โดยมากจะเป็น การนำสัญญาณไซน์มาเปรียบเทียบกับสัญญาณสามเหลี่ยมเพื่อสร้างรูปแบบในการสวิทช์ซึ่งเป็นเทคนิคทางด้านอนาล็อก ส่วนทางด้านดิจิทัลนั้นอาจใช้วงจรควบคุมทางดิจิทัลและไมโครโปรเซสเซอร์แทนในส่วนของการควบคุม วิธีการเหล่านี้มีวัตถุประสงค์หลักเพื่อให้มีการควบคุมแรงดันและความถี่ได้ง่ายขึ้น เสถียรภาพและความไว้วางใจสูงขึ้นเพื่อให้เหมาะสมกับงานที่ใช้ นอกจากนี้ยังต้องคำนึงถึง การลดทอนขนาดของอาร์โมนิคส์ อันค้ำค่าและจำนวนครั้งในการสวิทช์ของอุปกรณ์สวิทช์อินเวอร์เตอร์อีกด้วย อย่างไรก็ตามเพื่อให้ได้คุณสมบัติดังกล่าว วงจรการสร้างรูปแบบการสวิทช์ซึ่งมักจะมีลักษณะยุ่งยากซับซ้อน ขนาดใหญ่และราคาแพง [1] โดยทั่วไป สำหรับงานควบคุมความเร็วรอบของอินดักชันมอเตอร์นั้นจะมีการควบคุมการทำงานสองย่าน [6], [7], [8] กล่าวคือเมื่อความถี่ของอินเวอร์เตอร์ต่ำกว่าความถี่กำหนด (base frequency) จะต้องควบคุมให้อัตราส่วนแรงดันต่อความถี่มีค่าคงที่ (constant v/f) เพื่อให้ฟลักซ์ของสนามแม่เหล็กในช่องอากาศ (airgap flux) มีค่าคงที่ ซึ่งจะเป็ผลให้มอเตอร์มีทอร์คคงที่ (constant torque region) ส่วนในกรณีที่ความถี่สูงกว่าความถี่กำหนดจะควบคุมให้แรงดันเอาต์พุทของอินเวอร์เตอร์มีค่าคงที่เท่ากับค่าที่กำหนด การทำงานของมอเตอร์ในลักษณะนี้มีผลทำให้มอเตอร์มีกำลังคงที่ (Constant Power region) ทั้งนี้เพื่อไม่ให้มอเตอร์เกิด overload ซึ่งอาจทำให้มอเตอร์เสียหายได้

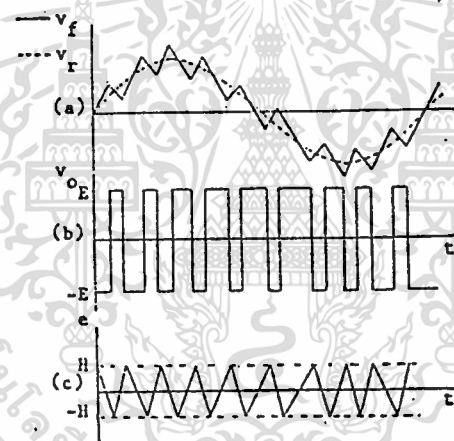
เทคนิคเคลต้าม็อคที่ เสนอนี้มีคุณสมบัติตรงตามวัตถุประสงค์ที่กล่าวไว้ข้างต้น กล่าวคือวงจรที่มีลักษณะง่ายไม่ยุ่งยากซับซ้อนมากนักสามารถควบคุมแรงดันและความถี่ได้อย่างต่อเนื่อง ในขณะที่ทำงานในโหมด PWM จะให้อัตราส่วนแรงดันต่อความถี่ (v/f) คงที่และเมื่อทำงานในโหมด square wave จะให้แรงดันเอาต์พุท (v) คงที่ เทคนิคที่ใช้นี้สามารถจำกัดความถี่ในการสวิทช์ของอุปกรณ์สวิทช์ของอินเวอร์เตอร์ให้อยู่ในขอบเขตที่ต้องการได้โดยการเปลี่ยนเกียร์แบบซิงโครนัสและที่ล้าคัญเทคนิคเคลต้าม็อคเมื่อนำไปใช้ในระบบสามเฟส จำเป็นต้องมีวงจรสร้างสัญญาณซิงโครไนซ์ (synchronize) โดยการเพิ่มเติมส่วนของเฟลล็คคัลป์เข้ามาเพื่อให้มั่นใจว่าการสวิทช์ซึ่งเป็นไปอย่างเหมาะสมถูกต้องแน่นอนซึ่งจะทำให้เฟลสมถะ (phase balanced) และไม่เกิดการม็อคเลคความถี่ของพัลส์วิตช์บ่นอยด้วยเพราะ โดยปกติแล้วเทคนิคเคลต้าม็อคซิงโครนัสจะมิมีปัญหา มากับระบบ 3 เฟสในเรื่องดังกล่าว

ในบทความนี้จะกล่าวถึงเทคนิคการสร้าง delta modulation ทั้งซิงโครนัสและซิงโครนัส ตลอดจนการวิเคราะห์และแปลความหมายของการควบคุมแบบซิงโครนัส และซิงโครนัสให้อยู่ในรูปวงจรถวลควบคุม นอกจากนี้ยังได้กล่าวถึงการซิมูเลตวงจรควบคุมด้วยคอมพิวเตอร์และเปรียบเทียบผลที่ได้ ในตอนท้ายยังได้กล่าวถึงผลการทดสอบของระบบการทำงานซึ่งประกอบด้วยอินเวอร์เตอร์และโหลดมอเตอร์ และผลที่ปรากฏเป็นที่น่าพอใจ

หลักการพื้นฐานของเทคนิค Delta Modulation ใช้นับ PWM อินเวอร์เตอร์



รูปที่ 1 แผนภาพบล็อกหน่วยสร้างเทคนิคเดลต้ามีอด .



รูปที่ 2 รูปคลื่นเดลต้ามีอด: (a) แรงดันป้อนกลับ (v_f) และแรงดันอ้างอิงโวล (v_r)
(b) แรงดันเอาต์พุต (v_o) (c) ผลต่าง (error) ของ v_o และ v_r

โดยปกติ Delta modulation จะใช้ในงานด้านสื่อสารเพื่อทำหน้าที่เปลี่ยนสัญญาณอนาล็อกให้เป็นรหัสดิจิทัล [1], [2], [3], [5] เราสามารถดัดแปลงนำมาใช้กับการสวิตซ์เพื่อสร้าง PWM อินเวอร์เตอร์ได้จากแผนภาพบล็อกรูปที่ 1. เป็นการแสดงหลักการสร้าง Delta Modulation แบบง่ายซึ่งจะประกอบด้วยบล็อกของฮิสเทอรีซิส (Hysteresis) และอินทิเกรเตอร์ (Integrator) เราสามารถอธิบายหลักการทำงานได้ดังนี้ จากรูปที่ 2. เมื่อสัญญาณเอาต์พุตของฮิสเทอรีซิส (v_o) มีค่าเท่ากับ $-E$ สัญญาณป้อนกลับ (v_f) ซึ่งได้จากการอินทิเกรต v_o จะเพิ่มขึ้นอย่างเร่งเส้นด้วยความชัน KE และผลต่าง (error) ของสัญญาณอ้างอิงโวล v_r และ v_f จะลดลงจนถึงค่า $-H$ และสัญญาณเอาต์พุตจะเปลี่ยนการสวิตซ์จาก $-E$ ไปเป็น $+E$ error จะเพิ่มขึ้นจาก $-H$ จนถึงค่า $+H$ เอาต์พุตจะเปลี่ยนเป็น $-E$ อีกครั้งหนึ่งจากนั้นก็เกิดเหตุการณ์ในลักษณะซ้ำเติมอีก ดังนั้นสัญญาณป้อนกลับ (v_f) จะอยู่ในความกว้างฮิสเทอรีซิส $\pm H$ (hysteresis width) จะเห็นว่าถ้าผลต่างหรือความกว้างฮิสเทอรีซิส $\pm H$ มีช่วงแคบแล้วก็จะทำให้ v_f เข้าใกล้ v_r มากขึ้น สัญญาณ

v_m นี้ก็คือสัญญาณสวิตช์ซึ่งนำไปควบคุมการทำงานของทรานซิสเตอร์ในอินเวอร์เตอร์ ซึ่งองค์ประกอบหลักมัลจะมีค่าประมาณเท่ากับแอมพลิจูดของแรงดันไซน์อ้างอิง นอกจากนี้ยังพบว่าพัลส์ที่เกิดจากเทคนิคเคลต้าม็อดนี้ นอกจากจะเกิดพัลส์วีดท์ม็อด (pulsewidth modulation) แล้วยังเกิดการมอดูเลตทางความถี่ (frequency modulation) อีกด้วย โดยสังเกตจากคาบเวลาของพัลส์วีดท์ที่ไม่คงที่และถือว่าเป็น PWM ชนิดอะซิงโครนัส (Asynchronous) ปรากฏการณ์ที่เกิดขึ้นนี้จะมีผลทำให้การสวิตช์เปลี่ยนแปลงตามเวลาอย่างไม่แน่นอนเมื่อใช้กับระบบไฟสามเฟสจะเกิดการไม่สมดุลย์ของแรงดันระหว่างไลน์ทั้งสาม

การวิเคราะห์ Delta Modulation

ในการวิเคราะห์ Delta Modulation จะใช้วิธี phase plane ซึ่งสามารถอธิบายคุณสมบัติและลักษณะของ Delta Modulation ได้อย่างชัดเจน จากแผนภาพนี้คือของรูปที่ 1 สามารถเขียนสมการแสดงความสัมพันธ์ต่าง ๆ ได้ดังนี้

$$v_r = K \int v_o dt \quad \dots (1)$$

$$e = v_r - v_o \quad \dots (2)$$

$$v_o = G(e) \quad \dots (3)$$

ถ้าให้ v_o และ v_r/K เป็นตัวแปรของ phase plane ซึ่ง $\int v_o dt = x$ จาก (2) เราสามารถวิเคราะห์การป้อนสัญญาณ v_r ได้ดังนี้

กรณีที่ 1 $v_r = 0$

จาก (2) และ (3) เขียนใหม่จะได้

$$e = -Kx$$

$$x' = G(-Kx) \quad \dots (4)$$

สมการที่ (4) แทน limit cycle ของฮิสเทอรีซิสในรูปที่ 3 แรงดันเอาต์พุต (x') จะออสซิลเลตด้วยคาบคาบหนึ่งซึ่งเป็นเวลาที่จุดของ phase plane เคลื่อนที่รอบ limit cycle หนึ่งรอบที่มีจุดศูนย์กลางที่ 0 จากรูปที่ 4 เราสามารถคำนวณหาคาบเวลาของ limit cycle ได้ดังนี้

จาก
$$e = -K \int (-E) dt$$

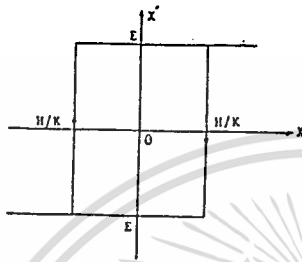
ที่ t_0 จะได้
$$e = H$$

ที่ t_1 จะได้
$$e = -H$$

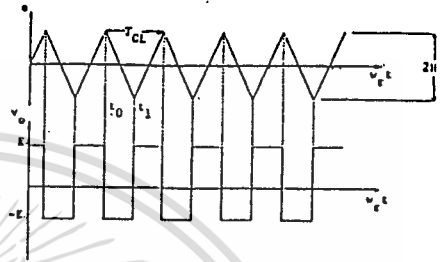
ดังนั้น
$$t_1 - t_0 = 2H/KE$$

$$T_{CL}/2 = 2H/KE$$

$$T_{CL} = 4H/KE \text{ คือคาบของ limit cycle}$$



รูปที่ 3 ทางเดิน phase plane เมื่อ $v_r = 0$



รูปที่ 4 รูปคลื่นเคลื่อนที่เมื่อ $v_r = 0$

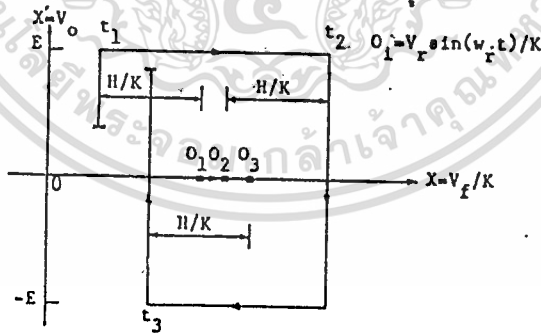
กรณีที่ 2 เมื่อ v_r เป็นสัญญาณ dc ขนาด V_r

สมการ (4) สามารถนำมาเขียนใหม่ได้ดังนี้

$$\dot{x} = G(V_r - Kx)$$

นั่นคือ limit cycle จะเลื่อนไปตามแกนอน (horizontal axis) เมื่อเข้าสู่จุดศูนย์กลางใหม่คือ V_r/K ซึ่งไม่ได้ทำให้รูปร่างของ phase plane เปลี่ยนไปแต่อย่างใด ดังนั้นขนาดของสัญญาณ v_r จะไม่มีผลกระทบท่อการมอดูเลชันที่ความถี่ของการออสซิลเลตยังคงเดิมอยู่

กรณีที่ 3 เมื่อสัญญาณอ้างอิง v_r เป็นสัญญาณ ac จุดศูนย์กลาง (0) ของ limit cycle จะแปรตามสัญญาณ $v_r = [0 = V_r/K \sin(\omega_r t)]$ และเคลื่อนที่ไปตามแกนอน ในขณะที่จุดที่กำลังนิจารณาของ phase plane เคลื่อนที่ไปตามทางเดินของมันและทางเดินนี้สามารถเขียนแสดงได้ดังรูปที่ 5



รูปที่ 5 ทางเดิน phase plane เมื่อ $v_r = V_r \sin \omega_r t$

การสวิตช์ที่เวลา t_1 จะเกิดขึ้นที่ต่อเมื่อระยะทางระหว่างจุดที่กำลังนิจารณาและจุดศูนย์กลาง (0) เท่ากับ H/K แล้วจากนั้นจุดทั้งสองจะเคลื่อนที่ไปในทิศทางเดียวกันจนกระทั่งจุดที่กำลังนิจารณาเคลื่อนที่ผ่านจุดศูนย์กลางไปจนมีค่า เท่ากับ H/K ก็จะมีการสวิตช์ของสัญญาณเอาท์พุทที่ t_2 ผลต่างของ t_1 และ t_2 นี้คือ พัลส์ขั้วบวก (Δt_1) หลังจากเกิดการสวิตช์ที่ $t = t_2$ แล้วจุดทั้งสองจะเคลื่อนที่ในทิศทางตรงข้ามกันเมื่อระยะระหว่างจุดทั้งสองเท่ากับ H/K อีกครั้งหนึ่งการสวิตช์ใหม่ก็จะเกิดขึ้นที่ $t = t_3$ ซึ่งจะเป็นการสวิตช์ตรงรอนหรือมีผลต่างของเวลา t_3 และ t_2 คือ พัลส์ลบ (Δt_2)

ดังนั้นเราจะได้ พัลส์บวกและพัลส์ลบ ดังนี้

$$\text{จาก } x = \int v_0 dt, \quad x = v_r / K$$

$$\text{พัลส์บวก} = E \cdot \Delta t_+ = E(t_2 - t_1) = 2H/K + [v_r(t_2) - v_r(t_1)]/K \quad \dots(6)$$

$$\text{พัลส์ลบ} = E \cdot \Delta t_- = E(t_2 - t_1) = 2H/K - [v_r(t_2) - v_r(t_1)]/K \quad \dots(7)$$

ในการแก้สมการ (6), (7) เพื่อหาค่าเวลาแล้วนำไปหาค่าพัลส์บวก และพัลส์ลบจะใช้วิธีนิวตันราบสันและเพื่อให้ง่ายต่อการวิเคราะห์ สมมติว่าค่าความถี่ของการสวิตช์สูงกว่าความถี่ของสัญญาณอ้างอิงมาก ๆ igitว่า

$$v_r(t_2) - v_r(t_1) = \frac{d(v_r(t))}{dt} \cdot \Delta t_+$$

$$v_r(t_2) - v_r(t_1) = \frac{d(v_r(t))}{dt} \cdot \Delta t_-$$

ดังนั้น

$$\Delta t_+ = \frac{2H}{\frac{KE(1 - V_r \cos(\omega_r t))}{KE}} \quad \dots(8)$$

$$\Delta t_- = \frac{2H}{\frac{KE(1 + V_r \cos(\omega_r t))}{KE}} \quad \dots(9)$$

จาก (8) และ (9) คาบของพัลส์วีกคือ

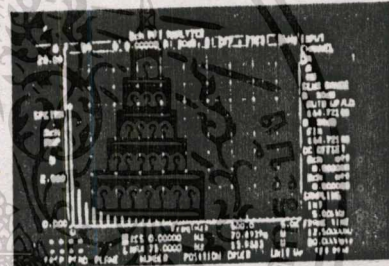
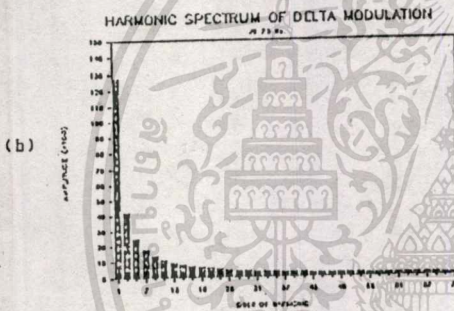
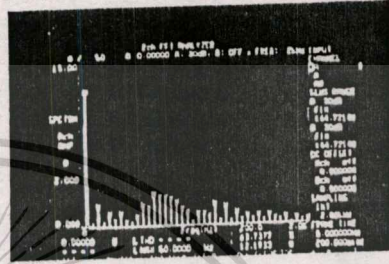
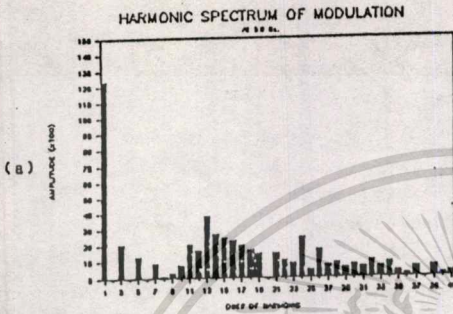
$$\Delta t_+ + \Delta t_- = T = \frac{4H}{K} \cdot \left(\frac{1}{1 - (V_r \cos(\omega_r t))^2} \right) \quad \dots(10)$$

ซึ่งคาบของพัลส์วีกนี้ไม่คงที่แ่งจะแปรไปตามค่าสัญญาณอ้างอิงทำให้เกิดการมอดูเลตทางความถี่ปนอยู่ด้วย

ในการวิเคราะห์หาค่าอาร์โมนิคส์ทำได้โดยนำสมการ (6) ถึง (10) มาหาผลสวิตช์แล้วนำไปกระจายอนุกรมฟูเรียร์ซึ่งจะให้ผลการคำนวณโดยใช้คอมพิวเตอร์ที่ความถี่ต่าง ๆ ของโหมด PWM และ square wave เทียบกับผลที่ได้จาก spectrum analyzer ดังรูปที่ 5

ผลทางทฤษฎี

ผลทางปฏิบัติ

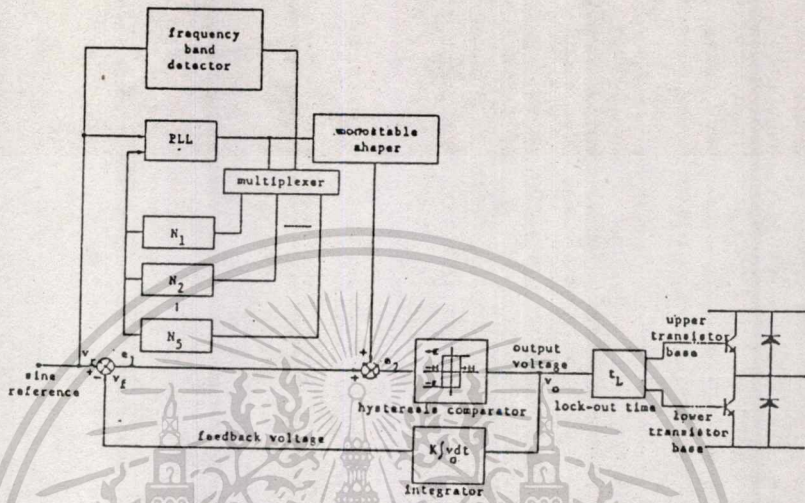


รูปที่ 6 Spectrum ของสัญญาณ v_c เมื่อ $H = 0.4$, $E = 12 V$, $V_c = 10 V$.
 (a) โหมด PWM ที่ความถี่ 50 Hz.
 (b) โหมด Square wave ที่ความถี่ 75 Hz.

ปกติแล้วเทคนิคเคลมามีอคติชนิดชิ่งโครนัสนี้ นอกจากจะทำให้เกิดพัลส์วีกมีอคติแล้วยังทำให้เกิดการมอดค
 เลททางความถี่รวมอยู่ด้วยทำให้ลักษณะรูปคลื่นสวิตชิ่งไม่แน่นอนและเปลี่ยนแปลงไปตามเวลา[4] ถ้านำไปใช้
 ในระบบสามเฟสแล้วจะมีความไม่สมดุลของเฟส (phase unbalance) เพราะระบบสามเฟสจะต้อง
 มีอุปกรณ์ในส่วนที่ทำหน้าที่ของ Delta modulation ที่เหมือนกันทั้งสามชุด ดังนั้นจึงจำเป็นต้องมีการสร้าง
 ให้ระบบมีการชิ่งโครนัสกัน วิธีการที่จะช่วยแก้ปัญหานี้ได้วิธีหนึ่งคือการเพิ่มเต็มล่วนของระบบเฟสล็อคคลอป
 (PLL) เข้ากับระบบชิ่งโครนัสเพื่อสร้างระบบใหม่ซึ่งมีการมอดคแบบชิ่งโครนัสดังแสดงตัวอย่างระบบในรูป
 ที่ 7

ในการที่จะแปลความหมายของการควบคุมแบบชิ่งโครนัสให้อยู่ในรูปวงจรมัน สามารถทำได้โดยพิจารณา
 สมการที่(10) ถ้ากำหนดให้ T มีค่าคงที่โดยกำหนดให้ค่า T_c เราสามารถเขียนสมการที่(10)ใหม่ได้ดังนี้

$$H_{cc} = \frac{T_c KE}{4} \left[1 - \frac{v_w \cos(w_c t)}{KE} \right]^2 \dots (11)$$

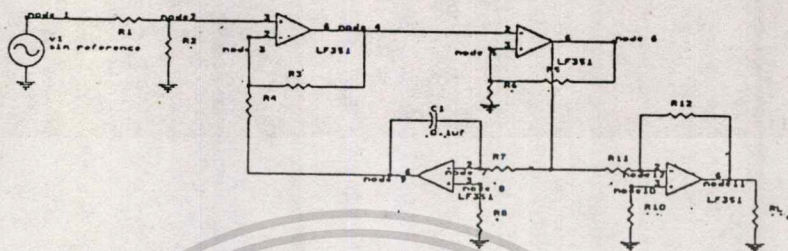


รูปที่ 7 แผนภาพบล็อกหน่วยสร้างเทคนิคเดลต้ามีอคมีระบบซิงโครไนซ์

โดยที่ H_c คือความกว้างฮิสเตอร์ซิสสมมูล มีค่าเปลี่ยนแปลงไม่คงที่และขึ้นกับสัญญาณอ้างอิงรูปไซน์ จากรูปที่ 7 สัญญาณโมโนสเตเบิลได้มาจากระบบ PLL ที่ซิงโครไนซ์กับสัญญาณอ้างอิงรูปไซน์และเข้ารวมกับ สัญญาณ e ซึ่งเป็นสัญญาณ error ของ v_o และ v_f เพื่อที่จะปรับคาบของแต่ละพัลส์ให้มีค่าเท่ากัน จากรูป ที่ 2 พัลส์ชวคจะมีค่ากว้างมากขึ้นเมื่อสัญญาณอ้างอิงมีค่าลดลง สำหรับกลไกการซิงโครไนซ์นั้น การเพิ่ม สัญญาณโมโนสเตเบิลเข้าที่ error ทำให้ระยะทางระหว่างจุดศูนย์กลาง (0) และจุดที่กำลังจาร์ณาของ phase plane มีค่าเป็น H_c/K แทนที่จะเป็น H/K ดังนั้นพัลส์ชวคที่กว้างจะลดจกาคให้มีช่วงคาบเวลา สดลง ในทำนองเดียวกันในขณะทีสัญญาณอ้างอิงมีค่าเพิ่มขึ้น พัลส์ชวคที่มีค่ากว้างจะลดจกาคให้มีช่วงคาบ เวลาอันยลงถึงนั้น T_c จึงมีค่าคงที่ โดยอาศัยหลักการดังกล่าวก็สามารถจำกัดไม่ให้มีการมีอคเลตความถี่บน เข้ามาในพัลส์ชวคมีอคและยังทำให้ระบบสามเฟสซิงโครไนซ์กันอีกด้วย เพื่อที่จะยืนยันหลักการดังกล่าวจึงได้ทำ การออกแบบวงจรและซิมูเลตสัญญาณตามจุดต่าง ๆ ซึ่งผลได้แสดงในรูปที่ 8 และ รูปที่ 9

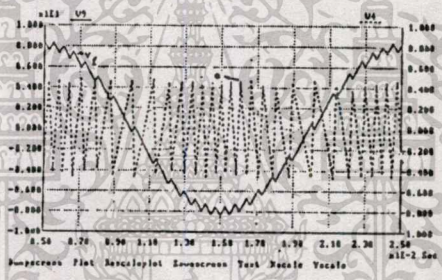
การซิมูเลตวงจรสร้างเดลต้ามีอค ด้วยคอมพิวเตอร์

จากการวิเคราะห์เทคนิค delta modulation ในหัวข้อที่ 3 เราสามารถนำแผนภาพบล็อกจากรูปที่ 1 และรูปที่ 7 มาสร้างวงจรทางฮาล็อก และซิมูเลตผลด้วยโปรแกรมคอมพิวเตอร์เพื่อแสดงรูปคลื่น delta modulation ชนิดซิงโครไนซ์ และซิงโครไนส์ตามลำดับ

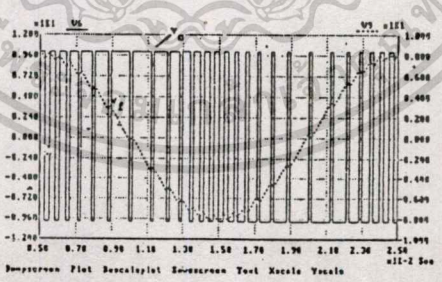


SYNCHRONIZED DM PWM INVERTER CIRCUIT

รูปที่ 8(a) วงจรซิมเพลคของเซลล์ที่มีอคติชนิดขิงโครนัส

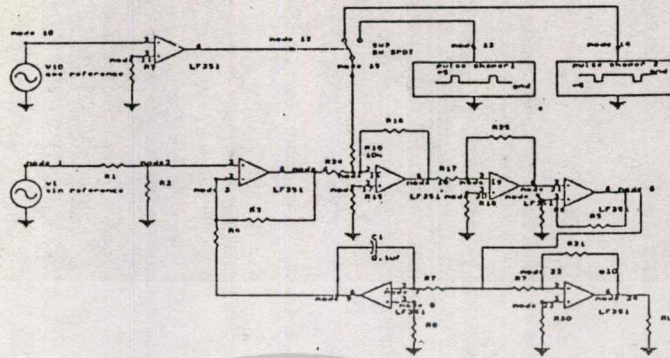


รูปที่ 8(b) สัญญาณ i_0 และ v_0 ที่ได้จากกรซิมเพลคที่ความถี่ 50 Hz.

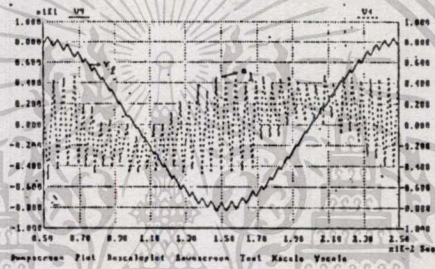


รูปที่ 8(c) สัญญาณสวิตชิ่ง v_0 และ i_0 ที่ได้จากกรซิมเพลคที่ความถี่ 50 Hz.

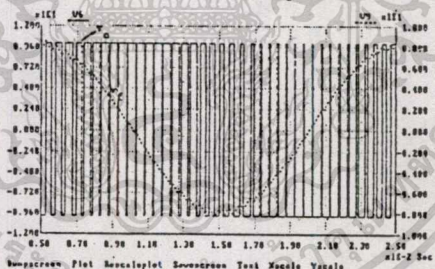
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



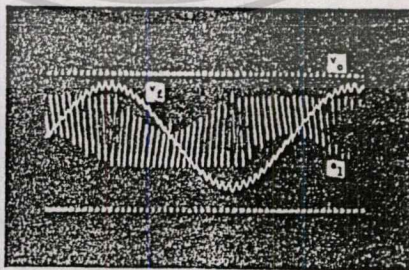
รูปที่ 9(a) วงจรซิมูเลชันของเตาตัวนำอินเวอร์เตอร์



รูปที่ 9(b) สัญญาณ v_p และ i_p ที่ได้จากกรังซิมูเลชันที่ความถี่ 50 Hz.

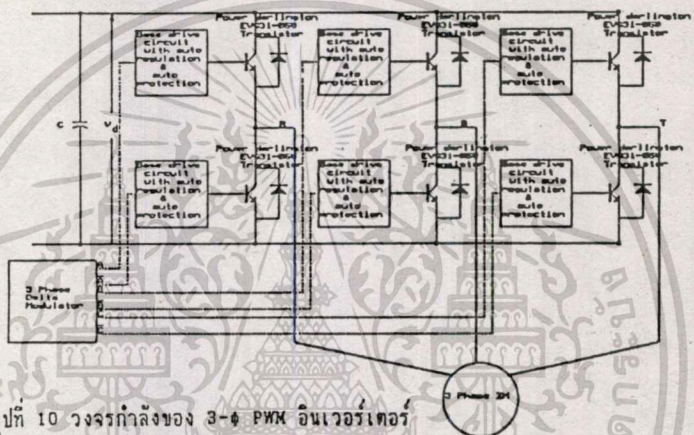


รูปที่ 9(c) สัญญาณลิฟท์ของ v_p และ i_p ที่ได้จากกรังซิมูเลชันที่ความถี่ 50 Hz.



รูปที่ 9(d) ผลของการทดลองแสดงสัญญาณ v_p , i_p , e_p ที่ความถี่ 50 Hz

ในรูปที่ 8 และรูปที่ 9 จะพบความแตกต่างระหว่างเซลล์ที่มีออคชันคิกโครนัสและซิงโครนัสได้อย่างชัดเจน กล่าวคือในรูป 8(b) และ 8(c) เป็นผลของสัญญาณเซลล์ที่มีออคชันคิกโครนัส สัญญาณ e ให้ขอบเขตความกว้างฮิสเตอร์ซิสตงที่ H ส่วนคาบของพัลส์วีคจะไมคงที่แต่จะสอคล้องกับสมการที่ (10) ในรูปที่ 9(b) และรูปที่ 9(c) เป็นผลของสัญญาณเซลล์ที่มีออคชันคิกโครนัส สัญญาณ e จะให้ขอบเขตความกว้างฮิสเตอร์ซิสตมมลยไมคงที่ (H_{ms}) ส่วนคาบเวลาของพัลส์วีคมีค่าคงที่สอคล้องกับสมการที่ (11) รูปที่ 9(d) เป็นผลของสัญญาณ v_u, v_v และ e ในกรณีของการมีออคแบบซิงโครนัสที่ได้จากการทดลองควบคุมกับ การซิมูเลตด้วยคอมพิวเตอร์ ซึ่งปรากฏว่าได้ผลเหมือนกัน

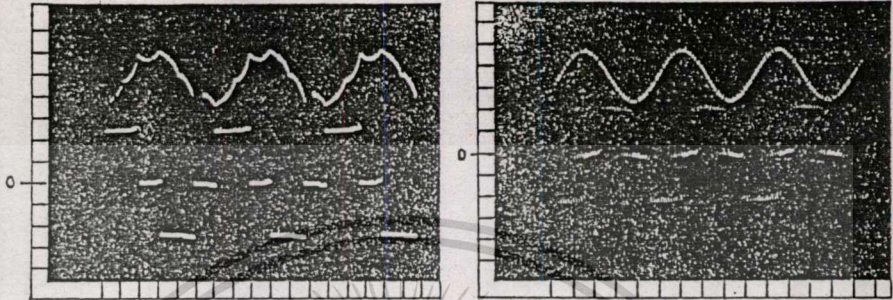


รูปที่ 10 วงจรกำลังของ 3- ϕ PWM อินเวอร์เตอร์

การทดลองและผลการทดลอง

สัญญาณสวิทซ์ที่ได้จากเทคนิคเซลล์ที่มีออคชันคิกโครนัส สามารถนำไปใช้ควบคุมวงจรถูกกำลังของสามเฟส อินเวอร์เตอร์ดังรูปที่ 10 ซึ่งมีทรานซิสเตอร์กำลังแบบคาร์ลิงตัน EVG31-050A เป็นอุปกรณ์สวิทซ์และอุปกรณ์ ชดอินเวอร์เตอร์ที่เสถียรยิ่งได้นำมาทำการทดสอบขับโหลดอินดักชันมอเตอร์ขนาด 1 แรงม้า เพื่อที่จะป้องกัน ไม่ให้เกิดการมีออคเลตทางความถี่ปะปนเข้ามาในช่วงระหว่างการเปลี่ยนความถี่ อินเวอร์เตอร์จำเป็นต้อง มีการเปลี่ยนเกียร์ของความถี่การสวิทซ์ (sear change) เพื่อให้ความถี่ของการสวิทซ์ซึ่งอยู่ในขอบเขตที่กำหนด โดยอาศัย PLL เป็นตัวควบคุมความถี่เพื่อสร้างสัญญาณโมโนสเตเบิลซิงโครไนซ์กับสัญญาณอ้างอิงไซน์โดยกำหนด ให้มีการเปลี่ยนเกียร์ 5 ค่า ซึ่งแทนด้วย N_1 ถึง N_5 ดังรูปที่ 7 ตำแหน่งการเปลี่ยนเกียร์สามารถเลือกปรับ ได้จากชุด frequency band detector และค่าพารามิเตอร์ K ได้จากการเลือกที่เหมาะสมเพื่อให้สอดคล้องกับค่าการเปลี่ยนเกียร์ 5 ค่าที่เลือกไว้ โดยที่ความถี่ของการสวิทซ์ซึ่งอยู่ในขอบเขตไม่เกิน 4 KHz คุณสมบัติของอินเวอร์เตอร์ที่ได้นี้จะทำงานได้สองโหมดด้วยกันคือ โหมด PWM ซึ่งทำงานในย่านจากความถี่ต่ำสุดจนถึงความถี่กำหนด (base frequency) ภายใต้เงื่อนไข v/f คงที่และเมื่อความถี่สูงกว่าความถี่กำหนด จะทำงานในโหมดของ square wave โดยจะต้องรักษาแรงดันเอาต์พุตให้คงที่ รูปที่ 11(a) แสดงกระแสที่ จ่ายให้กับมอเตอร์และแรงดันเอาต์พุตในโหมด PWM ซึ่งรูปร่างของกระแสคล้ายคลื่นไซน์มาก ส่วนรูปที่ 11(b) แสดงลักษณะคลื่นในโหมด square wave

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a) สเกลเวลา 5 ms/Div.

(b) สเกลเวลา 5 ms/Div.

รูป 11 (a) โหมด PWM ที่ความถี่ 50 Hz.

(b) โหมด square wave ที่ความถี่ 60 Hz.

รูปบน: กระแสใน line สเกล 1 A/Div.

รูปล่าง: แรงดันระหว่าง line สเกล 100 V/Div.

บทสรุป

บทความที่เสนอนี้ได้กล่าวถึงเทคนิคการมอดูเลตแบบเคลตซ์ซึ่งโคจรขึ้นและลงซึ่งโคจรขึ้นซึ่งเป็นเทคนิคที่เหมาะสมในการนำไปใช้กับอินเวอร์เตอร์สามเฟสสำหรับงานขับเคลื่อนอินดิคชั่นมอเตอร์ โดยให้ผลสมบัติการทำงานทั้งในโหมด PWM และ square wave เทคนิคเกสตัวมอดูเลตเปลี่ยนเกียร์แบบซึ่งโคจรขึ้นซึ่งใช้ระบบ PLL ในการทำให้เกิดซึ่งโคจรขึ้นซึ่งให้กับระบบนั้นสามารถแก้ปัญหาความไม่สมดุลของ line voltage ได้นอกจากนี้ยังสามารถกำจัดปัญหาการมอดูเลตทางความถี่ของพัลส์วิดซึ่งเป็นปัญหาที่มักเกิดกับอินเวอร์เตอร์ทั่วไปซึ่งโคจรขึ้น เทคนิคนี้สามารถควบคุมแรงดันและความถี่ได้เองในอัตราส่วนที่เหมาะสมโดยการเปลี่ยนความถี่ของสัญญาณอ้างอิงขึ้นเพียงอย่างเดียว โดยที่ในย่านความถี่ต่ำกว่ากำหนดจะทำงานในโหมด PWM ภายใต้เงื่อนไข v/f ที่คงที่ส่วนในย่านความถี่สูงจะทำงานในโหมด square wave ภายใต้เงื่อนไข แรงดันเอาต์พุตที่คงที่ การเปลี่ยนโหมดการทำงานจาก PWM ไปโหมด square wave สามารถทำได้โดยง่ายและต่อเนื่อง นอกจากนี้ช่วงจังหวะการเปลี่ยนเกียร์สำหรับการทำงานใน โหมด PWM นั้นยังสามารถเลือกปรับค่าให้เหมาะสมกับการใช้งานได้

กิตติกรรมประกาศ

ผู้เขียนขอขอบคุณคณะกรรมการพัฒนาวิทยาศาสตร์และเทคโนโลยี (STDB) ที่ให้ความสนับสนุนในด้านทุนการวิจัย

เอกสารอ้างอิง

1. M.A. Rahman, J.E. Quasicoe, M.A. Choudhury, "A comparative study of Delta and sine Pulse Width Modulated Inverters", Pro. EPE, Vol.1, Oct. 1985, PP.1.163-1.167
2. P.D. Ziogas, "The delta modulation technique in static PWM inverters", IEEE Trans. Ind. Appl., vol. IA-17, no.2, pp.199-201, Mar. 1981.
3. R.M. Azizur, J.E. Quasicoe, and M.A. Choudhury, "Performance analysis of delta modulated PWM inverters", IEEE Trans. Power Electronics, vol. PE-2, no.3, pp. 227-233, July 1987.
4. P.M. Brod and D.W. Novotny, "Current control of VSI-PWM inverters", IEEE Trans. Ind. Appl., vol. IA-21, pp. 562-570, May 1985.
5. J.C. Salmon, B.W. Williams, "A differential modulator using" time step differential", Information in 2nd Intersectional Conf. Power electronics and Variable speed drives. Birmingham, UK. 1986: p.p.89-93
6. B.K. Bose, "Power Electronic and AC Drives", Printice Hall, New Jersey, 1987: p.p. 37-40, 140-152
7. JMD Murphy & FG Turnbull, "Power Electronic Control of AC Motors", Pergamon Press, 1988: p.p.101-146
8. David Finney, "Variable Frequency AC Motor Drive Systems", Peter Peregrinus, 1988: p.p.161-201

ภาคผนวก ข

ข้อมูลที่เก็บไว้ในหน่วยความจำ EPROM เพื่อใช้ในการสร้างสัญญาณไชน้อ้างอิง 3 เฟส

EPROM A

<u>Address</u>	<u>Data</u>
0000	80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1
0011	B3 B6 B9 BC BF C1 C4 C7 C9 CC CE D1 D3 D5 D8 DA DC
0022	DE EO E2 E4 E6 E8 EA EC ED EF FO F2 F3 F5 F6 F7 F8
0033	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
0044	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 FO
0055	EF ED EC EA E8 E6 E4 E2 EO DE DC DA D8 D5 D3 D1 CE
0066	CC C9 C7 C4 C1 BF BC B9 B6 B3 B1 AE AB A8 A5 A2 9F
0077	9C 99 96 92 8F 8C 89 86 83 80 7C 79 76 73 70 6D 64
0088	67 63 60 5D 5A 57 54 51 4F 4C 49 46 43 40 3E 3B 38
0099	36 33 31 2E 2C 2A 27 25 23 21 1F 1D 1B 19 17 15 13
00AA	12 10 0F 0D 0C 0A 09 08 07 06 05 04 03 03 02 01 01
00BB	01 01 01 01 01 01 01 01 01 01 01 01 01 01 02 03 03 04
00CC	05 06 07 08 09 0A 0C 0D 0F 10 12 13 15 17 19 1B 1B
00DD	1F 21 23 25 27 2A 2C 2E 31 33 36 35 3B 3E 40 43 46
00EE	49 4C 4F 51 54 57 5A 5D 60 63 67 64 6D 70 73 76 79
00FF	7C

EPROM B

0000	10 0F 0D 0C 0A 09 08 07 06 05 04 03 03 02 01 01 01
0011	01 01 01 01 01 01 01 01 01 01 01 01 01 02 03 03 04 05
0022	06 07 08 09 0A 0C 0D 0F 10 12 13 15 17 19 1B 1B 1F
0033	21 23 25 27 2A 2C 2E 31 33 36 35 3B 3E 40 43 46 49
0044	4C 4F 51 54 57 5A 5D 60 63 67 64 6D 70 73 76 79 7C

0055 80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1

Address

Data

0066	B3 B6 B9 BC BF C1 C4 C7 C9 CC CE D1 D3 D5 D8 DA DC
0077	DE EO E2 E4 E6 E8 EA EC ED EF FO F2 F3 F5 F6 F7 F8
0088	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
0099	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 FO
00AA	EF ED EC EA EB E6 E4 E2 EO DE DC DA DB D5 D3 D1 CE
00BB	CC C9 C7 C4 C1 BF BC B9 B6 B3 B1 AE AB AB A5 A2 9F
00CC	9C 99 96 92 8F 8C 89 86 83 80 7C 79 76 73 70 6D 64
00DD	67 63 60 5D 5A 57 54 51 4F 4C 49 46 43 40 3E 3B 38
00EE	36 33 31 2E 2C 2A 27 25 23 21 1F 1D 1B 19 17 15 13
00FF	12

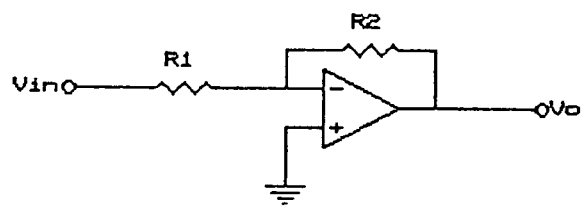
EPROM C

0000	ED EC EA EB E6 E4 E2 EO DE DC DA DB D5 D3 D1 CE CC
0011	C9 C7 C4 C1 BF BC B9 B6 B3 B1 AE AB A8 A5 A2 9F 9C
0022	99 96 92 8F 8C 89 86 83 80 7C 79 76 73 70 6D 64 67
0033	63 60 5D 5A 57 54 51 4F 4C 49 46 43 40 3E 3B 38 36
0044	33 31 2E 2C 2A 27 25 23 21 1F 1D 1B 19 17 15 13 12
0055	10 0F 0D 0C 0A 09 08 07 06 05 04 03 03 02 01 01 01
0066	01 01 01 01 01 01 01 01 01 01 01 01 01 02 03 03 04 05
0077	06 07 08 09 0A 0C 0D 0F 10 12 13 15 17 19 1B 1B 1F
0088	21 23 25 27 2A 2C 2E 31 33 36 35 3B 3E 40 43 46 49
0099	4C 4F 51 54 57 5A 5D 60 63 67 6C 6D 70 73 76 79 74
00AA	80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1
00BB	B3 B6 B9 BC BF C1 C4 C7 C9 CC CE D1 D3 D5 D8 DA DC
00CC	DE EO E2 E4 E6 E8 EA EC ED EF FO F2 F3 F5 F6 F7 F8
00DD	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
00EE	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 FO
00FF	EF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

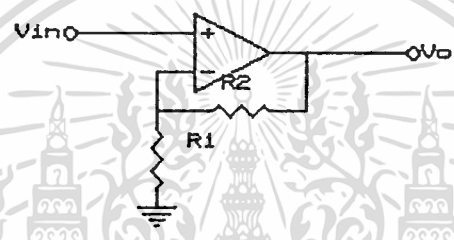
วงจรพื้นฐานต่างๆ

1. วงจรขยายแบบกลับสัญญาณ (Inverting Amplifier)



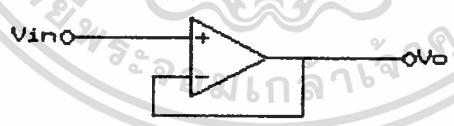
$$V_o = -[R_2 / R_1] V_{in}$$

2. วงจรขยายแบบไม่กลับสัญญาณ (Non Inverting Amplifier)



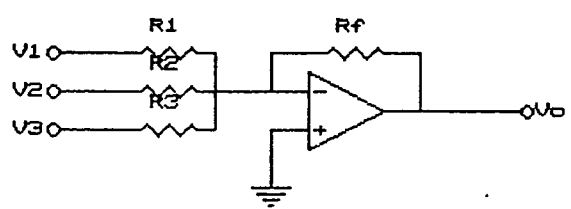
$$\frac{V_o}{V_{in}} = 1 + \frac{R_2}{R_1}$$

3. วงจรตามแรงดันหรือบัฟเฟอร์ (Voltage Follower)



$$V_o = V_{in}$$

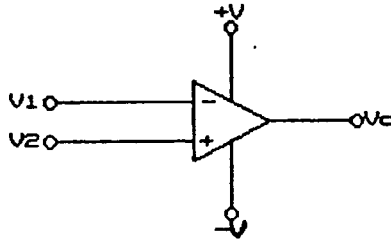
4. วงจรรวมสัญญาณ (Summing Amplifier)



$$V_o = -R_f (V_1 / R_1 + V_2 / R_2 + V_3 / R_3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

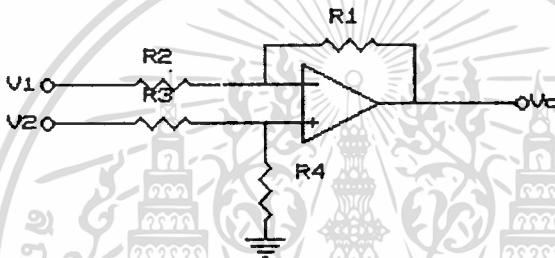
5. วงจรเปรียบเทียบ (Comparator)



$$V_1 > V_2 : V_o = +V$$

$$V_1 < V_2 : V_o = -V$$

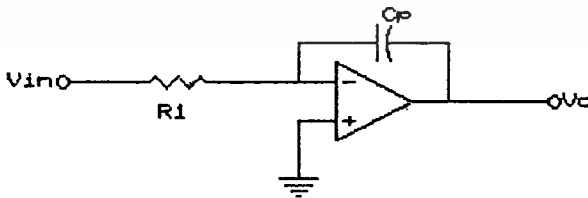
6. วงจรขยายความแตกต่าง (differential amplifier)



$$V_o = -(R_1/R_2)V_1 + (1+R_1/R_2)(R_3/(R_3+R_4))V_2$$

$$V_o = V_2 - V_1 \text{ เมื่อ } R_1 = R_2 = R_3 = R_4$$

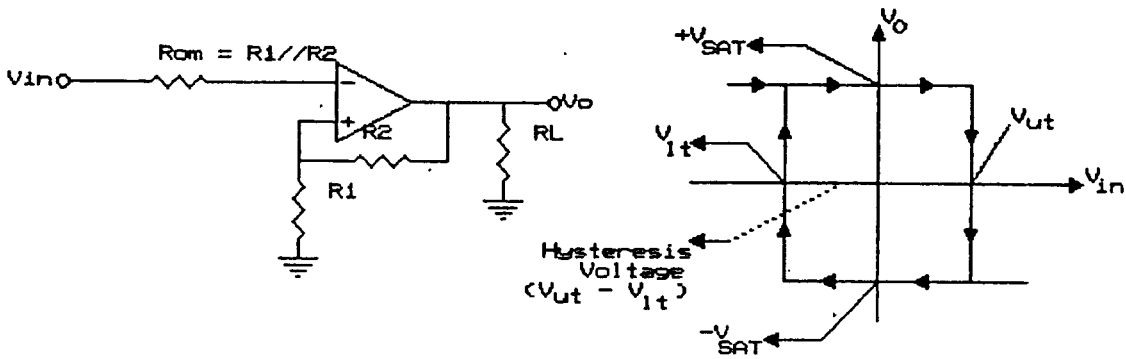
7. วงจรอินทิเกรเตอร์ (Integrator)



$$V_o = \frac{-1}{RC} \int V_i dt$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

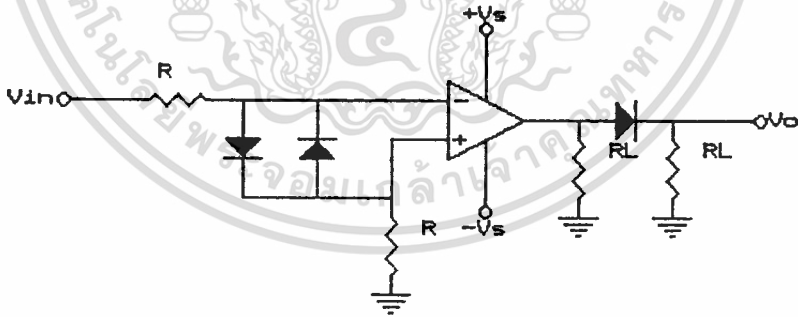
8. วงจรฮิสเตอร์รีซิสคอมพาราเรเตอร์ (hysteresis comparator)



$$V_{ut} = \frac{R_1 (+V_{sat})}{R_1 + R_2}$$

$$V_{lt} = \frac{R_1 (-V_{sat})}{R_1 + R_2}$$

9. วงจรตรวจจับผ่านศูนย์ (zero crossing detector)



ภาคผนวก ง. ข้อมูลเกี่ยวกับ ไอซี เบอร์ 4046 และ 1408



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



JFET INPUT OPERATIONAL AMPLIFIERS

These low cost JFET input operational amplifiers combine two state-of-the-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar devices.

- Input Offset Voltage of 5.0 mV Max (LF347B)
- Low Input Bias Current - 50 pA
- Low Input Noise Voltage - 16 nV/√Hz
- Wide Gain Bandwidth - 4.0 MHz
- High Slew Rate - 13 V/μs
- Low Supply Current - 1.8 mA per Amplifier
- High Input Impedance - 10¹² Ω
- High Common-Mode and Supply Voltage Rejection Ratios - 100 dB

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	V _{CC} V _{EE}	+ 18 - 18	V
Differential Input Voltage	V _{ID}	± 30	V
Input Voltage Range (Note 1)	V _{IDR}	± 15	V
Output Short Circuit Duration (Note 2)	t _S	Continuous	
Power Dissipation at T _A = + 25°C	P _D	500	mW
Derate above T _A = + 25°C	θ _{JA}	10	mW/°C
Operating Ambient Temperature Range	T _A	0 to + 70	°C
Operating Junction Temperature Range	T _J	115	°C
Storage Temperature Range	T _{stg}	- 65 to + 150	°C

NOTES:

1. Unless otherwise specified, the absolute maximum negative input voltage is limited to the negative power supply.
2. Any amplifier output can be shorted to ground indefinitely. However, if more than one amplifier output is shorted simultaneously, maximum junction temperature ratings may be exceeded.

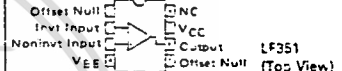
**LF347
LF351
LF353**

**FAMILY OF BIFET
OPERATIONAL AMPLIFIERS
SILICON MONOLITHIC
INTEGRATED CIRCUITS**



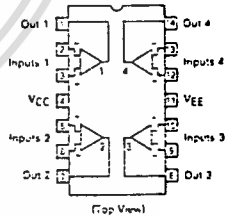
**N SUFFIX
PLASTIC PACKAGE
CASE 526-05
(LF351, LF353 Only)**

**D SUFFIX
PLASTIC PACKAGE
CASE 751-02
SO-8
(LF351, LF353 Only)**



**N SUFFIX
PLASTIC PACKAGE
CASE 645-06
(LF347 Only)**

**D SUFFIX
PLASTIC PACKAGE
CASE 751A-02
SO-14**



ORDERING INFORMATION

Function	Device	Package
Single	LF351D	SO-8
Single	LF351N	Plastic DIP
Dual	LF353D	SO-8
Dual	LF353N	Plastic DIP
Quad	LF347D	SO-14
Quad	LF347BN	Plastic DIP
Quad	LF347N	Plastic DIP

L 347, LF351, LF353

ELECTRICAL CHARACTERISTICS ($V_{CC} = -15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 25^\circ\text{C}$ unless otherwise noted).

Characteristic	Symbol	LF347B			LF347, LF351, LF353			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S \leq 10\text{ k}$, $V_{CM} = 0$; $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq -70^\circ\text{C}$)	V_{IO}	—	1.0	5.0	—	5.0	10	mV
		—	—	5.0	—	—	13	
Average Temperature Coefficient of Input Offset Voltage $R_S \leq 10\text{ k}$, $0^\circ\text{C} \leq T_A \leq -70^\circ\text{C}$	$\Delta V_{IO} \Delta T$	—	10	—	—	10	—	$\mu\text{V}/^\circ\text{C}$
Input Offset Current ($V_{CM} = 0$, Note 3) $T_A = -25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq -70^\circ\text{C}$	I_{IO}	—	25	100	—	25	100	μA
		—	—	40	—	—	4.0	nA
Input Bias Current ($V_{CM} = 0$, Note 3) $T_A = -25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq -70^\circ\text{C}$	I_{IB}	—	50	200	—	50	200	μA
		—	—	5.0	—	—	8.0	nA
Input Resistance	r_i	—	10 ¹²	—	—	10 ¹²	—	Ω
Common Mode Input Voltage Range	V_{ICR}	± 11	-15	—	± 11	-15	—	V
		—	-12	—	—	-12	—	
Large-Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L = 2.0\text{ k}$) $T_A = -25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq -70^\circ\text{C}$	A_{VOL}	50	100	—	25	100	—	V/mV
		25	—	—	15	—	—	
Output Voltage Swing ($R_L = 10\text{ k}$)	V_O	± 12	± 14	—	± 12	± 14	—	V
Common Mode Rejection Ratio ($R_S = 10\text{ k}$)	CMRR	80	100	—	70	100	—	dB
Supply Voltage Rejection Ratio ($R_S = 10\text{ k}$)	PSRR	80	100	—	70	100	—	dB
Supply Current	I_D	—	7.2	11	—	7.2	11	mA
	LF347	—	—	—	—	1.8	3.4	
	LF351	—	—	—	—	3.6	6.5	
	LF352	—	—	—	—	—	—	
Slew Rate ($A_V = \pm 1$)	SR	—	13	—	—	13	—	V/ μs
Gain-Bandwidth Product	BWp	—	4.0	—	—	4.0	—	MHz
Equivalent Input Noise Voltage ($R_S = 100\text{ }\Omega$, $f = 1000\text{ Hz}$)	e_n	—	16	—	—	16	—	nV/ $\sqrt{\text{Hz}}$
Equivalent Input Noise Current ($f = 1000\text{ Hz}$)	i_n	—	0.01	—	—	0.01	—	pA/ $\sqrt{\text{Hz}}$
Channel Separation (LF347, LF353) 1.0 Hz $\leq f \leq 20\text{ kHz}$ (Input Referred)	—	—	-120	—	—	-120	—	dB

For Typical Characteristic Performance Curves, refer to MC34001 34002 34004 data sheet.

NOTES: (continued)

3 Input bias currents of JFET input op amps approximately double for every 10 $^\circ\text{C}$ rise in junction temperature. To maintain junction temperatures as close to ambient as is possible, pulse techniques are utilized during test.



MOTOROLA

**MC1408
MC1508**

Specifications and Applications Information

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

... designed for use where the output current is a linear product of an eight-bit digital word and an analog input voltage.

- Eight-Bit Accuracy Available in Both Temperature Ranges
Relative Accuracy: $\pm 0.19\%$ Error maximum
(MC1408L8, MC1408P8, MC1508L8)
- Seven and Six-Bit Accuracy Available with MC1408 Designated by 7 or 6 Suffix after Package Suffix
- Fast Settling Time - 300 ns typical
- Noninverting Digital Inputs are MTTL and CMOS Compatible
- Output Voltage Swing - +0.4 V to -5.0 V
- High Speed Multiplying Input
Slew Rate 4.0 mA/ μ s
- Standard Supply Voltages: +5.0 V and -5.0 V to -15 V

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

SILICON MONOLITHIC INTEGRATED CIRCUIT



L SUFFIX CERAMIC PACKAGE CASE 620-10

P SUFFIX PLASTIC PACKAGE CASE 648-06



FIGURE 1 - D-to-A TRANSFER CHARACTERISTICS

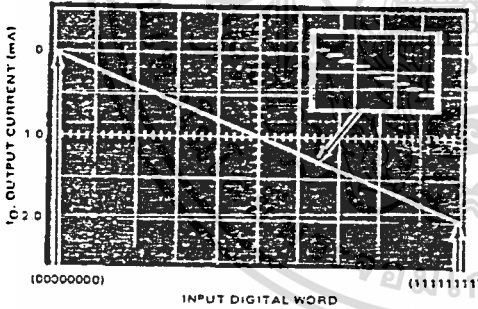
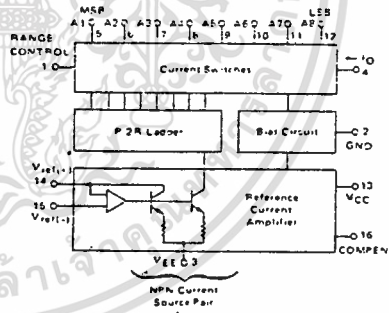


FIGURE 2 - BLOCK DIAGRAM



TYPICAL APPLICATIONS

- Tracking A-to-D Converters
- Successive Approximation A-to-D Converters
- 2 1/2 Digit Panel Meters and DVM's
- Waveform Synthesis
- Sample and Hold
- Peak Detector
- Programmable Gain and Attenuation
- CRT Character Generation
- Audio Digitizing and Decoding
- Programmable Power Supplies
- Analog-Digital Multiplication
- Digital-Digital Multiplication
- Analog-Digital Division
- Digital Addition and Subtraction
- Speech Compression and Expansion
- Stepping Motor Drive

MOTOROLA LINEAR/INTERFACE DEVICES

MC1408, MC1508

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V _{CC}	+5.5	V _{dc}
	V _{EE}	-16.5	
Digital Input Voltage	V ₅ thru V ₁₂	0 to +5.5	V _{dc}
Applied Output Voltage	V _O	+0.5, -5.2	V _{dc}
Reference Current	I ₁₄	5.0	mA
Reference Amplifier Inputs	V ₁₄ , V ₁₅	V _{CC} , V _{EE}	V _{dc}
Operating Temperature Range	T _A	-55 to +125	°C
		0 to +75	
Storage Temperature Range	T _{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS (V_{CC} = +5.0 V_{dc}, V_{EE} = -15 V_{dc}, $\frac{V_{ref}}{R_{14}} = 2.0$ mA, MC1508LB, T_A = -55°C to +125°C, MC1408L Series; T_A = 0 to +75°C unless otherwise noted. All digital inputs at high logic level.)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Relative Accuracy (Error relative to full scale I _O) MC1508LB, MC1408LB, MC1408PB MC1408P7, MC1408L7, See Note 1 MC1408P6, MC1408L6, See Note 1	4	E _r	-	-	±0.19	%
			-	-	±0.39	
			-	-	±0.78	
			-	-	-	
Settling Time to within ±1/2 LSB (includes t _{PLH}) (T _A = +25°C) See Note 2	5	t _S	-	300	-	ns
Propagation Delay Time T _A = +25°C	5	t _{PLH} , t _{PHL}	-	30	100	ns
Output Full Scale Current Drift		T _{CI_O}	-	-20	-	PPM/°C
Digital Input Logic Levels (MSB) High Level, Logic "1" Low Level, Logic "0"	3	V _{IH} V _{IL}	2.0	-	-	V _{dc}
			-	-	0.8	
Digital Input Current (MSB) High Level, V _{IH} = 5.0 V Low Level, V _{IL} = 0.8 V	3	I _{IH} I _{IL}	-	0	0.04	mA
			-	-0.4	-0.8	
Reference Input Bias Current (Pin 15)	3	I ₁₅	-	-1.0	-5.0	μA
Output Current Range V _{EE} = -5.0 V V _{EE} = -15 V, T _A = 25°C	3	I _{OR}	0	2.0	2.1	mA
			0	2.0	4.2	
Output Current V _{ref} = 2.000 V, R ₁₄ = 1000 Ω	3	I _O	1.9	1.99	2.1	mA
Output Current (All bits low)	3	I _{O(min)}	-	0	4.0	μA
Output Voltage Compliance (E _r ≤ 0.19% at T _A = +25°C) Pin 1 grounded Pin 1 open, V _{EE} below -10 V	3	V _O	-	-	-0.55, +0.4	V _{dc}
			-	-	-5.0, +0.4	
Reference Current Slew Rate	6	SR I _{ref}	-	4.0	-	mA/μs
Output Current Power Supply Sensitivity		PSRR(-)	-	0.5	2.7	μA/V
Power Supply Current (All bits low)	3	I _{CC} I _{EE}	-	+13.5	+22	mA
			-	-7.5	-13	
Power Supply Voltage Range (T _A = +25°C)	3	V _{CCR} V _{EE}	+4.5	+5.0	+5.5	V _{dc}
			-4.5	-15	-16.5	
Power Dissipation All bits low V _{EE} = -5.0 V _{dc} V _{EE} = -15 V _{dc} All bits high V _{EE} = -5.0 V _{dc} V _{EE} = -15 V _{dc}	3	P _D	-	105	170	mW
			-	190	305	
			-	90	-	
			-	160	-	
			-	-	-	
			-	-	-	

Note 1. All current switches are tested to guarantee at least 50% of rated output current.

Note 2. All bits switched.

MC1408, MC1508

TEST CIRCUITS

FIGURE 3 - NOTATION DEFINITIONS TEST CIRCUIT

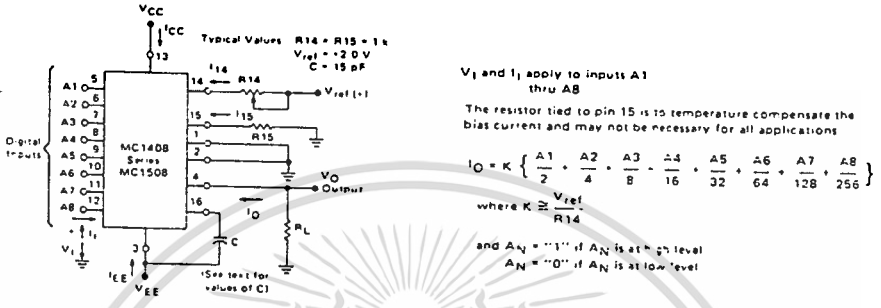


FIGURE 4 - RELATIVE ACCURACY TEST CIRCUIT

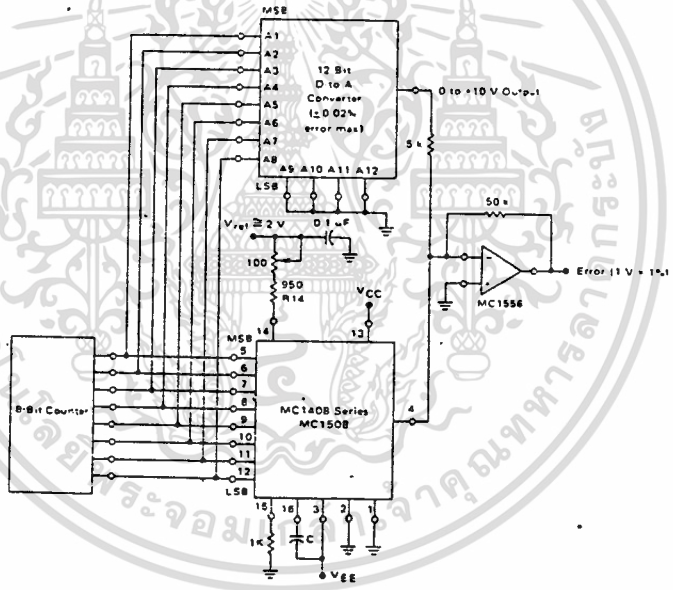
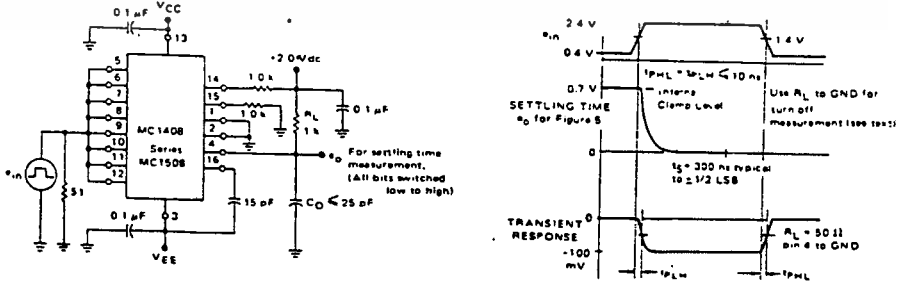


FIGURE 5 - TRANSIENT RESPONSE and SETTLING TIME



MC1408, MC1508

TEST CIRCUITS (continued)

FIGURE 6 - REFERENCE CURRENT SLEW RATE MEASUREMENT

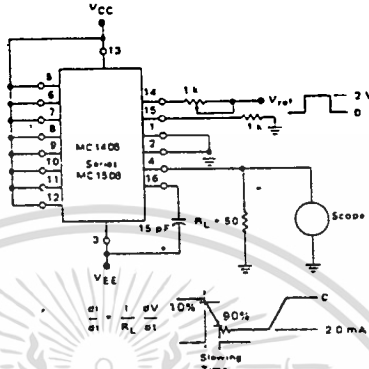


FIGURE 7 - POSITIVE V_{ref}

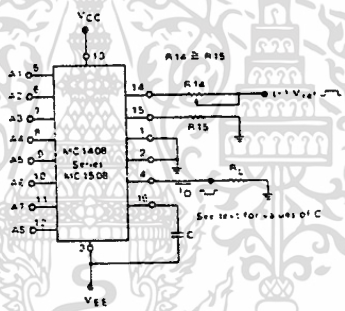
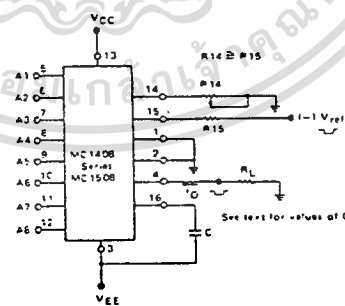


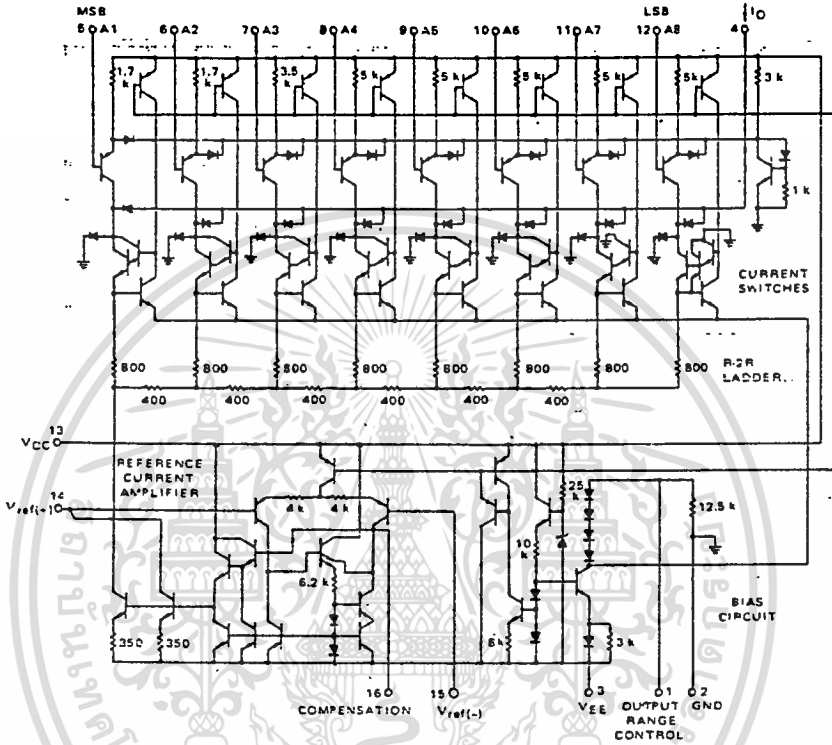
FIGURE 8 - NEGATIVE V_{ref}



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1408, MC1508

FIGURE 9 - MC1408, MC1508 SERIES EQUIVALENT
CIRCUIT SCHEMATIC
DIGITAL INPUTS



CIRCUIT DESCRIPTION

The MC1408 consists of a reference current amplifier, an R-2R ladder, and eight high-speed current switches. For many applications, only a reference resistor and reference voltage need be added.

The switches are noninverting in operation, therefore a high state on the inputs turns on the specified output current component. The switch uses current steering for high speed, and a termination amplifier consisting of an active load gain stage with unity gain feedback. The termination amplifier holds the parasitic capacitance of the ladder at a constant voltage during switching, and provides

a low impedance termination of equal voltage for all legs of the ladder.

The R-2R ladder divides the reference amplifier current into binary-related components, which are fed to the switches. Note that there is always a remainder current which is equal to the least significant bit. This current is shunted to ground, and the maximum output current is 255/256 of the reference amplifier current, or 1.992 mA for a 2.0 mA reference amplifier current if the NPN current source pair is perfectly matched.

MC1408, MC1508

GENERAL INFORMATION

Reference Amplifier Drive and Compensation

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. The reference amplifier input current, I₁₄, must always flow into pin 14 regardless of the setup method or reference voltage polarity.

Connections for a positive reference voltage are shown in Figure 7. The reference voltage source supplies the full current I₁₄. For bipolar reference signals, as in the multiplying mode, R₁₅ can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R₁₅ with only a small sacrifice in accuracy and temperature drift. Another method for bipolar inputs is shown in Figure 25.

The compensation capacitor value must be increased with increases in R₁₄ to maintain proper phase margin, for R₁₄ values of 10, 2.5 and 5.0 kilohms, minimum capacitor values are 15, 37, and 75 pF. The capacitor should be tied to V_{EE} as this increases negative supply rejection.

A negative reference voltage may be used if R₁₄ is grounded and the reference voltage is applied to R₁₅ as shown in Figure 8. A high input impedance is the main advantage of this method. Compensation involves a capacitor to V_{EE} on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 3.0 volts above the V_{EE} supply. Bipolar input signals may be handled by connecting R₁₄ to a positive reference voltage equal to the peak positive input level at pin 15.

When a dc reference voltage is used, capacitive bypass to ground is recommended. The 5.0-V logic supply is not recommended as a reference voltage. If a well regulated 5.0-V supply which drives logic is to be used as the reference, R₁₄ should be decoupled by connecting it to +5.0 V through another resistor and bypassing the junction of the two resistors with 0.1 μF to ground. For reference voltages greater than 5.0 V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

Output Voltage Range

The voltage on pin 4 is restricted to a range of -0.55 to +0.4 volts at +25°C, due to the current switching methods employed in the MC1408. When a current switch is turned "off", the positive voltage on the output terminal can turn "on" the output diode and increase the output current level. When a current switch is turned "on", the negative output voltage range is restricted. The base of the termination circuit Darlington transistor is one diode voltage below ground when pin 1 is grounded, so a negative voltage below the specified safe level will drive the low current device of the Darlington into saturation, decreasing the output current level.

The negative output voltage compliance of the MC1408 may be extended to -5.0 V volts by opening the circuit at pin 1. The negative supply voltage must be more negative than -10 volts. Using a full scale current of 1.992 mA and load resistor of 2.5 kilohms between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.980 volts. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500 ohms do not significantly affect performance, but a 2.5-kilohm load increases "worst case" settling time to 1.2 μs (when all bits are switched on).

Refer to the subsequent text section on Settling Time for more details on output loading.

If a power supply value between -5.0 V and -10 V is desired, a voltage of between 0 and -5.0 V may be applied to pin 1. The value of this voltage will be the maximum allowable negative output swing.

Output Current Range

The output current maximum rating of 4.2 mA may be used only for negative supply voltages typically more negative than -8.0 volts, due to the increased voltage drop across the 350-ohm resistors in the reference current amplifier.

Accuracy

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full scale current. The relative accuracy of the MC1408 is essentially constant with temperature due to the excellent temperature tracking of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the MC1408 has a very low full scale current drift with temperature.

The MC1408/MC1508 Series is guaranteed accurate to within ±1/2 LSB at +25°C at a full scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2.0 mA, with the loss of one LSB = 8.0 μA which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in Figure 4. The 12-bit converter is calibrated for a full scale output current of 1.992 mA. This is an optional step since the MC1408 accuracy is essentially the same between 1.5 and 2.5 mA. Then the MC1408 circuit's full scale current is trimmed to the same value with R₁₄ so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accurate D-to-A converter. 16-bit accuracy implies a total error of ±1.2 of one part in 65,536, or ±0.00076%, which is much more accurate than the ±0.19% specification provided by the MC1408x8.

Multiplying Accuracy

The MC1408 may be used in the multiplying mode with eight-bit accuracy when the reference current is varied over a range of 256:1. The major source of error is the bias current of the termination amplifier. Under "worst case" conditions, these eight amplifiers can contribute a total of 16 μA extra current at the output terminal. If the reference current in the multiplying mode ranges from 16 μA to 4.0 mA, the 16 μA contributes an error of 0.1 LSB. This is well within eight-bit accuracy referenced to 4.0 mA.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the MC1408 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a dc reference current is 0.5 to 4.0 mA.

MC1408, MC1508

GENERAL INFORMATION (Continued)

Settling Time

The "worst case" switching condition occurs when all bits are switched "on", which corresponds to a low-to-high transition for all bits. This time is typically 300 ns for settling to within $\pm 1/2$ LSB, for 8 bit accuracy, and 200 ns to $1/2$ LSB for 7 and 6 bit accuracy. The turn off is typically under 100 ns. These times apply when $R_L \leq 500$ ohms and $C_O \leq 25$ pF.

The slowest single switch is the least significant bit, which turns "on" and settles in 250 ns and turns "off" in 80 ns. In applications where the D-to-A converter functions in a positive-going ramp mode, the "worst case" switching condition does not occur, and a settling time of less than 300 ns may be realized. Bit A7 turns "on" in 200 ns and "off" in 80 ns, while bit A6 turns "on" in 150 ns and "off" in 80 ns.

The test circuit of Figure 5 requires a smaller voltage swing for the current switches due to internal voltage clamping in the MC1408. A 1.0-kilohm load resistor from pin 4 to ground gives a typical settling time of 400 ns. Thus, it is voltage swing and not the output RC time constant that determines settling time for most applications.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 pF supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

TYPICAL CHARACTERISTICS

($V_{CC} = +5.0$ V, $V_{EE} = -15$ V, $T_A = +25^\circ\text{C}$ unless otherwise noted)

FIGURE 10 - LOGIC INPUT CURRENT versus INPUT VOLTAGE

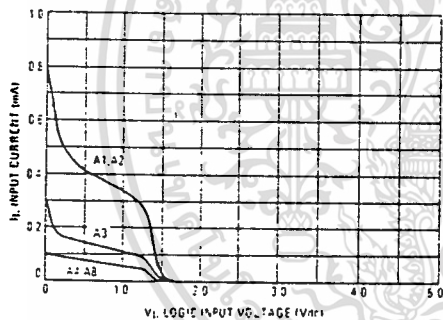


FIGURE 11 - TRANSFER CHARACTERISTIC versus TEMPERATURE (A5 thru A8 thresholds lie within range for A1 thru A4)

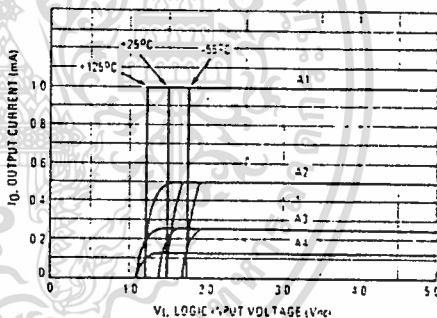


FIGURE 12 - OUTPUT CURRENT versus OUTPUT VOLTAGE (See text for pin 1 restrictions)

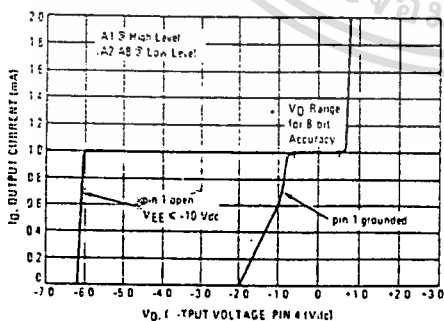
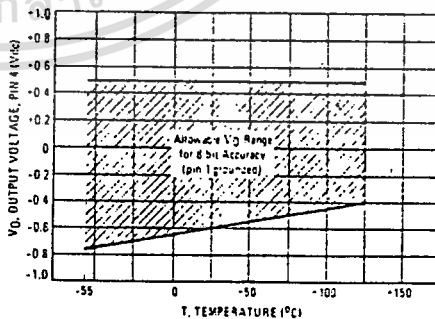


FIGURE 13 - OUTPUT VOLTAGE versus TEMPERATURE (Negative range with pin 1 open is -5.0 Vdc over full temperature range)



MC1408, MC1508

TYPICAL CHARACTERISTICS (continued)
 (V_{CC} = +5.0 V, V_{EE} = -15 V, T_A = +25°C unless otherwise noted)

FIGURE 14 - REFERENCE INPUT FREQUENCY RESPONSE

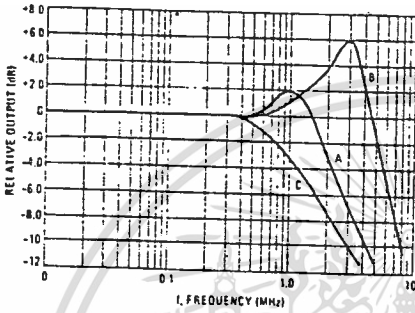


FIGURE 15 - TYPICAL POWER SUPPLY CURRENT versus TEMPERATURE (all bits low)

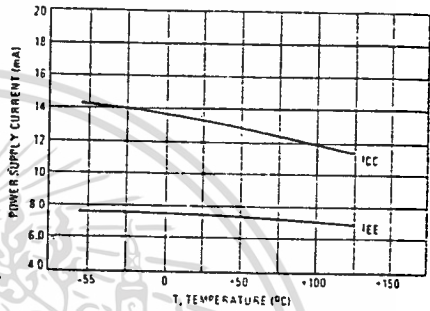
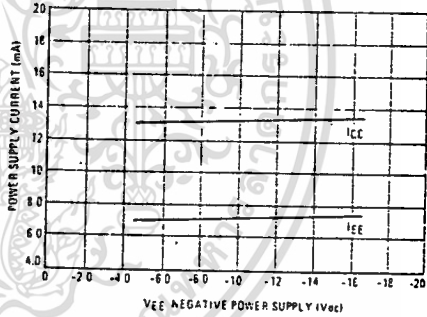


FIGURE 16 - TYPICAL POWER SUPPLY CURRENT versus V_{EE} (all bits low)



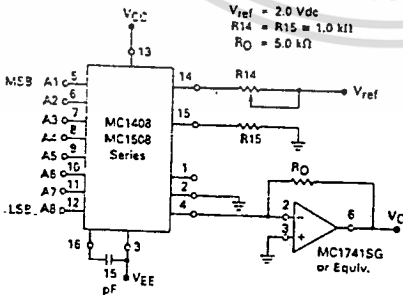
Unless otherwise specified:

- R₁₄ = R₁₅ = 1.0 kΩ
- C = 15 pF, pin 16 to V_{EE}
- R_L = 50 Ω, pin 4 to GND

- Curve A: Large Signal Bandwidth
Method of Figure 7
V_{ref} = 2.0 V (p-p) at 1.0 V above GND
- Curve B: Small Signal Bandwidth
Method of Figure 7, R_L = 250 Ω
V_{ref} = 50 mV (p-p) at 200 mV above GND
- Curve C: Large and Small Signal Bandwidth
Method of Figure 25, 100 mV op amp, R_L = 50 Ω
V_{ref} = 2.0 V
V_S = 100 mV (p-p) centered at 0 V

APPLICATIONS INFORMATION

FIGURE 17 - OUTPUT CURRENT TO VOLTAGE CONVERSION



V_{ref} = 2.0 Vdc
 R₁₄ = R₁₅ = 1.0 kΩ
 R₀ = 5.0 kΩ

Theoretical V_O

$$V_O = \frac{V_{ref}}{R_{14}} (R_0) \left[\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right]$$

Adjust V_{ref}, R₁₄ or R₀ so that V_O with all digital inputs at high level is equal to 9.961 volts.

$$V_O = \frac{2 \text{ V}}{1 \text{ k}} (5 \text{ k}) \left[\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \frac{1}{32} + \frac{1}{64} + \frac{1}{128} + \frac{1}{256} \right] = 10 \text{ V} \left[\frac{255}{256} \right] = 9.961 \text{ V}$$

MC1408, MC1508

APPLICATIONS INFORMATION (continued)

Voltage outputs of a larger magnitude are obtainable with this circuit which uses an external operational amplifier as a current to voltage converter. This configuration automatically keeps the output of the MC1408 at ground potential and the operational amplifier can generate a positive voltage limited only by its positive supply voltage. Frequency response and settling time are primarily determined by the characteristics of the operational amplifier. In addition, the operational amplifier must be compensated for unity gain, and in some cases overcompensation may be desirable.

Note that this configuration results in a positive output voltage only, the magnitude of which is dependent on the digital input. The following circuit shows how the LM301A can be used in a feedforward mode resulting in a full scale settling time on the order of 2.0 μ s.

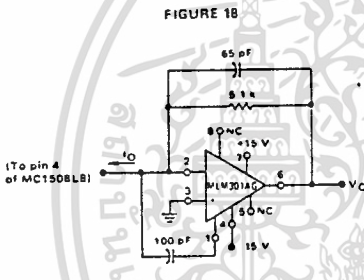


FIGURE 18

An alternative method is to use the MC1539G and input compensation. Response of this circuit is also on the order of 2.0 μ s. See Motorola Application Note AN-459 for more details on this concept.

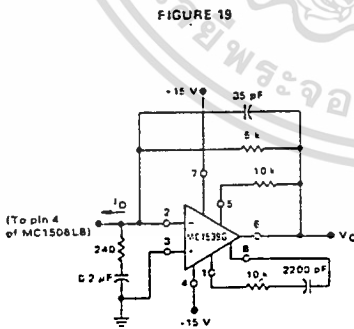
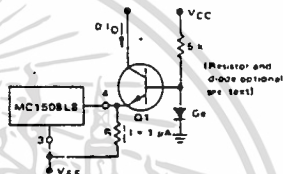


FIGURE 19

The positive voltage range may be extended by cascading the output with a high beta common base transistor, Q1, as shown.

FIGURE 20 - EXTENDING POSITIVE VOLTAGE RANGE



The output voltage range for this circuit is 0 volts to BVC_{BO} of the transistor. If pin 1 is left open, the transistor base may be grounded, eliminating both the resistor and the diode. Variations in beta must be considered for wide temperature range applications. An inverted output waveform may be obtained by using a load resistor from a positive reference voltage to the collector of the transistor. Also, high-speed operation is possible with a large output voltage swing, because pin 4 is held at a constant voltage. The resistor (R) to VEE maintains the transistor emitter voltage when all bits are "off" and insures fast turn-on of the least significant bit.

Combined Output Amplifier and Voltage Reference

For many of its applications the MC1408 requires a reference voltage and an operational amplifier. Normally the operational amplifier is used as a current to voltage converter and its output need only go positive. With the popular MC1723G voltage regulator both of these functions are provided in a single package with the added bonus of up to 150 mA of output current. See Figure 21. The MC1723G uses both a positive and negative power supply. The reference voltage of the MC1723G is then developed with respect to the negative voltage and appears as a common-mode signal to the reference amplifier in the D-to-A converter. This allows use of its output amplifier as a classic current-to-voltage converter with the non-inverting input grounded.

Since ± 15 V and $+5.0$ V are normally available in a combination digital-to-analog system, only the -5.0 V need be developed. A resistor divider is sufficiently accurate since the allowable range on pin 5 is from -2.0 to -8.0 volts. The 5.0 kilohm pull-down resistor on the amplifier output is necessary for fast negative transitions.

Full scale output may be increased to as much as 32 volts by increasing R_O and raising the $+15$ V supply voltage to 35 V maximum. The resistor divider should be altered to comply with the maximum limit of 40 volts across the MC1723G. C_O may be decreased to maintain the same $R_O C_O$ product if maximum speed is desired.

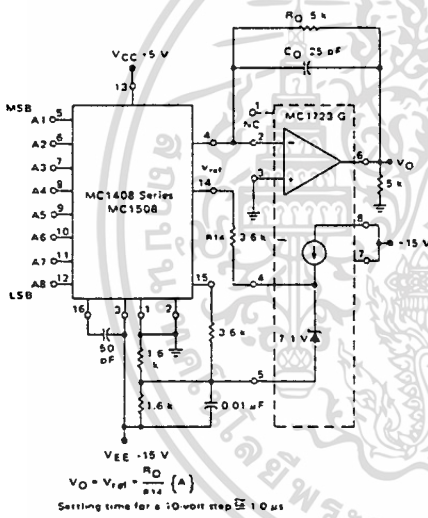
MC1408, MC1508

APPLICATIONS INFORMATION (continued)

Programmable Power Supply

The circuit of Figure 21 can be used as a digitally programmed power supply by the addition of thumbwheel switches and a BCD-to-binary converter. The output voltage can be scaled in several ways, including 0 to +25.5 volts in 0.1-volt increments, ± 0.05 volt; or 0 to 5.1 volts in 20 mV increments, ± 10 mV.

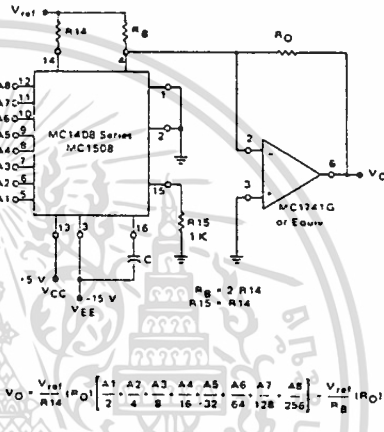
FIGURE 21 - COMBINED OUTPUT AMPLIFIER and VOLTAGE REFERENCE CIRCUIT



$$V_O = V_{ref} \frac{R_O}{R_{14}} \left(A \right)$$

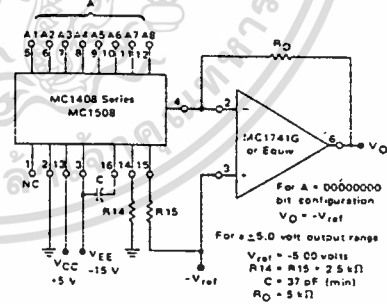
Setting time for a 10-volt step $\approx 10 \mu s$

FIGURE 22 - BIPOLAR OR NEGATIVE OUTPUT VOLTAGE CIRCUIT



$$V_O = \frac{V_{ref}}{R_{14}} \left(R_O \right) \left[\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right] + \frac{V_{ref}}{R_B} \left(R_O \right)$$

FIGURE 23 - BIPOLAR OR INVERTED NEGATIVE OUTPUT VOLTAGE CIRCUIT



For A = D0000000 bit configuration $V_O = -V_{ref}$
 For ± 5.0 volt output range
 $V_{ref} = -5.00$ volts
 $R_{14} = R_{15} = 2.5 k\Omega$
 $C = 37 pF$ (min)
 $R_O = 5 k\Omega$

Bipolar or Negative Output Voltage

The circuit of Figure 22 is a variation from the standard voltage output circuit and will produce bipolar output signals. A positive current may be sourced into the summing node to offset the output voltage in the negative direction. For example, if approximately 1.0 mA is used a bipolar output signal results which may be described as a 8-bit "1's" complement offset binary. V_{ref} may be used as this auxiliary reference. Note that R_O has been doubled to 10 kilohms because of the anticipated 20 V/μp output range.

Decrease R_O to 2.5 kΩ for a 0 to -5.0-volt output range. This application provides somewhat lower speed, as previously discussed in the Output Voltage Range section of the General Information.

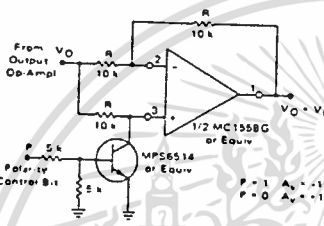
MC1408, MC1508

APPLICATIONS INFORMATION (continued)

Polarity Switching Circuit, 8-Bit Magnitude Plus Sign D-to-A Converter

Bipolar outputs may also be obtained by using a polarity switching circuit. The circuit of Figure 24 gives 8-bit magnitude plus a sign bit. In this configuration the operational amplifier is switched between a gain of +1.0 and -1.0. Although another operational amplifier is required, no more space is taken when a dual operational amplifier such as the MC1558G is used. The transistor should be selected for a very low saturation voltage and resistance.

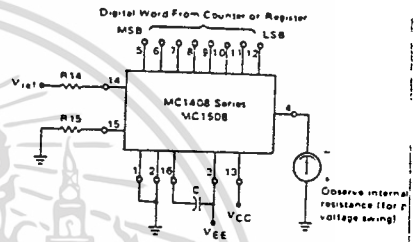
FIGURE 24 - POLARITY SWITCHING CIRCUIT (8 Bit Magnitude Plus Sign D-to-A Converter)



Panel Meter Readout

The MC1408 can be used to read out the status of BCD binary registers or counters in a digital control system. The current output can be used to drive directly an analog panel meter. Terminal shunts may be necessary if a meter of less than mA full scale is used. Full scale calibration can be done by adjusting R14 or Vref.

FIGURE 26 - PANEL METER READOUT CIRCUIT



Programmable Gain Amplifier or Digital Attenuator

When used in the multiplying mode the MC1408 can be applied as a digital attenuator. See Figure 25. One advantage of this technique is that if $R_S = 50$ ohms, no compensation capacitor is needed. The small and large signal bandwidths are now identical and are shown in Figure 14.

The best frequency response is obtained by not allowing I14 to reach zero. However, the high impedance node, pin 16, is clamped to prevent saturation and insure fast recovery when the current through R14 goes to zero. R_S can be set for a ± 1.0 mA variation in relation to I14. I14 can never be negative.

The output current is always unipolar. The quiescent dc output current level changes with the digital word which makes ac coupling necessary.

FIGURE 25 - PROGRAMMABLE GAIN AMPLIFIER OR DIGITAL ATTENUATOR CIRCUIT

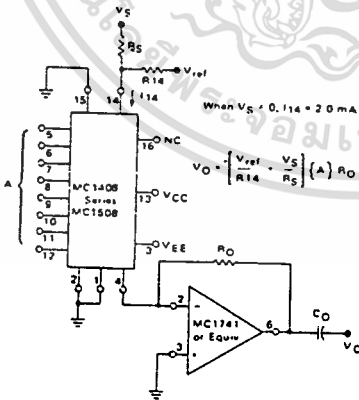
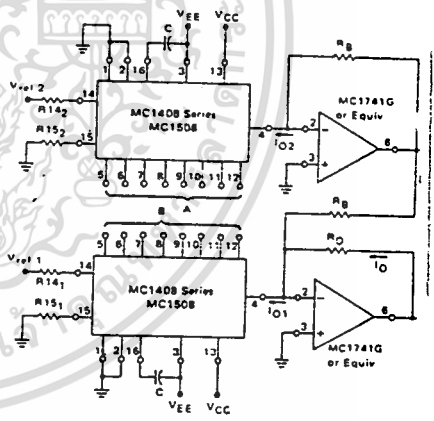


FIGURE 27 - DC COUPLED DIGITAL ATTENUATOR and DIGITAL SUBTRACTION



$V_{O2} = 10^{-1} \cdot 10^{-2} \cdot \frac{V_{ref 1}}{R_{141}} (A) - \frac{V_{ref 2}}{R_{142}} (B)$ $10^2 \cdot 10^{-1} B$
 $10^2 \cdot 10^{-1} B$
 Digital Subtraction:
 Let $\frac{V_{ref 1}}{R_{141}} = \frac{V_{ref 2}}{R_{142}}$ Programmable Amplifier.
 Connect Digital Inputs to A = B

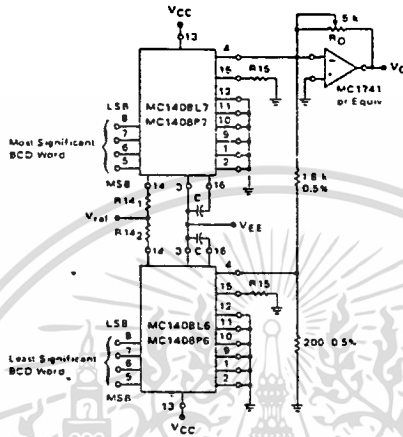
$$V_O = \frac{V_{ref 1}}{R_{141}} R_O [\{A\} - \{B\}]$$

$$V_O = \{A\} \left[\frac{V_{ref 1}}{R_{141}} - \frac{V_{ref 2}}{R_{142}} \right]$$

MC1408, MC1508

APPLICATIONS INFORMATION (continued)

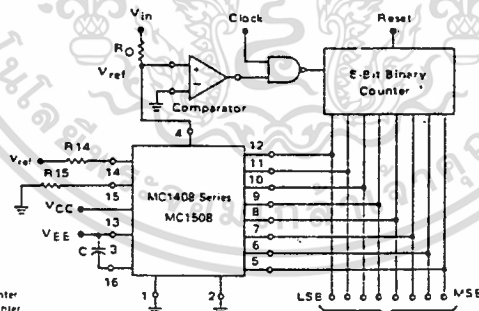
FIGURE 36 - TWO-DIGIT BCD CONVERSION



Two 8-bit, D-to-A converters can be used to build a two digit BCD D-to-A or A-to-D converter. If both outputs feed the virtual ground of an operational amplifier, 10:1 current scaling can be achieved with a resistive current divider. If current output is desired, the units may be operated at full scale current levels of

4.0mA and 0.4 mA with the outputs connected to sum the currents. The error of the D-to-A converter handling the least significant bits will be scaled down by a factor of ten and thus an MC1408L6 may be used for the least significant word.

FIGURE 37 - DIGITAL QUOTIENT OF TWO ANALOG VARIABLES or ANALOG-TO-DIGITAL CONVERSION



The circuit shown is a simple counter ramp converter. An UP/DOWN counter and dual threshold comparator can be used to provide faster operation and continuous conversion.

$$C = \frac{V_{in}/R_0}{V_{ref}/R_{14}}$$

SCL4046B
SCL4446B



CMOS PHASE-LOCKED LOOPS

FEATURES

- ◆ Very low power consumption – 70 μ W (typ) @ $f_o = 10$ kHz, 5Vdc
- ◆ Operating frequency range (no offset) – Up to 3MHz (typ) @ 10Vdc (SCL4046B) Up to 4MHz (typ) @ 10Vdc (SCL4446B)
- ◆ Low frequency drift – 0.04%/°C (typ) @ 10Vdc
- ◆ Choice of two phase comparators:
 1. Exclusive-OR network
 2. Edge-controlled memory network with phase-pulse output for lock indication
- ◆ VCO Inhibit control for ON-OFF keying and ultra-low standby power consumption
- ◆ High VCO linearity 1% (typ)
- ◆ Source-follower output of VCO control input (Demodulator Output)
- ◆ Zener Diode to assist Supply Regulation
- ◆ Balanced Output Drive Current Specifications

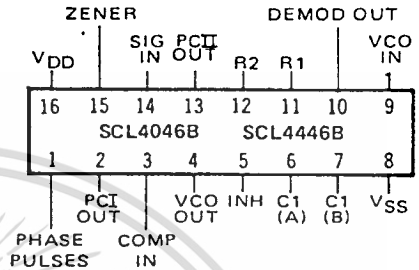
APPLICATIONS

- ◆ FM demodulator and modulator
- ◆ Frequency synthesis and multiplication
- ◆ Frequency discriminator
- ◆ Data synchronization
- ◆ Voltage-to-frequency conversion
- ◆ Tone decoding
- ◆ FSK-Modems
- ◆ Signal conditioning

DESCRIPTION

The SCL4046B and SCL4446B phase-locked loops contain two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common inputs. The Signal input can be used directly coupled, to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator I (an exclusive-OR gate) provides a digital error signal PCI_{out} , and maintains 90° phase shift at the center frequency between Signal and Comparator inputs (both at 50% duty cycle). Phase comparator II (with leading edge sensing logic) provides digital error signals $PCII_{out}$ and Phase Pulses, and maintains a 0° phase shift between input signals (duty cycle is immaterial). The linear VCO produces an output signal VCO_{out} whose frequency is determined by the voltage of input VCO_{in} and the capacitor and resistors connected to pins C1A, C1B, R1, and R2. The source follower output, Demod Out, with an external resistor is used where the VCO_{in} signal is needed but no loading can be tolerated. The inhibit input Inh , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

CONNECTION DIAGRAM (all packages)



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	T_A	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

BLOCK DIAGRAM

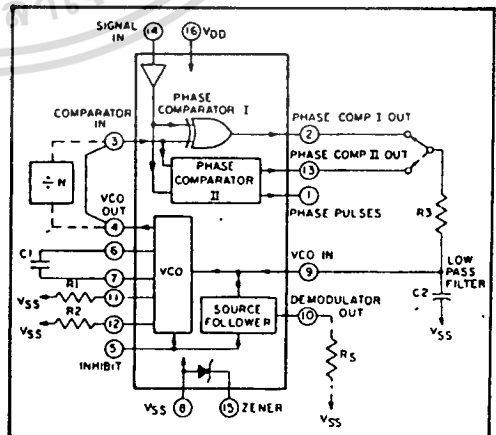


Fig. 1

VCO SECTION

The VCO requires one external capacitor (C1) and one to two external resistors (R1 or R1 and R2). Resistor R1 and capacitor C1 determine the frequency range of the VCO and resistor R2 enables the VCO to have a frequency offset if required. The high input impedance ($10^{12}\Omega$) of the VCO simplifies the design of low-pass filters by permitting the designer a wide choice of resistor-to-capacitor ratios. In order not to load the low-pass filter, a source-follower output of the VCO input voltage is provided at terminal 10 (DEMODULA-

TOR OUTPUT). If this terminal is used, a load resistor (R_S) of $50k\Omega$ or more should be connected from this terminal to V_{SS} . If unused, this terminal should be left open. The VCO can be connected directly or through frequency dividers to the comparator input of the phase comparators. A full CMOS logic swing is available at the output of the VCO. A logic 0 on the INHIBIT input "enables" the VCO and the source follower, while a logic 1 "turns off" both to minimize stand-by power consumption.

PHASE COMPARATORS

The phase-comparator signal input (terminal 14) can be direct-coupled provided the signal swing is within CMOS logic levels [logic "0" $\leq 30\%$ ($V_{DD} - V_{SS}$), logic "1" $\geq 70\%$ ($V_{DD} - V_{SS}$)]. For smaller swings the signal must be capacitively coupled to the self-biasing amplifier at the signal input.

Phase comparator I is an exclusive-OR network; it operates analogously to an over-driven balanced mixer. To maximize the lock range, the signal and comparator-input frequencies must have a 50% duty cycle. With no signal or noise on the signal input, this phase comparator has an average output voltage equal to $V_{DD}/2$. The low-pass filter connected to the output of phase comparator I supplies the averaged voltage to the VCO input, and causes the VCO to oscillate at the center frequency (f_o).

The frequency range of input signals on which the PLL will lock, if it was initially out of lock, is defined as the frequency capture range ($2f_c$).

The frequency range of input signals on which the loop will stay locked if it was initially in lock is defined as the frequency lock range ($2f_L$). The capture range can not exceed the lock range.

With phase comparator I, the range of frequencies over which the PLL can acquire lock (capture range) is dependent on the low-pass-filter characteristics, and can be made as large as the lock range. Phase-comparator I enables a PLL system to remain in lock in spite of high amounts of noise in the input signal.

One characteristic of this type of phase comparator is that it may lock onto input frequencies that are close to harmonics of the VCO center-frequency. A second characteristic is that the phase angle between the signal and the comparator input varies between 0° and 180° , and is 90° at the center frequency. Figure 2 shows the (typical) triangular phase-to-output response characteristic of phase-comparator I. Typical waveforms for a CMOS phase-locked-loop employing phase comparator I in locked condition is shown in Figure 3.

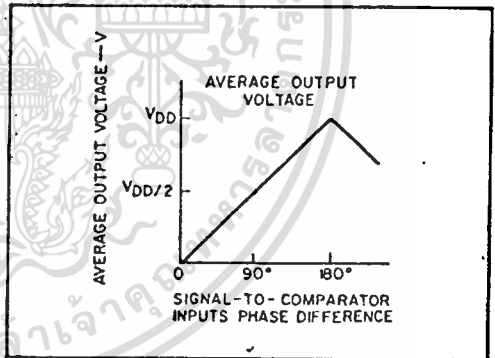


Fig. 2 — Phase-comparator I characteristics at low-pass filter output.

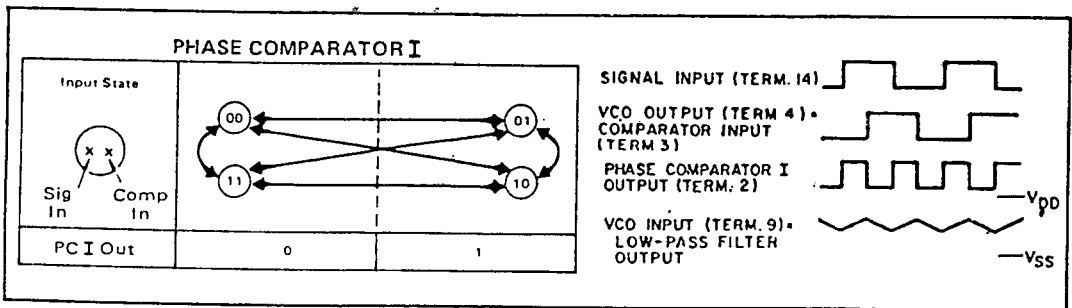


Fig. 3 — Typical waveforms employing phase comparator I in locked condition

SCL4046B, SCL4446B

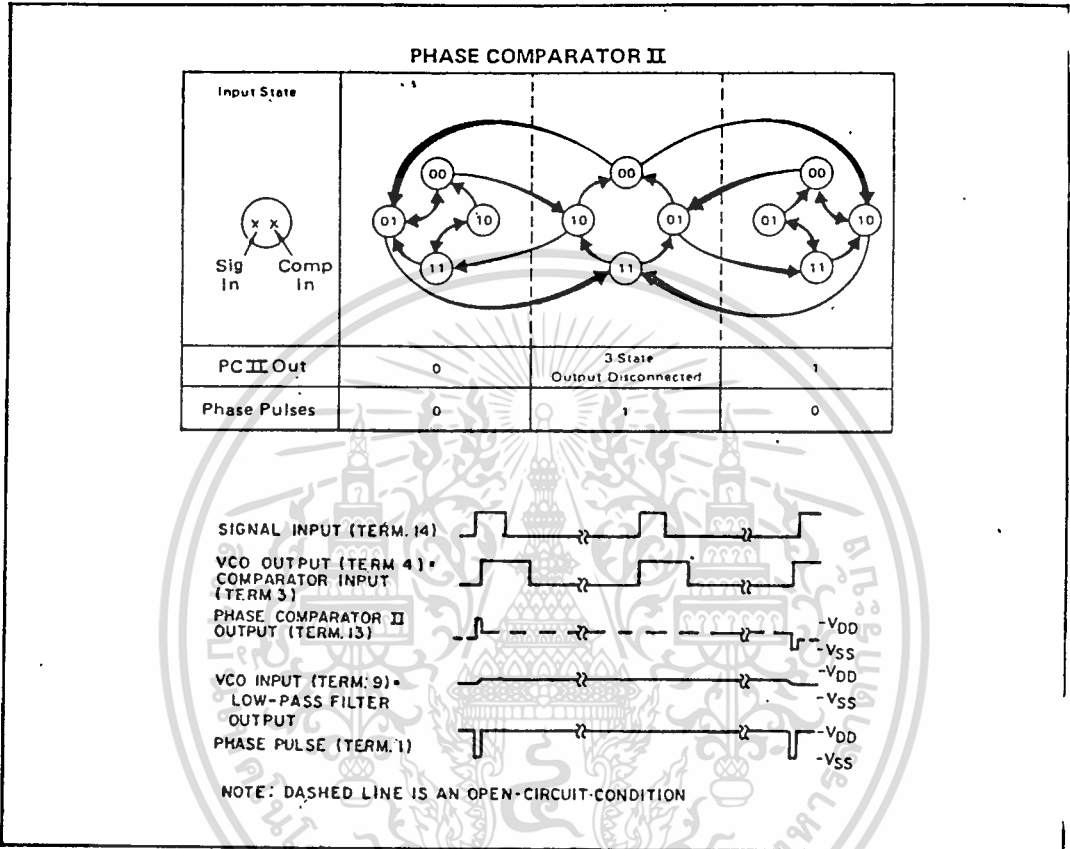


Fig. 4 — Typical waveforms employing phase comparator II in locked condition.

Phase-comparator II is an edge-controlled digital memory network. It consists of several flip-flop stages, control gating, and a three state output circuit comprising p- and n-type drivers having a common output node. When the p-MOS or n-MOS drivers are ON, they pull the output up to V_{DD} or down to V_{SS} , respectively. This type of phase comparator acts only on the positive edges of the signal and comparator inputs. The duty cycles of the signal and comparator inputs are not important since positive transitions control the PLL system utilizing this type of comparator. If the signal lags the comparator input in phase, the n-type output driver is maintained ON for a time corresponding to the phase difference. If the comparator input lags the signal in phase, the p-type output driver is maintained ON for a time corresponding to the phase difference. Subsequently, the capacitor voltage of the low-pass filter connected to this phase comparator is adjusted until the signal and comparator inputs are equal in both phase and frequency. At this stable point, both p- and n-type output

drivers remain OFF. Thus, the phase comparator output becomes an open circuit and holds the voltage on the capacitor of the low-pass filter constant. Moreover, the signal at the "phase pulses" output is a high level which can be used for indicating a locked condition. Thus, for phase comparator II, no phase difference exists between signal and comparator input over the full VCO frequency range. Moreover, the power dissipation due to the low-pass filter is reduced when this type of phase comparator is used because both the p- and n-type output drivers are OFF for most of the signal input cycle.

It should be noted that the PLL lock range for this type of phase comparator is equal to the capture range, independent of the low-pass filter. With no signal present at the signal input, the VCO is adjusted to its lowest frequency for phase comparator II. Figure 4 shows typical waveforms for a CMOS PLL employing phase comparator II in a locked condition.

DESIGN INFORMATION

This information is a guide for approximating the values of external components for the SCL4046B and SCL4446B in a Phase-Locked Loop system. The selected external components must be within the following ranges:

$R_1, R_2 \geq 2k\Omega, R_S \geq 10k\Omega$
 $C_1 \geq 15pF$

In addition to the given design information refer to Figure 5 for R1, R2, and C1 component selections.

CHARACTERISTICS	USING PHASE COMPARATOR I		USING PHASE COMPARATOR II	
	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET
VCO Frequency				
For No Signal Input	VCO in PLL system will adjust to center frequency, f_0		VCO in PLL system will adjust to lowest operating frequency, f_{min}	
Frequency Lock Range, $2f_L$	$2f_L = \text{full VCO frequency range}$ $2f_L = f_{max} - f_{min}$			
Frequency Capture Range, $2f_C$	$2f_C \approx \frac{1}{\pi} \sqrt{\frac{2\pi f_L}{R_1}}$		$f_C = f_L$	
Loop Filter Component Selection	For $2f_C$, see Ref.			
Phase Angle between Signal and Comparator	90° at center frequency (f_0), approximating C° and 180° at ends of lock range ($2f_L$)		Always 0° in lock	
Locks on Harmonics of Center Frequency	Yes		No	
Signal Input Noise Rejection	High		Low	
VCO Component Selection	<ul style="list-style-type: none"> - Given: f_0 - Use f_0 with Fig.5a to determine R1 and C1 	<ul style="list-style-type: none"> - Given: f_0 and f_L - Calculate f_{min} from the equation $f_{min} = f_0 - f_L$ - Use f_{min} with Fig. 5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ from the equation $\frac{f_{max}}{f_{min}} = \frac{f_0 + f_L}{f_0 - f_L}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1 	<ul style="list-style-type: none"> - Given: f_{max} - Calculate f_0 from the equation $f_0 = \frac{f_{max}}{2}$ - Use f_0 with Fig.5a to determine R1 and C1 	<ul style="list-style-type: none"> - Given: f_{min} & f_{max} - Use f_{min} with Fig.5b to determine R2 and C1 - Calculate $\frac{f_{max}}{f_{min}}$ - Use $\frac{f_{max}}{f_{min}}$ with Fig.5c to determine ratio R2/R1 to obtain R1

REF. G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.

SCL4046B, SCL4446B

ELECTRICAL CHARACTERISTICS ^{1,3}

PARAMETER	V _{DD} (Vdc)	CONDITIONS	T _{LOW} ²		+25°C			T _{HIGH} ²		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I _{DD}	Inhibit = V _{DD} Signal Input = V _{DD}	5	5	—	0.05	5	—	150	μA _{dc}
			10	10	—	0.01	10	—	300	
			15	20	—	0.2	20	—	600	
TOTAL POWER DISSIPATION	P _T	Inh = V _{SS} , VCO _{IN} = V _{DD} ² , f _o = 10kHz, C _L = 15pF, R1 = 1MΩ, R2 = R _S = ∞	5	—	—	0.07	—	—	—	mW
			10	—	—	0.6	—	—	—	
			15	—	—	2.4	—	—	—	

- NOTES: ¹ Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".
² T_{LOW} = -55°C for C, D, F, H device.
 = -40°C for E device.
 T_{HIGH} = +125°C for C, D, F, H device.
 = + 85°C for E device.
³ VCO output (pin 4) and Phase Comparator Outputs (pins 2 and 13) have been designed for balanced output drive current specifications. Consult Family Specifications.

PARAMETER	CONDITIONS	V _{DD}	25°C			UNIT					
			Min.	Typ.	Max.						
VCO SECTION											
MAXIMUM OPERATING FREQUENCY SCL4046B SCL4446B	f _{max}	R2 = ∞ VCO _{IN} = V _{DD}	R1 C1 10k 50pF	5	0.5	0.8	—	MHz			
				10	1.0	1.5	—				
				15	1.3	1.9	—				
			5k 50pF	5	0.6	1.0	—	MHz			
				10	1.4	2.1	—				
				15	1.8	2.7	—				
			2k 50pF	5	—	1.3	—	MHz			
				10	—	2.9	—				
				15	—	3.8	—				
			SCL4446B	f _{max}	R2 = ∞ VCO _{IN} = V _{DD}	R1 C1 10k 50pF	5	0.7	1.0	—	MHz
							10	1.3	2.0	—	
							15	1.9	2.8	—	
5k 50pF	5	0.9				1.3	—	MHz			
	10	1.9				2.9	—				
	15	2.6				3.9	—				
2k 50pF	5	—	1.8	—	MHz						
	10	—	3.9	—							
	15	—	5.4	—							
LINEARITY		R2 = ∞ VCO _{IN} = 2.5±0.3V, R1 ≥ 10kΩ VCO _{IN} = 5.0±2.5V, R1 ≥ 400kΩ VCO _{IN} = 7.5±5.0V, R1 ≥ 1MΩ	5	—	1	—	%				
			10	—	1	—					
			15	—	1	—					

ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	CONDITIONS	V _{DD}	+25°C			UNIT	
			Min.	Typ.	Max.		
VCO SECTION (Continued)							
TEMPERATURE-FREQUENCY STABILITY No Offset With Offset	R2 = ∞	5	—	0.12-0.24	—	% / °C	
		10	—	0.04-0.08	—		
		15	—	0.015-0.03	—		
	R2 ≤ 10X R1	5	—	0.06-0.12	—	% / °C	
		10	—	0.05-0.1	—		
		15	—	0.03-0.06	—		
INPUT RESISTANCE (VCO _{IN})	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ	
OUTPUT DUTY CYCLE		All valid input combinations and voltages	—	50	—	%	
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	C _L = 50pF	5	—	100	200	ns
			10	—	50	100	
			15	—	40	80	
PHASE COMPARATORS							
INPUT RESISTANCE Signal Input	R _{IN}	5	1	3	—	MΩ	
		10	0.2	0.7	—		
		15	0.1	0.3	—		
Comparator Input	R _{IN}	5, 10, 15	—	10 ⁶	—	MΩ	
AC-COUPLED INPUT SENSITIVITY Signal Input	V _{IN}	5	—	200	400	mV	
		10	—	400	800		
		15	—	700	1400		
OUTPUT TRANSITION TIME	t _{TLH} , t _{THL}	C _L = 50pF	5	—	100	200	ns
			10	—	50	100	
			15	—	40	80	
	Phase Pulses Output	t _{TLH} , t _{THL}	5	—	130	260	ns
			10	—	65	130	
			15	—	50	100	
DEMODULATOR OUTPUT							
OFFSET VOLTAGE	VCO _{IN} , V _{DEM}	R _S ≥ 50kΩ	5	—	1.4	2.2	Vdc
			10	—	1.6	2.2	
			15	—	1.8	2.2	
LINEARITY		R _S ≥ 50kΩ VCO _{IN} = 2.5±0.3V VCO _{IN} = 5.0±2.5V VCO _{IN} = 7.5±5.0V	5	—	0.1	—	%
			10	—	0.6	—	
			15	—	0.8	—	
ZENER DIODE							
ZENER VOLTAGE	V _Z	I _Z = 50μA	—	6.3	7.0	7.7	V
DYNAMIC RESISTANCE	R _Z	I _Z = 1mA	—	—	100	—	Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B, SCL4446B

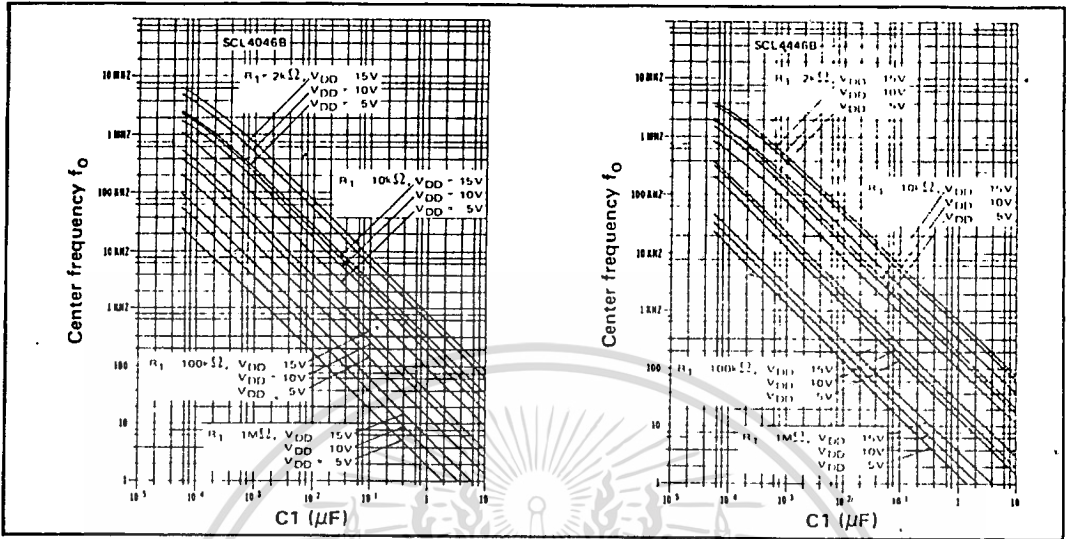


Fig. 5 (a) Typical center frequency (f_0) vs C_1 ($R_2 = \infty$, $V_{COIN} = \frac{V_{DD}}{2}$, $T_A = 25^\circ\text{C}$)

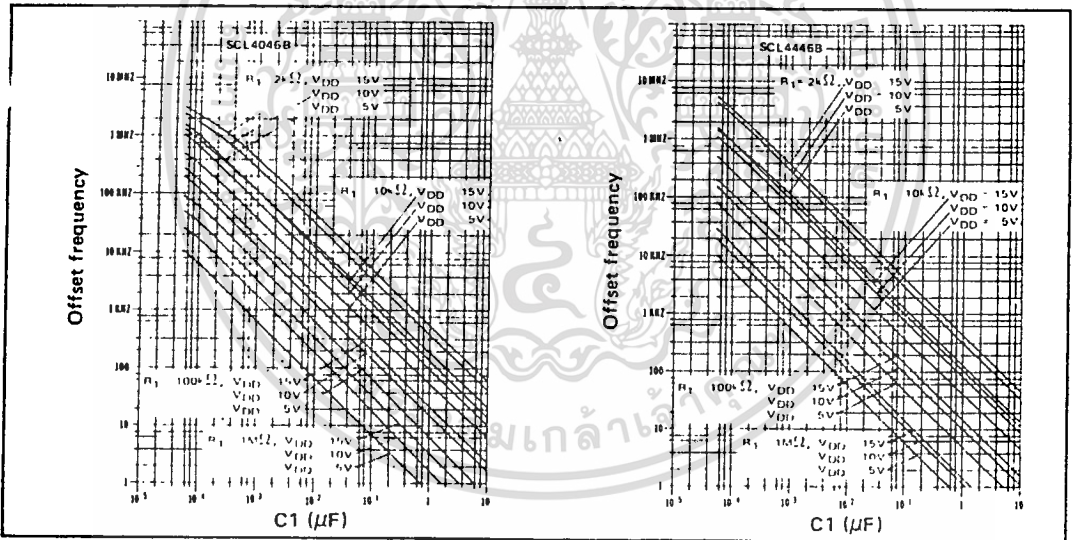


Fig. 5 (b) Typical frequency offset vs C_1 ($V_{COIN} = V_{SS}$, $T_A = 25^\circ\text{C}$)

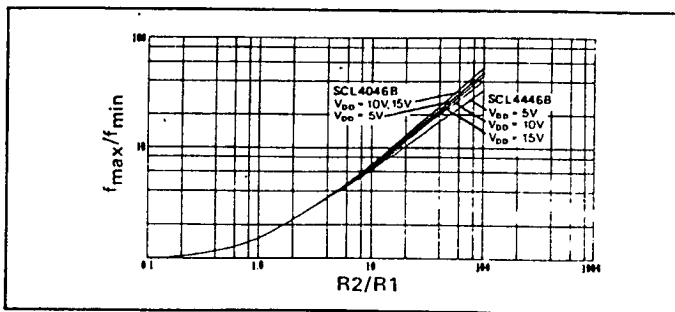


Fig. 5 (c) Typical f_{max}/f_{min} vs R_2/R_1

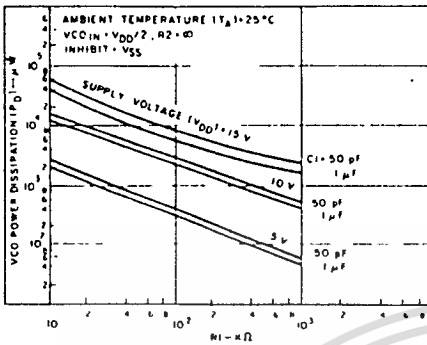


Fig. 6 (a) - Typical VCO power dissipation at center frequency vs R1.

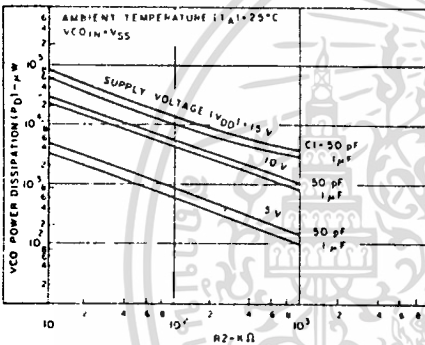


Fig. 6 (b) - Typical VCO power dissipation at f_{min} vs R2.

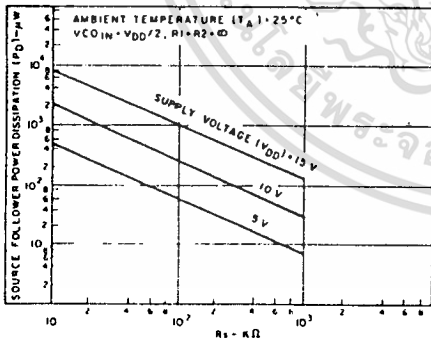


Fig. 6 (c) - Typical source follower power dissipation vs R_S .

NOTE: To obtain approximate total power dissipation of PLL system for no-signal input

$$P_D (\text{Total}) = P_D (f_o) + P_D (f_{MIN}) + P_D (R_S) \\ \text{— Phase' Comparator I}$$

$$P_D (\text{Total}) = P_D (f_{MIN}) \\ \text{— Phase Comparator II}$$

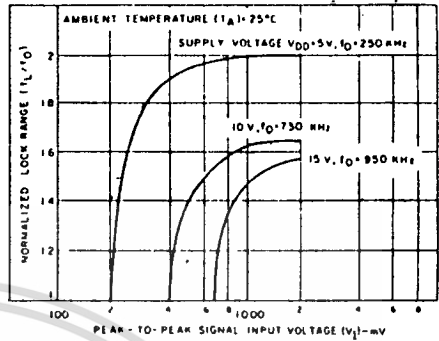


Fig. 7 - Typical lock range vs signal input amplitude

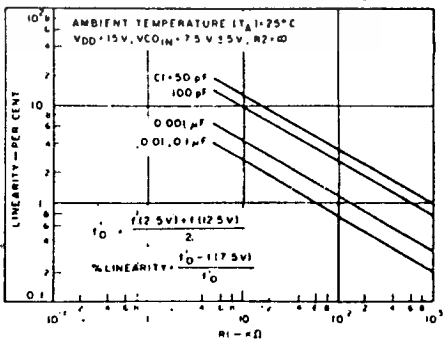
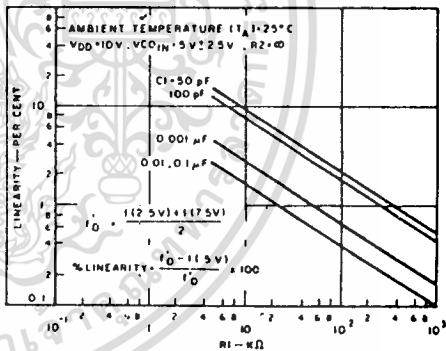


Fig. 8(a, b) - Typical VCO linearity vs R1 and C1