

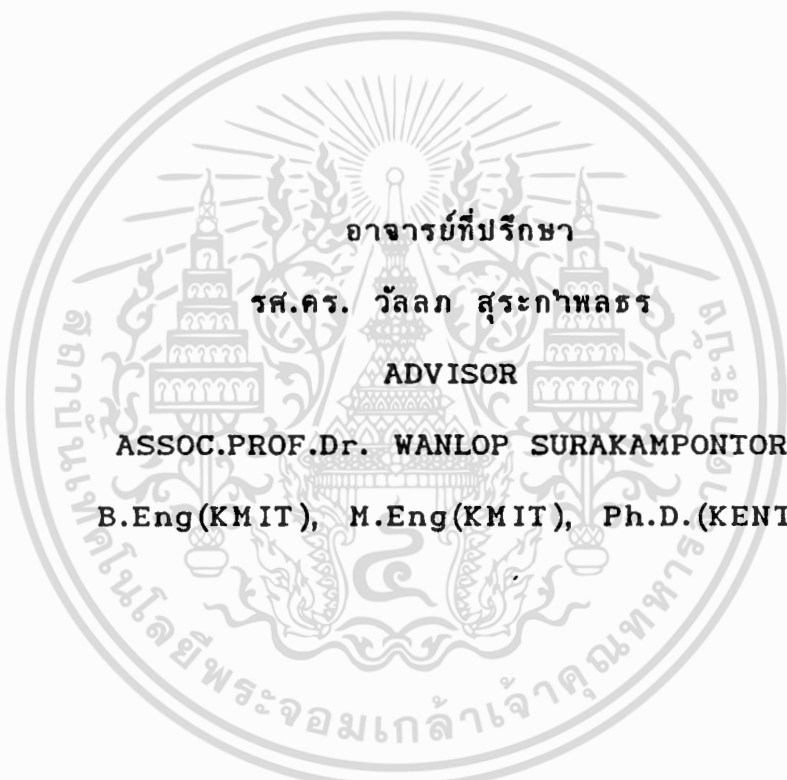
วงจรเปลี่ยนความถี่คลื่นชาบนเป็นศักคาคาในแบบอนาลอก

ANALOGUE SINUSOIDAL FREQUENCY-TO-VOLTAGE CONVERTER



ยงยุทธ ชนบดีเฉลิมรุ่ง

YONGYUT CHONBODEECHALERMRONG



อาจารย์ที่ปรึกษา

รศ.ดร. ว้ลลภ สุระกาฬธร

ADVISOR

ASSOC.PROF.Dr. WANLOP SURAKAMPONTORN

B.Eng(KMIT), M.Eng(KMIT), Ph.D.(KENT)

วิทธานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรมหาบัฒฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัฒฑิตวิทขาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2534

ISBN 974-8157-10-5

เลขหมู่ _____

เลขทะเบียน 17307

วันที่ เดือน ปี 0 พ.ย. 2535

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์

สารบัญ

บทคัดย่อ		III
Abstract		IV
บทที่ 1	บทนำ	1
	1.1 กล่าวนำ	1
	1.2 วัตถุประสงค์	1
	1.3 รายละเอียดของวิทยานิพนธ์	1
บทที่ 2	หลักการเบื้องต้น	3
	2.1 หลักการเดิม	3
	2.2 หลักการเบื้องต้นอย่างง่าย	4
	2.3 วิธีการสร้าง	5
	2.3.1 แยกสร้างเป็นส่วนๆมาประกอบกัน	5
	2.3.2 ใช้วงจรทรานซิสเตอร์ รวมวงจรหารและถอดรากที่2 เข้าด้วยกัน	5
บทที่ 3	รายละเอียดของวงจรแบบแยกเป็นส่วนๆโดยใช้โอปแอมป์เป็นหลัก	8
	3.1 วงจรหาร	8
	3.1.1 รายละเอียดของMC1595	8
	3.1.2 การนำวงจรคุณมาสร้างเป็นวงจรหาร	13
	3.1.3 วงจรหารที่ใช้งาน	15
	3.2 วงจรถอดรากที่2	17
	3.3 วงจรลิฟเฟอเรนทิเอเตอร์ และวงจรมินิเกรเตอร์	19
	3.3.1 การออกแบบวงจรลิฟเฟอเรนทิเอเตอร์ และวงจรมินิเกรเตอร์	19
	3.3.2 วงจรใช้งานจริง	20
	3.4 วงจรแปลงไฟสลับเป็นไฟตรง(Rectifier)	23
	3.5 วงจรเปลี่ยนความถี่เป็นศักดาแบบแยกเป็นส่วนๆโดยใช้โอปแอมป์เป็นหลัก ที่สมบูรณ์	24
	3.6 ผลการทดลอง	25
บทที่ 4	รายละเอียดของวงจรเปลี่ยนความถี่เป็นศักดาที่ใช้วงจรทรานซิสเตอร์	29
	4.1 หลักการของวงจรทรานซิสเตอร์ที่เป็นทั้งวงจรหารและถอดรากที่2	29
	4.2 รายละเอียดของวงจรที่ใช้งานจริง	34

	4.2.1 ส่วนของวงจรรหารและถอดราก็	34
	4.2.2 ส่วนของวงจรรคินเฟอเรนทึเอเตอรึและอินทึเกรเตอรึ	35
	4.3 การปรับแต่งวงจรร	37
	4.4 ผลการทดลอง	38
	4.5 วิเคราะห์ความผิดพลาดของวงจรร	42
	4.5.1 วิเคราะห์ความผิดพลาดของวงจรรทรานส์ลึเนียร์	42
	4.5.2 การทดลองเปลี่นนวงจรรทรานส์ลึเนียร์ให้มึค่าความผิดพลาดน้อลดลง	54
	4.5.3 ความผิดพลาดทึมาจากรึปเปลี่นทึความดีใช้งานต้ง	56
บทที่ 5	การเปรึสมเทึสม	60
	5.1 LM331	60
	5.2 LM2907	63
	5.3 เปรึสมเทึสม วงจรรในบทที่3,บทที่4,LM331 และLM2907	67
บทที่ 6	บทสรุปร	70
กิตติกรรมประกาศ		71
เอกสารอ้างอิง		72
ภาคผนวก ก.	ข้อมูล MC1595, LM394 และ LM3046	74
ภาคผนวก ข.	ผลงานวิจัยทึได้รับการตีพิมพ์	100

บทคัดย่อ

วิทยานิพนธ์นี้เป็นข้อเสนอแนวความคิดใหม่ในการออกแบบ วงจรเปลี่ยนความถี่คลื่นไซน์ (sine wave) เป็นค่าสัปดาห์โดยใช้หลักการในแบบอนุภาค โดยภายในวงจรประกอบด้วยวงจรหลักๆ อยู่ 4 วงจร คือ 1) วงจรดิฟเฟอเรนทิเอเตอร์ (Differentiator), 2) วงจรอินทิเกรเตอร์ (Integrator), 3) วงจรหาร และ 4) วงจรถอดรอกที่ 2 พร้อมทั้ง ได้ทดลองต่อทั้ง 4 วงจรเป็นวงจรจริงโดยใช้ออปแอมป์ (Operational Amplifier) เป็นหลักสร้างเป็นวงจรเปลี่ยนความถี่เป็นสัปดาห์ขึ้นมา เพื่อเป็นการพิสูจน์ หลักการที่ได้นำเสนอไว้ และยังได้เสนอวิธีการสร้างวงจรแบบใหม่ที่มีคุณสมบัติที่ดีขึ้น โดยการสุบวงจร หารกับวงจรถอดรอกที่ 2 เข้าด้วยกันโดยใช้วงจรทรานซิสเตอร์ที่คิดขึ้นมาใหม่ ทำให้วงจรเปลี่ยนความถี่ เป็นสัปดาห์ที่ได้ สามารถใช้งานได้ย่านกว้างขึ้น (2 decade) และมีขนาดของวงจรที่เล็กลง เหมาะสำหรับ ใช้งานในย่านความถี่ต่ำๆ (ต่ำกว่า 10 kHz) โดยมีการตอบสนองต่อการเปลี่ยนแปลงของความถี่ได้อย่าง รวดเร็ว สามารถเปลี่ยนความถี่เป็นสัปดาห์ได้ในเวลาไม่ถึงครึ่งลูกคลื่นของความถี่อื่นๆ โดยมีความผิด หลดต่ำประมาณ 1% และวงจรทรานซิสเตอร์นี้ยังสามารถนำไปสร้างเป็นวงจรรวมได้อีกด้วย สุดท้ายได้ ทำการทดลองเปรียบเทียบกับวงจรที่มีขายตามท้องตลาดได้แก่ LM331 กับ LM2907 ซึ่งแสดงให้เห็นถึง ประสิทธิภาพของวงจรที่สร้างขึ้น ว่ามีความรวดเร็วในการตอบสนองต่อการเปลี่ยนแปลงของความถี่ที่ ดีกว่า วงจรตามท้องตลาดมาก

Abstract

This thesis presents a new method to design an analogue sinusoidal frequency-to-voltage (F/V) converter. The realization scheme based on the use of non-linear analogue circuits, which composes of 4 main circuits, namely, a differentiator, an integrator, a divider and a square-rooter circuits. In order to investigate the performance of the proposed F/V converter, the F/V is implemented by using operational amplifiers as major active circuit elements to prove the method and be implemented through the use of a translinear circuit which has been proved that the translinear circuit provides much better performance, comparing with the op-amp circuit, wider frequency range and smaller size. The good performance of translinear circuit is it can convert the input frequency to voltage within half cycle of input and can be implemented in integrated form. Finally the performance of the proposed F/V converter has also been compared with the performance of the commercial available F/V converter IC such as LM331 and LM2907.

บทที่ 1

บทนำ

1.1 กล่าวนำ

วงจรเปลี่ยนความถี่เป็นสีกคา มีการใช้งาน ในระบบต่างๆมากมาย เช่น ระบบควบคุมความถี่, ระบบเครื่องมือวัด เป็นต้น ซึ่งมีทั้งแบบอนาลอกและดิจิตอล โดยทั่วไปวงจรเหล่านี้ เมื่อนำมาใช้ในย่านความถี่ต่ำๆมักจะมีริบเบิล(ripple)ของสัญญาณเอาต์พุต(output)สูง และมีการตอบสนองต่อการเปลี่ยนแปลงของความถี่ได้ช้า วงจรเปลี่ยนความถี่เป็นสีกคาที่ออกแบบให้ทำงานในย่านความถี่ต่ำๆนี้ มักจะทำงานได้เพียง 1 ดีเคด(decade) และให้ผลตอบสนองต่อการเปลี่ยนแปลงของความถี่ที่ประมาณ 1-2 คาบเวลาของสัญญาณ

วิทยานิพนธ์นี้จึงขอเสนอ แนวความคิดใหม่ของวงจรเปลี่ยนความถี่เป็นสีกคา โดยใช้หลักการแบบอนาลอก ซึ่งจะให้ผลตอบสนองที่รวดเร็ว สามารถนำไปใช้เป็นวงจร F.M.detector ได้ และใช้งานได้ถึง 2 ดีเคด โดยสามารถเลื่อนย่านการใช้งานได้ เพียงแค่ออกแบบ วงจรดีเฟนเฟอเรนทิเอเตอร์กับ วงจรอินทิเกรเตอร์ ใหม่ให้เหมาะสมกับความถี่ที่ใช้งานเท่านั้น

1.2 วัตถุประสงค์

(ก) เพื่อเป็นการเสนอแนวความคิดใหม่ ในการออกแบบวงจรเปลี่ยนความถี่เป็นสีกคาในแบบของอนาลอกอีกแบบหนึ่ง

และ (ข) เป็นการเสนอวงจรเปลี่ยนความถี่เป็นสีกคาแบบใช้วงจรทรานซิลีเนียร์ ที่มีการตอบสนองต่อการเปลี่ยนแปลงของความถี่ได้ภายในครึ่งลูกคลื่น และมีย่านการใช้งาน 2 ดีเคด

1.3 รายละเอียดของวิทยานิพนธ์

บทที่1 เป็นบทนำ

บทที่2 อธิบายถึง หลักการของวงจรเปลี่ยนความถี่เป็นสีกคาที่มีอยู่เดิม พร้อมทั้งข้อเสียของหลักการดังกล่าวนี้ และเสนอหลักการของวงจรเปลี่ยนความถี่คลื่นซายน์เป็นสีกคาในแบบใหม่ซึ่งประกอบไปด้วยเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า วงจรหลักๆอยู่ 4 วงจร คือ วงจรดีเฟนเฟอเรนทิเอเตอร์, วงจรอินทิเกรเตอร์, วงจรหาว และวงจรถอดไมวารันต์ให้ทั้งสี่ อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รอกที่2 โดยสามารถสร้างเป็นวงจรงจรได้2แบบ คือแบบแรกสร้างเป็นส่วนๆตามหลักการเบื้องต้น และอีกแบบคือ ใช้วงจรถานซ์ลิเนียร์ของวงจรถานซ์ลิเนียร์กับวงจรถานซ์ลิเนียร์ที่2เข้าด้วยกัน

บทที่3 อธิบาย รายละเอียดของวงจรถานซ์ลิเนียร์เป็นหลักการแบบแรกเป็นส่วนๆมาประกอบกัน ซึ่งแยกอธิบายเป็น วงจรถานซ์ลิเนียร์ที่ใช้ไอซีMC1595, รายละเอียดของMC1595, วงจรถานซ์ลิเนียร์ที่2ซึ่งคล้ายกับวงจรถานซ์ลิเนียร์, การออกแบบวงจรถานซ์ลิเนียร์เฟอเรนทิเอเตอร์และวงจรถานซ์ลิเนียร์ และวงจรถานซ์ลิเนียร์เป็นไฟตรง และผลการทดลองที่สามารถยืนยันในหลักการของวงจรถานซ์ลิเนียร์เป็นหลักการได้

บทที่4 เป็นการเสนอวงจรถานซ์ลิเนียร์เป็นหลักการที่พัฒนาขึ้นมาโดยการใช้วงจรถานซ์ลิเนียร์เข้ามาช่วยให้สามารถใช้งานได้ด้านการใช้งานที่กว้างขึ้น จะเป็นการอธิบายหลักการของวงจรถานซ์ลิเนียร์, การออกแบบวงจรถานซ์ลิเนียร์เฟอเรนทิเอเตอร์และอินทิเกรเตอร์, ผลการทดลอง, และการวิเคราะห์ความผิดพลาดของวงจรถานซ์ลิเนียร์

บทที่5 เป็นการเปรียบเทียบวงจรถานซ์ลิเนียร์ที่คิดขึ้นมาทั้ง2แบบข้างต้น กับวงจรถานซ์ลิเนียร์เป็นหลักการ ที่มีขายในท้องตลาดได้แก่ LM331 และ LM2907 ซึ่งได้ออกแบบให้ใช้งานในย่านความถี่ที่ใกล้เคียงกัน และสามารถตอบสนองต่อการเปลี่ยนแปลงของความถี่ได้ในเวลาที่ใกล้เคียงกัน ผลที่ได้แสดงให้เห็นถึงความรวดเร็วในการตอบสนองต่อความถี่ที่เปลี่ยนไป ของวงจรถานซ์ลิเนียร์ทั้ง2แบบและโดยเฉพาะอย่างยิ่ง วงจรถานซ์ลิเนียร์ที่ใช้งานได้ถึง2ดีเคด

บทที่6 บทสรุป เป็นการสรุป และเสนอแนะการแก้ไข ในวงจรถานซ์ลิเนียร์เป็นหลักการ ที่ใช้วงจรถานซ์ลิเนียร์

บทที่ 2

หลักการเบื้องต้น

2.1 หลักการเดิม

หลักการของการเปลี่ยนความถี่เป็นศักดาในแบบเก่า[1-4] จะมีหลักการพื้นฐานอยู่ 2 แบบใหญ่ๆ คือ

1) สร้างกระแสพัลส์(pulse)ขึ้นมาให้มีอัตราการเกิดพัลส์แปรตามความถี่อินพุต แล้วนำไปผ่านวงจรกรองความถี่ต่ำผ่านเพื่อกรองเอาความถี่สูงทิ้งไป เหลือเฉพาะค่าเฉลี่ยของพัลส์ ซึ่งจะมีค่าแปรตามความถี่อินพุต วิธีนี้สามารถแยกออกเป็น 2 แบบย่อยคือ

ก) สร้างกระแสพัลส์ที่มีช่วงเวลาคงที่สั้นๆ ทุกๆ 1 ลูกคลื่นของความถี่อินพุต บ้อนเข้าความต้านทานตัวหนึ่ง แล้วนำเอาศักดาที่ตกคร่อมความต้านทานนี้ไปผ่านวงจรกรองความถี่ต่ำผ่าน จะได้ค่าศักดาเฉลี่ยที่แปรตามความถี่อินพุตออกมา

ข) สร้างศักดาพัลส์เป็นรูปคลื่นสี่เหลี่ยม(square wave) ที่มีขนาดความสูงของสัญญาณคงที่ และมีความถี่เท่ากับความถี่อินพุตมาต่อคร่อมกับตัวเก็บประจุ จะทำให้เกิดการประจุและคายประจุที่ตัวเก็บประจุ ทำการสะท้อนกระแสที่ประจุและคายประจุนี้ บ้อนเข้าสู่ความต้านทานได้เป็นศักดาออกมา แล้วนำศักดาที่ได้ไปผ่านวงจรกรองความถี่ต่ำผ่าน จะได้ค่าศักดาเฉลี่ยที่แปรตามความถี่อินพุตออกมา

ซึ่งหลักการตามแบบที่ 1 ทั้ง 2 แบบนี้ ในปัจจุบันได้ถูกนำไปสร้างเป็นวงจรรวมไอซีที่ทำซื้อได้ตามท้องตลาด ตัวอย่างเช่น LM331 ตามแบบ ก) และ LM2907 ตามแบบ ข) เป็นต้น

2) การนับจำนวนลูกคลื่นของความถี่อินพุต ภายในเวลาที่กำหนด ซึ่งวิธีนี้ก็คือวิธีการของวงจรมับความถี่ (frequency counter) ที่มีขายอยู่ทั่วไป

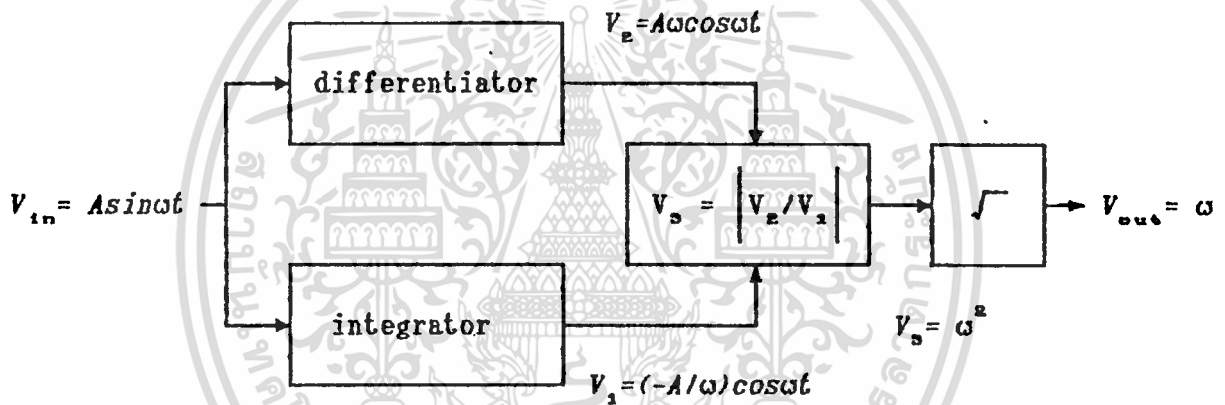
ซึ่งหลักการทั้ง 2 แบบข้างต้นนี้ จะไม่ค่อยเหมาะสม เมื่อนำไปใช้ในย่านความถี่ต่ำๆ หรือว่าในงานที่ต้องการการเปลี่ยนแปลงของความถี่ที่รวดเร็ว เนื่องจากจะให้ผลตอบสนองต่อการเปลี่ยนแปลงของความถี่ช้าเป็นเวลาหลายลูกคลื่น ต่อมาก็ได้มีการเสนอวงจรเปลี่ยนความถี่เป็นศักดา ที่ใช้งานในย่านความถี่ต่ำออกมาอีกหลายแบบ [5-7] ที่ให้ผลตอบสนองที่เร็วขึ้น แต่ก็ยังถูกจำกัดการใช้งาน ในย่านการใช้งานได้แคบ และยังมีอีกหลายวิธีการที่ได้เสนอขึ้นมา ที่ใช้วัดเฉพาะความถี่คลื่นไซน์เท่านั้น[8-10] ซึ่งการวัดความถี่คลื่นไซน์นี้ จะสามารถพบได้ในหลายระบบเช่น ระบบไฟฟ้ากำลัง, ระบบสื่อสาร, การวัดการเปลี่ยนแปลงของความถี่ ในระบบควบคุมความถี่ (automatic frequency control) ฯลฯ ซึ่งไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการต่างๆที่ได้เสนอขึ้นมานั้นก็ยังคงสามารถใช้งานได้ในด้านการใช้งานที่แคบๆทั้งสิ้น

วิทยานิพนธ์นี้จึงขอเสนอแนวความคิดใหม่อีกแบบ ในการสร้างวงจรเปลี่ยนความถี่คลื่นไซน์เป็นสี่คา โดยใช้หลักการในแบบอนุลอก ซึ่งจะให้ผลตอบสนองที่รวดเร็วและสามารถใช้งานได้ในด้านการใช้งานที่กว้างขึ้น โดยมีหลักการดังต่อไปนี้

2.2 หลักการเบื้องต้นอย่างง่าย

หลักการเบื้องต้นของวงจรเปลี่ยนความถี่เป็นสี่คาที่เสนอขึ้นมาเป็นดังรูปที่ 2.1



รูปที่ 2.1 หลักการเบื้องต้นของวงจรเปลี่ยนความถี่เป็นสี่คา

ซึ่งเกิดจากความคิดว่าเมื่อนำสัญญาณคลื่นไซน์ความถี่ใดๆ ซึ่งจะมีสมการเป็น $A \sin \omega t$, โดยที่ A คือ ขนาด (Amplitude), ω คือ ความถี่เชิงมุม มีค่าเท่ากับ $2\pi f$, f คือความถี่ นำไปผ่าน วงจรดิฟเฟอเรนทิเอเตอร์ และวงจรอินทิเกรเตอร์ สัญญาณที่ได้ออกมา จะอยู่ในรูปฟังก์ชันโคไซน์ (cosine function) ซึ่งสัญญาณที่ได้จากวงจรมอดูเลเตอร์ จะเป็น $A\omega \cos \omega t$ และสัญญาณที่ได้จากวงจรมอดูเลเตอร์จะเป็น $(-A/\omega) \cos \omega t$ ถ้านำเอาสัญญาณ $|A\omega \cos \omega t|$ ทหารด้วย $(-A/\omega) \cos \omega t$ ค่า A และ $\cos \omega t$ จะถูกตัดออกไปได้ เหลือเพียง ω^2 นำ ω^2 ไปผ่านวงจรมอดูเลเตอร์ที่สอง จะได้สัญญาณ ω ออกมา, โดย $\omega = 2\pi f$ ซึ่งเห็นได้ว่าเราสามารถเปลี่ยน สัญญาณคลื่นไซน์ความถี่ต่างๆให้เป็นสี่คาไปตรงที่มีค่าแปรตามความถี่นั้นๆได้ โดยไม่ขึ้นอยู่กับ ขนาดของสัญญาณ

2.3 วิธีการสร้าง

ในหัวข้อที่ผ่านมา ได้เสนอ หลักการง่าย ๆ ของวงจรเปลี่ยนความถี่เป็นสีกคาไปแล้ว ในการสร้างเป็นวงจรจริงให้สอดคล้อง กับหลักการในรูปที่ 2.1 นี้ ได้ทดลองอยู่ 2 แบบคือ

1. แยกสร้างเป็นส่วนๆ ตามบล็อกในรูปที่ 2.1 แล้วนำมาประกอบกัน
2. ใช้วงจรทรานส์ลิเนียร์ รวมวงจรหารและถอดรากที่ 2 เข้าด้วยกัน

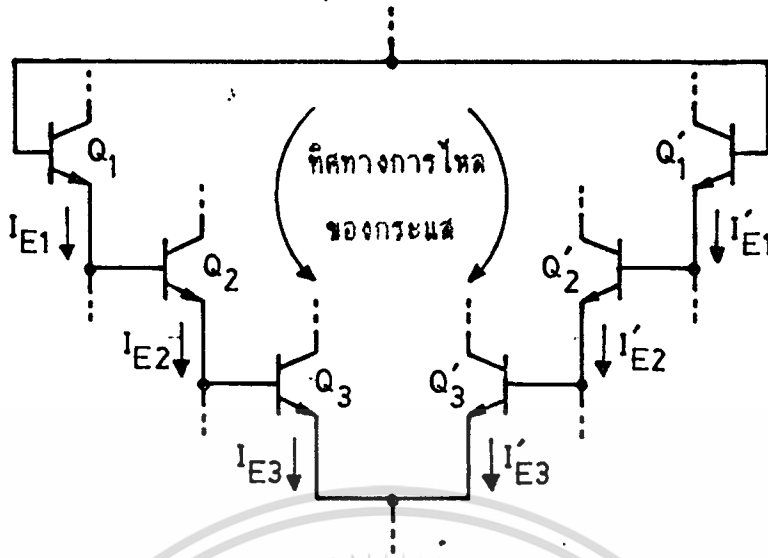
2.3.1 แยกสร้างเป็นส่วนๆมาประกอบกัน

การสร้างวงจร จะยึดบล็อกไดอะแกรม ตามรูปที่ 2.1 สร้างวงจรตามบล็อกนั้นๆ เรื่อยไป นั่นคือจะมีวงจรหลักอยู่ 4 วงจร คือ วงจรคิฟเฟอเรนทิเอเตอร์, วงจรอินทิเกรเตอร์, วงจรหาร และวงจรถอดรากที่ 2. ซึ่งในที่นี้ทุกๆวงจร จะใช้ออปแอมป์ (op-amp) เป็นหลัก และวงจรหารกับวงจรถอดรากที่ 2 จะใช้ไอซีที่มีขายทั่วไป ซึ่งในที่นี้ได้เลือกใช้ไอซี MC1595 ซึ่งเป็นวงจรคูณ (multiplier) มาต่อร่วมกับออปแอมป์ สร้างเป็นวงจรหารและวงจรถอดรากที่ 2 ขึ้นมา วงจรเปลี่ยนความถี่เป็นสีกคาที่ได้จะมีขนาดใหญ่ และต้องทำการปรับแต่งวงจรอย่างระมัดระวังในการสูงากพิลอคคร และย่านการปฏิบัติงานจะใช้ได้เพียง 1 ดีเคด (decade) ซึ่งลาชระเอ็ล็ดของวงจรและผลกจรทคดลยงจะได้ก่ล่าวถึงอ่ลยงละเอ็ล็ดในบทที่ 3

2.3.2 ใช้วงจรทรานส์ลิเนียร์ รวมวงจรหารและถอดรากที่ 2 เข้าด้วยกัน

วงจรที่ขอเสนอในวิทยานิพนธ์นี้ เป็นวงจรเปลี่ยนความถี่เป็นสีกคา ที่ใช้วงจรทรานส์ลิเนียร์ รวมวงจรหารและถอดรากที่ 2 เข้าด้วยกัน ซึ่งเป็นแนวความคิดใหม่ ผลที่ได้ก็คือ วงจรเปลี่ยนความถี่เป็นสีกคาแบบนี้ จะมีการปรับแต่งวงจรมีน้อยกว่าแบบแยกเป็นส่วนๆข้างต้น และย่านการปฏิบัติงานก็จะใช้ได้ถึง 2 ดีเคด และวงจรทรานส์ลิเนียร์จะไม่ขึ้นกับอุณหภูมิด้วย

ก่อนอื่นต้องขออธิบายเกี่ยวกับวงจรทรานส์ลิเนียร์เสียก่อน วงจรทรานส์ลิเนียร์ คือวงจรที่มีการนำเอาทรานซิสเตอร์เป็นคู่ๆมาต่อกันเป็นวง (loop) โดยที่ V_{be} ของทรานซิสเตอร์ทุกตัว จะต่อเรียงกันไปเป็นวง เช่นดังรูปที่ 2.2 ใช้ทรานซิสเตอร์ 3 คู่ มาต่อกันเป็นวงจรทรานส์ลิเนียร์



รูปที่ 2.2 แสดงการนำเอาทรานซิสเตอร์ 3 คู่ มาต่อเป็นวงจรทรานซิสต์ลิเนียร์

ผลที่ได้ จะแยก ทรานซิสเตอร์ ออกเป็น 2 กลุ่ม ตามทิศทางการไหลของกระแส จะได้ ผลบวกของ V_{BE} ของกลุ่มที่กระแสไหลทวนเข็มนาฬิกา เท่ากับ ผลบวกของ V_{BE} ของกลุ่มที่กระแสไหลตามเข็มนาฬิกา ดังสมการ

$$V_{BE1} + V_{BE2} + V_{BE3} = V_{BE1'} + V_{BE2'} + V_{BE3'} \quad \dots(2.1)$$

และข้อสำคัญอีกประการหนึ่งก็คือ ทรานซิสเตอร์ทุกตัวต้องสมพงษ์กัน(หรืออาจสมพงษ์กันเป็นคู่ๆก็ได้) จาก $V_{BE} = V_T \ln I_E / I_S$ เมื่อ $V_T = kT/q = 26\text{mV}/25^\circ\text{C}$, I_E คือกระแสอิมิตเตอร์ของทรานซิสเตอร์, I_S เป็นกระแสย้อนกลับอิมิตตัว สมการ(2.1)สามารถเขียนใหม่ได้เป็น

$$V_T \ln I_{E1} / I_{S1} + V_T \ln I_{E2} / I_{S2} + V_T \ln I_{E3} / I_{S3} = V_T \ln I_{E1'} / I_{S1'} + V_T \ln I_{E2'} / I_{S2'} + V_T \ln I_{E3'} / I_{S3'}$$

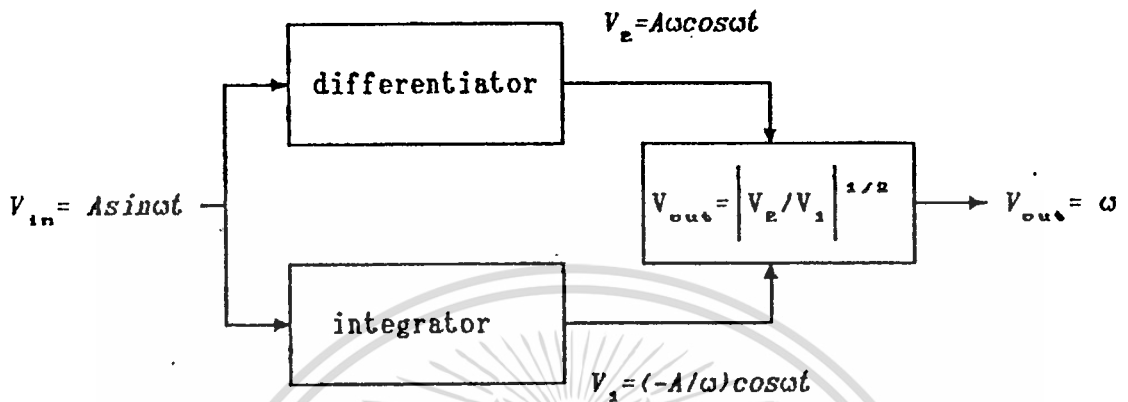
$$(I_{E1})(I_{E2})(I_{E3}) = (I_{E1'})(I_{E2'})(I_{E3'}) \quad \dots(2.2)$$

ผลที่ได้ ตามสมการ(2.2) ก็คือ ผลคูณของกระแส ของทรานซิสเตอร์ทุกตัวที่ไหลทวนเข็มนาฬิกา เท่ากับ ผลคูณของกระแส ของทรานซิสเตอร์ทุกตัวที่ไหลตามเข็มนาฬิกา

ซึ่งจะเห็นว่า สมการที่(2.2)นี้ ไม่มีเทอมของ V_T ซึ่งขึ้นอยู่กับอุณหภูมิ อยู่ด้วย จึงเป็นข้อดีประการหนึ่งของวงจรทรานซิสต์ลิเนียร์ คือไม่ขึ้นกับอุณหภูมิ

และในบทที่ 4 จะเสนอวงจรทรานซิสต์ลิเนียร์ ที่ให้สมการอยู่ในรูปของ $I_o \propto (I_E / I_1)^{1/2}$ ซึ่งจะ

ทำให้ สามารถขุดบล็อกโคเซแกรมในรูปที่1 จากการมี บล็อกวงจรรหากับบล็อกวงจรถอดรากที่2 มาเป็น บล็อกใหม่ที่อยู่ในรูปของ วงจรรหและถอดรากที่2ในตัวเดียวกัน ดังรูปที่2.3



รูปที่ 2.3 หลักการของวงจรเปลี่ยนความถี่เป็นสัญญาณที่ขุดวงจรรหและถอดรากที่2เข้าด้วยกัน

บทที่ 3

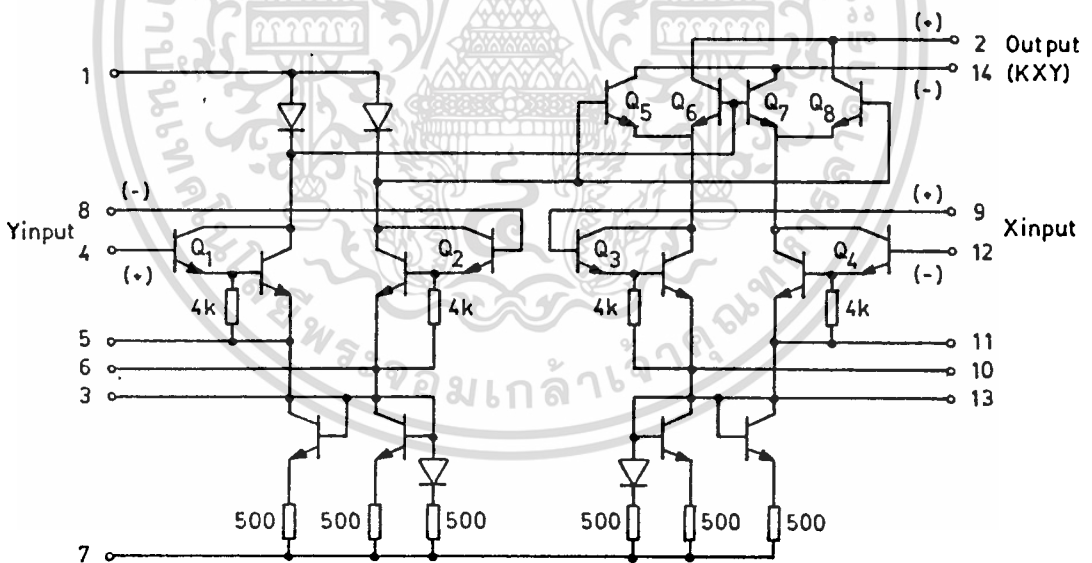
รายละเอียดของวงจรแบบแยกเป็นส่วนๆ โดยใช้ออปแอมป์เป็นหลัก

เพื่อเป็นการยืนยันในหลักการตามรูปที่ 2.1 จึงได้นำเอาแต่ละบล็อกในรูปมาสร้างเป็นวงจรจริง โดยใช้ออปแอมป์เป็นหลัก ในการสร้างแบบนี้ ส่วนที่มีความสำคัญมากก็คือวงจรหารและวงจรถอดรากที่ 2 ดังนั้นจึงขออธิบายเกี่ยวกับ 2 วงจรนี้ก่อน

3.1 วงจรหาร

วงจรหารที่ใช้ ได้ใช้ IC MC1595 ซึ่งเป็นวงจรคูณนำมาต่อบ้อนกลับ(feedback)กับออปแอมป์ สร้างเป็นวงจรถอดรากออกมา ดังนั้นการเข้าใจในตัว MC1595 จึงมีความสำคัญมาก จึงจะขออธิบายเกี่ยวกับ MC1595 โดยคร่าวๆ เสียก่อน

3.1.1 รายละเอียดของ MC1595



รูปที่ 3.1 วงจรภายในไอซี MC1595

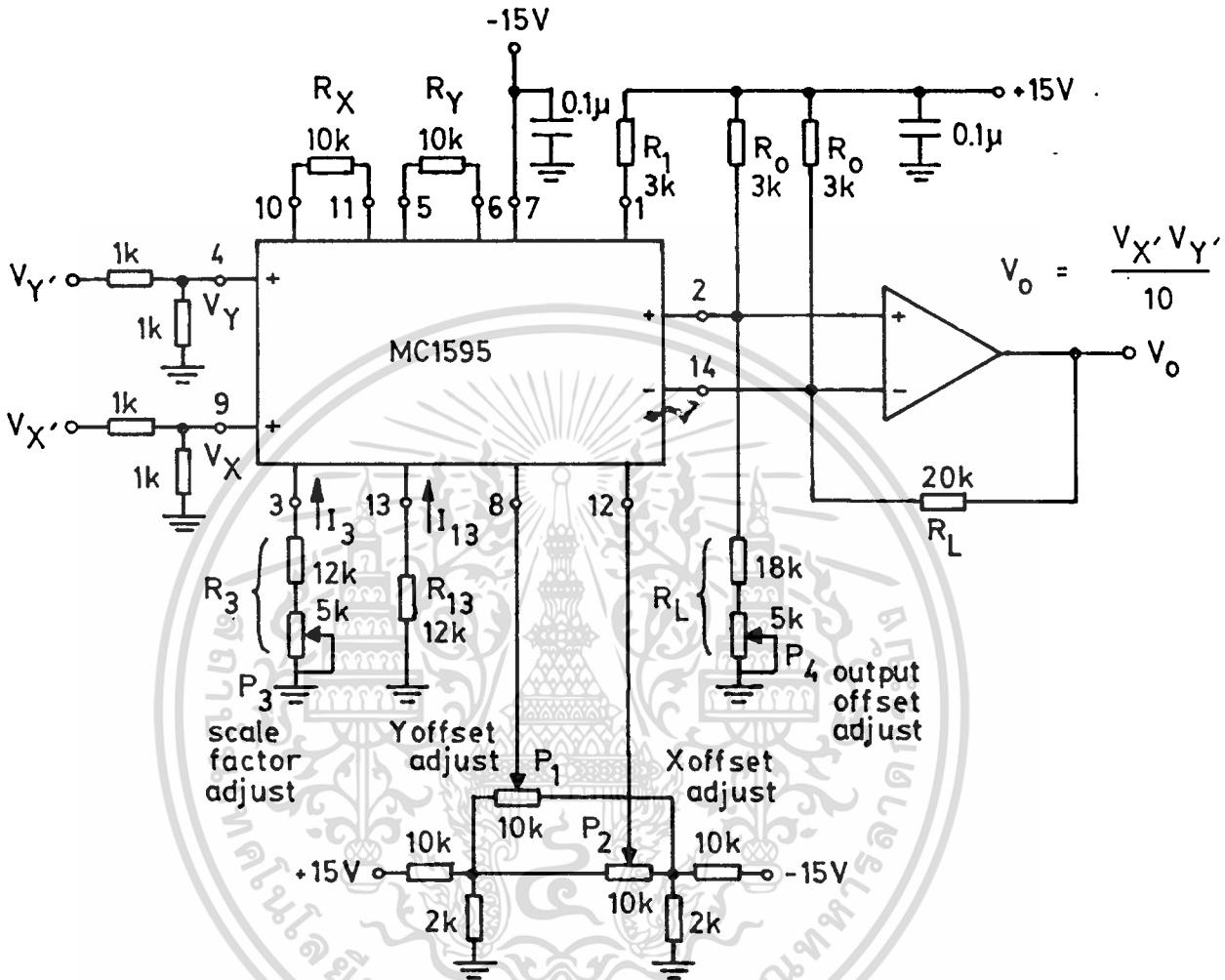
MC1595 เป็นวงจรคูณ 4 ควอดแดรนต์ (4-quadrant multiplier) ซึ่งมีวงจรภายในไอซีเป็นดังรูปที่ 3.1 และนำมาสร้างเป็นวงจรจริงได้ดังรูปที่ 3.2 มีสมการเป็น

$$I_A - I_B = \Delta I = 2V_x V_y / R_x R_y I_o \quad \dots (3.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่อาจรับผิดชอบในเรื่องนี้ได้อีกต่อไป และขอสงวนสิทธิ์ในข้อมูลและเอกสารที่ปรากฏในเอกสารนี้ไว้

โดยที่ I_A และ I_B เป็นกระแสที่ขา 2 และ 14 ตามลำดับ, V_X และ V_Y เป็นศักดาอินพุท(input voltage) X และ Y ที่ป้อนเข้าที่ขั้วอินพุท X และ Y ของ MC1595, R_X และ R_Y เป็นความต้านทานที่ต่อที่ขา 5, 6 และขา 10, 11 ตามลำดับ และ I_3 คือกระแสที่ไหลผ่านขา 3



รูปที่ 3.2 วงจรคณซึ่งมีเอาต์พุทเป็นวงจรเปลี่ยนระดับสัญญาณ(level shift)ที่ใช้ขอลปแอมป์สร้างขึ้นมา

ให้ $V_X(\max) < I_{13}R_X$ และ $V_Y(\max) < I_3R_Y$; โดยที่ I_{13} คือกระแสที่ขา 13 ซึ่งถ้าหากค่าของ V_X หรือ V_Y มากกว่า $V_X(\max)$ หรือ $V_Y(\max)$ แล้ว ก็จะทำให้ทรานซิสเตอร์อินพุทของ X หรือ Y (Q_1-Q_4) ข้างหนึ่งเกิดการคัทออฟ(cut off)ซึ่งจะมีผลทำให้เกิดการทำงานที่ไม่เป็นเชิงเส้นได้

เนื่องจากกระแส I_3 และ I_{13} ได้ถูกออกแบบมาให้ใช้อยู่ในช่วง 0.5mA-2mA ถ้าให้ $I_3 = I_{13} = 1mA$ และให้ $V_X(\max) = V_Y(\max) = 10V$ แล้ว จะได้

$$R_X = R_Y > 10V/1mA = 10k\Omega$$

และเนื่องจากสมการ(3.1) นี้ความจริงได้มาจาก

$$I_A - I_B = \frac{2V_x V_y}{(R_x + 2kT/qI_{13})(R_y + 2kT/qI_9)I_9} \quad \dots(3.2)$$

ซึ่งเป็นการประมาณถ้าหากค่า $R_x \gg 2kT/qI_{13}$ และ $R_y \gg 2kT/qI_9$ ที่ 25°C ซึ่งถ้า $I_9 = I_{13} = 1\text{mA}$ จะได้ $2kT/qI_{13} = 2kT/qI_9 = 52\Omega$ ดังนั้นหาก $R_x = R_y = 10\text{k}\Omega$ การประมาณว่า $I_A - I_B = 2V_x V_y / R_x R_y I_9$ ย่อมใช้ได้

ขั้นตอนการออกแบบวงจรคุณ

รูปการไ้ใช้งาน จะเป็นดังรูปที่3.2จากรูปที่3.2 นี้ ถ้า

$$V_x(\text{max}) = V_y(\text{max}) = 10\text{V}$$

จะได้

$$V_x(\text{max}) = V_y(\text{max}) = 5\text{V}$$

ถ้าเราต้องการให้ศักดาเอาท์พุท(output voltage) V_o มีค่าสูงสุด $= V_o(\text{max}) = 10\text{V}$ วงจรคุณนี้
จะมีค่าสัมประสิทธิ์เท่ากับ 0.1 นั่นคือ

$$V_o = V_x \cdot V_y / 10$$

หรือ

$$V_o = (2V_x)(2V_y)/10 = (4/10)V_x V_y = KV_x V_y$$

โดยที่ $K=0.4$

ขั้นตอนที่1 เลือกค่า R_9 และ R_{13}

ถ้าต้องการให้ $I_9 = I_{13} = 1\text{mA}$ จากรูปที่3.2และรูปที่3.1 จะเห็นว่า

$$R_{13} + 500 = (V^- - 0.7\text{V})/I_{13}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้ $V^- = -15V$ ดังนั้น

$$R_{1,5} + 500 = 14.3V/1mA = 14.3 \text{ k}\Omega$$

ให้ $R_{1,5} = 13.8k\Omega$ ทำนองเดียวกัน $R_5 = 13.8k\Omega$ ด้วย

ขั้นตอนที่ 2 เลือกค่า R_x และ R_y

จาก $V_x/R_x < I_{1,5}$, $V_y/R_y < I_5$ แต่ว่า $V_x(\max) = V_y(\max) = 5V$ เท่านั้น ดังนั้น

ให้ $R_x = R_y = 10k\Omega$ ได้

ขั้นตอนที่ 3 เลือกค่า R_L

จากสมการ(3.1)

$$I_A - I_B = 2V_x V_y / R_x R_y I_5$$

จะได้

$$V_o = R_L (I_A - I_B) = (2R_L / R_x R_y I_5) V_x V_y \quad \dots(3.3)$$

จาก $K = 0.4 = 2R_L / R_x R_y I_5$ แทนค่า R_x , R_y และ I_5 ลงไปใน(3.3) ได้

$$R_L = 20 \text{ k}\Omega$$

ขั้นตอนที่ 4 เลือกค่า R_1

จากรูปที่ 3.2 จะเห็นว่า $R_1 = (V^+ - V_1) / 2I_5$ โดย V_1 คือศักดาที่ขา 1 ซึ่งดูจากรูปที่ 3.1 จะเห็นว่า V_1 จะต้องมากกว่าศักดา $V_x(\max)$ อย่างน้อยต้องเท่ากับ 2 เท่าของศักดาคร่อมไดโอด ดังนั้น ศักดาที่ขา 2 และ 14 ซึ่งก็คือศักดาที่ขาของ $Q_5 - Q_6$ จึงควรอยู่ระหว่างศักดาที่ขา 1 กับ V^+ คือมีค่าประมาณ 11V

ขั้นตอนที่ 5 วงจรเปลี่ยนระดับสัญญาณไฟตรง(level shifting)

วงจรเปลี่ยนระดับสัญญาณไฟตรงในรูปที่ 3.3 จะให้

$$V_o = (I_2 - I_{1,4}) R_L$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $V_x = V_y = 0$, I_2 กับ I_{14} จะเท่ากับ I_{13} และจาก $R_L = 20k\Omega$, V_2 และ V_{14} เท่ากับ 11V ดังนั้นจะสามารถหาค่า R_o ได้โดย

$$V_2/R_L + I_{13} = (V^+ - V_2)/R_o$$

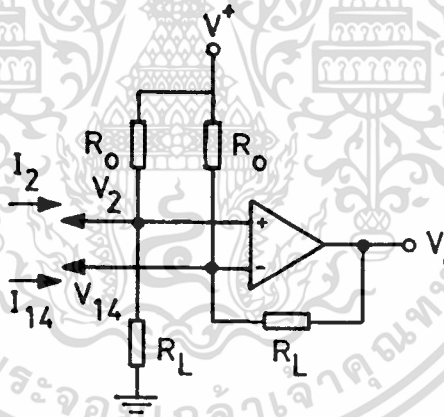
แทนค่า

$$11V/20k\Omega + 1mA = (15V - 11V)/R_o$$

ได้

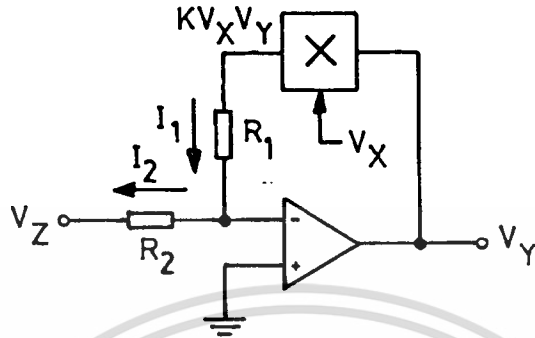
$$R_o = 2.6k\Omega$$

ถ้า $R_o = 3k\Omega$ จะมีผลทำให้ศักดาที่ขา 2 และ 14 กลายเป็น 10.4V



รูปที่ 3.3 รูปร่างจรเปลี่ยนระดับสัญญาณไฟตรง

3.1.2 การนำวงจรคอมพิวเตอร์มาสร้างเป็นวงจรทหาร



รูปที่ 3.4 การสร้างวงจรทหารจากวงจรรวม

การนำวงจรรวมมาต่อกับออปแอมป์ดังรูปที่ 3.4 จะเกิดเป็นวงจรทหารขึ้นมา อธิบายได้ว่า

$$I_1 = I_2$$

เมื่อให้กระแสที่เข้าขา- ของออปแอมป์เป็นศูนย์

$$KV_x V_y / R_1 = -V_z / R_2$$

$$V_y = (-R_1 / R_2 K) (V_z / V_x)$$

ถ้า $R_1 = R_2$

$$V_y = -V_z / KV_x$$

ถ้า $K = 0.1$ จะได้

$$V_y = -10V_z / V_x$$

แต่ถ้าเกิดวงจรรวมมีความผิดพลาดอยู่เท่ากับ ΔE จะได้ เอาท์พุทที่ออกมาจากวงจรรวม เป็น $KV_x V_y + \Delta E$ ทำให้ได้

$$KV_x V_y / R_1 = -V_z / R_2 - \Delta E / R_1$$

$$V_y = -(R_1 / R_2 K) (V_z / V_x) - \Delta E / KV_x \quad \dots (3.4)$$

ถ้า $K = 0.1$; $R_1 = R_2$

$$V_y = -10V_z / V_x - 10\Delta E / V_x \quad \dots (3.5)$$

จากสมการ(3.5) ถ้า $V_x = 10V$ ค่าความผิดพลาดของวงจรรหาค่าจะเท่ากับค่าความผิดพลาดของวงจรรวม แต่ถ้า V_x มีค่าน้อย เช่นเท่ากับ $0.1 V$, ค่าความผิดพลาดของวงจรรหาค่าจะเป็น 100 เท่าของวงจรรวมเลยทีเดียว

เมื่อมาวัดค่าความผิดพลาดเป็นเปอร์เซ็นต์ %E

$$\%E = \frac{\text{ค่าความผิดพลาด} \times 100\%}{\text{ค่าที่ถูกต้อง}}$$

จากสมการ (3.4) จะได้

$$\%E = \frac{\Delta E / KV_x}{(R_1 / R_2 K) (V_z / V_x)} = (R_2 / R_1) (\Delta E / V_z) \quad \dots (3.6)$$

ถ้า $R_1 = R_2$

$$\%E = \Delta E / V_z \quad \dots (3.7)$$

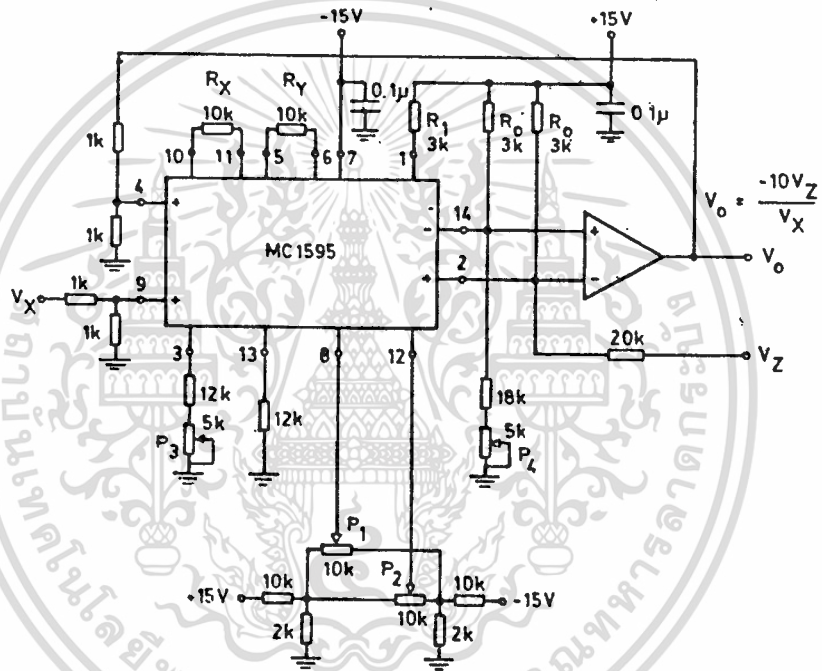
สมการ (3.7) แสดงให้เห็นว่า เปอร์เซนต์ความผิดพลาดจะแปรผกผันกับ V_z

นั่นคือ ถ้า V_z มีค่าน้อยๆ เปอร์เซนต์ความผิดพลาดจะมีค่ามาก ในข้อนี้จึงต้องระมัดระวังในการปรับแต่งวงจรรหาค่าเป็นอย่างมาก ในกรณีที่ V_z มีค่าน้อยๆ

3.1.3 วงจรหารที่ใช้งาน

วงจรรหารที่ใช้งานจริงๆ จะเป็นดังรูปที่ 3.5 ซึ่งจะมีจุดที่น่าสังเกตอยู่ 2 จุดคือ

- 1) อินพุทของ V_x จะต้องมีมากกว่าศูนย์เสมอเพื่อเป็นการประกันว่ากระแสที่ออกจากขา 2 ของ MC1595 จะต้องอยู่ในทิศทางที่สัมพันธ์กับ V_z
- 2) ขา 2 กับ 14 ของ MC1595 สัมพันธ์กับรูปที่ 3.2 เพื่อเป็นการทำให้เกิดการป้อนกลับแบบลบ (negative feedback) ในวงจร

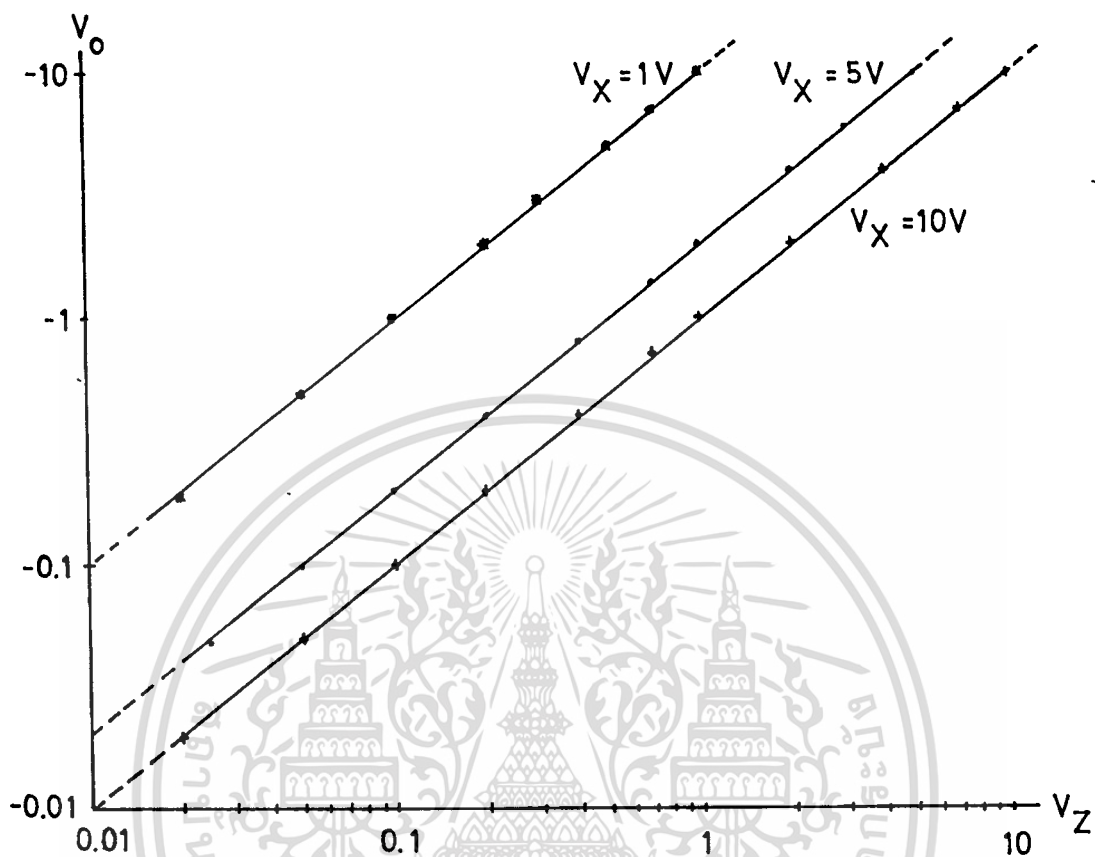


รูปที่ 3.5 รูปวงจรรหารที่ใช้งาน

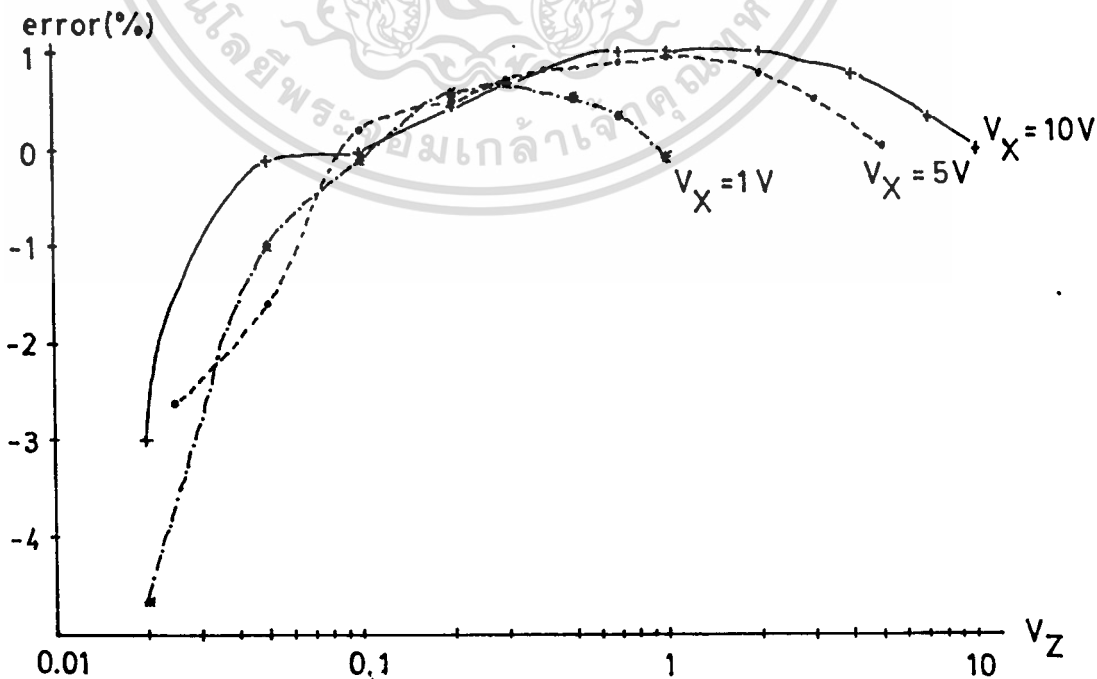
การปรับแต่งวงจร

- 1) ป้อน $V_x = 10V$, $V_z = 0V$ ปรับ P_4 (output offset adjust) ให้ได้ V_o เข้าใกล้ศูนย์
- 2) ป้อน $V_x = 10V$, $V_z = 10V$ ปรับ P_3 (scale factor adjust) ให้ได้ $V_o = -10V$
- 3) ป้อน $V_x = 10V$, $V_z = 0.1V$ ปรับ P_1 (Y offset adjust) ให้ได้ $V_o = -0.1V$
- 4) ป้อน $V_x = 1V$, $V_z = 1V$ ปรับ P_2 (X offset adjust) ให้ได้ $V_o = -10V$
- 5) ป้อน $V_x = 1V$, $V_z = 0.1V$ ปรับ P_4 (output offset adjust) ให้ได้ $V_o = -1V$
- 6) ย้อนกลับไป 2) ใหม่จนกว่าความผิดพลาดที่ได้จะน้อยที่สุด

และผลการทดสอบคุณสมบัติของวงจรรหารได้แสดงอยู่ในกราฟรูปที่ 3.6 ซึ่งเป็นการแสดงค่า V_o เปรียบเทียบกับ V_z ที่ V_x ค่าต่างๆ ส่วนค่าความผิดพลาดของวงจรรแสดงอยู่ในรูปที่ 3.7 จะเห็นว่าถ้า V_z มีค่าอยู่เอกระหว่าง $0.1V - 10V$ แล้ว ความผิดพลาดจะมีประมาณ 1% เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

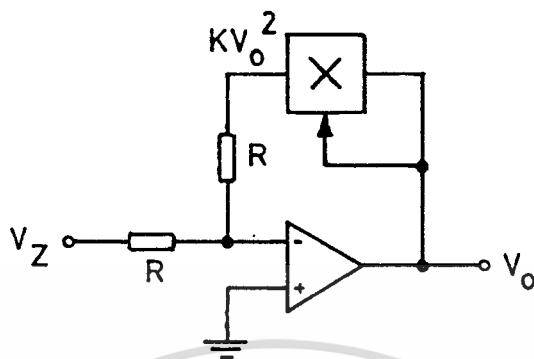


รูปที่ 3.6 กราฟ V_o เปรียบเทียบกับ V_z , ที่ $V_x = 1, 5$ และ $10V$



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
 ไม่ว่ากรณีใดก็ตาม ห้ามนำเนื้อหาไปตีพิมพ์หรือเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์
 ไม่ว่ากรณีใดก็ตาม ห้ามนำเนื้อหาไปตีพิมพ์หรือเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์

3.2 วงจรอินเวอร์ตกรากที่ 2



รูปที่ 3.8 หลักการของวงจรอินเวอร์ตกรากที่ 2

หลักการของวงจรอินเวอร์ตกรากที่ 2 เป็นดังรูปที่ 3.8 ซึ่งจะคล้ายกับหลักการของวงจรหารรูปที่ 3.4 ต่างกันเพียงแต่อินพุทของวงจรคูณในรูปที่ 3.8 นี้ ถูกนำมาต่อเชื่อมกันไว้

สัญญาณที่ออกจากวงจรคูณจะเป็น $K(V_O)^2$ จะได้

$$K(V_O)^2 = -V_Z$$

$$V_O = \left(\frac{-V_Z}{K} \right)^{1/2}$$

เมื่อ $K = 0.1$

$$V_O = \left(10 |V_Z| \right)^{1/2}$$

วงจรใช้งานจะเหมือนกับวงจรหารในรูปที่ 3.5 เพียงแต่นำเอาจุด V_X ไปต่อกับ V_O เท่านั้น

การปรับแต่งวงจรอินเวอร์ตกรากที่ 2

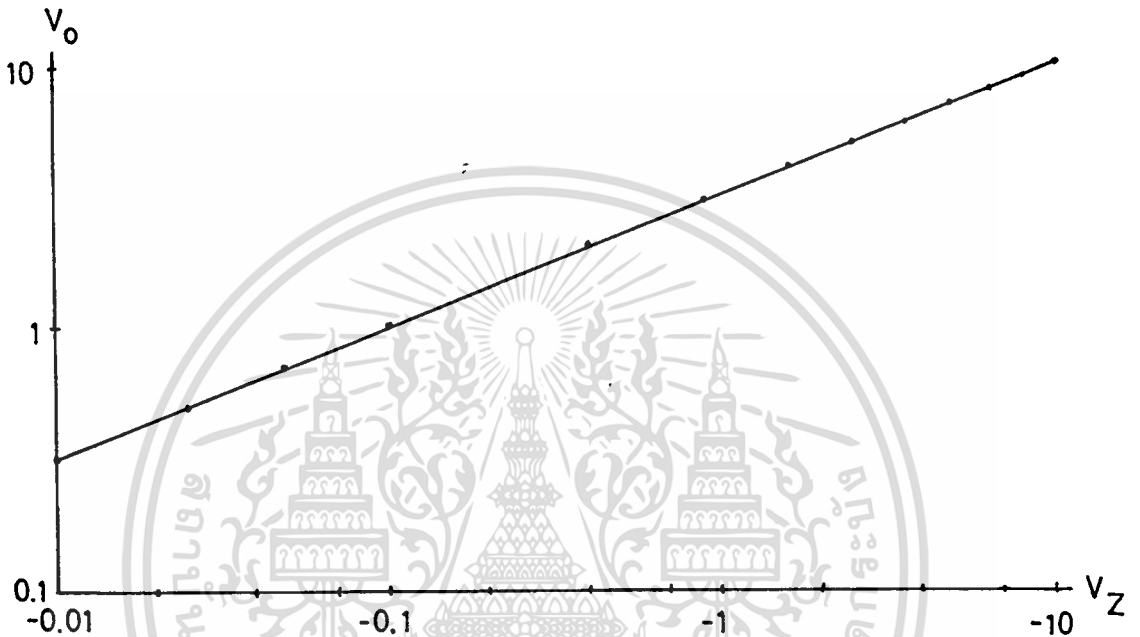
เพื่อการปรับที่ง่ายขึ้น ควรต่อเป็นวงจรหารเสียก่อน แล้วปรับตามขั้นตอนของวงจรหารจนความผิดพลาดที่ได้น้อยๆ เสียก่อน จากนั้นจึงนำอินพุทของวงจรคูณทั้งคู่มาต่อกัน หรือก็คือ นำเอาจุด V_X ไปต่อกับ V_O ก็จะกลายเป็นวงจรอินเวอร์ตกรากที่ 2 ไป แล้วมาปรับอีกครั้งดังต่อไปนี้

- 1) ป้อน $V_Z = -0.01V$ ปรับ P_1 (output offset adjust) จน $V_O = +0.316V$
- 2) ป้อน $V_Z = -0.9V$ ปรับ P_2 (X offset adjust) จน $V_O = +3.0V$
- 3) ป้อน $V_Z = -10V$ ปรับ P_3 (scale factor adjust) จน $V_O = +10.0V$
- 4) ซ้อนกลับไปที่ 1) ใหม่จนกว่าจะได้ค่าความผิดพลาดน้อยที่สุด

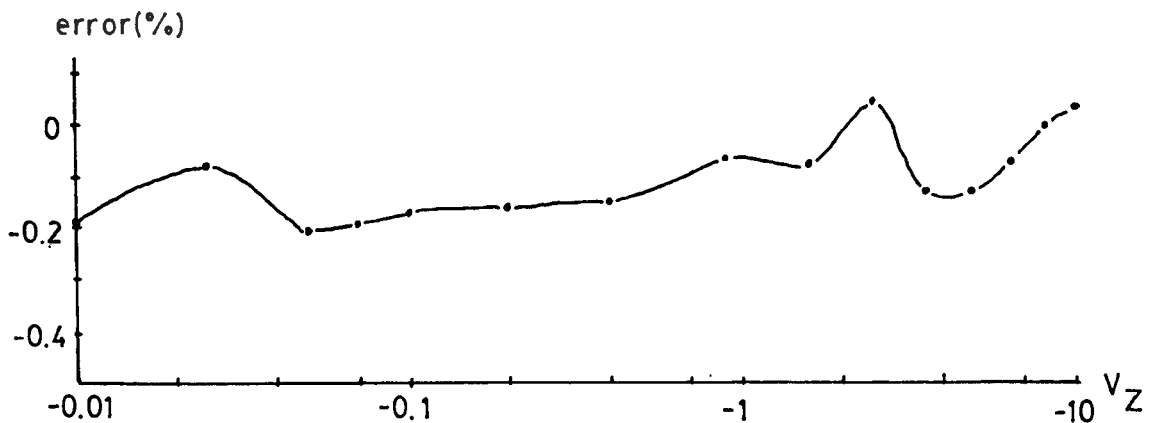
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบคุณสมบัติของวงจรเป็นดังรูปที่ 3.9 ซึ่งเป็นกราฟแสดงค่าอินพุต V_z กับเอาต์พุต V_o และแสดงค่าความผิดพลาดอยู่ในรูปที่ 3.10 ซึ่งจะเห็นว่าวงจรนี้ใช้งานได้ดี มีค่าความผิดพลาดประมาณ 0.2% เท่านั้น เมื่ออินพุตอยู่ระหว่าง -0.01 ถึง $-10V$



รูปที่ 3.9 กราฟระหว่าง V_z กับ V_o ของวงจรทรานซิสเตอร์



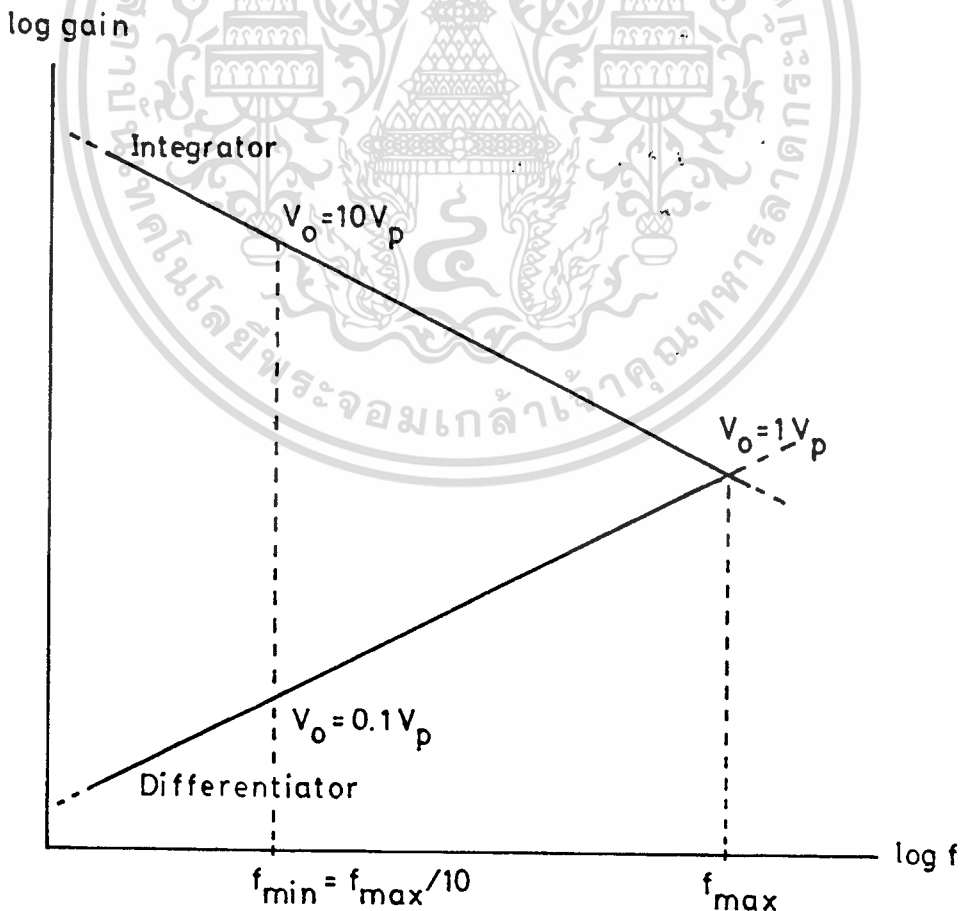
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 3.10 แสดงค่าความผิดพลาดของวงจรทรานซิสเตอร์ ซึ่งประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดก็ตาม ห้ามนำไปใช้ซ้ำ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 วงจรคิฟเฟอเรนทิเอเตอร์ และวงจรมินทิเกรเตอร์

3.3.1 การออกแบบวงจรคิฟเฟอเรนทิเอเตอร์ และวงจรมินทิเกรเตอร์

เนื่องจากวงจรมินทิเกรเตอร์เป็น $V_o = -10V_z/V_x$ จะเห็นว่า V_o จะมีค่ามากที่สุดที่ $V_z = V_x$ โดย V_o จะมีค่าเท่ากับ $-10V$ ดังนั้นการออกแบบวงจรคิฟเฟอเรนทิเอเตอร์ และอินทิเกรเตอร์ จึงต้องออกแบบให้อยู่ในรูปที่ 3.11 นี้ โดยให้มีความถี่สูงสุดของการใช้งานอยู่ที่จุดตัดกันของอัตราขยายของวงจรคิฟเฟอเรนทิเอเตอร์ A_v กับอัตราขยายของวงจรมินทิเกรเตอร์ A_v และถ้าให้ที่ความถี่สูงสุดนี้ สัญญาณเอาต์พุตของวงจรทั้ง 2 มีขนาดเท่ากับ $1V_p$ แล้ว ความถี่ต่ำสุดของการใช้งาน ก็น่าจะอยู่ที่ความถี่สูงสุดหารด้วย 10 เนื่องจากที่ความถี่ต่ำสุดนี้ สัญญาณเอาต์พุตของวงจรมินทิเกรเตอร์จะมีค่าเท่ากับ $10V_p$ ซึ่งเป็นค่าศักดาสูงสุดที่อินพุตของวงจรมินทิเกรเตอร์จะสามารถรับได้ โดยไม่เกิดความผิดพลาดมากนัก

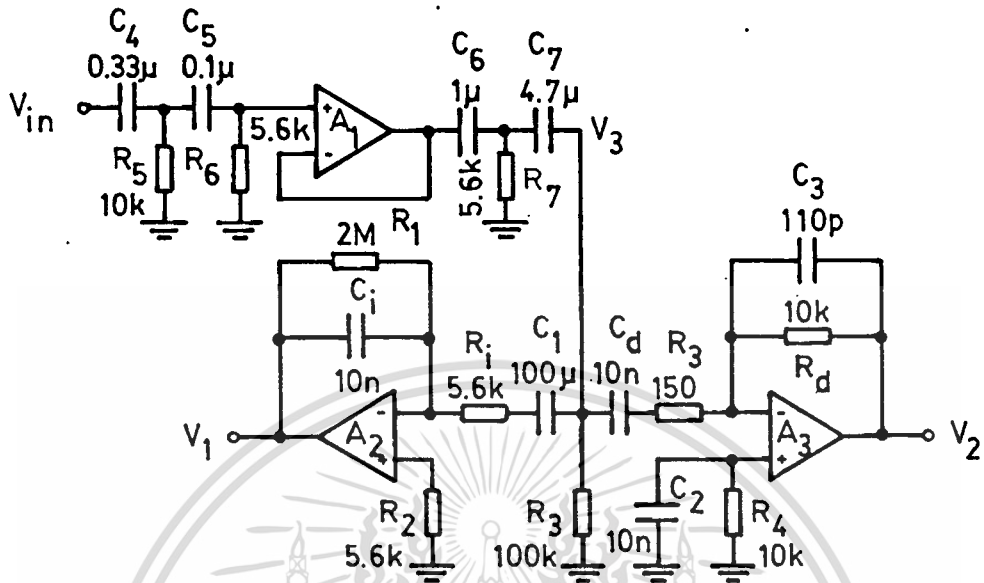
สรุปแล้ววงจรเปลี่ยนความถี่เป็นศักดา ที่จะสร้างขึ้นมา นี้ จะใช้งานได้ 1 ดีเคด (decade) ผลดี



เอกสารรูปที่ 3.11 แสดงผลตอบสนองความถี่ของวงจรคิฟเฟอเรนทิเอเตอร์และอินทิเกรเตอร์ ที่ออกแบบ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.2 วงจรที่ใช้งานจริง



รูปที่ 3.12 วงจรคิฟเฟอเรนทีเอเตอร์ และอินทิเกรเตอร์ที่ใช้งานในช่วงความถี่ 200-2kHz

วงจรถิฟเฟอเรนทีเอเตอร์ และอินทิเกรเตอร์ที่ใช้งานอยู่ในรูปที่ 3.12

โดยมีออปแอมป์ A_2 เป็นวงจรถิฟเฟอเรนทีเอเตอร์ที่มีอัตราขยาย A_d โดยที่

$$A_d = V_2/V_1 = 2\pi f R_d C_d$$

โดยที่ $R_d = 10\text{k}\Omega$ และ $C_d = 10\text{nF}$ ซึ่งสมการ A_d นี้มาจาก

$$A_d(s) = [R_d // (1/sC_d)] / [R_s + (1/sC_d)]$$

โดยพิจารณาที่ $R_d \ll (1/sC_d)$ และ $(1/sC_d) \gg R_s$ และพิจารณาเฉพาะขนาดเท่านั้น

ออปแอมป์ A_2 เป็นวงจรถิฟเฟอเรนทีเอเตอร์ มีอัตราขยาย A_1 โดยที่

$$A_1 = V_1/V_0 = 1/2\pi f R_1 C_1$$

โดยที่ $R_1 = 5.6k\Omega$ และ $C_1 = 10nF$ ซึ่งสมการ A_1 นั้นมาจาก

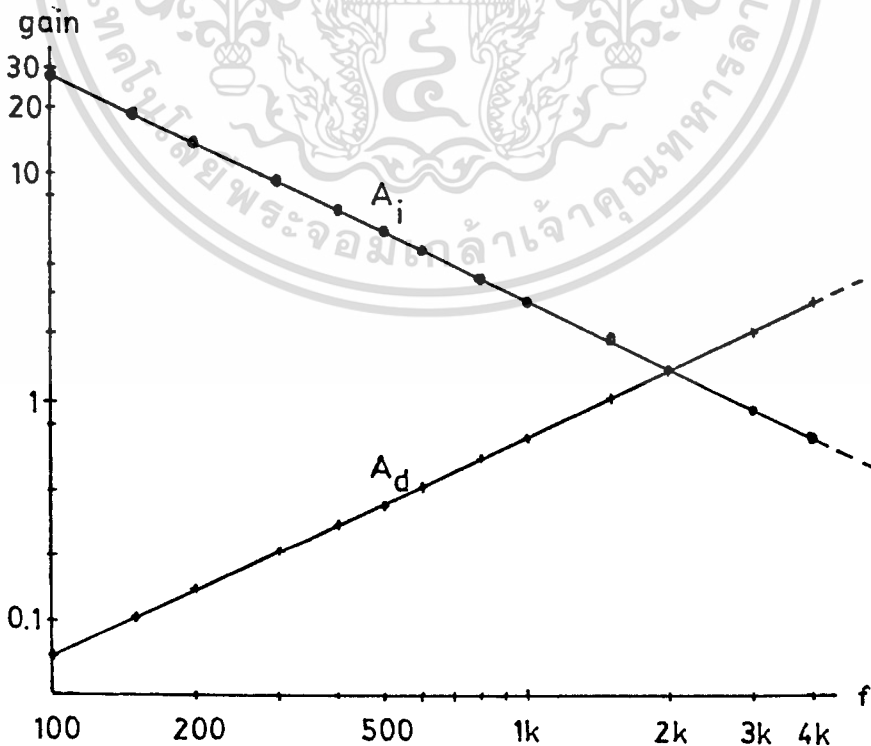
$$A_1(s) = [R_1 // (1/sC_1)] / [R_1 + (1/sC_1)]$$

โดยที่ $(1/sC_1) \ll R_1$ และ $R_1 \gg (1/sC_1)$ และนิจาร์ณาเฉพาะขนาดเท่านั้น

ส่วน $C_2, C_3, C_4, C_5, R_6, R_7, R_8$ และ A_2 ทำหน้าที่เป็นวงจรกรองความถี่สูงผ่าน เพื่อเป็นการตัดความถี่ที่ต่ำกว่าความถี่ใช้งานออกไป ไม่ให้เข้ามารบกวนในวงจร และรูปที่ 3.12 นี้ได้ออกแบบให้ความถี่สูงสุดที่จะใช้งานได้ประมาณ 2kHz ถ้าแทนค่า $f=2kHz$ ลงในสมการของ A_d และ A_i จะได้

$$A_d = 1.257 \text{ และ } A_i = 1.421$$

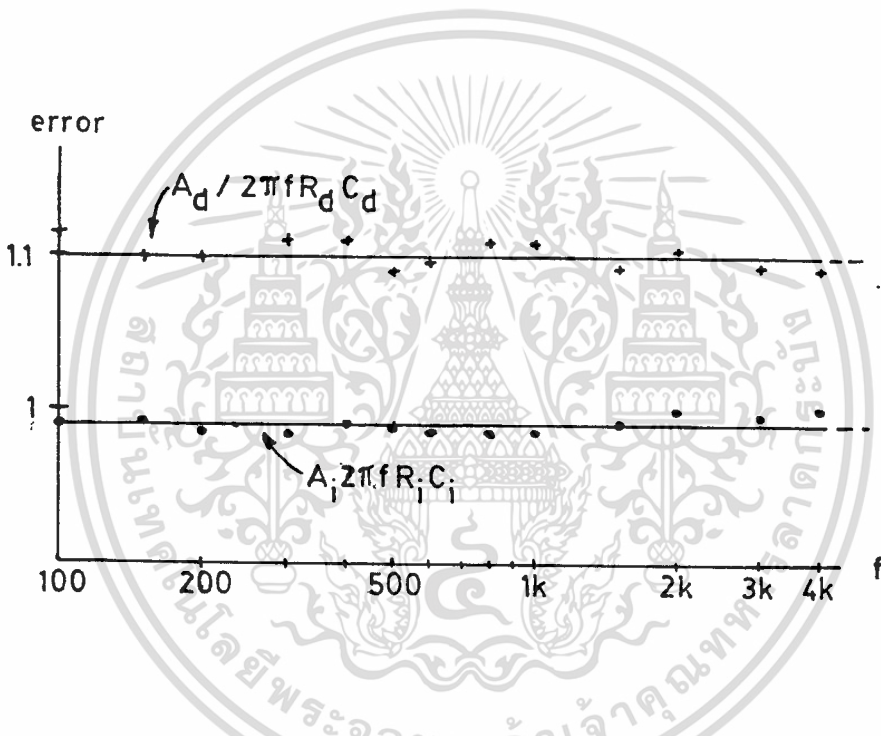
จะเห็นว่าค่าที่ใกล้เคียงกัน ถ้าต้องการให้ $V_1 = 1V$ จะต้องป้อน $V_2 = V_1/A_1 = 0.7V$ และผลการทดสอบวงจรดิฟเฟอเรนทิเอเตอร์ และอินทิเกรเตอร์ในรูปที่ 3.12 นี้ จะอยู่ในรูปที่ 3.13 ซึ่งแสดงความสัมพันธ์ของ A_d, A_i กับความถี่



เอกสารนี้เป็นรูปที่ 3.13 ผลตอบสนองความถี่ ของวงจรดิฟเฟอเรนทิเอเตอร์และอินทิเกรเตอร์ในรูปที่ 3.12

ไม่ว่ากรณีใดต้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจาก สมการ $A_d = 2\pi f R_d C_d$ เราสามารถหาค่าความผิดพลาดไปจากทฤษฎีทางขนาดของ อัตราการขยายของวงจรดิฟเฟอเรนทิเอเตอร์ได้จาก การนำเอา A_d มาหารด้วย $2\pi f R_d C_d$ ทำนอง เดียวกันค่าความผิดพลาดไปจากทฤษฎี ของวงจรอินทิเกรเตอร์ ก็จะได้จาก A_i หารด้วย $1/2\pi f R_i C_i$ ซึ่งค่าความผิดพลาดของทั้ง2วงจรแสดงอยู่ในรูปที่ 3.14 ซึ่งจะเห็นว่าแนวโน้มของกราฟจะเป็นเส้นตรง แสดงถึง อัตราการขยายของวงจรทั้ง2มีความเป็นเชิงเส้นที่ดีมาก

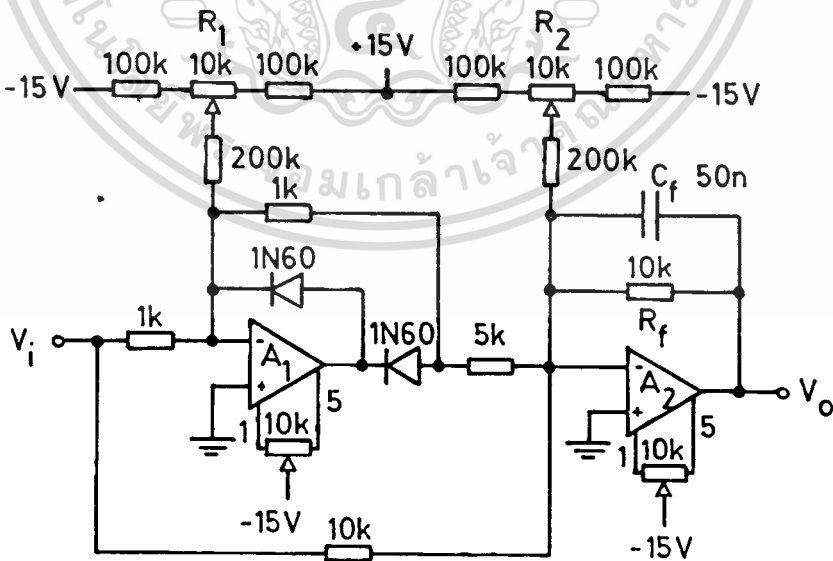


รูปที่ 3.14 แสดงค่าความผิดพลาดไปจากทฤษฎี ของวงจรดิฟเฟอเรนทิเอเตอร์ ($A_d / 2\pi f R_d C_d$) และวงจรอินทิเกรเตอร์ ($A_i / 2\pi f R_i C_i$) เปรียบเทียบกับความถี่

3.4 วงจรแปลงไฟสลับเป็นไฟตรง(Rectifier)

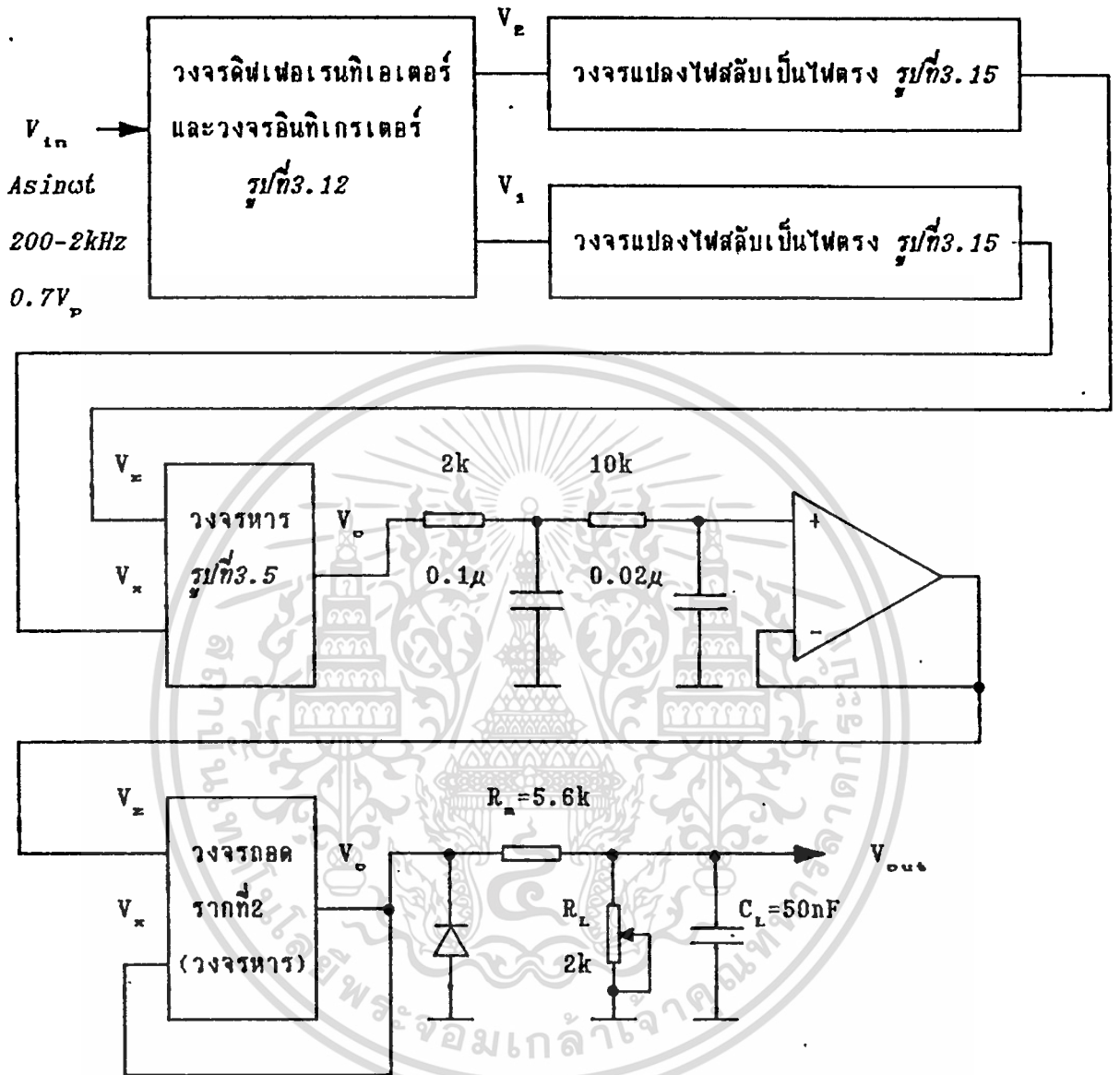
เนื่องจากวงจรที่ใช้ ได้ออกแบบให้ใช้สัญญาณอินพุตที่เป็นไฟตรง ที่มีค่ามากกว่าศูนย์ ดังนั้น สัญญาณที่ออกจาก วงจรดิฟเฟอเรนทิเอเตอร์และวงจรมินทิเกรเตอร์ จึงต้องมีการแปลงสัญญาณไฟสลับให้เป็นไฟตรงที่มีค่าบวกเสียก่อน ซึ่งวงจรแปลงไฟสลับเป็นไฟตรงนี้ ได้แสดงอยู่ในรูปที่3.15แล้ว และเพื่อหลีกเลี่ยงปัญหาการหารกันของสัญญาณที่เข้าใกล้ศูนย์ เมื่อแปลงไฟสลับเป็นไฟตรงแล้วจึงต้องมีการทำสัญญาณให้เรียบขึ้น โดยการใส่วงจรกรองความถี่ต่ำผ่าน ซึ่งจากรูปก็คือ R_f และ C_f ที่ทำหน้าที่เป็นวงจรกรองความถี่ต่ำผ่าน ออปแอมป์ A_1 ทำหน้าที่เป็นวงจรเรียงกระแสแบบครึ่งคลื่น(Half wave rectifier) A_2 ทำหน้าที่เป็น วงจรบวก(Summing amplifier)รวมให้ได้กระแสแบบเต็มคลื่นผ่าน R_f ได้เป็นสัญญาณแบบเต็มคลื่น แต่เนื่องจากมี C_f อยู่ด้วย จึงกลายเป็น ผ่านวงจรกรองความถี่ต่ำ ผ่านไปในตัว โดยมีค่า time constant $\tau_f = R_f C_f = (10k\Omega) \times (50nF) = 0.5 \text{ ms}$

ส่วนการปรับแต่งวงจรมัน ให้ปรับ VR 10k ที่ต่ออยู่ระหว่างขา1กับขา5 ของออปแอมป์ซึ่งในที่นี้ใช้ LF351 ให้ได้ความแตกต่างของขา+และ-ของออปแอมป์มีค่าไม่เกิน0.1mV แล้วจึงทำการป้อนสัญญาณความถี่ประมาณ1kHz ขนาด50mV เข้าที่ V_i ปรับ R_1 ให้สัญญาณ V_o ที่ได้เป็นรูปสัญญาณเรียงกระแสแบบเต็มคลื่นที่มียอดคลื่นสูงเท่าๆกันสม่ำเสมอ และปรับ R_2 ให้ความสูงของ V_o เท่ากับ V_i พอดี



รูปที่3.15 วงจรแปลงไฟสลับเป็นไฟตรง

3.5 วงจรเปลี่ยนความถี่เป็นสีกดาบบนแยกเป็นส่วนใหญ่โดยใช้ออปแอมป์เป็นหลัก ที่สมบูรณ์



รูปที่ 3.16 วงจรเปลี่ยนความถี่เป็นสีกดาบบนแยกเป็นส่วนใหญ่ ที่สมบูรณ์

รูปร่างวงจรเปลี่ยนความถี่เป็นสีกดาที่ใช้งานอยู่ในรูปที่ 3.16 นำ $V_{in} = A\sin\omega t$ ป้อนเข้าวงจรดิฟเฟอเรนทิเอเตอร์และอินทิเกรเตอร์รูปที่ 3.12 ได้สัญญาณ $A\tau_1\omega\cos\omega t$ และ $(-A/\omega\tau_1)\cos\omega t$ ออกมาผ่านวงจรแปลงไฟสลับเป็นไฟตรงรูปที่ 3.15 นำไปหารกันด้วยวงจรหารรูปที่ 3.5 แล้วผ่านวงจรกรองความถี่ต่ำผ่าน 1st order 2 ตัวที่มีค่า $\tau = 0.2\text{ms}$ ผ่านวงจรถอดราก็ 2 ซึ่งเป็นวงจรเหมือนวงจรหารรูปที่ 3.5 เพียงแต่ต่อ V_0 กับ V_x เข้าด้วยกันและต่อไดโอดที่เอาท์พุทไว้เพื่อป้องกันการคงสภาวะ (latch up) เมื่ออินพุทเกิดบั้งเอ็ดมีค่าเป็นบวกขึ้นมา สุดท้ายนำไปลดระดับสัญญาณ V_0 โดย $R_n = 5.6\text{k}\Omega$ และ R_L (VR $2\text{k}\Omega$) ซึ่งปรับค่าไว้ประมาณ $1.4\text{k}\Omega$ เพื่อให้ได้ $V_{out} = 2\text{V}$ เมื่อ $V_0 = 10\text{V}$, ส่วน $C_L = 50\text{nF}$ เมื่อรวมกับ $R_n // R_L$ เป็นวงจรกรองความถี่ต่ำผ่าน ก็จะทำให้ค่า $\tau = 0.06\text{ms}$ ด้านการค้ำ

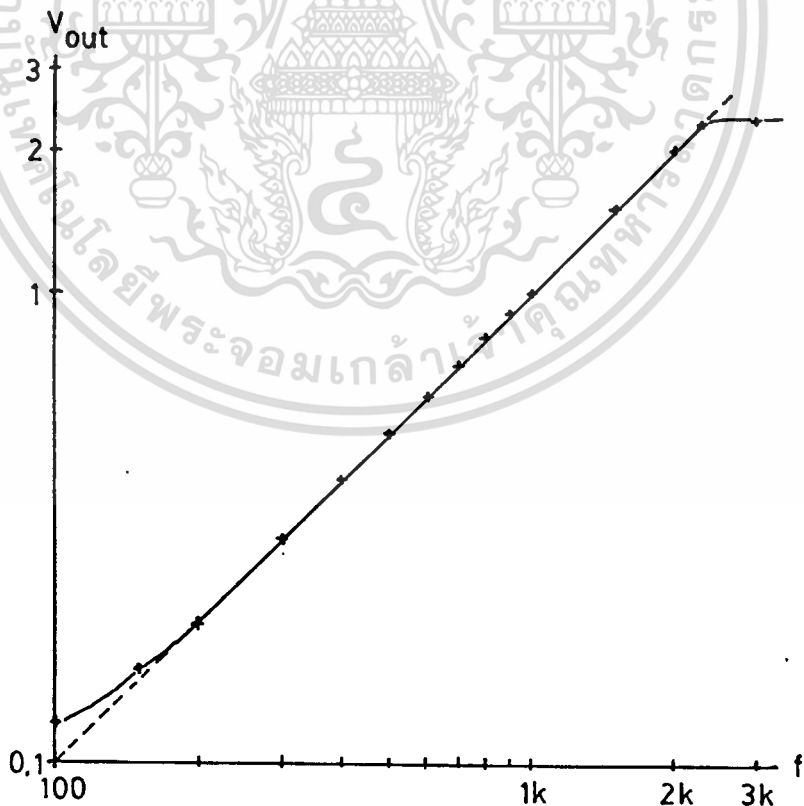
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 ผลการทดลอง

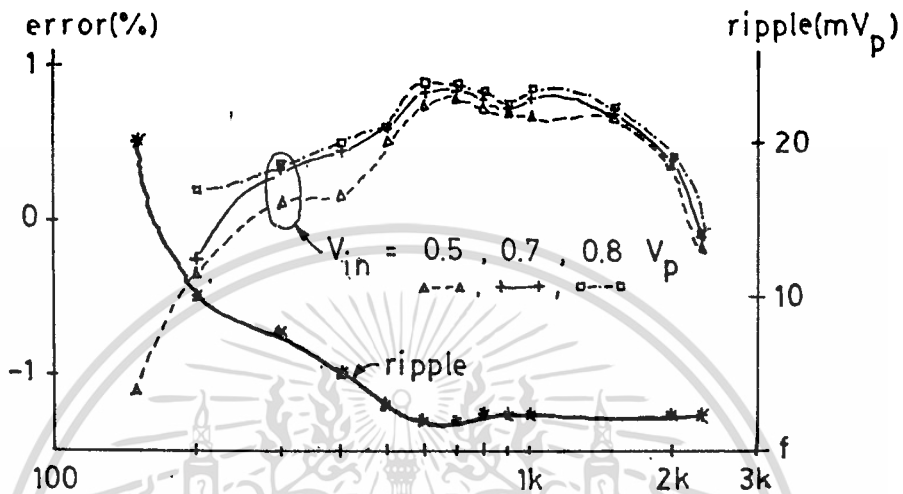
ก่อนใช้งานจะต้องปรับแต่งวงจรอีกครั้งดังนี้

- 1) บ้อน $V_{in} = 0.7V_p$ ความถี่ 2kHz ปรับ R_L ให้ได้ $V_{out} = 2V$
- 2) บ้อน $V_{in} = 0.7V_p$ ความถี่ 200Hz ปรับ P_1 (Y offset adjust) ของวงจรรวาท ให้ได้ $V_{out} = 0.2V$
- 3) กลับไป 1) ใหม่จนกว่าค่าผิดพลาดจะน้อยที่สุด

ผลการทดลองพล็อตค่า V_{out} กับความถี่ของ V_{in} อยู่ในรูปที่ 3.17 จะเห็นว่าวงจรใช้งานได้ในช่วงความถี่ 200-2.3kHz ซึ่งเมื่อความถี่สูงเกิน 2.3kHz ไปแล้ว V_{out} จะมีค่าคงที่ เนื่องจากเอาท์พุทของวงจรรวาทจะอิ่มตัวที่ค่าประมาณ 13V เป็นผลให้เอาท์พุทของวงจรถอดรอกที่ 2 คงที่ตามไปด้วยที่ค่าประมาณ 11.4V และกราฟแสดงค่าความผิดพลาดพร้อมกับริปเปิล (ripple) ของวงจรเปลี่ยนความถี่เป็นสติกดา เปรียบเทียบกับความถี่ จะอยู่ในรูปที่ 3.18 ซึ่งถ้า V_{in} อยู่ในช่วง 200-2kHz และมีขนาด 0.5-0.8 V_p จะมีความผิดพลาดประมาณ 0.9% และให้ค่าริปเปิลที่ต่ำมาก (ต่ำกว่า 20mV_p)



รูปที่ 3.17 แสดงคุณสมบัติของวงจรเปลี่ยนความถี่เป็นสติกดา โดยเปรียบเทียบกับ V_{out} กับความถี่ เมื่อบ้อน $V_{in} = 0.7V_p$ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

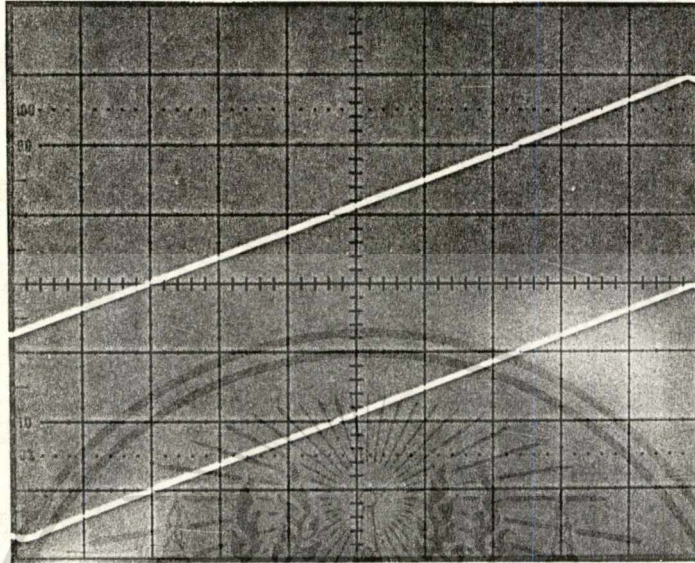


รูปที่ 3.18 แสดงค่าความผิดพลาดของวงจร และริบเบิล (ripple) เปรียบเทียบกับความถี่

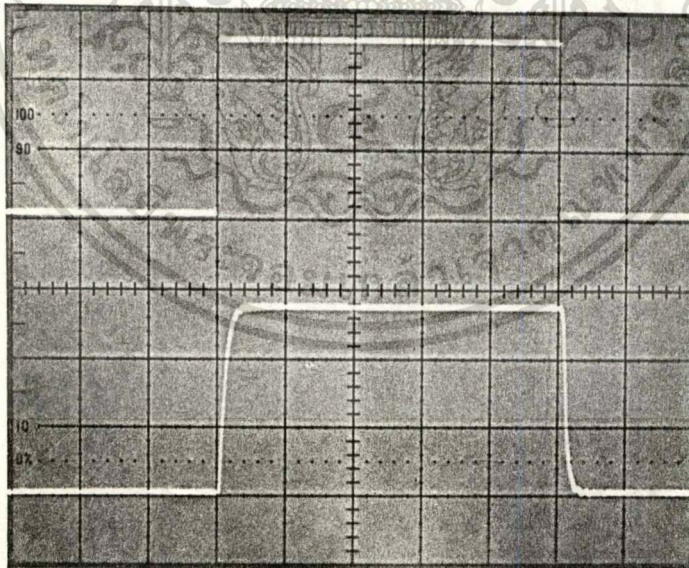
ผลการตอบสนองต่อความถี่ที่เปลี่ยนไป ทดสอบโดยใช้สัญญาณสามเหลี่ยม และสี่เหลี่ยมป้อนเข้าสู่ วงจร VCO (Voltage Controlled Oscillator) เพื่อให้เกิดการเปลี่ยนแปลงความถี่ตามสัญญาณที่ป้อน เข้าเป็นลักษณะของคลื่น F.M. (Frequency Modulation) แล้วป้อนเข้าสู่วงจรเปลี่ยนความถี่เป็นสัญญาณ แบบแฉกเป็นส่วนใหญ่โดยใช้ออปแอมป์เป็นหลักนี้ ได้รูปเปรียบเทียบระหว่างสัญญาณที่ป้อนเข้า VCO กับสัญญาณ ออก V_{out} เป็นดังรูปที่ 3.19 ซึ่งรูปที่ 3.19a) จะแสดงการเปรียบเทียบระหว่างสัญญาณที่ป้อนเข้า VCO กับ สัญญาณ V_{out} โดยที่ความถี่อื่นทุกจะเปลี่ยนแปลงอยู่ระหว่างความถี่การใช้งาน 200–2 kHz และปรตามสัญญาณ สามเหลี่ยมที่ป้อนเข้า VCO ส่วนรูปที่ 3.19b) แสดงการเปรียบเทียบเมื่อสัญญาณที่ป้อนเข้า VCO เป็นรูป สี่เหลี่ยม ซึ่งแสดงให้เห็นถึงการตอบสนองของวงจรที่รวดเร็ว

ส่วนรูปที่ 3.20 แสดงถึงสัญญาณ V_{in} ที่ออกจาก VCO ที่มีความถี่เปลี่ยนทันทีทันใด เปรียบเทียบกับ สัญญาณ V_{out} ซึ่งจะเห็นว่า V_{out} สามารถตอบสนองต่อการเปลี่ยนแปลงของความถี่ V_{in} ได้รวดเร็ว โดยใช้เวลาในการเปลี่ยน ประมาณ 2.5 μ s ซึ่งเป็นผลมาจากค่า R_f และ C_f ของวงจรแปลงไฟสลับ เป็นไนตรง ที่มีค่า $\tau = R_f C_f = 10k \times 50n = 0.5 \mu$ s ซึ่งเวลา 5 เท่าของค่า τ เท่ากับ 2.5 μ s เป็น เวลาที่วงจรต้องใช้ในการเปลี่ยนความถี่เป็นสัญญาณ และจากรูปจะเห็นว่าวงจรสามารถเปลี่ยนได้ในเวลา ไม่ถึง 1 μ s คลื่นด้วย ซึ่งเป็นข้อดีของวงจรนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



a)

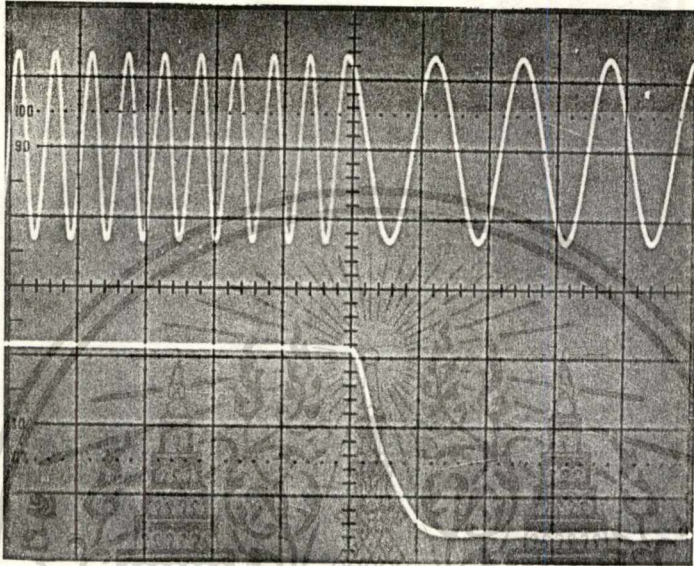


b)

รูปที่ 3.19 ภาพเปรียบเทียบระหว่างสัญญาณที่ป้อนเข้า VCO (บน) กับสัญญาณ V_{out} (ล่าง)

a) เมื่อป้อนสัญญาณสามเหลี่ยมเข้า VCO ได้ความถี่จาก VCO อยู่ในช่วง 200-2kHz, บน: 1V/ช่อง (ปรับ), ล่าง: 0.5V/ช่อง, เวลา: 10ms/ช่อง b) เมื่อป้อนเป็นสัญญาณสี่เหลี่ยม ได้ความถี่จาก VCO ประมาณ 960 กับ 1240Hz, บน: 0.5V/ช่อง (ปรับ), ล่าง: 0.2V/ช่อง, เวลา: 10ms/ช่อง

ไม่ว่ากรณีใดตทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.20 แสดง V_{in} (บน) เปรียบเทียบกับ V_{out} (ล่าง) โดยที่ V_{in} เปลี่ยนความถี่ที่ทันทีทันใดจาก ความถี่ประมาณ 935 Hz ไปยังความถี่ประมาณ 380 Hz, บน: 0.5V/ช่อง, ล่าง: 0.2V/ช่อง, เวลา: 2ms/ช่อง

สรุป เราสามารถสร้างวงจรเปลี่ยนความถี่เป็นได้ทันที ตามหลักการเบื้องต้นรูปที่ 2.1 ได้จริง ซึ่งจากวงจรในบทนี้ วงจรเปลี่ยนความถี่เป็นได้ทันทีที่ได้ จะสามารถใช้งานได้ในช่วงความถี่ที่แคบ โดยมี ความผิดพลาดประมาณ 1%, มีริบเบิลต่ำกว่า 20mV, และใช้เวลาในการเปลี่ยนความถี่เป็นได้ทันทีประมาณ 2.5ms และสามารถเปลี่ยนได้ภายในเวลาไม่ถึง 1 รอบคลื่น

บทที่ 4

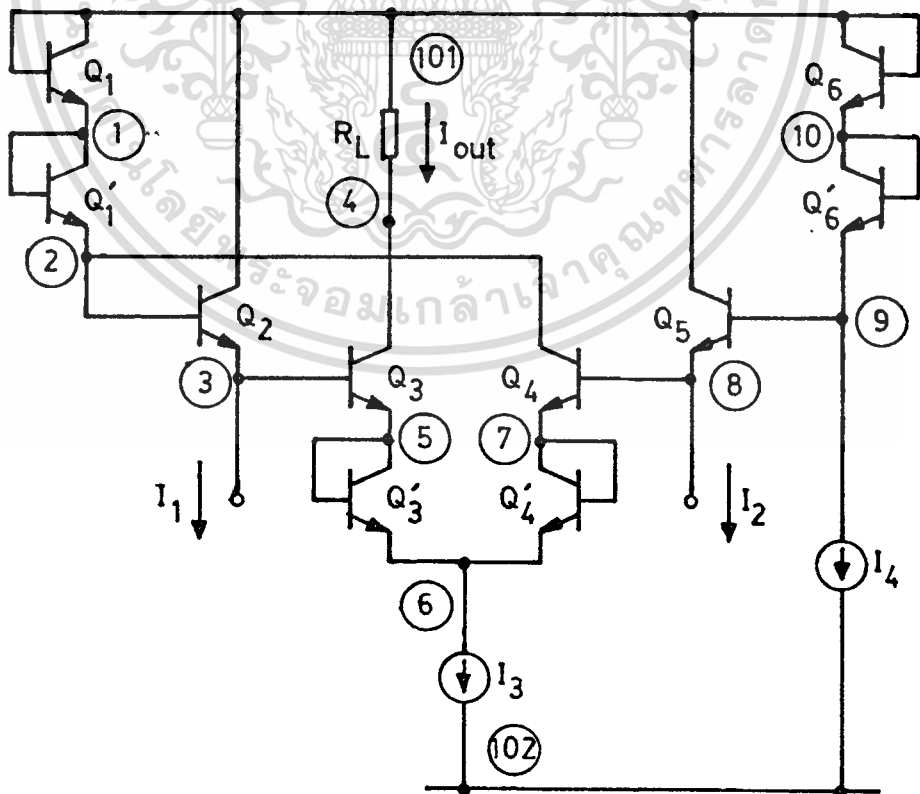
รายละเอียดของวงจรเปลี่ยนความถี่เป็นสัญญาณที่ใช้วงจรถานซึลีนีร์

ในบทที่ 3 ได้แสดงการนำเอาหลักการของวงจรเปลี่ยนความถี่เป็นสัญญาณรูปที่ 2.1 มาสร้างเป็นวงจรจริงโดยใช้อุปกรณ์เป็นหลัก ซึ่งผลที่ได้ก็คือวงจรเปลี่ยนความถี่เป็นสัญญาณจะสามารถใช้งานได้ ย่านไม่กว้างนัก คือได้เพียง 1 ดีเคดเท่านั้น

ในบทนี้จะเป็นการเสนอแนวความคิดใหม่ โดยใช่วงจรถานซึลีนีร์ ขั้ววงจรถานและวงจรถอดรอกที่ 2 เข้าด้วยกัน ซึ่งจะเป็ผลให้วงจรเปลี่ยนความถี่เป็นสัญญาณแบบนี้ สามารถใช้งานได้ย่านกว้างขึ้น เป็น 2 ดีเคด และยังมีข้อดีอื่นอีกคือ ขนาดของวงจรถานเล็กลง และส่วนของวงจรถานซึลีนีร์ นี้จะไม่ขึ้นกับอุณหภูมิด้วยและยังสามารถนำไปสร้างเป็นวงจรรวม(Integrated Circuit) ได้

4.1 หลักการของวงจรถานซึลีนีร์ที่เป็นทั้งวงจรถานและถอดรอกที่ 2

วงจรถานซึลีนีร์เบื้องต้นทำให้ $I_{out} \propto (I_2/I_1)^{1/2}$ อยู่ในรูปที่ 4.1



รูปที่ 4.1 วงจรถานซึลีนีร์เบื้องต้นทำให้ $I_{out} \propto (I_2/I_1)^{1/2}$

จากรูปที่ 4.1 จะได้สมการ

$$V_{BE1} + V_{BE1} + V_{BE2} + V_{BE3} + V_{BE3} = V_{BE6} + V_{BE6} + V_{BE5} + V_{BE4} + V_{BE4} \dots (4.1)$$

ถ้าหากทรานซิสเตอร์ทุกตัวสมนัยกัน โดยที่ $V_{BE1} = V_T \ln I_{E1}/I_S$; I_{E1} เป็นกระแสอิมิตเตอร์ของทรานซิสเตอร์ Q_1 และ I_S เป็นค่ากระแสย้อนกลับอิมิตัว และเมื่อแทนลงในสมการ(4.1)ได้

$$(I_{E1})(I_{E1})(I_{E2})(I_{E3})(I_{E3}) = (I_{E6})(I_{E6})(I_{E5})(I_{E4})(I_{E4}) \dots (4.2)$$

แต่จากรูป จะเห็นว่า $I_{E1} = I_{E1} \cong I_{E4} = I_{E4}$, $I_{E6} = I_{E6}$ และ $I_{E3} = I_{E3}$.

จาก(4.2) ทำให้
$$I_{E3} = I_{E6} (I_{E5}/I_{E2})^{1/2} \dots (4.3)$$

และเมื่อ β ของทรานซิสเตอร์มีค่ามากๆ $I_B \cong 0$ และ $I_C \cong I_E$ แล้วจะได้

$$I_{out} = I_4 (I_2/I_1)^{1/2} \dots (4.4)$$

ซึ่งจะเห็นว่ากระแส I_{out} เป็นค่าออกรากที่2ของผลหารระหว่าง I_2 กับ I_1 คูณด้วยค่าคงที่ I_4 ดังนั้นถ้าให้ I_2 เป็นสัญญาณ $A \sin \omega t$ ที่ผ่านวงจรมอดูเลเตอร์ที่มีค่า time constant เป็น τ_2 จะได้ $I_2 = \left| A \omega \tau_2 \cos \omega t \right|$ และให้ I_1 เป็นสัญญาณ ที่ผ่านวงจรมอดูเลเตอร์ ที่มีค่า time constant เป็น τ_1 จะได้ $I_1 = \left| (-A/\omega \tau_1) \cos \omega t \right|$ แทนค่า I_2 และ I_1 ลงในสมการ (4.4) จะได้

$$I_{out} = I_4 \tau \omega \dots (4.5)$$

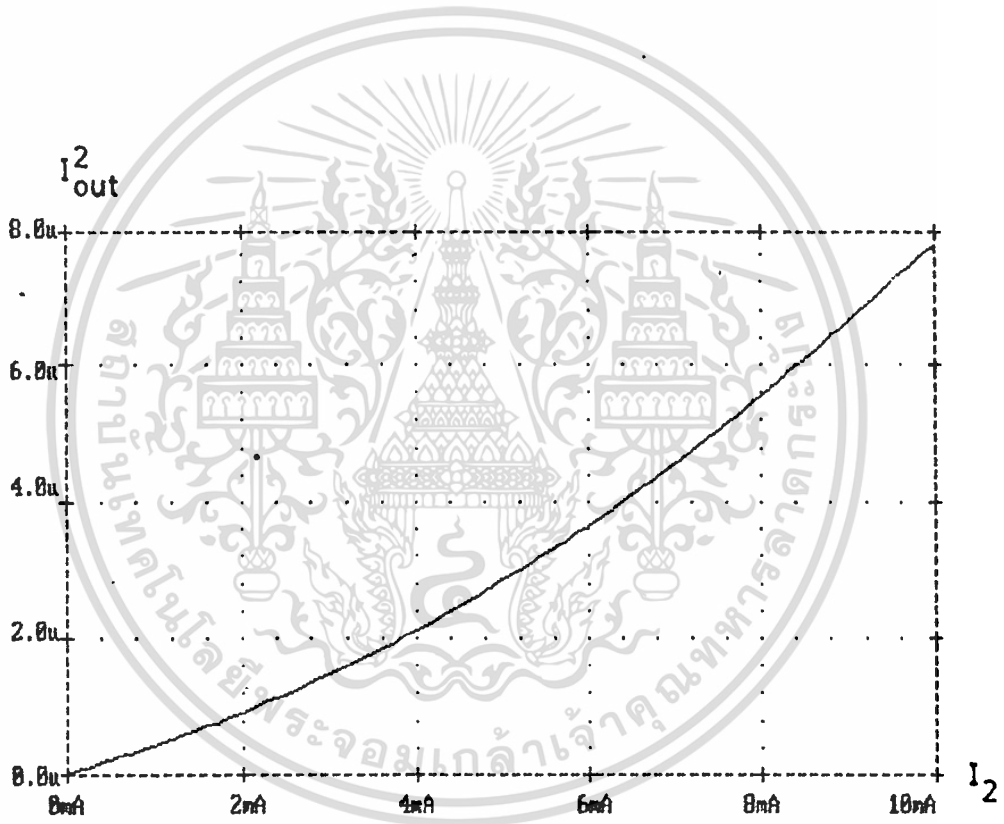
โดยที่ $\tau = (\tau_2 \tau_1)^{1/2}$ และ $\omega = 2\pi f$

จากสมการ(4.5)จะเห็นว่ากระแสเอาท์พุทที่ได้ จะมีค่าเท่ากับค่าคงที่ $I_4 \tau 2\pi$ คูณกับความถี่ นั่นคือจะได้สัญญาณเอาท์พุทที่แปรตามความถี่อินพุทออกมา

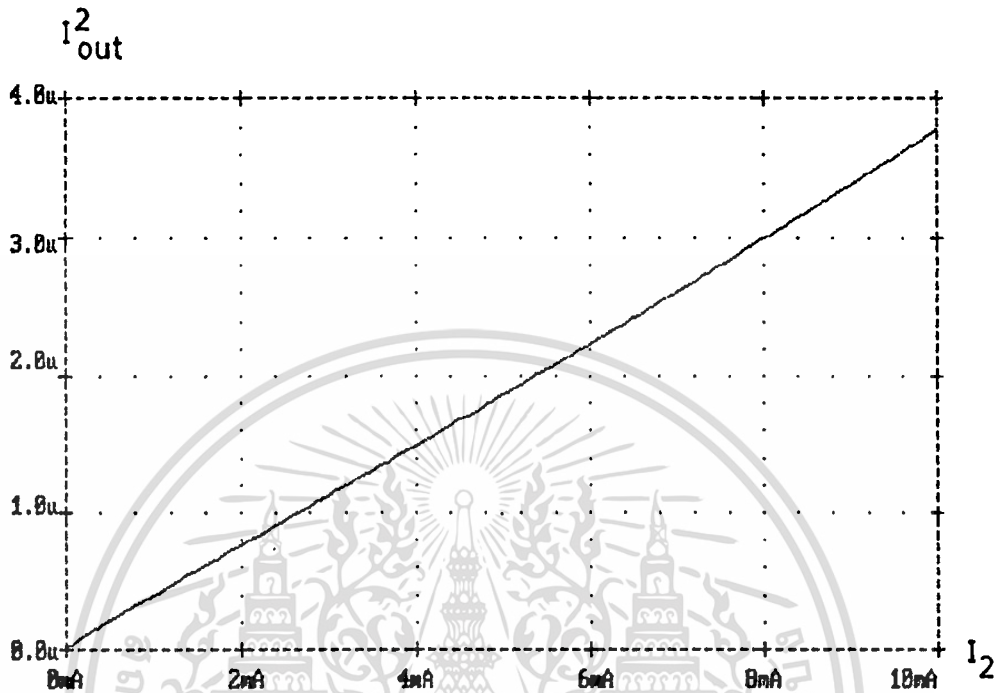
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองเลียนแบบวงจรโดยใช้โปรแกรม PSpice โดยป้อน $I_1=100\mu\text{A}$ คงที่ และ เพิ่ม I_2 จาก 0 ถึง 10mA ถ้า β ของทรานซิสเตอร์ทุกตัว = 100 , จะได้กราฟของ $(I_{out})^2$ เทียบกับ I_2 ไม่เป็นเชิงเส้น เมื่อ I_2 มีค่ามากๆ ดังรูปที่ 4.2 ซึ่งเกิดจากผลของกระแส I_B ของ Q_2

จึงเปลี่ยน Q_2, Q_3 ให้มี $\beta=500$ ผลการเลียนแบบวงจรได้ดังรูปที่ 4.3 จะเห็นว่ากราฟ $(I_{out})^2$ เทียบกับ I_2 มีความเป็นเชิงเส้นดีกว่ารูปที่ 4.2 ดังนั้นในวงจรจริงจึงใช้ Q_2, Q_3 เป็น transistor match เบอร์ LM394 $\beta=500$ ส่วนทรานซิสเตอร์ตัวอื่นๆใช้เบอร์ LM3046 $\beta=100$



รูปที่ 4.2 ผลการเลียนแบบวงจรรูปที่ 4.1 โดยใช้โปรแกรม PSpice เป็นกราฟระหว่าง $(I_{out})^2$ กับ I_2 เมื่อทรานซิสเตอร์ทุกตัวมี $\beta=100$



รูปที่ 4.3 ผลการเขียนแบบวงจรรูปที่ 4.1 โดยใช้โปรแกรม PSpice เป็นกราฟระหว่าง $(I_{out})^2$ กับ I_2 เมื่อทรานซิสเตอร์ Q_2 และ Q_3 มี $\beta=500$

โปรแกรมสำหรับทดลองเขียนแบบวงจรที่ได้ผลเป็นดังรูปที่ 4.2 มีดังนี้

A TRANSLINEAR DIVIDER- AND SQUARE-ROOTER CIRCUIT

.OPT ACCT LIST NODE OPTS NOPAGE RELTOL=.001

.WIDTH OUT=80

.TEMP 27

.DC I2 0U 10MA 100UA

VCC 101 0 0V

VEE 102 0 -15V

Q1 101 101 1 N

Q1D 1 1 2 N

Q2 101 2 3 N

Q3 101 3 5 N

Q3D 5 5 6 N
 Q4D 7 7 6 N
 Q4 2 8 7 N
 Q5 101 9 8 N
 Q6D 10 10 9 N
 Q6 101 101 10 N
 RL 101 4 1K
 I1 3 102 100UA
 I2 8 102
 I3 6 102 3MA
 I4 9 102 200UA

.MODEL N NPN (BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF CJE=3PF VA=50)

.MODEL N1 NPN (BF=500 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF CJE=3PF VA=50)

.PROBE

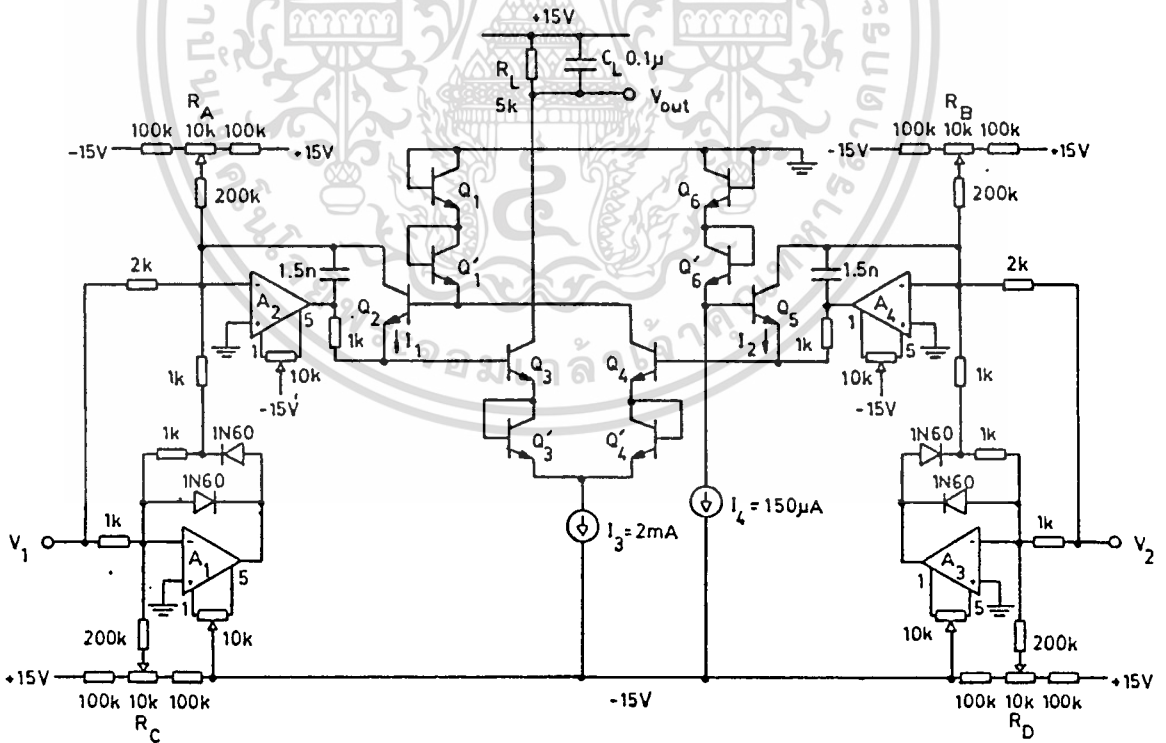
.END

สำหรับการเขียนแบบวงจรที่ได้ผลดังรูปที่ 4.3 ก็เพียงแต่เปลี่ยนบรรทัดของ Q_2 และ Q_5 จาก
 Q_2 101 2 3 N เป็น Q_2 101 2 3 N1 และ Q_5 101 9 8 N เป็น Q_5 101 9 8 N1

4.2 รายละเอียดของวงจรที่ใช้งานจริง

4.2.1 ส่วนของวงจรหารและถอดรากที่ 2

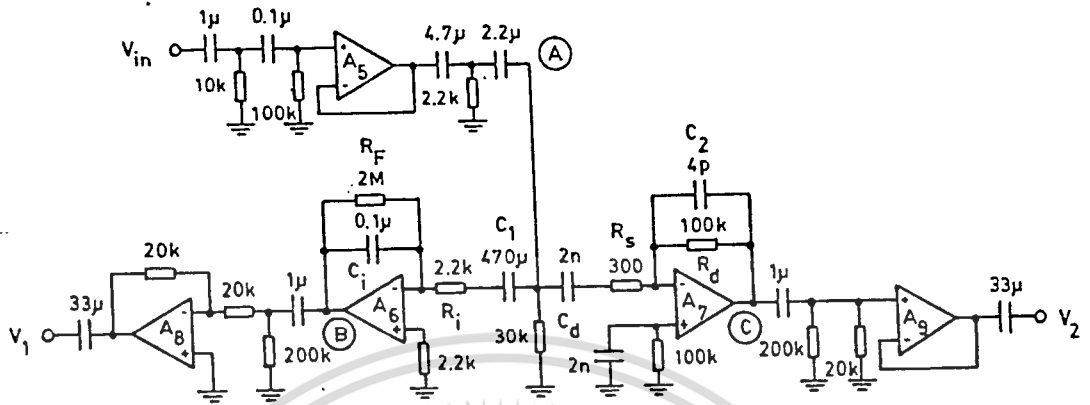
จากหลักการในรูปที่ 4.1 สามารถเขียนเป็นวงจรจริงในรูปที่ 4.4 มีการเพิ่มส่วนที่เปลี่ยนศักดาไฟสถับให้กลายเป็นกระแสไฟตรงป้อนเข้า Q_2 และ Q_5 ซึ่งประกอบด้วย ทรานซิสเตอร์ (OP-AMP) A_1 - A_4 โดย A_1 กับ A_2 เป็นวงจรเรียงกระแสแบบครึ่งคลื่น (Half wave rectifier) และ A_3 กับ A_4 เป็นวงจรวาง (summing amplifier) เพื่อให้ได้สัญญาณกระแสไฟตรงแบบเต็มคลื่น (full wave) ป้อนเข้า Q_2 และ Q_5



รูปที่ 4.4 วงจรหารและถอดรากที่ 2 ที่ใช้งานจริง

เอกสารนี้เป็นเอกสารที่เผยแพร่โดยคณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี (KMITD) โดยไม่หวังกำไรใดทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 ส่วนของวงจรคิฟเฟอเรนทิเอเตอร์และอินทิเกรเตอร์



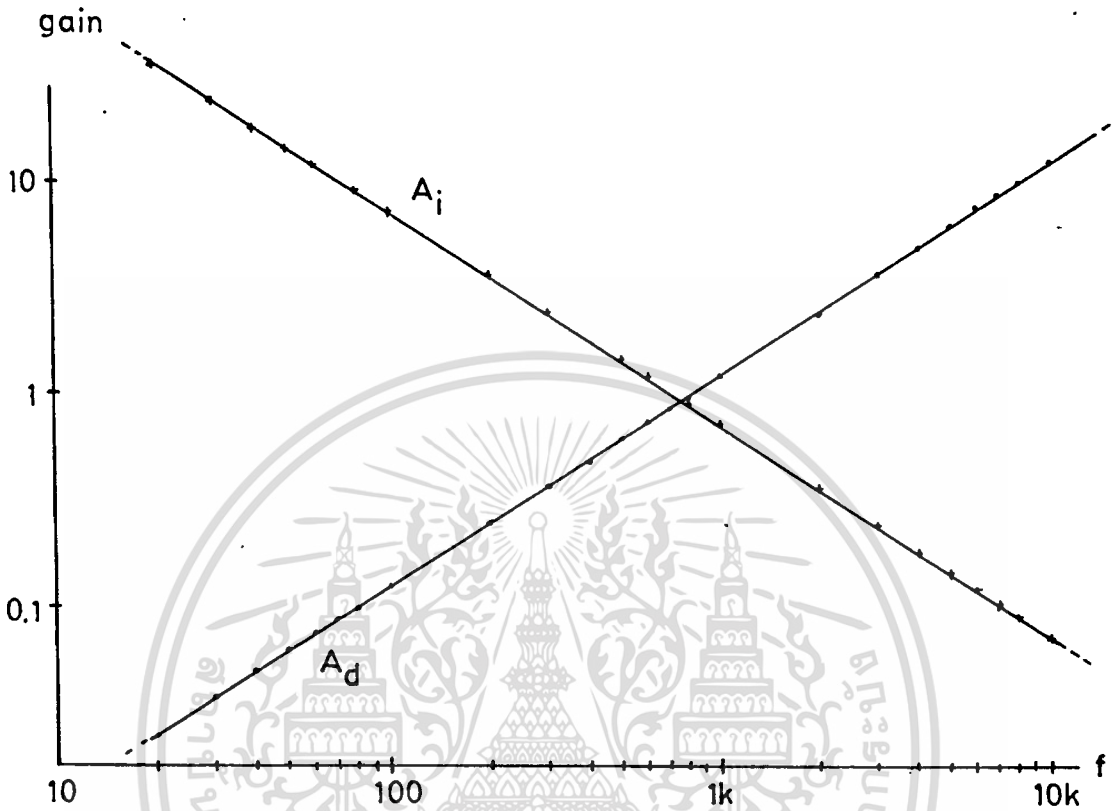
รูปที่ 4.5 วงจรคิฟเฟอเรนทิเอเตอร์ และอินทิเกรเตอร์ที่ใช้ทำงาน

ส่วนของวงจรคิฟเฟอเรนทิเอเตอร์และอินทิเกรเตอร์นี้เป็นดังรูปที่ 4.5 โดยในบทความนี้จะออกแบบให้ใช้งานในย่านความถี่ 50-5kHz เมื่อป้อนสัญญาณ $V_{in} = 0.8 V_p$ จะได้สัญญาณเอาต์พุตจากวงจรรีโตนทิเกรเตอร์เป็น $V_1 = 10 V_p$ ที่ความถี่ 50 Hz ซึ่งจะทำให้ที่ความถี่ 5 kHz ได้ $V_1 = 0.1 V_p$ ซึ่งเป็นค่าต่ำสุดสำหรับสัญญาณเอาต์พุตจากวงจรรีโตนทิเกรเตอร์นี้ ที่สามารถจะทำได้ ทั้งนี้เพื่อให้ V_1 เปลี่ยนเป็นกระแสป้อนเข้าสู่ Q_2 ในรูปที่ 4.4 ได้มากที่สุด เพื่อให้ Q_2 สามารถทำงานได้ดี โดยไม่เกิดการหน่วงเวลา (delay) ของสัญญาณออกไป

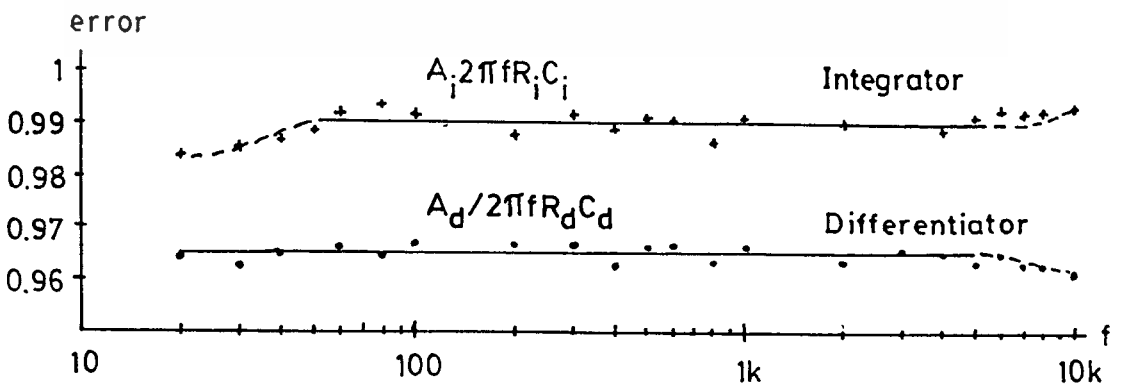
ส่วนวงจรคิฟเฟอเรนทิเอเตอร์ จะให้สัญญาณออก $V_2 = 50 mV_p$ ที่ความถี่ 50 Hz และ $V_2 = 5 V_p$ ที่ความถี่ 5 kHz สาเหตุที่ไม่ออกแบบให้ $V_2 = 10 V_p$ ก็เพราะต้องการลดความแตกต่างของสัญญาณ V_1 กับ V_2 เนื่องจากในรูปที่ 4.3 จะเห็นว่าถ้าตัวตั้ง (I_2) มีค่ามากกว่าตัวหาร (I_1) ไปมากๆ แล้ว จะได้กราฟที่ไม่เป็นเชิงเส้น และจากรูปที่ 4.5 นี้ ออปแอมป์ A_5, A_6, A_7 ทำหน้าที่วงจรกรองความถี่สูงผ่าน โดยที่ A_6 จะให้สัญญาณกลับเฟสด้วย เพื่อให้ V_1 กับ V_2 มีเฟสตรงกัน

A_6 เป็นวงจรรีโตนทิเกรเตอร์, A_7 เป็นวงจรคิฟเฟอเรนทิเอเตอร์ ซึ่งถ้ามองอินพุตเป็นจุด A และเอาต์พุตเป็นจุด B และ C แล้ว วัดสัญญาณที่ได้ จะได้ $A_d = V_C / V_A$ และ $A_i = V_B / V_A$ นำเอาค่า A_d และ A_i ที่ได้มาพล็อตกราฟเปรียบเทียบกับความถี่ได้ดังรูปที่ 4.6 และเช่นเดียวกับที่กล่าวไว้ในบทที่ 3.3.2 จากทฤษฎี $A_d = 2\pi f R_d C_d$ ความผิดพลาดทางขนาดของอัตราขยายของวงจรคิฟเฟอเรนทิเอเตอร์ที่ผิดไปจากทฤษฎี สามารถทำได้โดยนำเอา A_d มาหารด้วย $2\pi f R_d C_d$ และทำนองเดียวกันความผิดพลาดของวงจรรีโตนทิเกรเตอร์ก็จะสามารถทำได้โดยนำเอา A_i มาหารด้วย $1/2\pi f R_i C_i$ เช่นกัน ซึ่งได้แสดงผลความผิดพลาดของทั้งวงจรไว้ในรูปที่ 4.7 แล้ว จะเห็นว่าในช่วงความถี่ 50-5kHz นี้ วงจรทั้ง 2 ยังมีความ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 แสดงผลตอบสนองความถี่ (frequency response) ของวงจรคัพเพอเรทีแอดอร์ และ อินทิเกรเตอร์ ที่ใช้งาน ตามรูปที่ 4.5



รูปที่ 4.7 แสดงความผิดพลาด ของวงจรคัพเพอเรทีแอดอร์ และอินทิเกรเตอร์ ที่ผิดไปจากทฤษฎี
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การปรับแต่งวงจร

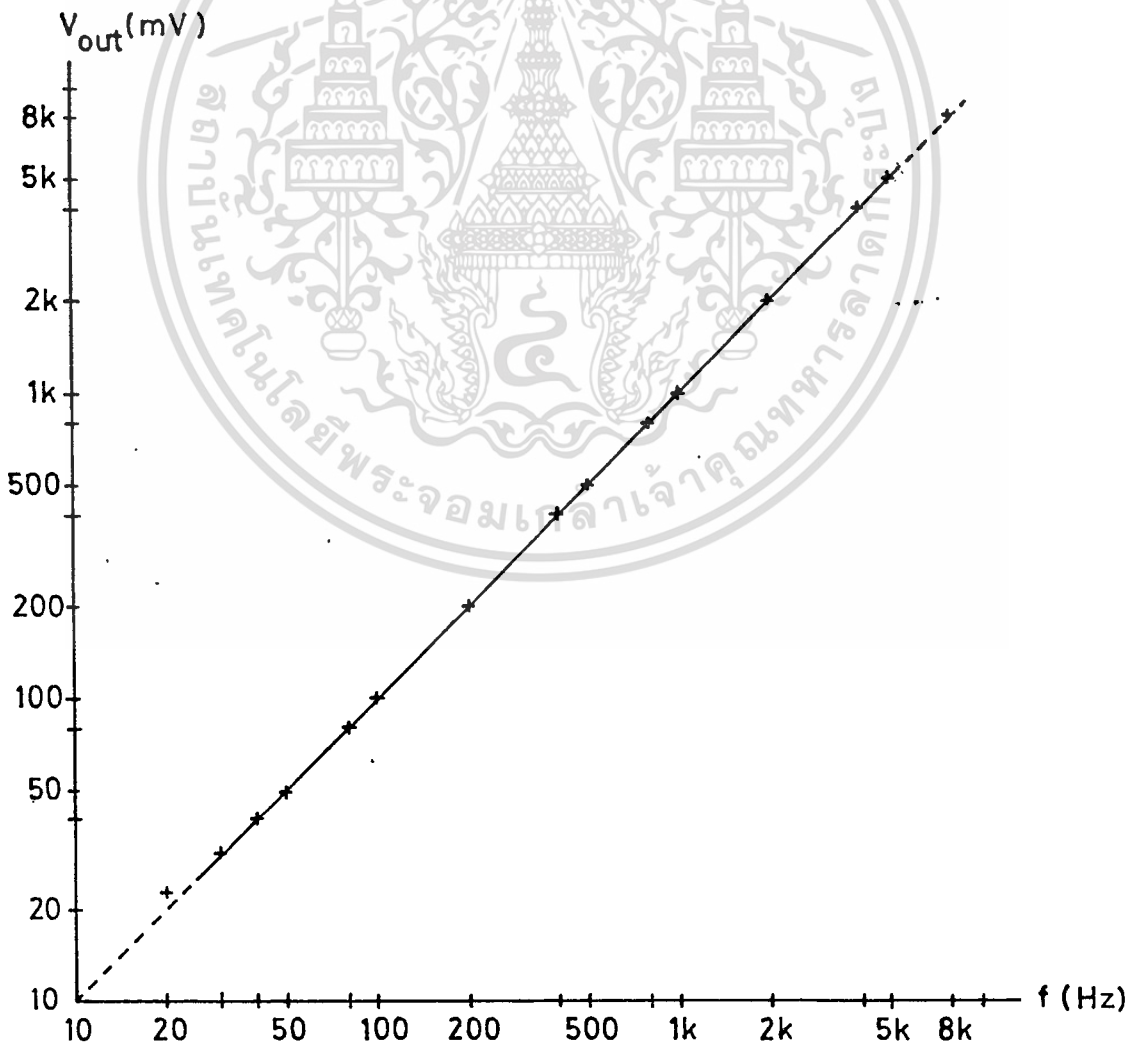
เมื่อนำเอาวงจรคิฟเพื่อเรกอิเอเตอร์และอินทิเกรเตอร์รูปที่ 4.5 มาต่อกับวงจรหารและถอดราก็ที่ 2 รูปที่ 4.4 สร้างเป็นวงจรเปลี่ยนความถี่เป็นสัปดาห์ขึ้นมาแล้ว ต้องมีการปรับแต่งวงจรเพื่อให้วงจรทำงานได้ถูกต้อง จุดสำคัญของวงจรอยู่ที่การปรับแต่งค่าออฟเซต (off set) ของออปแอมป์ทุกตัวให้มีค่าน้อยที่สุด โดยการปรับ VR $10k\Omega$ ที่ขา 1 กับขา 5 ของออปแอมป์ทุกตัวให้สัปดาห์ที่ขา 2 (ขา inverting) ให้เท่ากับ 0 V จริงๆ โดยให้ผิดพลาดได้ไม่เกิน 0.1 mV ส่วน R_c และ R_D จะใช้ปรับให้ระดับสัญญาณเรียงกระแสแบบครึ่งคลื่นมีค่าที่ถูกต้อง เมื่อสัญญาณอินพุตมีขนาดเล็กๆ (50mV) เพื่อทำให้กระแสสัญญาณเรียงกระแสแบบเต็มคลื่นที่ได้ มีขนาดเท่ากันสม่ำเสมอ

R_A , R_B จะเป็นตัวปรับให้วงจรทำงานได้เป็นเชิงเส้น เมื่อเทียบกับความถี่ โดยปรับตามขั้นตอนต่อไป

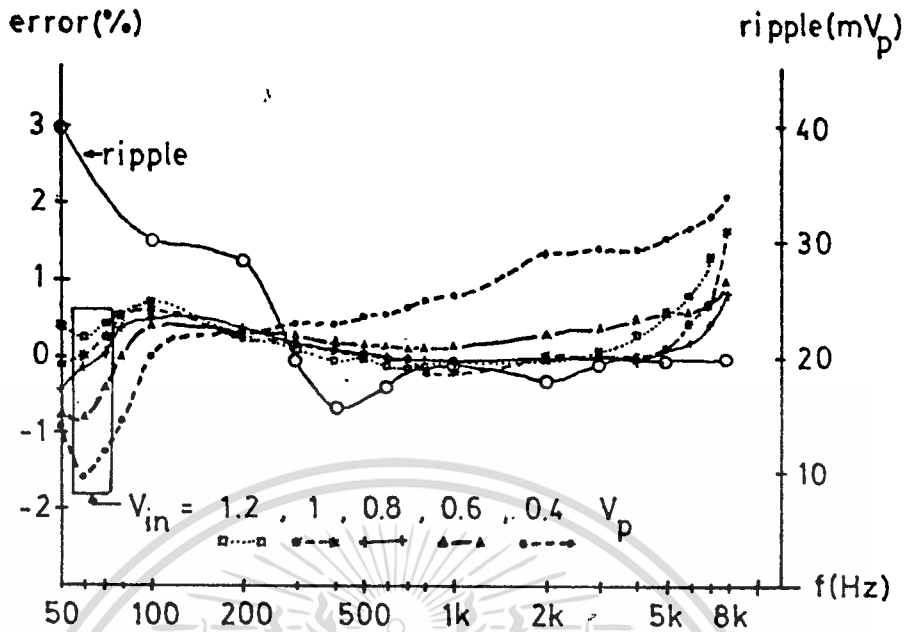
- 1 บ้อน $V_{in} = 0.8 V_{pp}$ ความถี่ 500 Hz ปรับกระแส I_A ให้ได้ $V_{out} = 500 mV$
- 2 บ้อน $V_{in} = 0.8 V_{pp}$ ความถี่ 50 Hz ปรับ R_B ให้ได้ $V_{out} = 50 mV$
- 3 บ้อน $V_{in} = 0.8 V_{pp}$ ความถี่ 5 kHz ปรับ R_A ให้ได้ $V_{out} = 5 V$
- 4 กลับไปทำขั้นตอนแรกใหม่ จนกว่าจะได้ค่าผิดพลาดทั้ง 3 ความถี่ น้อยที่สุด

4.4 ผลการทดลอง

เมื่อได้ทำการต่อวงจรเปลี่ยนความถี่เป็นสีกคา โดยการนำเอาวงจรรูปที่ 4.5 มาต่อกับวงจรรูปที่ 4.4 แล้วทำการทดลองป้อนสัญญาณอินพุต V_{in} ด้วยความถี่คลื่นไซน์ความถี่ต่างๆ แล้ววัดค่าสัญญาณ V_{out} ออกมา ทำการพล็อตกราฟระหว่าง V_{out} กับความถี่อินพุต ได้เป็นกราฟแสดงอยู่ในรูปที่ 4.8 ซึ่งเป็นการแสดงให้เห็นว่าสัญญาณ V_{out} ที่ได้แปรตามความถี่ของสัญญาณ V_{in} ได้ดีมาก ในรูปนี้ใช้สัญญาณ $V_{in} = 0.8 V_p$ แต่ว่าวงจรนี้เมื่อขนาดของสัญญาณเข้าเปลี่ยนไป จะทำให้ V_{out} ที่ได้มีค่าเปลี่ยนแปลงไปบ้าง ซึ่งค่าผิดพลาดเป็นเปอร์เซ็นต์ของสัญญาณ V_{out} พร้อมกับบริบเบิลของวงจร แสดงในรูปที่ 4.9 ซึ่งแสดงให้เห็นว่าเมื่อป้อน V_{in} อยู่ในช่วง $0.6 - 1V_p$ และใช้งานในย่านความถี่ $50 - 5kHz$ วงจรจะมีความผิดพลาดน้อยกว่า 1% แต่ถ้า V_{in} อยู่ในช่วง $0.4 - 1.2V_p$ แล้ว ความผิดพลาดจะเพิ่มขึ้นอีกเป็นไม่เกิน 2% ส่วนบริบเบิลนั้นจะมีค่า $40mV$ ที่ความถี่ $50kHz$ และจะลดลงเรื่อยๆ เมื่อความถี่สูงขึ้นเป็นประมาณ $20mV$

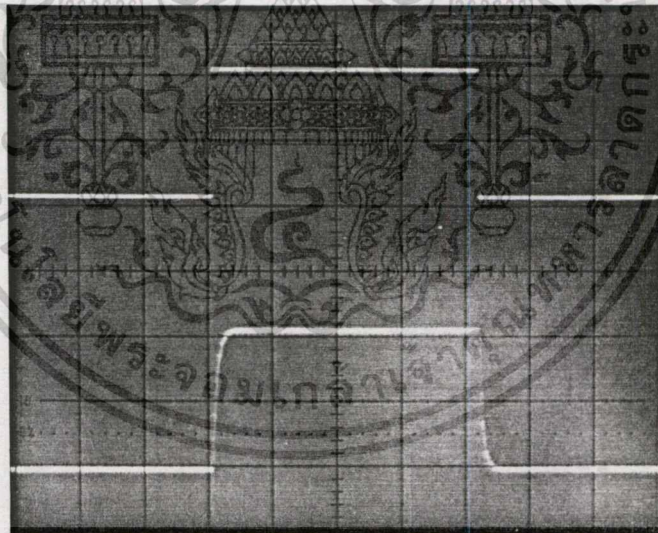
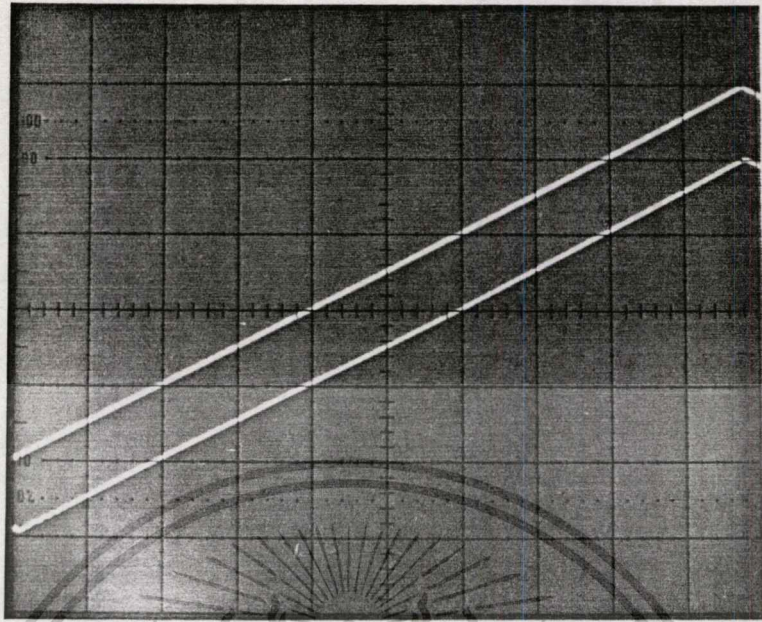


เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 4.8 กราฟ V_{out} กับ ความถี่ เมื่อป้อน $V_{in} = 0.8 V_p$ โดยชนด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 แสดงเปอร์เซ็นต์ความผิดพลาดของ V_{out} เมื่อ V_{in} มีค่าต่างกัน รวมทั้งรูปเบื้อของวงจร

การตอบสนองของวงจรเมื่อความถี่เปลี่ยนแปลงไป ทดสอบโดยใช้ สัญญาณ สามเหลี่ยม และ สี่เหลี่ยม ป้อนเข้าสู่วงจร VCO (voltage controlled oscillator) เพื่อให้เกิดการเปลี่ยนแปลงความถี่ตามสัญญาณที่ป้อนเข้า เป็นลักษณะของคลื่น F.M. (frequency modulation) แล้วป้อนเป็น V_{in} ของวงจรเปลี่ยนความถี่เป็นสัญญาณนี้ ได้รูปสัญญาณเปรียบเทียบระหว่าง สัญญาณที่ป้อนเข้า VCO กับ สัญญาณออก V_{out} เป็นดังรูปที่ 4.10 ซึ่งรูปที่ 4.10a) แสดงผลตอบสนองของวงจรต่อความถี่ V_{in} ที่เปลี่ยนแปลงไปในย่านการใช้งานของวงจร มีความถี่ 50-5kHz แปรตามสัญญาณสามเหลี่ยมที่ป้อนเข้า VCO ซึ่งจะเห็นว่า V_{out} ของวงจรแปรตามสัญญาณที่ป้อนเข้า VCO ได้ดีมาก ส่วนรูปที่ 4.10b) นั้น แสดงถึงการตอบสนองของวงจรต่อการเปลี่ยนแปลงของความถี่ V_{in} อย่างทันทีทันใด โดยแสดงการเปรียบเทียบสัญญาณป้อนเข้า VCO ซึ่งเป็นสัญญาณสี่เหลี่ยม กับสัญญาณ V_{out} จะเห็นว่า V_{out} ที่ได้มีการตอบสนองตามสัญญาณป้อนเข้า VCO ได้รวดเร็ว โดยใช้เวลาในการเปลี่ยนระดับของสัญญาณประมาณ 2.5ms



b)

รูปที่ 4.10 ภาพถ่ายเปรียบเทียบระหว่างสัญญาณที่ป้อนเข้า VCO (บน) กับสัญญาณออกของวงจร V_{out} (ล่าง)

a) สัญญาณสามเหลี่ยม ป้อนเข้า VCO ได้ความถี่ของสัญญาณออกจาก VCO ประมาณ ในย่าน 50-5 kHz นำไปผ่านวงจรเปลี่ยนความถี่เป็นคิกคาได้สัญญาณ V_{out} ออกมาจะเห็นว่าแปรตามกันเป็นเชิงเส้นดีมาก
บน: 0.2V/ช่อง (ปรับ), ล่าง: 1V/ช่อง, เวลา: 20ms/ช่อง

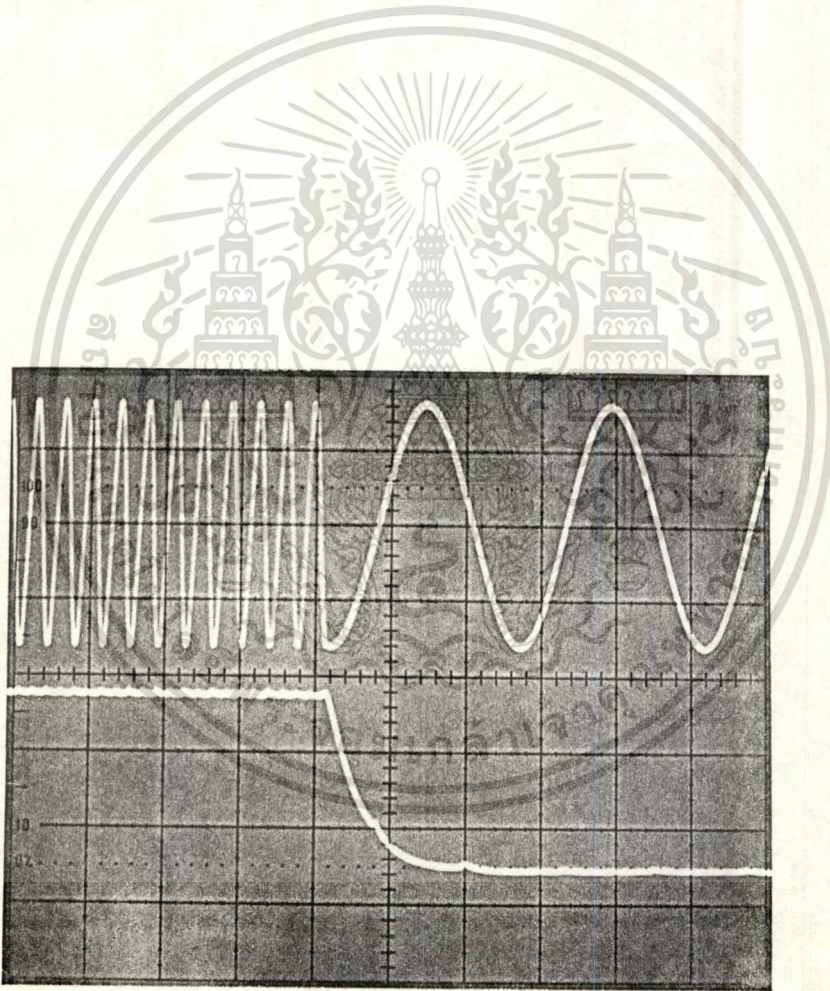
b) สัญญาณสี่เหลี่ยม ได้ความถี่จาก VCO ประมาณ 890 กับ 1310 Hz

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น ไม่สามารถนำออกจำหน่ายหรือทำซ้ำโดยไม่ได้รับอนุญาต

ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนรูปที่ 4.11 แสดงถึงสัญญาณที่ออกมาจาก VCO ซึ่งก็คือ V_{in} ของวงจรนั่นเอง เปรียบเทียบกับสัญญาณ V_{out} ของวงจร เมื่อ V_{in} มีการเปลี่ยนแปลงความถี่อย่างทันทีทันใด จะเห็นว่าเวลาที่ใช้ในการเปลี่ยนความถี่เป็นเสี้ยวค่านี้นั้นประมาณ 2.5ms เนื่องจากค่า $R_L = 5k\Omega$ และ $C_L = 0.1\mu F$ เวลา 5 เท่าของ $R_L C_L = 5 \times 5k \times 0.1\mu = 2.5ms$

และในภาพนี้แสดงให้เห็นถึงความเร็วในการเปลี่ยนความถี่เป็นเสี้ยวค่านี้นั้นสามารถทำได้ภายในเวลาไม่ถึงครึ่งลูกคลื่น ซึ่งเป็นข้อดีของวงจรนี้



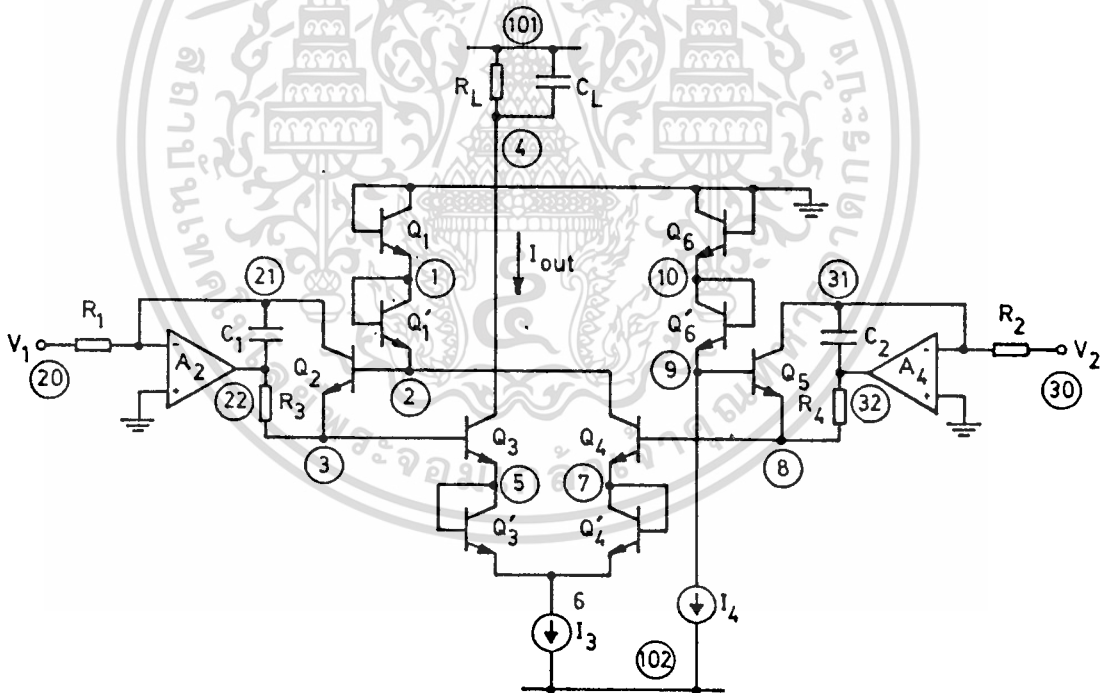
รูปที่ 4.11 เปรียบเทียบสัญญาณ V_{in} กับสัญญาณ V_{out} ของวงจร เมื่อ V_{in} มีการเปลี่ยนแปลงความถี่อย่างทันทีทันใด แสดงให้เห็นความรวดเร็ว ในการตอบสนองของวงจร
 บน: 0.5V/ช่อง, ล่าง: 0.5V/ช่อง, เวลา: 2ms/ช่อง

4.5 วิเคราะห์ความผิดพลาดของวงจร

จากรูปที่ 4.9 ซึ่งแสดงถึงเปอร์เซ็นต์ความผิดพลาดของวงจรเปลี่ยนความถี่เป็นสัญญาณ เราจะมาวิเคราะห์วงจรดูว่า จะสามารถลดค่าความผิดพลาดนี้ลงมาได้หรือไม่

4.5.1 วิเคราะห์ความผิดพลาดของวงจรทรานซิสเตอร์

จากรูปที่ 4.4 ซึ่งเป็นวงจรหารและถอดรากที่ 2 ที่ใช้งานจริง ถ้าต้องการป้อนอินพุทเป็นไฟตรงอย่างเดียวนั้น เราจะสามารถเขียนวงจรใหม่ได้ดังรูปที่ 4.12 เพื่อใช้สำหรับทดลองเขียนแบบวงจรโดยโปรแกรม PSpice



รูปที่ 4.12 รูปวงจรหารและถอดรากที่ 2 เพื่อใช้ในการทดลองเขียนแบบวงจร

สำหรับโปรแกรม เมื่อใช้ A_2, A_4 เป็นออปแอมป์ LF351; Q_2 กับ Q_6 เป็น LM394; Q อื่นๆ เป็น LM3046; $R_1 = R_2 = 2\text{k}\Omega$, $R_3 = R_4 = 1\text{k}\Omega$, $C_1 = C_2 = 1.5\text{nF}$, $R_L = 5\text{k}\Omega$, $C_L = 0.1\mu\text{F}$; $I_3 = 2\text{mA}$, $I_4 = 150\mu\text{A}$ ซึ่งก็คือเป็นไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองเล็บบางวงจรที่ใช้งานตามรูปที่ 4.4 นั้นเอง โดยป้อน $V_1=0.1-10V$ เพิ่มค่าทีละ $0.9V$ และ ป้อน $V_2=0.05-5V$ เพิ่มค่าทีละ $0.45V$ มีรายละเอียดของโปรแกรมเป็นดังนี้

TRANSLINEAR (FOR D.C. SIMULATION)

.OPT ACCT LIST NODE OPTS NOPAGE RELTOL=.001

.WIDTH OUT=80

.TEMP 27

.DC V1 0.1V 10V .9V V2 .05V 5V 0.45V

VCC 101 0 15V

VEE 102 0 -15V

V1 20 0

V2 30 0

R1 20 21 2K

R3 3 22 1K

C1 22 21 1.5N

X1 0 21 101 102 22 LF351

R2 30 31 2K

R4 8 32 1K

C2 32 31 1.5N

X2 0 31 101 102 32 LF351

*

* LF351 operational amplifier "macromodel" subcircuit

* created using Parts: Version 1.02 - August 1986

*

* connections: non-inverting input

* : inverting input

* : : positive power supply

* : : : negative power supply

* : : : : output

* : : : : :

.SUBCKT LF351 1 2 3 4 5

*
 C1 11 12 2.887E-12
 C2 6 7 10.00E-12
 CSS 10 99 769.2E-15
 DC 5 53 DX
 DE 54 5 DX
 DLP 90 91 DX
 DLN 92 90 DX
 DP 4 3 DX
 EGND 99 0 POLY(2) 3 0 4 0 0 .5 .5
 FB 7 99 POLY(5) VB VC VE VLP VLN 0 16.13E6 -20E6 20E6 20E6 -20E6
 GA 6 0 11 12 251.4E-6
 GCM 0 6 10 99 2.514E-9
 ISS 3 10 DC 140.0E-6
 HLIM 90 0 VLIM 1K
 J1 11 2 10 JX
 J2 12 1 10 JX
 R2 6 9 100.0E3
 RD1 4 11 3.978E3
 RD2 4 12 3.978E3
 RO1 8 5 1
 RO2 7 99 74
 RP 3 4 1.815E3
 RSS 10 99 1.429E6
 VB 9 .0 DC 0
 VC 3 53 DC 2
 VE 54 4 DC 2
 VLIM 7 8 DC 0
 VLP 91 0 DC 17
 VLN 0 92 DC 17

.MODEL DX D (IS=800.0E-18)

.MODEL JX PJF (IS=25.00E-12, BETA=902.6E-6 VTO=-1

*

.ENDS

Q1 0 0 1 LM3046

Q1D 1 1 2 LM3046

Q2 21 2 3 LM394

Q3 4 3 5 LM3046

Q3D 5 5 6 LM3046

Q4D 7 7 6 LM3046

Q4 2 8 7 LM3046

Q5 31 9 8 LM394

Q6D 10 10 9 LM3046

Q6 0 0 10 LM3046

RL 101 4 5K

CL 101 4 .1U

I3 6 102 2000UA

I4 9 102 150UA

*

* LM3046 model created using Parts: Version 1.02 - August 1986

.MODEL LM3046 NPN(IS=26.85F XTI=3 EG=1.11 VAF=61.8 BF=200.2 NE=1.311

+ ISE=42.09F IKF=33.46M XTB=1.5 BR=2.228M NC=2 ISC=0 IKR=0 RC=0 CJC=991.8F

+ VJC=.75 MJC=.3333 FC=.5 CJE=1.026P VJE=.75 MJE=.3333 TR=10N TF=262.2P

+ ITF=0 VTF=0 XTF=0)

*

* LM394 model created using Parts: Version 1.02 - August 1986

.MODEL LM394 NPN(IS=65.2F XTI=3 EG=1.11 VAF=106.8 BF=761.6 NE=1.513

+ ISE=65.2F IKF=.2533 XTB=1.5 BR=53.37M NC=2 ISC=0 IKR=0 RC=0 CJC=37.88P

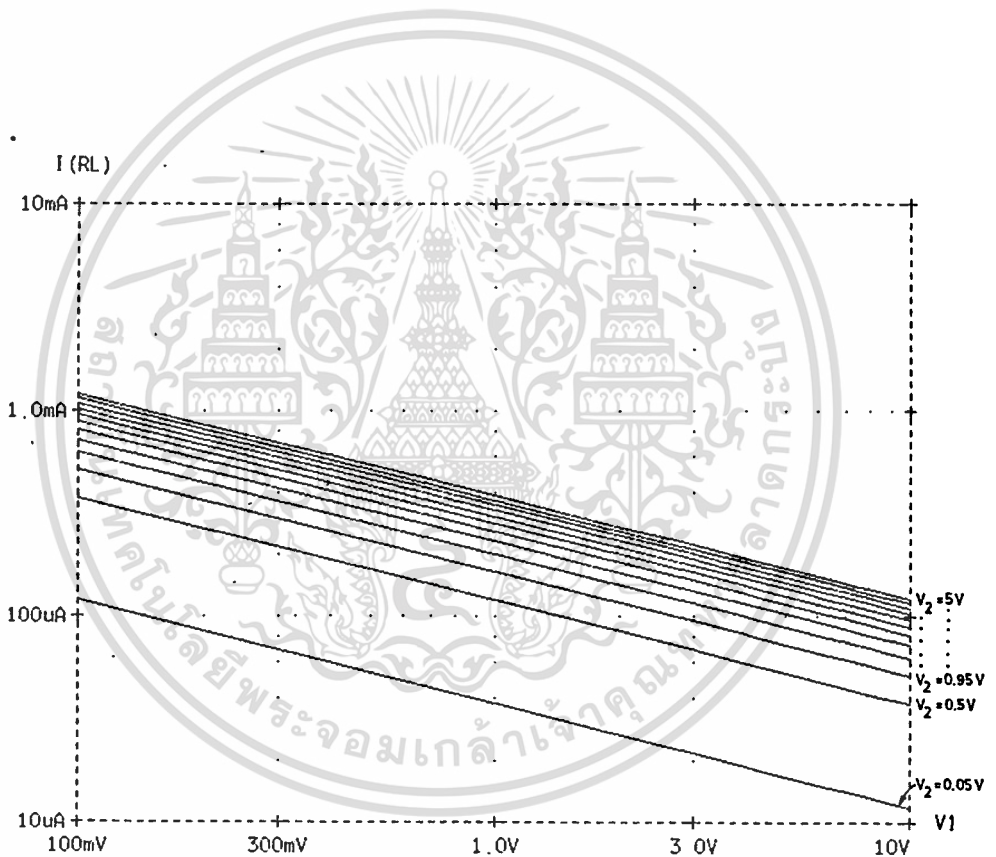
+ VJC=.75 MJC=.3333 FC=.5 CJE=55.72P VJE=.75 MJE=.3333 TR=10N TF=432.7P

+ ITF=0 VTF=0 XTF=0)

PROBE

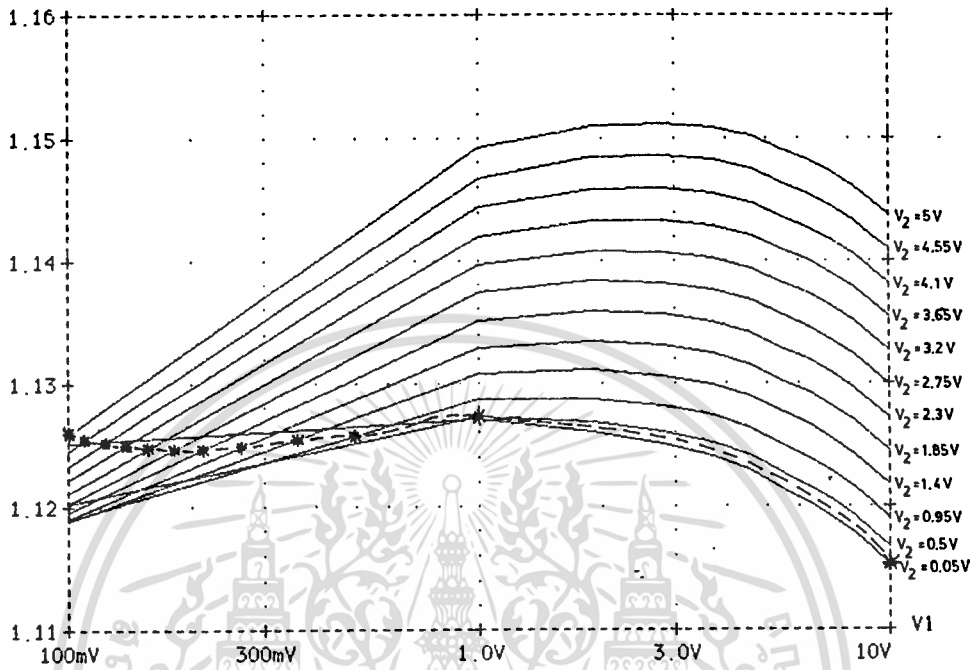
END

ผลการทดลองเขียนแบบวงจรถามโปรแกรมข้างต้นโดยแสดง I_{out} ที่ V_1 และ V_2 ค่าต่างๆ เป็นดังรูปที่ 4.13 และจากทฤษฎี $I_{out} = I_4 (I_2 / I_1)^{1/2}$ หรือ $I_{RL} = I_4 (I_{C5} / I_{C2})^{1/2}$ ถ้านำเอา I_{RL} ทารด้วย $I_4 (I_{C5} / I_{C2})^{1/2}$ ก็จะทำให้เกิดความผิดพลาดที่ไม่ตรงกับทฤษฎีขึ้น ดังรูปที่ 4.14



รูปที่ 4.13 แสดง I_{out} ที่ได้จากการทดลองเขียนแบบวงจรรูปที่ 4.12, ที่ใช้อุปกรณ์เหมือนรูปที่ 4.4 เปรียบเทียบกับ V_1 ที่ V_2 ค่าต่างๆ โดยเปลี่ยนค่า V_2 จาก 0.05V ถึง 5V เพิ่มค่าทีละ 0.45V

$$I(RL) * \text{SQRT}(IC(O2)/IC(O5))/I(14)$$



รูปที่ 4.14 แสดงค่าความผิดพลาดไปจากทฤษฎีของวงจรรูปที่ 4.12, ที่ใช้โปรแกรมเหมือนรูปที่ 4.4

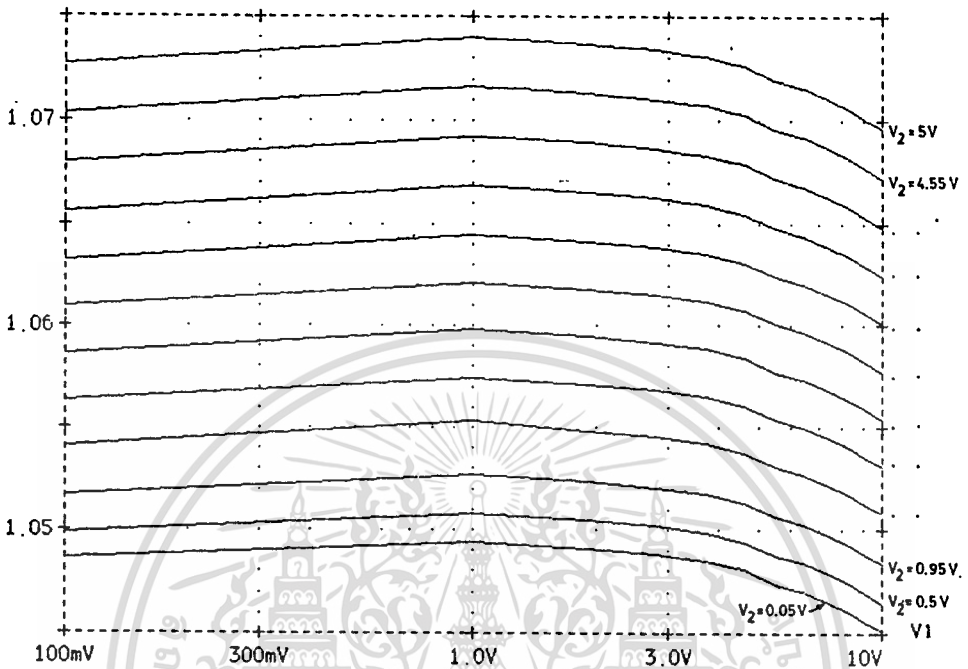
จากรูปที่ 4.14 จะเห็นว่า ความผิดพลาดทั้งหมดในรูปมีประมาณ 3.5% แต่ว่าในการใช้งานจริงนั้น วงจรจะทำงานที่ $V_1 = 0.1V$ เมื่อ $V_2 = 5V$, $V_1 = 1V$ เมื่อ $V_2 = 0.5V$ และ $V_1 = 10V$ เมื่อ $V_2 = 0.05V$ ซึ่ง V_1 และ V_2 จะสัมพันธ์กันเหมือนดังรูปผลตอบสนองความถี่ของวงจรอินทิเกรเตอร์และคิฟเฟอเรนทิเอเตอร์ รูปที่ 4.6 ดังนั้นเมื่อคุณเจาะจุดที่ V_1 และ V_2 สัมพันธ์กันดังกล่าว ซึ่งในรูปที่ 4.14 ก็คือจุดที่มีเครื่องหมาย * ในรูป และเส้นทางการทำงานของวงจรก็จะเป็นดังเส้นประที่เชื่อมต่อดูจุด * ในรูป ซึ่งจะเห็นว่าความผิดพลาดจะเหลือเพียงประมาณ 1% เท่านั้น

ถ้าต้องการให้ความผิดพลาดในวงจรทรานซิสเตอร์นี้มีค่าน้อยลง ก็ควรจะทำให้เส้นกราฟความผิดพลาดที่ V_2 ค่าต่างๆ เข้ามาใกล้กันให้มากที่สุด ซึ่งจะแยกการวิเคราะห์ออกเป็นข้อๆ ได้ดังนี้

ก) คุณผลของ Q_2 และ Q_4

จากโปรแกรมเดิมเปลี่ยน Q_2 และ Q_4 เป็น LM394 ได้ผลการเลียนแบบวงจรแสดงค่าความผิดพลาดเป็นดังรูปที่ 4.15 มีความผิดพลาดรวมทั้งหมดประมาณ 3% และเส้นกราฟที่ V_2 ต่างๆ กัน ขนานกันดีมาก

$$I(RL) * \text{SQRT}(I_C(Q2)/I_C(Q5))/I(I4)$$



รูปที่ 4.15 แสดงค่าความผิดพลาดเมื่อใช้ Q_2, Q_3, Q_4 และ Q_5 เป็น LM394

ข) คุณผลของ R_L

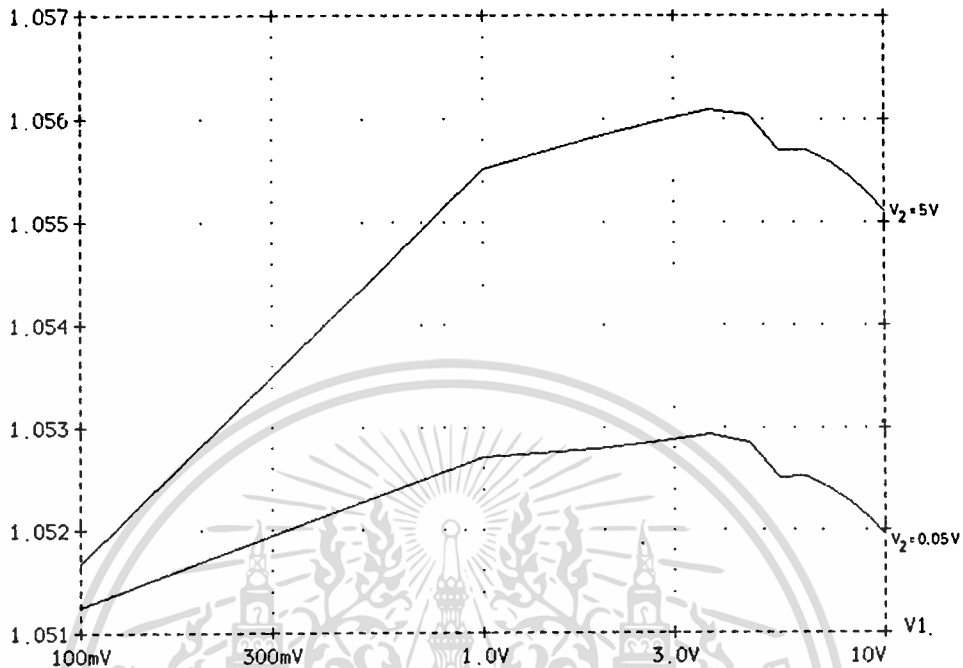
เปลี่ยนโปรแกรม ให้ $R_1 = R_2 = 10k\Omega$; $I_A = 150\mu A$; $I_S = 2mA$; Q_2, Q_3, Q_4, Q_5 ใช้ LM394;

ให้ $V_1 = 0.1 - 10V$ เพิ่มค่าทีละ $0.9V$ เหมือนเดิม แต่ค่า V_2 ให้เป็น 2 ค่าคือ 0.05 กับ $5V$ เพื่อที่จะได้ดูรูปกราฟได้ง่ายเข้า และเปลี่ยนค่า R_L เป็น $1\Omega, 1k\Omega$ และ $10k\Omega$ ได้กราฟแสดงค่าความผิดพลาดเป็นดังรูปที่ 4.16 a), b) และ c) ตามลำดับ

จากรูปจะเห็นว่าถ้า R_L ยิ่งมาก เส้นกราฟ $V_2 = 5V$ จะตกลงมามากขึ้น จน $R_L = 10k\Omega$ นั้น เส้นกราฟความผิดพลาดของ $V_2 = 5V$ นั้นจะต่ำกว่าเส้น $V_2 = 0.05V$ เสียอีก

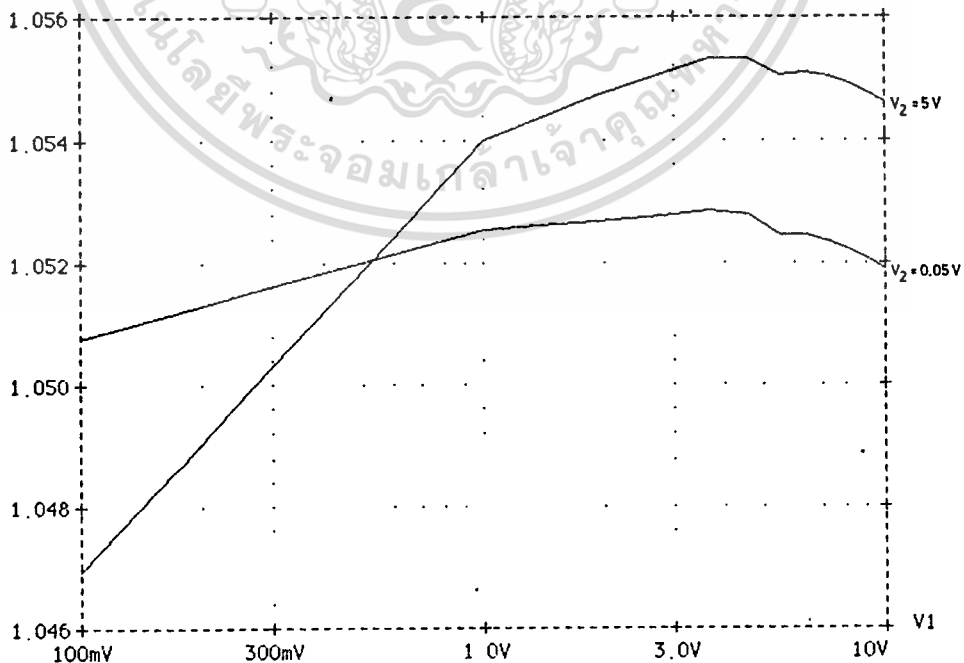
ปรากฏการณ์นี้อธิบายได้ว่าเป็นเพราะ h_{oe} ของ Q_3 ซึ่งเป็นเสมือนความต้านทานต่อขนานอยู่กับ I_{C3} นั้นจะกินกระแสมากขึ้นเมื่อ R_L สูงขึ้น และจากรูป ที่ V_1 ค่าต่ำๆ นั้นคือที่ I_{C3} มีค่ามากๆ กราฟจะโค้งตกลงมา ก็เป็นเพราะค่าของ h_{oe} นี้ จะขึ้นอยู่กับกระแสด้วย จากข้อมูลของ LM394 ค่า h_{oe} นี้จะแปรตาม I_C โดยที่ $I_C = 0.1mA$ $h_{oe} = 0.9\mu h_{os}$; และที่ $I_C = 1mA$ $h_{oe} = 9\mu h_{os}$ ดังนั้น I_{C3} ที่มีค่าสูงจะเกิดความผิดพลาดมากกว่า I_{C3} ที่มีค่าต่ำ จึงทำให้กราฟเป็นรูปโค้งลงเมื่อ V_1 น้อยลง

$$I(RL)*\text{SQRT}(IC(Q2)/IC(Q5))/I(14)$$

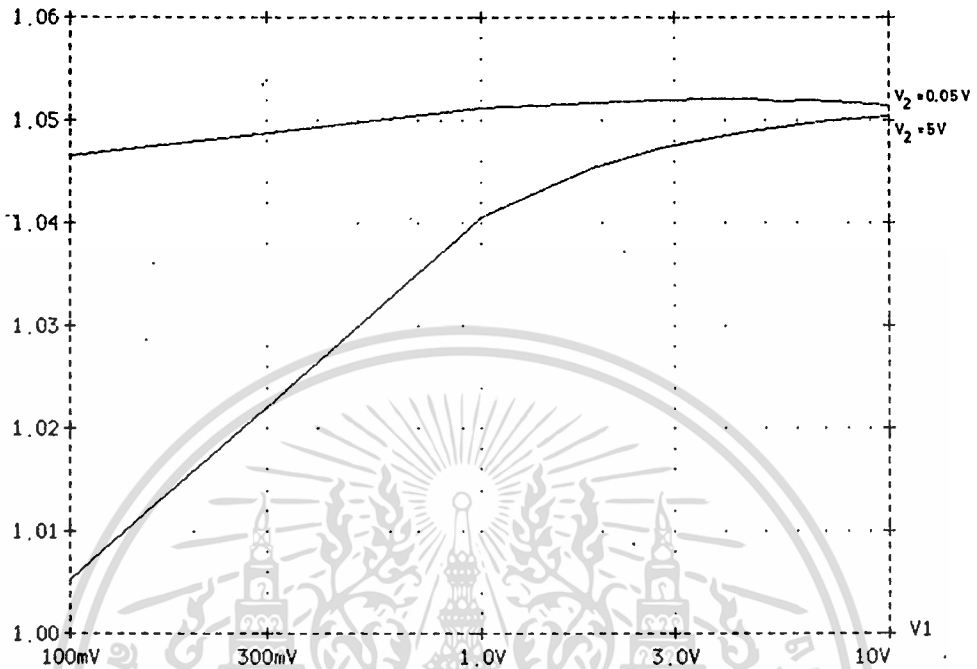


รูปที่ 4.16 ข) แสดงค่าความผิดพลาด เมื่อ $R_L = 1\Omega$

$$I(RL)*\text{SQRT}(IC(Q2)/IC(Q5))/I(14)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 4.16 ข) แสดงค่าความผิดพลาด เมื่อ $R_L = 1k\Omega$ ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I(RL)*SORT(IC(Q2)/IC(Q5))/I(I4)$$


รูปที่ 4.16 c) แสดงค่าความผิดพลาด เมื่อ $R_L = 10k\Omega$

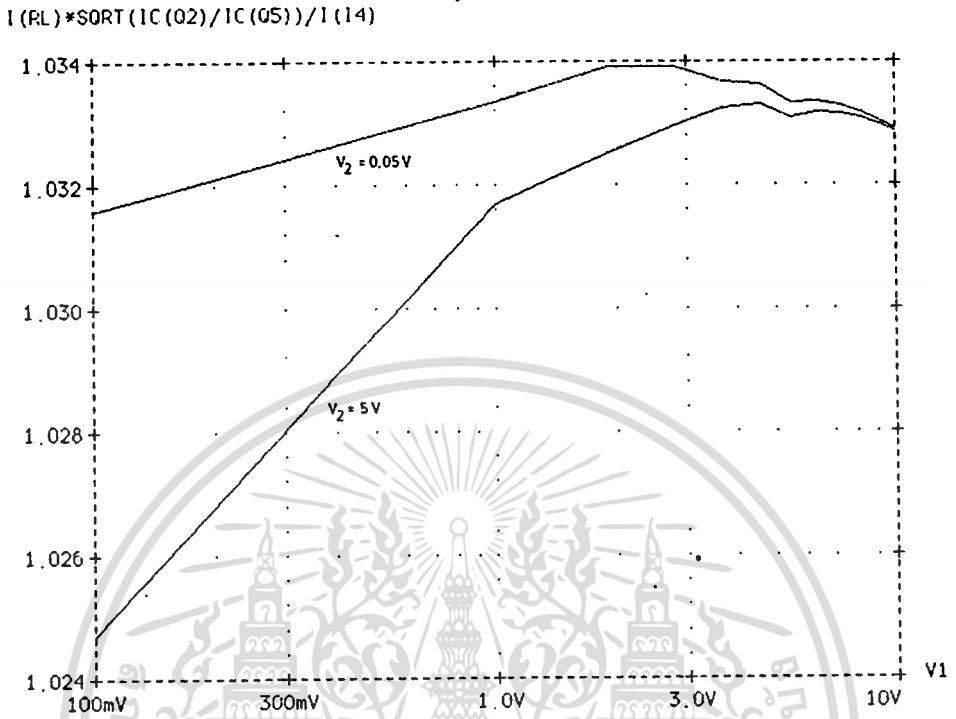
ค) คุณผลของการเพิ่ม I_A

ทดลองให้ $R_1 = R_2 = 10k\Omega$, $Q_2 - Q_5$ LM394, $V_1 = 0.1 - 10V$ เน้นค่าที่ละ $0.9V$, $V_2 = 0.05V$ กับ $5V$, $R_L = 1\Omega$ แต่เปลี่ยน I_A เป็น $300\mu A$ และ $600\mu A$ หรือทั้งเปลี่ยน I_B ตาม I_A ไปด้วยเป็น $4mA$ และ $8mA$ ตามลำดับ ได้ผลการทดลองเขียนแบบวงจรแสดงค่าความผิดพลาด เมื่อ $I_A = 300\mu A$ และ $600\mu A$ ดังรูปที่ 4.17 a) และ 4.17 b) ตามลำดับ

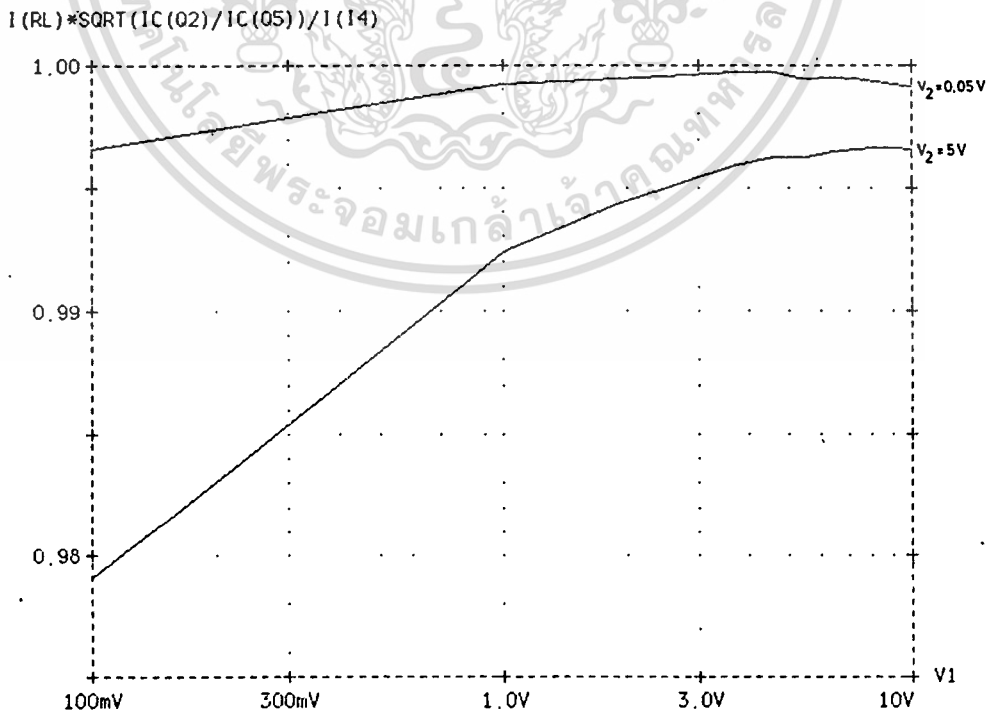
เมื่อเปรียบเทียบกับการรูปที่ 4.16a) ซึ่งใช้ $I_A = 150\mu A$ ด้วย จะเห็นว่า ในรูปที่ 4.17a) การเพิ่ม I_A เป็น $300\mu A$ นั้น จะทำให้เห็นความผิดพลาด ของ $V_2 = 0.05V$ กับ $5V$ ที่ V_1 ที่มีค่ามากๆ (เช่น $10V$) มีค่าใกล้เคียงกันมาก แต่ขณะเดียวกัน ที่ V_1 น้อยๆ กราฟจะตกลงมาก ซึ่งกระแส I_{out} มากขึ้น กราฟก็จะตกมากขึ้นตามไปด้วย

อธิบายได้ว่า เป็นเพราะ ความไม่เป็นเชิงเส้นของ V_{BE} กับ $V_T \ln I_E / I_S$ เมื่อ I_E มีค่ามากขึ้น ค่า V_{BE} ที่ได้จะมีค่ามากกว่า $V_T \ln I_E / I_S$ เนื่องจาก ความต้านทานแฝง r_b ที่เกิดขึ้นระหว่างขาเบส กับ รอยต่อภายใน (junction) ของทรานซิสเตอร์ จะได้รับกระแสมากขึ้น ทำให้ V_{BE} มีค่าสูงขึ้น ไม่แปรตาม $V_T \ln I_E / I_S$ [14] จากเหตุผลนี้ทำให้เมื่อ I_{out} ของวงจร หรือก็คือ I_{CS} มีค่ามากขึ้น ค่า V_{BE1} และ V_{BE2} จะมีค่าผิดพลาดสูงขึ้นผิดไปจากทฤษฎี ทำให้กระแส I_{out} ที่ได้มีค่าต่ำกว่าทฤษฎีลงไป และจากรูปที่ 4.17b) จะเห็นว่าเมื่อเพิ่ม I_A มากขึ้น นั่นก็คือเพิ่ม I_{in} ให้น้อยลง ความผิดพลาดไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก็จะยิ่งมีค่าสูงมากขึ้นไปอีก



รูปที่ 4.17 ข) แสดงค่าความผิดพลาดเมื่อ $I_A = 300\mu A$ และ $I_S = 4\mu A$



รูปที่ 4.17 บ) แสดงค่าความผิดพลาดเมื่อ $I_A = 600\mu A$ และ $I_S = 8\mu A$

ง) คุณผลของการเปลี่ยนแปลงค่าของ R_1 และ R_2

ทดลองเปลี่ยนค่า R_1 และ R_2 เป็นค่าอื่นดู โดยให้ $I_A=150\mu A$, $I_B=2mA$, Q_2-Q_5 LM394,

$V_1=0.1-10V$ เพิ่มค่าทีละ $0.9V$, $V_2=0.05V$ กับ $5V$, $R_L=1\Omega$

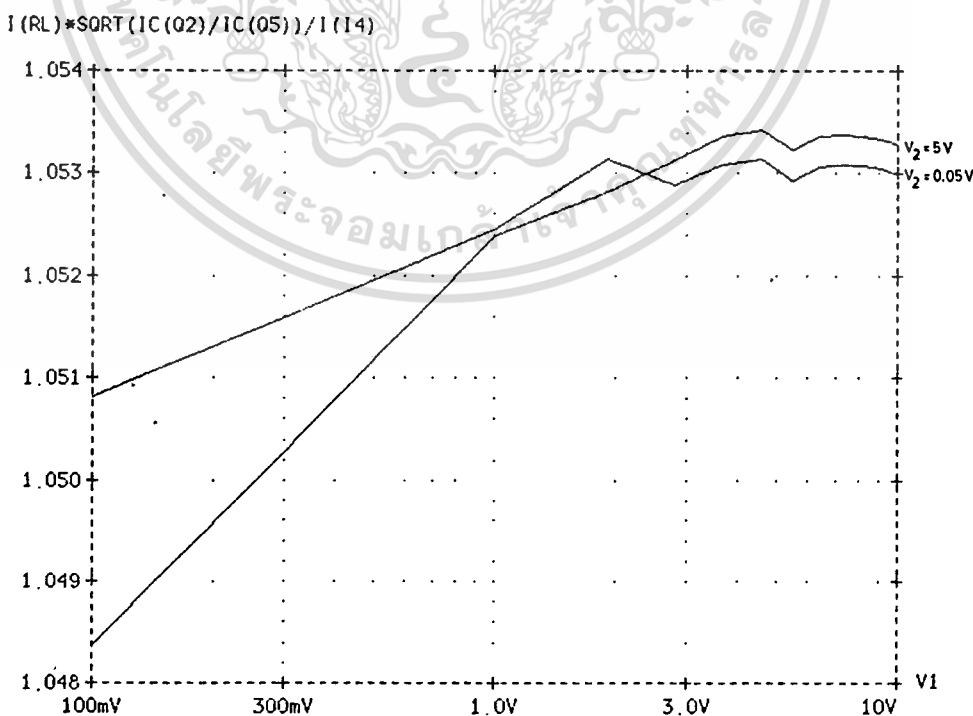
แต่เปลี่ยนค่า R_1 กับ R_2 เป็น $20k$ และ $5k\Omega$ ได้ผลการทดลองเขียนแบบวงจรแสดงค่าความผิดพลาด เป็นดังรูปที่ 4.18 a) และ 4.18 b) ตามลำดับ

จากรูปที่ 4.18 a) R_1 และ R_2 เป็น $20k$ เปรียบเทียบกับรูปที่ 4.16 a) ซึ่ง R_1 และ R_2 เป็น $10k$ จะเห็นว่า เมื่อ R_1 และ R_2 เพิ่มขึ้น เส้นกราฟ $V_2=5V$ จะเลื่อนลงมาใกล้กับเส้น $V_2=0.05V$

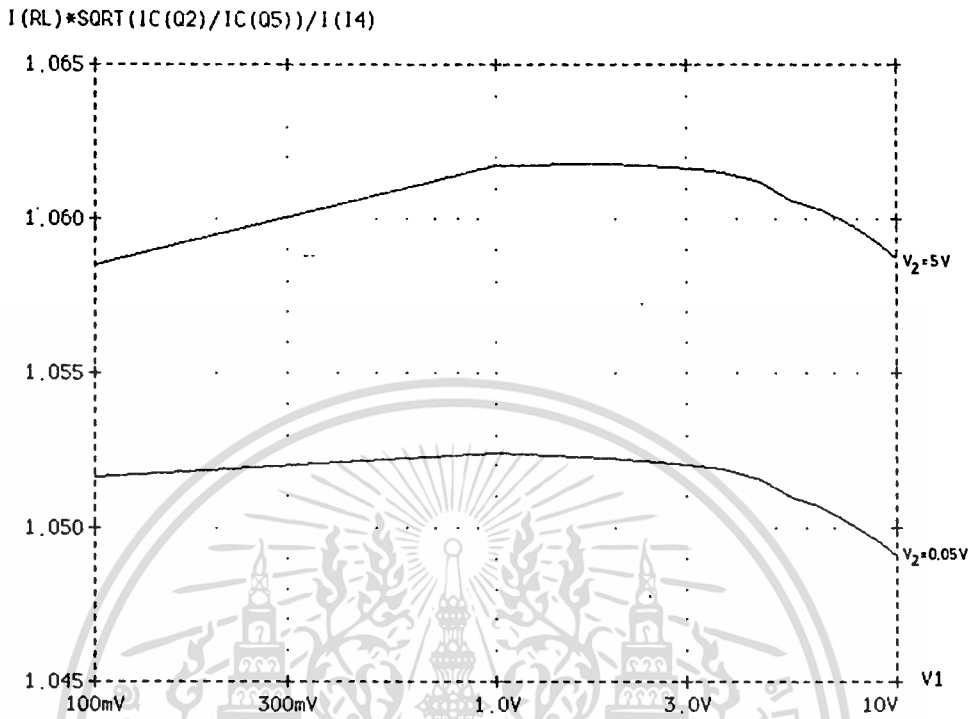
จากรูปที่ 4.18 b) R_1 และ R_2 เป็น $5k$ เปรียบเทียบกับรูปที่ 4.16 a) ซึ่ง R_1 และ R_2 เป็น $10k$ จะเห็นว่า เมื่อ R_1 และ R_2 ลดลง เส้นกราฟ $V_2=5V$ จะเลื่อนขึ้นห่างไปจากเส้น $V_2=0.05V$

แสดงว่า การเปลี่ยนแปลง R_1 และ R_2 ให้มากขึ้น หรือก็คือ การทำให้กระแส I_{C2} และ I_{C5} ลดลงนี้ โดยเฉพาะ I_{C5} ลดลง I_{B5} ก็จะลดลงตามไปด้วย ทำให้ I_{E5} เปลี่ยนแปลงน้อยลง ทำให้ I_{out} ที่ได้ มีค่าความผิดพลาดไปจากทฤษฎีใกล้เคียงกันเมื่อ V_2 เปลี่ยนแปลงไป

แต่ว่าการที่ R_1 และ R_2 น้อยลง จะมีผลอีกประการหนึ่งคือ กระแส I_{C2} และ I_{C5} จะมีค่ามากขึ้น ซึ่งจะทำให้ V_{BE2} และ V_{BE5} มีค่ามากขึ้นผิดไปจากทฤษฎีเนื่องจากผลของ r_b ดังกล่าวมาแล้วในข้อ ค) โดยถ้า V_2 คงที่ ในขณะที่ V_1 ลดลงจากค่า $10V$ ค่า V_{BE5} จะมีความผิดพลาดสูงกว่า V_{BE2} ค่า I_{out} ที่ได้ จึงเพิ่มขึ้น (หรือ ในขณะที่ V_1 เพิ่มขึ้นไปหา $10V$ กราฟจะยิ่งโค้งลง)



รูปที่ 4.18 a) แสดงค่าความผิดพลาด เมื่อ R_1 และ R_2 มากขึ้นเป็น $20k\Omega$



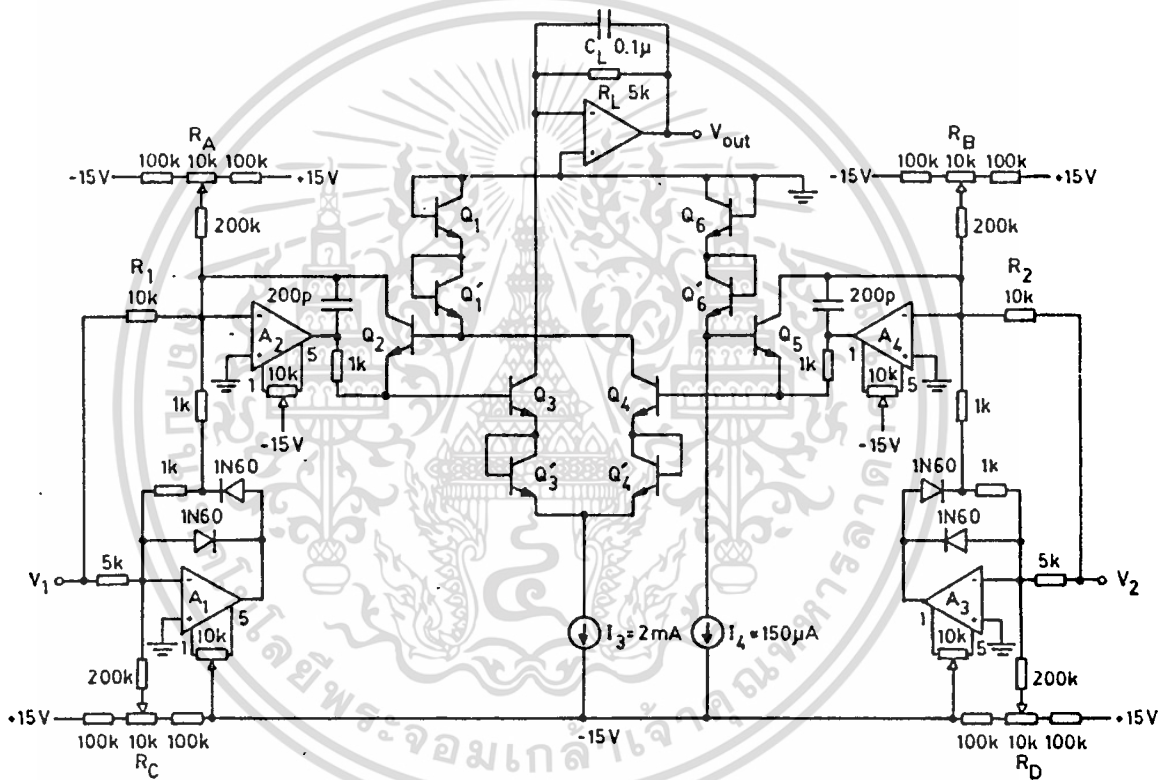
รูปที่ 4.18 b) แสดงค่าความผิดพลาด เมื่อ R_1 และ R_2 น้อยลงเป็น $5k\Omega$

4.5.2 การทดลองเปลี่ยนวงจรถรทรานซิสเตอร์ให้มีค่าความผิดพลาดน้อยลง

จากบทก่อน สรุปได้ว่า ถ้าต้องการให้ความผิดพลาดของวงจรถรทรานซิสเตอร์น้อยลง ควรจะ

- 1) ให้ R_L มีค่าน้อยๆ (น้อยกว่า $5k\Omega$ เมื่อต้องการให้ความผิดพลาดต่ำกว่า 1%)
- 2) ไม่ควรให้กระแส I_3 และ I_4 มีค่ามาก โดย I_3 ไม่ควรเกิน 2mA
- 3) R_1 และ R_2 ควรมีค่าประมาณ $10k-20k\Omega$

จึงได้ทดลองใช้วงจรถรทรานซิสเตอร์และถอดครากที่ 2 ใหม่เป็นดังรูปที่ 4.19

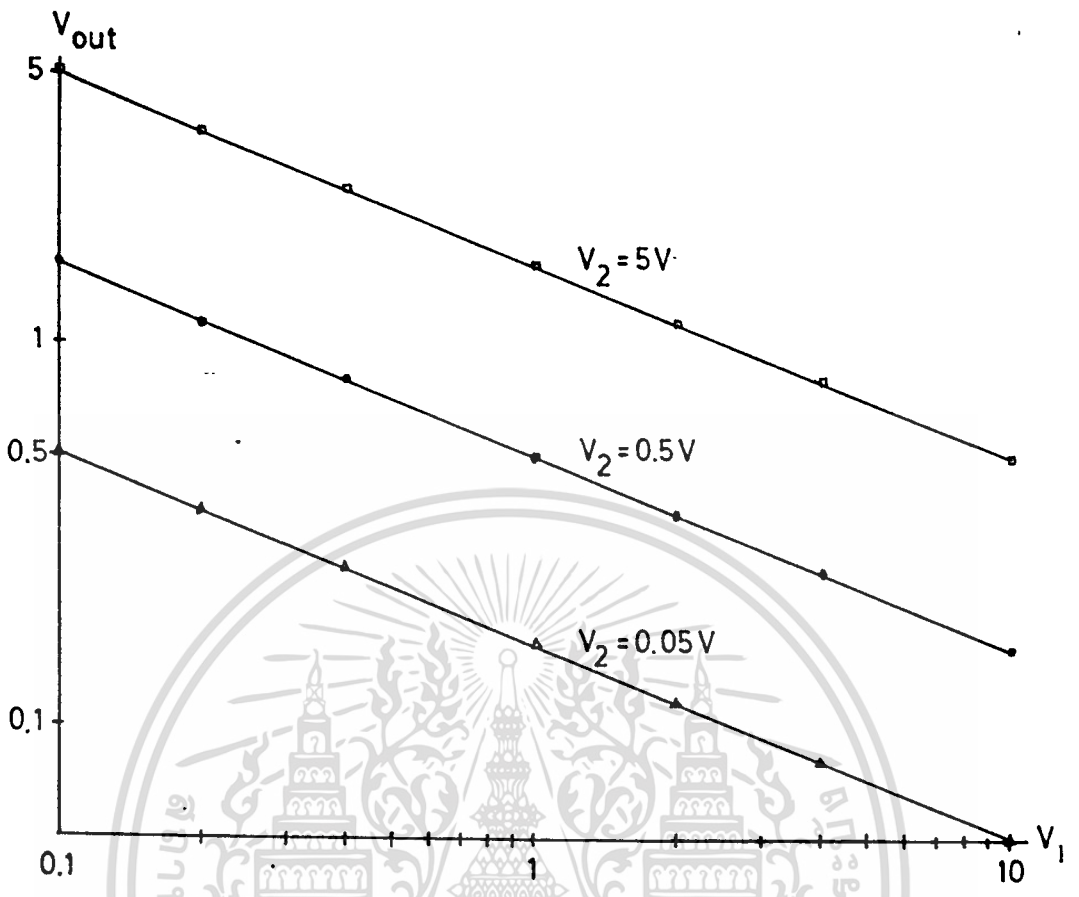


รูปที่ 4.19 วงจรถรทรานซิสเตอร์และถอดครากที่ 2 ที่ให้ค่าความผิดพลาดต่ำ

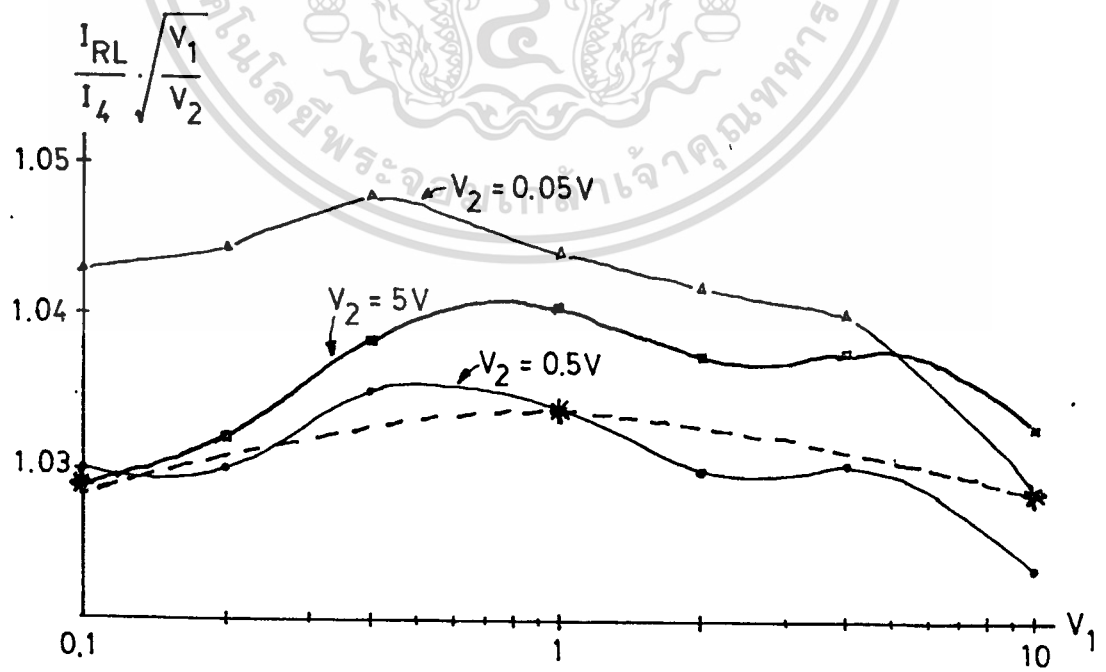
จากรูปที่ 4.19 ใช้ $R_1=R_2=10k$, Q_2-Q_5 LM394, Q_6 และ Q_7 LM3046 และที่ขา C ของ Q_5 ต่อกับวงจรถรเปลี่ยนกระแสเป็นศักดา ให้ความต้านทานที่มองออกจากขา C ของ Q_5 มีค่าต่ำ (0Ω) ได้ผลการทดลองป้อน V_1 และ V_2 ด้วยศักดาไฟตรงแล้ววัด V_{out} เป็นดังรูปที่ 4.20 และแสดงค่าความผิดพลาดโดยการนำเอาค่า V_{out}/R_L มาหารด้วย $I_4(V_2/V_1)^{1/2}$ ได้กราฟดังรูปที่ 4.21 ซึ่งจะเห็นว่า ความผิดพลาดที่เกิดขึ้นบนเส้นประซึ่งเป็นเส้นทางการทำงานของวงจรมีประมาณ 0.5% เท่านั้น

เมื่อนำไปต่อกับวงจรดิฟเฟอเรนเชียลเพอเรนทิเอเตอร์และอินทิเกรเตอร์ เพื่อใช้งาน จะได้ เปอร์เซ็นต์ความผิดพลาด ของวงจรถรเปลี่ยนความถี่เป็นศักดาเปรียบเทียบกับความถี่เป็นดังรูปที่ 4.22 ซึ่งจะเห็นว่าค่าความผิดพลาด ของวงจรถรเปลี่ยนความถี่เป็นศักดาใหม่นี้ ก็ยังคงใกล้เคียงกับของเดิม

เอกสารนี้ออกเผยแพร่โดยมูลนิธิเพื่อพัฒนาเทคโนโลยีเพื่อประเทศไทย โดยไม่หวังกำไรใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

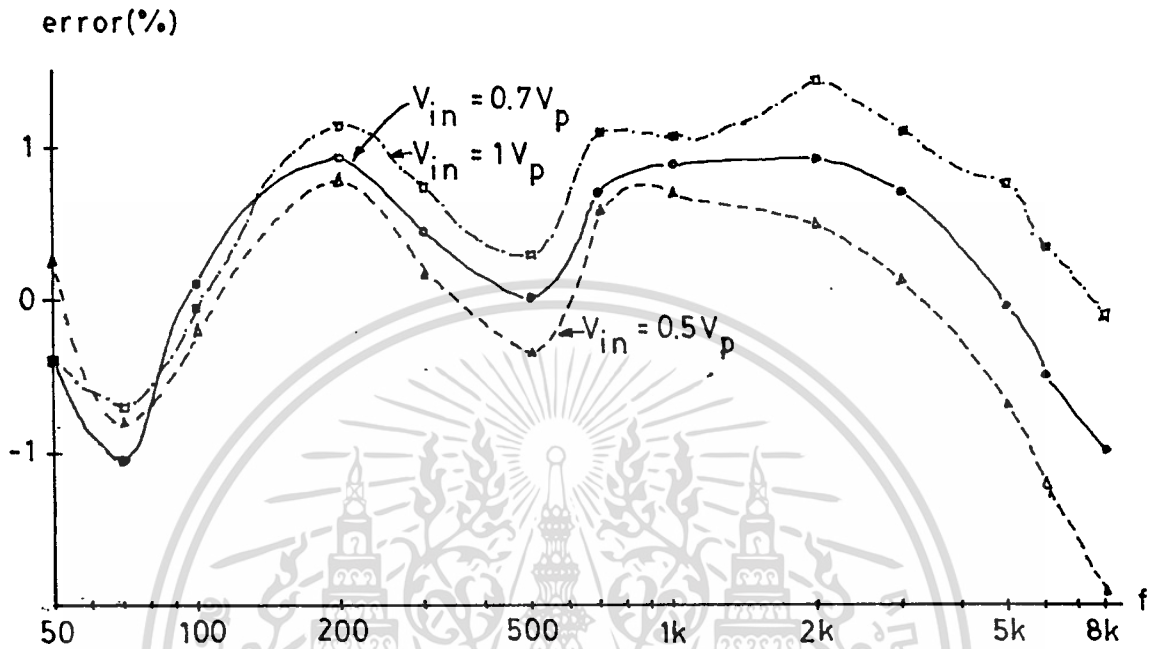


รูปที่ 4.20 แสดงค่า V_{out} ที่ V_1 และ V_2 มีค่าต่างกัน ของวงจรในรูปที่ 4.19



รูปที่ 4.21 แสดงค่าความผิดพลาดของวงจรในรูปที่ 4.19 โดยการพล็อตค่า $(v_{out}/R_L I_4)(V_1/V_2)^{1/2}$

เอกสารนี้เป็นสิ่งที่ค่าของ V_1 และ V_2 ต่างๆกัน เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.22 แสดงค่าความผิดพลาดของวงจรเปลี่ยนความถี่เป็นสัญญาณที่ใช้วงจรหารและถอครากที่ 2 ใหม่

4.5.3 ความผิดพลาดที่มาจากริบเบิลที่ความถี่ใช้งานต่ำๆ

ผลที่ทำให้ ความผิดพลาดของวงจรเปลี่ยนความถี่เป็นสัญญาณที่ใช้วงจรหารและถอครากที่ 2 ใหม่นี้ไม่ลดลง ก็เนื่องจาก ริบเบิลของวงจรซึ่งมีค่าประมาณ 40mV_p ที่ความถี่ 50Hz และจะลดลงไปเรื่อยๆ เมื่อความถี่สูงขึ้น โดยจะมีค่าประมาณ 20mV_p ที่ความถี่ 5kHz ซึ่งเกิดมาจากการที่เฟสของสัญญาณ V_2 และ V_1 ที่ออกมาจากวงจรดีเฟอเรนทิเอเตอร์และอินทิเกรเตอร์ ไม่ตรงกัน ซึ่งในทางปฏิบัติแล้วที่ความถี่ 50Hz และ 5kHz จะมีเฟสเลื่อนกันประมาณ 1 องศาเท่านั้น ซึ่งตรงจุดที่กระแสแบบเต็มคลื่นของ I_1 เข้าไปใกล้ศูนย์ (กระแส I_1 และ I_2 จะไม่เป็นศูนย์ เนื่องจากผลของ C ที่ต่ออยู่ระหว่างขาอินพุตกับขาเอาต์พุต ของออปแอมป์) ในขณะที่ I_2 มีเฟสเลื่อนไปเพียงเล็กน้อย I_2 จะมีค่าสูงกว่าที่ควรจะเป็นเมื่อเฟสตรงกัน เป็นเหตุให้เกิดริบเบิลของ I_{out} เป็นขอดแหลมที่จุดนี้

ซึ่งที่ความถี่ 50Hz ค่า V_{out} มีค่าเพียง 50mV เมื่อเกิดริบเบิลขอดแหลมขนาด 40mV_p ขึ้น ก็จะทำให้ค่า V_{out} ที่ได้มีค่ามากขึ้นเป็นประมาณ 54mV_p ซึ่งความผิดพลาดนี้จะไม่ค่อยมีผลเมื่อความถี่สูงขึ้นเนื่องจากค่า V_{out} จะมีค่ามากกว่าค่าของริบเบิลมาก ด้วยเหตุนี้ ที่ความถี่ 50Hz จึงต้องปรับ R_p ลดกระแสที่เข้า Q_{out} จึงเป็นผลต่อเนื่องให้ต้องปรับค่า I_1 , R_p และ R_n ที่ความถี่ต่างๆใหม่ ใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นถึงแม้ว่าวงจรหารและถอดรากที่ 2 จะมีความผิดพลาดน้อยลงก็ตาม แต่ความผิดพลาดของวงจรเปลี่ยนความถี่เป็นสัปดาห์ทั้งหมด จะยังคงมีค่าประมาณ 1% (เมื่อ $V_{in} = 0.6 - 1V_p$) ตามเดิม

การอธิบายถึงรีปเปิ้ลนี้ สามารถอธิบายได้ดังนี้ เริ่มจากเมื่อมีสัญญาณ $Asin\omega t$ เข้ามาที่จุด A ผ่านวงจรคัพเพอเรทเทอร์และอินทิเกรเตอร์ ตามรูปที่ 4.5 วงจรคัพเพอเรทเทอร์จะมี สมการทรานส์เฟอร์ฟังก์ชัน (Transfer Function) เป็น

$$T_d(s) = -(R_d // (1/sC_2)) / (R_s + (1/sC_d))$$

$$= -sR_d C_d / \{(1+sR_d C_2)(1+sR_s C_d)\}$$

$$T_d(s) = -s\tau_d / \{(1+s\tau_2)(1+s\tau_s)\} \quad \dots(4.6)$$

เมื่อ $\tau_d = R_d C_d$, $\tau_2 = R_d C_2$ และ $\tau_s = R_s C_d$ และสมการ (4.6) นี้ สามารถเขียนอยู่ในรูปของเฟสเซอร์ได้เป็น

$$T_d = -\omega\tau_d / \{(1+\omega^2\tau_2^2)(1+\omega^2\tau_s^2)\}^{1/2} \angle 90^\circ - \tan^{-1}\omega\tau_2 - \tan^{-1}\omega\tau_s \quad \dots(4.7)$$

ดังนั้นเมื่อนำสัญญาณ $Asin\omega t$ ผ่านวงจรคัพเพอเรทเทอร์ จะได้เอาต์พุตออกมาที่จุด C เป็น V_c โดยที่

$$V_c = -A\omega\tau_d E_d \cos(\omega t - \alpha) \quad \dots(4.8)$$

เมื่อ $E_d = 1 / \{(1+\omega^2\tau_2^2)(1+\omega^2\tau_s^2)\}^{1/2}$, $\alpha = \tan^{-1}\omega\tau_2 + \tan^{-1}\omega\tau_s$ และจะได้ V_e ออกมาเป็น

$$V_e = V_c = -A\omega\tau_d E_d \cos(\omega t - \alpha) \quad \dots(4.9)$$

ทำนองเดียวกันทรานส์เฟอร์ฟังก์ชัน ของวงจรอินทิเกรเตอร์ $T_i(s)$ จะมีค่าเป็น

$$T_i(s) = -(1/sR_1 C_1) \times \{ 1 / [(1+(1/sR_1 C_1))(1+(1/sR_1 C_1))] \} \quad \dots(4.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_1 = (1/\omega\tau_1) / \{ [1+(1/\omega^2\tau_F^2)][1+(1/\omega^2\tau_1^2)] \}^{1/2} \angle 90^\circ - \delta \quad \dots(4.11)$$

เมื่อ $\tau_1 = R_1C_1$, $\tau_F = R_FC_1$, $\tau_2 = R_2C_2$ และ $\delta = \tan^{-1}(1/\omega\tau_F) + \tan^{-1}(1/\omega\tau_1)$
จะได้สัญญาณ V_B ที่จุด B เป็น

$$V_B = (A/\omega\tau_1)E_1 \cos(\omega t - \delta) \quad \dots(4.12)$$

เมื่อ $E_1 = 1 / \{ [1+(1/\omega^2\tau_F^2)][1+(1/\omega^2\tau_1^2)] \}^{1/2}$ และจากรูป V_1 จะกลับเฟสกับ V_B
เนื่องจากผ่านวงจรกลับเฟส A_0 จึงได้ V_1 เป็น

$$V_1 = -V_B = -(A/\omega\tau_1)E_1 \cos(\omega t - \delta) \quad \dots(4.13)$$

เมื่อนำสัญญาณ V_2 กับ V_1 มาผ่านวงจรหารและถอดรากที่ 2 แล้ว ก็จะได้ V_{out} เป็น

$$V_{out} = I_4 R_L \omega \tau (E_2/E_1)^{1/2} \{ \cos(\omega t - \alpha) / \cos(\omega t - \delta) \}^{1/2} \quad \dots(4.14)$$

$$\text{เมื่อ } \tau = (\tau_2\tau_1)^{1/2}$$

จากสมการ(4.14) แสดงให้เห็นว่า สัญญาณ V_{out} ของ วงจรเปลี่ยนความถี่เป็นสัปดาห์ที่ได้ ประกอบด้วยค่าต่างๆซึ่งสามารถแบ่งแยกได้เป็น 3 เทอม ได้แก่ 1) $I_4 R_L \omega \tau$ ซึ่งเป็นค่า V_{out} ที่ควรจะเป็นตามทฤษฎี, 2) $(E_2/E_1)^{1/2}$ เป็นค่าความผิดพลาดทางขนาด ที่เกิดจากวงจรคิฟเพื่อเรทกิโอเตอร์ และอินทิเกรเตอร์ และ 3) $\{ \cos(\omega t - \alpha) / \cos(\omega t - \delta) \}^{1/2}$ เป็นค่าความผิดพลาดที่เกิดจากการที่เฟสของสัญญาณ V_1 และ V_2 ไม่ตรงกัน

ซึ่งเทอม $\{ \cos(\omega t - \alpha) / \cos(\omega t - \delta) \}^{1/2}$ นี้เองที่ทำให้เกิดริบเบิลในวงจร โดยที่ค่า $\alpha = \tan^{-1}\omega\tau_2 + \tan^{-1}\omega\tau_1$ นี้จะมีผลที่ความถี่สูง เมื่อแทนค่าอุปกรณ์ต่างๆตามรูปที่ 4.5 และแทนค่าความถี่เป็น 5kHz แล้วจะได้ค่า $\alpha=1.8^\circ$ ทำนองกลับกัน ค่า $\delta = \tan^{-1}(1/\omega\tau_F) + \tan^{-1}(1/\omega\tau_1)$ จะมีผลที่ความถี่ต่ำๆ เมื่อแทนค่าที่ความถี่ 50Hz จะได้ค่า $\delta=1.09^\circ$ ซึ่งค่า α และ δ นี้จะทำให้เกิดริบเบิลยอดแหลมขึ้นในวงจร แต่ค่าริบเบิลนี้ก็จะถูกกรองทิ้งไปบ้าง โดย $R_L C_L$ ที่มีค่า $\tau = R_L C_L = 5k \times 0.1\mu = 0.5mS$ และริบเบิลที่เหลือนี้นเองที่เป็นสาเหตุให้วงจรมีความผิดพลาดเกิดขึ้นดังกล่าว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนเทอม $(E_2/E_1)^{1/2}$ นั้น E_2 จะมีผลที่ความถี่สูง เมื่อลองแทนค่าความถี่ 5kHz จะได้ $E_2 = 0.99974$ และได้ $E_2^{1/2} = 0.99987$ หรือก็คือทำให้ V_{out} มีการผิดพลาดไป -0.013% ซึ่งจะเห็นว่าไม่ค่อยมีผลต่อ V_{out} นัก

เทอม E_1 จะมีผลที่ความถี่ต่ำ เมื่อลองแทนค่าความถี่เป็น 50Hz จะได้ $E_1 = 0.99987$ ทำให้ได้ $1/E_1^{1/2} = 1.000066$ หรือก็คือทำให้ V_{out} ผิดพลาดไป 0.0066% ซึ่งจะไม่ค่อยมีผลต่อ V_{out} เช่นกัน

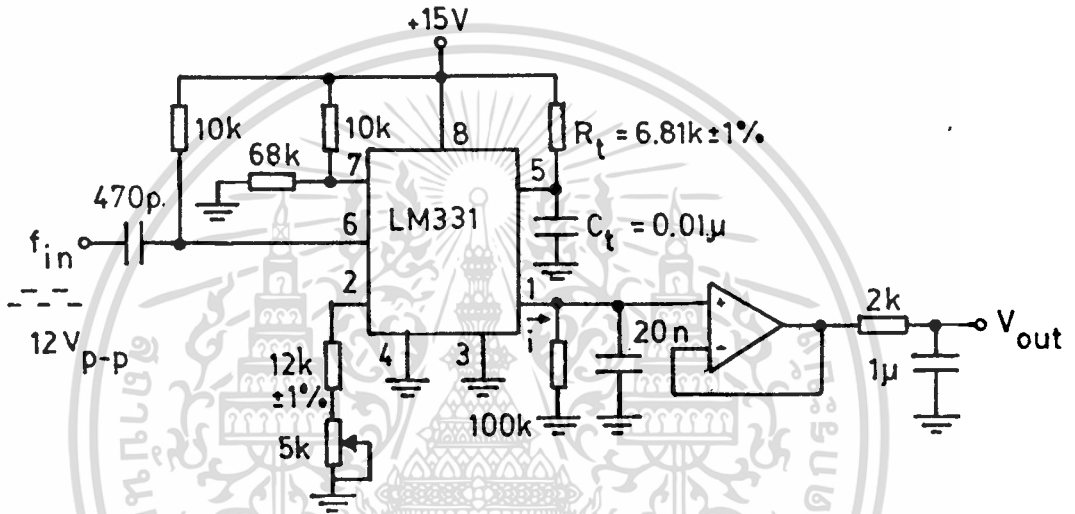
ดังนั้นค่าความผิดพลาดส่วนใหญ่จะเกิดมาจากริปเปิ้ลที่เกิดจากเทอมของ $(\cos(\omega t - \alpha) / \cos(\omega t - \beta))^{1/2}$ ทั้งสิ้น ซึ่งในทางปฏิบัติการลดค่า α และ β ลงไป นั้นทำได้ยาก เนื่องจาก ค่า α และ β นี้เกิดมาจากการจำกัดย่านการใช้งานของวงจรดีเฟอเรนทิเอเตอร์ และอินทิเกรเตอร์ ให้อยู่ในย่านความถี่ 50-5kHz เพื่อทำให้วงจรมีความเสถียรภาพทางด้านความถี่ที่ดี โดยค่า α เกิดจากผลของการใส่ R_s และ C_e เข้าไปในวงจรดีเฟอเรนทิเอเตอร์ เพื่อลดทอนอัตราขยายที่ความถี่ที่สูงกว่าความถี่ที่ใช้งาน (คือสูงกว่า 5kHz) ของวงจรดีเฟอเรนทิเอเตอร์ลง เพื่อเป็นการลดความผิดเพี้ยนจากความถี่สูง (harmonic distortion) ส่วนค่า β นั้นเกิดจาก R_f และ C_f ในวงจรอินทิเกรเตอร์ ที่ทำหน้าที่ตัดความถี่ที่ต่ำกว่าความถี่ใช้งาน (ต่ำกว่า 50Hz) ออกไป ซึ่งจะช่วยให้สัญญาณ V_{out} ของวงจรเปลี่ยนความถี่เป็นสี่ก้า ไม่กระเพื่อม เมื่อมีสัญญาณรบกวนที่เป็นความถี่ต่ำเข้ามาในวงจร

บทที่ 5

การเปรียบเทียบ

ในบทนี้จะเป็นการนำเอา ไอซีที่เป็นวงจรเปลี่ยนความถี่เป็นสัญญาณในท้องถิ่น มาเปรียบเทียบกับ วงจรในวิทยานิพนธ์ บทที่ 3 และ บทที่ 4

5.1 LM331



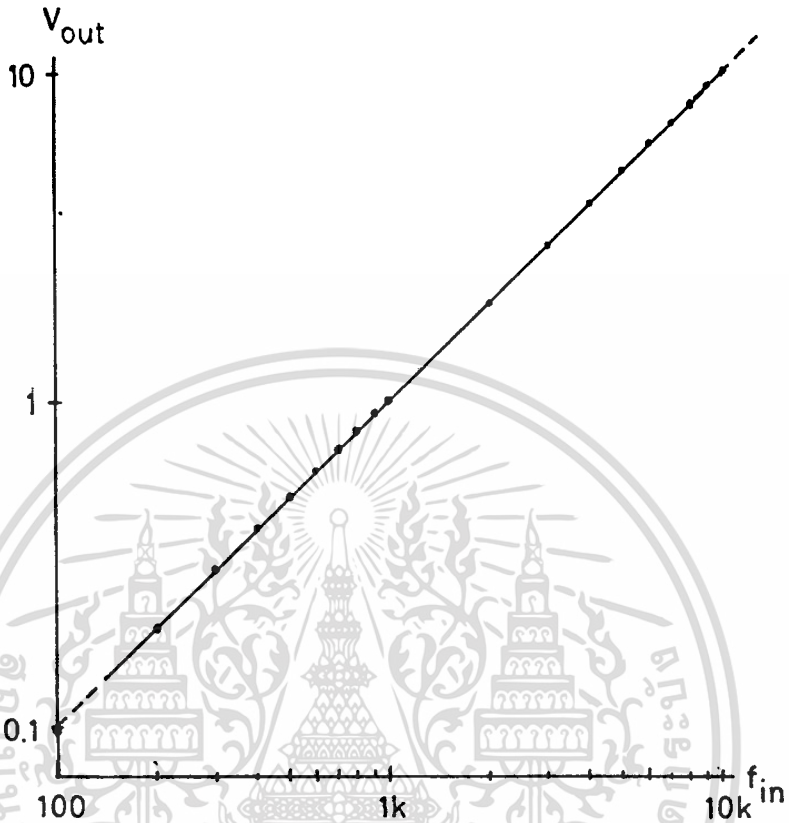
รูปที่ 5.1 วงจรเปลี่ยนความถี่เป็นสัญญาณ ที่สร้างจาก LM331 ที่ใช้ในการทดลอง

LM331 เป็นวงจรเปลี่ยนสัญญาณเป็นความถี่ และเปลี่ยนความถี่เป็นสัญญาณได้ โดยการเปลี่ยนแปลง อุปกรณ์ภายนอกไอซีเล็กน้อย ในที่นี้ เราจะไม่นำมาพูดถึงการเปลี่ยนสัญญาณเป็นความถี่ แต่จะพูดถึงการเปลี่ยน ความถี่เป็นสัญญาณเพียงอย่างเดียว รูปวงจรใช้งานเป็นดังรูปที่ 5.1 มีหลักการดังนี้

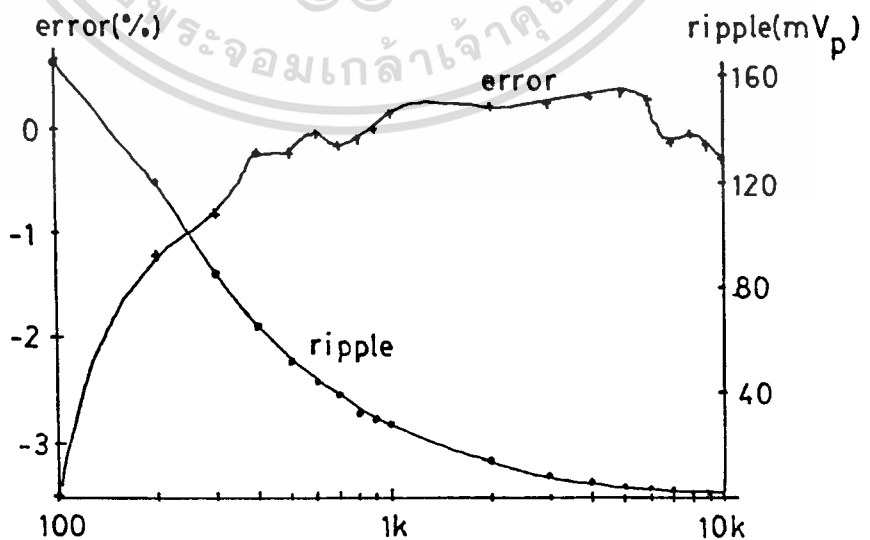
เมื่อป้อนสัญญาณอินพุตที่เป็นพัลส์ (pulse) เข้ามา จะถูกผ่านเข้าวงจร RC ที่ทำหน้าที่ เป็นวงจร ดินเพื่อเรทกเอดเตอร์ จะได้พัลส์ที่มีขอบขาลง (negative going edge) ป้อนเข้าสู่ขา 6 ซึ่งเป็นอินพุต ของวงจรเปรียบเทียบสัญญาณ (comparator) ภายในไอซี ทำให้เกิดสัญญาณไปกระตุ้น วงจรตั้งเวลาที่ จะปล่อยกระแส i ออกมาในเวลา $t = 1.1R_1C_1$ ซึ่งค่าของกระแสจะถูกควบคุมด้วย R_1 ที่ต่ออยู่กับขา 2 กระแส i จะไหลออกมาจากขา 1 ซึ่งจะทำให้เกิดกระแสเฉลี่ยเท่ากับ $i \times (1.1R_1C_1) \times f_{in}$; f_{in} คือ ความถี่อินพุต กระแสเฉลี่ย จะทำให้เกิดสัญญาณคร่อม R 100k และจะถูกกรองความถี่สูงออกไปโดย R 100k และ C 20nF ซึ่งจะมีค่า $\tau = 100k \times 20n = 2\mu s$ ผ่าน Buffer และวงจรกรองความถี่ต่ำผ่าน ที่มีค่า $\tau = 2k \times 1\mu = 2\mu s$ ได้เป็นสัญญาณ V_{out} ออกมา แสดงผลคุณสมบัติของวงจร ระหว่าง V_{out} กับ ความถี่ f_{in} ในรูปที่ 5.2 และแสดงค่าความผิดพลาดกับค่ารีปเปิ้ล ของวงจรอยู่ในรูปที่ 5.3 จะเห็นว่า

เอกสารนี้เป็นเอกสารลิขสิทธิ์งานวิจัยสำหรับการแข่งขันเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้ใช้โดยไม่เสียค่าใช้จ่าย

วงจรสามารถทำงานได้ตั้งแต่ 100-10kHz แต่ว่าถ้าดูที่ค่าความผิดพลาดไม่เกิน 1% จะใช้งานได้เพียง 250-10kHz เท่านั้น



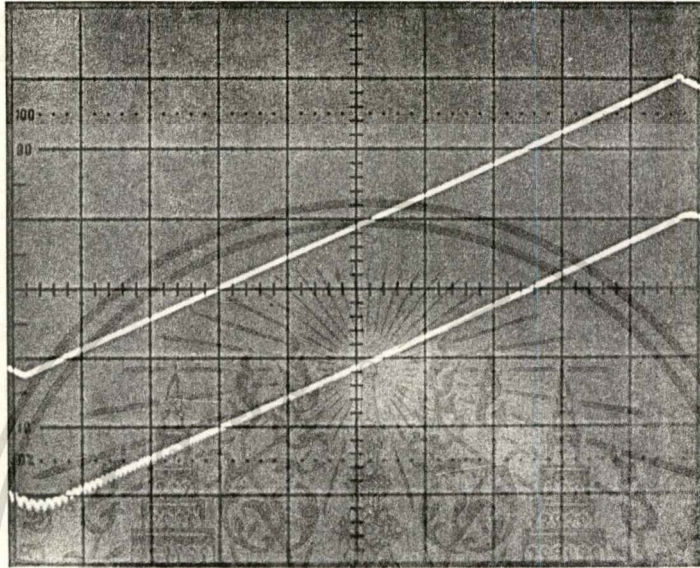
รูปที่ 5.2 แสดงคุณสมบัติของวงจรเปลี่ยนความถี่เป็นสัญญาณที่ใช้ LM331 ระหว่าง V_{out} กับ f_{in}



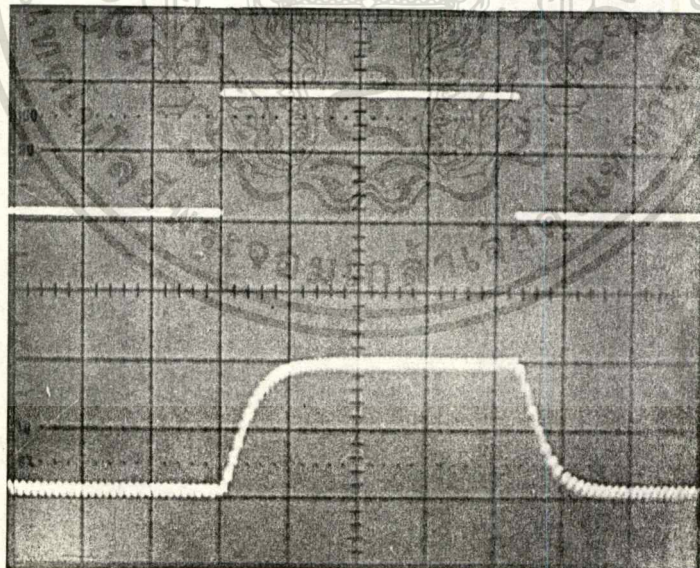
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์โดยสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่สามารถนำออกเผยแพร่โดยไม่ได้รับอนุญาต
รูปที่ 5.3 แสดงค่าความผิดพลาด (error) และริปล (ripple) ของวงจรเปลี่ยนความถี่เป็นสัญญาณที่ใช้ LM331

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อป้อนสัญญาณ สามเหลี่ยม และสี่เหลี่ยมเข้าสู่ VCO นำสัญญาณที่ออกจาก VCO มาป้อนเข้าที่ f_{in} ของวงจรในรูปที่ 5.1 จะได้ V_{out} ออกมา เปรียบเทียบกันดังแสดงอยู่ในรูปที่ 5.4 จะเห็นว่าที่ความถี่ต่ำ จะมีริบเปิ้ลมาก และใช้เวลาในการเปลี่ยนความถี่เป็นสัปดาห์ประมาณ 12ms



a)



b)

รูปที่ 5.4 แสดงการเปรียบเทียบ สัญญาณที่ป้อนเข้าสู่ VCO (รูปบน) กับ V_{out} (รูปล่าง) ของ LM331 โดย
 a) เป็นสัญญาณสามเหลี่ยมเข้า VCO ทำให้ได้ความถี่ f_{in} อยู่ในช่วง 400-2.5kHz , บน: 1V/ช่อง (ปรับ),
 ล่าง: 0.5V/ช่อง, เวลา: 20ms/ช่อง ; b) สัญญาณสี่เหลี่ยมเข้า VCO ทำให้ได้ความถี่ f_{in} ประมาณ
 900 กับ 1300Hz ที่สูง: 0.5V/ช่อง (ปรับ), ล่าง: 0.2V/ช่อง, เวลา: 10ms/ช่อง ใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

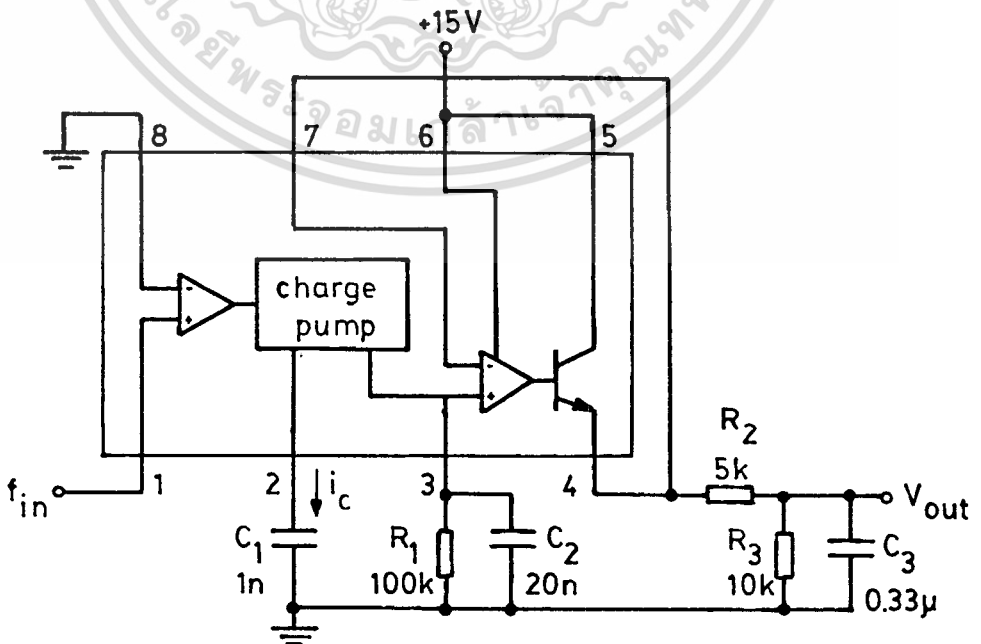
5.2 LM2907

LM2907 เป็นไอซี วงจรเปลี่ยนความถี่เป็นฮักคา ที่มีอุปกรณ์ต่อภายนอกไอซีน้อยชิ้นที่สุด มีรูปวงจรที่ใช้งานอยู่ในรูปที่ 5.5 และมีหลักการดังต่อไปนี้

เมื่อสัญญาณ ความถี่อินพุตที่เข้ามา มีระดับสัญญาณเปลี่ยนค่าผ่านระดับ 0V (zero crossing) C_1 จะถูก ประจุ(charge) และคายประจุ(discharge) ระหว่างฮักคา -2ค่า ที่มีความแตกต่างเท่ากับ $V_{cc}/2$ ซึ่งจะเกิดอยู่ในเวลาครึ่งลูกคลื่นหรือ $1/2f_{in}$, ดังนั้นการเปลี่ยนแปลงประจุในครึ่งลูกคลื่นของ C_1 จะมีค่าเท่ากับ $(V_{cc}/2) \times C_1 = \Delta Q$ จะได้เป็นกระแสเฉลี่ยของ กระแสที่ถูกปั๊ม(current pumped) เข้าหรือออกจาก C_1 มีค่าเท่ากับ

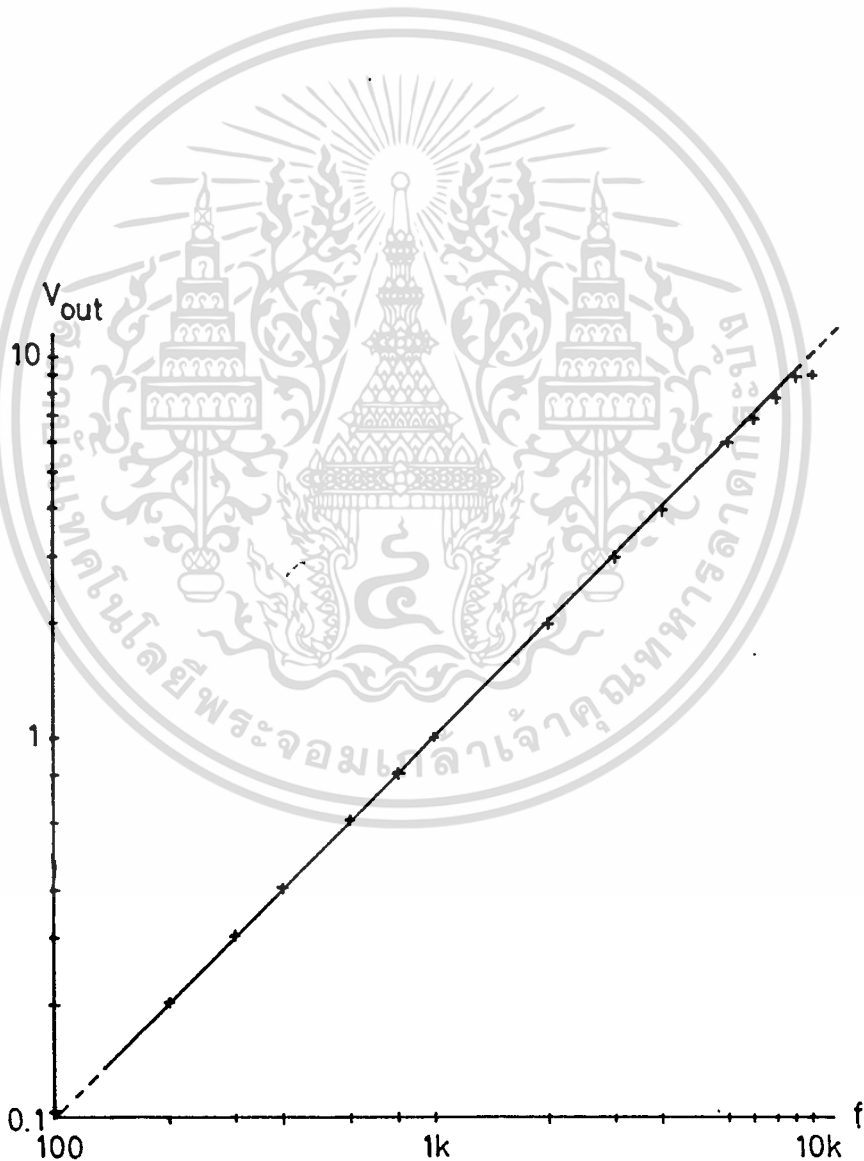
$$\Delta Q/T = i_c (AVG) = C_1 \times (V_{cc}/2) \times (2f_{in}) = V_{cc} \times f_{in} \times C_1$$

และกระแสเฉลี่ยนี้ ก็จะถูกถ่ายเทต่อไปยัง R_1 ซึ่งต่อลงดินตามรูป พร้อมทั้งถูกกรองความถี่สูงทิ้งไปด้วย C_2 ซึ่งมีค่า $\tau = R_1 C_2 = 100k \times 20n = 2\mu S$ และฮักคาตกร้อม $R_1 C_2$ นี้ จะถูกถ่ายเทต่อไปยังขา 4 และถูกลดทอนขนาดของสัญญาณด้วย R_2 และ R_3 โดยถ้าฮักคาที่ขา 4 = 15V จะได้ฮักคาที่ $V_{out} = 10V$ พร้อมกันนั้น จะถูกกรองความถี่สูงทิ้งไปด้วย C_3 ซึ่งจะรวมกับ $R_2 // R_3$ เป็นวงจรกรองความถี่ต่ำผ่าน ที่มีค่า $\tau = (5k // 10k)(0.33\mu) = 1.1\mu S$

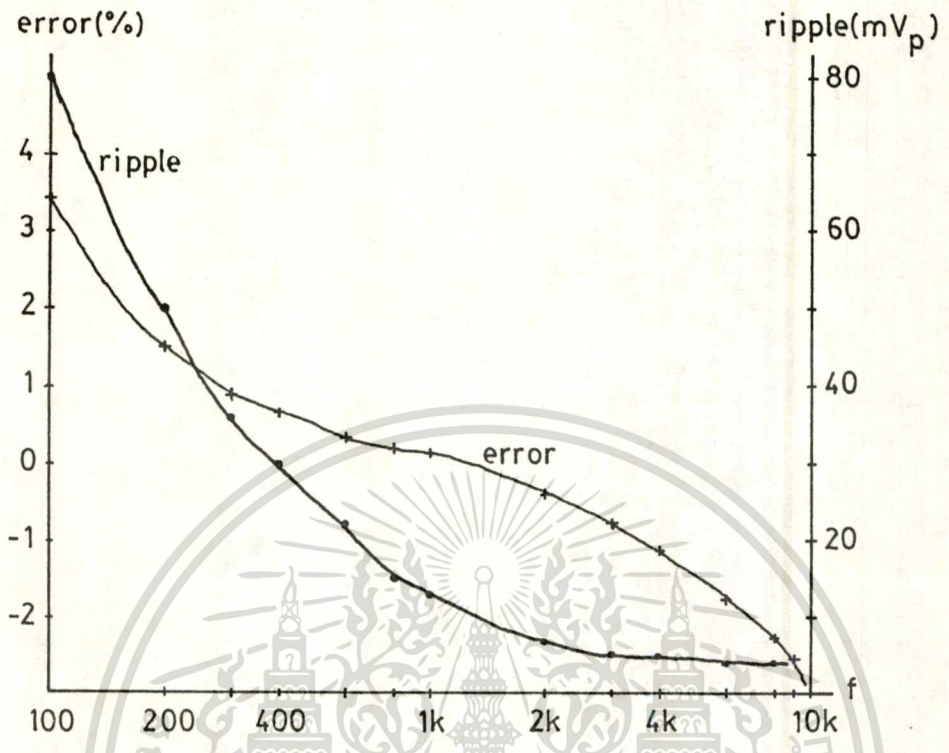


ผลการวัดศักดา V_{out} เปรียบเทียบกับความถี่ ได้ถูกแสดงอยู่ในรูปที่ 5.6 จะเห็นว่าวงจรใช้งานได้ไม่เกินความถี่ 9kHz และแสดงค่าความผิดพลาดกับรีปเปิ้ลไว้ ในรูปที่ 5.7 สังเกตดูความผิดพลาดจะค่อนข้างต่ำ มาจากที่ 100Hz ผิดผล +3.4% ลดลงมาเป็นศูนย์ที่ 1kHz และลดลงไปเป็นลบเรื่อยจนถึง -2.57% ที่ความถี่ 9kHz ถ้าคุณเฉพาะช่วงที่ ค่าความผิดพลาดไม่เกิน 1% จะได้แค่นัย 300-3kHz เท่านั้น

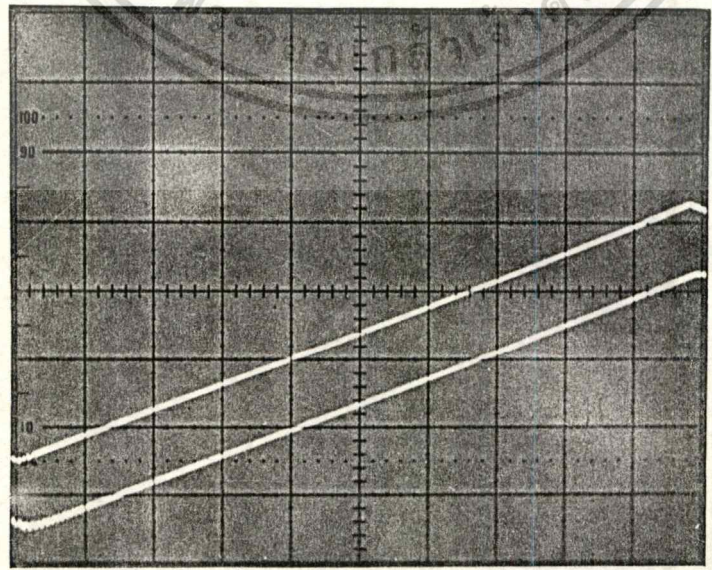
และเมื่อนำสัญญาณ สามเหลี่ยมและสี่เหลี่ยมป้อนเข้าสู่ VCO ได้สัญญาณ F.M. จาก VCO มาป้อนที่ f_{in} แล้วจะได้ V_{out} เปรียบเทียบกับสัญญาณที่ป้อนเข้า VCO เป็นดังรูปที่ 5.8 จะเห็นว่าที่ความถี่ต่ำสัญญาณ V_{out} จะมีรีปเปิ้ลมาก และวงจรใช้เวลาในการเปลี่ยนความถี่เป็นศักดาประมาณ 12ms



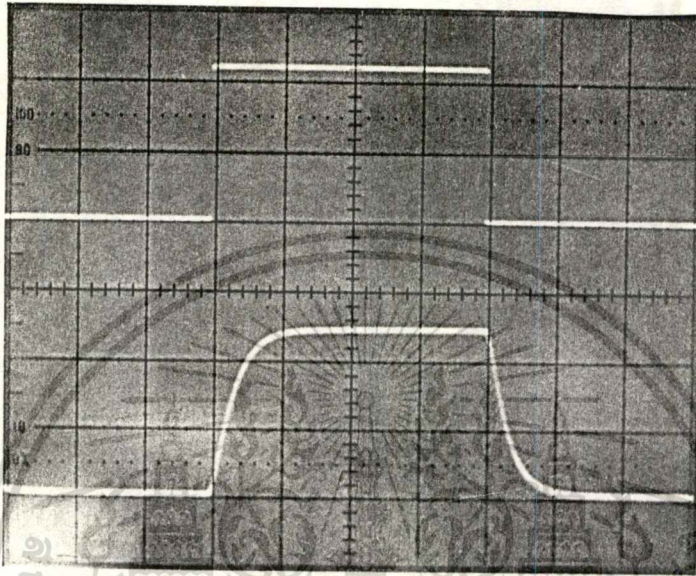
รูปที่ 5.6 แสดงคุณสมบัติของวงจรเปลี่ยนความถี่เป็นศักดา ที่ใช้ LM2907 ระหว่าง V_{out} กับ f_{in}
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 แสดงค่าความผิดพลาดและริเปิลของวงจร



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใด ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



b)

- รูปที่ 5.8 แสดงสัญญาณที่ป้อนเข้า VCO (รูปบน) กับ V_{out} (รูปล่าง) โดย
- เป็นสัญญาณสามเหลี่ยมเข้า VCO ทำให้ได้ความถี่ f_{in} อยู่ในย่าน 500-2.3 kHz
บน: 1V/ช่อง (ปรับ), ล่าง: 0.5V/ช่อง, เวลา: 20ms/ช่อง
 - สัญญาณสี่เหลี่ยมเข้า VCO ทำให้ได้ความถี่ f_{in} ประมาณ 850 ถึง 1350 Hz
บน: 0.5V/ช่อง (ปรับ), ล่าง: 0.2V/ช่อง, เวลา: 10ms/ช่อง

5.3 เปรียบเทียบ วงจรในบทที่3, บทที่4, LM331 และ LM2907

เมื่อออกแบบวงจรทั้ง4แบบให้ใช้งานในย่านความถี่เดียวกัน และให้มีเวลาในการแปลงความถี่เป็น สักดา ใกล้เคียงกัน สามารถจำแนก คุณสมบัติของทั้ง4วงจรเป็นข้อๆได้ดังนี้

- 1) ช่วงของความถี่ที่สามารถใช้งานได้ โดยมีความผิดพลาดไม่เกิน1%
 - ก) แบบแยกเป็นส่วนใหญ่ ในบทที่3 ได้ $200-2.3\text{kHz}$ ($0.5V_p < V_{in} < 0.8V_p$)
 - ข) แบบใช้ทรานซิสเตอร์ในบทที่4 ได้ $50-5\text{kHz}$ ($0.6V_p < V_{in} < 1V_p$)
 - ค) LM331 ได้ $250-10\text{kHz}$ ($V_{in} > 12V_{p-p}$)
 - ง) LM2907 ได้ $300-4\text{kHz}$

ดังนั้น แบบทรานซิสเตอร์ได้ย่านกว้างที่สุด รองลงมาคือ LM331

- 2) ริบเบิลของสัญญาณในช่วงความถี่ที่ใช้งานตามข้อ1)
 - ก) แบบแยกเป็นส่วนใหญ่ ในบทที่3 มีริบเบิล $20\text{mV}_p - 2\text{mV}_p$ ($0.2V < V_{out} < 2.3V$)
 - ข) แบบใช้ทรานซิสเตอร์ในบทที่4 มีริบเบิล $40\text{mV}_p - 20\text{mV}_p$ ($0.05V < V_{out} < 5V$)
 - ค) LM331 มีริบเบิล $100\text{mV}_p - 2\text{mV}_p$ ($0.25V < V_{out} < 10V$)
 - ง) LM2907 มีริบเบิล $36\text{mV}_p - 4\text{mV}_p$ ($0.3V < V_{out} < 4V$)

เมื่อเปรียบเทียบ ริบเบิลกับ V_{out} แล้ว แบบแยกเป็นส่วนใหญ่ จะมีค่าน้อยที่สุด รองมาคือ LM2907

- 3) ระยะเวลาในการตอบสนอง และความสามารถตอบสนองภายในเวลาที่ลูกคลื่น

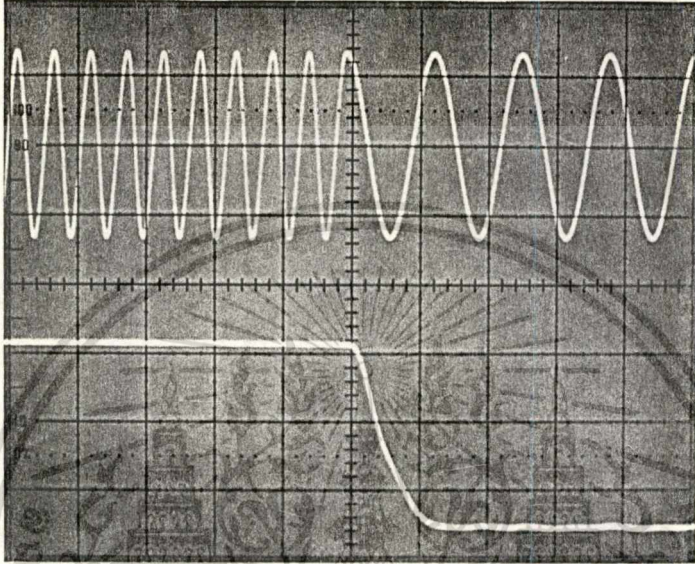
การตัดสินใจ ต้องดูภาพ การเปลี่ยนแปลงความถี่อย่างทันทีทันใดที่เข้ามา กับ V_{out} ที่สามารถตอบสนองได้ ซึ่งแสดงอยู่ในรูปที่ 5.9 โดยที่รูปที่ 5.9a) เป็นของวงจรแบบแยกเป็นส่วนใหญ่มาประกอบกัน, รูปที่ 5.9b) เป็นของวงจรแบบที่ใช้วงจรทรานซิสเตอร์, รูปที่ 5.9c) เป็นของ LM331 และ รูปที่ 5.9d) เป็นของ LM2907 จะเห็นว่าระยะเวลาในการตอบสนอง ของวงจรแบบแยกเป็นส่วนใหญ่ กับแบบทรานซิสเตอร์จะเท่ากัน ประมาณ $2.5\mu\text{s}$ ส่วนของ LM331 และ LM2907 จะมีค่าประมาณ $12\mu\text{s}$ แต่เมื่อเกิดการตอบสนองภายในเวลาที่ลูกคลื่น แล้ว วงจรแบบทรานซิสเตอร์สามารถตอบสนองได้ ภายในเวลา ครึ่งลูกคลื่น เท่านั้นเอง, วงจรแบบแยกเป็นส่วนใหญ่สามารถตอบสนองได้ ภายในเวลา 1 ลูกคลื่น, วงจรที่ใช้ LM2907 สามารถตอบสนองได้ภายในเวลา 3 ลูกคลื่น และ วงจรที่ใช้ LM331 สามารถตอบสนองได้ ภายในเวลา

4 ลูกคลื่น

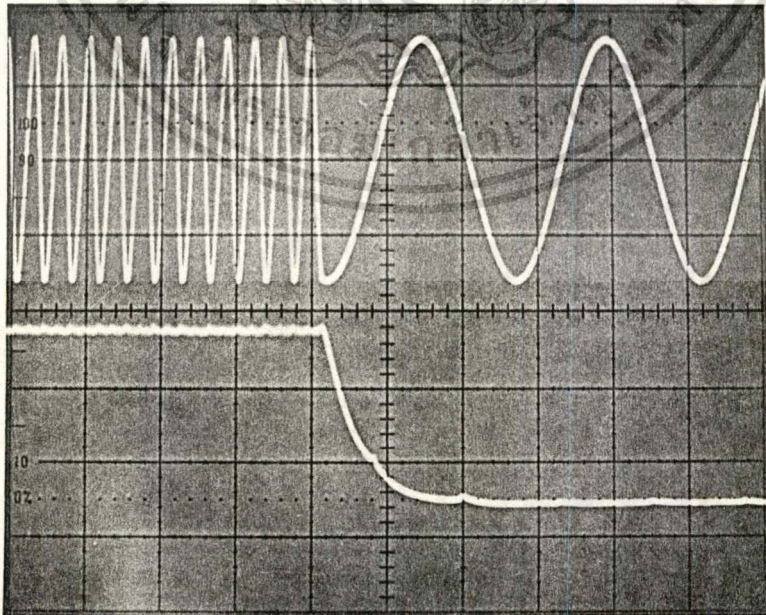
เอกสารนี้เป็นดั่งนั้นจึงสามารถสรุปได้ว่าวงจรแบบทรานซิสเตอร์ตอบสนองได้ไวที่สุดรองมาคือแบบแยกเป็นส่วนใหญ่

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลสรุปคุณสมบัติรวมทั้งหมด จะเห็นว่าวงจรเปลี่ยนความถี่เป็นสติกดาแบบใช้วงจรทรานซิสเตอร์จะมี
 ย่านการใช้งานที่กว้างที่สุด, มีการตอบสนองต่อการเปลี่ยนแปลงของความถี่ที่ไวที่สุด และมีรีปเปิ้ลปาน
 กลาง

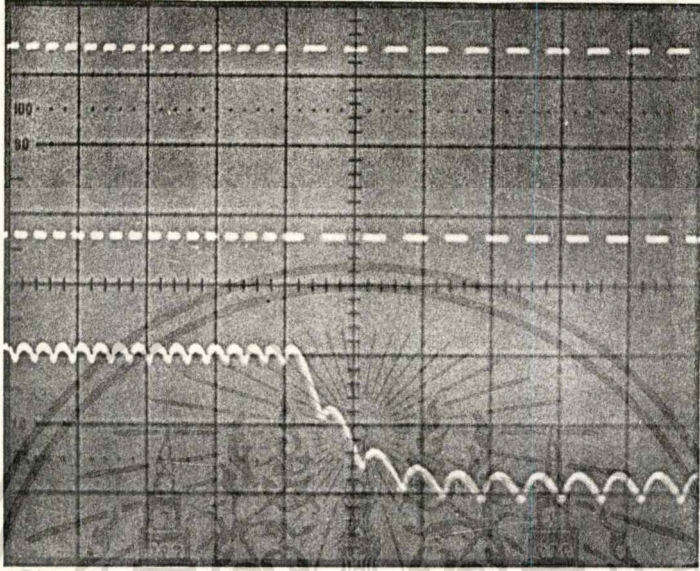


รูปที่ 5.9a) การตอบสนองของวงจรแบบแยกเป็นส่วนใหญ่
 บน: สัญญาณ V_{in} 0.5V/ช่อง, ล่าง: สัญญาณ V_{out} 0.2V/ช่อง, เวลา: 2ms/ช่อง

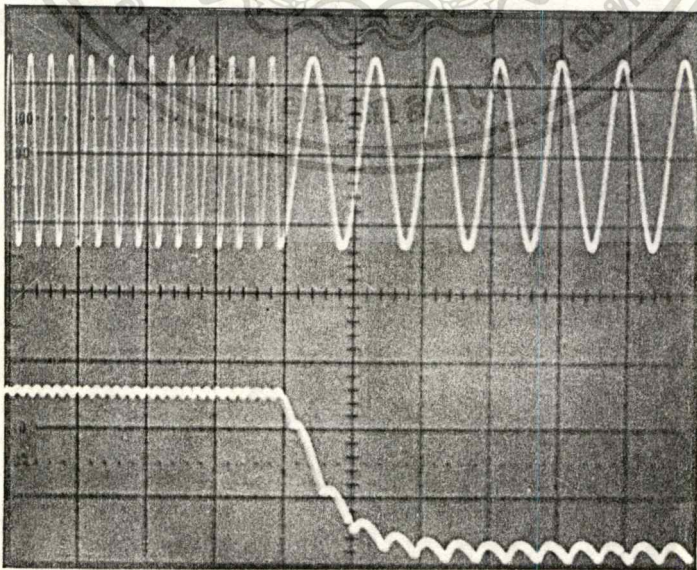


รูปที่ 5.9b) การตอบสนองของวงจรแบบทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่ส่วนใช้สำหรับการศึกษาเท่านั้น ไม่ใช่ออกตีพิมพ์ในรูปของงานวิชาการ
 บน: สัญญาณ V_{in} 0.5V/ช่อง, ล่าง: สัญญาณ V_{out} 0.5V/ช่อง, เวลา: 2ms/ช่อง
 ไม่ว่ากรณีใดก็ตาม ห้ามนำไปใช้ซ้ำโดยไม่ได้รับอนุญาต และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.9c) การตอบสนองของวงจร LM331
 ขณะสัญญาณ V_{in} 5V/ช่อง, ล้างสัญญาณ V_{out} 0.2V/ช่อง, เวลา: 5ms/ช่อง



รูปที่ 5.9d) การตอบสนองของวงจร LM2907

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ขณะสัญญาณ V_{in} 0.5V/ช่อง, ล้างสัญญาณ V_{out} 0.2V/ช่อง, เวลา: 5ms/ช่อง
 ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทสรุป

หลักการของการเปลี่ยนความถี่เป็นสัญญาณที่ได้ออกมาในวิทยุวิทยุ (รูปที่ 2.1 และรูปที่ 2.3) สามารถสร้างเป็นวงจรจริงได้ โดยหากสร้างเป็นวงจรตามที่เขียนไว้ในบทที่ 4 ซึ่งก็คือวงจรเปลี่ยนความถี่เป็นสัญญาณแบบที่ใช้วงจรทรานซิสเตอร์ แล้วจะมีการตอบสนองต่อความถี่ที่เปลี่ยนไปได้รวดเร็วมาก เพียงไม่ถึงครึ่งลูกคลื่นเท่านั้นเอง, สามารถใช้งานได้ถึง 2 ดีเซด ซึ่งได้มีการทดลองเปรียบเทียบกับวงจรในท้องตลาดไว้แล้วในบทที่ 5 ที่ผ่านมา และวงจรทรานซิสเตอร์นี้ยังสามารถนำไปสร้างเป็นวงจรรวมได้อีกด้วย นับว่าเป็น วงจรที่มีคุณสมบัติที่ดีวงจรหนึ่งเหมาะสำหรับการใช้งานที่ย่านความถี่ต่ำๆ (น้อยกว่า 10 kHz) ต่อไปจะเป็นการสรุปและเสนอแนะเป็นข้อๆ ดังนี้

1 ริปเปิ้ลของสัญญาณจะมีมาก (ประมาณ 40 mV) ที่ความถี่ต่ำๆ และจะลดลง เมื่อความถี่สูงขึ้น เนื่องจากผลของ C_L ดังนั้นเมื่อต้องการจะใช้งานจริง สัญญาณ V_{out} ควรผ่าน วงจรกรองความถี่ต่ำผ่าน (low pass filter) ที่มี order สูงๆ

2 สัญญาณ V_{in} ต้องเป็นคลื่นไซน์อย่างเดี๋ยวนั้น และขนาดของสัญญาณควรอยู่ในช่วง $0.6-1 \text{ V}$ เพื่อให้ค่าความผิดพลาดไม่เกิน 1% และถ้าขนาดของสัญญาณอยู่ในช่วง $0.4-0.6 \text{ V}$ หรือ $1-1.2 \text{ V}$ แล้ว ความผิดพลาดจะมีค่ามากขึ้นเป็น 2% และความผิดพลาดของวงจรจะต่ำสุดเมื่อป้อน V_{in} อยู่ในช่วง $0.8-1 \text{ V}$ และใช้งานในย่านความถี่ $400-5 \text{ kHz}$ โดยจะมีความผิดพลาดประมาณ 0.2%

3 เมื่อสัญญาณ V_{in} มีการเปลี่ยนความถี่ที่ต่างกันมากๆ อย่างรวดเร็ว คือในกรณีที่สัญญาณ V_{in} ได้มาจาก VCO ที่ป้อนด้วยสัญญาณสี่เหลี่ยมที่มีขนาดสูงๆ ตรงช่วงการเปลี่ยนความถี่อย่างรวดเร็ว นั้นจะเกิดจุดหักของสัญญาณ ทำให้ดูเหมือนมีความถี่ต่ำๆ ผ่างอยู่ ทำให้สัญญาณ V_{out} ที่ออกมาจากวงจรอินทิเกรเตอร์เกิดการกระเพื่อม ทำให้ช็อกบวกและช็อกลบของสัญญาณไม่เท่ากัน เมื่อนำไปผ่านวงจรเรียงกระแส ก็จะได้รูปสัญญาณที่มีขนาดไม่สม่ำเสมอ ทำให้วงจรทรานซิสเตอร์ หาดสัญญาณที่มาจาก V_{out} ด้วย V_{in} ได้สัญญาณที่มีความกระเพื่อมสูง ดังนั้นจึงต้องใส่วงจรกรองความถี่สูงผ่าน (high pass filter) ไว้หน้าและหลังของวงจรอินทิเกรเตอร์ รวมทั้งต้องออกแบบวงจรอินทิเกรเตอร์ ให้มีอัตราขยายลดลง ที่ความถี่ที่ต่ำกว่าความถี่การใช้งานด้วย

4 ตัวความต้านทานและตัวเก็บประจุ ที่ใช้ในวงจรดีเฟอเรนทิเอเตอร์และอินทิเกรเตอร์ จะต้องเลือกใช้อุปกรณ์ที่ไม่เปลี่ยนแปลงตามอุณหภูมิ

5 วงจรเปลี่ยนความถี่เป็นสัญญาณมีข้อดีอย่างหนึ่งคือ สามารถเปลี่ยนย่านความถี่ใช้งานได้ โดยถ้าต้องการออกแบบวงจรดีเฟอเรนทิเอเตอร์และอินทิเกรเตอร์ใหม่ให้เหมาะสมกับความถี่ที่ใช้งาน การคำนวณว่ากรณีใดที่ทั้งสี่ชิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถิติกรรมประกาศ

วิทยานิพนธ์นี้จะเสร็จไปไม่ได้เลย ถ้าขาดท่านอาจารย์ รศ.ดร.วัลลภ สุระกำพลธร ซึ่งเป็นผู้คิด
วางจรรยาบรรณวิชาชีพที่ใช้ในวิทยานิพนธ์นี้ และคอยให้คำปรึกษาในปัญหาต่างๆ ตลอดจนคอยให้การสนับสนุน
ทางด้านอุปกรณ์อิเล็กทรอนิกส์ต่างๆ ดังนั้น ข้าพเจ้า ขอแสดงความขอบคุณต่อท่านอาจารย์ รศ.ดร.วัลลภ
สุระกำพลธร ไว้ ณ ที่นี้ด้วย ขอให้ท่านอาจารย์จงมีแต่ความสุข ความเจริญ ในชีวิตและการงาน อื่นๆ ขึ้น
ไป คิดหวังสิ่งใดขอให้ได้สิ่งนั้นสมความปรารถนา เทอญ

และสุดท้าย ข้าพเจ้าขอขอบคุณ ท่านอาจารย์ รศ.ดร.พิศกดิ์ ชิวสุวิทย์ และคุณสุชาติ นิยมประดิษฐ์
ที่ได้กรุณา เรื่องการพิมพ์วิทยานิพนธ์นี้มาโดยตลอด และขอขอบคุณ พี่วีว หรือ อาจารย์ วันชัย วีวรุจา
ที่ได้คอยสละเวลามาถ่ายรูป. ผลการทดลองในวิทยานิพนธ์นี้ ซึ่งกว่าจะได้รูปที่ต้องการมา ต้องเสียเวลา
หลายวัน นับเป็นความกรุณาของพี่เป็นอย่างมาก

ข้าพเจ้าขอกราบอาราธนาบารมีของพระรัตนตรัย ได้โปรดส่งเคราะห์ให้ทุกท่านที่กล่าวมาประกอบ
กิจการใดให้มีแต่ความราบรื่น อ้อว่าได้มีอุปสรรคใดๆ มาขัดขวาง คิดหวังสิ่งใดขอให้ได้สิ่งนั้นสมความ
ปรารถนาทุกท่าน เทอญ

เอกสารอ้างอิง

- [1] E. O. Doebelin, *Measurement system*, New York: McGraw-Hill, pp. 765-767, 1983.
- [2] P. H. Horowitz and W. Hill, *The art of electronics*, Cambridge, U. K. : Cambridge University Press, P. 413, 1980.
- [3] E. Ahad and K. C. Smith, "Frequency-to-voltage converter has rapid response to frequency changes," *Electronic Engineering*, vol. 43, pp. 42-46, 1971.
- [4] D. Cohen, I. Tiroshi and S. Eylon, "High speed frequency-to-voltage converter with 0.01 percent accuracy," *IEEE Trans. Instrum. Meas.*, vol. IM-22, no. 2, pp. 108-113, 1973.
- [5] M. A. S. Jaafar, B. S. Alwash, M. A. A. Al-Omran, K. M. Ibrahim and M. A. H. Abdul-Karim, "A dual slope based digital frequency meter," *Int. J. Electron.*, vol. 57, no. 4, pp. 557-562, 1984.
- [6] J. S. Reynolds, "Frequency/voltage convertor with low output ripple," *Electron. Lett.*, vol. 22, no. 15, pp. 783-784, 1986.
- [7] D.-H. Shin and G.-H. Cho, "A simple high performance analog frequency -to-voltage converter," *IEEE Trans. Ind. Electron.*, vol. IE-34, no. 2, pp. 295-298, 1987.
- [8] M. K. Mahmood and J. E. allos, "Fast frequency detection of sinusoidal signals," *Int. J. Electron.*, vol. 54, no. 6, pp. 825-832, 1983.
- [9] M. K. Mahmood, J. E. allos and M. A. H. Abdul-Karim, "Microprocessor implementation of a fast and simultaneous amplitudes and frequency detection for sinusoidal signals," *IEEE Trans. Instrum. Meas.*, vol. IM-34, no. 3, pp. 413-417, 1985.
- [10] A. I. Abu-El-Haija, "Detection of amplitude and frequency of sinusoidal signals based on numerical integration," *Int. J. Electron.*, vol. 66, no. 4, pp. 519-533, 1989.

[11] J. G. Graeme, G. E. tobey and L. P. Huelsman, *Operational amplifiers:*

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

design and applications, New York: McGraw-Hill, chapter 7, 1971.

- [12] B. Gilbert, "Translinear circuits: a proposed classification," *Electron Lett.*, vol. 11, no. 1, pp.14-16, 1975.
- [13] B. Gilbert, "A new wide band amplifier technique," *IEEE J. Solid-State Circuits*, vol. SC-3, pp.353-365, 1968.
- [14] J. F. Gibbons, *Semiconductor electronics*, New York: McGraw-Hill, pp. 354-367, 1966.
- [15] E. J. Kennedy, *Operational amplifier circuits theory and applications*, New York: Holt, Rinehart and Winston, pp. 380-388, 1988.
- [16] J. V. Wait, L. P. Huelsman, G. A. Korn, *Introduction to operational amplifier theory and applications*, New York: McGraw-Hill, chapter 1, 1975.
- [17] R. Konn and R. Genin, "High-performance aperiodic frequency multiplying," *Electron. Lett.*, vol. 15, no. 6, pp. 187-189, 1979.
- [18] *Linear data book*, National Semiconductor Corporation, California, 1982.

ภาคผนวก ก.

ชิป IC MC1495L, LM394 และ LM3046

ORDERING INFORMATION

Device	Temperature Range	Package
MC1495L	0°C to +70°C	Ceramic DIP
MC1595L	-55°C to +125°C	Ceramic DIP

MC1495L
MC1595L

Specifications and Applications Information

WIDEBAND MONOLITHIC FOUR-QUADRANT MULTIPLIER

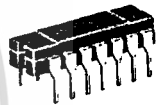
... designed for uses where the output is a linear product of two input voltages. Maximum versatility is assured by allowing the user to select the level shift method. Typical applications include: multiply, divide*, square root*, mean square*, phase detector, frequency doubler, balanced modulator/demodulator, electronic gain control.

*When used with an operational amplifier.

- Wide Bandwidth
- Excellent Linearity – 1% max Error on X-Input, 2% max Error on Y-Input – MC1595L
- Excellent Linearity – 2% max Error on X-Input, 4% max Error on Y-Input – MC1495L
- Adjustable Scale Factor, K
- Excellent Temperature Stability
- Wide Input Voltage Range – ± 10 Volts
- ± 15 Volt Operation

LINEAR FOUR-QUADRANT MULTIPLIER INTEGRATED CIRCUIT

MONOLITHIC SILICON EPITAXIAL PASSIVATED



CERAMIC PACKAGE
CASE 632
TO-116

FIGURE 1 – FOUR-QUADRANT MULTIPLIER TRANSFER CHARACTERISTIC

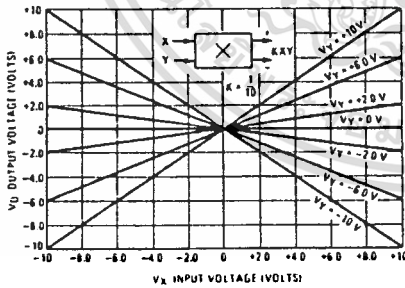


FIGURE 2 – TRANSCONDUCTANCE BANDWIDTH

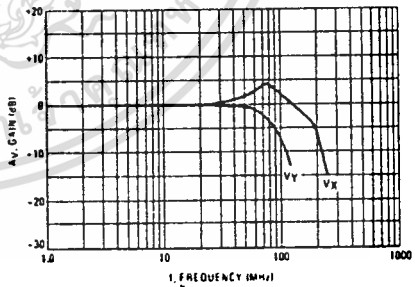
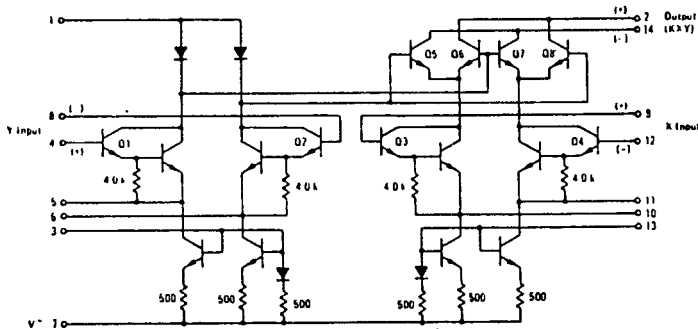


FIGURE 3 – CIRCUIT SCHEMATIC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS ($V^+ = +32V$, $V^- = -15V$, $T_A = +25^\circ C$, $I_3 = I_{13} = 1\text{ mA}$, $R_X = R_Y = 15\text{ k}\Omega$, $R_L = 11\text{ k}\Omega$ unless otherwise noted)

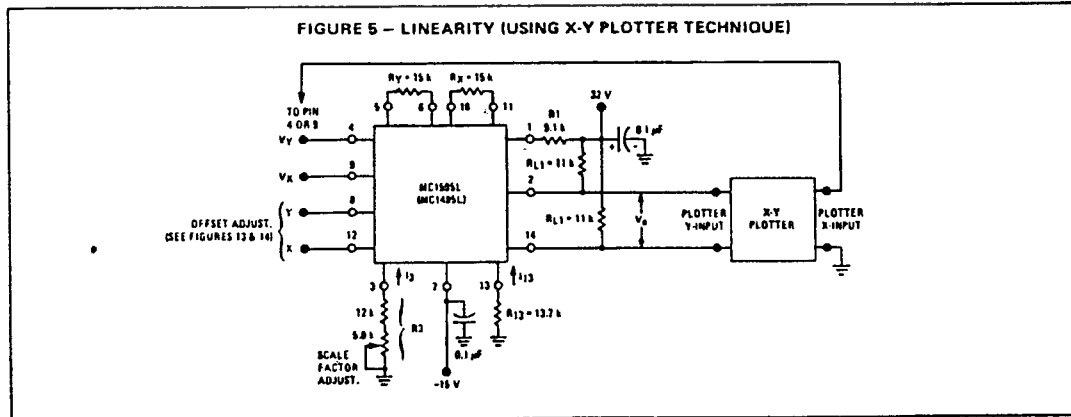
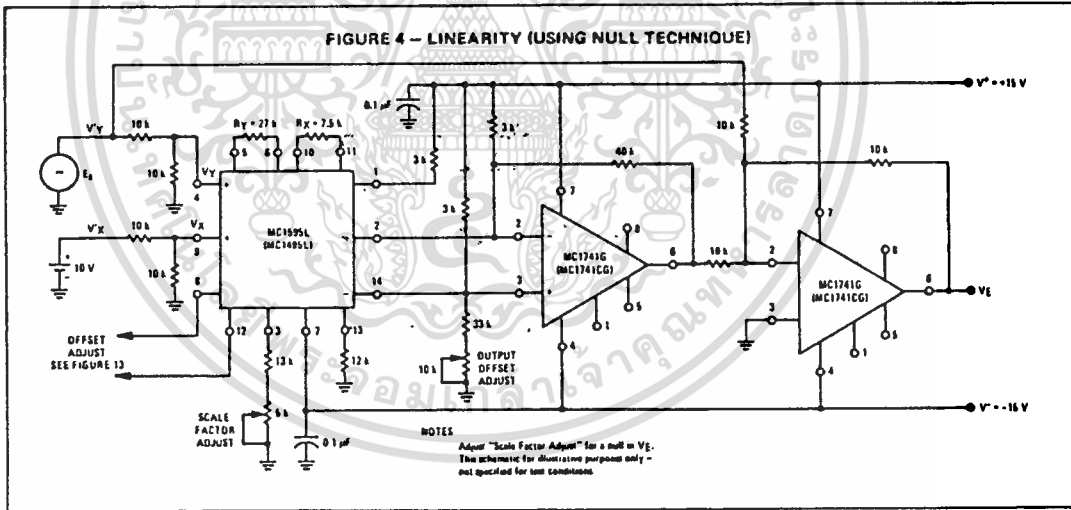
Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Linearity: Output Error in Percent of Full Scale: $T_A = +25^\circ C$ $-10 < V_X < +10$ ($V_Y = \pm 10\text{ V}$) $-10 < V_Y < +10$ ($V_X = \pm 10\text{ V}$) $T_A = 0$ to $+70^\circ C$ $-10 < V_X < +10$ ($V_Y = \pm 10\text{ V}$) $-10 < V_Y < +10$ ($V_X = \pm 10\text{ V}$) $T_A = -55^\circ C$ to $+125^\circ C$ $-10 < V_X < +10$ ($V_Y = \pm 10\text{ V}$) $-10 < V_Y < +10$ ($V_X = \pm 10\text{ V}$)	5	E_{RX} E_{RY} E_{RX} E_{RY} E_{RX} E_{RY}	- - - - - -	± 1.0 ± 0.5 ± 2.0 ± 1.0 ± 1.5 ± 3.0 ± 0.75 ± 1.50	± 2.0 ± 1.0 ± 4.0 ± 2.0 - - - -	%
Squaring Mode Error: Accuracy in Percent of Full Scale After Offset and Scale Factor Adjustment $T_A = +25^\circ C$ $T_A = 0$ to $+70^\circ C$ $T_A = -55^\circ C$ to $+125^\circ C$	5	E_{SQ}	- - -	± 0.75 ± 0.5 ± 1.0 ± 0.75	- - -	%
Scale Factor (Adjustable) $(K = \frac{2R_L}{I_3 R_X R_Y})$	-	K	-	0.1	-	-
Input Resistance ($f = 20\text{ Hz}$)	7	R_{INX} R_{INY}	- - - -	20 35 20 35	- - - -	MegOhms
Differential Output Resistance ($f = 20\text{ Hz}$)	8	R_o	-	300	-	k Ohms
Input Bias Current $I_{bx} = \frac{I_{I9} + I_{I2}}{2}$, $I_{by} = \frac{I_{I4} + I_{I8}}{2}$	6	I_{bx} I_{by}	- - - -	2.0 2.0 2.0 2.0	12 8.0 12 8.0	μA
Input Offset Current $ I_{I9} - I_{I2} $ $ I_{I4} - I_{I8} $	6	$ I_{IOX} $ $ I_{IOY} $	- - - -	0.4 0.2 0.4 0.2	2.0 1.0 2.0 1.0	μA
Average Temperature Coefficient of Input Offset Current ($T_A = 0$ to $+70^\circ C$) ($T_A = -55^\circ C$ to $+125^\circ C$)	6	$ TC_{IO} $	- -	2.0 2.0	- -	$nA/^\circ C$
Output Offset Current $ I_{I4} - I_{I2} $	6	$ I_{OO} $	- -	20 10	100 50	μA
Average Temperature Coefficient of Output Offset Current ($T_A = 0$ to $+70^\circ C$) ($T_A = -55^\circ C$ to $+125^\circ C$)	6	$ TC_{OO} $	- -	1.0 1.0	- -	$nA/^\circ C$
Frequency Response 3.0 dB Bandwidth, $R_L = 11\text{ k}\Omega$ 3.0 dB Bandwidth, $R_L = 50\text{ }\Omega$ (Transconductance Bandwidth) 3° Relative Phase Shift Between V_X and V_Y 1% Absolute Error Due to Input-Output Phase Shift	9,10	BW_{3dB} TBW_{3dB} f_θ f_θ	- - - -	3.0 80 750 30	- - - -	MHz MHz kHz kHz
Common Mode Input Swing (Either Input)	11	CMV	± 10.5 ± 11.5	± 12 ± 13	- -	Vdc
Common Mode Gain (Either Input)	11	ACM	-40 -50	-50 -60	- -	dB
Common Mode Quiescent Output Voltage	12	V_{O1} V_{O2}	- -	21 21	- -	Vdc
Differential Output Voltage Swing Capability	9	V_o	-	± 14	-	V_{peak}
Power Supply Sensitivity	12	S^+ S^-	- -	5.0 10	- -	mV/V
Power Supply Current	12	I_7	-	6.0	7.0	mA
DC Power Dissipation	12	P_D	-	135	170	mW

MC1495L, MC1595L

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Applied Voltage (V ₂ -V ₁ , V ₁₄ -V ₁ , V ₁ -V ₉ , V ₁ -V ₁₂ , V ₁ -V ₄ , V ₁ -V ₈ , V ₁₂ -V ₇ , V ₉ -V ₇ , V ₈ -V ₇ , V ₄ -V ₇)	ΔV	30	Vdc
Differential Input Signal	V ₁₂ -V ₉ V ₄ -V ₈	$\pm(6+1/3 R_X)$ $\pm(6+1/3 R_Y)$	Vdc Vdc
Maximum Bias Current	I ₃ I ₁₃	10 10	mA
Power Dissipation (Package Limitation) Ceramic Package Derate above T _A = +25°C	P _D	750 5.0	mW mW/°C
Operating Temperature Range	T _A	0 to +70 -55 to +125	°C °C
Storage Temperature Range	T _{stg}	-65 to +150	°C

TEST CIRCUITS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1495L, MC1595L

TEST CIRCUITS (continued)

FIGURE 6 - INPUT AND OUTPUT CURRENT

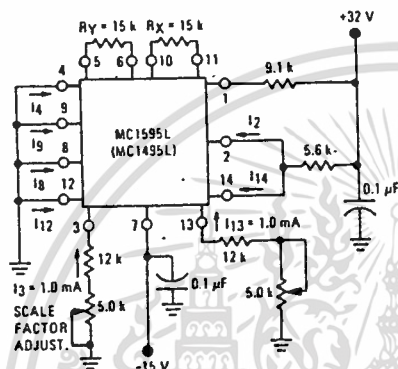


FIGURE 7 - INPUT RESISTANCE

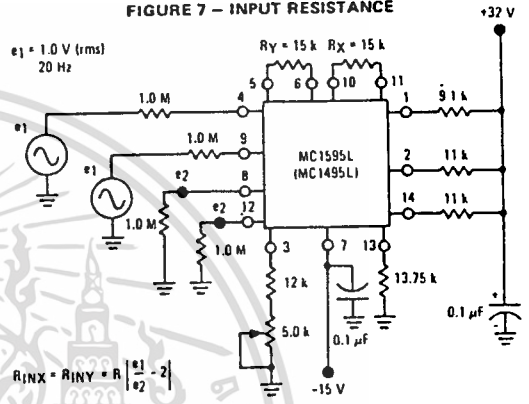


FIGURE 8 - OUTPUT RESISTANCE

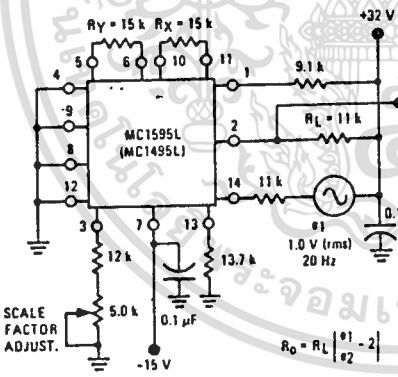


FIGURE 9 - BANDWIDTH (RL = 11 kΩ)

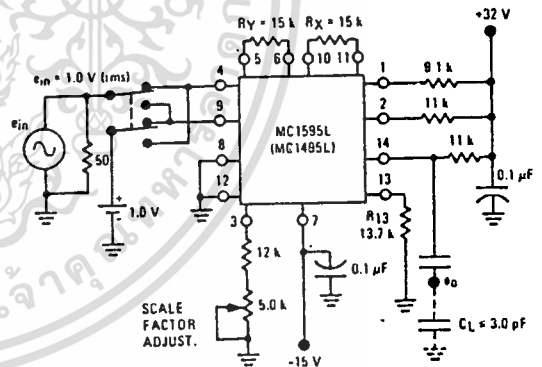


FIGURE 10 - BANDWIDTH (RL = 50 Ω)

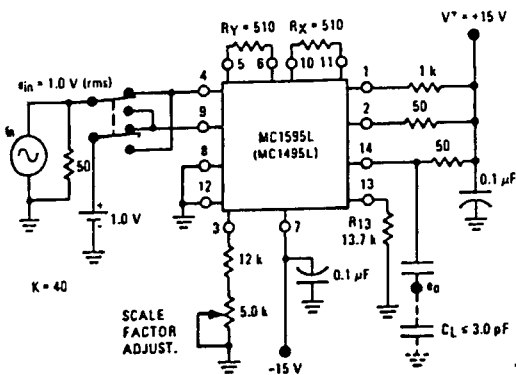
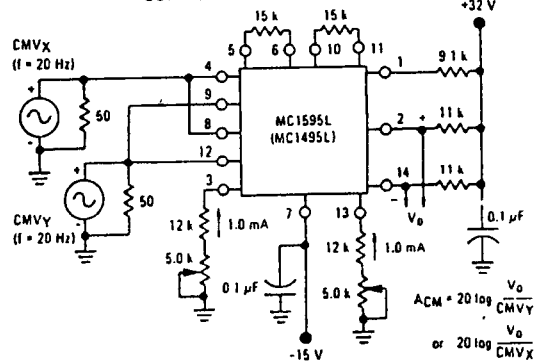


FIGURE 11 - COMMON-MODE GAIN and COMMON-MODE INPUT SWING



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1495L, MC1595L

TEST CIRCUITS (continued)

FIGURE 12 - POWER SUPPLY SENSITIVITY

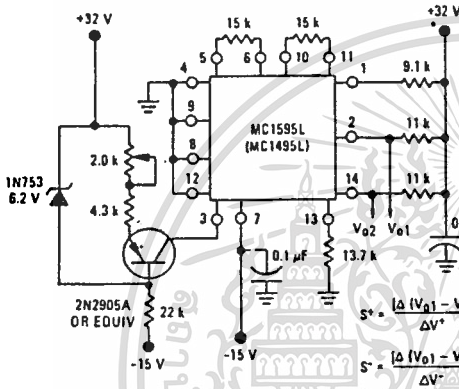


FIGURE 13 - OFFSET ADJUST CIRCUIT

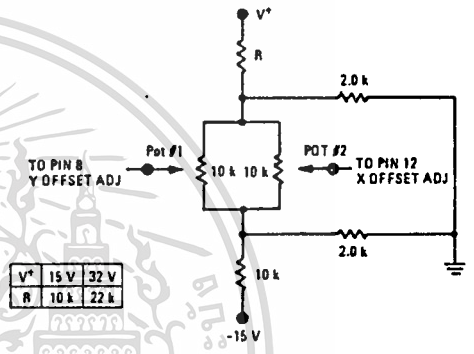
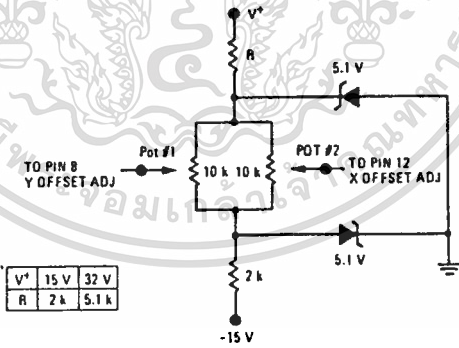


FIGURE 14 - OFFSET ADJUST CIRCUIT (ALTERNATE)



MC1495L, MC1595L,

TYPICAL CHARACTERISTICS

FIGURE 15 - LINEARITY versus TEMPERATURE

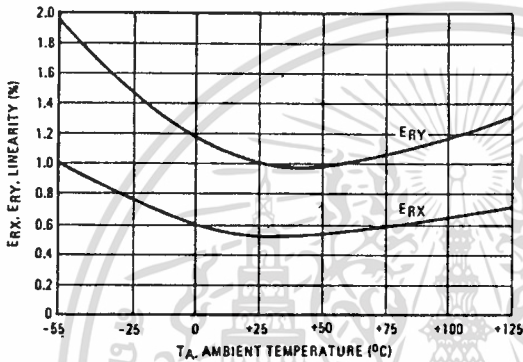


FIGURE 16 - SCALE FACTOR versus TEMPERATURE

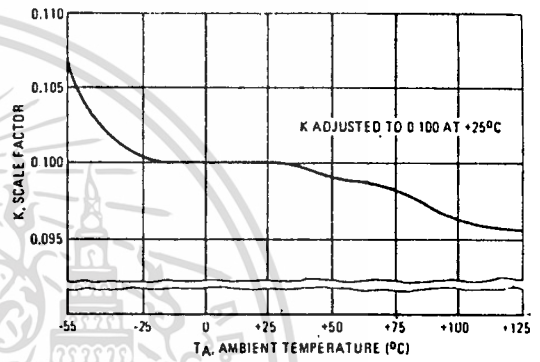


FIGURE 17 - ERROR CONTRIBUTED BY INPUT DIFFERENTIAL AMPLIFIER

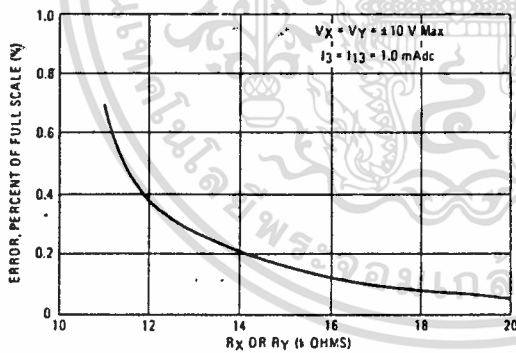


FIGURE 18 - ERROR CONTRIBUTED BY INPUT DIFFERENTIAL AMPLIFIER

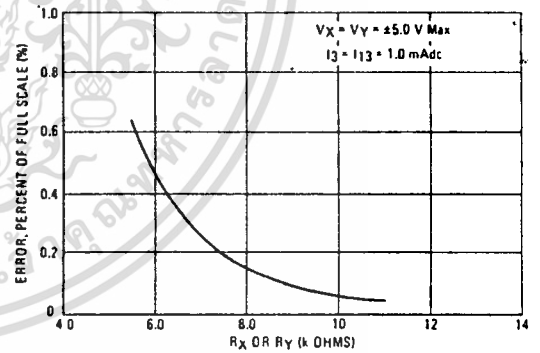
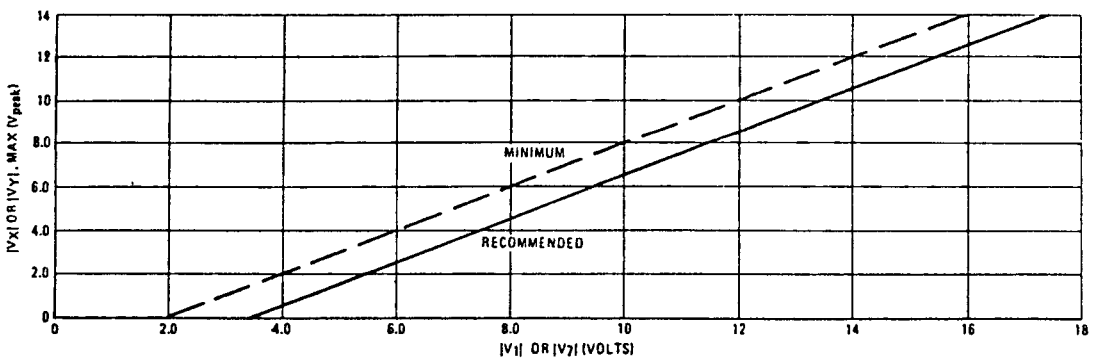


FIGURE 19 - MAXIMUM ALLOWABLE INPUT VOLTAGE versus VOLTAGE AT PIN 1 OR PIN 7



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC1495L, MC1595L

OPERATION AND APPLICATIONS INFORMATION

1. Theory of Operation

The MC1595 (MC1495) is a monolithic, four-quadrant multiplier which operates on the principle of variable transconductance. The detailed theory of operation is covered in Application Note AN-489, Analysis and Basic Operation of the MC1595. The result of this analysis is that the differential output current of the multiplier is given by

$$I_A \cdot I_B = \Delta I = \frac{2V_X V_Y}{R_X R_Y I_{13}}$$

where I_A and I_B are the currents into pins 14 and 2, respectively, and V_X and V_Y are the X and Y input voltages at the multiplier input terminals.

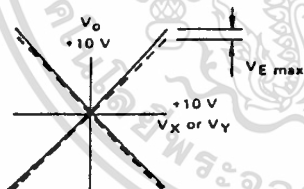
2. Design Considerations

2.1 General

The MC1595 (MC1495) permits the designer to tailor the multiplier to a specific application by proper selection of external components. External components may be selected to optimize a given parameter (e.g. bandwidth) which may in turn restrict another parameter (e.g. maximum output voltage swing). Each important parameter is discussed in detail in the following paragraphs.

2.1.1 Linearity, Output Error, E_{RX} or E_{RY}

Linearity error is defined as the maximum deviation of output voltage from a straight line transfer function. It is expressed as error in percent of full scale (see figure below).



For example, if the maximum deviation, $V_E(\max)$, is ± 100 mV and the full scale output is 10 volts, then the percentage error is

$$E_R = \frac{V_E(\max)}{V_o(\max)} \times 100 = \frac{100 \times 10^{-3}}{10} \times 100 = \pm 1.0\%$$

Linearity error may be measured by either of the following methods:

- Using an X - Y plotter with the circuit shown in Figure 5, obtain plots for X and Y similar to the one shown above.
- Use the circuit of Figure 4. This method nulls the level shifted output of the multiplier with the original input. The peak output of the null operational amplifier will be equal to the error voltage, $V_E(\max)$.

One source of linearity error can arise from large signal non-linearity in the X and Y-input differential amplifiers. To avoid introducing error from this source, the emitter degeneration resistors R_X and R_Y must be chosen large enough so that non-linear base-emitter voltage variation can be ignored. Figures 17 and 18 show the error expected from this source as a function of the values of R_X and R_Y with an operating current of 1.0 mA in each side of the differential amplifiers (i.e., $I_{13} = I_{1\bar{3}} = 1.0$ mA).

2.1.2 3 dB-Bandwidth and Phase Shift

Bandwidth is primarily determined by the load resistors and the stray multiplier output capacitance and/or the operational amplifier used to level shift the output. If wideband operation is desired, low value load resistors and/or a wideband operational amplifier should be used. Stray output capacitance will depend to a large extent on circuit layout.

Phase shift in the multiplier circuit results from two sources: phase shift common to both X and Y channels (due to the load resistor-output capacitance pole mentioned above) and relative phase shift between X and Y channels (due to differences in transmittance in the X and Y channels). If the input to output phase shift is only 0.6° , the output product of two sine waves will exhibit a vector error of 1%. A 3° relative phase shift between V_X and V_Y results in a vector error of 5%.

2.1.3 Maximum Input Voltage

$V_X(\max)$, $V_Y(\max)$ maximum input voltages must be such that:

$$V_X(\max) < I_{13} R_Y$$

$$V_Y(\max) < I_{13} R_X$$

Exceeding this value will drive one side of the input amplifier to "cutoff" and cause non-linear operation.

Currents I_{13} and $I_{1\bar{3}}$ are chosen at a convenient value (observing power dissipation limitation) between 0.5 mA and 2.0 mA, approximately 1.0 mA. Then R_X and R_Y can be determined by considering the input signal handling requirements.

For $V_X(\max) = V_Y(\max) = 10$ volts:

$$R_X = R_Y > \frac{10 \text{ V}}{1.0 \text{ mA}} = 10 \text{ k}\Omega$$

$$\text{The equation } I_A \cdot I_B = \frac{2V_X V_Y}{R_X R_Y I_{13}}$$

$$\text{is derived from } I_A \cdot I_B = \frac{2V_X V_Y}{(R_X + \frac{2kT}{qI_{13}})(R_Y + \frac{2kT}{qI_{13}}) I_{13}}$$

$$\text{with the assumption } R_X \gg \frac{2kT}{qI_{13}} \text{ and } R_Y \gg \frac{2kT}{qI_{13}}$$

$$\text{At } T_A = +25^\circ\text{C and } I_{13} = I_{1\bar{3}} = 1 \text{ mA,}$$

$$\frac{2kT}{qI_{13}} = \frac{2kT}{qI_{\bar{13}}} = 52 \Omega$$

Therefore, with $R_X = R_Y = 10 \text{ k}\Omega$ the above assumption is valid. Reference to Figure 19 will indicate limitations of $V_X(\max)$ or $V_Y(\max)$ due to V_1 and V_7 . Exceeding these limits will cause saturation or "cutoff" of the input transistors. See Step 4 of Section 3 (General Design Procedure) for further details.

2.1.4 Maximum Output Voltage Swing

The maximum output voltage swing is dependent upon the factors mentioned below and upon the particular circuit being considered.

For Figure 20 the maximum output swing is dependent upon V^+ for positive swing and upon the voltage at pin 1 for negative swing. The potential at pin 1 determines the quiescent level for transistors Q_5 , Q_6 , Q_7 , and Q_8 . This potential

MC1495L, MC1595L

OPERATION AND APPLICATIONS INFORMATION (continued)

should be related so that negative swing at pins 2 or 14 does not saturate those transistors. See Section 3 for further information regarding selection of these potentials.

If an operational amplifier is used for level shift, as shown in Figure 21, the output swing (of the multiplier) is greatly reduced. See Section 3 for further details.

3. General Design Procedure

Selection of component values is best demonstrated by the following example: assume resistive dividers are used at the X and Y inputs to limit the maximum multiplier input to ± 5.0 volts ($V_X = V_Y(\max)$) for a ± 10 -volt input ($V_X' = V_Y'(\max)$). (See Figure 21). If an overall scale factor of 1/10 is desired, then

$$V_o = \frac{V_X' V_Y'}{10} = \frac{(2V_X)(2V_Y)}{10} = 4/10 V_X V_Y.$$

Therefore, $K = 4/10$ for the multiplier (excluding the divider network).

Step 1. The first step is to select current I_3 and current I_{13} . There are no restrictions on the selection of either of these currents except the power dissipation of the device. I_3 and I_{13} will normally be one or two milliamperes. Further, I_3 does not have to be equal to I_{13} , and there is normally no need to make them different. For this example, let

$$I_3 = I_{13} = 1 \text{ mA.}$$

To set currents I_3 and I_{13} to the desired value, it is only necessary to connect a resistor between pin 13 and ground, and between pin 3 and ground. From the schematic shown in Figure 3,

FIGURE 20 - BASIC MULTIPLIER

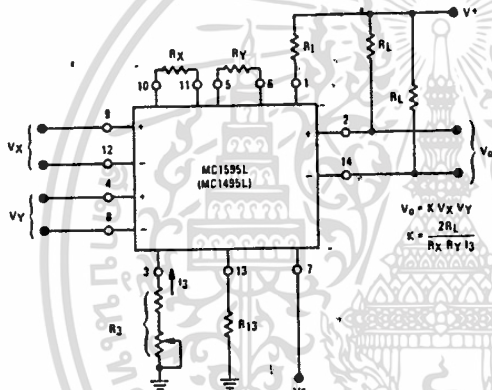
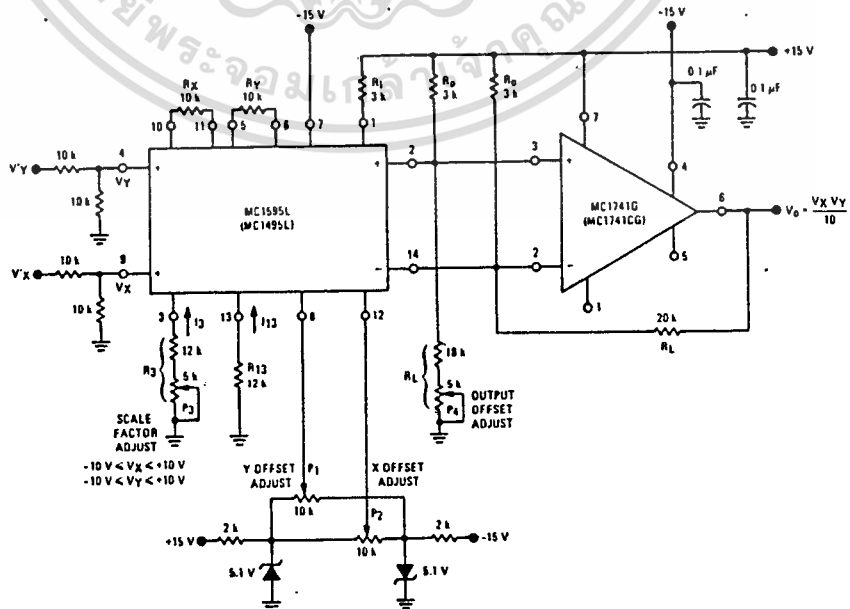


FIGURE 21 - MULTIPLIER WITH OP-AMPL. LEVEL SHIFT



MC1495L, MC1595L

OPERATION AND APPLICATIONS INFORMATION (continued)

it can be seen that the resistor values necessary are given by:

$$R_{13} + 500 \Omega = \frac{|V^-| - 0.7 V}{I_{13}}$$

$$R_3 + 500 \Omega = \frac{|V^-| - 0.7 V}{I_3}$$

Let $V^- = -15 V$

$$\text{Then } R_{13} + 500 = \frac{14.3 V}{1 \text{ mA}} \text{ or } R_{13} = 13.8 \text{ k}\Omega$$

Let $R_{13} = 12 \text{ k}\Omega$

Similarly, $R_3 = 13.8 \text{ k}\Omega$

Let $R_3 = 15 \text{ k}\Omega$

However, for applications which require an accurate scale factor, the adjustment of R_3 and consequently, I_3 , offers a convenient method of making a final trim of the scale factor. For this reason, as shown in Figure 21, resistor R_3 is shown as a fixed resistor in series with a potentiometer.

For applications not requiring an exact scale factor (balanced modulator, frequency doubler, AGC amplifier, etc.), pins 3 and 13 can be connected together and a single resistor from pin 3 to ground can be used. In this case, the single resistor would have a value of one-half the above calculated value for R_{13} .

Step 2. The next step is to select R_X and R_Y . To insure that the input transistors will always be active, the following conditions should be met:

$$\frac{V_X}{R_X} < I_{13} \quad \frac{V_Y}{R_Y} < I_3$$

A good rule of thumb is to make $I_3 R_Y \geq 1.5 V_Y(\text{max})$ and $I_3 R_X \geq 1.5 V_X(\text{max})$.

The larger the $I_3 R_Y$ and $I_3 R_X$ product in relation to V_Y and V_X respectively, the more accurate the multiplier will be (see Figures 17 and 18).

$$\text{Let } R_X = R_Y = 10 \text{ k}\Omega$$

$$\text{Then } I_3 R_Y = 10 V$$

$$I_3 R_X = 10 V$$

since $V_X(\text{max}) = V_Y(\text{max}) = 5.0$ volts the value of $R_X = R_Y = 10 \text{ k}\Omega$ is sufficient.

Step 3. Now that R_X , R_Y and I_3 have been chosen, R_L can be determined:

$$K = \frac{2R_L}{R_X R_Y I_3} = \frac{4}{10}$$

$$\text{or } \frac{(2)(R_L)}{(10 \text{ k})(10 \text{ k})(1 \text{ mA})} = \frac{4}{10}$$

Thus $R_L = 20 \text{ k}\Omega$.

Step 4. To determine what power-supply voltage is necessary for this application, attention must be given to the circuit schematic shown in Figure 3. From the circuit schematic it can be seen that in order to maintain transistors Q_1 , Q_2 , Q_3 and Q_4 in an active

region when the maximum input voltages are applied ($V_X' = V_Y' = 10 V$ or $V_X = 5.0 V$, $V_Y = 5.0 V$), their respective collector voltage should be at least a few tenths of a volt higher than the maximum input voltage. It should also be noticed that the collector voltage of transistors Q_3 and Q_4 are at a potential which is two diode-drops below the voltage at pin 1. Thus, the voltage at pin 1 should be about two volts higher than the maximum input voltage. Therefore, to handle +5.0 volts at the inputs, the voltage at pin 1 must be at least +7.0 volts. Let $V_1 = 9.0 \text{ Vdc}$.

Since the current flowing into pin 1 is always equal to $2I_3$, the voltage at pin 1 can be set by placing a resistor, R_1 from pin 1 to the positive supply:

$$R_1 = \frac{V^+ - V_1}{2I_3}$$

Let $V^+ = +15 V$

$$\text{Then } R_1 = \frac{15 V - 9 V}{(2)(1 \text{ mA})}$$

$$R_1 = 3 \text{ k}\Omega$$

Note that the voltage at the base of transistors Q_5 , Q_6 , Q_7 and Q_8 is one diode-drop below the voltage at pin 1. Thus, in order that these transistors stay active, the voltage at pins 2 and 14 should be approximately halfway between the voltage at pin 1 and the positive-supply voltage. For this example, the voltage at pins 2 and 14 should be approximately 11 volts:

Step 5. Level Shifting

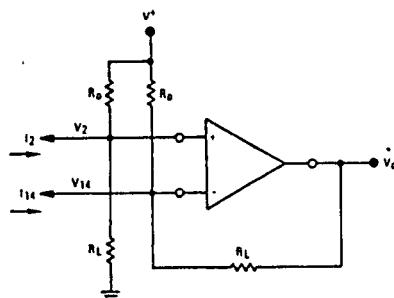
For dc applications, such as the multiply, divide and square-root functions, it is usually desirable to convert the differential output to a single-ended output voltage referenced to ground. The circuit shown in Figure 22 performs this function. It can be shown that the output voltage of this circuit is given by:

$$V_o = (I_2 - I_{14}) R_L$$

$$\text{And since } I_A - I_B = I_2 - I_{14} = \frac{2I_X I_Y}{I_3} = \frac{2 V_X V_Y}{I_3 R_X R_Y}$$

$$\text{Then } V_o = \frac{2R_L V_X V_Y}{4R_X R_X I_3} \text{ where } V_X V_Y \text{ is the voltage at the input to the voltage dividers.}$$

FIGURE 22 - LEVEL SHIFT CIRCUIT



MC1495L, MC1595L

OPERATION AND APPLICATIONS INFORMATION (continued)

The choice of an operational amplifier for this application should have low bias currents, low offset current, and a high common-mode input voltage range as well as a high common-mode rejection ratio. The MC1556, and MC1741 operational amplifiers meet these requirements.

Referring to Figure 21, the level shift components will be determined. When $V_X = V_Y = 0$, the currents I_2 and I_{14} will be equal to I_{13} . In Step 3, R_L was found to be 20 kΩ and in Step 4, V_2 and V_{14} were found to be approximately 11 volts. From this information, R_O can be found easily from the following equation (neglecting the operational amplifiers bias current):

$$\frac{V_2}{R_L} + I_{13} = \frac{V^* - V_2}{R_O}$$

And for this example, $\frac{11 \text{ V}}{20 \text{ k}\Omega} + 1 \text{ mA} = \frac{15 \text{ V} - 11 \text{ V}}{R_O}$

Solving for R_O , $R_O = 2.6 \text{ k}\Omega$

Thus, select $R_O = 3.0 \text{ k}\Omega$

For $R_O = 3.0 \text{ k}\Omega$, the voltage at pins 2 and 14 is calculated to be

$$V_2 = V_{14} = 10.4 \text{ volts.}$$

The linearity of this circuit (Figure 21) is likely to be as good or better than the circuit of Figure 5. Further improvements are

possible as shown in Figure 23 where R_Y has been increased substantially to improve the Y linearity, and R_X decreased somewhat so as not to materially affect the X linearity, this avoids increasing R_L significantly in order to maintain a K of 0.1.

The versatility of the MC1595 (MC1495) allows the user to optimize its performance for various input and output signal levels.

4. Offset and Scale Factor Adjustment

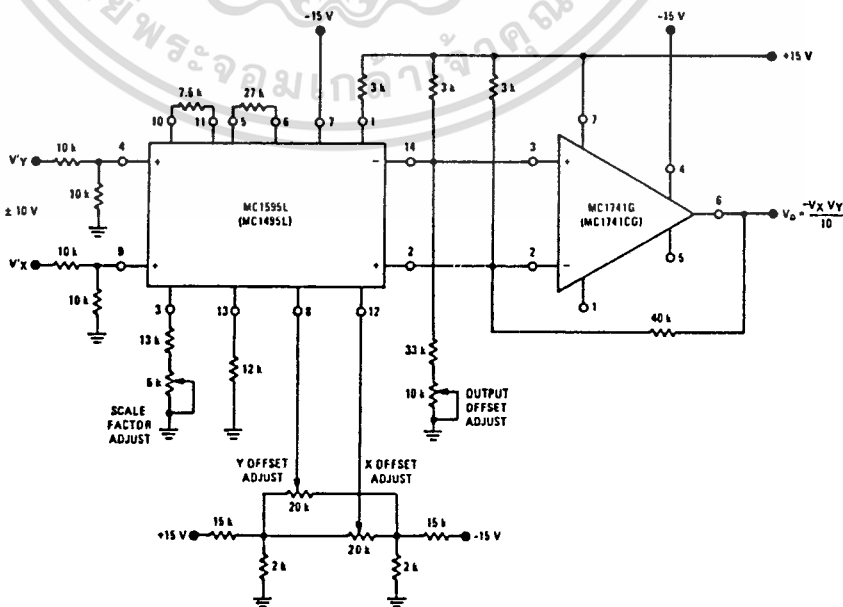
4.1 Offset Voltages

Within the monolithic multiplier (Figure 3) transistor base-emitter junctions are typically matched within 1 mV and resistors are typically matched within 2%. Even with this careful matching, an output error can occur. This output error is comprised of X-input offset voltage, Y-input offset voltage, and output offset voltage. These errors can be adjusted to zero with the techniques shown in Figure 21. Offset terms can be shown analytically by the transfer function:

$$V_O = K(V_X \pm V_{IOX} \pm V_{X \text{ off}}) (V_Y \pm V_{IOY} \pm V_{Y \text{ off}}) \pm V_{OO} \quad (1)$$

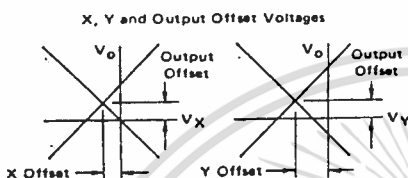
- Where K = scale factor
- V_X = X input voltage
- V_Y = Y input voltage
- V_{IOX} = X input offset voltage
- V_{IOY} = Y input offset voltage
- $V_{X \text{ off}}$ = X input offset adjust voltage
- $V_{Y \text{ off}}$ = Y input offset adjust voltage
- V_{OO} = output offset voltage.

FIGURE 23 - MULTIPLIER WITH IMPROVED LINEARITY



MC1495L, MC1595L

OPERATION AND APPLICATIONS INFORMATION (continued)



For most dc applications, all three offset adjust potentiometers (P_1 , P_2 , P_4) will be necessary. One or more offset adjust potentiometers can be eliminated for ac applications (See Figures 28, 29, 30, 31).

If well regulated supply voltages are available, the offset adjust circuit of Figure 13 is recommended. Otherwise, the circuit of Figure 14 will greatly reduce the sensitivity to power supply changes.

4.2 Scale Factor

The scale factor, K , is set by P_3 (Figure 21). P_3 varies I_3 which inversely controls the scale factor K . It should be noted that current I_3 is one-half the current through R_1 . R_1 sets the bias level for Q_5 , Q_6 , Q_7 , and Q_8 (See Figure 3). Therefore, to be sure that these devices remain active under all conditions of input and output swing, care should be exercised in adjusting P_3 over wide voltage ranges (see Section 3, General Design Procedure).

4.3 Adjustment Procedures

The following adjustment procedure should be used to null the offsets and set the scale factor for the multiply mode of operation. (See Figure 21)

1. X Input Offset
 - (a) Connect oscillator (1 kHz, 5 Vpp sine wave) to the "Y" input (pin 4)
 - (b) Connect "X" input (pin 9) to ground
 - (c) Adjust X offset potentiometer, P_2 , for an ac null at the output
2. Y Input Offset
 - (a) Connect oscillator (1 kHz, 5 Vpp sine wave) to the "X" input (pin 9)
 - (b) Connect "Y" input (pin 4) to ground
 - (c) Adjust "Y" offset potentiometer, P_1 , for an ac null at the output
3. Output Offset
 - (a) Connect both "X" and "Y" inputs to ground
 - (b) Adjust output offset potentiometer, P_4 , until the output voltage V_0 is zero volts dc
4. Scale Factor
 - (a) Apply +10 Vdc to both the "X" and "Y" inputs
 - (b) Adjust P_3 to achieve +10.00 V at the output.
5. Repeat steps 1 through 4 as necessary.

The ability to accurately adjust the MC1595 (MC1495) depends upon the characteristics of potentiometers P_1 through P_4 . Multi-turn, infinite resolution potentiometers with low-temperature coefficients are recommended.

5. DC Applications

5.1 Multiply

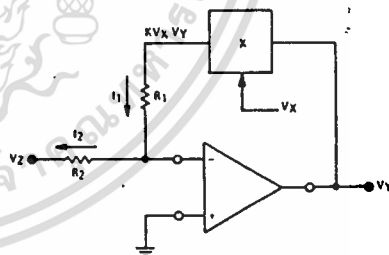
The circuit shown in Figure 21 may be used to multiply signals from dc to 100 kHz. Input levels to the actual multiplier are 5.0 V (max). With resistive voltage dividers the maximum could be very large — however, for this application two-to-one dividers have been used so that the maximum input level is 10 V. The maximum output level has also been designed for 10 V (max).

5.2 Squaring Circuit

If the two inputs are tied together, the resultant function is squaring; that is $V_0 = KV^2$ where K is the scale factor. Note that all error terms can be eliminated with only three adjustment potentiometers, thus eliminating one of the input offset adjustments. Procedures for nulling with adjustments are given as follows:

1. AC Procedure:
 - (a) Connect oscillator (1 kHz, 15 Vpp) to input
 - (b) Monitor output at 2 kHz with tuned voltmeter and adjust P_3 for desired gain (be sure to peak response of the voltmeter)
 - (c) Tune voltmeter to 1 kHz and adjust P_1 for a minimum output voltage
 - (d) Ground input and adjust P_4 (output offset) for zero volts dc output
 - (e) Repeat steps a through d as necessary.
2. DC Procedure:
 - (a) Set $V_X = V_Y = 0$ V and adjust P_4 (output offset potentiometer) such that $V_0 = 0.0$ Vdc
 - (b) Set $V_X = V_Y = 1.0$ V and adjust P_1 (Y input offset potentiometer) such that the output voltage is +0.100 volts
 - (c) Set $V_X = V_Y = 10$ Vdc and adjust P_3 such that the output voltage is +10.00 volts
 - (d) Set $V_X = V_Y = -10$ Vdc. Repeat steps a through d as necessary.

FIGURE 24 — BASIC DIVIDE CIRCUIT



5.3 Divide Circuit

Consider the circuit shown in Figure 24 in which the multiplier is placed in the feedback path of an operational amplifier. For this configuration, the operational amplifier will maintain a "virtual ground" at the inverting (-) input. Assuming that the bias current of the operational amplifier is negligible, then $I_1 = I_2$ and

$$\frac{KV_X V_Y}{R_1} = \frac{-V_Z}{R_2} \quad (1)$$

$$V_Y = \frac{-R_1}{R_2 K} \frac{V_Z}{V_X} \quad (2)$$

Solving for V_Y ,

$$\text{If } R_1 = R_2$$

$$V_Y = \frac{-V_Z}{KV_X} \quad (3)$$

$$\text{If } R_1 = KR_2$$

$$V_Y = \frac{-V_Z}{V_X} \quad (4)$$

MC1495L, MC1595L

OPERATION AND APPLICATIONS INFORMATION (continued)

Hence, the output voltage is the ratio of V_Z to V_X and provides a divide function. This analysis is, of course, the ideal condition. If the multiplier error is taken into account, the output voltage is found to be

$$V_Y = - \left[\frac{R_1}{R_2 K} \right] \frac{V_Z}{V_X} + \frac{\Delta E}{K V_X} \quad (5)$$

where ΔE is the error voltage at the output of the multiplier. From this equation, it is seen that divide accuracy is strongly dependent upon the accuracy at which the multiplier can be set, particularly at small values of V_Y . For example, assume that $R_1 = R_2$, and $K = 1/10$. For these conditions the output of the divide circuit is given by:

$$V_Y = \frac{-10 V_Z}{V_X} + \frac{10 \Delta E}{V_X} \quad (6)$$

From equation 6, it is seen that only when $V_X = 10$ V is the error voltage of the divide circuit as low as the error of the multiply circuit. For example, when V_X is small, (0.1 volt) the error voltage of the divide circuit can be expected to be a hundred times the error of the basic multiplier circuit.

In terms of percentage error,

$$\text{percentage error} = \frac{\text{error}}{\text{actual}} \times 100\%$$

or from equation (5),

$$\text{P.E.D} = \frac{\frac{\Delta E}{K V_X}}{\left[\frac{R_1}{R_2 K} \right] \frac{V_Z}{V_X}} = \left[\frac{R_2}{R_1} \right] \frac{\Delta E}{V_Z} \quad (7)$$

From equation 7, the percentage error is inversely related to voltage V_Z (i.e., for increasing values of V_Z , the percentage error decreases).

A circuit that performs the divide function is shown in Figure 25.

Two things should be emphasized concerning Figure 25.

1. The input voltage (V_X) must be greater than zero and must be positive. This insures that the current out of pin 2 of the multiplier will always be in a direction compatible with the polarity of V_Z .
2. Pins 2 and 14 of the multiplier have been interchanged in respect to the operational amplifiers input terminals. In this instance, Figure 25 differs from the circuit connection shown in Figure 21; necessitated to insure negative feedback around the loop.

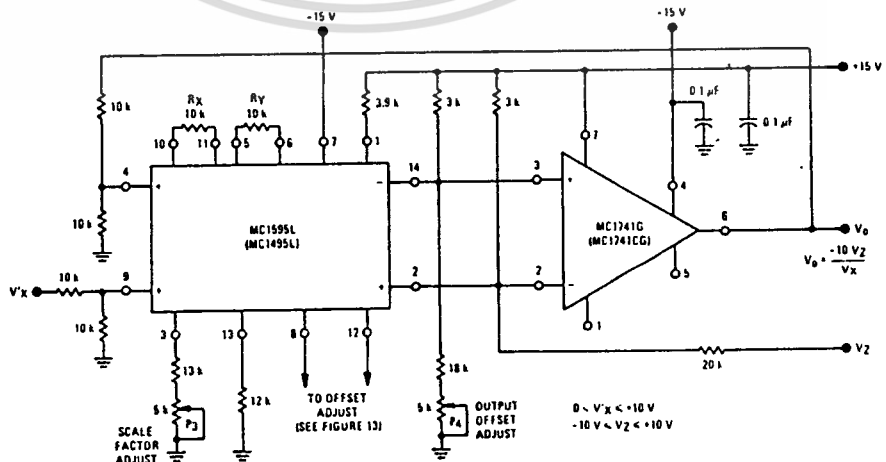
A Suggested Adjustment Procedure for the Divide Circuit

1. Set $V_Z = 0$ volts and adjust the output offset potentiometer (P_4) until the output voltage (V_O) remains at some (not necessarily zero) constant value as V_X is varied between +1.0 volt and +10 volts.
2. Keep V_Z at 0 volts, set V_X at +10 volts and adjust the Y input offset potentiometer (P_1) until $V_O = 0$ volts.
3. Let $V_X = V_Z$ and adjust the X input offset potentiometer (P_2) until the output voltage remains at some (not necessarily -10 volts) constant value as $V_Z = V_X$ is varied between +1.0 and +10 volts. ∴
4. Keep $V_X = V_Z$ and adjust the scale factor potentiometer (P_3) until the average value of V_O is -10 volts as $V_Z = V_X$ is varied between +1.0 volt and +10 volts.
5. Repeat steps 1 through 4 as necessary to achieve optimum performance.

5.4 Square Root

A special case of the divide circuit in which the two inputs to the multiplier are connected together is the square root function

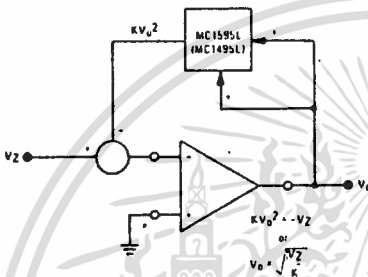
FIGURE 25 - DIVIDE CIRCUIT



MC1495L, MC1595L

OPERATION AND APPLICATIONS INFORMATION (continued)

FIGURE 26 – BASIC SQUARE ROOT CIRCUIT



as indicated in Figure 26. This circuit may suffer from latch-up problems similar to those of the divide circuit. Note that only one polarity of input is allowed and diode clamping (see Figure 27) protects against accidental latch-up.

This circuit also may be adjusted in the closed-loop mode as follows:

1. Set V_2 to -0.01 volts and adjust P_4 (output-offset) for $V_0 = +0.316$ volts, being careful to approach the output from the positive side to preclude the effect of the output diode clamping.
2. Set V_2 to -0.9 volts and adjust P_2 (X adjust) for $V_0 = +3.0$ volts.
3. Set V_2 to -10 volts and adjust P_3 (scale factor adjust) for $V_0 = +10$ volts.
4. Steps 1 through 3 may be repeated as necessary to achieve desired accuracy.

6. AC Applications

The applications that follow demonstrate the versatility of the monolithic multiplier. If a potted multiplier is used for these cases, the results generally would not be as good because the potted units have circuits that, although they optimize dc multiplication operation, can hinder ac applications.

6.1 Frequency doubling often is done with a diode where the fundamental plus a series of harmonics are generated. However, extensive filtering is required to obtain the desired harmonic, and the second harmonic obtained under this technique usually is small in magnitude and requires amplification.

When a multiplier is used to double frequency the second harmonic is obtained directly, except for a dc term, which can be removed with ac coupling.

$$e_o = KE^2 \cos^2 \omega t$$

$$e_o = \frac{KE^2}{2} (1 + \cos 2\omega t).$$

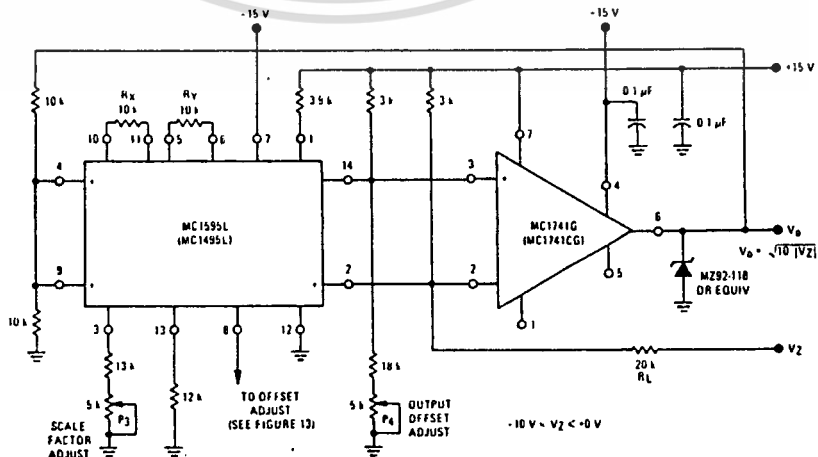
A potted multiplier can be used to obtain the double frequency component, but frequency would be limited by its internal level-shift amplifier. In the monolithic units, the amplifier is omitted.

In a typical doubler circuit, conventional ± 15 -volt supplies are used. An input dynamic range of 5.0 volts peak-to-peak is allowed. The circuit generates wave-forms that are double frequency, less than 1% distortion is encountered without filtering. The configuration has been successfully used in excess of 200 kHz; reducing the scale factor by decreasing the load resistors can further expand the bandwidth.

A slightly modified version of the MC1595 (MC1495) – the MC1596 (MC1496) – has been successfully used as a doubler to obtain 400 MHz. (See Figure 28.)

6.2 Figure 29 represents an application for the monolithic multiplier as a balanced modulator. Here, the audio input signal is 1.6 kHz and the carrier is 40 kHz.

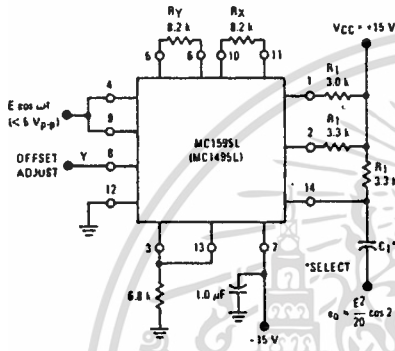
FIGURE 27 – SQUARE ROOT CIRCUIT



MC1495L, MC1595L

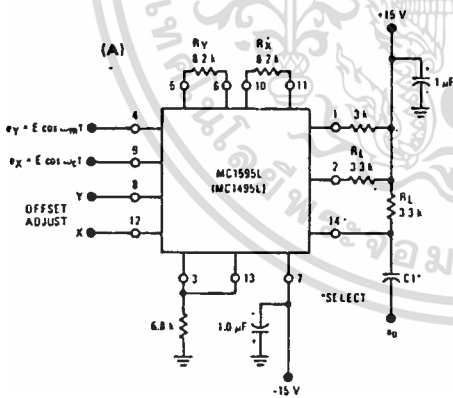
OPERATION AND APPLICATIONS INFORMATION (continued)

FIGURE 28 — FREQUENCY DOUBLER

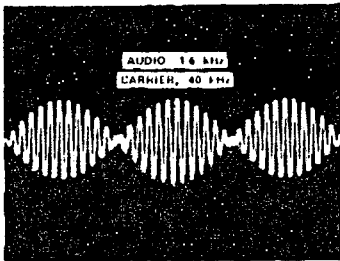


When two equal cosine waves are applied to X and Y, the result is a wave whose frequency is twice the input frequency. For this example the input was a 10 kHz signal, output was 20 kHz.

FIGURE 29 — BALANCED MODULATOR



(B)



The defining equation for balanced modulation is

$$K E_m \cos \omega_m t (E_c \cos \omega_c t) =$$

$$\frac{K E_c E_m}{2} [\cos (\omega_c + \omega_m) t + \cos (\omega_c - \omega_m) t]$$

where ω_c is the carrier frequency, ω_m is the modulator frequency and K is the multiplier gain constant.

AC coupling at the output eliminates the need for level translation or an operational amplifier; a higher operating frequency results.

A problem common to communications is to extract the intelligence from single-sideband received signal. The ssb signal is of the form

$$e_{ssb} = A \cos (\omega_c + \omega_m) t$$

and if multiplied by the appropriate carrier waveform, $\cos \omega_c t$,

$$e_{ssb} e_{carrier} = \frac{AK}{2} [\cos (2\omega_c + \omega_m) t + \cos (\omega_c) t].$$

If the frequency of the band-limited carrier signal, ω_c , is ascertained in advance the designer can insert a low-pass filter and obtain the $(AK/2) \cos \omega_c t$ term with ease. He also can use an operational amplifier for a combination level shift-active filter, as an external component. But in potted multipliers, even if the frequency range can be covered, the operational amplifier is inside and not accessible, so the user must accept the level shifting provided, and still add a low-pass filter.

6.3 Amplitude Modulation

The multiplier performs amplitude modulation, similar to balanced modulation, when a dc term is added to the modulating signal with the Y offset adjust potentiometer. (See Figure 30.)

Here, the identity is

$$E_m(1 + m \cos \omega_m t) E_c \cos \omega_c t = K E_m E_c \cos \omega_c t + \frac{K E_m E_c m}{2} [\cos (\omega_c + \omega_m) t + \cos (\omega_c - \omega_m) t]$$

where m indicates the degree of modulation. Since m is adjustable, via potentiometer P₁, 100% modulation is possible. Without extensive tweaking, 96% modulation may be obtained where ω_c and ω_m are the same as in the balanced-modulator example.

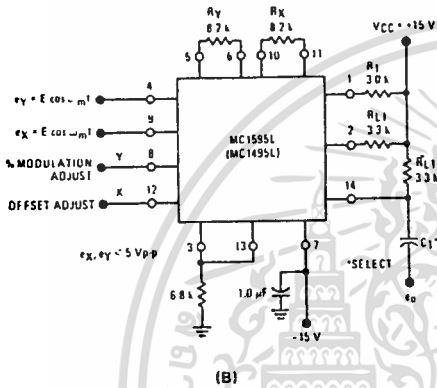
6.4 Linear Gain Control

To obtain linear gain control, the designer can feed to one of the two MC1595 (MC1495) inputs a signal that will vary the unit's gain. The following example demonstrates the feasibility of this application. Suppose a 200 kHz sine wave, 1.0 volt peak-to-peak, is the signal to which a gain control will be added. The dynamic range of the control voltage V_C is 0 to +1.0 volt. These must be ascertained and the proper values of R_X and R_Y can be selected for optimum performance. For the 200-kHz operating frequency, load resistors of 100 ohms were chosen to broaden the operating bandwidth of the multiplier, but gain was sacrificed. It may be made up with an amplifier operating at the appropriate frequency. (See Figure 31.)

MC1495L, MC1595L

OPERATION AND APPLICATIONS INFORMATION (continued)

FIGURE 30 — AMPLITUDE MODULATION



The signal is applied to the unit's Y input. Since the total input range is limited to 1.0 volt p-p, a 2.0-volt swing, a current source of 2.0 mA and an R_Y value of 1.0 kilohm is chosen. This takes best advantage of the dynamic range and insures linear operation in the Y-channel.

Since the X input varies between 0 and +1.0 volt, the current source selected was 1.0 mA and the R_X value chosen was 2.0 kilohms. This also insures linear operation over the X input dynamic range.

Choosing $R_L = 100$ assures wide-bandwidth operation. Hence, the scale-factor for this configuration is

$$K = \frac{R_L}{R_X R_Y I_3} = \frac{100}{(2\text{ k})(1\text{ k})(2 \times 10^{-3})} = \frac{1}{40} \text{ V-1}$$

The 2 in the numerator of the equation is missing in this scale-factor expression because the output is single-ended and ac coupled.

To recover the gain, an MC1552 video amplifier with a gain of 40 is used. An operational amplifier also could have been used with frequency compensation to allow a gain of 40 at 200 kHz. The MC1539 operational amplifier can be tailored for this use; and the MC1520 operational amplifier does it directly.

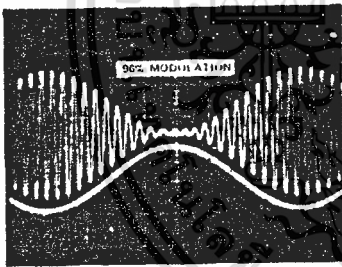
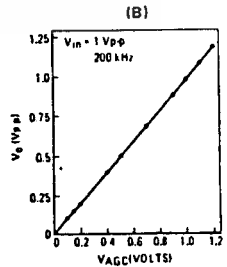
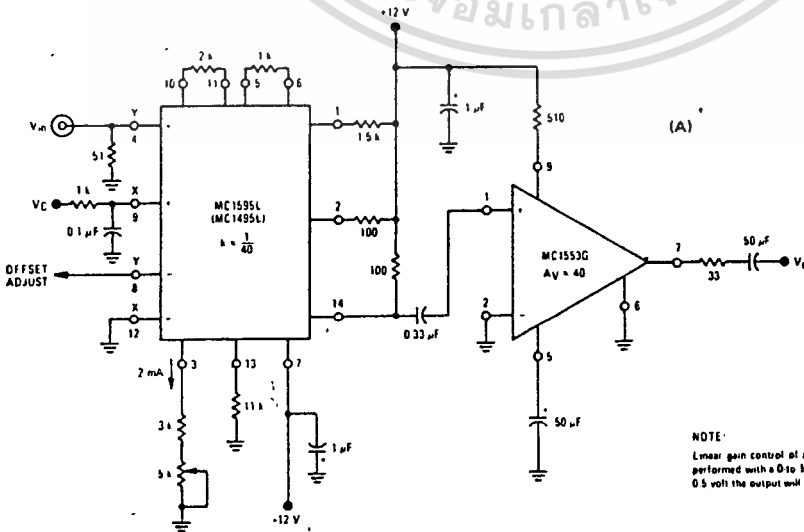


FIGURE 31 — LINEAR GAIN CONTROL



NOTE: Linear gain control of a 1-volt peak-to-peak signal is performed with a 0 to 1-volt control voltage. If V_C is 0.5 volt the output will be 0.5 volt p-p.



Transistor/Diode Arrays

LM194/LM394 Supermatch Pair

General Description

The LM194 and LM394 are junction isolated ultra well-matched monolithic NPN transistor pairs with an order of magnitude improvement in matching over conventional transistor pairs. This was accomplished by advanced linear processing and a unique new device structure.

Electrical characteristics of these devices such as drift versus initial offset voltage, noise, and the exponential relationship of base-emitter voltage to collector current closely approach those of a theoretical transistor. Extrinsic emitter and base resistances are much lower than presently available pairs, either monolithic or discrete, giving extremely low noise and theoretical operation over a wide current range. Most parameters are guaranteed over a current range of $1\mu\text{A}$ to 1mA and 0V up to 40V collector-base voltage, ensuring superior performance in nearly all applications.

To guarantee long term stability of matching parameters, internal clamp diodes have been added across the emitter-base junction of each transistor. These prevent degradation due to reverse biased emitter current—the most common cause of field failures in matched devices. The parasitic isolation junction formed by the diodes also clamps the substrate region to the most negative emitter to ensure complete isolation between devices.

The LM194 and LM394 will provide a considerable improvement in performance in most applications requiring a closely matched transistor pair. In many cases, trimming can be eliminated entirely, improving reliability and decreasing costs. Additionally, the low noise and high gain make this device attractive even where matching is not critical.

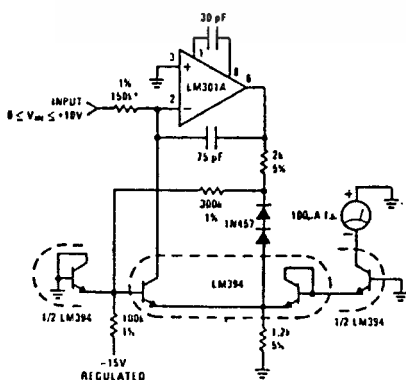
The LM194 and LM394/LM394B/LM394C are available in an isolated header 6-lead TO-5 metal can package. The LM194 is identical to the LM394 except for tighter electrical specifications and wider temperature range.

Features

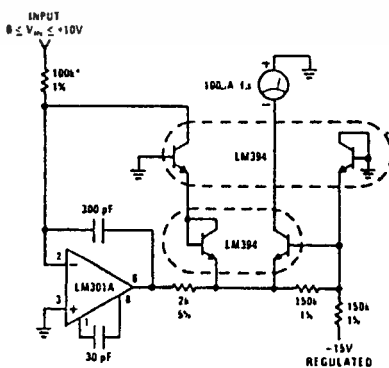
- Emitter-base voltage matched to $50\mu\text{V}$
- Offset voltage drift less than $0.1\mu\text{V}/^\circ\text{C}$
- Current gain (h_{FE}) matched to 2%
- Common-mode rejection ratio greater than 120 dB
- Parameters guaranteed over $1\mu\text{A}$ to 1mA collector current
- Extremely low noise
- Superior logging characteristics compared to conventional pairs
- Plug-in replacement for presently available devices

Typical Applications

Low Cost Accurate Square Root Circuit
 $I_{OUT} = 10^{-5} \cdot \sqrt{10 V_{IN}}$



Low Cost Accurate Squaring Circuit
 $I_{OUT} = 10^{-6} (V_{IN})^2$



*Trim for full scale accuracy

Absolute Maximum Ratings

Collector Current	20 mA	Collector-Collector Voltage	40V
Collector-Emitter Voltage	V _{MAX}	LM394C	20V
Collector-Emitter Voltage	40V	Base-Emitter Current	±10 nA
LM394C	20V	Power Dissipation	500 mW
Collector-Base Voltage	40V	Junction Temperature	
LM394C	20V	LM194	-55°C to +125°C
Collector-Substrate Voltage	40V	LM394/LM394B/LM394C	-25°C to +85°C
LM394C	20V	Storage Temperature Range	-65°C to +150°C
		Lead Temperature (Soldering, 10 seconds)	300°C

Electrical Characteristics (T_J = 25°C)

PARAMETER	CONDITIONS	LM194			LM394			LM394B/LM394C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Current Gain (h _{FE})	V _{CB} = 0V to V _{MAX} (Note 1)										
	I _C = 1 mA	500	700		300	700		225	500		
	I _C = 100μA	400	550		250	550		200	400		
	I _C = 10μA	300	450		200	450		150	300		
	I _C = 1μA	200	300		150	300		100	200		
Current Gain Match (h _{FE} Match) 100 [ΔI _B] [h _{FE} (MIN)] I _C	V _{CB} = 0V to V _{MAX}										
	I _C = 10μA to 1 mA	0.5	2		0.5	4		1.0	5		%
Emitter-Base Offset Voltage	V _{CB} = 0	25	50		25	150		50	200		μV
	I _C = 1μA to 1 mA										
Change in Emitter-Base Offset Voltage vs Collector-Base Voltage (CMRR)	{Note 1}	10	25		10	50		10	100		μV
	I _C = 1μA to 1 mA										
Change in Emitter-Base Offset Voltage vs Collector Current	V _{CB} = 0V,	5	25		5	50		5	50		μV
	I _C = 1μA to 0.3 mA										
Emitter-Base Offset Voltage Temperature Drift	I _C = 10μA to 1 mA (Note 2)	0.08	0.3		0.08	1.0		0.2	1.5		μV/°C
	V _{OS} Trimmed to 0 at 25°C	0.03	0.1		0.03	0.3		0.03	0.5		μV/°C
Logging Conformity	I _C = 3 nA to 300μA, V _{CB} = 0, (Note 3)	150			150			150			μV
Collector-Base Leakage	V _{CB} = V _{MAX}	0.05	0.25		0.05	0.5		0.05	0.5		nA
Collector-Collector Leakage	V _{CC} = V _{MAX}	0.1	2.0		0.1	5.0		0.1	5.0		nA
Input Voltage Noise	I _C = 100μA, V _{CB} = 0V, f = 100 Hz to 100 kHz	1.8			1.8			1.8			nV/√Hz
Collector to Emitter Saturation Voltage	I _C = 1 mA, I _B = 10μA	0.2			0.2			0.2			V
	I _C = 1 mA, I _B = 100μA	0.1			0.1			0.1			V

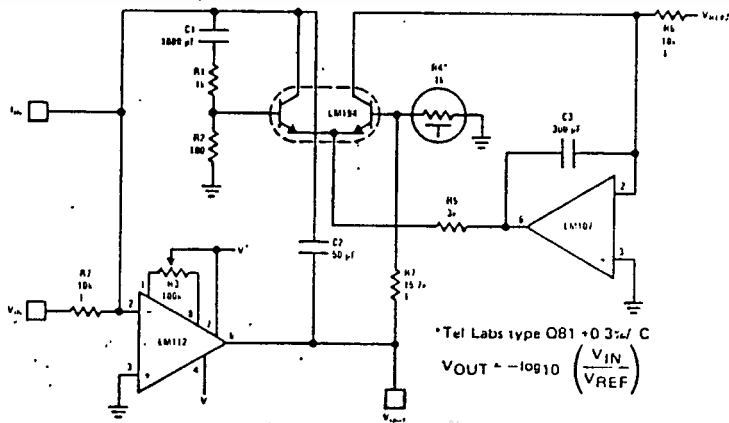
Note 1: Collector-base voltage is swept from 0 to V_{MAX} at a collector current of 1μA, 10μA, 100μA, and 1 mA.

Note 2: Offset voltage drift with V_{OS} = 0 at T_A = 25°C is valid only when the ratio of I_{C1} to I_{C2} is adjusted to give the initial zero offset. This ratio must be held to within 0.003% over the entire temperature range. Measurements taken at +25°C and temperature extremes.

Note 3: Logging conformity is measured by computing the best fit to a true exponential and expressing the error as a base-emitter voltage deviation.

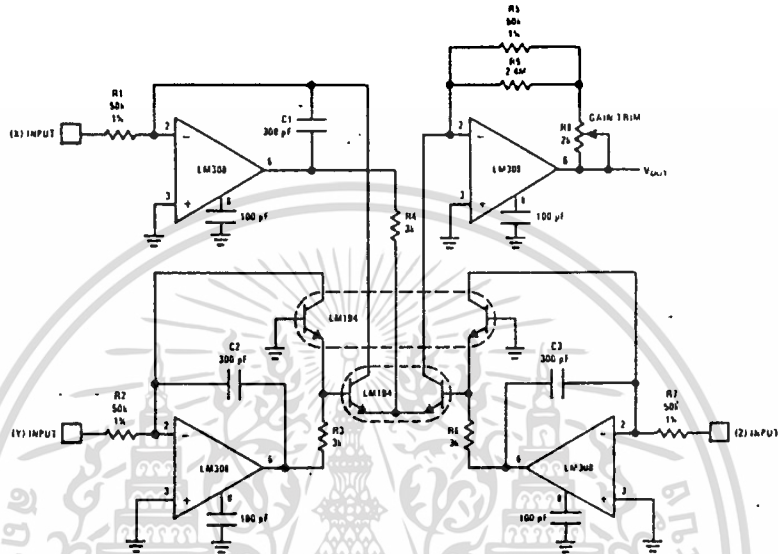
Typical Applications (Continued)

Fast, Accurate Logging Amplifier, V_{IN} = 10V to 0.1 mV or I_{IN} = 1 mA to 10 nA



Typical Applications (Continued)

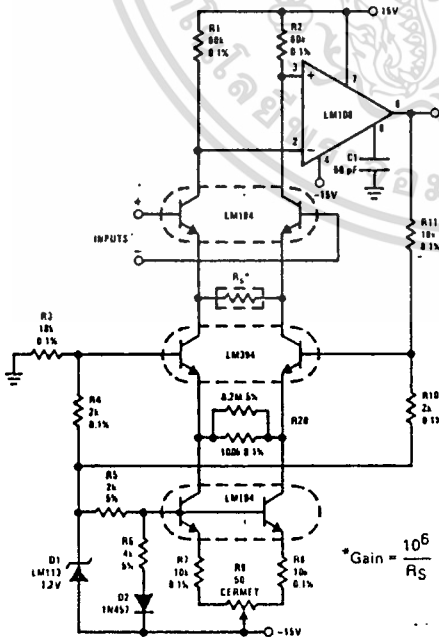
High Accuracy One Quadrant Multiplier/Divider



$$V_{OUT} = \frac{(X)(Y)}{(Z)} ; \text{positive inputs only.}$$

*Typical linearity 0.1%

High Performance Instrumentation Amplifier



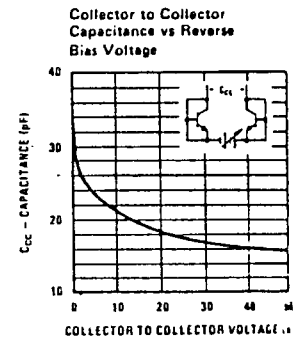
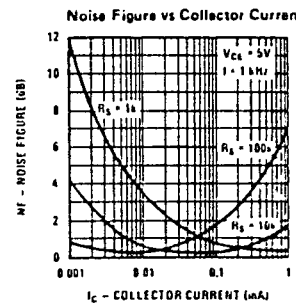
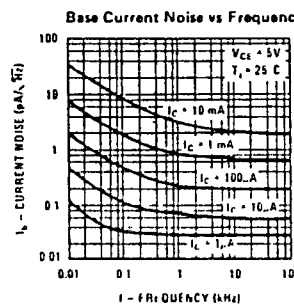
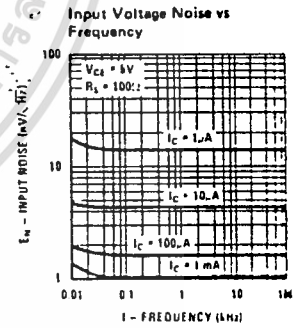
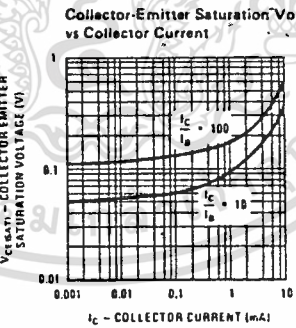
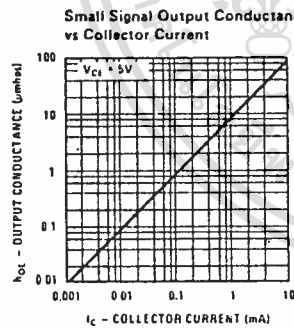
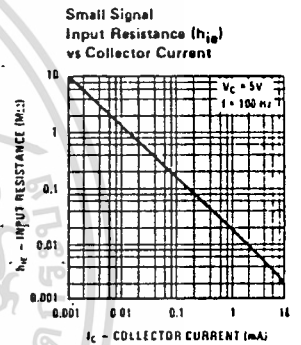
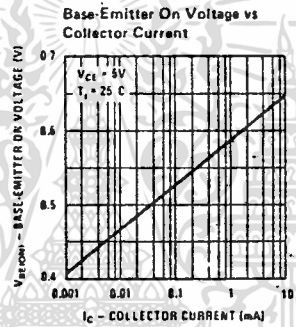
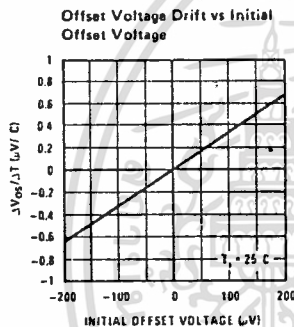
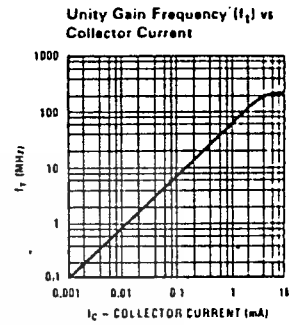
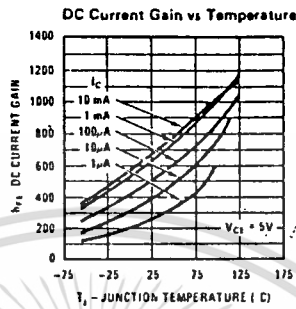
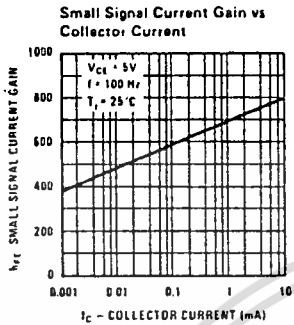
Performance Characteristics

	G = 10,000	G = 1,000	G = 100	G = 10	
Linearity of Gain (±10V Output)	≤ 0.01	≤ 0.01	≤ 0.02	≤ 0.05	%
Common-Mode Rejection Ratio (60 Hz)	≥ 120	≥ 120	≥ 110	≥ 90	dB
Common-Mode Rejection Ratio (1 kHz)	≥ 110	≥ 110	≥ 90	≥ 70	dB
Power Supply Rejection Ratio					
+ Supply	> 110	> 110	> 110	> 110	dB
- Supply	> 110	> 110	> 90	> 70	dB
Bandwidth (-3 dB)	50	50	50	50	kHz
Slew Rate	0.3	0.3	0.3	0.3	V/μs
Offset Voltage Drift**	≤ 0.25	≤ 0.4	≤ 2	≤ 10	μV/°C
Common-Mode Input Resistance	> 10 ⁹	> 10 ⁹	> 10 ⁹	> 10 ⁹	Ω
Differential Input Resistance	3 × 10 ⁸	> 3 × 10 ⁸	> 3 × 10 ⁸	> 3 × 10 ⁸	Ω
Input Referred Noise (100 Hz ≤ f ≤ 10 kHz)	5	6	12	70	nV/√Hz
Input Bias Current	75	75	75	75	nA
Input Offset Current	1.5	1.5	1.6	1.6	nA
Common-Mode Range	±11	±11	±11	±10	V
Output Swing (RL = 10 kΩ)	±13	±13	±13	±13	V

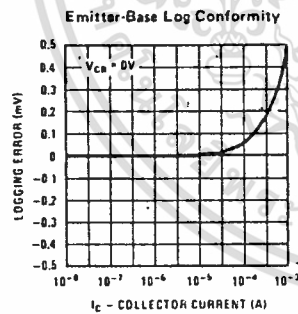
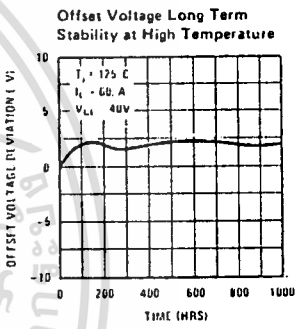
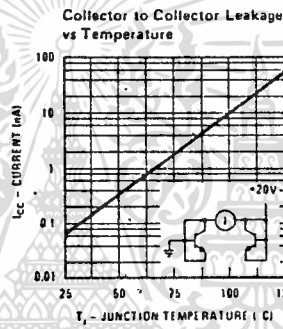
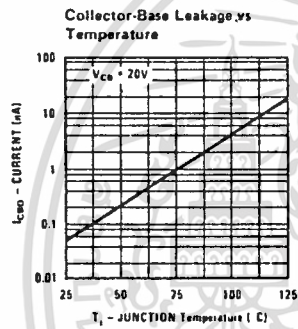
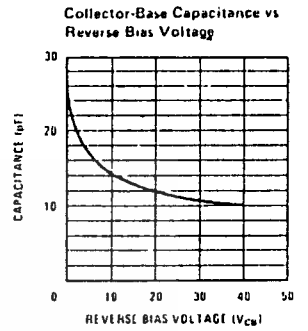
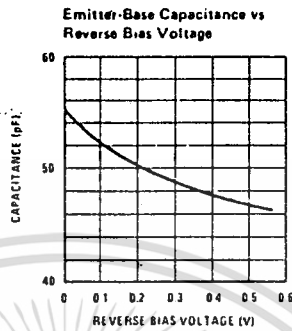
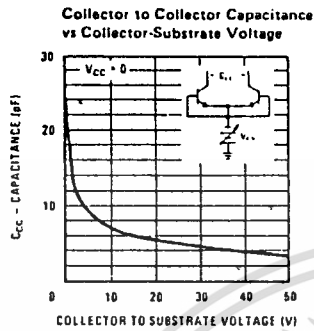
** Assumes ≤ 5 ppm/°C tracking of resistors

$$*Gain = \frac{10^6}{R_S}$$

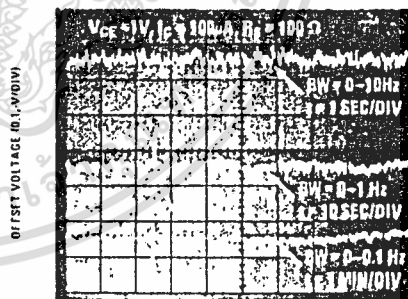
Typical Performance Characteristics



Typical Performance Characteristics (Continued)



Low Frequency Noise of Differential Pair*

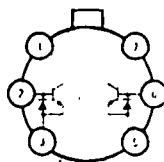


TIME (SEE GRAPH)

*Unit must be in still air environment so that differential lead temperature is held to less than $0.0003^\circ C$.

Connection Diagram

Metal Can Package



TOP VIEW

Order Number LM194H, LM394H
LM394BH or LM394CH
See NS Package H06C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Transistor/Diode Arrays

LM3045, LM3046, LM3086 Transistor Arrays

General Description

The LM3045, LM3046, and LM3086 each consist of five general purpose silicon NPN transistors on a common monolithic substrate. Two of the transistors are internally connected to form a differentially-connected pair. The transistors are well suited to a wide variety of applications in low power system in the DC through VHF range. They may be used as discrete transistors in conventional circuits however, in addition, they provide the very significant inherent integrated circuit advantages of close electrical and thermal matching. The LM3045 is supplied in a 14-lead cavity dual-in-line package rated for operation over the full military temperature range. The LM3046 and LM3086 are electrically identical to the LM3045 but are supplied in a 14-lead molded dual-in-line package for applications requiring only a limited temperature range.

Features

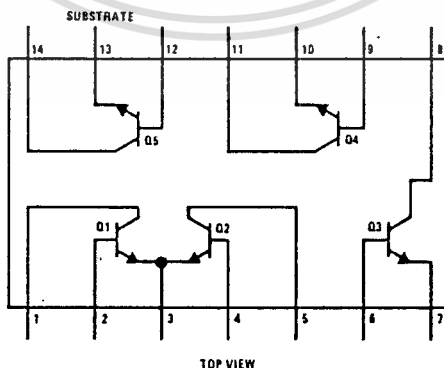
- Two matched pairs of transistors
 V_{BE} matched ± 5 mV
 Input offset current $2\mu\text{A}$ max at $I_C = 1$ mA
- Five general purpose monolithic transistors
- Operation from DC to 120 MHz
- Wide operating current range
- Low noise figure 3.2 dB typ at 1 kHz
- Full military temperature range (LM3045) -55°C to $+125^\circ\text{C}$

Applications

- General use in all types of signal processing systems operating anywhere in the frequency range from DC to VHF
- Custom designed differential amplifiers
- Temperature compensated amplifiers

Schematic and Connection Diagram

Dual-In-Line Package



Order Number LM3045J
 See NS Package J14A
 Order Number LM3046N
 or LM3086N
 See NS Package N14A

Absolute Maximum Ratings ($T_A = 25^\circ\text{C}$)

	LM3045		LM3046/LM3086		Units
	Each Transistor	Total Package	Each Transistor	Total Package	
Power Dissipation:					
$T_A = 25^\circ\text{C}$	300	750	300	750	mW
$T_A = 25^\circ\text{C}$ to 55°C			300	750	mW
$T_A > 55^\circ\text{C}$			Derate at 6.67		mW/ $^\circ\text{C}$
$T_A = 25^\circ\text{C}$ to 75°C	300	750			mW
$T_A > 75^\circ\text{C}$	Derate at 8				mW/ $^\circ\text{C}$
Collector to Emitter Voltage, V_{CE0}	15		15		V
Collector to Base Voltage, V_{CBO}	20		20		V
Collector to Substrate Voltage, V_{C10} (Note 1)	20		20		V
Emitter to Base Voltage, V_{EB0}	5		5		V
Collector Current, I_C	50		50		mA
Operating Temperature Range	-55°C to $+125^\circ\text{C}$		-40°C to $+85^\circ\text{C}$		
Storage Temperature Range	-65°C to $+150^\circ\text{C}$		-65°C to $+85^\circ\text{C}$		
Lead Temperature (Soldering, 10 sec)	300		300		$^\circ\text{C}$

Electrical Characteristics ($T_A = 25^\circ\text{C}$ unless otherwise specified)

PARAMETER	CONDITIONS	LIMITS			LIMITS			UNITS
		LM3045, LM3046			LM3086			
		MIN	TYP	MAX	MIN	TYP	MAX	
Collector to Base Breakdown Voltage ($V_{(BR)CBO}$)	$I_C = 10\mu\text{A}$, $I_E = 0$	20	60		20	60		V
Collector to Emitter Breakdown Voltage ($V_{(BR)CEO}$)	$I_C = 1\text{mA}$, $I_B = 0$	15	24		15	24		V
Collector to Substrate Breakdown Voltage ($V_{(BR)C10}$)	$I_C = 10\mu\text{A}$, $I_{C1} = 0$	20	60		20	60		V
Emitter to Base Breakdown Voltage ($V_{(BR)EB0}$)	$I_E = 10\mu\text{A}$, $I_C = 0$.5	7		5	7		V
Collector Cutoff Current (I_{CE0})	$V_{CB} = 10\text{V}$, $I_E = 0$.002	40		.002	100	nA
Collector Cutoff Current (I_{CE0})	$V_{CE} = 10\text{V}$, $I_B = 0$.5			5	μA
Static Forward Current Transfer Ratio (Static Beta) (β_{FE})	$V_{CE} = 3\text{V}$ $\left\{ \begin{array}{l} I_C = 10\text{mA} \\ I_C = 1\text{mA} \\ I_C = 10\mu\text{A} \end{array} \right.$	40	100		40	100		
Input Offset Current for Matched Pair Q_1 and Q_2 ($ I_{O1} - I_{O2} $)	$V_{CE} = 3\text{V}$, $I_C = 1\text{mA}$.3	2				μA
Base to Emitter Voltage (V_{BE})	$V_{CE} = 3\text{V}$ $\left\{ \begin{array}{l} I_E = 1\text{mA} \\ I_E = 10\text{mA} \end{array} \right.$.715	.800		.715	.800	V
Magnitude of Input Offset Voltage for Differential Pair $ V_{BE1} - V_{BE2} $	$V_{CE} = 3\text{V}$, $I_C = 1\text{mA}$.45	5				mV
Magnitude of Input Offset Voltage for Isolated Transistors $ V_{BE3} - V_{BE4} $, $ V_{BE4} - V_{BE5} $, $ V_{BE5} - V_{BE3} $	$V_{CE} = 3\text{V}$, $I_C = 1\text{mA}$.45	5				mV
Temperature Coefficient of Base to Emitter Voltage ($\frac{\Delta V_{BE}}{\Delta T}$)	$V_{CE} = 3\text{V}$, $I_C = 1\text{mA}$		-1.9			-1.9		mV/ $^\circ\text{C}$
Collector to Emitter Saturation Voltage ($V_{CE(SA1)}$)	$I_B = 1\text{mA}$, $I_C = 10\text{mA}$.23			.23		V
Temperature Coefficient of Input Offset Voltage ($\frac{\Delta V_{IO}}{\Delta T}$)	$V_{CE} = 3\text{V}$, $I_C = 1\text{mA}$		1.1					$\mu\text{V}/^\circ\text{C}$

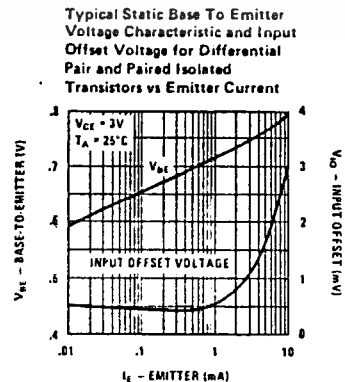
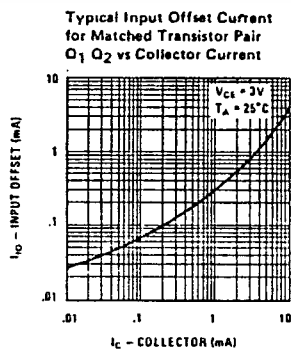
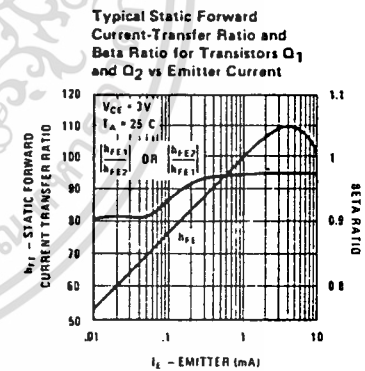
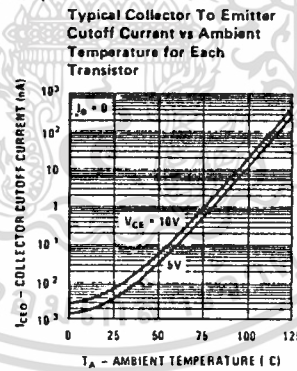
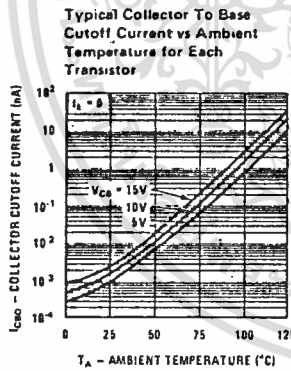
Note 1: The collector of each transistor of the LM3045, LM3046, and LM3086 is isolated from the substrate by an integral diode. The substrate (terminal 13) must be connected to the most negative point in the external circuit to maintain isolation between transistors and to provide for normal transistor action.

LM3045, LM3046, LM3086

Electrical Characteristics (Continued)

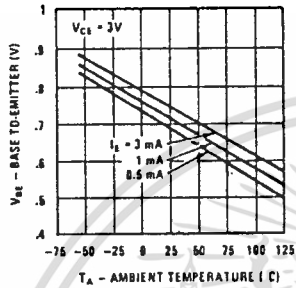
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Low Frequency Noise Figure (NF)	$f = 1 \text{ kHz}, V_{CE} = 3\text{V}, I_C = 100\mu\text{A}$ $R_S = 1 \text{ k}\Omega$		3.25		dB
Low Frequency, Small Signal Equivalent Circuit Characteristics:					
Forward Current Transfer Ratio (h_{FE})			110 (LM3045, LM3046) LM3086)		
Short Circuit Input Impedance (h_{ie})	$f = 1 \text{ kHz}, V_{CE} = 3\text{V}, I_C = 1 \text{ mA}$		3.5		$\text{k}\Omega$
Open Circuit Output Impedance (h_{oe})			15.6		μmho
Open Circuit Reverse Voltage Transfer Ratio (h_{re})			1.8×10^{-4}		
Admittance Characteristics:					
Forward Transfer Admittance (Y_{fe})	$f = 1 \text{ MHz}, V_{CE} = 3\text{V}, I_C = 1 \text{ mA}$		$31 - j 1.5$		
Input Admittance (Y_{ie})			$0.3 + j 0.04$		
Output Admittance (Y_{oe})			$0.001 + j 0.03$		
Reverse Transfer Admittance (Y_{re})			See curve		
Gain Bandwidth Product (f_T)	$V_{CE} = 3\text{V}, I_C = 3 \text{ mA}$	300	550		
Emitter to Base Capacitance (C_{EB})	$V_{EB} = 3\text{V}, I_E = 0$.6		pF
Collector to Base Capacitance (C_{CB})	$V_{CB} = 3\text{V}, I_C = 0$.58		pF
Collector to Substrate Capacitance (C_C)	$V_{CS} = 3\text{V}, I_C = 0$		2.8		pF

Typical Performance Characteristics

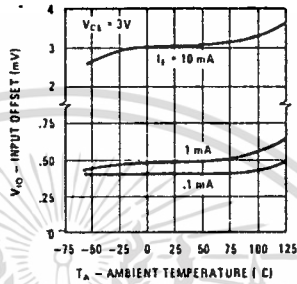


Typical Performance Characteristics (Continued)

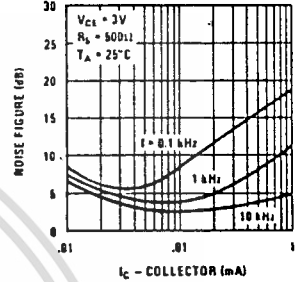
Typical Base To Emitter Voltage Characteristic for Each Transistor vs Ambient Temperature



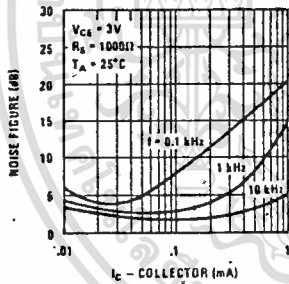
Typical Input Offset Voltage Characteristics for Differential Pair and Paired Isolated Transistors vs Ambient Temperature



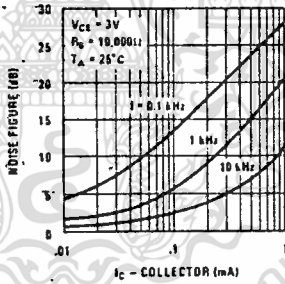
Typical Noise Figure vs Collector Current



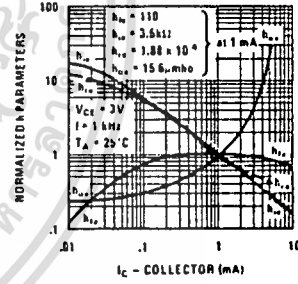
Typical Noise Figure vs Collector Current



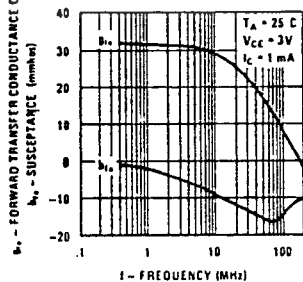
Typical Noise Figure vs Collector Current



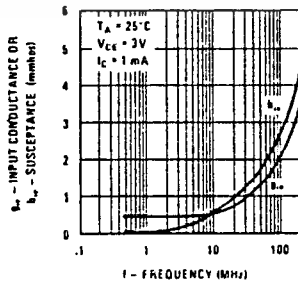
Typical Normalized Forward Current Transfer Ratio, Short Circuit Input Impedance, Open Circuit Output Impedance, and Open Circuit Reverse Voltage Transfer Ratio vs Collector Current



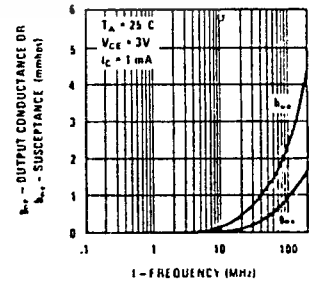
Typical Forward Transfer Admittance vs Frequency



Typical Input Admittance vs Frequency

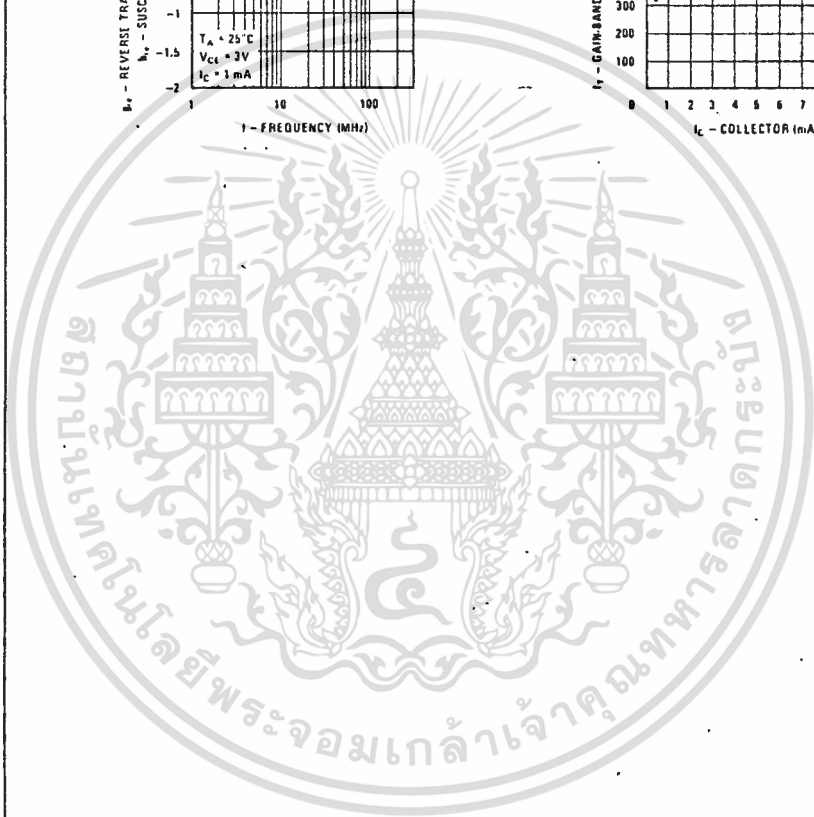
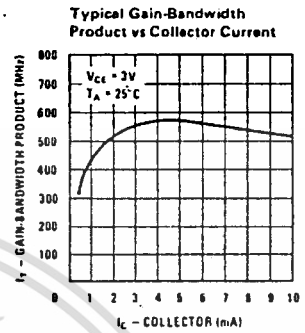
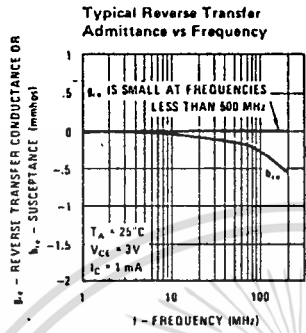


Typical Output Admittance vs Frequency



LM3045, LM3046, LM3086

Typical Performance Characteristics (Continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

ผลงานวิจัยที่ได้รับการตีพิมพ์

- [1] องยุทธ ชนบดีเฉลิมรุ่ง และ วัลลภ สุระกำพลธร , " วงจรเปลี่ยนความถี่เป็นสีกดาในแบบอนาลอก ," การประชุมทางวิชาการวิศวกรรมไฟฟ้า ครั้งที่13 ณ มหาวิทยาลัยเชียงใหม่, หน้า 31-40, วันที่ 8-9 พฤศจิกายน 2533.
- [2] Wanlop Surakamponorn, Yongyut Chonbodeechalermpoong and Sulee Bunjongjit., " An analog sinusoidal frequency-to-voltage converter, " *IEEE Transactions on Instrumentation and Measurement*, vol. 40, no. 6, December, 1991.

