

การออกแบบและการประยุกต์ใช้งาน
ของวงจรความต้านแบบปรับค่าได้
The design and application
of variable resistance circuits

สมยศ จุณณะปิยะ
Somyot Chunnapiya
อาจารย์ที่ปรึกษา
ผศ. ดร.วัลลก สุระกาฬธร
Advisor
Assistant Professor Dr. Wanlop Surakamponporn

วิทยานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2530

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

กิตติกรรมประกาศ	III
บทคัดย่อ	IV
Abstract	V
บทที่ 1 บทนำ	1
บทที่ 2 วัตถุประสงค์ในการทําวิทยานิพนธ์	3
บทที่ 3 ความคํานานปรับค่าได้	5
3.1 บทนำ	5
3.2 รายละเอียดของวงจรความคํานานปรับค่าได้	6
3.3 ผลการทดลอง	10
3.4 การเขียนแบบการทํางานของวงจร	13
3.5 สรุป	27
บทที่ 4 วงจรลดทอนขนาดกระแสสัญญาณแบบปรับค่าการลดทอนได้กว้างมาก	28
4.1 บทนำ	28
4.2 รายละเอียดและการทํางานของวงจร	28
4.3 การวิเคราะห์การทํางาน	33
4.4 การเขียนแบบการทํางานของวงจร	36
4.5 วงจรความคํานานแบบลบที่ปรับค่าได้ และมีช่วงปฏิบัติงานกว้างมาก	45
4.6 การเขียนแบบการทํางานของวงจรความคํานานที่ปรับค่าได้	49
4.7 สรุป	63

บทที่ 5	การประยุกต์ใช้งานของวงจรความต้านทานปรับค่าได้	65
5.1	การประยุกต์ใช้งานในวงจรควบคุมค่าขยายศักดาสัญญาณ อย่าง เชิง เส้นโคขาข้ออบแอมป์	65
5.2	การประยุกต์ใช้งานในวงจรควบคุมค่าขยายศักดาสัญญาณ อย่างไม่เป็นเชิง เส้นโคขาข้ออบแอมป์	69
5.3	การประยุกต์ใช้งานในวงจรกรองสัญญาณ	69
5.4	การประยุกต์ใช้งานในวงจรอินทรีเกรเตอร์ และคิฟเพอเรนซีเอเตอร์	72
บทที่ 6	การทดสอบการประยุกต์ใช้งานของวงจรความต้านทานปรับค่าได้	74
6.1	บทนำ	74
6.2	การประยุกต์วงจรในบทที่ 3 กับวงจรขยายสัญญาณแบบกลับเฟส	74
6.3	การเลือกแบบการทำงานของวงจร ตามรูปที่ 6.2	77
6.4	สรุป	93
6.5	การประยุกต์วงจรในบทที่ 4 กับวงจรขยายสัญญาณแบบไม่กลับเฟส	94
6.6	การเลือกแบบการทำงานของวงจร ตามรูปที่ 6.10	96
6.7	สรุป	112
6.8	การประยุกต์วงจรในบทที่ 3 กับวงจรกรองความถี่ต่ำผ่าน	113
6.9	การเลือกแบบ การทำงานของวงจรตามรูปที่ 6.18	113
6.10	สรุป	127
บทที่ 7	บทสรุป	128
	บทความและหนังสืออ้างอิง	129
	ผลงานที่พิมพ์ในวารสารนานาชาติ	133

๑

กิตติกรรมประกาศ

ผู้จัดทำ ขอขอบคุณ อาจารย์ ผศ.ดร.วัลลภ สุระภาพลธร
ผศ.กอบชัย เกษหาญ ผศ.ดร.จเร สุรวัฒน์ปัทมว คุณสุกกิจ จุฑะวิริยะ
คุณธนันท์ อาปะจินดา นอกจากนี้ขอขอบคุณ คุณวาริ นอบน้อม ที่ช่วยพิมพ์
ต้นฉบับให้อย่างสมบูรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทคัดย่อ

งานวิทยานิพนธ์ฉบับนี้ เสนอวงจรความต้านทานชนิดปรับค่าได้ 2 วงจร โดยการปรับนั้น (โดยการปรับกระแสหรือศักดา) ได้ คุณสมบัติที่ดีเด่นของวงจรทั้งสองที่ได้เสนอนี้คือ วงจรสามารถใช้งานเป็นแบบศักดาควบคุมหรือกระแสควบคุมได้ วงจรนี้จะมีช่วงปฏิบัติงานได้กว้างกว่าที่เคยมีมา ตลอดจนย่านความถี่ใช้งานก็สูง ด้วยคุณสมบัติที่ดีเด่นอีกอย่างหนึ่งของวงจรนี้คือ เป็นตัวความต้านทานได้ทั้งค่าบวกและลบซึ่งจะอำนวยความสะดวกประโยชน์ได้อย่างกว้างขวาง

คุณสมบัติของวงจรจะทดสอบ โดยการทดลองและทางทฤษฎี พร้อมกัน นั้นมีการเลียนแบบการทำงานของวงจร โดยอาศัย โปรแกรมสำเร็จรูป PSpice งานบทสรุปของวิทยานิพนธ์ เสนอการนำไปใช้งานของวงจรความต้านทานปรับค่าได้ โดยได้ยกตัวอย่างบางส่วนมาประกอบ ทั้งนี้ทั้งนั้น การใช้งานของวงจรความต้านทานปรับค่าได้ในวิทยานิพนธ์นี้ เน้นเอามาทำเป็นวงจรรวมเท่านั้น

Abstract

This thesis concerns with the design and application of variable resistance circuits. Two new variable resistance converters, which can be used in both a voltage-controlled mode and a current-controlled mode, and can be electronically tuned, are proposed. The converted variable resistance have wide dynamic range and wide bandwidth. In addition, the converter circuits provide both a positive resistance and a negative resistance.

The characteristics of the converter circuits are demonstrated by experimental and simulation results. We use the software program PSpice to simulate the functions and characteristics of the circuits. Finally, the last chapter of this thesis is the applications of the variable resistance circuits.

บทที่ 1

บทนำ

ในสาขาวิชาการออกแบบวงจรแอกทีฟเนตเวิร์ค (active network) วงจรที่สามารถเปลี่ยนค่าความต้านทานให้เป็นค่าความต้านทานบวก และค่าความต้านทานลบ มีประโยชน์ประยุกต์ใช้งานมากมาย เช่น เป็นอุปกรณ์ในวงจรปรับค่าขยายโดยอัตโนมัติ (automatic gain control) หรือใช้เป็นตัวปรับในวงจรกรองสัญญาณชนิดแอกทีฟ (active filter) หรือเป็นตัวควบคุมอัตราขยายสัญญาณในวงจรออสซิลเลเตอร์ หรือเป็นตัวปรับอัตราขยาย หรือลดทอนในวงจรขยายสัญญาณ เป็นต้น ปกติแล้วความต้านทานที่สามารถควบคุมค่าได้นี้ สามารถสร้างโดยอาศัยคุณสมบัติของอุปกรณ์ที่นำมาจากสารกึ่งตัวนำ เช่น FET [1] หรืออาศัยคุณสมบัติของวงจรทั้งหมดก็ได้ [2, 3] อย่างไรก็ตาม พบว่าการใช้ FET เพียงแต่อย่างเดียวทำให้ช่วงปฏิบัติงานที่เป็นเชิงเส้นแคบ จึงมีการคิดปรับปรุงขยายช่วงปฏิบัติงานได้กว้างขึ้น [4, 5]

1.1 ความต้านทานปรับค่าได้โดยวิธีอิเล็กทรอนิกส์

ความต้านทานปรับค่าได้โดยวิธีอิเล็กทรอนิกส์ทั้งแบบค่าบวกและลบ ตลอดจนค่าความต้านทานที่สามารถเลือกค่าได้โดยง่าย เพราะค่าความต้านทานจะเท่ากับค่าความต้านทานที่กำหนดได้ โดยการควบคุมค่าความต้านทานด้วยค่าควบคุม จะทำได้ทั้งแบบแปรผันตรง และแปรผกผันกับค่าควบคุม และค่าความต้านทานที่เปลี่ยนค่าได้นี้จะมีความเป็นเชิงเส้นมากตลอดจนความแม่นยำดี ตลอดช่วงกว้างของการใช้งานของวงจร

ตามบทความอ้างอิงหมายเลข [3] ได้เสนอการออกแบบวงจรความต้านทานปรับค่าได้ที่เป็นวงจรรวม ซึ่งช่วงปฏิบัติงานกว้างโดยค่าความต้านทานเป็นทั้งค่าบวกและค่าลบ โดยอาศัยวงจรสะท้อนกระแสแบบลบ (negative current mirror) ส่วนการควบคุมเป็นเฉพาะแบบการใช้ศักดาควบคุม ทำให้สัญญาณที่จุดเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า สัญญาณเข้าเป็นได้เฉพาะแบบศักดาเท่านั้น แม้ว่าความต้านทานที่ได้จะสามารถนำ

ไม่ว่าใครจะได้ทั้งส่วน อีกทั้งที่มีเหตุผลเบื้องเนื้อหา และต้องอยู่เบื้องหลังของเอกสารทุกครั้งที่มีการนำไปใช้

ไปใช้ได้อย่างลอยตัวก็ตาม (floating) ถัดมา Regtien [4] เสนอวิธีการออกแบบสำหรับวงจรรวม โดยตัวมันมีคุณสมบัติคล้ายกับที่กล่าวมาแล้ว โดยการเปลี่ยนค่าความต้านทานจะทำได้โดยการเปลี่ยนค่าของกระแสไบอัส แต่ช่วงปฏิบัติงานแคบคือมีค่าเพียง ± 1 โวลต์ และวงจรยังต้องการใช้ค่าความต้านทานที่มีความสมพงษ์ (match)

1.2 เนื้อหาของวิทยานิพนธ์

สำหรับวิทยานิพนธ์นี้ ได้ตั้งจุดประสงค์ไว้ว่าจะออกแบบวงจรความต้านทานแบบปรับค่าได้โดยวิธีอิเล็กทรอนิกส์เช่นกัน แต่จะให้มีช่วงปฏิบัติงานและช่วงความถี่ปฏิบัติงานกว้างขึ้น และการนำวงจรนี้ไปใช้ได้ทั้งแบบการควบคุมด้วยศักดาหรือการควบคุมด้วยกระแสได้โดยง่าย

บทที่ 2 ที่มาของวิทยานิพนธ์

บทที่ 3 เป็นการเสนอวงจรความต้านทานปรับค่าได้อีกแบบหนึ่ง ที่วงจรดัดแปลงมาจากของบทความอ้างอิง [10] เพื่อให้สามารถปรับค่าความต้านทานได้โดยวิธีอิเล็กทรอนิกส์ คุณสมบัติสำคัญของวงจร เช่น ช่วงกว้างปฏิบัติงาน ช่วงความถี่ปฏิบัติงาน ได้ทำการทดสอบโดยอาศัยผลการทดลองและโปรแกรมวิเคราะห์วงจร PSpice

บทที่ 4 เป็นการเสนอวงจรความต้านทานปรับค่าอีกแบบหนึ่ง โดยเป็นการดัดแปลงส่วนขยายกระแสสัญญาณจากวงจรในบทที่ 3 เพื่อให้ความต้านทานที่ได้สามารถปรับค่าไปในช่วงที่กว้างมากขึ้น

บทที่ 5 เป็นการแสดงถึง ลักษณะการนำวงจรความต้านทานปรับค่าได้ไปประยุกต์ใช้กับวงจรที่ต้องการปรับคุณสมบัติของวงจร

บทที่ 6 การทดสอบการประยุกต์ใช้งานของวงจรความต้านทานปรับค่าได้

บทที่ 7 ซึ่งเป็นบทสุดท้าย เป็นการสรุปผลและวิจารณ์ถึงข้อดี ข้อเสียของวงจรที่ได้เสนอไว้ เพื่อเป็นแนวทางในการพัฒนาต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

วัตถุประสงค์งานภาควิทยานิพนธ์

2.1 ที่มาของวิทยานิพนธ์

โดยทั่วไป อุปกรณ์เบื้องต้นทางอิเล็กทรอนิกส์ที่เป็นพาสซีฟ (passive) ก็คือ R, L และ C โดยแต่ละชนิด ก็แบ่งได้เป็น 2 แบบ คือ ชนิดปรับค่าไม่ได้ (fixed) และชนิดปรับค่าได้ (variable) การนำไปใช้งานของแต่ละแบบก็ขึ้นอยู่กับสภาวะการณ์ของงานนั้น ๆ แต่จะพบได้ง่ายว่าอุปกรณ์ชนิดปรับค่าได้มักจะมีขนาดใหญ่ขึ้นและการปรับค่าทำได้โดยอาศัยวิธีกล (mechanical) ต่อมาเมื่อมีการพัฒนาเทคโนโลยีในการสร้างวงจรรวมขึ้นมามากทำให้เกิดการพัฒนาอุปกรณ์ที่ปรับค่าได้และไม่ได้เป็นชนิดแอคทีฟ (active) ซึ่งมักจะถูกใช้งานเป็นวงจรย่อย (sub-circuit) ของวงจรใหญ่อีกทอดหนึ่ง การพัฒนามักจะเป็นการพัฒนาอุปกรณ์ที่ปรับค่าได้มากกว่า ซึ่งมีการใช้งานได้กว้างขวางกว่า และการพัฒนาจะเน้นถึง การทำเป็นวงจรรวมหรือวงจรไอซี ซึ่งจะเป็นส่วนย่อย ๆ ในวงจรทั้งหมด ในการปรับค่า หรือการควบคุมสามารถกระทำได้ 2 วิธี คือ โดยการจี้ศักดา (voltage-controlled) หรือโดยการจี้กระแสควบคุม (current-controlled) ทั้ง 2 วิธี จัดเป็นการควบคุมด้วยวิธีอิเล็กทรอนิกส์

การควบคุมหรือการปรับค่าโดยจี้ศักดาหรือกระแสก็มีข้อดีข้อเสียต่างกัน แต่ที่จะพิจารณาเป็นสิ่งสำคัญเห็นจะได้แก่ ช่วงปฏิบัติการ (dynamic range) สิ่งนี้สามารถกล่าวสรุปรวมกันได้ว่า ในการจี้กระแสควบคุมค่อนข้างจะมีข้อดีเด่นกว่าการจี้ศักดาควบคุม เนื่องจากจะได้ช่วงปฏิบัติการที่กว้างกว่า เพราะสามารถจี้กระแสได้ตั้งแต่ค่าต่ำจนถึงค่าสูง คือ ในหน่วยของนาโนแอมป์จนถึงมิลลิแอมป์ เห็นได้ว่าช่วงปฏิบัติการกว้างประมาณ 10^6 เท่า ในขณะที่การจี้ศักดาเริ่มจากหน่วยมิลลิโวลต์ถึงโวลต์ ซึ่งช่วงปฏิบัติการกว้างประมาณ 10^3 เท่า เห็นได้ชัดว่าช่วงปฏิบัติการจะกว้างกว่ากันอย่างน้อย 10^3 เท่า ซึ่งจะเห็นผลดีกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 จุดมุ่งหมายของวิทยานิพนธ์

วิทยานิพนธ์ฉบับนี้มีจุดมุ่งหมาย คือ ศึกษาและออกแบบสร้างวงจรความต้านทานปรับค่าได้ (variable resistance) โดยวิธีอิเล็กทรอนิกส์ โดยที่วงจรนี้สามารถที่จะทำเป็นวงจรรวมได้

เนื้อหาของวิทยานิพนธ์นี้จะประกอบไปด้วย วงจรความต้านทานปรับค่าได้ ทั้งค่าบวกและลบ พร้อมทั้งผลการทดลองทางปฏิบัติ และการเลียนแบบการทำงาน (simulation) ของวงจรโดยใช้ PSpice พร้อมกันนี้เสนอการประยุกต์ใช้งานของวงจรนี้ในงานต่าง ๆ หายสุดเป็นบทสรุป

2.3 หลักการใหม่

วิทยานิพนธ์นี้ได้เสนอวงจรความต้านทานปรับค่าได้แบบใหม่ ที่มีคุณสมบัติเด่นอยู่ 5 ประการคือ

1. การปรับค่าความต้านทานเป็นแบบอิเล็กทรอนิกส์ ซึ่งอาจปรับค่าโดยการปรับกระแสควบคุม หรือ ปรับศักดาควบคุมก็ได้ และกว้างกว่า
2. วงจรสามารถนำไปสร้างค่าความต้านทานบวก หรือ ค่าความต้านทานลบได้โดยง่าย
3. ช่วงปฏิบัติงานและช่วงความถี่ปฏิบัติงานที่กว้างมาก
4. วงจรสามารถใช้เป็นแบบ current-controlled resistance หรือ voltage-controlled resistance ได้
5. วงจรสามารถเลียนแบบ ความต้านทานลอยตัว (floating resistance) ได้

ทั้ง 5 ประการนี้สามารถมีอยู่ในวงจรเดียวกันได้ ซึ่งในวงจรที่มีการคิดค้นที่ผ่านมา [3,4,5] ไม่สามารถทำได้

บทที่ 3

ความต้านทานปรับค่าได้

3.1 บทนำ

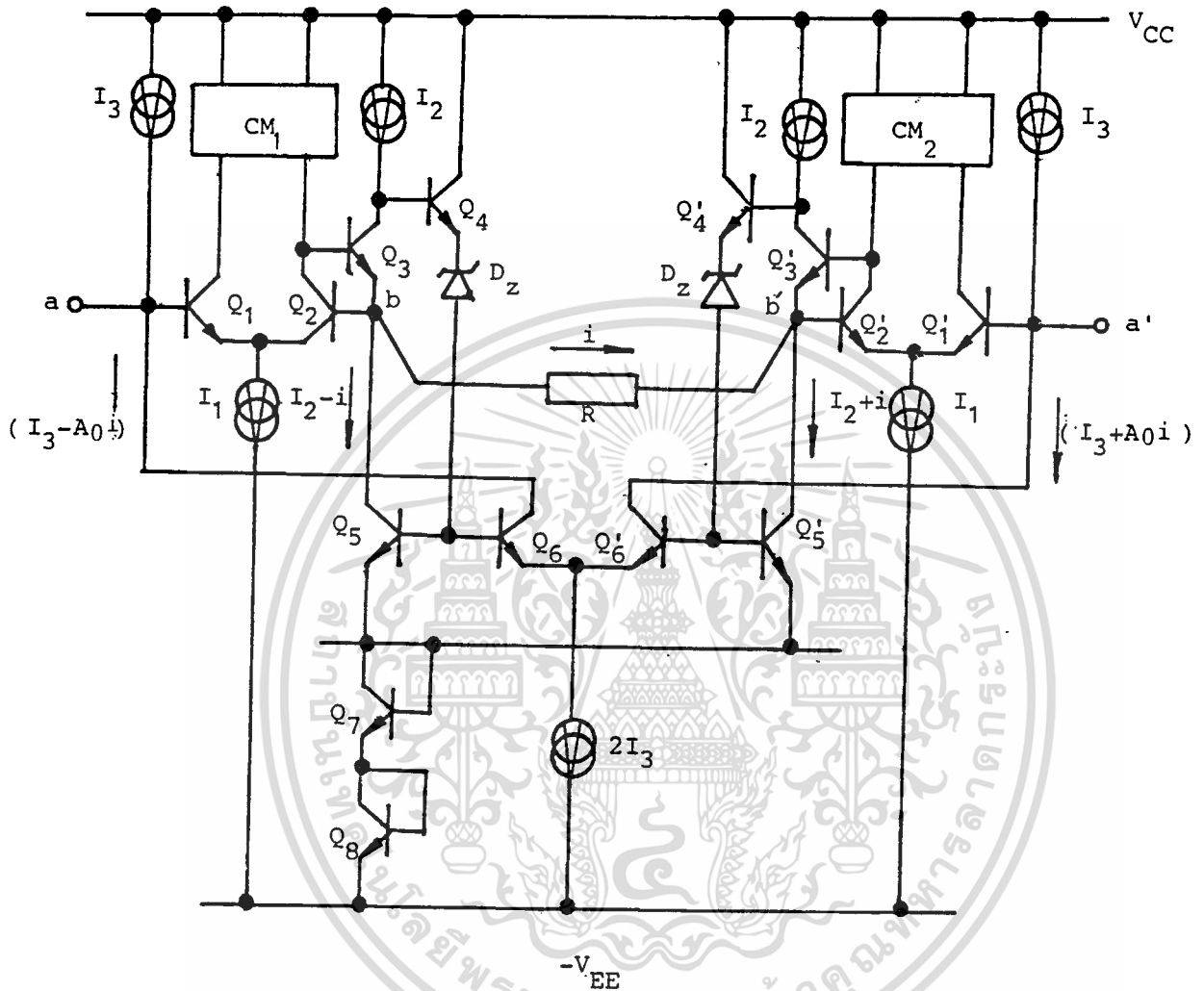
ความต้านทานปรับค่าได้ที่ออกแบบในลักษณะของวงจรรณนั้น มีผลงานอยู่ 2 วงจรที่น่ากล่าวถึงคือ วงจรความต้านทานปรับค่าได้ของ Regtien [4] และของ Pookaiyudom et.al.[3] วงจรของ Regtien นั้น ถึงแม้สามารถนำไปสร้างเป็นวงจรความต้านทานปรับค่าได้เป็นอย่างดีก็ตาม แต่ก็ยังมีข้อเสียอยู่หลายประการคือ วงจรทำงานได้เฉพาะเป็นชนิด current-controlled และสามารถสร้างได้เฉพาะความต้านทานบวกเท่านั้น นอกจากนี้ลักษณะการออกแบบต้องใช้ค่าความต้านทานที่สมพงษ์กันดีด้วย ส่วนวงจรของ Pookaiyudom et.al. นั้น ถึงแม้วงจรสามารถนำไปสร้างความต้านทานปรับค่าได้ชนิดบวกและลบได้ก็ตาม แต่วงจรก็ทำงานได้เฉพาะเป็นชนิด voltage-controlled เท่านั้น นอกจากนี้ลักษณะการต่อวงจรก็ยุ่งยาก และใช้ ทรานซิสเตอร์มากจนเกินความจำเป็น

ในเอกสารอ้างอิงหมายเลข [10] W. Surakamponorn ได้เสนอวงจรเปลี่ยนความต้านทานอีกแบบหนึ่งที่วงจรใช้คุณสมบัติเด่น หลายประการคือ วงจรเปลี่ยนความต้านทาน สามารถทำงานได้เป็นทั้งชนิด voltage-controlled และ current-controlled ได้ วงจรเปลี่ยนความต้านทานได้เป็นทั้งความต้านทานบวกและความต้านทานลบได้ ช่วงกว้างปฏิบัติการและช่วงความถี่ปฏิบัติการกว้างมาก อย่างไรก็ตามความต้านทานที่ได้ ไม่สามารถปรับค่าโดยวิธีอิเล็กทรอนิกส์ได้ เพื่อหาให้วงจรมีประโยชน์ประยุกต์ใช้ได้มากขึ้น ในบทนี้ได้ทำการดัดแปลงวงจรโดยเพิ่มวงจรขยายกระแสสัญญาณเข้าไป เพื่อให้ค่าความต้านทานที่ได้ สามารถปรับค่าได้โดยการปรับค่ากระแสหรือศักดาได้

3.2 รายละเอียดของวงจรความต้านทานปรับค่าได้

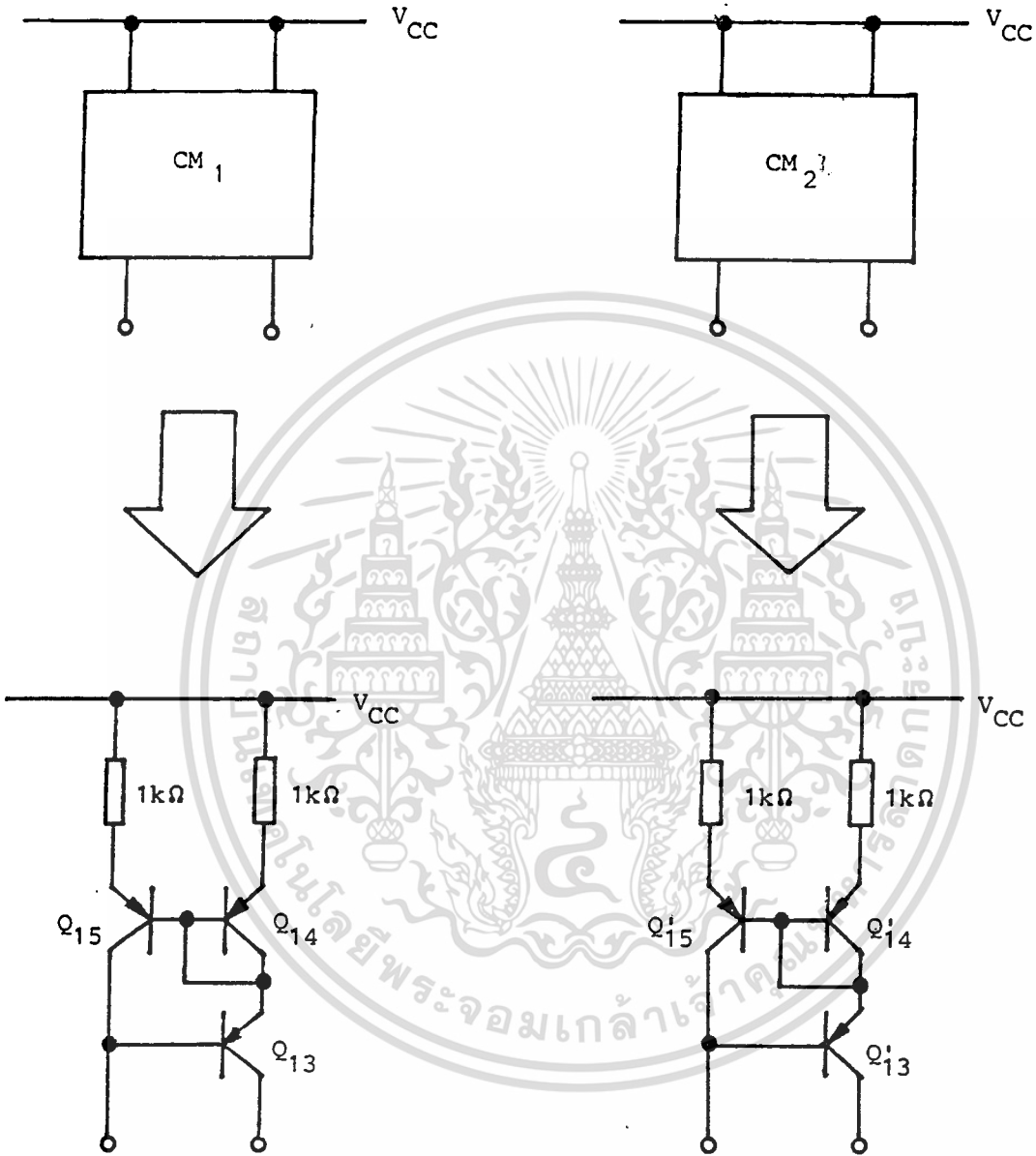
วงจรความต้านทานปรับค่าได้ที่ออกแบบอยู่ในรูปที่ 3.1 กลุ่มทรานซิสเตอร์ Q_{13} , Q_{14} และ Q_{15} และกลุ่มทรานซิสเตอร์ Q'_{13} , Q'_{14} และ Q'_{15} ซึ่งถูกคัดเลือกให้แทนวงจรสะท้อนกระแส CM_1 และ CM_2 ดังรูปที่ 3.2 วงจรสะท้อนกระแส CM_1 และ CM_2 จะทำหน้าที่เปลี่ยนศักดาให้เป็นกระแส โดยที่วงจรสะท้อนกระแส CM_1 จะคอยควบคุมให้กระแส I_c ของ Q_1 และ Q_2 ให้เท่ากันอยู่เสมอ ฉะนั้นค่าศักดา $V_{BE1} = V_{BE2}$ จึงเป็นผลทำให้ค่าศักดาที่จุด a และค่าศักดาที่จุด b มีค่าประมาณเท่ากัน ส่วนวงจรสะท้อนกระแส CM_2 จะทำงานในหน้าที่ลักษณะคล้ายกันกับกลุ่มทรานซิสเตอร์ Q_4 , Q_5 และ Q_6 และทรานซิสเตอร์ Q'_4 , Q'_5 และ Q'_6 จะต่อกันอยู่ในลักษณะเป็นวงจรป้อนกลับ (feedback) ที่มีค่าอัตราขยายสูง ทั้งนี้ก็เพื่อรักษาให้กระแสที่ไหลผ่านทรานซิสเตอร์ Q_3 และ Q'_3 มีค่าคงที่เท่ากับ I_2 อยู่เสมอ [6] ในส่วนวงจรขยายกระแสสัญญาณ (current amplifier) นั้นประกอบไปด้วย ทรานซิสเตอร์ Q_5 , Q'_5 , Q_6 และ Q'_6 โดยอาศัยเทคนิคของ Gilbert[12] ซึ่งจะทำให้ค่าอัตราขยายของกระแส A ของวงจรจะมีค่า

$$A_o = I_3/I_2 \dots\dots\dots(3.1)$$



รูปที่ 3.1 วงจรความต้านทานปรับค่าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 วงจรสะท้อนกระแสแบบทรานซิสเตอร์ 3 ตัว
ซึ่งถูกนำมาใช้งานแทน CM_1 และ CM_2

สำหรับการทำงานของวงจรสามารถอธิบายได้ดังนี้ สมมติว่าสัญญาณเข้าเป็นศักดาสัญญาณ V_1 และ V_2 ที่ป้อนเข้าที่จุด a และ a' ตามลำดับ โดยที่กำหนดให้ V_1 มีค่ามากกว่า V_2 จึงได้ผลต่างของสัญญาณนี้เป็น $V_1 - V_2$ ค่าศักดานี้จะตกคร่อม ความต้านทาน R ซึ่งเป็นความต้านทานที่เปลี่ยนศักดาให้เป็นกระแส เพราะฉะนั้นกระแส i มีค่าเป็น $i = (V_1 - V_2) / R$ ซึ่งไหลจากขาอีมิเตอร์ของ Q_3 ไปสู่ขาอีมิเตอร์ของ Q_3' เนื่องจากผลของการป้อนกลับของสัญญาณ ของกลุ่มทรานซิสเตอร์ Q_3 , Q_4 และ Q_5 กับกลุ่มทรานซิสเตอร์ Q_3' , Q_4' และ Q_5' เพื่อจะรักษากะแสไหลผ่านทรานซิสเตอร์ Q_3 และ Q_3' มีค่าคงที่ เท่ากับ I_2 เสมอ เพราะฉะนั้นกระแสคอลเลคเตอร์ของ Q_5 , Q_5' มีค่าเป็น $I_2 - i$ และ $I_2 + i$ ตามลำดับ ค่ากระแสสัญญาณถูกขยายผ่านวงจรขยายกระแสสัญญาณของกิลเบิร์ตที่ประกอบขึ้นจากทรานซิสเตอร์ จึงทำให้กระแสคอลเลกเตอร์ของ Q_5 และ Q_5' มีค่าเป็น $I_2 - i$ และ $I_2 + i$ ซึ่งทำให้กระแสคอลเลกเตอร์ของ Q_6 และ Q_6' มีค่าเป็น $I_3 - A_0$ และ $I_3 + A_0$ ตามลำดับ จากการที่จุดสัญญาณเข้าที่จุด a และ a' ซึ่งมีการชดเชยกระแสไบอัส I_3 แล้วจึงทำให้มีกระแสสัญญาณเข้า A_i ไหลเข้าและออกที่จุด a และ a' ตามลำดับ ทำให้เห็นค่าความต้านทานที่จุดสัญญาณเข้า (input resistance, R_{in}) ที่มองเข้าที่จุด a a' เขียนเป็นสมการได้เป็น

$$\begin{aligned} R_{in} &= -V_{in} / A_{oi} \\ &= -R / A_0 \\ &= -R(I_3 / I_2) \end{aligned} \quad \dots\dots(3.2)$$

จากผลลัพธ์ที่ได้นี้ จงจะหาหน้าที่เป็นตัวความต้านทานที่ค่าความต้านทานเป็นลบและสามารถปรับค่าได้โดยการปรับกระแสไบอัส I_2 หรือ I_3 ถ้ามีการสลับขาคอลเลกเตอร์ของทรานซิสเตอร์ Q_6 และ Q_6' ไปที่จุดสัญญาณเข้า a และ a' ตามลำดับแล้ว จะพบว่าความต้านทานจุดสัญญาณเข้า a a' จะมีค่าเป็น R/A_0 ซึ่งเป็นค่าความต้านทานบวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความต้านทานทั้ง 2 แบบ ที่ได้อธิบายมาแล้วนั้น คำสัญญาณเข้าเป็นสัญญาณอยู่ในรูปของศักดา เพื่อทำการกระแสสัญญาณเป็นกระแสสัญญาณลบและกระแสสัญญาณบวกเพื่อทำให้เป็นความต้านทานลบและความต้านทานบวกตามลำดับ ดังนั้นวงจรแบบนี้จึงเป็นการทำงานในลักษณะการใช้ศักดาควบคุม แต่ถ้าต้องการให้การทำงานอยู่ในลักษณะการใช้กระแสควบคุม สามารถกระทำได้โดยให้จุดสัญญาณเข้าเป็นขั้ว b และ b' ส่วนความต้านทาน R จะต่ออยู่ที่ระหว่างจุด a และ a' จะทำให้สัญญาณเข้าอยู่ในรูปของกระแส อนึ่ง สำหรับการที่จะทำให้งจรให้ค่าความต้านทานแบบบวกหรือลบนั้น อยู่ที่ลักษณะการต่อของขาคอลเล็กเตอร์ของ Q_6 และ Q_6' ซึ่งจะเหมือนกันกับการใช้ศักดาควบคุมให้เป็นความต้านทานแบบบวกหรือลบ ตามลำดับ

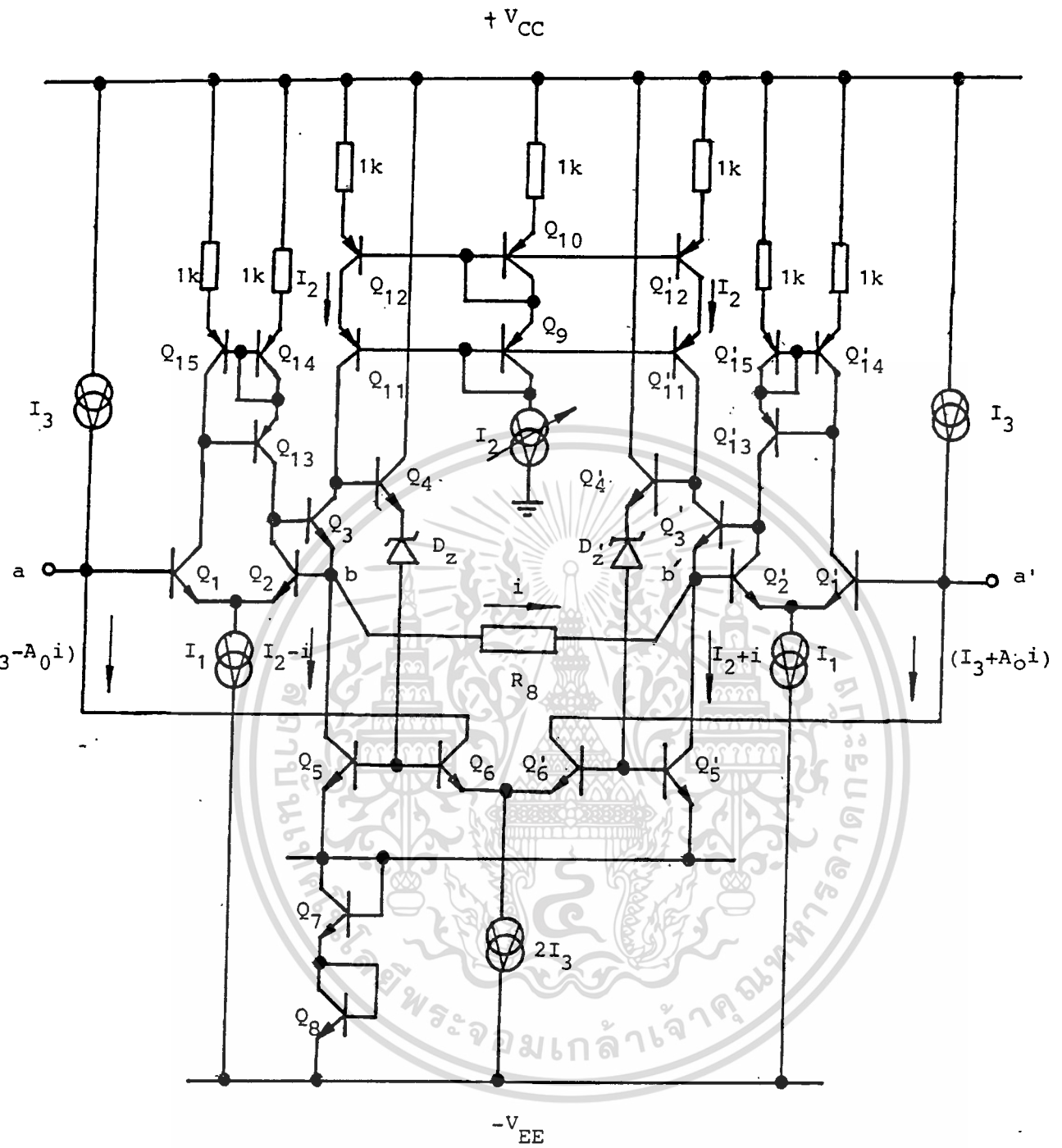
เพื่อให้สะดวกในการปรับค่า I_2 ได้ง่าย จึงได้ออกแบบวงจรไบอัสหม่เพื่อรวมแหล่งจ่ายไฟ I_2 ทั้งสองแหล่ง โดยให้เหลือเพียงแหล่งเดียว จึงสะดวกในการควบคุม ซึ่งจะเห็นได้จากรูปที่ 3.3

3.3 ผลการทดลอง

การทดลองวงจรความต้านทานปรับค่าได้นั้น ได้กระทำโดยต่อลงบน proto-board โดยการต่อนั้น ทรานซิสเตอร์ npn ที่สมพงษ์กันจะเข้า Transistor array ซึ่งมีอยู่ไอซี LM3046 หรือแม้แต่ทรานซิสเตอร์ คู่ใดที่ต้องการคุณสมบัติใกล้เคียงกัน ก็เข้าจาก Transistor array แต่สำหรับวงจรจ่ายกระแสคงตัว (constant current circuit) ก็เข้าจากไอซี LM334 ส่วนค่ากระแสไบอัสต่าง ๆ จะถูกปรับให้มีค่ากระแส $I_1=250\mu A$, $I_3=250\mu A$ การปรับค่าอัตราขยาย A_0 นั้น จะเปลี่ยนแปลงได้โดยการปรับค่ากระแส I_2 แทน ทั้งนี้ เนื่องมาจากว่าช่วงปฏิบัติงานของวงจรมีจะถูกกำหนดโดยกระแส I_2 และ I_3

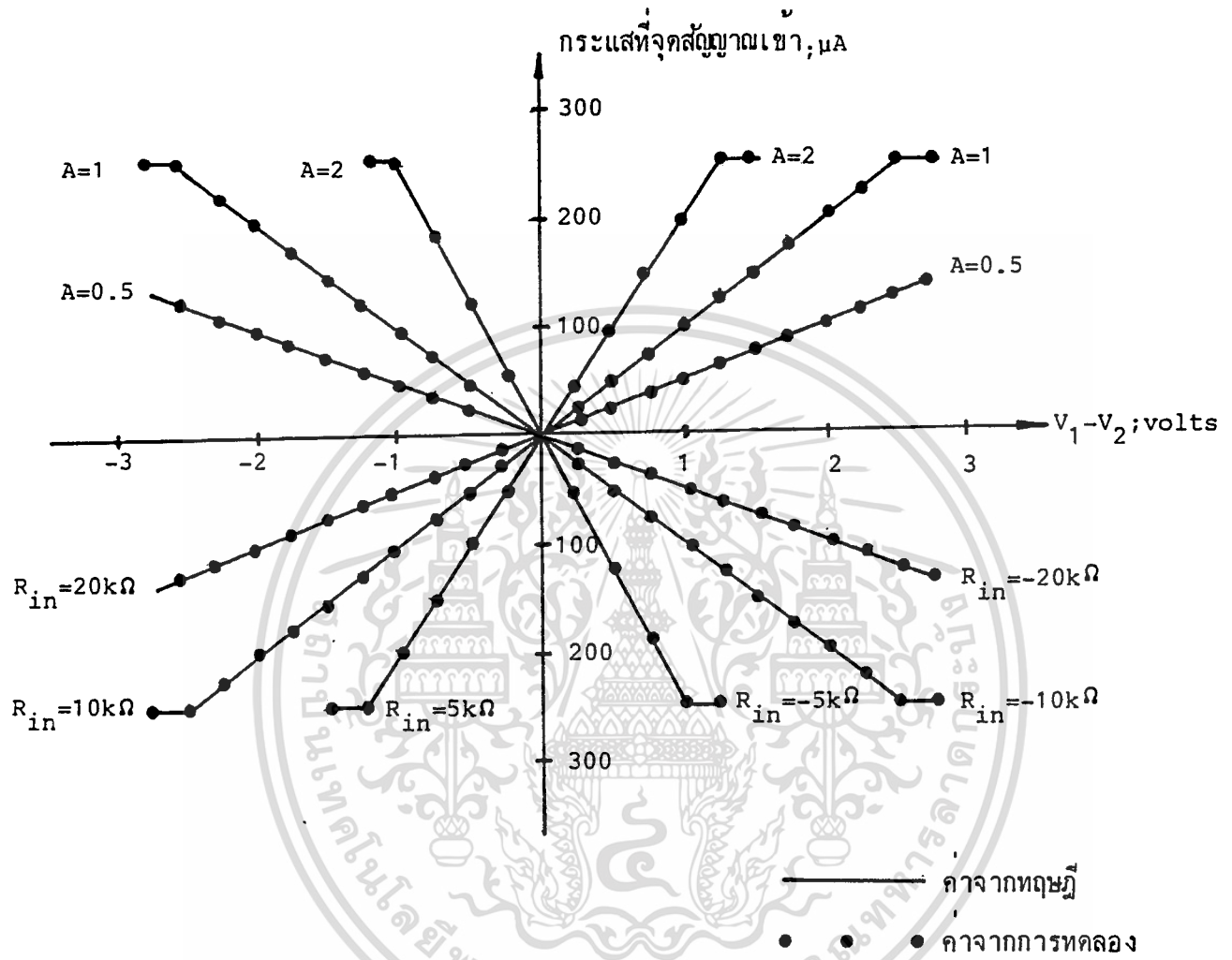
ผลการทดลองสำหรับการควบคุมโดยใช้ศักดา ได้แสดงดังรูปที่ 3.4 ซึ่งเป็นการทดลองที่ค่า R_{in} ต่าง ๆ กันดังนี้คือ $R_{in}=5k\Omega$ $10k\Omega$ และ $20k\Omega$ กระทำได้โดยใช้ค่าความต้านทาน $R=10k\Omega$ และค่าอัตราขยาย A_0 ได้ปรับไว้ 3 ค่า คือ 0.5 , 1 และ 2 เท่า ซึ่งอาศัยการปรับค่ากระแส I_2 ไปเป็น $125\mu A$, $250\mu A$

และ $500\mu A$ ตามลำดับ ความสัมพันธ์ระหว่างศักดาสัญญาณเข้าและกระแสไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 วงจรเปลี่ยนความต้านทานปรับปรุงมาจากรูปที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 ผลการทดลองของวงจรในรูปที่ 3.1 พร้อมค่าเปรียบเทียบ
คำนวณจากทฤษฎี

สัญญาณเข้านี้แสดงให้เห็นว่าวงจรปรับค่าความต้านทาน ทำงานได้ดีและมีความแม่นยำ ทั้งค่าความต้านทานที่เป็นค่าบวกและลบ นอกจากนี้พบว่าช่วงกว้างของช่วงปฏิบัติงานของวงจรจะถูกจำกัดไว้ด้วยค่ากระแส I_s ซึ่งในที่นี้ คือค่า $250\mu A$ และช่วงกว้างนี้จะเป็นเชิงเส้นตลอด จะสะดวกต่อการใช้งาน

สำหรับผลการทดลองในการวัดการควบคุมโดยใช้กระแส จะได้ผลลัพธ์เหมือนกับกรณีใช้ศักดาทุกประการ ซึ่งมีได้แสดงผลให้เห็น

3.4 การเลียนแบบการทำงานของวงจร

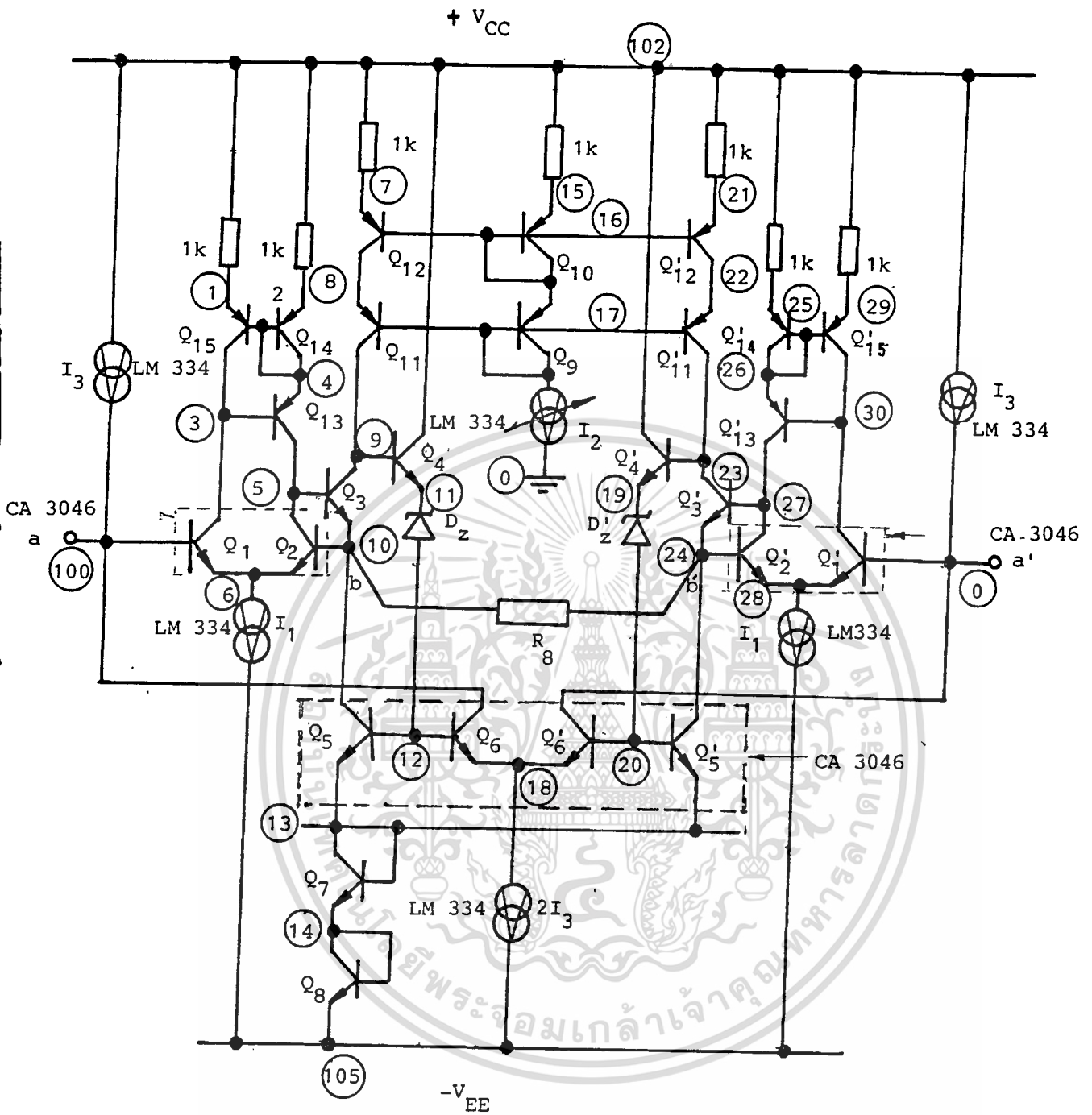
ในการเลียนแบบการทำงานของวงจร (Simulation) ของวงจรความต้านทานปรับค่าได้ ดังรูปที่ 3.3 ทำโดยอาศัยโปรแกรมสำเร็จรูป (Software) PSpice รูปที่ 3.3 ถูกปรับปรุงเป็นรูปที่ 3.5 ซึ่งจะบอกรายละเอียดถึงข้อต่อ(Node) ต่างๆ ทั่วทั้งวงจร โดยดูรายละเอียดประกอบได้จากโปรแกรมที่ 3.1 ตามรูปที่ 3.7 โดยโปรแกรมเป็นการเลียนแบบการทำงานของ เมื่อ $R=10k\Omega$ ส่วนอัตราขยายนั้นสามารถปรับเปลี่ยนแปลงได้ โดยได้ปรับเป็น $A_o=0.5$ 1 และ 2 เพื่อการเลียนแบบกระทำเป็นค่าความต้านทานลบและบวก

ในการใช้โปรแกรมสำเร็จรูป PSpice นี้ จะทำการเลียนแบบวงจรทุกชนิดที่อนุกรม 27 องค์ประกอบ ซึ่ง โปรแกรมนี้จะเลียนแบบการทำงานของไดโอดซีเนอร์ (Zener diode) ด้วยวงจรจ่ายกระแสคงที่ และตัวความต้านทานโดยค่าพารามิเตอร์ต่าง ๆ ก็สามารถคำนวณหาได้โดยง่าย อาศัยหลักการไฟฟ้าอิเล็กทรอนิกส์เบื้องต้นได้ ค่าต่าง ๆ พร้อมวงจรทดสอบของไดโอดซีเนอร์ซึ่งดูได้จากรูปที่ 3.6

ผลที่ได้จากการเลียนแบบวงจรความต้านทาน สามารถเปรียบเทียบได้จากรูปที่ 3.4 กับรูปที่ 3.7(ก) จะให้ผลที่เหมือนกัน แต่มีความต่างที่ส่วนโค้งของเส้นก่อนการเข้าสู่สภาวะอิ่มตัว (Saturation) ของกระแส ซึ่งในทางทฤษฎีและปฏิบัติแทบจะเป็นเส้นตรง แล้วจึงหักเหจนแนวนอนทันที ในการนี้ขออธิบายได้ว่าจริง ๆ แล้วถ้าจัดให้ค่าของกระแสให้เล็กลงไปอีก จะพบว่าจะมีการโค้งตัวขึ้นเล็กน้อย ก่อนการเข้าสู่สภาวะอิ่มตัว แต่จากการเลียนแบบการทำงานเกิดขึ้นอย่างช้า ๆ ไม่อย่างรวดเร็วจนเกินไป อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

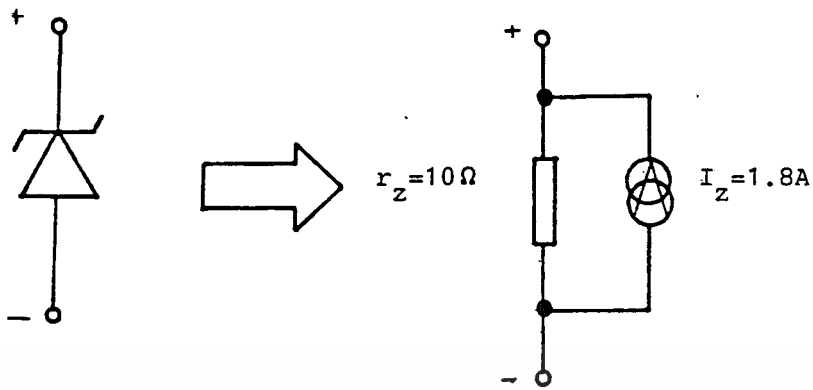
เห็นได้ชัดก็เพราะค่าพารามิเตอร์ในโปรแกรมบางค่าต่างกัน ทั้งนี้แม้ว่าจะพยายามใช้ค่าพารามิเตอร์ให้ตรงกับความเป็นจริงมากที่สุดแล้วก็ตาม อาทิเช่น ค่า β ของทรานซิสเตอร์ ในทางทฤษฎี เมื่อคำนวณได้มีการกำหนดค่าว่า $\beta=100$ ทั้งทรานซิสเตอร์ NPN และ PNP โปรแกรมก็ใช้ค่าดังกล่าวแล้วก็ตาม ก็ยังเห็นความแตกต่างอยู่นิดหน่อย ซึ่งเป็นไปได้ที่เป็นผลข้างเคียงมาจากค่าประจุแฝง (Stray capacitance) หรือแม้แต่ค่าประจุระหว่างขาทรานซิสเตอร์ ซึ่งประเมินค่าได้ไม่เท่ากันทั้งหมด สรุปได้โดยทั่วไปว่า ผลการทดลองและผลจากการเลียนแบบวงจรไม่ได้แตกต่างกันนัก ซึ่งชัดเจนอยู่แล้วว่าวงจรความต้านทานปรับค่าได้ ทางการเงินเป็นไปตามความคาดหมายและน่าพึงพอใจ

นอกจากนี้ ได้ทำการเลียนแบบเพื่อทดสอบดูผลตอบสนอง ต่อความถี่ที่ค่าต่าง ๆ กัน โดยเทียบกับค่ากระแสที่อยู่เหนือของศักดา $I_{in}(V_{in})$ โดยใช้โปรแกรมที่ 3.2 โดยในการเลียนแบบนี้กระทำที่ค่า $R=1k\Omega$ และ $10k\Omega$ ทั้งกรณีความต้านทานค่าบวกและลบ ผลลัพธ์จะเป็นดังรูปที่ 3.8(ก) ซึ่งจะเห็นว่า ช่วงความถี่ปฏิบัติงานของวงจรมีค่าประมาณ 10 MHz



รูปที่ 3.5 วงจรความต้านทานปรับค่าได้สำหรับการเลียนแบบการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรดัดเทียบของซีเนอร์ไดโอดที่ใช้ในการเลียนแบบ
การทำงานของวงจร PSpice

โปรแกรม 3.1



```
A>TYPE R2.CIR
ELECTRONICALLY VARIABLE GENERAL-RESISTANCE CIRCUIT
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001
.WIDTH OUT = 80
.TEMP 27
.DC VIN -5 5 0.5
VIN 100 0
VCC 102 0 DC 15
VEE 105 0 DC -15
I11 6 105 DC 250UA
I2 17 0 DC 250UA
I31 102 100 DC 250UA
I32 18 105 DC 500UA
I33 102 0 DC 250UA
I12 28 105 DC 250UA
IZ1 12 11 DC 1.8A
IZ2 20 19 DC 1.8A
Q1 3 100 6 QNL
Q2 5 10 6 QNL
Q3 9 5 10 QNL
Q4 102 9 11 QNL
Q5 10 12 13 QNL
Q6 100 12 18 QNL
Q7 13 13 14 QNL
Q8 14 14 105 QNL
Q9 17 17 16 QPL
Q10 16 16 15 QPL
Q11 9 17 8 QPL
Q12 8 16 7 QPL
Q13 5 3 4 QPL
Q14 4 4 2 QPL
Q15 3 4 1 QPL
Q6D 0 20 18 QNL
Q5D 24 20 13 QNL
Q4D 102 23 19 QNL
Q3D 23 27 24 QNL
Q2D 27 24 28 QNL
Q1D 30 0 28 QNL
Q11D 23 17 22 QPL
Q12D 22 16 21 QPL
Q13D 27 30 26 QPL
Q14D 26 26 25 QPL
Q15D 30 26 29 QPL
RZ1 11 12 10
RZ2 19 20 10
R1 102 1 1K
R2 102 2 1K
R3 102 7 1K
R4 102 15 1K
R5 102 21 1K
R6 102 25 1K
R7 102 29 1K
R8 10 24 10K
.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)
.MODEL QPL PNP(BF=100 RB=100 TF=1NS TR=20NS CJE=6PF CJC=4PF VA=50)
.PLOT DC IIN(VIN)
:PROBE
.END
```

10045

**** DC TRANSFER CURVES

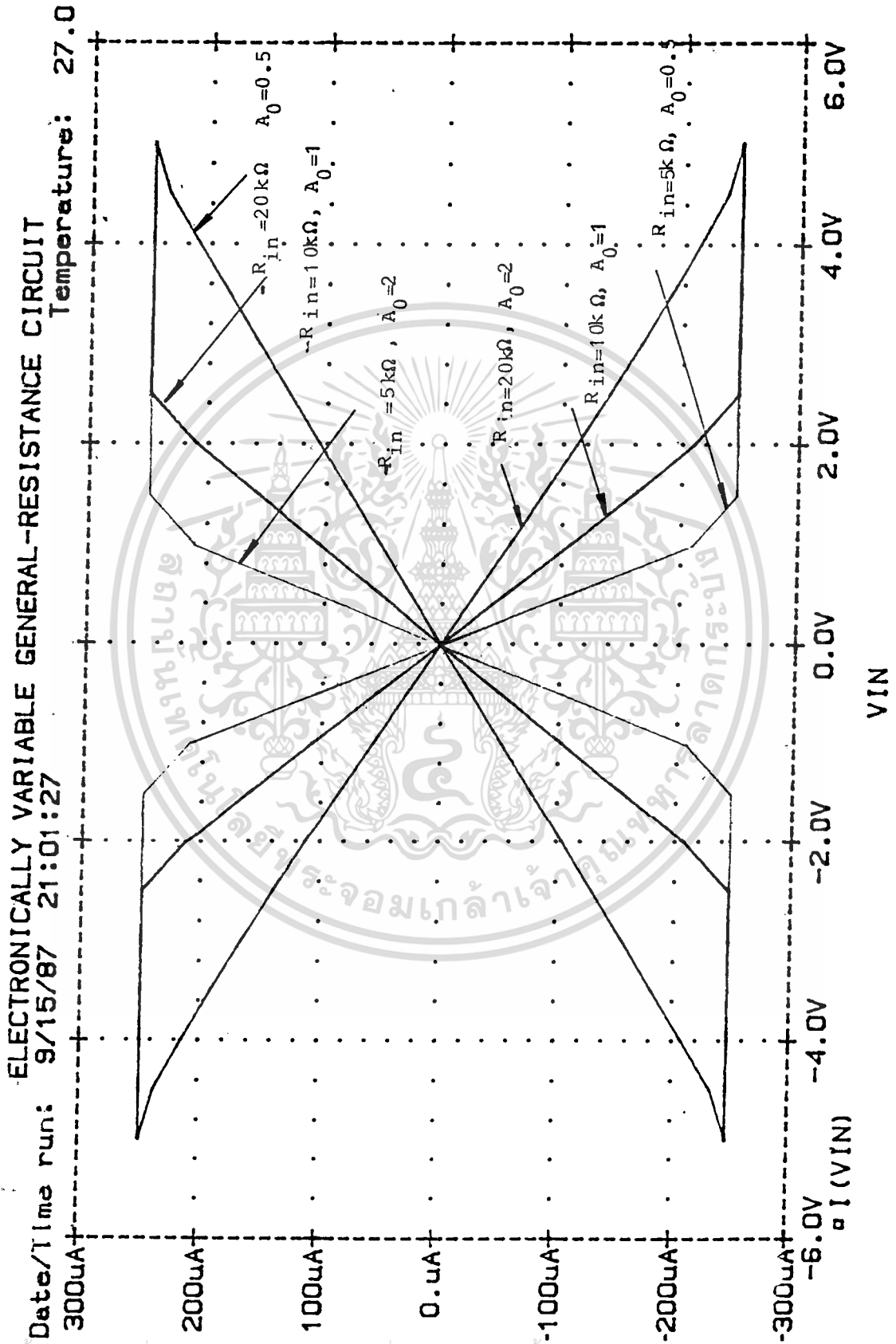
TEMPERATURE = 27.000 DEG C

VIN	IIN(VIN)					
		-4.000D-04	-2.000D-04	.000D+00	2.000D-04	4.000D-04
-5.000D+00	-2.466D-04	.	*	.	.	.
-4.500D+00	-2.467D-04	.	*	.	.	.
-4.000D+00	-2.467D-04	.	*	.	.	.
-3.500D+00	-2.467D-04	.	*	.	.	.
-3.000D+00	-2.468D-04	.	*	.	.	.
-2.500D+00	-2.468D-04	.	*	.	.	.
-2.000D+00	-2.075D-04	.	*	.	.	.
-1.500D+00	-1.554D-04	.	.	*	.	.
-1.000D+00	-1.032D-04	.	.	*	.	.
-5.000D-01	-5.112D-05	.	.	*	.	.
-1.110D-15	9.917D-07	.	.	*	.	.
5.000D-01	5.311D-05	.	.	*	.	.
1.000D+00	1.052D-04	.	.	.	*	.
1.500D+00	1.574D-04	.	.	.	*	.
2.000D+00	2.095D-04	.	.	.	*	.
2.500D+00	2.489D-04	.	.	.	*	.
3.000D+00	2.487D-04	.	.	.	*	.
3.500D+00	2.485D-04	.	.	.	*	.
4.000D+00	2.483D-04	.	.	.	*	.
4.500D+00	2.481D-04	.	.	.	*	.
5.000D+00	2.479D-04	.	.	.	*	.

รูปที่ 3.7 -1 เป็นการพล็อตผลตอบสนองทาง คีชี ของวงจร ตามรูปที่ 3.5

เมื่อปรับ $I_2=I_3 = 250 \text{ uA}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7(ก) แสดงถึง accuracy และ linearity ของวงจรความต้านทานปรับค่าได้โดยวิธีเลียนแบบวงจรวาย Pspice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

***** 1/ 1/80***** PSpice 2.04 (Nov 1985) ***** 1:02:28*****

ELECTRONICALLY VARIABLE GENERAL-RESISTANCE CIRCUIT

*** CIRCUIT DESCRIPTION ***

โปรแกรมที่ 3.2

.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001

.WIDTH OUT = 80

.TEMP 27

.AC DEC 10 1 100MEG

VIN 100 0 AC 0.1

VCC 102 0 DC 15

VEE 105 0 DC -15

I11 6 105 DC 250UA

I2 17 0 DC 250UA

I31 102 100 DC 250UA

I32 18 105 DC 500UA

I33 102 0 DC 250UA

I12 28 105 DC 250UA

I21 12 11 DC 1.8A

I22 20 19 DC 1.8A

Q1 3 100 6 QNL

Q2 5 10 6 QNL

Q3 9 5 10 QNL

Q4 102 9 11 QNL

Q5 10 12 13 QNL

Q6 100 12 18 QNL

Q7 13 13 14 QNL

Q8 14 14 105 QNL

Q9 17 17 16 QPL

Q10 16 16 15 QPL

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ 3.8 โปรแกรมทดสอบสองทาง เอช ของวงจรรูปที่ 3.5
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Q11 9 17 8 QPL
Q12 8 16 7 QPL
Q13 5 3 4 QPL
Q14 4 4 2 QPL
Q15 3 4 1 QPL
Q6D 0 20 18 QNL
Q5D 24 20 13 QNL
Q4D 102 23 19 QNL
Q3D 23 27 24 QNL

Q2D 27 24 28 QNL
Q1D 30 0 28 QNL
Q11D 23 17 22 QPL
Q12D 22 16 21 QPL
Q13D 27 30 26 QPL
Q14D 26 26 25 QPL
Q15D 30 26 29 QPL

RZ1 11 12 10
RZ2 19 20 10
R1 102 1 1K
R2 102 2 1K
R3 102 7 1K
R4 102 15 1K
R5 102 21 1K
R6 102 25 1K
R7 102 29 1K
R8 10 24 10K

.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)
.MODEL QPL PNP(BF=100 RB=100 TF=1NS TR=20NS CJE=6PF CJC=4PF VA=50)
.PLOT AC IIN(VIN)
.PROBE
.END

รูปที่ 3.8 ต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C

NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE	NODE	VOLTAGE
(1)	14.8749	(2)	14.8752	(3)	13.4400	(4)	14.1548
(5)	.7402	(6)	-.7144	(7)	14.7589	(8)	14.0169
(9)	5.8693	(10)	.0054	(11)	5.2433	(12)	-12.7568
(13)	-13.4883	(14)	-14.2441	(15)	14.7589	(16)	14.0213
(17)	13.2831	(18)	-13.4894	(19)	5.2433	(20)	-12.7568
(21)	14.7589	(22)	14.0169	(23)	5.8693	(24)	.0054
(25)	14.8752	(26)	14.1548	(27)	.7402	(28)	-.7144
(29)	14.8749	(30)	13.4400	(100)	.0000	(102)	15.0000
(105)	-15.0000						

**** AC ANALYSIS TEMPERATURE = 27.000 DEG C

FREQ	IIN(VIN)				
		1.000D-05	3.162D-05	1.000D-04	3.162D-04
					1.000D-03

1.000D+00	1.042D-05 *	.	.	.	.
1.259D+00	1.042D-05 *	.	.	.	.
1.585D+00	1.042D-05 *	.	.	:	:
1.995D+00	1.042D-05 *	.	.	.	.
2.512D+00	1.042D-05 *	.	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 3.8 ต่อ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.162D+00	1.042D-05 *	.	.	.	.
3.981D+00	1.042D-05 *	.	.	.	.
5.012D+00	1.042D-05 *	.	.	.	.
6.310D+00	1.042D-05 *	.	.	.	.
7.943D+00	1.042D-05 *	.	.	.	.
1.000D+01	1.042D-05 *	.	.	.	.
1.259D+01	1.042D-05 *	.	.	.	.
1.585D+01	1.042D-05 *	.	.	.	.
1.995D+01	1.042D-05 *	.	.	.	.
2.512D+01	1.042D-05 *	.	.	.	.
3.162D+01	1.042D-05 *	.	.	.	.
3.981D+01	1.042D-05 *	.	.	.	.
5.012D+01	1.042D-05 *	.	.	.	.
6.310D+01	1.042D-05 *	.	.	.	.
7.943D+01	1.042D-05 *	.	.	.	.
1.000D+02	1.042D-05 *	.	.	.	.
1.259D+02	1.042D-05 *	.	.	.	.
1.585D+02	1.042D-05 *	.	.	.	.
1.995D+02	1.042D-05 *	.	.	.	.
2.512D+02	1.042D-05 *	.	.	.	.
3.162D+02	1.042D-05 *	.	.	.	.
3.981D+02	1.042D-05 *	.	.	.	.
5.012D+02	1.042D-05 *	.	.	.	.
6.310D+02	1.042D-05 *	.	.	.	.
7.943D+02	1.042D-05 *	.	.	.	.
1.000D+03	1.042D-05 *	.	.	.	.
1.259D+03	1.042D-05 *	.	.	.	.
1.585D+03	1.042D-05 *	.	.	.	.
1.995D+03	1.042D-05 *	.	.	.	.
2.512D+03	1.042D-05 *	.	.	.	.
3.162D+03	1.042D-05 *	.	.	.	.
3.981D+03	1.042D-05 *	.	.	.	.
5.012D+03	1.042D-05 *	.	.	.	.

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

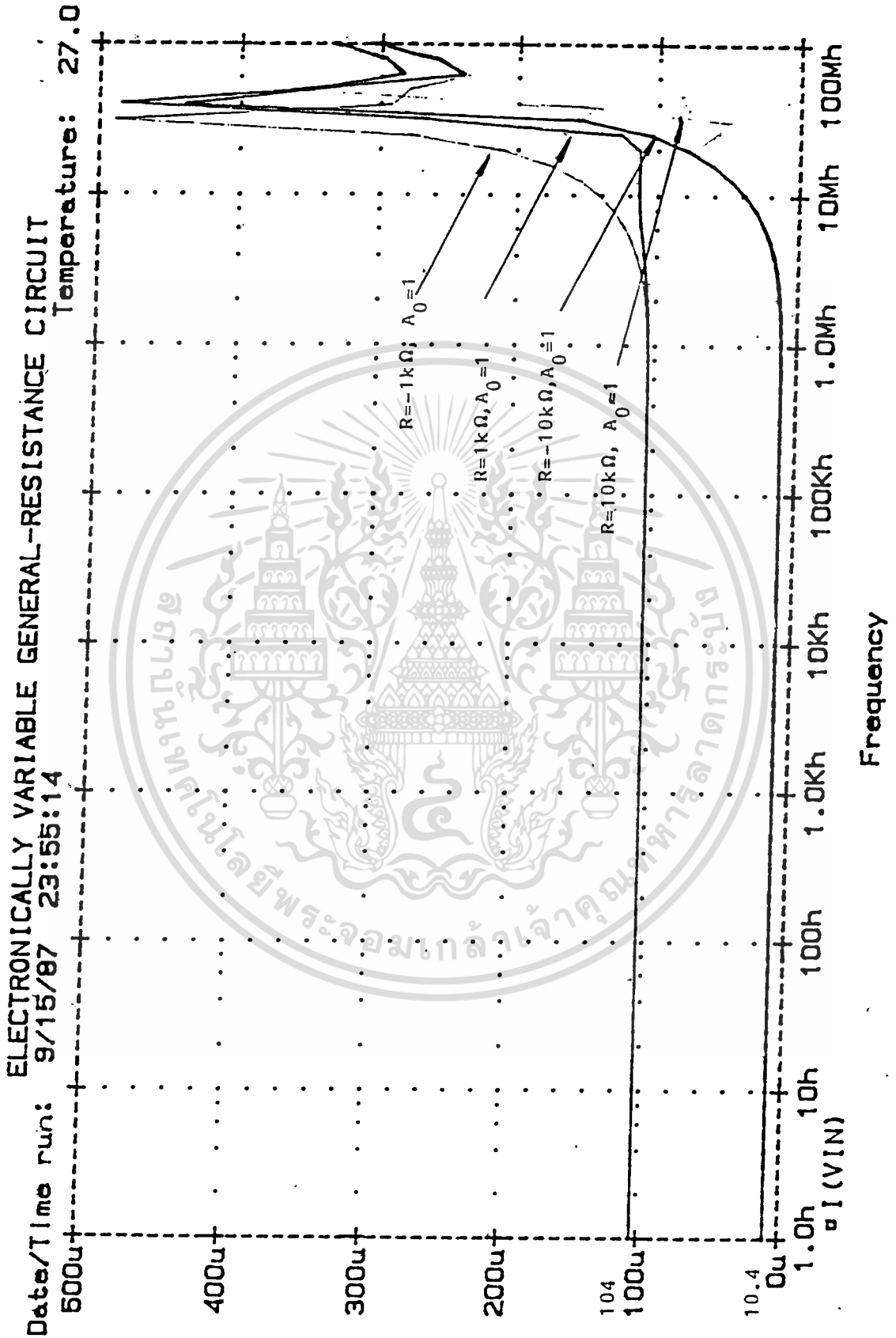
6.310D+03	1.042D-05	*	.	.	.	.
7.943D+03	1.042D-05	*	.	.	.	.
1.000D+04	1.042D-05	*	.	.	.	.
1.259D+04	1.042D-05	*	.	.	.	.
1.585D+04	1.042D-05	*	.	.	.	.
1.995D+04	1.042D-05	*	.	.	.	.
2.512D+04	1.042D-05	*	.	.	.	.
3.162D+04	1.042D-05	*	.	.	.	.
3.981D+04	1.042D-05	*	.	.	.	.
5.012D+04	1.042D-05	*	.	.	.	.
6.310D+04	1.042D-05	*	.	.	.	.
7.943D+04	1.043D-05	*	.	.	.	.
1.000D+05	1.043D-05	*	.	.	.	.
1.259D+05	1.043D-05	*	.	.	.	.
1.585D+05	1.043D-05	*	.	.	.	.
1.995D+05	1.044D-05	*	.	.	.	.
2.512D+05	1.045D-05	*	.	.	.	.
3.162D+05	1.047D-05	*	.	.	.	.
3.981D+05	1.050D-05	*	.	.	.	.
5.012D+05	1.055D-05	*	.	.	.	.
6.310D+05	1.062D-05	*	.	.	.	.
7.943D+05	1.073D-05	*	.	.	.	.
1.000D+06	1.091D-05	*	.	.	.	.
1.259D+06	1.119D-05	*	.	.	.	.
1.585D+06	1.162D-05	*	.	.	.	.
1.995D+06	1.229D-05	*	.	.	.	.
2.512D+06	1.331D-05	*	.	.	.	.
3.162D+06	1.483D-05	*	.	.	.	.
3.981D+06	1.704D-05	*	.	.	.	.
5.012D+06	2.018D-05	*	.	.	.	.
6.310D+06	2.450D-05	*	.	.	.	.
7.943D+06	3.029D-05	*	.	.	.	.
1.000D+07	3.791D-05	*	.	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.259D+07	4.786D-05	.	*	.	.	.
1.585D+07	6.091D-05	.	*	.	.	.
1.995D+07	7.842D-05	.	*	.	.	.
2.512D+07	1.040D-04	.	.	*	.	.
3.162D+07	1.543D-04	.	.	.	*	.
3.981D+07	4.389D-04	.	.	.	.	*
5.012D+07	3.469D-04	.	.	.	.	*
6.310D+07	2.406D-04	.	.	.	*	.
7.943D+07	2.579D-04	.	.	.	*	.
1.000D+08	3.019D-04	.	.	.	.	*

รูปที่ 3.8 ต่อ





รูปที่ 3.8(ก) ผลตอบสนองต่อความถี่ของวงจรความต้านทานปรับค่าได้

3.5 สรุป

การออกแบบวงจรความต้านทานปรับค่าได้ทั้งค่าบวกและลบ ชนิดที่ให้ค่าความกว้างของช่วงปฏิบัติงานกว้างกว่าปกติ พร้อมผลการทดสอบวงจร และได้ทำการเขียนแบบการทำงานของวงจรของรูปที่ 3.5 มีโปรแกรมแสดงดังรูปที่ 3.7 ซึ่งโปรแกรมแสดงไว้เพียงค่าเดียว คือเมื่ออัตราขยายเป็นหนึ่ง โดยปรับค่ากระแส $I_3 = I_2 = 250 \text{ uA}$ และรูปที่ 3.7 (ก) คือผลที่ได้ เมื่อปรับอัตราขยายเป็น 0.5, 1, 2 เท่า โดยกระทำทั้งค่าบวกและลบ และผลที่ได้ใกล้เคียงกับการทดลอง ซึ่งวงจรที่ออกแบบมานี้ยังมีข้อเสียตรงที่ว่า เมื่อปรับอัตราขยายมากขึ้น จะทำให้วงจรมีช่วงปฏิบัติงานลดลง ซึ่งจากรูปจะเห็นว่ากระแส $I(V_{in})$ จะมีค่าไม่เกิน 250 uA ซึ่งเป็นค่าของ I_3 นั่นเอง จากผลเสียอันนี้ ได้ปรับปรุงให้มีช่วงการปฏิบัติงานกว้างดังแสดงต่อไปในบทที่ 4 ซึ่งผลลัพธ์ที่ได้เป็นที่น่าสนใจพอๆ วงจรนี้สามารถถูกควบคุมได้ทั้งการใช้กระแสและศักดา ย่อมจะก่อให้เกิดประโยชน์ได้กว้างขวางขึ้น

บทที่ 4

วงจรลดทอนขนาดกระแสสัญญาณแบบปรับค่าการทอนได้กว้างมาก

A Wide Tunable Range Current Attenuator Circuit

การเปลี่ยนแปลงคุณสมบัติของวงจรไอซีมักจะใช้กระแสเป็นตัวควบคุม ซึ่งจะให้ช่วงการทำงานของวงจรที่กว้างกว่าการใช้ศักดา ในบทนี้เป็นการเสนอวิธีการออกแบบวงจรลดทอนขนาดกระแสสัญญาณที่ปรับค่าอัตราการทอนได้อีกแบบหนึ่ง ช่วงความถี่ที่ปฏิบัติงานของวงจรกว้าง เนื่องจากได้หลักเลี้ยงไม่ใช้ทรานซิสเตอร์ PNP แบบแกนนอน การปรับค่าอัตราขยายทำได้ในย่านที่กว้างมากและไม่มีผลต่อช่วงปฏิบัติงานของวงจร อีกทั้งการปรับค่าขยายสัญญาณกระทำได้โดยปรับค่ากระแสเพียงตัวเดียวซึ่งสามารถนำไปใช้ปรับปรุงเป็นวงจร Automatic - gain - control amplifier (AGC) หรือวงจรความต้านทานเปลี่ยนค่า

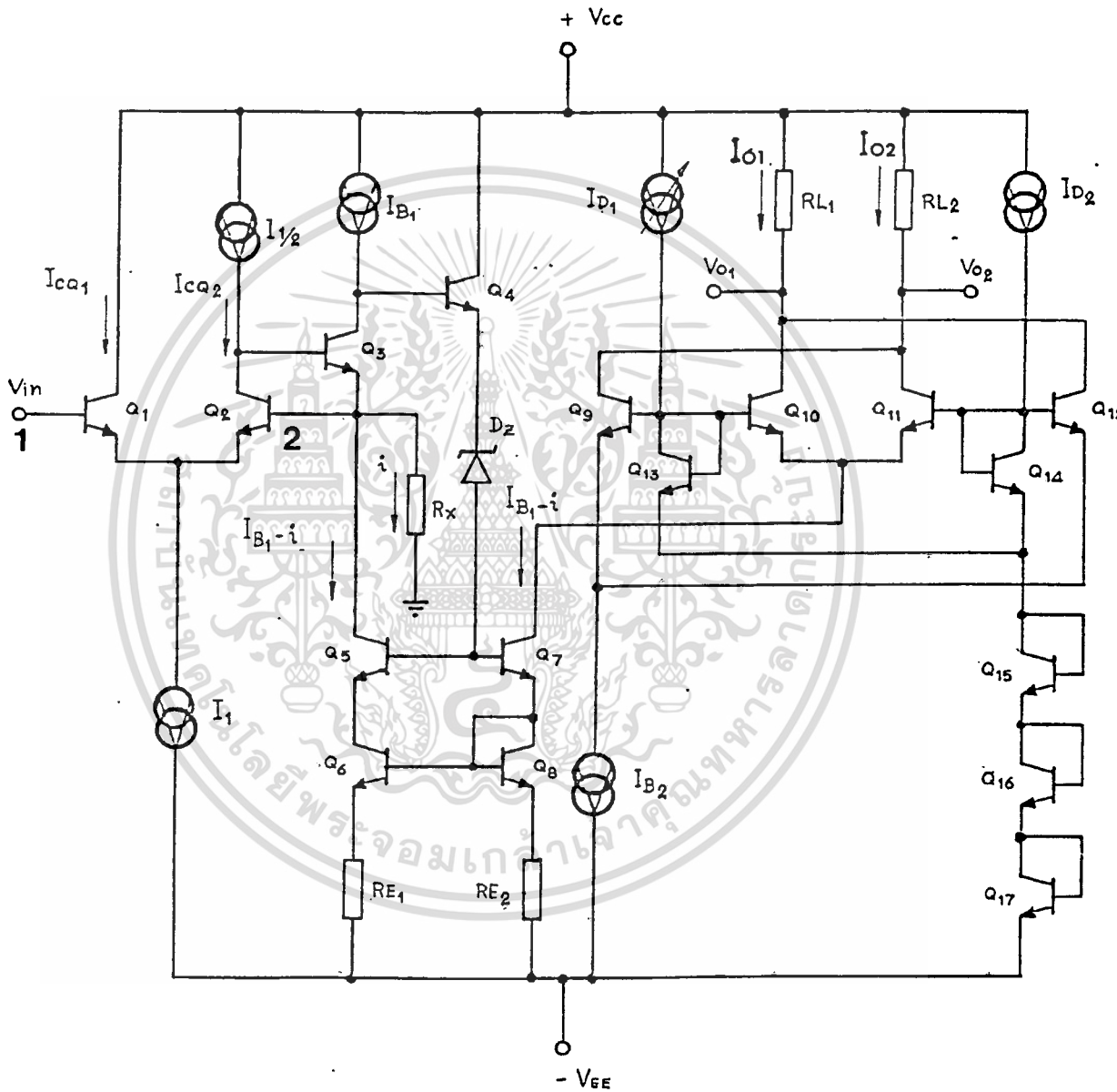
4.1 บทนำ

วงจรขยายสัญญาณที่สามารถปฏิบัติงานในช่วงความถี่ต่ำสุดจนถึงสูงสุดนี้ จำเป็นต้องมีขนาดของสัญญาณทางออกคงที่ตลอดย่านความถี่ที่ใช้งานนั้น จะต้องอาศัยระบบการควบคุมค่าขยายศักดาสัญญาณโดยวิธีอัตโนมัติ ซึ่งการควบคุมค่าขยายศักดาสัญญาณของวงจรสามารถทำได้โดยวิธีอิเล็กทรอนิกส์ (ด้วยการปรับค่าศักดาหรือกระแส) ในบทความของ S. Pookaiyudom et, al. [3], W. Surakampontron et, al. [10] ได้เสนอวิธีการออกแบบวงจรในลักษณะวงจรรวมไว้ ซึ่งวงจรทั้ง 2 แบบสามารถจะปรับค่าอัตราขยายกระแสได้อย่างแม่นยำตามต้องการ อย่างไรก็ตาม ช่วงปฏิบัติงานของวงจรไม่กว้างนัก และการปรับอัตราขยายกระแสของวงจรยังมีผลทำให้ช่วงปฏิบัติงานของวงจรแคบลงไปด้วย

4.2 รายละเอียดและการทำงานของวงจร

รูปที่ 4.1 เป็นวงจรขยายสัญญาณปรับค่าอัตราการขยายที่ได้ได้ออกแบบเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ขนมา ตามทรานซิสเตอร์ Q_1 , Q_2 , Q_3 และวงจรต้นกระแสคงตัว $I_1/2$ ไม่สามารถใดๆทางสงวนสิทธิ์หากมีเหตุเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

ทำหน้าที่เป็นวงจรตามศักดาสัญญาณ โดยที่ทรานซิสเตอร์ Q_1 , Q_2 ทำหน้าที่เป็น ทรานซิสเตอร์ดิฟเฟอเรนเชียลแพร์ที่มีวงจรดันกระแสคงตัว $I_{B1}/2$ และทรานซิส-เตอร์ Q_3 ซึ่งต่ออยู่ในลักษณะเป็นวงจรป้อนกลับเพื่อควบคุมกระแสคอลเล็กเตอร์ของทรานซิสเตอร์ Q_1 , Q_2 ให้มีค่าเท่ากันเสมอ เพราะฉะนั้นจึงทำให้ศักดาที่ตกคร่อมขาเบส และขาอิมิตเตอร์ของทรานซิสเตอร์ทั้งสองเท่ากัน จะได้ว่า $V_{BE1} = V_{BE2}$ และเป็นผลทำให้ศักดาที่จุดที่ 1 และศักดาที่จุดที่ 2 มีค่าประมาณเท่ากันด้วย ซึ่งศักดาสัญญาณที่จุด 2 นี้ ตกคร่อมตัวความต้านทาน R_x จะถูกเปลี่ยนให้เป็นกระแสสัญญาณ $i = V_{in}/R_x$ เนื่องจากทรานซิสเตอร์ Q_4 , Q_5 และซีเนอร์ไดโอด D_2 ต่อ-กันอยู่ในลักษณะเป็นวงจรป้อนกลับ ที่มีค่าการขยายสูงเพื่อควบคุมให้กระแสที่ไหลผ่าน ทรานซิสเตอร์ Q_3 มีค่าคงที่เท่ากับ I_{B1} อยู่เสมอ ทรานซิสเตอร์ Q_5 , Q_6 , Q_7 , Q_8 และตัวความต้านทาน R_{E1} , R_{E2} ต่อกันอยู่ในลักษณะเป็นวงจรสะท้อนกระแส และจะบังคับให้กระแสไบอัส ที่ผ่านวงจรสะท้อนกระแสทั้งสองด้านมีระดับเท่ากันอยู่ เสมอ ทรานซิสเตอร์ Q_9 , Q_{10} , Q_{11} , Q_{12} และตัวความต้านทาน R_{L1} , R_{L2} ต่อกันอยู่ในลักษณะของวงจรขยายสัญญาณโดยที่ทรานซิสเตอร์ Q_9 , Q_{12} และทราน-ซิสเตอร์ Q_{10} , Q_{11} ทำหน้าที่เป็นทรานซิสเตอร์ดิฟเฟอเรนเชียลแพร์ ตมลำดับ ที่ขาเบสของทรานซิสเตอร์ดิฟเฟอเรนเชียลแพร์ทั้งสองมีไดโอด Q_{13} , Q_{14} และ วงจรดันกระแสคงตัว I_{B1} , I_{B2} ต่อกันอยู่ในลักษณะเป็นการให้กระแสไบอัสแก่ ทรานซิสเตอร์ดิฟเฟอเรนเชียลแพร์ จากการต่อวงจรสัญญาณนี้จะเห็นว่าทรานซิส-เตอร์ดิฟเฟอเรนเชียลทั้งสองต่ออยู่ใกล้กัน ขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_9 , Q_{12} ซึ่งเป็นขาสัญญาณทางออกของวงจรดิฟเฟอเรนเชียลแพร์ ต่อไขว้กันกับขาสัญญาณทางออกของวงจรดิฟเฟอเรนเชียลแพร์ Q_{10} , Q_{11} เพื่อช่วยชดเชยผลทางอุณหภูมิและช่วยปรับระดับกระแสคอลเล็กเตอร์ของทรานซิสเตอร์ Q_{10} , Q_{11} ให้เท่า-กันเสมอ ไดโอด Q_{15} , Q_{16} และ Q_{17} ทำหน้าที่เป็นตัวยกระดับศักดาเพื่อที่จะให้ วงจรดึงกระแสคงตัว I_{B2} ที่ต่อกับขาอิมิตเตอร์ของทรานซิสเตอร์ดิฟเฟอเรนเชียล แพร์ Q_9 , Q_{12} ให้สามารถทำงานได้ ส่วนวงจรดันกระแสคงตัว I_{B1} , I_{B2} ให้ เข้ามาเพื่อช่วยในการปรับอัตราขยายของวงจร ให้มีช่วงปฏิบัติการกว้างขึ้นโดย ไม่จำเป็นต้องไปปรับที่วงจรดันกระแสคงตัว I_{B1} และวงจรดึงกระแสคงตัว I_{B2} ซึ่งจะ

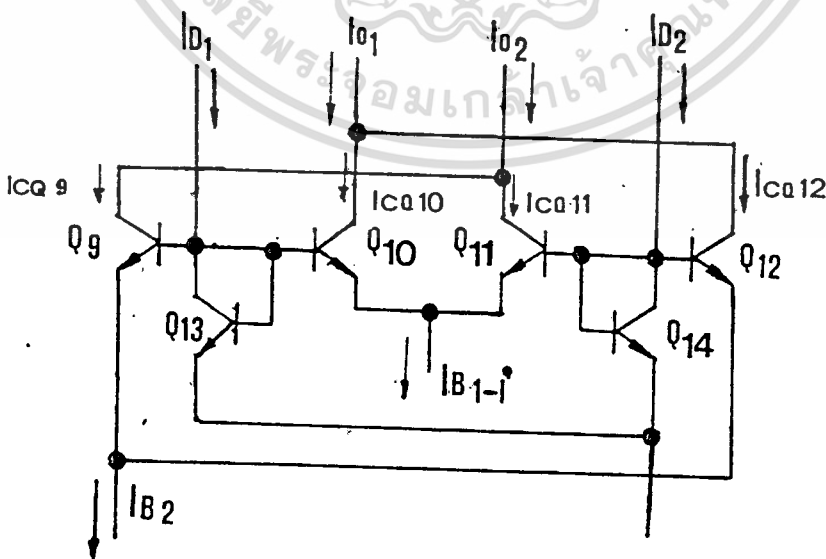


รูปที่ 4.1 วงจรหลอดสูญญากาศแบบปรับค่าการลวดทองได้กว้างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำให้วงจรถูกจำกัดช่วงปฏิบัติงานและจะทำให้เสถียรภาพของวงจรไม่ดีด้วย

การทำงานของวงจรสามารถอธิบายได้ดังนี้ สมมติว่าสัญญาณเข้าเป็น ศักดาสัญญาณ V_{in} ($V_{in} > 0$) จะทำให้ศักดาสัญญาณที่ตกคร่อม R_x เป็นศักดาสัญญาณ V_{in} ด้วย และถูกเปลี่ยนเป็นกระแสสัญญาณ $i = V_{in}/R_x$ ส่วน $(I_{B1} - i)$ ไหลสู่ขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_5 เนื่องจากผลของวงจรสะท้อนกระแส ($Q_5, Q_6, Q_7, Q_8, R_{E1}$ และ R_{E2}) ทำให้กระแสคอลเล็กเตอร์ของทรานซิสเตอร์ Q_7 เท่ากับ $I_{B1} - i$ ด้วยซึ่งกระแสสัญญาณ $I_{B1} - i$ คือกระแสอิมิตเตอร์ของวงจรดิฟเฟอเรนเชียลแอมป์ (Q_{10}, Q_{11}) และจะทำให้กระแสคอลเล็กเตอร์ Q_{10}, Q_{11} เปลี่ยนแปลงไปด้วย แต่เนื่องจากคุณสมบัติของวงจรที่ทรานซิสเตอร์ Q_9, Q_{12} ต่อกันเป็นวงจรดิฟเฟอเรนเชียลแอมป์อีกหนึ่งวงจรและยังไปอัสกระแสเท่ากันกับวงจรดิฟเฟอเรนเชียลแอมป์ Q_{10}, Q_{11} แต่ขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_9, Q_{12} ต่ออยู่กับลักษณะไขว้กันกับขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_{10}, Q_{11} ซึ่งกระแสสัญญาณทางออกคือ I_{o1} และ I_{o2} เท่าผลรวมของกระแสสัญญาณ $I_{CQ10} + I_{CQ12}$ และ $I_{CQ9} + I_{CQ11}$ ตามลำดับ การหาค่าขยายกระแสสัญญาณแสดงได้ดังนี้



รูปที่ 4.2 วงจรขยายผลต่างกระแสสัญญาณแบบตรงของกิลเบิร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรตามรูปที่ 4.2 ถือว่าทรานซิสเตอร์ทุกตัวมีค่า β สูงจะ ไม่คำนึงถึงค่าศักดา เนื่องจากค่าความต้านทานโอห์มมิตที่เบสของทรานซิสเตอร์ จะได้

$$I_{CQ10} = x(I_{B1} - i) \quad \text{.....(4.1)}$$

$$I_{CQ11} = (1-x)(I_{B1} - i) \quad \text{.....(4.2)}$$

$$I_{CQ9} = (1-y)I_{B2} \quad \text{.....(4.3)}$$

$$I_{CQ12} = yI_{B2} \quad \text{.....(4.4)}$$

ดังนั้น จะได้ว่า

$$V_{BE13} - V_{BE14} + V_{BE11} - V_{BE10} = 0 \quad \text{.....(4.5)}$$

$$V_{BE9} - V_{BE12} + V_{BE14} - V_{BE13} = 0 \quad \text{.....(4.6)}$$

โดยที่ V_{BE} คือค่าศักดาที่เบส-อิมิตเตอร์ของทรานซิสเตอร์และมีค่าเป็น $V_{BE} = V_T \ln(I_E / I_S)$ เมื่อแทนค่ากระแสที่จุดสัญญาณเข้าและสัญญาณออกของวงจรในสมการที่ (4.5) และ (4.6) จะได้ว่า

$$\begin{aligned} & V_T \ln(I_{D1} / I_{S13}) - V_T \ln(I_{D2} / I_{S14}) \\ & + V_T \ln[(1-x)(I_{B1} - i) / I_{S11}] \\ & - V_T \ln[x(I_{B1} - i) / I_{S10}] = 0 \quad \text{.....(4.7)} \end{aligned}$$

เมื่อถือว่าทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันดี จะได้ว่า

$$I_{S13} = I_{S14} = I_{S11} = I_{S10} = I_S$$

$$V_T \ln \frac{I_{D1} (1-x)(I_{B1} - i)}{I_{D2} (I_{B1} - i)x} = 0 \quad \text{.....(4.8)}$$

$$\frac{I_{D1} (1-x)(I_{B1} - i)}{I_{D2} (I_{B1} - i)x} = 1 \quad \text{.....(4.9)}$$

$$x = \frac{I_{D1}}{I_{D1} + I_{D2}} \quad \text{.....(4.10)}$$

ในทำนองเดียวกันจากสมการที่ (4.6) จะได้

$$y = \frac{I_{D2}}{I_{D1} + I_{D2}} \quad \text{.....(4.11)}$$

แทนค่า x และ y ในสมการ (4.1), (4.2), (4.3) และ (4.4) เพื่อหาค่า I_{o1} และ I_{o2} จะได้

$$I_{o1} = \frac{I_{D1}I_{B1} + I_{D2}I_{B2}}{I_{D1} + I_{D2}} - \frac{i}{1 + \frac{I_{D2}}{I_{D1}}} \quad \dots\dots(4.12)$$

$$I_{o2} = \frac{I_{D1}I_{B2} + I_{D2}I_{B1}}{I_{D1} + I_{D2}} - \frac{i}{1 + \frac{I_{D1}}{I_{D2}}} \quad \dots\dots(4.13)$$

จะเห็นกระแสสัญญาณ I_{o1} และ I_{o2} นี้ประกอบด้วยกระแสไบอัสและกระแสสัญญาณ เพราะฉะนั้น จะได้ว่า

$$A_1 = \frac{1}{1 + \frac{I_{D2}}{I_{D1}}} \quad \dots\dots(4.14)$$

หรือ

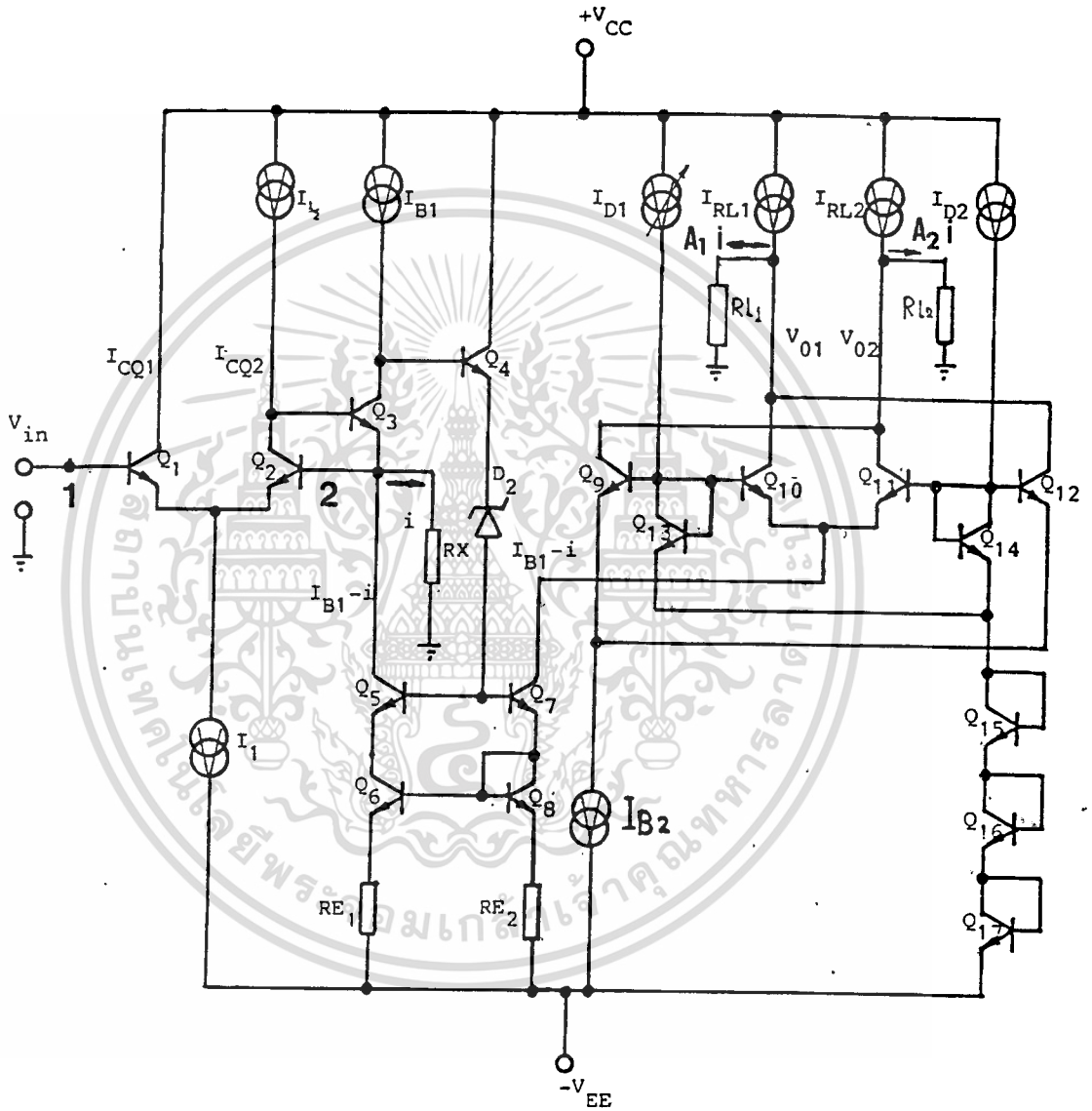
$$A_2 = \frac{1}{1 + \frac{I_{D1}}{I_{D2}}} \quad \dots\dots(4.15)$$

จากสมการข้างบนจะเห็นว่า ในการปรับค่าอัตราขยายกระแสสัญญาณนั้นสามารถที่จะปรับที่ I_{o1} และ I_{o2} ได้

จากสมการ (4.12) และ (4.13) จะเห็นว่าเทอมของกระแสทั้ง I_{o1} และ I_{o2} ประกอบไปด้วยกระแส D.C. และกระแสสัญญาณ A.C. ซึ่งกระแส D.C. นี้ ถ้าเรากำจัดทิ้งก็จะเหลือเฉพาะสัญญาณ A.C. (small signal) สามารถทำได้โดยใส่วงจรคั่นกระแสคงตัว I_{RL1} และ I_{RL2} แทนด้วย RL_1 และ RL_2 ตามลำดับ แล้วต่อ RL_1 และ RL_2 ลงกราวด์ ตามรูปที่ 4.3 ซึ่งจะทำให้กระแสสัญญาณ A_{1i} และ A_{2i} ไหลผ่าน RL_1 และ RL_2 ตามลำดับ ดังนั้นจะได้โวลต์เตจของสัญญาณคั่นกราวด์ RL_1 และ RL_2

4.3 การวิเคราะห์การทำงาน

วงจรนี้ได้ออกแบบ ตามหลักการออกแบบวงจรรวม จะต้องทำการวิเคราะห์และทดลองการทำงานของวงจร เพื่อเป็นการทดสอบและยืนยันว่า วงจรที่ได้ออกแบบสามารถทำงานได้ตามหลักการที่ได้เสนอขึ้น และมีคุณสมบัติของวงจรเป็นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 วงจรขยายสัญญาณแบบปรับค่าอัตราขยายได้กว้างมากที่ให้
เอาต์พุตปราศจากกระแสซี

ไปตามที่ได้คำหมายเอาไว้ในการวิเคราะห์คุณสมบัติของวงจร สามารถกระทำได้สองวิธีคือ วิธีที่หนึ่ง โดยการทดลองต่อวงจรโดยใช้อุปกรณ์ต่าง ๆ ตามวงจรที่ได้ออกแบบมาต่อกันแบบดิสครีทบนปริ้นท์บอร์ด ทำการทดลองโดยป้อนแรงดันศักดาไฟจ่ายวงจรและป้อนศักดาสัญญาณหรือกระแสสัญญาณให้กับวงจร แล้วทำการวัดค่าศักดาและกระแสสัญญาณที่ส่วนต่าง ๆ ของวงจร และทำการวิเคราะห์ผลที่ได้จากการทดลองหาความสัมพันธ์ระหว่างศักดาและกระแสที่ส่วนต่าง ๆ ของวงจรเพื่อเป็นการแสดงให้เห็นว่า วงจรที่ได้ออกแบบสามารถทำงานได้ตามหลักการและมีคุณสมบัติเป็นไปตามที่ได้คำหมายไว้ ส่วนวิธีที่สอง โดยการเลียนแบบการทำงานของวงจรด้วยคอมพิวเตอร์ ด้วยการกำหนดรายละเอียดลักษณะการต่อและค่าของอุปกรณ์ต่าง ๆ ในวงจร ตลอดจนสภาวะการทำงานของวงจรให้คอมพิวเตอร์ทำการวิเคราะห์การทำงาน of วงจรและแสดงผลตามคำสั่งที่กำหนดให้ การวิเคราะห์และเลียนแบบการทำงาน of วงจรด้วยคอมพิวเตอร์ จะต้องใช้โปรแกรมสำเร็จรูปซึ่งได้มีการพัฒนาขึ้นมา เพื่อใช้สำหรับการวิเคราะห์และเลียนแบบการทำงาน of วงจรโดยเฉพาะซึ่งในการวิเคราะห์และเลียนแบบการทำงาน of วงจรด้วยคอมพิวเตอร์ นั้นโดยโปรแกรม PSpice

4.4 การเลียนแบบการทำงาน of วงจร

ในการเลียนแบบการทำงาน (Simulation) ของวงจรตามรูปที่ 4.3 กระทำโดยอาศัยโปรแกรมสำเร็จรูป (Software) PSpice [13] โดยกำหนดรายละเอียดของข้อต่อ (Node) ต่าง ๆ กำกับไว้ ดังรูปที่ 4.4 เพื่อใช้ในการเขียนโปรแกรม โดยรายละเอียดของโปรแกรมแสดงไว้ในรูปที่ 4.5 โดยในโปรแกรมได้แสดงเพียงค่าเดียว คือเมื่อปรับ I_{b1} และ $I_{b2}=10\mu A$

ในการใช้โปรแกรมสำเร็จรูป PSpice นี้ จะทำการเลียนแบบวงจรที่อนุกรม 27 องศาเซลเซียส อนึ่ง ในวงจรนี้จะเลียนแบบการทำงานไดโอดซีเนอร์ (Zener diode) ด้วยวงจรจ่ายกระแสคงที่และความต้านทาน ดังแสดงในรูปที่ 3.6 ในบทที่ 3

A>type vgal.cir

A WIDE TUNABLE RANGE CURRENT ATTENUATOR CIRCUIT

```
*
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001
.WIDTH OUT = 80
.TEMP 27
.DC VIN -5 5 0.5
*.AC DEC 10 1 100MEG
VIN 100 0 AC 0.1 SIN(0 0.1 100MEG)
VCC 101 0 DC 15.0
VEE 102 0 DC -15.0
I1 1 102 DC 500UA
I2 101 2 DC 250UA
IRL1 101 11 DC 500UA
IRL2 101 12 DC 500UA
IB1 101 3 DC 500UA
IB2 14 102 DC 500UA
ID1 101 10 DC 10UA
ID2 101 13 DC 10UA
IZ 9 8 DC 1.8A
Q1 101 100 1 QNL
Q2 2 4 1 QNL
Q3 3 2 4 QNL
Q4 101 3 8 QNL
Q5 4 9 5 QNL
Q6 5 17 6 QNL
Q7 16 9 17 QNL
Q8 17 17 18 QNL
Q9 12 10 14 QNL
Q10 11 10 16 QNL
Q11 12 13 16 QNL
Q12 11 13 14 QNL
Q13 10 10 15 QNL
Q14 13 13 15 QNL
Q15 15 15 19 QNL
Q16 19 19 20 QNL
Q17 20 20 102 QNL
RZ 9 8 10
RE1 6 102 1K
RE2 18 102 1K
RX 4 0 10K
RL1 11 0 10K
RL2 12 0 10K
.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)
.PLOT DC V(11) V(12)
.PROBE
.END
```

รูปที่ 4.5 แสดงโปรแกรมเขียนแบบการทำงาน ตามรูปที่ 4.4 ด้วย PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C>TYPE VGA1.OUT

**** BJT MODEL PARAMETERS

NAME	IS	BF	ISE	BR	ISC	VJE	VJC
QNL	1.000D-16	1.000D+02	.000D+00	1.000D+00	.000D+00	7.500D-01	7.500D-

**** DC TRANSFER CURVES TEMPERATURE = 27.000 DEG C

LEGEND:

*: V(11)
+: V(12)

VIN	V(11)					
(*)	-4.000D+00	-2.000D+00	.000D+00	2.000D+00	4.000D+	
-5.000D+00	-1.668D+00	.	X	.	.	.
-4.500D+00	-2.115D+00	.	X	.	.	.
-4.000D+00	-2.011D+00	.	X	.	.	.
-3.500D+00	-1.775D+00	.	X	.	.	.
-3.000D+00	-1.525D+00	.	X	.	.	.
-2.500D+00	-1.272D+00	.	X	.	.	.
-2.000D+00	-1.020D+00	.	X	.	.	.
-1.500D+00	-7.682D-01	.	X	.	.	.
-1.000D+00	-5.161D-01	.	X	.	.	.
-5.000D-01	-2.640D-01	.	X	.	.	.
-1.110D-15	-1.197D-02	.	X	.	.	.
5.000D-01	2.401D-01	.	X	.	.	.
1.000D+00	4.921D-01	.	X	.	.	.
1.500D+00	7.441D-01	.	X	.	.	.
2.000D+00	9.961D-01	.	X	.	.	.
2.500D+00	1.248D+00	.	X	.	.	.
3.000D+00	1.500D+00	.	X	.	.	.
3.500D+00	1.752D+00	.	X	.	.	.
4.000D+00	2.004D+00	.	X	.	.	.
4.500D+00	2.256D+00	.	X	.	.	.
5.000D+00	2.219D+00	.	X	.	.	.

รูปที่ 4.6ก เป็นการพลอตผลตอบสนองทางคิซีของวงจร เมื่อรับค่า

$$I_{D1} = 10\mu A, I_{D2} = 10\mu A$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C>TYPE VGA2.OUT

**** BJT MODEL PARAMETERS

NAME	IS	BF	ISE	BR	ISC	VJE	VJC
QNL	1.000D-16	1.000D+02	.000D+00	1.000D+00	.000D+00	7.500D-01	7.500D-01

**** DC TRANSFER CURVES TEMPERATURE = 27.000 DEG C

LEGEND:

*: V(11)
+: V(12)

VIN	V(11)				
(*)-----	-1.000D+01	-5.000D+00	.000D+00	5.000D+00	1.000D+01
(+)-----	-1.000D+00	-5.000D-01	.000D+00	5.000D-01	1.000D+00
-5.000D+00	-4.537D+00	.	+. *	.	.
-4.500D+00	-4.092D+00	.	++	.	.
-4.000D+00	-3.646D+00	.	. + *	.	.
-3.500D+00	-3.199D+00	.	. ++	.	.
-3.000D+00	-2.752D+00	.	. ++	.	.
-2.500D+00	-2.304D+00	.	. X	.	.
-2.000D+00	-1.855D+00	.	. X	.	.
-1.500D+00	-1.406D+00	.	. ++	.	.
-1.000D+00	-9.555D-01	.	. X	.	.
-5.000D-01	-5.046D-01	.	. X	.	.
-1.110D-15	-5.303D-02	.	. ++	.	.
5.000D-01	3.992D-01	.	. ++	.	.
1.000D+00	8.521D-01	.	. ++	.	.
1.500D+00	1.306D+00	.	. * +	.	.
2.000D+00	1.760D+00	.	. ++	.	.
2.500D+00	2.215D+00	.	. ++	.	.
3.000D+00	2.670D+00	.	. * +	.	.
3.500D+00	3.126D+00	.	. * +	.	.
4.000D+00	3.583D+00	.	. * ++	.	.
4.500D+00	4.040D+00	.	. * ++	.	.
5.000D+00	3.974D+00	.	. * +	.	.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ 4.6 ข เป็นการพล็อตผลตอบสนองความถี่ของวงจร เมื่อรับค่า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอก I_{D1} = 100µA, I_{D2} = 10µA ออกจากเอกสารทุกครั้งที่มีการนำไปใช้

C:\TYPE VGA3.OUT

**** BJT MODEL PARAMETERS

NAME	IS	BF	ISE	BR	ISC	VJE	VJC
QNL	1.000D-16	1.000D+02	.000D+00	1.000D+00	.000D+00	7.500D-01	7.500D-01

**** DC TRANSFER CURVES TEMPERATURE = 27.000 DEG C

LEGEND:

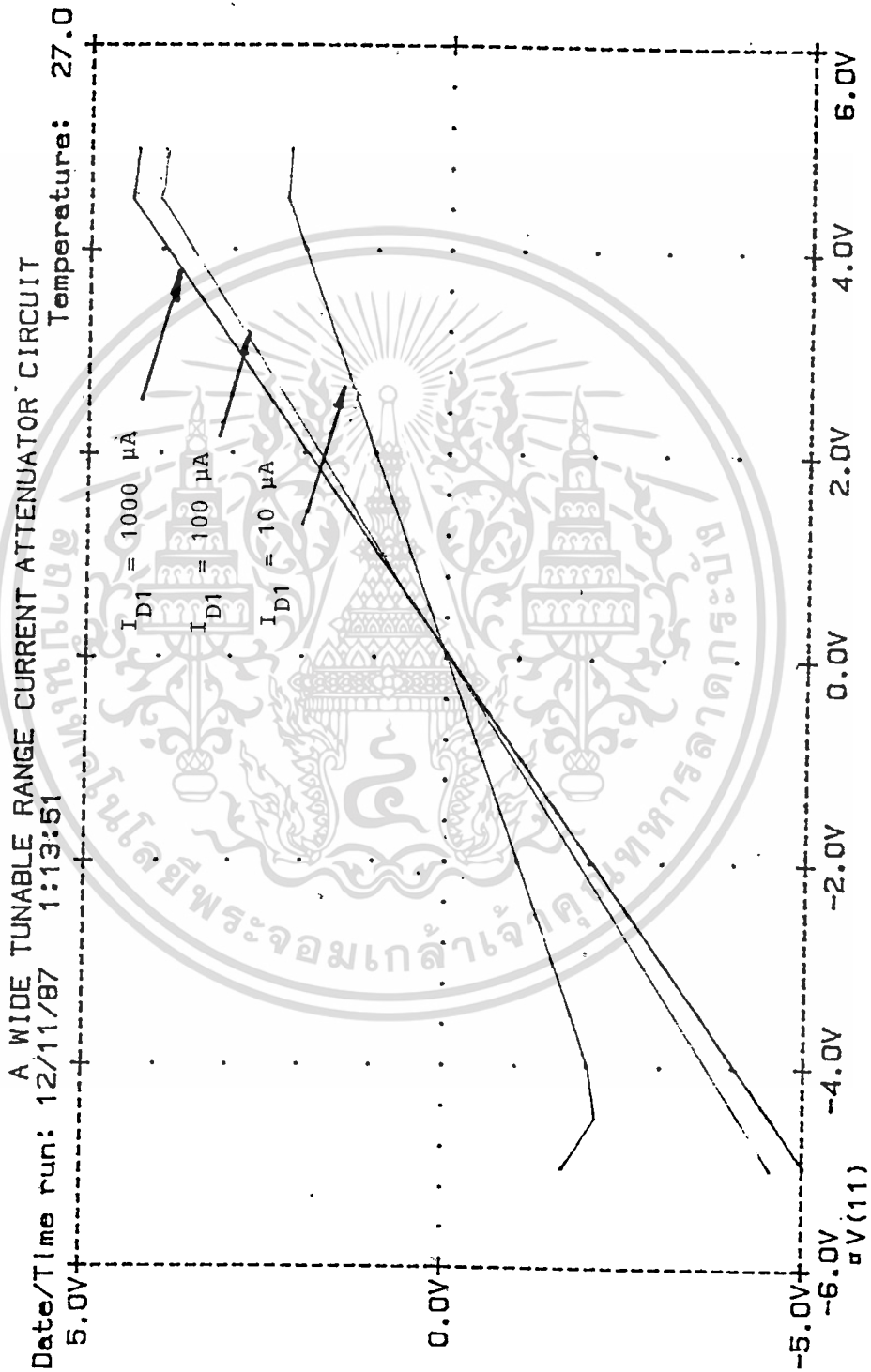
*: V(11)
+: V(12)

VIN	V(11)					
(*)-----	-1.000D+01	-5.000D+00	.000D+00	5.000D+00	1.000D+01	
(+)-----	-5.000D-02	.000D+00	5.000D-02	1.000D-01	1.500D-01	
-5.000D+00	-5.041D+00	.	+	*	.	.
-4.500D+00	-4.544D+00	.	+	*	.	.
-4.000D+00	-4.046D+00	.	+	*	.	.
-3.500D+00	-3.549D+00	.	+	*	.	.
-3.000D+00	-3.051D+00	.	+	*	.	.
-2.500D+00	-2.553D+00	.	+	*	.	.
-2.000D+00	-2.055D+00	.	+	*	.	.
-1.500D+00	-1.557D+00	.	+	*	.	.
-1.000D+00	-1.059D+00	.	+	*	.	.
-5.000D-01	-5.610D-01	.	+	*	.	.
-1.110D-15	-6.264D-02	.	+	*	.	.
5.000D-01	4.358D-01	.	+	*	.	.
1.000D+00	9.343D-01	.	+	*	.	.
1.500D+00	1.433D+00	.	+	*	.	.
2.000D+00	1.932D+00	.	+	*	.	.
2.500D+00	2.430D+00	.	+	*	.	.
3.000D+00	2.929D+00	.	+	*	.	.
3.500D+00	3.428D+00	.	+	*	.	.
4.000D+00	3.927D+00	.	+	*	.	.
4.500D+00	4.426D+00	.	+	*	.	.
5.000D+00	4.353D+00	.	+	*	.	.

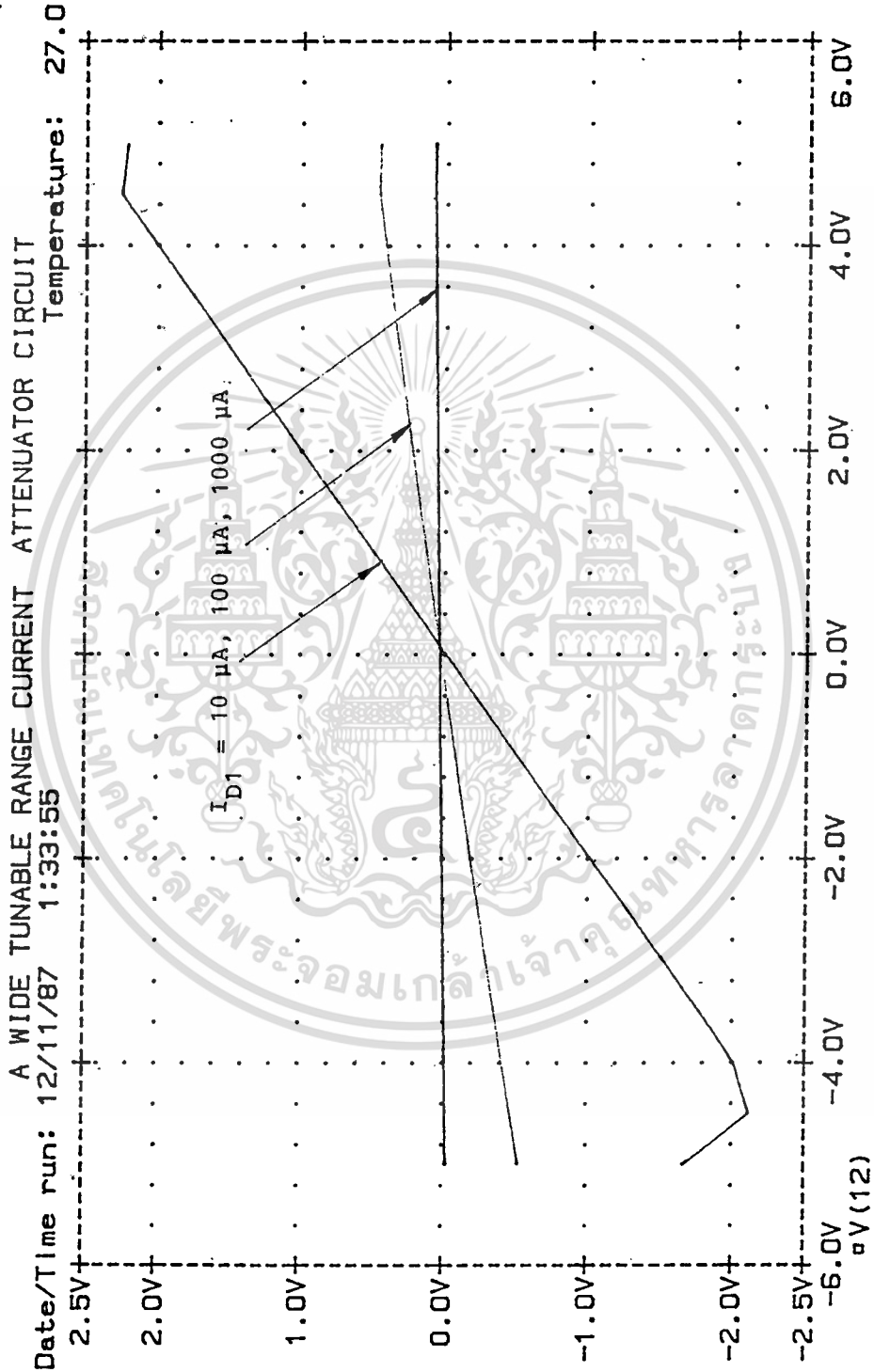
รูปที่ 4.6ก เป็นการพลอตผลคูณสองทางคิซีของวงจร เมื่อปรับค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเอกสารเรียนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 $I_{D1} = 1000\mu A$, $I_{D2} = 10\mu A$

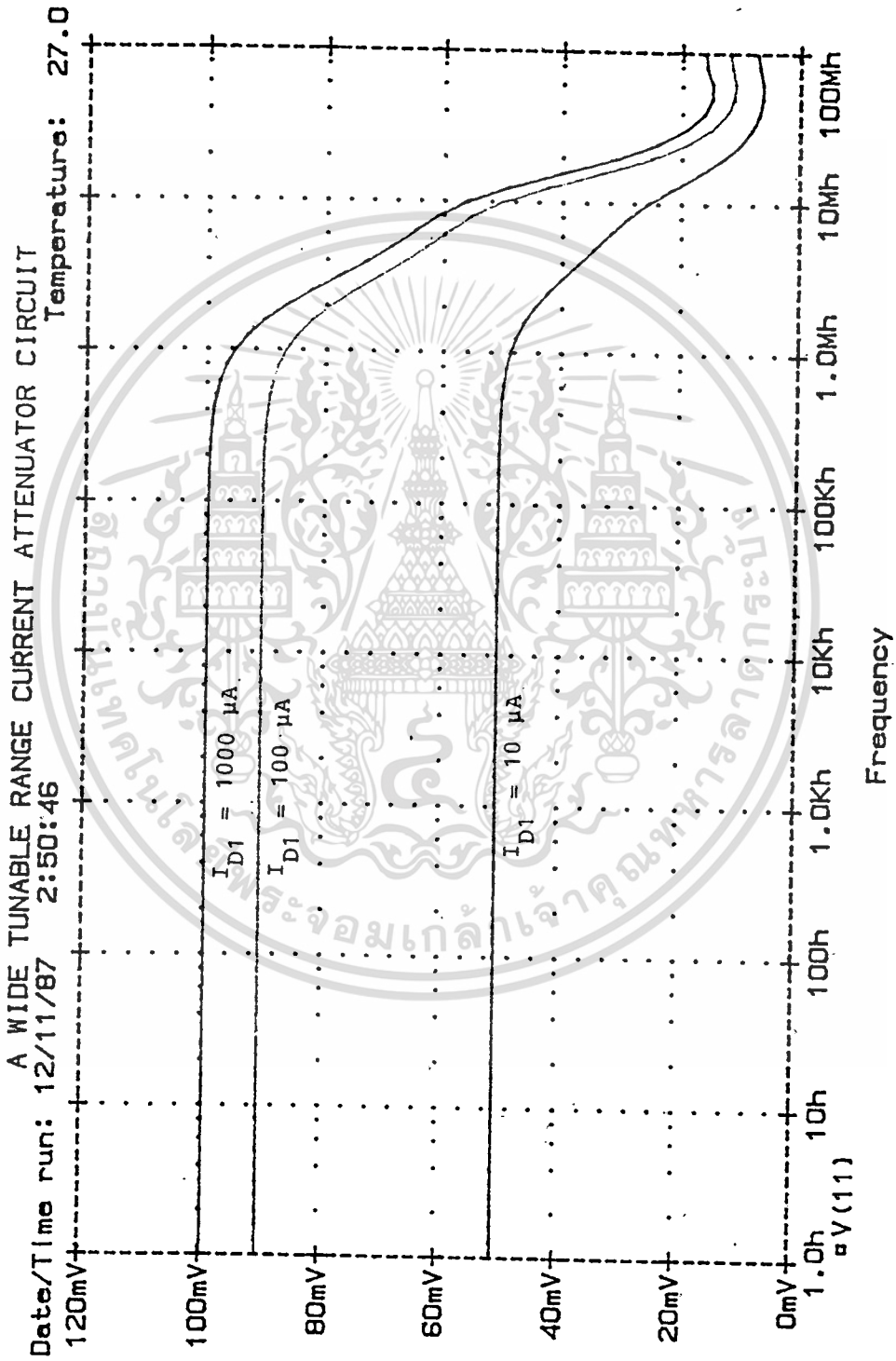
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



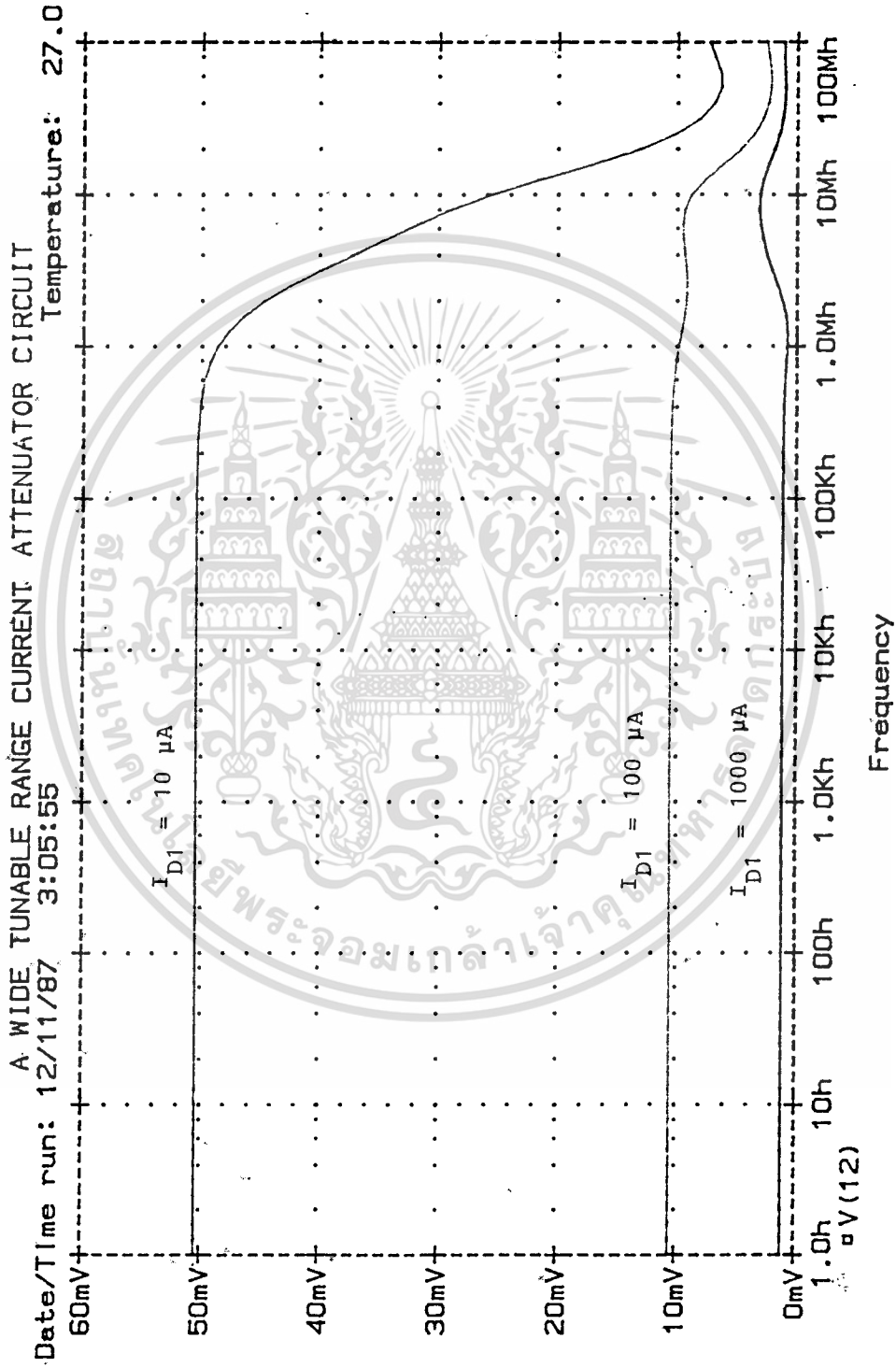
รูปที่ 4.7 (ต) เป็นการพลอตผลตอบสนองทางตรงจุด $V(11)$ เมื่อ $I_{D1} = 10 \mu A$, $I_{D1} = 100 \mu A$, $I_{D1} = 1000 \mu A$ โดยที่ $I_{D2} = 10 \mu A$



รูปที่ 4.7 เป็นการพลอตผลตอบสนองทางตัพจุด $V(12)$ เมื่อ $I_{D1} = 10 \mu A, I_{D1} = 100 \mu A$
และ $I_{D1} = 1000 \mu A$ โดยที่ $I_{D2} = 10 \mu A$



รูปที่ 4.8 (ก) เป็นการพลอตผลตอบสนองทาง เอลิของชาตอท 1:1 เมลปรบคาค
 $I_{D1} = 10 \mu A$, $100 \mu A$, $1000 \mu A$ โดยท $I_{D2} = 10 \mu A$ คงท



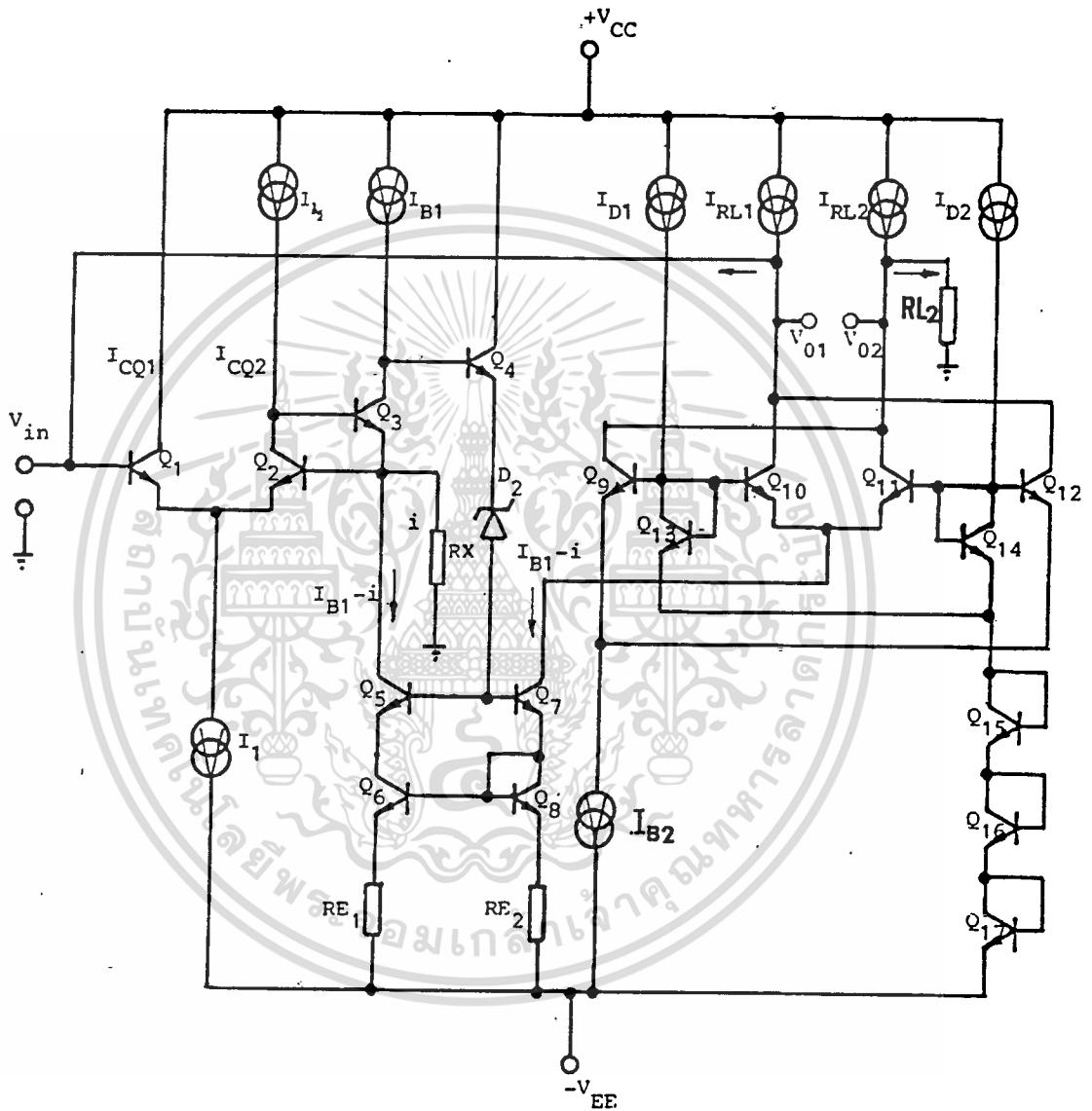
รูปที่ 4.8 (ข) เป็นการพลอตตอบสนองทาง เอช ของขั้วต่อ 12 เมลเฟรควา
 $I_{D1} = 10 \mu A$, $100 \mu A$, $1000 \mu A$ โดยที่ $I_{D2} = 10 \mu A$ คงที่

4.5 วงจรความต้านทานแบบลบที่ปรับค่าได้และมีช่วงปฏิบัติงานกว้างมาก

ในบทนี้ได้เสนอวงจรความต้านทานลบที่มีช่วงปฏิบัติงานกว้าง อีกทั้งการปรับค่าความต้านทานยังไม่กระทบกระเทือนต่อ Dynamic range และความต้านทานที่สังเคราะห์ได้นี้ ทำได้สูงถึง $1M\Omega$ การต่อวงจรตามรูปที่ 4.9 จะเห็นทรานซิสเตอร์ Q_1, Q_2, Q_3 วงจรดันกระแส $I_{1/2}$ และวงจรดึงกระแส I_1 ทำหน้าที่เป็นวงจรตามคัสคาที่มีทรานซิสเตอร์ Q_4, Q_5 และซีเนอร์ไดโอด D_2 ต่อกันอยู่ในลักษณะเป็นวงจรบ้อนกลับที่มีค่าขยายสูง เพื่อควบคุมให้กระแสที่ไหลผ่านทรานซิสเตอร์ Q_3 ซึ่งทำหน้าที่เป็นวงจรตามกระแสสัญญาณให้มีค่าคงที่เท่ากับ I_{B1} เสมอ ทรานซิสเตอร์ Q_5, Q_6, Q_7, Q_8 และตัวความต้านทาน R_{E1}, R_{E2} ต่อกันอยู่ในลักษณะเป็นวงจรสะท้อนกระแส ซึ่งกระแสทั้งสองด้านของวงจรหรือกระแสคอลเล็คเตอร์ของ Q_5 และ Q_7 มีระดับเท่ากันเสมอ

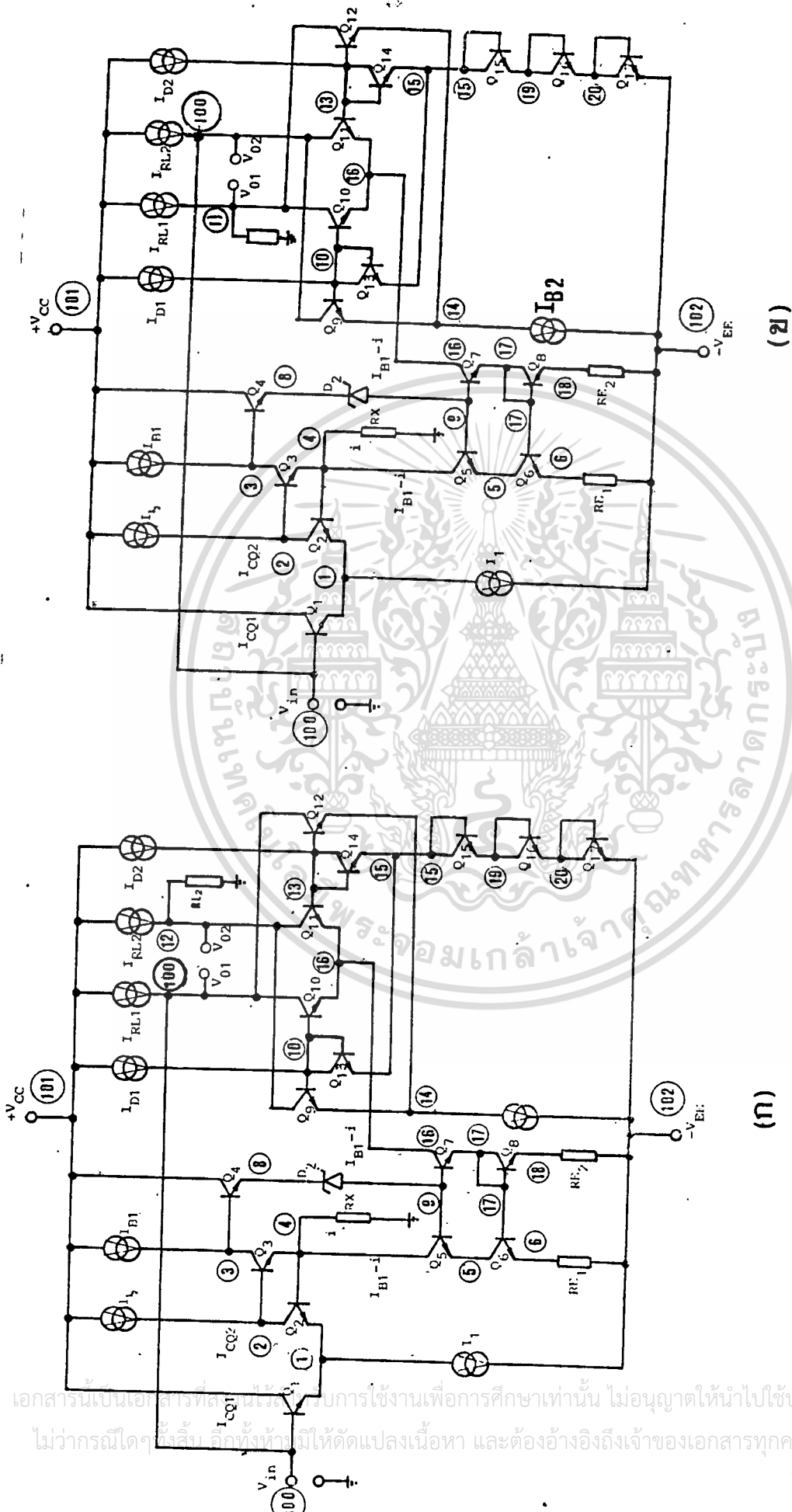
ทรานซิสเตอร์ $Q_9, Q_{10}, Q_{11}, Q_{12}$ ต่อกันอยู่ในลักษณะเป็นวงจรขยายสัญญาณโดยที่ทรานซิสเตอร์ Q_9, Q_{12} และทรานซิสเตอร์ Q_{10}, Q_{11} ทำหน้าที่เป็นทรานซิสเตอร์ดิฟเฟอเรนเชียลแพร์จากการต่อของวงจรลักษณะนี้ จะเห็นว่าทรานซิสเตอร์ดิฟเฟอเรนเชียลแพร์ทั้งสองต่ออยู่ใกล้กัน ขาคอลเล็คเตอร์ของทรานซิสเตอร์ Q_{10}, Q_{11} ซึ่งเป็นจุดสัญญาณออกของวงจรดิฟเฟอเรนเชียลแอมป์ต่อไขว้กันกับขาคอลเล็คเตอร์ Q_{10}, Q_{11} ซึ่งเป็นจุดสัญญาณออกของวงจร เพื่อชดเชยผลทางด้านอุณหภูมิ และช่วยปรับระดับกระแสไบอัสคอลเล็คเตอร์ของทรานซิสเตอร์ Q_{10}, Q_{11} ให้เท่ากันเสมอ ทรานซิสเตอร์ที่ต่ออยู่ในลักษณะไดโอด Q_{15}, Q_{16}, Q_{17} ทำหน้าที่เป็นตัวยกระดับศักดาเพื่อทำให่วงจรดึงกระแสคงตัว I_{B2} ที่ต่อกับขาอีมิเตอร์ดิฟเฟอเรนเชียลแพร์ Q_9, Q_{12} ให้สามารถทำงานได้ ส่วนวงจรดันกระแสคงตัว I_{D1}, I_{D2} ใส่เข้ามาเพื่อช่วยให้การปรับอัตราขยายของวงจรให้มีช่วงปฏิบัติงานกว้างขึ้น โดยที่ไม่ต้องไปปรับที่วงจรดันกระแสคงตัว I_{B1} และวงจรดึงกระแสคงตัว I_{B2} ซึ่งจะทำงานวงจรถูกจำกัดช่วงปฏิบัติงาน และจะทำให้เสถียรภาพของวงจรไม่ดีด้วย การดึงเอาเอาท์พุทที่จุด V_{o1} บ้อนเข้ามายังอินพุทที่ base ของ Q_1 แล้วบ้อน V_{IN} ที่จุดนี้ ดังรูปที่ 4.10(ก) ทำให้งานนี้มีสภาพเป็นความต้านทาน

เอกลแบบกับเอกลเนื่องมาจากที่เราบ้อนสัญญาณอินพุท V_{IN} นั้น เป็นบวกไปแล้วเกิดกระแสย้อนกลับไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 เป็นวงจรความต้านทานปรับค่าได้ด้วยวิธีอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 วงจรความถี่สูงแบบรับกำลังไฟฟ้าสำหรับการเปลี่ยนแบบการทำงานของวงจร

ไปเข้า V_{in} ดังนั้น ความต้านทานตามรูปนี้จะเท่ากับ

$$R_{vo1} = \frac{V_{in}}{A_1(-i)} = \frac{V_{in}}{\frac{1}{1 + \frac{I_{D2}}{I_{D1}}} \left(-\frac{V_{in}}{R_x} \right)} \quad (4.16)$$

ถ้าเราให้ความต้าน $R_x = 10k\Omega$, $I_{D2} = 10 \mu A$, I_{D1} เปลี่ยนแปลง 3 ค่าคือ $10 \mu A, 100\mu A, 1000\mu A$

เมื่อ $I_{D1} = 10 \mu A$ จะได้ $R_{vo1} = \frac{V_{in}}{(0.5) \left(-\frac{V_{in}}{10k\Omega} \right)} = -20k\Omega$

เมื่อ $I_{D1} = 100 \mu A$ จะได้ $R_{vo1} = \frac{V_{in}}{(0.909) \left(-\frac{V_{in}}{10k\Omega} \right)} = -11k\Omega$

เมื่อ $I_{D1} = 1000 \mu A$ จะได้ $R_{vo1} = \frac{V_{in}}{(0.99) \left(-\frac{V_{in}}{10k\Omega} \right)} = -10.10k\Omega$

จะเห็นว่าเมื่อปรับ I_{D1} แล้วจะได้ค่า R เปลี่ยนแปลงไปได้แต่ไม่มากเท่าไรนัก

ในทานองเดียวกันถ้าเราเปลี่ยนจุดต่อเสียใหม่ โดยต่อวงจรตามรูปที่

4.10 (ข) จะได้ค่า $R_{vo2} = \frac{V_{in}}{A_2(-i)} = \frac{V_{in}}{\frac{1}{1 + \frac{I_{D1}}{I_{D2}}} \left(-\frac{V_{in}}{R_x} \right)} \quad (4.17)$

เมื่อ $I_{D1} = 10 \mu A$ $R_{vo2} = \frac{V_{in}}{(0.5) \left(-\frac{V_{in}}{10k\Omega} \right)} = -20k\Omega$

เมื่อ $I_{D1} = 100 \mu A$ $R_{vo2} = \frac{V_{in}}{(0.09) \left(-\frac{V_{in}}{10k\Omega} \right)} = -111k\Omega$

เมื่อ $I_{D1} = 1000 \mu A$ $R_{vo2} = \frac{V_{in}}{(0.0099) \left(-\frac{V_{in}}{10k\Omega} \right)} = -1010k\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 การเลียนแบบการทำงานของวงจรความต้านทานที่ปรับค่าได้

ในการเลียนแบบการทำงานของวงจรตามรูปที่ 4.9 กระทำโดยอาศัยโปรแกรมสำเร็จรูป PSpice [13] โดยรูปที่ 4.10(ก) ได้แสดงข้อความต่าง ๆ ภายใต้วี ซึ่งรายละเอียดของโปรแกรมได้แสดงไว้ในรูปที่ 4.11



```
C>TYPE NVGA1.CIR
WIDE DYNAMIC RANGE ELECTRONICALLY VARIABLE NEGATIVE RESISTANCE CIRCUIT
*
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001
.WIDTH OUT = 80
.TEMP 27
.DC VIN -5.5 0.5
VIN 100 0
VCC 101 0 DC 15.0
VEE 102 0 DC -15.0
I1 1 102 DC 500UA
I2 101 2 DC 250UA
IRL1 101 100 DC 500UA
IRL2 101 12 DC 500UA
IB1 101 3 DC 500UA
IB2 14 102 DC 500UA
ID1 101 10 DC 10UA
ID2 101 13 DC 10UA
IZ 9 8 DC 1.8A
Q1 101 100 1 QNL
Q2 2 4 1 QNL
Q3 3 2 4 QNL
Q4 101 3 8 QNL
Q5 4 9 5 QNL
Q6 5 17 6 QNL
Q7 16 9 17 QNL
Q8 17 17 18 QNL
Q9 12 10 14 QNL
Q10 100 10 16 QNL
Q11 12 13 16 QNL
Q12 100 13 14 QNL
Q13 10 10 15 QNL
Q14 13 13 15 QNL
Q15 15 15 19 QNL
Q16 19 19 20 QNL
Q17 20 20 102 QNL
R2 9 8 10
RE1 6 102 1K
RE2 18 102 1K
RX 4 0 10K
RL2 12 0 10K
.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)
.PLOT DC IIN(VIN)
.PROBE
.END
```

รูปที่ 4.1 แสดงโปรแกรมคอมพิวเตอร์สองทาง คีซี ของวงจรความต้านทานแบบลบ
ที่รับค่าใดโดยรูปนี้แสดงค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C>

C>type nvga1.out

**** BJT MODEL PARAMETERS

NAME	IS	BF	ISE	BR	ISC	VJE	VJC
QNL	1.000D-16	1.000D+02	.000D+00	1.000D+00	.000D+00	7.500D-01	7.500D-

**** DC TRANSFER CURVES TEMPERATURE = 27.000 DEG C

VIN	IIN(VIN)	-2.000D-04	.000D+00	2.000D-04	4.000D-04	6.000D-
-5.000D+00	-1.419D-04	.	*	.	.	.
-4.500D+00	-1.974D-04	*	.	.	.	.
-4.000D+00	-1.915D-04	.	*	.	.	.
-3.500D+00	-1.700D-04	.	*	.	.	.
-3.000D+00	-1.466D-04	.	*	.	.	.
-2.500D+00	-1.230D-04	.	*	.	.	.
-2.000D+00	-9.924D-05	.	*	.	.	.
-1.500D+00	-7.538D-05	.	*	.	.	.
-1.000D+00	-5.141D-05	.	*	.	.	.
-5.000D-01	-2.734D-05	.	*	.	.	.
-1.110D-15	-3.168D-06	.	*	.	.	.
5.000D-01	2.111D-05	.	*	.	.	.
1.000D+00	4.549D-05	.	*	.	.	.
1.500D+00	6.997D-05	.	*	.	.	.
2.000D+00	9.454D-05	.	*	.	.	.
2.500D+00	1.192D-04	.	*	.	.	.
3.000D+00	1.440D-04	.	*	.	.	.
3.500D+00	1.689D-04	.	*	.	.	.
4.000D+00	1.938D-04	.	*	.	.	.
4.500D+00	2.189D-04	.	*	.	.	.
5.000D+00	2.136D-04	.	*	.	.	.

C>

รูปที่ 4.12 (ก) เป็นการพล็อตผลตอบสนองทาง คีชี ของวงจรรวมความต้านทานแบบลบ
ที่ปรับค่าได้ เมื่อปรับ $I_{D1} = 10 \mu A$, $I_{D2} = 10 \mu A$

C>type nvga2.out

**** BJT MODEL PARAMETERS

NAME	IS	BF	ISE	BR	ISC	VJE	VJC
QNL	1.000D-16	1.000D+02	.000D+00	1.000D+00	.000D+00	7.500D-01	7.500D-

**** DC TRANSFER CURVES TEMPERATURE = 27.000 DEG C

VIN	IIN(VIN)
	-1.000D-03 -5.000D-04 .000D+00 5.000D-04 1.000D-
-5.000D+00	-4.544D-04 . *
-4.500D+00	-4.100D-04 . *
-4.000D+00	-3.656D-04 . *
-3.500D+00	-3.211D-04 . *
-3.000D+00	-2.766D-04 . *
-2.500D+00	-2.319D-04 . *
-2.000D+00	-1.871D-04 . *
-1.500D+00	-1.423D-04 . *
-1.000D+00	-9.737D-05 . *
-5.000D-01	-5.238D-05 . *
-1.110D-15	-7.301D-06 . *
5.000D-01	3.785D-05 . *
1.000D+00	8.308D-05 . *
1.500D+00	1.284D-04 . *
2.000D+00	1.737D-04 . *
2.500D+00	2.192D-04 . *
3.000D+00	2.647D-04 . *
3.500D+00	3.103D-04 . *
4.000D+00	3.559D-04 . *
4.500D+00	4.016D-04 . *
5.000D+00	3.941D-04 . *

รูปที่ 4.12 (ข) เป็นการพล็อตผลตอบสนองทาง คีชี ของวงจรความต้านทานแบบลบ
พรีไบคาโด เมมฟรับ $I_{D1} = 100 \mu A$, $I_{D2} = 10 \mu A$

C>TYPE NPNVCOUT

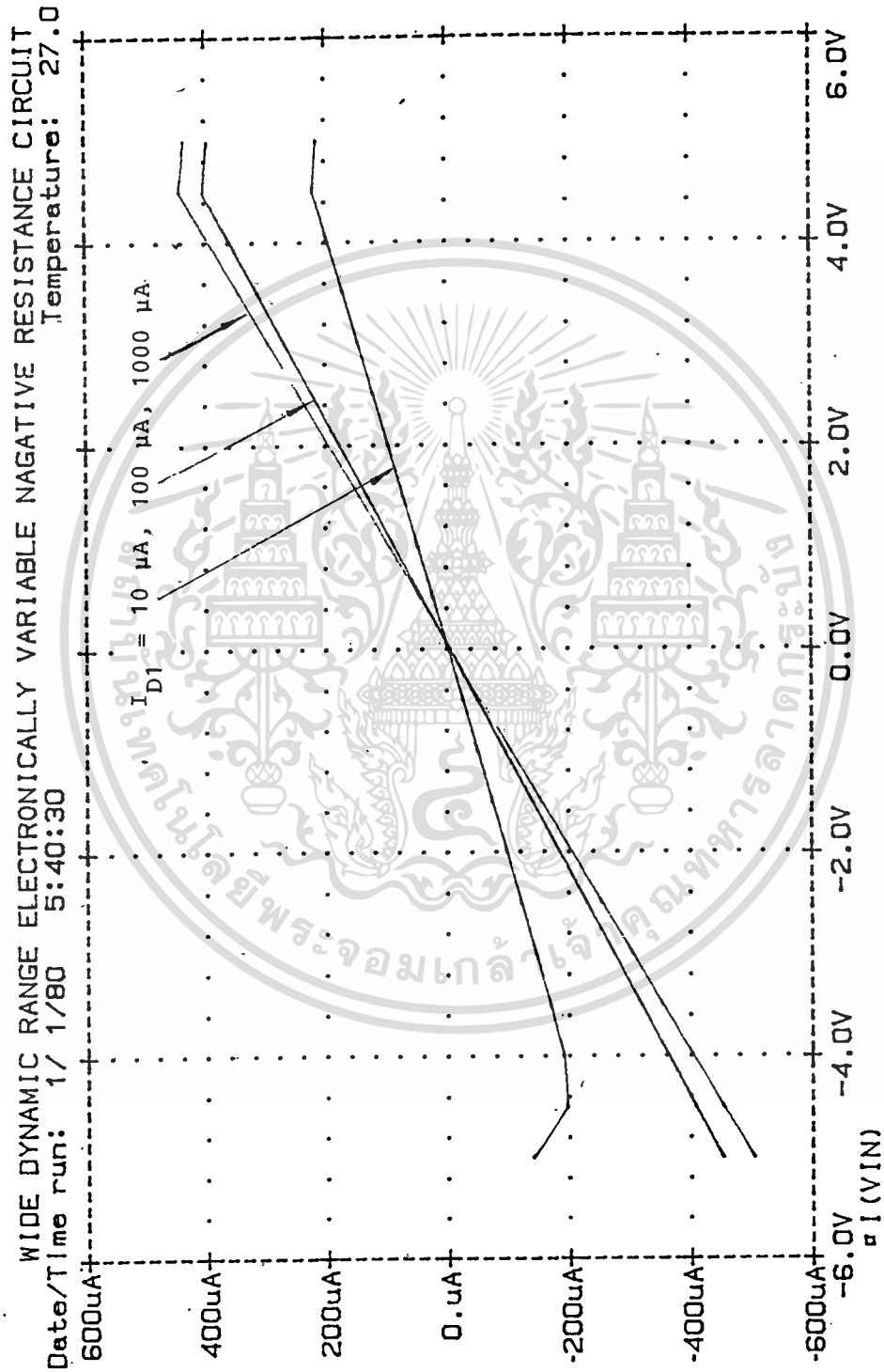
**** BJT MODEL PARAMETERS

NAME	IS	BF	ISE	BR	ISC	VJE	
QNL	1.000D-16	1.000D+02	.000D+00	1.000D+00	.000D+00	7.500D-01	7.500

**** DC TRANSFER CURVES TEMPERATURE = 27.000 DEG C

VIN	IIN(VIN)					
		-1.000D-03	-5.000D-04	.000D+00	5.000D-04	1.000
-5.000D+00	-5.059D-04	.	*	.	.	.
-4.500D+00	-4.562D-04	.	*	.	.	.
-4.000D+00	-4.065D-04	.	*	.	.	.
-3.500D+00	-3.567D-04	.	*	.	.	.
-3.000D+00	-3.070D-04	.	*	.	.	.
-2.500D+00	-2.572D-04	.	*	.	.	.
-2.000D+00	-2.074D-04	.	*	.	.	.
-1.500D+00	-1.576D-04	.	*	.	.	.
-1.000D+00	-1.078D-04	.	*	.	.	.
-5.000D-01	-5.802D-05	.	*	.	.	.
-1.110D-15	-8.203D-06	.	*	.	.	.
-5.000D-01	4.162D-05	.	*	.	.	.
1.000D+00	9.146D-05	.	*	.	.	.
1.500D+00	1.413D-04	.	*	.	.	.
2.000D+00	1.912D-04	.	*	.	.	.
2.500D+00	2.410D-04	.	*	.	.	.
3.000D+00	2.909D-04	.	*	.	.	.
3.500D+00	3.408D-04	.	*	.	.	.
4.000D+00	3.906D-04	.	*	.	.	.
4.500D+00	4.405D-04	.	*	.	.	.
5.000D+00	4.327D-04	.	*	.	.	.

รูปที่ 4.12 (ก) เป็นการพล็อตผลตอบสนองทาง กซ์ ของวงจรความต้านทานแบบลบ
ที่รับคาโศ เมื่อรับ $I_{D1} = 1000 \mu A$, $I_{D2} = 10 \mu A$



รูปที่ 4.13 เป็นการพล็อตผลตอบสนองทาง คติ ของวงจรรวความต้านทานแบบลบ
ที่เรเคาไดพวงสามค่าของการเปลี่ยนค่า $I_{D1} = 10 \mu A, 100 \mu A, 1000 \mu A$

```

C>TYPE NVGA11.CIR
    WIDE DYNAMIC RANGE ELECTRONICALLY VARIABLE NEGATIVE RESISTANCE CIRCUIT
*
.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001
.WIDTH OUT = 80
.TEMP 27
*.DC VIN -5 5 0.5
.AC DEC 10 1 100MEG
VIN 100 0 AC 0.1 SIN(0 0.1 100MEG)
VCC 101_0 DC 15.0
VEE 102 0 DC -15.0
I1 1 102 DC 500UA
I2 101 2 DC 250UA
IRL1 101 100 DC 500UA
IRL2 101 12 DC 500UA
IB1 101 3 DC 500UA
IE2 14 102 DC 500UA
ID1 101 10 DC 10UA
ID2 101 13 DC 10UA
IZ 9 8 DC 1.8A
Q1 101 100 1 QNL
Q2 2 4 1 QNL
Q3 3 2 4 QNL
Q4 101 3 8 QNL
Q5 4 9 5 QNL
Q6 5 17 6 QNL
Q7 16 9 17 QNL
Q8 17 17 18 QNL
Q9 12 10 14 QNL
Q10 100 10 16 QNL
Q11 12 13 16 QNL
Q12 100 13 14 QNL
Q13 10 10 15 QNL
Q14 13 13 15 QNL
Q15 15 15 19 QNL
Q16 19 19 20 QNL
Q17 20 20 102 QNL
RZ 9 8 10
RE1 6 102 1K
RE2 18 102 1K
RX 4 0 10K
RL2 12 0 10K
.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)
.PLOT AC IIN(VIN)
.PROBE
.END

```

รูปที่ 4. 14 โปรแกรมเลียนแบบการทำงานของวงจรความต้านทานแบบลบที่รับค่าได้
ตามรูปที่ 4. 10

AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ IIN(VIN)

1.000D-06

1.000D-05

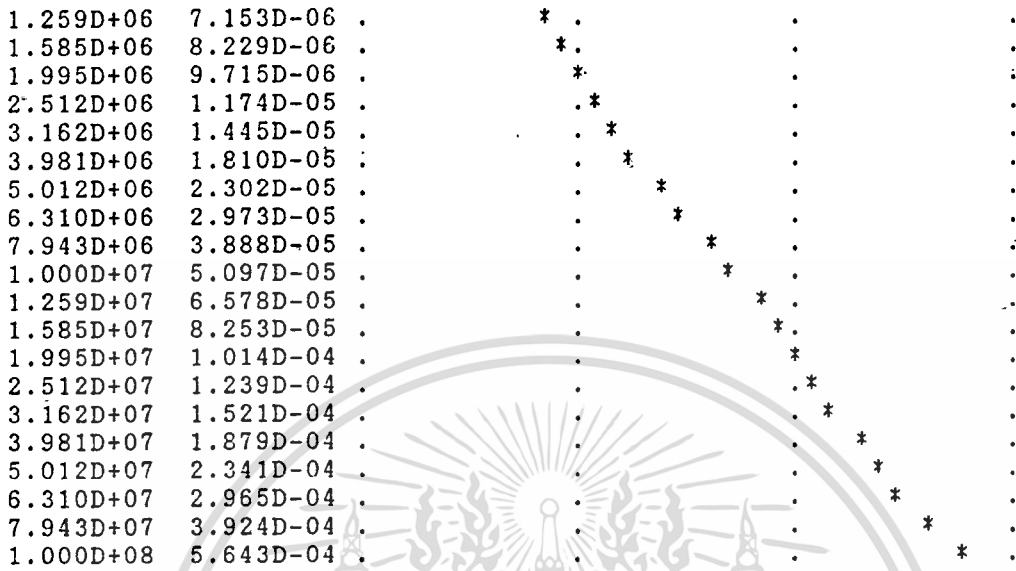
1.000D-04

1.000D-03

1.000D

1.000D+00	4.845D-06	*	.	.	.	.
1.259D+00	4.845D-06	*	.	.	.	.
1.585D+00	4.845D-06	*	.	.	.	.
1.995D+00	4.845D-06	*	.	.	.	.
2.512D+00	4.845D-06	*	.	.	.	.
3.162D+00	4.845D-06	*	.	.	.	.
3.981D+00	4.845D-06	*	.	.	.	.
5.012D+00	4.845D-06	*	.	.	.	.
6.310D+00	4.845D-06	*	.	.	.	.
7.943D+00	4.845D-06	*	.	.	.	.
1.000D+01	4.845D-06	*	.	.	.	.
1.259D+01	4.845D-06	*	.	.	.	.
1.585D+01	4.845D-06	*	.	.	.	.
1.995D+01	4.845D-06	*	.	.	.	.
2.512D+01	4.845D-06	*	.	.	.	.
3.162D+01	4.845D-06	*	.	.	.	.
3.981D+01	4.845D-06	*	.	.	.	.
5.012D+01	4.845D-06	*	.	.	.	.
6.310D+01	4.845D-06	*	.	.	.	.
7.943D+01	4.845D-06	*	.	.	.	.
1.000D+02	4.845D-06	*	.	.	.	.
1.259D+02	4.845D-06	*	.	.	.	.
1.585D+02	4.845D-06	*	.	.	.	.
1.995D+02	4.845D-06	*	.	.	.	.
2.512D+02	4.845D-06	*	.	.	.	.
3.162D+02	4.845D-06	*	.	.	.	.
3.981D+02	4.845D-06	*	.	.	.	.
5.012D+02	4.845D-06	*	.	.	.	.
6.310D+02	4.845D-06	*	.	.	.	.
7.943D+02	4.845D-06	*	.	.	.	.
1.000D+03	4.845D-06	*	.	.	.	.
1.259D+03	4.845D-06	*	.	.	.	.
1.585D+03	4.845D-06	*	.	.	.	.
1.995D+03	4.845D-06	*	.	.	.	.
2.512D+03	4.845D-06	*	.	.	.	.
3.162D+03	4.845D-06	*	.	.	.	.
3.981D+03	4.845D-06	*	.	.	.	.
5.012D+03	4.845D-06	*	.	.	.	.
6.310D+03	4.846D-06	*	.	.	.	.
7.943D+03	4.846D-06	*	.	.	.	.
1.000D+04	4.846D-06	*	.	.	.	.
1.259D+04	4.846D-06	*	.	.	.	.
1.585D+04	4.846D-06	*	.	.	.	.
1.995D+04	4.846D-06	*	.	.	.	.
2.512D+04	4.847D-06	*	.	.	.	.
3.162D+04	4.847D-06	*	.	.	.	.
3.981D+04	4.848D-06	*	.	.	.	.
5.012D+04	4.850D-06	*	.	.	.	.
6.310D+04	4.853D-06	*	.	.	.	.
7.943D+04	4.857D-06	*	.	.	.	.
1.000D+05	4.863D-06	*	.	.	.	.
1.259D+05	4.874D-06	*	.	.	.	.
1.585D+05	4.890D-06	*	.	.	.	.
1.995D+05	4.916D-06	*	.	.	.	.
2.512D+05	4.956D-06	*	.	.	.	.
3.162D+05	5.020D-06	*	.	.	.	.
3.981D+05	5.120D-06	*	.	.	.	.
5.012D+05	5.274D-06	*	.	.	.	.
6.310D+05	5.510D-06	*	.	.	.	.
7.943D+05	5.866D-06	*	.	.	.	.
1.000D+06	6.392D-06	*	.	.	.	.

เอกสารนี้เป็นเอกสารสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังไม่มีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 (ก) เป็นการพล็อตผลตอบสนองทาง แอซ ของวงจรความต้านทานแบบลบ
ปรับค่าโค เมอร์น $I_{D1} = 1000 \mu A$, $I_{D2} = 10 \mu A$

C>TYPE NVGA11.OUT

**** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ	IIN(VIN)	1.000D-06	1.000D-05	1.000D-04	1.000D-03	1.000D-02
1.000D+00	4.845D-06	*	.	.	.	.
1.259D+00	4.845D-06	*	.	.	.	.
1.585D+00	4.845D-06	*	.	.	.	.
1.995D+00	4.845D-06	*	.	.	.	.
2.512D+00	4.845D-06	*	.	.	.	.
3.162D+00	4.845D-06	*	.	.	.	.
3.981D+00	4.845D-06	*	.	.	.	.
5.012D+00	4.845D-06	*	.	.	.	.
6.310D+00	4.845D-06	*	.	.	.	.
7.943D+00	4.845D-06	*	.	.	.	.
1.000D+01	4.845D-06	*	.	.	.	.
1.259D+01	4.845D-06	*	.	.	.	.
1.585D+01	4.845D-06	*	.	.	.	.
1.995D+01	4.845D-06	*	.	.	.	.
2.512D+01	4.845D-06	*	.	.	.	.
3.162D+01	4.845D-06	*	.	.	.	.
3.981D+01	4.845D-06	*	.	.	.	.
5.012D+01	4.845D-06	*	.	.	.	.
6.310D+01	4.845D-06	*	.	.	.	.
7.943D+01	4.845D-06	*	.	.	.	.
1.000D+02	4.845D-06	*	.	.	.	.
1.259D+02	4.845D-06	*	.	.	.	.
1.585D+02	4.845D-06	*	.	.	.	.
1.995D+02	4.845D-06	*	.	.	.	.
2.512D+02	4.845D-06	*	.	.	.	.
3.162D+02	4.845D-06	*	.	.	.	.
3.981D+02	4.845D-06	*	.	.	.	.
5.012D+02	4.845D-06	*	.	.	.	.
6.310D+02	4.845D-06	*	.	.	.	.
7.943D+02	4.845D-06	*	.	.	.	.
1.000D+03	4.845D-06	*	.	.	.	.
1.259D+03	4.845D-06	*	.	.	.	.
1.585D+03	4.845D-06	*	.	.	.	.
1.995D+03	4.845D-06	*	.	.	.	.
2.512D+03	4.845D-06	*	.	.	.	.
3.162D+03	4.845D-06	*	.	.	.	.
3.981D+03	4.845D-06	*	.	.	.	.
5.012D+03	4.845D-06	*	.	.	.	.
6.310D+03	4.846D-06	*	.	.	.	.
7.943D+03	4.846D-06	*	.	.	.	.
1.000D+04	4.846D-06	*	.	.	.	.
1.259D+04	4.846D-06	*	.	.	.	.
1.585D+04	4.846D-06	*	.	.	.	.
1.995D+04	4.846D-06	*	.	.	.	.
2.512D+04	4.847D-06	*	.	.	.	.
3.162D+04	4.847D-06	*	.	.	.	.
3.981D+04	4.848D-06	*	.	.	.	.
5.012D+04	4.850D-06	*	.	.	.	.
6.310D+04	4.853D-06	*	.	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.943D+04	4.857D-06	.	*	.	.	.	.	.	.
1.000D+05	4.863D-06	.	*	.	.	.	.	.	.
1.259D+05	4.874D-06	.	*	.	.	.	.	.	.
1.585D+05	4.890D-06	.	*	.	.	.	.	.	.
1.995D+05	4.916D-06	.	*	.	.	.	.	.	.
2.512D+05	4.956D-06	.	*	.	.	.	.	.	.
3.162D+05	5.020D-06	.	*	.	.	.	.	.	.
3.981D+05	5.120D-06	.	*	.	.	.	.	.	.
5.012D+05	5.274D-06	.	*	.	.	.	.	.	.
6.310D+05	5.510D-06	.	*	.	.	.	.	.	.
7.943D+05	5.866D-06	.	*	.	.	.	.	.	.
1.000D+06	6.392D-06	.	*	.	.	.	.	.	.
1.259D+06	7.153D-06	.	*	.	.	.	.	.	.
1.585D+06	8.229D-06	.	*	.	.	.	.	.	.
1.995D+06	9.715D-06	.	*	.	.	.	.	.	.
2.512D+06	1.174D-05	.	*	.	.	.	.	.	.
3.162D+06	1.445D-05	.	*	.	.	.	.	.	.
3.981D+06	1.810D-05	.	*	.	.	.	.	.	.
5.012D+06	2.302D-05	.	*	.	.	.	.	.	.
6.310D+06	2.973D-05	.	*	.	.	.	.	.	.
7.943D+06	3.888D-05	.	*	.	.	.	.	.	.
1.000D+07	5.097D-05	.	*	.	.	.	.	.	.
1.259D+07	6.578D-05	.	*	.	.	.	.	.	.
1.585D+07	8.253D-05	.	*	.	.	.	.	.	.
1.995D+07	1.014D-04	.	*	.	.	.	.	.	.
2.512D+07	1.239D-04	.	*	.	.	.	.	.	.
3.162D+07	1.521D-04	.	*	.	.	.	.	.	.
3.981D+07	1.879D-04	.	*	.	.	.	.	.	.
5.012D+07	2.341D-04	.	*	.	.	.	.	.	.
6.310D+07	2.965D-04	.	*	.	.	.	.	.	.
7.943D+07	3.924D-04	.	*	.	.	.	.	.	.
1.000D+08	5.643D-04	.	*	.	.	.	.	.	.

รูปที่ 4.16 (ก) เป็นการพล็อตผลตอบสนองทาง เอช ของวงจรความต้านทานแบบลบ
ปรับคาโท เมอปรับ $I_{D1} = 10 \mu A$, $I_{D2} = 10 \mu A$

C>TYPE NVGA22.OUT

**** AC ANALYSIS

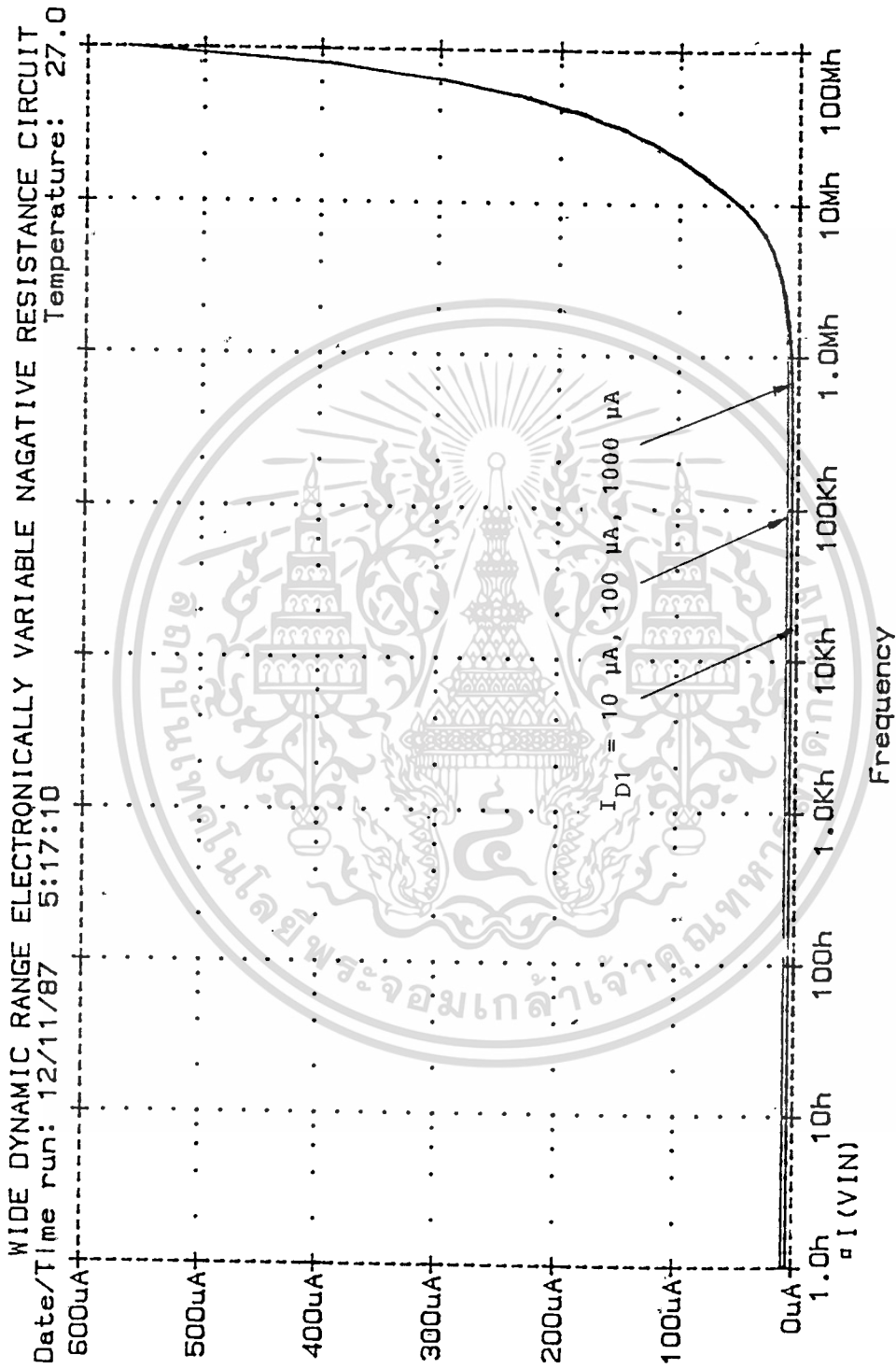
TEMPERATURE = 27.000 DEG C

FREQ	IIN(VIN)					
		1.000D-06	1.000D-05	1.000D-04	1.000D-03	1.000D-02
1.000D+00	9.022D-06	*	.	.	.	.
1.259D+00	9.022D-06	*	.	.	.	.
1.585D+00	9.022D-06	*	.	.	.	.
1.995D+00	9.022D-06	*	.	.	.	.
2.512D+00	9.022D-06	*	.	.	.	.
3.162D+00	9.022D-06	*	.	.	.	.
3.981D+00	9.022D-06	*	.	.	.	.
5.012D+00	9.022D-06	*	.	.	.	.
6.310D+00	9.022D-06	*	.	.	.	.
7.943D+00	9.022D-06	*	.	.	.	.
1.000D+01	9.022D-06	*	.	.	.	.
1.259D+01	9.022D-06	*	.	.	.	.
1.585D+01	9.022D-06	*	.	.	.	.
1.995D+01	9.022D-06	*	.	.	.	.
2.512D+01	9.022D-06	*	.	.	.	.
3.162D+01	9.022D-06	*	.	.	.	.
3.981D+01	9.022D-06	*	.	.	.	.
5.012D+01	9.022D-06	*	.	.	.	.
6.310D+01	9.022D-06	*	.	.	.	.
7.943D+01	9.022D-06	*	.	.	.	.
1.000D+02	9.022D-06	*	.	.	.	.
1.259D+02	9.022D-06	*	.	.	.	.
1.585D+02	9.022D-06	*	.	.	.	.
1.995D+02	9.022D-06	*	.	.	.	.
2.512D+02	9.022D-06	*	.	.	.	.
3.162D+02	9.022D-06	*	.	.	.	.
3.981D+02	9.022D-06	*	.	.	.	.
5.012D+02	9.022D-06	*	.	.	.	.
6.310D+02	9.022D-06	*	.	.	.	.
7.943D+02	9.022D-06	*	.	.	.	.
1.000D+03	9.022D-06	*	.	.	.	.
1.259D+03	9.022D-06	*	.	.	.	.
1.585D+03	9.022D-06	*	.	.	.	.
1.995D+03	9.022D-06	*	.	.	.	.
2.512D+03	9.022D-06	*	.	.	.	.
3.162D+03	9.022D-06	*	.	.	.	.
3.981D+03	9.022D-06	*	.	.	.	.
5.012D+03	9.022D-06	*	.	.	.	.
6.310D+03	9.022D-06	*	.	.	.	.
7.943D+03	9.022D-06	*	.	.	.	.
1.000D+04	9.022D-06	*	.	.	.	.
1.259D+04	9.022D-06	*	.	.	.	.
1.585D+04	9.022D-06	*	.	.	.	.
1.995D+04	9.023D-06	*	.	.	.	.
2.512D+04	9.023D-06	*	.	.	.	.
3.162D+04	9.023D-06	*	.	.	.	.
3.981D+04	9.024D-06	*	.	.	.	.
5.012D+04	9.024D-06	*	.	.	.	.
6.310D+04	9.026D-06	*	.	.	.	.
7.943D+04	9.027D-06	*	.	.	.	.
1.000D+05	9.031D-06	*	.	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.259D+05	9.035D-06
1.585D+05	9.043D-06
1.995D+05	9.055D-06
2.512D+05	9.075D-06
3.162D+05	9.105D-06
3.981D+05	9.154D-06
5.012D+05	9.230D-06
6.310D+05	9.349D-06
7.943D+05	9.536D-06
1.000D+06	9.826D-06
1.259D+06	1.027D-05
1.585D+06	1.095D-05
1.995D+06	1.195D-05
2.512D+06	1.342D-05
3.162D+06	1.555D-05
3.981D+06	1.858D-05
5.012D+06	2.292D-05
6.310D+06	2.917D-05
7.943D+06	3.820D-05
1.000D+07	5.088D-05
1.259D+07	6.720D-05
1.585D+07	8.583D-05
1.995D+07	1.061D-04
2.512D+07	1.292D-04
3.162D+07	1.575D-04
3.981D+07	1.932D-04
5.012D+07	2.386D-04
6.310D+07	2.984D-04
7.943D+07	3.877D-04
1.000D+08	5.508D-04

รูปที่ 4.16 (ข) เป็นการพล็อตผลตอบสนองทาง โวลต์ ของวงจรความต้านทานแบบลบ
ที่ปรับค่าไดโอด เมื่อปรับ $I_{D1} = 100 \mu A$, $I_{D2} = 10 \mu A$



รูปที่ 4.16 เป็นผลการทดลองสองทาง เอช ของวงจรรวความต้านทานแบบลบ
พาราคาได เมลโรบ $I_{D1} = 10 \mu A, 100 \mu A, 1000 \mu A,$
 $I_{D2} = 10 \mu A$ ถึง 10

4.7 สรุป

ตามรูปที่ 4.2 เป็นวงจรขยายผลต่างกระแสสัญญาณของกิลเบิร์ต ซึ่งมีกระแส I_{o1} , I_{o2} ดังสมการ (4.12) และ (4.13) ตามลำดับ โดยมีอัตราขยาย เป็น A_1 และ A_2 ดังสมการที่ (4.14), (4.15) ตามลำดับ และผลของวงจรตามรูปที่ 4.3 ซึ่งจะได้กระแสสัญญาณที่จุด V_{o1} และ V_{o2} เป็น $A_1 i$ และ $A_2 i$ ตามลำดับ ผลจากการเลียนแบบวงจรตามรูปที่ 4.3 จะให้ผลตอบสนองทางดีซีที่มีอัตราขยายต่ำกว่าหนึ่ง โดยกำหนดให้ค่า $I_{D2}=10\mu A$ คงที่ และปรับ I_{D1} เป็น $10\mu A, 100\mu A, 1000\mu A$ จะได้อัตราขยายที่จุด V_{o1} มีค่าเป็น 0.5, 0.9, 0.99 ตามลำดับและอัตราขยายที่จุด V_{o2} มีค่าเป็น 0.5, 0.09, 0.0099 ตามลำดับและผลตอบสนองทางเอซี ที่ได้จะมีค่าประมาณ 1MHz ไม่ว่าจะได้เปลี่ยนค่าอัตราขยายของวงจรขึ้นเท่าไรก็ตาม ซึ่งผลที่ได้ดังแสดงในรูป 4.8 (ก) และ 4.8 (ข) เมื่อเรานำวงจรนี้ไปดัดแปลงเป็น วงจรความต้านทานปรับค่าได้ ดังรูปที่ 4.10(ก) จะมีค่าเป็น $-20K\Omega, -11K\Omega, -10.10K\Omega$ ตามลำดับ และถ้าต่อวงจรดังรูปที่ 4.10(ข) จะมีค่าเป็น $-20K\Omega, -111K\Omega, -1010K\Omega$ ตามลำดับ ซึ่งได้แสดงรายละเอียดตามหน้า 48 ค่า R_{vo1} คือ ค่าความต้านทานที่มองเข้าที่ขาต่อที่ 100 ตามรูปที่ 4.10(ก) และค่า R_{vo2} คือค่าความต้านทานที่มองเข้าที่ขาต่อ ที่ 100 ตามรูปที่ 4.10(ข)

การเลียนแบบการทำงาน ค่าความต้านทานแบบลบ ตามวงจร รูปที่ 4.10(ก) และได้แสดงโปรแกรมดังรูปที่ 4.11 ซึ่งในโปรแกรมแสดงไว้เพียงค่าเดียว โดยปรับ $I_{D1} = 10 \mu A$, $I_{D2} = 10 \mu A$, $R_x = 10 K\Omega$, $RL_2 = 10 K\Omega$ ซึ่งค่าความต้านทานที่ได้จากการคำนวณตามหน้า 48 มีค่าเท่ากับ $-20 K\Omega$ และจากกราฟที่ได้จากการเลียนแบบทางหน้า 51 ที่จุด $V_{in} = 4V$ ได้ค่ากระแสเท่ากับ $193 \mu A$ ซึ่งจะได้ค่าความต้านทานที่จุดสัญญาณเข้าเป็น $4V/193 \mu A = 20.70 K\Omega$ เราจะเห็นว่าที่จุดสัญญาณเข้าเป็นบวกและได้กระแสเป็นบวกซึ่งอันที่จริงแล้วค่ากระแสน่าจะเป็นลบ ถ้าวงจรนี้เป็นวงจรความต้านทานลบ แต่เนื่องจากว่าเราพล็อตค่าของกระแสในฟังก์ชันของ V_{in} ในโปรแกรมสำเร็จรูป PSpice นี้

ได้กำหนดไว้ว่า ถ้า V_{in} จ่ายกระแสออกถือว่าสูญเสียกระแสไปจะติดค่าลบ นั่นและรั่วไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าวงจรป้อนกระแสย้อนกลับมาเข้าที่ V_{in} ซึ่งเป็นซอร์ส (Source) ก็จะได้ ค่า บวกและจะเห็นว่าผลที่ได้จากการคำนวณ ไม่ได้แตกต่างกันมากนัก และตามรูปที่ 4.13 เป็นผลที่ได้จากการรันโปรแกรมเมื่อเปลี่ยน I_{b1} สามค่าคือ 10 μA , 100 μA , 1000 μA ตามลำดับ และรูปที่ 4.14 เป็นโปรแกรมดูผลตามสrongทาง เอชี่ รุดยานโปรแกรมแสดงเพียงค่าเดียว เมื่อ $I_{b1} = 10 \mu A$ และรูปที่ 4.16 คือผล ที่ได้เมื่อปรับค่า I_{b1} สามค่าคือ 10 μA , 100 μA , 1000 μA



บทที่ 5

การประยุกต์ใช้งานของวงจรความต้านทานปรับค่าได้

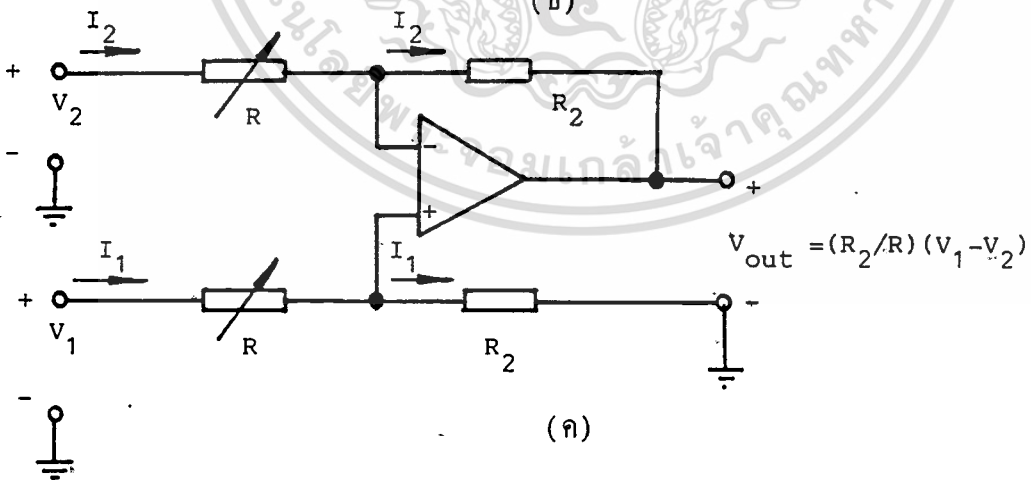
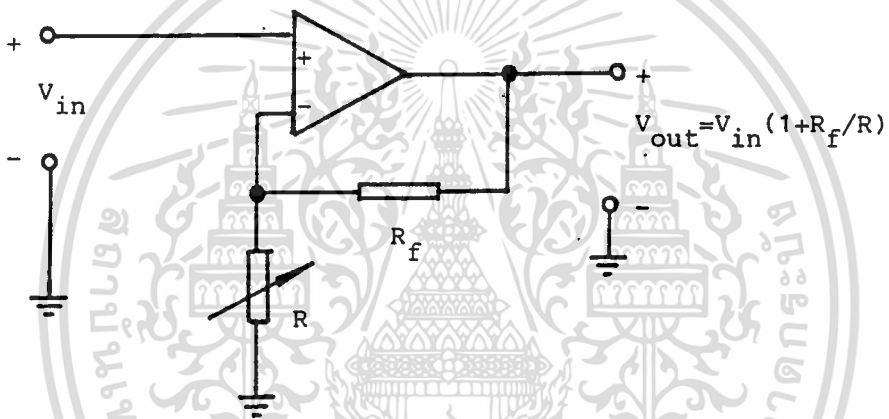
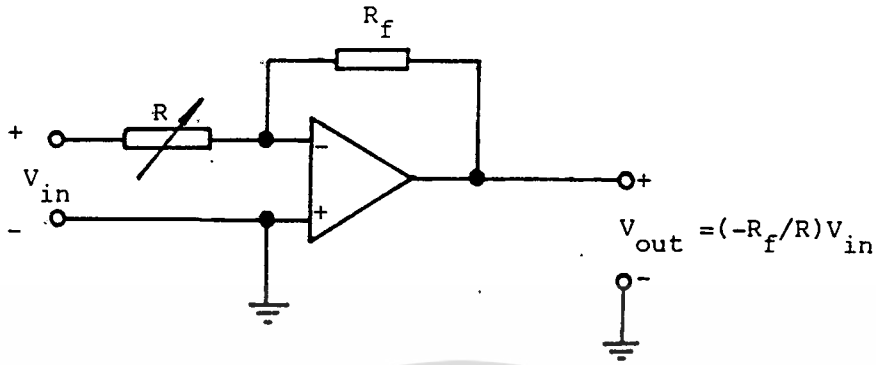
บทนี้จะกล่าวถึงการเอาวงจรความต้านทานปรับค่าได้ที่ทำเป็นวงจรโอซีหรือวงจรรวมไปประยุกต์ใช้งาน โดยเฉพาะอย่างยิ่งการปรับค่าแบบอัตโนมัติ เนื่องจากการประยุกต์ใช้งานจึงมีมากมายซึ่งยากที่จะกล่าวถึงทั้งหมด แต่จะขอก้าวแต่เพียงบางตัวอย่าง

5.1 การประยุกต์ใช้งานวงจรควบคุมค่าขยายศักดาสัญญาณอย่างเชิงเส้นโดยใช้ออปแอมป์

เป็นที่ทราบกันดีว่าวงจรออปแอมป์ (Op-amp) ถูกนำมาใช้งานอย่างแพร่หลาย เพราะสะดวกในการต่อวงจร [14,15,16,17,18,19] แนวความคิดที่จะประยุกต์วงจรความต้านทานปรับค่าได้กับวงจรออปแอมป์ จึงควรเป็นในลักษณะที่ทำเป็นวงจรโอซีหรือวงจรรวมเข้าด้วยกันให้อยู่ในชิป (Chip) เดียวกัน ซึ่งได้มีการเสนอแนวความคิดเช่นนี้มาแล้ว [2]

วงจรควบคุมขยายศักดาสัญญาณอย่างเชิงเส้น โดยการใช้ออปแอมป์มีหลายแบบด้วยกัน ตัวอย่างที่จะยกต่อไปนี้ก็เพื่อจะประยุกต์ให้ใช้งานได้ด้วยกับวงจรความต้านทานปรับค่าได้ ดังจะเห็นได้จากรูปที่ 5.1(ก), 5.1(ข) และ 5.1(ค) เป็นต้น รูปที่ 5.1(ก) เป็นวงจรขยายสัญญาณแบบอินเวอร์ตติ้ง (Inverting amplifier) ส่วนรูปที่ 5.1(ข) เป็นวงจรขยายสัญญาณแบบไม่อินเวอร์ตติ้ง (Non-inverting amplifier) และรูปที่ 5.1(ค) เป็นวงจรขยายสัญญาณแบบดิฟเฟอเรนเชียล ส่วนค่า R ในวงจร หมายถึงวงจรความต้านทานปรับค่าได้ซึ่งเมื่อมีการปรับ R จะโดยวิธีใดก็ตามจะหาอัตราขยายของวงจรควบคุมขยายศักดาเปลี่ยนไปโดยทันที โดยพิจารณาจากค่าทรานส์เฟอร์ฟังก์ชันของแต่ละวงจร (Transfer function) ดังสมการที่ (5.1), (5.2) และ (5.3)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 การประยุกต์ใช้งานของวงจรความต้านทานปรับค่าได้ ในวงจรควบคุม

เอกสารนี้เป็นเอกสารที่รวมไว้สำหรับใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

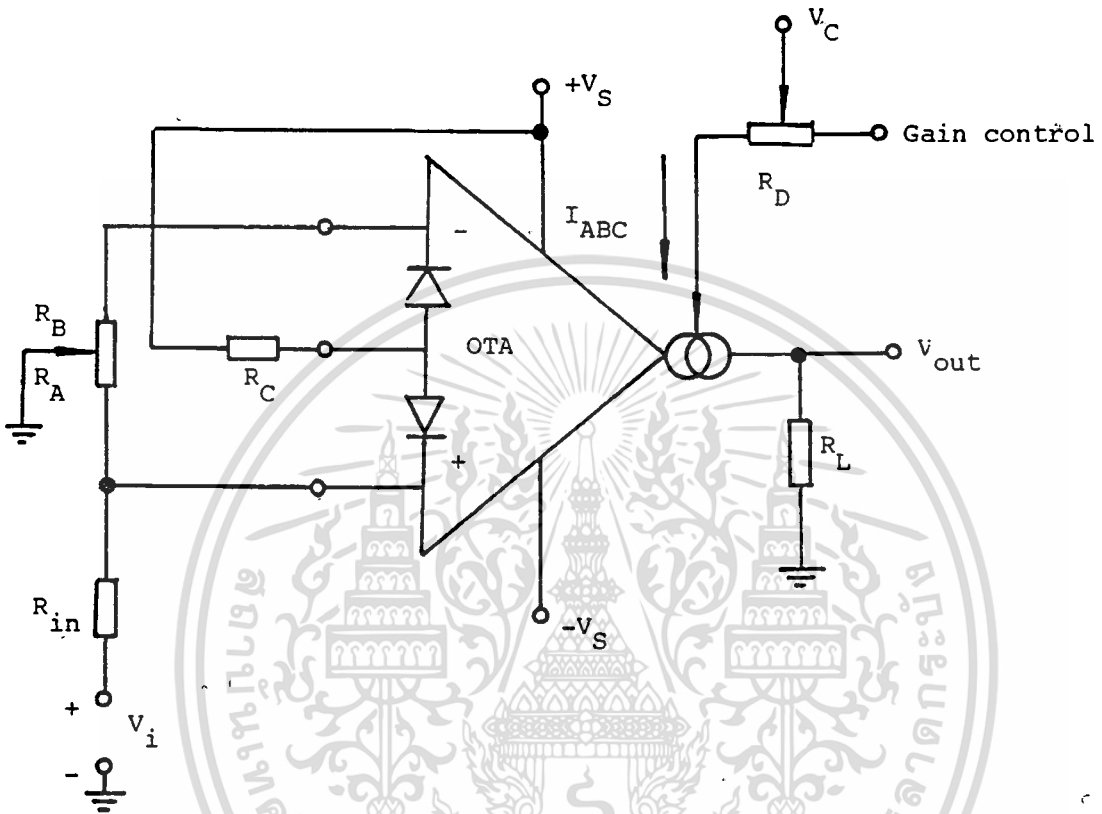
ค่าขยายที่กล่าวถึงอาจแตกต่างกัน ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = \frac{-R_f}{R} \dots\dots\dots(5.1)$$

$$\frac{V_{out}}{V_{in}} = 1 + \frac{R_f}{R} \dots\dots\dots(5.2)$$

$$\frac{V_{out}}{V_1 - V_2} = \frac{R_2}{R} \dots\dots\dots(5.3)$$

นอกจากนี้อาจจะออกแบบวงจรความต้านทานปรับค่าได้ เพื่อทำเป็น
วงจรรวมร่วมกับวงจรอื่น ๆ ได้ เพื่อให้ได้วงจรปรับอัตราขยายหรือวงจรอื่น ๆ ซึ่ง
ไม่จำเป็นต้องเป็นวงจรออปแอมป์ เช่น วงจรขยายสัญญาณชนิดออปเปอร์เรชั่น
แอมพลีฟายเออร์ (Operational transconductance amplifier;
OTA) [20] ดังจะเห็นได้จากรูปที่ 5.2



รูปที่ 5.2 วงจรปรับอัตราขยายสัญญาณโดยใช้วงจร OTA อาศัยศักดาควบคุม

5.2 การประยุกต์ใช้งานในวงจรควบคุมค่าขยายศักดาสัญญาณอย่างไม่เป็นเชิงเส้น โดยใช้ออปแอมป์

หลักการโดยทั่วไปเช่นเดียวกับข้อ 5.1 แต่ค่าอัตราขยายศักดาสัญญาณไม่เป็นเชิงเส้น จากรูปที่ 5.3(ก) และ 5.3(ข) รูปที่ 5.3(ก) เป็นวงจรขยายสัญญาณแบบลอการิทึม (Logarithmic amplifier) ซึ่งมีประโยชน์มากในการขยายสัญญาณวิดีโอ (Video signal) ส่วนรูปที่ 5.3(ข) เป็นวงจรขยายสัญญาณแบบเอคโปเนนเชียล (Exponential amplifier) เห็นได้ว่าค่าทรานส์เฟอรัฟกัซันของวงจรทั้ง 2 ชนิดนี้ไม่เป็นเชิงเส้น เห็นได้จากสมการ(5.4) และ(5.5)

$$V_{out} = -V_T \ln (V_{in} / I_S R_V) \quad \dots\dots\dots (5.4)$$

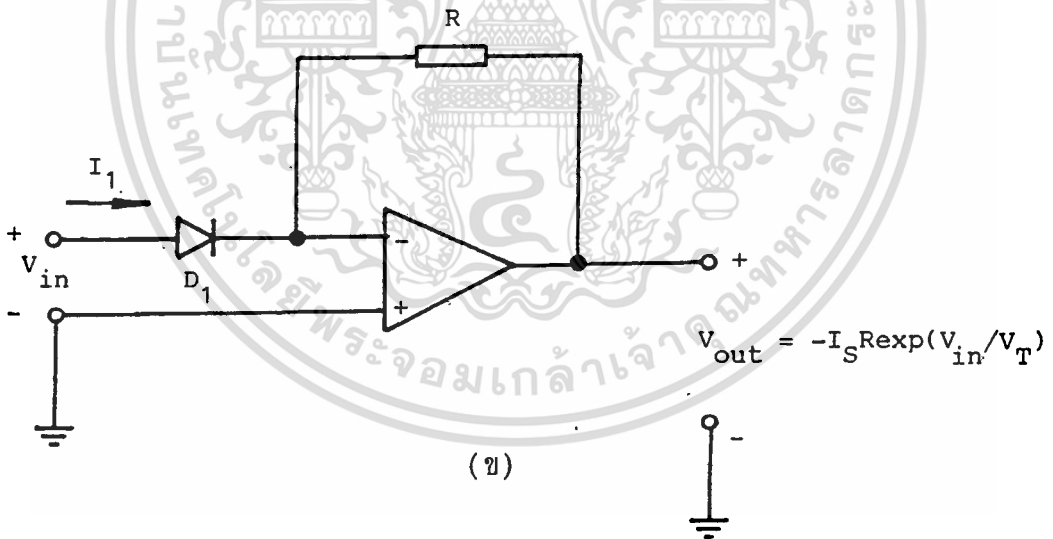
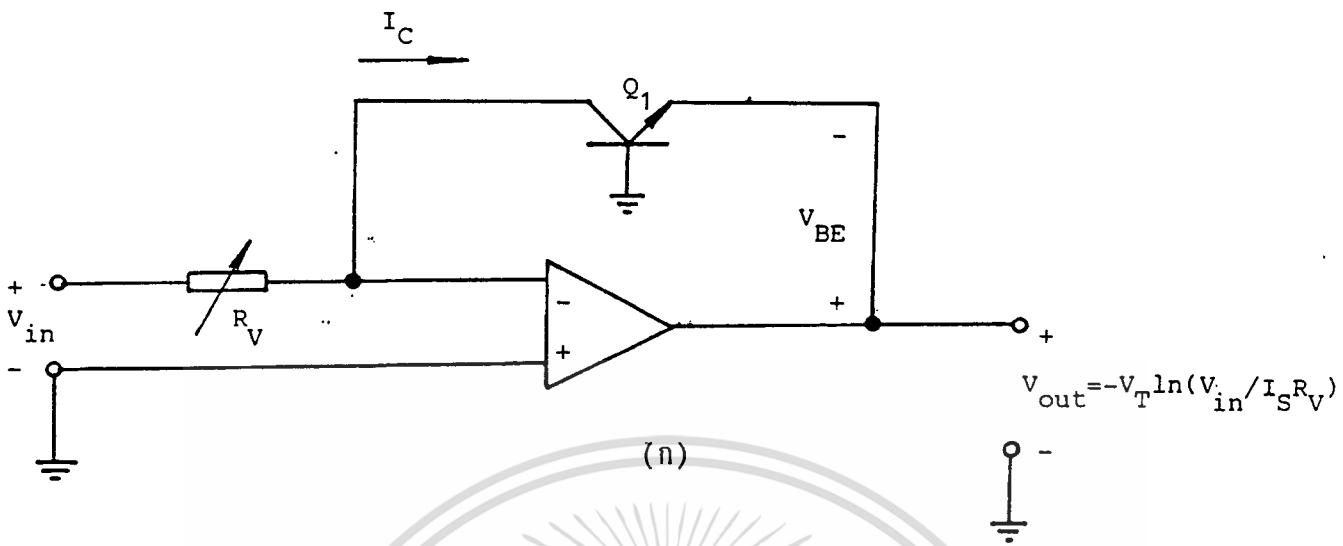
$$V_{out} = -I_S R \exp (v_{in} / V_T) \quad \dots\dots\dots (5.5)$$

โดยที่ I_S เป็นค่ากระแสย้อนกลับอิมิตัวของทรานซิสเตอร์และไดโอด ซึ่งพบว่า สามารถจะควบคุมการทำงานของวงจรโดยปรับค่า R ได้เลย แต่โดยความเป็นจริงพบว่า ค่า V_T เปลี่ยนแปลงตามอุณหภูมิ แต่เมื่อทำเป็นวงจรรวมกัน สามารถแก้ปัญหานี้ไปได้ โดยอาศัยวงจร Gain cell ของ Gilbert [12] มาช่วย ทำให้หมดปัญหาเกี่ยวกับค่า V_T ดังที่เคยมีการนำวงจรเช่นนี้มาประยุกต์ใช้งานแล้วในวงจรเลื่อนเฟส (Phase shifter) ของสัญญาณ [21] ในที่สุดการควบคุมอัตราขยายจะขึ้นอยู่กับค่า R แต่เพียงฟังก์ชันเดียว และค่า R นี้ ก็คือวงจรความต้านทานปรับค่าได้นั่นเอง

5.3 การประยุกต์ใช้งานในวงจรกรองสัญญาณ

วงจรกรองสัญญาณ (Filter circuits) จัดว่ามีการนำเอาออปแอมป์มาใช้มาก ในการทำหน้าที่กรองสัญญาณที่ย่านความถี่ต่าง ๆ ที่นี้จะยกตัวอย่างให้เห็น 2 ชนิด คือ วงจรกรองสัญญาณสำหรับย่านความถี่ต่ำผ่าน (Low-pass filter) และวงจรกรองสัญญาณ สำหรับย่านความถี่สูงผ่าน (High-pass filter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับให้บุคคลภายนอกใช้เท่านั้น การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

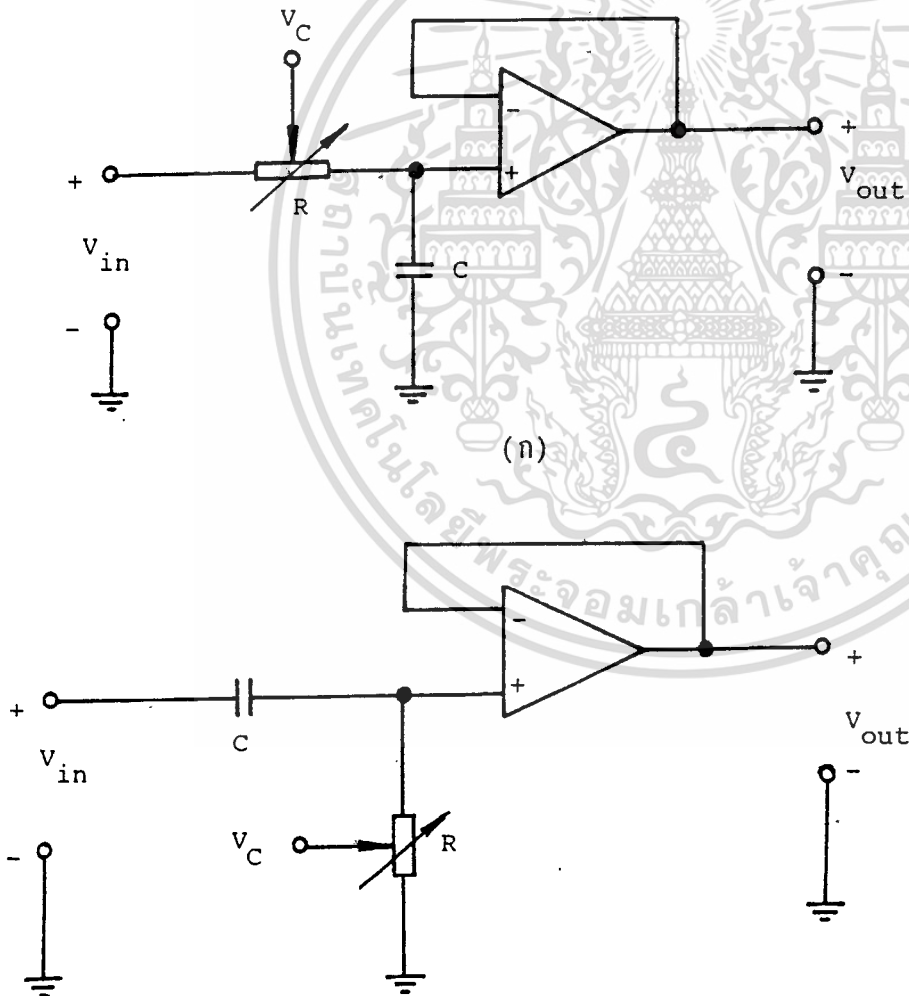


รูปที่ 5.3 การประยุกต์ใช้งานของวงจรความต้านทานปรับค่าได้ ในวงจรควบคุมค่าขยายศักดาสัญญาณอย่างไม่มีเงื่อนไข

จะเป็นได้จากรูปที่ 5.4 (ก) และ 5.4 (ข) ตามลำดับ โดยวงจรทั้ง 2 ชนิด เป็นการ
ขยายแรงดันความถี่ต่ำที่ปรับค่าได้ไปควบคุมความถี่ตัดออฟ (cut off frequency)
ของวงจรกรองสัญญาณชนิดโพลเดี่ยว (Single pole) ถ้าค่าความต้านทาน
เทียบเท่าหรือตัดเทียบ (equivalent) มีค่าเป็น R พบว่าความถี่ที่ขนาดสัญญาณ
ลดลงไป 3dB สำหรับทั้ง 2 กรณีจะเป็น

$$\omega_{3dB} = \frac{1}{RC} \quad \dots\dots(5.6)$$

ดังนั้น จุดความถี่ตัดออฟจะแปรตรงกับศักดาควบคุม V_C



(ข)

5.4 การประยุกต์ใช้งานวงจรอินทิเกรเตอร์และดิฟเฟอเรนเชียลเอเตอร์

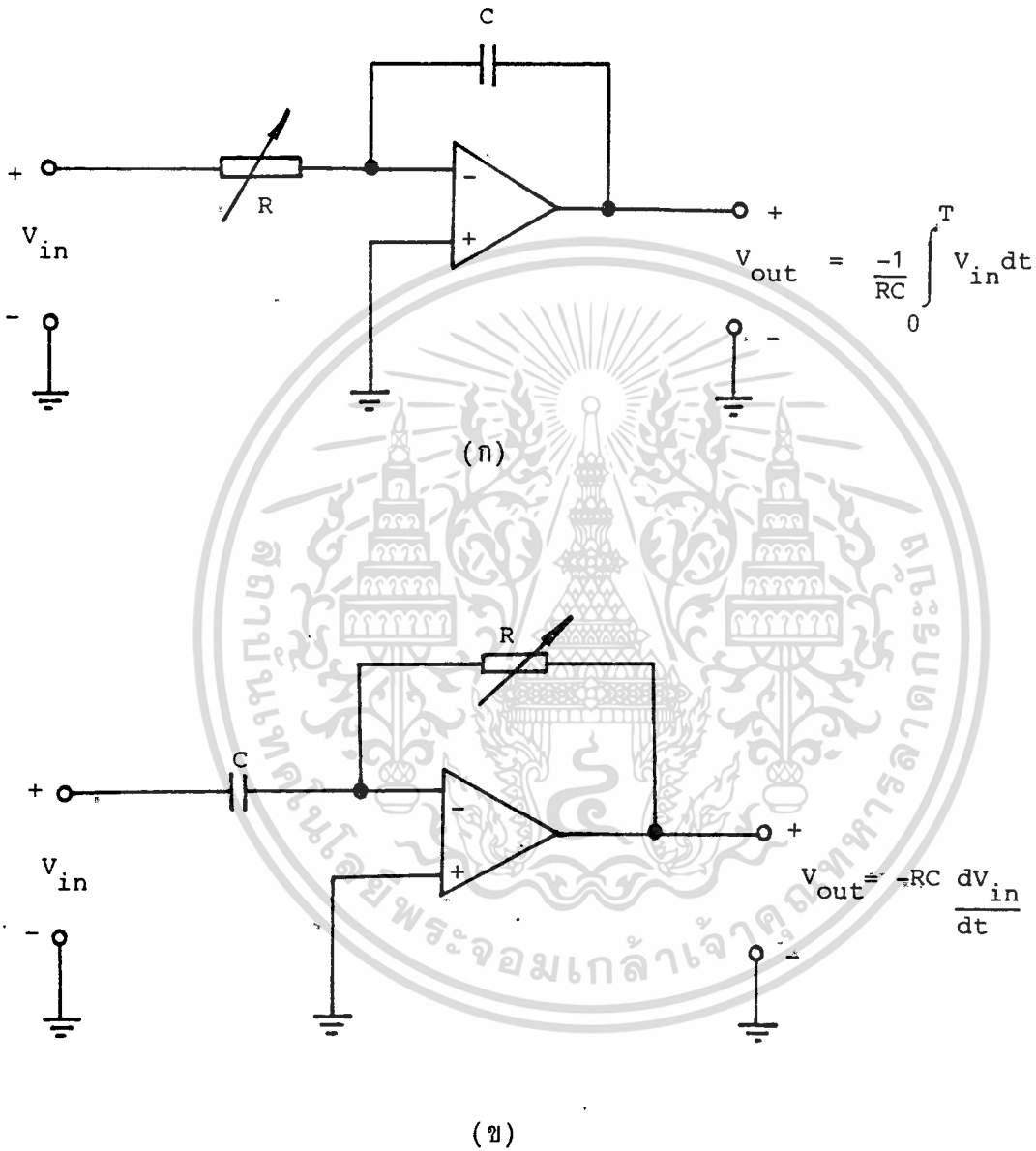
วงจรทั้งสองชนิดนี้รู้จักกันมานานแล้ว ซึ่งมีการใช้งานบ่อย ๆ รูปที่

5.5(ก) และ 5.5(ข) จะแสดงถึงวงจรอินทิเกรเตอร์ (Integrator) และวงจรดิฟเฟอเรนเชียลเอเตอร์ (Differentiator) ตามลำดับ เห็นได้ว่าคุณสมบัติของวงจรทั้งสองแสดงได้โดยสมการ (5.7) และ (5.8)

$$V_{out} = \frac{-1}{RC} \int_0^T V_{in} dt \quad \text{.....(5.7)}$$

$$V_{out} = -RC \frac{dV_{in}}{dt} \quad \text{.....(5.8)}$$

ถ้าให้ค่า C มีค่าแน่นอนโดยการกำหนดให้ แล้วพบว่าค่าศักดาที่ด้านจุดสัญญาณออกจะขึ้นอยู่กับค่า R แต่เพียงอย่างเดียว จะง่ายมากในการควบคุมวงจรให้ทำงานตามต้องการ



รูปที่ 5.5 การประยุกต์ใช้งานของวงจรความต้านทานปรับค่าได้ ในวงจรอินทรีย์เกรเตอร์และวงจรคิฟเฟอร์เรนซีเอเตอร์

บทที่ 6

การทดสอบการประยุกต์ใช้งานของวงจรความต้านทานปรับค่าได้

6.1 บทนำ

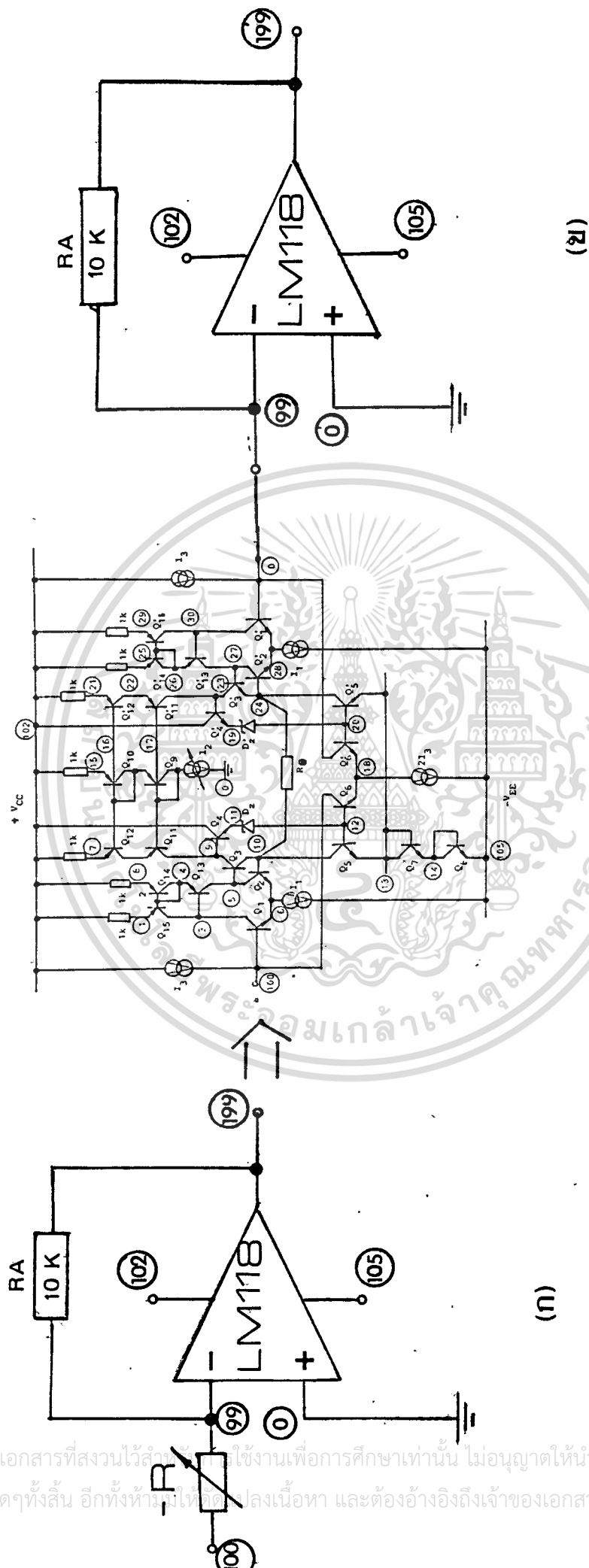
ปกติแล้ว อุปกรณ์ขยายสัญญาณจากหกออปแอมป์ (Op-amp.) ได้ถูกนำมาประยุกต์ใช้งานอย่างกว้างมาก เช่น วงจรขยายสัญญาณแบบกลับเฟส (Inverting Amp.) วงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amp.) ฯลฯ แต่มีข้อเสียคือ การปรับอัตราขยายโดยการเปลี่ยนค่าความต้านทานด้วยวิธีทางกล แต่ในบทที่ 3 และบทที่ 4 ที่ได้เสนอไปแล้วนั้น สามารถนำมาใช้แทนความต้านทานที่ปรับด้วยวิธีทางกลได้

6.2 การประยุกต์วงจรในบทที่ 3 กับวงจรขยายสัญญาณแบบกลับเฟส

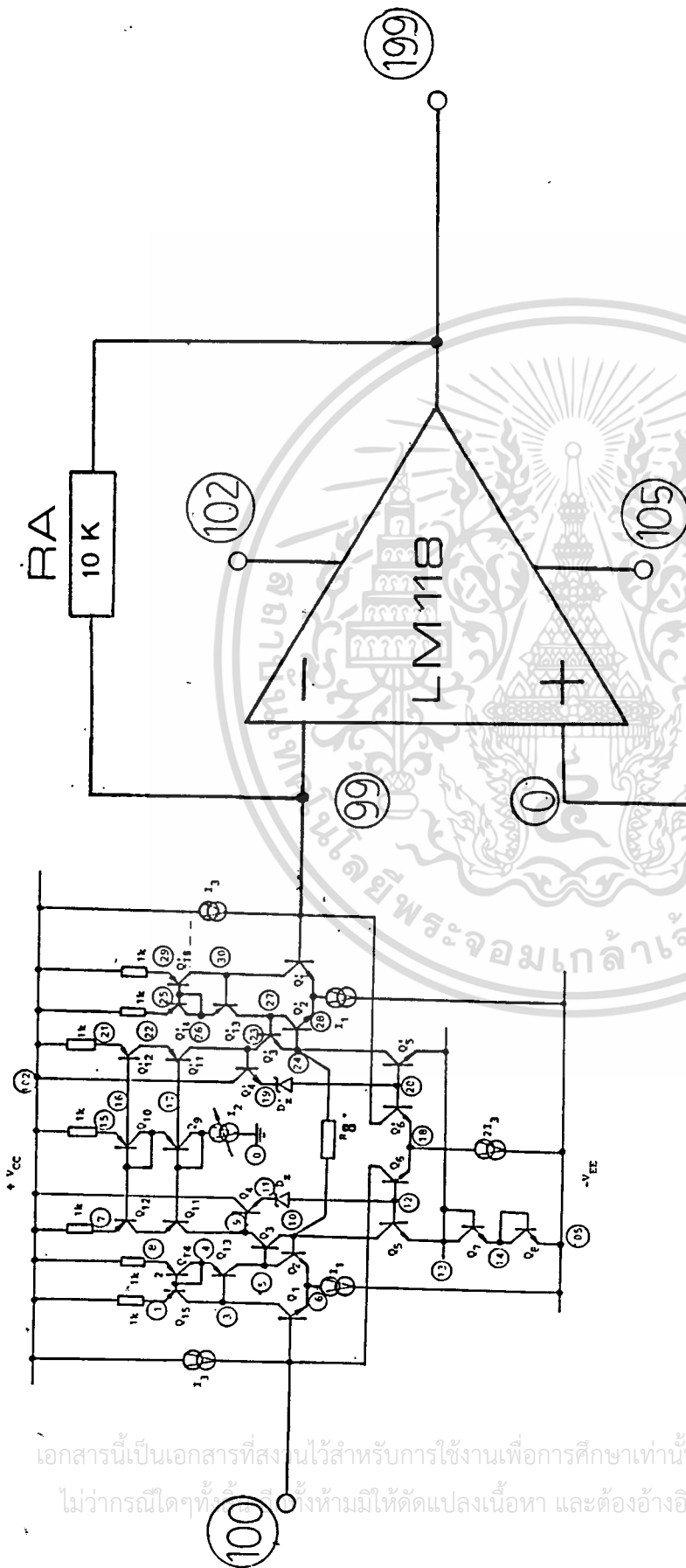
จากวงจรในบทที่ 3 นั้น ซึ่งเป็นวงจรความต้านทานปรับค่าได้ ซึ่งสามารถควบคุมด้วยศักดา และกระแสอีกทั้งยังใช้งานได้อย่างลอยตัว ในบทนี้จะนำมาใช้ปรับค่าขยายสัญญาณร่วมกับออปแอมป์ (Op-amp.) เบอร์ LM118 ซึ่งมีแบนด์วิดท์ประมาณ 15 MHz วงจรที่ใช้ดังแสดงในรูปที่ 6.1

รูปที่ 6.1(ก) แสดงถึงวงจรขยายสัญญาณแบบกลับเฟส (Inverting Amp.) ซึ่งมีค่าอัตราขยายสัญญาณเท่ากับ $-R_A/(-R)$ ซึ่งจะเห็นว่าจะได้อัตราขยายสัญญาณเป็นบวก คือมีค่าเท่ากับ R_A/R ซึ่งจะเห็นว่าเมื่อเอาความต้านทานลบมาใส่ในวงจรนี้กลับทำให้อัตราขยายกลายเป็นบวกขึ้นมาทันที รายละเอียดจะได้แสดงต่อไป

รูปที่ 6.1(ข) ขยายรายละเอียดจากรูปที่ 6.1(ก) ให้เห็นชัดเจนขึ้น



รูปที่ 6.1 แสดงถึงการใส่ความต้านทานแบบลบกับวงจรขยายสัญญาณแบบกลับเฟส



รูปที่ 6.2 แสดงรายละเอียดต่าง ๆ ของขั้วต่อต่าง ๆ (Node)

6.3 การเลียนแบบการทำงานของวงจร ตามรูปที่ 6.2

งานการเลียนแบบการทำงานของวงจรตามรูปที่ 6.2 กระทำโดยอาศัยโปรแกรมสำเร็จรูป PSpice [13] ิดยแสดงข้อต่อต่าง ๆ (node) ากกับไว้ อย่างชัดเจน และมีรายละเอียดของโปรแกรมตามรูปที่ 6.3



ELECTRONICALLY VARIABLE GAIN CIRCUIT

.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001

.WIDTH OUT = 80

.TEMP 27

.LIB C:OPNOM.LIB

.DC VIN -5 5 0.5

*.AC DEC 10 1 100MEG

VIN 100 0 AC 0.1 SIN(0 0.1 100MEG)

VCC 102 0 DC 15

VEE 105 0 DC -15

X1 0 99 0 102 105 199 LM118

I11 6 105 DC 250UA

I2 17 0 DC 125UA

I31 102 100 DC 250UA

I32 18 105 DC 500UA

I33 102 99 DC 250UA

I12 28 105 DC 250UA

I21 12 11 DC 1.8A

I22 20 19 DC 1.8A

Q1 3 100 6 QNL

Q2 5 10 6 QNL

Q3 9 5 10 QNL

Q4 102 9 11 QNL

Q5 10 12 13 QNL

Q6 100 12 18 QNL

Q7 13 13 14 QNL

Q8 14 14 105 QNL

Q9 17 17 16 QPL

Q10 16 16 15 QPL

Q11 9 17 8 QPL

Q12 8 16 7 QPL

Q13 5 3 4 QPL

Q14 4 4 2 QPL

Q15 3 4 1 QPL

Q6D 99 20 18 QNL

Q5D 24 20 13 QNL

Q4D 102 23 19 QNL

Q3D 23 27 24 QNL

Q2D 27 24 28 QNL

Q1D 30 99 28 QNL

รูปที่ 6.3 แสดงโปรแกรมคอมพิวเตอร์สองทาง คช ของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6.2

Q11D 23 17 22 QPL
Q12D 22 16 21 QPL
Q13D 27 30 26 QPL
Q14D 30 25 29 QPL
Q15D 26 26 25 QPL

RZ1 11 12 10

RZ2 19 20 10

R1 102 1 1K

R2 102 2 1K

R3 102 7 1K

R4 102 15 1K

R5 102 21 1K

R6 102 25 1K

R7 102 29 1K

R8 10 24 10K

RA 99 199 10K

.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)

.MODEL QPL PNP(BF=100 RB=100 TF=1NS TR=20NS CJE=6PF CJC=4PF VA=50)

.PLOT DC V(199)

*.PLOT AC V(199)

.PROBE

.END

A>TYPE OP-R1.OUT

*** DC TRANSFER CURVES

TEMPERATURE = 27.000 DEG C

VIN

V(199)

-4.000D+00

-2.000D+00

.000D+00

2.000D+00

4.000D+00

-5.000D+00	-2.500D+00	*	.	.	.
-4.500D+00	-2.500D+00	*	.	.	.
-4.000D+00	-2.500D+00	*	.	.	.
-3.500D+00	-2.500D+00	*	.	.	.
-3.000D+00	-2.500D+00	*	.	.	.
-2.500D+00	-2.500D+00	*	.	.	.
-2.000D+00	-2.501D+00	*	.	.	.
-1.500D+00	-2.501D+00	*	.	.	.
-1.000D+00	-2.400D+00	*	.	.	.
-5.000D-01	-1.345D+00	.	*	.	.
-1.110D-15	-2.941D-01	.	.	*	.
5.000D-01	7.562D-01	.	.	.	*
1.000D+00	1.811D+00	.	.	*	.
1.500D+00	2.460D+00	.	.	.	*
2.000D+00	2.460D+00	.	.	.	*
2.500D+00	2.460D+00	.	.	.	*
3.000D+00	2.460D+00	.	.	.	*
3.500D+00	2.460D+00	.	.	.	*
4.000D+00	2.460D+00	.	.	.	*
4.500D+00	2.460D+00	.	.	.	*
5.000D+00	2.460D+00	.	.	.	*

รูปที่ 6.4 (ก) เป็นการพล็อตผลตอบสนองทาง คีชี ของวงจร
ตามรูปที่ 6.2 โดยปรับ $I_2=125 \mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A>TYPE OP-R2.OUT

**** DC TRANSFER CURVES

TEMPERATURE = 27.000 DEG C

VIN	V(199)					
		-4.000D+00	-2.000D+00	.000D+00	2.000D+00	4.000D+00
-5.000D+00	-2.500D+00	.	*	.	.	.
-4.500D+00	-2.500D+00	.	*	.	.	.
-4.000D+00	-2.500D+00	.	*	.	.	.
-3.500D+00	-2.500D+00	.	*	.	.	.
-3.000D+00	-2.501D+00	.	*	.	.	.
-2.500D+00	-2.501D+00	.	*	.	.	.
-2.000D+00	-2.248D+00	.	*	.	.	.
-1.500D+00	-1.726D+00	.	*	.	.	.
-1.000D+00	-1.203D+00	.	.	*	.	.
-5.000D-01	-6.808D-01	.	.	*	.	.
-1.110D-15	-1.581D-01	.	.	.	*	.
5.000D-01	3.648D-01	.	.	.	*	.
1.000D+00	8.878D-01	.	.	.	.	*
1.500D+00	1.411D+00	.	.	.	*	.
2.000D+00	1.935D+00	.	.	.	*	.
2.500D+00	2.458D+00	.	.	.	.	*
3.000D+00	2.460D+00	.	.	.	.	*
3.500D+00	2.460D+00	.	.	.	.	*
4.000D+00	2.460D+00	.	.	.	.	*
4.500D+00	2.460D+00	.	.	.	.	*
5.000D+00	2.460D+00	.	.	.	.	*

รูปที่ 6.4 (ข) เป็นการพล็อตผลตอบสนองทาง คชี ของวงจร
ตามรูปที่ 6.2 โดยปรับ $I_2 = 250 \mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

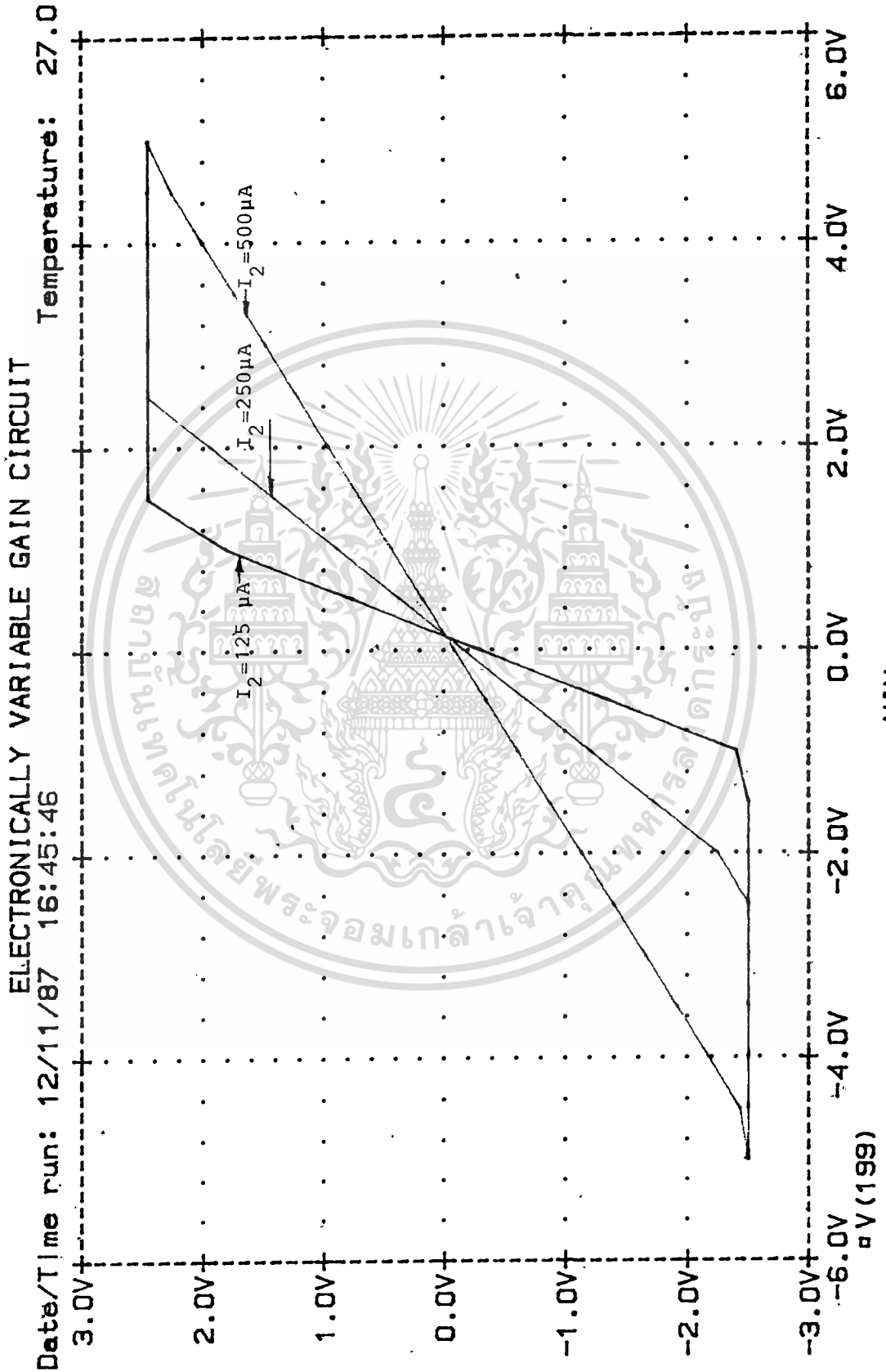
A>TYPE OP-R3.OUT

**** DC TRANSFER CURVES

TEMPERATURE = 27.000 DEG C

VIN	V(199)					
		-4.000D+00	-2.000D+00	.000D+00	2.000D+00	4.000D+00
-5.000D+00	-2.501D+00	.	*	.	.	.
-4.500D+00	-2.434D+00	.	*	.	.	.
-4.000D+00	-2.177D+00	.	*	.	.	.
-3.500D+00	-1.919D+00	.	.	*	.	.
-3.000D+00	-1.660D+00	.	.	*	.	.
-2.500D+00	-1.399D+00	.	.	*	.	.
-2.000D+00	-1.139D+00	.	.	*	.	.
-1.500D+00	-8.773D-01	.	.	*	.	.
-1.000D+00	-6.154D-01	.	.	*	.	.
-5.000D-01	-3.532D-01	.	.	*	.	.
-1.110D-15	-9.087D-02	.	.	*	.	.
5.000D-01	1.715D-01	.	.	*	.	.
1.000D+00	4.338D-01	.	.	*	.	.
1.500D+00	6.959D-01	.	.	*	.	.
2.000D+00	9.577D-01	.	.	*	.	.
2.500D+00	1.219D+00	.	.	.	*	.
3.000D+00	1.480D+00	.	.	.	*	.
3.500D+00	1.740D+00	.	.	.	*	.
4.000D+00	1.999D+00	.	.	.	*	.
4.500D+00	2.257D+00	.	.	.	*	.
5.000D+00	2.460D+00	.	.	.	*	.

รูปที่ 6.4 (ก) เป็นการพล็อตผลตอบสนองทาง คช ของวงจร
ตามรูปที่ 6.2 โดยรับ $r_2 = 500 \mu A$



รูปที่ 6.5 แสดง กราฟผลรวมที่ไดทั้งหมดของรูปที่ 6.4 ก, ข และ ค

ELECTRONICALLY VARIABLE GAIN CIRCUIT

.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001

.WIDTH OUT = 80

.TEMP 27

.LIB C:\OPNOM.LIB

*.DC VIN -5 5 0.5

.AC DEC 10 1 100MEG

VIN 100 0 AC 0.1 SIN(0 0.1 100MEG)

VCC 102 0 DC 15

VEE 105 0 DC -15

X1 0 99 0 102 105 199 LM118

I11 6 105 DC 250UA

I2 17 0 DC 125UA

I31 102 100 DC 250UA

I32 18 105 DC 500UA

I33 102 99 DC 250UA

I12 28 105 DC 250UA

I21 12 11 DC 1.8A

I22 20 19 DC 1.8A

Q1 3 100 6 QNL

Q2 5 10 6 QNL

Q3 9 5 10 QNL

Q4 102 9 11 QNL

Q5 10 12 13 QNL

Q6 100 12 18 QNL

Q7 13 13 14 QNL

Q8 14 14 105 QNL

Q9 17 17 16 QPL

Q10 16 16 15 QPL

Q11 9 17 8 QPL

Q12 8 16 7 QPL

Q13 5 3 4 QPL

Q14 4 4 2 QPL

Q15 3 4 1 QPL

Q6D 99 20 18 QNL

Q5D 24 20 13 QNL

Q4D 102 23 19 QNL

Q3D 23 27 24 QNL

Q2D 27 24 28 QNL

Q1D 30 99 28 QNL

รูปที่ 6.6 แสดงโปรแกรมคอมพิวเตอร์ของทาง เอช ของวงจร

ตามรูปที่ 6.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Q11D 23 17 22 QPL
Q12D 22 16 21 QPL
Q13D 27 30 26 QPL
Q14D 30 25 29 QPL
Q15D 26 26 25 QPL

RZ1 11 12 10

RZ2 19 20 10

R1 102 1 1K

R2 102 2 1K

R3 102 7 1K

R4 102 15 1K

R5 102 21 1K

R6 102 25 1K

R7 102 29 1K

R8 10 24 10K

RA 99 199 10K

.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)

.MODEL QPL PNP(BF=100 RB=100 TF=1NS TR=20NS CJE=6PF CJC=4PF VA=50)

*.PLOT DC V(199)

.PLOT AC V(199)

.PROBE

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A>TYPE OP-R11.OUT

*** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ		V(199)				
		1.000D-04	1.000D-03	1.000D-02	1.000D-01	1.000D+00
1.000D+00	2.100D-01	.	.	.	*	.
1.259D+00	2.100D-01	.	.	.	*	.
1.585D+00	2.100D-01	.	.	.	*	.
1.995D+00	2.100D-01	.	.	.	*	.
2.512D+00	2.100D-01	.	.	.	*	.
3.162D+00	2.100D-01	.	.	.	*	.
3.981D+00	2.100D-01	.	.	.	*	.
5.012D+00	2.100D-01	.	.	.	*	.
6.310D+00	2.100D-01	.	.	.	*	.
7.943D+00	2.100D-01	.	.	.	*	.
1.000D+01	2.100D-01	.	.	.	*	.
1.259D+01	2.100D-01	.	.	.	*	.
1.585D+01	2.100D-01	.	.	.	*	.
1.995D+01	2.100D-01	.	.	.	*	.
2.512D+01	2.100D-01	.	.	.	*	.
3.162D+01	2.100D-01	.	.	.	*	.
3.981D+01	2.100D-01	.	.	.	*	.
5.012D+01	2.100D-01	.	.	.	*	.
6.310D+01	2.100D-01	.	.	.	*	.
7.943D+01	2.100D-01	.	.	.	*	.
1.000D+02	2.100D-01	.	.	.	*	.
1.259D+02	2.100D-01	.	.	.	*	.
1.585D+02	2.100D-01	.	.	.	*	.
1.995D+02	2.100D-01	.	.	.	*	.
2.512D+02	2.100D-01	.	.	.	*	.
3.162D+02	2.100D-01	.	.	.	*	.
3.981D+02	2.100D-01	.	.	.	*	.
5.012D+02	2.100D-01	.	.	.	*	.
6.310D+02	2.100D-01	.	.	.	*	.
7.943D+02	2.100D-01	.	.	.	*	.
1.000D+03	2.100D-01	.	.	.	*	.
1.259D+03	2.100D-01	.	.	.	*	.
1.585D+03	2.100D-01	.	.	.	*	.
1.995D+03	2.100D-01	.	.	.	*	.
2.512D+03	2.100D-01	.	.	.	*	.
3.162D+03	2.100D-01	.	.	.	*	.
3.981D+03	2.100D-01	.	.	.	*	.

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.012D+03	2.100D-01	.	.	.	*	.
6.310D+03	2.100D-01	.	.	.	*	.
7.943D+03	2.100D-01	.	.	.	*	.
1.000D+04	2.100D-01	.	.	.	*	.
1.259D+04	2.100D-01	.	.	.	*	.
1.585D+04	2.100D-01	.	.	.	*	.
1.995D+04	2.100D-01	.	.	.	*	.
2.512D+04	2.100D-01	.	.	.	*	.
3.162D+04	2.100D-01	.	.	.	*	.
3.981D+04	2.100D-01	.	.	.	*	.
5.012D+04	2.100D-01	.	.	.	*	.
6.310D+04	2.100D-01	.	.	.	*	.
7.943D+04	2.100D-01	.	.	.	*	.
1.000D+05	2.101D-01	.	.	.	*	.
1.259D+05	2.102D-01	.	.	.	*	.
1.585D+05	2.103D-01	.	.	.	*	.
1.995D+05	2.105D-01	.	.	.	*	.
2.512D+05	2.108D-01	.	.	.	*	.
3.162D+05	2.113D-01	.	.	.	*	.
3.981D+05	2.121D-01	.	.	.	*	.
5.012D+05	2.133D-01	.	.	.	*	.
6.310D+05	2.153D-01	.	.	.	*	.
7.943D+05	2.185D-01	.	.	.	*	.
1.000D+06	2.237D-01	.	.	.	*	.
1.259D+06	2.323D-01	.	.	.	*	.
1.585D+06	2.468D-01	.	.	.	*	.
1.995D+06	2.727D-01	.	.	.	*	.
2.512D+06	3.226D-01	.	.	.	*	.
3.162D+06	4.280D-01	.	.	.	*	.
3.981D+06	5.717D-01	.	.	.	*	.
5.012D+06	4.145D-01	.	.	.	*	.
6.310D+06	2.787D-01	.	.	.	*	.
7.943D+06	1.890D-01	.	.	.	*	.
1.000D+07	1.168D-01	.	.	.	*	.
1.259D+07	7.189D-02	.	.	.	*	.
1.585D+07	4.565D-02	.	.	.	*	.
1.995D+07	3.005D-02	.	.	.	*	.
2.512D+07	2.087D-02	.	.	.	*	.
3.162D+07	1.654D-02	.	.	.	*	.
3.981D+07	1.667D-02	.	.	.	*	.
5.012D+07	4.634D-03	.	*	.	.	.
6.310D+07	1.317D-03	.	*	.	.	.
7.943D+07	5.659D-04	*	.	.	.	.
1.000D+08	2.900D-04	*	.	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

รูปที่ 6.7 (ก) เป็นการพลอตผลตอบสนองทาง แอมพลิจูดของวงจร
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามรูปที่ 6.2 เมื่อรับ $I_2 = 125 \mu A$

A>TYPE OP-R22.OUT

**** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ	V(199)	1.000D-04	1.000D-03	1.000D-02	1.000D-01	1.000D+00
1.000D+00	1.046D-01 .	.	.	.	*	.
1.259D+00	1.046D-01 .	.	.	.	*	.
1.585D+00	1.046D-01 .	.	.	.	*	.
1.995D+00	1.046D-01 .	.	.	.	*	.
2.512D+00	1.046D-01 .	.	.	.	*	.
3.162D+00	1.046D-01 .	.	.	.	*	.
3.981D+00	1.046D-01 .	.	.	.	*	.
5.012D+00	1.046D-01 .	.	.	.	*	.
6.310D+00	1.046D-01 .	.	.	.	*	.
7.943D+00	1.046D-01 .	.	.	.	*	.
1.000D+01	1.046D-01 .	.	.	.	*	.
1.259D+01	1.046D-01 .	.	.	.	*	.
1.585D+01	1.046D-01 .	.	.	.	*	.
1.995D+01	1.046D-01 .	.	.	.	*	.
2.512D+01	1.046D-01 .	.	.	.	*	.
3.162D+01	1.046D-01 .	.	.	.	*	.
3.981D+01	1.046D-01 .	.	.	.	*	.
5.012D+01	1.046D-01 .	.	.	.	*	.
6.310D+01	1.046D-01 .	.	.	.	*	.
7.943D+01	1.046D-01 .	.	.	.	*	.
1.000D+02	1.046D-01 .	.	.	.	*	.
1.259D+02	1.046D-01 .	.	.	.	*	.
1.585D+02	1.046D-01 .	.	.	.	*	.
1.995D+02	1.046D-01 .	.	.	.	*	.
2.512D+02	1.046D-01 .	.	.	.	*	.
3.162D+02	1.046D-01 .	.	.	.	*	.
3.981D+02	1.046D-01 .	.	.	.	*	.
5.012D+02	1.046D-01 .	.	.	.	*	.
6.310D+02	1.046D-01 .	.	.	.	*	.
7.943D+02	1.046D-01 .	.	.	.	*	.
1.000D+03	1.046D-01 .	.	.	.	*	.
1.259D+03	1.046D-01 .	.	.	.	*	.
1.585D+03	1.046D-01 .	.	.	.	*	.
1.995D+03	1.046D-01 .	.	.	.	*	.
2.512D+03	1.046D-01 .	.	.	.	*	.
3.162D+03	1.046D-01 .	.	.	.	*	.
3.981D+03	1.046D-01 .	.	.	.	*	.

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.012D+03	1.046D-01	.	.	.	*	.
6.310D+03	1.046D-01	.	.	.	*	.
7.943D+03	1.046D-01	.	.	.	*	.
1.000D+04	1.046D-01	.	.	.	*	.
1.259D+04	1.046D-01	.	.	.	*	.
1.585D+04	1.046D-01	.	.	.	*	.
1.995D+04	1.046D-01	.	.	.	*	.
2.512D+04	1.046D-01	.	.	.	*	.
3.162D+04	1.046D-01	.	.	.	*	.
3.981D+04	1.046D-01	.	.	.	*	.
5.012D+04	1.046D-01	.	.	.	*	.
6.310D+04	1.046D-01	.	.	.	*	.
7.943D+04	1.046D-01	.	.	.	*	.
1.000D+05	1.046D-01	.	.	.	*	.
1.259D+05	1.046D-01	.	.	.	*	.
1.585D+05	1.047D-01	.	.	.	*	.
1.995D+05	1.048D-01	.	.	.	*	.
2.512D+05	1.049D-01	.	.	.	*	.
3.162D+05	1.051D-01	.	.	.	*	.
3.981D+05	1.054D-01	.	.	.	*	.
5.012D+05	1.059D-01	.	.	.	*	.
6.310D+05	1.066D-01	.	.	.	*	.
7.943D+05	1.079D-01	.	.	.	*	.
1.000D+06	1.099D-01	.	.	.	*	.
1.259D+06	1.131D-01	.	.	.	*	.
1.585D+06	1.186D-01	.	.	.	*	.
1.995D+06	1.281D-01	.	.	.	*	.
2.512D+06	1.459D-01	.	.	.	*	.
3.162D+06	1.852D-01	.	.	.	*	.
3.981D+06	2.969D-01	.	.	.	*	.
5.012D+06	3.806D-01	.	.	.	*	.
6.310D+06	1.880D-01	.	.	.	*	.
7.943D+06	1.125D-01	.	.	.	*	.
1.000D+07	7.071D-02	.	.	.	*	.
1.259D+07	4.508D-02	.	.	.	*	.
1.585D+07	2.940D-02	.	.	.	*	.
1.995D+07	1.969D-02	.	.	.	*	.
2.512D+07	1.366D-02	.	.	.	*	.
3.162D+07	1.018D-02	.	.	.	*	.
3.981D+07	9.107D-03	.	.	.	*	.
5.012D+07	9.484D-03	.	.	.	*	.
6.310D+07	2.079D-03	.	*	.	.	.
7.943D+07	6.389D-04	*	.	.	.	.
1.000D+08	2.984D-04	*	.	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า

รูปที่ 6.7 (ข) เป็นการพลอตผลตอบสนองทาง แอซ ของวงจรตามรูปที่ 6.2

เมื่อรับ $I_2 = 250 \mu A$

A>TYPE OP-R33.OUT

*** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ	V(199)	1.000D-04	1.000D-03	1.000D-02	1.000D-01	1.000D+00
1.000D+00	5.248D-02 .	.	.	*	.	.
1.259D+00	5.248D-02 .	.	.	*	.	.
1.585D+00	5.248D-02 .	.	.	*	.	.
1.995D+00	5.248D-02 .	.	.	*	.	.
2.512D+00	5.248D-02 .	.	.	*	.	.
3.162D+00	5.248D-02 .	.	.	*	.	.
3.981D+00	5.248D-02 .	.	.	*	.	.
5.012D+00	5.248D-02 .	.	.	*	.	.
6.310D+00	5.248D-02 .	.	.	*	.	.
7.943D+00	5.248D-02 .	.	.	*	.	.
1.000D+01	5.248D-02 .	.	.	*	.	.
1.259D+01	5.248D-02 .	.	.	*	.	.
1.585D+01	5.248D-02 .	.	.	*	.	.
1.995D+01	5.248D-02 .	.	.	*	.	.
2.512D+01	5.248D-02 .	.	.	*	.	.
3.162D+01	5.248D-02 .	.	.	*	.	.
3.981D+01	5.248D-02 .	.	.	*	.	.
5.012D+01	5.248D-02 .	.	.	*	.	.
6.310D+01	5.248D-02 .	.	.	*	.	.
7.943D+01	5.248D-02 .	.	.	*	.	.
1.000D+02	5.248D-02 .	.	.	*	.	.
1.259D+02	5.248D-02 .	.	.	*	.	.
1.585D+02	5.248D-02 .	.	.	*	.	.
1.995D+02	5.248D-02 .	.	.	*	.	.
2.512D+02	5.248D-02 .	.	.	*	.	.
3.162D+02	5.248D-02 .	.	.	*	.	.
3.981D+02	5.248D-02 .	.	.	*	.	.
5.012D+02	5.248D-02 .	.	.	*	.	.
6.310D+02	5.248D-02 .	.	.	*	.	.
7.943D+02	5.248D-02 .	.	.	*	.	.
1.000D+03	5.248D-02 .	.	.	*	.	.
1.259D+03	5.248D-02 .	.	.	*	.	.
1.585D+03	5.248D-02 .	.	.	*	.	.
1.995D+03	5.248D-02 .	.	.	*	.	.
2.512D+03	5.248D-02 .	.	.	*	.	.
3.162D+03	5.248D-02 .	.	.	*	.	.
3.981D+03	5.248D-02 .	.	.	*	.	.

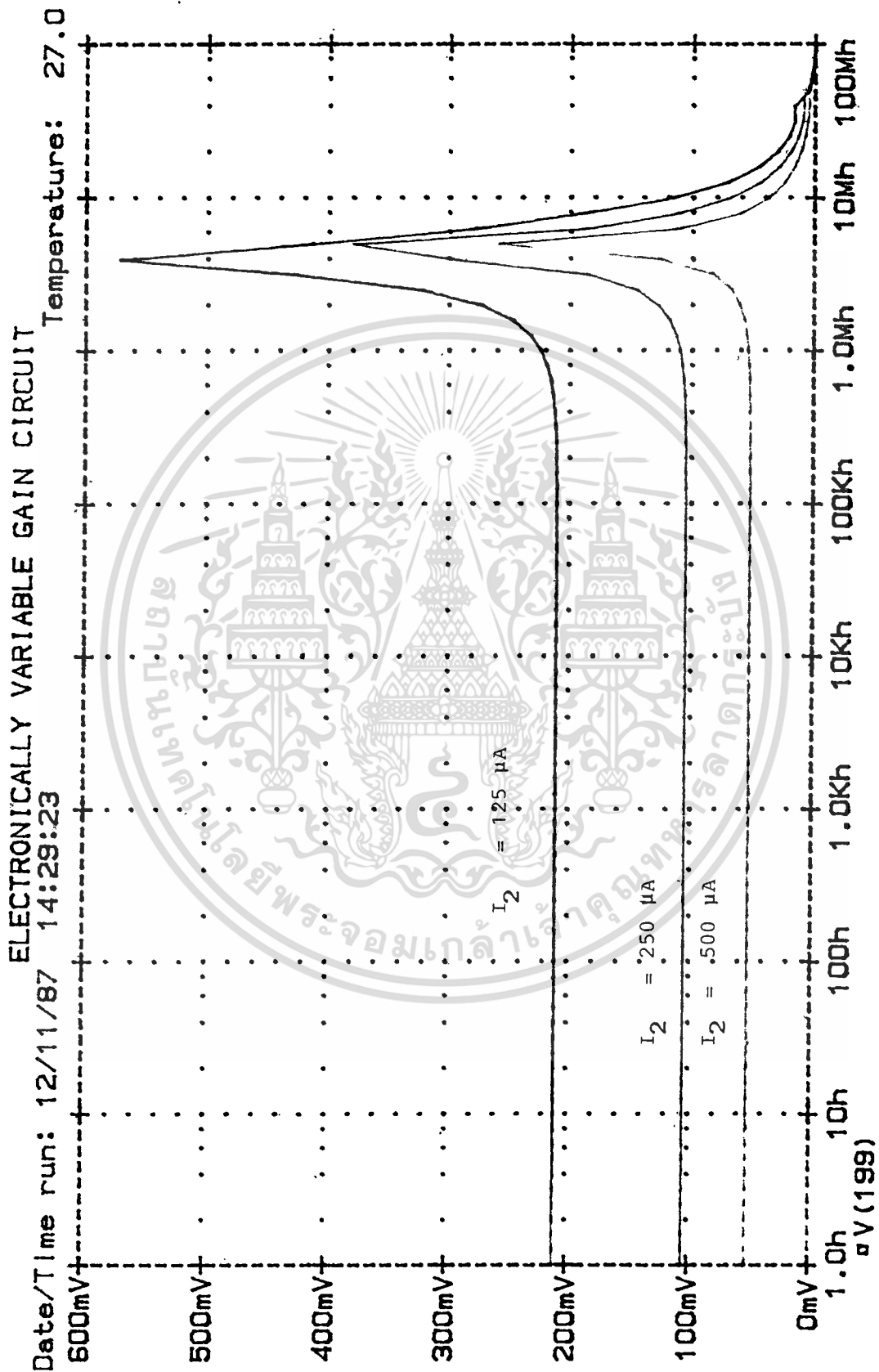
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.012D+03	5.248D-02	.	.	*	.	.
6.310D+03	5.248D-02	.	.	*	.	.
7.943D+03	5.248D-02	.	.	*	.	.
1.000D+04	5.248D-02	.	.	*	.	.
1.259D+04	5.248D-02	.	.	*	.	.
1.585D+04	5.248D-02	.	.	*	.	.
1.995D+04	5.248D-02	.	.	*	.	.
2.512D+04	5.248D-02	.	.	*	.	.
3.162D+04	5.248D-02	.	.	*	.	.
3.981D+04	5.248D-02	.	.	*	.	.
5.012D+04	5.248D-02	.	.	*	.	.
6.310D+04	5.249D-02	.	.	*	.	.
7.943D+04	5.249D-02	.	.	*	.	.
1.000D+05	5.250D-02	.	.	*	.	.
1.259D+05	5.251D-02	.	.	*	.	.
1.585D+05	5.253D-02	.	.	*	.	.
1.995D+05	5.256D-02	.	.	*	.	.
2.512D+05	5.261D-02	.	.	*	.	.
3.162D+05	5.268D-02	.	.	*	.	.
3.981D+05	5.280D-02	.	.	*	.	.
5.012D+05	5.299D-02	.	.	*	.	.
6.310D+05	5.329D-02	.	.	*	.	.
7.943D+05	5.377D-02	.	.	*	.	.
1.000D+06	5.454D-02	.	.	*	.	.
1.259D+06	5.581D-02	.	.	*	.	.
1.585D+06	5.792D-02	.	.	*	.	.
1.995D+06	6.158D-02	.	.	*	.	.
2.512D+06	6.839D-02	.	.	*	.	.
3.162D+06	8.315D-02	.	.	*	.	.
3.981D+06	1.266D-01	.	.	*	.	.
5.012D+06	2.596D-01	.	.	.	*	.
6.310D+06	1.122D-01	.	.	.	*	.
7.943D+06	6.090D-02	.	.	*	.	.
1.000D+07	3.869D-02	.	.	*	.	.
1.259D+07	2.554D-02	.	.	*	.	.
1.585D+07	1.722D-02	.	.	*	.	.
1.995D+07	1.189D-02	.	.	*	.	.
2.512D+07	8.481D-03	.	.	*	.	.
3.162D+07	6.404D-03	.	*	.	.	.
3.981D+07	5.383D-03	.	*	.	.	.
5.012D+07	5.494D-03	.	*	.	.	.
6.310D+07	3.939D-03	.	*	.	.	.
7.943D+07	8.980D-04	*	.	.	.	.
1.000D+08	3.089D-04	*	.	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า

รูปที่ 6-7 (ก) เป็นการพล็อตผลตอบสนองทาง แอมพลิจูดของวงจรรูปที่ 6.2 ทุกครั้งที่มีการนำไปใช้

เมื่อรับ $I_2 = 500 \mu A$



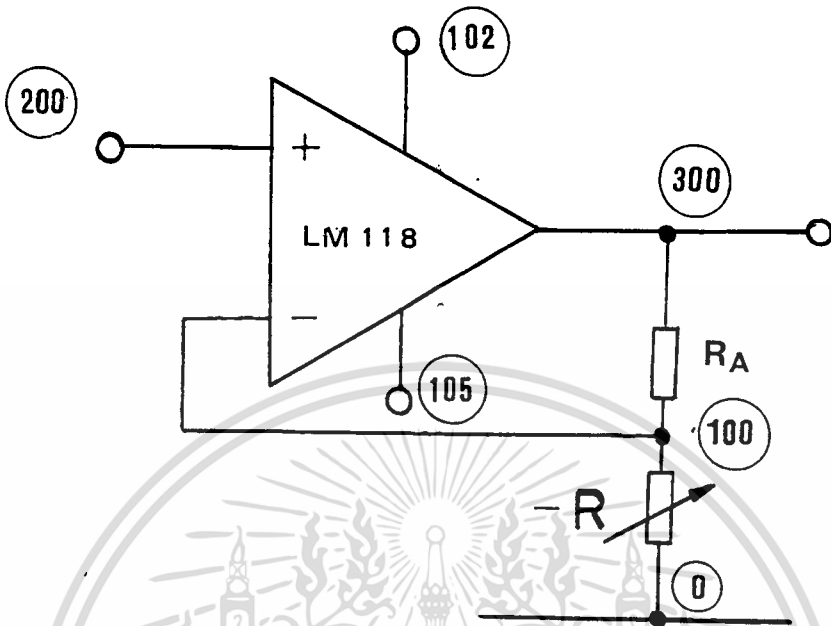
รูปที่ 6.8 เป็นผลรวมของรูปที่ 6.7 ก, ข, ค เพื่อแสดงผลตอบสนองทาง เอช

โดยปรับ $I_2 = 125 \mu A, 250 \mu A, 500 \mu A$

6.4 สรุป

วงจรของสัญญาณแบบกลับเฟส (Inverting Amp) เมื่อป้อนสัญญาณเข้าเป็นบวกก็จะมีการขยายออกที่เอาต์พุตเป็นลบ แต่ถ้าเราใส่ค่าความต้านทานแบบลบคือวงจรแบบที่ 3 รูป 3.5 เข้าที่อินพุตของออปแอมป์นี้ วงจรขยายสัญญาณแบบกลับเฟสก็จะกลายมาเป็นวงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amp) ซึ่งวงจรที่วัชคสอปรดงแสดงให้เห็นตามรูปที่ 6.2 และปรแกรมที่ใช้ดงแสดงนรูปที่ 6.3 ซึ่งนปรแกรมแสดงไว้เพียงค่าเดี๋ยว คือเมื่อปรรับ $I_2 = 125 \text{ uA}$ ฤษผลการเลียงแบบด้แสดงไว้หังสามค่าคือ เมื่อปรรับ $I_2 = 125 \text{ uA}$, 250 uA , 500 uA ตามลำดับ และรวมผลหังสามเลียงนรูปที่ 6.5 และผลคอบสนองทางเอซี ฤษวัชปรแกรมดงรูปที่ 6.2 และผลที่ด้เมื่อปรรับค่ากระแส $I_2 = 125 \text{ uA}$, 250 uA , และ 500 uA ดงรูปที่ 6.7(ก) , 6.7(ข) , 6.7(ค) ตามลำดับ และรวมหังสามรูปนี้ ดงรูปที่ 6.8 ซึ่งผลที่ด้ประมาณ 1 MHz

6.5 การประยุกต์วงจรในบทที่ 4 กับวงจรขยายสัญญาณแบบไม่กลับเฟส



รูปที่ 6.9 การต่อความต้านทานลบกับวงจรขยายสัญญาณแบบไม่กลับเฟส

จากรูปที่ 6.9 จะได้

$$I = \frac{V_{in}}{-R} \quad \dots\dots\dots(6.1)$$

$$V_0 = I[(-R) + R_A] \quad \dots\dots\dots(6.2)$$

$$V_0 = \frac{-V_{in}}{R} (-R + R_A) \quad \dots\dots\dots(6.3)$$

$$V_0 = V_{in} - \frac{V_{in} R_A}{R} \quad \dots\dots\dots(6.4)$$

6.6 การเลียนแบบการทำงานของวงจร ตามรูปที่ 6.10

งานการเลียนแบบการทำงานตามรูปที่ 6.11 กระทำโดยอาศัยโปรแกรมสำเร็จรูป PSpice[13] โดยรูปที่ 6.10 ได้แสดงถึงข้อดีต่าง ๆ กำหนดไว้อย่างชัดเจน



A>OP-NVGA1.CIR

OP-NVGA

*

.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001

.WIDTH OUT = 80

.TEMP 27

.DC VIN -5 5 0.5

*.AC DEC 10 1 100MEG

.LIB C:OPNOM.LIB

VIN 200 0 AC 0.1 SIN(0 0.1 100MEG)

VCC 101 0 DC 15.0

VEE 102 0 DC -15.0

X1 200 100 0 101 102 199 LM118

I1 1 102 DC 500UA

I2 101 2 DC 250UA

IRL1 101 100 DC 500UA

IRL2 101 12 DC 500UA

IB1 101 3 DC 500UA

IB2 14 102 DC 500UA

ID1 101 10 DC 10UA

ID2 101 13 DC 10UA

IZ 9 8 DC 1.8A

Q1 101 100 1 QNL

Q2 2 4 1 QNL

Q3 3 2 4 QNL

Q4 101 3 8 QNL

Q5 4 9 5 QNL

Q6 5 17 6 QNL

Q7 16 9 17 QNL

Q8 17 17 18 QNL

Q9 12 10 14 QNL

Q10 100 10 16 QNL

Q11 12 13 16 QNL

Q12 100 13 14 QNL

Q13 10 10 15 QNL

Q14 13 13 15 QNL

Q15 15 15 19 QNL

Q16 19 19 20 QNL

Q17 20 20 102 QNL

RZ 9 8 10

RE1 6 102 1K

RE2 18 102 1K

RX 4 0 10K

RL2 12 0 10K

ที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RA 199 100 10K

.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)

.PLOT DC V(199)

.PROBE V(199)

.END

รูปที่ 6.11 โปรแกรมเลียนแบบการทำงานตามรูปที่ 6.10



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A>TYPE OP-NVGA1.0UT

*** DC TRANSFER CURVES

TEMPERATURE = 27.000 DEG C

VIN	V(199)					
		-4.000D+00	-2.000D+00	.000D+00	2.000D+00	4.000D+00
-5.000D+00	-3.585D+00	*	.	.	.	.
-4.500D+00	-2.527D+00	.	*	.	.	.
-4.000D+00	-2.085D+00	.	*	.	.	.
-3.500D+00	-1.800D+00	.	*	.	.	.
-3.000D+00	-1.534D+00	.	*	.	.	.
-2.500D+00	-1.270D+00	.	*	.	.	.
-2.000D+00	-1.007D+00	.	*	.	.	.
-1.500D+00	-7.460D-01	.	*	.	.	.
-1.000D+00	-4.857D-01	.	*	.	.	.
-5.000D-01	-2.264D-01	.	*	.	.	.
-1.110D-15	3.185D-02	.	*	.	.	.
5.000D-01	2.891D-01	.	*	.	.	.
1.000D+00	5.453D-01	.	*	.	.	.
1.500D+00	8.005D-01	.	*	.	.	.
2.000D+00	1.055D+00	.	*	.	.	.
2.500D+00	1.308D+00	.	*	.	.	.
3.000D+00	1.560D+00	.	*	.	.	.
3.500D+00	1.812D+00	.	*	.	.	.
4.000D+00	2.062D+00	.	*	.	.	.
4.500D+00	2.311D+00	.	*	.	.	.
5.000D+00	2.860D+00	.	*	.	.	.

รูปที่ 6.12 (ก) เป็นการพล็อตผลตอบสนองทาง คีชี ของวงจรร

รูปที่ 6.10 โดเฟร็บ $I_{D1} = 10 \mu A$, $I_{D2} = 10 \mu A$

A>TYPE OP-NVGA2.OUT

*** DC TRANSFER CURVES

TEMPERATURE = 27.000 DEG C

VIN	V(199)					
		-5.000D-01	.000D+00	5.000D-01	1.000D+00	1.500D+00
-5.000D+00	-4.556D-01	.*	.	.	.	.
-4.500D+00	-3.986D-01	. *	.	.	.	.
-4.000D+00	-3.427D-01	. *	.	.	.	.
-3.500D+00	-2.876D-01	. *	.	.	.	.
-3.000D+00	-2.335D-01	. *	.	.	.	.
-2.500D+00	-1.802D-01	. *	.	.	.	.
-2.000D+00	-1.277D-01	. *	.	.	.	.
-1.500D+00	-7.611D-02	. *	.	.	.	.
-1.000D+00	-2.529D-02	. *	.	.	.	.
-5.000D-01	2.473D-02	. *	.	.	.	.
-1.110D-15	7.399D-02	. *	.	.	.	.
5.000D-01	1.225D-01	. *	.	.	.	.
1.000D+00	1.702D-01	. *	.	.	.	.
1.500D+00	2.173D-01	. *	.	.	.	.
2.000D+00	2.636D-01	. *	.	.	.	.
2.500D+00	3.092D-01	. *	.	.	.	.
3.000D+00	3.541D-01	. *	.	.	.	.
3.500D+00	3.984D-01	. *	.	.	.	.
4.000D+00	4.420D-01	. *	.	.	.	.
4.500D+00	4.850D-01	. *	.	.	.	.
5.000D+00	1.052D+00	. *	.	.	.*	.

รูปที่ 6.12 (ข) เป็นการพล็อตผลตอบสนองทาง คช ของวงจรรูปที่ 6.10
โดยรับ I_{D1} ที่ 100 μA , $I_{D2} = 10 \mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

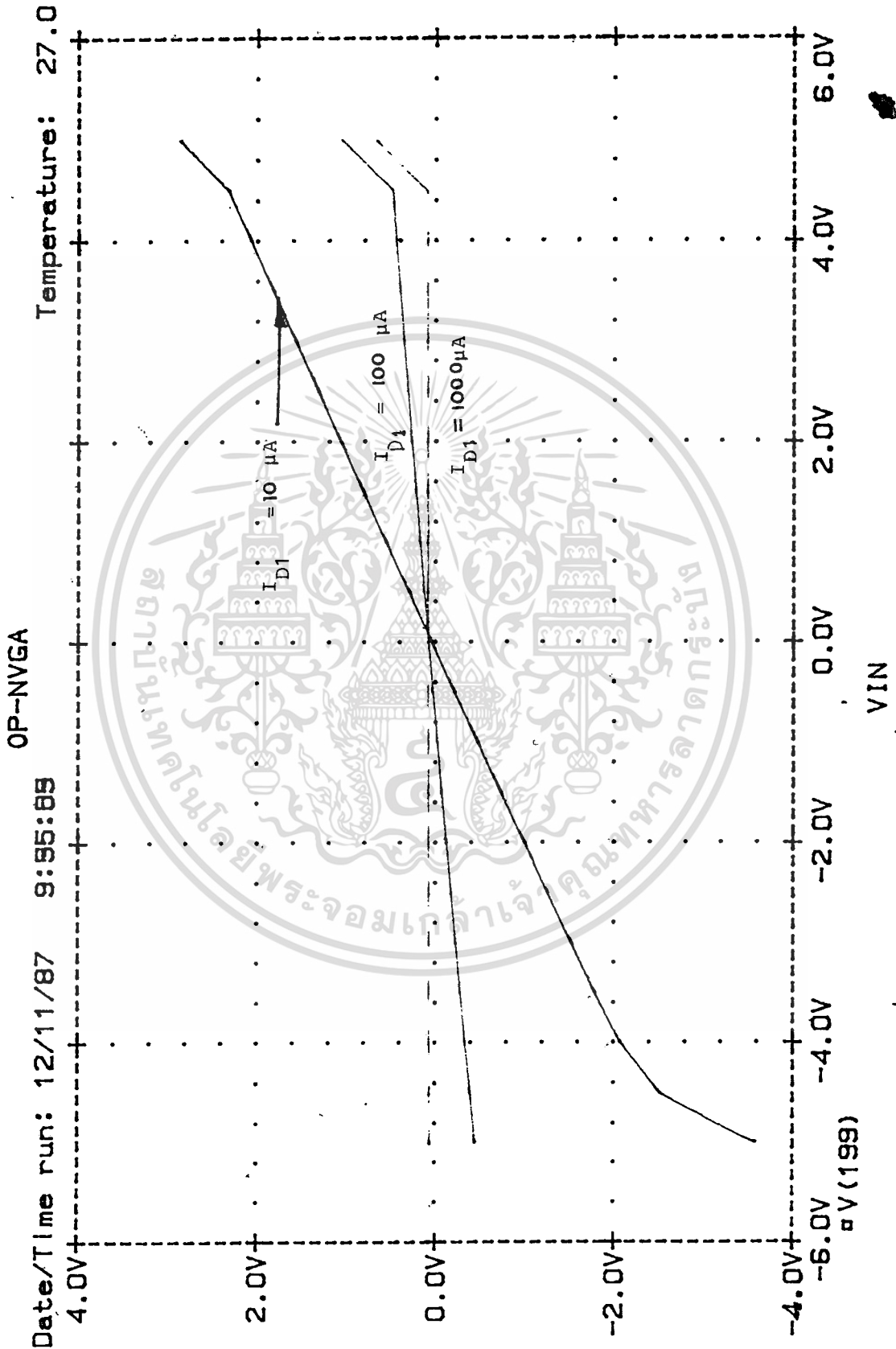
A>TYPE OP-NVGA3.OUT

**** DC TRANSFER CURVES

TEMPERATURE = 27.000 DEG C

VIN	V(199)	.0000D+00	2.0000D-01	4.0000D-01	6.0000D-01	8.0000D-01
-5.0000D+00	6.012D-02	*	.	.	.	.
-4.5000D+00	6.294D-02	*	.	.	.	.
-4.0000D+00	6.564D-02	*	.	.	.	.
-3.5000D+00	6.822D-02	*	.	.	.	.
-3.0000D+00	7.068D-02	*	.	.	.	.
-2.5000D+00	7.303D-02	*	.	.	.	.
-2.0000D+00	7.527D-02	*	.	.	.	.
-1.5000D+00	7.740D-02	*	.	.	.	.
-1.0000D+00	7.943D-02	*	.	.	.	.
-5.0000D-01	8.135D-02	*	.	.	.	.
-1.110D-15	8.318D-02	*	.	.	.	.
5.0000D-01	8.492D-02	*	.	.	.	.
1.0000D+00	8.656D-02	*	.	.	.	.
1.5000D+00	8.812D-02	*	.	.	.	.
2.0000D+00	8.959D-02	*	.	.	.	.
2.5000D+00	9.099D-02	*	.	.	.	.
3.0000D+00	9.230D-02	*	.	.	.	.
3.5000D+00	9.354D-02	*	.	.	.	.
4.0000D+00	9.472D-02	*	.	.	.	.
4.5000D+00	9.584D-02	*	.	.	.	.
5.0000D+00	6.658D-01	.	.	.	*	.

รูปที่ 6.12 (ก) เป็นการพลอตผลตอบสนองทาง คช ของวงจรรูปที่ 6.10
โดยปรับ I_{D1} ที่ 1000 μA , $I_{D2} = 10 \mu A$



รูปที่ 6.13 เป็นผลรวมของรูปที่ 6.12 ก, ข, ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A>TYPE OP-VGA11.CIR

OP-NVGA

*

.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001

.WIDTH OUT = 80

.TEMP 27

*.DC VIN -5 5 0.5

.AC DEC 10 1 100MEG

.LIB C:OPNOM.LIB

VIN 200 0 AC 0.1 SIN(0 0.1 100MEG)

VCC 101 0 DC 15.0

VEE 102 0 DC -15.0

X1 200 100 0 101 102 199 LM118

I1 1 102 DC 500UA

I2 101 2 DC 250UA

IRL1 101 100 DC 500UA

IRL2 101 12 DC 500UA

IB1 101 3 DC 500UA

IB2 14 102 DC 500UA

ID1 101 10 DC 10UA

ID2 101 13 DC 10UA

IZ 9 8 DC 1.8A

Q1 101 100 1 QNL

Q2 2 4 1 QNL

Q3 3 2 4 QNL

Q4 101 3 8 QNL

Q5 4 9 5 QNL

Q6 5 17 6 QNL

Q7 16 9 17 QNL

Q8 17 17 18 QNL

Q9 12 10 14 QNL

Q10 100 10 16 QNL

Q11 12 13 16 QNL

Q12 100 13 14 QNL

Q13 10 10 15 QNL

Q14 13 13 15 QNL

Q15 15 15 19 QNL

Q16 19 19 20 QNL

Q17 20 20 102 QNL

RZ 9 8 10

RE1 6 102 1K

RE2 18 102 1K

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
หากมีผู้ใดนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาต หรือมีการดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RL2 12 0 10K

```
RA 199 100 10K
.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)
*.PLOT DC V(199)
.PLOT AC V(199)
.PROBE
.END
```

รูปที่ 6.14 โปรแกรมเลียนแบบการทำงานของรูปที่ 6.10 เพื่อดูผลตอบสนองทาง เอช



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A>OP-VGA11.OUT

**** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ	V(199)	1.000D-03	1.000D-02	1.000D-01	1.000D+00	1.000D+01
1.000D+00	5.155D-02 .	.	*	.	.	.
1.259D+00	5.155D-02 .	.	*	.	.	.
1.585D+00	5.155D-02 .	.	*	.	.	.
1.995D+00	5.155D-02 .	.	*	.	.	.
2.512D+00	5.155D-02 .	.	*	.	.	.
3.162D+00	5.155D-02 .	.	*	.	.	.
3.981D+00	5.155D-02 .	.	*	.	.	.
5.012D+00	5.155D-02 .	.	*	.	.	.
6.310D+00	5.155D-02 .	.	*	.	.	.
7.943D+00	5.155D-02 .	.	*	.	.	.
1.000D+01	5.155D-02 .	.	*	.	.	.
1.259D+01	5.155D-02 .	.	*	.	.	.
1.585D+01	5.155D-02 .	.	*	.	.	.
1.995D+01	5.155D-02 .	.	*	.	.	.
2.512D+01	5.155D-02 .	.	*	.	.	.
3.162D+01	5.155D-02 .	.	*	.	.	.
3.981D+01	5.155D-02 .	.	*	.	.	.
5.012D+01	5.155D-02 .	.	*	.	.	.
6.310D+01	5.155D-02 .	.	*	.	.	.
7.943D+01	5.155D-02 .	.	*	.	.	.
1.000D+02	5.155D-02 .	.	*	.	.	.
1.259D+02	5.155D-02 .	.	*	.	.	.
1.585D+02	5.155D-02 .	.	*	.	.	.
1.995D+02	5.155D-02 .	.	*	.	.	.
2.512D+02	5.155D-02 .	.	*	.	.	.
3.162D+02	5.155D-02 .	.	*	.	.	.
3.981D+02	5.155D-02 .	.	*	.	.	.
5.012D+02	5.155D-02 .	.	*	.	.	.
6.310D+02	5.155D-02 .	.	*	.	.	.
7.943D+02	5.155D-02 .	.	*	.	.	.
1.000D+03	5.155D-02 .	.	*	.	.	.
1.259D+03	5.155D-02 .	.	*	.	.	.
1.585D+03	5.155D-02 .	.	*	.	.	.
1.995D+03	5.155D-02 .	.	*	.	.	.
2.512D+03	5.155D-02 .	.	*	.	.	.
3.162D+03	5.155D-02 .	.	*	.	.	.
3.981D+03	5.155D-02 .	.	*	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.012D+03	5.155D-02	.	*	.	.	.
6.310D+03	5.155D-02	.	*	.	.	.
7.943D+03	5.155D-02	.	*	.	.	.
1.000D+04	5.155D-02	.	*	.	.	.
1.259D+04	5.155D-02	.	*	.	.	.
1.585D+04	5.155D-02	.	*	.	.	.
1.995D+04	5.155D-02	.	*	.	.	.
2.512D+04	5.156D-02	.	*	.	.	.
3.162D+04	5.156D-02	.	*	.	.	.
3.981D+04	5.157D-02	.	*	.	.	.
5.012D+04	5.158D-02	.	*	.	.	.
6.310D+04	5.160D-02	.	*	.	.	.
7.943D+04	5.164D-02	.	*	.	.	.
1.000D+05	5.169D-02	.	*	.	.	.
1.259D+05	5.178D-02	.	*	.	.	.
1.585D+05	5.191D-02	.	*	.	.	.
1.995D+05	5.212D-02	.	*	.	.	.
2.512D+05	5.246D-02	.	*	.	.	.
3.162D+05	5.299D-02	.	*	.	.	.
3.981D+05	5.383D-02	.	*	.	.	.
5.012D+05	5.515D-02	.	*	.	.	.
6.310D+05	5.721D-02	.	*	.	.	.
7.943D+05	6.041D-02	.	*	.	.	.
1.000D+06	6.537D-02	.	*	.	.	.
1.259D+06	7.300D-02	.	*	.	.	.
1.585D+06	8.475D-02	.	*	.	.	.
1.995D+06	1.031D-01	.	*	.	.	.
2.512D+06	1.327D-01	.	.	*	.	.
3.162D+06	1.855D-01	.	.	*	.	.
3.981D+06	2.989D-01	.	.	*	.	.
5.012D+06	6.645D-01	.	.	.	*	.
6.310D+06	7.728D-01	.	.	.	*	.
7.943D+06	3.188D-01	.	.	*	.	.
1.000D+07	1.847D-01	.	.	*	.	.
1.259D+07	1.216D-01	.	.	*	.	.
1.585D+07	8.344D-02	.	.	*	.	.
1.995D+07	5.748D-02	.	.	*	.	.
2.512D+07	3.917D-02	.	*	.	.	.
3.162D+07	2.630D-02	.	*	.	.	.
3.981D+07	1.738D-02	.	*	.	.	.
5.012D+07	1.134D-02	.	*	.	.	.
6.310D+07	7.318D-03	*	.	.	.	.
7.943D+07	4.688D-03	*	.	.	.	.
1.000D+08	2.988D-03	*	.	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

รูปที่ 6.15 (ก) แสดงผลตอบสนองทาง เอช ของวงจรรูปที่ 6.10 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยปรำ $I_{D1} = 10 \mu A$, $I_{D2} = 10 \mu A$

A>TYPE OP-VGA22.OUT

**** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ	V(199)	1.000D-03	1.000D-02	1.000D-01	1.000D+00	1.000D+01
1.000D+00	9.779D-03	*	.	.	.	.
1.259D+00	9.779D-03	*	.	.	.	.
1.585D+00	9.779D-03	*	.	.	.	.
1.995D+00	9.779D-03	*	.	.	.	.
2.512D+00	9.779D-03	*	.	.	.	.
3.162D+00	9.779D-03	*	.	.	.	.
3.981D+00	9.779D-03	*	.	.	.	.
5.012D+00	9.779D-03	*	.	.	.	.
6.310D+00	9.779D-03	*	.	.	.	.
7.943D+00	9.779D-03	*	.	.	.	.
1.000D+01	9.779D-03	*	.	.	.	.
1.259D+01	9.779D-03	*	.	.	.	.
1.585D+01	9.779D-03	*	.	.	.	.
1.995D+01	9.779D-03	*	.	.	.	.
2.512D+01	9.779D-03	*	.	.	.	.
3.162D+01	9.779D-03	*	.	.	.	.
3.981D+01	9.779D-03	*	.	.	.	.
5.012D+01	9.779D-03	*	.	.	.	.
6.310D+01	9.779D-03	*	.	.	.	.
7.943D+01	9.779D-03	*	.	.	.	.
1.000D+02	9.779D-03	*	.	.	.	.
1.259D+02	9.779D-03	*	.	.	.	.
1.585D+02	9.779D-03	*	.	.	.	.
1.995D+02	9.779D-03	*	.	.	.	.
2.512D+02	9.779D-03	*	.	.	.	.
3.162D+02	9.779D-03	*	.	.	.	.
3.981D+02	9.779D-03	*	.	.	.	.
5.012D+02	9.779D-03	*	.	.	.	.
6.310D+02	9.779D-03	*	.	.	.	.
7.943D+02	9.779D-03	*	.	.	.	.
1.000D+03	9.779D-03	*	.	.	.	.
1.259D+03	9.779D-03	*	.	.	.	.
1.585D+03	9.779D-03	*	.	.	.	.
1.995D+03	9.779D-03	*	.	.	.	.
2.512D+03	9.779D-03	*	.	.	.	.
3.162D+03	9.779D-03	*	.	.	.	.
3.981D+03	9.780D-03	*	.	.	.	.

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.012D+03	9.780D-03	*	.	.	.
6.310D+03	9.781D-03	*	.	.	.
7.943D+03	9.783D-03	*	.	.	.
1.000D+04	9.785D-03	*	.	.	.
1.259D+04	9.788D-03	*	.	.	.
1.585D+04	9.794D-03	*	.	.	.
1.995D+04	9.803D-03	*	.	.	.
2.512D+04	9.817D-03	*	.	.	.
3.162D+04	9.840D-03	*	.	.	.
3.981D+04	9.875D-03	*	.	.	.
5.012D+04	9.931D-03	*	.	.	.
6.310D+04	1.002D-02	*	.	.	.
7.943D+04	1.016D-02	*	.	.	.
1.000D+05	1.037D-02	*	.	.	.
1.259D+05	1.071D-02	*	.	.	.
1.585D+05	1.121D-02	*	.	.	.
1.995D+05	1.197D-02	*	.	.	.
2.512D+05	1.309D-02	*	.	.	.
3.162D+05	1.470D-02	*	.	.	.
3.981D+05	1.694D-02	*	.	.	.
5.012D+05	2.000D-02	*	.	.	.
6.310D+05	2.412D-02	*	.	.	.
7.943D+05	2.958D-02	*	.	.	.
1.000D+06	3.680D-02	*	.	.	.
1.259D+06	4.638D-02	*	.	.	.
1.585D+06	5.929D-02	*	.	.	.
1.995D+06	7.723D-02	*	.	.	.
2.512D+06	1.035D-01	*	.	.	.
3.162D+06	1.454D-01	.	*	.	.
3.981D+06	2.218D-01	.	*	.	.
5.012D+06	3.774D-01	.	.	*	.
6.310D+06	4.664D-01	.	.	*	.
7.943D+06	2.846D-01	.	.	*	.
1.000D+07	1.766D-01	.	.	*	.
1.259D+07	1.189D-01	.	.	*	.
1.585D+07	8.250D-02	.	.	*	.
1.995D+07	5.717D-02	.	.	*	.
2.512D+07	3.909D-02	.	*	.	.
3.162D+07	2.627D-02	.	*	.	.
3.981D+07	1.738D-02	.	*	.	.
5.012D+07	1.134D-02	.	*	.	.
6.310D+07	7.318D-03	*	.	.	.
7.943D+07	4.688D-03	*	.	.	.
1.000D+08	2.988D-03	*	.	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า -
 รูปที่ 6.15 (ข) แสดงผลตอบสนองทาง เอช ของวงจรรูปที่ 6.10
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

โดยปรับ $I_{D1} = 100 \mu A$, $I_{D2} = 10 \mu A$

A>TYPE OP-VGA33.OUT

***** AC ANALYSIS TEMPERATURE = 27.000 DEG C

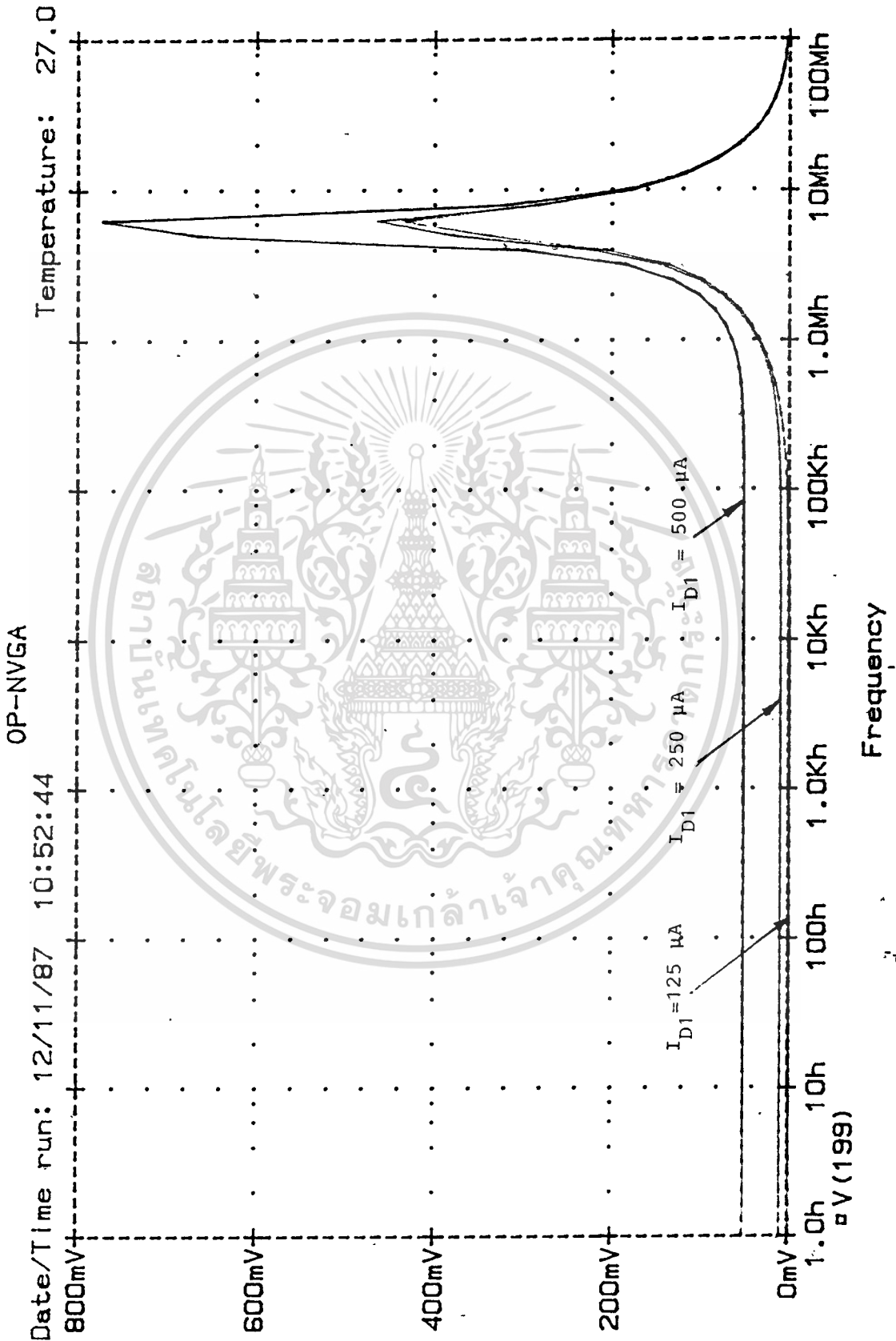
FREQ	V(199)	1.000D-04	1.000D-03	1.000D-02	1.000D-01	1.000D+00
1.000D+00	3.572D-04	*	.	.	.	.
1.259D+00	3.572D-04	*	.	.	.	.
1.585D+00	3.572D-04	*	.	.	.	.
1.995D+00	3.572D-04	*	.	.	.	.
2.512D+00	3.572D-04	*	.	.	.	.
3.162D+00	3.572D-04	*	.	.	.	.
3.981D+00	3.572D-04	*	.	.	.	.
5.012D+00	3.572D-04	*	.	.	.	.
6.310D+00	3.572D-04	*	.	.	.	.
7.943D+00	3.572D-04	*	.	.	.	.
1.000D+01	3.572D-04	*	.	.	.	.
1.259D+01	3.572D-04	*	.	.	.	.
1.585D+01	3.572D-04	*	.	.	.	.
1.995D+01	3.572D-04	*	.	.	.	.
2.512D+01	3.572D-04	*	.	.	.	.
3.162D+01	3.572D-04	*	.	.	.	.
3.981D+01	3.572D-04	*	.	.	.	.
5.012D+01	3.572D-04	*	.	.	.	.
6.310D+01	3.572D-04	*	.	.	.	.
7.943D+01	3.572D-04	*	.	.	.	.
1.000D+02	3.572D-04	*	.	.	.	.
1.259D+02	3.572D-04	*	.	.	.	.
1.585D+02	3.572D-04	*	.	.	.	.
1.995D+02	3.572D-04	*	.	.	.	.
2.512D+02	3.573D-04	*	.	.	.	.
3.162D+02	3.573D-04	*	.	.	.	.
3.981D+02	3.574D-04	*	.	.	.	.
5.012D+02	3.576D-04	*	.	.	.	.
6.310D+02	3.578D-04	*	.	.	.	.
7.943D+02	3.582D-04	*	.	.	.	.
1.000D+03	3.587D-04	*	.	.	.	.
1.259D+03	3.596D-04	*	.	.	.	.
1.585D+03	3.611D-04	*	.	.	.	.
1.995D+03	3.634D-04	*	.	.	.	.
2.512D+03	3.669D-04	*	.	.	.	.
3.162D+03	3.725D-04	*	.	.	.	.
3.981D+03	3.812D-04	*	.	.	.	.

เอกสารนี้เป็นเอกสารของงานวิจัยสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.012D+03	3.946D-04	*	.	.	.	.
6.310D+03	4.150D-04	*	.	.	.	.
7.943D+03	4.454D-04	*	.	.	.	.
1.000D+04	4.896D-04	*	.	.	.	.
1.259D+04	5.526D-04	*	.	.	.	.
1.585D+04	6.398D-04	*	.	.	.	.
1.995D+04	7.577D-04	*	.	.	.	.
2.512D+04	9.140D-04	*	.	.	.	.
3.162D+04	1.118D-03	.	*	.	.	.
3.981D+04	1.380D-03	.	*	.	.	.
5.012D+04	1.716D-03	.	*	.	.	.
6.310D+04	2.143D-03	.	*	.	.	.
7.943D+04	2.685D-03	.	*	.	.	.
1.000D+05	3.369D-03	.	*	.	.	.
1.259D+05	4.233D-03	.	*	.	.	.
1.585D+05	5.323D-03	.	*	.	.	.
1.995D+05	6.698D-03	.	*	.	.	.
2.512D+05	8.432D-03	.	*	.	.	.
3.162D+05	1.062D-02	.	*	.	.	.
3.981D+05	1.338D-02	.	*	.	.	.
5.012D+05	1.688D-02	.	*	.	.	.
6.310D+05	2.132D-02	.	*	.	.	.
7.943D+05	2.698D-02	.	*	.	.	.
1.000D+06	3.424D-02	.	*	.	.	.
1.259D+06	4.369D-02	.	*	.	.	.
1.585D+06	5.623D-02	.	*	.	.	.
1.995D+06	7.339D-02	.	*	.	.	.
2.512D+06	9.814D-02	.	*	.	.	.
3.162D+06	1.369D-01	.	.	*	.	.
3.981D+06	2.053D-01	.	.	*	.	.
5.012D+06	3.384D-01	.	.	.	*	.
6.310D+06	4.387D-01	.	.	.	*	.
7.943D+06	2.868D-01	.	.	.	*	.
1.000D+07	1.787D-01	.	.	.	*	.
1.259D+07	1.198D-01	.	.	.	*	.
1.585D+07	8.285D-02	.	.	.	*	.
1.995D+07	5.728D-02	.	.	.	*	.
2.512D+07	3.911D-02	.	.	.	*	.
3.162D+07	2.627D-02	.	.	.	*	.
3.981D+07	1.737D-02	.	.	.	*	.
5.012D+07	1.133D-02	.	.	.	*	.
6.310D+07	7.317D-03	.	.	*	.	.
7.943D+07	4.688D-03	.	.	*	.	.
1.000D+08	2.988D-03	.	.	*	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ที่ 6.15 (ค) แสดงผลตอบสนองทาง เอช ของวงจรรูปที่ 6.10 ทุกครั้งที่มีการนำไปใช้

โดยปรับ $I_{D1} = 1000 \mu A$, $I_{D2} = 10 \mu A$



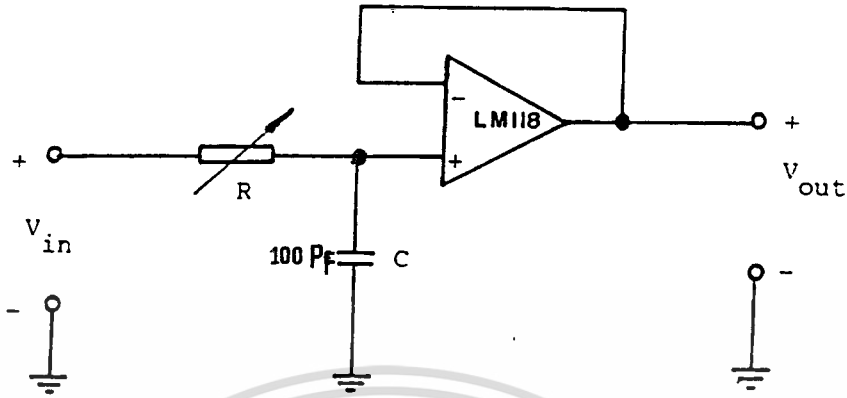
รูปที่ 6.16 แสดงผลรวมของรูปที่ 6.15 ก, ข, ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.7 สรุป

จากวงจรตามรูปที่ 6.9 คือวงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amp) ซึ่งมีสมการตามสมการที่ (6.4) ซึ่งถ้า ค่าความต้านทานแบบลบมีค่าเท่ากับ R_A คือ $10\text{ K}\Omega$ วงจรนี้ก็จะมียัตราขยายเป็นศูนย์ จากการทดสอบจะใช้ความต้านทานลบนี้ สามค่าคือเมื่อปรับ $I_{D1} = 10\text{ }\mu\text{A}, 100\text{ }\mu\text{A}, 1000\text{ }\mu\text{A}$ จะได้ค่าความต้านทานเป็น $-20\text{ K}\Omega, -11\text{ K}\Omega, -10.10\text{ K}\Omega$ ตามลำดับ และถ้า ป้อน V_{in} เป็น 4 V จะได้ V_o เป็น $2\text{ V}, 0.4\text{ V}, 0.04\text{ V}$ ตามลำดับ (โดยคำนวณตามสูตรที่ 6.4) และเมื่อใช้โปรแกรมเลียนแบบตามรูปที่ 6.11 ซึ่งโปรแกรมแสดงเพียงค่าเดียวคือเมื่อ $I_{D1} = 10\text{ }\mu\text{A}$ และผลการเลียนแบบได้แสดงไว้ สามค่าคือเมื่อปรับ $I_{D1} = 10\text{ }\mu\text{A}, 100\text{ }\mu\text{A}, 1000\text{ }\mu\text{A}$ และได้ผลดังแสดงในรูปที่ 6.10(ก), 6.10(ข), 6.10(ค) ตามลำดับ และผลทั้งสามรูปนี้ได้แสดงไว้ในรูปที่ 6.13 ซึ่งดูผลทั้งสามเส้นนี้กับค่าที่คำนวณไม่แตกต่างกันมากนัก จากผลการทดสอบดูผลตอบสนองทางเอซี ได้ใช้โปรแกรมตามรูปที่ 6.14 ซึ่งแสดงไว้ เพียงค่าเดียว คือ เมื่อปรับ $I_{D1} = 10\text{ }\mu\text{A}$ ซึ่งการทดสอบได้แสดงทั้งสามค่าคือ เมื่อ $I_{D1} = 10\text{ }\mu\text{A}, 100\text{ }\mu\text{A}, 1000\text{ }\mu\text{A}$ และผลที่ได้แสดงในรูป 6.15(ก), 6.15(ข), 6.15(ค) ตามลำดับ และได้รวมผลทั้งสามรูป ดังแสดงในรูปที่ 6.16 ซึ่งจะเห็นว่าทั้งสามเส้นนี้มีผลตอบสนองทางเอซี ประมาณ 1 MHz

6.8 การประยุกต์งานบทที่ 3 กับวงจรกรองความถี่ต่ำผ่าน



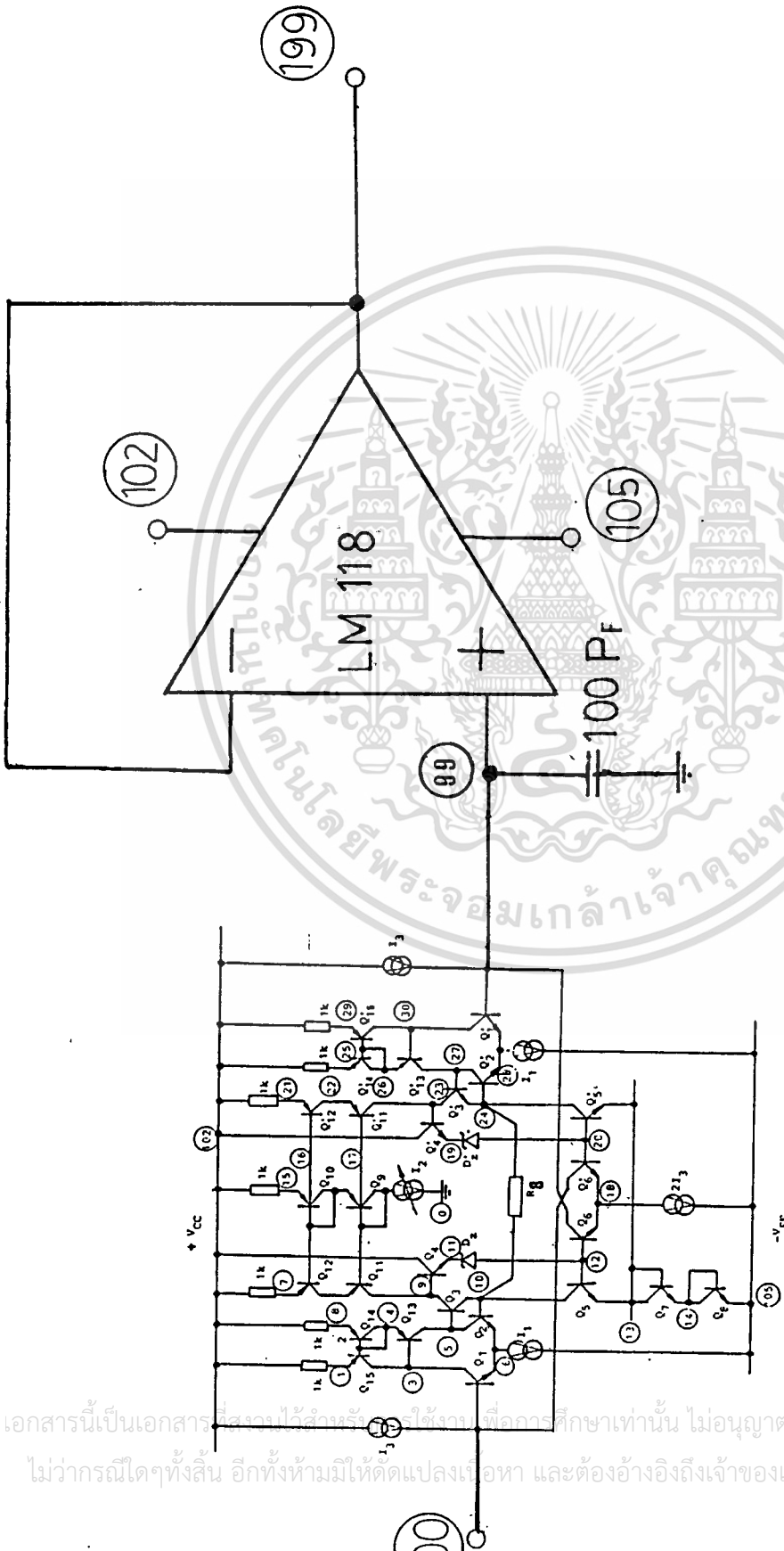
รูปที่ 6.17 วงจรกรองความถี่ต่ำผ่าน

จากรูปที่ 6.17 เป็นวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) ซึ่งมีความถี่ที่ขนาดสัญญาณลดลงไป ω_{3dB} เป็น $\omega_{3dB} = \frac{1}{RC}$ ตามสมการที่ (5.6) บทที่ 5 ซึ่งค่า R เราจะใช้วงจรในบทที่ 3 โดยเลือกแบบค่า R สามค่าคือ 5 K Ω , 10 K Ω , 20 K Ω โดยจะใช้วิธีปรับกระแส I_2 เป็น 125 μ A, 250 μ A, 500 μ A ตามลำดับ

6.9 การเลียนแบบการทำงานของวงจรตามรูปที่ 6.18

วงจรรูป 6.17 ได้ทำการเลียนแบบโดยใช้โปรแกรม PSpice [13] โดยได้แสดงข้อต่อ (Node) ต่าง ๆ ดังรูป 6.18 โดยจะใช้โปรแกรมตามรูปที่ 6.19 โดยจะทำการปรับค่า R สามค่าคือ 5 K Ω , 10 K Ω , 20 K Ω โดยวิธีปรับกระแส I_2 เป็น 125 μ A, 250 μ A, 500 μ A ตามลำดับ ส่วน capacitor ที่ใช้เลือกค่า 100 PF ซึ่งผลตอบแทนทาง เอชี่ ได้แสดงจากรูปที่ 6.20, 6.21, 6.22, 6.23 โดยรูปที่ 6.20 เป็นผลตอบแทนทาง เอชี่ เมื่อปรับ I_2 เท่ากับ 125 μ A และรูปที่ 6.21, 6.22 เมื่อปรับ $I_2 = 250 \mu$ A, 500 μ A ตามลำดับ และรูปสุดท้ายคือรูปที่ 6.23 เป็นผลรวมของรูป 6.20, 6.21,

6.22



รูปที่ 6.18 แสดงขั้วต่อต่างๆ (Node) ที่ตัดแปลงมาจาก รูปที่ 6.17
ซึ่งค่าตามตามาน R ถูกแทนด้วย วงจรไบเพทที่ 3

A>TYPE OP-Q11.CIR

LOWPASS FILTER CIRCUIT

.OPT ACCT LIST NODE OPTS NOPAGE RELTOL = .001

.WIDTH OUT = 80

.TEMP 27

.LIB C:OPNOM.LIB

.AC DEC 10 1 100MEG

VIN 100 0 AC 0.1 SIN(0 0.1 100MEG)

VCC 102 0 DC 15

VEE 105 0 DC -15

X1 99 199 0 102 105 199 LM118

I11 6 105 DC 250UA

I2 17 0 DC 125UA

I31 102 100 DC 250UA

I32 18 105 DC 500UA

I33 102 99 DC 250UA

I12 28 105 DC 250UA

I21 12 11 DC 1.8A

I22 20 19 DC 1.8A

Q1 3 100 6 QNL

Q2 5 10 6 QNL

Q3 9 5 10 QNL

Q4 102 9 11 QNL

Q5 10 12 13 QNL

Q6 99 12 18 QNL

Q7 13 13 14 QNL

Q8 14 14 105 QNL

Q9 17 17 16 QPL

Q10 16 16 15 QPL

Q11 9 17 8 QPL

Q12 8 16 7 QPL

Q13 5 3 4 QPL

Q14 4 4 2 QPL

Q15 3 4 1 QPL

Q6D 100 20 18 QNL

Q5D 24 20 13 QNL

Q4D 102 23 19 QNL

Q3D 23 27 24 QNL

Q2D 27 24 28 QNL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Q1D 30 99 28 QNL
Q11D 23 17 22 QPL
Q12D 22 16 21 QPL
Q13D 27 30 26 QPL
Q14D 30 25 29 QPL
Q15D 26 26 25 QPL
RZ1 11 12 10
RZ2 19 20 10
R1 102 1 1K
R2 102 2 1K
R3 102 7 1K
R4 102 15 1K
R5 102 21 1K
R6 102 25 1K
R7 102 29 1K
R8 10 24 10K
C1 99 0 100PF
.MODEL QNL NPN(BF=100 RB=100 CCS=2PF TF=0.3NS TR=6NS CJC=2PF
+ CJE=3PF VA=50)
.MODEL QPL PNP(BF=100 RB=100 TF=1NS TR=20NS CJE=6PF CJC=4PF VA=50)
.PLOT AC V(199)
.PROBE
.END

รูปที่ 6.19 วงจรเลียนแบบการทำงาน ตามรูป 6.18

**** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ	V(199)	1.000D-06	1.000D-04	1.000D-02	1.000D+00	1.000D+02
1.000D+00	1.000D-01 .	.	.	*	.	.
1.259D+00	1.000D-01 .	.	.	*	.	.
1.585D+00	1.000D-01 .	.	.	*	.	.
1.995D+00	1.000D-01 .	.	.	*	.	.
2.512D+00	1.000D-01 .	.	.	*	.	.
3.162D+00	1.000D-01 .	.	.	*	.	.
3.981D+00	1.000D-01 .	.	.	*	.	.
5.012D+00	1.000D-01 .	.	.	*	.	.
6.310D+00	1.000D-01 .	.	.	*	.	.
7.943D+00	1.000D-01 .	.	.	*	.	.
1.000D+01	1.000D-01 .	.	.	*	.	.
1.259D+01	1.000D-01 .	.	.	*	.	.
1.585D+01	1.000D-01 .	.	.	*	.	.
1.995D+01	1.000D-01 .	.	.	*	.	.
2.512D+01	1.000D-01 .	.	.	*	.	.
3.162D+01	1.000D-01 .	.	.	*	.	.
3.981D+01	1.000D-01 .	.	.	*	.	.
5.012D+01	1.000D-01 .	.	.	*	.	.
6.310D+01	1.000D-01 .	.	.	*	.	.
7.943D+01	1.000D-01 .	.	.	*	.	.
1.000D+02	1.000D-01 .	.	.	*	.	.
1.259D+02	1.000D-01 .	.	.	*	.	.
1.585D+02	1.000D-01 .	.	.	*	.	.
1.995D+02	1.000D-01 .	.	.	*	.	.
2.512D+02	1.000D-01 .	.	.	*	.	.
3.162D+02	1.000D-01 .	.	.	*	.	.
3.981D+02	1.000D-01 .	.	.	*	.	.
5.012D+02	1.000D-01 .	.	.	*	.	.
6.310D+02	1.000D-01 .	.	.	*	.	.
7.943D+02	1.000D-01 .	.	.	*	.	.
1.000D+03	1.000D-01 .	.	.	*	.	.
1.259D+03	1.000D-01 .	.	.	*	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.585D+03	1.000D-01	.	.	*	.	.
1.995D+03	1.000D-01	.	.	*	.	.
2.512D+03	1.000D-01	.	.	*	.	.
3.162D+03	1.000D-01	.	.	*	.	.
3.981D+03	1.000D-01	.	.	*	.	.
5.012D+03	1.000D-01	.	.	*	.	.
6.310D+03	1.000D-01	.	.	*	.	.
7.943D+03	1.000D-01	.	.	*	.	.
1.000D+04	9.998D-02	.	.	*	.	.
1.259D+04	9.996D-02	.	.	*	.	.
1.585D+04	9.992D-02	.	.	*	.	.
1.995D+04	9.986D-02	.	.	*	.	.
2.512D+04	9.976D-02	.	.	*	.	.
3.162D+04	9.961D-02	.	.	*	.	.
3.981D+04	9.937D-02	.	.	*	.	.
5.012D+04	9.899D-02	.	.	*	.	.
6.310D+04	9.840D-02	.	.	*	.	.
7.943D+04	9.749D-02	.	.	*	.	.
1.000D+05	9.609D-02	.	.	*	.	.
1.259D+05	9.400D-02	.	.	*	.	.
1.585D+05	9.094D-02	.	.	*	.	.
1.995D+05	8.666D-02	.	.	*	.	.
2.512D+05	8.097D-02	.	.	*	.	.
3.162D+05	7.389D-02	.	.	*	.	.
3.981D+05	6.571D-02	.	.	*	.	.
5.012D+05	5.699D-02	.	.	*	.	.
6.310D+05	4.834D-02	.	.	*	.	.
7.943D+05	4.030D-02	.	.	*	.	.
1.000D+06	3.319D-02	.	.	*	.	.
1.259D+06	2.715D-02	.	.	*	.	.
1.585D+06	2.214D-02	.	.	*	.	.
1.995D+06	1.807D-02	.	.	*	.	.
2.512D+06	1.479D-02	.	.	*	.	.
3.162D+06	1.210D-02	.	.	*	.	.
3.981D+06	9.782D-03	.	.	*	.	.
5.012D+06	7.782D-03	.	.	*	.	.
6.310D+06	6.390D-03	.	.	*	.	.
7.943D+06	5.498D-03	.	.	*	.	.
1.000D+07	4.792D-03	.	.	*	.	.
1.259D+07	4.098D-03	.	.	*	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.585D+07	3.246D-03	.	.	*	.	.	.	.
1.995D+07	2.237D-03	.	.	*	.	.	.	.
2.512D+07	1.400D-03	.	.	*	.	.	.	.
3.162D+07	9.536D-04	.	.	*	.	.	.	.
3.981D+07	8.546D-04	.	.	*	.	.	.	.
5.012D+07	2.631D-04	.	.	*	.	.	.	.
6.310D+07	8.223D-05	.	*	.	.	.	.	.
7.943D+07	3.638D-05	*	.	.	.	.	.	.
1.000D+08	1.864D-05	*	.	.	.	.	.	.

รูป 6.20 เป็นการพลอตผลตอบสนองทาง เอช_i ของวงจรเมื่อรับ $I_2 = 125 \text{ uA}$



AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ	V(199)					
		1.000D-06	1.000D-04	1.000D-02	1.000D+00	1.000D+02
1.000D+00	1.000D-01	.	.	*	.	.
1.259D+00	1.000D-01	.	.	*	.	.
1.585D+00	1.000D-01	.	.	*	.	.
1.995D+00	1.000D-01	.	.	*	.	.
2.512D+00	1.000D-01	.	.	*	.	.
3.162D+00	1.000D-01	.	.	*	.	.
3.981D+00	1.000D-01	.	.	*	.	.
5.012D+00	1.000D-01	.	.	*	.	.
6.310D+00	1.000D-01	.	.	*	.	.
7.943D+00	1.000D-01	.	.	*	.	.
1.000D+01	1.000D-01	.	.	*	.	.
1.259D+01	1.000D-01	.	.	*	.	.
1.585D+01	1.000D-01	.	.	*	.	.
1.995D+01	1.000D-01	.	.	*	.	.
2.512D+01	1.000D-01	.	.	*	.	.
3.162D+01	1.000D-01	.	.	*	.	.
3.981D+01	1.000D-01	.	.	*	.	.
5.012D+01	1.000D-01	.	.	*	.	.
6.310D+01	1.000D-01	.	.	*	.	.
7.943D+01	1.000D-01	.	.	*	.	.
1.000D+02	1.000D-01	.	.	*	.	.
1.259D+02	1.000D-01	.	.	*	.	.
1.585D+02	1.000D-01	.	.	*	.	.
1.995D+02	1.000D-01	.	.	*	.	.
2.512D+02	1.000D-01	.	.	*	.	.
3.162D+02	1.000D-01	.	.	*	.	.
3.981D+02	1.000D-01	.	.	*	.	.
5.012D+02	1.000D-01	.	.	*	.	.
6.310D+02	1.000D-01	.	.	*	.	.
7.943D+02	1.000D-01	.	.	*	.	.
1.000D+03	1.000D-01	.	.	*	.	.
1.259D+03	1.000D-01	.	.	*	.	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.585D+03	1.000D-01	.	.	*	.
1.995D+03	1.000D-01	.	.	*	.
2.512D+03	9.999D-02	.	.	*	.
3.162D+03	9.999D-02	.	.	*	.
3.981D+03	9.998D-02	.	.	*	.
5.012D+03	9.996D-02	.	.	*	.
6.310D+03	9.994D-02	.	.	*	.
7.943D+03	9.990D-02	.	.	*	.
1.000D+04	9.983D-02	.	.	*	.
1.259D+04	9.973D-02	.	.	*	.
1.585D+04	9.957D-02	.	.	*	.
1.995D+04	9.932D-02	.	.	*	.
2.512D+04	9.893D-02	.	.	*	.
3.162D+04	9.832D-02	.	.	*	.
3.981D+04	9.737D-02	.	.	*	.
5.012D+04	9.592D-02	.	.	*	.
6.310D+04	9.376D-02	.	.	*	.
7.943D+04	9.061D-02	.	.	*	.
1.000D+05	8.620D-02	.	.	*	.
1.259D+05	8.038D-02	.	.	*	.
1.585D+05	7.316D-02	.	.	*	.
1.995D+05	6.488D-02	.	.	*	.
2.512D+05	5.608D-02	.	.	*	.
3.162D+05	4.740D-02	.	.	*	.
3.981D+05	3.934D-02	.	.	*	.
5.012D+05	3.221D-02	.	.	*	.
6.310D+05	2.613D-02	.	.	*	.
7.943D+05	2.107D-02	.	.	*	.
1.000D+06	1.694D-02	.	.	*	.
1.259D+06	1.360D-02	.	.	*	.
1.585D+06	1.094D-02	.	.	*	.
1.995D+06	8.823D-03	.	.	*	.
2.512D+06	7.146D-03	.	.	*	.
3.162D+06	5.811D-03	.	.	*	.
3.981D+06	4.737D-03	.	.	*	.
5.012D+06	3.906D-03	.	.	*	.
6.310D+06	3.358D-03	.	.	*	.
7.943D+06	3.001D-03	.	.	*	.
1.000D+07	2.721D-03	.	.	*	.
1.259D+07	2.445D-03	.	.	*	.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.585D+07	2.056D-03	.	.	*	.	.	.	.
1.995D+07	1.512D-03	.	.	*	.	.	.	.
2.512D+07	9.889D-04	.	.	*	.	.	.	.
3.162D+07	6.440D-04	.	.	*	.	.	.	.
3.981D+07	4.987D-04	.	.	*	.	.	.	.
5.012D+07	4.671D-04	.	.	*	.	.	.	.
6.310D+07	1.142D-04	.	*	.	.	.	.	.
7.943D+07	4.083D-05	*	.	.	.	.	.	.
1.000D+08	2.030D-05	*	.	.	.	.	.	.

รูปที่ 6.21 เป็นการพลอตผลตอบสนองทาง เอช_i ของวงจร
เมื่อปรับ $I_2 = 250 \text{ uA}$



***** AC ANALYSIS

TEMPERATURE = 27.000 DEG C

FREQ	V(199)	1.000D-05	1.000D-04	1.000D-03	1.000D-02	1.000D-01
1.000D+00	9.998D-02 .	.	.	.	.	*
1.259D+00	9.998D-02 .	.	.	.	.	*
1.585D+00	9.998D-02 .	.	.	.	.	*
1.995D+00	9.998D-02 .	.	.	.	.	*
2.512D+00	9.998D-02 .	.	.	.	.	*
3.162D+00	9.998D-02 .	.	.	.	.	*
3.981D+00	9.998D-02 .	.	.	.	.	*
5.012D+00	9.998D-02 .	.	.	.	.	*
6.310D+00	9.998D-02 .	.	.	.	.	*
7.943D+00	9.998D-02 .	.	.	.	.	*
1.000D+01	9.998D-02 .	.	.	.	.	*
1.259D+01	9.998D-02 .	.	.	.	.	*
1.585D+01	9.998D-02 .	.	.	.	.	*
1.995D+01	9.998D-02 .	.	.	.	.	*
2.512D+01	9.998D-02 .	.	.	.	.	*
3.162D+01	9.998D-02 .	.	.	.	.	*
3.981D+01	9.998D-02 .	.	.	.	.	*
5.012D+01	9.998D-02 .	.	.	.	.	*
6.310D+01	9.998D-02 .	.	.	.	.	*
7.943D+01	9.998D-02 .	.	.	.	.	*
1.000D+02	9.998D-02 .	.	.	.	.	*
1.259D+02	9.998D-02 .	.	.	.	.	*
1.585D+02	9.998D-02 .	.	.	.	.	*
1.995D+02	9.998D-02 .	.	.	.	.	*
2.512D+02	9.998D-02 .	.	.	.	.	*
3.162D+02	9.998D-02 .	.	.	.	.	*
3.981D+02	9.998D-02 .	.	.	.	.	*
5.012D+02	9.997D-02 .	.	.	.	.	*
6.310D+02	9.997D-02 .	.	.	.	.	*
7.943D+02	9.997D-02 .	.	.	.	.	*
1.000D+03	9.997D-02 .	.	.	.	.	*
1.259D+03	9.997D-02 .	.	.	.	.	*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.585D+03	9.996D-02	.	.	.	*
1.995D+03	9.995D-02	.	.	.	*
2.512D+03	9.994D-02	.	.	.	*
3.162D+03	9.991D-02	.	.	.	*
3.981D+03	9.987D-02	.	.	.	*
5.012D+03	9.981D-02	.	.	.	*
6.310D+03	9.972D-02	.	.	.	*
7.943D+03	9.956D-02	.	.	.	*
1.000D+04	9.933D-02	.	.	.	*
1.259D+04	9.895D-02	.	.	.	*
1.585D+04	9.837D-02	.	.	.	*
1.995D+04	9.746D-02	.	.	.	*
2.512D+04	9.607D-02	.	.	.	*
3.162D+04	9.399D-02	.	.	.	*
3.981D+04	9.095D-02	.	.	.	*
5.012D+04	8.668D-02	.	.	.	*
6.310D+04	8.100D-02	.	.	.	*
7.943D+04	7.392D-02	.	.	.	*
1.000D+05	6.572D-02	.	.	.	*
1.259D+05	5.694D-02	.	.	.	*
1.585D+05	4.821D-02	.	.	.	*
1.995D+05	4.006D-02	.	.	.	*
2.512D+05	3.281D-02	.	.	.	*
3.162D+05	2.661D-02	.	.	.	*
3.981D+05	2.143D-02	.	.	*	.
5.012D+05	1.719D-02	.	.	*	.
6.310D+05	1.375D-02	.	.	*	.
7.943D+05	1.099D-02	.	.	*	.
1.000D+06	8.790D-03	.	.	*	.
1.259D+06	7.040D-03	.	.	*	.
1.585D+06	5.655D-03	.	.	*	.
1.995D+06	4.565D-03	.	.	*	.
2.512D+06	3.710D-03	.	.	*	.
3.162D+06	3.042D-03	.	.	*	.
3.981D+06	2.526D-03	.	.	*	.
5.012D+06	2.154D-03	.	.	*	.
6.310D+06	1.929D-03	.	.	*	.
7.943D+06	1.789D-03	.	.	*	.
1.000D+07	1.683D-03	.	.	*	.
1.259D+07	1.569D-03	.	.	*	.

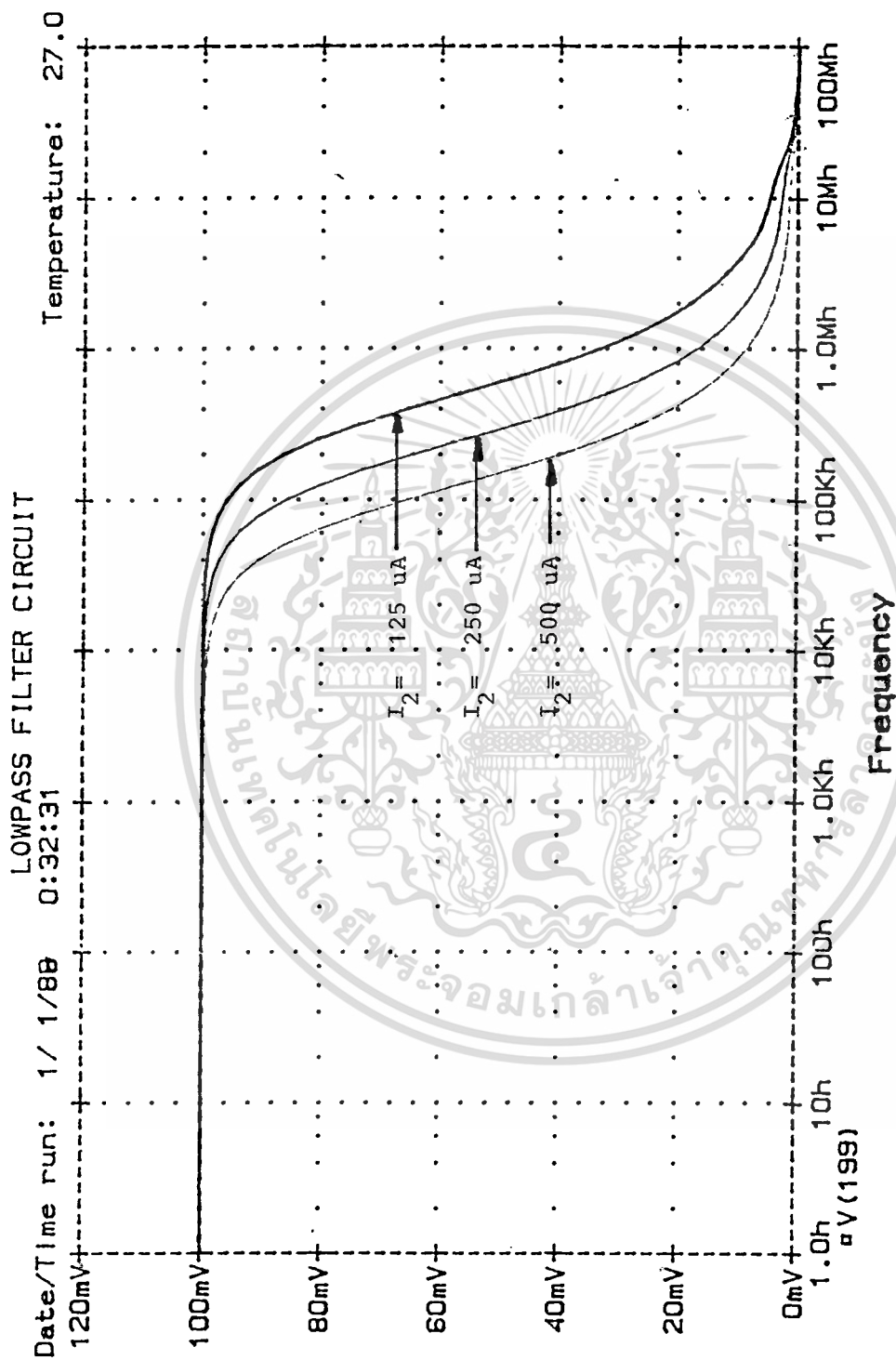
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.585D+07	1.369D-03	.	.	.	*	.	.
1.995D+07	1.042D-03	.	.	.	*	.	.
2.512D+07	7.012D-04	.	.	.	*	.	.
3.162D+07	4.562D-04	.	.	.	*	.	.
3.981D+07	3.145D-04	.	.	.	*	.	.
5.012D+07	2.628D-04	.	.	.	*	.	.
6.310D+07	1.735D-04	.	.	.	*	.	.
7.943D+07	4.904D-05	.	*	.	.	.	.
1.000D+08	2.206D-05	.	*	.	.	.	.

รูปที่ 6.22 เป็นการพลอตผลตอบสนองทาง เอชซี เมื่อปรับ $I_2 = 500 \text{ uA}$





รูปที่ 6.21 แสดงถึงผลตอบสนองทาง เลข เมื่อปรับ $I_2 = 125 \mu$ A, 250 μ A, 500 μ A

6.10 สรุปผล

จากรูปที่ 6.17 ถ้าใช้ค่า capacitor ขนาด 100 PF และปรับค่า ค้างามต้านทาน 3 ค่า คือ $5K\Omega$, $10 K\Omega$, $20 K\Omega$ จะคำนวณ ω_{3dB} ตามสูตร สมการที่ (5.6) จะได้ $318 KHz$, $159 KHz$, $79.5 KHz$ ตามลำดับ จากผลการ เลียนแบบจะได้ f_{3dB} มีค่าเป็น $310 KHz$, $150 KHz$, $79 KHz$ ตามลำดับ จะเห็นว่าค่าที่ได้ใกล้เคียงกันมาก



บทที่ 7

บทสรุป

ความต้านทานที่ปรับค่าได้ มีประโยชน์กว่าความต้านทานที่ปรับค่าไม่ได้ ฉะนั้นเมื่อมีวงจรความต้านทานปรับค่าได้ย่อมจะใช้งานกว้างขวางกว่า แต่อย่างไรก็ตาม วงจรความต้านทานปรับค่าได้นี้จัดทำเป็นวงจรรวมเท่านั้น เนื่องจากความต้านทานนี้ประกอบด้วยทรานซิสเตอร์หลายตัว ซึ่งสะดวกในการทำเป็นวงจรรวมมาก

ในบทต้น ๆ ได้เสนอทฤษฎีทั่วไปของวงจรความต้านทานปรับค่าได้โดยวิธีอิเล็กทรอนิกส์ โดยอาศัยกระแสควบคุมหรือศักดาควบคุม ซึ่งที่เคยมีผู้อื่นทำมาแล้วนั้น เป็นการควบคุมโดยใช้กระแสหรือศักดาเพียงอย่างเดียวอย่างหนึ่งในการควบคุม แต่ในที่นี้สามารถใช้ได้ทั้งศักดาและกระแสมาควบคุม โดยการเลือกเอาอย่างใดอย่างหนึ่ง ซึ่งจะเลือกอันใดประโยชน์ได้กว้างกว่า พร้อมกันนั้นวงจรนี้ได้ถูกออกแบบให้มีช่วงปฏิบัติงานและช่วงการทำงานได้สูงขึ้น ซึ่งนับเป็นคุณสมบัติที่ดียิ่ง ส่วนคุณสมบัติเด่นอีกประการคือ วงจรความต้านทานปรับค่าได้นี้ สามารถทำงานเป็นความต้านทานบวกและความต้านทานลบ ซึ่งนับว่าดีมาก

ส่วนบทท้ายเสนอการนำเอาวงจรความต้านทานปรับค่าได้นี้ ไปประยุกต์ใช้งาน แน่นอนว่าการประยุกต์ใช้งานมีมากมาย ซึ่งไม่สามารถจะกล่าวถึงได้หมด โดยได้ยกเอาบางตัวอย่าง พร้อมทฤษฎีมาชี้ให้เห็นถึงการประยุกต์ใช้งาน ในการประยุกต์ใด ๆ ก็ตามต้องทำเป็นวงจรรวมเข้าด้วยกันทั้งหมดจึงจะดี คือ หมายความว่า หากให้วงจรความต้านทานปรับค่าได้นี้พร้อมทั้งวงจรอื่น ๆ ให้อยู่บนชิปเดียวกัน ถ้าเป็นไปได้ซึ่งเป็นลักษณะการใช้งานเฉพาะอย่างทางวงจรรวม หรืออาจทำเป็นวงจรรวมแยกเป็นวงจรย่อย ๆ ก็ได้ แล้วแต่กรณีใดที่เหมาะสมกว่า

บทความและหนังสืออ้างอิง

- [1] A.D. Evans, "Desingning with field-effect transistors," McGraw Hill, New York, 1981.
- [2] J.L. Huertas, J.I. Acha and A. Gago; "Design of general voltage-controlled or current-controlled resistive elements and their applications to the synthesis of nonlinear networks," IEEE Trans. Circuits Syst., Vol. CAS-27, No.2, pp.92-103, 1980.
- [3] S. Pookaiyaudom, W. Surakamponorn and T. Kuhanont; "Integrable electronically variable general-resistance converter - A versatile active circuit element," IEEE Trans. Circuits Syst., Vol.CAS-25, No.6, pp.344-353, 1978.
- [4] P.P.L.Regtien;"Floating current-controlled resistance," Int. J. Electronics, Vol.46, No.3, pp.273-280, 1979.
- [5] K. Nay and A. Budak; "A voltage-controlled resistance wide dynamic range and low distortion," IEEE Trans. Circuits Syst., Vol.CAS-30, No.10, pp.770-772, 1983.
- [6] K.Nay and A.Budak; correction to "A voltage-controlled resistance with wide dynamic range and low distortion," IEEE Trans. Circuits Syst., Vol.CAS-30, No.10, pp. 1984.
- [7] W.M.C. Sansen and R.G. Meyer; "Distortion in bipolar transistor variable-gain amplifiers," IEEE J. Solid-State Circuits, Vol.SC-8, pp.275-282, 1973.

- [8] A. Nedungadi and M. Hasan; "A temperature-stabilized programmable operational amplifier for active-R filter," Int. J. Electronics, Vol.48, No.4, pp.331-336, 1980.
- [9] S. Pookaiyaudom and C. Surawatpanya; "Accurate syntheses of non-linear resistance," Int. J. Electronics, Vol.46, No.2, pp.151-156, 1979.
- [10] W. Surakamontorn; "Wide-band voltage-controlled and current-controlled resistance circuits," Int. J. Electronics, Vol.50, No.2, pp.149-152, 1981.
- [11] W.M.C. Sansen and R.G. Meyer; "An integrated wide-band variable gain amplifier with maximum dynamic range," IEEE J. of Solid-State Circuits, Vol.SC-9, No.4, pp.159-166, 1974.
- [12] B. Gilbert; "A new wide-band amplifier technique," IEEE J. of Solid-State Circuits, Vol.SC-3, No.4, pp.353-365, 1968.
- [13] Program Reference For PSpice, MicroSim Coporation; U.S.A., 1986.
- [14] J.G. Graeme; "Application of operational amplifiers," McGraw Hill, New York, 1973.
- [15] A. Grebene; "Bipolar and MOS analog integrated circuit design," John Wiley & Sons, New York, 1984.
- [16] S.K. Mitra "An introduction to digital and analog integrated circuits and applications," Harper & Row, New York, 1980.
- [17] W.G. Jung; "IC op-amp cookbook," Howard W. Sams, Indianapolis, 1974.

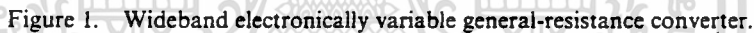
เอกสารนี้เป็นเอกสารที่เผยแพร่ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [18] D.F. Stout and M. Kaufman; "Handbook of operational amplifier circuit design," McGraw Hill, New York, 1976.
- [19] P.R. Grey and R.G. Meyer; "Analysis and design of analog integrated circuits," John Wiley & Sons, New York, 1978.
- [20] National semiconductor; "Dual operational transconductance amplifiers with linearizing diodes and buffers," Audio/Radio product data.
- [21] S. Pookaiyaudom, K. Dejhan and C. Watanachaiprateep, "An integrable electronically variable phase shifter," Proc.IEEE, Vol.67, No.1, ppl183-185, 1979.

ผลงานที่พิมพ์ในวารสารนานาชาติ

- [1] W. Surakamponporn and S. Junnapiya; "Electronically variable general-resistance circuit," Int. J. Electronics, Vol.60, No.2, pp.281-285, 1986.




$$A_0 = I_3/I_2 \quad (1)$$

We now consider the circuit operation in a voltage-controlled mode. In this mode the input signal is a voltage. The input terminals are points A and A' and a given resistor R will connect between points B and B'. Let us assume, for the moment, that the input voltages V_1 and V_2 , where $V_1 > V_2$, are applied at the terminals A and A', respectively. V_1 and V_2 will respectively and accurately transfer to the points B and B'. The converting resistor R will convert the differential voltage, $V_{in} = V_1 - V_2$, to a small signal current $i = (V_1 - V_2)/R$, to flow out of point B and into point B'. At the same time, the presence of the high-gain feedback loops around Q_3 and Q'_3 will force the collector currents of Q_3 and Q'_3 , respectively, to $(I_2 - i)$ and $(I_2 + i)$. Consequently, the small signal current is amplified by Gilbert's circuit

and the collector currents of Q_6 and Q'_6 are then equal to $(I_3 - A_0 i)$ and $(I_3 + A_0 i)$, respectively. At the input terminals, we can now see that, after compensating the current I_3 , the amplified small signal current $A_0 i$ will flow out of point A and into point A'. By inspecting the direction of the input voltage and the small signal current at the input terminals, it is readily seen that the negative input resistance looking into terminals AA' is

$$\begin{aligned} Z_{in} &= -V_{in}/A_0 i = -R/A_0 \\ &= -RI_3/I_2 \end{aligned} \quad (2)$$

Clearly, this converted resistance can be controlled by varying I_2 or I_3 . In addition, this converted resistance is also floating.

Alternatively, if the collectors of Q_6 and Q'_6 are cross-connected to the points A' and A, respectively, the resulting converted resistance will be positive and its magnitude will be R/A_0 . For the current-controlled mode, the operation of the circuit is the same as the voltage-controlled type, but this time the resistor R is connected between the terminals A and A', and the converted resistance looking into the terminals BB' is achieved by injecting a differential current into the low-impedance path of the emitters of Q_3 and Q'_3 via the controlled terminals B and B'.

Departures from the ideal performance of the conversion circuit are due to element mismatch and low transistor β . From routine circuit analysis, the conversion error due to the voltage-to-current converter can be given approximately by

$$\epsilon = \left[\frac{4R_B}{R(\beta_3 + 1)(\beta + 1)} + \frac{2r_e}{R(\beta_3 + 1)} + \frac{1}{(\beta_3 + 2)} \right] \times 100\% \quad (3)$$

where R_B is the transistor base-spreading resistance of Q_1 , Q'_1 , Q_2 and Q'_2 , r_e is equal to V_T/I_1 , where V_T is the usual thermal voltage, and β and β_3 are the current gains of the npn transistors and of the transistors Q_3 and Q'_3 , respectively. If $R_B = 200 \Omega$, $\beta = \beta_3 = 100$, $I_1 = 500 \mu A$ and $R = 1 \text{ k}\Omega$, then the conversion error is approximately 1%. This error can be further reduced if a larger value of R is used or Q_3 and Q'_3 are replaced by a Darlington pair. The errors due to the current amplifier have already been described by Gilbert (1968) and will not be repeated here. However, these errors can be reduced if the circuit is implemented in integrated form with good process control.

For a small-signal bandwidth, it is apparent from the circuit that the lateral pnp transistors are not the dominant frequency limiter, since they are used only in constant-current circuits and are not presented in the signal paths. One of the major high-frequency limitations is due to the bandwidth of the amplifier circuit. A single dominant pole p_1 of the gain-cell can be approximately given by $p_1 \approx f_T/A_0$, where f_T is the gain-bandwidth product of the npn transistors. If $f_T = 450 \text{ MHz}$ and A_0 is set larger than 10, then this pole will dominate the converter bandwidth. Another source of potential high-frequency limitation is due to the stray capacitances at ports B and B', which will effectively shunt the conversion resistance R . The stray converter pole p_2 can be approximately given by $p_2 = 1/\pi CR$, where C is the stray capacitance from points B and B' to ground. Assuming $C = 5 \text{ pF}$ and $R = 1 \text{ k}\Omega$, the cutoff frequency of this pole is approximately 63 MHz. If $R = 10 \text{ k}\Omega$, then the cutoff frequency of this pole is about 6.3 MHz in which will dominate the circuit bandwidth. Therefore, for high-frequency applications, the values of the current gain A_0

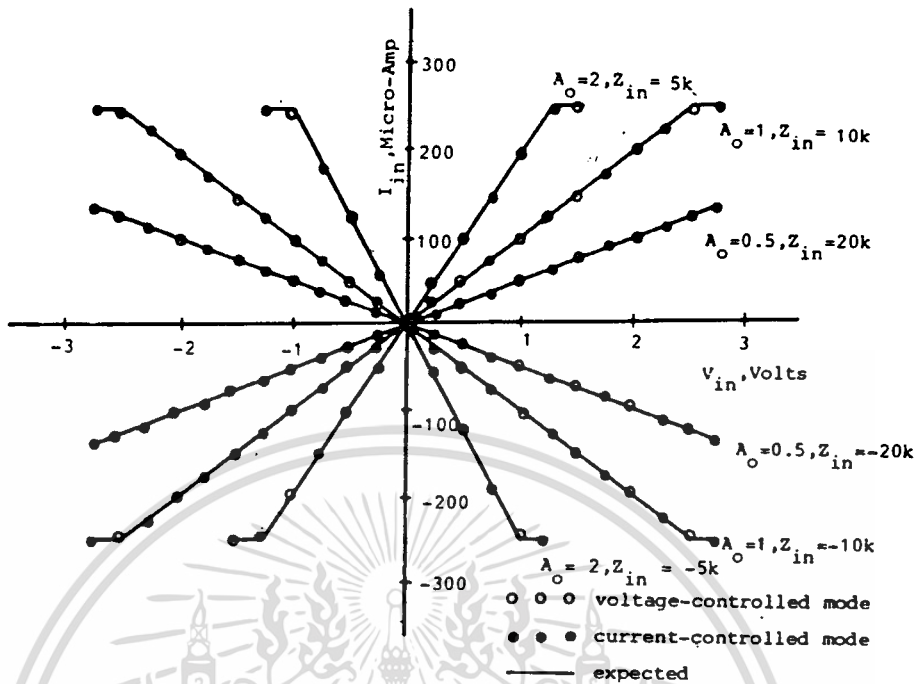


Figure 2. Experimental results showing the accuracy and linearity of the resistance converter circuit.

and the converting resistance R must be kept low enough so that the poles p_1 and p_2 are not placed in the frequency band of interest.

3. Experimental results and discussion

For experimental purposes the general-resistance converter of Fig. 1 was constructed on Proto-boards. All npn transistors were in the form of a monolithic transistor array (LM 3046), and those transistors that required close matching, especially Q_5 , Q'_5 , Q_6 and Q'_6 , were contained in the same array package. For the negative current mirrors, selectively matched pnp discrete transistors were used. Furthermore, the small offset due to unequal V_{BE} of the pnp transistors was compensated by using 0.1% tolerance 1 k Ω resistors. The bias currents I_1 and I_3 were set to 500 μ A, and the input offset current plus fixed base-bias current presented at ports A and A' were adjusted to be less than ± 1 μ A.

The current gain A_0 was varied by varying the controlling current I_2 from 150 μ A to 1.5 mA. The DC transfer characteristic was observed for three difference values of R , i.e. 1 k Ω , 5 k Ω and 10 k Ω , and the result for $R = 10$ k Ω is given in Fig. 2. The experimental results show the calculated and measured characteristic of the general-resistance converter for both the voltage-controlled mode and the current-controlled mode and for three values of A_0 . It is evident that the circuit converts a given resistance to negative and positive values with high accuracy and linearity over the entire dynamic range. The measured non-linearities at 99% current swings were less than $\pm 5\%$. It should also be noted that the dynamic range of the circuit is determined by the value of the currents I_2 or I_3 , depending on which current is the

lower. The true high-frequency response capability of the circuit was not realized owing to the stray capacitances in the prototype. However, the circuit in integrated form can be expected to have a wide bandwidth.

REFERENCES

- GILBERT, B., 1968. A new wide-band amplifier technique. *I.E.E.E. J. solid-st. Circuits*, **3**, 353–356.
- GREBENE, A. B., 1972. *Analog Integrated Circuit Design* (New York: Van Nostrand-Reinhold).
- NEDUNGADI, A., and HASAN, M., 1980. A temperature-stabilized programmable operational amplifier for active-R filter. *Int. J. Electron.*, **48**, 331–336.
- POOKAIYAUDOM, S., SURAKAMPONTORN, W., and KUHANONT, T., 1978. Integrable electronically variable general-resistance converter—a versatile active circuit element. *I.E.E.E. Trans. Circuits and Systems*, **25**, 344–353.
- REGTIEN, P. P. L., 1979. Floating current-controlled-resistance. *Int. J. Electron.*, **46**, 273–280.



Electronically variable general-resistance circuit

W. SURAKAMPONTORN† and S. JUNNAPIYA†

A general-resistance conversion circuit that can transform a given resistance into a positive and a negative resistance is proposed. The converted resistance is floating and its magnitude can be varied by electronic means. The circuit can be used in both a voltage-controlled mode and a current-controlled mode. Since the lateral pnp transistors are not placed in the signal paths, the circuit has a wide bandwidth.

1. Introduction

In some circuits like those for automatic gain control, tunable active filters and negative resistance oscillators, an electronically variable resistance is required as a tuning element. Usually, a variable resistance can be realized by employing an intrinsic device characteristic. However, most device-characteristic-dependent variable resistances possess a very small linear region and are generally inconvenient to use. In monolithic integrated form, Regtien (1979) proposed a floating current-controlled resistance whose magnitude could be directly controlled by a current or a voltage. However, a major disadvantage of the conversion circuit is that its implementation involves the use of closely matched resistors. Furthermore, only positive converted resistance can be realized. Pookaiyaudom *et al.* (1978) presented an electronically variable general-resistance converter circuit, which has a capacity to realize both a negative and a positive resistance. However, the circuit can be used only in a voltage-controlled mode. The usefulness of the circuit is therefore rather limited.

In this article we introduce a floating electronically variable general-resistance. The conversion circuit can be used in both a voltage-controlled mode and a current-controlled mode. In addition, wideband capability is made possible by not placing any lateral pnp transistors in the signal path. The method is suitable for integrated circuits. The experimental results show the accuracy and linearity performance.

2. Basic principles

The floating general-resistance conversion circuit is shown in Fig. 1. The circuit can be basically divided into three subcircuits, namely a voltage-to-current converter, a current-follower and a differential current amplifier. Groups of transistors and current mirrors (Q_1 , Q_2 , Q_3 and CM1) and (Q'_1 , Q'_2 , Q'_3 and CM2), with a converting resistor R , function as an accurately and linearly wideband differential-voltage to differential-current converter. Transistors (Q_4 and Q_5) and (Q'_4 and Q'_5) form high-gain feedback loops which force a constant current I_2 through the current-follower Q_3 and Q'_3 , respectively (Nedungadi and Hasan 1980). Owing to

Received 15 July 1985; accepted 29 July 1985.

† Faculty of Engineering, King Mongkut's Institute of Technology, Ladkrabang, Bangkok 10520, Thailand.