สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ReCCIT
KMITL

รายงานฉบับสมบูรณ์

Final Report

การวิจัยวงจรรวมเพื่อศึกษา ค้นคว้า ออกแบบ และคิดค้นวงจรพื้นฐานในการประมวลผลสัญญาณ

Mixed Signal Processing with emphasizing on VLSI integrated circuit design

หัวหน้าโครงการวิจัย

รศ. ดร. วรพงศ์ ตั้งศรีรัตน์

นักวิจัย

1. ศ.ดร. วัลลภ สุระกำพลธร
2. รศ.ดร. วันชัย ริ้วรุจา
3. รศ.ดร. เกียรติศักดิ์ คมวัชระ
4. ผศ.ดร. คงศักดิ์ อนันตหิรัญรัตน์

ผู้ช่วยนักวิจัย

1. นายเฉลิมภัณฑ์ ฟองสมุทร นักศึกษาระดับปริญญาเอก
2. นายอมร จิรเสรีอมรกุล นักศึกษาระดับปริญญาเอก
3. นางสาวขนิษฐา แก้วแดง นักศึกษาระดับปริญญาเอก
4. นางสาวภัทรา เพียรชอบ นักศึกษาระดับปริญญาโท
5. นายธนวัติ ปิยทัต นักศึกษาระดับปริญญาโท

ห้องปฏิบัติการวิจัยประมวลผลสัญญาณรวม

โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

Mixed Signal Processing Laboratory

Research Center for Communications and Information Technology

King Mongkut's Institute of Technology Ladkrabang

RCH
TK
7874.75
ก 514

เลขหมู่.....
เลขทะเบียน.....83643
วัน,เดือน,ปี.....10 ก.ย. 2551

11 ส.ค. 49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการวิจัยนี้ได้รับทุนอุดหนุนหลักจาก โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (Research Center for Communications and Information Technology : ReCCIT) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ประจำปีงบประมาณ พ.ศ. 2549 วงเงินงบประมาณ 46,993.00 บาท และทุนสนับสนุนบางส่วนจากสำนักงานกองทุนสนับสนุนการวิจัย (สกว.) ภายใต้โครงการทุนเมธีวิจัยอาวุโส โครงการที่ RTA4680003 จึงขอขอบพระคุณมา ณ. โอกาสนี้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทสรุปย่อ

โครงการวิจัยที่นำเสนอนี้ มีแนวคิดในการพัฒนาและออกแบบวงจรรวมให้มีความเหมาะสมสำหรับนำไปใช้ในการประมวลผลสัญญาณอนาลอก (Analog Signal Processing) รวมทั้งยังมุ่งเน้นในการสร้างนักวิจัยรุ่นใหม่ๆ ที่มีความชำนาญเฉพาะด้านในการออกแบบวงจรรวม เพื่อเข้ามาสร้างสรรค์งานวิจัยหรือนำไปประยุกต์ใช้ในงานอุตสาหกรรมไมโครอิเล็กทรอนิกส์ได้เป็นอย่างดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทคัดย่อ

โครงการวิจัย การวิจัยวงจรรวมเพื่อศึกษา ค้นคว้า ออกแบบ และคิดค้นวงจรพื้นฐานในการประมวลผลสัญญาณ เป็นการดำเนินการเพื่อค้นคว้า คิดค้นและเสนอแนวคิดใหม่ในการออกแบบวงจรอนาลอก (Analog) สำหรับระบบประมวลผลสัญญาณ โดยเน้นการสร้างเป็นวงจรรวมหรือวงจรไอซี (Integrated Circuit) เป็นการดำเนินการวิจัยที่พยายามผลักดันให้ผลงานมีคุณภาพสูง นอกจากนี้ยังเป็นการสร้างกลุ่มวิจัยทางด้านการออกแบบวงจรรวม และส่งเสริมให้เกิดความเชื่อมโยงของงานวิจัยที่สามารถนำไปใช้ในอุตสาหกรรมไมโครอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Abstract

This project, the research on mixed signal processing with emphasizing on VLSI integrated circuit design, is researching in the areas of analog and digital signal processing with mainly emphasis in integrated circuit (IC) design. The objectives are to produce high quality research papers, to produce human resources (under graduate and postgraduate students) in the area of integrated circuit design, to form a forum in IC design, to promote research work that can be related with the microelectronics industry and to upgrade human resource for the microelectronics industry.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
กิตติกรรมประกาศ	I
บทสรุปย่อ	II
บทคัดย่อภาษาไทย	III
บทคัดย่อภาษาอังกฤษ	IV
บทที่ 1 บทนำ	1
บทที่ 2 วัตถุประสงค์ของโครงการ	2
บทที่ 3 ระเบียบวิธีวิจัย	3
บทที่ 4 งานวิจัยที่ได้ดำเนินการ	4
4.1 การออกแบบและพัฒนาวงจรอนาลอกพื้นฐาน	
4.1.1 การวิจัยเพื่อศึกษา ค้นคว้า ออกแบบวงจรแปลงสัญญาณแรงดันเป็นสัญญาณกระแส	
4.1.2 การออกแบบวงจรสายพานกระแสยุคที่สอง (CCIIs) และวงจรสายพานแรงดัน	
4.1.3 การออกแบบวงจร Four Terminal Floating Nullors (FTFNs)	
4.1.4 การออกแบบวงจร CDBAs	
4.2 การออกแบบและพัฒนาวงจรคำนวณอนาลอก และวงจรรวมของฟังก์ชันแบบโหมดกระแส	
4.2.1 การออกแบบวงจรคูณ/หาร	
4.2.2 การคิดค้นเพื่อพัฒนาออกแบบวงจรขยายสัญญาณกระแสที่ออกแบบโดยใช้เทคโนโลยีซีมอส	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 การสังเคราะห์ตัวกรองโหมดกระแสหลายฟังก์ชันและวงจรสร้างความถี่โดยใช้อุปกรณ์แอคทีฟ เช่น OTA, FTFN, CCII, OA หรือ CDBA

บทที่ 5 การสังเคราะห์และออกแบบวงจร CDTA โดยใช้ทรานซิสเตอร์แบบไบโพล่าร์ 7

5.1 กล่าวนำ

5.2 คุณสมบัติพื้นฐานของวงจร CDTA

5.3 กลุ่มวงจรย่อย

5.3.1 วงจรผลต่างกระแส

5.3.2 วงจรขยายค่าความนำ

5.4 วงจร CDTA ที่นำเสนอ

5.4.1 ผลการจำลองการทำงานของวงจร

5.5 สรุป

บทที่ 6 อภิปรายและวิจารณ์ ผลการวิจัย ที่ได้ทั้งหมด 19

บทที่ 7 สรุปและเสนอแนะเกี่ยวกับการวิจัยในขั้นต่อไป ตลอดจนประโยชน์ในทาง 20

บทที่ 8 เอกสารอ้างอิง 21

ภาคผนวก

ภาคผนวก ก บทความวิจัยที่นำเสนอในการประชุมวิชาการระดับประเทศ

ภาคผนวก ข บทความวิจัยที่นำเสนอในการประชุมวิชาการระดับนานาชาติ

ภาคผนวก ค บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการระดับประเทศ

ภาคผนวก ง บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการระดับนานาชาติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

เนื่องจากในปัจจุบันเทคโนโลยีของวงจรรวม มีความสำคัญกับเศรษฐกิจและอุตสาหกรรมในประเทศ ปัจจุบันประเทศไทยได้เริ่มส่งผลิตภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์เป็นสินค้าออกมานานพอสมควรแล้ว มีมูลค่าการส่งออกถึงกว่า 1 ล้านล้านบาทในแต่ละปี ซึ่งก็ยังนับเป็นสัดส่วนที่น้อยมากเมื่อเทียบกับมูลค่ารวมของตลาดอิเล็กทรอนิกส์ทั่วโลก แต่รายได้หลักของประเทศไทยยังมาจากส่วนของแรงงานการทำบรรจุภัณฑ์ซึ่งเกือบจะเป็นขั้นตอนสุดท้ายของการสร้างวงจรรวม โดยที่การนำชิ้นส่วนสำเร็จรูปมาประกอบขึ้นเป็นผลิตภัณฑ์นับเป็นอุตสาหกรรมส่วนปลายน้ำเท่านั้น จากความก้าวหน้าทางเทคโนโลยีและการแข่งขันในตลาดโลกที่นับวันจะเข้มข้นขึ้น ประกอบกับค่าแรงงานของไทยที่เพิ่มสูงขึ้น แต่มูลค่าเพิ่มของผลิตภัณฑ์ที่ประกอบขึ้นเหล่านี้ลดลงไปเรื่อยๆ ทำให้ความสนใจในการลงทุนจากบริษัทยักษ์ใหญ่ข้ามชาติจึงมุ่งเป้าไปยังประเทศที่มีค่าแรงถูกกว่า เช่น ประเทศจีน เป็นต้น บริษัทอิเล็กทรอนิกส์ในประเทศไทยหลายแห่งจึงเริ่มหันมาให้ความสำคัญกับการออกแบบไอซีเองเพื่อเพิ่มมูลค่าของผลิตภัณฑ์ให้เป็นทรัพย์สินทางปัญญาที่มีมูลค่าสูง เพื่อดึงดูดเงินลงทุนจากต่างชาติให้เข้ามาสู่ประเทศมากขึ้น อย่างไรก็ตามเนื่องจากการออกแบบวงจรรวมเป็นอุตสาหกรรมที่ต้องใช้เทคโนโลยีขั้นสูงและยังใหม่สำหรับเมืองไทย จึงทำให้เกิดปัญหาขาดแคลนนักออกแบบวงจรรวมที่มีคุณภาพซึ่งกำลังเป็นที่ต้องการของตลาด

การเรียนการสอนทางด้านการออกแบบวงจรในประเทศไทย ยังพบว่าอยู่ในวงแคบไม่แพร่หลายมากนัก เช่นเดียวกับการส่งเสริมงานวิจัยและพัฒนาทางด้านนี้ก็ยังมีข้อจำกัดอยู่มากทั้งทางด้านเงินทุน บุคลากร ทั้งที่การวิจัยและคิดค้นการออกแบบวงจรรวมนับว่าเป็นประโยชน์อย่างยิ่ง ในเชิงการพัฒนาความรู้พื้นฐานทางด้านวิศวกรรม ด้านอิเล็กทรอนิกส์ และด้านการประมวลผลสัญญาณ รวมถึงในเชิงการวิจัยประยุกต์เพื่อพัฒนาไปสู่เทคโนโลยีใหม่ของการผลิตอุปกรณ์อำนวยความสะดวกต่างๆ ตลอดจนเครื่องมือวัดทางด้านวิทยาศาสตร์เทคโนโลยี และเครื่องมือวัดทางอุตสาหกรรมใหม่ นอกจากนี้การติดตามให้เท่าทันกับการเปลี่ยนอย่างรวดเร็วของเทคโนโลยีทางไมโครอิเล็กทรอนิกส์นักวิจัยจำเป็นต้องได้รับการสนับสนุนให้ทำการวิจัยอย่างเข้มข้นและต่อเนื่องด้วย

การพัฒนาการออกแบบวงจรรวมเหล่านี้ ต้องได้รับความทุ่มเททั้งทางด้านงบประมาณ เพราะว่าเครื่องมือในการออกแบบวงจรรวมที่ได้มาตรฐานนั้นมีค่าใช้จ่ายสูงมาก อีกทั้งยังต้องได้รับความทุ่มเทจากบุคลากร นักวิจัยออกแบบ ที่จะต้องอุทิศแรงกายแรงใจในการคิดค้นวงจรประสิทธิภาพสูงต่างๆ ภายใต้ข้อจำกัดมากมาย ซึ่งขณะนี้กำลังเป็นปัญหาสำคัญเนื่องจากปัจจุบันประเทศไทยยังขาดอุตสาหกรรมการผลิตวงจรรวม ทำให้ขาดแรงจูงใจที่จะดึงบุคลากรให้หลั่งไหลเข้าสู่สาขาวิชานี้ ทำให้มีการเรียนการสอนและการพัฒนาวิจัย จำกัดตัวอยู่ในวงแคบเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
วัตถุประสงค์ของโครงการ

1. พัฒนาองค์ความรู้ และติดตามเทคโนโลยีสมัยใหม่ ทางด้านการออกแบบวงจรรวมสำหรับระบบประมวลผลสัญญาณ คิดค้นวงจรพื้นฐานหลัก ให้เหมาะสมกับเทคโนโลยีวงจรรวมที่มีอยู่ มุ่งวิจัย และพัฒนาการศึกษา ค้นคว้า และออกแบบ โครงสร้างวงจรอิเล็กทรอนิกส์ เพื่อการประมวลผลสัญญาณทั้งที่อยู่ในรูปสัญญาณเชิงอนาลอก (Analog signal) และสัญญาณเชิงดิจิตัล (Digital signal)

2. มุ่งสร้างบุคลากรที่มีคุณภาพ และเชี่ยวชาญทางด้านการออกแบบวงจรรวมเพื่อเป็นกำลังสำคัญในการพัฒนาประเทศไทยทางด้านอุตสาหกรรมอิเล็กทรอนิกส์

3. สร้างเครือข่ายนักวิจัย เพื่อรองรับการขยายตัวของอุตสาหกรรมอิเล็กทรอนิกส์ภายในประเทศไทย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
ระเบียบวิธีวิจัย

วิธีการออกแบบวงจรอนาลอก

1. กำหนดคุณสมบัติของวงจรที่ต้องการออกแบบ

2. ศึกษาถึงหลักการพื้นฐานเพื่อพัฒนาวงจรเฉพาะแบบใหม่ที่เหมาะสมกับความต้องการ

3. การจำลองการทำงานของวงจรที่ได้ออกแบบขึ้นด้วยโปรแกรมคอมพิวเตอร์

4. ทำการปรับแต่งให้วงจรมีความถูกต้องเที่ยงตรงยิ่งขึ้น

5. เขียนแผนภาพวงจร (layout)

6. จำลองการทำงานของวงจรอีกครั้งหนึ่ง เพื่อตรวจสอบตัวแปรทางกายภาพที่เกิดเพิ่มเติมขึ้นมาจากวงจรที่ ได้ออกแบบไว้ในตอนแรก

7. เข้าสู่กระบวนการผลิตวงจรรวมในโรงงานต่อไป

8. ทดสอบประสิทธิภาพด้วยชุดเครื่องมือวัดที่ได้มาตรฐาน เพื่อระบุคุณสมบัติและข้อจำกัดที่แท้จริงของวงจรรวม รวมทั้งศึกษาความแตกต่างระหว่างวงจรที่ออกแบบไว้ในขั้นแรกกับวงจรรวมที่ผลิตแล้ว เพื่อใช้เป็นข้อมูลสำหรับปรับปรุงเทคนิคการออกแบบวงจรรวมในครั้งต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
งานวิจัยที่ได้ดำเนินการ

ตาม โครงการ : **การวิจัยวงจรรวมเพื่อศึกษา ค้นคว้า ออกแบบ และคิดค้นวงจรพื้นฐานในการประมวลผลสัญญาณ (Research on Mixed Signal Processing with emphasizing on VLSI integrated circuit design)** ได้เสนอการดำเนินการวิจัยในด้านการวิจัยและพัฒนาเทคนิคการออกแบบวงจรรวมอนาลอก (Analog Integrated Circuit) ในช่วงวันที่ 1 ตุลาคม 2548 ถึงวันที่ 31 กันยายน 2549 ได้ดำเนินการวิจัยสำเร็จในระดับหนึ่ง ตามรายละเอียดดังต่อไปนี้

4.1 การออกแบบและพัฒนาวงจรอนาลอกพื้นฐาน (The Design and Development of Analog Circuit Building Blocks)

เป็นการออกแบบวงจรที่เป็นบล็อกวงจรรวม ซึ่งเป็นอุปกรณ์หลักที่สามารถนำไปออกแบบเป็นวงจรคำนวณอนาลอกแบบต่างๆ ที่สร้างขึ้นด้วยไบโพลาร์เทคโนโลยีและมอสเทคโนโลยี ในด้านนี้มีผู้ร่วมทำการวิจัยคือ ศ.ดร.วัลลภ สุระกำพลธร รศ.ดร.เกียรติศักดิ์ คมวัชระ รศ.ดร.วรพงศ์ ตั้งศรีรัตน์ นายอมร จิรเสรีอมรกุล น.ส.ขนิษฐา แก้วแดง และ น.ส.ภัทรา เพียรชอบ โดยได้ทำการวิจัย 4 หัวข้อย่อย ดังนี้ คือ

4.1.1 การวิจัยเพื่อศึกษา ค้นคว้า ออกแบบวงจรแปลงสัญญาณแรงดันเป็นสัญญาณกระแส (On The Design of Integrable Voltage-to-Current (V/I) Transducer)

ในหัวข้อนี้เป็นการคิดค้นเพื่อพัฒนาออกแบบวงจรที่ใช้ในการเปลี่ยนแรงดันเป็นกระแส (V/I transducer) เช่น OTA (Operational Transconductance Amplifier) และ Transconductor (gm) เป็นต้น ให้มีประสิทธิภาพมากยิ่งขึ้นรวมไปถึงการนำ V/I Transducer ที่ได้ออกแบบขึ้นมาประยุกต์ใช้งานได้อย่างกว้างขวางมากขึ้น

4.1.2 การออกแบบวงจรสายพานกระแสยุคที่สอง (CCIIs) และวงจรสายพานแรงดัน (On the Design of Second Generation Current Conveyors (CCIIs) and Voltage Conveyors)

เป็นการศึกษาเพื่อพัฒนาวงจรสายพานกระแสยุคที่สองและวงจรสายพานแรงดัน ให้มีคุณสมบัติพื้นฐานของวงจรดียิ่งขึ้นกว่าวงจรเดิมที่ได้นำเสนอมาก่อนหน้านี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 การออกแบบวงจร Four Terminal Floating Nullors (FTFNs) (On the design of four terminal floating nullors (FTFNs))

เป็นการศึกษาเพื่อพัฒนาและออกแบบวงจร FTFN ให้มีประสิทธิภาพและความแม่นยำที่ดียิ่งขึ้น โดยเฉพาะกับการสร้างเป็นซีมอสเทคโนโลยี นอกจากนี้ยังมีการขยายคุณสมบัติของ FTFN ให้สามารถประยุกต์ได้อย่างกว้างขวางมากขึ้น

4.1.4 การออกแบบวงจร CDBAs (On the Design of Current Differencing Buffered Amplifiers (CDBAs))

งานวิจัยในหัวข้อนี้เป็นความพยายามในการออกแบบวงจร CDBA ซึ่งเป็นวงจรพื้นฐานอีกวงจรหนึ่ง เพื่อให้สามารถทำงานด้วยประสิทธิภาพที่ดี โดยจะเน้นการทำงานที่ระดับแรงดันไฟเลี้ยงต่ำ และความถี่สูง โดยใช้ซีมอสเทคโนโลยี ตลอดจนการนำ CDBA ไปประยุกต์ใช้งานในการออกแบบวงจรประมวลผลสัญญาณความถี่สูง

4.2 การออกแบบและพัฒนาวงจรคำนวณอนาลอก และวงจรรวมของฟังก์ชันแบบโหมดกระแส (The Design and Development of Analog Computation Circuits and Integrable Current-Mode Transfer Function)

ในหัวข้อนี้เป็นการคิดค้นและออกแบบวงจรรวมของการคำนวณทางอนาลอกแบบต่างๆ รวมถึงวงจรรวมของฟังก์ชันก์แบบโหมดกระแส ซึ่งเป็นวงจรพื้นฐานที่สำคัญเป็นอย่างมากในระบบเครื่องมือวัดและระบบสื่อสารในหัวข้อนี้มีผู้ร่วมดำเนินการวิจัยได้แก่ ศ.ดร.วัลลภ สุระกำพลธร รศ.ดร.วรพงศ์ ตั้งศรีรัตน์ อ.ชัยวัฒน์ จงกุลสถิตชัย อ.บุญชัย บุญชู นายเฉลิมภัณฑ์ ฟองสมุทร นายอมร จิรเสรีอมรกุล และ น.ส.ขนิษฐา แก้วแดง โดยสามารถแบ่งเป็น 2 ข้อย่อย ได้แก่

4.2.1 การออกแบบวงจรคูณ/หาร (On The Design of Current-Mode Analog Multiplier /Divider Circuits)

หัวข้อย่อยนี้เป็นการวิจัยเพื่อออกแบบวงจรคูณ/วงจรหาร ถือเป็นวงจรการประมวลผลสัญญาณที่สำคัญที่ใช้ในวงจรของเครื่องมือวัด

4.2.2 การคิดค้นเพื่อพัฒนาออกแบบวงจรขยายสัญญาณกระแสที่ออกแบบโดยใช้เทคโนโลยีซีมอส (A Design of CMOS Based Current Amplieier)

เป็นการเสนอแนวคิดในการออกแบบวงจรขยายสัญญาณกระแสแบบซีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 การสังเคราะห์ตัวกรองโหมดกระแสหลายฟังก์ชันและวงจรสร้างความถี่โดยใช้อุปกรณ์แอคทีฟ เช่น OTA, FTFN, CCII, OA หรือ CDBA (On the Realization of Current-Mode Multifunctional Filter Filter Using OTA, FTFN, CCII, OA or CDBA)

งานวิจัยนี้เป็นความพยายามในการออกแบบวงจรกรองความถี่ที่มีความสามารถในการสังเคราะห์ฟังก์ชันก์ถ่ายโอนได้หลายฟังก์ชั่นภายในวงจรเดียวกัน โดยใช้อุปกรณ์แอคทีฟน้อยปรับแต่งวงจรง่ายและมีความเป็นเชิงเส้นสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
การสังเคราะห์และออกแบบวงจร CDTA โดยใช้ทรานซิสเตอร์แบบไบโพล่าร์

5.1 กล่าวนำ

ในปัจจุบันการออกแบบวงจรประมวลผลสัญญาณอนาลอกโดยใช้อุปกรณ์แอคทีฟ (active device) ได้มีผู้ให้ความสนใจกันอย่างแพร่หลายและคิดค้นพัฒนามาอย่างต่อเนื่อง อาทิเช่น วงจรสายพานกระแส (current conveyor, CC) วงจรตามกระแส (current follower, CF) โดยมีการออกแบบพัฒนาและตลอดจนการนำไปประยุกต์ใช้งานกันอย่างแพร่หลาย เช่น วงจรออสซิลเลเตอร์ (oscillator) วงจรกรองสัญญาณ (filter) และวงจรขยายสัญญาณ (amplifier) เป็นต้น โดยแต่ละวงจรต่างก็มีข้อดีข้อด้อยที่ต่างกัน ด้วยเหตุนี้จึงได้มีการพัฒนาออกแบบอุปกรณ์แอคทีฟขึ้นมาใหม่ ทั้งนี้เพื่อให้วงจรมีข้อด้อยให้น้อยที่สุด โดยทั่วไปมักออกแบบวงจรให้กินกำลังไฟฟ้าน้อยลง สามารถทำงานได้ที่ความถี่ปฏิบัติงานสูง ลดจำนวนอุปกรณ์ ซึ่งเป็นแนวทางวิจัยที่มีความสำคัญและน่าสนใจเป็นอย่างมากสำหรับการพัฒนาออกแบบวงจรรวม และเมื่อไม่นานมานี้ได้มีการนำเสนออุปกรณ์แอคทีฟแนวใหม่ชื่อว่าวงจร "current differencing buffered amplifier" หรือวงจร CDBA ขึ้นเป็นครั้งแรก ซึ่งได้รับความสนใจและมีการนำไปสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาลอก แต่เนื่องจากวงจร CDBA นั้นประกอบด้วยวงจรผลต่างกระแส (current differencing circuit) และวงจรตามแรงดัน (voltage follower) ซึ่งมีอัตราขยายสัญญาณคงที่เท่ากับหนึ่ง จึงไม่สามารถแปรค่าการส่งผ่านกระแสและแรงดันได้และยังคงประกอบด้วยวงจรทำงานในโหมดแรงดัน ดังนั้นจึงได้มีการนำเสนอวงจร CDTA (current differencing transconductance amplifier) ซึ่งเป็นอุปกรณ์แอคทีฟทำงานในโหมดกระแส มีคุณสมบัติเด่น คือ สามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัสจากภายนอก

ในบทนี้จึงได้นำเสนอแนวทางการออกแบบและสังเคราะห์วงจร CDTA ภายใต้หลักการวงจรรวม โดยวงจร CDTA ที่นำเสนอประกอบด้วยวงจรสำคัญสองส่วน คือ วงจรผลต่างกระแส และวงจรขยายค่าความนำ (transconductance amplifier) สำหรับคุณสมบัติในการทำงานของวงจรที่นำเสนอได้ถูกตรวจสอบความถูกต้องด้วยผลการเลียนแบบการทำงานของวงจรโดยใช้โปรแกรม PSPICE

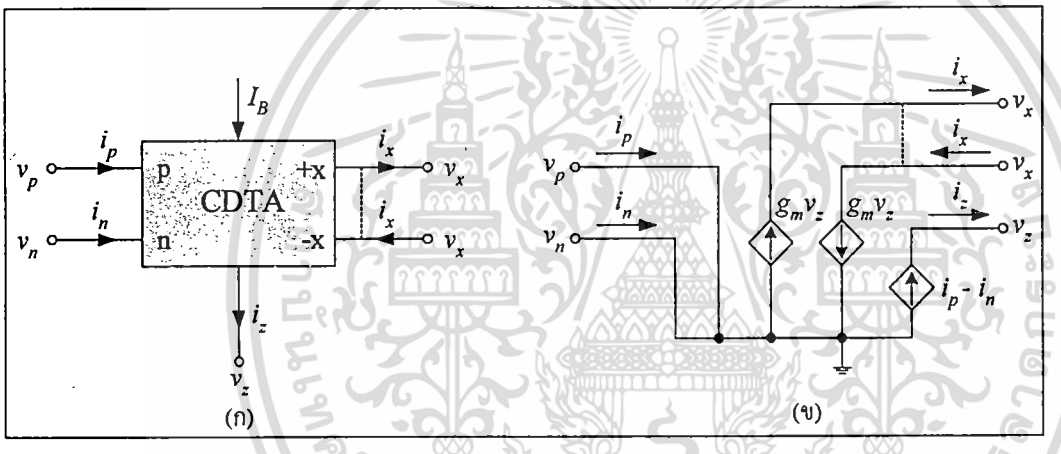
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 คุณสมบัติพื้นฐานของวงจร CDTA

วงจร CDTA เป็นบล็อกวงจรแอคทีฟ ซึ่งมีสัญลักษณ์แสดงได้ดังรูปที่ 5.1(ก) โดยความสัมพันธ์ระหว่างกระแสกับแรงดันของวงจร สามารถเขียนอธิบายได้ดังนี้

$$v_p = v_n = 0 \quad , \quad i_z = i_p - i_n \quad \text{และ} \quad i_x = g_m v_z \tag{5.1}$$

จากสมการ (5.1) แสดงให้เห็นว่าผลต่างกระแสอินพุต (i_p-i_n) จะถูกส่งผ่านไปเป็นกระแสเอาต์พุตที่ขั้ว z (i_z) และแรงดันที่ขั้ว z (v_z) จะถูกเปลี่ยนไปเป็นกระแสเอาต์พุตที่ขั้ว x (i_x) ด้วยอัตราขยายค่าความนำ (transconductance gain , g_m) โดยความสัมพันธ์ดังกล่าวสามารถเขียนแสดงได้ด้วยวงจรสมมูลทางไฟฟ้าดังรูปที่ 5.1(ข)



รูปที่ 5.1 วงจร CDTA

(ก) สัญลักษณ์ (ข) วงจรสมมูลทางไฟฟ้า

5.3 กลุ่มวงจรย่อย

วงจร CDTA ที่นำเสนอประกอบด้วยวงจรย่อยที่สำคัญสองส่วน คือ วงจรผลต่างกระแส (current differencing circuit) และวงจรขยายค่าความนำ (transconductance amplifier) ซึ่งมีรายละเอียดของกลุ่มวงจรย่อยทั้งสองดังนี้

5.3.1 วงจรผลต่างกระแส

วงจรภาคอินพุทของวงจรผลต่างกระแสแสดงดังรูปที่ 5.2 ซึ่งมีค่าความต้านทานอินพุทต่ำมาก โดยมี I_A เป็นกระแสไบอัสของวงจร และหากประมาณว่าทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ จะได้ความสัมพันธ์ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

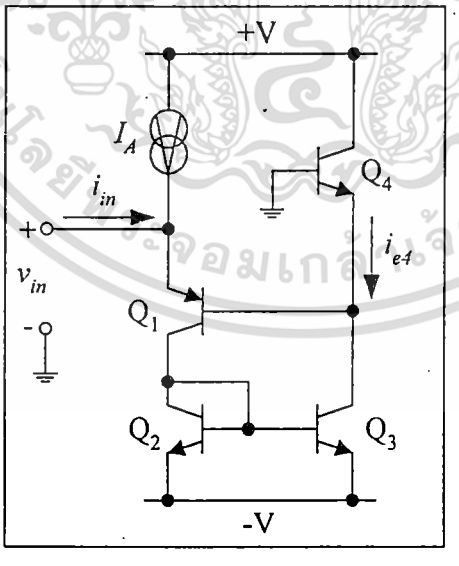
$$v_{in} = r_{e1} i_{in} + r_{e4} i_{e4} \tag{5.2}$$

และ
$$i_{e4} = \frac{\alpha i_{in}}{\beta_1} - \alpha i_{in} \tag{5.3}$$

เมื่อ r_{ei} คือ ค่าความต้านทานอีมิตเตอร์กรณีสัญญาณขนาดเล็กของทรานซิสเตอร์ Q_i ซึ่งมีค่าเท่ากับ V_T/I_A เมื่อ V_T คือ แรงดันความร้อน (thermal voltage) มีค่าประมาณ 26 mV ที่อุณหภูมิห้อง และ α คือ ค่าอัตราขยายกระแสแบบเบสร่วม และ β_1 คือ ค่าอัตราขยายกระแสแบบอีมิตเตอร์ร่วมของทรานซิสเตอร์ Q_1 จากความสัมพันธ์ในสมการที่ (5.2) และสมการที่ (5.3) ทำให้ได้ค่าความต้านทานอินพุทของวงจร r_{in} มีค่าเท่ากับ

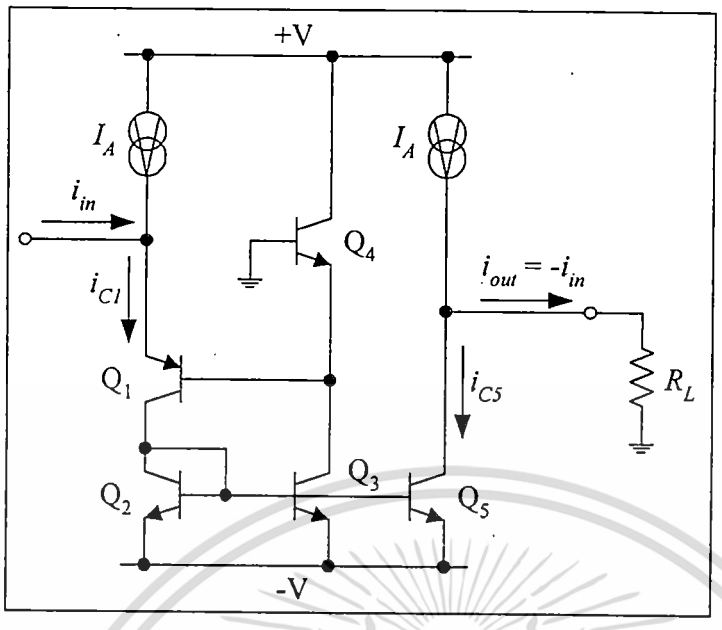
$$r_{in} = \frac{v_{in}}{i_{in}} \cong \frac{r_{e4}}{\beta_1} \tag{5.4}$$

จากสมการที่ (5.4) แสดงให้เห็นว่าด้วยคุณสมบัติของการป้อนกลับแบบลบที่มีแฟคเตอร์ป้อนกลับเท่ากับ β_1 เป็นผลให้ค่าความต้านทานอินพุทของวงจรมีค่าต่ำมาก ตัวอย่างเช่น ถ้า $\beta_1 = 50$ และ $I_A = 100\ \mu$A จะได้ $r_{in} = 5\ \Omega$ ดังนั้นในการออกแบบวงจรผลต่างกระแสซึ่งต้องมีค่าความต้านทานอินพุทต่ำมาก จึงได้นำเอาวงจรในรูปที่ 5.2 ไปทำหน้าที่เป็นวงจรภาคอินพุทเพื่อรับสัญญาณกระแสต่อไป



รูปที่ 5.2 วงจรภาคอินพุทของวงจรผลต่างกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 วงจรตามกระแส

รูปที่ 5.3 แสดงวงจรตามกระแส (current follower) ซึ่งพัฒนามาจากวงจรภาคอินพุทในรูปที่ 5.2 โดยเพิ่มทรานซิสเตอร์ Q_5 เพื่อทำหน้าที่ส่งผ่านกระแสเอาท์พุท i_{out} ของวงจร ดังนั้นเมื่อกำหนดให้ $\beta >> 1$ แล้วจะได้กระแสคอลเลคเตอร์ของ Q_5 มีค่าเท่ากับ

$$i_{C5} = i_{C1} = I_A + i_n \tag{5.5}$$

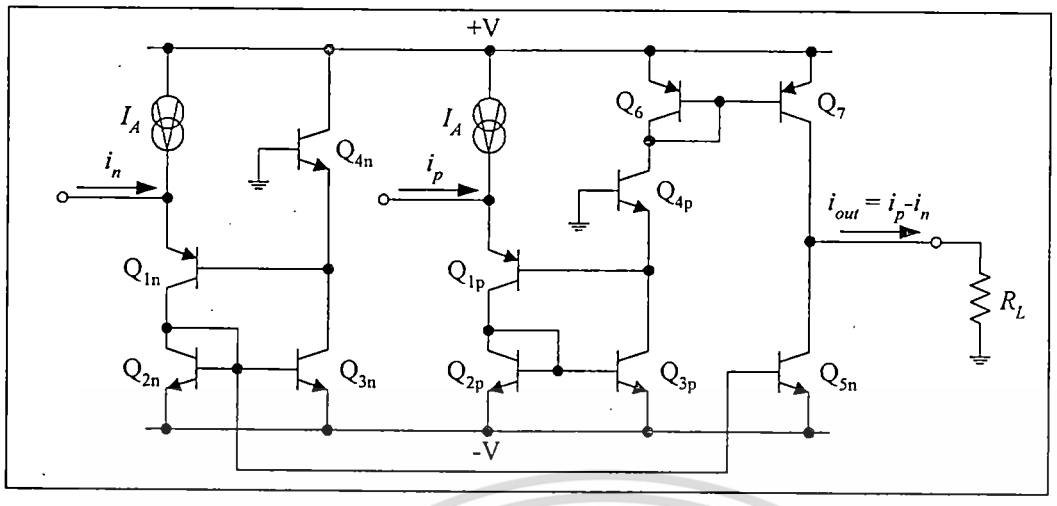
หรือ

$$i_{out} = -i_{in} \tag{5.6}$$

รูปที่ 5.4 แสดงวงจรผลต่างกระแสซึ่งประกอบด้วยวงจรตามกระแสในรูปที่ 5.2 จำนวนสองวงจรคือ Q_{1n}–Q_{5n} และ Q_1–Q_{4p} ทำหน้าที่รับสัญญาณกระแสอินพุท i_n และ i_p ของวงจร และจากการทำงานของวงจรสะท้อนกระแส Q_6–Q_7 จะได้กระแสเอาท์พุทของวงจรในกรณีนี้มีค่าเท่ากับ

$$i_{out} = i_p - i_n \tag{5.7}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 วงจรผลต่างกระแส

5.3.2 วงจรขยายค่าความนำ

วงจรขยายสัญญาณผลต่าง (differential amplifier) แสดงดังรูปที่ 5.5 เป็นวงจรภาคอินพุทของวงจรขยายค่าความนำ มีวงจรขยายสัญญาณแบบตามอีมิตเตอร์ (emitter follower) Q_8 และ Q_{11} ต่อคาสเคดเพื่อเพิ่มค่าอิมพีแดนซ์อินพุทของวงจรให้มีค่าสูงมากขึ้น ดังนั้นจากลำดับขั้นการวิเคราะห์วงจรหาค่าความต้านทานอินพุทของวงจร (r_z) เมื่อกำหนดให้ $\beta = \beta_8 = \beta_{11} >> 1$ พบว่ามีค่าเท่ากับ

$$r_z \cong 2\beta r_\pi \tag{5.8}$$

เมื่อ $r_\pi = r_{\pi 8} = r_{\pi 9} = r_{\pi 10} = r_{\pi 11}$ และ r_π คือ ค่าความต้านทานระหว่างขาเบสกับขาอีมิตเตอร์ของทรานซิสเตอร์ และในกรณีนี้จะได้กระแสคอลเลคเตอร์ของทรานซิสเตอร์ Q_9 และ Q_{10} มีค่าเท่ากับ

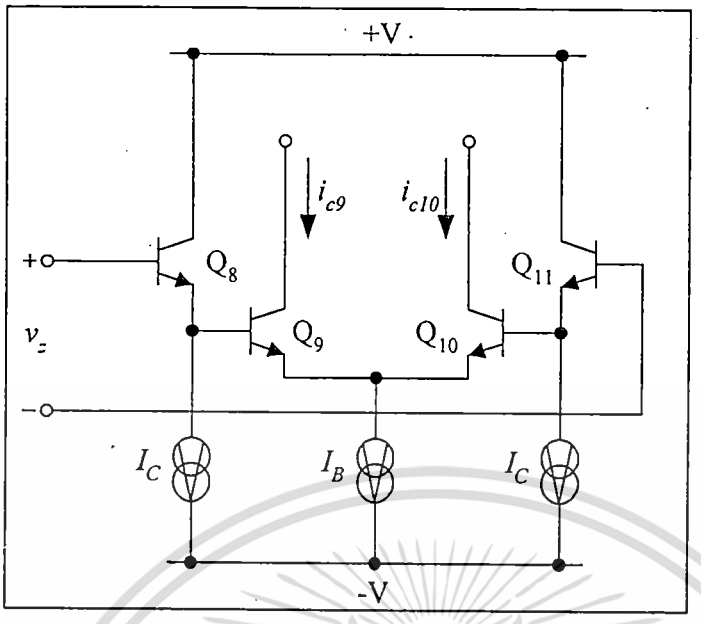
$$i_{C9} = -i_{C10} = g_{m9}\left(\frac{v_z}{4}\right) = -g_{m10}\left(\frac{v_z}{4}\right) \tag{5.9}$$

เมื่อ

$$g_{m9} = g_{m10} = \frac{I_B}{2V_T} \tag{5.10}$$

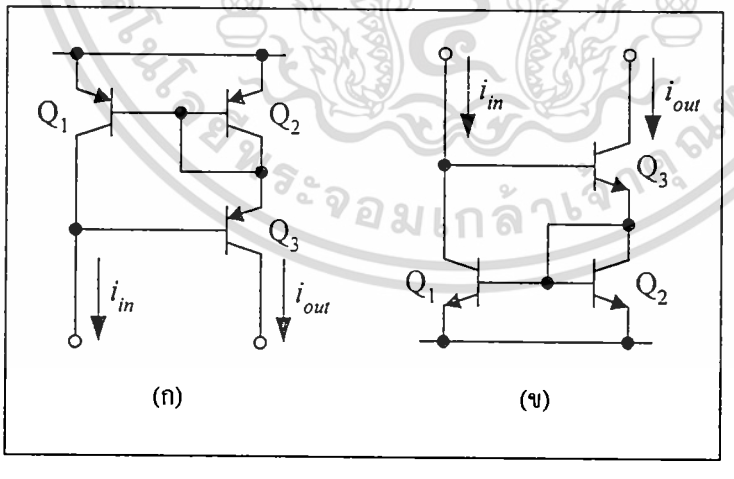
โดยที่ g_{m9} และ g_{m10} คืออัตราขยายค่าความนำของทรานซิสเตอร์ Q_9 และ Q_{10} ตามลำดับ ซึ่งถูกควบคุมโดยกระแสไบอัสจากภายนอก I_B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 วงจรขยายสัญญาณผลต่าง

รูปที่ 5.6 แสดงวงจรสะท้อนกระแสแบบวิลสัน (wilson current mirror) ซึ่งเป็นกลุ่มวงจรย่อยที่สำคัญอีกวงจรหนึ่งในวงจรขยายค่าความนำ โดยทำหน้าที่ส่งผ่านกระแสไปยังจุดอื่นๆของวงจร โดยในรูปที่ 5.6(ก) แสดงวงจรสะท้อนกระแสแบบบวกทำหน้าที่ในการจ่ายกระแส (source current) ส่วนรูปที่ 5.6(ข) แสดงวงจรสะท้อนกระแสแบบลบทำหน้าที่ในการดึงกระแส (sink current)



รูปที่ 5.6 วงจรสะท้อนกระแสแบบวิลสัน

(ก) แบบบวก (ข) แบบลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับคุณสมบัติของวงจรสะท้อนกระแสแบบวิลสันมีความต้านทานเอาท์พุทของวงจรมีค่าเท่ากับ

$$r_o = \frac{\beta r_{ce}}{2} \tag{5.11}$$

โดยที่ r_{ce} คือ ค่าความต้านทานระหว่างขาคอลเลคเตอร์กับขาอีมิตเตอร์ของทรานซิสเตอร์ ซึ่งมีค่าเท่ากับ V_A/I_{out} และ V_A คือค่าแรงดันจุดเริ่ม (early voltage) ส่วนค่าความต้านทานอินพุทของวงจรมีค่าเท่ากับ

$$r_{in} = \frac{2V_T}{I_{in}} \tag{5.12}$$

ค่าความคลาดเคลื่อนในการส่งผ่านกระแส (*error*) มีค่าเท่ากับ

$$error = \frac{2}{\beta^2 + 2\beta + 2} \tag{5.13}$$

ตัวอย่างเช่น เมื่อกำหนดให้ β=100 ดังนั้นเปอร์เซนต์ของค่าความคลาดเคลื่อนในการส่งผ่านกระแสของวงจรจะมีค่าเท่ากับ 0.0196 % จะเห็นได้ว่าหาก $\beta >> 1$ แล้ว กระแสเอาท์พุทของวงจรสามารถประมาณได้เป็น

$$I_{out} \cong I_{in} \tag{5.14}$$

รูปที่ 5.7 แสดงวงจรขยายค่าความนำซึ่งประกอบด้วยวงจรขยายสัญญาณผลต่างดังรูปที่ 5.5 และวงจรสะท้อนกระแสแบบวิลสันดังรูปที่ 5.6 ดังนั้นจากลำดับขั้นการวิเคราะห์วงจรหาค่าความต้านทานเอาท์พุทของวงจรที่มองเข้าไปที่ขั้ว x (r_x) โดยประมาณว่าทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ เมื่อ $\beta = \beta_{15} = \beta_{16} = \beta_{17} = \beta_{18} = \beta_{19} = \beta_{20} >> 1$ และ $r_{ce} = r_{ce15} = r_{ce16} = r_{ce18} = r_{ce19} = r_{ce20}$ พบว่ามีค่าเท่ากับ

$$r_x \cong \frac{\beta r_{ce}}{4} \tag{5.15}$$

จากสมการที่ (5.9) และ สมการที่ (5.10) ถ้ากำหนดให้ $g_m = (g_{m9}/2) = (g_{m10}/2)$ และจากผลของการส่งผ่านกระแสด้วยวงจรสะท้อนกระแส Q_{12}-Q_{14}, Q_{15}-Q_{17} และ Q_{18}-Q_{20} มีค่าเท่ากับ

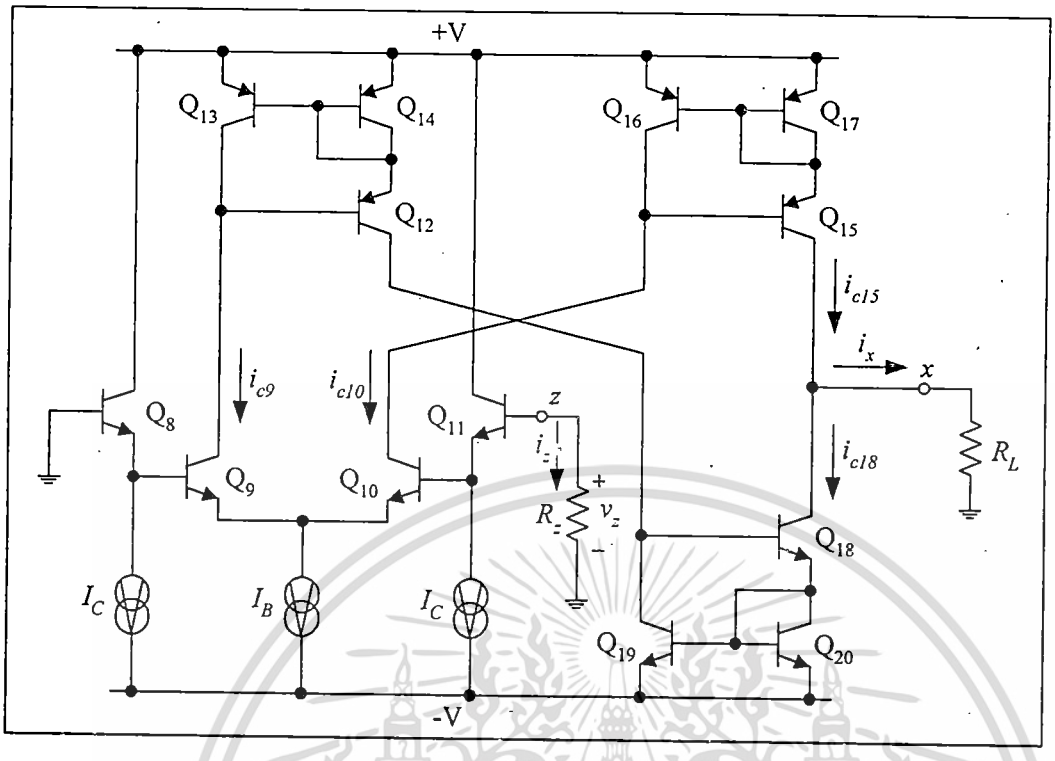
$$i_x = i_{C15} - i_{C18} = i_{C10} - i_{C9} = g_m v_z \tag{5.16}$$

หรือ

$$i_x = g_m R_z i_z \tag{5.17}$$

โดยที่ R_z คือ ตัวต้านทานที่ต่อระหว่างขั้ว z กับกราวด์

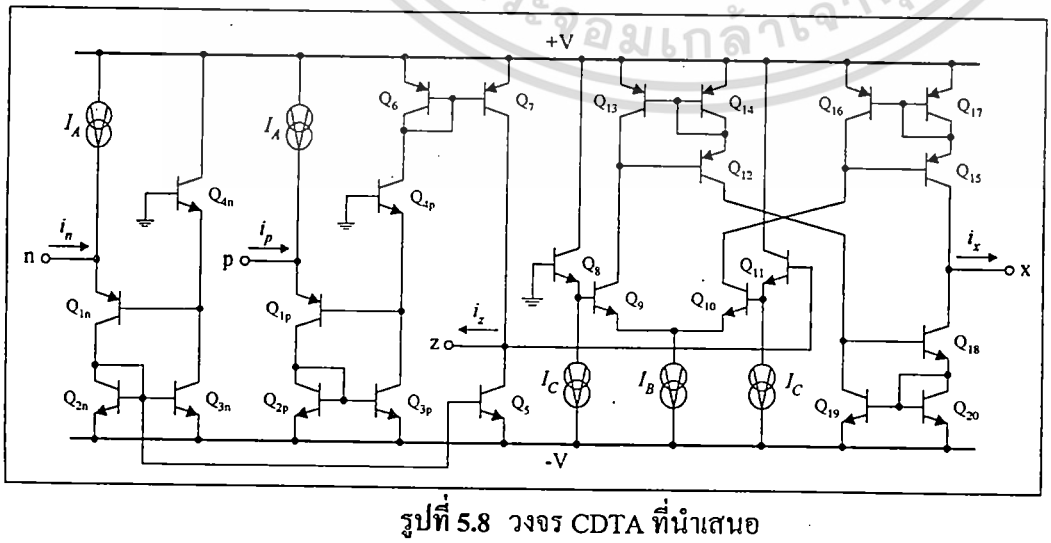
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 วงจรขยายค่าความนำ

5.4 วงจร CDTA ที่นำเสนอ

วงจร CDTA ที่นำเสนอแสดงดังรูปที่ 5.8 ประกอบด้วยวงจรผลต่างกระแสแสดงดังรูปที่ 3.4 และวงจรขยายค่าความนำแสดงดังรูปที่ 5.7 ดังนั้นเห็นได้ว่าคุณสมบัติพื้นฐานของวงจรที่นำเสนอสอดคล้องกับสมการที่ (5.1) และสามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้โดยการแปรค่ากระแสไบอัสจากภายนอก (I_B)



รูปที่ 5.8 วงจร CDTA ที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

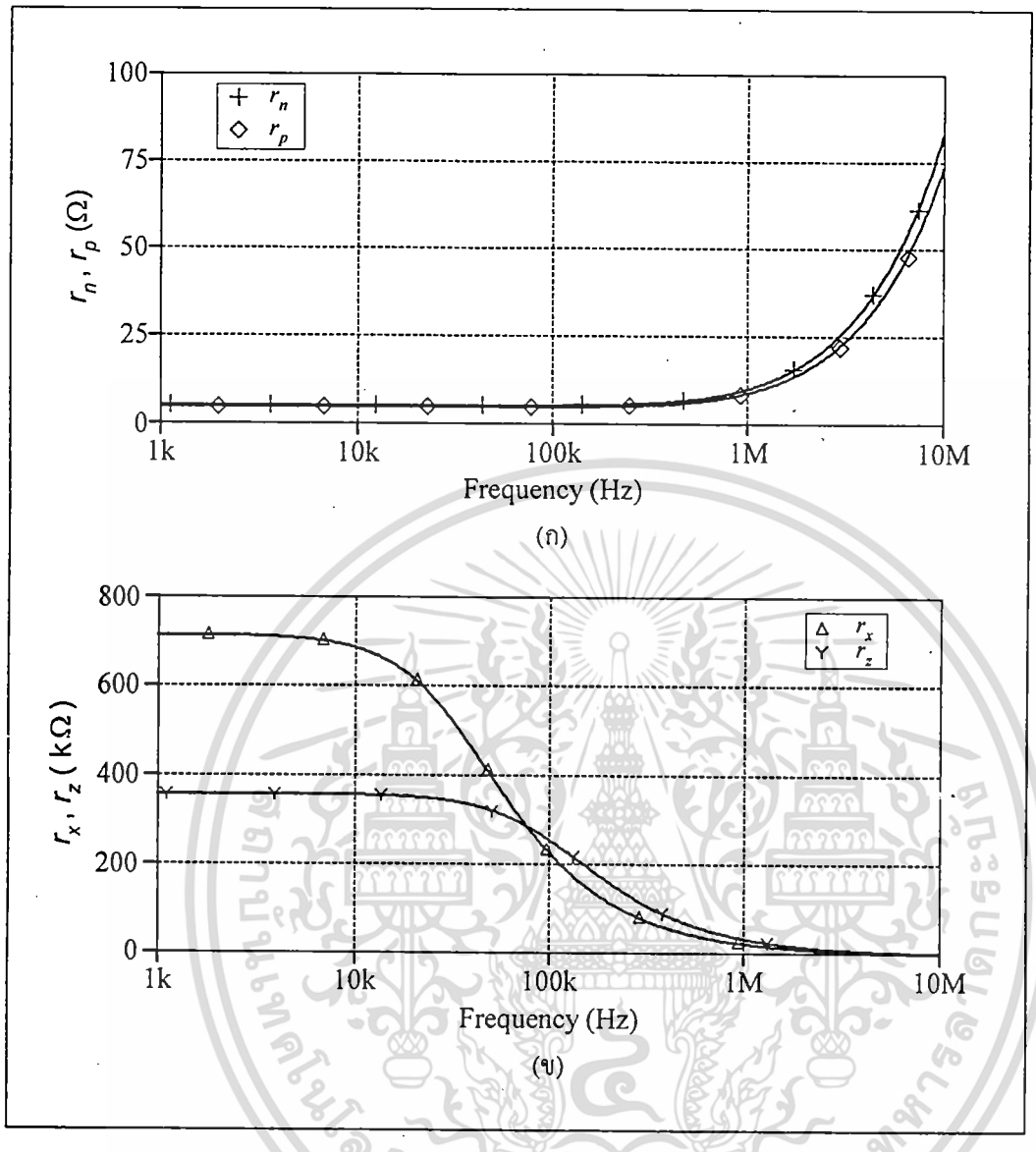
5.4.1 ผลการจำลองการทำงานของวงจร

ในที่นี้ได้ตรวจสอบคุณสมบัติของวงจร CDTA ที่นำเสนอในรูปที่ 5.8 ด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ AT&T ALA400-CBIC-R [24] เมื่อเลือกใช้ $\pm V = \pm 5V$, $I_A = 100\ \mu A$, $I_C = 50\ \mu A$ และ $R_z = R_x = 1\ k\Omega$ จากผลการจำลองผลตอบสนองต่อสัญญาณไฟตรงพบว่าวงจร CDTA ที่นำเสนอมีค่ากระแสออฟเซตสูงสุดเท่ากับ 8 μA และสิ้นเปลืองกำลังงานไฟฟ้าเท่ากับ 9.93 mW

รูปที่ 5.9(ก) แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานอินพุทที่มองเข้าไปยังขั้ว p และ n ซึ่งพบว่ามีค่าประมาณ $r_p \cong r_n = 4.5\ \Omega$ และรูปที่ 5.9(ข) แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานอินพุทที่มองเข้าไปยังขั้ว z และ x ซึ่งพบว่า $r_z \cong 360\ k\Omega$ และ $r_x \cong 713\ k\Omega$ ตามลำดับ

รูปที่ 5.10 แสดงผลตอบสนองทางความถี่ของ i_z/i_p และ i_z/i_n ซึ่งพบว่าความถี่คัทออฟ มีค่าประมาณ $f_c \cong 32$ MHz ส่วนรูปที่ 5.11 นั้นแสดงผลตอบสนองทางความถี่ของ i_x/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B เป็น 50μA, 100μA, 200 μA และ 400 μA ตามลำดับ ในกรณีนี้พบว่าอัตราการส่งผ่านกระแส i_x/i_z เพิ่มขึ้นตามการแปรค่าของกระแสไบอัส I_B โดยมีค่า f_c ประมาณ 17 MHz, 28 MHz, 37 MHz และ 39 MHz ตามลำดับ ซึ่งแสดงให้เห็นว่าวงจรที่นำเสนอสามารถปรับค่ากระแสเอาท์พุท i_x ได้ โดยการแปรค่ากระแสไบอัส I_B

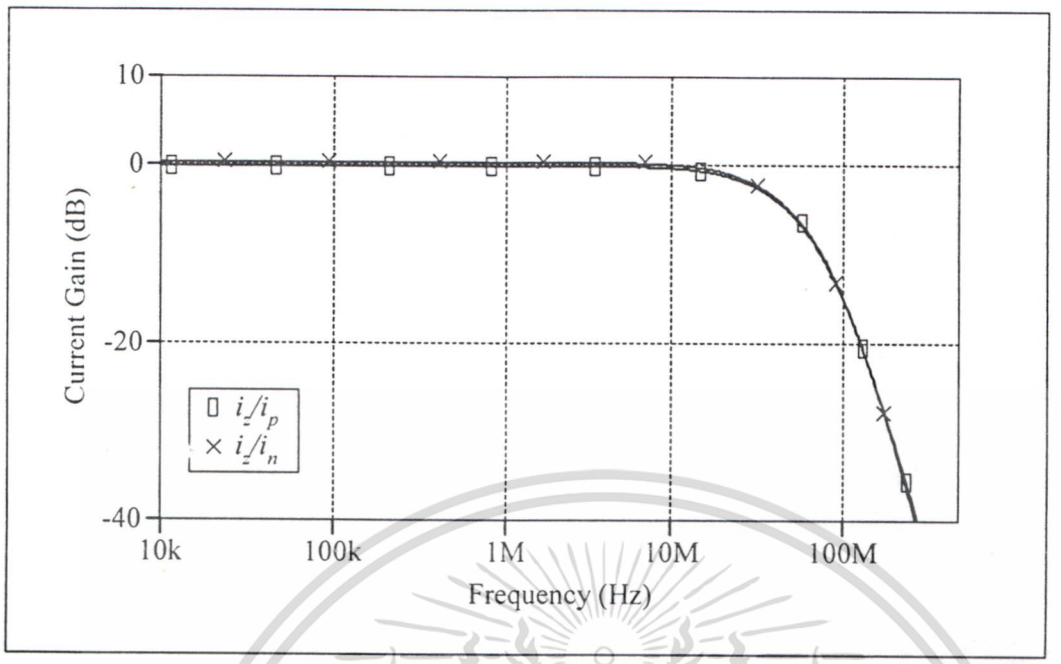
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



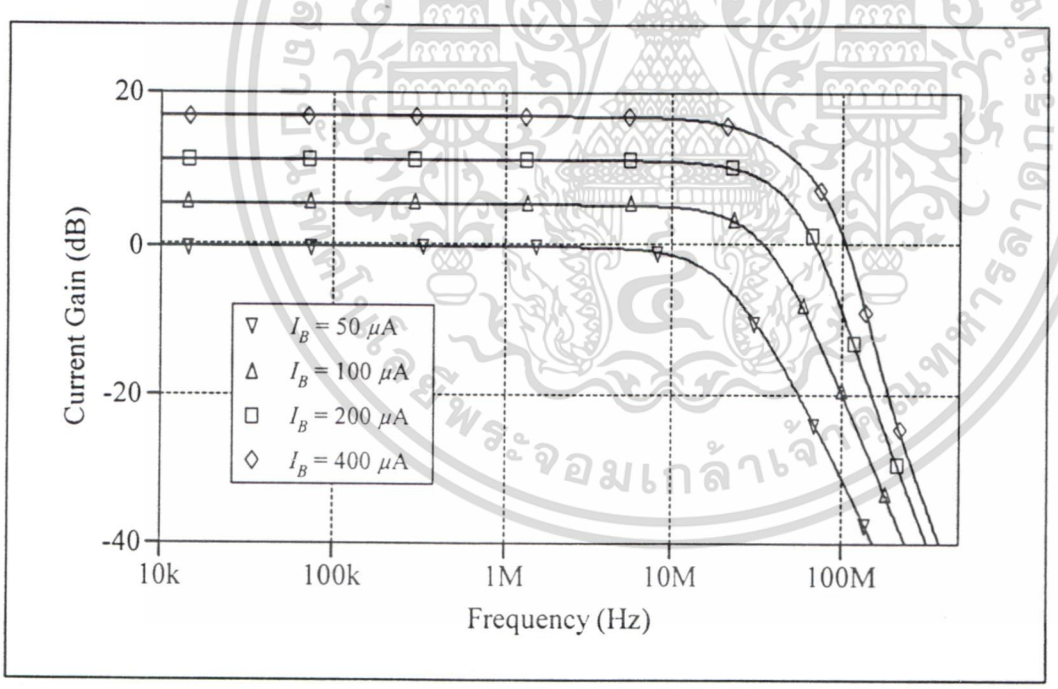
รูปที่ 5.9 ผลตอบสนองทางความถี่ของค่าความต้านทานอินพุทที่ขั้ว p, n, z และ x
(ก) ขั้ว p (r_p) และ n (r_n) (ข) ขั้ว z (r_z) และ x (r_x)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 5.10 ผลตอบสนองทางความถี่ของ i_z/i_p และ i_z/i_n



รูปที่ 5.11 ผลตอบสนองทางความถี่ของ i_x/i_z เมื่อทำการแปรค่ากระแสไบอัส I_B

83643

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 สรุป

ในบทนี้ได้นำเสนอการสังเคราะห์และออกแบบวงจร CDTA ในรูปวงจรรวมโดยใช้ทรานซิสเตอร์แบบไบโพล่าร์ ซึ่งประกอบด้วยวงจรผลต่างกระแส และวงจรขยายค่าความนำ โดยสามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ด้วยการแปรค่ากระแสไบอัสจากภายนอก และจากผลการจำลองการทำงานของวงจรแสดงให้เห็นว่าคุณสมบัติของวงจรที่นำเสนอนั้นที่สอดคล้องเป็นไปตามหลักการทฤษฎีที่ได้นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
อภิปรายและวิจารณ์ ผลการวิจัย

จากผลงานวิจัยที่ได้ทำมาตลอดนี้ ได้ก่อให้เกิดประโยชน์ขึ้นหลายประการ เช่น การพัฒนาองค์ความรู้ทางด้านการออกแบบวงจรรวมขึ้นเองในประเทศไทย เพื่อส่งเสริมให้อุตสาหกรรมการผลิตวงจรรวมเกิดขึ้นได้จริงในประเทศ ซึ่งอุตสาหกรรมการผลิตวงจรรวมนี้เป็นอุตสาหกรรมต้นน้ำที่สร้างมูลค่าการส่งออกทำรายได้เข้าประเทศไทยได้อย่างมหาศาล และยังช่วยส่งเสริมให้อุตสาหกรรมการผลิตชิ้นส่วนอุปกรณ์ไฟฟ้าอิเล็กทรอนิกส์มีในประเทศอยู่แล้วให้เติบโตขยายตัวได้มากขึ้นอีก นอกจากนี้ยังช่วยส่งเสริมอุตสาหกรรมขนาดกลางและขนาดย่อม ทางด้านการออกแบบวงจรรวมในรูปทรัพย์สินทางปัญญา ที่มุ่งเน้นการพัฒนาเทคนิคในการออกแบบวงจรรวมได้อีกด้วย และเหล่านี้ล้วนเป็นส่วนสำคัญที่ช่วยส่งเสริมความแข็งแกร่งให้กับภาคอุตสาหกรรมไทย ทั้งจากองค์ความรู้พื้นฐานที่พัฒนาขึ้นและจากบุคลากรนักวิจัยรุ่นใหม่ที่จบออกไปเป็นกำลังสำคัญในการขับเคลื่อนการพัฒนาประเทศในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7
สรุปและเสนอข้อแนะเกี่ยวกับการวิจัยในขั้นต่อไป

จากรายงานผลการดำเนินการวิจัยจะเห็นว่าโครงการวิจัยที่นำเสนอมีความก้าวหน้า มีแนวคิดในการพัฒนาและออกแบบงานวิจัยมีแนวโน้มที่ดี อย่างไรก็ตามงานวิจัยเหล่านี้จำเป็นต้องมีการพัฒนา ปรับปรุง เพิ่มเติม วิเคราะห์ และสรุปรวม เพื่อเสนอเป็นบทความวิจัย ตีพิมพ์เผยแพร่ในวารสารระดับนานาชาติต่อไป นอกจากนี้ยังเป็นการสร้างกลุ่มนักวิจัยในการออกแบบวงจรรวม ทั้งยังส่งเสริมให้เกิดความเชื่อมโยงของงานวิจัยที่สามารถนำไปประยุกต์ใช้ในอุตสาหกรรมไมโครอิเล็กทรอนิกส์ได้เป็นอย่างดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8
เอกสารอ้างอิง

[1] A. B. Grebene, (Ed.) *Analog Integrated Circuits,* IEEE Press, New York, 1978.

[2] Robert G. Meyer, (Ed.) *Integrated Circuit Operational Amplifiers*, IEEE Press, New York, 1978.

[3] P. R. Gray and R. G. Meyer, *Analysis and design of analog integrated circuits*, Wiley, New York, 1993.

[4] R. Gregorian and G.C. Temes, *Analog MOS Integrated Circuits for Signal Processing*, Wiley, New York, 1986.

[5] C. Toumazou, F.J. Lidgey, and D.G. Haigh, (Dds.) Analog IC Design : *The Current-Mode Approach*, Peter Peregrinus, London, 1990

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

บทความวิจัยที่นำเสนอในการประชุมวิชาการระดับประเทศ

จำนวน 3 บทความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.) ธนวัฒน์ ปียะทัต, ธีรศิลป์ ทุมวิภาต, วรพงศ์ ตั้งศรีรัตน์ และ วัลลภ สุรกำพลธร, "วงจรออสซิลเลเตอร์แบบควอดราเจอร์ที่ปรับค่าได้ทางอิเล็กทรอนิกส์โดยใช้วงจรสายพานแรงดันแบบกระแสควบคุม", **การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 28**, โรงแรมเพิร์ล วิลเลจ, จ.ภูเก็ต, หน้า 1149-1152, 20-21 ตค. 2548.

2.) สุเมธี พิสิฐเฉลิมพงศ์, สุมาลี อุณหวณิชย์, วรพงศ์ ตั้งศรีรัตน์ และ วัลลภ สุรกำพลธร, "วงจรกรองสัญญาณไบควอดราทิกหลายเอาต์พุตโดยใช้วงจร CDBA", **การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 28**, โรงแรมเพิร์ล วิลเลจ, จ.ภูเก็ต, หน้า 1157-1160, 20-21 ตค. 2548.

3.) วสันต์ ตันเจริญ, ทัตยา ปุคคละนันท์, วรพงศ์ ตั้งศรีรัตน์ และ วัลลภ สุรกำพลธร, "วงจร CDTA และการประยุกต์ใช้งาน", **การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 28**, โรงแรมเพิร์ล วิลเลจ, จ.ภูเก็ต, หน้า 1161-1164, 20-21 ตค. 2548.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

บทความวิจัยที่นำเสนอในการประชุมวิชาการระดับนานาชาติ

จำนวน 13 บทความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.) C. Jongkunstidchai, P. Pienchob, K. Kumwachara and W. Surakampontorn, "Full-Wave Rectifiers Based on Operational Transconductance Amplifiers", **International Symposium on Communications and Information Technologies 2005**, Beijing China, pp. 414-417, Oct. 12-14, 2005.

2.) K. Kaewdang, K. Kumwachara and W. Surakampontorn, "Electronically Tunable Floating CMOS Resistor Using OTA", **International Symposium on Communications and Information Technologies 2005**, Beijing China, pp. 705-708, Oct. 12-14, 2005.

3.) C. Fongsamut, N. Fujii and W. Surakumpontorn, "Two New RC Oscillators Using CCIIs", **International Symposium on Communications and Information Technologies 2005**, Beijing China, pp. 1138-1141, Oct. 12-14, 2005.

4.) T. Piyatat, W.tangsrirat and W. Surakampontorn, "Electronically Tunable Quadrature Oscillator Using Current-controlled Voltage Conveyors", **2005 IEEE Conference on Electron Devices and Solid-State Circuit**, Hong Kong, pp. 133-136, Dec. 19-21, 2005.

5.) S. Pisitchalermpong, T. Pukkalanun, W. Tangsrirat and W. Surakampontorn, "Corrent Differencing Boffered Amplifier Based Multiple-output Biquadratic Filters", **2005 IEEE Conference on Electron Devices and Solid-State Circuit**, Hong Kong, pp. 521-524, Dec. 19-21, 2005.

6.) D. Prasertsom, T. Pukkalanun, W. Tangsrirat and W. Surakampontorn, "Low Passive Component-Count Current Follower-Based Current-Mode Second-Order Notch Filter", **2005 IEEE Conference on Electron Devices and Solid-State Circuit**, Hong Kong, pp. 529-531, Dec. 19-21, 2005.

7.) K. Kaewdang, K. Kumwachara and W. Surakampontorn, "CMOS Electronically Tunable General Floating Resistor", **The 2006 Electrical Engineering/Electronics, Computer, Telecomunications, and Information Technology (ECTI) International Conference** , May 10-13, 2006, Ubon Ratchathani, Thailand, pp. 183-186.

8.) W. Tanjaroen, T. Dumawipata, S. Unhavanich, W. Tangsrirat and W. Surakampontorn, "Design of current differencing transconductance amplifier and its application to current-mode KHN biguad filter", **The 2006 Electrical Engineering/Electronics, Computer, Telecomunications, and Information Technology (ECTI) International Conference** , May 10-13, 2006, Ubon Ratchathani, Thailand, pp. 497-500.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9.) J. Hirunporm, T. Dumawipata, S. Unhavanich, W. Tangsrirat and W. Surakampontorn, "Electronically Tunable Multiple-output FTFN and Its Applications", **The 2006 Electrical Engineering/Electronics, Computer, Telecomunications, and Information Technology (ECTI) International Conference** , May 10-13, 2006, Ubon Ratchathani, Thailand, pp. 805-808.

10.) W. Tanjaroen, T. Dumawipata, S. Unhavanich, W. Tangsrirat and W. Surakampontorn, "Realization of Current-mode KHN Biquad Filter Using Current Differencing Transconductance Amplifiers", **International Technical Conference on Circuits/Systems, Computers and Comunucations (ITC-CSCC 2006)**, Chiang Mai, Thailand, pp.II-121-II-124, July 10-13,2006.

11.) D. Prasertsom, T. Piyatat, W. Tangsrarat and W. Surakampontorn, "CDBA-based single-resistance-controlled quadrature oscillator", **International Technical Conference on Circuits/Systems, Computers and Comunucations (ITC-CSCC 2006)**, Chiang Mai, Thailand, pp.III-171-III-174, July 10-13,2006.

12.) J. Hirunporm, T. Dumawipata, S. Unhavanich W. Tangsrirat and W. Surakampontorn, "Current-Controlled Current-Mode Biquadratic Filter Using Tunable Multiple-output FTFNs", **International Technical Conference on Circuits/Systems, Computers and Comunucations (ITC-CSCC 2006)**, Chiang Mai, Thailand, pp.III-705-III-708, July 10-13,2006.

13.) A. Jiraseree-amornkun, A. Worapishet, E.A.M Klumperink, B. Nauta and W. Surakampontorn, "Slew Rate Induced Distortion in Switched-Resistor Integrators", **2006 IEEE International Symposium on Circuits and Systems (ISCAS 2006)**, Island of Kos, Greece, pp. 2485-2488, May 21-24, 2006.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการระดับประเทศ

จำนวน 1 บทความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.) W. Tangsrirat and W. Surakampontorn, "Electronically Tunable Floating Inductance Simulation Based on Current-Controlled Current Differencing Buffered Amplifiers", **Thammasart International Joulnal of Science and Technology (TIJSAT)**, vol. 11, no. 1, pp. 60-65, January-March 2006.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง

บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการระดับนานาชาติ

จำนวน 2 บทความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.) W. Tangsrirat and W. Surakampontorn, "Cascadable multiple-input single-output current-mode universal filter based on current differencing buffered amplifiers", **Frequenz : Journal of RF-Engineering and Telecommunications**, vol. 60, 7-8, pp.152-154, July-Agust 2006.

2.) C. Fongsamut, K. Anuntahirunrat, K. Kumwachara and W. Surakumpontorn, "Current conveyor based single element controlled and current controlled sinusoidal oscillator", **International Journal of Electronics**, vol. 93, pp. 467-478, 2006.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้