

รายงานการวิจัย

การออกแบบคุณสมบัติการสวิตชิงทรานเซียนของ
วงจรกเทพื้นฐานแบบซีมอส

Design the Transient Switching Characteristics of
CMOS Basic Logic Gates

คณะผู้วิจัย

1. รศ.ดร. สมเกียรติ ศุภเดช
2. นาย เต็มพงษ์ เพ็ชรกุล
3. นาย วีระ เฟื่องจันทร์

สถานที่ทำการวิจัย

ศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
โทร. 3267980

ได้รับทุนสนับสนุนจาก

สำนักงานคณะกรรมการวิจัยแห่งชาติ
ปีงบประมาณ 2537

RCH
TK
7874-65
พ 2325

เลขหมู่.....

เลขทะเบียน..... 32256

วัน, เดือน, ปี..... 11 ส.ค. 2542

สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	I
บทนำ	II
บทที่ 1 ทฤษฎีมอสเฟต และการทำงาน	1
1.1 โครงสร้างและหลักการทำงาน	1
1.2 คุณสมบัติกระแสและแรงดัน	3
1.3 ค่าตัวเก็บประจุในมอสเฟต	8
1.4 แบบจำลองมอสทรานซิสเตอร์ ในการจำลองแบบ PSPICE	12
บทที่ 2 การออกแบบวงจรรวมคิจิตอลพื้นฐานแบบซิมอส	16
2.1 การออกแบบมอนิเตอร์สำหรับคุณสมบัติทางกายภาพ	16
2.2 การออกแบบมอสทรานซิสเตอร์	17
2.3 การออกแบบซิมอสอินเวอร์เตอร์	18
2.4 การออกแบบวงจรพื้นฐานแบบซิมอส	21
2.4.1 การออกแบบวงจรแนนด์เกตสองอินพุต	21
2.4.2 การออกแบบวงจรรนอร์เกตสองอินพุต	24
บทที่ 3 กระบวนการสร้างซิมอส	30
3.1 การเตรียมแผ่นฐานรองเบื้องต้น	30
3.2 กระบวนการออกซิเดชัน	32
3.3 กระบวนการโฟโตลิโธกราฟี	32
3.4 กระบวนการแพร่สารเจือ	34
3.4.1 การพรีเคปโพซิชั่น	34
3.4.2 การขับลึก	36
3.5 กระบวนการเมทัลไลเซชัน	37
3.6 กระบวนการเก็บบรรจุ	39
บทที่ 4 การทดลองและผลการทดลอง	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
4.1 การทดลองและศึกษาโครงสร้างทางไฟฟ้า และ โครงสร้างทางกายภาพ ของกระบวนการสร้าง	44
4.1.1 คุณสมบัติรอยต่อ พี-เอ็น ในโครงสร้างซิมอส	44
4.1.2 การหาค่าตัวเก็บประจุในโครงสร้าง	47
4.2 การหาค่าตัวแปรในการจำลองแบบ	52
4.3 การศึกษาคุณสมบัติสวิชิ่งของซิมอสอินเวอร์เตอร์	54
4.4 การศึกษาคุณสมบัติสวิชิ่งของแนนด์เกต	59
4.5 การศึกษาคุณสมบัติสวิชิ่งของนอร์เกต	62
บทที่ 5 สรุปและวิจารณ์	65
เอกสารอ้างอิง	67
ภาคผนวก ก. โปรแกรมที่ใช้ในการจำลองแบบ	69
ภาคผนวก ข. บทความวิจัย	71



การออกแบบคุณสมบัติการสวิทชิงทรานเซียนของวงจรถูกพื้นฐานแบบซีมอส

Design the Transient Switching Characteristics of CMOS Basic Logic Gates

บทคัดย่อ

ในรายงานฉบับนี้ ได้เสนอการประมาณค่าตัวเก็บประจุในโครงสร้างซีมอสอย่างง่าย สำหรับคำนวณค่าคุณสมบัติทางสวิชชิง อันได้แก่ เวลาขาขึ้น t_r (rise times) และค่าเวลาขาลง t_f (fall times) ของวงจรถูกพื้นฐาน โดยคิดค่าตัวเก็บประจุในส่วนพื้นที่ต่าง ๆ ของลวดลายวงจรถูก เป็นค่าตัวเก็บประจุรวมที่ขั้วเอาต์พุต ทำการวัดผลที่ได้จากการทดลองและจากการจำลองแบบด้วยโปรแกรม PSPICE ผลปรากฏว่าให้ค่าเวลาอยู่ในระดับคาบเวลาเดียวกันเป็นไมโครวินาทีที่มีค่าแตกต่างกันประมาณ 5-10 เท่า

Abstract

The simple method approximation capacitances in CMOS structure for calculate the switching characteristics, rise times and fall times, of the basic logic gates has presented in this report. We conclude the capacitances of the area of the mask pattern are the capacitances in the output. To compare the experimental with the simulationn found that has the same order of times and the difference are about 5-10 times.

บทนำ

1 ความก้าวหน้าของสิ่งประดิษฐ์สารกึ่งตัวนำ

นับตั้งแต่ปี ค.ศ.1947 ที่นักวิจัยของห้องวิจัย Bell Telephone สามารถประดิษฐ์ทรานซิสเตอร์ตัวแรกได้ ความก้าวหน้าทางสิ่งประดิษฐ์สารกึ่งตัวนำได้เจริญขึ้นอย่างรวดเร็ว และทรานซิสเตอร์ก็เข้ามาแทนที่หลอดสุญญากาศ เนื่องจากคุณสมบัติของทรานซิสเตอร์มีประสิทธิภาพการทำงานที่ดีกว่า กินกำลังไฟน้อยกว่า น้ำหนักเบากว่า ขนาดเล็ก และราคาถูกกว่า อย่างไรก็ตามทรานซิสเตอร์ก็ได้รับการพัฒนาอย่างต่อเนื่องตลอดมา และราวปี ค.ศ. 1960 ก็มีการค้นพบเทคโนโลยีใหม่ได้แก่ เทคโนโลยีการสร้างวงจรรวม (Integrated Circuit Technology) กล่าวคือ สามารถสร้างทรานซิสเตอร์จำนวนหลายตัวลงบนชิ้นของผลึกสารกึ่งตัวนำซิลิกอนชิ้นเล็กๆ ขนาดประมาณ 5×5 มม² รวมทั้งชิ้นส่วนแบบพาสซีฟ (passive devices) เช่นตัวต้านทานและตัวเก็บประจุไฟฟ้าด้วย และต่อร่วมกันภายใน (interconnection) เป็นวงจรรวมที่สมบูรณ์ และชิ้นสารกึ่งตัวนำดังกล่าวนี้ถูกเรียกสั้นๆ ว่า ชิพไอซี (chip IC)

หลังจากที่มีการผลิตไอซีหรือวงจรรวม ไอซีก็เข้ามามีบทบาทแทนที่ทรานซิสเตอร์ ทั้งนี้ก็เพราะประสิทธิภาพที่ดี ขนาดเล็กกระจัดกระจายและเทคโนโลยีของไอซีก็มีการพัฒนาขึ้นมาตามลำดับ โดยแบ่งตามประเภทได้เป็น 2 แบบหลัก คือ เทคโนโลยีของมอส (MOS Technology) และเทคโนโลยีของไบโพลาร์ (Bipolar Technology)

การพัฒนาไอซีถูกกระทำทั้งเทคโนโลยีของมอสและของไบโพลาร์ ซึ่งต่างก็มีข้อดีข้อเสียที่แตกต่างกัน เช่น เทคโนโลยีของไบโพลาร์จะทำให้ได้วงจรรวมที่มีความเร็วสูงแต่มีขนาดใหญ่ ส่วนเทคโนโลยีของมอสสามารถสร้างวงจรรวมได้มีขนาดเล็กกว่า จึงทำให้สามารถสร้างวงจรมีฟังก์ชันการทำงานที่ซับซ้อนมากกว่าในขนาดพื้นที่ที่เท่ากัน ดังนั้น เทคโนโลยีของมอส จึงเป็นที่นิยมต่อมาในการพัฒนาวงจรรวม

การพัฒนาการสร้างวงจรรวมโดยเทคโนโลยีของมอส ได้พัฒนาอย่างรวดเร็ว โดยเฉพาะในเรื่องของขนาดที่ทำให้เล็กลงเรื่อยๆ จึงทำให้สามารถสร้างทรานซิสเตอร์ได้เป็นจำนวนตั้งแต่ 2 ตัวจนกระทั่งถึง 500,000 ตัว ภายในเวลา 20 ปี เราอาจจำแนกไอซีหรือวงจรรวมออกเป็นกลุ่มตามขนาดความจุของจำนวนชิ้นส่วนที่รวมอยู่ในชิพได้ดังนี้

- 1) วงจรรวมขนาดเล็ก (Small Scale Integrations) หรือเขียนย่อๆว่า SSI ได้แก่ ไอซีที่มีจำนวนทรานซิสเตอร์ประมาณไม่เกิน 100 ตัว เช่น พวกไอซีประเภทเกทต่างๆ
- 2) วงจรรวมขนาดกลาง (Medium Scale Integrations) หรือเขียนย่อๆว่า MSI ได้แก่ ไอซีที่มีจำนวนทรานซิสเตอร์ประมาณ 100-1,000 ตัว เช่นพวกไอซีเคาน์เตอร์ มัลติเพลกเซอร์ เป็นต้น
- 3) วงจรรวมขนาดใหญ่ (Large Scale Integrations) หรือเขียนย่อๆว่า LSI ได้แก่ ไอซีที่มีจำนวนทรานซิสเตอร์ประมาณ 1,000-20,000 ตัว เช่นพวกไมโครโปรเซสเซอร์ขนาด 8 บิต รม (ROM) และแรม (RAM) เป็นต้น
- 4) วงจรรวมขนาดใหญ่มาก (Very Large Scale Integrations) หรือเขียนย่อๆว่า VLSI ได้แก่ ไอซีที่มีจำนวนทรานซิสเตอร์ประมาณ 20,000-50,000 ตัว เช่นพวกไมโครโปรเซสเซอร์ขนาด 16 และ 32 บิต เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2 สิ่งประดิษฐ์สารกึ่งตัวนำประเภทซีมอส

เนื่องจากเทคโนโลยีของมอสเป็นเทคโนโลยีที่เหมาะสมในการสร้างวงจรรวม ในเทคโนโลยีนี้ยังแบ่งออกเป็น เทคโนโลยีแบบ PMOS เทคโนโลยีแบบ NMOS และเทคโนโลยีแบบ CMOS

เทคโนโลยีแบบ PMOS ไม่ค่อยเป็นที่นิยมทั้งที่เป็นเทคโนโลยีแบบแรก ทั้งนี้เนื่องจากมีความเร็วช้ากว่าเทคโนโลยีแบบ NMOS เนื่องจากใช้โฮลเป็นพาหะ ดังนั้นเทคโนโลยีแบบ NMOS จึงเป็นที่นิยมแพร่หลายในวงจรรวม แต่อย่างไรก็ตาม ได้มีผู้คิดโครงสร้างการทำงานที่น่าทึ่ง PMOS และ NMOS มาทำงานร่วมกันเรียกว่าเทคโนโลยีแบบ CMOS ซึ่งเป็นชื่อย่อมาจาก Complementary MOS

สำหรับรายงานวิจัยนี้จะกล่าวถึงโครงสร้างพื้นฐาน การออกแบบ กระบวนการสร้าง การทดลองและบทสรุปของการสร้างและพัฒนาอุปกรณ์ประเภทซีมอสภายในประเทศ โดยแบ่งเนื้อหาเป็นส่วนๆตามลำดับต่อไปนี้

บทที่ 1 เป็นการเสนอทฤษฎีพื้นฐานของมอสเฟต โดยเริ่มจากโครงสร้างและหลักการทำงานพื้นฐานของมอสเฟต คุณสมบัติกระแสและแรงดันของวงจรรวม ค่าตัวเก็บประจุ และการจำลองแบบวงจรด้วยโปรแกรม SPICE

บทที่ 2 เป็นการเสนอการออกแบบวงจรรวมพื้นฐานแบบซีมอส ได้แก่ มอนิเตอร์ที่ใช้ศึกษาคุณสมบัติทางกายภาพ ทรานซิสเตอร์ วงจรซีมอสอินเวอร์เตอร์ วงจรรวมพื้นฐานแนค้เกทชนิดสองอินพุท วงจรรวมพื้นฐานนอร์เกทชนิดสองอินพุท

บทที่ 3 เป็นส่วนของกระบวนการสร้างและการเก็บบรรจุ ซึ่งกล่าวถึงขบวนการสร้างและเก็บบรรจุเป็นขบวนการมาตรฐานของห้องปฏิบัติการศูนย์วิจัยอิเล็กทรอนิกส์

บทที่ 4 เป็นเรื่องของการทดลองและผลการทดลอง ได้แก่ การทดลองและศึกษาโครงสร้างทางไฟฟ้าและโครงสร้างทางกายภาพของกระบวนการสร้าง เช่น คุณสมบัติรอยต่อ พี-เอ็น ในโครงสร้างซีมอส การหาค่าตัวเก็บประจุในโครงสร้าง การหาค่าตัวแปรในการจำลองแบบ จากนั้นเป็นเรื่องของการศึกษาคุณสมบัติสวิชชิงของซีมอสอินเวอร์เตอร์ การศึกษาคุณสมบัติสวิชชิงของแนค้เกท และการศึกษาคุณสมบัติสวิชชิงของนอร์เกท

บทที่ 5 เป็นบทสรุปและวิจารณ์ผลการทดลอง

จากเนื้อหาทั้งหมดที่ได้กล่าวมาแล้วจะเห็นได้ว่า มอสเฟตแบบซีมอส เป็นอุปกรณ์ที่น่าสนใจ แต่สำหรับการสร้างมอสเฟตแบบซีมอส ในประเทศไทยนั้นยังคงเป็นสิ่งใหม่ ซึ่งรายงานนี้สามารถใช้เป็นข้อมูลในการออกแบบ สร้างและพัฒนาออสเฟตแบบซีมอส โดยอาศัยเทคโนโลยีการแพร่สารเจือด้วยความร้อนซึ่งจะเป็นประโยชน์ต่อทั้งในทางการศึกษาและในทางอุตสาหกรรมต่อไป

บทที่ 1

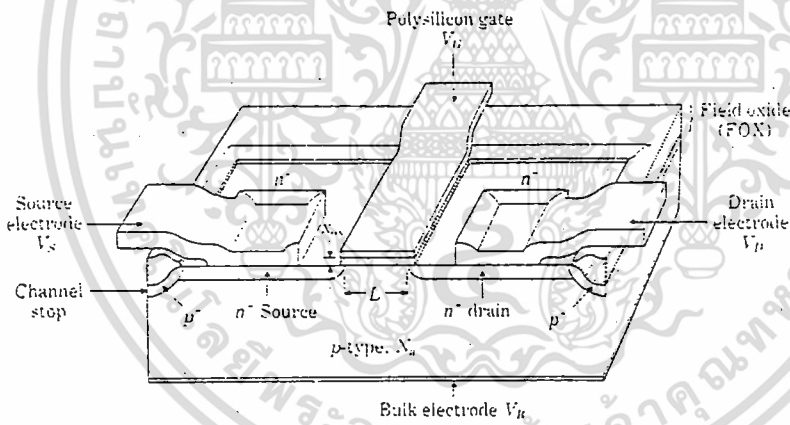
ทฤษฎีมอสเฟต และการทำงาน

1.1 โครงสร้างและหลักการทำงาน

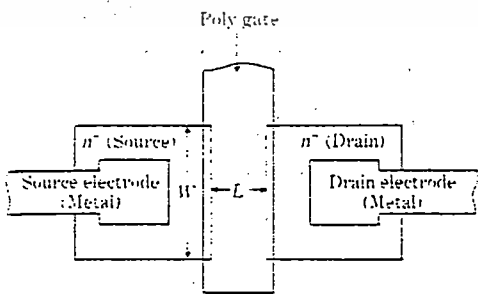
โครงสร้างของเอ็นแชนลมอสเฟต แบบซิลิกอนเกตแสดงได้ดังรูปที่ 1.1-1ก ประกอบไปด้วยขั้ว 4 ขั้ว ขั้วที่อยู่ตรงกลางคือส่วนเกทมีโลหะอะลูมิเนียม และมีออกไซด์หนา X_{ox} ข้างๆ ขั้วเกทจะเป็นส่วนแชนแนลและซอส ซึ่งเป็นสารกึ่งตัวนำชนิด n^+ ที่ได้จากการแพร่สารเจือ และส่วนสุดท้ายคือขั้วฐานรองชนิดที่มีอยู่ด้านล่าง ในลักษณะที่เห็นนี้จะเห็นได้ว่าขั้วซอสและแชนแนลจะเหมือนกันทุกประการ แต่ในการใช้งานจริงการให้ไบอัสแก่อุปกรณ์จะเป็นตัวกำหนดขั้วซอสและแชนแนลที่แน่นอน

รูปที่ 1.1.1ข แสดงภาพด้านบนของมอสทรานซิสเตอร์ L คือ ค่าความยาวช่องทางเดิน (channel length) เป็นระยะห่างระหว่างขอบแชนแนลและซอส, W คือค่าความกว้างของช่องทางเดิน (channel width) ค่าอัตราส่วน (W/L) (aspect ratio) เป็นค่าทางเรขาคณิตที่ใช้ในการบอกมิติของมอสเฟต และเป็นค่าตัวแปรที่ใช้ในการกำหนดออกแบบมอสเฟต

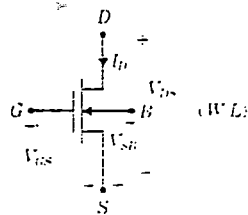
รูปที่ 1.1.1ค แสดงสัญลักษณ์ทางไฟฟ้าของเอ็นมอส เอ็นฮ้านแมนท์โหมด และค่าศักดาพื้นฐานในการทำงาน โดยทิศทางที่แสดงดังรูปจะถูกกำหนดให้มีค่าเป็นบวก แรงดันแชนแนลซอส $V_{DS} = V_D - V_S$ แรงดันเกทคือ $V_{GS} = V_G - V_S$ และแรงดันซอส ฐานรองคือ $V_{SB} = V_S - V_B$



ก. โครงสร้าง



ข. ภาพด้านบน



ค. สัญลักษณ์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

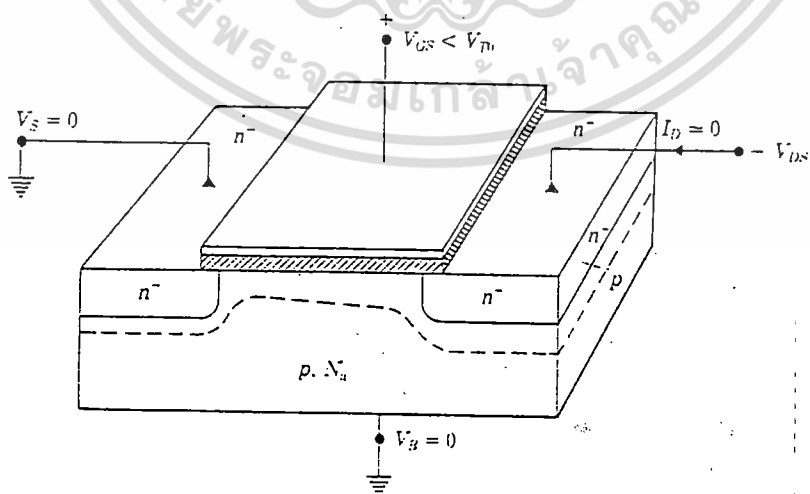
ต่อไปเราจะมาพิจารณาถึงหลักการการทำงานของมอสเฟต โดยเริ่มพิจารณากรณีที่ $V_{GS} < V_{TO}$ และมีค่าแรงดัน V_{DS} ค่าหนึ่ง โดยแสดงทิศทางการให้ศักดาไฟฟ้าในรูปที่ 1.1-2ก ในกรณีนี้ค่าแรงดัน V_{GS} จะไม่พอเพียงที่จะเหนี่ยวนำให้เกิดขึ้นกับที่ผิว แม้ว่าจะมีค่า V_{DS} แต่จะไม่เกิดกระแสไหลในมอสเฟตเราเรียกช่วงการทำงานนี้ว่า ช่วงคัทออฟ (cut off)

เมื่อแรงดัน เกท-ซอส มีค่าเพิ่มมากขึ้นและมากกว่า V_{TO} ($V_{GS} > V_{TO}$) สนามไฟฟ้าในแนวตั้งจะเหนี่ยวนำอิเล็กตรอนมาบริเวณผิวปริมาณมากพอจะทำให้เกิดขึ้นกลับ ได้ส่วนเกทเราเรียกชั้นกลับนี้ว่า “ช่องทางเดินกระแส” (channel) ซึ่งจะทำให้ส่วนเดรนและซอส เรียงต่อกันเพราะช่องทางเดินจะทำหน้าที่เปรียบเสมือน

เป็นสารกึ่งตัวนำชนิดเอ็น เชื่อมระหว่างเดรนและซอส ส่วนในแนวนอนก็จะมีสนามไฟฟ้าเนื่องจากศักดาไฟฟ้า V_{DS} จึงทำให้เกิดมีกระแสไหลผ่านมอสเฟต และกระแสนี้เราเรียกว่ากระแสเดรน I_D และเรียกช่วงการทำงานนี้ว่า ช่วงแอคทีฟ (active) ในช่วงการทำงานแอคทีฟจะมีกระแส I_D ลักษณะแตกต่างกัน 2 แบบ ซึ่งขึ้นอยู่กับความสัมพันธ์ของค่า V_{DS} กับ $(V_{GS} - V_{TO})$

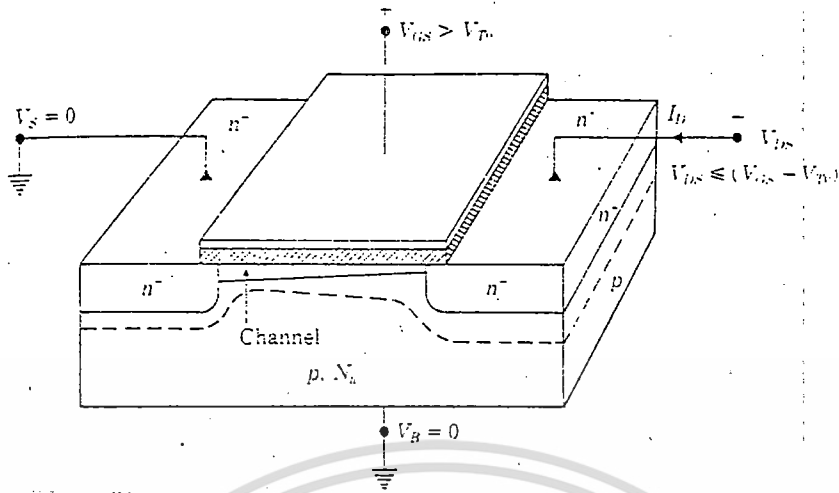
สำหรับค่า V_{DS} ต่ำน้อยที่ $V_{DS} < (V_{GS} - V_{TO})$ จะทำให้เกิดช่องทางเดินภายใต้ส่วนเกทดังในรูป 1.1-2ข ช่วงนี้จะเกิดกระแสไหลจากเดรนไปซอส โดยค่ากระแสจะแปรตามค่าแรงดัน V_{DS} เราเรียกช่วงการทำงานนี้ว่า ช่วงโหมคการทำงานไม่อิ่มตัว ของช่วงแอคทีฟ

เมื่อ $V_{DS} > (V_{GS} - V_{TO})$ ช่องทางเดินกระแสแสดงได้ดังรูปที่ 1.1-2ค จะเห็นว่าบริเวณช่องทางเดินกระแสทางด้านใกล้ส่วนเดรน จะเกิดปรากฏการณ์ซึ่งเรียกว่า พินท้อฟ (Pinch off) คือความหนาของช่องทางบริเวณที่พินท้อฟจะมีค่าบางมาก เมื่อเทียบกับส่วนอื่น หรือบางที่เรียกว่าช่องทางเดินกระแสขาด แต่ในกรณีนี้ก็ยังคงมีกระแสเดรนไหลผ่านได้เนื่องจากสนามไฟฟ้าในส่วนของดีพลีชัน เราเรียกการทำงานในสภาวะนี้ว่า การทำงานโหมคอิ่มตัวของช่วงแอคทีฟ

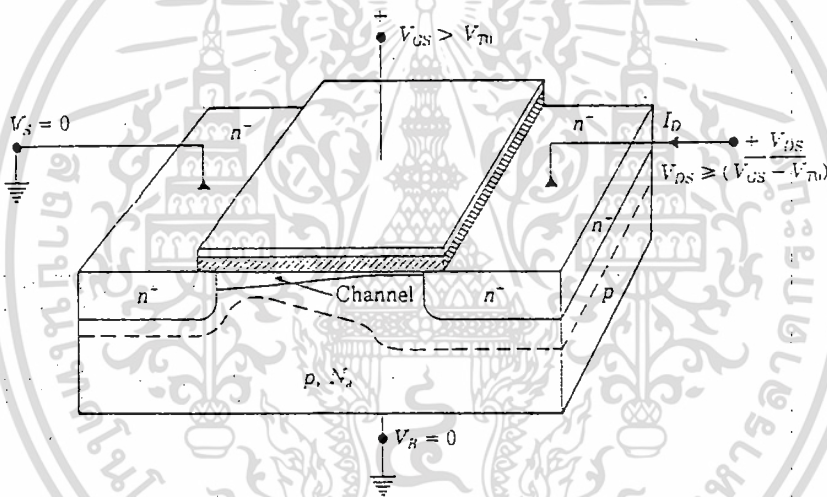


ก. มอสเฟตช่วงการทำงานคัทออฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 1.1-2 แสดงส่วนการทำงานพื้นฐานของมอสเฟตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ข. มอสเฟตช่วงการทำงานไม่อิ่มตัว



ค. มอสเฟตช่วงการทำงานอิ่มตัว

รูปที่ 1.1-1 (ต่อ)

1.2 คุณสมบัติกระแสและแรงดันของมอสเฟต

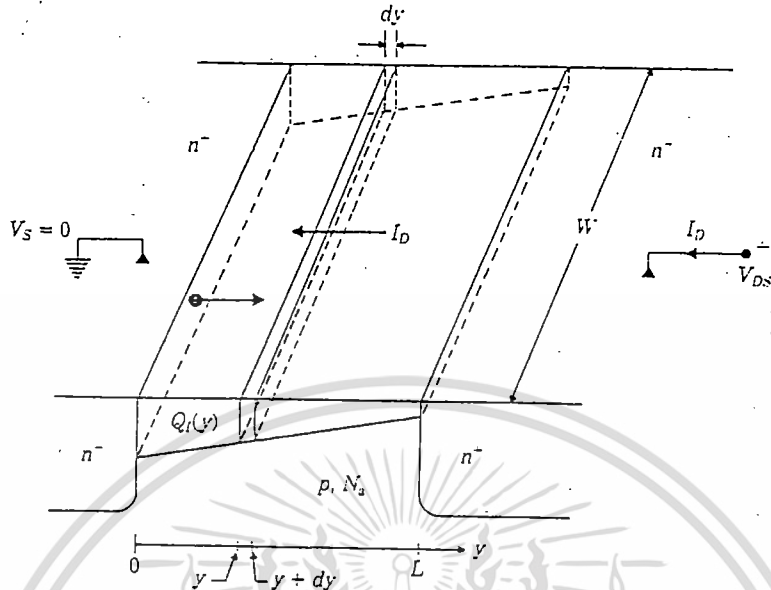
การวิเคราะห์หาความสัมพันธ์ของกระแสและแรงดันในตอนนี้ จะนำเอาการประมาณแบบ GCA มาใช้ในการวิเคราะห์ ซึ่งจะได้ความสัมพันธ์ระหว่างกระแสและแรงดันอย่างง่าย ซึ่งจะนำไปใช้เป็นสมการในการออกแบบต่อไป โดยมีโบอัสพิจารณารูปที่ 1.2-1 ซึ่งเป็นรูปมอสเฟตที่ได้จากการสมมติฐานการประมาณแบบ GCA โดยพิจารณาที่ค่าความต้านทานในช่วงสั้นๆ dy

$$dR = -\frac{dy}{\mu_n W Q_f(y)} [\Omega]$$

(1.2-1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

μ_n คือความคล่องตัวที่ผิว (surface mobility) ซึ่งมีค่าแตกต่างกับความคล่องตัวที่เนื้อสาร (bulk mobility) ค่าแรงดันตกคร่อม dV ตามความยาวช่องทางเดิน dy คือ



รูปที่ 1.2.1 แสดงสัดส่วนทางเรขาคณิตที่ใช้ในการวิเคราะห์ปริมาณกระแส

$$dV = I_D dR = -\frac{I_D dy}{\mu_n W Q_I(y)} \tag{1.2-2}$$

จัดเทอมใหม่ และอินทิเกรตตลอดแนวช่องทางเดิน

$$I_D \int_0^L dy = -\mu_n W \int_0^{V_{Ds}} Q_I(V) dV. \tag{1.2-3}$$

แทนค่า Q_I

$$I_D = (\mu_n C_{ox}) \left(\frac{W}{L}\right) \int_0^{V_{Ds}} (V_{GS} - V_{T0} - V) dV. \tag{1.2-4}$$

เพื่อให้ง่ายต่อการอินทิเกรต โดยสมมติให้ V_{T0} เป็นค่าคงที่ตลอดช่องทางเดิน ซึ่งค่าของ V_{T0} นั้นอยู่กับความหนาแน่นประจุในดีฟฟิชั่น ค่าแรงดันตกคร่อมช่องทางเดิน $V(y)$ และจากการสมมติแทนค่าจะได้

$$I_D = k' \left(\frac{W}{L}\right) \left[(V_{GS} - V_{T0}) V_{Ds} - \frac{1}{2} V_{Ds}^2 \right] \tag{1.2-5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งค่า process transconductance พารามิเตอร์ k' มีค่าเป็น

$$k' = \mu_n C_{ox} [A/V^2] \quad (1.2-6)$$

ดังนั้นเราเขียนสมการให้สะดวกขึ้นเป็น

$$I_D = \frac{\beta}{2} [2(V_{GS} - V_{T0})V_{DS} - V_{DS}^2] \quad (1.2-7)$$

โดยที่ค่า β คือค่าทรานคอนคัตแดนซ์ของอุปกรณ์

$$\beta = k' \left(\frac{W}{L} \right) [A/V^2] \quad (1.2-8)$$

สมการที่ (1.2-7) เป็นสมการกระแสไหลในช่องไม้อิมตัว ซึ่งมีค่ากระแสจะเป็นฟังก์ชัน V_{GS} และ V_{DS}

จากสมการ (1.2-7) เป็นสมการกระแสในช่องอิมตัว ซึ่งมีค่ากระแสจะสัมพันธ์กับ

V_{GS} และ V_{DS} เมื่อนำสมการมาพลอตระหว่าง V_{DS} และ I_D ที่ค่า V_G คงที่ต่างๆ เราจะได้กราฟดังรูป 1.2-2 ซึ่งมีลักษณะเป็นพาราโบลา โดยตอนแรกค่า I_D จะแปรผันตรงกับค่า V_{DS} จนถึงจุดสูงสุด ซึ่งทำให้เราอาจเรียกช่วงการทำงานนี้ว่า ช่วงเชิงเส้น และเมื่อเลยช่วงจุดสูงสุดลักษณะกราฟจะโค้งตามเส้นประ แต่จากการวัดค่ากระแสในมอสเฟต ระยะเส้นประในกราฟจะเป็นค่าคงที่ ที่ค่าสูงสุดโดยไม่ขึ้นกับ V_{DS}

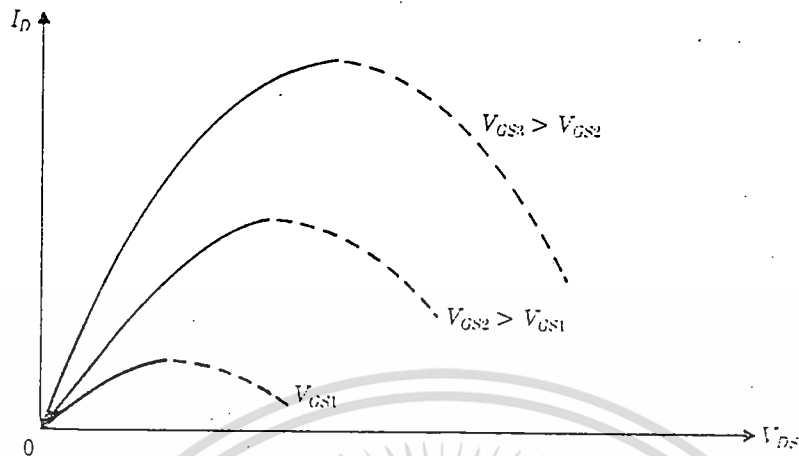
จุดสูงสุดใน I_D จึงเป็นเส้นแบ่งเขตโหมคการทำงานช่วงอิมตัว ค่าแรงดันอิมตัว $V_{DS, sat}$ ซึ่งเป็นตัวกำหนดจุดเริ่มต้นเข้าสู่การทำงานช่วงอิมตัว เราสามารถหาได้จากการหาค่ากระแสสูงสุด

$$\frac{\partial I_D}{\partial V_{DS}} = 0 = \beta(V_{GS} - V_{T0} - V_{DS}) \quad (1.2-9)$$

โดยที่แทนค่า V_{DS}

$$V_{DS, sat} = V_{GS} - V_{T0} \quad (1.2.10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.2.2 ความสัมพันธ์ระหว่าง I_D กับ V_{DS} ในช่วงการทำงานที่ไม่อิ่มตัว

จะสังเกตว่า V_{DS} ขึ้นอยู่กับค่า V_{GS} สมการกระแสอิ่มตัวมอสเฟตคงที่

$$I_{D,sat} = I_D(V_{DS} = V_{DS,sat}) = \frac{\beta}{2} (V_{GS} - V_{TO})^2 \quad (1.2-11)$$

ดังนั้นเมื่อนำสมการกระแสช่วงไม่อิ่มตัวและช่วงอิ่มตัวมาพลอต เราจะได้ความสัมพันธ์ของกระแสและแรงดัน

ดังในรูปที่ 1.2-3 บริเวณเส้นประที่เป็นพาราโบลา แสดงจุดแบ่งเขตระหว่างช่วงไม่อิ่มตัวและช่วงอิ่มตัว กระแสเดรนของมอสทรานซิสเตอร์ในช่วงอิ่มตัวในความเป็นจริงอาจจะไม่ขึ้นกับค่า V_{DS} อย่างสมบูรณ์ เพราะช่วงที่พลีชันที่เดรนมีความกว้างมากขึ้น เมื่อ V_{DS} เพิ่มขึ้น ทำให้ระยะ L ของช่องทางเดินกระแสลดลง ซึ่งมีสำคัญต่อค่าสนามไฟฟ้าสถิตคัปปลิง ระหว่างเดรนและประจุเคลื่อนที่ในช่องทางเดิน เมื่อเพิ่มค่าแรงดันที่เดรน ก็จะเพิ่มประจุ Q_i ซึ่งมีค่ามากกว่า ซึ่งจะทำให้ค่ากระแสเดรนมีค่าเพิ่มมากขึ้น เมื่อแรงดันเพิ่มขึ้น และสมการกระแสประมาณได้เป็น

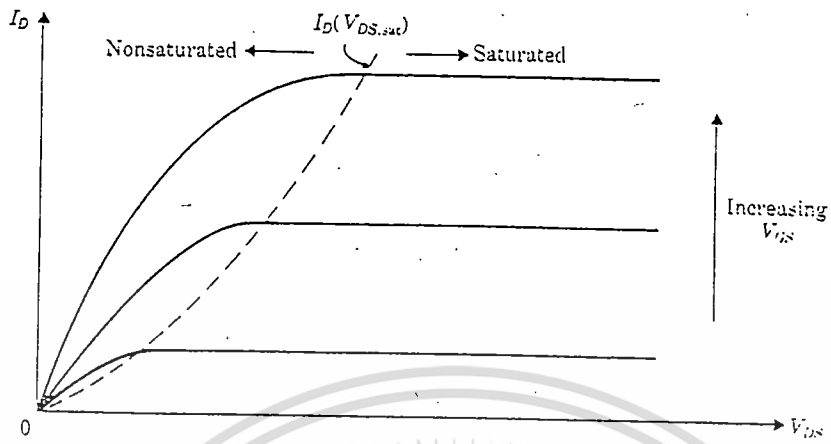
$$I_D \approx \frac{\beta}{2} (V_{GS} - V_{TO})^2 [1 + \lambda V_{DS}] \quad (1.2-12)$$

ซึ่งมีค่า λ คือ channel-length modulation ซึ่งค่านี้มีค่าอยู่ในช่วง $0.1-0.01 \text{ V}^{-1}$ และรูปที่ 1.2-4 แสดงผลของแชนแนลโมดูลเลชันที่เกิดขึ้นในช่วงอิ่มตัว

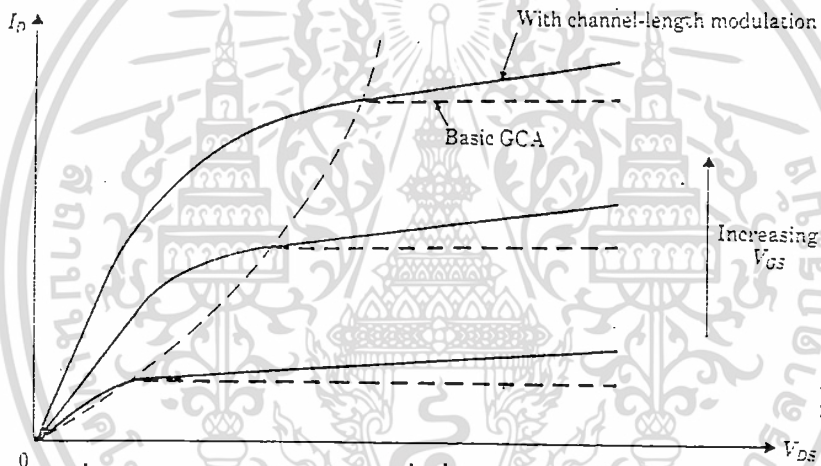
จากที่กล่าวมาทั้งหมด เราพิจารณาค่ากระแสที่ขณะไม่ได้แรงดันย้อนกลับที่ฐานรอง $V_B = 0$ สำหรับในกรณีที่มีแรงดันย้อนกลับที่ฐานรอง เราจะได้สมการกระแสที่คล้ายกันเพียงแต่ค่า V_{TO} จะเปลี่ยนไปเป็น V_T

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเราสามารถสรุปสมการในกรณีที่ $V_B \neq 0$ เป็นกรณีทั่วไป



รูปที่ 1.2-3 คุณสมบัติกระแสและแรงดันของมอสเฟต



รูปที่ 1.2-4 ผลของแชนแนลโมดูลเลชันที่มีต่อคุณสมบัติกระแสและแรงดัน

ช่วงคutoff

$$I_D = 0 \quad (V_{GS} < V_T).$$

(1.2-13)

ช่วงไม่อิ่มตัว

$$I_D = \frac{\beta}{2} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

(1.2-14)

$$(V_{GS} > V_T, V_{DS} < V_{DS,sat}),$$

โดยที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ $V_{DS,sat} = V_{GS} - V_T$ ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(1.2-15)

ช่วงอิมิตัว

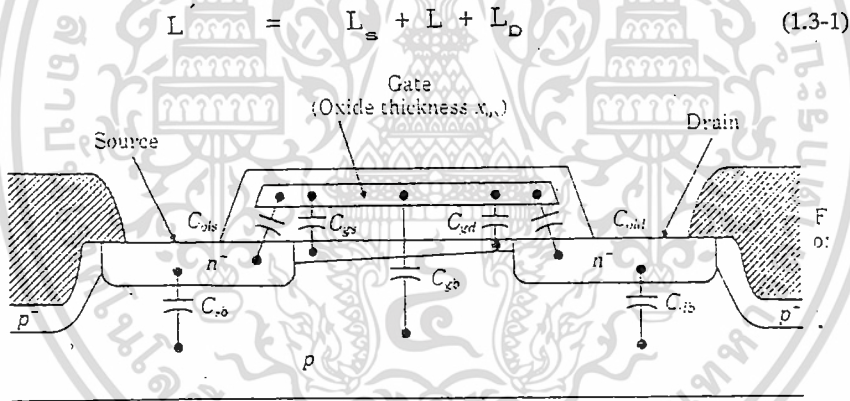
$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (1.2-16)$$

$$(V_{GS} > V_{T0}, V_{DS} \geq V_{DS,sat}).$$

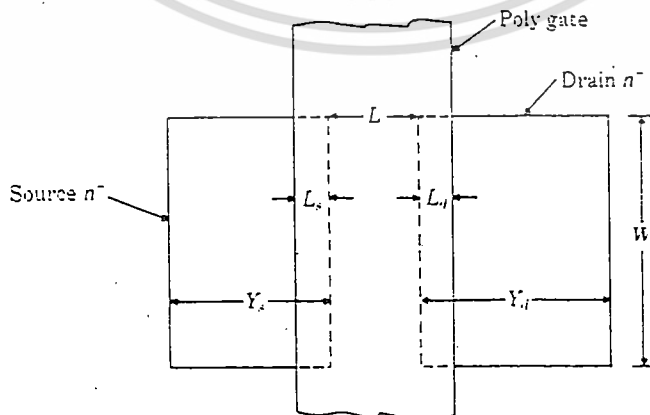
1.3 ค่าตัวเก็บประจุในมอสเฟต

ค่าตัวเก็บประจุในโครงสร้างของมอสเฟต เป็นตัวกำหนดค่าผลตอบสนองความถี่ของอุปกรณ์ประเภทมอส และเป็นตัวแปรที่สำคัญในการออกแบบอุปกรณ์ประเภทมอส และเป็นจริงค่าตัวเก็บประจุเป็นค่าที่มีความซับซ้อนมากขึ้นอยู่กับกระบวนการสร้างและโครงสร้างทางเรขาคณิต รูปที่ 1.3-1 ก แสดงให้เห็นค่าตัวเก็บประจุในโครงสร้างทางฟิสิกส์ส่วนรูป 1.3-1 ข แสดงรูปคำนวณแสดงส่วนทางเรขาคณิตที่จำเป็นในการคำนวณ

พิจารณาตัวเก็บประจุสองตัวแรก C_{ovs} และ C_{old} เป็นตัวเก็บประจุไฟฟ้าในส่วนซ้อนกัน เกิดจากค่าความยาวของอะลูมิเนียมเกทมีค่า L'



ก. แบบจำลองพื้นฐาน



ข. รูปสัณฐานทางเรขาคณิตด้านบน

รูปที่ 1.3-11 แบบจำลองตัวเก็บประจุในมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L คือค่าความยาวจริงของช่องทางเดินกระแส L_s และ L_n คือค่าระยะซ้อนกันระหว่างเกต - ซอส และ เกท-เดรน ดังนั้น

$$C_{ol_s} = C_{ox}WL_s \quad C_{oid} = C_{ox}WL_d \quad (1.3-2)$$

ซึ่ง

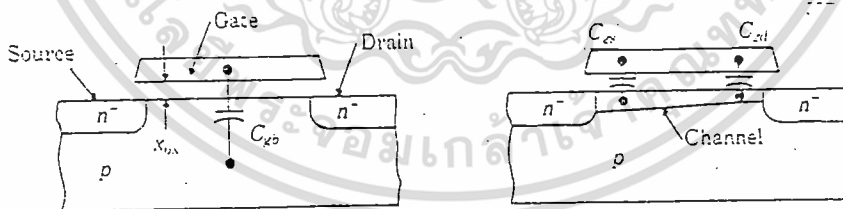
$$C_{ox} = \frac{\epsilon_{ox}}{x_{ox}} \quad (1.3-3)$$

ต่อมาพิจารณา C_{gs} , C_{gd} และ C_{gb} รูป 1.3-1 ก C_{gs} คือค่าตัวเก็บประจุเกตกับช่องทางเดินระหว่างเกตกับซอส, C_{gd} คือค่าตัวเก็บประจุเกต-เดรน และ C_{gb} คือค่าตัวเก็บประจุระหว่างเกตกับเนื้อสารที่เกิดจากช่วงปลอดพาหะ ค่าตัวเก็บประจุสามตัวนี้จะอธิบายให้เข้าใจด้วยการทำงาน 3 ช่วง ของมอสเฟต ดังแสดงในรูปที่ 1.3-2 และความสัมพันธ์ค่าตัวเก็บประจุทั้งสามที่ขึ้นอยู่กับค่าแรงดัน V_{GS} เมื่อพลอตเทียบกับในช่วงการทำงานของมอสเฟตแสดงได้ดังรูป 1.3-3

เราสามารถสรุปค่าตัวเก็บประจุในช่วงการทำงานของมอสเฟตช่วงต่างๆ โดยขึ้นกับฟังก์ชัน V_{DS} ดังรูปนี้

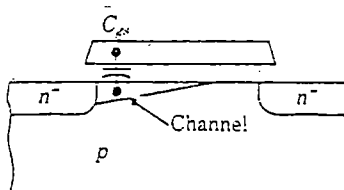
ก) ช่วงคัทออฟ

$$\begin{aligned} C_{gb} &\cong C_{ox}WL \\ C_{gs} &\cong 0 \\ C_{gd} &\cong 0 \end{aligned}$$



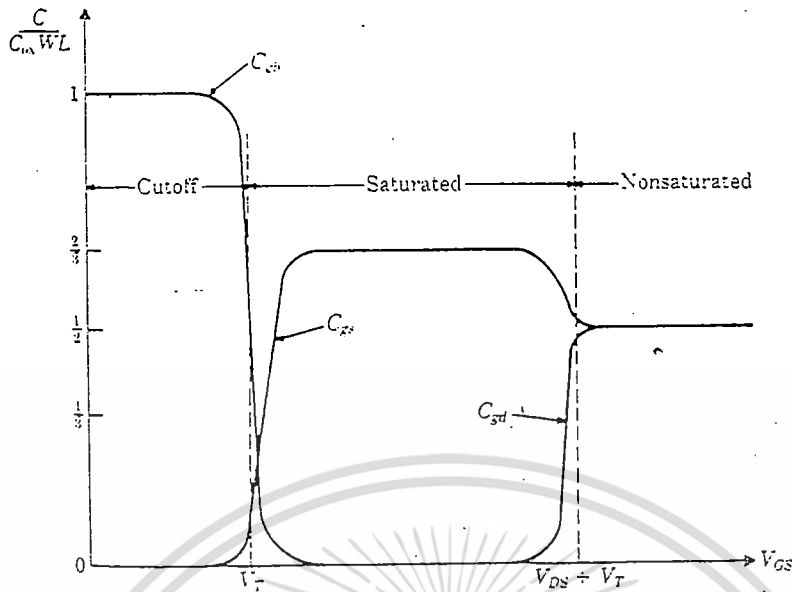
ก. คัทออฟ

ข. ไม่อิ่มตัว



ค. อิ่มตัว

รูปที่ 1.3-2 แสดงค่าตัวเก็บประจุที่เกตของมอสเฟตในช่วงการทำงานต่างๆ เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.3-3 ค่าตัวเก็บประจุที่เกิดกับความสัมพันธ์แรงดันเกต-ซอส

ข) ช่วงไม่อินตัว

$$C_{gb} \approx 0$$

$$C_{gs} \approx \frac{1}{2} C_{ox} WL \left(1 + \frac{V_{DS}}{3V_{DS,sat}} \right)$$

$$C_{gd} \approx \frac{1}{2} C_{ox} WL \left(1 - \frac{V_{DS}}{V_{DS,sat}} \right)$$

ค) ช่วงอินตัว

$$C_{gb} = 0$$

$$C_{gs} = \frac{2}{3} C_{ox} WL$$

$$C_{gd} = 0$$

ดังนั้นสรุปได้ว่าค่าตัวเก็บประจุในส่วนออกไซด์

$$C_G = C_{ox} WL'$$

$$C_{GS} = C_{ols} + C_{gs}$$

$$C_{GD} = C_{old} + C_{gd}$$

สำหรับค่าตัวเก็บประจุอีกสองตัวคือ C_{gs} และ C_{gd} เป็นตัวเก็บประจุที่เกิดจากส่วนดีพลีชันในรอยต่อพี-เอ็น เพื่อให้ชัดเจนยิ่งขึ้นรูปที่ 1.3-4 แสดงส่วนขยายส่วนเดรนหรือซอส n^+ ในสารกึ่งตัวนำชนิดพี ค่าตัวเก็บประจุในส่วนนี้คือส่วนที่เป็นพื้นที่ด้านล่าง และส่วนข้าง ๆ ของส่วนเดรน, ซอส นั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการคำนวณกรณิดังกล่าวอีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าตัวเก็บประจุที่ขึ้นต่อหน่วยพื้นที่มีค่า

$$C = \frac{C_{j0}}{\left(1 + \frac{V_r}{\phi_o}\right)^{1/2}}, \tag{1.3-3}$$

V_r คือ ค่าไบอัสย้อนกลับ

ให้ค่าความเข้มข้นในส่วน p และ n เป็น N_a และ N_d

$$\phi_o = \left(\frac{kT}{q}\right) \ln \left(\frac{N_d N_a}{n_i^2}\right) \tag{1.3-4}$$

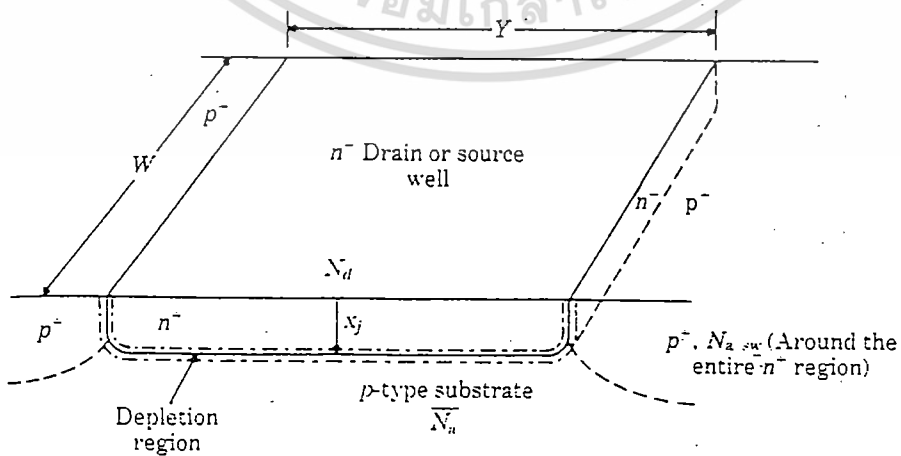
ค่า C_{j0} เป็นค่าตัวเก็บประจุที่ไบอัสเป็นศูนย์ ($V_r=0$) สามารถได้โดย

$$C_{j0} = \sqrt{\frac{q \epsilon_{si}}{2 \left(\frac{1}{N_a} + \frac{1}{N_d}\right) \phi_o}} \tag{1.3-5}$$

ตัวเก็บประจรรวมทั้งหมด

$$C_T = C_{j0} WY + C_{jsw} \ell \tag{1.3-6}$$

X_j คือค่าผลึกของส่วน n^+ , l คือความยาวโดยรอบของส่วนทั้ง $l = 2W + 2Y$



รูปที่ 1.3.4 แสดงส่วนขยายเดรนหรือซอส n^+ สำหรับการคำนวณค่าตัวเก็บประจุช่วงปลอดภาวะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 แบบจำลองมอสทรานซิสเตอร์ในการจำลองแบบด้วยโปรแกรม PSPICE

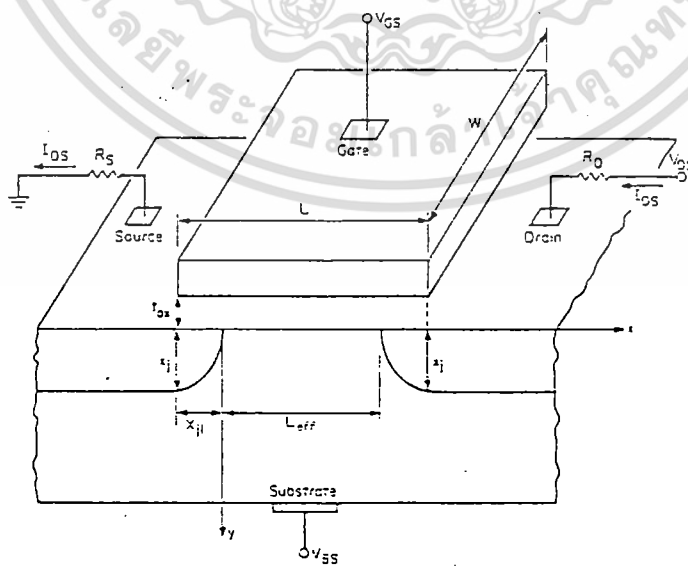
การใช้คอมพิวเตอร์ช่วยในการจำลองแบบสามารถช่วยในการวิเคราะห์คุณสมบัติของวงจรต่างๆ ที่เราต้องการ และจะมีความสำคัญอย่างยิ่งในวงจรที่มีขนาดใหญ่และซับซ้อน ในการจำลองแบบจะใกล้เคียงความเป็นจริงเท่าใด ขึ้นอยู่กับแบบจำลองว่ามีความละเอียดมากน้อยเพียงใด ซึ่งในการจำลองแบบได้เลือกใช้โปรแกรม PSPICE มีแบบจำลอง 3 ระดับ ระดับ 1 เป็นแบบจำลองอย่างง่าย และพอเพียงสำหรับการตรวจสอบคุณสมบัติเบื้องต้นของวงจรที่ประกอบด้วยมอส แบบจำลองระดับ 1 แสดงได้ดังรูปที่ 1.4-1

คุณสมบัติทางไฟตรงของมอสเฟต ถูกกำหนดจากค่าตัวแปรทางไฟฟ้าของอุปกรณ์ที่สำคัญคือ VTO, KP, LAMBDA, PHI และ GAMMA ส่วนคุณสมบัติทางสวิ่งซึ่งขึ้นอยู่กับค่าตัวเก็บประจุในโครงสร้าง ค่าตัวเก็บประจุที่ CGSO, CGDO, และ CGBO คือค่าตัวเก็บประจุในส่วนซ้อนกันระหว่างเกต-ซอส, เกต-เดรน และเกตกับเนื้อสาร ส่วนค่าตัวแปรประจุลิ้นที่ไม่เป็นเชิงเส้นคือ CBD, CBS, Cj Cjsw, MJ, Mjsw และ Pb. ซึ่งความหมายของค่าตัวแปรเหล่านี้ได้ดังตารางที่ 1.4-1

สมการกระแสที่ใช้ในโปรแกรมที่ระดับ 1 สรุปได้ดังนี้

ช่วงเชิงเส้น

$$I_{DS} = KP \frac{W}{L - 2X_{ij}} \left(V_{GS} - V_{TH} - \frac{V_{DS}}{2} \right) V_{DS} (1 + \lambda V_{DS}) \quad (1.4-1)$$



รูปที่ 1.4-1 แสดงแบบจำลองมอสเฟตในการจำลองแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.4.1 แสดงค่าตัวแปรในการจำลองแบบ PSPICE

Symbol	Name	Parameter	Units	Default	Example
	LEVEL	Model index		1	
V_{TO}	VTO	Zero-bias threshold Voltage	V	0.0	1.0
k	KP	Transconductance parameter	A/V^2	2.0E-5	3.1E-5
γ	GAMMA	Bulk threshold parameter	$V^{1/2}$	0.0	0.37
$2 \phi $	PHI	Surface potential	V	0.6	0.65
λ	LAMBDA	channel-length modulation	V^{-1}	0.0	0.02
C_{db}	CBD	Zero-bias B-D junction capacitance	F	0.0	2.0E-14
C_{sb}	CBS	Zero-bias B-S Junction capacitance	F	0.0	2.0E-14
ϕ_0	PB	Bulk junction potential	V	0.8	0.87
C_{jo}	CJ	Zero-bias bulk junction bottom capacitance per square meter of junction area	F/m^2	0.0	2.0E-4
t_{ox}	TOX	Oxide thickness	m	1.0E-7	1.0E-7
N_A or N_D	SUB	Substrate doping	Cm^{-3}	0.0	4.0E15
Q_{ss}/q	NSS	Surface state density	Cm^{-2}	0.0	1.0E-10
X_j	XJ	Metallurgical junction depth	m	0.0	1.0E-6
L_D	LD	Lateral diffusion	m	0.0	0.8E-6
μ	UO	Surface mobility	Cm^2/V .s	600	700

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาด้านนี้ เมื่อนุญาตเห็นไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่ง X_{j1} เป็นค่าระยะแพร่ด้านข้าง

$$V_{TH} = V_{T0} + \gamma(\sqrt{2\phi_p - V_{BS}} - \sqrt{2\phi_p}) \quad (1.4-2)$$

ซึ่ง V_{T0} คือค่าแรงดันขีดเริ่มเมื่อ $V_{BS} = 0$

ช่วงอิมิตัว

$$V_{GS} > V_{TH} \quad V_{DS} > V_{GS} - V_{TH}$$

$$I_{DS} = \frac{KP}{2} \frac{W}{L - 2X_{j1}} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}) \quad (1.4-3)$$

W และ L คือความกว้างและความยาวช่องทางเดิน และค่าความยาวช่องทางเดินจริง L_{eff}

$$L_{eff} = L - 2X_{j1} \quad (1.4-4)$$

ค่าตัวแปรที่ประกอบในสมการที่สำคัญ มีค่าดังนี้

$$KP = \mu C'_{ox} \quad (1.4-5)$$

$$\gamma = \frac{\sqrt{2\epsilon_s q N_A}}{C'_{ox}} \quad (1.4-6)$$

$$2\phi_p = 2 \frac{kT}{q} \ln \frac{N_A}{n_i} \quad (1.4-7)$$

$$C'_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad (1.4-8)$$

ค่าตัวเก็บประจุที่เกต

ช่วงแอกคอมมูเลชัน

$$V_{GS} < V_{on} - 2\phi_p$$

$$C_{GB} = C_{ox} + C_{GB0}L_{eff} \quad (1.4-9)$$

$$C_{GS} = C_{CSO}W \quad (1.4-10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C_{GD} = C_{GDO}W \quad (1.4-11)$$

ช่วงคิพลิชั่น

$$V_{on} - 2\phi_p < V_{GS} < V_{on}$$

$$C_{GB} = C_{ox} \frac{V_{on} - V_{GS}}{2\phi_p} + C_{GB0}L_{eff} \quad (1.4-12)$$

$$C_{GS} = \frac{1}{2}C_{ox} \left(\frac{V_{on} - V_{GS}}{2\phi_p} + 1 \right) + C_{GS0}W \quad (1.4-13)$$

$$C_{GD} = C_{GDO}W \quad (1.4-14)$$

ช่วงอิมิตัว

$$V_{on} < V_{GS} < V_{on} + V_{DS}$$

$$C_{GB} = C_{GB0}L_{eff} \quad (1.4-15)$$

$$C_{GS} = \frac{1}{2}C_{ox} + C_{GS0}W \quad (1.4-16)$$

$$C_{GD} = C_{GDO}W \quad (1.4-17)$$

ช่วงเชิงเส้น

$$V_{GS} > V_{on} + V_{DS}$$

$$C_{GB} = C_{GB0}L_{eff} \quad (1.4-18)$$

$$C_{GS} = C_{ox} \left[1 - \left[\frac{V_{GS} - V_{DS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right] + C_{GS0}W \quad (1.4-19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

การออกแบบวงจรรวมคิติดอลพื้นฐานแบบซีมอส

2.1 การออกแบบมอดิเตอร์สำหรับคุณสมบัติทางกายภาพ

จากโครงสร้างซีมอสดังที่ได้กล่าวมาแล้ว จะมีคุณสมบัติทางกายภาพเกิดขึ้นในโครงสร้าง ซึ่งคุณสมบัติทางกายภาพเหล่านี้ จะเป็นตัวกำหนดคุณสมบัติของวงจรซีมอสที่ออกแบบต่อไป ถ้าพิจารณาโครงสร้างซีมอสจะเห็นว่ามีส่วนใหญ่ ๆ ด้วยกันคือ ส่วนแรกบริเวณลึกลงไปในชั้นสารกึ่งตัวนำ ในส่วนที่ลึกลงไปจะเป็นส่วนของการแพร่สารเจือและขั้วลึกลง เพื่อให้เกิดสารกึ่งตัวนำชนิดพีและเอ็นตามต้องการ ในส่วนแรกคือบริเวณที่เป็นบ่อแยกชนิดพี ซึ่งจะเห็นได้ว่ามีความลึกมากที่สุด และในบริเวณที่เป็นบ่อแยกจะมีการแพร่สารเจือเพื่อทำให้เกิดส่วนของสารกึ่งตัวนำเอ็นแบบเข้มข้น (n^+) ในส่วนบริเวณนอกบ่อแยกชนิดพี จะมีการแพร่ทำให้เกิดสารกึ่งตัวนำชนิดพีเข้มข้น (p^+) บนฐานรองชนิดเอ็น จะเห็นได้ว่า ในโครงสร้างภายใต้ผิวสารกึ่งตัวนำ ที่เป็นฐานรองจะปรากฏรอยต่อ พี-เอ็น เกิดขึ้นสามแห่งด้วยกัน คุณสมบัติของรอยต่อ พี-เอ็น เหล่านี้มีผลต่อวงจรรวมแบบซีมอส ดังนั้นคุณสมบัติทางกายภาพอย่างแรกที่จะศึกษาคือ คุณสมบัติรอยต่อ พี-เอ็น นั้นเอง ซึ่งพอสรุปได้ดังนี้

คุณสมบัติรอยต่อ พี-เอ็น ระหว่างบ่อแยกชนิดพี-ฐานรองชนิดเอ็น

คุณสมบัติรอยต่อ พี-เอ็น ระหว่างส่วนเอ็นเข้มข้น-ฐานรองชนิดเอ็น

คุณสมบัติรอยต่อ พี-เอ็น ระหว่างส่วนพีเข้มข้น-ฐานรองชนิดเอ็น

สำหรับในส่วนเหนือบริเวณผิวซิลิกอน คือ ส่วนของซิลิกอนไดออกไซด์ ในส่วนนี้จะกระทำตัวให้เกิดโครงสร้างตัวเก็บประจุเกิดขึ้น และมีผลต่อคุณสมบัติการสวิตซ์ของวงจร ในส่วนค่าตัวเก็บประจุของออกไซด์ เราแบ่งได้เป็นสองส่วนใหญ่ ๆ ด้วยกัน คือ ส่วนออกไซด์ทั่วไป (field oxide) และส่วนออกไซด์บริเวณส่วนเกต (gate oxide) และนอกจากนี้แล้วตัวเก็บประจุยังเกิดจากบริเวณส่วนปลดคพาหะของรอยต่อพี-เอ็น ด้วย ดังนั้นเราสามารถสรุปคุณสมบัติของตัวเก็บประจุในโครงสร้างได้ดังนี้

ตัวเก็บประจุที่เกิดจากโครงสร้างออกไซด์

- ตัวเก็บประจุบริเวณออกไซด์ทั่วไป

- ตัวเก็บประจุบริเวณส่วนเกตออกไซด์

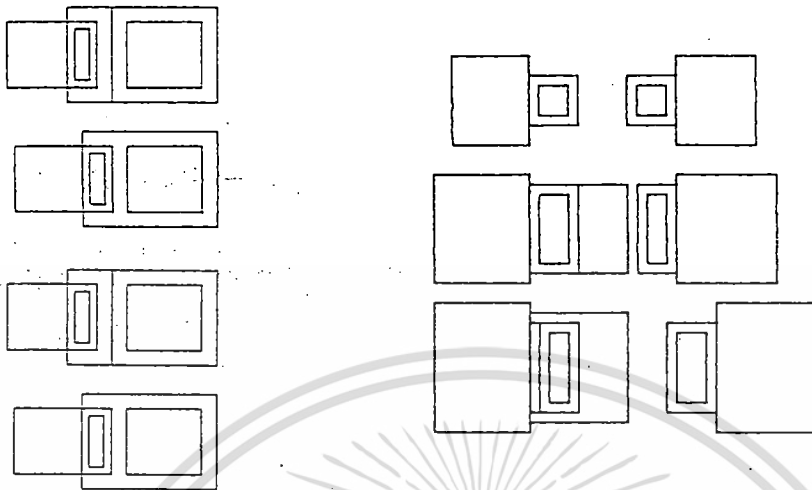
ตัวเก็บประจุที่เกิดจากโครงสร้างรอยต่อ พี-เอ็น

- ตัวเก็บประจุจากรอยต่อบ่อแยกชนิดพี-ฐานรองชนิดเอ็น

- ตัวเก็บประจุจากรอยต่อเอ็นเข้มข้น-บ่อแยกชนิดพี

- ตัวเก็บประจุจากรอยต่อพีเข้มข้น-ฐานรองชนิดเอ็น

การออกแบบมอดิเตอร์ เพื่อศึกษาคุณสมบัติรอยต่อ พี-เอ็น และตัวเก็บประจุในโครงสร้างจะมีลักษณะคล้ายกัน คือ จะเป็นรูปสี่เหลี่ยมสำหรับแพร่สารเจือตามต้องการ หรือสร้างออกไซด์ที่มีความหนาตามต้องการ และพื้นที่ก็จะต้องมีค่าแตกต่างกัน ซึ่งได้แสดงไว้ในรูปที่ 2.1-1 เป็นตัวอย่างมอดิเตอร์สำหรับคุณสมบัติทางกายภาพ



ก. มอนิเตอร์สำหรับตัวเก็บประจุออกไซด์ ข. มอนิเตอร์รอยต่อพี-เอ็น

รูปที่ 2.1-1 แสดงลวดลายมาสก์สำหรับการศึกษาคูณสมบัติทางกายภาพ

2.2 การออกแบบมอสทรานซิสเตอร์

ในการศึกษามอสทรานซิสเตอร์ตัวเดียวนั้น เราต้องการที่จะศึกษาคูณสมบัติความสัมพันธ์ระหว่างค่ากระแสและแรงดันของทรานซิสเตอร์ที่ออกแบบ ดังนั้นเราจึงใช้สมการกระแสเดรนเป็นหลักในการออกแบบ และเพื่อความสะดวกจึงขอยกสมการกระแสเดรนของมอสทรานซิสเตอร์มาก่ออีกครั้งหนึ่ง

ช่วงไม่อิ่มตัว

$$V_{DS} < V_{DS,sat}$$

$$I_D = \frac{\beta}{2} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

ช่วงอิ่มตัว

$$V_{DS} \geq V_{DS,sat}$$

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$$

พิจารณาค่าตัวแปรในสมการคูณสมบัติกระแสและแรงดัน ค่าแรงดัน V_{GS} และ V_{DS} เป็นค่าแรงดันที่เรากำหนด เมื่อนำเอามอสทรานซิสเตอร์มาใช้งานหรือต่อเป็นวงจร ซึ่งขึ้นอยู่กับสภาวะการทำงานของวงจร ค่า V_{TO} คือ ค่าแรงดันขีดเริ่มของมอสทรานซิสเตอร์ โดยในที่นี้เป็นแบบเอ็นฮานซ์โหมด ค่าแรงดันขีดเริ่มในกระบวนการสร้างหนึ่ง ๆ จะมีค่าคงที่ค่าหนึ่ง ไม่สามารถเปลี่ยนแปลงได้ ตัวต่อไป คือ ค่า β โดยที่

$$\beta = k' \left(\frac{W}{L} \right), \quad k' = \mu_n C_{ox}$$

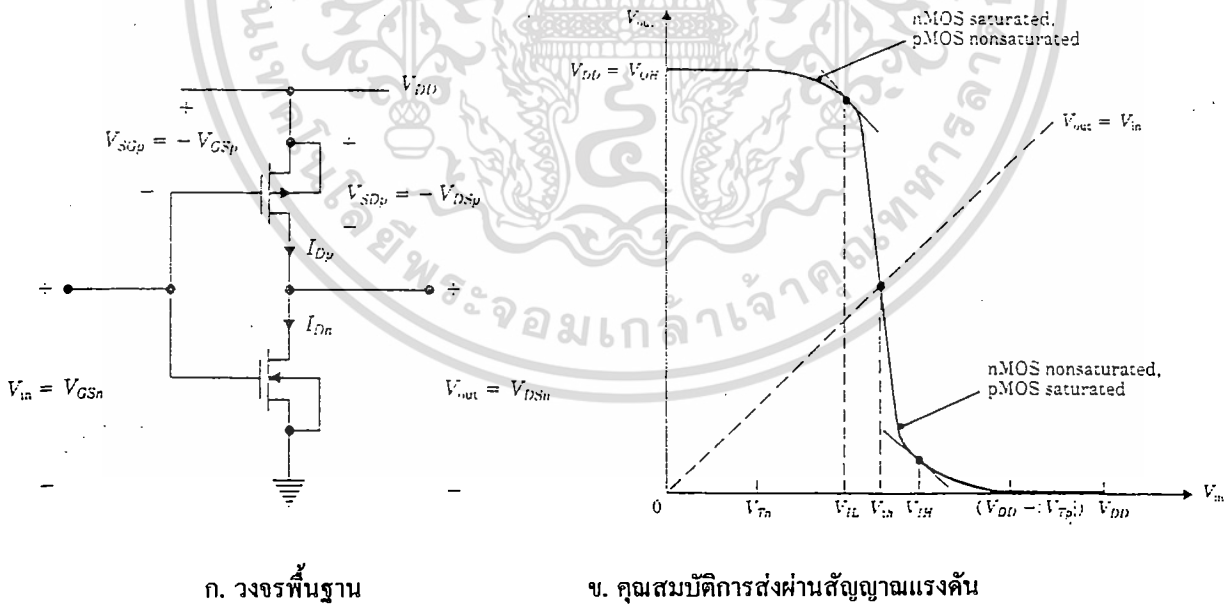
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า μ คือ ค่าความคล่องตัวของพาหะที่ผิว ถ้าเป็นเอ็นมอสทรานซิสเตอร์ พาหะในที่นี้จะหมายถึงอิเล็กตรอน และเขียนแทนด้วย μ_n และเป็นค่าคงที่ค่าหนึ่ง ถ้าเป็นพีมอสทรานซิสเตอร์ค่าพาหะจะหมายถึงโฮล (hole) เขียนแทนด้วย μ_p และเป็นค่าคงที่เช่นเดียวกัน สำหรับ C_{ox} คือ ค่าตัวเก็บประจุในส่วนออกไซด์ที่บริเวณเกตเป็นค่าคงที่ สำหรับกระบวนการสร้างแต่ละกระบวนการสร้าง ค่าตัวแปรตัวสุดท้ายคือ (W/L) คือ อัตราส่วนความกว้างต่อความยาวของช่องทางเดินกระแสในส่วนเกต

จากค่าตัวแปรทั้งหมดจะเห็นได้ว่า ในส่วนการออกแบบตัวแปรที่เหมาะสมที่สุดในการใช้ในการออกแบบ เพื่อให้ได้คุณสมบัติการกระแสและแรงดันในกระบวนการสร้างที่คงที่อันใดอันหนึ่ง คือ ค่าอัตราส่วนความกว้างต่อความยาวช่องทางเดิน (W/L) ถ้าอัตราส่วนนี้มีค่ามากก็จะได้กระแสเดรนที่มีค่ามากตามไปด้วย

2.3 การออกแบบซีมอสอินเวอร์เตอร์

วงจรอินเวอร์เตอร์แบบซีมอสพื้นฐานแสดงได้ดังรูปที่ 2.3-1 ก ในวงจรประกอบด้วยเอ็นมอสทรานซิสเตอร์ และพีมอสทรานซิสเตอร์อย่างละหนึ่งตัว โดยที่ส่วนเกตของมอสทรานซิสเตอร์ทั้งสองถูกต่อเข้าด้วยกันเป็นขั้วอินพุต ในส่วนเดรนของทรานซิสเตอร์ทั้งสองถูกต่อเข้าด้วยกันเป็นขั้วเอาต์พุต ในวงจรจะไม่มีผลของแรงดันย้อนกลับที่ฐานรองกับส่วนขอสที่มีผลต่อค่าแรงดันขีดเริ่ม เพราะส่วนขอสกับฐานรองต่อถึงกันในแต่ละตัว ในรูปที่ 2.3-1 ข แสดงกราฟการส่งผ่านสัญญาณแรงดันอินพุตกับแรงดันเอาต์พุต จากกราฟจะเห็นว่าเมื่อแรงดันอินพุตมีค่าเพิ่มจากศูนย์แต่น้อย



รูปที่ 2.3-1 แสดงวงจรพื้นฐานและคุณสมบัติการส่งผ่านสัญญาณแรงดันของอินเวอร์เตอร์

กว่าแรงดันขีดเริ่มของเอ็นมอสทรานซิสเตอร์ V_{th} ในขณะที่เอ็นมอสทรานซิสเตอร์จะอยู่ในช่วงคัทออฟ เนื่องจาก $V_{Gsn} < V_{th}$ ดังนั้นจึงไม่มีกระแสไหลในวงจร $I_{DN} = I_{DP} = 0$ ส่วนพีมอสทรานซิสเตอร์จะเห็นยว่นา เกิดช่องทางเอ็กซารันเป็นเอ็กซารันที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เดินระหว่างส่วนซอสและส่วนเดรน เนื่องจากค่า V_{GSP} มีค่ามากกว่า V_{PP} แรงดันเอาต์พุตในช่วงนี้จะมีค่าคงที่ประมาณ V_{DD} ซึ่งเป็นค่าแรงดันเอาต์พุตสถานะสูง V_{OH}

เมื่อแรงดันอินพุตมีค่าเพิ่มขึ้นมากกว่า V_{th} เล็กน้อย เอ็นมอสทรานซิสเตอร์จะเข้าสู่ช่วงอิมิตัว ส่วนพีมอสทรานซิสเตอร์จะทำงานอยู่ในช่วงเชิงเส้น แรงดันเอาต์พุตจะเริ่มลดลงและสมการการส่งผ่านสัญญาณของวงจรได้เป็น

$$\frac{\beta_n}{2}(V_{in} - V_{Tn})^2 = \frac{\beta_p}{2}[2(V_{DD} - V_{in} - |V_{Tp}|)(V_{DD} - V_{out}) - (V_{DD} - V_{out})^2] \quad (2.3-1)$$

โดยที่ $V_{GSN} = V_{in}$, $V_{SGP} = V_{DD} - V_{in}$ และ $V_{SDP} = V_{DD} - V_{out}$

เมื่อแรงดันอินพุตเพิ่มขึ้นเรื่อย ๆ แรงดันเอาต์พุตจะลดลงจนถึงจุดหนึ่งคือ จุด V_{th} ที่ค่าแรงดันอินพุตที่มีค่าเท่ากับแรงดันเอาต์พุต ซึ่งเรียกว่าค่าแรงดันอินพุตนี้เป็นแรงดันขีดเริ่มของวงจรอินเวอร์เตอร์ V_{th} โดยที่ $V_{th} = V_{out}$ ในขณะนี้ทรานซิสเตอร์ทั้งสองจะทำงานในช่วงอิมิตัว สมการคุณสมบัติการส่งผ่านสัญญาณจะได้เป็น

$$\frac{\beta_n}{2}(V_{in} - V_{Tn})^2 = \frac{\beta_p}{2}(V_{DD} - V_{in} - |V_{Tp}|)^2 \quad (2.3-2)$$

แรงดันเอาต์พุตจะลดลงเรื่อย ๆ เมื่อแรงดันอินพุตเพิ่มขึ้นจนกระทั่ง $V_{out} < (V_{in} - V_{th})$ เอ็นมอสทรานซิสเตอร์จะเข้าสู่ช่วงเชิงเส้น ซึ่งพีมอสทรานซิสเตอร์ยังคงอยู่ในช่วงอิมิตัว ทำให้สมการคุณสมบัติการส่งผ่านสัญญาณเป็น

$$\frac{\beta_n}{2}[2(V_{in} - V_{Tn})V_{out} - V_{out}^2] = \frac{\beta_p}{2}(V_{DD} - V_{in} - |V_{Tp}|)^2 \quad (2.3-3)$$

จากนั้นเมื่อแรงดันอินพุตเพิ่มขึ้นจนกระทั่ง $(V_{DD} - V_{in}) < V_{TP}$ พีมอสทรานซิสเตอร์จะคัทออฟ $I_{DN} = I_{DP} = 0$ ส่วนเอ็นมอสทรานซิสเตอร์ จะเหนี่ยวนำช่องทางเดินระหว่างส่วนเดรนกับส่วนซอส แรงดันเอาต์พุตตอนนี้จะมีค่าประมาณศูนย์และมีค่าคงที่ซึ่งเป็นค่าแรงดันเอาต์พุต สถานะต่ำของวงจร V_{OL}

จะเห็นได้ว่าวงจรอินเวอร์เตอร์แบบซีมอสจะให้ค่า $V_{OH} = V_{DD}$ และค่า $V_{OL} = 0$ สำหรับค่า V_{th} และ V_{th} คือ ค่าแรงดันอินพุตที่ทำให้สถานะเอาต์พุตเปลี่ยนจากสูงมาต่ำ และจากต่ำไปสูงตามลำดับ ซึ่งหาได้จากจุดบนเส้นกราฟที่มีค่าความชันเป็น -1 ส่วนค่า V_{th} ของวงจรสามารถหาได้จากสมการ 2.3-2 โดยแทนค่า $V_{th} = V_{in}$ ได้เป็น

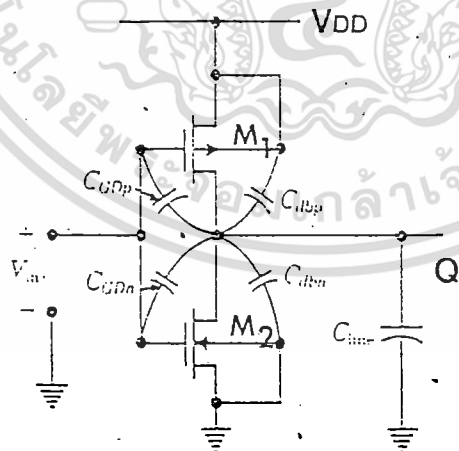
$$V_{th} = \frac{V_{Tn} + \sqrt{\beta_p/\beta_n}(V_{DD} - |V_{Tp}|)}{(1 + \sqrt{\beta_p/\beta_n})} \quad (2.3-4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

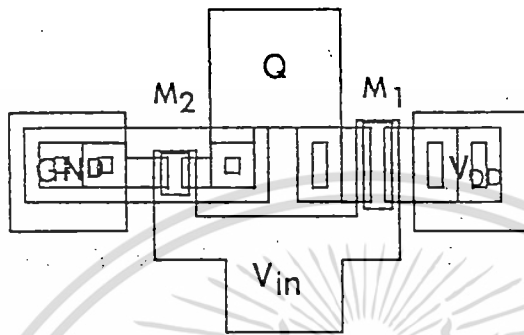
สมการ 2.3-4 จะเป็นสมการที่ใช้ในการออกแบบซีมอสอินเวอร์เตอร์ โดยการออกแบบจะเป็นการกำหนดจุด V_{th} ของวงจรมีค่าเท่าใดตามต้องการ โดยปกติแล้วเรามักจะออกแบบให้ V_{th} มีค่าประมาณ $V_{DD}/2$ ทั้งนี้เพื่อให้มีความสมมาตรของสัญญาณช่วงขอบขาขึ้น และขาลงทำให้สัญญาณผิดเพี้ยนน้อย

สำหรับคุณสมบัติทางสวิชชิงของอินเวอร์เตอร์ ซึ่งขึ้นอยู่กับค่าตัวเก็บประจุรูปที่ 2.3-2 แสดงค่าตัวเก็บประจุในส่วนต่าง ๆ ที่สำคัญของวงจรมอสอินเวอร์เตอร์แบบซีมอส จะเห็นได้ว่ามีค่า C_{GDP} , C_{GDN} คือ ตัวเก็บประจุในส่วนของออกไซด์บริเวณเกตของพีและเอ็นมอส ตามลำดับ C_{dbp} , C_{dbn} คือ ตัวเก็บประจุในส่วนซึ่งตรงกับฐานรองของพีและเอ็นมอสตามลำดับ ตัวเก็บประจุสองค่านี้จะไม่คงที่ขึ้นกับค่าแรงดันที่ตกคร่อมรอยต่อซึ่งก็จะอยู่ในช่วง V_{OL} และ V_{OH} นั้นเอง นอกจากนี้ยังมีค่าตัวเก็บประจุที่สำคัญอีกตัวคือ C_{line} คือ ตัวเก็บประจุในส่วนลวดลายอลูมิเนียมที่ใช้เชื่อมต่อส่วนต่าง ๆ ในวงจร รวมทั้งส่วนที่เป็นแพด (pad) สำหรับต่อกับลวดอลูมิเนียมเพิ่มเติมกับตัวถัง เพื่อนำไปใช้วัดสัญญาณภายนอก และค่าตัวเก็บประจุเหล่านี้จะขึ้นอยู่กับขนาดของพื้นที่ ดังนั้นเพื่อให้ผลของค่าตัวเก็บประจุเหล่านี้มีค่าน้อยที่สุด เราอาศัยกฎการออกแบบเพื่อที่จะหาขนาดพื้นที่เล็กที่สุดในแต่ละส่วนเท่าที่จะทำได้ และค่าตัวเก็บประจุเหล่านี้ในโครงสร้างจะมีลักษณะที่ขนานกันตลอด ดังนั้นเราสามารถรวบรวมค่าตัวเก็บประจุทั้งหมดรวมกันได้ ให้เป็นค่าค่าหนึ่งที่เราที่ทุกเรียกว่า C_{out} ซึ่งสามารถเขียนได้ว่า

$$C_{out} = C_{GDN} + C_{GDP} + K(V_{OL}, V_{OH})(C_{dbp} + C_{dbn}) + C_{line}$$



รูปที่ 2.3-2 แสดงค่าตัวเก็บประจุในวงจรมอสอินเวอร์เตอร์



รูปที่ 2.3-3 แสดงตัวอย่างลวดลายมาส์วงจรรวมอินเวอร์เตอร์

2.4 การออกแบบวงจรพื้นฐานแบบซิมอส

ในหัวข้อนี้จะกล่าวถึงการออกแบบวงจรพื้นฐานแบบซิมอส ซึ่งวงจรมีพื้นฐานในที่นี้คือ วงจรแนคเกต นอร์เกต และทรานซิสต์นอร์เกต เพราะว่าวงจรมีเหล่านี้จะสามารถประกอบเป็นวงจรดิจิทัลขนาดใหญ่ โดยจะขอแยกกล่าวถึงแต่ละตัวดังต่อไปนี้

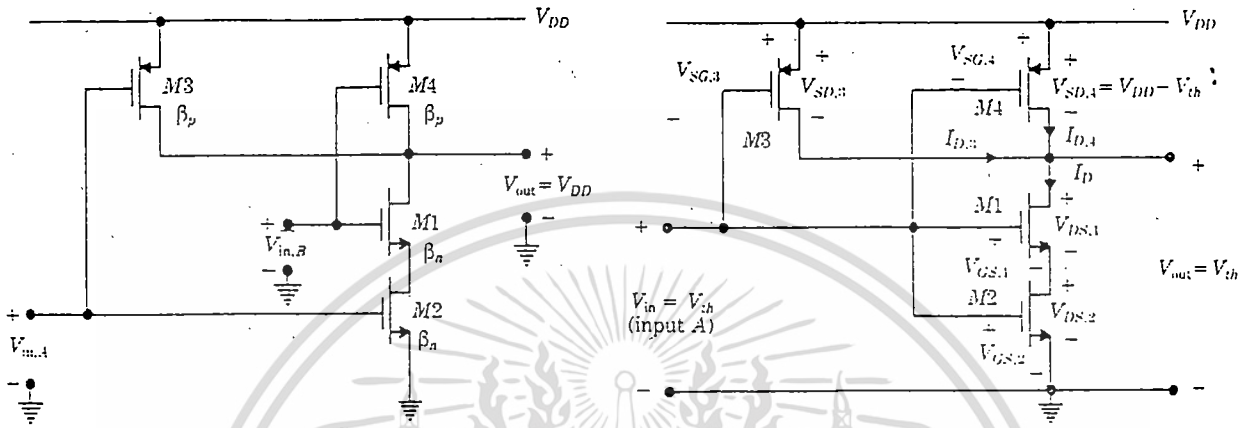
2.4.1 การออกแบบวงจรแนคเกตสองอินพุต

ในการวิเคราะห์วงจรแนคเกต และนอร์เกต ซึ่งจะกล่าวต่อไปเรายังอาศัยหลักการวิเคราะห์เช่นเดียวกับการวิเคราะห์วงจรรวมอินเวอร์เตอร์ คือ ในส่วนคุณสมบัติทางไฟตรงเราจะพิจารณาที่ค่า V_{DD} แรงดันขีดเริ่มของวงจรมีและในส่วนสวิตซ์ซึ่ง เราอาศัยค่าตัวเก็บประจุที่เป็นองค์ประกอบในวงจรมาทำการวิเคราะห์ และใช้กฎการออกแบบ เพื่อพยายามให้มีพื้นที่น้อยในส่วนต่าง ๆ ให้มากที่สุด

วงจรมอสแนคเกตสองอินพุต แสดงได้ดังรูป 2.4-1 ก. มีเอ็นมอสทรานซิสเตอร์ M_3 , M_4 ต่อขนานกันอยู่โดยอินพุตทั้งสองเกิดจาก การช้อตเกตระหว่างเอ็นมอส และพีมอส M_4 กับ M_1 และ M_3 กับ M_1 เมื่ออินพุต A, B มีสถานะสูงที่ระดับแรงดันไฟเลี้ยง เอ็นมอสทรานซิสเตอร์ M_1 และ M_2 จะทำงาน ส่วนที่มอสทรานซิสเตอร์ M_3 และ M_4 จะคัทออฟเอาท์พุตในขณะนี้จึงมีสถานะต่ำที่ระดับแรงดันอ้างอิง เมื่ออินพุต A มีสถานะสูง อินพุต B มีสถานะต่ำทำให้เอ็นมอส M_2 และพีมอส M_4 ทำงานและเอ็นมอส M_1 และพีมอส M_3 จะคัทออฟทำให้เอาท์พุตมีสถานะสูง ในทางกลับกันเมื่ออินพุต A มีสถานะต่ำ อินพุต B มีสถานะสูง เอ็นมอส M_1 และพีมอส M_3 จะทำงาน เอ็นมอส M_2 กับพีมอส M_4 จะคัทออฟ ที่ยังคงให้เอาท์พุตสถานะสูงเช่นเดิม ในกรณีที่อินพุต A และ B มีสถานะต่ำ เอ็นมอส M_1 , M_2 จะคัทออฟ ส่วนพีมอส M_3 , M_4 จะทำงานให้เอาท์พุตมีสถานะสูง

ในการวิเคราะห์เมื่อหาสมการค่า V_{th} เพื่อใช้ในการออกแบบคุณสมบัติทางไฟตรง ในที่นี้เราจะพิจารณากรณีที่อินพุต A และ B ต่อซีกกันเป็นการสวิตช์ที่พร้อมกัน (Simultaneous switching) การหาค่าแรงดัน V_{th} คำนวณได้จากรูปที่ 3.5.1-1 แรงดันเกต-ซอสของเอ็นมอส

$$V_{GS,1} = V_{th} - V_{DS,2}, \quad V_{GS,2} = V_{th} \quad (2.4.1-1)$$



ก. วงจรซีมอสแนนด์เกตสองอินพุต

ข. วงจรที่ใช้ในการวิเคราะห์

รูปที่ 2.4.1-7 วงจรซีมอสแนนด์เกต

จาก KVL

$$V_{th} = V_{DS,1} + V_{DS,2} \quad (2.4.1-2)$$

แทนค่า 2.4.1-2 ลงใน (2.4.1-1)

$$V_{GS,1} = V_{DS,1}$$

แสดงว่ามอสเฟต M_1 ทำงานในช่วงอิ่มตัว จะได้สมการที่ไม่คิดผลของบอดีเอฟเฟค (Body effect)

$$I_D = \frac{\beta_n}{2} (V_{th} - V_{T0n} - V_{DS,2})^2 \quad (2.4.1-3)$$

มอสเฟตตัวที่สอง M_2 $V_{GS,2} > V_{GS,1}$ ดังนั้นจะทำงานช่วงเชิงเส้น

$$I_D = \frac{\beta_n}{2} [2(V_{th} - V_{T0n})V_{DS,2} - V_{DS,2}^2] \quad (2.4.1-4)$$

จาก (2.4.1-3) จัดรูปใหม่ได้เป็น

$$V_{DS,2} = (V_{th} - V_{T0n}) - \sqrt{\frac{2I_D}{\beta_n}} \quad (2.4.1-5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าลงในสมการ (2.4.1-4) จะได้

$$V_{th} - V_{T0n} = 2 \sqrt{\frac{I_D}{\beta_n}} \quad (2.4.1-6)$$

เช่นเดียวกัน ในกรณีพีมอสจะได้

$$V_{SG,3} = V_{SG,4} = (V_{DD} - V_{th}) \quad (2.4.1-7)$$

เพราะว่า

$$V_{SD,3} = V_{SD,4} = (V_{DD} - V_{th}) \quad (2.4.1-8)$$

ทั้ง M_3 และ M_4 ทำงานช่วงอิมิตัวทั้งคู่ และมีกระแสทรานซิสเตอร์ไหลเท่ากัน ดังนั้นกระแสทั้งหมดที่ไหลในวงจรจะได้

$$\begin{aligned} I_D &= I_{D,3} + I_{D,4} \\ &= \beta_p (V_{DD} - V_{th} - |V_{T0p}|)^2 \end{aligned} \quad (2.4.1-9)$$

แทนค่า (2.4.1-9) ลงใน (2.4.1-6) จัดรูปจะได้

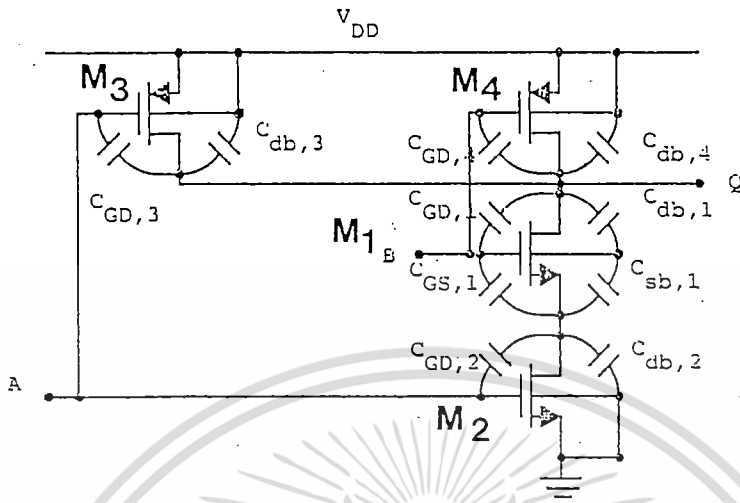
$$V_{th} = \frac{V_{T0n} + 2 \sqrt{\frac{\beta_p}{\beta_n}} (V_{DD} - |V_{T0p}|)}{1 + 2 \sqrt{\frac{\beta_p}{\beta_n}}} \quad (2.4.1-10)$$

สมการ (2.4.1-10) จะใช้ในการออกแบบคุณสมบัติทางไฟตรง เพื่อกำหนดอัตราส่วน (W/L) ของเอ็นมอสและพีมอสในวงจร

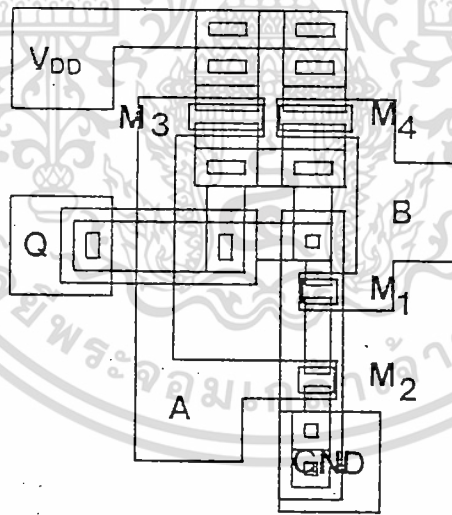
สำหรับค่าตัวเก็บประจุที่อยู่ในวงจรแนตเกต แสดงได้ดังรูปที่ 2.4.1-2 แยกได้เป็นค่าตัวเก็บประจุในส่วนเกทออกไซด์ ซึ่งได้แก่ C_{GD3} , C_{GD4} , C_{GD1} , C_{GS1} , และ C_{GD2} ค่าตัวเก็บประจุในส่วนดีฟลิชัน ได้แก่ C_{db4} , C_{db3} , C_{db} , C_{sb1} และ C_{db2} นอกจากนี้ยังมีค่าตัวเก็บประจุที่เกิดจากสวิตชิ่งของลูนีเนียมที่ก่อเรื้อวงจร และในส่วนที่เป็นขั้วไฟฟ้า ดังนั้นสามารถหาค่า C_{out} ได้เป็น

$$\begin{aligned} C_{out} &= C_{GD3} + C_{GD4} + C_{GD1} + C_{GS1} + C_{GD2} + \\ &K(V_{OH}, V_{OL})(C_{db1} + C_{sb1} + C_{db2} + C_{db4}) + C_{line} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4.1-2 แสดงค่าตัวเก็บประจุในวงจรแนคเกต



รูปที่ 2.4.1-3 แสดงตัวอย่างลวดลายของวงจรแนคเกตที่ได้ออกแบบ

2.4.2 การออกแบบวงจรนอร์เกตสองอินพุท

วงจรนอร์เกตสองอินพุทแสดงได้ดังรูปที่ 2.4.2-1 ซึ่งหลักการทำงานก็ใช้ลักษณะคล้ายกันกับวงจรแนคเกต ประกอบด้วยเอ็นมอส M_1, M_2 ต่อขนานกันอยู่และมีมอสทรานซิสเตอร์ M_1, M_2 ต่อขนานกันอยู่ และพีมอสทรานซิสเตอร์ M_3, M_4 ต่ออนุกรมกันด้วยหลักการที่สภาวะการทำงานของเอ็นมอสทรานซิสเตอร์และพีมอสทรานซิสเตอร์ ทำงานในลักษณะคัทออฟ และนำกระแสในช่วงแอกทีฟและอิมตัวในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

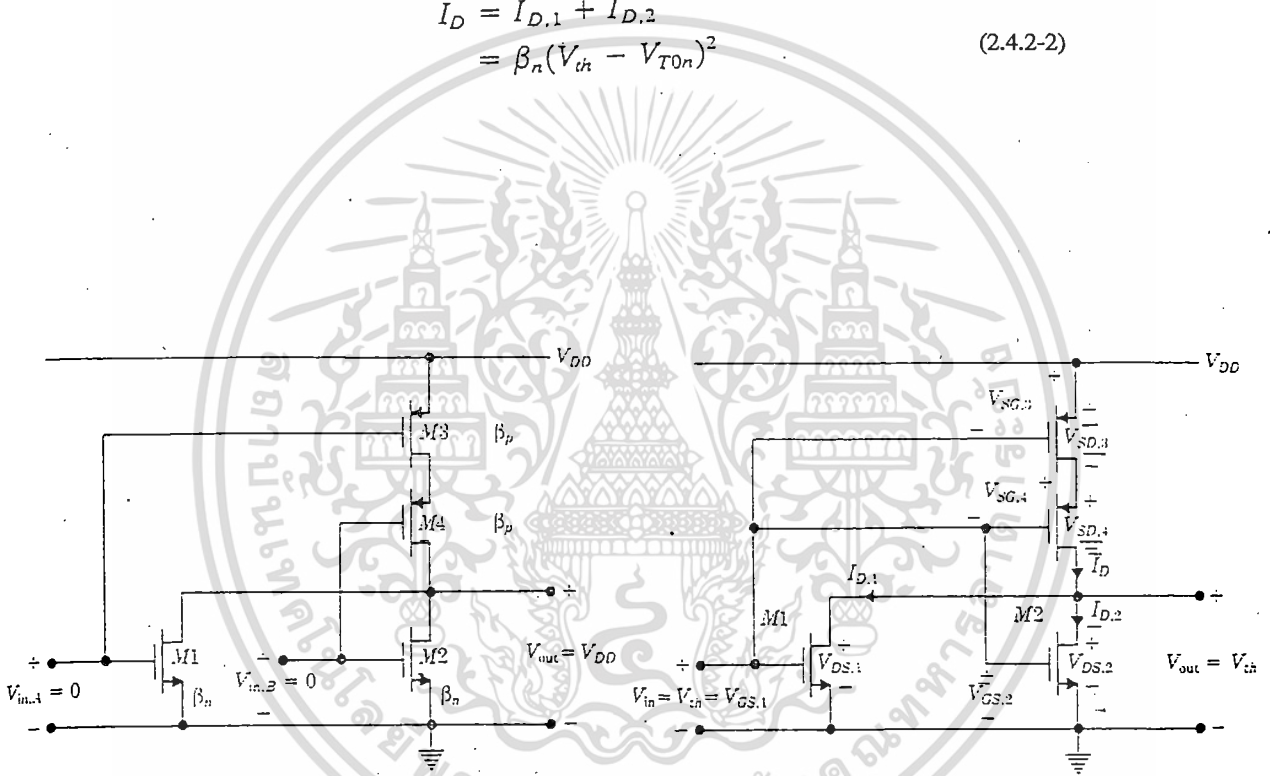
ลักษณะการต่อดังกล่าวจะทำให้ได้เอาต์พุตที่มีสถานะสูง เมื่ออินพุต A และ B เป็นสถานะต่ำทั้งคู่ นอกจากนี้แล้วจะทำให้สถานะเอาต์พุตมีค่าสถานะต่ำทั้งหมด

ในการวิเคราะห์เพื่อหาสมการในการออกแบบคุณสมบัติทางไฟตรง ในที่นี้จะพิจารณากรณีที่อินพุต A และ B ต่อช้อตกัน เป็นแบบการสวิตช์ที่พร้อมกัน (Simultaneous switching) การหาค่าแรงดัน V_{th} ของวงจรรนอร์เกท คำนวณได้จากรูปที่ 2.4.2-2 แรงดันเกต-ซอสของเอ็นมอสทรานซิสเตอร์

$$V_{GS,1} = V_{GS,2} = V_{th} = V_{DS,1} = V_{DS,2} \tag{2.4.2-1}$$

มอสทั้งสองตัวทำงานช่วงอิ่มตัว กระแสเดรนทั้งหมดมีค่า

$$\begin{aligned} I_D &= I_{D,1} + I_{D,2} \\ &= \beta_n (V_{th} - V_{T0n})^2 \end{aligned} \tag{2.4.2-2}$$



ก. วงจรรนอร์เกทแบบสองอินพุต

ข. วงจรที่ใช้ในการวิเคราะห์

รูปที่ 2.4.2-1 แสดงวงจรรนอร์เกทแบบซีมอส

สามารถจัดรูปใหม่ได้

$$V_{th} - V_{T0n} = \sqrt{\frac{I_D}{\beta_n}} \tag{2.4.2-3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่มอสฟิเตอร์ที่แรงดันขอส-เกต

$$\begin{aligned} V_{SG,3} &= V_{DD} - V_{th}, \\ V_{SG,4} &= V_{DD} - V_{th} - V_{SD,3}. \end{aligned} \quad (2.4.2-4)$$

KVL ที่เอาท์พุทจะได้ว่า

$$V_{DD} - V_{th} = V_{SD,3} + V_{SD,4}, \quad (2.4.2-5)$$

แสดงว่า M_3 ทำงานช่วงเชิงเส้น ขณะที่ M_4 ทำงานช่วงอิ่มตัว

$$\begin{aligned} I_D &= \frac{\beta_p}{2} [2(V_{DD} - V_{th} - |V_{T0p}|)V_{SD,3} - V_{SD,3}^2] \\ &= \frac{\beta_p}{2} (V_{DD} - V_{th} - |V_{T0p}| - V_{SD,3})^2 \end{aligned} \quad (2.4.2-6)$$

แทนค่า $V_{SD,3}$ (2.4.2-4) ลงใน (2.4.3-7)

$$\sqrt{\frac{2I_D}{\beta_p}} = V_{DD} - V_{th} - |V_{T0p}| \quad (2.4.3-7)$$

แทนค่าลงใน (2.4.2-3) จะได้

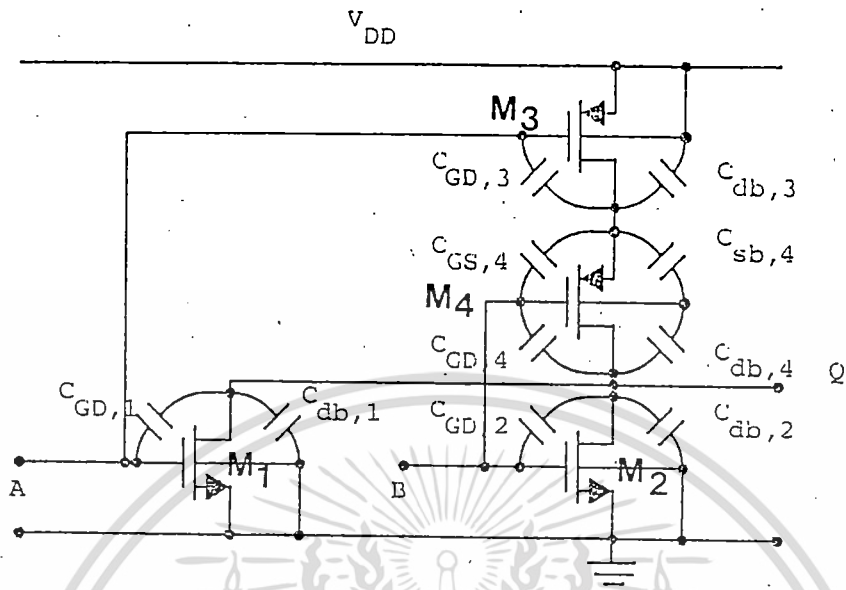
$$V_{th} = \frac{V_{T0n} + \frac{1}{2} \sqrt{\frac{\beta_p}{\beta_n}} (V_{DD} - |V_{T0p}|)}{1 + \frac{1}{2} \sqrt{\frac{\beta_p}{\beta_n}}} \quad (2.4.3-8)$$

สมการ (2.4.3-8) จะใช้เป็นสมการในการกำหนด V_{th} ของวงจรมอสฟิเตอร์ในคุณสมบัติทางไฟตรง

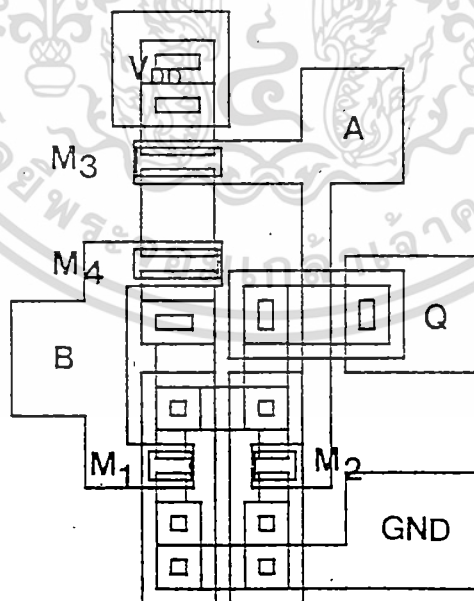
ค่าตัวเก็บประจุในวงจรมอสฟิเตอร์แสดงได้ดังรูป 2.4.2-2 ค่าตัวเก็บประจุในส่วนเกทมีค่า C_{GD1} , C_{GD3} , C_{GD4} , C_{GS4} และ C_{GD2} ค่าตัวเก็บประจุในส่วนของดีฟิชั่นประกอบด้วย C_{db3} , C_{db4} , C_{sb4} , C_{db2} และ C_{db1} นอกจากนี้ยังมีตัวเก็บประจุในส่วนของการเชื่อมต่อภายในและส่วนขั้วในการบอนด์สัญญาณกับตัวถังเราสามารถสรุปเป็นค่า C_{out} ของวงจรมอสฟิเตอร์ได้

$$\begin{aligned} C_{out} &= C_{GD1} + C_{GD3} + C_{GD4} + C_{GS4} + C_{GD2} + \\ &K(V_{OL}, V_{OH})(C_{db3} + C_{db4} + C_{sb4} + C_{db2} + C_{db1}) + C_{line} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

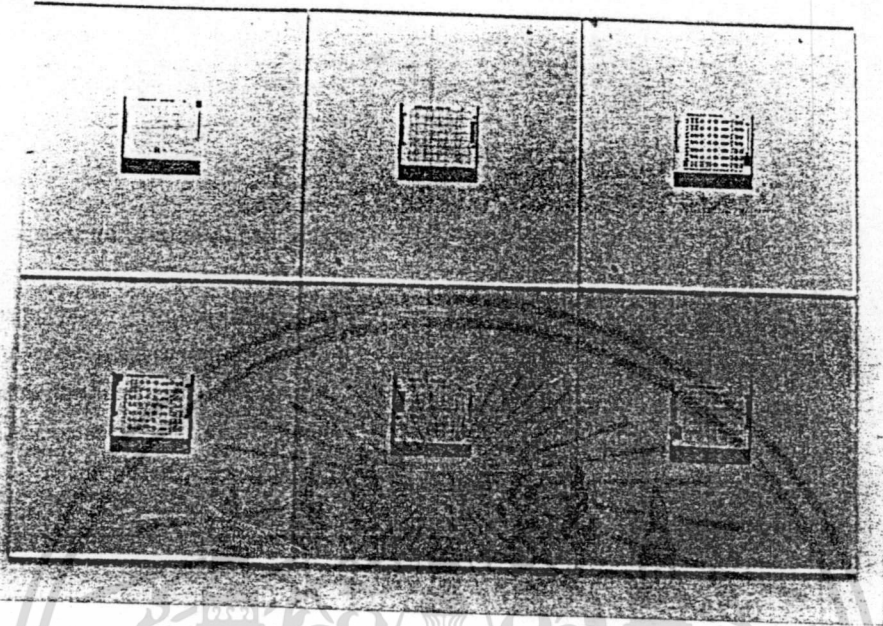


รูปที่ 2.4.2-2 แสดงค่าตัวเก็บประจุในวงจรรวม

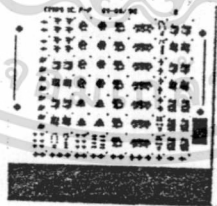


รูปที่ 2.4.2-3 แสดงตัวอย่างลวดลายมาส์วงจรรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

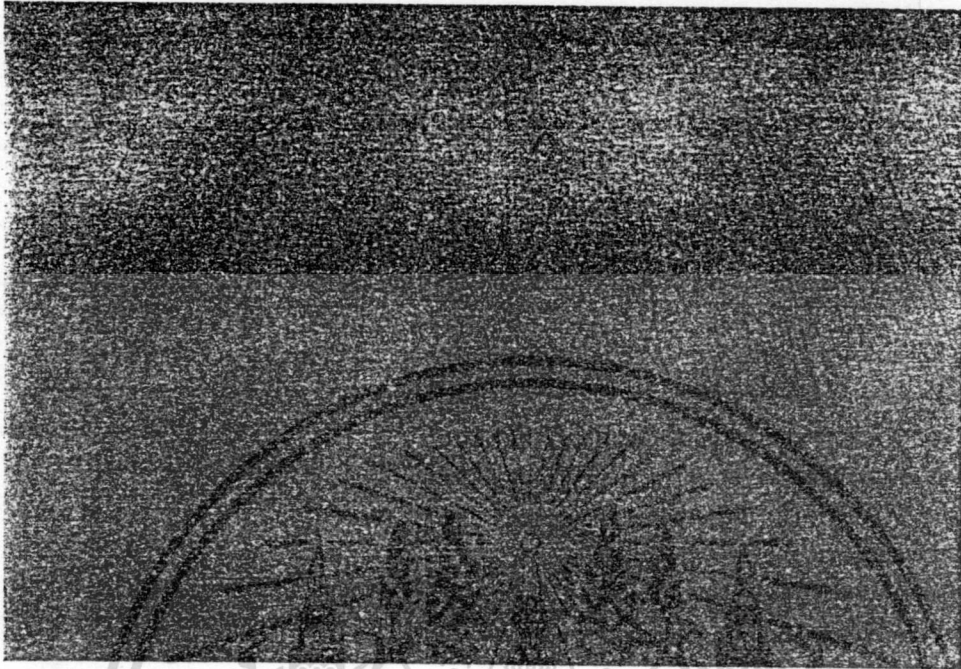


รูปที่ 2.5-1 ชุดกระจกต้นแบบในการสร้างวงจรรวมซีมอส

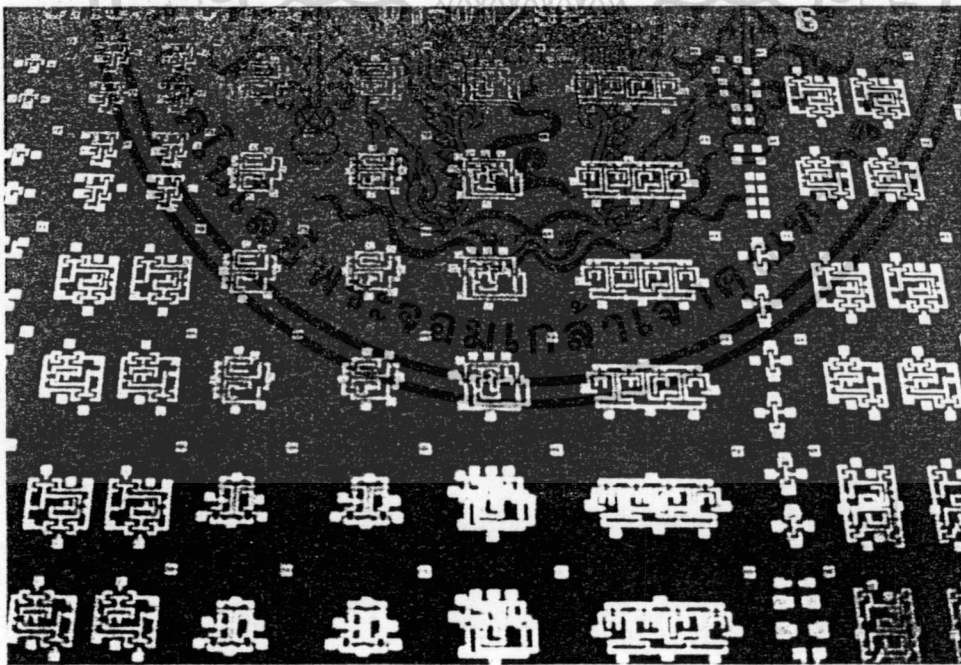


รูปที่ 2.5-2 กระจกต้นแบบลวดลายขลุมนิยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6-1 แสดงคั่นแบบลวดลายวงจรรวมซึมอสนนกระดาษกราฟ



รูปที่ 2.6-2 แสดงภาพถ่ายที่ได้จากการตัดลวดลายบนแผ่นไมลาร์ซีท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบกระบวนการสร้าง

วงจรรวมซิมอสที่ได้ออกแบบไว้ในบทที่ 3 สามารถที่จะสร้างได้จากเทคโนโลยีการสร้างวงจรรวม ซึ่งมีอยู่หลายระดับ ในแต่ละระดับของเทคโนโลยีการสร้างวงจรรวมแม้จะแตกต่างกันในรายละเอียด แต่กระบวนการสร้างมาตรฐานยังคงคล้ายกัน ในวิทยานิพนธ์ฉบับนี้จะได้กล่าวถึงเทคโนโลยีการออกแบบและการสร้างวงจรรวมโดยใช้อุปกรณ์และเครื่องมือพื้นฐานที่ห้องปฏิบัติการโซลิดสเตท ศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง โดยกระบวนการที่ใช้จะใช้การแพร่สารเจือด้วยความร้อนและส่วนเกทเป็นโลหะอลูมิเนียม ดังมีรายละเอียดที่จะกล่าวต่อไป

3.1 การเตรียมแผ่นฐานรองรับเบื้องต้น

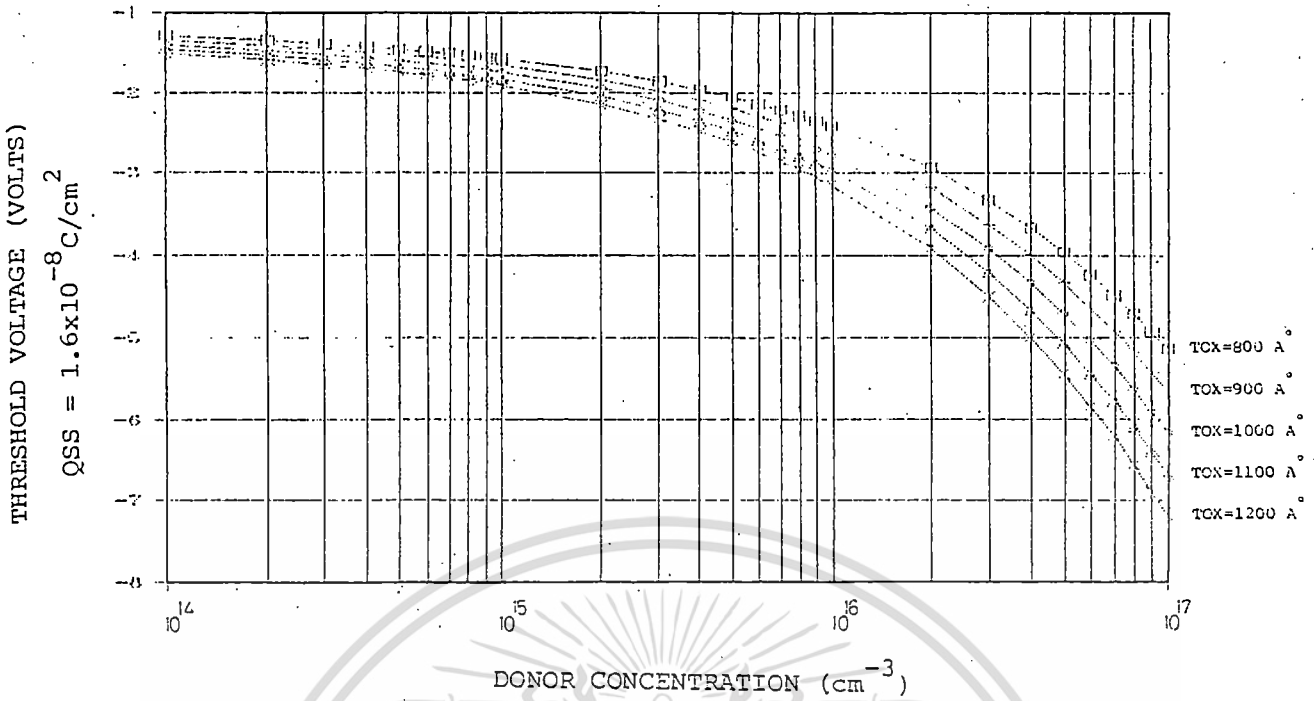
ในการเตรียมแผ่นฐานรองรับเริ่มต้นมีความสำคัญอย่างมาก เพราะคุณสมบัติทางกายภาพแผ่นฐานรองรับมีผลต่อวงจรรวม ในทางอุตสาหกรรมแผ่นฐานรองรับเริ่มต้นได้จากการปลูกผลึกและเติมสารเจือลงไป แต่สำหรับการวิจัยครั้งนี้เราเริ่มต้นจากการนำเอาแผ่นเวเฟอร์ที่เติมสารเจือเรียบร้อยแล้วมาใช้งานเลย ดังนั้นในขั้นตอนจึงเป็นการเลือกแผ่นเวเฟอร์ให้เหมาะสมแทนตลอดกระบวนการสร้างเราใช้เทคโนโลยีซิลิกอน ดังนั้นแผ่นเวเฟอร์เริ่มต้นจึงเป็นแผ่นซิลิกอนและโครงสร้างซิมอสของเราเป็นแบบฐานรองรับชนิดอื่น เนื่องจากคุณสมบัติทางกายภาพมีผลต่อคุณสมบัติของวงจรรวม และคุณสมบัติของวงจรรวมประเภทตระกูลมอสที่สำคัญมากคือ คุณสมบัติของค่าแรงดันขีดเริ่ม ซึ่งจากที่กล่าวมาแล้วในบทที่ 2 จะขอทบทวนการคำนวณค่าแรงดันขีดเริ่มมาแสดงอีกครั้งหนึ่ง

$$V_{T0} = 2|\phi_F| + \frac{1}{C_{ox}} \sqrt{2q\epsilon_{si}N_A(2|\phi_F|)} + \phi_{CS} - \frac{(Q_{ss} + Q_{ox})}{C_{ox}} \quad (3.1-1)$$

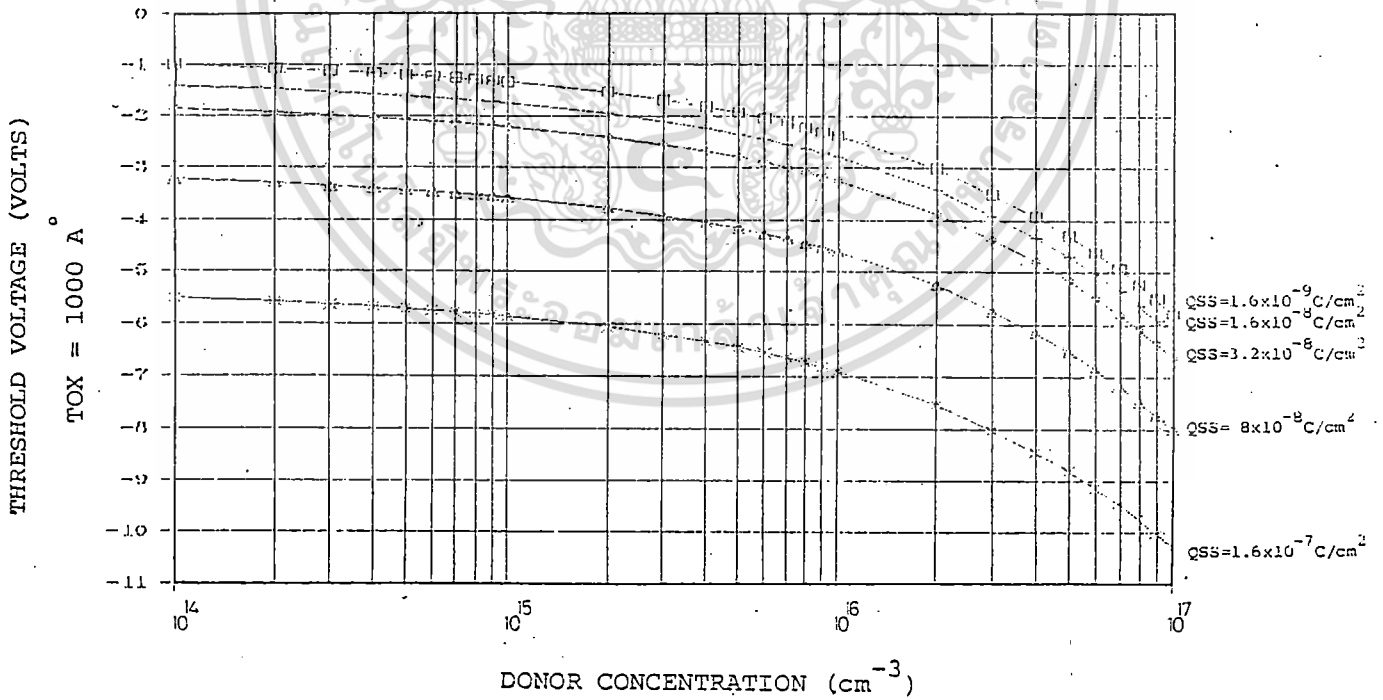
จะเห็นว่าค่าแรงดันขีดเริ่มจะขึ้นอยู่กับค่าความเข้มข้นของสารเจือที่ฐานรองรับ เนื่องจากเป็นฐานรองรับชนิดอื่น ดังนั้นความเข้มข้นของสารเจือคือ N_A ในการเลือกแผ่นฐานรองรับจะต้องคำนึงถึงความเข้มข้นที่เหมาะสมด้วย จากสมการ 3.1-7 ถ้านำพลอตเป็นกราฟความสัมพันธ์ระหว่างค่าความเข้มข้นของฐานรองรับชนิดอื่นกับค่าแรงดันขีดเริ่มที่ค่า Q_{ss} คงที่ค่าหนึ่ง และที่ค่าความหนาของเกตออกไซด์ต่าง ๆ กันเราจะเห็นความสัมพันธ์ดังแสดงในรูปที่ 3.1-1

จากกราฟเราสามารถที่จะเลือกค่าความเข้มข้นสารเจือที่ฐานรองรับได้ ถ้าเรากำหนดค่าความหนาของเกตออกไซด์ และค่า Q_{ss} มีค่าคงที่ค่าหนึ่ง แต่อย่างไรก็ตาม ค่าแรงดันขีดเริ่มที่ได้ก็เป็นเพียงค่าโดยประมาณ เพราะค่า Q_{ss} ซึ่งเป็นประจุที่บริเวณผิวอาจมีค่ามากน้อยแล้วแต่ความสะอาดในกระบวนการสร้างแต่ละครั้ง ดังนั้นก็จะทำให้ค่าแรงดันขีดเริ่มเปลี่ยนแปลงได้ความสัมพันธ์ของค่าแรงดันขีดเริ่มกับค่าความเข้มข้นของสารเจือที่ฐานรองรับที่ค่า Q_{ss} มีค่าต่างๆ ที่ค่าความหนาออกไซด์คงที่ แสดงได้ดังรูป 3.1-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1-1 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันเริ่มกับค่าความเข้มข้นสารเจือชนิดเอ็นที่ค่าความหนาออกไซด์ค่าต่างๆ



รูปที่ 3.1-2 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงดันขีดเริ่มกับค่าความเข้มข้นของสารเจือชนิดเอ็นที่ค่า Q_{SS} ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นในการเลือกแผ่นฐานรอง นอกจากเราจะพิจารณาถึงความเข้มข้นแล้ว เรายังต้องพิจารณาสิ่งต่างๆ ประกอบด้วย เช่น Q_{ss} ในกระบวนการสร้าง ค่าความหนาของเกตออกไซด์ เป็นต้น นอกจากนี้แล้วระนาบผลึกของฐานรองก็เป็นสิ่งสำคัญ โดยปกติแล้วพวกวงจรรวมตระกูลมอสซึ่งจะอยู่บริเวณพื้นผิว ดังนั้นจึงมักเลือกระนาบผลึกเป็นแบบ 100 เพราะว่าพาหะสามารถวิ่งได้อย่างคล่องตัวที่ผิวมากกว่าระนาบผลึกแบบอื่น

3.2 กระบวนการออกซิเดชัน

กระบวนการนี้จะเป็นการสร้างชั้นซิลิกอนไดออกไซด์ (SiO_2) ปกคลุมที่ผิวของซิลิกอน ซึ่งมีคุณสมบัติเป็นฉนวนลักษณะโปร่งแสง ใช้ควบคุมการแพร่สารเจือให้เข้าไปในบริเวณที่ต้องการเท่านั้น นอกจากนี้ยังใช้สร้างฉนวนเป็นไดอิเล็กตริกในส่วนของเกต ชั้นซิลิกอนไดออกไซด์นี้สามารถสร้างได้ด้วยขบวนการออกซิเดชัน ด้วยความร้อน (thermal oxidation) โดยการทิ้งให้แผ่นซิลิกอนทำปฏิกิริยากับออกซิเจนแห้งหรือไอน้ำ ในบรรยากาศซึ่งมีอุณหภูมิ ขบวนการออกซิเดชันแบ่งได้สองแบบ คือ กระบวนการออกซิเดชันแบบแห้ง กระบวนการออกซิเดชันแบบชื้น และมีปฏิกิริยาเคมีดังนี้

1. กระบวนการออกซิเดชันแบบแห้ง (dry oxidation)



2. กระบวนการออกซิเดชันแบบชื้น (wet Oxidation) (3.2-2)

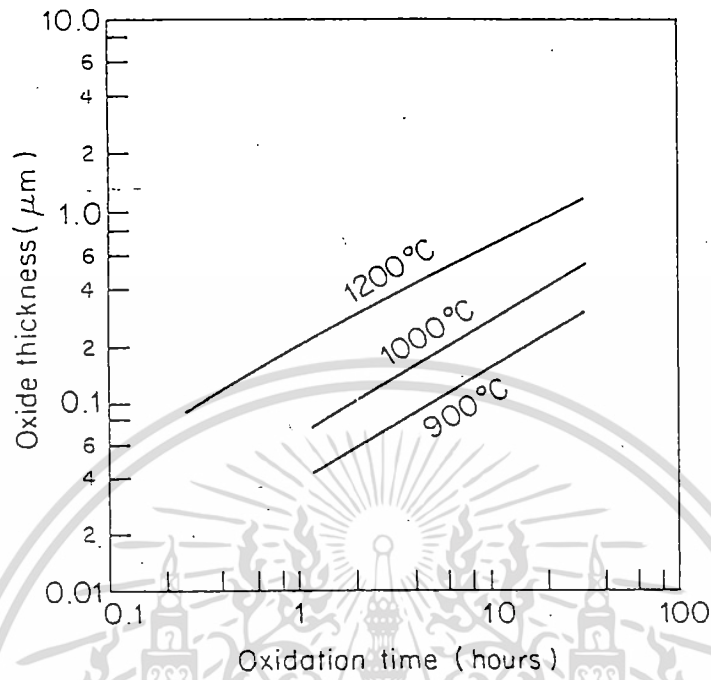


การออกซิเดชันแบบแห้งจะให้ชั้นออกไซด์ที่เรียบแน่น ป้องกันการแพร่ของสารเจือได้เป็นอย่างดี แต่ใช้เวลาในการเกิดออกไซด์ให้ถึงความหนาที่ต้องการเป็นเวลานานกว่าออกซิเดชันแบบชื้น แต่การออกซิเดชันแบบชื้นแม้จะใช้เวลาในการสร้างชั้นออกไซด์ที่น้อยกว่า แต่คุณภาพของออกไซด์ที่ได้จะเนื้อไม่แน่นและมีรูพรุนกว่าแบบแห้ง ดังนั้นบ่อยครั้งในกระบวนการสร้างเราจะใช้ออกซิเดชันสองแบบควบคู่กันไป และการคำนวณเวลาในการสร้างชั้นออกไซด์ทั้งสองแบบที่อุณหภูมิค่าต่างๆ สามารถหาได้จากกราฟในรูป 3.2-1 และ 3.2-2 ตามลำดับ

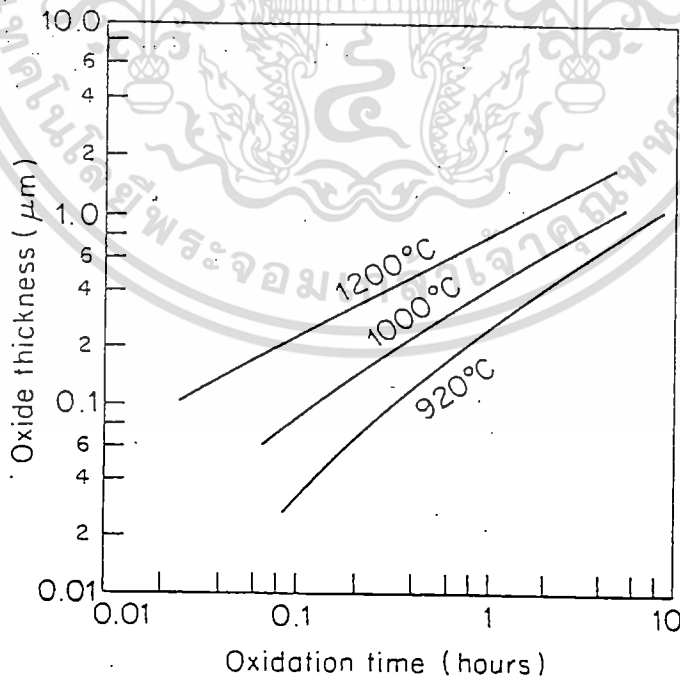
3.3 กระบวนการโฟโตลิโทกราฟี

กระบวนการโฟโตลิโทกราฟี (photolithography) เป็นกระบวนการเปิดช่องของซิลิกอนไดออกไซด์สำหรับแพร่อะตอมสารเจือในขอบเขตที่กำหนดให้จากกระจกต้นแบบ โดยหลักการจะเคลือบผิวของซิลิกอนไดออกไซด์ด้วยน้ำยาไวแสง ซึ่งมีทั้งแบบ positive และ negative ใช้น้ำยาไวแสงจนแห้ง นำเอากระจกต้นแบบมาประกบด้านบนให้สนิท จากนั้นทำการฉายแสงด้วยความเข้มและเวลาที่พอเหมาะ นำเอาแผ่นซิลิกอนที่เคลือบน้ำยาและถูกฉายแสงมาทำการล้างน้ำยาไวแสง ก็จะได้แผ่นซิลิกอนไดออกไซด์ที่มีน้ำยาไวแสงที่มีลวดลายตามกระจกแบบจากนั้นนำไปกัดซิลิกอนไดออกไซด์ออก และลอกน้ำยาไวแสงออกเราจะได้แผ่นซิลิกอนที่มีซิลิกอนไดออกไซด์ถูกเปิดเป็นช่องตามลวดลายกระจกต้นแบบ เพื่อเตรียมนำไปแพร่สารเจือต่อไป ขั้นตอนโฟโตลิโทกราฟีแสดงไว้ดังรูป 3.3-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

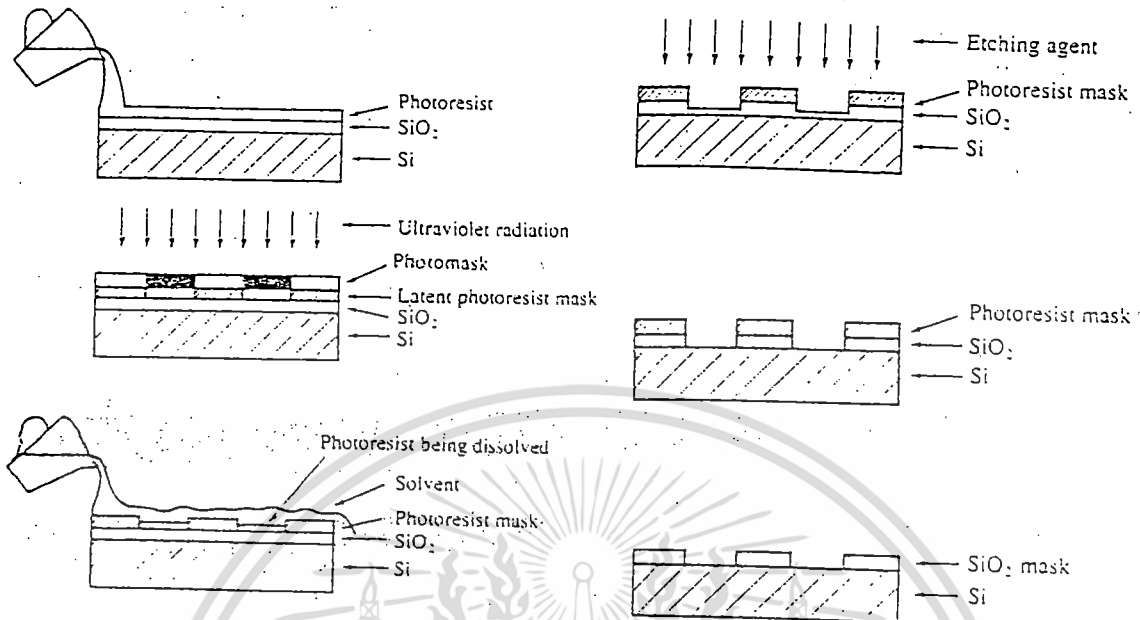


รูปที่ 3.2-1 กราฟแสดงความสัมพันธ์ระหว่างความหนาออกไซด์กับเวลาในกระบวนการออกซิเดชันแบบแห้ง



รูปที่ 3.2-2 กราฟแสดงความสัมพันธ์ระหว่างความหนาออกไซด์เวลาในกระบวนการออกซิเดชันแบบชื้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3-1 แสดงเทคนิคกระบวนการโฟโตลิโกราฟี

3.4 กระบวนการแพร่สารเจือ

กระบวนการแพร่สารเจือเป็นกระบวนการแพร่สารลงไปบนแผ่นฐานรองให้เกิดเป็นสารชนิดที่ และชนิดอื่นตามต้องการ ในกระบวนการสร้างเราใช้โบรอนเป็นแหล่งสารเจือในการสร้างสารกึ่งตัวนำชนิดที่ และให้ฟอสฟอรัสในการสร้างสารกึ่งตัวนำชนิดอื่น ในกระบวนการแพร่สารเจือแบ่งได้เป็นสองขั้นตอนสำคัญด้วยกันคือ การพรีเดพโพสิชัน และการขับเคลื่อน (drive in)

3.4.1 การพรีเดพโพสิชัน

การพรีเดพโพสิชัน เป็นการแพร่สารเจือขึ้นต้น เพื่อกำหนดปริมาณของอะตอมของสารเจือที่เข้าไปในแผ่นผลึกสารกึ่งตัวนำ การกระจายอะตอมสาร ในเนื้อสารแสดงได้ดังสมการ

$$N(x, t) = \frac{Q(t_p)}{\sqrt{\pi Dt}} e^{-x^2/(4Dt)} \tag{3.4-1}$$

โดยที่ N_0 คือค่า Solid solubility ของสารเจือ cm^{-3}

erfc คือค่า error function complementary

x คือระยะทางจากผิวหน้าลึกลงไปในแผ่นผลึก (cm)

D_t คือสัมประสิทธิ์การแพร่ (diffusion coefficient) cm^2

t_p คือเวลาในการ predeposition (S)

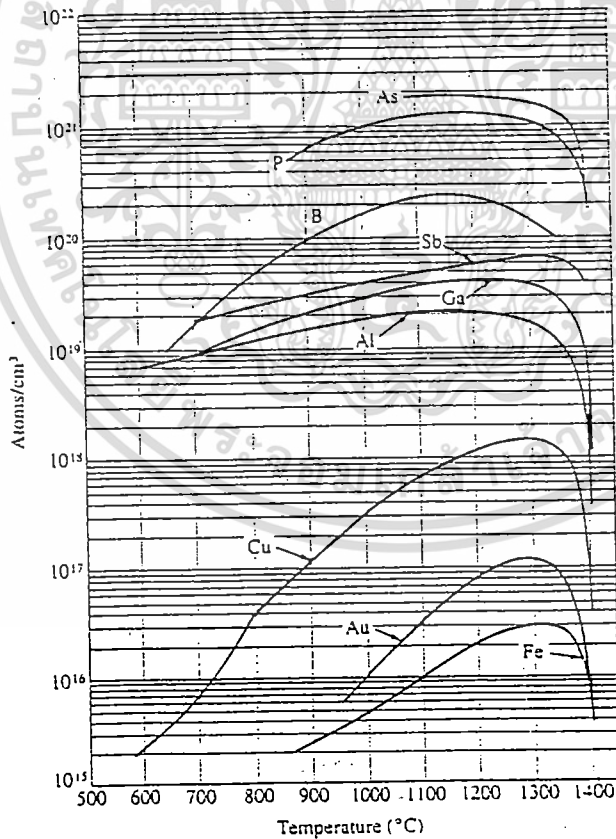
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า N_0 , D_t และ $erfc$ หาได้จากกราฟ 3.4-1, 3.4-2 และ 3.4-3 ตามลำดับ และจำนวนความหนาแน่นอะตอมทั้งหมด (Q) จาก predeposition จะมีค่าเป็น

$$Q(t) = \int_0^\infty N(x, t) dx = \frac{2}{\sqrt{\pi}} N_0 \sqrt{Dt} \tag{3.4-2}$$

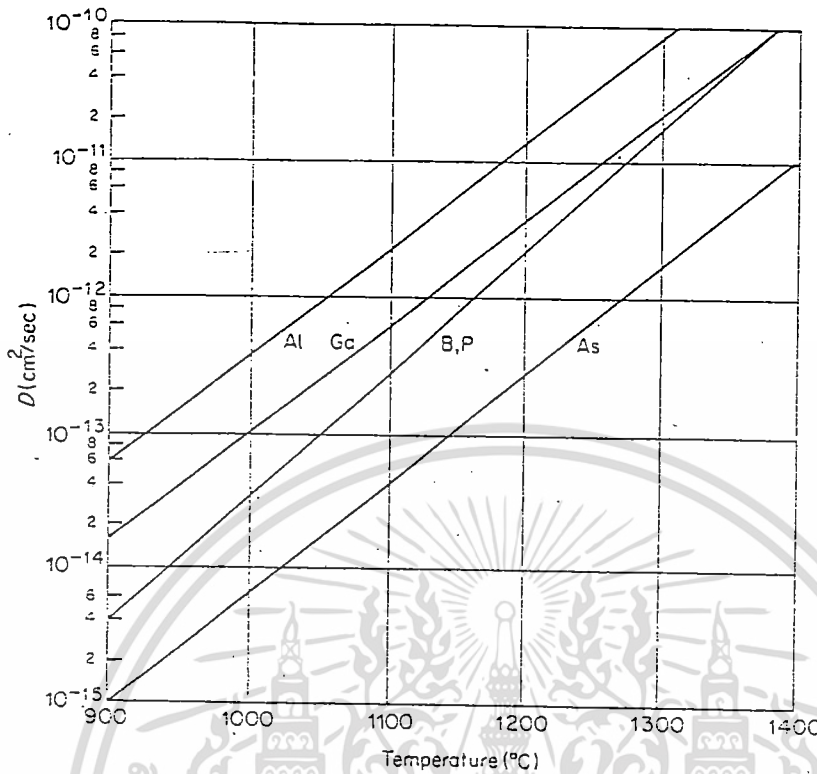
ความลึกของรอยต่อหลังจาก การพรีเดพอสิตชัน หาได้โดยแทนเงื่อนไขขอบเขต $N(x,t) = N_{BG}$ (ความเข้มข้นของฐานรอง)

$$x_d = 2\sqrt{Dt} \operatorname{erfc}^{-1} \left(\frac{N_{BG}}{N_0} \right) \tag{3.4-3}$$



รูปที่ 3.4-1 กราฟความสัมพันธ์ระหว่าง Solid solubility ของสารเจือต่างๆ ในซิลิกอนกับอุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4-2 กราฟความสัมพันธ์ระหว่างสัมประสิทธิ์การแพร่สารเจือชนิดต่างๆ กับอุณหภูมิ

3.4.2 การขับลึก (Drive in)

เป็นขั้นตอนในการทำให้สารเจือบริเวณผิวในขั้นตอน predeposition แพร่ลงไปในเนื้อสารมากขึ้น ความหนาแน่นอะตอมสารเจือที่แพร่เข้าไปในแผ่นผลึกสารกึ่งตัวนำจะเป็นการกระจายแบบ Gaussian โดยความหนาแน่นอะตอมหาได้จาก

$$N(x, t) = \frac{Q(t_p)}{\sqrt{\pi Dt}} e^{-x^2/(4Dt)} \tag{3.4.4}$$

โดยที่ Q คือจำนวนความหนาแน่นอะตอมทั้งหมด (cm⁻²)

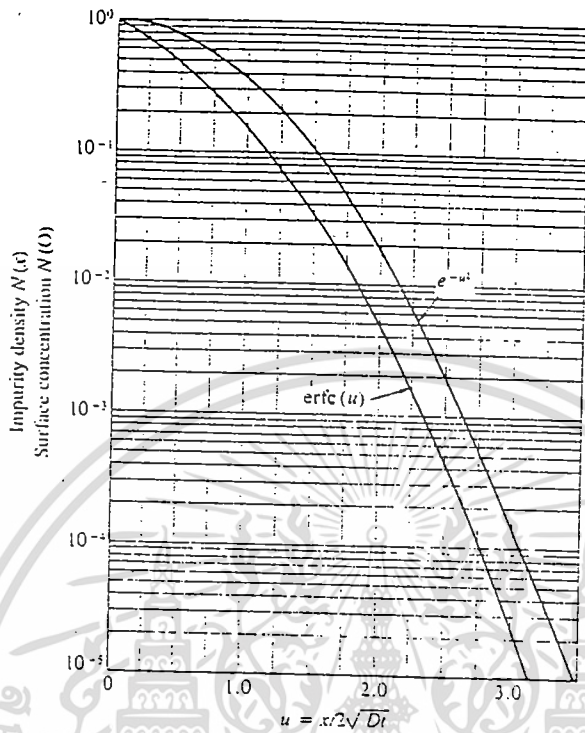
D₂ คือสัมประสิทธิ์การแพร่ในการขับลึก

t₂ คือเวลาในการขับลึก

ความลึกรอยต่อหลังจากการขับลึก หาได้โดยแทนเงื่อนไขขอบเขตที่ N(x,t) = N_{BG} จะได้

$$x_j^2 = 4D_2t_2 \cdot \ln\left(\frac{Q \cdot \sqrt{x_j D_2 t_2}}{N_{BG}}\right) \tag{3.4.5}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



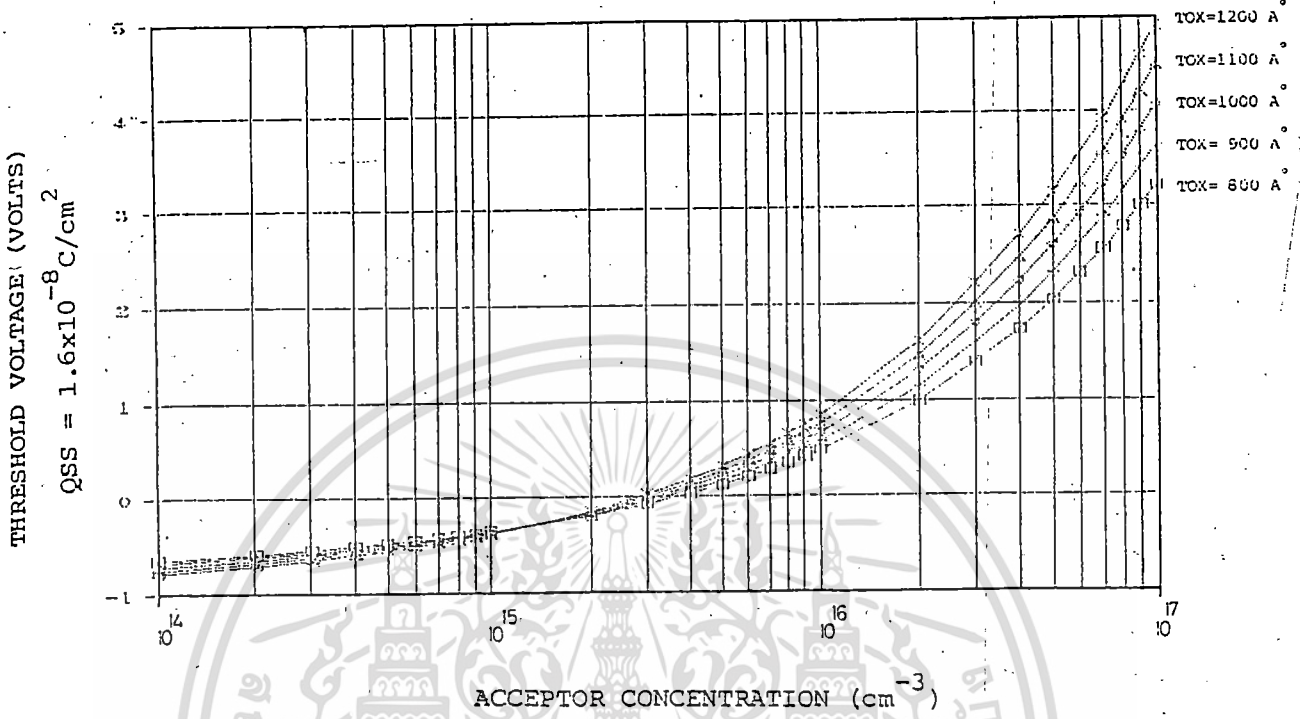
รูปที่ 3.3-4 กราฟนอร์มอลไลซ์เพื่อหาการกระจายของสารเจือทั้งแบบ erfc และ Gaussian

ในการแพร่สารเจือเพื่อสร้างส่วนแคโรนและซอสของพีมอสและเอ็นมอส สารเจือในส่วนนี้ปกติจะมีความเข้มข้นสูง เพราะเป็นแหล่งจ่ายประจุพาหะที่จะทำให้เกิดกระแส ดังนั้นมักจะเขียนสัญลักษณ์แทนส่วนพีและเอ็นเอ็นเข้มข้นที่เป็น p^+ และ n^+ ซึ่งโดยปกติจะมีปริมาณอะตอมสารเจือในระดับประมาณ $1 \times 10^{18} \text{ cm}^{-3}$ ขึ้นไป นอกจากนี้แล้วในโครงสร้างซิมอสจะต้องมีบ่อแยกเกิดขึ้น ในกระบวนการในที่นี่เราใช้เป็นบ่อแยกชนิดพี ซึ่งบ่อแยกชนิดพีจะใช้ในการสร้างส่วนแคโรน-ซอสของเอ็นมอส ดังนั้นบ่อแยกจึงเปรียบเสมือนเป็นฐานรองของเอ็นมอสทรานซิสเตอร์นั่นเอง ดังนั้นความเข้มข้นในส่วนของบ่อแยกชนิดพีที่จะพิจารณาแบบเดียวกัน การพิจารณาฐานรองเบื้องต้นที่ได้กล่าวมาแล้ว คุณสมบัติที่สำคัญในการพิจารณาคือ ค่าแรงดันของเอ็นมอสกับค่าความเข้มข้นของบ่อแยกชนิดพี ซึ่งเราพิจารณาจากกราฟในรูป 3.4-4 และค่าแรงดันขีดเริ่มก็สามารถเปลี่ยนแปลงได้ขึ้นอยู่กับค่า Q_{ss} ในกระบวนการสร้าง ซึ่งเราก็สามารถพิจารณาได้จากกราฟใน รูป 3.4-5

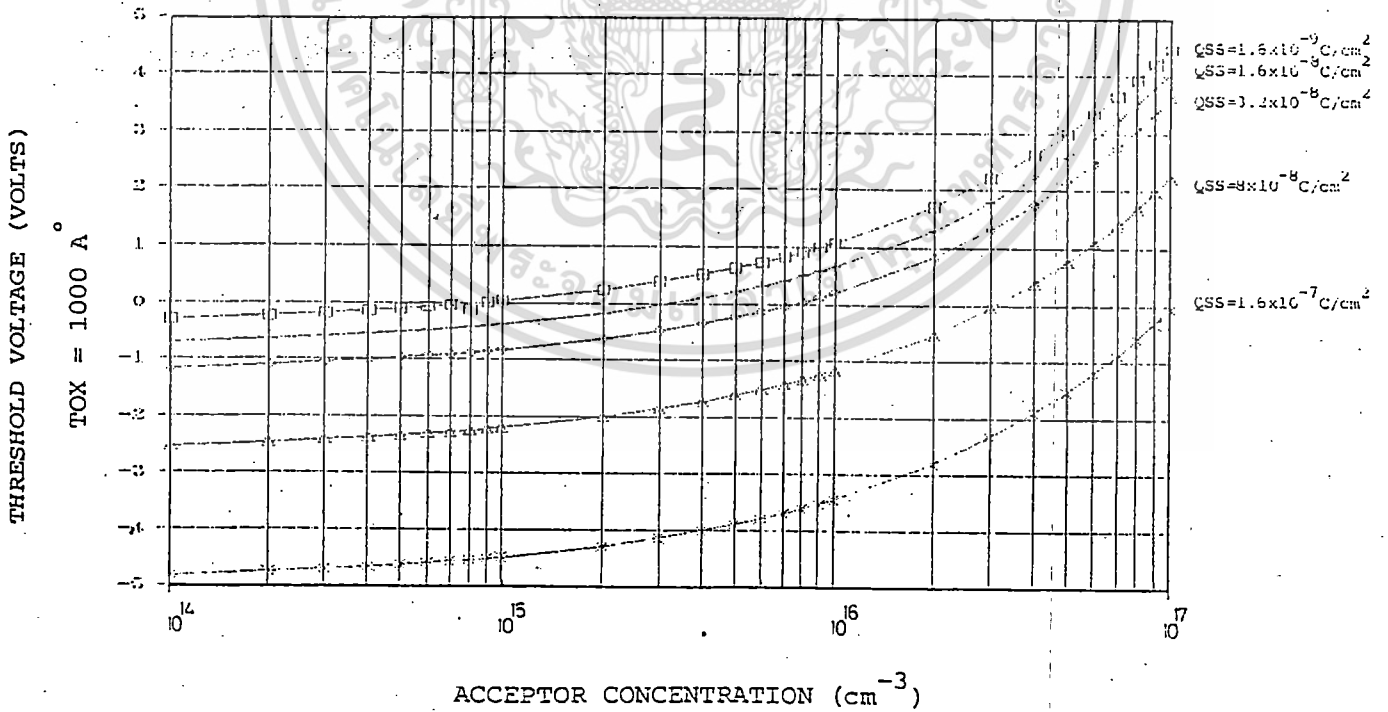
3.5 กระบวนการเมทัลไลเซชัน (Metalization)

กระบวนการเมทัลไลเซชัน เป็นกระบวนการสร้างลวดลายโลหะ เพื่อใช้เป็นขั้วต่อกับตัวเก็บบรรจุ โดยการนำเอาอลูมิเนียมมาเคลือบลงบนผิวหน้าของแผ่นซิลิกอนเป็นแบบฟิล์มบางหนาประมาณ $1 \mu\text{m}$ โดยทำการเคลือบในสุญญากาศ (Evaporation) หลังจากนั้นนำไปกัดลวดลายตามที่ได้ออกแบบไว้ โดยใช้กระบวนการ โฟโตลิโธกราฟี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4-4 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงขีดเริ่มกับความเข้มข้นสารเจือชนิดพีที่ค่าความหนาออกไซด์ค่าต่างๆ



รูปที่ 3.4-5 กราฟแสดงความสัมพันธ์ระหว่างค่าแรงขีดเริ่มกับความเข้มข้นสารเจือชนิดพีที่ค่า Q_{SS} ค่าต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากทำการเคลือบอุณหิณียม และทำการโฟโตลิโทกราฟีที่หลังอุณหิณียมทำหน้าที่เป็นแถบโลหะตัวนำ และก่อให้เกิดรอยสัมผัสโอห์มมิกขึ้น แต่รอยสัมผัสนี้อาจจะยังไม่สมบูรณ์เพียงพอ ดังนั้นจึงต้องทำการ ซินเทอริง (Sintering) เพื่อให้รอยต่อเป็นแบบโอห์มมิกที่สมบูรณ์และทำงานไม่เปลี่ยนแปลงง่ายต่อสภาพแวดล้อม

3.6 กระบวนการเก็บบรรจุ

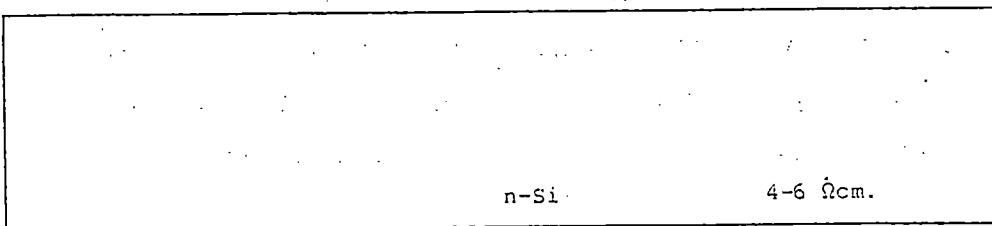
กระบวนการเก็บบรรจุคือกระบวนการที่นำเอาวงจรรวมที่ได้สร้างขึ้น มาบรรจุลงตัวถังให้พร้อมที่จะใช้งานต่อไป โดยวงจรรวมที่สร้างขึ้นจะทดสอบคุณสมบัติทางไฟฟ้าครั้งแรก เมื่อผ่านการทดสอบแล้วจะถูกนำมาตัดแยกชิ้นเล็กๆ แต่ละวงจร หลังจากนั้นนำชิพที่ได้ติดลงบนตัวถังทำการต่อสายจากวงจรรวมที่ชิพมาซึ่งที่ขาของตัวถัง ทำการฉีกฝาให้เรียบร้อย และจะต้องทำการทดสอบคุณสมบัติทางไฟฟ้าครั้งสุดท้ายก่อนที่จะนำไปใช้งานต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

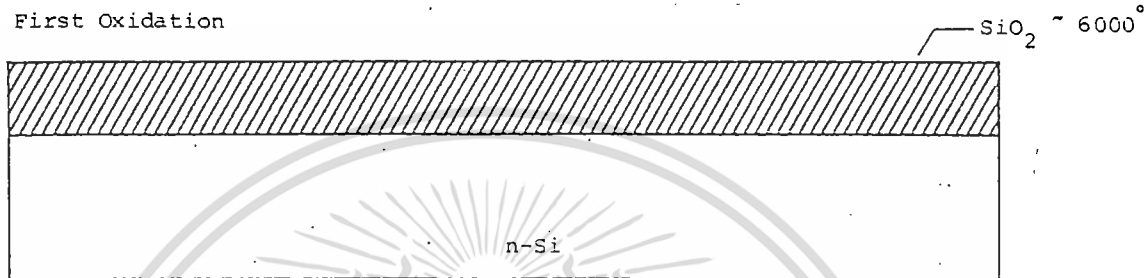
Starting wafer

- 1
- 2



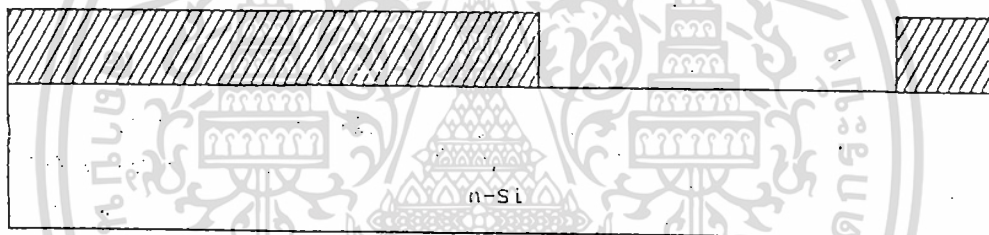
First Oxidation

- 3



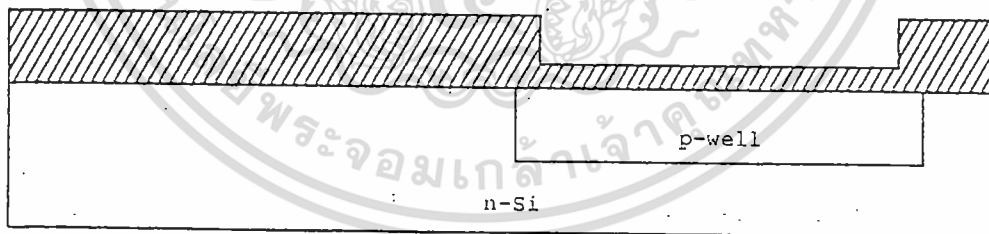
P.R. for p-well

- 4
- 7



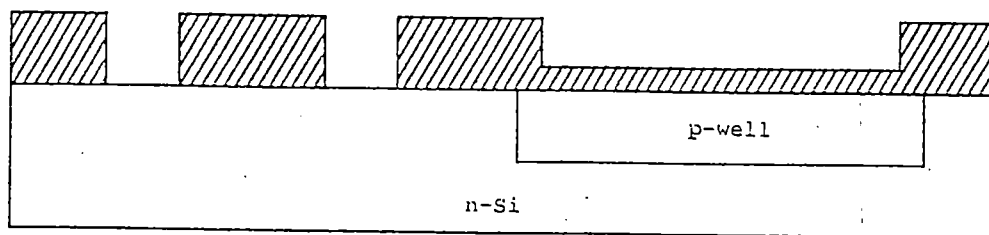
p-well diffusion

- 8
- 11



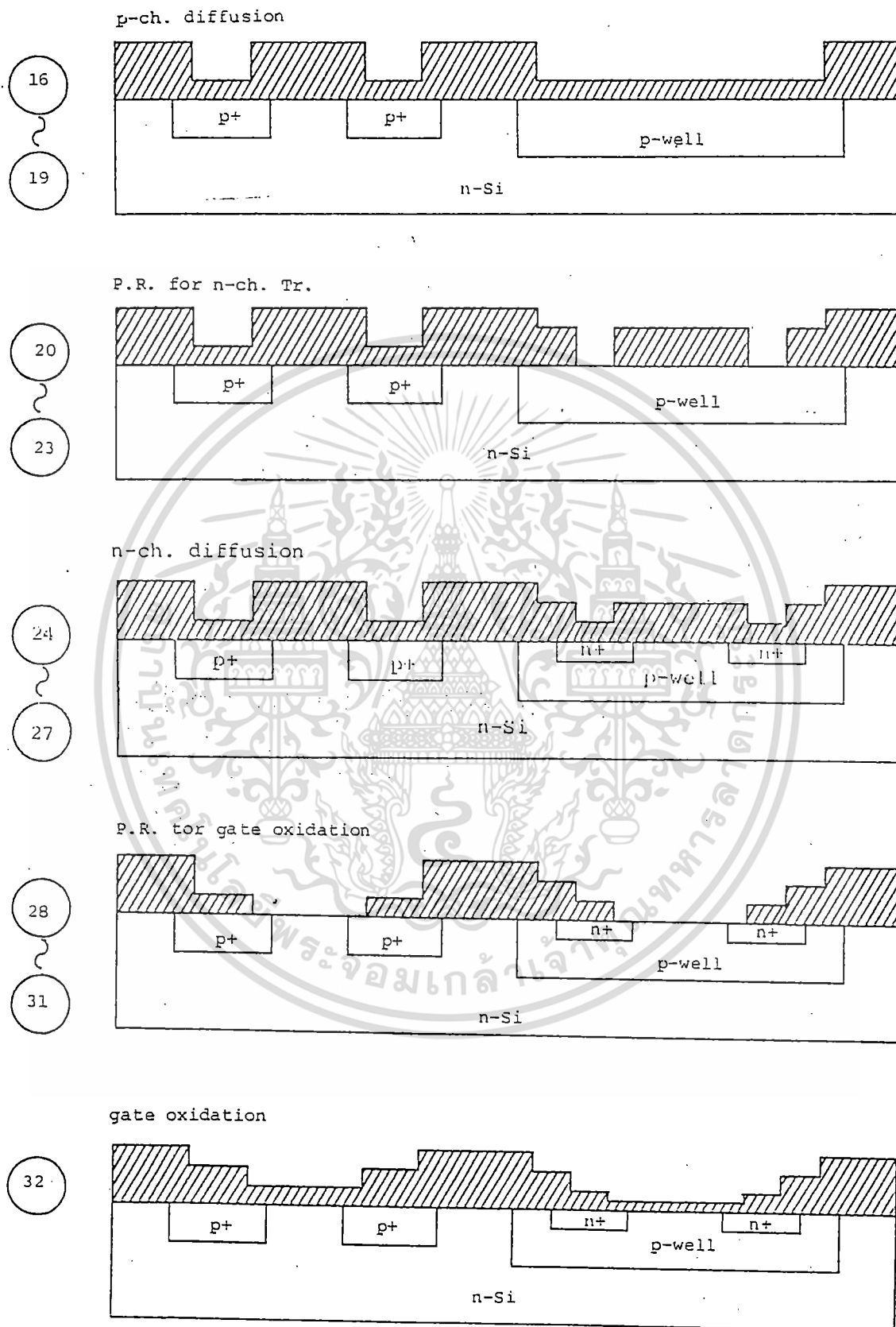
P.R. for p-ch. Tr.

- 12
- 15



รูปที่ 3.7 ลักษณะโครงสร้างซิมอสตามลำดับขั้นตอนการสร้าง

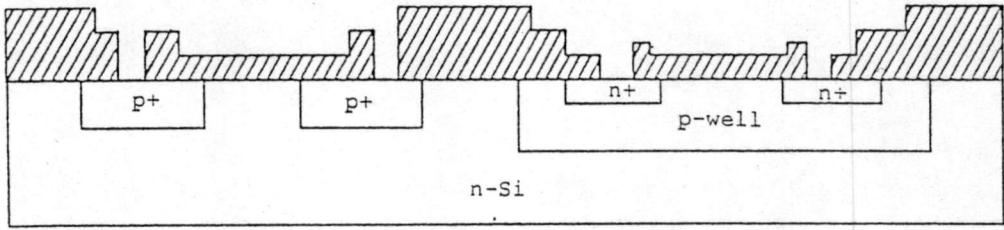
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

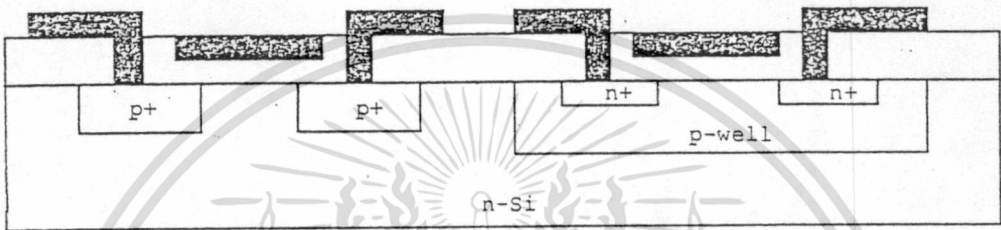
P.R. for connection contact



33

36

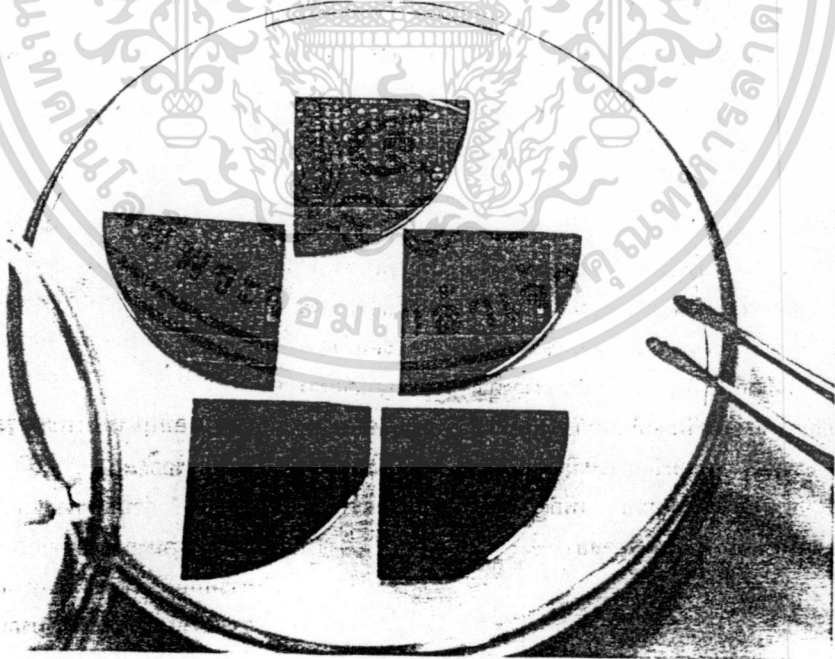
P.R. for metallization



37

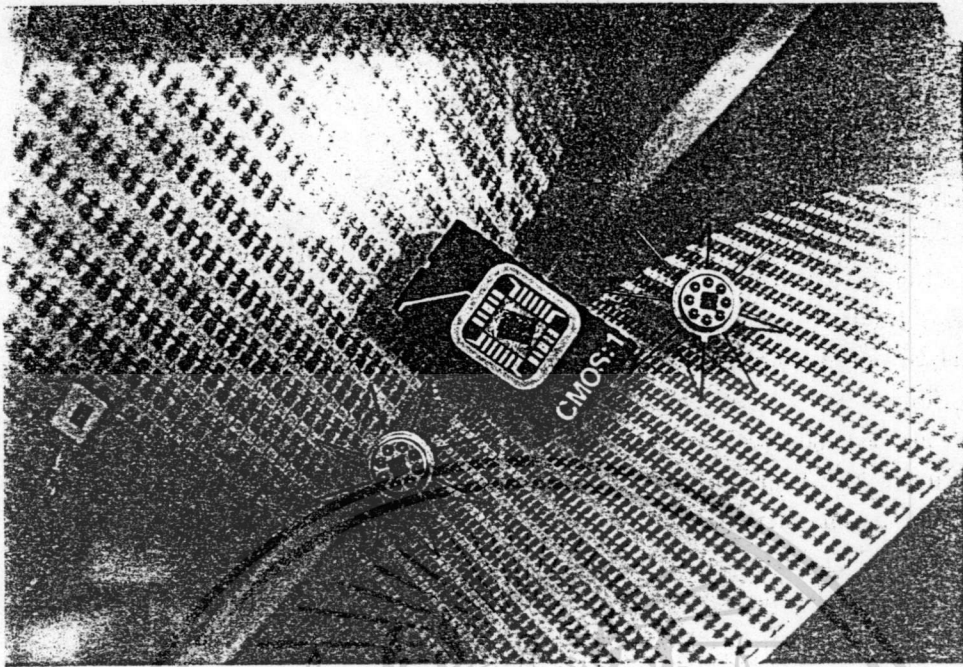
41

รูปที่ 3.7 (ต่อ)



รูปที่ 3.8-1 แสดงวงจรรวมแบบซีมอสที่สร้างเสร็จแล้วบนแผ่นผลึกซิลิกอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8-2 แสดงวงจรซีมอสที่บรรจุตัวถัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

จากทฤษฎีที่ได้ทำการศึกษา เพื่อที่จะออกแบบวงจรดิจิทัลพื้นฐานแบบซีมมอสโดยเราได้สมการที่ใช้ในการออกแบบคุณสมบัติทางไฟตรงของวงจรต่าง ๆ และการแสดงส่วนตัวเก็บประจุในวงจรต่าง ๆ มีผลต่อคุณสมบัติทางสวิชชิง และได้ทำการออกแบบกระบวนการสร้าง ปรับปรุงจนสรุปเป็นกระบวนการสร้างซีมมอส มาตรฐานในห้องปฏิบัติการ เราจะเริ่มนำเอาวงจรที่ออกแบบมาสร้างด้วยกระบวนการสร้างมาตรฐาน และศึกษาคุณสมบัติของวงจรดิจิทัลพื้นฐานแบบซีมมอสที่สร้างได้นั้น โดยเราจะแบ่งหัวข้อทำการทดลองและศึกษาคั้งที่จะได้กล่าวต่อไป

4.1 การทดลองและศึกษาโครงสร้างทางกายภาพของกระบวนการสร้าง

จุดประสงค์ของการทดลองนี้ เพื่อทดสอบคุณสมบัติทางกายภาพที่สำคัญของกระบวนการสร้างที่กำหนดขึ้น คือ คุณสมบัติของรอยต่อ พี-เอ็น ในโครงสร้างแบบซีมมอส และค่าตัวเก็บประจุไฟฟ้าที่อยู่ในส่วนต่าง ๆ ทั้งนี้เพราะคุณสมบัติทั้งสองนี้เป็นตัวสำคัญ และมีผลต่อวงจรรวมที่เราจะสร้างต่อไป โดยเราสามารถแบ่งได้เป็น

4.1.1 คุณสมบัติรอยต่อพี-เอ็นใน โครงสร้างแบบซีมมอส

ในโครงสร้างแบบซีมมอส ดังที่เคยกล่าวมาแล้วในบทที่ 2 จะเห็นว่ามียรอยต่อพี-เอ็นเกิดขึ้นในโครงสร้างอยู่หลายส่วน เราทำการศึกษาค้นสมบัติของรอยต่อพี-เอ็น ในแต่ละส่วนซึ่งมีดังนี้คือ

ก. รอยต่อพี-เอ็น ระหว่าง P-well กับ N-substrate

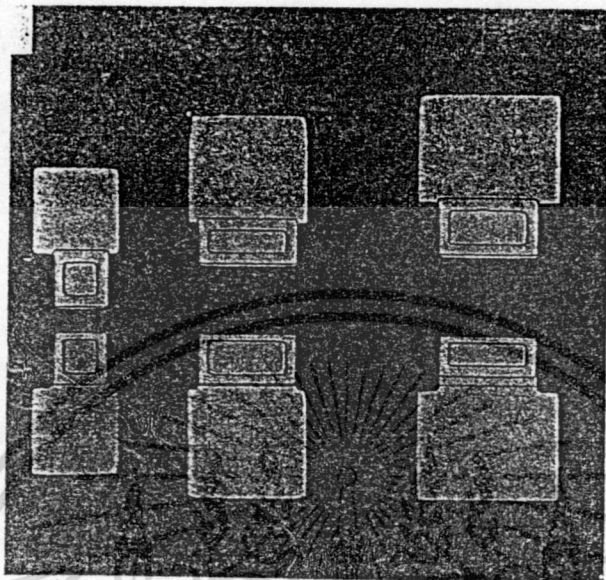
ข. รอยต่อพี-เอ็น ระหว่าง p^+ กับ N-Substrate

ค. รอยต่อพี-เอ็น ระหว่าง P-well กับ n^+

การออกแบบและการสร้าง

ในการศึกษาค้นสมบัติของรอยต่อพี-เอ็น เราทำการออกแบบลวดลายมาร์กเป็นรูปสี่เหลี่ยมเพื่อใช้เป็นตัวมอดิเตอร์ในการแพร่สารเจือ โดยรอยต่อของ p^+ และ P-well กับ N-substrate เป็นรูปสี่เหลี่ยมประมาณ $280 \times 280 \mu\text{m}^2$ สำหรับมอดิเตอร์รอยต่อของ n^+ กับ P-well จะเป็นรูปสี่เหลี่ยมซ้อนกันโดยในส่วนของ P-well มีขนาด $360 \times 280 \mu\text{m}^2$ และในส่วน n^+ มีขนาด $200 \times 200 \mu\text{m}^2$

สำหรับกระบวนการสร้างเราใช้กระบวนการสร้าง บางส่วนในกระบวนการสร้างมาตรฐานในบทที่ 3 โดยใช้แผ่นสลิกซิลิกอน ความหนา $180 \mu\text{m}$ ระบาย (100) พิกัดความต้านทาน $4-6 \Omega/\text{cm}$ นำมาแพร่สารเจือโดยแพร่สารเจือโบรอนในส่วนของ P-well ตามรายละเอียดที่กล่าวไว้แล้ว และนำมาแพร่สารเจือในส่วน p^+ จากนั้นแพร่สารเจือฟอสฟอรัสเพื่อสร้างส่วน n^+ ลงไปใน p-well และสร้างขั้วสัมผัสโลหะด้านบน รูปที่ 4.1.1-1 แสดงรูปของมอดิเตอร์รอยต่อพี-เอ็นต่าง ๆ ที่สร้างเสร็จแล้ว

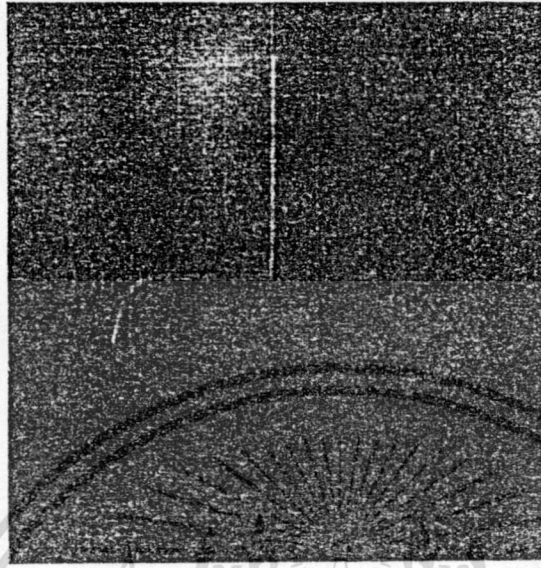


รูปที่ 4.1.1-1 แสดงภาพถ่ายด้านบนของโมโนลิธรรอยต่อ พี-เอ็น ใน โครงสร้างซิมอส

การทดลองและผลการทดลอง

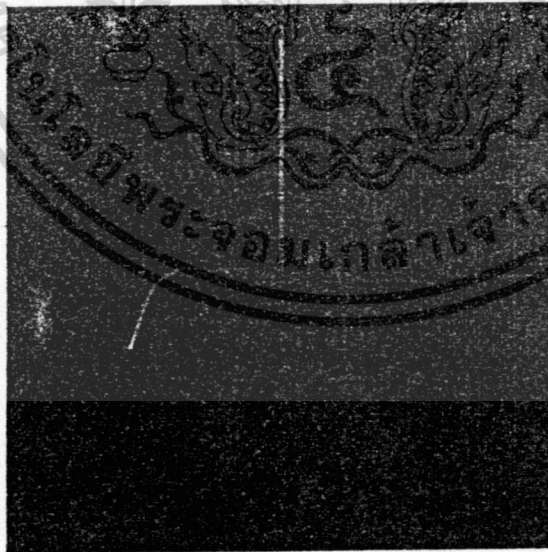
ผลการทดลองการวัดคุณสมบัติรอยต่อพี-เอ็น ในโครงสร้างซิมอสโดยใช้เครื่องวัดคุณสมบัติทรานซิสเตอร์ ได้ผลคุณสมบัติรอยต่อระหว่าง P-well-N substrate แสดงได้ดังในรูปที่ 4.1.1-2 ผลของของคุณสมบัติของรอยต่อ พี-เอ็น ระหว่าง p^+ กับ N-Substrate แสดงได้ดังรูปที่ 4.1.1-3 และผลคุณสมบัติรอยต่อ พี-เอ็น ระหว่าง n^+ กับ P-well แสดงได้ดังรูปที่ 4.1.1-4

จากผลการทดลอง จะเห็นว่าช่วงไบอัสไปข้างหน้า (forward bias) -จะนำกระแสได้ดีทุกรอยต่อช่วงไบอัสย้อนกลับจะเห็นว่ารอยต่อพี-เอ็น แสดงค่า แรงดันพังทลายที่แตกต่างกันโดยรอยต่อ P-well กับ N substrate มีค่าแรงดันพังทลายประมาณ 160 โวลต์ รอยต่อ p^+ กับ N-substrate มีค่าแรงดันพังทลายประมาณ 140 โวลต์ และรอยต่อระหว่าง n^+ กับ P-well มีค่าแรงดันพังทลายต่ำสุด ประมาณ 14 โวลต์ คุณสมบัติรอยต่อพี-เอ็น ที่ได้ทั้งสามรอยต่อ แสดงคุณสมบัติที่ดีทั้งช่วง ไบอัสไปข้างหน้าและไบอัสย้อนกลับ



Ver. : 5 mA/div. , Hor. : 50 V/div.

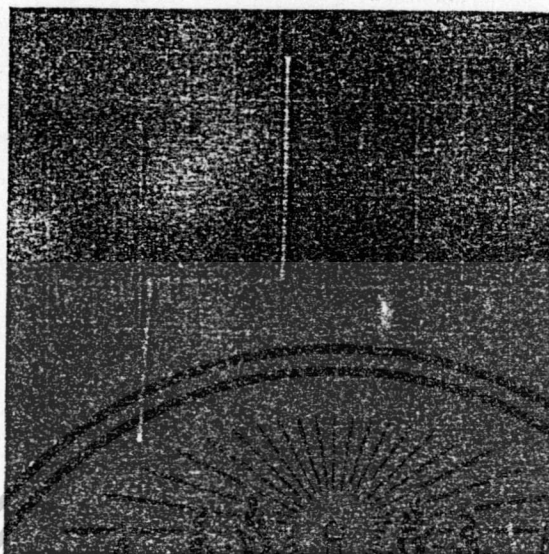
รูปที่ 4.1.1-2 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง p-well-Nsub



Ver. : 5 mA/div. , Hor. : 50 V/div

รูปที่ 4.1.1-3 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง p⁺-Nsub

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Ver. : 1 mA/div. , Hor. : 5 V/div.

รูปที่ 4.1.1-4 แสดงคุณสมบัติกระแสและแรงดันของรอยต่อพี-เอ็นระหว่าง n^+ -p-well

4.1.2 การหาค่าตัวเก็บประจุใน โครงสร้างซีมอส

ค่าตัวเก็บประจุที่อยู่ใน โครงสร้างซีมอส แบ่งได้เป็นสองพวกใหญ่ ๆ คือพวกที่เกิดจาก โครงสร้างของออกไซด์บริเวณผิว และพวกที่เกิดจากบริเวณปลดพาหะที่รอยต่อ พี-เอ็น ซึ่งมีดังนี้

ก. ค่าตัวเก็บประจุที่เกิดจาก โครงสร้างออกไซด์เป็น ไดอิเล็กตริก

- ค่าตัวเก็บประจุที่เกต (gate oxide)
- ค่าตัวเก็บประจุที่ส่วนออกไซด์ ทั่วไป (field oxide)

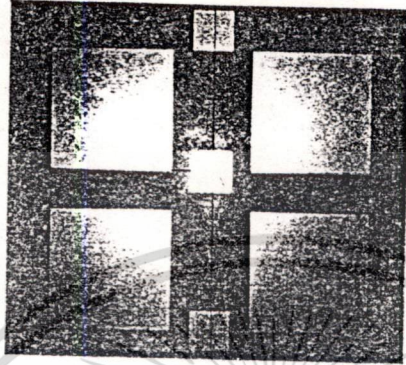
ข. ค่าตัวเก็บประจุที่เกิดจากส่วนปลดพาหะของรอยต่อพี-เอ็นเป็น ไดอิเล็กตริก

- ค่าตัวเก็บประจุระหว่างรอยต่อ p^+ -N sub
- ค่าตัวเก็บประจุระหว่างรอยต่อ P-well-N sub
- ค่าตัวเก็บประจุระหว่างรอยต่อ n^+ -P-well

การออกแบบและการสร้าง

การทำการออกแบบมอนิเตอร์ เพื่อทำการวัดค่าตัวเก็บประจุดังกล่าว โดยมอนิเตอร์ออกไซด์ มีลักษณะเป็นพื้นที่สี่เหลี่ยม เพื่อสร้างออกไซด์ปกคลุมตามความหนาที่ต้องการ ส่วนมอนิเตอร์วัดค่าตัวเก็บประจุ ในส่วนรอยต่อ พี-เอ็น มีลักษณะเป็นสี่เหลี่ยมสำหรับแพร่สารเจือรอยต่อในส่วนที่ต้องการ รูปแสดงมอนิเตอร์ที่ได้จากระบวนการสร้างแสดงได้ดังรูป 4.1.2-1

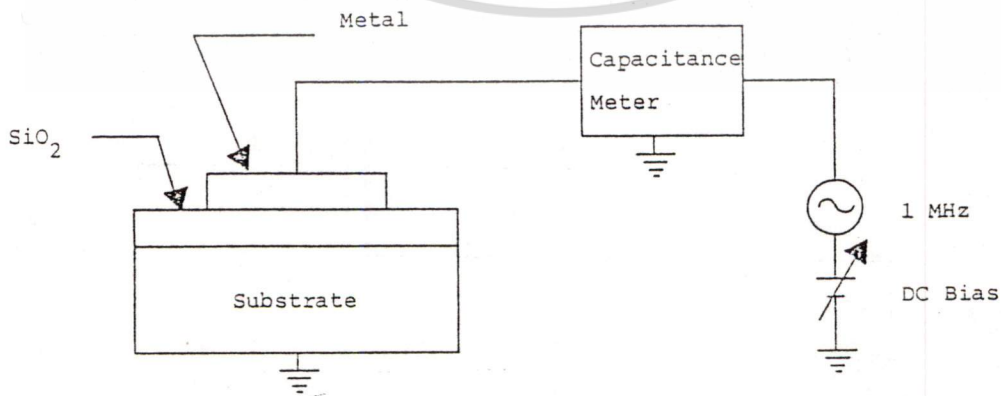
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



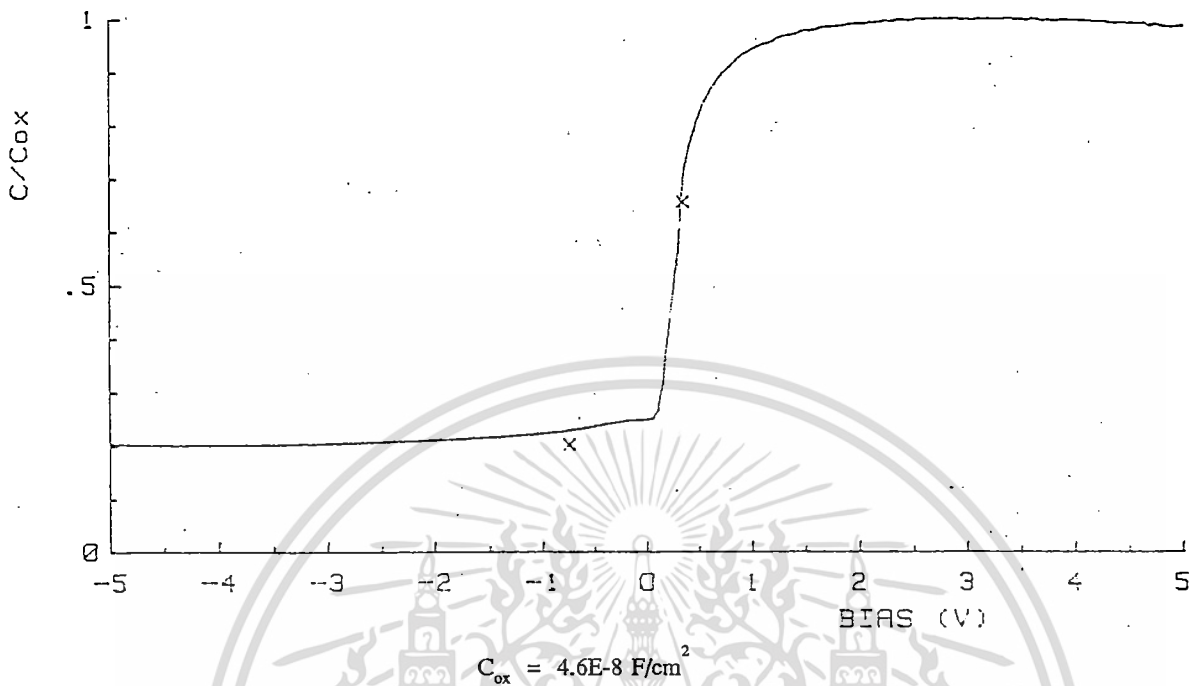
รูปที่ 4.1.2-1 แสดงภาพถ่ายด้านบนของมอนิเตอร์ตัวเก็บประจุ

การทดลอง

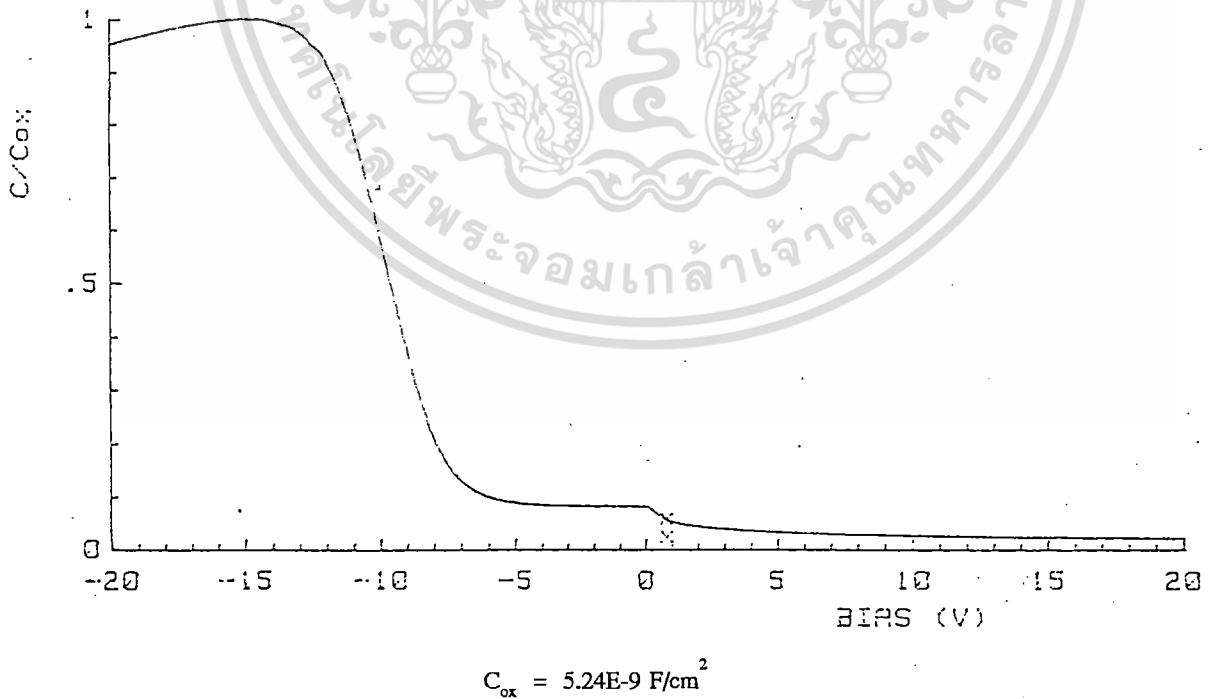
เราทำการวัดค่าตัวเก็บประจุ ในโครงสร้างโดยใช้เครื่องมีอวัต 4061 Semiconductor/Component Test System โดยมีวงจรสมมูลการวัดดังรูปที่ 4.1.2-2 ที่ขั้วทั้งสองของตัวเก็บประจุ มีแรงดันไบอัสไฟตรงระหว่าง 10 โวลต์ถึง -10 โวลต์ พร้อมกับให้ความถี่ 1 MHz เข้าไป ผลของการวัดค่าตัวเก็บประจุออกไซด์ในส่วนออกไซด์ที่เกตและออกไซด์ทั่วไป แสดงได้ดังรูปที่ 4.1.2-3 และ 4.1.2-4 สำหรับค่าตัวเก็บประจุที่รอยต่อพี-เอ็น ในโครงสร้างเราทำการป้อนไบอัสย้อนกลับระหว่างรอยต่อพี-เอ็นระหว่าง 0 ถึง 5 โวลต์ ผลของการวัดค่าตัวเก็บประจุที่รอยต่อ n^+p -well, p^+N -sub และ p -well- N -sub แสดงได้ดังรูปที่ 4.1.2-5, 4.1.2-6 และ 4.1.2-7 ตามลำดับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 4.1.2-2 แสดงวงจรสมมูลในการวัดค่าตัวเก็บประจุ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

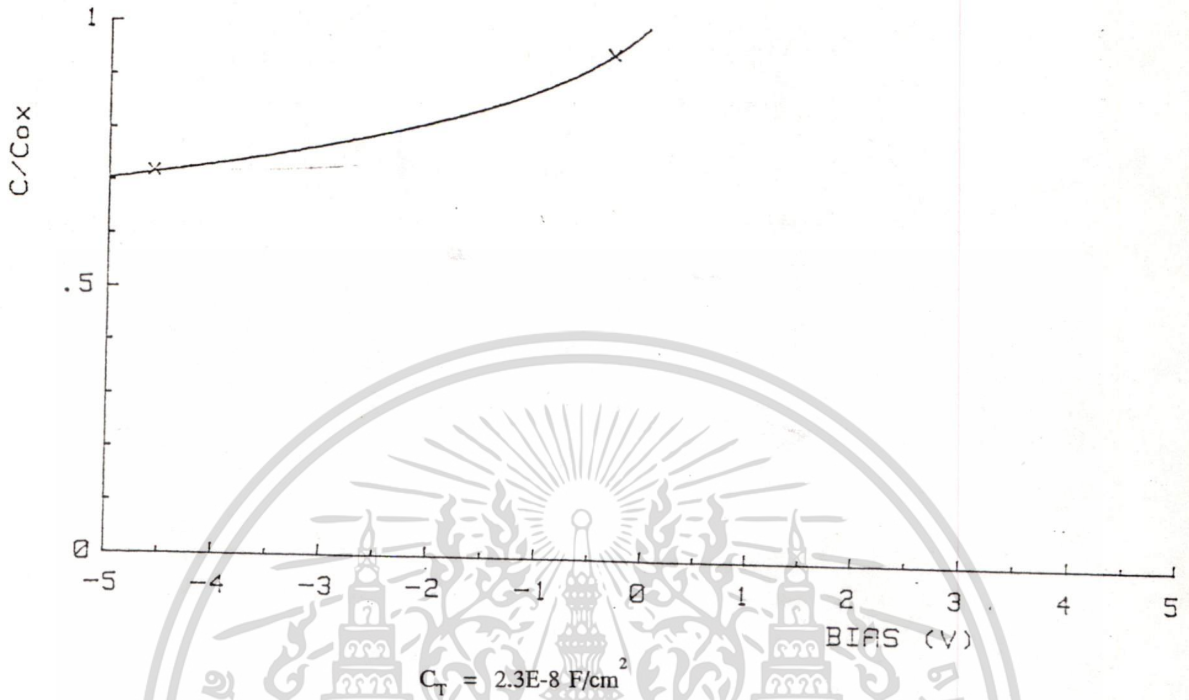


รูปที่ 4.1.2-3 แสดงความสัมพันธ์ระหว่างค่าตัวเก็บประจุออกไซด์ส่วนเกินกับค่าแรงดันไบอัส

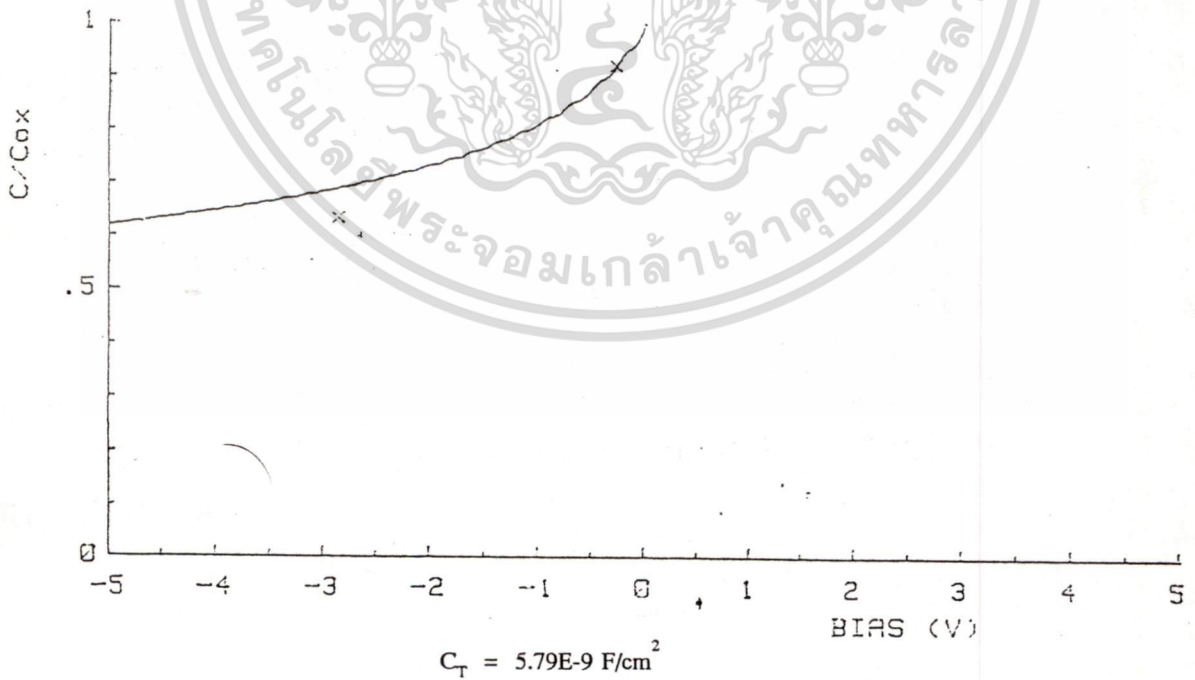


รูปที่ 4.1.2-4 แสดงความสัมพันธ์ระหว่างค่าตัวเก็บประจุออกไซด์ทั่วไปกับค่าแรงดันไบอัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

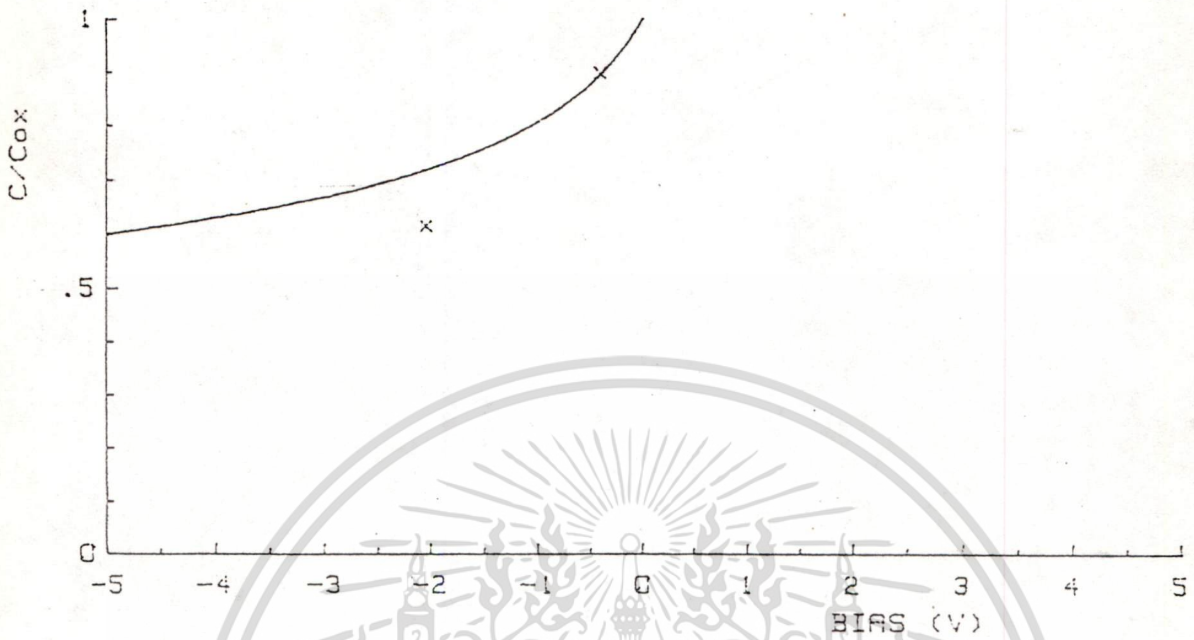


รูปที่ 4.1.2-5 แสดงความสัมพันธ์ค่าตัวเก็บประจุรอยต่อ n^+ -p-well กับค่าแรงดันไบอัสย้อนกลับ



รูปที่ 4.1.2-6 แสดงความสัมพันธ์ค่าตัวเก็บประจุรอยต่อ p^+ - N_{sub} กับค่าแรงดันไบอัสย้อนกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2.1-7 แสดงความสัมพันธ์ค่าตัวเก็บประจุในรอยต่อ p-well-Nsub กับค่าแรงดันไบอัสย้อนกลับ

ผลของการวัดค่าตัวเก็บประจุในโครงสร้างสามารถสรุปได้ดังนี้

ตารางที่ 5.1

ค่าตัวเก็บประจุ	F/cm ²
GATE OXIDE	4.6E-8
FIELD OXIDE	5.24E-9

ตารางที่ 5.2

รอยต่อพี-เอ็น	ค่าตัวเก็บประจุ F-cm ²
n ⁺ - p-well	2.3E-8
p ⁺ - N sub	5.79E-9
p-well - N sub	1.2E-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การหาค่าตัวแปรในการจำลองแบบและผลการจำลองแบบ

การทำกรจำลองแบบคุณสมบัติกระแสและแรงดันของเอ็นมอสและพีมอส โดยการนำค่าพารามิเตอร์ที่วัดได้บางตัวมาเป็นค่าพารามิเตอร์ที่ใช้ในการจำลองแบบ ในการจำลองแบบเราใช้โปรแกรม PSPICE ช่วยเพื่อที่จะตรวจดูผลการทดลองและเปรียบเทียบกับทางทฤษฎี

ค่าตัวแปรแรกที่ใช้ นั่นคือ ค่าแรงดันขีดเริ่ม ได้ $V_{TP} = -1.2$ โวลท์ และ $V_{TN} = 1.7$ โวลท์ ค่าตัวแปรตัวต่อไปคือ ค่า ทรานคอนดักแตนซ์ของกระบวนการสร้างซึ่งค่านี้มีค่าเท่ากับ ค่าความคล่องตัวของพาหะ คูณกับค่าตัวเก็บประจุที่ออกไซด์

$$\text{สำหรับเอ็นมอส} \quad k_p = \mu_p C_{ox}$$

$$\text{สำหรับพีมอส} \quad k_n = \mu_n C_{ox}$$

การหาค่าทรานคอนดักแตนซ์ของกระบวนการสร้างของพีมอสและเอ็นมอส เราหาได้จากกราฟแสดงคุณสมบัติค่ากระแส และแรงดันของทรานซิสเตอร์ สมการกระแสอิ่มตัวมีค่า

$$I_{D,sat} = I_D(V_{DS} = V_{DS,sat}) = \frac{\beta}{2} (V_{GS} - V_m)^2$$

ซึ่งเมื่อเราแทนค่าตัวแปรต่าง ๆ และค่ากระแส $I_{D,sat}$ ที่วัดได้เราสามารถหาค่า k ได้

จากกราฟคุณสมบัติกระแสและแรงดันของพีมอส เมื่อเราคิดกระแสอิ่มตัวที่ค่า V_G ค่าต่าง ๆ เราสามารถหาค่า k ได้

$$k_p = 1.1E-5 \quad A/V^2$$

$$k_n = 2.25E-5 \quad A/V^2$$

จากการวัดในหัวข้อ 4.1.2 เราได้ C_{ox} ที่เกท

$$C_{ox} = 4.6 \times 10^{-8} \quad F/cm^2$$

$$T_{ox} = \epsilon_{si} / C_{ox}$$

$$= 3.97 \epsilon_o / C_{ox} \quad \epsilon_o = 8.85 \times 10^{-4}$$

$$T_{ox} = 760 \text{ \AA}$$

เราสามารถหาค่าความคล่องตัวได้โดย

$$\mu_p = k_p / C_{ox} = 240 \quad cm^2/V \cdot s$$

$$\mu_n = k_n / C_{ox} = 500 \quad cm^2/V \cdot s$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับนักศึกษาชั้นปริญญาโทและปริญญาตรี ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แผ่นฐานรองชนิดเอ็นที่เลือกใช้มีค่าพิถัดความต้านทาน (Resistivity) $\rho = 5$

$$\rho = 1/(q \cdot \mu_n \cdot Nd)$$

$$Nd = (1/5 \times 1.6 \times 10^{-19} \times 500)$$

$$= 2.5 \times 10^{15} \text{ cm}^{-3}$$

ที่บริเวณบ่อแยกชนิดพี

$$\rho_s = 1200$$

ความลึกของบ่อแยกชนิดพี

$$x_d = 3 \text{ } \mu\text{m}$$

$$\rho = \rho_s \cdot x_d$$

$$= 0.36 \text{ } \Omega \cdot \text{cm}$$

ความเข้มข้นสารเจือที่บ่อแยกชนิดพี N_a ที่ผิว

$$N_a = 1/q \cdot \mu_p \cdot \rho$$

$$= 1/(1.6 \times 10^{-19} \times 240 \times 0.36)$$

$$= 7.23 \times 10^{15} \text{ cm}^{-3}$$

ที่ความลึก

$$N_a = Nd = 2.5 \times 10^{15} \text{ cm}^{-3}$$

ดังนั้นค่าความเข้มข้นสารเจือเฉลี่ยที่บ่อแยกชนิดพี

$$N_a = (7.23 \times 10^{16} + 2.5 \times 10^{15})/2$$

$$= 3.74 \times 10^{15} \text{ cm}^{-3}$$

เราสามารถหาค่า (GAMMA) โดย γ

$$\gamma_p = \sqrt{2q\epsilon_{si} Nd/C_{ox}}$$

$$= 2.42 \text{ } V^{1/2}$$

$$\gamma_n = \sqrt{2q\epsilon_{si} Nd/C_{ox}}$$

$$= 0.61 \text{ } V^{1/2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า (PHI) $2|\phi_F|$

$$2|\phi_{Fp}| = 2[(kT/q) \ln(N_A/n_i)]$$

$$= 0.62 \quad \text{V}$$

$$2|\phi_{Fn}| = 2[(kT/q) \ln(N_D/n_i)]$$

$$= 0.76 \quad \text{V}$$

เราสามารถสรุปค่าตัวแปรเบื้องต้นที่ใช้ในการจำลองแบบได้ดังตารางที่ 4.2-1

ตารางที่ 4.2-1 แสดงค่าตัวแปรที่ใช้ในการจำลองแบบ

Symbol	Name	Units	PMOS	NMOS
V_{T0}	VTO	V	-1.2	1.7
k'	KP	A/V ²	1.1E-5	2.25E-5
γ	GAMMA	V ^{1/2}	0.62	2.42
$2 \phi_F $	PHI	V ⁻¹	0.62	0.76

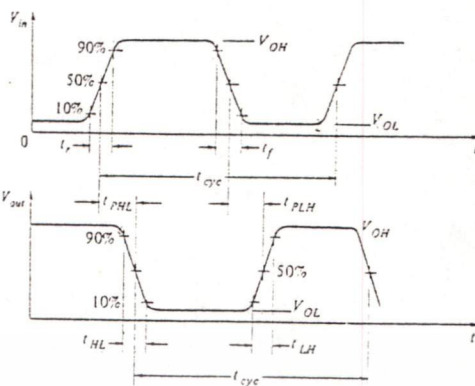
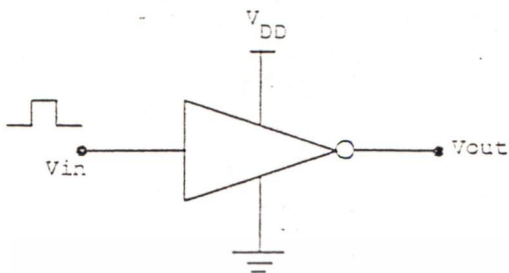
4.3 การศึกษาคุณสมบัติทางสวิชชิงของซีมอสอินเวอร์เตอร์

คุณสมบัติทางสวิชชิงของวงจรเป็นคุณสมบัติที่สำคัญ นอกเหนือจากคุณสมบัติทางไฟตรง เรา จะทำการศึกษาคูสมบัติทางสวิชชิงเพื่อดูการตอบสนองความถี่ของวงจรอินเวอร์เตอร์แบบซีมอส การตอบสนองความถี่ของวงจรจะขึ้นอยู่กับลักษณะทางกายภาพ และขนาดพื้นที่ที่ใช้ในการสร้างวงจรวลตลายมาส์กของ วงจรจึงเป็นสิ่งสำคัญในการกำหนดคุณสมบัติสวิชชิง

การออกแบบ

เพื่อศึกษาคูสมบัติสวิชชิง เราทำการออกแบบลวดลายของวงจรตามกฎการออกแบบที่กำหนดขึ้นกับกระบวนการสร้าง โดยพยายามออกแบบให้วงจรมีขนาดเล็กเท่าที่จะทำได้ เพื่อให้ได้คุณสมบัติสวิชชิงที่ดี แต่อย่างไรก็ตามเนื่องจากเรายังยึดการออกแบบที่เป็นมาตรฐานกฎการออกแบบ ดังนั้นลวดลายวงจรที่ออกแบบก็จะยังไม่ใช่ลวดลายที่เล็กที่สุดของเทคโนโลยีในห้วงปฏิบัติการ ในการศึกษาผลทางสวิชชิงครั้งนี้ เราออกแบบอินเวอร์เตอร์ที่มีขนาด $(W/L)_p/(W/L)_n = (100/20)/(40/20)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



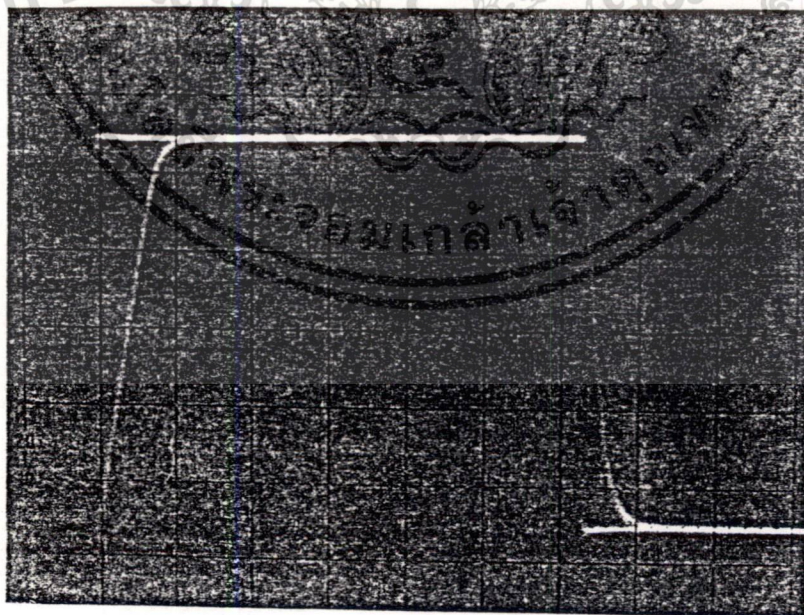
ก. วงจรการวัดคุณสมบัติสวิตซ์ซิ่ง

ข. คุณสมบัติสวิตซ์ซิ่ง

รูปที่ 4.3-1 แสดงวงจรการวัดคุณสมบัติสวิตซ์ซิ่ง

ผลการทดลอง

ผลการทดลองวัดค่าคุณสมบัติสวิตซ์ซิ่ง เราใช้วงจรวัดค่ารูปที่ 4.5-1 โดยที่ป้อนอินพุทของอินเวอร์เตอร์เป็นสัญญาณพัลส์เข้าไปที่ความถี่ที่เหมาะสม จากนั้นวัดค่าอินพุทเทียบกับเอาต์พุท ค่าที่เราวัดมีค่า t_r , t_f ซึ่งการวัดค่าเหล่านี้แสดงได้ดังรูปที่ 4.5-1 ข ผลของคุณสมบัติสวิตซ์ซิ่งแสดงได้ด้วยรูปที่ 4.3-2



Ver. : 1 V/div. : Hor. : 5 μ s/div.

รูปที่ 4.3-2 แสดงผลคุณสมบัติสวิตซ์ซิ่งของวงจรอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองเราสามารถสรุปค่าคุณสมบัติสวิชชิ่งได้ดังนี้

$$t_r = 3 \mu s$$

$$t_f = 2 \mu s$$

การจำลองแบบผลคุณสมบัติสวิชชิ่ง

การจำลองแบบผลคุณสมบัติสวิชชิ่ง เราใช้วิธีการคำนวณค่าตัวเก็บประจุในส่วนต่าง ๆ ของอินเวอร์เตอร์นำมารวมกันเป็นค่า C_{out} ในการจำลองแบบเราจะได้คิดค่าตัวเก็บประจุทั้งหมดคือ C_{out} มาต่อเป็นโหลดที่เอาท์พุทของวงจร และทำการจำลองแบบโดยป้อนค่าอินพุทที่เป็นพัลส์เข้าไปให้เหมาะสม หาค่าคุณสมบัติสวิชชิ่ง โดยค่าตัวแปรอื่นยังคงเดิมเหมือนกับการจำลองแบบในคุณสมบัติทางไฟตรงเพียงเพิ่มค่า C_{out} ต่อที่เอาท์พุทของวงจร

ในการคำนวณหาค่า C_{out} เราต้องคิดค่าตัวเก็บประจุในแต่ละส่วน จากนั้นนำค่ามารวมกันจะได้ค่า C_{out} ค่าตัวเก็บประจุจะขึ้นอยู่กับพลศาสตร์ของมาส์ก ซึ่งวิธีการคิดค่าตัวเก็บประจุในส่วนต่าง ๆ แสดงได้ดังนี้

- การหาค่าตัวเก็บประจุที่เกิดขึ้นในส่วนเกตออกไซด์

เราสามารถคำนวณหาค่าตัวเก็บประจุของส่วนเกตออกไซด์ได้โดยคำนวณจากค่าความจุไฟฟ้าต่อหน่วยพื้นที่ คูณกับค่าพื้นที่ในส่วนเกตทั้งหมด รูปที่ 4.3-5 ก เป็นรูปพลศาสตร์ของอินเวอร์เตอร์ซึ่งในส่วนที่เป็นส่วนแรงเงาแสดงถึงพื้นที่ในส่วนเกตทั้งหมด

จากการคำนวณเราจะได้ว่า

$$\begin{aligned} C_g &= C_{ox} \cdot A_g \\ &= 2.57E-12 \text{ F} \end{aligned}$$

- การหาค่าตัวเก็บประจุในส่วนของออกไซด์ทั่วไป

การหาค่าตัวเก็บประจุในส่วนนี้คิดทำนองเดียวกับค่าตัวเก็บประจุในส่วนเกตออกไซด์ รูปที่ 4.3-3 ข ในส่วนแรงเงาแสดงส่วนที่เป็นพื้นที่ของโครงสร้าง ในส่วนตัวเก็บประจุของออกไซด์ทั่วไป

เราสามารถหาค่าตัวเก็บประจุได้โดย

$$\begin{aligned} C_f &= C_{ox} \cdot A_f \\ &= 6E-12 \text{ F} \end{aligned}$$

- การหาตัวเก็บประจุในส่วนขอรอยต่อ n⁺-p-well ในส่วนครน-ชอสของเอ็นมอส

ในการหาค่าตัวเก็บประจุขอรอยต่อในส่วนของครน-ชอส เราจะต้องคิดในส่วนพื้นที่ครน-ชอสที่แพร่ลงไปในแผ่นซิลิกอนฐานรองทั้งหมด คือ บริเวณพื้นผิวด้านล่างและด้านขอบที่ขบลิค ดังรูปที่ 4.3.3 ค พื้นที่ทั้งหมด

$$A = A_{bottom} + A_{side \text{ wall}}$$

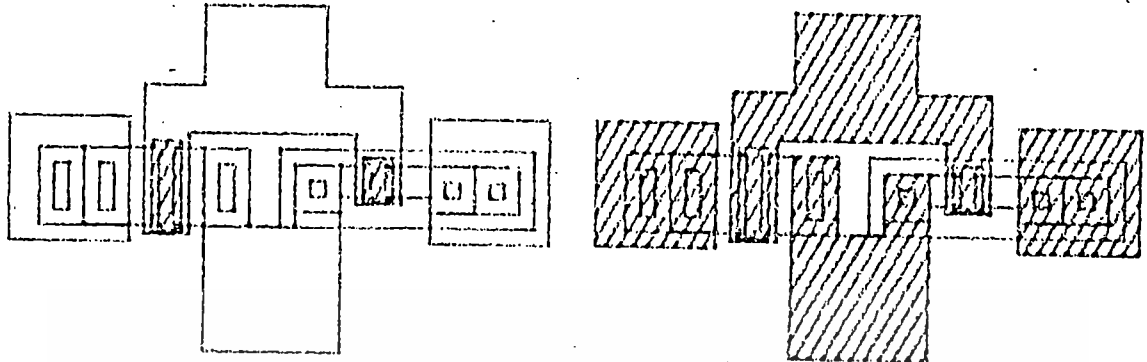
และโดยการประมาณว่าค่า $A_{side \text{ wall}}$ มีค่าน้อยเมื่อเทียบกับพื้นที่ A_{bottom} ดังนั้น

$$A \approx A_{bottom}$$

ค่าตัวเก็บประจุในส่วนครน-ชอส ของเอ็นมอสหาได้โดย

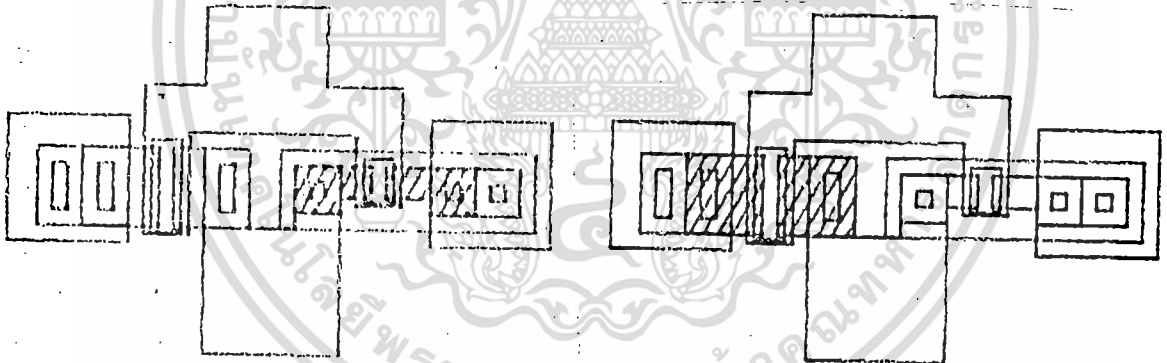
$$C_{NMOS} = A \cdot C_{bottom}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก. พื้นที่ส่วนเกท

ข. พื้นที่ส่วนอลูมิเนียม



ค. พื้นที่ NMOS

ง. พื้นที่ PMOS

รูปที่ 4.3-3 แสดงพื้นที่ค่าตัวเก็บประจุวงจรรินเวอร์เตอร์

โดยค่า C_{bottom} เราวัดได้จากการทดลองที่ 4.1-2 โดยค่าเท่ากับรูปที่ 4.3-3 ง แสดงให้เห็นพื้นที่ในส่วนของเอ็นมอส โดยแทนด้วยพื้นที่ในส่วนแรงเงา
จากการคำนวณเราได้ว่า

$$C_{\text{NMOS}} = 2.4\text{E-}12 \quad \text{F}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การหาค่าตัวเก็บประจุในส่วนพื้นที่ เคน-ซอส ของพีมอส

หลักการคำนวณหาค่าตัวเก็บประจุในส่วนเคน-ซอส ของพีมอสเราใช้หลักการเดียวกับการหาค่าตัวเดินประจุในส่วนของเคน-ซอส ของเอ็นมอส

รูปที่ 4.3-3 จ แสดงส่วนของพื้นที่ เคน-ซอส ของพีมอสโดยแสดงในส่วนของพื้นที่ที่แรงเงาค่า C_{bottom} ที่วัดได้จากการทดลองที่ 4.1-2 มีค่า ดังนี้

$$\begin{aligned} C_{\text{PMOS}} &= A \cdot C_{\text{bottom}} \\ &= 1.14\text{E-12} \quad \text{F} \end{aligned}$$

ผลการจำลองแบบ

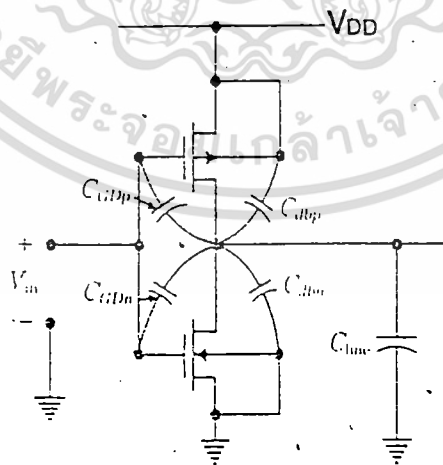
ในการจำลองแบบเราใช้วงจรเสมือนดังรูปที่ 4.3-4 โดยที่ขั้วเอาต์พุตจะมีค่า C_{out} ต่ออยู่โดยค่า C_{out} เราหาได้จากผลรวมค่าตัวเก็บประจุในส่วนต่าง ๆ ในที่นี้

$$C_{\text{out}} = 1.2\text{E-11} \text{ F}/\mu\text{m}^2$$

ผลของการจำลองแบบแสดงได้ดังรูปที่ 4.3-5 ซึ่งจากการจำลองแบบเราสรุปได้

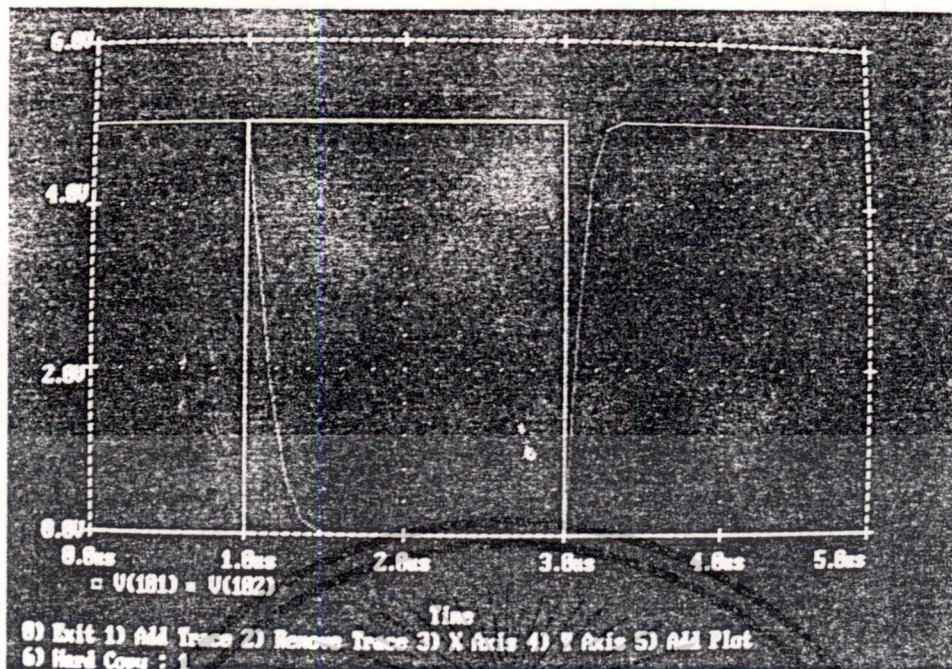
$$t_r = 0.2 \mu\text{s}$$

$$t_f = 0.26 \mu\text{s}$$



รูปที่ 4.3-4 แสดงวงจรเสมือนอินเวอร์เตอร์ที่ใช้ในการจำลองแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

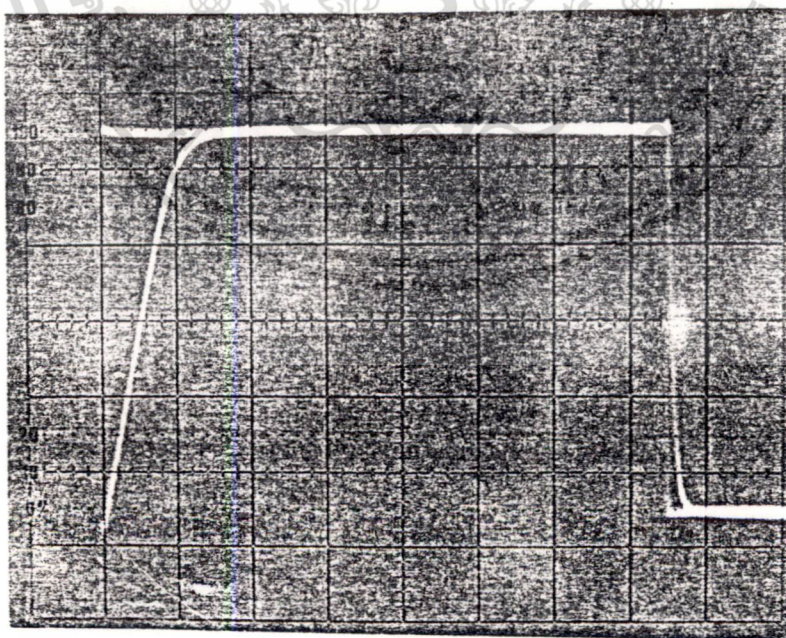


รูปที่ 4.3-5 แสดงผลการจำลองแบบคุณสมบัติสวิตซ์ซิ่งของวงจรอินเวอร์เตอร์

ผลการเปรียบเทียบค่าความแตกต่างจะได้ว่าค่าที่ได้จากการวัดมีค่ามากกว่าการจำลองแบบประมาณ 10 เท่า

4.4 การศึกษาคุณสมบัติทางสวิตซ์ซิ่งของวงจรแนคเกต

การศึกษาคุณสมบัติทางสวิตซ์ซิ่งของวงจรแนคเกต เราออกแบบอัตราส่วน $(W/L)_p / (W/L)_n = (100/20)_p / (40/20)_n$



Ver. : 1 V/div. : Hor. : 5 μs/div

รูปที่ 4.5-1 แสดงผลคุณสมบัติสวิตซ์ซิ่งวงจรแนคเกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

เราใช้วงจรวัดเหมือนกับการวัดเดิม และผลการทดลองแสดงได้ดังรูปที่ 4.5-1

จากผลการทดลองเราสรุปคุณสมบัติทางสวิชชิ่งได้ดังนี้

$$t_r = 1 \mu s$$

$$t_f = 4 \mu s$$

ผลของการจำลองแบบ

จากหลักการเดิมเราสามารถหาค่า C_{out} ที่ต่อในส่วนเอาต์พุต รูปที่ 5.5-2 แสดงส่วนพื้นที่ในการหาค่าตัวเก็บประจุส่วนต่าง ๆ และค่าตัวเก็บประจุในส่วนต่าง ๆ สรุปได้ดังนี้

$$C_f = 5.12E \quad F/\mu m^2$$

$$C_f = 1.04E-11 \quad F/\mu m^2$$

$$C_{NMOS} = 3.5E-12 \quad F/\mu m^2$$

$$C_{PMOS} = 2.28E-12 \quad F/\mu m^2$$

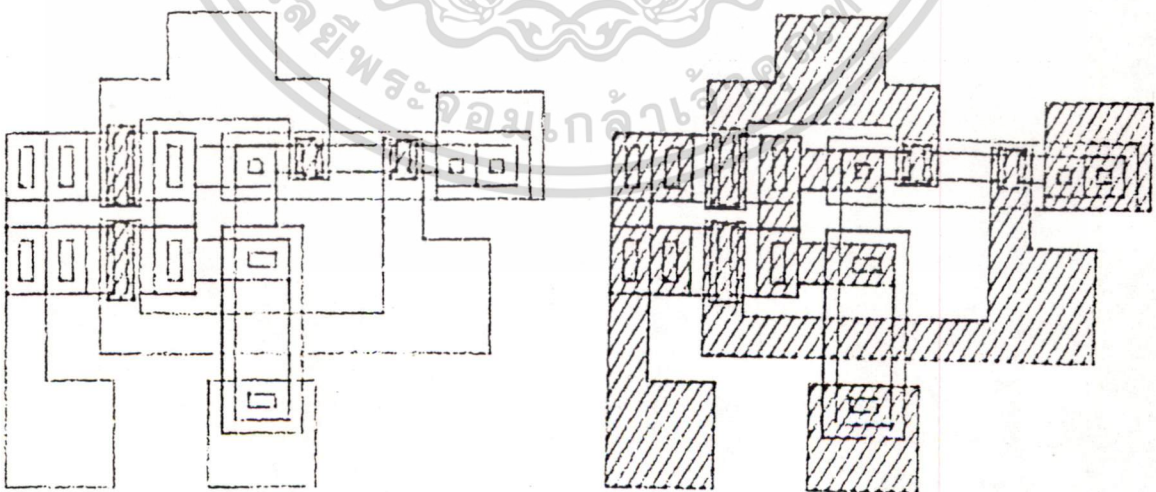
$$C_{out} = 2.13E-11^2 \quad F/\mu m^2$$

ผลของการจำลองแบบแสดงได้ดังรูปที่ 4.5-3

$$t_r = 0.2 \mu s$$

$$t_f = 0.2 \mu s$$

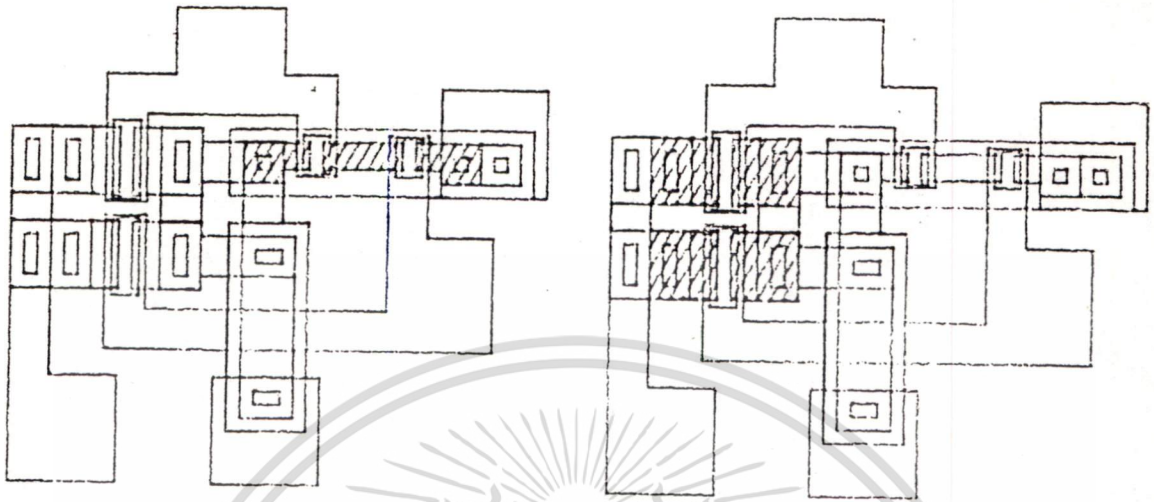
จากการเปรียบเทียบค่าที่ได้จากการวัดมีค่ามากกว่าการจำลองแบบประมาณ 5 เท่า



ก. พื้นที่ส่วนเกต

ข. พื้นที่ส่วนอลูมิเนียม

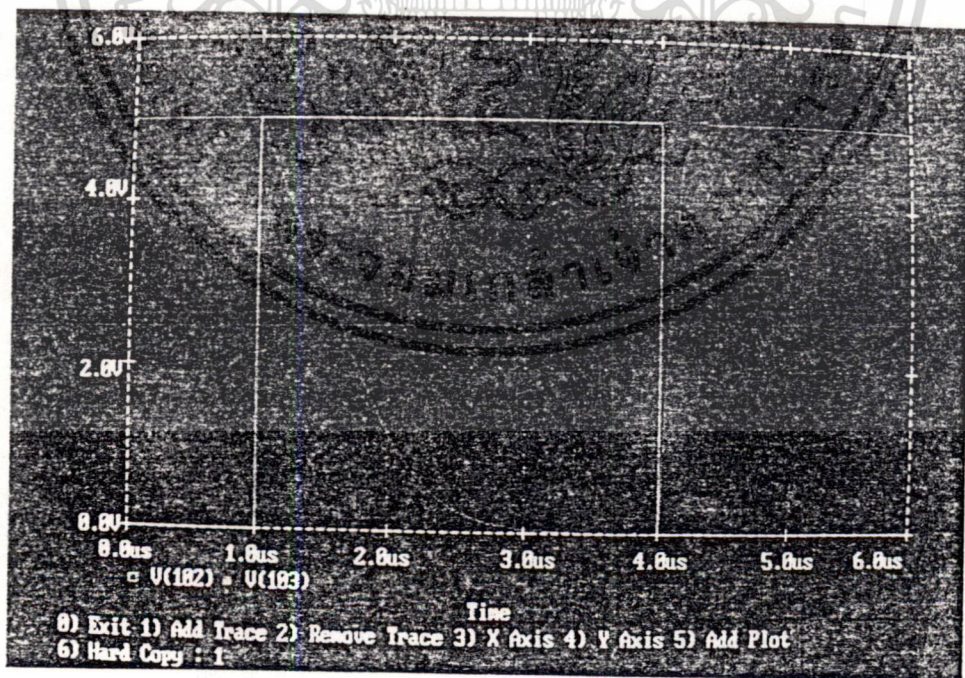
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิใช่ให้ผู้ใดนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ค. พื้นที่ NMOS

ง. พื้นที่ PMOS

รูปที่ 4.5-2 แสดงพื้นที่ค่าตัวเก็บประจุวงจรแนนด์เกต



รูปที่ 4.5-3 แสดงผลการจำลองแบบคุณสมบัติสวิชชิงวงจรแนนด์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 การศึกษาคุณสมบัติทางสวิชชิงของวงจรรนอร์เกท

วงจรรนอร์เกทเราออกแบบให้มีอัตราส่วน $(W/L)_p/(W/L)_n = (100/20)/(40/20)$

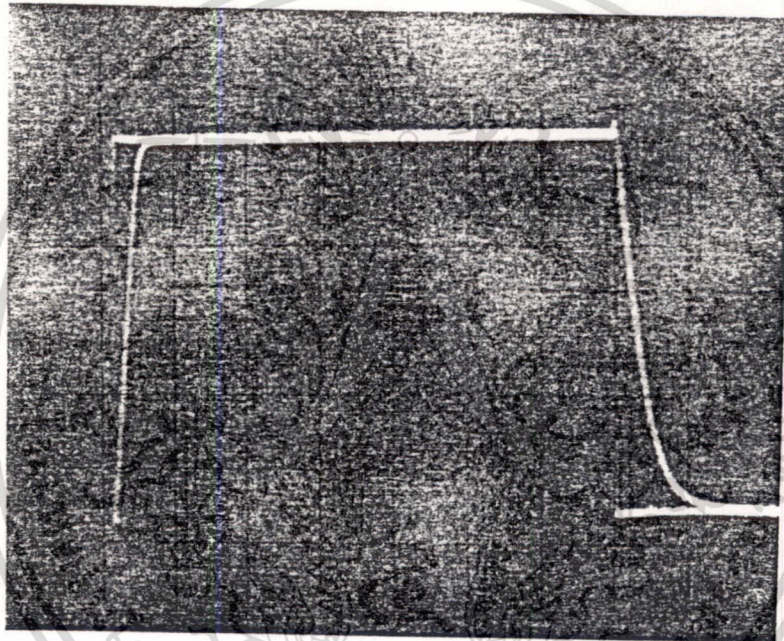
ผลการทดลอง

วงจรถ่ายใช้วัดคุณสมบัติทางสวิชชิงซึ่งเหมือนกับการวัดในวงจรรนอร์เกท ผลการทดลองแสดงได้ดังรูปที่ 4.6-1

จากผลการทดลองเราสรุปค่าคุณสมบัติทางสวิชชิงได้ดังนี้

$$t_r = 3.2 \mu s$$

$$t_f = 1.5 \mu s$$



Ver. : 1 V/div. : Hor. : 5 μs

รูปที่ 4.6-1 แสดงผลการจำลองแบบคุณสมบัติสวิชชิงวงจรรนอร์เกท

ผลการจำลองแบบ

รูปที่ 4.6-2 แสดงพื้นที่ตัวเก็บประจุในส่วนต่าง ๆ และค่าตัวเก็บประจุในส่วนต่าง ๆ แสดงได้

ดังนี้

$$C_g = 5.12E-12 \quad F/\mu m^2$$

$$C_f = 1.04E-11 \quad F/\mu m^2$$

$$C_{NMOS} = 4.76E-12 \quad F/\mu m^2$$

$$C_{PMOS} = 1.82E-12 \quad F/\mu m^2$$

$$C_{out} = 2.2E-11 \quad F/\mu m^2$$

ผลของการจำลองแบบแสดงได้ดังรูปที่ 4.6-3

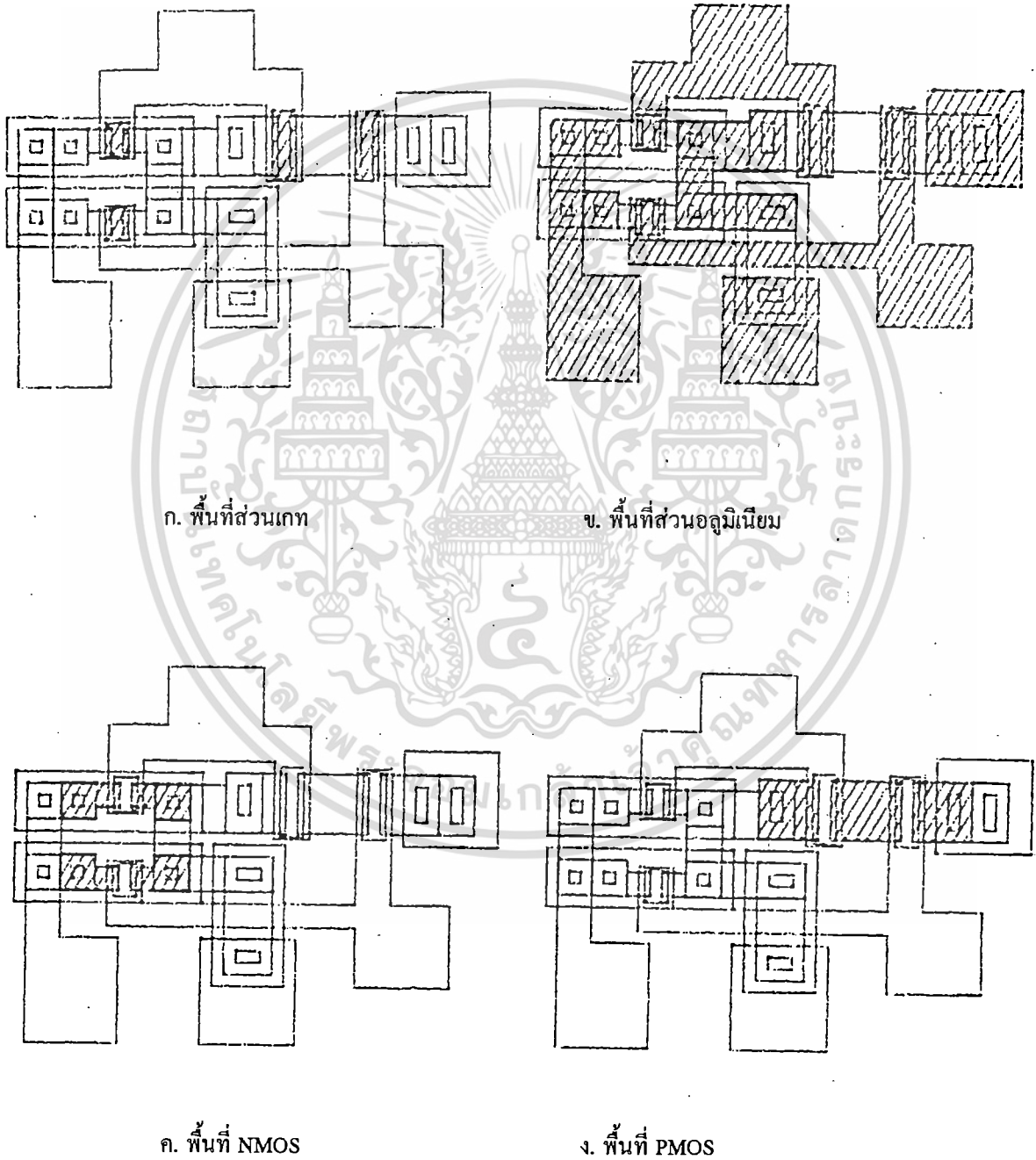
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการจำลองเราสรุปค่าคุณสมบัติทางสวิชซึ่งได้ดังนี้

$$t_f = 0.7 \mu s$$

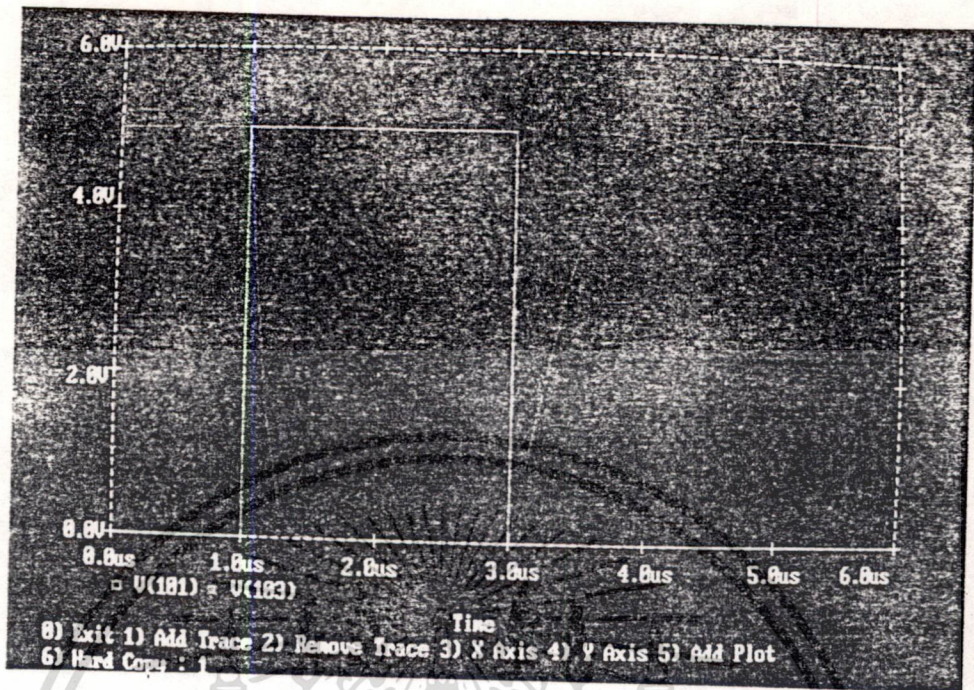
$$t_r = 0.3 \mu s$$

จากการเปรียบเทียบค่าที่ได้จากการวัดมีค่ามากกว่าการจำลองแบบประมาณ 5 เท่า



รูปที่ 4.6-2 แสดงพื้นที่ค่าตัวเก็บประจุวงจรรนอร์เกท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6-3 แสดงผลการจำลองแบบคุณสมบัติสวิชชิงวงจรรนอร์เกท



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์

จากการวิจัยศึกษา ออกแบบ และสร้างวงจรรวมพื้นฐานดิจิทัลแบบซีมอส ที่ได้นำเสนอมานี้แล้วนั้น สามารถที่จะแยกเป็นส่วนสำคัญได้ดังนี้

ในส่วนกระบวนการสร้างนั้นเราพิจารณาคูสมบัติที่สำคัญ ได้แก่ คุณสมบัติรอยต่อ พี-เอ็น ในกระบวนการสร้าง จะเห็นได้ว่าให้คุณสมบัติรอยต่อ พี-เอ็น ที่ดีและให้ค่าแรงดันพังทลายที่รอยต่อมีค่าสูงในรอยต่อ P⁺-Nsub และ P-well-Nsub มีค่า 140 และ 106 โวลต์ ตามลำดับ ส่วนรอยต่อ n⁺-p-well มีค่าแรงดันพังทลายต่ำสุด คือ ประมาณ 14 โวลต์ และจะเป็นตัวกำหนดค่าแรงดันสูงสุดที่จะใช้ในวงจรรวมต่อไป ซึ่งค่าแรงดันพังทลายที่มีค่าน้อยนี้ เนื่องมาจากเกิดการพังทลายหลายแบบ ซีเนอร์ขึ้น เพราะค่าความเข้มข้นของ p-well และ n⁺ มีค่าความเข้มข้นที่สูงทั้งคู่ เนื่องมาจากเราต้องสร้างส่วน p-well และ n⁺ ด้วยการแพร่สารเจือจึงต้องทำการแพร่สารเจือให้มีจำนวนค่าความเข้มข้น มากกว่าค่าความเข้มข้นฐานรองชนิดเอ็นเดิมที่มีอยู่ คือ ประมาณ $2.5 \times 10^{15} \text{ cm}^{-3}$ (พิทัดความต้านทาน 4-6 $\Omega \cdot \text{cm}$) และส่วนของ n⁺ ซึ่งจะต้องแพร่ลงบนบ่อแยกชนิดพี จะต้องมีความเข้มข้นสูงกว่าบ่อแยกชนิดพี คือ ประมาณ $7.23 \times 10^{15} \text{ cm}^{-3}$ จึงทำให้รอยต่อ พี-เอ็น คู่นี้มีความเข้มข้นสูง จึงเกิดปรากฏการณ์การพังทลายแบบซีเนอร์เกิดขึ้น สำหรับค่าตัวเก็บประจุในโครงสร้างจะเห็นว่าในส่วนค่าตัวเก็บประจุ เกิดจากออกไซด์ ในส่วนเกตจะมีค่าตัวเก็บประจุที่มากกว่าออกไซด์ทั่วไป (field oxide) ทั้งนี้เนื่องจากที่ส่วนเกตมีความหนาออกไซด์น้อยกว่า คือ ประมาณ 760 Å⁰ และค่าตัวเก็บประจุที่เกิดจากโครงสร้างรอยต่อ พี-เอ็น จะเห็นว่ารอยต่อ n⁺-p-well จะมีค่ามากที่สุด ทั้งนี้เนื่องจากบริเวณดีพลีชันของรอยต่อนี้มีค่าน้อยสุด จึงทำให้มีค่าตัวเก็บประจุมากที่สุด แต่ค่าตัวเก็บประจุที่ได้ก็อยู่ในระดับที่พอใช้ได้ ซึ่งค่าตัวเก็บประจุเหล่านี้จะมีผลต่อการตอบสนองความถี่ของวงจร

ค่าแรงดันขีดเริ่มที่ได้จากกระบวนการสร้างมีค่าแตกต่างกันระหว่างพี และเอ็นมอสทรานซิสเตอร์ โดยพีมอสทรานซิสเตอร์มีค่าประมาณ -1.2 โวลต์ และเอ็นมอสทรานซิสเตอร์มีค่าประมาณ 1.7 โวลต์ ค่าแรงดันขีดเริ่มนี้ขึ้นอยู่กับค่าความหนาของออกไซด์ที่เกต และค่าความเข้มข้นที่ฐานรอง สำหรับค่าความหนาของออกไซด์ที่เกตจะมีค่าเท่ากัน ส่วนค่าความเข้มข้นของฐานรองในส่วนพีมอส เกิดจากแผ่นฐานรองผลึกเดี่ยวระนาบ <100> พิกัดความต้านทาน 4-6 $\Omega \cdot \text{cm}$ สำหรับเอ็นมอสเกิดจากบ่อแยกชนิดพี ได้จากการแพร่สารเจือ เพราะฉะนั้นค่าแรงดันขีดเริ่มของเอ็นมอส จึงมีค่ามากกว่าพีมอส อันเนื่องมาจากความเข้มข้นของฐานรองที่เข้มข้นกว่า แต่อย่างไรก็ตามก็ถือได้ว่า ค่าแรงดันขีดเริ่มทั้งสองมีค่าใกล้เคียงกัน และสามารถที่จะนำไปใช้ในการสร้างวงจรรวมแบบซีมอสได้ สำหรับการลดค่าแรงดันขีดเริ่มในเอ็นมอส สามารถทำได้โดยการเพิ่มระยะเวลาการจับลิทบ่อแยกชนิดนี้ให้มากขึ้น แต่ว่าจะสิ้นเปลืองค่าใช้จ่ายและระยะเวลามาก เพราะที่ความถี่มากขึ้นจะยังใช้เวลานานขึ้นมาก นอกจากนี้อาจทำการโด๊ปสารเจือชนิดซีใน ส่วนบ่อแยก เพื่อให้มีความเข้มข้นลดลง แต่จะทำให้ขั้นตอนกระบวนการสร้างยุ่งยาก และยากต่อการควบคุม แต่ผลของค่าแรงดันขีดเริ่มที่ต่างกันสามารถจะชดเชยได้โดยการออกแบบโครงสร้างทางเรขาคณิตของพีมอส และเอ็นมอสแทนได้

คุณสมบัติการสวิตซ์ซึ่งในการศึกษาคุณสมบัติการสวิตซ์ซึ่ง ผลของการทดลองที่ได้มีแนวโน้มที่เป็นไปตามทฤษฎี เพราะว่าจากการเปรียบเทียบค่า t_r , t_f กับการจำลองแบบจะให้ลักษณะที่เหมือนกันในแต่ละวงจร ถึงแม้ว่าวงจรรวมพื้นฐานที่สร้างมาได้จะมีค่า t_r , t_f ที่มากก็ตาม แต่เป็นเพราะเทคโนโลยีการสร้างที่ใช้มีค่าความยาวช่องทางเดินกระแสเล็กสุด 20 μm และค่าความกว้างช่องทางเดินกระแสเล็กสุด 40 μm ซึ่งถือว่ามีเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดใหญ่ ประกอบกับพื้นที่ส่วนใหญ่ของวงจรจะเป็นพื้นที่ในส่วนอคูมเนียมมากที่สุด ดังนั้นจะทำให้ค่าคุณสมบัติสวิชซึ่งมีค่าไม่มีค่ามาก แต่ก็เป็นที่น่าพอใจในระดับเทคโนโลยีการสร้างที่ใช้ ผลของการจำลองแบบเปรียบเทียบจะเห็นว่ามีความแตกต่างประมาณ 5-10 เท่า ซึ่งก็ยังคงถือว่าไม่มาก ทั้งนี้เพราะคุณสมบัติสวิชซึ่งเป็นสิ่งละเอียดอ่อน และมีความซับซ้อนอยู่มาก ในการจำลองแบบที่เราใช้เราได้จากการคำนวณพื้นที่ค่าตัวเก็บประจุในส่วนต่าง ๆ ของลวดลายวงจรโดยตัวเก็บประจอรอยต่อ พี-เอ็น ที่ใช้ในการคำนวณเพื่อการจำลองแบบเราใช้ค่าเฉลี่ย ซึ่งค่าตัวเก็บประจอรอยต่อ พี-เอ็น ในความเป็นจริงจะไม่คงที่มีค่าเปลี่ยนแปลงตามค่าแรงดัน นอกจากนี้ค่าความหนาออกไซด์ในส่วนต่าง ๆ จะไม่คงที่เพราะได้ผ่านกระบวนการโฟโตลิโทกราฟีที่หลายครั้ง และรูปร่างในการคำนวณเราใช้รูปร่างอย่างง่าย คือ เป็นวงจรถ่ายเอาค่าตัวเก็บประจรวม C_{out} มาต่อเป็นโหลดที่เอาที่พหุซึ่งการประมาณเช่นนี้ยังไม่ถูกต้องตามความเป็นจริง แต่อย่างไรก็ตามจะเห็นว่าค่าความแตกต่างอยู่ในระดับที่น่าพอใจ สำหรับการใช้ในการจำลองแบบเบื้องต้นเพื่อคูแวนโน้ม และเป็นวิธีที่ง่ายและสะดวก ในระดับวงจรรวมในระดับพื้นฐานที่ยังไม่มีความซับซ้อน

จากที่ได้ทำการวิจัยมาแล้วทั้งหมด วงจรคิดลอพื้นฐานแบบซิมอสที่ทำการสร้างและออกแบบ ก็ให้ผลเป็นที่น่าพอใจ ทั้งในกระบวนการสร้าง การออกแบบ และการจำลองแบบเบื้องต้น รวมทั้งคุณสมบัติทางไฟฟ้าที่ได้ ผลของการวิจัยครั้งนี้จะเป็นพื้นฐานการวิจัยวงจรรวมในระดับเทคโนโลยีที่สูงขึ้นต่อไป



เอกสารอ้างอิง

1. John P. Uyemura, Fundamentals of Mos Digital Integrated Circuits, Addison-Wesley Publishing Company, 1988.
2. David A. Hodges and Horace G. Jackson, Analysis and Design of Digital Integrated Circuits, McGraw-Hill, Inc., 1988
3. Mauro Zambuto, Semiconductor Devices, McGraw-Hill Inc., 1989.
4. E.H. Nicollian and I.R. Brews, MOS Physics and Technology, John wiley & Sons, Inc., 19882
5. Masakazu Shoji, CMOS Digital Circuit Technology, Prentice Hall, Inc., 1988.
6. Richard S. Muller and Theodore L. Kamins, Device Electronics for Integrated Circuits, John Wiley & Sons, Inc., 1986.
7. Don Lancaster, CMOS Cookbook, Howard W. Sams & Co., Inc., 1977.
8. DeWitt G. Ong, Modern MOS Technology, McGraw-Hill Inc., 1976.
9. S.M. Sze, Physics of Semiconductor Devices, John Wiley & Sons Ltd., 1969.
- 10 S.M. Sze, Semiconductor Devices Physics and Technology, John Wiley & Sons, Inc., 1985.
11. Yamuis P. Tsvividis, Operation and Modeling of the MOS Transistor, McGraw-Hill, Inc., 1988.
12. Randall L. Geiger, Phillip E. Allen and Noed R. Strader, VLSI Design Techniques for Analog and Digital Circuits, McGraw-Hill, Inc., 1990.
- 13 Paolo Antognetti and Giuseppe Massbriio, Semiconductor Device Modeling with SPICE, McGraw-Hill Inc., 1988
14. MicroSim, PSPICE, Microsim Corpation, 1986.
15. สมเกียรติ สุภเดช, ปฏิบัติการเทคโนโลยีสารกึ่งตัวนำ, สำนักพิมพ์วารสารอิเล็กทรอนิกส์แวลด์, 2525

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

16. อัมพร โพธิ์ไย, วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ สุกเดช, "คุณสมบัติทางกายภาพของโครงสร้างซิมอสในกระบวนการแพร่สารเจือด้วยความร้อน", การประชุมใหญ่ทางวิชาการวิศวกรรมสถานแห่งประเทศไทยประจำปี 2535
17. วีระ เพ็งจันทร์, เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ สุกเดช, "การประมาณค่าตัวเก็บประจุวงจรรวมเกทพื้นฐานแบบซิมอสสำหรับคุณสมบัติทางสวิตซ์" การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 15, พ.ศ. 2535
18. เต็มพงษ์ เพ็ชรกุล, วีระ เพ็งจันทร์, วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ สุกเดช, "การออกแบบคุณสมบัติทางไฟตรงของวงจรถูกพื้นฐานแบบซิมอส", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 14, พ.ศ. 2534
19. เต็มพงษ์ เพ็ชรกุล, วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ สุกเดช, "การออกแบบเพื่อควบคุมคุณสมบัติการส่งผ่านสัญญาณแรงดันของอินเวอร์เตอร์แบบซิมอส", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 13, พ.ศ. 2533
20. สมศักดิ์ ชุมช่วย, กฤษดา วรรณโชติ และ สมเกียรติ สุกเดช "การสร้างอุปกรณ์ซิมอสโดยเทคนิคการแพร่สารเจือ", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 11, พ.ศ. 2531
21. วิสุทธิ์ ฐิติรุ่งเรือง, สාරาญ หวังสีศิริเพชร และ สมเกียรติ สุกเดช, "ผลของความยาวแกนแนลที่สั้น ๆ ในมอสทรานซิสเตอร์", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 9 พ.ศ. 2529
22. วิสุทธิ์ ฐิติรุ่งเรือง และ สාරาญ หวังสีศิริเพชร, "ผลของความกว้างแกนแนลที่แคบ ๆ ต่อคุณสมบัติทางไฟฟ้าของ MOSFET", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 9 พ.ศ. 2529

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

* CMOS INVERTER DC CHARACTERISTICS SIMULATION*

*

VDD 100 0 DC 5

VIN 101 0

M1 102 101 0 0 NM L = 40U

M2 102 101 100 100 PM L = 80U

*

.MODEL NM NMOS (VTO = 1.7 KP = 2.25E-5 PHI = 0.76 GAMMA = 2.42)

.MODEL PM NMOS (VTO = 1.2 KP = 1.1E-5 PHI = 0.62 GAMMA = 0.62)

.DC VIN 0 5 0.1

.PROBE V(102) V(101)

.END

* CMOS INVERTER SWITCHING CHARACTERISTICS SIMULATION*

*

VDD 100 0 DC 5

VIN 101 0 PULSE 0 5 1US 2NS 2NS 2US

M1 102 101 0 0 NM L = 20U W = 40U

M2 102 101 100 100 PM L = 20U w = 100U

CLOAD 102 0 1.2E-11

*

.MODER NM NMOS (VTO = 1.7 KP = 2.25E-5 GAMMA = 2.42 PHI = 0.76)

.MODER PMM PMOS (VTO = 1.2 KP = 1.1E-5 GAMMA = 0.63 PHI = 0.63)

.TRAN 1US 10US

.PROBE V(102) V(101)

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS NAND DC CHARACTERISTICS SIMULATION

*

VDD 100 0 DC 5

VIN 102 0

M1 103 102 1 0 NM NMOS L = 20U W = 60U

M2 1 100 0 0 NM NMOS L = 20U W = 60U

M1 103 100 100 100 PM NMOS L = 20U W = 40U

M1 103 102 100 100 PM NMOS L = 20U W = 40U

*

. MODEL NM NMOS (VTO = 1.7 KP = 2.25E-5 PHI = 0.76 GAMMA = 2.42)

. MODEL PM NMOS (VTO = -1.2 KP = 1.1E-5 PHI = 0.62 GAMMA = 0.62)

. DC VIN 0 5 .025

. PROBE V(101) V(103)

. END

* CMOS NAND SWITCHING CHARACTERISTICS SIMULATION *

*

VDD 100 0 DC 5

VIN 102 0 PULSE 0 5 1US 1NS 1NS 2US

M1 103 102 1 0 NM NMOS L=20U W=40U

M2 1 102 0 0 NM NMOS L=20U W=40U

M3 103 102 100 100 PM L=20U W=100U

M4 103 102 100 100 PM L=20U W=100U

CLOAD 103 0 2.12E-11

*

. MODEL NM NMOS (VTO=1.7 KP=2.25E GAMMA=2.42 PHI=0.76)

. MODEL PM PMOS (VTO=1.2 KP=1.1E-5 GAMMA=0.63 PHI=0.63)

. TRAN 1US 5US

. PROBE V (103) V (102)

. END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข**บทความวิจัย**

จากการสนับสนุนทุนวิจัยนี้ คณะผู้วิจัยได้นำเสนอบทความวิจัย โดยได้รับการตีพิมพ์ในการประชุมวิชาการทางวิศวกรรมไฟฟ้า จำนวน 2 เรื่องคือ

1. การออกแบบคุณสมบัติสวิตชิงของวงจรสองสถานะแบบซีมอส
Design the Switching Characteristics of CMOS Bistable Circuits
2. วงจรป้องกันอินพุทโดยรอยต่อ n^+ -p-well ในกระบวนการสร้างแบบซีมอส
Input Protection Circuit by n^+ -p-well Junction in CMOS IC Process



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

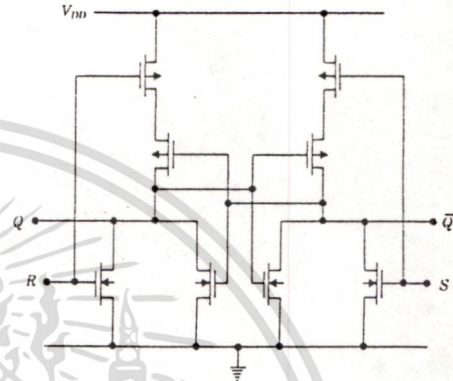
การออกแบบคุณสมบัติสวิชชิงของวงจรสองสถานะแบบซีมอส

Design the Switching Characteristics of CMOS Bistable Circuits

วิระ เพ็งจันทร์ * เต็มพงษ์ เพ็ชรกุล ** ผศ. วิสุทธิ์ ฐิติรุ่งเรือง ** รศ.ดร. สมเกียรติ ศุภเดช **

บทคัดย่อ - ในรายงานนี้ได้นำเสนอวิธีการประมาณค่าตัวเก็บประจุในโครงสร้างซีมอส โดยคิดค่าตัวเก็บประจุในส่วนพื้นที่ต่าง ๆ ของลวดลายวงจรรวมเป็นค่าตัวเก็บประจุที่ขั้วเอาต์พุต มาใช้ในการออกแบบคุณสมบัติสวิชชิงของวงจรสองสถานะแบบซีมอสที่มีโครงสร้างหลักประกอบด้วยแชนด์เกตหรืออินเวอร์ทคุณสมบัติสวิชชิงที่ได้จากกระบวนการสร้าง และการจำลองแบบมีค่าความแตกต่างประมาณ 10 เท่า ในระดับคาบเวลาไมโครวินาที

Abstract - In this paper has presented the capacitances approximation method to design the switching characteristics of CMOS Bistable circuits. We conclude the capacitances all of the pattern areas are the capacitance in the output node. The switching characteristics between fabrication and simulation are difference about 10 time in the same order.



ข. วงจร RS Flip-Flop แบบนอร์เกต

รูปที่ 1 วงจร RS Flip-Flop แบบซีมอส

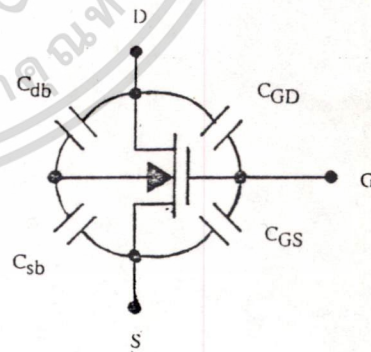
1. บทนำ

จากที่ได้เคยนำเสนอวิธีการประมาณค่าตัวเก็บประจุเพื่อหาค่าคุณสมบัติสวิชชิงของวงจรถูกพื้นฐาน [1] เราได้นำเอาวิธีการนี้มาใช้ออกแบบวงจรสองสถานะที่มีโครงสร้างประกอบด้วยแชนด์เกตสองตัว หรือนอร์เกตสองตัว เพื่อทำการจำลองแบบดูผลเปรียบเทียบกับความแตกต่างของวิธีการนี้ เพื่อที่จะใช้เป็นแนวทางในการออกแบบคุณสมบัติสวิชชิงในเบื้องต้นของการออกแบบต่อไป

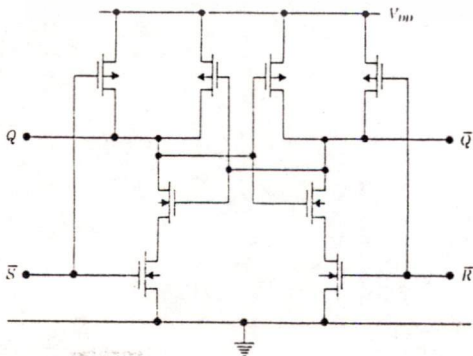
จากโครงสร้างในรูปที่ 1 เนื่องจากวงจรมีใช้แบบซีมอส จึงประกอบด้วยเอ็นเอ็มอสและพีเอ็มอสทรานซิสเตอร์ร่วมกันโดยจากโครงสร้างของมอสทรานซิสเตอร์ เราสามารถแยกแยะค่าตัวเก็บประจุที่แฝงอยู่ในโครงสร้างได้ดังรูปที่ 2

2. ทฤษฎี

วงจรสองสถานะที่ใช้ในการทดลอง เราเลือกใช้วงจรอาร์เอส ฟลิป-ฟลอป ทั้งนี้เพราะมีโครงสร้างง่ายที่สุด โดยโครงสร้างที่ประกอบด้วย วงจรแชนด์เกตสองตัว และวงจรถูกประกอบด้วยวงจรถูกนอร์เกตสองตัว ดังแสดงได้ในรูปที่ 1



รูปที่ 2 โครงสร้างตัวเก็บประจุในมอสทรานซิสเตอร์



ก. วงจร RS Flip-Flop แบบแชนด์เกต

* นักศึกษาปริญญาโท ศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง
** อาจารย์ ภาคริชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

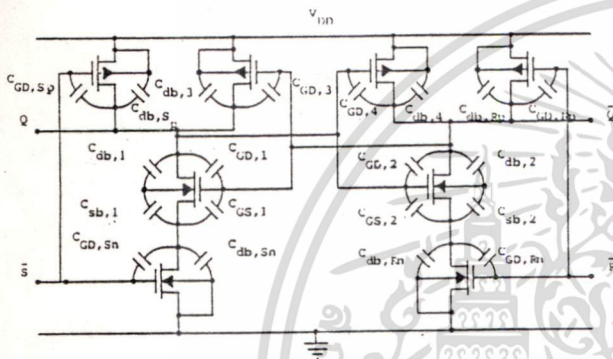
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในทางเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ขออนุญาต

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

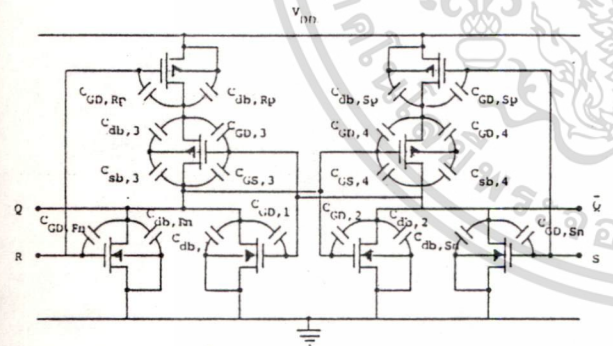
โดยที่ C_{GD} และ C_{GS} คือตัวเก็บประจุที่เกทในส่วนของเดรนและซอส ซึ่งมีค่าคงที่ ส่วน C_{db} และ C_{sb} คือค่าตัวเก็บประจุในส่วนของรอยต่อพี-เอ็นที่เกิดจากส่วนเดรนและซอส กับฐานรอง มีค่าเปลี่ยนแปลงตามค่าแรงดันที่ตกคร่อมรอยต่อ พี-เอ็น โดยที่เราสามารถคิดเป็นค่าเฉลี่ยได้ โดยการคูณกับค่าฟังก์ชัน K ที่ขึ้นอยู่กับแรงดันที่แปรเปลี่ยนระหว่างสถานะสูง V_{OH} และสถานะต่ำ V_{OL} ดังนี้

$$C_{av} = K(V_{OL}, V_{OH}) [C_{db} + C_{sb}] \quad (1)$$

รูปที่ 3 แสดงวงจร RS Flip-Flop ที่แสดง ค่าตัวเก็บประจุแฝงในวงจรที่ตัวทรานซิสเตอร์ทั้งเอ็นและพีมอส ทั้งหมดของวงจร และเราสามารถเขียนผลรวมของค่าตัวเก็บประจุค่าเดียวคือ C_{out} ซึ่งเป็นค่าตัวเก็บประจุที่ชั่วเอาท์พุท



ก. แสดงตัวเก็บประจุในวงจร RS Flip-Flop แบบแนตต์



ข. แสดงตัวเก็บประจุในวงจร RS Flip-Flop แบบบนอร์

รูปที่ 3 แสดงตัวเก็บประจุในวงจร RS Flip-Flop แบบซิมอส

การประมาณค่าตัวเก็บประจุรวมที่เอาท์พุท C_{out}

จากรูปที่ 3 เราสามารถสรุปค่า C_{out} ได้ดังนี้คือ

ก. RS Flip-Flop แบบแนตต์

$$C_{out} = C_{GD,sn} + C_{GD,Rn} + C_{GS1} + C_{GS2} + C_{GD2} + C_{GD,sp} + C_{GD,Rp} + K(V_{OL}, V_{OH}) [C_{db,Sn} + C_{db,Rn} + C_{sb1} + C_{sb2} + C_{sb3} + C_{sb4} + C_{sb5} + C_{sb6}] + C_{line} \quad (2)$$

ข. RS Flip-Flop แบบบนอร์

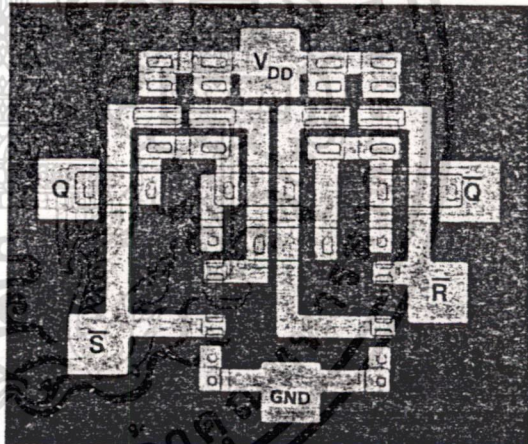
$$C_{out} = C_{GD,Rn} + C_{GD,Sn} + C_{GD1} + C_{GD2} + C_{GD4} + C_{GS4} + C_{GD3} + C_{GS3} + C_{GD,Rp} + C_{GD,Sp} + K(V_{OL}, V_{OH}) [C_{db1} + C_{db,Rn} + C_{db2} + C_{db,Sn} + C_{sb3} + C_{sb4} + C_{db3} + C_{db4} + C_{db,Rp} + C_{db,Sp}] + C_{line} \quad (3)$$

โดยค่า C_{line} คือค่าตัวเก็บประจุรวมของอลูมิเนียมที่ใช้ต่อวงจรทั้งหมด

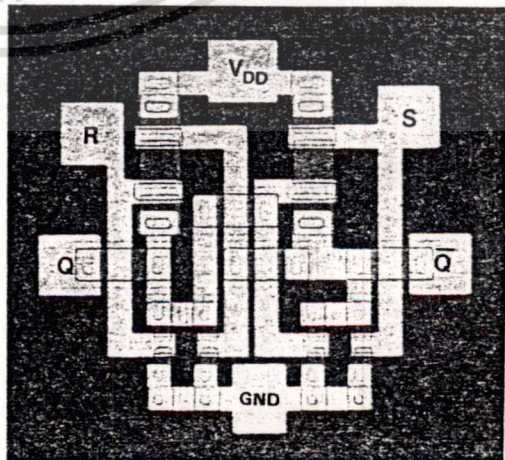
3. การออกแบบและการสร้าง

การออกแบบเราใช้วงจรแนตต์เกท และนอร์เกทที่เคยทำการศึกษาวิจัยถึงคุณสมบัติทางไฟตรง [2] และคุณสมบัติทางสวิตซิ่ง [1] มาเป็นบรรทัดฐานในการออกแบบ โดยให้อัตราส่วนความกว้าง (W) ต่อความยาว (L) ของพีมอสทรานซิสเตอร์ $(W/L)_p = (100/20)$ ไมโครเมตร และ อัตราส่วนความกว้างต่อความยาวของเอ็นมอส $(W/L)_n = (40/20)$ ไมโครเมตร

กระบวนการสร้าง CMOS [3] ใช้แผ่นฐานรองชนิดเอ็น 4-6 $\Omega \cdot \text{cm}$ หนา (100) ความหนา 180 μm . ทำบ่อแยกชนิดพี ลึก 2.5-3 μm . มีความเข้มข้นของสารเจือ $7 \times 10^{16} \text{ cm}^{-3}$ แรงดันขีดเริ่มของเอ็นมอส 1.7 โวลต์ ของพีมอส -1.2 โวลต์ ความหนาของเกตออกไซด์ 800 \AA วงจร RS Flip-Flop ที่สร้างเสร็จแล้วมีภาพถ่ายด้านบนดังแสดงในรูปที่ 4



ก. RS Flip-Flop แบบแนตต์



ข. RS Flip-Flop แบบบนอร์

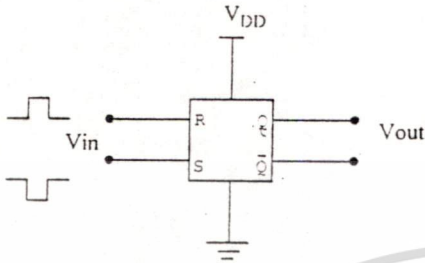
เอกสารนี้เป็นเอกสารที่ตีพิมพ์ในวารสารวิชาการเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงชื่อของเอกสารที่ตีพิมพ์มาไว้

รูปที่ 4 ภาพถ่ายด้านบนของวงจร RS Flip-Flop

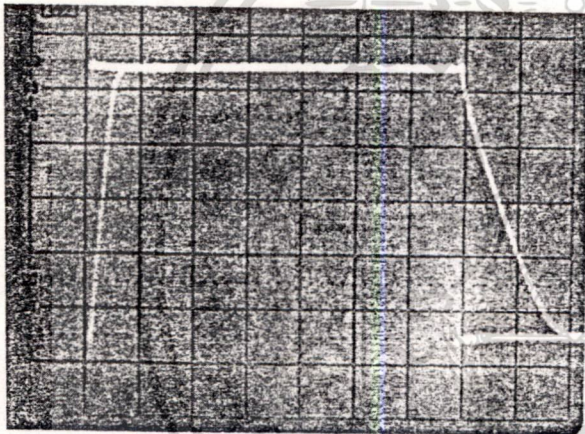
4. การทดลองและผลการทดลอง

4.1 คุณสมบัติสวิตช์

คุณสมบัติสวิตช์ของ RS Flip-Flop ใช้วงจรวัด ดังรูปที่ 5 โดยให้สัญญาณพัลส์สี่เหลี่ยมเข้าที่อินพุต R และ S พร้อมกัน โดยกลับเฟสกัน และผลของการวัดแสดงได้ดังรูปที่ 6

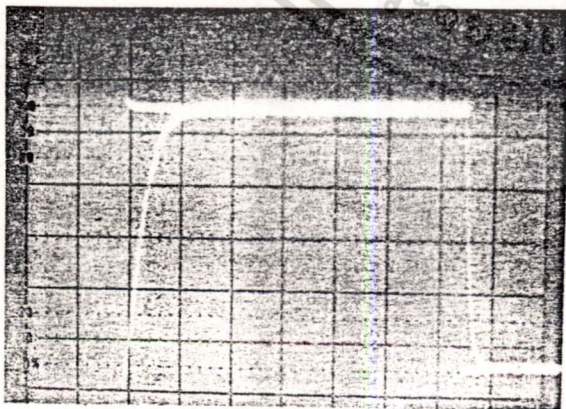


รูปที่ 5 วงจรวัดคุณสมบัติสวิตช์



Ver : 1 V/div ; Hor : 5 μs/div

ก. RS Flip-Flop แบบแนนด์



Ver : 1 V/div ; Hor : 5 μs/div

ข. RS Flip-Flop แบบเนอร์

คุณสมบัติสวิตช์

RS Flip-Flop แบบแนนด์

$$t_r = 1.8 \mu s$$

$$t_f = 7.5 \mu s$$

RS Flip-Flop แบบเนอร์

$$t_r = 6.0 \mu s$$

$$t_f = 2.0 \mu s$$

4.2 ค่าตัวเก็บประจุในโครงสร้าง

จากการวัดมอนิเตอร์ตัวเก็บประจุในโครงสร้างของมอสทรานซิสเตอร์สรุปได้ดังนี้

ค่าตัวเก็บประจุ

$$\text{Gate Oxide } (C_g) = 4.6 \times 10^{-8} \text{ F/cm}^2$$

$$\text{Field Oxide } (C_f) = 5.2 \times 10^{-9} \text{ F/cm}^2$$

$$n^+ \text{-P-well } (C_{NMOS}) = 2.3 \times 10^{-8} \text{ F/cm}^2$$

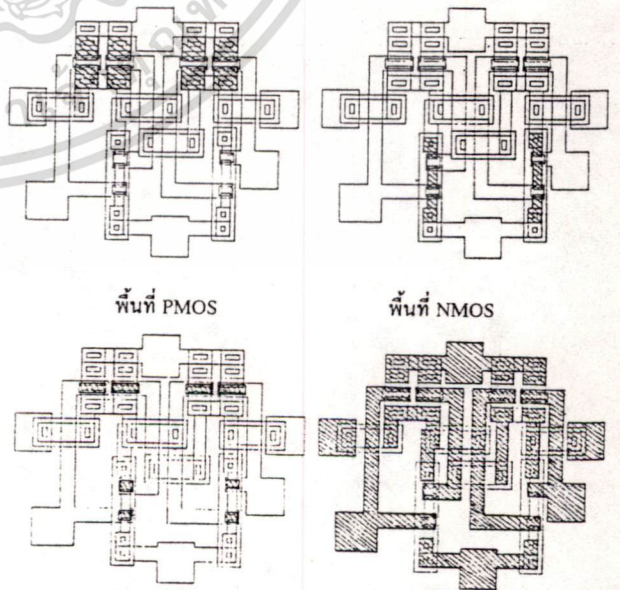
$$p^+ \text{-N-sub } (C_{PMOS}) = 5.79 \times 10^{-9} \text{ F/cm}^2$$

5. ผลการจำลองแบบ

การจำลองแบบคุณสมบัติสวิตช์ เราใช้การคำนวณตัวเก็บประจรรวม โดยแบ่งพื้นที่ลวดลายวงจรออกเป็น 4 พื้นที่หลักด้วยกัน โดยพื้นที่ส่วนเกทจะแทนบริเวณทั้งหมดของ C_g พื้นที่ส่วนลูมิเนียมจะแทนพื้นที่ทั้งหมดของ C_f พื้นที่ NMOS จะแทนพื้นที่ทั้งหมดของ C_{NMOS} และพื้นที่ PMOS จะแทนพื้นที่ทั้งหมดของ C_{PMOS} โดย

- C_g คือ C_{GD} และ C_{GS}
- C_f คือ C_{line}
- C_{NMOS} คือ $C_{n^+ \text{-P-well}}$ หรือ C_{db} และ C_{sb} ของ NMOS
- C_{PMOS} คือ $C_{p^+ \text{-N-sub}}$ หรือ C_{db} และ C_{sb} ของ PMOS

แผนภาพแสดงพื้นที่ส่วนต่างๆ ของวงจรแสดงได้ดังรูปที่ 7 และผลการจำลองแบบ แสดงได้ดังรูปที่ 8

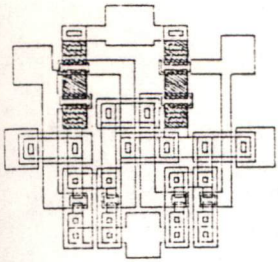


พื้นที่ส่วนเกท

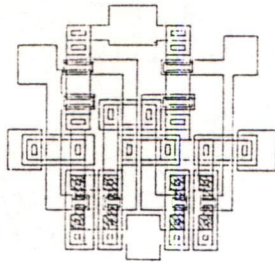
พื้นที่ส่วนลูมิเนียม

เอกสารนี้เป็นรูปที่ 6 ผลของคุณสมบัติสวิตช์ RS Flip-Flop เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า

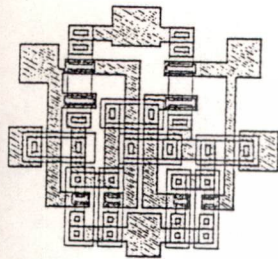
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



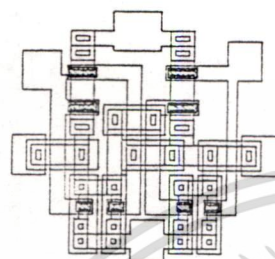
พื้นที่ PMOS



พื้นที่ NMOS



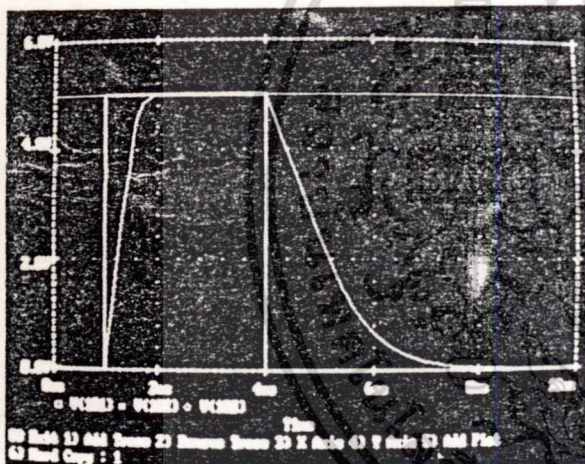
พื้นที่ส่วนอลูมิเนียม



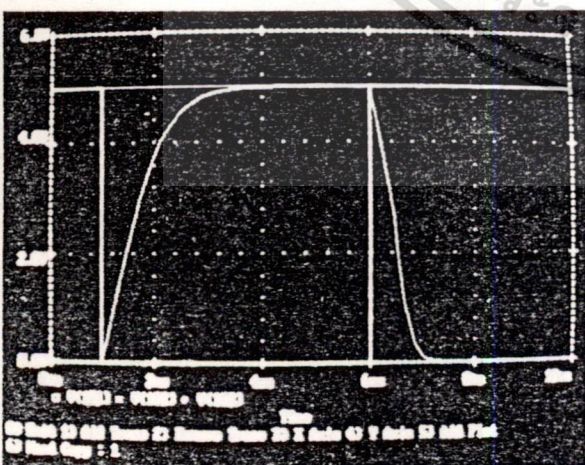
พื้นที่ส่วนเกต

ข. RS Flip-Flop แบบนอร์

รูปที่ 7 แสดงพื้นที่ของตัวเก็บประจุในส่วนต่างๆ



ก. RS Flip-Flop แบบแนนด์



ข. RS Flip-Flop แบบนอร์

รูปที่ 8 แสดงผลการจำลองแบบคุณสมบัติสวิชชิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RS Flip-Flop แบบแนนด์

$$t_r = 0.2 \mu s.$$

$$t_f = 1.2 \mu s.$$

RS Flip-Flop แบบนอร์

$$t_r = 0.7 \mu s.$$

$$t_f = 0.3 \mu s.$$

สำหรับค่าตัวแปรทางกายภาพ ที่ใช้ในการจำลองแบบสามารถสรุปได้ดังตารางที่ 1 [3]

ตารางที่ 1 แสดงค่าตัวแปรทางกายภาพ

Symbol	Name	Units	PMOS	NMOS
V_{TO}	VTO	V	-1.2	1.7
K'	KP	A/V ²	1.1E-5	2.25E-5
γ	GAMMA	V ^{1/2}	0.62	2.42
$2 \phi_F $	PHI	V	0.62	0.76
t_{ox}	TOX	m	7.6E-8	7.6E-8
N_A or N_D	NSUB	cm ⁻³	2.5E15	3.74E16
C_{jo}	CJ	F/m ²	5.79E-9	2.3E-8
	CGSO	F/m ²	4.6E-8	4.6E-8
	CGDO	F/m ²	4.6E-8	4.6E-8
	CGBO	F/m ²	4.6E-8	4.6E-8
X_j	XJ	m	1.0E-6	1.0E-6
μ_n, μ_p	VO	cm ² /V.s	230	580
C_{ox}	COX	F/m ²	5.24E-9	5.24E-9

6. สรุปและวิจารณ์ผล

ผลจากการทดลองและการจำลองแบบ เมื่อเปรียบเทียบกับกันนั้น อยู่ในความแตกต่าง 10 เท่าในระดับไมโครวินาทีถือว่าเป็นความคลาดเคลื่อนที่ยอมรับได้ แต่ทั้งนี้มิได้หมายความว่าการใช้วิธีนี้เป็นวิธีที่ถูกต้องที่สุด เพราะในความเป็นจริง ค่าตัวเก็บประจุจะมีค่าเปลี่ยนแปลงตามค่าแรงดันไฟฟ้าไม่คงที่ แต่ถึงอย่างไรก็ตาม ถ้าเราเพิ่มแบบจำลองของตัวเก็บประจุให้ละเอียดลงไปเท่าใด เราจะต้องเพิ่มความละเอียดในกระบวนการสร้างตามไปด้วย คือจะต้องควบคุมกระบวนการสร้าง เช่น ความหนาออกไซด์ ความเข้มข้นสารเจือได้อย่างละเอียดและแม่นยำ จึงจะทำให้การจำลองแบบอย่างละเอียดมีความหมายตามไปด้วย

ด้วยเทคโนโลยีการแพร่สารเจือในกระบวนการสร้างของห้องปฏิบัติการในปัจจุบันนี้ กับผลการจำลองแบบด้วยวิธีการง่าย ๆ นี้ ถือว่าอยู่ในระดับที่เหมาะสมกัน และใช้เป็นวิธีการคาดคะเนล่วงหน้าได้อย่างง่ายวิธีหนึ่ง

7. กติกรรมประกาศ

ผู้วิจัยขอขอบคุณสภาวิจัยแห่งชาติที่ให้ทุนสนับสนุนงานวิจัยเรื่องการออกแบบวงจรสองสถานะแบบซิมอส และขอขอบคุณเพื่อนร่วมงานทุกท่านที่มีส่วนช่วยเหลือการวิจัยในครั้งนี้

6. เอกสารอ้างอิง

- 1) เดิมพงษ์ เพ็ชรกุล , วีระ เพ็งจันทร์ , วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ ศุภเดช, "การประมาณค่าตัวเก็บประจุวงจรรวมพื้นฐานแบบซิมอสสำหรับคุณสมบัติสวิตซ์", การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 15 พ.ศ. 2535
- 2) เดิมพงษ์ เพ็ชรกุล , วีระ เพ็งจันทร์ , วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ ศุภเดช , "การออกแบบคุณสมบัติทางไฟตรงของวงจรถูกพื้นฐานแบบซิมอส", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 14 พ.ศ. 2534
- 3) อัมพร โพธิ์ไชย , วีระ เพ็งจันทร์ , เดิมพงษ์ เพ็ชรกุล , วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ ศุภเดช , "คุณสมบัติทางกายภาพของโครงสร้างซิมอสในกระบวนการแพร่สารเจือด้วยความร้อน", การประชุมใหญ่วิชาการทางวิศวกรรม ประจำปี พ.ศ. 2535
- 4) เดิมพงษ์ เพ็ชรกุล , วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ ศุภเดช , "การออกแบบ เพื่อควบคุม คุณสมบัติการส่งผ่านสัญญาณแรงดันของอินเวอร์เตอร์แบบซิมอส", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 13 พ.ศ. 2533



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. เอกสารอ้างอิง

- 1) เต็มพงษ์ เพ็ชรกุล , วีระ เพ็งจันทร์ , วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ ศุภเดช, "การประมาณค่าตัวเก็บประจุวงจรรวมพื้นฐานแบบซิมอสสำหรับคุณสมบัติสวิตซ์", - การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 15 พ.ศ. 2535
- 2) เต็มพงษ์ เพ็ชรกุล , วีระ เพ็งจันทร์ , วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ ศุภเดช, "การออกแบบคุณสมบัติทางไฟตรงของวงจรถูกพื้นฐานแบบซิมอส", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 14 พ.ศ. 2534
- 3) อัมพร โพธิ์ไย , วีระ เพ็งจันทร์ , เต็มพงษ์ เพ็ชรกุล , วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ ศุภเดช, "คุณสมบัติทางกายภาพของโครงสร้างซิมอสในกระบวนการแพร่สารเจือด้วยความร้อน", การประชุมใหญ่วิชาการทางวิศวกรรม ประจำปี พ.ศ. 2535
- 4) เต็มพงษ์ เพ็ชรกุล , วิสุทธิ์ ฐิติรุ่งเรือง และ สมเกียรติ ศุภเดช, "การออกแบบเพื่อควบคุม คุณสมบัติการส่งผ่านสัญญาณแรงดันของอินเวอร์เตอร์แบบซิมอส", การประชุมวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 13 พ.ศ. 2533



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรองกันอินพุทโดยรอยต่อ n⁺-P-well ในกระบวนการสร้างแบบซีมอส

Input Protection Circuit by n⁺-P-well Junction in CMOS IC Process

วีระ เพ็งจันทร์ * เดิมพงษ์ เพ็ชรกุล ** ผศ. วิสุทธิ์ จูติรุ่งเรือง ** รศ.ดร. สมเกียรติ ศุภเลข **

บทคัดย่อ - ในกระบวนการสร้างซีมอส รอยต่อ n⁺-P-well จะแสดงปรากฏการณ์พังทลายแบบซีเนอร์ และมีค่าน้อยที่สุดในโครงสร้างซีมอส เราสามารถประยุกต์นำมาสร้างเป็น วงจรรองกันอินพุท เพื่อจำกัดค่าแรงดันสูงสุด ที่ส่วนเกทของมอสทรานซิสเตอร์ เพื่อป้องกันการเสียหายของวงจรรวมแบบซีมอส จากผลการทดลองโครงสร้างวงจรรองกันอินพุท สามารถที่จะจำกัดค่าแรงดันสูงสุดได้ประมาณ 12-14 โวลต์ ซึ่งเป็นค่าแรงดันพังทลายของรอยต่อ n⁺-P-well ด้วยเทคนิคดังกล่าว เราสามารถเพิ่มประสิทธิภาพของวงจรรวมแบบซีมอส โดยไม่ต้องเพิ่มขึ้นตอนใด ๆ ในกระบวนการสร้างเดิมเลย

Abstract - In CMOS IC Process, the n⁺-P-well Junction can show the zener breakdown phenomena and has the lowest value. We can apply this junction to make the input protection circuit to limit the maximum voltage at gate input of transistor in CMOS IC.

From the experimental, the circuit can limit the maximum voltage at gate input about 12-14 volts as the breakdown of n⁺-P-well junction. From this technique, we have more efficiency by not include any more process.

1. บทนำ

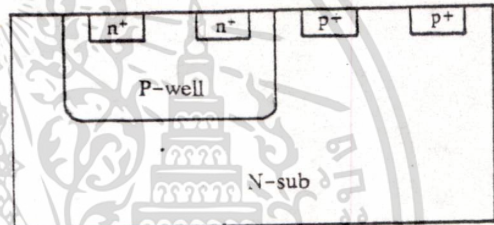
โดยปกติวงจรรวมที่มีโครงสร้างของมอสทรานซิสเตอร์ ส่วนอินพุทของวงจรรวมก็คือ ส่วนของเกทออกไซด์ ซึ่งมีความหนาประมาณ 1000 Å ซึ่งนับเป็นส่วนที่บอบบางและมักจะเสียหายง่ายจากค่าไฟฟ้าสถิตที่มีค่าสูงภายนอก โดยทั่วไป ผู้ออกแบบวงจรรวม มักจะเพิ่มส่วนของวงจรรองกันอินพุท เพื่อป้องกันการเสียหายจากไฟฟ้าสถิต ดังนั้นโครงสร้างของส่วนป้องกันอินพุท จึงประกอบด้วยไดโอด ที่มีค่าแรงดันพังทลายต่ำ นั่นคือจะต้องเป็น ซีเนอร์ไดโอด ในการสร้างส่วนของวงจรรองกันอินพุทโดยโครงสร้างส่วนของซีเนอร์ไดโอด ก็จะต้องเพิ่มเติมกระบวนการสร้างจากเดิมเข้าไป แต่ในรายงานนี้จะใช้ผลของโครงสร้างซีมอส ที่มีส่วนของบ่อแยกชนิดพี และมีส่วนของเอ็นมอสทรานซิสเตอร์ ที่สร้างอยู่ในบ่อแยกชนิดพี มาใช้เป็นส่วนของซีเนอร์ไดโอด เพื่อลดขั้นตอนของกระบวนการสร้างมิให้ยุ่งยากมากขึ้น แต่จะได้ส่วนของวงจรรองกันอินพุทเพิ่มเข้าไปในวงจรรวม ทำให้วงจรรวมมีประสิทธิภาพดีขึ้น

2. การพิจารณารอยต่อพี-เอ็น ในโครงสร้างซีมอส

จากรูปที่ 1 เป็นโครงสร้างของซีมอส เราจะสังเกตเห็นรอยต่อพี-เอ็นที่สำคัญในโครงสร้างคือ รอยต่อ n⁺-P-well, รอยต่อ p⁺-N_{sub} และรอย

- * นักศึกษาปริญญาโท ศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง
- ** อาจารย์ ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

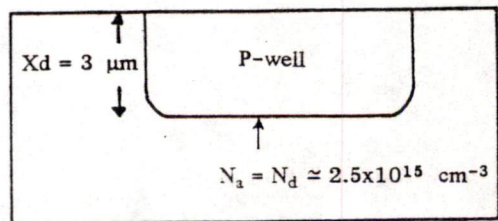
ต่อ P-well-N_{sub} โดยปกติในการสร้างบ่อแยก P-well นี้ เราใช้กระบวนการแพร่สารเจือ ในกระบวนการแพร่สารเจือเพื่อให้เกิดบ่อแยกชนิดพี บนฐานรองชนิดเอ็น ที่บ่อแยกชนิดพีจะต้องมีความเข้มข้นสูงกว่า จึงสามารถแพร่เข้าไปได้ ดังนั้นส่วนของบ่อแยกชนิดพี จึงมีความเข้มข้นสูงกว่าแผ่นฐานรองชนิดเอ็น นอกจากนี้ในการสร้างเอ็นมอสทรานซิสเตอร์จะต้องสร้างลงบนส่วนของบ่อแยกชนิดพี และโดยปกติส่วนของเกรนและซอสของมอสทรานซิสเตอร์ชนิดเอ็นก็มีความเข้มข้นสูงอยู่แล้ว ซึ่งเป็นสารชนิด n⁺ ดังนั้นในโครงสร้างซีมอส พิจารณาที่รอยต่อพี-เอ็น แล้ว จะเห็นได้ว่าในส่วนของพีและเอ็นของรอยต่อ n⁺-P-well จะมีความเข้มข้นสูงที่สุดในโครงสร้าง



รูปที่ 1 โครงสร้างซีมอส

การคำนวณค่าความเข้มข้นสารเจือรอยต่อ n⁺-P-well แผ่นฐานรองชนิดเอ็นที่ใช้ในกระบวนการสร้างมีค่าพิคความต้านทาน (Resistivity) 4-6 Ω.cm
ค่าที่วัดได้ $\rho = 5 \text{ } \Omega \cdot \text{cm}$
 $\rho = 1 / (q\mu_n N_d)$
 $N_d = (1/5 \times 1.6 \times 10^{-19} \times 500) \approx 2.5 \times 10^{15} \text{ cm}^{-3}$

ในการสร้างบ่อแยกชนิดพี เราทำการแพร่สารเจือ โดยแบ่งขั้นตอนออกเป็นสองขั้นตอน คือ การเคลือบฟิล์ม (Deposition) และการขับเคลื่อน (Drive in) ในการขับเคลื่อน เพื่อให้สารเจือชนิดพีที่ผิวหน้า ที่มีความเข้มข้นสูงได้แพร่ลงไปด้านล่าง โดยพิจารณาจากรูปที่ 2



รูปที่ 2 แสดงความลึกของบ่อแยกชนิดพี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการขั้วลึกลงไปเป็นเวลานาน 14 ชม. ก็จะได้ความลึกของบ่อแยก โดยที่ขอบบ่อแยกจะมีความเข้มข้นของสารเจือชนิดพี เท่ากับความเข้มข้นสารเจือชนิดเอ็น และจากกระบวนการสร้าง เราวัดความลึกของรอยต่อชนิดพีได้ประมาณ 3 μm และเราจะประมาณความเข้มข้นของสารเจือของแยกชนิดพีเป็นความเข้มข้นเฉลี่ย

$$\text{ความเข้มข้นสารเจือบ่อแยกชนิดพี} = \frac{\text{ความเข้มข้นที่ผิว} + \text{ความเข้มข้นบ่อแยก}}{2}$$

ความเข้มข้นสารเจือที่บ่อแยกชนิดพี (N_a) ที่ผิว

$$\begin{aligned} N_a &= 1 / q\mu_p \rho_p \\ &= 1 / (1.6 \times 10^{-19} \times 240 \times 0.36) \\ &\approx 7.23 \times 10^{15} \text{ cm}^{-3} \end{aligned}$$

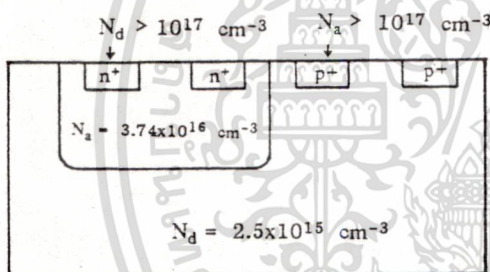
ที่ความลึก X_d ;

$$N_a = N_d = 2.5 \times 10^{15} \text{ cm}^{-3}$$

ความเข้มข้นเฉลี่ยของบ่อแยกชนิดพี

$$\begin{aligned} N_a &= (7.23 \times 10^{16} + 2.5 \times 10^{15}) / 2 \\ &\approx 3.74 \times 10^{16} \text{ cm}^{-3} \end{aligned}$$

ความเข้มข้นของ n^+ ในส่วนเดรน, ซอสของเอ็นมอสและความเข้มข้นของ p^+ ในส่วนเดรน, ซอสของพีมอส เราถือว่ามีความเข้มข้นสูงมากกว่า 10^{17} cm^{-3} ดังนั้นความเข้มข้นของสารเจือชนิดพี และชนิดเอ็นในโครงสร้างซีมอส สรุปได้ดังรูปที่ 3

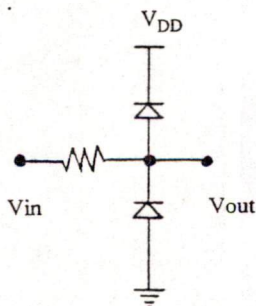


รูปที่ 3 แสดงความเข้มข้นส่วนพี-เอ็น

3. การออกแบบและการสร้าง

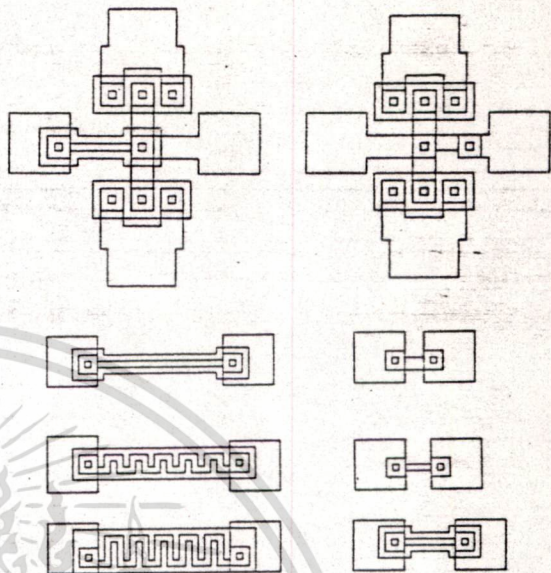
วงจรรองกันอินพุตที่ออกแบบแสดงได้ดังรูปที่ 4 จะประกอบไปด้วยค่าตัวต้านทานต่อกับไดโอด ซึ่งในกรณีมีไฟฟ้าสถิตที่มีแรงดันสูง ก็จะทำให้ไดโอดเกิดการพังทลายก่อนส่วนเกท จะทำให้กระแสลัดไม่เข้าไปทำลายส่วนเกทได้ ดังนั้นจะเห็นว่าในส่วนของความต้านทาน เพื่อจำกัดกระแสนั้น การออกแบบจะเหมือนการออกแบบค่าความต้านทานทั่วไป คือ

$$R = \rho_s L / W$$



รูปที่ 4 วงจรรองกันอินพุต

ค่า ρ_s คือค่าความต้านทานที่ผิว ค่า L และ W คือความยาวและความกว้างของตัวต้านทาน เพื่อให้ได้ค่าความต้านทานค่าต่างๆ จะทำโดยการออกแบบส่วนความกว้างและความยาวส่วนของไดโอด ซึ่งเป็นส่วนของรอยต่อพี-เอ็น โดยลักษณะและขนาดของวงจรรองกันอินพุตแสดงได้ดังรูปที่ 5



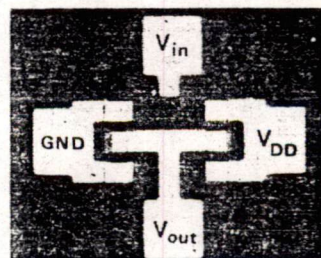
รูปที่ 5 แสดงลวดลายจากการออกแบบวงจรรองกันอินพุตและตัวต้านทาน กระบวนการสร้าง สามารถสรุปกระบวนการสร้างในส่วนของพี-เอ็น ได้ดังนี้ การสร้าง p^+ -well (Boron)

Process	Temp.	Time	Gas Flow
Deposition	850 °C	15 mins.	N_2
Drive in	850 °C	14 hrs.	O_2

การสร้าง n^+ (Phosphorus)

Process	Temp.	Time	Gas Flow
Deposition	1000 °C	12 mins.	N_2
Drive in	1000 °C	50 mins.	O_2

เมื่อผ่านกระบวนการสร้างดังในตารางแล้ว โดยมีส่วนเกทออกไซด์, การสร้างลวดลายอลูมิเนียม และทำการซินเตอร์ริง เราจะได้วงจรรองกันอินพุตดังแสดงในรูปที่ 6



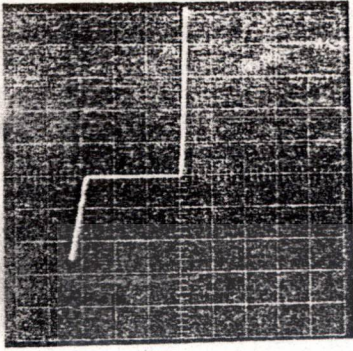
รูปที่ 6 ภาพถ่ายด้านบนของวงจรรองกันอินพุตเมื่อสร้างเสร็จแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. การทดลองและผลการทดลอง

4.1 ผลของการจำกัดค่าแรงดัน

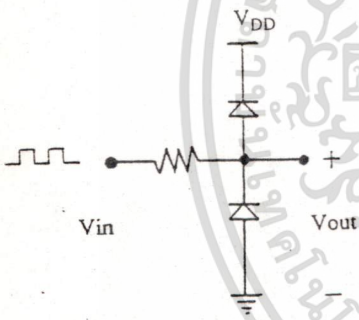
เราทำการวัดคุณสมบัติการพังทลายของรอยต่อ n⁻-P-well ซึ่งผลของการวัดแสดงได้ดังรูปที่ 7 ได้ค่าแรงดันทั้งหลายประมาณ 12-14 โวลต์



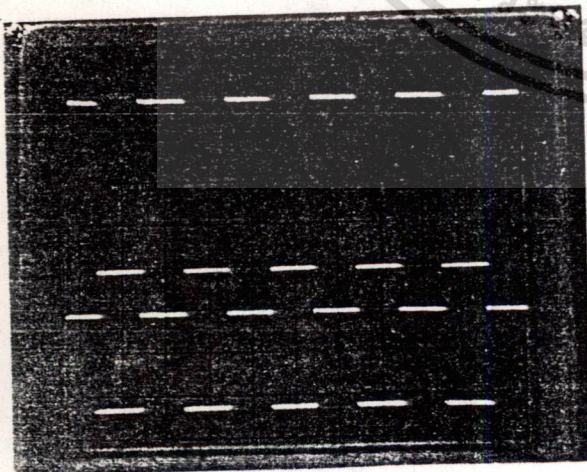
Ver : 5 mA/div. ; Hor : 5 V/div.

รูปที่ 7 แสดงรอยต่อพี-เอ็น ของไดโอด

ต่อไปทำการวัดวงจรถูกป้องกันอินพุท โดยใช้วงจรวัด ดังรูปที่ 8 โดยป้อนสัญญาณสี่เหลี่ยมขนาด 20 โวลต์ และวัดผลของการจำกัดแรงดัน ปรากฏว่าที่เอาท์พุทสามารถจำกัดค่าแรงดันได้ประมาณ 12 โวลต์ ซึ่งแสดงได้ดังรูปที่ 9



รูปที่ 8 วงจรวัดคุณสมบัติวงจรถูกป้องกันอินพุท

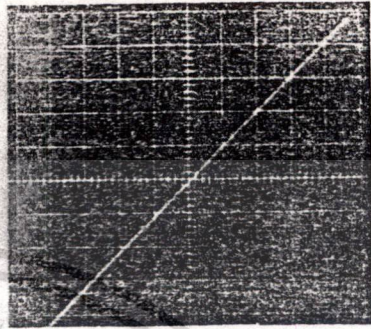


Ver : 5 V/div. ; Hor : 1 ms/div.

รูปที่ 9 แสดงผลการทดสอบวงจรถูกป้องกันอินพุท

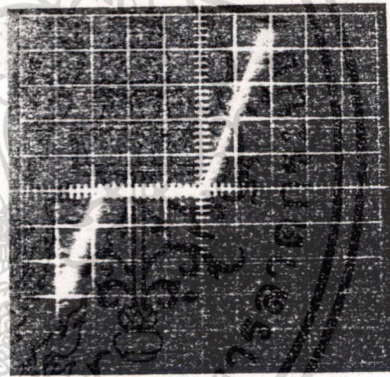
4.2 ผลของการจำกัดค่ากระแส

เราทำการวัดค่าความต้านทานที่ได้ออกแบบไว้ ซึ่งสามารถแสดงได้ดังรูปที่ 10 และทำการวัดผลของไดโอดที่ต่ออนุกรมกับค่าความต้านทาน ผลที่ได้แสดงได้ดังรูปที่ 11 จะเห็นว่ากราฟของไดโอด เมื่อเทียบกับค่าความต้านทาน จะมีค่าความชันเท่ากับค่าความต้านทาน



Ver : 0.5 mA/div. ; Hor : 0.5 V/div.

รูปที่ 10 แสดงค่าความต้านทาน



Ver : 5 mA/div. ; Hor : 5 V/div.

รูปที่ 11 แสดงคุณสมบัติกระแสและแรงดันของวงจรมีค่าความต้านทานและไดโอด

5. สรุปและวิจารณ์ผล

จากผลการนำรอยต่อของโครงสร้าง n⁻ และ P-well ในโครงสร้างของซีมอสชนิดบ่อแยกชนิดพีมาใช้เป็นวงจรถูกป้องกันอินพุท จะเห็นว่าจากประโยชน์ของการที่บ่อแยกชนิดพี จะต้องมีความเข้มข้นสูงกว่า ฐานรองเดิม (n) และเอ็นมอสที่สร้างอยู่บนบ่อแยก ที่มีความเข้มข้นสูง (n⁺) จะเป็นตัวกำหนดว่า รอยต่อนี้ จะต้องเป็นรอยต่อที่มีแรงดันพังทลายต่ำที่สุด และเป็นการพังทลายแบบซีเนอร์

ผลที่ได้จากการทดลอง สามารถจำกัดค่าแรงดันสูงสุดที่ 12-14 โวลต์ และสามารถเลือกจำกัดค่ากระแสได้จากค่าตัวต้านทานที่ออกแบบไว้ทำให้เราสามารถที่จะทำให่วงจรรวมในโครงสร้างซีมอส มีประสิทธิภาพที่ดีขึ้น โดยไม่ต้องเพิ่มขั้นตอนใดๆ ในกระบวนการสร้างเดิมเลย และจากผลอันนี้ เราสามารถที่จะนำไปประยุกต์ใช้กับโครงสร้างซีมอส ที่มีบ่อแยกชนิดเอ็น ได้ในทำนองเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้