



รายงานฉบับสมบูรณ์

Final Report

เงินรายได้สถาบันฯ

การศึกษาและออกแบบวงจร CDTA และการประยุกต์ใช้งาน

On the Study and Design of Current Differencing Transconductance Amplifier and Its Applications

หัวหน้าโครงการวิจัย

รศ.ดร.วรพงศ์ ตั้งศรีรัตน์

นักวิจัย

1. ศ.ดร.วัลลภ สุระกำพลธร
3. รศ.ดร.เกียรติศักดิ์ คมวัชระ
4. อ.ทัตยา ปุคคละนนท์

ห้องปฏิบัติการวิจัย ประมวลผลสัญญาณรวม  
สำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

RCIT

TK

7844

๑๒๒๓ก

กันยายน พ.ศ. 2551

เลขหมู่.....

เลขทะเบียน...120211.....

วัน, เดือน, ปี...1๐.๑๗.๒๕๕๕

Mixed Signal Processing Laboratory

Research Center for Communications and Information Technology

King Mongkut's Institute of Technology Ladkrabang

September 2008

๑๒๒๓ ๙๐๐X  
b.....  
i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

โครงการวิจัยนี้ได้รับทุนอุดหนุนหลักจาก โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (Research Center for Communications and Information Technology : ReCCIT) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ประจำปีงบประมาณ พ.ศ. 2551 วงเงินงบประมาณ 333,944 บาท จึงขอขอบพระคุณมา ณ. โอกาสนี้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทสรุปย่อ

โครงการวิจัยชิ้นนี้นำเสนอแนวคิดในการพัฒนาและออกแบบวงจร CDTA (Current Differencing Transconductance Amplifier) ในรูปแบบวงจรรวม เพื่อให้มีความเหมาะสมสำหรับนำไปประยุกต์ใช้ในการสังเคราะห์หรือออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมดกระแส รวมทั้งยังมุ่งเน้นในการสร้างนักวิจัยรุ่นใหม่ที่มีความชำนาญเฉพาะด้านในการออกแบบวงจรรวม เพื่อเข้ามาสร้างสรรค์งานวิจัยหรือนำไปประยุกต์ใช้ในงานอุตสาหกรรมไมโครอิเล็กทรอนิกส์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทคัดย่อ

โครงการวิจัย “การศึกษาและออกแบบวงจร CDTA และการประยุกต์ใช้งาน” เป็นการดำเนินการเพื่อค้นคว้า คิดค้นและเสนอแนวคิดใหม่ในการออกแบบวงจรรอนาลอก (Analog) สำหรับระบบประมวลผลสัญญาณอนาลอกทำงานในโหมดกระแส โดยเน้นการสร้างเป็นวงจรรวมหรือวงจรรวมไอซี (Integrated Circuit, IC) เป็นการดำเนินการวิจัยที่พยายามผลักดันให้ผลงานมีคุณภาพสูง นอกจากนี้ยังเป็นการสร้างกลุ่มวิจัยทางด้านการออกแบบวงจรรวม และส่งเสริมให้เกิดความเชื่อมโยงของงานวิจัยที่สามารถนำไปใช้ในอุตสาหกรรมไมโครอิเล็กทรอนิกส์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Abstract

This research, On the study and design of current differencing transconductance amplifier and its applications, is researching in the areas of CDTA-based analog and digital signal processing with mainly emphasis in integrated circuit (IC) design. The objectives are mainly to produce high quality research papers, to produce human resources (under graduate and postgraduate students) in the area of integrated circuit design, to form a forum in IC design, to promote research work that can be related with the microelectronics industry and to upgrade human resource for the microelectronics industry.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

	หน้า
กิตติกรรมประกาศ.....	I
บทสรุปย่อ.....	II
บทคัดย่อ.....	III
Abstract.....	IV
สารบัญ.....	V
บทที่ 1 บทนำ.....	1
บทที่ 2 วัตถุประสงค์ของโครงการ.....	2
บทที่ 3 ระเบียบวิธีวิจัย.....	3
บทที่ 4 การสังเคราะห์และออกแบบวงจร CDTA โดยใช้ทรานซิสเตอร์แบบไบโพลาร์.....	4
4.1 กล่าวนำ.....	4
4.2 คุณสมบัติพื้นฐานของวงจร CDTA.....	5
4.3 กลุ่มวงจรร้อย.....	5
4.3.1 วงจรผลต่างกระแส.....	5
4.3.2 วงจรขยายค่าความนำ.....	8
4.4 วงจร CDTA ที่นำเสนอ.....	11
4.5 สรุป.....	14
บทที่ 5 วงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA.....	15
5.1 กล่าวนำ.....	15
5.2 วงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA ที่นำเสนอ.....	15
5.2.1 วงจรอินทิเกรเตอร์แบบมีการสูญเสีย.....	16
5.2.2 วงจรขยายกระแส.....	16
5.3 ผลการจำลองการทำงานของวงจร.....	20
5.4 สรุป.....	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6 บทสรุปและข้อเสนอแนะในการทำวิจัยต่อ.....	24
เอกสารอ้างอิง .....	25
ภาคผนวก บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการและการประชุมทางวิชาการ .....	
ในระดับชาติและระดับนานาชาติ.....	26



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

เนื่องจากในปัจจุบันเทคโนโลยีของวงจรรวม มีความสำคัญกับเศรษฐกิจและอุตสาหกรรมในประเทศ ปัจจุบันประเทศไทยได้เริ่มส่งผลิตภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์เป็นสินค้าออกมานานพอสมควรแล้ว มีมูลค่าการส่งออกถึงกว่า 1 ล้านล้านบาทในแต่ละปี ซึ่งก็ยังมีเป็นสัดส่วนที่น้อยมากเมื่อเทียบกับมูลค่ารวมของตลาดอิเล็กทรอนิกส์ทั่วโลก แต่รายได้หลักของประเทศไทยยังมาจากส่วนของแรงงานการทำบรรจุภัณฑ์ซึ่งเกือบจะเป็นขั้นตอนสุดท้ายของการสร้างวงจรรวม โดยที่การนำชิ้นส่วนสำเร็จรูปมาประกอบขึ้นเป็นผลิตภัณฑ์นับเป็นอุตสาหกรรมส่วนปลายน้ำเท่านั้น จากความก้าวหน้าทางเทคโนโลยีและการแข่งขันในตลาดโลกที่นับวันจะเข้มข้นขึ้น ประกอบกับค่าแรงงานของไทยที่เพิ่มสูงขึ้น แต่มูลค่าเพิ่มของผลิตภัณฑ์ที่ประกอบขึ้นเหล่านี้ลดลงไปเรื่อยๆ ทำให้ความสนใจในการลงทุนจากบริษัทยักษ์ใหญ่ข้ามชาติจึงมุ่งเป้าไปยังประเทศที่มีค่าแรงถูกกว่า เช่น ประเทศจีน เป็นต้น บริษัทอิเล็กทรอนิกส์ในประเทศไทยหลายแห่งจึงเริ่มหันมาให้ความสำคัญกับการออกแบบไอซีเองเพื่อเพิ่มมูลค่าของผลิตภัณฑ์ให้เป็นทรัพย์สินทางปัญญาที่มีมูลค่าสูง เพื่อดึงดูดเงินลงทุนจากต่างชาติให้เข้ามาสู่ประเทศมากขึ้น อย่างไรก็ตามเนื่องจากการออกแบบวงจรรวมเป็นอุตสาหกรรมที่ต้องใช้เทคโนโลยีขั้นสูงและยังใหม่สำหรับเมืองไทย จึงทำให้เกิดปัญหาขาดแคลนนักออกแบบวงจรรวมที่มีคุณภาพ ซึ่งกำลังเป็นที่ต้องการของตลาด

การเรียนการสอนทางด้านการออกแบบวงจรในประเทศไทย ยังพบว่าอยู่ในวงแคบไม่แพร่หลายมากนัก เช่นเดียวกับการส่งเสริมงานวิจัยและพัฒนาทางด้านนี้ก็ยังมีข้อจำกัดอยู่มากทั้งทางด้านเงินทุน บุคลากร ทั้งที่การวิจัยและคิดค้นการออกแบบวงจรรวมนับว่าเป็นประโยชน์อย่างยิ่ง ในเชิงการพัฒนาความรู้พื้นฐานทางด้านวิศวกรรม ด้านอิเล็กทรอนิกส์ และด้านการประมวลผลสัญญาณ รวมถึงในเชิงการวิจัยประยุกต์เพื่อพัฒนาไปสู่เทคโนโลยีใหม่ของการผลิตอุปกรณ์อำนวยความสะดวกต่างๆ ตลอดจนเครื่องมือวัดทางด้านวิทยาศาสตร์เทคโนโลยี และเครื่องมือวัดทางอุตสาหกรรมใหม่ นอกจากนี้การติดตามให้เท่าทันกับการเปลี่ยนแปลงอย่างรวดเร็วของเทคโนโลยีทางไมโครอิเล็กทรอนิกส์นักวิจัยจำเป็นต้องได้รับการสนับสนุนให้ทำการวิจัยอย่างเข้มข้นและต่อเนื่องด้วย

การพัฒนาการออกแบบวงจรรวมเหล่านี้ ต้องได้รับความทุ่มเททั้งทางด้านงบประมาณ เพราะเครื่องมือในการออกแบบวงจรรวมที่ได้มาตรฐานนั้นมีค่าใช้จ่ายสูงมาก อีกทั้งยังต้องได้รับความทุ่มเทจากบุคลากร นักวิจัยออกแบบ ที่จะต้องอุทิศแรงกายแรงใจในการคิดค้นวงจรประสิทธิภาพสูงต่างๆ ภายใต้ข้อจำกัดมากมาย ซึ่งขณะนี้กำลังเป็นปัญหาสำคัญเนื่องจากปัจจุบันประเทศไทยยังขาดอุตสาหกรรมการผลิตวงจรรวม ทำให้ขาดแรงจูงใจที่จะดึงบุคลากรให้หันเหเข้าสู่สาขาวิชานี้ ทำให้มีการเรียนการสอนและการพัฒนาวิจัย จำกัดตัวอยู่ในวงแคบเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### วัตถุประสงค์ของโครงการ

1. พัฒนาองค์ความรู้ และติดตามเทคโนโลยีสมัยใหม่ ทางด้านการออกแบบวงจรรวมสำหรับระบบประมวลผลสัญญาณ คิดค้นวงจรพื้นฐานหลัก ให้เหมาะสมกับเทคโนโลยีวงจรรวมที่มีอยู่ มุ่งวิจัย และพัฒนาการศึกษา ค้นคว้า และออกแบบ โครงสร้างวงจรมัลติพลาซมิกซ์ เพื่อการประมวลผลสัญญาณทั้งที่อยู่ในรูปสัญญาณเชิงอนาล็อก (Analog signal) และสัญญาณเชิงดิจิทัล (Digital signal)

2. มุ่งสร้างบุคลากรที่มีคุณภาพ และเชี่ยวชาญทางด้านการออกแบบวงจรรวมเพื่อเป็นกำลังสำคัญในการพัฒนาประเทศไทยทางด้านอุตสาหกรรมอิเล็กทรอนิกส์

3. สร้างเครือข่ายนักวิจัย เพื่อรองรับการขยายตัวของอุตสาหกรรมอิเล็กทรอนิกส์ภายในประเทศไทย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3

#### ระเบียบวิธีวิจัย

##### วิธีการออกแบบวงจรถอนาล็อก

1. กำหนดคุณสมบัติของวงจรที่ต้องการออกแบบ
2. ศึกษาถึงหลักการพื้นฐานเพื่อพัฒนางจรเฉพาะแบบใหม่ที่เหมาะสมกับความต้องการ
3. การจำลองการทำงานของวงจรที่ได้ออกแบบขึ้นด้วย โปรแกรมคอมพิวเตอร์
4. ทำการปรับแต่งให้วงจรมีความถูกต้องเที่ยงตรงยิ่งขึ้น
5. เขียนแผนภาพวงจร (layout)
6. จำลองการทำงานของวงจรอีกครั้งหนึ่ง เพื่อตรวจสอบตัวแปรทางกายภาพที่เกิดขึ้นมาจากวงจรที่ได้ออกแบบไว้ในตอนแรก
7. เข้าสู่กระบวนการผลิตวงจรรวมในโรงงานต่อไป
8. ทดสอบประสิทธิภาพด้วยชุดเครื่องมือวัดที่ได้มาตรฐาน เพื่อระบุคุณสมบัติและข้อจำกัดที่แท้จริงของวงจรรวม รวมทั้งศึกษาความแตกต่างระหว่างวงจรที่ออกแบบไว้ในขั้นแรกกับวงจรรวมที่ผลิตแล้ว เพื่อใช้เป็นข้อมูลสำหรับปรับปรุงเทคนิคการออกแบบวงจรรวมในครั้งต่อไป

## บทที่ 4

### การสังเคราะห์และออกแบบวงจร CDTA

#### โดยใช้ทรานซิสเตอร์แบบไบโพลาร์

##### 4.1 กล่าวนำ

ในปัจจุบันการออกแบบวงจรประมวลผลสัญญาณอนาล็อกโดยใช้อุปกรณ์แอคทีฟ (active device) ได้มีผู้ให้ความสนใจกันอย่างแพร่หลายและคิดค้นพัฒนาอย่างต่อเนื่อง อาทิเช่น วงจรสายพานกระแส (current conveyor, CC) วงจรตามกระแส (current follower, CF) โดยมีการออกแบบพัฒนาและทดลองจนการนำไปประยุกต์ใช้งานกันอย่างแพร่หลาย เช่น วงจรออสซิลเลเตอร์ (oscillator) วงจรกรองสัญญาณ (filter) และ วงจรขยายสัญญาณ (amplifier) เป็นต้น โดยแต่ละวงจรต่างก็มีข้อดีข้อด้อยที่ต่างกัน ด้วยเหตุนี้จึงได้มีการพัฒนาออกแบบอุปกรณ์แอคทีฟขึ้นมาใหม่ ทั้งนี้เพื่อให้วงจรมีข้อด้อยให้น้อยที่สุด โดยทั่วไปมักออกแบบวงจรให้กินกำลังไฟฟ้าน้อยลง สามารถทำงานได้ที่ความถี่ปฏิบัติงานสูง ลดจำนวนอุปกรณ์ ซึ่งเป็นแนวทางวิจัยที่มีความสำคัญและน่าสนใจเป็นอย่างมากสำหรับการพัฒนาออกแบบวงจรรวม และเมื่อไม่นานมานี้ได้มีการนำเสนออุปกรณ์แอคทีฟแนวใหม่ชื่อว่าวงจร “current differencing buffered amplifier” หรือวงจร CDDBA ขึ้นเป็นครั้งแรก ซึ่งได้รับความสนใจและมีการนำไปสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อก แต่เนื่องจากวงจร CDDBA นั้นประกอบด้วยวงจรผลต่างกระแส (current differencing circuit) และ วงจรตามแรงดัน (voltage follower) ซึ่งมีอัตราขยายสัญญาณคงที่เท่ากับหนึ่ง จึงไม่สามารถแปรค่าการส่งผ่านกระแสและแรงดันได้และยังคงประกอบด้วยวงจรทำงานในโหมดแรงดัน ดังนั้นจึงได้มีการนำเสนอวงจร CDTA (current differencing transconductance amplifier) ซึ่งเป็นอุปกรณ์แอคทีฟทำงานในโหมดกระแส มีคุณสมบัติเด่นคือ สามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการแปรค่ากระแสไบอัสจากภายนอก

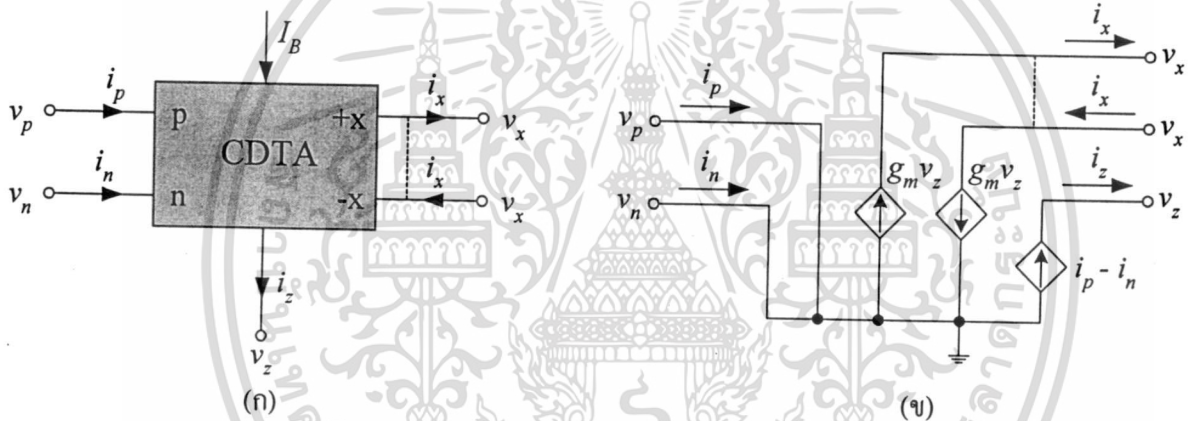
ในบทนี้จึงได้นำเสนอแนวทางการออกแบบและสังเคราะห์วงจร CDTA ภายใต้อุปกรณ์วงจรรวม โดยวงจร CDTA ที่นำเสนอประกอบด้วยวงจรสำคัญสองส่วน คือ วงจรผลต่างกระแส และวงจรขยายค่าความนำ (transconductance amplifier) สำหรับคุณสมบัติในการทำงานของวงจรที่นำเสนอได้ถูกตรวจสอบความถูกต้องด้วยผลการเลียนแบบการทำงานของวงจร โดยใช้โปรแกรม PSPICE

## 4.2 คุณสมบัติพื้นฐานของวงจร CDTA

วงจร CDTA เป็นบล็อกวงจรแอกทีฟ ซึ่งมีสัญลักษณ์แสดงได้ดังรูปที่ 4.1(ก) โดยความสัมพันธ์ระหว่างกระแสกับแรงดันของวงจร สามารถเขียนอธิบายได้ดังนี้

$$v_p = v_n = 0, \quad i_z = i_p - i_n \quad \text{และ} \quad i_x = g_m v_z \quad (4.1)$$

จากสมการ (4.1) แสดงให้เห็นว่าผลต่างกระแสอินพุต ( $i_p - i_n$ ) จะถูกส่งผ่านไปเป็นกระแสเอาต์พุตที่ขั้ว z ( $i_z$ ) และแรงดันที่ขั้ว z ( $v_z$ ) จะถูกเปลี่ยนไปเป็นกระแสเอาต์พุตที่ขั้ว x ( $i_x$ ) ด้วยอัตราขยายค่าความนำ (transconductance gain,  $g_m$ ) โดยความสัมพันธ์ดังกล่าวสามารถเขียนแสดงได้ด้วยวงจรสมมูลทางไฟฟ้าดังรูปที่ 4.1(ข)



รูปที่ 4.1 วงจร CDTA

(ก) สัญลักษณ์

(ข) วงจรสมมูลทางไฟฟ้า

## 4.3 กลุ่มวงจรย่อย

วงจร CDTA ที่นำเสนอประกอบด้วยวงจรย่อยที่สำคัญสองส่วน คือ วงจรผลต่างกระแส (current differencing circuit) และวงจรขยายค่าความนำ (transconductance amplifier) ซึ่งมีรายละเอียดของกลุ่มวงจรย่อยทั้งสองดังนี้

### 4.3.1 วงจรผลต่างกระแส

วงจรภาคอินพุตของวงจรผลต่างกระแสแสดงดังรูปที่ 4.2 ซึ่งมีค่าความต้านทานอินพุตต่ำมาก โดยมี  $I_A$  เป็นกระแสไบอัสของวงจร และหากประมาณว่าทรานซิสเตอร์ทุกตัวมีความสมพียงกันทุกประการ จะได้ความสัมพันธ์ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน  $v_{in} = r_{e1} i_{in} + r_{e4} i_{e4}$  นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ (4.2) การค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

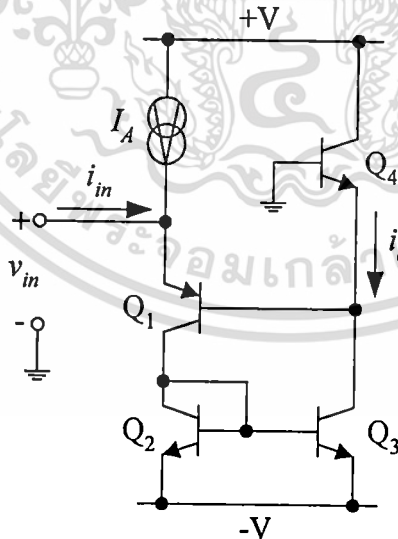
และ

$$i_{e4} = \frac{\alpha i_{in}}{\beta_1} - \alpha i_{in} \quad (4.3)$$

เมื่อ  $r_{e4}$  คือ ค่าความต้านทานอิมิตเตอร์กรณีสัญญาณขนาดเล็กน้อยของทรานซิสเตอร์  $Q_4$  ซึ่งมีค่าเท่ากับ  $V_T/I_A$  เมื่อ  $V_T$  คือ แรงดันความร้อน (thermal voltage) มีค่าประมาณ 26 mV ที่อุณหภูมิห้อง และ  $\alpha$  คือ ค่าอัตราขยายกระแสแบบเบสร่วม และ  $\beta_1$  คือ ค่าอัตราขยายกระแสแบบอิมิตเตอร์ร่วมของทรานซิสเตอร์  $Q_1$  จากความสัมพันธ์ในสมการที่ (4.2) และสมการที่ (4.3) ทำให้ได้ค่าความต้านทานอินพุทของวงจร  $r_{in}$  มีค่าเท่ากับ

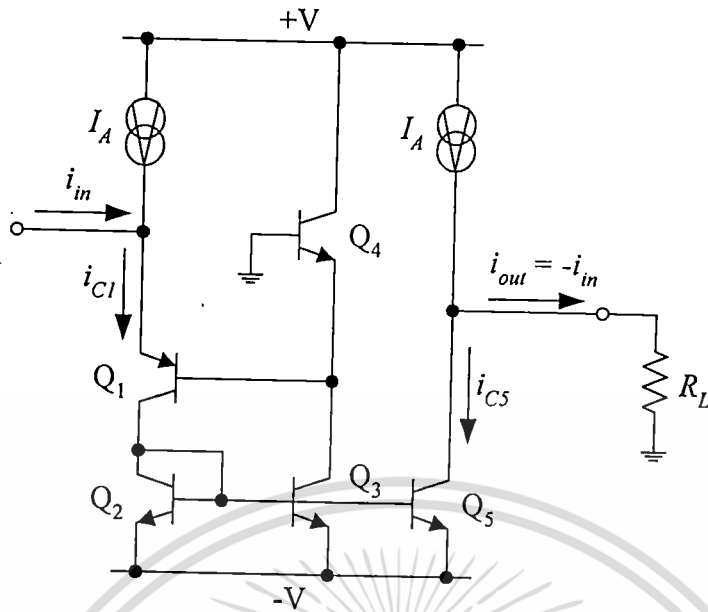
$$r_{in} = \frac{v_{in}}{i_{in}} \approx \frac{r_{e4}}{\beta_1} \quad (4.4)$$

จากสมการที่ (4.4) แสดงให้เห็นว่าด้วยคุณสมบัติของการป้อนกลับแบบลบที่มีเฟลคเตอร์ป้อนกลับเท่ากับ  $\beta_1$  เป็นผลให้ค่าความต้านทานอินพุทของวงจรมีค่าต่ำมาก ตัวอย่างเช่น ถ้า  $\beta_1 = 50$  และ  $I_A = 100 \mu A$  จะได้  $r_{in} = 5 \Omega$  ดังนั้นในการออกแบบวงจรผลต่างกระแสซึ่งต้องมีค่าความต้านทานอินพุทต่ำมาก จึงได้นำเอาวงจรในรูปที่ 4.2 ไปทำหน้าที่เป็นวงจรภาคอินพุทเพื่อรับสัญญาณกระแสต่อไป



รูปที่ 4.2 วงจรภาคอินพุทของวงจรผลต่างกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 วงจรตามกระแส

รูปที่ 4.3 แสดงวงจรตามกระแส (current follower) ซึ่งพัฒนามาจากวงจรภาคอินพุทในรูปที่ 4.2 โดยเพิ่มทรานซิสเตอร์  $Q_5$  เพื่อทำหน้าที่ส่งผ่านกระแสเอาต์พุต  $i_{out}$  ของวงจร ดังนั้นเมื่อกำหนดให้  $\beta \gg 1$  แล้วจะได้กระแสคอลเลกเตอร์ของ  $Q_5$  มีค่าเท่ากับ

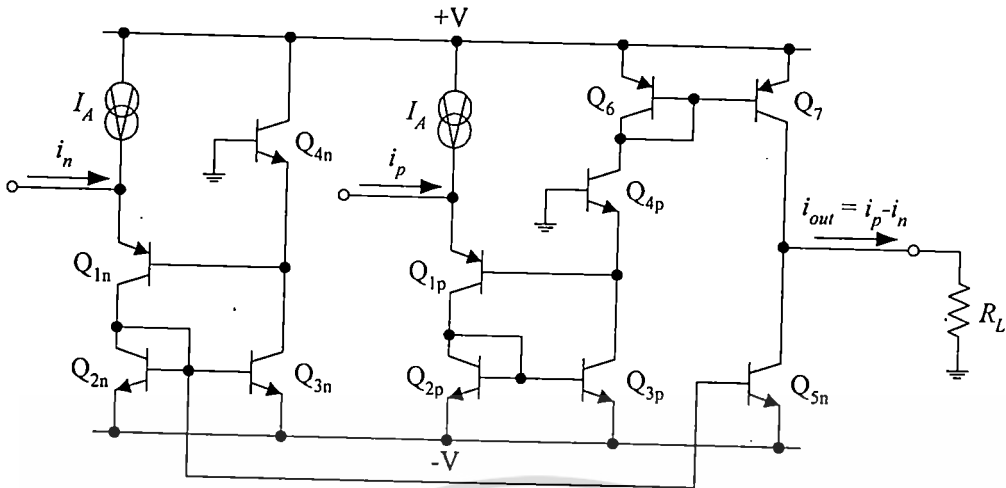
$$i_{C5} = i_{C1} = I_A + i_n \quad (4.5)$$

หรือ

$$i_{out} = -i_n \quad (4.6)$$

รูปที่ 4.4 แสดงวงจรผลต่างกระแสซึ่งประกอบด้วยวงจรตามกระแสในรูปที่ 4.2 จำนวนสองวงจรคือ  $Q_1-Q_{5n}$  และ  $Q_1-Q_{4p}$  ทำหน้าที่รับสัญญาณกระแสอินพุท  $i_n$  และ  $i_p$  ของวงจร และจากการทำงานของวงจรสะท้อนกระแส  $Q_6-Q_7$  จะได้กระแสเอาต์พุตของวงจรในกรณีนี้มีค่าเท่ากับ

$$i_{out} = i_p - i_n \quad (4.7)$$



รูปที่ 4.4 วงจรผลต่างกระแส

### 4.3.2 วงจรขยายค่าความนำ

วงจรขยายสัญญาณผลต่าง (differential amplifier) แสดงดังรูปที่ 4.5 เป็นวงจรภาคอินพุทของวงจรขยายค่าความนำ มีวงจรขยายสัญญาณแบบตามอิมิตเตอร์ (emitter follower)  $Q_8$  และ  $Q_{11}$  ต่อкасцепเพื่อเพิ่มค่าอิมพีแดนซ์อินพุทของวงจรให้มีค่าสูงมากขึ้น ดังนั้นจากลำดับชั้นการวิเคราะห์ห้วงจรหาค่าความต้านทานอินพุทของวงจร ( $r_z$ ) เมื่อกำหนดให้  $\beta = \beta_8 = \beta_{11} \gg 1$  พบว่ามีค่าเท่ากับ

$$r_z \cong 2\beta r_\pi \quad (4.8)$$

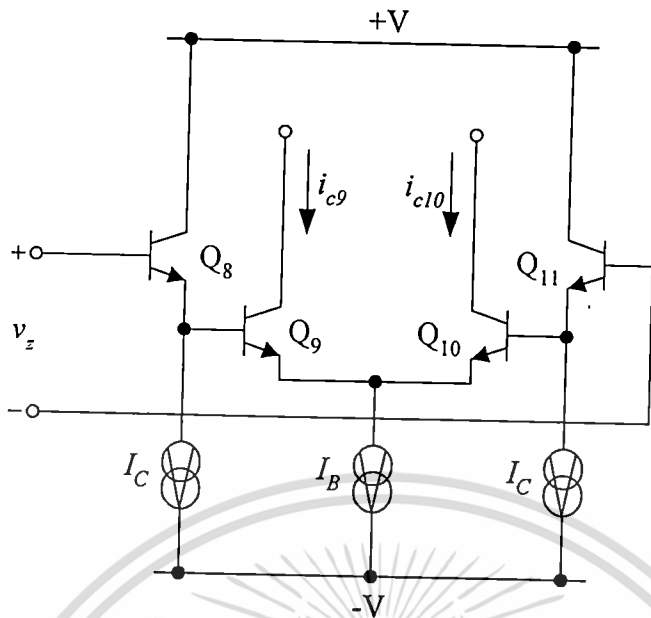
เมื่อ  $r_\pi = r_{\pi 8} = r_{\pi 9} = r_{\pi 10} = r_{\pi 11}$  และ  $r_\pi$  คือ ค่าความต้านทานระหว่างขาเบสกับขาอิมิตเตอร์ของทรานซิสเตอร์ และในกรณีนี้จะได้กระแสคอลเลกเตอร์ของทรานซิสเตอร์  $Q_9$  และ  $Q_{10}$  มีค่าเท่ากับ

$$i_{C9} = -i_{C10} = g_{m9} \left( \frac{v_z}{4} \right) = -g_{m10} \left( \frac{v_z}{4} \right) \quad (4.9)$$

เมื่อ

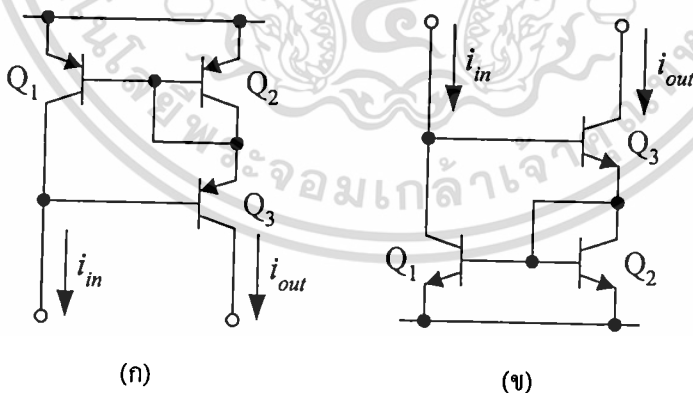
$$g_{m9} = g_{m10} = \frac{I_B}{2V_T} \quad (4.10)$$

โดยที่  $g_{m9}$  และ  $g_{m10}$  คืออัตราขยายค่าความนำของทรานซิสเตอร์  $Q_9$  และ  $Q_{10}$  ตามลำดับ ซึ่งถูกควบคุมโดยกระแสไบอัสจากภายนอก  $I_B$



รูปที่ 4.5 วงจรขยายสัญญาณผลต่าง

รูปที่ 4.6 แสดงวงจรสะท้อนกระแสแบบวิลสัน (wilson current mirror) ซึ่งเป็นกลุ่มวงจรย่อยที่สำคัญอีกวงจรหนึ่งในวงจรขยายค่าความนำ โดยทำหน้าที่ส่งผ่านกระแสไปยังจุดอื่นๆของวงจร โดยในรูปที่ 4.6(ก) แสดงวงจรสะท้อนกระแสแบบบวกทำหน้าที่ในการจ่ายกระแส (source current) ส่วนรูปที่ 4.6(ข) แสดงวงจรสะท้อนกระแสแบบลบทำหน้าที่ในการดึงกระแส (sink current)



รูปที่ 4.6 วงจรสะท้อนกระแสแบบวิลสัน

(ก) แบบบวก (ข) แบบลบ

สำหรับคุณสมบัติของวงจรสะท้อนกระแสแบบวิลสันมีความต้านทานเอาต์พุตของวงจรมีค่าเท่ากับ  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_o = \frac{\beta r_{ce}}{2} \quad (4.11)$$

โดยที่  $r_{ce}$  คือ ค่าความต้านทานระหว่างขาคอลเลคเตอร์กับขาอีมิเตอร์ของทรานซิสเตอร์ ซึ่งมีค่าเท่ากับ  $V_A/I_{out}$  และ  $V_A$  คือค่าแรงดันจุดเริ่ม (early voltage) ส่วนค่าความต้านทานอินพุทของวงจรมีค่าเท่ากับ

$$r_{in} = \frac{2V_T}{I_{in}} \quad (4.12)$$

ค่าความคลาดเคลื่อนในการส่งผ่านกระแส (error) มีค่าเท่ากับ

$$error = \frac{2}{\beta^2 + 2\beta + 2} \quad (4.13)$$

ตัวอย่างเช่น เมื่อกำหนดให้  $\beta = 100$  ดังนั้นเปอร์เซ็นต์ของค่าความคลาดเคลื่อนในการส่งผ่านกระแสของวงจรมีค่าเท่ากับ 0.0196 % จะเห็นได้ว่าหาก  $\beta \gg 1$  แล้ว กระแสเอาต์พุทของวงจรมีค่าประมาณได้เป็น

$$I_{out} \cong I_{in} \quad (4.14)$$

รูปที่ 4.7 แสดงวงจรมีค่าความนำซึ่งประกอบด้วยวงจรมีค่าความนำผลต่างดังรูปที่ 4.5 และวงจรมีค่าความนำแบบวีลตันดังรูปที่ 4.6 ดังนั้นจากลำดับชั้นการวิเคราะห์หาค่าความต้านทานเอาต์พุทของวงจรมองเข้าไปที่ขั้ว  $x$  ( $r_x$ ) โดยประมาณว่าทรานซิสเตอร์ทุกตัวมีความสมพจน์กันทุกประการ เมื่อ  $\beta = \beta_{15} = \beta_{16} = \beta_{17} = \beta_{18} = \beta_{19} = \beta_{20} \gg 1$  และ  $r_{ce} = r_{ce15} = r_{ce16} = r_{ce18} = r_{ce19} = r_{ce20}$  พบว่ามีค่าเท่ากับ

$$r_x \cong \frac{\beta r_{ce}}{4} \quad (4.15)$$

จากสมการที่ (4.9) และ สมการที่ (4.10) ถ้ากำหนดให้  $g_m = (g_{m9}/2) = (g_{m10}/2)$  และจากผลของการส่งผ่านกระแสด้วยวงจรมีค่าความนำ  $Q_{12}-Q_{14}$ ,  $Q_{15}-Q_{17}$  และ  $Q_{18}-Q_{20}$  มีค่าเท่ากับ

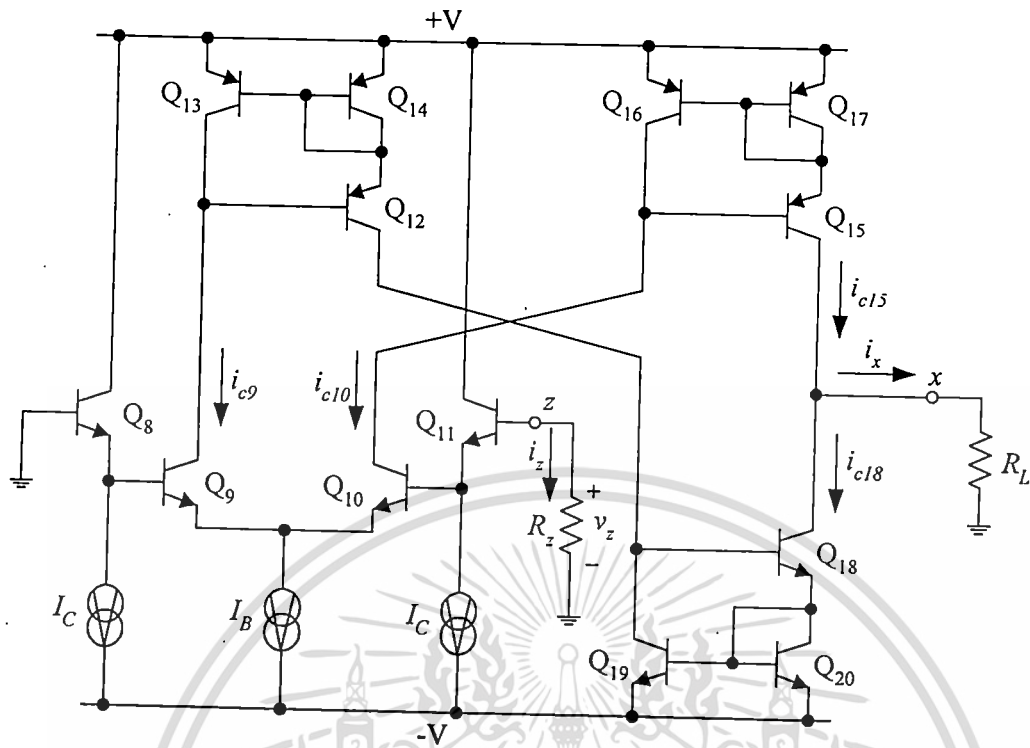
$$i_x = i_{C15} - i_{C18} = i_{C10} - i_{C9} = g_m v_z \quad (4.16)$$

หรือ

$$i_x = g_m R_z i_z \quad (4.17)$$

โดยที่  $R_z$  คือ ตัวต้านทานที่ต่อระหว่างขั้ว  $z$  กับกราวด์

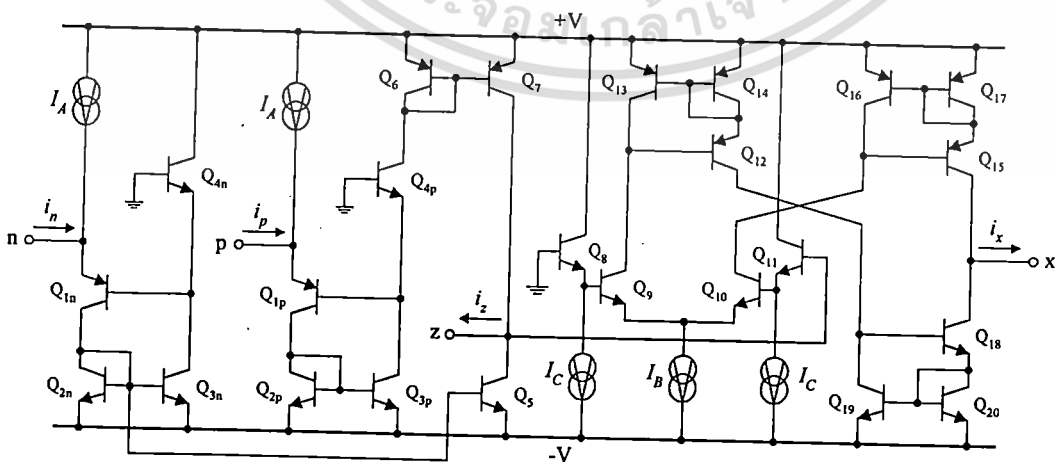
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 วงจรขยายค่าความนำ

#### 4.4 วงจร CDTA ที่นำเสนอ

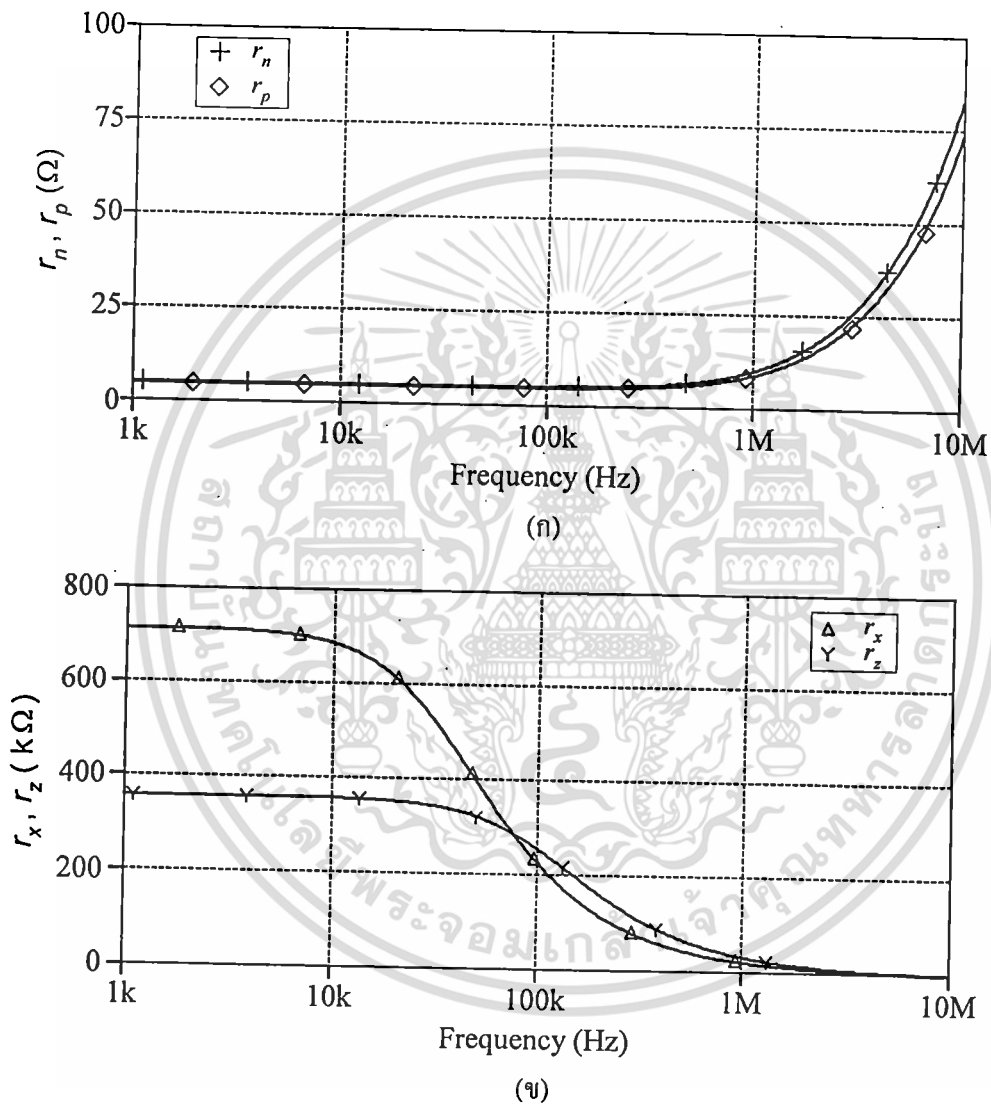
วงจร CDTA ที่นำเสนอแสดงดังรูปที่ 4.8 ประกอบด้วยวงจรผลต่างกระแสแสดงดังรูปที่ 3.4 และวงจรขยายค่าความนำแสดงดังรูปที่ 4.7 ดังนั้นเห็นได้ว่าคุณสมบัติพื้นฐานของวงจรที่นำเสนอสอดคล้องกับสมการที่ (4.1) และสามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้โดยการแปรค่ากระแสไบอัสจากภายนอก ( $I_B$ )



รูปที่ 4.8 วงจร CDTA ที่นำเสนอ

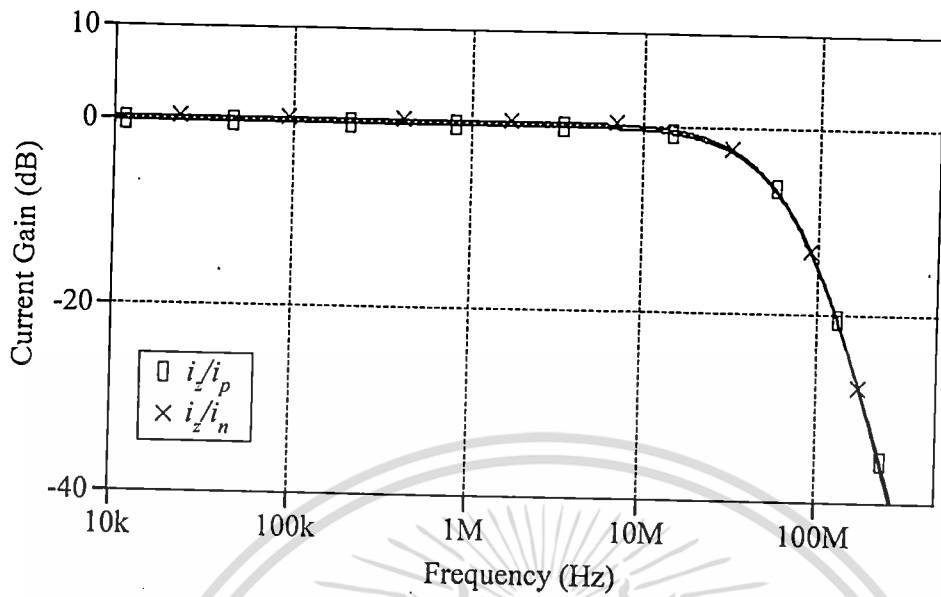
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในที่นี้ได้ตรวจสอบคุณสมบัติของวงจร CDTA ที่นำเสนอในรูปแบบที่ 4.8 ด้วยโปรแกรม PSPICE โดยใช้เทคโนโลยีทรานซิสเตอร์แบบ AT&T ALA400-CBIC-R [24] เมื่อเลือกใช้  $\pm V = \pm 5V$ ,  $I_A = 100 \mu A$ ,  $I_C = 50 \mu A$  และ  $R_z = R_x = 1 k\Omega$  จากผลการจำลองผลตอบสนองต่อสัญญาณไฟตรงพบว่าวงจร CDTA ที่นำเสนอมีค่ากระแสแอสออฟเฟตสูงสุดเท่ากับ  $8 \mu A$  และสิ้นเปลืองกำลังงานไฟฟ้าเท่ากับ  $9.93 mW$

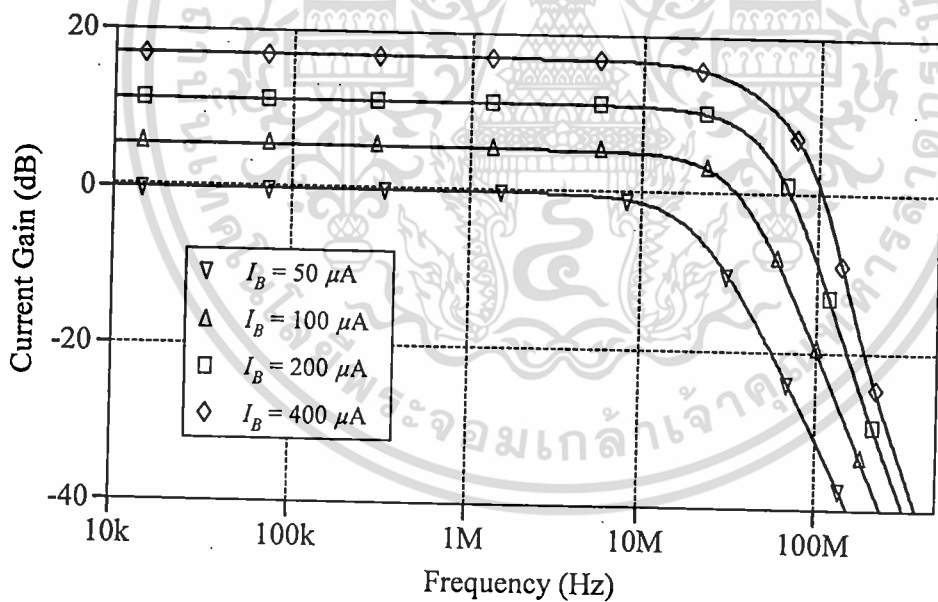


รูปที่ 4.9 ผลตอบสนองทางความถี่ของค่าความต้านทานอินพุทที่ขั้ว p, n, z และ x  
 (ก) ขั้ว p ( $r_p$ ) และ n ( $r_n$ )      (ข) ขั้ว z ( $r_z$ ) และ x ( $r_x$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 ผลตอบสนองทางความถี่ของ  $i_z/i_p$  และ  $i_z/i_n$



รูปที่ 4.11 ผลตอบสนองทางความถี่ของ  $i_x/i_z$  เมื่อทำการแปรค่ากระแสไบอัส  $I_B$

รูปที่ 4.9(ก) แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว p และ n ซึ่งพบว่ามีค่าประมาณ  $r_p \cong r_n = 4.5 \Omega$  และรูปที่ 4.9(ข) แสดงผลการจำลองผลตอบสนองทางความถี่ของค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว z และ x ซึ่งพบว่า  $r_z \cong 360 \text{ k}\Omega$  และ  $r_x \cong 713 \text{ k}\Omega$  ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.10 แสดงผลตอบสนองทางความถี่ของ  $i_p/i_s$  และ  $i_c/i_s$  ซึ่งพบว่าความถี่คัทออฟ มีค่าประมาณ  $f_c \cong 32$  MHz ส่วนรูปที่ 4.11 นั้นแสดงผลตอบสนองทางความถี่ของ  $i_c/i_s$  เมื่อทำการแปรค่ากระแสไบอัส  $I_B$  เป็น  $50 \mu A$ ,  $100 \mu A$ ,  $200 \mu A$  และ  $400 \mu A$  ตามลำดับ ในกรณีนี้พบว่าอัตราการส่งผ่านกระแส  $i_c/i_s$  เพิ่มขึ้นตามการแปรค่าของกระแสไบอัส  $I_B$  โดยมีค่า  $f_c$  ประมาณ 17 MHz, 28 MHz, 37 MHz และ 39 MHz ตามลำดับ ซึ่งแสดงให้เห็นว่าวงจรที่นำเสนอสามารถปรับค่ากระแสเอาต์พุต  $i_c$  ได้ โดยการแปรค่ากระแสไบอัส  $I_B$

#### 4.5 สรุป

ในบทนี้ได้นำเสนอการสังเคราะห์และออกแบบวงจร CDTA ในรูปวงจรรวมโดยใช้ทรานซิสเตอร์แบบไบโพลาร์ ซึ่งประกอบด้วยวงจรผลต่างกระแส และวงจรขยายค่าความนำ โดยสามารถแปรค่าอัตราส่งผ่านกระแสของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ด้วยการแปรค่ากระแสไบอัสจากภายนอก และจากผลการจำลองการทำงานของวงจรแสดงให้เห็นว่าคุณสมบัติของวงจรที่นำเสนอที่สอดคล้องเป็นไปตามหลักการทฤษฎีที่ได้นำเสนอ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### วงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA

#### 5.1 กล่าวนำ

วงจรออสซิลเลเตอร์แบบหลายเฟส (multiphase sinusoidal oscillator, MSO) จัดได้ว่าเป็นวงจรที่เป็นองค์ประกอบสำคัญวงจรหนึ่งในการประมวลผลสัญญาณทางอนาลอกมีการประยุกต์ใช้อย่างกว้างขวางทางด้านระบบสื่อสาร และระบบควบคุมระบบจ่ายกำลังไฟฟ้า จึงทำให้มีนักวิจัยให้ความสนใจออกแบบและสังเคราะห์วงออสซิลเลเตอร์แบบหลายเฟสโดยใช้อุปกรณ์แอคทีฟที่มีคุณภาพสูง เช่น ออปแอมป์ (operational amplifier) วงจร CDBA (current differencing buffered amplifier) วงจรสายพานกระแส (current conveyor, CC) และวงจร OTA (operational transconductance amplifier) แต่อย่างไรก็ตามการนำเสนอวงจรดังกล่าวนี้ได้นำเสนอวงจรออสซิลเลเตอร์แบบหลายเฟสที่ทำงานในโหมดแรงดันแทบทั้งสิ้น ทั้งยังมีโครงสร้างวงจรที่ยุ่ยากซับซ้อน ต่อมาในราวปี ค.ศ. 2003 ได้นำเสนอวงจร CDTA (current differencing transconductance amplifier) ขึ้นเป็นครั้งแรก [6] เพื่อให้เกิดความยืดหยุ่นและคล่องตัวในการประยุกต์ใช้งานมากยิ่งขึ้น ทำให้ในปัจจุบันจึงนิยมนำวงจร CDTA ไปประยุกต์ใช้งานกันอย่างแพร่หลาย เช่น วงจรออสซิลเลเตอร์ (oscillator) [7] และวงจรกรองสัญญาณ (filter) [8]-[10] เป็นต้น ทั้งนี้งานวิจัยแต่ละเรื่องที่ได้มีการนำเสนอ นั้น ต่างก็มีวัตถุประสงค์หลักเช่นเดียวกันคือ พัฒนาและออกแบบวงจรให้มีข้อด้อยให้น้อยที่สุด เพื่อจะนำไปใช้ในงานอย่างมีประสิทธิภาพและยังประหยัดต้นทุนในการผลิตอีกด้วย

ดังนั้นในบทนี้จึงมุ่งเน้นที่จะนำเสนอการออกแบบวงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA วงจรที่นำเสนอสามารถสร้างสัญญาณเอาต์พุตให้มีมุมเฟสต่างกัน  $n$  เฟส รวมทั้งมีค่าอินพุทอิมพีแดนซ์ที่ต่ำ และ เอาต์พุทอิมพีแดนซ์ที่สูง ทำให้เหมาะสมกับการทำงานในโหมดกระแส นอกจากนี้ค่าเงื่อนไขในการเกิดออสซิลเลตและค่าความถี่ในการออสซิลเลตของวงจรสามารถปรับค่าได้อย่างอิสระโดยการปรับกระแสไบอัสของวงจร CDTA โดยไม่มีผลกระทบต่อกัน การวิเคราะห์ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติของวงจร CDTA และผลการจำลองการทำงานของวงจร โดยใช้โปรแกรม PSPICE

#### 5.2 วงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA ที่นำเสนอ

จากหลักการดำเนินงานพื้นฐานของวงจร CDTA ดังสมการ (4.1) เมื่อนำมาสังเคราะห์และออกแบบวงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแส จะประกอบด้วยกลุ่มวงจรย่อยที่สำคัญดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.2.1 วงจรอินทิเกรเตอร์แบบมีการสูญเสีย

วงจรอินทิเกรเตอร์แบบมีการสูญเสีย (lossy integrator) แสดงดังรูปที่ 5.1 โดยใช้วงจร CDTA และตัวเก็บประจุเทียบกราวด์ ซึ่งสามารถหาความสัมพันธ์ในกรณีนี้ได้

$$\frac{i_o}{i_{in}} = \frac{1}{1 + s\left(\frac{C}{g_m}\right)} \quad (5.1)$$

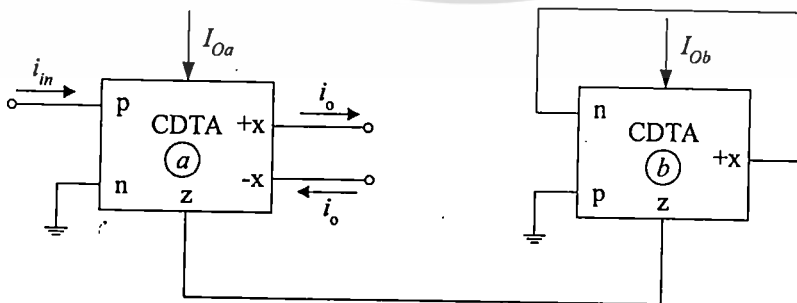
โดยที่  $g_m$  คือ อัตราขยายค่าความนำของวงจร CDTA ดังนั้นจากสมการที่ (5.1) จะได้ฟังก์ชันของวงจรอินทิเกรเตอร์แบบมีการสูญเสีย



รูปที่ 5.1 วงจรอินทิเกรเตอร์แบบมีการสูญเสียโดยใช้วงจร CDTA

### 5.2.2 วงจรขยายกระแส

วงจรขยายกระแส แสดงดังรูปที่ 5.2 โดยใช้วงจร CDTA จำนวนสองตัว โดยที่วงจร CDTA(a) ทำหน้าที่เป็นวงจรขยายกระแส และวงจร CDTA(b) ทำหน้าที่เป็นวงจรเลียนแบบค่าความต้านทานแบบเทียบกราวด์



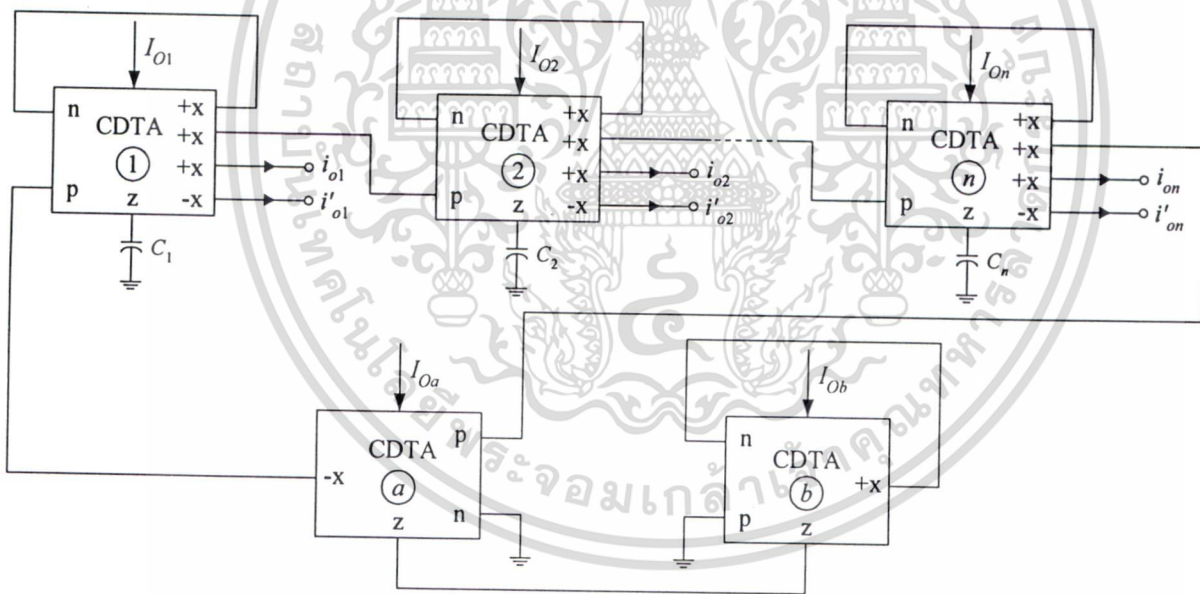
รูปที่ 5.2 วงจรขยายกระแส

จากรูปที่ 5.2 สามารถหาความสัมพันธ์ของวงจรขยายกระแส ได้ดังนี้ อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

$$\frac{i_o}{i_{in}} = K = \frac{g_{ma}}{g_{mb}} \quad (5.2)$$

เมื่อ  $g_{ma}$  และ  $g_{mb}$  คือ อัตราขยายค่าความนำของวงจร CDTA ชุด  $a$  และ  $b$  ตามลำดับ ดังนั้นนำกลุ่มวงจรสองส่วนดังกล่าวทำการสังเคราะห์เป็นวงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA ที่นำเสนอแสดงดังรูปที่ 5.3 ประกอบด้วยวงจรอินทิเกรเตอร์แบบมีการสูญเสีย ดังรูปที่ 5.1 ต่อкасцепกันจำนวน  $n$  ชุด โดยมีวงจรขยายกระแสดังรูปที่ 5.2 ทำหน้าที่ป้อนกลับสัญญาณเอาต์พุต ( $i_{on}$ ) ให้กับอินพุตของวงจรอินทิเกรเตอร์ชุดที่หนึ่ง โดยออกแบบให้อัตราขยายในการป้อนกลับเป็นลบ ( $-K$ ) และจากโครงสร้างของวงจรที่นำเสนอจะเห็นได้ว่าได้ใช้วงจร CDTAs ต่อร่วมกับตัวเก็บประจุเทียบกราวด์ ดังนั้นจึงเป็นแนวทางที่เหมาะสมกับการนำไปออกแบบสร้างเป็นวงจรรวม [19] และกำหนดให้ค่า  $g_{m1} = g_{m2} = \dots = g_{mn} = g_m$  และ  $C_1 = C_2 = \dots = C_n = C$  จากการวิเคราะห์ห้วงจรสามารถแสดงฟังก์ชันถ่ายโอนรูปเปิด ( $L(s)$ ) ของวงจรที่นำเสนอ ดังรูปที่ 5.3 ได้ดังนี้



รูปที่ 5.3 วงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA ที่นำเสนอ

$$L(s) = -K \left[ \frac{1}{1 + s \left( \frac{C}{g_m} \right)} \right]^n = - \left( \frac{g_{ma}}{g_{mb}} \right) \left[ \frac{1}{1 + s \left( \frac{C}{g_m} \right)} \right]^n \quad (5.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ณ ค่าความถี่ออสซิลเลเตอร์  $\omega_o = 2\pi f_o$  เมื่ออาศัยความสัมพันธ์จากเงื่อนไขของบาร์เฮาเซน ทำให้สมการ (5.3) เขียนใหม่ได้เป็น

$$L(j\omega_o) = -\frac{\left(\frac{g_{ma}}{g_{mb}}\right)}{\left[1 + s\left(\frac{C}{g_m}\right)\right]^n} = 1 \quad (5.4)$$

และ

$$\phi = \frac{\pi}{n} = \tan^{-1}\left(\frac{\omega_o C}{g_m}\right) \quad (5.5)$$

เมื่อ  $\phi$  คือ มุมเฟสต่างเฟสของกระแสเอาต์พุตของวงจรรินทิกเรเตอร์ และจากสมการ (5.4) และ (5.5) จัดรูปสมการได้ใหม่เป็น

$$\frac{g_{ma}}{g_{mb}} = \left[1 + \left(\frac{\omega_o C}{g_m}\right)^2\right]^{\frac{n}{2}} \quad (5.6)$$

และ

$$\omega_o = \left(\frac{g_m}{C}\right) \tan\left(\frac{\pi}{n}\right) \quad (5.7)$$

นำสมการ (5.7) แทนค่าลงในสมการ (5.6) จะได้เงื่อนไขในการออสซิลเลตดังนี้

$$\frac{I_{Oa}}{I_{Ob}} = \left[1 + \tan^2\left(\frac{\pi}{n}\right)\right]^{\frac{n}{2}} \quad (5.8)$$

เมื่อ  $I_{Oa}$  และ  $I_{Ob}$  คือ กระแสไบอัสของวงจรร CDTA<sub>a</sub> และ CDTA<sub>b</sub> ตามลำดับ นอกจากนี้ยังพบว่าเงื่อนไขในการออสซิลเลตจะต้องมีค่า  $n \geq 3$

จากสมการ (5.7) จะได้ค่าความถี่ในการออสซิลเลตในกรณีนี้เท่ากับ

$$\omega_o = \left(\frac{I_O}{2V_T C}\right) \tan\left(\frac{\pi}{n}\right) \quad (5.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นหากพิจารณาสมการ (5.8) และ (5.9) พบว่าสามารถปรับค่าความถี่ในการออสซิลเลตได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัส  $I_o$  โดยปราศจากผลกระทบต่อเงื่อนไขในการออสซิลเลตซึ่งค่าเงื่อนไขสามารถปรับได้จากอัตรากระแส  $I_{Oa}/I_{Ob}$  และไม่มีผลกระทบต่อค่าความถี่ในการออสซิลเลต ( $\omega_o$ ) จะเห็นได้ว่าข้อดีของวงจรที่นำเสนอสามารถปรับค่าเงื่อนไขในการออสซิลเลต และค่าความถี่ในการออสซิลเลตจะไม่มีผลกระทบต่อกัน นอกจากนี้ยังพบว่าเอาท์พุทของวงจรอินทิเกรเตอร์ในแต่ละส่วนสามารถออกแบบให้มีค่ากลับเฟสได้  $180^\circ$  ( $i'_{o1}, i'_{o2}, \dots, i'_{on}$ ) โดยอาศัยคุณสมบัติของวงจร CDTA และได้แสดงการสังเคราะห์เงื่อนไขการออสซิลเลต และความถี่ในการออสซิลเลตของวงจรดังตารางที่ 5.1 สำหรับการวิเคราะห์หาค่าความไวจากสมการ (5.8) และ (5.9) ของวงจรที่นำเสนอต่อการเปลี่ยนแปลงค่าอุปกรณ์พาสซีฟได้ดังนี้

$$S_{I_o}^{\omega_o} = -S_C^{\omega_o} = 1 \quad (5.10)$$

ซึ่งจะเห็นว่าวงจรที่นำเสนอมีความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์พาสซีฟที่ต่ำ

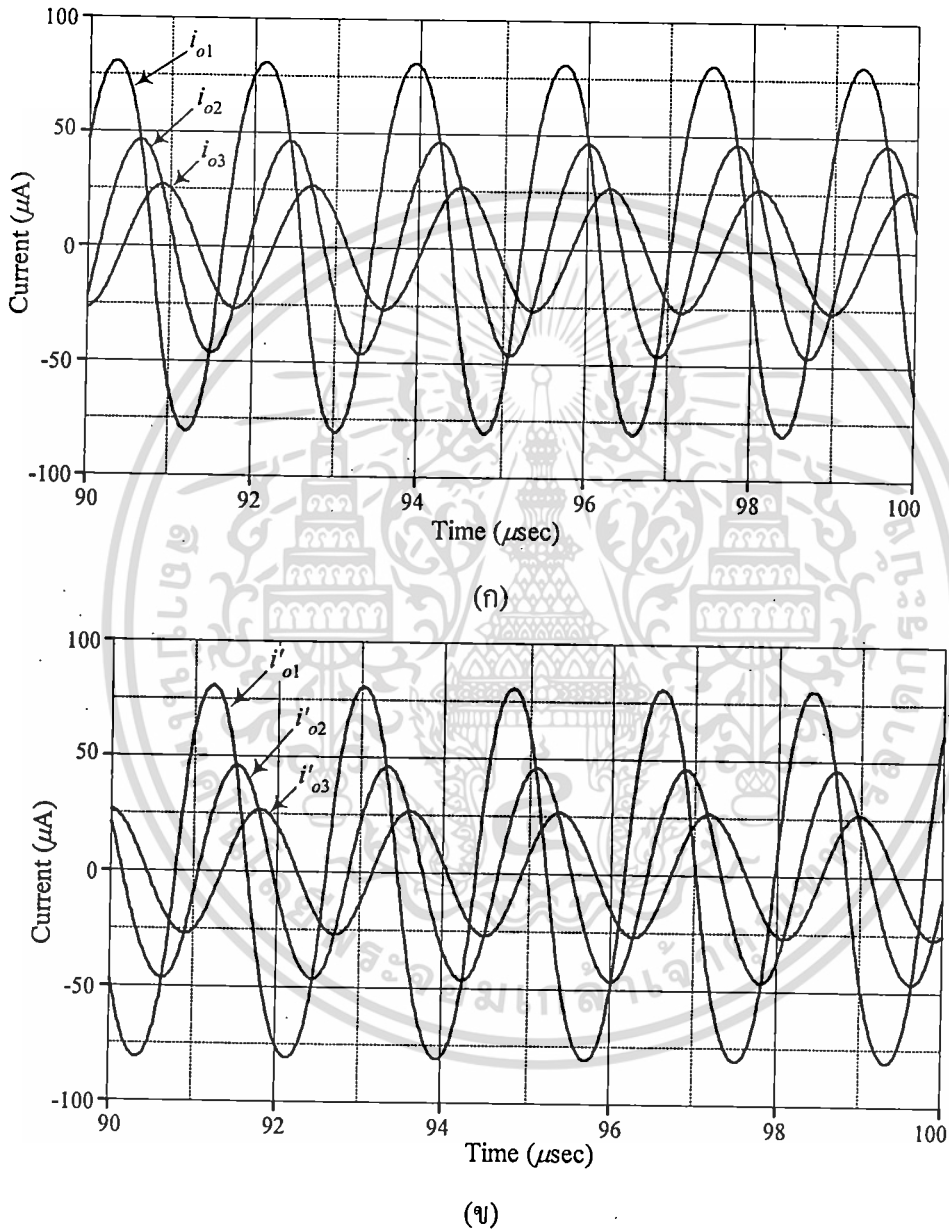
ตารางที่ 5.1 เงื่อนไขการออสซิลเลตและความถี่ในการออสซิลเลตของวงจรดังรูปที่ 5.3

จำนวนเฟส (n)	เงื่อนไขในการออสซิลเลต	ความถี่ในการออสซิลเลต ( $\omega_o$ )
3	$I_{Oa} = 8I_{Ob}$	$\omega_o \cong 33.308(I_o/C)$
4	$I_{Oa} = 4I_{Ob}$	$\omega_o \cong 19.230(I_o/C)$
5	$I_{Oa} \cong 2.885I_{Ob}$	$\omega_o \cong 13.972(I_o/C)$
6	$I_{Oa} \cong 2.370I_{Ob}$	$\omega_o \cong 11.103(I_o/C)$
7	$I_{Oa} \cong 2.075I_{Ob}$	$\omega_o \cong 9.261(I_o/C)$
8	$I_{Oa} \cong 1.883I_{Ob}$	$\omega_o \cong 7.965(I_o/C)$
9	$I_{Oa} \cong 1.750I_{Ob}$	$\omega_o \cong 7(I_o/C)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3 ผลการจำลองการทำงานของวงจร

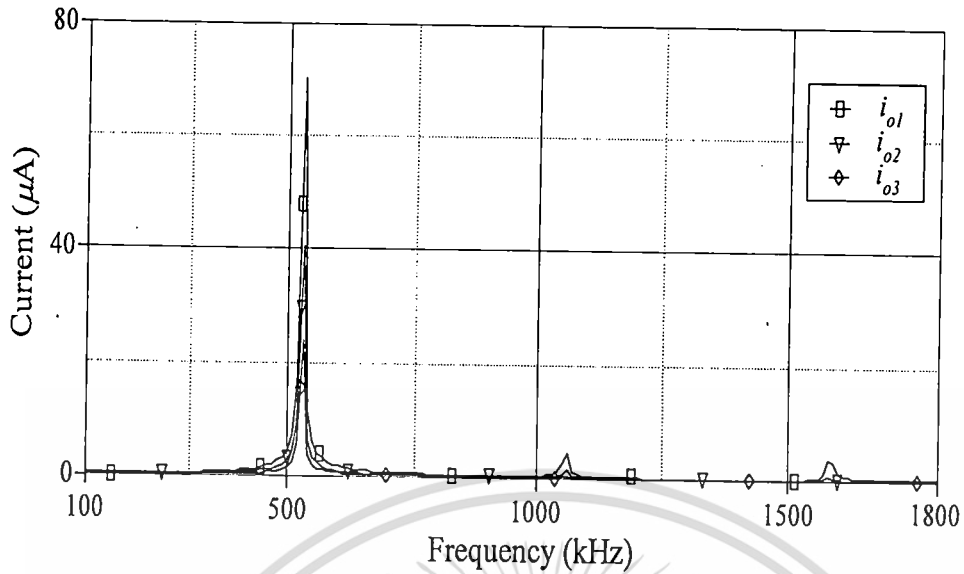
สำหรับการตรวจสอบคุณสมบัติของวงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA ที่นำเสนอตั้งรูปที่ 5.3 ในที่นี้ได้ใช้การจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE ภายใต้เทคโนโลยีทรานซิสเตอร์แบบ AT&T ALA400-CBIC-R เมื่อเลือกใช้  $\pm V = \pm 3V$  และ  $I_B = 200 \mu A$



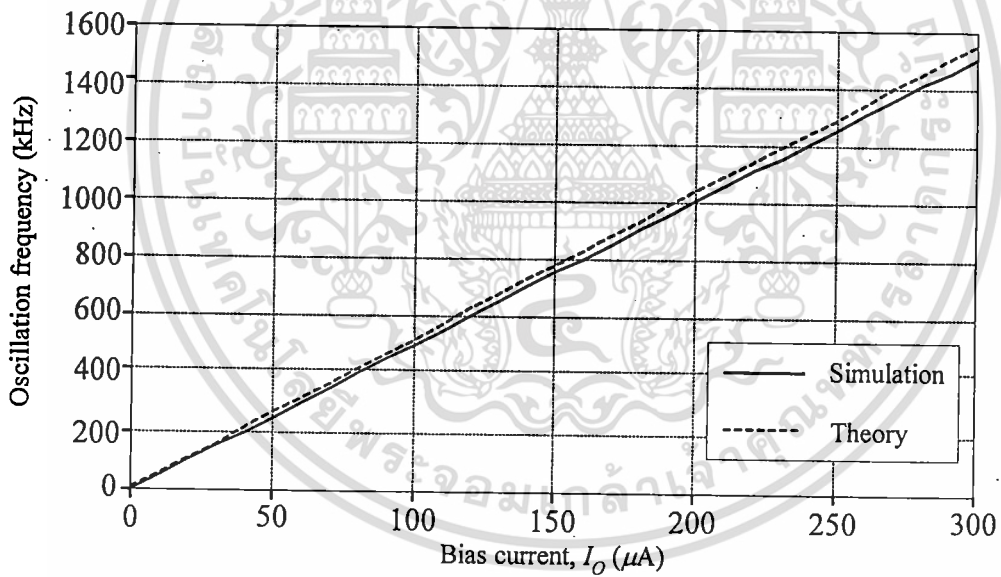
รูปที่ 5.4 แสดงผลการจำลองการทำงานของวงจรออสซิลเลเตอร์แบบหลายเฟส ดังรูปที่ 5

(ก)  $i_{o1}, i_{o2}, i_{o3}$       (ข)  $i'_{o1}, i'_{o2}, i'_{o3}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 ผลการจำลองสเปกตรัมความถี่ในการออสซิลเลตของสัญญาณเอทพุท  $i_{o1}$ ,  $i_{o2}$  และ  $i_{o3}$



รูปที่ 8 การปรับค่าความถี่ออสซิลเลตสามารถแปรค่ากระแสไบอัส  $I_o$

รูปที่ 5.4 แสดงผลการจำลองการทำงานของวงจรออสซิลเลเตอร์แบบหลายเฟสที่นำเสนอในกรณีที่  $n=3$  โดยที่กำหนดให้ค่า  $I_o = I_{oi}$  ( $i=1, 2, 3$ ) =  $100 \mu A$  และ  $C = 1 \text{ nF}$  ซึ่งจากเงื่อนไขดังกล่าวค่าความถี่ออสซิลเลตได้จากผลการจำลองการทำงานนั้นมีค่าประมาณ 500 kHz และจากการคำนวณจากสมการ (5.9) จะได้ค่าเท่ากับ 530 kHz สำหรับผลต่างของมุมเฟสของสัญญาณเอทพุท  $i_{o2}$ ,  $i_{o3}$ ,  $i'_{o1}$ ,  $i'_{o2}$  และ  $i'_{o3}$  โดยเทียบกับ  $i_{o1}$  จากผลการจำลองมีค่าเท่ากับ  $61^\circ$ ,  $116^\circ$ ,  $179^\circ$ ,  $238^\circ$  และ  $296^\circ$  ตามลำดับ รูปที่ 5.5 แสดงผลการจำลองสเปกตรัมความถี่ในการออสซิลเลตของสัญญาณเอทพุท  $i_{o1}$ ,  $i_{o2}$  และ  $i_{o3}$  ซึ่งพบว่ามีค่าประมาณ 5.6%, 2.3% ซึ่ง

และ 1.3% ตามลำดับ จากผลการจำลองการทำงานพบว่าค่าขนาดของสัญญาณเอาต์พุทของวงจรอินทิเกรเตอร์ในแต่ละส่วนมีค่าไม่เท่ากัน ซึ่งสามารถแก้ไขได้โดยเพิ่มวงจรมายสัญญาณต่อร่วมกับเอาต์พุทของวงจรได้

ในการปรับค่าความถี่ในการออสซิลเลตสามารถแปรค่ากระแสไบอัส  $I_o$  แสดงดังรูปที่ 5.6 เปรียบเทียบกับระหว่างผลจากการจำลองกับผลการคำนวณทางทฤษฎี ซึ่งปรากฏผลสอดคล้องกันไปแนวทางเดียวกัน และตารางที่ 5.2 แสดงผลตอบสนองของความถี่ออสซิลเลตของวงจรที่นำเสนอโดยกำหนดค่า  $C = 1 \text{ nF}$ ,  $10 \text{ nF}$  และ  $100 \text{ nF}$  ตามลำดับ และทำการปรับค่ากระแสไบอัส  $I_o$  จากผลดังกล่าวแสดงให้เห็นว่าค่าความผิดพลาดของความถี่ออสซิลเลตเท่ากับ 15 % จะปรากฏในช่วงความถี่ 2.65 MHz ดังนั้นหากต้องการลดค่าความผิดพลาด สามารถกระทำได้โดยปรับค่ากระแสไบอัส  $I_o$  ให้ลดลง

ตารางที่ 5.2 แสดงผลตอบสนองของความถี่ออสซิลเลตของวงจรที่นำเสนอ โดยการปรับค่า  $C$

$I_o$ ( $\mu\text{A}$ )	$f_o$ (kHz)								
	$C = 1 \text{ nF}$			$C = 10 \text{ nF}$			$C = 100 \text{ nF}$		
	ผลการจำลอง	ผลการคำนวณ	error (%)	ผลการจำลอง	ผลการคำนวณ	error (%)	ผลการจำลอง	ผลการคำนวณ	error (%)
10	53	50	5.66	5.3	5	5.66	0.53	0.50	5.66
50	265	250	5.66	26.5	25	5.66	2.65	2.50	5.66
100	530	500	5.66	53	50	5.66	5.3	5	5.66
150	795	750	5.66	79.5	70	5.66	7.95	7.50	5.66
200	1060	1000	5.66	106	95	10.37	10.60	10	5.66
250	1325	1200	9.43	132.5	115	13.20	13.25	11.50	13.20
300	1590	1500	5.66	159	140	11.94	15.90	14	11.94
350	1855	1740	6.19	185.5	170	8.35	18.55	16.50	11.05
400	2120	1980	6.60	212	190	10.37	21.20	19	10.37
450	2385	2200	7.75	238.5	205	14.04	23.85	20.50	14.04
500	2650	2400	9.43	265	230	13.20	26.50	23	13.20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 5.4 สรุป

บทนี้ได้นำเสนอวงจรออสซิลเลเตอร์แบบหลายเฟสโหมดกระแสโดยใช้วงจร CDTA ซึ่งวงจรที่นำเสนอสามารถสร้างสัญญาณเอาต์พุตให้มีมมเฟสต่างกัน  $n$  เฟสได้ทั้งฟังก์ชันคี่และคู่ นอกจากนี้ยังมีข้อดีอีกหลายประการ กล่าวคือ

- ใช้ตัวเก็บประจุเทียบกราวด์ เหมาะสำหรับการนำไปสร้างวงจรรวม (IC)
- ปราศจากความต้านทานจากภายนอก
- สามารถปรับค่าเงื่อนไขในการออสซิลเลต และค่าความถี่ในการออสซิลเลตจะไม่มีผลกระทบต่อกัน โดยการควบคุมกระแสไบอัสของวงจร CDTA
- มีอินพุตอิมพีแดนซ์ที่ต่ำ และเอาต์พุตอิมพีแดนซ์ที่สูง
- และมีความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์พาสซีฟที่ต่ำ

ผลการจำลองการทำงานของวงจรที่นำเสนอได้ถูกตรวจสอบความถูกต้องด้วยโปรแกรม PSPICE



## บทที่ 6

### บทสรุปและข้อเสนอแนะในการทำวิจัยต่อ

งานวิจัยนี้เป็นการนำเสนอแนวทางการพัฒนาเพื่อออกแบบและสังเคราะห์วงจร CDTA ภายใต้หลักการออกแบบวงจรรวม โดยวงจร CDTA ที่นำเสนอประกอบด้วยวงจรสำคัญสองส่วน คือ วงจรผลต่างกระแส และวงจรขยายค่าความนำ นอกจากนี้ยังได้นำเสนอแนวทางการนำเอาวงจร CDTA ที่ได้นำเสนอไปประยุกต์ออกแบบวงจรออสซิลเลเตอร์แบบหลายเฟสโหมคกระแส ซึ่งวงจรออสซิลเลเตอร์ที่นำเสนอประกอบด้วยวงจร CDTA จำนวนหนึ่งตัวต่อร่วมกับตัวเก็บประจุเทียบกราวด์จำนวนหนึ่งตัว สังเคราะห์เป็นวงจรอินทิเกรเตอร์แบบมีการสูญเสียต่อคาบคเคกันจำนวน  $n$  วงจร โดยสามารถสร้างสัญญาณเอาต์พุตให้มีมุมเฟสต่างกัน  $n$  เฟส รวมทั้งมีค่าอินพุทอิมพีแดนซ์ที่ต่ำ และเอาต์พุทอิมพีแดนซ์ที่สูง ทำให้เหมาะสมกับการทำงานในโหมคกระแส นอกจากนี้ค่าเงื่อนไขในการเกิดออสซิลเลต และค่าความถี่ในการออสซิลเลต ของวงจรสามารถปรับค่าได้อย่างอิสระโดยการปรับกระแสไบอัสของวงจร CDTA โดยไม่มีผลกระทบต่อกัน การตรวจสอบคุณสมบัติในการทำงานของวงจรออสซิลเลเตอร์ที่นำเสนอขึ้นได้ใช้ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

จากผลงานวิจัยที่ได้ทำมาตลอดนี้ ได้ก่อให้เกิดประโยชน์ขึ้นหลายประการ เช่น การพัฒนาองค์ความรู้ทางด้านการออกแบบวงจรรวมขึ้นเองในประเทศไทย เพื่อส่งเสริมให้อุตสาหกรรมการผลิตวงจรรวมเกิดขึ้นได้จริงในประเทศ ซึ่งอุตสาหกรรมการผลิตวงจรรวมนี้เป็นอุตสาหกรรมต้นน้ำที่สร้างมูลค่าการส่งออกทำรายได้เข้าประเทศไทยได้อย่างมหาศาล และยังช่วยส่งเสริมให้อุตสาหกรรมการผลิตชิ้นส่วนอุปกรณ์ไฟฟ้าอิเล็กทรอนิกส์มีในประเทศอยู่แล้วให้เติบโตขยายตัวได้มากขึ้นอีก นอกจากนี้ยังช่วยส่งเสริมอุตสาหกรรมขนาดกลางและขนาดย่อม ทางด้านการออกแบบวงจรรวมในรูปทรัพย์สินทางปัญญา ที่มุ่งเน้นการพัฒนาเทคนิคในการออกแบบวงจรรวมได้อีกด้วย และเหล่านี้ล้วนเป็นส่วนสำคัญที่ช่วยส่งเสริมความแข็งแกร่งให้กับภาคอุตสาหกรรมไทย ทั้งจากองค์ความรู้พื้นฐานที่พัฒนาขึ้นและจากบุคลากรนักวิจัยรุ่นใหม่ที่จะออกไปเป็นกำลังสำคัญในการขับเคลื่อนการพัฒนาประเทศไทยในอนาคต

นอกจากนี้จากผลการดำเนินการวิจัยจะเห็นว่าโครงการวิจัยที่นำเสนอมีความก้าวหน้า มีแนวคิดในการพัฒนาและออกแบบงานวิจัยมีแนวโน้มที่ดี อย่างไรก็ตามงานวิจัยเหล่านี้จำเป็นต้องมีการพัฒนา ปรับปรุงเพิ่มเติม วิเคราะห์ และสรุปรวม เพื่อเสนอเป็นบทความวิจัย ตีพิมพ์เผยแพร่ในวารสารระดับนานาชาติต่อไป นอกจากนี้ยังเป็นการสร้างกลุ่มนักวิจัยในการออกแบบวงจรรวม ทั้งยังส่งเสริมให้เกิดความเชื่อมโยงของงานวิจัยที่สามารถนำไปประยุกต์ใช้ในอุตสาหกรรมไมโครอิเล็กทรอนิกส์ได้เป็นอย่างดี

## เอกสารอ้างอิง

- [1] A. B. Grebene, (Ed.) *Analog Integrated Circuits*, IEEE Press, New York, 1978.
- [2] Robert G. Meyer, (Ed.) *Integrated Circuit Operational Amplifiers*, IEEE Press, New York, 1978.
- [3] P. R. Gray and R. G. Meyer, *Analysis and design of analog integrated circuits*, Wiley, New York, 1993.
- [4] R. Gregorian and G.C. Temes, *Analog MOS Integrated Circuits for Signal Processing*, Wiley, New York, 1986.
- [5] C. Toumazou, F.J. Lidgley, and D.G. Haigh, (Eds.) *Analog IC Design : The Current-Mode Approach*, Peter Peregrinus, London, 1990.
- [6] D. Biolek, "CDTA- Building block for current-mode analog signal processing", *Proceeding of the ECCTD '03*, vol. III, Krakow, Poland; pp.397-400, 2003.
- [7] A. U. Keskin, D. Biolek, "Current mode quadrature oscillator using current differencing transconductance amplifiers (CDTA)", *IEE Proc. Circuits Devices Syst.*, vol.153, pp. 214-218, 2006.
- [8] A. T. Bekri and F. Anday, "Nth-order low-pass filter employing current differencing transconductance amplifiers", *Proceeding of the 2005 European Conference on Circuit Theory and Design*, vol. 2, pp.193-196, 2005.
- [9] A. U. Keskin, D. Biolek, E. Hancioglu and V. Biolková, "Current-mode KHN filter employing current differencing transconductance amplifiers", *Int. J. Electron. Commun. (AEU)*, vol.60, pp. 443-446, 2006.
- [10] W. Tangsrirat, T. Dumawipata and W. Surakamponorn, "Multiple-input single-output current-mode multifunction filter using current differencing transconductance amplifiers", *Int. J. Electron. Commun. (AEU)*, vol.61, pp.209-214, 2007.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก

บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการและการประชุมทางวิชาการ  
ในระดับชาติและระดับนานาชาติ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทความวิจัยที่นำเสนอในวารสารวิชาการและการประชุมทางวิชาการ ระดับชาติและระดับนานาชาติ

ผลสำเร็จจากโครงการวิจัยชิ้นนี้ สามารถสรุปผลและนำไปตีพิมพ์ในวารสารวิชาการทางวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ในระดับนานาชาติได้จำนวน 5 บทความ ดังนี้

- 1) Worapong Tangsritat, and Wason Tanjaroen, "Current-mode multiphase sinusoidal oscillator using current differencing transconductance amplifiers", *Circuits, Systems and Signal Processing*, vol.27, no.1, pp.81-93, 2008.
- 2) Worapong Tangsritat, Wason Tanjaroen and Tattaya Pukkalanun, "Current-mode multiphase sinusoidal oscillator using CDTA-based allpass sections", to be Published in *International Journal of Electronics and Communications (AEU)*, 2008.
- 3) Wason Tanjaroen and Worapong Tangsritat, "Resistorless current-mode first-order allpass filter using CDTAs", *The 2008 ECTI International Conference (ECTI-CON 2008)*, Maritime Park and Spa Resort, Krabi, Thailand, May 14-17, pp. II 721-II 724, 2008.
- 4) Wason Tanjaroen and Worapong Tangsritat, "Current-Mode Second-Order Notch Filter Using CDTA-Based Allpass Sections", *SICE Annual Conference 2008*, The University of Electro-Communications (UEC), Chofu, Tokyo, Japan, August 20-22, pp. 1143-1146, 2008.
- 5) ดนุชา ประเสริฐสม, ทศยา ปุคคละนันท์, วรพงศ์ ตั้งศรีรัตน์, วัลลภ สุระกำพลธร, "วงจรรูณและหารสัญญาณกระแสโดยใช้วงจรร CDTA", *การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 31*, รอยัลคัลเลอร์ กอล์ฟรีสอร์ท แอนด์สปา, จ. นครนายก, หน้า 903-906, 29-31 ต.ค. 2551.