

รายงานผลการวิจัย
โครงการวิจัยโดยใช้เงินรายได้คณะวิศวกรรมศาสตร์
ประจำปี 2549

ชื่อโครงการวิจัย

เครื่องขยายกำลังงานเสียงคลาสดีประสิทธิภาพสูงโดยใช้ชิพมา-เทลตามอดูเลชัน



RCH
TK
7871.58
.P6
๗563๓

เลขหมู่.....
เลขทะเบียน..... 84510
วัน,เดือน,ปี..... 13 ต.ค. 2551

ผู้รับผิดชอบโครงการวิจัย

หัวหน้าโครงการ : ผศ.ดร.จิรสุดา โกษียาภรณ์

ผู้ร่วมโครงการ : รศ.ดร.ปราโมทย์ วาดเขียน

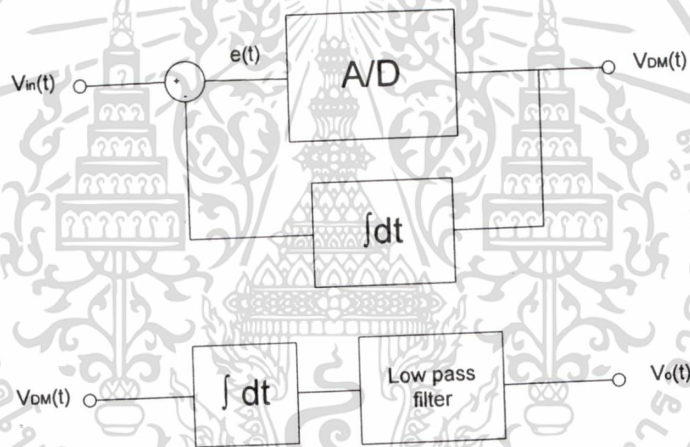
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไป
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุก
ครั้งที่มีการนำไปใช้

11003505

บทนำ

ในการติดต่อสื่อสารหรือการส่งผ่านข้อมูลนั้นมีหลากหลายวิธีการ ในการสื่อสารยุคแรกจะเป็นการสื่อสารแบบอนาลอก ซึ่งการสื่อสารแบบอนาลอกนั้น การผิดพลาดมักเกิดขึ้นได้ง่าย โดยเกิดความผิดเพี้ยนของตัวกลางและทำให้การสื่อสารนั้นไม่สัมฤทธิ์ผล จนเกิดการส่งผ่านข้อมูลแบบดิจิทัล ที่มี 2 สถานะ คือ 0 และ 1 ที่ทำให้ระบบการสื่อสารมีประสิทธิภาพมากขึ้น การมอดูเลตที่ใช้ในระบบการสื่อสารแบบดิจิทัลมีหลายวิธี และหนึ่งในหลายวิธี เหล่านี้ก็คือ คือ เคลตา-มอดูเลชัน

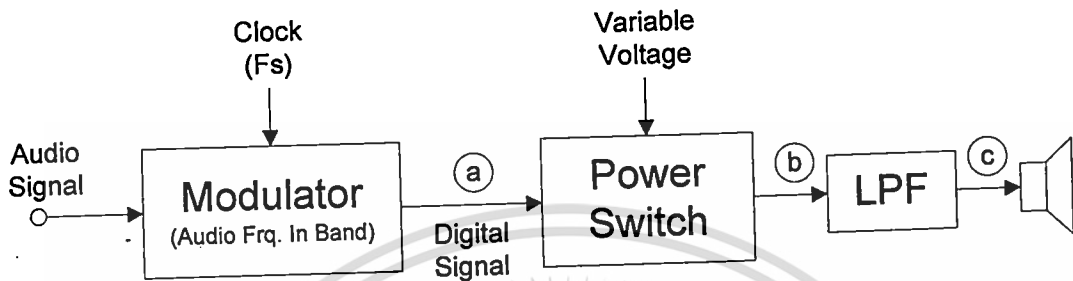
การมอดูเลตสัญญาณแบบเคลตา-มอดูเลชันนั้น เป็นการมอดูเลตพัลส์แบบใช้ค่าแตกต่างสัญญาณที่มีโครงสร้างซับซ้อนน้อยที่สุด ซึ่งการเข้ารหัสเพียง 1 บิต แสดงถึงสภาวะการเพิ่มขึ้นหรือลดลงของสัญญาณ ระบบเคลตา-มอดูเลชันแสดงดังรูปที่ 1.1



รูปที่ 1.1 ระบบการมอดูเลตแบบเคลตา-มอดูเลชัน

ในปัจจุบันเคลตา-มอดูเลชัน ไม่ถูกนำมาใช้ในการสื่อสารมากนัก เพราะการสื่อสารในปัจจุบันนั้นมีความก้าวหน้าขึ้นไปมาก และเน้นถึงความถูกต้องและความแม่นยำของข้อมูล แต่กลับได้เปรียบในเรื่องของแบนด์วิธ เนื่องจากใช้แบนด์วิธต่ำกว่าการสื่อสารแบบอื่นๆ มาก และอาจจะเป็นข้อได้เปรียบ หากในอนาคตมีการขยายตัวของระบบการสื่อสารที่มากขึ้น

โครงการวิจัยนี้นำเสนอการประยุกต์ใช้วงจรเคลตา-มอดูเลชัน มาสร้างวงจรขยายกำลังงานเสียง ที่มี การทำงานแบบสวิทซ์ซึ่ง ซึ่งเป็นวงจรขยายกำลังเสียงที่ใช้เทคนิคการขยายเสียงคลาสดี มีหลักการทำงานตาม รูปที่ 1.2



รูปที่ 1.2 การขยายกำลังงานเสียงคลาสดี

ซึ่งสัญญาณเสียงผ่านมอดูเลเตอร์ เป็นการแปลงสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัล ที่จุด a โดยสัญญาณดิจิทัลที่ได้ จะต้องยังมีองค์ประกอบทางความถี่ของสัญญาณเสียงอยู่ด้วย หลังจากนั้นจะนำ สัญญาณดิจิทัลมาเข้าสู่วงจรขับสัญญาณเพื่อจัดเฟสและยกระดับสัญญาณ โดยใช้ควมคุมทรานซิสเตอร์ใน ส่วนภาคขยายกำลัง และเมื่อนำไปผ่านวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter : LPF) ก็จะได้ สัญญาณเสียงที่มีกำลังงานเพิ่มขึ้นกลับคืนมาที่จุด C เพื่อนำไปขับลำโพงต่อไป ซึ่งการมอดูเลตแบบ เคลตา-มอดูเลชันนั้น ยังมีข้อดีในเรื่องของภูมิคุ้มกันต่อสัญญาณรบกวน และมีอัตราการใช้พลังงาน น้อยมาก

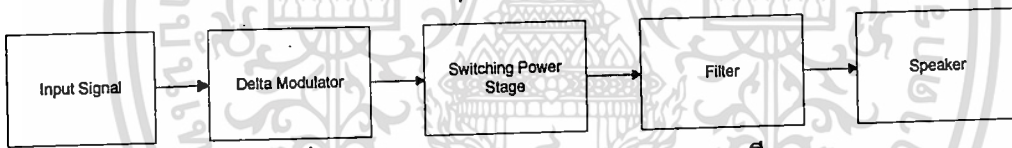
ทฤษฎีและหลักการออกแบบ

วงจรรขยายกำลังงาน (Power Amplifier) คืออุปกรณ์ที่ส่งผ่านและขยายกำลังงานของสัญญาณที่ทางขาเข้าของวงจรที่มีกำลังงานต่ำไปยังทางออกตามที่ต้องการ ในอุดมคติแล้ววงจรรขยายกำลังงานนั้นจะไม่มีควมสูญเสียเกิดขึ้น ซึ่งในโครงการนี้ได้ทำการศึกษา ออกแบบ และสร้างวงจรรขยายกำลังงานเสียงคลาสดี โดยอาศัยการมอดูเลตสัญญาณแบบเดลตา-มอดูเลชัน

2.1 วงจรรขยายกำลังคลาสดี

ทรานซิสเตอร์ทำงานในลักษณะของสวิตช์ซึ่ง โดยมีมุมในการนำกระแสเป็น 0 องศา คือ นำกระแสอิ่มตัว (Saturation) กับไม่นำกระแส (Cut off) ในระหว่างที่มีการสวิตช์ ทรานซิสเตอร์อาจนำกระแสเข้ามาผ่านวงที่เป็นเชิงเส้น (Linear region) ซึ่งกระแสที่ไหลผ่านตัวทรานซิสเตอร์จะมีลักษณะเป็นพัลส์สี่เหลี่ยม (Rectangular pulse) การหลีกเลี่ยงช่วงที่เป็นเชิงเส้นนี้ เป็นพื้นฐานที่ทำให้ภาคเอาต์พุทของคลาสดีมีประสิทธิภาพสูง โดยทั่วไปแล้ว วงจรรขยายคลาสดี ที่ออกแบบดีนั้นอาจมีประสิทธิภาพสูงถึง 90%

บล็อกไดอะแกรมของวงจรรขยายคลาสดี อย่างง่าย ๆ แสดงดังรูปที่ 2.1



รูปที่ 2.1 บล็อกไดอะแกรมของวงจรรขยายคลาสดี

จากรูปที่ 2.1 สัญญาณเดลตา-มอดูเลชัน ถูกส่งเข้าสู่ภาค switching power จะขยายกำลัง แล้ววงจรรองความถี่ต่ำผ่านจะกรององค์ประกอบ switching ความถี่สูงออกจากสัญญาณเอาต์พุท ทำให้ได้เป็นสัญญาณเสียงที่ขยายใหญ่ขึ้น

นอกจากนี้ถ้าเพิ่มลูปป้อนกลับ (Feedback Loop) อีกหนึ่งลูปหรือมากกว่าจะเป็นการลดความเพี้ยนรวมทางฮาร์โมนิกส์ (Total Harmonics Distortion : THD) ของสัญญาณเอาต์พุทอีกด้วย

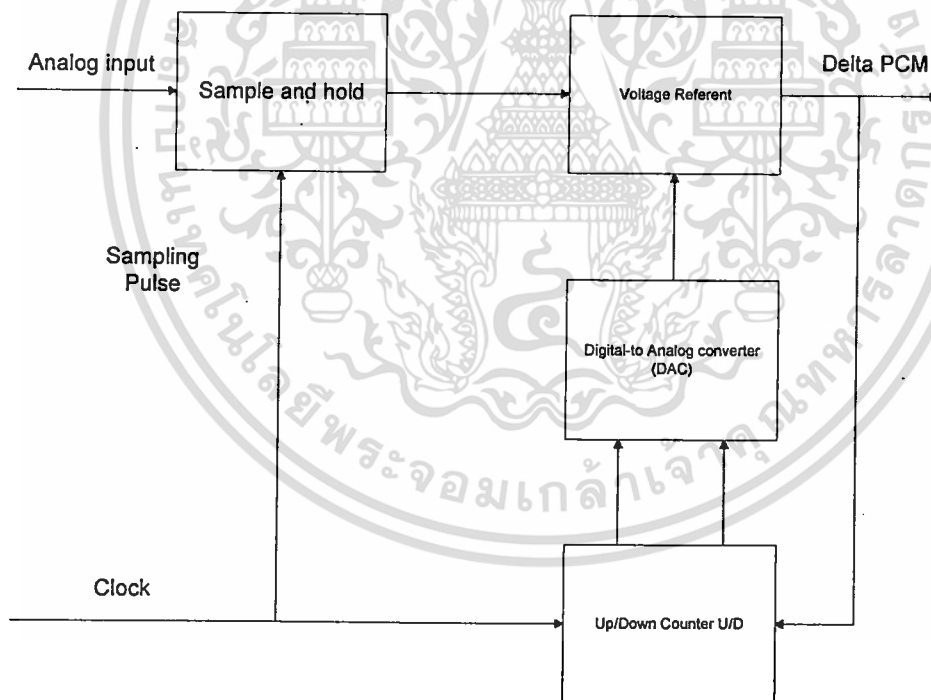
วงจรรขยายกำลังคลาสดี อาศัยหลักการทำงานของวงจรเดลตา-มอดูเลชัน โดยสัญญาณอินพุทที่ได้จากวงจรเดลตา-มอดูเลชันจะถูกนำไปป้อนให้แก่วงจรสวิตช์ต่อไป หลังจากสัญญาณถูกขยายแล้วก็จะถูกนำไปป้อนผ่านวงจรรองความถี่ต่ำผ่าน เพื่อให้ได้สัญญาณเอาต์พุท ที่มีรูปร่างเช่นเดียวกับสัญญาณอินพุท แต่แตกต่างกันตรงที่ขนาดแอมพลิจูด ของสัญญาณที่ถูกขยายขึ้นไป

ข้อดีของวงจรรขยายคลาสดี คือ มีประสิทธิภาพในการทำงานสูง ทำให้ประหยัดพลังงาน มีสูญเสียที่ทรานซิสเตอร์น้อย ทำให้ขนาดของแผ่นระบายความร้อน (Heat Sink) เล็กลง น้ำหนักเบาขึ้น ซึ่งจะเหมาะสมสำหรับเครื่องที่ต้องการให้มีขนาดเล็ก และมีอายุใช้งานของแบตเตอรี่ นานๆ

ข้อเสีย มาจากการทำงานที่เป็นแบบสวิทช์ซึ่ง จะทำให้คุณภาพเสียงยังไม่ดีเท่าที่ควร คือยังมีความเพี้ยนสูง เมื่อเทียบกับวงจรรขยายกำลังแบบอื่นๆ ซึ่งสามารถแก้ไขได้โดยใช้ความถี่ในการทำงานที่สูงขึ้น แต่ก็ทำให้ต้องใช้อุปกรณ์ที่มีความเร็วในการทำงานสูงและมีราคาสูงตามไปด้วย

2.2 เดลตา-มอดูเลชัน (Delta Modulation : DM)

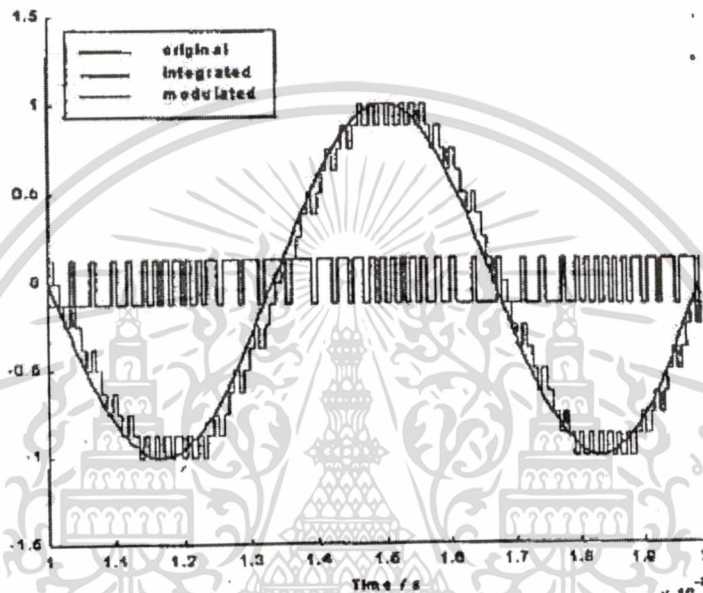
ระบบการมอดูเลตรหัสพัลส์แบบใช้ค่าแตกต่างในสัญญาณที่มีโครงสร้างซับซ้อนน้อยที่สุด การมอดูเลตในระบบนี้มีชื่อว่า การมอดูเลตแบบเดลตา (delta modulation) ซึ่งนิยมเรียกย่อว่า ดีเอ็ม (DM) ในระบบนี้จะทำการควอนไทซ์ค่าความแตกต่างของสัญญาณ โดยใช้รหัสที่มีความยาวเพียง 1 บิต เพื่อแสดงถึงสภาวะการเพิ่มขึ้นหรือลดลงของสัญญาณ แทนที่จะใช้เพื่อแสดงค่าขนาดของระดับสัญญาณ



รูปที่ 2.2 บล็อกไดอะแกรมของเดลตา-มอดูเลชัน

จากรูปที่ 2.2 เป็นบล็อกไดอะแกรมของเดลตา-มอดูเลชัน สัญญาณอนาลอกที่ป้อนให้แก่วงจรดีเอ็มจะถูกแอมป์ลิง และเปลี่ยนให้อยู่ในรูปสัญญาณพีเอเอ็ม (PAM) แล้วสัญญาณพีเอเอ็ม จะถูกเปรียบเทียบกับสัญญาณที่ได้จากวงจรแปลงสัญญาณดิจิทัลเป็นอนาลอก (DAC) ซึ่งเป็นสัญญาณในรูปโวลเตจที่เท่ากับ

ค่าสัญญาณจากการแชนเปลลิงก่อนหน้านั้น ถูกเก็บไว้ที่อัพแอนต์ดาวน์เคาน์เตอร์ (up/down counter) ในรูปตัวเลขฐานสอง การที่อัพแอนต์ดาวน์เคาน์เตอร์จะนับขึ้นหรือนับลงตามค่าสัญญาณแชนเปลลิงก่อนหน้านั้น จะมีค่าน้อยกว่าหรือมากกว่ากระแสแชนเปลลิง อัพแอนต์ดาวน์เคาน์เตอร์จะเปลี่ยนแปลงตามค่าที่ได้จากการเปรียบเทียบและมีสัญญาณคลิก (Clock signal) เดียวกันกับอัตราการแชนเปลลิง



รูปที่ 2.3 แสดงการทำงานตามทฤษฎีการเข้ารหัสแบบเคลตา-มอดูเลชัน

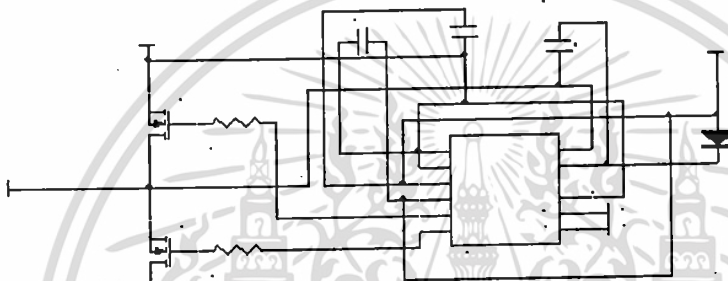
รูปที่ 2.3 แสดงการทำงานตามทฤษฎี การเข้ารหัสแบบเคลตา-มอดูเลชัน เริ่มต้นให้ค่าอัพแอนต์ดาวน์เคาน์เตอร์มีค่าเป็นศูนย์ และวงจรแปลงสัญญาณดิจิทัลเป็นอนาลอกให้ค่าเอาต์พุตเป็น 0 โวลต์ด้วย เมื่อแชนเปลลิงแรกถูกเปลี่ยนเป็นสัญญาณพีเอเอ็มจะถูกเทียบกับ 0 โวลต์ ค่าเอาต์พุตจากคอมพารเตอ์เป็นลอจิก 1 อีก ถ้ามีสัญญาณคลิก (Clock) ถัดไป ขณะนี้เอาต์พุตของวงจรแปลงสัญญาณดิจิทัลเป็นอนาลอกจะมีโวลเตจเท่ากับขนาดของสเต็ปไซส์ที่น้อยที่สุด (minimum step size)

อัตราการเปลี่ยนแปลงค่าของขั้นต่าง ๆ จะเท่ากับความถี่ของคลิกที่ใช้หาค่าแชนเปลลิง อัพแอนต์ดาวน์เคาน์เตอร์จะมีการนับขึ้น จนกระทั่งผลเอาต์พุตของวงจรแปลงสัญญาณดิจิทัลเป็นอนาลอกมีค่ามากกว่าค่าแชนเปลลิงจากสัญญาณอนาลอก หลังจากนั้นอัพแอนต์ดาวน์เคาน์เตอร์จะมีการนับขึ้น จนกระทั่งผลเอาต์พุตของวงจรแปลงสัญญาณดิจิทัลเป็นอนาลอกมีค่ามากกว่าค่าแชนเปลลิงจากสัญญาณอนาลอก หลังจากนั้นอัพแอนต์ดาวน์เคาน์เตอร์จะเริ่มนับลงเรื่อย ๆ จนผลเอาต์พุตของวงจรแปลงสัญญาณดิจิทัลเป็นอนาลอกมีค่าต่ำกว่าขนาดสัญญาณแชนเปลลิง ในสภาวะที่เกิดขึ้นในทฤษฎีที่แสดงในรูป 2.3 ค่าเอาต์พุตจาก

วงจรแปลงสัญญาณดิจิทัลเป็นอนาลอก จะเปลี่ยนแปลงไปตามสัญญาณอินพุทในแต่ละครั้งที่อัปเดตคาน์เคาน์เตอร์นับขึ้น จะส่งลอจิก 1 ไปตามสายส่งทุกครั้งที่มีอัปเดตคาน์เคาน์เตอร์นับลง ก็จะส่งลอจิก 0 ส่งไปตามสายส่งเช่นกัน

2.3 ภาคขับสัญญาณ

วงจรในส่วนนี้มีหน้าที่ในการจัดเฟสและยกระดับสัญญาณในส่วนที่ได้จากเคลตา-มอดูเลชัน เพื่อมาควบคุมการทำงานของทรานซิสเตอร์ในส่วนของภาคขยายกำลัง



รูปที่ 2.4 วงจรขับสัญญาณ

2.4 วงจรกรองความถี่ (Filter)

วงจรกรองความถี่ (Filter) คือ อุปกรณ์ที่ทำหน้าที่เป็นตัวเลือกผ่านสัญญาณ โดยวงจรกรองจะยอมให้สัญญาณเฉพาะบางย่านความถี่ผ่านไปได้นั้น เราจะเรียกย่านความถี่ที่วงจรกรองยอมให้ผ่านว่า ย่านความถี่ผ่าน (Passband) และย่านความถี่ที่วงจรกรองจะกั้นไว้ไม่ให้ผ่านว่า ย่านความถี่หยุด (Stopband)

วงจรกรองเป็นอุปกรณ์ที่สำคัญมากในงานทางด้านวิศวกรรมหลาย ๆ ด้าน เช่น ใช้ในเครื่องขยายภาคต้น (Pre-amplification) วงจรปรับเท่า (Equalizer) และตัวปรับเสียง (Tone-Control) ของระบบเครื่องเสียง (Audio System)

-ใช้ในวงจรกำจัดสัญญาณรบกวน (Noise) ที่ไม่ต้องการในระบบสื่อสาร

-ใช้ในการกำจัด ไซด์แบนด์ (Sideband) ในระบบสื่อสารแบบไซด์แบนด์เดี่ยว

(Single sideband)

-ใช้ในการดีมอดูเลต (Demodulate) สัญญาณ

-ใช้ในการตรวจจับ (Detect) สัญญาณที่มอดูเลตแบบคิจิตอล โดยเราเรียก วงจรกรองที่ทำหน้าที่นี้ว่า

Matched Filter

-ใช้ในระบบสื่อสารมัลติเพล็กซ์แบบแบ่งเวลา (Time-Division Multiplexing) และแบบแบ่งความถี่ (Frequency-Division Multiplexing)

-ใช้ในการแก้ปัญหาการทับซ้อน (Aliasing) ที่อาจเกิดขึ้นจากการซัดตัวอย่าง (Sampling) สัญญาณอนาลอกในการประมวลผลแบบคิจิตอล (Digital Signal Processing)

-ใช้ในการแปลงสัญญาณที่ได้จากการซัดตัวอย่าง (Sampled Signals) ไปเป็นสัญญาณอนาลอก

-ใช้ในการสังเคราะห์สัญญาณ

-ใช้ในการแก้ปัญหาการรบกวนข้ามสัญญาณ (Intersymbol Interference : ISI) ในการส่งข้อมูลคิจิตอล โดยเราเรียกววงจรกรองที่ทำหน้าที่นี้ว่า วงจรกรองส่วนผ่านข้อมูล (Data Transmission Line) และสายเคเบิล

-ใช้ในอุปกรณ์ชีวการแพทย์ (Biomedical Equipment) เช่น เยื่อประสาทหูเทียม (Artificial Cochlea)

โดยทั่วไป วงจรกรองความถี่ แบ่งออกเป็นหลายรูปแบบ เช่น

1. วงจรกรองความถี่ ชนิด อนาลอก หรือ คิจิตอล
2. วงจรกรองความถี่ ประเภท Passive หรือ Active
3. วงจรกรองความถี่ ย่านความถี่เสียง (Audio Frequency) หรือ (Radio Frequency)

แต่แบ่งวงจรกรองความถี่โดยแบ่งตามลักษณะของอุปกรณ์ที่ใช้ในการสร้างวงจรกรองความถี่แล้ว สามารถแบ่งวงจรกรองความถี่ ออกเป็น 2 ประเภท คือ

1. วงจรกรองความถี่แบบเฉื่อยงาน (Passive Frequency) เป็นวงจรกรองสัญญาณแบบต่อเนื่องที่ ประกอบไปด้วยตัวต้านทาน ตัวเก็บประจุ และขดลวดเหนี่ยวนำ โดยไม่มีอุปกรณ์ที่ใช้ในการขยาย เช่น ไอซี หรือ ทรานซิสเตอร์ รวมอยู่ในวงจร วงจรกรองประเภทนี้สามารถใช้ในการกรองสัญญาณที่มีความถี่ตั้งแต่ สัญญาณไฟตรง (DC) ไปจนถึงประมาณ 300 MHz อย่างไรก็ตามเราไม่นิยมใช้วงจรกรองแบบพาสซีฟใน ย่านความถี่ต่ำ เนื่องจากจะต้องใช้ขดลวดเหนี่ยวนำขนาดใหญ่ซึ่งมีความสูญเสียมาก ดังนั้นโดยทั่วไปวงจร กรองความถี่แบบเฉื่อยงานจะถูกใช้งานตั้งแต่ย่านความถี่เสียง (Audio Frequency) ความถี่สัญญาณภาพ (Video Frequency) ไปจนถึงย่านความถี่วิทยุสูงมาก (VHF)

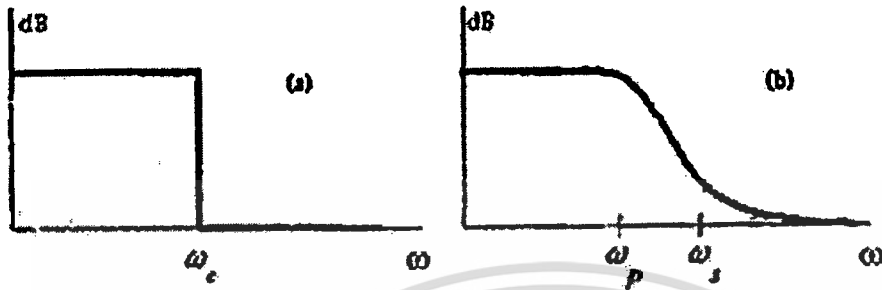
2. วงจรกรองความถี่แบบไวงาน (Active Filter) เป็นวงจรกรองสัญญาณแบบต่อเนื่องที่ใช้อุปกรณ์ขยาย สัญญาณจำพวกทรานซิสเตอร์ หรือ ไอซี ในรูปของออปแอมป์ และตัวต้านทาน, ตัวเก็บประจุ ทำงานร่วมกัน วงจรกรองความถี่แบบไวงานที่นิยมใช้กันในปัจจุบัน ได้แก่ วงจรกรอง active RC และ วงจรกรองตัวเก็บ ประจุสวิทช์ (ซึ่งวงจรกรองทั้งสองแบบสามารถใช้งานย่านความถี่ไฟตรง - 500 kHz) ส่วนวงจรกรองแบบ Gm-C นั้นสามารถใช้งานในช่วงความถี่สูงกว่านี้ได้

วงจรกรองความถี่แบบไวงานและแบบเฉื่อยงาน แบ่งตามลักษณะการทำงานได้ 5 แบบ

1. Low pass Filter
2. High pass Filter
3. Band pass Filter
4. Band Reject หรือ Bandstop Filter
5. Allpass Filter

ซึ่งในโครงการนี้ได้ใช้วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) ประเภทเฉื่อยงาน เนื่องจาก วงจรกรองความถี่ชนิดเฉื่อยงานนี้ สามารถนำไปใช้งานในขอบเขตของกำลังไฟฟ้าอย่างไม่จำกัด ซึ่งอาจ มีค่าสูงได้ถึง 100 kW

วงจรรองความถี่ต่ำผ่าน (Low pass filter)



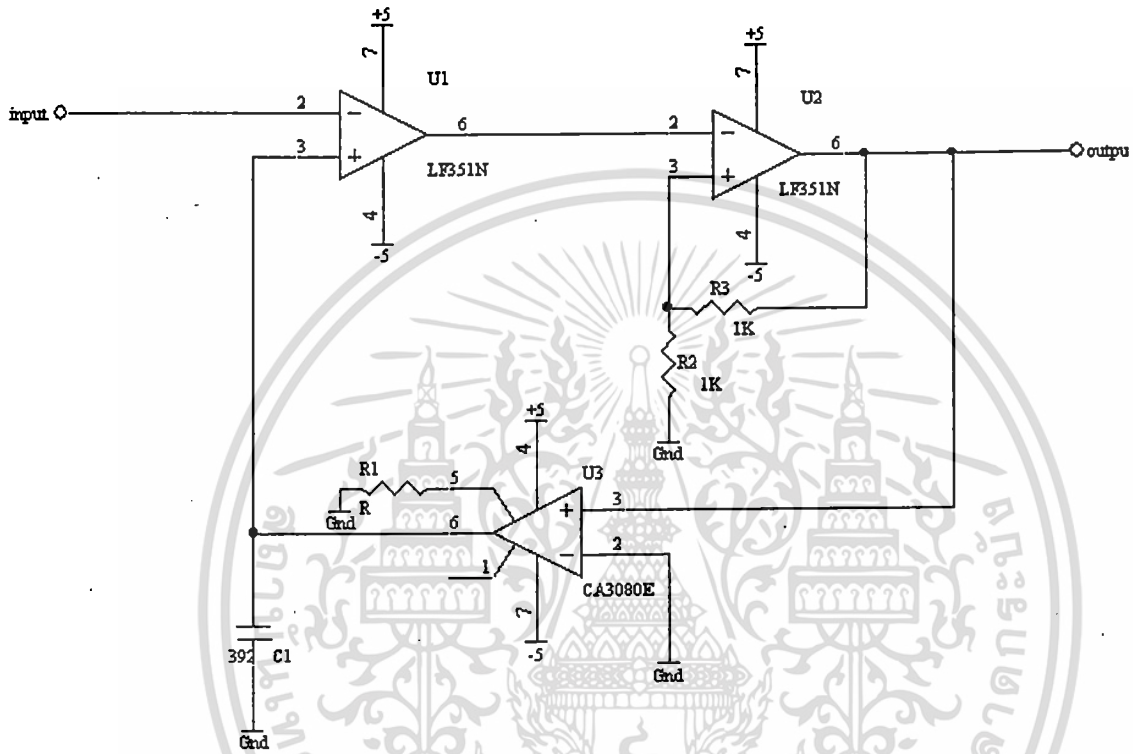
รูปที่ 2.5 แสดงผลตอบสนองทางขนาดของวงจรรองความถี่ต่ำผ่าน

วงจรรองความถี่ต่ำผ่านเป็นวงจรที่ยอมให้สัญญาณความถี่ต่ำผ่านแต่จะกั้นสัญญาณความถี่สูงไว้ ดังรูปที่ 2.5 แสดงผลการตอบสนองความถี่ของวงจรรองความถี่ต่ำผ่านในอุดมคติ โดยนิยามเราเรียกย่านความถี่ที่วงจรรองยอมให้ผ่านว่า ย่านความถี่ผ่าน (Passband) หรือ แบนด์วิธ (Bandwidth) ของวงจร ส่วนย่านความถี่ที่วงจรไม่ยอมให้ผ่าน ไปเรียกว่า ย่านความถี่หยุด (Stop band)

ในทางปฏิบัติไม่สามารถสร้างวงจรรองที่มีผลตอบสนองเป็นดังรูป ที่ 2.5 (a) ได้ รูปที่ 2.2 (b) แสดงผลตอบสนองของวงจรรองที่ได้มาจากการประมาณผลตอบสนองในอุดมคติโดยนิยามแบนด์วิธใหม่ว่า คือ ย่านความถี่ที่อัตราขยายของวงจรยังคงลดลงมาจากอัตราขยายสูงสุด (สังเกตว่าค่าอัตราขยายสูงสุดสำหรับวงจรรองความถี่ต่ำผ่านอาจจะไม่ใช่อัตราขยายสัญญาณไฟตรงของวงจร) ไม่เกินค่าที่กำหนด (โดยปกติจะกำหนดให้ตกลงมาได้ไม่เกิน 3 dB) จะเห็นว่า ย่านความถี่ผ่านของวงจรจะอยู่ระหว่าง 0 ถึง ω_p และย่านความถี่หยุดของวงจรจะเป็นช่วงความถี่ที่มากกว่า ω_s ส่วนย่านความถี่ที่อยู่ระหว่าง ω_p และ ω_s นั้นเราจะเรียกว่า ย่านความถี่เปลี่ยน (Transition Band)

การคำนวณและการสร้าง

3.1 วงจรเคลตา-มอดูเลชัน



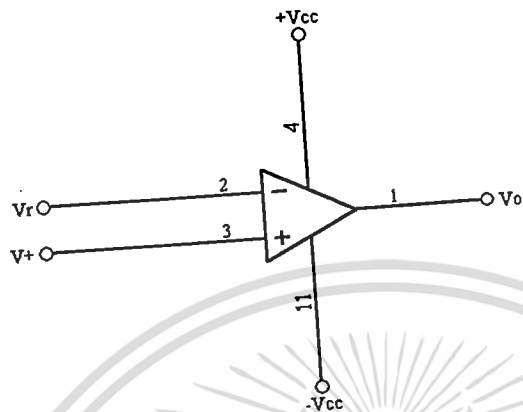
รูปที่ 3.1 วงจรเคลตา-มอดูเลชัน

วงจรเคลตา-มอดูเลชัน ซึ่งทำหน้าที่ในการแปลงสัญญาณอนาลอกเป็นดิจิทัล ซึ่งมีส่วนประกอบดังต่อไปนี้

1. วงจรคอมพาราเตอร์ (Comparator)
2. วงจรชมิทริกเกอร์ (Schmitttrigger Comparator)
3. โอทีเอ (Operational Transconductance Amplifier)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

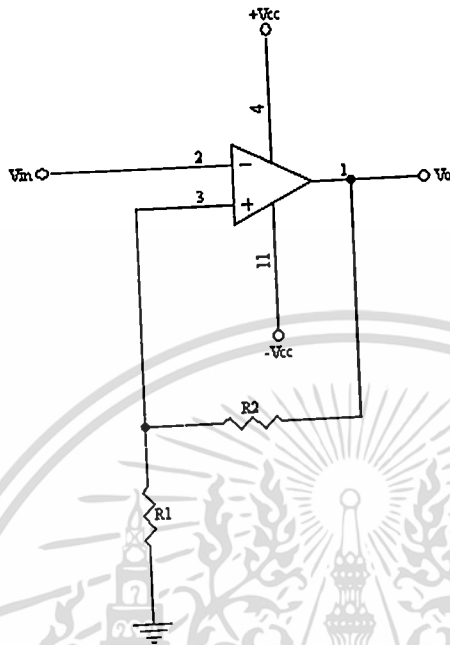
3.1.1 วงจรคอมพาราเตอร์ (Comparator)



รูปที่ 3.2 วงจรคอมพาราเตอร์ (Comparator)

$V_o = AV_i$ สมมติ $A = \infty$
 ถ้า $V_i > 0$, V_o จะเป็น ∞
 ถ้า $V_i < 0$, V_o จะเป็น $-\infty$
 แต่ในที่นี้ V_o จะ Saturation ที่ $\pm V_{cc}$
 $V_o = AV_i$
 $V_o = V_{in} - V_r$
 $V_o = A(V_{in} - V_r)$
 เพราะฉะนั้น ทำให้ gain มีค่าสูงมากๆ

3.1.2 วงจรชนิดทรiggerเกอร์ (Schmitttrigger Comparator)



รูปที่ 3.3 วงจรชนิดทรiggerเกอร์ (Schmitttrigger Comparator)

V_o จะได้ 2 ค่าคือ $+V_{cc}$ หรือ $-V_{cc}$

หา V_i โดยใช้ Voltage Divider

$$V_i > 0, V_o = +V_{cc}$$

$$V_i < 0, V_o = -V_{cc}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

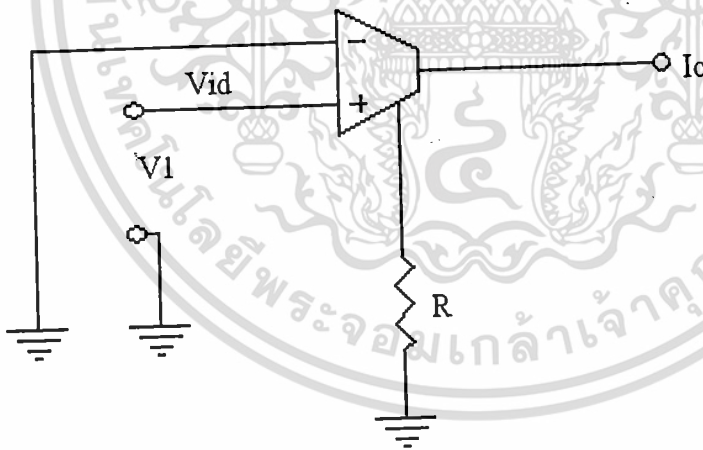


รูปที่ 3.4 แสดงการหาค่า V_o โดยการใช้ Voltage Divider

$$V_r = \frac{V_o R_1}{R_1 + R_2} = V_o k$$

เมื่อ $k = \frac{R_1}{R_1 + R_2}$ ซึ่งสังเกตได้ว่า V_r จะขึ้นอยู่กับ V_o

3.1.3 โอทีเอ (Operational Transconduct Amplifier)



รูปที่ 3.5 โอทีเอ (Operational Transconduct Amplifier)

จากรูป

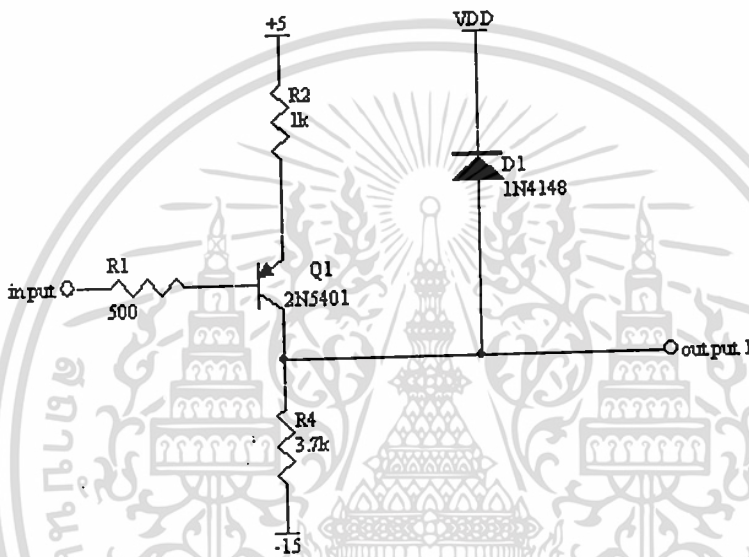
$$I_{o1} = \frac{(V_{cc} - V_{BE})V_{id}}{2RV_T} = \left(\frac{V_{cc} - V_{BE}}{2RV_T}\right)V_1$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรจัดระดับสัญญาณ (Level Shift) และวงจรหน่วงเวลาสัญญาณ (Delay)

3.2.1. วงจรจัดระดับสัญญาณ (Level Shift)

เนื่องจากแปลงสัญญาณอนาลอกเป็นดิจิทัลนั้น ไม่สามารถทำงานได้ในช่วงลบของสัญญาณอนาลอกได้ ดังนั้นจึงมีการเพิ่มในส่วนของวงจรจัดระดับสัญญาณขึ้นก่อนที่จะป้อนให้กับวงจรแปลงสัญญาณอนาลอกเป็นดิจิทัล เป็นการแก้ไขข้อผิดพลาดของระบบพีซีเอ็ม โดยที่นำส่วนของวงจรจัดระดับสัญญาณเพิ่มเติมในระบบพีซีเอ็ม ซึ่งวงจรจัดระดับสัญญาณจะแสดงดังรูปที่ 3.5



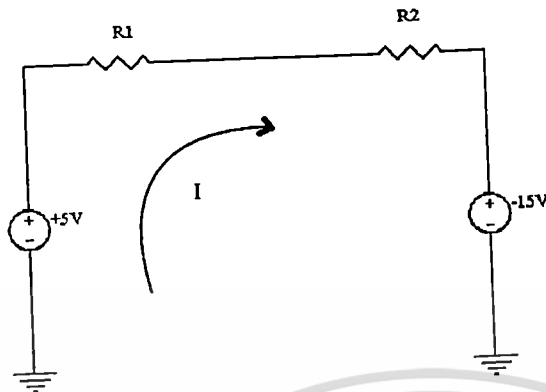
รูปที่ 3.5 วงจรจัดระดับสัญญาณ (Level Shift)

กรณี Transistor on
วงจรสมมูล



รูปที่ 3.6 วงจรสมมูลของวงจรจัดระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดง Voltage ตกคร่อม R_2 กรณี Transistor on

เราต้องการ Voltage ตกคร่อม $R_2 = 12$ Volt
 ทำการตั้งสมการ โดยการวน Loop จะได้

$$-5 + IR_1 + IR_2 - 15 = 0$$

$$I(R_1 + R_2) = 20 \quad (1)$$

จากสมการ เราต้องการ

$$12 = IR_2$$

$$I = \frac{12}{R_2} \quad (2)$$

แทน(2)ลงใน(1)

$$\frac{12}{R_2}(R_1 + R_2) = 20$$

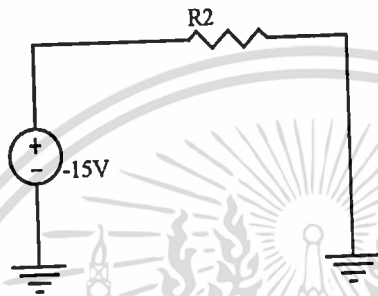
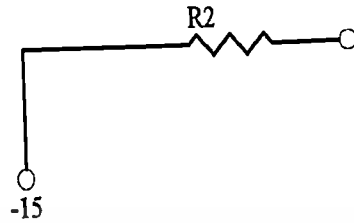
$$12R_1 + 12R_2 = 20R_2$$

$$12R_1 = 8R_2$$

$$R_1 = \frac{8}{12}R_2 = \frac{2}{3}R_2$$

เพราะฉะนั้น เราได้อัตราส่วนระหว่าง R_1 กับ R_2 ที่ทำให้ Voltage ตกคร่อม $R_2 = 12$ Volt

กรณี Transistor off



รูปที่ 3.8 แสดง Voltage ตกคร่อมที่ R_2 กรณี Transistor off

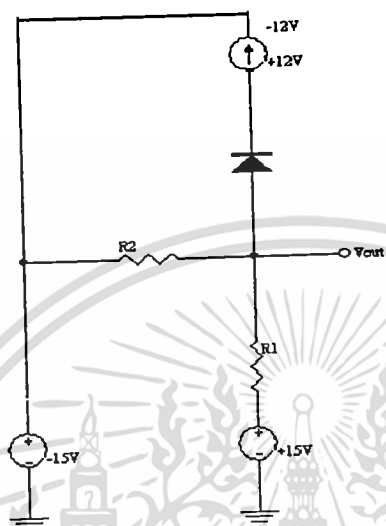
เพราะฉะนั้น V ตกคร่อม $R_2 = -15$ Volt

จุดประสงค์การต่อ Diode เพื่อที่จะควบคุมการ swing ของ Voltage ของ output ว่าเราต้องการให้ค่าสูงสุดอยู่ตรง ณ จุดใด เช่น การทดลองเราต้องการให้มีค่าสูงสุดอยู่ที่ -3 และต่ำสุดอยู่ที่ -15 เพราะเราจะใช้ช่วง -3 กับ -15 ซึ่งเป็นช่วงการทำงานของ Delay

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

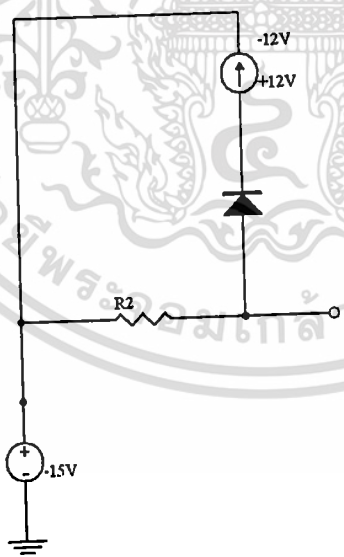
ดังนั้นเราจะต่อวงจร ดังนี้

Transistor on



รูปที่ 3.9 เมื่อต่อ Diode กรณี Transistor on

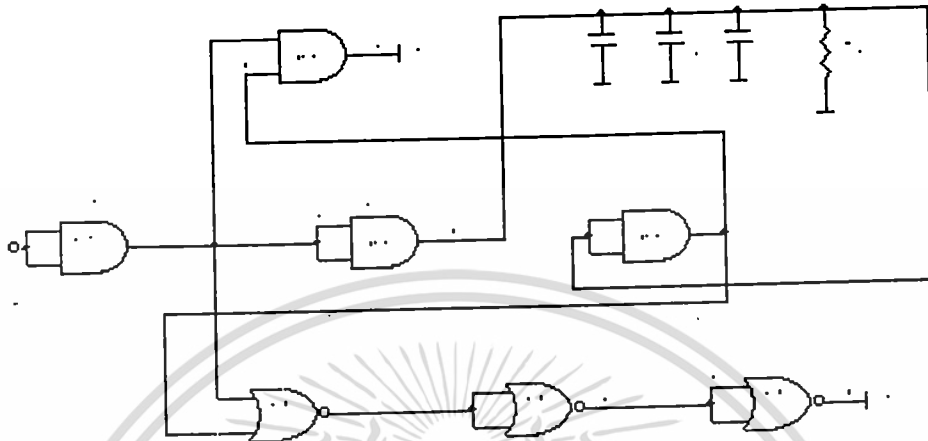
Transistor off



รูปที่ 3.10 เมื่อต่อ Diode กรณี Transistor off

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

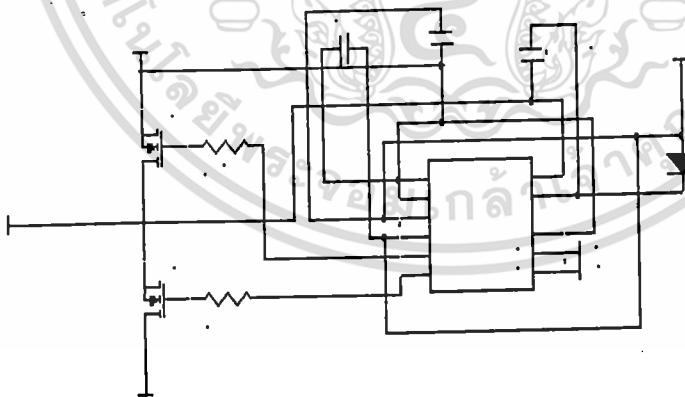
3.2.2 วงจรหน่วงเวลาสัญญาณ (Delay)



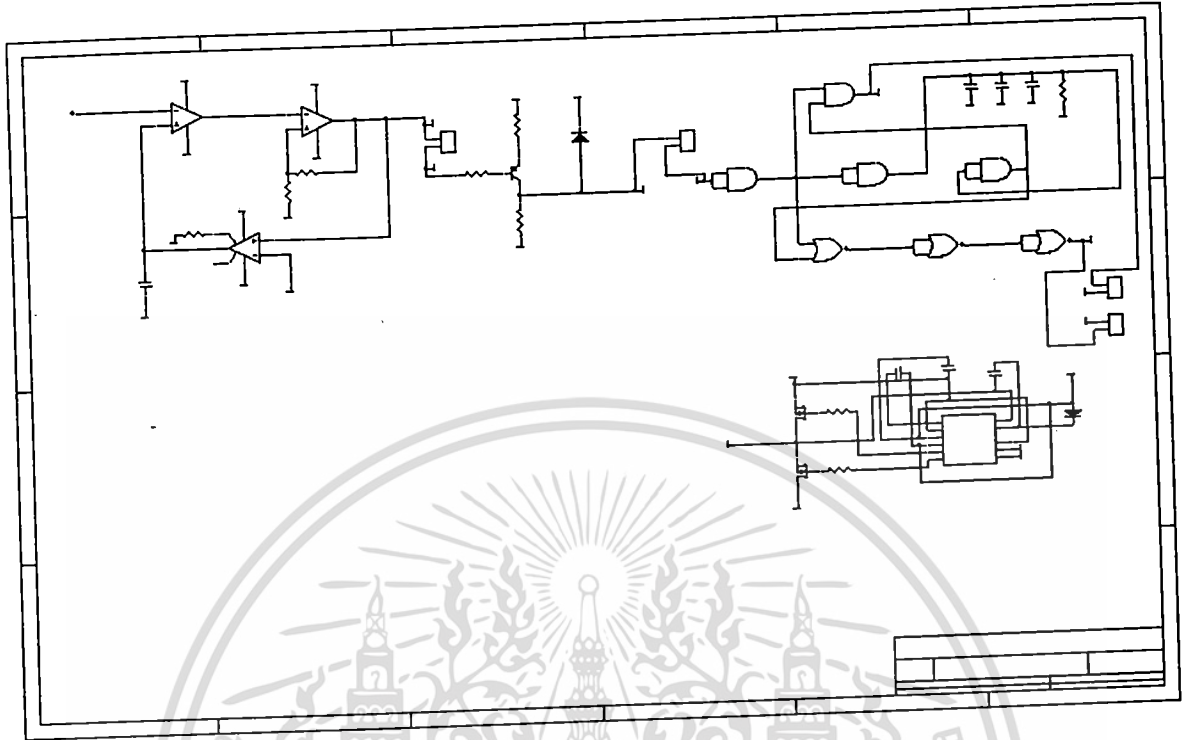
รูปที่ 3.11 วงจรหน่วงเวลาสัญญาณ (Delay)

3.3 วงจรขับกำลัง (Driver Circuit)

วงจรในส่วนนี้ทำหน้าที่เพิ่มกระแสให้มากขึ้น เพื่อที่จะไป Drive Power MOSFET ให้สามารถทำงานได้ คือ มีกระแสเพียงพอที่ทำให้ MOSFET เกิดการเหนี่ยวนำงานเกิดแกนแม่เหล็กที่ใช้นำกระแส



รูปที่ 3.12 วงจรขับกำลัง (Driver Circuit)

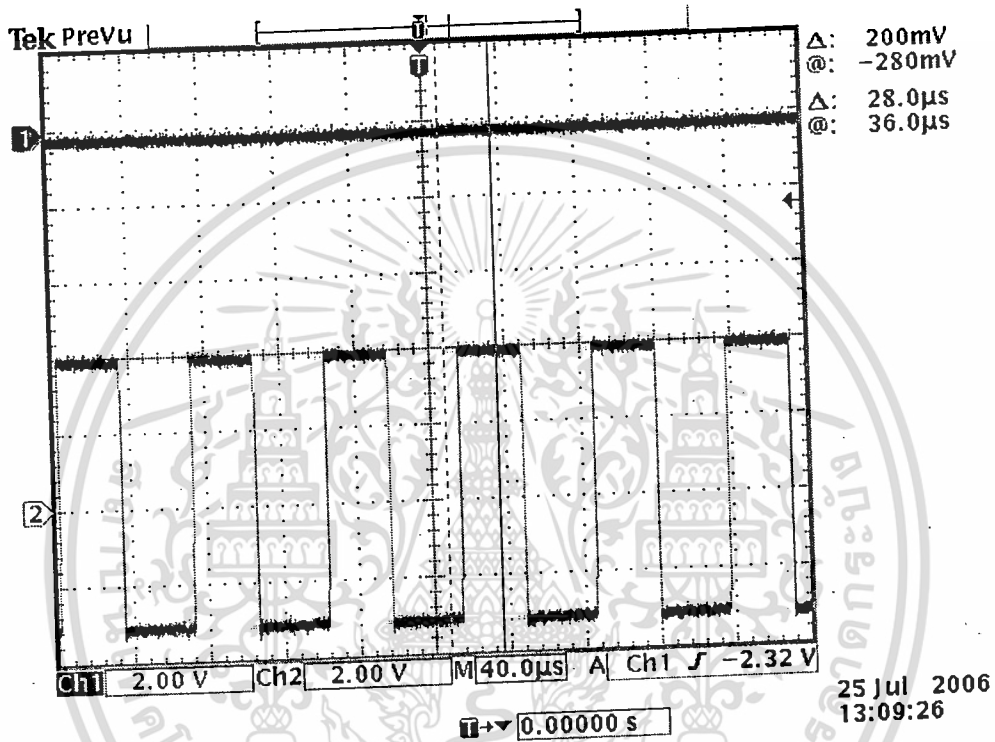


รูปที่ 3.13 วงจรขยายกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

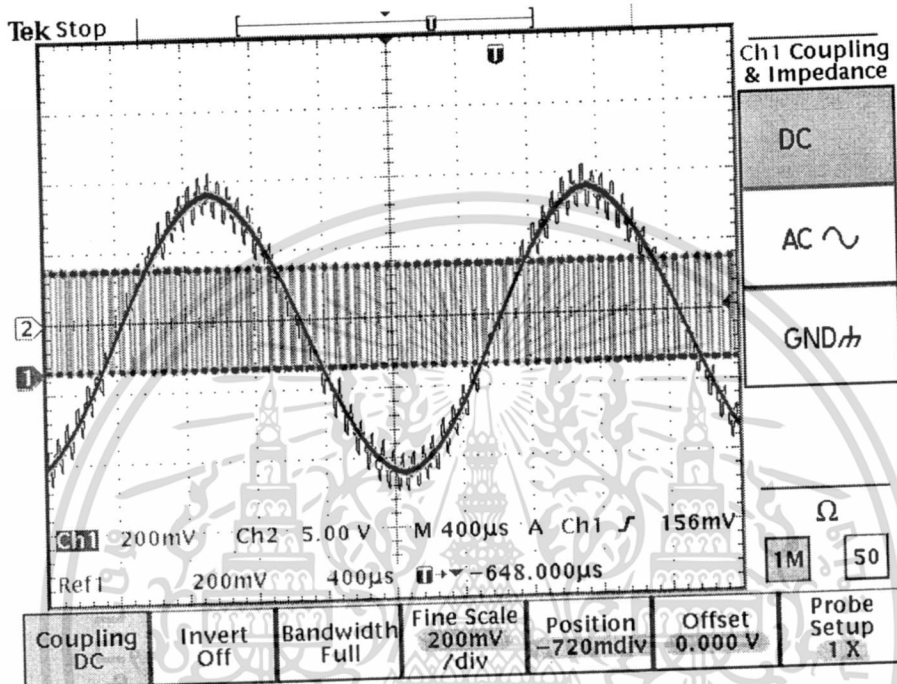
การทดลองและผลการทดลอง

วัดสัญญาณเอาต์พุตที่วงจรถลตา-มอดูเลชันเทียบกับสัญญาณอินพุต เมื่อป้อนสัญญาณกราวด์ที่ Channel 1 เอาต์พุตที่ Channel 2 ได้เป็นสัญญาณสี่เหลี่ยม



รูปที่ 4.1 วัดสัญญาณเอาต์พุตที่วงจรถลตา-มอดูเลชัน เมื่อเทียบกับสัญญาณอินพุต เมื่อป้อนสัญญาณกราวด์ที่ Channel 1

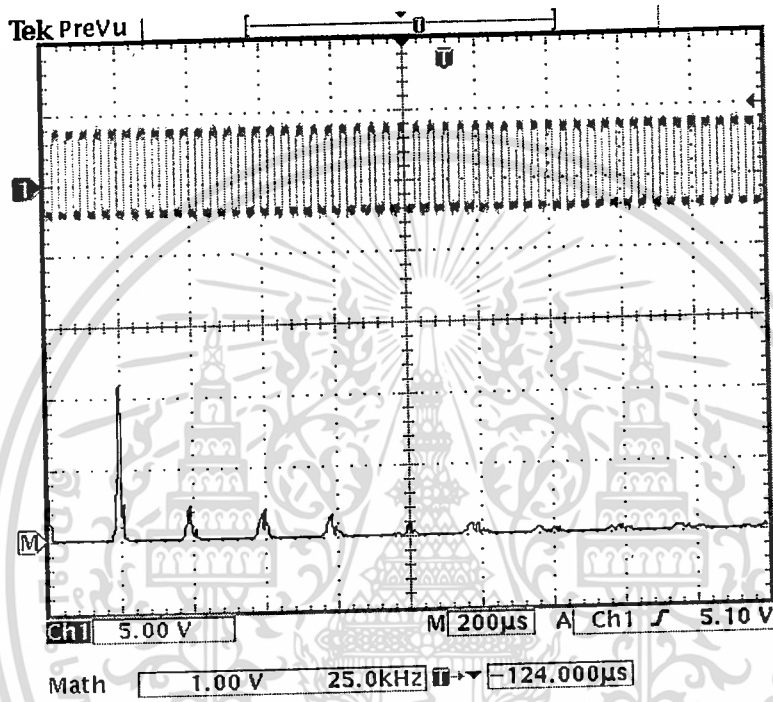
วัดสัญญาณเอาต์พุตที่วงจรเรขาคณิต-มอดูเลชันเทียบกับสัญญาณอินพุต เมื่อป้อนสัญญาณไซน์เวฟที่ Channel 1 เอาต์พุตที่ Channel R1 ได้เป็นสัญญาณที่มอดูเลตกับสัญญาณไซน์เวฟ และ Channel 2 เป็นสัญญาณที่ออกจากวงจรเรขาคณิต-มอดูเลชันที่มีการเปลี่ยนแปลงค่า Duty Cycle



รูปที่ 4.2 วัดสัญญาณเอาต์พุตที่วงจรเรขาคณิต-มอดูเลชันเทียบกับสัญญาณอินพุต เมื่อป้อนสัญญาณไซน์เวฟที่ Channel 1

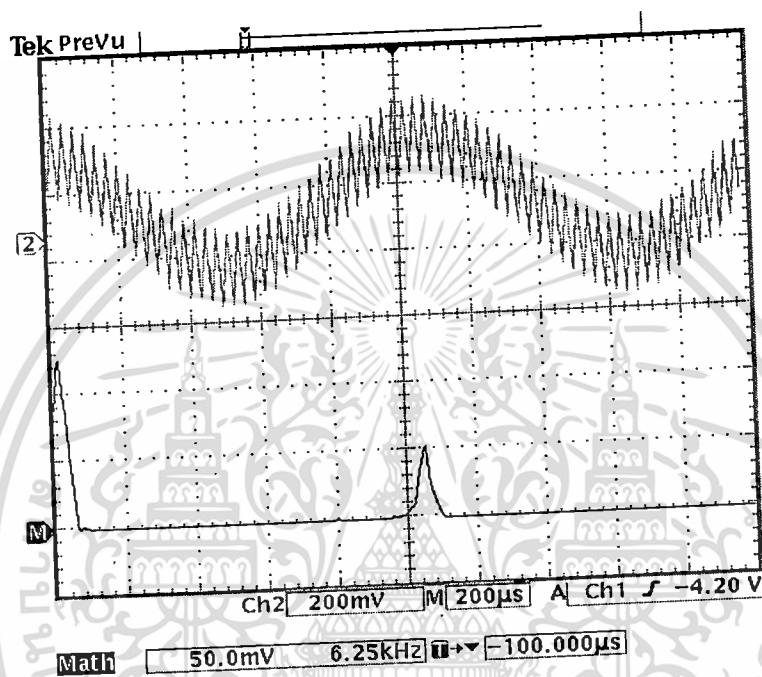
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัดสัญญาณเอาต์พุตที่วงจรเคลตา-มอดูเลชันเทียบกับสเปคตรัมของสัญญาณในโดเมนความถี่ จะเห็นว่าสัญญาณความถี่สูงขึ้นบนสัญญาณความถี่ต่ำ ซึ่งเป็นความถี่ที่เราไม่ต้องการ เพราะฉะนั้นเราจะใช้ วงจรกรองความถี่ต่ำผ่านในการกำจัดความถี่สูงทิ้ง ซึ่ง ได้ผลการทดลองดังนี้



รูปที่ 4.3 วัดสัญญาณเอาต์พุตที่วงจรเคลตา-มอดูเลชันเทียบกับสเปคตรัมของสัญญาณใน โดเมนความถี่

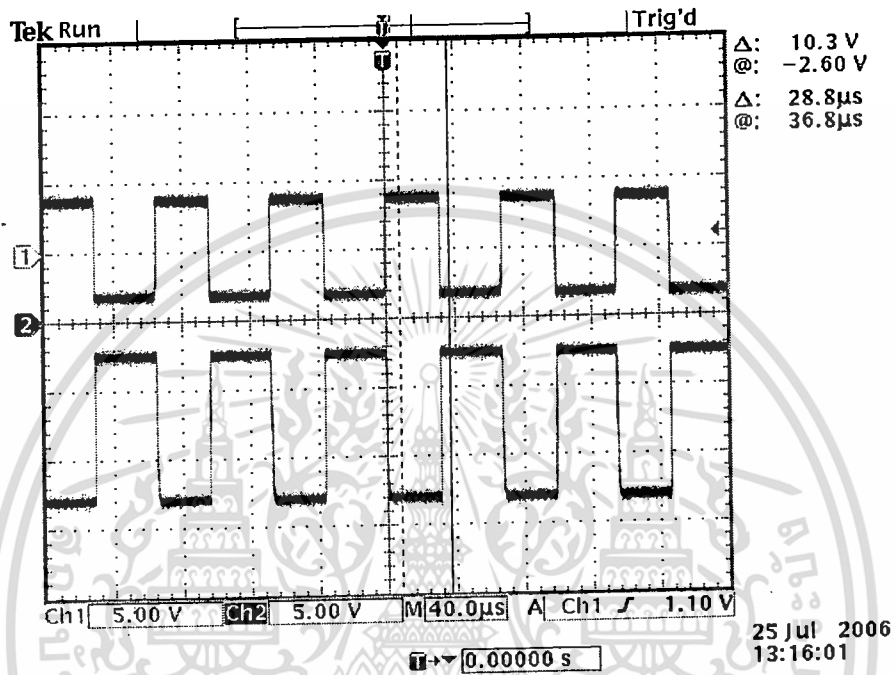
วัดสัญญาณเอาต์พุตที่เกิดจากการมอดูเลต แล้วทำการพล็อตสเปกตรัมในโดเมนความถี่ จะเห็นว่ามีความถี่สูงเกิดขึ้น ซึ่งเป็นความถี่ที่ไม่ต้องการ เพราะฉะนั้นจึงใช้วงจรกรองความถี่ต่ำผ่านเพื่อกำจัดความถี่สูงทิ้ง



23 Oct 2006
19:04:22

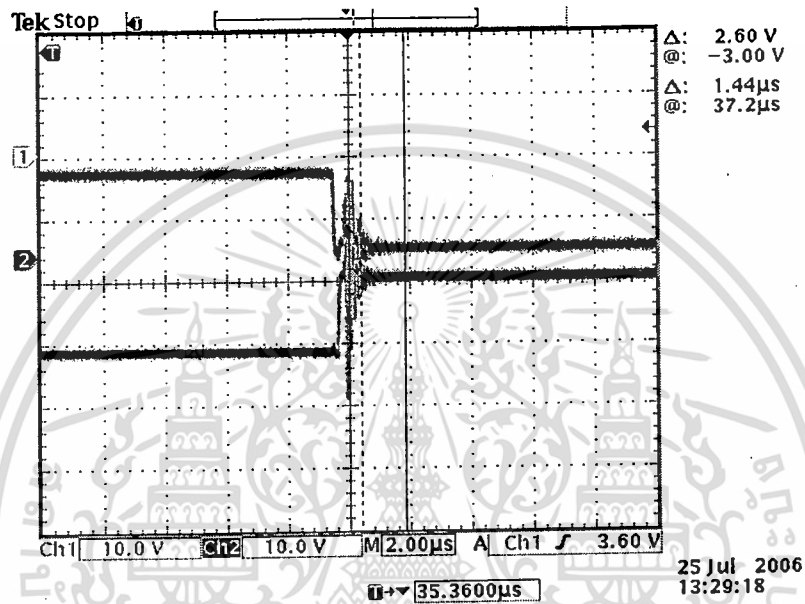
รูปที่ 4.4 วัดสัญญาณเอาต์พุตที่เกิดจากการมอดูเลต แล้วทำการพล็อตสเปกตรัมในโดเมนความถี่

วัดสัญญาณเอาต์พุตที่วงจรจัดระดับสัญญาณ (Level Shift) เทียบกับสัญญาณอินพุต
เมื่อป้อนสัญญาณสี่เหลี่ยมที่ Channel 1 เอาต์พุตที่ Channel 2 ได้เป็นสัญญาณสี่เหลี่ยม



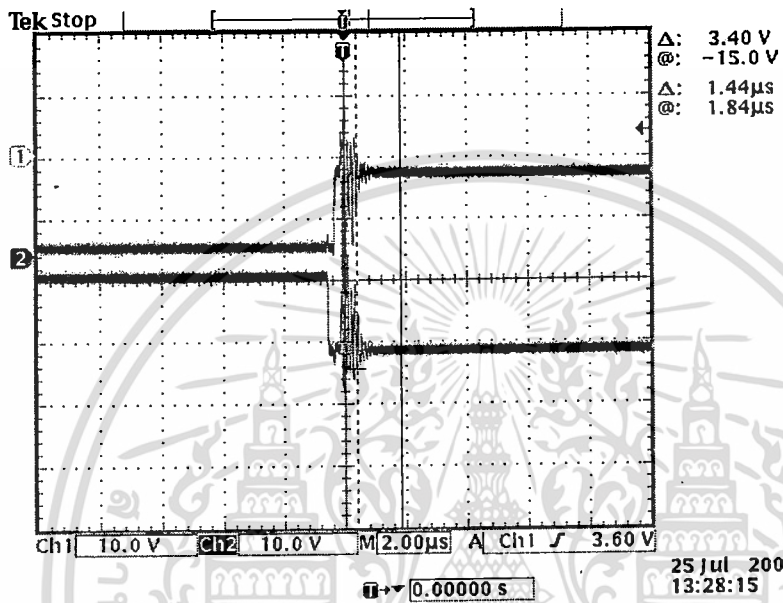
รูปที่ 4.5 วัดสัญญาณเอาต์พุตที่วงจรจัดระดับสัญญาณ (Level Shift) เทียบกับสัญญาณอินพุต เมื่อป้อนสัญญาณสี่เหลี่ยมที่ Channel 1

วัดสัญญาณเอาต์พุตที่วงจรมหาสัญญาณ (Delay) เมื่อป้อนสัญญาณสี่เหลี่ยม ที่ออกจาก วงจรจัดระดับสัญญาณ (Level shift) ที่ Channel 1 เอาต์พุต (HIN) Channel 2 เอาต์พุต (LIN) ได้เป็น สัญญาณสี่เหลี่ยมที่กลับเฟสกันและมีการหน่วงเวลาเกิดขึ้น



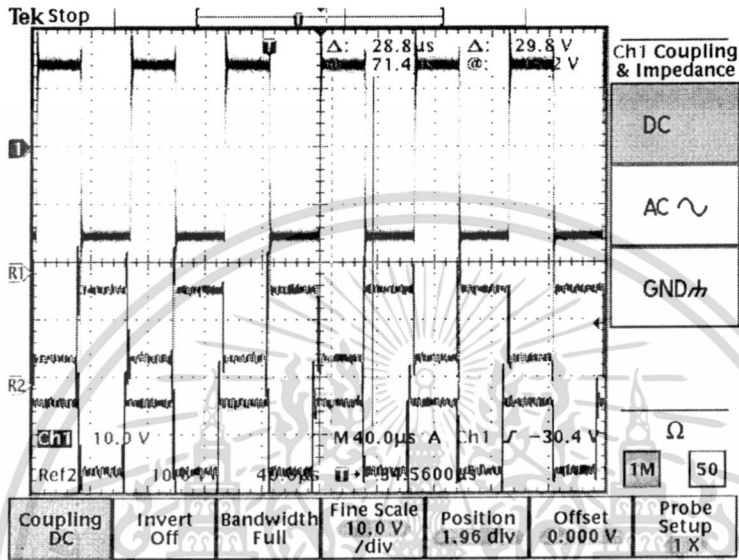
รูปที่ 4.6 วัดสัญญาณเอาต์พุตที่วงจรมหาสัญญาณ (Delay) เทียบกับสัญญาณอินพุต เมื่อป้อนสัญญาณสี่เหลี่ยมที่ออกจากวงจรจัดระดับสัญญาณ (Level Shift) ที่ Channel 1

วัดสัญญาณเอาต์พุตที่วงจรหน่วงเวลาสัญญาณ (Delay) เมื่อป้อนสัญญาณสี่เหลี่ยมที่ออกจาก
 วงจรจัดระดับสัญญาณ (Level shift) ที่ Channel 1 เอาต์พุต (HIN) Channel 2 เอาต์พุต (LIN) ได้เป็น
 สัญญาณสี่เหลี่ยมที่มีการกลับเฟสกันและมีการหน่วงเวลาเกิดขึ้น



รูปที่ 4.7 วัดสัญญาณเอาต์พุตที่วงจรหน่วงเวลาสัญญาณ (Delay) เทียบกับสัญญาณอินพุต
 เมื่อป้อนสัญญาณสี่เหลี่ยมที่ออกจากวงจรจัดระดับสัญญาณ (Level Shift) ที่ Channel 1

วัดสัญญาณเอาต์พุตที่วงจรขับสัญญาณ (Driver) เทียบกับสัญญาณอินพุต เมื่อป้อนสัญญาณสี่เหลี่ยมที่ Channel R1 และที่ Channel R2 เอาต์พุตที่ Channel 1 ได้เป็นสัญญาณสี่เหลี่ยม



รูปที่ 4.8 วัดสัญญาณเอาต์พุต ที่วงจรขับสัญญาณ (Driver) เทียบกับสัญญาณอินพุต เมื่อป้อนสัญญาณสี่เหลี่ยมที่ Channel R1 และที่ Channel R2