ห้องสมุดคณะวิศวกรรมศาสตร์ พระจอมเกล้าลาดกระบัง

รายงานการวิจัย

(ฉบับสมบูรณ์)

เรื่อง

เครื่องวิเคราะห์วงจรดิจิตอล

Digital Circuit Analyzer

เสนอ

สภาวิจัยแห่งชาติ

โดย

ผศ. ไพศาล สิทธิโยภาสกุล

(หัวหน้าโครงการวิจัย)

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

RCH
TK
7868
.D5
ผ๑๑๗ ว
ฑ ma
เลขหมู่
เลขทะเบียน 52107
วัน,เดือน,ปี - 2 ก.ค. 2552
ข้อมูลวิจัย
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงงานวิจัย เครื่องวิเคราะห์วงจรดิจิตอล
Digital Circuit Analyzer

ผู้ดำเนินการวิจัย 1. ผศ. ไพศาล สิทธิโยภาสกุล หัวหน้าโครงการวิจัย
2. นายยอดเยี่ยม ปราโมทย์ภิภพ ผู้ร่วมโครงการวิจัย

บทคัดย่อ

โครงการวิจัยนี้เป็นการออกแบบและพัฒนาเครื่องวิเคราะห์วงจรดิจิตอล เป็นอุปกรณ์ที่ใช้สำหรับวิเคราะห์การทำงานของวงจร และไอซีทางลอจิก สามารถใช้ตรวจสอบดูการทำงานของวงจรเกทต่าง ๆ ในไอซีตระกูลทีทีแอล/ซีมอส วิเคราะห์หาสมการทางลอจิกของวงจรที่โปรแกรมอยู่ภายในไอซีประเภท programmable logic devices และสามารถใช้วัดสัญญาณทางลอจิกได้ 24 ช่อง โดยมีส่วนฮาร์ดแวร์ที่ใช้สำหรับอ่านข้อมูลจากวงจรดิจิตอล แล้วส่งข้อมูลผ่านอินเตอร์เฟสการ์ดให้กับโปรแกรมในคอมพิวเตอร์ ซึ่งเป็นส่วนของซอฟท์แวร์ที่ถูกพัฒนาขึ้นมาใช้ในการคำนวณวิเคราะห์ข้อมูลและหาวงจรภายในออกมาเป็นสมการทางลอจิกได้อย่างมีประสิทธิภาพ

Abstract

This research project presents the design and development of the digital circuit analyzer. This tool can be used for analyzing logic integrated circuits including the conventional TTL and CMOS family. It can analyze equation from program in programmable logic devices and can measure logic signals up to 24 channels. The project consists of two parts: part one is the circuit hardware used for reading information from digital circuits and sending a data via an interface card on the computer; part two is the software part on the computer used for analyzing data and finding exact logic functions.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	ก
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์ของโครงงานวิจัย	1
1.2 ขอบเขตของโครงงานวิจัย	2
1.3 ประโยชน์ที่คาดว่าจะได้รับ	2
1.4 ข้อกำหนดของโครงงานวิจัย	2
บทที่ 2ทฤษฎีและหลักการของเครื่องวิเคราะห์วงจรดิจิตอล	3
2.1 Programmable Array Logic	3
2.2 หลักการทดสอบไอซีวงจรดิจิตอล	12
2.3 ขั้นตอนการทำงานของโปรแกรม	14
บทที่ 3 วงจรและผลการทดลอง	25
3.1 วงจรเครื่องวิเคราะห์วงจรดิจิตอล	25
3.2 ผลการทดลองเครื่องวิเคราะห์วงจรดิจิตอล	35
บทที่ 4 บทสรุป	50
บรรณานุกรม	51
ภาคผนวก (รูปภาพลายวงจรที่ออกแบบ)	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่		หน้า
2.1	แสดงโครงสร้างพื้นฐานของ PAL ที่มี 2 อินพุทกับ 1 เอาท์พุท	3
2.2	แสดงสัญลักษณ์ของ PAL	4
2.3	แสดงสัญลักษณ์ของ PAL ที่มี 2 อินพุท และ 1 เอาท์พุท	4
2.4	แสดงโครงสร้างพื้นฐานทางลอจิกของ PROM	5
2.5	แสดงโครงสร้างพื้นฐานทางลอจิกของ PLA	5
2.6	แสดงโครงสร้างพื้นฐานทางลอจิกของ PAL	6
2.7	แสดงขบวนการรับข้อมูลของ PAL	7
2.8	แสดงการโปรแกรม อินพุท/เอาท์พุท	7
2.9	แสดงหน่วยความจำทางเอาท์พุทกับการป้อนกลับ	8
2.10	แสดงการป้อนกลับที่เกี่ยวกับเลขคณิตของวงจรตรรก	9
2.11	แสดงขบวนการของ PAL ที่สามารถโปรแกรมได้ 16 แบบ	9
2.12	แสดงกรรมวิธีการลดรูปโดยอาศัยกรรมวิธีการลดรูปแบบคาร์นอร์	9
2.13	แสดงวงจร Windows Comparator	12
2.14	แสดงโฟลวชาร์ตของโปรแกรม MAIN	14
2.15	แสดงโฟลวชาทร์ทของโปรแกรม CLA	15
2.16	แสดงลักษณะของข้อมูลที่อ่านได้ 1 Byte	16
2.17	แสดงโฟลว์ชาร์ตของการเรียงข้อมูล	17
2.18	แสดงลักษณะข้อมูลใน 1 Byte ของ Channel 1	17
2.19	แสดงโฟลว์ชาร์ตของโปรแกรม PULSE	18
2.20	แสดงโฟลว์ชาร์ตการทำงานของโปรแกรม PLA	19
2.21	แสดงรูปแบบการเรียงขาของไอซี	20
2.22	แสดงโฟลว์ชาร์ตของส่วนวิเคราะห์สมการ	21
2.23	แสดงโฟลว์ชาร์ตของโปรแกรมตรวจสอบไอซี TTL และ CMOS	23
2.24	แสดงโฟลว์ชาร์ตของหลักการตรวจไอซี	24
3.1	แสดง Block Diagram ของวงจร Interface Card	25
3.2	แสดงวงจรของ Interface Card	27
3.3	แสดงวงจรดีมัลติเพล็กซ์	28
3.4	แสดงวงจรสร้างฐานเวลา	28
3.5	แสดงวงจร 8255 I/O	30

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 แสดงวงจรบัฟเฟอร์อินพุทเอาท์พุทของไอซีที่นำมาวิเคราะห์ 31
3.7 แสดงวงจร Comparator 32
3.8 แสดงวงจรปรับแรงดันอ้างอิงหรือ Thershold 33
3.9 แสดง Interface Card 34
3.10 แสดงอุปกรณ์ภายในของเครื่องวิเคราะห์วงจรดิจิตอล 34
3.11 แสดงตัวเครื่องที่ประกอบเสร็จเรียบร้อย 35
3.12 แสดงหน้าจอของ MAIN 35
3.13 แสดงเมนูของโปรแกรม PLA 37
3.14 แสดงเมนู Assignment ของ PLA 38
3.15 แสดงเมนู Start ของ PLA 39
3.16 แสดงหน้าจอตัวอย่างการวิเคราะห์หาวงจรลอจิก ในรูปแบบของ Minterm 40
3.17 แสดงหน้าจอตัวอย่างการวิเคราะห์หาวงจรลอจิก ในรูปแบบของ Maxterm 40
3.18 แสดงหน้าจอของโปรแกรม TTL 41
3.19 แสดงการรายงานเบอร์ของไอซีที่ตรวจสอบได้ 42
3.20 แสดงการรายงานผลการตรวจสอบไอซี 42
3.21 แสดงหน้าจอของโปรแกรม CLA 43
3.22 แสดงค่า Timebase ที่มีให้เลือกในเมนู Timebase Select 44
3.23 แสดงค่า Threshold ต่างๆ ที่มีให้เลือกใช้ในเมนู Threshold Select 45
3.24 แสดงการเลือกจำนวน Channel 45
3.25 แสดงเมนู Start CLA จะแสดงค่าทั้งหมดที่ตั้งไว้ให้ดูก่อนการเริ่มต้นวัดสัญญาณ 46
3.26 แสดงหน้าจอของ PULSE 46
3.27 แสดงหน้าจอของ PULSE ใน State mode 47
3.28 แสดงหน้าจอของ PULSE เมื่อกดปุ่ม Next 48
3.29 แสดงหน้าจอของ PULSE เมื่อกดปุ่ม Zoom Out 48

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ปัจจุบันเทคโนโลยีทางด้านอุตสาหกรรมได้พัฒนาไปอย่างรวดเร็ว เครื่องมือเครื่องใช้ต่างๆ ที่ใช้ในโรงงานอุตสาหกรรม ตามบริษัท หรือแม้แต่ตามบ้านเรือนต่างๆ ส่วนใหญ่จะมีวงจรดิจิตอลเป็นส่วนประกอบด้วยทั้งสิ้น โดยวงจรดิจิตอลจะใช้อุปกรณ์ประเภทไอซีเป็นส่วนประกอบ ซึ่งอาจจะมีตัวเดียวหรือหลายๆ ตัวร่วมกัน จึงทำให้มีขนาดที่เล็ก น้ำหนักเบา และประหยัดเนื้อที่ แต่การตรวจสอบวิเคราะห์หาวงจรที่อยู่ภายในหรือซ่อมแซมจะทำได้ยาก ยิ่งในปัจจุบันมีไอซีประเภท Programmable Logic Devices (PLD) ที่ได้มีการผลิตออกมาจำหน่ายอย่างแพร่หลาย ซึ่งภายในได้บรรจุวงจรเกทต่างๆ ไว้เป็นจำนวนมากและสามารถนำไปโปรแกรมออกแบบเชื่อมโยงวงจรเกทเหล่านี้เข้าด้วยกัน เพื่อให้วงจรดิจิตอลมีฟังก์ชันการทำงานตามต้องการ และยังมี Security Fuse เพื่อป้องกันการลอกเลียนแบบได้ ทำให้เครื่องมือวัดหรือ Logic Analyzer โดยทั่วไปไม่สามารถตรวจสอบหาวงจรการทำงานภายในได้ จึงเป็นส่วนดีประการหนึ่งสำหรับผู้ออกแบบและผู้ผลิต แม้การรักษาความลับจะเป็นข้อดี แต่ก็มีข้อเสียแอบแฝงอยู่ในกรณีวงจรเกิดปัญหาขึ้นจึงไม่อาจจะแก้ไขได้ ดังตัวอย่างของปัญหาเช่น โรงงานอุตสาหกรรมที่สั่งเครื่องจักรที่ใช้ในการผลิตโดยนำเข้าจากต่างประเทศ เมื่ออุปกรณ์ที่ภายในเป็นไอซี PLD เสีย ก็ไม่อาจซื้อหามาเปลี่ยนได้ต้องสั่งนำเข้าจากต่างประเทศ หรือในกรณีเครื่อง ATM ของธนาคารที่ภายในออกแบบโดยใช้ไอซี PLD เมื่อใช้ไปเป็นเวลานานหลายปีและไอซีที่เป็นอะไหล่หมดไป เวลาที่เสียหรือต้องการผลิตวงจรส่วนนี้เพิ่มบริษัทก็ไม่อาจจะหามาได้ถ้าขาดรายละเอียดในการออกแบบ ซึ่งบริษัทต้องส่งไอซีตัวอย่างไปตรวจวิเคราะห์หาวงจรในต่างประเทศเพื่อสั่งผลิตไอซีส่วนนี้เพิ่ม ทำให้มีค่าใช้จ่ายสูง จากเหตุผลดังกล่าวโครงงานวิจัยจึงได้ทำการศึกษาออกแบบเครื่องที่ใช้สำหรับวิเคราะห์หาลอจิกฟังก์ชันการทำงานภายในวงจรดิจิตอลที่เป็นแบบใช้อุปกรณ์หลายตัวร่วมกันหรือแบบเป็นตัวเดียวรวมทั้งไอซีประเภท PLD ด้วย

1.1 วัตถุประสงค์ของโครงงานวิจัย

1. พัฒนาเครื่องที่ใช้วิเคราะห์วงจรดิจิตอล โดยออกแบบเครื่องให้เชื่อมต่อกับคอมพิวเตอร์และแสดงผลบนคอมพิวเตอร์
2. ออกแบบและพัฒนาซอฟท์แวร์สำหรับเครื่องคอมพิวเตอร์ที่ใช้ตรวจสอบการทำงานและหาลอจิกฟังก์ชันของวงจร
3. เพื่อศึกษาการทำงานของวงจรดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 ขอบเขตของโครงงานวิจัย

เป็นเครื่องที่ใช้ในการวัดสัญญาณทางลอจิก และวิเคราะห์หาสมการทางลอจิกของวงจรที่อยู่ในตัวไอซีโดยจะใช้ร่วมกับคอมพิวเตอร์ การแสดงผลระดับสัญญาณทางลอจิกสามารถวัดได้สูงสุด 24 ช่อง และแสดงผลที่หน้าจอเป็น Low, High และ Hi Impedance โดยจะแบ่งการแสดงผลออกเป็น 3 ครั้ง ในแต่ละครั้งจะสามารถแสดงผลได้ 8 ช่องสัญญาณ โดยจะใช้ฐานเวลาร่วมกันเพื่อใช้ในการเปรียบเทียบรูปคลื่นของสัญญาณ นอกจากนี้ยังอาจนำไปใช้เป็นเครื่องตรวจสอบไอซีตระกูล TTL/CMOS ประเภทเกทเกทต่าง ๆ ว่าทำงานได้หรือเสีย

การวิเคราะห์ Combination Logic ที่อยู่ภายในไอซี Programmable Array Logic จะต้องเสียบตัวไอซี อยู่บนซ็อกเก็ต (Test Socket) และตัวโปรแกรมในคอมพิวเตอร์จะทำการส่งอินพุทจากค่าต่ำสุดไปจนถึงค่าสูงสุด ซึ่งค่าสูงสุดนี้จะขึ้นอยู่กับจำนวนของอินพุทที่ป้อนเข้าไป เมื่อโปรแกรมส่งค่าไปให้กับไอซีหนึ่งครั้ง ก็จะทำการอ่านค่าเอาท์พุทของไอซีมาหนึ่งครั้งจนกว่าจะครบ หลังจากนั้นโปรแกรมจะนำค่าเอาท์พุทต่างๆ ที่ได้นี้นำมาวิเคราะห์หาสมการทางลอจิก โดยจะสามารถรับค่าอินพุทได้สูงสุด 16 เส้น

1.3 ประโยชน์ที่คาดว่าจะได้รับ

1. เป็นการพัฒนาเทคโนโลยีทางด้านวงจรดิจิตอล
2. เป็นการส่งเสริมการผลิตวงจร ลดต้นทุนการผลิต และลดการนำเข้าจากต่างประเทศ
3. ใช้ในการสอน และฝึกฝนวิศวกร เพื่อพัฒนาบุคคลากรให้ได้ประสิทธิภาพ

1.4 ข้อกำหนดของโครงงานวิจัย

1. ใช้อุปกรณ์ที่สามารถหาซื้อได้ง่าย
2. สร้าง ประกอบและซ่อมแซมในภายหลังได้
3. ใช้งานได้สะดวกและง่าย
4. มีความละเอียดและความแม่นยำพอสมควร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการของเครื่องวิเคราะห์วงจรดิจิตอล

2.1 Programmable Array Logic

PAL (Programmable Array Logic) เป็นอุปกรณ์ที่ถูกพัฒนามาเพื่อช่วยให้ สามารถทำฟังก์ชั่นลอจิกที่ยุ่งยากซับซ้อน ซึ่งประกอบด้วยหลาย ๆ อินพุทและหลาย ๆ เอาท์พุทให้สามารถใช้ PAL เพียวตัวเดียว โดยทราบเพียงสถานะของอินพุทและเอาท์พุทของฟังก์ชั่นลอจิก ก็สามารถจะทำให้ PAL สามารถเขียนแบบฟังก์ชั่นลอจิก ที่ยุ่งยากได้ โดยไม่ต้องอาศัยลอจิกเกท (Logic Gate) หลาย ๆ ตัวมาประกอบกัน เพื่อให้ได้วงจรที่มีคุณสมบัติเหมือนกับฟังก์ชั่นลอจิก

2.1.1 หลักการของ PAL

โดยส่วนใหญ่แล้ว PAL ถูกสร้างในรูปของผลรวมของผลคูณลอจิก (Sum Of Products Logic) โดยการทำโปรแกรม AND array ซึ่งค่าของเอาท์พุทที่ได้จะนำไปยัง OR array ที่ไม่ได้มีการเปลี่ยนแปลง ซึ่งผลรวมของผลคูณสามารถหาได้จากการแปลงสมการบูลีน (Boolean) โดย PAL สามารถใช้ได้อย่างไม่มีขีดจำกัด โดยสามารถจะเปลี่ยนแปลงค่าใน AND - OR array โดยที่ PAL จะให้ข้อแตกต่างในด้านประสิทธิภาพสูงสุด รูปที่ 2.1 แสดงโครงสร้างพื้นฐานของ PAL ที่มี 2 อินพุทกับ 1 เอาท์พุท โดยในที่นี้ สมการลอจิกทั่ว ๆ ไปคือ

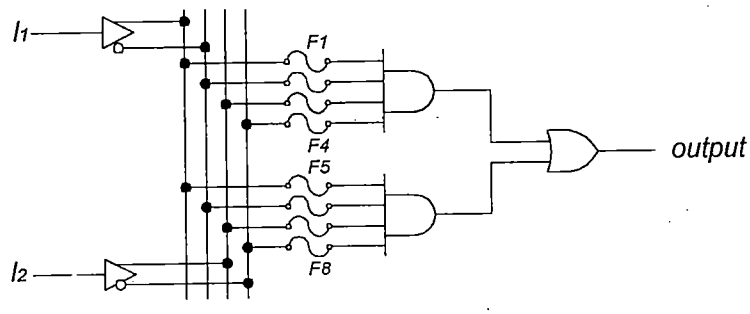
$$\text{Output} = (i_1+\overline{f}_1)(\overline{i}_1+\overline{f}_2)(i_2+\overline{f}_3)(\overline{i}_2+\overline{f}_4)+$$
$$(i_1+\overline{f}_5)(\overline{i}_1+\overline{f}_6)(i_2+\overline{f}_7)(\overline{i}_2+\overline{f}_8)$$

โดยที่ “f” คือตำแหน่งของการต่อเชื่อมของฟิวส์ในกระบวนการ AND ของ PAL การต่อเชื่อมจะไม่ถูกระเบิดถ้าเป็นลอจิก 1 ดังนี้

ฟิวส์ระเบิด , $f = 0$

ฟิวส์สมบูรณ์ , $f = 1$

ถ้าปราศจากการโปรแกรม PAL ฟิวส์ทุกตัวจะคงสมบูรณ์

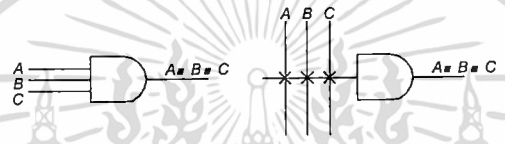


รูปที่ 2.1 แสดงโครงสร้างพื้นฐานของ PAL ที่มี 2 อินพุทกับ 1 เอาท์พุท

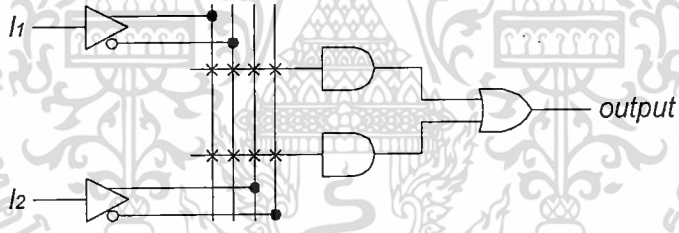
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในสมการลอจิก จะมีความสะดวกในการออกแบบสำหรับระบบเล็ก แต่ความยุ่งยากจะเพิ่มขึ้นอย่างมากในระบบที่ใหญ่ขึ้น เพื่อที่จะลดความสับสนในสมการลอจิกที่ซับซ้อนมักจะใช้ลอจิกไดอะแกรม และตารางความจริง รูปที่ 2.2 แสดงสัญลักษณ์ของ PAL เครื่องหมาย "x" ในรูปแสดงถึงจุดที่ถูกต่อโดยฟิวส์ สามารถทำให้ขาดออกจากกันได้โดยป้อนกระแสไฟฟ้าให้เหมือนกับการทำโปรแกรม PROM

สัญลักษณ์ ในรูปที่ 2.2 มักใช้ในขบวนการผลิตไอซีอย่างไม่เป็นทางการ เพราะค่อนข้างจะดูได้ง่ายและชัดเจนระหว่างโครงร่างของชิปและลอจิกไดอะแกรม โดยยังเป็นการรวบรวมระหว่างลอจิกไดอะแกรม และตารางความจริง ซึ่งสามารถอ่านเข้าใจได้ง่าย และกระทัดรัด จากรูปที่ 2.1 ที่มีอินพุท 2 อินพุท และมีเอาท์พุท 1 เอาท์พุทสามารถเขียนใหม่ ได้ดังรูปที่ 2.3



รูปที่ 2.2 แสดงสัญลักษณ์ของ PAL



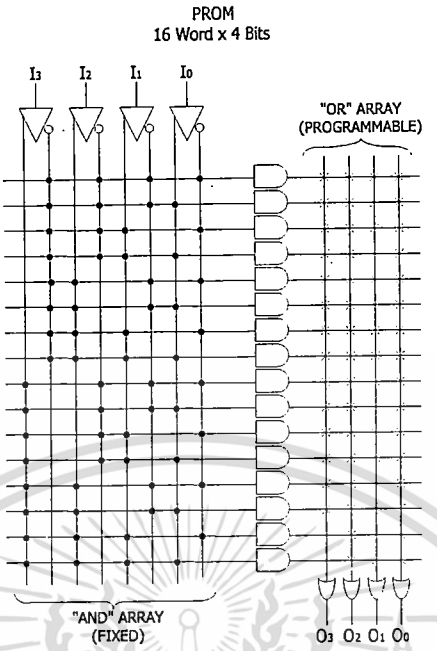
รูปที่ 2.3 แสดงสัญลักษณ์ของ PAL ที่มี 2 อินพุท และ 1 เอาท์พุท

การออกแบบวงจรลอจิก ที่ได้โดยการนำเอาโครงสร้างของ PAL มาเปรียบเทียบกับโครงสร้างของ PROM และ PLA

โดยโครงสร้างพื้นฐานทางลอจิกของ PROM ประกอบไปด้วย AND array ซึ่งเอาท์พุทจะถูกป้อนเข้าสู่ OR array ที่สามารถทำการโปรแกรมได้ดังรูปที่ 2.4

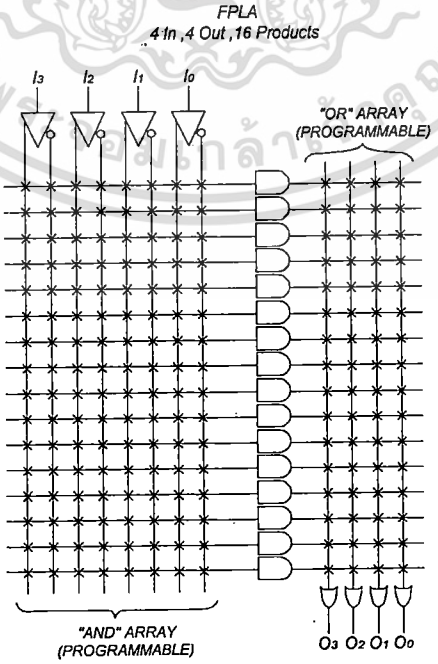
PROM จะมีราคาต่ำ โปรแกรมได้ง่าย และเหมาะสำหรับใช้เป็นโปรแกรมการจัดระบบ โดยธรรมดาส่วนมากนิยมใช้เก็บโปรแกรมคอมพิวเตอร์ และข้อมูลในการประยุกต์ใช้งานนี้ได้ระบุอินพุทเป็นตำแหน่งหน่วยความจำของคอมพิวเตอร์ เอาท์พุทคือตัวบรรจุตำแหน่งหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 แสดงโครงสร้างพื้นฐานทางลอจิกของ PROM

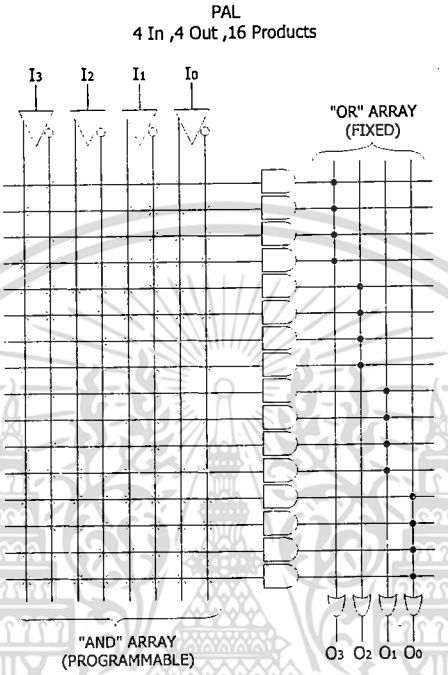
โครงสร้างพื้นฐานทางลอจิกของ PLA จะประกอบด้วย AND array ที่สามารถทำการโปรแกรมได้ โดยเอาท์พุทจะการป้อนเข้าสู่ OR array ที่สามารถทำการโปรแกรมได้ ดังรูปที่ 2.5 ซึ่งผู้ออกแบบสามารถควบคุมทั้งอินพุทและเอาท์พุทได้อย่างสมบูรณ์ PLA ไม่สามารถที่จะทำการโปรแกรมได้อีก ถูกออกแบบให้ใช้อย่างกว้างขวางในการประยุกต์ใช้งาน อย่างไรก็ดีหลักการสร้าง PLA โดยทั่วๆไปจะแพง ค่อนข้างจะยากต่อการเข้าใจ และค่าโปรแกรมแพง



รูปที่ 2.5 แสดงโครงสร้างพื้นฐานทางลอจิกของ PLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างพื้นฐานทางลอจิกของ PAL ประกอบด้วย AND array ที่สามารถทำการโปรแกรมได้ ซึ่งเอาท์พุทถูกระบุไว้อย่างแน่นอนด้วยขบวนการ OR ดังรูปที่ 2.6 PAL ได้รวมเอาข้อดีของ PLA ด้วยราคาที่ต่ำและการโปรแกรมง่ายของ PROM ตารางที่ 2.1 สรุปคุณสมบัติของ PROM ,PLA และ PAL



รูปที่ 2.6 แสดงโครงสร้างพื้นฐานทางลอจิกของ PAL

ตารางที่ 2.1 สรุปคุณสมบัติของ PROM ,PLA และ PAL

	AND	OR	OUTPUT OPTION
PROM	Fixed	Programmable	TS OC
FPLA	Programmable	Programmable	TS OC Fusible Polarity
FPGA	Programmable	None	TS OC Fusible Polarity
FPLS	Programmable	Programmable	TS Registered Feedback, I/O
PAL	Programmable	Fixed	TS Rrgistered Feedback, I/O

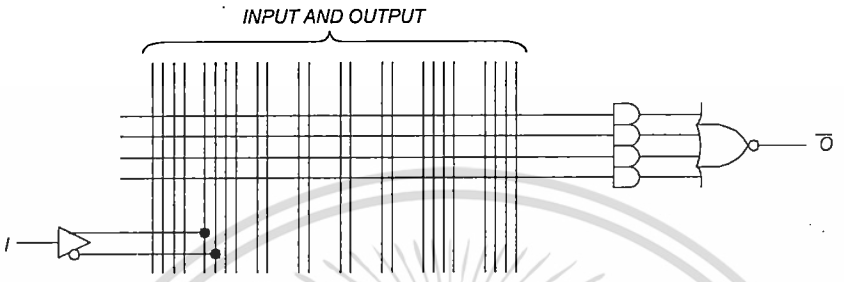
2.1.2 ชนิดของ Programmable Array Logic

PAL ถูกออกแบบให้ครอบคลุมการกระทำของลอจิก ให้มีอินพุทและเอาท์พุท จำนวนเกท ขนาดรูปแบบของโครงสร้างวงจรภายใน และจำนวนฟิวส์ที่แตกต่างกัน ซึ่งได้รับการยอมรับจากนักออกแบบว่า PAL เหมาะสมที่จะนำมาประยุกต์ใช้งาน ชนิดของ PAL และคุณสมบัติสามารถสรุปได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขบวนการสำหรับรับข้อมูล

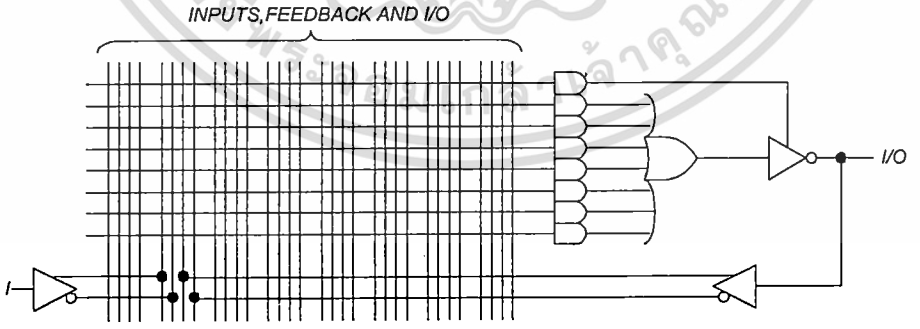
ขบวนการรับข้อมูลของ PAL เหมาะที่จะใช้กับขนาด 12×10 (12 อินพุท, 10 เอาท์พุท) ถึงขนาด 20×2 โดยที่ให้เอาท์พุทการทำงานทั้งเป็น high และ Low เหมาะสำหรับองค์ประกอบทางเอาท์พุท ดังรูปที่ 2.7 นี่คือการจัดรูปแบบที่กว้างขวางสำหรับอินพุทและเอาท์พุท ซึ่งยอมให้ PAL แทนที่ ซึ่งจะมีขนาดที่แตกต่างกันเมื่อนำมารวมกันให้เป็นชิ้นเดียวกัน



รูปที่ 2.7 แสดงขบวนการรับข้อมูลของ PAL

การโปรแกรม อินพุท / เอาท์พุท

ลักษณะของแบบที่ดีของตระกูล PAL คือการโปรแกรม อินพุท/เอาท์พุท ที่กำหนดเงื่อนไข ซึ่งควบคุมเอาท์พุทโดยตรงของ PAL ได้ดังแสดงรูปที่ 2.8 เงื่อนไขอันแรกคือกำหนดให้ตัวกั้นหรือ Buffer ทำการได้ 3 สภาวะ ซึ่งในการกำหนดสวิทช์ต่อรวมเข้ากับเอาท์พุท ขาเอาท์พุทจะย้อนกลับไปยังกระบวนการทางอินพุทของ PAL ดังนั้น PAL จะขับอินพุท/เอาท์พุทต่อเมื่อสวิทช์ 3 สภาวะอยู่ในสภาวะที่สามารถต่อเชื่อมได้ และเมื่อกำหนดสวิทช์ 3 สภาวะให้อยู่ในสภาวะที่ไม่สามารถที่จะต่อเชื่อมได้ ลักษณะนี้สามารถใช้ขาสำหรับใช้ในการประมวลผลของฟังก์ชั่น อินพุท/เอาท์พุท หรือกำหนดขาอินพุทที่สามารถติดต่อโดยตรงได้



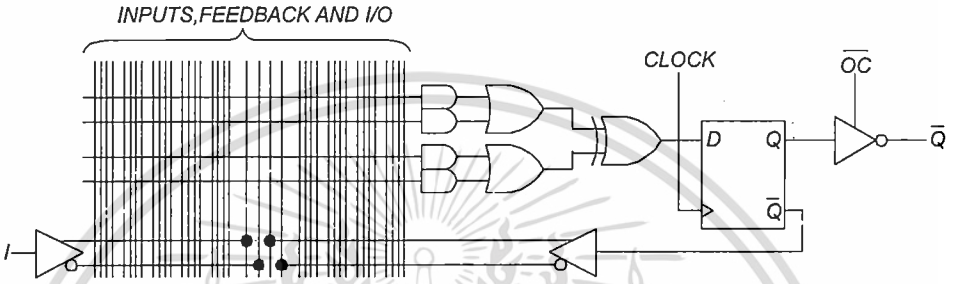
รูปที่ 2.8 แสดงการโปรแกรม อินพุท/เอาท์พุท

หน่วยความจำทางเอาท์พุทกับการป้อนกลับ

คุณสมบัติที่ดีของตระกูล PAL คือข้อมูลในหน่วยความจำย่อยที่เอาท์พุทกับการป้อนกลับของหน่วยความจำย่อย แต่ละเงื่อนไขการผลิตจะเก็บค่าไว้ในฟลิปฟลอป ในช่วงขอบขาขึ้นของระบบนาฬิกา ดังรูปที่ 2.9 โดยที่ เอาท์พุท Q ของฟลิปฟลอปผ่านสวิทช์ไปยังขาเอาท์พุท โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถเชื่อมต่อการทำงานเมื่อเป็น Low ของตัวกั้นหรือ buffer 3 สภาวะ เอาท์พุท Q จะถูกส่งกลับไปยังขบวนการของทางอินพุทของ PAL การป้อนกลับนี้ทำให้ PAL จดจำสภาวะก่อนหน้าและยังสามารถดัดแปลงฟังก์ชั่นพื้นฐานบนสภาวะนั้นได้ การทำดังกล่าวทำให้นักออกแบบสามารถเลือกใช้อุปกรณ์ต่างๆ เพื่อสนับสนุนการทำงานของระบบคอมพิวเตอร์ ด้วยการเรียงลำดับสภาวะซึ่งสามารถโปรแกรมให้ได้ผลสำเร็จ เช่น การกระทำพื้นฐาน การนับขึ้น การนับลง การนับข้าม การเลื่อน และการแยกไปทำงานตามที่โปรแกรมกำหนดไว้ การกระทำดังกล่าวสามารถทำให้เป็นผลสำเร็จได้โดยหน่วยความจำย่อยของ PAL ด้วยอัตราสูงขึ้นถึง 20 MHz



รูปที่ 2.9 แสดงหน่วยความจำทางเอาท์พุทกับการป้อนกลับ

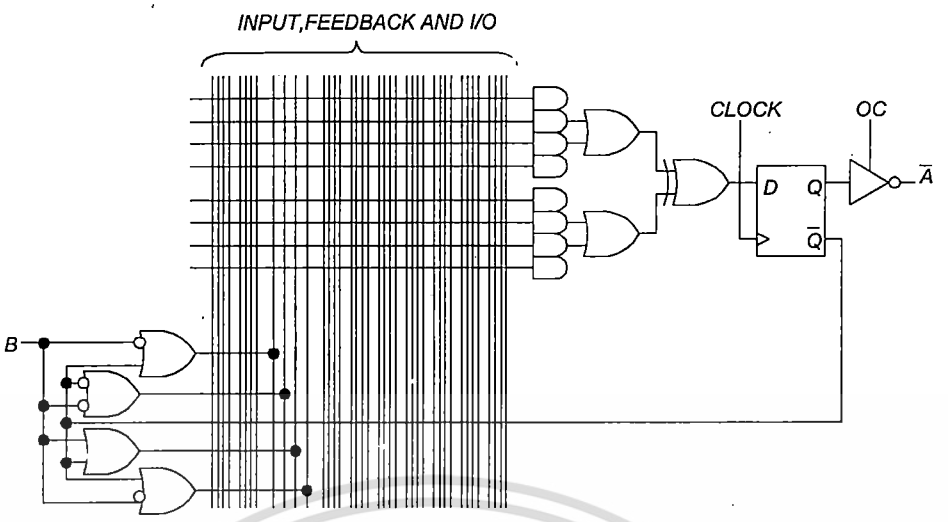
ขบวนการ OR แบบพิเศษของ PAL

PAL ชนิดนี้มีลักษณะการกระทำการ OR แบบพิเศษ เป็นการรวมของผลคูณเป็นส่วนหนึ่งในการรวมกัน 2 ครั้ง ซึ่ง XOR ที่อินพุทของฟลิปฟลอป ดังรูปที่ 2.9 ลักษณะทั้งหมดของหน่วยความจำของ PAL คือการรวมใน XOR การกระทำ XOR ใช้กำหนดอุปกรณ์ง่ายๆ ที่ใช้ในการนับและการจัดเรียงลำดับอื่นๆ

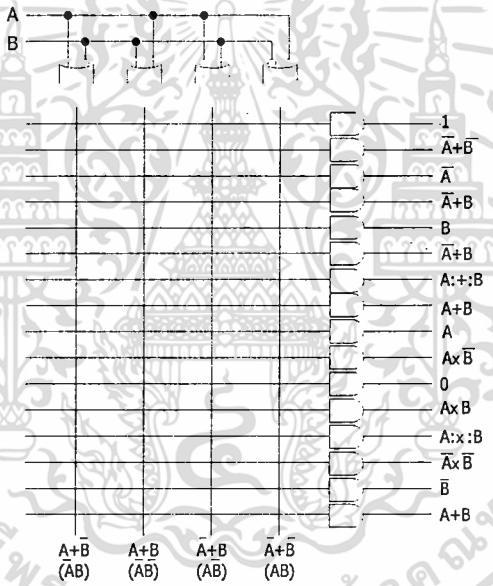
การป้อนกลับที่เกี่ยวกับเลขคณิตของวงจรตรรก

การกระทำทางคณิตศาสตร์ (+,-,>,<) สามารถทำได้โดยการป้อนกลับของวงจรตรรกในลักษณะของ XOR ที่อินพุทของฟลิปฟลอป การทำงานในสภาวะก่อนของ XOR ด้วยการรวมการเปลี่ยนแปลง 2 ส่วน โดยกระบวนการของ PAL เอาท์พุท Q ของฟลิปฟลอปที่ป้อนกลับไปยังเกทพื้นฐานโดยอินพุทของเงื่อนไข A ดังรูปที่ 2.10 วงจรเกทพื้นฐานนี้ได้จากกรรมวิธีการลดรูปโดยอาศัยกรรมวิธีการลดรูปแบบคาร์นอร์ (Karnaugh Map) ดังรูปที่ 2.12 รูปที่ 2.11 แสดงขบวนการของ PAL ที่สามารถโปรแกรมได้ 16 แบบ การกำหนดลักษณะนี้เพื่อประโยชน์ในการทำงานหลายๆ อย่างของการกระทำ 2 ตัวแปร และทำให้สะดวกต่อการเปรียบเทียบที่จำเป็นเพื่อให้การทำงานทางคณิตศาสตร์เร็วขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แสดงการป้อนกลับที่เกี่ยวกับเลขคณิตของวงจรตรรก



รูปที่ 2.11 แสดงขบวนการของ PAL ที่สามารถโปรแกรมได้ 16 แบบ

$(\overline{A}+B),(\overline{A}+\overline{B})$ / $(A+\overline{B}),(A+B)$	--	-X	XX	X-
--	1	$\overline{A}$+$\overline{B}$	$\overline{A}$	$\overline{A}$+B
-X	A+B	A:+:B	$\overline{A}$• B	B
XX	A	A• $\overline{B}$	0	A• B
X-	A+$\overline{B}$	$\overline{B}$	$\overline{A}$• $\overline{B}$	A• :B

รูปที่ 2.12 แสดงกรรมวิธีการลดรูปโดยอาศัยกรรมวิธีการลดรูปแบบคาร์นอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 การโปรแกรม PAL

PAL สามารถโปรแกรมเหมือนโปรแกรม PROM โดยทั่วไป PAL ตัวใหม่ๆ ที่ผลิตออกมาจากโรงงานหรือยังไม่ถูกโปรแกรมมาก่อน ขาสัญญาณอินพุททุกขาจะต่อเข้ากับขาสัญญาณของ AND โดยผ่านบัฟเฟอร์ และแทนด้วยเครื่องหมายกากบาท จุดที่กากบาทก็คือสัญญาณทางแนวตั้งและแนวนอนจะต่อเข้าด้วยกันโดยผ่านไดโอดและฟิวส์ ฟิวส์ที่ต่อคั่นอยู่นี้สามารถที่จะถูกทำลายทิ้งไปโดยการป้อนแรงดันสูงชั่วขณะเพื่อให้กระแสไหลผ่านตัวมันสูงจนเกิดความร้อนสูงจึงทำให้ฟิวส์ขาด ดังนั้นการโปรแกม PAL ก็คือการเลือกตำแหน่งที่ต้องการระเบิดฟิวส์ภายในของอินพุท AND โดยทั่วไปจะใช้โปรแกรมซอฟต์แวร์ช่วยอำนวยความสะดวกใช้แสดงความหมาย จำลอง สร้าง ทดสอบ PAL และแสดงรายละเอียดของการออกแบบด้วยอินพุทไฟล์ มันจะออกแบบให้กระทำตามตาราง และบ่งบอกตำแหน่งของฟิวส์ ที่จะใช้ในการโปรแกรม PAL

การรักษาข้อมูลความลับของ PAL

วงจรลอจิกที่ถูกใช้ในการโปรแกรม จะถูกเก็บรักษาไว้ในหน่วยความจำของตัว PAL ตามค่าของตำแหน่งฟิวส์ทั้งหมดของวงจร และสามารถอ่านค่าหรือก๊อบปี้วงจรใหม่ได้ แต่ถ้าต้องการรักษาความลับของวงจรให้ไม่สามารถตรวจสอบลอจิกได้ หรือป้องกันการก๊อบปี้ต้องทำลายฟิวส์ที่ทำหน้าที่นี้ทิ้งไป ซึ่งเรื่องของการรักษาความลับหรือป้องกันการก๊อบปี้ก็เป็นส่วนดีประการหนึ่งสำหรับผู้ออกแบบและผู้ผลิต เพราะไม่สามารถตรวจหาข้อมูลที่โปรแกรมเอาไว้ได้ง่ายถ้าขาดรายละเอียดในการออกแบบ การก๊อบปี้วงจรจึงไม่สามารถทำได้

ความหมายของแต่ละส่วนของเบอร์ PAL

แต่ละส่วนของเบอร์ PAL จะถูกระบุในส่วนที่เป็นรหัสของเบอร์ ซึ่งจะแสดงความหมายของการทำงานของลอจิก ตัวอย่างเช่น PAL เบอร์ PAL14L4CN จะมี 14 อินพุท 4 เอาท์พุท ทำงานเมื่อ Active Low บอกอัตราอุณหภูมิ ขนาด 20 ขา ทำจากพลาสติก

ตัวอย่าง PAL เบอร์ PAL14L4-2CJ883BPO1234

PAL : บอกกระบวนการหลักว่าเป็นลอจิกตระกูลใด

14 : จำนวนของอินพุท

L : ชนิดของเอาท์พุท

H=ทำงานเป็น Active High

L = ทำงานเป็น Active Low

C = ให้ Output ที่ได้ทั้ง Low และ High

X = ตัวที่เก็บข้อมูล OR แบบพิเศษ

A = ตัวเก็บข้อมูลแบบคณิตศาสตร์

4 : จำนวนของเอาท์พุท

-2 : ความเร็ว/กำลัง

A = ความเร็วสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-2 = ให้กำลังครึ่งหนึ่ง

-4 = ให้กำลัง 1/4 ของกำลัง

C : อัตราของอุณหภูมิ

C = 0 ถึง 75 องศา

M = -55 ถึง 125 องศา

J : รูปแบบของตัวไอซี

N = ชนิดพลาสติก

J = ชนิดเซรามิค

F = ชนิดที่มีลักษณะแบน

883B : กระบวนการ Hi-Rel ที่มีให้เลือก

883B MIL-STD-883

METHOD 5004 & 5005 LEVEL B

883C MIL-STD-883

METHOD 5004 & 5005 LEVEL C

B = MIL-STD-883

METHOD 5004 EQUIVALENT

C = MIL-STD-883

METHOD 5004 EQUIVALENT

PO1234 : จำนวนรูปแบบของบิท

ข้อได้เปรียบของการใช้ PAL

PAL มีลักษณะเฉพาะอย่างในการออกแบบลอจิก มีข้อได้เปรียบเหนือกว่าการใช้ลอจิกทั่วไปที่ไม่สามารถพบในอุปกรณ์ตัวใดๆ อีกได้

- ใช้การโปรแกรมแทนที่ลอจิกของ TTL ทั่วๆไป
- ลดความสำคัญของไอซีและง่ายต่อการควบคุม
- ลดไอซีของวงจรให้น้อยที่สุดอย่างน้อย 4 เท่า
- การทำต้นแบบและวางอุปกรณ์ลงบนบอร์ดสามารถทำได้ง่าย
- ขนาดของรูปร่างไอซีจะเล็กและทำให้ประหยัดเนื้อที่
- ความเร็วสูง ขนาดช่วงหน่วงเวลาที่ใช้กันแพร่หลายคือขนาด 15 nS
- โปรแกรมได้อย่างรวดเร็วและง่ายดาย โดยมีมาตราฐานเช่นเดียวกับ PROM
- โปรแกรมเอาท์พุท 3 สถานะ
- ลักษณะพิเศษที่สามารถป้องกันการลอกเลียนแบบค่าของข้อมูลได้

ลักษณะทั้งหมดเหล่านี้รวมกันอยู่ในการพัฒนาการผลิตให้มีต้นทุนที่ต่ำลง และลดผลกระทบทางราคาของการผลิต ซึ่งจะช่วยให้ประหยัดเงิน

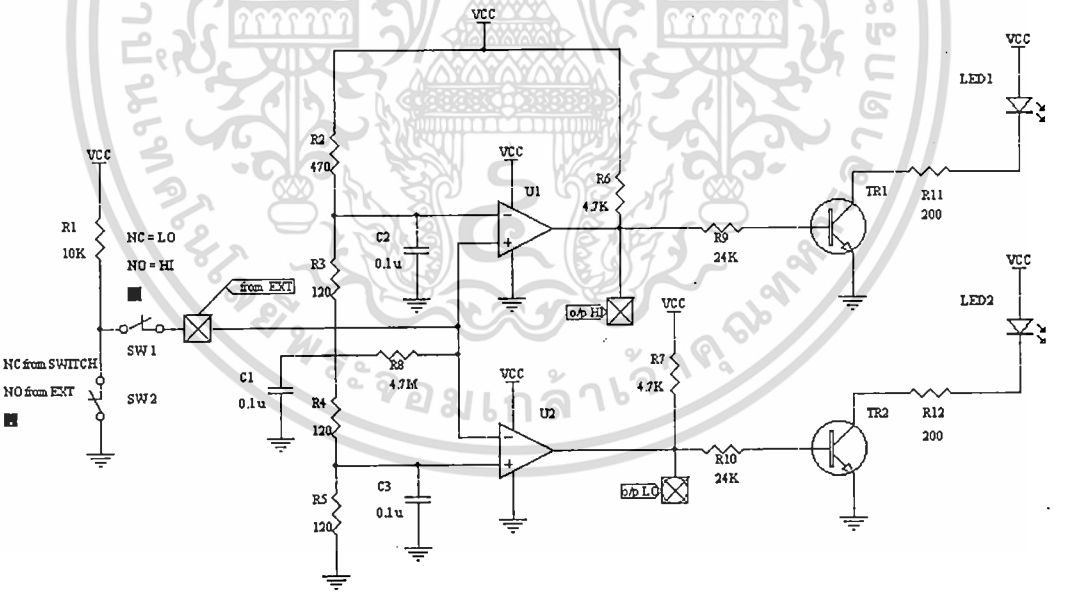
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 หลักการทดสอบไอซีวงจรดิจิตอล

การที่จะทดสอบไอซีวงจรดิจิตอลในการป้อนอินพุท Hi Low ให้กับวงจรจะใช้โปรแกรมเลือก Logic เป็นชุดต่อกับทุกขาของไอซี การทดสอบสภาวะ Hi Low หรือ Hi Impedance จะทำการทดสอบโดยใช้ Logic Probe โดยจะใช้วงจร Comparator แบบ Windows Comparator ในการทดสอบสภาวะ Hi Low หรือ Hi Impedance ของไอซี โดยใช้หลักการทำงานคือ การนำเอาวงจร Comparator แบบ Inverting และ Non Inverting ซึ่งมีระดับแรงดันอ้างอิงที่ทั้ง 2 วงจรต่างกันนำมาต่อร่วมกัน ซึ่งวงจร Windows Comparator นี้จะสามารถตรวจสอบได้ว่าแรงดัน Input (V_i) ที่เข้ามานั้นจะมีระดับเป็นอย่างไรเมื่อเทียบกับแรงดันอ้างอิง V_H และ V_L

เมื่อแรงดัน V_i มีระดับอยู่ระหว่าง V_H และ V_L Output Voltage V_O จะเป็น 0 Volt และนอกจากนี้ Output V_O จะเท่ากับ + V_{sat}

วงจร Windows Comparator ที่ใช้เป็น Op-Amp Comparator จะใช้แหล่งจ่ายเพียงชุดเดียว คือ (+)บวก กับ (GND) กราวด์ แต่ Op-Amp ธรรมดาจะใช้แหล่งจ่ายไฟ 2 ชุด คือ (+) บวก และ (-) ลบ ตัวอย่างของวงจร Windows Comparator แสดงในรูปที่ 2.13



รูปที่ 2.13 แสดงวงจร Windows Comparator

แรงดันอ้างอิง V_H และ V_L ของวงจร Windows Comparator นี้จะเท่ากับระดับแรงดันในสภาวะ Logic Hi-Low ของไอซี PAL ซึ่ง PAL นี้จะเป็น IC ประเภท TTL ซึ่งมีระดับแรงดันที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สภาวะ Hi ตั้งแต่ 2.2 Volt ขึ้นไป และในสภาวะ Low จะมีระดับแรงดันตั้งแต่ 0.72 Volt ลงไป ส่วนในสภาวะ Hi-Impedance จะมีระดับแรงดันอยู่ระหว่าง 0.72 - 2.2 Volt

การกำหนดค่าระดับแรงดัน V_H และ V_L ของวงจร Windows Comparator จะใช้วงจร Voltage Divider เป็นวงจรการต่อความต้านทานแบบอนุกรมซึ่งระดับแรงดัน ก็ตกคร่อมตัวความต้านทานต่างๆ ในวงจร Voltage Divider จะเป็นค่ากำหนด V_H และ V_L ของวงจร Windows Comparator โดย

$$V_H = \frac{V_I(R_2+R_3+R_4)}{(R_2+R_{3+}R_4+R_5)}$$

$$= \frac{5(120+120+120)}{(470+120+120+120)} = 2.169 \text{ Volt}$$

$$V_L = \frac{V_i(R_4)}{(R_1+R_2+R_3+R_4)}$$

$$= \frac{5\,(120)}{(470+120+120+120)} = 0.722 \text{ Volt}$$

ส่วน R 5 (4.7 M) นั้น จะเป็นตัวที่ทำให้เกิด Hi - Impedance

การทำงานของวงจร V_{in} จะถูกป้อนเข้าที่ Input Inverting ของ ออปแอมป์ (2) และ ขา Non Inverting ของออปแอมป์ (1) โดยระดับแรงดัน Hi Low จะถูกกำหนดโดย Logic Switches และจะถูกป้อนผ่าน Selector Switches การทำงานจะแบ่งเป็น 3 สถานะ

1. เมื่อ Logic Switches อยู่ที่ Low ขา Input ของวงจรจะถูกต่อลงกราวด์ (GND) ทำให้ระดับแรงดันที่ ขา Input ของวงจรมีค่าต่ำกว่า V_L และ V_H เมื่อแรงดัน V_{in} ต่ำกว่า V_L จะทำให้ Output ของออปแอมป์ (2) เป็น V_{sat} ไปขับให้ Q_2 ทำงานนำกระแสทำให้ LED 2 ติดแสดงสภาวะ Low ส่วน Output ของ Op-Amp จะมีค่าแรงดันเป็น 0 ทำให้ Q_1 ไม่ทำงาน LED 1 จะดับ

2. เมื่อ Logic Switches อยู่ที่ Hi Input ของวงจรจะต่ออยู่กับแรงดัน 5 Volt โดยผ่านความต้านทาน 10 K ระดับแรงดัน V_{in} จะมีค่า มากว่า V_L และ V_H ทำให้ Output ของออปแอมป์ (1) มีค่าเท่ากับ V_{sat} ไปขับ Q_1 ให้นำกระแสทำให้ LED 1 ติดแสดงสถานะ Hi ส่วน Output ของออปแอมป์ (2) จะเป็น 0 Volt ทำให้ Q_2 ไม่ทำงานและ LED 2 ไม่ติด

3. เมื่อ Select Switches เปิดออก เสมือนกับ Input ไม่ได้ต่ออยู่กับอะไรเลย ก็ทำให้ไม่มีแรงดันเข้ามาที่ Input Input จะมีระดับแรงดันมาจากการ Divider ของความต้านทาน 4.7 M ซึ่งทำให้ Vin ในขณะนี้จะมีค่าอยู่ระหว่าง V_L และ V_H ทำให้ Output ของออปแอมป์ (1) และ (2) มีระดับแรงดันเป็น 0 Volt ถ้าใน Transistor Q_1 และ Q_2 ไม่นำกระแส LED 1 และ 2 จะไม่ติดซึ่งในสภาวะนี้จะเสมือนกับเป็นสถานะ Hi-Impedance

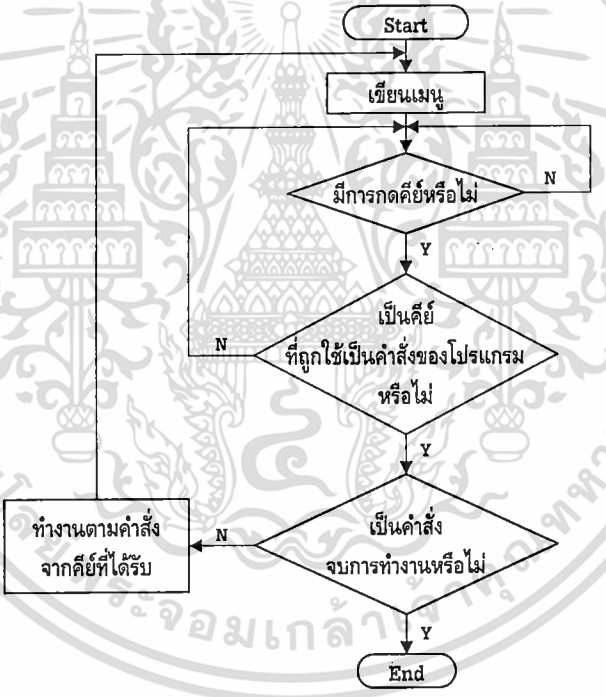
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ขั้นตอนการทำงานของโปรแกรม

เนื่องจากเครื่องวิเคราะห์วงจรดิจิตอลต้องการให้สามารถนำ Hardware ที่ออกแบบไว้มาใช้ประโยชน์ได้หลายอย่าง คือ สามารถใช้งานวัดสถานะทางลอจิกคือ High , Low และ High Impedance ของขาไอซีได้ทุกขา และแสดง Timing Diagram วงจร เป็นเครื่องอ่านวิเคราะห์หาลอจิกฟังก์ชั่นภายในไอซี PAL (แบบที่ไม่มี Registor ภายใน) ซึ่งส่วนนี้ก็จะใช้โปรแกรม Quine McCluskey method เข้ามาช่วยในการวิเคราะห์หาสมการ และส่วนสุดท้ายจะใช้เป็นเครื่องตรวจสอบไอซี TTL และ CMOS เฉพาะประเภท Basic gate ทั่วไป โดยส่วนของ Software นี้จะแยกรายละเอียดของแต่ละโปรแกรมเป็นดังนี้

2.3.1 Main Menu

เขียนด้วยภาษา C ทำหน้าที่เป็นตัวสั่งงานสำหรับโปรแกรมทั้งหมด ซึ่งมีโฟลวชาร์ตการทำงานของโปรแกรมดังรูปที่ 2.14



รูปที่ 2.14 แสดงโฟลวชาร์ตของโปรแกรม MAIN

2.3.2 การวิเคราะห์สัญญาณลอจิก

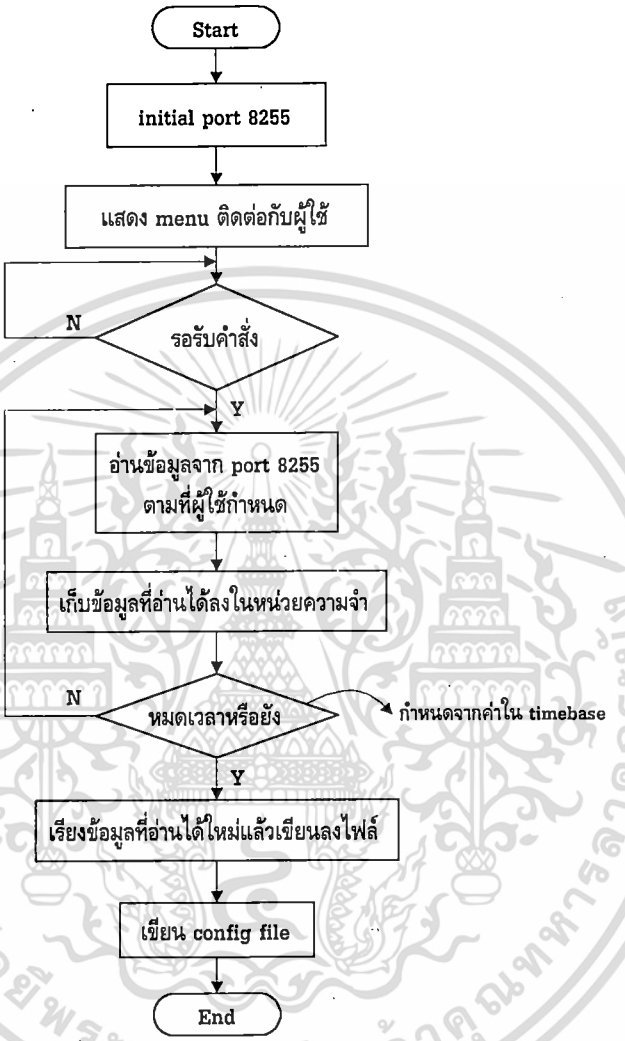
ในการใช้งานเครื่องวิเคราะห์สัญญาณลอจิกนี้ ก็จะแยกการทำงานออกเป็น 2 ส่วน คือ ส่วนที่ทำหน้าที่อ่านและเก็บข้อมูล และส่วนที่ทำหน้าที่ประมวลผลและแสดงผล

2.3.2.1 ส่วนที่ทำหน้าที่อ่านและเก็บข้อมูล

ส่วนนี้คือโปรแกรมที่กำหนดชื่อไว้เป็น CLA.EXE (Computer Logic Analyzer) เขียนด้วยภาษา Assembly มีหลักการทำงานดังนี้คือ จะรับคำสั่งต่างๆจากผู้ใช้ และอ่านสถานะของสัญญาณที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัดผ่านทางพอร์ทของ 8255 แล้วนำผลข้อมูลที่อ่านเข้ามาได้เก็บเป็นไฟล์ข้อมูล คือ LOGIC01.DAT ถึง LOGIC24.DAT และนอกจากไฟล์ของข้อมูลแล้วยังมีไฟล์ที่เป็น CONFIG (LOGIC.CFG) สำหรับเป็นส่วนบอกให้ตัวประมวลผลทราบว่ามีข้อมูลกี่ Channel โดยจะแสดงการทำงานต่างๆของโปรแกรมไว้ใน FlowChart ดังรูปที่ 2.15



รูปที่ 2.15 แสดงโฟลวชาทร์ทของโปรแกรม CLA

Initial 8255 จะเป็นส่วนกำหนด Control Word ให้กับ 8255 แต่ละตัวในเครื่อง เมื่อทำการกำหนดค่าต่างๆ แล้วก็จะตรวจสอบข้อมูลที่ส่งออกไป ถ้าข้อมูลที่ส่งออกไปไม่ตรงกับข้อมูลที่รับเข้ามาก็แสดงว่าเครื่องทำงานผิดพลาด หรือไม่ได้ต่อเครื่องเข้ากับคอมพิวเตอร์ โปรแกรมก็จะจบการทำงานตั้งแต่ขั้นตอนนี้ ถ้าผ่านการตรวจสอบแล้ว ไฟสีเขียวที่หน้าปัดก็จะติดสว่างขึ้น แสดงว่าเครื่องพร้อมที่จะทำงานแล้ว

Menu ติดต่อกับผู้ใช้ ในส่วนของ Menu นี้ ผู้ใช้จะต้องเลือกว่าต้องการใช้กี่ Channel โดยจำนวน Channel ที่เลือกจะมีผลต่อความถี่สูงสุดที่จะทำการวัดได้ โดยถ้าเลือกจำนวน channel มากๆ ความถี่สูงสุดที่วัดได้ก็จะต่ำลง ดังนั้นถ้าผู้ใช้ต้องการวัดความถี่สูงๆ ก็ควรเลือกไว้ที่ 4 Channel การ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

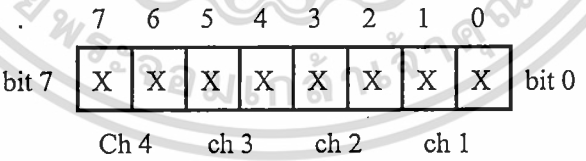
เลือกจำนวน channel สามารถเลือกได้ดังนี้คือ 4, 8, 12, 16, 20 และ 24 Channel ขั้นตอนต่อไปก็คือเลือก Time Base ว่าต้องการเวลาในการอ่านข้อมูลนานมากน้อยเพียงใด ซึ่ง Time Base นี้จะมีให้เลือกใช้ทั้งหมด 16 ค่า ถ้าหากผู้ใช้ต้องการวัดสัญญาณความถี่ต่ำๆ จะต้องเลือกค่าเวลาสูงสุดเอาไว้ก่อน ขั้นสุดท้ายก่อนการสั่งให้อ่านข้อมูลก็คือ การ Set Threshold ว่าวงจรหรือสัญญาณที่เราจะวัดนั้นมีระดับแรงดันเป็นเท่าใด ถ้าเป็นวงจร Logic ทั่วๆ ไป ก็ให้ Set ไว้ที่ +5V เมื่อ Set ค่าต่างๆ ครบแล้วจึงเริ่มสั่งให้โปรแกรมอ่านข้อมูลโดยเลือกไปที่ Start ขณะเริ่มต้นการ Start จะมีการส่งสัญญาณ Trigger ไปยังภายนอกด้วยซึ่งผู้ใช้สามารถนำสัญญาณนี้ไปเป็นตัวสั่งให้เริ่มต้นส่งข้อมูลได้ โดยสัญญาณ Trigger นี้จะ Active ที่ Negative Edge

การอ่านข้อมูลจาก 8255 ลักษณะการอ่านข้อมูลจะอ่านเข้ามาที่ละ 1 Port โดยใน 1 Port ก็จะมีข้อมูลทั้งหมด 4 Channel เนื่องจาก 1 Channel ต้องใช้ 2 Bits ในการแทนสภาวะ 3 สภาวะ ดังตารางที่ 2.2

ตารางที่ 2.2 แสดงเลขฐานสองที่กำหนดสถานะลอจิก

สถานะ	หมายเลข
Logic 0	01
Logic 1	10
Hi Impedance	00,11

เมื่ออ่านข้อมูลเข้ามาแล้วครั้งละ 1 Byte ดังแสดงในรูปที่ 2.16 ก็จะนำข้อมูลเก็บในหน่วยความจำ โดยไม่มีการทำอะไรกับข้อมูลทั้งสิ้น เพื่อต้องการให้ CPU ใช้เวลากับสิ่งเหล่านี้น้อยที่สุดเพื่อให้สามารถวัดสัญญาณที่มีความถี่สูงๆ ได้

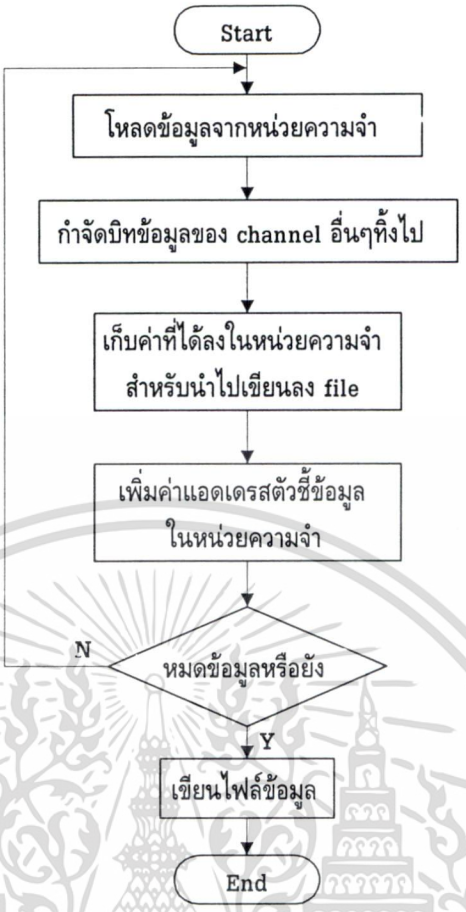


รูปที่ 2.16 แสดงลักษณะของข้อมูลที่อ่านได้ 1 Byte

การเรียงข้อมูลใหม่ การเรียงข้อมูลใหม่เพื่อให้โปรแกรมประมวลผลทำได้ง่ายขึ้น และเป็นการแยกข้อมูลออกมาเป็น Channel ของใครของมัน เพื่อนำมาเก็บลงเป็น File ซึ่งจะมีขั้นตอนการจัดเรียงข้อมูลใหม่ดังแสดงใน Flow Chart รูปที่ 2.17

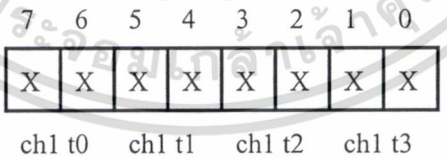
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ห้องสมุดคณะวิศวกรรมศาสตร์ พระจอมเกล้าลาดกระบัง



รูปที่ 2.17 แสดงโฟลว์ชาร์ตของการเรียงข้อมูล

ดังนั้นเราก็จะได้ Format ของข้อมูลใหม่ ซึ่งใน 1 Byte นั้น จะมีข้อมูลของ Channel ใด Channel หนึ่งเพียง Channel เดียว ดังแสดงในรูปที่ 2.18



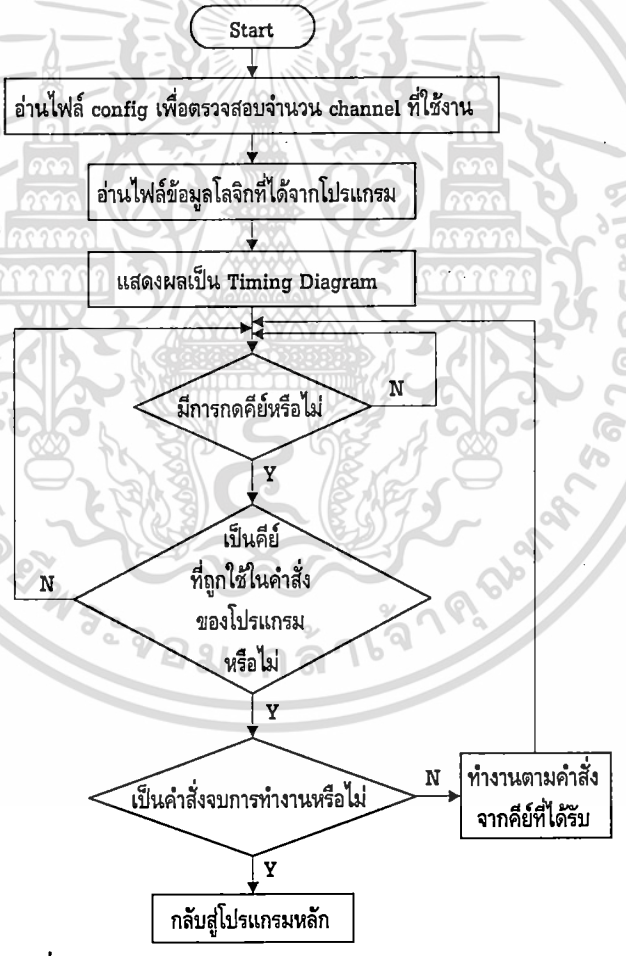
รูปที่ 2.18 แสดงลักษณะข้อมูลใน 1 Byte ของ Channel 1

Config File ถูกเขียนขึ้นมาเพื่อเป็นตัวบอกให้กับโปรแกรมส่วนแสดงผลรู้ว่ามีจำนวนของ Channel ที่ใช้งานเท่าไร โดยจะเป็น Binary File ซึ่งจะมีเพียง 1 Byte เท่านั้น คือจะเป็นเลขฐาน 16 1 ตัว เช่นถ้าหากว่าเป็นการใช้งาน 4 Channel เราก็จะเห็นรหัสตัวที่ 4 ของรหัส ASCII นั่นคือ ตัวข้าวหลามตัดอยู่ใน Config File

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
52107

2.3.2.2 ส่วนแสดงผลข้อมูล

ส่วนนี้คือโปรแกรมที่กำหนดชื่อไว้เป็น PULSE.EXE เขียนด้วยภาษาซี มีหลักการทำงานดังโฟลว์ชาร์ตรูปที่ 2.19 คือ อันดับแรกจะอ่าน Config File (LOGIC.CFG) เพื่อตรวจสอบว่าเป็นการใช้งานกี่ Channel หลังจากนั้นจะทำการตรวจสอบไฟล์ต่างๆที่ใช้ในโปรแกรม และตรวจสอบว่า มีไฟล์ข้อมูลสถานะทางลอจิก(FUNCTxx.DAT) อยู่ครบตามจำนวน Channel ที่ใช้งานหรือไม่ ถ้าหากไฟล์ใดไฟล์หนึ่งไม่ครบโปรแกรมจะหยุดการทำงานทันที และเมื่อตรวจสอบไฟล์เรียบร้อยแล้ว โปรแกรมก็จะทำการอ่านข้อมูลสถานะทางลอจิกที่ถูกสร้างขึ้นโดย CLA.EXE เพื่อนำเลขฐานสองในไฟล์ข้อมูลมาเก็บไว้ในหน่วยความจำ โดยจะเก็บในรูปของตัวแปรชุด (แบ่งเป็นแต่ละ Channel) หลังจากนั้นจึงนำข้อมูลสถานะทางลอจิกดังกล่าวที่เก็บไว้ในตัวแปรชุด มาทำการแปลงให้เป็นรูปกราฟฟิก คือเป็น Timing Diagram นั่นเองโดยถ้าข้อมูลมีสถานะเป็นไฮอิมพีแดนซ์ Timing Diagram จะเป็นช่องว่างไม่มีเส้นปรากฏ



รูปที่ 2.19 แสดงโฟลว์ชาร์ตของโปรแกรม PULSE

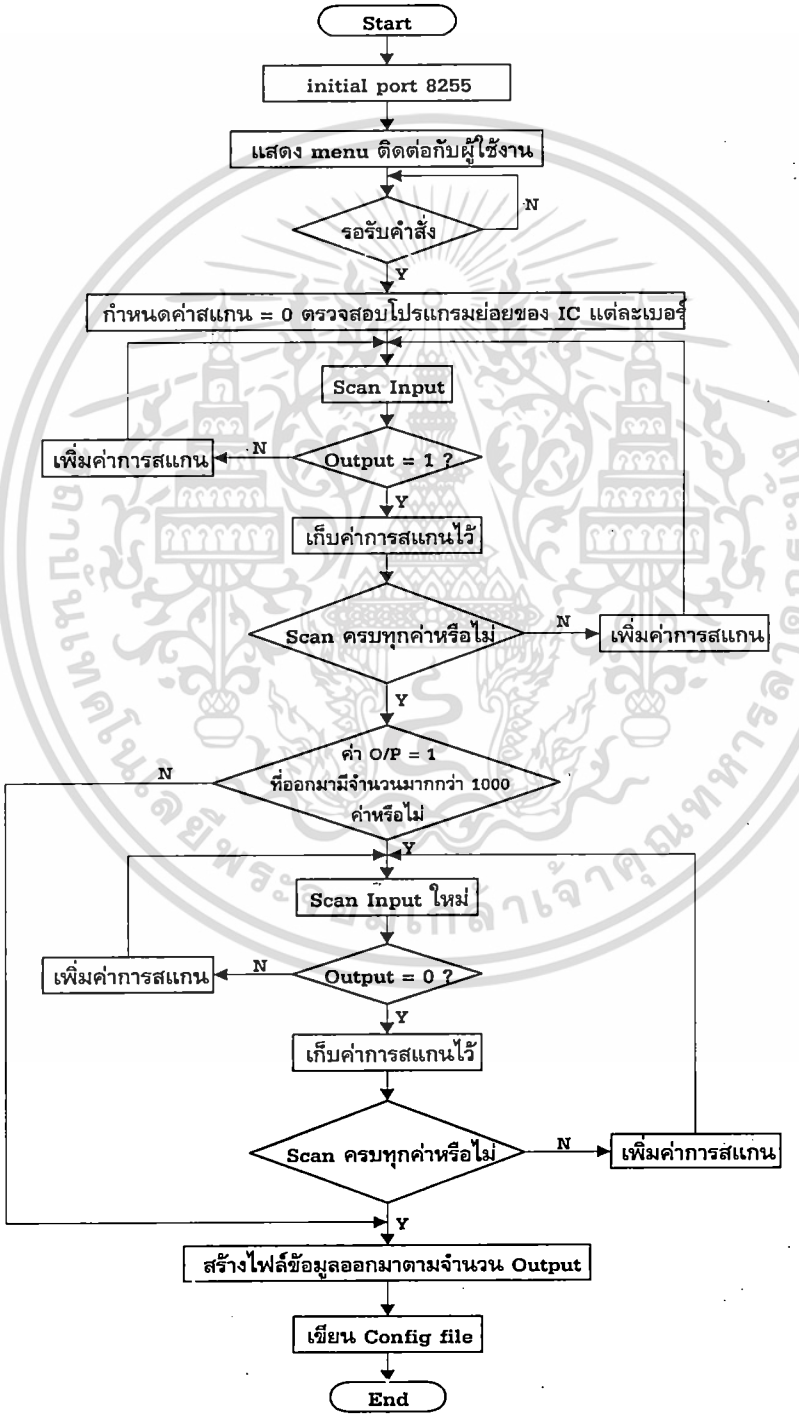
2.3.3 การอ่านหรือวิเคราะห์โปรแกรมจากไอซี PAL

การอ่านหรือวิเคราะห์โปรแกรมจากไอซี PAL นี้ก็จะมีการแบ่งแยกหน้าที่เป็น 2 ส่วนคือ ส่วนที่ทำหน้าที่อ่านข้อมูลจากไอซี PAL และส่วนที่ทำหน้าที่วิเคราะห์หาสมการออกมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3.1 การอ่านข้อมูลจาก PAL

การอ่านข้อมูลจาก PAL นี้จะอาศัยหลักการป้อนค่าต่างๆ ให้กับอินพุทของไอซี PAL เช่น ถ้าเป็นไอซี PAL ที่มี 16 อินพุท ก็ต้องป้อนค่าให้กับอินพุทของไอซีทั้งหมด 2^{16} ค่า หรือ 65535 ค่า คือเริ่มจาก 0000 - FFFFH หรือถ้าหากมี 16 อินพุท แต่ใช้งานเพียง 4 อินพุท ก็จะป้อนค่าให้กับอินพุทของไอซีเพียง 2^4 ค่า แล้วทำการตรวจสอบว่าที่อินพุทแต่ละค่านั้น เอาท์พุทของมันมีค่าเป็นอะไร



รูปที่ 2.20 แสดงโฟลว์ชาร์ตการทำงานของโปรแกรม PLA

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

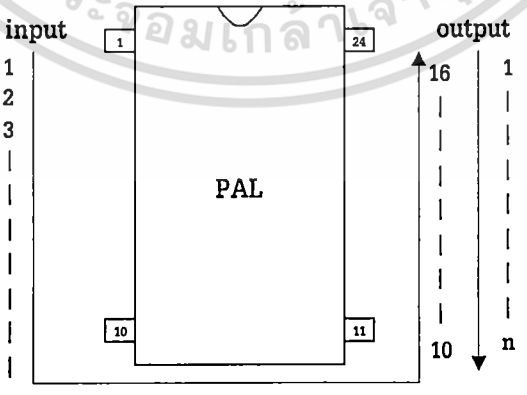
โดยนำค่าอินพุทที่ให้เอาท์พุทเป็นลอจิก " 1 " เท่านั้นเก็บเป็น File ข้อมูล เพื่อวิเคราะห์หาสมการอีกทีหนึ่ง โปรแกรมที่ทำหน้าที่เหล่านี้คือ โปรแกรม PLA.EXE เขียนด้วยภาษา Assembly จากหลักพื้นฐานข้างต้น ไอซี PAL ที่ใช้จะต้องไม่มี Register อยู่ภายในตัว Flow Chart การทำงานของโปรแกรมแสดงในรูปที่ 2.20

เมนูติดต่อกับผู้ใช้ ก่อนการเริ่มใช้งาน ผู้ใช้จะต้องเลือกเบอร์ไอซีที่ต้องการ ซึ่งจะสามารถเลือกได้ทั้งหมด 8 เบอร์ด้วยกัน คือ เบอร์ 16L8, 16L4, 16L2, 14L8, 14L4, 12L10, 12L6 และ 12L4 เมื่อเลือกเบอร์ที่ต้องการได้แล้ว ผู้ใช้ก็จะต้องเลือกค่าหน่วงเวลา เนื่องจากคอมพิวเตอร์แต่ละเครื่องจะมีความเร็วในการทำงานไม่เท่ากัน

การตรวจสอบโปรแกรมย่อย เมื่อผู้ใช้ทำการเลือกเบอร์ไอซีและกำหนดค่าการหน่วงเวลาแล้ว ทำการ start โปรแกรม จากนั้น โปรแกรมจะนำเบอร์ไอซีที่ผู้ใช้เลือกไปเรียกหาโปรแกรมย่อยของแต่ละเบอร์ แล้วเริ่มต้นการทำงานตามโปรแกรมย่อยเหล่านั้น

การ Scan Input และการรับค่าจาก Output ปัญหาในการ Scan Input และรับค่าจาก Output ก็คือแต่ละเบอร์จะมีตำแหน่งขา Input และขา Output ไม่ตรงกัน นอกจากนั้นไอซีบางเบอร์ยังใช้ขาเดียวกันทำหน้าที่เป็นทั้งอินพุทและเอาท์พุท ทำให้ต้องมีการเลื่อน Bit ของค่าการ Scan ให้ตรงกับ Input ของไอซีซึ่งแต่ละเบอร์ก็จะมีการเลื่อน Bit ข้อมูลที่ต่างกันไป ทั้งอินพุทและเอาท์พุท

การเริ่มต้นการ Scan ก็จะใช้การเพิ่มค่าการ Scan ขึ้นทีละ 1 ค่า แล้วตรวจสอบว่าเอาท์พุทเป็น 1 หรือไม่ ถ้าไม่ก็จะเพิ่มค่าอินพุทขึ้นอีก 1 แล้วตรวจสอบ Output ใหม่ แต่ถ้าเป็น "1" ก็จะเก็บค่าของ Input ที่ทำให้เอาท์พุทเป็น 1 ไว้ แล้วจึงเพิ่มค่าการ Scan ขึ้นอีก 1 ค่า แล้วเริ่มต้นการ Scan ใหม่ โดยเมื่อ Scan ครบทุกค่าแล้วก็จะนำค่า Input ที่ทำให้ Output เป็น "1" มาเขียนเป็น file ข้อมูล โดยมีชื่อว่า FUNCTXX.DAT โดยค่าตัวเลขท้าย 2 ตัว เป็นตัวบอกหมายเลขของ Function ของไอซี ซึ่งการเรียงขา Input และ Output จะมีรูปแบบการเรียงดังรูปที่ 2.21



รูปที่ 2.21 แสดงรูปแบบการเรียงขาของไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Config File มีลักษณะเป็น Text File โดยจะเก็บพารามิเตอร์ของ ลักษณะของข้อมูล, จำนวนอินพุท และ จำนวนเอาท์พุท ซึ่งจะมีรูปแบบดังนี้

- พารามิเตอร์ตัวที่ 1 เป็นตัวบอกว่าวิเคราะห์ด้วยสมการแบบมินเทอม หรือแมกเทอม โดยจะแทนด้วยตัวอักษร "I" และ "A" ตามลำดับ

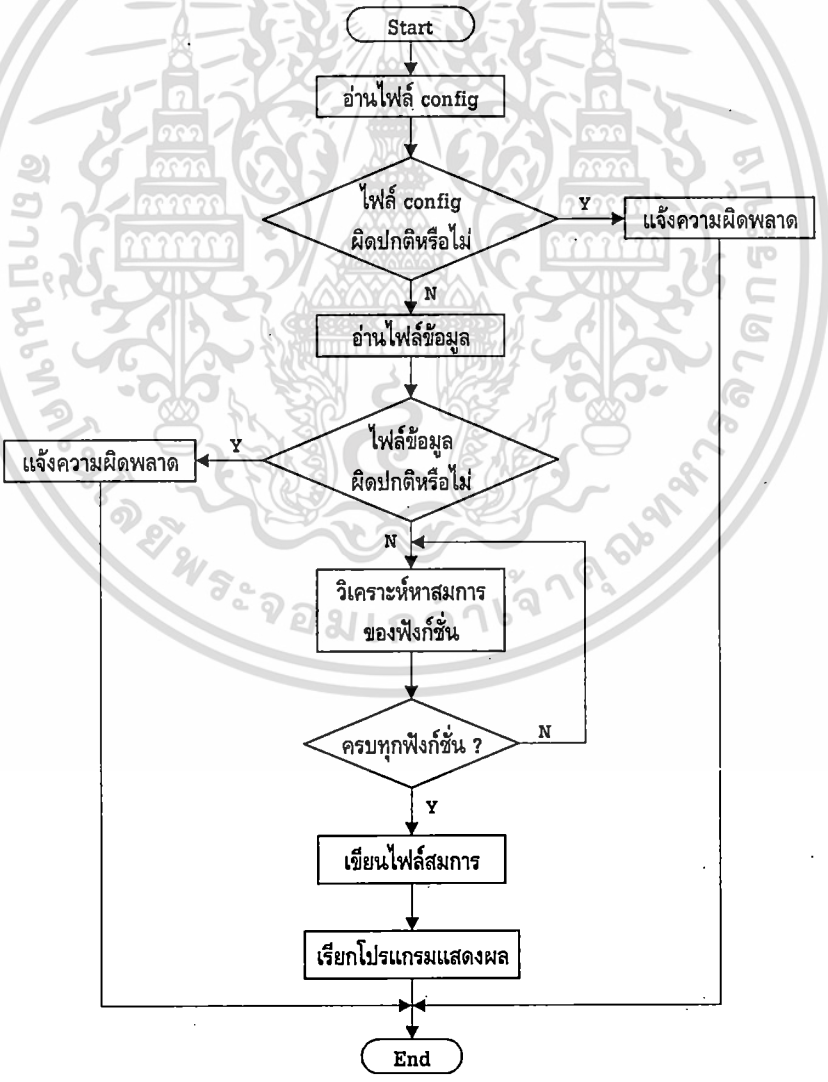
- พารามิเตอร์ตัวที่ 2 เป็นตัวบอกจำนวนอินพุทของ ไอซีเบอร์ที่ทำการวิเคราะห์

- พารามิเตอร์ตัวที่ 3 เป็นตัวบอกจำนวนเอาท์พุทของ ไอซีเบอร์ที่ทำการวิเคราะห์

ยกตัวอย่างเช่น Config file คือ " I 16 8 " ก็จะหมายความว่า เป็นการวิเคราะห์โดยใช้มินเทอม เป็นไอซี PAL ที่มี 16 อินพุท และมี 8 เอาท์พุท เป็นต้น

2.3.3.2 ส่วนวิเคราะห์หาสมการ

ส่วนนี้จะใช้โปรแกรม Quine McCluskey ซึ่งโปรแกรมมีลำดับขั้นการทำงานดัง Flow Chart ดังรูปที่ 2.22



รูปที่ 2.22 แสดงโฟลว์ชาร์ตของส่วนวิเคราะห์สมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอ่าน Config File ขั้นแรก โปรแกรมจะทำการอ่าน Config File เพื่อตรวจสอบว่าฟังก์ชั่นที่จะให้ วิเคราะห์นี้ เป็นมินเทอม หรือแมกเทอม และตรวจสอบว่ามีจำนวนอินพุทและเอาท์พุทเท่าใด เป็นค่าที่เป็นไปได้หรือไม่ คือถ้าเป็นค่าที่ผิดปกติ โปรแกรมก็จะรายงานให้ทราบ และจบโปรแกรมลง แต่ถ้าเป็นค่าที่เป็นไปได้ โปรแกรมก็จะไปอ่านไฟล์ข้อมูลที่ถูกสร้างขึ้นโดยโปรแกรม PAL.EXE (FUNCTXX.DAT) แล้ววิเคราะห์ว่าค่าค่าเทอมต่างๆ ในฟังก์ชั่นเหล่านั้นเป็นไปได้หรือไม่ เช่น มีค่ามินเทอมคือ 3544 แต่มี อินพุทเพียง 11 ก็จะเป็นไปไม่ได้ โดยจะแจ้งให้ทราบและจบโปรแกรม

การวิเคราะห์สมการ ถ้าไม่มีอะไรที่ผิดพลาดในไฟล์ข้อมูล และไฟล์ Config โปรแกรมก็จะทำการวิเคราะห์หาสมการออกมาให้ โดยใช้โปรแกรม QM.EXE โปรแกรมนี้จะเป็นตัวที่ทำการวิเคราะห์หาสมการจากฟังก์ชั่นที่ได้รับมาจาก โปรแกรม PAL.EXE โดยอาศัยหลักการของ QM (Quine McCluskey method) คือเป็นหลักการที่จะใช้เทอมของแต่ละ function ร่วมกันให้มากที่สุด เพื่อให้ประหยัดอุปกรณ์ หรือ Gate แต่เนื่องจากว่า function ที่ถูกโปรแกรมมาใน PAL นั้น มิได้ใช้เอาท์พุทร่วมกัน จึงได้ทำการแก้ไขให้โปรแกรมทำการวิเคราะห์ทีละฟังก์ชั่น แล้วได้สมการออกมาเป็นของใครของมันเลย เมื่อได้สมการออกมาแล้วก็จะเขียนไว้เป็น file equation (QM.EQ)

การแสดงผล หลังจากที่ทำการวิเคราะห์สมการออกมาได้แล้ว โปรแกรมจะไปเรียกโปรแกรมแสดงผลออกมา โปรแกรมแสดงผลนี้ จะทำการอ่านไฟล์ QM.EQ แล้วนำมาแสดงผลให้บนจอภาพ ด้วยโปรแกรม READ.EXE โดยสามารถใช้ปุ่มลูกศร ขึ้น, ลง, ซ้าย, ขวา หรือ Page Up, Page Down, Home, End ในการเลื่อนดูสมการได้

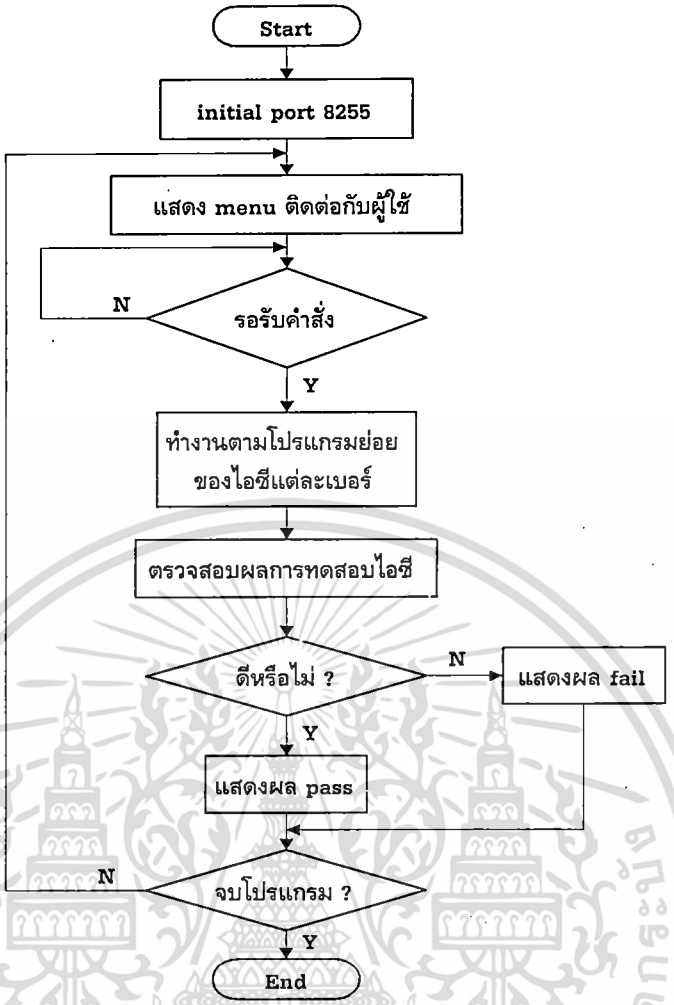
2.3.4 การตรวจสอบไอซี TTL และ CMOS

โปรแกรมที่ทำหน้าที่นี้คือโปรแกรม TTL.EXE โดยการตรวจสอบไอซี TTL และ CMOS นั้น จะต้องเป็นตระกูล 74 Series เท่านั้น และจะต้องเป็นไอซี Logic Gate พื้นฐานทั่วๆ ไปด้วย เช่น AND, OR, NOR, NAND, NOT ซึ่งจะมีการทำงานดังแสดงใน Flow Chart ดังรูปที่ 2.23

เมนูติดต่อกับผู้ใช้ ผู้ใช้จะต้องกำหนดเบอร์ของไอซีลงไปว่าเป็นเบอร์อะไร แล้วโปรแกรมจะตรวจสอบว่ามีข้อมูลของไอซีเบอร์นั้นอยู่หรือไม่ ถ้ามีขั้นต่อไปก็จะเป็นการกำหนดช่วงเวลาในการหน่วงเวลาไว้ว่าส่งข้อมูลให้นานเท่าไร จึงจะรับผลจากไอซีเข้ามาตรวจสอบ

โปรแกรมย่อยของไอซีแต่ละเบอร์ เนื่องจากไอซีแต่ละเบอร์จะมีตำแหน่งขา Input และ Output ไม่ตรงกัน จึงต้องแยกการทำงานเป็นไอซีแต่ละเบอร์ เพื่อให้ง่ายต่อการเขียนโปรแกรมและลดข้อผิดพลาด ในการส่งข้อมูลไปยัง Input และรับ Output จากไอซีที่ต้องการตรวจสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

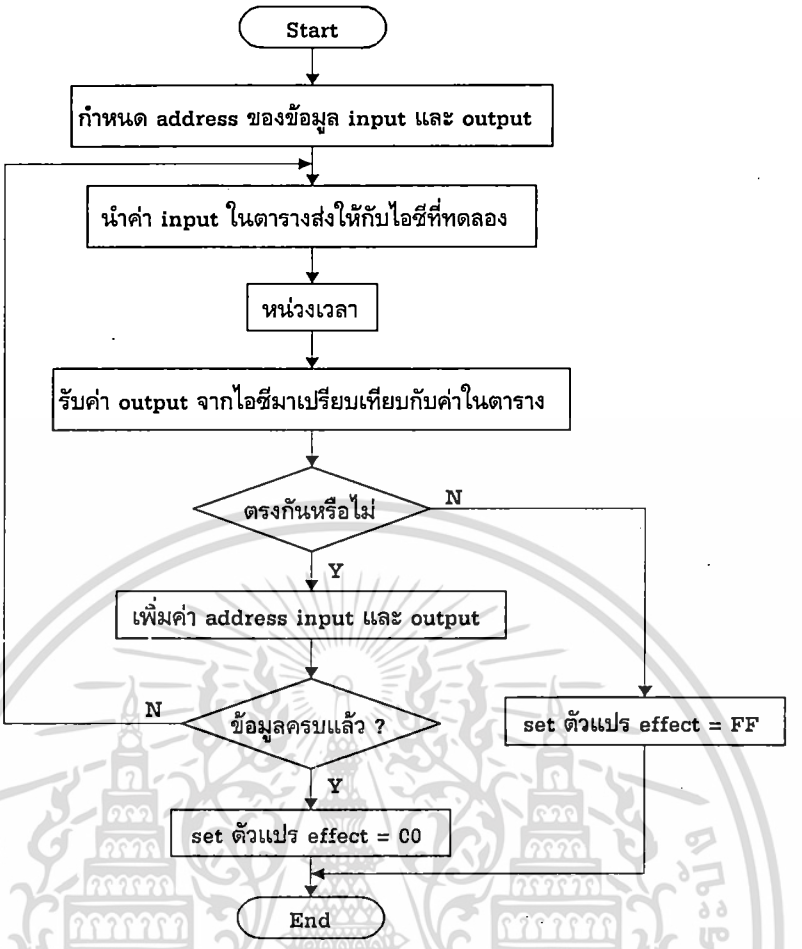


รูปที่ 2.23 แสดงโฟลว์ชาร์ตของโปรแกรมตรวจสอบไอซี TTL และ CMOS

การตรวจผลการทดสอบไอซี หลักการในการตรวจสอบคือ นำผลที่ได้จากการส่งค่าไปให้ Input ของไอซีแต่ละเบอร์ แล้วรับเอา Output ที่ถูกต้องของไอซีเบอร์นั้นๆ ซึ่งจะมีหลักการตรวจสอบดังแสดงใน Flow Chart ดังรูป 2.24

การแสดงผล โดยจะดูจากค่าในตัวแปร Effect โดยถ้าค่าเป็น 00 แสดงว่าไอซีตัวนั้นดี จะแสดงผลเป็น Pass แต่ถ้าค่าใน Effect เป็น FF แสดงว่าไอซีตัวนั้นเสีย จะแสดงผลเป็น Fail

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.24 แสดงโฟลว์ชาร์ตของหลักการตรวจไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

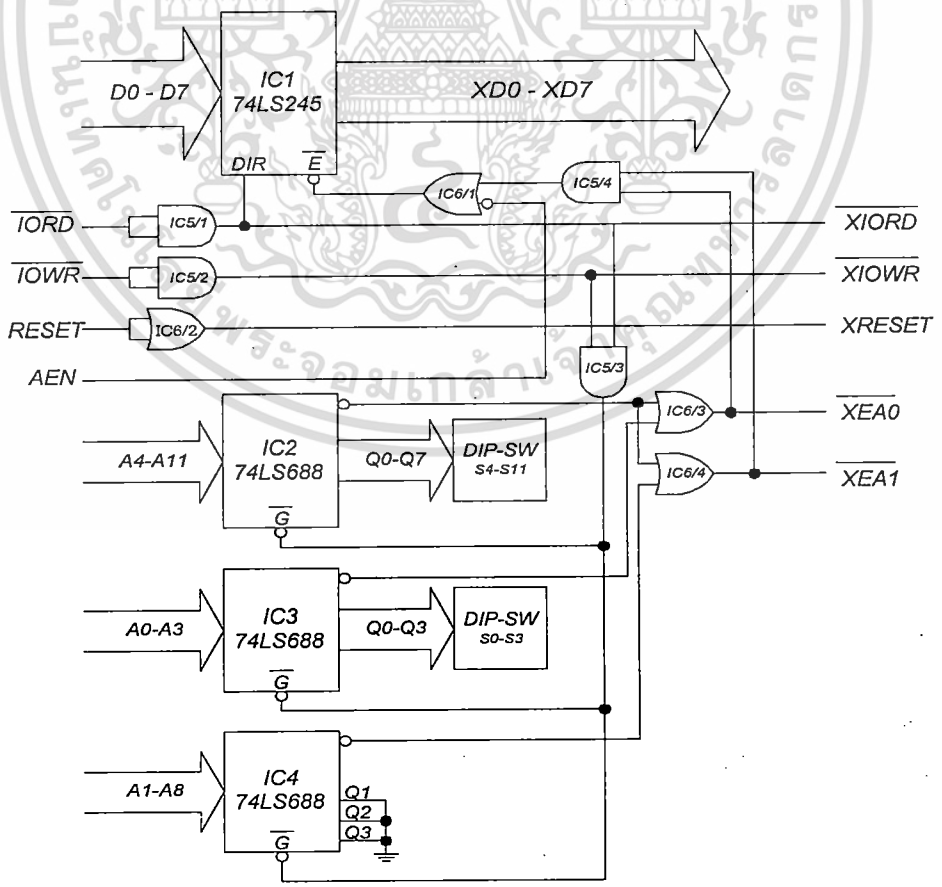
บทที่ 3
วงจรและผลการทดลอง

3.1 วงจรเครื่องวิเคราะห์วงจรดิจิตอล

เครื่องวิเคราะห์วงจรดิจิตอลจะประกอบด้วยส่วนวงจรหลัก และส่วน Interface Card ที่ใช้ติดต่อระหว่างเครื่องคอมพิวเตอร์กับวงจรหลัก โดยมีรายละเอียดต่างๆ ดังนี้

3.1.1 Interface Card

ในส่วนของ Interface Card นั้นจะเป็นส่วนที่ทำหน้าที่ในการติดต่อกับคอมพิวเตอร์และวงจรหลัก โดยจะอาศัยการมัลติเพล็กซ์ซึ่งจะถอดแอดเดรสพอร์ทที่ใช้ในการติดต่อมา 2 แอดเดรส โดยแอดเดรสแรกจะเป็นดัชนีในการอ้างถึงส่วนที่เราต้องการติดต่อ ส่วนแอดเดรสหลังจะใช้ในการส่งข้อมูลไปยังส่วนที่เราต้องการติดต่อด้วย รูปที่ 3.1 แสดงวงจรของ I/O Interface Card ซึ่งการ์ดนี้สามารถเสียบเข้ากับสล็อตของเครื่อง PC โดยอาศัยบัสตำแหน่ง (address bus) บัสข้อมูล (data bus) สัญญาณควบคุมการอ่านและเขียน สัญญาณอินพุทและเอาท์พุท สัญญาณรีเซ็ต และไฟเลี้ยงจากเครื่องพีซี



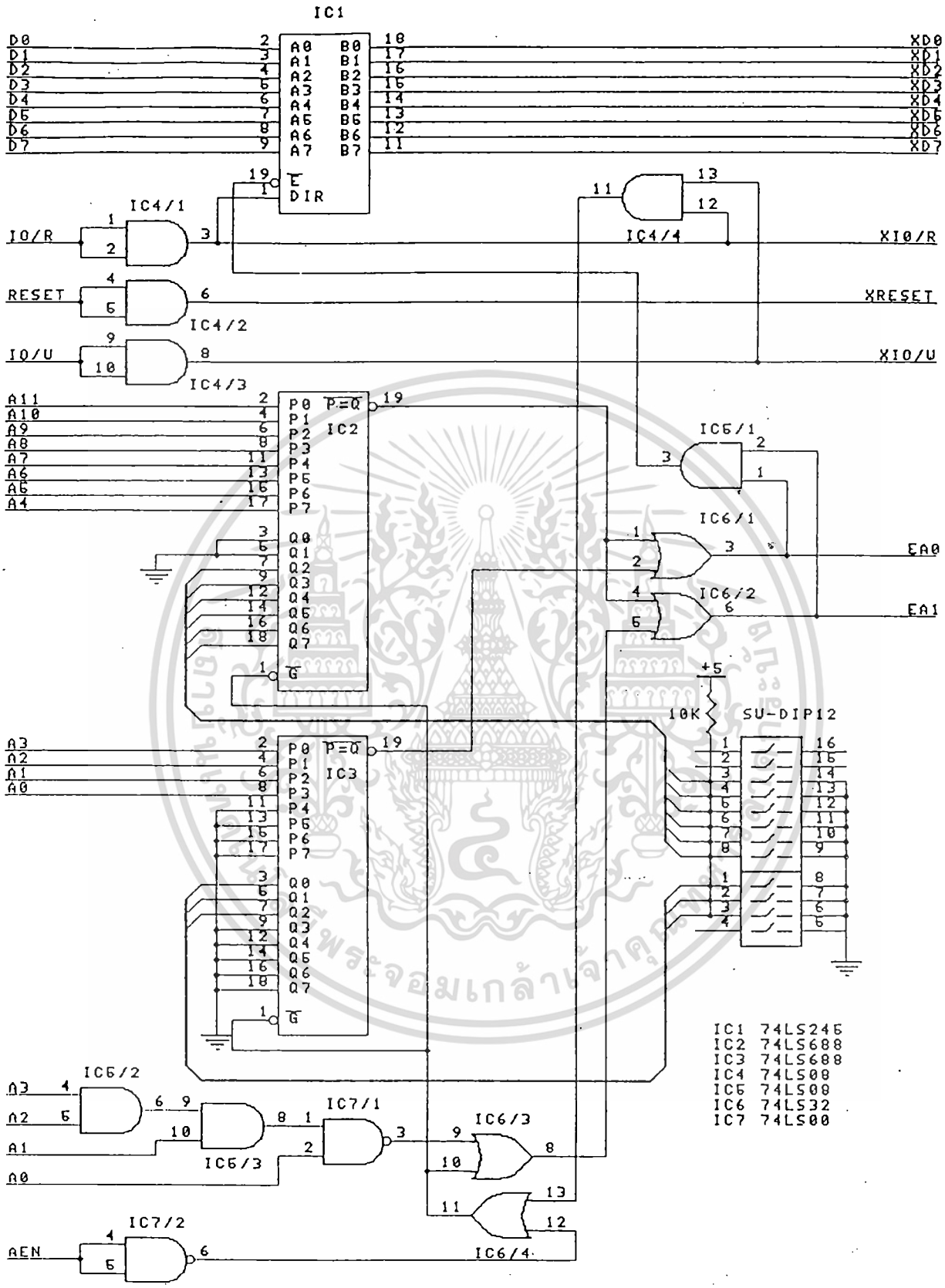
รูปที่ 3.1 แสดง Block Diagram ของวงจร Interface Card

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การกำหนดแอดเดรสในการเลือกการทำงานของการ์ดนี้ สามารถกำหนดได้จากดิพสวิทซ์ที่อยู่บนการ์ด ซึ่งโดยทั่วไปจะกำหนดไว้ที่แอดเดรส 201H ซึ่งเป็นแอดเดรสเกมส์พอร์ต แอดเดรสนี้เราสามารถตั้งใหม่ได้โดยการปรับที่ดิพสวิทซ์ ซึ่งแอดเดรสที่เรากำหนดจากดิพสวิทซ์นี้จะเป็นแอดเดรสของดัชนี ส่วนแอดเดรสของข้อมูลจะมีค่ามากกว่าแอดเดรสของดัชนีอยู่หนึ่งเสมอซึ่งในส่วนนี้เราไม่ต้องกำหนด เพราะการ์ดจะรับรู้เอง

การทำงานของวงจร Interface Card ในรูปที่ 3.2 เมื่อมีการใช้คำสั่งอินพอร์ตหรือเอาพอร์ตจะทำให้สัญญาณ I/O READ หรือ I/O WRITE แอคตีฟ ซึ่งทั้งสองสัญญาณนี้จะไม่แอคตีฟพร้อมกัน โดยใช้ AND Gate เป็นตัวถอดสัญญาณ I/O ซึ่งจะไปอีนาเบิลไอซี 74LS688 เพื่อตรวจสอบดูว่าแอดเดรสที่อ้างมานั้นตรงกับที่กำหนดไว้ที่ดิพสวิทซ์หรือไม่ ถ้าไม่ตรงก็จะไม่มีสัญญาณไปอีนาเบิลไอซี 74LS245 ซึ่งทำหน้าที่เป็นบัฟเฟอร์สองทิศทาง สำหรับทิศทางนี้จะถูกกำหนดจากสัญญาณ I/O READ แต่ถ้าแอดเดรสที่อ้างมานั้นตรงกับที่กำหนดไว้จะทำให้ไอซี 74LS245 ถูกอีนาเบิล สัญญาณข้อมูล D0-D7 ที่ผ่านบัฟเฟอร์แล้วนั้นจะกลายเป็นสัญญาณ XD0-XD7 และในการอีนาเบิลไอซี 74LS245 นี้จะต้องอาศัยสัญญาณ AEN ร่วมด้วย เพื่อให้แน่ใจว่าสัญญาณ I/O ที่เกิดขึ้นนั้นไม่ได้เกิดจากกระบวนการ DMA การแยกแอดเดรสของดัชนีนั้นจะใช้ไอซี 74LS688 สองตัวคือ IC2 และ IC3 โดยการเปรียบเทียบ A0-A11 กับค่าที่ตั้งไว้ที่ดิพสวิทซ์แล้วนำเอาท์พุทของทั้งคู่มา OR กันที่ IC6/1 จะได้เป็นสัญญาณ XEA0 ส่วนแอดเดรสของดัชนีจะใช้ไอซี 74LS688 (IC4) ร่วมกับ IC2 โดยที่ IC4 จะไม่นำ A0 มาเปรียบเทียบ แต่จะนำ +5V มาเปรียบเทียบกับค่าที่กำหนดไว้ในดิพสวิทซ์แทน แล้วนำเอาท์พุทของ IC2 และ IC 4 มา OR กันที่ IC6/2 ได้เป็นสัญญาณ XEA1 ส่วนสัญญาณ I/O READ และ I/O WRITE นั้นจะใช้ IC5/1 และ IC5/2 เป็นบัฟเฟอร์ได้เป็นสัญญาณ XI/O READ และสัญญาณ XI/O WRITE ตามลำดับ ส่วนสัญญาณ RESET จะใช้ IC6/4 เป็นบัฟเฟอร์ได้ โดยใช้เป็นสัญญาณ XRESET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงวงจรของ Interface Card

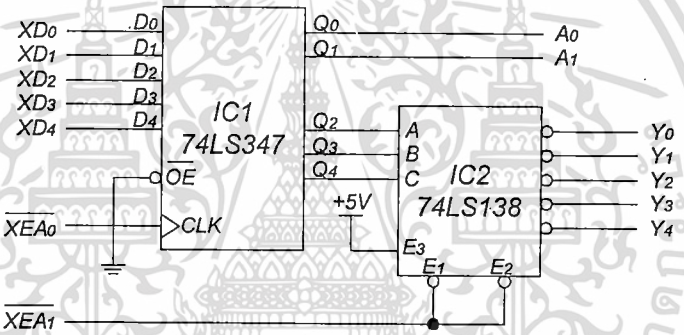
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 วงจรหลัก

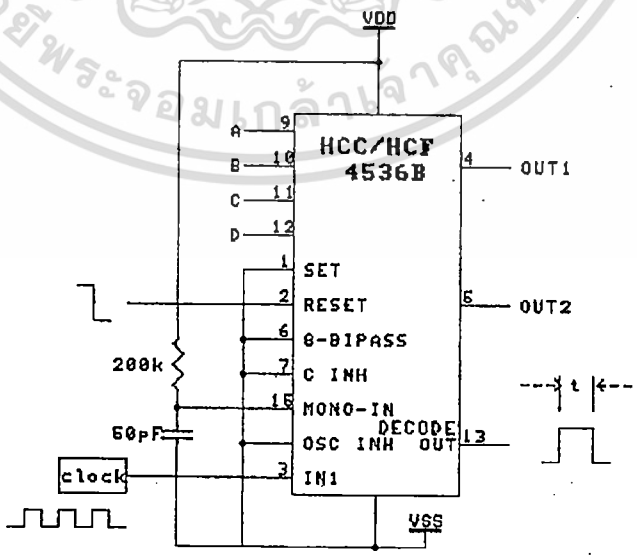
วงจรหลักนี้จะประกอบด้วยส่วนสำคัญๆอยู่ 3 ส่วนคือ

3.1.2.1 วงจรดีมัลติเพล็กซ์

วงจรดีมัลติเพล็กซ์นั้นจะทำหน้าที่ตรงกันข้ามกับวงจรมัลติเพล็กซ์ซึ่งอยู่ในส่วนของ Interface Card การทำงานของวงจรจากรูปที่ 3.3 IC1 74LS347 จะมีหน้าที่แลตช์ข้อมูลที่อ้างมาจากแอดเดรสดัชนี โดยสัญญาณ XEA0 จะต่ออยู่กับขา CLK ของ IC1 สัญญาณที่นำเข้ามาแลตช์ได้แก่ สัญญาณ XD0-XD4 สัญญาณ XD0 และ XD1 จะใช้เป็นสัญญาณอ้างแอดเดรสให้กับไอซี 8255 ในส่วนของวงจร I/O ส่วนสัญญาณ XD2-XD4 จะเป็นสัญญาณอินพุทให้กับไอซีดีมัลติเพล็กซ์ IC2 74LS138 เอาท์พุทที่ได้จะเป็นสัญญาณที่ใช้ในการอีนาเบิลไอซี 8255 ในวงจร I/O โดยต้องรอให้มีการอ้างข้อมูลผ่านแอดเดรสของข้อมูล ซึ่งจะทำให้สัญญาณ XEA1 แอคตีฟเป็นผลทำให้ IC2 ถูกอีนาเบิล และรูปที่ 3.4 เป็นวงจรฐานเวลา หรือ Time base ให้แก่ของไอซีที่นำมาวิเคราะห์



รูปที่ 3.3 แสดงวงจรดีมัลติเพล็กซ์



รูปที่ 3.4 แสดงวงจรสร้างฐานเวลา

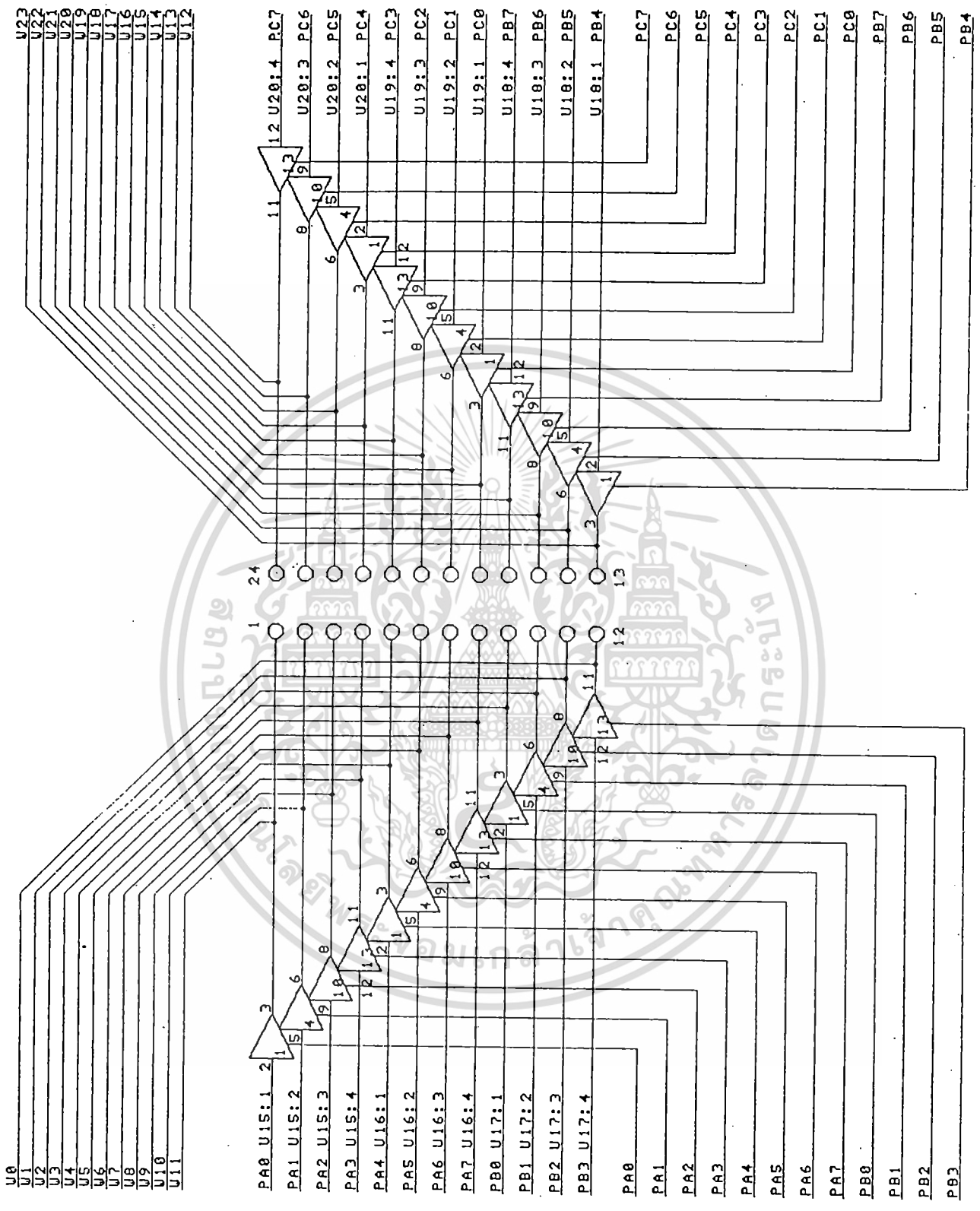
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2.2 วงจร I/O

ส่วนของวงจร I/O จะประกอบไปด้วยไอซี 8255 ทั้งสิ้น 5 ตัว สาเหตุที่ต้องใช้ไอซี 8255 มากถึง 5 ตัวนั้นเนื่องจากต้องการให้ส่วนของอินพุทและเอาท์พุทเป็นอิสระต่อกันและสาเหตุที่เลือกใช้ไอซีเบอร์ 8255 ก็เพราะสายสัญญาณอินพุทและเอาต์พุททั้ง 24 เส้นมีระดับสัญญาณ TTL จึงเป็นการง่ายในการใช้ 8255 อินเตอร์เฟสกับวงจรลอจิกอื่นๆ นอกจากนี้เรายังสามารถโปรแกรมให้แต่ละพอร์ตเป็นอินพุทและเอาท์พุทได้ และยังสามารถโปรแกรมให้ทำงานในโหมดต่างๆได้ถึง 3 โหมด หน้าที่ของไอซี 8255 แต่ละตัวนั้นมีดังนี้ IC1 เป็นเอาท์พุทให้กับอุปกรณ์ที่นำมาทดสอบ IC2 เป็นเอาท์พุทสำหรับควบคุมอิเลคทรอนิคส์สวิทซ์ซึ่งจะใช้ไอซีเบอร์ 74LS126 เพื่อแยกส่วนของอินพุทและเอาท์พุทออกจากกัน ส่วน IC3 และ IC4 มีหน้าที่เป็นอินพุทนำสัญญาณเอาท์พุทจากวงจร Comparator เข้าไปประมวลผล สาเหตุที่ต้องใช้อินพุทขนาด 48 บิทก็เนื่องจากออกแบบให้ใช้กับอินพุทขนาด 24 ช่อง โดยในแต่ละช่องสามารถตรวจสอบระดับสัญญาณได้ 3 ระดับคือ Low, High และ High Impedance โดยแต่ละช่องจะต้องใช้อินพุท 2 บิทจึงจะเพียงพอกับการใช้งาน สำหรับไอซี 8255 ตัวสุดท้ายนี้จะใช้ในการแสดงสถานะของวงจร เช่น Empty Bussy เป็นต้น นอกจากนี้ยังใช้เป็นเอาท์พุทให้กับวงจร R-2R Ladder ในกรณีที่ต้องการให้วงจรสามารถปรับระดับของแรงดัน Theshold ได้

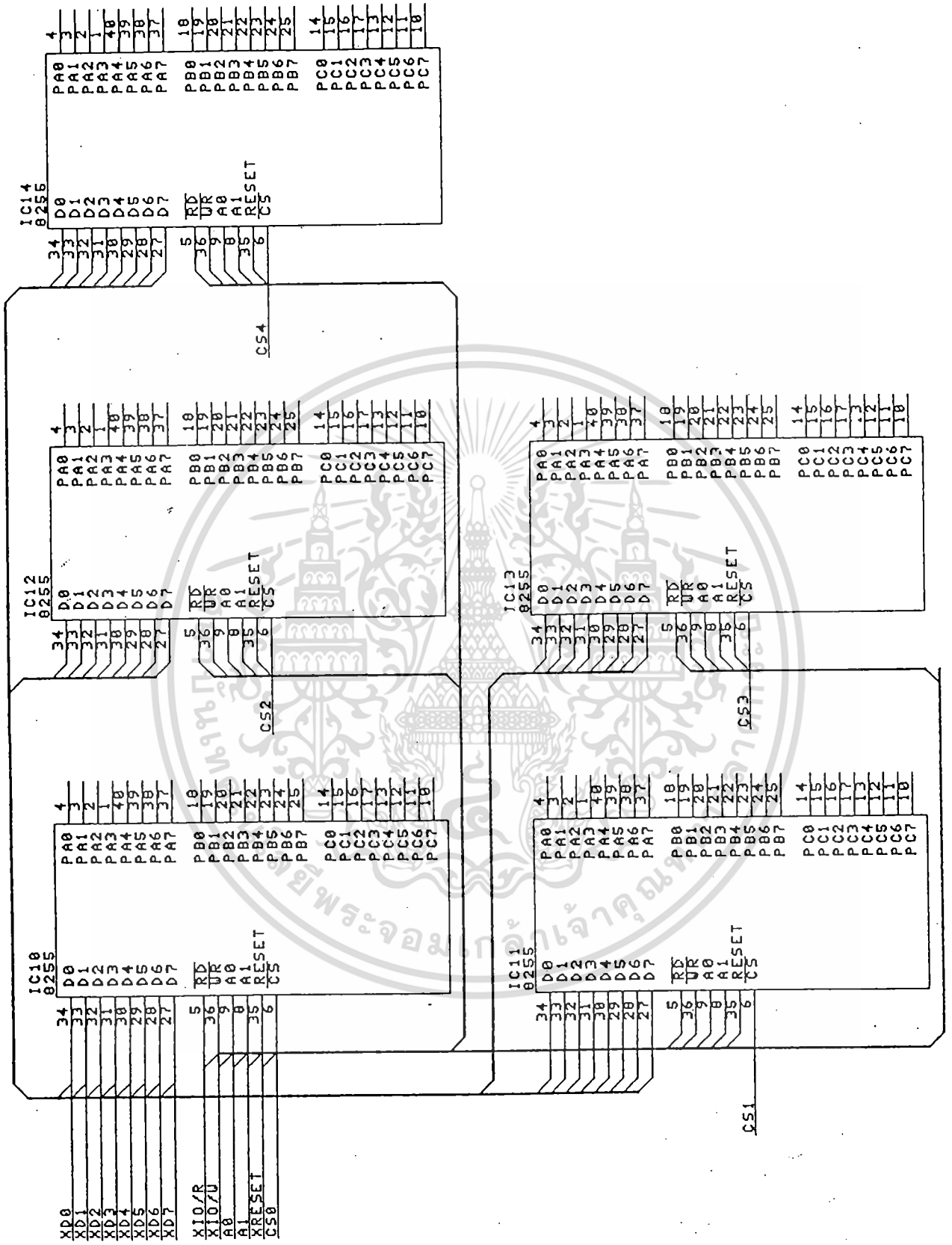
การทำงานของวงจรจะเริ่มจากเมื่อมีการอ้างข้อมูลผ่านแอดเดรสของดัชนี วงจรดีมัลติเพล็กซ์จะทำการแยกแอดเดรสที่ใช้สำหรับระบุว่าจะติดต่อกับพอร์ตอะไรภายในตัวของไอซี 8255 และเมื่อมีการอ้างข้อมูลผ่านแอดเดรสของข้อมูลวงจรดีมัลติเพล็กซ์จะทำการอีนาเบิลไอซี 8255 ตัวที่เราต้องการจะติดต่อด้วย ทำให้สามารถรับส่งข้อมูลระหว่างตัวโปรแกรมและอุปกรณ์ภายนอกได้ จากรูปที่ 3.5 สัญญาณ RESET จากเครื่องคอมพิวเตอร์จะต่ออยู่กับขา RESET ของไอซี 8255 เพื่อทำการเคลียร์ค่าที่กำหนดไว้ในตัวของไอซี 8255 เมื่อมีการ RESET ที่เครื่องคอมพิวเตอร์ และในรูปที่ 3.6 เป็นวงจรบัฟเฟอร์อินพุทเอาท์พุทของไอซี 8255 กับไอซีที่นำมาวิเคราะห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงวงจร 8255 I/O

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



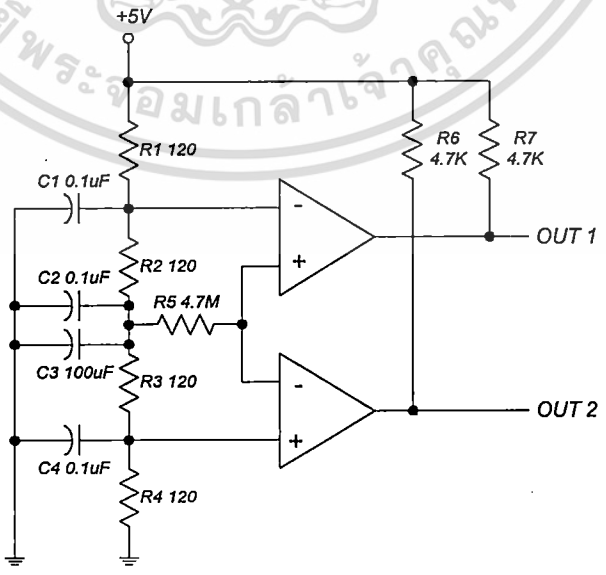
รูปที่ 3.6 แสดงวงจรบัฟเฟอร์อินพุทเอาท์พุทของไอซีที่นำมาวิเคราะห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2.3 วงจร Comparator

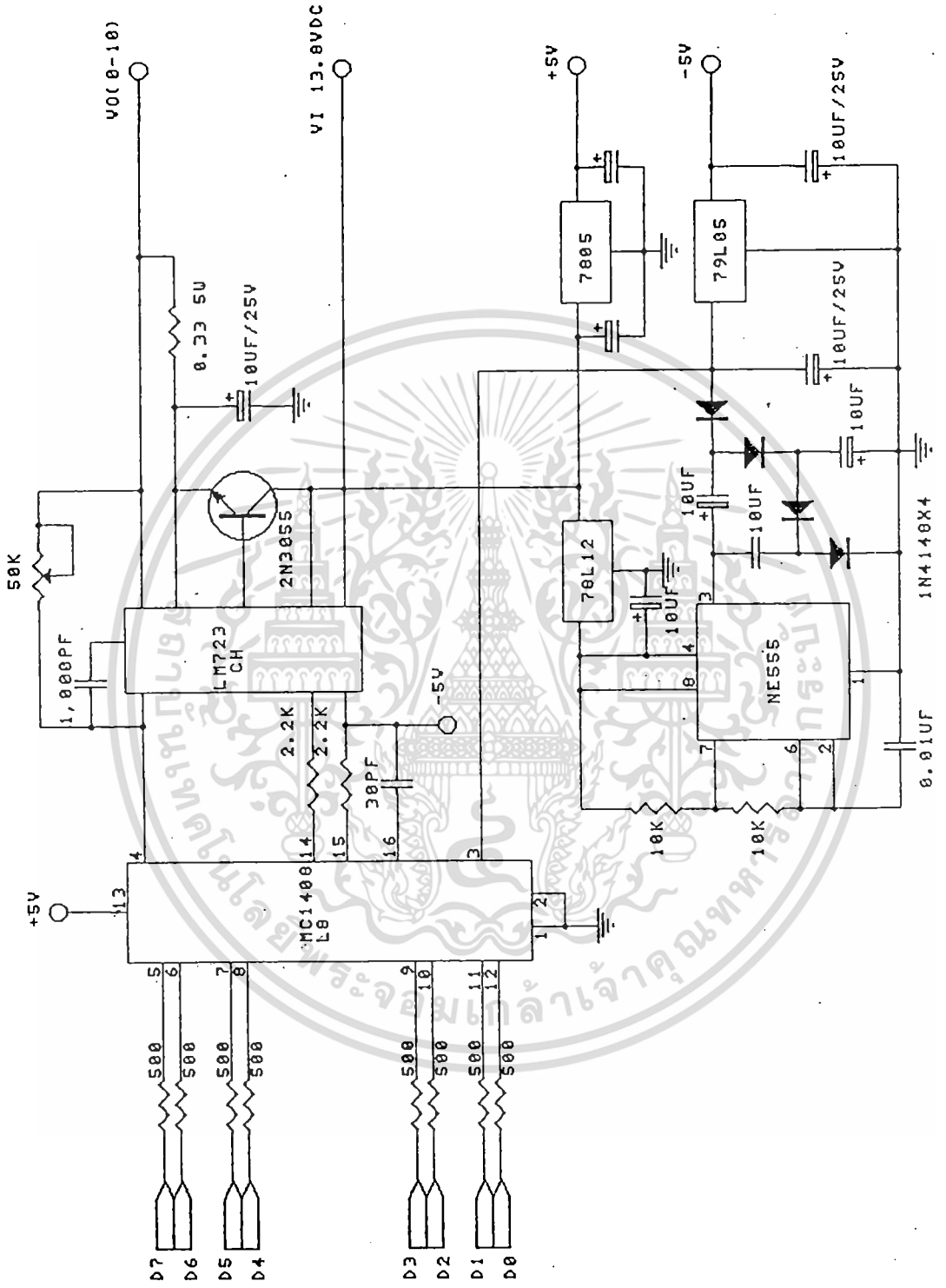
วงจร Comparator มีหน้าที่เปรียบเทียบระดับของแรงดันที่เราต้องการทดสอบ สามารถแยกระดับของแรงดันได้ 3 ระดับ ซึ่งจะอาศัยหลักการของ Window Comparator ดังแสดงในรูปที่ 3.7 โดยจะประกอบด้วยไอซีเบอร์ LM339 เป็นหลักซึ่งจะมีออปแอมป์อยู่ภายใน 4 ชุด ถ้าแรงดันที่ทำการทดสอบนั้นมีระดับลอจิกเป็น Low ("0") วงจรจะแสดงสถานะเป็น "01" เมื่อระดับลอจิกเป็น High ("1") วงจรจะแสดงสถานะเป็น "10" แต่ถ้าเป็น High Impedance คือขณะที่ไม่ได้ต่อกับอะไรไว้วงจรจะแสดงสถานะเป็น "11" วงจร Comparator นี้จะต้องสร้างทั้งหมด 24 ชุดเพื่อให้สามารถใช้วัดได้ 24 ช่องสัญญาณ

การทำงานจะประกอบด้วยออปแอมป์ 2 ตัวเพื่อทำเป็นวงจรเปรียบเทียบ ในส่วนของแรงดันอ้างอิงจะได้จากชุดแบ่งแรงดันที่ประกอบด้วย R1-R4 ส่วนทางด้านเอาท์พุทของวงจรจะต้องทำการ Full Up ที่เอาท์พุทของออปแอมป์ทั้งสองด้วยความต้านทานค่า 4.7K เนื่องจากเอาท์พุทของออปแอมป์เป็นแบบคอลเลคเตอร์เปิด ขณะที่ยังไม่ได้ทำการวัดแรงดันที่ขา 5 และขา 7 ของออปแอมป์จะมีค่าสูงกว่าแรงดันอ้างอิงทำให้เอาท์พุทของออปแอมป์ทั้งคู่เป็นลอจิก "1" เมื่อนำไปวัดกับจุดที่ต้องการทดสอบ ถ้าจุดนั้นเป็นลอจิก "0" แรงดันอ้างอิงที่ขา 4 จะสูงกว่าแรงดันทดสอบทำให้เอาท์พุทของออปแอมป์มีสภาวะเป็นลอจิก "0" ส่วนแรงดันอ้างอิงที่ขา 7 จะสูงกว่าแรงดันทดสอบที่ขา 6 เอาท์พุทของออปแอมป์จะมีสภาวะเป็นลอจิก "1" แต่ถ้าจุดที่ทดสอบเป็นลอจิก "1" แรงดันอ้างอิงที่ขา 4 จะต่ำกว่าแรงดันทดสอบที่ขา 5 ของออปแอมป์เอาท์พุทจะแสดงสภาวะเป็นลอจิก "1" ส่วนแรงดันอ้างอิงที่ขา 7 ก็จะต่ำกว่าแรงดันทดสอบที่ขา 6 ทำให้เอาท์พุทของออปแอมป์มีสภาวะเป็นลอจิก "0" ดังแสดงวงจรไว้ในรูปที่ 3.7 และรูปที่ 3.8 เป็นส่วนของวงจรปรับแรงดันอ้างอิงหรือ Thershold



รูปที่ 3.7 แสดงวงจร Comparator

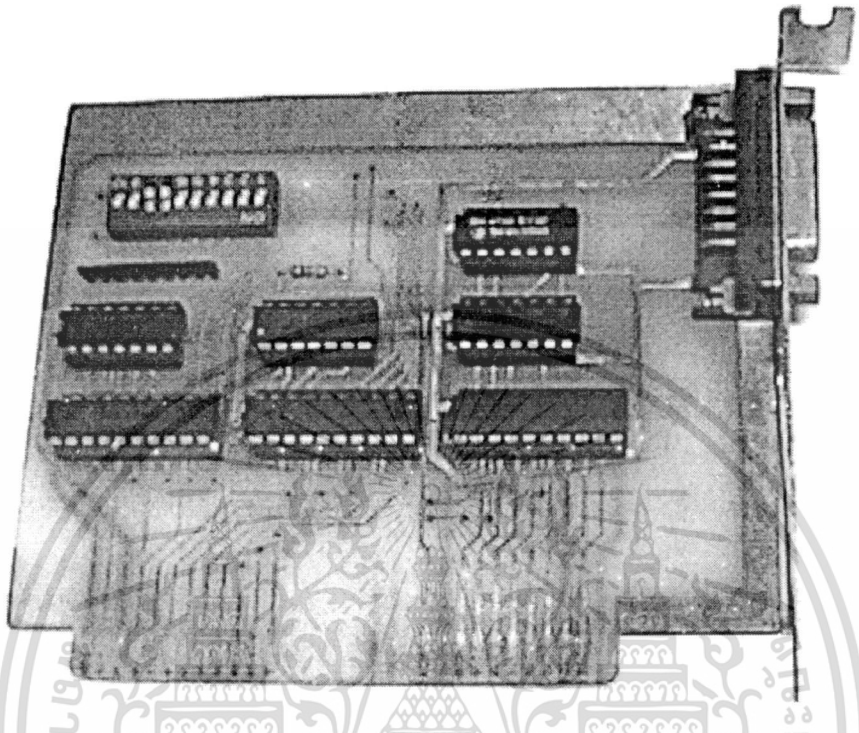
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



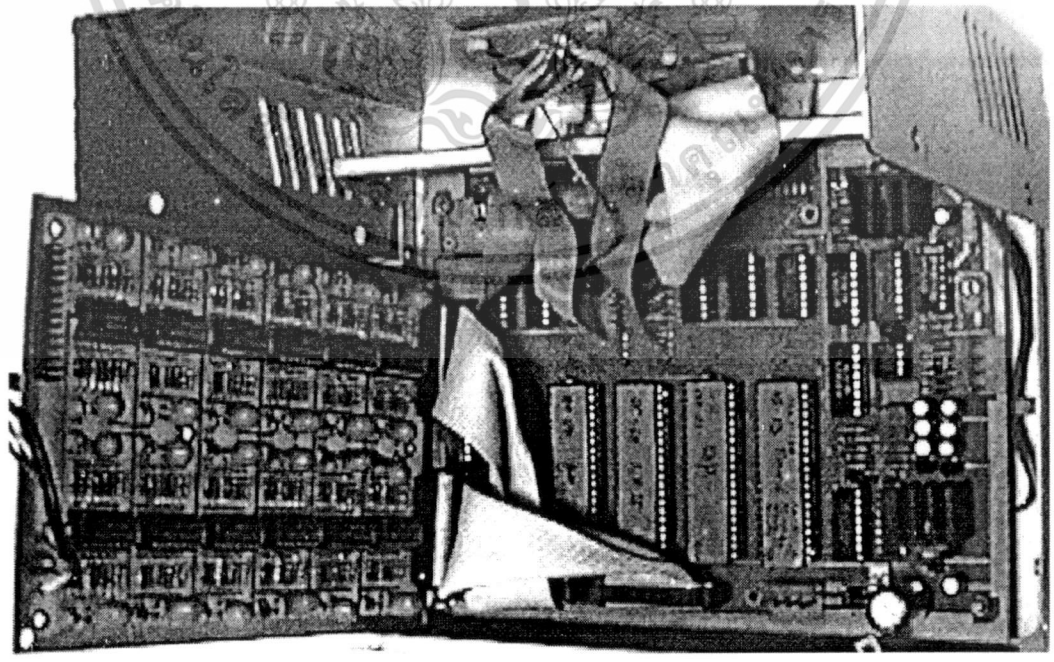
รูปที่ 3.8 แสดงวงจรปรับแรงดันอ้างอิงหรือ Thershold

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.9 แสดง Interface Card ที่ใช้ติดต่อกับเครื่องคอมพิวเตอร์ ส่วนอุปกรณ์ต่างๆ ภายในของเครื่องวิเคราะห์วงจรดิจิตอลแสดงดังรูปที่ 3.10 และตัวเครื่องที่ประกอบเสร็จเรียบร้อยแล้วแสดงในรูปที่ 3.11

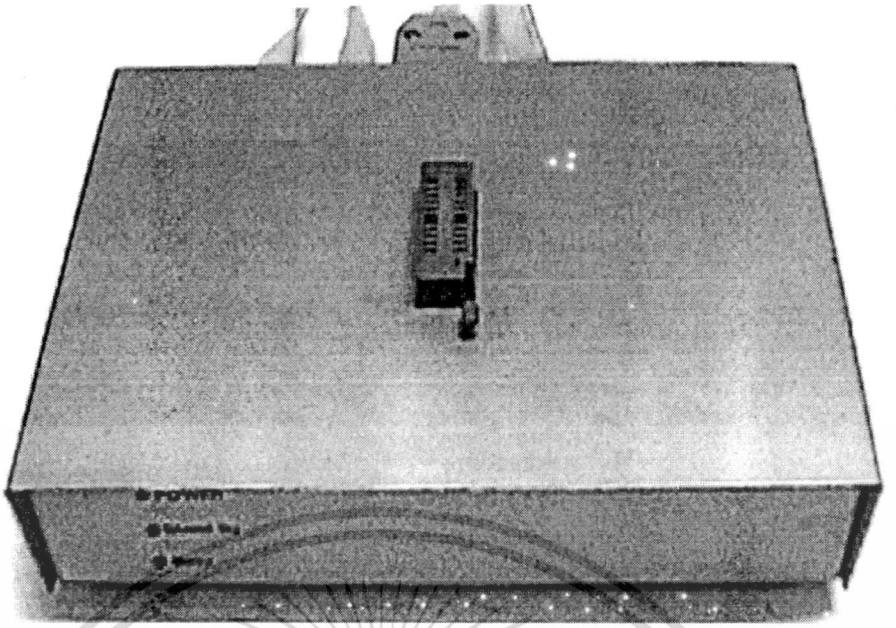


รูปที่ 3.9 แสดง Interface Card



รูปที่ 3.10 แสดงอุปกรณ์ภายในของเครื่องวิเคราะห์วงจรดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

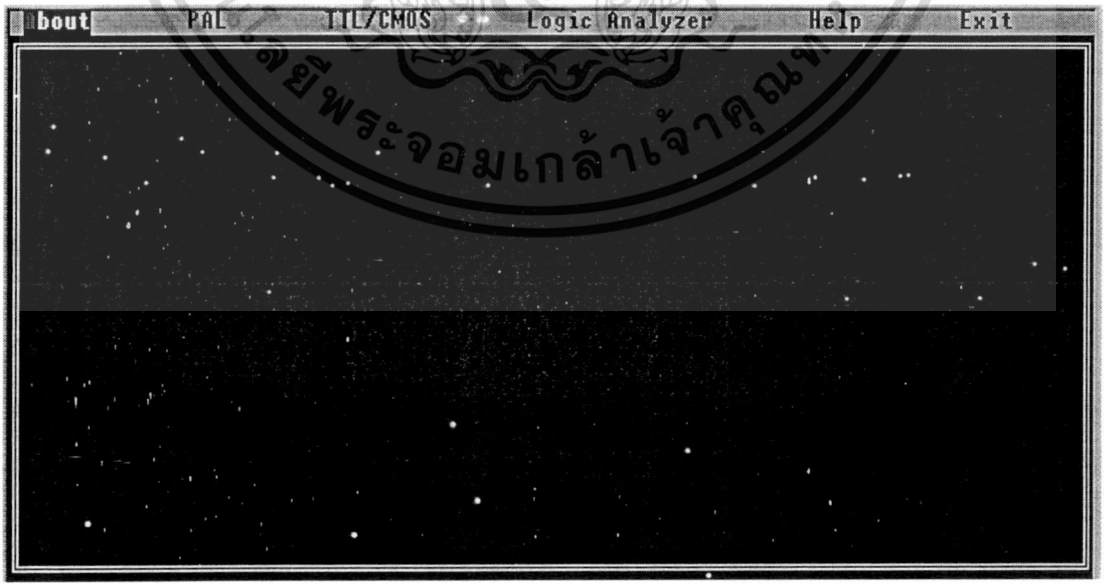


รูปที่ 3.11 แสดงตัวเครื่องที่ประกอบเสร็จเรียบร้อย

3.2 ผลการทดลองเครื่องวิเคราะห์วงจรดิจิตอล

3.2.1 Main Menu

Main Menu เป็นโปรแกรมที่ใช้สั่งงานโปรแกรมทั้งหมด คือ การวิเคราะห์หาสมการจากไอซี การวิเคราะห์สัญญาณลอจิก และการตรวจสอบไอซี TTL/CMOS ซึ่งโปรแกรมจะปรากฏเมนูขึ้นมาดังรูปที่ 3.12



รูปที่ 3.12 แสดงหน้าจอของ MAIN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.12 จะเห็นว่าเมนูหลักจะประกอบไปด้วยเมนูย่อย 6 เมนู โดยเมนูย่อยที่ Active จะมีแถบบาร์สีดำอยู่ที่เมนูย่อยนั้น ในการเลือกเมนูย่อย จะทำได้ 2 วิธีด้วยกันคือ วิธีแรกใช้ปุ่มลูกศร ซ้าย และ ขวา เพื่อเลื่อนบาร์แล้วกดปุ่มลง หรือ Enter เพื่อเปิดเมนูย่อยนั้น หลังจากนั้นก็ใช้ปุ่ม ขึ้น ลง หรือ SPACE BAR เพื่อเลือกทำงานตามเมนูย่อยนั้นๆแล้วกด Enter อีกวิธีหนึ่งก็คือใช้คีย์ลัดในการเรียกเมนูย่อย โดยคีย์ลัดจะสังเกตุได้คือ มันจะมีสีสันแตกต่างจากตัวอื่นๆ เช่น เมนู About คีย์ลัดก็คือ ตัวอักษร A คือเมื่อเรากดปุ่มตัวอักษรที่เป็นคีย์ลัด บาร์ก็จะกระโดดไปยังเมนูย่อยนั้นๆทันที และเปิดเมนูให้ โดยที่เราไม่ต้องกดปุ่ม Enter หรือปุ่มลงอีก หลังจากนั้น ในเมนูย่อยๆนั้นๆ ก็จะมีคีย์ลัดอีก เราก็สามารถที่จะกดคีย์ลัดเพื่อทำงานตามเมนูย่อยได้ทันทีโดยไม่ต้องกดปุ่ม Enter เช่นเดียวกัน

เมนูย่อยทั้งหมดของเมนูหลักมีดังนี้

1. About : เป็นเมนูที่ใช้แสดงข้อมูลเกี่ยวกับโปรแกรม

2. PAL : เมื่อเปิดเมนูจะมีเมนูย่อยคือ

- ***Analysis PAL*** ทำหน้าที่เรียกโปรแกรมที่ใช้อ่านและวิเคราะห์หาสมการของไอซีตระกูล PAL (PLA.EXE, QM.EXE และ READ.EXE)
- ***Read last equation*** ทำหน้าที่เรียกโปรแกรมที่ใช้อ่านสมการที่ได้จากการวิเคราะห์ไอซี PAL ครั้งล่าสุด (READ.EXE)

3. TTL/CMOS : ใช้ในการเรียกโปรแกรมตรวจสอบไอซี TTL/CMOS (TTL.EXE)

4. Logic Analyzer : เมื่อเปิดเมนูขึ้นมา จะมีเมนูย่อยดังนี้

- ***Run logic analyzer*** ทำหน้าที่เรียกโปรแกรม logic analyzer (CLA.EXE และ PULSE.EXE)
- ***Display last data*** ใช้ในการดูข้อมูลลอจิกที่วัดได้ครั้งล่าสุดมาดูซ้ำ (PULSE.EXE)

5. Help : เป็นเมนูแสดงความช่วยเหลือขณะทำการใช้โปรแกรม Main Menu

6. Exit : ใช้ออกจากเมนูหลัก ซึ่งสามารถออกจากเมนูหลักได้ 2 วิธี คือ

- ***OS Shell*** เป็นการออกจากเมนูแบบชั่วคราว
- ***Quit*** เป็นการออกจากเมนู หรือกลับไปยัง OS

3.2.2 การวิเคราะห์หาวงจรลอจิกจากไอซี PAL

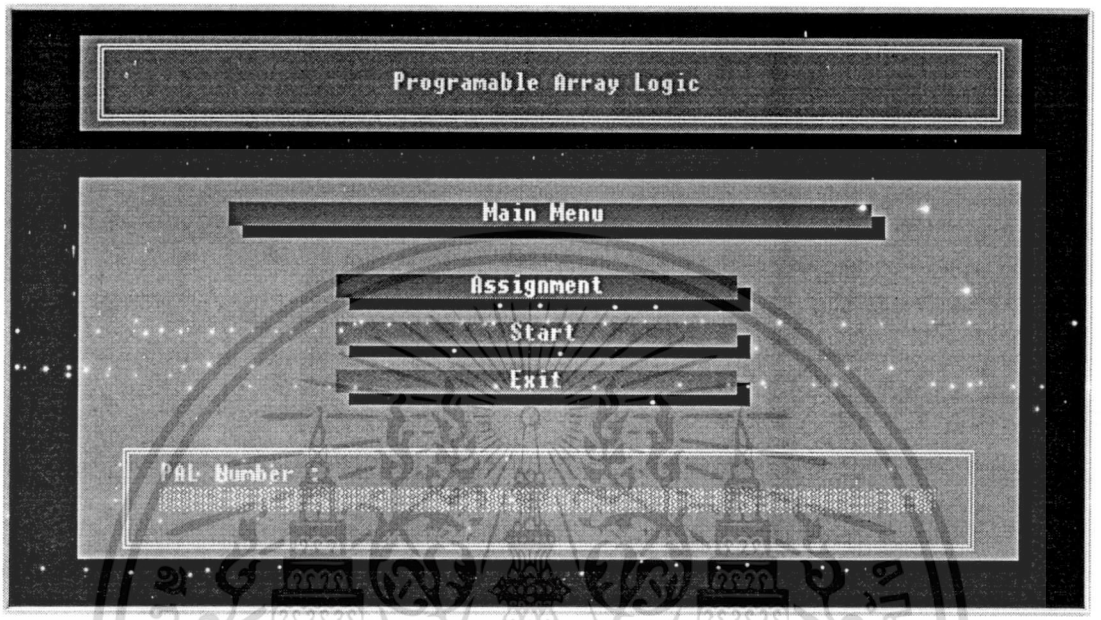
การทำงานนี้ ก็แยกโปรแกรมออกเป็น 3 ตัวคือ ส่วนอ่านข้อมูลจากไอซี PAL ส่วนวิเคราะห์สมการ และโปรแกรมอ่านไฟล์สมการ ซึ่งมีการใช้งานดังต่อไปนี้

โปรแกรม PLA

โปรแกรม PLA.EXE เป็นโปรแกรมที่ใช้สำหรับการอ่าน Function ในไอซี PAL ที่อยู่ในตระกูล H, L และ C ฟังก์ชั่นที่อ่านได้จะถูกเก็บไว้ในไฟล์ข้อมูล ดังนั้นไดร์ฟที่ใช้งานโปรแกรมนี้อยู่

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะต้องมีพื้นที่ว่างไม่น้อยกว่า 100 KB การเรียกใช้งานโปรแกรม PLA ทำได้ 2 วิธีคือ เรียกผ่านเมนูหลักดังที่ได้กล่าวมาแล้ว และเรียกโดยตรงโดยการพิมพ์ PLA ที่ DOS Prompt ถ้าเครื่องคอมพิวเตอร์ที่ใช้งานอยู่ไม่ได้ต่อฮาร์ดแวร์ของเครื่องวิเคราะห์วงจรดิจิตอลไว้จะมีข้อความเตือนออกมา ถ้าต่อเครื่องไว้เรียบร้อยแล้ว LED Stand By จะติดสว่าง และจะเห็นเมนูดังในรูปที่ 3.13



รูปที่ 3.13 แสดงเมนูของโปรแกรม PLA

โดยในเมนูจะประกอบไปด้วย 3 เมนูย่อยคือ เมนู Assignment , Start และ Exit ส่วนด้านล่างของเมนูจะแสดงข้อความ

PAL Number :

ซึ่งในตอนเรียกเข้าโปรแกรมครั้งแรกนี้จะไม่มีค่าใดๆปรากฏขึ้นหลังข้อความดังกล่าวส่วนแถบบาร์ด้านล่าง จะเป็นตัวแสดงการอ่านข้อมูลจาก PAL

การใช้งานแต่ละเมนูย่อย

1. Assignment เป็นเมนูที่ใช้สำหรับกำหนดเบอร์ของ PAL ตำแหน่งขาอินพุทและเอาท์พุท สามารถเรียกใช้โดยการเลื่อนบาร์มาที่ Assignment แล้วกด Enter หรือกดคีย์ A จะปรากฏผลดังแสดงในรูปที่ 3.14 การกำหนดเบอร์ไอซี PAL เราสามารถเลือกเบอร์ของ PAL ได้โดยพิมพ์เบอร์ของ PAL เบอร์ไอซีที่สามารถเลือกได้ คือ เบอร์ 10H8, 12H6, 14H4, 16H2, 10L8, 12L6, 14L4, 16L2, 12L10, 14L8, 16L6 และ 16l8

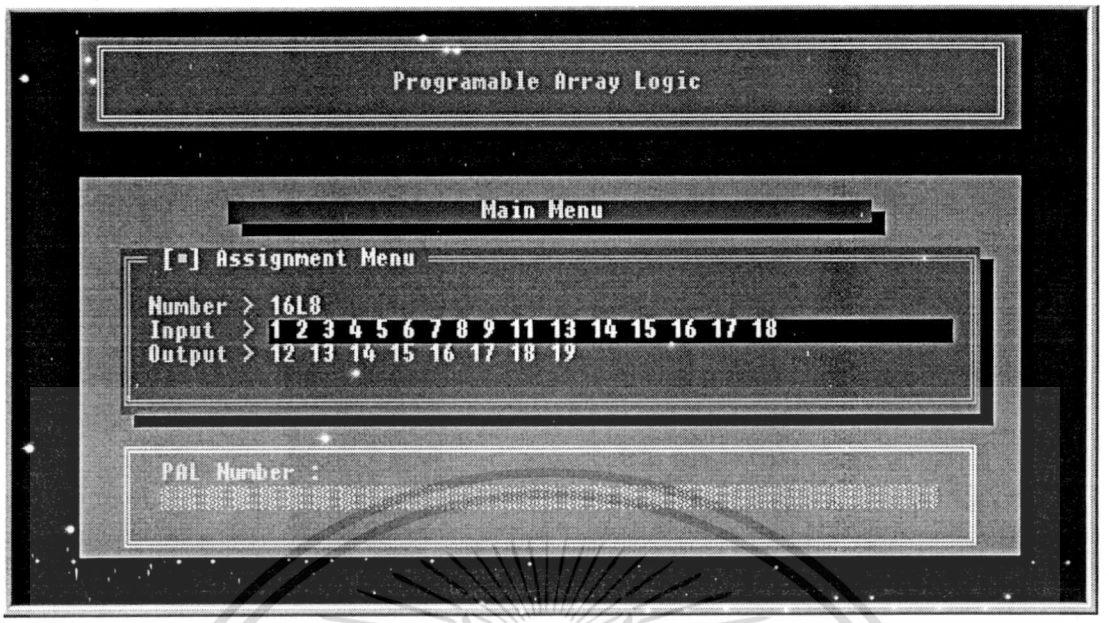
เช่น ต้องการอ่านโปรแกรมจาก PAL เบอร์ 16L8 ให้พิมพ์ชื่อเบอร์ แล้วกด Enter ดังนี้

Number > 16l8 <Enter>

Input >

Output >

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 แสดงเมนู Assignment ของ PLA

จะปรากฏผลดังนี้

Number > 16L8

Input > 1 2 3 4 5 6 7 8 9 11 13 14 15 16 17 18

Output > 12 13 14 15 16 17 18 19

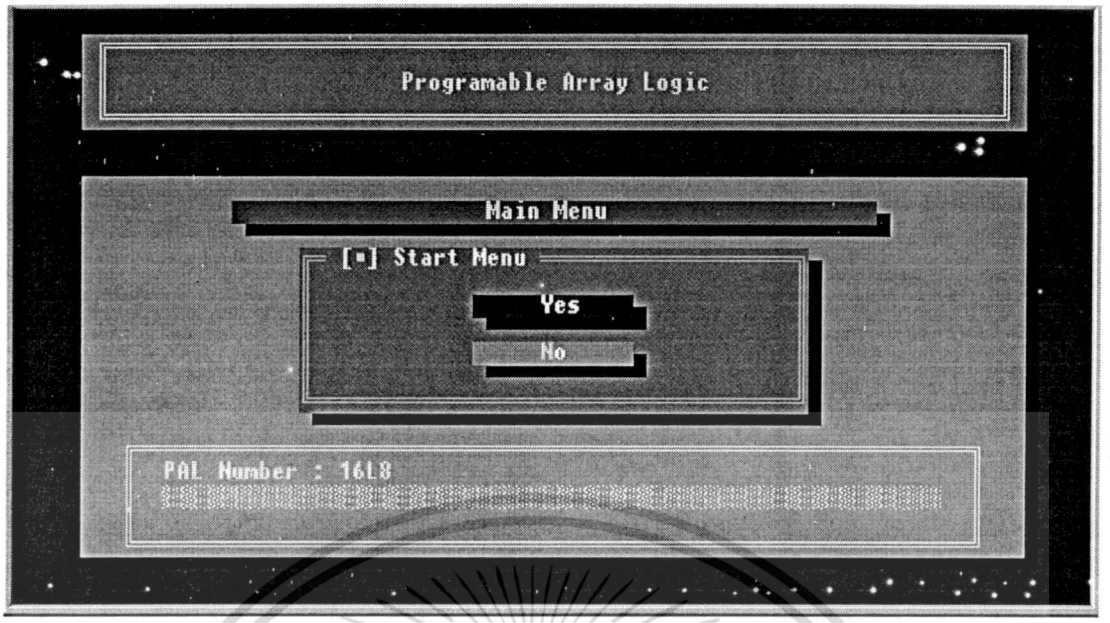
ต่อจากนี้ก็จะเป็นการกำหนดขาอินพุทของไอซี PAL ที่ต้องการใช้ในการวิเคราะห์ โดยขาแรกทางซ้ายมือจะเป็นค่า LSB ถ้าไม่ต้องการเปลี่ยนแปลงตำแหน่งขาให้กด Enter เท่านั้น เพื่อผ่านการเลือกขาอินพุท แต่ถ้าต้องการกำหนดตำแหน่งขาใหม่ก็สามารถพิมพ์ตำแหน่งขาได้เลย โดยใช้ SPACE BAR เป็นตัวขั้นระหว่างอินพุทแต่ละขา โดยไม่จำเป็นต้องเลือกให้ครบทุกขา ถ้าเป็นไปได้ควรเลือกเฉพาะขาที่เป็นอินพุทจริงๆเท่านั้น เพราะจะทำให้ลดเวลาในการวิเคราะห์หาสมการลงไปได้มาก และไม่ต้องเรียงขาตามลำดับก็ได้ เมื่อเลือกขาอินพุทครบแล้วให้กด Enter การกำหนดขาจะต้องกำหนดตามค่าที่ปรากฏเท่านั้นถ้ากำหนดนอกเหนือไปจากนี้จะมีเสียงเตือนให้ป้อนค่าใหม่

เมื่อผ่านขั้นตอนนี้แล้วก็จะเป็นการกำหนดขาเอาท์พุทของไอซีวิธีการป้อนค่าก็จะเหมือนกับการป้อนขาอินพุท โดยที่ค่าแรกจะให้ผลเป็น Function ที่ 1 ค่าต่อไปก็จะเป็น Function ถัดไปตามลำดับ เมื่อป้อนครบแล้วให้กด Enter ก็จะกลับมายังเมนูหลักตามเดิม และจะมีข้อมูลปรากฏที่ด้านล่างของเมนูเป็น

PAL Number : 16L8

2. Start เป็นเมนูสำหรับเริ่มต้นการอ่าน Function จาก PAL สามารถเลือกเมนูนี้ได้จากการเลื่อนบาร์โดยใช้คีย์ลูกศรมายังเมนู Start แล้วกด Enter หรือการกดคีย์ S จะปรากฏผลดังรูปที่ 3.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 แสดงเมนู Start ของ PLA

ซึ่งจะมีการถามอีกครั้งเพื่อยืนยัน ถ้าต้องการให้อ่านให้เลือก Yes แล้วกด Enter หรือกดคีย์ Y แต่ถ้าไม่ต้องการให้เลือก No หรือกดคีย์ N ซึ่งเราจะไม่สามารถ Start ใหม่ได้ถ้าไม่ได้ทำการเลือกเบอร์ไอซีก่อน แต่ถ้าเลือกทุกอย่างถูกต้องเรียบร้อยแล้วหลังจากนั้นที่ด้านล่างของเมนูจะแสดงให้เห็นว่าอ่านค่าไปแล้วเท่าไร โดยจะแสดงเป็นบาร์สีเหลืองเลื่อนไปทางขวามือ ถ้าเลื่อนไปสุดทางขวามือก็แสดงว่าอ่านข้อมูลครบแล้ว ในขณะที่อ่านข้อมูลอยู่นี้ LED Busy จะติดสว่าง ขั้นตอนต่อไปก็จะทำการเขียนข้อมูลลงไฟล์แล้วจบโปรแกรมเอง

3. Exit เป็นเมนูสำหรับออกจากโปรแกรม ซึ่งเราสามารถออกจากโปรแกรมได้โดยการเลื่อนบาร์มาที่ Exit แล้วกด Enter หรือกดคีย์ X หลังจากนั้นจะปรากฏถ้าต้องการออกจากโปรแกรมให้เลือก Yes แล้วกด Enter หรือกดคีย์ Y แต่ถ้าไม่ต้องการออกจากโปรแกรมก็ให้เลือก No หรือกดคีย์ N

โปรแกรม QM

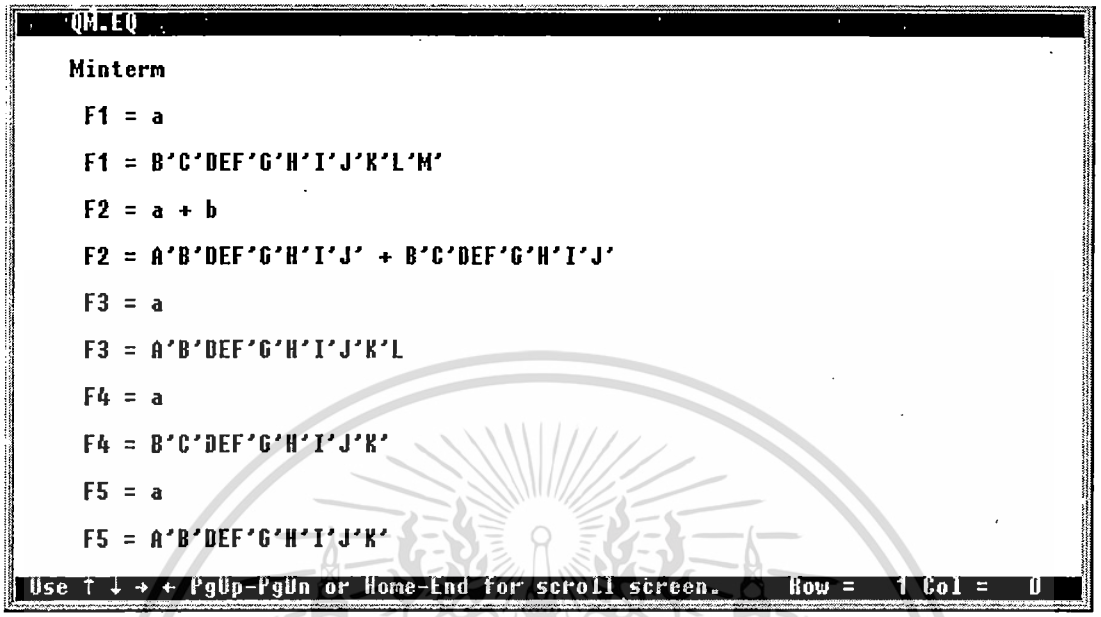
ใช้วิเคราะห์หาสมการของวงจรลอจิกจากข้อมูลที่ป้อนแล้วอ่านออกมาได้โดย PLA.EXE จะถูกสั่งให้ทำงานโดยเมนูหลัก Analysis PAL ต่อจากโปรแกรม PLA.EXE แต่ถ้าหากจะเรียกใช้ที่ DOS Prompt ก็ทำได้โดยการเรียก QM แต่ต้องแน่ใจว่ามีไฟล์ FUNCTXX.DAT ครบ และถูกต้องตามที่กำหนดในไฟล์ QM.CFG ซึ่งผลก็คือจะได้สมการออกมาในไฟล์ QM.EQ

โปรแกรม READ

ใช้อ่านไฟล์สมการ (QM.EQ) ที่ได้จากการวิเคราะห์หาวงจรลอจิก แล้วนำมาแสดงผลให้ดูได้โดยง่าย ซึ่งจะถูกเรียกผ่านเมนูหลักของ PLA แต่ถ้าเรียกใช้ที่ DOS Prompt ก็พิมพ์ READ QM.EQ จากการทดลองอ่านจากไอซี PAL ตัวหนึ่งได้ผลดังรูปที่ 3.16 และทำการเลื่อนดูได้โดยใช้

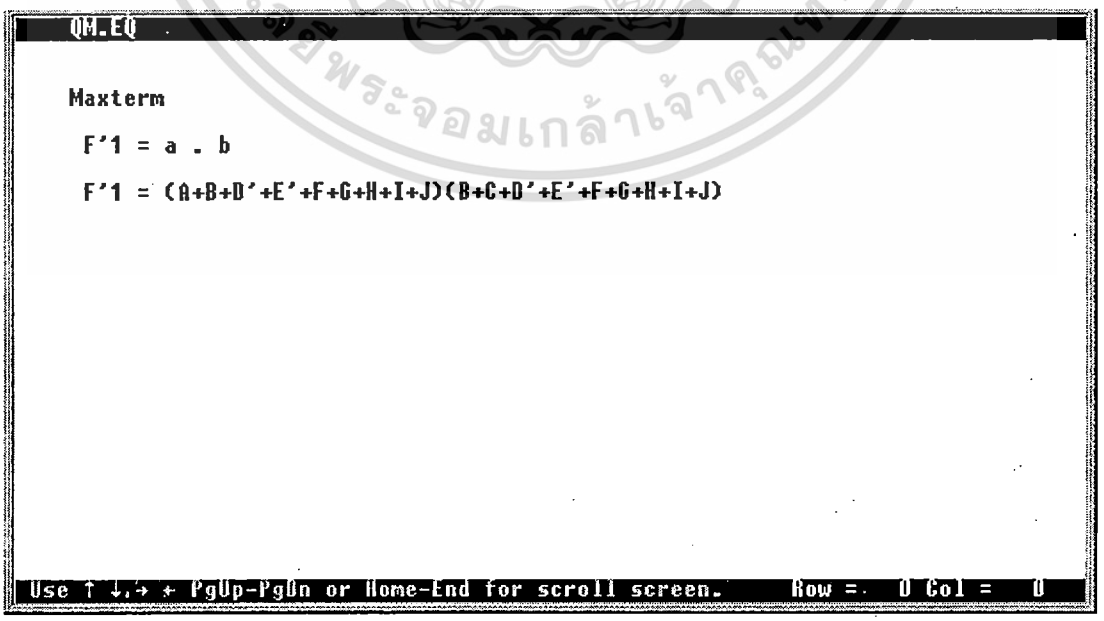
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คีย์ ลูกศร ขึ้น , ลง , ซ้าย , ขวา หรือ Page Up , Page Down , Home หรือ End และออกจากโปรแกรมได้ด้วยการกดคีย์ Esc



รูปที่ 3.16 แสดงหน้าจอตัวอย่างการวิเคราะห์หาวงจรลอจิก ในรูปแบบของ Minterm

ในการวิเคราะห์หาวงจรลอจิกนั้น ถ้าเรากำหนดให้วิเคราะห์ครั้งละหลายๆ เอาท์พุท สมการที่หาได้จะอยู่ในรูปแบบของ Minterm เท่านั้น แต่ถ้าเรากำหนดให้วิเคราะห์หาวงจรลอจิกครั้งละ 1 เอาท์พุท สมการที่ได้จะอยู่ในรูปแบบของ Minterm หรือ Maxterm อย่างใดอย่างหนึ่งตามลักษณะการโปรแกรมของไอซีตัวนั้นๆ ตัวอย่างการทดลองที่ได้จากการวิเคราะห์หาวงจรลอจิกของไอซีที่โปรแกรมในแบบของ Maxterm แสดงในรูปที่ 3.17

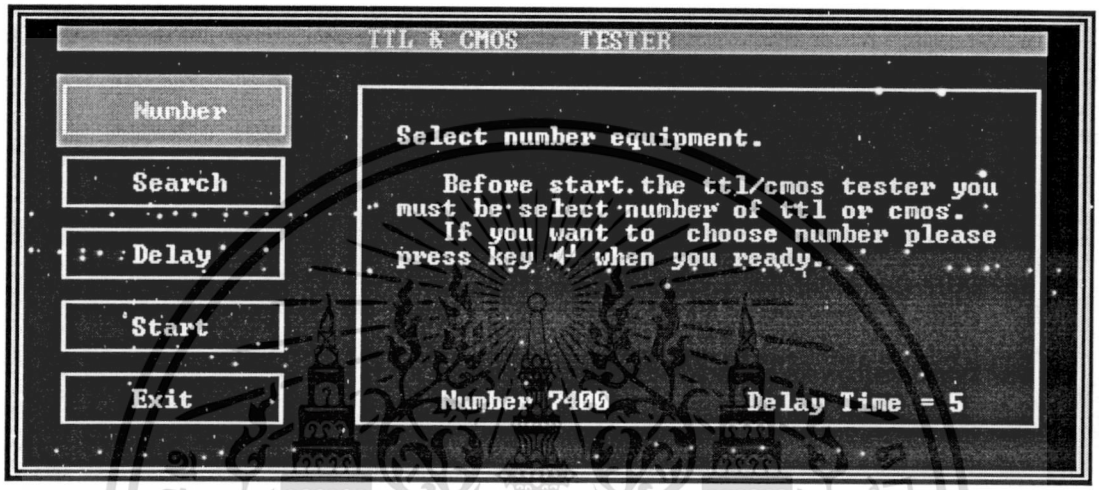


รูปที่ 3.17 แสดงหน้าจอตัวอย่างการวิเคราะห์หาวงจรลอจิกในรูปแบบของ Maxterm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.3 การตรวจสอบไอซี TTL / CMOS

การตรวจสอบไอซี TTL/CMOS นี้จะใช้โปรแกรม TTL.EXE ตรวจสอบไอซี TTL/CMOS ในตระกูล 74 series โดยไอซีที่นำมาทดสอบจะต้องเป็นไอซีเกทพื้นฐานทั่วไปที่ไม่ใช่ OC (Open Collecter) และไม่ใช่ไอซีประเภทฟลิปฟลอปด้วย ซึ่งการทำงานของโปรแกรมจะมีการตรวจสอบ Hardware ก่อนเสมอ หากไม่ได้ต่อ Hardware ไว้ก็จะมีข้อความเตือน แต่ถ้าต่อ Hardware ไว้เรียบร้อยแล้ว LED Stand By จะติดสว่าง และจะปรากฏหน้าจอดังรูปที่ 3.18



รูปที่ 3.18 แสดงหน้าจอของโปรแกรม TTL

โดยจะมีเมนูย่อยอีก 5 เมนู ซึ่งประกอบไปด้วย

- Number
- Search
- Delay
- Start
- Exit

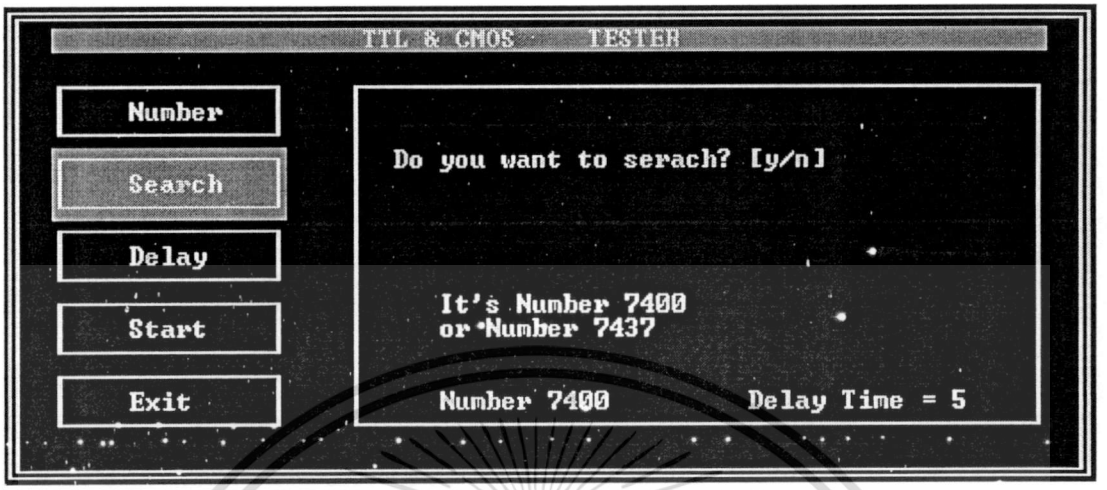
การเลือกใช้เมนูย่อยสามารถเลือกได้จากการใช้คีย์ลูกศรขึ้น และ ลง เพื่อเลื่อนบาร์ไปยังเมนูย่อยแล้วกด Enter หรือ เลือกได้โดยการกดตัวอักษรสีเหลืองที่ปรากฏอยู่ตามแต่ละเมนูย่อย

1. เมนู Number เมนูนี้จะใช้สำหรับการป้อนเบอร์ไอซีที่ต้องการจะทดสอบ หลังจากนั้นให้ป้อนเบอร์ไอซีที่ต้องการแล้วกด Enter ถ้าไอซีเบอร์นั้นไม่สามารถตรวจสอบได้ หรือป้อนเบอร์ผิดพลาดจะมีเสียงเตือน และจะให้ป้อนค่าใหม่ ถ้าถูกต้องก็จะกลับมาที่เมนูหลักตามเดิม

2. เมนู Search เป็นเมนูที่ใช้สำหรับค้นหาเบอร์ไอซีในกรณีที่ไม่ทราบเบอร์ไอซี การตรวจสอบจะทำได้ก็ต่อเมื่อไอซีที่นำมาตรวจสอบเป็นไอซีที่ดี และเป็นเบอร์ที่โปรแกรมสามารถตรวจสอบได้เท่านั้น เมื่อเลือกใช้เมนูนี้จะมีข้อความถามยืนยันอีกครั้ง ถ้าต้องการให้กด Y แต่ถ้าไม่ต้องการให้กด N ถ้าไอซีที่นำมาตรวจสอบดีและโปรแกรมสามารถตรวจสอบได้โปรแกรมก็จะแสดงการค้นหาข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่หน้าจอ เมื่อพบแล้วก็จะมีข้อความบอกให้ผู้ใช้ทราบว่าไอซีที่นำมาตรวจสอบเป็นเบอร์อะไร จากการทดลองใส่ไอซี TTL เบอร์ 74LS37 ได้ผลดังรูปที่ 3.19



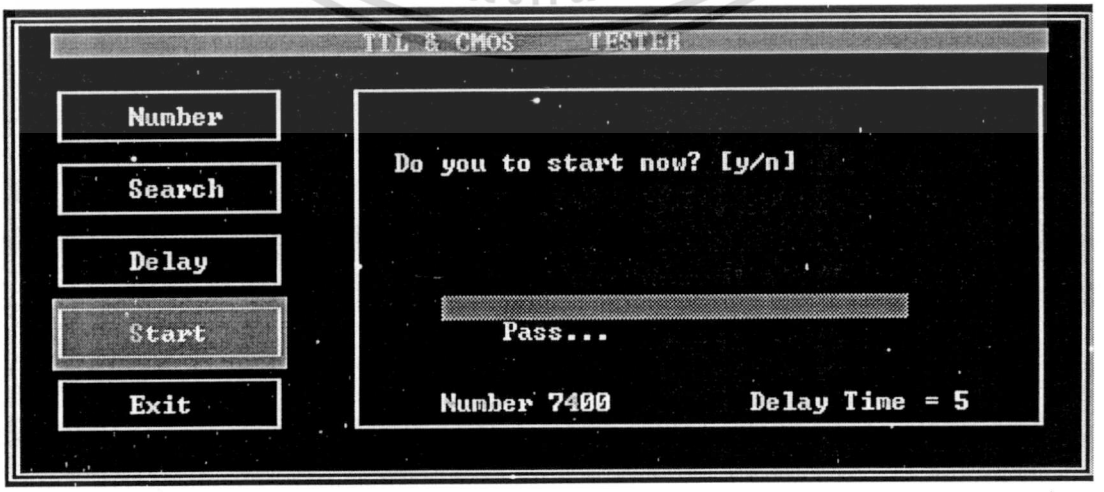
รูปที่ 3.19 แสดงการรายงานเบอร์ของไอซีที่ตรวจสอบได้

3. เมนู Delay ใช้กำหนดค่าการหน่วงเวลา ซึ่งในการทดสอบไอซีแต่ละเบอร์จะมีการส่งค่าต่างๆ ไปให้กับอินพุทของไอซี เมื่อส่งค่าเสร็จก็จะมีการหน่วงเวลาไว้ก่อนเพื่อป้องกันไอซีตอบสนองไม่ทัน เนื่องจากความเร็วของคอมพิวเตอร์ที่ใช้อาจจะมีมากกว่าที่ไอซีจะทำงานทัน แล้วจึงรับข้อมูลจากเอาท์พุทของไอซีกลับมาตรวจสอบ

4. เมนู Start เมื่อเลือกเมนูนี้โดยการใช้คีย์ลูกศรเลื่อนมาที่เมนูนี้แล้ว จะปรากฏข้อความต้องการตรวจสอบไอซีตามเบอร์ที่ปรากฏอยู่ที่ด้านล่างของเมนู คือ

< Number 7400 Delay Time = 5 >

แสดงว่าต้องการตรวจไอซีเบอร์ 7400 โดยใช้ค่า Delay Time = 5 ถ้าต้องการตรวจสอบไอซีตามค่านี้ ก็ให้กด Y จะปรากฏผลการตรวจสอบแจ้งให้ทราบดังรูปที่ 3.20



รูปที่ 3.20 แสดงการรายงานผลการตรวจสอบไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยถ้าปรากฏข้อความ Failed... แสดงว่า ไอซีที่นำมาตรวจสอบนี้เสีย หรือผู้ใช้เลือกเบอร์ไอซีผิดเบอร์นั่นเอง แต่ถ้าปรากฏข้อความ Pass... แสดงว่าไอซีที่นำมาทดสอบนั้นดี

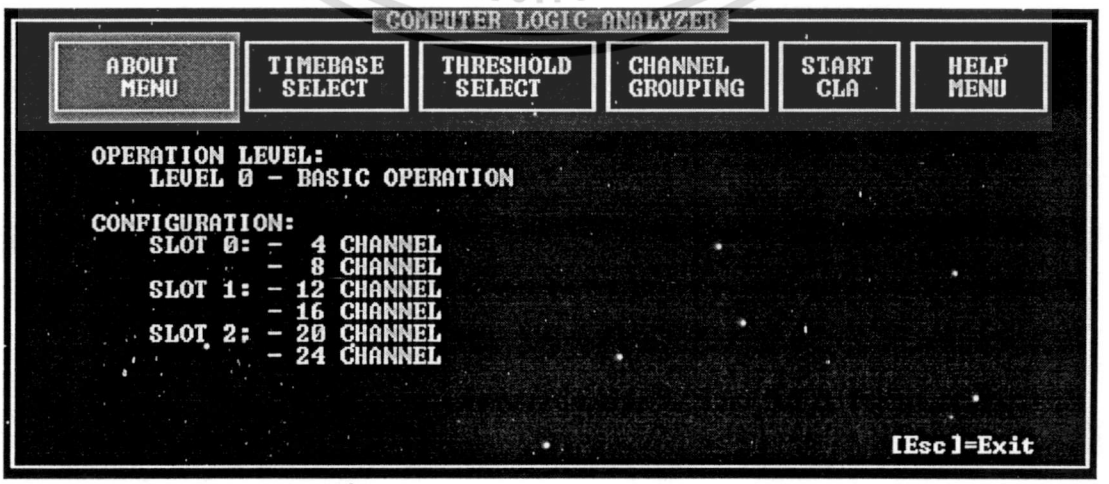
5. เมนู Exit เป็นเมนูสำหรับออกจากโปรแกรม เมื่อเลือกเมนูนี้โดยใช้คีย์ลูกศร จะปรากฏผลถ้าต้องการออกจากโปรแกรมให้กด Enter แล้วกด Y หรือสามารถออกจากโปรแกรมได้โดยการกดคีย์ E และคีย์ Y ตามลำดับ

3.2.4 การวิเคราะห์สัญญาณ

ส่วนของการวิเคราะห์สัญญาณจะประกอบไปด้วยโปรแกรมส่วนของการอ่านข้อมูล และโปรแกรมส่วนของการแสดงผลดังต่อไปนี้

โปรแกรม CLA

โปรแกรม CLA.EXE เป็นโปรแกรมสำหรับใช้ในการวิเคราะห์สัญญาณลอจิกในการใช้งานเป็นเครื่องวิเคราะห์สัญญาณนี้จะต้องต่อสายวัดของเครื่องวิเคราะห์สัญญาณให้เรียบร้อย โดยสายวัดแต่ละชุดสามารถวัดได้ 8 Channel จะต้องเสียบจุดสายวัดเข้ากับ Slot 0 เป็น Slot แรก ถ้าต้องการวัดมากกว่า 8 Channel ก็ให้เสียบสายวัดเพิ่มที่ Slot 1 และ Slot 2 ตามลำดับ โดยที่สายวัดทั้ง 3 ชุดจะมี 1 ชุดที่แตกต่างจากชุดอื่น สังเกตุจากชุดที่เป็นสายวัดที่มีปากคีบสีเหลืองอยู่ สำหรับสายวัดชุดนี้จะใช้เสียบกับ Slot 0 เท่านั้น เนื่องจากปากคีบสีเหลืองนี้จะเป็นตัว Trigger สำหรับต่อกับอุปกรณ์ภายนอกเพื่อเป็นตัวบอกให้อุปกรณ์ภายนอกที่เราต้องการวัดสัญญาณเริ่มต้นทำงาน และการใช้งานโปรแกรมนี้จะต้องนำไอซีออกจาก Test Slot บนกล่อง Hardware ด้วย เพื่อให้การทำงานของโปรแกรมเป็นไปอย่างถูกต้อง เมื่อติดตั้ง Hardware เรียบร้อยแล้วสามารถเรียกใช้โปรแกรม CLA ได้ 2 วิธีคือเรียกผ่าน Main Menu และเรียกโปรแกรมโดยตรง ถ้าปรากฏข้อความเตือนแสดงว่าการติดตั้ง Hardware ไม่ถูกต้อง เช่น ไม่ได้เสียบปลั๊ก Adapter ฯลฯ แต่ถ้าไม่มีอะไรผิดพลาด LED Stand By ที่เครื่องจะติดสว่าง และหน้าจอจะปรากฏดังแสดงในรูปที่ 3.21



รูปที่ 3.21 แสดงหน้าจอของโปรแกรม CLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับโปรแกรม CLA นี้จะมีเมนูย่อย 6 เมนู ประกอบด้วย

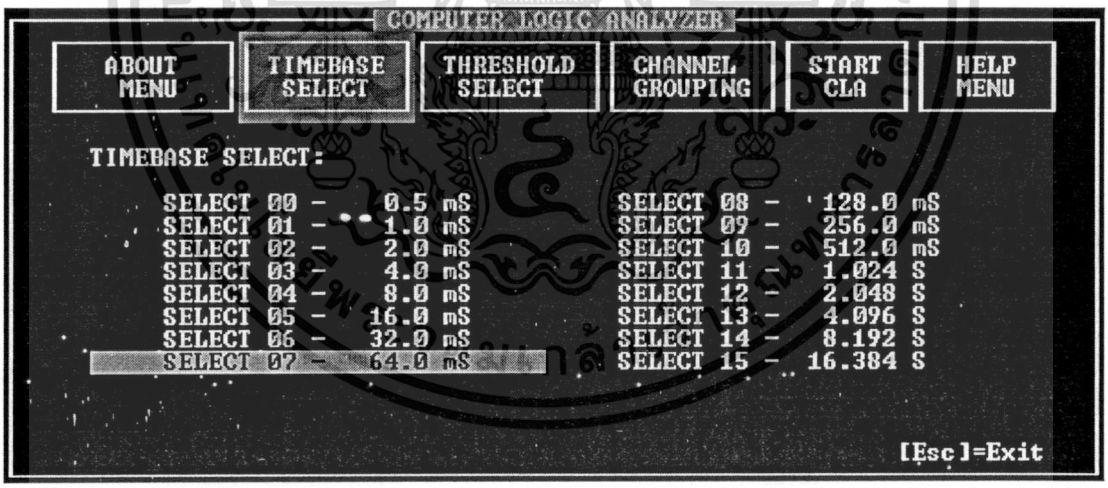
- About Menu
- Timebase Select
- Threshold Select
- Channel Grouping
- Start CLA
- Help Menu

การเลือกเมนูย่อยสามารถเลือกใช้โดยการกดคีย์ TAB หรือ คีย์ลูกศรซ้ายและขวา หรือการกดคีย์ตัวอักษรที่ปรากฏเป็นสีที่แตกต่างกันอยู่ในแต่ละเมนูย่อยก็ได้เช่นกัน การออกจากโปรแกรมนั้นจะใช้คีย์ Esc

การใช้งานในแต่ละเมนูย่อย

1. About Menu เป็นเมนูที่บอกให้ผู้ใช้ทราบว่าการวัด 4 Channel ต้องต่อสายวัดที่ Slot 0 หรือถ้าต้องการวัด 12 Channel ก็ต้องต่อสายวัดทั้ง Slot 0 และ Slot 1

2. Timebase Select ใช้ในการเลือกค่า Timebase ในการวัดสัญญาณ ซึ่งจะมีค่าต่างๆให้เลือกใช้ดังแสดงในรูปที่ 3.22

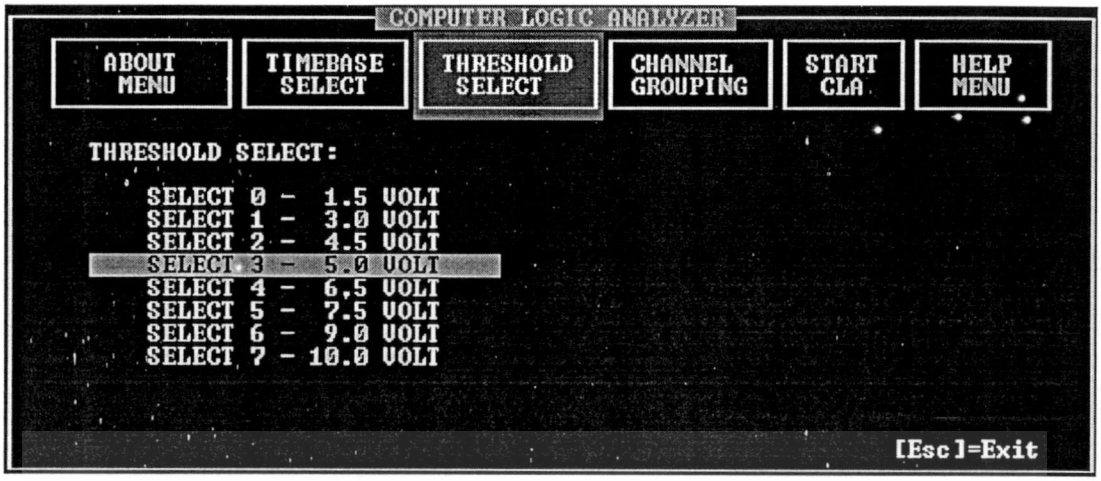


รูปที่ 3.22 แสดงค่า Timebase ที่มีให้เลือกในเมนู Timebase Select

การเลือกค่า Timebase นั้นจะต้องใช้คีย์ลูกศรขึ้นกับลงเท่านั้น ถ้าใช้คีย์ลูกศรซ้ายและขวาจะเป็นการเปลี่ยนเมนูย่อย การเลือกค่า Timebase นั้นเพียงแต่เลื่อนบาร์ไปที่ตำแหน่งที่ต้องการ แล้วเปลี่ยนตำแหน่งเมนูย่อยไปยังเมนูอื่นๆได้เลย โดยที่ไม่จำเป็นต้องกดปุ่ม Enter

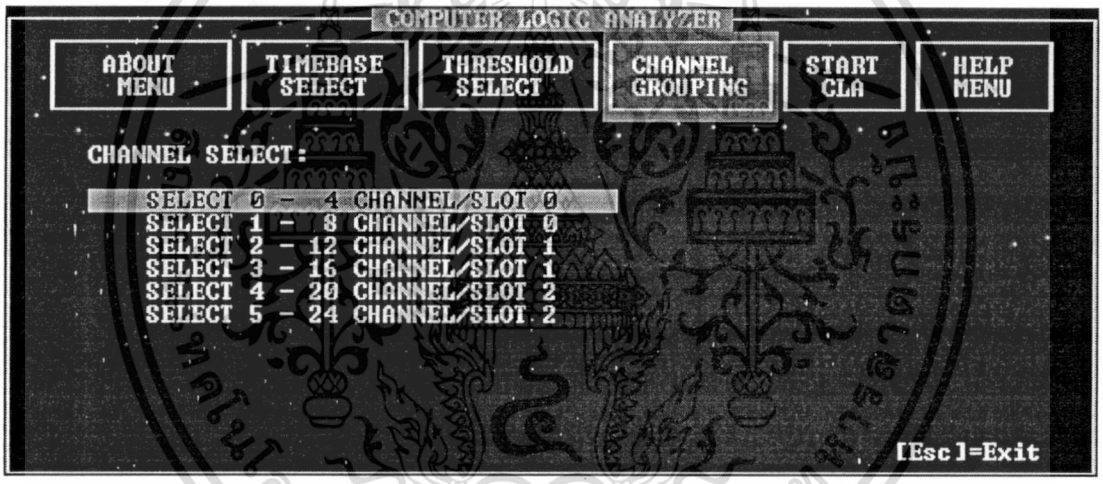
3. Threshold Select ใช้สำหรับเลือกว่าระดับแรงดันที่เราจะวัดนั้นมีค่าสูงสุดเท่าไร โดยปกติจะตั้งไว้ที่ 5 V สำหรับใช้กับวงจรดิจิตอลทั่วๆไป ซึ่งจะมีค่าต่างๆให้เลือกดังแสดงไว้ในรูปที่ 3.23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.23 แสดงค่า Threshold ต่างๆ ที่มีให้เลือกใช้ในเมนู Threshold Select

4. Channel Grouping เป็นเมนูย่อยสำหรับเลือกว่าต้องการจะวัดกี่ Channel โดยที่จำนวน Channel เราสามารถที่จะกำหนดได้จากค่าที่แสดงในรูปที่ 3.24

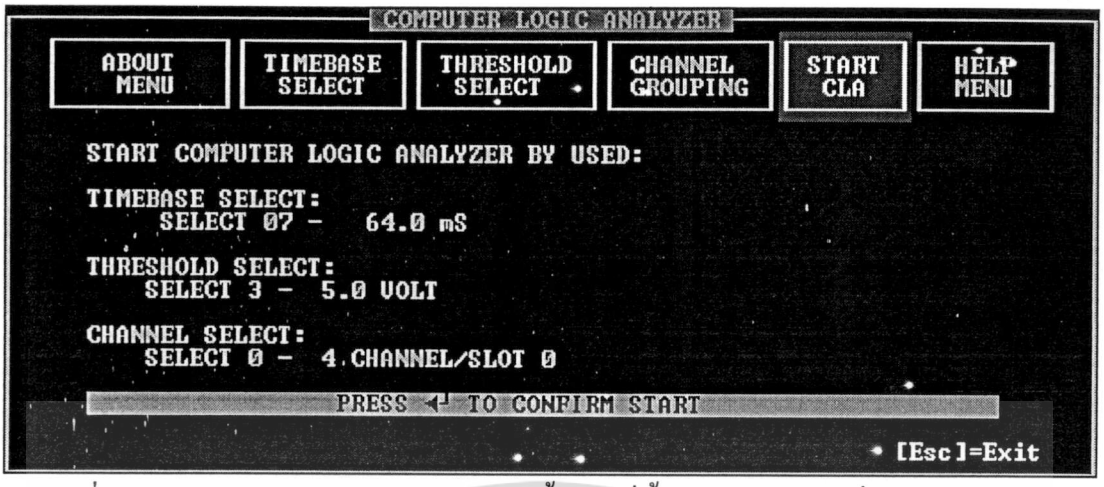


รูปที่ 3.24 แสดงการเลือกจำนวน Channel

5. Start CLA เมื่อเลือกมาที่เมนูนี้ โปรแกรมจะบอกให้ผู้ใช้กด Enter เพื่อเริ่มต้นวัดสัญญาณ แต่ถ้าต้องการเปลี่ยนค่าต่างๆก็สามารถเลื่อนบาร์ไปยังเมนูอื่นๆได้ ที่เมนูนี้จะแสดงค่าต่างๆที่ผู้ใช้เลือกไว้ให้ดูทั้งหมดก่อน เพื่อให้ผู้ใช้ยืนยันการเริ่มวัดสัญญาณโดยใช้ค่าต่างๆเหล่านี้ ดังแสดงในรูปที่ 3.25 และระหว่างที่มีการติดต่อส่งและรับข้อมูล LED Busy จะติดสว่าง
หลังจากนั้นโปรแกรมจะเริ่มการทำงานตามลำดับดังนี้

1. ทำการ Initial Port รับส่งข้อมูล
2. ส่งสัญญาณ Trigger ไปยังอุปกรณ์ภายนอก
3. อ่านข้อมูลมาเก็บไว้ในหน่วยความจำ
4. ทำการเรียงข้อมูลใหม่
5. เขียนข้อมูลลงไฟล์ แล้วจบโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

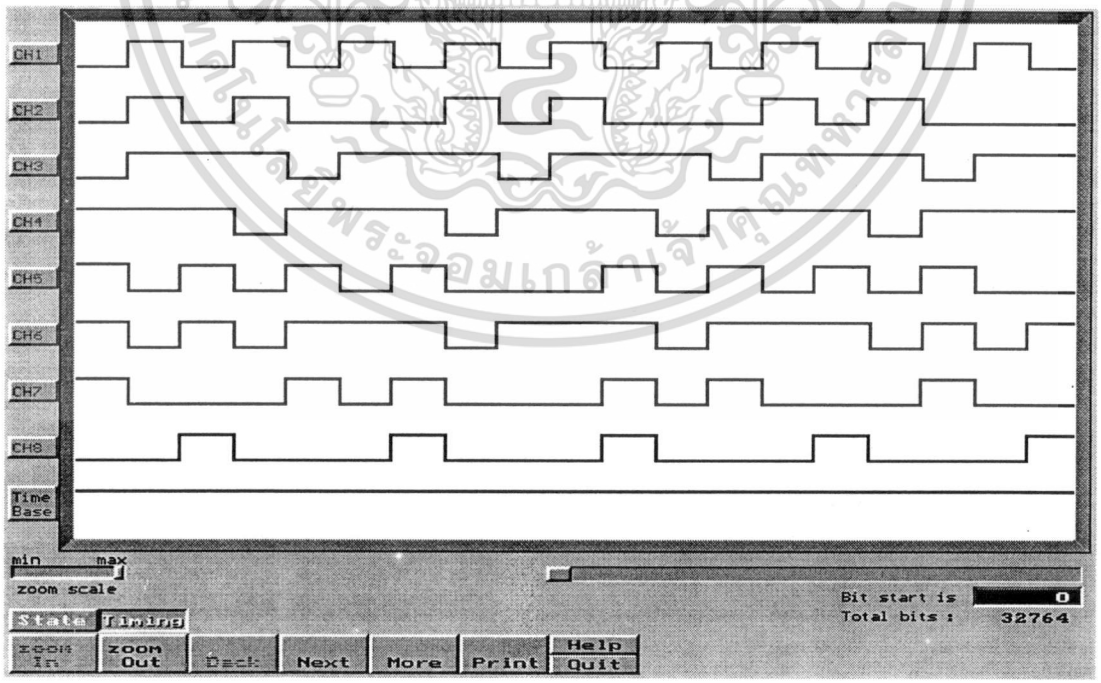


รูปที่ 3.25 แสดงเมนู Start CLA จะแสดงค่าทั้งหมดที่ตั้งไว้ให้ดูก่อนการเริ่มต้นวัดสัญญาณ

6. Help menu เป็นส่วนอธิบายการใช้เมนูย่อยในการกำหนดค่า Time base, Threshold และ Channel

โปรแกรม PULSE

โปรแกรม PULSE นี้ เป็นโปรแกรมที่ใช้ในการประมวลผลและแสดงผลข้อมูลที่ทำการวัดได้ ซึ่งสามารถเรียกใช้ได้ด้วยการเรียกผ่านเมนูหลักดังที่กล่าวมา หรือโดยการพิมพ์ PULSE ก็ได้ โปรแกรมนี้เป็นโปรแกรมที่แสดงผลใน graphics mode และต้องการหน่วยความจำในการ RUN โปรแกรมค่อนข้างมาก เมื่อเรียกโปรแกรมโดยวัดสัญญาณจากวงจรที่ต้องการทดสอบได้ผลปรากฏหน้าจอดังรูป 3.26

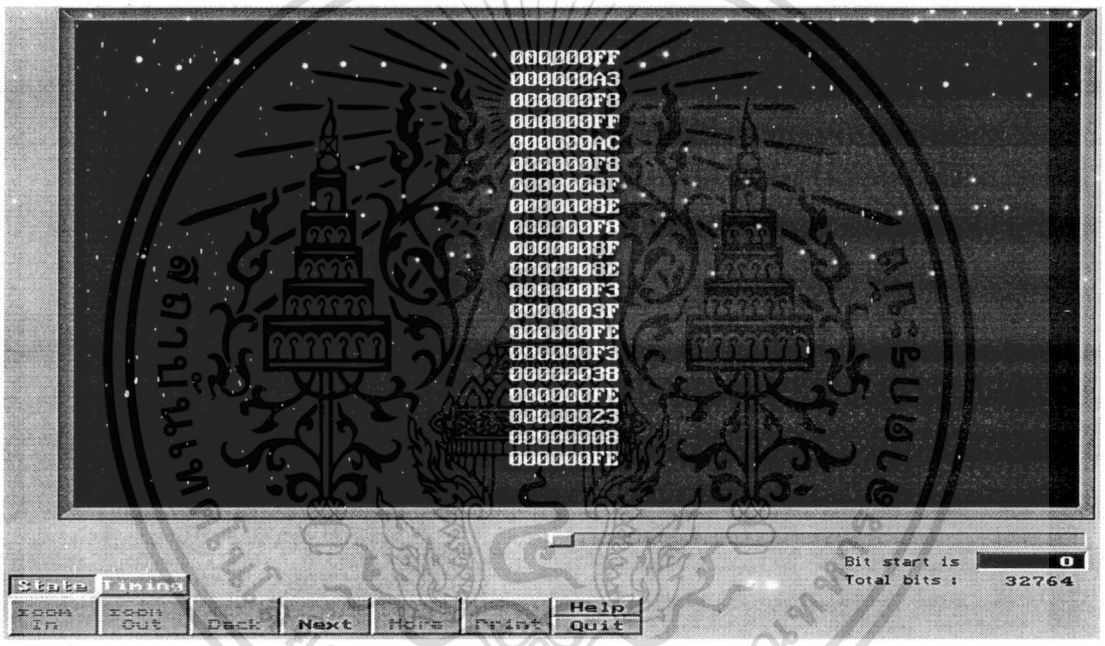


รูปที่ 3.26 แสดงหน้าจอของ PULSE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.26 จะเห็นว่ามีปุ่มที่ใช้สั่งงานต่างๆอยู่ด้านล่างของจะภาพ ซึ่งปุ่มเหล่านี้สามารถกดได้โดยการกดคีย์ตัวอักษรประจำปุ่ม และจะมีรายละเอียดของปุ่มต่างๆ ทั้งหมดดังนี้

1. State/Timing : คีย์ที่ใช้คือ S และ T ตามลำดับ จะเป็นปุ่มที่ใช้สลับโหมดการแสดงผลระหว่าง Timing mode และ state mode โดยใน timing mode จะแสดงข้อมูลเป็นรูปสัญญาณลอจิก คือ HI, Low และ Hi Impedance จะเป็นช่องว่างส่วน สัญญาณ Hi และ Low ก็จะเป็นเส้นตามปกติ ส่วน State mode จะแสดงผลข้อมูลเป็นเลขฐาน 16 โดยใช้ Channel 1 เป็น LSB และ Channel สูงสุดเป็น MSB (ส่วน Timebase ไม่นำมาคิด) และถ้าในกรณีที่ Channel ใด Channel หนึ่งมีค่าสถานะลอจิกเป็น Hi Impedence ค่าของ state จะแสดงออกมาเป็น FFFFFFFF หน้าจอใน State Mode แสดงดังรูป 3.27



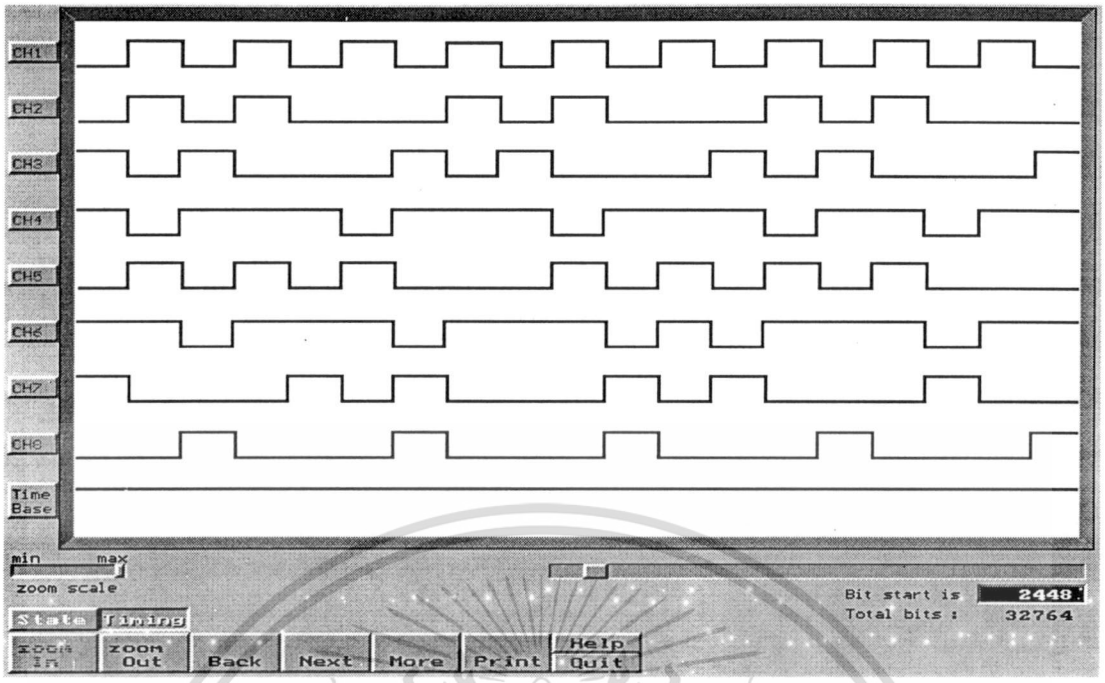
รูปที่ 3.27 แสดงหน้าจอของ PULSE ใน State mode

2. Next Page : คีย์ที่ใช้คือ N ใช้ในการดูข้อมูลในหน้าถัดไปในกรณีที่ 1 หนึ่งหน้าจอแสดงไม่ครบทั้งหมด ทั้ง Timing Diagram และ State จะใช้ปุ่มนี้ร่วมกัน และจะทราบว่าเลื่อนดูข้อมูลมาถึงจุดใดของข้อมูลแล้วโดยการกด Bar ที่ข้างใต้จอด้านขวา โดยจะเลื่อนแสดงตำแหน่งของข้อมูล ดังรูป 3.28

3. Back Page : คีย์ที่ใช้คือ B ใช้ในการดูข้อมูลย้อนถอยหลังกลับมา 1 หน้าจอ (ทั้ง Timing Diagram และ State จะใช้ปุ่มนี้ร่วมกัน)

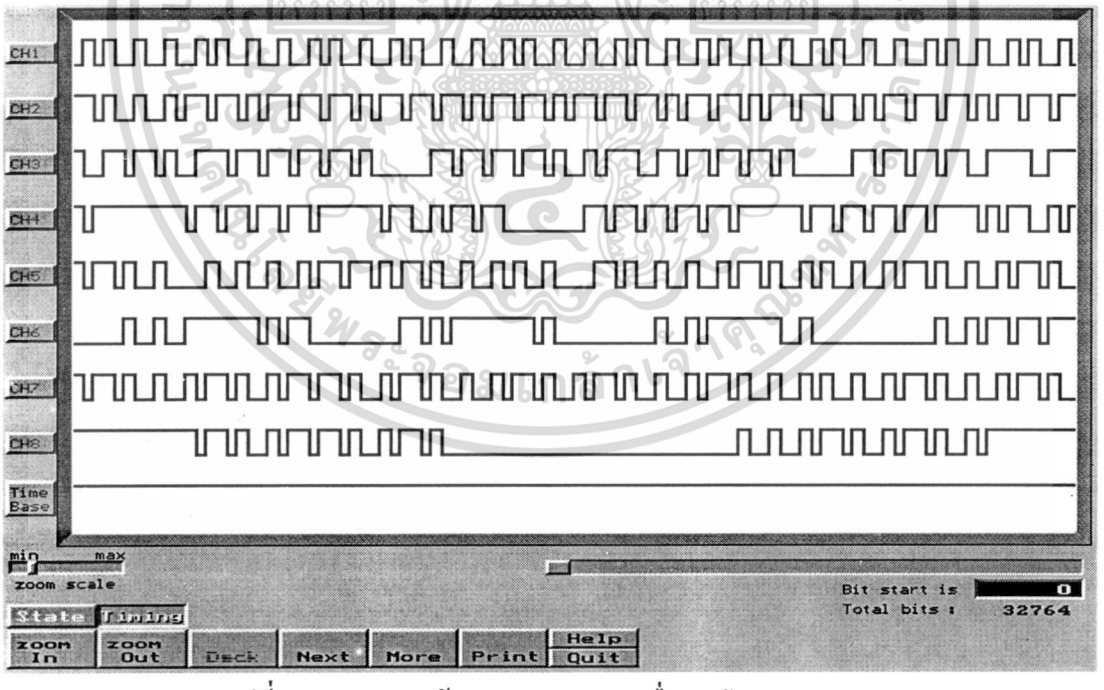
4. Zoom In : คีย์ที่ใช้คือ I ใช้ในการขยายขนาดความกว้างของช่วงเวลา ในโหมด Timing Diagram ซึ่งเราจะดูระดับของการ Zoom ได้ที่ช่อง Zoom Scale พิจารณาจากรูป 3.26 จะเห็นว่าเป็นการ Zoom In สูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.28 แสดงหน้าจอของ PULSE เมื่อกดปุ่ม Next

5. Zoom Out : คีย์ที่ใช้คือ O ใช้ในการลดขนาดความกว้างของช่วงเวลาในโหมด Timing Diagram แสดงดังรูปที่ 3.29



รูปที่ 3.29 แสดงหน้าจอของ PULSE เมื่อกดปุ่ม Zoom Out

6. More Channel : คีย์ที่ใช้คือ M เนื่องจากในโหมดของ Timing Diagram จะแสดง Timing Diagram ได้เพียงหน้าจอละ 8 Channel ดังนั้นถ้าต้องการดู Channel ที่สูงกว่านี้ ก็ทำได้โดยการใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปุ่ม More นั่นเอง และถ้าหากเป็นการใช้งานไม่ครบทุก Channel หากใช้ปุ่ม More ไปดูก็จะเห็นว่าไม่มีสัญญาณปรากฏที่ Channel ที่ไม่ได้ใช้งาน

7. Print : คีย์ที่ใช้คือ P เป็นปุ่มที่ใช้ในการพิมพ์รูปสัญญาณในโหมดของ Timing Diagram

8. Help : คีย์ที่ใช้คือ H เป็นปุ่มที่ใช้ในการอธิบายการใช้งานโปรแกรม และปุ่มต่างๆ

9. Quit : คีย์ที่ใช้คือ Q เป็นปุ่มที่ใช้ในการออกจากโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
บทสรุป

เครื่องวิเคราะห์วงจรดิจิตอลที่ได้ออกแบบและพัฒนาขึ้นในโครงการวิจัยนี้สามารถนำไปวิเคราะห์หาลอจิกฟังก์ชันการทำงานภายในวงจรดิจิตอลที่เป็นแบบใช้อุปกรณ์หลายตัวร่วมกัน หรือแบบเป็นตัวเดียว รวมทั้งไอซีประเภท PAL (Programmable Array Logic) ที่เป็นฟิวส์แบบลบไม่ได้ หรือ GAL (Generic Array Logic) ซึ่งเป็น PAL อีกชนิดหนึ่งที่ใช้เทคโนโลยี Electrically Erasable CMOS ในการผลิตจึงสามารถลบและเขียนโปรแกรม นอกจากนี้ยังสามารถนำไปใช้ทดสอบกับ PLD (Programmable Logic Devices) ชนิดอื่นๆ หรือไอซี TTL, CMOS ได้ ในการวิเคราะห์สัญญาณจะสั่งให้เครื่องคอมพิวเตอร์อ่านข้อมูล จากสัญญาณที่วัดโดยตรง และใช้ซอฟท์แวร์ช่วยในการประมวลผลข้อมูลทำให้สามารถวิเคราะห์สัญญาณในช่วงความถี่ที่ไม่สูงมากนัก โดยความถี่สูงสุดที่สามารถวิเคราะห์ได้จะขึ้นอยู่กับการเลือกจำนวนช่องสัญญาณและความเร็วของตัวเครื่องคอมพิวเตอร์นั้นๆ การเลือกจำนวนช่องสัญญาณที่มากกว่าการใช้งานจริง เช่นเลือกไว้ 8 ช่อง แต่ใช้งานจริงเพียง 6 ช่องนั้น ช่องสัญญาณที่เหลืออาจถูกสัญญาณรบกวนได้และการอ่านค่าใน State Mode ไม่สามารถอ่านได้ โดยจะเป็น FFFFFFFF หมด เนื่องจากมีช่องสัญญาณที่เหลือเป็น Hi Impedance ดังนั้น จึงควรจะต่อไว้กับลอจิก " 0 " หรือลงกราวน์ เพื่อให้การอ่านสัญญาณไม่สับสนและสามารถอ่านค่าใน State mode ได้อย่างถูกต้องอีกด้วย ส่วนการใช้งานในการตรวจสอบไอซี TTL/CMOS จะต้องเป็นไอซีลอจิกเกทพื้นฐาน และไม่เป็นชนิด Open Collector เท่านั้น เนื่องจากความไม่เหมาะสมบางอย่างของตัว Hardware จึงทำให้สามารถตรวจสอบไอซีได้จำนวนไม่มาก

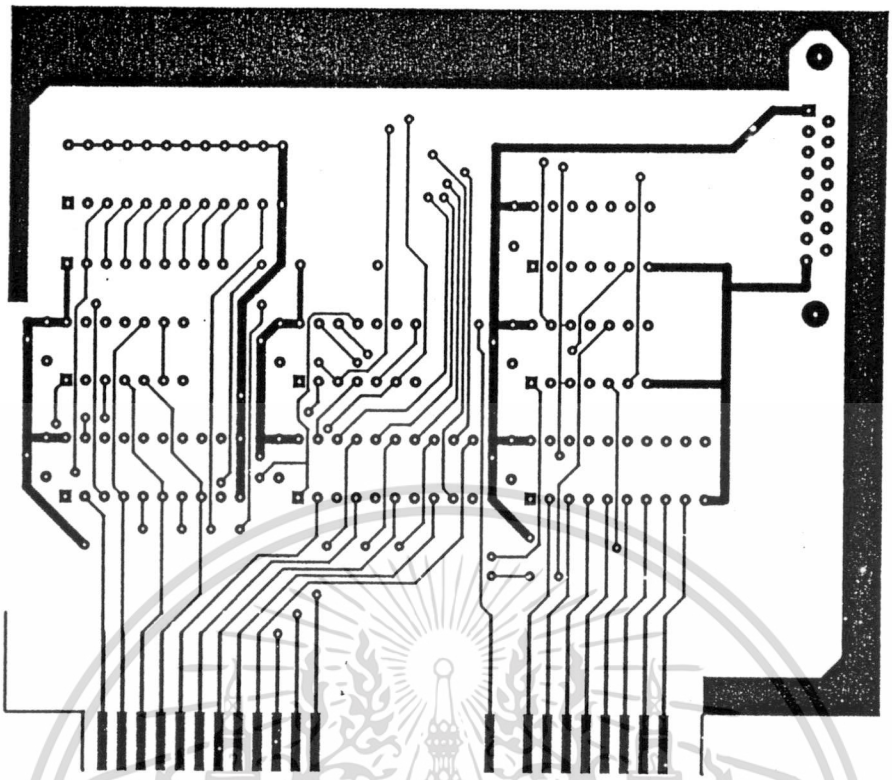
การวิเคราะห์สมการทางลอจิกของไอซีที่ใช้จะต้องเป็นประเภทที่ไม่มี Register อยู่ภายในและต้องเป็นไอซีที่มีจำนวนอินพุทไม่เกิน 16 อินพุท และจำนวนเอาท์พุทสูงสุดได้ไม่เกิน 8 เอาท์พุท การเลือกวิเคราะห์หาสมการจากทุกอินพุทของไอซี อาจทำให้ได้ค่า Minterm จำนวนมากจึงควรจะกำหนดขาอินพุทเฉพาะขาที่ใช้งานจริงๆ เท่านั้น เพื่อให้การวิเคราะห์หาสมการได้ในเวลาอันรวดเร็ว การวิเคราะห์หาสมการจากไอซี PAL สามารถที่จะคำนวณได้ทั้ง Minterm และ Maxterm ได้อย่างถูกต้อง โปรแกรมสามารถที่จะสแกนค่าเอาท์พุทที่เป็น " 1 " และ " 0 " ได้ตามลักษณะของรูปแบบในการโปรแกรมของไอซีตัวนั้น ๆ จากการนำไปทดลองใช้วิเคราะห์หาวงจรลอจิกของตัวไอซี PAL ที่อยู่ภายในเครื่องมือสื่อสารของเครื่อง ATM และเครื่องควบคุมต่างๆ ภายในโรงงานอุตสาหกรรมหลายแห่ง สามารถวิเคราะห์หาลอจิกฟังก์ชันของวงจรที่อยู่ภายในออกมาได้อย่างถูกต้อง รวมทั้งวงจรที่เอาท์พุทมีการป้อนกลับมายังอินพุทซึ่งเป็นวงจรที่มีขนาดใหญ่และมีลอจิกฟังก์ชันที่ซับซ้อน ซึ่งจะเป็นการแก้ปัญหาในกรณีที่ต้องการหาไอซีตัวใหม่มาทดแทนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

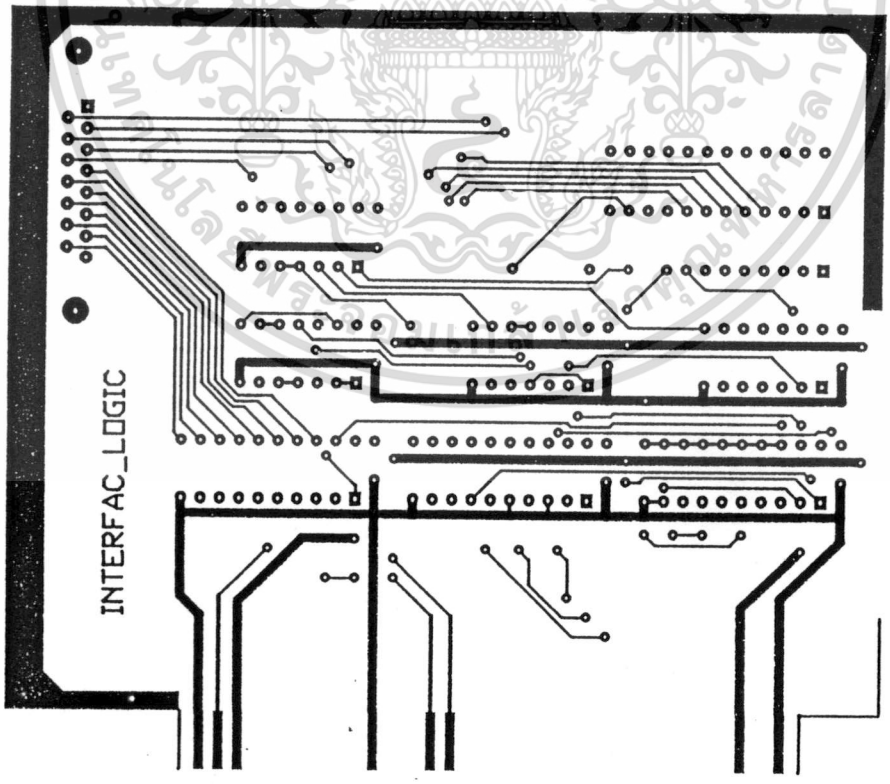
บรรณานุกรม

1. Herbert Taub, *Digital Circuits and Microprocessors*, McGraw-Hill , 1988
2. *PAL Device Data Book*, Advanced Micro Devices , 1990
3. James E. Palmer, David E. Perlman, *Introduction to Digital Systems*, McGraw-Hill, 1993
4. Monolithic Memories , *Designing with Programmable Array Logic*, McGraw-Hill , 1981
5. Douglas V. Hall, *Digital Circuits and Systems*, McGraw-Hill, 1989
6. John P. Hayes, *Introduction to Digital Logic Design*, Addison Wesley Publishing Company, 1993
7. Brian Holdsworth, *Digital Logic Design*, Butterworth-Heinemann, 1993
8. Len Dorfman, Marc J. Neuberger, *C++ Memory Management*, Windcrest/McGraw-Hill, 1994

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

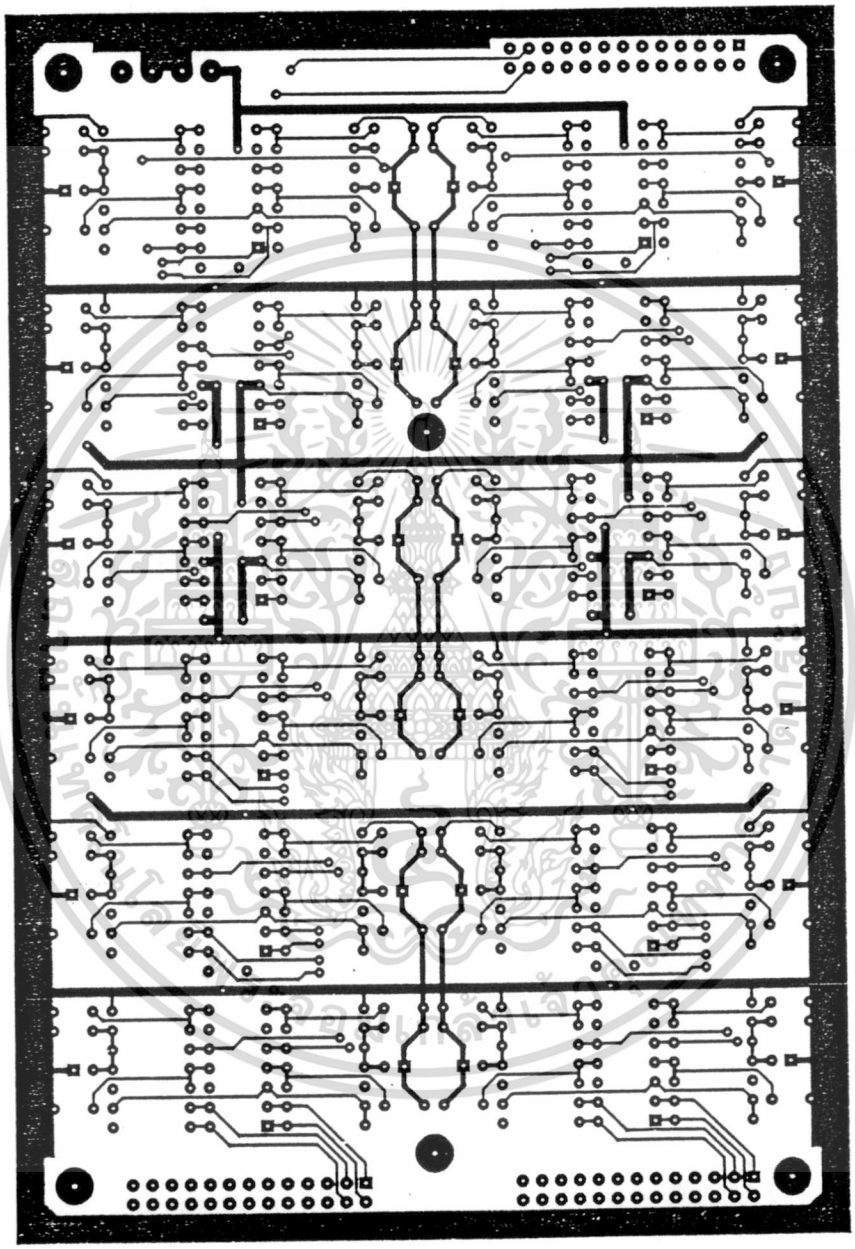


แสดงลายวงจรด้านบนของ Interface card



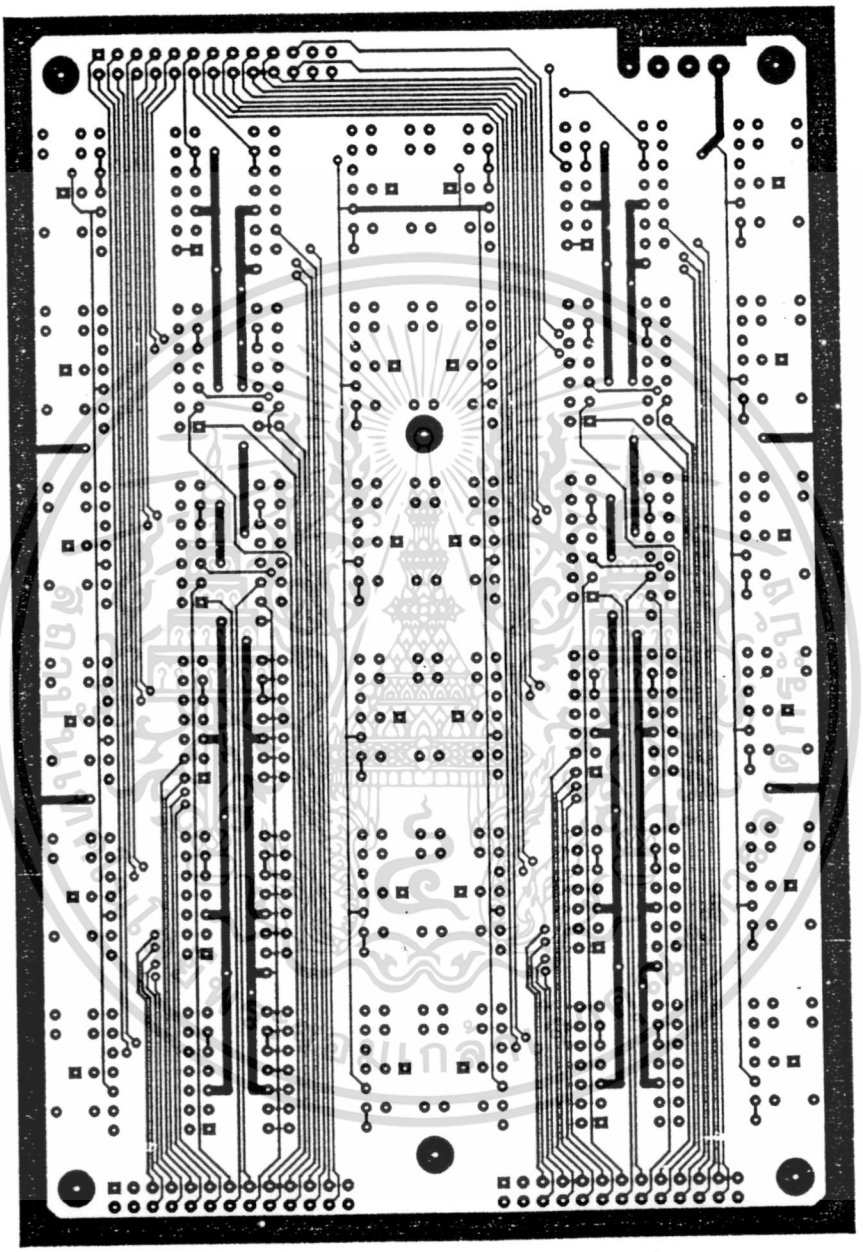
แสดงลายวงจรด้านล่างของ Interface card

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



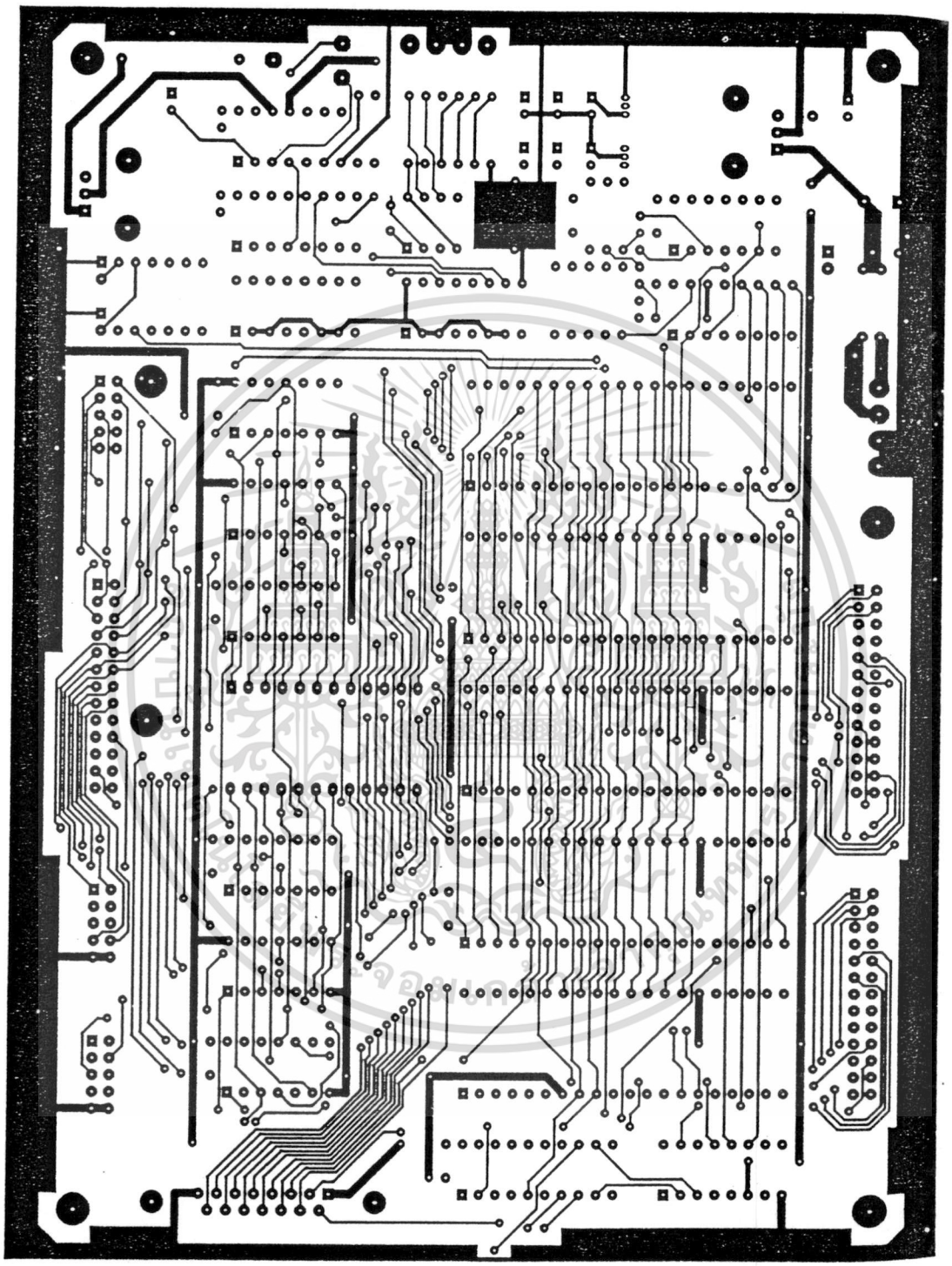
แสดงลายวงจรด้านบนของวงจร Comparator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



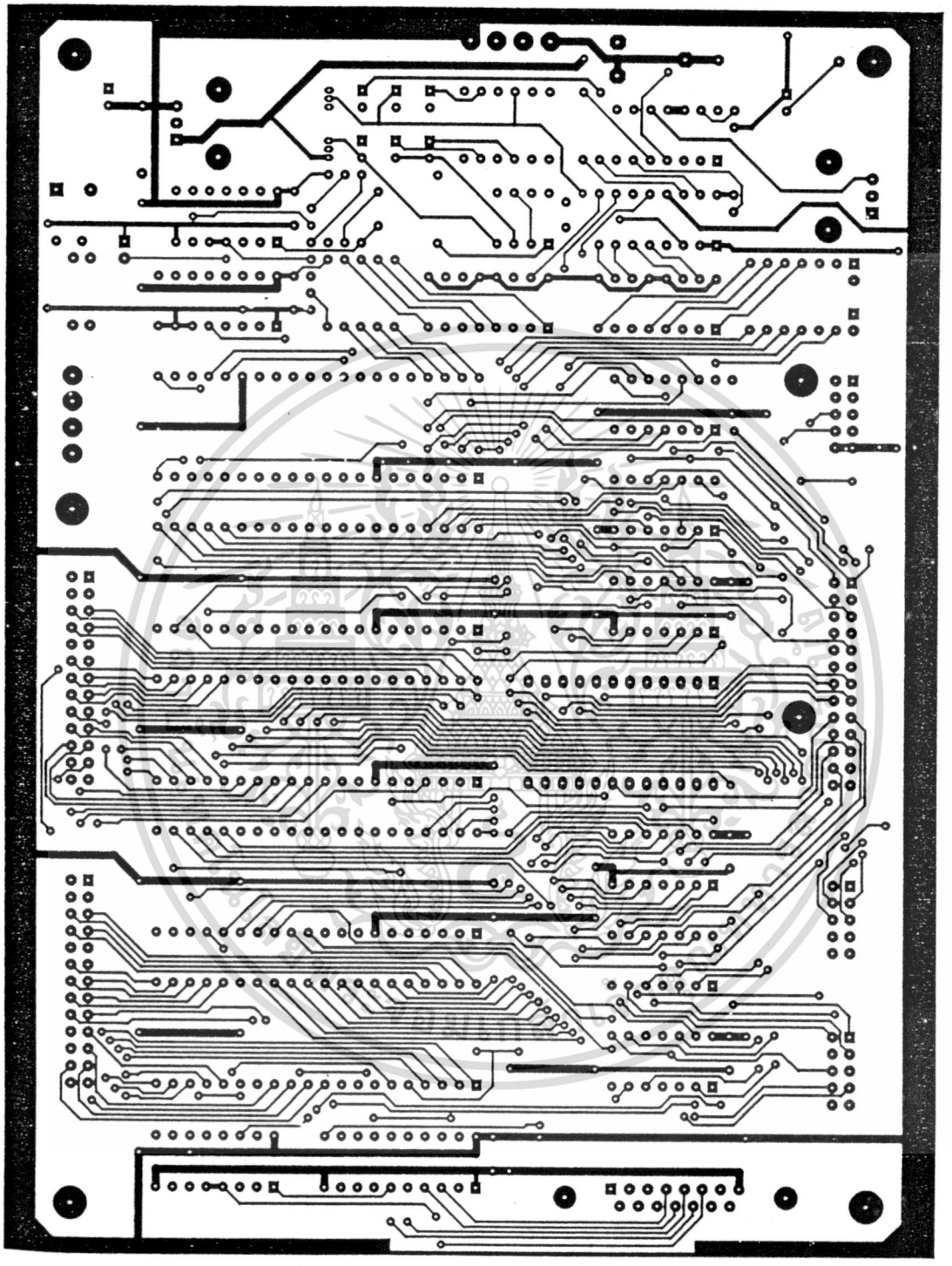
แสดงลายวงจรด้านล่างของวงจร Comparator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงลายวงจรด้านบนของวงจรหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



แสดงลายวงจรด้านล่างของวงจรหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้