

รายงานฉบับสมบูรณ์โครงการวิจัย

เรื่อง
การออกแบบวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลขนาดหนึ่งบิต
โดยใช้วงจรไม่เป็นเชิงเส้น

หัวหน้าโครงการ

นาย วันชัย ธีรรุจา

RCH
TK
7867
04265

เลขหมู่.....
เลขทะเบียน..... 32076
วัน, เดือน, ปี..... 9 ก.พ. 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลโดยใช้วงจรไม่เป็นเชิงเส้น

บทนำ

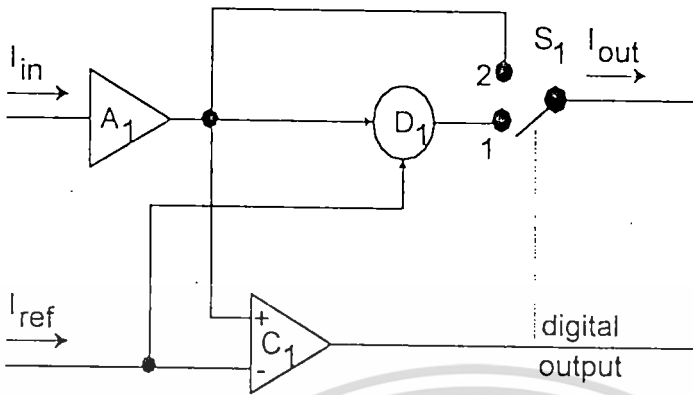
โดยทั่วไปวงจร A/D ชนิดความเร็วสูงที่เป็นที่รู้จักกันดีก็คือ วงจร Flash A/D ซึ่ง A/D ชนิดนี้จะใช้วงจรเปรียบเทียบถึง 2^N-1 วงจร ค่อยรวมกับวงจรถอดรหัส เมื่อ N คือจำนวนบิตที่ต้องการ เป็นผลให้ A/D ชนิดนี้มีราคาแพง เนื่องจากมีขนาดวงจรที่ใหญ่ โดยเฉพาะถ้าต้องการความละเอียดสูงหรือจำนวนบิตที่มากขึ้น ส่วน A/D อีกกลุ่มหนึ่งที่ใช้หลักการแปลงสัญญาณต่อเนื่องเป็นสัญญาณดิจิทัลแบบ single slope, แบบ dual slope และแบบ successive approximation จะเป็น A/D ที่มีความเร็วในการแปลงสัญญาณที่ช้า ซึ่งไม่สามารถที่จะใช้ได้กับสัญญาณต่อเนื่องที่มีความถี่สูงได้ แต่ A/D ชนิดนี้มีราคาที่ถูกกว่า A/D แบบขนานมาก จากข้อดีและข้อเสียของวงจร A/D แบบต่าง ๆ ข้างต้นจึงทำให้คิดพัฒนางจร A/D ที่มีขนาดเล็กแต่มีความเร็วในการแปลงสัญญาณที่สูง นอกจากนั้นยังสามารถกำหนดจำนวนบิตได้ตามต้องการ โดยหลักการทำงานของวงจรที่พัฒนาขึ้นจะเป็นวงจร A/D ที่มีขนาดหนึ่งบิต หลักการทำงานของวงจรจะอาศัยวงจรที่มีการทำงานแบบไม่เป็นเชิงเส้นที่มีคุณสมบัติของวงจรเป็นรูปฟันเลื่อย และทำงานด้วยกระแส ความเร็วในการทำงานของวงจรจะสูง และในการเพิ่มจำนวนบิตของการแปลงสัญญาณจะอาศัยการต่ออนุกรมของวงจร A/D ขนาดหนึ่งบิตที่ได้พัฒนาขึ้นหลาย ๆ วงจรตามจำนวนบิตที่ต้องการ

หลักการแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลขนาดหนึ่งบิต

หลักการวงจร A/D ที่นำเสนอขึ้นจะเป็น A/D ขนาดหนึ่งบิตที่มีฟังก์ชันการทำงานไม่เป็นเชิงเส้น การทำงานจะอยู่ในรูปของกระแส หลักการของ A/D ขนาดหนึ่งบิตแสดงในรูปที่ 1 โดยมี A_1 เป็นวงจรขยายกระแสที่มีค่าเท่ากับ 2, C_1 เป็นวงจรเปรียบเทียบกระแส, D_1 เป็นวงจรลบกระแส และ S_1 เป็นสวิตช์อิเล็กทรอนิกส์ที่ถูกควบคุมด้วยสัญญาณจาก C_1 , กระแส I_{ref} เป็นกระแสอ้างอิง และกระแสขาเข้า I_{in} เป็นกระแสจุดเข้า การทำงานสามารถอธิบายได้ดังนี้ กระแส I_{in} จะถูกขยายเป็น 2 เท่าด้วยวงจร A_1

เป็นกระแสจุดเข้า การทำงานสามารถอธิบายได้ดังนี้ กระแส I_{in} จะถูกขยายเป็น 2 เท่าด้วยวงจร A_1

และ

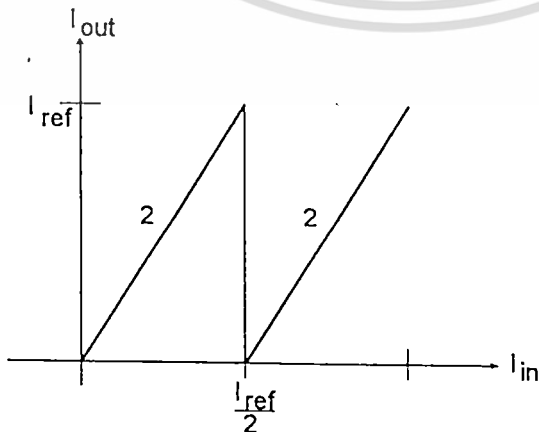


รูปที่ 1 หลักการของวงจร A/D ขนาดหนึ่งบิต

นำไปเปรียบเทียบกับกระแส I_{ref} ด้วยวงจรเปรียบเทียบ C_1 ถ้า $2I_{in} > I_{ref}$ สัญญาณจุดออก digital output ของวงจรเปรียบเทียบ C_1 จะมีค่าเป็น "1" และสวิตช์ S_1 จะต่อไปยังจุด 1 ซึ่งจะได้สัญญาณที่จุดออก I_{out} มีค่าเท่ากับ $2I_{in} - I_{ref}$ ในทำนองเดียวกัน ถ้า $2I_{in} < I_{ref}$ สัญญาณจุดออก digital output ของ C_1 จะมีค่าเท่ากับ "0" เป็นผลให้สวิตช์ S_1 ต่อไปยังจุด 2 ซึ่งจะได้สัญญาณจุดออก I_{out} มีค่าเท่ากับ $2I_{in}$ จากการทำงานในรูปที่ 1 สามารถที่จะเขียนเป็นสมการได้ดังสมการที่ (1)

$$I_{out} = \begin{cases} 2I_{in} - I_{ref} & : 2I_{in} \geq I_{ref} \\ 2I_{in} & : 2I_{in} < I_{ref} \end{cases} \quad (1)$$

จากสมการที่ (3.1) สามารถเขียนเป็นกราฟได้ดังในรูปที่ 2



รูปที่ 2 กราฟคุณสมบัติการทำงานของวงจร

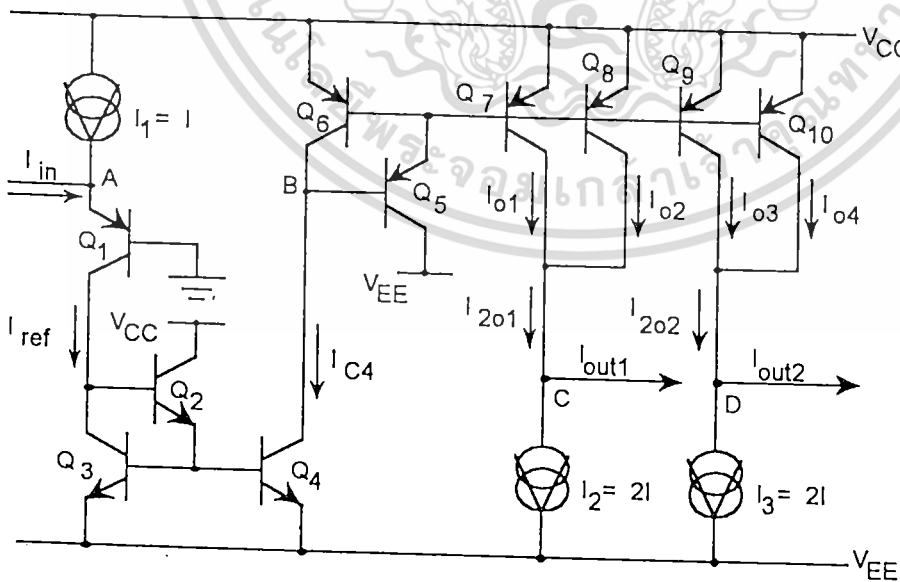
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไม่เป็นเชิงเส้นที่ใช้ในการแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัลของชนิดที่ทำงานด้วยกระแส

จากหลักการของวงจรที่กล่าวมาข้างต้นจะเห็นได้ว่าวงจรจะประกอบไปด้วยวงจรย่อย 4 วงจรด้วยกัน คือ วงจรขยายกระแส, วงจรเปรียบเทียบกระแส, วงจรสวิตช์อิเล็กทรอนิกส์ และวงจรลบกระแส ซึ่งทั้ง 4 วงจรจะประกอบเข้าด้วยกันเป็นวงจรไม่เป็นเชิงเส้นที่มีคุณสมบัติของวงจรเป็นรูปฟันเลื่อย ซึ่งรายละเอียดของแต่ละวงจรมีดังนี้

วงจขยายกระแส

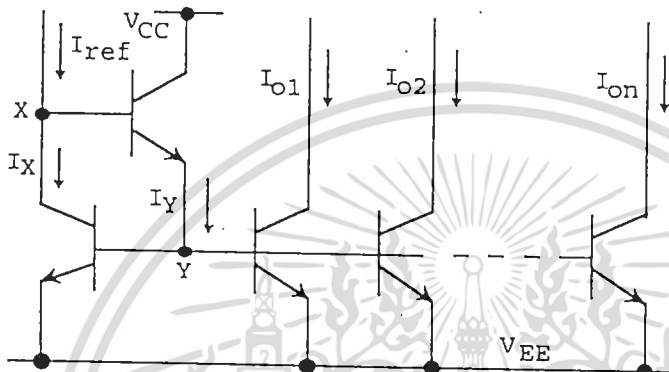
วงจขยายกระแสที่ใช้ในวงจร A/D ที่พัฒนาขึ้นนี้เป็นวงจขยายกระแสที่มีจุดออก 2 จุด และอัตราขยายมีค่าเท่ากับ 2 รายละเอียดของวงจรแสดงได้ดังรูปที่ 3 วงจรประกอบไปด้วย ทรานซิสเตอร์ Q_1 ซึ่งทำหน้าที่กำหนดศักดาที่จุด A ให้มีค่าคงที่ประมาณศักดาอินพุต เพื่อให้กระแส I_{in} สามารถป้อนเข้ามายังจุด A ได้อย่างถูกต้อง ทรานซิสเตอร์ Q_2 ถึง Q_{10} และแหล่งจ่ายกระแสคงที่ I_1 ถึง I_3 ทำหน้าที่เป็นวงจขยายกระแส โดยที่ I_1 มีค่าเท่ากับ 1 ส่วน I_2 และ I_3 มีค่าเท่ากับ 2I ทำให้กระแสจุดออก I_{out1} และ I_{out2} จะมีค่าเท่ากับ $2I_{in}$



รูปที่ 3 วงจขยายกระแสขนาด 2 เท่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรจะเห็นได้ว่าประกอบด้วยวงจรหลักคือวงจรสะท้อนกระแส ทั้งวงจรสะท้อนกระแสแบบลบและวงจรสะท้อนกระแสแบบบวกชนิดหลายจุดออก โดยวงจรสะท้อนกระแสทั้งสองแบบจะใช้หลักการเดียวกัน ดังนั้นจะทำการวิเคราะห์ห้วงจรสะท้อนกระแสแบบลบชนิดหลายจุดออกดังรูปที่ 4 กำหนดให้ทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการ ความสัมพันธ์ระหว่างกระแสจุดเข้า I_{ref} และกระแสจุดออก I_{oi} เมื่อ i คือลำดับที่ของจุดออกสามารถแสดงได้ดังนี้



รูปที่ 4 วงจรสะท้อนกระแสชนิดหลายจุดออก

กำหนดให้ n เป็นจำนวนจุดออกของวงจรสะท้อนกระแส จากจุด X

$$I_x = I_{ref} \frac{I_y}{\beta + 1} \quad (2)$$

จากจุด Y

$$I_y = \frac{I_x}{\beta} + \frac{1}{\beta} \sum_{i=1}^n I_{oi} \quad (3)$$

และจากวงจร

$$I_x = I_{oi} \quad (4)$$

ดังนั้นจะได้ว่า

$$I_y = \left[\frac{n+1}{\beta} \right] I_{oi} \quad (5)$$

แทนค่าสมการที่ (5) ลงในสมการที่ (2) จะได้

$$I_{oi} = \left[1 - \frac{n+1}{\beta^2 + \beta + n + 1} \right] I_{ref} \quad (6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรขยายกระแส กำหนดให้อัตราขยายกระแสของทรานซิสเตอร์ npn มีค่าเท่ากับ β_1 และของ ทรานซิสเตอร์ pnp มีค่าเท่ากับ β_2 พิจารณาความสัมพันธ์ระหว่างกระแสจุดเข้า I_{in} กับกระแสจุดออก ของวงจรสะท้อนกระแสแบบลบ I_{C4} ที่จุด B จะได้ว่า

$$I_{ref} = \left[\frac{\beta_2}{\beta_2 + 1} \right] (I_{in} + I) \quad (7)$$

และ

$$I_{C4} = \left[1 - \frac{2}{\beta_1^2 + \beta_1 + 2} \right] I_{ref} \quad (8)$$

แทนค่าสมการที่ (3.7) ลงในสมการที่ (3.8) จะได้ว่า

$$I_{C4} = \left[1 - \frac{2}{\beta_1^2 + \beta_1 + 2} \right] \left[\frac{\beta_2}{\beta_2 + 1} \right] (I_{in} + I) \quad (3.9)$$

พิจารณากระแสจุดออก I_{oi} ของวงจรสะท้อนกระแสแบบบวกชนิดหลายจุดออก โดยที่ i คือลำดับที่ ของจุดออกและมีค่าตั้งแต่ 1 ถึง 4 จะได้ว่า

$$I_{oi} = \left[1 - \frac{5}{\beta_2^2 + \beta_2 + 5} \right] I_{C4} \quad (10)$$

หรือ

$$I_{oi} = \left[1 - \frac{5}{\beta_2^2 + \beta_2 + 5} \right] \left[1 - \frac{2}{\beta_1^2 + \beta_1 + 2} \right] \left[\frac{\beta_2}{\beta_2 + 1} \right] (I_{in} + I) \quad (11)$$

ให้ I_{outi} เป็นกระแสจุดออกที่จุด C และ D โดยที่ i มีค่าตั้งแต่ 1 และ 2 จะได้ว่า

$$I_{outi} = 2 \left[1 - \frac{5}{\beta_2^2 + \beta_2 + 5} \right] \left[1 - \frac{2}{\beta_1^2 + \beta_1 + 2} \right] \left[\frac{\beta_2}{\beta_2 + 1} \right] (I_{in} + I) - 2I \quad (12)$$

หรือ

$$I_{outi} = 2I_{in} - 2x(I_{in} + I) \quad (13)$$

โดยที่

$$x = \frac{\beta_1^2 \beta_2 + 5\beta_1^2 + 2\beta_2^2 + \beta_1 \beta_2 + 5\beta_1 + 2\beta_2 + 10}{\beta_1^2 \beta_2^2 + \beta_1^2 \beta_2 + \beta_1 \beta_2^2 + 5\beta_1^2 + 2\beta_2^2 + \beta_1 \beta_2 + 5\beta_1 + 2\beta_2 + 10}$$

เมื่อเปรียบเทียบกระแสจุดออกจริงกับกระแสจุดออกที่ต้องการคือ $2I_{in}$ ความผิดพลาดที่เกิดขึ้นจะเท่ากับ

เอกสารนี้เป็นเอกสารที่ $\Delta_{err} = 2I_{in} - I_{outi}$ หาร $2I_{in}$ เพื่อการศึกษาเท่านั้น ไม่นอนุญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= 2x(I_{in} + I) \quad (14)$$

ถ้าต้องการให้วงจรมีการทำงานที่ถูกต้อง ต้องมีการปรับแต่งค่ากระแสของแหล่งจ่ายกระแสครั้งที่ I_2 และ I_3 ให้มีค่าลดลงเพื่อชดเชยความผิดพลาดที่เกิดขึ้น นอกจากนั้นค่าความผิดพลาดยังขึ้นอยู่กับอัตราขยายกระแส (β) ของทรานซิสเตอร์ ถ้าอัตราขยายกระแสมีค่ามากขึ้น ความผิดพลาดจะมีค่าลดลง

วงจรเปรียบเทียบกระแสหรือวงจรจำกัดกระแส

วงจรเปรียบเทียบกระแสได้นำเอาหลักการของวงจรจำกัดกระแสมาประยุกต์ใช้งาน [3] วงจรจำกัดกระแสเป็นวงจรที่มีลักษณะการทำงานดังรูปที่ 5 คือวงจรจะให้กระแสจุดออกก็ต่อเมื่อกระแสจุดเข้ามีค่ามากกว่ากระแสอ้างอิง และกระแสจุดออกที่ได้จะมีค่าเท่ากับผลต่างระหว่างกระแสจุดเข้ากับกระแสอ้างอิง วงจรพื้นฐานแสดงได้ดังรูปที่ 6 วงจรประกอบด้วย ทรานซิสเตอร์ Q_1 ถึง Q_5 ไดโอด D_1 และ D_2 และแหล่งจ่ายกระแสครั้งที่ I_1 , I_2 และ I_3 ให้ I_1 และ I_3 มีค่าเท่ากับ I และ I_2 มีค่าเท่ากับ $I + I_B$ โดยที่ I_B เป็นกระแส break-point ทรานซิสเตอร์ Q_2 ถึง Q_4 ทำหน้าที่เป็นวงจรสะท้อนกระแสทำให้กระแส I_{B1} มีค่าเท่ากับ I_{B2} ทรานซิสเตอร์ Q_1 และ Q_5 ทำหน้าที่เป็นวงจรตามกระแสและกำหนดศักดาไบอัสที่จุด X และ Z ให้มีค่าคงที่ประมาณศักดาคืน ไดโอด D_1 เป็นตัวส่งผ่านกระแสย้อนกลับจากจุด Y ไปยังจุด X ส่วนไดโอด D_2 เป็นตัวส่งผ่านกระแสจากจุด Z ไปยังจุด Y พิจารณาการทำงานของวงจร ให้ I_{in} เป็นกระแสจุดเข้า

จากจุด X

$$I + I_B = I_{in} + I_{D1} + I_{B1} \quad (15)$$

จากจุด Y

$$I = I_{B2} + I_O - I_{D1} \quad (16)$$

เนื่องจากวงจรสะท้อนกระแสส่งผลให้ $I_{B1} = I_{B2}$ ดังนั้นจะได้ว่า

$$I_{D1} = \frac{(I_B - I_{in})}{2} \quad (17)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

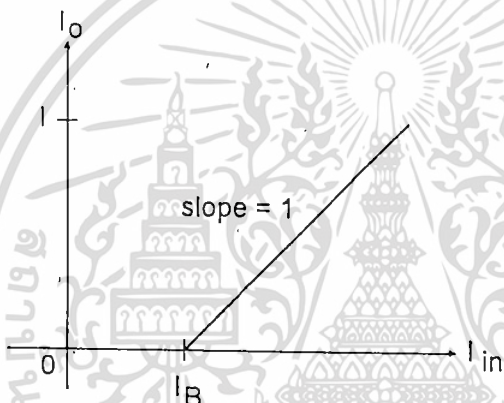
$$I_O = I_{in} - I_B + 2I_{D1} \quad (18)$$

ในกรณีที่ $I_{in} \leq I_B$ ไดโอด D_1 จะอยู่ในสถานะนำกระแส ส่วนไดโอด D_2 จะอยู่ในสถานะหยุดนำกระแส จากสมการที่ (17) และ (18) จะได้ว่า

$$I_O = 0 \quad (19)$$

แต่ถ้าในกรณีที่ $I_{in} > I_B$ ไดโอด D_1 จะหยุดนำกระแส ส่วนไดโอด D_2 จะอยู่ในสถานะนำกระแส จากสมการที่ (18) จะได้ว่า

$$I_O = I_{in} - I_B \quad (20)$$



รูปที่ 5 กราฟคุณสมบัติของวงจรจำกัดกระแส

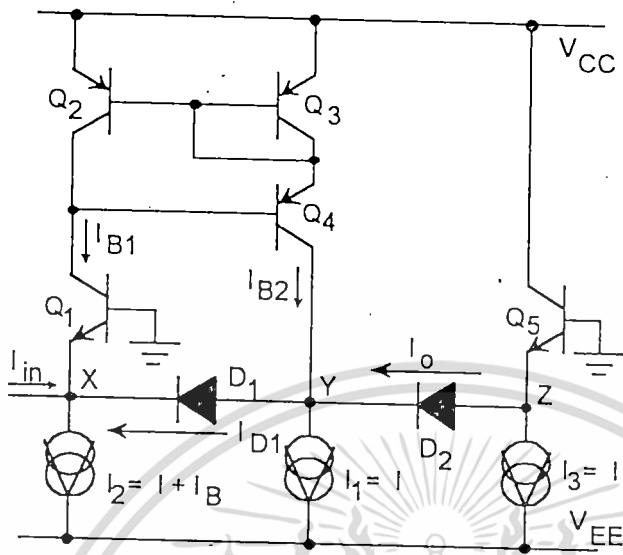
จากการทำงานของวงจรจำกัดกระแสที่กล่าวมาข้างต้น เมื่อนำมาประยุกต์ใช้งานเป็นวงจรเปรียบเทียบกระแสสำหรับวงจร A/D ขนาดหนึ่งบิตนี้ สัญญาณจุดออกที่จะนำไปใช้งานจะไม่อยู่ในของกระแส I_O แต่จะอยู่ในรูปของศักดาไฟฟ้า เมื่อพิจารณาการทำงานของไดโอด D_1 และ D_2 เทียบกับค่ากระแสจุดเข้า จะเห็นได้ว่าศักดาที่จุด Y จะมีค่าที่แตกต่างกันในแต่ละช่วงของค่ากระแสจุดเข้า ดังนั้นศักดาจุดออกที่ต้องการจะเป็นค่าศักดาเปรียบเทียบ (ΔV) ระหว่างศักดาที่จุด Y และศักดาที่จุด X โดยค่าศักดาที่จุด X จะคงที่ประมาณ -0.7 โวลต์ ในทุกช่วงของกระแสจุดเข้า เขียนเป็นสมการความสัมพันธ์จะได้

$$\Delta V = V_Y - V_X$$

หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta V = \begin{cases} 0.7 \text{ V} & : I_{in} \leq I_B \\ -0.7 \text{ V} & : I_{in} > I_B \end{cases} \quad (21)$$



รูปที่ 6 วงจรจำกัดกระแส

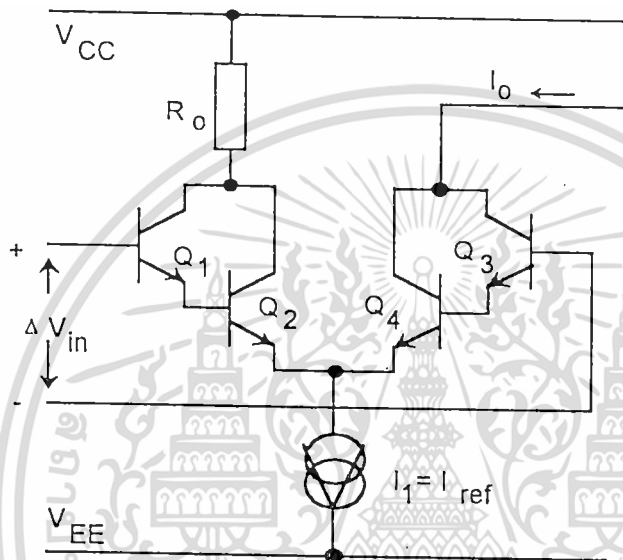
วงจรวิธีอีเล็กทรอนิกส์

วงจรวิธีอีเล็กทรอนิกส์เป็นวงจรที่ทำหน้าที่ส่งผ่านกระแสจูดอกตามระดับศักดาที่ป้อนเข้าสู่ส่วนดิฟเฟอเรนเชียล วงจรแสดงได้ดังรูปที่ 7 วงจรประกอบด้วยทรานซิสเตอร์ Q_1 ถึง Q_4 แหล่งจ่ายกระแสคงที่ I_1 ให้มีค่าเท่ากับ I และความต้านทาน R_o คู่ทรานซิสเตอร์ Q_1 และ Q_2 จะทำงานสลับกับคู่ทรานซิสเตอร์ Q_3 และ Q_4 ซึ่งแต่ละคู่ทรานซิสเตอร์จะต่อกันในลักษณะของคู่คาร์ลิงตัน ผลต่างของศักดาจุดเข้าจะทำให้ทรานซิสเตอร์ทำงานสวิตซ์ซึ่งอยู่ในโหมดอิมิตัว เมื่อศักดาจุดเข้า $\Delta V_{in} \geq 0$ คู่คาร์ลิงตัน Q_1 และ Q_2 จะอยู่เข้าสู่สถานะอิมิตัว ศักดาตกคร่อมระหว่างคอลเลกเตอร์และอิมิตเตอร์จะมีค่าเท่ากับ 0 โวลต์ กระแสค่าเท่ากับ I_{ref} จะไหลผ่านความต้านทาน R_o ในขณะที่เดียวกันคู่คาร์ลิงตัน Q_3 และ Q_4 จะเข้าสู่สถานะหยุดนำกระแส ศักดาตกคร่อมระหว่างคอลเลกเตอร์และอิมิตเตอร์จะมีค่าเป็นอนันต์ ดังนั้นกระแสจูดอก I_o จะมีค่าเท่ากับ 0 แอมแปร์ ในทางตรงกันข้ามเมื่อศักดาจุดเข้า $\Delta V_{in} < 0$ คู่คาร์ลิงตัน Q_1 และ Q_2 จะเข้าสู่สถานะหยุดนำกระแส ศักดาตกคร่อมระหว่างคอลเลกเตอร์และอิมิตเตอร์จะมีค่าเป็นอนันต์ จะไม่มีกระแสไหลผ่านความต้านทาน R_o ในขณะที่เดียวกันคู่ทรานซิสเตอร์ Q_3 และ Q_4 จะเข้าสู่สถานะอิมิตัว ศักดาตกคร่อมระหว่างคอลเลกเตอร์และอิมิตเตอร์จะมีค่าเป็น 0 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า และไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเผยแพร่ต่อผู้อื่นโดยไม่ได้รับอนุญาต

Q_4 จะเข้าสู่สถานะอิ่มตัว สัปดาห์คร่อมระหว่างคอลเลกเตอร์และอิมิตเตอร์จะมีค่าเป็น 0 โวลต์ กระแส I_O ค่าเท่ากับ I_{ref} จะถูกดึงเข้าสู่วงจร จากหลักการทำงานข้างต้นสามารถเขียนเป็นสมการความสัมพันธ์ระหว่างศักดาจุดเข้า V_{in} กับกระแสจุดออก I_O ได้ดังนี้

$$I_O = \begin{cases} 0 & : \Delta V_{in} \geq 0 \\ I & : \Delta V_{in} < 0 \end{cases} \quad (22)$$



รูปที่ 7 วงจรสวิทช์อิมิตเตอร์

การไบอัสเพื่อให้ทรานซิสเตอร์เข้าสู่สถานะอิ่มตัว กระแสไบอัสจะต้องมีค่ามากพอถึงค่า γ หนึ่ง พิจารณาความสัมพันธ์ระหว่างกระแสไบอัส I_B กับอัตราขยายกระแส β จากรูปที่ 8 จะเห็นได้ว่า ถ้าทรานซิสเตอร์มีค่า β มากขึ้นจะทำให้ใช้กระแสไบอัสน้อยลง ดังนั้นวงจรสวิทช์นี้จึงนำเอาทรานซิสเตอร์ที่ต่ออยู่ในลักษณะของคาร์ลิงตันมาใช้งาน จากทรานซิสเตอร์คาร์ลิงตันรูปที่ 9 จะได้

$$I_{E1} = (\beta_1 + 1) I_{B1} \quad (23)$$

$$I_{C1} = \beta_1 I_{B1} \quad (24)$$

$$I_{C2} = \beta_2 I_{B2} \quad (25)$$

$$I_{B2} = I_{E1} \quad (26)$$

จะได้ว่า

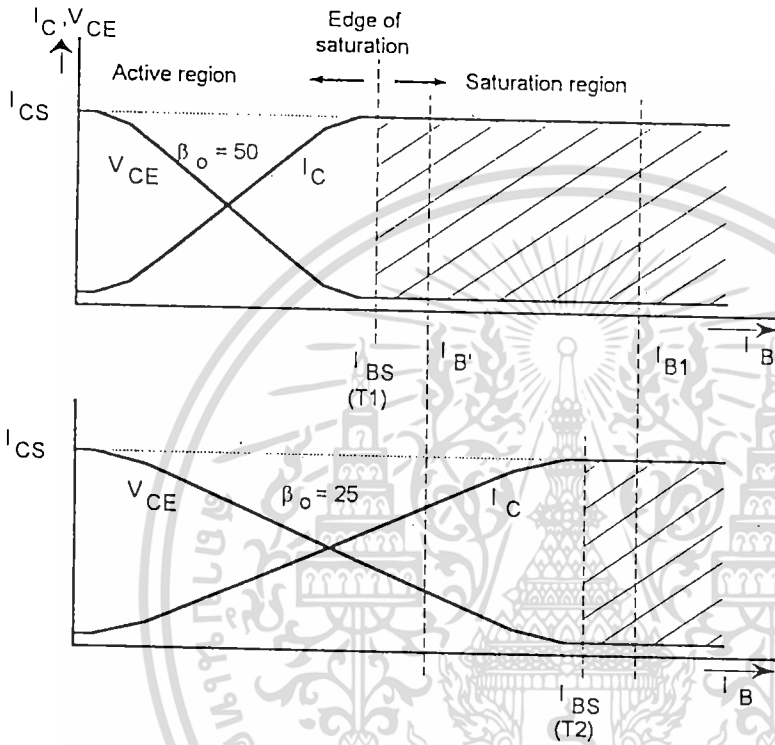
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{C2} = \beta_2 (\beta_1 + 1) I_{B1} \quad (27)$$

ดังนั้นกระแสจุกออก I_C มีค่าเท่ากับ

$$I_C = I_{C1} + I_{C2}$$

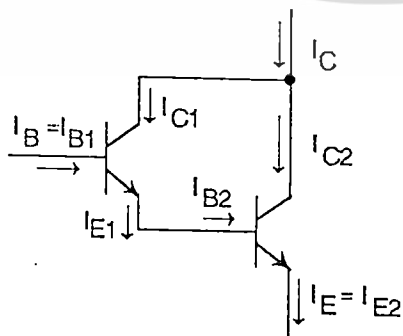
$$I_C = (\beta_1 + \beta_1 \beta_2 + \beta_2) I_B \quad (28)$$



รูปที่ 8 กราฟความสัมพันธ์โดยทั่วไประหว่างกระแสไบอัส I_B กับอัตราขยายกระแส β

จะได้ว่าอัตราขยายกระแสของทรานซิสเตอร์แบบคาร์ลิงตันมีค่าเท่ากับ $(\beta_1 + \beta_1 \beta_2 + \beta_2)$ เมื่ออัตรา

ขยายกระแสมากขึ้นทำให้วงจรใช้กระแสไบอัสน้อยลง



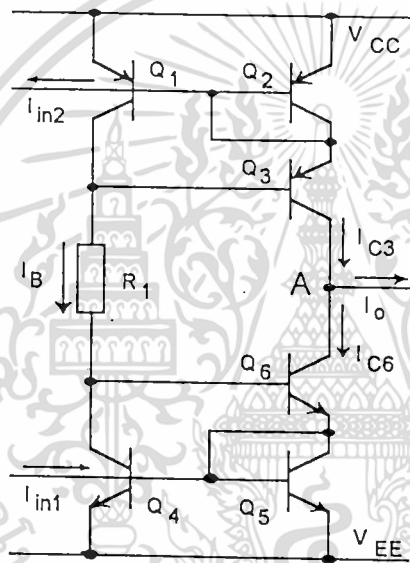
รูปที่ 9 ทรานซิสเตอร์คาร์ลิงตัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรถอบกระแส

วงจรถอบกระแส [5] มีรายละเอียดวงจรแสดงได้ดังรูปที่ 10 วงจรหลัก ๆ ประกอบด้วยวงจรสะท้อนกระแส Wilson แบบบวกประกอบด้วยทรานซิสเตอร์ Q_1 ถึง Q_3 วงจรสะท้อนกระแส Wilson แบบลบ ประกอบด้วยทรานซิสเตอร์ Q_4 ถึง Q_6 และความต้านทาน R_1 เป็นตัวกำหนดค่ากระแสไบอัส ในวงจร กำหนดให้ทรานซิสเตอร์ทุกตัวมีความสมพจน์กัน จะได้

$$I_B = \frac{(V_{CC} - V_{EE} + 2V_{BE_{pnp}} - 2V_{BE_{npn}})}{R_1} \quad (29)$$



รูปที่ 10 วงจรถอบกระแส

ในสถานะสมดุล กระแสไบอัสที่ไหลผ่านความต้านทาน R_1 และกระแสที่ไหลระหว่างจุดออกของวงจรสะท้อนกระแสแบบบวกและลบจะมีค่าเท่ากันคือ $I_{C3} = I_{C6} = I_B$ แต่เมื่อมีกระแสจุดเข้า I_{in1} ที่เป็น quiescent current ป้อนเข้าสู่วงจรที่ขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_5 เนื่องจากวงจรสะท้อนกระแสแบบ Wilson เป็นวงจรที่มีส่วนป้อนกลับ (Feedback) ดังนั้นกระแสส่วนเกินดังกล่าวจะส่งผลให้กระแส I_{C6} มีค่าเปลี่ยนแปลงไปเท่ากับ $I_B - I_{in1}$ ในขณะที่กระแสที่ไหลในขาคอลเล็กเตอร์ของ Q_3 จะมีค่าเท่าเดิมคือ I_B ดังนั้นกระแสจุดออก I_o จะมีค่าเท่ากับ I_{in1} และในกรณีเดียวกันถ้าทำการดึงกระแส I_{in2} ที่เป็น quiescent current ออกจากขาคอลเล็กเตอร์ของ Q_2 ด้วยเหตุผลเดียวกับที่กล่าวข้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คั้น กระแสส่วนที่ลดลงไปจะส่งผลให้กระแส I_{C3} มีค่าเปลี่ยนแปลงไปเท่ากับ $I_B - I_{in2}$ ในขณะที่กระแสที่ใหญ่ในขาคอลเลกเตอร์ของ Q_6 จะยังคงมีค่าเท่าเดิมคือ I_B ดังนั้นกระแสจุดออก I_O จะมีค่าเท่ากับ $-I_{in2}$ จากหลักการทำงานข้างต้นเขียนสมการความสัมพันธ์ระหว่างกระแสจุดเข้า I_{in1} และ I_{in2} กับกระแสจุดออก I_O ได้ดังสมการที่ (28)

จากจุด A จะได้

$$\begin{aligned} I_O &= I_{C3} - I_{C6} \\ &= I_{in1} - I_{in2} \end{aligned} \quad (30)$$

วงจรและการทำงานของวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลขนาดหนึ่งบิต

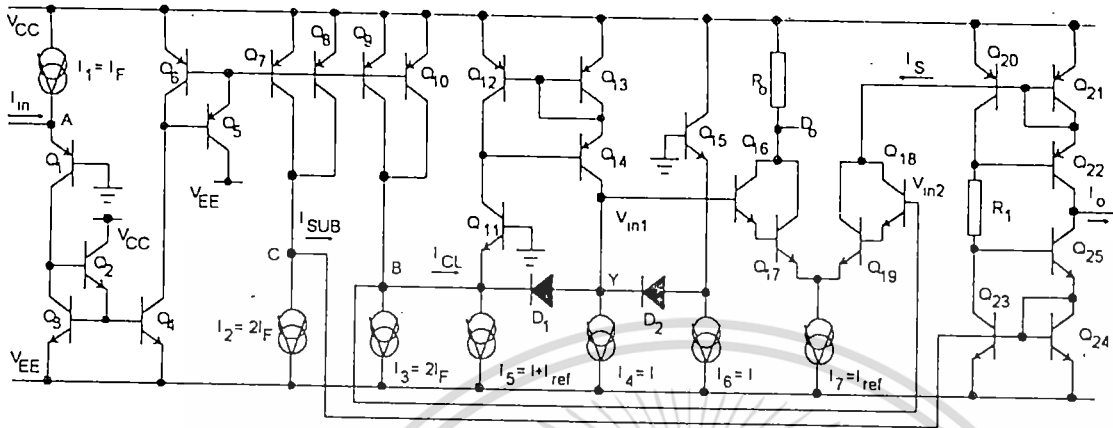
จากหลักการของ A/D ขนาดหนึ่งบิต ที่กล่าวมา สามารถที่จะนำมาพัฒนาเป็นวงจรดังในรูปที่ 11 วงจรจะประกอบด้วยวงจรย่อย 4 วงจร ดังรายละเอียดในหัวข้อที่แล้ววงจรในส่วนแรกจะเป็นวงจรขยายกระแสขนาด 2 เท่าที่มีจุดออก 2 จุด วงจรประกอบด้วยทรานซิสเตอร์ Q_1 ถึง Q_{10} และแหล่งจ่ายกระแสที่ I_1 , I_2 และ I_3 เมื่อ I_1 มีค่าเท่ากับ I_F ส่วน I_2 และ I_3 มีค่าเท่ากับ $2I_F$ กระแสจุดเข้า I_{in} จะป้อนเข้าสู่วงจรที่จุด A ได้กระแสจุดออกที่จุด B และ C เป็น I_{CL} และ I_{SUB} ซึ่งมีค่าเท่ากับ $2I_{in}$ วงจรส่วนที่ 2 เป็นวงจรจำกัดกระแสหรือวงจรเปรียบเทียบกระแส วงจรประกอบด้วยทรานซิสเตอร์ Q_{11} ถึง Q_{15} ไดโอด D_1 และ D_2 และแหล่งจ่ายกระแสที่ I_4 , I_5 และ I_6 เมื่อ I_4 และ I_6 มีค่าเท่ากับ I และ I_5 มีค่าเท่ากับ $I + I_{ref}$ เมื่อกระแสจุดเข้า $I_{CL} > I_{ref}$ ไดโอด D_1 จะหยุดนำกระแส ส่วนไดโอด D_2 จะนำกระแส จากลักษณะการทำงานของไดโอดทั้งสองทำให้ศักดาที่จุด Y มีการเปลี่ยนแปลง ศักดา V_Y และ V_B จะนำมาใช้ในการควบคุมวงจรสวิตช์อิเล็กทรอนิกส์ ซึ่งวงจรประกอบด้วยทรานซิสเตอร์ Q_{16} ถึง Q_{19} และแหล่งจ่ายกระแส I_7 ซึ่งมีค่าเท่ากับ I_{ref} โดยสัญญาณจุดเข้า V_{in1} จะต่ออยู่กับจุด Y และสัญญาณจุดเข้า V_{in2} จะต่ออยู่กับจุด B ซึ่งมีระดับศักดาเท่ากับ -0.7 โวลต์ และในส่วนสุดท้ายจะเป็นวงจรลบกระแสซึ่งประกอบด้วยทรานซิสเตอร์ Q_{20} ถึง Q_{25} และความต้านทาน R_1

โดยสัญญาณจุดออกของวงจร สวิตช์อิเล็กทรอนิกส์ I_S จะเป็นกระแสจุดเข้าที่วงจรสะท้อนกระแสแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณจุดออกของวงจร สวิตช์อิเล็กทรอนิกส์ I_S จะเป็นกระแสจุดเข้าที่วงจรสะท้อนกระแสแบบบวก และกระแส I_{SUB} จะเป็นกระแสจุดเข้าที่วงจรสะท้อนกระแสแบบลบของวงจรลบกระแส



รูปที่ 11 วงจร A/D ขนาดหนึ่งบิต

การทำงานของวงจรโดยรวมอธิบายได้ดังนี้ กระแส I_{in} จะถูกขยายเป็น 2 เท่าด้วยวงจรขยายกระแส (I_{CL}) และส่งผ่านมายังวงจรจำกัดกระแส กรณีที่กระแส $I_{CL} \geq I_{ref}$ จะส่งผลให้ไดโอด D_1 หยุคนำกระแส สักคาที่จุด Y มีการเปลี่ยนระดับจาก 0 โวลต์ เป็น -1.4 โวลต์ ทำให้สักคาจุดเข้า ΔV_{in} ของวงจรสวิตช์อิเล็กทรอนิกส์มีค่าเท่ากับ -0.7 โวลต์ ทรานซิสเตอร์ Q_{16} และ Q_{17} จะหยุคนำกระแส และสักคาที่จุด D_0 ซึ่งเป็นสัญญาณดิจิทัลจุดออกของวงจรจะมีค่าเป็น "1" ส่วน Q_{18} และ Q_{19} จะนำกระแสเต็มที่ได้กระแส I_S มีค่าเท่ากับ I_{ref} กระแส I_S นี้จะเป็นกระแสที่ดึงออกจากขาคอลเล็กเตอร์ของ Q_{21} ส่งผลให้กระแส I_{C22} มีค่าเท่ากับ $I_B - I_S$ เมื่อ I_B คือกระแสไบอัส ในขณะที่เดียวกันกระแส I_{SUB} จากอีกจุดออกของวงจรขยายกระแสจะถูกส่งมายังขาคอลเล็กเตอร์ของ Q_{24} เป็นผลให้กระแส I_{C25} มีค่าเท่ากับ $I_B - 2I_{in}$ ดังนั้นกระแสจุดออก I_o จะมีค่าเท่ากับ $I_{C22} - I_{C25} = 2I_{in} - I_S = 2I_{in} - I_{ref}$ ซึ่งกระแส I_o จะเป็นกระแสจุดออกของวงจร สำหรับกรณีที่กระแส $I_{CL} < I_{ref}$ ไดโอด D_1 จะนำกระแส สักคาที่จุด Y จะมีค่าเท่ากับ 0 โวลต์ เป็นผลให้ Q_{16} และ Q_{17} นำกระแสเต็มที่ได้ ส่วน Q_{18} และ Q_{19} จะหยุคนำกระแส สัญญาณจุดออกที่จุด D_0 มีค่าเป็น "0" และสำหรับกระแส I_S จะเท่ากับ 0 μA ดังนั้นกระแสจุดออก I_o จะมีค่าเท่ากับ $2I_{in}$ ซึ่งกราฟคุณสมบัติการทำงานของวงจรจะเหมือนกับรูปที่

3.5 ผลการเขียนแบบวงจรด้วยโปรแกรม PSpice

เพื่อเป็นการยืนยันการทำงานของวงจรที่ได้พัฒนาขึ้นในรูปที่ 11 ได้ทำการวิเคราะห์การทำงานของวงจรดังกล่าวด้วยโปรแกรม PSpice กำหนดให้ทรานซิสเตอร์ทุกตัวมีค่าสมพจน์กัน อัตราขยายกระแส (β) ของทรานซิสเตอร์ NPN และทรานซิสเตอร์ PNP มีค่าเท่ากับ 400 ค่าของแหล่งจ่ายกระแสคงที่ $I_1 = 300 \mu\text{A}$, I_2 และ $I_3 = 600 \mu\text{A}$ กระแสอ้างอิง $I_{\text{ref}} = 100 \mu\text{A}$ ดังนั้น $I_4 = 100 \mu\text{A}$, $I_5 = 200 \mu\text{A}$ และ $I_6 = 100 \mu\text{A}$ ความต้านทานที่ใช้ในวงจรสวิตซ์อิเล็กทรอนิกส์ $R_o = 10 \text{ k}\Omega$ ความต้านทานไบอัสของวงจรลบกระแส $R_1 = 100 \text{ k}\Omega$ ระดับศักดาแหล่งจ่าย V_{CC} และ V_{EE} มีค่าเท่ากับ +15 โวลต์ และ -15 โวลต์ ตามลำดับ สัญญาณจุดเข้าที่ใช้ทำการทดสอบวงจรเป็นสัญญาณพัลส์ของกระแสที่มีช่วงเวลา rise time = 10 ns ระดับสัญญาณแปรจาก 0 - 100 μA ทำการวิเคราะห์ห้วงจรโดยใช้โหมด Transient รายละเอียดของวงจรทั้งหมดแสดงในโปรแกรมที่ 1

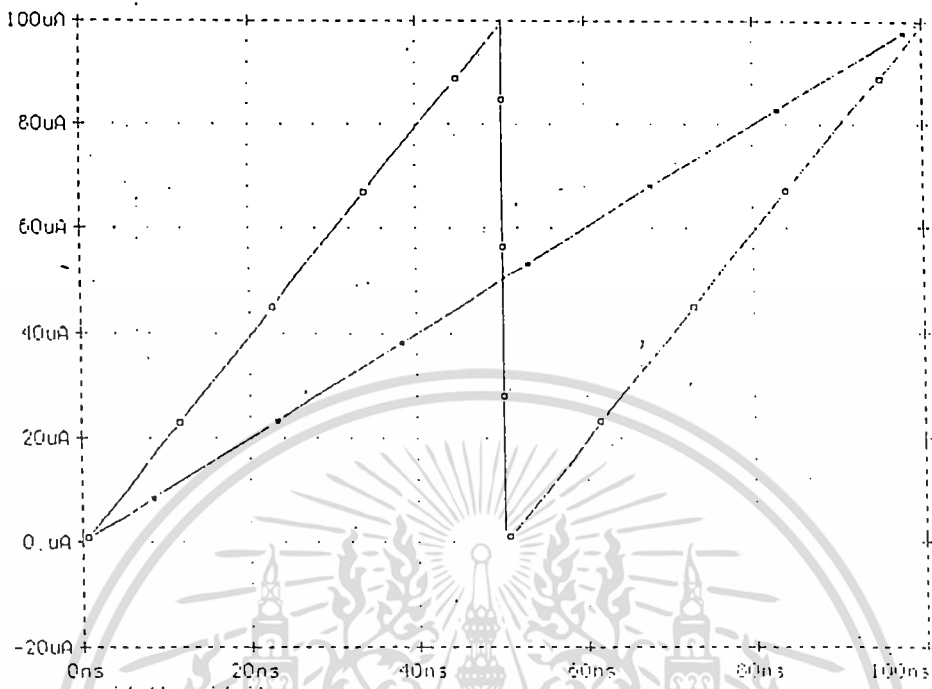
ผลการเขียนแบบการทำงานแสดงได้ดังรูปที่ 12 จะเห็นได้ว่าในช่วงที่กระแส $2I_{\text{in}}$ มีค่าน้อยกว่าหรือเท่ากับกระแส I_{ref} นั่นคือ I_{in} มีค่าระหว่าง 0-50 μA จะได้กระแสจุดออก I_o มีค่าเท่ากับ $2I_{\text{in}}$ หรือมีค่าแปรจาก 0-100 μA แต่เมื่อกระแส $2I_{\text{in}}$ มีค่ามากกว่ากระแส I_{ref} หรือกระแส I_{in} มีค่าตั้งแต่ 50-100 μA กระแส I_o จะมีค่าเท่ากับ $2I_{\text{in}} - I_{\text{ref}}$ นั่นคือมีค่าแปรระหว่าง 0-100 μA จะเห็นได้ว่าผลการเขียนแบบการทำงานที่ได้เป็นไปตามหลักการที่นำเสนอ

บทสรุป

วงจร A/D ขนาดหนึ่งบิตที่ได้พัฒนาขึ้นเป็นวงจร A/D ที่ทำงานภายใต้หลักการของ Algorithmic A/D ลักษณะการทำงานของวงจรเป็นการประยุกต์ใช้วงจรอนาล็อกที่มีฟังก์ชันการทำงานเป็นแบบไม่เป็นเชิงเส้น คุณสมบัติการทำงานของวงจรเป็นรูปฟันเลื่อยและทำงานด้วยกระแส สัญญาณจุดออกของวงจรการทำงานของวงจรไม่ถูกควบคุมโดยความถี่ของสัญญาณนาฬิกาเหมือนวงจร A/D อื่น ๆ วงจรที่นำเสนอสามารถยืนยันหลักการการทำงานได้โดยการเขียนแบบการทำงานด้วยโปรแกรม PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1 bit A/D converter
Date/Time run: 5/28/94 16:19:58 Temperature: 27.0



โดยที่ $i(r1)$ = กระแสจาดเข้า และ $i(r2)$ = กระแสจาดออก
รูปที่ 12 ผลการเขียนแบบการทำงานของวงจร A/D ขนาดหนึ่งบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] Phillip E. Allen and Douglas R. Holberg, "CMOS analog circuit design", Holt, Rinehart and Wiaston, 1978.
- [2] David F. Hoeschele, Jr., "Analog-to-digital/ digital-to-analog conversion techniques", John Wiley & Sons, Inc., 1968.
- [3] V. Riewruja, W. Surakamponorn and C. Surawatpunya, "Intergrable voltage-controlled and current-controlled nonlinear resistance", IEE Proceedings, vol.137, Pt.G, pp.238-246, 1990.
- [4] Jaroslav Budinsky, Translated by Theodor Bernt, "Techniques of transistor switching circuits", Iliffe books ltd., 1968.
- [5] Phillip E. Allen and Micheal B. Terry, "The use of current amplifiers for high performance voltage applications", IEEE J. Solid-state Circuits vol. SC-25, pp.155-161, 1980.