



รายงานฉบับสมบูรณ์

Final Report

ตัวปรับแต่งสัญญาณแบบตัดสินใจย้อนกลับโดยใช้กระบวนการค่าเฉลี่ยกำลังสอง
น้อยที่สุดแบบแปรเปลี่ยนค่าก้าวกระโดดสำหรับระบบดีเอสซีดีเอ็มเอทีเข้ารหัส
แบบเทอร์โบ

Decision Feedback Equalizer for a Turbo Coded DS-SS-SSMA System Using
Variable Step-Size Least Mean Square Algorithm

ดร. พิทักษ์ ธรรมวาริน

รศ.ดร. ชวลิต เบญจางคประเสริฐ

รศ. อรลภา แสงอรุณ

รศ.ดร. อรรถสิทธิ์ หล้าสกุล

รศ. นภพินท์ อนันตศิริชัย

รศ.ดร. กนก เคนจิระพงศ์เวช

รศ. ดร. ปิติเขต สุรักษา

นางสาว วันวิสา ชัชวงษ์

ห้องปฏิบัติการวิจัย Signal Transmission System

โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

กันยายน พ.ศ. 2549

Signal Transmission System Laboratory

Research Center for Communications and Information Technology

King Mongkut's Institute of Technology Ladkrabang

September 2006

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการวิจัยนี้ได้รับทุนอุดหนุนจาก โครงการสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (Research Center for Communications and Information Technology : ReCCIT) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ประจำปีงบประมาณ พ.ศ. 2549 วงเงินงบประมาณ 63,349 บาท

บทสรุปย่อ

ระบบดีเอสซีดีเอ็มเอ เป็นระบบสื่อสารสำหรับอุตสาหกรรมการสื่อสารดิจิทัลไร้สายในยุคที่สาม (Third Generation: 3G) ปัญหาสำคัญที่มีผลต่อประสิทธิภาพของระบบสื่อสารแบบดีเอสซีดีเอ็มเอ คือ การแทรกสอดระหว่างสัญลักษณ์ (Intersymbol Interference: ISI) ที่เป็นผลเนื่องมาจากการเกิดปรากฏการณ์ที่เรียกว่าเฟดดิ้งจากคลื่นหลายวิถี (Multipath Fading) และการแทรกสอดจากการเข้าถึงหลายทาง (Multiple Access Interference: MAI) ที่เป็นผลเนื่องมาจากผู้ใช้แต่ละคนในระบบสื่อสารดีเอสซีดีเอ็มเอ การเพิ่มประสิทธิภาพของระบบเมื่อส่งสัญญาณผ่านช่องสัญญาณที่ได้กล่าวมาข้างต้น มีหลายวิธีด้วยกัน ตัวอย่างเช่น การออกแบบรหัสที่ใช้ในการแผ่สัญญาณ การควบคุมกำลังส่ง การปรับแต่งสัญญาณโดยการปรับตัวรับเท่า การเข้ารหัสช่องสัญญาณ และ กระบวนการตัดแยกผู้ใช้จากสัญญาณที่รับได้ โดยในแต่ละวิธีมีจุดเด่นเพื่อเพิ่มประสิทธิภาพของระบบหรือลดปัญหาของสัญญาณแทรกสอดที่แตกต่างกันไป

รหัสเทอร์โบ เป็นรหัสช่องสัญญาณที่สามารถแก้ความผิดพลาดของข้อมูลได้อย่างมีประสิทธิภาพ โดยอาศัยกระบวนการเข้ารหัสและถอดรหัสที่ไม่ซับซ้อนมากนัก และอัลกอริทึมที่นิยมใช้ในการถอดรหัสแบบวนซ้ำ (Iterative Decoding) ในรหัสเทอร์โบ คือ อัลกอริทึม Log-Maximum a posteriori

บทความวิจัยฉบับนี้นำเสนอโครงสร้างใหม่ของตัวปรับเท่าแบบตัดสินใจป้อนกลับชนิดละเอียดที่ใช้ อัลกอริทึมแบบแปรเปลี่ยนค่าก้าวกระโดด สำหรับระบบสื่อสารดีเอสซีดีเอ็มเอที่เข้ารหัสเทอร์โบ โครงสร้างของตัวปรับเท่าใหม่นี้พัฒนามาจากโครงสร้างของตัวปรับเท่าแบบตัดสินใจป้อนกลับ และอัลกอริทึมที่นำเสนอใช้ค่าอัตราความผิดพลาดบิตของระบบมาควบคุมกระบวนการปรับค่าสัมประสิทธิ์ของตัวปรับเท่าด้วยหลักการดังกล่าว ตัวปรับเท่าที่นำเสนอทำงานร่วมกับอัลกอริทึมแบบล็อกแม็ป (Log-Maximum a Posteriori: Log-MAP) ในภาคถอดรหัสเทอร์โบ ทำให้สมรรถนะของระบบดีเอสซีดีเอ็มเอสูงขึ้นอย่างเห็นได้ชัด จากการทดสอบโดยจำลองการทำงานบนเครื่องคอมพิวเตอร์ ยืนยันได้ว่าตัวปรับเท่าที่นำเสนอนี้ให้ค่าอัตราความผิดพลาดบิตที่ดีกว่าตัวปรับเท่าชนิดอื่น เช่น ตัวปรับเท่าแบบผลตอบสนองอิมพัลส์จำกัด และ ตัวปรับเท่าแบบตัดสินใจป้อนกลับ

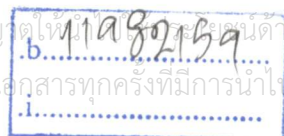
RCH

TK

5103.152

๓ ๑๘๙

83639



แบบจำลองของระบบสื่อสารดีเอสซีดีเอ็มเอ

สัญญาณที่รับได้ที่ภาครับในระบบดีเอสซีดีเอ็มเอโดยส่งผ่านช่องสัญญาณที่มีสัญญาณรบกวนแบบขาวซึ่งมีการแจกแจงแบบเกาส์เซียน และมีจำนวนผู้ใช้งาน (K)

รหัสเทอร์โบ

รหัสเทอร์โบ เป็นการนำตัวเข้ารหัสคอนโวลูชันแบบ Recursive Systematic Convolution มาต่อพ่วงขนานกันและแยกอิสระจากกัน โดยบิตข่าวสาร (d_k) ที่จะส่งเข้าไปให้ภาคเข้ารหัสชุดที่หนึ่งจะถูกป้อนเข้าสู่ตัวเข้ารหัสตัวที่หนึ่ง แต่รหัสชุดที่สองนั้นจะต้องผ่านกระบวนการที่เรียกว่า Interleaver ก่อน บิตข้อมูลที่ได้จากการเข้ารหัสนั้นคือ บิตตรวจสอบ (Parity bits - Y_{1k}, Y_{2k}) ซึ่งจะต้องนำบิตตรวจสอบมาผ่านกระบวนการฟังก์ชันเชอร์ (ในกรณีนี้อัตรารหัสเป็น 1/2) โดยจะทำให้มีขนาดที่เล็กลงเพื่อให้ประหยัดแบนด์วิดท์ของช่องสัญญาณขณะที่ส่งไปพร้อมกับบิตของสัญญาณ (Channel bits - X_k) โดยทั่วไปในทางปฏิบัติแล้วตัวเข้ารหัสที่ต่อขนานกันนั้นจะมีคุณลักษณะที่ต่างกันทั้งรีจิสเตอร์ภายในหรือลักษณะพหุนามตัวกำเนิด (Generator Polynomial) ที่แตกต่างกัน

ตัวถอดรหัสเทอร์โบ ซึ่งประกอบด้วยตัวถอดรหัสย่อยที่เหมือนกันสองตัว (DEC_1 และ DEC_2) ที่ต่ออนุกรมกันผ่าน Interleaver ที่เหมือนกับของตัวเข้ารหัส ตัวถอดรหัสย่อยทั้งสองตัวจะสร้างอัตราส่วนความน่าจะเป็นจริงแบบลอการิทึม(Logarithm)

ส่วนอัลกอริทึมที่ใช้ใน DEC มีหลายแบบ ในบทความวิจัยนี้เลือกใช้อัลกอริทึมแบบ Log-MAP เนื่องจากเป็นอัลกอริทึมที่มีสมรรถนะสูง

ตัวปรับเท่าแบบตัดสินใจป้อนกลับชนิดละเอียด

ตัวปรับเท่าแบบตัดสินใจป้อนกลับ (Decision Feedback Equalizer: DFE) ซึ่งมีพื้นฐานมาจากโครงสร้างของตัวกรองผลตอบสนองอิมพัลส์แบบจำกัด (Finite Impulse Response: FIR) โดยเพิ่มส่วนของวงจรกรองป้อนกลับ (Feedback Filter) เข้าไป

ในบทความวิจัยนี้นำเสนอตัวปรับเท่าแบบตัดสินใจป้อนกลับแบบใหม่ โดยทำการปรับปรุงเอาต์พุตของตัวปรับเท่าเป็นแบบละเอียด เนื่องจากในภาคถอดรหัสเทอร์โบจะเป็นแบบ soft input soft output ดังนั้นข้อมูลที่ได้จากวงจรปรับเท่าแบบใหม่ที่นำเสนอในบทความวิจัยนี้ ซึ่งเป็นข้อมูลที่ยังไม่ได้ทำการตัดสินใจว่าเป็นข้อมูล 0 หรือ 1 ที่เรียกว่าเอาต์พุตแบบละเอียด(Soft Output) จึงมีความเหมาะสมมากกว่า ตัวปรับเท่าแบบเดิมผ่านการตัดสินใจแล้ว ที่เรียกว่า เอาต์พุตแบบหยาบ(Hard Output)

อัลกอริทึมที่ใช้สำหรับปรับค่าสัมประสิทธิ์ของตัวปรับเท่า

อัลกอริทึมที่ใช้ในการปรับค่าสัมประสิทธิ์ของตัวปรับเท่า ที่ใช้ในวงจรส่วนป้อนกลับและส่วนป้อนไปหน้าของวงจรปรับเท่าแบบเดิม จะใช้อัลกอริทึมแบบค่ากัวกระโดดคงที่ ส่วนอัลกอริทึมที่ใช้ในการปรับค่าสัมประสิทธิ์

ของตัวปรับเท่าที่นำเสนอในบทความวิจัยนี้ สำหรับวงจรส่วนป้อนกลับใช้อัลกอริทึมแบบค่าก้ำวกระโดดคงที่ และส่วนป้อนไปหน้าใช้อัลกอริทึมแบบแปรเปลี่ยนค่าก้ำวกระโดด

งานวิจัยนี้นำเสนอตัวปรับเท่าแบบตัดสินใจป้อนกลับชนิดละเอียดแบบใหม่โดยใช้อัลกอริทึมแบบแปรเปลี่ยนค่าก้ำวกระโดดทำงานร่วมกับรหัสเทอร์โบสำหรับระบบการสื่อสารดีเอส-ซีดีเอ็มเอ จากผลการทดลองแสดงให้เห็นว่าตัวปรับเท่าที่นำเสนอมีสมรรถนะที่ดีกว่าตัวปรับเท่าชนิดอื่นๆได้อย่างชัดเจน

บทคัดย่อ

บทความฉบับนี้นำเสนอโครงสร้างใหม่ของตัวปรับเท่าแบบตัดสินใจป้อนกลับชนิดละเอียดที่ใช้อัลกอริทึมแบบแปรเปลี่ยนค่าก้ำวกระโดด สำหรับระบบการสื่อสารดีเอสซีดีเอ็มเอที่เข้ารหัสเทอร์โบ โครงสร้างของตัวปรับเท่าใหม่นี้พัฒนามาจากโครงสร้างของตัวปรับเท่าแบบตัดสินใจป้อนกลับ และอัลกอริทึมที่นำเสนอใช้ค่าอัตราความผิดพลาดบิตของระบบมาควบคุมกระบวนการปรับค่าสัมประสิทธิ์ของตัวปรับเท่า ด้วยหลักการดังกล่าว ตัวปรับเท่าที่นำเสนอทำงานร่วมกับอัลกอริทึมแบบล็อกแม็พ (Log-Maximum a Posteriori: Log-MAP) ในภาคถอดรหัสเทอร์โบ ทำให้สมรรถนะของระบบดีเอสซีดีเอ็มเอสูงขึ้นอย่างเห็นได้ชัด จากการทดลองโดยจำลองการทำงานบนเครื่องคอมพิวเตอร์ ยืนยันได้ว่าตัวปรับเท่าที่นำเสนอนี้ให้ค่าอัตราความผิดพลาดบิตที่ดีกว่าตัวปรับเท่าชนิดอื่น เช่น ตัวปรับเท่าแบบผลตอบสนองอิมพัลส์จำกัด และ ตัวปรับเท่าแบบตัดสินใจป้อนกลับ

Abstract

This paper presents a new variable step-size algorithm on soft output decision feedback equalizer (VSSO-DFE) for turbo coded direct-sequence code division multiple access (DS/CDMA) communication systems. The proposed adaptive equalizer is using a bit error rate performance of the system to control the adaptation process of the coefficient of the equalizer and the new structure is based on the decision feedback equalizer. By this method, the performances of the proposed adaptive equalizer cooperate with the attractive Log-Maximum a posteriori (Log-MAP) algorithm of turbo decoder for the DS/CDMA system provides a good statistical in nonstationary channel condition scenario. The simulation results are shown the superior bit error rate performances of the proposed adaptive equalizer over the other equalizers such as the finite impulse response (FIR) equalizer and the conventional decision feedback equalizer(DFE).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่น
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
กิตติกรรมประกาศ.....	I
บทสรุปย่อ	II
บทคัดย่อ	III
คำย่อและสัญลักษณ์.....	VI
บทที่ 1 บทนำ	5
1.1 ความสำคัญของปัญหา.....	5
1.2 วัตถุประสงค์และขอบเขตการวิจัย.....	5
1.3 ระเบียบวิธีแนวความคิด.....	6
1.4 ผลประโยชน์ที่คาดว่าจะได้รับ.....	6
บทที่ 2 ทฤษฎีบทที่เกี่ยวข้อง	7
2.1 รหัสเทอร์โบ.....	7
บทที่ 3 ตัวปรับเท่าแบบตัดสินใจย้อนกลับชนิดละเอียด.....	10
บทที่ 4 อัลกอริทึมแบบค่าก้ำวกระโดดคงที่และแบบแปรเปลี่ยนค่าก้ำวกระโดด.....	13
บทที่ 5 ผลการทดลอง.....	14
บทที่ 6 บทสรุปและข้อเสนอแนะ.....	16
ภาคผนวก	
ภาคผนวก ก ผลงานภายใต้โครงการฯ ที่นำเสนองานในประชุมวิชาการ.....	18

บทที่ 1

บทนำ

1.1 ความสำคัญของปัญหา

ในปัจจุบันเทคโนโลยีการสื่อสารไร้สายในรูปแบบของโทรศัพท์มือถือดูเหมือนจะเป็นที่แพร่หลายอย่างกว้างขวางจนคาดไม่ถึง และสำหรับบางคนก็อาจจะกล่าวได้ว่าเป็นสิ่งจำเป็นมากต่อการดำรงชีวิต พอ ๆ กับปัจจัยในการดำรงชีวิต ทำให้การค้นคว้าและวิจัยเกี่ยวกับเทคโนโลยีการสื่อสารไร้สายนั้นจำเป็นต้องก้าวไปให้ทันเพื่อรองรับความต้องการและความคาดหวังต่อประสิทธิภาพของโทรศัพท์มือถือที่มีมากขึ้นตามลำดับ ในสถานการณ์ที่มีการแข่งขันกันอย่างสูงของผู้ประกอบการในปัจจุบัน

ทางด้าน การค้นคว้าและวิจัยเพื่อพัฒนาประสิทธิภาพของการสื่อสารไร้สายนั้น ได้มีการพัฒนาในด้านคุณภาพเสียง (Voice) ที่มีความชัดเจนปราศจากสัญญาณรบกวน (Noise) ทางด้านการส่งข้อมูล (Data) ก็ได้มีการพัฒนาเพื่อเพิ่มขีดความสามารถในการส่งข้อมูลให้มีความจุได้สูงและเร็วขึ้น ปราศจากการติดขัดอันเนื่องมาจากสภาวะแวดล้อมของตัวกลางที่ทำการส่ง ซึ่งในปัจจุบันประเทศไทยกำลังเข้าใกล้การสื่อสารในระบบการสื่อสารยุคที่สาม (Third Generation)

ปัญหาหนึ่งที่จะเกิดขึ้นเสมอเมื่อมีการส่งข้อมูลผ่านระบบสื่อสาร คือ ข้อมูลที่ได้ถูกตรวจจับที่ภาครับนั้นอาจมีรูปแบบที่ผิดเพี้ยนไป ในการปรับปรุงประสิทธิภาพของสัญญาณข้อมูลดิจิทัลที่รับได้จากผู้ใช้หลาย ๆ คน ทางด้านสถานีภาครับ สัญญาณที่รับได้จะมีความผิดเพี้ยนจากสภาวะรอบข้างของสภาพแวดล้อมที่เกิดขึ้นมากมายในการสื่อสาร โดยบทวิจัยฉบับนี้จะมุ่งเน้นการแก้ปัญหาที่มีอิทธิพลต่อสัญญาณ 3 ส่วนด้วยกันคือความผิดเพี้ยนสัญญาณระหว่างสัญลักษณ์ สัญญาณแทรกสอดจากผู้ใช้คนอื่น ๆ (Multiple Access Interference: MAI) และสัญญาณรบกวนแบบขาวที่มีการกระจายแบบเกาส์เซียน (Additive White Gaussian Noise: AWGN)

1.2 วัตถุประสงค์และขอบเขตการวิจัย

จากหลักการที่ได้กล่าวไว้ข้างต้น การวิจัยของบทวิจัยฉบับนี้จะเน้นการพัฒนาประสิทธิภาพของการสื่อสารสำหรับผู้ใช้หลายคนในระบบการสื่อสารแบบดีเอส-ซีดีเอ็มเอ (Direct Sequence - Code Division Multiple Access: DS-SSMA) โดยมีการเข้ารหัสแบบเทอร์โบ ซึ่งเป็นรหัสที่ใช้เป็นมาตรฐานในระบบการสื่อสารยุคที่สาม ในการปรับแต่งสัญญาณ (Equalization) โดยใช้ตัวปรับแต่งช่องสัญญาณแบบปรับตัวได้ (Adaptive Equalizer) เพื่อลดผลของการผิดเพี้ยนของการแทรกสอดระหว่างสัญลักษณ์ (Intersymbol Interference: ISI) ที่เกิดจากคลื่นหลายวิถี (Multipath)

ระบบดีเอส-ซีดีเอ็มเอ เป็นระบบสื่อสารสำหรับอุตสาหกรรมการสื่อสารดิจิทัลไร้สายในยุคที่สาม (Third Generation: 3G) ซึ่งสามารถรองรับอัตราการรับส่งข้อมูลได้มากตามปริมาณการใช้งานของผู้ใช้งานที่กำลังใกล้เข้ามาในการสื่อสารของประเทศไทย สำหรับการวิจัยในบทวิจัยฉบับนี้ได้มุ่งเน้นไปที่การนำเสนอ

แนวความคิดและการปรับปรุงสมรรถนะให้แก่ระบบซีดีเอ็มเอโดยอาศัยการส่งแบบ Synchronous ที่มีการจำลองการสื่อสารแบบการเชื่อมต่อย้อนกลับ (Reverse Link) โดยได้กำหนดสัญญาณที่ได้รับนั้นอยู่ที่สถานีภาครับ และได้นำตัวปรับแต่งสัญญาณแบบปรับตัวได้ทำงานร่วมกับการเข้ารหัสเทอร์โบมาปรับปรุงสมรรถนะให้กับระบบดังกล่าว สำหรับการวิจัยนั้นจะพิจารณาเมื่อจำนวนผู้ใช้เพิ่มขึ้นก็จะดูผลกระทบของระบบว่ามีผลเป็นอย่างไร ส่วนรูปแบบของการมอดูเลตแบบดิจิตอลนั้นถูกกำหนดให้เป็นแบบ บีพีเอสเค (Binary Phase Shift Keying: BPSK) โปรแกรม MATLAB จะถูกนำมาใช้งานในการจำลองแบบ (Simulation) การทำงานของระบบทั้งหมดซึ่งอยู่บนพื้นฐานของระบบเบสแบนด์ (Base band Signal) โดยกำหนดให้สัญญาณที่ทำการส่งผ่านช่องสัญญาณไปยังเครื่องรับประกอบไปด้วย ช่องสัญญาณของคลื่นหลายวิถี อีกทั้งยังมีการรบกวนของสัญญาณรบกวนแบบขาวที่มีการกระจายแบบเกาส์เซียนรบกวนอยู่ โดยการเปรียบเทียบสมรรถนะของระบบที่ได้จากการจำลองนั้นแสดงให้เห็นถึงค่าอัตราความผิดพลาดบิต (Bit Error Rate: BER) ซึ่งเป็นไปตามฟังก์ชันการเปลี่ยนแปลงของสัญญาณต่อสัญญาณรบกวน (Signal to Noise Ratio: SNR)

1.3 ระเบียบวิธีแนวความคิด

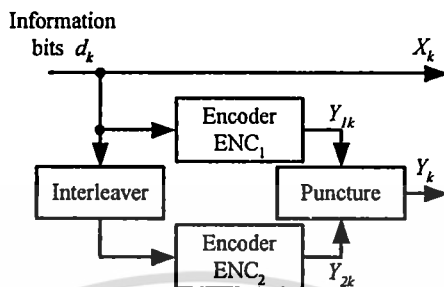
ในการลดผลของความผิดพลาด ISI ที่เกิดจากคลื่นหลายวิถีนั้น จะทำได้ด้วยการปรับแต่งสัญญาณโดยใช้ตัวปรับแต่งสัญญาณ ตัวปรับแต่งสัญญาณทั่วไปที่ใช้กันอยู่มีโครงสร้างพื้นฐานมาจากวงจรกรองดิจิตอลที่มีผลตอบสนองอิมพัลส์แบบจำกัด (Finite Impulse Response filter: FIR) ซึ่งหลักการใหม่ที่จะนำเสนอจะนำตัวปรับแต่งสัญญาณแบบตัดสินใจย้อนกลับโดยจะทำการปรับปรุงสัญญาณเอาต์พุตใหม่ (Modified of the Decision Feedback Equalizer : Mo-DFE) ที่ใช้อัลกอริทึมค่าเฉลี่ยกำลังสองน้อยที่สุดแบบแปรเปลี่ยนค่าก้าวกระโดด (Variable Step-size Least Mean Square algorithm : VS-LMS) และมีการปรับปรุงประสิทธิภาพของการส่งเพื่อให้ทนทานต่อช่องสัญญาณรบกวนที่เกิดขึ้นด้วยการเข้ารหัสช่องสัญญาณ โดยจะใช้การเข้ารหัสแบบเทอร์โบ ซึ่งเป็นรูปแบบหนึ่งของวิธีการเข้ารหัส สำหรับป้องกันความผิดพลาดของข้อมูลดิจิตอลในระบบสื่อสาร ซึ่งมีการนำภาคเข้ารหัสแบบ Recursive Systematic Convolution codes: RSC มาต่อเพื่อใช้งานร่วมกันแบบขนานและใช้การถอดรหัสลักษณะวนซ้ำ เป็นรหัสที่มีประสิทธิภาพในการทำงานที่สูงมากโดยวิทยานิพนธ์ฉบับนี้ได้นำเสนอโครงสร้างของวงจรปรับแต่งสัญญาณที่เหมาะสมที่สุดกับภาคถอดรหัสเทอร์โบที่ใช้อัลกอริทึมแบบ Log-Maximum a Posteriori (Log-MAP) ในระบบการสื่อสารดิจิตอลดีเอส-ซีดีเอ็มเอ

1.4 ผลประโยชน์ที่คาดว่าจะได้รับ

สามารถนำเอาผลที่ได้จากการศึกษาและจำลองของงานวิจัยนี้ไปใช้สำหรับแก้ไขความผิดพลาดของสัญญาณในระบบสื่อสารดิจิตอล ดีเอส-ซีดีเอ็มเอ ได้อย่างมีประสิทธิภาพ

บทที่ 2 ทฤษฎีบทที่เกี่ยวข้อง

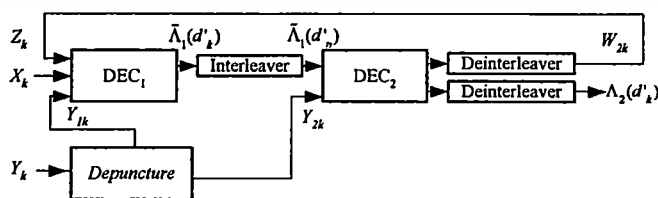
2.1 รหัสเทอร์โบ



รูปที่ 1 ตัวเข้ารหัสเทอร์โบ [3]

รหัสเทอร์โบถูกนำเสนอครั้งแรกในปี พ.ศ. 2536 โดย C. Berrou, A. Glavieux, และ ดร. ปัญญา รุติมีขมิมา [3] โดยการนำตัวเข้ารหัสคอนโวลูชันแบบ Recursive Systematic Convolution มาต่อพ่วงขนานกันและแยกอิสระจากกัน โดยบิดขั้วสาร (d_k) ที่จะส่งเข้าไปให้ภาคเข้ารหัสชุดที่หนึ่งจะถูกป้อนเข้าสู่ตัวเข้ารหัสชุดที่หนึ่ง แต่รหัสชุดที่สองนั้นจะต้องผ่านกระบวนการที่เรียกว่า Interleaver ก่อน บิตข้อมูลที่ได้จากการเข้ารหัสนั้นคือ บิตตรวจสอบ (Parity bits - Y_{1k}, Y_{2k}) ซึ่งจะต้องนำบิตตรวจสอบมาผ่านกระบวนการฟังก์ชันเซอร์ (ในกรณีนี้อัตราเข้ารหัสเป็น 1/2) โดยจะทำให้มีขนาดที่เล็กลงเพื่อให้ประหยัดแบนด์วิดท์ของช่องสัญญาณขณะที่ส่งไปพร้อมกับบิตช่องสัญญาณ (Channel bits - X_k) โดยทั่วไปในทางปฏิบัติแล้วตัวเข้ารหัสที่ต่อขนานกันนั้นจะมีคุณลักษณะที่ต่างกันทั้งรีจิสเตอร์ภายในหรือลักษณะพหุนามตัวกำเนิด (Generator Polynomial) ที่แตกต่างกัน ในรูปที่ 1 แสดงตัวเข้ารหัสเทอร์โบที่ใช้จำลองการทำงานบนคอมพิวเตอร์ของบทความวิจัยฉบับนี้ โดยมีคุณลักษณะของเมทริกซ์ตัวกำเนิด (Generator Matrix) ของตัวเข้ารหัสทั้งสองตัวเหมือนกันตามสมการที่ (1) โดยมีอัตราเข้ารหัสเป็น 1/2 มีการ Interleave แบบ Row-Column Interleave

$$G(D) = \left[1, \frac{1+D+D^2}{1+D^2} \right] \quad (1)$$



รูปที่ 2 ตัวถอดรหัสเทอร์โบ

ในรูปที่ 2 แสดงถึงตัวถอดรหัสเทอร์โบ ซึ่งประกอบด้วยตัวถอดรหัสย่อยที่เหมือนกันสองตัว (DEC₁ และ DEC₂) ที่ต่อกันผ่าน Interleaver ที่เหมือนกับของตัวเข้ารหัส ตัวถอดรหัสย่อยทั้งสองตัวจะสร้างอัตราส่วนความน่าจะเป็นจริงแบบลอการิทึม(Logarithm) $\Lambda(d_k)$ ของบิตข่าวสาร d_k ดังนี้

$$\Lambda(d_k) = \log \left[\frac{P(d_k = 1 | \text{observation})}{P(d_k = 0 | \text{observation})} \right] \quad (2)$$

เมื่อ $P(d_k = i | \text{observation}) ; i \in 0,1$ แสดงถึงค่าความน่าจะเป็น a Posteriori Probability ของข้อมูลดิจิทัล d_k จากนั้นภาคถอดรหัส DEC₁ และ DEC₂ จะมีการนำข้อมูล Y_{1k} และ Y_{2k} ซึ่งเป็นข้อมูลที่ถูกส่งมาจากภาคตรวจวัดข้อมูลและข้อมูลคงค้าง (Extrinsic Information - Z_k) ซึ่งเป็นข้อมูลที่ถูกป้อนกลับมาเพื่อเพิ่มประสิทธิภาพในการคำนวณทุก ๆ วงรอบการทำงานของภาคถอดรหัสมาทำการประมวลผลเพื่อคำนวณหาค่าของข้อมูล $\tilde{\Lambda}_1(d'_k)$ เพื่อส่งไปให้กับภาคถอดรหัส DEC₂ โดยลักษณะข้อมูลที่ได้จากการคำนวณจะมีความสัมพันธ์ดังสมการ

$$\tilde{\Lambda}_1(d'_k) = \frac{2}{\sigma^2} X_k + \frac{2}{\sigma_z^2} Z_k + W_{1k} \quad (3)$$

โดยที่ W_{1k} คือข้อมูลที่เกิดจากส่วนของการถอดรหัส DEC₁

σ^2 คือค่าความแปรปรวนของสัญญาณรบกวน

σ_z^2 คือค่าความแปรปรวนของข้อมูลคงค้าง Z_k

สมการที่ (3) เป็นการพิจารณาลักษณะของข้อมูล $\tilde{\Lambda}_1(d'_k)$ ที่ได้จากการทำงานของภาคถอดรหัส DEC₁ จากกรณีที่มีการใช้งานภายใต้การสื่อสารที่มีสัญญาณรบกวนที่มีการแจกแจงแบบเกาส์เซียน และเนื่องจากข้อมูลที่ถูกส่งให้กับ DEC₂ นั้นต้องไม่มีความสัมพันธ์กับข้อมูลที่อยู่ใน DEC₁ เลย ดังนั้น $\tilde{\Lambda}_1(d'_k)$ ที่ส่งให้กับ DEC₂ จึงมีค่าเป็น

$$\tilde{\Lambda}_1(d'_k) = \Lambda_1(d'_k) |_{Z_k=0} \quad (4)$$

และจะนำ $\tilde{\Lambda}_1(d'_k)$ ที่ได้มาผ่านกระบวนการ Interleaver เพื่อจัดเรียงรูปแบบการใช้งานให้ตรงกับภาคถอดรหัส DEC₂ และ ถอดรหัสร่วมกับข้อมูล Y_{2k} ที่ถูกตรวจวัดได้ประมวลผลเพื่อคำนวณค่าของ W_{2k} ในกรณีนี้วงรอบการทำงานของรหัสยังไม่สิ้นสุด ทั้งนี้เพื่อนำข้อมูลดังกล่าวป้อนกลับไปให้กับภาคถอดรหัส DEC₁ อีกครั้งหนึ่งโดยใช้สมการที่ (5)

$$W_{2k} = \Lambda_2(d'_k) |_{\tilde{\Lambda}_1(d'_k)=0} \quad (5)$$

ข้อมูล w_{2k} ที่ได้จากการคำนวณนี้ จะถูกนำมาผ่านกระบวนการ Deinterleaver เพื่อจัดเรียงรูปแบบของข้อมูลให้ตรงกับที่ใช้ในภาคถอดรหัส DEC₁ และเมื่อกระบวนการทำงานของภาคถอดรหัสนั้นมีวงรอบการทำงานที่ครบตามกำหนดแล้ว จะนำข้อมูล $\Lambda_2(d'_k)$ ที่ได้จากการประมวลผลของภาคถอดรหัส DEC₂ ในรอบสุดท้ายมาใช้สำหรับการตัดสินใจครั้งสุดท้ายเพื่อคำนวณค่าของข้อมูลดิจิทัล d'_k ที่จะถูกส่งออกไปเป็นผลลัพธ์ของการถอดรหัสจากภาคถอดรหัสเทอร์โบ ซึ่งลักษณะการตัดสินใจจะทำได้ดังสมการที่ (6)

$$d'_k = \text{sign}[\Lambda_2(d'_k)] \quad (6)$$

ส่วนอัลกอริทึมที่ใช้ใน DEC มีหลายแบบ [5] ในบทความวิจัยนี้เลือกใช้อัลกอริทึมแบบ Log-MAP เนื่องจากเป็นอัลกอริทึมที่มีสมรรถนะสูง [9]



บทที่ 3

ตัวปรับเท่าแบบตัดสินใจป้อนกลับชนิดละเอียด

ในบทนี้แนะนำเสนอตัวปรับเท่าแบบตัดสินใจป้อนกลับ (Decision Feedback Equalizer: DFE) [7] ซึ่งมีพื้นฐานมาจากโครงสร้างของตัวกรองผลตอบสนองอิมพัลส์แบบจำกัด (Finite Impulse Response: FIR) โดยเพิ่มส่วนของวงจรรองป้อนกลับ (Feedback Filter) เข้าไป โดยกำหนดให้สัมประสิทธิ์ของวงจรรองส่วนไปหน้า (Feed Forward Filter) มีจำนวน $M-1$ แท้ป และ สัมประสิทธิ์ของวงจรรองส่วนป้อนกลับ มีจำนวน $N-1$ แท้ป สัญญาณอินพุตที่เข้ามาในตัวปรับเท่าจะอยู่ในรูปแบบของเวกเตอร์ R_n^k สัมประสิทธิ์ของตัวปรับเท่าจะกำหนดให้เป็น $W_{w,v}$ และสามารถเขียนให้อยู่ในรูปแบบของตัวแปรได้ดังนี้ [6,7]

$$R_n^k = [r^k(n) r^k(n-1) \dots r^k(n-(M-1)) \quad y_{H1}^k(n-1) \dots y_{H1}^k(n-(N-1))]^T \quad (7)$$

$$W_{w,v} = [w_0 \ w_1 \ \dots \ w_{M-1} \quad v_1 \ \dots \ v_{N-1}]^T \quad (8)$$

โดยที่ $r^k(n)$ คือ อินพุตของวงจรรองส่วนไปหน้า

$y_{H1}^k(n)$ คือ อินพุตของวงจรรองส่วนป้อนกลับที่ตัดสินใจแล้ว

w คือ สัมประสิทธิ์ของตัวปรับเท่าส่วนไปหน้า

v คือ สัมประสิทธิ์ของตัวปรับเท่าส่วนป้อนกลับ

สัญญาณเอาต์พุตของตัวปรับเท่าแบบตัดสินใจป้อนกลับสามารถแสดงได้ดังสมการที่ (9) และ (10)

$$y_{d1}^k(n) = y_{f1}^k(n) + y_{b1}^k(n) = \sum_{i=0}^{M-1} w_i r^k(n-i) \quad (9)$$

$$+ \sum_{i=0}^{N-1} v_i y_{H1}^k(n-(i+1)) \\ = W_{w,v}^H R_n^k \quad (10)$$

โดยที่ H คือ เฮอร์มิเทียน ทรานสโพส (Hermitian Transpose)

$y_{f1}^k(n)$ คือ เอาต์พุตของตัวปรับเท่าส่วนไปหน้า

$y_{b1}^k(n)$ คือ เอาต์พุตของตัวปรับเท่าส่วนป้อนกลับ

สัญญาณเอาต์พุตที่นำไปประมวลผลเพื่อส่งต่อไปให้ภาคถอดรหัส สามารถเขียนได้ดังสมการที่ (11)

$$y_{H1}^k(n) = \text{sign}[y_{d1}^k(n)] \quad (11)$$

ค่าความผิดพลาดที่ใช้สำหรับปรับสัมประสิทธิ์ของตัวปรับเท่าระหว่างสัญญาณที่ต้องการ $d^k(n)$ และสัญญาณเอาต์พุตของตัวปรับเท่าแบบเดิม สามารถกำหนดได้ดังสมการที่ (12)

$$e_{ff1}(n), e_{fb1}(n) = d^k(n) - y_{ff1}^k(n) \quad (12)$$

โดยที่ $e_{ff1}(n)$ คือ ค่าผิดพลาดของตัวปรับเท่าส่วนป้อนไปหน้า
 $e_{fb1}(n)$ คือ ค่าผิดพลาดของตัวปรับเท่าส่วนป้อนกลับ

ในบทความวิจัยนี้นำเสนอตัวปรับเท่าแบบตัดสินใจป้อนกลับแบบใหม่ โดยทำการปรับปรุงเอาต์พุตของตัวปรับเท่าใหม่กำหนดได้ดังสมการที่

$$y_{ff2}^k(n) = \sum_{i=0}^{M-1} w_i r^k(n-i) \quad (13)$$

โดยที่ $y_{ff2}^k(n)$ คือ เอาต์พุตของตัวปรับเท่าส่วนป้อนไปหน้า และเอาต์พุตของตัวปรับเท่าส่วนป้อนกลับคือ

$$y_{fb2}^k(n) = \sum_{i=0}^{N-1} v_i y_{ff2}^k(n-(i+1)) \quad (14)$$

โดยที่

$$y_{df2}^k(n) = \text{sign}[y_{ff2}^k(n)] \quad (15)$$

ดังนั้นเอาต์พุต $y_o^k(n)$ ของตัวปรับเท่าที่นำเสนอในบทความวิจัยนี้ สามารถเขียนได้ดังสมการที่

$$y_o^k(n) = y_{ff2}^k(n) + y_{fb2}^k(n) \quad (16)$$

ค่าความผิดพลาดที่ใช้สำหรับปรับสัมประสิทธิ์ของตัวปรับเท่าระหว่างสัญญาณที่ต้องการ $d^k(n)$ และสัญญาณเอาต์พุตของตัวปรับเท่าแบบใหม่สามารถกำหนดได้ดังนี้

$$e_{f2}(n), e_{p2}(n) = d^k(n) - y_{f2}^k(n) \quad (17)$$

เนื่องจากในภาคถอดรหัสเทอร์โบจะเป็นแบบ soft input soft output [3] ดังนั้นข้อมูลที่ได้จากวงจรปรับเท่าแบบใหม่ที่นำเสนอในบทความวิจัยนี้โดยใช้สมการที่ (17) ซึ่งเป็นข้อมูลที่ยังไม่ได้ทำการตัดสินใจว่าเป็นข้อมูล 0 หรือ 1 ที่เรียกว่าเอาต์พุตแบบละเอียด(Soft Output) จึงมีความเหมาะสมมากกว่าข้อมูลที่ได้จากสมการที่ (12) ซึ่งเป็นข้อมูลที่ได้จากตัวปรับเท่าแบบเดิมผ่านการตัดสินใจแล้ว ที่เรียกว่า เอาต์พุตแบบหยาบ(Hard Output)



บทที่ 4

อัลกอริทึมแบบค่าก้าวกระโดดคงที่และแบบแปรเปลี่ยนค่าก้าวกระโดด

อัลกอริทึมที่ใช้ในการปรับค่าสัมประสิทธิ์ตัวปรับเท่าแบบค่าก้าวกระโดดคงที่ที่ใช้ในวงจรสวนป้อนกลับและสวนป้อนไปหน้าของวงจรปรับเท่าแบบเดิม กำหนดได้ดังสมการที่ (18) และ (19) ตามลำดับดังนี้

$$v(n+1) = v(n) + \mu_{fb} e_{fb1}(n) y_{H1}^k(n) \quad (18)$$

$$w(n+1) = w(n) + \mu_{ff} e_{ff1}(n) r^k(n) \quad (19)$$

โดยที่ μ_{fb} คือค่าก้าวกระโดดคงที่ของตัวปรับเท่าสวนป้อนกลับ

μ_{ff} คือค่าก้าวกระโดดคงที่ของตัวปรับเท่าสวนป้อนไปหน้า

ส่วนอัลกอริทึมที่ใช้ในการปรับค่าสัมประสิทธิ์ของตัวปรับเท่าที่นำเสนอในบทความวิจัยนี้ สำหรับวงจรสวนป้อนกลับใช้อัลกอริทึมแบบค่าก้าวกระโดดคงที่ สามารถเขียนได้ดังสมการที่ (20) และสวนป้อนไปหน้าใช้อัลกอริทึมแบบแปรเปลี่ยนค่าก้าวกระโดด เขียนได้ดังสมการที่ (21)

$$v(n+1) = v(n) + \mu_{fb} e_{fb2}(n) y_{df2}^k(n) \quad (20)$$

$$w(n+1) = w(n) + \mu_{ff}(n) e_{ff2}(n) r^k(n) \quad (21)$$

โดยที่ [8]

$$\mu_{ff}(n+1) = \gamma \mu_{ff}(n) + \beta \varphi^2(n) \quad (22)$$

$$\varphi(n+1) = \alpha \varphi(n) + \sigma(1 - \text{BER}) \quad (23)$$

และ μ_{fb} คือ ค่าก้าวกระโดดคงที่ของตัวปรับเท่าสวนป้อนกลับ

$\mu_{ff}(n)$ คือ ค่าก้าวกระโดดแบบแปรเปลี่ยนค่าของตัวปรับเท่าสวนไปหน้า

BER คือ อัตราความผิดพลาดบิตของข้อมูล

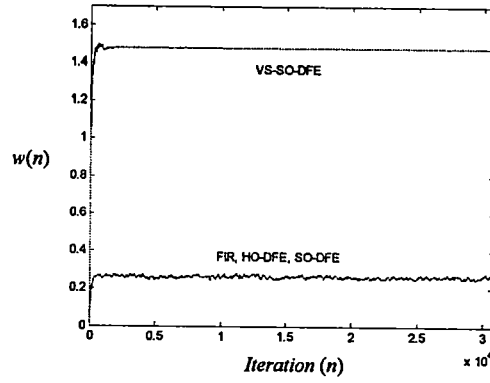
α, σ, γ และ β คือ สัมประสิทธิ์ค่าคงที่มีค่าเป็นบวก

บทที่ 5

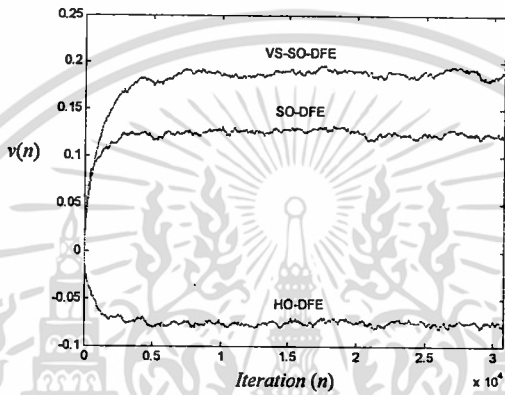
ผลการทดลอง

การทดลองใช้ข้อมูลในการทดสอบเป็นจำนวนบิตข้อมูลจำนวน 10 กิโลบิต ($10 \times 1,024 = 10,240$ บิต) ผู้ใช้งาน 4 คน กำลังงานส่งของผู้ใช้งานคนละ 8 dB กรณีควบคุมกำลังส่งสมบูรณ์ รหัสที่ใช้ในการแผ่ให้กับข้อมูลเป็นรหัส Pseudorandom Noise (PN) Code มีค่า processing gain เท่ากับ 10 จำนวน 4 ชุด อัตราการลดทอน (A) ของช่องสัญญาณมีค่าเท่ากับ 2.9 มีคลื่นหลายวิถีทั้งหมด 4 เส้นทาง ใช้วงจรกรองแบบสมมาตร (Matched Filter) ภาคเข้ารหัสเทอร์โบใช้ค่าของเมทริกซ์การสร้าง (Generate Matrix) มีค่าเท่ากับ $[7_8, 5_8]$ อัตราการเข้ารหัสเป็น $1/2$ ทำซ้ำทั้งหมด 10 รอบ สัมประสิทธิ์ของตัวปรับเท่า (Tap Weight) มีทั้งหมด 11 ค่า

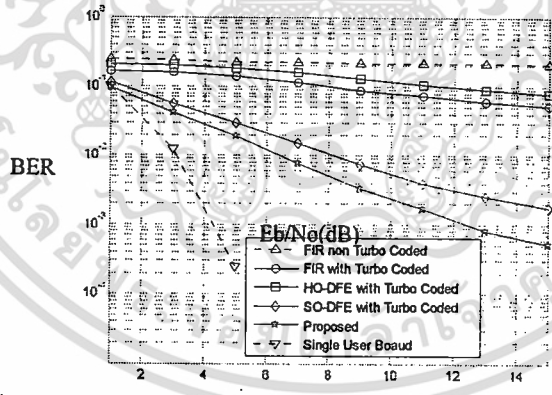
รูปที่ 3 แสดงถึงการลู่เข้าของสัมประสิทธิ์ของวงจรปรับเท่าส่วนบ่อนไปหน้า โดยใช้อัลกอริทึมแบบค่าก้าวกระโดดคงที่และแปรเปลี่ยนค่าก้าวกระโดด จากรูปที่ 3 จะเห็นได้ว่าหลังจากวงจรปรับเท่าได้ค่าสัมประสิทธิ์ที่เหมาะสมแล้ว ความแปรปรวนหรือการแกว่งของค่าสัมประสิทธิ์ที่ใช้อัลกอริทึมแบบแปรเปลี่ยนค่าก้าวกระโดด ร่วมกับวงจรปรับเท่าที่นำเสนอในบทความวิจัยนี้ (VS-SO-DFE) มีค่าน้อยกว่าวงจรปรับเท่าที่ใช้อัลกอริทึมแบบค่าก้าวกระโดดคงที่ที่ใช้โครงสร้างอื่น ๆ เช่น วงจรปรับเท่าชนิดอิมพัลส์จำกัด (FIR) วงจรปรับเท่าแบบตัดสินใจบ่อนกลับชนิดหยาบ (HO-DFE) ค่าความแปรปรวนของสัมประสิทธิ์ในวงจรปรับเท่ามีค่าต่ำ ส่งผลให้ประสิทธิภาพของระบบดีขึ้น ส่วนในรูปที่ 4 แสดงการลู่เข้าของสัมประสิทธิ์ของตัวปรับเท่าชนิดต่าง ๆ ในวงจรส่วนบ่อนกลับ โดยใช้ค่าก้าวกระโดดคงที่ รูปที่ 5 แสดงการเปรียบเทียบอัตราความผิดพลาดบิตของตัวปรับเท่า จากรูปที่ 5 จะเห็นได้ว่า อัตราความผิดพลาดบิตของตัวปรับเท่าใหม่ที่ใช้อัลกอริทึมแบบแปรเปลี่ยนค่าก้าวกระโดด ให้ค่าอัตราความผิดพลาดบิตต่ำกว่าอย่างเห็นได้ชัด



รูปที่ 3 การลู่เข้าของค่าสัมประสิทธิ์ของตัวปรับเท่าส่วนป้อนไปหน้า



รูปที่ 4 การลู่เข้าของค่าสัมประสิทธิ์ของตัวปรับเท่าส่วนป้อนกลับ



รูปที่ 5 อัตราความผิดพลาดบิตของตัวปรับเท่าแต่ละชนิด

บทที่ 6

บทสรุปและข้อเสนอแนะ

บทความวิจัยนี้นำเสนอตัวปรับเท่าแบบตัดสินใจย้อนกลับชนิดละเอียดแบบใหม่โดยใช้อัลกอริทึมแบบแปรเปลี่ยนค่าก้าวกระโดดทำงานร่วมกับรหัสเทอร์โบสำหรับระบบการสื่อสารดีเอส-ซีดีเอ็มเอ จากผลการทดลองแสดงให้เห็นว่าตัวปรับเท่าที่นำเสนอมีสมรรถนะที่ดีกว่าตัวปรับเท่าชนิดอื่นได้อย่างชัดเจน จากการทดลองในบทวิจัยฉบับนี้ อาศัยการจำลองข้อมูลในคอมพิวเตอร์โดยใช้โปรแกรม MATLAB ซึ่งเป็นเพียงสมมุติฐานเท่านั้น ด้วยขีดจำกัดของโปรแกรมการจำลองนี้ไม่สามารถแสดงให้เห็นถึงความผิดพลาดอันเนื่องมาจากปรากฏการณ์ใกล้ไกล (Near Far Effect) ได้ จึงต้องนำงานวิจัยนี้ไปทำงานจริงในระบบสื่อสาร เพื่อที่จะวัดประสิทธิภาพของตัวปรับแต่งสัญญาณที่ได้นำเสนอนี้ ให้ครอบคลุมถึงปัญหาทั้งหมดที่มีอยู่ในสภาพแวดล้อมจริง



เอกสารอ้างอิง

- [1] G. Mandyam and J. Lai, "Third-Generation CDMA Systems for Enhanced Data Services", Academic Press, 2002.
- [2] S. Haykin and M. Moher, "Modern Wireless Communications", Prentice-Hall, 2005.
- [3] C. Berrou, A. Glavieux, and P. Thitimajshima, "Near Shannon Limit Error-Correcting Coding and Decoding: Turbo Code", In Proc. IEEE ICOC, pp. 1064-1070, 1993.
- [4] P. Seite and J. Tardivel, "Adaptive Equalizers for Joint Detection in an Indoor CDMA Channel", In Proc. IEEE Vehicular Technology Conference, pp. 484-488, 1995.
- [5] B. Sklar, "Digital Communications Fundamentals and Applications", Prentice-Hall, 2004.
- [6] S. Haykin, "Adaptive Filter Theory", Prentice-Hall, 2002.
- [7] D. W. Kim, S. H. Han, M. S. Eun, J. S. Choi and Y. S. Cho, "An Adaptive Decision Feedback Equalizer Using Error Feedback", In Proc. IEEE Transaction on Consumer Electronics, Vol. 42, No. 3, pp. 468-477, 1996.
- [8] S. Benchapornkullanj, C. Benjangkprasert and M. Lertwatechakul, "The Variable Step Size Blind Adaptive Decorrelating Detector PIC in DS/CDMA System", In Proc. IC-SEC 2002, pp. 324-327, 2002.
- [9] B. Vucetic and J. Yuan, "Turbo Codes Principles and Applications", Boston: Kluwer Academic Publisher, 2001.

APIS



ISSN 1738-9062

The 5th Asia Pacific International Symposium on Information Technology

Jan. 9-10, 2006, Dianzi University, Hangzhou, China

Organized by

- Korea Information Processing Society

Hosted by

- Hangzhou Dianzi University

Co-hosted by

- National Internet Development Agency of Korea

Technical Co-Sponsorship by

- Institute of Electrical and Electronics Engineers



杭州电子科技大学
HANGZHOU DIANZI UNIVERSITY



Modified Decision Feedback Equalizer Using Variable Step-Size Algorithm for Turbo Coded DS/CDMA Systems

T. Udomsripaiboon, A. Pomsathit, P. Thumwarin, N. Anantrasirichai, C. Benjangkprasert

Research Center for Communications and Information Technology (ReCCIT), and
Faculty of Engineering

King Mongkut's Institute of Technology Ladkrabang
Ladkrabang, Bangkok 10520, Thailand

noah8622@hotmail.com, po.auttapon@rmut.ac.th, kbchawal@kmitl.ac.th

ABSTRACT

In this paper, presents a modified version of decision feedback equalizer structure using a new variable step-size algorithm for turbo coded direct-sequence code division multiple access (DS/CDMA) digital communication systems. The proposed adaptive equalizer is using a bit error rate performance of the system to control the update coefficients of the adaptive equalizer. By this technique, the performances of the proposed adaptive equalizer cooperate with the attractive Log-Maximum a posteriori (Log-MAP) algorithm of turbo decoder for the DS/CDMA system provides a good statistical in non-stationary channel condition scenario. The simulation results are shown the superior bit error rate performances of the proposed adaptive equalizer over the other equalizers such as finite impulse response equalizer, the conventional decision feedback equalizer.

Keywords : DS/CDMA, variable step-size algorithm, decision feedback equalizer, turbo code.

1. Introduction

Direct-sequence code division multiple access has been adopted by industry as a key technology for the third generation wireless communication systems[6,7]. Due to time variation and frequency selectivity of wireless multipath channels, the presence of time variant fading, intersymbol interference (ISI), and multiple access interference (MAI) are the main limitation to the performance of DS/CDMA systems. The methods to eliminate this problem include code waveform design, power control, adaptive equalizer, forward error control codes and multiuser detection. Combination of these techniques would be more

effective due to difference advantages of each technique.

A turbo code[1], which were discovered by C. Berrou *et al.* in 1993 provide significant improvements in the quality of data transmission over a noisy channel. For the turbo decoding algorithms, the iterative Log-maximum a posteriori (Log-MAP) algorithm is an attractive algorithm of turbo decoder process.

Various types of adaptive equalizers that applications for mitigate the effect of MAI and ISI have been discussed in the literatures [2-6].

This paper proposed a new variable step-size algorithm for the proposed adaptive equalizer scheme and using the log-MAP algorithm in the turbo decoding of the DS/CDMA communication system. The proposed adaptive equalizer structure is based on the conventional decision feedback equalizer.

The paper is organized as follows. In section 2, the system model is described. Section 3 presents the structures of the decision feedback equalizer and the proposed soft output decision feedback equalizer. In section 4, the adaptive least mean square algorithm and the proposed variable step-size algorithm for the equalizer receiver is described. Numerical results for the suppression of ISI and MAI for DS/CDMA communication system are presented in section 5, and finally, section 6 is conclusion.

2. System Model

We consider the forward link of a DS-CDMA system with K users. We assume that the signals of the users arrive at the receiver synchronously and that the spreading codes are known at the receiver. The modulation scheme is linear. d_i^k is the i th symbol of duration T_s , transmitted by user k . The spreading code

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$c_k(n)$ of length L_c assigned to user k can be written as [3]:

$$c_k(n) = \sum_{i=0}^{L_c-1} c_k^i x(n-iT_c) \quad (1)$$

with

$$x(n) = \begin{cases} 1 & \text{if } n \in [0, T_c] \\ 0 & \text{otherwise} \end{cases}$$

where T_c is the chip duration ($T_c = T_s / L_c$) and $c_k^i \in \{-1, 1\}$. The spread signal is transmitted by user k given by:

$$s_k(n) = \sum_{i=0}^{\infty} d_i^k c_k(n-iT_s) \quad (2)$$

The spread signal is transmitted over the frequency and time selective channel, where $h_k(n)$ is given as follows [3]:

$$h_k(n) = \sum_{i=0}^{W-1} a_i^k \delta(n-iT_c) \quad (3)$$

whose impulse response is given by:

$$a_i^k = \begin{cases} 0.5 \left\{ 1 + \cos\left(\frac{2\pi}{A}(i-2)\right) \right\}, & i=1, 2, 3 \\ 0 & \text{otherwise} \end{cases} \quad (4)$$

where the factor A is introduced to allow scaling to customize of the simulated ISI.

The path gain a_i^k is a complex Gaussian random process with zero mean. Let us now introduce a guard interval before the transmission of information symbol in order to cancel ISI. T_s must therefore be replaced by τ in Eq. (2). The minimum value of τ is: $\tau = T_s + (W-1)T_c$. The received signal can be expressed as:

$$r(n) = \sum_{i=0}^{\infty} \sum_{k=0}^{K-1} d_i^k c_k(n-i\tau) * h_k(n) + n(n) \quad (5)$$

where $n(n)$ is a complex additive white Gaussian noise with zeros mean and a variance of σ^2 .

3. The Equalizer Structure

A. Decision Feedback Equalizer(DFE) Structure

The DFE, first introduced by Austin, shows significant performance gain by adding decision feedback filter to linear equalizer (LE). It consists of feed-forward filter and decision feedback filter. The DFE that has feed-forward filter of $M-1$ taps and feedback filter of $N-1$ taps. Assume that the input vector, R_n^k , and filter coefficient vector, $W_{w,v}$ with time index n is given by:

$$R_n^k = [r^k(n) r^k(n-1) \dots r^k(n-(M-1)) \\ y_H^k(n-1) \dots y_H^k(n-(N-1))]^T \quad (6)$$

$$W_{w,v} = [w_0 \ w_1 \ \dots \ w_{M-1} \ v_1 \ \dots \ v_{N-1}]^T \quad (7)$$

where $r^k(n)$ is the input signal and $y_H^k(n)$ is the decision value of the equalizer output. Then, the output $y_d^k(n)$ before decision of the DFE can be expressed as:

$$y_d^k(n) = \sum_{i=0}^{M-1} w_i r^k(n-i) \\ + \sum_{i=0}^{N-1} v_i y_H^k(n-(i+1)) \quad (8)$$

$$= W_{w,v}^H R_n^k \quad (9)$$

where H stands for Hermitian transpose, $y_H^k(n)$ is the decision output of the DFE.

Herein, we consider the equalized output of the decision feedback equalizer structure or called hard output decision feedback equalizer(HO-DFE), the output of the HO-DFE can be expressed as:

$$y_H^k(n) = \text{sign}[y_d^k(n)] \quad (10)$$

The error between the desired signal $d^k(n)$ and the filter output $y_d^k(n)$ of HO-DFE is given as:

$$e_{\beta 1}(n), e_{\beta 1}(n) = d^k(n) - y_d^k(n) \quad (11)$$

B. The modified DFE Equalizer Structure

This section, we proposed the modified version of the decision feedback adaptive equalizer called soft output decision feedback adaptive equalizer (SO-DFE). The equalized output signal of the SO-DFE adaptive equalizer is the sum of the outputs of the feed-forward part and feedback part of the equalizer. Decisions made on the equalized signal are only feedback to a feedback part of the equalizer. By

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

this structure, it is suitable for turbo code decoding of the DS/CDMA systems. The output $y_{ff}^k(n)$ of the feed-forward part is given by:

$$y_{ff}^k(n) = \sum_{i=0}^{M-1} w_i r^k(n-i) \quad (12)$$

The output $y_{fb}^k(n)$ of the feedback part is given by:

$$y_{fb}^k(n) = \sum_{i=0}^{N-1} v_i y_{df}^k(n-(i+1)) \quad (13)$$

where $y_{df}^k(n)$ is the decision output of $y_{ff}^k(n)$ can be expressed as:

$$y_{df}^k(n) = \text{sign}[y_{ff}^k(n)] \quad (14)$$

Then, the output $y_o^k(n)$ of the SO-DFE can be expressed as:

$$y_o^k(n) = y_{ff}^k(n) + y_{fb}^k(n) \quad (15)$$

The error between the desired signal $d^k(n)$ and the filter output $y_{ff}^k(n)$ of SO-DFE is given as:

$$e_{ff2}(n), e_{fb2}(n) = d^k(n) - y_{ff}^k(n) \quad (16)$$

4. Variable Step-Size Algorithm for The Equalizer

The general problem is to estimate the desired discrete time signal $d^k(n)$ using past values $d^k(n-1)$, $d^k(n-2)$, ..., and samples from a reference signal $\{r^k(n)\}$, from Eq.(7), the weights of feed-forward part of the equalizer using the least mean square(LMS) algorithm are updated according to :

$$w(n+1) = w(n) + \mu_{ff} e_{ff}(n) r^k(n) \quad (17)$$

where μ_{ff} is a fixed step-size parameter of feed-forward filter. The weights of feedback part are updated as:

$$v(n+1) = v(n) + \mu_{fb} e_{fb}(n) y_{df}^k(n) \quad (18)$$

where μ_{fb} is a fixed step-size parameter of feedback filter.

Then in order to improved the performance of the system. The weights of feed-forward part and feedback part of the equalizer are using the variable

step-size (VS) algorithm. The weights of feed-forward part are updated according to :

$$w(n+1) = w(n) + \mu_{ff}(n) e_{ff}(n) r^k(n) \quad (19)$$

where $\mu_{ff}(n)$ is a variable step-size parameter of feed-forward filter. Also, the weights of feedback are updated as follows:

$$v(n+1) = v(n) + \mu_{fb}(n) e_{fb}(n) y_{df}^k(n) \quad (20)$$

where $\mu_{fb}(n)$ is a variable step-size parameter of feedback filter. The objective of using variable step-size algorithm Eqs(19) and (20) are that to ensure large values of $\mu_{ff}(n)$ and $\mu_{fb}(n)$ when the algorithm is far from the optimum and the values of $\mu_{ff}(n)$ and $\mu_{fb}(n)$ decreasing as the updated value approach the optimum. That is described as follows:

$$\varphi(n+1) = \alpha\varphi(n) + \sigma(1 - \text{BER}) \quad (21)$$

Thus, the variable step-size parameter for update the equalizer coefficients are given by:

$$\mu_{ff}(n+1) = \gamma_1 \mu_{ff}(n) + \beta_1 \varphi^2(n) \quad (22)$$

$$\mu_{fb}(n+1) = \gamma_2 \mu_{fb}(n) + \beta_2 \varphi^2(n) \quad (23)$$

where α , σ , γ_1 , γ_2 , β_1 and β_2 are positive constants, BER is bit error rate.

5. Numerical Results

The BER performance of the proposed variable step-size algorithm and adaptive equalizer structure with turbo code for the CDMA system receiver is presented in this section. The simulation results are obtained from the communication system over both ISI and MAI channels. The main system parameters are defined as follows: length of transmission information 15 kbits (15 x 1024), support 4 users, filter length of feed-forward part $M = 11$, feedback part $N = 10$, power of each user = 8 dB, and with 10 independents computer runs.

For turbo code parameters: channel code rate $R = 1/2$, and the number of iteration for turbo decoder = 1.

Fig. 1 shows the convergence process of feed-forward part with adaptive algorithm for the equalizers with the $E_b/N_0 = 15$ dB. Fig. 2 shows the convergence process of feedback part with adaptive algorithm for the equalizers with the $E_b/N_0 = 15$ dB. Fig. 3 shows the average BER performance of the perfect power control versus E_b/N_0 for various values of the receiver. From Fig. 3, it is seen that the proposed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น มิใช่เพื่อเผยแพร่หรือใช้เพื่อการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

adaptive equalizers provide a lowest BER performance for every Eb/No values.

6. Conclusion

In this paper, we proposed a powerful adaptive equalizer that using the variable step-size algorithm to control the adaptation process of the soft output decision feedback equalizer and followed by the attractive Log-MAP algorithm for the turbo decoding process of the communication system. Our simulation results shown that the BER performance of the proposed adaptive equalizer for the DS/CDMA communication systems are greatly outperformed then other equalizers.

References

- [1] C. Berrou, A. Glavieux, and P. Thitimajshima, "Near Shannon Limit Error-Correcting Codings and Decoding: Turbo Code", In Proc. IEEE ICOC, 1993, pp. 1064-1070.
- [2] E. H. Satorius and S. T. Alexander, "Channel Equalization Using Adaptive Lattice Algorithms", In Proc. IEEE Trans. on Communication, 1979, pp. 899-905.
- [3] S. Haykin, "Adaptive Filter Theory", Prentice-Hall, 2002.
- [4] S. Haykin, "Communication Systems", John Wiley & Sons, Inc., 1994.
- [5] B. Sklar, "Digital Communications Fundamentals and Applications", Prentice-Hall, 2004.
- [6] S. Haykin and M. Moher, "Modern Wireless Communications", Prentice-Hall, 2005.
- [7] G. Mandyam and J. Lai, "Third-Generation CDMA Systems for Enhanced Data Services", Academic Press, 2002.
- [8] P. L. Kafle, K. Makelainen and R. M. A. P. Rajatheva "Performance of Parallel Concatenated Interleaved Codes in Correlated Multipath Fading Channels in a DS-CDMA System", In Proc. IEEE Trans. on Communication, 1999, pp. 1826-1830.
- [9] D. Divsala and F. Pollara, "On the Design of Turbo Codes", The Telecommunication and Data Acquisition Progress Report, Jet Propulsion Laboratory, 1995, pp.99-121.
- [10] P. Jung and M. Nashan, "Performance Evaluation of Turbo Codes for Short Frame Transmission Systems", Electronics Letters, Vol. 30, No. 2, 1994, pp. 111-113.

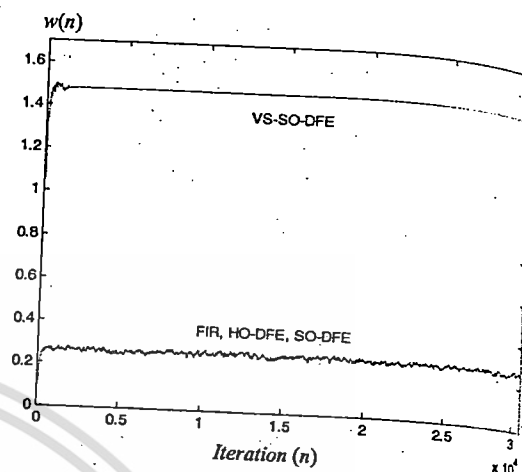


Figure 1 : The convergence process of feed-forward coefficients with Eb/No = 15 dB

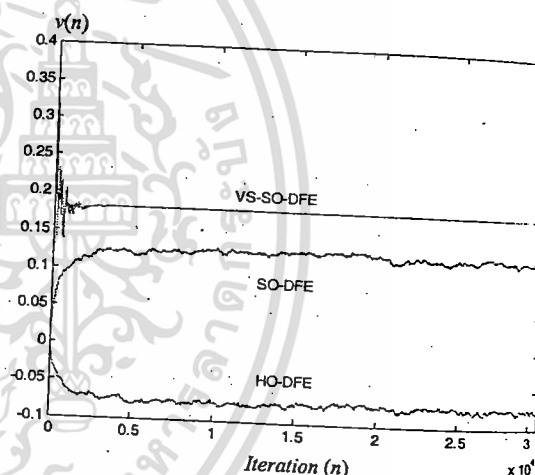


Figure 2 : The convergence process of feedback coefficients with Eb/No = 15dB

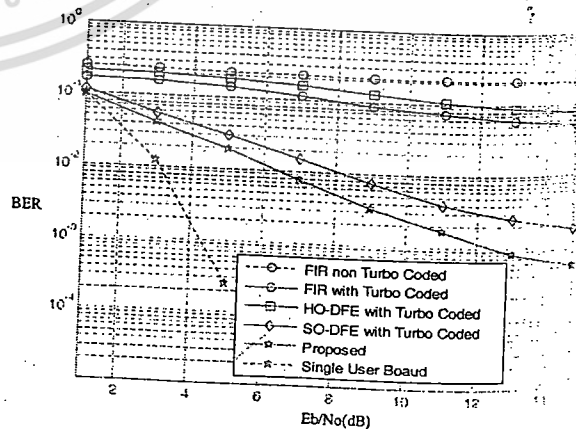


Figure 3 : BER performance of the adaptive equalizers

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2005

INTERNATIONAL SYMPOSIUM ON
INTELLIGENT SIGNAL PROCESSING
AND COMMUNICATION SYSTEMS

HONG KONG

PROCEEDINGS

Organized by

• The Chinese University of Hong Kong

Co-organized by

• IEEE Hong Kong Chapter of Signal Processing

Sponsored by

United College, The Chinese University of Hong Kong

Co-sponsored by

• IEEE Hong Kong Section

• IEEE Hong Kong Joint Chapter on Circuits & Systems and Communications

สงวนลิขสิทธิ์ - ออกสารทุกครั้งที่มีการนำไปใช้

SOFT OUTPUT DECISION FEEDBACK EQUALIZER USING VARIABLE STEP-SIZE ALGORITHM FOR TURBO CODED DS/CDMA SYSTEMS

T. Udomsripaiboon, C. Mingkwan, C. Benjangkprasert, O. Sangaroon, K. Janchitrapongvej

Research Center for Communications and Information Technology (ReCCIT), and
Department of Information Engineering, Faculty of Engineering,

King Mongkut's Institute of Technology Ladkrabang

Ladkrabang, Bangkok 10520, Thailand, Email: kbchawal@kmitl.ac.th, noah8622@hotmail.com

Abstract — This paper presents a new variable step-size algorithm on soft output adaptive decision feedback equalizer for turbo coded direct-sequence code division multiple access (DS/CDMA) systems. The proposed adaptive equalizer utilizes a performance of the system or by means of bit error rate to control the adaptation process of the equalizer and the new structure is based on the decision feedback equalizer. By this method, the performances of the proposed adaptive equalizer cooperate with the attractive Log-Maximum a posteriori (Log-MAP) algorithm of turbo decoder for the DS/CDMA system. It provides a good statistical in non-stationary channel condition scenario. The simulation results are shown the superior bit error rate performances of the proposed adaptive equalizer over other equalizers such as the finite impulse response equalizer and conventional decision feedback equalizer.

Index Terms — DS/CDMA, variable step-size algorithm, decision feedback equalizer, turbo code.

1. INTRODUCTION

Direct-sequence code division multiple access has been adopted by industry as a key technology for the third generation wireless communication systems [6,7]. Due to time variation and frequency selectivity of wireless multipath channels, the presence of time variant fading, intersymbol interference (ISI), and multiple access interference (MAI) are the main limitation to the performance of DS/CDMA systems. The methods to eliminate this problem include code waveform design, power control, adaptive equalizer, forward error control codes and multiuser detection. Combination of these techniques would be more effective due to difference advantages of each technique.

A turbo code [1], which were discovered by C. Berrou *et al.* in 1993 provide significant improvements in the quality of data transmission over a noisy channel. For the turbo decoding algorithms, the iterative Log-maximum a posteriori (Log-MAP) algorithm is an attractive algorithm for turbo decoder process[11,12].

Various types of adaptive equalizers that applications for mitigate the effect of MAI and ISI have been discussed in the literatures [2-6].

This paper proposed a new variable step-size algorithm for the proposed adaptive equalizer scheme and using the log-MAP algorithm in the turbo decoding of the DS/CDMA communication system. The proposed adaptive equalizer structure is based on the conventional decision feedback equalizer.

The paper is organized as follows. In section 2, the system model is described. In section 3, presents the turbo codes. Section 4 presents the structures of the decision feedback equalizer and the proposed soft output decision feedback equalizer. In section 5, the adaptive least mean square algorithm and the proposed variable step-size algorithm for the equalizer receiver is described. Numerical results for the suppression of ISI and MAI for DS/CDMA communication system are presented in section 6, and finally section 7 is conclusion.

2. SYSTEM MODEL

We consider the real signal model of an additive white gaussian noise (AWGN) K -user synchronous DS/CDMA channel, the baseband-received signal is defined as:

$$r(n) = \sum_{i=0}^{\infty} \sum_{k=0}^{K-1} d_i^k c_k(n-i\tau) * h_k(n) + n(n) \quad (1)$$

where modulation scheme is linear. d_i^k is the i th symbol of duration T_s , transmitted by user k . and T_c is the chip duration ($T_c = T_s / L_c$) and $c_k \in \{-1, 1\}$. The minimum value of τ is: $\tau = T_s + (W-1) T_c$. $n(n)$ is a complex additive white gaussian noise with zeros mean and a variance of σ^2 . The spread signal is transmitted over the frequency and time selective channels, where $h_k(n)$ is given as follows[3]:

$$h_k(n) = \sum_{i=0}^{W-1} a_i^k \delta(n - iT_c) \quad (2)$$

whose impulse response is given by:

$$a_i^k = \begin{cases} 0.5 \left\{ 1 + \cos\left(\frac{2\pi}{A}(i-2)\right) \right\}, & i=1,2,3 \\ 0 & , \text{otherwise} \end{cases} \quad (3)$$

where the factor A is introduced to allow scaling to customize of the simulated ISI.

3. TURBO CODES [8]

Parallel concatenation of at least two component codes with interleaver in between them forms a parallel-concatenated interleaved code, also known as a turbo code. A turbo code encoder with two component codes is shown in the Fig. 1. Special types of convolutional codes, called recursive systematic convolutional codes (RSC), are used as the building blocks of a turbo code encoder.

The encoder ENC_1 and ENC_2 of the two component RSCs encode the same input information bits $x_i(n)$ but in a different order, because of the interleaver before the ENC_2 . Appropriate puncturing of parity bits from two encoders can produce a turbo code of desired rate. In this study, two memory-2 recursive systematic convolutional codes (generated matrix $7_8, 5_8$) are used as component codes and the puncturing matrix is used to get overall turbo code of rate $\frac{1}{2}$ following the design in [9]. A fixed pseudorandom interleaver is used. It has been selected among randomly generated interleavers based in frequency of low-weight output codeword for weight-2 input sequences following methodology in [10].

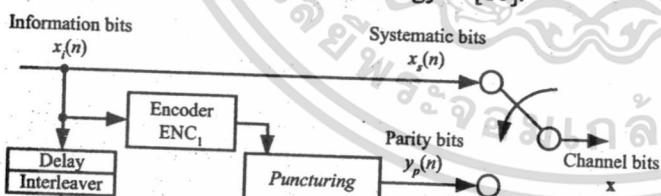


Fig. 1. Turbo Encoder

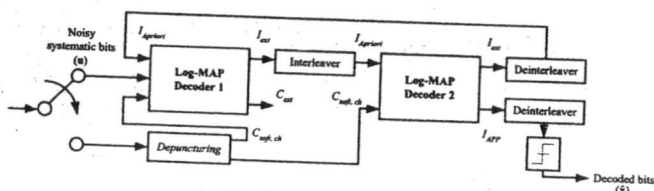


Fig. 2. Turbo Decoder

The Fig. 2 shows the structure of a turbo decoder. The two decoders Log-MAP Decoder 1 and Log-MAP Decoder 2, corresponding to the constituent encoders

ENC_1 and ENC_2 , are serially connected through the same interleaver used in the encoder.

In this study, iterative turbo decoding is implemented using Log-MAP algorithm in the soft input soft output (SISO) decoders described in [11]. Appropriate soft output from the demodulator $C_{soft, ch}$ are used as inputs of both the decoders. The values of a priori probability distribution for information bits $I_{Apriori}$ are initialized for the first iteration by assuming information bits to be equally probable. However, after the first decoding step $I_{Apriori}$ will be available from the soft outputs of information bits I_{ext} computed in the previous decoding stage. The SISO decoder of can be used to compute extrinsic information corresponding to both information bits I_{ext} and coded bits C_{ext} in general. However, for iterative decoding of a turbo code only I_{ext} is required, and it is passed to next decoder after each decoding step to improve the correction capacity of decoding. Detection is made after the final iteration by adding the a posteriori probability values of the information bits I_{APP} from the output of the last decoding stage to the values of a priori distributions $I_{Apriori}$.

4. THE PROPOSED EQUALIZER STRUCTURE

A. Decision Feedback Equalizer (DFE) Structure

The DFE, first introduced by Austin [4], shows significant performance gain by adding decision feedback filter to linear equalizer (LE). It consists of feed-forward filter and decision feedback filter. The DFE that has feed-forward filter of $M-1$ taps and feedback filter of $N-1$ taps.

We assume that the input vector, R_n^k , and filter coefficient vector, $W_{w,v}$ with time index n is given by:

$$R_n^k = [r^k(n) r^k(n-1) \dots r^k(n-(M-1)) \quad (4)$$

$$y_{H1}^k(n-1) \dots y_{H1}^k(n-(N-1))]^T$$

$$W_{w,v} = [w_0 \ w_1 \ \dots \ w_{M-1} \quad v_1 \ \dots \ v_{N-1}]^T \quad (5)$$

where $r^k(n)$ is the input signal and $y_{H1}^k(n)$ is the decision value of the equalizer output. Then, the output before decision of the DFE can be expressed as:

$$y_{d1}^k(n) = \sum_{i=0}^{M-1} w_i r^k(n-i) \quad (6)$$

$$+ \sum_{i=0}^{N-1} v_i y_{H1}^k(n-(i+1))$$

$$= W_{w,v}^H R_n^k \quad (7)$$

where H stand for Hermitian transpose, $y_{d1}^k(n)$ is the output before decision of the DFE, it can be expressed as:

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$y_{d1}^k(n) = y_{ff1}^k(n) + y_{fb1}^k(n) \quad (8)$$

Herein, we consider the equalized output of the decision feedback equalizer structure or called hard output decision feedback equalizer (HO-DFE), the output of the HO-DFE can be expressed as:

$$y_{H1}^k(n) = \text{sign}[y_{d1}^k(n)] \quad (9)$$

The error between the desired signal $d^k(n)$ and the filter output $y_{ff1}^k(n)$ is given as:

$$e_{ff1}(n), e_{fb1}(n) = d^k(n) - y_{ff1}^k(n) \quad (10)$$

B. The proposed Equalizer Structure

This section, we proposed the modified version of the decision feedback adaptive equalizer called soft output decision feedback adaptive equalizer (SO-DFE). The equalized output signal of the SO-DFE adaptive equalizer is the sum of the outputs of the feed-forward part and feedback part of the equalizer. Decisions made on the equalized signal are only feedback to a feedback part of the equalizer. By this structure, it is suitable for turbo code decoding of the DS/CDMA system. The output $y_o^k(n)$ of the SO-DFE can be consequently expressed as:

$$y_o^k(n) = y_{ff2}^k(n) + y_{fb2}^k(n) \quad (11)$$

$$y_{ff2}^k(n) = \sum_{i=0}^{M-1} w_i r^k(n-i) \quad (12)$$

$$y_{fb2}^k(n) = \sum_{i=0}^{N-1} v_i y_{df2}^k(n-(i+1)) \quad (13)$$

where $y_{ff2}^k(n)$ is the output of feed-forward filter part, $y_{fb2}^k(n)$ is the output of feedback filter part, and finally $y_{df2}^k(n)$ is the decision signal of $y_{ff2}^k(n)$.

5. ADAPTIVE LEAST MEAN SQUARE ALGORITHM AND VARIABLE STEP-SIZE ALGORITHM FOR THE EQUALIZER RECEIVER

The weights of feedback part of the DFE equalizer and proposed equalizer using the least mean square (LMS) algorithm are updated according to:

$$v(n+1) = v(n) + \mu_{fb} e_{fb1,fb2}(n) y_{H1,df2}^k(n) \quad (14)$$

where μ_{fb} is a fixed step-size parameter of feedback filter part.

The weights of feed-forward part of the DFE equalizer using LMS algorithm are updated according to:

$$w(n+1) = w(n) + \mu_{ff} e_{ff1}(n) r^k(n) \quad (15)$$

where μ_{ff} is a step-size parameter of feed-forward filter.

The weights of feed-forward filter part of the proposed equalizer using the variable step-size(VS) algorithm are updated as:

$$w(n+1) = w(n) + \mu_{ff}(n) e_{ff2}(n) r^k(n) \quad (16)$$

where $\mu_{ff}(n)$ is a variable step-size parameter of feed-forward filter. The objective of the variable step-size algorithm Eq. (16) is that to ensure large value of $\mu_{ff}(n)$ when the algorithm is far from the optimum, and the values of $\mu_{ff}(n)$ decreasing as the updated value approach the optimum. That is described as follows:

$$\varphi(n+1) = \alpha\varphi(n) + \sigma(1 - \text{BER}) \quad (17)$$

Thus, the variable step-size parameters update is given by:

$$\mu_{ff}(n+1) = \gamma\mu_{ff}(n) + \beta\varphi^2(n) \quad (18)$$

where α , σ , γ and β are positive constants, BER is bit error rate.

6. NUMERICAL RESULTS

The BER performance of the proposed variable step-size algorithm and adaptive equalizer structure with turbo code for the CDMA system receiver is presented in this section. The simulation results are obtained from the communication system over both ISI and MAI channels. The main system parameters are defined as follows: length of transmission information 15 kbits (15 x 1024), support 4 users, filter length of feed-forward part $M = 11$, feedback part $N = 10$, power of each user = 8 dB, and with 10 independent computer runs.

For turbo code parameters: channel code rate $R = 1/2$, and the number of iteration for turbo decoder = 1, code generator metric:

$$G = \left[1, \frac{1+D^2}{1+D+D^2} \right] \quad (19)$$

with constraint length = 3.

Fig. 3 shows the convergence process of feed-forward part with adaptive algorithm for the equalizers with the $E_b/N_0 = 15$ dB. Fig. 4 shows the convergence process of feedback part with adaptive algorithm for the equalizers with the $E_b/N_0 = 15$ dB. Fig. 5 shows the average BER performance of the perfect power control versus E_b/N_0 for various values of the receiver. From Fig. 5, it is seen that

the proposed adaptive equalizers provide a lowest BER performance for every E_b/N_0 values.

7. CONCLUSION

In this paper, we proposed a powerful adaptive equalizer that using the variable step-size algorithm to control the adaptation process of the soft output decision feedback equalizer and followed by the attractive Log-MAP algorithm for the turbo decoding process of the communication system. Our simulation results shown that the BER performance of the proposed adaptive equalizer for the DS/CDMA system are greatly outperformed than other equalizers such as the conventional decision feedback adaptive equalizers.

REFERENCES

- [1] C. Berrou, A. Glavieux, and P. Thitimajshima, "Near Shannon Limit Error-Correcting Codings and Decoding: Turbo Code", In Proc. IEEE ICOC, 1993, pp. 1064-1070.
- [2] E. H. Satorius and S. T. Alexander, "Channel Equalization Using Adaptive Lattice Algorithms", In Proc. IEEE Trans. on Communication, 1979, pp. 899-905.
- [3] S. Haykin, "Adaptive Filter Theory", Prentice-Hall, 2002.
- [4] M. Austin, "Decision-Feedback Equalization for Digital Communication Over Dispersive Channels", M. I. T. RES. Lab. Election., Tech. Rep. 461, 1967.
- [5] B. Sklar, "Digital Communications Fundamentals and Applications", Prentice-Hall, 2004.
- [6] S. Haykin and M. Moher, "Modern Wireless Communications", Prentice-Hall, 2005.
- [7] G. Mandyam and J. Lai, "Third-Generation CDMA Systems for Enhanced Data Services", Academic Press, 2002.
- [8] P. L. Kafle, K. Makelainen and R. M. A. P. Rajatheva "Performance of Parallel Concatenated Interleaved Codes in Correlated Multipath Fading Channels in a DS-CDMA System", In Proc. IEEE Trans. on Communication, 1999, pp. 1826-1830.
- [9] D. Divsala and F. Pollara, "On the Design of Turbo Codes", The Telecommunication and Data Acquisition Progress Report, Jet Propulsion Laboratory, 1995, pp.99-121.
- [10] P. Jung and M. Nashan, "Performance Evaluation of Turbo Codes for Short Frame Transmission Systems", Electronics Letters, Vol. 30, No. 2, pp. 111-113.
- [11] S. Benedetto, D. Divsala, G. Montorsi and F. Pollara, "Soft-Output Decoding Algorithms in Iterative Decoding of Turbo Codes", The Telecommunication and Data Acquisition Progress Report, Jet Propulsion Laboratory, 1996, pp.63-87.
- [12] S. Benedetto, D. Divsala, G. Montorsi and F. Pollara, "A Soft-Input Soft-Output Maximum A Posteriori (MAP) Module to Decode Parallel and Serial Concatenated Codes", The Telecommunication and Data Acquisition Progress Report, Jet Propulsion Laboratory, 1996, pp.1-20.
- [13] D. W. Kim, S. H. Han, M. S. Eun, J. S. Choi and Y. S. Cho, "An Adaptive Decision Feedback Equalizer Using Error Feedback", In Proc. IEEE Trans. on Consumer Electronics, Vol. 42, No. 3, 1996, pp. 468-477.
- [14] T. Chompoo, C. Benjangkprasert, O. Sangaroon and K. Janchitrapongvej, "Decision Feedback Equalization Receiver for DS-CDMA with Turbo Coded Systems", In Proc. ICCAS, 2005.
- [15] S. Haykin, "Communication Systems", John Wiley & Sons, Inc., 1994.

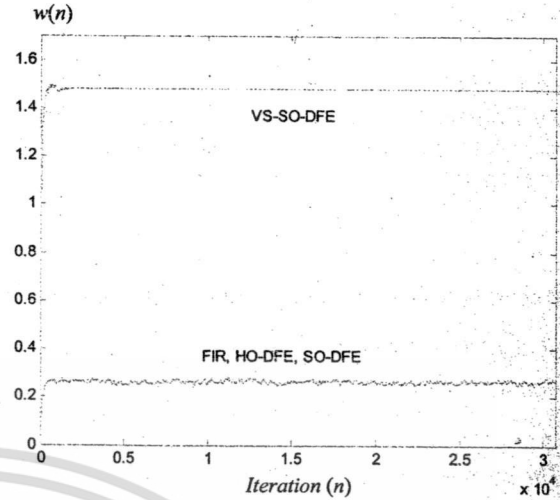


Fig. 3. The convergence process of feed-forward coefficients with $E_b/N_0 = 15$ dB

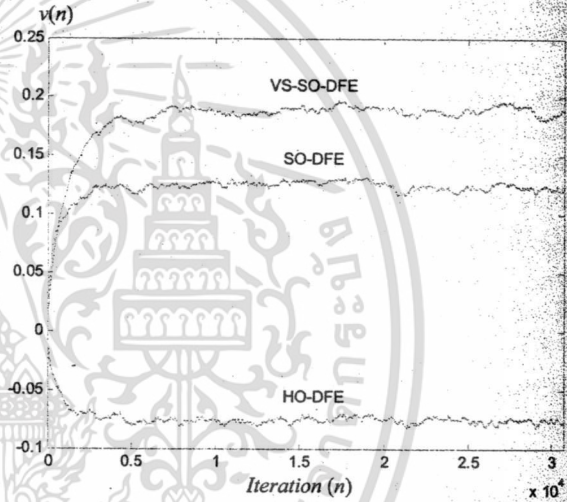


Fig. 4. The convergence process of feedback coefficients with $E_b/N_0 = 15$ dB

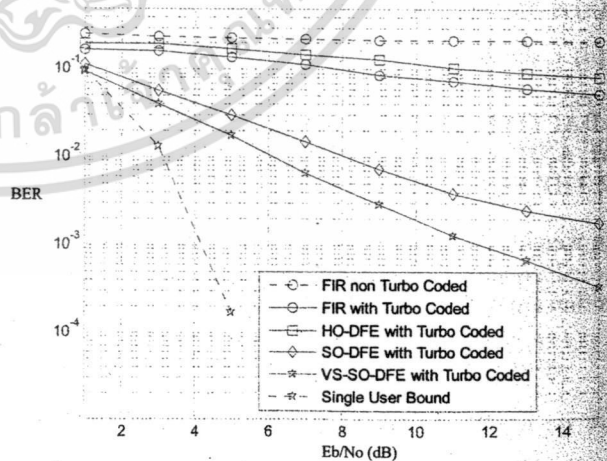


Fig. 5. BER performance of the adaptive equalizers