



### รายงานการวิจัยฉบับสมบูรณ์

การสังเคราะห์วงจรกรองสัญญาณ AP/HP อันดับหนึ่งโหมดกระแส  
On the realization of first-order current-mode AP/HP filter



นาย วรพงศ์ ตั้งศรีรัตน์

ได้รับทุนสนับสนุนงานวิจัยจากเงินงบประมาณเงินรายได้ ประจำปีงบประมาณ 2557

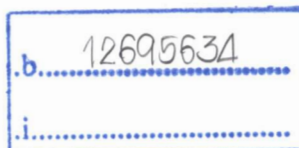
คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

RCH

๑ ๒๒๓๗

๒๕๕๗



เลขหมู่ 137669

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

ชื่อโครงการ (ภาษาไทย) การสังเคราะห์วงจรกรองสัญญาณ AP/HP อันดับหนึ่งโหมดกระแส  
แหล่งเงิน งบประมาณเงินรายได้  
ประจำปีงบประมาณ 2557 จำนวนเงินที่ได้รับการสนับสนุน 60,000 บาท  
ระยะเวลาทำการวิจัย 1 ปี ตั้งแต่ ตุลาคม พ.ศ. 2556 ถึง กันยายน พ.ศ. 2557  
ชื่อ-สกุล หัวหน้าโครงการ นาย วรพงศ์ ตั้งศรีรัตน์  
สาขาวิชา วิศวกรรมการวัดและควบคุม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
โทร. 02-329-8354 E-mail : ktworapo@kmitl.ac.th

### บทคัดย่อ

โครงการวิจัยฉบับนี้นำเสนอการสังเคราะห์วงจรกรองสัญญาณอันดับหนึ่งโหมดกระแสแบบกรองผ่านทุกความถี่ (AP) และ แบบกรองผ่านความถี่สูง (HP) โครงสร้างวงจรที่นำเสนอประกอบด้วยอุปกรณ์จำนวนน้อย โดยใช้ทรานซิสเตอร์ไบโพลาร์จำนวนแปดตัว ตัวเก็บประจุเทียบกราวด์จำนวนหนึ่งตัว และแหล่งจ่ายกระแสไบอัสอีกหนึ่งชุด วงจรกรองสัญญาณที่นำเสนอมีคุณสมบัติที่น่าสนใจดังนี้ (ก) โครงสร้างวงจรเรียบง่าย ไม่ซับซ้อน เนื่องจากประกอบด้วยอุปกรณ์แอคทีฟจำนวนน้อยและตัวเก็บประจุเทียบกราวด์เป็นอุปกรณ์พาสซีฟจำนวนหนึ่งตัวเท่านั้น (ข) สามารถปรับค่าความถี่เชิงมุมธรรมชาติของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (ค) ทำงานที่แรงดันไฟเลี้ยงต่ำ นอกจากนี้ยังสามารถนำเสนอมุมมองของวงจรไบอัสเพื่อปรับปรุงให้วงจรกรองสัญญาณที่นำเสนอมีคุณสมบัติการทำงานที่ไม่ขึ้นกับอุณหภูมิรอบข้างอีกด้วย ผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE สามารถยืนยันผลการวิเคราะห์วงจรในทางทฤษฎีได้เป็นอย่างดี

คำสำคัญ : วงจรกรองผ่านทุกความถี่อันดับหนึ่ง  
หลักการทรานส์ลิเนียร์

วงจรกรองผ่านความถี่สูงอันดับหนึ่ง

วงจรโหมดกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

**Research Title:** On the realization of first-order current-mode AP/HP filter  
**Researcher:** Assoc. Prof. Dr. Worapong Tangsirat  
**Faculty:** Engineering                      **Department:** Instrumentation and Control Engineering

## ABSTRACT

This research project presents a compact circuit topology for the realization of the current-mode first-order allpass (AP) and highpass (HP) filters. The proposed circuit contains a minimum number of components, i.e., eight bipolar transistors, one grounded capacitor, and one biasing current source. The advantages of this circuit are the use of only grounded capacitor as a passive element, the electronic tunability of its parameters and its potential for low-voltage operation. Owing to the pole frequency of the filter circuit is normally dependent on temperature; a low-voltage translinear-based current source circuit for temperature compensation is also suggested. Some simulation results achieved through PSPICE program and experimental test results are also reported, which demonstrate the effectiveness of the proposed circuit.

**Keywords :** first-order allpass filter    first-order highpass filter    current-mode circuit    translinear principle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## กิตติกรรมประกาศ

โครงการวิจัยนี้ได้รับทุนสนับสนุนการวิจัยจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง จากงบประมาณเงินรายได้ ประจำปีงบประมาณ พ.ศ. 2557

วรพงศ์ ตั้งศรีรัตน์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูป	ฉ
<b>บทที่ 1 บทนำ</b>	<b>1</b>
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 วัตถุประสงค์ของโครงการวิจัย	2
1.3 ขอบเขตของโครงการวิจัย	2
1.4 การทบทวนวรรณกรรมที่เกี่ยวข้อง (Literature review)	2
1.5 ประโยชน์ที่คาดว่าจะได้รับของโครงการวิจัย	3
1.6 รายละเอียดของโครงการวิจัย	3
1.7 เอกสารอ้างอิงบทที่ 1	4
<b>บทที่ 2 วงจรกรองสัญญาณอันดับหนึ่ง</b>	<b>5</b>
2.1 กล่าวนำ	5
2.2 หลักการพื้นฐานของวงจรกรองสัญญาณอันดับหนึ่ง	5
2.3 วงจรกรองสัญญาณแบบกรองผ่านความถี่ต่ำ	7
2.4 วงจรกรองสัญญาณแบบกรองผ่านความถี่สูง	7
2.5 วงจรกรองสัญญาณแบบกรองผ่านทุกความถี่	8
2.6 สรุป	8
2.7 เอกสารอ้างอิงบทที่ 2	8
<b>บทที่ 3 วงจรกรองผ่านความถี่สูงและกรองผ่านทุกความถี่อันดับหนึ่งที่น่าสนใจ</b>	<b>10</b>
3.1 กล่าวนำ	10
3.2 วงจรย่อยพื้นฐาน	10
3.2.1 วงจรตามกระแสหลายเอาต์พุต	10
3.2.2 วงจรอินทิเกรเตอร์ที่มีการสูญเสียแบบปรับค่าได้ทางอิเล็กทรอนิกส์	12
3.3 วงจรกรองสัญญาณอันดับหนึ่งโหมดกระแสที่น่าสนใจ	13
3.4 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติ	15
3.4.1 ผลกระทบเนื่องจากความไม่สมพงษ์กันของวงจรสะท้อนกระแส	15
3.4.2 ผลกระทบเนื่องจากอุปกรณ์แฝง	15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use..

Forbidden to modify the content, and cite the document when use.

## สารบัญ (ต่อ)

	หน้า
3.5 การชดเชยผลของอุณหภูมิรอบข้าง	16
3.6 เอกสารอ้างอิงบทที่ 3	19
<b>บทที่ 4 ผลการทดลอง</b>	<b>21</b>
4.1 กล่าวนำ	21
4.2 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE	21
4.3 ผลการทดลองการทำงานของวงจรโดยใช้การต่อวงจรจริง	24
4.4 เอกสารอ้างอิงบทที่ 4	24
<b>บทที่ 5 บทสรุป</b>	<b>27</b>
5.1 บทสรุป	27
5.2 เอกสารอ้างอิงบทที่ 5	27
<b>ภาคผนวก บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการระดับนานาชาติ</b>	<b>28</b>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## สารบัญรูป

รูปที่		หน้า
2.1	หลักการพื้นฐานของวงจรกรองสัญญาณอันดับหนึ่ง	5
2.2	ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำ	7
2.3	ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่สูง	7
2.4	ผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่	8
3.1	วงจรตามกระแสหลายเอาต์พุต (ก) รายละเอียดวงจร (ข) วงจรสมมูล (ค) สัญลักษณ์ของวงจร	11
3.2	วงจรอินทิเกรเตอร์ที่มีการสูญเสียแบบปรับค่าได้ทางอิเล็กทรอนิกส์ (ก) รายละเอียดวงจร (ข) วงจรสมมูล (ค) สัญลักษณ์ของวงจร	12
3.3	หลักการสังเคราะห์วงจรกรองสัญญาณอันดับหนึ่งโหมดกระแสที่นำเสนอ (ก) หลักการสังเคราะห์วงจร (ข) การสังเคราะห์วงจรโดยใช้ทรานซิสเตอร์แบบไบโพลาร์	13
3.4	วงจรกรองผ่านทุกความถี่และกรองผ่านความถี่สูงที่นำเสนอ	14
3.5	วงจรสมมูลทางไฟฟ้าของทรานซิสเตอร์แบบไบโพลาร์กรณีคำนึงถึงค่าอุปกรณ์แฝง	15
3.6	วงจรสะท้อนกระแสที่สามารถปรับอัตราขยายกระแสได้	17
3.7	วงจรจ่ายกระแสที่อาศัยโครงสร้างพื้นฐานจากวงจรสะท้อนกระแสในรูปที่ 3.6	17
3.8	วงจรจ่ายกระแสไบอัสสำหรับการชดเชยผลของอุณหภูมิรอบข้าง	18
3.9	วงจรกรองผ่านความถี่สูงและกรองผ่านทุกความถี่ที่มีการชดเชยผลของอุณหภูมิรอบข้าง	19
4.1	ผลจำลองผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่อันดับหนึ่งที่นำเสนอในรูปที่ 3.4	21
4.2	ผลจำลองผลตอบสนองทางเวลาของวงจรกรองผ่านทุกความถี่อันดับหนึ่งที่นำเสนอในรูปที่ 3.4	22
4.3	เปอร์เซ็นต์ค่าความผิดพลาดรวมของวงจรกรองผ่านทุกความถี่ที่นำเสนอในรูปที่ 3.4 เมื่อแปรค่าขนาดสัญญาณกระแสอินพุต	22
4.4	การปรับค่าความถี่โพลของของวงจรกรองผ่านความถี่สูงที่นำเสนอในรูปที่ 3.4 โดยการแปรค่ากระแสไบอัส $I_B$	23
4.5	ผลการจำลองค่าความถี่โพล $f_o$ เมื่อแปรค่าอุณหภูมิรอบข้างของวงจรกรองสัญญาณในรูปที่ 3.4 เปรียบเทียบกับรูปที่ 3.9	23
4.6	รายละเอียดวงจรที่ใช้ในการทดลอง	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

สารบัญรูป (ต่อ)

รูปที่		หน้า
4.7	ผลการวัดผลตอบสนองทางความถี่ของวงจรกรองสัญญาณในรูปที่ 4.6 (ก) ผลตอบสนองทางขนาด (ข) ผลตอบสนองทางเฟส	25
4.8	ผลการวัดผลตอบสนองทางเวลาของวงจรกรองสัญญาณในรูปที่ 4.6	26
4.9	ผลการวัดผลตอบสนองลิขชาจั่วส์ของวงจรกรองสัญญาณในรูปที่ 4.6	26
4.10	ผลการวัดสเปกตรัมความถี่ของวงจรกรองสัญญาณในรูปที่ 4.6	26



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

เป็นที่ทราบดีว่าวงจรกรองสัญญาณแอกทีฟอันดับหนึ่ง (first-order active filter) นับเป็นวงจรแอนะล็อกพื้นฐานที่สำคัญในการออกแบบและสังเคราะห์วงจรประมวลผลสัญญาณแอนะล็อกรูปแบบต่างๆ อาทิเช่น ระบบควบคุมป้อนกลับ (feedback control system) การออกแบบวงจรกรองสัญญาณอันดับสูง (high-order filter design) หรือ การสังเคราะห์วงจรออสซิลเลเตอร์แบบควอดราเจอร์ (quadrature oscillator) และแบบหลายเฟส (multiphase oscillator) เป็นต้น ด้วยเหตุนี้เองจึงทำให้วงจรกรองสัญญาณแอกทีฟอันดับหนึ่งได้รับความสนใจ มีการออกแบบพัฒนาอย่างต่อเนื่องจนถึงปัจจุบันดังจะเห็นได้จากบทความวิจัยระดับนานาชาติที่ตีพิมพ์เกี่ยวกับประเด็นดังกล่าวเป็นจำนวนมาก [1]-[11] จากบททบทวนผลงานวิจัยดังกล่าวจะพบว่าส่วนใหญ่นักวิจัยจะทำการออกแบบวงจรโดยใช้บล็อกอุปกรณ์แอกทีฟ (active building block) เช่น CCII (second-generation current conveyor) FTFN (four-terminal floating nullor) CFOA (current feedback operational amplifier) และ CDTA (current differencing transconductance amplifier) เป็นหลัก ถึงแม้ว่าคุณสมบัติการทำงานของวงจรที่ได้ออกแบบขึ้นนั้นจะมีประสิทธิภาพที่ดี มีความยืดหยุ่นและคล่องตัวในการใช้งานสูง แต่อย่างไรก็ตามเป็นที่สังเกตว่าโครงสร้างภายในของบล็อกอุปกรณ์แอกทีฟเหล่านี้มักประกอบไปด้วยทรานซิสเตอร์เป็นจำนวนมาก เป็นผลให้เกิดข้อจำกัดเรื่องย่านความถี่ปฏิบัติการของวงจรกรองสัญญาณ นอกจากนี้เนื่องจากโครงสร้างภายในวงจรที่ซับซ้อนของบล็อกอุปกรณ์แอกทีฟ ยังทำให้เกิดการสิ้นเปลืองกำลังงานไฟฟ้า (power dissipation) สูงขึ้นและใช้พื้นที่วงจร (chip area) เพิ่มขึ้น

ดังนั้นโครงการวิจัยนี้จึงมีแนวคิดในการออกแบบและพัฒนาวงจรกรองสัญญาณแอกทีฟอันดับหนึ่ง โหมดกระแสที่มีโครงสร้างวงจระกะทัดรัด (compact structure) และสามารถฟังก์ชันกรองสัญญาณแบบกรองผ่านทุกความถี่ (allpass, AP) และแบบกรองผ่านความถี่สูง (highpass, HP) ได้พร้อมกัน วงจรกรองสัญญาณที่นำเสนอประกอบด้วยทรานซิสเตอร์เพียง 8 ตัวต่อร่วมกับตัวเก็บประจุแบบเทียบกราวด์อีก 1 ตัว ปราศจากการใช้ตัวต้านทานพาสซีฟจากภายนอก อีกทั้งสามารถปรับค่าความถี่โพล (pole frequency) ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไบอัสจากภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## 1.2 วัตถุประสงค์ของโครงการวิจัย

โครงการวิจัยนี้มุ่งเน้นแนวคิดในการออกแบบและสังเคราะห์วงจรกรองสัญญาณ AP/HP อันดับหนึ่ง โหมดกระแส มีวัตถุประสงค์หลัก ดังต่อไปนี้

- 1) เพื่อผลิตบทความวิจัยที่มีคุณภาพสามารถตีพิมพ์ในวารสารนานาชาติที่อยู่ในฐานข้อมูล ISI หรือ SJR Journal publications
- 2) เพื่อยกระดับ Ranking และ Rating ของสถาบันฯ ให้สอดคล้องกับนโยบายการวิจัยคณะวิศวกรรมศาสตร์ที่ยั่งยืนอย่างแท้จริง
- 3) เพื่อพัฒนาศักยภาพของนักศึกษาระดับปริญญาเอกให้สามารถสร้างองค์ความรู้ใหม่ ให้เป็นที่ยอมรับในระดับนานาชาติได้
- 4) พัฒนาองค์ความรู้ และติดตามเทคโนโลยีสมัยใหม่ ทางด้านการออกแบบวงจรรวมสำหรับระบบประมวลผลสัญญาณ คิดค้นวงจรพื้นฐานหลัก ให้เหมาะสมกับเทคโนโลยีวงจรรวมที่มีอยู่ มุ่งวิจัย และ พัฒนาการศึกษาค้นคว้า และออกแบบ โครงสร้างวงจรรวมอิเล็กทรอนิกส์ เพื่อการประมวลผลสัญญาณในรูปแบบสัญญาณแอนะล็อก

## 1.3 ขอบเขตของโครงการวิจัย

ขอบเขตของโครงการวิจัยขั้นนี้ ประกอบไปด้วยเป้าหมายสำคัญสามประการ คือ

- 1) ออกแบบวงจรกรองสัญญาณแอกทีฟอันดับหนึ่งโหมดกระแสที่สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณแบบ AP และ HP ได้พร้อมกันโดยไม่ต้องเปลี่ยนแปลงโครงสร้างของวงจร
- 2) ออกแบบและพัฒนางจรให้มีโครงสร้างวงจรระทัดและเล็กที่สุด โดยใช้ทรานซิสเตอร์จำนวนน้อยที่สุด และต้องใช้ตัวเก็บประจุแบบเทียบกราวด์เพียงตัวเดียวเท่านั้น หลีกเลี่ยงการใช้ตัวต้านทานพาสซีฟจากภายนอกในการสังเคราะห์วงจร และ ค่าความถี่โพลของวงจรสามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไปออกจากภายนอก
- 3) ขอบเขตของโครงการวิจัยนี้มีเป้าหมายหลัก คือ นำผลงานวิจัยที่ได้จากข้อ 1 และ 2 ไปนำเสนอและตีพิมพ์เผยแพร่ในวารสารวิชาการระดับนานาชาติที่อยู่ในฐานข้อมูล ISI หรือ SJR Journal publications

## 1.4 การทบทวนวรรณกรรมที่เกี่ยวข้อง (Literature review)

จากข้อจำกัดในการออกแบบวงจรกรองสัญญาณแอกทีฟอันดับหนึ่งโหมดกระแสโดยใช้บล็อกอุปกรณ์แอกทีฟที่ได้กล่าวมาแล้วในหัวข้อ 1.1 ทำให้นักวิจัยหลายท่านพยายามพัฒนาและออกแบบวงจรโดยอาศัยการออกแบบวงจรในระดับทรานซิสเตอร์ (transistor-level circuit) และผลการวิจัยก็ได้นำเสนอและถูกตีพิมพ์ขึ้นในเอกสารอ้างอิง [12]-[15] แต่อย่างไรก็ตามงานวิจัยดังกล่าวยังคงประกอบด้วยทรานซิสเตอร์และอุปกรณ์พาสซีฟต่อรวมในวงจรเป็นจำนวนมาก ตัวอย่างเช่น งานวิจัยที่นำเสนอใน [12] และ [13] จำเป็นต้องใช้ตัวเก็บประจุแบบลอยตัวในการสังเคราะห์วงจร งานวิจัย [14] ประกอบด้วยทรานซิสเตอร์ 12 ตัว ตัวเก็บประจุแบบเทียบกราวด์ 1 ตัว และแหล่งจ่ายกระแส 4 ตัว ส่วนวงจรกรองสัญญาณในงานวิจัย [15] ใช้อุปกรณ์พาสซีฟจำนวน 4 ตัว อีกทั้งต้องอาศัยเงื่อนไขค่าเท่ากันของอุปกรณ์พาสซีฟทั้งสี่ตัวในการสังเคราะห์ฟังก์ชันกรองสัญญาณอีกด้วย (passive component matching condition) ดังนั้นในโครงการวิจัยนี้จึงมีเป้าหมายหลักเพื่อออกแบบวงจรกรองสัญญาณแอกทีฟอันดับหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

โหมตกระแสที่มีโครงสร้างเรียบง่ายที่สุด หลีกเลี่ยงการใช้ตัวต้านทานพาสซีฟจากภายนอก โดยพยายามสังเคราะห์วงจรโดยใช้จำนวนทรานซิสเตอร์น้อยที่สุดและอุปกรณ์พาสซีฟที่ใช้ต้องเป็นตัวเก็บประจุแบบเทียบกราวด์เพียงตัวเท่านั้น

### 1.5 ประโยชน์ที่คาดว่าจะได้รับของโครงการวิจัย

ประโยชน์ที่คาดว่าจะได้รับของโครงการวิจัยขั้นนี้ มีอยู่ด้วยกันสี่ประการ ดังนี้

- 1) ผลงานวิจัยที่ตีพิมพ์เป็นบทความฉบับเต็ม (Full paper หรือ Regular paper) เผยแพร่ในวารสารวิชาการระดับนานาชาติที่อยู่ในฐานข้อมูล ISI หรือ SJR Journal publications
- 2) สร้างนักวิจัย และอาจารย์รุ่นใหม่ ที่มีความสามารถในการทำวิจัยและผลิตบทความวิจัยให้เป็นที่ยอมรับในระดับนานาชาติ
- 3) เป็นส่วนส่งเสริมและสนับสนุนให้สามารถผลิตบัณฑิตระดับวิศวกรรมดุฎีบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า ได้เพิ่มขึ้น
- 4) สร้างบุคลากรที่มีคุณภาพและเชี่ยวชาญทางด้านกรอกแบบวงจรรวม เพื่อเป็นกำลังสำคัญในการพัฒนาประเทศไทยทางด้านอุตสาหกรรมอิเล็กทรอนิกส์

### 1.6 รายละเอียดของโครงการวิจัย

การดำเนินเนื้อหาของโครงการวิจัยฉบับนี้แบ่งออกเป็น 5 บท และภาคผนวก 1 ภาคโดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำเพื่อกล่าวถึงความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์และขอบเขตของโครงการวิจัย และรายละเอียดเนื้อหาแต่ละบท

บทที่ 2 กล่าวถึงคุณสมบัติและหลักการทำงานพื้นฐานของวงจรกรองสัญญาณแอนะล็อก ซึ่งเป็นหัวใจสำคัญของโครงการวิจัยนี้

บทที่ 3 นำเสนอการออกแบบวงจรกรองสัญญาณโหมตกระแสที่สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณแบบกรองผ่านความถี่สูงและแบบกรองผ่านทุกความถี่อันดับหนึ่งได้พร้อมกัน โดยใช้ทรานซิสเตอร์แบบไบโพลาร์จำนวนแปดตัวต่อร่วมกับตัวเก็บประจุต่อเทียบกราวด์หนึ่งตัวและแหล่งจ่ายกระแสอีกหนึ่งตัวเท่านั้น ปรากฏการใช้ตัวต้านทานพาสซีฟจากภายนอก วงจรนำเสนอสามารถปรับค่าความถี่โพล (pole frequency,  $f_o$ ) ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัสจากภายนอก

บทที่ 4 เป็นการกล่าวถึงการตรวจสอบคุณสมบัติในการทำงานของวงจรกรองสัญญาณโหมตกระแสที่นำเสนอโดยใช้ผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE พร้อมทั้งยืนยันความถูกต้องเปรียบเทียบกับผลการทดลองโดยใช้การต่อวงจรจริงทดสอบ

บทที่ 5 เป็นบทสรุปผลงานวิจัยที่ได้นำเสนอทั้งหมด พร้อมทั้งข้อเสนอแนะแนวทางเพื่อนำไปพัฒนาและวิจัยต่อไป

ส่วนท้ายของโครงการวิจัยฉบับนี้จะเป็นภาคผนวก ซึ่งได้รวบรวมบทความวิจัยซึ่งเป็นส่วนหนึ่งของผลงานที่เกิดจากโครงการวิจัยขั้นนี้ ที่ได้รับการตีพิมพ์ในวารสารวิชาการทางวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ระดับนานาชาติที่อยู่ในฐานข้อมูล ISI Journal publication

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

### 1.7 เอกสารอ้างอิงบทที่ 1

- [1] M. Higashimura, Y. Fukui, "Realization of current-mode all-pass networks using a current conveyor", *IEEE Trans. Circuits Syst.*, vol.37, no.5, pp. 660-661, 1990.
- [2] M. Higashimura, "Current-mode first-order allpass filter using FTFN with grounded capacitor", *Electron. Lett.*, vol.27, no.13, pp. 1182-1183, 1991.
- [3] S. Maheshwari, I. A. Khan, "Simple first-order translinear-C current-mode all-pass sections", *Int. J. Electron.*, vol.90, no.2, pp.79-85, 2003.
- [4] S. Maheshwari, "New voltage and current-mode APS using current controlled conveyors", *Int. J. Electron.*, vol.91, no.12, pp.735-743, 2004.
- [5] S. Kilinc, U. Cam, "Current-mode first-order allpass filter employing single current operational amplifier", *Analog Integr. Circ. Sig. Process.*, vol.41, pp. 47-53, 2004.
- [6] S. Minaei, M. A. Ibrahim, "General configuration for realizing current-mode first-order all-pass filter using DVCC", *Int. J. Electron.*, vol.92, no.6, pp.347-356, 2005.
- [7] J. W. Horng, C. L. Hou, C. M. Chang, "High output impedance current-mode first-order allpass networks with four grounded components and two CCIs", *Int. J. Electron.*, vol.93, no.9, pp.613-621, 2006.
- [8] S. Maheshwari, "Novel cascadable current-mode first order all-pass sections", *Int. J. Electron.*, vol.94, no.11, pp.995-1003, 2007.
- [9] B. Metin, K. Pal, O. Cicekoglu, "All-pass filter for rich cascadability options easy IC implementation and tenability", *Int. J. Electron.*, vol.94, no.11, pp.1037-1045, 2007.
- [10] S. Oztafun, S. Kilinc, A. Celebi, U. Cam, "A new electronically tunable phase shifter employing current-controlled current conveyors", *Int. J. Electron. Commun. (AEU)*, vol.62, pp. 228-231, 2008.
- [11] W. Tangsirat, T. Pukkalanun, W. Surakamporn, "Resistorless realization of current-mode first-order allpass filter using current differencing transconductance amplifiers", *Microelectron. J.*, vol.41, pp. 178-183, 2010.
- [12] R. Arslanalp, E. Yuce, "A BJT technology-based current-mode tunable all-pass filter", *Microelectron. J.*, vol.40, pp.921-927, 2009.
- [13] A. Lahiri, "New CMOS-based resistor-less current-mode first-order all-pass filter using only ten transistors and one external capacitor", *Radioengineering*, vol.20, no.3, pp. 638-643, 2011.
- [14] R. Arslanalp, A. T. Tola, E. Yuce, "Novel resistorless first-order current-mode universal filter employing a grounded capacitor", *Radioengineering*, vol.20, no.3, pp. 656-665, 2011.
- [15] E. Yuce, S. Minaei, N. Herenscar, J. Koton, "Realization of first-order current-mode filters with low number of MOS transistors", *J. Circuits, Syst. Comput.*, vol.22, no.1, pp.1250071-4, 2013.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## บทที่ 2 วงจรกรองสัญญาณอันดับหนึ่ง

### 2.1 กล่าวนำ

วงจรกรองสัญญาณ (filter) เป็นวงจรที่มีบทบาทสำคัญวงจรหนึ่งในทางด้านวิศวกรรมไฟฟ้าในสาขาต่างๆมากมาย และเป็นองค์ประกอบสำคัญของระบบสื่อสารโทรคมนาคมต่างๆ เช่น ในระบบการกระจายเสียง (broadcasting systems) ระบบดาวเทียมสื่อสาร (satellite systems) เป็นต้น [1] วงจรกรองสัญญาณสามารถแบ่งออกเป็นประเภทใหญ่ๆ ได้สองแบบ แบบแรกจะเรียกว่า วงจรกรองสัญญาณดิจิทัล (digital filter) ซึ่งเป็นวงจรกรองสัญญาณที่ถูกใช้กับสัญญาณดิจิทัล (digital signal) หรือสัญญาณที่ไม่มีความต่อเนื่องทางเวลา (discrete-time signal) และวงจรกรองสัญญาณแบบที่สอง ก็คือ วงจรกรองสัญญาณอนาล็อก (analog filter) ซึ่งเป็นวงจรกรองสัญญาณที่ถูกใช้กับสัญญาณที่มีความต่อเนื่องทางเวลา (continuous-time signal) โดยวงจรกรองสัญญาณอนาล็อกนั้นยังสามารถแบ่งออกเป็นประเภทย่อยๆ ได้ อีก 2 ประเภท คือ วงจรกรองสัญญาณพาสซีฟ (passive filter) ซึ่งเป็นวงจรกรองสัญญาณที่สร้างมาจากอุปกรณ์พาสซีฟ เช่น ขดลวดเหนี่ยวนำและตัวต้านทาน หรือสร้างมาจากตัวต้านทานและตัวเก็บประจุ และวงจรกรองสัญญาณอีกประเภทหนึ่งคือ วงจรกรองสัญญาณแอคทีฟ (active filter) เป็นวงจรกรองสัญญาณที่สร้างมาจากอุปกรณ์ประเภทแอคทีฟ เช่น ออปแอมป์ เพิ่มขึ้นร่วมกับอุปกรณ์พาสซีฟ [2]-[10]

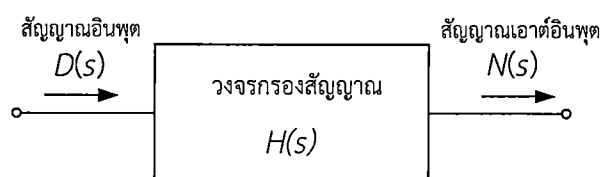
เนื่องจากโครงงานวิจัยนี้มีจุดมุ่งหมายในการศึกษาค้นคว้าและวิจัยการออกแบบวงจรกรองสัญญาณโหมดกระแสอันดับหนึ่ง (first-order current-mode filter) ดังนั้นในบทนี้จึงขอกล่าวถึงหลักการพื้นฐานของวงจรกรองสัญญาณและรูปแบบโดยทั่วไปของฟังก์ชันถ่ายโอนของวงจรกรองสัญญาณแอนะล็อกอันดับหนึ่งเป็นประเด็นหลัก

### 2.2 หลักการพื้นฐานของวงจรกรองสัญญาณอันดับหนึ่ง

วงจรกรองสัญญาณอันดับหนึ่งเป็นวงจรไฟฟ้าที่ได้รับความนิยมในการนำไปประยุกต์ใช้งานด้านการประมวลผลสัญญาณแอนะล็อกอย่างแพร่หลายวงจรหนึ่ง โดยที่มาของวงจรกรองสัญญาณประเภทนี้ถูกนิยามตามคุณสมบัติของฟังก์ชันถ่ายโอนของวงจรที่มีรูปแบบของเศษส่วนพหุนามอันดับหนึ่งดังนี้ [1]

$$H(s) = \frac{N(s)}{D(s)} = \frac{a_1s + a_0}{b_1s + b_0} \quad (2.1)$$

เมื่อ  $N(s)$  คือสัญญาณเอาต์พุตในโดเมนความถี่  $D(s)$  คือสัญญาณอินพุตในโดเมนความถี่ และ  $H(s)$  คือฟังก์ชันถ่ายโอนทางความถี่ของวงจรกรองสัญญาณ ดังแสดงในรูปที่ 2.1



รูปที่ 2.1 หลักการพื้นฐานของวงจรกรองสัญญาณอันดับหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

สมการ (2.1) จัดเป็นรูปแบบทั่วไปของฟังก์ชันถ่ายโอนวงจรกรองสัญญาณอันดับหนึ่ง และจากคุณสมบัติของฟังก์ชันถ่ายโอนดังกล่าวสามารถนำไปสังเคราะห์เป็นฟังก์ชันกรองสัญญาณรูปแบบต่างๆ ได้

กรณีที่ 1 เมื่อฟังก์ชันถ่ายโอน  $H(s)$  มีตำแหน่งซีโรอยู่ที่  $s = \infty$  หรือจากสมการ (2.1) พบว่า  $a_1 = 0$  กรณีนี้จะได้ฟังก์ชันถ่ายโอนในรูปแบบฟังก์ชันกรองผ่านความถี่ต่ำ (lowpass function) หรือนั่นคือ

$$H(s) = \frac{a_0}{b_1s + b_0} \quad (2.2)$$

กรณีที่ 2 เมื่อฟังก์ชันถ่ายโอน  $H(s)$  มีตำแหน่งซีโรอยู่ที่  $s = 0$  หรือจากสมการ (2.1) พบว่า  $a_0 = 0$  ในกรณีนี้จะได้ฟังก์ชันถ่ายโอนแบบฟังก์ชันกรองผ่านความถี่สูง (highpass function) ดังนี้

$$H(s) = \frac{a_1s}{b_1s + b_0} \quad (2.3)$$

กรณีที่ 3 เป็นกรณีของฟังก์ชันกรองผ่านทุกความถี่ (allpass function) ซึ่งเกิดขึ้นเมื่อรากของ  $N(s)$  มีตำแหน่งอยู่บนซีกขวาของระนาบเชิงซ้อน  $s$  และสมมาตรกับตำแหน่งรากของ  $D(s)$  ที่อยู่บนซีกซ้ายของระนาบเชิงซ้อน  $s$  หรือเขียนได้ว่า

$$N(s) = \pm D(-s) \quad (2.4)$$

ดังนั้นฟังก์ชันกรองผ่านทุกความถี่จึงมีรูปแบบทั่วไปดังนี้

$$H(s) = \frac{N(s)}{D(s)} = \pm \frac{D(-s)}{D(s)} \quad (2.5)$$

หรือ

$$H(s) = \frac{s - b_0}{s + b_0} \quad (2.6)$$

ดังนั้นจากผลตอบสนองของฟังก์ชันขนาดของ  $H(s = j\omega)$  ในช่วงความถี่ที่แตกต่างกันของวงจร ทำให้เราสามารถแบ่งวงจรกรองสัญญาณอันดับหนึ่งออกได้เป็นสามชนิด ดังนี้

- 1) วงจรกรองสัญญาณแบบกรองผ่านความถี่ต่ำ (lowpass filter, LP)
- 2) วงจรกรองสัญญาณแบบกรองผ่านความถี่สูง (highpass filter, HP)
- 3) วงจรกรองสัญญาณแบบกรองผ่านทุกความถี่ (allpass filter, AP)

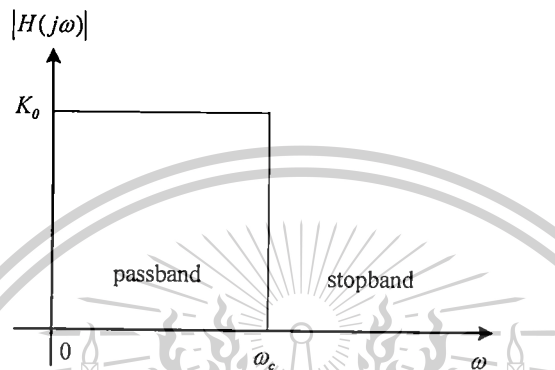
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

### 2.3 วงจรกรองสัญญาณแบบกรองผ่านความถี่ต่ำ

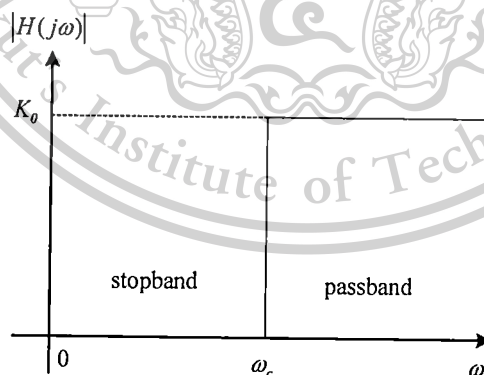
วงจรกรองสัญญาณแบบกรองผ่านความถี่ต่ำเป็นวงจรกรองสัญญาณที่มีแถบความถี่ผ่านอยู่ในช่วงระหว่าง 0 ถึง ความถี่คัทออฟ (cutoff frequency,  $\omega_c$ ) ในขณะที่ช่วงความถี่ที่สูงกว่าความถี่คัทออฟจะเป็นช่วงความถี่แถบหยุดของวงจร ในกรณีเช่นนี้ช่วงความถี่ปฏิบัติงานของวงจรมีค่าเท่ากับ  $\omega_c$  เราจะพบว่าการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองสัญญาณแบบกรองผ่านความถี่ต่ำในแบบอุดมคติ นั้นแสดงได้ดังรูปที่ 2.2



รูปที่ 2.2 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำ

### 2.4 วงจรกรองสัญญาณแบบกรองผ่านความถี่สูง

วงจรกรองสัญญาณแบบกรองผ่านความถี่สูงเป็นวงจรกรองสัญญาณที่มีแถบความถี่หยุดอยู่ในช่วงระหว่าง 0 ถึง  $\omega_c$  ในขณะที่วงจรมอบให้ช่วงความถี่ที่สูงกว่า  $\omega_c$  ผ่านไปได้ เราจะพบว่าการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองสัญญาณแบบกรองผ่านความถี่สูงในแบบอุดมคตินั้นแสดงได้ดังรูปที่ 2.3



รูปที่ 2.3 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่สูง

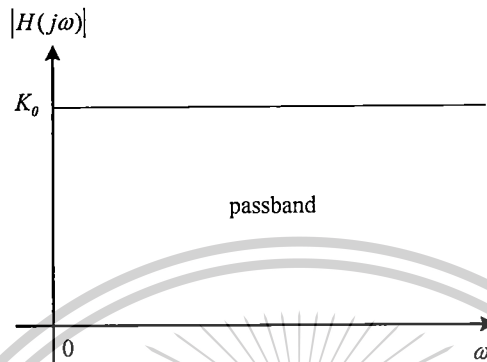
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## 2.5 วงจรกรองสัญญาณแบบกรองผ่านทุกความถี่

วงจรกรองสัญญาณแบบกรองผ่านทุกความถี่เป็นวงจรกรองสัญญาณที่ยอมให้ทุกความถี่สามารถผ่านไปได้ เราจะพบว่าการตอบสนองทางขนาดในเชิงความถี่ของวงจรกรองสัญญาณแบบกรองผ่านทุกความถี่ในแบบอุดมคตินั้นแสดงได้ดังรูปที่ 2.4



รูปที่ 2.4 ผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่

## 2.6 สรุป

บทนี้ได้กล่าวถึงหลักการโดยทั่วไปของวงจรกรองสัญญาณและรูปแบบของฟังก์ชันถ่ายโอนของวงจรกรองสัญญาณแอนะล็อกอันดับหนึ่ง ซึ่งประกอบไปด้วยฟังก์ชันกรองสัญญาณสามชนิด คือ ฟังก์ชันกรองสัญญาณแบบกรองผ่านความถี่ต่ำ ฟังก์ชันกรองสัญญาณแบบกรองผ่านความถี่สูง และฟังก์ชันกรองสัญญาณแบบกรองผ่านทุกความถี่ ซึ่งในงานวิจัยฉบับนี้จะได้นำหลักการพื้นฐานดังกล่าวไปออกแบบและสังเคราะห์เป็นวงจรกรองสัญญาณที่มีคุณสมบัติที่สามารถสังเคราะห์ฟังก์ชันกรองผ่านความถี่สูงและฟังก์ชันกรองผ่านทุกความถี่ได้พร้อมกันโดยไม่ต้องเปลี่ยนแปลงรูปแบบวงจร ซึ่งมีรายละเอียดดังจะได้กล่าวในบทถัดไป

## 2.7 เอกสารอ้างอิงบทที่ 2

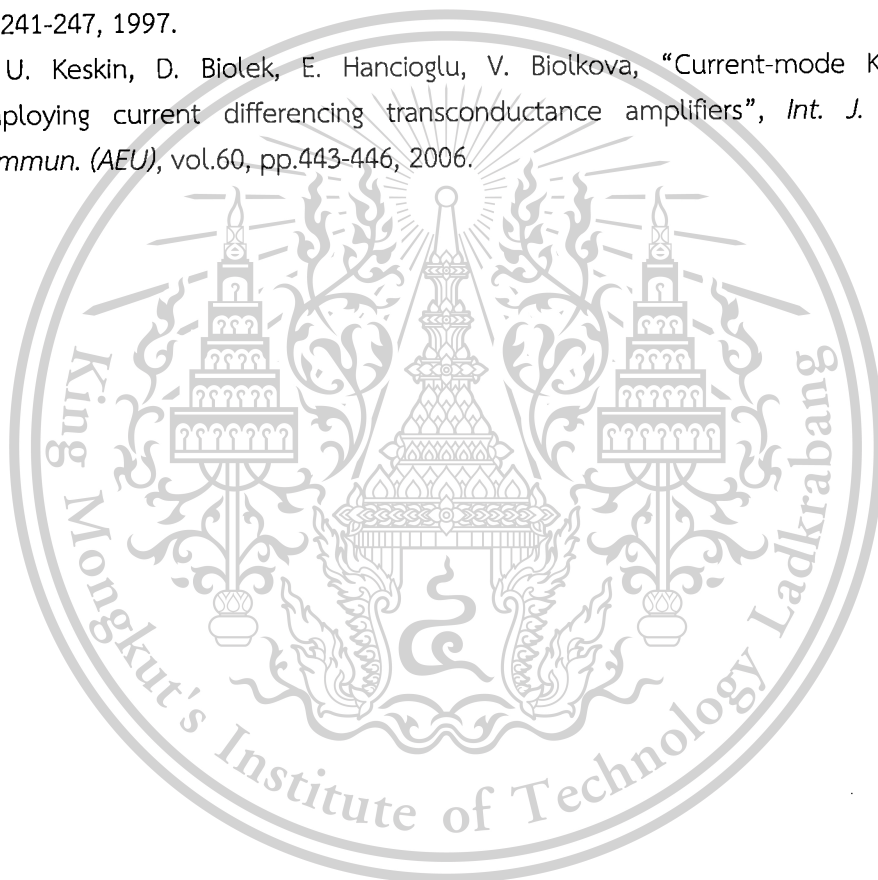
- [1] วรพงศ์ ตั้งศรีรัตน์, การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรออสซิลเลเตอร์, มินเซอร์วิศฯ วิทยา, กรุงเทพมหานคร, 2554
- [2] A. Yesil, F. Kacar and H. Kuntman, "New simple CMOS realization of voltage differencing transconductance amplifier and its RF filter application", *Radioengineering*, vol.20, no.3, pp.632-637, 2011.
- [3] J. Satansup and W. Tangsrirat, "Electronically Tunable Single-Input Five-Output Voltage-Mode Universal Filter Using VDTAs and Grounded Passive Elements", *Circuits Syst. Signal Process.*, vol.32, no.3, pp.945-957, 2013.
- [4] W. Tangsrirat and P. Mongkolwai "VDTA-based floating FDNR simulator topology", *KMITL Science and Technology Journal*, vol.13, no.1, pp.17-21, 2013.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

- [5] D. Prasad, M. Srivastava, D. R. Bhaskar, "Electronically Controllable Fully-uncoupled explicit current-mode quadrature oscillator using VDTAs and grounded capacitors", *Circuit and Systems*, vol.4, pp.169-172, 2013.
- [6] E. O. Gunes, F. Anday, "Realization of current-mode universal filter using CFCClIs", *Electron. Lett.*, vol.32, no.12, pp.1081-1082, 1996.
- [7] A. Toker, S. Ozoguz, "Universal current-mode filter with reduced number of active and passive components", *Electron. Lett.*, vol.33, no.11, pp.948-949, 1997.
- [8] A. Mohan, "Generation of OTA-C filter structures from active RC filter structures", *IEEE Trans. Circuits and Systems.*, vol. 37, no.5, pp.656-660, 1990.
- [9] J. W. Horng, R. M. Weng, M. H. Lee and C. W. Chang. "Universal active current filter using two multiple current output OTAs and one CCII", *Int. J. Electron.*, vol.82, no.3, pp.241-247, 1997.
- [10] A. U. Keskin, D. Biolek, E. Hancioglu, V. Biolkova, "Current-mode KHN filter employing current differencing transconductance amplifiers", *Int. J. Electron. Commun. (AEU)*, vol.60, pp.443-446, 2006.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

### บทที่ 3

## วงจรรองผ่านความถี่สูงและกรองผ่านทุกความถี่อันดับหนึ่งที่น่าเสนอ

### 3.1 กล่าวนำ

เป็นที่ทราบดีว่า วงจรรองสัญญาณอันดับหนึ่งนั้น (first-order filter) นั้นเป็นองค์ประกอบสำคัญอย่างมากในการสังเคราะห์และออกแบบวงจรประมวลสัญญาณแอนะล็อกต่างๆ มากมาย อาทิเช่น ระบบควบคุมป้อนกลับ ระบบสื่อสารและโทรคมนาคม และระบบเครื่องมือวัด เป็นต้น เหตุผลดังกล่าวทำให้วงจรรองสัญญาณอันดับหนึ่งถูกออกแบบและพัฒนาขึ้นอย่างต่อเนื่อง [1]-[11] และที่ผ่านมารวมทั้งการวิจัยนิยามออกแบบโดยใช้อุปกรณ์แอกทีฟชนิดต่างๆ เช่น วงจร CCII (second-generation current conveyor) วงจร FTFN (four-terminal floating nullor) วงจร CFOA (current feedback operational amplifier) และ วงจร CDTA (current differencing transconductance amplifier) เป็นต้น แต่อย่างไรก็ตามพบว่า โครงสร้างวงจรรองสัญญาณในของอุปกรณ์แอกทีฟเหล่านี้จะประกอบไปด้วยทรานซิสเตอร์เป็นจำนวนมาก ทำให้เป็นข้อจำกัดสำคัญในด้านความถี่ปฏิบัติงานโดยรวมของวงจรรองสัญญาณ อีกทั้งยังส่งผลให้สิ้นเปลืองกำลังงานไฟฟ้าและกินพื้นที่วงจรมาก ดังนั้นแนวทางวิจัยเพื่อลดข้อจำกัดดังกล่าวจึงพยายามออกแบบวงจรรองสัญญาณโดยใช้ทรานซิสเตอร์ให้มีจำนวนน้อยที่สุดดังจะเห็นได้จากเอกสารอ้างอิง [12]-[17] อย่างไรก็ตามยังคงพบว่างานวิจัยที่ได้นำเสนอขึ้นนั้น บางชิ้นจำเป็นต้องใช้ตัวเก็บประจุไฟฟ้าแบบลอยตัวในการสังเคราะห์วงจร [12]-[13] หรือ บางชิ้นยังคงใช้ทรานซิสเตอร์เป็นจำนวนมากอยู่ [16]-[17]

ดังนั้นในงานวิจัยนี้จึงนำเสนอการออกแบบวงจรรองสัญญาณอันดับหนึ่งโหมตกระแสที่สามารถสังเคราะห์ฟังก์ชันกรองสัญญาณแบบกรองผ่านความถี่สูงและแบบกรองผ่านทุกความถี่ได้พร้อมกัน โดยใช้ทรานซิสเตอร์แบบไบโพลาร์จำนวนแปดตัวต่อร่วมกับตัวเก็บประจุต่อเทียบกราวด์หนึ่งตัวและแหล่งจ่ายกระแสอีกหนึ่งตัวเท่านั้น ปรากฏจากการใช้ตัวต้านทานพาสซีฟจากภายนอก วงจรนำเสนอมีข้อดีคือ ใช้อุปกรณ์แอกทีฟและพาสซีฟจำนวนน้อยมาก สามารถปรับค่าความถี่โพล (pole frequency,  $f_o$ ) ของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมค่ากระแสไบอัสจากภายนอก สิ้นเปลืองกำลังงานไฟฟ้าต่ำ ปรากฏจากเงื่อนไขค่าเท่ากันของอุปกรณ์ในวงจร (no component matching condition) และมีค่าอิมพีแดนซ์เอาต์พุตสูง (high-output impedance)

### 3.2 วงจรย่อยพื้นฐาน

ในหัวข้อนี้จะได้กล่าวถึงหลักการการทำงานพื้นฐานของกลุ่มวงจรย่อยที่ใช้ในการสังเคราะห์วงจรรองสัญญาณที่น่าเสนอ

#### 3.2.1 วงจรตามกระแสหลายเอาต์พุต

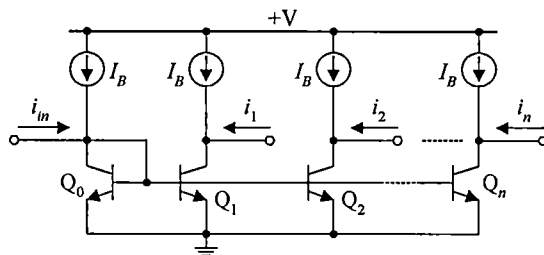
รูปที่ 3.1(ก) แสดงวงจรตามกระแสหลายเอาต์พุตโดยอาศัยหลักการของวงจรสะท้อนกระแสชนิด npn (npn current mirror) เมื่อ  $i_k$  ( $k = 1, 2, \dots, n$ ) คือ กระแสเอาต์พุตของวงจร และ  $I_B$  คือ กระแสไบอัสจากภายนอก หากประมาณว่าอัตราขยายกระแสแบบอิมิตเตอร์ร่วม (common-emitter current gain) มีค่าสูงมาก ( $\beta \gg 1$ ) ทำให้ได้ความสัมพันธ์ดังนี้

$$i_k \cong i_{in} \quad (3.1)$$

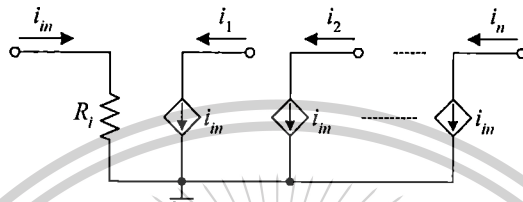
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

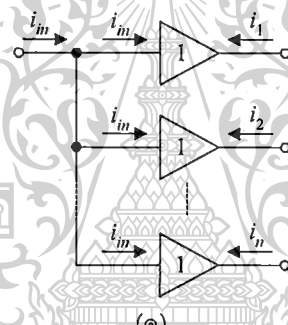
Forbidden to modify the content, and cite the document when use.



(ก)



(ข)



(ค)

รูปที่ 3.1 วงจรตามกระแสหลายเอาต์พุต

(ก) รายละเอียดวงจร (ข) วงจรสมมูล (ค) สัญลักษณ์ของวงจร

รูปที่ 3.1(ข) แสดงวงจรสมมูลทางไฟฟ้าของวงจรตามกระแสหลายเอาต์พุตในรูปที่ 3.1(ก) เมื่อกำหนดให้  $R_i$  คือ ค่าความต้านทานอินพุตของวงจร เราจะได้

$$R_i = \frac{V_T}{I_E} \cong \frac{V_T}{I_B} \tag{3.2}$$

โดยที่  $V_T = kT/q$  คือ แรงดันความร้อน (thermal voltage) มีค่าประมาณ 26 mV ที่อุณหภูมิ 27°C และ  $I_E$  คือ กระแสเอมิเตอร์ของไดโอด  $Q_0$  ซึ่งมีค่าประมาณ  $I_B$  ดังนั้นจากคุณสมบัติการทำงานของวงจรตามกระแสหลายเอาต์พุตข้างต้น เราจึงสามารถเขียนแทนการทำงานของวงจรได้ด้วยสัญลักษณ์ดังรูปที่ 3.1(ค)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

### 3.2.2 วงจรอินทิเกรเตอร์ที่มีการสูญเสียแบบปรับค่าได้ทางอิเล็กทรอนิกส์

รูปที่ 3.2(ก) แสดงวงจรอินทิเกรเตอร์ที่มีการสูญเสียแบบปรับค่าได้ทางอิเล็กทรอนิกส์ (electronically tunable lossy current integrator) วงจรสมมูลทางไฟฟ้ากรณีสัญญาณขนาดเล็กสามารถแสดงได้ดังรูปที่ 3.2(ข) โดยที่  $g_{m3} = I_B/V_T$  คือ ค่าความนำสมมูลของทรานซิสเตอร์  $Q_3$  และ  $A$  คือ อัตราส่วนพื้นที่อิมิตเตอร์ของทรานซิสเตอร์  $Q_4$  กับ  $Q_3$  จากการวิเคราะห์ห้วงจรกรณีสัญญาณขนาดเล็ก ทำให้ได้

$$\frac{i_{o1}}{i_{in}} = \frac{g_{m3}A}{g_{m3} + sC} \quad (3.3)$$

จากสมการ 3.3 สามารถเขียนแทนการทำงานของวงจรอินทิเกรเตอร์ที่มีการสูญเสียในรูปที่ 3.2(ก) ได้ดังรูปที่ 3.2(ค)



รูปที่ 3.2 วงจรอินทิเกรเตอร์ที่มีการสูญเสียแบบปรับค่าได้ทางอิเล็กทรอนิกส์

(ก) รายละเอียดวงจร (ข) วงจรสมมูล (ค) สัญลักษณ์ของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

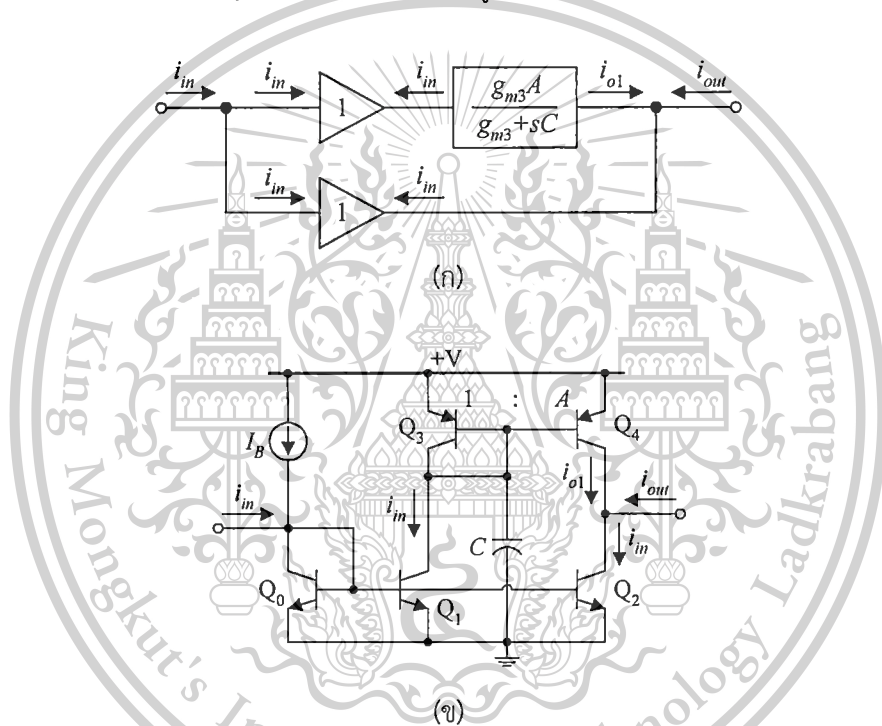
Forbidden to modify the content, and cite the document when use.

### 3.3 วงจรกรองสัญญาณอันดับหนึ่งโหมตกระแสที่นำเสนอสื่อ

หลักการสังเคราะห์วงจรกรองสัญญาณอันดับหนึ่งโหมตกระแสที่นำเสนอสื่อในงานวิจัยนี้แสดงได้ดังรูปที่ 3.3(ก) ซึ่งจะเห็นว่าประกอบไปด้วยวงจรตามกระแสสองเอาต์พุตในรูปที่ 3.1(ค) และวงจรอินทิเกรเตอร์ที่มีการสูญเสียแบบปรับค่าได้ทางอิเล็กทรอนิกส์ในรูปที่ 3.2(ค) ดังนั้นเมื่อวงจรจากรูปที่ 3.1(ก) และ 3.2(ก) ลงในรูปที่ 3.3(ก) แล้ว เราจะได้วงจรกรองสัญญาณอันดับหนึ่งโหมตกระแสที่นำเสนอสื่อโดยใช้ทรานซิสเตอร์แบบไบโพลาร์ดังแสดงในรูปที่ 3.3(ข) และเมื่อทำการวิเคราะห์วงจรก็จะได้ความสัมพันธ์ดังนี้

$$\frac{i_{out}}{i_{in}} = 1 - \frac{g_{m3}A}{g_{m3} + sC} \quad (3.4)$$

สมการ (3.4) แสดงให้เห็นว่า หากกำหนดพื้นที่อิมิตเตอร์ของทรานซิสเตอร์  $Q_4$  ( $A$ ) อย่างเหมาะสมแล้ว เราจะสามารถสังเคราะห์ฟังก์ชันกรองสัญญาณอันดับหนึ่งได้สองรูปแบบ ดังต่อไปนี้



รูปที่ 3.3 หลักการสังเคราะห์วงจรกรองสัญญาณอันดับหนึ่งโหมตกระแสที่นำเสนอสื่อ

(ก) หลักการสังเคราะห์วงจร (ข) การสังเคราะห์วงจรโดยใช้ทรานซิสเตอร์แบบไบโพลาร์

เมื่อกำหนดให้  $A = 1$  แล้ว สมการ (3.4) จะกลายเป็น

$$\frac{i_{HP}}{i_{in}} = \frac{i_{out}}{i_{in}} = 1 - \frac{g_{m3}}{g_{m3} + sC} = \frac{sC}{sC + g_{m3}} \quad (3.5)$$

ซึ่งแสดงให้เห็นว่า กรณีนี้ฟังก์ชันถ่ายโอนของวงจรอยู่ในรูปของฟังก์ชันกรองผ่านความถี่สูงอันดับหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

เมื่อกำหนดให้  $A = 2$  แล้ว สมการ (3.4) จะอยู่ในรูปของฟังก์ชันกรองผ่านทุกความถี่อันดับหนึ่ง หรือ

$$\frac{i_{AP}}{i_{in}} = \frac{i_{out}}{i_{in}} = 1 - \frac{2g_{m3}}{g_{m3} + sC} = \frac{sC - g_{m3}}{sC + g_{m3}} \quad (3.6)$$

ซึ่งมีผลตอบสนองทางเฟสเท่ากับ

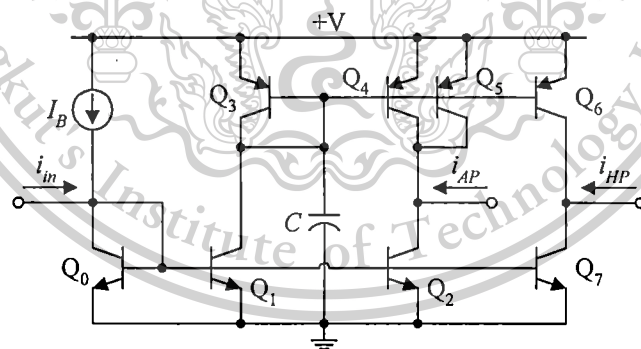
$$\phi = \pi - 2 \tan^{-1} \left( \frac{\omega V_T C}{I_B} \right) \quad (3.7)$$

และฟังก์ชันกรองสัญญาณทั้งสองรูปแบบที่สังเคราะห์ได้จากสมการ (3.5) และ (3.6) ต่างมีตำแหน่งความถี่โพล ของวงจร เท่ากับ

$$\omega_o = \frac{g_{m3}}{C} = \frac{I_B}{V_T C} \quad (3.8)$$

สมการ (3.7) และ (3.8) แสดงให้เห็นว่าค่าความถี่โพลและผลตอบสนองทางเฟสของวงจรกรองสัญญาณที่นำเสนอ นั้นสามารถแปรค่าได้ด้วยการควบคุมกระแสไบอัส  $I_B$  จากภายนอก และมีผลกระทบเนื่องจากอุณหภูมิรอบข้างอีกด้วย

รูปที่ 3.4 แสดงรายละเอียดวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.3 โดยกำหนด  $i_{AP}$  และ  $i_{HP}$  คือกระแสเอาต์พุตของวงจรกรองผ่านทุกความถี่และกรองผ่านความถี่สูง ตามลำดับ



รูปที่ 3.4 วงจรกรองผ่านทุกความถี่และกรองผ่านความถี่สูงที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

### 3.4 ผลกระทบเนื่องจากการทำงานที่ไม่เป็นไปตามอุดมคติ

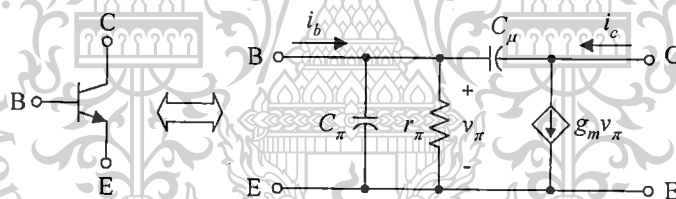
#### 3.4.1 ผลกระทบเนื่องจากการไม่สมพงษ์กันของวงจรสะท้อนกระแส

จากการออกแบบวงจรข้างต้น เราประมาณว่า  $\beta$  นั้นมีค่าสูงมาก ( $\beta \gg 1$ ) แต่ในทางปฏิบัติแล้ว อัตราขยายกระแส  $\beta$  ของทรานซิสเตอร์ที่ใช้ในวงจรมักมีค่าจำกัดค่าหนึ่ง ซึ่งส่งผลให้กระแสเบสของทรานซิสเตอร์มีค่าไม่เป็นศูนย์ ทำให้ฟังก์ชันถ่ายโอนกระแสจากสมการ (3.5) และ (3.6) ของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.4 กลายเป็น

$$\frac{i_{HP}}{i_{in}} = (1 - \epsilon_n) \left[ \frac{sC + g_{m3}\epsilon_p}{sC + g_{m3}} \right] \tag{3.9}$$

และ 
$$\frac{i_{AP}}{i_{in}} = (1 - \epsilon_n) \left[ \frac{sC - g_{m3}(1 - 2\epsilon_p)}{sC + g_{m3}} \right] \tag{3.10}$$

โดยที่  $\epsilon_{n(p)} = \frac{1}{1 + \frac{\beta_{n(p)}}{4}}$  คือ ค่าผิดพลาดในการส่งผ่านกระแสของวงจรสะท้อนกระแส Q<sub>0</sub>-Q<sub>2</sub>, Q<sub>7</sub>, และ Q<sub>3</sub>-Q<sub>6</sub> และ  $\beta_{n(p)}$  คือ อัตราขยายกระแสของทรานซิสเตอร์ชนิด npn และชนิด pnp ตามลำดับ



รูปที่ 3.5 วงจรสมมูลทางไฟฟ้าของทรานซิสเตอร์แบบไบโพลาร์กรณีคำนึงถึงค่าอุปกรณ์แฝง

#### 3.4.2 ผลกระทบเนื่องจากอุปกรณ์แฝง

วงจรสมมูลทางไฟฟ้าของทรานซิสเตอร์แบบไบโพลาร์กรณีคำนึงถึงค่าอุปกรณ์แฝง (parasitic element) แสดงได้ดังรูปที่ 3.5 โดยในที่นี้  $r_\pi$  คือ ค่าความต้านทานแฝงระหว่างขาเบสกับขาอีมิเตอร์ (base-emitter resistance)  $C_\pi$  คือ ค่าความจุไฟฟ้าแฝงระหว่างขาเบสกับขาอีมิเตอร์ (base-emitter capacitance) และ  $C_\mu$  คือ ค่าความจุไฟฟ้าแฝงระหว่างขาเบสกับขาคอลเลกเตอร์ (base-collector capacitance) ดังนั้นเมื่อทำการวิเคราะห์ห้วงจรในรูปที่ 3.4 เสียใหม่โดยคำนึงถึงผลกระทบเนื่องจากอุปกรณ์แฝงของทรานซิสเตอร์ในรูปที่ 3.5 โดยที่  $C_\pi \gg C_\mu$  จะทำให้ได้ฟังก์ชันถ่ายโอนกระแสของวงจรในกรณีนี้เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

$$\frac{i_{HP}}{i_{in}} = K_n \left[ \frac{s \left( \frac{C + 4C_{\pi p} + C_{\mu p}}{g_{mp} + \frac{4}{r_{\pi p}}} \right) + \left( \frac{1}{1 + \frac{g_{mp} r_{\pi p}}{4}} \right)}{s \left( \frac{C + 4C_{\pi p} + C_{\mu p}}{g_{mp} + \frac{4}{r_{\pi p}}} \right) + 1} \right] \quad (3.11)$$

และ

$$\frac{i_{AP}}{i_{in}} = K_n \left[ \frac{s \left( \frac{C + 4C_{\pi p} + 2C_{\mu p}}{g_{mp} + \frac{4}{r_{\pi p}}} \right) - \left( \frac{1 - \frac{4}{g_{mp} r_{\pi p}}}{1 + \frac{4}{g_{mp} r_{\pi p}}} \right)}{s \left( \frac{C + 4C_{\pi p} + 2C_{\mu p}}{g_{mp} + \frac{4}{r_{\pi p}}} \right) + 1} \right] \quad (3.12)$$

โดยที่

$$K_n = \frac{1}{1 + \frac{4}{g_{mn} r_{\pi n}}} \quad (3.13)$$

และ  $g_{mn(p)}$ ,  $r_{\pi n(p)}$ ,  $C_{\pi n(p)}$  และ  $C_{\mu n(p)}$  คือ ค่าของ  $g_m$ ,  $r_{\pi}$ ,  $C_{\pi}$  และ  $C_{\mu}$  ของทรานซิสเตอร์ชนิด npn และชนิด pnp ตามลำดับ โดยทั่วไป  $C_{\pi} \gg C_{\mu}$  จะทำให้ได้ตำแหน่งความถี่โพลในกรณีนี้อยู่ที่

$$\omega_o \cong \frac{g_{mp} + \frac{4}{r_{\pi p}}}{C + 4C_{\pi p}} \quad (3.14)$$

เพื่อลดผลกระทบจากตำแหน่งโพลจากสมการ (3.14) ที่มีต่อผลตอบสนองทางความถี่ของวงจร เราควรเลือกความสัมพันธ์ดังต่อไปนี้  $g_{mn(p)} r_{\pi n(p)} \gg 4$  และ  $C \gg 4C_{\pi p}$

### 3.5 การขดเชยผลของอูณหภูมิมารอบข้าง

ดังได้กล่าวไปตอนต้นแล้วว่า คุณสมบัติในการทำงานที่สำคัญของวงจรกรองสัญญาณที่นำเสนอในรูปที่ 3.4 นั้นมีผลกระทบโดยตรงต่ออูณหภูมิมารอบข้างดังแสดงไว้ในสมการ (3.7) และ (3.8) ดังนั้นในหัวข้อนี้จะได้กล่าวถึงวิธีการขดเชยผลกระทบเนื่องจากอูณหภูมิมารอบข้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

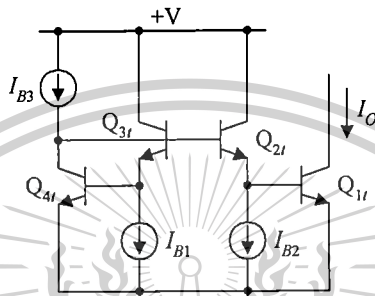
This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

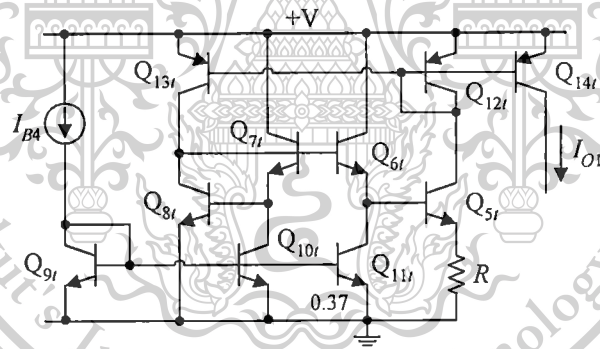
รูปที่ 3.6 แสดงวงจรสะท้อนกระแสที่สามารถปรับอัตราขยายกระแสได้ (current mirror with adjustable current gain) [18]-[19] เมื่อประมาณว่า  $\beta \gg 1$  และอาศัยหลักการทรานส์ลิเนียร์ (translinear principle) จะได้กระแสเอาต์พุตของวงจรเท่ากับ

$$I_O = \frac{I_{B1} I_{B3}}{I_{B2}} \quad (3.15)$$

โดยที่  $I_{B1}$ ,  $I_{B2}$  และ  $I_{B3}$  คือ กระแสไบอัสจากภายนอก



รูปที่ 3.6 วงจรสะท้อนกระแสที่สามารถปรับอัตราขยายกระแสได้



รูปที่ 3.7 วงจรจ่ายกระแสที่อาศัยโครงสร้างพื้นฐานจากวงจรสะท้อนกระแสในรูปที่ 3.6

รูปที่ 3.7 แสดงวงจรจ่ายกระแสที่อาศัยโครงสร้างพื้นฐานจากวงจรสะท้อนกระแสในรูปที่ 3.6 โดยการเพิ่มวงจรสะท้อนกระแส  $Q_{9f} - Q_{11f}$ ,  $Q_{12f} - Q_{14f}$  และตัวต้านทาน  $R$  ดังนั้นจากหลักการทรานส์ลิเนียร์จะได้

$$I_{C5}R + V_T \ln\left(\frac{I_{C5}}{I_{S5}}\right) + V_T \ln\left(\frac{I_{C6}}{I_{S6}}\right) = V_T \ln\left(\frac{I_{C7}}{I_{S7}}\right) + V_T \ln\left(\frac{I_{C8}}{I_{S8}}\right)$$

หรือ

$$I_{C5} = \frac{V_T}{R} \ln\left(\frac{I_{C7} I_{C8} I_{S5} I_{S6}}{I_{C5} I_{C6} I_{S7} I_{S8}}\right) \quad (3.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

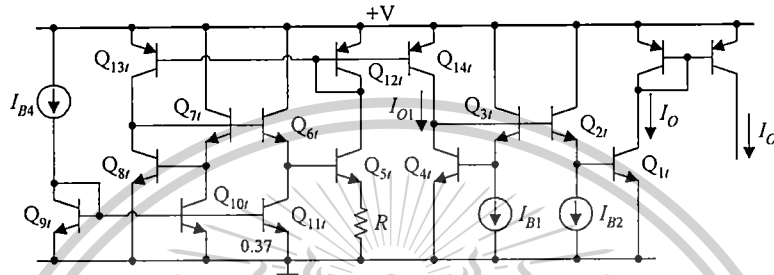
This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the content when use.

เมื่อกำหนดให้  $I_{S5} \cong I_{S6} \cong I_{S7} \cong I_{S8}$ ,  $I_{C7} \cong I_{C10} \cong I_{B4}$ ,  $I_{C5} \cong I_{C8} \cong I_{O1}$  และ  $I_{C6} \cong I_{C11} \cong 0.37I_{B4}$  ดังนั้นทำให้สมการ (3.16) กลายเป็น

$$I_{O1} = \frac{V_T}{R} \ln \alpha \tag{3.17}$$

โดยที่  $\alpha$  คือ อัตราส่วนพื้นที่อิมิตเตอร์ของทรานซิสเตอร์  $Q_{9t}$  กับ  $Q_{11t}$  ซึ่งในกรณีนี้  $\alpha = 1/0.37$



รูปที่ 3.8 วงจรจ่ายกระแสไบอัสสำหรับการชดเชยผลของอุณหภูมิรอบข้าง

รูปที่ 3.8 แสดงวงจรจ่ายกระแสไบอัสสำหรับการชดเชยผลของอุณหภูมิรอบข้างที่น่าเสนอ ซึ่งประกอบด้วยวงจรสะท้อนกระแสที่สามารถปรับอัตราขยายกระแสได้ในรูปที่ 3.6 และวงจรจ่ายกระแสในรูปที่ 3.7 ดังนั้นกระแสเอาต์พุตของวงจร  $I_O$  จึงคำนวณหาได้จากการแทนค่ากระแส  $I_{O1}$  จากสมการ (3.17) ลงใน  $I_{B3}$  ของสมการ (3.15) ซึ่งจะได้

$$I_O = \frac{I_{B1} V_T}{I_{B2} R} \tag{3.18}$$

สมการ (3.18) แสดงให้เห็นว่า กระแสเอาต์พุตของวงจรมีค่าแปรผันตรงกับอัตราส่วนกระแสไบอัส  $I_{B1}/I_{B2}$  และแรงดันความร้อน  $V_T$  ซึ่งมีค่าขึ้นกับอุณหภูมิรอบข้าง

จากวงจรกรองสัญญาณที่น่าเสนอในรูปที่ 3.4 จะเห็นว่าค่าความถี่  $\omega_o$  ดังสมการ (3.8) มีค่าแปรผันตรงกับกระแสไบอัส  $I_B$  และมีค่าแปรผกผันกับแรงดันความร้อน  $V_T$  ดังนั้นหากเราทำการไบอัสวงจรดังกล่าวด้วยวงจรจ่ายกระแสไบอัสดังรูปที่ 3.8 ก็จะได้ดังรูปที่ 3.9 หรือนั่นคือจากสมการ (3.8) กับ (3.18) จะได้ค่าความถี่โพลของวงจรเท่ากับ

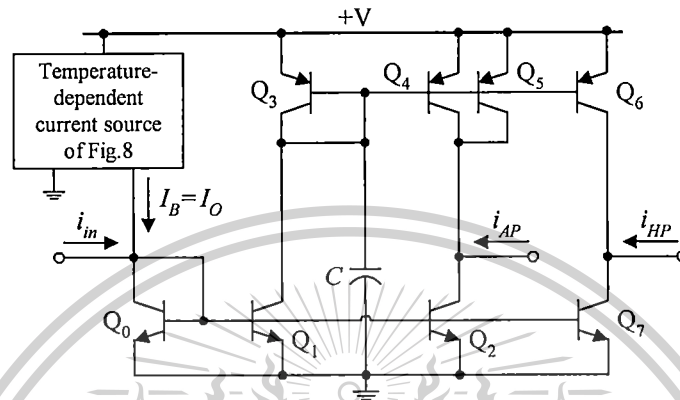
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

$$f_o = \left( \frac{I_{B1}}{I_{B2}} \right) \left( \frac{1}{2\pi RC} \right) \quad (3.19)$$

ซึ่งจะเห็นว่าค่าความถี่โพล  $f_o$  ของวงจรในกรณีนี้จะไม่ขึ้นกับผลของอุณหภูมิรอบข้าง อีกทั้งยังสามารถแปรค่าได้ด้วยการควบคุมอัตราส่วนกระแสไบอัส  $I_{B1}/I_{B2}$



รูปที่ 3.9 วงจรกรองผ่านความถี่สูงและกรองผ่านทุกความถี่ที่มีการชดเชยผลของอุณหภูมิรอบข้าง

### 3.6 เอกสารอ้างอิงบทที่ 3

- [1] M. Higashimura, Y. Fukui, "Realization of current-mode all-pass networks using a current conveyor", *IEEE Trans. Circuits Syst.*, vol.37, no.5, pp. 660-661, 1990.
- [2] M. Higashimura, "Current-mode first-order allpass filter using FTFN with grounded capacitor", *Electron. Lett.*, vol.27, no.13, pp. 1182-1183, 1991.
- [3] S. Maheshwari, I. A. Khan, "Simple first-order translinear-C current-mode all-pass sections", *Int. J. Electron.*, vol.90, no.2, pp.79-85, 2003.
- [4] S. Maheshwari, "New voltage and current-mode APS using current controlled conveyors", *Int. J. Electron.*, vol.91, no.12, pp.735-743, 2004.
- [5] S. Kilinc, U. Cam, "Current-mode first-order allpass filter employing single current operational amplifier", *Analog Integr. Circ. Sig. Process.*, vol.41, pp. 47-53, 2004.
- [6] S. Minaei, M. A. Ibrahim, "General configuration for realizing current-mode first-order all-pass filter using DVCC", *Int. J. Electron.*, vol.92, no.6, pp.347-356, 2005.
- [7] J. W. Horng, C. L. Hou, C. M. Chang, "High output impedance current-mode first-order allpass networks with four grounded components and two CCIs", *Int. J. Electron.*, vol.93, no.9, pp.613-621, 2006.
- [8] S. Maheshwari, "Novel cascadable current-mode first order all-pass sections", *Int. J. Electron.*, vol.94, no.11, pp.995-1003, 2007.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

- [9] B. Metin, K. Pal, O. Cicekoglu, "All-pass filter for rich cascability options easy IC implementation and tenability", *Int. J. Electron.*, vol.94, no.11, pp.1037-1045, 2007.
- [10] S. Oztafun, S. Kilinc, A. Celebi, U. Cam, "A new electronically tunable phase shifter employing current-controlled current conveyors", *Int. J. Electron. Commun. (AEU)*, vol.62, pp. 228-231, 2008.
- [11] W. Tangsrirat, T. Pukkalanun, W. Surakamporn, "Resistorless realization of current-mode first-order allpass filter using current differencing transconductance amplifiers", *Microelectron. J.*, vol.41, pp. 178-183, 2010.
- [12] R. Arslanalp, E. Yuze, "A BJT technology-based current-mode tunable all-pass filter", *Microelectron. J.*, vol.40, pp.921-927, 2009.
- [13] A. Lahiri, "New CMOS-based resistor-less current-mode first-order all-pass filter using only ten transistors and one external capacitor", *Radioengineering*, vol.20, no.3, pp. 638-643, 2011.
- [14] R. Arslanalp, A. T. Tola, E. Yuze, "Novel resistorless first-order current-mode universal filter employing a grounded capacitor", *Radioengineering*, vol.20, no.3, pp. 656-665, 2011.
- [15] E. Yuze, S. Minaei, N. Herenscar, J. Koton, "Realization of first-order current-mode filters with low number of MOS transistors", *J. Circuits, Syst. Comput.*, vol.22, no.1, pp.1250071-4, 2013.
- [16] H. A. Yildiz, S. Ozoguz, A. Toker, O. Cicekoglu, "On the realization of MOS-only allpass filters", *Circuits Syst. Signal Process.*, vol.32, no.3, pp. 1455-1465, 2003.
- [17] P. Prommee, N. Wongprommoon, "Log-domain all-pass filter-based multiphase sinusoidal oscillators", *Radioengineering*, vol.22, no.1, pp. 14-23, 2013.
- [18] B. Gilbert, "Translinear circuit : a proposed classification", *Electron. Lett.*, vol.11, pp. 14-16, 1975.
- [19] E. Seevinck, "Compadding current-mode integrator : A new circuit principle for continuous-time monolithic filters", *Electron. Lett.*, vol.26, no.24, pp. 2046-2047, 1990.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

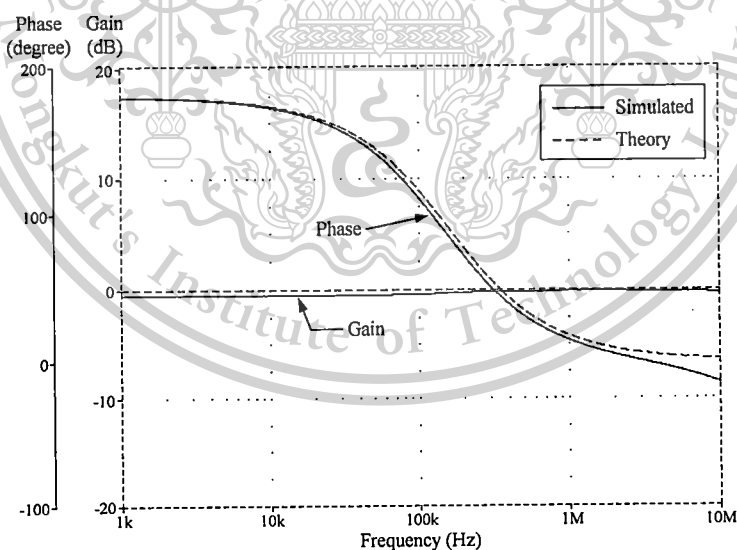
## บทที่ 4 ผลการทดลอง

### 4.1 กล่าวนำ

ในที่นี้ได้ทำการตรวจสอบคุณสมบัติการทำงานของวงจรกรองสัญญาณโหมดกระแสที่นำเสนอในรูปที่ 3.4 ด้วยผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE พร้อมทั้งเปรียบเทียบกับผลการทดลอง โดยใช้การต่อวงจรจริงทดสอบ ซึ่งมีรายละเอียดดังต่อไปนี้

### 4.2 ผลการจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE

สำหรับการจำลองการทำงานของวงจรกรองผ่านความถี่สูงและกรองผ่านทุกความถี่อันดับหนึ่งโหมดกระแสที่นำเสนอในรูปที่ 3.4 โดยใช้โปรแกรม PSPICE ได้ใช้เทคโนโลยี PR100N และ NP100N ของบริษัท AT&T สำหรับทรานซิสเตอร์ชนิด npn และชนิด pnp ตามลำดับ [1] แหล่งจ่ายไฟเลี้ยงเท่ากับ  $+V = 1.5\text{ V}$  กระแสเบสเท่ากับ  $I_B = 26\ \mu\text{A}$  และตัวเก็บประจุ  $C = 1\text{ nF}$  ซึ่งจะได้ค่าความถี่โพลเท่ากับ  $f_o \cong 159\text{ kHz}$  รูปที่ 4.1 แสดงผลจำลองผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่อันดับหนึ่งที่นำเสนอ ซึ่งแสดงให้เห็นว่า ผลตอบสนองทางขนาดของวงจรมีค่าคงที่ในช่วงความถี่ตั้งแต่ 1 kHz จนถึง 10 MHz โดยประมาณ ในขณะที่ผลตอบสนองทางเวลาของวงจรแสดงได้ดังรูปที่ 4.2 ซึ่งแสดงให้เห็นว่ามุมต่างเฟสระหว่างกระแสเอาต์พุตกับกระแสอินพุตของวงจรมีค่าประมาณ 84 องศา รูปที่ 4.3 แสดงค่าความผิดเพี้ยนฮาร์โมนิกสรวม (total harmonic distortion, THD) ทางด้านเอาต์พุตของวงจร โดยแสดงให้เห็นว่าเปอร์เซ็นต์ THD นั้นมีค่าต่ำกว่า 8% ในช่วงกระแสอินพุตที่มีขนาดสัญญาณต่ำกว่า  $20\ \mu\text{A}$  นอกจากนี้ผลการจำลองการทำงานของวงจรพบว่ากำลังไฟฟ้าสูญเสียที่เกิดขึ้นของวงจรมีค่าประมาณ  $169\ \mu\text{W}$

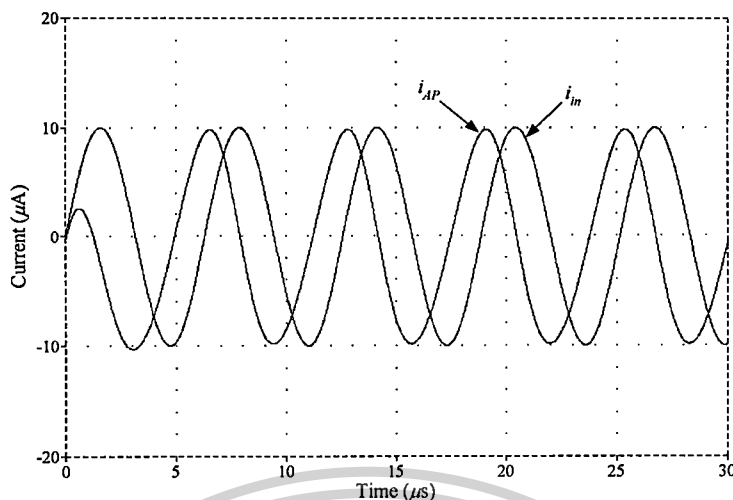


รูปที่ 4.1 ผลจำลองผลตอบสนองทางความถี่ของวงจรกรองผ่านทุกความถี่อันดับหนึ่งที่นำเสนอในรูปที่ 3.4

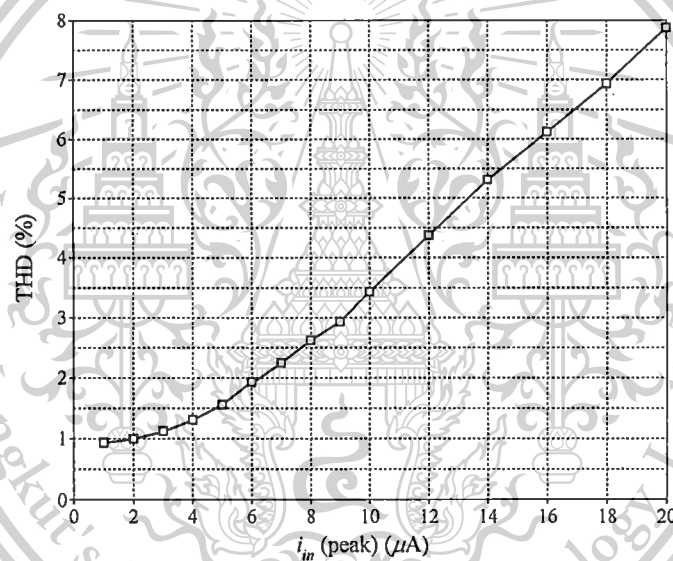
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



รูปที่ 4.2 ผลจำลองผลตอบสนองของเวลาของวงจรกรองผ่านทุกความถี่อันดับหนึ่งที่น่าเสนอในรูปที่ 3.4



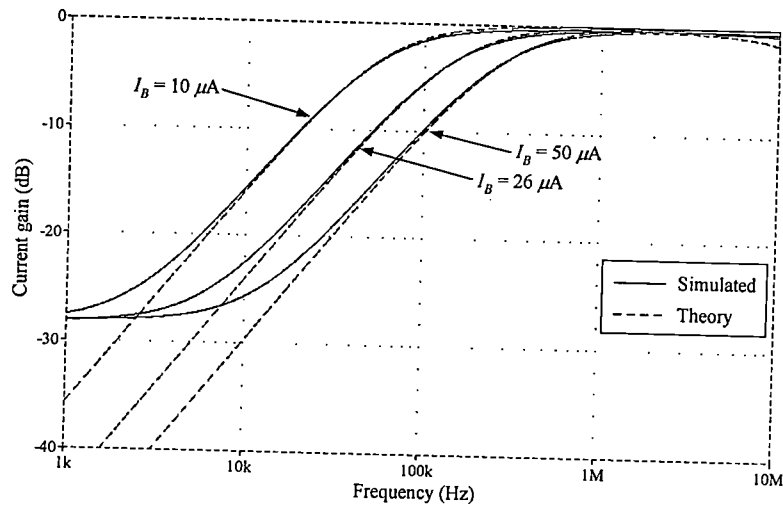
รูปที่ 4.3 เปอร์เซนต์ค่าความผิดเพี้ยนฮาร์โมนิกสรวมของวงจรกรองผ่านทุกความถี่ที่น่าเสนอในรูปที่ 3.4 เมื่อแปรค่าขนาดสัญญาณกระแสอินพุต

รูปที่ 4.4 แสดงการปรับค่าความถี่โพลของของวงจรกรองผ่านความถี่สูงที่น่าเสนอในรูปที่ 3.4 โดยการแปรค่ากระแสไบอัส  $I_B$  จำนวนสามค่า คือ  $10 \mu A$ ,  $26 \mu A$  และ  $50 \mu A$  ซึ่งทำให้ได้ค่าความถี่โพลแปรค่าเป็น 61 kHz, 159 kHz และ 306 kHz ตามลำดับ ซึ่งเป็นการยืนยันคุณสมบัติการปรับค่าได้ทางอิเล็กทรอนิกส์ได้เป็นอย่างดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

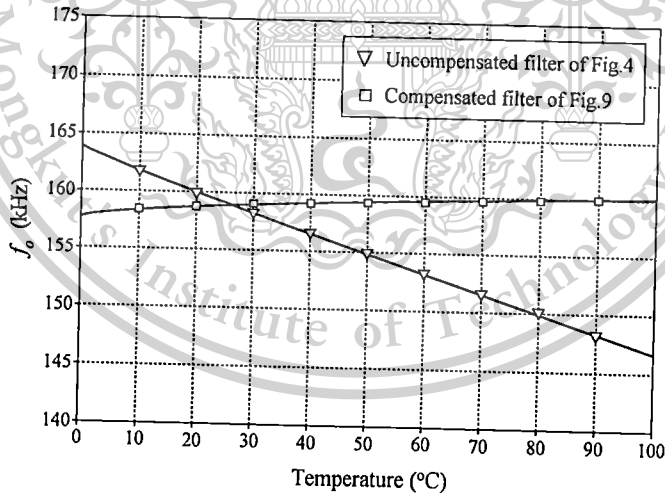
Forbidden to modify the content, and cite the document when use.



รูปที่ 4.4 การปรับค่าความถี่โพลของของวงจรกรองผ่านความถี่สูงที่นำเสนอในรูปที่ 3.4

โดยการแปรค่ากระแสไบอัส  $I_B$

สำหรับการตรวจสอบคุณสมบัติการทำงานของวงจรกรองผ่านความถี่สูงและกรองผ่านทุกความถี่ที่มีการชดเชยผลของอุณหภูมิรอบข้างดังรูปที่ 3.9 ในที่นี้ได้กำหนดให้  $I_{B1} = 5 \mu A$ ,  $I_{B2} = I_{B4} = 50 \mu A$  และ  $R = 100 \Omega$  โดยทำการแปรค่าอุณหภูมิรอบข้างจาก  $0^\circ C$  จนถึง  $100^\circ C$  ผลการจำลองค่าความถี่โพล  $f_o$  เมื่อแปรค่าอุณหภูมิรอบข้างของวงจรกรองสัญญาณในรูปที่ 3.4 เปรียบเทียบกับรูปที่ 3.9 แสดงได้ดังรูปที่ 4.5 ซึ่งแสดงให้เห็นว่าวงจรกรองสัญญาณในรูปที่ 3.9 มีผลกระทบเนื่องจากการเปลี่ยนแปลงของอุณหภูมิรอบข้างน้อยมาก เมื่อเทียบกับวงจรกรองสัญญาณในรูปที่ 3.4 ที่ไม่ได้มีการชดเชยผลของอุณหภูมิเอาไว้

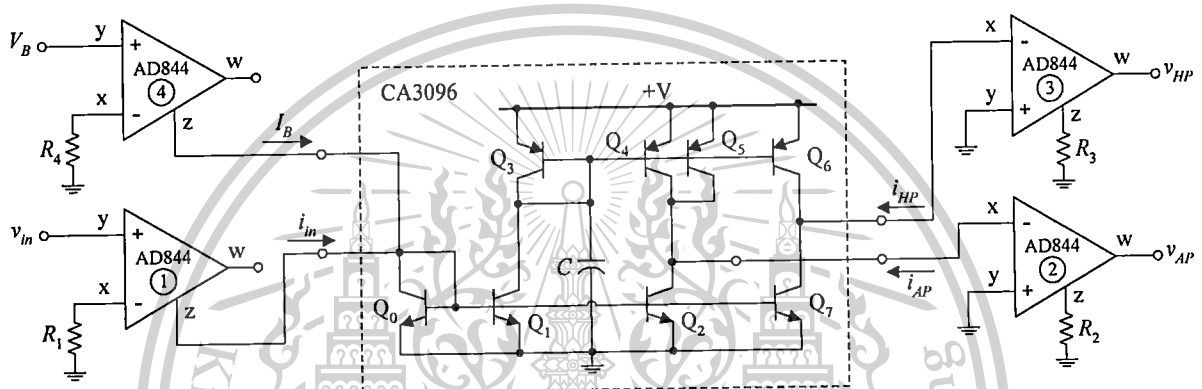


รูปที่ 4.5 ผลการจำลองค่าความถี่โพล  $f_o$  เมื่อแปรค่าอุณหภูมิรอบข้างของวงจรกรองสัญญาณในรูปที่ 3.4 เปรียบเทียบกับรูปที่ 3.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 ผลการทดลองการทำงานของวงจรถ่ายโดยใช้การต่อวงจรจริง

ในการต่อวงจรจริงทดสอบนั้นได้เลือกใช้ทรานซิสเตอร์เบอร์ CA 3096 ของบริษัท Intersil และใช้ไอซีเบอร์ CFOA AD844s ทำหน้าที่เป็นวงจรเปลี่ยนแรงดันเป็นกระแส และวงจรเปลี่ยนกระแสเป็นแรงดัน [2]-[3] และเลือกใช้แหล่งจ่ายไฟเลี้ยงเท่ากับ  $\pm 5V$  รายละเอียดวงจรที่ใช้ในการทดลองแสดงได้ดังรูปที่ 4.6 โดยที่  $R_1 = R_2 = R_3 = R_4 = 10 \text{ k}\Omega$ ,  $C = 33 \text{ nF}$  และ  $V_B = 3 \text{ V}$  ( $I_B = 300 \mu\text{A}$ ) ซึ่งทำให้ได้  $f_o \cong 55.65 \text{ kHz}$  ดังสมการ (3.8) จากนั้นทำการป้อนแรงดันอินพุต  $v_{in} = 0.5 \sin(2\pi f) \text{ V}$  (peak) ให้กับวงจร รูปที่ 4.7 แสดงผลการวัดผลตอบสนองทางความถี่ของวงจรกรองสัญญาณในรูปที่ 4.6 ส่วนรูปที่ 4.8 และ 4.9 แสดงผลการวัดผลตอบสนองทางเวลาและผลตอบสนองลิซซาจัวส์ (Lissajou) ที่ความถี่โพลของวงจรตามลำดับ ผลการวัดสเปกตรัมความถี่ (frequency spectrum) ของวงจรสามารถแสดงได้ดังรูปที่ 4.10



รูปที่ 4.6 รายละเอียดวงจรที่ใช้ในการทดลอง

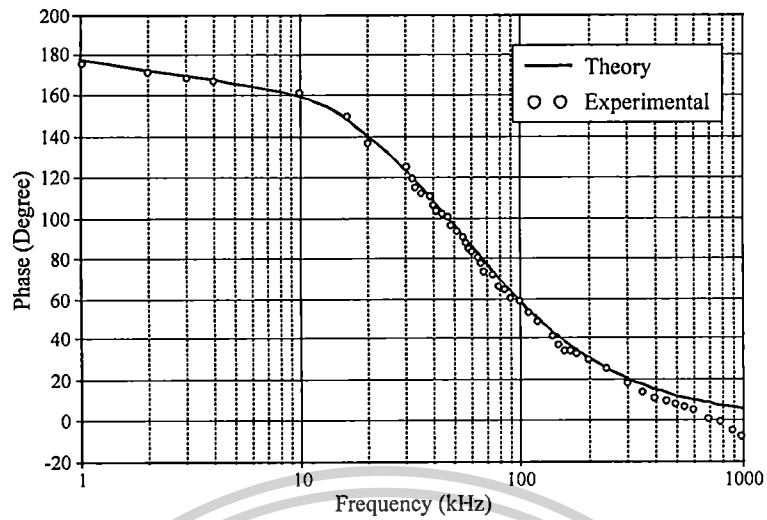
### 4.4 เอกสารอ้างอิงบทที่ 4

- [1] D. R. Frey, "Log-domain filtering : an approach to current-mode filtering", *IEE Proc. G, Circuits, Devices and Systems*, vol.140, pp.406-416, 1993.
- [2] C. Acar, and S. Ozoguz, "A new versatile building block: current differencing buffered amplifier", *Microelectron. J.*, vol.30, pp.157-160, 1999.
- [3] W. Tangsrirat, S. Pisitisitchalermpong, "CDBA-based quadrature sinusoidal oscillator", *Frequenz : Journal of RF-Engineering and Telecommunications*, vol.61, 3-4, pp. 102-104, 2007.

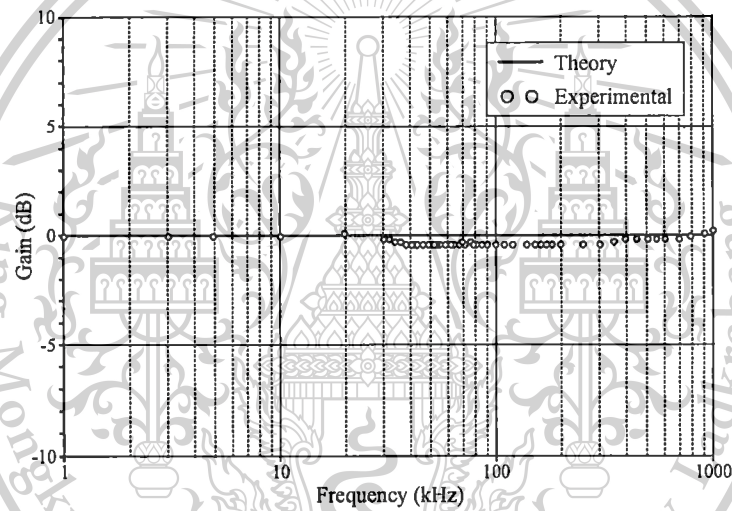
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



(ก)



(ข)

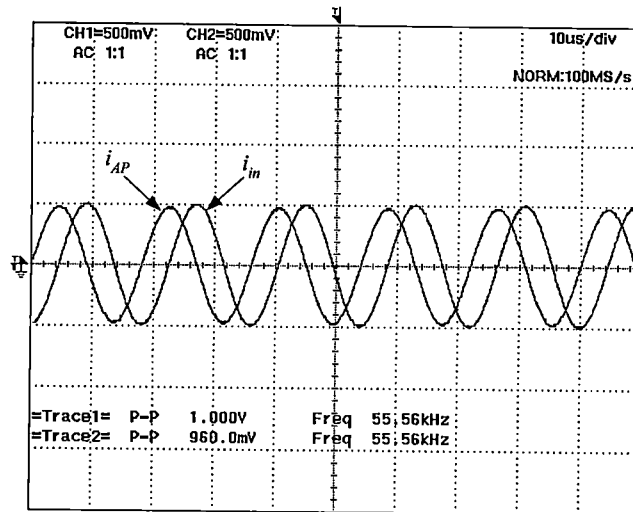
รูปที่ 4.7 ผลการวัดผลตอบสนองทางความถี่ของวงจรกรองสัญญาณในรูปที่ 4.6

(ก) ผลตอบสนองทางขนาด (ข) ผลตอบสนองทางเฟส

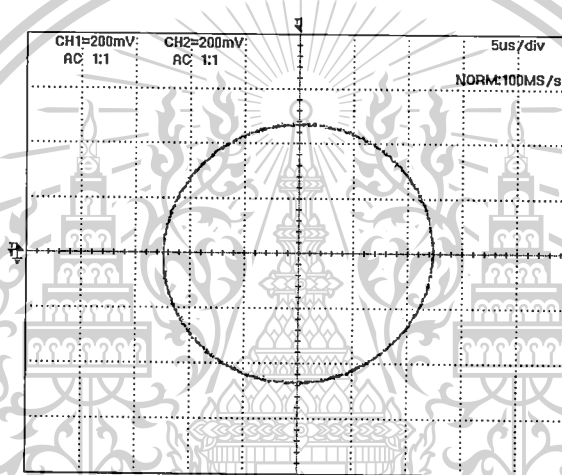
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

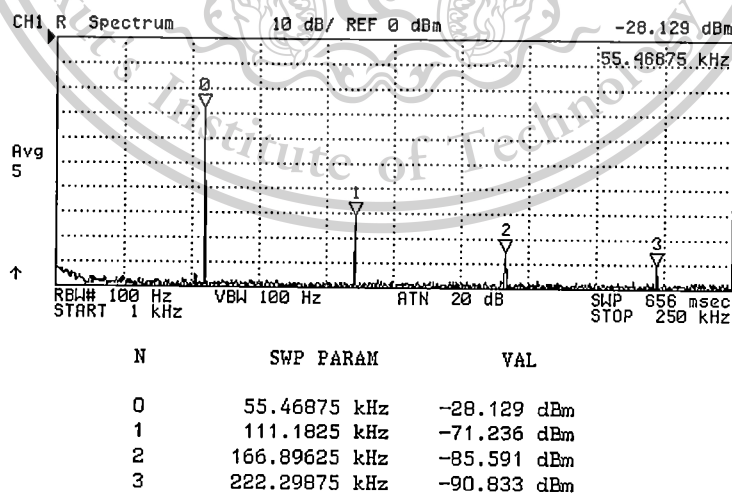
Forbidden to modify the content, and cite the document when use.



รูปที่ 4.8 ผลการวัดผลตอบสนองทางเวลาของวงจรกรองสัญญาณในรูปที่ 4.6



รูปที่ 4.9 ผลการวัดผลตอบสนองลักษณะจิวส์ของวงจรกรองสัญญาณในรูปที่ 4.6



รูปที่ 4.10 ผลการวัดสเปกตรัมความถี่ของวงจรกรองสัญญาณในรูปที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## บทที่ 5 บทสรุป

### 5.1 บทสรุป

โครงการวิจัยนี้เป็นแนวทางหนึ่งสำหรับการพัฒนาหลักการสังเคราะห์และออกแบบวงจรกรองสัญญาณแบบกรองผ่านความถี่สูงและแบบกรองผ่านทุกความถี่อันดับหนึ่งโหมดกระแสโดยใช้ทรานซิสเตอร์แบบไบโพลาร์จำนวนน้อยและตัวเก็บประจุเทียบกราวด์เพียงหนึ่งเป็นอุปกรณ์พาสซีฟเท่านั้น โดยไม่จำเป็นต้องใช้ตัวต้านทานพาสซีฟสำหรับสังเคราะห์วงจร การออกแบบวงจรมุ่งเน้นโครงสร้างวงจรที่มีความเรียบง่ายไม่ซับซ้อน ใช้อุปกรณ์แอคทีฟและพาสซีฟจำนวนน้อย เพื่อลดการสูญเสียกำลังงานไฟฟ้าและง่ายต่อการนำไปสร้างในรูปแบบวงจรรวม (IC) คุณสมบัติของวงจรกรองสัญญาณที่นำเสนอสามารถปรับแต่งค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่ากระแสไบอัสจากภายนอก ปราศจากเงื่อนไขความเท่ากันของค่าอุปกรณ์ในวงจร นอกจากนี้ประสิทธิภาพในการทำงานของวงจรที่ได้นำเสนอสามารถทำการยืนยันด้วยผลการจำลองการทำงานของวงจรด้วยโปรแกรม PSPICE และผลการทดลองด้วยการต่อวงจรจริงทดสอบ ซึ่งให้ผลที่สอดคล้องและเป็นไปตามหลักการทางทฤษฎี

ผลงานวิจัยทั้งหมดที่ได้พัฒนาขึ้นในโครงการวิจัยนี้ ประสบผลสำเร็จเป็นที่น่าพอใจอย่างยิ่ง เนื่องจากเป็นที่ยอมรับให้ตีพิมพ์ในวารสารวิชาการทางวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ระดับนานาชาติที่อยู่ในฐานข้อมูล ISI Journal publication ได้จำนวนสองบทความ ดังนี้

- 1) Worapong Tangsrirat, "On the realization of first-order current-mode AP/HP filter", *Radioengineering*, vol.22, no.4, pp.1007-1015, December 2013. (Impact Factor 2012 = 0.687) [1]

โดยรายละเอียดของบทความทั้งสองได้ถูกรวบรวมไว้ในภาคผนวกท้ายโครงการวิจัยฉบับนี้

### 5.2 เอกสารอ้างอิงบทที่ 5

- [1] W. Tangsrirat, "On the realization of first-order current-mode AP/HP filter", *Radioengineering*, vol.22, no.4, pp.1007-1015, 2013.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## ภาคผนวก

### บทความวิจัยที่ตีพิมพ์ในวารสารวิชาการระดับนานาชาติ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

# On the Realization of First-Order Current-Mode AP/HP Filter

Worapong TANGSRIRAT

Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok 10520, Thailand

drworapong@gmail.com

**Abstract.** A compact circuit topology for the realization of the current-mode first-order allpass (AP) and highpass (HP) filters is described. The proposed circuit contains a minimum number of components, i.e., eight bipolar transistors, one grounded capacitor, and one biasing current source. The advantages of this circuit are the use of only grounded capacitor as a passive element, the electronic tunability of its parameters and its potential for low-voltage operation. Owing to the pole frequency of the filter circuit is normally dependent on temperature; a low-voltage translinear-based current source circuit for temperature compensation is also suggested. Some simulation results achieved through PSPICE program and experimental test results are also reported, which demonstrate the effectiveness of the proposed circuit.

## Keywords

First-order filter, allpass (AP), highpass (HP), current-mode, integrated circuit.

## 1. Introduction

First-order filters are one of the important circuit blocks and their use may be found in a variety of analog signal processing applications, such as, feedback control, high-order filter design, and many other engineering applications in the field of instrumentation and telecommunication. As a result of the well-known advantages of current-mode operation, a number of current-mode first-order filters have been developed in the literature [1]-[11]. Traditionally, they were implemented using active building blocks, such as, second-generation current conveyor (CCII), four-terminal floating nullor (FTFN), current feedback operational amplifier (CFOA) and current differencing transconductance amplifier (CDTA). However, the internal structures of these active elements typically involve larger number of transistors, resulting in the high-frequency limitation of the filters. Also, the complexity of the active building blocks dissipated considerable power, and occupied a large chip area. To reduce the power dissipation and chip area, several current-mode first-order filter realizations based on the use of transistor-level circuit were

reported [12]-[17]. In [12] and [13], current-mode first-order AP filters including a floating capacitor have been described. The resistorless universal first-order filter in [14] contains twelve of bipolar transistors, one grounded capacitor and four current sources. Types of filter response can be obtained only by changing the values of current sources. The filter of [15] employs four passive components, and requires passive component matching conditions. Moreover, it also requires additional active elements for output current sensing. The work in [16] proposed a resistor-free realization of an active-only voltage-mode first-order AP filter using four NMOS transistors and five biasing current sources. However, active component matching condition is required. Although an interesting circuit configurations for realizing first-order AP filter based on log-domain technique were recently presented in [17], the circuits still contain a large number of active components, i.e., ten bipolar transistors, one grounded capacitor, and seven current sources.

In this paper, a simple bipolar technology-based filter topology that can simultaneously realize both current-mode first-order AP and HP current responses with electronic tuning property is presented. This topology employs eight transistors, one grounded capacitor, and one biasing current source, instead of complex active elements. Since the proposed circuit is resistorless, it provides very useful advantages from integrated circuit implementation viewpoint. Its pole frequency ( $f_p$ ) can be tuned by the external bias current. The circuit also offers the following advantage features; low power consumption, no component matching conditions, and high-output impedance.

## 2. Fundamental Circuit Blocks

In this section, current-mode active functional blocks that will be used as fundamental circuits in filter synthesis are introduced.

### 2.1 Multi-Output Current Follower

Fig. 1(a) shows the basic multi-output current follower based on an npn current mirror, where  $i_k$  ( $k = 1, 2, \dots, n$ ) is the output signal current, and  $I_B$  is the external DC bias current. Assuming that the common-emitter current gain is

much greater than unity ( $\beta \gg 1$ ) and the dimensions of all transistors are same, we get the following relation:

$$i_k \cong i_{in} \quad (1)$$

Fig. 1(b) shows the AC small-signal equivalent circuit of Fig. 1(a), in which  $R_i$  is the input resistance of the current follower and can be expressed as :

$$R_i = \frac{V_T}{I_E} \cong \frac{V_T}{I_B} \quad (2)$$

where  $V_T = kT/q$  is the thermal voltage ( $\sim 26$  mV at  $27^\circ\text{C}$ ), and  $I_E$  is the DC emitter current of the diode connected transistor  $Q_0$ , which is approximately equal to  $I_B$ . Thus, from the basic circuit operation, the block diagram of the multi-output current follower shown in Fig. 1(a) can be represented as Fig. 1(c).

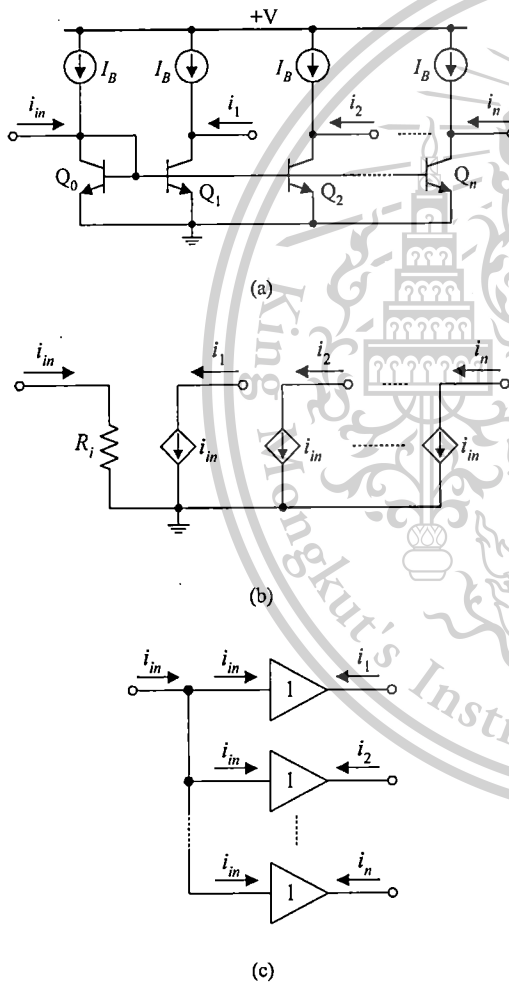


Fig. 1. Multi-output current follower; (a) transistor circuit, (b) small-signal equivalent circuit, (c) its block.

### 2.2 Tunable Lossy Current Integrator

Fig. 2(a) shows the basic tunable lossy current integrator. The matched transistors  $Q_3$  and  $Q_4$  construct a simple current mirror with capacitor  $C$  connected parallel

to the mirror input. The small-signal equivalent circuit of Fig. 2(a) is shown in Fig. 2(b), where  $g_{m3} = I_B/V_T$  represents the small-signal equivalent conductance of  $Q_3$ , and  $A$  is the emitter area ratio of the output transistor  $Q_4$  to the input transistor  $Q_3$ . From the figure, it can be readily shown that the current transfer function can be given by

$$\frac{i_{o1}}{i_{in}} = \frac{g_{m3}A}{g_{m3} + sC} \quad (3)$$

According to (3), the block representation of Fig. 2(a) can be drawn in Fig. 2(c).

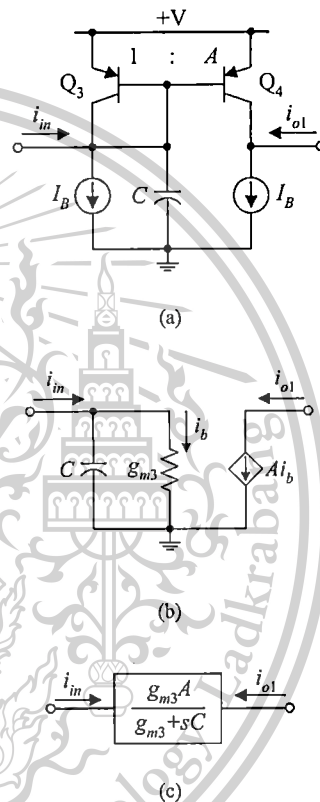


Fig. 2. Electronically tunable lossy current integrator; (a) transistor circuit, (b) small-signal equivalent circuit, (c) its block.

### 3. Proposed Current-Mode AP/HP Filter

The generic conceptualization of the proposed first-order filter block is shown in Fig. 3(a). As can be seen, the configuration comprises two sub-blocks: a dual-output current follower of Fig. 1(c) and a tunable lossy current integrator of Fig. 2(c). Using the circuits from Fig. 1(a) and 2(a) in the proposed filter topology of Fig. 3(a), one readily obtains the resistorless bipolar technology-based filter configuration shown in Fig. 3(b). Analysis of the proposed configuration of Fig. 3 gives the following current transfer function,

เนื้อหาในเอกสารนี้เป็นลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{i_{out}}{i_{in}} = 1 - \frac{g_{m3}A}{g_{m3} + sC} \tag{4}$$

This transfer function allows designing two different types of first-order filter realizations by setting emitter area of  $Q_4$  ( $A$ ) appropriately.

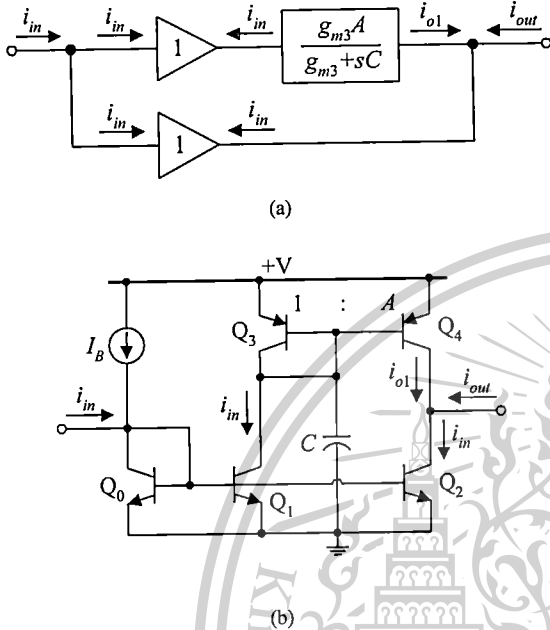


Fig. 3. Basic principle of proposed first-order current-mode AP/HP filter; (a) block diagram, (b) bipolar technology-based realization.

For  $A = 1$ , (4) becomes :

$$\frac{i_{HP}}{i_{in}} = \frac{i_{out}}{i_{in}} = 1 - \frac{g_{m3}}{g_{m3} + sC} = \frac{sC}{sC + g_{m3}} \tag{6}$$

It is apparent from (6) that, in this case, the circuit realizes the standard transfer function of first-order HP filter.

In case that  $A = 2$  ( $i_{o1}$  is mirrored from  $i_{in}$  with a scale factor 2), the following transfer function is obtained for the first-order AP filter response:

$$\frac{i_{AP}}{i_{in}} = \frac{i_{out}}{i_{in}} = 1 - \frac{2g_{m3}}{g_{m3} + sC} = \frac{sC - g_{m3}}{sC + g_{m3}} \tag{7}$$

with the phase response of

$$\phi = \pi - 2 \tan^{-1} \left( \frac{\omega V_T C}{I_B} \right) \tag{8}$$

Both AP and HP types of first-order current-mode filter have the same following pole frequencies.

$$\omega_o = \frac{g_{m3}}{C} = \frac{I_B}{V_T C} \tag{9}$$

Equations (8) and (9) clearly indicate that the bandwidth and phase response of the circuit in Fig. 3(b) can be easily

tuned via a DC bias current  $I_B$ . Note at this point that the filter parameters are actually temperature-sensitive, because  $V_T$  is directly proportional to the absolute temperature  $T$ .

In Fig. 4, the complete circuit diagram of the proposed one in Fig. 3 is demonstrated. Variables  $i_{AP}$  and  $i_{HP}$  are the allpass and highpass current responses, respectively. Here, the current  $i_{AP}$  is realized by adding  $Q_5$  to provide double emitter area.

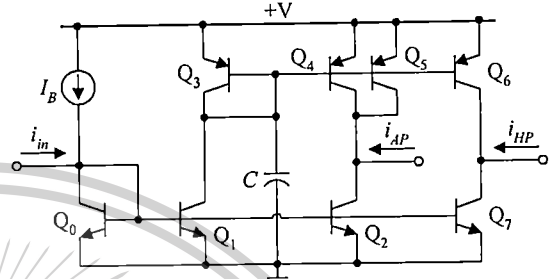


Fig. 4. Complete circuit of proposed tunable first-order current-mode AP/HP filter.

## 4. Non-Ideal Effects

In this section, the effects of the current mirror mismatches and transistor parasitic elements on the proposed circuit in Fig. 4 are investigated.

### 4.1 Effects of Current Mirror Mismatches

In ideal case, the current gain  $\beta$  is large enough, the transistor base currents are assumed to be zero. However, in the actual design, transistors have finite  $\beta$ . Therefore, the base currents cannot be ignored. Taking into account the effects of non-zero base currents in the proposed circuit of Fig. 4, the current transfer functions in (6) and (7) can respectively be rewritten as the following forms:

$$\frac{i_{HP}}{i_{in}} = (1 - \varepsilon_n) \left[ \frac{sC + g_{m3}\varepsilon_p}{sC + g_{m3}} \right] \tag{10}$$

and

$$\frac{i_{AP}}{i_{in}} = (1 - \varepsilon_n) \left[ \frac{sC - g_{m3}(1 - 2\varepsilon_p)}{sC + g_{m3}} \right] \tag{11}$$

where

$$\varepsilon_{n(p)} = \frac{1}{1 + \frac{\beta_{n(p)}}{4}}$$

are the current transfer errors associated with the current mirrors  $Q_0$ - $Q_2$ ,  $Q_7$ , and  $Q_3$ - $Q_6$ , and  $\beta_{n(p)}$  are the current gains of npn and pnp transistors, respectively. In practice,  $\beta_{n(p)}$  usually depend on the process of integrated circuit technologies, and vary with the change in operating temperature, biasing voltage and current.

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจากสถาบันฯ เป็นความผิดทางกฎหมาย  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## 4.2 Effects of Parasitic Elements

The transistor parasitic effects on the proposed AP/HP filter are considered in this sub-section. The small-signal model of the bipolar transistor with parasitic elements is demonstrated in Fig. 5. In the equivalent circuit model, some parasitic elements are defined as: base-emitter resistance ( $r_\pi$ ), base-emitter capacitance ( $C_\pi$ ) and base-collector capacitance ( $C_\mu$ ). By using the simple small-signal model of Fig. 5 and assuming  $C_\pi \gg C_\mu$ , the current transfer functions of Fig. 4 can be approximated as, respectively,

$$\frac{i_{HP}}{i_{in}} = K_n \left[ \frac{s \left( \frac{C + 4C_{\pi p} + C_{\mu p}}{g_{mp} + \frac{4}{r_{\pi p}}} \right) + \left( \frac{1}{1 + \frac{g_{mp} r_{\pi p}}{4}} \right)}{s \left( \frac{C + 4C_{\pi p} + C_{\mu p}}{g_{mp} + \frac{4}{r_{\pi p}}} \right) + 1} \right] \quad (12)$$

and

$$\frac{i_{AP}}{i_{in}} = K_n \left[ \frac{s \left( \frac{C + 4C_{\pi p} + 2C_{\mu p}}{g_{mp} + \frac{4}{r_{\pi p}}} \right) + \left( \frac{1 - \frac{4}{g_{mp} r_{\pi p}}}{1 + \frac{4}{g_{mp} r_{\pi p}}} \right)}{s \left( \frac{C + 4C_{\pi p} + 2C_{\mu p}}{g_{mp} + \frac{4}{r_{\pi p}}} \right) + 1} \right] \quad (13)$$

where

$$K_n = \frac{1}{1 + \frac{4}{g_{mn} r_{\pi n}}} \quad (14)$$

and  $g_{mn(p)}$ ,  $r_{m(p)}$ ,  $C_{m(p)}$  and  $C_{\mu(p)}$  are the  $g_m$ ,  $r_\pi$ ,  $C_\pi$  and  $C_\mu$  of npn and pnp transistors, respectively. Since normally  $C_\pi \gg C_\mu$ , then the circuit has the non-ideal pole frequency located at:

$$\omega_o \cong \frac{g_{mp} + \frac{4}{r_{\pi p}}}{C + 4C_{\pi p}} \quad (15)$$

It is observed from (14) and (15) that the effects of transistor parasitic elements produce a small deviation in the frequency responses of the proposed filter. Therefore, to obtain an ideal filter response, one should select as:

$g_{mn(p)} r_{m(p)} \gg 4$  and  $C \gg 4C_{\pi p}$ .

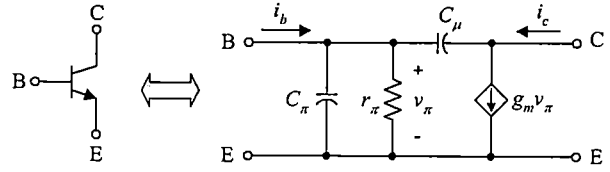


Fig. 5. Small-signal equivalent circuit of bipolar transistor.

## 5. Temperature Compensation

As mentioned earlier, the apparent disadvantage of the proposed filter parameters shows a strong directly related relationship with the absolute temperature. Therefore, a biasing circuit configuration to obtain temperature insensitivity will be suggested in this section.

Fig. 6 shows the basic scheme for an npn current mirror with controllable gain, where transistors  $Q_{1i}$  to  $Q_{4i}$  function as a classical Seevinck's translinear gain cell [18]-[19]. Assuming that  $\beta \gg 1$  and the translinear conditions are satisfied, the translinear relation that exists between their collector currents gives the output current  $I_O$  to be expressed as:

$$I_O = \frac{I_{B1} I_{B3}}{I_{B2}} \quad (16)$$

where  $I_{B1}$ ,  $I_{B2}$  and  $I_{B3}$  are the external DC bias currents.

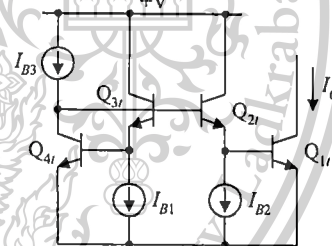


Fig. 6. npn current mirror with adjustable current gain.

Fig. 7 shows a circuit diagram of a low-voltage bipolar translinear-based dependent current source, which is obtained from the basic circuit of Fig. 6 by inserting current mirrors  $Q_{9i}$ - $Q_{11i}$ ,  $Q_{12i}$ - $Q_{14i}$  and the resistor  $R$ . From the figure, applying the translinear principle, we have the following relations:

$$I_{C5} R + V_T \ln \left( \frac{I_{C5}}{I_{S5}} \right) + V_T \ln \left( \frac{I_{C6}}{I_{S6}} \right) = V_T \ln \left( \frac{I_{C7}}{I_{S7}} \right) + V_T \ln \left( \frac{I_{C8}}{I_{S8}} \right)$$

or

$$I_{C5} = \frac{V_T}{R} \ln \left( \frac{I_{C7} I_{C8} I_{S5} I_{S6}}{I_{C5} I_{C6} I_{S7} I_{S8}} \right). \quad (17)$$

Assuming that  $I_{S5} \cong I_{S6} \cong I_{S7} \cong I_{S8}$ ,  $I_{C7} \cong I_{C10} \cong I_{B4}$ ,  $I_{C5} \cong I_{C8} \cong I_{O1}$  and setting  $I_{C6} \cong I_{C11} \cong 0.37 I_{B4}$ . Thus, (17) turns to:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

$$I_{O1} = \frac{V_T}{R} \ln \alpha \quad (18)$$

where  $\alpha$  is the ratio between emitter areas of transistors  $Q_{9r}$  and  $Q_{11r}$ , and in this case  $\alpha = 1/0.37$ .

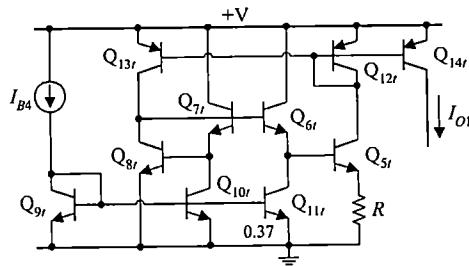


Fig. 7. Low-voltage translinear-based dependent current source.

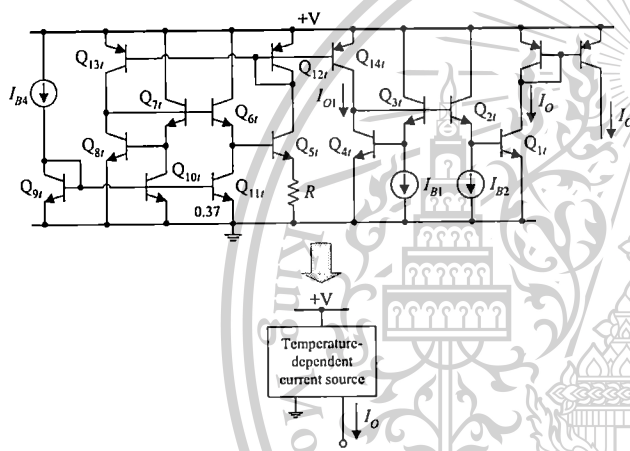


Fig. 8. Suggested biasing circuit for temperature compensation.

The schematic diagram of the suggested biasing circuit is shown in Fig. 8. The circuit consists of a basic circuit in Fig. 6 and a low-voltage translinear-based circuit in Fig. 7. Therefore, the output current  $I_O$  of the circuit can be obtained by substituting  $I_{O1}$  from (18) into  $I_{B3}$  of (16) and can be written as:

$$I_O = \frac{I_{B1} V_T}{I_{B2} R} \quad (19)$$

The above expression reveals that the output current is directly proportional to the thermal voltage  $V_T$ , which is itself directly related to the absolute temperature  $T$ , and the bias current ratio of  $I_{B1}/I_{B2}$ . Consequently, the circuit that a bias condition is strong inversely depend on the absolute temperature can be corrected by this temperature-dependent current source.

From the proposed first-order current-mode AP/HP filter in Fig. 4, it is seen that the  $\omega_p$  of (9) is linearly related

to the bias current  $I_B$  and inversely temperature dependent. Therefore, for the reasons given above, a biasing circuit to obtain temperature insensitivity will be required. Consider the temperature compensated filter circuit of Fig. 9, where the bias current  $I_B$  of Fig. 4 is replaced by the current source  $I_O$  from the biasing circuit of Fig. 8. Combining (9) and (19), the pole frequency  $f_o$  is again given by:

$$f_o = \left( \frac{I_{B1}}{I_{B2}} \right) \left( \frac{1}{2\pi RC} \right) \quad (20)$$

where it can be readily shown that now the  $f_o$  is insensitive to the temperature and also can be controlled electronically by changing the bias current ratio  $I_{B1}/I_{B2}$ .

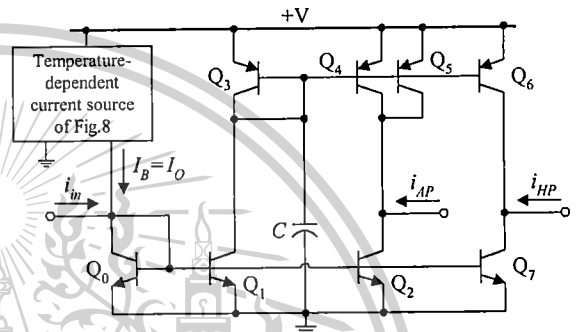


Fig. 9. Proposed tunable first-order current-mode AP/HP filter with temperature compensation.

## 6. Simulation Results

To verify the theoretical study, the proposed current-mode AP/HP filter in Fig. 4 was simulated using PSPICE program with the transistor model parameters PR100N (PNP) and NP100N (NPN). The circuit was supplied from DC voltage of  $+V = 1.5$  V. The DC bias current  $I_B = 26$   $\mu$ A and capacitor  $C = 1$  nF resulting in the pole frequency of  $f_o \approx 159$  kHz were chosen. The simulated frequency responses of the propose AP filter is shown in Fig. 10, which demonstrates a constant unity gain for several decades between 1 kHz and 10 MHz approximately. For the above designed component values, the time-domain response of the proposed AP filter is shown in Fig. 11. A 10- $\mu$ A peak sinusoidal input current with a frequency of 159 kHz was applied to the filter, showing a 84° phase-shift in the output to a sinusoidal input of the filter. This result is close to the expected value, which is equal to 90°. The total harmonic distortion (THD) variation at the AP output with respect to the amplitude of input signal current was also studied, and the results are shown in Fig.12. The results show that the THD for a sinusoidal input signal level (few  $\mu$ A to 20  $\mu$ A) variation at 159 kHz is found within 8 %. The total power consumption was found to be 169  $\mu$ W, which is a considerably low value.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

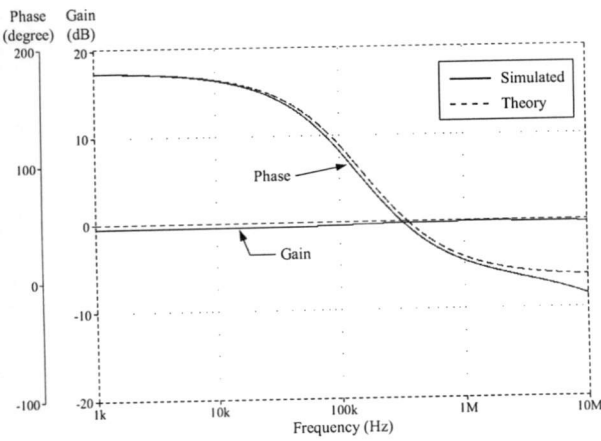


Fig. 10. Simulated gain and phase responses of the proposed AP filter in Fig.4.

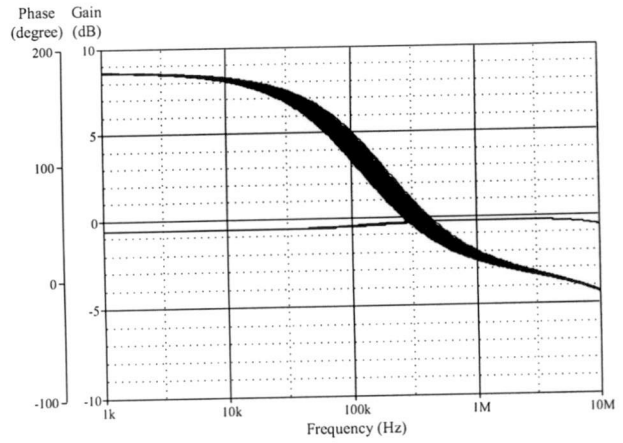


Fig. 13. Monte-Carlo analysis of the AP frequency response for 10 % Gaussian deviation in the capacitor value.

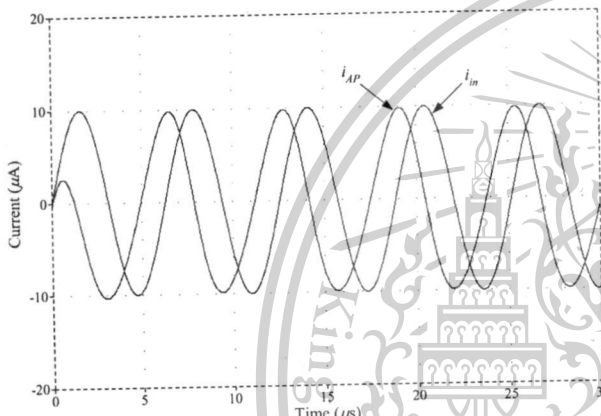


Fig. 11. Time-domain response of the proposed AP filter at operating frequency of 159 kHz.

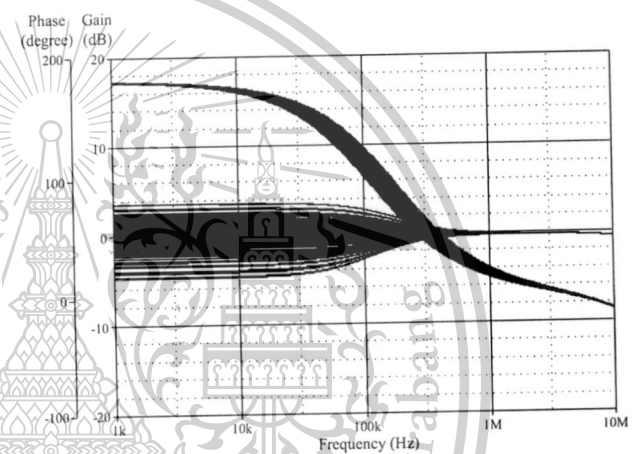


Fig. 14. Monte-Carlo analysis of the AP frequency response for 10 % Gaussian deviation in the  $g_{m3}$ -value.

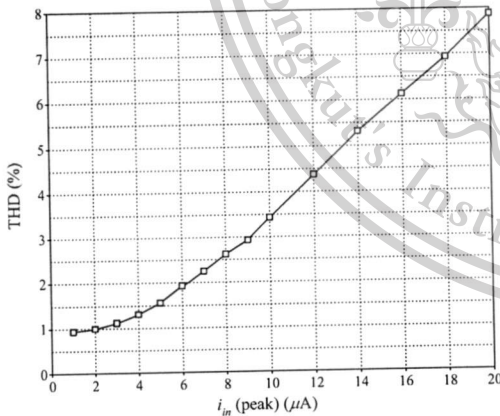


Fig. 12. THD variation with applied input current signal amplitude.

To evaluate the effects of the active and passive component tolerances on the filter performance, Monte-Carlo statistical analysis is performed. In this study, 200 simulation runs with 10 % Gaussian deviation on capacitor and  $g_{m3}$  values are applied to the proposed filter. Simulation results of Monte-Carlo PSpice analysis are given in Figs. 13 and 14, respectively. They demonstrate that the proposed filter works well against component tolerances.

The electronic tuning aspect of the proposed HP filter is shown in Fig. 15, in which the gain responses for three different values of  $I_B$  are given. As expected, the corresponding pole frequency is varied from 61 kHz, over 159 kHz to 306 kHz for a variation of  $I_B$  from 10  $\mu A$ , 26  $\mu A$  to 50  $\mu A$ , respectively. This confirms that the proposed circuit is electronically adjustable by controlling the bias current  $I_B$ .

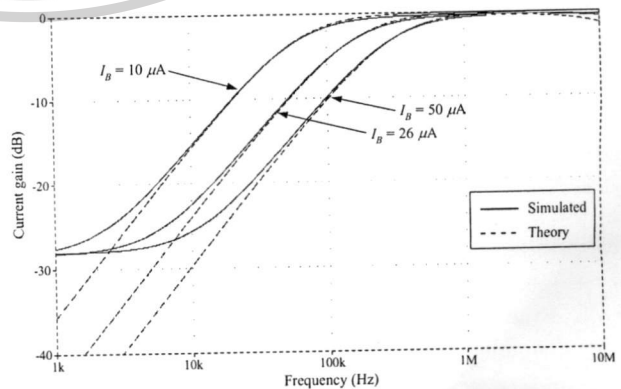


Fig. 15. Plot of magnitude characteristics of the HP filter with various  $I_B$ .

แม้ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

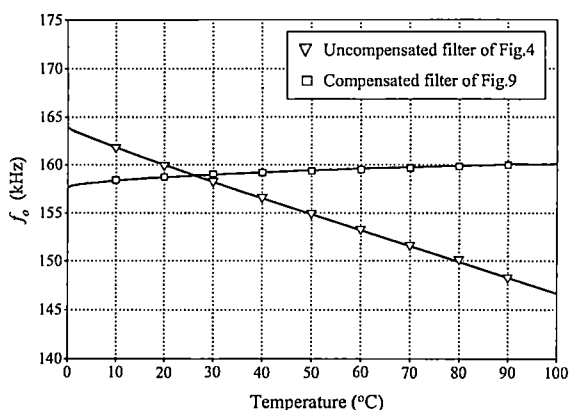


Fig. 16. Variation of  $f_o$  against temperature.

The dependency of the pole frequency  $f_o$  on temperature was also simulated. For the temperature compensated filter circuit of Fig. 9, we set  $I_{B1} = 5 \mu A$ ,  $I_{B2} = I_{B4} = 50 \mu A$ ,  $R = 100 \Omega$  and varying the temperature from  $0^\circ C$  to  $100^\circ C$ . The simulated  $f_o$  against temperature are illustrated in Fig.16, which display the values of  $f_o$  for the case of the uncompensated circuit in Fig. 4 and compensated circuit in Fig. 9. The relative sensitivities of  $f_o$  with respect to temperature of the uncompensated and compensated circuits, which is given by

$$S_T^{f_o} = (\partial f_o / f_o) / (\partial T / T),$$

are approximately equal to  $75.15 \times 10^{-3}$  and  $17.55 \times 10^{-3}$ , respectively. It is clearly seen that the compensated filter gives much lower temperature sensitivity.

### 7. Experimental Test Results

In order to further verify the proper operation of the proposed AP/HP filter in Fig. 4, the circuit has also been

tested experimentally. To perform the measurements of the proposed circuit, the readily available transistor arrays CA 3096 by Intersil have been used, and the measured circuit was extended by voltage-to-current and current-to-voltage converters realized by commercially available CFOA AD844s with  $\pm 5V$  dc power supply voltages. The circuit configuration used for experimental test is shown in Fig. 17. The experiments have been performed with  $R_1 = R_2 = R_3 = R_4 = 10 \text{ k}\Omega$ ,  $C = 33 \text{ nF}$  and  $V_B = 3 \text{ V}$  ( $I_B = 300 \mu A$ ), which ensured that  $f_o \cong 55.65 \text{ kHz}$  according to (9). In measurements,  $v_{in} = 0.5 \sin(2\pi f) \text{ V}$  (peak) was applied to the circuit. Fig.18 shows the experimental values for the AP gain and phase responses with respect to frequency. The experimental test results for time-domain waveforms and Lissajous figure with  $90^\circ$  phase difference at the pole frequency, which verify the circuit as a phase shifter, are demonstrated in Figs. 19 and 20, respectively. Fig. 21 also shows the measured output spectrum of AP filter.

### 8. Conclusion

A very compact circuit, consisting of eight bipolar transistors and one grounded capacitor, has been presented to implement first-order current-mode AP and HP filters. It features low-voltage operation, and smaller power consumption. The circuit also provides an ability to vary its important parameters by means of the external bias current. In the absence of the external resistor, easily integrable version of an electronically tunable first-order current-mode filter block is obtainable. In addition, a synthesis method of a low-voltage bipolar translinear-based biasing circuit with a current linearly proportional to absolute temperature is also introduced and applied to compensate the temperature sensitivity of the proposed filter. We have shown through simulation and experimental results that the operation of the developed circuits is agreement with the theory.

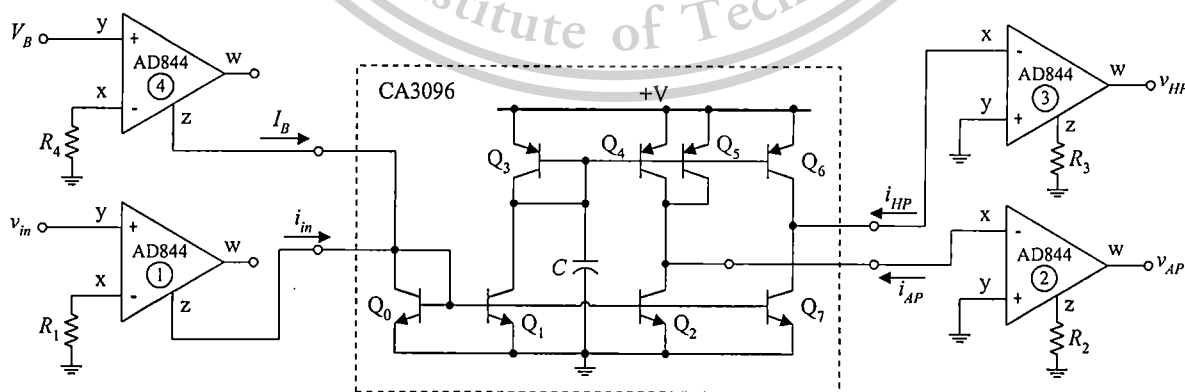
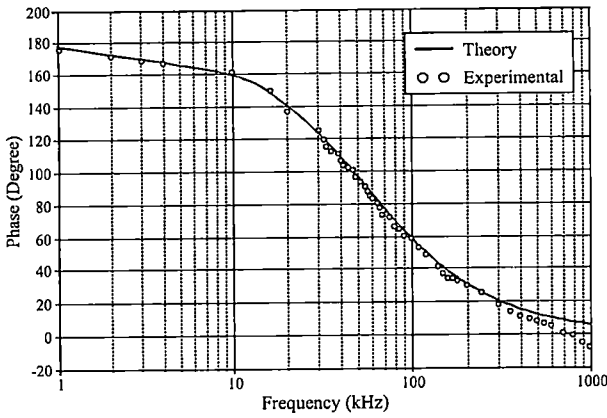


Fig. 17. AP/HP filter configuration used for experimental test.

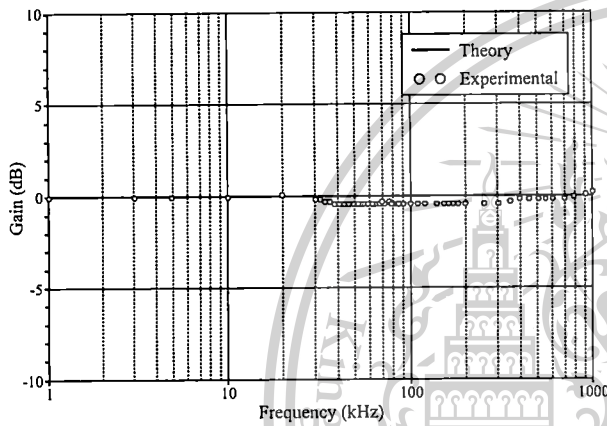
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



(a)



(b)

Fig. 18. Experimental results for the AP filter of Fig.17. (a) gain response, (b) phase response.

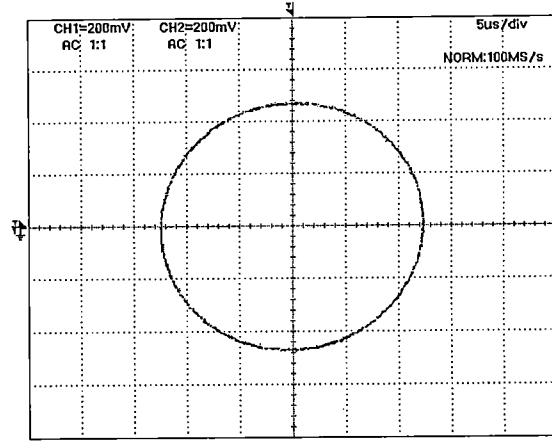


Fig. 20. Lissajous figure for the proposed AP filter at the pole frequency.

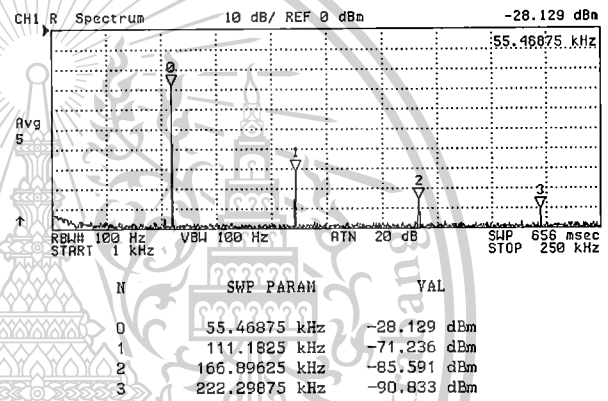


Fig. 21. Measured spectral plot for the proposed AP filter at the pole frequency.

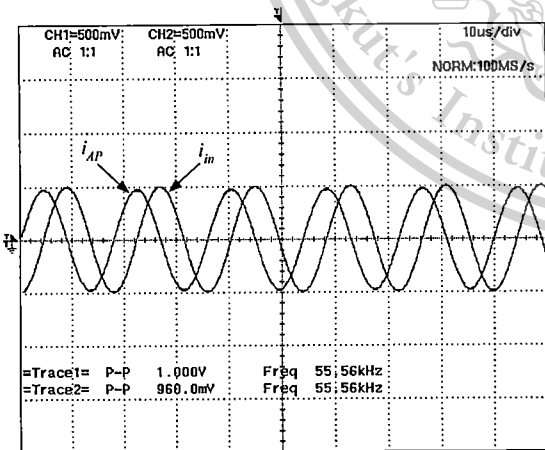


Fig. 19. Measured input/output waveforms for the proposed AP filter at the pole frequency.

## Acknowledgement

This research work is supported by Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMITL). The author would like to thank Mr. Jetsdaporn Satansup for his performing Monte-Carlo statistical analysis, and Mr. Danucha Prasertsom for recording experimental test data.

## References

[1] HIGASHIMURA, M., FUKUI, Y. Realization of current-mode all-pass networks using a current conveyor. *IEEE Transactions on Circuits and Systems*, 1990, vol. 37, no. 5, p. 660 - 661.

- [2] HIGASHIMURA, M. Current-mode first-order allpass filter using FTFN with grounded capacitor. *Electronics Letters*, 1991, vol. 27, no. 13, p. 1182 - 1183.
- [3] MAHESHWARI, S., KHAN, I. A. Simple first-order translinear-C current-mode all-pass sections. *International Journal of Electronics*, 2003, vol. 90, no. 2, p. 79 - 85.
- [4] MAHESHWARI, S. New voltage and current-mode APS using current controlled conveyors. *International Journal of Electronics*, 2004, vol. 91, no. 12, p. 735 - 743.
- [5] KILINC, S., CAM, U. Current-mode first-order allpass filter employing single current operational amplifier. *Analog Integrated Circuits and Signal Processing*, 2004, vol. 41, no. 1, p. 47 - 53.
- [6] MINAEI, S., IBRAHIM, M. A. General configuration for realizing current-mode first-order all-pass filter using DVCC. *International Journal of Electronics*, 2005, vol. 92, no. 6, p. 347 - 356.
- [7] HORNG, J. W., HOU, C. L., CHANG, C. M., CHUNG, W. Y., LIU, H. L., LIN, C. T. High output impedance current-mode first-order allpass networks with four grounded components and two CCIIs. *International Journal of Electronics*, 2006, vol. 93, no. 9, p. 613 - 621.
- [8] MAHESHWARI, S. Novel cascaded current-mode first order all-pass sections. *International Journal of Electronics*, 2007, vol. 94, no. 11, p. 995 - 1003.
- [9] METIN, B., PAL, K., CICEKOGLU, O. All-pass filter for rich cascaded options easy IC implementation and tunability. *International Journal of Electronics*, 2007, vol. 94, no. 11, p. 1037 - 1045.
- [10] OZTAYFUN, S., KILINC, S., CELEBI, A., CAM, U. A new electronically tunable phase shifter employing current-controlled current conveyors. *International Journal of Electronics and Communication (AEU)*, 2008, vol. 62, p. 228 - 231.
- [11] TANGSRIRAT, W., PUKKALANUN, T., SURAKAMPONTORN, W. Resistorless realization of current-mode first-order allpass filter using current differencing transconductance amplifiers. *Microelectronics Journal*, 2010, vol. 41, no. 2-3, p. 178 - 183.
- [12] ARSLANALP, R., YUCE, E. A BJT technology-based current-mode tunable all-pass filter. *Microelectronics Journal*, 2009, vol. 40, no. 6, p. 921 - 927.
- [13] LAHIRI, A. New CMOS-based resistor-less current-mode first-order all-pass filter using only ten transistors and one external capacitor. *Radioengineering*, 2011, vol. 20, no. 3, p. 638 - 643.
- [14] ARSLANALP, R., TOLA, A. T., YUCE, E. Novel resistorless first-order current-mode universal filter employing a grounded capacitor. *Radioengineering*, 2011, vol. 20, no. 3, p. 656 - 665.
- [15] YUCE, E., MINAEI, S., HERENC SAR, N., KOTON, J. Realization of first-order current-mode filters with low number of MOS transistors. *Journal of Circuits, Systems and Computers*, 2013, vol. 22, no. 1, p. 1250071.
- [16] YILDIZ, H. A., OZOGUZ, S., TOKER, A., CICEKOGLU, O. On the realization of MOS-only allpass filters. *Circuits, Systems and Signal Processing*, 2013, vol. 32, no. 3, p. 1455 - 1465.
- [17] PROMMEE, P., WONGPROMMOON, N. Log-domain all-pass filter-based multiphase sinusoidal oscillators. *Radioengineering*, 2013, vol. 22, no. 1, p. 14 - 23.
- [18] GILBERT, B. Translinear circuit: A proposed classification. *Electronics Letters*, 1975, vol. 11, p. 14 - 16.
- [19] SEEVINCK, E. Companding current-mode integrator: A new circuit principle for continuous-time monolithic filters. *Electronics Letters*, 1990, vol. 26, no. 24, p. 2046 - 2047.

### About Author ...

**Worapong TANGSRIRAT** was born in Uthaithani, Thailand, in 1968. He received M.Eng. and D.Eng. degrees in Electrical Engineering from Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang (KMUTL), Bangkok, Thailand in 1997 and 2003, respectively. Currently, he is an Associate Professor in electrical engineering at the same institute. His research interests are mainly in integrated circuit design, analog signal processing, current-mode circuits, and active filter design.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.