



รายงานการวิจัยฉบับสมบูรณ์

การออกแบบวงจรเรียงกระแสชนิดเที่ยงตรงแบบใหม่  
Design of New Precision Rectifier Circuit



รช  
๒151ค  
2555

b. 12707326  
i. ....

สาขา.....  
เลขทะเบียน 138157  
รับ.เดือน.ปี 18 ก.ย. 2558

ได้รับทุนสนับสนุนงานวิจัยจากเงินรายได้ ประจำปีงบประมาณ 2555  
คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

ชื่อโครงการ การออกแบบวงจรเรียงกระแสชนิดเที่ยงตรงแบบใหม่

แหล่งเงิน เงินรายได้

ประจำปีงบประมาณ 2555 จำนวนเงินที่ได้รับการสนับสนุน 72,000 บาท

ระยะเวลาทำการวิจัย 1 ปี ตั้งแต่ 1 ตุลาคม 2554 ถึง 30 กันยายน 2555

ชื่อ-สกุล หัวหน้าโครงการวิจัย

นายมนตรี คำเงิน

สาขาวิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

### บทคัดย่อ

โครงการวิจัยนี้นำเสนอการออกแบบวงจรเรียงกระแสชนิดเที่ยงตรงหลายหน้าที่ที่เหมาะสมสำหรับนำไปสร้างเป็นวงจรรวม วงจรที่นำเสนอประกอบด้วยส่วนประกอบสามส่วน คือ วงจรแปลงแรงดันเป็นกระแส วงจรเรียงกระแสโมดกระแสที่ทำงานในคลาส AB และ วงจรแปลงกระแสเป็นแรงดัน ไม่เหมือนกับวงจรเรียงกระแสที่เคยนำเสนอมา วงจรที่นำเสนอสามารถให้สัญญาณเอาต์พุตได้สี่แบบในวงจรเดียว คือ สัญญาณแบบครึ่งคลื่นแบบบวก สัญญาณครึ่งคลื่นแบบลบ สัญญาณเต็มคลื่นแบบบวก และ สัญญาณเต็มคลื่นแบบลบ วงจรที่นำเสนอทำงานได้ด้วยความถี่สูงโดยใช้วงจรเรียงกระแสที่ทำงานในโมดกระแสแบบคลาส AB และ ใช้วงจรสะท้อนกระแสแบบความเร็วสูง นอกจากนี้วงจรยังมีเสถียรภาพทางอุณหภูมิดีมาก วงจรที่นำเสนอจะถูกจำลองการทำงานด้วยโปรแกรม PSPICE โดยใช้พารามิเตอร์  $0.18 \mu\text{m}$  เพื่อแสดงคุณสมบัติวงจรแบบใหม่ที่น่าสนใจ และ ผลการทดลองสามารถยืนยันยืนยันการทำงานของโครงสร้างวงจรที่นำเสนอ

คำสำคัญ: วงจรเรียงกระแสชนิดเที่ยงตรง วงจรเรียงกระแสเต็มคลื่น วงจรเรียงกระแสครึ่งคลื่น วงจรโมดกระแส วงจรประมวลผลแบบแอนาล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

**Research Title:** Design of new precision rectifier circuit

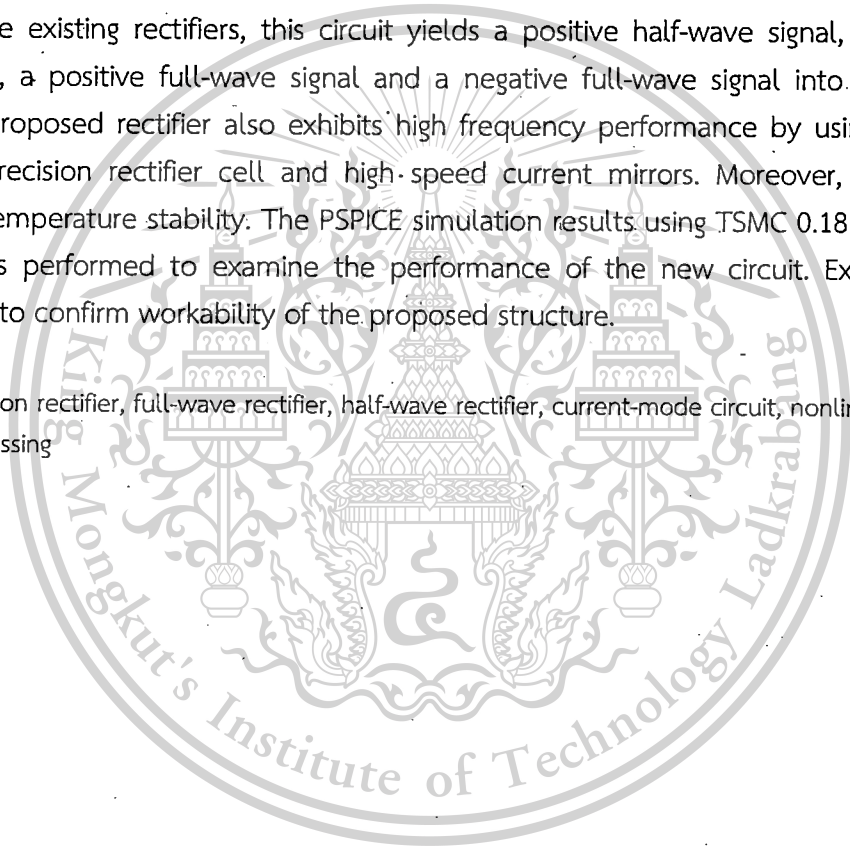
**Researcher:** Mr. Montree Kumngern

**Faculty:** Engineering    **Department:** Telecommunications Engineering

### ABSTRACT

This research project presents a design of versatile precision rectifier highly suitable for monolithic integration. The proposed circuit is consisted of three main components, namely voltage-to-current converter, class-AB current-mode rectifier cell and current-to-voltage converter. Unlike existing rectifiers, this circuit yields a positive half-wave signal, a negative half-wave signal, a positive full-wave signal and a negative full-wave signal into one single structure. The proposed rectifier also exhibits high frequency performance by using class-AB current-mode precision rectifier cell and high-speed current mirrors. Moreover, the circuit provides good temperature stability. The PSPICE simulation results using TSMC 0.18  $\mu\text{m}$  n-well CMOS process is performed to examine the performance of the new circuit. Experimental results are used to confirm workability of the proposed structure.

**Keywords :** Precision rectifier, full-wave rectifier, half-wave rectifier, current-mode circuit, nonlinear circuit, analog signal processing



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

### กิตติกรรมประกาศ

การวิจัยครั้งนี้ได้รับทุนสนับสนุนการวิจัยจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง จาก เงินรายได้ ประจำปีงบประมาณ พ.ศ. 2555 ผู้วิจัยขอขอบพระคุณผู้บริหารสถาบัน ผู้บริหารคณะทุกท่าน ที่ให้การสนับสนุนในการพัฒนางานวิจัย และ สาขาวิชาวิศวกรรมโทรคมนาคมที่อำนวยความสะดวกในด้าน สถานที่และเครื่องมือในการทำการวิจัย



หัวหน้าโครงการวิจัย นายมนตรี คำเงิน  
สาขาวิชาวิศวกรรมโทรคมนาคม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	V
สารบัญภาพ.....	VI
บทที่ 1 บทนำ.....	1
1.1 หลักการและเหตุผลของโครงการวิจัย.....	1
1.2 วัตถุประสงค์ของโครงการวิจัย.....	2
บทที่ 2 ทฤษฎีพื้นฐาน.....	3
2.1 วงจรสายพานกระแส.....	3
2.2 วงจรเรียงกระแสแบบเที่ยงตรง.....	4
บทที่ 3 วงจรเรียงกระแสแบบเที่ยงตรงที่นำเสนอ.....	9
3.1 วงจรเรียงกระแสแบบเที่ยงตรงที่นำเสนอ.....	9
3.2 การวิเคราะห์วงจรเรียงกระแสที่นำเสนอ.....	14
3.3 การสร้างวงจรเรียงกระแสแบบเที่ยงตรง.....	18
บทที่ 4 ผลการจำลองและผลการทดลอง.....	19
บทที่ 5 ผลการสรุปงานวิจัย.....	36
เอกสารอ้างอิง.....	37
ภาคผนวก.....	41
งานวิจัยที่ตอบรับให้ตีพิมพ์.....	42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## สารบัญตาราง

ตารางที่	หน้า
4.1 อัตราส่วน W/L ของมอสทรานซิสเตอร์และกระแสไบอัสวงจรในรูปที่ 3.1 และ 3.2.....	3
4.2 ผลการจำลองคุณสมบัติของวงจรสายพานกระแสที่ใช้ในวงจรที่นำเสนอ.....	20



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## สารบัญภาพ

ภาพที่	หน้า
2.1 สัญลักษณ์ทางไฟฟ้าวงจรสายพานกระแส.....	3
2.2 วงจรสายพานกระแสสร้างด้วยเทคโนโลยีซีมอส.....	4
2.3 วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงด้วยออปแอมป์.....	6
2.4 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงด้วยออปแอมป์.....	6
2.5 วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงใช้วงจรสายพานกระแส.....	7
2.6 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงด้วยวงจรสายพานกระแส.....	7
3.1 วงจรเรียงกระแสชนิดเที่ยงตรงหลายหน้าที่.....	11
3.2 วงจรแปลงแรงดันเป็นกระแส.....	12
3.3 ต้นแบบวงจรเรียงกระแสแบบเที่ยงตรง.....	18
4.1 คุณสมบัติทาง DC ของวงจรเรียงกระแสที่นำเสนองาน (ก) ชนิดครึ่งคลื่น (ข) ชนิดเต็มคลื่น.....	22
4.2 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสที่นำเสนองานที่ความถี่ 10 MHz.....	23
4.3 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสที่นำเสนองานที่ความถี่ 100 MHz.....	24
4.4 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสที่ความถี่ 10 MHz เมื่อเปลี่ยนอุณหภูมิเป็นค่าต่างๆ (ก) ชนิดครึ่งคลื่น (ข) ชนิดเต็มคลื่น.....	26
4.5 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสที่นำเสนองานที่ความถี่ 10 MHz ขนาด 50 mV <sub>peak</sub> .....	27
4.6 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสครึ่งคลื่นที่ความถี่ 400 MHz.....	28
4.7 ค่า THD ของสัญญาณที่ความถี่ค่าต่างๆ.....	29
4.8 ผลการจำลองแบบ Monte-Carlo เมื่อทำการจำลอง 100 ครั้งเพื่อศึกษาผล ของแรงดันแทรกซอสที่มีต่อสัญญาณเอาต์พุต.....	30
4.9 ผลการทดลองของวงจรเรียงกระแสแบบหลายหน้าที่ที่ได้จากการวัดจริงเมื่ออินพุตเป็นสัญญาณ เฟสเดียวความถี่ 100 kHz (ก) สัญญาณอินพุต และ เอาต์พุตครึ่งคลื่นแบบบวก (ข) สัญญาณ อินพุตและเอาต์พุตครึ่งคลื่นแบบลบ (ค) สัญญาณอินพุตและเอาต์พุตเต็มคลื่นแบบบวก (ง) สัญญาณอินพุตและเอาต์พุตเต็มคลื่นแบบ.....	34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## บทที่ 1

### บทนำ

#### 1.1 หลักการและเหตุผลของโครงการวิจัย

วงจรเรียงกระแสแบบเที่ยงตรงเป็นวงจรที่มีความสำคัญที่สามารถนำมาประยุกต์ใช้งาน เช่น เครื่องมือวัด ไฟฟ้ากระแสสลับ ตัวติมอดในภาค RF การสร้างสัญญาณกำลังสองสัญญาณรูปคลื่นสามเหลี่ยม การแปลงสัญญาณ RMS เป็นสัญญาณ DC และ วงจรตรวจจับค่าสูงสุดของสัญญาณอัลตราโซนิกส์ เป็นต้น วงจรเรียงกระแสแบบเที่ยงตรงเป็นวงจรที่ออกแบบเพื่อเรียงกระแสที่สัญญาณขนาดเล็กซึ่งไดโอดไม่สามารถทำงานได้เนื่องจากไดโอดจะทำงานได้จะต้องมีแรงดันตกคร่อมตัวไดโอดเอง 0.2-0.3 โวลต์ สำหรับชนิดเยอมาเนียม และตกคร่อม 0.6-0.7 โวลต์ สำหรับชนิดซิลิกอน ดังนั้นที่ผ่านมาจึงได้มีการออกแบบวงจรเรียงกระแสที่สามารถเรียงกระแสที่สัญญาณขนาดเล็กเผยแพร่ไว้ในวารสารมากมาย [1]-[38] ใน [1]-[9] นำเสนอวงจรเรียงกระแสแบบเที่ยงตรงโดยใช้อุปกรณ์ ไดโอด ตัวต้านทาน แต่เป็นที่ทราบกันดีว่าวงจรที่ใช้อุปกรณ์เป็นวงจรพื้นฐานมักจะใช้อุปกรณ์พาสซีฟเป็นจำนวนมาก ซึ่งทำให้วงจรไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม นอกจากนี้ออปแอมป์ยังไม่สามารถทำงานได้ที่ความถี่สูงเกินกว่าค่า GBW (Gain Bandwidth Product) ของตัวออปแอมป์เองอีกด้วย นอกจากนี้ปัญหาอีกประการหนึ่งของการใช้อุปกรณ์เป็นวงจรพื้นฐานคือ การสวิตช์ที่สัญญาณขนาดเล็กของออปแอมป์ ปัญหาดังกล่าวสามารถแก้ไขได้ด้วยการกำหนดให้วงจรเรียงกระแสทำงานในโหมดกระแส (Current-mode) โดยใช้วงจรสายพานกระแส [10] ที่ที่ผ่านมาจึงมีวงจรเรียงกระแสแบบเที่ยงตรงที่ใช้วงจรสายพานกระแสนำเสนอไว้หลายวงจรใน [10]-[23] วงจรดังกล่าวเป็นวงจรที่สามารถทำงานที่ความถี่สูงได้ดี และ มีความเที่ยงตรง แต่อย่างไรก็ตามยังมีบางวงจรยังมีโครงสร้างที่ไม่เหมาะกับการนำไปสร้างเป็นวงจรรวม เพราะยังใช้ตัวต้านทานแบบลอยตัว นอกจากนี้วงจรใน [10]-[13] ยังต้องการวงจรสายพานกระแสสองวงจรที่มีคุณสมบัติเหมือนกันทุกประการอีกด้วย ถ้าวงจรสายพานกระแสสองวงจรมีคุณสมบัติไม่เหมือนกันจะมีผลทำให้ได้สัญญาณเอาต์พุตที่มีขนาดไม่เท่ากัน หมายความว่าขนาดสัญญาณซีกแรกอาจจะมีขนาดไม่เท่ากับซีกที่สอง ส่วนวงจรใน [24]-[30] ใช้วงจรทรานส์คอนดักแตนซ์แอมพลิฟาย์ ซึ่งมีโครงสร้างที่เหมาะสมกับการนำไปสร้างเป็นวงจรรวม แต่บางวงจรยังใช้อุปกรณ์แอ็กทีฟมากเกินไป ทำให้มีข้อจำกัดการทำงานที่ความถี่สูง

เพื่อให้ได้วงจรเรียงกระแสที่ทำงานได้ที่ความถี่สูง วงจรเรียงกระแสโหมดกระแสคลาส AB จึงถูกนำเสนอ [31]-[34] ถึงแม้ว่าการทำงานในคลาส AB จะต้องการสัญญาณอินพุตที่มีขนาดใหญ่กว่ากระแสไบอัสที่เอาต์พุต หลักเล็งคุณสมบัติกระแสกำลังสองของมอส แต่ความเที่ยงตรง และ การทำงานที่ความถี่สูงสามารถกำหนดได้ด้วยการเลือกกระแสไบอัสอย่างเหมาะสม [34] นอกจากนี้วงจรเรียงกระแสที่สร้างด้วยมอสทรานซิสเตอร์ทั้งหมดซึ่งเหมาะกับการนำไปสร้างเป็นวงจรรวมนำเสนอใน [35]-[37] จากวงจรเรียงกระแสที่กล่าวมาใน [1]-[37] จะสังเกตได้ว่าวงจรใน [1]-[33] เป็นวงจรเรียงกระแสชนิดเต็มคลื่น ส่วนวงจรใน [34]-[37] เป็นวงจรเรียงกระแสชนิดครึ่งคลื่น จะมีเฉพาะใน [38] เท่านั้นที่สามารถทำงานเป็นวงจรเรียงกระแสเต็มคลื่น และ ครึ่งคลื่นได้ในวงจรเดียว แต่วงจรดังกล่าวทำงานได้ไม่ดีที่ความถี่สูงเพราะทำงานในคลาส B

ดังนั้นโครงการวิจัยนี้จึงนำเสนอวงจรเรียงกระแสแบบหลายหน้าที่ที่ใช้วงจรสายพานกระแส และ วงจรสะท้อนกระแส โครงสร้างของวงจรประกอบด้วยส่วนต่างๆ สามส่วนคือวงจรแปลงแรงดันเป็นกระแส วงจรเรียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

กระแสที่มีความเที่ยงตรงโมดกระแสทำงานในคลาส AB และ วงจรแปลงกระแสเป็นแรงดัน โดยวงจรที่นำเสนอ มีคุณสมบัติที่โดดเด่นดังนี้

- (1) เมื่อสัญญาณอินพุตแบบเฟสเดียวถูกป้อนเข้ามาในวงจร สัญญาณเอาต์พุตสามารถเป็นฟังก์ชันของสัญญาณครึ่งคลื่นแบบบวก ครึ่งคลื่นแบบลบ เต็มคลื่นแบบบวก และ เต็มคลื่นแบบลบได้ในวงจรเดียวโดยไม่มี การเปลี่ยนแปลงวงจรใดๆ
- (2) วงจรที่นำเสนอเหมาะกับการนำไปสร้างเป็นวงจรรวมทั้งเทคโนโลยีซีมอส และ ไบโพลาร์
- (3) วงจรที่นำเสนอใช้เพียงวงจรสายพานกระแสหนึ่งวงจร วงจรสะท้อนกระแสทวงจร และ ตัวต้านทานแบบต่อลงกราวด์ห้าตัวที่สร้างได้ด้วยมอสทรานซิสเตอร์
- (4) วงจรที่นำเสนอมีเสถียรภาพทางอุณหภูมิที่ดีมาก

### 1.2 วัตถุประสงค์ของโครงการวิจัย

(1) สร้างงานวิจัยตามทิศทางการวิจัยของสถาบันฯ คือการวิจัยด้านเทคโนโลยีสารสนเทศ สื่อสารและ อิเล็กทรอนิกส์ โดยเป็นการวิจัยที่เกี่ยวข้องกับการพัฒนาองค์ความรู้ใหม่ทางด้านเทคโนโลยีสารสนเทศและการ สื่อสารโดยอาศัยหลักการทางวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์เพื่อให้เกิดงานวิจัยที่มีคุณค่าต่อประเทศตามทิศ ทางการวิจัยของสถาบันฯ

- (2) สร้างนักวิจัยที่มีประสิทธิภาพในการทำงานวิจัยที่มีคุณค่าตอบแทนประเทศชาติ
- (3) ผลิตงานวิจัยและนวัตกรรมเพื่อความเป็นเลิศทางวิชาการ
- (4) ผลิตงานวิจัยที่สามารถตีพิมพ์ในระดับนานาชาติได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## บทที่ 2 ทฤษฎีพื้นฐาน

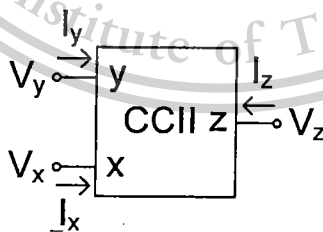
ในบทนี้จะกล่าวถึงวงจรพื้นฐานที่จะนำมาสร้างเป็นวงจรเรียงกระแสแบบเที่ยงตรงที่จะนำเสนอในบทที่ 2 นอกจากนี้ยังจะกล่าวถึงวงจรเรียงกระแสแบบเที่ยงตรงที่ได้มีการเผยแพร่ไว้ในบทความ และ วารสารต่างๆ เพื่อเป็นการทำความเข้าใจถึงหลักการทำงานของวงจรเรียงกระแสแบบเที่ยงตรงโดยเนื้อหาต่างๆ มีดังต่อไปนี้

### 2.1 วงจรสายพานกระแส

วงจรสายพานกระแส ได้ถูกพัฒนาและนำเสนอขึ้นในปี 1969 โดย K. C. Smith และ A. Sedra ได้เป็นผู้กำเนิดแนวคิดวงจรขึ้นใหม่ที่เรียกว่า วงจรสายพานกระแสยุคแรก (First-Generation Current Conveyor) หรือมีชื่อย่อว่า CCI ต่อมาในปี 1970 K. C. Smith และ A. Sedra ได้นำเสนอวงจรสายพานกระแสยุคที่สอง (Second-Generation Current Conveyor) หรือ CCII [40] โดยได้มีการนำเสนอการประยุกต์ใช้งาน จึงทำให้วงจรสายพานกระแสได้รับความนิยมมาจนถึงปัจจุบัน สัญลักษณ์ทางไฟฟ้าของวงจรสายพานกระแสแสดงได้ดังรูปที่ 2.1 เมื่อพิจารณาจากรูป จะเห็นว่าวงจรมีทั้งหมดสามขั้วคือ  $x$ ,  $y$  และ  $z$  โดยความสัมพันธ์ของกระแส และ แรงดันของขั้วทั้งสามขั้วในทางอุดมคติสามารถแสดงอยู่ในรูปเมทริกซ์ได้ดังนี้

$$\begin{pmatrix} I_y \\ V_x \\ I_z \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{pmatrix} \begin{pmatrix} V_y \\ I_x \\ V_z \end{pmatrix} \quad (2.1)$$

ในทางอุดมคติขั้ว  $y$  และ ขั้ว  $z$  จะมีความต้านทานสูงมากจนเข้าใกล้อนันต์ ส่วนที่ขั้ว  $x$  ความต้านทานต่ำจนเข้าใกล้ศูนย์ ถ้าป้อนแรงดันเข้าที่ขั้ว  $y$  จะได้แรงดันที่ขั้ว  $x$  เท่ากับขั้ว  $y$  ในขณะที่ถ้าป้อนกระแสเข้าที่ขั้ว  $x$  จะถูกถ่ายโอนไปเป็นกระแสที่ขั้ว  $z$  ที่มีขนาดเท่ากับขั้ว  $x$



รูปที่ 2.1 สัญลักษณ์ทางไฟฟ้าวงจรสายพานกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



$$V_{in} > 0; V_{out} = 0$$

$$V_{in} < 0; V_{out} = -V_{in} \frac{R_2}{R_1} \quad (2.2)$$

รูปที่ 2.4 แสดงวงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงโดยใช้ออปแอมป์สองตัว ไดโอดสองตัว ตัวต้านทานห้าตัว การทำงานของวงจรสามารถอธิบายได้ดังนี้ ในกรณีที่อินพุตเป็นบวก แรงดันที่เอาต์พุตของออปแอมป์ตัวที่ 1 จะเป็นลบเนื่องจากออปแอมป์ตัวที่ 1 ต่อเป็นแบบกลับขั้วสัญญาณ (Inverting) จะทำให้ไดโอด  $D_2$  นำกระแส ส่วนไดโอด  $D_1$  ไม่นำกระแส กระแสจะไหลจากโนด A ผ่าน  $R_2$  และ  $D_2$  สู่อเอาต์พุตของออปแอมป์ตัวที่ 1 กำเนิดสัญญาณสัญญาณตกคร่อม  $R_2$  สัญญาณที่ตกคร่อม  $R_2$  คือแรงดันที่ตกคร่อมที่จุด B และเป็นอินพุตของออปแอมป์ตัวที่ 2 เมื่อกำหนด  $R_2=R_1$  แรงดันที่จุด B เขียนได้

$$V_B = -\frac{R_2}{R_1} V_{in} = -V_{in} \quad (2.3)$$

แรงดันอินพุตซิกบวกละไหลผ่าน  $R_4$  กลายเป็นอินพุตให้กับออปแอมป์ตัวที่ 2 โดยออปแอมป์ตัวที่ 2 จะทำหน้าที่เป็นวงจรรวมสัญญาณ โดยแรงดันเอาต์พุตสามารถแสดงได้คือ

$$V_{out} = \frac{R_3}{R_3} (-V_{in}) - \frac{R_5}{R_4} (V_{in}) \quad (2.4)$$

เมื่อกำหนด  $R_1=R_2=R_4=R_5$  และ  $R_3=0.5R_1$  แรงดันเอาต์พุตจะเท่ากับแรงดันอินพุตคือ

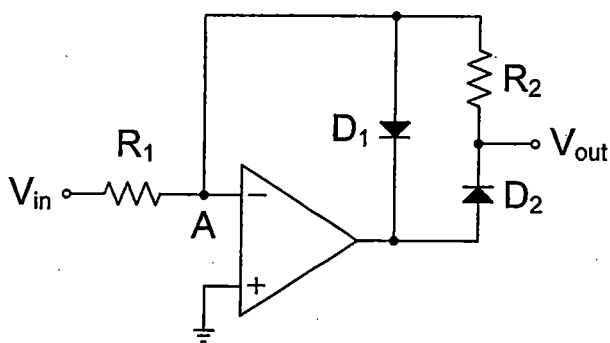
$$V_B = -V_{in} \quad (2.5)$$

ในกรณีที่อินพุตเป็นแรงดันซิกลบ แรงดันที่เอาต์พุตของออปแอมป์ตัวที่ 1 จะเป็นบวก แรงดันนี้จะทำให้  $D_1$  นำกระแสและ  $D_2$  จะไม่นำกระแส ดังนั้นที่เอาต์พุตของออปแอมป์ตัวที่ 1 จะเป็นศูนย์ ซึ่งก็คือจะไม่มีแรงดันป้อนให้กับอินพุตของออปแอมป์ตัวที่ 2 แต่จะมีสัญญาณซิกลบจากอินพุตถูกป้อนผ่าน  $R_4$  ถ้ากำหนด  $R_5=R_4$  จะได้สมการ

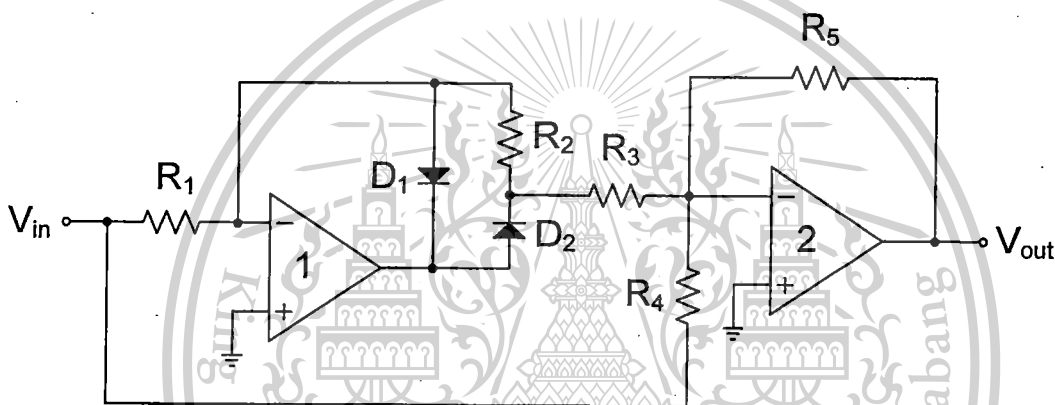
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



รูปที่ 2.3 วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงด้วยออปแอมป์



รูปที่ 2.4 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงด้วยออปแอมป์

$$V_{out} = -\frac{R_5}{R_3} V_{in} = V_{in} \tag{2.6}$$

ดังนั้นแรงดันเอาต์พุตของวงจรสามารถเขียนได้ว่า

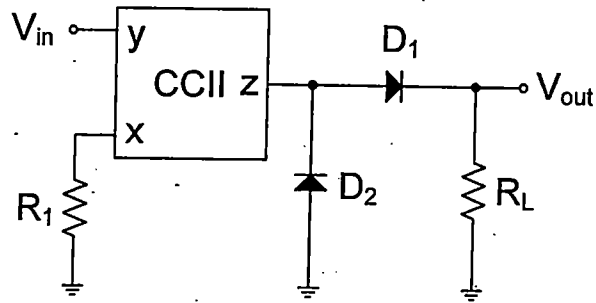
$$\begin{aligned} V_{in} > 0; & \quad V_{out} = V_{in} \\ V_{in} < 0; & \quad V_{out} = -V_{in} \end{aligned} \tag{2.7}$$

ซึ่งแสดงได้ว่าเอาต์พุตของวงจรเป็นแรงดันแบบเต็มคลื่น

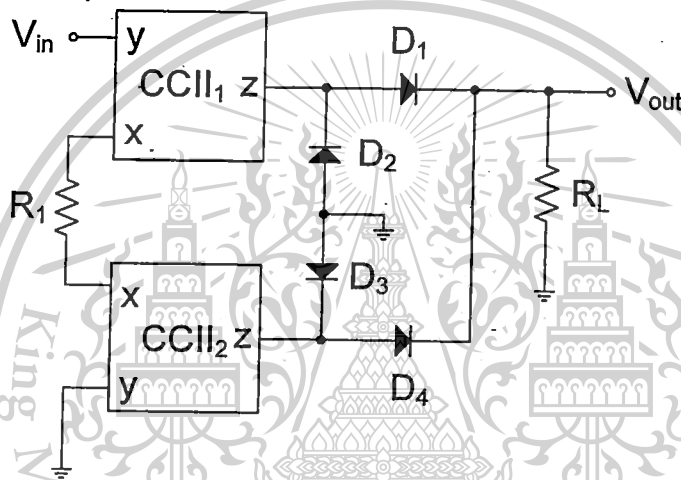
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



รูปที่ 2.5 วงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงใช้วงจรสายพานกระแส



รูปที่ 2.6 วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงด้วยวงจรสายพานกระแส

ข้อเสียของวงจรเรียงกระแสที่ใช้โอปแอมป์คือ ตัวออปแอมป์มีค่า GBW ที่เป็นพารามิเตอร์ที่จำกัดการทำงานที่ความถี่สูงของวงจร และ ปัญหาที่เกิดจากช่วงนำกระแส และ หยุดนำกระแสของไดโอด ซึ่งทำให้เกิดความผิดพลาดที่บริเวณช่วงการเปลี่ยนแปลงเข้าใกล้ศูนย์ (zero crossing) ดังนั้นจึงได้มีการนำเสนอวงจรเรียงกระแสโดยใช้วงจรสายพานกระแส และ ไดโอดตั้งแสดงในรูปที่ 2.5 และ 2.6 รูปที่ 2.5 แสดงวงจรเรียงกระแสครึ่งคลื่นแบบเที่ยงตรงโดยใช้วงจรสายพานกระแสหนึ่งตัว ไดโอดสองตัว และ ตัวต้านทานสองตัว ตัวต้านทาน  $R_1$  ทำงานร่วมกับวงจรสายพานกระแสเป็นวงจรเปลี่ยนแรงดันเป็นกระแส จากคุณสมบัติของวงจรสายพานกระแส  $V_x = V_y$  และ  $I_z = I_x$  ดังนั้นจะสามารถเขียนสมการได้ว่า

$$I_z = \frac{V_{in}}{R_1} \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

เมื่ออินพุตมีแรงดันซีกบวกป้อนเข้ามา  $D_1$  จะนำกระแส และ  $D_2$  จะหยุดนำกระแส กระแสเอาต์พุท ของวงจร สายพานกระแสจะไหลผ่าน  $D_1$  และ  $R_L$  ทำให้มีแรงดันซีกบวกปรากฏตกคร่อมที่  $R_L$  และเมื่ออินพุตเป็นแรงดัน ซีกลบ  $D_1$  จะหยุดนำกระแส ในขณะที่  $D_2$  นำกระแส ดังนั้นแรงดันซีกลบจะไหลผ่าน  $D_2$  กราวด์ ดังนั้นจึงไม่มี แรงดันซีกลบไปปรากฏตกคร่อม  $R_L$  ถ้ากำหนด  $R_L=R_1$  จากทั้งสองกรณีสามารถเขียนสมการได้คือ

$$\begin{aligned} V_{in} > 0; \quad V_{out} &= I_{out} R_L = \frac{V_{in}}{R_1} R_L = V_{in} \\ V_{in} < 0; \quad V_{out} &= 0 \end{aligned} \quad (2.9)$$

วงจรเรียงกระแสเต็มคลื่นแบบเที่ยงตรงสามารถสร้างได้โดยใช้วงจรสายพานกระแสสองตัว ไดโอดสี่ตัว และ ตัวต้านทานสองตัว ได้นำเสนอไว้ใน [10] ซึ่งแสดงดังรูปที่ 2.5 จากวงจรในรูป วงจรสายพานกระแสและ ตัวต้านทาน  $R_1$  เป็นตัวแปลงแรงดันกระแส สัญญาณที่เอาต์พุทของวงจรสายพานกระแสจะมีเฟสแตกต่างกัน  $180^\circ$  ซึ่งความสัมพันธ์สามารถเขียนได้ว่า

$$\begin{aligned} V_{in} > 0; \quad I_z &= \frac{V_{in}}{R_1} \\ V_{in} < 0; \quad I_z &= -\frac{V_{in}}{R_1} \end{aligned} \quad (2.10)$$

การทำงานของวงจรสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตซีกบวกถูกป้อนเข้ามาทำให้  $D_1$  และ  $D_3$  นำกระแส ส่วน  $D_2$  และ  $D_4$  จะหยุดนำกระแส กระแสเอาต์พุทของวงจรสายพานกระแสตัวที่ 1 (CCII<sub>1</sub>) จะไหลผ่าน  $D_1$  และ  $R_L$  ผลก็คือมีแรงดันซีกบวกไปตกคร่อม  $R_L$  ในขณะที่กระแสเอาต์พุทของวงจรสายพานกระแสตัวที่ 2 (CCII<sub>2</sub>) จะไหลผ่าน  $D_3$  ลงกราวด์ ต่อมาเมื่ออินพุตเป็นแรงดันซีกลบ ทำให้  $D_1$  และ  $D_3$  ไม่นำกระแสในขณะที่  $D_2$  และ  $D_4$  นำกระแสแทน เป็นผลทำให้กระแสเอาต์พุทของ CCII<sub>2</sub> ไหลผ่าน  $D_2$  และ  $R_L$  ในกรณีนี้จะมีแรงดันซีกบวกไปปรากฏที่  $R_L$  อีกครึ่งส่วนกระแสที่เอาต์พุท CCII<sub>1</sub> จะไหลผ่าน  $D_2$  ลงกราวด์ ตัวต้านทาน  $R_L$  จะทำหน้าที่แปลงกระแสเป็นแรงดัน ถ้ากำหนดให้  $R_L=R_1$  จะสามารถเขียนสมการได้คือ

$$\begin{aligned} V_{in} > 0; \quad I_{out} R_L &= \frac{V_{in}}{R_1} R_L = V_{in} \\ V_{in} < 0; \quad I_{out} R_L &= -\frac{V_{in}}{R_1} R_L = -V_{in} \end{aligned} \quad (2.11)$$

ดังนั้นสมการที่ (2.11) จึงแสดงคุณสมบัติของการเรียงกระแสแบบเต็มคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

### บทที่ 3

#### วงจรเรียงกระแสแบบเที่ยงตรงที่นำเสนอสอน

หลักการของวงจรเรียงกระแสชนิดเที่ยงตรงได้กล่าวมาแล้ว ซึ่งวงจรเรียงกระแสชนิดเที่ยงตรงนี้จะใช้ในการเรียงกระแสที่สัญญาณขนาดเล็กซึ่งไดโอดไม่สามารถเรียงกระแสได้ ที่ผ่านมามีการสร้างโดยใช้ไดโอดแบบเอ็มพีและไดโอด หรือวงจรสายพานกระแสและไดโอด ซึ่งสามารถเรียงกระแสแบบครึ่งคลื่นหรือแบบเต็มคลื่นได้ แต่ยังไม่มีการเรียงกระแสที่สามารถให้สัญญาณที่เอาท์พุทเป็นทั้งแบบครึ่งคลื่นแบบบวก ครึ่งคลื่นแบบลบ เต็มคลื่นแบบบวกและเต็มคลื่นแบบลบได้ในวงจรเดียวกัน ดังนั้นในบทนี้จึงเสนอโครงสร้างวงจรเรียงกระแสชนิดเที่ยงตรงแบบหลายหน้าที่ที่สามารถให้เอาท์พุทแบบครึ่งคลื่นแบบบวก ครึ่งคลื่นแบบลบ เต็มคลื่นแบบบวกและเต็มคลื่นแบบลบได้เมื่อป้อนสัญญาณอินพุทเป็นเฟสเดียวเข้ามา ต่อมาจะเสนอวงจรเรียงกระแสแบบหลายหน้าที่ออกแบบด้วยเทคโนโลยีซีมอส ซึ่งวงจรที่นำเสนอใช้แหล่งจ่ายเพียง  $\pm 1.2$  โวลต์ วงจรสามารถออกแบบได้โดยอุปกรณ์ซิลิคอนสเตททั้งหมดซึ่งเหมาะกับการนำไปสร้างเป็นวงจรรวมอย่างมาก

#### 3.1 วงจรเรียงกระแสแบบเที่ยงตรงที่นำเสนอสอน

วงจรเรียงกระแสแบบเที่ยงตรงหลายหน้าที่ที่นำเสนอแสดงได้ดังรูปที่ 1 วงจรประกอบด้วยสามส่วนคือ วงจรแปลงแรงดันเป็นกระแส (V-I converter) วงจรเรียงกระแสโมดกระแสทำงานในคลาส AB และ วงจรแปลงกระแสเป็นแรงดัน (I-V converter) วงจรแปลงแรงดันเป็นกระแสประกอบด้วยวงจรสายพานกระแสและ ตัวตัวต้านทาน  $R_m$  แสดงดังรูปที่ 2 วงจรเรียงกระแสโมดกระแสทำงานในคลาส AB ประกอบด้วย  $MD_1$  ถึง  $MD_4$  กระแส  $I_1$  ถึง  $I_3$  และ วงจรสะท้อนกระแส  $CM_1$  ถึง  $CM_6$  ส่วนตัวตัวต้านทาน  $R_{o1}$  ถึง  $R_{o4}$  จะทำงานเป็นตัวแปลงกระแสเป็นแรงดัน การทำงานของวงจรแปลงแรงดันเป็นกระแสสามารถอธิบายได้ดังนี้ เมื่อแรงดัน  $V_m$  ถูกป้อนเข้าที่อินพุท จะถูกเปลี่ยนกระแส  $i_z$  โดยวงจรสายพานกระแส  $CCII$  และ  $R_m$  ( $MR_1$  และ  $MR_2$ ) ถ้าสมมติว่า  $MR_1$  และ  $MR_2$  มีคุณสมบัติเหมือนกันทุกประการ และ ทำงานในย่านอิมิตัว ค่าความต้านทานสามารถกำหนดได้คือ

$$R_m = \frac{1}{2K(V_{DD} - V_{TH})} \quad (3.1)$$

เมื่อ  $K = \mu C_{ox}(W/L)$  คือ ค่าทรานส์คอนดักแตนซ์พารามิเตอร์  $V_{TH}$  คือ ค่าแรงดันแทรชโฮล  $V_{DD}$  คือ แหล่งจ่ายแรงดัน ( $V_{DD} = -V_{SS}$ )  $\mu$  คือค่า carrier mobility  $C_{ox}$  คือค่าความจุไฟฟ้าที่เกิดต่อหนึ่งหน่วยพื้นที่  $W$  คือความกว้างของแชนแนล  $L$  คือ ความยาวของแชนแนล จากคุณสมบัติของวงจรสายพานกระแส [40]-[43]

$$\begin{pmatrix} I_y \\ V_x \\ I_z \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{pmatrix} \begin{pmatrix} V_y \\ I_x \\ V_z \end{pmatrix} \quad (3.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

กระแส  $i_z$  สามารถหาค่าได้คือ

$$i_z = \frac{V_{in}}{R_{in}} \quad (3.3)$$

กระแส  $i_z$  จะถูกป้อนให้กับวงจรเรียงกระแสโมดกระแสที่ทำงานในคลาส AB ทรานซิสเตอร์  $MD_2$  และ กระแส  $i_z$  จะสร้างแรงดัน  $V_A$  เพื่อไบอัสทรานซิสเตอร์  $MD_1$  ในขณะที่ทรานซิสเตอร์  $MD_4$  และ กระแส  $i_z$  จะสร้างแรงดัน  $V_B$  เพื่อไบอัส  $MD_3$  แรงดันไบอัส  $V_A$  และ  $V_B$  ควรจะมีค่าใกล้เคียงกับค่าแรงดันแทรกซอลของทรานซิสเตอร์  $MD_1$  และ  $MD_3$  เพื่อให้วงจรเรียงกระแสมีความเที่ยงตรงมากที่สุด [16] แรงดัน  $V_A$  และ  $V_B$  จะกำหนดให้  $MD_1$  และ  $MD_3$  ทำงานในคลาส AB กระแส  $i_3$  และ  $i_4$  จะไบอัสให้กับวงจรสะท้อนกระแส  $CM_1$  ถึง  $CM_6$  เพื่อให้วงจรสะท้อนกระแสพร้อมทำงานตลอดเวลา ซึ่งจะช่วยสนับสนุนให้วงจรทำงานที่ความถี่สูงได้ดียิ่งขึ้น และ ยังช่วยเพิ่มความเป็นเชิงเส้นของวงจรอีกด้วย

การทำงานของวงจรสามารถอธิบายได้เป็นสองส่วน คือ การทำงานของวงจรเรียงกระแสครึ่งคลื่น และ วงจรเรียงกระแสเต็มคลื่น การทำงานของวงจรเรียงกระแสครึ่งคลื่นสามารถได้ดังนี้ เมื่อ  $i_z < 0$  กระแส  $i_z$  จะไหลผ่าน  $MD_1$  และ ถูกสะท้อนโดย  $CM_1$  กลายเป็นกระแสเดรนของ  $MC_2$  ที่  $I_{o1} (+i_z)$  ต่อมาถ้า  $i_z > 0$  กระแสจะไหลผ่าน  $MD_3$  และ ถูกสะท้อนโดย  $CM_2$  กลายเป็นกระแสเดรนของ  $MC_4$  ที่  $I_{o2} (-i_z)$  จากการทำงานที่กล่าวมา ความสัมพันธ์ระหว่างกระแสอินพุท  $i_z$  กระแสเอาต์พุท  $I_{o1}$  และ  $I_{o2}$  จะสามารถแสดงได้คือ

$$i_z < 0 ; I_{o1} = +i_z + I_1 + I_3 \quad (3.4)$$

$$i_z > 0 ; I_{o2} = -i_z + I_2 + I_4 \quad (3.5)$$

เมื่อแหล่งจ่ายกระแสคงที่  $I_5$  และ  $I_6$  คือ กระแสที่ชดเชยค่ากระแสคงที่  $I_1+I_3$  และ  $I_2+I_4$  ความสัมพันธ์กระแส  $i_z$  และกระแส  $I_{Ro1}$  และ  $I_{Ro2}$  สามารถแสดงได้คือ

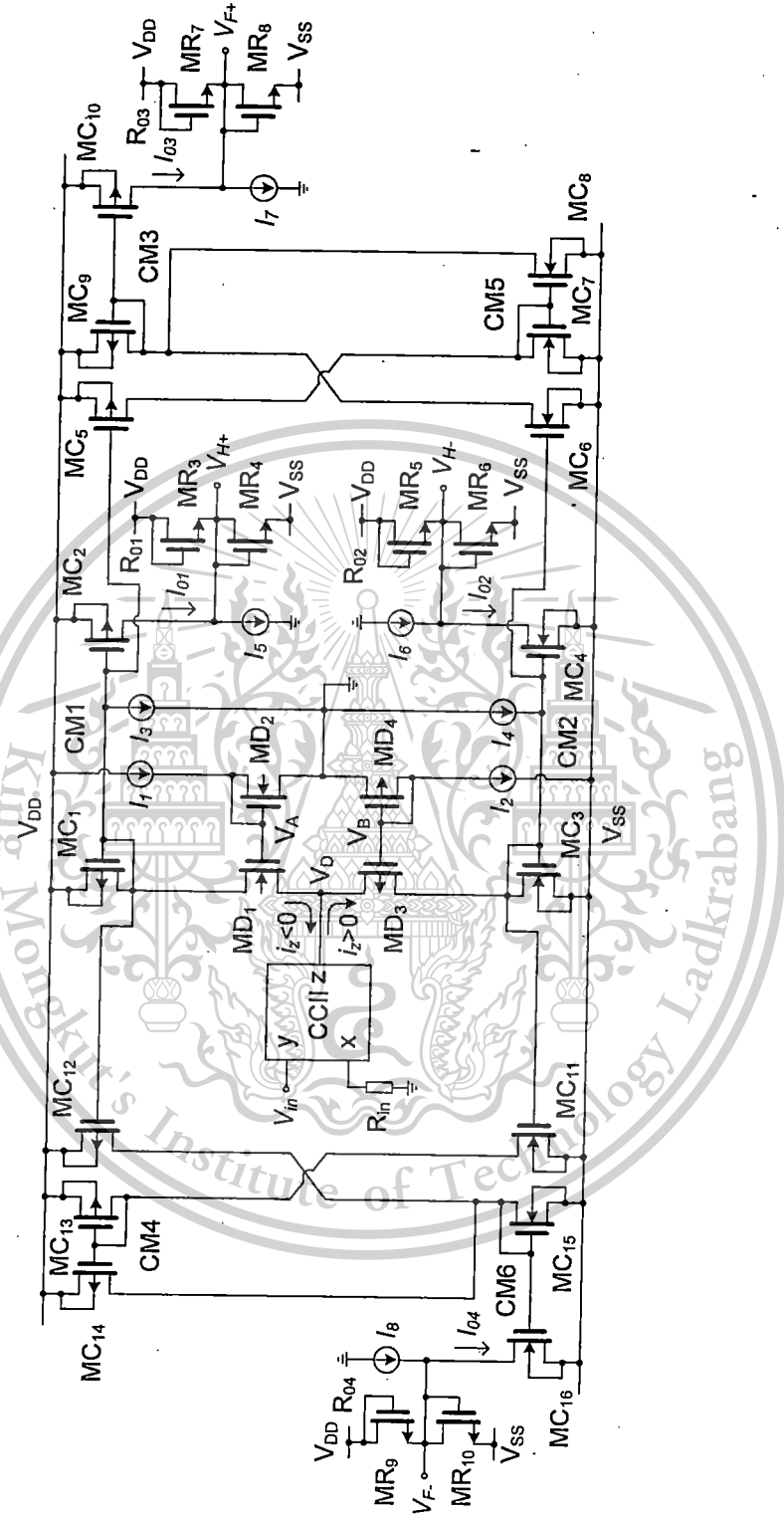
$$i_z < 0 ; I_{Ro1} = +i_z \quad (3.6)$$

$$i_z > 0 ; I_{Ro2} = -i_z \quad (3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

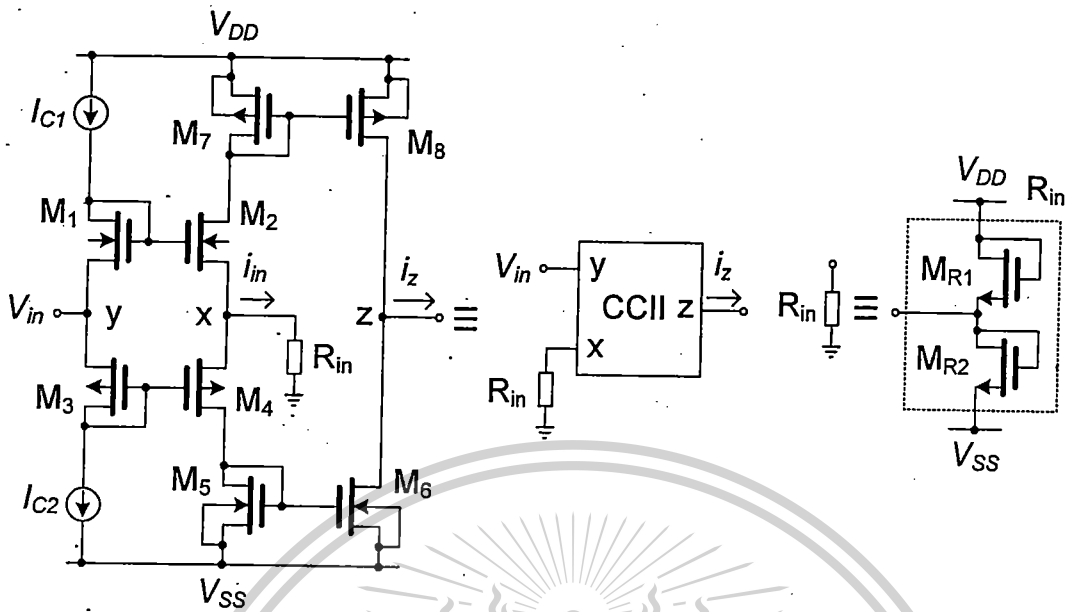


รูปที่ 3.1 วงจรเรียงกระแสชนิดเที่ยงตรงหลายหน้าที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



รูปที่ 3.2 วงจรแปลงแรงดันเป็นกระแส

เมื่อ  $I_{R01}$  และ  $I_{R02}$  เป็นกระแสที่ไหลผ่านตัวต้านทาน  $R_{01}$  และ  $R_{02}$  ตามลำดับ กำหนดให้  $R_{01}=R_{02}=R_{in}$  และ ใช้สมการที่ (3.3) ดังนั้นจะสามารถเขียนความสัมพันธ์ระหว่างแรงดันอินพุต และ เอาท์พุทของวงจรเรียงกระแสครึ่งคลื่นสามารถกำหนดคือ

$$V_{in} < 0; V_{H+} = V_{in} \quad (3.8)$$

$$V_{in} > 0; V_{H+} = 0 \quad (3.9)$$

$$V_{in} < 0; V_{H-} = 0 \quad (3.10)$$

$$V_{in} > 0; V_{H-} = -V_{in} \quad (3.11)$$

จากสมการที่ (3.8) ถึง (3.11) จะเห็นได้ว่าวงจรที่นำเสนอสามารถให้สัญญาณครึ่งคลื่นแบบบวก และ แบบลบได้ไม่วงจรเดียวกัน นอกจากจากนี้ยังสามารถแสดงได้ด้วยอีกว่าวงจรมีเสถียรภาพดีเนื่องจากสมการปราศจากค่า  $V_{TH}$  และ  $\mu$

สำหรับกรณีการทำงานของวงจรเรียงกระแสแบบเต็มคลื่นสามารถอธิบายได้ต่อจากการทำงานของวงจรเรียงกระแสครึ่งคลื่น ซึ่งอธิบายได้ดังนี้ เมื่อ  $i_z < 0$  กระแสจะไหลผ่าน  $MD_1$  และ ถูกสะท้อนโดย  $CM_1$  กลายเป็นกระแสเดรนของ  $MC_5$  ที่  $+i_z$  กระแส  $+i_z$  นี้สะท้อนอีกครั้งที่สองโดย  $CM_5$  ไปที่ขาเดรนของ  $MC_8$  ที่  $-i_z$  และกระแส  $-i_z$  นี้สะท้อนอีกครั้งโดย  $CM_3$  เป็นกระแสที่ขาเดรนของ  $MC_{10}$  ที่  $i_{o3} (+i_z)$  ในทางกลับกัน ถ้า  $i_z > 0$  กระแสจะไหลผ่าน  $MD_3$  และ ถูกสะท้อนโดย  $CM_2$  กลายเป็นกระแสเดรนของ  $MC_6$  ที่  $-i_z$  กระแส  $-i_z$  นี้สะท้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

อีกครั้งโดย  $CM_4$  ไปที่ขาเดรนของ  $MC_{10}$  ที่  $I_{o3} (+i_z)$  จากการทำงานที่กล่าวมา ความสัมพันธ์ระหว่างกระแสอินพุต  $+i_z$  กระแสเอาต์พุต  $I_{o3}$  จะสามารถแสดงได้คือ

$$i_z > 0 ; I_{o3} = +i_z + I_1 + I_2 + I_3 + I_4 \quad (3.12)$$

$$i_z < 0 ; I_{o3} = +i_z + I_1 + I_2 + I_3 + I_4 \quad (3.13)$$

เมื่อแหล่งจ่ายกระแสคงที่  $I_7$  คือ กระแสที่ขดเคี้ยวค่ากระแสคงที่  $I_1 + I_2 + I_3 + I_4$  ความสัมพันธ์กระแส  $i_z$  และ  $I_{Ro3}$  คือ  $I_{Ro3} = i_z$  เมื่อ  $I_{Ro3}$  คือกระแสที่ไหลผ่านตัวต้านทาน  $R_{o3}$  กำหนด  $R_{o3} = R_{in}$  และ ใช้สมการที่ (3.3) ดังนั้นจะสามารถเขียนความสัมพันธ์ระหว่างแรงดันอินพุต  $V_{in}$  และ แรงดัน  $V_{F+}$  สามารถแสดงคือ

$$\left. \begin{array}{l} V_{in} < 0 ; V_{F+} = +V_{in} \\ V_{in} > 0 ; V_{F+} = -V_{in} \end{array} \right\} \quad (3.14)$$

เมื่อ  $i_z < 0$  กระแส  $i_z$  จะไหลผ่าน  $MD_1$  และ ถูกสะท้อนโดย  $CM_1$  กลายเป็นกระแสเดรนของ  $MC_{12}$  ที่  $+i_z$  กระแส  $+i_z$  นี้สะท้อนอีกครั้งที่สองโดย  $CM_6$  ไปที่ขาเดรนของ  $MC_{16}$  ที่  $I_{o4} (-i_z)$  ในขณะที่  $i_z > 0$  กระแสจะไหลผ่าน  $MD_3$  และ ถูกสะท้อนโดย  $CM_2$  กลายเป็นกระแสเดรนของ  $MC_{11}$  ที่  $-i_z$  กระแส  $-i_z$  นี้สะท้อนอีกครั้งโดย  $CM_4$  ไปที่ขาเดรนของ  $MC_{14}$  ที่  $+i_z$  และ กระแส  $-i_z$  นี้สะท้อนอีกครั้งโดย  $CM_6$  เป็นกระแสที่ขาเดรนของ  $MC_{16}$  ที่  $I_{o4} (-i_z)$  จากการทำงานที่กล่าวมา ความสัมพันธ์ระหว่างกระแสอินพุต  $-i_z$  กระแสเอาต์พุต  $I_{o4}$  จะสามารถแสดงได้คือ

$$i_z < 0 ; I_{o4} = -i_z + I_1 + I_2 + I_3 + I_4 \quad (3.15)$$

$$i_z > 0 ; I_{o4} = -i_z + I_1 + I_2 + I_3 + I_4 \quad (3.16)$$

เมื่อแหล่งจ่ายกระแสคงที่  $I_8$  คือ กระแสที่ขดเคี้ยวค่ากระแสคงที่  $I_1 + I_2 + I_3 + I_4$  ความสัมพันธ์กระแส  $i_z$  และ  $I_{Ro4}$  คือ  $I_{Ro4} = i_z$  เมื่อ  $I_{Ro4}$  คือกระแสที่ไหลผ่านตัวต้านทาน  $R_{o4}$  กำหนด  $R_{o4} = R_{in}$  และ ใช้สมการที่ (3.3) ดังนั้นจะสามารถเขียนความสัมพันธ์ระหว่างแรงดันอินพุต  $V_{in}$  และ แรงดัน  $V_{F-}$  สามารถแสดงคือ

$$\left. \begin{array}{l} V_{in} < 0 ; V_{F-} = -V_{in} \\ V_{in} > 0 ; V_{F-} = +V_{in} \end{array} \right\} \quad (3.17)$$

จากสมการที่ (3.14) และ (3.17) สามารถแสดงได้ว่า วงจรที่นำเสนอสามารถให้สัญญาณทางเอาต์พุตเป็นแบบเต็มคลื่นแบบบวก และ เต็มคลื่นแบบลบได้ในวงจรเดียว นอกจากนี้ยังสามารถแสดงได้ด้วยอีกว่าวงจรมีเสถียรภาพดีเนื่องจากสมการปราศจากค่า  $V_{TH}$  และ  $\mu$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

จากสมการที่ (3.8) ถึง (3.11) (3.14) (3.17) จะสามารถสรุปได้ว่าวงจรที่นำเสนอสามารถให้สัญญาณเอาต์พุตเป็นแบบครึ่งคลื่นแบบบวก ครึ่งคลื่นแบบลบ เต็มคลื่นแบบบวก และ เต็มคลื่นแบบลบ ในวงจรเดียว

### 3.2 การวิเคราะห์วงจรเรียงกระแสที่นำเสนอ

ที่ผ่านมาการสร้างสมมติว่าวงจรสายพานกระแส และ วงจรสะท้อนกระแสมีคุณสมบัติเป็นอุดมคติ แต่ในทางปฏิบัติแล้วจะมีค่าที่ไม่เป็นอุดมคติรวมอยู่ในวงจรสายพานกระแส และ วงจรสะท้อนกระแสด้วยเสมอ ถ้า  $\epsilon_v$  และ  $\epsilon_i$  ( $|\epsilon_v| \ll 1$  และ  $|\epsilon_i| \ll 1$ ) แสดงค่าแรงดันและกระแส tracking errors ของวงจรสายพานกระแส ตามลำดับ ดังนั้นคุณสมบัติของขั้วต่างๆ ของวงจรสายพานกระแสเมื่อรวมค่าที่ไม่เป็นอุดมคติไว้จะสามารถกำหนดความสัมพันธ์ได้คือ  $v_x = \beta v_y$ ,  $i_z = -\alpha i_x$  และ  $i_y = 0$  เมื่อ  $\beta = 1 - \epsilon_v$  และ  $\alpha = 1 - \epsilon_i$  เมื่อ  $v_x$ ,  $v_y$  และ  $v_z$  คือแรงดันที่ขั้ว x y และ z ตามลำดับ ส่วน  $i_x$ ,  $i_y$  และ  $i_z$  คือกระแสที่ขั้ว x y และ z ตามลำดับ ดังนั้นกระแส  $i_z$  ของสมการที่ (3.3) สามารถเขียนใหม่ได้คือ

$$i_z = \frac{\alpha \beta V_{in}}{R_{in} + r_x} \quad (3.18)$$

เมื่อ  $r_x$  คือความต้านทานแฝงที่ขั้ว x ของวงจรสายพานกระแส จากวงจรสายพานกระแสที่แสดงดังรูปที่ 3.2 เมื่อจำลองการทำงานด้วยโปรแกรม PSpice โดยใช้พารามิเตอร์  $0.18 \mu\text{m}$  ค่าพารามิเตอร์  $\alpha$  มีค่าเท่ากับ 0.998  $\beta$  มีค่าเท่ากับ 0.999 และ  $R_x$  มีค่าเท่ากับ 1.1 k $\Omega$

ถ้าสมมติว่าขาซอร์ส และ โครงสร้าง (body) ของทรานซิสเตอร์  $MC_1$  ถึง  $MC_{16}$  ทั้งหมดถูกต่อเข้าด้วยกัน ดังนั้นการทำงานของมอสทรานซิสเตอร์ดังกล่าวจึงเป็นอิสระจากการเปลี่ยนแปลงของแรงดันเทรซโฮลอันเนื่องมาจากผลของโครงสร้าง (body effect) ดังนั้นกระแสเดรนของวงจรสะท้อนกระแสสามารถแสดงได้คือ

$$i_o = i_{in} \left( \frac{K_o}{K_i} \right) \left( \frac{V_{GS} - V_{THo}}{V_{GS} - V_{THi}} \right)^2 \left( \frac{1 + \lambda V_{DSo}}{1 + \lambda V_{DSi}} \right) \quad (3.19)$$

โดยกำหนดให้  $i_{in}$  เป็นกระแสอินพุตที่ไหลผ่านมอสที่ต่อเป็นไดโอด (อุปกรณ์อินพุต) ส่วน  $i_o$  เป็นกระแสเอาต์พุตที่ไหลผ่านอุปกรณ์เอาต์พุต โดยที่  $\lambda$  คือค่าแฟกเตอร์ channel-length modulation  $K_o$  และ  $K_i$  คือทรานส์คอนดักแตนซ์พารามิเตอร์อุปกรณ์ของเอาต์พุตและอินพุต ตามลำดับ  $V_{GS}$  คือค่าแรงดันระหว่างขาเกตและซอร์ส  $V_{THo}$  และ  $V_{DSo}$  คือค่าแรงดันเทรซโฮลและแรงดันระหว่างขาเดรนและซอร์สของอุปกรณ์เอาต์พุต  $V_{THi}$  และ  $V_{DSi}$  คือแรงดันเทรซโฮลและแรงดันระหว่างขาเดรนและซอร์สของอุปกรณ์อินพุต

สมมติว่าอุปกรณ์อุปกรณ์ทุกตัวถูกสร้างบเทคโนโลยีเดียวกัน ดังนั้นจึงสมมติว่าพารามิเตอร์  $V_{TH}$ ,  $\mu$ ,  $C_{ox}$  ของทรานซิสเตอร์ที่ทำงานเป็นวงจรสะท้อนกระแสมีคุณสมบัติเหมือนกันทุกประการ สมการที่ (3.19) สามารถเขียนได้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

$$i_o = i_{in} \left( \frac{(W/L)_o}{(W/L)_i} \right) \left( \frac{1 + \lambda V_{DSo}}{1 + \lambda V_{DSi}} \right) \quad (3.20)$$

ถ้ากำหนด  $V_{DSi} = V_{DSo}$  ดังนั้นอัตราขยายกระแสของวงจรสะท้อนกระแสกำหนดได้คือ  $(W/L)_o / (W/L)_i$  และถ้ากำหนดให้  $(W/L)_o = (W/L)_i$  จะได้ว่า  $i_o = i_{out}$  อัตราขยายกระแสอาจจะมีค่ามากกว่าหนึ่งเท่าหรือน้อยกว่าหนึ่งเท่า ซึ่งขึ้นอยู่กับขนาด  $W/L$  ของทรานซิสเตอร์ที่ใช้ อัตราขยายกระแสจะมีผลโดยตรงกระค่าแรงดันดีซีออฟเซต (DC offset) ของวงจรเรียงกระแสที่นำเสนอ

นอกจากนี้ผลของ channel-length modulation จะถูกพิจารณาโดยสมมติว่า  $(W/L)_o = (W/L)_i$  และ  $\lambda$  ของทรานซิสเตอร์ในวงจรสะท้อนกระแสมีค่าเท่ากัน จากสมการที่ (3.20) ความแตกต่างของแรงดันระหว่างขาเดรนและซอร์ส ( $V_{DSi}$  และ  $V_{DSo}$ ) ของทรานซิสเตอร์ทั้งสองจะมีผลทำให้การสะท้อนกระแสของวงจรสะท้อนกระแสไม่เป็นไปตามอุดมคติ ดังนั้นวงจรสะท้อนกระแสที่ดีควรจะต้องมีค่าแรงดันระหว่างเดรนและซอร์สเท่ากัน และ มีความต้านทานทางเอาต์พุตสูง ซึ่งสามารถทำได้โดยกำหนดให้ค่า  $L$  ของทรานซิสเตอร์มีค่ามาก

ในส่วนตัวนี้จะพิจารณาความไม่สมพียงกันของพารามิเตอร์  $K$  และ ค่าแรงดันเทรชโฮล  $V_{TH}$  ของทรานซิสเตอร์ทำงานเป็นวงจรสะท้อนกระแส ถ้ากำหนดให้อัตราส่วน  $W/L$  ของทรานซิสเตอร์ของวงจรสะท้อนกระแสทั้งสองมีค่าเท่ากัน แต่ค่า  $K$  และ  $V_{TH}$  ของทรานซิสเตอร์ทั้งสองไม่เท่ากัน ในกรณีนี้ความสัมพันธ์ของกระแส  $i_o$  และ  $i_{in}$  สามารถประมาณได้คือ

$$i_o \cong i_{in} \left( 1 + \frac{\Delta K}{K} \frac{2\Delta V_{TH}}{V_{GS} - V_{TH}} \right) \quad (3.21)$$

เมื่อ  $\Delta V_{DS} = V_{DSo} - V_{DSi}$ ,  $\Delta K = K_o - K_i$ ,  $K = (K_o + K_i)$ ,  $\Delta V_{TH} = V_{THo} - V_{THi}$  และ  $V_{TH} = 0.5(V_{THo} + V_{THi})$  กำหนดให้  $K_i = K - 0.5\Delta K$ ,  $K_o = K + 0.5\Delta K$ ,  $V_{THo} = V_{TH} - 0.5\Delta V_{TH}$  และ  $V_{THi} = V_{TH} + 0.5\Delta V_{TH}$  จากสมการที่ (3.21) ค่ากระแส  $i_o$  ของวงจรสะท้อนกระแสจะเปลี่ยนแปลงไปจากคุณสมบัติทางอุดมคติอันเนื่องมาจาก  $\Delta V_{TH}$  และผลของความไม่เป็นอุดมคติของ  $\Delta K$  จากสมการเดียวกัน ค่า  $\Delta V_{TH}$  และ  $\Delta K$  ที่มีค่าน้อยจะช่วยลดความผิดพลาดของกระแส  $i_o$  ผลของ  $\Delta V_{TH}$  จะลดลงถ้าแรงดัน  $V_{GS}$  มีค่ามากกว่าแรงดัน  $V_{TH}$  จำนวนหลายเท่า ผลของความไม่เป็นอุดมคติของ  $\Delta K$  คือความผิดพลาดที่เกิดจากค่าอัตราส่วนของทรานซิสเตอร์ที่เปลี่ยนแปลงไป ซึ่งมีสาเหตุจากกระบวนการผลิต หรือ การสร้างแบบ จะสังเกตจากสมการที่ (3.21) ได้ว่าค่า  $\Delta K$  จะมีผลอย่างมากกับกระแส  $i_o$  ของวงจรสะท้อนกระแส ผลของ  $\Delta K$  สามารถมีค่าลดลงได้จากการพิถีพิถันในการการออกแบบแปลนในวงจรไอซี

เพื่อศึกษาถึงความไม่เป็นอุดมคติของส่วนวงจรเรียงกระแสโมดกระแสที่ทำงานในคลาส AB วงจรทรานส์ลิเนียร์ที่ประกอบด้วย  $MD_1$  ถึง  $MD_4$  จะถูกวิเคราะห์ ในทางอุดมคติคุณสมบัติของทรานซิสเตอร์  $MD_1$  ถึง  $MD_4$  จะต้องมีความสัมพันธ์ที่เหมือนกันมากที่สุด ความไม่สมพียงกันของทรานซิสเตอร์  $MD_1$  ถึง  $MD_4$  จะมีผลทำให้สัญญาณเอาต์พุตที่ไม่สมมาตรกัน ตัวอย่างเช่น ขนาดของสัญญาณซีกบวกแรกอาจจะไม่เท่ากับขนาดของสัญญาณซีกที่สอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

สมมติว่าวงจรเรียงกระแสที่นำเสนอถูกออกแบบด้วยเทคโนโลยีซีมอสในแบบ p-substrate ดังนั้น NMOS ทั้งหมดจึงเหมาะที่จะสร้างอยู่ในบ่อของ n-well ในขณะที่ NMOS ทั้งหมดเหมาะที่จะสร้างใน p-substrate โดยทั่วไปมาตรฐานเทคโนโลยีซีมอสในแบบ p-substrate ตัวโครงสร้าง (substrate) มักจะถูกป้อนด้วยแหล่งจ่าย  $V_{SS}$  ดังนั้นขา body ของทรานซิสเตอร์  $MD_1$ - $MD_2$  จึงถูกต่อเข้ากับ  $V_{SS}$  ส่วนขา body ของทรานซิสเตอร์  $MD_3$ - $MD_4$  จะถูกต่อเข้ากับขาซอร์สของตัวเอง ดังนั้นผลของขา body (body effect) ที่เกิดกับทรานซิสเตอร์  $MD_1$ - $MD_2$  จึงต้องถูกหาค่าหรือประมาณการ ในขณะที่ทรานซิสเตอร์  $MD_3$ - $MD_4$  จะปราศจากผลของขา body แรงดันเทรชโฮลที่รวมผลของ body สามารถแสดงได้คือ

$$V_{TH} = V_{TH0} + \gamma \left( \sqrt{|V_{SB}| + 2\phi_F} - \sqrt{2\phi_F} \right) \quad (3.22)$$

เมื่อ  $V_{SB}$  แรงดันระหว่างขาซอร์สและโครงสร้าง  $2\phi_F$  คือ surface potential  $V_{TH0}$  คือค่าแรงดันเทรชโฮลเมื่อไม่มีการไบอัสเข้าที่ขา body  $\gamma = (t_{ox}/\epsilon_{ox})(2q\epsilon_{si}N_A)^{1/2}$  คือค่าพารามิเตอร์ body effect  $t_{ox}$  คือ oxide thickness  $\epsilon_{ox}$  คือ oxide permittivity  $\epsilon_{si}$  คือ permittivity ของซิลิกอน  $N_A$  คือ doping concentration และ  $q$  คือประจุของอิเล็กตรอน แรงดัน  $V_{SB}$  จะมีผลโดยตรงกับค่าแรงดันเทรชโฮล

จากรูปที่ 3.2  $V_{SG(MD3)} + V_{GS(MD1)} > 0$  และ ทั้ง  $M_{D2}$  และ  $M_{D4}$  ถูกไบอัสให้ทำงานเพื่อมีกระแสไหลเล็กน้อย เมื่อ  $V_D = 0$  ซึ่งเป็นคุณสมบัติของคลาส AB ถ้ากำหนด  $V_{TH(MD1)} = V_{TH(MD2)}$   $V_{TH(MD3)} = V_{TH(MD4)}$   $I_1 = I_2 = I$  สมมุติ  $M_{D1}$  ถึง  $M_{D4}$  ทำงานในย่านอิมิตัว  $I_{D(MD3)} = -I_{D(MD1)}$  กระแส  $I_{D(MD1)}$  และ  $I_{D(MD3)}$  สามารถกำหนดได้คือ [3]

$$I_{D(MD1)} = I \left( \frac{\frac{1}{\mu_n C_{ox} (W/L)_{MD2}} + \frac{1}{\mu_p C_{ox} (W/L)_{MD4}}}{\frac{1}{\mu_n C_{ox} (W/L)_{MD1}} + \frac{1}{\mu_p C_{ox} (W/L)_{MD3}}} \right) \quad (3.23)$$

สมการนี้แสดงกระแส quiescent ในคลาส AB ของทรานซิสเตอร์ที่ต่อแบบทรานส์ลีเนียร์ [3] โดยเป็นกระแสที่ไหลผ่านทรานซิสเตอร์ที่ต่อแบบไดโอด  $M_{D2}$  และ  $M_{D4}$

โดยใช้สมการที่ (3.19) และ (3.21) สมการที่ (3.8) (3.10) (3.14) และ (3.17) สามารถเขียนได้คือ

$$V_{in} < 0; V_{H+} = + \frac{\alpha \beta R_{o1} V_{in}}{R_{in} + R_x} (\lambda_{effect} + K_{error}) \quad (3.24)$$

$$V_{in} > 0; V_{H-} = - \frac{\alpha \beta R_{o2} V_{in}}{R_{in} + R_x} (\lambda_{effect} + K_{error}) \quad (3.25)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

$$\left. \begin{aligned} V_{in} < 0 ; V_{F+} &= + \frac{\alpha\beta R_{o3} V_{in}}{R_{in} + R_x} (3\lambda_{effect} + 3K_{error}) \\ V_{in} > 0 ; V_{F+} &= - \frac{\alpha\beta R_{o3} V_{in}}{R_{in} + R_x} (2\lambda_{effect} + 2K_{error}) \end{aligned} \right\} \quad (3.26)$$

$$\left. \begin{aligned} V_{in} < 0 ; V_{F-} &= - \frac{\alpha\beta R_{o4} V_{in}}{R_{in} + R_x} (2\lambda_{effect} + 2K_{error}) \\ V_{in} > 0 ; V_{F-} &= + \frac{\alpha\beta R_{o4} V_{in}}{R_{in} + R_x} (3\lambda_{effect} + 3K_{error}) \end{aligned} \right\} \quad (3.27)$$

เมื่อ  $\lambda_{effect} = \left( \frac{K_o}{K_i} \right) \left( \frac{V_{GS} - V_{THo}}{V_{GS} - V_{THi}} \right)^2 \left( \frac{1 + \lambda V_{DSo}}{1 + \lambda V_{DSi}} \right)$   $K_{error} = \left( 1 + \frac{\Delta K}{K} - \frac{2\Delta V_{TH}}{V_{GS} - V_{TH}} \right) \left( 1 + \frac{\Delta V_{DS}}{V_A} \right)$  และ สมมติ

ว่า  $\lambda_{effect}$  และ  $K_{error}$  ของวงจรสะท้อนกระแสแบบบวก และ แบบลบมีคุณสมบัติเหมือนกันทุกประการสำหรับสมการ (3.24) และ (3.27) จะเห็นได้จากสมการที่ (3.24) ถึง (3.27) อีกว่าความไม่เป็นอุดมคติของวงจรสายพานกระแส และ วงจรสะท้อนกระแสจะลดทอนขนาดของสัญญาณเอาต์พุต และ อาจจะมีผลทำให้เกิดแรงดันออฟเซตทางเอาต์พุต อย่างไรก็ตามขนาดของสัญญาณเอาต์พุตจะสามารถแก้ไขได้โดยเพิ่มค่าความต้านทานทางเอาต์พุต  $R_{o1}$   $R_{o2}$   $R_{o3}$  และ  $R_{o4}$  ในขณะที่แรงดันออฟเซตสามารถชดเชยได้โดยปรับค่าแรงดันไบอัส  $I_5$   $I_6$   $I_7$  และ  $I_8$

สำหรับช่วงการทำงานทางอินพุตของวงจรเรียงกระแสที่นำเสนอสามารถพิจารณาได้จากวงจรแปลงแรงดันเป็นกระแสที่แสดงในรูปที่ 2 ช่วงปฏิบัติงานของวงจรจะขึ้นอยู่กับแหล่งจ่ายแรงดันที่ใช้ ถ้าสมมติมอเตอร์านซิสเตอร์  $M_1$  ถึง  $M_4$  ทำงานในย่านอิมิตัว ช่วงปฏิบัติงานแรงดันอินพุตสูงสุดและต่ำสุดสามารถกำหนดได้คือ

$$V_{in(min)} = V_{SS} + |V_{THP}| + |V_{TN}| + |V_{eff(M4)}| + |V_{eff(M3)}| \quad (3.28)$$

$$V_{in(max)} = V_{DD} - |V_{THP}| - |V_{TN}| - |V_{eff(M2)}| + |V_{eff(M12)}| \quad (3.29)$$

เมื่อ  $V_{eff} = V_{GS} - V_{TH} = \sqrt{\frac{2I_D}{\mu C_{ox} (W/L)}}$  [44] โดยที่  $V_{GS}$  คือแรงดันระหว่างเกตและซอร์ส และ  $I_D$  คือกระแส

เดรน

เมื่อพิจารณาวงจรในรูปที่ 3.1 จะสามารถแสดงได้ว่าแหล่งจ่ายแรงดันน้อยที่สุดที่ต้องการกำหนดได้จากแหล่งจ่ายที่จ่ายให้กับวงจรทรานส์ลีนีเยร์ แหล่งจ่ายแรงดัน  $V_{DD}$  และ  $|V_{SS}|$  ที่ต้องการกำหนดได้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and 138157 document when use.

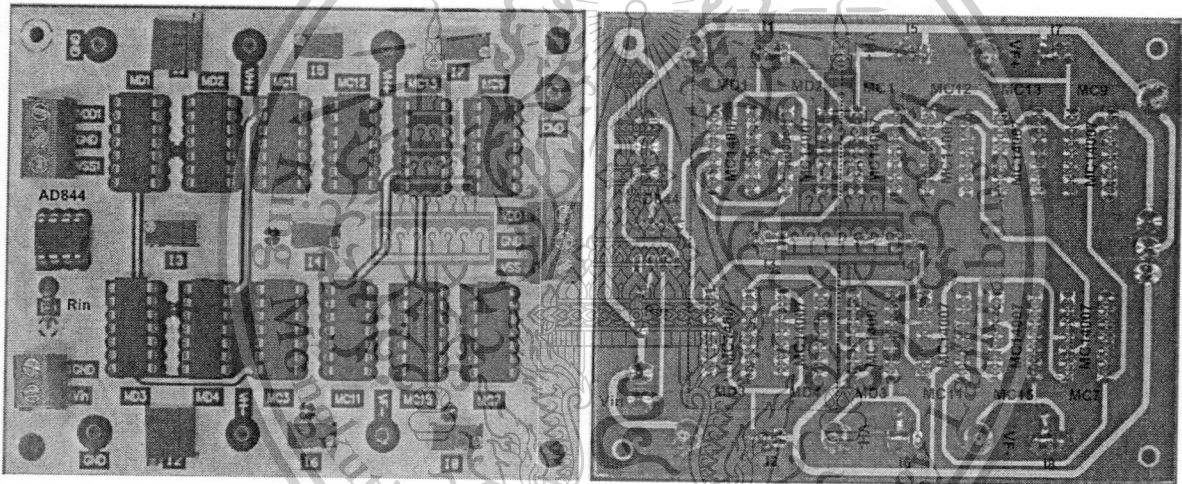
$$V_{DD} > V_{TH(MC1)} + V_{DS(MD1),sat} \quad (3.30)$$

$$|V_{SS}| > V_{DS(MD3),sat} + V_{TH(MC3)} \quad (3.31)$$

สมการนี้เพื่อกำหนดว่าทรานซิสเตอร์จะทำงานในย่านอิมิตัว

### 3.3 การสร้างวงจรเรียงกระแสแบบเที่ยงตรง

วงจรกระแสที่นำเสนอจะถูกนำมาสร้างเป็นวงจรได้ดังรูปที่ 3.3 มอสทรานซิสเตอร์ทั้งหมดถูกสร้างโดยใช้ไอซีซีโมสเบอร์ MC14007 วงจรสายพานกระแสใช้ไอซีเบอร์ AD844 กระแสไบอัส  $I_1$  และ  $I_2$  ถูกแทนด้วยตัวต้านทาน ค่า  $1.5 \text{ M}\Omega$  ( $I_1=I_2=1\mu\text{A}$ ) กระแสไบอัส  $I_3$  และ  $I_4$  ถูกแทนด้วยตัวต้านทาน ค่า  $10 \text{ k}\Omega$  ( $I_3=I_4= 488 \mu\text{A}$ ) และ กระแสไบอัส  $I_5$  และ  $I_8$  ถูกแทนด้วยตัวต้านทาน ค่า  $500 \text{ k}\Omega$  (ตัวต้านทานปรับค่าได้) ตัวต้านทาน  $R_{in}$  มีค่า  $1 \text{ k}\Omega$  และ ใช้แหล่งจ่าย  $\pm 7.5$  โวลต์



รูปที่ 3.3 ต้นแบบวงจรเรียงกระแสแบบเที่ยงตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## บทที่ 4

### ผลการจำลองและผลการทดลอง

เพื่อทดสอบแนวความคิดการออกแบบที่นำเสนอ วงจรเรียงกระแสในรูปที่ 3.1 จะถูกจำลองการทำงานโดยใช้พารามิเตอร์ซีมอส 0.18  $\mu\text{m}$  n-well จาก TSMC [45] ค่าอัตราส่วน W/L ของมอสทรานซิสเตอร์แสดงได้ดังตารางที่ 4.1 กำหนดแหล่งจ่ายแรงดัน  $\pm 1.2$  โวลต์ กระแสไบอัส  $I_{C1}=I_{C2}= 20 \mu\text{A}$  และ  $I_3=I_4= 100 \mu\text{A}$  ในขณะที่แหล่งจ่ายกระแส  $I_5$  ถึง  $I_8$  เป็นแหล่งจ่ายกระแสชดเชยกระแสคงที่ ค่าอัตราส่วน W/L ของ  $MR_1$  และ  $MR_2$  กำหนดให้มีค่ามากกว่า  $MR_3$  ถึง  $MR_{10}$  เพื่อชดเชยค่าความต้านทานแผ่นที่ขั้ว x ของสายพานกระแส และผลของความไม่เป็นอุดมคติของวงจรสะท้อนกระแส เมื่อจำลองการทำงานวงจรสายพานกระแสในรูปที่ 3.2 คุณสมบัติของวงจรสายพานกระแสที่ใช้ในวงจรที่นำเสนอแสดงได้ดังตารางที่ 4.2

ตารางที่ 4.1 อัตราส่วน W/L ของมอสทรานซิสเตอร์และกระแสไบอัสวงจรในรูปที่ 3.1 และ 3.2

มอสทรานซิสเตอร์	W/L ( $\mu\text{m}/\mu\text{m}$ )
$M_1$ $M_2$ $M_5$ $M_6$ $MC_3$ $MC_4$ $MC_6$ $MC_7$ $MC_8$ $MC_{11}$ $MC_{15}$ $MC_{15}$ $MC_{16}$ $MD_3$ $MD_4$	3/0.3
$M_3$ $M_4$ $M_7$ $M_8$ $MC_1$ $MC_2$ $MC_5$ $MC_9$ $MC_{10}$ $MC_{12}$ $MC_{13}$ $MC_{14}$	8/0.3
$MD_1$ $MD_2$	1/0.3
$MR_1$ $MR_2$	0.8/0.3
$MR_3$ $MR_4$	0.32/0.3
$MR_5$ $MR_6$	0.34/0.3
$MR_7$ $MR_8$	0.27/0.3
$MR_9$ $MR_{10}$	0.28/0.3
$I_{C1}$ $I_{C2}$	0.8/0.3
$I_3$ $I_4$	0.32/0.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

ตารางที่ 4.2 ผลการจำลองคุณสมบัติของวงจรสายพานกระแสที่ใช้ในวงจรที่นำเสนอ

พารามิเตอร์	ค่า
Technology	0.18 $\mu\text{m}$
Power supply	$\pm 1.2 \text{ V}$
Quiescent current	20 $\mu\text{A}$
Input voltage range	-200 to 200 mV
Voltage error range	5.7 mV
Input current range	-100 to 100 $\mu\text{A}$
Current error range	7.767 $\mu\text{A}$
Bandwidth (-3dB)	
Voltage follower ( $V_x/V_y$ )	800 MHz
Current follower ( $I_z/I_x$ )	1.1 GHz
Slew Rate (SR)	0.259 V/ns
$R_x, L_x$	1.1 k $\Omega$ , 38 nH
$R_y, C_y$	500 G $\Omega$ , 0.044 fF
$R_z, C_z$	152.67 k $\Omega$ , 0.48 fF

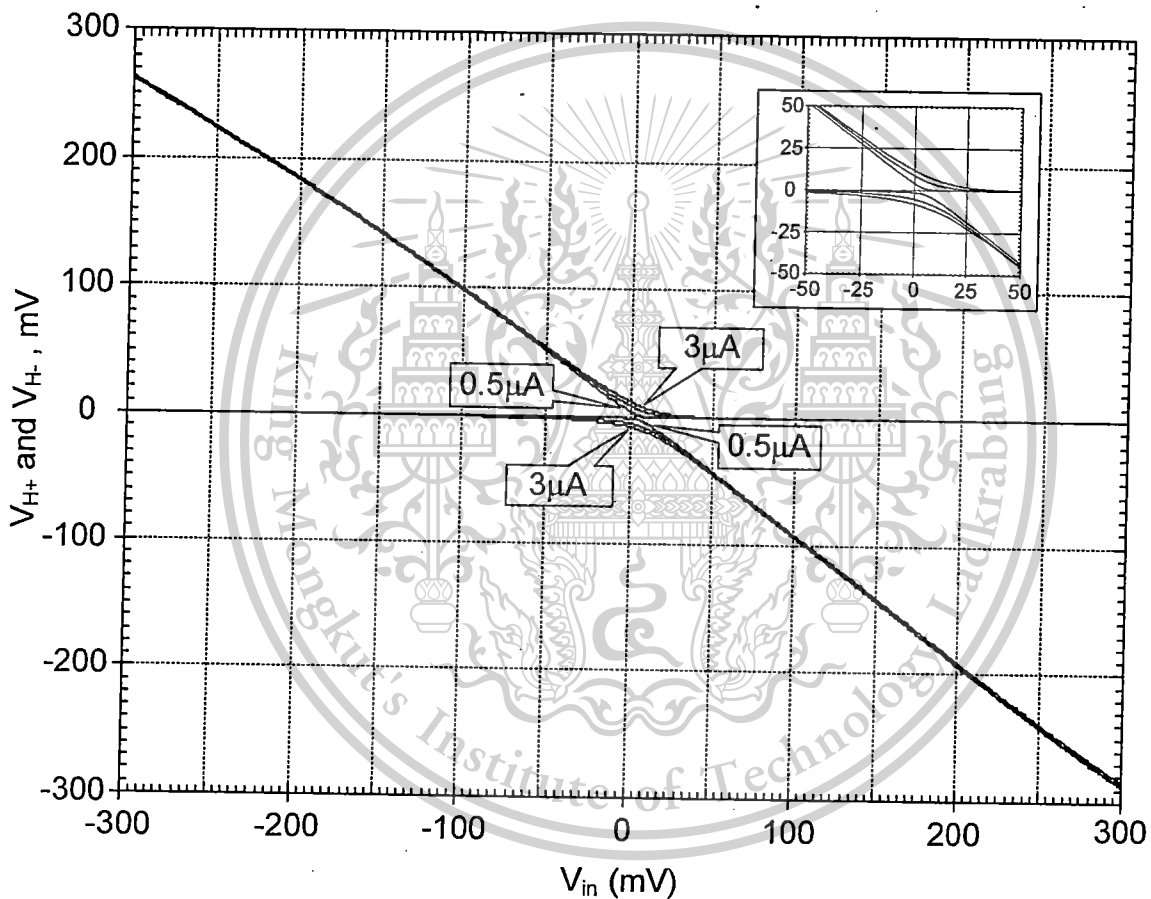
ผลการจำลองการทำงานของวงจรสามารถแสดงได้ดังนี้ รูปที่ 4.1 แสดงคุณสมบัติทาง DC ของวงจรเรียงกระแสที่นำเสนอ ซึ่งแสดงช่วงปฏิบัติการทางอินพุตจาก -300 mV ถึง 300 mV และ เมื่อทำการเปลี่ยนกระแสไบอัส  $I_1$  และ  $I_2$  ( $I_1=I_2$ ) มีค่าเท่ากับ 0.5  $\mu\text{A}$ , 1  $\mu\text{A}$  และ 3  $\mu\text{A}$  จะสังเกตจากรูปที่ 4.1 ได้ว่าความเพี้ยนที่บริเวณสัญญาณอินพุตมีขนาดเล็กเข้าใกล้ศูนย์จะลดลงเมื่อกระแสไบอัสลดลงจาก 3  $\mu\text{A}$  ถึง 0.5  $\mu\text{A}$  ซึ่งหมายความว่าความเที่ยงตรงของวงจรที่นำเสนอสามารถกำหนดได้โดยการเลือกค่ากระแสไบอัส  $I_1$  และ  $I_2$  ที่เหมาะสม

ต่อมาเมื่อทำการป้อนสัญญาณรูปคลื่นไซน์ขนาด 100 mV<sub>peak</sub> เข้าที่อินพุตของวงจรเรียงกระแสที่นำเสนอ โดยกำหนดให้กระแส  $I_1$  และ  $I_2$  มีค่าเท่ากับ 1  $\mu\text{A}$  รูปคลื่นสัญญาณอินพุตและเอาต์พุตที่ความถี่ 10 MHz และ 100 MHz สามารถแสดงได้ดังรูปที่ 4.2 และ 4.3 ตามลำดับ จากรูปสามารถแสดงได้ว่าวงจรเรียงกระแสที่นำเสนอสามารถให้สัญญาณเป็นเอาต์พุตแบบเอาต์พุตคู่ทั้งในแบบเต็มคลื่น และ แบบครึ่งคลื่นในวงจรเดียว

เพื่อทดสอบคุณสมบัติทางด้านอุณหภูมิของวงจรเรียงกระแสที่นำเสนอ จึงได้ทำการจำลองการทำงานของวงจรเรียงกระแสที่นำเสนอที่ความถี่ 10 MHz อีกครั้ง โดยได้ทดลองเปลี่ยนค่าอุณหภูมิจาก 0 $^{\circ}\text{C}$  ถึง 100 $^{\circ}\text{C}$  รูปที่ 4.4 แสดงสัญญาณเอาต์พุตครึ่งคลื่นแบบบวก และ เต็มคลื่นแบบลบที่อุณหภูมิ 27 $^{\circ}\text{C}$ , 75 $^{\circ}\text{C}$  และ 100 $^{\circ}\text{C}$  จากรูปจะเห็นได้ว่าสัญญาณเอาต์พุตได้รับผลกระทบจากอุณหภูมิเพียงเล็กน้อยคือ เมื่ออุณหภูมิสูงขึ้นจะปรากฏค่าแรงดันออฟเซตที่เอาต์พุตของวงจร แต่ไม่ทำให้รูปคลื่นผิดเพี้ยนไปแต่อย่างใด ซึ่งแรงดันออฟเซตนี้ จะสามารถขจัดได้ด้วยวิธีการปรับค่ากระแสไบอัส  $I_5$  ถึง  $I_8$

ในขณะที่วงจรเรียงกระแสที่นำเสนอทำงานได้ดีที่ความถี่สูง แต่ค่าผิดพลาดที่บริเวณสัญญาณอินพุตเข้าใกล้ศูนย์คืออีกหนึ่งพารามิเตอร์ที่ต้องใส่ใจ ถ้าต้องการให้วงจรสามารถเรียงกระแสที่สัญญาณอินพุตขนาดเล็ก เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มากได้ดี สามารถทำได้โดยการลดกระแสไบอัส  $I_1$  และ  $I_2$  ลงมา รูปที่ 4.5 แสดงการทำงานของวงจรที่ความถี่ 10 MHz และขนาดลดลงมาเหลือ  $50 \text{ mV}_{\text{peak}}$  จากรูปสามารถแสดงได้ว่าวงจรสามารถเรียงกระแสที่สัญญาณขนาดเล็กได้โดยไม่ทำให้สัญญาณเพี้ยนแต่อย่างใด วงจรที่นำเสนอยังสามารถทำงานได้ที่สัญญาณมีขนาดเล็กต่ำกว่า  $50 \text{ mV}_{\text{peak}}$  แต่รูปร่างของรูปคลื่นจะมีความเพี้ยนมากขึ้น ในกรณีนี้อาจจะต้องลดขนาดของกระแสไบอัส  $I_1$  และ  $I_2$  ลงมาเพื่อแก้ปัญหาดังกล่าว

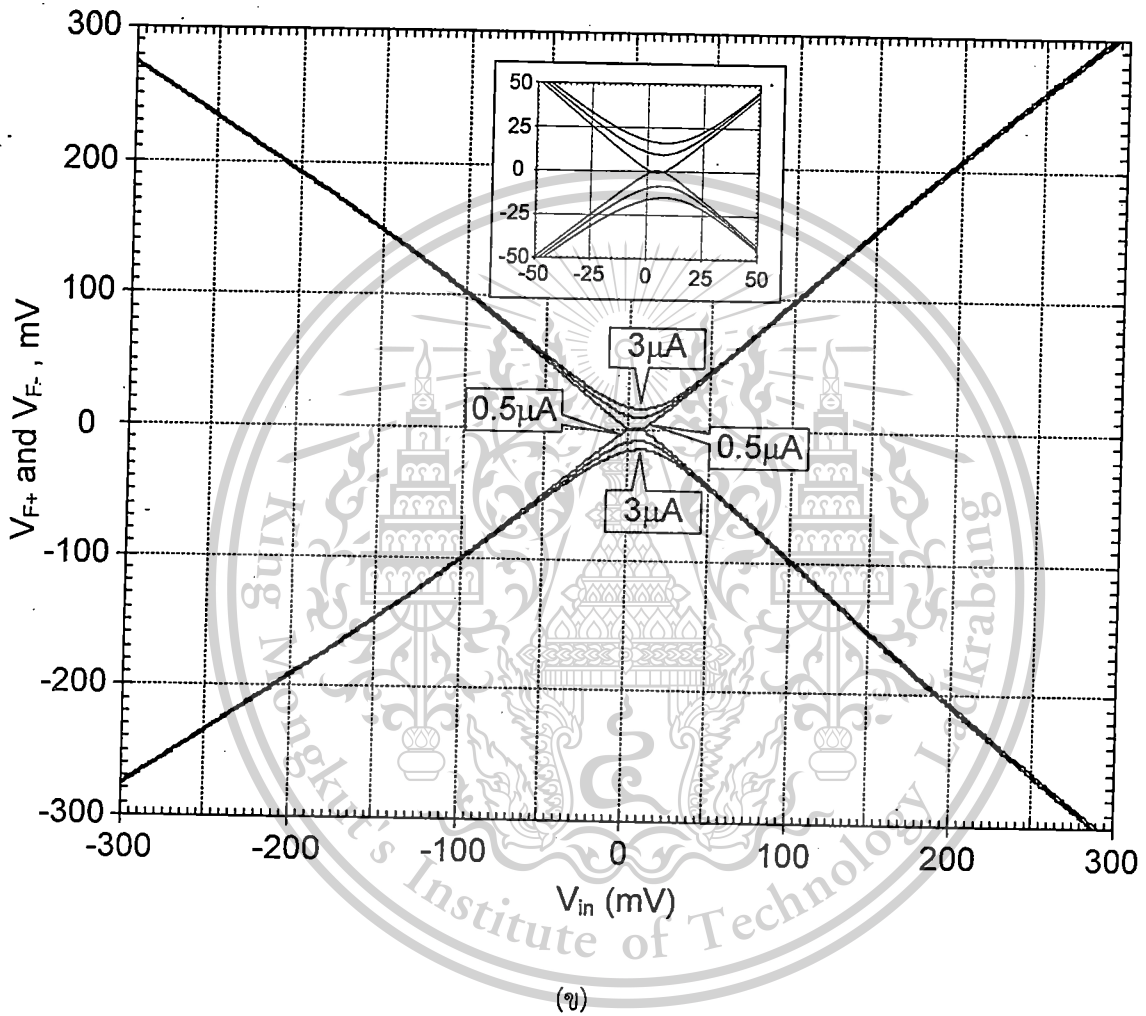


(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

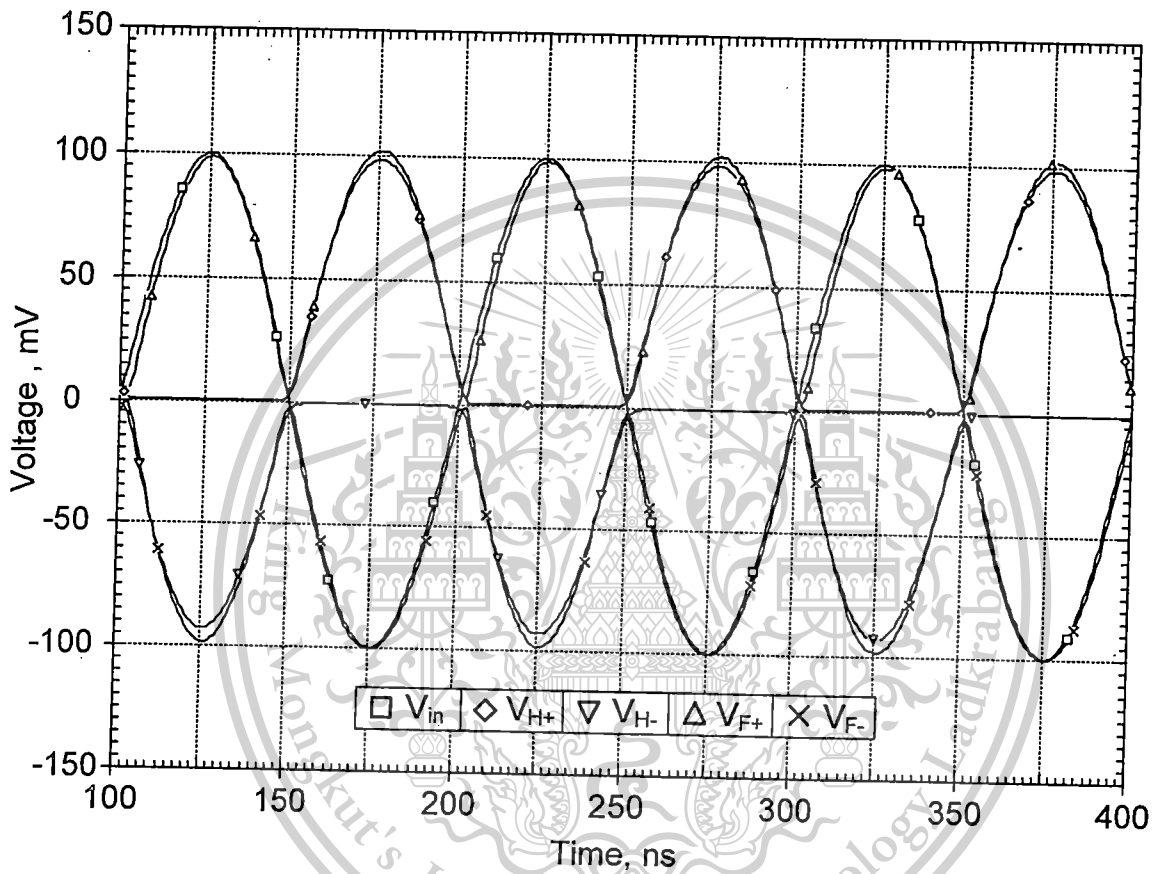


รูปที่ 4.1 คุณสมบัติทาง DC ของวงจรเรียงกระแสที่นำเสนอ (ก) ชนิดครึ่งคลื่น (ข) ชนิดเต็มคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

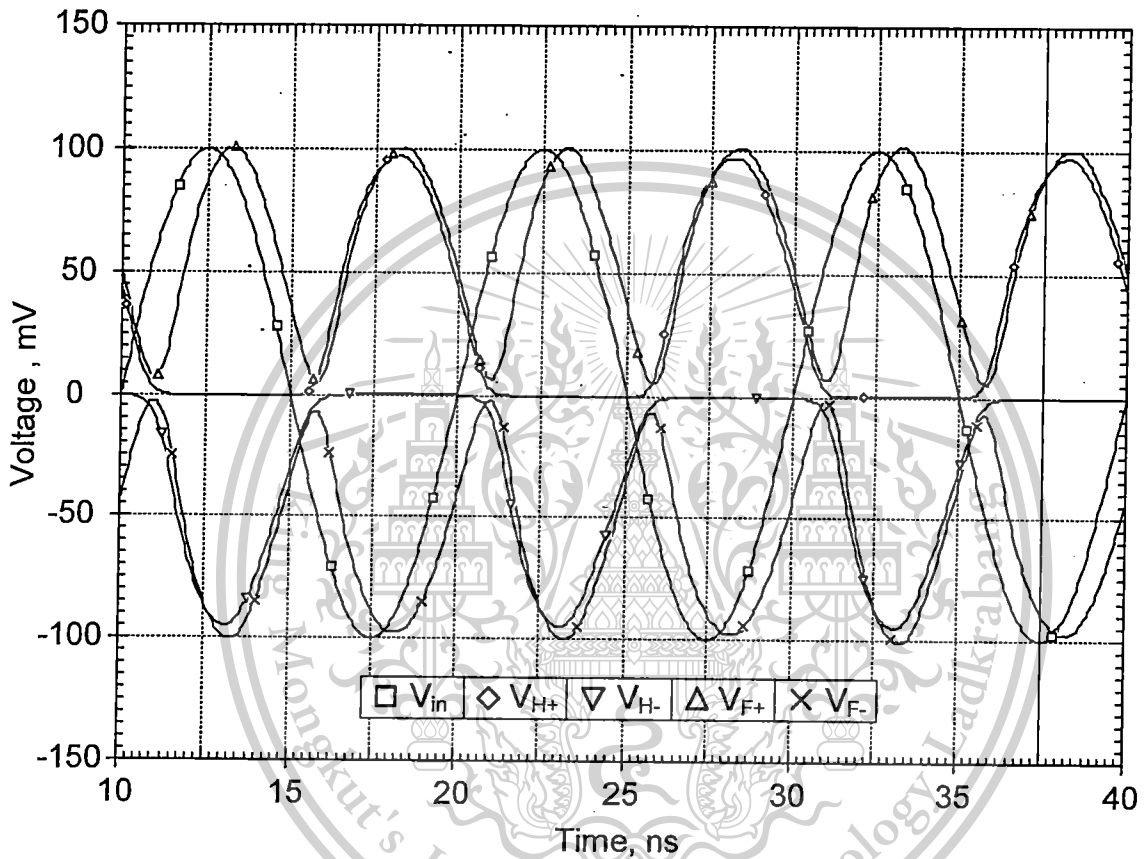


รูปที่ 4.2 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสที่นำเสนอนี้ที่ความถี่ 10 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

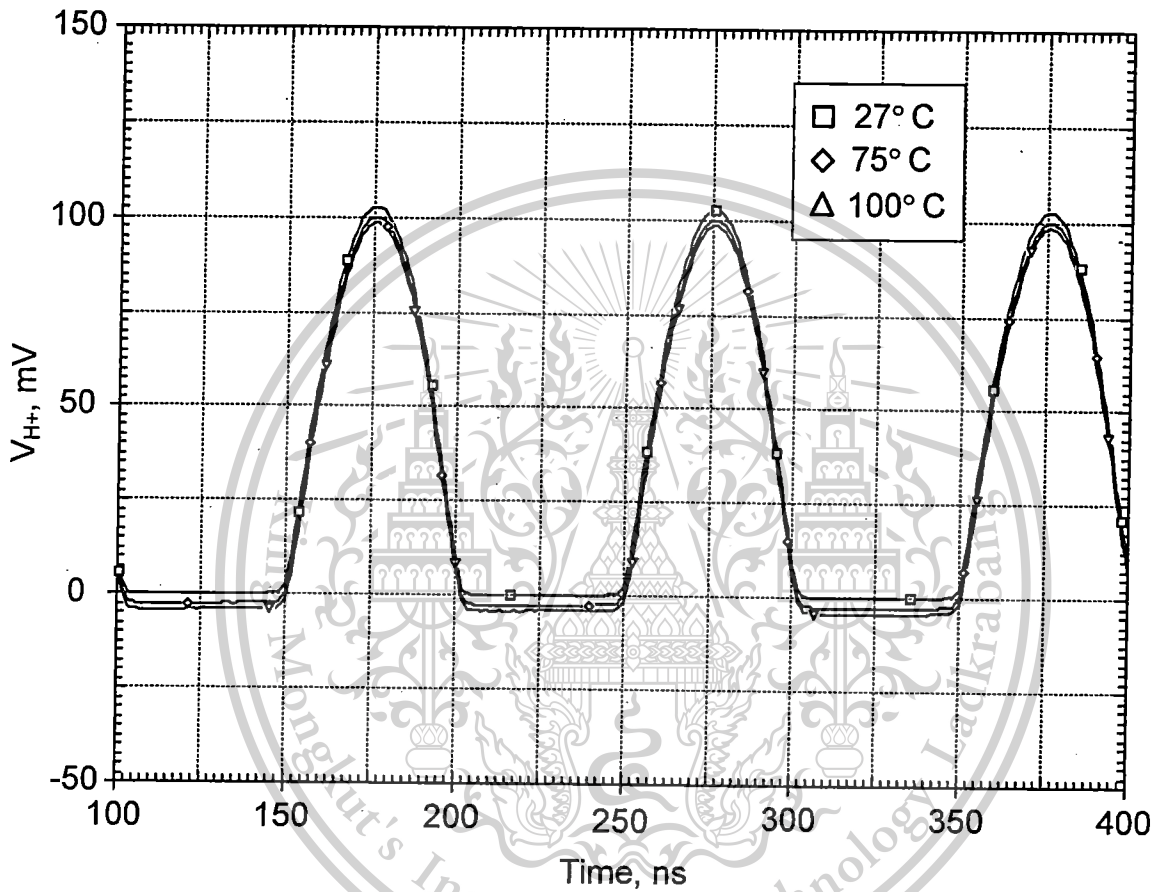


รูปที่ 4.3 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรโซแนนซ์ที่นำเสนอสื่อที่ความถี่ 100 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

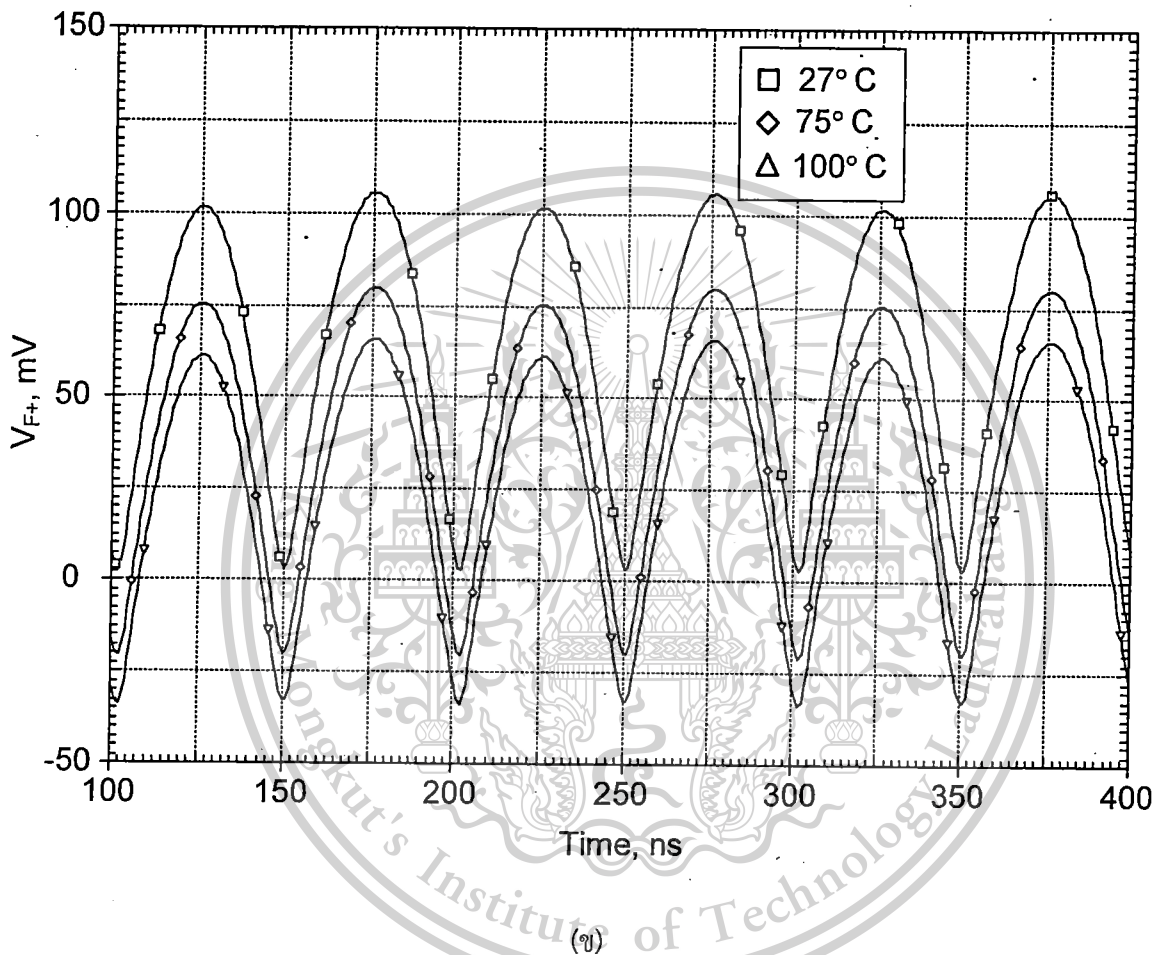


(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

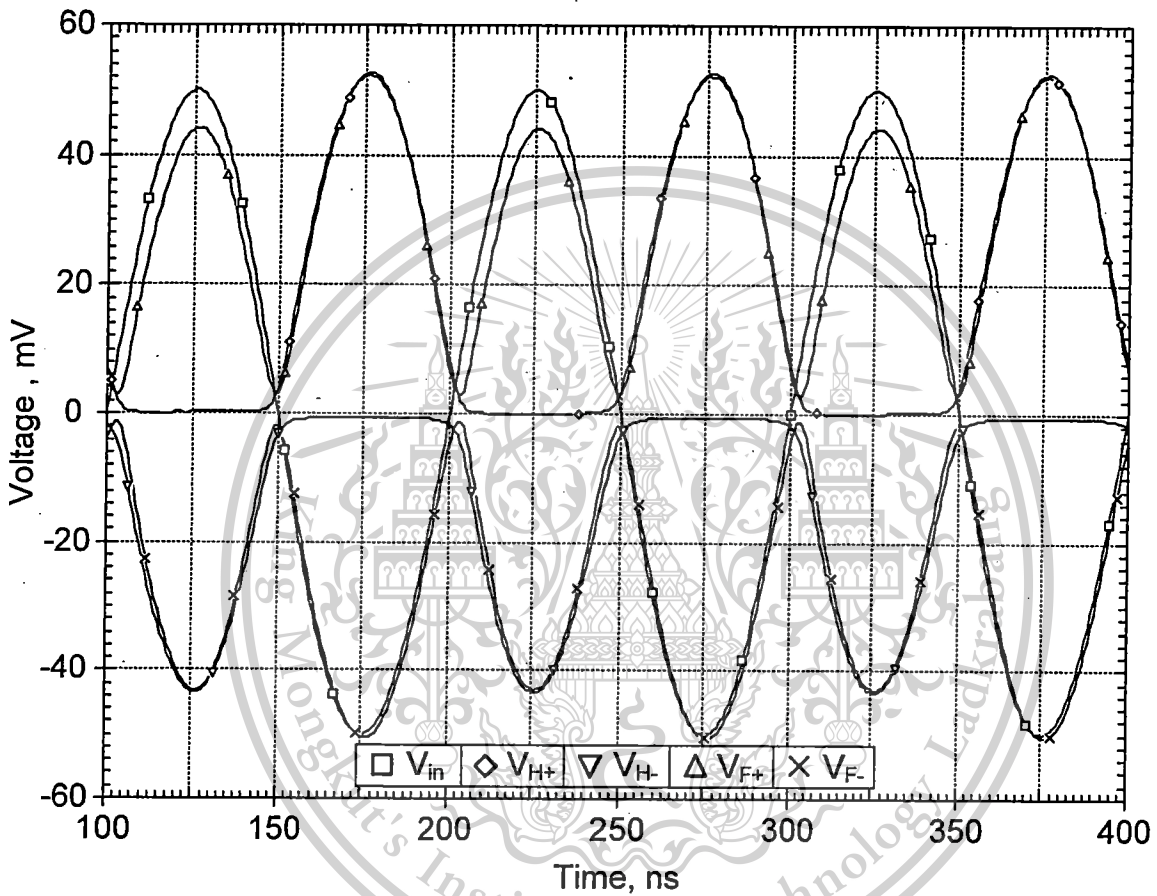


รูปที่ 4.4 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสที่ความถี่ 10 MHz เมื่อเปลี่ยนอุณหภูมิเป็นค่าต่างๆ  
(ก) ชนิดครึ่งคลื่น (ข) ชนิดเต็มคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

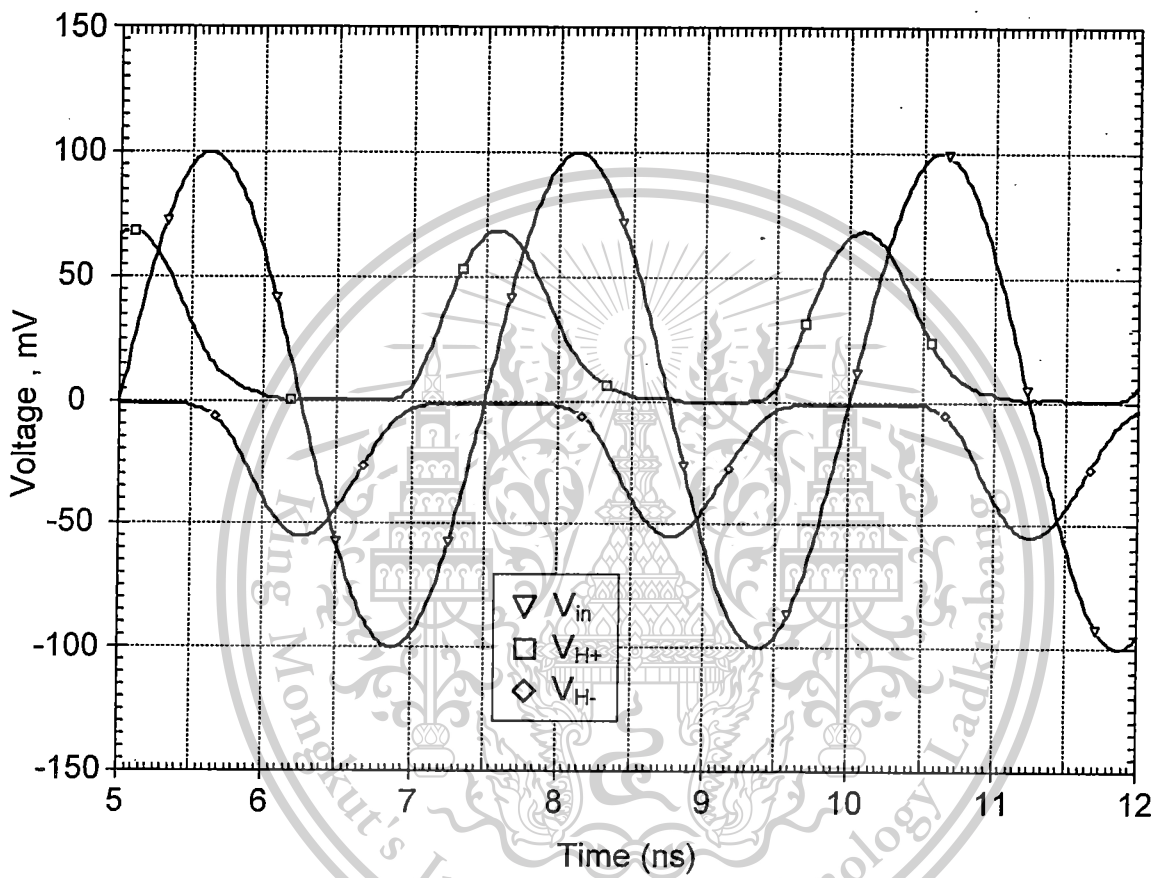


รูปที่ 4.5 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสที่ความถี่ 10 MHz ขนาด 50 mV<sub>peak</sub>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

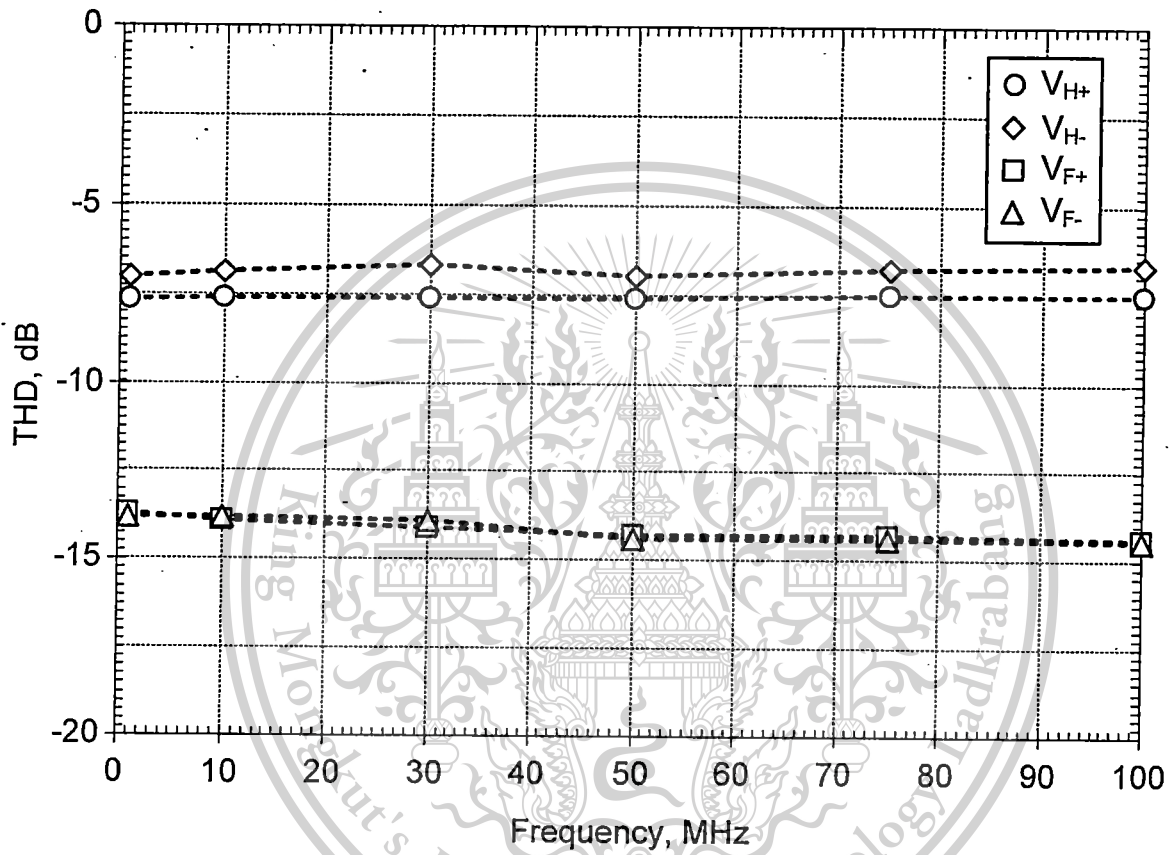


รูปที่ 4.6 รูปคลื่นอินพุตและเอาต์พุตของวงจรเรียงกระแสครึ่งคลื่นที่ความถี่ 400 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

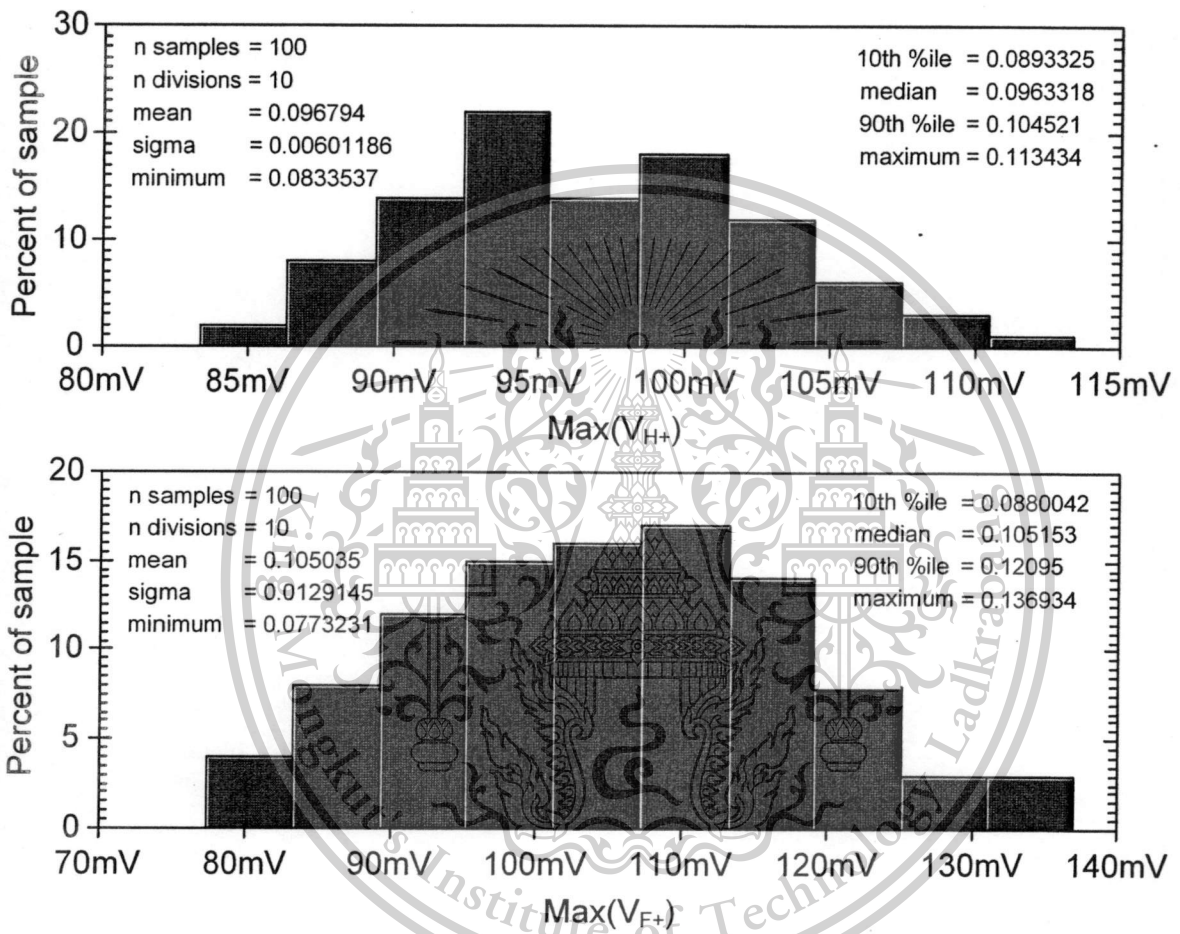


รูปที่ 4.7 ค่า THD ของสัญญาณที่ความถี่ค่าต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

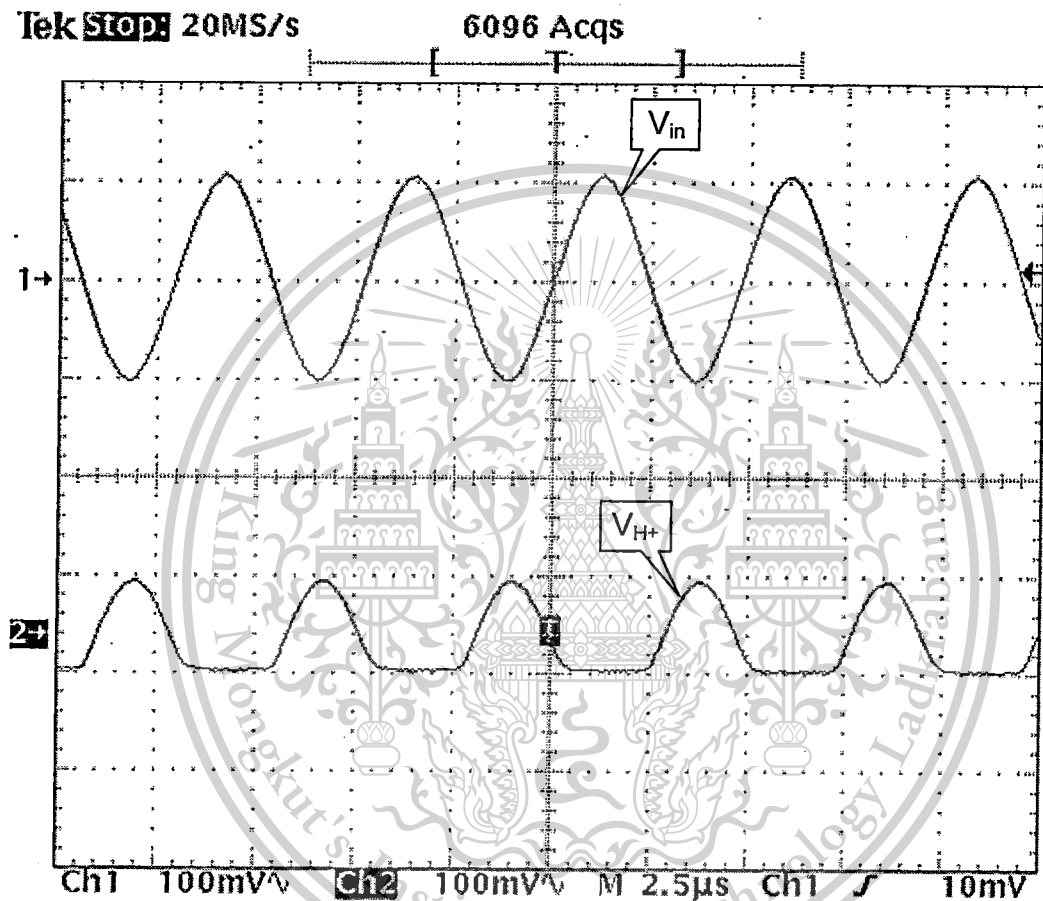


รูปที่ 4.8 ผลการจำลองแบบ Monte-Carlo เมื่อทำการจำลอง 100 ครั้งเพื่อศึกษาผลของแรงดันแทรกโซลที่มีต่อสัญญาณเอาท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

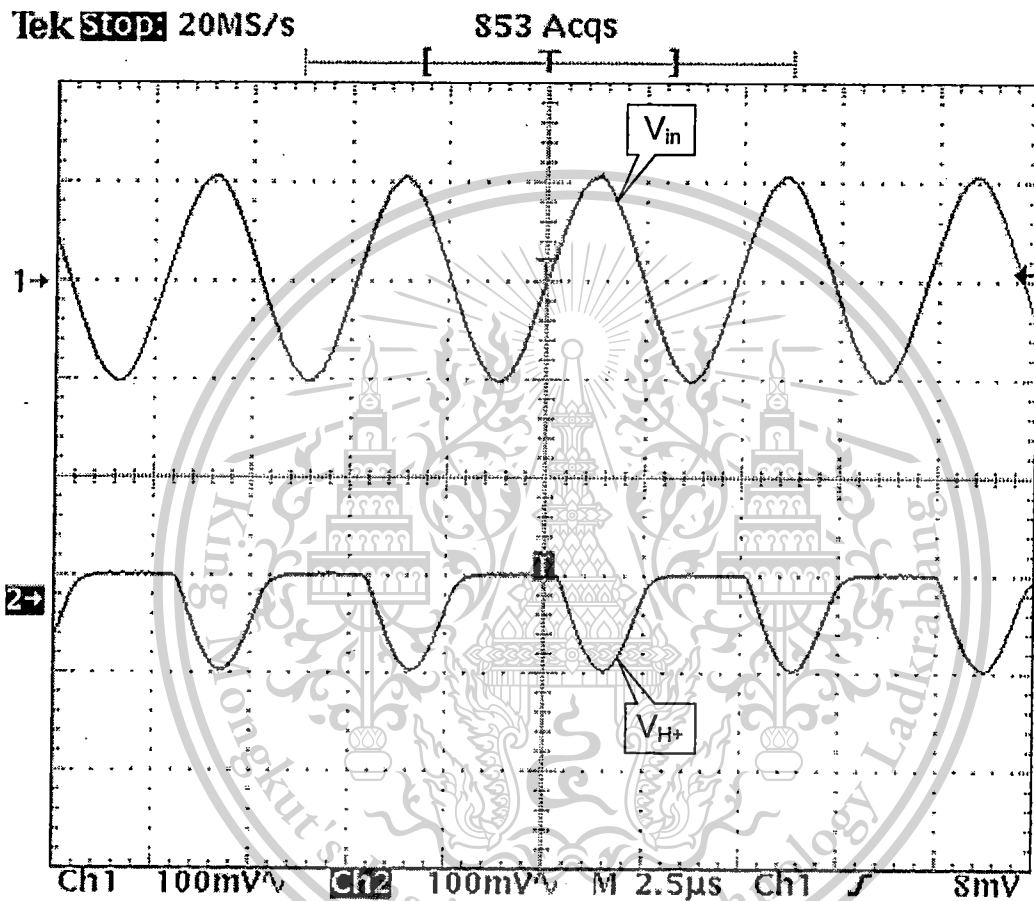


(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

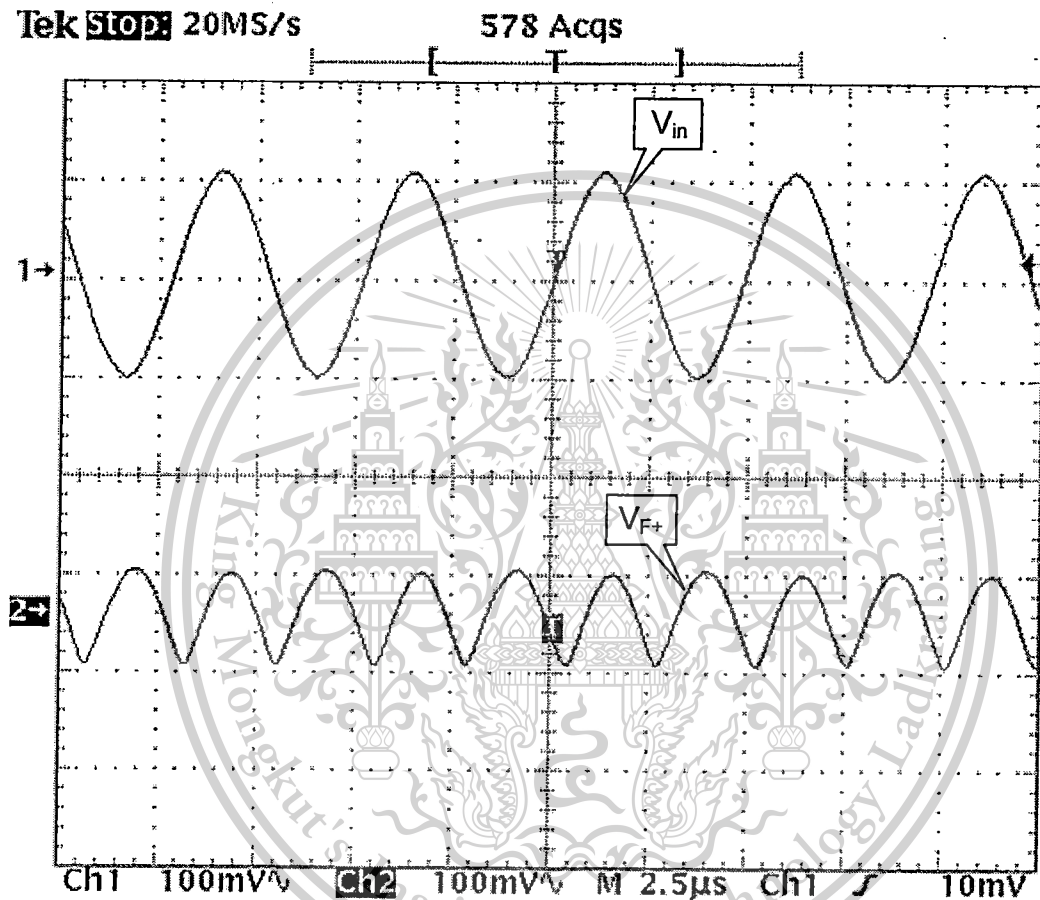


(๑)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

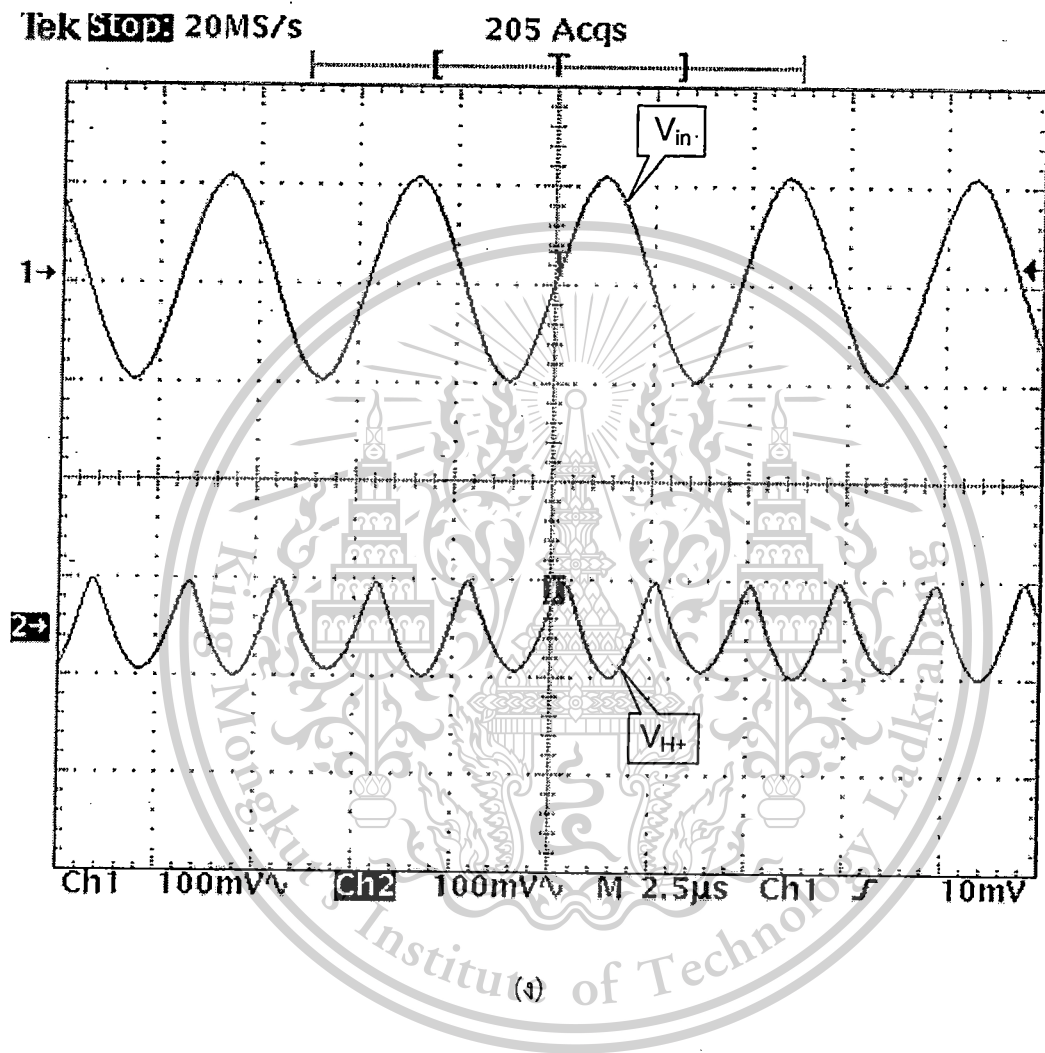


(ค)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



รูปที่ 4.9 ผลการทดลองของวงจรเรียงกระแสแบบหลายหน้าทีที่ได้จากการวัดจริงเมื่ออินพุตเป็นสัญญาณเฟสเดียวความถี่ 100 kHz (ก) สัญญาณอินพุตและเอาต์พุตครึ่งคลื่นแบบบวก (ข) สัญญาณอินพุตและเอาต์พุตครึ่งคลื่นแบบลบ (ค) สัญญาณอินพุตและเอาต์พุตเต็มคลื่นแบบบวก (ง) สัญญาณอินพุตและเอาต์พุตเต็มคลื่นแบบ

ลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

รูปที่ 4.6 แสดงการทำงานของวงจรของวงจรเรียงกระแสครึ่งคลื่นที่สัญญาณอินพุตความถี่ 400MHz ขนาด  $100\text{mV}_{\text{peak}}$  จะเห็นได้ว่าเมื่อความถี่เพิ่มสูงขึ้นขนาดของสัญญาณจะลดลง ขนาดของสัญญาณที่ลดทอนลงไปมีสาเหตุมาจากการลดลงของอัตราขยายเมื่อวงจรทำงานที่ความถี่สูง ปัญหานี้สามารถแก้ไขได้โดยเพิ่มความต้านทานเอาต์พุต  $R_{o1}$  และ  $R_{o2}$  การทำงานที่ความถี่สูงถึง 400 MHz นี้สามารถทำงานได้เฉพาะกับวงจรเรียงกระแสครึ่งคลื่นเท่านั้น เนื่องจากวงจรเรียงกระแสแบบเต็มคลื่นจะได้รับผลกระทบจากค่าโพลาไรเซชันภายในของวงจรมากกว่าวงจรเรียงกระแสแบบครึ่งคลื่นดังวิเคราะห์ไว้ในสมการที่ (3.24) ถึง (3.27)

วงจรที่นำเสนอได้จำลองการทำงานเพื่อศึกษาการเพี้ยนของสัญญาณทางเอาต์พุต เมื่อทำการเปลี่ยนความถี่จาก 1 MHz ถึง 100 MHz โดยขนาดสัญญาณคงที่ไว้ที่  $100\text{mV}_{\text{peak}}$  ค่าความเพี้ยนฮาร์โมนิกสรวม (Total Harmonic Distortion: THD) ของสัญญาณเอาต์พุตสามารถแสดงได้ดังรูปที่ 4.7 ในการจำลองการทำงานค่าที่วัดได้จะอยู่ในหน่วย dB ซึ่งสามารถหาได้จาก

$$\text{THD (dB)} = 20 \log_{10} (V_{\text{THD}}) \quad (4.1)$$

โดยที่  $V_{\text{THD}} = \sqrt{\sum_{n=2}^{\infty} (V_n^2 / V_1^2)}$  เมื่อ เทอม  $V_1$  คือความถี่มูลฐาน และ  $V_n$  คือ ฮาร์โมนิกอันดับที่  $n$

เพื่อศึกษาผลกระทบเมื่อค่าแรงดันแทรกซอลของวงจรมีการเปลี่ยนแปลงไปอันเนื่องมาจากอุณหภูมิ การจำลองการทำงานแบบ Monte Carlo จึงได้ถูกนำมาใช้ โดยได้ทำการจำลองการทำงานซ้ำเป็นจำนวน 100 ครั้ง และ กำหนดให้ค่าแรงดันแทรกซอลเปลี่ยนแปลง 10 % ผลการจำลองการทำงานสามารถแสดงได้ดังรูปที่ 4.8 เมื่อป้อนอินพุตความถี่ 100 MHz ขนาด  $100\text{mV}_{\text{peak}}$  โดยแสดงผลทางสถิติขนาดของสัญญาณเอาต์พุตที่เบี่ยงเบนไปโดยคิดเป็นเปอร์เซ็นต์

วงจรที่นำเสนอได้ถูกสร้างในรูปที่ 3.3 ได้ถูกนำมาทดสอบการทำงาน โดยมอสทรานซิสเตอร์ทั้งหมดถูกสร้างโดยใช้ไอซีซีมอสเบอร์ MC14007 วงจรสายพานกระแสใช้ไอซีเบอร์ AD844 กระแสไบอัส  $I_1$  และ  $I_2$  ถูกแทนด้วยตัวต้านทาน ค่า  $1.5\text{M}\Omega$  กระแสไบอัส  $I_3$  และ  $I_4$  ถูกแทนด้วยตัวต้านทาน ค่า  $10\text{k}\Omega$  และ กระแสไบอัส  $I_5$  และ  $I_8$  ถูกแทนด้วยตัวต้านทานปรับค่าได้โดยปรับค่าไว้ที่  $500\text{k}\Omega$  ตัวต้านทาน  $R_n$  มีค่า  $1\text{k}\Omega$  และ ใช้แหล่งจ่าย  $\pm 7.5$  โวลต์ เมื่อป้อนสัญญาณขนาด  $100\text{mV}_{\text{peak}}$  ความถี่ 200 kHz เข้าที่อินพุตของวงจร รูปคลื่นสัญญาณอินพุต และ เอาต์พุตของวงจรที่วัดได้แสดงดังรูปที่ 4.9 จากผลการทดลองสามารถยืนยันได้ว่าวงจรสามารถเรียงกระแสสัญญาณขนาดเล็กได้เป็นอย่างดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## บทที่ 5 ผลการสรุปงานวิจัย

โครงการวิจัยนี้นำเสนอวงจรเรียงกระแสชนิดเที่ยงตรงแบบหลายหน้าที่ หมายความว่าเมื่อป้อนอินพุตเป็นสัญญาณเฟสเดียวให้กับวงจร จะได้สัญญาณเอาต์พุตเป็นรูปคลื่นแบบครึ่งคลื่นแบบบวก ครึ่งคลื่นแบบลบ เต็มคลื่นแบบบวก และ เต็มคลื่นแบบลบได้ในวงจรเดียวโดยไม่ต้องมีการเปลี่ยนแปลงโครงสร้างของวงจรแต่อย่างใด วงจรเรียงกระแสแบบหลายหน้าที่ที่นำเสนอใช้วงจรสายพานกระแสหนึ่งวงจร วงจรสะท้อนกระแสทงวงจร ตัวต้านทานแบบต่อลงกราวด์ห้าตัว โครงสร้างวงจรเรียงกระแสชนิดเที่ยงตรงที่นำเสนอจะถูกนำมาสร้างด้วยเทคโนโลยีซีมอส เมื่อวงจรที่นำเสนอถูกออกแบบด้วยเทคโนโลยีซีมอสขนาด  $0.18 \mu\text{m}$  TSMC วงจรใช้แหล่งจ่าย  $\pm 1.2 \text{ V}$  สามารถทำงานได้ที่ความถี่  $100 \text{ MHz}$  และมีเสถียรภาพทางอุณหภูมิดีมาก โครงสร้างของวงจรสามารถสร้างได้ทั้งเทคโนโลยีซีมอส และ ไบโพลาร์โดยไม่ต้องมีการปรับเปลี่ยนโครงสร้างใดๆ นอกจากนี้ วงจรเรียงกระแสแบบครึ่งคลื่นยังสามารถทำงานได้สูงถึง  $400 \text{ MHz}$  ดังนั้นวงจรจึงเหมาะกับการประยุกต์ใช้งานในระบบโทรคมนาคม ระบบอิเล็กทรอนิกส์ และ ระบบเครื่องมือวัดที่ต้องการเรียงกระแสสัญญาณขนาดเล็ก

วงจรที่นำเสนอได้ถูกนำมาสร้างโดยใช้ไอซีซีมอสเบอร์ MC14007 เพื่อยืนยันว่าโครงสร้างที่นำเสนอสามารถนำมาสร้างได้ด้วยทรานซิสเตอร์ในแบบต่างๆ วงจรต้นแบบที่สร้างขึ้นจะใช้แหล่งจ่าย  $\pm 7.5 \text{ V}$  และสามารถเรียงกระแสได้ที่ความถี่  $200 \text{ kHz}$  ขนาด  $100 \text{ mV}_{\text{peak}}$  งานวิจัยนี้ได้ถูกตอบรับตีพิมพ์ในวารสารนานาชาติ IET Circuits, Devices & Systems ซึ่งมีค่า impact factor ปี 2012 เท่ากับ 1.017 ถึงแม้ว่าวงจรที่นำเสนอจะได้รับการยอมรับตีพิมพ์ในวารสารนานาชาติ แต่วงจรที่นำเสนอยังต้องการการพัฒนาเพื่อให้วงจรมีคุณสมบัติที่ดีที่สุดต่อไป

### 6.2 ข้อเสนอแนะ

โครงการวิจัยนี้เสนอวงจรเรียงกระแสแบบเที่ยงตรงซึ่งเป็นวงจรที่สามารถนำมาประยุกต์ใช้งานในระบบโทรคมนาคม ระบบควบคุม และ ระบบเครื่องมือวัดที่ต้องการเรียงกระแสสัญญาณขนาดเล็กซึ่งไดโอดไม่สามารถทำงานได้ วงจรเรียงกระแสที่นำเสนอยังมีข้อด้อย และ ต้องการการพัฒนาต่อไปดังนี้

1. วงจรเรียงกระแสเต็มคลื่นเอาต์พุตคู่ก่อนข้างใช้อุปกรณ์ทรานซิสเตอร์มาก
2. วงจรเรียงกระแสมีช่วงปฏิบัติงานทางอินพุตขึ้นอยู่กับการกำหนดค่า  $R_n$  ถ้าค่า  $R_n$  มีค่ามากช่วงปฏิบัติงานทางอินพุตจะกว้างขึ้นแต่ความไวของอินพุตจะลดลง นอกจากนี้ค่าความต้านทานแฝง  $R_x$  ของวงจรสายพานกระแสจะมีผลต่อความเที่ยงตรงกับการทำงานของวงจร ค่า  $R_x$  ที่เข้าใกล้ศูนย์จะทำให้ได้วงจรเรียงกระแสมีความเที่ยงตรงสูงมากยิ่งขึ้น
3. คุณสมบัติของวงจรที่นำเสนอสามารถแสดงได้ใกล้เคียงกับการนำไปใช้งานจริงมากขึ้น ถ้าผลการทดลองที่ได้มาจากการวัดจากวงจรรวมที่สร้างขึ้นจริง
4. ผลการจำลองการทำงานของวงจรที่นำเสนอจะมีความใกล้เคียงกับผลที่จะได้จากวงจรจริงยิ่งขึ้น ถ้าวงจรที่นำเสนอถูกออกแบบ และ จำลองในแบบวงจรรวมโดยใช้ซอฟต์แวร์ Cadence

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## เอกสารอ้างอิง

- [1] P. E. Allen and D. R. Holberg, CMOS analog circuit design, Holt, Rinehart and Winston, New York, 1987.
- [2] A. J. Peyton, V. Walsh, Analog electronics with op amps: a source book of practical circuits, New York, Cambridge University Press, 1993.
- [3] P. Gray, P. J. Hurst, S. H. Lewis, R. G. Meyer, Analysis and design of analog integrated circuit, New York, John Wiley & Sons, 2001.
- [4] Z. Wang, "Full-wave precision rectification that is performed in current domain and very suitable for CMOS implementation," IEEE Transactions on Circuit and Systems-I, vol. 39, pp. 456-462, 1992.
- [5] S. J. G. Gift, "A high-performance full-wave rectifier circuit," International Journal of Electronics, vol. 89, pp. 467-476, 2000.
- [6] S. J. G. Gift, "An improved precision full-wave rectifier," International Journal of Electronics, vol. 89, pp. 259-265, 2002.
- [7] S. J. G. Gift, "Versatile precision full-wave rectifiers for instrumentation and measurements," IEEE Transactions on Instrumentation and Measurements, vol. 56, pp. 1703-1709, 2007.
- [8] P. P. Sahu, M. Singh, A. Baishya, "A novel versatile precision full-wave rectifier," IEEE Transactions on Instrumentation and Measurements, vol. 59, pp. 2742-2746, 2010.
- [9] P. P. Sahu, M. Singh, A. Baishya, "New low-voltage full wave rectification technique without a diode," IET Circuits, Devices and Systems, vol. 5, pp. 33-36, 2011.
- [10] C. Toumazou, F. J. Lidgley, S. Chattong, "High frequency current conveyor precision full-wave rectifier," Electronics Letters, vol. 30, pp. 745-746, 1994.
- [11] K. Hayatleh, S. Porta, F. J. Lidgley, "Temperature independent current conveyor," Electronics Letters, vol. 30, pp. 2091-2093, 1994.
- [12] A. A. Khan, M. A. El-Ela, M. A. Al-Turaigi, "Current-mode precision rectification," International Journal of Electronics, vol. 79, pp. 853-859, 1995.
- [13] B. Wilson, V. Mannama, "Current-mode rectifier with improved precision," Electronics Letters, vol. 31, pp. 247-248, 1995.
- [14] K. Anuntahirunrat, W. Tangsrirat, V. Riewruja, W. Surakamponorn, "Sinusoidal frequency doubler and full-wave rectifier based on translinear current-controlled current conveyors," International Journal of Electronics, vol. 85, pp. 55-60, 1998.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

- [15] A. Monpapassorn, K. Dejhan, F. Cheevasuvit, "A full-wave rectifier using a current conveyor and current mirrors," *International Journal of Electronics*, vol. 88, pp. 751-758, 2001.
- [16] S. J. G. Gift, "New precision rectifier circuits with high accuracy and wide bandwidth," *International Journal of Electronics*, vol. 92, pp. 601-617, 2005.
- [17] E. Yuce, S. Minaei, O. Cicekoglul, "Full-wave rectifier realization using only two CCI+s and NMOS transistors," *International Journal of Electronics*, vol. 93, pp. 533-541, 2006.
- [18] S. Maheshwari, "Current controlled precision rectifier circuits," *Journal of Circuit Systems, and Signal Components*, vol. 16, pp. 129-138, 2007.
- [19] S. Minaei, E. Yuce, "A new full-wave rectifier circuit employing single dual-X current conveyors," *International Journal of Electronics*, vol. 95, pp. 777-784, 2008.
- [20] D. Birolek, E. Hancioglu, A. U. Keskin, "High-performance current differencing transconductance amplifier and its application in precision current-mode rectification," *International Journal of Electronics and Communications*, vol. 62, pp. 92-96, 2008.
- [21] F. Khateb, J. Vavra, D. Birolek, "A novel current-mode full-wave rectifier based on one CDTA and two diodes," *Radioengineering*, vol. 19, pp. 437-445, 2010.
- [22] J. Koton, N. Herencsar, K. Vrba, "Current and voltage conveyors in current and voltage-mode precision full-wave rectifiers," *Radioengineering*, vol. 20, pp. 19-24, 2011.
- [23] M. Kumngern, "Precision full-wave rectifier using only two DDCCs," *Circuits and Systems*, vol. 2, pp. 127-132, 2011.
- [24] E. Sanchez-Sineccio, J. Ramirez-Angulo, B. Linares-Barranco, A. Rodriguez-Vazquez, "Operational transconductance amplifier-based nonlinear function syntheses," *IEEE Journal of Solid-State Circuits*, vol. 24, pp. 1576-1586, 1989.
- [25] P. Heim, F. Krummenacher, E. Vittoz, "CMOS full-wave operational transconductance rectifier with improved DC transfer characteristic," *Electronics Letters*, vol. 28, pp. 333-334, 1992.
- [26] J. Ramirez-Angulo, "High frequency low voltage CMOS diode," *Electronics Letters*, vol. 28, pp. 298-299, 1992.
- [27] M. Kumngern, K. Dejhan, "High frequency and high precision CMOS full-wave rectifier," *International Journal of Electronics*, vol. 93, pp. 185-199, 2006.
- [28] C. Jongkustidchai, C. Fongsamut, K. Kumwachara, W. Surakamponorn, "Full-wave rectifiers based on operational transconductance amplifiers," *International Journal Electronics and Communications*, vol. 61, pp. 195-201, 2007.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

- [29] N. Minhaj, "OTA-based non-inverting and inverting precision full-wave rectifier circuits without diodes," *International Journal of Recent Trends in Engineering*, vol. 1, pp. 72-75, 2009.
- [30] M. Kumngern, "High frequency and high precision CMOS full-wave rectifier," in *Proceedings of IEEE International Conference on Communication Systems (ICCS 2010)*, Singapore, 2010, pp. 5-8.
- [31] V. Surakumponorn, V. Riewruja, "Integrable CMOS sinusoidal frequency doubler and full-wave rectifier," *International Journal of Electronics*, vol. 73, pp. 627-632, 1992.
- [32] J. Ramirez-Angulo, R. G. Carvajal, J. Tombs, A. Torralba, "Very low-voltage class-AB CMOS and bipolar precision current rectifiers," *Electronics Letters*, vol. 35, pp. 1904-1905, 1999.
- [33] V. Riewruja, R. Guntapong, "A low-voltage wide-band CMOS precision full-wave rectifier," *International Journal of Electronics*, vol. 89, pp. 467-476, 2002.
- [34] K. Kumngern, B. Knobob, K. Dejhan, "High frequency and high precision CMOS half-wave rectifier," *Circuits, Systems and Signal Processing*, vol. 29, pp. 815-836, 2010.
- [35] M. Samy Hosny, J. Hanson, "A wide-band, high-precision CMOS rectifier," *Analog Integrated Circuits and Signal Processing*, vol. 5, pp. 183-190, 1994.
- [36] H. Chaoui, "CMOS high-frequency rectifier with unity voltage gain," *Electronics Letters*, vol. 31, pp. 717-718, 1995.
- [37] A. Monpapassorn, K. Dejhan, F. Cheevasuvit, "CMOS dual output current mode half-wave rectifier," *International Journal of Electronics*, vol. 88, pp. 1073-1084, 2001.
- [38] M. Kumngern, K. Dejhan, "Current conveyor-based versatile precision rectifier," *WSEAS Transactions on Circuits and Systems*, vol. 7, pp. 1070-1079, 2008.
- [39] Z. Wang, "2-MOSFET transistor with extremely low distortion for output reaching supply voltage," *Electronics Letters*, vol. 26, pp. 951-952, 1990.
- [40] A. Sedra, K. Smith, "A second-generation current-conveyor and its applications," *IEEE Transactions on Circuit Theory*, vol. CT-17, pp. 132-134, 1970.
- [41] W. Surakamponorn, V. Riewruja, K. Kumwachara, K. Dejhan, "Accurate CMOS-based current conveyors," *IEEE Transactions on Instrumentation and Measurement*, vol. 40, pp. 699-702, 1991.
- [42] A. M. Ismail, A. M. Soliman, "Wideband CMOS current conveyor," *Electronics Letters*, vol. 34, pp. 2368-2369, 1998.
- [43] G. Ferri, N. C. Guerrini, "Low-voltage low-power CMOS current conveyors," *Kluwer Academic Publishers*, New York, 2003.
- [44] D. Johns, K. Martin, *Analog integrated circuit design*, John Wiley & Sons, New York, 1997.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

[45] <http://www.mosis.com/pages/Technical/Testdata/tsmc-018-prm>



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

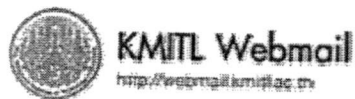


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

**Subject** Decision on your Revised Paper  
**Sender** iet\_cds@theiet.org <iet\_cds@theiet.org>  
**Recipient** kkmontre@kmitl.ac.th <kkmontre@kmitl.ac.th>  
**Date** 30.09.2013 18:26



Dear Dr. Kumngern

CDS-2013-0232.R1

Thank you for submitting your revised paper 'A New Versatile Precision Rectifier' to IET Circuits, Devices & Systems. The paper has now been reconsidered by Prof. Ray who is pleased to inform you that the paper has been accepted for publication subject to the comments below being addressed.

Please try to submit your revised manuscript within 30 days. If you are unable to meet this date, please let me know at your earliest convenience. Should the revision take longer than four months, it will be treated as a new paper submission to the journal.

If you have any difficulties submitting your revised manuscript please do not submit it as a new manuscript. Instead please contact me on the above e-mail account attaching the covering letter and the revised paper in word (.doc) or Postscript (.ps) formats. We will then upload your revised paper for you. Please note that we cannot accept .pdf versions for revised papers.

The IET now offers authors a choice of publication options. There is the standard Subscription Access option where authors assign copyright to the publisher; we are now also offering an Open Access option under one of four Creative Commons Licences, with the author retaining copyright for their work. If you choose to publish your paper Open Access please be aware that there is an Article Processing Charge (APC) of \$1,150. Please see our Author Guide for more information: <http://digital-library.theiet.org/journals/author-guide>

Yours sincerely,

Hayley Faulkner  
IET Circuits, Devices & Systems  
Editorial Office

Reviewer: 1  
Comments to the Author  
The paper may be accepted

Reviewer: 5  
Comments to the Author

The following are the comments I would like to make on this revised paper  
1.) Based on the previous corrections, If Rin is going to be external, then MR1 and MR2 need not be shown in the circuits as this may confuse the readers.  
2.) It looks like the reference name in [34] is not correct.  
3.) The author can compare the performance of this work with the previous works.

We would like to inform our authors and referees that, following the merger of The Institution of Electrical Engineers (IEE) and Institution of Incorporated Engineers (IIE) to form the Institution of Engineering and Technology (IET), our Proceedings journals have been re-branded. All other benefits of publishing in our journals, including our worldwide readership and database coverage, remain unchanged.

The information transmitted is intended only for the person or entity to which it is addressed and may contain confidential and/or privileged material. Any review, retransmission, dissemination or other use of, or taking of any action in reliance upon, this information by persons or entities other than the intended recipient is prohibited. If you received this in error, please contact the sender and delete the material from any computer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

**A New Versatile Precision Rectifier**

Journal:	<i>IET Circuits, Devices &amp; Systems</i>
Manuscript ID:	CDS-2013-0232.R2
Manuscript Type:	Research-Paper.
Date Submitted by the Author:	n/a
Complete List of Authors:	Kumngern, Montree; KMITL, Telecommunications Engineering;
Keyword:	RECTIFIERS, ANALOGUE CIRCUITS, CURRENT-MODE CIRCUITS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
IET Review Copy Only  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

## A new versatile precision rectifier

Montree Kumngern

Department of Telecommunications Engineering, Faculty of Engineering,  
King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand

E-mail: kkmontre@kmitl.ac.th

### Abstract

This paper presents a versatile precision rectifier. The circuit yields a positive half-wave signal, a negative half-wave signal, a positive full-wave signal and a negative full-wave signal into one single structure. The PSPICE simulation is performed to examine the performance of the new circuit. The experimental result is also confirmed workability of the proposed circuit.

### Keywords:

Precision rectifier, full-wave rectifier, half-wave rectifier, current-mode circuit, nonlinear circuit, analog signal processing

### 1. Introduction

In a conventional rectifier, diodes are simply used for rectification. However, it has generally been acknowledged that such a circuit is incapable of rectifying incoming signals whose amplitudes are less than the cut-in voltage (e.g., approximately 0.7 V for the silicon diode and 0.3 V for the germanium diode). Therefore, diode-only rectifiers are normally used in applications in which the precision in the range of cut-in voltage is of less importance, such as RF demodulators and DC voltage supply rectifiers. The precision rectifier is an important circuit building block that is widely used in various applications, such as in wattmeters, AC voltmeters, function fitting, triangular-wave frequency doubling, error measurements, RMS to DC conversions, and peak detectors to floor detectors in ultrasonic. As a result, a number of precision rectifiers have been introduced in the technical literature [1]-[38]. In [1]-[9], several precision rectifiers using operational amplifiers (op-amps), diodes and resistors have been proposed. However, op-amp-based circuits typically utilize excessive external passive components, many of

which are floating components. Moreover, the classical problem of the rectifier using op-amps is that during the non-conduction/conduction transition of the diodes, the op-amps must recover with a finite small-signal  $dv/dt$  (slew rate) [10]. The result of this effect is an output distortion in the crossover region, known as ‘corner distortion’. Thus, the op-amp-based rectifiers are restricted to a frequency performance well below its gain-bandwidth product. This problem is reduced by designing the rectifier using a current-mode technique [10]. Several current-mode precision rectifiers have been introduced [10]-[23]. These circuits provide the attractive feature of high precision rectification. However, some of these circuits either require an ungrounded resistor, which is not ideal for integrated circuit (IC) implementation, or suffer from high frequency limitation. In addition, the rectifiers in [10]-[13] also require two identical current conveyors. Mismatch of these current conveyors affects the output waveform of full-wave format, i.e., the amplitude of the first polarity signal may not be equal to that of the second polarity signal. Other rectifiers using operational transconductance amplifiers (OTAs) [24]-[30] provide the attractive feature of IC implementation, some of which nevertheless suffer from the use of a large number of active components and limitation to the high frequency performance (i.e., [28], [29]).

To achieve the high operating frequency, the current-mode class-AB rectifiers were used in [31]-[34]. Although this technique requires the signal current to be four times as large as the bias current in order to avoid the square-law error of the transistors, the precision and the operating frequency of class-AB rectifier can be obtained approximating from the quiescent current [34]. In addition, the rectifiers using all-MOS transistors proposed in [35]-[37] are very suitable for CMOS technology implementation. It should be noted from the rectifiers [1]-[37] that the circuits in [1]-[33] are the full-wave rectifiers while the circuits in [34]-[37] are the half-wave rectifiers. Only the rectifier in [38] can provide both half-wave rectification and full-wave rectification into one single topology; however, this scheme is unfit for operation in high frequency.

In this paper, design of the versatile precision rectifier which can realize both half-wave and full-wave signals is presented. The proposed circuit provides both high precision rectifier and high frequency performance. The positive half-wave, negative half-wave, positive full-wave and negative full-wave rectifiers can be obtained in one single structure. PSPICE simulations are performed for the verification of the circuit. The

experimental results are included for the sake of completeness and to confirm workability of the proposed circuit.

## 2. Circuit Realization

The proposed versatile precision rectifier is shown in Fig. 1. It consists of three main components: the voltage-to-current (V-I) converter, the current-mode class-AB rectifier cell, and the current-to-voltage (I-V) converter. The V-I converter is composed of a second generation current conveyor (CCII) and a resistor  $R_m$  as shown in Fig. 2. The class-AB precision rectifier cell comprises transistors MD<sub>1</sub> to MD<sub>4</sub>, current sources  $I_1$  to  $I_8$ , and current mirrors CM<sub>1</sub> to CM<sub>6</sub>. The resistors  $R_{o1}$  to  $R_{o4}$  are operated as the I-V converters. The operation of the V-I converter is as follows: when input voltage  $V_{in}$  travels into the circuit, it is converted into a current  $i_z$  by CCH and resistor  $R_m$  (MR<sub>1</sub>-MR<sub>2</sub>). Assume that MR<sub>1</sub> and MR<sub>2</sub> are matched and operated in saturation regions, the resistance value can be determined by [39]

$$R_m = \frac{1}{2K(V_{DD} - V_{TH})} \quad (1)$$

where  $K = \mu C_{ox} (W/L)$  is the transconductance parameter,  $V_{TH}$  the threshold voltage,  $V_{DD}$  the supply voltage ( $V_{DD} = |V_{SS}|$ ),  $\mu$  the carrier mobility,  $C_{ox}$  the gate capacitance per unit area,  $W$  the channel width, and  $L$  the channel length. The terminal relations of CCII are determined by  $i_y = 0$ ,  $v_x = v_y$ , and  $i_z = i_x$  [40]-[43]. Using these relations, the current  $i_z$  can be obtained as

$$i_z = \frac{V_{in}}{R_m} \quad (2)$$

The current  $i_z$  will be applied into the input of current-mode class-AB precision rectifier. The transistor MD<sub>2</sub> and the current source  $I_1$  generate a constant voltage  $V_A$  to provide a bias voltage for transistor MD<sub>1</sub> while transistor MD<sub>4</sub> and the current source  $I_2$  generate a constant voltage  $V_B$  to provide a bias voltage for transistor MD<sub>3</sub> [16]. The constant voltages  $V_A$  and  $V_B$  should be fairly close to the respective threshold voltages of

transistors MD<sub>1</sub> and MD<sub>3</sub> to obtain precision results.  $V_A$  and  $V_B$  cause MD<sub>1</sub> and MD<sub>3</sub> to operate in class-AB. The current sources  $I_3$  and  $I_4$  are supplied to the current mirrors CM<sub>1</sub> to CM<sub>6</sub> to ensure that these current mirrors are continuously on and thereby improve the frequency response and the overall system linearity.

The operation of the proposed half-wave rectifier is as follows: when  $i_z < 0$ , it is fed through MD<sub>1</sub> and then is mirrored by CM<sub>1</sub> to the drain of MC<sub>2</sub> as  $I_{o1}$  ( $+i_z$ ). On the other hand, when  $i_z > 0$ , it is fed through MD<sub>3</sub> and then is mirrored by CM<sub>2</sub> to the drain of MC<sub>4</sub> as  $I_{o2}$  ( $-i_z$ ). From the operation of the proposed circuit, the relations between the input current  $i_z$  and the output currents  $I_{o1}$  and  $I_{o2}$  can be expressed as

$$i_z < 0; I_{o1} = +i_z + I_1 + I_3 \quad (3)$$

$$i_z > 0; I_{o2} = -i_z + I_2 + I_4 \quad (4)$$

As the current sources  $I_5$  and  $I_6$  respectively compensate the offset currents  $I_1 + I_3$  and  $I_2 + I_4$ , the relations between  $i_z$  and the currents  $I_{Ro1}$  and  $I_{Ro2}$  can be expressed as

$$i_z < 0; I_{Ro1} = +i_z \quad (5)$$

$$i_z > 0; I_{Ro2} = -i_z \quad (6)$$

where  $I_{Ro1}$  and  $I_{Ro2}$  are the currents flowing through the resistors  $R_{o1}$  and  $R_{o2}$ , respectively. Letting  $R_{o1} = R_{o2} = R_m$  and using Equation (2), the relation between the input and the output voltages of half-wave rectifier can be obtained as

$$V_{in} < 0; V_{H+} = V_{in} \quad (7)$$

$$V_{in} > 0; V_{H+} = 0 \quad (8)$$

$$V_{in} < 0; V_{H-} = 0 \quad (9)$$

$$V_{in} > 0; V_{H-} = -V_{in} \quad (10)$$

From Equations (7) to (10), it can be seen that the proposed circuit provides both a positive half-wave rectifier and a negative half-wave rectifier. It is also evident from Equations (7) to (10) that the temperature effect is non-existent due to the absence of  $V_{TH}$  and  $\mu$ .

The operation of full-wave rectifier can be explained by the continuous operation of the half-wave rectifier. Its operation is as follows: when  $i_z < 0$ , it is fed through MD<sub>1</sub>

and then is mirrored by current mirror CM<sub>1</sub> to the drain of MC<sub>5</sub> as  $+i_z$ . This  $+i_z$  is second mirrored by CM<sub>5</sub> to the drain of MC<sub>8</sub> as  $-i_z$  and this  $-i_z$  is third mirrored by CM<sub>3</sub> to the drain of MC<sub>10</sub> as  $I_{o3}$  ( $+i_z$ ). Conversely, when  $i_z > 0$ , it is fed through MD<sub>3</sub> and then is mirrored by CM<sub>2</sub> to the drain of MC<sub>6</sub> as  $-i_z$ . This  $-i_z$  is again mirrored by CM<sub>4</sub> to the drain of MC<sub>10</sub> as  $I_{o3}$  ( $+i_z$ ). From the operation of the circuit, the relation between the input current ( $+i_z$ ) and the output current to the drain of MC<sub>10</sub> ( $I_{o3}$ ) can be expressed as

$$i_z > 0 ; I_{o3} = +i_z + I_1 + I_2 + I_3 + I_4 \quad (11.1)$$

$$i_z < 0 ; I_{o3} = +i_z + I_1 + I_2 + I_3 + I_4 \quad (11.2)$$

Since the current source  $I_7$  compensates the offset current  $I_1 + I_2 + I_3 + I_4$ , the relation between  $i_z$  and  $I_{Ro3}$  is  $I_{Ro3} = i_z$ , where  $I_{Ro3}$  is a current flowing through the resistor  $R_{o3}$ . Letting  $R_{o3} = R_{in}$  and using Equation (2), the relation between  $V_{in}$  and  $V_{F+}$  can be expressed as

$$\left. \begin{array}{l} V_{in} < 0 ; V_{F+} = +V_{in} \\ V_{in} > 0 ; V_{F+} = -V_{in} \end{array} \right\} \quad (12)$$

Again, when  $i_z < 0$  it is fed through MD<sub>1</sub> and then is mirrored by current mirror CM<sub>1</sub> to the collector of MC<sub>12</sub> as  $+i_z$ . This  $+i_z$  is again mirrored by CM<sub>6</sub> to the drain of MC<sub>16</sub> as  $I_{o4}$  ( $-i_z$ ). In contrast, when  $i_z > 0$ , it is fed through MD<sub>3</sub> and then is mirrored by current mirror CM<sub>2</sub> to the drain of MD<sub>11</sub> as  $-i_z$ . This  $-i_z$  is second mirrored by CM<sub>4</sub> to the drain of MC<sub>14</sub> as  $+i_z$ , and this  $+i_z$  is third mirrored by CM<sub>6</sub> to the collector of MC<sub>16</sub> as  $I_{o4}$  ( $-i_z$ ). From the operation of the circuit, the relation between the input current ( $-i_z$ ) and the output current  $I_{o4}$  can be expressed as

$$i_z < 0 ; I_{o4} = -i_z + I_1 + I_2 + I_3 + I_4 \quad (13.1)$$

$$i_z > 0 ; I_{o4} = -i_z + I_1 + I_2 + I_3 + I_4 \quad (13.2)$$

Since the current source  $I_8$  compensates the offset current  $I_1 + I_2 + I_3 + I_4$ , the relation between  $i_z$  and  $I_{Ro4}$  is  $I_{Ro4} = i_z$ , where  $I_{Ro4}$  is a current flowing through the resistor

$R_{o4}$ . Letting  $R_{o4} = R_{in}$  and using Equation (2), the relation between  $V_{in}$  and  $V_{F-}$  can be expressed as

$$\left. \begin{array}{l} V_{in} < 0 ; V_{F-} = -V_{in} \\ V_{in} > 0 ; V_{F-} = +V_{in} \end{array} \right\} \quad (14)$$

According to Equations (12) and (14), the proposed circuit can operate as a positive full-wave rectifier and a negative full-wave rectifier. Moreover, the full-wave rectifier provides good temperature stability as there is no temperature effect due to the absence of  $V_{TH}$  and  $\mu$ . It is evident from Equations (7)-(10), (12) and (14) that the proposed rectifier in Fig. 1 can perform as a positive half-wave rectifier, a negative half-wave rectifier, a positive full-wave rectifier and a negative full-wave rectifier within the same configuration. It should also be noted that if only half-wave rectifier is required, the circuit should consist merely of CCII, MD<sub>1</sub> to MD<sub>4</sub>, MC<sub>1</sub> to MC<sub>4</sub>, I<sub>1</sub> to I<sub>6</sub>, R<sub>in</sub>, R<sub>o1</sub>, and R<sub>o2</sub>. In addition, if only full-wave rectifier is required, the circuit should consist of CCII, MD<sub>1</sub> to MD<sub>4</sub>, MC<sub>1</sub>, MC<sub>3</sub>, MC<sub>5</sub> to MC<sub>16</sub>, I<sub>1</sub> to I<sub>4</sub>, I<sub>7</sub>, I<sub>8</sub>, R<sub>in</sub>, R<sub>o3</sub>, and R<sub>o4</sub>.

### 3. Circuit Performance

The ideal circuit performance so far has been based on the assumptions that the current conveyor has no tracking errors, that current mirrors have unity gain, and that MOS transistors are perfectly matched. However, in a practical realization, several non-idealities that cause deviation from the ideal performance are presented. The major factors to consider in this paper are non-ideal effects of the CCII, non-ideal effects of the class-AB rectifier cell, and non-ideal effects of the current mirror.

#### 3.1 Non-ideal effects of the CCII

The proposed rectifier is analyzed by taking into account the non-idealities of a CCII. The non-ideal CCII characteristics can be accounted for by letting  $v_x = \beta v_y$ ,  $i_z = \alpha i_x$  and  $i_y = 0$ , where  $\beta = 1 - \varepsilon_v$  and  $\varepsilon_v$  ( $|\varepsilon_v| \ll 1$ ) represents the voltage tracking error from y to x terminals, and  $\alpha = 1 - \varepsilon_i$  and  $\varepsilon_i$  ( $|\varepsilon_i| \ll 1$ ) represents the current tracking error from x to z terminals. Taking the voltage and current tracking errors into consideration, the current  $i_z$  can be expressed as

$$i_z = \frac{\alpha\beta V_{in}}{R_{in} + R_x} \quad (15)$$

where  $R_x$  is the parasitic resistance obtained by looking into the terminal x of the CCII. When the CCII in Fig. 2 is simulated by PSPICE simulators, the parameters  $\alpha=0.998$ ,  $\beta=0.999$  and  $R_x=1.1 \text{ k}\Omega$  are obtained and the simulated results are presented in Table 1. To investigate this case, the CCII in Fig. 2 was designed using TSMC 0.18  $\mu\text{m}$  n-well CMOS parameter [43] and aspect ratios as shown in Table 2. For this simulation, resistor  $R_{in}$  is removed and the body of each of the transistors  $M_1$  and  $M_2$  is connected to  $V_{SS}$ , while the body of each of the transistors  $M_3$  and  $M_4$  is connected to its source. From Table 1, the CCII provides wide bandwidth. This parameter will be supported the high operating frequency of the proposed rectifier.

### 3.2 Non-ideal effects of the current mirrors

Let us assume from the circuit in Fig. 1 that the body of each of the transistors  $MC_1$  to  $MC_{16}$  is connected to its sources, and thus the operation of the current mirrors  $CM_1$  to  $CM_6$  is insensitive to the variation of the threshold voltage caused by the body effect. However, the current mismatch should be considered.

Assume that the current  $i_{in}$  is the current reference that flows through input transistor, and the current  $i_o$  are the output current that is mirrored by output transistor of current mirror. Hence, the relation of  $i_o$  and  $i_{in}$  that includes the channel-length modulation effect can be written as

$$i_o = i_{in} \left( \frac{K_o}{K_i} \right) \left( \frac{V_{GS} - V_{THo}}{V_{GS} - V_{THi}} \right)^2 \left( \frac{1 + \lambda V_{DSo}}{1 + \lambda V_{DSi}} \right) \quad (16)$$

where  $K_o$  and  $K_i$  are the transconductance parameters of the output and the input devices, respectively,  $V_{GS}$  is the gate-source voltage of any transistors,  $V_{THo}$  and  $V_{DSo}$  are respectively the threshold voltage and the drain-source voltage of output devices,  $V_{THi}$  and  $V_{DSi}$  are respectively the threshold voltage and the drain-source voltage of input devices, and  $\lambda$  is the channel-length modulation parameter.

Assume that all of the physical parameters such as  $V_{TH}$ ,  $\mu$ ,  $C_{ox}$ , etc., of current mirror are identical, Equation (16) can be written as

$$i_o = i_m \left( \frac{(W/L)_o}{(W/L)_i} \right) \left( \frac{1 + \lambda V_{DSo}}{1 + \lambda V_{DSi}} \right) \quad (17)$$

If  $V_{DSi} = V_{DSo}$ , then the current gain of the current mirror is  $(W/L)_o / (W/L)_i$ . Additionally, if the transistors are identical,  $(W/L)_o = (W/L)_i$ , and therefore  $i_o = i_m$ . The current gain of the current mirror can be larger or smaller than unity because the transistor sizes can be ratioed. This current gain will effect to the amplitude of the output voltage signals and the DC output offsets of the circuit.

On the other hands, the channel-length modulation effect can be considered by assuming that  $(W/L)_o = (W/L)_i$  and  $\lambda$  is the same of both transistors. From Equation (18), differences in drain-source voltages ( $V_{DSi}$ ,  $V_{DSo}$ ) of the two transistors can cause a deviation the ideal unity current mirroring. A good current mirror should have identical drain-source voltage and a high output resistance, which can be achieved using large channel length.

Mismatch between the parameter  $K$  and offset between the  $V_{TH}$  of the two transistors are considered. Let us assume that the  $W/L$  ratios of the two mirror transistors are equal but that  $K$  and  $V_{TH}$  may be mismatched. In this case, the relation of  $i_o$  and  $i_m$  of current mirror can be approximated as [1]

$$i_o \cong i_m \left( 1 + \frac{\Delta K}{K} - \frac{2\Delta V_{TH}}{V_{GS} - V_{TH}} \right) \quad (18)$$

where  $\Delta V_{DS} = V_{DSo} - V_{DSi}$ ,  $\Delta K = K_o - K_i$ ,  $K = 0.5(K_o - K_i)$ ,  $\Delta V_{TH} = V_{THo} - V_{THi}$  and  $V_{TH} = 0.5(V_{THo} - V_{THi})$  given that  $K_i = K - 0.5\Delta K$ ,  $K_o = K + 0.5\Delta K$ ,  $V_{THo} = V_{TH} - 0.5\Delta V_{TH}$  and  $V_{THi} = V_{TH} + 0.5\Delta V_{TH}$ . From Equations (18), two factors could deviate the current  $i_o$  of current mirror from ideal characteristics: the non-ideal effect of  $\Delta V_{TH}$  and the non-ideal effect of  $\Delta K$ . From the same equation, small  $\Delta V_{TH}$  and  $\Delta K$

reduce the error of the current  $i_o$ . The effect of  $\Delta V_{TH}$  is reduced if  $V_{GS}$  is several times larger than  $V_{TH}$ . The non-ideal effect of  $\Delta K$  is the error in the aspect ratio of the transistor devices, which could be due to mask, photolithographic and/or out-diffusion variations. It is obvious from Equation (18) that high value of  $\Delta K$  will result in high error current  $i_o$  of current mirror. The effect of  $\Delta K$  can be minimized with a careful layout, i.e., the dimensions of the transistors should be designed much larger than the typical variation. In addition, the use of reference voltages for current mirrors can be obtained a very high precision of the proposed circuit.

### 3.3 Non-ideal effects of current rectifier cell

To determine the influence of class-AB rectifier cell non-idealities, the dual translinear loop (MD<sub>1</sub> to MD<sub>4</sub>) will be analyzed. Ideally, characteristics of the transistors MD<sub>1</sub> to MD<sub>4</sub> are required to be identical. A mismatch of the transistors MD<sub>1</sub> to MD<sub>4</sub> will result in asymmetry of output waveform, i.e., the amplitude of the first polarity signal may not be equal to that of the second polarity signal at output.

Let us assume that the proposed circuit is designed by standard CMOS technology version of p-substrate. Thus all PMOS devices are suitable for implementation in n-well and all NMOSs are suitable for implementation in p-substrate. Typically, for standard CMOS technology version of p-substrate, the substrate will be applied by  $V_{SS}$ , then the bodies of the transistors MD<sub>1</sub>-MD<sub>2</sub> are connected to  $V_{SS}$  and those of the transistors MD<sub>3</sub>-MD<sub>4</sub> are connected to their sources. Therefore, the body effect on transistors MD<sub>1</sub>-MD<sub>2</sub> should be examined whereas the transistors MD<sub>3</sub>-MD<sub>4</sub> are insensitive to the variation of the threshold voltage induced by the body effect. The threshold voltage with the body effect can be expressed as

$$V_{TH} = V_{TH0} + \gamma \left( \sqrt{|V_{SB}| + 2\phi_F} - \sqrt{2\phi_F} \right) \quad (19)$$

where  $V_{SB}$  is the source-to-body substrate bias,  $2\phi_F$  the surface potential,  $V_{TH0}$  the threshold voltage for zero substrate bias,  $\gamma = (t_{ox}/\epsilon_{ox})\sqrt{2q\epsilon_{si}N_A}$  the body effect parameter,  $t_{ox}$  the oxide thickness,  $\epsilon_{ox}$  the oxide permittivity,  $\epsilon_{si}$  the permittivity of

silicon,  $N_A$  the doping concentration, and  $q$  the charge of an electron. The voltage  $V_{SB}$  directly affects the threshold voltage.

In Fig. 1, however,  $V_{SG(MD3)}+V_{GS(MD1)} > 0$  and both  $M_{D2}$  and  $M_{D4}$  are biased to conduct nonzero drain current when  $V_D=0$ , which is a characteristic of a class-AB. If  $V_{TH(MD1)}=V_{TH(MD2)}$ ,  $V_{TH(MD3)}=V_{TH(MD4)}$ ,  $I_1=I_2=I$ , assuming  $M_{D1}$  to  $M_{D4}$  is operated in saturation region,  $I_{D(MD3)}=-I_{D(MD1)}$ , the currents  $I_{D(MD1)}$  and  $I_{D(MD3)}$  can be given, respectively, as [3]

$$I_{D(MD1)} = I \frac{\left( \frac{1}{\mu_n C_{ox} (W/L)_{MD2}} + \frac{1}{\mu_p C_{ox} (W/L)_{MD4}} \right)}{\left( \frac{1}{\mu_n C_{ox} (W/L)_{MD1}} + \frac{1}{\mu_p C_{ox} (W/L)_{MD3}} \right)} \quad (20)$$

This equation shows that the quiescent current in the class-AB dual translinear loop rectifier cell is well controlled with respect to the bias current that flows in the diode-connected transistors ( $M_{D2}$  and  $M_{D4}$ ) [3].

Using Equations (16) and (18), Equations (7), (10), (12) and (14) can be rewritten, respectively, as

$$V_{in} < 0 ; V_{H+} = + \frac{\alpha\beta R_{o1} V_{in} (\lambda_{effect} + K_{error})}{R_m + R_x} \quad (21)$$

$$V_{in} > 0 ; V_{H-} = - \frac{\alpha\beta R_{o2} V_{in} (\lambda_{effect} + K_{error})}{R_m + R_x} \quad (22)$$

$$\left. \begin{aligned} V_{in} < 0 ; V_{F+} &= + \frac{\alpha\beta R_{o3} V_{in} (3\lambda_{effect} + 3K_{error})}{R_m + R_x} \\ V_{in} > 0 ; V_{F+} &= - \frac{\alpha\beta R_{o3} V_{in} (2\lambda_{effect} + 2K_{error})}{R_m + R_x} \end{aligned} \right\} \quad (23)$$

$$\left. \begin{aligned} V_{in} < 0 ; V_{F-} &= - \frac{\alpha\beta R_{o4} V_{in} (2\lambda_{effect} + 2K_{error})}{R_m + R_x} \\ V_{in} > 0 ; V_{F-} &= + \frac{\alpha\beta R_{o4} V_{in} (3\lambda_{effect} + 3K_{error})}{R_m + R_x} \end{aligned} \right\} \quad (24)$$

where  $\lambda_{effect} = \left( \frac{K_o}{K_i} \right) \left( \frac{V_{GS} - V_{THo}}{V_{GS} - V_{THi}} \right)^2 \left( \frac{1 + \lambda V_{DSo}}{1 + \lambda V_{DSi}} \right)$ ,  $K_{error} = \left( 1 + \frac{\Delta K}{K} - \frac{2\Delta V_{TH}}{V_{GS} - V_{TH}} \right) \left( 1 + \frac{\Delta V_{DS}}{V_A} \right)$

and assume that  $\lambda_{effect}$  and  $K_{error}$  of positive and negative current mirrors are identical for

Equations (23) and (24). It is evident from Equations (21) to (24) that the non-idealities of CCH and of current mirrors will attenuate the amplitude of the output voltage signals and may increase the DC output offsets. However, the amplitude error can be corrected by increasing the value of the output resistors ( $R_{o1}$ ,  $R_{o2}$ ,  $R_{o3}$  and  $R_{o4}$ ) while the DC output offset can be compensated by adjusting the values of the currents  $I_5$ ,  $I_6$ ,  $I_7$  and  $I_8$ . For high-frequency response, the major limitation of the rectifier is the internal poles of current mirrors. When the current  $i_z$  is applied into the current rectifier cell, the signal will be mirrored by only one current mirror to create the half-wave waveform; and to create full-wave waveform, the signal will be mirrored by two or three current mirrors. Therefore, the half-wave rectifier can operate in higher frequency than can the full-wave rectifier.

For the input range of the proposed rectifier, it can be obtained by assuming that the transistors  $M_1$  to  $M_4$  in Fig. 2 are biased in the saturation region. The minimum and maximum input voltage ranges of the proposed rectifier can be expressed as

$$V_{in(\min)} = V_{SS} + |V_{THP}| + |V_{TN}| + |V_{eff(M4)}| + |V_{eff(M8)}| \quad (25)$$

$$V_{in(\max)} = V_{DD} - |V_{THP}| - |V_{TN}| - |V_{eff(M2)}| + |V_{eff(M12)}| \quad (26)$$

where  $V_{eff} = V_{GS} - V_{TH} = \sqrt{\frac{2I_D}{\mu C_{ox}(W/L)}}$  [44], where in turn  $V_{GS}$  is the gate to source voltage,  $V_{TH}$  the threshold voltage,  $I_D$  the drain current,  $\mu$  the mobility of carriers,  $C_{ox}$  the gate capacitance per unit area,  $W$  and  $L$  are the width and length, respectively, of MOS transistor.

By consideration of the circuit in Fig. 1, it is seen that the minimum supply requirement is imposed by the dual translinear loop. The requirement of the supply voltages  $V_{DD}$  and  $|V_{SS}|$  are given by

$$V_{DD} > V_{TH(MC1)} + V_{DS(MD1),sat} \quad (27)$$

$$|V_{SS}| > V_{DS(MD3),sat} + V_{TH(MC3)} \quad (28)$$

This equation is given to ensure that all transistors are saturated.

#### 4. Simulation and experimental results

The scheme of the proposed versatile rectifier in Fig. 1 was simulated using the PSPICE simulation program. For the circuit simulation, TSMC 0.18  $\mu\text{m}$  n-well CMOS process [45] was used. The transistor dimensions of Figs. 1 and 2 were tabulated as shown in Table 2. The supply voltage used is  $\pm 1.2\text{V}$ , and the bias currents used are  $I_{C1} = I_{C2} = 20\mu\text{A}$  and  $I_3 = I_4 = 100\mu\text{A}$ . The currents  $I_3$  and  $I_4$  were implemented using current source with a single current reference. The current sources  $I_5$  to  $I_8$  are set to compensate the constant current sources. The aspect ratios of  $\text{MR}_1$  and  $\text{MR}_2$  are larger than those of  $\text{MR}_3$  to  $\text{MR}_{10}$  used to compensate the non-ideal behavior of the current conveyor and the error of the current mirrors. The DC transfer characteristics of the proposed rectifier are shown in Fig. 3, which illustrates the operating voltage range from  $-200\text{mV}$  to  $200\text{mV}$  of the input voltage. Three different currents were used for  $I_1$  and  $I_2$  ( $I_2 = I_1$ ), i.e., 0.5, 1 and 3  $\mu\text{A}$ . It is observed from Fig. 3 that the corner distortion regions of the half-wave and full-wave outputs reduce when the bias currents decrease from 3  $\mu\text{A}$  to 0.5  $\mu\text{A}$ . This means that the precision of the proposed rectifier can be achieved by selecting appropriate bias currents  $I_1$  and  $I_2$ .

The next test was a test of time domain responses. By applying 100  $\text{mV}_{\text{peak}}$  sine wave at the input of the proposed rectifier, the input and output signals at 10 MHz and 100 MHz frequencies are shown in Figs. 4 and 5, respectively. It is observed from both figures that the proposed rectifier performs both dual output half-wave rectifier and dual output full-wave rectifier from the same configuration. Moreover, undistorted half-wave rectified signals and full-wave rectified signals are produced for a high frequency up to 100MHz.

In order to examine the temperature stability of the proposed rectifier, the circuit was fed with an 100  $\text{mV}_{\text{peak}}$ , 10 MHz signal while varying the simulation temperatures between  $27^\circ\text{C}$  and  $100^\circ\text{C}$ . Fig. 6 shows the output waveforms  $V_{H+}$  and  $V_{F+}$  of the proposed rectifier at temperatures of  $27^\circ\text{C}$ ,  $75^\circ\text{C}$  and  $100^\circ\text{C}$ . The result indicates that the proposed rectifier provides good temperature stability as validated by Equations (7)-(10), (12) and (14). However, the output waveforms suffer from the DC offset even though they are free from distortion. These offset voltages can be easily improved by adjusting

the bias currents  $I_5$  to  $I_8$ .

The proposed rectifier was again simulated to check the precision performance. The 10 MHz input signal frequency was applied and the amplitude set at 50 mV<sub>peak</sub>. The input and output waveforms in this case are shown in Fig. 7. It is evident from these figures that the proposed rectifier can rectify low-level signal. More precision can be achieved by reducing the bias currents  $I_1$  and  $I_2$ , but this is likely to affect the bandwidth of the system. To investigate the performance of the proposed circuit with the circuit operating in the higher than 100 MHz frequency, 400 MHz frequency for 100 mV<sub>peak</sub> sine wave was applied at the input of the proposed circuit. Fig. 8 shows the operation of half-wave rectifier at frequency of 400 MHz, respectively. It is evident that the half-wave rectifier can rectify the high frequency up to 400 MHz as it utilizes the current-mode class-AB rectifier, which is biased just on, and the current conveyor of which response is fast. For high-frequency response, the full-wave rectifier suffers three internal poles of three current mirrors while the half-wave rectifier suffers only one internal pole of current mirror. This is the reason why the half-wave rectifier can operate in higher frequency than the full-wave rectifier. However, the operation in high frequency of the circuit might be achievable only in simulation. If the proposed rectifier was fabricated as an IC, its capacity to operate in high frequency would be lessened by the effect of parasitic capacitance in the IC. The amplitude errors between the input and output signals in Fig. 8 results from the decrease of the gain of the proposed rectifier for the operation at high frequency. This problem can be solved by decreasing the W/L of MR<sub>3</sub> to MR<sub>6</sub> so as to increase the values of  $R_{o1}$  and  $R_{o2}$ .

It is widely acknowledged that periodic waveforms, such as half-wave symmetry and full-wave symmetry, can be transformed to the harmonic components using Fourier series analysis. In order to test the harmonic distortion of the proposed rectifier, the amplitudes of each harmonic of half-wave waveform and full-wave waveform are obtained with fast Fourier transform (FFT) analysis through PSPICE simulators. The total harmonic distortion (THD) is defined by [8], [9]

$$THD \text{ (dB)} = 20 \log_{10}(V_{THD}) \quad (26)$$

where  $V_{THD} = \sqrt{\sum_{n=2} (V_n^2/V_1^2)}$ , where in turn  $V_1$  is the fundamental frequency voltage

component,  $V_n$  is the  $n^{\text{th}}$  harmonic voltage component, and  $n$  is 1, 2, 3, ..., etc. For the case of a full-wave rectifier, when a sinusoidal signal of frequency  $f$  is applied to the input, the steady-state response at the output consists of harmonic components at  $2f$ ,  $4f$ ,  $6f$ , ... etc (even harmonics) whereas odd harmonics which include fundamentals should be zero. The simulated THD versus frequency varying from 1 MHz to 100 MHz is shown in Fig. 9. In case of full-wave rectifier, the component  $2f$  is used as a fundamental content and the others are harmonic contents. In case of half-wave rectifier, the THD of half-wave signals is obtained with FFT using PSPICE simulators. Compared with [8], [9], the THD of the proposed circuit is higher because this circuit was tested with lower level of input signal and higher frequency of input signal.

In order to examine the effect of mismatch on the proposed rectifier, the Monte Carlo analysis using 100 runs was performed. Fig. 10 shows the Monte Carlo analysis of the output waveforms with 10 % variations in threshold voltage of all PMOS transistors. The result in Figs. 10 confirms the reliability of the circuit.

The ripple voltage is an important parameter for testing a rectifier. According to the simulation, the ripple voltage versus frequency of the proposed rectifier is high. It is similar to the results of previous works, except the circuits in [8], [9]. The circuits in [8], [9] offer lower ripple voltage versus frequency when compared with the proposed rectifier. However, if a low ripple voltage output of the proposed rectifier or previous works with similar principles is needed, several techniques to achieve this requirement exist by adding to the output, for instance, additional filters, voltage regulator, RMS-to-DC converter, and peak detector circuit.

The proposed rectifier of Fig. 1 was also constructed on a prototype PCB, as shown in Fig. 11. The form of complementary MOS pairs (MC14007) is used for realizing all MOS devices. The available chip CFOA in an AD844 was chosen for realizing CCII. The bias currents  $I_1$  and  $I_2$  are replaced with the resistance of  $1.5 \text{ M}\Omega$  ( $I_1 = I_2 = 1 \mu\text{A}$ ), the bias currents  $I_3$  and  $I_4$  with the resistance of  $10 \text{ k}\Omega$  ( $I_3 = I_4 = 488 \mu\text{A}$ ), and the bias currents  $I_5$  to  $I_8$  with the variable resistors ( $500 \text{ k}\Omega$ ). The resistor  $R_m$  is given as  $1 \text{ k}\Omega$ . The supply voltage was set to  $\pm 7.5 \text{ V}$ . The experimental results in Figs. 12 (a)–(d) show the output waveform for the input signals in the form of sinusoidal with the peak amplitude of  $100 \text{ mV}_{\text{peak}}$  and with the frequency of  $200 \text{ kHz}$ . These results

demonstrate that the circuit can provide the clean positive/negative half-wave and positive/negative full-wave rectified signals, the finding of which is to confirm that this circuit is the precision rectifier. The higher frequency can be obtained if the bias currents  $I_1$  and  $I_2$  increase but the precision of the circuit may decrease.

## 5. Conclusions

The design of a versatile precision rectifier was presented in this paper. The proposed rectifier employs one CCII, six current mirrors, five grounded resistors, and eight current sources, and it possesses the features superior to the existing rectifiers as follows:

- (1) The proposed circuit can realize a versatile current-mode rectifier. In other words, when the input single-phase signal is applied to the circuit, its outputs can be the function of positive half-wave, negative half-wave, positive full-wave, negative full-wave rectifications from the same configuration.
- (2) The proposed rectifier is capable of operating in a frequency up to 100 MHz (simulated with TSMC 0.18  $\mu\text{m}$  CMOS process).
- (3) The proposed structure can be implemented as either a CMOS technology or a bipolar technology.
- (4) The proposed rectifier exhibits good temperature stability.

In addition, the proposed rectifier is superior to the existing circuits with respect to suitability for IC fabrication as both CMOS and bipolar technologies. In the simulation, the parameter of TSMC 0.18  $\mu\text{m}$  n-well CMOS process and the supply voltage of  $\pm 1.2$  V are used. The PSPICE simulation results show the operating input of  $-300$  to  $300$  mV. For the operating frequency of 100 MHz, the best positive/negative half-wave and positive/negative full-wave rectified signals can be achieved. The circuit half-wave rectifier can rectify high frequency up to 400 MHz. Moreover, the experimental results confirm workability of the proposed circuit. The findings show that the circuit can rectify the signal that has less amplitude than the threshold voltage of the diode ( $< 0.3$ ). **The comparison between the proposed circuits and some previously works is summarized in Table 3.** In fact, the circuit is suitable for a high impedance load. If a low impedance load is applied, the circuit needs voltage buffers at the outputs. If the proposed rectifier is loaded with low impedance loads, the loads could be connected directly to the

circuit without the need of the output resistors ( $R_{o1}$ ,  $R_{o2}$ ,  $R_{o3}$  and  $R_{o4}$ ) but a high linearity resistor (high linear  $R_{in}$ ) is imperative that may be achieved using external resistor or sheet resistor in integrated circuits.

### Acknowledgments

The author would like to express sincere appreciation to the anonymous reviewers for their valuable comments and deep gratitude to Dr. Usa Torteanchai and his colleagues for preparing the prototype PCB. The author is also grateful to the Editor-in-Chief Professor Asim Ray for recommending the paper.

### References

- [1] P. E. Allen and D. R. Holberg, *CMOS analog circuit design*, Holt, Rinehart and Winston, New York, 1987.
- [2] A. J. Peyton, V. Walsh, *Analog electronics with op amps: a source book of practical circuits*, New York, Cambridge University Press, 1993.
- [3] P. Gray, P. J. Hurst, S. H. Lewis, R. G. Meyer, *Analysis and design of analog integrated circuit*, New York, John Wiley & Sons, 2001.
- [4] Z. Wang, "Full-wave precision rectification that is performed in current domain and very suitable for CMOS implementation," *IEEE Transactions on Circuit and Systems-I*, vol. 39, pp. 456-462, 1992.
- [5] S. J. G. Gift, "A high-performance full-wave rectifier circuit," *International Journal of Electronics*, vol. 89, pp. 467-476, 2000.
- [6] S. J. G. Gift, "An improved precision full-wave rectifier," *International Journal of Electronics*, vol. 89, pp. 259-265, 2002.
- [7] S. J. G. Gift, "Versatile precision full-wave rectifiers for instrumentation and measurements," *IEEE Transactions on Instrumentation and Measurements*, vol. 56, pp. 1703-1709, 2007.

- [8] P. P. Sahu, M. Singh, A. Baishya, "A novel versatile precision full-wave rectifier," *IEEE Transactions on Instrumentation and Measurements*, vol. 59, pp. 2742-2746, 2010.
- [9] P. P. Sahu, M. Singh, A. Baishya, "New low-voltage full wave rectification technique without a diode," *IET Circuits, Devices and Systems*, vol. 5, pp. 33-36, 2011.
- [10] C. Toumazou, F. J. Lidgley, S. Chattong, "High frequency current conveyor precision full-wave rectifier," *Electronics Letters*, vol. 30, pp. 745-746, 1994.
- [11] K. Hayatleh, S. Porta, F. J. Lidgley, "Temperature independent current conveyor," *Electronics Letters*, vol. 30, pp. 2091-2093, 1994.
- [12] A. A. Khan, M. A. El-Ela, M. A. Al-Turaigi, "Current-mode precision rectification," *International Journal of Electronics*, vol. 79, pp. 853-859, 1995.
- [13] B. Wilson, V. Mannama, "Current-mode rectifier with improved precision," *Electronics Letters*, vol. 31, pp. 247-248, 1995.
- [14] K. Anuntahirunrat, W. Tangsrirat, V. Riewruja, W. Surakamponorn, "Sinusoidal frequency doubler and full-wave rectifier based on translinear current-controlled current conveyors," *International Journal of Electronics*, vol. 85, pp. 55-60, 1998.
- [15] A. Monpapassorn, K. Dejhan, F. Cheevasuvit, "A full-wave rectifier using a current conveyor and current mirrors," *International Journal of Electronics*, vol. 88, pp. 751-758, 2001.
- [16] S. J. G. Gift, "New precision rectifier circuits with high accuracy and wide bandwidth," *International Journal of Electronics*, vol. 92, pp. 601-617, 2005.
- [17] E. Yuce, S. Minaei, O. Cicekoglu, "Full-wave rectifier realization using only two CCII+s and NMOS transistors," *International Journal of Electronics*, vol. 93, pp. 533-541, 2006.
- [18] S. Maheshwari, "Current controlled precision rectifier circuits," *Journal of Circuit Systems, and Signal Components*, vol. 16, pp. 129-138, 2007.
- [19] S. Minaei, E. Yuce, "A new full-wave rectifier circuit employing single dual-X current conveyors," *International Journal of Electronics*, vol. 95, pp. 777-784, 2008.

- [20] D. Biolek, E. Hancioglu, A. U. Keskin, "High-performance current differencing transconductance amplifier and its application in precision current-mode rectification," *International Journal of Electronics and Communications*, vol. 62, pp. 92-96, 2008.
- [21] F. Khateb, J. Vavra, D. Biolek, "A novel current-mode full-wave rectifier based on one CDTA and two diodes," *Radioengineering*, vol. 19, pp. 437-445, 2010.
- [22] J. Koton, N. Herencsar, K. Vrba, "Current and voltage conveyors in current and voltage-mode precision full-wave rectifiers," *Radioengineering*, vol. 20, pp. 19-24, 2011.
- [23] M. Kumngern, "Precision full-wave rectifier using only two DDCCs," *Circuits and Systems*, vol. 2, pp. 127-132, 2011.
- [24] E. Sanchez-Sineccio, J. Ramirez-Angulo, B. Linares-Barranco, A. Rodriguez-Vazquez, "Operational transconductance amplifier-based nonlinear function syntheses," *IEEE Journal of Solid-State Circuits*, vol. 24, pp. 1576-1586, 1989.
- [25] P. Heim, F. Krummenacher, E. Vittoz, "CMOS full-wave operational transconductance rectifier with improved DC transfer characteristic," *Electronics Letters*, vol. 28, pp. 333-334, 1992.
- [26] J. Ramirez-Angulo, "High frequency low voltage CMOS diode," *Electronics Letters*, vol. 28, pp. 298-299, 1992.
- [27] M. Kumngern, K. Dejhan, "High frequency and high precision CMOS full-wave rectifier," *International Journal of Electronics*, vol. 93, pp. 185-199, 2006.
- [28] C. Jongkuntidchai, C. Fongsamut, K. Kumwachara, W. Surakamponorn, "Full-wave rectifiers based on operational transconductance amplifiers," *International Journal Electronics and Communications*, vol. 61, pp. 195-201, 2007.
- [29] N. Minhaj, "OTA-based non-inverting and inverting precision full-wave rectifier circuits without diodes," *International Journal of Recent Trends in Engineering*, vol. 1, pp. 72-75, 2009.

- [30] M. Kumngern, "High frequency and high precision CMOS full-wave rectifier," in *Proceedings of IEEE International Conference on Communication Systems (ICCS 2010)*, Singapore, 2010, pp. 5-8.
- [31] V. Surakumpontorn, V. Riewruja, "Integrable CMOS sinusoidal frequency doubler and full-wave rectifier," *International Journal of Electronics*, vol. 73, pp. 627-632, 1992.
- [32] J. Ramirez-Angulo, R. G. Carvajal, J. Tombs, A. Torralba, "Very low-voltage class-AB CMOS and bipolar precision current rectifiers," *Electronics Letters*, vol. 35, pp. 1904-1905, 1999.
- [33] V. Riewruja, R. Guntapong, "A low-voltage wide-band CMOS precision full-wave rectifier," *International Journal of Electronics*, vol. 89, pp. 467-476, 2002.
- [34] K. Kumngern, B. Knobnob, K. Dejhan, "High frequency and high precision CMOS half-wave rectifier," *Circuits, Systems and Signal Processing*, vol. 29, pp. 815-836, 2010.
- [35] M. Samy Hosny, J. Hanson, "A wide-band, high-precision CMOS rectifier," *Analog Integrated Circuits and Signal Processing*, vol. 5, pp. 183-190, 1994.
- [36] H. Chaoui, "CMOS high-frequency rectifier with unity voltage gain," *Electronics Letters*, vol. 31, pp. 717-718, 1995.
- [37] A. Monpapassorn, K. Dejhan, F. Cheevasuvit, "CMOS dual output current mode half-wave rectifier," *International Journal of Electronics*, vol. 88, pp. 1073-1084, 2001.
- [38] M. Kumngern, K. Dejhan, "Current conveyor-based versatile precision rectifier," *WSEAS Transactions on Circuits and Systems*, vol. 7, pp. 1070-1079, 2008.
- [39] Z. Wang, "2-MOSFET transistor with extremely low distortion for output reaching supply voltage," *Electronics Letters*, vol. 26, pp. 951-952, 1990.
- [40] A. Sedra, K. Smith, "A second-generation current-conveyor and its applications," *IEEE Transactions on Circuit Theory*, vol. CT-17, pp. 132-134, 1970.

- [41] W. Surakamponorn, V. Riewruja, K. Kumwachara, K. Dejhan, "Accurate CMOS-based current conveyors," *IEEE Transactions on Instrumentation and Measurement*, vol. 40, pp. 699-702, 1991.
- [42] A. M. Ismail, A. M. Soliman, "Wideband CMOS current conveyor," *Electronics Letters*, vol. 34, pp. 2368-2369, 1998.
- [43] G. Ferri, N. C. Guerrini, "Low-voltage low-power CMOS current conveyors," Kluwer Academic Publishers, New York, 2003.
- [44] D. Johns, K. Martin, *Analog integrated circuit design*, John Wiley & Sons, New York, 1997.
- [45] <http://www.mosis.com/pages/Technical/Testdata/tsmc-018-prm>



**Figures**

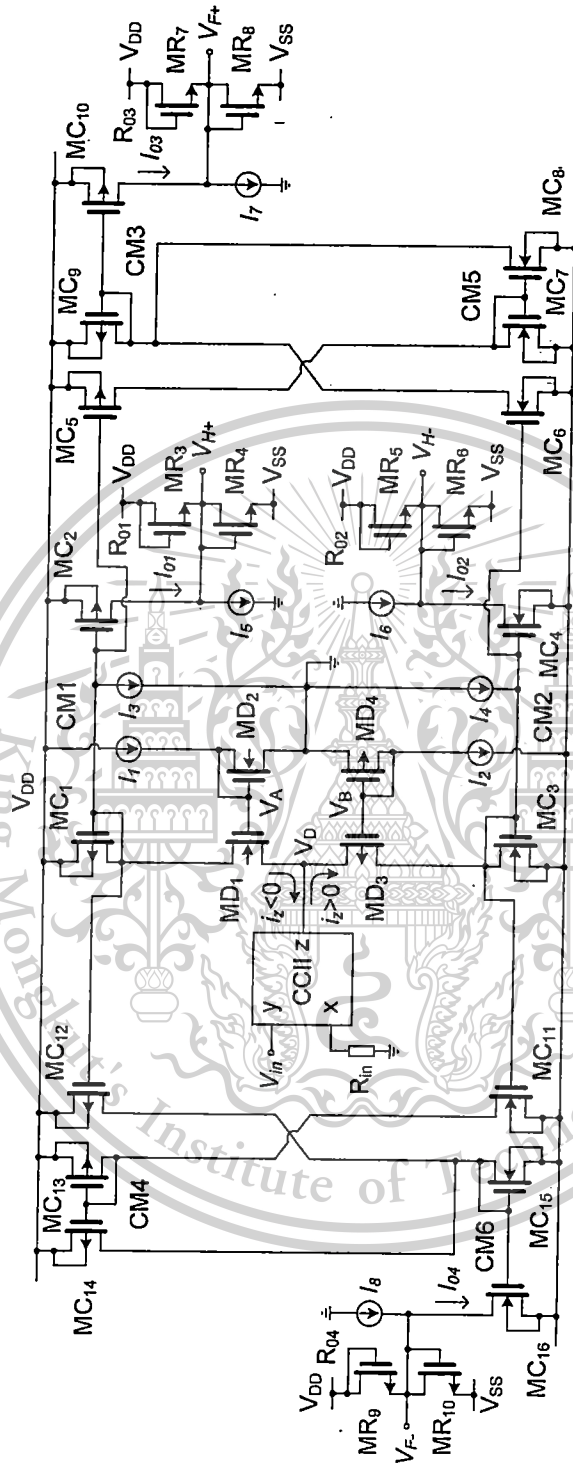
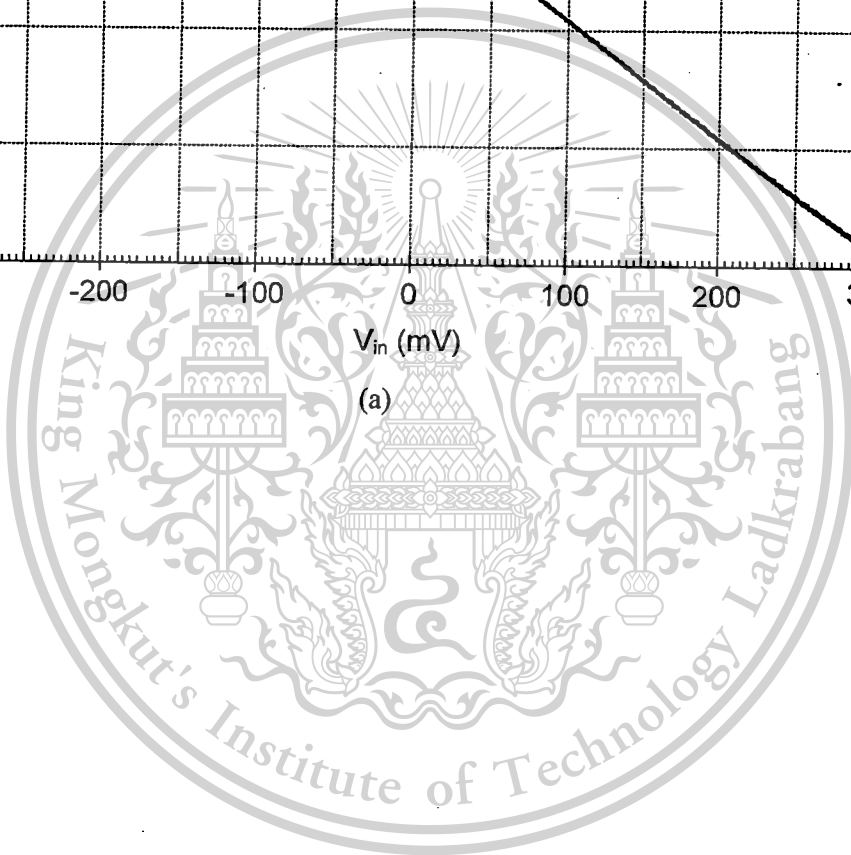
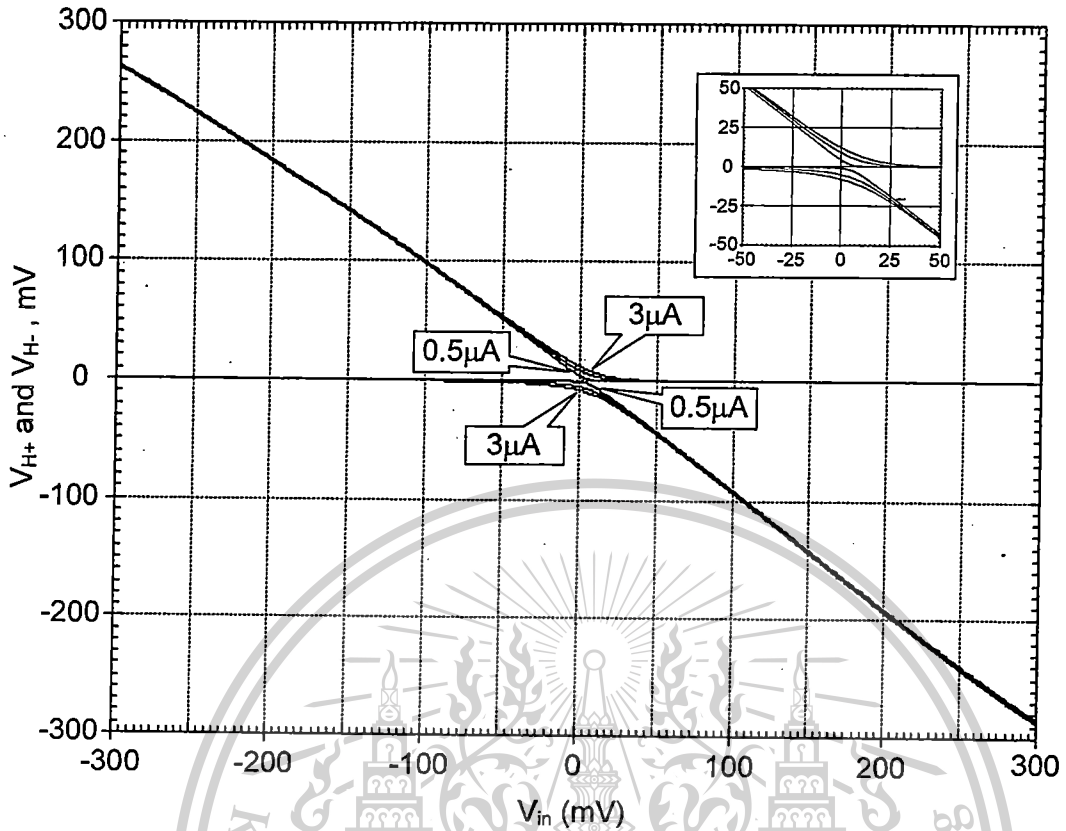


Figure 1. Proposed versatile precision rectifier.





(a)

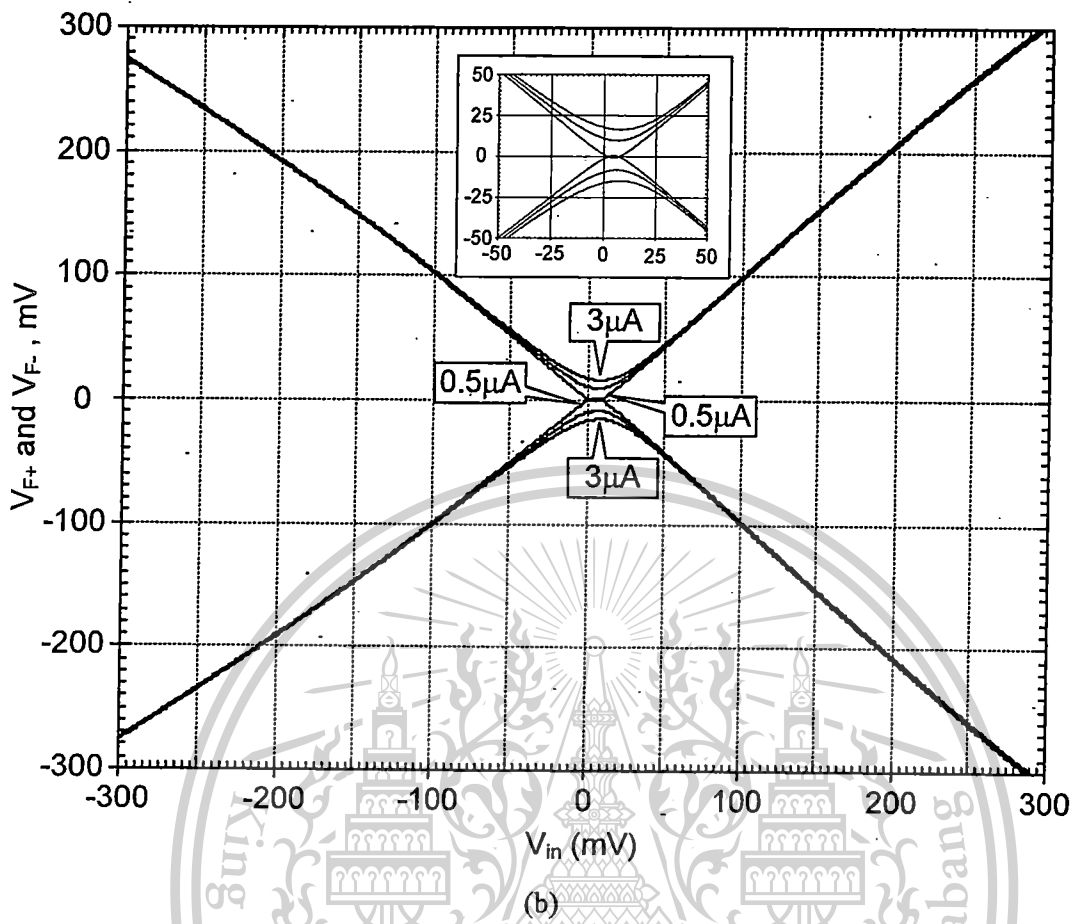


Figure 3. Simulated results for DC transfer characteristics: (a) half-wave rectifier, (b) full-wave rectifier.

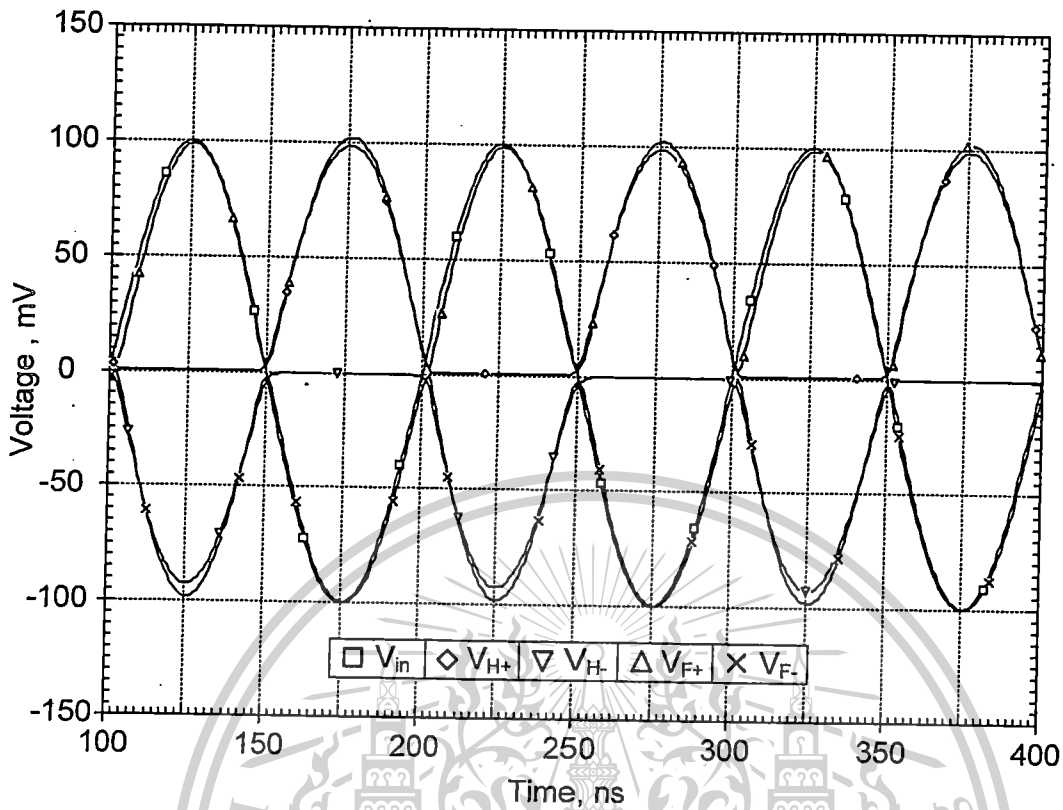


Figure 4. Operation of proposed rectifier at the input signal frequency 10 MHz.

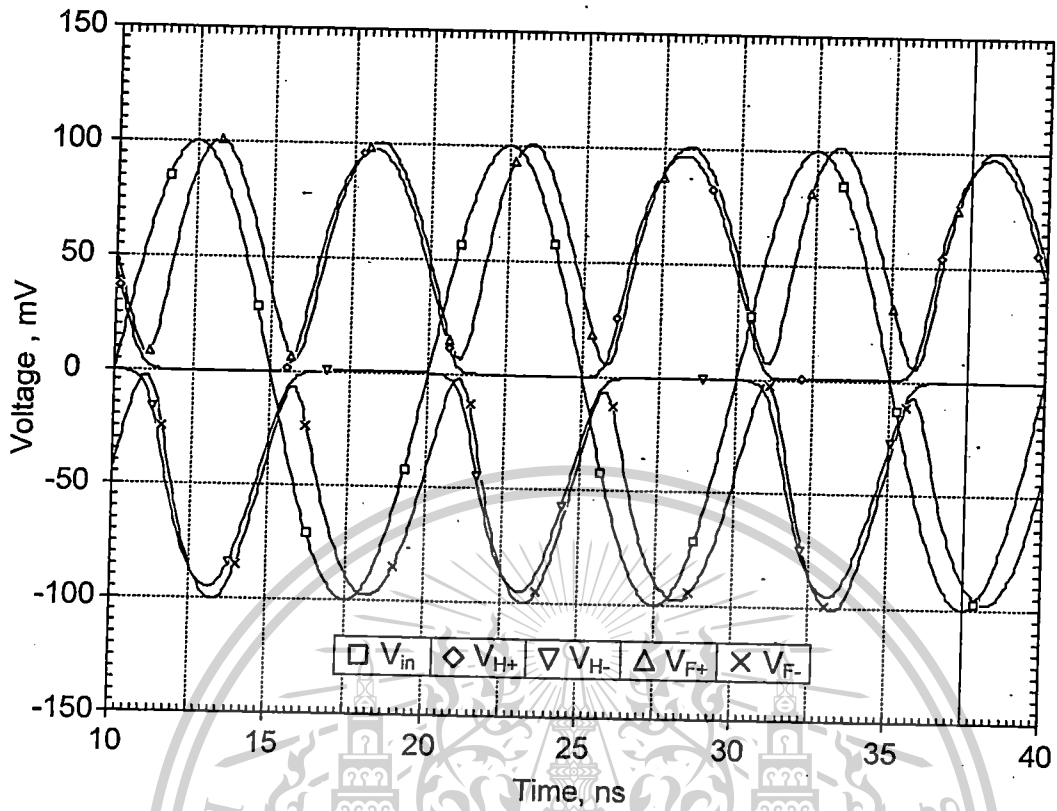
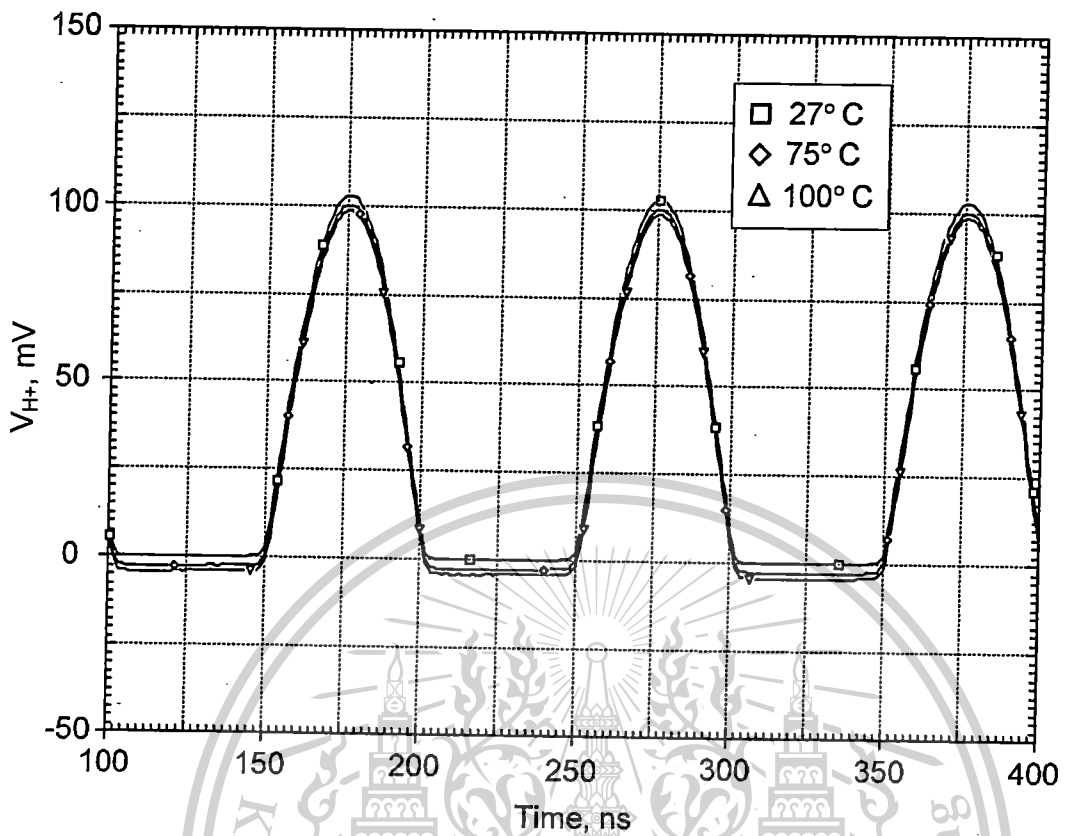
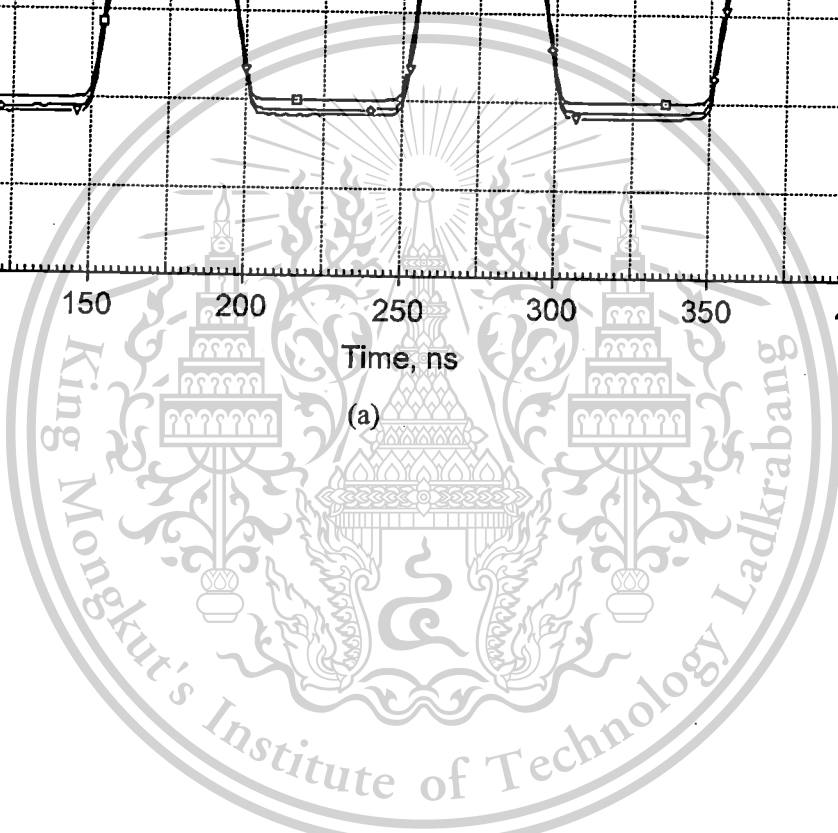


Figure 5. Operation of proposed rectifier at the input signal frequency 100 MHz.



(a)



Page 29  
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
IET Review Copy Only  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.  
Forbidden to modify the content, and cite the document when use.

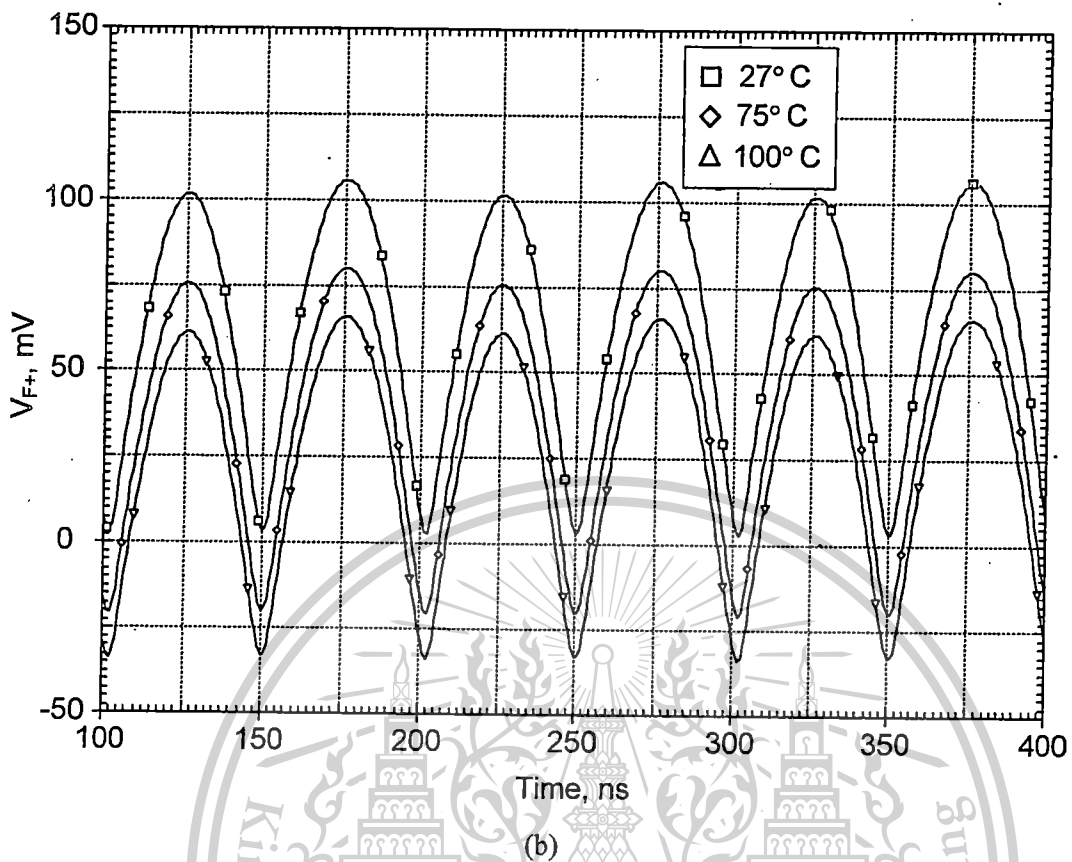


Figure 6. Output waveforms at different temperatures at the input signal frequency 10 MHz: (a) positive half-wave rectifier; (b) positive full-wave rectifier.

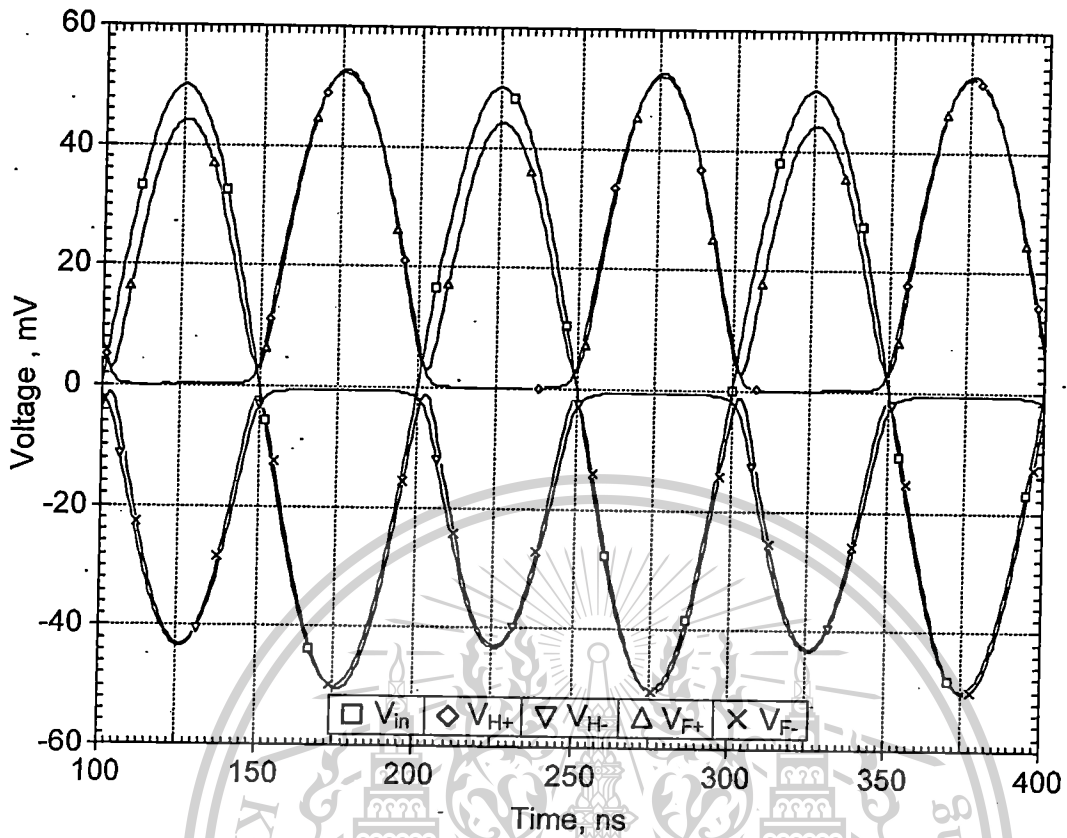


Figure 7. Rectified outputs at the input signal frequency 10 MHz for 50 mVpeak.

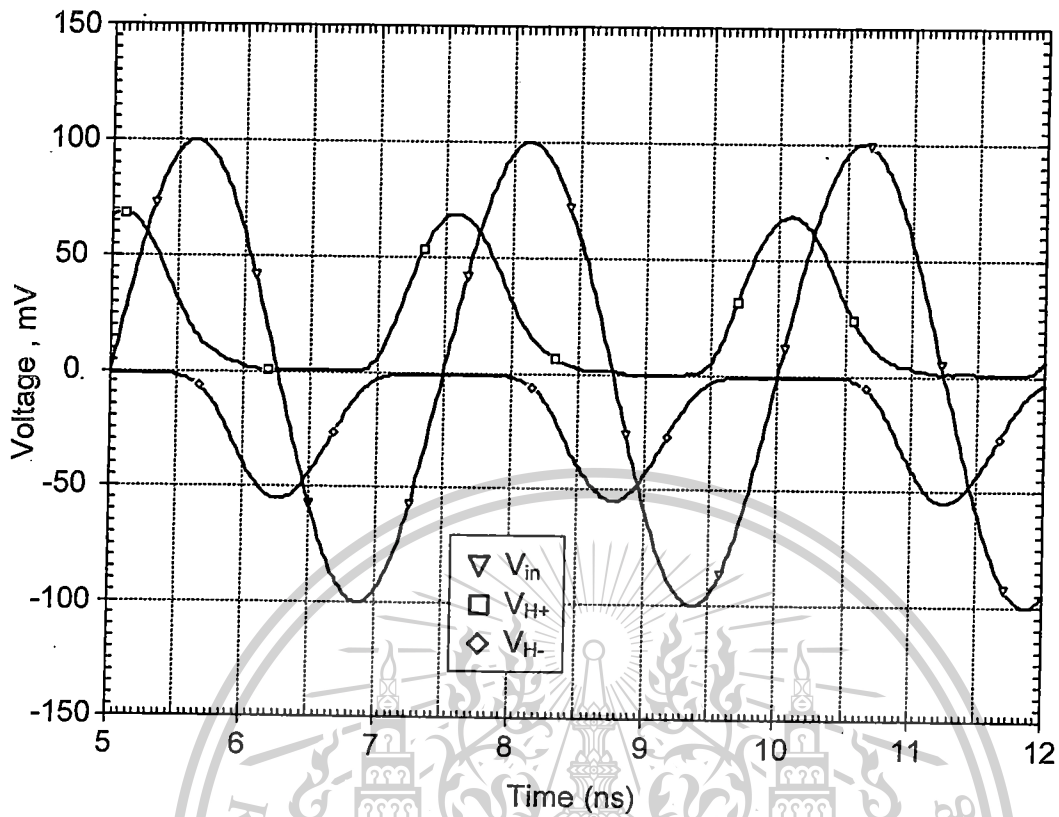


Figure 8. Operation of proposed rectifier at the input signal frequency 400 MHz for half-wave rectifier.

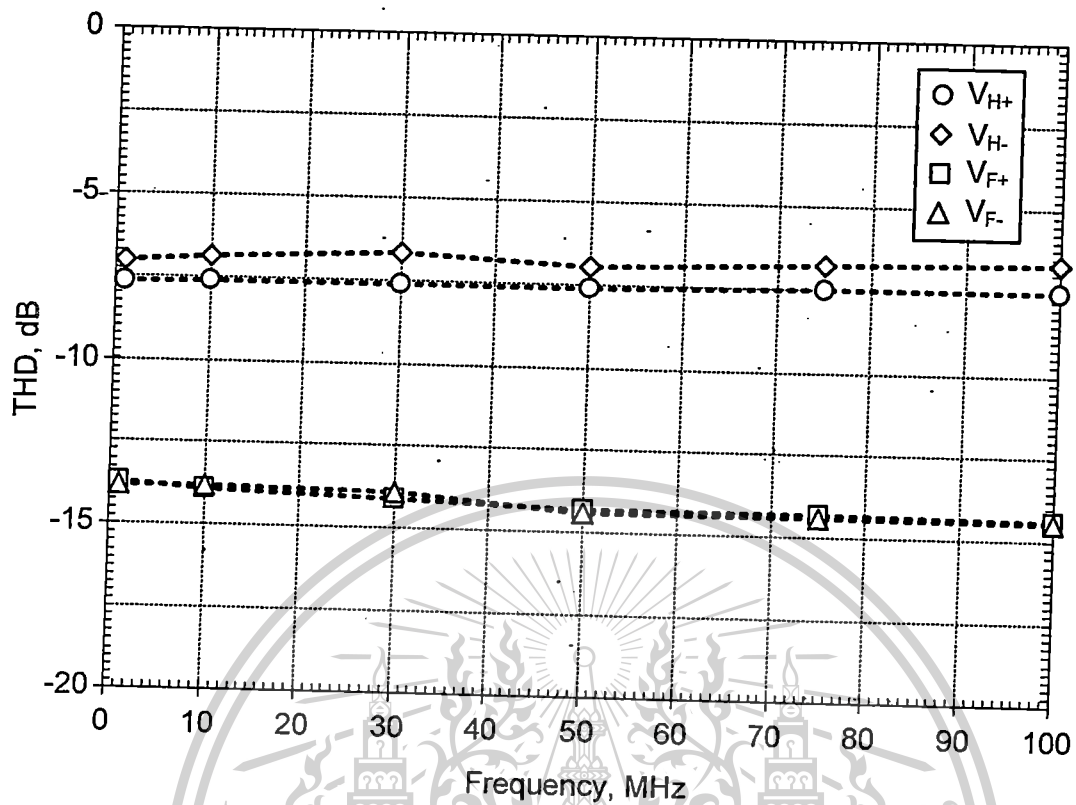


Figure 9. Simulated THD with frequencies.

Page 33  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 IET Review Copy Only  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

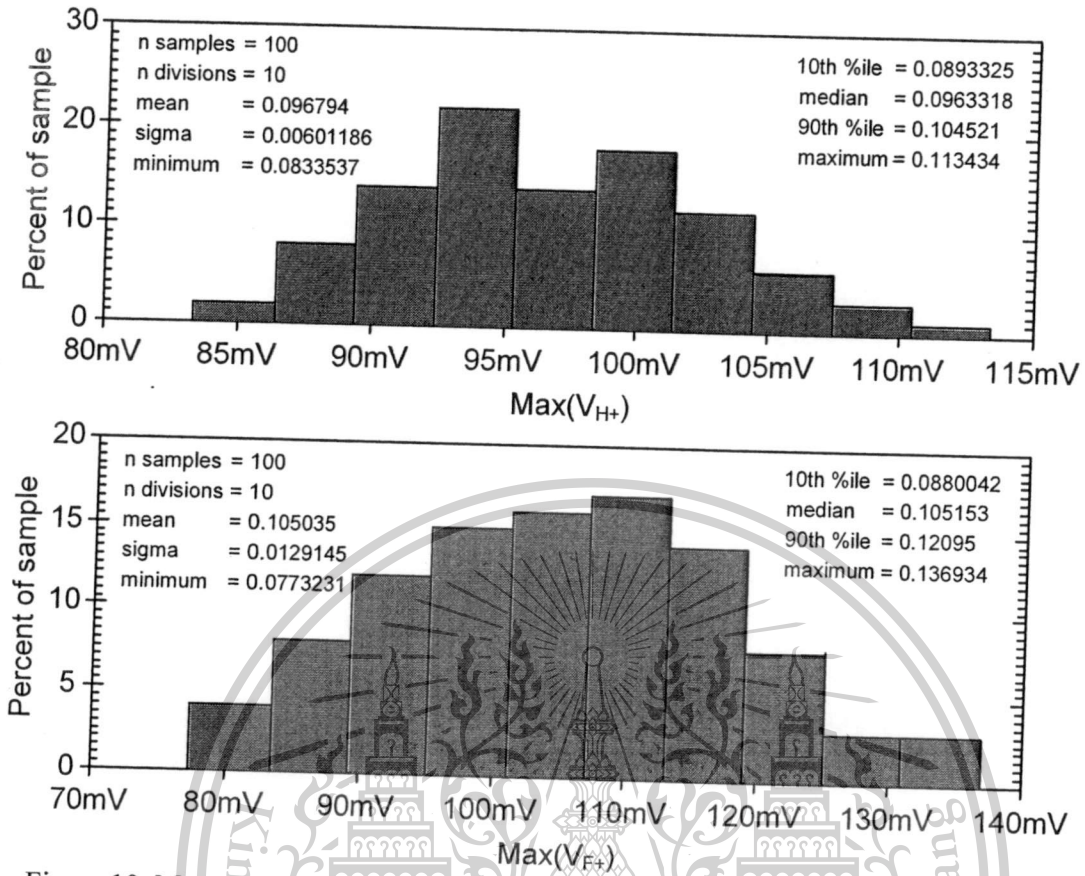


Figure 10. Monte-Carlo simulation with hundred runs to show the effect of threshold voltages variation on the output waveforms for: (upper) V<sub>H+</sub>, (lower) V<sub>F+</sub>.

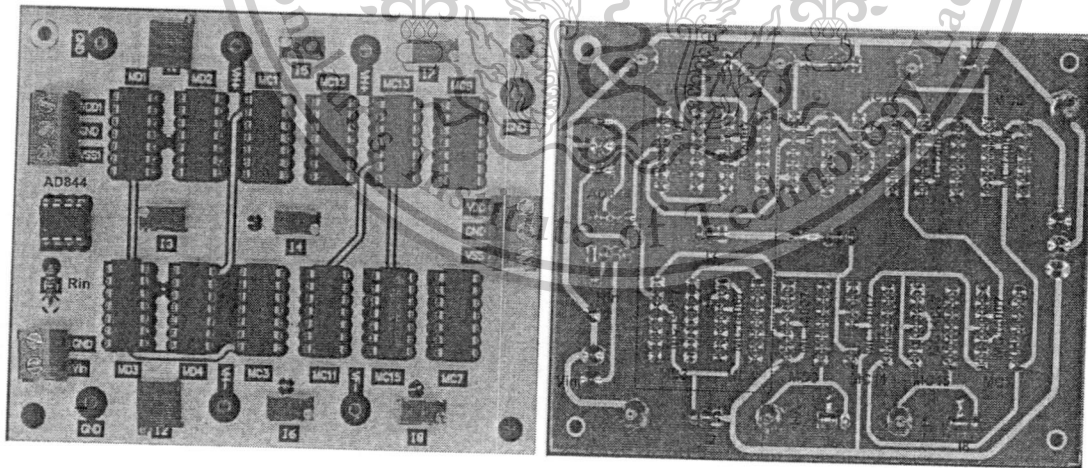
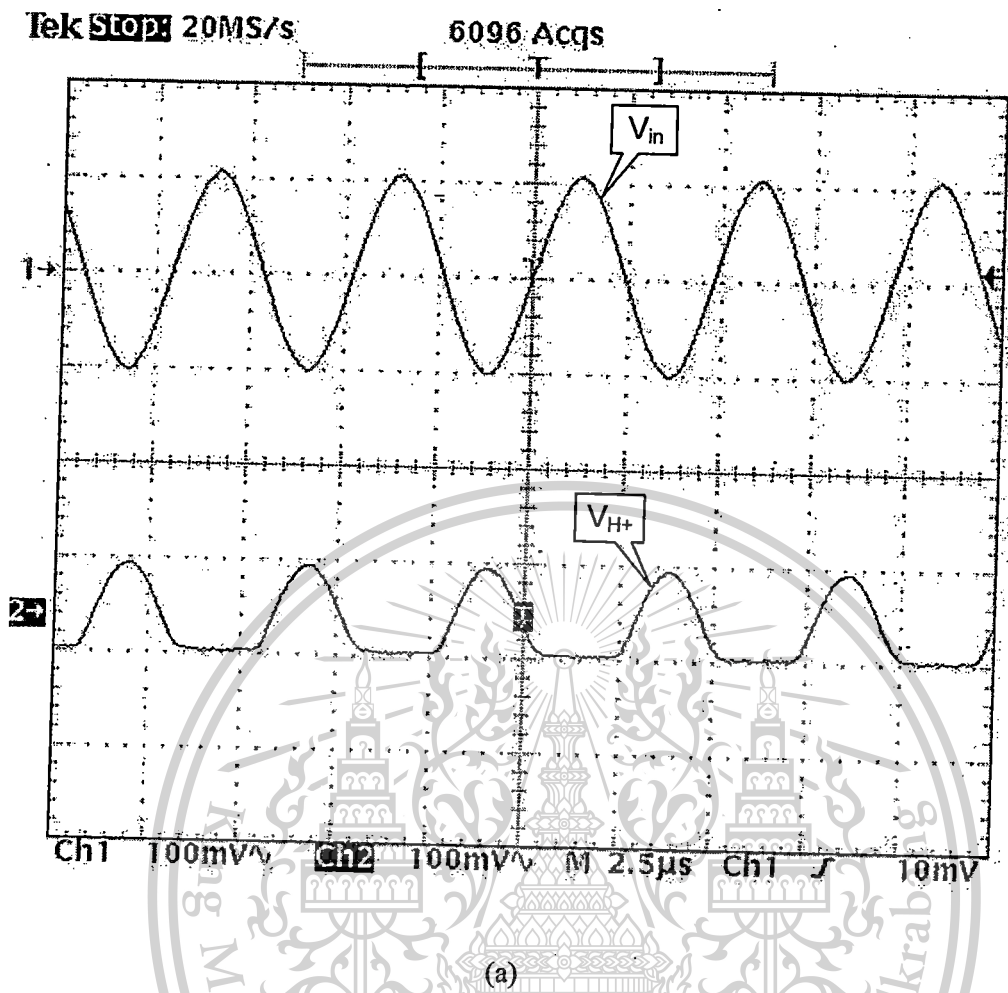


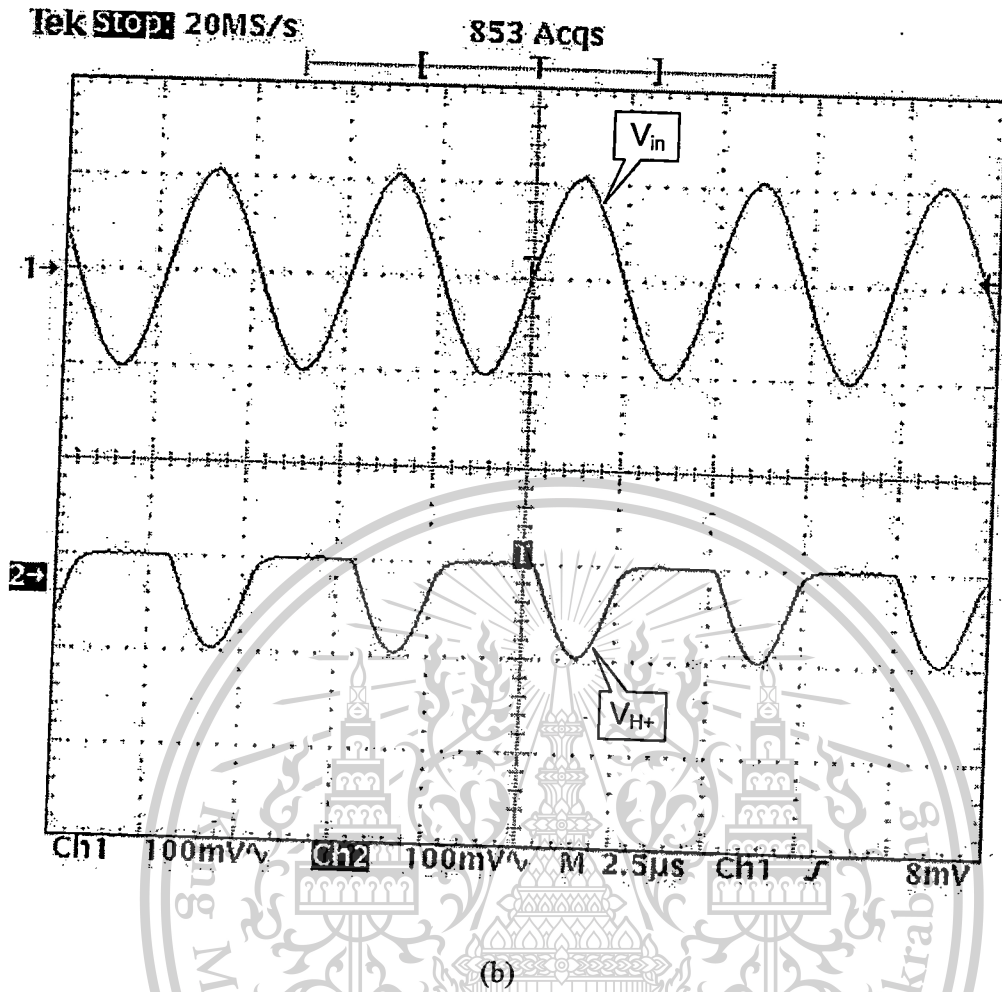
Figure 11. Measured prototype.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
Page 35 IET Review Copy Only  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

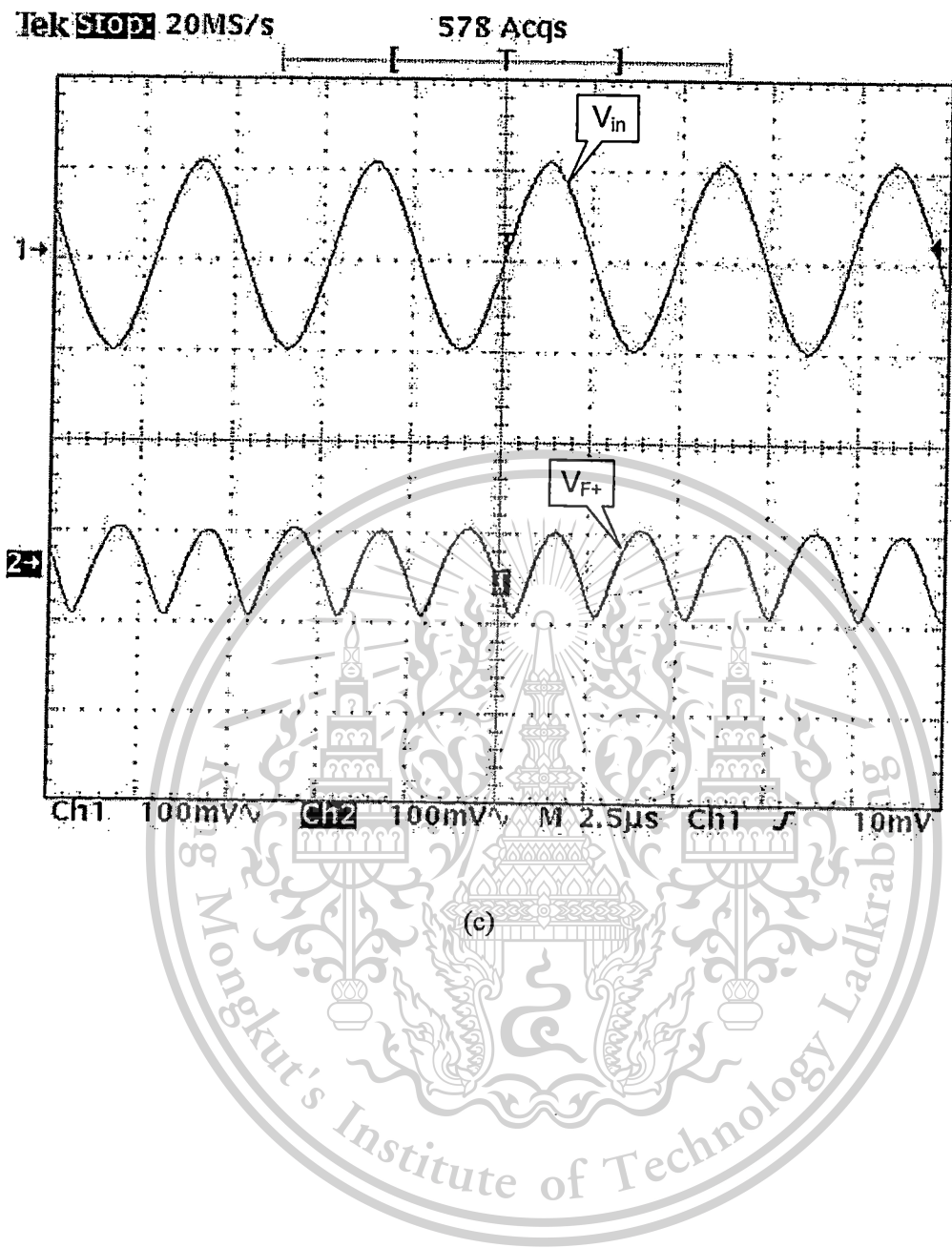
Forbidden to modify the content, and cite the document when use.



Page 36 เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
IET Review Copy Only  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
Page 37 IET Review Copy Only  
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

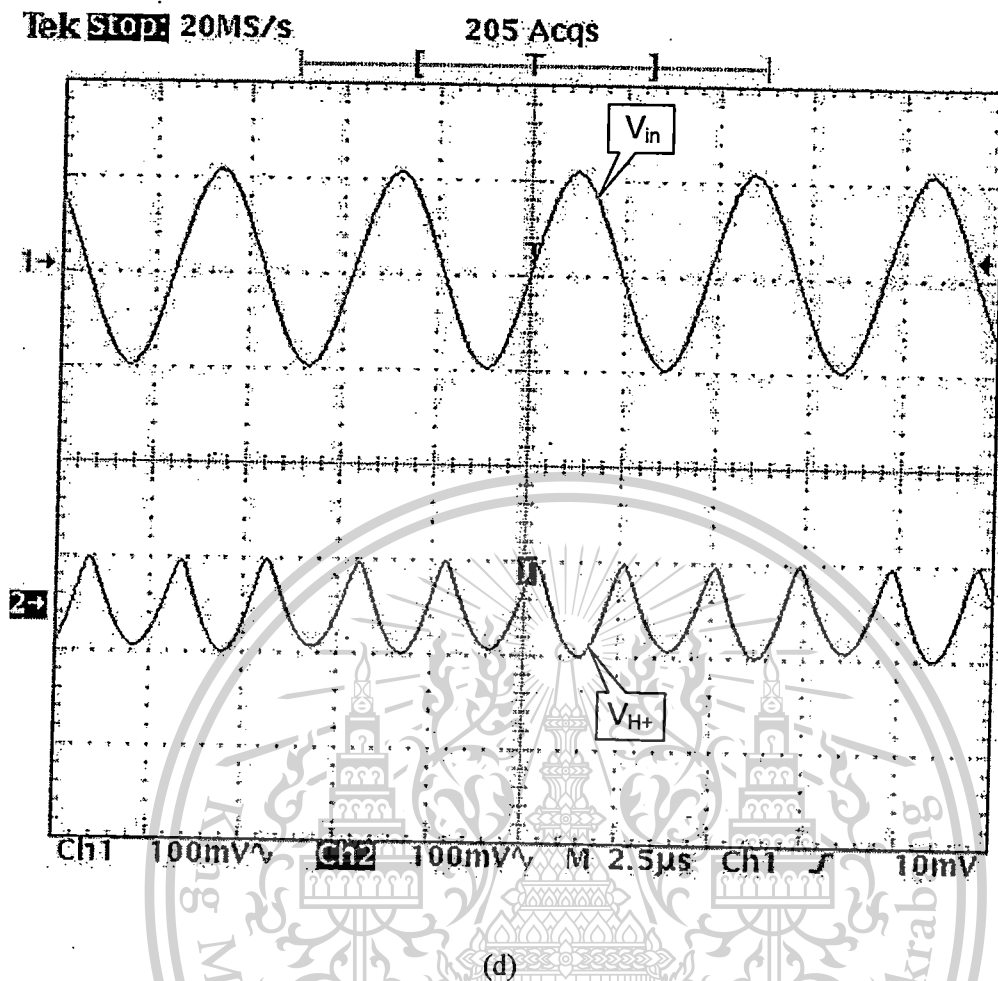


Figure 12. The experimental waveforms: (a)  $V_{in}$  and  $V_{H-}$ , (b)  $V_{in}$  and  $V_{H+}$ , (c)  $V_{in}$  and  $V_{F+}$ , (d)  $V_{in}$  and  $V_{F-}$ .

Table 1. Simulated specifications of CCII used.

Parameter	Value
Technology	0.18 $\mu\text{m}$
Power supply	$\pm 1.2 \text{ V}$
Quiescent current	20 $\mu\text{A}$
Input voltage range	-200 to 200 mV
Voltage error range	5.7 mV
Input current range	-100 to 100 $\mu\text{A}$
Current error range	7.767 $\mu\text{A}$
Bandwidth (-3dB)	
Voltage follower ( $V_x/V_y$ )	800 MHz
Current follower ( $I_z/I_x$ )	1.1 GHz
Slew Rate (SR)	0.259 V/ns
$R_x, L_x$	1.1 k $\Omega$ , 38 nH
$R_y, C_y$	500 G $\Omega$ , 0.044 fF
$R_z, C_z$	152.67 k $\Omega$ , 0.48 fF

Page 39  
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน 39 การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 IET Review Copy Only  
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

Table 2. The aspect ratios (W/L) and bias currents of the transistors in Figs. 1 and 2.

MOS Transistors	W/L ( $\mu\text{m}/\mu\text{m}$ )
$M_1, M_2, M_5, M_6, MC_3, MC_4, MC_6, MC_7, MC_8, MC_{11}, MC_{15}, MC_{16}$ $MD_3, MD_4$	3/0.3
$M_3, M_4, M_7, M_8, MC_1, MC_2, MC_5, MC_9, MC_{10}, MC_{12}, MC_{13}, MC_{14}$	8/0.3
$MD_1, MD_2$	1/0.3
$MR_1, MR_2$	0.8/0.3
$MR_3, MR_4$	0.32/0.3
$MR_5, MR_6, MR_7, MR_8$	0.27/0.3
$MR_3-MR_{10}$	0.28/0.3
$I_{C1}, I_{C2}$	20 $\mu\text{A}$
$I_3, I_4$	100 $\mu\text{A}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 Page 40 IET Review Copy Only  
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

This material is reserved for educational use only, not allowed for commercial use.

Forbidden to modify the content, and cite the document when use.

Table 3. Comparison of proposed circuit with some previous works.

Parameter	Proposed circuit	Gift [16] (Fig. 2)	Maheshwari [18]	Riewruja et al. [33]	Kumngom et al. [34]	Chaoui [36]	Monpappassorn et al. [37]
Component	47 MOSs, 9 current sources	12 BJTs, 1 CFA, 4 current sources 2 resistors	21 BJTs 2 MOSs 2 resistors 1 current source	7 MOSs, 3 current sources	31 MOSs, 7 current sources	14 MOSs,	44 MOSs, 4 current sources
Rectify type	half-wave and full-wave	full-wave	full-wave	full-wave	half-wave	half-wave	half-wave
Output type	positive and negative	positive	positive	positive	positive and negative	negative	positive and negative
Supply voltage	$\pm 1.2$ V	$\pm 15$ V	$\pm 2.5$ V	+1.5V	$\pm 1.2$ V	$\pm 2.5$ V	$\pm 1.2$ V
Operation frequency	250 MHz (half-wave) 100 MHz (full-wave)	1 MHz	100 kHz	100MHz	300 MHz	5 MHz	100 MHz
Power consumption	5.2 mW	-	-	-	1.76 mW	1.9 mW	1.8 mW
Input dynamic range	$\pm 250$ mV	-	$\pm 30$ mV	$\pm 80 \mu A$	$\pm 250$ mV	$\pm 1$ V	$\pm 300$ mV
Temperature stability	good	good	fair	good	good	-	good
Zero-crossing	good	good	good	good	good	fair	good
Suitable for IC	yes	no	no	yes	yes	yes	yes